



École Doctorale ED ENGSYS Lille Nord-de-France

Institut d'Électronique, de Microélectronique et de Nanotechnologies (IEMN)

CARACTÉRISATION ET MODÉLISATION DE DIODES GAN DÉDIÉES À L'ÉLECTRONIQUE DE PUISSANCE

Thèse présentée en vue d'obtenir le grade de Docteur en Électronique,
Microélectronique, Nanoélectronique et Micro-ondes.

Martin DOUBLET

Présentée et soutenue publiquement le 28 Juin 2023 devant le jury :

Thèse dirigée par :

Directeur	Jean-Claude De Jaeger	Professeur Émérite IEMN – Université de Lille
Co-encadrant	Nicolas Defrance	Maitre de conférences IEMN – Université de Lille

Membre du jury :

Président du jury	Nadir Idir	Professeur L2EP – Université de Lille
Rapporteure	Nathalie Malbert	Professeure IMS – Université de Bordeaux
Rapporteur	Denis Barataud	Professeur XLIM – Université de Limoges
Examineur	Stéphane Piotrowicz	Cadre scientifique Thales III-V Lab
Invité	Loris Pace	Maitre de conférences Ampère – École Centrale de Lyon
Invité	Emilien Bouyssou	Cadre scientifique STMicroelectronics

REMERCIEMENTS

L'accomplissement d'un doctorat est le résultat de trois années de recherche avec le soutien direct et indirect de nombreuses personnes qu'il me tient à cœur de remercier. Ce manuscrit n'aurait pas vu le jour sans elles et il ne s'agit pas une simple formulation de convenances.

Ces travaux de thèse ont été effectués à l'Institut d'Électronique, de Microélectronique et de Nanotechnologies (IEMN) successivement dirigé par M. Lionel Buchaillot et M. Thierry Mélin au sein de l'équipe Puissance actuellement dirigé par Marie Leseq. Je tiens à remercier ici l'ensemble des personnes qui m'ont accueilli dans ce laboratoire de recherche.

Je tiens à remercier les membres de mon jury de thèse, notamment à M. Nadir Idir, Professeur au laboratoire d'Électrotechnique, et d'Électronique de puissance (L2EP) qui m'a fait l'honneur d'en assurer la présidence. Ces remerciements s'adressent également à Mme Nathalie Malbert, Professeure au laboratoire IMS de Bordeaux et M. Denis Barataud, Professeur au laboratoire XLIM de Limoges, pour avoir accepté de juger ce travail en qualité de rapporteurs. Je remercie enfin les examinateurs qui ont accepté de siéger dans ce jury : M. Stéphane Piotrowicz, Ingénieur de Recherche au III-V Lab , M. Loris Pace, Maître de Conférence au laboratoire Ampère, et M. Émilien Bouyssou, Ingénieur de recherches à STMicroelectronics Tours.

J'exprime ma plus grande gratitude à Jean-Claude de Jaeger, mon directeur de thèse, qui m'a accordé toute sa confiance pour traiter et mener à terme mon travail de recherche. Sa disponibilité, son apport scientifique et pédagogique, ainsi que son amabilité ont contribué à rendre l'exercice de la thèse à la fois captivant et agréable. Je remercie profondément mon encadrant de thèse, Nicolas DeFrance, qui m'a guidé tout au long de mes recherches par ses remarques toujours pertinentes et sa connaissance pointue de la physique des composants. Il n'a pas hésité à m'accompagner dans la rédaction d'articles à des heures indues en soirée et je tiens à lui adresser tout ma reconnaissance. Enfin, j'exprime toute ma gratitude à Loris Pace, dont les travaux ont précédé les miens et sur lesquels j'ai pu assier l'établissement de cette thèse. Brillant chercheur et excellent pédagogue, il a su m'expliquer l'inexplicable et m'aider à résoudre des problèmes que je pensais insolubles. Toutes ces personnes m'inspirent une admiration d'autant plus grande qu'ils ont toujours fait preuve d'humilité et de simplicité tout en m'encourageant lorsque c'était nécessaire.

Principalement expérimentale, cette thèse n'aurait pu être menée sans la contribution du pôle CHOP. Un grand merci à Etienne Okada qui, en dépit de son attirance limitée pour les diodes, m'a toujours prêté main forte pour les caractériser au mieux. Merci d'avoir répondu à mes questions sans (trop) broncher et en prenant soin de toujours donner une voix à des choses qui n'en n'ont pas. Peut-on imaginer par exemple que le courant inverse dans une diode se caractérise par « triiiiit... schlaf !! » ? Merci pour ces échanges autour d'un café (et pour la « formation » Labview). Eivlys Teillipel et Étienne ont toujours su calmement et sainement soutenir mon moral parfois flanchant. Je ne l'oublierai pas. Je tiens aussi à remercier Sophie Eliet et Vanessa Avramovic qui ont été les premières à me présenter le pôle CHOP et me familiariser aux techniques de caractérisation. Merci à Jean-Michel Mallet pour son aide sur la partie mécanique

Dans le cadre du laboratoire commun, j'ai eu le plaisir d'échanger et travailler avec des ingénieurs de chez STMicroelectronics Tours, à savoir Émilien Bouyssou, Arnaud Yvon, Emmanuel Collard, Greca Jean Charles et Nathanaël Grillon. J'ai également pu bénéficier du savoir-faire de Thierry Duquesne, ingénieur au L2EP, qui m'a toujours aidé avec beaucoup d'enthousiasme. Il me tiendra à cœur d'entretenir cette collaboration tant enrichissante qu'agréable avec toutes ces personnes.

Faire partie de l'équipe Puissance a été un plaisir pour moi. Équipe où bonne humeur et entraide sont maîtres-mots. Je pense à Marie Leseq, toujours présente pour vous faire oublier les moments difficiles à l'aide d'anecdotes croustillantes et dans la bonne humeur, et vous apporter conseil et aide quand nécessaire. C'est aussi avec Quentin Fornasiero que j'ai partagé ces années de thèse dans des moments festifs et moins festifs : la Covid, la dégustation de bière, le jianzi et le carnaval de Cologne. Merci à Yassine qui m'a prêté son concours jusqu'au bout dans mes simulations ADS (en échange de cours de babyfoot..). Mes pensées l'accompagnent dans la route qui va le mener au doctorat. Je pense à Ali, le sourire toujours aux lèvres, qui a dû me supporter plusieurs mois comme collègue de bureau. Et encore à Seïf, Mahmoud, Marc, Caroline, Issa que j'ai eu la chance de côtoyer au sein de l'équipe. Et comment ne pas s'incliner devant Djamila Hourlier, ma voisine de bureau, pour son amabilité quotidienne et devant le calme de Pascal Delemotte, pour mes (trop ?) nombreux oublis de clés.

Je souhaite également remercier l'ensemble des membres, permanents et non permanents que j'ai eu le plaisir de rencontrer durant ces trois années : Simon, Victor, Adrien, Claire, David, Nora, Andy. Ces années de vie à Lille auront également été l'occasion pour moi de faire de très belles rencontres. Je pense notamment à Diego, Antoine, Lamine, Tristan, Shuyao, Georges et l'ensemble des membres du LFB.

Il m'importe également de remercier mes parents sans qui rien de tout cela n'aurait été possible. Chaque encouragement, chaque sourire et chaque geste de tendresse m'ont permis d'atteindre mes objectifs et ont contribué à façonner la personne que je suis aujourd'hui. Merci du fond du cœur pour ce qu'ils m'ont apporté. Merci à ma sœur qui a toujours été une grande source d'inspiration et sur qui je sais pouvoir compter. Merci à elle et Kévin pour tous les conseils prodigués dans l'accomplissement de mon doctorat. Ils auront été une réelle source précieuse.

Zu guter Letzt möchte ich mich bei Linda bedanken, welche mich die letzten 6 Jahre auf meinem Weg begleitet hat. Ob bei kleinen oder bei grossen Entscheidungen, Linda war immer da um mich zu ermutigen, zu beruhigen und zu unterstützen. Während der anstrengenden und stressigen Zeit meiner Doktorarbeit hat sie mir als Königin der Pflegeprodukte und Duft-Öle stets dabei geholfen mich zu entspannen. Ich freue mich zu sehen was unsere gemeinsame Zukunft für Abenteuer und Reisen bringt und bin dankbar dich dabei an meiner Seite zu haben.

Vielen Dank auch an Ling und Xinhua, welche uns immer mit wärmender Herzlichkeit in Köln - der Stadt des schönsten Karnevals - mit offenen Armen willkommen geheissen haben!

Merci à Patapouf et son énergie à toute épreuve.

TABLE DES MATIÈRES

<i>Remerciements</i>	V
<i>Table des matières</i>	IX
<i>Liste des figures</i>	XIII
<i>Liste des tableaux</i>	XVI
<i>Liste des équations</i>	XVI
<i>Introduction Générale</i>	1
Contexte scientifique	1
Objectif de la thèse	2
Organisation du manuscrit	3
<i>CHAPITRE I : État de l'art des composants GaN dédiés à l'électronique de puissance et leurs modélisations</i>	4
I Introduction	4
II Conversion d'énergie haute fréquence	6
II. 1 Contexte & applications de l'électronique de puissance	6
II. 1. 1 Introduction à l'électronique de puissance	6
II. 1. 2 Marché de l'électronique de puissance	7
II. 2 État de l'art des composants de puissance	8
II. 2. 1 Les interrupteurs commandés	8
II. 2. 2 Les interrupteurs spontanés	9
II. 2. 3 Les cellules de commutation	10
II. 3 Convertisseurs de nouvelle génération	12
II. 3. 1 Mise à profit des propriétés physiques	12
II. 3. 2 Convertisseurs à haute densité de puissance	14
III Composants de puissance GaN	16
III. 1 Propriétés physiques	16
III. 1. 1 Caractéristiques des différents matériaux semi-conducteurs	17
III. 1. 2 Facteurs de mérites	18
III. 1. 3 Performances associées	19
III. 2 Utilisation dans l'électronique de puissance	20
III. 3 Les transistors de puissance	22

III. 3. 1	Fabrication : structure latérale & verticale _____	22
III. 3. 2	Structure élémentaire GaN HEMT _____	23
III. 3. 3	Structure HEMT GaN « normally-off » _____	25
III. 4	Les diodes de puissance _____	28
III. 4. 1	Technologie des diodes SiC _____	29
III. 4. 2	Technologie des diodes GaN _____	30
III. 4. 3	Structures verticales _____	30
III. 4. 4	Structures latérales _____	32
IV	Caractérisation & modélisation des diodes GaN _____	35
IV. 1	Problèmes inhérents aux composants GaN _____	35
IV. 2	Intérêt & modèles développés _____	36
IV. 2. 1	Nécessité de modèles de composants _____	36
IV. 2. 2	Montée en fréquence _____	37
IV. 2. 3	Limite des modèles constructeurs _____	37
IV. 3	Différentes modélisations _____	38
IV. 3. 1	Modélisation physique _____	38
IV. 3. 2	Modélisation compacte _____	39
IV. 3. 3	Modélisation des composants à hautes fréquences _____	39
V	Conclusion _____	41
	Bibliographie _____	42

CHAPITRE II : Caractérisation en paramètres s d'une diode de puissance GaN en boîtier _____ **48**

I	Introduction _____	48
II	Méthode de caractérisation de diode de puissance GaN via l'utilisation de la mesure de paramètres S _____	50
II. 1	Utilisation de techniques radiofréquence pour diode de puissance GaN _____	50
II. 1. 1	Généralités _____	50
II. 1. 2	Application à des composants de puissances _____	52
II. 2	Conditionnement des composants _____	55
II. 2. 1	Caractéristiques des diodes de puissance GaN _____	55
II. 2. 2	Dispositifs de caractérisation diodes en boîtier _____	57
II. 3	Méthode & dispositif de calibration _____	59
II. 3. 1	Réalisation des standards _____	59

II. 3. 2	Procédure d'épluchage _____	61
II. 3. 3	Validation des dispositifs de caractérisation _____	63
III	Détermination des éléments de la diode GaN _____	68
III. 1	Caractérisation en paramètres S sans polarisation _____	68
III. 1. 1	Extraction des éléments d'accès et de la diode intrinsèque _____	68
III. 1. 2	Validation du modèle unipolaire _____	71
III. 2	Caractérisation de puissance en paramètres S _____	74
III. 2. 1	Tés de polarisation _____	74
III. 2. 2	Extension du modèle linéaire à différentes polarisations _____	77
	Conclusion _____	81
	Bibliographie _____	82
	<i>CHAPITRE III : Modélisation d'une diode de puissance GaN en boîtier</i> _____	84
I	Introduction _____	84
II	Modélisation non linéaire _____	85
II. 1	Construction générale du modèle _____	85
II. 2	Capacité de jonction _____	86
II. 2. 1	Construction du modèle _____	86
II. 2. 2	Validation du modèle _____	89
II. 3	Générateur de courant & résistance d'accès _____	90
II. 3. 1	Construction du modèle _____	90
II. 3. 2	Validation du modèle _____	92
II. 4	Modélisation thermique _____	93
II. 4. 1	Construction du modèle _____	93
II. 4. 2	Validation du modèle _____	96
II. 5	Validation du modèle en commutation _____	99
II. 5. 1	Banc de mesure Double Pulse _____	99
II. 5. 2	Analyse des résultats _____	100
III	Optimisation du modèle : étude de pièges _____	102
III. 1	Méthodologie développée _____	102
III. 1. 1	Objectif de l'étude _____	102
III. 1. 2	Protocole suivi _____	102
III. 1. 3	Banc de mesure _____	105
III. 2	Analyse & origine des pièges _____	106

III. 2. 1	Dépendance au stress et à la température _____	106
III. 2. 2	Identification des processus de dépiégeage _____	109
III. 2. 3	Origine des pièges _____	110
III. 3	Modélisation des pièges _____	113
III. 3. 1	Construction du modèle _____	113
III. 3. 2	Validation du modèle _____	114
III. 3. 3	Axes d'amélioration _____	116
	Conclusion _____	118
	Bibliographie _____	119
	<i>Conclusion Générale</i> _____	122
	<i>Résumé</i> _____	125
	<i>Abstract</i> _____	126

LISTE DES FIGURES

<i>Figure I.1 - Différents types de convertisseurs statiques</i>	6
<i>Figure I.2 - Architecture de station de charge pour véhicule électrique avec stockage d'énergie [7]</i>	7
<i>Figure I.3 - Thyristor : (a) caractéristique i-v idéalisée (b) symbole électrique</i>	8
<i>Figure I.4 - Transistor bipolaire : (a) caractéristique i-v idéalisée (b) symbole électrique (c) symbole électrique JFET (d) symbole électrique MOSFET</i>	9
<i>Figure I.5 - Diode : (a) caractéristique I-V idéalisée (b) symbole électrique</i>	10
<i>Figure I.6 - Structure du convertisseur abaisseur de tension (Buck)</i>	10
<i>Figure I.7 - (a) Phase de fonctionnement du convertisseur (b) Formes d'ondes simplifiées à la mise en conduction et au blocage du transistor</i>	11
<i>Figure I.8 - Tendance de développement des convertisseurs d'électroniques de puissances [26]</i>	14
<i>Figure I.9 - Diagrammes de bandes d'énergie pour différents matériaux</i>	16
<i>Figure I.10 - Comparaisons des propriétés physiques des matériaux Si, SiC et GaN pour des applications d'électronique de puissance</i>	19
<i>Figure I.11 - Domaines d'applications des semi-conducteurs à base de Si, SiC et GaN pour l'électronique de puissance</i>	20
<i>Figure I.12 - Performances & limites théoriques des matériaux SiC et GaN en fonction de la résistance à l'état passant et de la tension de claquage [35]</i>	21
<i>Figure I.13 - Coupe schématique de structures élémentaires GaN latérale (a) verticale (b)</i>	23
<i>Figure I.14 - (a) Diagramme de bande d'énergie de l'hétérostructure AlGaIn/GaN entraînant la formation du 2DEG [44] (b) Trois localisations du 2DEG pour $V_{GS} > 0 > V_{TH}$, $V_{GS} = 0 > V_{TH}$ et $0 > V_{TH} > V_{GS}$</i>	24
<i>Figure I.15 - Techniques pour rendre le HEMT GaN « normally off » : (a) Configuration cascode (b) Implémentation d'une grille p-GaN (ou p-AlGaIn) (c) « Recess » de grille</i>	26
<i>Figure I.16 - Coupe schématique de structures élémentaires d'une diode SiC issues des structures SBD et PiN : (a) JBS (b) MPS</i>	29
<i>Figure I.17 - État de l'art des principales structures verticales GaN en fonction de leurs types, de leurs substrats, et de leurs tensions de claquage [62]</i>	31
<i>Figure I.18 - Coupe schématique de structures élémentaires d'une diode latérale GaN : (a) LFER (b) SBD</i>	32
<i>Figure I.19 - État de l'art des structures verticales et latérales GaN SBD en fonction de la résistance passante et de la tension de claquage. Les limites pratiques des différentes structures sont également représentées. [66]</i>	33
<i>Figure I.20 - Principaux comportements de pièges dans les transistors HEMT [70]</i>	35
<i>Figure I.21 - Modèle équivalent complet de diode Schottky proposé dans [74]</i>	39
<i>Figure II.1 – Principe de mesure de paramètres S à travers l'injection d'un signal sur le port 1</i>	50
<i>Figure II.2 – Approches de mesures VNA basées sur la méthode de (a) réflexion, (b) série-thru et (c) shunt-thru</i>	52

<i>Figure II.3 – Schéma de principe d'une caractérisation en paramètres S pour une diode de puissance à différents points de polarisations</i>	53
<i>Figure II.4 – Schéma équivalent petit signal d'une diode GaN</i>	54
<i>Figure II.5 – Schéma de la technologie des diodes AlGaIn/GaN</i>	55
<i>Figure II.6 – (a) Coupe schématique d'une diode encapsulée (b) Puce 6A (c) Puce 15A</i>	56
<i>Figure II.7 – Schéma d'une ligne de transmission avec plans de masse coplanaires et inférieurs</i>	57
<i>Figure II.8 – Système de caractérisation (a) avec diode (b) sans diode</i>	58
<i>Figure II.9 – Schéma équivalent du dispositif de caractérisation de la diode (figure II.8)</i>	59
<i>Figure II.10 – Standards de calibration et schémas équivalents associés (court-circuit & circuit ouvert)</i>	60
<i>Figure II.11 – Identification des éléments des standards (a) circuit équivalent en π (b) standard circuit ouvert (moitié)</i>	61
<i>Figure II.12 – Standards de calibration simulés et mesurés sur le logiciel ADS</i>	65
<i>Figure II.13 – Comparaison entre résultats de mesure et de simulation sur le standard « SHORT »</i>	66
<i>Figure II.14 – Comparaison entre résultats de mesure et de simulation sur le standard « OPEN »</i>	67
<i>Figure II.15 – Identification des éléments de la diode (a) circuit équivalent en π (b) schéma électrique équivalent de la diode</i>	68
<i>Figure II.16 – Admittance Y_D fonction de la fréquence</i>	69
<i>Figure II.17 – Admittance Y_D fonction de la fréquence</i>	70
<i>Figure II.18 – Partie imaginaire de l'admittance fonction de la fréquence</i>	70
<i>Figure II.19 – Impédance Z_D fonction de la fréquence pour identification de la fréquence de résonance et de la résistance d'accès</i>	71
<i>Figure II.20 – Schéma électrique équivalent pour une diode 6A</i>	72
<i>Figure II.21 – Comparaison simulation/mesure du schéma électrique équivalent à travers l'impédance Z_D</i>	72
<i>Figure II.22 – Diodes SiC et leurs dispositifs de caractérisations associés (a) STPSC8Ho65BD (b) IDDDo4G65C6XTMA1</i>	73
<i>Figure II.23 – Té de polarisation conçu par MC2 technologies</i>	75
<i>Figure II.24 – Comparatif paramètres S_{12} mesurés tés de polarisation [4] & MC2</i>	75
<i>Figure II.25 – Dispositif pour polarisation et caractérisation des diodes GaN</i>	76
<i>Figure II.26 – Comparaison simulation/mesure du schéma électrique équivalent à travers l'impédance Z_D pour différentes polarisations</i>	77
<i>Figure II.27 – Évolution de la capacité parasite C_P en fonction la tension V_{KA}</i>	78
<i>Figure II.28 – Évolution de l'inductance L_D en fonction la tension V_{KA}</i>	78
<i>Figure II.29 – Évolution de capacité de jonction C_D en fonction la tension V_{KA}</i>	79
<i>Figure II.30 – Évolution de capacité de jonction C_D en fonction la tension V_{KA}</i>	80
<i>Figure II.31 – Évolution de résistance d'accès en fonction de la tension V_{KA}</i>	80
<i>Figure III.1 – Circuit électrique équivalent non linéaire d'une diode GaN (ADS)</i>	85

<i>Figure III.2 – Schéma d'implémentation du modèle de la capacité de jonction (ADS)</i>	88
<i>Figure III.3 – Comparaison du modèle de capacité de jonction aux mesures obtenues par paramètres S</i>	89
<i>Figure III.4 – Schéma d'implémentation du modèle du générateur de courant (ADS)</i>	91
<i>Figure III.5 – Schéma d'implémentation du modèle de la résistance d'accès R_{AC} (ADS)</i>	92
<i>Figure III.6 – Caractéristique pulsée courant-tension à $T_{amb} = 20^{\circ}C$ (diode GaN 6A)</i>	93
<i>Figure III.7 – Schéma d'implémentation du modèle thermique (ADS)</i>	94
<i>Figure III.8 – Modèle thermique de Cauer (a) ; de Foster (b)</i>	95
<i>Figure III.9 – Implémentation des paramètres thermiques dans les équations de la résistance d'accès R_{AC} et du générateur de courant R_D</i>	96
<i>Figure III.10 – Caractéristique continue courant-tension, avec et sans résistance thermique, en simulation (rouge) et en mesure (bleu)</i>	97
<i>Figure III.11 – Caractéristique continue courant-tension pour différentes températures en simulation (rouge) et en mesure (bleu)</i>	98
<i>Figure III.12 – Schéma électrique du banc de caractérisation Double Pulse (a) Forme d'ondes simplifiées du courant I_L (orange), I_D (rouge) et de la tension V_D (bleu) (b)</i>	99
<i>Figure III.13 – Mesure double pulse test (100V – 2A)</i>	100
<i>Figure III.14 – Simulation double pulse test (100V – 2A)</i>	101
<i>Figure III.15 – Protocole de mesure pour l'étude des pièges avec la tension (en bleu), la température (en vert) et le courant (en rouge)</i>	103
<i>Figure III.16 – Energie de pièges E_T en fonction du temps d'émission τ à la bande interdite du GaN (basé sur le modèle statistique Shockley-Read-Hall)</i>	104
<i>Figure III.17 – Système de caractérisation établi pour la diode</i>	105
<i>Figure III.18 – Courant normalisé après l'application de stress ($V_{KA} = [0 ; 200V]$ pour 5 s à $0^{\circ}C$ (a) et $150^{\circ}C$ (b)</i>	107
<i>Figure III.19 – Courant normalisé après l'application de stress ($V_{KA} = [0 ; 200V]$</i>	107
<i>Figure III.20 – Résistance normalisée mesurée en fonction de la température pour différentes tensions de stresses ($V_{KA}=[0V ; 200V]$)</i>	109
<i>Figure III.21 – Résistance normalisée mesurée après l'application d'une tension de stress $V_{KA}=200V$ pendant 5 s de $50^{\circ}C$ à $150^{\circ}C$</i>	110
<i>Figure III.22 – Diagramme d'Arrhenius de $\ln(\tau T^2)$ fonction de q/kT montrant les énergies d'activations</i>	111
<i>Figure III.23 – Schéma d'implémentation du modèle de pièges (ADS)</i>	113
<i>Figure III.24 – Évolution de la tension, représentative du courant obtenu après un stress de $V_{KA} = 100V$ pour $T_{amb} = [50^{\circ}C ; 100^{\circ}C ; 150^{\circ}C]$, en fonction du temps avec la simulation (en rouge) et la mesure (en bleu)</i>	115
<i>Figure III.25 – Évolution du courant obtenue après un stress de $V_{KA} = 100V$ pour $T_{amb} = [50^{\circ}C ; 100^{\circ}C ; 150^{\circ}C]$ en fonction du temps</i>	116

LISTE DES TABLEAUX

Tableau I.1 - Principales caractéristiques des matériaux semi-conducteurs	17
Tableau I.2 - Facteurs de mérites des matériaux semi-conducteurs	19
Tableau I.3 - Propriétés des différents substrats utilisés pour l'épithaxie du GaN [45]	25
Tableau I.4 - Comparaison général des HEMT GaN « normally-off » [52]	27
Tableau I.5 - GaN HEMT commerciaux au-dessus de 600V [52]	28
Tableau I.6 - Comparaison des méthodes de mesures pour composants GaN [72]	37
Tableau II.1 – Bilan des valeurs obtenues pour différentes diodes en utilisant la méthodologie décrite	74
Tableau III.1 – Valeurs obtenues après optimisation pour la capacité de jonction	90
Tableau III.2 – Identification des pièges en fonction de leurs énergies d'activations	112

LISTE DES ÉQUATIONS

Équation I.1 - Rapport cyclique d'un convertisseur abaisseur de tension avec $0 < \alpha < 1$	12
Équation I.2 - Calcul de l'inductance d'un convertisseur abaisseur de tension (Buck) avec V_e la tension d'entrée nominale, V_s la tension de sortie désirée, ΔI_L le courant ondulateur estimé et f_s la fréquence de commutation minimum	13
Équation I.3 - Différentes pertes impactées par la montée en fréquence avec (a) les pertes liées aux commutations (b) les pertes liées aux recouvrements inverses (c) les pertes liées aux temps mort (d) pertes liées aux capacités inter-électrodes	13
Équation I.4 - Facteur de mérite de Johnson avec E_c le champ critique du matériau et v_{sat} la vitesse de saturation des porteurs	18
Équation I.5 - Facteur de mérite de Keyes avec c la vitesse de la lumière et λ la conductivité thermique du matériau.	18
Équation I.6 - Facteur de mérite de Baliga avec μ la mobilité des porteurs	18
Équation II.1 – Formules de conversion des paramètres S vers les paramètres Z avec Z_o l'impédance interne du port du VNA : (a) Z_{11} (b) Z_{12} (c) Z_{21} et (d) Z_{22}	52
Équation II.2 – Identification de la valeur de l'admittance Y_o par (a) la conversion des paramètres S en paramètres Y et (b) la formule de l'admittance Y_o	62
Équation II.3 – Identification de la valeur de l'impédance Z_1 par (a) la conversion des paramètres S en paramètres Y, (b) la soustraction de l'admittance Y_o et (c) la formule de l'impédance Z_1	62
Équation II.4 – Identification de la valeur de l'admittance Y_2 par (a) la conversion des paramètres S en paramètres Y, (b) la soustraction de l'admittance Y_o , (c) la soustraction de l'impédance Z_1 et (d) la formule de l'admittance Y_2	63

Équation II.5 – Procédure d'épluchage complète en vue d'obtenir la matrice impédance Z_D par (a) la conversion des paramètres S en paramètres Y , (b) la soustraction de l'admittance Y_o , (c) la soustraction de l'impédance Z_1 , la soustraction de l'admittance Y_2 et (d) la matrice impédance $[Z_D]$	63
Équation II.6 – Caractéristiques des connecteurs SMA pour modélisation avec (a) sa capacité (b) son inductance et (c) son impédance	64
Équation II.7 – Impédance caractéristique d'une ligne de transmission	66
Équation II.8 – Formule capacité parasite dû au boîtier	69
Équation III.1 – Équations de la capacité totale C_t (a) et capacité locale C_d (b)	87
Équation III.2 – (a) Source de courant correspondant à la tension dérivée (b) Courant aux bornes de la capacité	87
Équation III.3 – Équation capacité de jonction C_j (a) ; Paramètres permettant la modélisation des effets dû aux plaques de champ (b)	89
Équation III.4 – (a) Courant aux bornes du générateur de courant (b) Courant de saturation	91
Équation III.5 – Constante de temps d'émission τ au niveau de la bande interdite de GaN en fonction de l'énergie de piégeage E_T (basée sur le modèle statistique de Shockley-Read-Hall présenté dans [21])."	103
Équation III.6 – Relation liant la concentration initiale de pièges et le taux d'émission	108
Équation III.7 – Équation d'Arrhenius (a) et son paramètre A_n (b)	111

INTRODUCTION GÉNÉRALE

CONTEXTE SCIENTIFIQUE

Au regard des évolutions des technologies, le secteur de l'énergie devient un sujet primordial. De ce fait, les marchés associés à la conversion d'énergie électrique de haute performance sont en plein essor. Nous pouvons citer à titre d'illustration les alimentations de puissance, les systèmes photovoltaïques, les systèmes embarqués pour véhicules hybrides/électriques, aéronautique...

La montée en fréquence de commutation dans l'électronique de puissance est une tendance qui s'est accélérée ces dernières années et notamment grâce à l'utilisation de composants à base de Nitrure de Gallium (GaN) conduisant à la réduction de la taille, du poids et du volume des systèmes de conversion de l'énergie. En effet, les propriétés physiques de l'hétérostructure AlGaN/GaN présentent un fort potentiel pour le développement de convertisseurs statiques haute fréquence. Avec l'augmentation de la part de l'électronique de puissance dans les systèmes électriques actuels, cette filière technologique, associée à la filière du Carbure de Silicium (SiC), vise aujourd'hui à remplacer progressivement les composants de puissance à base de Silicium (Si) notamment pour des raisons de tension de claquage élevée, de robustesse vis-à-vis des conditions sévères de fonctionnement, de vitesse de commutation et d'intégration de puissance. Leurs propriétés physiques particulièrement intéressantes comme une largeur de bande interdite élevée, une mobilité et une vitesse de saturation élevées et une densité de charges importante permettent de réaliser des composants de puissance de forts calibres en courant et en tension et commutant à haute fréquence.

La conception optimale des convertisseurs haute fréquence implique une connaissance précise du fonctionnement des composants de puissance au sein de ces systèmes. Ainsi, la conception de ces dispositifs repose sur des étapes d'analyses et de simulations menées à partir des modèles des semi-conducteurs de puissance et des éléments environnants. Dans cette optique, de nouvelles méthodes de caractérisation électrique pour la modélisation de transistors de puissance GaN ont été développées dans des travaux antérieurs. En effet, la montée en fréquence des convertisseurs

Introduction Générale

statiques et en vue d'une modélisation sur une large bande de fréquences, des techniques de caractérisation utilisées dans le domaine des radiofréquences (RF) combinée à des mesures courant/tension ont notamment permis l'obtention d'un schéma équivalent précis du composant.

Toujours absentes du marché à l'heure actuelle, les diodes de puissance GaN suscitent un intérêt croissant dans le domaine de l'électronique de puissance avec pour principal objectif la conception de convertisseurs de nouvelle génération fonctionnant uniquement avec des composants GaN. Une connaissance précise de leur fonctionnement est ainsi nécessaire pour une conception optimale des convertisseurs haute fréquence.

OBJECTIF DE LA THÈSE

Afin d'apporter des améliorations technologiques de composants fabriqués par ST MICROELECTRONICS, des mesures sont réalisées sur des diodes de la filière GaN à l'aide de bancs innovants. Le développement d'une méthodologie de modélisation est nécessaire : des modèles électrothermiques précis et novateurs permettront de mieux comprendre les limitations des performances électriques (densité de courant, tension de claquage, effets de pièges, thermique, fiabilité). Ces modèles aideront à la conception et à la réalisation des convertisseurs de puissance DC/DC associant transistor et diode GaN.

L'extraction du schéma électrique équivalent des diodes de puissance permettra d'identifier quantitativement l'influence des éléments extrinsèques (i.e. liés aux zones d'accès et au packaging) sur les performances générales des diodes, notamment en termes de temps de commutation, dissipation thermique et autres effets parasites. Enfin, une étude s'intéressera à la dégradation de la résistance dynamique, problème inhérent au matériau GaN dans le but de comprendre les différents mécanismes responsables.

Ces études permettront à la fois de développer un procédé de retro-engineering afin d'optimiser en globalité le process de fabrication des diodes de puissance mais aussi de proposer un premier modèle électrothermique de diode GaN en anticipation de leur disponibilité commerciale prochaine.

ORGANISATION DU MANUSCRIT

Le manuscrit s'organise autour de trois chapitres. Le premier chapitre présentera l'état de l'art des composants GaN dédiés à l'électronique de puissance et leurs modélisations. Il est lui-même divisé en trois grandes parties. La première introduira la conversion d'énergie haute fréquence à travers son contexte actuel, un état de l'art non exhaustif des composants de puissances et des convertisseurs à forte densité de puissance. La seconde partie présentera les atouts de utilisation des matériaux à large bande interdite et notamment du matériaux GaN, pour la fabrication de composants de puissance, et sera complété par un état de l'art des technologies de composants de puissance actuels. Enfin la dernière partie de ce chapitre s'intéressera aux différentes techniques de modélisations des composants, éléments clés pour la conception de convertisseurs haute fréquence.

Le second chapitre de ce manuscrit présentera la caractérisation en paramètres S d'une diode de puissance GaN en boîtier et sera développé à travers deux grandes parties. La première présentera le développement de dispositifs nécessaires à la caractérisation des diodes. La seconde partie présentera davantage la méthodologie d'extraction développée dans leurs zones de fonctionnement respectives et ce pour une large bande de fréquence.

Enfin, le troisième chapitre de ce manuscrit présentera la modélisation de la diode de puissance GaN à travers deux sections. La première s'argumentera autour de la modélisation des éléments non linéaire de la diode complétés par un modèle thermique. Pour conclure, une analyse du modèle en commutation sera effectuée grâce à un test en configuration dite « Double Pulse ». La seconde partie de ce chapitre sera consacrée à l'étude des effets de pièges dans la diode GaN à travers l'observation de la résistance dynamique en fonction de la tension et de la température appliquées. Une optimisation du modèle électrothermique via la prise en compte des effets de pièges sera présentée et des axes d'améliorations seront proposés.

CHAPITRE I : ÉTAT DE L'ART DES COMPOSANTS GAN DÉDIÉS À L'ÉLECTRONIQUE DE PUISSANCE ET LEURS MODÉLISATIONS

I Introduction

De l'émergence de l'électronique de puissance au tournant du 20^e siècle (avec l'introduction de la diode à vapeur de mercure par Peter Cooper Hewitt en passant par l'invention du transistor au sein des laboratoires Bell) jusqu'à l'adoption croissante des semi-conducteurs à large bande interdite (« Band Gap »), l'électronique de conversion d'énergie ne cesse d'évoluer. Aujourd'hui, des domaines comme les Technologies de l'Information et de la Communication (TIC), l'électronique grand public, l'énergie, l'industrie, l'automobile et l'aérospatiale sont tous confrontés à la nécessité d'économiser de l'énergie favorisant la recherche et le développement de composants de puissance.

Une introduction à la conversion d'énergie haute fréquence sera ainsi présentée dans la première partie de ce chapitre à travers son contexte actuel, d'un état de l'art non exhaustif des composants de puissances ainsi que des topologies de convertisseurs à forte densité de puissance.

Matériau dominant depuis la fin des années 1950, le silicium est arrivé à ses limites théoriques d'applications et l'introduction des matériaux à large bande interdite tels que le nitrure de gallium (GaN) et le carbure de silicium (SiC) s'est avérée profitable pour la fabrication de composants dédiés à l'électronique de puissance moderne. La seconde partie de ce chapitre détaillera davantage les atouts du GaN face aux autres matériaux dans la conversion d'énergie haute fréquence. Un état de l'art des technologies de diodes de puissance existantes viendra compléter cette même partie.

La troisième et dernière partie de ce chapitre s'intéressera aux techniques de modélisation indispensables pour la conception de convertisseurs haute fréquence notamment à travers une approche « composant ». Le développement de modèles précis

CHAPITRE I : État de l'art des composants GaN dédiés à l'électronique de puissance et leurs modélisations

et fiables, représentatifs du comportement du composant constituent une étape nécessaire avant toute modélisation du fonctionnement global d'un convertisseur. Cette même étape s'avère intéressante pour développer une technologie via un procédé de retro-engineering.

II Conversion d'énergie haute fréquence

II. 1 Contexte & applications de l'électronique de puissance

II. 1. 1 Introduction à l'électronique de puissance

Toutes les applications utilisant des composants « actifs », semi-conducteurs ou tubes à vide sont concernées par le domaine de l'électronique. On distingue généralement trois types d'électronique à savoir l'électronique analogique, l'électronique numérique et l'électronique de puissance [1].

L'électronique de puissance (ou de commutation) traite de la conversion statique de l'énergie électrique : elle convertit et adapte la source au récepteur. La commutation permise grâce à l'utilisation de semiconducteurs permet la réalisation de différents types de convertisseurs comme le montre la figure I.1. Le hacheur assure une conversion continu-continu, l'onduleur et le redresseur assurent une conversion continu-alternatif et le gradateur, qui est en réalité une combinaison de hacheurs ou d'onduleurs, assure une conversion alternatif-alternatif.

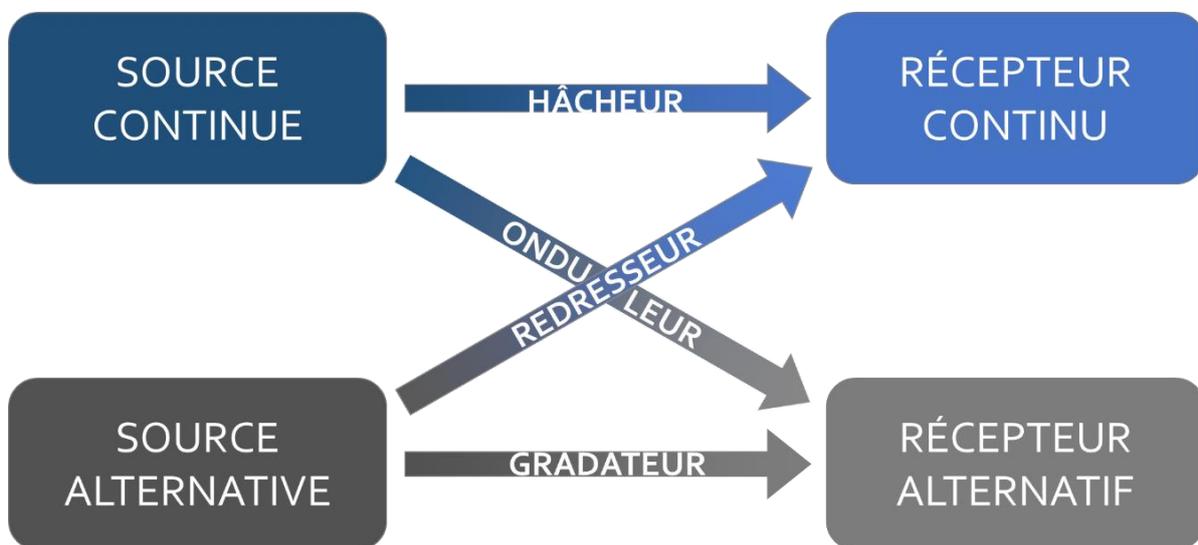


Figure I.1 - Différents types de convertisseurs statiques

L'électronique de commutation permet de limiter les pertes et se caractérise par un rendement supérieur à l'électronique analogique : une analogie hydraulique est

CHAPITRE I : État de l'art des composants GaN dédiés à l'électronique de puissance et leurs modélisations

proposée par l'auteur dans [2]. Économies en énergie, l'électronique de puissance est utilisée dans plusieurs branches de l'électronique.

II. 1. 2 Marché de l'électronique de puissance

Le marché de l'électronique de puissance est aujourd'hui omniprésent dans de nombreux domaines d'applications tels que l'énergie [3], l'industrie [4], les TIC [5], l'électronique grand public et l'automobile [6]. L'exemple spécifique d'une station de charge pour véhicules électriques fonctionnant conjointement avec les énergies renouvelables et le stockage d'énergie, visible en figure I.2, est un bon moyen d'illustrer la place de l'électronique de puissance dans les systèmes actuels et à venir [7].

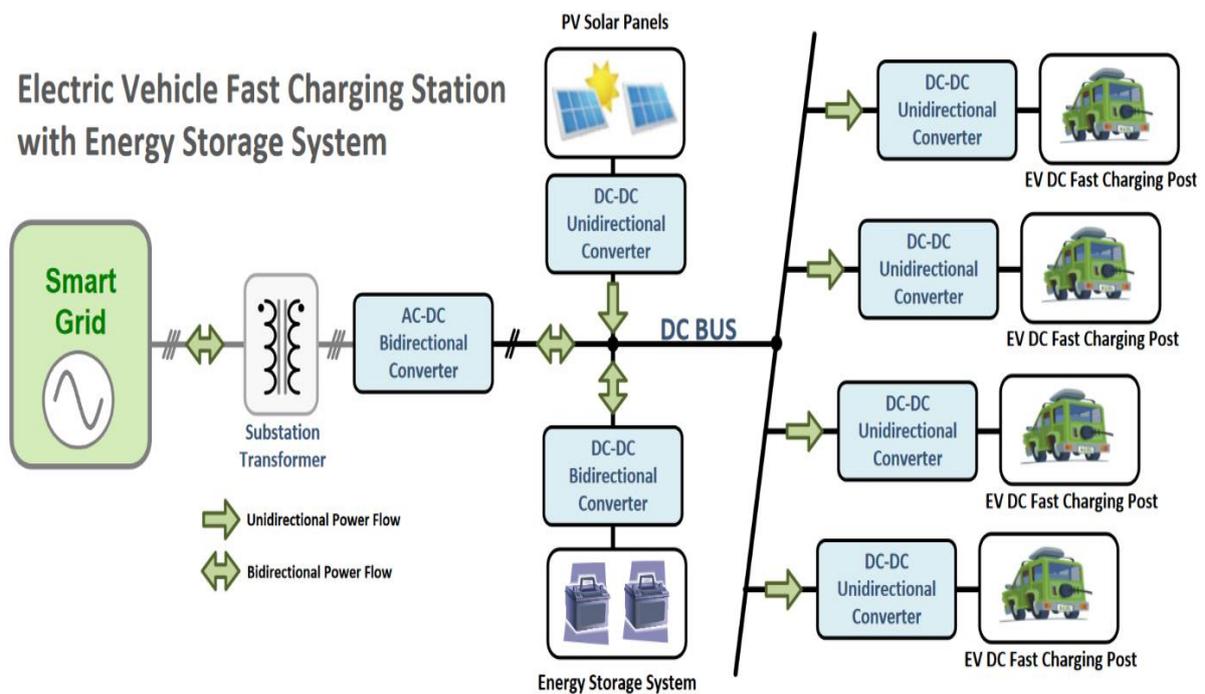


Figure I.2 - Architecture de station de charge pour véhicule électrique avec stockage d'énergie [7]

Il est fortement probable que la demande croissante concernant les véhicules électriques oriente le marché de l'électronique de puissance pour les années à venir. Les prévisions sur la période de 2021 à 2030 donnent un taux de croissance annuel de 5.2% et estiment que le marché atteindra les 37.3 milliards de dollars en 2023 [8].

II. 2 État de l'art des composants de puissance

L'électronique de puissance s'appuie sur l'utilisation de composants semi-conducteurs que l'on peut généralement distinguer en deux catégories : les interrupteurs commandés et les interrupteurs spontanés.

II. 2. 1 Les interrupteurs commandés

Parmi les interrupteurs commandés, il existe ceux commandés uniquement à la fermeture et ceux commandés à la fois à l'ouverture et à la fermeture.

La figure I.3 donne la caractéristique I-V idéalisée du thyristor et de son symbole [9]. En polarisation directe, le thyristor peut être à la fois dans l'état passant en appliquant une impulsion de courant positive sur la gâchette ; dans le cas contraire, il est dans l'état bloqué. En polarisation inverse, il est dans l'état bloqué : aucun courant ne circule (cas idéalisé).

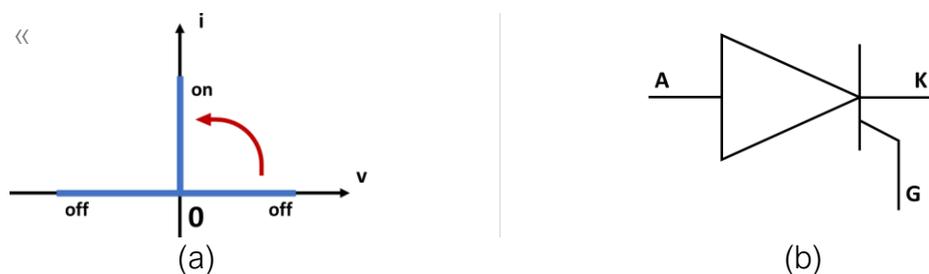


Figure I.3 - Thyristor : (a) caractéristique i-v idéalisée (b) symbole électrique

Le transistor bipolaire, présenté figure I.4, est commandé à l'ouverture et la fermeture par un courant dans la base qui permet de le maintenir à l'état « on » pour la durée souhaitée [10]. Son principe de fonctionnement repose sur la conduction de charges à travers deux jonctions PN opposées l'une à l'autre. Possédant des caractéristiques similaires, le transistor à effet de champ est cependant contrôlé par une tension : on distingue le JFET [11] (« Junction Field Effect Transistor ») dont la grille est directement en contact avec le canal du MOSFET [12] (« Metal Oxyde conductor Field Effet ») dont la grille est isolée du canal. Les symboles électriques des différents

CHAPITRE I : État de l'art des composants GaN dédiés à l'électronique de puissance et leurs modélisations

transistors sont présentés figure I.4. Pour des applications d'électronique de puissances hautes fréquences, le transistor à effet de champs sera privilégié au transistor bipolaire pour ses temps de commutation rapides, sa consommation réduite [13]. De plus, contrairement au transistor bipolaire, le transistor à effet de champ ne présente a priori pas de problèmes d'emballement thermique du fait de son coefficient en température négatif. Enfin, des structures dérivées telles que les HEMT (« High Electron Mobility Transistor ») existent et sont détaillées dans la partie III.3.

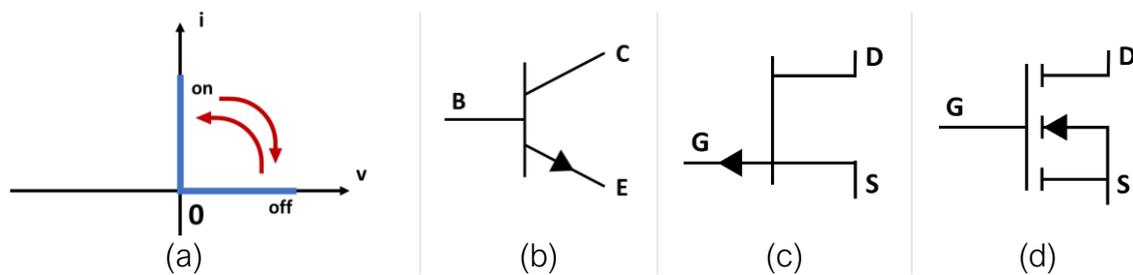


Figure I.4 - Transistor bipolaire : (a) caractéristique i - v idéalisée (b) symbole électrique (c) symbole électrique JFET (d) symbole électrique MOSFET

II. 2. 2 Les interrupteurs spontanés

La diode, présentée en figure I.5, est un composant non commandable. Une diode peut être réalisée par la jonction de deux semi-conducteurs : l'un dopé « P », l'autre dopé « N » où son fonctionnement n'est pas contrôlable mais est dépendant de la tension V_{AK} ($A =$ anode et $K =$ cathode) appliquée à ses bornes tels que :

- Si $V_{AK} < V_{seuil}$, la diode est bloquée
- Si $V_{AK} > V_{seuil}$, la diode est passante

D'autres types de diodes existent tels que les diodes Schottky ou PIN dont les caractéristiques seront décrites ultérieurement. La propriété fondamentale de la diode est sa tendance à conduire le courant dans un seul sens. Ainsi, à travers une cellule de commutation, les diodes peuvent être utilisées au sein d'un redresseur [14] pour

CHAPITRE I : État de l'art des composants GaN dédiés à l'électronique de puissance et leurs modélisations

supprimer la partie négative d'un signal en conservant la partie positive ou au sein d'un hacheur, série [15] ou parallèle [16], pour assurer la continuité du courant dans le circuit.

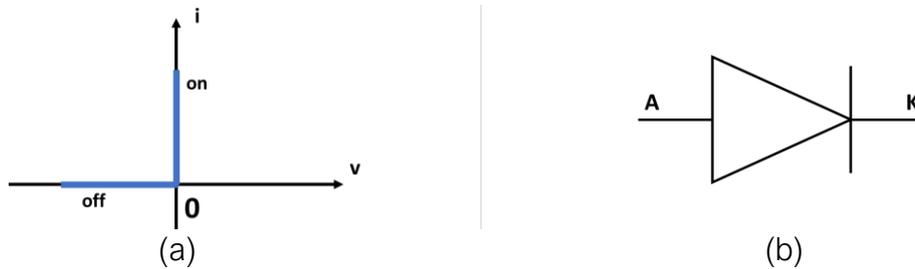


Figure I.5 - Diode : (a) caractéristique I-V idéalisée (b) symbole électrique

II. 2. 3 Les cellules de commutation

La cellule de commutation constitue l'élément essentiel dans l'électronique de conversion d'énergie ; elle se compose au minimum de deux interrupteurs, choisis en fonction des contraintes en courant et en tension. Une cellule de commutation à travers un convertisseur abaisseur de tension, dit Buck, est présentée en figure I.6 : elle est constituée, dans ce circuit, d'une diode et d'un transistor. Les commutations du hacheur sont ainsi commandées par la mise en conduction et le blocage du transistor.

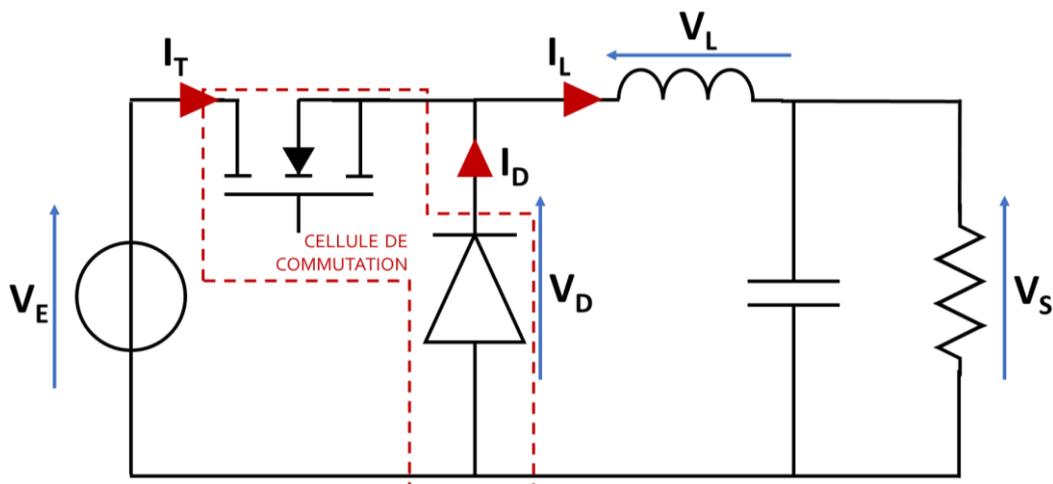


Figure I.6 - Structure du convertisseur abaisseur de tension (Buck)

CHAPITRE I : État de l'art des composants GaN dédiés à l'électronique de puissance et leurs modélisations

Le détail des phases de fonctionnement du convertisseur est présenté figure I.7 avec la phase 1 correspondant à la phase de conduction du transistor et la phase 2 correspondant à sa phase de blocage. Ces deux phases permettent le transfert d'énergie entre la source de tension V_E et la source de tension V_S :

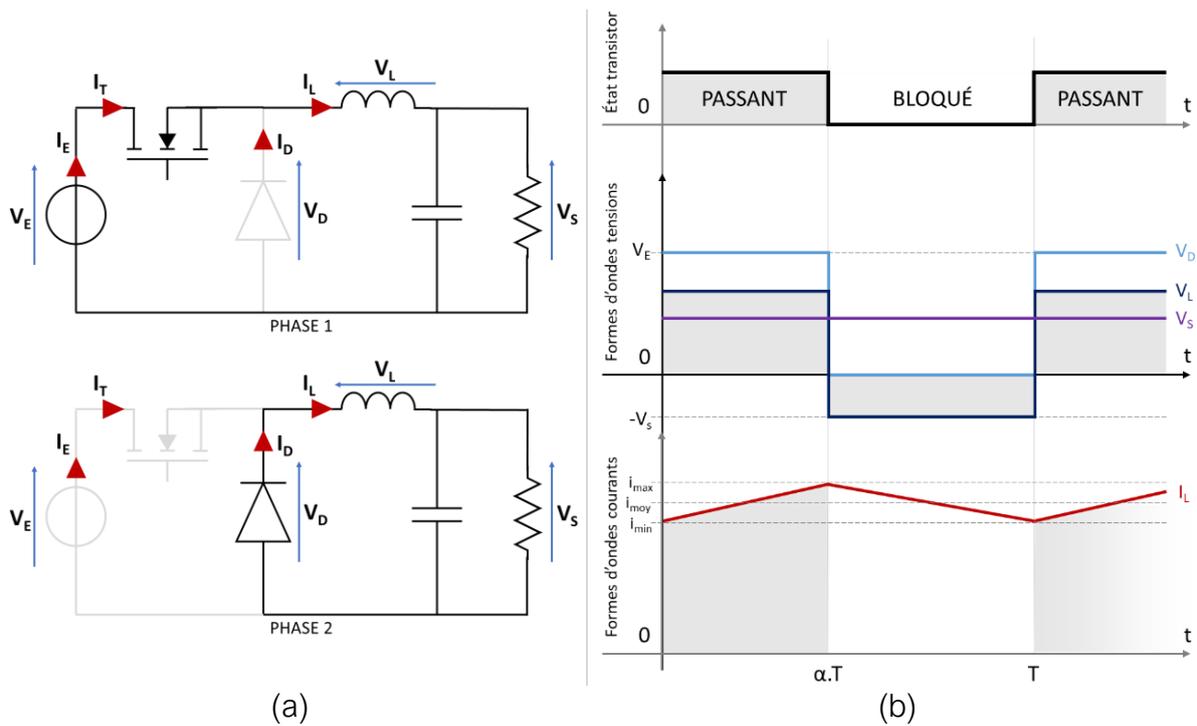


Figure I.7 - (a) Phase de fonctionnement du convertisseur (b) Formes d'ondes simplifiées à la mise en conduction et au blocage du transistor

- Dans la 1^{ère} phase, le transistor est fermé. Pendant cette phase, la source de tension fournit du courant et augmente linéairement. L'inductance produit une tension opposée en s'opposant à cette augmentation ce qui se traduit par un stockage d'énergie magnétique. Polarisée en inverse, aucun courant ne traverse la diode.
- Dans la seconde phase, le transistor est ouvert. Pour assurer la continuité du courant dans l'inductance, la diode devient passante. De nouveau, l'inductance s'oppose à la réduction du courant et produit une tension en utilisant l'énergie précédemment stockée.

CHAPITRE I : État de l'art des composants GaN dédiés à l'électronique de puissance et leurs modélisations

Le rapport cyclique du convertisseur est donné à travers l'équation I.1 ; il est utilisé pour réguler la tension de sortie par rapport à la tension d'entrée.

$$\langle V_S \rangle = \alpha \times V_E$$

Équation I.1 - Rapport cyclique d'un convertisseur abaisseur de tension avec $0 < \alpha < 1$

La cellule de commutation, composée d'interrupteurs commandés ou spontanés, est un élément central dans l'électronique de puissance : elle permet d'assurer la conversion statique de l'énergie électrique en adaptant les caractéristiques entre source et récepteur. Elle constitue un élément important dans le dimensionnement du convertisseur statique, fort dépendant des pertes dans les semi-conducteurs qui impactent tous les critères de performances [17] au même titre que les pertes dues aux éléments parasites tel que les inductances de mailles ou des éléments d'accès.

II. 3 Convertisseurs de nouvelle génération

II. 3. 1 Mise à profit des propriétés physiques

L'exploitation des propriétés physiques des semi-conducteurs à grand gap conduit au développement de convertisseurs de nouvelle génération : la recherche de hauts rendements pour de fortes densités fait aujourd'hui partie des principaux aspects étudiés tout comme la miniaturisation, paramètre qui s'avère crucial dans l'aéronautique [18] ou l'automobile [19]. Aujourd'hui, la montée en fréquence est un des moyens pour répondre à ces attentes et permet la réduction en taille des éléments passifs et conséquemment l'augmentation de la densité de puissance et la miniaturisation des systèmes de refroidissement. En reprenant l'exemple du convertisseur abaisseur de tension, le calcul de l'inductance illustre ce phénomène [20] :

$$L = \frac{V_S \times (V_e - V_S)}{\Delta I_L \times f_s \times V_e}$$

Équation I.2 - Calcul de l'inductance d'un convertisseur abaisseur de tension (Buck) avec V_e la tension d'entrée nominale, V_S la tension de sortie désirée, ΔI_L le courant ondulateur estimé et f_s la fréquence de commutation minimum

Cette tendance s'accompagne toutefois d'une augmentation des pertes générées dues aux commutations, aux recouvrements inverses, aux temps morts et également aux capacités inter-électrodes. Comme le montre les équations ci-dessous, la fréquence de commutation f_{sw} a en effet un impact non-négligeable car directement liée aux pertes [21]. Les temps de montée et de descente (t_r , t_f), le phénomène de recouvrement inverse caractérisé par sa durée spécifique (t_{RR}) et le courant de crête associé (I_{RR}) ainsi que les capacités inter-électrodes constituent davantage de paramètres impactant les pertes.

$$P_{sw-TR} = \frac{1}{2} \times V_e \times I_s \times (t_{r-TR} + t_{f-TR}) \times f_{sw}$$

$$P_{sw-D} = \frac{1}{2} \times V_D \times I_s \times (t_{r-D} + t_{f-D}) \times f_{sw}$$

(a)

$$P_{RR} = \frac{1}{2} \times V_e \times I_{RR} \times t_{RR} \times f_{sw}$$

(b)

$$P_{DT} = V_D \times I_{OUT} \times (t_{r-D} + t_{f-D}) \times f_{sw}$$

(c)

$$P_{Coss} = \frac{1}{2} \times C_{oss-TR} \times V_{IN}^2 \times f_{sw}$$

(d)

Équation I.3 - Différentes pertes impactées par la montée en fréquence avec (a) les pertes liées aux commutations (b) les pertes liées aux recouvrements inverses (c) les pertes liées aux temps mort (d) pertes liées aux capacités inter-électrodes

L'utilisation de semi-conducteurs « grand gap » tels que le carbure de silicium (SiC) ou le nitrure de gallium (GaN) permet, malgré la montée en fréquence, de réduire ces pertes. En effet, les faibles capacités inter-électrodes du transistor GaN [22] ou les faibles temps de recouvrement inverse des diodes SiC et GaN sont un moyen de limiter

les pertes en commutation [23]. Ainsi, la mise à profit des propriétés physiques permet ainsi de développer des convertisseurs dits de nouvelles générations.

II. 3. 2 Convertisseurs à haute densité de puissance

L'intérêt d'utiliser des composants "grand gap" n'est aujourd'hui plus à prouver. La réduction en poids et volume des convertisseurs est rendue possible par leur utilisation. Les auteurs C.-T. Ma et Z.-H. Gu ont passé en revue les convertisseurs de puissance basé sur la technologie GaN fonctionnant au-dessus de 500 W [24]. Majoritairement évoqués dans la littérature, les convertisseurs DC-DC présentent un intérêt déterminant pour les applications tels que les énergies renouvelables, le stockage d'énergie ou les voitures électriques. La forte densité des convertisseurs de puissance basés sur la filière GaN est en effet un élément crucial pour le rendement global des systèmes : dans le cas des voitures électriques, leurs puissances et leurs autonomies sont directement impactées par la taille et le poids des systèmes de conversion [25]. La tendance de développement des convertisseurs, illustrée figure 1.8, s'explique aujourd'hui par la demande d'énergie électrique toujours plus importante, les contraintes de volume et poids dans de nombreux secteurs clés et par le bénéfice économique par une meilleure efficacité et une réduction de la quantité de matériaux nécessaire.

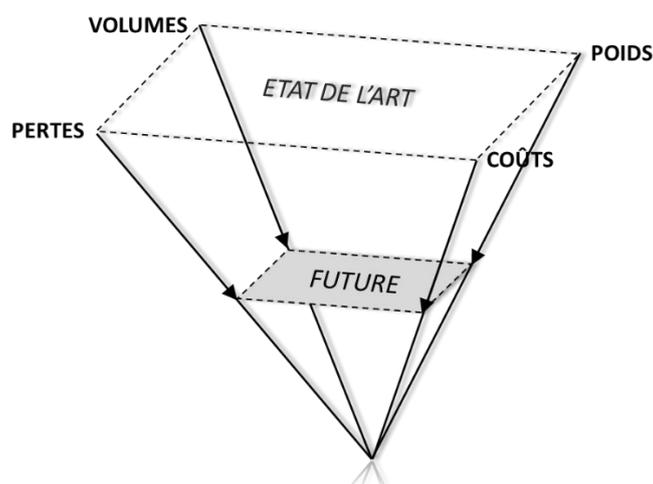


Figure 1.8 - Tendance de développement des convertisseurs d'électroniques de puissances [26]

CHAPITRE I : État de l'art des composants GaN dédiés à l'électronique de puissance et leurs modélisations

La partie suivante présente les composants de puissances GaN à travers leurs propriétés physiques qui leur permettent d'être des candidats idéaux pour les applications de puissance haute fréquence. Une description des différentes structures de transistors et de diodes est également proposée.

III Composants de puissance GaN

III. 1 Propriétés physiques

Lorsque l'électron est soumis à une excitation, une quantité d'énergie caractéristique est nécessaire afin qu'il passe de la bande de valence à la bande de conduction : on parle d'énergie de bande interdite. La largeur de la bande interdite E_g (unité : eV), correspondant à la distance énergétique entre le bas de la bande de conduction (E_c) et le haut de la bande de valence (E_v), permet d'identifier les caractéristiques électriques du matériau : semi-conducteur, semi-conducteur grand gap ou conducteur. Un matériau est dit semi-conducteur si la largeur de la bande interdite est inférieure à 2 eV : le silicium dispose précisément de cette caractéristique. Toutefois, le carbure de silicium (3.26 eV) ou le nitrure de gallium (3.39 eV) sont également des matériaux semi-conducteurs qui ont des largeurs de gap supérieures à 2eV (tableau I.1) : on parle dans ce cas de matériaux à grand gap.

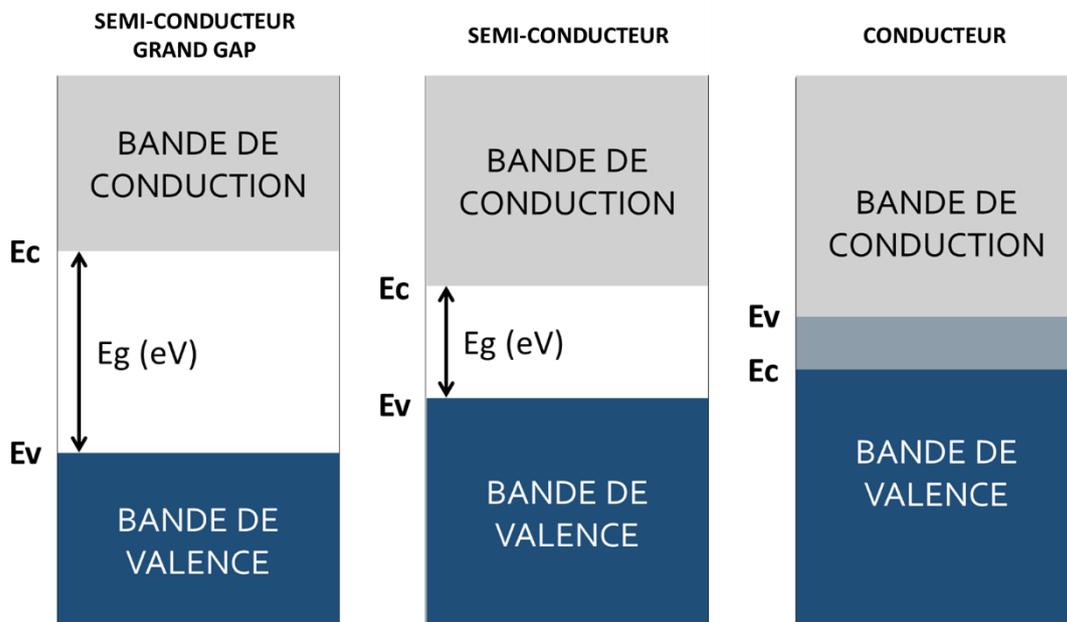


Figure I.9 - Diagrammes de bandes d'énergie pour différents matériaux

III. 1. 1 Caractéristiques des différents matériaux semi-conducteurs

Une des conséquences directes de la large bande interdite du SiC et du GaN est la capacité à supporter de plus fortes températures que le Si [27]. Une autre conséquence du grand gap concerne le champ critique ou champ de claquage qui fixe la tension maximale que le matériau peut supporter. Cette caractéristique est environ 10 fois supérieure pour le SiC ou le GaN ; ils peuvent ainsi supporter des tensions de commutation plus importantes, paramètre essentiel pour la recherche de hautes densités de puissances.

Caractéristiques	Unité	Si	4H-SiC	GaN
Bande interdite	eV	1.1	3.3	3.4
Champ électrique critique	MV/cm	0.23	2.2	3.5
Conductivité thermique	W/(cm.K)	1.5	5	1.3
Température de fusion	x 1000 °C	1.4	2.7	2.5
Vitesse de saturation des électrons	x 10 ⁷ cm/s	1	2	2.5
Mobilité des électrons	cm ² /(kV.s)	1.45	0.9	1.5

Tableau I.1 - Principales caractéristiques des matériaux semi-conducteurs

Enfin, la vitesse de saturation des électrons et leur mobilité sont des paramètres qui indiquent la capacité du matériau à fonctionner pour des applications hautes fréquences. Les caractéristiques du matériau GaN permettent à la fois d'envisager une montée en fréquence et de contribuer au développement de convertisseurs de nouvelle génération.

III. 1. 2 Facteurs de mérites

Afin de synthétiser les éventuelles applications d'électronique de puissances des semi-conducteurs, différents facteurs de mérites sont utilisés [28] :

- Le **facteur de mérite de Johnson (JFM)** détermine l'aptitude du matériau pour des applications haute puissance et haute fréquence :

$$\text{JFM} = \left(\frac{E_C v_{\text{sat}}}{2\pi} \right)^2$$

Équation I.4 - Facteur de mérite de Johnson avec E_C le champ critique du matériau et v_{sat} la vitesse de saturation des porteurs

- Le **facteur de mérite de Keyes (KFM)** caractérise le comportement fréquentiel du matériau en prenant en compte la température :

$$\text{KFM} = \lambda \sqrt{\frac{c v_{\text{sat}}}{4\pi \epsilon_r}}$$

Équation I.5 - Facteur de mérite de Keyes avec c la vitesse de la lumière et λ la conductivité thermique du matériau.

- Le **facteur de mérite de Baliga (BFM)** mesure les performances du matériau pour une forte tenue en inverse et une faible résistance en direct :

$$\text{BFM} = \epsilon_r \mu E_C$$

Équation I.6 - Facteur de mérite de Baliga avec μ la mobilité des porteurs

Le tableau I.2 référence les indicateurs de performances normalisés en fonction des différents matériaux précédemment exposés en les rapportant au silicium. Le facteur de mérite JFM du GaN est presque deux fois supérieur à celui du SiC. Cette

CHAPITRE I : État de l'art des composants GaN dédiés à l'électronique de puissance et leurs modélisations

caractéristique suggère que le GaN semble particulièrement adapté pour les applications haute puissance et haute fréquence.

	Si	4H-SiC	GaN
Figure de mérite de Johnson (JFM)	1	410	790
Figure de mérite de Keyes (KFM)	1	5.1	1.8
Figure de mérite de Baliga (BFM)	1	34	100

Tableau I.2 - Facteurs de mérites des matériaux semi-conducteurs

III. 1. 3 Performances associées

À travers les différentes caractéristiques exposées, la figure I.10 dresse un comparatif des matériaux semi-conducteurs étudiés afin de les associer à de possibles applications de puissance.

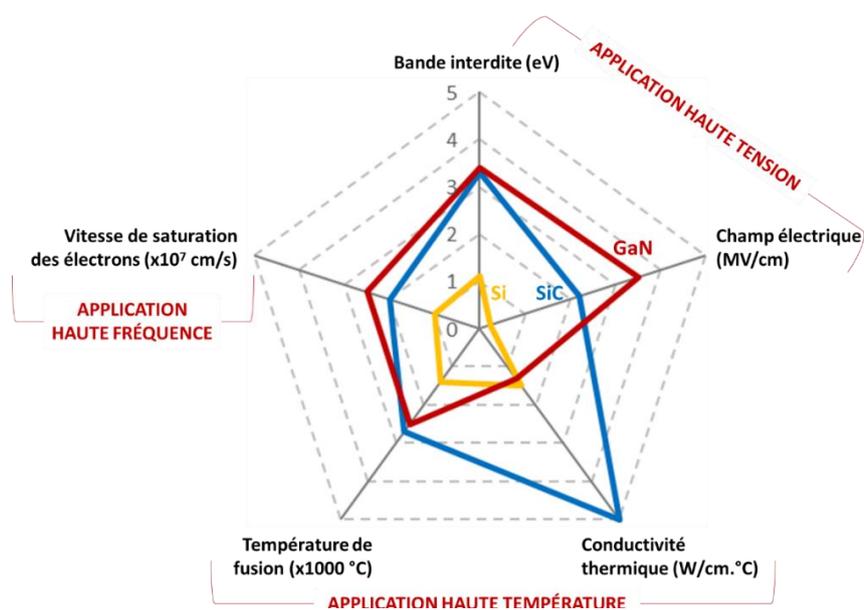


Figure I.10 - Comparaisons des propriétés physiques des matériaux Si, SiC et GaN pour des applications d'électronique de puissance

CHAPITRE I : État de l'art des composants GaN dédiés à l'électronique de puissance et leurs modélisations

À travers ce schéma, on remarque que les applications hautes puissances avec des contraintes thermiques importantes seront davantage destinées au SiC alors que les applications hautes fréquences à forte densité de puissance seront destinées au GaN. Une liste non exhaustive d'applications sera présentée dans la partie suivante.

III. 2 Utilisation dans l'électronique de puissance

Les propriétés physiques des composants « grand gap » contribuent à l'élargissement des domaines d'utilisation de l'électronique de puissance. Pour des applications nécessitant des puissances élevées (> 10 kW) et des très hautes tensions, le SiC sera privilégié, alors que pour des applications nécessitant des fréquences de fonctionnement élevées (>100kHz) on privilégiera le GaN. La figure I.11 représente les plages d'utilisation des différents semi-conducteurs ainsi que leurs possibles applications à travers la puissance de sortie et la fréquence de fonctionnement souhaitées :

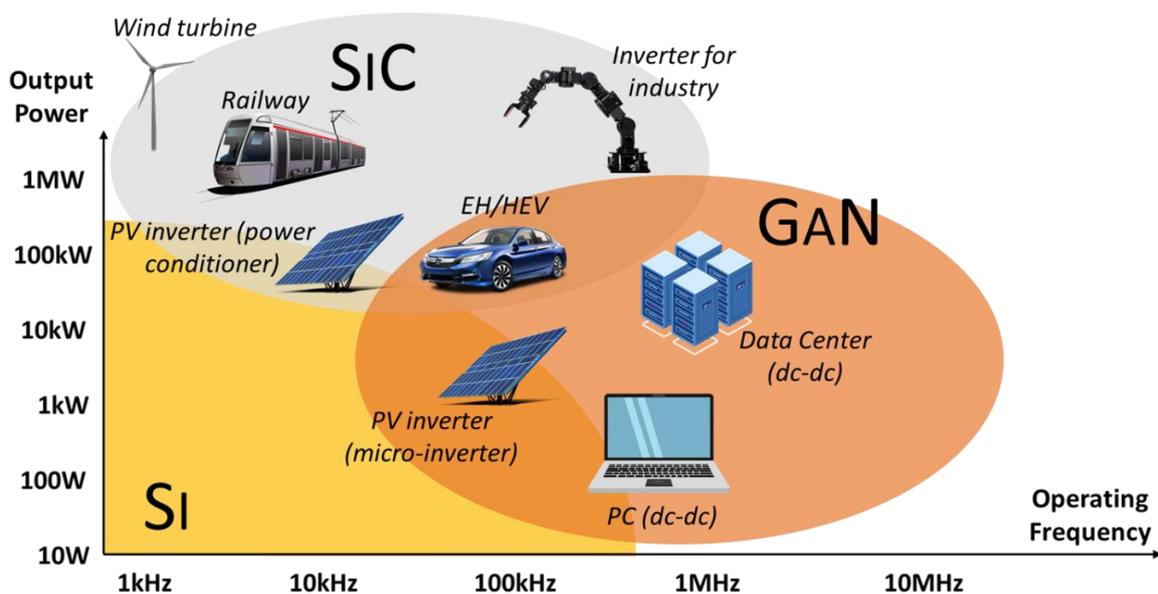


Figure I.11 - Domaines d'applications des semi-conducteurs à base de Si, SiC et GaN pour l'électronique de puissance

Bien qu'actuellement les composants SiC soient plus utilisés pour les véhicules électriques et hybrides, le GaN continue à faire l'objet de nombreuses recherches [29]. La montée en fréquence et donc la réduction des éléments passifs est en effet un atout

CHAPITRE I : État de l'art des composants GaN dédiés à l'électronique de puissance et leurs modélisations

majeur dans la recherche d'un meilleur rendement. Les domaines tels que le transport ferroviaire [30] ou les éoliennes [31] seront réservés prioritairement au SiC, meilleur candidat pour les applications de hautes puissances. Le GaN sera préféré pour les domaines tels que les réseaux électriques intelligents [32], les centres de données [33] ou les onduleurs utilisés dans les systèmes photovoltaïques [34]. Il est cependant important de rappeler que le développement industriel des semi-conducteurs SiC est aujourd'hui plus important que celui du GaN en raison notamment d'une commercialisation plus tardive de ce dernier. De fait, les applications utilisant des semi-conducteurs SiC sont plus largement commercialisées, alors que le GaN fait encore l'objet de nombreuses études. Des problèmes inhérents au GaN compliquent encore sa mise en application et dans certain cas sa commercialisation.

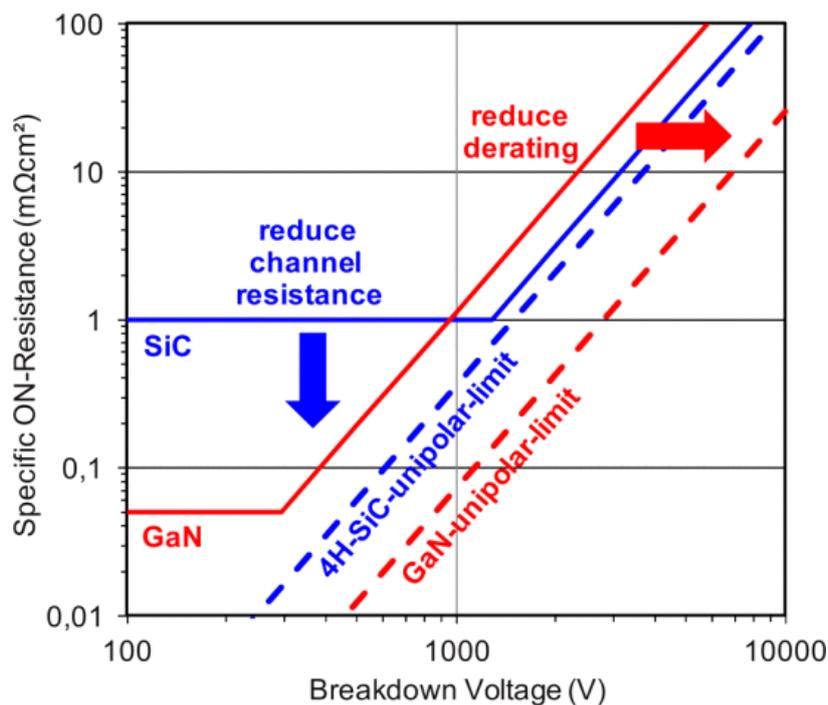


Figure I.12 - Performances & limites théoriques des matériaux SiC et GaN en fonction de la résistance à l'état passant et de la tension de claquage [35]

Aujourd'hui, la production à l'échelle industrielle des composants de puissance GaN se limite aux transistors et ne concurrence pour l'instant que peu les composants SiC. Plus en coexistence qu'en compétition, les applications idéales des transistors GaN

CHAPITRE I : État de l'art des composants GaN dédiés à l'électronique de puissance et leurs modélisations

concernent en effet les circuits intégrés haute fréquence pour des tensions allant jusqu'à 1000V et des courants allant au maximum à quelques dizaines d'ampères. Les transistors SiC, quant à eux, sont plus adaptés pour des circuits discrets supportant des tensions de claquages supérieures à 1000V sans limite en courant. La figure I.12, illustrant les performances et les limites des matériaux SiC et GaN, montre cependant que cette tendance pourrait s'inverser. Les limites théoriques, n'ayant pas été atteinte, une marge de progression reste possible pour le GaN notamment à travers une amélioration de la qualité du matériau. Ces progrès techniques permettraient d'obtenir une tension de claquage supérieure et de venir ainsi concurrencer directement le matériau SiC pour des applications de fortes tensions [35]. Disponibles sur le marché depuis 2001, les diodes SiC sont aujourd'hui largement utilisées dans de nombreuses applications, telles que les onduleurs solaires, la motorisation, les alimentations sans interruption (UPS) et même les voitures électriques. Pour cette raison, la fiabilité acquise des diodes SiC et les défauts des diodes GaN (coût du substrat – saturation du courant) ralentissent sa commercialisation. Les travaux de recherche actuels visent à améliorer la technologie, notamment à travers une avancée des épitaxies GaN sur Si qui permet une réduction drastique des coûts tout en respectant les critères de performances [36], [37]. Les parties suivantes présenteront un état de l'art non exhaustif des composants de puissances GaN présents sur le marché ou en développement.

III. 3 Les transistors de puissance

III. 3. 1 Fabrication : structure latérale & verticale

Aujourd'hui, différentes structures, existent pour la fabrication de composants de puissances GaN. Les structures latérales (figure I.13 (a)), épitaxiées sur substrats Si ou SiC, sont majoritairement utilisées de par leur maturité et la faible disponibilité sur le marché de substrats GaN de qualité. Cette structure présente cependant des phénomènes de dégradation du courant important qu'il est nécessaire de corriger pour un fonctionnement optimal. Malgré un courant de fuite potentiellement plus élevé, les structures verticales (figure I.13 (b)) laissent présager de meilleures performances en termes de tenue en tension de claquage, de courant ou de fréquence [38].

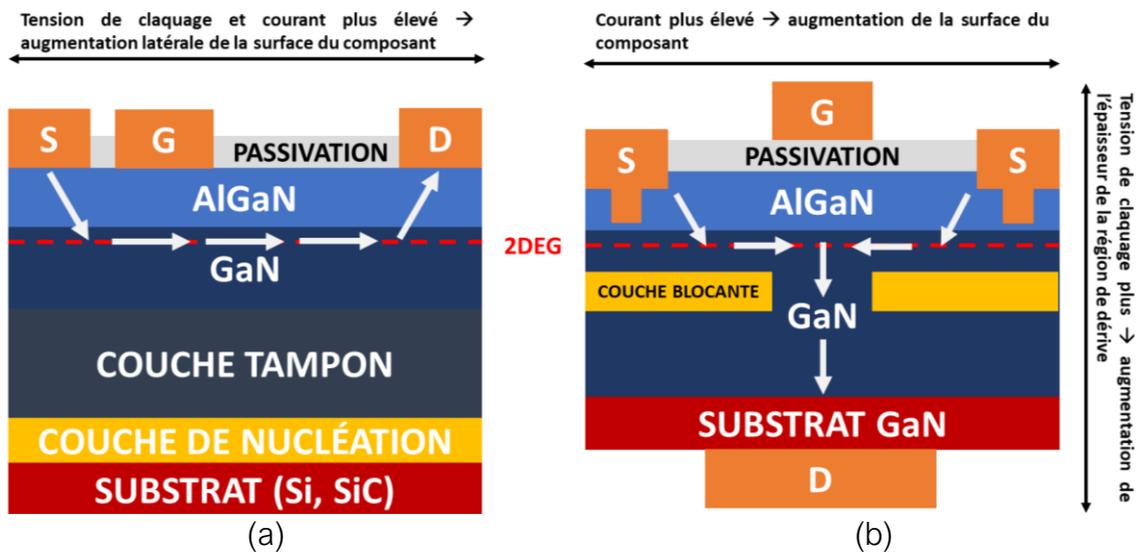


Figure I.13 - Coupe schématique de structures élémentaires GaN latérale (a) verticale (b)

Limité par la qualité du substrat, la récente disponibilité de substrat massif GaN de haute qualité stimule la recherche et le développement et pourrait compléter l'ensemble des applications du GaN, allant de la faible à la haute conversion de puissance [38]–[40]. Largement commercialisée, on se propose d'étudier plus en détails la structure latérale.

III. 3. 2 Structure élémentaire GaN HEMT

La structure HEMT (High Electron Mobility Transistor), représentée figure I.13 (a), est basée sur l'utilisation d'une hétérojonction AlGaN/GaN, composée de deux matériaux -conducteurs de bande interdite distincte. Possédant une largeur de bande plus élevée, l'AlGaN agit comme une barrière : les électrons se concentrent près de l'hétérojonction formant naturellement un gaz bidimensionnel d'électrons dit « 2DEG » [41]. Ce mécanisme génère lui-même le phénomène de conduction et la création du canal conducteur. À travers le diagramme de bande d'énergie de l'hétérostructure AlGaN/GaN, la figure I.14 (a) illustre ce phénomène. Les propriétés du gaz 2D d'électrons, permettant une mobilité élevée des électrons, rendent la structure HEMT idéale pour des applications haute fréquence. Le canal est régulé en appliquant un potentiel sur la grille (V_{GS}) et permet, grâce au champ électrique vertical créé, de vider ou remplir le canal. Comme

CHAPITRE I : État de l'art des composants GaN dédiés à l'électronique de puissance et leurs modélisations

illustré dans la figure I.14 (b), le courant peut circuler librement pour une tension V_{GS} supérieure ou égale à 0V. La structure conventionnelle HEMT AlGaN/GaN est naturellement à l'état passant : on parle de structure normally-on. Cette caractéristique est cependant présentée dans la littérature comme un problème majeur dans les applications de puissance [42], [43] notamment pour des raisons de sûreté de fonctionnement des convertisseurs. Un dysfonctionnement de la commande de grille peut en effet entraîner une polarisation non désirée du transistor et causer des court-circuit pouvant aller jusqu'à la destruction du système. Différentes solutions permettent de rendre ces composants « normally-off ». Elles seront présentées ultérieurement.

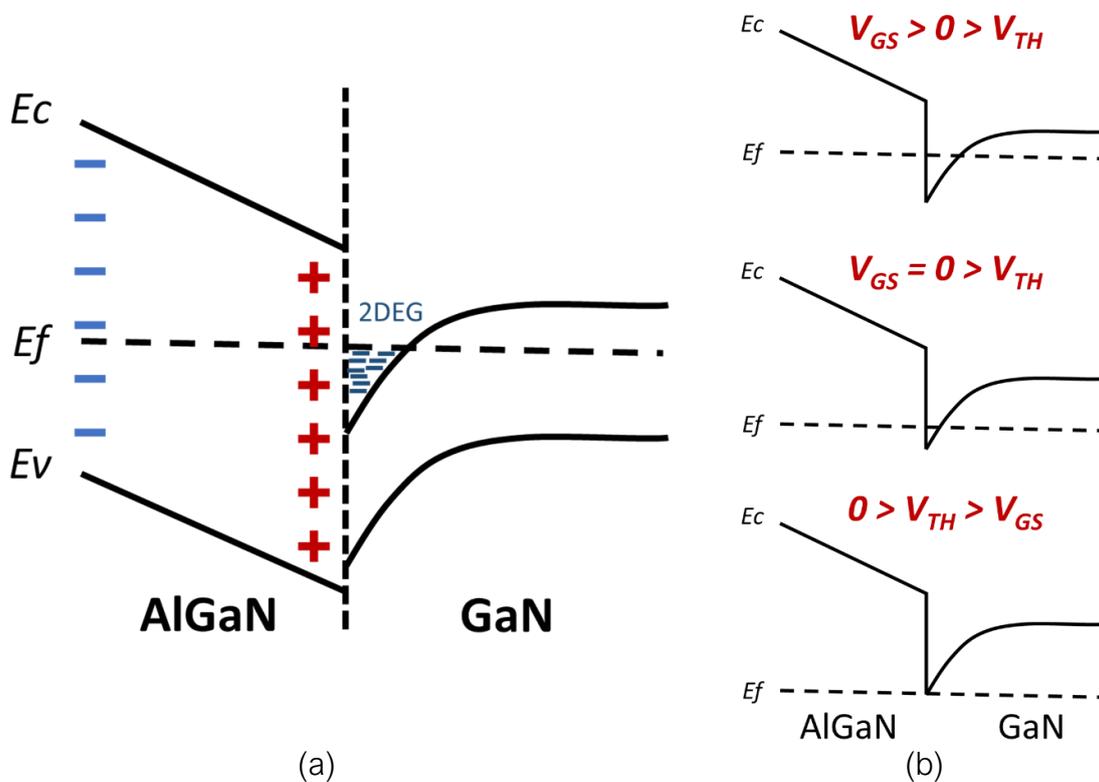


Figure I.14 - (a) Diagramme de bande d'énergie de l'hétérostructure AlGaN/GaN entraînant la formation du 2DEG [44] (b) Trois localisations du 2DEG pour $V_{GS} > 0 > V_{TH}$, $V_{GS} = 0 > V_{TH}$ et $0 > V_{TH} > V_{GS}$

Enfin, différents substrats peuvent être utilisés pour la croissance de l'hétérostructure AlGaN/GaN tels que le silicium (Si), le carbure de silicium (SiC) ou même le GaN (tableau I.3). Ce dernier, naturellement plus adapté pour la croissance de

CHAPITRE I : État de l'art des composants GaN dédiés à l'électronique de puissance et leurs modélisations

structures HEMT AlGaIn/GaN, est toutefois peu disponible sur le marché et présente un coût important surtout s'il est isolant. Le silicium est aujourd'hui un des substrats le plus utilisé notamment pour son faible coût (30 à 100 fois inférieur à celui du GaN) et sa disponibilité, mais présente néanmoins un désaccord de maille élevé (17%) avec le GaN et une différence importante de coefficient de dilatation thermique. Le carbure de silicium, avec un désaccord de maille inférieure à 4% et une conductivité thermique élevée (3 fois supérieure au GaN ou Si) est un substrat très adapté pour la croissance du GaN [45]. Il permet de limiter au maximum les éventuelles dégradations sur les performances de l'hétérostructure AlGaIn/GaN. Afin de réduire les éventuels défauts, une couche de nucléation, généralement constituée de fines couches d'AlN, doit être utilisée. Elle a pour rôle de réaliser un accord de maillage entre le substrat et la couche GaN mais permet également de réduire les contraintes mécaniques et les défauts présents [46].

	Désaccord de maille avec le GaN (%)	Permittivité ϵ_s (statique)	Conductivité thermique (W/m.K)	Coefficient d'expansion thermique ($10^{-6} K^{-1}$)
Si	17	11.8	130	2.6
SiC	<4	9.7	320-490	4.2
GaN	0	9	130	5.6

Tableau I.3 - Propriétés des différents substrats utilisés pour l'épitaxie du GaN [45]

III. 3. 3 Structure HEMT GaN « normally-off »

Comme cela a été évoqué antérieurement, les applications d'électronique de puissance requièrent, pour des raisons de sûreté, la réalisation de transistors de puissance GaN « normally-off ». Des techniques telles que le montage de type de cascode, l'implémentation d'une grille p-GaN (ou p-AlGaIn), le « recess » de grille ou encore l'implantation de fluor, constituent des moyens de contrôler la tension de grille ou de décaler la tension.

CHAPITRE I : État de l'art des composants GaN dédiés à l'électronique de puissance et leurs modélisations

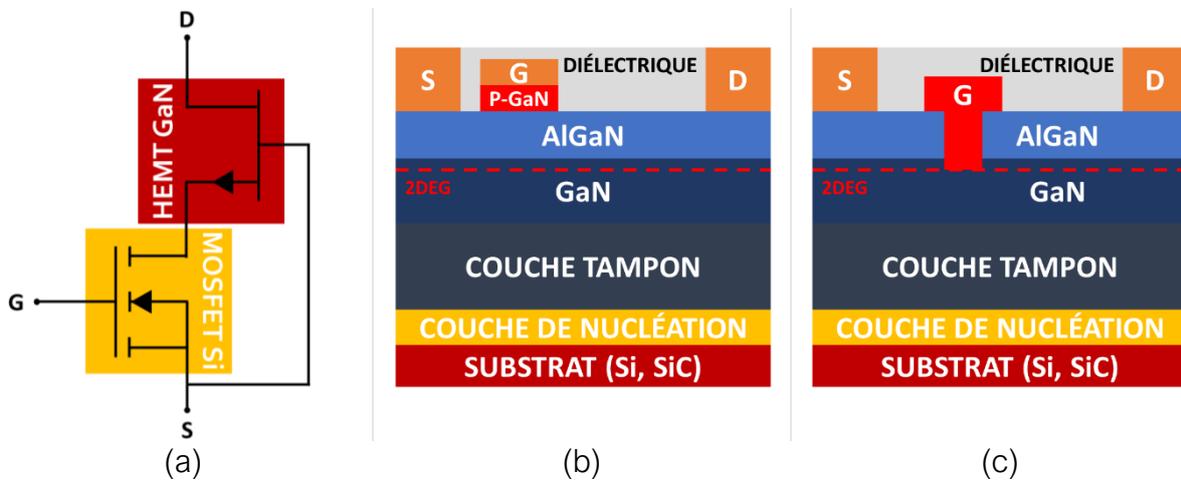


Figure I.15 - Techniques pour rendre le HEMT GaN « normally off » : (a) Configuration cascade (b) Implémentation d'une grille p-GaN (ou p-AlGaN) (c) « Recess » de grille

La figure I.15 (a) représente une première solution, le montage cascade, combinant un transistor GaN HEMT « normally-on » haute tension à un MOSFET Si « normally-off » basse tension. Le contrôle des commutations du transistor de puissance GaN se fait à travers le MOSFET : la tension grille-source du HEMT se confond à la tension drain-source du MOSFET. Bien que la configuration cascade ait pour avantage de faciliter l'électronique de contrôle à travers l'utilisation de drivers conventionnels MOSFET, la connexion série des deux composants complique la mise en boîtier induisant des effets résistifs et inductifs plus importants, réduisant de ce fait les performances en commutation. De plus, l'ajout en série du MOSFET augmente la résistance résultante du montage. Cet effet diminue cependant lorsque la tension augmente. Cette solution est destinée aux applications supérieures à 200V [47]. Dans la littérature, des améliorations sont proposées afin de pallier ces limitations comme par exemple le contrôle indépendant des grilles [48], [49].

D'autres solutions, proposant des grilles à enrichissement permettent dès la conception d'obtenir des transistors HEMT GaN ayant une caractéristique « normally-off ». Parmi celles-ci, l'implémentation d'une grille p-AlGaN ou p-GaN est aujourd'hui une des méthodes les plus efficaces. La figure I.15 (b) montre l'exemple d'un HEMT P-GaN : une couche GaN dopée positivement est insérée sous la grille de manière à obtenir la

CHAPITRE I : État de l'art des composants GaN dédiés à l'électronique de puissance et leurs modélisations

caractéristique d'une diode, et permet d'élever la bande de conduction de l'AlGaIn au-dessus du niveau de Fermi. Il en résulte une tension de seuil positive, correspondant à la valeur de la chute de tension de la diode. Ce même principe est appliqué par la technologie Gate Injection transistor mais utilise cependant une grille p-AlGaIn.

Il existe d'autres techniques à enrichissement, mais elles ne font néanmoins pas l'objet de développement à l'échelle industrielle. À titre d'exemple, on peut citer le « recess » de grille, figure I.15 (c), qui consiste à enterrer la grille jusqu'au 2DEG, [50] : ou encore l'implémentation d'ions fluors fortement négatifs chargés engendrant tous deux une déplétion du canal [51]. Ces techniques permettent en outre de décaler la tension de seuil et d'obtenir la caractéristique de transistor GaN « normally-off » recherchée. Ces techniques présentent cependant des inconvénients comme la difficulté à contrôler la profondeur du fossé et donc de la tension de seuil pour le « recess » de grille, ou dans le cas de l'implémentation du fluor, la réduction de la fiabilité et de la durée de vie du dispositif dû à l'augmentation des défauts dans le matériau.

	Tension de seuil	Plage de tension seuil	Température de fonctionnement	Résistance à l'état passant	Diode de roue libre
E-mode	< 2	-10 V / 7 V	Plus haute	Plus faible	Non
Cascode	< 4	-± 20 V	Plus faible	Plus haute	Oui

Tableau I.4 - Comparaison générale des HEMT GaN « normally-off » [52]

Actuellement, les fabricants de semi-conducteurs proposent sur le marché différents types de transistors GaN : ceux à mode d'enrichissement (HEMT P-GaN ou GIT) et ceux utilisant des montages cascodes. Ces derniers restent toutefois minoritaires compte tenu de leurs moindres performances mais offrent des conditions plus souples pour la commande. Les auteurs Ma et Gu dressent, tableau I.4, une comparaison générale des deux technologies et référencent, tableau I.5, différents GaN HEMT commercialisés [52].

Constructeurs	Type	V_{DS} (V)	I_{DS} (A)	V_{TH} (V)	V_{GS} (V)	$R_{DS(on)}$ (m Ω)	C_{iss} (pF)
Infineon technologies	E-mode	600	15	1.2	-10 / 5	55	380
GaN Systems		650	15	1.3	-10 / 7	100	130
Panasonic		650	15	3.5	-10 / 5	140	160
Nexperia	Cascode	650	34.5	3.9	± 20	50	1000
Transphorm		650	15	4	± 20	150	576

Tableau I.5 - GaN HEMT commerciaux au-dessus de 600V [52]

III. 4 Les diodes de puissance

Les diodes de puissance, omniprésentes dans les systèmes actuels, sont nécessaires au bon fonctionnement des systèmes de puissance. Elles peuvent faire fonction de redresseurs, de régulateurs de tension ou de protection contre les tensions inverses et les courants de surcharge. Candidat idéal pour les applications de puissance haute fréquence, le GaN risque de voir la capacité de ses transistors de puissance limitée à défaut d'un développement industriel conjoint de diodes de puissances commutant à haute fréquence. Bien que les performances des diodes SiC permettent aujourd'hui d'être utilisées dans des topologies asynchrones pour compléter l'utilisation des transistors de puissance GaN [53], les limites théoriques du matériau SiC pour la haute fréquence montrent l'intérêt de développer des diodes de puissance GaN. Celles-ci permettraient en effet d'exploiter aux mieux les propriétés physiques du GaN pour la conception et la fabrication de convertisseurs haute fréquence et permettrait de limiter les pertes dues aux liaisons. De plus, une fabrication sur la même épitaxie utilisant un processus de fabrication similaire réduirait les coûts de développement des circuits intégrés à base de GaN. On présentera ci-dessous un état de l'art non exhaustif des diodes de puissances SiC déjà développées et GaN en développement à travers les structures verticales et latérales.

III. 4. 1 Technologie des diodes SiC

Avec une première commercialisation en 2001, les structures de diodes SiC n'ont cessé de s'améliorer. Le développement continu de structures élémentaires telles que les diodes à barrière Schottky (SBD) ou les diodes PIN a contribué au déploiement de structure hybrides sur le marché. Les diodes JBS de l'anglais « Junction-Barrier-Schottky » et les diodes MPS, « Merged-PiN Schottky » (figure I.16), sont aujourd'hui commercialisées et largement utilisées pour les applications de puissance. Leurs faibles courants de recouvrement, leurs faibles tensions de seuils et leurs faibles courant de fuites en font en effet des composants idéaux pour les applications en commutation [54].

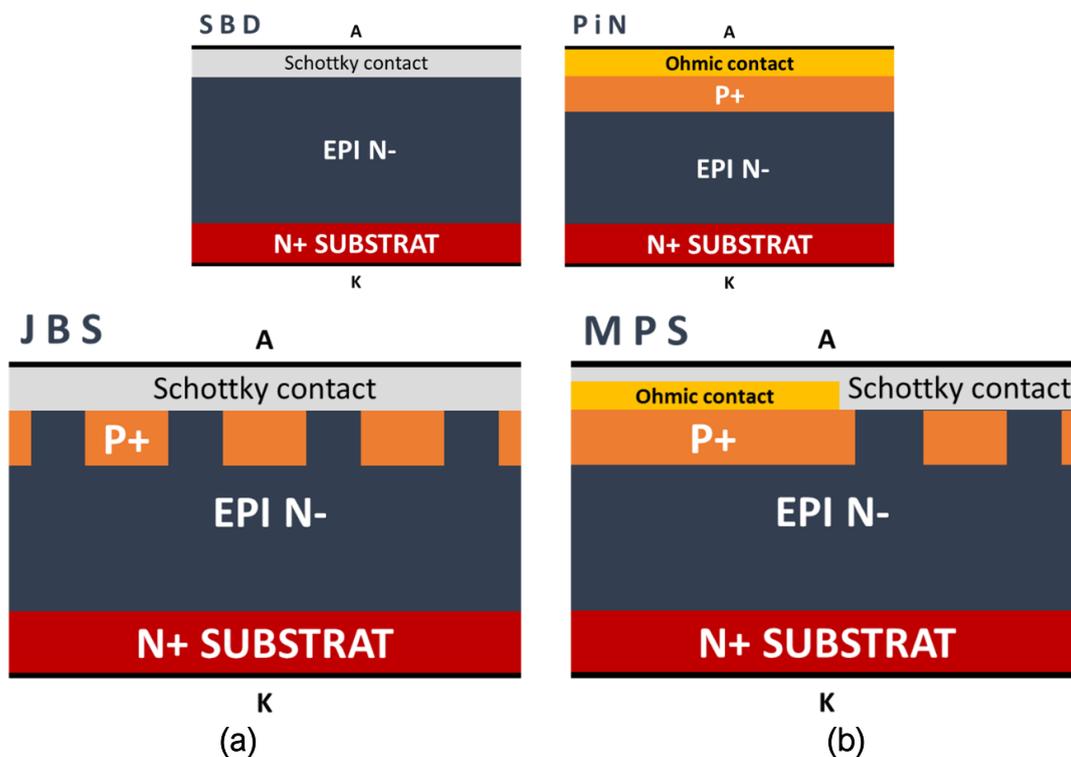


Figure I.16 - Coupe schématique de structures élémentaires d'une diode SiC issues des structures SBD et PiN : (a) JBS (b) MPS

La structure d'une diode JBS est composée seulement de régions étroites P+ et de type N. La structure MPS est composée d'une structure PIN correspondant à la large région P+, et d'une structure Schottky correspondant aux autres régions plus étroites P+

CHAPITRE I : État de l'art des composants GaN dédiés à l'électronique de puissance et leurs modélisations

et de type N. La structure MPS est supérieure à la structure JBS et à la structure Schottky élémentaire grâce à l'ajout de la large région P+ qui est un moyen de réduire à la fois le champ électrique dans la jonction Schottky, réduisant la résistance générale et les courants de fuites et d'encaisser les surintensités [55], [56]. Les diodes Schottky, JBS et MPS sont adaptées pour des applications moyenne tension (entre 600 et 3300V) hautes fréquences, contrairement aux diodes PiN adaptées pour des applications très haute tension (entre 10 et 20kV) [57] basses fréquences.

III. 4. 2 Technologie des diodes GaN

Grâce aux propriétés physiques et chimiques supérieures du GaN, les diodes de puissances à base de GaN peuvent considérablement augmenter l'efficacité des convertisseurs et réduire leurs pertes d'énergies [58]. Le développement rapide de transistors de puissances GaN, particulièrement des HEMT AlGaN/GaN a considérablement augmenté l'intérêt pour la recherche dans l'implémentation des composants GaN comme les diodes Schottky, les diodes PIN, les diodes électroluminescentes et leurs intégrations conjointes à d'autres composants [59]. Ainsi, bien qu'aucun développement industriel de diodes GaN ne soit effectif à l'heure actuelle, différentes structures dédiées à des applications de puissance existent et font l'objet de recherche, se rapprochant peu à peu d'une possible industrialisation. On se propose dans cette partie de les étudier.

III. 4. 3 Structures verticales

Empruntées aux architectures Si et SiC connues, une approche naturelle vise à réaliser des diodes GaN également basées sur des structures verticales. L'utilisation de ces structures semble optimale pour obtenir des composants à haute tension de claquage et à fort courant. De plus, ces architectures ne souffrent pas des problèmes de dissipation thermique et permettent d'augmenter le nombre de puces sur une seule et même plaquette [60]. Le coût du substrat GaN, nécessaire à la fabrication de tels composants, fait cependant obstacle à leur généralisation et ralentit leurs développements. Aujourd'hui, l'utilisation de matériaux de substitution comme le silicium, le SiC ou le saphir

CHAPITRE I : État de l'art des composants GaN dédiés à l'électronique de puissance et leurs modélisations

permettent d'obtenir des caractéristiques presque idéales [61], et l'arrivée sur le marché de substrat autosupportés GaN de bonne qualité a permis une réduction des coûts de fabrication et une intensification de la recherche de ce type de structure. Un aperçu des performances en termes de tension de claquage est donné figure I.17 en fonction de la structure et du substrat utilisé. Les différentes structures verticales proposées dans la littérature montrent l'importance d'un substrat adapté à la structure. Bien que réduisant les coûts, l'utilisation de substrat dit étranger entraîne en effet un désaccord de maille et l'apparition de défauts. Un substrat GaN adapté à la structure permet la croissance d'épitaxies GaN plus épaisses et d'augmenter ainsi sa tenue en tension.

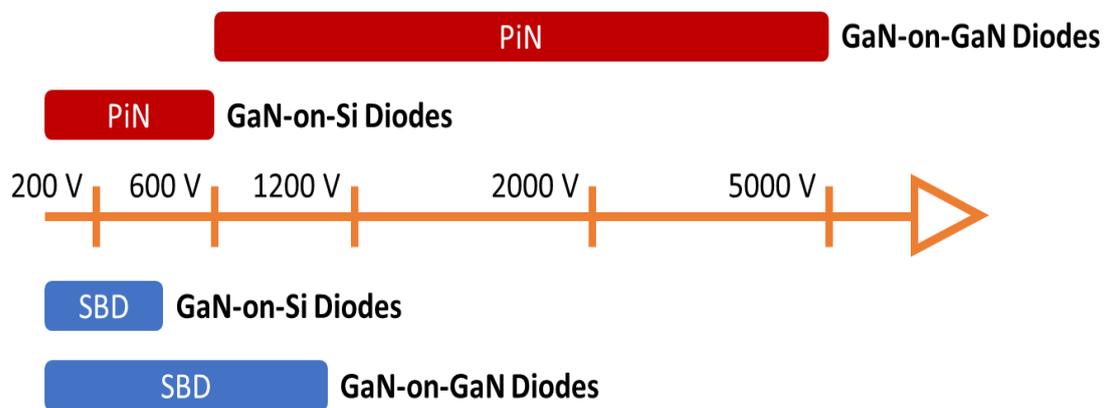


Figure I.17 - État de l'art des principales structures verticales GaN en fonction de leurs types, de leurs substrats, et de leurs tensions de claquage [62]

À l'heure actuelle, deux architectures verticales ressortent particulièrement de la littérature : la structure GaN PiN et la structure GaN SBD. Possédant une tenue en tension comprise entre 600 et 5000 V, la structure PiN peut être utilisée dans un large panel d'applications. Néanmoins, pour des applications en hautes fréquences, la structure SBD est plus adaptée avec notamment une tension de seuil plus petite et un temps de recouvrement inverse plus rapide. De la même manière que les diodes SiC, des structures MPS combinant structures PiN et SBD existent et ont pour objectifs de profiter de leurs avantages (fortes tensions – hautes fréquences) [63].

III. 4. 4 Structures latérales

De la même manière que pour les HEMT, les structures de diodes latérales GaN sont rendues possibles grâce aux propriétés du canal conducteur créé à l'hétérojonction AlGaN/GaN. Aujourd'hui, deux architectures latérales ressortent principalement de la littérature : la structure GaN LFER (Lateral Field Effect Rectifier) et la structure GaN SBD, visibles en figure I.18.

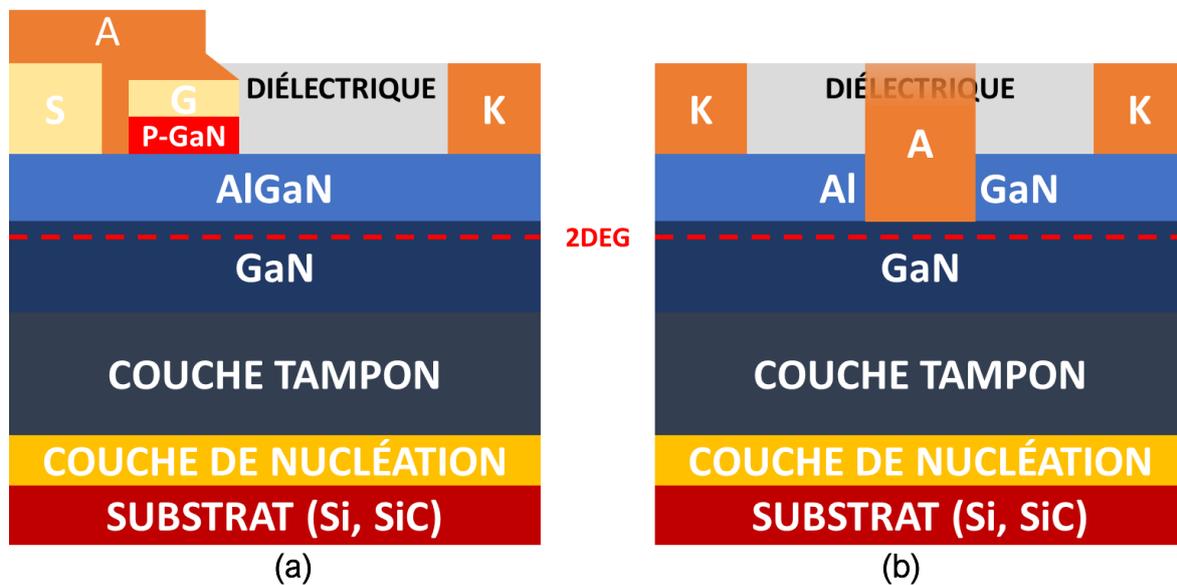


Figure I.18 - Coupe schématique de structures élémentaires d'une diode latérale GaN : (a) LFER (b) SBD

La première approche, la structure LFER, consiste en l'utilisation de la technologie HEMT « normally-off ». La grille est court-circuitée avec la source et forme une anode dite hybride. Ainsi en polarisation directe, la tension de seuil est déterminée par la technique utilisée pour obtenir le comportement « normally-off » : elle est donc modulable pendant la fabrication. En inverse, la caractéristique « normally-off » du HEMT empêche le passage du courant. Les auteurs Basler et al. rapportent ainsi une tension de fonctionnement de 0.2V, des courants allant jusqu'à 9A ainsi qu'une tension de blocage autour de 600V [64]. Finalement, la fabrication de diode LFER utilisant le même développement technologique que le HEMT « normally-off » représente un moyen bas coût de réaliser des circuits de puissances GaN [65].

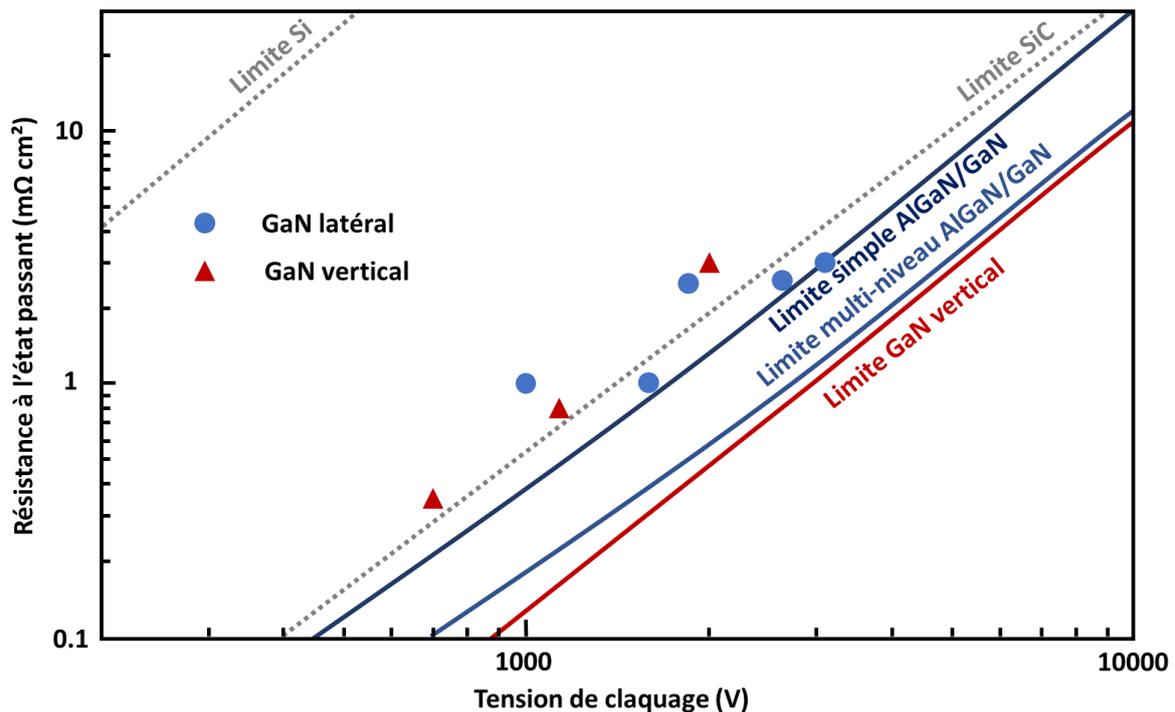


Figure I.19 - État de l'art des structures verticales et latérales GaN SBD en fonction de la résistance passante et de la tension de claquage. Les limites pratiques des différentes structures sont également représentées. [66]

Plus largement reportée dans la littérature, la structure SBD latérale, consiste à former un contact Schottky directement dans le 2DEG [67]. Ce procédé permet de diminuer la hauteur de barrière effective Schottky et d'obtenir par conséquent une tension de seuil plus basse. Les diodes SBD suscitent un intérêt croissant du fait de l'arrivée de structures multi 2DEG réduisant la résistance de couche et permettant une meilleure tenue en courant par rapport à une structure simple 2DEG [68]. Des diodes SBD et des transistors basés sur cette technologie ont récemment été réalisés atteignant des tensions de claquages jusqu'à 3300V [66], [69]. Bien que le développement des structures latérales ait été privilégié aux structures verticales, notamment pour des raisons de coûts, cette tendance semble depuis quelques années s'inverser. La littérature actuelle démontre que les performances des structures verticales rivalisent avec les structures latérales et laissent présager, pour le futur, la possibilité d'approcher les limites du matériau. La figure I.19 montre une comparaison entre l'état de l'art des structures verticales et latérales GaN. Malgré les attentes des structures verticales, le

CHAPITRE I : État de l'art des composants GaN dédiés à l'électronique de puissance et leurs modélisations

développement de nouvelles structures latérales multicouches est actuellement développé grâce notamment à la mobilité des porteurs de charge plus importantes dans le canal 2DEG. Finalement, le développement conjoint des différentes structures semble pouvoir concurrencer voire surpasser les performances du SiC en termes de puissance et dans le même temps, accélérer la montée en fréquence.

Un problème inhérent au matériau GaN réduit cependant les performances des dispositifs utilisant cette technologie. En effet, l'exposition à une tension élevée à l'état bloqué entraîne une dégradation de la résistance à l'état passant évoluant dans le temps. Résultant du piégeage des porteurs dans le matériau GaN, ce phénomène fait actuellement l'objet d'études. La partie suivante, consacrée aux méthodes de caractérisation et de modélisation des diodes GaN, s'intéressera ainsi aux phénomènes de pièges et au besoin de les intégrer dans la modélisation.

IV Caractérisation & modélisation des diodes GaN

IV. 1 Problèmes inhérents aux composants GaN

Inhérent à la technologie GaN, un phénomène de « piègeages » et « dépiégeages » de charges engendre une dégradation de la résistance dynamique à l'état passant et par conséquent une augmentation des pertes par conduction. Ce mécanisme intervient au sein de la structure AlGaIn/GaN, autour du canal 2DEG et a fait l'objet de nombreuses études dans les transistors HEMT. Différents localisations et comportements de pièges ont été identifiés et sont représentés à travers la figure I.20 [70].

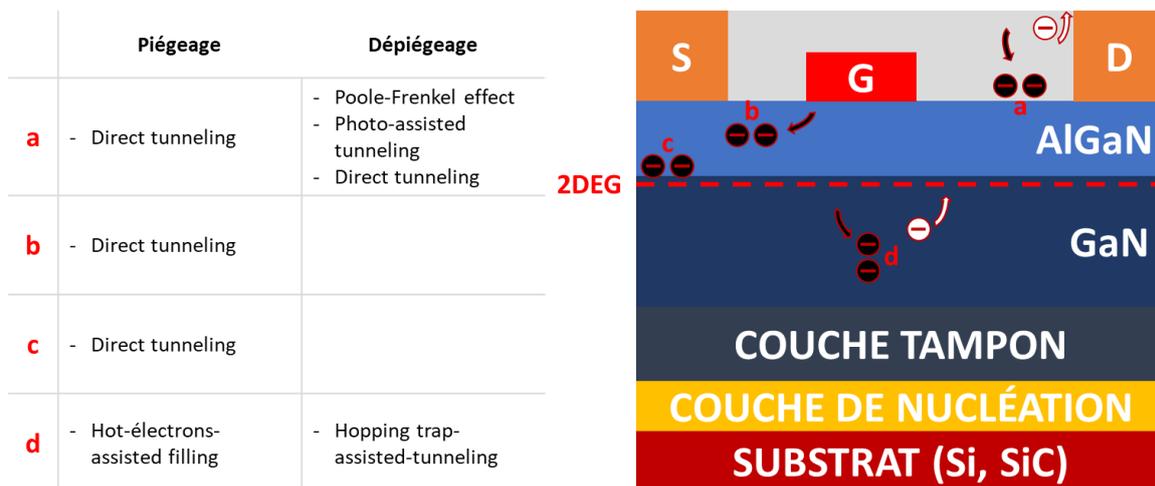


Figure I.20 - Principaux comportements de pièges dans les transistors HEMT [70]

Aujourd'hui, dans l'industrie, des solutions existent et permettent de diminuer l'effet du phénomène de pièges sur la résistance dynamique. La passivation de surface SiN (Toshiba, Qorvo, RFHIC, etc.), l'ajout d'une couche GaN CAP permettant de réduire les pièges en surface (Fujitsu, Cree, WIN semiconductors, etc.) et enfin l'utilisation du substrat et de répartiteurs métalliques au niveau de la grille et la source permettant une répartition du champ électrique (STMicroelectronics, Cree, etc.) sont aujourd'hui les techniques les plus largement utilisées [70].

Indissociable de la structure, ce mécanisme est présent également au sein des diodes de puissance GaN. Diminuer ce phénomène est essentiel pour profiter pleinement

CHAPITRE I : État de l'art des composants GaN dédiés à l'électronique de puissance et leurs modélisations

des capacités du matériau GaN et ne pas dégrader les performances du convertisseur. Une meilleure compréhension de ces phénomènes est donc nécessaire, et les modéliser permet d'étudier leurs impacts dans un système d'électronique de puissance.

La montée en fréquence des systèmes de puissance complique leurs études. Différents moyens de modéliser les composants sont aujourd'hui utilisés et permettent de s'affranchir des contraintes liées à la prise de mesure.

IV. 2 Intérêt & modèles développés

IV. 2. 1 Nécessité de modèles de composants

La modélisation précise du circuit complet est une étape nécessaire au dimensionnement et à la conception de système d'électronique de puissance, et permet de ce fait d'assurer le rendement optimal du système. Pour ce faire, l'utilisation de modèles des composants actifs est essentielle et permet le bon dimensionnement des convertisseurs statiques. En effet, une meilleure connaissance du comportement statique et dynamique du composant permet à la fois d'estimer le rendement, de dimensionner efficacement le système de refroidissement, d'ajuster les circuits de commande et de protection et d'évaluer les perturbations électromagnétiques. Finalement, un dimensionnement optimal permet une réduction du volume, du poids, des pertes et du coût du système global.

Conjointement, le développement de modèles de composants présente également un intérêt pour la fabrication des composants. Une meilleure connaissance de leurs caractéristiques permet une rétroaction pour corriger d'éventuels défauts, que ce soit sur des composants commercialisés ou en cours développement. Une meilleure compréhension des effets de piégeages et dé-piégeages dans le GaN est un moyen d'améliorer les performances des transistors, actuellement sur le marché, ou des diodes, en phase de commercialisation. La modélisation permet ainsi à de nouvelles structures d'être vigoureusement étudiées avant toute fabrication industrielle. Enfin, l'optimisation du processus de fabrication par une approche expérimentale est très chronophage et coûteuse. La simulation de modèles de composants dans un environnement virtuel représente ainsi un moyen rapide et faible coût de tester de nouvelles technologies de

CHAPITRE I : État de l'art des composants GaN dédiés à l'électronique de puissance et leurs modélisations

semi-conducteur [71]. L'arrivée de nouveaux semi-conducteurs permettant le développement de convertisseurs de puissance haute fréquence hâte la demande de modèles pour les composants GaN.

IV. 2. 2 Montée en fréquence

L'utilisation d'instruments de mesure est aujourd'hui limitée par leurs bandes passantes, inadaptées à la plage de fonctionnement des convertisseurs de nouvelles générations. En outre, la tendance à la miniaturisation des composants de puissances engendre l'apparition d'inductances parasites dues à la taille des sondes de courant. Une comparaison des méthodes de mesure les plus communes est proposée par STMicroelectronics dans [72] et présenté dans le tableau I.6. La modélisation précise des composants GaN s'affranchit des limitations précédemment présentées et permet ainsi le dimensionnement de convertisseurs sur une large bande de fréquence.

Type d'équipements	Avantages	Limitations	Adapté pour
Shunt de courant coaxial	<ul style="list-style-type: none">- Précision- Temps de montée- Largeur de bande	<ul style="list-style-type: none">- Taille- Comportement en régime permanent- Inductance parasite	<ul style="list-style-type: none">- Courant de surtension- Pertes en commutation
Enroulement de Rogowski	<ul style="list-style-type: none">- Flexibilité- Large gamme de courant- Coût	<ul style="list-style-type: none">- Largeur de bande- AC seulement	<ul style="list-style-type: none">- Mesures de forts courants
Transformateur de courant	<ul style="list-style-type: none">- Isolation	<ul style="list-style-type: none">- Taille- Largeur de bande	<ul style="list-style-type: none">- Application faible largeur de bande

Tableau I.6 - Comparaison des méthodes de mesures pour composants GaN [72]

IV. 2. 3 Limite des modèles constructeurs

Aujourd'hui, la plupart des modèles constructeurs sont fournis et permettent de dimensionner le convertisseur. Le développement de méthodes de caractérisation et de modélisation présente néanmoins de nombreux avantages. Comme exposé précédemment le développement de modèle permet de rendre compte des possibles

CHAPITRE I : État de l'art des composants GaN dédiés à l'électronique de puissance et leurs modélisations

défauts présents dans le composant : l'utilisation de modèle propre permet ainsi l'ajout de fonctions supplémentaires. Dans le cas du GaN, la prise en compte de la résistance dynamique présente l'intérêt d'une meilleure compréhension du phénomène et sa flexibilité permet selon l'avancement de la technologie de modifier le modèle. De plus, un même processus de modélisation peut être adapté à différents composants en boîtier ou en puce permettant à la fois un gain de temps et une meilleure connaissance des méthodes employées.

Différentes méthodes de modélisation existent et peuvent intervenir à différents moments du processus de fabrication. On se propose dans la partie suivante de les étudier.

IV. 3 Différentes modélisations

IV. 3. 1 Modélisation physique

La modélisation basée sur la physique des semi-conducteurs est exclusivement utilisée lors de la fabrication de composants. Elle est généralement plus précise et possède un meilleur pouvoir prédictif par rapport à leurs homologues empiriques [71]. Cette approche se base sur un système d'équations différentielles traduisant de manière locale le comportement physique du composant, comme l'équation de Poisson, l'équation de conservation de la charge, l'équation de continuité, etc. La résolution de ces équations se fait par l'utilisation des éléments finis permettant d'avoir l'ensemble des grandeurs physiques (densité de courant, potentiel, ...) localement dans le composant [73].

L'utilisation de ce type de modélisation pour des simulations circuits n'est pas adaptée dû à des temps de calculs trop important. De plus, la modélisation physique nécessite une connaissance précise des paramètres technologiques qui sont des données généralement gardées confidentielles par le fabricant. Une approche mathématique permettant de simuler le comportement du composant est possible et présente un moyen efficace de pallier ces inconvénients.

IV. 3. 2 Modélisation compacte

La modélisation compacte, également appelé modélisation comportementale, se différencie de la modélisation physique par sa plus grande simplicité de mise en œuvre. Contrairement à la modélisation physique, la caractérisation du composant est nécessaire avant de modéliser son comportement. Elle offre une modélisation simplifiée du composant, et facilite son optimisation. À travers l'utilisation des schémas équivalents, elle décrit l'ensemble des paramètres nécessaires aux applications visées. À travers différentes mesures (statiques, dynamiques, petit-signal), l'auteur M. Petrov propose un modèle complet de diode Schottky [74] en utilisant un modèle conventionnel de diode PN. Ainsi, à travers différents éléments, les différents modes d'opérations peuvent être modélisés et simulés. Par sa simplicité, cette modélisation permet l'ajout d'éléments parasites.

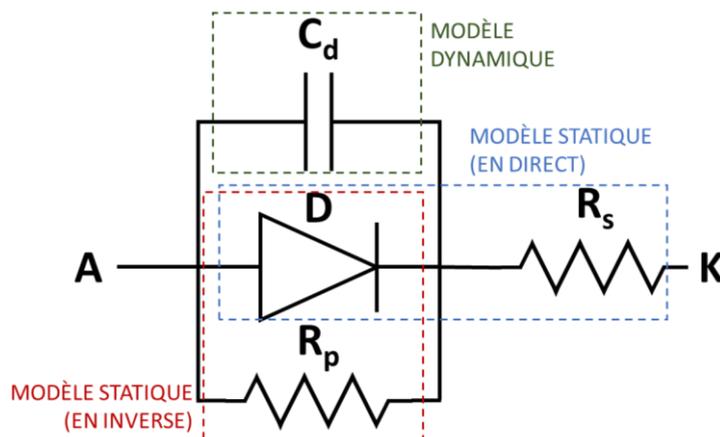


Figure I.21 - Modèle équivalent complet de diode Schottky proposé dans [74]

IV. 3. 3 Modélisation des composants à hautes fréquences

Depuis quelques années, la frontière entre la modélisation physique et compacte devient progressivement plus floue depuis que les modèles physiques présents dans l'industrie moderne possèdent des modèles empiriques. De la même manière, la modélisation compacte intègre des équations basées sur la physique des composants au

CHAPITRE I : État de l'art des composants GaN dédiés à l'électronique de puissance et leurs modélisations

sein même de schéma équivalent. Ce type de modélisation permet ainsi d'utiliser des équations tirées de la physique des composants et de respecter au mieux leur comportements tout en ayant la possibilité de modéliser certains éléments ne suivant pas de lois physiques connues ou ayant des particularités propres à la technologie. Une certaine flexibilité est ainsi permise.

Comme présenté antérieurement, la prise de mesure large bande de fréquences pour les composants de puissance représente un réel défi technologique. Des travaux réalisés au sein de notre laboratoire sur des transistors de puissance GaN HEMT [75] ont démontré l'intérêt d'utiliser en complément de mesure courant/tension, la caractérisation en paramètres S, méthode essentiellement réservée au domaine des radiofréquences, pour compléter l'élaboration d'un modèle non linéaire. En développement, l'intérêt d'un modèle de diode de puissance GaN basé sur des mesures de paramètres S va permettre de compléter ces travaux et d'apporter des données nécessaires à l'amélioration de la technologie.

V Conclusion

À travers ce premier chapitre, une contextualisation du travail de thèse est proposée. Le domaine de la conversion d'énergie est omniprésent dans les systèmes actuels et la recherche de meilleurs rendements force leurs évolutions. L'électronique de puissance moderne montre l'intérêt d'utiliser des semi-conducteurs de puissance « grand gap » pour la conception de convertisseurs statiques à forte densité de puissance commutant à haute fréquence. Les caractéristiques de la technologie GaN le présente comme candidat idéal mais son développement plus tardif et la présence de phénomènes de « piègeages » nécessitent des études complémentaires.

La montée en fréquence, paramètre clé à la forte densité de puissance, requiert le développement de modèles de composants adaptés, fiables et prédictifs. Les techniques conventionnelles de caractérisation et de modélisation montrent leurs limites et doivent être complétées par l'utilisation de techniques de radiofréquence comme les paramètres S qui ont montré leur intérêt pour caractériser des transistors GaN HEMT en large bande de fréquence.

Bien que les transistors de puissance GaN fassent l'objet d'un développement industriel, les diodes de puissance sont toujours en phase de développement. Ainsi, le fabricant STMicroelectronics développant actuellement des diodes GaN en boîtier nous offre l'opportunité de les caractériser. Ce travail de thèse se concentre sur le développement d'une méthode de caractérisation et de modélisation en vue d'obtenir un modèle de diodes de puissance GaN complet via l'utilisation de techniques RF pour des applications d'électroniques de puissance. Conjointement, une étude des effets de pièges, nécessaire à leurs améliorations, est également proposée et vient compléter le modèle.

BIBLIOGRAPHIE

- [1] G. Segulier, F. Labrique, et P. Delarue, « Electronique de puissance », p. 425.
- [2] « Électronique de puissance », *Techniques de l'Ingénieur*. <https://www-techniques-ingenieur-fr.ressources-electroniques.univ-lille.fr/base-documentaire/archives-th12/archives-electronique-tiaea/archive-1/electronique-de-puissance-e3958/> (consulté le 19 octobre 2022).
- [3] F. Blaabjerg, Y. Yang, K. Ma, et X. Wang, « Power electronics - the key technology for renewable energy system integration », in *2015 International Conference on Renewable Energy Research and Applications (ICRERA)*, nov. 2015, p. 1618-1626. doi: 10.1109/ICRERA.2015.7418680.
- [4] E. Rodrigues, R. Godina, et E. Pouresmaeil, « Industrial Applications of Power Electronics », *Electronics*, vol. 9, p. 1534, sept. 2020, doi: 10.3390/electronics9091534.
- [5] H. Nakao, Y. Yonezawa, et Y. Nakashima, « Recent Trend in Power Electronics for ICT Systems », in *2018 International Power Electronics Conference (IPEC-Niigata 2018 -ECCE Asia)*, mai 2018, p. 196-200. doi: 10.23919/IPEC.2018.8507607.
- [6] N. Sridhar, « Driving the future of HEV/EV with high-voltage solutions », p. 7, 2017.
- [7] J. Pinto *et al.*, « Power Electronics Converters for an Electric Vehicle Fast Charging Station with Energy Storage System and Renewable Energy Sources », *EAI Endorsed Transactions on Energy Web*, vol. 7, p. 161749, juill. 2018, doi: 10.4108/eai.13-7-2018.161749.
- [8] « Power Electronics Market Size to Hit US\$ 37.3 Billion by 2030 ». <https://www.precedenceresearch.com/power-electronics-market> (consulté le 24 octobre 2022).
- [9] « Thyristor - an overview | ScienceDirect Topics ». <https://www.sciencedirect.com/topics/engineering/thyristor> (consulté le 1 novembre 2022).
- [10] D. Nicolau, « How Bipolar Junction Transistors work - Contributions to the Demythisation of the Bipolar Junction Transistor. », *Romanian Journal of Information Science and Technology*, vol. 29, p. 113-122, janv. 2020, doi: 10.33436/v29i2y201909.
- [11] « JFET - an overview | ScienceDirect Topics ». <https://www.sciencedirect.com/topics/physics-and-astronomy/jfet> (consulté le 1 novembre 2022).
- [12] C. Wann, K. Noda, T. Tanaka, M. Yoshida, et C. hu, « A comparative study of advanced MOSFET concepts », *Electron Devices, IEEE Transactions on*, vol. 43, p. 1742-1753, nov. 1996, doi: 10.1109/16.536820.
- [13] G. Rajendran, C. Vaithilingam, K. Naidu, K. Prakash, et M. Ahmed, « Hard Switching Characteristics of SiC and GaN Devices for Future Electric Vehicle Charging Stations », *MATEC Web of Conferences*, vol. 335, p. 02007, janv. 2021, doi: 10.1051/matecconf/202133502007.
- [14] Y.-S. Lee et M. H. L. Chow, « 10 - Diode Rectifiers », in *Power Electronics Handbook (Third Edition)*, M. H. Rashid, Éd. Boston: Butterworth-Heinemann, 2011, p. 149-181. doi: 10.1016/B978-0-12-382036-5.00010-0.

CHAPITRE I : État de l'art des composants GaN dédiés à l'électronique de puissance et leurs modélisations

- [15] N. Baharudin, T. M. N. Tunku Mansur, F. Hamid, R. Ali, et M. Irwanto, « Performance Analysis of DC-DC Buck Converter for Renewable Energy Application », *Journal of Physics: Conference Series*, vol. 1019, p. 012020, juin 2018, doi: 10.1088/1742-6596/1019/1/012020.
- [16] M. Z. Malik, A. Farooq, A. Ali, et G. Chen, « A DC-DC Boost Converter with Extended Voltage Gain », *MATEC Web of Conferences*, vol. 40, p. 07001, 2016, doi: 10.1051/mateconf/20164007001.
- [17] J. Brandelero *et al.*, « Evaluation des pertes par commutation pour la conception des convertisseurs et applications des composants grand gap », p. 11.
- [18] J. Cuenot, S. Zaim, B. Nahid-Mobarakeh, E. Monmasson, R. Meuret, et F. Meibody-Tabar, « Downsizing an electric actuator supplied with variable voltage using an interlaced high frequency boost converter for more electric aircrafts », in *2015 17th European Conference on Power Electronics and Applications (EPE'15 ECCE-Europe)*, Geneva, sept. 2015, p. 1-10. doi: 10.1109/EPE.2015.7311763.
- [19] S. E. Industries, « Downsizing of In-vehicle DC/DC Converters with GaN Devices », p. 6.
- [20] Texas Instrument Application report « basic calculation buck converter power stage ».
- [21] Rohm semiconductor Application report - R. Co, « Efficiency of Buck Converter », n° 64, p. 16, 2016.
- [22] S. L. Colino et R. A. Beach, « Fundamentals of Gallium Nitride Power Transistors ».
- [23] L. Efthymiou *et al.*, « Zero reverse recovery in SiC and GaN Schottky diodes: A comparison », in *2016 28th International Symposium on Power Semiconductor Devices and ICs (ISPSD)*, Prague, juin 2016, p. 71-74. doi: 10.1109/ISPSD.2016.7520780.
- [24] C.-T. Ma et Z.-H. Gu, « Review of GaN HEMT Applications in Power Converters over 500 W », *Electronics*, vol. 8, n° 12, Art. n° 12, déc. 2019, doi: 10.3390/electronics8121401.
- [25] W. Martinez, S. Kimura, J. Imaoka, M. Yamamoto, et C. A. Cortes, « Volume comparison of DC-DC converters for electric vehicles », in *2015 IEEE Workshop on Power Electronics and Power Quality Applications (PEPQA)*, juin 2015, p. 1-6. doi: 10.1109/PEPQA.2015.7168204.
- [26] J. W. Kolar *et al.*, « PWM Converter Power Density Barriers », in *2007 Power Conversion Conference - Nagoya*, avr. 2007, p. P-9-P-29. doi: 10.1109/PCCON.2007.372914.
- [27] P. Neudeck, R. Okojie, et L.-Y. Chen, « High-Temperature Electronics: A Role for Wide Bandgap Semiconductors? », *Proceedings of the IEEE*, vol. 90, juill. 2002, doi: 10.1109/JPROC.2002.1021571.
- [28] « 06_chapitre_1.pdf ». Consulté le: 19 décembre 2022. [En ligne]. Disponible sur: http://csidoc.insa-lyon.fr/these/2006/gassoumi/06_chapitre_1.pdf
- [29] A. Ghazanfari, C. Perreault, et K. Zaghbi, « EV/HEV Industry Trends of Wide-bandgap Power Semiconductor Devices for Power Electronics Converters », in *2019 IEEE 28th International Symposium on Industrial Electronics (ISIE)*, juin 2019, p. 1917-1923. doi: 10.1109/ISIE.2019.8781528.

CHAPITRE I : État de l'art des composants GaN dédiés à l'électronique de puissance et leurs modélisations

- [30] M. Brenna, F. Foadelli, D. Zaninelli, et D. Barlini, « Application prospective of Silicon Carbide (SiC) in railway vehicles », in *2014 AEIT Annual Conference - From Research to Industry: The Need for a More Effective Technology Transfer (AEIT)*, sept. 2014, p. 1-6. doi: 10.1109/AEIT.2014.7002062.
- [31] A. Hussein et A. Castellazzi, « Comprehensive design optimization of a wind power converter using SiC technology », in *2018 International Conference on Smart Grid (icSmartGrid)*, déc. 2018, p. 34-38. doi: 10.1109/ISGWCP.2018.8634431.
- [32] S. K. Mazumder, A. Kulkarni, A. Gupta, D. Chatterjee, et N. Kumar, « Grid-Connected GaN Solar Microinverter », in *2018 IEEE 7th World Conference on Photovoltaic Energy Conversion (WCPEC) (A Joint Conference of 45th IEEE PVSC, 28th PVSEC & 34th EU PVSEC)*, juin 2018, p. 3790-3793. doi: 10.1109/PVSC.2018.8548020.
- [33] M. Forouzesh, B. Sheng, et Y.-F. Liu, « Interleaved SCC-LCLC Converter with TO-220 GaN HEMTs and Accurate Current Sharing for Wide Operating Range in Data Center Application », in *2020 IEEE Applied Power Electronics Conference and Exposition (APEC)*, mars 2020, p. 482-489. doi: 10.1109/APEC39645.2020.9124489.
- [34] Z. Ni, Y. Li, J. Johnson, et D. Cao, « Resonant Multilevel Modular Boost Inverters for Single-Phase Transformerless Photovoltaic Systems », in *2018 IEEE Energy Conversion Congress and Exposition (ECCE)*, sept. 2018, p. 2555-2562. doi: 10.1109/ECCE.2018.8558049.
- [35] N. Kaminski et O. Hilt, « SiC and GaN Devices - Competition or Coexistence? », in *2012 7th International Conference on Integrated Power Electronics Systems (CIPS)*, mars 2012, p. 1-11.
- [36] Y. Zhang, C. Liu, M. Zhu, Y. Zhang, et X. Zou, « A review on GaN-based two-terminal devices grown on Si substrates », *Journal of Alloys and Compounds*, vol. 869, p. 159214, juill. 2021, doi: 10.1016/j.jallcom.2021.159214.
- [37] J. Derluyn, M. Germain, et E. Meissner, « Taking the Next Step in GaN: Bulk GaN Substrates and GaN-on-Si Epitaxy for Electronics », in *Gallium Nitride-enabled High Frequency and High Efficiency Power Conversion*, G. Meneghesso, M. Meneghini, et E. Zanoni, Éd. Cham: Springer International Publishing, 2018, p. 1-28. doi: 10.1007/978-3-319-77994-2_1.
- [38] S. Chowdhury et U. K. Mishra, « Lateral and Vertical Transistors Using the AlGaIn/GaN Heterostructure », *IEEE Transactions on Electron Devices*, vol. 60, n° 10, p. 3060-3066, oct. 2013, doi: 10.1109/TED.2013.2277893.
- [39] « Yang et al. - GaN Power Electronics From Lateral to Vertical.pdf ». Consulté le: 22 décembre 2022. [En ligne]. Disponible sur: <https://az659834.vo.msecnd.net/eventsairseasiaprod/production-conlog-public/52451b3094d54645ac69287502807a80>
- [40] J. Liu *et al.*, « 1.2-kV Vertical GaN Fin-JFETs: High-Temperature Characteristics and Avalanche Capability », *IEEE Transactions on Electron Devices*, vol. 68, n° 4, p. 2025-2032, avr. 2021, doi: 10.1109/TED.2021.3059192.
- [41] J. C. Choton, A. Begum, et J. K. Saha, « Design and Characterization of 2DEG Structure of a Gallium Nitride HEMT », in *2019 International Conference on*

CHAPITRE I : État de l'art des composants GaN dédiés à l'électronique de puissance et leurs modélisations

- Robotics, Electrical and Signal Processing Techniques (ICREST)*, janv. 2019, p. 486-489. doi: 10.1109/ICREST.2019.8644147.
- [42] H. Amano *et al.*, « The 2018 GaN power electronics roadmap », *J. Phys. D: Appl. Phys.*, vol. 51, n° 16, p. 163001, mars 2018, doi: 10.1088/1361-6463/aaaf9d.
- [43] N. Kim, J. Yu, W. Zhang, R. Li, M. Wang, et W. T. Ng, « Current Trends in the Development of Normally-OFF GaN-on-Si Power Transistors and Power Modules: A Review », *J. Electron. Mater.*, vol. 49, n° 11, p. 6829-6843, nov. 2020, doi: 10.1007/s11664-020-08284-7.
- [44] J. McClory, « The Effect of Radiation on the Electrical Properties of Aluminum Gallium Nitride/Gallium Nitride Heterostructures », p. 176, juin 2008.
- [45] A. Daher, « Réalisation et optimisation de transistors HEMT GaN forte puissance et haute fréquence par technologie de transfert de couches sur substrat hôte ».
- [46] A. Abdelhamid, B. Radi, et A. ELHami, « Influence de la couche de nucléation sur le comportement thermomécanique du HEMT », *Incertitudes et fiabilité des systèmes multiphysiques*, vol. 5, janv. 2021, doi: 10.21494/ISTE.OP.2022.0782.
- [47] A. Lidow, M. de Rooij, J. Strydom, D. Reusch, et J. Glaser, *GaN Transistors for Efficient Power Conversion*. John Wiley & Sons, 2019.
- [48] T. Sugiyama *et al.*, « Stable cascode GaN HEMT operation by direct gate drive », in *2020 32nd International Symposium on Power Semiconductor Devices and ICs (ISPSD)*, Vienna, Austria, sept. 2020, p. 22-25. doi: 10.1109/ISPSD46842.2020.9170130.
- [49] P. L. Brohlin, Y. K. Ramadass, et C. Kaya, « Direct-drive configuration for GaN devices », 2018.
- [50] Z. Xu *et al.*, « Demonstration of Normally-Off Recess-Gated AlGaIn/GaN MOSFET Using GaN Cap Layer as Recess Mask », *IEEE Electron Device Letters*, vol. 35, n° 12, p. 1197-1199, déc. 2014, doi: 10.1109/LED.2014.2359986.
- [51] Y. Cai, Y. Zhou, K. M. Lau, et K. J. Chen, « Control of Threshold Voltage of AlGaIn/GaN HEMTs by Fluoride-Based Plasma Treatment: From Depletion Mode to Enhancement Mode », *IEEE Transactions on Electron Devices*, vol. 53, n° 9, p. 2207-2215, sept. 2006, doi: 10.1109/TED.2006.881054.
- [52] C.-T. Ma et Z.-H. Gu, « Review on Driving Circuits for Wide-Bandgap Semiconductor Switching Devices for Mid- to High-Power Applications », *Micromachines*, vol. 12, p. 65, janv. 2021, doi: 10.3390/mi12010065.
- [53] T. Brinker, H. Gräber, et J. Friebe, « GaN HEMT and SiC Diode Commutation Cell based Dual-Buck Single-Phase Inverter with Premagnetized Inductors and Negative Gate Driver Turn-off Voltage », in *2022 24th European Conference on Power Electronics and Applications (EPE'22 ECCE Europe)*, sept. 2022, p. 1-8.
- [54] L. Liu *et al.*, « Investigation of Avalanche Capability of 1200V 4H-SiC MPS Diodes and JBS Diodes », in *2020 32nd International Symposium on Power Semiconductor Devices and ICs (ISPSD)*, sept. 2020, p. 210-213. doi: 10.1109/ISPSD46842.2020.9170067.
- [55] H. Xu, N. Ren, J. Wu, Z. Zhu, Q. Guo, et K. Sheng, « The Impact of Process Conditions on Surge Current Capability of 1.2 kV SiC JBS and MPS Diodes », *Materials*, vol. 14, p. 663, janv. 2021, doi: 10.3390/ma14030663.

CHAPITRE I : État de l'art des composants GaN dédiés à l'électronique de puissance et leurs modélisations

- [56] F. Salcedo, J. Forbes, S. Bayne, et R. Singh, « Investigation into the Reliability of Commercial 1.2-kV SiC MPS Diodes under Surge Current and Avalanche Events », in *2019 IEEE Pulsed Power & Plasma Science (PPPS)*, juin 2019, p. 1-4. doi: 10.1109/PPPS34859.2019.9009971.
- [57] H. Niwa, J. Suda, et T. Kimoto, « 21.7 kV 4H-SiC PiN Diode with a Space-Modulated Junction Termination Extension », *Appl. Phys. Express*, vol. 5, n° 6, p. 064001, mai 2012, doi: 10.1143/APEX.5.064001.
- [58] Y. Sun *et al.*, « Review of the Recent Progress on GaN-Based Vertical Power Schottky Barrier Diodes (SBDs) », *Electronics*, vol. 8, n° 5, Art. n° 5, mai 2019, doi: 10.3390/electronics8050575.
- [59] Y. Zhang, C. Liu, M. Zhu, Y. Zhang, et X. Zou, « A review on GaN-based two-terminal devices grown on Si substrates », *Journal of Alloys and Compounds*, vol. 869, p. 159214, juill. 2021, doi: 10.1016/j.jallcom.2021.159214.
- [60] I. C. Kizilyalli, A. P. Edwards, H. Nie, P. Bui-Quang, D. Disney, et D. Bour, « 400-A (Pulsed) Vertical GaN p-n Diode With Breakdown Voltage of 700 V », *IEEE Electron Device Letters*, vol. 35, n° 6, p. 654-656, juin 2014, doi: 10.1109/LED.2014.2319214.
- [61] J. Suda *et al.*, « Nearly Ideal Current–Voltage Characteristics of Schottky Barrier Diodes Formed on Hydride-Vapor-Phase-Epitaxy-Grown GaN Free-Standing Substrates », *Appl. Phys. Express*, vol. 3, n° 10, p. 101003, oct. 2010, doi: 10.1143/APEX.3.101003.
- [62] T. Pu, U. Younis, H.-C. Chiu, K. Xu, H.-C. Kuo, et X. Liu, « Review of Recent Progress on Vertical GaN-Based PN Diodes », *Nanoscale Research Letters*, vol. 16, n° 1, p. 101, juin 2021, doi: 10.1186/s11671-021-03554-7.
- [63] Y. Zhang, X. Lu, et X. Zou, « Device Design Assessment of GaN Merged P-i-N Schottky Diodes », *Electronics*, vol. 8, n° 12, Art. n° 12, déc. 2019, doi: 10.3390/electronics8121550.
- [64] M. Basler *et al.*, « Large-Area Lateral AlGaIn/GaN-on-Si Field-Effect Rectifier With Low Turn-On Voltage », *IEEE Electron Device Letters*, vol. 41, n° 7, p. 993-996, juill. 2020, doi: 10.1109/LED.2020.2994656.
- [65] « High-Performance AlGaIn/GaN HEMT-Compatible Lateral Field-Effect Rectifiers ». <https://ieeexplore.ieee.org/document/4800842> (consulté le 5 janvier 2023).
- [66] M. Xiao *et al.*, « 3.3 kV Multi-Channel AlGaIn/GaN Schottky Barrier Diodes With P-GaN Termination », *IEEE Electron Device Letters*, vol. 41, n° 8, p. 1177-1180, août 2020, doi: 10.1109/LED.2020.3005934.
- [67] E. Bahat-Treidel *et al.*, « Fast-Switching GaN-Based Lateral Power Schottky Barrier Diodes With Low Onset Voltage and Strong Reverse Blocking », *IEEE Electron Device Letters*, vol. 33, n° 3, p. 357-359, mars 2012, doi: 10.1109/LED.2011.2179281.
- [68] J. Ma, G. Kampitsis, P. Xiang, K. Cheng, et E. Matioli, « Multi-Channel Tri-Gate GaN Power Schottky Diodes With Low ON-Resistance », *IEEE Electron Device Letters*, vol. 40, n° 2, p. 275-278, févr. 2019, doi: 10.1109/LED.2018.2887199.
- [69] J. Ma, C. Erine, P. Xiang, K. Cheng, et E. Matioli, « Multi-channel tri-gate normally-on/off AlGaIn/GaN MOSHEMTs on Si substrate with high breakdown voltage and low

CHAPITRE I : État de l'art des composants GaN dédiés à l'électronique de puissance et leurs modélisations

- ON-resistance », *Appl. Phys. Lett.*, vol. 113, n° 24, p. 242102, déc. 2018, doi: 10.1063/1.5064407.
- [70] R. Ye *et al.*, « An Overview on Analyses and Suppression Methods of Trapping Effects in AlGaIn/GaN HEMTs », *IEEE Access*, vol. 10, p. 21759-21773, 2022, doi: 10.1109/ACCESS.2021.3139443.
- [71] S. Shamsir *et al.*, *Semiconductor Device Modeling and Simulation for Electronic Circuit Design*. IntechOpen, 2020. doi: 10.5772/intechopen.92037.
- [72] « an5770-probing-considerations-for-powergan-transistors-stmicroelectronics.pdf ». Consulté le: 16 janvier 2023. [En ligne]. Disponible sur: https://www.st.com/resource/en/application_note/an5770-probing-considerations-for-powergan-transistors-stmicroelectronics.pdf
- [73] M. B. Iñiguez, M. J.-P. Kleider, M. T. Mohammed-Brahim, M. A. Nathan, et M. Y. Bonnassieux, « Modélisation physique et compacte de transistors en couches minces à base de silicium amorphe ou microcristallin Jong Woo JIN », 2013.
- [74] M. Petrov, « Development of compact Schottky diode model on GaN », *IOP Conference Series: Materials Science and Engineering*, vol. 441, p. 012036, nov. 2018, doi: 10.1088/1757-899X/441/1/012036.
- [75] L. Pace, N. Defrance, A. Videt, N. Idir, J.-C. De Jaeger, et V. Avramovic, « Extraction of Packaged GaN Power Transistors Parasitics Using S-Parameters », *IEEE Transactions on Electron Devices*, vol. 66, n° 6, p. 2583-2588, juin 2019, doi: 10.1109/TED.2019.2909152.

CHAPITRE II : CARACTÉRISATION EN PARAMÈTRES S D'UNE DIODE DE PUISSANCE GAN EN BOITIER

I Introduction

Le développement de convertisseurs de puissance haute fréquence nécessite une modélisation précise des composants sur une large plage de fréquences. Cette spécificité contraint les méthodes de caractérisation de l'électronique de puissance actuelles à évoluer dans le but d'extraire rigoureusement les éléments du modèle et ainsi pouvoir prédire au mieux leurs comportements. Dans ce sens, et en complément de mesure traditionnelle (mesure I-V), l'impédance des composants de puissance permet d'extraire les éléments d'accès et les éléments intrinsèques des dispositifs ; ceci permet d'estimer leurs caractéristiques en commutation [1], [2].

Différentes techniques de mesure permettent d'obtenir l'impédance d'un système [3]. Une première méthode consiste à utiliser un analyseur d'impédance. Bien que ce type d'équipement permette d'obtenir une bonne précision de mesure, il est généralement inadapté à la caractérisation haute fréquence notamment due à une calibration pouvant être faussée par la présence d'éléments parasites dans les standards. De plus en plus répandue, la mesure des paramètres S, méthode basée sur des techniques radiofréquences usuelles, est aujourd'hui utilisée pour la caractérisation haute fréquence de composants de puissance : des travaux de recherche à l'IEMN ont été proposés pour la caractérisation de transistors HEMT GaN en boîtier [4]. La caractérisation de composants en boîtier est essentielle pour une modélisation précise du comportement des systèmes d'électronique de puissance mais complique cependant leurs mesures. La potentielle arrivée de diode de puissance GaN sur le marché nécessite aujourd'hui le développement de méthodologies de caractérisation basées sur l'utilisation de ces techniques dans le but de réaliser une caractérisation et modélisation large bande.

Ainsi, à travers l'utilisation de mesures en paramètres S, une méthodologie d'extraction des éléments d'une diode de puissance GaN encapsulée est proposée dans

CHAPITRE II : Caractérisation en paramètres s d'une diode de puissance GaN en boîtier

ce chapitre. La présentation des travaux s'articule autour de deux axes. Une première partie sera dédiée au développement de dispositifs, nécessaires à la caractérisation des diodes de puissance. Une seconde partie présentera la méthodologie d'extraction des éléments de la diode dans leurs zones de fonctionnement respectives et pour une large bande de fréquence.

II Méthode de caractérisation de diode de puissance GaN via l'utilisation de la mesure de paramètres S

II. 1 Utilisation de techniques radiofréquence pour diode de puissance GaN

II. 1. 1 Généralités

Utilisés dans plusieurs branches de l'électronique et notamment dans les domaines RF et micro-ondes, les paramètres S de l'anglais « Scattering Parameters » décrivent le comportement électrique d'un circuit en fonction des signaux d'entrée à travers les coefficients de réflexion et de transmission. La caractérisation en paramètres S considère le circuit de test comme une boîte noire et permet de donner des informations quant à la nature du système (résistif, capacitif, inductif) sans être destructive.

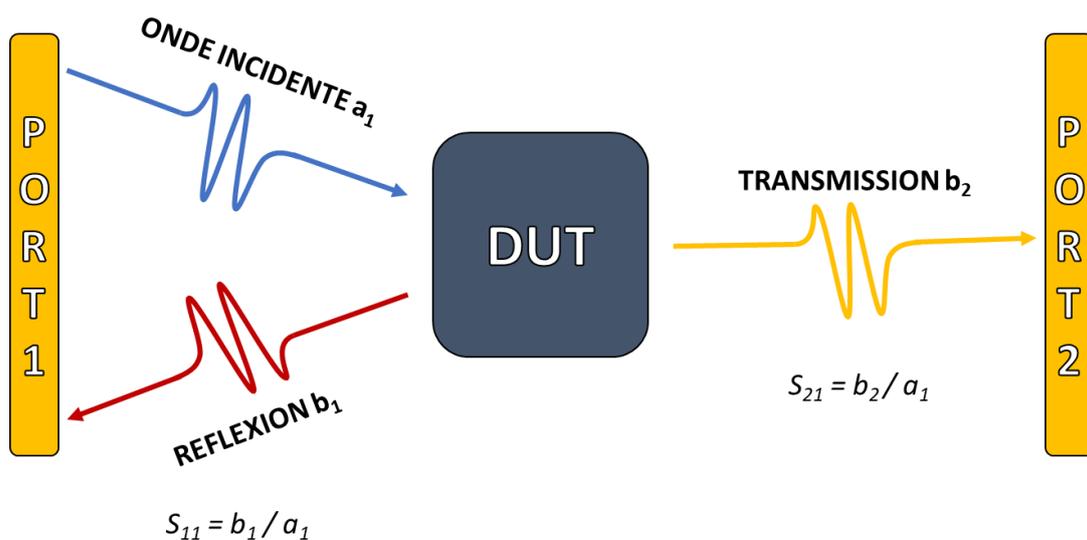


Figure II.1 – Principe de mesure de paramètres S à travers l'injection d'un signal sur le port 1

Les analyseurs de réseaux vectoriels, de l'anglais « Vector Network Analyzer (VNA) » permettent de réaliser ces mesures. En injectant une onde incidente au port i , il est ainsi possible de mesurer à la fois :

- L'onde réfléchie sur le même port i correspondant au paramètre S_{ii}
- L'onde transmise sur le port j correspondant au paramètre S_{ji}

CHAPITRE II : Caractérisation en paramètres S d'une diode de puissance GaN en boîtier

De la même manière, les paramètres S_{ij} et S_{ji} peuvent être obtenus en injectant l'onde incidente au port j . Le principe de mesure est illustré figure II.1 à travers l'injection d'un signal au port 1 transmis au port 2, correspondant au coefficient de transmission S_{21} , et réfléchi au port 1, correspondant au coefficient de réflexion S_{11} . Sur le même raisonnement, on peut obtenir les paramètres S_{12} et S_{22} . Le VNA permet d'effectuer des mesures jusqu'à 4 ports. Cependant notre travail concerne la caractérisation de dipôles et ne nécessite donc pas l'utilisation de plus de 2 ports.

Les connectiques requises pour la mesure des paramètres S tels que les câbles coaxiaux ont une influence sur les résultats. Afin de prendre en compte les différences entre la mesure réelle effectuée par le VNA et la mesure souhaitée aux bornes du composant étudié, une procédure de calibrage est nécessaire afin de corriger les imperfections dues à l'appareil de mesure et la connectique pour obtenir l'image la plus réelle des performances du dispositif étudié. Différentes familles de calibrages peuvent être utilisées parmi lesquelles on peut citer le calibrage de type SOLT (Short Open Load Thru) et TRL (Thru, Reflect, Line). Cette dernière est essentiellement utilisée pour la caractérisation de dispositifs « on wafer » ; elle a pour principal avantage de simplifier la fabrication de standards, possédant eux-mêmes des caractéristiques simples. Largement choisi dans le cadre de mesures coaxiales, le calibrage de type SOLT est quant à lui relativement simple à mettre en place et présente une implémentation large bande, la seule limite en fréquence étant la limite supportée par les connecteurs [5]. Notre travail s'appuiera sur l'utilisation de la technique de calibrage SOLT, technique permettant de faciliter notre étude et ainsi de proposer une méthode simple à mettre en place. Les imperfections connues des différents standards (court-circuit – circuit-ouvert – terminaison 50Ω – transmission) permettent de corriger les termes d'erreurs à travers un algorithme de calibrage au sein du VNA. Dans la partie consacrée à la méthode de caractérisation, une procédure de calibrage additionnelle est mise en place pour caractériser des composants en boîtier, inadaptés aux mesures de type coaxiales.

Les paramètres S étant extraits, une conversion vers les paramètres impédances ou admittances peut être réalisée à partir des formules de conversion [6]. L'équation II.1 présente les formules de conversion pour obtenir les paramètres Z avec l'impédance interne Z_0 de chaque port du VNA ($Z_0 = 50\Omega$).

$$Z_{11} = \frac{((1 + S_{11})(1 - S_{22}) + S_{12}S_{21})}{(1 - S_{11})(1 - S_{22}) - S_{12}S_{21}} Z_0 \quad (a)$$

$$Z_{12} = \frac{2S_{12}}{(1 - S_{11})(1 - S_{22}) - S_{12}S_{21}} Z_0 \quad (b)$$

$$Z_{21} = \frac{2S_{21}}{(1 - S_{11})(1 - S_{22}) - S_{12}S_{21}} Z_0 \quad (c)$$

$$Z_{22} = \frac{((1 - S_{11})(1 + S_{22}) + S_{12}S_{21})}{(1 - S_{11})(1 - S_{22}) - S_{12}S_{21}} Z_0 \quad (d)$$

Équation II.1 – Formules de conversion des paramètres S vers les paramètres Z en 2 ports avec Z_0 l'impédance interne du port du VNA : (a) Z_{11} (b) Z_{12} (c) Z_{21} et (d) Z_{22}

II. 1. 2 Application à des composants de puissances

Bien qu'essentiellement utilisée pour la caractérisation de composants RF, la mesure basée sur les paramètres S suscite un intérêt croissant dans l'électronique de puissance. Des travaux, au sein de l'IEMN, ont notamment portés sur la caractérisation et la modélisation de transistors de type HEMT GaN pour des applications de puissance [4].

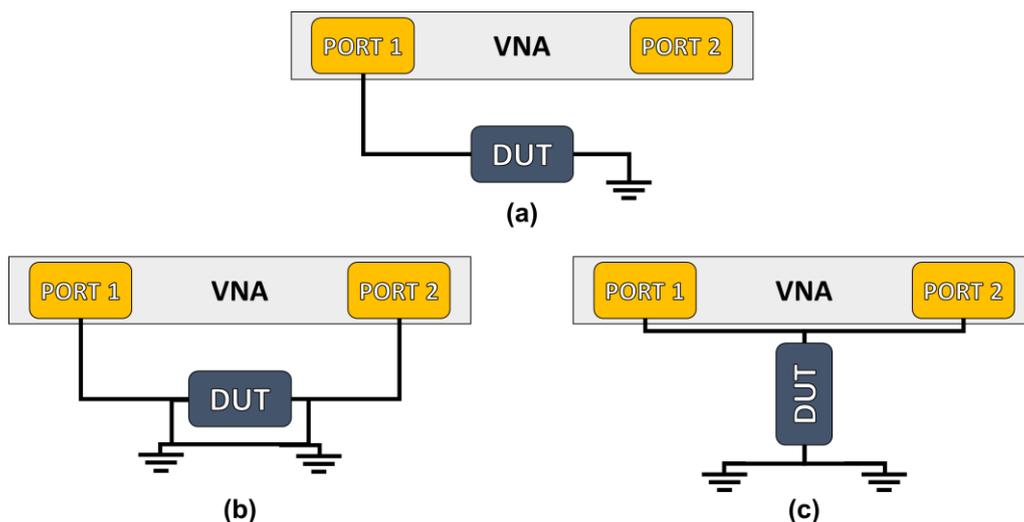


Figure II.2 –Approches de mesures VNA basées sur la méthode de (a) réflexion, (b) série-thru et (c) shunt-thru

La diode de puissance est un dipôle et possède ainsi deux ports. Illustrées figure II.2, différentes approches de mesure via l'utilisation du VNA sont possibles. Le choix de la méthode s'effectue par rapport à la valeur du module de l'impédance Z_{DUT} du DUT [3],[7]. On choisira ainsi la méthode « série-thru » si l'impédance Z_{DUT} est supérieure à 50Ω , la méthode « shunt-trhu » si Z_{DUT} est inférieure 50Ω et la méthode « réflexion » si Z_{DUT} est proche de 50Ω . Dans notre travail, la méthode « série-thru » est choisie, le cas d'une diode présentant en inverse une impédance théoriquement infinie.

À l'aide de la mesure des paramètres S, la caractérisation de la diode de puissance sur l'ensemble de sa plage de fonctionnement (haute tension et fort courant) nécessite l'utilisation d'un système de polarisation. L'emploi d'un té de polarisation est ainsi requis et permet de polariser la diode tout en effectuant la mesure en paramètres S. Les chemins des signaux DC et HF sont, grâce à ce système, découplés et assurent ainsi la protection du VNA et la justesse de la mesure. Un schéma de principe est illustré sur la figure II.3 ; la caractérisation de la diode sur une large bande de fréquences pour l'ensemble de sa caractéristique est, de cette manière, rendue possible.

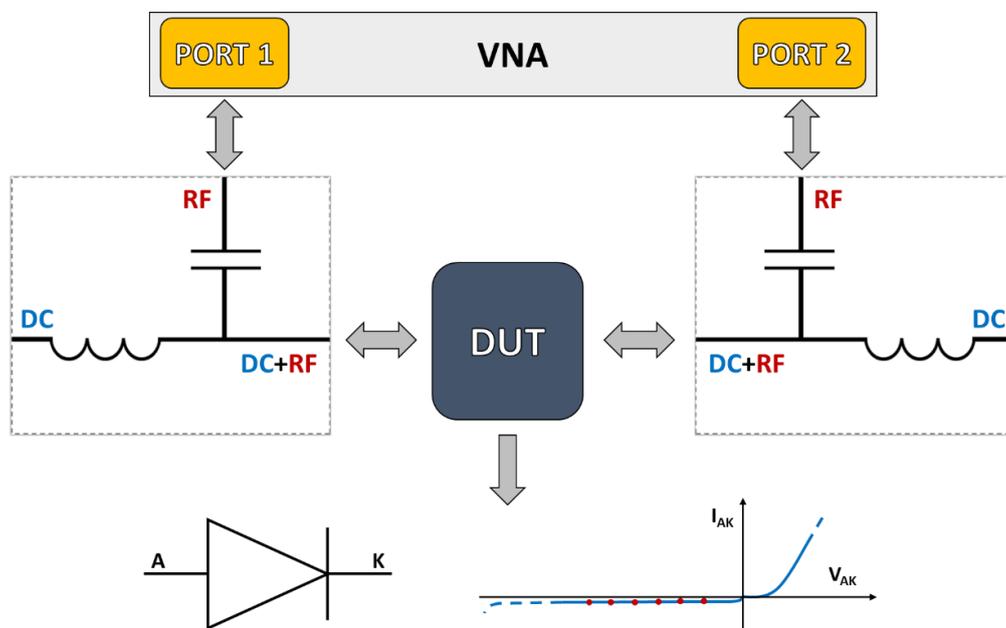


Figure II.3 – Schéma de principe d'une caractérisation en paramètres S pour une diode de puissance à différents points de polarisations

CHAPITRE II : Caractérisation en paramètres S d'une diode de puissance GaN en boîtier

Une modélisation petit signal d'une diode GaN est présentée en utilisant un schéma électrique équivalent en figure II.4. Basé sur la mesure des paramètres S , on peut ainsi obtenir pour un point de fonctionnement donné le comportement des différents éléments du schéma électrique de la diode. Sur ce schéma, les éléments parasites liés à la fois au boîtier et aux accès sont représentés avec :

- Les capacités C_P dues au boîtier
- Les inductances L_A , L_K dues aux broches

Intrinsèquement, les éléments composants la diode de puissance GaN sont schématisés par :

- La résistance d'accès R_{AC} liée au contact ohmique et à la résistivité du 2DEG
- La capacité de jonction C_D
- La résistance dynamique R_D

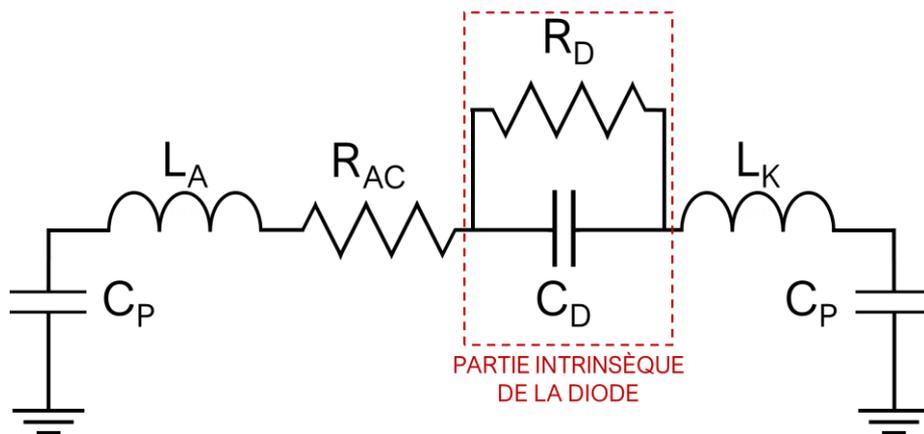


Figure II.4 – Schéma équivalent petit signal d'une diode GaN

De nombreux travaux basés sur l'utilisation des paramètres S ont été réalisés sur des composants destinés aux applications hyperfréquences. Des méthodes d'extraction des éléments parasites ont été réalisées pour des diodes Schottky [8] ; basé sur le modèle équivalent petit signal, les auteurs décrivent un processus de « dé-embedding » via l'utilisation de standards et des conversions des matrices $S - Y - Z$ dans le but d'obtenir l'impédance intrinsèque de la diode. À l'IEMN, des travaux équivalents ont été menés sur

des transistors de type HEMT AlGaN/GaN [5], [10]. Les travaux précédemment cités ont tous fait l'objet de caractérisation sur plaques, « On-Wafer ». Plus récemment, des méthodes de caractérisation pour un transistor de puissance HEMT AlGaN/GaN encapsulé ont été effectuées [4]. La spécificité de ce travail repose sur l'utilisation de la mesure en paramètre pour des composants en boîtier : une adaptation du processus de caractérisation est nécessaire en commençant par le conditionnement des composants.

II. 2 Conditionnement des composants

II. 2. 1 Caractéristiques des diodes de puissance GaN

Pour ce travail, nous avons été en collaboration avec le fabricant STMicroelectronics qui nous a fourni des diodes de puissance en phase de développement. Dans le but de les optimiser, une étude des contraintes limitant leurs performances électriques est nécessaire. L'élaboration d'un modèle petit signal adapté à ces composants permet dans ce sens d'avoir une compréhension approfondie de leurs comportements en fonction de différents paramètres indissociables des applications de l'électronique de puissance ; dans notre cas, la tension, le courant, la fréquence et la température.

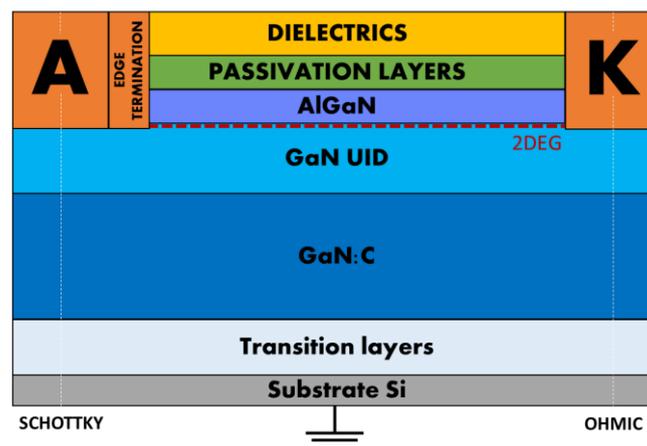


Figure II.5 – Schéma de la technologie des diodes AlGaN/GaN

STMicroelectronics a développé des diodes GaN basées sur une structure latérale (dite « planar ») AlGaN/GaN. La croissance des couches est réalisée par MOCVD (Metal

CHAPITRE II : Caractérisation en paramètres s d'une diode de puissance GaN en boîtier

Organic Chemical Vapor Deposition) sur substrat Si. La couche buffer est composée d'une couche de transition et d'une couche GaN dopée au carbone (GaN:C) suivie d'une couche GaN non intentionnellement dopée (GaN UID) afin d'assurer une forte tenue en tension et un faible courant de fuite. La création du 2DEG se fait à l'interface AlGaIn/GaN. Pour finir, une couche de passivation est déposée. Les détails au niveau du design concernant la géométrie et les profils de dopage sont propriétés du fabricant. Une représentation schématique de la structure est présentée figure II.5.

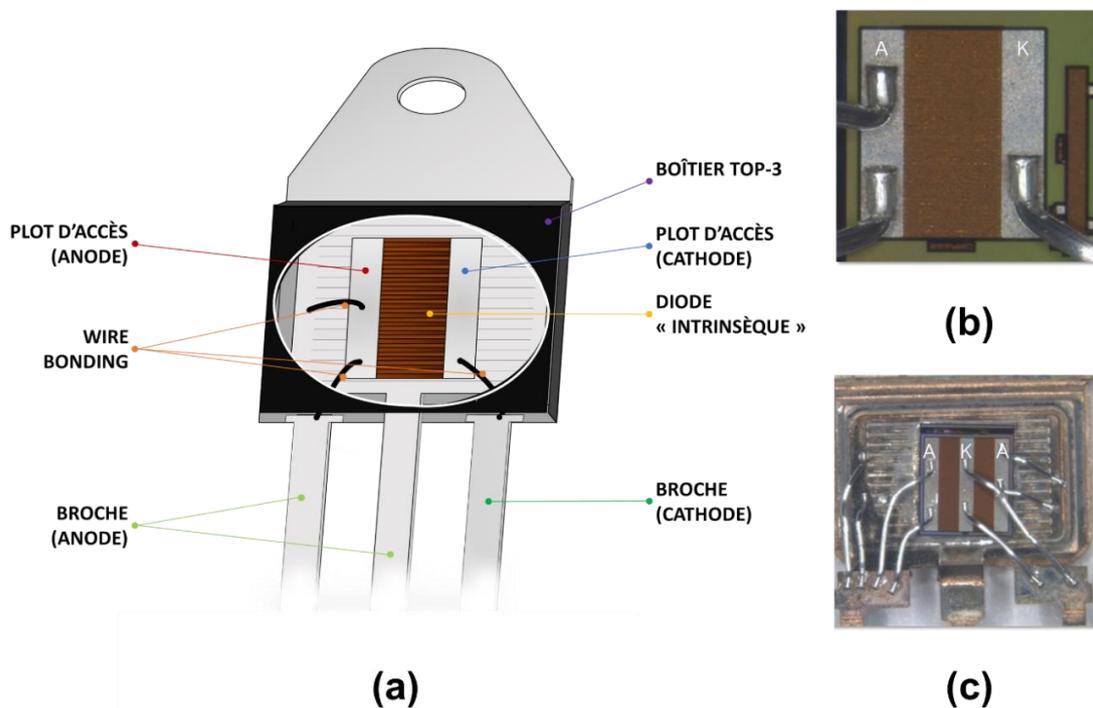


Figure II.6 – (a) Coupe schématique d'une diode encapsulée (b) Puce 6A (c) Puce 15A

Parmi les composants fournis, différents calibres ont été proposés avec des diodes 650V – 6A et des diodes 650V – 15A. Ces travaux de thèses se concentrent majoritairement sur les diodes 6A. Cependant afin de valider certains aspects de la méthode développée, des études sur les 15A ont également été effectuées. Encore en phase de développement les diodes ont été packagées dans des boîtiers TOP-3. La figure II.6 représente le schéma d'une diode encapsulée et les éléments d'accès qui la compose ainsi que les différentes puces pour les différents calibres.

La caractérisation de composants de puissance haute fréquence encapsulés est un réel défi notamment dû aux éléments d'accès, fortement inductifs. Présentée antérieurement, l'utilisation de mesure en paramètre S couplée à un système de polarisation permet une mesure large bande de fréquences pour l'ensemble de la zone de fonctionnement des diodes. Toutefois, il convient de réaliser un système d'adaptation sur circuit imprimé (PCB) pour pouvoir effectuer des mesures de types coaxiales ou coplanaires, l'encapsulation n'étant pas appropriée pour ces types de mesures. La partie suivante est ainsi consacrée au développement d'un dispositif de caractérisation pour les diodes en boîtier.

II. 2. 2 Dispositifs de caractérisation diodes en boîtier

Différents travaux ont montré l'intérêt d'utiliser des circuits de caractérisation spécifiquement désignés pour le composant. À l'IEMN, la modélisation du transistor GaN HEMT GS66502B a été rendue possible notamment via la réalisation de ligne de transmission sur PCB [11]. Afin de caractériser les diodes GaN, nous avons réalisé plusieurs dispositifs de caractérisation en suivant la démarche appliquée aux transistors de puissances GaN.

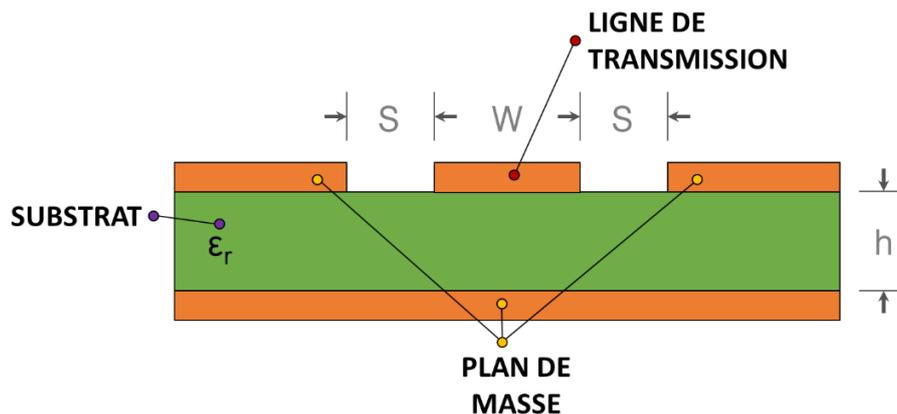


Figure II.7 – Schéma d'une ligne de transmission avec plans de masse coplanaires et inférieurs

La première étape consiste à concevoir une ligne de transmission de 50Ω ; cette caractéristique est indispensable afin d'assurer une transmission maximale du signal entre

CHAPITRE II : Caractérisation en paramètres s d'une diode de puissance GaN en boîtier

le VNA et le DUT. Un schéma d'une ligne de transmission avec plan de masse coplanaire et inférieur est présenté figure I.7 avec ϵ_r , la constante diélectrique relative du substrat, h la hauteur du substrat, w la largeur de la ligne de transmission et s l'espacement entre la ligne et les plans de masse coplanaire. Différentes relations fonction de l'impédance caractéristique Z_c de la ligne de transmission sont données en fonction des paramètres précédemment évoqués, permettant de ce fait de déterminer les dimensions à respecter dans le but d'obtenir une ligne de transmission 50Ω . À l'aide du module LINECALC du logiciel « Advanced Design System », basé sur ces mêmes formules, nous avons pu établir les caractéristiques du circuit de caractérisation. On a ainsi utilisé un PCB double face de substrat FR4, caractérisé par une constante diélectrique relative ϵ_r comprise entre 4,2 et 4,4 en dessous de 2GHz [12]. La hauteur h du substrat est de 1,6mm, l'espacement s est de 3mm tout comme la largeur w de piste. L'espacement choisi permet de réaliser des mesures de tension allant jusqu'à des centaines de volts. L'extrémité des lignes de transmission, côté DUT, est terminée par des « tapers » assurant une transition douce entre la ligne et le composant [13]. Enfin, des connecteurs coaxiaux de type SMA 50Ω permettent une transition entre les câbles coaxiaux du VNA et la ligne de transmission en bord de carte.

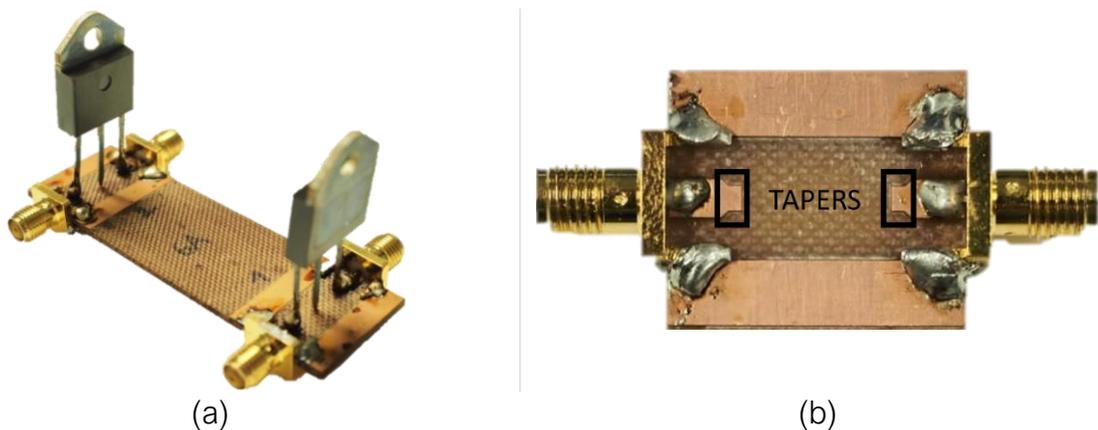


Figure II.8 – Système de caractérisation (a) avec diode (b) sans diode

Le système de caractérisation complet avec et sans diode est représenté figure I.8. Il a été choisi de ne pas connecter la broche centrale, associée à l'anode, et de caractériser la diode à partir des broches aux extrémités.

L'utilisation d'un circuit d'adaptation ajoute inévitablement des éléments parasites qui ne peuvent pas être négligés. La figure II.9 offre une modélisation du dispositif de caractérisation à travers des éléments localisés avec Y_0 le couplage capacitif entre la ligne transmission et le plan de masse, Z_1 le couplage inductif et résistif des lignes et Y_2 le couplage capacitif entre les lignes. Ces paramètres doivent être déterminés afin de valider que la ligne de transmission couplée aux connecteurs SMA respecte bien les 50Ω requis, mais également afin les soustraire pour ne pas fausser la mesure des paramètres des diodes.

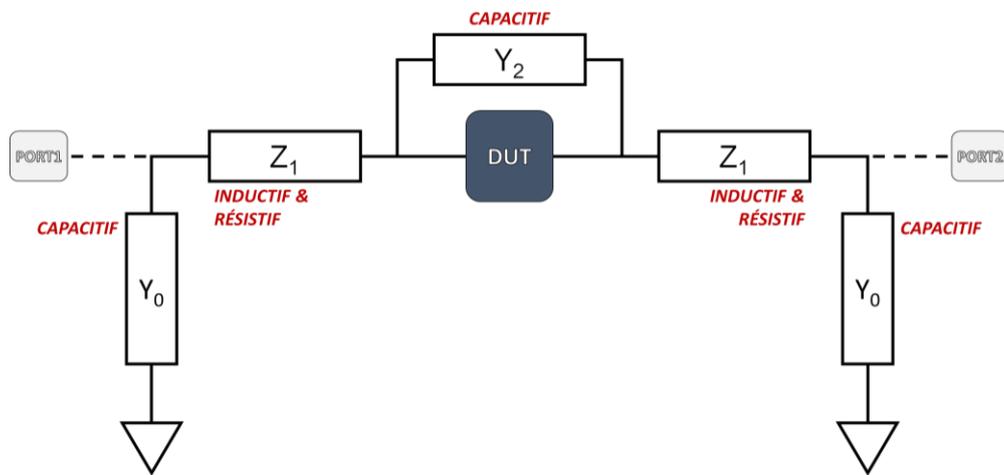


Figure II.9 – Schéma équivalent du dispositif de caractérisation de la diode (figure II.8)

La partie suivante expose ainsi la méthode de calibrage mise en place, ainsi que la réalisation de standards, indispensable pour une étude dans le plan du composant.

II. 3 Méthode & dispositif de calibration

II. 3. 1 Réalisation des standards

Des standards de calibration, visibles figure II.10, ont ainsi été réalisés sur un même PCB avec d'un côté le circuit ouvert dit « OPEN », et de l'autre le court-circuit dit « SHORT ». Une validation de leurs caractéristiques sera proposée ultérieurement afin de vérifier qu'ils respectent les conditions de mesures nécessaires à l'utilisation du VNA, notamment l'impédance 50Ω de la ligne de transmission. Le standard en circuit-ouvert

CHAPITRE II : Caractérisation en paramètres s d'une diode de puissance GaN en boîtier

correspond au système de caractérisation sans diode (figure II.8 (b)) et conserve donc les mêmes proportions. Le standard en transmission réunit les lignes de transmission pour n'en faire qu'une. Dans la même figure sont détaillés leurs schémas électriques équivalents.

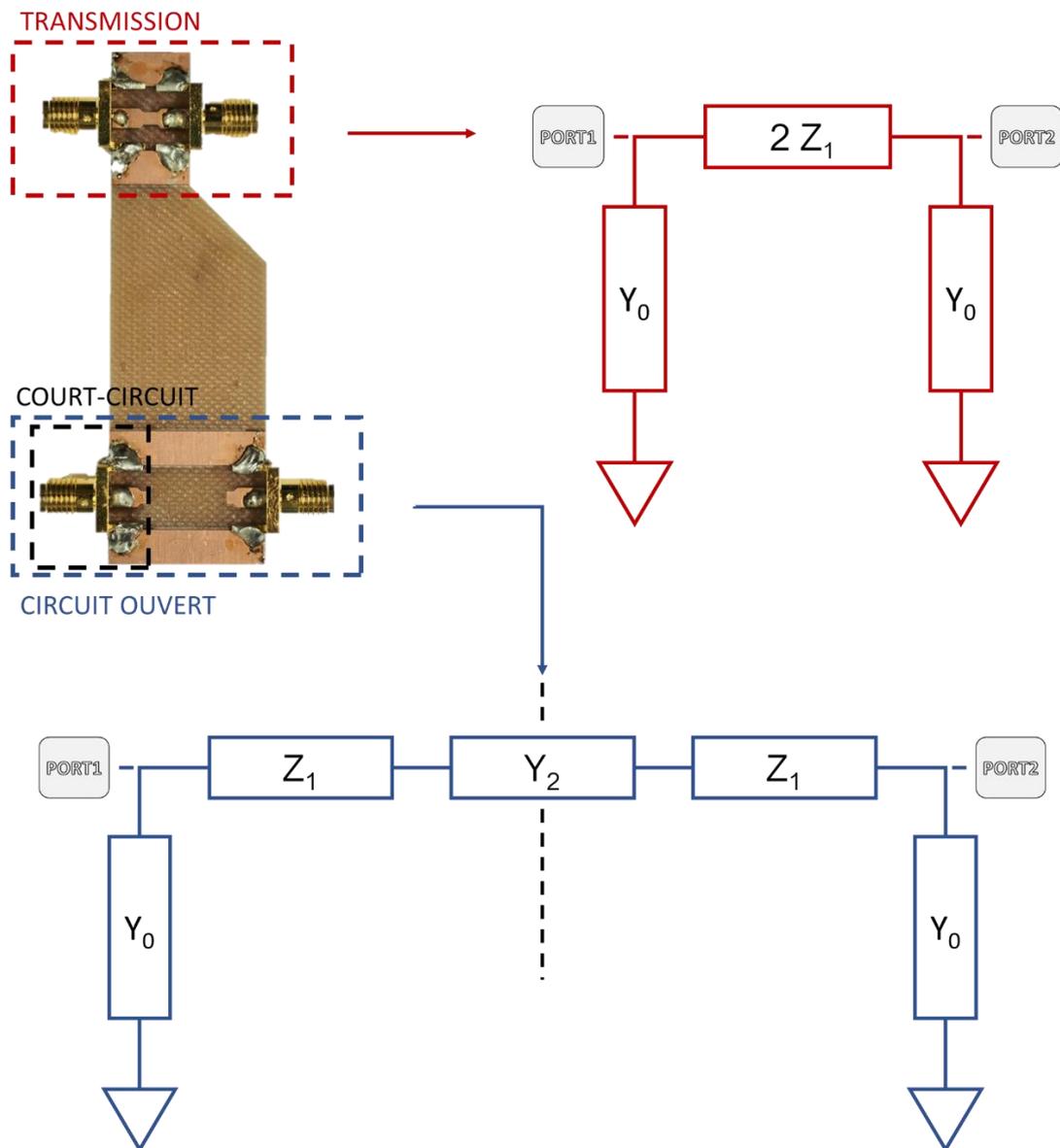


Figure II.10 – Standards de calibration et schémas équivalents associés (court-circuit & circuit ouvert)

II. 3. 2 Procédure d'épluchage

L'adaptabilité de la mesure en paramètres S via l'utilisation d'un système de caractérisation nécessite de prendre en compte ces éléments parasites. Une procédure d'épluchage simple, à travers l'utilisation de standard est présentée pour nos diodes. On se propose d'adapter le processus appliqué aux transistors [4], [14] à des diodes. Le dispositif de calibration étant conçu pour un dipôle, la méthode s'en trouve ainsi simplifiée.

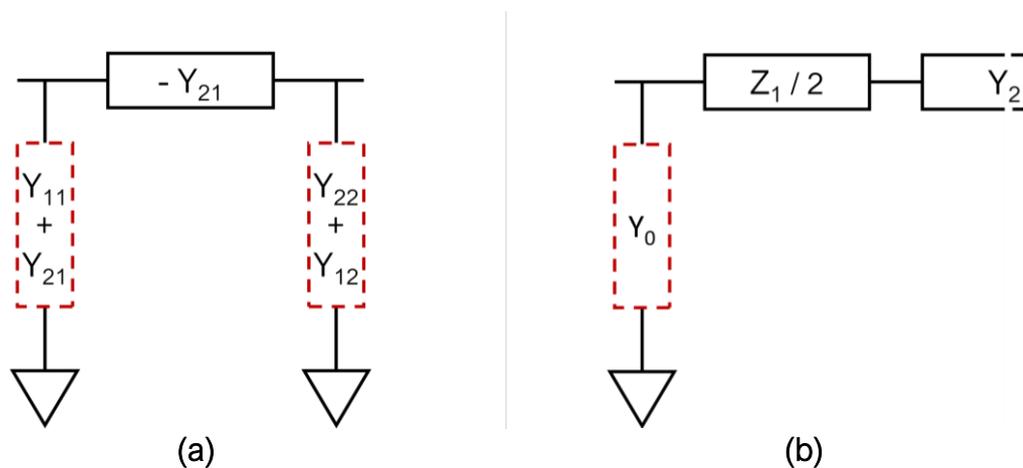


Figure II.11 – Identification des éléments des standards (a) circuit équivalent en π (b) standard circuit ouvert (moitié)

La première étape consiste, à travers l'utilisation des standards en circuit ouvert (ou en court-circuit), de déterminer la valeur de l'admittance Y_0 . La procédure présentée prend en exemple l'utilisation de l'« OPEN ». Après conversion des paramètres S en paramètres Y, une identification via un circuit équivalent en π est rendue possible : l'équation II.2 et la figure II.11 illustrent la méthode proposée. Le symbole « \rightarrow » représente une conversion de matrice. De cette manière, l'admittance Y_0 est déduite et sera par la suite soustraite au système de caractérisation. La même procédure peut être appliquée en utilisant le standard « SHORT » ou via la réalisation d'un troisième standard 1 port à caractériser en réflexion. Cette dernière méthode, utilisée à la caractérisation de transistor [11], n'est cependant pas requise pour la caractérisation de notre diode.

$$[S_{\text{OPEN}}] \rightarrow [Y_{\text{OPEN}}] \quad (a)$$

$$Y_0 = Y_{11\text{OPEN}} + Y_{21\text{OPEN}} = Y_{22\text{OPEN}} + Y_{12\text{OPEN}} \quad (b)$$

Équation II.2 – Identification de la valeur de l'admittance Y_0 par (a) la conversion des paramètres S en paramètres Y et (b) la formule de l'admittance Y_0

La seconde étape consiste à déterminer l'impédance Z_1 à partir de la mesure en paramètre S sur le standard en court-circuit. L'admittance Y_0 , connue, est soustraite à la mesure du « SHORT ». La procédure est illustrée à travers les relations suivantes :

$$[S_{\text{SHORT}}] \rightarrow [Y_{\text{SHORT}}] \quad (a)$$

$$\begin{bmatrix} Y_{11\text{SHORT}} - Y_0 & Y_{12\text{SHORT}} \\ Y_{21\text{SHORT}} & Y_{22\text{SHORT}} - Y_0 \end{bmatrix} \quad (b)$$

$$Z_1 = -\frac{1}{Y_{12\text{SHORT}}} = -\frac{1}{Y_{21\text{SHORT}}} \quad (b)$$

Équation II.3 – Identification de la valeur de l'impédance Z_1 par (a) la conversion des paramètres S en paramètres Y, (b) la soustraction de l'admittance Y_0 et (c) la formule de l'impédance Z_1

Enfin, le standard en circuit ouvert permet de déterminer l'admittance Y_2 en suivant la procédure décrite par les relations suivantes :

$$[S_{\text{OPEN}}] \rightarrow [Y_{\text{OPEN}}] \quad (a)$$

$$\begin{bmatrix} Y_{11\text{OPEN}} - Y_0 & Y_{12\text{OPEN}} \\ Y_{21\text{OPEN}} & Y_{22\text{OPEN}} - Y_0 \end{bmatrix} \rightarrow [Z_{\text{OPEN}}] \quad (b)$$

$$\begin{bmatrix} Z_{11\text{OPEN}} - \frac{Z_1}{2} & Z_{12\text{OPEN}} \\ Z_{21\text{OPEN}} & Z_{22\text{OPEN}} - \frac{Z_1}{2} \end{bmatrix} \rightarrow [Y'_{\text{OPEN}}] \quad (c)$$

$$Y_2 = -Y'_{12\text{OPEN}} \quad (d)$$

Équation II.4 – Identification de la valeur de l'admittance Y_2 par (a) la conversion des paramètres S en paramètres Y, (b) la soustraction de l'admittance Y_0 , (c) la soustraction de l'impédance Z_1 et (d) la formule de l'admittance Y_2

Chaque élément déterminé, il est finalement possible de soustraire l'ensemble du circuit de caractérisation en vue d'obtenir la matrice impédance de la diode $[Z_D]$ à partir de la matrice S mesurée $[S_{MEAS}]$ et en suivant la procédure subséquente :

$$[S_{MEAS}] \rightarrow [Y_{MEAS}] \quad (a)$$

$$\begin{bmatrix} Y_{11MEAS} - Y_0 & Y_{12MEAS} \\ Y_{21MEAS} & Y_{22MEAS} - Y_0 \end{bmatrix} \rightarrow [Z_{MEAS}] \quad (b)$$

$$\begin{bmatrix} Z_{11MEAS} - \frac{Z_1}{2} & Z_{12MEAS} \\ Z_{21MEAS} & Z_{22MEAS} - \frac{Z_1}{2} \end{bmatrix} \rightarrow [Y'_{MEAS}] \quad (c)$$

$$\begin{bmatrix} Y_{11MEAS} - Y_2 & Y_{12MEAS} - Y_2 \\ Y_{21MEAS} - Y_2 & Y_{22MEAS} - Y_2 \end{bmatrix} \rightarrow [Z_D] \quad (d)$$

Équation II.5 – Procédure d'épluchage complète en vue d'obtenir la matrice impédance Z_D par (a) la conversion des paramètres S en paramètres Y, (b) la soustraction de l'admittance Y_0 , (c) la soustraction de l'impédance Z_1 , la soustraction de l'admittance Y_2 et (d) la matrice impédance $[Z_D]$

II. 3. 3 Validation des dispositifs de caractérisation

Une mesure du dispositif de caractérisation et des standards précédemment décrits est proposée afin de valider la conception des lignes de transmission. Une étude en paramètres S de 300kHz à 2GHz est ainsi proposée ; ensuite les résultats expérimentaux et simulations sont comparés. Originellement conçu sous ADS, le dispositif contenant les standards est simulé électromagnétiquement (EM) de manière à obtenir un composant utilisable comme circuit de simulation.

Une modélisation des connecteurs SMA de bord de carte est proposée afin de simuler le plus précisément les dispositifs de calibration. Les équations II.6 font le lien entre les dimensions du connecteur SMA et une modélisation via un circuit équivalent LC

CHAPITRE II : Caractérisation en paramètres s d'une diode de puissance GaN en boîtier

[15]. On considère que le diamètre interne du connecteur $a = 0,65$ mm, le diamètre externe $b = 2$ mm et la permittivité relative du diélectrique (téflon) $\epsilon_r = 2$. L'impédance caractéristique calculée à travers l'équation II.6 (c) vérifie les 50Ω du connecteur SMA.

$$C_{SMA} = \frac{2\pi\epsilon_r\epsilon_0}{\log\left(\frac{b}{a}\right)} = 93.7 \text{ pF} \quad (\text{a})$$

$$L_{SMA} = \frac{\mu_0}{2\pi} \log\left(\frac{b}{a}\right) = 2.38 \text{ nH} \quad (\text{b})$$

$$Z_{SMA} = \sqrt{\frac{L_{SMA}}{C_{SMA}}} = 50.4 \Omega \quad (\text{c})$$

Équation II.6 – Caractéristiques des connecteurs SMA pour modélisation avec (a) sa capacité (b) son inductance et (c) son impédance

La figure II.12 représente les schémas de simulation correspondant aux standards en circuit ouvert et en court-circuit (à gauche) qui sont comparés aux mesures (à droite). Les mesures expérimentales ont été réalisées à l'aide de l'analyseur de réseau ZVA de Rhode&Schwarz® avec au préalable un étalonnage 2-ports de type SOLT (kit de calibrage 3652A – Anritsu®).

CHAPITRE II : Caractérisation en paramètres s d'une diode de puissance GaN en boîtier

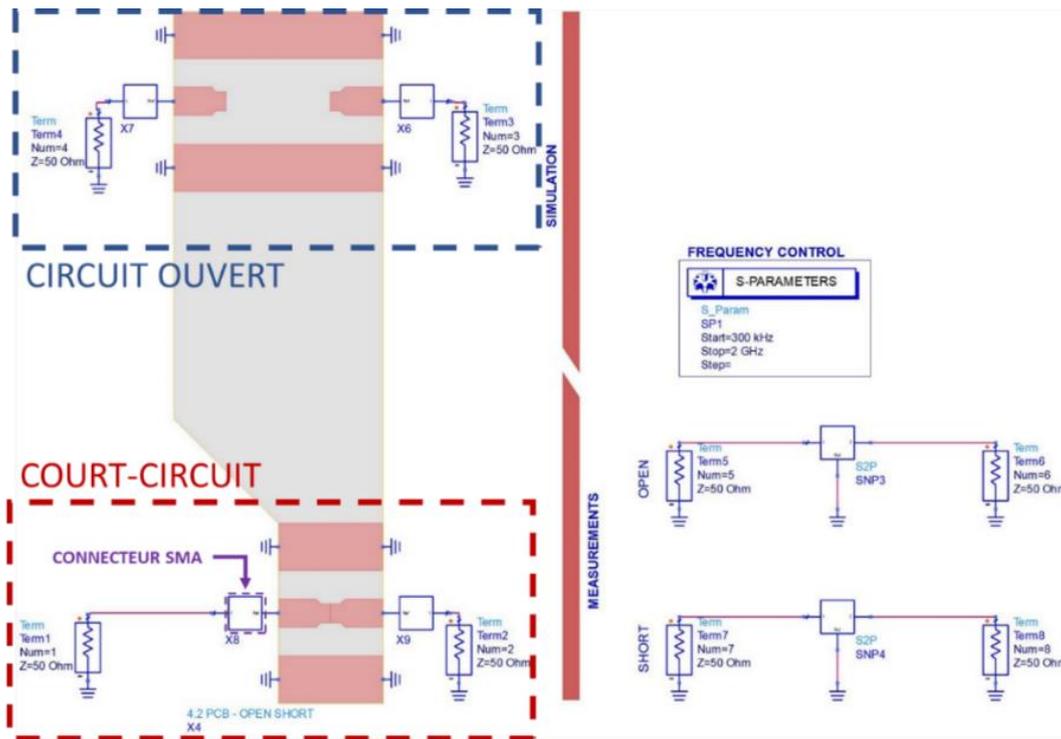


Figure II.12 – Standards de calibration simulés et mesurés sur le logiciel ADS

Sur la figure II.13, une comparaison entre résultats de mesure et de simulation du standard « OPEN » est présentée. La légère variation de l'admittance observable aux extrémités de la bande de fréquence peut s'expliquer par les soudures pouvant faire varier les caractéristiques souhaitées du dispositif. Une valeur de capacité moyenne C_{OPEN} de 1.42 pF est extraite.

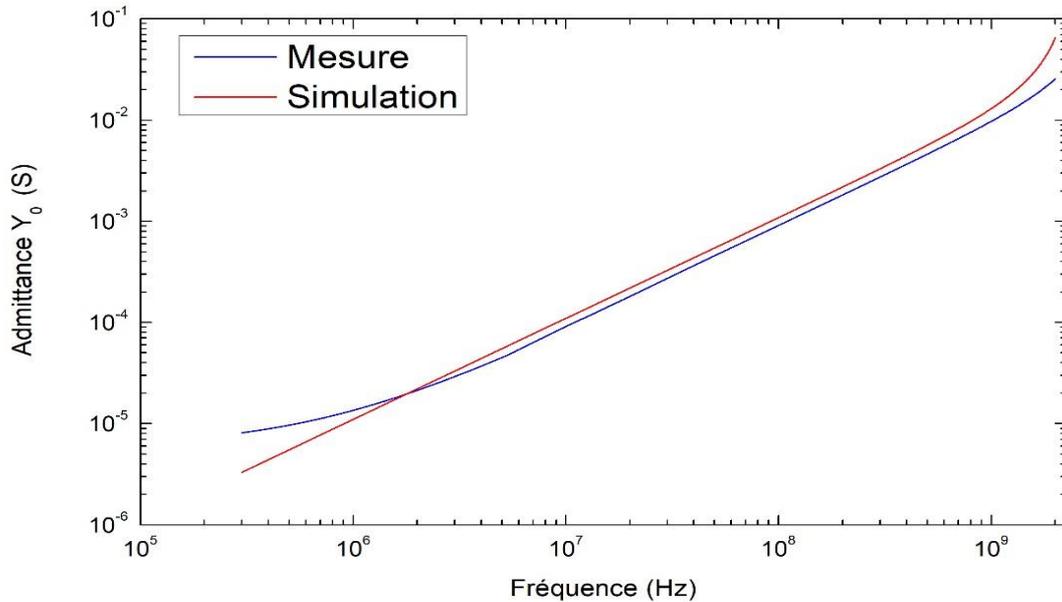


Figure II.13 – Comparaison entre résultats de mesure et de simulation sur le standard « SHORT »

Comme le montre la figure II.10, l'admittance Y_0 peut également être déterminée en utilisant le standard « SHORT » : la valeur de la capacité moyenne extraite confirme la première extraction ($C_{\text{SHORT}} = 1.45 \text{ pF}$)

$$Z_{\text{LT}} = \sqrt{\frac{L_{\text{SHORT}}}{C_{\text{OPEN}}}} = 50.8 \Omega$$

Équation II.7 – Impédance caractéristique d'une ligne de transmission

De la même manière, une comparaison entre résultats de mesure et de simulation du standard « SHORT » est présentée sur la figure II.14. Une variation de l'impédance est observée aux extrémités de la bande de fréquence. Une valeur d'inductance moyenne Z_{SHORT} de 7.48 nH est extraite. L'équation II.7 permet de vérifier l'exactitude de l'impédance caractéristique d'une ligne de transmission, à savoir si elle est de l'ordre de 50 Ω . La légère différence peut s'expliquer au niveau de la fabrication des PCB (soudure, placement des connecteurs SMA, formes des tapers).

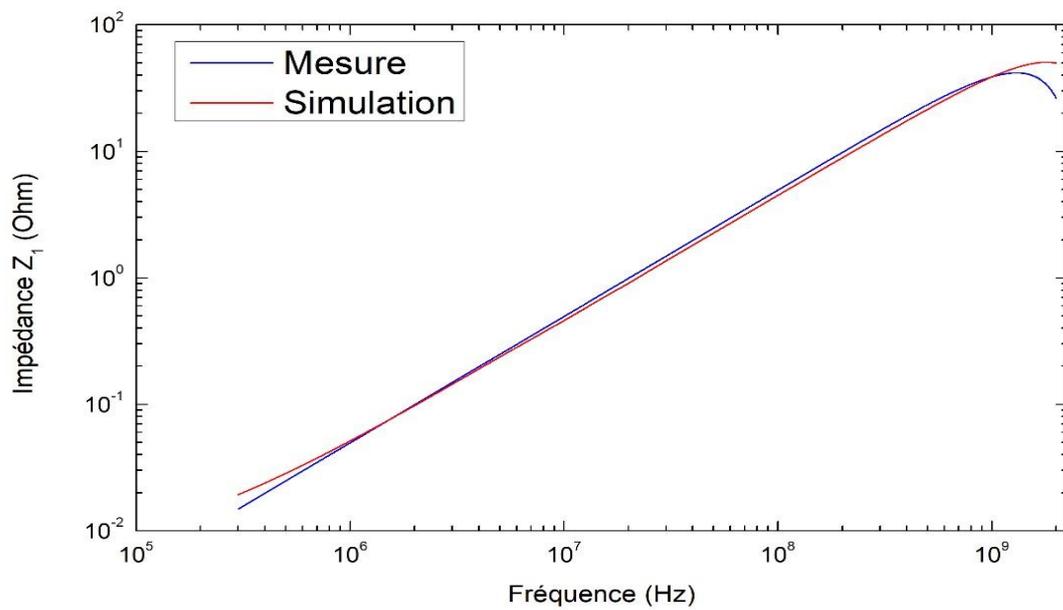


Figure II.14 – Comparaison entre résultats de mesure et de simulation sur le standard « OPEN »

Grâce au développement conjoint d'un dispositif de caractérisation et d'une procédure de calibrage, il est désormais possible de mesurer en paramètre S de diodes de puissance GaN en boîtier, sans être affecté par les éléments parasites dus au PCB. La section suivante de ce chapitre se concentre sur la détermination des caractéristiques de nos diodes.

III Détermination des éléments de la diode GaN

III. 1 Caractérisation en paramètres S sans polarisation

Après avoir appliquée la précédente méthode d'épluchage, la caractérisation de la diode en boîtier est effectuée. Dans un premier temps, une méthode d'extraction des éléments d'accès et de la diode intrinsèque sans polarisation est proposée : cette section la présente.

III. 1. 1 Extraction des éléments d'accès et de la diode intrinsèque

De la même manière que pour la méthode d'épluchage, un circuit équivalent en π est utilisé afin d'extraire les différents éléments de la diode. La figure II.15 expose les différentes identifications possibles : en bleu, l'ensemble des éléments de la diode (inductance des broches L_A/L_K – résistance d'accès R_{AC} – capacité de jonction C_D – résistance dynamique R_D) pouvant être calculé via les paramètres admittances ($-Y_{12}$ ou $-Y_{21}$) à l'exception de la capacité parasite C_P , en rouge, qui peut être extraite sans le développement de méthode d'extraction spécifique. Dans un premier temps, une méthodologie d'extraction simple des différents paramètres de la diode est ainsi présentée. Les résultats des extractions seront exposés dans un second temps.

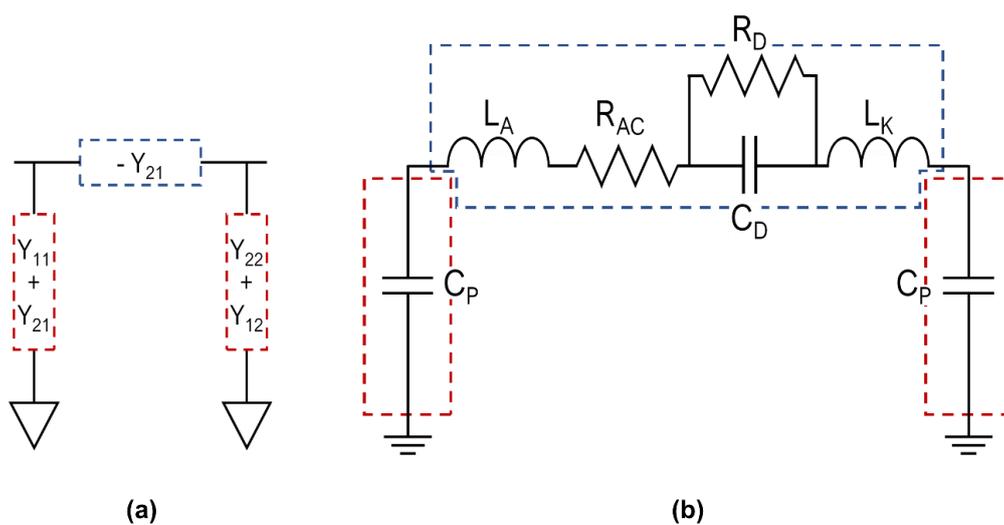


Figure II.15 – Identification des éléments de la diode (a) circuit équivalent en π (b) schéma électrique équivalent de la diode

Comme évoqué antérieurement, la capacité parasite C_P due à la mise en boîtier de la diode est extraite par identification. Sa valeur est ainsi déduite à l'aide de la formule II.8 et tracé figure II.16. Pour obtenir sa valeur un moyennage est effectuée

$$C_P = \frac{\text{imag}(Y_{11} + Y_{21})}{2\pi\text{freq}} = \frac{\text{imag}(Y_{22} + Y_{12})}{2\pi\text{freq}}$$

Équation II.8 – Formule capacité parasite dû au boîtier

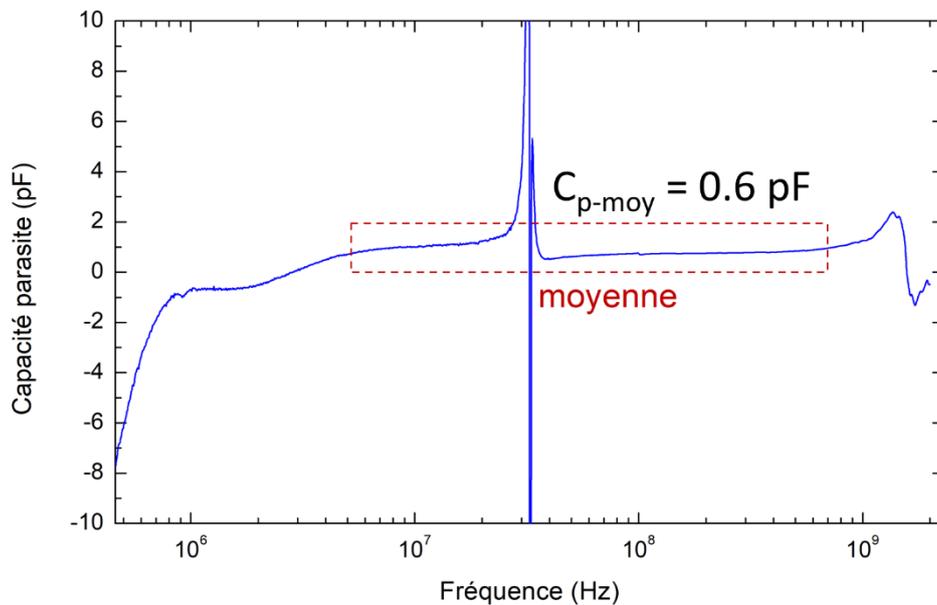


Figure II.16 – Admittance Y_D fonction de la fréquence

L'intérêt de notre travail se concentre essentiellement sur le paramètre $-Y_{12}$ (ou $-Y_{21}$) du circuit équivalent en π : il permet en effet d'extraire les inductances de broches L_A et L_K , la résistance d'accès R_{AC} , la capacité de jonction C_D et enfin la résistance dynamique R_D . L'admittance Y_D , donnée en figure II.17, correspond ainsi à ce paramètre.

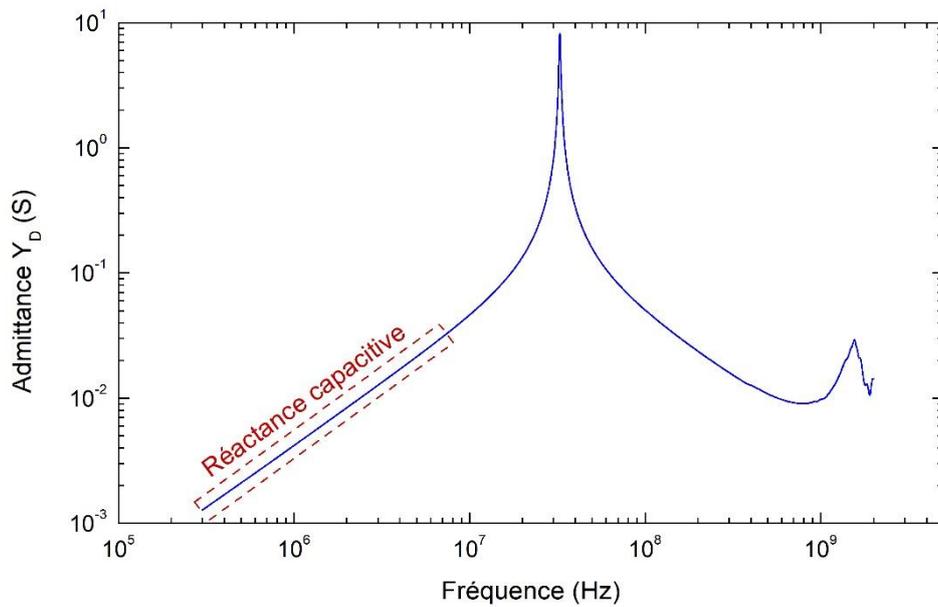


Figure II.17 – Admittance Y_D fonction de la fréquence

Avant la fréquence de résonance, une réactance capacitive peut être identifiée. Un moyennage de la partie imaginaire divisé par la fréquence angulaire ω permet d'obtenir une valeur de la capacité de jonction C_D . La figure II.18 illustre la méthode d'extraction.

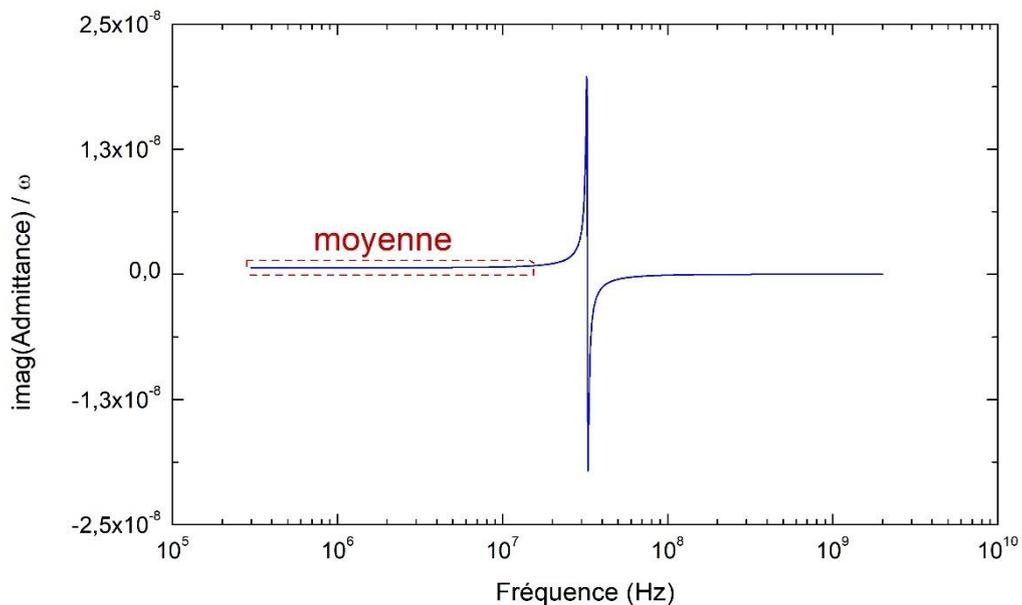


Figure II.18 – Partie imaginaire de l'admittance fonction de la fréquence

En connaissant la valeur de la capacité de jonction C_D et en déterminant la fréquence de résonance (figure II.19), l'ensemble des inductances de broches peut être calculé en utilisant la formule relative à la fréquence de résonance [16].

Sur la figure II.19, l'extraction de la résistance d'accès R_{AC} est visible : elle correspond à la valeur de l'impédance Z_D à la fréquence de résonance. Une future étude montrera que cette approximation s'avère juste mais pose problème dès lors que l'impédance présentée par la capacité de la diode s'accroît avec la tension.

Un schéma électrique équivalent est conçu sur ADS avec les valeurs trouvées pour chaque élément de la diode et permet d'effectuer une optimisation sur l'impédance Z_D afin d'obtenir une première valeur pour la résistance dynamique R_D .

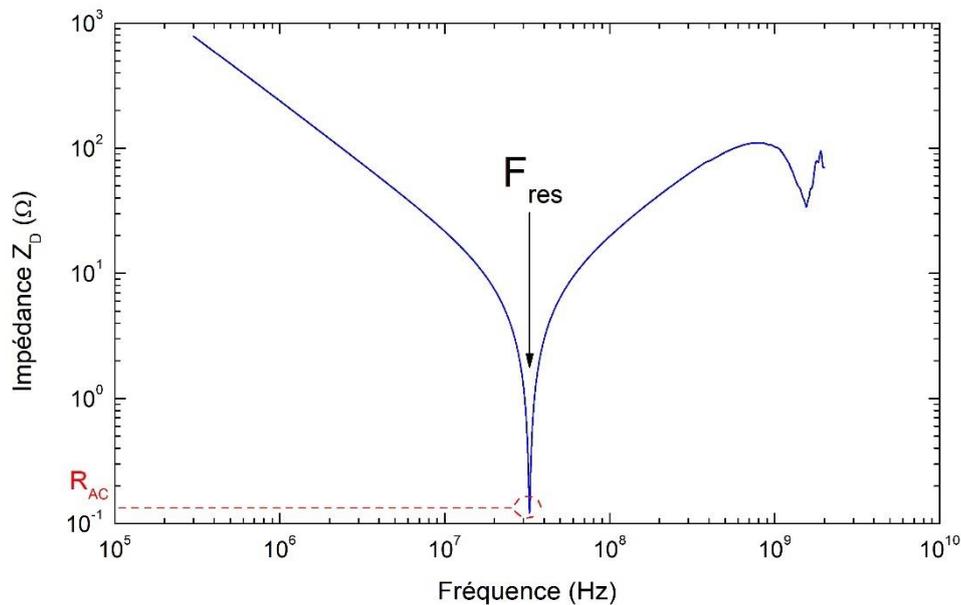


Figure II.19 – Impédance Z_D fonction de la fréquence pour identification de la fréquence de résonance et de la résistance d'accès

III. 1. 2 Validation du modèle unipolaire

Le schéma électrique équivalent est présenté figure II.20 à travers l'exemple d'une diode 6A. Une simulation du schéma électrique équivalent, construit à travers la précédente extraction, est présentée : une bonne concordance de 300kHz jusqu'à 1GHz est observée. Une optimisation permettant d'obtenir une approximation de la résistance

CHAPITRE II : Caractérisation en paramètres s d'une diode de puissance GaN en boîtier

R_D peut dans le même temps servir à ajuster les éléments du schéma équivalent si nécessaire.

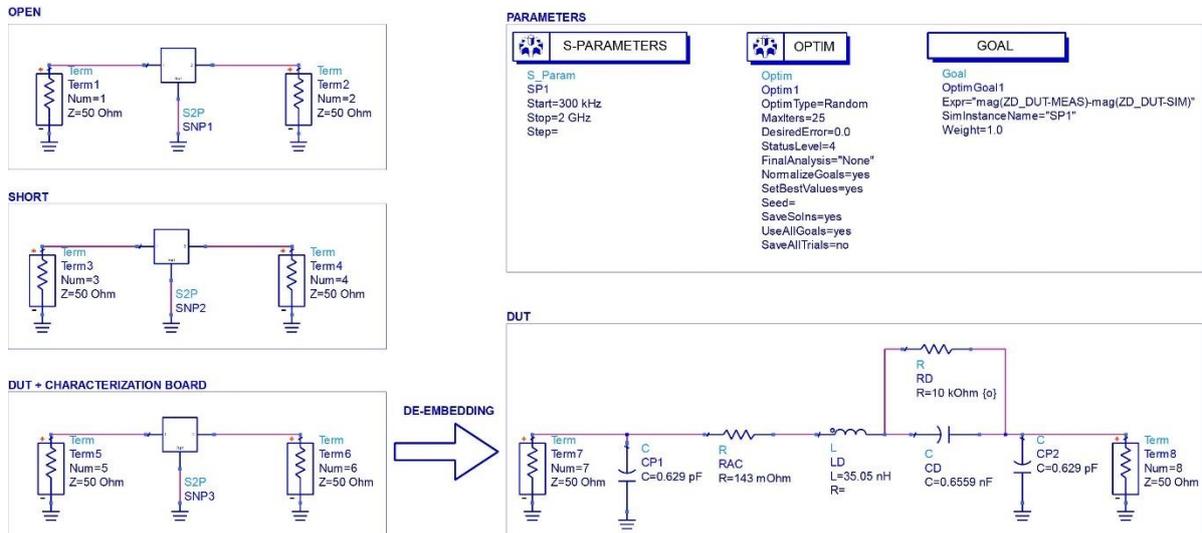


Figure II.20 – Schéma électrique équivalent pour une diode 6A

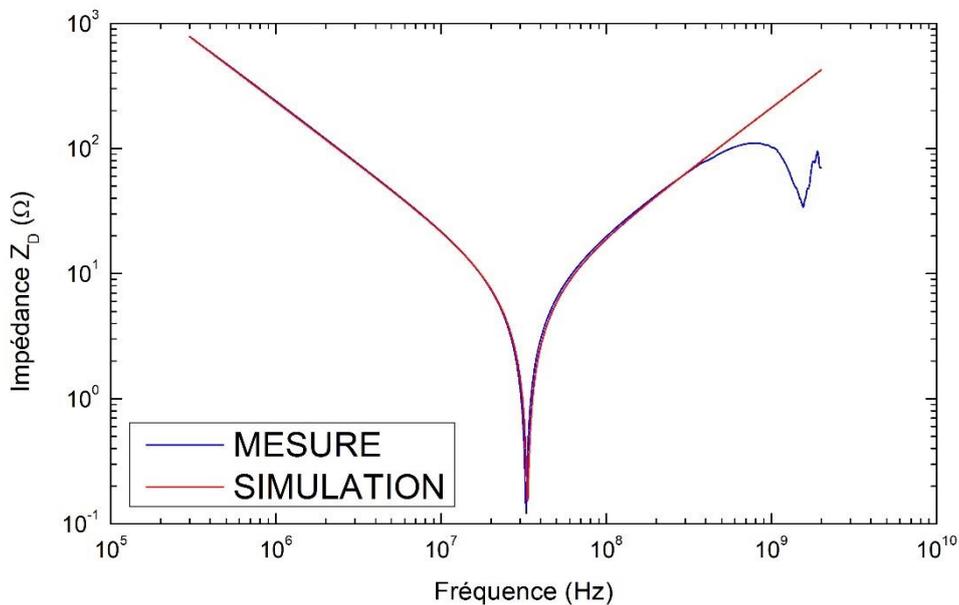


Figure II.21 – Comparaison simulation/mesure du schéma électrique équivalent à travers l'impédance Z_D

CHAPITRE II : Caractérisation en paramètres s d'une diode de puissance GaN en boîtier

Cette méthode de caractérisation unipolaire a été appliquée à plusieurs diodes en boîtier afin de valider notre méthodologie, à savoir les diodes de puissance GaN de calibre 6A et 15A. La différence de calibre permet en effet de vérifier que les lois d'échelles sont respectées. L'analyse complémentaire de diodes SiC de calibre 650V – 8A (STPSC8Ho65B et IDDDo4G65C6XTMA) encapsulées dans des boîtiers plus petits (DPAK & PGHDSOP-10-1) offre une validation additionnelle de la méthodologie développée. Ces mêmes diodes et leurs dispositifs de caractérisation associés sont visibles en figure II.22.



Figure II.22 – Diodes SiC et leurs dispositifs de caractérisations associés (a) STPSC8Ho65BD (b) IDDDo4G65C6XTMA1

Le tableau II.1 expose les résultats obtenus à travers 2 diodes GaN 6A, 2 diodes GaN 15A et 1 diode SiC 8A. En comparant les diodes GaN pour différents calibres, on remarque que les lois d'échelles sont respectées pour C_D et R_{AC} , l'ordre de grandeur extrait pour chacun de ces éléments pouvant s'expliquer par des considérations topologiques fournies par ST Microelectronics. De plus pour différents calibres L_D reste constant, tendant à valider notre approche dans la mesure où ces dispositifs sont encapsulés dans des boîtiers de même nature (TOP3). Finalement, l'extraction des éléments de la diode SiC montre une certaine cohérence quant à la valeur de l'inductance de broche, bien inférieure, pouvant notamment s'expliquer par la taille plus réduite du boîtier. Bien qu'une certaine imprécision semble impacter les valeurs de C_P extraites suite à l'application de la méthode d'épluchage, notamment à cause des ordres de grandeur engagé, la valeur plus élevée de C_P pour la diode SiC semble de nouveau corrélée à la taille son boîtier. Dans notre cas, pour des simulations jusqu'à 2GHz, l'impact de valeur de C_P est relativement mineur.

Caractéristiques	Composants	C_D (nF)	L_D (nH)	R_{AC} (m Ω)	C_P (pF)
650V – 6A (GaN)	D1	0.66	33.2	140	0.63
	D2	0.68	33.3	135	0.64
650V – 15A (GaN)	D4	2.81	30	48	0.71
	D5	2.69	30.1	45	0.73
650V – 8A (SiC)	STPSC8Ho65B	0.23	9.6	296	8.4

Tableau II.1 – Bilan des valeurs obtenues pour différentes diodes en utilisant la méthodologie décrite

Ces résultats nous permettent de conclure que la méthode d'extraction et les mises en équations semblent être validées. R_D , la résistance de contact Schottky, obtenue par optimisation, sera par la suite prise en compte à travers le générateur de courant lors de la modélisation linéaire : une approximation est ainsi suffisante pour le modèle linéaire. Afin de compléter la méthodologie proposée, une extraction du modèle linéaire à différents points de polarisation est nécessaire. La partie suivante présente les équipements nécessaires à cette étude.

III. 2 Caractérisation de puissance en paramètres S

III. 2. 1 Tés de polarisation

Une mesure en paramètres S de composants de puissance nécessite l'utilisation de tés de polarisation afin de ne pas limiter la caractérisation en tension et courant. Au sein de l'IEMN, des tés de polarisation spécifiques à la caractérisation de transistors de puissance GaN ont été développés [4]. Malgré leurs bonnes performances, une amélioration de leurs caractéristiques est nécessaire pour la caractérisation des diodes de puissance GaN. Une collaboration avec le fabricant *MC2Technologies* a ainsi permis le développement d'un té de polarisation spécifique, visible figure II.23.



Figure II.23 – Té de polarisation conçu par MC2technologies

Une amélioration des caractéristiques DC a ainsi permis d'obtenir un plus grand calibre en tension (jusqu'à 1000V) et en courant (jusqu'à 15A) garantissant ainsi d'obtenir la caractéristique complète des diodes GaN. Le té de polarisation permet également une caractérisation sur une plus large gamme de fréquence ; une comparaison des paramètres S_{12} est présentée figure II.24. La mesure du té de polarisation *MC2Technologies* valide sa plage de fréquence de 300kHz à 2GHz.

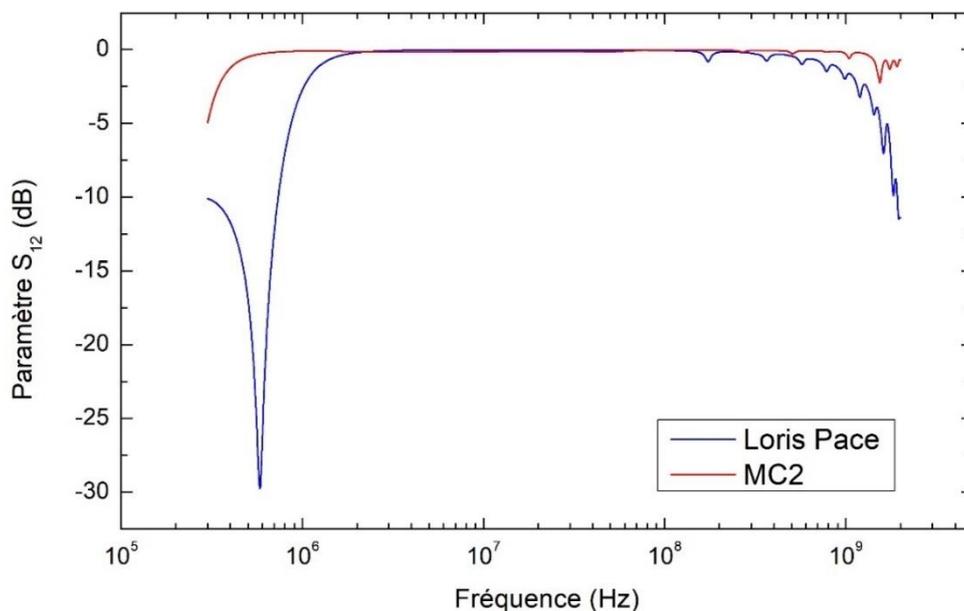


Figure II.24 – Comparatif paramètres S_{12} mesurés tés de polarisation [4] & MC2

CHAPITRE II : Caractérisation en paramètres s d'une diode de puissance GaN en boîtier

Enfin, une sensibilité à l'environnement due aux rayonnements électromagnétiques, affectant la mesure en paramètre S des composants, a été constatée sur les premiers tests de polarisation. Pour pallier ce problème, un blindage englobant le système de polarisation a également été réalisé afin de diminuer toutes perturbations électromagnétiques. Le dispositif de polarisation complet de la diode est représenté figure II.25.

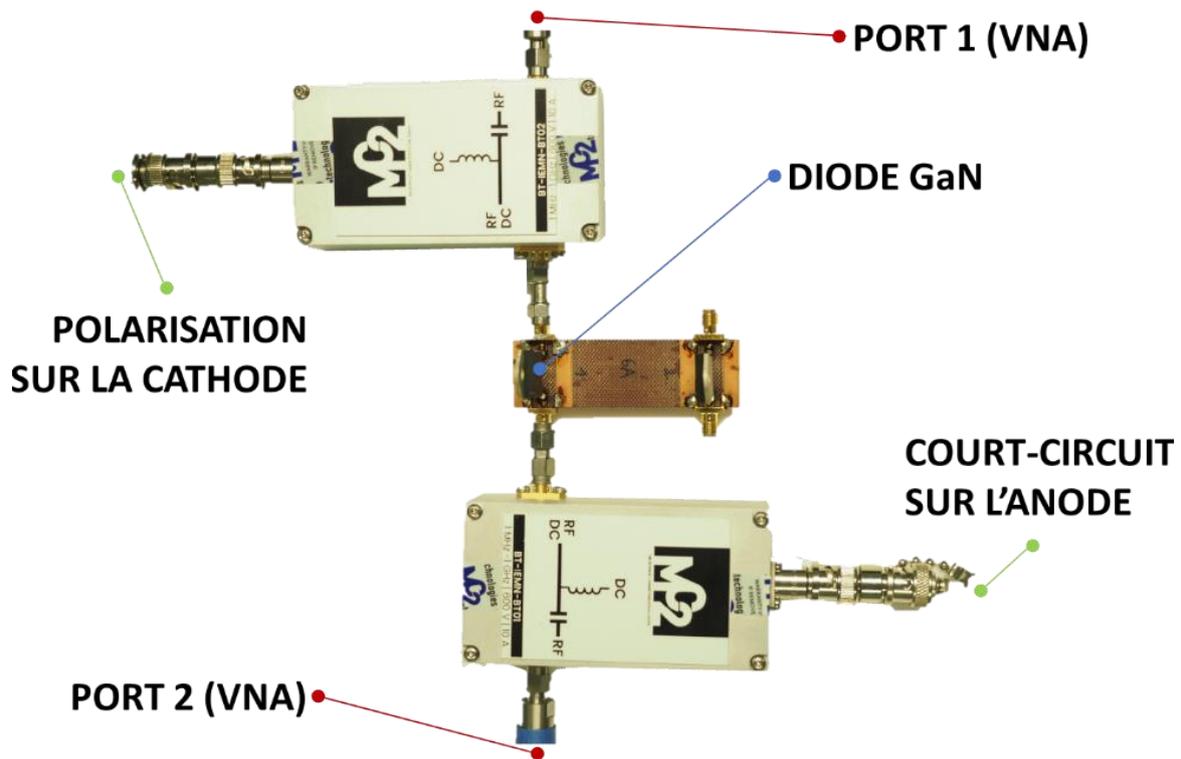


Figure II.25 – Dispositif pour polarisation et caractérisation des diodes GaN

Pour polariser la diode, l'alimentation ITECH IT6726C est utilisée : une tension V_{KA} positive est appliquée sur la cathode, l'anode est court-circuitée. Une calibration SOLT est effectuée en sortie (DC+RF) des tests de polarisation. Les mesures s'étendent jusqu'à 600V de 300kHz à 2GHz.

La même procédure d'épluchage à travers l'utilisation des standards est appliquée pour chaque polarisation suivie de la méthode d'extraction des éléments de la diode. De nouveau, un comparatif entre la mesure de l'impédance Z_D et la simulation du schéma électrique équivalent est effectué afin de valider cette méthodologie sur toute la plage de

tensions. Ainsi, une bonne concordance entre simulation et mesures est observable à travers la figure II.26 qui l'illustre pour quatre polarisations (0V, 10V, 100V et 600V).

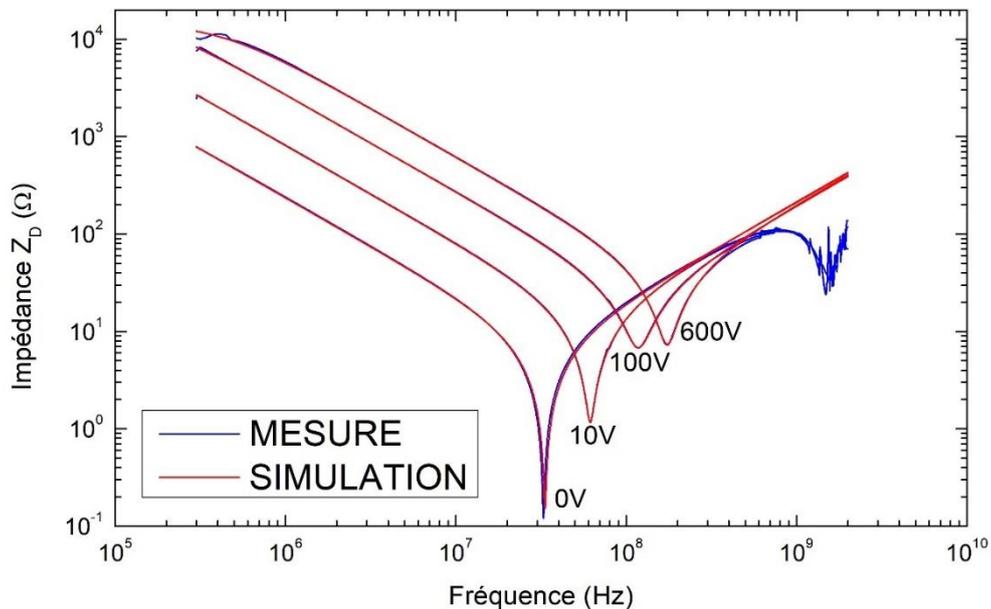


Figure II.26 – Comparaison simulation/mesure du schéma électrique équivalent à travers l'impédance Z_D pour différentes polarisations

Le système étant validé, une extension du modèle linéaire est présentée dans la partie suivante. Cette extension est nécessaire afin d'obtenir le modèle non linéaire mais permet également une nouvelle validation de la méthodologie proposée.

III. 2. 2 Extension du modèle linéaire à différentes polarisations

L'utilisation des tests de polarisation nous permet d'extraire les différents éléments de notre schéma équivalent pour une plage de tension comprise entre 0 et 600V : les courbes de C_P , L_D , R_{AC} et C_D sont ainsi exposées à travers les figures II.27, II.28, II.29 et II.31.

L'évolution de la capacité parasite C_P est quasiment constante pour l'ensemble des polarisations, variant autour de 0.75 pF. Sa valeur reste cependant liée aux techniques d'épluchage, les standards présentant une valeur de capacité d'un ordre de grandeur supplémentaire.

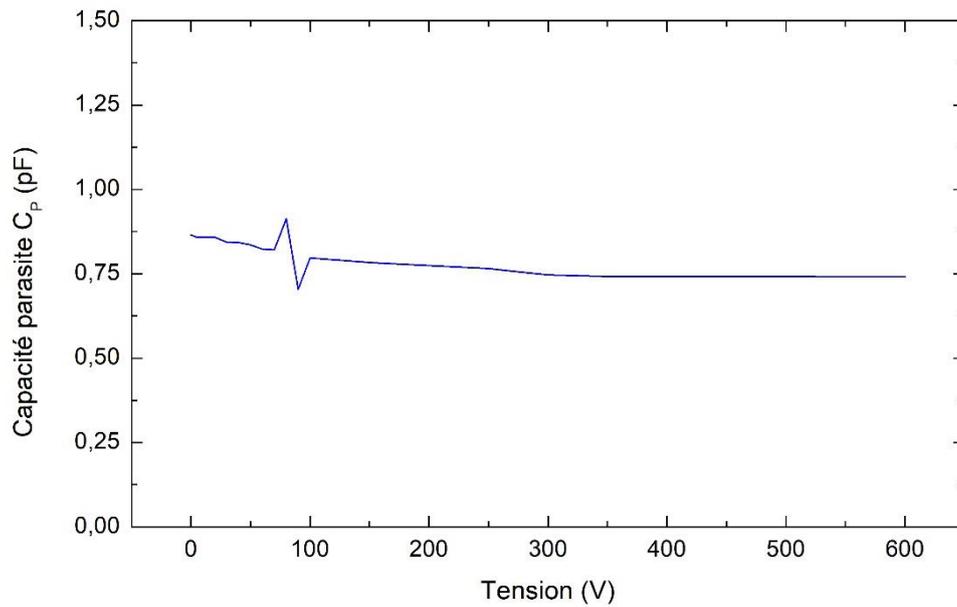


Figure II.27 – Évolution de la capacité parasite C_p en fonction la tension V_{KA}

La figure II.28 illustre l'évolution de l'inductance L_D en fonction de la tension V_{KA} . À différents points de polarisation L_D reste quasiment constante (30nH) ce qui conforte de nouveau la validité de notre méthode d'extraction.

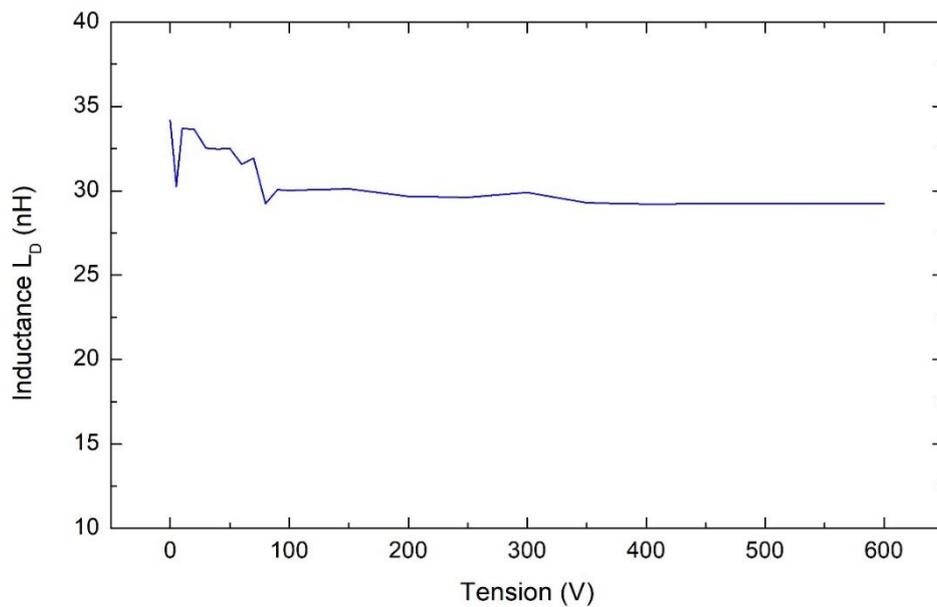


Figure II.28 – Évolution de l'inductance L_D en fonction la tension V_{KA}

La décroissance non linéaire de la capacité de jonction C_D en fonction de la tension (visible figure II.29) est cohérente avec le comportement décrit par les lois de la physique des composants [17], [18]. De plus, les phénomènes de plateau présent entre 0 et 50V peuvent s'expliquer par la présence de plaques de champs dans la technologie des diodes.

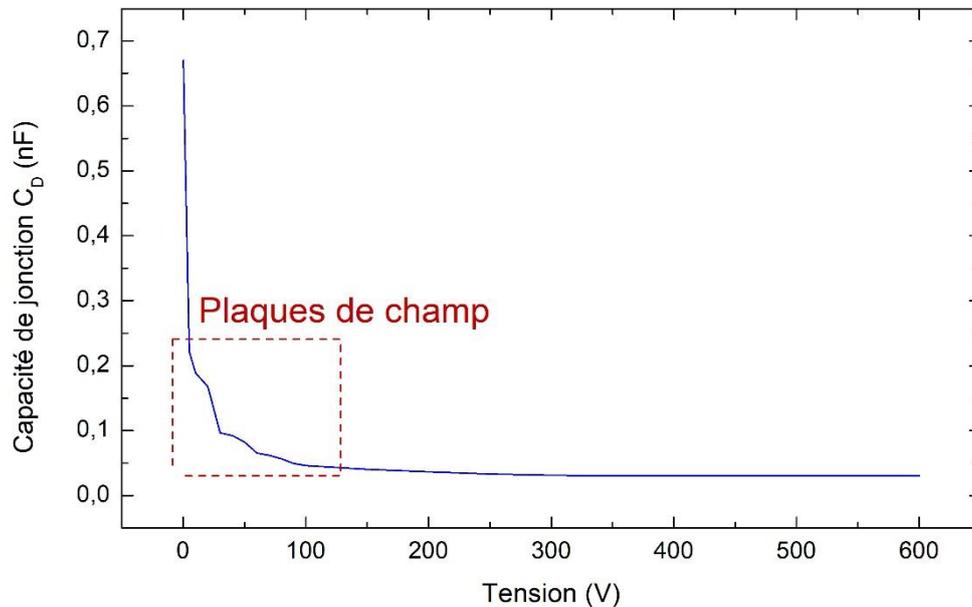


Figure II.29 – Évolution de capacité de jonction C_D en fonction la tension V_{KA}

Des mesures C-V complémentaires (figure II.30) effectuées de 0 à 500V, à l'aide d'un analyseur d'impédance KEITHLEY 4200-SCS (4210-CVU) et du B1505A, confirment notre extraction. Pour différentes fréquences, les valeurs obtenues sont équivalentes à celles obtenues par la mesure en paramètre S ce qui permet de valider notre méthodologie.

Finalement, la résistance d'accès R_{AC} , valeur d'impédance extraite à la résonance, croît en fonction de la tension. Ce phénomène s'explique notamment par une contribution de la résistance R_D loin d'être négligeable dûe à la décroissance de la capacité de jonction C_D . La figure II.31 représente ainsi l'impédance Z_D à la fréquence de résonance avec R_{AC} à $V_{KA} = 0V$ et $R_{AC} + R_D$ à $V_{KA} > 0 V$.

CHAPITRE II : Caractérisation en paramètres s d'une diode de puissance GaN en boîtier

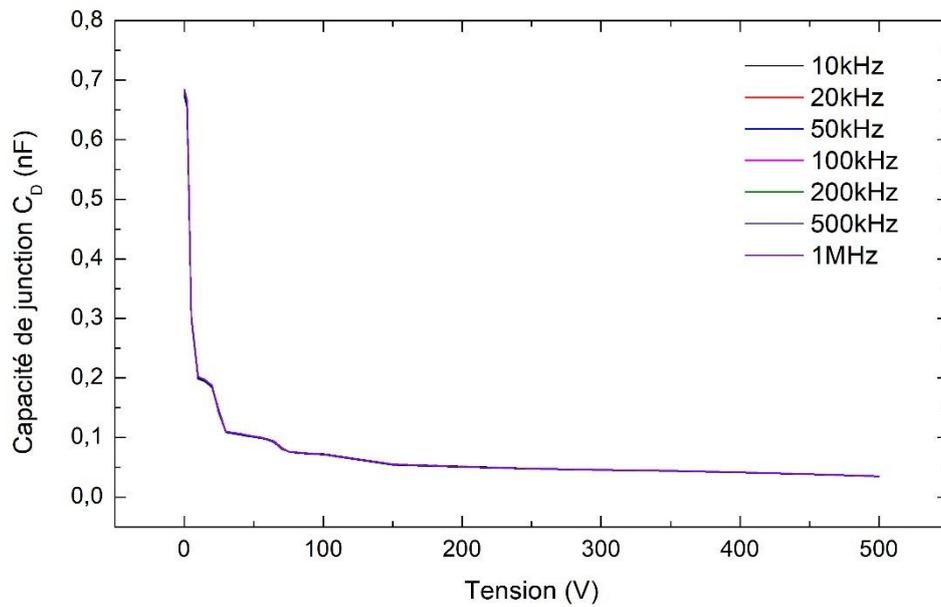


Figure II.30 – Évolution de capacité de jonction C_D en fonction la tension V_{KA}

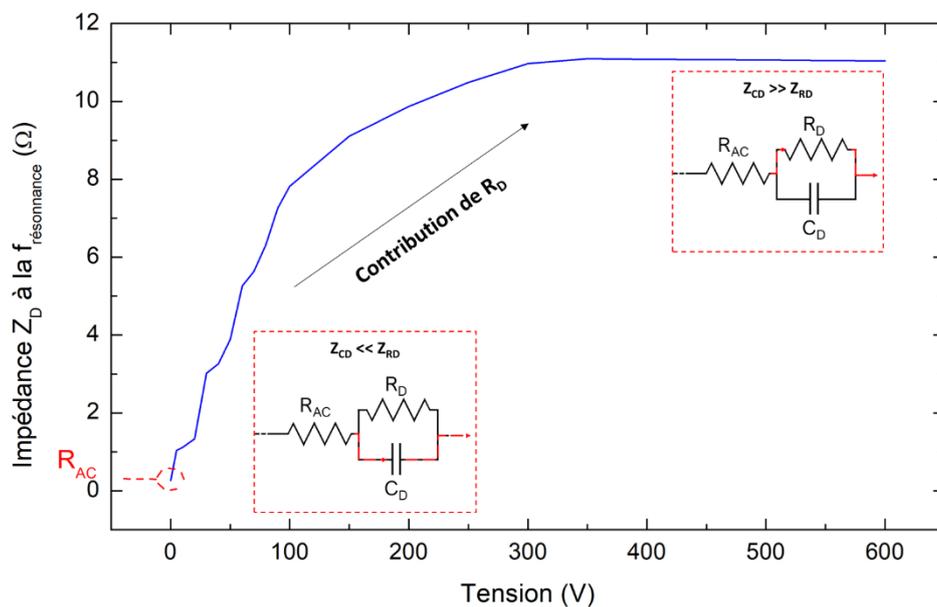


Figure II.31 – Évolution de résistance d'accès en fonction de la tension V_{KA}

L'utilisation du système de polarisation, ainsi validée, permet d'extraire précisément les différents éléments de la diode via la mesure en paramètre S et d'observer leurs évolutions en fonction de leurs polarisations.

Conclusion

Dans ce chapitre, une méthodologie d'extraction des éléments d'une diode de puissance GaN encapsulée a été décrite. Dans un premier temps, un système de caractérisation 50Ω spécifique à nos diodes a été développé ; une comparaison des simulations et des mesures a permis sa validation. Le développement d'une procédure de calibration, nécessaire à l'extraction des éléments parasites dus aux éléments d'accès (connecteur SMA – ligne) a été mis en place afin d'être dans le plan du composant. Des standards de calibration, en circuit-ouvert et court-circuit, et une méthode d'épluchage ont ainsi été conçus. Dans un second temps, une méthodologie d'extraction basée sur le schéma électrique équivalent a permis l'obtention des éléments de la diode pour un point de polarisation. Les valeurs extraites, cohérentes avec la technologie développée, montrent une bonne concordance avec le schéma électrique équivalent. Finalement, l'utilisation de cette méthodologie est étendue à plusieurs polarisations grâce à l'utilisation d'un té de polarisation spécifiquement conçu pour nos mesures. De nouveau, les résultats sont concordants, avec une valeur d'inductance de broches constante, une valeur de capacité de jonction décroissante, validée par des mesures C-V complémentaires. La valeur de la résistance d'accès, associée à la valeur de l'impédance à la fréquence de résonance, augmente avec la tension inverse. Ce phénomène s'explique par la contribution non-négligeable de la résistance dynamique R_D .

En complément de mesures IV, cette première caractérisation va permettre par la suite de construire un modèle non-linéaire de diode à travers l'ajout d'un générateur de courant et d'ainsi prendre en compte la résistance R_D . Une étude axée sur sa dégradation en fonction du stress en tension viendra compléter notre modèle afin de modéliser au mieux le comportement de la diode GaN.

BIBLIOGRAPHIE

- [1] Z.-N. Ariga, K. Wada, et T. Shimizu, « TDR Measurement Method for Voltage-Dependent Capacitance of Power Devices and Components », *IEEE Transactions on Power Electronics*, vol. 27, n° 7, p. 3444-3451, juill. 2012, doi: 10.1109/TPEL.2011.2181956.
- [2] Y. Liu, Z. Zhao, W. Wang, et J.-S. Lai, « Characterization and Extraction of Power Loop Stray Inductance With SiC Half-Bridge Power Module », *IEEE Transactions on Electron Devices*, vol. 67, n° 10, p. 4040-4045, oct. 2020, doi: 10.1109/TED.2019.2962571.
- [3] H. Jie, Z. Zhao, F. Fei, R. Simanjorang, et F. Sasongko, « A Survey of Impedance Measurement Methods in Power Electronics ».
- [4] L. Pace, « Caractérisation et Modélisation de Composants GaN pour la Conception de Convertisseurs Statiques Haute Fréquence », p. 159, 2019.
- [5] « 50376-2007-Defrance.pdf ». Consulté le: 4 février 2023. [En ligne]. Disponible sur: https://pepite-depot.univ-lille.fr/LIBRE/Th_Num/2007/50376-2007-Defrance.pdf
- [6] D. Frickey, « Conversions Between S, Z, Y, h, ABCD, and T Parameters which are Valid for Complex Source and Load Impedances », *Microwave Theory and Techniques, IEEE Transactions on*, vol. 42, p. 205-211, mars 1994, doi: 10.1109/22.275248.
- [7] B. Walker, *Make Accurate Impedance Measurements Using a VNA*. 2019.
- [8] M. K. Matters-Kammerer, L. Tripodi, R. van Langevelde, J. Cumana, et R. H. Jansen, « RF Characterization of Schottky Diodes in 65-nm CMOS », *IEEE Transactions on Electron Devices*, vol. 57, n° 5, p. 1063-1068, mai 2010, doi: 10.1109/TED.2010.2043402.
- [9] A. Y. Tang, V. Drakinskiy, K. Yhland, J. Stenarson, T. Bryllert, et J. Stake, « Analytical Extraction of a Schottky Diode Model From Broadband S-Parameters », *IEEE Transactions on Microwave Theory and Techniques*, vol. 61, n° 5, p. 1870-1878, mai 2013, doi: 10.1109/TMTT.2013.2251655.
- [10] « 50376-2015-Cutivet.pdf ». Consulté le: 13 février 2023. [En ligne]. Disponible sur: <https://pepite-depot.univ-lille.fr/LIBRE/EDSPI/2015/50376-2015-Cutivet.pdf>
- [11] L. Pace, N. Defrance, A. Videt, N. Idir, et J.-C. Dejaeger, « S-Parameter Characterization of GaN HEMT Power Transistors for High Frequency Modeling », in *PCIM Europe 2018; International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management*, juin 2018, p. 1-8.
- [12] J. Paleček, M. Vestenický, P. Vestenický, et J. Spalek, « Frequency Dependence Examination of PCB Material FR4 Relative Permittivity », *IFAC Proceedings Volumes*, vol. 46, n° 28, p. 90-94, 2013, doi: 10.3182/20130925-3-CZ-3023.00020.
- [13] I. Rosu, « Microstrip, Stripline, CPW, and SIW Design ».
- [14] W. Khelifi, « Modélisation multi-ports des transistors hyperfréquences », phdthesis, Université de Limoges, 2018. Consulté le: 21 février 2023. [En ligne]. Disponible sur: <https://theses.hal.science/tel-02057997>
- [15] T. Hirano, J. Hirokawa, et M. Ando, « Influence of the SMA connector and its modeling on electromagnetic simulation », *Microwave and Optical Technology Letters*, vol. 57, n° 9, p. 2168-2171, 2015, doi: 10.1002/mop.29304.

- [16] « 20- Resonance.pdf ». Consulté le: 28 février 2023. [En ligne]. Disponible sur: <https://drb-m.org/eb1/20-%20Resonance.pdf>
- [17] S. Dutta, « A simple method to measure the depletion capacitance of a Schottky junction diode », nov. 2019.
- [18] K. Zeljami, J. Gutiérrez, J. P. Pascual, T. Fernández, A. Tazón, et M. Boussois, « Characterization and Modeling of Schottky Diodes Up to 110 GHz for Use in Both Flip-Chip and Wire-Bonded Assembled Environments », *Progress In Electromagnetics Research*, vol. 131, janv. 2012, doi: 10.2528/PIER12071305.

CHAPITRE III : MODÉLISATION D'UNE DIODE DE PUISSANCE GAN EN BOÎTIER

I Introduction

Dans le but de mieux comprendre les phénomènes physiques impactant les performances des diodes GaN, le présent travail de recherche vise à développer un modèle non-linéaire électrothermique. Le chapitre décrit les techniques de modélisation mises en œuvre pour atteindre cet objectif.

La première partie du chapitre présente la modélisation des éléments non linéaires de la diode, la capacité de jonction et le générateur de courant, accompagnée d'un modèle thermique. Cette modélisation s'appuie sur les résultats de caractérisations statiques classiques présentées dans le chapitre précédent. Les modèles sont implémentés grâce au logiciel ADS, permettant de réaliser des simulations de composants et la validation du modèle électrothermique non linéaire de la diode. Pour vérifier le modèle développé, un test Double Pulse, spécifique à l'étude des performances de composants dans l'électronique de puissance, sera appliqué aux diodes GaN et comparé à la simulation.

La seconde partie du chapitre se concentre sur la détermination d'un modèle de pièges. Une étude de la résistance dynamique R_{ON} de la diode en fonction de la température, de la tension inverse et du temps offrira une meilleure compréhension des différentes origines possibles des pièges. En utilisant ces mêmes mesures, une optimisation du modèle de diode sera proposée afin de prendre en compte les effets des pièges en les implémentant via des cellules électriques du type RC. Enfin, des axes d'améliorations de nos travaux seront finalement exposés.

II Modélisation non linéaire

II. 1 Construction générale du modèle

La description des différents éléments du schéma équivalent, extraits dans le chapitre 2, est nécessaire à la construction du modèle non linéaire. Les éléments considérés comme linéaires tels que la capacité parasite C_P et l'inductance de broche L_D sont fixés à l'aide des valeurs préalablement extraites grâce aux mesures en paramètres S. Afin de simplifier la modélisation complète du modèle, les différents éléments (diode – thermique – pièges) sont hiérarchisés à travers différents blocs « composants » [1]. La figure III.1 représente ainsi l'ensemble du modèle en prenant en compte des paramètres thermiques et de pièges.

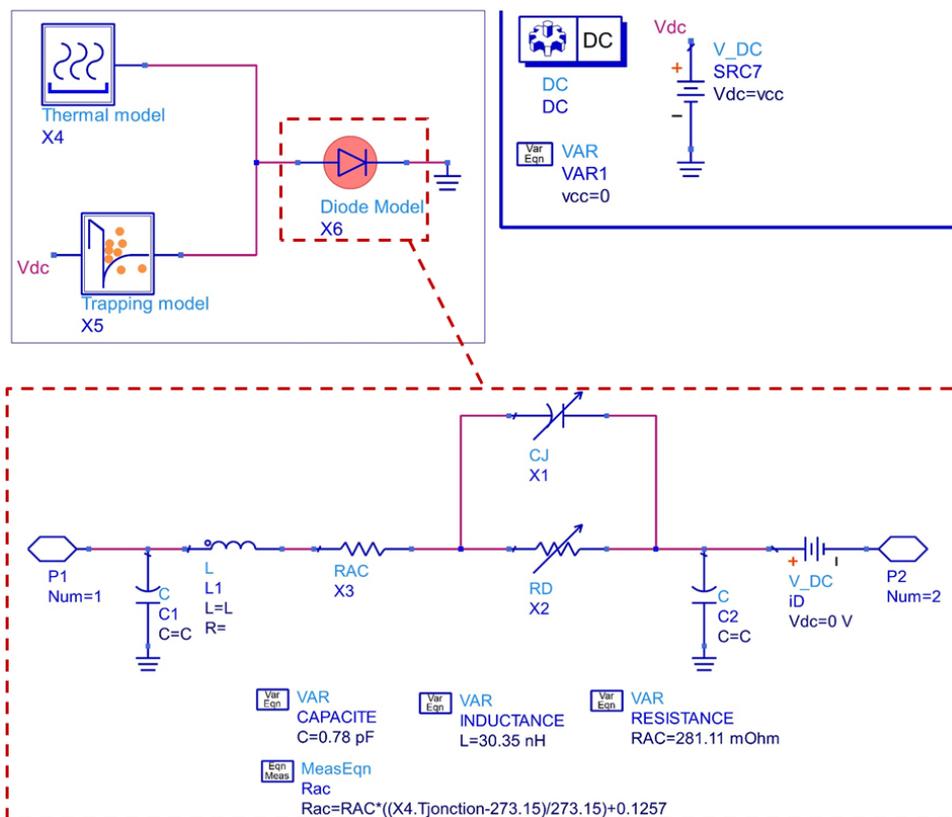


Figure III.1 – Circuit électrique équivalent non linéaire d'une diode GaN (ADS)

Dans la même figure, le modèle non linéaire de diode est également exposé dans l'encadré rouge. De la même manière, des blocs « composants » pour la capacité de

jonction C_J , le générateur de courant R_D et la résistance d'accès R_{AC} permettent une simplification visuelle du schéma équivalent. La résistance d'accès n'est pas définitivement fixée car dépendante de la thermique et fera dans la suite de ce chapitre l'objet d'ajustements complémentaires. La précision des simulations dans l'électronique de puissance est fortement dépendante de la modélisation des composants permettant la commutation. Afin de représenter le comportement dynamique de la diode GaN et ainsi son comportement électrique réel, des équations peuvent être utilisées afin de modéliser l'évolution du courant en fonction des différents éléments du schéma équivalent. Des équations physiques basée sur les caractéristiques électriques de la diode, telles que la tension de seuil, le courant de fuite inverse et la résistance dynamique, peuvent être utilisées et complétées à travers l'utilisation d'équations mathématiques pour modéliser des comportements spécifiques aux diodes étudiées.

Ainsi, en s'appuyant sur des équations empiriques (pour les capacités) ou physiques (pour le générateur de courant) décrivant les relations capacité-tension et courant-tension [2],[3] combinées à des paramètres d'ajustement adaptés aux diodes GaN, la modélisation de la capacité de jonction et du générateur de courant est proposée dans la suite du chapitre. Facteur clé pour les applications hautes fréquences, la modélisation précise de ces éléments offre une meilleure compréhension du comportement des diodes dans des conditions réelles de fonctionnement, en prenant en compte les effets non linéaires tel que la saturation ou la conductance inverse.

II. 2 Capacité de jonction

II. 2. 1 Construction du modèle

L'extraction de la capacité de jonction C_J par la mesure en paramètres S combinée à l'utilisation du té de polarisation nous a permis de visualiser son comportement sur l'ensemble de sa caractéristique. Cette partie propose ainsi de construire un modèle représentatif de la capacité de jonction et de son comportement sur une plage de tension comprise pour V_{KA} comprise entre 0 et 600V.

Plusieurs modèles et méthodes d'implémentation dans le logiciel de simulation peuvent être appliqués. L'auteur de [4] décrit deux méthodes : la modélisation à travers

la capacité totale C_t définie par l'équation III.1 (a) et la modélisation à travers la capacité locale C_d définie par l'équation III.1 (b). La capacité totale C_t s'applique dans le cas où la capacité est mesurée par une injection de charges ou lorsque la capacité totale est dérivée des propriétés diélectriques du matériau. Dans un cas plus général, notamment lorsqu'il s'agit d'extraire les capacités intrinsèques de composants actifs, la capacité sera vue comme la variation de charge consécutive à une variation de potentiels à ses terminaux. La capacité locale est applicable dans les cas où le condensateur est mesuré par un petit signal de test pour divers points de polarisation : cette méthode est privilégiée pour l'élaboration de notre modèle.

$$C_t(v) = \frac{Q(v)}{v} \quad (a)$$

$$C_d(v) = \frac{dQ(v)}{dv} \quad (b)$$

Équation III.1 – Équations de la capacité totale C_t (a) et capacité locale C_d (b)

En se basant sur la définition de la capacité, un modèle représentatif de son comportement peut être implanté à travers le logiciel ADS : on dérive ainsi dans un premier temps la tension aux bornes de la capacité que l'on récupère grâce à une source de courant i_{deriv} (équation III.2 (a)) pour finalement exprimer le courant à travers la capacité (équation III.2 (b)).

$$i_{\text{deriv}}(t) = \frac{dv(t)}{dt} \quad (a)$$

$$i_{\text{capacité}}(t) = C_j(v) \cdot i_{\text{deriv}}(t) \quad (b)$$

Équation III.2 – (a) Source de courant correspondant à la tension dérivée (b) Courant aux bornes de la capacité

Le schéma d'implémentation utilisé pour modéliser la capacité de jonction est présenté à travers la figure III.2. Grâce à l'utilisation de composants multiports appelés «

CHAPITRE III : Modélisation d'une diode de puissance GaN en boîtier

Symbolically Defined Device » (SDD) basés sur des équations non linéaires, il est possible d'implémenter sous ADS le modèle de capacité. Le SDD 2 ports, encadré en bleu, est utilisé pour dériver la tension appliquée aux bornes de la diode intrinsèque, son courant est récupéré à travers la source de courant i_{deriv} , encadré en rouge. Enfin à travers le SDD 1 port, encadré en vert, le courant aux bornes de la capacité est exprimé en s'appuyant sur la relation III.2 (b).

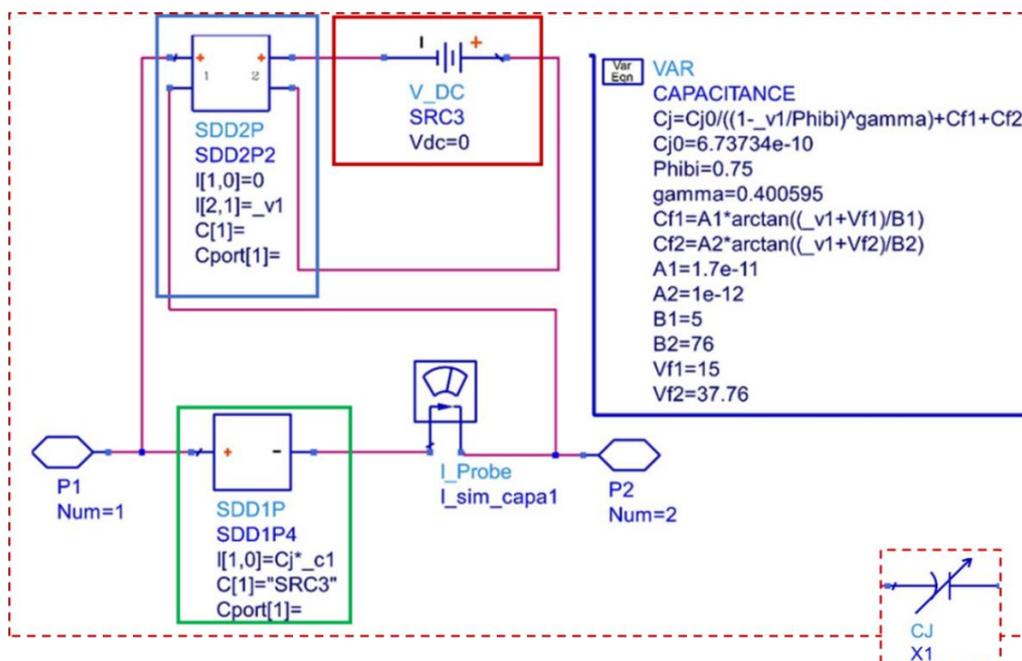


Figure III.2 – Schéma d'implémentation du modèle de la capacité de jonction (ADS)

L'expression de la capacité de la diode C_j s'exprime à travers l'équation III.3 (a) avec :

- C_{j0} , le paramètre correspondant à la capacité de jonction à 0V
- φ_{bi} le potentiel de jonction
- V_j la tension de jonction ($V_j > 0$)
- γ , l'exposant fonction du profil de dopage.

Les paramètres d'ajustement C_{f1} et C_{f2} exprimés à travers l'équation III.3 (b) sont ajoutés afin de modéliser l'effet des plaques de champs comme observé graphiquement dans le chapitre 2 (III.2.2).

$$C_j = \frac{C_{j0}}{\left(1 - \frac{V_j}{\phi_{bi}}\right)^\gamma} + C_{f1} + C_{f2} \quad (a)$$

$$C_{f1} = A_1 \tan^{-1}\left(\frac{V_j + V_{f1}}{B_1}\right); \quad C_{f2} = A_2 \tan^{-1}\left(\frac{V_j + V_{f2}}{B_2}\right) \quad (b)$$

Équation III.3 – Équation capacité de jonction C_j (a) ; Paramètres permettant la modélisation des effets dû aux plaques de champ (b)

II. 2. 2 Validation du modèle

On fixe dans un premier temps les paramètres de la capacité avec C_{j0} qui correspond à la valeur de la capacité de jonction à 0V, ϕ_b varie entre 0.5 et 1 eV et γ varie entre 0 et 1. Une première optimisation est effectuée. Les paramètres d'ajustements sont ensuite ajoutés puis optimisés.

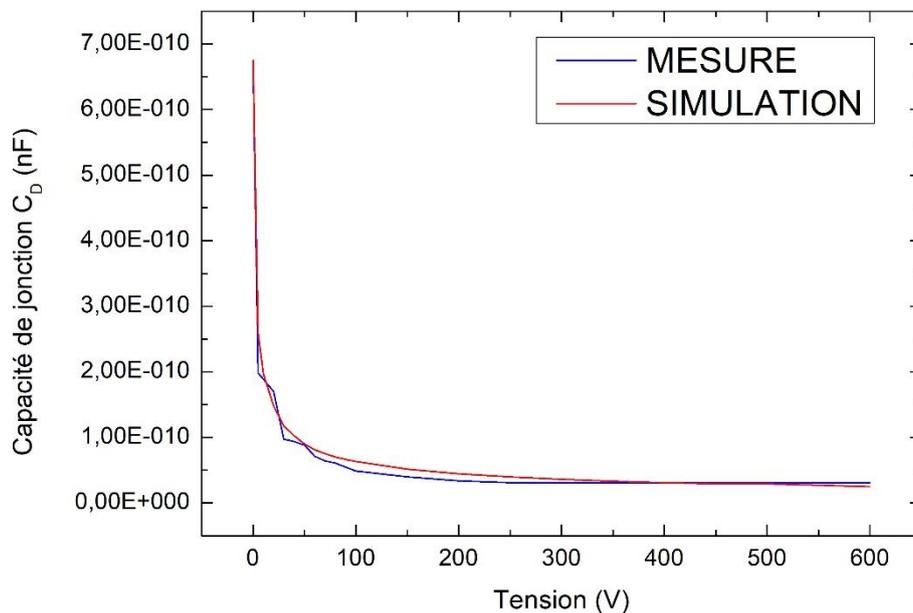


Figure III.3 – Comparaison du modèle de capacité de jonction aux mesures obtenues par paramètres S

La figure III.3 compare la simulation du modèle proposé pour la capacité de jonction aux mesures obtenues en paramètres S_{ij} pour les valeurs obtenues dans le

tableau III.1. Bien que valables pour une diode spécifique, ces valeurs varient d'une à l'autre mais restent significativement proche.

C_{j0} (nF)	ϕ_{bi} (eV)	γ	A_1 (pF)	A_1 (pF)	V_{F1} (V)	V_{F2} (V)	B_1 (V)	B_2 (V)
0.67	0.75	0.4	20	1	15	40	5	76

Tableau III.1 – Valeurs obtenues après optimisation pour la capacité de jonction

II. 3 Générateur de courant & résistance d'accès

II. 3. 1 Construction du modèle

Afin de compléter le modèle non linéaire, l'implémentation du générateur de courant est nécessaire. Dans ce sens, des mesures courant-tension ont été effectuées à l'aide de la SMU *Keysight B2902A* afin de modéliser le comportement de la diode à l'état passant. La figure III.6 présente la caractéristique pulsée courant-tension de la diode GaN jusqu'à 3A afin de minimiser les effets d'auto-échauffement : dans notre cas, une largeur d'impulsion choisie de 1 ms est suffisante pour limiter la décroissance du courant due à ces effets.

Ainsi, on se propose de modéliser le courant électrique qui traverse la diode en fonction de la tension appliquée à travers l'équation classique de Shockley [5], [6], exprimée à travers l'équation III.4 (a) avec :

- i_s , le courant de saturation, courant minimal qui traverse la diode lorsque la tension appliquée est nulle.
- q , la charge électrique de l'électron
- V_D , la tension appliquée à la diode
- η , le facteur d'émission, qui représente la quantité de porteurs de charge qui contribuent au courant électrique
- k , la constante de Boltzmann
- T , la température absolue

Enfin, le courant de saturation est donné par l'équation III.4 (b) avec :

CHAPITRE III : Modélisation d'une diode de puissance GaN en boîtier

- A, la constante de Richardson (ou constante d'émission thermoionique)
- S, la surface du composant
- ϕ_b , le potentiel de jonction

$$I = i_s(e^{qV_D/\eta.k.T} - 1) \quad (a)$$

$$i_s = A.T^2.S.e^{-q\phi_b/k.T} \quad (b)$$

Équation III.4 – (a) Courant aux bornes du générateur de courant (b) Courant de saturation

Le schéma d'implémentation utilisé pour modéliser le générateur de courant est présenté à travers la figure III.4 en utilisant de nouveau des composants multiports de type SDD. Le générateur de courant, exprimé à travers les précédentes équations, peut ainsi être ajouté au modèle non linéaire de la diode.

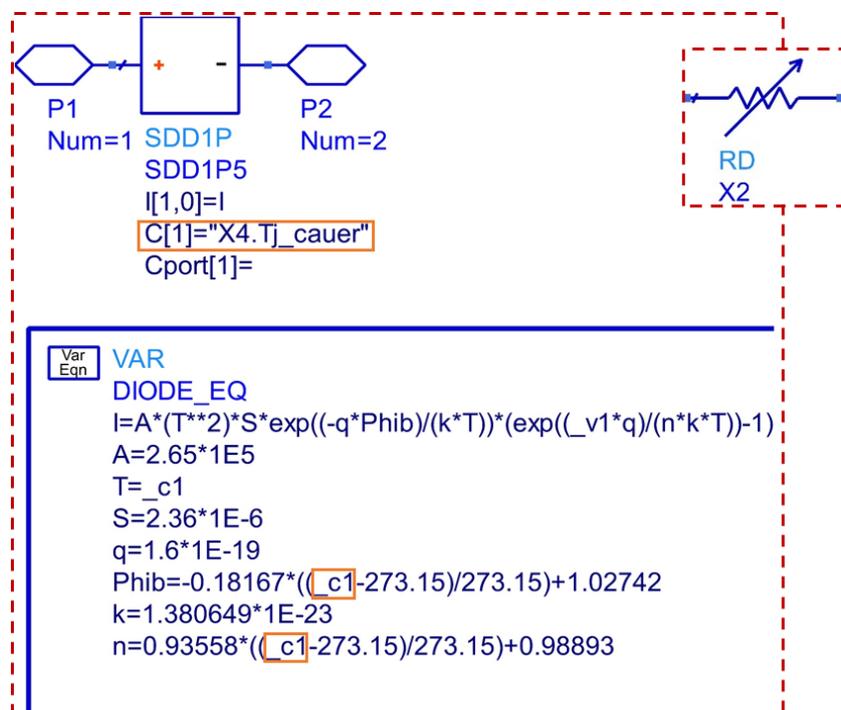


Figure III.4 – Schéma d'implémentation du modèle du générateur de courant (ADS)

CHAPITRE III : Modélisation d'une diode de puissance GaN en boîtier

En complément, un schéma d'implémentation du modèle de la résistance d'accès R_{AC} , visible en figure III.5, est ajouté au modèle de la diode.

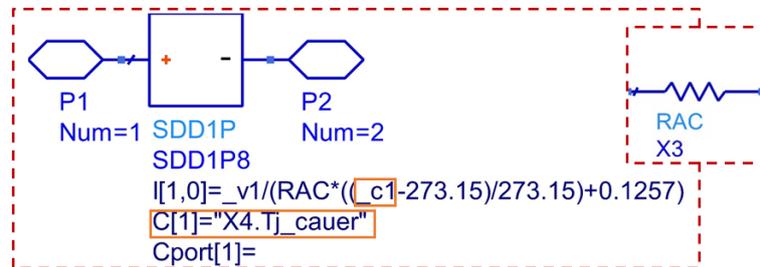


Figure III.5 – Schéma d'implémentation du modèle de la résistance d'accès R_{AC} (ADS)

La prise en compte des effets de la température (température ambiante – auto-échauffement) dans le générateur de courant et la résistance d'accès, nécessaire à la modélisation électrothermique des diodes fera l'objet d'une sous-partie dédiée (II.4) à la modélisation thermique. Une validation préliminaire du modèle électrique est cependant proposée afin de vérifier le bon comportement de la diode dans des conditions de température(s) idéalisées.

II. 3. 2 Validation du modèle

Les différents paramètres exposés lors de la construction du modèle sont pour certains fixés comme la constante de Richardson ($A=2.65 \cdot 10^5 \text{ A} \cdot \text{m}^{-2} \cdot \text{K}^{-2}$), la surface du composant ($S=2.36 \text{ mm}^2$) et la constante de Boltzmann ($k=1.38 \cdot 10^{-23} \text{ J} \cdot \text{K}^{-1}$), d'autres sont ajustés et permettent d'affiner le modèle en fonction des différents paramètres physiques appliqués. Ainsi, le potentiel de jonction ϕ_b varie entre 0.5 et 1 eV et le facteur d'émission η varie entre 1 et 2. Par optimisation, les différents paramètres sont ajustés afin d'obtenir des caractéristiques similaires à la mesure : la figure III.6 compare ainsi la caractérisation pulsée IV en mesure et en simulation pour une température ambiante $T_{amb} = 20^\circ\text{C}$. Une bonne corrélation entre mesure et simulation est observée et permet ainsi une première validation du comportement de notre modèle de diode.

CHAPITRE III : Modélisation d'une diode de puissance GaN en boîtier

La prochaine partie présente l'implémentation du modèle thermique à travers sa construction, la mise en équation des paramètres dépendants de la température et finalement, sa validation.

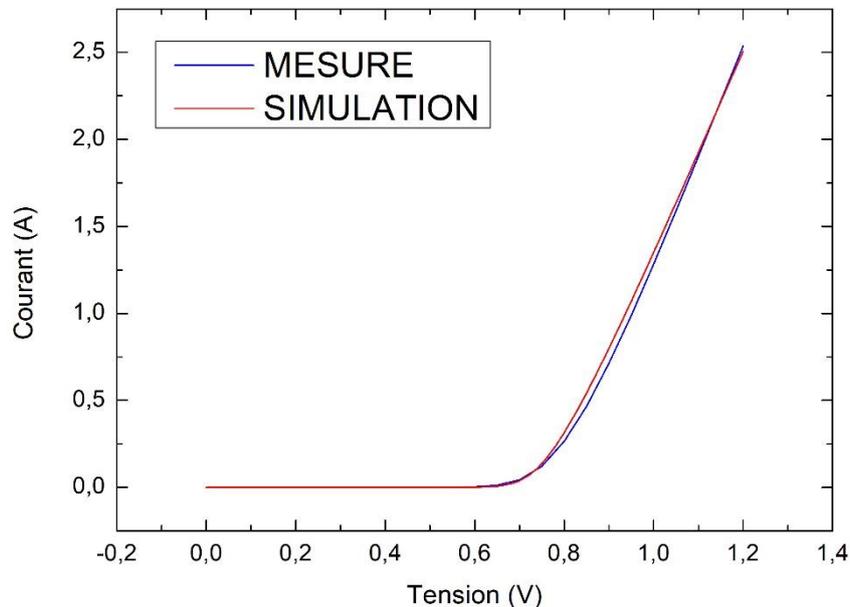


Figure III.6 – Caractéristique pulsée courant-tension à $T_{amb} = 20^{\circ}\text{C}$ (diode GaN 6A)

II. 4 Modélisation thermique

II. 4. 1 Construction du modèle

Un modèle thermique de composant de puissance est un modèle qui permet de prédire la température d'un composant électronique de puissance en fonction de sa puissance dissipée, de ses caractéristiques thermiques, et des conditions ambiantes. Les composants de puissance tels que les diodes GaN sont des composants électroniques qui peuvent dissiper de grandes quantités de puissance et ainsi générer de la chaleur pendant leur fonctionnement nominal en raison de l'auto-échauffement, ce qui fait que la température des zones critiques est beaucoup plus élevée que la température ambiante. Cela affecte non seulement la fiabilité, mais c'est aussi un facteur clé qui réduit la durée de vie de l'équipement [7]. Les modèles thermiques de composants de puissance sont utilisés pour simuler et optimiser la dissipation thermique des composants électroniques de puissance, afin de garantir leur bon fonctionnement et leur durée de vie.

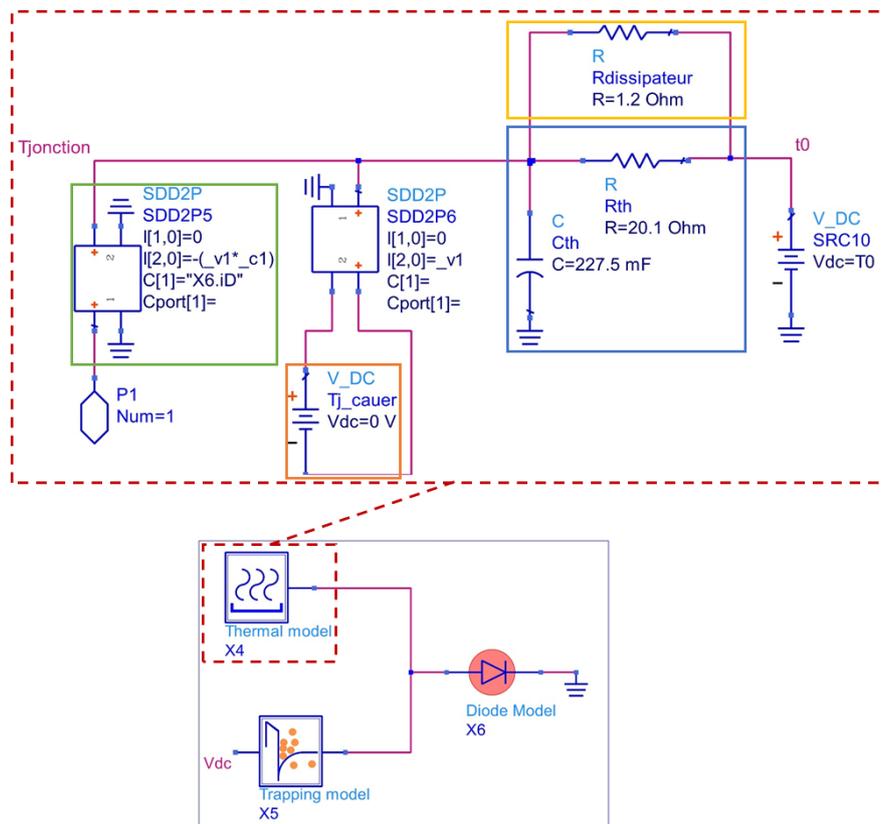


Figure III.7 – Schéma d'implémentation du modèle thermique (ADS)

La figure III.7 expose l'implémentation du modèle thermique. La puissance dissipée (encadré vert) dans la diode alimente le circuit thermique (encadré bleu), la température de jonction (encadré orange) est récupérée puis injectée dans les éléments thermo-dépendants, à savoir le générateur de courant, visible en figure III.4, et la résistance d'accès, visible en figure III.5.

Parmi les modèles thermiques, on peut citer les modèles de Foster et de Cauer [8], présentés en figure III.8. Le modèle de Foster est généralement privilégié pour sa simplicité d'utilisation, mais les différents réseaux RC qui en résultent n'ont pas de signification physique directe et ne servent qu'à des fins de modélisation. De plus, ce modèle ne peut pas être divisé ni interconnecté, ce qui complique l'ajout d'un réseau modélisant un dissipateur thermique. Le modèle de Cauer consiste également en un réseau RC mais les capacités thermiques sont tous connectés à la masse thermique, c'est-à-dire à la température ambiante. De cette manière, les réseaux du modèle de

CHAPITRE III : Modélisation d'une diode de puissance GaN en boîtier

Cauer peuvent avoir une signification physique et ainsi représenter les différents éléments du composants modélisés [9]. De plus, ce modèle rend possible l'ajout de réseau RC afin de modéliser le dissipateur thermique. Dans le cadre de nos recherches, le modèle thermique de Cauer est choisi pour faciliter l'interprétation physique de la diode et simplifier l'ajout de réseau RC complémentaire tel que le modèle d'un dissipateur thermique.

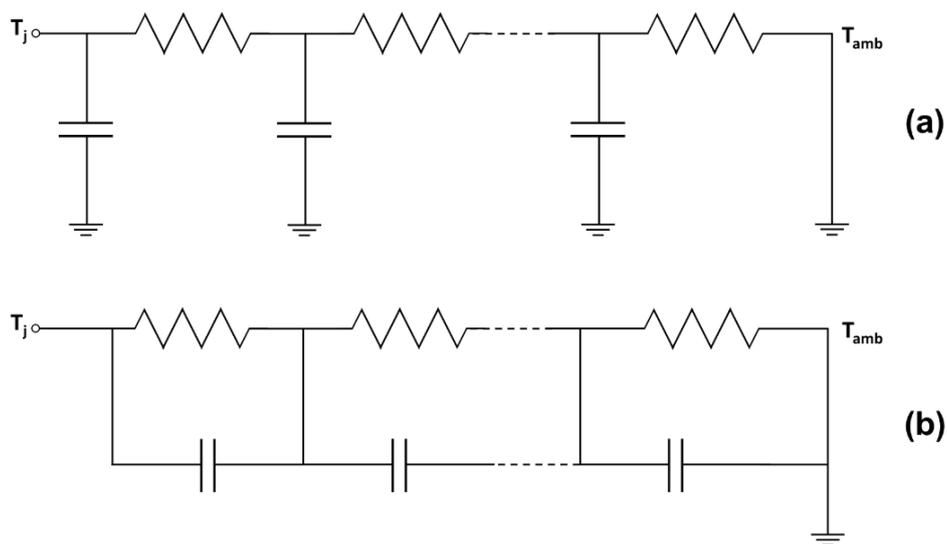


Figure III.8 – Modèle thermique de Cauer (a) ; de Foster (b)

Les performances des composants électroniques de puissance sont affectées par les changements de température ambiante : plusieurs éléments de la diode tel que le générateur de courant et la résistance d'accès, nécessitent d'être ainsi ajustés afin de simuler de manière viable son comportement. Afin de faire varier la température, une résistance chauffante est utilisée et disposée directement sur la diode (comme illustré dans la section III.1.3, en figure III.17) : par conduction thermique, elle agit comme un dissipateur qu'il est nécessaire d'intégrer à notre modèle. En parallèle du réseau RC, modélisant l'auto-échauffement, la résistance $R_{DISSIPATEUR}$ (figure III.7), encadrée en jaune, est ainsi ajoutée et représente la résistance thermique utilisée dans le cadre de nos travaux. En ajustant sa valeur, cette résistance peut offrir un modèle simplifié du dissipateur thermique [10] dans le cadre de la simulation du convertisseur.

CHAPITRE III : Modélisation d'une diode de puissance GaN en boîtier

À l'aide du dispositif présenté, des mesures I-V pour différentes températures ambiantes, de 20°C à 150°C, sont ainsi réalisées et visibles figure III.11. Cette même figure expose le fait que la valeur de la résistance de la diode augmente avec la température, ce qui est un phénomène typique affectant les dispositifs unipolaires. En effet, l'augmentation de la température entraîne une diminution significative de la mobilité des électrons [11].

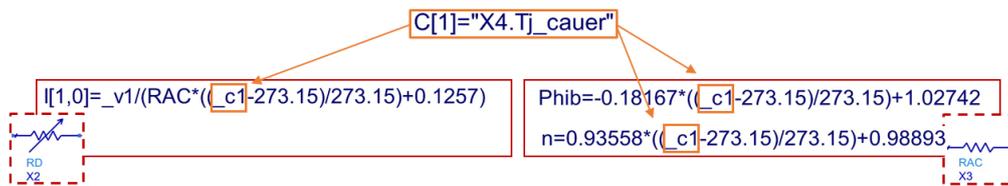


Figure III.9 – Implémentation des paramètres thermiques dans les équations de la résistance d'accès R_{AC} et du générateur de courant R_D

Les valeurs des résistances extraites dans la partie linéaire pour les différentes températures peuvent être considérées comme associées aux valeurs de la résistance d'accès R_{AC} : une équation, visible figure III.9, reliant l'évolution de R_{AC} en fonction de la température est ainsi proposée et implantée dans le modèle. Enfin, en optimisant le potentiel de jonction ϕ_b et le facteur d'émission η , une procédure équivalente est proposée et des équations liant ces paramètres à la température sont également implémentées dans le modèle du générateur de courant, visible dans la même figure. Pour une meilleure compréhension de l'intégration du modèle thermique dans les paramètres de la diode, il est possible de se reporter aux précédentes figure III.4 et III.5 pour le générateur de courant et pour la résistance d'accès.

II. 4. 2 Validation du modèle

On propose dans cette partie de vérifier le bon fonctionnement du modèle thermique. Dans un premier temps, notre travail se concentre sur l'effet d'auto-échauffement de la diode. En utilisant à nouveau la SMU *Keysight B2902A* [12], des mesures I-V sont de nouveau effectuées avec pour objectif d'observer cet effet. Pour cette

CHAPITRE III : Modélisation d'une diode de puissance GaN en boîtier

raison, des largeurs d'impulsions relativement longues (20 s) sont appliquées sur la diode GaN à température ambiante $T_{amb}=20^{\circ}\text{C}$. En parallèle, l'action de la résistance chauffante agissant comme un dissipateur thermique doit être prise en compte ; pour cette raison, la mesure est effectuée avec et sans résistance chauffante. La figure III.10 expose ainsi les résultats obtenus. En mesure, l'auto-échauffement est visible à travers la courbe sans résistance chauffante : dès 700 mV, une décroissance de la caractéristique I-V est présente et s'accroît autour de 1 V. Malgré les mêmes conditions de mesure, la résistance chauffante masque cet effet.

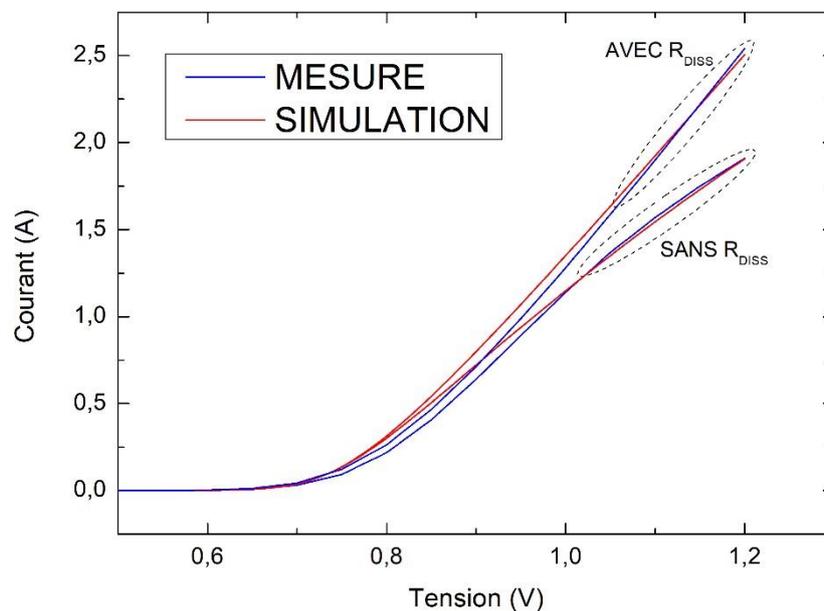


Figure III.10 – Caractéristique continue courant-tension, avec et sans résistance thermique, en simulation (rouge) et en mesure (bleu)

Le modèle précédemment décrit est simulé et optimisé à travers les différents paramètres thermiques du modèle de Cauer, à savoir sa résistance R_{th} et sa capacité C_{th} . La résistance R_{DISS} est utilisée pour modéliser la résistance chauffante et ne fait donc pas partie à part entière du modèle de la diode. Selon les conditions de mesure, il peut être cependant nécessaire de l'ajouter, sa modélisation est donc indispensable. L'ordre de grandeur des valeurs obtenues pour le réseau RC semble cohérent par rapport à des modèles constructeurs [13], [14] avec un $R_{th} = 24^{\circ}\text{C/W}$ et un $C_{th} = 197\text{ J/}^{\circ}\text{C}$. L'ordre de

CHAPITRE III : Modélisation d'une diode de puissance GaN en boîtier

grandeur obtenue pour la résistance thermique ($R_{\text{diss}} = 10 \text{ °C/W}$) semble cohérent avec la conductivité thermique du laiton ($125\text{W}\cdot\text{m}^{-1}\cdot\text{K}^{-1}$) et son volume.

L'utilisation d'un modèle de Cauer constitué d'une cellule RC pour le circuit thermique est globalement suffisant pour décrire l'évolution de l'impédance thermique pour notre modèle de diode. Afin d'ajuster le modèle, l'ajout de cellules complémentaires est envisageable.

Afin de continuer la validation du modèle thermique proposé, il est nécessaire de vérifier le bon comportement des mesures caractéristiques I-V à différentes températures ambiantes. En figure III.11, les simulations sont comparées aux mesures : une bonne corrélation générale est observée et permet d'ainsi de valider les équations proposées à la fois pour la résistance d'accès R_{AC} et le générateur de courant (ϕ_b, η). Des différences entre mesures et simulation restent observables et peuvent être dues aux erreurs de mesures et notamment à des variations non-contrôlées de la température ambiante (et aussi reproductibilité relative des données issues des mesures).

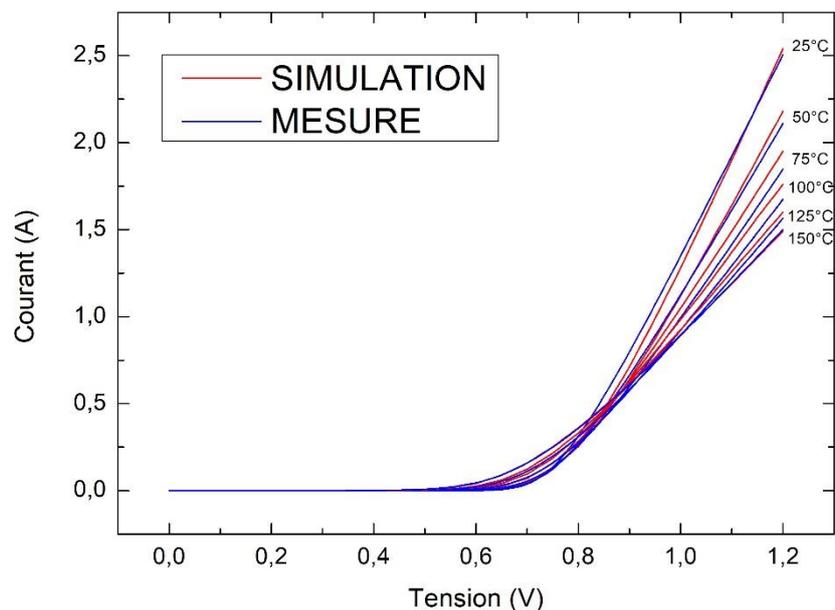


Figure III.11 – Caractéristique continue courant-tension pour différentes températures en simulation (rouge) et en mesure (bleu)

À travers cette partie, la modélisation électrothermique complète de la diode a été présentée. Elle repose sur l'association du modèle de la capacité de jonction, de la

résistance d'accès et du générateur de courant complétement par un modèle thermique. Cette modélisation permet de prédire le comportement de la diode dans des conditions électriques et thermiques données. Afin de vérifier la cohérence du modèle de diode GaN, la simulation d'une commutation Double Pulse est comparée aux résultats expérimentaux réalisées au *Laboratoire d'électrotechnique et d'électronique de puissance (L2EP)*.

II. 5 Validation du modèle en commutation

II. 5. 1 Banc de mesure Double Pulse

Afin d'analyser le comportement du modèle en régime dynamique de commutation, un circuit de test Double Pulse est utilisé. En électronique de puissance, cette technique est largement conduite pour caractériser les composants et permet d'obtenir les courbes de commutation du DUT lors de sa mise en conduction et de son blocage, tout en évitant les problèmes d'auto-échauffement [15]. Le schéma électrique du banc de test est présenté en figure III.12. Bien que cette technique ne permette pas à elle seule de déterminer le modèle de la diode, elle permet cependant d'analyser son comportement en commutation.

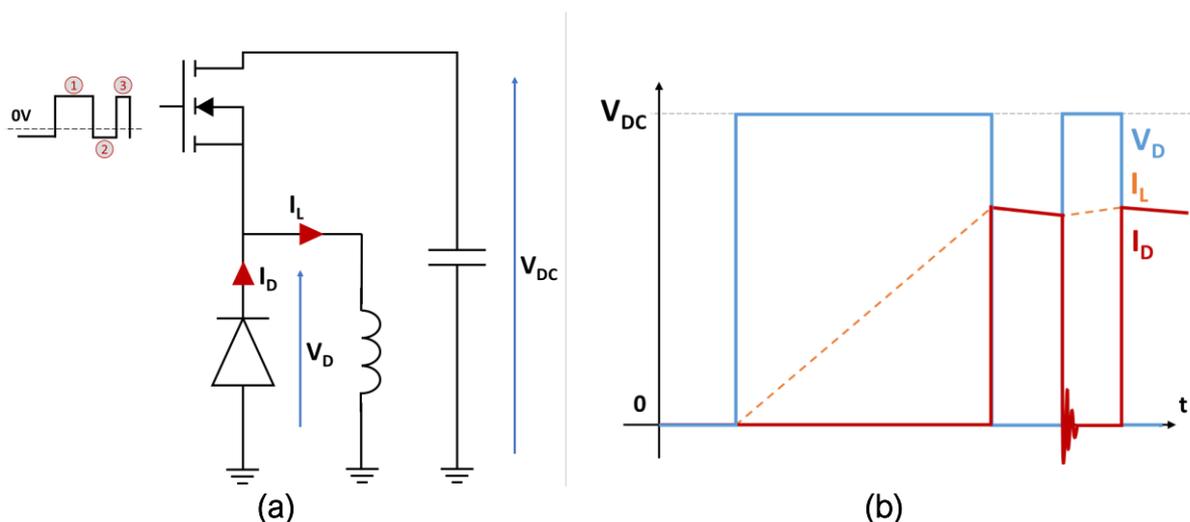


Figure III.12 – Schéma électrique du banc de caractérisation Double Pulse (a) Forme d'ondes simplifiées du courant I_L (orange), I_D (rouge) et de la tension V_D (bleu) (b)

Un circuit Double Pulse conçu au L2EP a ainsi été utilisé pour confronter les résultats de simulation aux résultats expérimentaux : il est constitué d'un transistor GaN

HEMT de chez GaN System (GS66502B), d'une charge inductive de 78 μH , d'une charge résistive de 50 Ω , d'un condensateur de filtrage de 3,3 μF en parallèle d'un condensateur de découplage de 100nF ainsi que d'un shunt de 25m Ω pour la mesure du courant. Tous ces éléments sont importés via leurs modèles sous ADS afin de simuler le comportement de la diode. La partie suivante présente les résultats obtenus.

II. 5. 2 Analyse des résultats

La figure III.13 présente les résultats expérimentaux, la figure III.14 présente les résultats en simulation avec la courbe de tension (bleu) et la courbe de courant (rouge). Au stade actuel, la comparaison entre la simulation et la mesure ne permet pas de valider le modèle de diode proposé. Bien que les fréquences des oscillations soient globalement retrouvées, le coefficient d'amortissement en simulation est sous-estimé.

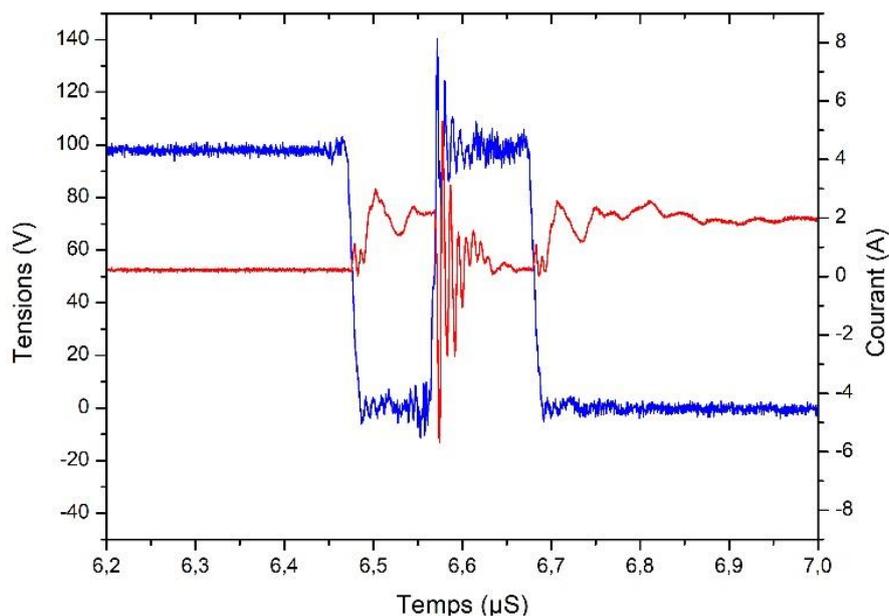


Figure III.13 – Mesure double pulse test (100V – 2A)

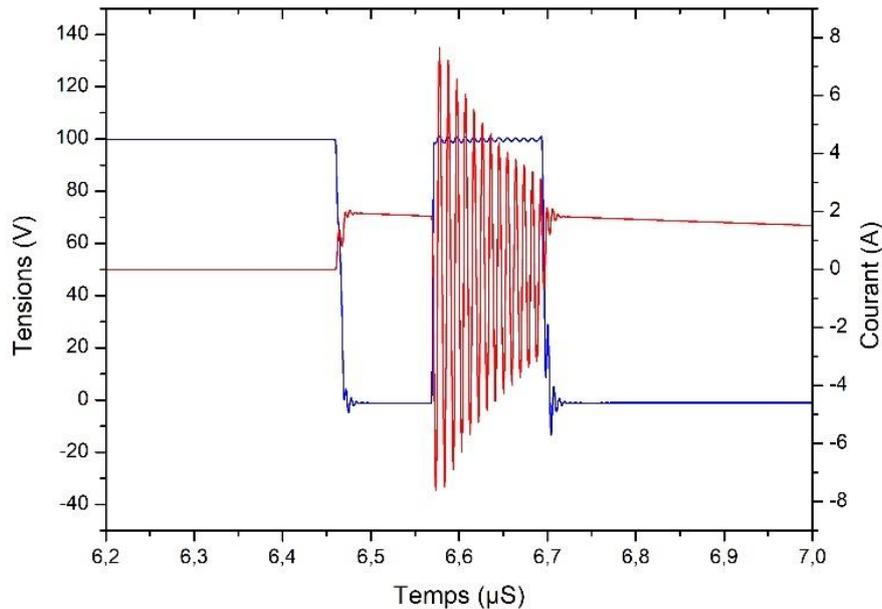


Figure III.14 – Simulation double pulse test (100V – 2A)

La prise en compte de tous les éléments du circuit de test et de son environnement est nécessaire pour une modélisation précise du circuit de test. Dans cette optique, plusieurs modèles doivent être implantés tel que :

- Le PCB permettant d'extraire les inductances parasites résultantes des mailles de commutation.
- Le transistor et son driver via leur modèle constructeur, permettant la prise en compte précise des temps de montée et de descente.
- Les composants passifs tels que la bobine équivalente, les condensateurs du bus et la charge, via l'importation du modèle constructeur ou la mesure en paramètre S.
- Les éléments de mesures tels que le shunt de courants et sonde de mesure de tension.

III Optimisation du modèle : étude de pièges

III. 1 Méthodologie développée

III. 1. 1 Objectif de l'étude

Affectant considérablement les performances des dispositifs GaN, les fabricants se doivent de prendre les effets de piégeage dans leurs modèles à la fois pour prédire le comportement des composants dans différentes conditions de fonctionnement mais également pour mieux comprendre les mécanismes sous-jacents de ces défauts. Une meilleure connaissance des pièges dans le GaN peut en effet aider à développer des techniques de fabrication et de traitement permettant de minimiser leurs impacts. En somme, l'étude des pièges dans le GaN est importante pour améliorer la qualité et les performances des dispositifs électroniques à base de ce matériau, ce qui est crucial pour de nombreuses applications industrielles et technologiques.

De nombreux articles scientifiques ont cherché à modéliser les effets de pièges dans l'électronique de puissance à base de GaN [16]–[20]. Cependant ces mêmes études se concentrent essentiellement sur les transistors GaN HEMT. À travers le développement d'un banc de mesure dédié, une étude centrée sur l'origine des pièges dans les diodes GaN est proposée. Ces mêmes travaux permettront de compléter le modèle des diodes en prenant en compte les effets de pièges.

III. 1. 2 Protocole suivi

En s'appuyant sur des travaux similaires, appliqués pour des transistors GaN HEMT [19], [20], un protocole d'étude est présenté figure III.15 ; il peut être divisé en deux phases principales :

- La phase de stress, où une tension inverse est appliquée pendant une durée fixe correspondant à l'état OFF. Pendant cette phase, en fonction du temps de stress et de la cinétique de Shockley-Read-Hall (SRH), une charge nette donnée est piégée dans les niveaux profonds ou peu profonds dans la bande interdite.

CHAPITRE III : Modélisation d'une diode de puissance GaN en boîtier

- La phase de récupération, où le comportement de la diode en condition directe est observé correspondant à l'état ON. Pendant cette phase, un mécanisme de dépiégeage se produit et l'émission de charges précédemment piégées est maintenant observable.

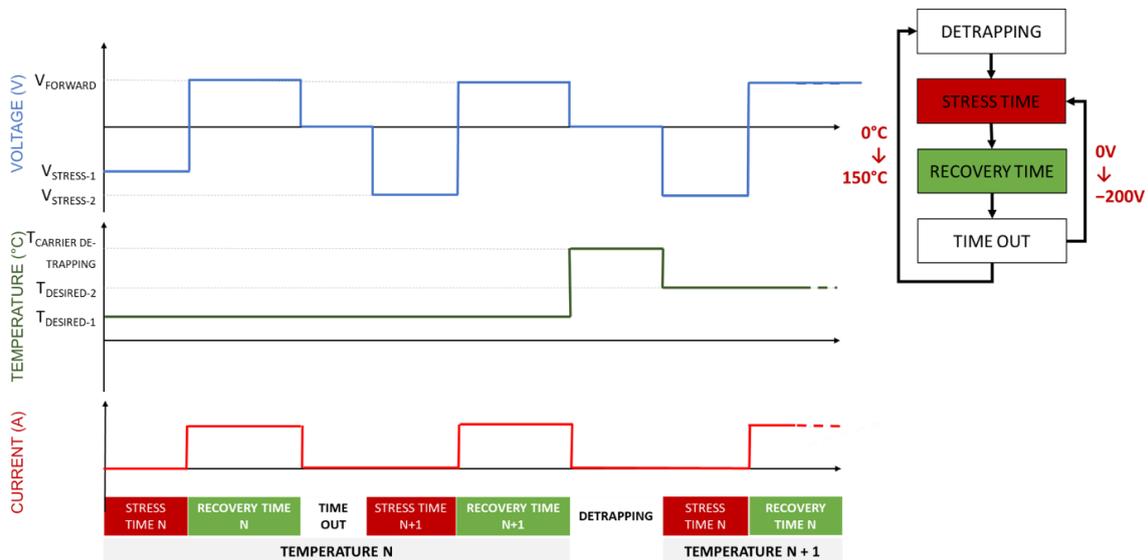


Figure III.15 – Protocole de mesure pour l'étude des pièges avec la tension (en bleu), la température (en vert) et le courant (en rouge)

Afin d'éviter les phénomènes cumulatifs et de maintenir les conditions de mesure de la diode à l'état nominal, une étape de « dé-piégeage accéléré » des porteurs est effectuée entre chaque campagne en plaçant les dispositifs sous tests en étuve à température contrôlée. Comme le montrent les auteurs des articles [20], [21], ce processus de chauffage permet d'accélérer le processus de dépiégeage ; les niveaux d'énergie concernés sont donnés par les statistiques SRH. La constante de temps de dépiégeage τ pour différentes températures peut être déterminée avec l'équation III.5 comme montré à travers la figure III.16.

$$\tau = \frac{1}{v_{th} \sigma_{th} N_c} e^{\frac{E_T}{kT}}$$

Équation III.5 – Constante de temps d'émission τ au niveau de la bande interdite de GaN en fonction de l'énergie de piégeage E_T (basée sur le modèle statistique de Shockley-Read-Hall présenté dans [21])."

CHAPITRE III : Modélisation d'une diode de puissance GaN en boîtier

E_T représente le niveau d'énergie de piégeage, v_{th} est la vitesse thermique des électrons, σ_{th} est la section efficace de diffusion, N_C est la densité d'états dans la bande de conduction, k est la constante de Boltzmann, q est la charge élémentaire et T est la température. Ces différents paramètres sont choisis en fonction de la littérature actuelle pour le GaN. Par exemple, l'auteur de [22] donne une valeur pour la vitesse thermique des porteurs de charge variant de $2,43 \times 10^5$ à 3×10^5 m/s en fonction de la température. Dans [23], l'auteur donne la valeur de la densité d'états effective de la bande de conduction à $2,3 \times 10^{18}$ cm⁻³ à 300K.

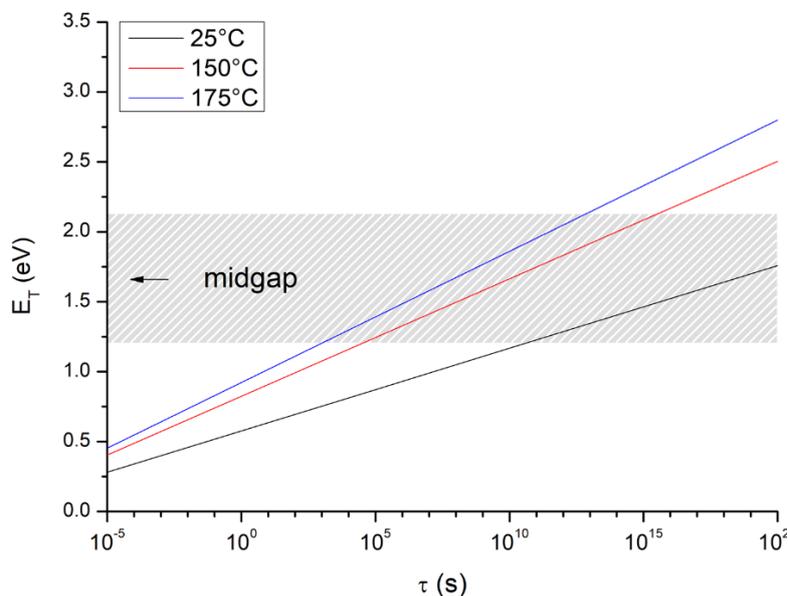


Figure III.16 – Energie de pièges E_T en fonction du temps d'émission τ à la bande interdite du GaN (basé sur le modèle statistique Shockley-Read-Hall)

Dans cette étude, la température maximale du boîtier de la diode est prise en compte. Le boîtier TOP-3 pouvant supporter jusqu'à 175 °C, l'étude des temps d'émission se concentre sur la température ambiante ($T_{amb}=25^\circ\text{C}$), la température fixée ($T_{amb}=150^\circ\text{C}$) et la température maximale supportée par le boîtier ($T=175^\circ\text{C}$). Le temps d'émission τ , en figure III.16, montre une cinétique significativement dépendante de la température. À titre d'exemple, τ est estimé à 10^5 s pour des états « proches » du milieu de la bande interdite à 175 °C, tandis qu'il est d'environ 10^{15} s à 25°C. Pour notre étude, portant sur des constantes de temps relativement plus courtes ($\tau < 10^4$ s), une étape de « dé-piégeages

accélérés » des porteurs de charge de 2 heures à 150°C est effectuée. Selon le graphe III.13, ce processus permettrait de vider les niveaux situés jusqu'à ~1,2 eV en dessous de la bande de conduction. Enfin, un temps mort de 250 s est observé entre les mesures consécutives afin que l'équilibre thermique soit atteint et que le stress à l'état OFF puisse être appliqué dans les mêmes conditions.

III. 1. 3 Banc de mesure

De la caractérisation en paramètres S jusqu'à l'étude de pièges, un des objectifs de ces travaux de thèse repose sur la simplicité de mise en œuvre des différentes caractérisations. L'étude ainsi proposée reprend les dispositifs de caractérisations développés pour l'étude en paramètre S et les caractérisations I-V précédemment exposées.

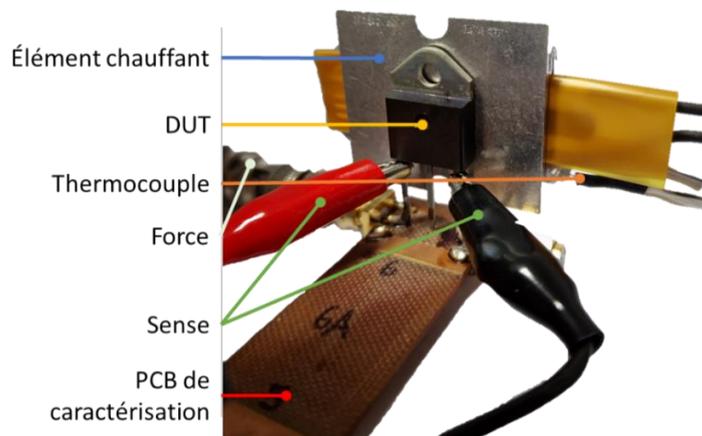


Figure III.17 – Système de caractérisation établi pour la diode

La figure III.17 présente ainsi le système de caractérisation employé dans le cadre de nos travaux avec les éléments nécessaires à notre étude, à savoir la résistance chauffante et le thermocouple utilisés afin d'appliquer et de contrôler la température ambiante, et les connectique « force » et « sense » pour appliquer et contrôler la tension. L'utilisation des « sense » permettent de contrôler l'alimentation électrique et d'assurer une distribution de l'énergie électrique stable et fiable ; de cette manière toute variation de tension détectée est corrigée par la SMU. Pour cette étude, la SMU *Keysight B2902A*

[12] est de nouveau employée pour l'application de la tension. Sa fonction 4 quadrants permet de commuter d'une tension négative à une tension positive, et inversement. L'application et le contrôle de la température ambiante se fait à l'aide de l'alimentation *Itech IT6726V* [24] et du multimètre *Keysight 34461* [25]. Le système proposé permet de passer d'une tension de stress jusqu'à 210 V à un courant direct jusqu'à 3 A. L'utilisation couplée d'un tube vortex et d'un élément chauffant permet de faire varier la température ambiante de 0 °C à 150 °C. L'ensemble des équipements est contrôlé par le logiciel LABVIEW permettant une automatisation des mesures.

Ainsi, des mesures pour différentes tensions de stress et de températures sont réalisées. Des tensions de stress allant de 0 V, qui servent de référence dans notre étude, jusqu'à -200 V par pas de -50 V pendant 5 s sont appliquées. Après la phase de stress, un temps de récupération est observé en appliquant une tension directe de 0,6 V pendant 500 s. Chaque campagne de mesures est effectuée avec une température variant de 25 °C à 150 °C par pas de 25 °C avec une étape d'étuvage telle qu'exposée précédemment.

III. 2 Analyse & origine des pièges

III. 2. 1 Dépendance au stress et à la température

Dans cette sous-section, la relation entre la dégradation des paramètres électriques et la température des diodes en GaN est étudiée. Pour cette raison, la dépendance à une tension de stress élevée et l'influence de la température pendant le processus de stress sont étudiées. Dans le cadre de cette étude, les mesures sont effectuées près de la tension de seuil ($V_{AK}=0.6V$) pour obtenir une faible puissance dissipée et ainsi limiter autant que possible l'influence de l'auto-échauffement. La figure III.18 illustre la dépendance des diodes GaN au stress et à la température à travers : des tensions V_{KA} comprises entre 0V et 200V qui sont appliquées pour une mesure à $T_{amb}=0^{\circ}C$, à l'aide du tube vortex, et une mesure à $T_{amb}=150^{\circ}C$, à l'aide de l'élément chauffant.

CHAPITRE III : Modélisation d'une diode de puissance GaN en boîtier

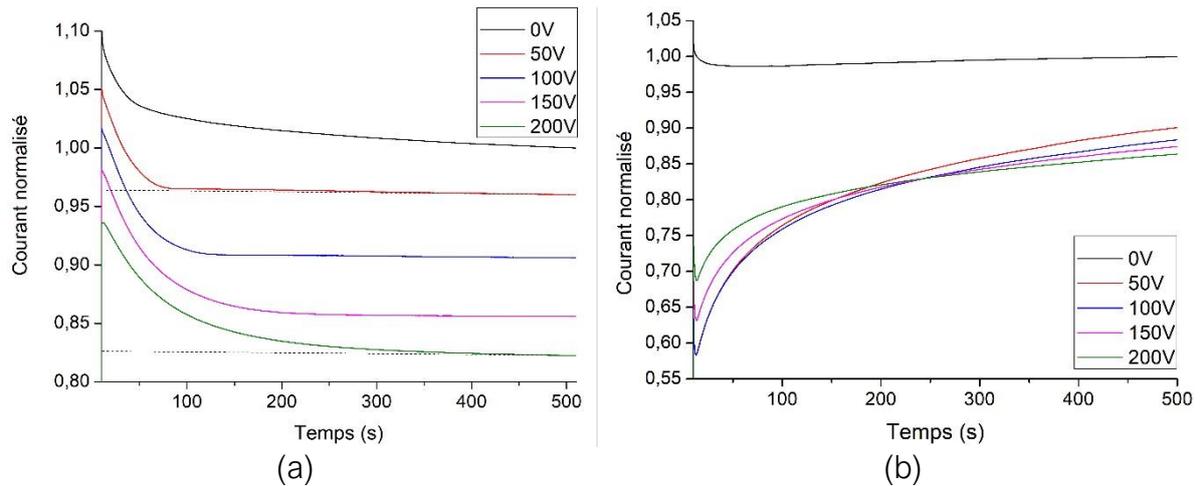


Figure III.18 – Courant normalisé après l'application de stress ($V_{KA} = [0 ; 200V]$) pour 5 s à 0°C (a) et 150°C (b)

À 0°C, une variation significative du courant normalisé par rapport au temps peut être observée avec une constante de temps apparente dépendante de l'amplitude de la tension de stress. À titre d'exemple, après un stress de 50 V, le courant se stabilise au terme d'une durée plus courte (100 s) qu'après un stress de 200 V (400 s). À 150°C, l'influence de la température est visible et vient confirmer la cinétique SRH.

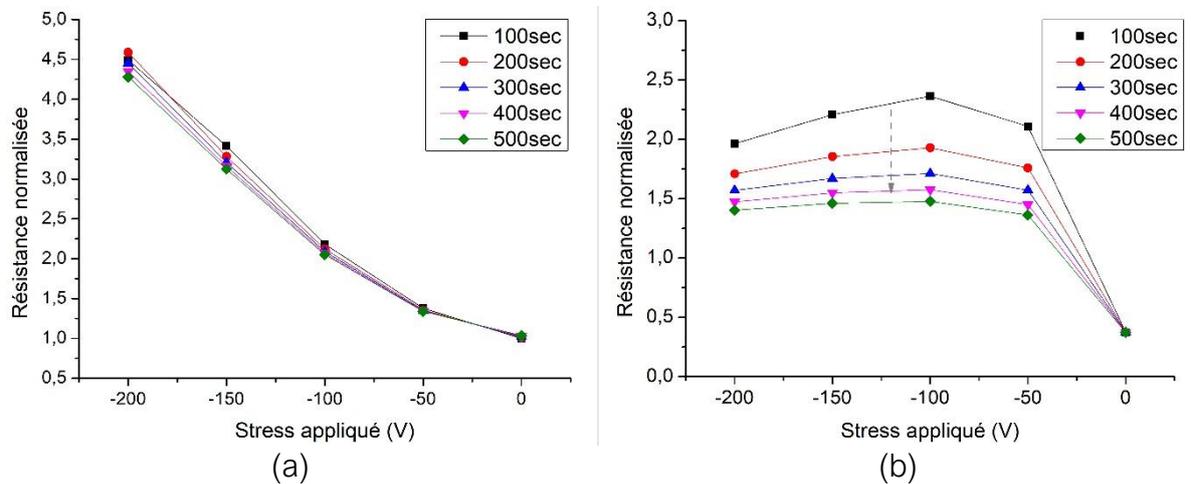


Figure III.19 – Courant normalisé après l'application de stress ($V_{KA} = [0 ; 200V]$) pour 10 s à $T_{amb} = 0°C$ (a) et $T_{amb} = 150°C$ (b)

La Figure III.19 montre l'évolution de la résistance dynamique en phase de récupération après l'application de différent stress pendant 5 secondes ; les données de 100 s à 500 s sont présentées pour mettre en évidence la tendance globale de la

dégradation. L'augmentation de la résistance renforce la dépendance à la tension inverse : sans stress (0 V), l'effondrement du courant n'est pas aussi visible, alors qu'après un stress de 200 V, la valeur de résistance augmente considérablement (environ 5 fois plus élevée). Une relation causale entre la tension de stress appliquée et les mécanismes d'effondrement du courant peut être établie ; l'amplitude du stress est directement liée à l'augmentation de la résistance. Naturellement, la valeur de la résistance augmente en fonction du stress appliqué, attestant d'une concentration plus élevée de défauts électriquement actifs. Cet effet est décrit par les auteurs dans [26] à travers l'équation III.6 avec les paramètres (n_T , $t = 0$) attribués à la concentration initiale de pièges remplis et au taux d'émission.

$$n_T(t) = n_T(t = 0)e^{-e_n t}$$

Équation III.6 – Relation liant la concentration initiale de pièges et le taux d'émission

À 125 °C (Figure III.19.b), un phénomène de plateau apparaît signifiant que la température entraîne un effet compensant l'impact lié à la tension de stress élevée. De plus, la résistance diminue avec le temps (de 100 s à 500 s), confirmant et accréditant la thèse d'une cinétique d'émission de charges liée au temps et à la température via le processus SRH.

Dans la figure III.20, la dépendance de la résistance avec la tension de piégeage et la température du boîtier est exposée. La plage de température semble avoir un impact important sur les flux de courant : de 50 °C à 75 °C, la résistance augmente ou se stabilise et de 75 °C à 150 °C, elle diminue. D'une part, la diminution du courant peut s'expliquer par la présence d'une résistance thermique affectant l'efficacité de la diode. D'autre part, l'amélioration du courant peut s'expliquer par l'émission d'électrons due à l'excitation thermique. On remarque que la dépendance à la tension est moins prononcée pour les températures plus élevées. Les courbes semblent s'adoucir et fusionner vers une valeur de résistance commune. Cette observation peut être interprétée comme un dé-piégeage presque total dans la zone étudiée jusqu'à ~1,2 eV, en dessous de la bande de conduction. En se basant sur les statistiques SRH, une interprétation axée sur les niveaux peu profonds est étudiée dans la sous-section suivante.

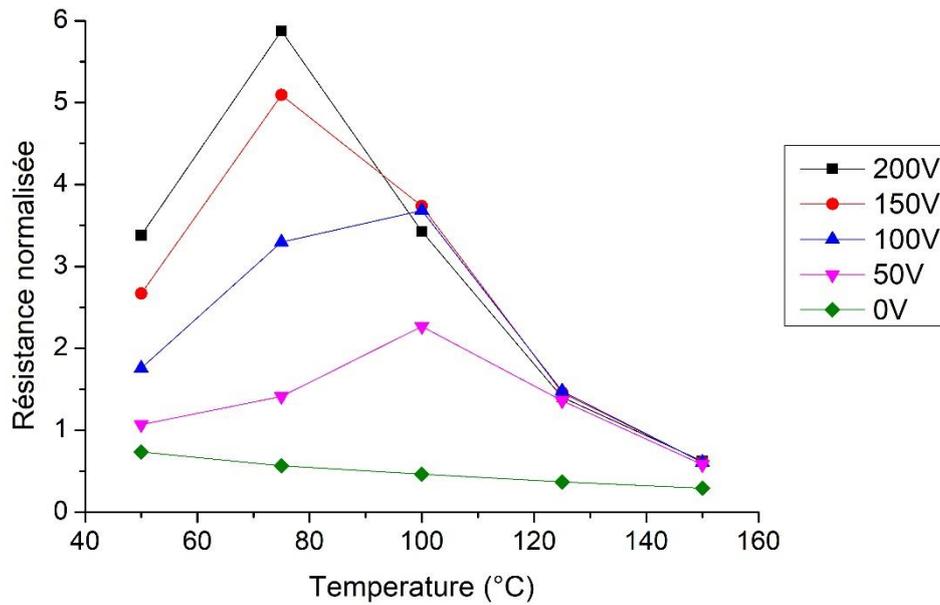


Figure III.20 – Résistance normalisée mesurée en fonction de la température pour différentes tensions de stresses ($V_{KA}=[0V ; 200V]$)

III. 2. 2 Identification des processus de dépiégeage

Dans le but de mieux comprendre le mécanisme de piégeage, une analyse dépendante du temps est proposée dans cette section en utilisant un tracé d'Arrhenius. Différentes méthodes sont présentées dans la littérature scientifique [16], [27]–[30]; l'étude utilise la méthode proposée dans [13], [26] consistant à stresser le DUT et observer les variations de sa résistance dynamique à différentes températures.

Pour cette analyse, on choisit d'étudier le comportement de la diode après une tension de stress $V_{KA} = 200 \text{ V}$ en raison d'une évolution plus prononcée pour des températures variant de 50°C à 150°C. Les formes d'ondes respectives sont présentées pour plusieurs températures dans la figure III.21. L'étude commence par l'identification de l'altération de la résistance normalisée qui suggère l'existence d'un processus de dépiégeage dominant :

- Un premier processus de dépiégeage distinct peut être extrait (figure III.21). À mesure que la température augmente, les transitoires dominants se réduisent

considérablement ; les courbes de constante de temps à différentes températures montrent cette accélération très clairement.

- Un second processus de dépiégeage moins visible (encart figure III.21) peut également être extrait ; un comportement similaire dépendant de la température peut être observé. Afin d'obtenir un point d'inflexion précis, la résistance normalisée est dérivée et lissée.

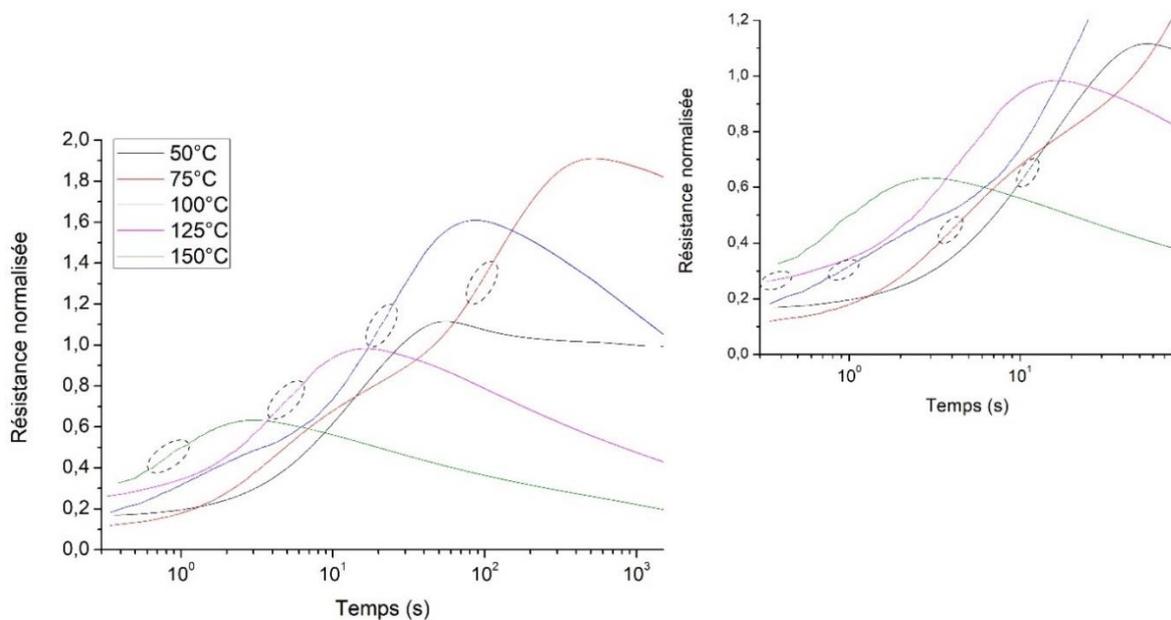


Figure III.21 – Résistance normalisée mesurée après l'application d'une tension de stress $V_{KA}=200V$ pendant 5 s de 50°C à 150°C

III. 2. 3 Origine des pièges

La précédente identification de la constante de temps d'émission τ et l'utilisation de l'expression d'Arrhenius [31] donnée dans l'équation III.7(a), permettent de déterminer l'énergie d'activation E_a . T indique la température, k est la constante de Boltzmann, σ_n est la section efficace de capture du piège, v_{th} est la vitesse thermique du porteur, N_c est la densité d'états dans la bande de conduction et g est le facteur de dégénérescence. Le paramètre A_n est le produit de la densité effective d'états par la vitesse thermique ; il peut être calculé via l'équation III.7(b) où m^* est la masse effective de l'électron et h la constante de Planck.

$$\frac{1}{\tau T^2} = \frac{\sigma_n A_n}{g} e^{-\frac{E_A}{kT}} \leftrightarrow \ln(\tau T^2) = \frac{E_a}{kT} - \ln\left(\frac{\sigma_n V_{th} N_C}{g T^2}\right) \quad (a)$$

$$A_n = 2 \left(\frac{2\pi m^* k}{h^2} \right)^{3/2} \sqrt{\frac{3k}{m^*}} \quad (b)$$

Équation III.7 – Équation d'Arrhenius (a) et son paramètre A_n (b)

En utilisant ces équations, les énergies d'activation et les sections efficaces de capture peuvent être déterminées. Le tracé d'Arrhenius est représenté à travers la figure III.22 et permet d'identifier les énergies d'activations des processus de dépiégeage :

- La première, plus proche de la bande de conduction, possède une énergie d'activation E_a de 0,44 eV avec une section efficace σ_c de $6 \times 10^{-21} \text{ cm}^2$.
- La deuxième possède une énergie d'activation E_a de 0,73 eV avec une section efficace σ_c de $4,3 \times 10^{-18} \text{ cm}^2$.

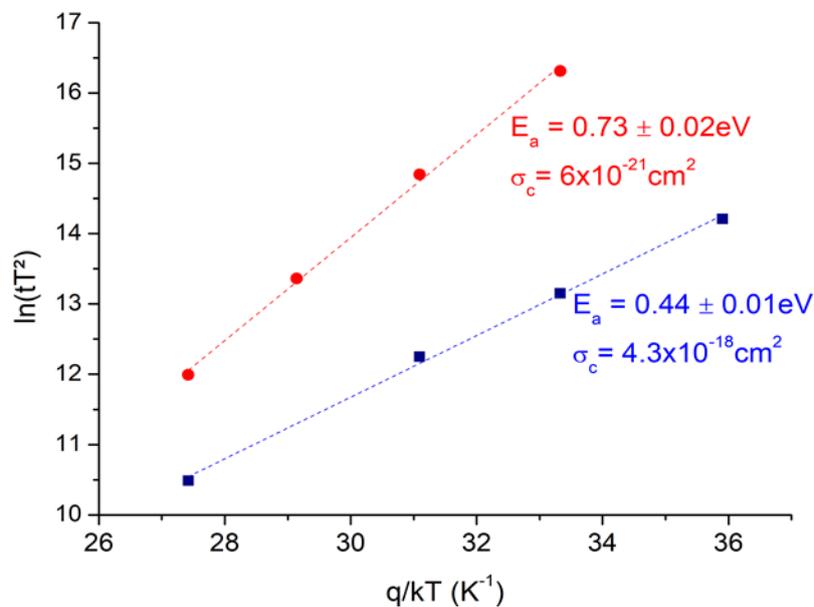


Figure III.22 – Diagramme d'Arrhenius de $\ln(\tau T^2)$ fonction de q/kT montrant les énergies d'activations

Identifier la signature avec l'énergie d'activation et la section efficace apparente fournit des informations sur la cause de la réduction des performances en régime

CHAPITRE III : Modélisation d'une diode de puissance GaN en boîtier

permanent ou dynamique. Un grand nombre de rapports ont été examinés dans la littérature [32]–[41] et sont référencés dans le tableau III.3. Ils sont classés en fonction des énergies d'activation et leurs sections efficaces apparentes.

E_a (eV)	σ_c (cm ²)	Identification
0.14–0.57	-	O _N [34], [35]
0.37–0.6	10 ⁻¹⁷	Si [34], [36], [37]
0.41–0.45	10 ⁻¹⁴	V _N -related defect [37]–[39]
0.44–0.48	-	Transport process [40]
0.72–0.8	-	Associated with TD [37], [38], [42]
0.6–0.9	10 ⁻¹⁹	C [16], [41]

Tableau III.2 – Identification des pièges en fonction de leurs énergies d'activations

Les deux processus de dépiégeage identifiés qui présentent de faibles valeurs de sections efficaces apparentes peuvent indiquer des défauts ponctuels. L'auteur de [43] présente cependant des arguments concernant la véracité de la section efficace apparente suggérant que ce paramètre est extrêmement sensible à la mesure et qu'elle ne représente pas une propriété physique des défauts.

La première énergie d'activation autour de 0,44 eV peut être attribuée à différents défauts. Certains auteurs suggèrent que son origine, encore peu claire, pourrait être liée à la présence d'atomes d'hydrogène ou de carbone [34]. Cependant, les auteurs de [40] indiquent que dans les dispositifs fortement dopés au carbone, la constante de temps mesurée est principalement dominée par le transport à travers la bande de défauts et non par l'activation vers le bord de bande ; les énergies d'activation seraient ainsi liées au processus de transport et non au processus de dépiégeage. Enfin, dans l'article [35], il est mentionné que l'oxygène en position de substitution par l'azote (O_N) est connu pour être un donneur profond à $E_c - 0,44$ eV.

L'émission à partir d'un niveau de piégeage avec une énergie $E_a = 0,73$ eV dans le second processus de dépiégeage est décrite comme "généralement attribuée à des accepteurs de carbone dans le GaN" par les auteurs de [16], [41].

III. 3 Modélisation des pièges

III. 3. 1 Construction du modèle

Afin de prendre en compte les effets de dé-piégeages précédemment observés, une proposition de modèle est présentée à travers la figure III.23 : cette modélisation se fonde sur les mesures présentées dans la section III.2, et est très dépendante de la diode étudiée. La méthodologie décrite reste valable pour l'ensemble des diodes GaN mais nécessite cependant des ajustements ; la maturité des diodes étant un facteur essentiel au développement de modèles fiables et précis.

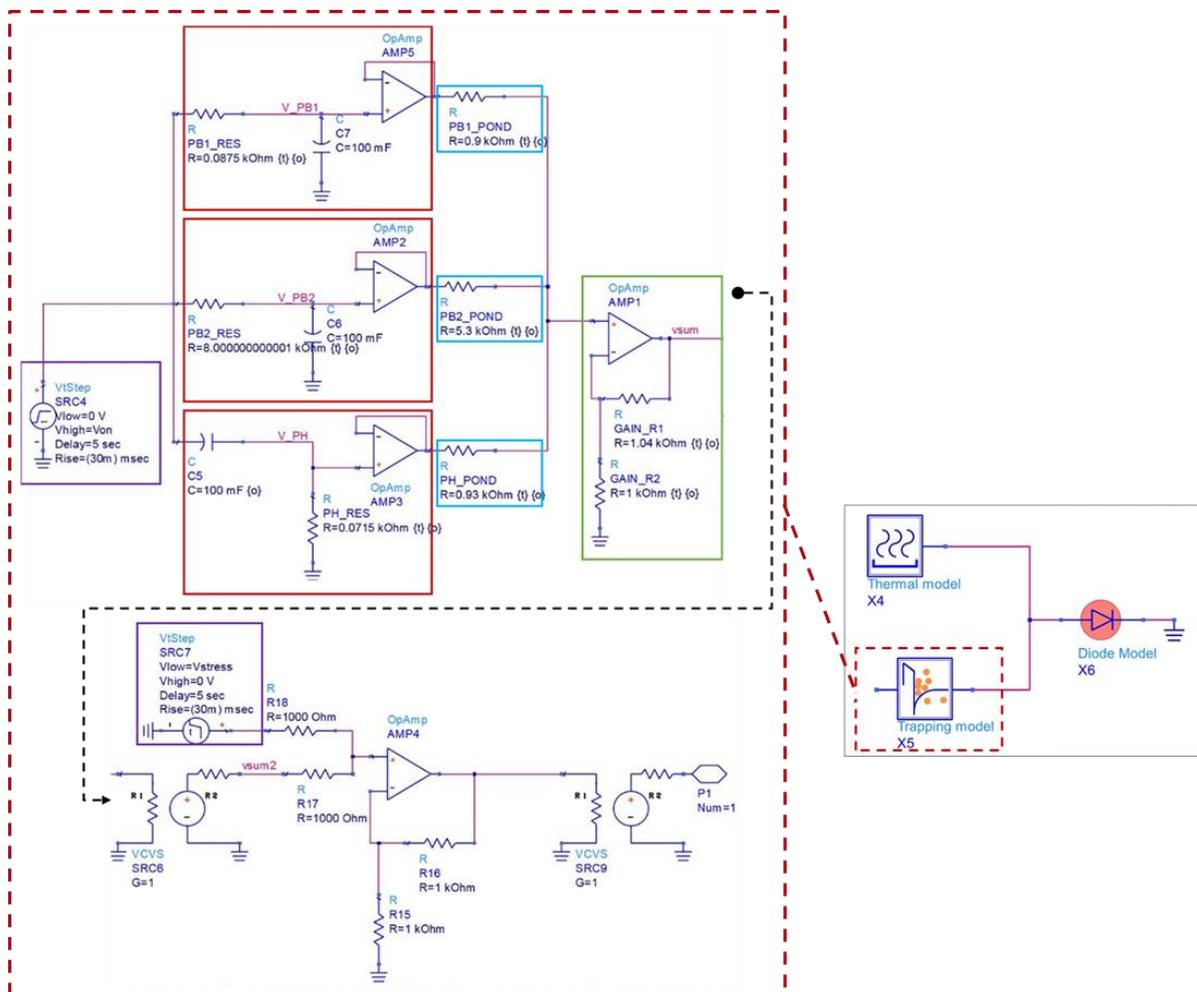


Figure III.23 – Schéma d'implémentation du modèle de pièges (ADS)

CHAPITRE III : Modélisation d'une diode de puissance GaN en boîtier

L'application des tensions de commutation se fait à travers les générateurs de transitoires, visible dans les encadrés violets. Pour le bon fonctionnement de ce modèle, il est nécessaire de séparer l'application des tensions inverse et directe afin éviter tout effet de charge à travers les capacités : ce modèle est amené à évoluer et des solutions d'améliorations seront proposés à travers la section III.3.3. La modélisation à proprement parler de l'émission des pièges est effectuée à travers les encadrés rouge, bleu et vert. Des travaux basés sur l'utilisation de réseaux RC ont été proposés et ont permis de modéliser la capture et l'émission de pièges pour des composants GaN HEMT [44], [45]. L'utilisation de réseaux RC pour représenter les différents processus d'émission a été choisi pour sa simplicité de mise en œuvre : l'observation de processus de pièges supplémentaires pouvant ainsi se limiter au seul ajout d'un réseau RC. En sortie de chaque réseau, une résistance de pondération permet d'attribuer des poids aux différents dispositifs d'émission en proportion de leurs impacts sur l'évolution du courant. Finalement, l'encadré vert permet à la fois de sommer l'ensemble des réseaux et de compenser si un décalage entre la mesure et la simulation est observé. La section suivante expose les résultats obtenus par ajustement des paramètres décrits.

III. 3. 2 Validation du modèle

Par simplification, la validation du modèle précédent se concentre sur une tension de stress de 100V mais reste cependant valable pour l'ensemble des tensions présentées. L'évolution du courant étant plus marquée pour les températures ambiantes $T_{amb} = [50^{\circ}\text{C} ; 100^{\circ}\text{C} ; 150^{\circ}\text{C}]$, la simulation se fait pour ces mesures.

Le modèle de pièges adapte la tension appliquée au modèle de la diode, il est choisi d'optimiser les paramètres à travers la tension ; la validation de cette méthode se fera par l'observation du courant. L'idée développée dans ce manuscrit a consisté au calcul préalable de la tension extrinsèque à appliquer à la diode idéale pour que les effets transitoires observés puissent être simulés. Dans un premier temps, et par rapport aux processus observés (II.2.2), l'implémentation du modèle de piège a été limité à deux réseaux RC : il a été choisi de fixer la capacité et d'optimiser les résistances. Pour des températures supérieures à 100°C, un processus complémentaire a été observé et l'ajout

d'un réseau RC pour le modéliser a été nécessaire. De cette manière, différentes constantes de temps τ ont été extraites avec des ordres de grandeur pour les premiers processus identifiés inférieurs à la centaine de secondes, et supérieure à la centaine de secondes pour le dernier processus observé. Ces résultats sont cohérents avec les constantes de temps observées dans l'étude de piège précédemment exposée. L'optimisation des différents réseaux RC permet une bonne corrélation entre la mesure et la simulation et conforte a priori l'existence des processus de piégeage/dépiégeages via une cinétique du type SRH. À mesure que la température augmente, les différents processus d'émission modélisés s'accélèrent.

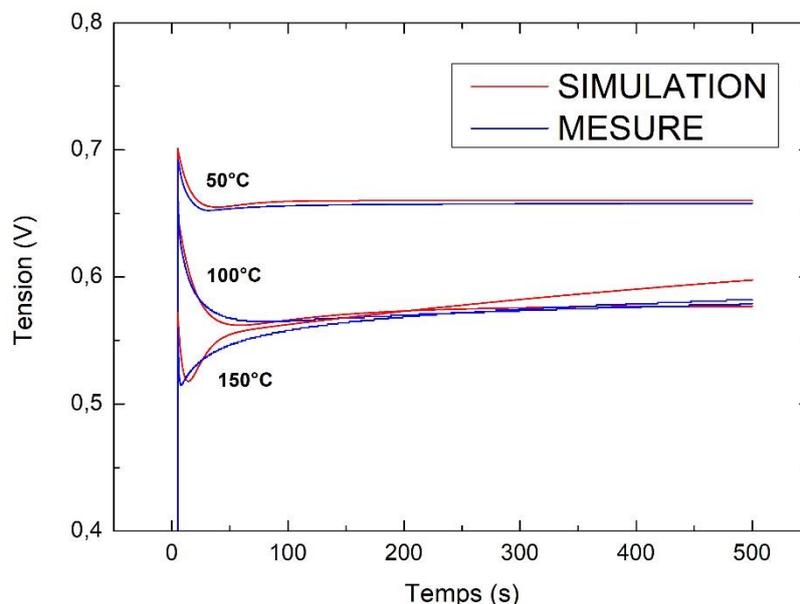


Figure III.24 – Évolution de la tension à l'état passant, représentative du courant obtenu après un stress de $V_{KA} = 100V$ pour $T_{amb} = [50^\circ C ; 100^\circ C ; 150^\circ C]$, en fonction du temps avec la simulation (en rouge) et la mesure (en bleu)

À travers la modélisation de la tension, il est ainsi possible de retrouver le courant mesuré dans notre étude pour les différentes températures : la comparaison entre la mesure et la simulation est visible dans la figure III.25.

De la même manière que pour le modèle thermique, l'évolution des différents réseaux RC en fonction de la température peut être exprimée mathématiquement par des équations et implémenté dans ADS à travers des SDD.

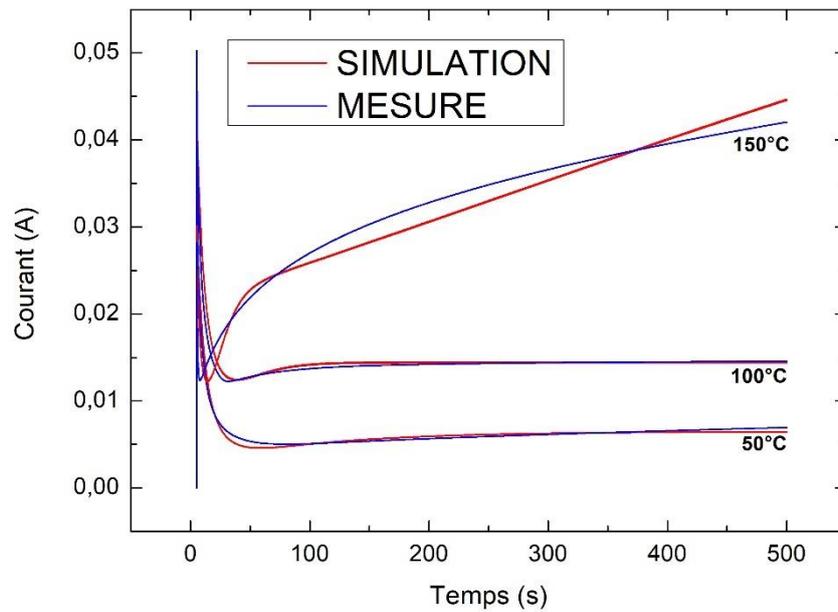


Figure III.25 – Évolution du courant obtenue après un stress de $V_{KA} = 100V$ pour $T_{amb} = [50^{\circ}C ; 100^{\circ}C ; 150^{\circ}C]$ en fonction du temps

III. 3. 3 Axes d'amélioration

Le modèle exposé permet ainsi de simuler le comportement de la diode GaN à différentes températures et pour différentes tensions. Cependant des améliorations sont nécessaires pour permettre une simulation fiable et automatique dans un convertisseur. Cette section présente ainsi les axes d'améliorations à suivre dans le but d'obtenir un modèle compact, fiable et précis.

Le modèle de pièges propose des solutions pour simuler les phénomènes d'émission des charges à travers le GaN, cependant les phénomènes de capture représentent un paramètre indispensable à la simulation en cyclage. En effet, utilisé pour évaluer la durabilité et résistance des composants et systèmes d'électronique de puissance, la dégradation de la résistance dynamique dans le GaN doit prendre en compte tous les paramètres l'impactant. La prise en compte de la tension de stress ainsi que de sa durée sont essentielles à la représentation du comportement réel de la diode. Pendant nos travaux, l'influence sur les diodes GaN a été observée en mesure à travers l'application de stress cumulatif. Ces mêmes effets ont été décrit dans des composants

HEMT GaN [45] montrant une augmentation de la résistance dynamique : des valeurs de résistance dynamique presque deux fois supérieures sont observées après l'application d'un stress pendant 1000 s contre 1 μ s, passant de 500 m Ω à 1 Ω . Dans ce sens, des campagnes de mesures complémentaires faisant varier la durée de stress sur les diodes GaN sont envisagées.

Plusieurs solutions sont envisageables afin de compléter notre présent modèle. Une première solution avait été proposée dans notre article [46] : l'utilisation d'un réseau RC comprenant des diodes idéales permet l'implémentation des effets de pièges (capture et émission) en évitant toute charge à travers les capacités. Une autre solution consiste à la prise en compte de la durée de capture dans le réseau RC actuel en proposant une équation liant l'évolution du courant à la température ambiante, la tension de stress et sa durée. L'ensemble de ces solutions nécessite des campagnes de mesures complémentaires permettant une meilleure compréhension des phénomènes physiques afin de proposer un modèle de pièges fiable.

Conclusion

À travers ce chapitre, une modélisation électrothermique de diode de puissance GaN a été proposée et représente une avancée dans la compréhension de son comportement. L'étude effectuée a permis de mieux appréhender les performances des diodes GaN et d'ainsi proposer un premier modèle simple et adaptable à de prochaines optimisations.

Dans la première partie de ce chapitre, une méthodologie de construction de modèle a été présentée à travers l'implémentation d'un modèle de capacité de jonction, d'un modèle de générateur de courant et de résistance d'accès. Ces éléments étant dépendant de la température, un modèle thermique a permis par la suite d'ajuster leurs comportements en fonction de la température ambiante et de l'auto-échauffement. Enfin, l'utilisation d'un banc de test « Double Pulse » a permis d'observer le comportement en commutation de la diode GaN et la nécessité à développer un modèle de banc de mesure.

La seconde partie de ce chapitre a été consacrée à l'optimisation du modèle via la prise en compte des effets de pièges. Une analyse de la dégradation du courant a été effectuée et a permis l'identification de différents processus d'émission. Au regard de la littérature, différentes origines de ces effets de pièges propres au matériau GaN ont été proposées. Une modélisation des effets de pièges à travers l'utilisation de réseau RC a été présentée : nos travaux se sont focalisés sur l'émission. L'importance d'une modélisation de capture des pièges a été soulignée notamment pour les études de cyclage ; des axes d'améliorations sont ainsi envisagés pour la suite de nos travaux.

La modélisation de diodes de puissance GaN est nécessaire avant toute commercialisation ; elle offre en effet une meilleure compréhension de la physique du matériau GaN et permet ainsi une amélioration des processus de fabrication. Dans le même temps, aucun modèle de diode de puissance GaN n'est à l'heure disponible sur le marché. Sa modélisation s'avère ainsi nécessaire en vue d'une possible commercialisation en vue de la conception de convertisseurs GaN. Il est important de noter que la modélisation des dispositifs GaN est un domaine de recherche en constante évolution, et qu'il reste encore des perspectives d'amélioration : la simplicité du modèle proposé facilite ainsi tous ajustements et optimisations nécessaires.

BIBLIOGRAPHIE

- [1] « Creating Hierarchical Designs - ADS 2009 - Keysight Knowledge Center ». <https://edadocs.software.keysight.com/display/ads2009/Creating+Hierarchical+Designs> (consulté le 6 avril 2023).
- [2] K. Zeljami, J. Gutiérrez, J. P. Pascual, T. Fernández, A. Tazón, et M. Boussois, « Characterization and Modeling of Schottky Diodes Up to 110 GHz for Use in Both Flip-Chip and Wire-Bonded Assembled Environments », *Progress In Electromagnetics Research*, vol. 131, janv. 2012, doi: 10.2528/PIER12071305.
- [3] L. H. Kristinsdóttir, P. G. Hermannsson, et D. Seghier, « Characterization of Semiconductors by Capacitance Methods », p. 16.
- [4] I. Zeltser et S. Ben-Yaakov, « On SPICE Simulation of Voltage-Dependent Capacitors », *IEEE Transactions on Power Electronics*, vol. 33, n° 5, p. 3703-3710, mai 2018, doi: 10.1109/TPEL.2017.2766025.
- [5] M. Mostefaoui *et al.*, « Current-Voltage-Temperature (I-V-T) Characteristics of Schottky-Gate of the Structures AlGaN/GaN HEMTs », vol. 27, 2014.
- [6] « One-Diode Model - an overview | ScienceDirect Topics ». <https://www.sciencedirect.com/topics/engineering/one-diode-model> (consulté le 17 juin 2021).
- [7] Y. Qin, C. Chai, F. Li, Q. Liang, H. Wu, et Y. Yang, « Study of Self-Heating and High-Power Microwave Effects for Enhancement-Mode p-Gate GaN HEMT », *Micromachines*, vol. 13, n° 1, Art. n° 1, janv. 2022, doi: 10.3390/mi13010106.
- [8] « Transient Thermal Measurements and thermal equivalent circuit models », vol. 1.
- [9] « RC Thermal Models », vol. 2021, 2021.
- [10] M. Maerz et P. Nance, *Thermal Modeling of Power Electronic Systems*, vol. 2. 2000.
- [11] « Temperature Dependence of Semiconductor Conductivity », *Materials Engineering*, p. 4.
- [12] M. Chiriguayo, « B2900A Series Precision Source/Measure Unit ».
- [13] « smdpack.pdf ». Consulté le: 4 mai 2023. [En ligne]. Disponible sur: <https://www.infineon.com/dgdl/smdpack.pdf?fileId=db3a304330f6860601311905ea1d4599>
- [14] « TO-247 pdf, TO-247 Description, TO-247 Datasheet, TO-247 view :: ALLDATASHEET »: <https://pdf1.alldatasheet.com/datasheet-pdf/view/530303/STMICROELECTRONICS/TO-247.html> (consulté le 4 mai 2023).
- [15] Y. Cui, M. Chinthavali, F. Xu, et L. Tolbert, « Characterization and Modeling of Silicon Carbide Power Devices and Paralleling Operation », *IEEE International Symposium on Industrial Electronics*, mai 2012, doi: 10.1109/ISIE.2012.6237089.
- [16] M. Meneghini, A. Tajalli, P. Moens, A. Banerjee, E. Zanoni, et G. Meneghesso, « Trapping phenomena and degradation mechanisms in GaN-based power HEMTs », *Materials Science in Semiconductor Processing*, vol. 78, p. 118-126, mai 2018, doi: 10.1016/j.mssp.2017.10.009.
- [17] K. Li, P. Evans, et C. M. Johnson, « GaN-HEMT dynamic ON-state resistance characterisation and modelling », juin 2016, Consulté le: 25 avril 2023. [En ligne].

- Disponible sur: <https://nottingham-repository.worktribe.com/output/792893/gan-hemt-dynamic-on-state-resistance-characterisation-and-modelling>
- [18] K. Li, P. L. Evans, C. M. Johnson, A. Videt, et N. Idir, « A GaN-HEMT Compact Model Including Dynamic RDSon Effect for Power Electronics Converters », *Energies*, vol. 14, n° 8, Art. n° 8, janv. 2021, doi: 10.3390/en14082092.
- [19] Y. Wu, C.-Y. Chen, et J. A. del Alamo, « Activation energy of drain-current degradation in GaN HEMTs under high-power DC stress », *Microelectronics Reliability*, vol. 54, n° 12, p. 2668-2674, déc. 2014, doi: 10.1016/j.microrel.2014.09.019.
- [20] J. Joh, « RF power degradation of GaN High Electron Mobility Transistors », p. 4.
- [21] C. Mizue, Y. Hori, M. Miczek, et T. Hashizume, « Capacitance-Voltage Characteristics of Al₂O₃/AlGaIn/GaN Structures and State Density Distribution at Al₂O₃/AlGaIn Interface », *Jpn. J. Appl. Phys.*, p. 8, 2011.
- [22] D. K. Saini, « Gallium Nitride: Analysis of Physical Properties and Performance in High-Frequency Power Electronic Circuits », Wright State University, 2015. Consulté le: 28 septembre 2022. [En ligne]. Disponible sur: https://etd.ohiolink.edu/apexprod/rws_olink/r/1501/10?clear=10&p10_accession_number=wright1438013888
- [23] G. Sabui, P. Parbrook, M. Arredondo, et Z. Shen, « Modeling and simulation of bulk gallium nitride power semiconductor devices », *AIP Advances*, vol. 6, p. 055006, mai 2016, doi: 10.1063/1.4948794.
- [24] « 1260_2021071212241687_IT6700H-2021.7.12.pdf ». Consulté le: 26 avril 2023. [En ligne]. Disponible sur: https://www.mbelectronique.fr/Web_PDF/1260_2021071212241687_IT6700H-2021.7.12.pdf
- [25] « 2286987.pdf ». Consulté le: 26 avril 2023. [En ligne]. Disponible sur: <https://www.farnell.com/datasheets/2286987.pdf>
- [26] S. P. K. Kasani, « Characterization of Defects on MOCVD Grown Gallium Nitride Using Transient Analysis Techniques », MS, West Virginia University Libraries, 2015. doi: 10.33915/etd.7100.
- [27] D. Jin et J. A. del Alamo, « Methodology for the Study of Dynamic ON-Resistance in High-Voltage GaN Field-Effect Transistors », *IEEE Transactions on Electron Devices*, vol. 60, n° 10, p. 3190-3196, oct. 2013, doi: 10.1109/TED.2013.2274477.
- [28] M. Florovic, J. Skriniarova, J. Kováč, et P. Kordoš, « Trapping Analysis of AlGaIn/GaN Schottky Diodes via Current Transient Spectroscopy », *Electronics*, vol. 5, p. 20, mai 2016, doi: 10.3390/electronics5020020.
- [29] A. Y. Polyakov *et al.*, « Trapping Phenomena in InAlN/GaN High Electron Mobility Transistors », *ECS J. Solid State Sci. Technol.*, vol. 7, n° 2, p. Q1-Q7, 2018, doi: 10.1149/2.0131802jss.
- [30] T. Lorin *et al.*, « On the Understanding of Cathode Related Trapping Effects in GaN-on-Si Schottky Diodes », *IEEE Journal of the Electron Devices Society*, vol. 6, p. 956-964, 2018, doi: 10.1109/JEDS.2018.2842100.
- [31] P. V. Raja, N. K. Subramani, F. Gaillard, M. Bouslama, R. Sommet, et J.-C. Nallatamby, « Identification of Buffer and Surface Traps in Fe-Doped AlGaIn/GaN HEMTs Using Y21 Frequency Dispersion Properties », *Electronics*, vol. 10, n° 24, p. 3096, 2021, doi: 10.3390/electronics10243096.

- [32] « A first-principles understanding of point defects and impurities in GaN: Journal of Applied Physics: Vol 129, No 11 ». <https://aip.scitation.org/doi/10.1063/5.0041506> (consulté le 11 octobre 2022).
- [33] M. Reshchikov *et al.*, « Evaluation of the concentration of point defects in GaN », *Scientific Reports*, vol. 7, août 2017, doi: 10.1038/s41598-017-08570-1.
- [34] C. De Santi *et al.*, « Review on the degradation of GaN-based lateral power transistors », *e-Prime - Advances in Electrical Engineering, Electronics and Energy*, vol. 1, p. 100018, janv. 2021, doi: 10.1016/j.prime.2021.100018.
- [35] M. Caesar *et al.*, « Generation of traps in AlGaIn/GaN HEMTs during RF-and DC-stress test », in *2012 IEEE International Reliability Physics Symposium (IRPS)*, avr. 2012, p. CD.6.1-CD.6.5. doi: 10.1109/IRPS.2012.6241883.
- [36] C. B. Soh, S. J. Chua, H. F. Lim, D. Z. Chi, W. Liu, et S. Tripathy, « Identification of deep levels in GaN associated with dislocations », *J. Phys.: Condens. Matter*, vol. 16, n° 34, p. 6305, sept. 2004, doi: 10.1088/0953-8984/16/34/027.
- [37] P. Ferrandis *et al.*, « Effects of negative bias stress on trapping properties of AlGaIn/GaN Schottky barrier diodes », *Microelectronic Engineering*, vol. 178, p. 158-163, juin 2017, doi: 10.1016/j.mee.2017.05.022.
- [38] Z.-Q. Fang, D. C. Look, X.-L. Wang, J. Han, F. A. Khan, et I. Adesida, « Plasma-etching-enhanced deep centers in n-GaN grown by metalorganic chemical-vapor deposition », *Appl. Phys. Lett.*, vol. 82, n° 10, p. 1562-1564, mars 2003, doi: 10.1063/1.1560562.
- [39] Z.-Q. Fang, J. W. Hemsky, D. C. Look, M. P. Mack, R. J. Molnar, et G. D. Via, « Electron Irradiation Induced Trap In N-Type Gan », *MRS Online Proceedings Library (OPL)*, vol. 482, p. 881, ed 1997, doi: 10.1557/PROC-482-881.
- [40] F. Yang *et al.*, « Suppression of charge trapping in ON-state operation of AlGaIn/GaN HEMTs by Si-rich passivation », *Semicond. Sci. Technol.*, vol. 36, n° 9, p. 095024, sept. 2021, doi: 10.1088/1361-6641/ac16c3.
- [41] J. L. Lyons, A. Janotti, et C. G. Van de Walle, « Effects of carbon on the electrical and optical properties of InN, GaN, and AlN », *Phys. Rev. B*, vol. 89, n° 3, p. 035204, janv. 2014, doi: 10.1103/PhysRevB.89.035204.
- [42] Z.-Q. Fang, D. C. Look, J. Jasinski, M. Benamara, Z. Liliental-Weber, et R. J. Molnar, « Evolution of deep centers in GaN grown by hydride vapor phase epitaxy », *Appl. Phys. Lett.*, vol. 78, n° 3, p. 332-334, janv. 2001, doi: 10.1063/1.1338970.
- [43] J. T. Ryan, A. Matsuda, J. P. Campbell, et K. P. Cheung, « Interface-state capture cross section—Why does it vary so much? », *Appl. Phys. Lett.*, vol. 106, n° 16, p. 163503, avr. 2015, doi: 10.1063/1.4919100.
- [44] S. Agnihotri, S. Ghosh, A. Dasgupta, S. A. Ahsan, S. Khandelwal, et Y. S. Chauhan, « Modeling of trapping effects in GaN HEMTs », in *2015 Annual IEEE India Conference (INDICON)*, déc. 2015, p. 1-4. doi: 10.1109/INDICON.2015.7443658.
- [45] M. Weiser et I. Kalfass, « Extension of ASM HEMT Model with Trapping Effects in GaN Power Devices », in *2021 23rd European Conference on Power Electronics and Applications (EPE'21 ECCE Europe)*, sept. 2021, p. P.1-P.9. doi: 10.23919/EPE21ECCEurope50061.2021.9570431.
- [46] D. Martin *et al.*, « Characterization and modeling of 650V GaN diodes for high frequency power conversion », in *2021 IEEE Design Methodologies Conference (DMC)*, juill. 2021, p. 1-5. doi: 10.1109/DMC51747.2021.9529931.

CONCLUSION GÉNÉRALE

Aujourd'hui, un intérêt croissant est porté sur la filière GaN en raison de sa capacité à offrir une haute densité de puissance et une efficacité énergétique améliorée par rapport aux technologies de silicium existante. Le marché mondial du GaN pour la réalisation de convertisseurs fonctionnant à haute fréquence devrait connaître une croissance significative au cours des prochaines années, stimulé par la demande croissante de produits électroniques de haute performance ainsi que de l'adoption accrue de véhicules électriques. Dans ce sens, l'arrivée sur le marché de diodes de puissance GaN présente un intérêt au développement de topologies de convertisseurs statiques basées uniquement sur l'utilisation de composants de la filière GaN. La conception et la réalisation de ces convertisseurs nécessitent l'utilisation de modèles comportementaux des composants GaN fiables : le développement d'un modèle électrothermique de diodes GaN est ainsi essentiel.

Dans ce contexte, la collaboration avec STMicroelectronics nous a permis de caractériser et de modéliser des diodes de puissance GaN encapsulées en cours de développement. Cette modélisation offre dans le même temps une meilleure compréhension des phénomènes physiques pouvant altérer les performances des diodes GaN et permet par conséquent une amélioration du processus de fabrication.

Le premier chapitre de ce manuscrit a permis à la fois une contextualisation des travaux de recherche et a établi les fondements nécessaires à la bonne compréhension des objectifs de cette étude. Différents états de l'art ont permis de présenter à la fois les topologies de convertisseurs à fortes densité de puissance, les technologies de diodes de puissances existantes ainsi que les techniques de modélisations. Enfin, une introduction aux phénomènes de pièges a permis de comprendre les défis à l'utilisation de composants GaN et de présenter des solutions actuelles pour remédier aux dégradations engendrées par ce phénomène.

Dans le second chapitre de ce manuscrit, une méthodologie d'extraction des éléments du schéma équivalent de la diode a été exposé. L'intérêt de l'utilisation de la mesure en paramètre S pour des caractérisations non-intrusives sur de larges plages de

Conclusion Générale

fréquences a été présenté. Afin d'adapter les diodes encapsulées à la mesure en paramètre S, le développement de dispositifs de caractérisation et de techniques de calibration spécifiques a été nécessaire. Une méthodologie d'extraction des différents éléments de la diode a permis d'obtenir un modèle linéaire ; par la suite, l'utilisation de tests de polarisation a permis d'obtenir un modèle multipolaire jusqu'à 600V. Des lois d'échelles, des mesures d'impédances, et des paramètres technologiques du fabricant ont permis la validation des valeurs extraites et ainsi de la méthodologie présentée.

Enfin, le dernier chapitre de ce manuscrit consacré à la modélisation des diodes GaN s'est appuyé sur les précédents résultats obtenus en paramètres S combinés à une caractérisation I-V. L'utilisation d'équations physiques a permis la construction d'un modèle pour le générateur de courant et en parallèle, l'utilisation d'équations empiriques a permis la construction d'un modèle pour la capacité de jonction. Un modèle thermique a par la suite conduit à la prise en compte des effets d'auto-échauffement et les variations de la température ambiante. Une collaboration avec le L2EP a permis d'intégrer une diode GaN sur un banc de test « Double Pulse » dans le but de vérifier le comportement en commutation de notre modèle électrothermique par rapport aux résultats expérimentaux. Finalement, une étude sur les phénomènes de pièges a été proposée et différents processus d'émission ont pu être observés et assignés à différentes origines possibles. En conséquence, une proposition de modèle de pièges, centrée sur les émissions de charges, a été présentée et validée pour différentes températures et tensions.

Les travaux effectués dans le cadre de cette thèse permettent d'obtenir une méthodologie de caractérisation et de modélisation simple et adaptable à d'autres diodes GaN. Cependant des pistes de recherches et d'améliorations sont à prévoir :

- L'établissement d'un modèle précis du banc de mesures Double Pulse est nécessaire à la validation du modèle de diodes en commutation.
- L'ajustement du modèle thermique via l'ajout de réseau RC complémentaire permettant une meilleure compréhension des différentes dynamiques thermiques engagées.
- La prise en compte des phénomènes de capture de charge dans le modèle de pièges afin de pouvoir observer l'influence sur des mesures en cyclage.

Conclusion Générale

Finalement les problèmes décrits lors de la caractérisation et la modélisation peuvent également s'expliquer par la relative jeunesse de la technologie des diodes GaN, très sensible à leurs environnements. De plus, les phénomènes de pièges et leurs constantes de temps pouvant s'étaler, selon la cinétique SRH, sur des plages de durées très variables, une dégradation permanente des caractéristiques des diodes GaN peut avoir lieu et ainsi expliquer des résultats différents d'une mesure à l'autre, effectuées dans les mêmes conditions. Enfin, l'optimisation du boîtier, permettrait de diminuer l'ordre de grandeur des éléments d'accès de la diode et d'ainsi extraire plus précisément les éléments intrinsèques.

Dans la continuité de la thèse, une collaboration avec le L2EP et STMicroelectronics permettra de travailler sur les pistes de recherches évoquées.

RÉSUMÉ

L'utilisation conjointe de composants à base de Nitrure de Gallium (GaN) et de la filière du carbure de Silicium (SiC) permet aux convertisseurs de puissance d'atteindre des performances supérieures, avec une densité de puissance plus élevée, une efficacité accrue et une taille plus compacte. Par les propriétés du matériau GaN, les composants associés offrent une capacité de commutation plus élevée. L'éventuelle arrivée de diodes GaN sur le marché de l'électronique de puissance associée au transistor GaN, ouvre la voie à la conception de convertisseurs entièrement basés sur ce matériau. Cette évolution pourrait permettre de répondre à la demande croissante pour des technologies plus avancées et plus efficaces dans ce domaine, et ainsi promouvoir une montée en fréquence pour les applications à haute puissance.

Dans le cadre de cette thèse, une collaboration avec le fabricant StMicroelectronics nous donne la possibilité de caractériser et modéliser des diodes de puissance GaN en cours de développement. La modélisation de ces diodes est un travail nécessaire pour la bonne compréhension des phénomènes physiques pouvant impacter le composant. Une connaissance précise du fonctionnement des composants de puissance est nécessaire pour à la fois développer un procédé de retro-engineering permettant l'optimisation du process de fabrication mais également pour la conception optimale de convertisseurs de puissance.

L'objectif de ce travail de thèse est d'ainsi de proposer une méthodologie de modélisation comportementale des diodes de puissance GaN en boîtier en se basant exclusivement sur des méthodes de caractérisation non-intrusives telles que la mesure en paramètres S ou les mesures courant/tension en régime pulsé. Les résultats obtenus ont permis de construire le modèle électrique de la diode et de l'implanter dans un logiciel de simulation. En outre, les variations thermiques ont été prises en compte à travers un modèle thermique et l'utilisation d'un banc de test « Double Pulse » a permis de vérifier le comportement du modèle électrothermique. Pour conclure, une étude sur les phénomènes de pièges, problème inhérent au matériau GaN, est présentée et une modélisation de leurs impacts sur les caractéristiques de la diode est proposée.

ABSTRACT

The joint use of Gallium Nitride (GaN) and Silicon Carbide (SiC) based components enables power converters to achieve higher performance, with higher power density, increased efficiency, and a more compact size. Due to the material properties of GaN, the associated components offer higher switching capacity. The eventual arrival of GaN diodes on the power electronics market, together with the GaN transistor, opens the way to the design of power converters based entirely on this material. This development could help to meet the growing demand for more advanced and efficient technologies in this field, and thus promote a frequency increase for high power applications.

In the context of this thesis, a collaboration with the manufacturer StMicroelectronics gives us the opportunity to characterize and model package GaN power diodes under development. The modelling of these diodes is a necessary work for the good understanding of the physical phenomena that can occur in the component. An accurate knowledge of the operation of power components is necessary to develop a retro-engineering process permitting the optimization of the manufacturing process but also for the optimal design of converters.

The objective of this thesis is to propose a methodology for the behavioral modelling of the diodes based exclusively on non-intrusive characterization methods such as S-parameter measurements or pulsed current/voltage measurements. The results obtained permitted the development of the electrical model of the diode and its implementation in a simulation software. In addition, thermal variations were considered through a thermal model and the use of a "Double Pulse" test bench made it possible to check the behavior of the electrothermal model. Finally, a study on the trapping phenomena, a problem inherent to the GaN material, is presented and a modelling of their impact on the characteristics of the diode is proposed.