# THESE

Pour l'obtention du grade de

# Docteur de l'Université des Sciences et technologies de Lille

Spécialité : MICROONDES ET MICROTECHNOLOGIES

Par

## **Boris GEYNET**

« Développement et étude de transistors bipolaires à hétérojonctions Si/SiGe:C pour les technologies BiCMOS millimétriques »

Soutenance prévue le 12 Décembre 2008

Membres du jury :

M. Roland Teissier
M. André Scavennec
M. Alain Cappy
M. Gilles Dambrine
M. François Danneville
M. Pascal Chevalier
M. Alain Chantre
M. Tuami Lasri

Rapporteur Rapporteur Président du jury Directeur de thèse Co-directeur de thèse Encadrant industriel Invité Invité

## Remerciements

Ce travail de thèse est le fruit d'une collaboration réussie entre les équipes de STMicroelectronics Crolles et de l'Institut d'Electronique, de Microélectronique et de Nanotechnologie (IEMN) de Villeneuve d'Ascq. Je tiens à remercier d'un point de vue général, l'ensemble des personnes sur les deux sites qui ont participé à ces travaux.

Plus précisément, je remercie sincèrement Marcel Roche et Olivier Noblanc qui m'ont accueilli successivement dans le service R&D sur les technologies analogues et RF du site de STMicroelectronics de Crolles.

J'adresse également mes sincères remerciements à Gilles Dambrine et François Danneville pour avoir encadré ces travaux depuis l'IEMN. Merci Gilles pour ta sympathie, ton expertise en matière de caractérisation et pour ta disponibilité croissante durant ces trois années malgré un emploi du temps chargé.

Je remercie ensuite chaleureusement Alain Chantre, manager de l'équipe des « bipolaires avancés » de STMicroelectronics pour sa confiance, pour sa disponibilité ainsi que pour ses remarques toujours pertinentes.

Je tiens à remercier tout particulièrement Pascal Chevalier qui a encadré ces travaux de thèse sur le site de Crolles. Pascal, je garderai un très bon souvenir du travail accompli ensemble. Merci pour ta confiance, pour ton aide sur les interprétations des résultats pas toujours évidentes et pour ta disponibilité sans faille. Si les objectifs fixés en début de thèse ont été largement atteints, c'est en majeure partie grâce à ta contribution très active dans les divers projets menés.

Revenons dans la région lilloise pour remercier chaleureusement les personnes qui m'ont accueilli avec la plus grande hospitalité lors de mes passages à l'IEMN. Merci tout d'abord à Sylvie pour son professionnalisme, sa gentillesse, son naturel et son acharnement à terminer les mesures même s'il est plus de 21h... Les campagnes de mesure à l'IEMN compteront grâce à toi, Sylvie, parmi les meilleurs moments de cette thèse. Merci également à Damien, responsable du laboratoire de caractérisation pour son accueil et sa disponibilité. Enfin, merci à Christian et Nicolas pour leur aide concernant les mesures, Nicolas, je te souhaite le meilleur pour la suite de tes travaux de thèse.

Je remercie ensuite l'ensemble de mes collègues pour la plupart devenus amis qui sont passés par l'équipe « bipolaires avancés ». Merci tout d'abord à Benoît « Barre-toi de là » Barbalat, mon cher prédécesseur dans l'aventure de la montée en fréquence, pour ses explications sur la physique du dispositif. Ton manuscrit est resté sur mon bureau durant ces trois années et je ne me lasserai jamais de lire et relire ton premier chapitre... Merci à Germaine pour sa gentillesse et son aide concernant la prise en charge de nombreuses manipulations et bien sûr pour son miel délicieux qui a accompagné mes petits déjeuners durant ces trois années. Merci aux différents stagiaires et thésards qui sont passés par là où qui y sont toujours : Julien qui est à l'heure actuelle en train de pédaler autour de la planète ; David qui finira l'année prochaine (courage pour la rédaction, tu verras c'est un grand moment...); Thomas qui démarre juste et à qui je souhaite de repousser encore plus loin les limites de nos TBH. Concernant les stagiaires, merci à Fafa pour sa bonne humeur ; merci à Cédric « le jeune » qui nous a bien fait rire lors de ses apparitions remarquées dans un pub irlandais bien connu des grenoblois, bonne continuation à toi dans cette bien belle ville rose. Enfin, merci à Greg, ancien thésard et devenu membre permanent dans l'équipe. Ton aide sur les divers projets de ma thèse fût d'une importance capitale, merci pour tes nombreuses explications que ce soit sur le dispositif ou sur les outils logiciels. Merci également pour ta bonne humeur et pour avoir été un allié fidèle, toujours partant pour un covoiturage (8h15 en bas...), une pause café ou un détour tardif par un pub irlandais déjà cité plus-haut.

Je remercie ensuite l'ensemble des personnes des différents services ayant contribué à la réussite de ces travaux. Citons en particulier les gens du groupe « épi-poly » en commençant par Benoît, sans qui la base SiGe:C ne serait pas ce qu'elle est ; Laurent, Florence et Gaël sans qui le polyémetteur ne serait pas ce qu'il est. Merci aux « graveuses » Claire, Delia et Linda ; merci aux personnes du groupe « modèle » Franck, Nicolas et Didier, merci aux gens de « caractérisation » Daniel, Fabienne, et Michel pour leurs mesures et merci également à toutes les personnes des différentes « filières analogues et RF» que j'ai côtoyées durant ces trois années.

Je tiens également à adresser mes remerciements à tous les amis, collègues, conjoints et autres qui se retrouvent le jeudi en début de soirée dans l'endroit cité plus haut au centre ville de Grenoble pour chanter une ballade irlandaise très populaire intitulée « The Wild Rover ». Merci tout d'abord à mon ami Luc pour sa gentillesse et ses bons petits plats mijotés. Tes apparitions à mon bureau toujours très discrètes... me manqueront beaucoup. Merci à Pierre-Marie, thésard originaire de Montpellier dont les deux seuls défauts sont d'être immatriculé « 34 » et de ne pas être nîmois, bonne continuation à ST, Pierre. Merci également à tous les autres : Dorothée, Hélène, Céline, Julie, Prisc, Julien, Clément, Axel et Manon, Yvan, Luc 2, Florian, Seb, sans oublier le mec qui dit pas bonjour et celui qui persiste à ne pas dire bonjour.

Je remercie ensuite les personnes qui m'ont accompagné ou que j'ai croisées en conférence loin d'ici. Merci Yvan, Fred et Pierre-Marie pour les bons moments passés en Floride. Merci également à Nathalie de l'IMS qui a su donné une touche féminine à ce séjour. Merci à Clément, Alain et de nouveau Pierre-Marie pour les agréables journées passées à Taiwan, je garde tout de même le regret de ne pas avoir goûté le serpent grillé... Un grand merci surtout à Greg et Prisc avec qui nous avons joint l'utile à l'agréable en réalisant un voyage inoubliable à travers l'ouest américain. Merci encore à vous deux pour votre amitié sincère et pour les photos mal cadrées, floues, ou avec trop de ciel...

Je tiens à remercier également mon frère qui m'a ouvert le chemin vers le monde de la microélectronique. Merci Lionel pour ton soutien, pour tes conseils toujours utiles. Et surtout garde ce regard toujours admiratif que tu as pour ton frère...

Je remercie ensuite mes parents sans qui je ne serai pas là. Merci pour votre soutien sans faille depuis le premier jour de mes études jusqu'au dernier (qui approche), merci pour vos conseils, pour votre aide et pour vos encouragements tout au long de ces longues années. Vous m'avez placé dans des conditions idéales pour pouvoir étudier et c'est pour cela que je vous dédie cette thèse.

Je remercie enfin Valérie qui partage ma vie depuis maintenant plusieurs années. Ton soutien et ta capacité d'écoute ont été très important durant ces trois années. Merci encore pour ton sourire présent en toutes circonstances, il m'a permis de garder confiance en moi tout au long de cette période.

Introduction générale	9
I. Théorie et fonctionnement du transistor bipolaire à hétérojonctions Si/SiC	Ge:C 15
I.1. Introduction	
I.2. Généralités sur le transistor bipolaire	
I.2.1. Présentation	15
I.2.2. L'effet transistor	16
I.2.3. Profils de dopage	17
I.3. Caractéristiques de l'alliage Silicium-Germanium	
I.3.1. Généralités sur le SiGe	
I.3.1.A. Propriétés cristallographiques	
I.3.1.B. Epaisseur critique	
I.3.1.C. Diagramme de bandes	
I.3.2. Applications aux TBH Si/SiGe	21
I.3.2.A. Raccordement de bandes	
I.3.2.B. Intérêts du SiGe pour la base des transistors bipolaires	
I.3.3. Introduction du carbone dans la base SiGe	
I.4. Fonctionnement en régime statique	
I.4.1. Bilan des courants	23
I.4.1.A. Les composantes du courant d'émetteur	
I.4.1.B. Les composantes du courant de base	
I.4.1.C. Les composantes du courant de collecteur	
I.4.2. Expressions des courants	24
I.4.2.A. Equations fondamentales et hypothèses	
I.4.2.B. Le courant de base I <sub>B</sub>	
I.4.2.C. Le courant de collecteur I <sub>C</sub>	
I.4.3. Gains en courant	
I.4.3.A. Montage base commune (α)	
I.4.3.B. Montage émetteur commun (β)	
I.4.3.C. Discussion sur le gain en courant des TBH	
I.4.4. Principaux phénomènes du second ordre	
I.4.4.A. Non-idéalités à faible injection	
I.4.4.A.a. Recombinaison dans la ZCE émetteur-base	
I.4.4.A.b. Courant tunnel bande à bande	
I.4.4.B. Avalanche et tensions de claquage	
I.4.4.B.a. Avalanche dans la jonction base-collecteur - $BV_{CBO}$	
I.4.4.B.b. Tension de claquage BV <sub>EBO</sub>	

I.4.4.B.c. Tension de claquage BV <sub>CEO</sub>	
I.4.4.B.d. Discussion sur la tension de claquage d'un TBH	
I.4.4.C. Modulation de la largeur de la base W <sub>B</sub>	
I.4.4.C.a. Effet Early direct – V <sub>AF</sub>	
I.4.4.C.b. Effet Early inverse – V <sub>AR</sub>	
I.4.4.D. Perçage de la base	
I.4.4.E. Effet Kirk	
I.4.4.F. Effet des résistances séries R <sub>E</sub> et R <sub>B</sub>	
I.4.4.G. Quasi-saturation (R <sub>C</sub> )	
I.5. Fonctionnement en régime dynamique	
I.5.1. Composantes du temps de transit des porteurs $\tau_F$	42
I.5.1.A. Temps de transit dans l'émetteur $\tau_E$	
I.5.1.B. Temps de transit dans la base $\tau_B$	
I.5.1.C. Temps de transit dans la jonction base/collecteur $\tau_{EB}$	44
I.5.1.D. Temps de transit dans la jonction base/collecteur $\tau_{BC}$	44
I.5.2. Fréquences de coupure	45
I.5.2.A. Fréquence de transition $f_T$	
I.5.2.B. Fréquence maximale d'oscillation $f_{max}$	
I.6. Notions de bruit	
I.6.1. Les principales sources de bruit	
I.6.1.A. Bruit thermique	50
I.6.1.B. Bruit de grenaille	50
I.6.2. Bruit en 1/f	51
I.6.3. Le bruit haute fréquence	
II. Fabrication, caractérisation et modélisation des TBH Si/SiGe:C	
II.1. Introduction	53
II 2 Evolution des technologies RiCMOS à STMicroelectronics	53
II.2.1. Structure quasi-auto alignée simple polysilicium (BiCMOS6G)	53
II.2.1. Structure QSA double polycilicium (BiCMOS7BE BiCMOS0)	
II.2.2. Tablacu réconitulatif	56
H.2.4. L'initian de la structure marci entre all'entre	
II.2.4. Limites de la structure quasi auto-angnée	,
II.3. Structure double polysilicium complètement auto-alignée par épitaxie sélective de la	a base 58
II.3.1. Présentation de la structure complètement auto-alignée	
II.3.2. Généralités sur la fabrication des échantillons	59
II.3.3. Description du procédé de fabrication	60
II.3.3.A. Définition des zones actives et formation du collecteur	60
II.3.3.B. Réalisation de la base extrinsèque et de la fenêtre émetteur	61

II.3.3.C. Epitaxie de la base intrinsèque	61
II.3.3.D. Réalisation des espaceurs internes et de l'émetteur	
II.3.3.E. Fin de la fabrication : recuit, siliciuration et interconnexions	63
II.3.4. Dessin des dispositifs	64
II.3.4.A. Masques utilisés pour la fabrication	64
II.3.4.B. Dessin de masques et règles de dessin	65
II.4. Etat de l'art des TBH rapides	67
II.4.1. IBM	67
II.4.2. IHP	
II.4.3. NXP	
II.4.4. IMEC	
II.4.5. Infineon	71
II.4.6. Freescale	72
II.4.7. Hitachi	73
II.4.8. Jazz Semiconductor	73
II.4.9. Synthèse bibliographique	
II.5. Caractérisation des TBH Si/SiGe:C	75
II.5.1. Caractérisation physique	75
II.5.1.A. Spectroscopie de masse par ions secondaires (SIMS)	75
II.5.1.B. Microscopie électronique à balayage (MEB)	76
II.5.1.C. Microscopie électronique à transmission (MET)	
II.5.2. Mesures statiques	77
II.5.2.A. Test paramétrique automatique	77
II.5.2.B. Mesures manuelles	
II.5.2.B.a. Courbes de Gummel et gain en courant β	
II.5.2.B.b. Caractéristiques de sortie	
II.5.2.B.c. Tension de claquage BV <sub>CEO</sub> et facteur d'avalanche	80
II.5.2.B.d. Mesures manuelles complémentaires	82
II.5.3. Mesures hyperfréquences	
II.5.3.A. Théorie des quadripôles	82
II.5.3.B. Paramètres S	84
II.5.3.C. Protocole expérimental	85
II.5.3.D. Etalonnage du VNA	86
II.5.3.E. Correction circuit ouvert	87
II.5.3.F. Extraction des fréquences de coupure $f_T$ et $f_{max}$	88
II.5.4. Mesures de bruit HF	
II.5.4.A. Mesure du facteur de bruit 50Ω	89
II.5.4.B. Mesure tuner d'impédances	

II.6. Modélisation des TBH	
II.6.1. Les principaux modèles de TBH	91
II.6.1.A. Modèle Ebers-Moll	
II.6.1.B. Modèle SPICE	
II.6.1.C. Modèle HICUM	
II.6.2. Développement d'un modèle petit signal	94
II.6.2.A. Description du schéma équivalent	
II.6.2.B. Extraction des différents éléments	
II.6.2.B.a. Jonctions polarisées en mode inverse	
II.6.2.B.b. Jonctions polarisées en mode direct	
II.6.2.B.c. Modèle intrinsèque en « T »	
II.6.2.C. Validité du modèle	
	101
III. TBH rapide faible-cout et haute-tension pour une technologie millimètrie	Jue 101
III.1. Introduction	
III.2. Etude et optimisation d'un TBH rapide faible-coût	
III.2.1. Enjeu de l'étude	103
III.2.2. Fabrication du dispositif	103
III.2.2.A. Présentation de la structure	
III.2.2.B. Principales étapes de fabrication	
III.2.2.B.a. Réalisation du module collecteur	
III.2.2.B.b. Fabrication du système émetteur-base	105
III.2.2.C. Dessin de masques	106
III.2.3. Dispositifs « faible-coût » des concurrents	107
III.2.3.A. IHP	107
III.2.3.A.a. Un collecteur tout implanté	107
III.2.3.A.b. Une seule zone active	108
III.2.3.A.c. Un TBH avec un seul masque	
III.2.3.B. IBM	109
III.2.3.C. Freescale Semiconductor	109
III.2.3.D. Tableau résumé	
III.2.4. Etudes physiques et simulations du module collecteur	111
III.2.4.A. Comparaison des architectures de collecteur	
III.2.4.A.a. Collecteur conventionnel / Collecteur tout implanté	111
III.2.4.A.b. Influence de l'implantation SIC avec le collecteur tout implanté	
III.2.4.B. Connexion de la couche implantée	113
III.2.4.C. Simulations de la structure retenue	
III.2.5. Caractérisation physique du dispositif	116
III.2.5.A. Microscopie électronique	116

III.2.5.A.a. Vues du dispositif en fin de fabrication	116
III.2.5.A.b. Défauts cristallins après implantation	118
III.2.5.B. Profiles SIMS	119
III.2.6. Optimisation du collecteur	121
III.2.6.A. Dose implantée	121
III.2.6.A.a. Etude des paramètres statiques	121
III.2.6.A.b. Résultats dynamiques	122
III.2.6.B. Influence du SIC	124
III.2.6.B.a. Ajout d'une implantation SIC	124
III.2.6.B.b. Energie de l'implantation SIC	125
III.2.7. Etude des règles de dessin	126
III.2.7.A. Fragmentation de l'émetteur	126
III.2.7.B. Longueur totale d'émetteur	128
III.2.7.C. Distance émetteur-collecteur L <sub>EC</sub>	130
III.2.8. Mesures à basse température	132
III.2.8.A. Mesures statiques	132
III.2.8.B. Performances dynamiques	133
III.2.9. Mesures de bruit haute-fréquence	135
III.2.10. Synthèse sur le TBH faible-coût	137
III.2.10.A. Bilan des résultats HF obtenus	137
III.2.10.B. Comparaison par rapport à la concurrence	139
III.2.10.C. Limitation de la structure	139
III.3. Intégration d'un TBH haute-tension	. 142
III.3.1. Limitation du dispositif « sans SIC »	142
III.3.1.A. Cas des générations BiCMOS précédentes	142
III.3.1.B. Résultats obtenues en BiCMOS9MW	143
III.3.1.C. Limitations de la structure en BiCMOS9MW	145
III.3.2. Développement d'un TBH haute-tension pour BiCMOS9MW	145
III.3.2.A. Procédé de fabrication	146
III.3.2.A.a. Architecture du dispositif	146
III.3.2.A.b. Intégration dans la technologie BiCMOS9MW	147
III.3.2.B. Simulations du composant	148
III.3.2.C. Profils SIMS du collecteur	150
III.3.2.D. Etude de la structure de référence CBEBC	151
III.3.2.D.a. Mesures statiques	151
III.3.2.D.b. Compromis fréquence de coupure / tensions de claquage	152
III.3.2.E. Etude de la structure avec zone active unique C <sub>B</sub> E <sup>B</sup> C	153
III.3.2.E.a. Mesures statiques	154
III.3.2.E.b. Performances dynamiques	155
III.3.3. Synthèse de l'étude	157

III.3.3.A. Résumé des dispositifs disponibles sur une même puce	157
III.3.3.B. Positionnement par rapport à la concurrence	159
III.3.3.C. Perspectives d'amélioration et intégration	160
IV. Solutions technologiques pour augmenter la fréquence de transition $f_T$	161
IV.1. Introduction	161
IV.2. Réduction du budget thermique durant la fabrication	163
IV.2.1. Intérêt de la solution	
IV.2.2. Procédé de fabrication à budget thermique réduit	164
IV.2.2.A. Réduction de l'épaisseur de la base	165
IV.2.2.B. Intégration d'un émetteur dopé phosphore	167
IV.2.2.C. Modification du module « Siprot »	169
IV.2.2.D. Réduction de la température de recuit final	170
IV.2.2.E. La siliciuration NiSi	171
IV.2.2.F. Comparaison avec le procédé de référence	172
IV.2.2.G. Caractérisation physique du TBH à budget thermique réduit	172
IV.2.2.G.a. Coupe MET des dispositifs réalisés	173
IV.2.2.G.b. Profils SIMS	174
IV.2.3. Influence du budget thermique sur les principaux éléments résistifs et capacitifs	176
IV.2.3.A. Résistances de polysilicium	176
IV.2.3.B. Résistance de base intrinsèque	177
IV.2.3.B.a. Résultats de simulations	177
IV.2.3.B.b. Résultats expérimentaux	179
IV.2.3.C. Résistance d'accès à la base	180
IV.2.3.D. Capacité de jonction émetteur-base	182
IV.2.4. Performances statiques et dynamiques	
IV.2.4.A. Nécessité du recuit final d'activation	183
IV.2.4.A.a. Idéalité des caractéristiques statiques	183
IV.2.4.A.b. Performances dynamiques	184
IV.2.4.B. Réglage de la jonction émetteur-base	186
IV.2.4.C. Optimisation du profil de base	188
IV.2.4.C.a. Profil de germanium	188
IV.2.4.C.b. Niveau de dopage	189
IV.2.5. Etude des performances aux températures cryogéniques	
IV.2.5.A. Mesures cryogéniques jusqu'à 35K	191
IV.2.5.B. Mesures complémentaires jusqu'à 4K	193
IV.2.6. Mesures de bruit et schéma équivalent	
IV.2.6.A. Influence de la résistance de base	194
IV.2.6.B. Comparaison avec le procédé de fabrication de référence	196

IV.2.7. Conclusion et perspectives d'amélioration	
IV.3. Développement d'un nouveau module collecteur	
IV.3.1. Objectifs de l'étude	
IV.3.2. Description et fabrication de la structure proposée	
IV.3.2.A. Présentation de l'architecture	
IV.3.2.B. Enchaînement des étapes de fabrication	201
IV.3.3. Synthèse bibliographique	
IV.3.3.A. Infineon (Siemens)	
IV.3.3.B. IHP	
IV.3.4. Résultats de simulations	
IV.3.4.A. Profils de dopants dans le collecteur	
IV.3.4.B. Fréquences de coupure $f_T$ et $f_{max}$	
IV.3.5. Caractérisation physique des dispositifs	
IV.3.5.A. Observation par microscopie électronique	
IV.3.5.B. Analyse SIMS	
IV.3.6. Résultats statiques	
IV.3.6.A. Etude des paramètres de la jonction base-collecteur	
IV.3.6.B. Caractéristiques statiques	
IV.3.7. Performances dynamiques	
IV.3.7.A. Influence des paramètres du collecteur	
IV.3.7.B. Optimisation des règles de dessin du dipositif	
IV.3.7.B.a. Réduction des dimensions de la fenêtre du collecteur	
IV.3.7.B.b. Etude d'un nouveau dessin de masques	
IV.3.8. Conclusion et perspectives d'amélioration de la structure	
Conclusion générale	
Références bibliographiques	
Publications de l'auteur	

# **Introduction générale**

Le premier transistor bipolaire a été inventé peu après la seconde guerre mondiale par deux chercheurs des laboratoires Bell : John Bardeen et Walter Brattain [Bardeen48]. Ces travaux réalisés sous la direction de William Shockley ont connu leur heure de gloire le 16 décembre 1947 lorsque ce petit dispositif en germanium disposant de contacts en or a permis d'amplifier un signal d'entrée d'un facteur 100. Celui-ci fut officiellement présenté lors d'une conférence de presse à New York le 30 juin 1948. Une réplique de ce composant est présentée sur la photographie ci-dessous.



Photographie d'une réplique du premier transistor bipolaire

Après avoir déposé le brevet de l'invention en 1951 [Shockley51], c'est en 1954 que le premier transistor bipolaire en silicium fût fabriqué. Dès lors, il révolutionna le monde de l'électronique avec l'apparition de puissants calculateurs industriels ou militaires. Les technologies BiCMOS furent également à l'origine de la forte croissance du marché de l'ordinateur personnel, applications aujourd'hui adressées par les technologies CMOS. Les grands évènements qui ont marqué l'évolution des transistors bipolaires depuis son invention jusqu'à aujourd'hui sont répertoriés dans le tableau ci-après.

Après l'élaboration de la théorie du transistor bipolaire à hétérojonctions en 1957 [Kroemer57], des progrès technologiques conséquents ont permis d'améliorer les performances au fur et à mesure des années. Citons notamment la première épitaxie d'un alliage silicium-germanium contraint réalisée en 1975 [Kasper75], puis en 1986 le développement de la technique de dépôt en phase vapeur (CVD) toujours utilisée aujourd'hui [Meyerson86]. C'est en 1987 que le premier transistor bipolaire à hétérojonctions Si/SiGe fut fabriqué [Iyer87]. Cette innovation entraîna une amélioration conséquente des performances du dispositif. Une fréquence de coupure supérieure à 100GHz a pu être atteinte dès 1993 [Kasper93], [Crabbé93]. Au début des années 90, la société américaine IBM participa activement au développement de technologies BiCMOS comportant sur une même puce des TBH Si/SiGe et des transistors à effet de champ [Harame92]-[Harame94]. La fabrication du premier TBH Si/SiGe de type PNP a été démontrée en 1990 [Harame90].

Année	Evénements	Références
1947	Invention du premier transistor bipolaire dans les laboratoires Bell	[Bardeen48]
1951	Brevet du premier transistor bipolaire	[Shockley51]
1957	Elaboration de la théorie du Transistor Bipolaire à Hétérojonctions	[Kroemer57]
1975	Première épitaxie de Silicium-Germanium contraint	[Kasper75]
1986	Première épitaxie de SiGe par CVD	[Meyerson86]
1987	Premier TBH SiGe	[Iyer87]
1990	Premier TBH SiGe auto-aligné	[Comfort90]
1990	Premier TBH SiGe PNP	[Harame90]
1992	Première technologie BiCMOS avec TBHs SiGe	[Harame92]
1993	Premier TBH SiGe avec $f_T > 100$ GHz	[Kasper93], [Crabbé93]
1994	Première technologie TBH SiGe en 200mm	[Harame94]
1996	Premier TBH SiGe:C	[Lanzerotti96]
2001	Premier TBH SiGe:C avec $f_T > 200$ GHz	[Jeng01]
2002	Premier TBH SiGe:C avec $f_T > 300$ GHz	[Rieh02]
2008	Premier TBH SiGe:C avec $f_T > 400$ GHz	[Geynet08c]

Dates importantes de l'évolution du transistor bipolaire en technologie silicium

Une course à la performance s'engagea ensuite entre les principaux acteurs du marché. Celle-ci s'accéléra grâce à une nouvelle avancée technologique : l'introduction du carbone dans la base des dispositifs en 1996 [Lanzerotti96]. Les fréquences de coupure s'envolèrent dépassant 200GHz [Jeng01], puis 300GHz [Rieh02]. Le premier TBH Si/SiGe:C possédant une fréquence de transition supérieure à 400GHz n'a cependant été démontrée que cette année [Geynet08c], nous y reviendrons dans le dernier chapitre de ce manuscrit.

Cette forte augmentation des performances des TBH Si/SiGe:C ces dernières années ouvre de nouvelles opportunités aux technologies silicium. En effet, les applications millimétriques jusqu'ici réservées aux technologies III-V, peuvent maintenant être adressées par des plateformes silicium à un moindre coût. Un spectre fréquentiel permettant de situer les ondes millimétriques (30GHz < f < 300GHz et  $1mm < \lambda < 1cm$ ) est présenté sur la figure ci-dessous.



Spectre fréquentiel situant les ondes millimétriques

En dépit de l'amélioration des performances en fréquence des composants CMOS avec notamment la réduction de la longueur de grille, les TBH Si/SiGeC présentent des avantages significatifs pour les applications millimétriques. En plus de posséder des fréquences de coupure élevées, ils présentent un excellent compromis fréquence de transition / tenue en tension, des gains forts et des niveaux de bruit large bande et basse-fréquence très faibles. Ils restent donc les composants les mieux appropriés pour adresser des applications telles que les communications optiques jusqu'à 100Gb/s, les radars anticollision pour l'automobile (77GHz) ou les réseaux sans-fil haut-débit WLAN (60GHz). Une technologie BiCMOS 0.13 $\mu$ m capable d'adresser ces applications millimétriques est en cours de développement à STMicroelectronics. Nommée BiCMOS9MW (*MW=Millimeter Waves*), elle est basée sur un TBH Si/SiGe:C dont les fréquences de coupure *f<sub>T</sub>* et *f<sub>max</sub>* sont supérieures à 200GHz.

De plus, l'intérêt pour les applications au-delà de 100GHz commence à émerger dans le monde de l'électronique. Les composants doivent pour cela atteindre des fréquences de coupure supérieures à 300GHz. Des projets de recherche sont donc menés afin de repousser encore plus loin les limites des transistors bipolaires à hétérojonctions, le but étant à terme d'obtenir des fréquences de fonctionnement de l'ordre du demi-terahertz tout en préservant un faible coût de fabrication et une intégration simple. Une illustration des principaux secteurs d'activité trouvant un intérêt dans les applications terahertz est présentée ci-dessous [DeMaagt05]. L'imagerie et la spectroscopie au-delà de 100GHz peuvent être très utiles dans

des domaines tels que le médical, la sécurité, l'astronomie, les biotechnologies ou les secteurs industriels liés à l'environnement tel que le tri des déchets par exemple.



Exemples d'applications terahertz [DeMaagt05]

Dans ce contexte, les deux grands objectifs de ces travaux de thèse sont la participation au développement de la technologie millimétrique BiCMOS9MW et la recherche de nouvelles solutions technologiques dans le but d'augmenter la fréquence de transition des TBH Si/SiGe:C.

Le premier objectif consistera dans un premier temps à développer et à étudier une solution faible-coût du TBH rapide de la technologie. Celle-ci permet de diviser par deux le nombre de masques utiles à la fabrication du composant. Il faudra optimiser ce dispositif et évaluer s'il peut remplir le cahier des charges et remplacer l'architecture standard. Un TBH haute-tension parfaitement compatible avec la technologie BiCMOS9MW sera également développé.

L'autre volet de ce travail de thèse concernera l'étude de nouvelles solutions technologiques afin d'améliorer la fréquence de transition  $f_T$  du TBH conventionnel. L'objectif est d'atteindre, voire de dépasser la fréquence de 300GHz qui est, avant cette étude, la meilleure performance obtenue à STMicroelectronics. Ces travaux couvriront la simulation des composants, l'optimisation du dessin des structures, le développement des étapes de fabrication et leur intégration ainsi que les caractérisations physiques et électriques des dispositifs réalisés.

Le premier chapitre de ce manuscrit décrira les principes de fonctionnement du transistor bipolaire à hétérojonctions. L'objectif est de présenter les bases théoriques permettant de comprendre et d'analyser les résultats expérimentaux obtenus tout au long des ces travaux. Après avoir montré les propriétés de l'alliage SiGe, nous présenterons les régimes de fonctionnant statique et dynamique du composant en définissant les grandeurs utiles.

Le deuxième chapitre sera consacré à la description du TBH Si/SiGe:C d'un point de vue technologique. Nous détaillerons tout d'abord le procédé de fabrication d'un TBH à structure double polysilicium complètement auto-alignée. Une synthèse bibliographique sera ensuite réalisée où nous comparerons les architectures choisies et les performances obtenues par les grands acteurs du marché. Puis, les méthodes de caractérisation électrique et physique utilisées au cours de nos études seront présentées. Enfin nous nous intéresserons à la modélisation en présentant les principaux modèles de TBH ainsi que le schéma équivalent petit signal développé pendant ces travaux.

Le troisième chapitre concernera l'étude et le développement de dispositifs pour la technologie BiCMOS9MW. Nous montrerons les résultats obtenus par un TBH Si/SiGe:C avec un coût de fabrication réduit et nous évaluerons s'il est capable de remplacer le TBH standard. Une comparaison par rapport aux solutions de la concurrence sera également effectuée. La deuxième partie de ce chapitre sera consacrée au développement d'un TBH haute-tension (>3V) parfaitement compatible avec la technologie millimétrique. Le procédé de fabrication ainsi que les performances statiques et dynamiques seront présentées avant de conclure sur les perspectives de cette étude.

Le quatrième et dernier chapitre présentera de nouvelles solutions technologiques pour augmenter la fréquence de transition  $f_T$  des TBH Si/SiGe:C. Nous détaillerons tout d'abord les résultats obtenus avec un procédé de fabrication dont le budget thermique a été fortement réduit pour améliorer la performance du système émetteur-base. La deuxième partie sera consacrée au développement d'un nouveau module de collecteur permettant d'améliorer le contrôle des dopants à la jonction base-collecteur. Pour chacune de ces études amont, nous conclurons sur les performances obtenues et les perspectives d'amélioration seront discutées.

# I. Théorie et fonctionnement du transistor bipolaire à hétérojonctions Si/SiGe:C

## I.1. Introduction

La théorie du Transistor Bipolaire à Hétérojonctions (TBH) a été élaborée par Kroemer en 1957 [Kroemer57]. Ces travaux ont bâti les fondations pour le développement de ces composants jusqu'à aujourd'hui. Dans ce premier chapitre, nous explorons les principaux phénomènes permettant de comprendre le fonctionnement du transistor bipolaire à hétérojonctions Si/SiGe:C. L'objectif est de poser les bases qui nous permettront de comprendre et d'interpréter les résultats expérimentaux obtenus dans nos études.

Dans une première partie, nous présenterons quelques généralités sur le transistor bipolaire. Ensuite, nous donnerons les propriétés de l'alliage SiGe, matériau constituant la base des TBH développés dans ces travaux. Les principes de fonctionnement en régime statique et dynamique seront ensuite expliqués en définissant les paramètres importants. Nous terminerons ce chapitre en définissant les phénomènes de bruit opérant dans un dispositif.

## I.2. Généralités sur le transistor bipolaire

## I.2.1. Présentation

Le transistor bipolaire est un composant actif composé de deux jonctions PN montées têtebêche. Il est constitué de trois zones principales dopées successivement N+, P et N dans le cas d'un transistor dit « NPN » ou P+, N, P dans le cas d'un transistor « PNP ». Ces régions sont appelées respectivement émetteur, base et collecteur. Dans ce chapitre, nous donnerons les principes de fonctionnement pour un transistor NPN. Dans un mode de fonctionnement normal, la jonction émetteur-base est polarisée en direct alors que la jonction base-collecteur est polarisée en inverse, c'est le « mode direct ». C'est le mode de fonctionnement le plus utilisé pour les applications analogiques/RF. Une représentation schématique d'un transistor bipolaire NPN polarisé en mode direct est montrée figure I.1.



figure I.1 : Représentation schématique d'un transistor NPN en mode direct

## I.2.2. L'effet transistor

Le fonctionnement du dispositif est basé sur « l'effet transistor ». Du fait de la polarisation directe de la jonction émetteur-base, il y a un abaissement de la barrière de potentiel et les électrons sont injectés de l'émetteur vers la base où ils deviennent minoritaires. Si la base est très fine devant la longueur de diffusion des électrons, ces derniers atteindront la zone de charge d'espace (ZCE) base-collecteur par diffusion : c'est l'effet transistor. Ces électrons sont ensuite happés vers le collecteur grâce au champ électrique régnant dans la ZCE base-collecteur. Une source de courant a donc été créée entre l'émetteur et le collecteur. Cette source de courant peut être contrôlée en tension (par la polarisation V<sub>BE</sub>) ou en courant (par le courant de base I<sub>B</sub>). La figure I.2 représente les bandes de conduction et de valence d'un transistor bipolaire polarisé en mode direct.



figure I.2 : Diagramme de bandes d'un transistor bipolaire en en mode direct ( $V_{BE}$ >0V et  $V_{BC}$ <0V) et chemins des porteurs dans la structure

## I.2.3. Profils de dopage

La figure I.3 présente les profils de dopants présents dans les trois régions distinctes d'un transistor bipolaire. Afin que l'efficacité d'injection soit la plus élevée possible, il est nécessaire que l'émetteur soit plus dopé que la base. Pour une polarisation  $V_{BE}$  donnée, la quantité de trous injectés dans l'émetteur sera alors très faible devant la quantité d'électrons injectés dans la base. De plus, afin de garder un comportement idéal, le courant collecteur doit être indépendant de la polarisation  $V_{BC}$ . Ceci sera possible seulement si la zone de charge d'espace base-collecteur ne s'étend pas trop côté base pour de ne pas modifier le gradient d'électrons dans la base neutre. Le dopage de la base doit donc être très supérieur à celui du collecteur. Pour donner un ordre de grandeur, l'émetteur sera environ 10 fois plus dopé que la base et 100 fois plus dopé que le collecteur.



figure I.3 : Profils de dopants dans un transistor bipolaire

Les espèces dopantes que nous utilisons pour les régions N (émetteur et collecteur pour un transistor NPN) sont le phosphore et l'arsenic. Pour le dopage de la base, nous utilisons du bore. L'incorporation des dopants dans un matériau semi-conducteur pourra se faire de deux manières différentes :

- par implantation ionique, nous parlerons alors de couche implantée
- par incorporation d'impuretés pendant le dépôt, nous parlerons de couche dopée « in-situ ».

## I.3. Caractéristiques de l'alliage Silicium-Germanium

Une des principales évolutions qui a permis l'augmentation des performances des transistors bipolaires est l'intégration de l'alliage silicium-germanium  $Si_{1-x}Ge_x$ . Ce matériau a été utilisé pour la première fois pour la réalisation de la base d'un transistor bipolaire en 1987

[Iyer87]. Depuis, les progrès liés aux méthodes de croissance lui permettent de concurrencer les matériaux III-V tels que l'arséniure de gallium (AsGa) ou le phosphure d'indium (InP). Cette partie présente les propriétés cristallographiques et électroniques de l'alliage SiGe ainsi que les avantages de l'incorporation du germanium dans la base des transistors bipolaires.

## I.3.1. Généralités sur le SiGe

## I.3.1.A. Propriétés cristallographiques

Le germanium (Ge) appartient comme le silicium à la colonne IV de la classification périodique des éléments et il cristallise sous la structure diamant. A température ambiante, il existe un désaccord de maille de 4.17% entre le silicium et germanium ( $a_{Si}$ =5.431Å et  $a_{Ge}$ =5.657Å). La loi de Végard (I.1) permet de calculer le paramètre de maille de l'alliage SiGe en fonction du taux de germanium x:

$$a_{SiGe} = a_{Si} + (a_{Ge} - a_{Si}) \cdot x$$
 (I-1)

A titre d'exemple, le paramètre de maille d'un alliage SiGe comportant 20% de germanium est égal à 5.476 Å, le désaccord de maille par rapport au substrat Si est alors de 0.83%.



figure I.4: Représentation schématique de la croissance de SiGe sur un substrat de silicium

La croissance de l'alliage SiGe sur un substrat de silicium peut se faire de deux manières différentes (figure I.4) :

- *Croissance pseudomorphique ou contrainte* : l'alliage SiGe conserve le paramètre de maille du substrat plus petit, il y a alors une déformation élastique dans la

direction perpendiculaire au plan de l'interface. C'est ce mode de croissance qui est utilisé pour la réalisation des bases de TBH SiGe.

*Croissance relaxée* : l'alliage SiGe garde son paramètre de maille supérieur au substrat Si, il se forme alors des dislocations dans le plan de l'interface. Ce mode de croissance avec défauts est à éviter pour la fabrication de dispositifs.

## I.3.1.B. Epaisseur critique

Si le désaccord de maille est suffisamment faible et que l'épaisseur du film épitaxié reste fine, la croissance se fait de manière contrainte [Franck49], [People85a]. A partir d'une certaine épaisseur appelée « épaisseur critique »  $h_C$ , la croissance passe dans un mode relaxé et des dislocations apparaissent à l'interface. Dans notre cas, l'épaisseur critique va dépendre du taux de Ge ainsi que des conditions de dépôt (principalement la température). La figure I.5 montre l'évolution de l'épaisseur critique  $h_C$  en fonction du pourcentage de Ge dans la couche épitaxiée. Entre la zone où la couche est complètement relaxée et celle où elle est intégralement contrainte, il existe une zone intermédiaire, dite métastable, dans laquelle tout apport d'énergie a pour conséquence l'apparition de dislocations suivie d'une relaxation complète de la couche.



figure I.5: Evolution de l'épaisseur critique en fonction du pourcentage de germanium

Concernant l'application à la formation de la base des TBH, une couche de silicium est déposée par-dessus le film de SiGe contraint. Ceci a pour conséquence d'augmenter l'épaisseur critique  $h_C$  et donc d'améliorer la stabilité de la couche.

#### I.3.1.C. Diagramme de bandes

Le substrat Si et l'alliage SiGe possèdent la même structure cristallographique mais ont des énergies de bande interdite (gap) différentes. Comme le montre la figure I.6 [Richard04], à 300K, le silicium a un gap de 1.12eV et le germanium de 0.66eV.



figure I.6 : Diagrammes de bandes du silicium et du germanium à 300K [Lang85]

Il est difficile de déterminer le gap de l'alliage SiGe qui sera compris entre celui du silicium et celui du germanium. Il dépend à la fois du pourcentage de Ge et de l'état dans laquelle se trouve la couche. En effet, à taux de Ge constant, une couche de SiGe contrainte aura une énergie de bande interdite plus faible qu'une couche non contrainte (figure I.7 [Lang85]).



figure I.7 : Evolution de l'énergie de bande interdite du SiGe contraint et non contraint en fonction du pourcentage de germanium

Une valeur approximative de l'énergie de bande interdite de l'alliage SiGe contraint peut être déterminée par l'expression suivante [People85b]:

$$Eg_{SiGe}(x,T) = E_0(T) - 1.02 \cdot x + 0.52 \cdot x^2 \tag{I-2}$$

Dans cette expression,  $E_0(T)$  représente l'énergie de bande interdite du Si pur et x est le taux de Ge dans l'alliage SiGe.

## I.3.2. Applications aux TBH Si/SiGe

#### I.3.2.A. Raccordement de bandes

La figure I.8 montre les discontinuités des bandes de valence et de conduction dans le cas d'une hétérojonction Si/SiGe. La différence entre les énergies de bande interdite des deux matériaux constituant l'hétérojonction provient principalement de la bande de valence ( $\Delta E_V$ ).



figure I.8: Schéma du raccordement des bandes entre un substrat Si et un film de SiGe contraint

Il est possible de calculer simplement la différence d'énergie  $\Delta E_V$  en fonction de la concentration en germanium *x* avec la relation suivante :

$$\Delta E_v = 0.74 \cdot x \tag{I-3}$$

## I.3.2.B. Intérêts du SiGe pour la base des transistors bipolaires

L'incorporation de germanium dans la base des transistors bipolaires a permis d'améliorer fortement les performances fréquentielles. Le principal avantage du SiGe pour la formation de la base est sa propriété d'abaisser la barrière d'énergie vue par les électrons (figure I.9). Ceci va conduire à une augmentation de l'efficacité d'injection et donc à des courants de collecteur plus élevés et va limiter le passage des trous de la base vers l'émetteur.

De plus, il est possible d'optimiser encore la structure en utilisant un profil de germanium rétrograde (figure I.10). En effet, si la concentration de Ge est plus forte côté collecteur ( $x_C$ ) que côté émetteur ( $x_E$ ), l'énergie de bande interdite dans la base va diminuer lorsque l'on s'approche du collecteur, ce qui aura pour effet de créer un pseudo-champ électrique accélérateur. Celui-ci va permettre la diminution du temps de transit des porteurs dans la base neutre  $\tau_B$  et ainsi d'améliorer les performances fréquentielles du transistor. Dans les TBH

SiGe rapides développés lors de cette étude, les concentrations de germanium utilisées sont comprises entre 10% et 20% côté émetteur et entre 20% et 40% côté collecteur.



figure I.9 : Comparaison des diagrammes de bande d'un transistor avec des bases Si pur et SiGe

figure I.10 : Exemples de profils de germanium constant et rétrograde dans la base

## I.3.3. Introduction du carbone dans la base SiGe

Le carbone a été introduit pour la première fois dans la base d'un TBH SiGe en 1996 [Lanzerotti96]. Le paramètre de maille du carbone diamant est 3.546Å, très inférieur à celui du silicium et du germanium. A l'origine, il était donc utilisé pour compenser la contrainte générée par le germanium. Il a été découvert ensuite que cet élément avait la propriété de bloquer la diffusion du bore [Osten97]. Il est donc aujourd'hui largement utilisé dans les TBH SiGe afin d'obtenir des bases très fines, on parlera alors de TBH SiGe:C.

Cependant, le carbone a des effets directs sur le fonctionnement du transistor. Il peut notamment générer des centres de recombinaison qui peuvent faire apparaître des courants de fuite importants. Il augmente également le gap du matériau [Boucaud94], ce qui aura pour conséquence une modification des niveaux de courants. Dans les TBH, le carbone est en général introduit en quantité très faible (<1%). Dans ce cas, la variation de bande interdite résultante reste négligeable. De plus, des travaux récents ont même démontré qu'une insertion de carbone maitrisée pouvait être utile pour améliorer certains facteurs de mérite d'un TBH [Barbalat06].

## I.4. Fonctionnement en régime statique

Dans cette partie, nous allons décrire le fonctionnement du transistor bipolaire en régime statique. Après avoir défini les différents courants circulant dans le composant et les gains associés, nous présenterons les principaux phénomènes du second ordre utiles à l'analyse des caractéristiques des TBH développés dans ces travaux.

## I.4.1. Bilan des courants

Le transistor bipolaire est un composant faisant intervenir deux types de porteurs : les électrons et les trous. Les différents courants présents dans le composant sont représentés sur la figure I.11.



figure I.11 : Représentation des différents courants du transistor bipolaire

## I.4.1.A. Les composantes du courant d'émetteur

Le courant d'émetteur  $I_{E}\ comporte \ trois \ composantes$  :

- $I_{nE}$  : le courant de diffusion des électrons de l'émetteur vers la base
- $I_{pE}$  : le courant de diffusion des trous de la base vers l'émetteur
- IrG : le courant de recombinaison dans la zone de charge d'espace émetteur-base

L'expression du courant d'émetteur est donc la suivante :

$$I_E = I_{nE} + I_{pE} + I_{rG} \tag{I-4}$$

Les trous se recombinant rapidement dans le volume de l'émetteur dopé N+, le courant de trous  $I_{pE}$  est largement négligeable devant le courant d'électrons  $I_{nE}$ . De plus, le faible courant de recombinaison dans la ZCE émetteur-base  $I_{rG}$  pourra également être négligé devant  $I_{nE}$ . La principale composante du courant d'émetteur sera donc  $I_{nE}$ .

#### I.4.1.B. Les composantes du courant de base

Le courant de base I<sub>B</sub> comporte également trois composantes :

- I<sub>pE</sub> : le courant de diffusion des trous de la base vers l'émetteur
- I<sub>rG</sub> : le courant de recombinaison dans la zone de charge d'espace émetteur-base
- $I_{rB}$  : le courant de recombinaison dans la base neutre

Le courant de base total s'exprime alors :

$$I_{B} = I_{pE} + I_{rG} + I_{rB}$$
(I-5)

La jonction base-collecteur étant polarisée en inverse, le courant de diffusion des trous de la base vers le collecteur est négligeable et la composante principale du courant  $I_B$  est  $I_{pE}$ .

#### I.4.1.C. Les composantes du courant de collecteur

Le courant de collecteur  $I_C$  est composé principalement du courant d'électrons ayant traversés la base neutre par diffusion  $I_{nC}$ . Nous pouvons donc écrire l'expression :

$$I_{C} = I_{E} - I_{B} = I_{nC} = I_{nE} - I_{rB}$$
(I-6)

La loi de conservation des courants nous permet d'écrire le bilan suivant :

$$I_{E} = I_{C} + I_{B} = I_{nC} + I_{pE} + I_{rG} + I_{rB}$$
(I-7)

## I.4.2. Expressions des courants

Dans cette partie, nous allons déterminer les expressions des courants de base et de collecteur à partir d'équations fondamentales et d'hypothèses simplificatrices adaptées aux TBH Si/SiGe:C développés dans nos études.

## I.4.2.A. Equations fondamentales et hypothèses

Les expressions des courants de base et de collecteur peuvent être déterminées à partir des équations de continuité décrivant le transport des électrons et des trous dans un matériau semi-conducteur :

$$\frac{\partial n}{\partial t} = G_n - U_n + \frac{1}{q} \nabla J_n \tag{I-8}$$

$$\frac{\partial p}{\partial t} = G_p - U_p + \frac{1}{q} \nabla J_p \tag{I-9}$$

Dans ces équations,  $G_x$  et  $U_x$  représentent respectivement les facteurs de génération et recombinaison (m<sup>-3</sup>.s<sup>-1</sup>) des porteurs et  $J_x$  les densités de courant (avec x=n ou p respectivement pour les électrons et les trous).

Afin de résoudre ces équations, il est nécessaire de connaître l'expression des densités de courant  $J_n$  et  $J_p$ . Elles peuvent s'exprimer par une addition d'un terme de diffusion et d'un terme de conduction dépendant de la mobilité des porteurs  $\mu_n$  et  $\mu_p$ :

$$J_n = qD_n \nabla n + qn\mu_n E \tag{I-10}$$

$$J_p = -qD_p \nabla p + qp\mu_p E \tag{I-11}$$

où E représente le champ électrique et q est la charge élémentaire d'un électron. Ces équations permettent de résoudre un système à trois dimensions. Cependant, le comportement statique d'un transistor bipolaire peut être décrit par un système à une seule dimension qui sera la direction orthogonale aux hétérojonctions (x). La figure I.12 montre les profils de porteurs minoritaires dans l'émetteur et la base d'un TBH Si/SiGe.



figure I.12 : Profils des porteurs minoritaires dans un transistor bipolaire NPN

Des hypothèses permettant de simplifier la résolution du système peuvent être prises en compte [Ashburn03] :

- Les densités de porteurs sont indépendantes du temps (régime permanent) :

$$\frac{\partial n}{\partial t} = \frac{\partial p}{\partial t} = 0 \tag{I-12}$$

- Il n'y a aucune génération de porteurs provenant du milieu extérieur :

$$G_n = G_p = 0 \tag{I-13}$$

- Les zones neutres sont uniformément dopées, ce qui limite la chute de tension et minimise le champ électrique en dehors des zones de charge d'espace.
- Les niveaux de dopage sont assez élevés pour qu'il n'y ait pas de chute de tension dans les zones neutres du dispositif. Le mouvement des porteurs en dehors des

zones de charge d'espace sera donc exclusivement dû aux phénomènes de diffusion (E=0). Les expressions (I-10) et (I-11) des densités de courant des porteurs se simplifient donc considérablement pour devenir les expressions suivantes :

$$J_n(x) = qD_{nB} \frac{dn_B(x)}{dx}$$
(I-14)

$$J_{p}(x) = qD_{pE}\frac{dp_{E}(x)}{dx}$$
(I-15)

- Les mécanismes de génération et recombinaison dans les zones de charge d'espace sont négligeables.
- Nous sommes dans des conditions de faible injection. Le nombre d'électrons injectés de l'émetteur vers la base est faible devant la concentration de dopants dans la base.

#### I.4.2.B. Le courant de base I<sub>B</sub>

Comme nous l'avons déjà vu, la composante principale du courant de base  $I_B$  est le courant de diffusion des trous de la base vers l'émetteur  $I_{pE}$ . Son expression peut être déterminée simplement à partir de l'équation (I-15) et de l'équation suivante reliant le coefficient de diffusion  $D_{pE}$ , la concentration de trous  $p_E$ , et la durée de vie des porteurs minoritaires dans l'émetteur  $\tau_{pe}$ :

$$D_{pE} \frac{d^2 p_E}{dx^2} = \frac{(p_E - p_{E0})}{\tau_{pe}}$$
(I-16)

où  $p_{E0} = n_i^2 / N_{dE}$  représente la concentration de porteurs minoritaires dans l'émetteur à l'équilibre thermique ( $p_E(\infty) = p_{E0}$ ).

A l'extrémité de la jonction émetteur-base, la concentration en trous  $p_E(0)$  peut être déterminée en fonction de la polarisation  $V_{BE}$  appliquée:

$$p_E(0) = p_{E0} \cdot \exp(\frac{qV_{BE}}{kT})$$
(I-17)

Dans les TBH développés lors de cette étude, l'épaisseur de l'émetteur  $W_E$  est très grande devant la longueur de diffusion des trous dans l'émetteur  $L_{pE}$ . La distribution des trous en fonction de la distance par rapport à la jonction émetteur-base peut alors s'écrire:

$$p_{E}(x) - p_{E0} = p_{E0} \exp(\frac{qV_{BE}}{kT}) \exp(\frac{-x}{L_{pE}})$$
 (I-18)

La concentration de trous décroît donc de manière exponentielle lorsqu'on s'éloigne de la jonction métallurgique émetteur-base. En injectant l'expression de  $p_E(x)$  dans (I-15), on peut calculer la densité de courant en x = 0. De plus, si on se place dans un régime de fonctionnement normal ( $qV_{BE}$ >>kT), on peut exprimer  $I_{pE}$  et donc le courant de base  $I_B$  circulant dans un dispositif de section A :

$$I_{pE} \approx I_{B} \approx \frac{qAD_{pE}n_{i}^{2}}{L_{pE}N_{dE}} \exp(\frac{qV_{BE}}{kT})$$
(I-19)

La relation (I-19) montre que dans le cas d'un émetteur large ( $W_E >> L_{pE}$ ), le courant de base est inversement proportionnel au produit de la longueur de diffusion des trous dans l'émetteur  $L_{pE}$  par le dopage de l'émetteur  $N_{dE}$ . Dans ce cas, le courant de base ne dépend pas de la largeur d'émetteur  $W_E$  car l'ensemble des porteurs minoritaires se recombinent avant d'atteindre le contact de l'émetteur. Afin de simplifier l'expression (I-19), nous pouvons introduire le nombre de Gummel de l'émetteur :

$$G_{E} = \int_{W_{E}}^{0} \frac{N_{dE}(x)}{D_{pE}(x) \cdot n_{i}^{2}(x)} dx = \frac{L_{pE}N_{dE}}{D_{pE}n_{i}^{2}}$$
(I-20)

I<sub>B</sub> s'exprimera alors :

$$I_{B} = \frac{qA}{G_{E}} \exp(\frac{qV_{BE}}{kT})$$
(I-21)

Nous pouvons donc agir sur différents paramètres afin de régler le niveau de courant de base, le plus accessible étant le niveau de dopage de l'émetteur qui va réguler l'injection des trous provenant de la base (si  $N_{dE}$  augmente,  $I_B$  va diminuer).

## I.4.2.C. Le courant de collecteur $I_C$

La largeur de la base  $W_B$  étant très faible devant la longueur de diffusion des électrons  $L_{nB}$ , la distribution des électrons dans la base neutre varie linéairement en fonction de la distance par rapport aux jonctions métallurgiques. La concentration des porteurs minoritaires à l'extrémité de la jonction émetteur-base  $n_B(0)$  s'exprime de manière analogue à (I-17):

$$n_B(0) = n_{B0} \exp(\frac{qV_{BE}}{kT}) \tag{I-22}$$

Et la concentration des électrons au bord de la jonction base-collecteur  $n_B(W_B)$  s'exprime :

$$n_B(W_B) = n_{B0} \exp(\frac{-qV_{CB}}{kT}) \approx 0 \tag{I-23}$$

Dans les conditions de polarisation  $V_{CB}$  utilisées dans cette étude, la concentration  $n_B(W_B)$  est quasi nulle. Connaissant ces conditions aux limites, on peut en déduire la concentration de porteurs minoritaires en tout point de la base neutre :

$$n_B(x) = n_{B0} \exp \frac{qV_{BE}}{kT} \left(1 - \frac{x}{W_B}\right)$$
(I-24)

Nous pouvons maintenant déterminer le gradient de la concentration  $n_B(x)$  et l'équation de diffusion (I-14) peut alors s'écrire :

$$J_n = \frac{qD_{nB}n_{B0}}{W_B} \exp(\frac{qV_{BE}}{kT})$$
(I-25)

Si l'on nomme  $N_{aB}$  le dopage de la base, le courant de collecteur  $I_C$  s'exprime donc:

$$I_{C} = \frac{qAD_{nB}n_{i}^{2}}{W_{B}N_{aB}} \exp(\frac{qV_{BE}}{kT})$$
(I-26)

Le courant de collecteur dépend donc principalement de la polarisation  $V_{BE}$  et des caractéristiques de la base.

Nous pouvons introduire de la même manière que pour l'émetteur, un nombre de Gummel de la base qui sera fonction de son épaisseur  $W_B$ , de sa concentration en dopants  $N_{aB}$  et de la valeur de la constante de diffusion des électrons  $D_{nB}$ :

$$G_{B} = \int_{0}^{W_{B}} \frac{N_{aB}(x)}{D_{nB}(x) \cdot n_{i}^{2}(x)} dx = \frac{W_{B}N_{aB}}{D_{nB}n_{i}^{2}}$$
(I-27)

Le courant de collecteur s'exprimera alors d'une manière simplifiée :

$$I_{C} = \frac{qA}{G_{B}} \exp(\frac{qV_{BE}}{kT})$$
(I-28)

## I.4.3. Gains en courant

Le gain en courant d'un transistor bipolaire est défini par le rapport entre le courant de sortie et le courant d'entrée. Le dispositif peut être connecté de deux manières principales, ce qui donne lieu à la définition de deux gains en courant ( $\alpha$  et  $\beta$ ).

#### **I.4.3.A.** Montage base commune (α)

Le gain en courant d'un dispositif monté en base commune se note  $\alpha$ , il est égal au courant de collecteur divisé par le courant d'émetteur :

$$\alpha = \frac{I_C}{I_E} \approx 1 \tag{I-29}$$

Comme nous l'avons vu précédemment, le courant d'émetteur  $I_E$  est la somme du courant de collecteur  $I_C$  et du courant de base  $I_B$  (I-7). Le gain en courant  $\alpha$  est donc toujours inférieur à 1. De plus, sachant que  $I_B << I_C$ ,  $\alpha$  sera très proche de l'unité. Ce type de montage pourra être utilisé dans les cas où le gain en courant n'est pas critique pour le circuit.

#### I.4.3.B. Montage émetteur commun (β)

La configuration la plus utilisée pour un transistor bipolaire est le montage émetteur commun. Dans ce cas, le gain en courant  $\beta$  sera défini :

$$\beta = \frac{I_C}{I_B} \tag{I-30}$$

Il peut donc s'exprimer par le rapport entre les nombres de Gummel de l'émetteur et de la base comme suit :

$$\beta = \frac{G_E}{G_B} \tag{I-31}$$

En considérant les niveaux de dopage constants dans la base et dans l'émetteur, le gain en courant peut encore s'écrire pour un transistor bipolaire avec un émetteur large ( $W_E >> L_{pE}$ ) et une base fine ( $W_B << L_{nB}$ ) :

$$\beta = \frac{D_{nB}L_{pE}N_{dE}}{D_{pE}W_{B}N_{aB}} \cdot \frac{n_{iB}^{2}}{n_{iE}^{2}}$$
(I-32)

où les termes  $n_{iB}^2$  et  $n_{iE}^2$  représentent les concentrations intrinsèques de porteurs dans la base et dans l'émetteur, respectivement.

## I.4.3.C. Discussion sur le gain en courant des TBH

L'expression (I-32) montre les principaux paramètres qui vont intervenir sur le gain en courant. On constate par exemple que  $\beta$  dépend fortement du rapport entre les niveaux de dopage de l'émetteur N<sub>dE</sub> et celui de la base N<sub>aB</sub>. Nous avons donc besoin de réaliser des émetteurs très dopés si on veut obtenir un très fort gain en courant. Cependant, nous verrons par la suite qu'un dopage fort de la base est également nécessaire afin de limiter la résistance de base qui pénalise fortement la fréquence maximale d'oscillation des TBH. Il y aura donc des compromis à faire pour la fabrication de nos composants afin d'obtenir des performances statiques et dynamiques optimales.

Ensuite, dans notre cas où les bases des transistors sont en SiGe, le terme dépendant des concentrations de porteurs intrinsèques  $n_{iB}^2/n_{iE}^2$  prend une importance capitale, en effet :

$$n_{i}^{2}{}_{(SiGe)} = n_{i}^{2}{}_{(Si)} \frac{(N_{C}N_{V})_{(SiGe)}}{(N_{C}N_{V})_{(Si)}} \exp(\frac{\Delta Eg}{kT})$$
(I-33)

Dans cette expression,  $\Delta Eg$  et  $(N_C N_V)_{(SiGe)}$  dépendent du taux de germanium dans la base. Nous pouvons alors réécrire l'expression du gain en courant de la manière suivante :

$$\beta = \gamma \frac{D_{_{B}}L_{_{PE}}N_{_{dE}}}{D_{_{PE}}W_{_{B}}N_{_{aB}}} \exp(\frac{\Delta Eg}{kT})$$
(I-34)

où  $\gamma = \frac{(N_C N_V)_{(SiGe)}}{(N_C N_V)_{(Si)}}$  est un coefficient proche de 1.

Nous verrons donc une augmentation du gain en courant dû à l'introduction de germanium dans la base. De plus, la température influe également directement sur les caractéristiques statiques du composant. Les TBH SiGe que nous développons ici ont des gains en courant à température ambiante pouvant aller de 100 à plus de 10000 en fonction de taux de germanium présent dans la base et des choix technologiques retenus pour leur fabrication.

Cependant, un fort gain en courant  $\beta$  est avantageux pour les performances fréquentielles du composant mais dégrade considérablement sa tenue en tension. Nous sommes donc à nouveau en présence d'un compromis qu'il va falloir ajuster en fonction de nos objectifs.

## I.4.4. Principaux phénomènes du second ordre

Dans la partie précédente, nous avons donné les expressions des courants et du gain en courant dans le cas d'un TBH SiGe idéal. En réalité, ces expressions ne sont valables que sur une zone restreinte de fonctionnement du composant appelée zone idéale (figure I.13). En dehors de cette zone, des phénomènes non linéaires influent sur les caractéristiques statiques des transistors bipolaires. Dans cette partie, nous nous proposons d'expliquer les principaux phénomènes du second ordre perturbant l'idéalité des caractéristiques.



figure I.13 : Courants  $I_B$ ,  $I_C$  et gain en courant  $\beta$  d'un TBH Si/SiGe:C

## I.4.4.A. Non-idéalités à faible injection

On considère que l'on est dans un régime « faible injection » lorsque les électrons injectés dans la base sont très largement minoritaires devant les trous. Ces conditions sont obtenues pour une faible polarisation de la jonction émetteur-base ( $V_{BE}$ <0.5V). L'origine de la non-idéalité des courants peuvent alors provenir des deux principaux phénomènes expliqués cidessous.

## I.4.4.A.a. Recombinaison dans la ZCE émetteur-base

Dans le cas où des défauts sont présents dans la zone de charge d'espace émetteur-base, le courant de recombinaison  $I_{rG}$  n'est plus négligeable. Une non-idéalité apparaît alors sur l'allure du courant de base en fonction de la polarisation  $V_{BE}$  (figure I.14).

On peut exprimer ce courant de recombinaison  $I_{rG}$  de la manière suivante [Ashburn88]:

$$I_{rB} \propto \exp(\frac{qV_{BE}}{mkT})$$
 (I-35)

 $I_{rB}$  est donc proportionnel à la tension de polarisation  $V_{BE}$ , m étant un facteur compris entre 1 et 2. Le courant de recombinaison peut être d'origine :

- surfacique si des défauts sont présents à la surface de la jonction émetteur-base.
- *périmétrique* si les défauts responsables de la composante  $I_{rB}$  sont placés seulement en périphérie de la jonction émetteur-base.

Il est possible de déterminer la nature surfacique ou périmétrique de  $I_{rB}$  en étudiant les variations du courant de base  $I_B$  en fonction des dimensions du dispositif.



figure I.14 : Courant de base d'un dispositif avec et sans phénomène de recombinaison

#### I.4.4.A.b. Courant tunnel bande à bande

Lorsque les niveaux de dopage de part et d'autre de la jonction émetteur-base sont très élevés, un courant tunnel peut apparaître à faible polarisation  $V_{BE}$  ( $V_{BE}$ <0.4V). Ce phénomène a été décrit pour la première fois par Esaki en 1958 [Esaki58]. Cet effet est aujourd'hui le principe de base de certains composants comme les diodes tunnel [Duschl00]. Une étude complète du courant tunnel bande à bande dans les transistors bipolaires à hétérojonctions Si/SiGe:C a été menée dans [Lagarde06].

Cet effet se traduit par une composante non idéale de courant de base à faible injection présentant une résistance différentielle négative. La figure I.15 montre l'allure du courant de base d'un dispositif avec la présence d'un effet tunnel bande à bande.



figure I.15 : Courant de base d'un dispositif avec et sans effet tunnel bande à bande
L'effet tunnel est une réponse quantique dû aux porteurs majoritaires (électrons dans l'émetteur) qui se produit si le champ électrique est très élevé dans la jonction émetteur-base et si la barrière de potentiel est suffisamment étroite. Les électrons vont alors pourvoir franchir cette barrière et atteindre la base neutre.

Les niveaux de dopage importants utilisés pour la fabrication des TBH rapides donnent lieu à de forts champs électriques à la jonction émetteur/base. La probabilité que les électrons puissent franchir la barrière par effet tunnel n'est alors plus négligeable.



figure I.16 : Représentation schématique de l'effet tunnel bande à bande

La figure I.16 illustre cet effet par une représentation schématique des niveaux occupés en fonction de la polarisation  $V_{BE}$ :

(*a*) A  $V_{BE}=0$ , tous les niveaux sous le niveau de Fermi sont occupés et tous ceux au-dessus du niveau de Fermi sont libres : aucun courant tunnel n'est possible.

(*b*) Si une tension  $V_{BE}$  faible est appliquée ( $V_{BE} < 0.2V$ ), il y a des états occupés du côté *n* correspondant à des états inoccupés et disponibles du côté *p*. Un courant tunnel bande à bande est alors possible.

(c) Pour une tension  $V_{BE}$  plus élevée ( $V_{BE}$ >0.2V) : de moins en moins d'états disponibles sont présents du côté p. La densité de courant tunnel diminue donc quand la polarisation  $V_{BE}$ augmente, nous observons alors une résistance différentielle négative.

(*d*) Si l'on augmente encore  $V_{BE}$ , il n'y a plus de niveaux d'énergie disponibles. Aucun courant tunnel ne peut circuler. La composante en exp.(qV<sub>BE</sub>/kT) devient prédominante et le courant de base augmente alors exponentiellement en fonction de V<sub>BE</sub>.

L'effet tunnel bande à bande est visible dans la plupart des dispositifs rapides développés lors de ces travaux de thèse. Il est un bon indicateur permettant de quantifier « l'agressivité »

des jonctions émetteur-base des TBH rapides (niveaux de dopage à la jonction, distance entre les dopants après diffusion).

## I.4.4.B. Avalanche et tensions de claquage

## I.4.4.B.a. Avalanche dans la jonction base-collecteur - BV<sub>CBO</sub>

Le phénomène d'avalanche pour les jonctions PN a été décrit par Sze dans [Sze81]. Il s'agit d'une multiplication de porteurs soumis à un fort champ électrique. Ce phénomène peut s'appliquer au cas de la jonction base-collecteur du transistor bipolaire. Dans cette jonction polarisée en inverse, les paires électron-trou générées thermiquement sont expulsées de la zone de charge d'espace par le champ électrique qui y règne. Un courant de fuite  $I_{CBO}$  de la jonction polarisée en inverse apparait. Lorsque la polarisation  $V_{CB}$  atteint une valeur importante, ces électrons acquièrent suffisamment d'énergie pour arracher un électron aux atomes du réseau cristallin, on parle alors d'ionisation par impact. Les porteurs générés sont, à leur tour, susceptibles d'arracher d'autres électrons créant ainsi ce phénomène d'avalanche dans la ZCE. La valeur limite de la tension  $V_{CB}$  à laquelle le phénomène d'avalanche apparaît est appelée  $BV_{CBO}$  (tension de claquage de la jonction base-collecteur). Elle peut s'exprimer en fonction de  $E_{crit}$ , valeur critique du champ électrique à partir de laquelle l'avalanche se produit, du dopage collecteur  $N_{dC}$  et de la constante diélectrique du silicium  $\epsilon_0 \varepsilon_r$ :

$$BV_{CBO} = \frac{\varepsilon_0 \varepsilon_r E_{crit}^2}{2qN_{dC}}$$
(I-36)

Le champ  $E_{crit}$  est de l'ordre de quelques  $10^5 V.cm^{-1}$  pour le silicium dopé N, les niveaux de dopage du collecteur utilisés pour la fabrication de nos dispositifs rapides nous conduisent donc à des tensions de claquage  $BV_{CBO}$  de l'ordre de 5V à 6V.

## I.4.4.B.b. Tension de claquage BV<sub>EBO</sub>

La tension de claquage  $BV_{EBO}$  est représentative de la jonction émetteur-base. Dans les TBH rapides, les niveaux de dopage de l'émetteur et de la base sont très élevés, et la distance entre ces deux espèces dopantes est en général très faible. Il en découle une tension de claquage  $BV_{EBO}$  bien plus faible que  $BV_{CBO}$ . Elle est en général comprise entre 0.5V et 2V.

# I.4.4.B.c. Tension de claquage BV<sub>CEO</sub>

Lorsque le transistor est polarisé en mode direct, les porteurs pouvant être à l'origine du phénomène d'avalanche proviennent à la fois des porteurs injectés qui ont traversés la base neutre  $I_{nC}$  et du courant de fuite de la jonction base-collecteur  $I_{CB0}$ . On aura alors :

$$I_{c} = I_{nc} + I_{CB0} = \alpha I_{E} + I_{CB0}$$
(I-37)

Si la polarisation de la jonction base-collecteur  $V_{CB}$  est assez élevée pour générer le phénomène d'avalanche décrit plus haut, le courant de collecteur  $I_C$  sera multiplié par un facteur de multiplication M caractéristique de la jonction :

$$I_{c} = M.(\alpha I_{E} + I_{CB0}) \tag{I-38}$$

M est défini de manière empirique par l'équation suivante où n représente un coefficient compris entre 3 et 6 [Miller55]:

$$M = \frac{1}{1 - \left(\frac{V_{CB}}{BV_{CBO}}\right)^n}$$
(I-39)

Si le transistor est monté en émetteur commun et que la base est ouverte, nous pouvons alors introduire  $I_{CEO}$ , le courant circulant entre l'émetteur et le collecteur. Celui-ci sera égal aux courants d'émetteur  $I_E$  et de collecteur  $I_C$ :

$$I_{CE0} = I_E = I_C = M.(\alpha I_{CE0} + I_{CB0})$$
(I-40)

Dans cette configuration, le courant  $I_{CE0}$  peut donc s'exprimer simplement en fonction du courant de fuite de la jonction base-collecteur  $I_{CB0}$  et du facteur d'avalanche M :

$$I_{CE0} = \frac{M}{(1 - \alpha M)} I_{CB0} \tag{I-41}$$

L'équation (I-39) nous montre que si la polarisation de la jonction base-collecteur se rapproche de la valeur de  $BV_{CBO}$ , la valeur du facteur d'avalanche M augmente. Le terme  $\alpha M$  dans (I-41) se rapprochera alors de l'unité et nous aurons une augmentation importante du courant traversant le transistor.

Nous pouvons donc définir une tension  $V_{CB}$  pour laquelle le terme  $\alpha M$  est égale à 1. Celleci se nomme  $BV_{CEO}$ , elle est la tension de claquage en émetteur commun et base ouverte.

$$BV_{CEO} = BV_{CBO} (1 - \alpha)^{1/n} = \frac{BV_{CBO}}{\beta^{1/n}}$$
(I-42)

#### I.4.4.B.d. Discussion sur la tension de claquage d'un TBH

La tension  $BV_{CEO}$  a une valeur bien plus faible que  $BV_{CBO}$ . Contrairement à  $BV_{CBO}$  qui est une tension de claquage d'une jonction PN polarisée en inverse (en l'occurrence la jonction base-collecteur), la tension  $BV_{CEO}$  est caractéristique du dispositif en fonctionnement. En situation réelle où le composant est utilisé dans un circuit, l'impédance sur la base n'est pas infinie (connexion ohmique), la tension de claquage réelle du composant  $BV_{CER}$  se situe donc entre  $BV_{CEO}$  (pire cas) et  $BV_{CBO}$  (meilleur cas) [Rickelt01].

Comme le montre la relation (I-42),  $BV_{CEO}$  est directement lié au gain du dispositif. Il est donc inévitable qu'un dispositif présentant un fort gain en courant possède une tension de claquage faible. L'allure du gain en fonction de la tension de claquage d'un TBH est donnée sur la figure I.17 ci-dessous.



Tension de claquage BV<sub>CEO</sub>

figure I.17 : Compromis entre le gain en courant  $\beta$  et la tension de claquage  $BV_{CEO}$ 

En ce qui concerne les TBH rapides, l'ordre de grandeur du gain en courant  $\beta$  se situe audessus de 1000 pour une tension de claquage  $BV_{CEO}$  inférieure à 2V. Pour des TBH hautetension, nous aurons en revanche  $\beta \approx 300$  pour  $BV_{CEO} \approx 5V$ . Ce compromis entre  $\beta$  et  $BV_{CEO}$ fera l'objet d'une attention particulière lors du développement de nos dispositifs.

## I.4.4.C. Modulation de la largeur de la base $W_B$

#### I.4.4.C.a. Effet Early direct – $V_{AF}$

Les expressions des courants  $I_B$  et  $I_C$  et du gain en courant  $\beta$  données plus haut ne tiennent pas compte de la polarisation de la jonction base-collecteur  $V_{CB}$ . Cependant, des variations de cette polarisation peuvent entraîner une modification des caractéristiques statiques du composant. En effet, si l'on augmente  $V_{CB}$ , il y aura une extension de la zone de charge d'espace base-collecteur à l'intérieur de la base neutre. La largeur de la base neutre  $W_B$  va alors diminuer, ce qui va modifier l'évolution de la concentration des porteurs minoritaires comme le montre la figure I.18 ( $V_{CB2}$ > $V_{CB1}$  alors  $W_{B2}$ < $W_{B1}$ ).



figure I.18 : Illustration de l'effet Early direct

Le gradient d'électrons sera alors plus fort dans la base neutre, ce qui aura pour effet l'augmentation du courant  $I_C$ : c'est l'effet Early.

Cet effet peut être quantifié grâce à l'introduction de  $V_{AF}$  appelé tension d'Early directe qui est par définition la valeur extrapolée des caractéristiques de sortie du dispositif comme présenté sur la figure I.19 :



figure I.19 : Mesure de la tension d'Early directe à partir des caractéristiques de sortie

Plus la tension d'Early directe sera élevée, plus le niveau de courant de sortie sera stable en fonction de la polarisation.  $V_{AF}$  est donc un facteur de mérite important en prendre en considération pour le développement de nos TBH. En général,  $V_{AF}$  doit être supérieure à 50V pour que le dispositif puisse être intégré sans problème dans un circuit.

# I.4.4.C.b. Effet Early inverse $-V_{AR}$

L'effet Early inverse est dû à une variation de la largeur de la base neutre avec la tension de polarisation  $V_{BE}$ . En effet, l'augmentation de  $V_{BE}$  va entraîner une diminution de la ZCE émetteur-base, ce qui se traduira par une augmentation de la largeur de la base neutre  $W_B$ . Cet

effet peut pénaliser les performances du TBH car il entraîne une chute du gain en courant  $\beta$ . Cependant, il reste faible devant l'effet Early direct car les forts niveaux de dopage de part et d'autre de la jonction émetteur-base limite les variations de W<sub>B</sub>.

De la même façon que pour  $V_{AF}$ , on peut introduire  $V_{AR}$  appelé tension d'Early inverse qui sera de l'ordre de 1V pour nos dispositifs.

#### I.4.4.D. Perçage de la base

Comme nous l'avons vu précédemment, l'application d'une forte polarisation de la jonction base-collecteur  $V_{CB}$  entraine une extension de la ZCE base-collecteur à l'intérieur de la base. Ceci a pour conséquence une diminution de la largeur effective de la base  $W_B$ . Si l'on augmente encore  $V_{CB}$ , les deux ZCE base-collecteur et émetteur-base peuvent se rejoindre, l'émetteur sera alors directement connecté au collecteur par une zone de charge d'espace unique comme illustré sur la figure I.20.



figure I.20 : Illustration du phénomène de perçage de la base

Ce phénomène appelé « perçage de la base » entraine un courant important entre l'émetteur et le collecteur. L'effet transistor ne peut plus exister dans le composant, le fonctionnement devient alors purement résistif. La largeur de la base étant directement liée aux performances intrinsèques du composant, ce phénomène impose une limitation dans la diminution des dimensions verticales des TBH Si/SiGe:C.

## I.4.4.E. Effet Kirk

L'effet Kirk décrit dans [Kirk62] est lié au niveau de dopage dans le collecteur. Son importance est capitale car il est le principal responsable de la limitation des performances fréquentielles des TBH. Son principe peut être résumé de la façon suivante : lorsque la polarisation du composant augmente, la quantité d'électrons injectés dans la ZCE base-collecteur atteint une valeur comparable au dopage du collecteur  $N_{dC}$ , il se produit alors une

compensation de la charge côté collecteur, ce phénomène va entrainer une extension de la zone de charge d'espace base-collecteur.

Si le nombre d'électrons injectés augmente encore et devient supérieure à  $N_{dC}$ , on assistera à une compensation totale des charges. La base neutre va alors s'élargir brusquement en direction du contact collecteur où le dopage  $N_{dC}$ ' est plus important (figure I.21). Cette brusque augmentation de  $W_B$  (de  $W_{B1}$  vers  $W_{B2}$ ) va provoquer une chute importante du gain du dispositif.



figure I.21 : Illustration de l'effet Kirk

La densité de courant  $J_C$  à partir de laquelle l'effet Kirk se produit est donnée en fonction de la vitesse de saturation des électrons  $v_{sat}$  par l'expression :

$$J_c = q N_{dC} v_{sat} \tag{I-43}$$

D'un point de vue dynamique, l'élargissement brutal de la base neutre engendrera une augmentation du temps de transit dans la base  $\tau_B$ . L'effet Kirk sera alors responsable de la diminution des performances fréquentielles à forte injection.

## I.4.4.F. Effet des résistances séries $R_E$ et $R_B$

Dans un mode fonctionnement direct, lorsque la polarisation  $V_{BE}$  est assez forte, les courants présents deviennent suffisamment importants pour que la chute de tension due aux résistances de l'émetteur et de la base soit non négligeable. Ainsi, à partir d'une certaine polarisation  $V_{BE}$ , la tension réelle aux bornes de la jonction émetteur-base sera  $V_{B'E'} < V_{BE}$ . Les résistances séries présentes dans un TBH sont représentées sur la figure I.22.

La tension  $V_{B'E'}$  peut s'exprimer en fonction de  $V_{BE}$  par la relation :

$$V_{B'E'} = V_{BE} - I_E R_E - I_B R_B$$
(I-44)

En remplaçant maintenant le courant d'émetteur  $I_E$  par la somme des courants de base et de collecteur  $I_B+I_C$ , on obtient :

$$V_{B'E'} = V_{BE} - I_B [(1 + \beta)R_E + R_B]$$
(I-45)

Les courants  $I_B$  et  $I_C$  augmenteront alors moins rapidement en fonction de la polarisation  $V_{BE}$ , ce qui se traduit par la sortie de la zone idéale à partir de  $V_{BE}\approx 0.8V$  sur les caractéristiques statiques du dispositif (voir figure I.13). Bien que la résistance d'émetteur  $R_E$  soit inférieure à  $R_B$ , le terme  $(1+\beta)R_E$  a une valeur non négligeable lorsque le gain en courant est élevé.



figure I.22 : Représentation schématique des résistances séries dans un TBH

#### I.4.4.G. Quasi-saturation (R<sub>C</sub>)

L'effet des résistances séries décrit précédemment est également présent du côté du collecteur. Pour une forte polarisation  $V_{CB}$ , la chute ohmique dans le collecteur est non négligeable. Celle-ci sera due à la résistance de collecteur  $R_C$  représentée sur la figure I.22. Si on néglige l'influence de  $R_B$ , la polarisation aux bornes de la jonction base-collecteur  $V_{C'B'}$  s'écrira alors :

$$V_{C'B'} = V_{CB} - R_C I_C$$
 (I-46)

Rappelons que dans un régime de fonctionnement normal, la jonction base/collecteur est polarisée en inverse ( $V_{CB}$ >0). A fort courant collecteur et lorsque  $V_{CB}$  est faible, le terme  $R_CI_C$  peut devenir supérieur à  $V_{CB}$ . La polarisation  $V_{C'B'}$  devient alors négative et la jonction

base/collecteur est alors polarisé en direct : c'est ce que l'on appelle l'effet de quasisaturation.

Cet effet est visible sur les caractéristiques statiques du transistor présentées sur la figure I.23. Les courbes de Gummel tracées pour une polarisation  $V_{CB}=0V$  montrent une saturation du courant de collecteur  $I_C$  à forte injection. Le courant de base, quant à lui, augmente brusquement sous l'effet de la polarisation directe de la jonction base-collecteur ( $R_CI_C>V_{CB}$ ). Sur les caractéristiques de sortie, à faible  $V_{CE}$ , il existe une région pour laquelle le courant de collecteur augmente lentement avant d'atteindre son plateau.



figure I.23 : Effet de quasi-saturation visible sur les courbes de Gummel et les caractéristiques de sortie d'un transistor bipolaire

L'effet de quasi-saturation est d'autant plus important que la résistance du collecteur est forte, il sera alors visible pour des faibles niveaux de dopage de collecteur (TBH haute-tension).

# I.5. Fonctionnement en régime dynamique

Après avoir décrit le fonctionnement du transistor bipolaire en régime statique, nous allons présenter les principes de fonctionnement en régime dynamique. Il est important de bien définir les paramètres influant sur les performances fréquentielles des TBH afin de développer des composants toujours plus rapides. Nous détaillerons tout d'abord l'expression des différents temps de transit des porteurs avant d'introduire les fréquences de coupures  $f_T$  et  $f_{max}$ d'un TBH.

# I.5.1. Composantes du temps de transit des porteurs $\tau_F$

Les performances dynamiques d'un TBH sont déterminées par le temps mis par les porteurs pour traverser les différentes régions qui composent le transistor. Il est défini par le temps nécessaire au renouvellement, par le courant de collecteur, de la charge en excès  $Q_F$  créée par les porteurs minoritaires.

On peut exprimer le temps de transit global  $\tau_F$  comme le rapport entre la charge totale  $Q_F$  et le courant collecteur :

$$\tau_F = \frac{Q_F}{I_C} \tag{I-47}$$

La charge totale  $Q_F$  étant répartie dans les différentes régions du TBH, il est possible de la décomposer comme suit :

$$Q_F = Q_E + Q_{EB} + Q_B + Q_{BC}$$
(I-48)

où  $Q_E$ ,  $Q_{EB}$ ,  $Q_B$  et  $Q_{BC}$  sont respectivement les charges créées par les porteurs minoritaires en excès dans l'émetteur, la ZCE émetteur-base, la base neutre et la ZCE base-collecteur.

Le temps de transit global peut alors être défini comme l'addition des temps de transit de chaque région du TBH de la façon suivante :

$$\tau_F = \tau_E + \tau_{EB} + \tau_B + \tau_{BC} \tag{I-49}$$

#### I.5.1.A. Temps de transit dans l'émetteur $\tau_E$

Le temps de transit dans l'émetteur est défini par le rapport entre la charge de trous en excès stockée dans l'émetteur et le courant de collecteur  $I_C$ :

$$\tau_E = \frac{Q_E}{I_C} \tag{I-50}$$

La charge  $Q_E$  peut être calculée aisément en intégrant le profil de concentration de trous  $p_E(x)$  donnée dans (I-18) :

$$Q_{E} = qA \int_{W_{E}}^{0} p_{E}(x) dx$$
 (I-51)

La charge globale Q<sub>E</sub> sera donc définie par :

$$Q_{E} = qA \int_{W_{E}}^{0} p_{E0} \left( \exp \frac{qV_{BE}}{kT} - 1 \right) \cdot \exp \frac{x}{L_{pE}} \cdot dx$$
(I-52)

En posant  $p_{E0} = n_i^2/N_{dE}$  et supposant que  $V_{BE} >> kT/q$ , on obtient l'expression suivante:

$$Q_{E} \approx qAL_{pE} \cdot \frac{n_{i}^{2}}{N_{dE}} \left( \exp \frac{qV_{BE}}{kT} \right)$$
(I-53)

Si on pose  $n_{B0} = n_i^2/N_{aB}$ , on obtient alors en utilisant l'expression de I<sub>C</sub> formulée dans (I-26):

$$\tau_E = \frac{L_{pE}.W_B}{D_{nB}}.\frac{N_{aB}}{N_{dE}}$$
(I-54)

Cette expression n'est valable que pour des émetteurs larges où  $W_E >> L_{pE}$ , ce qui sera le cas des TBH que nous développerons. L'expression pour des émetteurs d'épaisseur plus réduite sera modifiée du fait du profil linéaire des trous dans l'émetteur et deviendra alors :

$$\tau_E = \frac{1}{2} \cdot \frac{W_E \cdot W_B}{D_{nB}} \cdot \frac{N_{aB}}{N_{dE}}$$
(I-55)

#### I.5.1.B. Temps de transit dans la base $\tau_B$

De la même manière que pour l'émetteur, le temps de transit dans la base neutre  $\tau_B$  est défini par le rapport entre la charge des porteurs minoritaires (électrons) en excès stockée dans la base et le courant de collecteur I<sub>C</sub> :

$$\tau_{\scriptscriptstyle B} = \frac{Q_{\scriptscriptstyle B}}{I_{\scriptscriptstyle C}} \tag{I-56}$$

La charge  $Q_B$  peut donc être calculée en intégrant le profil linéaire de concentration d'électrons  $n_B(x)$  donnée dans (I-24) :

$$Q_{B} = -qA \int_{0}^{W_{B}} n_{B0} \exp \frac{qV_{BE}}{kT} \left(1 - \frac{x}{W_{B}}\right) dx$$
(I-57)

On obtient alors l'expression suivante de la charge Q<sub>B</sub> :

$$Q_B = \frac{1}{2} qAW_B n_{B0} \exp \frac{qV_{BE}}{kT}$$
(I-58)

En divisant cette charge par le courant de collecteur I<sub>C</sub>, on obtient alors :

$$\tau_B = \frac{W_B^2}{2D_{nB}} \tag{I-59}$$

Le temps de transit  $\tau_B$  est donc proportionnel au carré de l'épaisseur de la base. On comprend alors les efforts consentis pour réduire cette dimension afin de diminuer le temps de transit dans la base et ainsi d'améliorer les performances fréquentielles du TBH.

#### I.5.1.C. Temps de transit dans la jonction base/collecteur $\tau_{EB}$

Le temps de transit dans la jonction émetteur-base  $\tau_{EB}$  est le temps mis par les électrons pour traverser la zone de charge d'espace sous l'influence du champ électrique qui y règne. Son expression est la suivante :

$$\tau_{_{EB}} = \frac{Q_{_{EB}}}{I_{_C}} \tag{I-60}$$

La charge présente dans la jonction émetteur-base dépend essentiellement de la largeur de la ZCE  $W_{EB}$ , de la polarisation  $V_{BE}$  et de la section A de celle-ci [Roulston90]:

$$Q_{EB} = qAW_{EB} \exp(\frac{qV_{BE}}{2kT})$$
(I-61)

Le temps de transit  $\tau_{EB}$  dépend alors de la polarisation  $V_{BE}$  de la façon suivante :

$$\tau_{_{EB}} \propto \exp(-\frac{qV_{_{BE}}}{2kT}) \tag{I-62}$$

Lorsque la polarisation  $V_{BE}$  augmente, le temps de transit diminue très rapidement. De plus, la largeur de la ZCE émetteur-base est très faible du fait du fort dopage de part et d'autre de la jonction métallurgique.  $\tau_{EB}$  sera très petit devant les autres composantes de  $\tau_F$  et pourra donc être négligé au premier ordre.

#### I.5.1.D. Temps de transit dans la jonction base/collecteur $\tau_{BC}$

De la même manière que  $\tau_{EB}$ , le temps de transit dans la jonction base-collecteur  $\tau_{BC}$  est le temps mis par les électrons pour traverser la zone de charge d'espace sous l'influence du champ électrique qui y règne. Cependant, l'analyse est complexe car la concentration des porteurs va être modifiée par la modulation de la largeur de la ZCE  $W_{BC}$ . Une étude rigoureuse de  $\tau_{BC}$  est présentée dans [Meyer87].

Le champ électrique étant très important dans la jonction polarisée en inverse, on peut considérer que les porteurs circulent à leur vitesse de saturation  $v_{sat}$  sur toute la largeur de la ZCE. La charge mobile par unité de longueur due aux électrons dans la ZCE base-collecteur est donnée par le rapport de la densité de courant de collecteur J<sub>C</sub> et de la vitesse de saturation des électrons  $v_{sat}$ :

$$Q_{BC} = \frac{J_C}{v_{sat}}$$
(I-63)

Cependant, afin de conserver la neutralité de la jonction base-collecteur, la ZCE va se réduire très légèrement côté base et va s'étendre côté collecteur. On considère alors que la charge totale stockée dans la ZCE ne dépend que de la polarisation  $V_{CB}$ . En supposant que le dopage de la base est très supérieur au dopage du collecteur, l'extension de la ZCE ne se fera alors que du côté collecteur. L'extension de la ZCE peut donc s'exprimer par le rapport suivant :

$$\frac{W_{BC}}{W_{BC}} = \sqrt{\frac{N_{dC}}{N_{dC} - Q_{BC} / q}} = \sqrt{\frac{1}{1 - Q_{BC} / q N_{dC}}}$$
(I-64)

En considérant  $Q_{BC}\!\!<\!\!<\!\!qN_{dC},$  on peut écrire :

$$\frac{W_{BC}}{W_{BC}} \approx 1 + \frac{Q_{BC}}{2qN_{dC}}$$
(I-65)

La charge totale due à l'extension de la ZCE base-collecteur (atomes dopants ionisés côté collecteur) est égale à :

$$\Delta Q = q N_{dC} (W_{BC}' - W_{BC}) = Q_{BC} \frac{W_{BC}}{2}$$
(I-66)

Il y a donc un rapport 2 entre la charge négative apportée par le courant de collecteur  $(Q_{BC}W_{BC})$  et la charge positive provenant de l'extension de ZCE base-collecteur  $(Q_{BC}W_{BC}/2)$ . Il restera donc en excès la moitié de la charge totale due aux électrons  $(Q_{BC}W_{BC}/2)$ , on peut donc en déduire l'expression du temps de transit  $\tau_{BC}$ :

$$\tau_{BC} = \frac{Q_{BC}W_{BC}}{2J_C} = \frac{W_{BC}}{2v_{sat}}$$
(I-67)

Le temps de transit dans la jonction base-collecteur  $\tau_{BC}$  est une composante importante dans le temps de transit global  $\tau_F$ , surtout lorsque le collecteur est peu dopé. Comme le montre la relation (I-67), il faut réduire la largeur de la ZCE base-collecteur pour minimiser cette composante. Cette opération peut être réalisée en augmentant fortement le dopage du collecteur mais la tenue en tension du dispositif sera alors négativement affectée (I-36).

## I.5.2. Fréquences de coupure

Les performances fréquentielles d'un TBH sont directement liées aux temps de transit dans les différentes régions du composant et aux retards ajoutés par les éléments résistifs et capacitifs. Dans ce paragraphe, nous donnerons les définitions des fréquences de coupure  $f_T$  et  $f_{max}$  représentatives des performances dynamiques du dispositif.

#### I.5.2.A. Fréquence de transition $f_T$

La fréquence de transition  $f_T$  est la fréquence de coupure du gain en courant du dispositif. Elle est donc définie par la fréquence pour laquelle le gain en courant est égal à 1 (0dB). Nous introduisons alors le gain en courant dynamique (ou petit signal)  $h_{21}$ :

$$h_{21} = \left| \frac{i_C}{i_B} \right| \tag{I-68}$$

La fréquence de transition  $f_T$  est représentée sur la figure I.24 qui donne l'évolution du gain en courant dynamique  $h_{21}$  en fonction de la fréquence de fonctionnement.



figure I.24 : Représentation de la fréquence de transition  $f_T$ 

L'expression de  $f_T$  doit tenir compte de tous les éléments intrinsèques qui induisent un retard : le temps de transit  $\tau_F$ , les capacités de jonction  $C_{BE}$  et  $C_{BC}$  ainsi que les résistances d'émetteur et de collecteur  $R_E$  et  $R_C$ . La capacité de diffusion  $C_{\tau}$  est représentative du retard dû au renouvellement de la charge  $Q_F$  définie plus haut telle que :

$$\tau_{F} = \frac{\partial Q_{F}}{\partial I_{C}} = \frac{\partial Q_{F}}{\partial V_{BE}} \cdot \frac{\partial V_{BE}}{\partial I_{C}}$$
(I-69)

La capacité  $C_{\tau}$  et la transconductance  $g_m$  du dispositif peuvent être défini comme suit :

$$C_{\tau} = \frac{\partial Q_F}{\partial V_{BE}} \tag{I-70}$$

$$g_m = \frac{\partial I_C}{\partial V_{BE}} = \frac{qI_C}{kT}$$
(I-71)

La capacité  $C_{\tau}$  peut alors s'écrire simplement en utilisant (I-69) et (I-71) :

$$C_{\tau} = \tau_F \cdot \frac{qI_c}{kT} \tag{I-72}$$

Pour le calcul de  $f_T$ , nous utilisons le schéma équivalent petit signal présenté figure I.25 :



figure I.25 : Schéma équivalent petit signal pour le calcul de  $f_T$ 

Les courants de base et de collecteur petit signal  $i_C$  et  $i_B$  s'expriment :

$$i_c = g_m v_{BE} - j\omega C_{BC} v_{BE}$$
(I-73)

$$i_{B} = v_{EB} \left( 1/r_{\pi} + j\omega C_{\tau} + j\omega C_{BE} + j\omega C_{BC} \right)$$
(I-74)

L'expression du gain en courant petit signal  $h_{21}$  sera alors :

$$h_{21} = \frac{i_C}{i_B} = \frac{g_m - j\omega C_{BC}}{1/r_{\pi} + j\omega (C_{\tau} + C_{BE} + C_{BC})}$$
(I-75)

Le gain du composant lorsque  $\omega=0$  est donc égal à  $g_m r_{\pi}$ . Etant donné que la transconductance de nos TBH est très élevée, on pourra négliger le terme j $\omega C_{BC}$  devant  $g_m$  et le module du gain en courant petit signal s'écrira alors :

$$|h_{21}| = \frac{g_m}{\omega(C_{\tau} + C_{BE} + C_{BC})}$$
(I-76)

Si on pose  $|h_{21}|=1$  et  $\omega=2\pi f$ , on peut alors en déduire l'expression de la fréquence de transition  $f_T$ :

$$f_{T} = \frac{1}{2\pi \left(\tau_{F} + \frac{kT}{qI_{C}} \left(C_{BE} + C_{BC}\right)\right)}$$
(I-77)

Cette expression doit cependant être complétée par l'ajout des retards  $R_C C_{BC}$  et  $R_E C_{BC}$  dû aux résistances séries du collecteur et de l'émetteur, on obtiendra alors :

$$f_{T} = \frac{1}{2\pi \left(\tau_{F} + C_{BC}(R_{E} + R_{C}) + \frac{kT}{qI_{C}}(C_{BE} + C_{BC})\right)}$$
(I-78)

On constate que la fréquence de transition dépend essentiellement du temps de transit des porteurs  $\tau_F$ , des éléments résistifs et capacitifs intrinsèques du TBH et du niveau de courant de collecteur (ou de la transconductance  $g_m$ ). De plus, d'après cette expression,  $f_T$  tendra vers une maximale théorique égale à  $1/2\pi(\tau_F+C_{BC}(R_E+R_C))$ . En pratique, l'effet Kirk intervient pour des niveaux de polarisation inférieurs, ce qui empêche d'atteindre ce maximum théorique lorsqu'on augmente I<sub>C</sub>.

#### I.5.2.B. Fréquence maximale d'oscillation $f_{max}$

Un autre paramètre dynamique important pour un transistor bipolaire est la fréquence maximale d'oscillation  $f_{max}$ . Elle est définie par la fréquence de coupure du gain en puissance. Cependant, il existe plusieurs définitions du gain en puissance. Dans nos travaux nous utiliserons le gain de Mason noté U, qui est le gain en puissance du dispositif lorsqu'il n'y a pas de transmission d'énergie de la sortie vers l'entrée. Il est possible de déterminer approximativement la fréquence maximale d'oscillation  $f_{max}$  en fonction de la fréquence de transition  $f_T$  par la relation établie dans [Roulston90] :

$$f_{\max} = \sqrt{\frac{f_T}{8\pi R_B C_{BC}}}$$
(I-79)

Cette équation montre que  $f_{max}$  dépend non seulement de la fréquence de transition  $f_T$  mais également de la résistance de base R<sub>B</sub> et de la capacité de la jonction base-colleteur C<sub>BC</sub>. Ces deux éléments doivent donc être minimisés pour atteindre des  $f_{max}$  élevées. La fréquence maximale d'oscillation d'un TBH a une importance capitale sur les performances des circuits, il faudra donc optimiser la géométrie des transistors afin de minimiser les éléments parasites.

Comme nous pouvons le constater d'après les expressions (I-78) et (I-79), la fréquence de transition sera représentative des paramètres intrinsèques du TBH (la composante principale étant le temps de transit), et la fréquence maximale d'oscillation sera, quant à elle, très dépendante des éléments parasites (résistances et capacités). Un exemple d'évolution de  $f_T$  et  $f_{max}$  en fonction de la densité de courant de collecteur J<sub>C</sub> pour un TBH rapide est donnée sur la figure I.26.



figure 1.26 : Evolution de  $f_T$  et  $f_{max}$  en fonction de la densité de courant de collecteur  $J_C$ 

# I.6. Notions de bruit

Leur faible niveau de bruit est une des principales qualités des transistors bipolaires à hétérojonctions. L'importance de ce paramètre est capitale quand on sait que la principale source de bruit dans un circuit provient des transistors utilisés. Dans ce paragraphe, nous allons décrire les principaux phénomènes physiques qui sont à l'origine du bruit dans un dispositif.



figure I.27 : Evolution de la densité spectrale de bruit dans un dispositif actif

# I.6.1. Les principales sources de bruit

## I.6.1.A. Bruit thermique

Lorsque l'on mesure une différence de potentiel aux bornes d'une résistance avec un voltmètre idéal, la tension relevée fluctue inévitablement. Ces fluctuations existent même s'il n'y a aucun apport d'énergie extérieure et sont uniquement dues à ce que l'on appelle le bruit thermique (ou bruit blanc) d'une résistance. Cette fluctuation peut être quantifiée par rapport à la valeur moyenne de la tension mesurée de la manière suivante :

$$\overline{(v-\overline{v})^2} = \lim_{T \to \infty} \int_0^T (v-\overline{v})^2 \cdot dt$$
 (I-80)

Le bruit thermique a une origine microscopique, il est lié à l'agitation thermique aléatoire des électrons. Ce phénomène est présent dans tous les matériaux semi-conducteurs au-delà de 0K et augmente avec la température. Le niveau de bruit thermique va également augmenter avec la résistance du matériau.

En pratique, le niveau de bruit dépendra de la largeur de bande du système de mesure  $\Delta f$  centré sur la fréquence de mesure f. La densité spectrale Sv (V<sup>2</sup>/Hz) de bruit thermique à la fréquence f pour une résistance de valeur R<sub>0</sub> s'écrira alors de la façon suivante :

$$S_{v} = 4kTR_{0}\Delta f \tag{I-81}$$

De manière plus concrète, le bruit thermique peut être décrit par une source de tension ou une source de courant dont les valeurs moyennes au carré s'écriront :

$$\overline{v^2} = 4kTR_0\Delta f \tag{I-82}$$

$$\overline{i^2} = 4kT \frac{1}{R_0} \Delta f \tag{I-83}$$

Nous remarquons donc que théoriquement, la densité spectrale de bruit thermique est indépendante de la fréquence de fonctionnement. Tous les éléments résistifs présents dans nos TBH peuvent donc être considérés comme des sources de bruit thermique, la principale étant la résistance de base qu'il faudra minimiser.

#### I.6.1.B. Bruit de grenaille

Dans une jonction PN polarisée, il existe un bruit de grenaille dû au passage d'une barrière de potentiel par les porteurs. Le courant induit par le passage de ces porteurs est en réalité la somme de courtes et nombreuses impulsions de courant. Si l'on mesure ce courant avec un ampèremètre idéal, ces fluctuations seront bien visibles.

Le carré de la moyenne de ces fluctuations sera alors proportionnel au courant traversant la jonction  $I_{PN}$  :

$$\overline{i^2} = 2qI_{PN}\Delta f \tag{I-84}$$

Là encore, il n'y a théoriquement aucune dépendance en fréquence du bruit de grenaille dans une jonction polarisée.

Dans un TBH, deux types de courant vont donc être à l'origine du bruit de grenaille, le courant de base  $I_B$  ainsi que le courant de collecteur  $I_C$ . Leurs contributions dans le bruit du dispositif pourront alors s'écrire :

$$\overline{i_B^2} = 2qI_B\Delta f \tag{I-85}$$

$$\overline{I_c^2} = 2qI_c\Delta f \tag{I-86}$$

Le bruit de grenaille dû au courant de base sera amplifié par le transistor, il sera donc plus important que celui dû au courant collecteur. De plus, à courant collecteur constant, le courant de base dans un TBH SiGe est bien plus faible que dans un transistor bipolaire avec une base en silicium (gain plus fort), le bruit de grenaille sera donc bien plus faible.

Il existe une corrélation entre les bruits de grenaille induits par les courants de base et de collecteur, il en résulte un niveau total inférieur à la somme des deux composantes.

## **I.6.2. Bruit en 1/f**

Le bruit en 1/f, également appelé bruit en excès ou bruit de scintillement est systématiquement présent dans les composants actifs. Il est la principale composante du bruit d'un dispositif à basse fréquence. Ses origines sont diverses : phénomènes de génération-recombinaison, défauts présents dans les matériaux, libération aléatoire de porteurs. La densité spectrale de bruit en 1/f peut être exprimée en fonction de trois coefficients K<sub>f</sub>,  $\alpha$  et  $\beta$  par la relation suivante :

$$D_{1/f} = K_f \frac{I^{\alpha}}{f^{\beta}} \tag{I-87}$$

Dans cette définition, les coefficients  $\alpha$  et  $\beta$  sont compris respectivement entre 1 et 2 et entre 0.8 et 1.3. Le coefficient  $\beta$  étant très proche de l'unité, cette densité spectrale est inversement proportionnelle à la fréquence, ce qui entraîne une décroissance en -1/f.

Dans nos TBH, le bruit en 1/f est essentiellement dû au courant de base, et dépendra donc fortement de la valeur de I<sub>B</sub>. Son niveau sera également lié à la polarisation du composant V<sub>BE</sub>

et aux phénomènes de génération-recombinaison présents dans la zone de charge d'espace émetteur-base.

# I.6.3. Le bruit haute fréquence

Alors que le bruit présent à basse fréquence est composé essentiellement du bruit en 1/f, le bruit HF, appelé également bruit large bande possède trois contributions principales :

- Le bruit thermique induit par les éléments résistifs du dispositif (principalement la résistance de base R<sub>B</sub>).
- Le bruit de grenaille associé au courant de base I<sub>B</sub>.
- Le bruit de grenaille lié au courant collecteur I<sub>C</sub>.

En admettant que le gain en courant  $\beta >>1$ , le facteur de bruit haute fréquence NF résultant de la somme des contributions ci-dessus peut s'exprimer par la relation suivante [Haddad01] :

$$NF = 1 + \frac{1}{R_s} \left[ R_B + \frac{R_E}{2} + \frac{(R_B + R_S)^2}{2R_E \beta} + \frac{(R_B + R_S)^2}{2R_E} \left( \frac{f^2}{f_T^2} \right) \right]$$
(I-88)

Dans cette relation où  $R_S$  représente l'impédance de mesure, nous remarquons que le facteur de bruit va dépendre au premier ordre des résistances d'accès  $R_E$  et  $R_B$  et au second ordre du gain en courant  $\beta$  et de la fréquence de transition  $f_T$ . Ces paramètres seront donc à optimiser afin d'obtenir des niveaux de bruit HF très bas, le facteur de bruit NF étant un facteur de mérite très important lors la réalisation de circuits RF.

# II. Fabrication, caractérisation et modélisation des TBH Si/SiGe:C

# **II.1. Introduction**

Après avoir étudié le fonctionnement théorique du transistor bipolaire, nous allons à présent explorer le TBH Si/SiGe:C d'un point de vue technologique. Nous décrirons tout d'abord l'évolution des technologies BiCMOS développées à STMicroelectronics durant les dix dernières années avant de détailler le procédé de fabrication d'un TBH à structure complètement auto-alignée, architecture utilisée dans nos études. Puis nous étudierons les solutions choisies par les principaux acteurs du marché ces dix dernières années. Ensuite, nous explorerons les principales méthodes employées pour caractériser les dispositifs, c'est-à-dire comprendre leur fonctionnement et étudier leurs performances. Enfin, nous nous intéresserons dans une dernière partie à la modélisation des TBH et nous terminerons en présentant le schéma équivalent petit signal développé pendant ces travaux.

# II.2. Evolution des technologies BiCMOS à STMicroelectronics

## II.2.1. Structure quasi-auto alignée simple polysilicium (BiCMOS6G)

La première technologie développée à STMicroelectronics intégrant des transistors bipolaires avec une base en silicium-germanium est apparue en 1998. Il s'agit d'une technologie établie dans le nœud 0.35µm qui vise le marché des communications sans fil. Celle-ci comporte à la fois des TBH Si/SiGe, des composants CMOS ainsi que des dispositifs passifs. Une coupe schématique des transistors utilisés dans cette technologie est représentée sur la figure II-1 [Monroy99].



figure II-1 : Coupe schématique de la technologie BiCMOS6G

Le TBH utilisé possède une structure simple polysilicium avec une architecture émetteurbase dite « quasi auto-alignée » (ou QSA pour Quasi Self Aligned) car l'implantation de la base extrinsèque est alignée sur le polyémetteur. Son procédé de fabrication a été détaillée à la fois dans [Chantre98] et dans [Jouan01]. Nous allons nous attarder sur les principales étapes de fabrication du dispositif afin de mieux comprendre les évolutions apportées à l'architecture des TBH au fil des technologies.

Après la réalisation d'une couche enterrée et des isolations LOCOS (LOCal Oxydation of Silicon) en SiO<sub>2</sub>, le puits collecteur et le SIC (Selective Implant Collector) sont implantés. Un polysilicium (appelé polybuffer) est ensuite déposé et gravé afin qu'il reste uniquement sur les zones où l'oxyde de champ est présent. Ce polysilicium amorphe sert de masque pour la gravure humide avant l'épitaxie de la base et permettra également de diminuer les effets de charge. La base SiGe est ensuite déposée pleine plaque, la croissance se fera donc de manière monocristalline sur les zones silicium ouvertes et polycristalline sur le polybuffer. Un empilement oxyde/nitrure est ensuite déposé et gravé afin de constituer la fenêtre émetteur. Puis le polysilicium constituant l'émetteur est déposé, implanté et découpé pour permettre l'implantation de la base extrinsèque. Après la découpe de la base extrinsèque, des espaceurs en nitrure sont réalisés sur les flancs de l'émetteur dans le but d'isoler électriquement la base de l'émetteur. Un recuit thermique de 1025°C pendant 20 secondes est alors réalisé et la fabrication du TBH se termine par une siliciuration en titane (TiSi<sub>2</sub>) permettant de réduire la résistance des couches sous les contacts.



figure II-2 : Enchaînement des étapes de fabrication du TBH Si/SiGe de BiCMOS6G [Chantre98]

Les performances obtenues dans cette technologie sont d'environ 45GHz pour la fréquence de transition  $f_T$  et de 60GHz pour la fréquence maximale d'oscillation  $f_{max}$ . La largeur d'émetteur effective W<sub>E</sub> est voisine de 0.4µm. Le principal avantage de cette structure est sa simplicité, elle ne demande en effet que très peu d'étapes de fabrication contrairement aux solutions concurrentes du moment [Oda97], [Schüppen95].

Cependant, cette structure simple polysilicium présente deux principaux défauts. Le premier est dû à l'implantation à très forte dose de la base extrinsèque. En effet, celle-ci génère des défauts ponctuels qui vont favoriser la diffusion des atomes de bore de la base (phénomène appelé T.E.D. pour « Transient Enhanced Diffusion »). On aura alors un élargissement de la base qui va pénaliser les performances fréquentielles du dispositif. Un autre désavantage de cette structure de TBH vient du fait que l'étape de siliciuration est moins efficace sur du SiGe que sur du silicium pur [Baudry01]. Ceci pénalise donc fortement la résistance de base et limitera  $f_{max}$ . Une solution pour s'affranchir de ce problème est de réaliser la base extrinsèque en polysilicium, c'est ce que nous allons voir dans le prochain paragraphe.

# II.2.2. Structure QSA double polysilicium (BiCMOS7RF - BiCMOS9)

Afin de limiter le mécanisme de diffusion assistée par défauts (TED) et de favoriser la siliciuration, une structure double polysilicium a ensuite été développée. La figure II-3 représente une coupe schématique non détaillée d'un TBH possédant cette structure.



figure II-3 : Coupe schématique d'un TBH à structure double polysilicium quasi auto-alignée

Le premier TBH avec cette structure plus complexe a vu le jour en 2001 dans une technologie  $0.25 \,\mu$ m. Le procédé de fabrication et les choix technologiques sont détaillés dans [Baudry01]. La première grande différence réside dans le module d'isolation. En effet, le

LOCOS est remplacé par des tranchées d'isolation peu profondes (STI pour Shallow Trench Isolation) et des tranchées d'isolation profondes (DTI pour Deep Trench Isolation). Les STI permettent d'isoler le cœur du dispositif de la prise de contact de collecteur alors que les DTI assurent l'isolation du composant avec les dispositifs voisins. Le procédé de fabrication est ensuite identique jusqu'au dépôt du polybuffer. La base SiGe est alors déposée par épitaxie non sélective. Une vignette est ensuite réalisée dans un empilement oxyde/nitrure. Le polysilicium de base (que l'on appellera « polybase ») est alors déposé puis implanté avec du bore. Après le dépôt d'un oxyde dont la fonction est d'isoler les deux polysiliciums (polybase et polyémetteur), une étape de photolithographie permet alors d'ouvrir la fenêtre émetteur de largeur d'environ  $0.4\mu$ m. La gravure de la fenêtre va s'arrêter sur la vignette qui protège la base SiGe. Cette vignette va être ensuite gravée à son tour avant le dépôt du polyémetteur qui sera dopé pendant le dépôt (dopage in-situ). La fabrication se termine alors par la découpe de ce polyémetteur, le recuit final d'activation aux alentours de 1100°C pendant une minute, et la siliciuration titane des zones de silicium découvertes du dispositif.

Les premières performances fréquentielles obtenues avec cette structure de TBH sont de 70GHz et 90GHz pour  $f_T$  et  $f_{max}$  respectivement, la tenue en tension de ce dispositif étant de 2.6V (BiCMOS7). Cependant, des meilleurs résultats ont été atteints grâce à l'introduction du carbone dans la base SiGe (BiCMOS7RF), portant les valeurs de  $f_T$  et  $f_{max}$  à 60GHz et 120GHz pour un BV<sub>CEO</sub> de 2.5V [Baudry03].

Cette structure double polysilicium quasi auto-alignée est également celle utilisée dans la plus avancée des technologies BiCMOS en production à STMicroelectronics, BiCMOS9. Elle utilise le nœud  $0.13\mu$ m, les performances atteignant  $f_T$  et  $f_{max}$  supérieures à 150GHz pour une tension de claquage de 1.8V. Cette technologie capable d'adresser des applications jusqu'à 40Gb/s est détaillée dans [Laurens03].

# II.2.3. Tableau récapitulatif

Les résultats présentés dans le Tableau II-1 proviennent des publications déjà citées plus haut : [Monroy99] pour BiCMOS6G, [Baudry03] pour BiCMOS7RF et [Laurens03] pour BiCMOS9.

Structure	Simple polysilicium	Double polysilicium	Double polysilicium
Nœud	0.35µm	0.25µm	0.13µm
Technologie	BiCMOS6G	BiCMOS7RF	BiCMOS9
$f_T$ [GHz]	45	65	165
f <sub>max</sub> [GHz]	60	100	175
BV <sub>CEO</sub> [V]	3.6	2.5	1.8
Α <sub>E</sub> [μm²]	0.4×12	0.25×6.25	0.17×3.5

Tableau II-1: Performances des TBH développés dans différentes technologies de STMicroelectronics

# II.2.4. Limites de la structure quasi auto-alignée

Malgré les excellentes performances obtenues avec la structure double polysilicium quasi auto-alignée détaillée ci-dessus, celle-ci comporte certaines limitations.

Afin d'atteindre des fréquences de coupure toujours plus élevées, il est nécessaire de réduire les éléments parasites (capacitifs et résistifs) présents dans un TBH. Pour cela, les dimensions latérales du composant doivent être minimisées, action difficile à réaliser sans auto-alignement. En effet, le désalignement éventuel entre le masque utilisé pour la réalisation de la vignette et celui servant à l'ouverture de la fenêtre émetteur limite la réduction des dimensions latérales du dispositif. Comme nous le voyons sur la figure II-4, ce désalignement causé par les limites de résolution des étapes de photolithographie peut engendrer des difficultés technologiques. Si l'ouverture de la fenêtre émetteur se fait en bord de vignette ( $d_1$  augmente et  $d_2$  tend vers 0), la base SiGe pourra être endommagée par la gravure sèche.



figure II-4: Illustration montrant le désalignement du système émetteur-base

Afin d'éviter ce problème, il est nécessaire d'augmenter les distances entre les deux masques de photolithographie, ce qui aura pour conséquence inévitable l'augmentation des dimensions latérales du TBH. La solution pour s'affranchir des limites de la photolithographie est l'auto-alignement. L'ensemble du système émetteur-base sera alors réalisé avec un seul masque. Il existe plusieurs façons de fabriquer une structure complètement auto-alignée, deux d'entre elles ont été étudiées à STMicroelectronics. La première est la technologie « inverse émetteur », breveté par IBM [Ahlgren01] (technologie damascène) et Jazz [Racanelli01a] (contre masque), que nous ne détaillerons pas dans ce manuscrit. La deuxième est réalisée grâce à une épitaxie sélective de la base, la prochaine partie présente cette structure de manière détaillée.

# II.3. Structure double polysilicium complètement auto-alignée par épitaxie sélective de la base

C'est la structure que nous avons utilisée pour développer l'ensemble des dispositifs étudiés dans ces travaux. Elle permet d'obtenir des dimensions latérales réduites tout en minimisant les risques majeurs durant la fabrication qui pourraient causer un dysfonctionnement du dispositif. Dans cette partie, nous allons commencer par présenter cette structure double polysilicium complètement auto-alignée en expliquant ces avantages. Nous terminerons en détaillant les principales étapes de fabrication des TBH Si/SiGe:C auto-alignées.



# II.3.1. Présentation de la structure complètement auto-alignée

figure II-5 : Coupe schématique d'un TBH complètement auto-alignée

Dans la suite de ce manuscrit, nous nommerons «FSA-SEG» (Fully Self-Aligned Selective Epitaxial Growth), la structure complètement auto-alignée par épitaxie sélective de la base. La figure II-5 montre une coupe schématique d'un TBH à structure FSA-SEG.

STMicroelectronics a fait le choix d'utiliser cette structure pour développer les TBH rapides des futures technologies car elle possède de nombreux avantages par rapport aux précédentes générations.

Tout d'abord, un alignement complet émetteur-base-collecteur est possible en réalisant une implantation SIC au travers de la fenêtre émetteur. Toute la partie intrinsèque du dispositif peut donc être réalisée avec un seul niveau de photolithographie. Les risques liés au désalignement ayant disparus, les contacts de base et de collecteur peuvent être rapprochés du centre du dispositif, ce qui aura pour effet de réduire les résistances d'accès et donc d'augmenter les performances fréquentielles.

De plus, la base extrinsèque (polybase implanté ou dopé in-situ) est complètement isolée du collecteur par une couche d'oxyde, ce qui permet de réduire fortement la contribution extrinsèque de la capacité base-collecteur  $C_{BC}$  qui est non négligeable dans l'expression des fréquences de coupure du dispositif. Enfin, la réalisation des espaceurs internes permet de réduire fortement la largeur d'émetteur  $W_E$  jusqu'à des valeurs inférieures à 100nm.

# II.3.2. Généralités sur la fabrication des échantillons

Les dispositifs étudiés pendant ces travaux ont tous été fabriqués dans la salle blanche 200mm de STMicroelectronics à Crolles sur substrat massif. Nous avons utilisé le nœud  $0.13\mu$ m, ce qui permet un très bon compromis entre les performances atteintes et le coup de fabrication.

Les plaques de silicium sont regroupées par lot, chacun en comporte 25. Le temps de fabrication d'un lot varie entre 3 et 6 mois en fonction du nombre d'opérations dites « non standard », il s'agit d'opérations spécifiques sur lesquelles nous allons agir pour étudier le comportement des dispositifs et améliorer les performances. La fabrication d'un TBH Si/SiGe:C comporte environ 250 opérations, celles-ci constituent ce que l'on appelle une « route ». Ces opérations sont groupées en 2 grandes parties appelées « front-end » et « back-end ». Le *front-end* signifie l'ensemble des étapes réalisées avant la métallisation des dispositifs alors que le *back-end* représente les étapes de fabrication des interconnexions métalliques.

Nous avons la possibilité de modifier cette route avant ou pendant la fabrication des échantillons de plusieurs manières pour effectuer des dégroupages, modifier une étape, sauter des opérations, arrêter ou redémarrer la fabrication. Les décisions concernant la fabrication d'un lot peuvent être définies avant le lancement ou pendant sa fabrication afin de réagir en fonction des résultats obtenus sur des échantillons précédents.

# II.3.3. Description du procédé de fabrication

Dans ce paragraphe, nous allons détailler les principales étapes de fabrication d'un TBH complètement auto-aligné en se limitant à la partie *front-end*. Pour cela, nous prendrons l'exemple d'un dispositif FSA-SEG de référence où aucune modification de la structure ou du procédé étudié dans cette étude n'est prise en compte.

## II.3.3.A. Définition des zones actives et formation du collecteur

La fabrication commence par la délimitation des zones actives du TBH et la formation du module collecteur. La première opération consiste à implanter le substrat vierge avec de l'arsenic afin de réaliser la « couche enterrée N+ » (figure II-6). On utilise une étape de photolithographie pour cette opération afin de réaliser l'implantation exclusivement dans les zones dédiées aux TBH.



figure II-6 : Définition des zones actives et formation du collecteur

Une épitaxie de silicium pur d'environ 0.3µm est ensuite réalisée sur toute la surface de la plaque. Il est à noter que les dopants de la couche enterrée remontent dans le film épitaxié sous l'effet du budget thermique des opérations qui suivent. Les DTI sont ensuite formés en gravant des tranchées profondes de 2.5µm puis en les remplissant d'oxyde et de polysilicium. Les zones actives du TBH sont délimitées par les STI de profondeur 0.3µm réalisées exclusivement avec de l'oxyde. La première partie du procédé de fabrication se termine par une implantation forte dose de phosphore afin de réaliser les puits collecteur permettant de contacter la couche enterrée.

#### II.3.3.B. Réalisation de la base extrinsèque et de la fenêtre émetteur

Le procédé de fabrication continue par le dépôt d'un oxyde piédestal (TEOS pour TetraEthOxySilane). Son épaisseur est d'environ 50nm pour le TBH de référence et pourra être ajustée en fonction de l'épaisseur de la base désirée car il a un rôle sacrificiel.



figure II-7: Réalisation de la base extrinsèque et de la fenêtre émetteur

Le polysilicium formant la base extrinsèque est ensuite déposé. Le dopage bore du polybase est réalisé, dans la majorité des cas présentés ici, par implantation ionique. Cependant, l'incorporation d'espèces dopantes pendant le dépôt sera également étudiée. La base extrinsèque est ensuite délimitée par une étape de photolithographie puis gravée. Un empilement oxyde-nitrure est ensuite déposé, celui-ci aura pour fonction d'isoler électriquement la base extrinsèque de l'émetteur (figure II-7).

La fenêtre émetteur est ouverte grâce à une étape de photolithographie et à une gravure sèche du polybase. Cette opération est très importante car elle déterminera la largeur de l'émetteur  $W_E$ . En effet, des variations dans les conditions d'insolation de la résine photosensible (énergie, focus) agiront directement sur le paramètre  $W_E$  et par conséquent sur les caractéristiques électriques du TBH.

Une implantation SIC (Selective Implant Collector) est alors réalisée au travers de la fenêtre émetteur, ce qui va permettre un alignement complet de la structure entre le collecteur, la base et l'émetteur. Le choix des conditions de cette implantation (dose, énergie) participera au réglage du dispositif et aura une influence directe sur les paramètres statiques et dynamiques du TBH.

## II.3.3.C. Epitaxie de la base intrinsèque

Avant de réaliser l'épitaxie sélective de la base SiGe:C, il est nécessaire de protéger les bords de la fenêtre émetteur afin que le dépôt ne s'opère pas sur le polysilicium de la base extrinsèque. Cette opération est assurée par les « espaceurs de flancs » en nitrure (figure II-8).



figure II-8: Réalisation des espaceurs de flancs et épitaxie de la base intrinsèque

Ensuite, l'oxyde piédestal est gravé de manière humide par une solution acide afin de libérer l'emplacement pour le futur dépôt de la base. Cette gravure doit se propager latéralement sous le polybase pour permettre le lien entre la base extrinsèque et la base intrinsèque. La cavité réalisée est donc auto-alignée par rapport à la fenêtre émetteur.

L'épitaxie sélective de la base intrinsèque est certainement l'étape la plus complexe lors de la fabrication d'un TBH à structure FSA-SEG. Il s'agit d'un dépôt progressif d'atomes qui vont s'ordonner en reproduisant la maille du substrat. La vitesse de croissance plutôt lente est de l'ordre de 10Å par minute, ce qui assure une excellente qualité cristallographique de la couche déposée. Nous utilisons un réacteur RT-CVD (*Rapid Thermal - Chemical Vapor Deposition*). La température de dépôt se situe aux alentours de 700°C. Les progrès importants fait dans le domaine ont permis d'améliorer fortement la maitrise du procédé et ainsi de réaliser des bases SiGe:C de plus en plus dopées et fines. La sélectivité est obtenue grâce à des gaz additionnels, la chimie chlorée permet notamment de ne déposer les atomes de silicium et de germanium uniquement sur les zones ouvertes sur du silicium. La couche de SiGe:C va donc croître uniquement sur le fond de la cavité et sous le polybase, cette croissance sur deux directions permettant de réaliser le lien entre la base intrinsèque et la base extrinsèque.

## II.3.3.D. Réalisation des espaceurs internes et de l'émetteur

Une fois la base intrinsèque SiGe:C déposée, on réduit la largeur de l'émetteur  $W_E$  par la formation d'espaceurs internes à la cavité (figure II-9), ces espaceurs peuvent être réalisés en nitrure ou en silicium amorphe.

Le polyémetteur est, tout comme la base intrinsèque, déposé par RT-CVD après un nettoyage approprié. Les conditions de dépôt sont déterminées de manière à ce que la

croissance soit monocristalline au dessus de la base intrinsèque (zone blanche sur le schéma), celle-ci sera par contre polycristalline au-dessus des couches diélectriques (zones hachurées).



figure II-9: Réalisation des espaceurs internes et du dépôt de l'émetteur

Le polyémetteur, dont l'épaisseur est voisine de 100nm, sera dopé in-situ avec de l'arsenic ou du phosphore. Le choix de l'espèce dopante devra tenir compte du budget thermique vu par le dispositif en fin de fabrication car l'arsenic et le phosphore ont des propriétés d'activation et de diffusion très différentes. L'arsenic est le plus couramment utilisé mais le phosphore devient un sérieux concurrent lorsque la température de recuit final reste relativement faible. Ce point sera largement discuté plus tard dans ce manuscrit. Après le dépôt de l'émetteur, la dernière étape de photolithographie spécifique au transistor bipolaire sert à limiter l'extension latérale du polyémetteur.

## II.3.3.E. Fin de la fabrication : recuit, siliciuration et interconnexions

La fabrication du TBH se poursuit par le dépôt d'un empilement diélectrique (oxyde et nitrure) permettant de protéger certaines zones contre la future siliciuration. Après ouverture des zones destinées à être siliciurées, un recuit d'activation est réalisé. Il s'agit d'un recuit très rapide (environ une seconde) dont la température maximale se situe aux alentours de 1100°C pour les TBH que nous étudierons, ce recuit est imposé par le procédé de fabrication CMOS. Le profil de ce recuit en fonction du temps est triangulaire, les vitesses de montée et de descente en température sont respectivement de l'ordre de 75°C/s et -50°C/s.

On procède ensuite à la siliciuration des zones de silicium exposées en surface de la plaques. Cette étape permet de diminuer considérablement la résistivité des matériaux sous les contacts. Dans ces travaux, nous utiliserons deux éléments permettant de siliciurer les zones silicium : le cobalt (siliciure CoSi<sub>2</sub>) et le nickel (siliciure NiSi). L'opération débute par un dépôt de cobalt ou de nickel, et se poursuit par un recuit thermique adapté permettant la

diffusion des espèces dans le silicium et la formation des composés  $CoSi_2$  ou NiSi en surface. L'opération suivante permet de retirer le cobalt ou le nickel en surface qui n'a pas réagit.



figure II-10: Fin de la fabrication du TBH

On dépose ensuite une couche de nitrure pleine plaque afin d'encapsuler les composants. Les contacts sont ensuite réalisés après avoir déposé et poli un premier niveau de matériau diélectrique. La fabrication se termine alors par la réalisation des six niveaux d'interconnexions métalliques en cuivre (*back-end*).

La figure II-11 montre l'image d'une coupe d'un TBH auto-aligné réalisée au microscope électronique à transmission. Les principales composantes du transistor sont fléchées et définies.



figure II-11: Coupe MET d'un TBH auto-aligné en fin de fabrication

# II.3.4. Dessin des dispositifs

#### II.3.4.A. Masques utilisés pour la fabrication

Chacune des trente étapes de photolithographie nécessaires à la fabrication d'une technologie 0.13µm (dispositifs CMOS, TBH, composants passifs, interconnexions)

correspond à un masque particulier. La fabrication conventionnelle d'un TBH auto-aligné nécessite 8 niveaux de masquage spécifiques, un certain nombre d'étapes étant réalisées en commun avec les autres dispositifs.

Voici une brève définition des masques spécifiques nécessaires à la fabrication d'un transistor bipolaire à hétérojonctions auto-aligné dans notre technologie BiCMOS  $0.13\mu m$ , ils sont décrits dans l'ordre d'apparition dans le procédé de fabrication :

- *Nburied* : Au début de la fabrication, il définit les zones dans lesquelles l'implantation de la couche enterrée du collecteur sera réalisée.
- *DeepTrench* : Ce masque permet la réalisation des tranchées d'isolation profondes (DTI) servant à isoler le dispositif de son environnement.
- *Sinker* : Cette étape de photolithographie définit les zones d'implantation des puits collecteur (implantation forte dose sous les contacts).
- *BipOpen* : Il permet l'ouverture du polysilicium de grille dans les zones où seront fabriqués les transistors bipolaires.
- SIC : Ce masque définit la zone du TBH où sera réalisée l'implantation sélective du collecteur (*Selective Implanted Collector*). Il n'est pas utilisé dans le cas où l'implantation SIC est réalisée dans la fenêtre émetteur.
- *PolyBase* : Il sert à limiter l'étendue latérale de la base extrinsèque (polybase) du dispositif.
- *Emwin* : Ce masque est le plus important dans la fabrication du TBH, il conduit à l'ouverture de la fenêtre émetteur et va permettre l'auto-alignement du dispositif.
- *PolyEm* : Le dernier masque spécifique nécessaire à la fabrication du TBH est le masque *PolyEm*, il permet la découpe du polysilicium de l'émetteur.

# II.3.4.B. Dessin de masques et règles de dessin

Avant de se lancer dans la fabrication du dispositif, il est nécessaire de concevoir le dessin de masques. Cette étape est réalisée à l'aide de l'outil de conception *Cadence* spécialisé pour ce type de tâches. Il s'agit de positionner les niveaux de masques les uns par rapport aux autres, ces informations seront alors analysées pour permettre de générer des fichiers spécifiques qui seront ensuite envoyées au fabricant de masques. Un exemple de dessin de masques pour un TBH auto-aligné est représenté sur la figure II-12. Afin d'alléger le dessin, nous n'avons pas représenté le masque *DeepTrench*.



figure II-12 : Dessin de masques conventionnel d'un transistor bipolaire

Afin d'éviter des problèmes technologiques lors de la fabrication du dispositif, un certain nombre de règles doivent être respectées concernant le positionnement des masques les uns par rapport aux autres. Dans le cas de nos transistors bipolaires rapides, trois principales contraintes nous sont imposées sur les quatre masques les plus importants :

- La fenêtre émetteur (masque *EmWin*) doit être à l'intérieur de la zone de polybase (masque *PolyBase*) et dans une zone active. La largeur minimale de la fenêtre émetteur est limitée par la résolution de l'équipement de photolithographie, elle sera de l'ordre 0.3µm pour nos transistors.
- Le polyémetteur (masque *PolyEm*) ne doit pas s'étendre en dehors du polybase et doit inclure la fenêtre émetteur. Il doit être suffisamment large pour pouvoir accueillir le contact d'émetteur, mais doit laisser libre une surface de polybase assez grande pour y loger les contacts de base.
- Une contrainte d'alignement doit également être prise en compte pour chacun des masques utilisés. Une marge minimale de 0.08µm est donc imposée afin de prévenir les éventuels problèmes de désalignement. Le bon fonctionnement du dispositif sera alors assuré même si l'on se trouve en limite de spécifications d'alignement sur les équipements de photolithographie.

Ces règles de dessin, et en particulier la dernière, limitent les degrés de liberté au moment de la conception des dispositifs. Cependant, elles tolèrent des ajustements fins qui vont permettre une optimisation des TBH et donc un gain important sur leurs performances. Dans nos travaux, nous avons utilisé l'outil Cadence à plusieurs reprises afin de concevoir des dispositifs avec des règles de dessin différentes, nous étudierons alors largement l'influence de ces règles de dessin sur les performances statiques et dynamiques des TBH.

# II.4. Etat de l'art des TBH rapides

De nombreux fabricants de semi-conducteurs et plusieurs grands laboratoires sont impliqués dans la course à la performance en matière de transistors bipolaires. Dans cette partie, nous détaillerons, en nous appuyant sur les publications parues ces dix dernières années, les architectures de TBH choisies par les principaux acteurs du domaine et nous reporterons les performances atteintes.

# **II.4.1. IBM**

La société américaine qui possède un pôle R&D très important a obtenu ces dernières années d'excellents résultats en ce qui concerne les performances des transistors bipolaires. Elle a notamment été la première à dépasser 300GHz pour un transistor SiGe dès 2003. IBM utilise à cette époque une technologie 0.18µm dont l'isolation des zones actives est réalisée avec DTI et STI. Leur choix s'est orienté vers une structure complètement auto-alignée avec une épitaxie de la base non sélective, l'émetteur étant dopé in-situ avec du phosphore.

Dès 2002, les performances présentées pour un transistor de surface d'émetteur  $0.12 \times 2.5 \mu \text{m}^2$  dans [Jagannathan02] atteignent 207/285GHz pour le couple  $f_T/f_{max}$  et une tension de claquage BV<sub>CEO</sub> égale à 1.7V. Afin de diminuer la résistance de base et d'obtenir des  $f_{max}$  élevées, la base extrinsèque est « ré-épitaxiée » de manière auto-alignée après découpe du polyémetteur. Une coupe schématique du transistor d'IBM est présentée sur la figure suivante.

Les études permettant d'améliorer les performances des TBH réalisés avec cette architecture ont été nombreuses jusqu'à aujourd'hui. [Jagannathan03] présente notamment des valeurs de  $f_{max}$  jusqu'à 338GHz grâce une diminution importante de la résistance de base. En contre partie, la fréquence de transition du dispositif  $f_T$  chute fortement jusqu'à 180GHz. Afin d'évaluer les limites de l'architecture, l'épaisseur de la base a été fortement diminuée dans une autre étude pour atteindre une valeur de  $f_T$  de 375GHz [Rieh03] au détriment de  $f_{max}$ qui est annoncée aux alentours de 210GHz.

Des compromis  $f_T/f_{max}$  plus équilibrés ont ensuite été atteints en réglant différemment les différentes régions du transistor. Un couple 302/306GHz est notamment reporté dans

[Rieh04], ce qui constitue le premier TBH SiGe possédant à la fois  $f_T$  et  $f_{max}$  supérieures à 300GHz. Ensuite, la réduction des éléments parasites dans [Khater04] permet d'atteindre la fréquence maximale d'oscillation record de 350GHz pour une fréquence de transition de l'ordre de 300GHz, la tension de claquage BV<sub>CEO</sub> étant égale à 1.7V. Enfin, [Orner06] présente les meilleures performances HF obtenues pour un transistor bipolaire intégrée dans une technologie BiCMOS 0.13µm avec un couple  $f_T/f_{max}$  de l'ordre de 300/330GHz.



figure II-13 : Coupe schématique du TBH développé par IBM [Rieh06]

Plus récemment, avec l'apparition des mesures à très basse température pour évaluer les limites des dispositifs, des résultats présentés dans [Krithivasan06] montrent des valeurs à 4.5K de 510GHz pour  $f_T$  mais de 276GHz pour  $f_{max}$  qui est limitée par les éléments parasites. Dans [Yuan07], le couple  $f_T/f_{max}$  augmente de 309/343GHz à 463/618GHz lorsque la température descend de 300K à 4.5K.

# **II.4.2. IHP**

Après avoir confirmé les apports de l'incorporation de carbone dans la base des TBH SiGe [Osten00], l'IHP s'est lancé dans la course à la performance en améliorant d'années en années leur architecture non auto-alignée à simple polysilicium. La structure retenue est d'un coût réduit, car elle ne comporte pas de DTI et possède un collecteur tout implanté.

Dans [Knoll01], un compromis  $f_T/f_{max}$  de 80/90GHz avec un BV<sub>CEO</sub> de 2.5V est démontré en intégrant les TBH avant les dispositifs CMOS dans le procédé de fabrication. Un an plus tard, [Heinemann02] présente des performances remarquables ( $f_T$ =200GHz,  $f_{max}$ =170GHz et BV<sub>CEO</sub>=2.0V) atteintes avec un dispositif à zone active unique. Le même dispositif intégré dans une technologie BiCMOS complémentaire atteint un couple  $f_T/f_{max}$  de 180/185GHz [Heinemann03]. La figure II-14 présente les deux structures de TBH développées par IHP.


figure II-14 : Structures à zone active unique (a) et conventionnelle (b) développées par IHP [Heinemann06]

L'amélioration de l'architecture grâce à une nouvelle construction de la base extrinsèque et du module collecteur [Rücker03] a permis d'atteindre un compromis  $f_T/f_{max}$  de l'ordre de 190/243GHz et un BV<sub>CEO</sub> de 1.9V pour un dispositif de dimensions  $0.17 \times 0.84 \mu$ m<sup>2</sup>. En réduisant le budget thermique lors de la fabrication et en optimisant le dessin du collecteur, des performances records ont été atteintes avec  $f_T$ =380GHz pour un  $f_{max}$ =190GHz et un BV<sub>CEO</sub> de 1.5V [Heinemann04]. La fréquence maximale d'oscillation chute fortement à cause de la diminution de l'épaisseur de la base intrinsèque qui pénalise la résistance de base.

Enfin, dans [Rücker07], IHP utilise une épitaxie sélective de collecteur dans le but de diminuer les éléments parasites  $R_C$  et  $C_{BC}$ . Les résultats obtenus sont convaincants avec notamment un couple  $f_T/f_{max}$  égal à 255/315GHz pour un dispositif de  $0.17 \times 0.53 \mu$  m<sup>2</sup>.

# **II.4.3. NXP**

L'entreprise néerlandaise Philips s'étant récemment séparée de sa branche dédiée aux semi-conducteurs, c'est donc sous la dénomination NXP que les travaux de développement de technologies avancées se poursuivent. Le choix s'est porté vers une structure de TBH simple polysilicium et quasi auto-alignée (QSA). Cette technologie QUBiC4G détaillée dans [Deixler02] et réalisée dans le nœud 0.25µm a atteint un couple  $f_T/f_{max}$  de 70/100GHz pour une tension de claquage BV<sub>CEO</sub> de 2.7V. Ensuite, une optimisation du profil vertical du TBH a permis d'atteindre des fréquences de transition supérieures à 150GHz [Donkers03].

En 2004, [Deixler04] présente une technologie double polysilicium nommée QUBiC4X atteignant 130GHz et 140GHz pour  $f_T$  et  $f_{max}$  respectivement. Cette amélioration des performances dynamiques est essentiellement due à la diminution de la résistance de base. Un peu plus tard, NXP publie dans [Deixler05] ses résultats sur une technologie plus complète

offrant des TBH rapides dont les fréquences de coupure atteignent  $f_T/f_{max}=140/180$ GHz pour des tensions de claquage BV<sub>CEO</sub> et BV<sub>CBO</sub> égales à 2V et 6V respectivement. Dans le but d'augmenter la tenue en tension des dispositifs, des travaux ont été menés sur l'intégration d'un émetteur métallique dans une structure complètement auto-alignée [Donkers04], des  $f_T$ supérieures à 200GHz ont été obtenues, la fréquence maximale d'oscillation restant relativement faible (<150GHz).

Enfin, NXP a récemment développé une architecture complètement auto-alignée avec épitaxie non sélective du collecteur et de la base réalisée en une seule étape [Donkers07]. Cette structure permettant de limiter les éléments parasites et en particulier la capacité base/collecteur a permis d'atteindre des performances fréquentielles de l'ordre de 300/220GHz pour le couple  $f_T/f_{max}$  avec un dispositif de surface d'émetteur de  $0.13 \times 5 \mu$ m<sup>2</sup>.

# **II.4.4. IMEC**

Le laboratoire international basé à Leuven en Belgique étudie également depuis de nombreuses années les TBH SiGe rapides. De très bonnes performances ont été atteintes dès 2002 avec une architecture quasi auto-alignée à simple polysilicium. Dans un nœud  $0.13\mu$ m, un couple  $f_T/f_{max}$  de 200/160GHz associé à un BV<sub>CEO</sub> de 1.75V sont démontrées dans [Huylenbroeck04] grâce à une réduction à la fois des dimensions latérales et verticales du dispositif.

L'introduction de tranchées profondes vides (Airgap DTI) présentée à la fois dans [Piontek06] et [Choi06] permet une diminution de la valeur des éléments parasites, et un couple  $f_T/f_{max}$  égal à 205/275GHz est alors atteint dans [Huylenbroeck06] avec un BV<sub>CEO</sub> de 1.85V. L'augmentation de  $f_{max}$  est essentiellement due à une diminution importante des dimensions latérales et donc à une amélioration de la résistance de base. Une coupe MEB du TBH de l'IMEC est présentée sur la figure II-15.



figure II-15 : Coupe MEB du TBH de l'IMEC [Choi08]

Une étude sur l'intégration d'un pic de germanium dans l'émetteur a été conduite dans [Choi07]. L'objectif est d'augmenter le courant de base afin de diminuer le gain et d'améliorer la tenue en tension des TBH rapides. Une augmentation de 25% du produit  $f_T$ .BV<sub>CEO</sub> a été montrée avec cette méthode, BV<sub>CEO</sub> passant de 1.58 à 2.08V, la fréquence de transition restant constante autour de 200GHz.

# II.4.5. Infineon

La société allemande utilise depuis quelques années pour la fabrication de ces TBH une architecture double polysilicium complètement auto-alignée réalisée grâce à une épitaxie sélective de la base. Une coupe TEM du dispositif en fin de fabrication est présentée sur la figure II-16.



figure II-16 : Coupe MET du TBH d'Infineon [Meister03]

Dans [Böck04a], la réduction de la largeur d'émetteur W<sub>E</sub> de 0.18µm à 0.14µm grâce à la réalisation d'espaceurs internes de largeur 80nm a permis l'augmentation des performances fréquentielles jusqu'à  $f_T/f_{max}$ =200/275GHz. Puis une étude sur la diminution de l'épaisseur de

la base intrinsèque dans [Böck04b] a entraîné une amélioration des fréquences de coupure jusqu'à 225/300GHz tout en gardant un BV<sub>CEO</sub> de 1.8V.

Enfin, les derniers travaux d'Infineon publiés à ce jour présentent une intégration simultanée de TBH rapides et de TBH haute tension sur une même puce réalisée grâce à une double épitaxie de collecteur. Les performances du dispositif rapide sont légèrement dégradées ( $f_T/f_{max}=209/237$ GHz) alors que les tensions de claquage du TBH haute tension atteignent 5.0V pour BV<sub>CEO</sub> et 17V pour BV<sub>CBO</sub>, le couple  $f_T/f_{max}$  mesuré à V<sub>CB</sub>=2V étant égal à 52/174GHz. Nous reviendrons sur ce schéma d'intégration dans le chapitre suivant.

# **II.4.6.** Freescale

Après avoir développé des technologies BiCMOS dans le nœud 0.35µm, La firme américaine démontre dans [John02] les améliorations apportées en passant dans une technologie 0.18µm. Les performances des TBH augmentent alors pour le couple  $f_T/f_{max}$  de 78/105GHz à 85/125GHz.

Une architecture de TBH auto-alignée avec épitaxie sélective de la base SiGe:C a ensuite été adoptée, ce qui a permis d'améliorer considérablement les performances. Dans [John06], la réalisation d'un collecteur sans couche enterrée mais avec une implantation de dopants sous les STI (*SIBL : Sub-Isolation Buried Layer*) permet une amélioration de la résistance de collecteur R<sub>C</sub>. Cette architecture présentée sur la figure II-17 atteint un couple  $f_T/f_{max}$  de 200/300GHz [John07].



figure II-17 : Architecture du TBH de Freescale [John07]

Une technologie basée sur ce dispositif et dédiée à la conception de radar anticollision automobile 77GHz a été présentée dans [Huang07].

# II.4.7. Hitachi

Dès l'année 2000, la compagnie japonaise présente une technologie pour applications RF basée sur un TBH auto-aligné avec épitaxie sélective de la base, les performances atteintes sont de 76-180GHz pour  $f_T/f_{max}$  associées à des tensions de claquage BV<sub>CEO</sub> et BV<sub>CBO</sub> de 2.5V et 10V respectivement [Washio00]. L'amélioration des conditions de dépôt de la base SiGe:C conduira dans [Oda01] à une augmentation des performances dynamiques jusqu'à 124/174GHz. L'évolution de cette technologie 0.18µm se poursuivra avec la réduction des dimensions verticales qui a pour conséquence l'amélioration de la fréquence de transition jusqu'à 185GHz [Wada02]. Deux coupes MEB du TBH sont montrées sur la figure II-18.



figure II-18 : Coupe MEB du TBH auto-aligné d'Hitachi [Washio03]

Des travaux sur l'optimisation du profil vertical ont ensuite été effectués. L'idée est d'utiliser la diffusion des dopants de l'émetteur vers la base afin de réduire l'épaisseur de cette dernière. L'intégration d'un polyémetteur dopé phosphore est réalisée pour faciliter la diffusion des espèces [Miura04]. Le meilleur compromis  $f_T/f_{max}$  démontré sont à ce jour par Hitachi est de l'ordre de 205/230GHz [Miura06].

# II.4.8. Jazz Semiconductor

Jazz Semiconductor développe des TBH rapides dans des technologies  $0.18\mu$ m et  $0.13\mu$ m. Dans [Racanelli01], la structure complètement auto-alignée utilisant un émetteur sacrificiel atteint des performances de 170/160GHz pour  $f_T/f_{max}$  avec un BV<sub>CEO</sub> de 2V. Ces résultats sont améliorés jusqu'à 205/210GHz dans [Racanelli03], l'architecture du dispositif est présentée sur la figure II-19.



figure II-19 : Coupe schématique du TBH auto-aligné par émetteur sacrificiel de Jazz [Racanelli03]

Plus récemment, l'entreprise américaine a montré dans [Preisler07] l'intégration d'un TBH haute-tension dans une technologie BiCMOS rapide. Une tension de claquage  $BV_{CEO}$  de 5.5V est obtenue avec des fréquences de coupure de 45GHz et 130GHz pour  $f_T$  et  $f_{max}$  respectivement sans dégrader significativement les performances du dispositif rapide ( $f_T$  et  $f_{max} \approx 200$ GHz).

# II.4.9. Synthèse bibliographique

Les couples  $f_T/f_{max}$  obtenus par les principales compagnies actives sur le développement de TBH rapides sont résumés sur la figure II-20 ci-dessous.



figure II-20 : Performances obtenues par les acteurs majeurs du secteur entre 2000 et 2008

Les meilleures performances obtenues à STMicroelectronics avant ces travaux étaient de l'ordre de 280GHz pour  $f_T$  et  $f_{max}$ . Nos études ont permis d'augmenter significativement la fréquence de transition  $f_T$  jusqu' à 410GHz et ainsi dépasser tous les principaux concurrents.

# II.5. Caractérisation des TBH Si/SiGe:C

Différentes méthodes de caractérisation sont à notre disposition afin de mieux comprendre le fonctionnement des dispositifs que nous développons et donc de procéder à leur optimisation. Nous pouvons les regrouper en trois grandes parties qui sont la caractérisation physique, les mesures statiques et les mesures dynamiques. Dans cette partie, nous allons décrire de manière succincte la mise en œuvre de ces méthodes de caractérisation pour les transistors bipolaires.

# II.5.1. Caractérisation physique

### II.5.1.A. Spectroscopie de masse par ions secondaires (SIMS)

La spectroscopie de masse par électrons secondaires (Secondary Electron Mass Spectroscopy) est une méthode de caractérisation physique destructive permettant d'analyser la composition chimique d'un échantillon en fonction de la profondeur. L'échantillon est bombardé par des ions lourds très énergétiques, en général  $Ar^+$ ,  $Cs^+$  ou  $O_2^-$ . Les électrons secondaires éjectés de la surface sont alors collectés et analysés par un spectromètre de masse. L'analyse en fonction du temps de l'énergie des espèces recueillis permet de tracer l'évolution de la concentration de chaque élément de l'échantillon en fonction de la profondeur. La spectroscopie de masse par ions secondaires est la technique d'analyse de surface la plus précise. Un exemple de profil SIMS d'un TBH est montré sur la figure II-21.

Nous utiliserons cette méthode de caractérisation pour mesurer des concentrations de dopants (As, P, B), évaluer les épaisseurs des couches dopées et estimer le pourcentage de germanium dans la base de nos transistors.



figure II-21 : Profil SIMS d'un TBH Si/SiGe:C

### II.5.1.B. Microscopie électronique à balayage (MEB)

La microscopie électronique à balayage est une méthode de caractérisation permettant d'obtenir des images d'un échantillon avec une résolution de l'ordre de quelques nanomètres pour les équipements les plus performants. Un canon à électrons envoie un faisceau de particules très énergétiques (jusqu'à 30keV) sur l'échantillon, les électrons secondaires ou rétrodiffusés sont alors happés par les détecteurs et une image de la surface est réalisée grâce au balayage de l'échantillon. Cette technique peut être utilisée en cours de fabrication (vue de dessus) après certaines étapes ou en fin de fabrication de manière destructive (coupe) afin de visualiser l'empilement des couches. Une coupe MEB d'un transistor bipolaire développé dans ces travaux est présentée sur la figure II-22.

A plusieurs reprises nous ferons appel à cette technique lors du développement de nos TBH afin de vérifier le bon déroulement des étapes technologiques les plus critiques. Le MEB, bien que moins précis que le MET (voir ci-dessous), permet la plupart du temps d'obtenir les informations voulues à un coût beaucoup plus raisonnable.



figure II-22 : Coupe MEB d'un transistor bipolaire

#### II.5.1.C. Microscopie électronique à transmission (MET)

La microscopie électronique à transmission permet d'obtenir une image d'un échantillon avec une résolution de quelques Å. Son principe est basé sur la diffraction des électrons au travers du volume de l'échantillon. Une préparation délicate est nécessaire dans le but d'obtenir des échantillons très fins (lamelles de quelques nanomètres d'épaisseur). Une coupe MET d'un TBH est présentée sur la figure II-23.



figure II-23 : Coupe MET d'un transistor bipolaire

Cette méthode de caractérisation physique est d'un coût relativement onéreux. Sa haute résolution nous permettra de visualiser les détails les plus fins de nos TBH et d'effectuer des mesures d'une grande précision.

# **II.5.2.** Mesures statiques

# II.5.2.A. Test paramétrique automatique

Des mesures statiques automatiques sont réalisées en salle blanche après le premier niveau d'interconnexions et en fin de fabrication des dispositifs. Pour cela, on utilise un banc de mesures sous pointes de marque *Keithley*. Plusieurs puces (9 sites) sont mesurées sur chaque plaque du lot afin d'évaluer la dispersion et la valeur médiane de chaque paramètre.

Grâce à ce test paramétrique automatique, nous avons accès à un grand nombre de paramètres statiques pour chaque dispositif mesuré. Nous pouvons par exemple obtenir les niveaux de courant de base et de collecteur pour différentes polarisations, le gain en courant du transistor, les tensions de claquage, les tensions d'Early directe et inverse. Les paramètres technologiques tels que des résistances de polysilicium ou des capacités entre couches peuvent également être relevées.

Les résultats sont généralement présentés sous formes de graphes permettant de visualiser les valeurs d'un paramètre ainsi que sa dispersion pour chaque plaque du lot. Un exemple de valeurs de courant de collecteur à moyenne injection obtenues pour les 25 plaques d'un lot est présenté sur la figure II-24.



figure II-24 : Mesures Keithley des courants de collecteur d'un TBH pour les 25 plaques d'un lot

Ce test automatique est très intéressant car il nous donne une quantité très importante d'informations avant même que la fabrication des dispositifs soit complètement terminée. En cas de résultats électriques corrects, il valide la fabrication du lot et nous permet de relever les plaques les plus intéressantes sur lesquelles nous ferons des mesures manuelles plus poussées. De plus, ces résultats nous permettent d'évaluer en un coup d'œil l'influence des dégroupages technologiques faits au sein d'un lot sur les différents paramètres de nos TBH. A titre d'exemple, sur la figure II-24, nous remarquons que le courant de collecteur est plus fort et plus dispersé pour les plaques 7,8 et 9 que pour les plaques 10,11,12 et 13.

## II.5.2.B. Mesures manuelles

Lorsque la fabrication du lot est terminée et la passivation réalisée, il est possible de sortir le lot de la salle blanche afin de réaliser des mesures statiques manuelles. Pour cela, nous utiliserons un banc de mesures sous pointes équipé d'un analyseur de paramètres *Agilent 4156*. Cette étape va permettre de tracer les principales caractéristiques des composants afin de vérifier leur bon fonctionnement, de les comparer entre eux, et d'extraire finement des paramètres importants. Dans ce paragraphe, nous présenterons rapidement les caractéristiques mesurées manuellement pour chaque dispositif fabriqué.

# II.5.2.B.a. Courbes de Gummel et gain en courant $\beta$

Le tracé des courbes de Gummel définit l'évolution des courants de base et de collecteur avec la tension de polarisation  $V_{BE}$ . Cette mesure se fait en premier lieu à polarisation  $V_{CB}$  nulle. Un exemple de tracé de Gummel pour un TBH rapide est représenté sur la figure II-25.



figure II-25 : Courbes de Gummel et gain en courant d'un TBH

De nombreuses informations importantes sont présentes sur ce graphe et nous permettent d'apprécier la qualité du composant mesuré. Tout d'abord, il nous donne une indication sur l'idéalité des courants  $I_B$  et  $I_C$  ainsi que sur la présence éventuelle de fuite ou de perçage.

Ensuite, les valeurs de ces courants pour toutes les polarisations  $V_{BE}$  sont disponibles, ce qui nous permet de tracer l'évolution du gain en courant  $\beta$  en fonction de la polarisation. De plus, il nous renseigne sur l'éventuelle présence d'un effet tunnel bande à bande, ce qui donne une indication sur l'agressivité de la jonction émetteur-base.

Enfin, le tracé de Gummel permet également d'observer l'effet des résistances séries du dispositif, et plus particulièrement de la résistance d'émetteur  $R_E$ . A haute injection, l'écart entre le courant de collecteur mesuré et la valeur idéale est représentatif de cet effet résistif.

## II.5.2.B.b. Caractéristiques de sortie

La mesure des caractéristiques de sortie est également très utilisée pour étudier le comportement statique d'un dispositif. Cette mesure est réalisée en imposant le courant de base  $I_B$  ou la tension de polarisation  $V_{BE}$ , et en relevant l'évolution du courant de collecteur  $I_C$  en fonction de la différence de potentiel entre l'émetteur et le collecteur  $V_{CE}$ .

La figure II-26 présente un exemple de réseau de sortie d'un TBH Si/SiGe:C rapide pour  $I_B$  variant de 0 à 10µA par pas de 1µA.



figure II-26 : Caractéristiques de sortie d'un TBH

Les informations présentes sur ce graphe sont, comme dans le cas du tracé de Gummel, très nombreuses. Nous pouvons tout d'abord relever la tension de claquage  $BV_{CEO}$  du dispositif, valeur de la polarisation  $V_{CE}$  à partir de laquelle le phénomène d'avalanche entraîne une brusque augmentation du courant de collecteur I<sub>C</sub>. Dans notre exemple,  $BV_{CEO}$  se situe aux environs de 1.5V.

La tension d'Early directe peut également être extraite à partir de ce graphe. En effet, lorsque le réseau de sortie est mesuré à  $V_{BE}$  ou à  $I_B$  fixe, l'intersection de la pente du plateau du courant de collecteur avec l'axe des abscisses correspond à la valeur de  $V_{AF}$  du dispositif.

D'autres paramètres importants accessibles grâce à cette mesure sont la résistance de collecteur  $R_C$  et d'émetteur  $R_E$ . Lorsque  $V_{CE}$  est faible (régime de saturation), le comportement du transistor est purement résistif, ce qui se traduit par une augmentation linéaire de  $I_C$  avec  $V_{CE}$ . La pente des caractéristiques de sortie dans cette zone de polarisation peut être considérée comme égale à  $1/(R_C+R_E)$ .

Enfin, d'autres informations peuvent être relevées à partir du tracé des caractéristiques de sortie comme le niveau de courant de collecteur pour une polarisation donnée ou la présence éventuelle de phénomènes d'auto-échauffement.

#### II.5.2.B.c. Tension de claquage BV<sub>CEO</sub> et facteur d'avalanche

Une mesure de la tension de claquage du dispositif en fonctionnement  $BV_{CEO}$  est possible en utilisant un montage en base commune. Si l'on applique une tension fixe aux bornes de la jonction émetteur-base  $V_{BE}$ , et que  $V_{CB}$  est nulle, le courant de base du dispositif sera égal à sa valeur initiale I<sub>B0</sub>. Maintenant, si l'on applique une polarisation  $V_{CB}$  non nulle au dispositif, tant que celle-ci reste faible,  $I_B$  restera proche d' $I_{B0}$ . La figure II-27 montre l'évolution de  $I_B$  en fonction de  $V_{CE}$  pour deux TBH rapides avec des valeurs de  $BV_{CEO}$  légèrement différentes.



figure II-27: Extraction de BV<sub>CEO</sub> d'un TBH

Pour des valeurs de V<sub>CB</sub> plus élevées, le phénomène d'avalanche du à l'ionisation par impact va entraîner une diminution de I<sub>B</sub>, l'écart par rapport à I<sub>B0</sub> sera alors noté  $\Delta$ I<sub>B</sub>. La tension de claquage du dispositif en fonctionnement BV<sub>CEO</sub> est alors la tension V<sub>CE</sub> pour laquelle le courant de base s'annule.



figure II-28 : Extraction de BV<sub>CEO</sub> à partir du facteur d'avalanche M-1

A partir des mesures de  $I_B$  et  $I_C$  lorsque  $V_{CB}$  augmente, il est possible d'extraire le facteur d'avalanche noté M. La diminution du courant de base notée  $\Delta I_B$  est proportionnelle au courant collecteur  $I_{C0}$  et à M-1, on déduit ainsi M-1 :

$$M - 1 = \frac{I_{B0} - I_B}{I_{C0}} = \frac{\Delta I_B}{I_C - \Delta I_B}$$
(II-1)

La grandeur M-1 est exclusivement caractéristique de la jonction base-collecteur du TBH. Elle est donc complètement indépendante du gain du dispositif et de la polarisation de la jonction émetteur-base. L'évolution du facteur d'avalanche M-1 est représentée sur la figure II-28 pour deux dispositifs. Il est possible de retrouver la valeur de  $BV_{CEO}$  des dispositifs si l'on connaît son gain en courant. En effet,  $BV_{CEO}=V_{CE}$  lorsque M-1=1/ $\beta$ .

#### II.5.2.B.d. Mesures manuelles complémentaires

De nombreux autres paramètres sont accessibles grâce aux mesures manuelles que nous pouvons réaliser sur les dispositifs, citons par exemple :

- *BV<sub>EBO</sub>* : mesure de la tension de claquage de la jonction émetteur-base polarisée en inverse,
- *BV<sub>CBO</sub>* : mesure de la tension de claquage de la jonction base-collecteur polarisée en inverse,
- *R<sub>Th</sub>* : mesure de la décroissance de V<sub>BE</sub> en fonction de la température pour une valeur de courant d'émetteur I<sub>E</sub> constant.

# II.5.3. Mesures hyperfréquences

Ces mesures permettent d'évaluer les performances dynamiques de nos composants. Le but principal de nos travaux étant de développer des composants très rapides, la partie caractérisation HF est très importante. Dans ce paragraphe, nous allons donner les principes de base utiles à la compréhension des mesures hyperfréquences.

## II.5.3.A. Théorie des quadripôles

Afin d'effectuer des mesures petits signaux, le transistor monté en émetteur commun doit être considéré comme un quadripôle. L'électrode d'entrée sera la base et le collecteur constituera l'électrode de sortie. Ce quadripôle peut alors être complètement défini grâce à la représentation en paramètres Z (impédances), Y (admittances) ou H (paramètres hybrides). Une représentation schématique du quadripôle représentant le transistor bipolaire sous test est présentée figure II-29, les grandeurs petit signal  $i_1$ ,  $i_2$ ,  $v_1$  et  $v_2$  étant respectivement les courants et les tensions en entrée et en sortie du quadripôle.



figure II-29: Quadripôle représentant le TBH sous test

Il est tout d'abord possible de représenter le quadripôle par sa matrice d'impédance, relation exprimant les tensions d'entrée et de sortie  $v_1$  et  $v_2$  en fonction des courants d'entrée et de sortie  $i_1$  et  $i_2$ .

$$\begin{pmatrix} v_1 \\ v_2 \end{pmatrix} = \begin{pmatrix} Z_{11} & Z_{12} \\ Z_{21} & Z_{22} \end{pmatrix} \begin{pmatrix} i_1 \\ i_2 \end{pmatrix}$$
(II-2)

Les impédances complexes Z expriment l'amplitude et le déphasage des courants et des tensions. Celles-ci sont extraites en présentant consécutivement courts-circuits et circuits ouverts en entrée et en sortie du quadripôle.

De la même façon, le quadripôle peut être représenté par une matrice d'admittances complexes Y si l'on exprime les courants  $i_1$  et  $i_2$  en fonction des différences de potentiel  $v_1$  et  $v_2$ :

$$\begin{pmatrix} i_1 \\ i_2 \end{pmatrix} = \begin{pmatrix} Y_{11} & Y_{12} \\ Y_{21} & Y_{22} \end{pmatrix} \begin{pmatrix} v_1 \\ v_2 \end{pmatrix}$$
(II-3)

Les paramètres Y peuvent être déterminés en court-circuitant l'entrée puis la sortie du quadripôle.

Une matrice équivalente de paramètres hybrides H peut également être définie reliant la tension d'entrée  $v_1$  et le courant de sortie  $i_2$  à  $i_1$  et  $v_2$ :

$$\begin{pmatrix} v_1 \\ i_2 \end{pmatrix} = \begin{pmatrix} H_{11} & H_{12} \\ H_{21} & H_{22} \end{pmatrix} \begin{pmatrix} i_1 \\ v_2 \end{pmatrix}$$
(II-4)

Lorsque la sortie est court-circuitée ( $v_2=0$ ), le paramètre  $H_{11}$  représente l'impédance d'entrée ( $v_1/i_1$ ) et la composante  $H_{21}$  est égal au gain en courant dynamique du quadripôle ( $i_2/i_1$ ) qui peut être assimilé au gain en courant dynamique du transistor ( $i_C/i_B$ ). Les valeurs de H sont mesurées grâce à la présentation d'impédances nulles et infinies en entrée et sortie du quadripôle. H<sub>11</sub> peut alors être utilisé pour l'extraction de la résistance de base du TBH et H<sub>21</sub> sera systématiquement utilisé pour l'extraction de la fréquence de transition  $f_T$ .

### II.5.3.B. Paramètres S

Les fréquences de coupure atteintes par nos dispositifs étant très élevées, il devient difficile de présenter des impédances données (fixe, nulle ou infinie) aux bornes du quadripôle à cause des inductances et des capacités parasites qui induisent des oscillations. De plus, les lignes reliant le dispositif aux appareils de mesures engendrent également des phénomènes parasites de propagations.

Pour les mesures hyperfréquences de nos TBH, nous utiliserons donc les paramètres S qui ont été développés afin de s'affranchir des difficultés pratiques vues précédemment. Ils contiennent exactement les mêmes informations que les paramètres Z, Y ou H. La figure II-30 montre une représentation schématique des ondes utilisées pour la mesure des paramètres S du dispositif sous test.



figure II-30: Représentation des ondes utilisées pour la mesure de paramètres S

Les ondes incidentes au quadripôle notées  $a_1$  et  $a_2$  et transmises ou réfléchies notées  $b_1$  et  $b_2$  sont définies par des combinaisons des courants et des tensions petit signal dans les équations ci-dessous.

$$a_1 = \frac{v_1 + Z_0 i_1}{2\sqrt{Z_0}}$$
(II-5)

$$a_2 = \frac{v_2 + Z_0 i_2}{2\sqrt{Z_0}}$$
(II-6)

$$b_1 = \frac{v_1 - Z_0 \dot{i}_1}{2\sqrt{Z_0}}$$
(II-7)

$$b_2 = \frac{v_2 - Z_0 i_2}{2\sqrt{Z_0}}$$
(II-8)

Ce formalisme a été défini pour la première fois 1965 par Kurokawa [Kurokawa65]. Les ondes  $a_1$ ,  $a_2$ ,  $b_1$  et  $b_2$  s'expriment simplement en fonction des courants et des tensions petit signal et de l'impédance caractéristique Z<sub>0</sub>.

De manière similaire aux matrices Z, Y et H précédentes, on peut définir une matrice de paramètres S qui permet d'exprimer les relations entre les ondes transmises ou réfléchies et les ondes incidentes :

$$\begin{pmatrix} b_1 \\ b_2 \end{pmatrix} = \begin{pmatrix} S_{11} & S_{21} \\ S_{21} & S_{22} \end{pmatrix} \begin{pmatrix} a_1 \\ a_2 \end{pmatrix}$$
(II-9)

Ces paramètres S sont caractéristiques du dispositif et peuvent être mesurés à l'aide d'un analyseur vectoriel de réseau. Des transformations diverses permettent de passer d'une représentation à une autre.

## II.5.3.C. Protocole expérimental



figure II-31 : Illustration d'une mesure hyperfréquence

Une photographie d'un dispositif sous pointes est présentée sur la figure II-31 et une représentation schématique d'une chaîne de mesures hyperfréquences simplifiée est montrée sur la figure II-32. L'analyseur de réseau vectoriel est relié à la fois à l'entrée et à la sortie du dispositif sous test. Les divers composants de la chaîne présents entre le VNA et l'échantillon sont représentés par des quadripôles d'accès dont il faudra soustraire la contribution afin de s'affranchir des erreurs de mesure. Les plans de référence sont définis à l'extrémité des sondes hyperfréquences.



figure II-32 : Chaîne de mesures hyperfréquences simplifiée

Afin de contrôler la propagation des ondes électromagnétiques et de limiter les oscillations, il est nécessaire de procéder à l'adaptation des impédances d'entrée et de sortie. Des lignes de transmission coaxiales et des sondes coplanaires permettront d'adapter l'environnement sur  $50\Omega$ .

#### II.5.3.D. Etalonnage du VNA

L'étalonnage du VNA (également appelé *calibrage*) permet de fixer les plans de référence dans la chaîne de mesure. Cette étape est indispensable afin de soustraire les termes d'erreur induits par les quadripôles d'accès. Une correction du comportement du système de mesure jusqu'au plan de référence pourra alors être appliquée.

Ceci est réalisé grâce à des éléments standards non idéaux parfaitement connus qui seront mesurés dans les mêmes conditions que le dispositif à tester. Ces éléments permettront alors de déterminer les termes d'erreur du modèle d'étalonnage.

Il existe plusieurs méthodes de calibrage en fonction des éléments standards que l'on décide de mesurer. Pour la mesure de nos TBH, nous en avons utilisé principalement deux, qui sont les méthodes « SLOT » et « LRRM ». Nous ne détaillerons ici que la méthode « SLOT » qui est la plus couramment utilisée.



figure II-33 : Eléments standards utilisés pour l'étalonnage du VNA

Le principe d'étalonnage « SLOT » (*Short, Load, Open, Through*) est réalisé à partir d'éléments standards sur substrat externe. Quatre éléments de calibrage (figure II-33) sont mesurés :

- Un court-circuit (*Short*)
- Une charge de  $50\Omega$  (*Load*)
- Un circuit ouvert (*Open*)
- Une ligne de transmission adaptée  $50\Omega$  (*Through*)

Ces mesures vont permettre de déterminer les matrices d'erreur dues aux quadripôles d'accès 1 et 2. En tout, de huit à seize termes d'erreur pourront être relevées et serviront à corriger les mesures du DST (Dispositif Sous Test).

## II.5.3.E. Correction circuit ouvert

Afin de s'affranchir des contributions des accès qui mènent jusqu'au dispositif à mesurer, il est nécessaire d'appliquer une correction à la mesure des paramètres S. La méthode que nous avons utilisée pour la mesure de nos TBH est la correction circuit ouvert, c'est la plus couramment utilisée pour la caractérisation hyperfréquence des dispositifs actifs.



figure II-34 : Motif et schéma équivalent utilisés pour la mesure des accès au dispositif

Le principe de la correction circuit ouvert est très simple. Après avoir mesuré les paramètres S du DST, on procède à la mesure des paramètres S d'un circuit ouvert correspondant exactement au motif du TBH à caractériser mais sans le dispositif (motif présenté sur la figure II-34). On obtient grâce cette procédure la contribution de tous les accès jusqu'au DST.

Par une transformation mathématique il est facile de transformer les paramètres S du circuit ouvert en paramètres Y. On obtient alors la matrice d'admittances  $Y_{CO}$  ci-dessous basée sur les éléments du schéma équivalent présenté figure II-34.

$$(Y_{CO}) = \begin{pmatrix} Y_1 + Y_3 & -Y_3 \\ -Y_3 & Y_2 + Y_3 \end{pmatrix}$$
 (II-10)

Il restera donc à soustraire  $(Y_{CO})$  à la matrice des paramètres Y mesurés du dispositif avec les accès et nous obtiendrons une matrice représentative uniquement du DST :

$$(Y_{DST}) = (Y_{Total}) - (Y_{CO})$$
(II-11)

De la même manière, il est possible d'éliminer les effets des impédances séries des accès sur la mesure du DST en retranchant la matrice ( $Z_{CC}$ ) d'un court-circuit.

$$(Z_{DST}) = (Z_{Total}) - (Z_{CO})$$
(II-12)

Dans la plupart des cas, il est suffisant de retirer les effets des capacités parasites qui sont largement majoritaires devant les effets des résistances et des inductances. Pour la mesure de nos TBH, nous nous contenterons donc d'une simple correction circuit ouvert qui donne de très bons résultats.

#### II.5.3.F. Extraction des fréquences de coupure $f_T$ et $f_{max}$

La mesure des paramètres S du dispositif sous test va nous permettre d'extraire les fréquences de coupure du gain en courant  $h_{21}$  et du gain en puissance unilatéral noté U [Mason54]. Ces gains dynamiques sont calculés grâce aux expressions suivantes :

$$\left|h_{21}\right| = \frac{2S_{21}}{(1 - S_{11})(1 + S_{22}) + S_{12}S_{21}}$$
(II-13)

$$U = \frac{\left|Y_{21} - Y_{12}\right|^2}{4(\Re(Y_{11})\Re(Y_{22})\Re(Y_{12})\Re(Y_{21}))}$$
(II-14)

La figure II-35 représente les évolutions de  $h_{21}$  et du gain de Mason U en fonction de la fréquence. Sur cet exemple, les paramètres S ont été mesurés jusqu'à 55GHz. Les fréquences de coupure du dispositif étant très élevées, il est nécessaire de procéder à une extrapolation des courbes de gains afin d'extraire  $f_T$  et  $f_{max}$  (ici,  $f_T$ =250GHz et  $f_{max}$ =310GHz).



figure II-35 : Extraction de  $f_T$  et  $f_{max}$  pour un TBH Si/SiGe:C rapide

La pente théorique de la chute des gains dynamiques étant égale à -20dB par décade, il est possible d'extraire la fréquence maximale d'oscillation  $f_{max}$  des TBH en relevant la valeur de la fréquence lorsque le gain de Mason est égal à 20dB ( $f_{p20dB}$ ). Il suffit alors de multiplier cette valeur par 10 pour obtenir  $f_{max}$ . Nous utiliserons cette méthode pour tous les dispositifs développés dans ces travaux pour sa précision et car elle évite les erreurs d'extrapolation.

# II.5.4. Mesures de bruit HF

### II.5.4.A. Mesure du facteur de bruit $50\Omega$

Il s'agit d'une mesure directe du bruit ajouté par le dispositif. Une représentation schématique simplifiée de la chaîne de mesure de bruit  $NF_{50}$  utilisée pour la caractérisation de nos dispositifs est représentée sur la figure II-36.



figure II-36 : Chaîne de mesure simplifiée du bruit haute fréquence

Les accès au dispositif présentant en théorie une impédance idéale de  $50\Omega$ , il est facile de se ramener dans le plan du dispositif. En pratique, il existe des perturbations qui vont modifier la mesure. Il faudra donc présenter une impédance la plus proche possible de  $50\Omega$  afin d'obtenir des mesures valides.



figure II-37 : Exemple de mesure de NF<sub>50</sub> jusqu'à 110GHz

La source de bruit utilisée est large bande, elle est définie par son coefficient de réflexion et son taux d'excès de bruit (ENR pour *Excess Noise Ratio*). La mesure s'effectuera entre 10MHz et 1.8GHz, ceci nécessite donc un système complexe de conversion de fréquence insérée avant le système de mesure (NFM pour Noise Figure Meter). Un exemple de mesure de NF<sub>50</sub> pour un TBH Si/SiGe:C jusqu'à 110GHz est présenté sur la figure II-37. La mesure est réalisée en trois bandes de fréquences distinctes 6-20GHz, 20-43GHz et 76-110GHz. En général, nous étudierons l'évolution de NF<sub>50</sub> en fonction de la fréquence mais également en fonction du courant de collecteur I<sub>C</sub> pour des fréquences fixes, le but étant de comparer les niveaux de bruit 50 $\Omega$  pour différents dispositifs. Remonter à NF<sub>min</sub> est alors possible par l'extraction d'un schéma équivalent.

#### II.5.4.B. Mesure tuner d'impédances

La méthode utilisant un tuner d'impédances placé en entrée du DST permet la détermination des quatre paramètres de bruit d'un dispositif : NF<sub>min</sub>,  $\Re(\Gamma_{opt})$ ,  $\Im(\Gamma_{opt})$ , et R<sub>n</sub>. NF<sub>min</sub> est le facteur de bruit minimum du dispositif,  $\Re(\Gamma_{opt})$  et  $\Im(\Gamma_{opt})$  sont les parties réelle et imaginaire du coefficient de réflexion optimal à l'entrée du DST et R<sub>n</sub> est la résistance équivalente de bruit. Une représentation schématique simplifiée de la chaîne de mesure de bruit avec tuner d'impédances est représentée sur la figure II-38.



figure II-38 : Chaîne de mesure de bruit avec un tuner d'impédances

Le principe est de réaliser des mesures de bruit en faisant varier la valeur de l'impédance d'entrée du DST. Un algorithme va ensuite permettre l'extraction des quatre paramètres de bruit du dispositif reliés entre eux par l'équation suivante [Vendelin90] :

$$NF_{50} = NF_{\min} + 4\frac{R_n}{Z_0} \cdot \frac{\left|\Gamma_{opt}\right|^2}{\left|1 + \Gamma_{opt}\right|^2}$$
(II-15)

Le banc de mesure sur lequel nous avons effectué nos mesures a permis de relever l'évolution des quatre paramètres de bruit jusqu'à 40GHz.

A plusieurs reprises, lors de nos travaux, nous avons fait appel à ces méthodes de mesure afin de comparer les niveaux de bruit de TBH que nous avons développés avec des conditions technologiques différentes. L'intérêt est bien sûr d'étudier les performances des dispositifs mais également de mieux comprendre l'impact de chaque élément sur le niveau de bruit.

# II.6. Modélisation des TBH

La modélisation des dispositifs est une étape indispensable pour la simulation et la conception de circuits intégrés. Celle-ci va permettre la définition complète du comportement du dispositif à partir d'éléments simples telles que des résistances, des capacités, des inductances, et des sources de tension ou de courant. Dans cette partie, nous allons présenter les principaux modèles utilisés pour décrire les transistors bipolaires avant de détailler le schéma équivalent développé au cours de ces travaux permettant l'extraction des principaux paramètres intrinsèques et extrinsèques de nos dispositifs.

# II.6.1. Les principaux modèles de TBH

### II.6.1.A. Modèle Ebers-Moll

Le premier modèle pour un transistor bipolaire a été développé par J.J. Ebers et J.L. Moll en 1954 [Ebers-Moll54]. Il s'agit d'un modèle simple grand signal (figure II-39) permettant de décrire le comportement statique du dispositif.



figure II-39 : Modèle Ebers-Moll grand signal pour un TBH NPN

Dans ce schéma, le comportement du transistor est vu comme la superposition des modes de fonctionnement direct et inverse. Les courants  $I_F$  et  $I_R$  s'expriment alors de la façon suivante en fonction des courants de saturation direct et inverse  $I_{F0}$  et  $I_{R0}$ :

$$I_{F} = I_{F0} \left( e^{qV_{BE}/kT} - 1 \right)$$
(II-16)

$$I_{R} = I_{R0} \left( e^{qV_{BE}/kT} - 1 \right)$$
(II-17)

En posant la relation de réciprocité des courants reliant  $I_{F0}$  et  $I_{R0}$ :  $\alpha_F I_{F0} = \alpha_R I_{R0}$ , il est possible d'exprimer les courants circulant dans le transistor  $I_C$ ,  $I_E$  et  $I_B$  par les équations suivantes :

$$I_c = \alpha_F I_F - I_R \tag{II-18}$$

$$I_E = \alpha_R I_R - I_F \tag{II-19}$$

$$I_{\scriptscriptstyle B} = (1 - \alpha_{\scriptscriptstyle F})I_{\scriptscriptstyle F} + (1 - \alpha_{\scriptscriptstyle R})I_{\scriptscriptstyle R} \tag{II-20}$$

Le modèle d'Ebers-Moll retranscrit parfaitement l'effet des deux jonctions du transistor bipolaire. Cependant, le principe de réciprocité du TBH Si/SiGe:C peut être contesté et le modèle ne tient pas compte d'éventuels effets de génération-recombinaison (I<sub>rg</sub>).

#### II.6.1.B. Modèle SPICE

Le programme de simulation SPICE a été créé en 1973 [Nagel73] et il est aujourd'hui largement utilisé à travers le monde pour la simulation de circuits intégrés. Les modèles des dispositifs ont été réalisés dans un souci de simplicité afin de minimiser les temps de calcul du simulateur de circuits. Le schéma équivalent SPICE compact d'un TBH est représenté sur la figure II-40 ci-dessous.



figure II-40 : Modèle SPICE pour un transistor bipolaire

Plus de 40 paramètres statiques et dynamiques sont accessibles grâce à ce modèle de TBH. Le schéma équivalent du transistor ressemble de très près à un modèle Gummel-Poon [Gummel-Poon70] auquel quelques légères modifications ont été apportées. Nous ne détaillerons pas les méthodes d'extraction des différents paramètres dans ce manuscrit mais elles ont été employées à plusieurs reprises durant cette étude afin d'obtenir en particulier les valeurs des éléments capacitifs ou résistifs de nos TBH à partir de mesures statiques.

Ce modèle est resté pendant longtemps le plus usité pour le design de circuits avec des transistors bipolaires. Cependant, avec l'apparition du SiGe, les fréquences de fonctionnement des circuits ont fortement augmentées et des limitations du modèle compact SPICE apparaissent dont les principales sont :

- L'effet de quasi-saturation n'est pas pris en compte.
- Modélisation insuffisante de l'effet du substrat.
- Les effets d'avalanche ne sont pas pris en compte.
- Modélisation insuffisante du comportement du TBH en fonction de la température.

De nouveaux modèles ont donc été développés afin de s'affranchir de ces limitations dont les principaux sont VBIC (*Vertical Bipolar Inter Company*) [McAndrew95], *Mextram* [DeGraaff95] et le modèle HICUM [Schröter00] présenté dans le paragraphe suivant.

## II.6.1.C. Modèle HICUM

Le modèle HICUM (*High CUrrent Model*) a été développé pour les TBH par M. Schröter il y a seulement quelques années. Il est aujourd'hui très utilisé pour la modélisation des TBH rapides il traduit très bien les effets de modifications de densités de charges dans les différentes régions du dispositif. Ceci permet de simuler avec une grande précision les différents temps de transit jusqu'à des fortes polarisations. Le modèle HICUM d'un TBH est représenté sur la figure II-41.



figure II-41 : Modèle HICUM d'un transistor bipolaire à hétérojonctions

Si l'on regarde plus en détail les éléments du schéma, on remarque que ce modèle possède un réseau annexe permettant le calcul des effets d'auto-échauffement grâce aux éléments  $R_{th}$ et  $C_{th}$ . De plus, les effets du substrat sont également pris en compte grâce au réseau ( $r_{su}$ ,  $Q_{su}$ ) ainsi que la jonction parasite collecteur-substrat ( $i_{iSC}$ ,  $Q_{iS}$ ).

De façon plus générale, HICUM a été créé pour la modélisation du transistor pour des forts courants, il est donc idéal pour la détermination des fréquences de coupure, les tensions d'Early, les phénomènes d'auto-échauffement et les effets du substrat. Néanmoins, le schéma est très complexe et n'est pas forcément adapté aux attentes que nous avons en tant que « technologues ». En effet, nous préfèrerons développer un schéma équivalent plus représentatif du dispositif composé d'une source de courant et des paramètres technologiques du TBH.

# II.6.2. Développement d'un modèle petit signal

## II.6.2.A. Description du schéma équivalent

Inspiré du schéma équivalent de Hawkins [Hawkins77], nous avons développé un modèle petit signal simple et proche de la physique du dispositif permettant l'extraction des principaux paramètres intrinsèques et extrinsèques de nos TBH.



figure II-42 : Schéma équivalent petit signal d'un TBH

Ce travail est très important pour pouvoir quantifier chaque élément (résistances, capacités, inductances) et pour étudier leur influence sur les performances du dispositif. Les résultats permettront de mettre en évidence les limitations et de cibler les améliorations à apporter au procédé de fabrication. Le schéma équivalent petit signal utilisé est présenté sur la figure II-42.

### II.6.2.B. Extraction des différents éléments

L'extraction des éléments du schéma équivalent est réalisée à l'aide de mesures de paramètres S dans des conditions de polarisations différentes. Ces mesures sont réalisées sur une plage de fréquence assez large (jusqu'à 110GHz) afin de s'assurer de la validité des valeurs extraites.

## II.6.2.B.a. Jonctions polarisées en mode inverse

Nous réalisons dans un premier temps la mesure des paramètres S du dispositif sous test en polarisant les jonctions en inverse. Pour cela, il suffit d'imposer une tension  $V_{BE}$  négative et une différence de potentiel nulle entre l'émetteur et le collecteur ( $V_{CE}=0V$ ) comme présenté sur la figure II-43. Dans cette configuration, les deux jonctions émetteur-base et base-collecteur sont polarisées en inverse ( $V_{BE}<0V$  et  $V_{BC}<0V$ ).



figure II-43 : Protocole expérimental de mesure des jonctions en mode inverse

Une correction circuit ouvert est ensuite appliquée aux paramètres S mesurés afin de s'affranchir de la contribution des accès au dispositif. Une transformation en paramètres Y permet alors de calculer la valeur des capacités extrinsèques  $C_{pBE}$ ,  $C_{pBC}$  et  $C_{pCE}$  grâce aux expressions ci-dessous.

$$C_{pBE} = \frac{\Im \left( Y_{11} + Y_{12} \right)}{\omega} \tag{II-21}$$

$$C_{pBC} = \frac{-\Im(Y_{12})}{\omega}$$
(II-22)

$$C_{pCE} = \frac{\Im (Y_{12} + Y_{22})}{\omega}$$
 (II-23)

Alors que les trois éléments sont stables en fonction de la fréquence, les capacités  $C_{pBE}$  et surtout  $C_{pBC}$  présentent une dépendance non négligeable avec la polarisation  $V_{BE}$ . La figure II-44 montre l'évolution de l'élément  $C_{pBC}$  en fonction de la polarisation de la jonction pour trois dispositifs présentant des niveaux de dopage de collecteur différents.



figure II-44 : Capacités  $C_{pBC}$  extraites pour trois dispositifs ( $V_{BE}$  et  $V_{BC}$  de -0.5V à 0V)

Les courbes tendent vers les valeurs purement extrinsèques lorsque  $V_{BC}$  (ou  $V_{BE}$ ) diminuent. Il faut donc avoir conscience que la valeur de l'élément  $C_{pBC}$  relevé pour  $V_{BC}$  égal à -0.5V est surestimée. Elle correspond en réalité à l'addition de la capacité purement extrinsèque (indépendant de la polarisation) et d'une contribution intrinsèque. Il est donc important de réaliser ces mesures avec une forte polarisation inverse ( $V_{BE}$ <<0V) afin de minimiser l'erreur sur la valeur de la partie extrinsèque de la capacité base-collecteur  $C_{pBC}$ .

#### II.6.2.B.b. Jonctions polarisées en mode direct

L'extraction des résistances  $R_{Bext}$ ,  $R_E$  et  $R_C$  et des inductances  $L_B$ ,  $L_E$  et  $L_C$  du schéma présenté figure II-42 est réalisée en polarisant les jonctions émetteur-base puis base-collecteur en mode direct. Pour cela, on effectue une mesure de paramètres S en imposant un courant de collecteur nul et un courant de base positif (jonction E/B en direct), puis une deuxième mesure est réalisée en reliant l'émetteur et le collecteur ( $V_{CE}=0V$ ) et en gardant un courant de base positif. Ce protocole est représenté schématiquement sur la figure II-45.



figure II-45 : Protocole expérimental de mesure des jonctions en mode direct

Dans la configuration où la jonction émetteur-base est polarisée en mode direct, une simple transformation des paramètres S en impédances Z va nous permettre de calculer les éléments  $R_{Bext}$ ,  $R_E$ ,  $L_B$  et  $L_E$  à partir des expressions suivantes :

$$R_{B_{ext}} = \Re \left( Z_{11} - Z_{12} \right)$$
(II-24)

$$R_E = \Re \left( \mathbf{Z}_{12} \right) \tag{II-25}$$

$$L_{B} = \frac{\Im \left( Z_{11} - Z_{12} \right)}{\omega} \tag{II-26}$$

$$L_{E} = \frac{\Im \left( \mathbf{Z}_{12} \right)}{\omega} \tag{II-27}$$

Si maintenant la jonction base-collecteur est polarisée en mode direct, les parties réelles et imaginaires des paramètres impédances Z nous permettent de calculer les éléments  $R_C$  et  $L_C$  avec les expressions ci-dessous. Une vérification des valeurs de  $R_E$  et  $L_E$  est possible en utilisant les équations correspondantes dans cette nouvelle configuration.

$$R_{c} = \Re \left( Z_{22} - Z_{12} \right)$$
(II-28)

$$L_{c} = \frac{\Im \left( Z_{22} - Z_{12} \right)}{\omega}$$
(II-29)

#### II.6.2.B.c. Modèle intrinsèque en « T »

La suite de la méthode consiste à retirer les éléments déjà calculés du modèle, c'est-à-dire les capacités extrinsèques  $C_{pBE}$ ,  $C_{pBC}$  et  $C_{pCE}$ , les résistances  $R_{Bext}$ ,  $R_E$  et  $R_C$  et les inductances  $L_B$ ,  $L_E$  et  $L_C$ . Cette opération est réalisée en retranchant les contributions de chacun des 9 éléments des paramètres S du dispositif sous test (DST). Pour cela, il est nécessaire de définir une matrice  $Y_{ext}$  et  $Z_{ext}$  de la manière suivante :

$$(Y_{ext}) = \begin{pmatrix} j\omega C_{pBE} & -j\omega C_{pBC} \\ -j\omega C_{pBC} & j\omega C_{pCE} \end{pmatrix}$$
(II-30)

$$(Z_{ext}) = \begin{pmatrix} (R_B + R_E) + j\omega(L_B + L_E) & R_E + j\omega L_E \\ R_E + j\omega L_E & (R_C + R_E) + j\omega(L_C + L_E) \end{pmatrix}$$
(II-31)

Après avoir transformé la matrice de paramètres S du DST corrigés des accès en matrice admittance Y, il faut lui soustraire la matrice  $(Y_{ext})$  définie ci-dessus. La matrice résultante est alors transformée en matrice impédance Z à laquelle on va retrancher les contributions des résistances R<sub>Bext</sub>, R<sub>E</sub> et R<sub>C</sub> et des inductances L<sub>B</sub>, L<sub>E</sub> et L<sub>C</sub> (Z<sub>ext</sub>).

Il en résulte une matrice d'éléments représentant le TBH purement intrinsèque, le schéma équivalent correspondant est présenté sur la figure II-46. Les points B', C' et E' représentent respectivement la base, le collecteur et l'émetteur intrinsèques.



figure II-46 : Schéma équivalent du TBH intrinsèque

La matrice des impédances intrinsèques ( $Z_{int}$ ) résultante peut alors utilisée pour calculer les valeurs des éléments  $R_{Bint}$ ,  $r_{BE}$ ,  $r_{BC}$ ,  $C_{BE}$ ,  $C_{BC}$  et  $\alpha$ . Les résistances sont déterminées à partir des valeurs réelles des impédances alors que les capacités seront extraites à partir des valeurs imaginaires comme le montre les équations suivantes :

$$R_{B_{\text{int}}} = \Re \left( Z_{11} - Z_{12} \right)$$
(II-32)

$$r_{BE} = \frac{1}{\Re(Z_{12}^{-1})}$$
(II-33)

$$r_{BC} = \frac{1}{\Re\left((Z_{22} - Z_{21})^{-1}\right)}$$
(II-34)

$$C_{BE} = \frac{\Im \left( Z_{12}^{-1} \right)}{\omega} \tag{II-35}$$

$$C_{BC} = \frac{\Im \left( (Z_{22} - Z_{21})^{-1} \right)}{\omega}$$
(II-36)

$$\alpha = \frac{(Z_{12} - Z_{21})}{(Z_{22} - Z_{21})} \tag{II-37}$$

#### II.6.2.C. Validité du modèle

Afin de valider ce schéma équivalent petit signal, il est nécessaire de comparer systématiquement les paramètres S mesurés avec les paramètres S simulés à partir des valeurs des éléments extraites, opération réalisée avec l'application *Advanced Design System* (ADS).

Sur la figure II-47, on observe une très bonne corrélation entre la mesure et la simulation jusqu'à des fréquences élevées. Ce modèle va pouvoir être utilisé afin d'extraire les valeurs des paramètres extrinsèques et intrinsèques de nos TBH, de mesurer les effets des variations du procédé de fabrication (architecture, niveau de dopage, épaisseur de couche,...) et ainsi de mettre en évidence les axes d'amélioration pour une montée en fréquence.





figure II-47 : Comparaison entre mesures et simulations des parties réelles et imaginaires des paramètres S

# III. TBH rapide faible-coût et haute-tension pour une technologie millimétrique

# **III.1. Introduction**

L'émergence d'applications fonctionnant dans le domaine millimétrique (fréquence de fonctionnement supérieure à 30GHz) nécessite des technologies spécifiques performantes. STMicroelectronics a fait le choix de démarrer, en parallèle avec ces travaux de thèse, le développement d'une technologie BiCMOS 0.13µm nommée BiCMOS9MW devant intégrer un transistor bipolaire à hétérojonctions Si/SiGe:C dont les performances en fréquence sont supérieures à 200GHz.

En plus du TBH rapide, de nombreux autres dispositifs actifs ou passifs doivent être intégrés dans le cœur de cette technologie (transistors MOS, résistances, diodes, capacités et inductances), et des composants optionnels nécessitent également des travaux de développement (TBH haute-tension, capacités Métal-Isolant-Métal, capacités variables, diodes PIN). La figure III-1 ci-dessous présente une coupe MEB de la technologie associée à des coupes MET des principaux dispositifs actifs (TBH, transistors NMOS et PMOS).



figure III-1 : Coupes MEB et MET de la technologie B9MW et de ces principaux dispositifs [Avenier08]

Alors que la précédente technologie BiCMOS 0.13µm développée à STMicroelectronics (BiCMOS9) adresse principalement les communications optiques jusqu'à 40Gb/s, les nombreuses applications visées par la technologie BiCMOS9MW sont les suivantes :

- Communications optiques jusqu'à 100Gb/s
- Radars anticollision pour l'automobile à 77GHz (figure III-2)
- Réseaux sans-fil haut-débit WLAN (60GHz)
- Imagerie pour le médical et la sécurité
- Equipements de mesure très haute-vitesse



figure III-2 : Radar anticollision 77GHz pour l'automobile

Nous avons contribué au développement de la technologie BiCMOS9MW à travers l'étude et l'optimisation de nouvelles architectures de TBH rapides et haute-tension. Dans ce chapitre, nous allons détailler les structures de ces dispositifs ainsi que les résultats statiques et dynamiques obtenus. La première partie sera consacrée à l'évaluation des performances d'un TBH rapide avec un coût de fabrication réduit. Dans la seconde partie de ce chapitre, nous présenterons les solutions étudiées pour l'intégration d'un transistor bipolaire haute-tension compatible avec la technologie BiCMOS9MW.

# III.2. Etude et optimisation d'un TBH rapide faible-coût

Dans cette partie, nous présenterons les différentes études faites pour le développement du TBH Si/SiGeC auto-aligné faible-coût pour les applications millimétriques faible bruit et grand signal entre 30GHz et 100GHz. L'architecture sera tout d'abord détaillée avant d'analyser l'ensemble des résultats statiques et dynamiques obtenus. Enfin nous conclurons sur cette étude en résumant les performances atteintes et en évoquant les principales limitations de la structure.

# III.2.1. Enjeu de l'étude

Des progrès importants ont été réalisés ces dernières années en matière de performances HF sur les technologies CMOS. La réduction des dimensions jusqu'au nœud CMOS 45nm permet notamment aux dispositifs actifs d'atteindre des fréquences de coupure aux alentours de 200GHz. Cependant, le transistor bipolaire à hétérojonctions Si/SiGe:C présente toujours de nombreux avantages qui le positionne plus favorablement pour adresser les applications millimétriques. En plus de posséder des fréquences de fonctionnement plus élevées, il se démarque par son niveau de bruit basse fréquence plus faible. De plus, il présente, à fréquence de coupure égale, de meilleures tenues en tension ( $BV_{CBO}$ >5V), ce qui fait de lui un dispositif idéal pour la conception d'amplificateurs de puissances et d'oscillateurs en bande millimétrique.

Cependant, l'intégration d'un TBH dans une technologie CMOS impose un surcoût non négligeable dû à l'ajout d'étapes spécifiques. Un challenge intéressant est de réduire ce surcoût en simplifiant l'architecture standard du TBH rapide. Les performances fréquentielles de cette solution faible-coût devront rester cependant assez élevées pour adresser les applications visées ( $f_T$  et  $f_{max}$ >200GHz).

# III.2.2. Fabrication du dispositif

# III.2.2.A. Présentation de la structure

Une nouvelle architecture de transistor bipolaire a donc été développée dans le souci de minimiser son coût de fabrication. L'idée est de fabriquer un TBH rapide avec le moins d'étapes de photolithographies possibles. Il est cependant nécessaire de conserver une structure émetteur-base complètement auto-alignée avec épitaxie sélective de la base (FSA-SEG) qui utilise peu de masques et qui permet d'atteindre d'excellentes performances fréquentielles, les efforts doivent donc se porter sur la simplification du module collecteur.

Le collecteur de la structure conventionnelle nécessite une réalisation complexe et coûteuse. Il est composé d'une couche enterrée (implantation arsenic), d'une reprise d'épitaxie silicium, de puits collecteur et d'une implantation SIC. A cela s'ajoute la réalisation de tranchées d'isolation peu profondes (STI) et profondes (DTI). Ce module de collecteur est à ce jour le plus performant en terme de compromis résistance de collecteur / capacité base-collecteur.

En supprimant les DTI et en réalisant un collecteur tout implanté, il est possible de diviser par deux le nombre de masques utilisés pour la fabrication du TBH et par conséquent de diminuer significativement le nombre d'étapes de fabrication. En effet, alors que 8 niveaux de photolithographie sont nécessaires pour réaliser un transistor avec une architecture conventionnelle, seulement 4 masques en plus du procédé de fabrication CMOS seront suffisants pour fabriquer le TBH « faible-coût » présenté sur la figure III-3.



figure III-3 : Coupe schématique du TBH faible-coût

Le collecteur conventionnel laisse donc place à un collecteur tout implanté à partir de la surface et ne s'étendant en profondeur que sur quelques centaines de nanomètres. Le passage des porteurs dans le collecteur se fait alors en surface et non plus en profondeur comme dans la structure conventionnelle. Ce changement de structure entraîne de nombreuses modifications à la fois sur les étapes de fabrication et sur le dessin du transistor qui sont détaillées dans les paragraphes suivants.

## III.2.2.B. Principales étapes de fabrication

#### III.2.2.B.a. Réalisation du module collecteur

Les premières étapes de fabrication correspondant aux deux premiers niveaux de masquage spécifiques sont représentées schématiquement sur la figure III-4 ci-dessous. La réalisation du
transistor faible-coût débute par la définition des zones actives délimitées par des tranchées d'isolation peu profondes (STI). Après avoir ouvert le polysilicium de grille à l'aide du masque *BipOpen* dans les zones concernées par le TBH, une forte dose d'arsenic est implantée à faible profondeur afin de réaliser le collecteur dopé N (figure III-4 gauche).

L'étape suivante concerne le dépôt du TEOS piédestal et du polysilicium de base. Ce dernier est implantée avec du bore afin de réaliser la base extrinsèque du TBH avant d'être découpé latéralement grâce au deuxième masque spécifique *PolyBase* (figure III-4 droite).

Des régions N+ permettant de contacter le collecteur implanté sont ensuite réalisées en utilisant l'implantation N+ Source/Drain des dispositifs NMOS, ce qui permet de s'affranchir encore d'un niveau de masque spécifique.



figure III-4 : Réalisation du collecteur du TBH faible-coût

### III.2.2.B.b. Fabrication du système émetteur-base

La suite du procédé de fabrication est identique à l'architecture conventionnelle. Les deux derniers niveaux nécessaires sont les masques *Emwin* et *EmPoly* servant respectivement à l'ouverture de la fenêtre émetteur et à la découpe du polysilicium d'émetteur, ces étapes sont représentées schématiquement sur la figure III-5.



figure III-5 : Réalisation de la structure émetteur-base du TBH faible-coût

Nous avons donc réalisé un TBH à structure FSA-SEG avec un collecteur tout implanté. Seulement 4 masques spécifiques sont nécessaires à sa fabrication : *BipOpen, PolyBase, Emwin et EmPoly*. Le niveau *Nburied* n'a plus lieu d'être du fait de l'absence de couche enterrée. De plus, le collecteur implanté étant très peu profond, il diffuse très peu sous les STI, les DTI (masque *DeepTrench*) sont donc inutiles. Ensuite, le collecteur est contacté en utilisant l'implantation N+ S/D du procédé de fabrication CMOS (masque *Sinker* inutile), et enfin l'implantation SIC peut être réalisée au travers de la fenêtre émetteur sans le masque *SIC* spécifique.

### III.2.2.C. Dessin de masques

Les modifications opérées sur le procédé de fabrication du TBH vont nécessiter une optimisation du dessin de masques du dispositif faible-coût. En effet, le collecteur implanté étant très peu profond, les STI isolant le cœur du dispositif des contacts de collecteur dans la structure conventionnelle doivent être supprimés. Le transistor doit donc être réalisé à partir d'une zone active unique.



figure III-6 : Comparaison entre une structure conventionnelle CBEBC et une structure  $C_B E^B C$ 

De plus, la distance  $L_{EC}$  entre l'émetteur du TBH et les contacts de collecteur doit être minimisée afin de réduire le temps de transit dans le collecteur et ainsi d'améliorer les performances fréquentielles. Ceci peut être réalisé en plaçant les contacts de base dans un plan perpendiculaire à celui des contacts d'émetteur et de collecteur. Cette nouvelle configuration nécessite une fragmentation de l'émetteur. En effet, une distance trop longue entre les différents contacts de base conduirait à une forte augmentation de la résistance de base. On obtient alors un dessin de masques de TBH que l'on appellera  $C_BE^BC$  en comparaison avec la configuration traditionnelle CBEBC où tous les contacts sont dans le même plan. Les deux structures sont représentées sur la figure III-6.

# **III.2.3.** Dispositifs « faible-coût » des concurrents

Les principaux concurrents de STMicroelectronics se sont également lancés dans le développement de transistors bipolaires à hétérojonctions à coût de fabrication réduit. Dans ce paragraphe seront décrites les techniques utilisées et les performances atteintes par les acteurs majeurs du secteur. Nous nous limiterons cependant aux structures permettant d'atteindre des performances compatibles avec les applications millimétriques ( $f_{max} \ge 200$ GHz).

## **III.2.3.A. IHP**

## III.2.3.A.a. Un collecteur tout implanté

Dans un premier temps, un transistor avec une structure quasi auto-alignée, une base déposée par épitaxie non sélective SiGe:C et un collecteur tout implanté a été proposé par IHP [Heinemann01]. Le polysilicium de base est réalisé dans le polygrille des transistors MOS. Une seule étape de dépôt de polysilicium supplémentaire est alors nécessaire par rapport au procédé de fabrication CMOS pour la formation de l'émetteur. La solution se démarque également par la suppression des isolations par tranchées profondes (DTI) ainsi que le partage des implantations Source et Drain des CMOS pour former la prise de collecteur au niveau des contacts. Ces TBH ne nécessitent donc plus que quatre masques additionnels.

Cependant, IHP ajoute un masque pour la réalisation de dispositifs haute fréquence. Il permet de faire croître un collecteur par épitaxie juste avant la réalisation de la base. Une large gamme de performances est ainsi obtenue depuis  $f_T$ =26GHz / BV<sub>CEO</sub>=9.1V jusqu'à  $f_T$ =103GHz / BV<sub>CEO</sub>=2.5V.



figure III-7 : Vue en coupe du TBH avec collecteur implanté développé par IHP [Heinemann01]

### III.2.3.A.b. Une seule zone active

Dans la continuité du développement d'une version faible coût, IHP présente une structure comprenant une seule zone active [Heinemann02]-[Rücker03]. En effet, les tranchées profondes d'isolation (« STI ») entre la zone émetteur/base et le contact collecteur sont supprimées. L'épitaxie de la base est toujours non sélective et l'auto-alignement vient du fait que la base extrinsèque est formée après la structuration de l'émetteur. Cette base extrinsèque est soit implantée, soit déposée sélectivement en utilisant au préalable une couche sacrificielle.



figure III-8 : Coupe du TBH à une seule zone active développée par IHP

La fabrication de ce dispositif nécessite également cinq étapes de photolithographie en plus du procédé de fabrication CMOS et présente des performances électriques très intéressantes:  $f_T=200$ GHz,  $f_{MAX}=170$ GHz,  $BV_{CEO}=2V$ .

## III.2.3.A.c. Un TBH avec un seul masque

[Knoll02] présente un transistor bipolaire réalisé avec un seul niveau de photolithographie. Il s'agit donc une version faible coût poussée a son extrême. Les modifications apportées sont le partage du procédé de dépôt et de structuration de la grille ainsi que l'utilisation d'implantations PMOS pour la formation de la base. Une étape de polissage mécanochimique permet après le dépôt du polysilicium de l'émetteur, la séparation de l'émetteur et de la base.



figure III-9 : Coupes de la zone active du TBH après application du seul masque de photolithographie et les étapes associées de gravure et d'implantations et après le polissage mécano-chimique

Cette structure présente cependant de bonnes performances électriques permettant de balayer la gamme  $f_T/f_{max}/BV_{CEO}$  de 28GHz/67GHz/7.5V à 75GHz/90GHz/2.4V. Il a été montré également des performances en  $f_T$  et  $f_{max}$  de 130/130GHz avec un masque supplémentaire afin de réaliser une implantation spécifique du collecteur [Knoll04].

### **III.2.3.B. IBM**

IBM a également publié des résultats sur des transistors bipolaires faible coût dont la structure est complètement auto-alignée mais à épitaxie non sélective [Lanzerotti04]. Le géant américain semble mettre en œuvre une technique de remplacement d'un faux émetteur afin de conserver une épitaxie non sélective. L'aspect « faible coût » provient ici du partage des étapes du transistor bipolaire avec celles des transistors CMOS. Malheureusement, la structure de ce transistor et notamment celle de la jonction émetteur/base n'est pas détaillée dans les publications.

Les performances annoncées dans la bibliographie permettent d'identifier trois points de fonctionnement pour ce dispositif :

- dispositifs haute performance :  $f_T = 96$ GHz,  $f_{max} = 198$ GHz,  $BV_{CEO} = 2.35$ V
- dispositifs moyenne performance:  $f_T = 67$ GHz, BV<sub>CEO</sub> = 3.1V
- dispositifs haute tenue en tension :  $f_T = 46$ GHz, BV<sub>CEO</sub> = 4.7V

### III.2.3.C. Freescale Semiconductor

Dans [John06], la compagnie américaine présente un TBH réalisé avec 5 masques spécifiques atteignant des performances élevées :  $f_T/f_{max}=180/260$ GHz. La plateforme BiCMOS 0.18µm [Kirchgessner01] est utilisée et associée à une structure complètement auto-

alignée avec épitaxie sélective de la base SiGe:C. Une coupe schématique du dispositif est présentée sur la figure III-10.



figure III-10 : Coupe schématique du TBH faible-coût de Freescale Semiconductor

Le module couche enterrée + épitaxie laisse place à un collecteur tout implanté sans DTI. L'originalité de cette architecture réside dans la présence d'implantations N sous les tranchées peu profondes d'isolation (*SIBL* pour *Sub-Isolation Buried Layer*). Ces zones fortement dopées entre le cœur du dispositif et les contacts de collecteur permettent d'améliorer fortement la résistance R<sub>C</sub>. Cette approche avait déjà été expérimentée sur une structure émetteur-base quasi auto-alignée dans [John02]. Un profil de base agressif associé à ce module collecteur original permet d'atteindre ces résultats très intéressants.

## III.2.3.D. Tableau résumé

Comme l'illustre le Tableau III-1, les meilleures performances en fréquence rapportées jusqu'ici pour un TBH faible-coût ont été obtenues par IHP et Freescale avec des transistors bipolaires à hétérojonctions fabriqués grâce à cinq niveaux de photolithographie. Notre objectif est d'obtenir de meilleures performances fréquentielles ( $f_T$  et  $f_{max}$ >200GHz) en utilisant seulement 4 masques en plus du procédé de fabrication CMOS.

	IHP	IBM	Freescale
Année de publication	2003	2004	2006
Architecture	FSA	FSA	FSA
Collecteur	implanté	implanté	implanté
Base	NSEG SiGeC	NSEG SiGeC	SEG SiGe
BV <sub>CEO</sub> [V]	1.9	2.3	2
f <sub>τ</sub> [GHz]	190	96	180
f <sub>max</sub> [GHz]	243	198	260
Dimensions émetteur [µm²]	0.175x0.84	0.12×4	0.16x10
Nombre de masques	5	?	5

Tableau III-1 : Performances obtenues et choix technologiques fait par les principaux concurrents

# III.2.4. Etudes physiques et simulations du module collecteur

Afin de mieux comprendre le fonctionnement du TBH faible-coût et de choisir parmi les différentes architectures de collecteur possibles, des simulations physiques ont été réalisées. Des cartes de densité de courant électronique, de dopage et de potentiel électrostatique dans les conditions de polarisation correspondantes au maximum de le fréquence de coupure  $f_T$  ont été simulées sous ISE (Synopsis). Ces résultats nous ont permis de choisir l'architecture de collecteur pour le TBH faible-coût et également de déterminer les conditions d'implantation à réaliser sur lot afin d'obtenir de bonnes performances sur les premiers dispositifs fabriqués.

## III.2.4.A. Comparaison des architectures de collecteur

## III.2.4.A.a. Collecteur conventionnel / Collecteur tout implanté

Dans la structure conventionnelle, la prise de collecteur est éloignée du cœur du dispositif car elle est séparée de la zone active par une tranchée d'isolation peu profonde (STI). Les porteurs doivent donc emprunter un chemin vertical avant de passer sous le STI et d'atteindre le contact de collecteur. Par contre, dans la structure faible coût, le chemin résistif dans le collecteur est naturellement latéral car aucun obstacle n'empêche les porteurs de rejoindre directement les contacts placés très proches du cœur du dispositif. Les densités de courant électronique et les niveaux de dopages simulés pour les deux architectures de collecteur avec une implantation SIC sont représentés sur la figure III-11 ci-dessous.

La conduction des électrons se fait plus en profondeur (jusqu'à 1.3  $\mu$ m) dans le cas de la couche enterrée tandis qu'elle reste en surface (<0.4 $\mu$ m) dans le cas du collecteur implanté. Les densités électroniques et les profils de dopage sont parfaitement corrélés, la majorité des porteurs circulant dans les zones les plus fortement dopées.



figure III-11 : Densités de courant électronique et niveaux de dopages simulés des deux structures de collecteur

### III.2.4.A.b. Influence de l'implantation SIC avec le collecteur tout implanté

Les profils de dopage simulés pour un collecteur tout implanté à 2.10<sup>14</sup>cm<sup>-2</sup>/300keV avec et sans implantation sélective du collecteur (SIC) sont représentées sur la figure III-12.



figure III-12 : Profils de dopage simulés du collecteur implanté avec et sans SIC

L'ajout d'un SIC (ici implanté avec les conditions  $6.10^{13}$ cm<sup>-2</sup>/270keV) permet d'augmenter la concentration de dopants sous la base et donc de mieux contacter le collecteur implanté. Il en résulte une forte amélioration de la résistance de collecteur R<sub>C</sub> des TBH et une diminution conséquente du temps de transit dans le collecteur.

Ces simulations ont également permis d'anticiper les fréquences de transition ainsi que les principaux paramètres statiques du TBH faible-coût. Le Tableau III-2 résume les valeurs simulées pour les deux architectures. Notons que le système émetteur-base est identique pour les trois TBH présentés dans ce tableau.

	Couche enterrée + Epi	Collecteur implanté	Collecteur implanté
	Avec SIC	Sans SIC	Avec SIC
<i>f</i> <sub>7</sub> [GHz]	232	203	248
$I_C$ au pic $f_T$ [GHz]	6.63	3.94	8.20
BV <sub>CEO</sub> [V]	1.56	1.56	1.55
C <sub>BC</sub> [fF]	4.5	4.27	5.67

Tableau III-2 : Paramètres simulés pour diverses architectures de collecteur

Les fréquences de coupure  $f_T$  sont élevées, largement au-dessus de 200GHz lorsque l'implantation sélective du collecteur est utilisée. Les simulations démontrent une fréquence de transition proche de 250GHz pour le TBH faible-coût avec une tension de claquage de 1.55V. L'ajout du SIC permet une augmentation de  $f_T$  de 45GHz mais entraîne en contrepartie une dégradation de la capacité de jonction base-collecteur C<sub>BC</sub> (5.67fF) qui va vraisemblablement pénaliser la fréquence maximale d'oscillation  $f_{max}$  des composants.

Les études physiques réalisées sur cette structure de collecteur tout implanté promettent donc d'excellents résultats, très proches de ceux obtenus avec la structure conventionnelle malgré la suppression de quatre niveaux de photolithographie. La présence de fortes concentrations de dopants proche de la jonction base-collecteur et l'absence d'isolation par STI peuvent tout de même pénaliser  $f_{max}$ , paramètre dynamique difficile à simuler.

## III.2.4.B. Connexion de la couche implantée

L'optimisation de la structure du collecteur a également requis des simulations de profils de dopage afin de choisir l'implantation propre au procédé de fabrication CMOS la mieux adaptée pour connecter le collecteur implanté sous les contacts. Les profils de dopants simulés après différentes implantations N sont représentés sur la figure III-13.



figure III-13 : Profils de dopage simulés pour différentes implantations

Les résultats montrent que le collecteur implanté du TBH faible-coût possède un maximum de concentration proche de 10<sup>19</sup>cm<sup>-3</sup> aux alentours de 250nm de profondeur. Les couches NWELL et NISO, quant à elles, s'étendent respectivement jusqu'à 1500nm et 2500nm de profondeur, le maximum de concentration étant aux alentours de 10<sup>18</sup>cm<sup>-3</sup> à une profondeur supérieure à 400nm. Elles sont donc trop profondes et insuffisamment dopées pour réaliser un contact efficace avec le collecteur.

Par contre, l'implantation N utilisée pour la réalisation de la source et du drain des transistors NMOS dans le nœud  $0.13\mu$ m possède un maximum de concentration élevé (~ $4.10^{20}$ cm<sup>-3</sup>) et relativement proche de la surface. Elle est donc la plus appropriée pour connecter le collecteur implanté des TBH faible-coût et assurer une résistivité faible sous les contacts.

### III.2.4.C. Simulations de la structure retenue

Une fois l'architecture complètement définie, nous avons procédé à des simulations de fréquences de transition  $f_T$  et de tensions de claquage BV<sub>CEO</sub> afin de choisir les conditions optimales d'implantation du collecteur. La figure III-14 présente les valeurs simulées de  $f_T$  pour différentes doses et énergies d'implantation de collecteur avec et sans SIC.



figure III-14 :  $f_T$  en fonction de la dose et de l'énergie d'implantation du collecteur

La fréquence de transition augmente continument avec la dose implantée jusqu'à atteindre des valeurs proches de 300GHz avec le collecteur le plus dopé. Les fréquences obtenues sont d'autant plus grandes que l'énergie d'implantation est faible, ce qui s'explique par la présence d'une plus forte concentration de dopants proche de la surface et donc par un chemin plus court à parcourir par les porteurs.

Comme le montre le Tableau III-3, l'apport du SIC sur  $f_T$  est plus visible à faible dose et à forte énergie d'implantation (+41%) car dans ce cas précis, les espèces dopantes de la couche implantée sont moins nombreuses et localisées plus profondément dans le collecteur. Le SIC va alors permettre une forte réduction de la résistance de collecteur, son impact sera moins significatif si la collecteur implanté est déjà fortement dopé et peu profond (+2%).

Dose / Energie	250keV	400keV
5.10 <sup>13</sup> cm <sup>-2</sup>	18%	41%
10 <sup>15</sup> cm <sup>-2</sup>	2%	7%

Tableau III-3 : Augmentation de  $f_T$  due au SIC (6.10<sup>13</sup> cm<sup>-2</sup>/270keV) pour plusieurs implantations de collecteur

La figure III-15 présente les différents points de fonctionnement  $f_T/BV_{CEO}$  simulés pour différentes conditions d'implantation de collecteur avec et sans l'implantation SIC. Des compromis  $f_T/BV_{CEO}$  de 100GHz/1.9V jusqu'à 300GHz/1.4V sont démontrés par les simulations. Alors que l'utilisation d'un SIC promet des performances fréquentielles élevées, il sera également intéressant d'étudier la tenue en tension d'un TBH sans SIC réalisé avec cette architecture, les résultats obtenus seront vus dans la partie III.2.10.A.



figure III-15 : Simulations des points de fonctionnement avec et sans SIC pour différentes conditions d'implantation

# III.2.5. Caractérisation physique du dispositif

Dans cette partie seront présentés les principaux résultats de caractérisation physique obtenus durant le développement du TBH faible-coût. Nous montrerons tout d'abord quelques coupes MET avant d'observer des profils SIMS de collecteur.

## III.2.5.A. Microscopie électronique

## III.2.5.A.a. Vues du dispositif en fin de fabrication

La figure III-16 représente une coupe MET en champ clair du TBH faible-coût en fin de fabrication. Les trois premiers niveaux de métaux sont également visibles au-dessus des contacts. Les contacts de base ne sont bien sûr pas visibles car ils sont reportés dans un plan perpendiculaire aux contacts d'émetteur et de collecteur. Nous remarquons également la zone active unique due à l'absence de STI entre le cœur du dispositif et les contacts de collecteur.

La diminution de l'épaisseur du polysilicium de base et d'émetteur jusqu'à 50nm a permis de diminuer la hauteur totale du dispositif et ainsi de faciliter son intégration dans une technologie BiCMOS [Boissonnet06].



figure III-16 : Coupe MET du TBH faible-coût avec les premiers niveaux de métallisation

La photographie présentée ci-dessous montre les détails de la partie intrinsèque du TBH. En partant du bas, on peut observer le substrat silicium implanté à forte dose à l'arsenic pour réaliser le collecteur, la base SiGe:C dopée in-situ avec du bore surmontée d'une fine couche de silicium non dopé (Si-cap), la base extrinsèque et le lien de base monocristallin dans sa partie basse et polycristallin sous le polybase, les espaceurs internes en nitrure permettant de diminuer la largeur de la fenêtre émetteur, et enfin l'émetteur dont la croissance est monocristalline au centre de la fenêtre et se fait de manière polycristalline sur les matériaux isolants (espaceurs et empilement inter polysilicium).



figure III-17 : Zoom sur la partie intrinsèque d'un TBH faible-coût

## III.2.5.A.b. Défauts cristallins après implantation

La figure III-18 montre des photographies MET obtenues sur deux TBH faible-coût dont le collecteur a été implanté avec une même dose d'arsenic mais avec des énergies distinctes, respectivement 300keV (gauche) et 250keV (droite).

Une ou deux lignes de défauts cristallins sont visibles dans le collecteur implanté. Concernant l'implantation réalisée à 300keV, les défauts se situent à environ 260nm de profondeur sous l'interface base-collecteur. Ces défauts sont suffisamment profonds pour ne pas altérer le fonctionnement du transistor. En revanche, en ce qui concerne les dispositifs avec un collecteur implanté à 250keV, deux lignes de défauts sont visibles, la première à 70nm et la deuxième à 230nm de profondeur. Des défauts sont donc présents plus près de l'hétérojonction Si/SiGe dans la zone de déplétion base-collecteur. Ceci se traduit par des caractéristiques statiques non idéales et peut rendre les dispositifs non fonctionnels.



figure III-18 : Coupes MET de deux TBH faible-coût avec collecteurs implantés à 300keV et 250keV

Ces boucles de dislocations visibles après l'implantation du collecteur peuvent s'expliquer de la manière suivante : les fortes doses implantées entraînent l'amorphisation du silicium, des atomes sont arrachés du réseau cristallin et se retrouvent sur des sites interstitiels au niveau des fronts d'amorphisation. Le recuit effectué après implantation permet sa recristallisation mais laisse des défauts cristallins aux frontières des zones d'amorphisation (*End-of-range defects*). Des lignes de dislocations visibles à fort grandissement sur la figure III-19 sont alors formées.



figure III-19 : Boucles de dislocations dans le plan (111) du silicium

Lorsque l'énergie d'implantation est inférieure à 300keV, l'amorphisation ne commence pas depuis l'interface mais à quelques dizaines de nanomètres en dessous et elle se termine au maximum de pénétration des dopants dans le silicium, c'est-à-dire autour de 260nm. A 250keV, la recristallisation laisse donc des dislocations près de l'interface dans la ZCE basecollecteur, ce qui dégrade fortement le comportement électrique du transistor.

## III.2.5.B. Profiles SIMS

La figure III-20 compare les profils d'arsenic du collecteur conventionnel (couche enterrée + épitaxie  $0.3\mu$ m) et du collecteur implanté du TBH faible-coût sans SIC. La couche enterrée est implantée avec une dose de  $4.10^{15}$  cm<sup>-2</sup> à 60keV alors que le collecteur tout implanté est réalisée ici grâce à une implantation de  $5.10^{14}$  cm<sup>-2</sup> et une énergie de 300keV.



figure III-20 : Profils SIMS des collecteurs conventionnel et tout implanté

La forte dose implantée pour réaliser la couche enterrée des TBH à structure conventionnelle permet d'atteindre un maximum de concentration de  $5.10^{19}$  cm<sup>-3</sup> aux alentours de 600nm de profondeur. Les atomes d'arsenic diffusent à la fois côté substrat et dans la couche épitaxiée sous l'effet du budget thermique durant la fabrication, il en résulte un profil relativement large qui s'étend sur plus de 1µm de profondeur.

Concernant le collecteur du TBH faible-coût, l'implantation n'est pas suivie d'une reprise d'épitaxie de silicium et elle est réalisée après les STI, dont le budget thermique est très élevé. Le profil d'arsenic est donc beaucoup plus étroit (~400nm) et situé très proche de la surface du substrat. La profondeur des STI étant de l'ordre de 350nm, on comprend la nécessité d'utiliser une architecture à zone active unique afin d'assurer la connexion entre la couche implantée et les contacts de collecteur.

Des profils verticaux d'arsenic, de bore et de germanium permettant de visualiser les niveaux de dopages des trois régions du TBH faible-coût sont présentés sur la figure III-21 cidessous. Le collecteur a été implanté avec une dose de 2.10<sup>14</sup>cm<sup>-2</sup> à 300keV, la base est dopée avec du bore pendant le dépôt SiGe:C à une concentration supérieure à 2.10<sup>19</sup>cm<sup>-3</sup> et l'émetteur est fortement dopé in-situ à l'arsenic dont la concentration avoisine 6.10<sup>20</sup>cm<sup>-3</sup>. La base très fine (~20nm) possède un profil de germanium en trois marches d'épaisseurs égales dont le taux maximum atteint 20% d'après les résultats des analyses SIMS.



figure III-21 : Profils SIMS d'un TBH faible-coût

# III.2.6. Optimisation du collecteur

## III.2.6.A. Dose implantée

Une première série de dispositifs a été fabriquée avec des doses d'implantation différentes afin d'étudier les performances du TBH en fonction du niveau de dopage du collecteur. Dans ce paragraphe, nous reporterons les premiers résultats obtenus sur la structure faible-coût avec des doses d'implantation collecteur de  $5.10^{13}$  à  $5.10^{14}$ cm<sup>-2</sup> associées à une énergie de 300keV.

## III.2.6.A.a. Etude des paramètres statiques

Les courbes de Gummel présentées sur la figure III-22 montrent des dispositifs parfaitement fonctionnels avec une bonne idéalité des courants de base et de collecteur à moyenne et faible injection. Une composante non-idéale d'I<sub>B</sub> à faible injection est toutefois visible, il s'agit d'un courant tunnel bande à bande dont l'intensité est représentative de la jonction émetteur-base. Une étude complète de cet effet sur nos dispositifs est disponible dans [Lagarde06]. Le gain en courant atteint des valeurs élevées autour de 2000.



figure III-22 : Courbes de Gummel et gain en courant de TBH faible-coût avec des doses d'implantation de collecteur différentes

Les caractéristiques I-V présentées sur la figure III-23 montrent des tensions de claquage  $BV_{CEO}$  supérieures à 1.5V ainsi que des tensions d'Early directes élevées (~200V). La différence de dopage du collecteur induit une variation de la résistance  $R_C$ , qui se traduit par des pentes à l'origine différentes sur les caractéristiques de sortie. Cette pente étant

proportionnelle à  $1/(R_C+R_E)=1/R_C^*$ , sa valeur est logiquement plus élevée pour la plus forte dose implantée (5.10<sup>14</sup> cm<sup>-2</sup>).



figure III-23 : Caractéristiques de sortie de TBH faible-coût de dimensions 7×0.13×0.81µm<sup>2</sup> avec différentes doses d'implantation de collecteur

### III.2.6.A.b. Résultats dynamiques

Les performances dynamiques obtenues sur cette première étude sont excellentes puisque des fréquences de fonctionnement record ont été atteintes avec des  $f_T$  jusqu'à 215GHz et des  $f_{max}$  jusqu'à 230GHz avec des dispositifs dont la surface de la fenêtre émetteur A<sub>E</sub> est de 7×0.13×0.81µm<sup>2</sup>. Les caractéristiques dynamiques des dispositifs sont présentées sur la figure III-24 ci-dessous.



figure III-24 : Evolution de  $f_T$  et  $f_{max}$  avec la densité de courant de collecteur  $J_C$ 

Le maximum de  $f_T$  est obtenu pour des densités de courant comprises entre 8 et 18mA/µm<sup>2</sup> suivant les dispositifs. La forte augmentation de la fréquence de transition  $f_T$  lorsque la dose d'implantation du collecteur augmente est directement liée à la diminution de la résistance de collecteur R<sub>C</sub><sup>\*</sup> (-47% lorsque la dose est multipliée par un facteur 10) qui permet de repousser l'apparition de l'effet Kirk et de réduire le temps de transit dans la jonction base-collecteur.

Concernant la fréquence maximale d'oscillation  $f_{max}$ , son augmentation avec le niveau de dopage dans le collecteur est moins significative et disparaît complètement à forte dose. Comme nous l'avons vu dans le paragraphe I.5.2.B,  $f_{max}$  augmente avec  $f_T$  mais est inversement proportionnelle à la racine carrée de la capacité base-collecteur C<sub>BC</sub>. Le Tableau III-4, qui résume les principaux paramètres statiques et dynamiques des transistors étudiés, montre que cette capacité augmente significativement avec le dopage de collecteur (+21% lorsque la dose est multipliée par un facteur 10) et limite donc l'amélioration de la fréquence maximale d'oscillation.

La tension de claquage de la jonction base-collecteur  $BV_{CBO}$  diminue logiquement lorsque la dose implantée dans le collecteur augmente mais reste tout de même largement au-dessus de 5V. Les autres paramètres ne dépendant pas directement du dopage de collecteur restent logiquement stables, nous obtenons notamment une résistance de base intrinsèque très faible (~ $2k\Omega/\Box$ ) due à la forte concentration de bore présente dans le film SiGe épitaxié.

Dose implantée	5.10 <sup>13</sup> cm <sup>-2</sup>	1.10 <sup>14</sup> cm <sup>-2</sup>	2.10 <sup>14</sup> cm <sup>-2</sup>	5.10 <sup>14</sup> cm <sup>-2</sup>
<i>f</i> <sub><i>T</i></sub> [GHz]	143	164	187	214
f <sub>max</sub> [GHz]	219	224	228	229
$\beta$ à V <sub>BE</sub> =0.75V	1970	1900	1990	1970
BV <sub>CEO</sub> [V]	1.72	1.67	1.59	1.54
BV <sub>CBO</sub> [V]	6.6	6.1	5.8	5.3
R <sub>Bint</sub> [kΩ/□]	2.0	2.0	2.2	2.1
$R_{C}^{*}[\Omega]$	49	40	34	26
C <sub>BE</sub> [fF]	23.7	23.3	23.4	23.8
C <sub>BC</sub> [fF]	17.2	18.1	18.9	20.8

 $Tableau~III-4: Principaux~paramètres~des~TBH~faible-coût~7\times0.13\times0.81 \mu m^2~en~fonction~de~la~dose~implantée$ 

Les meilleurs résultats obtenus jusqu'à présent correspondent donc à la plus forte dose d'implantation du collecteur avec un couple  $f_T/f_{max}$  égal à 215/230GHz. D'autres mesures ont démontrées un meilleur couple  $f_T/f_{max}$  de 225/240GHz avec les mêmes conditions de fabrication mais pour un dispositif dont l'émetteur est fragmenté en 5 parties

 $(A_E=5\times0.13\times1.20\mu m^2)$ , une étude précise des performances en fonction des règles de dessin du dispositif sera développée dans la partie III.2.7.

### III.2.6.B. Influence du SIC

### III.2.6.B.a. Ajout d'une implantation SIC

L'implantation sélective du collecteur réalisée au travers de la fenêtre émetteur permet d'augmenter la concentration de dopants N sous la base et ainsi d'augmenter les performances fréquentielles. Elle est localisée et diffuse peu latéralement si la dose implantée n'est pas trop élevée, ce qui est important pour ne pas dégrader la composante extrinsèque de la capacité base-collecteur et par conséquent la fréquence maximale d'oscillation.

La figure III-25 compare les caractéristiques de sortie de deux dispositifs dont le collecteur est réalisé avec et sans SIC. Les conditions d'implantation d'arsenic utilisées pour le SIC sont une dose de  $6.10^{13}$  cm<sup>-2</sup> associée à une énergie de 270keV, la dose du collecteur implanté étant égale à  $5.10^{14}$  cm<sup>-2</sup>. On remarque que l'ajout du SIC permet une nouvelle diminution de la résistance de collecteur (pentes à l'origine des caractéristiques de sortie plus fortes), ce qui va permettre une augmentation de  $f_T$ . En contrepartie, l'augmentation du dopage de collecteur dû au SIC implique une apparition du phénomène d'avalanche à des polarisations légèrement plus faibles.



figure III-25 : Caractéristiques de sortie de TBH faible-coût de dimensions  $5 \times 0.13 \times 1.20 \mu m^2$  avec et sans SIC

Le Tableau III-5 résume les principaux paramètres statiques et dynamiques de TBH faiblecoût réalisés avec des collecteurs différents. L'ajout d'un SIC implanté à  $6.10^{13}$  cm<sup>-2</sup>/270 keV provoque une nette augmentation de la fréquence de transition  $f_T$  (+16% et +11% pour des

TBH avec un collecteur implanté à  $2.10^{14}$  cm<sup>-2</sup> et  $5.10^{14}$  cm<sup>-2</sup> respectivement). Ceci est dû principalement à l'amélioration de la résistance de collecteur R<sub>C</sub> et au temps de transit dans la jonction base-collecteur  $\tau_{BC}$ .

	A <sub>E</sub> =7×0.	.13×0.81µm²	$A_E = 5 \times 0.$	.13×1.20µm²
Dose implantée	2.10 <sup>14</sup> cm <sup>-2</sup>	2.10 <sup>14</sup> cm <sup>-2</sup> +SIC	5.10 <sup>14</sup> cm <sup>-2</sup>	5.10 <sup>14</sup> cm <sup>-2</sup> +SIC
f <sub>7</sub> [GHz]	187	217	218	243
f <sub>max</sub> [GHz]	228	229	229	228
β à V <sub>BE</sub> =0.75V	1990	1840	2350	2320
BV <sub>CEO</sub> [V]	1.59	1.52	1.52	1.48
BV <sub>CBO</sub> [V]	5.8	5.3	5.3	5.1
R <sub>Bint</sub> [kΩ/□]	2.2	2.0	2.2	2.1
R <sub>C</sub> <sup>*</sup> [Ω]	34	26	26	24
C <sub>BE</sub> [fF]	23.4	23.4	20.2	20.7
C <sub>BC</sub> [fF]	18.9	20.2	18.9	19.8

Tableau III-5 : Principaux paramètres des TBH faible-coût en fonction de la dose implantée et du SIC

La fréquence maximale d'oscillation  $f_{max}$  ne suit pas la même tendance et reste constante autour de 230GHz. En effet, C<sub>BC</sub> augmente et empêche l'amélioration de  $f_{max}$  malgré la forte augmentation de  $f_T$ . L'ajout d'une implantation SIC entraîne également une diminution logique des tensions de claquage BV<sub>CBO</sub> (-8%) et BV<sub>CEO</sub> (-4%) des dispositifs.

# III.2.6.B.b. Energie de l'implantation SIC

Une étude sur l'énergie d'implantation du SIC a également été menée afin d'explorer les limites de ce module collecteur faible-coût, nous en reportons ici les principaux résultats. Des TBH ont été réalisés avec le même collecteur implanté ( $5.10^{14}$ cm<sup>-2</sup> à 300keV) associé à une implantation SIC avec une dose de  $10^{14}$ cm<sup>-2</sup> et à différentes énergies d'implantation (150keV à 270keV). Cette énergie détermine au premier ordre la profondeur d'implantation des dopants. Une faible énergie d'implantation permettra d'obtenir une forte concentration de dopants proche de la surface (sous la base), ce qui sera bénéfique pour la résistance de collecteur R<sub>C</sub> et donc pour  $f_T$ . Les performances obtenues sont présentées sur la figure III-26.



figure III-26 : Evolution de  $f_T$ ,  $f_{max}$  et  $C_{BC}$  avec l'énergie d'implantation du SIC ( $A_E = 5 \times 0.13 \times 1.20 \mu m^2$ )

Ces résultats confirment tout d'abord les excellentes performances obtenues avec le TBH faible-coût. Un couple  $f_T/f_{max}$  de 232/226GHz est atteint avec l'énergie d'implantation SIC la plus forte (270keV). Lorsque l'énergie diminue, la forte concentration d'arsenic proche de la base dégrade fortement la capacité base-collecteur C<sub>BC</sub> (+26% lorsque l'énergie passe de 270keV à 150keV). Par conséquent, la fréquence maximale d'oscillation  $f_{max}$  diminue significativement de 226 à 189GHz (-16%).

La fréquence de transition reste quant à elle constante lorsque l'énergie d'implantation diminue. Le produit  $R_C.C_{BC}$  dont elle dépend directement (I.65) n'est pas amélioré, la dégradation de la capacité reste prépondérante devant la diminution de  $R_C$ .

# III.2.7. Etude des règles de dessin

Dans cette partie nous analyserons l'influence des règles de dessin sur les performances du TBH faible-coût. Des paramètres comme la fragmentation et la longueur de l'émetteur ainsi que la distance émetteur-collecteur seront étudiés afin de mettre en évidence l'importance des dimensions latérales dans un dispositif haute-performance.

## III.2.7.A. Fragmentation de l'émetteur

Si la distance entre les différents contacts de base est trop grande (>2 $\mu$ m), la résistance d'accès à la base est fortement pénalisée [Chevalier06] et la dégradation de  $f_{max}$  est inévitable. L'avantage de la structure auto-alignée serait alors complètement perdu. La fragmentation de

l'émetteur est donc nécessaire pour le TBH faible-coût afin de reporter les contacts de base dans un plan perpendiculaire aux contacts d'émetteur et de collecteur (figure III-27).

Plusieurs fragmentations ont été étudiées dans un premier temps, la surface totale de la fenêtre émetteur  $W_E$  étant identique (~0.8µm<sup>2</sup>) :

- 5×(0.13×1.20)µm<sup>2</sup>
- $7 \times (0.13 \times 0.81) \mu m^2$
- 12×(0.13×0.50)µm<sup>2</sup>



figure III-27 : Structures  $C_B E^B C$  avec 5 et 7 fragments d'émetteur ( $A_E \sim 0.8 \mu m^2$ )

Le Tableau III-6 présente l'évolution des principaux paramètres du TBH en fonction de la fragmentation de l'émetteur. Il montre que les meilleures performances fréquentielles sont obtenues avec la structure présentant le minimum de cellules (5 fragments de  $0.13 \times 1.20 \mu$ m<sup>2</sup>).

Nombre de fragments	12	7	5
<i>f</i> <sub><i>T</i></sub> [GHz]	183	213	225
f <sub>max</sub> [GHz]	221	232	240
C <sub>BE</sub> [fF]	31.4	23.5	22.3
C <sub>BC</sub> [fF]	26.6	20.6	18.2
R <sub>B</sub> [Ω]	6.1	12.2	14.6
R <sub>E</sub> [Ω]	4.5	4.0	3.9

Tableau III-6 : Principaux paramètres des TBH faible-coût en fonction de la fragmentation

En effet, en réduisant le nombre de cellules, on diminue le périmètre de l'émetteur et les effets parasites qui y sont directement liés, notamment les composantes extrinsèques des capacités  $C_{BE}$  et  $C_{BC}$ . En revanche, la réduction du nombre de cellules de l'émetteur provoque l'augmentation de la résistance de base. Cette augmentation de  $R_B$  reste tout de même négligeable devant la dégradation des capacités parasites,  $f_{max}$  peut donc atteindre la valeur de 240GHz. Une augmentation de la fréquence de transition  $f_T$  de 20% et de  $f_{max}$  de 8% est donc démontrée en passant d'une longueur de cellules de 0.50µm à 1.20µm.

Des études complémentaires ont montrées qu'un TBH avec un émetteur présentant moins de 5 cellules (toujours pour une surface fixe d'environ  $0.8\mu$ m<sup>2</sup>) ne présentait pas de performances supérieures, l'effet de l'augmentation de la résistance de base commençant à se faire ressentir par une dégradation de  $f_{max}$ . Une longueur des fragments d'émetteur de 1.20 $\mu$ m semble donc être le meilleur compromis pour atteindre des fréquences de coupure élevées.

### III.2.7.B. Longueur totale d'émetteur

Nous avons également dessiné puis fabriqué des TBH faible-coût de longueur d'émetteur  $L_E$  différentes en gardant des cellules de surface réelle égale à  $0.13 \times 1.20 \mu$ m<sup>2</sup>. Les dispositifs étudiés sont composés de 1, 3, 5, 8 ou 12 fragments d'émetteur de surface identique. Le collecteur a été implanté à  $5.10^{14}$  cm<sup>-2</sup>/300keV auquel un SIC a été rajouté avec des conditions d'implantation de  $6.10^{13}$  cm<sup>-2</sup>/270keV. La figure III-28 présente l'évolution du temps de transit des porteurs dans la structure  $\tau_{EC}$  en fonction de  $1/g_m$  pour les cinq transistors étudiés.



figure III-28 : Evolution de  $\tau_{EC}$  en fonction de  $1/g_m$  pour des TBH avec des longueurs d'émetteur différentes

Ce tracé nous donne accès à des informations intéressantes que l'on peut extraire en reformulant l'équation (I.77) de la manière suivante:

$$\frac{1}{2\pi f_{T}} = \tau_{F} + C_{BC}(R_{E} + R_{C}) + \frac{kT}{qI_{C}}(C_{BE} + C_{BC})$$

Les paramètres accessibles sont :

- le temps de transit minimum  $\tau_{\text{ECmin}}$  qui est tout simplement égal à  $1/2\pi f_{Tmax}$ ,
- le retard  $\tau_{EC,0}$  qui est égal à l'addition du temps de transit total et des retards dus au résistances séries:  $\tau_F + (R_E + R_C)C_{BC}$ . Ce terme est donné par l'ordonnée à l'origine de la partie linéaire des courbes,
- l'addition des capacités de jonction (C<sub>BE</sub>+C<sub>BC</sub>) donnée par la pente de la partie linéaire des courbes,
- un retard  $\Delta \tau$  causé par l'effet Kirk qui est égal à la différence entre  $\tau_{\text{ECmin}}$  et la valeur théorique de  $\tau_{\text{EC}}$  au pic  $f_T$ .

La figure III-28 présente des courbes avec des pentes très différentes dans leur partie linéaire, c'est-à-dire pour des faibles courants de collecteur I<sub>C</sub>. Les valeurs des capacités de jonction augmentent en effet très rapidement lorsque la longueur (donc la surface) de la fenêtre émetteur augmente. Le Tableau III-7 démontre une multiplication par un facteur 10 du terme  $C_{BE}+C_{BC}$  lorsque l'on multiplie par 12 la longueur de l'émetteur. En contre partie, les éléments résistifs diminuent fortement avec l'augmentation de L<sub>E</sub>, notons en particulier une réduction de R<sub>B</sub> de 93% et de R<sub>E</sub> de 90% entre le dispositif de dimensions  $0.13 \times 1.20 \mu$  m<sup>2</sup> et celui de dimensions  $12 \times 0.13 \times 1.20 \mu$  m<sup>2</sup>.

Surface A <sub>E</sub> [µm²]	0.13×1.20	3×0.13×1.20	5×0.13×1.20	8×0.13×1.20	12×0.13×1.20
<i>f</i> <sub><i>T</i></sub> [GHz]	218	226	231	226	220
f <sub>max</sub> [GHz]	194	210	219	203	195
τ <sub>ECmin</sub> [ps]	0.73	0.71	0.69	0.71	0.73
$ au_{EC,0}$ [ps]	0.64	0.61	0.61	0.62	0.62
$C_{BE}+C_{BC}$ [fF]	10	27	44	69	96
R <sub>E</sub> [Ω]	29	11	7	4	3
R <sub>B</sub> [Ω]	75	23	13	6	5

Tableau III-7 : Paramètres des TBH faible-coût en fonction de la longueur d'émetteur

Ce compromis entre éléments résistifs et capacitifs conduit à la mise en évidence d'un minimum du temps de transit  $\tau_{EC}$  et donc à un maximum des performances fréquentielles (figure III-29). Ce point est atteint pour une longueur d'émetteur de 5×1.20=6µm. Le retard  $\tau_{EC,0}$  est alors de 0.61ps et le temps de transit minimum  $\tau_{ECmin}$  de 0.69ps.



figure III-29 : Evolution des paramètres du TBH faible-coût en fonction de la longueur d'émetteur

### III.2.7.C. Distance émetteur-collecteur L<sub>EC</sub>

L'influence de la longueur  $L_{EC}$  entre l'émetteur et le collecteur a également été étudiée. Il s'agit plus précisément de la distance entre le centre de la fenêtre émetteur et le bord de la base extrinsèque correspondant au début de la région N+ sous les contacts de collecteur. Cette longueur est schématisée sur la figure III-30 ci-dessous.



figure III-30 : Illustration de la distance L<sub>EC</sub> dans un TBH faible-coût

Des règles de dessin nous imposent une distance minimale entre le polyémetteur et le polybase ainsi qu'entre le bord du polybase et le contact de collecteur. Nous avons tout de même pu concevoir des dispositifs avec des distances  $L_{EC}$  de 0.35µm à 0.65µm par pas de 0.05µm.

La figure III-31 montre l'évolution du temps de transit  $\tau_{EC}$  en fonction de  $1/g_m$  pour les six transistors étudiés. Contrairement aux caractéristiques concernant l'étude de la longueur d'émetteur (figure III-28), les pentes des parties linéaires sont quasiment parallèles, les capacités de jonction sont donc très proches pour les différents dispositifs. Nous observons par contre une évolution du temps de transit qui diminue significativement lorsque l'on réduit la distance  $L_{EC}$ .



figure III-31 : Evolution de  $\tau_{EC}$  en fonction de  $1/g_m$  pour des TBH avec différentes  $L_{EC}$ 

Ces résultats sont confirmés par le Tableau III-8 dans lequel sont données les valeurs des différents paramètres des transistors. Des temps de transit  $\tau_{EC,0}$  de 0.56ps et  $\tau_{ECmin}$  de 0.64ps sont obtenus pour la distance  $L_{EC}$  la plus courte (0.35µm). La fréquence de transition  $f_T$  augmente donc de 213 à 248GHz lorsque l'on diminue le chemin à parcourir par les porteurs.

L <sub>EC</sub> [µm]	0.35	0.4	0.45	0.5	0.55	0.65
<i>f</i> <sub>7</sub> [GHz]	248	241	232	231	223	213
f <sub>max</sub> [GHz]	198	208	210	213	206	201.6
BV <sub>CEO</sub> [V]	1.44	1.46	1.47	1.47	1.47	1.48
τ <sub>ECmin</sub> [ps]	0.64	0.66	0.69	0.69	0.72	0.75
$ au_{EC,0}$ [ps]	0.56	0.57	0.60	0.61	0.62	0.63
$C_{BE}+C_{BC}$ [fF]	41	42	43	44	44	50.4

Tableau III-8 : Paramètres des TBH faible-coût en fonction de la distance  $L_{EC}$ 

Concernant la fréquence maximale d'oscillation, son évolution semble comporter un maximum pour une distance  $L_{EC}$  égale à  $0.5\mu$ m. Le compromis entre la résistance de base et la capacité base-collecteur extrinsèque est à l'origine de cette évolution de  $f_{max}$ . En effet, pour des distances  $L_{EC}$  courtes, la surface siliciurée du polybase est faible, la résistance de base extrinsèque pénalise alors  $f_{max}$ . Par contre, une augmentation de la distance  $L_{EC}$  entraîne l'augmentation de la surface entre le collecteur implanté et la base extrinsèque, une hausse de la composante extrinsèque de la capacité  $C_{BC}$  pénalisera également la fréquence maximale d'oscillation.

# III.2.8. Mesures à basse température

Des caractérisations à basse température ont été réalisées sur deux transistors faible-coût avec des dopages de collecteur différents  $(5.10^{13} \text{ cm}^{-2} \text{ et } 5.10^{14} \text{ cm}^{-2})$ . L'objectif est d'évaluer la dépendance en température des caractéristiques statiques et dynamiques du TBH faible-coût.

## III.2.8.A. Mesures statiques

La figure III-32 représente l'évolution des courants  $I_C$  avec la polarisation  $V_{BE}$  à 297K et 47K pour deux transistors de surface d'émetteur 5×0.13×1.20µm<sup>2</sup>. L'effet visible des résistances séries à forte polarisation  $V_{BE}$  se retrouve à température cryogénique. Comme à 300K, le gain en courant s'écroulera donc plus tard pour des forts niveaux de dopages. En ce qui concerne le fonctionnement statique, la dépendance des courants du transistor bipolaire en exp(qV<sub>BE</sub>/kT) rend le composant très sensible aux variations de température [Ashburn94].



figure III-32 : I<sub>C</sub> en fonction de V<sub>BE</sub> à 47 et 297K pour deux TBH avec des dopages de collecteur différents

La diminution de la température a donc pour effet d'augmenter la transconductance  $g_m$  de manière très importante. Les courants de base et de collecteur étant tous deux proportionnels à  $g_m$ , lorsque la température diminue, la pente du courant en fonction de  $V_{BE}$  augmente. Cependant, pour une polarisation donnée, le courant est plus faible lorsque la température est plus basse.

### **III.2.8.B.** Performances dynamiques

La diminution de la température a également une nette influence sur le temps de transit du TBH, la mobilité des porteurs étant nettement améliorée à basse température [Glicksman58]. De plus, l'augmentation importante de la transconductance  $g_m$  permet également d'améliorer sensiblement les performances dynamiques. Les évolutions des fréquences de coupure  $f_T$  et  $f_{max}$  et du retard  $\tau_{EC,0}$  sont tracées sur la figure II-33 pour les deux TBH faible-coût étudiés.



*figure III-33 : Evolutions de f<sub>T</sub> et f<sub>max</sub> et*  $\tau_{EC,0}$  *en fonction de la température (A<sub>E</sub>=5×0.13×1.20µm<sup>2</sup>)* 

Conformément à son niveau de dopage de collecteur plus élevé, le dispositif implanté à forte dose est le plus performant à température ambiante comme aux températures cryogéniques. Le couple  $f_T/f_{max}$  égal à 230/235GHz à 297K atteint les valeurs 356/384GHz à 47K. Cette hausse des performances fréquentielles s'accompagne d'une diminution de 30% du temps de transit  $\tau_{EC,0}$  qui passe de 0.52 à 0.36ps.

Alors que les fréquences maximales d'oscillation pour les deux dispositifs sont très proches, la fréquence de transition du TBH présentant le plus faible niveau de dopage de collecteur est largement inférieure au dispositif fortement dopé (152GHz contre 229GHz). Cet écart, qui reste identique lorsque la température diminue, est dû principalement à la différence entre les temps de transit  $\tau_F$  (composantes  $\tau_{BC}$  et  $\tau_C$ ) dans les deux structures. Pour les deux TBH, on note une augmentation de  $f_T$  d'envrion 55% entre 297K à 47K. Les valeurs des principaux paramètres sont résumées dans le Tableau III-9.

	5.10 <sup>13</sup> cm <sup>-2</sup>		5.10 <sup>1</sup>	<sup>4</sup> cm <sup>-2</sup>		
Température	297K	47K	297K	47K		
f <sub>7</sub> [GHz]	152	241	229	356		
f <sub>max</sub> [GHz]	236	358	235	384		
Gain β	1970	46000	1990	39000		
BV <sub>CEO</sub> [V]	1.75	1.60	1.55	1.45		
$ au_{ ext{EC},0}$ [ps]	0.72	0.47	0.52	0.36		

Tableau III-9 : Paramètres des TBH faible-coût en fonction de la température

# III.2.9. Mesures de bruit haute-fréquence

Des mesures de bruit sous 50 $\Omega$  ont été réalisées sur plusieurs dispositifs faible-coût afin d'évaluer le niveau de bruit HF ajouté par le dispositif ainsi que de comparer différentes structures. La figure III-34 présente l'évolution du facteur de bruit NF50 en fonction de la fréquence pour trois TBH faible-coût. Elle compare deux dispositifs de surface d'émetteur 7×0.13×0.81µm<sup>2</sup> réalisé avec et sans implantation SIC et un dispositif à émetteur matriciel de surface d'émetteur A<sub>E</sub>=5×(7×0.13×0.81)µm<sup>2</sup>.



figure III-34 : Facteur de bruit NF<sub>50</sub> pour trois dispositifs faible-coût

Les deux premiers dispositifs ont des facteurs de bruit très proches augmentant de 3 à 7dB lorsque la fréquence augmente de 6 à 43GHz. Le TBH avec SIC présente tout de même un facteur de bruit sous  $50\Omega$  légèrement plus faible, ce qui s'explique par sa fréquence de

transition plus élevée (245GHz contre 220GHz), le facteur de bruit étant au second ordre inversement proportionnel à  $f_T^2$  comme nous l'avons vu dans l'expression (I.87).

Le composant matriciel présente quant à lui un facteur de bruit sur  $50\Omega$  bien inférieur aux dispositifs avec un dessin de masques plus standard. Cependant, ce résultat est difficile à interpréter car il est possible que l'on se trouve proche du niveau de bruit minimum pour le composant matriciel et très éloigné en ce qui concerne les deux autres dispositifs.



figure III-35 : Facteur de bruit NF<sub>50</sub> pour deux TBH avec collecteur conventionnel

Une amélioration du NF<sub>50</sub> est également visible lorsque l'on augmente la surface des dispositifs avec un collecteur conventionnel (figure III-35). Celle-ci semble directement liée à la diminution des éléments résistifs  $R_E$  et  $R_B$ . En contrepartie, les performances fréquentielles sont pénalisées par l'augmentation des capacités parasites. Le Tableau III-10 ci-dessous résume les principaux résultats HF et en bruit obtenus pour les différents dispositifs.

-					
	TBH con	ventionnel	TBH faible-coût		
Surface d'émetteur A <sub>E</sub>	0.13×3.6µm²	3x0.13x2.9µm²	7x0.13x0.81µm²	5x7x0.13x0.81µm <sup>2</sup>	
f <sub>T</sub> [GHz]	275	250	255	210	
f <sub>max</sub> [GHz]	300	260	240	190	
NF <sub>50</sub> à 6GHz	3.4	2.4	2.8	1.6	
NF <sub>50</sub> à 18GHz	5.3	3.5	4.9	3.3	
NF <sub>50</sub> à 43GHz	7.4	4.8	7.0	4.9	

Tableau III-10 : Comparaison des performances HF et des niveaux de bruit entre les TBH standard et faible

Ces résultats montrent les excellents niveaux de bruit obtenus avec le TBH faible-coût et mettent en évidence l'importance du dessin de masques d'un dispositif sur ses performances.

Néanmoins, la taille des dispositifs étudiés est différente suivant les technologies, la comparaison des facteurs de bruit sous  $50\Omega$  est donc délicate. Les performances HF du TBH conventionnel étant supérieures, on peut s'attendre à un niveau de bruit minimum légèrement inférieur au TBH faible-coût.

# III.2.10. Synthèse sur le TBH faible-coût

## III.2.10.A. Bilan des résultats HF obtenus

Une cartographie HF a été réalisée sur une plaque ayant montré les meilleures performances. Les conditions d'implantation de collecteur et de SIC sont respectivement de  $5.10^{14}$  cm<sup>-2</sup> à 300keV et  $6.10^{13}$  cm<sup>-2</sup> à 270keV. Les valeurs de  $f_T$  et  $f_{max}$  pour la majorité des puces sont présentées sur la figure III-36 ci-dessous.

$f_T$		246.1	242.0	238.5	241.8	248.3	
	245.0	235.6	235.7	239.4	239.6	240.9	255.6
	238.7	235.5	250.5	259.4	249.3	236.2	242.9
	235.6	234.8	242.7	249.0	238.0	236.8	235.8
		238.8	236.3	234.2	235.2	235.0	
	Min		Max		Moyenne		Ecart type
	234.2		259.4		241.1		6.50
$f_{max}$		244.3	245.7	242.8	245.4	241.5	
	244.1	245.9	245.8	248.6	233.8	246.7	246.3
	246.9	243.6	250.3	255.6	250.4	246.5	248.8
	244.4	245.7	247.9	244.6	243.2	245.4	243.3
		244.5	245.5	244.9	243.7	240.5	
	Min		Max		Moyenne		Ecart type
	233.8		255.6		245.4		3.60

figure III-36 : Cartographie HF à  $V_{CB}$ =0.5V ( $A_E$ =5×0.13×1.20 $\mu$ m<sup>2</sup>)

Le meilleur dispositif, localisé au centre de la plaque, présente un couple  $f_T/f_{max}$  atteignant les valeurs 260/255GHz. Ce sont des performances record pour un TBH réalisé avec seulement 4 masques en plus de procédé de fabrication CMOS. Les valeurs moyennes sont égales à 241/245GHz pour  $f_T/f_{max}$ . La dispersion sur plaque est relativement faible puisque l'écart type est respectivement de 6.5GHz et 3.6GHz pour la fréquence de transition et la fréquence maximale d'oscillation.

La figure III-37 résume les principaux points de fonctionnement  $f_T/BV_{CEO}$  et  $f_{max}/BV_{CBO}$  obtenus avec le TBH faible-coût comparés aux TBH avec un collecteur conventionnel. Nous

constatons que les fréquences de transition atteintes sont très proches pour les deux structures sur substrat massif, le produit  $f_T$ .BV<sub>CEO</sub> étant égal à 400GHz.V. Néanmoins, la fréquence maximale d'oscillation reste inférieure (-45GHz) pour le TBH faible-coût car elle est pénalisée par la capacité base-collecteur C<sub>BC</sub>.



figure III-37 : Compromis  $f_T/BV_{CEO}$  et  $f_{max}/BV_{CBO}$  pour trois différentes architectures de TBH développés à STMicroelectronics

Des TBH faible-coût fonctionnant dans le domaine des radiofréquences ont également été fabriqués. Ils possèdent une base plus épaisse et plus dopée ce qui entraîne une diminution du gain en courant et par conséquent des  $BV_{CEO}$  plus élevées. Une implantation plus profonde (400keV) et des doses plus faibles variant de  $2.10^{12}$ cm<sup>-2</sup> à  $3.10^{13}$ cm<sup>-2</sup> ont notamment permis d'atteindre des tensions de claquage de 2.5 à 3.6V pour  $BV_{CEO}$  et de 8 à 11.3V pour  $BV_{CBO}$ .

La structure faible-coût couvre donc une large gamme de compromis  $f_T/BV_{CEO}$  de 260GHz/1.45V à 55GHz/3.6V et  $f_{max}/BV_{CBO}$  de 255GHz/5.1V à 155GHz/11.2V.

Un TBH faible-coût sur substrat SOI a également été développé à STMicroelectronics en parallèle avec cette étude [Avenier06], il atteint les performances fréquentielles remarquables pour du SOI de 147/200GHz pour le couple  $f_T/f_{max}$ .

Les résultats obtenus avec le TBH faible-coût sur substrat massif ainsi que les études nécessaires à son optimisation ont fait l'objet de nombreuses publications, citons en particulier [Lagarde06], [Chevalier05], [Chevalier06], [Chevalier07], [Geynet07a] et [Geynet07b].

### III.2.10.B. Comparaison par rapport à la concurrence

La figure III-38 résume les résultats obtenus par les solutions faible-coût des principaux acteurs du marché. Le graphe montre que nous atteignons les meilleures performances HF en utilisant un masque de moins que les principaux concurrents. Le couple  $f_T/f_{max}$  égal à 260/255GHz reste à ce jour le meilleur résultat obtenu avec un TBH réalisé avec seulement 4 niveaux de photolithographie en plus du procédé de fabrication CMOS.



figure III-38 : Compromis  $f_T/f_{max}$  obtenus par les solutions faible-coût des principaux acteurs du marché

### **III.2.10.C.** Limitation de la structure

La figure III-39 présente les compromis  $f_{max}/f_T$  obtenus avec différentes conditions d'implantation de collecteur. Alors que  $f_T$  ne cesse d'augmenter avec le dopage du collecteur

dans la gamme des conditions d'implantation utilisées, on observe une saturation de la fréquence maximale d'oscillation  $f_{max}$ .



figure III-39 : Compromis f<sub>max</sub>/f<sub>T</sub> pour des dopages de collecteur différents

Comme nous l'avons relevé dans l'étude expérimentale, un fort dopage de collecteur est nécessaire pour obtenir des fréquences de transition élevées mais la capacité  $C_{BC}$  pénalise  $f_{max}$  à forte dose. L'évolution des paramètres  $R_C$  et  $C_{BC}$  en fonction de la dose d'implantation de collecteur est présentée sur la figure III-40.



figure III-40 : Evolution de  $R_C^*$  et  $C_{BC}$  en fonction de la dose d'arsenic implantée dans le collecteur

La dégradation de  $C_{BC}$  est directement liée à l'architecture du collecteur utilisé. En effet, la faible profondeur des dopants et l'absence de STI entre le cœur du dispositif et les contacts de
collecteur sont responsables de cette limitation en  $f_{max}$ . Un compromis a dû donc être trouvé afin de minimiser le produit R<sub>C</sub>.C<sub>BC</sub> et ainsi obtenir à la fois des fréquences  $f_T$  et  $f_{max}$  élevées.

Malgré les excellents résultats obtenus dans cette étude, le TBH faible-coût n'a pas été retenu pour le développement de la technologie BiCMOS9MW, notamment à cause de sa limitation en  $f_{max}$ . En effet, dans le but d'adresser des applications à très haut débit, les fréquences maximales d'oscillation doivent être supérieures à 260GHz. Cependant, ces travaux ont permis le développement d'un TBH avec collecteur tout implanté, les connaissances et l'expertise acquises pourront être utilisées pour le développement de technologies BiCMOS sur substrat massif ou SOI visant à adresser des applications moins exigentes en terme de fréquence de coupure (une des plus exigentes étant le radar automobile). Ces études ont par ailleurs servies de base pour les développements présentés dans le chapitre IV de ce manuscrit.

# **III.3. Intégration d'un TBH haute-tension**

La seconde étude réalisée dans ces travaux de thèse pour la technologie BiCMOS9MW concerne le développement d'un transistor bipolaire haute-tension. L'objectif est de fabriquer un dispositif avec une tenue en tension élevée et dont le procédé de fabrication est parfaitement compatible avec les dispositifs rapides de la technologie millimétrique. Ces composants sont très demandés par les clients car ils présentent également un grand intérêt lors de la conception de circuits, notamment pour les communications optiques haut-débit qui requiert à la fois des transistors rapides et des composants haute-tension.

L'intégration de ce nouveau dispositif engendrera nécessairement un coût supplémentaire qu'il faudra minimiser. Le nombre d'étapes à ajouter pour fabriquer ce dispositif devra rester faible, ce qui impose une contrainte technologique sur le nombre de masques à utiliser. Dans une première partie, nous allons présenter les raisons pour lesquelles nous ne pouvons plus employer en BiCMOS9MW la méthode utilisée dans les générations BiCMOS précédentes. Nous détaillerons ensuite les résultats obtenus grâce au développement d'un nouveau dispositif permettant d'obtenir des tensions de claquage importantes et parfaitement compatible avec BiCMOS9MW. Enfin, nous conclurons l'étude en énonçant les différents dispositifs disponibles sur une même puce.

# III.3.1. Limitation du dispositif « sans SIC »

## III.3.1.A. Cas des générations BiCMOS précédentes

Les technologies BiCMOS précédemment développées à STMicroelectronics proposent un dispositif haute-tension possédant une tension de claquage émetteur-collecteur  $BV_{CEO}$  supérieure ou égale à 3V. Jusqu'à la technologie BiCMOS9, aujourd'hui en production sur le site de Crolles, le TBH haute-tension était réalisé notamment en supprimant l'implantation sélective du collecteur (SIC). L'utilisation du masque *SIC* permet alors de réaliser cette implantation localisée uniquement dans les TBH rapides (zones ouvertes), la résine masquant les zones actives du TBH haute-tension. Une illustration de cette opération de photolithographie est présentée sur la figure III-41 ci-dessous.



figure III-41 : Opération d'implantation SIC en BiCMOS9

L'utilisation de ce masque *SIC* va permettre d'améliorer les performances fréquentielles du TBH rapide sans dégrader la tenue en tension du deuxième dispositif. Deux transistors avec des points de fonctionnements  $f_T$ /BV<sub>CEO</sub> très différents sont donc disponibles sur une même puce. Les paramètres de ces deux TBH sont résumés dans le Tableau III-11 pour la technologie BiCMOS9.

	BiCMOS9					
Collecteur	Avec SIC	Sans SIC				
<i>f</i> <sub>7</sub> [GHz]	170	80				
f <sub>max</sub> [GHz]	180	170				
BV <sub>CEO</sub> [V]	1.7	2.9				
BV <sub>CBO</sub> [V]	6.4	11.4				

Tableau III-11 : Paramètres des TBH de la technologie BiCMOS9 réalisés avec et sans SIC

La suppression de l'implantation SIC permet d'atteindre des tensions de claquage égales à 2.9V et 11.4V pour  $BV_{CEO}$  et  $BV_{CBO}$ , ce qui correspond respectivement à une augmentation de 71% et 78% par rapport au TBH rapide. Ceci s'accompagne logiquement d'une baisse de la fréquence de transition de 170GHz à 80GHz, la fréquence maximale d'oscillation restant autour de 170GHz grâce à la réduction de la capacité base-collecteur  $C_{BC}$ .

#### III.3.1.B. Résultats obtenues en BiCMOS9MW

La méthode précédente consistant à supprimer l'implantation SIC pour réaliser un dispositif haute-tension a été testée sur la technologie BiCMOS9MW. Même si la structure complètement auto-alignée est différente de BiCMOS9, la réalisation du dispositif sans SIC est identique, on utilise un masque spécifique pour sa réalisation. Les caractéristiques

dynamiques obtenues pour les deux dispositifs avec et sans SIC sont représentées sur la figure III-42.



figure III-42 : Caractéristiques dynamiques des TBH avec et sans SIC de BICMOS9MW (V<sub>CB</sub>=0.5V)

Les fréquences de coupure très élevées obtenues pour le dispositif rapide sont significativement réduites lorsque l'implantation SIC est supprimée. En effet, la résistance de collecteur  $R_C$  étant plus faible, le temps de transit dans la structure est dégradé et l'effet Kirk apparait plus rapidement. La chute des fréquences de coupure se produit alors pour des densités de courant de collecteur plus faibles (4mA/µm<sup>2</sup> contre 10mA/µm<sup>2</sup>).

Néanmoins, les tensions de claquage augmentent de 1.6 à 1.9V pour  $BV_{CEO}$  et de 5.8 à 7.4V pour  $BV_{CBO}$ , ce qui constitue une amélioration respective de 19% et 28%. Les valeurs des principaux paramètres des TBH réalisés avec et sans SIC pour la technologie BiCMOS9MW sont résumées dans le Tableau III-12.

	BiCMOS9MW					
Collecteur	Avec SIC	Sans SIC				
f <sub>T</sub> [GHz]	230	150				
f <sub>max</sub> [GHz]	280	250				
BV <sub>CEO</sub> [V]	1.6	1.9				
BV <sub>CBO</sub> [V]	5.8	7.4				

Tableau III-12 : Paramètres des TBH avec et sans SIC pour les technologies BiCMOS9 et BiCMOS9MW

Une comparaison entre les deux technologies montre que l'amélioration de la tenue en tension du TBH en supprimant l'implantation SIC est nettement plus prononcée pour la technologie BiCMOS9. Les raisons de cette différence seront détaillées dans le paragraphe suivant. Cependant, le dispositif sans SIC de BiCMOS9MW présente des fréquences de coupure  $f_T/f_{max}$  égales à 150/250GHz et des tensions de claquage intéressantes de 1.9V/7.4V. Il possède donc des caractéristiques utiles pour les applications de puissance en bande millimétrique. Il pourra être intégré dans la technologie BiCMOS9MW sous l'appellation de « TBH moyenne-tension ».

#### III.3.1.C. Limitations de la structure en BiCMOS9MW

Afin d'améliorer le temps de transit  $\tau_C$  et la résistance  $R_C$ , l'épaisseur de la couche épitaxiée de silicium nécessaire à la fabrication du module collecteur doit être très faible. Celle-ci a été réduite de 0.45µm en BiCMOS9 à 0.3µm pour BiCMOS9MW.

Cependant, le budget thermique élevé de la suite du procédé de fabrication entraîne la remontée des dopants de la couche enterrée dans cette couche épitaxiée sur environ  $0.2\mu$ m. L'épaisseur de silicium non dopée résultante sous la base est alors très faible, ce qui constitue une limite importante à la tension de claquage des dispositifs. Une illustration permettant de comprendre ce phénomène est présentée sur la figure III-43.



figure III-43 : Illustration de l'étape d'épitaxie du collecteur en BiCMOS9MW

L'épaisseur de l'épitaxie de collecteur en BiCMOS9 étant plus élevée, les tensions de claquages atteintes par le dispositif sans SIC sont logiquement plus importantes. Afin de s'affranchir de cette limitation et de proposer des composants haute-tension en BiCMOS9MW, nous allons devoir développer un nouveau module collecteur à un coût réduit et parfaitement compatible avec la technologie. Une nouvelle architecture a donc été développée, elle sera présentée de manière détaillée dans la suite de ce chapitre.

# III.3.2. Développement d'un TBH haute-tension pour BiCMOS9MW

Comme nous l'avons vu dans le paragraphe précédent, la faible épaisseur de l'épitaxie de collecteur dans les technologies millimétriques est un réel obstacle à la réalisation de TBH haute-tension. La limite de BV<sub>CEO</sub> semble se situer aux alentours de 3V pour une technologie 200GHz d'après les récentes publications des principaux acteurs du marché [Orner03], [Böck04]. L'objectif de notre étude est de réaliser un transistor bipolaire présentant des

tensions de claquage  $BV_{CEO}>3V$  et dont le procédé de fabrication s'intègre parfaitement à celui des autres dispositifs de la technologie BiCMOS9MW.

#### III.3.2.A. Procédé de fabrication

Afin d'assurer la compatibilité complète avec la technologie millimétrique et un faible surcoût, la structure émetteur-base du composant haute-tension doit rester identique à celle du dispositif rapide. Nous allons donc créer un nouveau module collecteur permettant de s'affranchir des limitations du module conventionnel (couche enterrée + épitaxie 0.3µm).

#### III.3.2.A.a. Architecture du dispositif

La solution choisie utilise l'implantation phosphore NISO des transistors MOS pour réaliser le collecteur profond. Celle-ci permet d'obtenir une couche relativement dopée  $(>10^{18} \text{ cm}^{-3})$  et assez profonde  $(~1.5\mu \text{ m})$ , l'objectif étant d'obtenir un collecteur peu résistif tout en gardant une distance phosphore-bore élevée afin d'assurer de fortes tensions de claquage BV<sub>CBO</sub>. De plus, l'implantation NISO étant présente dans le procédé de fabrication CMOS, la réalisation de cette couche profonde est gratuite pour le TBH haute-tension. Une coupe schématique du dispositif est représentée sur la figure III-44.



figure III-44 : Coupe schématique du TBH haute-tension développé pour BiCMOS9MW

A ce collecteur profond s'ajoute une implantation spécifique moins profonde assurant le contact avec les puits de collecteur N+. Cette implantation de phosphore va permettre de régler le compromis entre les fréquences de coupure et les tensions de claquage de notre dispositif ( $f_T$ /BV<sub>CEO</sub> et  $f_{max}$ /BV<sub>CBO</sub>) en fonction des spécifications requises. Nous avons fabriqué des TBH avec différentes conditions pour cette implantation spécifique (doses et énergies) afin d'évaluer la plage de fonctionnement disponible avec cette architecture. Les résultats obtenus sont présentés dans les paragraphes III.3.2.D et III.3.2.E.

#### III.3.2.A.b. Intégration dans la technologie BiCMOS9MW

Comme nous l'avons déjà évoqué, une des principales contraintes à laquelle nous sommes confrontés dans cette étude est le coût de fabrication du composant. Le schéma d'intégration doit donc être judicieusement pensé afin de ne réaliser que les étapes absolument nécessaires. L'utilisation des étapes déjà existantes dans le procédé de fabrication des dispositifs de base de la technologie (TBH rapide, transistors MOS) est donc fortement préconisée. Ces considérations prises en compte, nous avons proposé le schéma d'intégration ci-dessous permettant la fabrication de trois TBH en utilisant zéro ou un masque en plus du procédé de fabrication du TBH rapide.



figure III-45 : Schéma d'intégration des modules collecteur des trois TBH de BiCMOS9MW

La fabrication des TBH de la technologie commence par la réalisation de la couche enterrée. Ceci est fait à l'aide d'un masque (*Nburied*), il suffit donc pour assurer la compatibilité de ne pas insoler la résine à l'emplacement des TBH haute-tension. Le procédé se poursuit par l'épitaxie de collecteur d'épaisseur 0.3µm, et la réalisation des tranchées d'isolation DTI et STI. Ces opérations sont communes aux trois dispositifs.

L'étape suivante concerne l'implantation NISO. Cette opération est réalisée avec un niveau de photolithographie nécessaire à la fabrication du MOS, nous utiliserons donc ce masque disponible afin de réaliser l'implantation NISO dans les zones actives des TBH haute-tension.

Les puits de collecteur N+ correspondant au masque *Sinker* sont ensuite implantés de la même façon pour les trois TBH de la technologie.

Deux options s'offrent à nous concernant l'implantation spécifique du collecteur du TBH haute-tension. Cette implantation peut être réalisée en utilisant le masque *BipOpen* existant, elle sera alors également présente dans le collecteur des TBH rapide et moyenne tension. Cette option assure la gratuité totale du dispositif haute-tension mais il faudra s'assurer que cette implantation ne dégrade pas les performances fréquentielles des deux autres composants. La deuxième possibilité est d'utiliser un masque supplémentaire pour cette implantation, le coût de fabrication sera alors plus élevé mais la réalisation du transistor haute-tension n'aura alors aucun impact sur les performances des transistors co-intégrés. Dans cette étude, nous nous contenterons d'étudier les performances du transistor haute-tension uniquement, des travaux sont en cours afin de trouver le meilleur schéma d'intégration (compromis performance/coût).



figure III-46 : Coupe schématique des TBH rapide (gauche) et haute-tension (droite) de BiCMOS9MW

La fabrication des composants se termine par la réalisation de l'implantation sélective du collecteur (SIC) du TBH rapide. Cette opération est réalisée avec un niveau de masque (*SIC*), il suffit donc de ne pas ouvrir les zones actives des deux autres dispositifs pour assurer la cointégration. La suite de la fabrication est commune aux trois dispositifs. Les coupes schématiques des dispositifs rapides et haute tension de la technologie BiCMOS9MW en fin de fabrication sont présentées sur la figure III-46.

#### III.3.2.B. Simulations du composant

Des simulations ont été réalisées avant la fabrication du dispositif afin de choisir au mieux les conditions d'implantation spécifique du collecteur. Les profils de phosphore sont représentés sur la figure III-47 pour différentes doses et énergies d'implantation.



figure III-47 : Simulations du profil de collecteur du TBH haute-tension

L'implantation NISO présente un maximum de concentration supérieur à  $10^{18}$ cm<sup>-3</sup> à environ 1.5µm de profondeur, l'origine étant prise au début du pic de bore de la base. En ce qui concerne l'implantation de phosphore spécifique, les simulations confirment l'influence de la dose sur le maximum de concentration qui passe de  $4.10^{16}$ cm<sup>-3</sup> à  $2.10^{17}$ cm<sup>-3</sup> lorsque l'on augmente la dose implantée de  $5.10^{11}$ cm<sup>-2</sup> à  $5.10^{12}$ cm<sup>-2</sup>. La profondeur du pic de phosphore est commandée par l'énergie d'implantation, elle augmente de  $0.4\mu$ m à  $0.65\mu$ m lorsque celleci passe de 250 à 450keV. Comme nous pouvons le constater sur la figure III-48 ci-dessous, nous allons pouvoir régler le dispositif haute-tension à notre convenance en jouant sur les paramètres de cette implantation spécifique.



figure III-48 : BV<sub>CBO</sub> simulés pour différentes conditions d'implantation de collecteur

Ces simulations montrent que des tensions de claquage base-collecteur  $BV_{CBO}$  au-delà de 15V vont pouvoir être atteintes avec notre architecture. Cependant, il est inutile de choisir des doses trop faibles ou des énergies d'implantation trop fortes car cela conduirait à des valeurs de résistance de collecteur  $R_C$  trop élevées, les performances fréquentielles seraient donc fortement dégradées. L'objectif est d'atteindre un  $BV_{CBO}$  entre 14 et 20V, nous avons donc choisi quatre conditions d'implantation distinctes pour la fabrication des premiers dispositifs (figure III-48):

- $2.10^{12} \text{cm}^{-2} / 350 \text{keV}$
- $4.10^{12} \text{cm}^{-2} / 350 \text{keV}$
- $6.10^{12} \text{cm}^{-2} / 350 \text{keV}$
- $4.10^{12} \text{cm}^{-2} / 250 \text{keV}$

#### III.3.2.C. Profils SIMS du collecteur

Une analyse SIMS a été réalisée sur un TBH haute-tension dont les conditions d'implantation du collecteur sont  $4.10^{12}$ cm<sup>-2</sup>/350keV. Sur la figure III-49, le profil de phosphore obtenu est comparé au profil d'arsenic du collecteur du TBH moyenne tension qui se limite à la couche enterrée (sans SIC).



figure III-49 : Profils SIMS des collecteurs des TBH moyenne-tension et haute-tension de BiCMOS9MW

Nous pouvons tout d'abord remarquer l'excellente corrélation entre ces mesures et les profils simulés présentés dans le paragraphe précédent. Le collecteur du TBH haute-tension possède deux maxima correspondant à l'implantation spécifique (~ $1.5 \times 10^{17}$ cm<sup>-3</sup> à 0.5µm) et pour le plus profond à l'implantation NISO (~ $10^{18}$ cm<sup>-3</sup> à 1.5µm). Ensuite, la couche enterrée du TBH rapide et moyenne-tension de BiCMOS9MW est bien plus fortement dopée, une

concentration d'arsenic maximale de  $5.10^{19}$  cm<sup>-3</sup> est atteinte à une profondeur d'environ 0.6µm. On comprend donc la difficulté de réaliser un TBH haute-tension avec le module collecteur conventionnel très dopé et peu profond.

#### III.3.2.D. Etude de la structure de référence CBEBC

Nous avons dessiné, fabriqué et étudié deux architectures de TBH haute-tension. La première est la structure de référence CBEBC avec des tranchées d'isolation peu profondes (STI) entre le cœur du dispositif et les contacts de collecteur. La coupe schématique du dispositif a été présentée sur la figure III-44. La deuxième structure étudiée (figure III-53) concerne le dessin de masques avec une zone active unique  $C_B E^B C$  utilisé pour le TBH rapide faible-coût, les résultats seront présentés dans la partie III.3.2.E.

#### III.3.2.D.a. Mesures statiques

La figure III-50 montre les courants  $I_B$  et  $I_C$  ainsi que le gain en courant  $\beta$  en fonction de la polarisation  $V_{BE}$  pour un dispositif de surface d'émetteur égale à  $0.13 \times 5.6 \mu m^2$ . Ces mesures ont été réalisées sur un TBH dont les conditions d'implantation de collecteur sont  $4.10^{12} \text{ cm}^{-2}$  / 350 keV, ce qui correspond au profil de phosphore présenté sur la figure III-49.



figure III-50 : Courbes de Gummel et gain en courant d'un TBH haute-tension

Nous constatons une idéalité parfaite des courants de base et de collecteur sur une large plage de polarisation. L'effet des résistances séries sur les courants à fort  $V_{BE}$  est logiquement plus prononcé que pour un TBH rapide, la résistance de collecteur  $R_C$  étant supérieure.

Le maximum du gain en courant se situe aux alentours de 300 pour une polarisation  $V_{BE}$  de 0.65V, ce qui est plus faible que pour un transistor rapide (~1000). La base SiGe:C utilisée a une épaisseur totale de 55nm, composée d'un film SiGe de 35nm et d'un cap en silicium pur

d'épaisseur de 20nm. Nous avons choisi une base assez épaisse pour cette étude, l'objectif étant avant tout d'évaluer les tensions de claquage maximales pouvant être atteinte avec notre architecture de transistor.

#### III.3.2.D.b. Compromis fréquence de coupure / tensions de claquage

Les fréquences de coupure  $f_T$  et  $f_{max}$  des composants ont été extraites à partir des mesures de paramètres S jusqu'à 110GHz. Les fréquences de transition des TBH haute-tension étant inférieure à 110GHz, ces caractérisations haute-fréquence permettent d'obtenir la valeur réelle de  $f_T$  et non une valeur extrapolée comme c'est le cas pour les TBH rapides. Les principaux compromis  $f_T$ /BV<sub>CEO</sub> obtenus sont reportés sur la figure III-51 ci-dessous.



figure III-51 : Compromis f<sub>T</sub>/BV<sub>CEO</sub> obtenus avec la structure CBEBC pour différents dopages de collecteur

Nous remarquons que la fréquence de transition  $f_T$  augmente de 35 à 56GHz avec le dopage de collecteur grâce à une diminution de la résistance de collecteur R<sub>C</sub> et du temps de transit  $\tau_C$ . Les tensions de claquage élevées sont comprises entre 3.8 et 5.1V. Différents compromis  $f_T/BV_{CEO}$  sont donc démontrées de 54GHz/3.8V à 37GHz/5.1V avec un produit  $f_T.BV_{CEO}$  quasi constant autour de 200GHz.V.

La figure III-52 présente, quant à elle, les compromis  $f_{max}/BV_{CBO}$  atteints par ces mêmes dispositifs. Nous obtenons de très forts produits  $f_{max}.BV_{CBO}$  jusqu'à 2700GHz.V avec le collecteur le moins dopé. Ces excellents résultats sont dus à la fois à de très fortes tensions de claquage base-collecteur de 13V à 18V ainsi qu'à des fréquences maximales d'oscillation très élevées pour un TBH haute-tension comprises entre 150GHz et 180GHz.



figure III-52 : Compromis f<sub>max</sub>/BV<sub>CBO</sub> obtenus avec la structure CBEBC pour différents dopages de collecteur

Les principaux paramètres des TBH à structure CBEBC étudiés dans ce paragraphe sont résumés dans le Tableau III-13 ci-dessous. Les performances obtenues correspondent à nos attentes avec notamment des tenues en tension  $BV_{CBO}$  très élevées et proches des résultats de simulations obtenus dans le paragraphe III.3.2.B.

L'évolution des paramètres montrent que nous allons pouvoir jouer sur les conditions de l'implantation spécifique du collecteur afin d'obtenir exactement les spécifications nécessaires à l'intégration du composant dans un circuit millimétrique.

Conditions d'implantation	2.10 <sup>12</sup> cm <sup>-2</sup> 350keV	4.10 <sup>12</sup> cm <sup>-2</sup> 350keV	6.10 <sup>12</sup> cm <sup>-2</sup> 350keV	4.10 <sup>12</sup> cm <sup>-2</sup> 250keV
<i>f</i> <sub>7</sub> [GHz]	37	45	48	54
f <sub>max</sub> [GHz]	155	171	175	175
$\beta$ à V <sub>BE</sub> =0.75V	304	274	280	275
BV <sub>CEO</sub> [V]	5.1	4.5	4.2	3.8
BV <sub>CBO</sub> [V]	17.4	15.5	14.6	13.3

Tableau III-13 : Paramètres des TBH CBEBC en fonction du dopage de collecteur ( $A_E=0.13\times5.6\mu m^2$ )

#### III.3.2.E. Etude de la structure avec zone active unique C<sub>B</sub>E<sup>B</sup>C

La structure à zone active unique  $C_B E^B C$  a également été envisagée pour le développement d'un TBH haute-tension. Il est évident que les tenues en tension seront moins élevées que celles atteintes par le structure conventionnelle CBEBC, l'absence de STI entre le cœur du dispositif et les contacts de collecteur ainsi que la proximité du puits de collecteur fortement dopé entraînant l'apparition prématurée du phénomène d'avalanche et donc un claquage de la jonction base-collecteur à plus faible polarisation. Cependant, la co-intégration des deux dispositifs sur une même puce est possible et permettra de disposer de composants avec des caractéristiques différentes en fonction des besoins pour la réalisation du circuit. La figure III-53 présente une coupe schématique du composant haute-tension avec un dessin de masques cellulaire  $C_B E^B C$ .



figure III-53 : Coupe schématique du TBH haute-tension à structure  $C_B E^B C$ 

L'intérêt de cette structure réside également dans l'évolution des performances en fonction des règles de dessin. Comme nous l'avons vu dans l'étude du TBH faible-coût rapide, la distance  $L_{EC}$  est un paramètre important sur lequel nous pouvons intervenir afin de régler le dispositif à notre convenance. Ce paramètre sera donc étudié ici afin d'évaluer l'ensemble des compromis fréquence de coupure / tension de claquage que nous allons pouvoir proposer dans la technologie BiCMOS9MW. Les résultats seront donnés uniquement pour des dispositifs de surface d'émetteur  $A_E=5\times0.13\times1.2\mu$ m<sup>2</sup> et pour le dopage de collecteur le plus faible (2.10<sup>12</sup>cm<sup>-2</sup>/350keV).

#### III.3.2.E.a. Mesures statiques

Des TBH possédant des distances émetteur-collecteur  $L_{EC}$  de 0.35µm à 0.85µm ont été dessinés, fabriqués et mesurés pour cette étude. La figure III-54 présente les caractéristiques de sortie de trois dispositifs avec des  $L_{EC}$  de 0.35µm, 0.55µm et 0.75µm. Nous constatons tout d'abord une bonne stabilité des courants  $I_C$  en fonction de  $V_{CE}$  en régime linéaire, ceci est représentatif de tensions d'Early directes élevées ( $V_{AF}$ >500V pour les trois dispositifs).

La pente à l'origine des caractéristiques montrent une plus faible résistance de collecteur pour le dispositif avec la distance  $L_{EC}$  la plus faible. Un phénomène de quasi-saturation est

visible sur les deux dispositifs avec les distances  $L_{EC}$  les plus élevées, on observe en effet une transition moins abrupte vers le régime saturée, caractéristique des dispositifs avec une résistance de collecteur élevée.



figure III-54 : Caractéristiques de sortie de TBH haute-tension  $C_B E^B C$  avec différentes  $L_{EC}$  ( $I_B$  de 2 à 10 $\mu A$ )

Enfin, ce tracé montre l'évolution de la tension de claquage  $BV_{CEO}$  en fonction de  $L_{EC}$ . Une augmentation importante de  $BV_{CEO}$  de 2V à 5V est démontrée lorsque le contact de collecteur est repoussé de 0.35µm à 0.75µm par rapport au centre de la fenêtre émetteur.

#### III.3.2.E.b. Performances dynamiques

Concernant les caractéristiques HF, la figure III-55 montre l'évolution de la fréquence de transition  $f_T$  en fonction de la densité de courant J<sub>C</sub> pour des TBH haute-tension avec des distances L<sub>EC</sub> de 0.45µm à 0.85µm. On observe une augmentation de  $f_T$  de 30 à 85GHz lorsque le contact de collecteur se rapproche du dispositif intrinsèque. L'influence très importante du paramètre L<sub>EC</sub> sur la résistance de collecteur et sur le temps de transit  $\tau_C$  est une nouvelle fois mise en évidence. De plus, la densité de courant à laquelle correspond le pic de  $f_T$  augmente significativement lorsque L<sub>EC</sub> diminue, l'apparition de l'effet Kirk étant repoussé par une plus forte concentration de dopants dans le collecteur.



figure III-55 : Evolution de  $f_T$  en fonction  $J_C$  pour des TBH haute-tension avec différentes distances  $L_{EC}$ 

La figure III-56 présente l'influence de  $L_{EC}$  sur les fréquences de coupure  $f_T$  et  $f_{max}$  ainsi que sur la tension de claquage BV<sub>CEO</sub> des TBH haute-tension à structure C<sub>B</sub>E<sup>B</sup>C. De la même façon que pour  $f_T$ , la fréquence maximale d'oscillation  $f_{max}$  augmente significativement lorsque L<sub>EC</sub> diminue, elle s'élève notamment jusqu'à 171GHz lorsque L<sub>EC</sub> est égale à 0.45µm. La tension de claquage BV<sub>CEO</sub> varie dans le sens inverse, des valeurs très intéressantes entre 2.5 et 4.8V sont démontrées. Le produit  $f_T$ .BV<sub>CEO</sub> se situe comme pour la structure standard CBEBC aux alentours de 200GHz.V.



figure III-56 : Evolutions de f<sub>T</sub>, f<sub>max</sub> et BV<sub>CEO</sub> pour des TBH haute-tension avec différentes distances L<sub>EC</sub>

Les principaux paramètres des TBH à structure  $C_B E^B C$  étudiés dans ce paragraphe sont résumés dans le Tableau III-14 ci-dessous. Une très large gamme de couples  $f_T/BV_{CEO}$  et  $f_{max}/BV_{CBO}$  est disponible, respectivement de 82GHz/2.5V et 171GHz/5.6V à 30GHz/4.8V et 115GHz/17.5V. Les variations sur la distance  $L_{EC}$  permettent d'obtenir des dispositifs avec des caractéristiques très différentes sur une même puce. Rappelons que nous pouvons en plus agir sur les conditions de l'implantation spécifique du collecteur (ici 2.10<sup>12</sup>cm<sup>-2</sup>/350keV) afin de régler ces composants de manière différente.

Distance L <sub>EC</sub>	0.45µm	0.50µm	0.55µm	0.65µm	0.75µm	0.85µm
<i>f</i> <sub>7</sub> [GHz]	82	61	46	36	31	30
f <sub>max</sub> [GHz]	171	168	146	127	112	115
J <sub>C</sub> à f <sub>Tmax</sub> [mA/µm²]	2.3	1.2	0.8	0.5	0.4	0.4
BV <sub>CEO</sub> [V]	2.5	3.1	3.7	4.3	4.7	4.8
BV <sub>CBO</sub> [V]	5.6	6.4	7.8	10.5	13.4	17.5

Tableau III-14 : Principaux paramètres des TBH à structure  $C_B E^B C$ 

# III.3.3. Synthèse de l'étude

#### III.3.3.A. Résumé des dispositifs disponibles sur une même puce

L'objectif de réaliser un TBH avec un  $BV_{CEO}>3-4V$  compatible avec la technologie BiCMOS9MW a été largement atteint puisque nous avons mesuré des tensions de claquage supérieures à 5V sur le TBH haute-tension à structure conventionnelle CBEBC.

De plus, l'étude des transistors à structure cellulaire  $C_B E^B C$  a permis de démontrer une large gamme de compromis  $f_T/BV_{CEO}$  en modifiant simplement la distance  $L_{EC}$  entre le centre de la fenêtre émetteur et le contact de collecteur.

A ces dispositifs s'ajoute le TBH « sans SIC » étudié dans la partie III.3.1, qui est réalisé gratuitement grâce à l'utilisation du masque *SIC* nécessaire à la fabrication du TBH rapide. Le Tableau III-15 résume les performances des TBH moyenne et haute tension obtenues dans cette étude. Des tensions de claquage  $BV_{CEO}$  de 1.9V à 5.1V et  $BV_{CBO}$  de 5.6V à 17.4V sont accessibles tout en restant compatible avec la fabrication des autres dispositifs de la technologie millimétrique BiCMOS9MW.

	Dispositif		Structure				
	sans SIC*	0.45µm	0.50µm	0.55µm	0.65µm	0.75µm	CBEBC
f <sub>T</sub> (GHz)	150	82	61	46	36	31	37
f <sub>max</sub> (GHz)	250	171	168	146	127	112	155
BV <sub>CEO</sub> (V)	1.9	2.5	3.1	3.7	4.3	4.7	5.1
BV <sub>CBO</sub> (V)	7.4	5.6	6.4	7.8	10.5	13.4	17.4

\* Base différente des autres dispositifs

Tableau III-15 : Principaux paramètres des TBH réalisables en BiCMOS9MW

Néanmoins, le profil de base SiGe:C utilisé pour ces études préliminaires n'est pas exactement identique au profil finalement choisi pour le développement de la technologie. Le gain en courant des TBH rapides de BiCMOS9MW se situait autour de 1000 puis des études récentes ont permis de le ramener à 600 sans dégrader les performances fréquentielles. Nous avons réalisé nos dispositifs haute-tension avec une base légèrement plus épaisse, ce qui implique un gain plus faible (~300) et donc des BV<sub>CEO</sub> plus élevés (I.42). Les tensions de claquage annoncées pour les TBH haute-tension seront donc légèrement inférieures une fois les dispositifs intégrés dans la technologie.

L'étude du facteur d'avalanche M-1 de nos TBH haute-tension permet d'évaluer les tensions de claquage  $BV_{CEO}$  que l'on pourra atteindre en BiCMOS9MW. En effet, si on trace M-1 en fonction de la polarisation  $V_{CE}$  pour les différents dispositifs (figure III-57),  $BV_{CEO}$  sera égal à la polarisation  $V_{CE}$  lorsque M-1=1/ $\beta$ .



figure III-57 : Facteur d'avalanche M-1 pour différentes structures de TBH moyenne et haute tension

Les valeurs de V<sub>CE</sub> aux intersections des courbes et de la droite M-1=1/600 (ou  $\beta$ =600) nous donnera donc une estimation des tensions de claquage accessibles avec les différentes structures de TBH haute-tension. On observe logiquement une légère diminution de BV<sub>CEO</sub> lorsque le gain augmente de 300 à 600, mais cette extraction promet tout de même des tensions de claquage jusqu'à 4.5V pour les TBH haute-tension de la technologie.

#### III.3.3.B. Positionnement par rapport à la concurrence

Le Tableau III-16 résume les performances atteintes par les principales technologies concurrentes dans la gamme millimétrique. Les fréquences de coupure ainsi que les tensions de claquage des dispositifs haute-fréquence (HF) et haute-tension (HV) sont présentées. Ces résultats proviennent de publications récentes telles que [Geynet08a] pour STMicroelectronics, [Orner03] pour IBM, [Böck04] pour Infineon et [Preisler07] pour Jazz Semiconductor.

	ST*		IB	IBM		Infineon		Jazz*	
	HF	ΗV	HF	ΗV	HF	ΗV	HF	ΗV	
<i>f</i> <sub>7</sub> [GHz]	230	37	200	45	200	80	200	45	
f <sub>max</sub> [GHz]	280	155	280	х	275	225	х	130	
BV <sub>CEO</sub> [V]	1.6	5.1	1.7	4.0	1.7	3.1	х	5.5	
BV <sub>CBO</sub> [V]	5.8	17.4	х	х	5.8	10.5	х	16.2	

HF : TBH haute fréquence; HV : TBH haute tension \* Co-intégration non démontrée à ce jour

Tableau III-16 : Performances atteintes par les principaux acteurs du marché

Les technologies d'IBM et Infineon montrent des performances intéressantes avec une intégration réussie d'un TBH haute-tension dans une technologie supérieure à 200GHz. La fabrication de ces dispositifs requiert cependant au moins un niveau de masque supplémentaire et les tensions de claquage  $BV_{CEO}$  ne dépassent pas la barre des 4V. La compagnie américaine Jazz Semiconductor atteint 5.5V avec son TBH haute-tension mais la co-intégration avec le TBH rapide n'a pas été démontrée à ce jour.

Concernant notre étude, même si l'on a vu que la réalisation du TBH haute-tension avec le profil de base de BiCMOS9MW limiterait  $BV_{CEO}$  aux alentours de 4.5V, les performances atteintes sont excellentes puisque nous obtenons le plus fort produit  $f_{max}$ .BV<sub>CBO</sub> (~2700GHz.V), facteur de mérite très important pour un composant haute-tension. De plus, la fabrication de ce composant peut être réalisée sans masque supplémentaire ce qui assurerait sa gratuité. Cette solution reste à valider en évaluant l'éventuelle dégradation des performances des transistors rapides et moyenne-tension de la technologie.

#### III.3.3.C. Perspectives d'amélioration et intégration

Cette étude préliminaire a montré des résultats très intéressants. Nous avons développé des TBH haute-tension parfaitement compatibles avec la nouvelle technologie  $0.13\mu$ m de STMicroelectronics dédiée aux applications millimétriques. Cependant, des améliorations peuvent encore être réalisées sur ces composants notamment en optimisant le profil de collecteur. En effet, comme nous pouvons le voir sur le profil SIMS présenté figure III-49, une implantation de phosphore supplémentaire peut permettre de réduire la résistance de collecteur R<sub>C</sub> et ainsi d'augmenter encore les fréquences de coupure sans forcément dégrader la tenue en tension du dispositif.

Au niveau de l'intégration, des travaux sont en cours pour évaluer les performances de ces dispositifs avec le profil de base choisi pour BiCMOS9MW. Concernant le coût de fabrication, l'utilisation d'un masque supplémentaire pour l'implantation de phosphore spécifique au collecteur du TBH haute-tension permet d'obtenir de fortes tensions de claquage sans dégrader les performances dynamiques du TBH rapide. En effet, l'implantation phosphore spécifique du TBH haute-tension ne sera alors réalisée que dans les zones actives de ce composant. Des études sont en cours afin de quantifier l'éventuelle dégradation des performances dynamiques des TBH rapides et moyenne-tension sans ajout de ce masque, c'est à dire si cette implantation est présente dans les zones actives des trois TBH. Les résultats permettront de choisir le schéma d'intégration optimal pour la technologie.

# IV. Solutions technologiques pour augmenter la fréquence de transition $f_T$

# **IV.1. Introduction**

Le domaine des applications millimétriques était réservé il y a encore peu de temps aux technologies III-V. L'augmentation des fréquences de coupure des dispositifs en technologie silicium permet aujourd'hui d'adresser ces applications à un coût réduit. Les radiations térahertz (100GHz<fréquence<10THz) sont notamment d'un grand intérêt pour l'imagerie, principalement dans les domaines du médical et de la sécurité. Ces ondes sont en effet capables de pénétrer sur une faible profondeur les tissus humains et elles peuvent être utiles en spectroscopie pour détecter certaines toxines ou des substances explosives. Elles ont également la capacité de pénétrer de nombreux matériaux non-conductibles comme les vêtements, le papier, le bois, le carton et le plastique. Cependant, malgré leur intérêt énorme pour un large champ d'applications, les radiations térahertz restent très peu utilisées dans l'industrie car il n'existe pas de source compacte suffisamment puissante qui permettrait leur utilisation dans des systèmes complexes.



Imagerie 94GHz (sécurité)



Imagerie >100GHz (médical)

figure IV.1 : Exemples d'applications millimétriques supérieures à 80GHz

Afin d'adresser ces nouvelles applications très haute-fréquence, il est nécessaire de disposer de composants toujours plus performants. Pour réaliser un circuit fonctionnant à une fréquence supérieure à 100GHz, nous avons besoin de transistors possédant des fréquences de coupure au-delà de 300GHz. L'objectif des études présentées dans ce chapitre est de trouver de nouvelles solutions technologiques afin d'améliorer la fréquence de transition  $f_T$  des transistors bipolaires à hétérojonctions Si/SiGe:C.

Bien évidemment, la fréquence maximale d'oscillation ne peut être négligée car elle joue un rôle primordial dans les performances finales des circuits mais son amélioration pourra faire l'objet d'études ultérieures (réduction des dimensions latérales des dispositifs et/ou rééquilibrage du compromis  $f_T/f_{max}$ ). L'augmentation de  $f_T$  par l'optimisation du profil vertical du TBH est donc la priorité de cette étude.

Après avoir participé au développement de la technologie BiCMOS9MW par l'étude et la fabrication de nouveaux dispositifs, nous nous tournons donc ici vers des développements plus amont où de nouvelles solutions technologiques seront proposées.

Dans une première partie, nous présenterons les résultats obtenus en réduisant le budget thermique global durant la fabrication du TBH [Geynet08c], l'objectif étant d'améliorer le contrôle de la jonction émetteur-base. Les différentes modifications apportées au procédé de fabrication conventionnel seront détaillées et nous montrerons les performances statiques et dynamiques obtenues. La deuxième partie sera consacrée au développement d'un nouveau module de collecteur permettant de mieux contrôler les profils de dopage au niveau de la jonction base-collecteur [Geynet08b]. Nous détaillerons alors les optimisations opérées au cours de l'étude ainsi que les améliorations apportées par cette nouvelle architecture.

# IV.2. Réduction du budget thermique durant la fabrication

#### IV.2.1. Intérêt de la solution

Pour augmenter la fréquence de transition d'un transistor bipolaire à hétérojonctions Si/SiGe:C, il est nécessaire d'optimiser son profil vertical. Comme nous l'avons vu dans le premier chapitre,  $f_T$  dépend au premier ordre du temps de transit total dans la structure  $\tau_F$  (IV.1) qui correspond à l'addition des retards dans les différentes régions du dispositif (IV.2).

$$f_{T} = \frac{1}{2\pi \left(\tau_{F} + C_{BC}(R_{E} + R_{C}) + \frac{kT}{qI_{C}}(C_{BE} + C_{BC})\right)}$$
(IV-1)  
$$\tau_{F} = \tau_{E} + \tau_{EB} + \tau_{B} + \tau_{BC}$$
(IV-2)

La diminution de ce retard passe donc par une réduction des dimensions verticales. Comme nous pouvons le voir dans les expressions (IV.3) et (IV.4), l'optimisation de  $\tau_E$  et notamment de  $\tau_B$  nécessite la réduction de l'épaisseur de la base  $W_B$ :

$$\tau_E = \frac{1}{2} \cdot \frac{W_E \cdot W_B}{D_{nB}} \cdot \frac{N_{aB}}{N_{dE}}$$
(IV-3)

$$\tau_{B} = \frac{W_{B}^{2}}{2D_{nB}}$$
(IV-4)

$$\tau_{BC} = \frac{Q_{BC}W_{BC}}{2J_C} = \frac{W_{BC}}{2v_{sat}}$$
(IV-5)

Concernant le temps de transit dans la zone de charge d'espace base-collecteur  $\tau_{BC}$ , son expression montre une forte dépendance avec largeur de la ZCE  $W_{BC}$  (IV.5). Le temps de transit  $\tau_{EB}$  varie également en fonction de  $W_{EB}$ .

En résumé, si l'on veut diminuer le temps de transit total  $\tau_F$  et par conséquent augmenter  $f_T$ , nous allons devoir réduire l'épaisseur de la base tout en conservant des profils de dopants très abrupts dans la structure. Ceci permettra de limiter à la fois les dimensions verticales des zones neutres et l'extension des zones de charge d'espace.

L'axe de recherche sur lequel nous nous sommes investis concerne la réduction du budget thermique durant la fabrication du dispositif. Celle-ci permettra de limiter la diffusion des dopants dans les différentes zones du composant et ainsi de conserver des profils abrupts nécessaires à la montée en fréquence (figure IV.2). Ce choix entraîne des complications technologiques importantes qu'il faudra surmonter afin de profiter pleinement des avantages de la solution.

Certains acteurs du marché ont également travaillé sur la réduction du budget thermique durant la fabrication des dispositifs. Malheureusement, il est difficile de connaître précisément le budget thermique utilisé qui n'est pas détaillé dans les publications. Certains choix technologiques peuvent cependant donner des indications (Cf. II.4). C'est le cas par exemple de l'intégration d'une base très fine ou d'un émetteur dopé avec du phosphore caractéristique d'un procédé à température réduite.



figure IV.2 : Illustration de profils de dopants abrupt et diffusé

Dans cette partie, nous allons présenter l'intégralité de l'étude en commençant par détailler les modifications apportées au procédé de fabrication standard. Nous continuerons en montrant l'influence de la réduction de budget thermique sur les différents paramètres statiques et dynamiques du TBH. Puis, nous présenterons des mesures de bruit réalisées sur ces dispositifs et nous donnerons les valeurs des paramètres intrinsèques et extrinsèques extraits à partir de notre schéma équivalent petit signal. Enfin nous conclurons l'étude en évoquant quelques perspectives d'amélioration.

# IV.2.2. Procédé de fabrication à budget thermique réduit

Les premières étapes de fabrication jusqu'au dépôt de la base SiGe:C par épitaxie sélective sont strictement identiques au procédé standard présenté dans le chapitre II. La fabrication commence par la réalisation d'un collecteur conventionnel avec couche enterrée et épitaxie silicium d'épaisseur 0.3µm. Les tranchées d'isolation DTI et STI sont ensuite formées avant l'implantation des puits de collecteur N+. Un oxyde piédestal (TEOS) de faible épaisseur est ensuite déposé, puis vient la base extrinsèque en polysilicium dopé P avec du bore. Celui-ci

pourra être implanté après dépôt ou dopé in-situ, les deux cas seront étudiés afin de choisir la meilleure option pour notre TBH. La fenêtre de l'émetteur est ensuite ouverte et le SIC est implanté. C'est à ce niveau que débutent les modifications propres au procédé de fabrication à budget thermique réduit (figure IV.3). Celles-ci sont détaillées une à une dans les paragraphes qui suivent.



figure IV.3 : Architecture du TBH à budget thermique réduit avant le dépôt de la base SiGe:C

## IV.2.2.A. Réduction de l'épaisseur de la base

Un des principaux avantages de la réduction du budget thermique durant la fabrication d'un TBH est la possibilité d'intégrer une base très fine. En effet, si l'on réalise un film SiGe d'épaisseur réduite comprenant un pic de bore de seulement quelques nanomètres de large, les espèces dopantes diffuseront très peu et l'épaisseur W<sub>B</sub> sera très faible. Le temps de transit  $\tau_F$  sera significativement amélioré et il en sera de même pour la fréquence de transition  $f_T$ .

Il existe cependant deux principales limitations à prendre en compte concernant la réduction de l'épaisseur de la base SiGe:C. Tout d'abord, le phénomène de perçage de la base doit à tout prix être évité. En effet, une base trop fine peut entraîner la réunion des deux zones de charge d'espace (I.4.4.D), le dispositif perdrait alors complètement sa fonctionnalité. La deuxième limitation concerne la résistance de base intrinsèque  $R_{Bi}$ . Elle joue un rôle très important dans la résistance de base totale  $R_B$ , et la réduction de la largeur du pic de bore augmente considérablement cette composante horizontale. Ces deux limitations peuvent tout de même être partiellement repoussées en augmentant la concentration de dopants dans la base mais cette opération entraîne une diminution du courant de collecteur I<sub>C</sub> (Equation I.26) dont l'intensité détermine les performances dynamiques.

Les profils de base du TBH rapide de la technologie BiCMOS9MW et du TBH développé pour cette étude sont comparés sur la figure IV.4, les proportions sont gardées pour les épaisseurs des différentes régions (x) et pour les concentrations de bore et de carbone.



figure IV.4 : Profils de base du TBH de BiCMOS9MW et du TBH à budget thermique réduit

Pour les premières expériences, nous avons choisi de conserver un profil de germanium en deux marches avec un pourcentage  $x_{Ge}$  égal à 10% côté émetteur et 25% côté collecteur. Le film SiGe a une épaisseur de seulement 15nm (6nm avec  $x_{Ge}$ =10% et 9nm avec  $x_{Ge}$ =25%) comparé à 24nm pour le profil de base choisi pour la technologie BiCMOS9MW. La largeur du pic de bore a été réduite de 4nm à seulement 2nm. Un excellent contrôle du dépôt est nécessaire pour déposer des films si fins, ceci est possible grâce à la chimie DCS (Dichlorosilane) utilisée pour ce projet. La concentration en bore a été doublée par rapport à BiCMOS9MW afin de ne pas trop se pénaliser sur la résistivité du film ( $R_{Bi}$ ), elle atteint en théorie 8.10<sup>19</sup> cm<sup>-3</sup> mais nous verrons que les valeurs expérimentales mesurées par SIMS sont légèrement différentes. Concernant le carbone, le procédé DCS limite leur incorporation dans la base, la concentration s'élève tout de même à 4.10<sup>19</sup> cm<sup>-3</sup>, sur une épaisseur d'environ 6nm. Toutes les dimensions et les concentrations des éléments constituant la base du TBH sont résumés dans le Tableau IV-1 ci-dessous.

	Epa	isseur des o		Con	centration of	des éléme	nts	
	Si-cap [nm] SiGe [nm] C [nm] B [nm]				Ge E [%]	Ge C [%]	C [cm <sup>-3</sup> ]	B [cm <sup>-3</sup> ]
Base BiCMOS9MW	20	24	12	4	10	25	1.1×10 <sup>20</sup>	5×10 <sup>19</sup>
Base de cette étude	5	15	8	2	10	25	4×10 <sup>19</sup>	8×10 <sup>19</sup>

Tableau IV-1 : Comparaison des bases du TBH de BiCMOS9MW et du TBH à budget thermique réduit

La couche de silicium pur déposée par-dessus la base SiGe:C appelée « Si-cap » permet de contrôler la distance entre les dopants N de l'émetteur et le bore de la base. Son épaisseur doit être ajustée en fonction de l'importance de la diffusion des dopants de l'émetteur vers la base. Le choix de cette épaisseur doit donc également tenir compte de l'espèce dopante utilisée pour la fabrication de l'émetteur, les coefficients de diffusion de l'arsenic et du phosphore dans le silicium n'étant pas identiques. Cet aspect est développé dans le paragraphe suivant. L'épaisseur du Si-cap doit donc être assez élevée pour la technologie BiCMOS9MW (20nm) notamment car le procédé de fabrication possède un recuit final à très haute température (1113°C). Concernant notre étude, la diffusion des dopants de l'émetteur vers la base sera plus faible à cause du budget thermique réduit, nous avons donc opté dans un premier temps pour un Si-cap d'épaisseur 5nm

#### IV.2.2.B. Intégration d'un émetteur dopé phosphore

L'espèce dopante la plus utilisée aujourd'hui pour la réalisation des émetteurs des transistors bipolaires NPN rapides est l'arsenic. Il permet d'obtenir des films de polysilicium très fortement dopés et son coefficient de diffusion dans le silicium n'est pas très élevé, ce qui permet de conserver un profil abrupt même après des recuits à très haute température.

Cependant, l'arsenic possède un inconvénient majeur dans le cadre de notre étude qui est son faible pourcentage d'activation à basse température. La figure IV.5 montre les concentrations totales et actives d'arsenic et de phosphore dans un film de polysilicium après dépôt [Borot06] en fonction du débit d'arsine AsH<sub>3</sub> ou de phosphine PH<sub>3</sub>.



figure IV.5 : Concentrations chimique et active dans un film de silicium en fonction du flux gazeux [Borot06]

On remarque que le pourcentage d'activation du phosphore est nettement supérieur à celui de l'arsenic. De plus, [Masetti83] a montré que la mobilité des électrons était supérieure dans le cas d'un cristal de silicium dopé avec du phosphore, ce qui conduit à une résistivité finale bien plus faible [Borot07], [Abdul-Rahim02]. L'intégration d'un émetteur dopé phosphore devient donc très intéressante dans le cas de notre étude.

Le phosphore possède cependant un coefficient de diffusion dans le silicium bien supérieur à celui de l'arsenic. Le budget thermique vu par le dispositif après le dépôt de l'émetteur doit donc être minimisé afin de conserver une forte concentration de dopants dans le polysilicium ainsi qu'un profil abrupt.



figure IV.6 : Coefficients de diffusion théoriques du phosphore et de l'arsenic dans le silicium

La figure IV.6 (échelles logarithmique et linéaire) montre une comparaison des coefficients de diffusion théoriques du phosphore et de l'arsenic dans le silicium en fonction de la température selon la loi d'Arrhenius suivante :

$$D_i^m(T) = D_{i0}^m \cdot e^{-\frac{E}{kT}}$$
 (IV-6)

où E est l'énergie d'activation, k est la constante de Boltzmann et T est la température absolue. A titre d'exemple, le coefficient de diffusion du phosphore dans le silicium est 100 fois plus élevé que celui de l'arsenic à 550°C.

#### IV.2.2.C. Modification du module « Siprot »

Le module « Siprot » est un empilement oxyde / nitrure que l'on dépose afin de protéger certaines zones de la siliciuration à venir. Ce dépôt est réalisé pleine plaque, une étape de photolithographie et une gravure viennent ensuite ouvrir les zones à siliciurer. Une coupe schématique du dispositif après le dépôt du module Siprot est représentée sur la figure IV.7. Les couches d'oxyde et de nitrure ont une épaisseur de 20nm chacune.



figure IV.7 : Coupe schématique d'un TBH après dépôt du module « Siprot »

Le dépôt de ces deux couches est habituellement réalisé dans un four à haute température, la première étape (oxyde) à 675°C dure 3 minutes et 40 secondes tandis que la seconde étape (nitrure) dure 30 minutes à une température de 700°C. Afin de minimiser le budget thermique en fin de fabrication, ces étapes ont été remplacées par des dépôts réalisés à plus faible température. La couche d'oxyde de 20nm est déposée grâce à la technologie SACVD (*Sub-Atmospheric Chemical Vapor Deposition*) aux alentours de 540°C pendant une minute. Concernant le film de nitrure, il sera déposé par PECVD (*Plasma-Enhanced Chemical Vapor Deposition*) à une température de seulement 480°C, la durée étant également de l'ordre de la minute.

En plus de limiter la diffusion, la baisse du budget thermique du module « Siprot » permet surtout de ne pas désactiver les espèces dopantes de la base et de l'émetteur actives après leur dépôt. En effet, une fois la base et l'émetteur déposés, une opération suivante à plus haute température et de plus longue durée peut entraîner une désactivation du bore et du phosphore. Cette précaution est bien sûr valable uniquement lorsque le recuit final est supprimé du procédé de fabrication. Dans le cas où ce recuit est conservé, un module « Siprot » standard peut être conservé car les espèces seront réactivées par celui-ci.

#### IV.2.2.D. Réduction de la température de recuit final

A la fin de la fabrication du dispositif, un recuit d'activation déjà évoqué plus haut est appliqué. Comme son nom l'indique, il permet d'activer un maximum d'espèces dopantes présentes dans les différentes régions du TBH. Ce recuit rapide et haute température a un profil triangulaire d'où son nom usuel de recuit « spike ». Les profils de température en fonction du temps pour trois recuits de températures maximales différentes sont présentés sur la figure IV.8 ci-dessous.



figure IV.8 : Profils de température de trois recuits de type « spike »

La montée en température se fait avec une pente de 75°C/s jusqu'au maximum du profil, la descente s'effectue ensuite à une vitesse de 50°C/s. Ces recuits rapides sont nécessaires à l'activation des espèces dopantes mais n'évitent pas totalement les phénomènes de diffusion que nous souhaitons limiter dans notre étude. Le recuit « spike » 1113°C utilisé pour la technologie BiCMOS9MW sera donc supprimé ou remplacé par un recuit à plus basse

température. Notons que l'aire sous le profil augmente de 58% lorsque l'on augmente la température maximale du recuit de 1000°C à 1113°C.

D'autres types de recuit ont pu être expérimentés sur nos dispositifs dans le but de limiter la diffusion tout en activant correctement les espèces. Afin de réduire le temps de recuit, nous avons utilisé des recuits de type « levitor » ainsi que des recuits laser. Les résultats obtenus avec les recuits « levitor » réalisés à l'IMEC par ASM, ont permis d'atteindre des résultats comparables aux recuits « spike » sans les améliorer. En ce qui concerne les recuits laser, l'énergie utilisée trop importante a fait fondre le composant dans sa partie intrinsèque, ce qui a provoqué un dysfonctionnement des TBH. L'idée est tout de même intéressante et pourra faire l'objet de futurs développements.

#### IV.2.2.E. La siliciuration NiSi

La dernière modification apportée au procédé de fabrication conventionnel concerne la siliciuration. Cette étape permet de diminuer considérablement la résistivité des matériaux les technologies BiCMOS sous les contacts. Dans développées jusqu'ici à STMicroelectronics, elle est réalisée grâce à un dépôt de cobalt en surface des zones silicium. Un recuit thermique à 830°C pendant une vingtaine de secondes permet ensuite la diffusion des espèces et la formation du composé CoSi<sub>2</sub> en surface (figure IV.9). Le budget thermique élevé de cette opération entraîne inévitablement la diffusion des espèces dopantes. Nous avons donc opté en faveur d'une siliciuration nickel, le principe reste identique mais un recuit thermique à 450°C est suffisant pour la formation du composé NiSi.



figure IV.9 : Illustration de l'opération de siliciuration d'un TBH

Afin de valider ce choix et de vérifier que nous ne nous pénalisions pas sur la résistivité des couches, nous avons fabriqué en parallèle des transistors avec les deux types de siliciuration. Les mesures des résistances de couches de polysilicium dopées P (polybase) et N (polyémetteur) ont montré des résultats quasiment identiques pour les deux types de

siliciuration. De plus, aucune différence n'a été constatée concernant le comportement électrique des composants, la siliciuration NiSi a donc été retenue pour cette étude.

#### IV.2.2.F. Comparaison avec le procédé de référence

La figure IV.10 présente une comparaison entre les budgets thermiques du procédé de fabrication standard type BiCMOS9MW et du nouveau procédé basse température sans recuit final d'activation développé pour cette étude.



figure IV.10 : Budget thermique total des procédés de fabrication conventionnel et basse température

Les budgets thermiques sont identiques jusqu'au dépôt sélectif de la base SiGe:C réalisé en deux ou trois marches aux alentours de 700°C. Les profils se détachent avec les modifications du module « Siprot » (540°C), la suppression du recuit final d'activation ou au changement de sa température et la réalisation d'une siliciuration NiSi (450°C).

Dans le cas où le recuit final est complètement supprimé, le budget thermique reste endessous de 650°C après le dépôt de la base. La diffusion des espèces dopantes sera donc très limitée, ce qui permettra de conserver des dimensions verticales réduites. De plus, le pourcentage d'espèces dopantes activées après dépôt sera conservé.

#### IV.2.2.G. Caractérisation physique du TBH à budget thermique réduit

De nombreuses caractérisations physiques ont été réalisées lors de cette étude. Nous présentons dans cette partie des coupes MET ainsi que des analyses SIMS des premiers dispositifs fabriqués avec le procédé faible budget thermique. Certaines étapes ayant été modifiées, l'observation et la caractérisation physique des TBH en cours et en fin de fabrication est très importante afin d'évaluer leur impact sur le composant.

#### IV.2.2.G.a. Coupe MET des dispositifs réalisés

La figure IV.11 ci-dessous montre des coupes réalisées au microscope électronique à transmission pour trois grandissements différents. Sur la première image, l'architecture complète du TBH est visible avec notamment les tranchées profondes (DTI) qui permettent l'isolation du composant avec son environnement. La deuxième photographie montre plus précisément le cœur de la structure. On observe les contacts de collecteur de part et d'autre des STI, les contacts de base disposés sur la partie siliciurée de la base extrinsèque et enfin l'émetteur dopé phosphore au centre de l'image. La dernière coupe présente une vue plus précise du transistor intrinsèque. La base SiGe:C très fine (20nm) est parfaitement liée au polybase et les espaceurs internes en nitrure permettent de réduire la largeur de l'émetteur. L'épaisseur importante du polyémetteur (~150nm) sera réduite dans les dispositifs fabriqués par la suite.





figure IV.11 : Coupes MET du TBH faible budget thermique pour trois grandissements différents

La figure IV.12 montre une coupe MET du TBH faible budget thermique avec un polyémetteur plus fin (<100nm). L'épaisseur de celui-ci a pu être réduite après les premiers essais grâce à un meilleur contrôle de la croissance du silicium dopé phosphore. En effet, le dépôt se fait de manière monocristalline au-dessus la base dans la fenêtre émetteur et de façon polycristalline sur les matériaux diélectriques (espaceurs en nitrure, empilement interpolysilicium). La vitesse de la croissance monocristalline étant inférieure, l'épaisseur du polysilicium sur les zones diélectriques était supérieure à celle attendue. Cette réduction de l'épaisseur de l'émetteur est bénéfique à la fois pour la résistance  $R_E$  et également en vue d'une future intégration, grâce à la réduction de l'épaisseur totale du TBH.



figure IV.12 : Coupe MET d'un TBH faible budget thermique avec un émetteur fin

#### IV.2.2.G.b. Profils SIMS

La figure IV.13 présente les profils de dopants dans les différentes régions du transistor (phosphore, bore et arsenic) ainsi que du germanium dans la base dans le cas où aucun recuit final n'a été appliqué.



figure IV.13 : Profils de dopants du TBH sans recuit final

Le profil de phosphore dans l'émetteur présente une concentration maximale autour de 8.10<sup>19</sup>cm<sup>-3</sup>. Cette valeur élevée est quasi constante sur toute l'épaisseur du polyémetteur (~80nm). On observe ensuite une descente très abrupte qui se caractérise par une chute de la concentration de phosphore de deux décades sur une épaisseur inférieure à 20nm.

Le pic de bore très étroit atteint une concentration maximale proche de 4.10<sup>19</sup>cm<sup>-3</sup>. Cette base très dopée est également très fine puisque sa largeur à mi-hauteur est de seulement 6nm. Cette largeur réduite est due à la fois à une largeur initiale très fine (2nm) et à la diffusion limitée grâce au faible budget thermique. A titre de comparaison, la largeur à mi-hauteur du pic de bore de la base du TBH de la technologie BiCMOS9MW est d'environ 16nm pour une largeur initiale de 4nm. Le budget thermique élevé après le dépôt de la base et notamment le recuit final à 1113°C entraîne la diffusion du bore dans le film SiGe:C (figure IV.14).



figure IV.14 : Profil du pic de bore des bases du TBH de BiCMOS9MW et du TBH faible budget thermique sans recuit final d'activation

Le pourcentage de germanium dans la base atteint une valeur maximale de 23% pour une profondeur de 100nm. Le profil est parfaitement graduel côté émetteur et sa largeur à mihauteur est de seulement 10nm. Le collecteur composé de la couche enterrée et de l'implantation SIC est représenté par le profil d'arsenic. Sa concentration maximale proche de  $3.10^{19}$  cm<sup>-3</sup> est atteinte pour une profondeur égale à 600nm.

Ces profils de dopants obtenus sur les premiers dispositifs fabriqués avec le procédé faible budget thermique sont très encourageants puisqu'ils montrent à la fois des niveaux de dopage élevés et des profils très abrupts. Il reste maintenant à étudier l'influence de la baisse du budget thermique sur les différents éléments du TBH afin d'optimiser les performances fréquentielles.

# IV.2.3. Influence du budget thermique sur les principaux éléments résistifs et capacitifs

#### IV.2.3.A. Résistances de polysilicium

Le recuit final joue un rôle essentiel dans l'activation des espèces dopantes. Si l'on supprime ce recuit où si l'on diminue sa température, nous nous pénaliserons inévitablement sur les résistances des polysiliciums de base et d'émetteur. Afin de quantifier ce phénomène, nous avons réalisé des recuits de 950°C à 1080°C et nous avons mesuré les résistances du polybase dopé bore et du polyémetteur dopé phosphore non siliciurés. La figure IV.15 montre l'évolution de ces résistances en fonction de la température du recuit final d'activation.



figure IV.15 : Influence de la température de recuit final sur la résistance du polybase et du polyémetteur

Nous observons notamment une diminution de 31% de la résistance de la base extrinsèque (de  $430\Omega/\Box$  à  $300\Omega/\Box$ ) lorsque la température du recuit augmente de 950°C à 1080°C. Ceci s'explique par une constante amélioration du pourcentage d'activation du bore avec la température. Concernant la résistance du polyémetteur, sa faible dépendance avec la température du recuit final confirme une très bonne activation du phosphore après dépôt. En effet, sa résistance diminue seulement de  $112\Omega/\Box$  à  $100\Omega/\Box$  (-11%) lorsque la température de recuit augmente de 950°C à 1080°C.

La diminution du budget thermique n'aura donc pas d'influence majeure sur la résistance du polyémetteur mais pénalisera significativement la résistance de base extrinsèque. De plus, la résistance du lien entre la base extrinsèque et la base intrinsèque sera également dégradée puisque la diffusion du bore vers cette zone non dopée sera limitée (figure IV.16).


figure IV.16 : Coupe MET montrant les trois composantes de la résistance de base

Nous observerons donc inévitablement une augmentation de la résistance de base qui pénalisera la fréquence maximale d'oscillation des composants. Cependant, une forte valeur de  $f_T$  et l'optimisation de la composante R<sub>Bi</sub>, résistance de base intrinsèque, pourra limiter cette dégradation et permettre d'atteindre des valeurs de  $f_{max}$  élevées.

## IV.2.3.B. Résistance de base intrinsèque

Une étude spécifique permettant d'optimiser la résistance de base intrinsèque  $R_{Bi}$  a été menée. L'influence de la largeur initiale du pic de bore ainsi que de la température de recuit final a notamment été évaluée. Dans cette partie, nous présenterons des résultats de simulations ainsi que des mesures expérimentales qui nous permettront d'expliquer l'évolution de  $R_{Bi}$  en fonction de la température de recuit.

## IV.2.3.B.a. Résultats de simulations

Des simulations permettant d'évaluer la résistance d'une couche SiGe:C dopée avec du bore ont été réalisées. Différents profils initiaux du pic de bore (largeur/concentration) ont été étudiés. Le film SiGe:C possède une épaisseur de 20nm, ses concentrations en germanium et en carbone sont supposées constantes dans tout le film et respectivement égales à 25% et 0.2%. Cinq profils de bore avec des largeurs initiales de pic différentes (1nm, 2nm, 4nm, 6nm et 8nm) ont été étudiés, la dose de bore étant constante et égale à  $10^{13}$ cm<sup>-2</sup>.



figure IV.17 : Illustration de la résistance de couche simulée

Pour chacune des épaisseurs initiales de bore, différents recuits « spike » de 900°C à 1100°C ont été simulés. Les profils initiaux et diffusés sont représentés sur la figure IV.18. Il

est à noter que ces résultats de simulations tiennent compte des effets du germanium et du carbone sur la diffusion du bore.



figure IV.18 : Simulations de profils de bore initiaux et diffusés en fonction de la température de recuit

Ces graphes permettent d'évaluer l'importance de la diffusion du bore dans la base SiGe:C lors d'une opération à haute température. Malgré la présence du carbone dans la base, la largeur du pic de bore le plus fin passe de 1nm sans recuit à 14nm lorsqu'un recuit « spike » à 1100°C est appliqué (valeurs relevées pour une concentration de  $10^{17}$ cm<sup>-3</sup>). Sa concentration maximale chute par conséquent de  $10^{20}$ cm<sup>-3</sup> à moins de  $2.10^{19}$ cm<sup>-3</sup>. De plus, pour une température de recuit élevée, les profils de bore se confondent quasiment alors qu'ils étaient de largeur et de concentration très différentes après dépôt. Ces simulations confirment le très fort impact du recuit final d'activation sur la largeur de la base intrinsèque et le besoin de minimiser sa température dans le but de conserver une faible largeur W<sub>B</sub> et d'atteindre de fortes valeurs de *f<sub>T</sub>*.

La figure IV.19 donne les résistances simulées de ces couches SiGe:C dopées bore pour les différentes conditions de recuit vues plus haut. Les valeurs obtenues tiennent compte de l'effet du germanium sur la mobilité des porteurs mais pas de l'effet du carbone.



figure IV.19 : Simulations de la résistance d'un film SiGe: C dopé bore en fonction de la température de recuit

Pour un recuit à faible température (<1000°C), nous constatons une forte diminution de la résistance de couche lorsque l'épaisseur initiale du pic de bore augmente. Cet effet s'explique simplement par l'amélioration de la mobilité.

Nous constatons également une amélioration significative de la résistance de la couche lorsque la température de recuit augmente (de  $8.3k\Omega/\Box$  à  $4k\Omega/\Box$  pour une épaisseur initiale de 2nm et de  $6.8k\Omega/\Box$  à  $4k\Omega/\Box$  pour une épaisseur initiale de 8nm). La diffusion du bore dans le film SiGe:C sous l'influence du recuit thermique entraîne une amélioration de la mobilité des porteurs qui se traduit par cette baisse de la résistance.

Enfin, nous remarquons qu'à partir d'une température de recuit de 1000°C, la résistance de couche ne dépend plus de l'épaisseur initiale du pic de bore. Ce résultat montre qu'il peut être possible d'obtenir une résistance faible avec une base très fine.

Les résultats de simulations présentés dans ce paragraphe permettent de mieux comprendre les effets de la largeur initiale du pic de bore ainsi que la température de recuit final sur la résistance de la base intrinsèque. Cependant, un phénomène important n'est pas pris en compte dans cette étude, il s'agit du pincement de la base par l'émetteur. Cet effet dû à la diffusion du phosphore vers la base sera visible dans l'étude expérimentale présentée dans le paragraphe suivant.

## IV.2.3.B.b. Résultats expérimentaux

Afin d'étudier plus précisément l'évolution de la résistance de base intrinsèque  $R_{Bi}$  avec la température du recuit final d'activation, des mesures sur composants ont été réalisées. Les résultats obtenus avec une base SiGe:C d'épaisseur 15nm associée à un Si-cap de 5 nm sont

présentés sur la figure IV.20. Le pic de bore au centre du film SiGe:C possède une largeur initiale de 2nm pour une concentration égale à  $8.10^{19}$  cm<sup>-3</sup>.



figure IV.20 : Evolution de la résistance de base intrinsèque en fonction de la température du recuit final

Dans la première partie de la courbe, la résistance de base intrinsèque diminue lorsque la température du recuit final augmente. Cette tendance déjà observée sur les résultats de simulations s'explique par la diffusion du bore et par l'amélioration de la mobilité des porteurs dans la base SiGe:C.

La résistance de base intrinsèque  $R_{Bi}$  augmente ensuite significativement avec la température du recuit. L'apparition du phénomène de pincement de la base par les dopants de l'émetteur est la cause de cette inversion de tendance. Sous l'effet du fort budget thermique, les espèces dopantes de type N diffusent vers la base et « pince » le profil de bore diffusé.

Il existe donc une valeur minimale de la résistance de base intrinsèque qui est atteinte pour une température de recuit voisine de 1020°C pour notre profil de base. Cette valeur dépend bien sûr des profils de dopants utilisés et de l'épaisseur du Si-cap, couche tampon qui peut encaisser la diffusion des dopants de l'émetteur afin de repousser le pincement.

## IV.2.3.C. Résistance d'accès à la base

La résistance d'accès à la base  $R_B^*$  est un paramètre technologique accessible par mesure directe qui dépend des trois composantes  $R_{Bext}$  (résistance de base extrinsèque),  $R_{Lien}$ (résistance de lien) et  $R_{Bi}$  (résistance de base intrinsèque). Après avoir étudié séparément les composantes extrinsèque et intrinsèque de la résistance de base, il est important d'évaluer l'impact de la température de recuit sur la résistance totale  $R_B^*$ . La figure IV.21 montre l'évolution de  $R_B^*$  en fonction de  $R_{Bi}$  pour différentes températures de recuit et pour plusieurs épaisseurs de Si-cap. Ces résultats montrent que pour une température de recuit donnée, le minimum de  $R_{Bi}$  ne correspond pas forcément au minimum de la résistance d'accès à la base. En effet, lorsque la température du recuit augmente (jusqu'à ~1040°C),  $R_{Bi}$  se dégrade à cause du pincement de la base par les dopants de l'émetteur, mais  $R_B^*$  continue de s'améliorer grâce à une meilleure activation du bore dans la base extrinsèque ( $R_{Bext}$ ) et à la diffusion des espèces dopantes provenant du polybase en direction du lien ( $R_{Lien}$ ).



figure IV.21 : Evolution  $R_B^*$  en fonction de  $R_{Bi}$  pour différentes conditions de fabrication

Si la température de recuit continue d'augmenter (~1080°C), la composante intrinsèque  $R_{Bi}$  devient alors trop importante et la résistance d'accès à la base se dégrade fortement. Le Tableau IV-2 résume le comportement des trois composantes  $R_{Bext}$  (résistance de base extrinsèque),  $R_{Lien}$  (résistance de lien) et  $R_{Bi}$  ainsi que de  $R_B^*$  en fonction de la température du recuit final d'activation.

	$R_{Bi}$	$R_{Lien}$	R <sub>Bext</sub>	R <sub>B</sub> *
T <sub>1</sub>	-			-
$T_2 > T_1$	++	-	-	+
$T_3 > T_2$	+	+	+	++
$T_4 > T_3$	-	++	++	-

Tableau IV-2 : Comportement des résistances  $R_{Bext}$ ,  $R_{Lien}$ ,  $R_{Bi}$  et  $R_{B}^{*}$  en fonction de la température du recuit

#### IV.2.3.D. Capacité de jonction émetteur-base

Les éléments capacitifs sont également très dépendants du budget thermique du procédé de fabrication. La diffusion des espèces entraîne une diminution de la distance entre les zones dopées, ce qui est favorable à l'augmentation des capacités de jonction. La figure IV.22 montre l'évolution de la capacité de la jonction émetteur-base  $C_{BE}$  en fonction de la température du recuit final d'activation pour différentes épaisseurs du Si-cap.



figure IV.22 : Evolution de C<sub>BE</sub> en fonction de la température de recuit et de l'épaisseur du Si-cap

La valeur de la capacité de jonction  $C_{BE}$  (mesurée pour une polarisation nulle) augmente logiquement avec la température du recuit final d'activation. Celle-ci est également très dépendante de l'épaisseur du Si-cap, couche de silicium pur séparant la base intrinsèque de l'émetteur. Pour une température donnée, la valeur de la capacité diminue lorsque l'épaisseur du Si-cap augmente. A titre d'exemple, pour un recuit d'activation de 1000°C, la capacité émetteur-base diminue de 10,8fF à 9.6fF lorsque le Si-cap augmente de 5nm à 10nm. La variation de cette épaisseur permet l'ajustement de la distance entre le phosphore et le bore et entraine par conséquent des modifications de caractéristiques statiques et dynamiques du composant.

L'effet du budget thermique sur la capacité de jonction base-collecteur  $C_{BC}$  est identique à celui observé sur la jonction émetteur-base. Cependant, les espèces dopantes étant plus éloignées et l'arsenic diffusant moins que le phosphore, l'augmentation de la capacité de jonction est moins prononcée.

## **IV.2.4.** Performances statiques et dynamiques

Après avoir vu en détails le procédé de fabrication et son influence sur les principaux éléments résistifs et capacitifs, nous allons étudier les performances statiques et dynamiques obtenus par ce TBH à budget thermique réduit. Nous commencerons par montrer la nécessité d'intégrer un recuit thermique en fin de fabrication. Puis nous présenterons les optimisations faites sur la jonction émetteur-base. Enfin, nous montrerons le comportement du dispositif aux températures cryogéniques.

## IV.2.4.A. Nécessité du recuit final d'activation

#### IV.2.4.A.a. Idéalité des caractéristiques statiques

Les premiers dispositifs réalisés en suivant le procédé de fabrication faible budget thermique ont été fabriqués sans recuit final d'activation. L'objectif était d'évaluer les performances que l'on peut atteindre avec les profils de dopants les plus abrupts possibles. Le profil de base utilisé est celui présenté dans le paragraphe IV.2.2.A, avec une épaisseur du film SiGe de 15nm associé à un Si-cap de seulement 5nm. Des dispositifs parfaitement fonctionnels ont été obtenus mais ceux-ci présentaient des courants de base non idéaux à moyenne injection.



figure IV.23 : Courants et gain en courant en fonction de V<sub>BE</sub> pour deux TBH réalisés avec et sans recuit final

La figure IV.23 présente le tracé de Gummel et l'évolution du gain en courant en fonction de  $V_{BE}$  en trait pointillé pour un dispositif sans recuit final d'activation. Cette composante non idéale d'I<sub>B</sub> semble être causée par des centres de recombinaison et des pièges d'hydrogène présents dans la zone de charge d'espace émetteur-base. Le budget thermique vu par ce

dispositif lors de sa fabrication est trop faible pour permettre de guérir les défauts cristallins à l'origine de la dégradation des performances des composants.

Lorsque l'on applique à ce même dispositif un recuit à 1000°C, on observe une nette amélioration de l'idéalité du courant de base (trait continu). De plus, à faible injection ( $V_{BE}$ <0.2V), un courant tunnel bande à bande apparaît [Lagarde06]. Ce phénomène s'explique par une plus forte concentration de dopants à la jonction émetteur-base causée par la diffusion du phosphore de l'émetteur et du bore de la base. Enfin, nous constatons une augmentation significative du courant de collecteur I<sub>C</sub> qui se traduit par une augmentation du gain  $\beta$  de 300 à 1800. Ces résultats démontrent la nécessité de dépasser une certaine température afin d'améliorer les caractéristiques du composant.

#### IV.2.4.A.b. Performances dynamiques

Des mesures de paramètres S jusqu'à 110GHz ont permis d'extraire les fréquences de coupure  $f_T$  et  $f_{max}$ . Concernant les dispositifs réalisés sans recuit final d'activation, la fréquence de transition n'a pas été significativement améliorée par rapport au procédé de fabrication de référence avec des valeurs aux alentours de 270GHz. La figure IV.24 cidessous montre les caractéristiques dynamiques d'un de ces dispositifs.



figure IV.24 : Caractéristiques dynamiques d'un TBH sans recuit final d'activation ( $V_{CB}=0.5V$ )

La maximum de  $f_T$  atteint 262 GHz pour une densité de courant J<sub>C</sub> légèrement supérieure à 10mA /µm<sup>2</sup>. Concernant  $f_{max}$ , le pic culmine à seulement 180GHz pour ce composant dont la surface de la fenêtre émetteur est de 0.13×3.6µm<sup>2</sup>.

Cette faible valeur de la fréquence maximale d'oscillation provient d'une résistance de base très élevée (~150 $\Omega$ ). En effet, le pic de bore initial très fin ne diffuse quasiment pas dans le film SiGe:C, la composante intrinsèque R<sub>Bi</sub> est alors pénalisée. De plus, la base extrinsèque utilisée ici est dopée in-situ (incorporation des atomes de bore pendant le dépôt). En l'absence de recuit final, nous pensions que ce procédé permettrait une meilleure activation des dopants et donc une résistivité du polybase plus faible.

En conservant le même procédé de fabrication, nous avons réalisé de nouveaux dispositifs en intégrant un recuit final de température 1000°C. L'objectif est d'activer suffisamment les espèces dopantes afin de diminuer les résistances de couches tout en limitant les phénomènes de diffusion. Les évolutions de  $f_T$  et  $f_{max}$  en fonction de J<sub>C</sub> pour deux transistors sont représentées sur la figure IV.25.



figure IV.25 : Caractéristiques dynamiques de TBH avec recuit final 1000°C (V<sub>CB</sub>=0.5V)

Des performances très intéressantes ont été obtenues avec notamment une fréquence de transition  $f_T$  égale à 335GHz pour le dispositif avec un polybase implanté. La fréquence maximale d'oscillation atteint 260GHz pour une densité de courant voisine de 15mA/µm<sup>2</sup>. Ces résultats confirment une meilleure résistivité de la base extrinsèque implantée, ce qui se traduit par une augmentation de  $f_{max}$  de 100GHz en utilisant ce mode de dopage (+60%). Nous avons donc décidé de revenir vers un polybase implanté pour la suite de cette étude. Les principaux paramètres des transistors présentés sur la figure IV.25 sont résumés dans le Tableau IV-3.

_					
_	TBH avec recuit final 1000				
	Polybase implanté	Polybase dopé in-situ			
f <sub>т</sub> [GHz]	335	315			
f <sub>max</sub> [GHz]	260	160			
$\beta$ à V <sub>BE</sub> =0.7V	1800	1700			
C <sub>BE</sub> [fF]	9.1	9.4			
C <sub>BC</sub> [fF]	8.9	9.2			
R <sub>Bi</sub> [kΩ/□]	5.4	5.7			
$R_{Bext}[\Omega/\Box]$	410	815			
R <sub>B</sub> [Ω]	48	140			

Tableau IV-3 : Paramètres de TBH faible budget thermique avec polybase implanté et dopé in-situ

Nous constatons que le gain statique et les éléments capacitifs des deux transistors sont très similaires. La grande différence se situe au niveau de la résistance de base. Les profils verticaux étant identiques, aucune variation significative sur la partie intrinsèque  $R_{Bi}$  n'est visible. Par contre, un facteur 2 existe sur la composante extrinsèque et cette différence se répercute sur la résistance de base totale  $R_B$  qui dégrade fortement  $f_{max}$ . Il est important de noter que l'introduction du recuit 1000°C a permis d'augmenter la fréquence de transition de plus de 50GHz par rapport aux premiers dispositifs réalisés (260GHz à 315GHz).

## IV.2.4.B. Réglage de la jonction émetteur-base

Conscient des résultats intéressants déjà obtenus avec ce procédé de fabrication faible budget thermique, nous avons essayé d'optimiser encore la structure en travaillant sur le réglage de la jonction émetteur-base. Les études menées dans ce contexte sont détaillées dans cette partie.

L'épaisseur du Si-cap doit être ajustée en fonction de l'importance de la diffusion des dopants de l'émetteur vers la base. En effet, un Si-cap trop épais limitera le courant de collecteur  $I_C$  et pénalisera fortement le temps de transit dans la jonction émetteur-base. A l'inverse, si le phosphore diffuse trop dans la base, celle-ci sera percée et les dispositifs ne seront plus fonctionnels. Afin de trouver le compromis le plus favorable pour les performances fréquentielles, nous avons réalisé des TBH avec des épaisseurs de Si-cap différentes (5nm, 10nm et 15nm) et des températures de recuit allant de 950°C à 1080°C. Les valeurs des fréquences de transition extraites pour les différentes conditions de fabrication sont résumées dans le Tableau IV-4.

		Epaisseur du Si-cap				
		5nm	10nm	15nm		
re	95 <b>©</b>	295	Х	Х		
erati	100 <b>©</b>	320	285	х		
npé	104 <b>©</b>	х	295	255		
Ter	108 <b>©</b>	х	290	265		

Tableau IV-4 : Fréquences de transition  $f_T$  en fonction de l'épaisseur du Si-cap et de la température de recuit

La fréquence de transition la plus élevée est obtenue pour le Si-cap le plus fin (5nm) et une température de recuit égale à 1000°C. Celle-ci se dégrade lorsque la température de recuit diminue et le dispositif n'est plus fonctionnel au-delà de 1000°C. Pour un Si-cap de 10nm, le recuit le mieux adapté semble être 1040°C car il correspond au maximum de  $f_T$  (295GHz). La fréquence de transition se dégrade plus significativement lorsque le Si-cap atteint la valeur de 15nm, il faut alors augmenter la température de recuit afin de réduire la largeur de la zone de charge d'espace émetteur-base.

Pour une épaisseur de Si-cap donnée, la dégradation de  $f_T$  à partir d'une certaine température de recuit est causée par la diffusion de phosphore dans l'émetteur. Le profil devient moins abrupt, et le temps de transit  $\tau_E$  augmente. Cet effet montre également que le dopage phosphore n'a plus d'intérêt au-delà d'une certaine température.



figure IV.26 : Evolutions de f<sub>T</sub> et f<sub>max</sub> en fonction de la température de recuit pour deux collecteurs différents

Il est à noter que seules les valeurs de  $f_T$  sont présentées dans le Tableau IV-4, l'évolution de la fréquence maximale d'oscillation n'est pas similaire. Les évolutions de  $f_T$  et  $f_{max}$  en fonction de la température de recuit pour une épaisseur de Si-cap de 10nm sont tracées sur la figure IV.26 pour deux doses d'implantation SIC différentes. Nous constatons que  $f_{max}$  continue de croître légèrement au-delà de 1040°C. Cette évolution s'explique principalement par l'amélioration des composantes  $R_{Bext}$  et  $R_{Lien}$  de la résistance de base. Celles-ci s'améliorent grâce une meilleure activation du bore et à sa diffusion dans le lien mais la résistance intrinsèque commence à se dégrader à cause du pincement par les dopants de l'émetteur (Cf. paragraphe IV.2.3.B).

#### IV.2.4.C. Optimisation du profil de base

Les meilleurs résultats HF obtenus à ce stade de l'étude sont de l'ordre de 335/260GHz pour le couple  $f_T/f_{max}$ . Dans le but d'augmenter encore la fréquence de transition des composants, des travaux ont été menés pour optimiser le profil de germanium et de bore dans la base SiGe:C. Les résultats obtenus sont présentées dans ce paragraphe.

## IV.2.4.C.a. Profil de germanium

Il est possible d'améliorer le temps de transit des porteurs dans la base  $\tau_B$  en augmentant le gradient de germanium. En effet, l'énergie de bande interdite dans la base va diminuer plus rapidement lorsque l'on s'approche du collecteur, ce qui aura pour effet d'augmenter le pseudo-champ électrique accélérateur. De plus, le nombre de Gummel dans la base G<sub>B</sub> sera également modifié. Une base avec un pourcentage de germanium égal à 40% côté collecteur a donc été développée tout en gardant une première marche de 10% côté émetteur. Les caractéristiques obtenues sont présentées sur la figure IV.27.



figure IV.27 : Courbes de Gummel et gain  $\beta$  en fonction de V<sub>BE</sub> pour deux profils de germanium

L'évolution des courants est idéale et montre clairement l'influence de l'augmentation du gradient de germanium dans la base. Alors que le courant de base ne varie quasiment pas, une forte augmentation de  $I_C$  est visible. L'augmentation du pseudo-champ électrique résidant dans la base neutre ainsi que la diminution du nombre de Gummel  $G_B$  entraîne une amélioration de l'effet transistor. Le gain en courant  $\beta$  est fortement amélioré grâce à ce fort gradient de germanium. Les paramètres des deux composants sont résumés ci-dessous.

	Profils de Ge		
	10-25%	10-40%	
<i>f</i> <sub>7</sub> [GHz]	335	340	
f <sub>max</sub> [GHz]	255	260	
I <sub>C</sub> à V <sub>BE</sub> =0.7V [μA]	250	380	
βàV <sub>BE</sub> =0.7V	3000	5000	
V <sub>AF</sub> [V]	30	70	
BV <sub>CEO</sub> [V]	1.50	1.46	

Tableau IV-5 : Comparaison des bases 10-25% et 10-40% ( $A_E$ =0.13×3.6 $\mu$ m<sup>2</sup>)

Les performances dynamiques sont quasiment équivalentes avec les deux profils de base, on note simplement une petite amélioration de 5GHz à la fois sur  $f_T$  et sur  $f_{max}$  mais celle-ci n'est pas très significative si on tient compte de la dispersion sur plaque qui est du même ordre de grandeur. L'augmentation du courant de collecteur d'environ 50% est confirmée par ces valeurs moyennées sur plusieurs puces. Le fort gradient de germanium entraîne également une augmentation de la tension d'Early directe car la dépendance du courant I<sub>C</sub> en fonction de la largeur de la base est plus faible. Enfin, la tension de claquage BV<sub>CEO</sub> est légèrement dégradée, ce qui est directement lié à l'augmentation du gain en courant  $\beta$ .

Les excellentes performances fréquentielles obtenues jusqu'ici avec le procédé de fabrication faible budget thermique sont donc confirmées avec un gradient de germanium plus important. Celles-ci n'ont pas été améliorées car l'impact de la concentration en germanium semble être moins prépondérant sur une base très fine comme celle utilisée dans cette étude. Ce profil 10-40% a par ailleurs permis d'améliorer la tension d'Early directe qui est un facteur de mérite très important.

## IV.2.4.C.b. Niveau de dopage

Nous avons également étudié l'influence du niveau de dopage de la base sur les caractéristiques du dispositif. Toujours dans l'objectif d'augmenter  $f_T$ , des dispositifs ont été fabriqués avec une concentration en bore plus faible,  $6.10^{19}$ cm<sup>-3</sup> au lieu de  $8.10^{19}$ cm<sup>-3</sup>

jusqu'ici. La largeur initiale du pic de bore est toujours égale à 2nm. Cette baisse du dopage de base doit permettre d'augmenter encore le niveau de courant de collecteur  $I_C$  (I.26) et par conséquent la fréquence de transition  $f_T$  (I.77). Les principaux paramètres des TBH sont résumés dans le Tableau IV-6.

	Concentration de bore initiale			
	8.10 <sup>19</sup> cm <sup>-3</sup>	6.10 <sup>19</sup> cm <sup>-3</sup>		
<i>f</i> <sub>7</sub> [GHz]	340	370		
f <sub>max</sub> [GHz]	260	230		
I <sub>C</sub> à V <sub>BE</sub> =0.7V [μA]	380	650		
$\beta$ à V <sub>BE</sub> =0.7V	5000	8000		
R <sub>Bi</sub> [kΩ/□]	3.8	5.2		
R <sub>B</sub> [Ω]	80	97		
V <sub>AF</sub> [V]	70	30		
BV <sub>CEO</sub> [V]	1.46	1.35		

Tableau IV-6 : Comparaison des bases 10-25% et 10-40% ( $A_E$ =0.13×3.6 $\mu$ m<sup>2</sup>)

Une fréquence de transition de 370GHz est obtenue avec la base la moins dopée. Cet excellent résultat s'explique par une augmentation significative du courant de collecteur et donc de la transconductance  $g_m$  du dispositif. Le gain  $\beta$  augmente de 60% pour atteindre la valeur de 8000 à une polarisation  $V_{BE}$  de 0.7V. Cette excellente performance s'accompagne d'une baisse de la fréquence maximale d'oscillation de 260GHz à 230GHz due à l'augmentation de R<sub>B</sub>. En effet, la diminution de la concentration de bore dans le film SiGe:C dégrade la résistance de base intrinsèque R<sub>Bi</sub> de 3.8 à 5.2k $\Omega/\Box$  (+11%). Une diminution de la tension d'Early est également visible lorsque le dopage de la base est réduit et la tension de claquage BV<sub>CEO</sub> est logiquement pénalisée par le fort gain  $\beta$ .

## IV.2.5. Etude des performances aux températures cryogéniques

Des mesures de paramètres S aux températures cryogéniques ont été réalisées sur certains des composants étudiés précédemment. L'objectif est d'évaluer la dépendance en température des caractéristiques dynamiques du TBH faible budget thermique. Plusieurs séries de mesures ont réalisées au cours de l'avancement de l'étude. Nous présenterons tout d'abord les caractéristiques dynamiques de TBH faible budget thermique avec des dessins de masques différents. La deuxième série de mesures permettra de comparer les caractéristiques avec des composants au procédé de fabrication conventionnel.

#### IV.2.5.A. Mesures cryogéniques jusqu'à 35K

Les mesures présentées dans ce paragraphe ont été réalisées à l'Institut d'Electronique Fondamentale et ont été publiées dans [Geynet08c] et [Zerounian08]. Les fréquences de coupure ont été extraites à partir des paramètres S mesurés à 294K et 35K.

Les résultats seront présentés pour deux dispositifs présents sur une même puce présentant un dessin de masque différent : la structure standard CBEBC et la structure cellulaire  $C_B E^B C$ . Cette dernière est intéressante à étudier car elle permettra d'obtenir des fréquences de transition encore plus élevées du fait de son collecteur peu résistif. Ceci se fera bien évidemment au détriment de  $f_{max}$ . L'évolution de la fréquence de transition  $f_T$  en fonction de la densité de courant J<sub>C</sub> à 294K et 35K est présentée sur la figure IV.28.



figure IV.28 : Evolutions de  $f_T$  en fonction de  $J_C$  pour deux TBH à 394K et 35K

Concernant la structure de référence CBEBC, la fréquence de transition (extraite pour  $V_{CB}=0.5V$ ) augmente de 340GHz à 535GHz lorsque la température descend de 294K à 35K. Ce résultat constitue à notre connaissance un record pour un TBH Si/SiGe:C. Pour information, [Krithivasan06] a démontré précédemment un pic  $f_T$  de 510GHz à 4.5K.

La structure cellulaire  $C_B E^B C$  atteint quant à elle une fréquence de transition de 410GHz à température ambiante qui s'élève jusqu'à 640GHz à 35K. Il s'agit du premier transistor en technologie silicium au-delà de 400GHz à l'ambiante [Geynet08c].

	Structure CBEBC		Structure C <sub>B</sub> E <sup>B</sup> C	
	294K	35K	294K	35K
f <sub>7</sub> [GHz]	340	535	410	640
f <sub>max</sub> [GHz]	260	350	150	185
J <sub>C</sub> à f <sub>Tmax</sub> [mA/µm²]	18	23	25	28
BV <sub>CEO</sub> [V]	1.45	1.48	1.15	1.19
τ <sub>EC,min</sub> [ps]	0.47	0.30	0.39	0.25
τ <sub>EC,0</sub> [ps]	0.37	0.29	0.26	0.21

Tableau IV-7 : Paramètres des TBH à températures ambiante et cryogénique

Les principaux paramètres des deux composants à 294K et 35K sont résumés dans le Tableau IV-7. L'absence de STI entre le cœur du dispositif et les contacts de collecteur pour la structure cellulaire entraîne une forte réduction du temps de transit  $\tau_{EC,min}$  d'environ 20% par rapport à la structure CBEBC (0.39ps contre 0.47ps à 294K and 0.25ps contre 0.30ps à 35K). Ceci se traduit par une importante hausse de  $f_T$  directement liée à la réduction du temps de transit dans le collecteur  $\tau_C$ . Néanmoins,  $f_{max}$  est logiquement dégradée par la capacité base-collecteur C<sub>BC</sub> qui est trois plus élevée que pour la structure de référence. Enfin, la tenue en tension de la jonction base-collecteur BV<sub>CBO</sub> étant plus faible, la tension de claquage BV<sub>CEO</sub> varie dans le même sens pour atteindre 1.2V.



figure IV.29 : Compromis  $f_T/BV_{CEO}$  obtenus

D'autres dispositifs avec des conditions de fabrication légèrement différentes (dopage de collecteur, profil de germanium, dopage de la base) ont été mesurées à 294K et 35K. Les compromis  $f_T$ /BV<sub>CEO</sub> sont représentés sur la figure IV.29. Ces résultats mettent en évidence

des produits  $f_T$ .BV<sub>CEO</sub> supérieurs à 500GHz.V à température ambiante et supérieurs à 800GHz.V à 35K pour les deux structures.

#### IV.2.5.B. Mesures complémentaires jusqu'à 4K

D'autres mesures de paramètres S jusqu'à 4K ont été réalisées sur une série de composants. Ces mesures ont été réalisées dans le laboratoire de caractérisation de l'IEMN. Les résultats record en termes de  $f_T$  ont été confirmés pour la structure cellulaire C<sub>B</sub>E<sup>B</sup>C qui atteint 410GHz à 300K, 710GHz à 77K et la fréquence de 800GHz à 4K. Pour ce dispositif, la fréquence maximale d'oscillation augmente de 125GHz à 160GHz lorsque la température diminue. L'évolution des gains dynamiques en courant et en puissance H<sub>21</sub> et U permettant d'extraire les fréquences de coupure  $f_T$  et  $f_{max}$  à 4K est montrée sur la figure IV.30.



figure IV.30 : Gains  $H_{21}$  et U en fonction de la fréquence à une température de 4K ( $V_{CE}$ =1.5V)

Une comparaison des performances des TBH faible budget thermique avec des dispositifs ayant suivi le procédé de fabrication conventionnel a été réalisée. Des mesures similaires ont été effectuées pour chacune des plaques sur les deux structures de transistors CBEBC et  $C_B E^B C$  et pour des températures différentes. Les résultats sont résumés dans le Tableau IV-8 pour les quatre transistors étudiés.

	Procédé conventionnel			Pr	océdé faik	le budge	t thermiq	ue	
	Structure CBEBC Structure C <sub>B</sub> E <sup>B</sup> C			Structure CBEBC Structure $C_B E^E$		E <sup>B</sup> C			
	300K	77K	300K	77K	300K	77K	300K	77K	4K
f <sub>7</sub> [GHz]	260	380	300	420	335	515	410	710	800
f <sub>max</sub> [GHz]	315	400	175	220	240	315	125	150	160

Tableau IV-8 : Paramètres des TBH à températures ambiante et cryogénique ( $V_{CE}=1.5V$ )

Nous constatons que le compromis  $f_T/f_{max}$  est inversé entre les deux procédés de fabrication. En effet, le procédé conventionnel est optimisé pour garantir une fréquence maximale d'oscillation élevée. Lorsque la température diminue, à la fois  $f_T$  et  $f_{max}$  sont améliorées par l'augmentation de la transconductance  $g_m$ . Dans le cas de la structure  $C_B E^B C$  réalisée avec le procédé faible budget thermique, la diminution de la température améliore exclusivement  $f_T$ . L'effet des éléments parasites (notamment  $R_B$  et  $C_{BC}$ ) qui pénalisent fortement  $f_{max}$  compensent l'amélioration de la transconductance et l'augmentation de la mobilité à basse température.

## IV.2.6. Mesures de bruit et schéma équivalent

Nous avons évalué le comportement en bruit des nos TBH faible budget thermique. Nous présenterons dans cette partie l'influence de la résistance de base sur les paramètres de bruit  $NF_{min}$  et  $R_n$  et nous comparerons ensuite les performances à des transistors fabriqués avec un procédé conventionnel.

## IV.2.6.A. Influence de la résistance de base

Les paramètres des deux composants dont les caractéristiques dynamiques sont tracées sur la figure IV.25 ont été mesurés avec un tuner d'impédances de 8GHz à 40GHz. Rappelons que la principale différence entre les deux dispositifs est la base extrinsèque. Elle est réalisée en implantant un film de polysilicium pour le premier, et l'incorporation de bore est réalisée pendant le dépôt du polysilicium pour le second. Les paramètres extraits à partir du schéma équivalent présenté dans le chapitre II sont résumés dans le Tableau IV-9.

-		
	Polybase	Polybase
	implanté	dopé in-situ
f <sub>7</sub> [GHz]	335	315
f <sub>max</sub> [GHz]	260	160
L <sub>B</sub> [pH] à I <sub>B</sub> =1,2mA	12	13
L <sub>C</sub> [pH] à I <sub>B</sub> =1,2mA	12	13
L <sub>E</sub> [pH] à I <sub>B</sub> =1,2mA	1	1
$C_{pBE}$ [fF] à $V_{BE}$ =-0,5V	7	8.2
$C_{pCE}$ [fF] à $V_{BE}$ =-0,5V	5.3	5.7
$C_{pBC}$ [fF] à $V_{BE}$ =-0,5V	5	5,3
R <sub>Bext</sub> [Ω] à I <sub>B</sub> =1,2mA	21.9	45
$R_{pC}$ [ $\Omega$ ] à I <sub>B</sub> =1,2mA	10.9	11
R <sub>pE</sub> [Ω] à I <sub>B</sub> =1,2mA	7.8	6.7
R <sub>Bint</sub> [Ω]	55	90
r <sub>BE</sub> [Ω]	1.8	1.6
r <sub>BC</sub> [Ω]	30k	30k
C <sub>BE</sub> [fF]	200	200
C <sub>BC</sub> [fF]	2.5	3
α (Ic/Ie)	0.997	0.997

Tableau IV-9 : Paramètres des TBH avec polybase implanté et dopé in-situ ( $A_E=0.13\times3.6\mu m^2$ )

Les valeurs des différents paramètres extraits à partir des mesures de paramètres S mettent en évidence la forte résistance de base totale lorsque la base extrinsèque est dopée in-situ. Les autres paramètres extrinsèques et intrinsèques sont logiquement très proches.

Le facteur de bruit NF<sub>min</sub> et la résistance équivalente de bruit R<sub>n</sub> sont présentés sur la figure IV.31. Les mesures ont été effectuées sur des dispositifs de surface d'émetteur  $A_E=0.13\times3.6\mu$  m<sup>2</sup> et pour plusieurs courants de collecteur I<sub>C</sub>. Nous montrons ici seulement les résultats pour la polarisation correspondant au minimum de bruit (I<sub>C</sub>=5mA).



figure IV.31 :  $NF_{min}$  et  $R_n$  en fonction de la fréquence pour deux TBH ( $I_C$ =5mA)

Le dispositif possédant la résistance de base la plus faible présente un facteur de bruit bien inférieur. Celui-ci est égal à 1.6dB à 8GHz et augmente jusqu'à 3.7dB lorsque la fréquence atteint 40GHz. En ce qui concerne le deuxième dispositif, il possède un NF<sub>min</sub> égal à 2.9dB à 8GHz qui augmente jusqu'à 6.3dB à 40GHz. L'extraction de la résistance équivalente de bruit confirme nos attentes avec une différence d'environ  $50\Omega$  sur toute la bande de fréquence. Cette grande différence entre les deux dispositifs met en évidence l'importance de la résistance de base qui intervient au premier ordre dans le facteur de bruit (Equation I.87).

## IV.2.6.B. Comparaison avec le procédé de fabrication de référence

Afin de mieux situer le niveau de bruit ajouté par des TBH à faible budget thermique par rapport aux dispositifs de la technologie conventionnelle, de nouvelles mesures utilisant un tuner d'impédances ont été réalisées sur des composants très différents. Quatre composants ont été caractérisés, deux TBH réalisés avec le procédé de fabrication de référence (structures CBEBC et  $C_B E^B C$ ), et deux TBH réalisés suivant le procédé faible budget thermique (structures CBEBC et  $C_B E^B C$ ).

Les performances fréquentielles de ces dispositifs ont déjà été présentées dans le Tableau IV-8. L'évolution du facteur de bruit  $NF_{min}$  et de la résistance équivalente de bruit  $R_n$  en fonction du courant de collecteur  $I_C$  est montrée figure IV.32 pour une fréquence de 35GHz.



figure IV.32 :  $NF_{min}$  et  $R_n$  en fonction de  $I_C$  ( $A_E=0.13\times9.7\mu m^2$  ou  $A_E=5\times0.17\times1.2\mu m^2$ )

Les TBH fabriqués avec le procédé de référence présentent un facteur de bruit NF<sub>min</sub> largement inférieur. Celui-ci est même en dessous à 1dB pour la structure standard CBEBC, ce qui est un résultat remarquable à 35GHz. Il est égal à 1.5dB pour le transistor à structure cellulaire. Concernant les dispositifs faible budget thermique, la structure CBEBC présente un NF<sub>min</sub> correct (2.7dB) mais celui-ci est très élevé pour la structure cellulaire  $C_BE^BC$  (>6dB).

Les résistances équivalentes de bruit sont représentées sur le graphe de droite et varient dans le même sens que le facteur de bruit NF<sub>min</sub>. Nous pouvons noter une très faible valeur de  $R_n$  (~20 $\Omega$ ) pour le dispositif présentant la fréquence maximale d'oscillation la plus élevée. Une nouvelle fois, la forte résistance de base est mise en cause concernant le dispositif faible budget thermique C<sub>B</sub>E<sup>B</sup>C (R<sub>n</sub>~170 $\Omega$ ). Les paramètres de ces quatre dispositifs sont résumés dans le Tableau IV-10

-	Procódó co	nventionnal	Procédé basse T°		
	FIOCEDE CONVENIIONNEI		FIUCEUE		
	CBEBC	C <sub>B</sub> E <sup>B</sup> C	CBEBC	C <sub>B</sub> E <sup>B</sup> C	
<i>f</i> <sub>T</sub> [GHz]	260	300	335	410	
f <sub>max</sub> [GHz]	315	175	240	125	
NF <sub>min</sub> [dB] à 35GHz	0.8	1.6	2.6	6.7	
R <sub>n</sub> [Ω] à 35GHz	20	45	37	170	

Tableau IV-10 : Paramètres de quatre TBH avec structures et profils verticaux différents

## IV.2.7. Conclusion et perspectives d'amélioration

Le développement d'un procédé de fabrication faible budget thermique a permis de réduire considérablement les dimensions verticales des TBH rapides. De nombreuses optimisations ont été réalisées au cours de l'étude. En limitant la diffusion des dopants dans la base et l'émetteur, des fréquences de transition record ont été atteintes. Nous avons notamment fabriqué le premier transistor en technologie silicium qui présente une fréquence de transition supérieure à 400GHz. Contrairement à ce que l'on peut penser, la compatibilité avec un procédé de fabrication CMOS est tout à fait possible. En effet, le budget thermique des technologies CMOS avancées diminue avec les générations. La compatibilité avec la fabrication d'un TBH dont la température du recuit final d'activation se situe autour de 1000°C peut être assurée à partir du nœud 45nm.

La réduction du budget thermique pose cependant de nombreux problèmes technologiques. L'activation insuffisante des dopants conduit notamment à des fortes valeurs de résistances qui pénalisent  $f_{max}$ . Une meilleure maitrise du compromis activation/diffusion des dopants est donc nécessaire si l'on veut améliorer encore les performances atteintes dans cette étude. L'introduction de recuits laser (forte énergie / temps très courts) permettant d'activer les dopants sans les faire diffuser peut être une solution. Des progrès sont également à faire au niveau matériau afin de diminuer la résistivité des couches qui pénalisent les fréquences de fonctionnement. Enfin, après avoir augmenté considérablement la fréquence de transition, de nouvelles études doivent être menées afin d'augmenter la fréquence maximale d'oscillation. Les progrès fait en matière de photolithographie pourront permettre de réduire les dimensions latérales des composants et ainsi de limiter les éléments parasites.

# IV.3. Développement d'un nouveau module collecteur

Dans la partie précédente consacrée au développement d'un procédé de fabrication faible budget thermique, nous avons pu améliorer le contrôle des dopants à la jonction émetteurbase. Ce procédé ne permet cependant pas d'améliorer significativement la maitrise du profil de collecteur. Un nouveau module de collecteur a donc été développé toujours dans l'optique d'améliorer la fréquence de transition de nos TBH. L'objectif est de trouver une solution technologique permettant de mieux contrôler les dopants à la jonction base-collecteur. Dans cette partie, nous détaillerons les intérêts de la solution choisie et les enjeux de sa réalisation. Puis nous montrerons des résultats de simulations ayant permis de valider l'architecture avant de détailler les performances statiques et dynamiques obtenues. Enfin, nous conclurons cette étude sur les perspectives d'amélioration de la structure.

## IV.3.1. Objectifs de l'étude

L'augmentation des performances fréquentielles d'un transistor bipolaire à hétérojonctions se heurte à un compromis existant entre la résistance de collecteur  $R_C$  et la capacité basecollecteur  $C_{BC}$ . En effet, afin de réduire le temps de transit dans le collecteur  $\tau_C$ , il est nécessaire de minimiser  $R_C$ . Cette opération s'effectue nécessairement en augmentant le niveau de dopage dans la région concernée. Cependant, une conséquence inévitable est l'augmentation significative de la capacité  $C_{BC}$  dans ses parties intrinsèque et extrinsèque comme l'illustre la figure IV.33 ci-dessous.



figure IV.33 : Illustration des composantes intrinsèque et extrinsèque de la capacité base-collecteur  $C_{BC}$ 

Les fréquences de coupure du TBH sont alors inévitablement dégradées car, comme le montre les équations suivantes,  $f_T$  et  $f_{max}$  sont directement dépendantes de C<sub>BC</sub>.

$$f_{T} = \frac{1}{2\pi \left(\tau_{F} + C_{BC}(R_{E} + R_{C}) + \frac{kT}{qI_{c}}(C_{BE} + C_{BC})\right)}$$
(IV-7)

$$f_{\max} = \sqrt{\frac{f_T}{8\pi R_B C_{BC}}}$$
(IV-8)

Un enjeu intéressant consiste à trouver une solution technologique permettant de réduire la résistance de collecteur  $R_C$  sans dégrader significativement  $C_{BC}$ . Nous avons donc développé un nouveau module collecteur permettant d'améliorer la maitrise des profils de dopants à la jonction base-collecteur. L'architecture du dispositif ainsi que son procédé de fabrication sont détaillés dans la partie suivante.

## IV.3.2. Description et fabrication de la structure proposée

#### IV.3.2.A. Présentation de l'architecture

Comme nous l'avons évoqué plus haut, si l'on veut obtenir une faible résistance  $R_C$  le collecteur doit être très fortement dopé. Afin de conserver une forte concentration d'arsenic ainsi qu'un profil très abrupt, il est nécessaire de concevoir le collecteur après les tranchées d'isolation peu profondes STI dont le budget thermique est très élevé. Nous avons donc choisi de réaliser un collecteur implanté comme dans le cas du TBH faible-coût présenté dans le chapitre III. Cette implantation à très forte dose peu profonde impose l'utilisation d'une structure cellulaire  $C_B E^B C$  à zone active unique. Une coupe schématique du dispositif est présentée sur la figure IV.34.



figure IV.34 : Coupe schématique d'un TBH avec un module collecteur réalisé par épitaxie sélective

Une épitaxie sélective de silicium pur est ensuite réalisée par-dessus le collecteur implanté. Cette couche non dopée d'épaisseur visée équivalente à la zone de charge d'espace basecollecteur pourra limiter la dégradation de la capacité  $C_{BC}$  due à l'implantation forte dose d'arsenic dans le collecteur sans dégrader la résistance  $R_C$ . Il sera alors possible de régler séparément le niveau de dopage dans le collecteur ( $R_C$ ) et la distance entre l'arsenic et le bore (et donc le compromis  $C_{BC}/BV_{CBO}$ ). Précisons que l'architecture définie ici ne permettra pas de minimiser la capacité  $C_{BC}$ , ce point sera discuté dans les perspectives de ce travail.

#### IV.3.2.B. Enchaînement des étapes de fabrication

La fabrication du TBH avec un module collecteur réalisé par épitaxie sélective nécessite 5 niveaux de photolithographie. Le procédé est quasiment identique à celui du TBH faible-coût auquel on ajoute un masque pour la réalisation du collecteur sélectif. La fabrication commence donc par la définition des zones actives délimitées par les tranchées d'isolation peu profondes (STI). Après avoir ouvert le polysilicium de grille à l'aide du masque *BipOpen*, une forte dose d'arsenic est implantée à faible profondeur afin de réaliser le collecteur.

Les étapes suivantes concernent la réalisation du collecteur épitaxié sélectivement (voir figure IV.35). Un empilement oxyde/nitrure est tout d'abord déposé pleine plaque, puis une étape de photolithographie va permettre d'ouvrir les zones où l'on fera croître le collecteur sélectif. La gravure permettant d'ouvrir la fenêtre est réalisée en deux étapes : une gravure sèche s'arrêtant sur l'oxyde permet de retirer la couche de nitrure puis une gravure humide isotrope libère la cavité du reste d'oxyde.



figure IV.35 : Ouverture de la fenêtre dédiée au collecteur sélectif

Une fois la fenêtre ouverte, une couche de silicium pur est déposée par épitaxie sélective. Ce procédé permet de réaliser le dépôt exclusivement à l'intérieur de la cavité ouverte. L'épaisseur de l'empilement oxyde/nitrure sera adaptée à l'épaisseur du collecteur sélectif afin d'éviter les problèmes liés à la topographie du dispositif (figure IV.36 gauche).

La fabrication se poursuit par le dépôt du TEOS piédestal et du polysilicium de base. Ce dernier est implanté avec du bore afin de réaliser la base extrinsèque du TBH avant d'être découpé latéralement grâce au masque *PolyBase*. L'opération de gravure nécessaire à la délimitation latérale du polybase est très délicate à mettre en œuvre de part l'épaisseur et la diversité des couches à retirer. L'empilement à graver est en effet composé d'une couche de polysilicium (~50nm), du TEOS piédestal (~30nm) ainsi que d'une couche de nitrure

(~50nm) et doit s'arrêter sur une nouvelle couche de TEOS de 20nm. Le développement de cette recette de gravure spécifique a nécessité de nombreux essais.



figure IV.36 : Epitaxie sélective du collecteur et fin de la fabrication

Des régions N+ permettant de contacter le collecteur implanté sont ensuite réalisées en utilisant l'implantation N+ Source/Drain des dispositifs NMOS, cette étape termine le module collecteur. La suite de la fabrication concerne le système émetteur-base qui est réalisé de la même manière que pour le TBH faible-coût.

# IV.3.3. Synthèse bibliographique

## IV.3.3.A. Infineon (Siemens)

Il est important de noter qu'une structure similaire a été développée par Infineon au début des années 90. La description du procédé de fabrication est disponible dans [Meister92]. Le transistor présenté possède une structure double polysilicium, un système émetteur-base autoaligné et des épitaxies sélectives du collecteur et de la base. Une coupe schématique de l'architecture est montrée sur la figure IV.37.



figure IV.37 : Coupe schématique du TBH avec collecteur sélectif d'Infineon [Meister95]

Des fréquences de coupure autour de 45GHz ont été démontrées dans un premier temps pour un dispositif avec une surface d'émetteur de  $0.35 \times 2.6 \mu m^2$ . Ce TBH possède des tensions de claquage BV<sub>CEO</sub> et BV<sub>CBO</sub> respectivement égales à 3.2V et 10.3V.

La réduction des dimensions latérales et l'optimisation du profil vertical ont permis d'atteindre un couple  $f_T/f_{max}$  de 61/74GHz dans [Meister95] pour un dispositif de surface d'émetteur égale à  $0.27 \times 2.5 \mu$  m<sup>2</sup>.

## IV.3.3.B. IHP

Très récemment, l'IHP a publié des résultats sur une structure de TBH présentant un module de collecteur avec une épitaxie sélective [Rücker07]. Cette architecture, évoquée dans le chapitre II, utilise une structure double polysilicium quasi auto-alignée avec épitaxie non sélective de la base SiGe:C. Une coupe MET du dispositif est présentée sur la figure IV.38.



figure IV.38 : Coupe MET du TBH avec collecteur sélectif d'IHP [Rücker07]

Les résultats obtenus sont convaincants avec notamment un couple  $f_T/f_{max}$  égal à 255/315GHz pour un dispositif de dimensions  $0.17 \times 0.53 \mu m^2$ . Les tensions de claquage  $BV_{CEO}$  et  $BV_{CBO}$  s'élèvent respectivement à 1.8V et 5.6V.

## IV.3.4. Résultats de simulations

Des simulations on été réalisées sur ce module collecteur afin de visualiser les profils de dopants ainsi que d'évaluer les performances fréquentielles que l'on peut théoriquement atteindre avec cette structure. Les paramètres variables de l'étude sont la dose d'arsenic implantée, l'énergie associée à cette implantation et l'épaisseur de l'épitaxie sélective de silicium.

#### IV.3.4.A. Profils de dopants dans le collecteur

Des profils d'arsenic dans le collecteur ont été simulés pour différentes doses et énergies d'implantation. Les résultats sont représentés sur la figure IV.39. Le principal objectif est d'évaluer l'importance de la remontée des dopants dans le collecteur epitaxié. La mesure de ce phénomène doit être prise en compte dans le choix de l'épaisseur de la couche de silicium à déposer. Les profils simulés montrent une remontée de dopants très faible de l'ordre de seulement quelques nanomètres, la concentration d'arsenic dans cette région restant inférieure à 10<sup>18</sup> cm<sup>-3</sup> pour l'ensemble des conditions envisagées.

Les concentrations maximales atteintes sont logiquement dépendantes de la dose implantée et la valeur remarquable de  $2.10^{19}$  cm<sup>-3</sup> est atteinte pour une dose d'arsenic égale à  $10^{15}$  cm<sup>-2</sup>. A titre de comparaison, cette valeur est quatre fois plus élevée que la concentration maximale de la couche enterrée d'un collecteur conventionnel.

La modification de l'énergie d'implantation permet de régler la profondeur du pic d'arsenic par rapport à la surface du substrat. Un compromis devra être trouvé entre dose et énergie d'implantation afin de minimiser  $R_C$  tout en limitant la capacité  $C_{BC}$ .



figure IV.39 : Profils d'arsenic simulés pour différentes doses et énergies d'implantation

## IV.3.4.B. Fréquences de coupure $f_T$ et $f_{max}$

Afin de choisir au mieux les conditions d'implantation du collecteur et l'épaisseur de l'épitaxie sélective pour les premiers dispositifs fabriqués, les fréquences de coupure  $f_T$  et  $f_{max}$  du TBH ont également fait l'objet de simulations poussées. L'ensemble des couples  $f_T/f_{max}$  obtenus sont résumés sur la figure IV.40. La base utilisée est la même que celle du TBH

rapide faible-coût étudié dans le chapitre III. L'épaisseur du film SiGe est de 20nm associé profil de germanium 20-30%, et l'épaisseur du Si-cap est de 18nm.



figure IV.40 : Couples f<sub>T</sub>/f<sub>max</sub> simulés pour différentes conditions de fabrication du collecteur

Nous constatons que d'excellentes performances fréquentielles peuvent être atteintes avec cette architecture de collecteur. Des  $f_T$  jusqu'à 300GHz et des  $f_{max}$  proches de 270GHz sont notamment démontrées. Les valeurs maximales des fréquences de coupure obtenues pour quatre épaisseurs d'épitaxie de collecteur sont résumées dans le Tableau IV-11.

	Epaisseur épitaxie collecteur				
	40nm 60nm 80nm 100				
<i>f</i> <sub>7</sub> [GHz]	296	244	200	156	
f <sub>max</sub> [GHz]	266	261	254	243	

Tableau IV-11 : Valeurs maximales de  $f_T$  et  $f_{max}$  pour différentes épaisseurs d'épitaxie du collecteur

La fréquence de transition augmente fortement de 156GHz à 296GHz lorsque l'épaisseur du collecteur épitaxié diminue de 100nm à 40nm. Cette amélioration s'explique par la réduction des retards  $\tau_{C}$  et  $\tau_{BC}$ .

Concernant la fréquence maximale d'oscillation, nous observons une amélioration moins significative qui semble saturer lorsque l'épaisseur de la couche épitaxiée diminue. Il est important de noter que les valeurs de  $f_T$  relevées dans ce tableau correspondent aux conditions d'implantation les plus agressives (forte dose et faible énergie). En revanche, pour une épaisseur d'épitaxie collecteur faible, une implantation à forte dose et peu profonde pénalise

significativement  $f_{max}$ . En effet, comme nous pouvons le constater sur la figure IV.41, le maximum de  $f_{max}$  pour une épaisseur et une dose fixée ne correspond pas forcément à la plus faible énergie d'implantation.



figure IV.41 : Evolution de  $f_{max}$  en fonction de l'énergie d'implantation du collecteur (épitaxie=40nm)

Pour les plus faibles doses étudiées, la fréquence maximale d'oscillation atteint son maximum lorsque l'énergie d'implantation est de l'ordre de 90keV. Néanmoins, lorsque la dose implantée augmente, le maximum de  $f_{max}$  est obtenu pour une énergie plus élevée (120keV). Ce phénomène est du à une augmentation significative de la capacité base-collecteur C<sub>BC</sub> lorsque les espèces dopantes du collecteur sont très proches de la base. L'augmentation de  $f_T$  passe par l'utilisation d'une épitaxie de collecteur peu épaisse et d'une implantation forte dose mais il faudra choisir une énergie d'implantation assez élevée afin de ne pas dégrader  $f_{max}$ .

## IV.3.5. Caractérisation physique des dispositifs

## IV.3.5.A. Observation par microscopie électronique

La figure IV.42 présente deux coupes MET avec des grandissements différents du premier dispositif fabriqué avec un collecteur réalisé par épitaxie sélective. L'architecture est parfaitement symétrique et l'ajout du module collecteur sélectif ne semble pas avoir perturbé la suite du procédé de fabrication. Ces premiers dispositifs ont été réalisés avec une base SiGe:C d'épaisseur 20nm associé à un Si-cap de 18nm. Le contraste des images permet de distinguer clairement le film SiGe du silicium pur.



figure IV.42 : Coupes MET en champ sombre du TBH avec le module collecteur sélectif

Ces observations dévoilent cependant une mauvaise uniformité du dépôt sélectif avec un profil en « U ». Si l'on effectue des mesures à partir de la surface du substrat, il existe en effet un facteur 2 entre l'épaisseur aux extrémités de la cavité et celle relevée au centre de la fenêtre. Des expériences complémentaires ont permis de mieux comprendre la nature de ce phénomène. Le recuit thermique utilisé pour retirer toute impureté de la surface de silicium avant le dépôt sélectif est à l'origine d'un phénomène de migration d'atomes du substrat du centre vers le bord de la fenêtre. Le dépôt sélectif va ensuite épouser la forme concave de la surface sur laquelle il va croître. Malgré le profil en « U » du collecteur sélectif visible sur les images, l'épaisseur du film est donc bien identique sur toute la largeur de la cavité.

La figure IV.43 présente des coupes MET de deux dispositifs comportant des règles de dessin légèrement différentes. En effet, afin d'optimiser les performances, nous avons essayé d'optimiser la structure en réduisant notamment la largeur de la fenêtre du collecteur sélectif. La composante extrinsèque de la capacité base-collecteur  $C_{BC}$  sera alors réduite.



figure IV.43 : Coupes MET de deux TBH avec des règles de dessin différentes

L'image de gauche montre un TBH avec une distance entre le bord de la fenêtre émetteur et le bord de la fenêtre collecteur égale à  $0.2\mu$ m. Cette distance est ramenée à seulement  $0.1\mu$ m pour le dispositif de droite.

Il est important de préciser que ces derniers dispositifs ont été fabriqués en suivant le procédé de fabrication à budget thermique réduit pour le système émetteur-base (avec recuit final 1000°C). Ceci explique la différence d'épaisseur de la base par rapport à la figure IV.42.

#### IV.3.5.B. Analyse SIMS

Des analyses SIMS ont été réalisées sur ces TBH afin d'observer le profil d'arsenic dans le collecteur. Ces mesures sont également nécessaires dans le but d'estimer la remontée des dopants à l'intérieur du film épitaxié et de confirmer les résultats de simulation. La figure IV.44 compare les profils d'arsenic d'un module collecteur sélectif et de la couche enterrée d'un collecteur conventionnel. Notons que pour le profil présenté, l'implantation du collecteur a été réalisée avec une dose de  $1.5^{E}15$ cm<sup>-2</sup> et une énergie égale à 120keV.



figure IV.44 : Profils SIMS des modules de collecteur sélectif et conventionnel

Le module collecteur étant réalisé après les tranchées peu profondes (STI), la diffusion de l'arsenic est très limitée. Le maximum de concentration est deux fois plus élevé que la couche enterrée  $(10^{20} \text{ cm}^{-3} \text{ contre } 5.10^{19} \text{ cm}^{-3})$ . De plus, le pic d'arsenic possède une largeur de seulement  $0.3\mu\text{m}$  comparé à  $1.3\mu\text{m}$  pour le collecteur conventionnel. Ce profil de concentration élevée et aux flancs très abrupts confirme les résultats de simulation et permettra d'obtenir des valeurs de résistance  $R_C$  très faibles.

## **IV.3.6.** Résultats statiques

#### IV.3.6.A. Etude des paramètres de la jonction base-collecteur

Afin de mieux comprendre les avantages du module collecteur avec épitaxie sélective, nous avons étudié en détail les paramètres du dispositif liés à la jonction base-collecteur. Pour cela, nous avons fabriqués des TBH avec différentes conditions d'implantation (doses de  $5^{E}14cm^{-2}$  à  $1.5^{E}15cm^{-2}$ ) et plusieurs épaisseurs d'épitaxie sélective (40nm à 60nm). La figure IV.45 présente l'évolution de la tension de claquage de la jonction BV<sub>CBO</sub> et de la capacité C<sub>BC</sub> en fonction de l'épaisseur du film épitaxié.



figure IV.45 : Influence de l'épaisseur d'épitaxie collecteur sur  $BV_{CBO}$  et  $C_{BC}$ 

Une augmentation de cette épaisseur provoque une forte diminution de  $C_{BC}$  qui s'explique par l'augmentation de la distance entre le bore de la base et le pic d'arsenic du collecteur implanté. La capacité  $C_{BC}$  chute de 23% lorsque l'épaisseur du film de silicium épitaxié augmente de 40nm à 60nm. Parallèlement, la tension de claquage de la jonction  $BV_{CBO}$ augmente de 4.7V à 5.6V. Grâce à cette architecture, nous disposons d'un moyen efficace pour régler la distance entre les espèces dopantes de la base et du collecteur, nous pouvons ainsi ajuster  $BV_{CBO}$  à notre convenance.



figure IV.46 : Influence de la dose implantée dans le collecteur sur  $R_{C}^{*}$  et  $BV_{CBO}$ 

L'influence de la dose implantée dans le collecteur sur la résistance  $R_C$  et sur  $BV_{CBO}$  a également été étudiée, les résultats sont présentés sur la figure IV.46 ci-dessus.

Notons que la valeur relevée  $R_C^*$  correspond en réalité à l'addition des résistances séries de collecteur et d'émetteur  $R_E+R_C$ . Cependant, le système émetteur-base étant identique sur les dispositifs étudiés ici, nous considérons la variation de  $R_E+R_C$  exclusivement due à la variation de la résistance de collecteur.

L'augmentation de la dose implantée dans le collecteur entraîne une amélioration significative de  $R_C^*$ . Celle-ci diminue de 28% lorsque la dose d'arsenic est triplée. Cette évolution a été tracée pour deux épaisseurs d'épitaxie de collecteur différentes (40nm et 50nm) et nous constatons que ce paramètre n'a aucune influence sur la résistance du collecteur. De plus, l'augmentation de la dose implantée ne dégrade quasiment pas la tension de claquage de la jonction  $BV_{CBO}$ . Ce résultat est très important car il montre que  $R_C$  et  $BV_{CBO}$  peuvent être régler indépendamment, respectivement par la dose implantée et l'épaisseur de l'épitaxie sélective. Cette architecture de collecteur permet donc un contrôle parfait de la jonction.

## IV.3.6.B. Caractéristiques statiques

La figure IV.47 présente l'évolution des courants  $I_B$  et  $I_C$  ainsi que du gain en courant  $\beta$  en fonction de la polarisation  $V_{BE}$ . Ce composant possède le même système émetteur-base que le TBH faible budget thermique avec le recuit final de 1000°C étudié précédemment. Une base d'épaisseur 15nm avec un profil de germanium en deux marches 10-25% a été déposée, le tout associé à un Si-cap de 5nm. Un émetteur fortement dopé avec du phosphore complète la structure.



figure IV.47 : Courbes de Gummel et gain  $\beta$  pour un TBH avec collecteur sélectif ( $A_E = 5 \times 0.13 \times 1.4 \mu m^2$ )

Les caractéristiques montrent un dispositif parfaitement fonctionnel. Le gain en courant atteint une valeur maximale de 1700 pour une polarisation voisine de 0.7V. Le réseau de caractéristiques de sortie mesuré sur le même composant est présenté sur la figure IV.48.



figure IV.48 : Caractéristiques de sortie pour un TBH avec collecteur sélectif ( $A_E = 5 \times 0.13 \times 1.4 \mu m^2$ )

L'évolution d'I<sub>C</sub> en fonction de V<sub>CE</sub> a été tracée pour des courants de base compris entre 0 et 10  $\mu$ A par intervalle de 1 $\mu$ A. Les conditions d'implantation du collecteur sont égales à  $1.5^{E}15$ cm<sup>-2</sup>/120keV et l'épaisseur de l'épitaxie sélective est de l'ordre de 40nm.

Ce graphe met en évidence les tensions d'Early directes supérieures à 100V mesurées sur ces dispositifs. De plus, l'apparition du phénomène d'avalanche sur les caractéristiques montre que la tension de claquage  $BV_{CEO}$  se situe aux alentours de 1.6V. Enfin, la pente à l'origine des courbes très forte est synonyme d'une résistance de collecteur  $R_C$  faible.

# **IV.3.7.** Performances dynamiques

## IV.3.7.A. Influence des paramètres du collecteur

Les fréquences de coupure  $f_T$  et  $f_{max}$  des dispositifs ont été extraites à partir des mesures de paramètres S jusqu'à 110GHz. Nous présentons sur la figure IV.49 l'évolution de la fréquence de transition en fonction de la densité de courant J<sub>C</sub> pour quatre dispositifs réalisés avec des paramètres de collecteur différents.



figure IV.49 : Influence des paramètres du collecteur sur la fréquence de transition des TBH  $(A_E=5\times0.13\times1.4\mu m^2)$ 

Des valeurs de  $f_T$  jusqu'à 310GHz sont démontrées pour le réglage de collecteur le plus offensif, c'est-à-dire pour une forte dose implantée  $(1.5^{E}15 \text{cm}^{-2})$  et pour une épitaxie collecteur peu épaisse (40nm). La fréquence de transition augmente logiquement lorsque le dopage du collecteur augmente ou que l'épaisseur du film épitaxié diminue, ce qui s'explique par une réduction des temps de transit  $\tau_{BC}$  et  $\tau_{C}$ . Notons que ces résultats concernent des dispositifs avec une base fine (SiGe:C 15nm + Si-cap 5nm) associé à un émetteur dopé phosphore.
Epi sélective	40nm	40nm	50nm	50nm
Dose implantée	10 <sup>15</sup> cm <sup>-2</sup>	1,5.10 <sup>15</sup> cm <sup>-2</sup>	10 <sup>15</sup> cm <sup>-2</sup>	1,5.10 <sup>15</sup> cm <sup>-2</sup>
f <sub>T</sub> [GHz]	285	310	275	295
f <sub>max</sub> [GHz]	230	180	255	220
BV <sub>CEO</sub> [V]	1.50	1.47	1.56	1.53
BV <sub>CBO</sub> [V]	4.9	4.8	5.6	5.4

Tableau IV-12 : Paramètres des TBH avec collecteur sélectif ( $A_E = 5 \times 0.13 \times 1.4 \mu m^2$ )

Les principaux paramètres des quatre dispositifs étudiés sont présentés dans le Tableau IV-12 ci-dessus. Ces résultats montrent un intervalle de compromis  $f_T/f_{max}$  de 275/255GHz à 310/180GHz. Ces valeurs varient en fonction des paramètres intrinsèques du collecteur utilisé. La dépendance de la tension de claquage BV<sub>CBO</sub> en fonction de l'épaisseur de l'épaisseur de silicium et son indépendance vis-à-vis de la dose implantée sont confirmées.

Des fréquences de transition à l'état de l'art (>300GHz) sont donc atteintes avec ce module de collecteur. Cependant, la fréquence maximale d'oscillation  $f_{max}$  se dégrade fortement lorsque le dopage de collecteur augmente ou que l'épaisseur du film épitaxié diminue. Cette dégradation provient d'une augmentation significative de la capacité base-collecteur C<sub>BC</sub>. Sa composante extrinsèque peut être réduite en optimisant les règles de dessin du dispositif, c'est ce que nous allons voir dans le paragraphe suivant.

## IV.3.7.B. Optimisation des règles de dessin du dipositif

## IV.3.7.B.a. Réduction des dimensions de la fenêtre du collecteur

La réduction de la surface de la fenêtre du collecteur épitaxié va entraîner la diminution de la partie extrinsèque de la capacité base-collecteur  $C_{BC}$ . En observant les coupes MET présentées figure IV.43, on comprend que la surface de recouvrement entre l'épitaxie sélective et la base extrinsèque dopé bore joue un rôle important dans la valeur totale de  $C_{BC}$ .

Une attention particulière a donc été apportée à la réalisation de nouveaux dessins de masques avec des dimensions latérales optimisées. La figure IV.50 montre l'évolution de  $C_{BC}$  en fonction de la largeur de la fenêtre de collecteur pour un dispositif avec des conditions d'implantation de collecteur  $1.5^{E}15$ cm<sup>-2</sup>/120keV.



figure IV.50 : Evolution de  $C_{BC}$  en fonction de la largeur de la fenêtre du collecteur ( $A_E=3\times0.13\times1.4\mu m^2$ )

Ces mesures confirment nos attentes avec une diminution spectaculaire de la capacité basecollecteur de 25fF à 8fF lorsque la largeur de la fenêtre du collecteur épitaxié est réduite de 0.9µm à 0.5µm. Ces dispositifs conçus avec des règles de dessin optimisées ont fait l'objet de mesures dynamiques afin de quantifier l'amélioration en terme de fréquences de coupure. Les caractéristiques dynamiques du meilleur composant réalisé sont présentées figure IV.51.



figure IV.51 : Caractéristiques dynamiques d'un TBH avec une largeur de fenêtre de collecteur réduite

Les fréquences de coupure  $f_T$  et  $f_{max}$  atteignent respectivement les valeurs remarquables de 350GHz et 230GHz pour une densité de courant voisine de 15mA/µm<sup>2</sup>. Une augmentation de  $f_T$  de 40GHz et de  $f_{max}$  de 50GHz est donc démontrée en réduisant la largeur de la fenêtre du

	Valeur	Unité
f <sub>T</sub>	350	GHz
f <sub>max</sub>	230	GHz
Gain β	3500	-
$BV_{CEO}$	1.5	V
$BV_{CBO}$	5.1	V
V <sub>AF</sub>	50	V

collecteur épitaxié. Ces résultats mettent à nouveau en évidence l'importance de minimiser les éléments parasites dans le but d'améliorer les performances fréquentielles d'un TBH.

Tableau IV-13 : Paramètres d'un TBH avec collecteur sélectif et largeur de fenêtre de collecteur réduite

Les principaux paramètres du dispositif sont résumés dans la Tableau IV-13 où un fort gain en courant égal à 3500 est démontré. Les tensions de claquage du dispositif sont respectivement égales à 1.5V et 5.1V pour  $BV_{CEO}$  et  $BV_{CBO}$ . La tension d'Early directe de 50V témoigne d'une bonne stabilité du courant de collecteur.

# IV.3.7.B.b. Etude d'un nouveau dessin de masques

Toujours dans le but de minimiser les capacités parasites, nous avons développé un nouveau dessin de masques. Dans l'étude des règles de dessin du TBH faible-coût présenté chapitre III, nous avons vu que la réduction du nombre de cellules permettait de diminuer le périmètre de l'émetteur et réduisait donc les effets parasites qui y sont directement liés, notamment les composantes extrinsèques des capacités  $C_{BE}$  et  $C_{BC}$ . Cependant, dans le cas de notre structure cellulaire  $C_B E^B C$ , la réduction du nombre de fragments d'émetteur provoque également l'augmentation de la résistance de base due à la grande distance entre les contacts de base. Une solution permet tout de même de réaliser un émetteur unique en conservant une distance raisonnable entre les contacts de base, celle-ci est présentée sur la figure IV.52.



figure IV.52 : Dessin de masques des structures CBEBC et en créneaux

La fenêtre émetteur est unique, les contacts de base sont situés aux extrémités et des contacts intermédiaires sont disposés le long de la structure sur des oreilles de polybase. De cette manière, les contacts de collecteur restent proches du cœur du TBH et les contacts de base ne sont trop éloignés les uns des autres.

Ce dessin de masques a été utilisé pour réaliser de nouveaux dispositifs avec les mêmes conditions de fabrication que les TBH précédents. Les paramètres statiques et dynamiques ont été étudiés afin d'évaluer les avantages et les inconvénients de ce nouveau dessin de masques par rapport à la structure de référence  $C_B E^B C$ . Les principaux résultats sont résumés dans le Tableau IV-14.

-		
	Structure C <sub>B</sub> E <sup>B</sup> C	Structure "créneaux"
	$A_{E}=3 \times 0.13 \times 1.4 \mu m^{2}$	A <sub>E</sub> =0.13×4.2µm²
<i>f</i> <sub>7</sub> [GHz]	330	335
f <sub>max</sub> [GHz]	225	215
$C_{BE}$ [fF]	15	12.9
C <sub>BC</sub> [fF]	12.1	10.7
R <sub>B</sub> [Ω]	60	74

Tableau IV-14 : Comparaison des performances de deux TBH avec des structures différentes (largeur de la fenêtre collecteur égale à 0.6μm)

Les fréquences de coupure  $f_T$  et  $f_{max}$  extraites sur les deux structures sont très proches. On note tout de même une légère augmentation de la fréquence de transition qui semble être due à l'amélioration significative des capacités  $C_{BE}$  (-14%) et  $C_{BC}$  (-20%). Cependant, la résistance de base est plus élevée avec ce nouveau dessin de masques (+23%). En effet, dans le but de réduire la distance  $L_{EC}$ , la surface du polybase a été trop réduite par rapport à la structure  $C_B E^B C$ . Cette dégradation de  $R_B$  est à l'origine de la diminution de la fréquence maximale d'oscillation de 225 à 215GHz.

Cette nouvelle structure de TBH en créneaux a donc montrée son efficacité en matière de diminution des capacités parasites, mais des améliorations sont nécessaires afin de réduire la résistance de base qui dégrade  $f_{max}$ . Une solution peut être d'élargir la base extrinsèque autour de la fenêtre afin d'augmenter la surface de polybase siliciurée. Cette opération se fera au dépend de la distance  $L_{EC}$  car il faudra éloigner les contacts de collecteur de l'émetteur. Une fois de plus, nous devrons trouver un compromis entre les paramètres du TBH qui influent directement sur les caractéristiques statiques et dynamiques des composants.

## IV.3.8. Conclusion et perspectives d'amélioration de la structure

Des performances à l'état de l'art ont été obtenues grâce au développement d'un module de collecteur avec épitaxie sélective. Ces travaux ont permis d'améliorer le contrôle des dopants à la jonction base-collecteur, de faibles résistances de collecteur ont pu être atteintes sans dégrader la tenue en tension de la jonction. Des fréquences de transition jusqu'à 350GHz ont été démontrées en optimisant la structure et les conditions de fabrication.

Cependant, des améliorations peuvent être apportées à ce dispositif afin d'augmenter encore ses performances. Au niveau matériau, l'uniformité du dépôt sélectif du collecteur peut faire l'objet d'optimisation. En effet, l'épaisseur de cette couche est primordiale dans le réglage du dispositif, cette opération doit donc être parfaitement maîtrisée. Des expériences récentes ont montrées qu'un recuit avant épitaxie à plus basse température permettait d'obtenir une meilleure uniformité du dépôt et donc un meilleur contrôle de l'épaisseur.

L'optimisation du dessin de masques est également inévitable pour l'amélioration des performances du TBH. Comme nous l'avons évoqué plusieurs fois dans ce chapitre, les fréquences de fonctionnement atteintes par les TBH haute-vitesse sont tellement élevées que les éléments parasites ont une influence primordiale. Afin de réduire les parties extrinsèque et intrinsèque de  $C_{BC}$ , la réduction de la surface du collecteur intrinsèque est nécessaire. De nouvelles architectures peuvent alors être développées avec une largeur de collecteur identique à la largeur de la base intrinsèque comme dans [Donkers07] ou même inférieure à celle-ci. Dans ce contexte, nous avons imaginé une nouvelle architecture qui fait l'objet d'un brevet actuellement en cours de dépôt [Chevalier07b].

La solution proposée permet un auto-alignement complet entre le collecteur, la base et l'émetteur du transistor grâce à l'utilisation de deux épitaxies sélectives du collecteur et de la base. La fabrication commence par la formation du collecteur. Après la réalisation de l'isolation par tranchées peu profondes (STI) permettant d'isoler le dispositif de son environnement, une implantation 'collecteur' est réalisée. Ensuite, un empilement oxyde mince, nitrure mince, oxyde épais, polysilicium P+ (base extrinsèque), oxyde et nitrure est réalisé. La figure IV.53 montre le TBH à ce stade de la fabrication.



figure IV.53 : Premières étapes de fabrication de la solution proposée

On réalise ensuite la photolithographie de la fenêtre émetteur. Puis sont gravées les couches de nitrure, oxyde et polysilicium p+ en s'arrêtant sur l'oxyde épais. On dépose ensuite une couche de nitrure sur toute la plaque (figure IV.54). Cette couche va permettre de réaliser des espaceurs dans la fenêtre émetteur dont le rôle principal est de protéger les flancs du polybase (polysilicium p+) des épitaxies sélectives de collecteur et de base.



figure IV.54 : Réalisation des espaceurs dans la fenêtre émetteur

Après le dépôt de ce nitrure, on grave successivement dans la cavité le nitrure, l'oxyde épais ainsi que le nitrure mince. La gravure s'arrête alors sur l'oxyde mince. Après retrait de l'oxyde mince par voie humide, une épitaxie sélective du collecteur est réalisée (figure IV.55), l'épaisseur de l'oxyde épais déposé devant correspondre à l'épaisseur du collecteur épitaxié. Ce collecteur pourra être non dopé ou dopé in-situ, notamment dans sa partie inférieure afin de permettre un contrôle fin du profil de dopage du collecteur.

			,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,
		Si SEG	

figure IV.55 : Epitaxie sélective du collecteur

On grave ensuite par voie humide le nitrure ayant permis de protéger le polysilicium p+ de l'épitaxie du collecteur. Puis, après un nettoyage HF, l'empilement SiGe/Si de la base est déposé par épitaxie sélective. Là encore, l'épaisseur du polybase est ajustée à l'épaisseur de la base monocristalline. On réalise ensuite les espaceurs internes d'émetteur puis le dépôt du polyémetteur et sa structuration (figure IV.56).



figure IV.56 : Epitaxie sélective de la base et formation de l'émetteur

On retire alors l'oxyde supérieur avant de structurer la base extrinsèque et l'oxyde épais utilisé pour le collecteur épitaxié (figure IV.57). L'enchaînement se poursuit de manière standard par la réalisation des transistors MOS dans le cas d'un procédé BiCMOS, le recuit final d'activation, la siliciuration et la réalisation des interconnexions métalliques (*Back-End*).



figure IV.57 : Fin de la fabrication de l'architecture proposeé

Cette architecture complètement auto-alignée permet de réduire significativement la surface du collecteur intrinsèque. La capacité base-collecteur  $C_{BC}$  qui pénalise la fréquence maximale d'oscillation  $f_{max}$  dans notre structure de TBH avec collecteur sélectif non auto-

aligné, sera ici fortement réduite. Un calcul simple permet de montrer que cette réduction de la surface du collecteur intrinsèque va diviser par un facteur 2 la capacité  $C_{BC}$ . Pour un composant présentant une fréquence de transition  $f_T$  de 350GHz, la fréquence maximale d'oscillation  $f_{max}$  sera alors du même ordre de grandeur (~340GHz en théorie).

# **Conclusion générale**

Le travail de thèse présenté dans ce manuscrit a porté sur le développement et l'étude transistors bipolaires à hétérojonctions Si/SiGe:C pour les technologies BiCMOS millimétriques. Cette thèse réalisée en majeure partie sur le site de Crolles de STMicroelectronics a bénéficié d'une collaboration réussie avec l'Institut d'Electronique, de Microélectronique et de Nanotechnologie (IEMN) de Villeneuve d'Ascq.

L'intérêt du monde de l'électronique pour adresser des applications millimétriques (>30GHz) en technologie silicium n'a cessé de grandir ces dernières années. C'est dans ce contexte que ces travaux de thèse ont débuté avec un double objectif. Le premier était la participation au développement d'une technologie BiCMOS millimétrique par le développement et l'étude de nouvelles architectures de transistors. Les principales applications visées par cette plateforme haute-performance sont les communications optiques jusqu'à 100Gb/s et le radar anticollision pour l'automobile (77GHz).

Nous avons dans un premier temps optimisé et évalué une solution faible-coût pour la réalisation du transistor rapide de la technologie. Cette architecture avec un collecteur tout implanté nécessite seulement 4 niveaux de photolithographie en plus du procédé de fabrication CMOS (il en faut 8 pour réaliser la structure conventionnelle). Les diverses optimisations effectuées à la fois sur les conditions de fabrication et sur le dessin de masques ont permis d'atteindre des performances très proches de l'architecture de référence. Un couple  $f_T/f_{max}$  égal à 260/255GHz a notamment été démontré, ce qui constitue un record pour un TBH fabriqué avec si peu de masques additionnels. Nous avons également pu mettre en évidence les limitations de l'architecture de collecteur utilisée. En effet, alors que la fréquence de transition  $f_T$  atteinte est identique à celle obtenue avec la structure conventionnelle, la fréquence maximale d'oscillation est limitée par une capacité base-collecteur C<sub>BC</sub> trop élevée. Malgré les excellents résultats obtenus, ce dispositif faible-coût n'a pas été retenu pour la technologie BiCMOS9MW à cause de cette limitation en  $f_{max}$ . Cependant, cette étude aura permis le développement d'un TBH avec collecteur tout implanté, les connaissances et l'expertise acquises pourront être utilisées pour le développement de technologies BiCMOS sur substrat massif ou SOI visant à adresser des applications différentes.

La seconde étude menée dans le cadre du développement de la technologie BiCMOS9MW concerne l'intégration d'un TBH haute-tension. L'objectif était de fabriquer un dispositif avec une tenue en tension élevée ( $BV_{CEO}>3V$ ) et dont le procédé de fabrication est parfaitement compatible avec les dispositifs rapides de la technologie millimétrique. Ces composants, très demandés par les clients, présentent un grand intérêt lors de la conception des circuits. Une contrainte de coût s'ajoute aux difficultés d'intégration, le nombre d'étapes additionnelles pour la fabrication du dispositif devant rester faible. Nous avons donc proposé une architecture de collecteur utilisant l'implantation NISO des transistors MOS ainsi qu'une implantation de phosphore spécifique. Des caractéristiques statiques et dynamiques très intéressantes ont été obtenues sur les dispositifs fabriqués. Des tensions de claquage  $BV_{CEO}$  jusqu'à 5.1V et  $BV_{CBO}$  jusqu'à 17.4V ont été atteintes tout en conservant des performances dynamiques intéressantes. Des fréquences maximales d'oscillation très élevées ont notamment permis d'atteindre des produits  $f_{max}$ .BV<sub>CBO</sub> autour de 2700GHz.V. Ce dispositif haute-tension est en cours d'intégration dans la technologie BiCMOS9MW.

Le deuxième volet plus amont de ce travail de thèse concerne l'étude de nouvelles solutions technologiques afin d'améliorer la fréquence de transition  $f_T$  des TBH Si/SiGe:C. Les applications au-delà de 100GHz présentent en effet un grand intérêt notamment pour l'imagerie dans les domaines du médical et de la sécurité. Afin d'adresser ces nouvelles applications en technologie silicium, il est nécessaire de disposer de TBH toujours plus performants. A titre d'exemple, la réalisation d'un circuit fonctionnant à une fréquence supérieure à 100GHz nécessite l'utilisation de transistors avec des fréquences de coupure supérieures à 300GHz.

La première solution proposée concerne la réduction du budget thermique vu par le dispositif durant sa fabrication. L'idée est réduire la diffusion des espèces dopantes dans la base et l'émetteur afin de conserver des profils abrupts et diminuer les retards dans la structure. De nombreuses modifications ont été apportées au procédé de fabrication conventionnel afin d'optimiser le contrôle des dopants à la jonction émetteur-base. L'influence de la température du recuit final d'activation sur les paramètres statiques et dynamiques des TBH a notamment été étudiée. Les diverses optimisations réalisées sur le profil de base et le dessin de masques ont permis d'atteindre des fréquences de transition  $f_T$  record. Nous avons notamment fabriqué le premier transistor en technologie silicium présentant une fréquence de transition supérieure à 400GHz. Malgré certaines contraintes,

l'intégration de ce dispositif dans une technologie BiCMOS est tout à fait possible à partir du nœud 45nm (recuit final à 1000°C).

Cependant, des problèmes liés à la baisse du budget thermique ont été rencontrés durant cette étude. L'activation insuffisante des espèces dopantes conduit notamment à de fortes valeurs de résistances qui pénalisent la fréquence maximale d'oscillation  $f_{max}$ . Une meilleure maitrise du compromis activation/diffusion est donc nécessaire si l'on veut encore améliorer les performances atteintes par ce dispositif. L'introduction de recuits laser, des progrès au niveau des matériaux ainsi que la réduction des dimensions latérales des composants doivent pouvoir permettre de réduire les éléments résistifs et capacitifs et ainsi d'atteindre des couples  $f_T/f_{max}$  toujours plus élevés.

La seconde étude consacrée à l'amélioration de la fréquence de transition des TBH Si/SiGe:C a conduit au développement d'un nouveau module de collecteur. L'étude précédente consacrée au développement d'un procédé de fabrication faible budget thermique a permis l'amélioration du contrôle des dopants à la jonction émetteur-base. Ce procédé ne permet cependant pas d'améliorer significativement la maitrise du profil de collecteur. Un nouveau module de collecteur a donc été développé dont l'objectif est de mieux contrôler les dopants à la jonction base-collecteur. Une épitaxie sélective non dopée a notamment été utilisée afin de réduire la résistance de collecteur R<sub>C</sub> sans dégrader la tension de claquage de la jonction BV<sub>CBO</sub>. Après optimisation de la structure et des conditions de fabrication, des fréquences de transition à l'état de l'art ont été atteintes ( $f_T$ =350GHz).

Cette architecture est très efficace pour la maitrise des dopants à la jonction base-collecteur mais la réduction de la surface du collecteur intrinsèque est inévitable pour diminuer la capacité base-collecteur et ainsi améliorer la fréquence maximale d'oscillation. Dans ce contexte, une proposition de brevet a été déposée durant ces travaux de thèse [Chevalier07b]. Celle-ci présente une architecture de TBH entièrement auto-alignée (collecteur, base et émetteur) permettant de limiter significativement les éléments parasites comme la résistance de base et la capacité base-collecteur.

L'ensemble des résultats présentés dans ce manuscrit montrent que les objectifs définis en début de thèse ont été largement atteints. Une partie de ces travaux a contribué au développement de la technologie BiCMOS9MW à STMicroelectronics, tandis que les résultats record ou à l'état de l'art obtenus sur les développements plus amont sont utilisés dans le cadre du projet européen « DotFive » (0.5THz) [http://www.dotfive.eu/].

# **Références bibliographiques**

[Abdul-Rahim02]	Abdul-Rahim, A.I., Marsh, C.D., Ashburn, P., Booker, G., «Low temperature in-situ phosphorus doped single-crystal silicon emitters for application in SiGe HBTs », IEEE International Conference on Semiconductor Electronics 2002, Page(s): 226 - 229
[Ahlgren01]	Ahlgren D., Jagannathan B., Meghelli M., Chan K., Rieh JS., Schonenberg K., Subbanna S., Freeman G., «U.S. patent application, numéro de série : 6-492-238 B1, enregistré le 22 juin 2001 », 2001.
[Ashburn03]	Ashburn P., « <b>SiGe Heterojunction Bipolar Transistors</b> », John Wiley and Sons, 2003
[Ashburn88]	Ashburn P., « <b>Design and Realization of Bipolar Transistors</b> », John Wiley and Sons, 1988
[Ashburn94]	Ashburn, P., Nouailhat, A., Hashim, D.R., Parker, G.J., Mouis, M., Robbins D.J., « <b>Temperature dependence of the current gain of</b> <b>Si/Si<sub>1-x</sub>Ge<sub>x</sub></b> heterojonction and <b>Si</b> homojunction bipolar transistors », Proceedings of ESSDERC 1994, Page(s): 477 - 480
[Avenier06]	Avenier, G., Schwartzmann, T., Chevalier, P., Vandelle, B., Rubaldo, L., Dutartre, D., Boissonnet, L., Saguin, F., Pantel, R., Fregonese, S., Maneux, C., Zimmer, T., Chantre, A., « A self-aligned vertical HBT for thin SOI SiGeC BiCMOS », Proceedings of BCTM 2005, Page(s): 128 - 131
[Avenier08]	Avenier, G., Chevalier, P., Troillard, G., Vandelle, B., Brossard, F., Depoyan, L., Buczko, M., Boret, S., Montusclat, S., Margain, A., Pruvost, S., Nicolson, S.T., Yau, K.H.K., Gloria, D., Dutartre, D., Voinigescu, S.P., Chantre, A., « <b>0.13µ m SiGe BiCMOS Technology</b> <b>for mm-Wave Applications</b> », accepted to BCTM 2008
[Barbalat06]	Barbalat, B., Schwartzmann, T., Chevalier, P., Vandelle, B., Rubaldo, L., Saguin, F., Zerounian, N., Aniel, F., Chantre, A., « <b>Carbon effet on neutral base recombination in high speed SiGeC HBTs</b> », Technical Digest of IEDM 2006, Page(s): 238 - 239
[Bardeen48]	Bardeen, J., Brattain, W.H., « <b>The transistor, a semiconductor triode</b> », Physical Review, 74, 230, 1948
[Baudry01]	Baudry, H., Martinet, B., Fellous, C., Kermarrec, O., Campidelli, Y., Laurens, M., Marty, M., Mourier, J., Troillard, G., Monroy, A., Dutartre, D., Bensahel, D., Vincent, G., Chantre, A., « <b>High</b> <b>performance 0.25µ m SiGe and SiGe:C HBTs using non selective</b> <b>epitaxy</b> », Proceedings of BCTM 2001, Page(s) : 52 - 55

- [Baudry03] Baudry, H., Szelag, B., Deleglise, F., Laurens, M., Mourier, J., Saguin, F., Troillard, G., Chantre, A., Monroy, A., « BiCMOS7RF: a highlymanufacturable 0.25-μm BiCMOS RF-applications-dedicated technology using non selective SiGe:C epitaxy », Proceedings of BCTM 2003, Page(s): 207 - 210
- [Böck04a]
   Bock, J., Schafer, H., Aufinger, K., Stengl, R., Boguth, S., Schreiter, R., Rest, M., Knapp, H., Wurzer, M., Perndl, W., Bottner, T., Meister, T.F., « SiGe bipolar technology for automotive radar applications », Proceedings of BCTM 2004, Page(s): 84 - 87
- [Böck04b] Bock, J., Schafer, H., Knapp, H., Aufinger, K., Wurzer, M., Boguth, S., Bottner, T., Stengl, R., Perndl, W., Meister, T.F., « **3.3 ps SiGe bipolar technology** », Technical Digest of IEDM 2004, Page(s): 255 - 258
- [Boissonnet06] Boissonnet, L., Judong, F., Vandelle, B., Rubaldo, L., Bouillon, P., Dutartre, D., Perrotin, A., Avenier, G., Chevalier, P., Chantre, A., Rauber, B., «A 0.13µm thin SOI CMOS technology with low-cost SiGe:C HBTs and complementary high-voltage LDMOS », Proceedings of BCTM 2006 Page(s): 53 - 56
- [Borot06]
   Borot, G., Rubaldo, L., Breil, N., Boussey, J., Mescot, X., Ghibaudo, G., Dutartre, D., « Surface Segregation and Electrical Studies of Heavily Arsenic and Phosphorus in situ Doped Epi and Poly Silicon », International SiGe Technology and Device Meeting, 2006, Page(s): 280 281
- [Borot07] Borot, S., « **Dépôts Si et SiGe fortement dopés pour transistors bipolaires avancés** », Manuscrit de thèse, IMEP-LAHC, 2007
- [Boucaud94] Boucaud P., Francis C., Julien F. H., Lourtioz J.-M., Bouchier D., Bodnar S., Lambert B., Regolini J. L., «Band-edge and deep level photoluminescence of pseudomorphic Si<sub>1-x-y</sub>Ge<sub>x</sub>C<sub>y</sub> alloys », Applied Physics Letters 64(7), Février 1994, Page(s): 875–877
- [Chantre98] Chantre, A., Marty, M., Regolini, J.L., Mouis, M., de Pontcharra, J., Dutartre, D., Jouan, S., Chaudier, F., Assous, M., Morin, C., Roche, M., « A highly manufacturable 0.35um SiGe HBT technology with 70GHz f<sub>max</sub> », Proceeding of ESSDERC 1998, Page(s): 448 - 451

[Chevalier05] Chevalier, P., Lagarde, D., Avenier, G., Schwartzmann, T., Barbalat, B., Lenoble, D., Bustos, J., Pourchon, F., Saguin, F., Vandelle, B., Rubaldo, L., Chantre, A., « Low-cost self-aligned SiGeC HBT module for high-performance bulk and SOI RFCMOS platforms », Technical Digest of IEDM 2005, Page(s): 963 - 966

[Chevalier06]
 Chevalier, P., Raya, C., Geynet, B., Pourchon, F., Judong, F., Saguin, F., Schwartzmann, T., Pantel, R., Vandelle, B., Rubaldo, L., Avenier, G., Barbalat, B., Chantre, A., « 250-GHz self-aligned Si/SiGeC HBT featuring an all-implanted collector », Proceedings of BCTM 2006, Page(s): 243 - 246

- [Chevalier07a]
   Chevalier, P., Barbalat, B., Laurens, M., Vandelle, B., Rubaldo, L., Geynet, B., Voinigescu, S.P., Dickson, T.O., Zerounian, N., Chouteau, S., Dutartre, D., Monroy, A., Aniel, F., Dambrine, G., Chantre, A., « High-Speed SiGe BiCMOS Technologies: 120-nm Status and End-of-Roadmap Challenges », Topical Meeting on Silicon Monolithic Integrated Circuits in RF Systems (SiRF) 2007, Page(s): 18 23
- [Chevalier07b] Chevalier, P., Chantre, A., Geynet, B., «**Transistors bipolaires à** surface de collecteur réduite », Brevet en cours de dépôt, Dossier interne n° 07-GR1-408, Décembre 2007
- [Choi06]
   Choi, L.J., Kunnen, E., van Huylenbroeck, S., Piontek, A., Sibaja-Hernandez, A., Vleugels, F., Dupont, T., Leray, P., Devriendt, K., Shi, X.P., Loo, R., Vanhaelemeersch, S., Decoutere, S., «A Novel Deep Trench Isolation Featuring Airgaps for a High-Speed 0.13ým SiGe:C BiCMOS Technology », International Symposium on VLSI Technology, Systems, and Applications, 2006
- [Choi07]
   Choi, L.J., Van Huylenbroeck, S., Piontek, A., Sibaja-Hernandez, A., Kunnen, E., Meunier-Beillard, P., van Noort, W.D., Hijzen, E., Decoutere, S., « On the Use of a SiGe Spike in the Emitter to Improve the f<sub>T</sub>xBV<sub>CEO</sub> Product of High-Speed SiGe HBTs », Electron Device Letters, IEEE, Volume 28, Issue 4, April 2007, Page(s): 270 - 272
- [Choi08] Li Jen Choi, Sibaja-Hernandez, A., Venegas, R., Van Huylenbroeck, S., Decoutere, S., « SiGe HBTs With Normal High-Speed Emitter-Up and Reverse Low-Power Collector-Up Operation », Transactions on Electron Devices, IEEE, Volume 55, Issue 1, Jan. 2008, Page(s): 358 -364
- [Comfort90] Comfort, J.H., Patton, G.L., Cressler, J.D., Lee, W., Crabbe, E.F., Meyerson, B.S., Sun, J.Y.-C., Stork, J.M.C., Lu, P.-F., Burghartz, J.N., Warnock, J., Scilla, G., Toh, K.-Y., D'Agostino, M., Stanis, C., Jenkins, K., « Profile leverage in self-aligned epitaxial Si or SiGe base bipolar technology », Technical Digest of IEDM 1990, Page(s): 21 -24
- [Crabbé93] Crabbe, E.F., Meyerson, B.S., Stork, J.M.C., Harame, D.L., « Vertical profile optimization of very high frequency epitaxial Si and SiGebase bipolar transistors », Technical Digest of IEDM 1993 Page(s): 83 - 86
- [DeGraaff95] DeGraaff H.C., Kloosterman W.J., « Modelling of the collector epilayer of a bipolar transistor in the MEXTRAM model », IEEE TED, 42, 492, 1995

- [Deixler05]
   Deixler, P., Letavic, T., Mahatdejkul, T., Bouttement, Y., Brock, R., Tan, P.C., Saikumar, V., Rodriguez, A., Colclaser, R., Kellowan, P., Sun, H., Bell, N., Bower, D., Yao, A., van Langevelde, R., Vanhoucke, T., van Noort, W.D., Hurkx, G.A.M., Crespo, D., Biard, C., Bardy, S., Slotboom, J.W., «QUBiC4plus: a cost-effective BiCMOS manufacturing technology with elite passive enhancements optimized for 'silicon-based' RF-system-in-package environment », Proceedings of BCTM 2005, Page(s): 272 - 275
- [DeMaagt05] De Maagt, P., Bolivar, P. H., Mann, C., «**Terahertz science,** engineering and systems – from space to earth applications », Encyclopedia of RF and Microwave Engineering, Edited by K. Chang, John Wiley & Sons, Inc., 2005, Page(s): 5175 - 5194
- [Donkers03] Donkers, J.J.T.M., Magnee, P.H.C., Huizing, H.G.A., Agarwal, P., Aksen, E., Meunier-Beillard, P., Neuilly, F., Havens, R.J., Vanhoucke, T., «Vertical profile optimisation of a self-aligned SiGeC HBT process with an n-cap emitter », Proceedings of BCTM 2003, Page(s): 111 - 114
- [Donkers04]
   Donkers, J.J.T.M., Vanhoucke, T., Agarwal, P., Hueting, R.J.E., Meunier-Beillard, P., Vijayaraghavan, M.N., Magnee, P.H.C., Verheijen, M.A., de Kort, R., Slotboom, J.W., « Metal emitter SiGe:C HBTs », Technical Digest of IEDM 2004, Page(s): 243 - 246
- [Donkers07] Donkers, J.J.T.M., Kramer, M.C.J.C.M., Van Huylenbroeck, S., Choi, L.J., Meunier-Beillard, P., Sibaja-Hernandez, A., Boccardi, G., van Noort, W., Hurkx, G.A.M., Vanhoucke, T., Vleugels, F., Wmderickx, G., Kunnen, E., Peeters, S., Baute, D., De Vos, B., Vandeweyer, T., Loo, R., Venegas, R., Pijper, R., Voogt, F.C., Decoutere, S., Hijzen, E.A., «A Novel Fully Self-Aligned SiGe:C HBT Architecture Featuring a Single-Step Epitaxial Collector-Base Process », Technical Digest of IEDM 2007, Page(s): 655 658

- [Duschl00] Duschl R., « Physics and Applications of Si/SiGe/Si Resonant Interband Tunneling Diodes », Thin Solid Films, 380, 2000, Page(s): 151 - 153
- [Ebers-Moll54] Ebers, J.J., Moll, J.L., «Large-Signal Behavior of Junction Transistors », Proceedings of the IRE, Volume 42, Issue 12, Dec. 1954 Page(s): 1761 - 1772
- [Esaki58] Esaki L., « **New Phenomenon in Narrow Germanium p-n Junctions** », Phys. Rev., 109, 1958, Page(s): 603 - 604
- [Franck49] Franck F.C., « One-dimensional dislocations: I. static theory, II. misfitting monolayer and oriental overgrowth », Review society proceedings A., Vol. 198, 1949, Page(s): 205 225
- [Geynet07a] Geynet, B., Chevalier, P., Dambrine, G., Danneville, F., Chantre, A., « **Développement et optimisation d'un TBH Si/SiGeC rapide faible coût** », Journées Nationales des Rencontres des Doctorants en Microélectronique 2007
- [Geynet07b] Geynet, B., Chevalier, P., Lepilliet, S., Dambrine, G., Danneville, F., Chantre, A., «**TBH Si/SiGeC faible coût pour applications millimétriques** », Journées Nationales Microondes 2007
- [Geynet08a]
   Geynet, B., Chevalier, P., Chouteau, S., Avenier, G., nSchwartzmann, T., Gloria, D., Dambrine, G., Danneville, F., Chantre, A., « High-Voltage HBTs Compatible with High-Speed SiGe BiCMOS Technology », Topical Meeting on Silicon Monolithic Integrated Circuits in RF Systems 2008. SiRF 2008, Page(s): 210 - 213
- [Geynet08b]
   Geynet, B., Chevalier, P., Brossard, F., Vandelle, B., Schwartzmann, T., Buczko, M., Avenier, G., Dutartre, D., Dambrine, G., Danneville, F., Chantre, A., « A Selective Epitaxy Collector Module for High-Speed Si/SiGe:C HBTs », International SiGe Technology and Device Meeting, 2008, Page(s): 112 - 113
- [Geynet08c] Geynet, B., Chevalier, P., Vandelle, B., Brossard, F., Zerounian. N., Buczko, M., Gloria, D., Aniel, F., Dambrine, G., Danneville, F., Dutartre, D., Chantre, A., «SiGe HBTs Featuring  $f_T$ >400GHz at Room Temperature », Accepted to BCTM 2008
- [Glicksman58] Glicksman, M., « Mobility of Electrons in Germanium-Silicon Alloys », Phys. Rev. 111(1), July 1958, Page(s): 125 - 128
- [Gummel-Poon70] Gummel H.K., Poon H.C., « An integrate charge control model of bipolar transistors », Bell Syst. Tech. Jnl, 49, 827, 1970
- [Haddad01] Haddad S.A.P., «Low-power Adaptative Bipolar Low Noise Amplifier », XVI SBMICRO, Septembre 2001, Page(s): 87 92

- [Harame90]
   Harame, D.L., Stork, J.M.C., Meyerson, B.S., Crabbe, E.F., Patton, G.L., Scilla, G.J., de Fresart, E., Bright, A.A., Stanis, C., Megdanis, A.C., Manny, M.P., Petrillo, E.J., Dimeo, M., McIntosh, R.C., Chan, K.K., «SiGe-base PNP transistors fabricated with n-type UHV/CVD LTE in a 'No Dt' process », Technical Digest of Symposium on VLSI Technology 1990, Page(s): 47 48
- [Harame92]
   Harame, D.L., Crabbe, E.F., Cressler, J.D., Comfort, J.H., Sun, J.Y.-C., Stiffler, S.R., Kobeda, E., Burghartz, J.N., Gilbert, M.M., Malinowski, J.C., Dally, A.J., Ratanaphanyarat, S., Saccamango, M.J., Rausch, W., Cotte, J., Chu, C., Stork, J.M.C., « A high performance epitaxial SiGe base ECL BiCMOS technology », Technical Digest of IEDM 1992, Page(s): 19 - 22
- [Harame94]
  Harame, D.L., Schonenberg, K., Gilbert, M., Nguyen-Ngoc, D., Malinowski, J., Jeng, S.-J., Meyerson, B., Cressler, J.D., Groves, R., Berg, G., Tallman, K., Stein, K., Hueckel, G., Kermarrec, C., Tice, T., Fitzgibbons, G., Walter, K., Colavito, D., Houghton, T., Greco, N., Kebede, T., Cunningham, B., Subbanna, S., Comfort, J.H., Crabbe, E.F., « A 200 mm SiGe-HBT technology for wireless and mixedsignal applications », Technical Digest of IEDM 1994, Page(s): 437 -440
- [Hawkins77] Hawkins R.J., « Limitations of Nielsen's and related noise equations applied to microwave bipolar transistors, and a new expression for the frequency and current dependant noise figure », SSE 1977, vol.20, Page(s): 191 - 196
- [Heinemann02] Heinemann, B., Rucker, H., Barth, R., Bauer, J., Bolze, D., Bugiel, E., Drews, J., Ehwald, K.-E., Grabolla, T., Haak, U., Hoppner, W., Knoll, D., Kruger, D., Kuck, B., Kurps, R., Marschmeyer, M., Richter, H.H., Schley, P., Schmidt, D., Scholz, R., Tillack, B., Winkler, W., Wolnsky, D., Wulf, H.-E., Yamamoto, Y., Zaumseil, P., « Novel collector design for high-speed SiGe:C HBTs », Technical Digest of IEDM 2002, Page(s): 775 778
- [Heinemann03]
  Heinemann, B., Barth, R., Bolze, D., Drews, J., Formanek, P., Fursenko, O., Glante, M., Glowatzki, K., Gregor, A., Haak, U., Hoppner, W., Knoll, D., Kurps, R., Marschmeyer, S., Orlowski, S., Rucker, H., Schley, P., Schmidt, D., Scholz, R., Winkler, W., Yamamoto, Y., « A complementary BiCMOS technology with high speed npn and pnp SiGe:C HBTs », Technical Digest of IEDM 2003, Page(s): 117 120

- [Heinemann04]
   Heinemann, B., Barth, R., Bolze, D., Drews, J., Formanek, P., Grabolla, T., Haak, U., Hoppner, W., Kopke, D.K., Kuck, B., Kurps, R., Marschmeyer, S., Richter, H.H., Rucker, H., Schley, P., Schmidt, D., Winkler, W., Wolansky, D., Wulf, H.E., Yamamoto, Y., «A lowparasitic collector construction for high-speed SiGe:C HBTs », Technical Digest of IEDM 2004, Page(s): 251 - 254
- [Heinemann06]
   Heinemann, B., Barth, R., Knoll, D., Rucker, H., Tillack, B., Winkler, W., «High-Performance BiCMOS Technologies without Epitaxially-Buried Subcollectors and Deep Trenches », International SiGe Technology and Device Meeting, 2006, Page(s): 230 231
- [Huang07]
   Huang, W.M., John, J.P., Braithwaite, S., Kirchgessner, J., Lim, I.S., Morgan, D., Park, Y.B., Shams, S., To, I., Welch, P., Reuter, R., Li, H., Ghazinour, A., Wennekers, P., Yin, Y., «SiGe 77GHz Automotive Radar Technology », International Symposium on Circuits and Systems (ISCAS), 2007, Page(s): 1967 - 1970
- [Huylenbroeck04] Van Huylenbroeck, S., Sibaja-Hernandez, A., Piontek, A., Choi, L.J., Xu, M.W., Ouassif, N., Vleugels, F., Van Wichelen, K., Witters, L., Kunnen, E., Leray, P., Devriendt, K., Shi, X., Loo, R., Decoutere, S., « Lateral and vertical scaling of a QSA HBT for a 0.13 µm 200GHz SiGe:C BiCMOS technology », Proceedings of BCTM 2004, Page(s): 229 232
- [Huylenbroeck06] Van Huylenbroeck, S., Choi, L.J., Sibaja-Hernandez, A., Piontek, A., Linten, D., Dehan, M., Dupuis, O., Carchon, G., Vleugels, F., Kunnen, E., Leray, P., Devriendt, K., Shi, X.P., Loo, R., Hijzen, E., Decoutere, S., « A 205/275GHz f<sub>T</sub>/f<sub>max</sub> Airgap Isolated 0.13 m BiCMOS Technology featuring on-chip High Quality Passives », Proceedings of BCTM 2006, Page(s): 57-60
- [Iyer87] Iyer, S.S., Patton, G.L., Delage, S.S., Tiwari, S., Stork, J.M.C., « Silicon-germanium base heterojunction bipolar transistors by molecular beam epitaxy », Technical Digest of IEDM 1987, Page(s): 874 - 876
- [Jagannathan02] Jagannathan, B., Khater, M., Pagette, F., Rieh, J.-S., Angell, D., Chen, H., Florkey, J., Golan, F., Greenberg, D.R., Groves, R., Jeng, S.J., Johnson, J., Mengistu, E., Schonenberg, K.T., Schnabel, C.M., Smith, P., Stricker, A., Ahlgren, D., Freeman, G., Stein, K., Subbanna, S., « Self-aligned SiGe NPN transistors with 285 GHz f<sub>MAX</sub> and 207 GHz f<sub>T</sub> in a manufacturable technology », Electron Device Letters, IEEE, Volume 23, Issue 5, May 2002 Page(s): 258 260
- [Jagannathan03] Jagannathan, B., Meghelli, M., Chan, K., Rieh J.-S, Schonenberg, K., Ahlgren, D., Subbanna, S., Freeman, G., « 3.9 ps SiGe HBT ECL ring oscillator and transistor design for minimum gate delay », IEEE Electron Device Letters, Volume 24, May 2003, Page(s): 324 - 326

[Jeng01]	Jeng, S.J., Jagannathan, B., Rieh, JS., Johnson, J., Schonenberg, K.T., Greenberg, D., Stricker, A., Chen, H., Khater, M., Ahlgren, D., Freeman, G., Stein, K., Subbanna, S., « <b>210-GHz f<sub>T</sub> SiGe HBT with a non-self aligned structure</b> », IEEE Electron Device Letters, Volume 22, Nov. 2001, Page(s): 542 - 544
[John02]	John, J.P., Chai, F., Morgan, D., Keller, T., Kirchgessner, J., Reuter, R., Rueda, H., Teplik, J., White, J., Wipf, S., Zupac, D., « <b>Optimization of</b> <b>a SiGe:C HBT in a BiCMOS technology for low power wireless</b> <b>applications</b> », Proceedings of BCTM 2002, Page(s): 193 - 196
[John06]	John, J.P., Kirchgessner, J., Menner, M., Rueda, H., Chai, F., Morgan, D., Hildreth, J., Dawdy, M., Reuter, R., Hao Li, « <b>Development of a Cost-Effective, Selective-Epi, SiGe:C HBT Module for 77GHz</b> <b>Automotive Radar</b> », Proceedings of BCTM 2006, Page(s): 247 - 250
[John07]	John, J.P., Kirchgessner, J., Morgan, D., Hildreth, J., Dawdy, M., Reuter, R., Hao Li, « <b>Novel Collector Structure Enabling Low-Cost</b> <b>Millimeter-Wave SiGe:C BiCMOS Technology</b> », Radio Frequency Integrated Circuits (RFIC) Symposium, 2007, Page(s):559 - 562
[Jouan01]	Jouan S., « <b>Développement et caractérisation de transistors</b> <b>bipolaires à hétérojonctions Si/SiGe pour les circuits</b> <b>radiofréquences</b> », Manuscrit de thèse, Université de Grenoble I – Joseph Fourier, 2001
[Kasper75]	Kasper, E., Herzog, H.J., Kibbel, H., «A one-dimensional SiGe superlattice frown by UHV epitaxy», Journal of Applied Physics, Vol. 8, 1975, Page(s) : 1541 - 1548
[Kasper93]	Kasper, E., Gruhle, A., Kibbel, H., « <b>High speed SiGe-HBT with very</b> <b>low base sheet resistivity</b> », Technical Digest of IEDM 1993, Page(s): 79 - 81
[Khater04]	Khater, M., Rieh, JS., Adam, T., Chinthakindi, A., Johnson, J., Krishnasamy, R., Meghelli, M., Pagette, F., Sanderson, D., Schnabel, C., Schonenberg, K.T., Smith, P., Stein, K., Strieker, A., Jeng, SJ., Ahlgren, D., Freeman, G., «SiGe HBT technology with $f_{max}/f_T=350/300$ GHz and gate delay below 3.3 ps », Technical Digest of IEDM 2004, Page(s): 247 - 250
[Kirchgessner01]	Kirchgessner, J., Bigelow, S., Chai, F.K., Cross, R., Dahl, P., Duvallet, A., Gardner, B., Griswold, M., Hammock, D., Heddleson, J., Hildreth, S., Irudayam, A., Lesher, C., Meixner, T., Meng, P., Menner, M., McGinley, J., Monk, D., Morgan, D., Rueda, H., Small, C., Stewart, S., Ting, M., To, I., Welch, P., Zirkle, T., Huang, W.M., «A 0.18 μm SiGe:C RFBiCMOS technology for wireless and gigabit optical communication applications », Proceedings of BCTM 2001, Page(s): 151 - 154

- [Kirk 62]Kirk C. T., « A Theory of Transistor CutOff Frequency (f<sub>T</sub>) Falloff<br/>at High Current Densities », IRE Transactions on Electron Devices 9,<br/>Mars 1962, Page(s): 164 174
- [Knoll01]
  Knoll, D., Rucker, H., Heinemann, B., Barth, R., Bauer, J., Bolze, D., Ehwald, K.E., Grabolla, T., Haak, U., Hunger, B., Kruger, D., Kurps, R., Marschmeyer, S., Richter, H.H., Schley, P., Tillack, B., Winkler, W., « HBT before CMOS, a new modular SiGe BiCMOS integration scheme », Technical Digest of IEDM 2001, Page(s): 499 502
- [Knoll02]
  [Knoll, D., Ehwald, K.E., Heinemann, B., Fox, A., Blum, K., Rucker, H., Furnhammer, F., Senapati, B., Barth, R., Haak, U., Hoppner, W., Drews, J., Kurps, R., Marschmeyer, S., Richter, H.H., Grabolla, T., Kuck, B., Fursenko, O., Schley, P., Scholz, R., Tillack, B., Yamamoto, Y., Kopke, K., Wulf, H.E., Wolansky, D., Winkler, W., « A flexible, low-cost, high performance SiGe:C BiCMOS process with a one-mask HBT module », Technical Digest of IEDM 2002 Page(s): 783 786
- [Knoll04]
   Knoll, D., Heinemann, B., Barth, R., Blum, K., Borngraber, J., Drews, J., Ehwald, K.-E., Fischer, G., Fox, A., Grabolla, T., Haak, U., Hoppner, W., Korndorfer, F., Kuck, B., Marschmeyer, S., Richter, H., Rucker, H., Schley, P., Schmidt, D., Scholz, R., Senapati, B., Tillack, B., Winkler, W., Wolansky, D., Wolf, C., Wulf, H.-E., Yamamoto, Y., Zaumseil, P., « A modular, low-cost SiGe:C BiCMOS process featuring high f<sub>T</sub> and high BV<sub>CEO</sub> transistors », Proceedings of BCTM 2004, Page(s): 241 244
- [Krithivasan06] Krithivasan, R., Yuan Lu, Cressler, J.D., Jae-Sung Rieh, Khater, M.H., Ahlgren, D., Freeman, G., «**Half-terahertz operation of SiGe HBTs** », Electron Device Letters, IEEE, Volume 27, Issue 7, July 2006, Page(s): 567 - 569
- [Kroemer57] Kroemer, H., «**Theory of wide-gap emitter for transistors** », Proceeding of IRE, Vol. 45, 1957, Page(s) : 1535 - 1537
- [Kurokawa65] Kurokawa, K., «**Power Waves and the Scattering Matrix Microwave Theory and Techniques** », IEEE Transactions, Volume 13, Issue 2, Mar 1965, Page(s): 194 - 202
- [Lagarde06]Lagarde, D., Chevalier, P., Schwartzmann, T., Chantre, A., « Band-to-<br/>Band Tunneling in Vertically Scaled SiGeC HBTs », IEEE<br/>Transactions on Electron Devices 27(4), Avril 2006, Page(s): 275 277
- [Lang 85] Lang D.V., People R., Bean J.C., Sergent A., « Measurement of the band gap of Ge<sub>x</sub>Si<sub>1-x</sub>/Si strained-layer heterostructures », Applied Physics Letter 47(12), Décembre 1985, Page(s): 1333 1335.

[Lanzerotti04]	Lanzerotti, L., Feilchenfeld, N., Coolbaugh, D., Slinkman, J., Gray, P., Sheridan, D., Higgins, J., Hodge, W., Gordon, M., Larsen, T., Gautsch, M., Lindgren, P., Murty, R., Rascoe, J., Watson, K., Stamper, T., Eshun, E., He, J., Downes, K., Rassel, R., Greco, J., Labelle, B., Sweeney, S., Stein, K., Bolam, R., Vaed, K., Omer, B., Joseph, A., St Onge, S., Dunn, J., «A low complexity 0.13 µm SiGe BiCMOS technology for wireless and mixed signal applications », Proceedings
	of BCTM 2004, Page(s): 237 - 240

- [Lanzerotti96] Lanzerotti, L.D., St. Amour, A., Liu, C.W., Sturm, J.C., Watanabe, J.K., Theodore, D., «Si/Si<sub>1-x-y</sub>Ge<sub>x</sub>C<sub>y</sub>/Si heterojunction bipolar transistors », IEEE Electron Device Letters, Vol. 17, July 1996, Page(s): 334 - 337
- [Laurens03]
   Laurens, M., Martinet, B., Kermarrec, O., Campidelli, Y., Deleglise, F., Dutarte, D., Troillard, G., Gloria, D., Bonnouvrier, J., Beerkens, R., Rousset, V., Leverd, F., Chantre, A., Monroy, A., «A 150GHz f<sub>T</sub>/f<sub>max</sub> 0.13μ m SiGe:C BiCMOS technology», Proceedings of BCTM 2003, Page(s): 199 202
- [Masetti83] Masetti, G., Severi, M., Solmi, S., «Modeling of carrier mobility against carrier concentration in arsenic-, phosphorus-, and borondoped silicon », IEEE Transactions on Electron Devices, Volume 30, Issue 7, Juillet 1983, Page(s): 764 - 769
- [Mason54]Mason, S., « Cover Gain in Feedback Amplifier Circuit Theory »,<br/>IRE Transactions, Volume 1, Issue 2, Jun 1954, Page(s): 20 25
- [McAndrew95] McAndrew, C., Seitchik, J., Bowers, D., Dunn, M., Foisy, M., Getreu, I., McSwain, M., Moinian, S., Parker, J., van Wijnen, P., Wagner, L., «VBIC95: An improved vertical, IC bipolar transistor model », Proceedings of the BCTM 1995, Page(s): 170 177
- [Meister03] Meister, T.F., Schafer, H., Aufinger, K., Stengl, R., Boguth, S., Schreiter, R., Rest, M., Knapp, H., Wurzer, M., Mitchell, A., Bottner, T., Bock, J., **« SiGe bipolar technology with 3.9 ps gate delay** », Proceedings of BCTM 2003, Page(s): 103 - 106
- [Meister92] Meister, T.F., Stengl, R., Meul, H.W., Weyl, R., Packan, P., Felder, A., Klose, H., Schreiter, R., Popp, J., Rein, H.M., Treitinger, L., « Sub-20 ps silicon bipolar technology using selective epitaxial growth » Technical Digest of International Electron Devices Meeting 1992, Page(s): 401 404
- [Meister95] Meister, T.F., Schafer, H., Franosch, M., Molzer, W., Aufinger, K., Scheler, U., Walz, C., Stolz, H., Boguth, S., Bock, J., «SiGe base bipolar technology with 74 GHz f<sub>max</sub> and 11 ps gate delay », Technical Digest of International Electron Devices Meeting 1995, Page(s): 739 - 742

[Meyer87]	Meyer, R.G., Muller, R.S., « Charge-control analysis of the collector- base space-charge-region contribution to bipolar-transistor time constant $\tau_T$ », IEEE Transactions on Electron Devices, Vol. 34, Issue 2, Fevrier 1987, Page(s): 450 - 452
[Meyerson86]	Meyerson, B.S., «Low-temperature silicon epitaxy by ultrahigh vacuum / chemical vapor deposition », Applied Physics Letters, Vol. 48, 1986, Page(s) : 797 - 799
[Miller55]	Miller S.L., « <b>Ionization rates for electrons and holes in silicon</b> », Phys. Rev. 99, 1955, Page(s): 1234
[Miura04]	Miura, M., Shimamoto, H., Hayami, R., Kodama, A., Tominari, T., Hashimoto, T., Washio, K., « <b>Optimization of vertical profiles of</b> <b>SiGe HBT/BiCMOS by promoting emitter diffusion process</b> », Proceedings of BCTM 2004, Page(s): 92 - 95
[Miura06]	Miura, M., Shimamoto, H., Hayami, R., Kodama, A., Tominari, T., Hashimoto, T., Washio, K., « <b>Promoting emitter diffusion process and optimization of vertical profiles for high-speed SiGe HBT/BiCMOS</b> », IEEE Transactions on Electron Devices, Volume 53, Issue 4, April 2006, Page(s): 857 - 865
[Monroy99]	Monroy, A., Laurens, W., Marty, M., Dutartre, D., Gloria, D., Carbonero, J.L., Perrotin, A., Roche, M., Chantre, A., « <b>BiCMOS6G: a</b> <b>high performance 0.35 µm SiGe BiCMOS technology for wireless</b> <b>applications</b> », Proceedings of BCTM 1999, Page(s): 121 - 124
[Nagel73]	Nagel L.W., Pederson D.O., « <b>Simulation program with integrated circuit emphasis</b> », Midwest Symposium on Circuit Theory, 1973
[Oda01]	Oda, K., Ohue, E., Suzumura, I., Hayami, R., Kodama, A., Shimamoto, H., Washio, K., « <b>Self-aligned selective-epitaxial-growth Si</b> <sub>1-x-y</sub> <b>Ge</b> <sub>x</sub> <b>C</b> <sub>y</sub> <b>HBT technology featuring 170-GHz f</b> <sub>max</sub> », Technical Digest of IEDM 2001, Page(s): 332 - 335
[Oda97]	Oda, K., Ohue, E., Tanabe, M., Shimamoto, H., Onai, T., Washio, K., « <b>130-GHz <math>f_T</math> SiGe HBT technology</b> », Technical Digest of IEDM 1997, Page(s): 791 - 794
[Orner03]	Orner, B.A., Liu, Q.Z., Rainey, B., Stricker, A., Geiss, P., Gray, P., Zierak, M., Gordon, M., Collins, D., Ramachandran, V., Hodge, W., Willets, C., Joseph, A., Dunn, J., Rieh, J. S., Jeng, SJ., Eld, E., Freeman, G., Ahlgren, D., «A 0.13 $\mu$ m BiCMOS technology featuring a 200/280 GHz (f <sub>T</sub> /f <sub>max</sub> ) SiGe HBT », Proceedings of BCTM 2003, Page(s): 203 - 206

[Orner06]	Orner, B.A., Dahlstrom, M., Pothiawala, A., Rassel, R.M., Liu, Q., Ding, H., Khater, M., Ahlgren, D., Joseph, A., Dunn, J., «A BiCMOS Technology Featuring a 300/330 GHz ( $f_T/f_{max}$ ) SiGe HBT for Millimeter Wave Applications », Proceedings of BCTM 2006, Page(s): 49-52
[Osten00]	Osten, H.J., Knoll, D., Heinemann, B., Rucker, H., Ehwald, K.E., « <b>Carbon doped SiGe heterojunction bipolar transistor module</b> <b>suitable for integration in a deep submicron CMOS process</b> », Asia- Pacific Microwave Conference 2000, Page(s): 757 - 762
[Osten97]	Osten, H.J., Lippert, G., Knoll, D., Barth, R., Heinemann, B., Rucker, H., Schley, P., « <b>The effect of carbon incorporation on SiGe heterobipolar transistor performance and process margin</b> », Technical Digest of IEDM 1997, Page(s): 803 - 806
[People85a]	People R., Bean J.C., « Calculation of critical layer thickness versus lattice mismatch for $Ge_xSi_{1-x}$ strained-layer heterostructures », Applied Physics Letters 47(3), Août 1985, Page(s): 322 - 324
[People85b]	People R., « Indirect band gap of coherently strained Ge <sub>x</sub> Si <sub>1-x</sub> bulk alloys on <001> silicon substrates », Physical Review B 32(2), Juillet 1985, Page(s): 1405 - 1408.
[Piontek06]	Piontek, A., Vanhoucke, T., Van Huylenbroeck, S., Choi, L.J., Hurkx, G.A.M., Hijzen, E., Decoutere, S., « <b>Influence of lateral device scaling and airgap deep trench isolation on reliability performance of 200GHz SiGe:C HBTs</b> », International SiGe Technology and Device Meeting, 2006, Page(s): 242 - 243
[Preisler07]	Preisler, E.J., Matine, N., Zheng, J., Cheskis, D., Hurwitz, P., Racanelli, M., « Integration of a 5.5V BV <sub>CEO</sub> SiGe HBT within a 200 GHz SiGe BiCMOS process flow », Proceedings of BCTM 2007, Page(s): 202 - 205
[Preisler07]	Preisler, E.J., Matine, N., Zheng, J., Cheskis, D., Hurwitz, P., Racanelli, M., « Integration of a 5.5V BV <sub>CEO</sub> SiGe HBT within a 200 GHz SiGe BiCMOS process flow », Proceedings of BCTM 2007, Page(s): 202 - 205
[Racanelli01a]	Racanelli M., International patent application, numéro de série : WO 02/43132 A1, enregistré le 19 novembre 2001, 2001.
[Racanelli01b]	Racanelli, M., Schuegraf, K., Kalburge, A., Kar-Roy, A., Shen, B., Hu, C., Chapek, D., Howard, D., Quon, D., Wang, F., U'ren, G., Lao, L., Tu, H., Zheng, J., Zhang, J., Bell, K., Yin, K., Joshi, P., Akhtar, S., Vo, S., Lee, T., Shi, W., Kempf, P., « Ultra high speed SiGe NPN for advanced BiCMOS technology », Technical Digest of IEDM 2001 Page(s): 336 - 339

- [Racanelli03] Racanelli, M., Kempf, P., «SiGe BiCMOS technology for communication products », Proceedings of the Custom Integrated Circuits Conference 2003, Page(s): 331 334
- [Richard04] Richard S., « Modélisation physique de la structure électronique, du transport et de l'ionisation par choc dans les matériaux IV-IV massifs, contraints et dans les puits quantiques », Thèse de doctorat, Université Paris-Sud XI, 2004
- [Rickelt01] Rickelt, M.; Rein, H.-M.; Rose, E.; « Influence of impact-ionizationinduced instabilities on the maximum usable output voltage of Sibipolar transistors », IEEE Transactions on Electron Devices, Volume 48, April 2001, Page(s): 774 - 783
- [Rieh02]
   Rieh, J.S., Jagannathan, B., Chen, H., Schonenberg, K.T., Angell, D., Chinthakindi, A., Florkey, J., Golan, F., Greenberg, D., Jeng, S.-J., Khater, M., Pagette, F., Schnabel, C., Smith, P., Stricker, A., Vaed, K., Volant, R., Ahlgren, D., Freeman, G., Stein, K., Subbanna, S., « SiGe HBTs with cut-off frequency of 350 GHz », Technical Digest of IEDM 2002, Page(s): 771 - 774
- $[Rieh03] \\ Rieh, J.S., Jagannathan, B., Huajie Chen, Schonenberg, K., Shwu-Jen Jeng, Khater, M., Ahlgren, D., Freeman, G., Subbanna, S.,$ **« Performance and design considerations for high speed SiGe HBTs of f\_T/f\_max = 375 GHz/210 GHz »**, International Conference on Indium Phosphide and Related Materials, 2003, Page(s): 374 - 377
- [Rieh04] Rieh, J.S., Greenberg, D., Khater, M., Schonenberg, K.T., Jeng, S.-J., Pagette, F., Adam, T., Chinthakindi, A., Florkey, J., Jagannathan, B., Johnson, J., Krishnasamy, R., Sanderson, D., Schnabel, C., Smith, P., Stricker, A., Sweeney, S., Vaed, K., Yanagisawa, T., Ahlgren, D., Stein, K., Freeman, G., « SiGe HBTs for millimeter-wave applications with simultaneously optimized f<sub>T</sub> and f<sub>max</sub> of 300 GHz », Digest of RFIC Symposium 2004, Page(s): 395 398
- [Rieh06] Rieh, J.-S., Khater, M., Jeseph, A., Freeman, G., Ahlgren, D., « Effect of collector lateral scaling on performance of high-speed SiBe HBTs with f<sub>T</sub>>300 GHz », Electronics Letters, Volume 42, Issue 20, September 2006, Page(s): 1180 - 1181
- [Roulston90] Roulston D.J., «**Bipolar Semiconductor Devices** », McGraw Hill, 1990
- [Rücker03]
   Rucker, H., Heinemann, B., Barth, R., Bolze, D., Drews, J., Haak, U., Hoppner, W., Knoll, D., Kopke, K., Marschmeyer, S., Richter, H.H., Schley, P., Schmidt, D., Scholz, R., Tillack, B., Winkler, W., Wulf, H.-E., Yamamoto, Y., « SiGe:C BiCMOS technology with 3.6 ps gate delay », Technical Digest of IEDM 2003, Page(s): 121 - 124

[Rücker03]	Rucker, H., Heinemann, B., Barth, R., Bolze, D., Drews, J., Haak, U., Hoppner, W., Knoll, D., Kopke, K., Marschmeyer, S., Richter, H.H., Schley, P., Schmidt, D., Scholz, R., Tillack, B., Winkler, W., Wulf, H E., Yamamoto, Y., « <b>SiGe:C BiCMOS technology with 3.6 ps gate delay</b> », Technical Digest of IEDM 2003, Page(s): 5.3.1 - 5.3.4
[Rücker07]	Rucker, H., Heinemann, B., Barth, R., Bauer, J., Blum, D.B.K., Bolze, D., Drews, J., Fischer, G.G., Fox, A., Fursenko, O., Grabolla, T., Haak, U., Hoppner, W., Knoll, D., Kopke, K., Kuck, B., Mai, A., Marschmeyer, S., Morgenstern, T., Richter, H.H., Schley, P., Schmidt, D., Schulz, K., Tillack, B., Weidner, G., Winkler, W., Wolansky, D., Wulf, HE., Yamamototo, Y., « <b>SiGe BiCMOS Technology with 3.0 ps Gate Delay</b> », Technical Digest of IEDM 2004, Page(s): 651 - 654
[Schröter00]	Schröter M., <b>«HICUM - A scalable physics-based compact bipolar transistor model - Description of model version 2.1</b> », www.iee.et.tu-dresden.de/~schroter/Models/hicman.pdf, Décembre 2000
[Schüppen95]	Schuppen, A., Erben, U., Gruhle, A., Kibbel, H., Schumacher, H., Konig, U., « Enhanced SiGe heterojunction bipolar transistors with 160 GHz- $f_{max}$ », Technical Digest of IEDM 1995, Page(s): 743 - 746
[Shockley49]	Shockley W., « <b>The theory of p-n junctions in semiconductors p-n junction transistors</b> », Bell Syst. Tech. Jnl., 28, 435, 1949
[Shockley51]	Shockley, W., « <b>Circuit element utilizing semiconductive material</b> », U.S. patent 2.569.347, 25th Sept. 1951
[Sze81]	Sze S.M., « <b>Physics of semiconductor devices</b> » (2nd edition), John Wiley and Sons, 1988
[Tilke04]	Tilke, A.T., Rochel, M., Berkner, J., Rothenhausser, S., Stahrenberg, K., Wiedemann, J., Wagner, C., Dahl, C., «A low-cost fully self- aligned SiGe BiCMOS technology using selective epitaxy and a lateral quasi-single-poly integration concept », IEEE Transactions on Electron Devices, Volume 51, Issue 7, July 2004, Page(s): 1101 - 1107
[Vendelin90]	Vendelin, G.D., Pavio A.M., Rhode U. L., « Microwave Circuit Design: Using Linear and Nonlinear Techniques », John Wiley & Sons, 1990
[Wada02]	Wada, S., Nonaka, Y., Saito, T., Tominari, T., Koyu, K., Ikeda, K., Sakai, K., Sasahara, K., Watanabe, K., Fujiwara, H., Murata, F., Ohue, E., Kiyota, Y., Shimamoto, H., Washio, K., Takeyari, R., Hosoe, H., Hashimoto, T., «A manufacturable 0.18-µm SiGe BiCMOS technology for 40-Gb/s optical communication LSIs », Proceedings of BCTM 2002, Page(s): 84 - 87

[Washio00]	Washio, K., Ohue, E., Shimamoto, H., Oda, K., Hayami, R., Kiyota, Y., Tanabe, M., Kondo, M., Hashimoto, T., Harada, T., «A 0.2-µm 180- GHz-f <sub>max</sub> 6.7-ps-ECL SOI/HRS self aligned SEG SiGe HBT/CMOS technology for microwave and high-speed digital applications », Technical Digest of IEDM 2000, Page(s): 741 - 744
[Washio03]	Washio, K., « <b>SiGe HBT and BiCMOS technologies for optical transmission and wireless communication systems</b> », IEEE Transactions on Electron Devices, Volume 50, Issue 3, March 2003 Page(s): 656 - 668
[Yuan07]	Jiahui Yuan, Krithivasan, R., Cressler, J.D., Khater, M.H., Ahlgren, D.C., Joseph, A.J., « On the Frequency Limits of SiGe HBTs for TeraHertz Applications », Proceedings of BCTM 2007, Page(s): 22-25
[Zerounian08]	Zerounian, N., Ramirez Garcia, E., Aniel, F., Chevalier, P., Geynet, B., Chantre, A., « <b>SiGe HBTs featuring</b> $f_T$ >600GHz at cryogenic temperature », in ECS Transactions, Vol. 16, Num. 10, 2008, Page(s): 1069 - 1077

# **Publications de l'auteur**

[Chevalier06]	Chevalier, P., Raya, C., Geynet, B., Pourchon, F., Judong, F., Saguin, F., Schwartzmann, T., Pantel, R., Vandelle, B., Rubaldo, L., Avenier, G., Barbalat, B., Chantre, A., « <b>250-GHz self-aligned Si/SiGeC HBT featuring an all-implanted collector</b> », Proceedings of BCTM 2006, Page(s): 243 - 246
[Chevalier07a]	Chevalier, P., Barbalat, B., Laurens, M., Vandelle, B., Rubaldo, L., Geynet, B., Voinigescu, S.P., Dickson, T.O., Zerounian, N., Chouteau, S., Dutartre, D., Monroy, A., Aniel, F., Dambrine, G., Chantre, A., « <b>High-Speed SiGe BiCMOS Technologies: 120-nm Status and End-of-Roadmap Challenges</b> », Topical Meeting on Silicon Monolithic Integrated Circuits in RF Systems (SiRF), 2007, Page(s): 18 - 23
[Chevalier07b]	Chevalier, P., Chantre, A., Geynet, B., « <b>Transistors bipolaires à surface de collecteur réduite</b> », Brevet en cours de dépôt, Dossier interne n° 07-GR1-408, Décembre 2007
[Chevalier08]	Chevalier, P., Geynet, B., Vandelle, B., Brossard, F., Pourchon, F., Avenier, G., Gloria, D., Dutartre, D., Lepilliet, S., Dambrine, G., Zerounian, N., Yau, K.H.K., Laskin, E., Nicolson, S.T., Voinigescu, S.P., Chantre, A., « <b>Si/SiGe HBTs for Millimeter-wave BiCMOS</b> <b>Technologies</b> », Device Research Conference 2008
[Geynet07a]	Geynet, B., Chevalier, P., Dambrine, G., Danneville, F., Chantre, A., « <b>Développement et optimisation d'un TBH Si/SiGeC rapide faible-coût</b> », Journées Nationales des Rencontres des Doctorants en Microélectronique 2007
[Geynet07b]	Geynet, B., Chevalier, P., Lepilliet, S., Dambrine, G., Danneville, F., Chantre, A., « <b>TBH Si/SiGeC faible coût pour applications</b> <b>millimétriques</b> », Journées Nationales Microondes 2007
[Geynet08a]	Geynet, B., Chevalier, P., Chouteau, S., Avenier, G., nSchwartzmann, T., Gloria, D., Dambrine, G., Danneville, F., Chantre, A., « <b>High-Voltage HBTs Compatible with High-Speed SiGe BiCMOS Technology</b> », Topical Meeting on Silicon Monolithic Integrated Circuits in RF Systems (SiRF), 2008, Page(s): 210 - 213
[Geynet08b]	Geynet, B., Chevalier, P., Brossard, F., Vandelle, B., Schwartzmann, T., Buczko, M., Avenier, G., Dutartre, D., Dambrine, G., Danneville, F., Chantre, A., « A Selective Epitaxy Collector Module for High-Speed Si/SiGe:C HBTs », International SiGe Technology and Device Meeting, 2008, Page(s): 112 – 113 [Best student paper award]

[Geynet08c]	Geynet, B., Chevalier, P., Vandelle, B., Brossard, F., Zerounian. N.,
	Buczko, M., Gloria, D., Aniel, F., Dambrine, G., Danneville, F.,
	Dutartre, D., Chantre, A., «SiGe HBTs Featuring $f_T$ >400GHz at
	Room Temperature », Proceedings of BCTM 2008, Page(s): 121 -
	124 [Best student paper award]

- [Geynet08d] Geynet, B., Chevalier, P., Brossard, F., Vandelle, B., Schwartzmann, T., Buczko, M., Avenier, G., Dutartre, D., Dambrine, G., Danneville, F., Chantre, A., « A Selective Epitaxy Collector Module for High-Speed Si/SiGe:C HBTs », Soumis à Solid State Electronics, 2008
- [Zerounian08] Zerounian, N., Ramirez Garcia, E., Aniel, F., Chevalier, P., Geynet, B., Chantre, A., «SiGe HBTs featuring  $f_T$ >600GHz at cryogenic temperature », in ECS Transactions, Vol. 16, Num. 10, 2008, Page(s): 1069 - 1077

### <u>Résumé</u> :

Les transistors bipolaires à hétérojonctions (TBH) Si/SiGe:C disponibles aujourd'hui dans les technologies BiCMOS atteignent des fréquences de coupure supérieures à 200GHz. Ces performances leur permettent d'adresser des applications dans le domaine millimétrique jusqu'à 100GHz telles que les radars anticollision pour l'automobile et les communications optiques et sans fil à haut débit. Cette thèse a pour objet le développement et l'étude de TBH Si/SiGe:C pour les technologies BiCMOS millimétriques. Après un rappel des principes de fonctionnement du transistor bipolaire, nous montrons les méthodes de fabrication, caractérisation et modélisation des dispositifs de dernière génération. Les architectures choisies et les performances obtenues par les principaux acteurs du marché sont détaillées. Nous présentons ensuite les études menées pour le développement de la technologie BiCMOS9MW de STMicroelectronics. Une version faible-coût du TBH rapide ainsi qu'un dispositif haute-tension compatible avec la technologie sont présentés et les résultats à l'état de l'art obtenus sur les deux architectures sont montrés. Nous étudions également l'impact des variations des paramètres technologiques et de la géométrie des dispositifs sur les principales caractéristiques de ces dispositifs. La dernière partie de ce travail de thèse est consacrée au développement de nouvelles solutions technologiques afin d'améliorer la fréquence de transition des TBH Si/SiGe:C. Une optimisation du profil vertical du TBH a pu être réalisée grâce au développement d'un nouveau module de collecteur utilisant une épitaxie sélective. De plus, une étude complète et innovante sur la réduction du budget thermique durant la fabrication des dispositifs a permis d'atteindre une fréquence de transition  $f_T$  supérieure à 400GHz à température ambiante, performance record pour un transistor en technologie silicium.

### <u>Abstract</u> :

Si/SiGe:C heterojunction bipolar transistors (HBTs) integrated in BiCMOS technologies now reach cut-off frequencies  $f_T$  and  $f_{max}$  larger than 200GHz. It opens millimeter-wave applications up to 100GHz such as anti-collision automobile radars and optical and wireless communications to silicon platforms. The purpose of this thesis is the development and the study of Si/SiGe:C HBTs for millimeter-wave BiCMOS technologies. After a reminder of the bipolar transistor theory, we show the methods of fabrication, characterization and modeling of high-speed devices. The architectures developed by the main competitors are detailed and their performances are compared. Then, we present the investigations done for the development of the BiCMOS9MW technology from STMicroelectronics. A low-cost version of the high-speed device and a high-voltage HBT fully compatible with the technology are presented and state-of-the-art results are shown for both. We also study the impact of the process conditions and of the design rules on the main characteristics of these devices. The last part of this work is dedicated to the development of new technological solutions in order to improve the transition frequency  $f_T$  of Si/SiGe:C HBTs. An optimization of the vertical profile has been realized thanks to the development of a new collector module using a selective epitaxy and to the reduction of the thermal budget seen by the device during its fabrication. This last study led to a cut-off frequency  $f_T$  above 400GHz at room temperature, which is the best performance obtained to date for a silicon transistor.