

**UNIVERSITÉ LILLE I
SCIENCES ET TECHNOLOGIES**

**ÉCOLE DOCTORALE
SCIENCES POUR L'INGÉNIEUR**

THÈSE

Pour obtenir le grade de

DOCTEUR DE L'UNIVERSITÉ DE LILLE I

Spécialité : Micro et nano technologies, acoustique et
télécommunications

présentée par

Virginie NODJIADJIM

Transistor bipolaire à double hétérojonction
submicronique InP/InGaAs
pour circuits numériques ou mixtes ultra-rapides

Soutenance le 8 Avril 2009

JURY :

Frédéric ANIEL	Rapporteur	Université de Paris XI
Cristell MANEUX	Rapporteur	Université de Bordeaux
Christophe GAQUIERE	Examineur	Université de Lille I
Joseph HARARI	Examineur	Université de Lille I
Didier DECOSTER	Directeur de Thèse	Université de Lille I
Muriel RIET	Responsable Industriel	Alcatel-Thales III-V Lab

Remerciements

Je tiens tout d'abord à remercier Messieurs François Brillouet et Dominique Pons de m'avoir accueillie au sein d'Alcatel-Thales III-V Lab et de m'avoir ainsi offert la possibilité d'accomplir ce travail de thèse.

Je remercie Didier Decoster de l'Institut d'Electronique, de Microélectronique et de Nanotechnologies d'avoir accepté d'être mon directeur de thèse. J'exprime ma gratitude à Joseph Harari qui, en tant que co-encadrant de cette thèse, a su m'accorder son soutien ainsi que sa confiance durant ces quatre années.

Mon arrivée au sein du laboratoire s'est faite dans un contexte bien particulier avec la création d'un Groupement d'Intérêt Economique entre Alcatel et Thales : le nouveau groupe Microélectronique, formé des équipes HEMT GaN de Thales et TBH InP d'Alcatel, venait de voir le jour. Mes remerciements vont à Sylvain Delage pour son très bon accueil au sein de cette nouvelle équipe. Je remercie aussi Jean Godin de m'avoir reçue chaleureusement au sein du groupe TBH InP et de m'avoir accordé sa confiance durant ces années.

Je tiens à remercier Muriel Riet, responsable industriel de cette thèse. Son soutien, sa motivation, ses nombreux conseils et le partage de ses connaissances en technologie du composant m'ont été d'une aide précieuse tout au long de cette thèse.

Mes remerciements vont à Christophe Gaquière pour avoir présidé mon Jury de thèse ainsi qu'aux rapporteurs Cristell Maneux et Frédéric Aniel qui, grâce à leur expertise scientifique, ont contribué à l'amélioration de mon manuscrit.

Je tiens à remercier tout particulièrement André Scavennec pour sa disponibilité, son écoute, ses précieux conseils, sa grande connaissance en physique des composants, mais aussi pour l'ensemble des discussions fructueuses que nous avons eues.

J'exprime ma reconnaissance à Philippe Berdaguer pour sa sympathie et son importante contribution technologique. Malgré les aléas de la fabrication des TBH, il a réussi à me fournir de nombreux composants indispensables à la réalisation de mes travaux.

Jean-Louis Gentner, responsable du groupe d'épitaxie, a réalisé de nombreuses croissances épitaxiales durant cette thèse, ce qui m'a permis d'explorer un nombre important de structures de couches, je lui en suis très reconnaissante.

Mes remerciements vont à Fabrice Blache et Filipe Jorge pour leur aide sur le banc de mesure de paramètres S et pour leurs précieux conseils en caractérisation du composant.

Un grand merci à l'ensemble des collaborateurs extérieurs : Tom Johansen de Université du Danemark (DTU) pour la modélisation du TBH, Melania Lijadi et Philippe Bove de Picogiga pour leur fourniture en TBH à base d'Antimoine, Nicolas Zérounian de l'Institut d'Electronique Fondamentale d'Orsay pour ses études sur le bruit dans les TBH, Nicolas Trenado et Jean-François Palmier pour leur support en simulation physique sur le logiciel BCBV.

J'exprime toute ma gratitude à l'ensemble des collègues d'Alcatel-Thales III-V Lab, et plus particulièrement à ceux ayant contribué de près ou de loin au bon déroulement de cette thèse : Agnieszka Konczykowska, Jean-Yves Dupuy, Olivier Drisse, Estelle Derouin, Jacques Moulou, Yves Bouvier, Jean-Guy Provost, Anne Rouvié, Olivier Jardel, Mikael Richard, Mourad Chtioui, Nicolas Dupuis, Gwenaël Lecoustre, Nicolas Sarazin, Michele Piazza, Thierry Dean, Christian Dua, Jean-Claude Jacquet, Stéphane Piotrowicz, Mourad Oualli, Mohand Achouche, Vincent Allard, Christian Gourdain, Didier Lancereau, Eric Chartier, Frédéric Pommereau, Philippe Charbonnier, Christophe Jany, Cornélia Cuisin, Jean Décobert, Bernadette Duval, Pascale Téfaïne, et tous ceux que j'aurais oubliés... !!

Je tiens aussi à saluer chaleureusement l'ensemble des thésards et stagiaires que j'ai rencontré durant ma thèse pour leur sympathie et les différents échanges scientifiques que nous avons eus ensemble.

Enfin, je remercie ma famille de m'avoir soutenue tout au long de cette thèse, et tout particulièrement lors de la rédaction de ce manuscrit.

Glossaire

Acronymes et abréviations

AC	Alternative Current
BCB	BenzocycloButène
CAN	Convertisseur Analogique-Numérique
CDR	Clock and Data Recovery
CMOS	Complementary Metal-Oxyde-Semiconductor
CMU	Clock Multiplying Unit
CNA	Convertisseur Numérique- Analogique
DC	Direct Current
DTLIA	Differential Trans-Impedance Amplifier
EML	Electroabsorption Modulated Laser
ETDM	Electrical-Time-Division-Multiplexing
FET	Field Effect Transistor
FIB	Focal Ion Beam
GSMBE	Gaz Source Molecular Beam Epitaxy
HEMT	High Electron Mobility Transistor
IPA	Isopropanol
MAG	Maximum Available Gain
MESFET	Metal Semiconductor Field Effect transistor
MIBK	Methylisobutylcétone
MMIC	Microwave Monolithic Integrated Circuit
MOSFET	Metal-Oxyd Semiconductor Field Effect transistor
PECVD	Plasma-Enhanced Chemical Vapor Deposition
PMMA	Poly Méthacrylate de Méthyle
RF	Radio Fréquence
RIE	Reactive Ion Etching
RMS	Root-Mean-Square
SOLT	Short Open Load Through
SSMBE	Solid Source Molecular Beam Epitaxy
TBDH	Transistor Bipolaire à Double Hétérojonction
TBH	Transistor Bipolaire à Hétérojonction
TBSH	Transistor Bipolaire à Simple Hétérojonction
TIA	Trans-Impedance Amplifier
TLM	Transmission Line Measurement
WDM	Wavelength-Division-Multiplexing
ZCE	Zone de Charge d'Espace

Principales notations

α	Gain en courant en configuration base commune
β	Gain en courant en configuration émetteur commun
μ_n	Mobilité des électrons
BV_{CB0}	Tension de claquage de la jonction base-collecteur en base commune
BV_{CE0}	Tension de claquage de la jonction base-collecteur en émetteur commun
BV_{EB0}	Tension de claquage de la jonction émetteur-base
C_{BC}	Capacité base-collecteur
C_{BE}	Capacité émetteur-base
D_{nb}	Coefficient de diffusion des électrons dans la base
E_C	Energie de la bande de conduction
E_G	Energie de bande interdite
E_V	Energie de la bande de valence
$e p_B$	Epaisseur de la base
$e p_C$	Epaisseur du collecteur
$e p_{Cdep}$	Epaisseur du collecteur déserté
ϵ	Permittivité électrique
f_{max}	Fréquence maximale d'oscillation
f_T	Fréquence de transition du gain en courant
g_m	Transconductance
I_B	Courant de base
I_C	Courant de collecteur
I_E	Courant d'émetteur
J_C	Densité de courant de collecteur
J_{CKirk}	Densité de courant de collecteur au seuil d'effet Kirk
J_{Cmax}	Densité de courant de collecteur au maximum du f_T
k	Constante de Boltzmann
L_d	Longueur de diffusion des électrons dans le collecteur
L_E	Longueur du contact d'émetteur
L_T	Longueur de transfert
M	Coefficient de multiplication de la jonction base-collecteur
m_e	Masse effective des électrons
N_{ab}	Concentration en dopant dans la base
n	Coefficient d'idéalité de la jonction émetteur-base
N_{dc}	Concentration en dopant dans le collecteur
N_{de}	Concentration en dopant dans l'émetteur
R_B	Résistance de base
R_C	Résistance du collecteur
R_{cont}	Résistance de contact
R_{couche}	Résistance de couche
R_E	Résistance statique d'émetteur
r_E	Résistance dynamique d'émetteur

T_j	Température de jonction
τ_B	Temps de transit dans la base
τ_C	Temps de transit dans le collecteur
τ_F	Temps de transit base-collecteur
τ_{F0}	Temps de transit base collecteur à courant nul
τ_{nb}	Durée de vie des électrons dans la base
V_{BE}	Tension émetteur-base appliquée
V_{CB}	Tension base-collecteur appliquée
V_{CBi}	Tension diffusion base-collecteur
V_{CE}	Tension émetteur-collecteur
V_{de}	Tension de diffusion émetteur-base
v_{coll}	Vitesse moyenne des électrons dans le collecteur
v_{sat}	Vitesse de saturation des électrons
V_{sat}	Tension de saturation
v_T	Vitesse thermique des électrons
W_E	Largeur du contact d'émetteur
W_T	Distance de transfert des électrons dans le collecteur
X	Facteur de distribution de la capacité base-collecteur
ZCE	Zone de charge d'espace

Sommaire

Introduction.....	12
Chapitre 1	
1 Généralités.....	14
1.1 Les applications.....	14
1.1.1 Transmissions optiques à haut débit, vers le 100 G Ethernet	14
1.1.2 Conversions analogique-numérique.....	15
1.1.3 Applications Terahertz (ou radio).....	15
1.1.4 Quel transistor pour quelle application.....	16
1.2 Le transistor bipolaire à hétérojonction	16
1.2.1 Un peu d'histoire.....	16
1.2.2 Principe de fonctionnement du transistor bipolaire	17
1.2.3 De l'homojonction à l'hétérojonction : principe du gain.....	19
1.2.4 Caractéristiques statiques.....	20
1.2.4.1 Le tracé de Gummel.....	21
1.2.4.2 Les caractéristiques $I_C(V_{CE})$	22
1.2.4.3 Le claquage	24
1.2.5 Caractéristiques dynamiques	25
1.2.5.1 Paramètres S.....	25
1.2.5.2 Facteurs de mérite : f_T et f_{max}	27
1.2.6 Modélisation électrique.....	28
1.3 La filière III-V	29
1.4 La filière TBH InP au III-V Lab	32
1.4.1 Historique.....	32
1.4.2 Technologie 2 μ m et circuits 40 Gbit/s.....	32
1.4.3 Le passage au submicronique	33
1.5 Positionnement du TBH InP face aux technologies concurrentes.....	34
1.5.1 TBH SiGe.....	35
1.5.2 TBH GaAs	36
1.5.3 Intérêt du TBH InP.....	37
1.6 Les différentes structures de la jonction base-collecteur des TBH InP	37
1.6.1 Transistor à simple hétérojonction (TBH)	37
1.6.2 Structure de couches base-collecteur des TBDH InP	38
1.6.2.1 Rôle de l'espaceur.....	38
1.6.2.2 Structure p ⁺ -n ⁺	39
1.6.2.3 Plan de dopage InP.....	39
1.6.2.4 Structures avec quaternaires	40
1.6.2.5 Super-réseaux InGaAs/InAlAs	41
1.6.2.6 TBDH à base d'Antimoine	42
1.6.3 Etat de l'art des TBH InP	43
1.6.3.1 Récapitulatif des performances.....	43
1.6.3.2 Réalisations récentes.....	44
1.7 Conclusion : cahier des charges.....	45
Références bibliographiques du chapitre 1	46

CHAPITRE 2

2 Optimisations technologiques et géométriques.....	50
2.1 Présentation de la technologie du TBH submicronique au III-V Lab.....	50
2.1.1 Structure épitaxiale	50
2.1.1.1 Emetteur.....	51
2.1.1.2 Base.....	52
2.1.1.3 Collecteur.....	52
2.1.1.4 Sous-collecteur.....	53
2.1.2 Fabrication du TBH	53
2.1.2.1 Briques technologiques	54
2.1.2.2 Les connexions : difficultés liées à la réduction des dimensions.....	56
2.1.2.3 Récapitulatif de l'enchaînement technologique.....	57
2.1.2.4 Caractérisations électriques : mesures TLM.....	59
2.1.3 Améliorations technologiques	60
2.1.3.1 Traitement de la surface de la base	60
2.1.3.2 La passivation au BCB, une alternative au polyimide.....	61
2.2 Développement d'un modèle géométrique (ACPAR).....	64
2.2.1 Présentation du modèle	64
2.2.1.1 Principe du modèle	64
2.2.1.2 Description du jeu d'équations	65
2.2.2 Adaptations du modèle à la nouvelle technologie	68
2.2.2.1 Résistance statique d'émetteur.....	69
2.2.2.2 Adaptation à la géométrie hexagonale.....	70
2.2.2.3 Distribution des résistances et capacités base-collecteur.....	72
2.2.2.4 Capacités parasites.....	75
2.3 Extraction du modèle petit signal.....	78
2.3.1 Mesure et épiluchage des paramètres S	78
2.3.2 Schéma équivalent petit signal et les matrices impédances.....	80
2.3.3 Extraction de la capacité émetteur-collecteur	81
2.3.4 Détermination des résistances.....	82
2.3.4.1 Résistance de collecteur.....	82
2.3.4.2 Résistances d'émetteur.....	83
2.3.4.3 Résistance de base.....	83
2.3.5 Extraction de la capacité base-collecteur et du facteur de distribution.....	85
2.3.6 Extraction de la capacité émetteur-base et du temps de transit base-collecteur ..	87
2.4 Etude de l'influence des paramètres technologiques sur les performances	88
2.4.1 Influence des dimensions d'émetteur.....	89
2.4.1.1 Influence de la largeur de l'émetteur	89
2.4.1.2 Influence de la longueur de l'émetteur	90
2.4.1.3 Influence de la sous-gravure d'émetteur.....	92
2.4.2 Influence de la largeur du contact de base	93
2.4.3 Influence des dimensions du collecteur (pont/plot).....	94
2.5 Conclusion	96
Références bibliographiques du chapitre 2	98

CHAPITRE 3

3	Optimisations du collecteur et des performances fréquentielles.....	100
3.1	Temps de transit dans la base	100
3.2	Modèle à deux vitesses	102
3.3	Effets de la variation de l'épaisseur du collecteur	103
3.3.1	Choix de l'épaisseur des couches	103
3.3.2	Performances statiques.....	105
3.3.3	Etude de l'évolution des performances dynamiques	106
3.3.4	Synthèse sur la répartition des temps de charge	108
3.4	Transport dans le collecteur en régime de forte injection.....	109
3.4.1	Détermination de la densité de courant au seuil d'effet Kirk	109
3.4.1.1	Définition	109
3.4.1.2	Calcul théorique	109
3.4.1.3	Facteurs influençant la densité de courant au seuil d'effet Kirk.....	112
3.4.2	Résultats expérimentaux	113
3.5	Optimisation de la transition base-collecteur	114
3.5.1	Blocage des porteurs à l'interface base-collecteur.....	114
3.5.2	Structures avec plan de dopage.....	115
3.5.2.1	Simulations des diagrammes de bande	115
3.5.2.2	Caractéristiques électriques	117
3.5.3	Structures avec quaternaires	118
3.5.3.1	Intérêt d'une structure associant quaternaires et plan de dopage	118
3.5.3.2	Un compromis espaceur / quaternaires / plan de dopage.....	119
3.5.4	Apport de l'hétérojonction de "Type-II"	122
3.5.4.1	Principales caractéristiques électriques.....	123
3.5.4.2	Analyse du temps de transit base-collecteur	124
3.5.5	Transistor à simple hétérojonction.....	126
3.6	Synthèse sur l'optimisation des performances	128
	Références bibliographiques du chapitre 3	130

CHAPITRE 4

4	Auto-échauffement dans les TBH.....	132
4.1	Effets de l'auto-échauffement sur les performances.....	132
4.1.1	Dégradation de la fréquence de coupure.....	132
4.1.2	Diminution de la fiabilité.....	133
4.1.2.1	Dégradation des caractéristiques en vieillissement.....	133
4.1.2.2	Zone limite de fonctionnement des TBH.....	135
4.2	Généralités sur les effets thermiques dans les TBH.....	136
4.2.1	Propriétés thermiques des semi-conducteurs.....	136
4.2.2	Génération et évacuation de la chaleur.....	137
4.3	Détermination de la résistance thermique.....	137
4.3.1	Modélisation simplifiée.....	137
4.3.2	Méthode d'extraction à partir des mesures statiques.....	140
4.3.2.1	Détermination du coefficient thermoélectrique.....	141
4.3.2.2	Résistances thermiques expérimentales.....	141
4.3.3	Résistances thermiques : du 2 μm au 0,7 μm	142
4.4	Etude de l'influence de l'épaisseur du sous-collecteur en InGaAs.....	144
4.4.1	Amélioration de la résistance thermique des TBH 0,7 μm	144
4.4.2	Zone de limite de fonctionnement.....	145
4.4.3	Amélioration de la tenue en vieillissement accéléré.....	146
4.4.4	Les perspectives pour réduire davantage l'auto-échauffement.....	147
4.5	Cas des TBH multi-doigts.....	147
	Références bibliographiques du chapitre 4.....	151
	Conclusion générale.....	154
	Annexe.....	156
	Liste des publications.....	158

Introduction

Dans notre société actuelle de l'information, nous sommes confrontés à la nécessité constante d'augmenter les débits de données que ce soit pour les transmissions sur fibre optique (réseaux locaux, métropolitains ou longues distances) ou bien pour les transmissions sans fil aux applications civiles (réseau Wifi), militaires (radar, détection) ou spatiales (satellites). Afin de réaliser des circuits capables de supporter des débits de plus en plus élevés et pouvant satisfaire de telles applications, le développement de transistors rapides et de faible consommation est aujourd'hui indispensable.

L'objectif de cette thèse est d'optimiser les performances d'un transistor bipolaire à hétérojonction (TBH) sur substrat d'InP en vue de valider une filière de TBH submicroniques adaptés à la réalisation de circuits numériques ou mixtes ultra-rapides.

Dans le premier chapitre, après un rappel des applications visées, nous ferons une présentation générale du transistor bipolaire et de son positionnement face aux technologies concurrentes ainsi qu'un état de l'art des TBH InP.

Comme l'augmentation des performances fréquentielles des TBH passe par une réduction conjointe de leurs dimensions verticales et latérales, la réalisation de TBH de largeur d'émetteur submicronique a nécessité une modification du dessin et de la technologie du composant existant au laboratoire. Nous aborderons donc ce point dans le deuxième chapitre. En tenant compte des nouveaux paramètres géométriques du composant compatibles avec les procédés technologiques disponibles au laboratoire, nous développerons un modèle analytique permettant de déterminer les éléments du schéma petit signal du composant et de prévoir ses performances fréquentielles. Ce modèle, validé par des mesures de paramètres S, servira à déterminer les dimensions optimales pour atteindre des fréquences de coupure élevées et mettre en évidence les principaux axes d'optimisation du composant.

Il apparaît que le temps de transit base-collecteur constitue une part importante du temps de transit total du TBH. C'est pourquoi, dans le troisième chapitre, nous étudierons plusieurs structures de couches pour la transition base-collecteur visant à améliorer les propriétés de transport et repousser la densité de courant au seuil d'effet Kirk, en vue d'augmenter les performances fréquentielles maximales du composant.

Nous prendrons comme référence une structure de couche "standard" possédant un collecteur de 130 nm, adapté à la géométrie latérale des transistors, avec un espaceur en InGaAs et une couche d'InP comportant un "plan" de dopage et une zone faiblement dopée. Tout d'abord nous ferons une estimation du temps de transit des électrons dans ce collecteur et nous optimiserons cette épaisseur de couche pour maximiser les deux facteurs de mérite en dynamique (f_T et f_{max} compris dans une gamme de 250-300 GHz). Puis nous étudierons plusieurs structures de couches avec "plan" de dopage et/ou quaternaires ayant pour but de réduire le phénomène de blocage des porteurs (causé par la discontinuité de la bande de

conduction à la jonction base-collecteur) et de minimiser le temps de transit dans le collecteur.

Etant donné que l'optimisation des performances de nos TBH est plutôt complexe, car nécessitant un bon compromis épaisseur/dopage entre un espaceur, une couche de transition graduelle et un "plan" de dopage, nous montrerons par ailleurs l'intérêt de l'introduction d'une base en GaAsSb pour favoriser un transport balistique dans le collecteur. Enfin nous confronterons les performances (f_T et temps de transit) de nos TBH à transition base-collecteur optimisée à celles obtenues pour un TBH à simple hétérojonction.

Les TBH submicroniques fonctionnent à des densités de courant dépassant 800 kA/cm^2 et sont alors sujets au phénomène d'auto-échauffement qui contribue à la dégradation des performances fréquentielles et à un vieillissement prématuré du composant. Nous nous intéresserons donc dans le quatrième chapitre à l'influence de la température sur les performances et présenterons les solutions apportées pour réduire l'auto-échauffement et améliorer la fiabilité du TBH. En particulier nous montrerons l'impact de la diminution de l'épaisseur de la couche de sous-collecteur en InGaAs sur la réduction de la résistance thermique du composant. Nous verrons ainsi que l'amélioration des propriétés thermiques du TBH permet non seulement d'augmenter sa zone limite de fonctionnement mais aussi d'améliorer ses caractéristiques en vieillissement accéléré.

1 Généralités

Le transistor bipolaire à hétérojonction (TBH) qui fait l'objet de cette thèse est un composant de base pour la réalisation de circuits électroniques aux applications diverses : télécommunications optiques, conversions de données à haut débit, communications RF.

Dans ce chapitre introductif, nous présenterons les différents domaines d'application du TBH. Puis nous décrirons le principe de fonctionnement de ce composant ainsi que ses caractéristiques électriques. Enfin nous aborderons plus particulièrement la filière TBH InP et son positionnement face aux technologies concurrentes.

1.1 Les applications

Les applications du TBH sont très diverses, puisque celles-ci couvrent aussi bien le domaine civil (transport, téléphonie mobile, ...) que le domaine militaire (détection, radar).

1.1.1 Transmissions optiques à haut débit, vers le 100 G Ethernet

Face à la nécessité constante d'augmenter les débits de transmission de données sur fibre optique, que ce soit pour les réseaux locaux, métropolitains ou longue distance, le développement de circuits ultra-rapides est indispensable. Les systèmes de transmission par fibre optique les mieux adaptés pour le transport de signaux à très haut débit associent un multiplexage temporel et un multiplexage en longueur d'onde (figure 1-1).

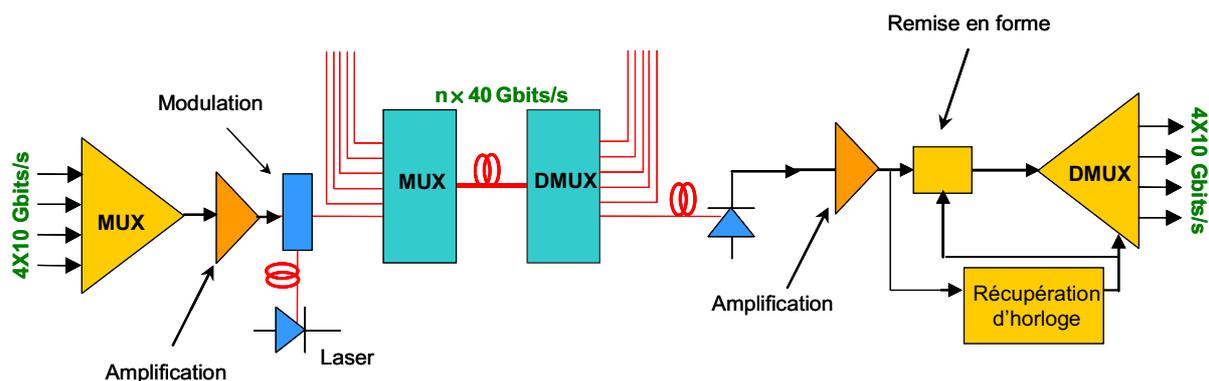


Figure 1-1 : Schéma d'un système de transmission associant le multiplexage en temps et en longueur d'onde

Aujourd'hui les systèmes de transmission de données à 40 Gbit/s sont disponibles sur le marché de l'électronique et le développement de composants pour les prochaines générations de transmission à 100 Gbit/s a déjà commencé. Un record de transmission de données à 12,8 Tbit/s sur une distance de plus de 2000 km a récemment été établi par Alcatel-Lucent, en multiplexant en longueur d'onde 160 canaux de 80 Gbit/s chacun.

La réalisation de systèmes fonctionnant à des débits supérieurs à 40 Gbit/s requiert des composants électroniques très performants. On estime en effet que pour réaliser des fonctions électroniques supportant un débit de 40 Gbit/s, il est nécessaire d'avoir des transistors dont la fréquence de coupure est de deux à trois fois celle du signal traité par les circuits. Aujourd'hui les technologies disponibles pour satisfaire à ce besoin sont les TBH InP, les HEMT InP et GaAs, et les TBH SiGe.

Les TBH InP permettent de réaliser les circuits indispensables à un système de transmission de données tels que des amplificateurs transimpédance (TIA), ou des circuits de commande de modulateur. Ces composants sont en compétition avec les TBH SiGe en ce qui concerne les circuits de multiplexage/démultiplexage de type MUX/CMU, DMUX/CDR. En effet, les circuits à base de TBH InP, bien que possédant une densité d'intégration moins élevée, offrent une meilleure excursion en tension et consomment moins.

L'émergence des systèmes à 160 Gbit/s nécessite une augmentation importante des bandes passantes des circuits électroniques qui les composent. Un système de transmission à 160 Gbit/s nécessite un amplificateur avec un gain plat et une phase linéaire sur une largeur de bande de 110 GHz et des bascules M-S fonctionnant à des fréquences d'horloge de 80 ou 160 GHz. C'est une des raisons pour laquelle les systèmes à 100 Gbit/s sont actuellement préférés.

1.1.2 Conversions analogique-numérique

L'amélioration des performances des systèmes de communications et de détection constitue un enjeu d'actualité notamment dans le domaine de la défense. Ceci nécessite le développement de circuits mixtes tels que les convertisseurs analogique-numérique à large bande passante et à haute résolution. Pour les CNA et CAN, il est possible d'obtenir des résolutions élevées en utilisant les techniques de sur-échantillonnage avec des fréquences d'horloge égales à environ 100 fois la bande passante.

1.1.3 Applications Terahertz (ou radio)

Les transistors en InP sont les meilleurs candidats pour les fréquences supérieures ou égales à 100 GHz, comme l'illustre le diagramme puissance-fréquence de la figure 1-2. Jusqu'à récemment les MIMICs étaient réalisés avec des HEMTs InP au f_{\max} plus élevé que les TBH InP. Cependant, aujourd'hui, ces derniers ont tout à fait leur place. Ils permettent de réaliser par exemple des sources RF et subTHz (oscillateurs, doubleurs).

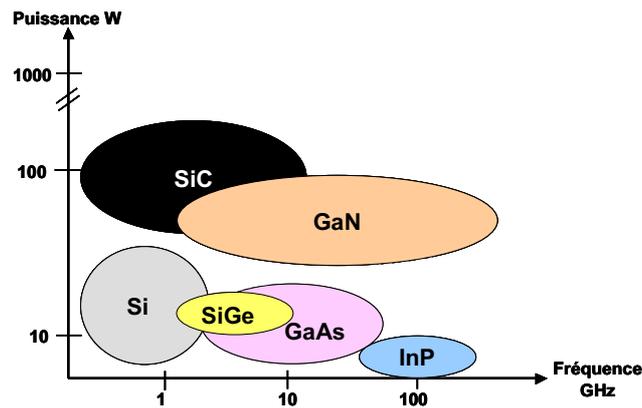


Figure 1-2: domaines d'utilisation en puissance en fonction de la fréquence de différents matériaux semi-conducteurs

1.1.4 Quel transistor pour quelle application

En ce qui concerne les applications logique à très forte densité d'intégration (VLSI), comme les microprocesseurs, le MOSFET (technologie silicium CMOS) est le composant de choix. En revanche, pour les applications analogiques et hyper-fréquence, que ce soit pour le domaine des télécommunications, du militaire ou de la détection, les composants les mieux adaptés sont les transistors bipolaires ou à effet de champ en matériaux III-V. Pour certaines applications, il est nécessaire de faire cohabiter les circuits logiques et analogiques ou hyperfréquence (« mixed-signal »). Par ailleurs, il est important de réaliser des circuits de forte densité d'intégration à faible coût. La technologie BiCMOS allie l'avantage du TBH pour sa fréquence élevée et son faible bruit et celle du CMOS pour sa forte densité d'intégration et son faible coût. Cependant cette technologie qui requiert plus de 30 niveaux de masquage est relativement complexe. Le coût de fabrication des circuits ne se justifie que par le volume du marché.

1.2 Le transistor bipolaire à hétérojonction

Après une description du principe de fonctionnement du transistor bipolaire, nous nous intéresserons à l'apport des hétérojonctions pour l'amélioration des performances fréquentielles. Ensuite nous décrirons les principales caractéristiques électriques et les critères de performance des TBH tout en abordant les aspects de la modélisation petit signal. Enfin, nous montrerons l'intérêt de la filière III-V pour la réalisation de ce type de composant.

1.2.1 Un peu d'histoire

Le premier transistor bipolaire, le « transistor à pointes » (figure 1-3) a été inventé en 1947 par Brattain et Bardeen avec la découverte de l'effet d'amplification [1]. L'année suivante, Shockley développa le premier modèle théorique du transistor bipolaire à jonction et, en 1951,

il déposa un brevet sur le principe de fonctionnement du transistor bipolaire à hétérojonction. Les trois physiciens reçurent le prix Nobel de physique pour leur invention en 1956.

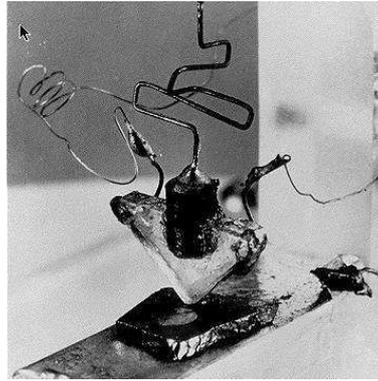


Figure 1-3 : Premier transistor à pointes

1.2.2 Principe de fonctionnement du transistor bipolaire

Le transistor bipolaire est un composant actif comportant trois électrodes : l'émetteur (E), la base (B) et le collecteur (C). Il est formé par la juxtaposition, dans un même cristal de semi-conducteur, de deux jonctions PN tête-bêche, partageant une région commune, la base (figure 1-4). Contrairement au transistor à effet de champ dans lequel un seul type de porteur de charge est sollicité, le transistor bipolaire doit son nom au fait que son fonctionnement repose sur le déplacement de deux types de porteurs : les trous et les électrons.

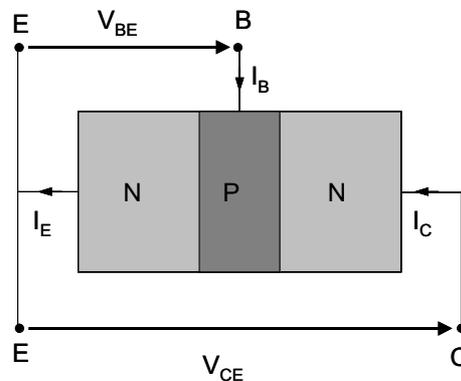


Figure 1-4 : Schéma d'un transistor bipolaire NPN en montage émetteur commun

Selon le type de configuration du transistor, la conduction du courant est principalement due soit au déplacement des trous (cas des structures PNP) soit à celui des électrons (cas des structures NPN). Les transistors de type NPN (comme celui faisant l'objet de cette thèse) sont plus couramment utilisés pour la réalisation de circuits rapides car, dans les matériaux III-V, la mobilité des électrons est supérieure à celle des trous. Nous nous restreindrons donc par la suite à la description de ce type de transistor.

Le transistor bipolaire compte plusieurs modes de fonctionnement différents, chacun d'entre eux étant directement lié aux conditions de polarisation :

- en mode bloqué, les jonctions émetteur-base et base-collecteur sont polarisées en inverse,

- en mode de saturation : les jonctions émetteur-base et base-collecteur sont polarisées en direct,
- en mode direct (mode de fonctionnement normal) : la jonction émetteur-base est polarisée en direct et la jonction base-collecteur est polarisée en inverse.

Bien que la commutation du transistor entre le mode bloqué (état logique 0) et le mode de saturation (état logique 1) soit utilisée pour la réalisation de fonctions logiques, le transistor est généralement sollicité en mode direct, lorsque celui-ci joue son rôle d'amplificateur de courant.

Nous proposons de décrire le fonctionnement du transistor dans ces conditions de polarisation bien précises à l'aide du diagramme de bande suivant (figure 1-5).

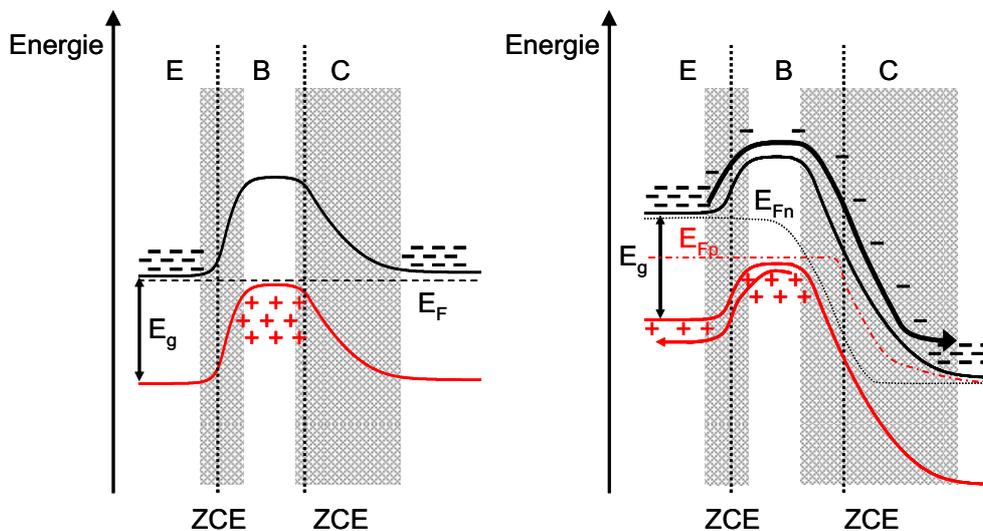


Figure 1-5 : Diagramme de bande d'un transistor bipolaire à l'équilibre (à gauche) et en mode de fonctionnement normal (à droite)

En l'absence de polarisation ($V_{CE}=V_{BE}=0$), les deux jonctions sont à l'équilibre thermodynamique. La barrière de potentiel empêche le passage des électrons de l'émetteur vers le collecteur. Il n'y a donc aucun courant et les niveaux de Fermi dans l'émetteur, la base et le collecteur sont alignés. En régime de fonctionnement normal, l'abaissement de la barrière de potentiel de la jonction émetteur-base favorise l'injection des électrons de l'émetteur vers la base et des trous de la base vers l'émetteur. Les électrons pénétrant dans la base diffusent ensuite jusqu'au niveau de la zone de charge d'espace (ZCE) de la jonction base-collecteur. Ils se retrouvent alors propulsés directement dans le collecteur du fait de la présence d'un fort champ électrique. Pour un fonctionnement optimal du transistor, l'épaisseur de la base doit être faible devant la longueur de diffusion des électrons afin d'éviter que les porteurs minoritaires ne disparaissent totalement par recombinaison avant même d'avoir atteint le collecteur.

Finalement, l'effet transistor consiste à moduler un courant d'émetteur à partir d'un courant de base beaucoup plus faible, lui-même contrôlé par la tension de polarisation de la jonction émetteur-base.

1.2.3 De l'homojonction à l'hétérojonction : principe du gain

Le gain en courant (β) permet de quantifier l'amplification du transistor. Il est défini comme le rapport du courant de collecteur au courant de base :

$$\beta = \frac{I_C}{I_B}$$

Un bilan des courants circulant dans le transistor (figure 1-6) permet de mettre en évidence les différentes pertes subies par les électrons depuis leur injection par l'émetteur jusqu'à leur récupération dans le collecteur.

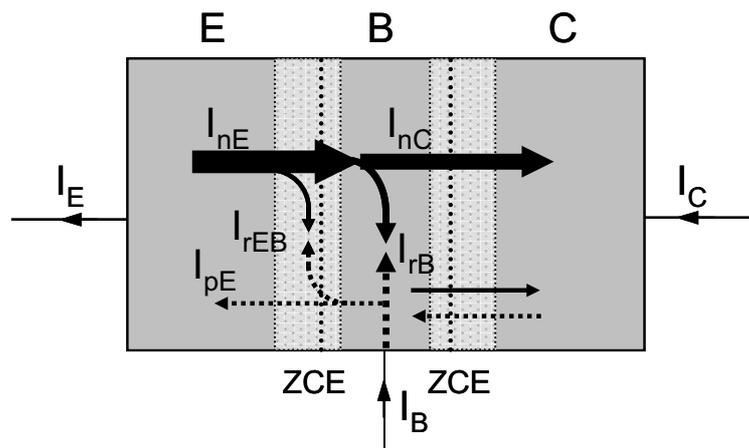


Figure 1-6 : Bilan des courants dans un TBH en régime de fonctionnement normal. Les courants d'électrons et de trous sont en traits pleins et pointillés, respectivement.

L'origine des différents courants est présentée dans le tableau 1-1 :

Tableau 1-1 : Origine des courants du TBH

I_{rB}	Recombinaisons dans la base
I_{rEB}	Recombinaisons dans la zone de charge d'espace émetteur-base
I_{pE}	Flux de trous de la base vers l'émetteur
I_{nE}	Flux d'électrons de l'émetteur vers la base
I_{nC}	Flux d'électrons traversant la base et arrivant dans le collecteur

Il faut noter qu'il existe également un courant au niveau de la jonction base-collecteur (I_{pC}) provenant de fuites ou d'effets d'avalanche à fort courant. Mais celui-ci reste négligeable devant le courant de collecteur I_{nC} tant que le transistor fonctionne en régime normal.

Les courants d'émetteur, de base et de collecteur sont liés par les relations suivantes :

$$I_E = I_{nE} + I_{pE} + I_{rEB}$$

$$I_B = I_{pE} + I_{rB} + I_{rEB}$$

$$I_C = I_{nC}$$

Par ailleurs, d'après la loi de conservation des courants, on a :

$$I_E = I_B + I_C$$

Lorsque les courants de recombinaison sont négligeables, le gain maximum est alors donné par :

$$\beta_{\max} = \frac{I_{nE}}{I_{pE}}$$

Dans le cas des transistors à homojonction, le gain en courant est fixé par le rapport du courant d'électrons injectés dans la base au courant de trous injectés dans l'émetteur. Ainsi, pour obtenir une bonne efficacité d'injection et un gain élevé, la jonction émetteur-base doit être fortement dissymétrique, c'est-à-dire que le dopage de l'émetteur (N_{de}) doit être nettement supérieur au dopage de la base (N_{ab}). Le gain en courant maximum s'écrit :

$$\beta_{\max} = \frac{I_{nE}}{I_{pE}} = A \cdot \frac{N_{de}}{N_{ab}}$$

où A est une constante.

La base constitue alors une limitation pour un fonctionnement du transistor à très haute fréquence. En effet l'obtention de performances fréquentielles élevées passe par une diminution du temps de transit dans la base et nécessite donc une réduction de l'épaisseur de cette couche. Ceci entraîne une augmentation de la résistance de couche de la base qui se doit d'être compensée par une élévation du niveau de dopage. Or cette dernière ne peut se faire qu'au détriment du gain au courant.

L'introduction d'un matériau d'émetteur avec une plus grande énergie de bande interdite que celle de la base permet de former une hétérojonction émetteur-base et de lever cette limitation. Dans une hétérojonction émetteur-base, la discontinuité de la bande de valence constitue une barrière au passage des trous de la base vers l'émetteur. L'efficacité d'injection de l'émetteur vers la base s'en trouve alors augmentée. Ainsi, à niveaux de dopages identiques, le gain en courant est plus élevé dans le transistor à hétérojonction que dans le transistor à homojonction. Il s'exprime par :

$$\beta_{\max} = \frac{I_{nE}}{I_{pE}} = A \cdot \frac{N_{de}}{N_{ab}} \cdot \exp\left(\frac{\Delta E_G}{k.T}\right)$$

Ce type de structure autorise donc un fonctionnement du transistor à très haute fréquence. En effet, il permet de choisir un dopage de la base plus élevé tout en maintenant un gain en courant satisfaisant. L'intérêt de l'introduction de la deuxième hétérojonction sera abordé plus en détail dans la partie 1.4.

1.2.4 Caractéristiques statiques

Bien que les transistors soient destinés à être soumis à des signaux variables avec des fréquences élevées (régime dynamique), les mesures en régime de tensions et de courants continus (régime statique) sont nécessaires à la compréhension du fonctionnement du composant. Ces dernières permettent, entre autre, d'extraire un certain nombre de paramètres

caractéristiques du composant et de mettre en évidence d'éventuels défauts liés à la technologie (résistances séries, courants non idéaux).

1.2.4.1 Le tracé de Gummel

Le tracé de Gummel est une représentation des courants de base et de collecteur en échelle logarithmique en fonction de la tension V_{BE} , à une tension V_{BC} fixe (généralement nulle). Il permet non seulement d'obtenir le gain statique en courant mais aussi de se rendre compte de la qualité des jonctions émetteur-base et base-collecteur.

La courbe de Gummel d'un TBH présente quatre régions distinctes (figure 1-7) :

- région 1 : lorsque la tension V_{BE} est très faible, le courant de base est alors dominé par les phénomènes de recombinaisons en surface et au niveau de la zone de charge d'espace émetteur-base. Peu d'électrons atteignent le cœur de la base et encore moins le collecteur. Cela se traduit sur la courbe par des courants de base et de collecteur très faibles et un gain en courant proche de zéro.

- région 2 : pour des valeurs de V_{BE} intermédiaires, l'injection des électrons est suffisante pour que ceux-ci atteignent en grande majorité le collecteur. L'effet d'amplification du transistor a lieu et l'évolution du gain statique en courant est donnée par l'écart entre les courbes de I_C et de I_B . Dans le cas d'un comportement idéal, le gain devrait être constant (courbes parallèles), ce qui n'est pas le cas ici. Dans cette zone de polarisation, l'évolution linéaire des courants avec V_{BE} rend possible l'extraction des courants de saturation et des coefficients d'idéalité des jonctions. En effet, les courants de base et de collecteur s'écrivent respectivement :

$$I_B = I_{Bsat} \cdot \exp\left(\frac{qV_{BE}}{n_B kT}\right) \text{ et } I_C = I_{Csat} \cdot \exp\left(\frac{qV_{BE}}{n_C kT}\right)$$

Où I_{Bsat} et I_{Csat} sont les courants de saturation de la base et du collecteur, et n_B et n_C sont les coefficients d'idéalité de la jonction émetteur-base et du collecteur.

- région 3 : pour des valeurs de V_{BE} plus élevées, les courants de base et de collecteur deviennent importants, ce qui entraîne une chute de tension ΔV aux bornes des résistances d'émetteur et de base. On observe donc sur les courbes de Gummel une saturation des deux courants. Ce phénomène n'affecte pas pour autant l'évolution croissante du gain jusqu'à sa valeur maximale.

- région 4 : aux très fortes densités de courant, le gain chute brutalement du fait des effets de forte injection.

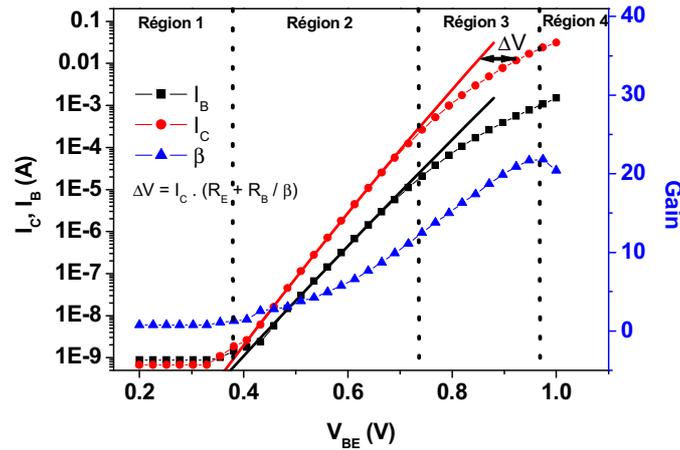


Figure 1-7 : Tracé de Gummel ($V_{CB}=0V$) et gain statique en courant d'un TBH $0,7 \times 5 \mu m^2$

La visualisation du tracé de Gummel permet d'avoir un premier aperçu de la qualité de la technologie du composant et/ou de son épitaxie, car il met en outre en évidence la présence de fuites ou un excès de résistances série à fort courant, comme l'illustre la figure 1-8.

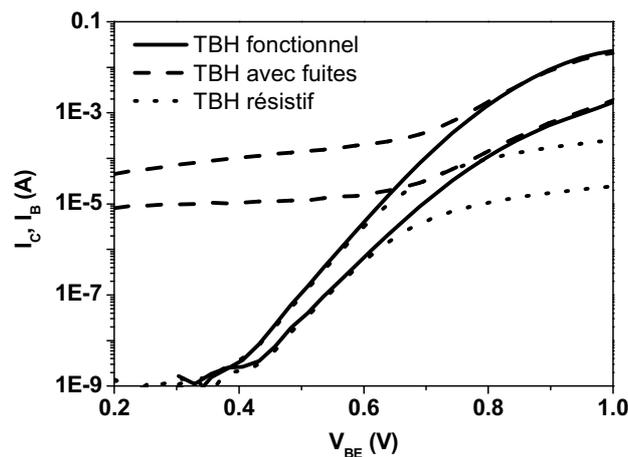


Figure 1-8 : Superposition des tracés de Gummel de TBH $0,7 \times 5 \mu m^2$ fonctionnels et non fonctionnels

1.2.4.2 Les caractéristiques $I_C(V_{CE})$

Les caractéristiques $I_C(V_{CE})$ représentent les courants de collecteur en fonction de la tension émetteur-collecteur pour différentes valeurs du courant de base. Le réseau de courbes ainsi formé permet de visualiser le gain en courant (β), la tension de décalage (V_{Δ}), la tension de saturation (V_{sat}) ainsi que, si l'excursion en V_{CE} est suffisante, la tension de claquage (BV_{CE0}) du transistor (figure 1-9).

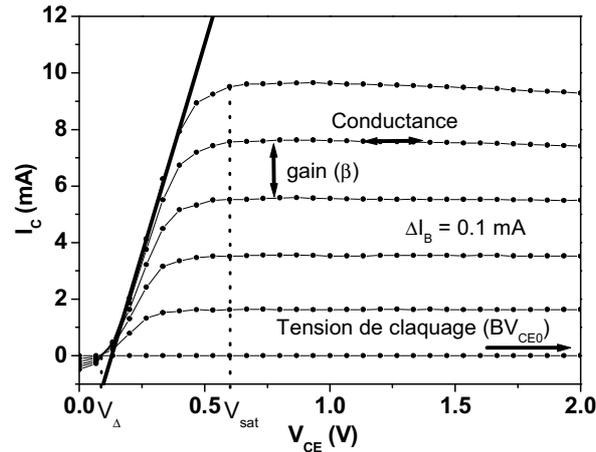


Figure 1-9 : Caractéristiques $I_c(V_{CE})$ d'un TBH $0,7 \mu\text{m}$

Lorsque la tension V_{CE} appliquée au TBH est inférieure à la tension V_{Δ} , la jonction base-collecteur injecte plus d'électrons que la jonction émetteur-base, comme l'illustre la figure 1-10. Le courant de collecteur provient alors exclusivement du flux d'électrons allant du collecteur vers la base, ce qui se traduit sur la caractéristique par une valeur de I_C négative. Pour les valeurs de V_{CE} très proches de 0, la jonction émetteur-base passe en inverse et n'injecte plus de courant ($I_E \approx 0$). Par conséquent, la valeur du courant I_C est très proche du courant I_B : $I_C = -I_B$.

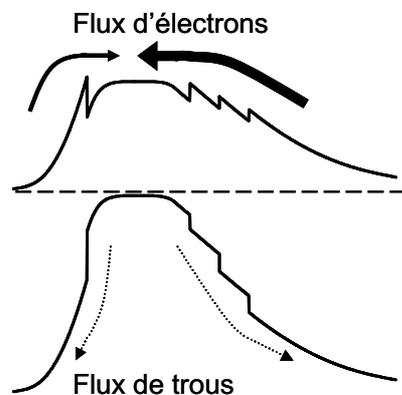


Figure 1-10 : Représentation schématique du diagramme de bande d'un TBH à $V_{CE} < V_{\Delta}$

Pour les valeurs de V_{CE} plus élevées, la tension V_{BE} augmente et favorise l'injection des électrons dans le collecteur, ce qui se traduit par une augmentation de I_C . Tant que la tension V_{CE} est inférieure à V_{sat} , la jonction base-collecteur reste polarisée en directe : le TBH est en régime de saturation. En considérant la chute de tension aux bornes des jonctions émetteur-base et base-collecteur, la tension V_{CE} s'exprime de la manière suivante :

$$V_{CE} = V_{CB} + V_{BE} = V_{CB'} + R_C \cdot I_C + V_{BE'} + R_E \cdot I_E$$

$V_{CB'}$ et $V_{BE'}$ sont les tensions base-collecteur et émetteur-base intrinsèques réellement appliquées au niveau des jonctions.

Lorsque $V_{CE}=V_{sat}$, la tension au niveau de la jonction base-collecteur V_{CB} s'annule et on a alors :

$$V_{CE} \approx V_{BE'} + (R_E + R_C) \cdot I_C$$

Ainsi, l'ensemble des tensions de saturation décrivent une droite ayant pour pente :

$$\left. \frac{dI_C}{dV_{CE}} \right|_{sat} = \frac{1}{R_E + R_C}$$

Au-delà de la tension de saturation, le TBH est en régime de fonctionnement normal : la tension V_{CE} est suffisamment élevée pour que les jonctions émetteur-base et base-collecteur soient polarisées respectivement en direct et en inverse. Le gain en courant β du transistor est maximum et est proportionnel à l'écartement entre 2 courbes $I_C(V_{CE})$: $\Delta I_C = \beta \cdot \Delta I_B$. La pente des caractéristiques donne la conductance de sortie du transistor. Cette pente qui devrait être nulle dans le cas idéal, est en fait influencée par les niveaux de courants de fuite, les phénomènes d'ionisation par choc ou les effets thermiques (pente négative).

1.2.4.3 Le claquage

Le claquage du TBH apparaît pour les fortes tensions V_{CE} , lorsque la jonction base-collecteur est très fortement polarisée en inverse. Sous l'effet d'un fort champ électrique, une génération de porteurs par effet tunnel peut se produire pour les matériaux à petit gap (e.g. InGaAs), ou bien pour les matériaux à plus grande énergie de bande interdite, comme l'InP, les électrons acquièrent suffisamment d'énergie pour percuter les atomes du réseau cristallin et générer des paires électrons-trous. C'est le phénomène d'ionisation par choc. Ces porteurs peuvent à leur tour percuter d'autres atomes, il se produit alors une réaction en chaîne (effet d'avalanche) provoquant une augmentation très importante du nombre de porteurs dans le collecteur. Ce phénomène est caractérisé par un coefficient de multiplication M , défini comme le rapport du courant total de collecteur par le courant d'électrons allant de la base vers le collecteur :

$$M = \frac{I_C}{I_{nC}} = \frac{I_{nC} + I_{pC}}{I_{nC}}$$

M s'exprime en fonction du courant de collecteur et du facteur de transport dans la base, α , qui est aussi le gain du TBH en montage base commune.

$$I_C = \alpha \cdot M \cdot I_E$$

De manière générale, le claquage intervient lorsque I_C tend vers l'infini. En montage émetteur commun, cela correspond à un gain en courant tendant vers l'infini. A partir d'une certaine tension V_{CE} , les trous générés dans le collecteur sont injectés dans la base et s'additionnent au courant de recombinaison dans la base. On a alors : $I_B = I_{rb} - I_{pC}$.

Comme le courant de base est imposé constant, l'effet du claquage est visualisé directement sur le courant I_C . On rappelle en effet que : $I_C = I_{nC} + I_{pC}$

En montage base commune, configuration dans laquelle le courant d'émetteur est constant, le claquage apparaît lorsque α tend vers l'infini. Pour cette raison, la tension de claquage en base commune est supérieure à la tension de claquage en émetteur commun. En général, les tensions de claquage sont mesurées en imposant un courant de base nul. Elles sont notées BV_{CE0} et BV_{CB0} , pour le montage en émetteur commun et base commune, respectivement (figure 1-11 (a))

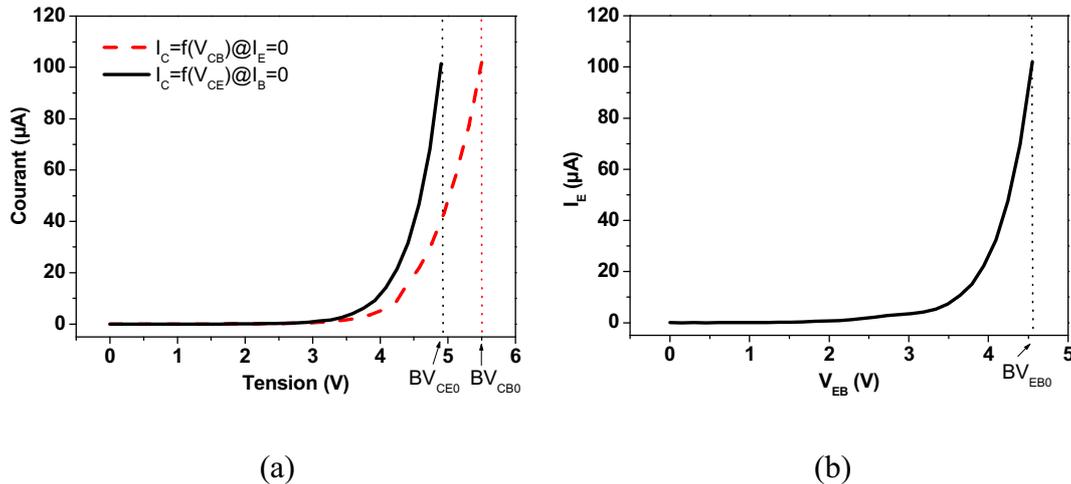


Figure 1-11 : Tensions de claquage de la jonction base-collecteur en montage émetteur commun et base commune (a) et tension de claquage de la jonction émetteur-base (b)

Plus marginalement, nous nous intéressons aussi à la tension de claquage de la jonction émetteur-base (BV_{EB0}), notamment pour l'utilisation des TBH en commutation. Du fait du fort dopage et de la faible épaisseur de l'émetteur, nécessaire à l'obtention d'une faible résistance série en régime normal de fonctionnement, la tenue en claquage de l'émetteur est plus faible. On observe en effet, sur la figure 1-11 (b), une légère augmentation du courant de fuite dès 2 V et une tension de claquage BV_{EB0} inférieure à BV_{CE0} pour un courant de fuite de 100 μA .

1.2.5 Caractéristiques dynamiques

Les TBH sont destinés à amplifier des signaux variables à haute fréquence, il est donc important de les caractériser en régime dynamique.

1.2.5.1 Paramètres S

Le TBH est assimilable à un quadripôle (figure 1-12) pour lequel les relations entre courants et tensions d'entrée et de sortie sont données par les matrices de transfert suivantes :

- la matrice impédance $[Z]$:
$$\begin{pmatrix} v_1 \\ v_2 \end{pmatrix} = [Z] \cdot \begin{pmatrix} i_1 \\ i_2 \end{pmatrix},$$
- la matrice admittance $[Y]$:
$$\begin{pmatrix} i_1 \\ i_2 \end{pmatrix} = [Y] \cdot \begin{pmatrix} v_1 \\ v_2 \end{pmatrix},$$

- la matrice hybride [H] : $\begin{pmatrix} v_1 \\ i_2 \end{pmatrix} = [H] \cdot \begin{pmatrix} i_1 \\ v_2 \end{pmatrix}$.

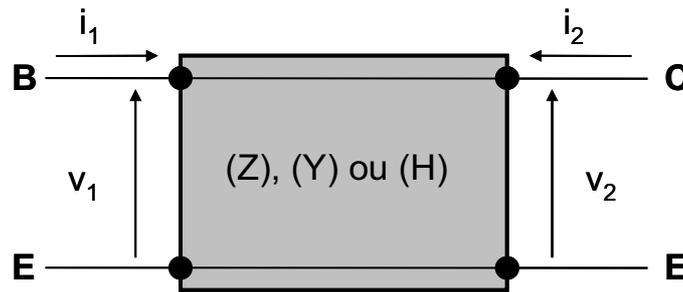


Figure 1-12 : Schéma d'un quadripôle

Dans notre cas précis, le TBH est configuré en émetteur commun, on a donc :

- en entrée : $v_1 = v_{BE}$ et $i_1 = i_B$
- en sortie : $v_2 = v_{CE}$, $i_2 = i_C$

où i_B , i_C , v_{BE} et v_{CE} représentent respectivement les valeurs dynamiques des courants de base et de collecteur, et des tensions émetteur-base et collecteur-émetteur du TBH.

La détermination des termes de ces matrices de transfert est nécessaire à l'extraction des paramètres du modèle petit signal du composant, que nous détaillerons par la suite. Cependant, il se trouve que l'obtention des éléments de ces matrices à partir de mesures hyperfréquence est très complexe. Cela nécessiterait en effet des mesures successives en circuit ouvert (pour la matrice impédance), ou en court-circuit (pour la matrice admittance), ce qui est impossible à obtenir précisément aux fréquences élevées, à cause notamment de l'apparition d'inductances et de capacités parasites. C'est une des raisons pour lesquelles on préfère mesurer la matrice [S] du transistor. Celle-ci relie les ondes incidentes (a_1 et a_2) et les ondes réfléchies (b_1 et b_2) aux bornes du quadripôle (figure 1-13), en tenant compte de ses coefficients de transmission :

$$\begin{pmatrix} b_1 \\ b_2 \end{pmatrix} = \begin{pmatrix} S_{11} & S_{12} \\ S_{21} & S_{22} \end{pmatrix} \cdot \begin{pmatrix} a_1 \\ a_2 \end{pmatrix}$$

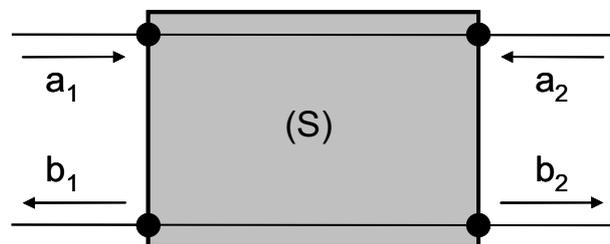


Figure 1-13 : Schéma d'un quadripôle avec ses ondes incidentes et réfléchies

La matrice [S] est mesurée à l'aide d'un analyseur de réseau vectoriel. Il est ensuite possible, à partir de celle-ci de remonter aux valeurs des matrices Z, Y et H, à l'aide des formules de transformations bien connues [2].

1.2.5.2 Facteurs de mérite : f_T et f_{max}

La mesure de paramètres S et la détermination des autres matrices de transfert, permettent d'une part de calculer les éléments du modèle électrique petit signal du TBH et d'autre part d'extraire ses deux facteurs de mérite en dynamique (figure 1-14), qui sont :

- la fréquence de transition du gain en courant (f_T) : il s'agit de la fréquence à partir de laquelle le gain dynamique en courant h_{21} , devient inférieur à 1. Ce gain est défini comme le rapport des courants de collecteur et de base en petit signal.

$$H_{21} = \left. \frac{i_C}{i_B} \right|_{V_{CE}=0}$$

Pour des fréquences inférieures à f_T , le transistor se comporte comme un circuit du premier ordre : le gain en courant est constant aux basses fréquences puis décroît en suivant une pente de -20 dB par décade.

- la fréquence maximale d'oscillation (f_{max}) : elle représente la fréquence à partir de laquelle le gain en puissance devient inférieur à 1. Plusieurs définitions de ce gain en puissance existent :

- Le gain maximum du quadripôle unilatéralisé MAG (Maximum Available Gain) défini à partir des paramètres S :

$$MAG = \frac{|S_{21}|^2}{(1 - |S_{11}|^2)(1 - |S_{22}|^2)}$$

- Le gain de Mason U, qui peut être défini à partir des paramètres hybrides du transistor :

$$U = \frac{|H_{21} + H_{12}|^2}{4[\Re(H_{11})\Re(H_{22}) + \Im(H_{21})\Im(H_{12})]}$$

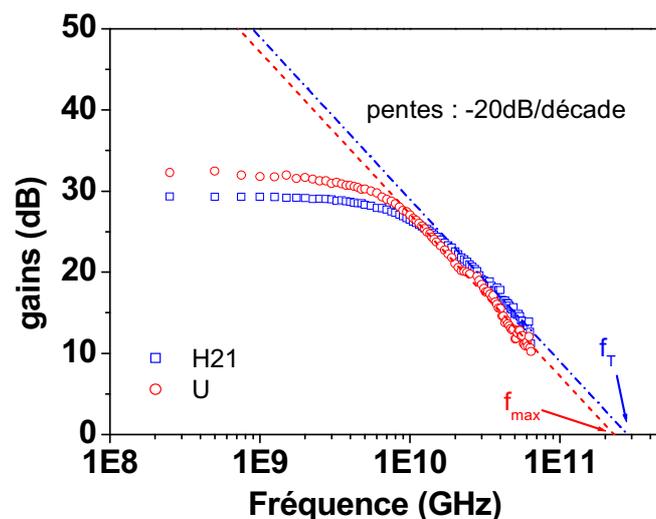


Figure 1-14 : Extraction des fréquences de coupure f_T et f_{max} à partir des courbes de gains H_{21} et U pour un TBH $0,7 \times 10 \mu m^2$ polarisé à $V_{CE}=1,6V$ et $I_C=30 mA$

F_{max} , calculé à partir du gain de Mason, est avec f_T , le facteur de mérite le plus employé par les différents laboratoires et sert de base pour la comparaison des transistors.

1.2.6 Modélisation électrique

Les fréquences de coupure caractérisent le fonctionnement dynamique des TBH, que l'on analyse plus précisément à l'aide de leur schéma équivalent. La figure 1-15 présente les deux configurations généralement utilisées pour la modélisation du transistor bipolaire.

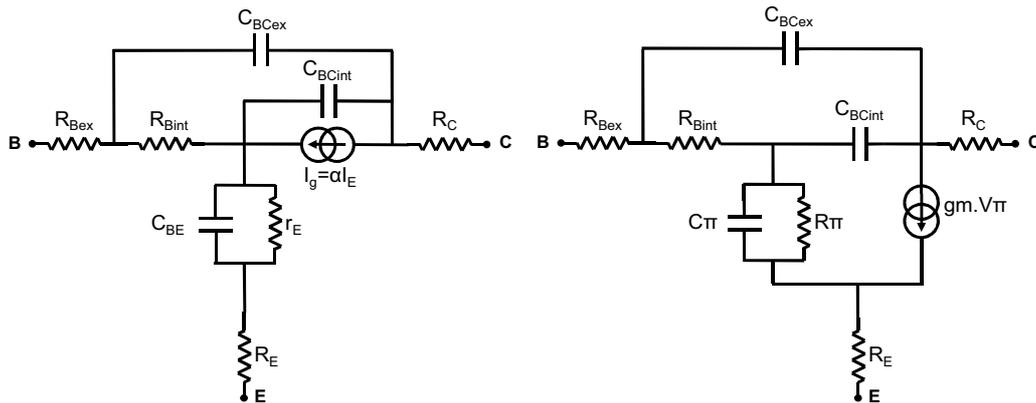


Figure 1-15 : Schémas équivalents petit signal : modèle en T (à gauche) et modèle en Pi (à droite)

Le modèle en T se rapproche de la réalité physique du transistor, tandis que le modèle en Pi est historiquement celui qui est le plus utilisé en conception. Les éléments extrinsèques tels que R_C , C_{BCex} , R_{Bex} , la résistance d'émetteur, la résistance de base intrinsèque R_{Bi} , sont les mêmes pour les deux topologies de modèle. Par contre, en ce qui concerne les autres éléments du modèle, il existe des formules permettant de passer du modèle en T au modèle en Pi [3].

Dans le modèle en T, l'effet d'amplification du TBH est modélisé par un générateur de courant :

$$I_g = \alpha I_E = \frac{\alpha_0 \cdot I_E}{1 + j\omega\tau_B} \cdot \exp(-j\omega\tau_C)$$

où α représente le gain dynamique en base commune du composant. Il correspond au gain statique en base commune (α_0) multiplié par un facteur de déphasage qui tient compte du temps mis par les électrons pour traverser la base et la zone désertée du collecteur.

C_{BE} est la capacité de jonction émetteur-base et r_E est la résistance dynamique d'émetteur :

$$r_E = \frac{nkT}{q \cdot I_E}$$

Dans le modèle en Pi, le générateur délivre un courant qui est :

$$I_C = g_m \cdot V_{\pi} = g_{m0} \cdot \exp(-j\omega(\tau_B + \tau_C)) \cdot V_{\pi}$$

Où g_m est la tranconductance.

La capacité C_{Π} représente la somme de la capacité de jonction et de la capacité de diffusion émetteur-base :

$$C_{\Pi} = C_{BE} + g_{m0} \cdot (\tau_B + \tau_C)$$

La résistance d'entrée R_{Π} s'exprime en fonction de la résistance dynamique d'émetteur selon l'expression suivante :

$$R_{\Pi} = \frac{r_E}{1 - \alpha_0} \approx \beta \cdot r_E$$

A partir d'un de ces modèles, il est possible de remonter à l'expression des fréquences de coupure f_T et f_{max} :

$$\frac{1}{2 \cdot \pi \cdot f_T} = \tau_B + \tau_C + r_E \cdot (C_{BE} + C_{BC}) + C_{BC} \cdot (R_E + R_C)$$

$$f_{max} = \sqrt{\frac{f_T}{8 \cdot \pi \cdot \tau_{CB}}}$$

τ_{CB} est une constante de temps dont la valeur exacte est donnée en référence [4]. En première approximation, elle s'écrit :

$$\tau_{CB} \approx C_{BCint} \cdot (R_{Bint} + R_{Bex}) + C_{BCex} \cdot R_{Bex}$$

1.3 La filière III-V

Depuis l'invention du transistor bipolaire à hétérojonction au début des années 50, le silicium reste le matériau le plus répandu dans les dispositifs électroniques car il présente de nombreux avantages. Tout d'abord, sa matière première, qui n'est autre que la silice, est abondante et peu coûteuse. De plus, forte de ces nombreuses années de présence sur le marché de l'électronique, la technologie silicium est très mature. Cependant le silicium possède des propriétés de transport assez moyennes qui constituent un frein à son utilisation à très hautes fréquences et limite son domaine d'application. De nombreux efforts, tels que l'introduction d'alliages SiGe ou la réduction importante de dimensions ont été faits pour améliorer les technologies sur silicium, ce qui fait que ce matériau possède encore quelques générations d'avance.

Les composants à base de matériaux III-V sont beaucoup plus appropriés pour les applications à très hautes fréquences. En effet, ils offrent non seulement la possibilité de réaliser des hétérojonctions mais aussi de réaliser des composants aux propriétés de transport particulièrement intéressantes.

Les matériaux III-V, constituent une famille d'alliages formés en proportion stoechiométrique d'éléments des colonnes III (e.g. Al, Ga, In) et V (e.g. P, As, Sb) du tableau de Mendeleïev. Leur structure cristalline est de type « zinc-blende » avec un paramètre de maille qui dépend de la composition de l'alliage considéré. La figure suivante présente les principaux alliages III-V en fonction de leur paramètre de maille et de leur énergie de bande interdite (figure 1-16).

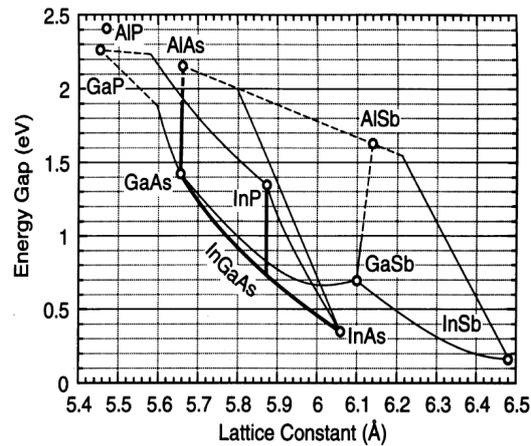


Figure 1-16 : Energie de bande interdite et paramètres de maille de matériaux III-V

Parmi ces alliages, l'arséniure de gallium (GaAs) et le phosphure d'indium (InP) représentent les substrats les plus utilisés. Il est possible de faire croître sur ces derniers plusieurs types d'alliages (classiquement binaires, ternaires ou quaternaires) à condition que leur paramètre de maille soit égal ou très proche. Ainsi, les alliages ternaires $\text{Ga}_{0.47}\text{In}_{0.53}\text{As}$, $\text{In}_{0.52}\text{Al}_{0.48}\text{As}$, ou $\text{GaAs}_{0.51}\text{Sb}_{0.49}$ sont couramment utilisés pour former des hétérojonctions avec l'InP. Comme nous l'avons vu précédemment, ces dernières jouent un rôle primordial pour l'amélioration de l'efficacité d'injection des jonctions émetteur-base et ouvrent la voie aux applications à très hautes fréquences. L'hétérojonction InP/GaInAs présente plusieurs avantages. Tout d'abord, comme nous l'avons vu précédemment, du fait de la barrière d'énergie dans la bande de valence, elle autorise un dopage plus élevée de la base sans pour autant dégrader le gain en courant. De plus, la présence de la discontinuité au niveau de la bande de conduction est favorable à une bonne injection des électrons dans la base.

Les propriétés de transport électronique des matériaux III-V sont nettement supérieures à celles du silicium, comme le montre l'évolution de la vitesse moyenne des électrons sous l'effet de l'application d'un faible champ électrique (figure 1-17).

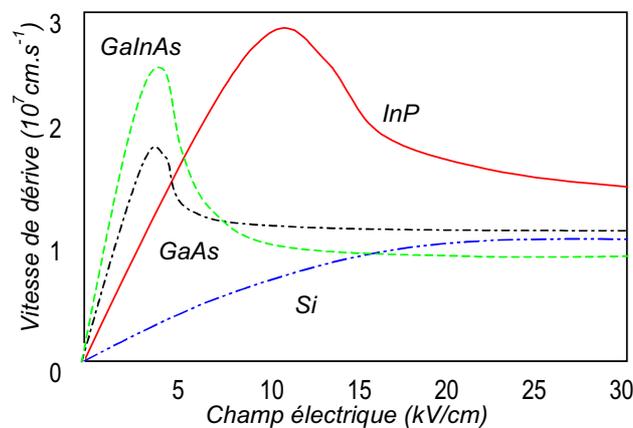


Figure 1-17 : Vitesse de dérive des électrons dans les matériaux III-V et le silicium en fonction du champ électrique

Pour les faibles valeurs de champ électrique la vitesse des électrons dans les matériaux III-V croît rapidement en suivant la loi linéaire : $v = \mu E$, où μ est la mobilité des électrons. La vitesse des électrons atteint un maximum pour une valeur de champ correspondant au champ critique (E_{crit}), puis celle-ci décroît et se stabilise à la vitesse de saturation (v_{sat}), dont on notera qu'elle est très voisine quelque soit le matériau (y compris le silicium).

Le profil de vitesse des électrons dans les matériaux III-V s'explique à partir de leur structure de bande d'énergie (figure 1-18). Le minimum de la bande de conduction et le maximum de la bande de valence sont situés au centre de la première zone de Brillouin au point Γ en $k=0$, ce qui confère aux matériaux III-V la particularité d'être à gap direct.

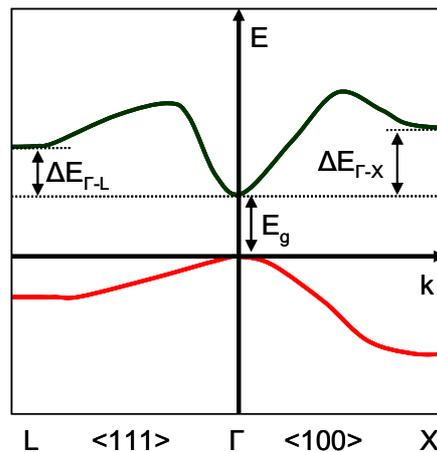


Figure 1-18 : Représentation simplifiée de la structure des bandes d'énergie en fonction du vecteur d'onde dans l'InP

La bande de conduction présente trois minima qui correspondent à trois vallées : la vallée centrale Γ et les vallées latérales L et X. Les électrons peuplant ces vallées possèdent une masse effective dont l'expression est issue de la résolution de l'équation de Schrödinger :

$$m_e = \frac{\hbar^2}{\partial^2 E / \partial^2 k}$$

Où \hbar est la constante de Planck réduite.

La masse effective est donc d'autant plus élevée que le rayon de courbure de la vallée est important. Ainsi, les électrons situés en vallée centrale ont une mobilité plus élevée que ceux situés en vallée latérales X et L. Lorsque les électrons sont soumis à un champ électrique supérieur ou égal à E_{crit} , ils acquièrent suffisamment d'énergie pour pouvoir transférer en vallées latérales, où leur mobilité est fortement diminuée.

En ce qui concerne les propriétés thermiques, la conductivité thermique de l'InP est meilleure que celles du GaAs et du GaInAs mais inférieure à celle du silicium, ce qui est problématique pour l'évacuation de la chaleur dans les TBH InP. Ce point sera abordé plus particulièrement dans le chapitre 4.

1.4 La filière TBH InP au III-V Lab

1.4.1 Historique

En 1993, après près de vingt années de recherche sur les TBH en GaAs, l'activité de recherche des TBH sur substrat d'InP débuta au Centre National d'Etudes en Télécommunications (CNET) de Bagnex. Dès 1996, le laboratoire lance les premiers transistors à double hétérojonction à collecteur composite avec une technologie à triple mesa, dont les performances fréquentielles atteignent 65 et 50 GHz respectivement pour f_T et f_{max} . Suite à des optimisations de la structure de couche (e.g. introduction d'une base graduelle en composition) et de la technologie (e.g. réduction de la capacité base-collecteur par du polyimide), le cap des 100 GHz en f_T (pour un f_{max} de 70 GHz) est atteint en 1998, date de création d'OPTO+, GIE entre France Telecom et Alcatel Recherche. Par la suite, le passage à une technologie avec auto-alignement et la réduction des dimensions d'émetteur ont permis d'aboutir à la réalisation de TBH 2 μm (largeur du contact d'émetteur) aux performances fréquentielles de 180 et 200 GHz, respectivement pour f_T et f_{max} . En 2000, apparaissent les premiers circuits numériques à 40 Gbit/s à l'état de l'art [5]. Parallèlement à la réalisation de nouveaux circuits, les efforts pour l'amélioration des performances fréquentielles du composant se poursuivent avec l'optimisation de la structure de couche de la base et du collecteur, ce qui permet d'obtenir des valeurs f_T/f_{max} de 220/230 GHz respectivement. Par ailleurs les efforts technologiques se multiplient pour minimiser davantage les dimensions latérales du composant. En 2005, alors que l'équipe transistor bipolaire InP rejoint le groupement d'intérêt économique Alcatel-Thales III-V Lab, la fabrication des tout premier transistors aux dimensions submicroniques est lancée. C'est donc dans le cadre de la validation et de l'amélioration de cette nouvelle filière de TBH sur InP que s'inscrit ce travail de thèse.

1.4.2 Technologie 2 μm et circuits 40 Gbit/s

Pour la réalisation de circuits fonctionnant à des fréquences d'horloge de 50 GHz, les fréquences de coupure (f_T et f_{max}) des transistors doivent être comprises entre 150 et 200 GHz. La filière TBH 2 μm mise au point à Alcatel-Thales III-V Lab répond tout à fait à ces exigences. Les transistors, de largeur effective d'émetteur de 1,5 μm , sont fabriqués sur des substrats de trois pouces, à partir d'un procédé technologique à triple mesa incluant un auto-alignement du métal de base avec l'émetteur comme décrit dans la référence [6] (figure 1-19).

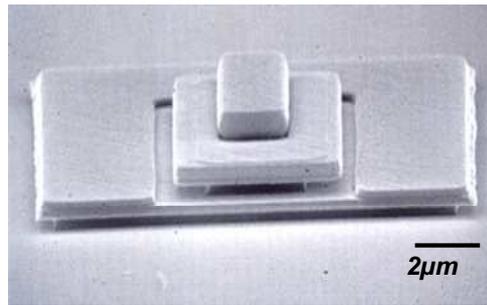


Figure 1-19 : Transistor de 2 μm de largeur d'émetteur avant le niveau d'interconnexion. La sous-gravure de l'émetteur est de 0,3 μm et celle du collecteur est de 1,3 μm

La structure de couche est réalisée par épitaxie par jets moléculaires à sources gazeuses. Elle comprend une base de 38 nm d'épaisseur, graduelle en composition et fortement dopée au carbone ainsi qu'un collecteur composite de 240 nm d'épaisseur. Plusieurs longueurs d'émetteur (de 3 à 20 μm) sont disponibles, ce qui permet aux concepteurs de circuits de disposer d'un nombre important de possibilités en ce qui concerne les courants maximums délivrables par les composants. Les caractéristiques typiques d'un transistor $2 \times 10 \mu\text{m}^2$ sont récapitulées dans le tableau 1-2 :

Tableau 1-2 : Principales caractéristiques électriques des TBH 2 μm

β	BV_{CE0}	V_{Δ}	f_T	f_{max}	$J_{C\text{max}}$
50	>7 V	180 mV	170 GHz	210 GHz	220 kA/cm ²

La filière 2 μm a été transférée à OMMIC pour les besoins d'avoir des circuits de source industrielle dans le domaine des transmissions optiques sur fibre mais aussi pour d'autres applications telles que la conversion de données analogique-numérique. Ces composants permettent de réaliser un ensemble de fonctions intervenant dans des circuits utilisés dans des systèmes de transmission par fibre optique à 40 Gbit/s (voir schéma en première partie) [7] : des circuits d'émission tels que les drivers cadencés et des circuits de réception comme le DTLIA par exemple.

Pour mettre au point des circuits destinés à des transmissions à 100 Gbit/s et fonctionnant à des fréquences d'horloge dépassant les 50 GHz, les transistors doivent avoir des f_T et f_{max} dans la gamme 250-300 GHz.

Les performances fréquentielles maximales étant atteintes pour la technologie 2 μm , notamment grâce aux efforts d'optimisation de la structure de couches verticale [8], il a été nécessaire de réduire davantage les dimensions latérales du composant. Le passage à des dimensions d'émetteur submicroniques s'est donc imposé, le but étant de mettre au point des TBH plus performants et de plus faible consommation.

1.4.3 Le passage au submicronique

L'augmentation des performances fréquentielles passe par la réduction des dimensions verticales et latérales du composant. En effet, comme le rappellent les expressions de f_T et

f_{\max} vues précédemment et la figure 1-20, la réduction des épaisseurs de la base et du collecteur permet de réduire le temps de transit des porteurs traversant ces couches et d'augmenter la fréquence de coupure du gain en courant. Mais cela entraîne une augmentation de la résistance de base et de la capacité base-collecteur dont la conséquence est la diminution de la fréquence maximale d'oscillation. Une « mise à l'échelle » consistant à réduire les dimensions latérales s'impose donc pour accroître simultanément les deux facteurs de mérite.

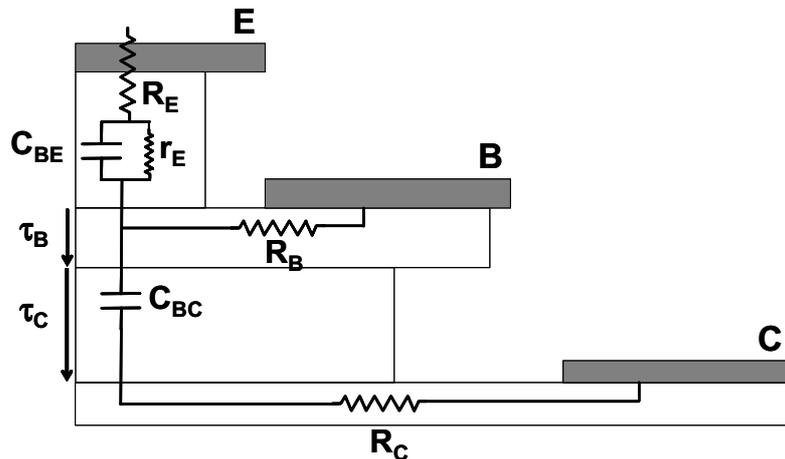


Figure 1-20 : Coupe latérale d'un TBH avec ses éléments parasites

Pour la technologie à 2 μm de largeur d'émetteur, les dimensions verticales (épaisseur de base et de collecteur) ont été optimisées afin d'obtenir les performances fréquentielles les plus élevées possibles. Des simulations géométriques à l'aide du programme ACPAR présenté dans le chapitre 2, ont mis en évidence qu'il fallait non seulement réduire les dimensions d'émetteur pour augmenter les performances, mais aussi minimiser la sous-gravure de l'émetteur pour ne pas pénaliser f_{\max} . Afin de répondre à ces exigences, le choix technologique du laboratoire a été de réaliser des TBH de forme hexagonale, comme nous le verrons dans le deuxième chapitre.

1.5 Positionnement du TBH InP face aux technologies concurrentes

A la fin des années 70, la technologie des transistors à base de silicium atteint déjà ses limites en termes de performances fréquentielles ultimes et commence à être devancé par les technologies à base de matériaux III-V. En particulier, la technologie sur GaAs a émergé commercialement dans les années 80 avec l'essor du marché de la téléphonie mobile, pour la réalisation d'amplificateur de puissance offrant de meilleures performances et des tensions de claquage élevées. La filière TBH InP est, quant à elle, apparue à la fin des années 90 au stade des circuits, en bénéficiant des avancées technologiques des TBH GaAs et de la maturation de la technologie InP, en ce qui concerne l'épitaxie en particulier. Aujourd'hui, les deux

principaux concurrents pour les TBH ultra-rapides sont l'InP et le SiGe. A tension de claquage identique, les TBH InP ont des performances fréquentielles bien meilleures que les TBH SiGe.

1.5.1 TBH SiGe

Depuis son invention en 1947, le transistor bipolaire silicium a connu de nombreux développements technologiques qui ont contribué, même si devancé par la technologie CMOS, au maintien d'une place spécifique dans le marché de l'électronique. Malgré les propriétés de transport et de tenue en claquage assez moyennes du silicium, les efforts de recherche sur la miniaturisation des composants ont permis pendant plusieurs décennies d'accroître leurs performances fréquentielles. A partir des années 80 les limitations technologiques du transistor bipolaire silicium à homojonction semblent définitivement atteintes. L'orientation des recherches sur la structure de couches du composant devient alors indispensable pour espérer augmenter davantage les performances fréquentielles et faire face à la concurrence croissante des technologies à base de matériaux III-V. C'est dans ce contexte qu'apparaissent les premiers transistors bipolaires en silicium-germanium [9]. Ces derniers contiennent un alliage $\text{Si}_x\text{Ge}_{(1-x)}$ dans la base et possèdent plusieurs avantages par rapport aux transistors tout silicium.

Tout d'abord, le SiGe possède une énergie de bande interdite plus faible que le silicium, ce qui permet de former un TBH avec tous les avantages décrits plus haut. De plus, de par sa structure de bandes et ses propriétés de transport bien particulières, les TBH SiGe offrent de nombreux avantages qui contribuent à la réduction du temps de transit dans la base, à savoir :

- une meilleure mobilité des trous et des électrons dans le SiGe que dans le silicium,
- la possibilité de faire varier la proportion de Ge dans la base, ce qui crée un pseudo-champ électrique accélérant les électrons traversant cette couche.

Plus récemment l'introduction du carbone dans la base a permis d'éviter la diffusion du bore et de réduire davantage l'épaisseur de la base [10].

Le TBH SiGe bénéficie des avancées technologiques qu'ont connus les transistors silicium durant de nombreuses années, qui font de lui un composant adapté aux applications à haute fréquence. Parmi celles-ci, on relève notamment l'introduction de la structure à double polysilicium :

- un polysilicium dans l'émetteur qui a permis de réduire les épaisseurs de base et d'émetteur de manière drastique,
- un polysilicium de base dont l'effet a été de séparer la base intrinsèque de la base extrinsèque et de permettre ainsi d'optimiser la composition en bore de cette dernière sans pénaliser la première.

Par ailleurs, l'auto-alignement émetteur-base-collecteur et l'amélioration des techniques d'isolation ont également contribué à la montée en fréquence de transistors bipolaires.

Un état de l'art des TBH SiGe est récapitulé dans le tableau 1-3 et un exemple d'une de ces technologies (développée par ST Microelectronics) est représenté par la figure 1-21.

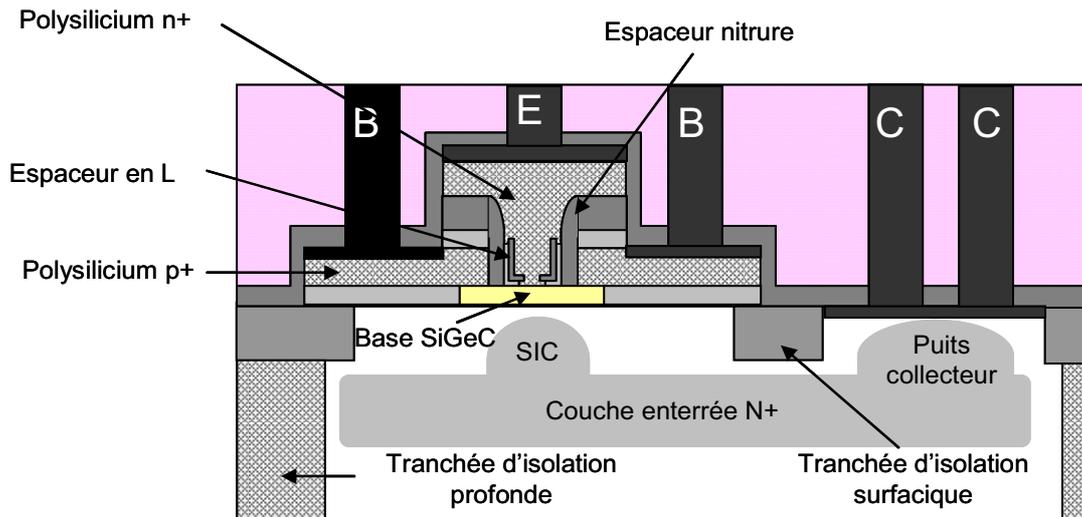


Figure 1-21 : Coupe transversale schématique d'un TBH SiGe de ST Microelectronics

Tableau 1-3 : Etat de l'art des TBH SiGe

Laboratoire	Année	W_E (μm)	f_T (GHz)	f_{max} (GHz)	BV_{CE0} (V)
IBM [11]	2006	0,13	300	330	1,5
Infineon [12]	2006	0,14	209	237	1,8
Hitachi [13]	2006	0,18	205	230	2
IHP [14]	2004	0,18	300	250	1,8
Freescall [15]	2006	0,18	185	260	2
ST Microelectronics [16]	2007	0,13	275	287	1,48

Ces composants restent cependant limités à des applications à faible ou moyen débit (domaine radiofréquences). Ils sont utilisés dans le domaine grand public nécessitant des fréquences de fonctionnement élevées :

- les télécommunications (téléphonie mobile, fibres optiques)
- la détection dans l'automobile

Ils ont pour fonction l'amplification du courant ou la commutation.

La technologie bipolaire SiGe est souvent utilisée en technologie BiCMOS. Celle-ci allie sur une même puce des transistors bipolaires et des transistors MOS, le but étant de combiner les avantages de chacun des composants, à savoir la rapidité du premier et la faible consommation et la forte densité d'intégration de l'autre. Le TBH est le principal concurrent du TBH InP.

1.5.2 TBH GaAs

Ce transistor a trouvé son créneau applicatif dans la fonction d'amplificateur de puissance des portables, avec l'essor de la téléphonie mobile. Ce composant dont la technologie est de type triple mesa, comprend une hétérojonction (TBH GaAlAs/GaAs). Pour améliorer sa fiabilité, on a introduit les TBH en InGaP/GaAs. Malgré une plus faible mobilité des électrons dans le

GaAs par rapport à l'InP, montrant les limites du composant, il a su s'imposer sur le créneau des amplificateurs de puissance à des fréquences de l'ordre du GHz.

1.5.3 Intérêt du TBH InP

Grâce à leur possibilité de fournir à la fois des vitesses et des tensions de claquage élevées, les TBH InP sont de très bons candidats pour de nombreuses applications telles que les communications optiques à haut débit, les communications radiofréquence dans des bandes de fréquences élevées (E,W, G, i.e. 80-200 GHz) et les conversions de données large bande.

La technologie bipolaire à hétérojonction InP/InGaAs apparaît comme la mieux adaptée pour la réalisation de circuits mixtes (analogique-numérique) qui soient à la fois rapides (fréquence de coupure élevées) et de forte amplitude de sortie (tension de claquage élevée).

1.6 Les différentes structures de la jonction base-collecteur des TBH InP

L'obtention de fréquences de coupure élevées nécessite des épaisseurs de couches de plus en plus fines et le choix d'une structure de couches base-collecteur favorisant un transport rapide des électrons est alors indispensable. Nous proposons de passer en revue les différentes approches actuellement utilisées en ce qui concerne la structure base-collecteur. En effet, comme nous l'avons vu dans le paragraphe précédent, il existe un certain nombre d'alliages en accord de maille avec l'InP, ce qui offre un éventail assez large de possibilités pour la structure de couches base-collecteur. Plusieurs critères de performances pour la réalisation de circuits tels que les facteurs de mérite en dynamique, la tenue en claquage, la fiabilité vont orienter le choix de la structure.

1.6.1 Transistor à simple hétérojonction (TBH)

Les transistors à simple hétérojonction permettent d'obtenir des performances record en terme de fréquences de coupure du gain en courant. L'équipe de Feng de l'université d'Urbana-Champaign dans l'Illinois a développé pendant plusieurs années ce type de composant. Grâce à une importante réduction des dimensions verticales et latérales, leurs TBH franchissent en 2004 le cap des 500 GHz [17], creusant ainsi l'écart avec les technologies SiGe dans la course aux applications THz.

Du fait des faibles épaisseurs de base et de collecteur (20 et 65 nm, respectivement), ces performances élevées sont obtenues à des densités de courant de l'ordre de 2 MA/cm² ce qui correspond à des températures de jonction supérieures à 200°C. Les dimensions verticales minimales semblent alors atteintes pour cette technologie. En effet, il est difficile d'envisager des composants fonctionnant à des températures de plusieurs centaines de degrés. Cependant,

le laboratoire de l'Illinois parvient à repousser cette limitation en réalisant des TBH pseudo-morphiques. Ces composants possèdent un collecteur en InGaAs contraint mécaniquement du fait de la variation de la proportion d'indium de 0,53 (côté base) à 0,68 (côté sous-collecteur). Cette gradualité de composition a pour effet de créer un pseudo-champ électrique qui réduit l'accumulation de porteurs en entrée du collecteur aux forts niveaux d'injection et favorise le transport des électrons en régime de survitesse. Il est alors possible d'obtenir des fréquences de coupure plus élevées et des densités de courant plus faibles que dans le cas d'un collecteur classique (en accord de maille avec l'InP). Conjointement au développement de cette nouvelle structure, les dimensions latérales du collecteur sont réduites, ce qui aboutit à la réalisation de transistors beaucoup plus rapides avec un f_T dépassant 700 GHz et un f_{max} de 340 GHz pour une densité de courant inchangée [18].

Bien que les TBH apparaissent comme étant les parfaits candidats pour atteindre des fréquences de coupure de l'ordre du TéraHertz, ces composants présentent un certain nombre d'inconvénients qui ont justifié l'introduction d'un collecteur en InP. Tout d'abord, ils possèdent une tension de claquage faible (inférieur à 3 V), ce qui interdit toute application dans des circuits nécessitant des tensions de sortie élevées. De plus, ils dissipent mal la chaleur du fait des propriétés thermiques médiocres de l'InGaAs, ce qui constitue un frein pour le développement des technologies actuelles destinées à fonctionner à des densités des courants de plus en plus élevées.

1.6.2 Structure de couches base-collecteur des TBDH InP

Sans une optimisation de la transition base-collecteur, les performances des transistors à double hétérojonction sont pénalisées du fait de la présence de la discontinuité de la bande de conduction à l'interface entre l'InGaAs de la base et l'InP du collecteur. Cette dernière constitue un frein au passage des électrons et contribue non seulement à augmenter le temps de transit des porteurs dans le collecteur mais aussi à limiter la densité de courant au seuil d'effet Kirk.

Nous proposons de passer en revue les différentes structures actuellement utilisées pour atténuer voire éliminer l'effet de blocage des porteurs en entrée de collecteur, et augmenter ainsi les performances fréquentielles des composants.

1.6.2.1 Rôle de l'espaceur

Utilisé dans la plupart des structures de couche des collecteurs composites, l'espaceur est une couche en GaInAs non intentionnellement dopée. Il a pour rôle de repousser la discontinuité dans le collecteur et de retarder le phénomène de blocage des porteurs. C'est dans cette couche que les électrons acquièrent l'énergie nécessaire au franchissement de la barrière.

1.6.2.2 Structure p+-n+

L'introduction dans le collecteur d'une paire p+/n+ [19] est une des premières solutions qui a permis d'atténuer les effets de la discontinuité à l'interface base-collecteur. Le dipôle ainsi créé fait apparaître une « crevasse » dans la bande de conduction suffisamment étroite pour favoriser le passage des électrons énergétiques au travers de la barrière (figure 1-22).

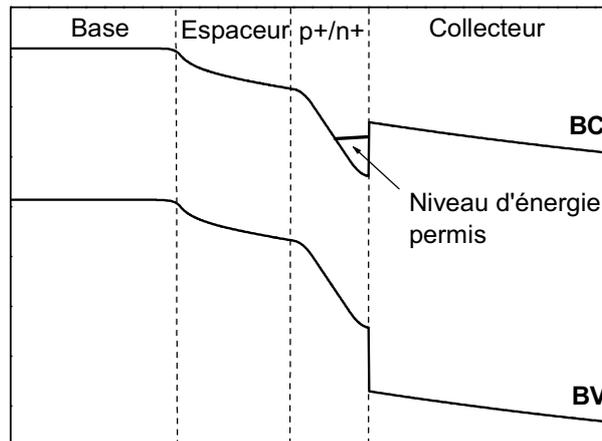


Figure 1-22 : Diagramme de bande à l'équilibre de la transition base-collecteur avec une paire p+/n+

Ce type de structure permet d'éviter l'accumulation de charges négatives dans le collecteur en régime de forte injection. Pour obtenir une bonne efficacité de transfert, les niveaux d'énergie permis aux électrons doivent être suffisamment élevés pour faciliter l'évacuation par effet tunnel des électrons piégés dans la « crevasse ». Ce type de transition base-collecteur a été abandonné par NTT au profit de structures plus simples comme celles incluant un plan de dopage en InP.

1.6.2.3 Plan de dopage InP

Initialement proposé par Sugiura *et al* [20], la structure avec plan de dopage consiste à insérer une fine couche d'InP fortement dopée entre le InGaAs p+ de la base et l'InP n- du collecteur. Cette couche a pour rôle d'abaisser la bande de conduction et d'empêcher ainsi l'accumulation des électrons dans le puits quantique présent au niveau de l'hétérojonction (figure 1-23).

L'épaisseur du plan de dopage (W) doit satisfaire la relation suivante :

$$W > \frac{2 \cdot \epsilon \cdot \Delta E_C}{q \cdot N_{dc}}$$

Où ΔE_C représente l'énergie de la barrière en entrée de collecteur. N_{dc} et ϵ sont respectivement le dopage et la permittivité électrique du collecteur.

Contrairement au TBH contenant une transition base-collecteur avec des alliages ternaires ou quaternaires, les TBH avec plan de dopage ont un collecteur entièrement en InP, ce qui a pour avantage de favoriser l'évacuation de la chaleur dans le composant et de rendre possible une réduction importante des dimensions verticales.

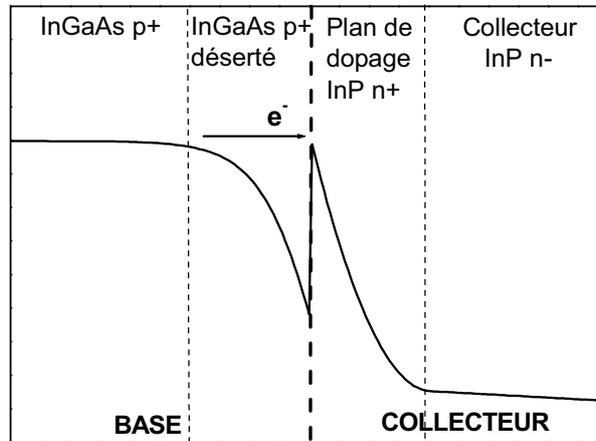


Figure 1-23 : Bande de conduction à l'équilibre d'une transition base-collecteur avec plan de dopage

L'équipe de Ritter et al [21], du laboratoire Technion (Israël) est celle qui a le plus développé cette structure de collecteur. Elle a introduit une couche de 4 nm dopée négativement à $3.10^{19} \text{ cm}^{-3}$ dans un collecteur en InP de 200 nm. Elle a alors démontré que cette structure de couche permettait d'éliminer totalement la barrière et d'atteindre des performances fréquentielles comparables à celles obtenues pour des TBH comportant une transition base-collecteur graduelle sur une gamme de densités de courant de collecteur relativement faible (f_T approchant les 200 GHz à 100 kA/cm^2). Au-delà de 100 kA/cm^2 , la remontée de la barrière au dessus du niveau de la bande de conduction de la base pourrait provoquer la chute du gain et du f_T , montrant ainsi les limites de ce type de structure. Récemment la même équipe a présenté des TBH de $0,45 \mu\text{m}$ de largeur d'émetteur possédant des f_T de 337 GHz avec un collecteur de 100 nm et un plan de dopage de 4 nm dopé à $2 \times 10^{19} \text{ cm}^{-3}$ [22].

Le plan de dopage peut être précédé d'un espaceur en InGaAs non dopé [23], couche dans laquelle les électrons vont acquérir l'énergie cinétique nécessaire pour franchir la discontinuité. Le dopage de la couche n+ doit alors être ajusté de sorte que les électrons possèdent une énergie restant tout de même en dessous de l'énergie de transfert en vallée latérale. Ce point sera abordé plus en détail dans le chapitre 3.

1.6.2.4 Structures avec quaternaires

Le phénomène de blocage des porteurs en entrée de collecteur peut être atténué par l'introduction de couches de quaternaires (InGaAsP) formant une transition graduelle par palier entre le gap de l'InGaAs et celui de l'InP. Le choix du gap des quaternaires a fait l'objet de plusieurs études. Il a notamment été démontré au milieu des années 90 que l'introduction

de deux quaternaires de largeurs de bande interdite de 0,95 eV et 1,15 eV permettait une bonne efficacité d'injection des électrons [24]. Plus récemment l'équipe de NTT a démontré que l'insertion d'un quaternaire possédant un gap de 1 eV entre un espaceur et une couche de collecteur en InP avec un plan de dopage suffisait pour obtenir des performances fréquentielles au-delà des 300 GHz et à une densité de courant proche de 700 kA/cm² [25].

Les collecteurs contenant de l'InGaAsP présentent cependant quelques inconvénients par rapport à un collecteur en InP. D'une part, ce matériau diminue la conduction thermique et d'autre part il implique des difficultés d'ordre technologique. En effet, du fait de l'absence de sélectivité de gravure entre l'InGaAs et l'InGaAsP, il est nécessaire de protéger efficacement la base lors de la gravure des couches de quaternaires ou de remplacer la gravure chimique de ces derniers par une étape plus contraignante d'usinage ionique.

1.6.2.5 Super-réseaux InGaAs/InAlAs

L'équipe de M. J. W. Rodwell utilise un super-réseau InGaAs/InAlAs inséré entre un espaceur et un plan de dopage pour supprimer la discontinuité à l'interface base-collecteur. Le GaInAlAs possède un gap intermédiaire entre l'InGaAs et l'InP. L'énergie de bande interdite du super-réseau est représentée dans la figure 1-24. La période du réseau, formée par la juxtaposition d'une couche d'InGaAs et d'une couche d'InAlAs, est maintenue constante. Elle a été choisie suffisamment faible (1,5 nm) pour éviter que le réseau ne se comporte comme un puits quantique piégeant les électrons. Au fur et à mesure que l'on s'approche de la couche d'InP, l'épaisseur de la couche d'InAlAs augmente au détriment de l'InGaAs, ce qui crée une augmentation progressive par petits paliers de l'énergie de bande interdite.

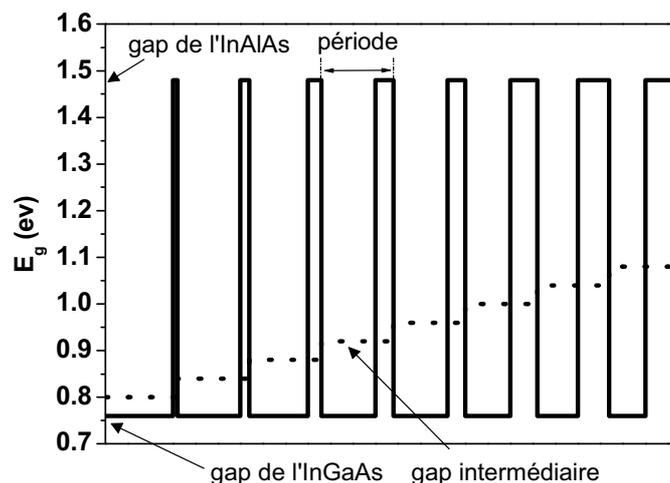


Figure 1-24 : Représentation de l'énergie de bande interdite dans un super-réseau InGaAs/InAlAs

Les performances fréquentielles obtenues avec ce type structure sont $f_T/f_{max} = 416/755$ GHz pour des TBH de largeur effective d'émetteur de 0,3 μm et d'épaisseur de base et de collecteur de 30 nm et 150 nm, respectivement [26].

1.6.2.6 TBDH à base d'Antimoine

Une des solutions alternatives pour supprimer la discontinuité de la bande de conduction à l'interface base-collecteur est l'utilisation d'une base en $\text{Ga}_x\text{As}_{(1-x)}\text{Sb}$. Cette approche permet de former une hétérojonction de type-II illustrée par la figure 1-25, qui présente non seulement un offset de la bande de valence s'opposant au passage des trous de la base vers le collecteur (comme dans le cas des TBDH InGaAs/InP) mais aussi un offset de la bande de conduction négatif favorisant l'injection des électrons dans le collecteur.

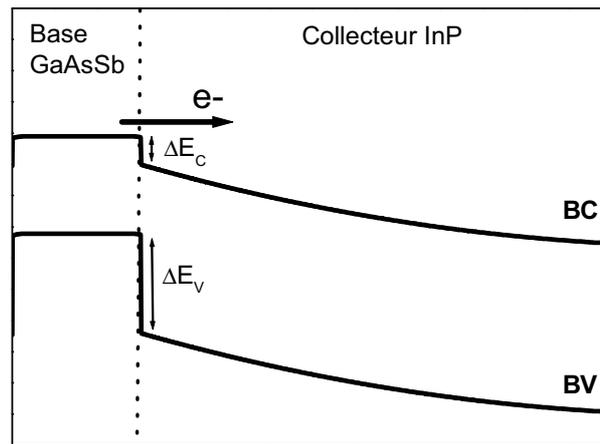


Figure 1-25 : Diagramme de bande base-collecteur d'un TBH à base d'Antimoine

Les études menées par l'équipe du professeur Bolognesi à l'université Simon Fraser au Canada [27] ont mis en évidence que cette technologie pouvait tout à fait rivaliser avec celle des TBH InGaAs/InP en terme de performances dynamiques. Contrairement aux TBDH comportant des quaternaires dans le collecteur, le TBH à base d'Antimoine possède une structure de couches plus simple, ce qui facilite grandement son procédé de fabrication. Ainsi, de nombreux laboratoires et industriels se sont intéressés au développement de ce composant ces dernières années [28]. Parmi les équipes de recherche les plus actives, on retiendra celle du laboratoire ETH Zürich qui a récemment réalisé des composants submicroniques à pont de base avec une fréquence de coupure du gain en courant supérieure à 600 GHz [29]. Par ailleurs, après avoir repoussé au plus loin les limites de son TBH pseudomorphique, le laboratoire de UIUC s'est aussi lancé dans le développement de ce composant et a annoncé il y a peu une valeur de f_T proche des 700 GHz [30]. Différents travaux sur l'optimisation de l'interface émetteur-base sont en cours pour réduire la discontinuité d'interface. Récemment elle a introduit une couche en GaInP à l'interface émetteur-base, ce qui a permis d'augmenter le gain statique en courant ainsi que f_T [31].

1.6.3 Etat de l'art des TBH InP

1.6.3.1 Récapitulatif des performances

Nous présentons dans le tableau 1-4 les performances fréquentielles et les tensions de claquage maximales des TBH développés par divers laboratoires académiques et industriels.

Tableau 1-4 : Etat de l'art des technologies des TBH InP

Laboratoire	Type	W_E (μm)	ep_B (nm)	ep_C (nm)	f_T (GHz)	f_{max} (GHz)	BV_{CE0} (V)
UIUC (2005)	TBSH	0,25	12,5	55	710	340	1,75
UIUC (2007)	TBDH ("Type-II")	0,52	20	60	670	185	3,2
	TBDH ("Type-II")	0,46	30	100	480	420	4,3
UCSB (2007)	TBDH	0,3	30	150	416	755	4,6
ETH Zürich (2007)	TBDH ("Type-II")	0,3	20	75	603	305	4,2
Technion (2008)	TBDH	0,45	25	100	338	534	> 3
Bell Labs NJ (2008)	TBDH	0,5	40	130	410	330	-
NGST (2006)	TBDH	0,25	30	120	400	503	> 4
PoSTech (2004)	TBSH	0,25	-	-	215	687	-
Vitesse (2004)	TBDH	0,4	-	-	> 300	> 300	-
IAF (2008)	TBDH	1	30	150	>300	>300	5
Anritsu (2008)	TBDH	1	-	-	302	388	6,2

Nous notons que les laboratoires industriels, comme Anritsu et l'IAF, qui sont plus soucieux des rendements de fabrication et des aspects de fiabilité pour la réalisation de circuits préfèrent réaliser des TBH de largeur d'émetteur plus importante.

Certains laboratoires privilégient les fréquences de coupure au détriment de la tension de claquage. En effet, comme le montre la figure 1-26, l'augmentation de f_T s'accompagne généralement d'une diminution de la tension de claquage du composant. Le produit $f_T \times BV_{CE0}$ constitue un facteur de mérite déterminant pour les circuits.

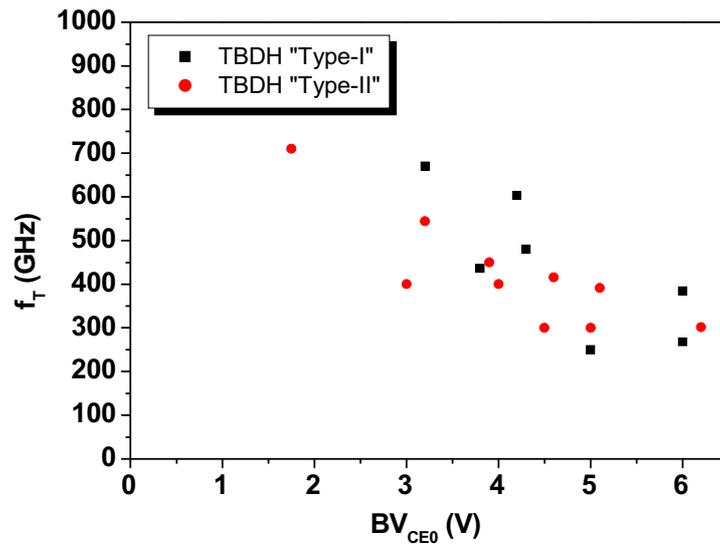


Figure 1-26 : Diagramme f_T - BV_{CE0} des TBH InP développés depuis 2004

1.6.3.2 Réalisations récentes

Les différents laboratoires industriels qui développent des TBH InP gardent à l'esprit la nécessité d'obtenir des composants fiables, reproductibles et au rendement de fabrication élevé, ce qui les contraint à fabriquer des composants "passivés" aux performances généralement plus limitées.

Anritsu développe un TBH avec un "ledge" et des contacts en WSi.

FBH développe une technologie avec transfert de substrat pour la fabrication de MMIC.

Teledyne travaille sur une technologie de TBH à 0,5 μm de largeur d'émetteur avec espaceur.

Eudyna est une fonderie proposant des TBDH de 1 μm de largeur d'émetteur aux performances fréquentielles, $f_T/f_{\text{max}}=150/200$ GHz et annonçant une fiabilité et une reproductibilité élevées.

HRL fabrique des démonstrateurs complexes et/ou rapides (150 GHz).

NGST développe des TBH submicroniques avec des épaisseurs de base et de collecteur relativement épaisses (ce qui permet de privilégier f_{max}) pour la réalisation d'amplificateurs fonctionnant à plus de 200 GHz. Ce laboratoire développe aussi des TBH avec des largeurs d'émetteur pouvant descendre jusque 0,14 μm , en utilisant une lithographie par photo-répéteur. Le procédé technologique est de type triple mesa auto-aligné incluant une combinaison de gravures sèches et humides. Le composant est passivé par du nitrure de silicium à partir d'un procédé de double planarisation [32] qui autorise la réduction de la capacité base-collecteur et de la surface d'émetteur. Leurs TBH de 0,25 μm de largeur d'émetteur atteignent des valeurs de f_T et f_{max} supérieures à 400 GHz. La taille réduite des composants ainsi que leur technique de connexion rend possible la réalisation de circuits à forte densité d'intégration. Ainsi, un diviseur statique à plus de 150 GHz a été réalisé dans le cadre du projet TFAST financé par la DARPA.

Par ailleurs, NTT développe des TBH à structure de couches base-collecteur avec ou sans quaternaire, avec un couple f_T/f_{\max} compris entre 300 et 350 GHz, notamment pour la réalisation de circuits pour les télécommunications optiques.

1.7 Conclusion : cahier des charges

Selon les applications visées (analogiques, numériques ou les deux), certains critères de performances vont être privilégiés au détriment des autres. Pour pouvoir être utilisés dans des circuits mixtes qui soient suffisamment rapides tout en possédant de fortes amplitudes, nos TBH devront satisfaire au cahier des charges suivant en termes de performances :

- des fréquences de coupure (f_T et f_{\max}) de l'ordre de 300 GHz
- une tension de claquage en émetteur commun supérieure à 4V
- un gain statique en courant supérieur à 20

Par ailleurs le rendement de fabrication devra être le plus proche possible des 100% pour pouvoir obtenir un rendement sur les circuits de plus de 70 %, comme l'indique le graphique suivant (figure 1-27).

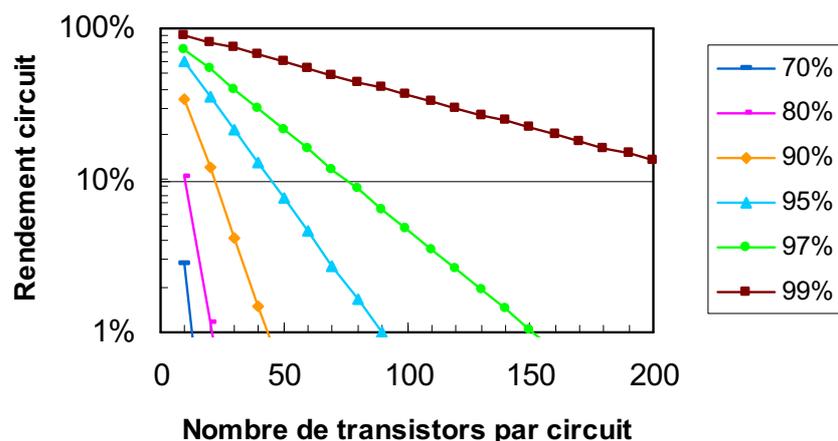


Figure 1-27 : Rendement de fabrication des circuits en fonction du nombre de transistors

Enfin, il est nécessaire de tenir compte du phénomène d'auto-échauffement dans le composant qui devient de plus en plus préoccupant au fur et à mesure que l'on minimise la taille du transistor. Les densités de courant de fonctionnement sont telles qu'elles engendrent des températures de jonction dépassant les 100°C.

Références bibliographiques du chapitre 1

- [1] J.M. Early, "Out to Murray Hill to play: an early history of transistors", IEEE Transactions on Electron Devices, Vol. 48, No. 11, 2001, pp. 2468-2472.
- [2] W. Liu, "Handbook of III-V Heterojunction Bipolar Transistors", John Wiley & sons, 1998.
- [3] D.A. Teeter, W.R. Curtice, "Comparison of hybrid Pi and Tee HBT circuit topologies and their relationship to large signal modeling", IEEE Microwave Theory and Techniques Society, 1997, pp. 375-378.
- [4] M. Vaidyanathan, D.L. Pulfrey, "Extrapolated f_{\max} of heterojunction bipolar transistors", IEEE Transactions on Electron Devices, Vol. 46, No. 2, 1999, pp. 301-309.
- [5] P. André, S. Blayac, P. Berdager, J-L. Benchimol, J. Godin, N. Kaufmann, A. Konczykowska, A-E. Kasbari, M. Riet, "InGaAs/InP DHBT technology and design methodology for over 40 Gb/s optical communication circuits", IEEE Journal of Solid-State Circuits, Vol. 36, No. 9, 2001, pp. 1321-1327.
- [6] S. Blayac, "Transistor bipolaire à double hétérojonction InP/GaInAs pour circuits de communications optiques à très haut débit", Thèse de doctorat de l'Université de Montpellier 2, 2001.
- [7] J. Godin, A. Konczykowska, M. Riet, J. Moulu, P. Berdager, F. Jorge, InP DHBT Integrated circuits for fiber-optic high-speed applications, IEICE Transactions on Electronics, Vol. E89-C, No. 7, 2006, pp. 883-890.
- [8] M. Kahn, "Optimisation du transistor bipolaire à hétérojonctions pour la réalisation de circuits numériques ultra-rapides", Thèse de doctorat, 2003.
- [9] T. H. Ning, "History and future perspective of the modern silicon bipolar transistor", IEEE Transactions on Electron Devices, Vol. 48, No. 11, 2001, pp. 2485-2491.
- [10] F. Blanchet, "Analyse et caractérisation des performances en puissance de transistors bipolaires à hétéro-jonction SiGe:C pour des applications de radiocommunications portables", Thèse de doctorat de l'université de Limoges, 2007.
- [11] B. A. Orner et al, "BiCMOS technology featuring a 300/330 GHz (f_T/f_{\max}) SiGe HBT for millimeter wave applications" IEEE Bipolar/BiCMOS Circuits and Technology Meeting, 2006, pp.49-52.
- [12] R.K. Vytla et al., "Simultaneous integration of SiGe High speed transistor and high voltage transistors", IEEE Bipolar/BiCMOS Circuits and Technology Meeting, pp. 223-230.
- [13] M. Miura et al., "SiGe BiCMOS Technologies for improving sensitivity and high-speed characteristics of the communication LSIs", IEEE International SiGe Technology and Device Meeting, 2006, pp. 228-229.
- [14] B. Heinemann et al., "A low-parasitic collector construction for high speed SiGeC HBTs", IEEE International Electron Device Meeting, 2004, pp. 251-254.

- [15] J. P. John, et al., "Self aligned SiGe NPN transistors with 285 GHz f_{\max} and 207 GHz f_T in a manufacturable technology", IEEE Electron Device Letters, Vol. 23, No. 5, 2002, pp. 258-260.
- [16] N. Zerounian, F. Aniel, B. Barbalat *et al.*, "500 GHz cutoff frequency SiGe HBTs", IEEE Electronics Letters, Vol. 43, No. 14, 2007.
- [17] W. Hafez, M. Feng, "0.25 emitter InP SHBTs with $f_T = 550$ GHz and $BV_{CE0} > 2V$ ", Proc. IEEE Electron Devices Meeting, 2004, pp. 549-552.
- [18] W. Snodgrass, W. Hafez, N. Harff, M. Feng, "Pseudomorphic InP/InGaAs Heterojunction Bipolar Transistors (PHBTs) experimentally demonstrating $f_T = 765$ GHz at 25°C increasing to $f_T = 845$ GHz at -55°C", Proc. IEEE Electron Devices Meeting , 2006, pp. 1-4.
- [19] K. Kurishima, H. Nakajima, T. Kobayashi, Y. Matsuoka, T. Ishibashi, "High speed InP/InGaAs double-heterostructure bipolar transistors with suppressed collector current blocking", Applied Physics Letters, Vol. 62, no. 19, 1993, pp. 2372-2377.
- [20] O. Sugiura, A. G. Dentai, C. H. Joyner, S. Chandrasekhar, J. C. Campbell, "High current gain InGaAs-InP double heterojunction bipolar transistors grown by metal organic vapor phase epitaxy" IEEE Electron Device Letters, Vol. 9, no. 5, 1988, pp. 253-255.
- [21] D. Cohen Elias, S. Kraus, A. Gavrilov, S. Cohen, N. Buadana, V. Sidorov, D. Ritter, "An abrupt InP-InGaAs-InP DHBT", IEEE Electron Device Letters, Vol. 26, no. 1, 2005, pp. 14-16.
- [22] D. Cohen Elias, A. Gavrilov, S. Cohen, S. Kraus, A. Sayag, D. Ritter, "Abrupt delta-doped InP/GaInAs/InP DHBTs with 0.45- μ m-wide T-shaped emitter contacts", IEEE Electron Device Letters, Vol. 29, No. 9 , 2008, pp. 971-973.
- [23] A. Fijihara, Y. Ikenaga, H. Takahashi, M. Kawanaka, S. Tanaka, "High speed InP/InGaAs DHBTs with ballistic collector launcher structure", Proc. Electron Devices Meeting, 2001, pp. 35.3.1-35.3.4.
- [24] E. F. Chor, C. J. Peng, "Composite step-graded collector of InP/InGaAs/InP DHBT for minimised carrier blocking" Electronics letters, Vol. 32, No. 15, 1996, pp. 1409-1410.
- [25] M. Ida, K. Kurishima, N. Watanabe, "Over 300 GHz f_T and f_{\max} InP/InGaAs double heterojunction bipolar transistors with a thin pseudomorphic base" IEEE Electron Device Letters, Vol. 23, No. 12, 2002, pp.694-696.
- [26] Z. Griffith, E. Lind, M. J. K. Rodwell, "Sub-300 nm InGaAs/InP Type-I DHBTs with 150 nm collector, 30 nm base demonstrating 755 GHz f_{\max} and 416 GHz f_T ", Proc. IEEE Indium Phosphide and Related Materials, 2007, pp. 403-406.
- [27] M. W. Dvorak, C. R. Bolognesi, O. J. Pitts, S. P. Watkins, "Over 300 GHz InP/GaAsSb/InP double HBTs with high current capability and $BV_{CEO} \geq 6V$ ", IEEE Electron Device Letters, Vol. 22, No. 8, 2001, pp.361-363.

- [28] S.S. Yi, S.J. Chung, H. Rohdin, M. Hueschen, D. Bour, N. Moll, D.R. Chamberlin, J. Amano, "Growth and device performance of InP/GaAsSb HBTs", International Conference on Indium Phosphide and Related Materials, 2003, pp. 380-384.
- [29] H.G Liu, O. Ostinelli, Y. Zeng, C. R. Bolognesi, "600 GHz InP/GaAsSb/InP DHBTs grown by MOCVD with a Ga(As,Sb), graded-base and $f_T \times B_{VCE0} > 2.5$ THz-V at room temperature", Proc. IEEE Electron Devices Meeting, 2007, pp. 667-670.
- [30] W. Snodgrass, B-R Wu, K. Y. Cheng, M. Feng, "Type-II GaAsSb/InP DHBTs with record $f_T = 670$ GHz and simultaneous $f_T, f_{max} > 400$ GHz", Proc. IEEE Electron Devices Meeting, 2007, pp. 663-666.
- [31] H. G. Liu, O. Ostinelli, Y. P. Zeng, C. R. Bolognesi, "High-current gain InP/GaInP/GaAsSb/InP DHBTs with $f_T=436$ GHz", IEEE Electron Device Letters, Vol. 28, No.12, 2007, pp. 852-855.
- [32] D. Sawdai, P.C. Chang, V. Gambin, X. Zeng, J. Wang, M. Barsky, B. Chan, B. Oyama, A. Gutierrez-Aitken, A. Oki, "Vertical Scaling of planarized InP/InGaAs heterojunction bipolar transistors with $f_T > 350$ GHz and $f_{max} > 500$ GHz", International Conference on Indium Phosphide and Related Materials, 2005, pp. 335-338.

2 Optimisations technologiques et géométriques

Nous détaillerons tout d'abord la structure de couches et la technologie des transistors submicroniques, composants de base pour la fabrication de la génération de circuits ultra-rapides. Puis nous aborderons le développement d'un modèle géométrique adapté à cette nouvelle technologie et permettant de repérer les principaux paramètres du modèle petit signal du composant. Enfin nous étudierons l'influence des paramètres géométriques dans le but de mettre en évidence les axes d'optimisation des performances fréquentielles du composant.

2.1 Présentation de la technologie du TBH submicronique au III-V Lab

2.1.1 Structure épitaxiale

La structure de couches joue un rôle important dans l'amélioration des performances fréquentielles du TBH. Il est nécessaire de l'optimiser avec soin afin de minimiser les temps de transit, les résistances d'accès et les capacités de jonction. La croissance des couches des transistors submicroniques est réalisée en épitaxie par jets moléculaires (GSMBE). La structure de couches standard est présentée dans le tableau 2-1.

Tableau 2-1 : Structure épitaxiale standard des transistors submicroniques

Nature de la couche	Matériau	Type	Dopage (cm ⁻³)	Epaisseur (nm)
Contact d'émetteur	InGaAs	n+	1,7.10 ¹⁹	100
	InP	n+	1,2.10 ¹⁹	180
Emetteur	InP	n-	5.10 ¹⁷	40
Base graduelle	In _(1-x) Ga _x As 0,47<x<0,525	p+	8.10 ¹⁹	28
Collecteur	InGaAs	n-	1.10 ¹⁶	30
	InP	n-	5.10 ¹⁷	20
	InP	n-	2,5.10 ¹⁶	80
Sous-collecteur	InP	n+	1,1.10 ¹⁹	50
	InGaAs	n+	1,7.10 ¹⁹	150
	InP	n+	1,2.10 ¹⁹	350
Etch-stop	InGaAs	non dopé		10
Substrat	InP	semi-isolant		350 μm

Comme nous l'avons expliqué dans le premier chapitre, l'augmentation des performances fréquentielles nécessite de réduire conjointement les dimensions latérales et verticales du transistor. Ainsi, les épaisseurs des couches ont été choisies de manière à obtenir la structure verticale optimale pour une largeur d'émetteur submicronique (de l'ordre de 0,5 μm). Pour cela nous nous référons à la règle de « mise à l'échelle » établie par le professeur M. J. W. Rodwell [1]. D'après cette loi, pour augmenter les fréquences de coupure d'un facteur γ , les dimensions verticales et latérales du composant doivent être réduites de manière à ce que :

- les capacités (C_{BE} et C_{BC}) et les temps de transit (τ_B et τ_C) soient diminués d'un facteur γ
- les résistances (R_E , R_B , R_C), la transconductance (g_m) et le courant de collecteur (I_C) restent constants.

Le tableau 2-2 présente les modifications à apporter à la structure verticale pour passer d'une technologie de 1,5 à 0,5 μm de largeur d'émetteur ($\gamma = \sqrt{3}$), la longueur d'émetteur restant constante.

Tableau 2-2 : Performances et épaisseurs de couches estimées d'après la règle de « mise à l'échelle » ($\gamma \approx \sqrt{3}$)

Paramètres	Technologie précédente	Technologie submicronique
Largeur effective d'émetteur (μm)	1,5	$\sim 0,5$
Fréquences de coupure (GHz)	200	360
Épaisseur de la base (nm)	38	28
Épaisseur du collecteur (nm)	240	133

2.1.1.1 Emetteur

Cette règle de « mise à l'échelle » a été appliquée à la structure de couche de l'émetteur. Afin de maintenir la résistance d'émetteur constante et d'améliorer la capacité émetteur-base d'un facteur $\sqrt{3}$ par rapport à la technologie précédente, plusieurs modifications ont été apportées. L'épaisseur de l'émetteur intrinsèque qui était initialement de 120 nm a été divisée par trois, ce qui permet de compenser en grande partie l'augmentation de la résistance due à la réduction de la surface effective de l'émetteur. En effet, la résistance associée à cette couche apporte une contribution importante à la résistance totale de l'émetteur [2].

L'émetteur est en InP dopé au silicium à $5.10^{17} \text{ cm}^{-3}$. La présence de l'hétérojonction émetteur-base autorise ce faible dopage tout en assurant une bonne efficacité d'injection. Le dopage de cette couche est suffisamment faible pour permettre une désertion totale des électrons aux faibles tensions et minimiser ainsi la capacité émetteur-base. Par ailleurs, un émetteur intrinsèque mince permet de limiter l'extension de la zone de charge d'espace et de réduire ainsi le phénomène de stockage de charge susceptible de provoquer une chute de tension importante aux fortes densités de courant.

Afin de minimiser la résistivité du contact d'émetteur, la couche d'interface métal / semi-conducteur est en InGaAs fortement dopée n et de plus faible énergie de bande interdite que l'InP. Une couche d'InP n+ permet de faire la transition entre cette dernière et la couche d'InP faiblement dopée et de réduire ainsi la résistance d'interface. On notera aussi que l'épaisseur de l'InP de la couche de contact est plus élevée que celle de l'InGaAs, ce qui va dans le sens d'une meilleure évacuation thermique.

La contribution des couches de contact à la résistance totale de l'émetteur étant négligeable, on choisit de les maintenir épaisses, ce qui permet d'avoir un mesa d'émetteur suffisamment haut (320 nm) pour éviter les courts-circuits entre les électrodes d'émetteur et de base. Par ailleurs, une hauteur de mesa élevée est plus favorable pour la réalisation de l'interconnexion d'émetteur.

2.1.1.2 Base

Le temps de transit dans la base est, en première approximation, proportionnel au carré de l'épaisseur de la base. Ainsi, pour satisfaire la règle de mise à l'échelle et diviser le temps de transit d'un facteur γ , l'épaisseur de la base a été divisée par $\sqrt{\gamma}$, ce qui se traduit par le passage d'une épaisseur de 38 à 28 nm. La base est en InGaAs avec une proportion d'Indium variant de 47,5 % coté émetteur à 53 % coté collecteur. Cette gradualité en composition crée un pseudo-champ électrique de 12 kV/cm [3] qui a pour effet d'accélérer les électrons traversant la base. Elle contribue ainsi à la réduction du temps de transit dans la base et à l'augmentation du gain statique en courant. La couche est fortement dopée positivement à $8.10^{19} \text{ cm}^{-3}$ afin de minimiser l'augmentation de la résistance de couche due à cette réduction d'épaisseur. Le dopant utilisé est le carbone, car contrairement au béryllium utilisé dans d'autres laboratoires, celui-ci possède l'avantage de peu diffuser dans les couches adjacentes. Le niveau de dopage, bien qu'important, permet de conserver un gain statique suffisamment élevé (supérieur à 20).

2.1.1.3 Collecteur

L'épaisseur totale du collecteur est de 130 nm, toujours en conformité avec la loi de mise à l'échelle. Comme le temps de transit dans le collecteur est proportionnel à l'épaisseur de la zone désertée du collecteur, il a été nécessaire de diviser cette dernière par γ .

La structure du collecteur comprend :

- un espaceur en InGaAs non intentionnellement dopé qui permet de repousser l'hétérojonction dans le collecteur et de limiter le blocage des porteurs induit par la discontinuité de la bande de conduction,
- une couche en InP fortement dopée ayant pour rôle d'abaisser le niveau d'énergie des bandes de conduction et de faciliter le passage des électrons,
- le collecteur proprement dit faiblement dopé.

Nous avons fait le choix d'une structure de couche standard sans quaternaires contrairement à l'ancienne génération de transistors [4] dans le but de faciliter la technologie du composant. En effet, la structure proposée ici permet de s'affranchir d'une étape d'usinage ionique supplémentaire qui a pour conséquence d'éroder la métallisation de la base et contribue à diminuer le rendement de fabrication des composants. L'optimisation de cette transition de la structure de couche base-collecteur sera abordée plus en détail dans la partie 3.

La majeure partie du collecteur est donc en InP. Bien que cela crée une hétérojonction base-collecteur qui est problématique pour le passage des électrons aux fortes densités de courant, l'InP présente plusieurs avantages. D'une part, ce matériau possède une meilleure tenue en tension que l'InGaAs, ce qui autorise davantage la réduction de l'épaisseur de collecteur. On peut ainsi avoir conjointement un faible temps de transit et une tension de claquage élevée. D'autre part l'InP possède une meilleure conductivité thermique que l'InGaAs, ce qui limite le phénomène d'auto-échauffement et le vieillissement prématuré du composant. Le dopage du collecteur proprement dit (InP n-) est relativement faible afin de favoriser l'extension rapide de la zone de charge d'espace et de minimiser la capacité base-collecteur.

2.1.1.4 Sous-collecteur

La structure de couche du sous-collecteur est choisie de manière à minimiser la résistance de collecteur. Pour les mêmes raisons que pour l'émetteur, la couche de contact collecteur est en InGaAs très fortement dopé et une couche d'InP fortement dopée est insérée au niveau de l'hétérojonction InP n- / InGaAs n+ dans le but de réduire la résistance d'interface. De plus l'épaisseur totale du sous-collecteur est élevée, ce qui a pour effet de minimiser la résistance de couche.

Afin de faciliter la dissipation thermique tout en conservant une résistance de couche totale de collecteur faible, on opte pour une structure de sous-collecteur comportant une fine couche d'InGaAs sur une couche d'InP beaucoup plus épaisse. L'influence de l'épaisseur de la couche de contact en InGaAs sur les performances sera étudiée au chapitre 4.

2.1.2 Fabrication du TBH

La fabrication du composant fait appel à une succession de dépôts métalliques et de gravures chimiques (mesa d'émetteur, de base et de collecteur). Cette technologie comporte neuf niveaux de masquage successifs, la plupart d'entre eux étant effectués en lithographie optique. Dans un premier temps, nous décrirons quelques briques de base de la fabrication du transistor submicronique, puis nous aborderons les deux approches technologiques utilisées pour la connexion de la base. Enfin, dans une dernière partie, nous récapitulerons l'enchaînement technologique selon ces deux approches.

2.1.2.1 Briques technologiques

Lithographie électronique

Les dimensions submicroniques du contact d'émetteur ainsi que la précision requise des alignements justifient l'emploi de la lithographie électronique pour la métallisation de l'émetteur et de la base. Cette technique est utilisée pour la réalisation des niveaux de masquage cont E, cont B et plot B décrits au paragraphe 2.1.2.4. Le masqueur électronique utilisé est capable de réaliser des motifs de 25 nm et permet d'obtenir une précision d'alignement de 50 nm entre deux niveaux. Pour l'écriture électronique des champs, la plaque est recouverte d'une résine positive électro-sensible (le PMMA). Le faisceau d'électrons accélérés à 100 kV et défléchis bombarde les zones que l'on souhaite métalliser. Les chaînes de PMMA sont alors cassées puis dissoutes dans une solution MIBK / IPA (1 / 2). Les ouvertures ainsi créées dans la résine correspondent aux zones à métalliser.

Dépôts métalliques

Les contacts métalliques sont constitués d'une couche en or sur une fine couche de titane. Le titane est utilisé pour ses bonnes propriétés d'adhérence avec le semi-conducteur et parce qu'il permet de minimiser la résistivité de contact, tandis que l'or est choisi pour sa faible résistivité électrique. Les dépôts métalliques Ti/Au sont réalisés par évaporation sous vide pour chacune des électrodes. La métallisation de la base est déposée par auto-alignement avec la métallisation d'émetteur. Grâce à cette technique l'espacement entre le mesa d'émetteur et le contact de base est réduit à la profondeur de sous-gravure de l'InP d'émetteur, généralement comprise entre 80 et 100 nm (figure 2-1). La résistance de base extrinsèque est alors minimisée.

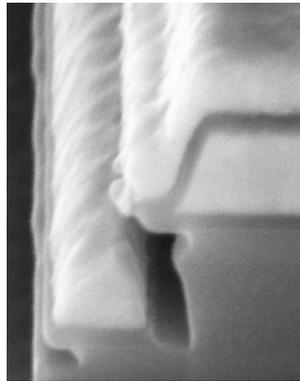


Figure 2-1 Coupe FIB d'un TBH 0,5 μm avec auto-alignement du contact de base

Gravures chimiques

La gravure des mesa est faite par voie humide dans des solutions d'acide. L'InP est gravé dans une solution HCl / H₃PO₄ (1/10) à une vitesse de 200 nm par minute et l'InGaAs est gravé dans une solution H₃PO₄/H₂O₂/HCl (3/1/40) à une vitesse de 100 nm par minute. La sélectivité de gravure qui existe entre l'InGaAs et l'InP rend possible une définition parfaite des mesa. En effet la gravure s'arrête naturellement à chacune des interfaces entre les deux matériaux.

La gravure humide de l'InGaAs est quasi-isotrope tandis que celle de l'InP dépend fortement des directions cristallographiques (figure 2-2).

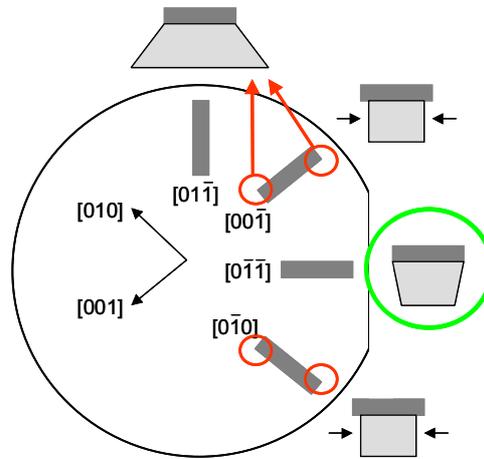


Figure 2-2 : Influence de l'orientation cristallographique sur le profil de sous-gravure de l'InP

Dans la technologie 2 μm , les transistors sont orientés dans la direction $[00-1]$, c'est-à-dire à 45° par rapport à l'axe du méplat, ce qui favorise la sous-gravure de l'InP. Cette orientation a pour principal avantage de permettre une sous-gravure importante du collecteur et de minimiser la capacité base-collecteur du TBH. En revanche, elle favorise l'apparition d'un "pieds" (figure 2-3) au niveau de l'extrémité du mesa d'émetteur (dû à une orientation $[01-1]$ favorisant les flancs sortants).

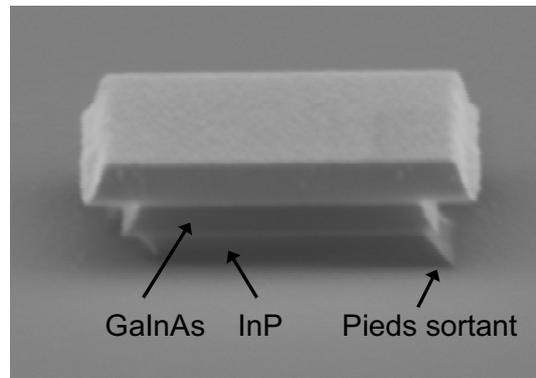


Figure 2-3 : TBH 2 μm après gravure du mesa d'émetteur

Le pieds d'émetteur qui est problématique pour l'auto-alignement de la base avec l'émetteur nécessite une profondeur de sous-gravure de l'émetteur d'environ $0,3 \mu\text{m}$. Cette technologie montre ses limites lorsqu'il s'agit d'atteindre des largeurs d'émetteur inférieures au micron puisque le mesa d'émetteur deviendrait alors inexistant. Afin de minimiser et de mieux contrôler la sous-gravure d'émetteur, les transistors sont désormais orientés dans la direction $[0-1-1]$, perpendiculairement au méplat. Par ailleurs, afin d'éviter l'existence néfaste des "pieds" de mesa d'émetteur les bords des transistors ont été dessinés en forme de pointes, leur conférant ainsi une forme hexagonale [5].

2.1.2.2 Les connexions : difficultés liées à la réduction des dimensions

Connexion de l'émetteur

Dans la technologie standard des transistors $2\ \mu\text{m}$, la connexion de l'émetteur est réalisée après la planarisation du composant, par des ouvertures dans le polyimide (vias). Comme la taille minimale des via pour une ouverture reproductible est de l'ordre $1\ \mu\text{m}$, ce type de connexion devient inenvisageable pour les transistors à largeur d'émetteur submicronique. La technique utilisée est donc la connexion par arasement, qui consiste à graver par plasma RIE le polyimide après la planarisation jusqu'à découvrir la métallisation d'émetteur. Il ne reste plus alors qu'à déposer un rail métallique pour relier l'émetteur aux plots de connexion.

Connexion de la base : deux approches technologiques

La largeur du contact de base a été réduite de manière importante lors du passage aux transistors hexagonaux afin de compenser l'impossibilité de sous-graver le collecteur pour réduire la capacité associée. La connexion de la base constitue donc aussi une des principales difficultés rencontrées lors de la fabrication de nos TBH. Pour cette raison, nous utilisons deux approches technologiques différentes (figure 2-4) :

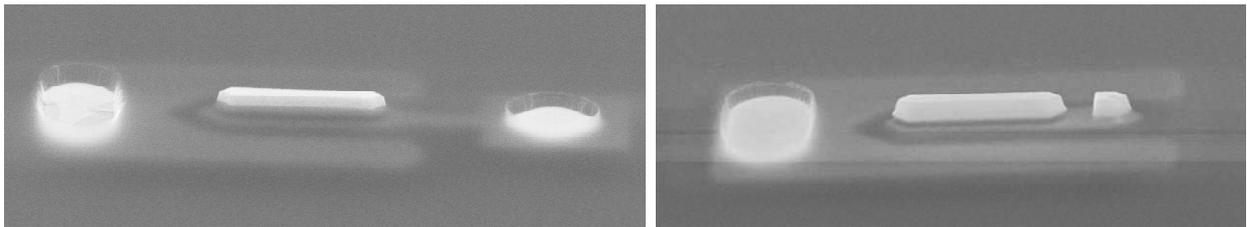


Figure 2-4 : Transistors à pont de base (à gauche) et plot de base (à droite) après l'arasement du polyimide

Dans le cas du transistor à pont de base, la métallisation de la base est déportée sur un plot isolé via un rail métallique (pont). Le plot est suffisamment large pour assurer la connexion de la base par via. Les couches d'InGaAs et d'InP situées sous le pont sont gravées lors de l'étape d'isolation du transistor. Cette approche technologique permet de diminuer la surface base-collecteur et par suite de minimiser la capacité de jonction qui lui est associée. Dans le cas du transistor à plot de base, la métallisation de la base est épaissie localement jusqu'à atteindre le niveau de la métallisation d'émetteur. La « pinoche » ainsi formée est arasée en même temps que l'émetteur pour la connexion (figure 2-5).

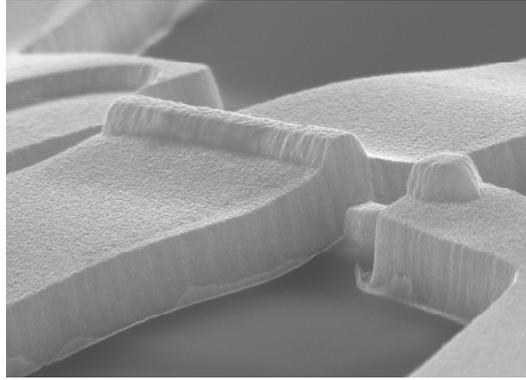


Figure 2-5 : Transistor submicronique à plot de base après dépôt du métal d'interconnexion

2.1.2.3 Récapitulatif de l'enchaînement technologique

La figure 2-6 décrit l'enchaînement technologique des transistors à pont et à plot de base. La technologie du TBH débute par le dépôt de la métallisation d'émetteur (étape 1). Cette dernière sert ensuite de masque pour la gravure des couches d'InGaAs et d'InP du mesa d'émetteur (étape 2). Puis la métallisation de la base est déposée par auto-alignement avec l'émetteur (étape 3) et fait à son tour office de masque pour la gravure chimique de la base et du collecteur (étape 4). Ensuite, une fois les émetteurs et les TBH à pont protégés à l'aide d'une lithographie optique, la base et le collecteur sont gravés (étape 4). On procède ensuite à l'épaissement de la métallisation de la base qui servira à la connexion des transistors à plot de base (étape 5). Puis la métallisation du collecteur est déposée par lithographie optique (étape 6). L'étape suivante, l'isolation des transistors (étape 7), consiste à graver les couches du sous-collecteur. C'est lors de cette dernière que l'on procède au dégagement des transistors à pont de base. Puis on grave la couche d'arrêt en InGaAs pour éviter les fuites de courant dans le substrat. On procède enfin à la planarisation, à l'arasement (étape 8) et à la connexion des TBH (étape 9).

Etapes technologiques	à plot de base	à pont de base
1. Métallisation d'émetteur <ul style="list-style-type: none"> ▪ Lithographie électronique (contE) ▪ Dépôt Ti/Au 		
2. Gravure du mesa d'émetteur (mesaE) <ul style="list-style-type: none"> ▪ Gravure chimique de l'InGaAs ▪ Gravure chimique de l'InP 		
3. Métallisation de base <ul style="list-style-type: none"> ▪ Lithographie électronique (cont B) ▪ Dépôt Ti/Au 		
4. Gravure de la base et du collecteur <ul style="list-style-type: none"> ▪ Lithographie par contact (mesa B) ▪ Gravure chimique du InGaAs ▪ Gravure chimique de l'InP 		
5. Epaissement du contact de base <ul style="list-style-type: none"> ▪ Lithographie électronique (plot B) ▪ Dépôt Ti/Au 		
6. Métallisation du collecteur <ul style="list-style-type: none"> ▪ Lithographie par contact (cont C) ▪ Dépôt Ti/Au 		
7. Isolation du transistor <ul style="list-style-type: none"> ▪ Lithographie par contact (mesa C) ▪ Gravure chimique du sous-collecteur (InGaAs + InP) et de la couche d'arrêt 		
8. Planarisation, arasement et ouverture des vias <ul style="list-style-type: none"> ▪ Etalement du polyimide ▪ Gravure RIE pour araser l'émetteur et le plot de base ▪ Lithographie par contact (via BC) ▪ Gravure RIE du polyimide 		
9. Connexion <ul style="list-style-type: none"> ▪ Lithographie par contact (métal 2) ▪ Dépôt Ti/Au 		

Figure 2-6 : Etapes de fabrication des TBH (coupe longitudinale)

2.1.2.4 Caractérisations électriques : mesures TLM

Afin de vérifier la qualité des contacts et de l'épitaxie des TBH, des mesures TLM (« Transmission Line Measurement ») sont effectuées en cours ou en fin de technologie. La technique consiste à faire une mesure « 4 pointes » de la résistance (R) entre des électrodes de largeur W et séparées d'une distance variable (L), comme l'indique la figure 2-7.

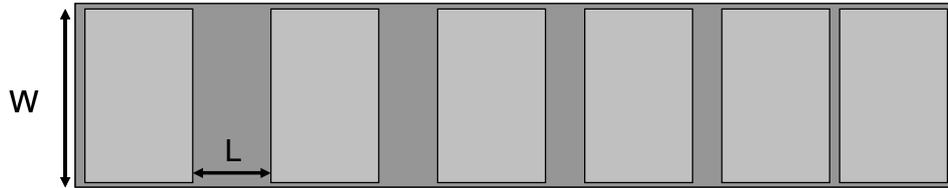


Figure 2-7 : Vue de dessus d'une structure TLM

Ainsi, le tracé de l'évolution de la résistance avec la longueur inter-électrode forme une droite représentée par la figure 2-8 et dont l'équation est :

$$R(L) = 2 \cdot R_{\text{cont}} + R_{\text{couche}} \cdot \frac{L}{W}$$

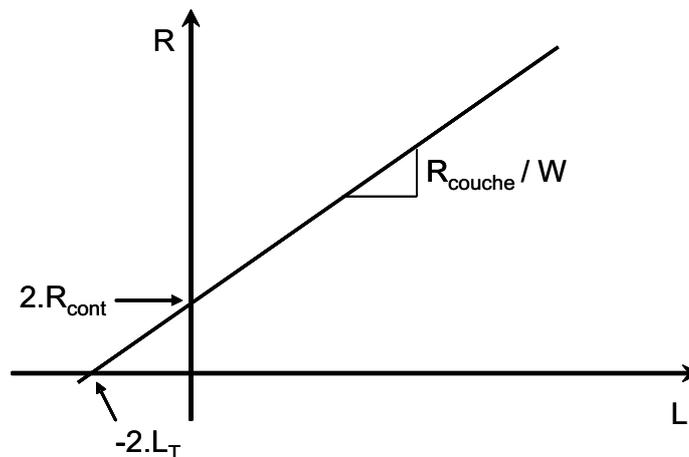


Figure 2-8 : Représentation de la résistance en fonction de la longueur inter-électrodes

La résistance de couche (R_{couche}) et la résistance du contact (R_{cont}) sont déterminées respectivement à partir de la pente et de l'ordonnée à l'origine de cette droite. La longueur de transfert (L_T), distance sur laquelle s'effectue réellement le contact est obtenue en extrapolant la longueur L pour une valeur de résistance nulle. Elle vaut :

$$L_T = \frac{R_{\text{cont}} \cdot W}{R_{\text{couche}}}$$

Enfin, la résistivité du contact (ρ_{cont}) est déduite à l'aide de la relation suivante:

$$\rho_{\text{cont}} = L_T^2 \cdot R_{\text{couche}}$$

2.1.3 Améliorations technologiques

2.1.3.1 Traitement de la surface de la base

La préparation de surface avant dépôt des contacts métalliques joue un rôle important dans l'amélioration de la qualité de l'interface métal / semi-conducteur. Une désoxydation de la surface de la base à l'aide d'une solution d'HCl est généralement effectuée avant le dépôt métallique. Des mesures TLM sur les premiers transistors submicroniques ont mis en évidence l'insuffisance de ce type de nettoyage de surface. En effet, comme l'indique le tableau 2-3, nous avons relevé sur plusieurs plaques, des valeurs de résistivités à la fois élevées et dispersées. Nous avons par ailleurs constaté la même tendance en ce qui concerne les valeurs des résistances de base.

Tableau 2-3 : Résultats des mesures de TLM de base sur plusieurs plaques

Plaques	53563	53567	53576	53588
Epaisseur de la base (nm)	28	28	28	25
Dopage de la base (cm ⁻³)	7,2×10 ¹⁹	8,1×10 ¹⁹	8,1×10 ¹⁹	9×10 ¹⁹
ρ _{cont} (Ω.cm ²)	0,4 à 1,6×10 ⁻⁶	2,1 à 9,8×10 ⁻⁷	0,2 à 2×10 ⁻⁷	1,6 à 3,6×10 ⁻⁶
R _{couche} (Ω/□)	883 ± 12	759 ± 4	742 ± 2	873 ± 2

Afin d'améliorer la qualité et l'homogénéité de l'interface entre la métallisation de la base et la couche en InGaAs p+, plusieurs essais de traitement de surface avant la désoxydation et le dépôt métallique du contact de base ont été réalisés. Nous avons testé un traitement par gravure RIE, généralement utilisé pour le nettoyage de la couche de contact de l'émetteur ainsi qu'un traitement associant l'action de l'ozone et des rayons ultra-violet. Plusieurs études ayant fait l'objet de publications [6], ont montré l'efficacité de ce traitement pour le nettoyage de la surface des couches en InGaAs. Il permet en effet de piéger les défauts de surface dans une couche d'oxyde de quelques Angström et de rétablir la stoechiométrie de surface au bout de 10 minutes. La couche d'oxyde est ensuite éliminée à l'aide d'une solution de NH₄OH ou de HCl. Les résultats des mesures TLM sur des échantillons avec et sans traitement de surface sont récapitulés dans le tableau 2-4.

Tableau 2-4 : Influence du traitement de surface de la base sur les caractéristiques des contacts

	Référence (sans traitement)	RIE 20 s	Ozone + UV 1mn	Ozone + UV 1mn30
ρ _{cont} (Ω.cm ²)	(4,6 ± 0,9)×10 ⁻⁷	(1,1 ± 0,3)×10 ⁻⁵	(2,6 ± 0,9)×10 ⁻⁷	(1,3 ± 0,9)×10 ⁻⁷
R _{couche} (Ω/□)	695 ± 3	716 ± 29	708 ± 6	713 ± 7
R _{cont} (Ω)	2,2 ± 0,2	11,6 ± 0,9	1,7 ± 0,3	1,1 ± 0,4
L _T (μm)	0,25 ± 0,02	1,27 ± 0,15	0,2 ± 0,06	0,12 ± 0,05

Nous constatons que le traitement par plasma RIE qui consiste en un bombardement d'ions très énergétiques provoque une dégradation importante de la surface de la base. Celui-ci entraîne une augmentation de deux décades de la résistivité de contact par rapport à un échantillon non traité et une longueur de transfert très supérieure à la largeur du contact de base. En revanche, le traitement ozone+UV permet de réduire la résistivité du contact et la longueur de transfert, et ce d'autant plus que la durée du traitement est longue. Il a donc été incorporé dans le processus technologique des transistors submicroniques. L'influence du traitement de la base sur les caractéristiques électriques des TBH $0,7 \mu\text{m}$ est illustrée par la figure 2-9.

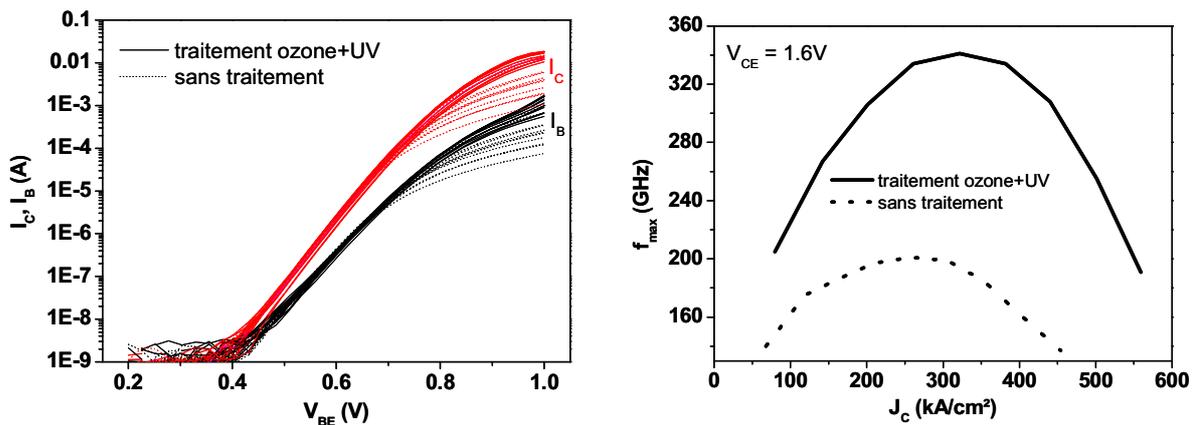


Figure 2-9 : Courbes de Gummel (à gauche) et courbes de f_{max} en fonction de la densité de courant de collecteur (à droite) avec et sans traitement de la base pour un TBH pont $0,7 \times 5 \mu\text{m}^2$ à collecteur épais (250 nm)

Les caractéristiques de Gummel (sur 15 TBH) mettent en évidence une chute de tension aux bornes des résistances d'accès plus faible pour les valeurs de tension émetteur-base dans le cas des transistors traités. Ceci s'explique essentiellement par la réduction de la résistance de base. Par ailleurs le rendement des TBH ayant subi ce traitement de surface est meilleur, ce qui est un critère important pour la réalisation des circuits. On observe aussi une forte augmentation de la fréquence maximale d'oscillation des transistors traités.

2.1.3.2 La passivation au BCB, une alternative au polyimide

La planarisation constitue une étape importante du processus technologique des TBH utilisés dans la fabrication de circuits. Elle nécessite le dépôt d'une couche de passivation qui aura une influence sur les performances et la fiabilité du composant. Elle joue notamment un rôle déterminant dans la limitation des courants de recombinaison à la surface de la base. Nous souhaitons trouver une alternative au polyimide utilisé jusqu'à maintenant pour nos passivations. Il se trouve que ce diélectrique ne planarise pas bien et joue mal son rôle de passivant. En effet la figure 2-10, met en évidence l'absence de polyimide au niveau du flanc de l'émetteur de la surface extrinsèque de la base pour un transistor de la technologie $2 \mu\text{m}$.

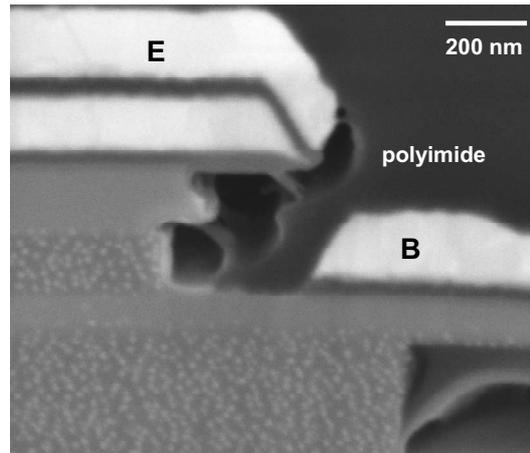


Figure 2-10 : Coupe FIB d'un transistor 2 μm passivé au polyimide

Nous nous intéressons en particulier au BCB car ce matériau présente plusieurs avantages : une meilleure planarisation et une permittivité électrique plus faible ($\epsilon_r = 2,7$). Nous souhaitons nous assurer que le fait de remplacer la couche de polyimide par du BCB, ne génère pas de dysfonctionnement électrique de nos TBH. Nous avons mené une étude dont le but est de mesurer l'influence de la nature du passivant (BCB, polyimide, nitrure de silicium) sur les caractéristiques statiques de nos TBH. Celle-ci a été menée sur des transistors à technologie triple mesa non auto-alignée et de très larges dimensions (surface de la jonction émetteur-base de $60 \times 120 \mu\text{m}^2$). Les différentes couches de passivation sont récapitulées dans le tableau 2-5 :

Tableau 2-5 : Nature et épaisseur des couches de passivation testées

Echantillon	Couche de passivation
1	BCB (1,6 μm)
2	Polyimide (1,6 μm)
3	Si_3N_4 (30 nm), dépôt PECVD
4	SiO_2 (100 nm) + Si_3N_4 (50 nm), dépôt PECVD

L'influence de la couche de passivation sur les performances statiques est évaluée à l'aide du facteur de qualité G [7]. Celui-ci représente le rapport de l'intégrale sous la courbe $\beta(\log(I_C))$ d'un TBH passivé sur celle d'un TBH de référence, dépourvu de couche de passivation :

$$G = \frac{\int \beta_{\text{TBH_passivé}} \cdot d[\log(I_C)]}{\int \beta_{\text{TBH_référence}} \cdot d[\log(I_C)]}$$

Lorsque G vaut 1, cela signifie que la couche de passivation n'entraîne ni amélioration ni détérioration des caractéristiques électriques. Par contre, un facteur G inférieur à 1 indique que le passivant accentue le phénomène de recombinaisons en surface entraînant la chute du gain en courant. Dans le cas idéal, la couche de passivation améliore les performances électriques, ce qui se traduit par un facteur G supérieur à 1.

A partir des caractéristiques de Gummel de TBH non passivés (référence) et de ceux recouverts d'une couche de passivation, nous traçons les courbes représentant le gain en courant en fonction du courant de collecteur et nous déterminons le facteur de qualité G pour chacun des échantillons (figure 2-11).

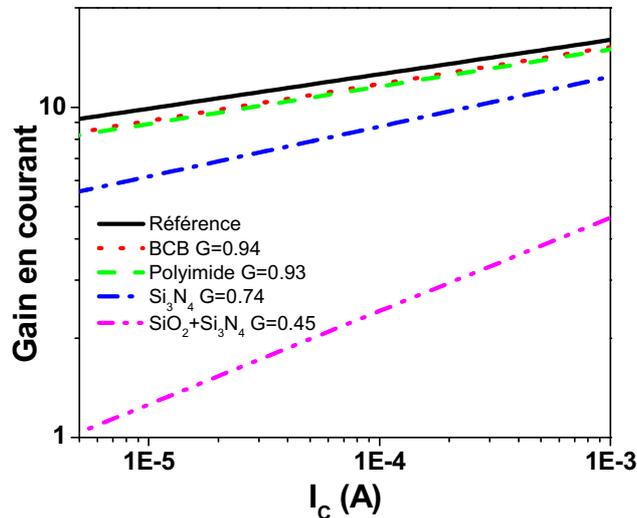


Figure 2-11 : Influence de la nature du passivant sur le gain en courant et le facteur de qualité

Nous constatons que les facteurs de qualité sont tous inférieurs à 1. Les propriétés électriques des TBH sont donc plus ou moins dégradées par leur couche de passivation. Les pertes de gain en courant sont équivalentes pour les passivations au BCB et polyimide. Avec un facteur de qualité proche de 1, ces deux diélectriques sont mieux adaptés à la passivation des TBH que le nitrure de silicium étudié ici. En effet celui-ci dégrade davantage le gain en courant ($G=0,74$). Par ailleurs, lorsque ce passivant est associé au SiO_2 , la dégradation est beaucoup plus accentuée ($G=0,45$). L'analyse des courbes de Gummel montre que cette chute du gain est due à l'augmentation du courant de base, attribuable au phénomène de recombinaisons au niveau de la base extrinsèque. La dégradation du gain des TBH passivés au nitrure peut être due à une gravure préférentielle du phosphore de l'émetteur par les espèces réactives du plasma lors du dépôt par PECVD [8].

Finalement, la passivation au BCB est une alternative intéressante au polyimide. Il a donc été incorporé au processus technologique pour l'étape de planarisation des TBH submicroniques. En revanche, en ce qui concerne la passivation au nitrure de silicium, celle-ci dégrade fortement le gain statique. Il nécessiterait d'être utilisé sur des TBH incluant un « ledge » en InP dans la structure de l'émetteur, afin de limiter les courants de recombinaisons de surface [9,10].

Nous avons présenté la structure de couches et une technologie permettant la réalisation de TBH aux dimensions submicroniques. Nous recherchons à présent à déterminer les dimensions optimales du composant, c'est-à-dire celles qui permettent de maximiser les performances fréquentielles.

2.2 Développement d'un modèle géométrique (ACPAR)

L'augmentation des performances fréquentielles du TBH passe par une diminution des temps de transit et des différentes résistances et capacités parasites associées au composant. Pour cela, les dimensions verticales et latérales doivent être minimisées. Afin de mettre en évidence les paramètres critiques pour l'optimisation des performances, il a été nécessaire de développer un modèle géométrique adapté à la technologie actuelle.

2.2.1 Présentation du modèle

2.2.1.1 Principe du modèle

Le modèle géométrique que nous utilisons est basé sur le programme de simulation ACPAR, initialement développé au Centre National d'Etudes en Télécommunications (CNET) pour la modélisation du TBH triple mesa sur GaAs [11]. Il permettait à l'origine de calculer les paramètres du modèle SPICE [12]. Il a ensuite été amélioré au fur et à mesure des avancées technologiques qu'a connues la filière TBH développée au laboratoire. Il a notamment été adapté au TBH à technologie auto-alignée sur InP et modifié par la suite en tenant compte de l'évolution de la structure épitaxiale du transistor (amélioration du calcul des temps de transit et de la résistance de base). Plusieurs paramètres calculés à l'aide d'ACPAR ont par ailleurs pu servir de base au développement d'un modèle CAO grand signal dépendant des paramètres technologiques [13]. Ce simulateur se présente sous la forme d'un jeu d'équations écrites dans Mathcad et dont la description est faite au paragraphe suivant. Le cheminement des étapes menant au calcul des performances du transistor est présenté dans la figure 2-12. Les équations du modèle sont établies à partir des données suivantes :

- les données matériaux : permittivités électriques, densités d'état électronique, ...
- la structure épitaxiale : épaisseurs et dopages des différentes couches,
- les paramètres géométriques : longueurs et largeurs des mesa et des métallisations de contact.

Ces équations permettent de calculer les éléments du schéma équivalent petit signal qui sont ensuite utilisés pour déterminer les paramètres S du transistor. On en déduit enfin les deux principaux facteurs de mérite (f_T et f_{max}) grâce aux relations bien connues données au chapitre 1.

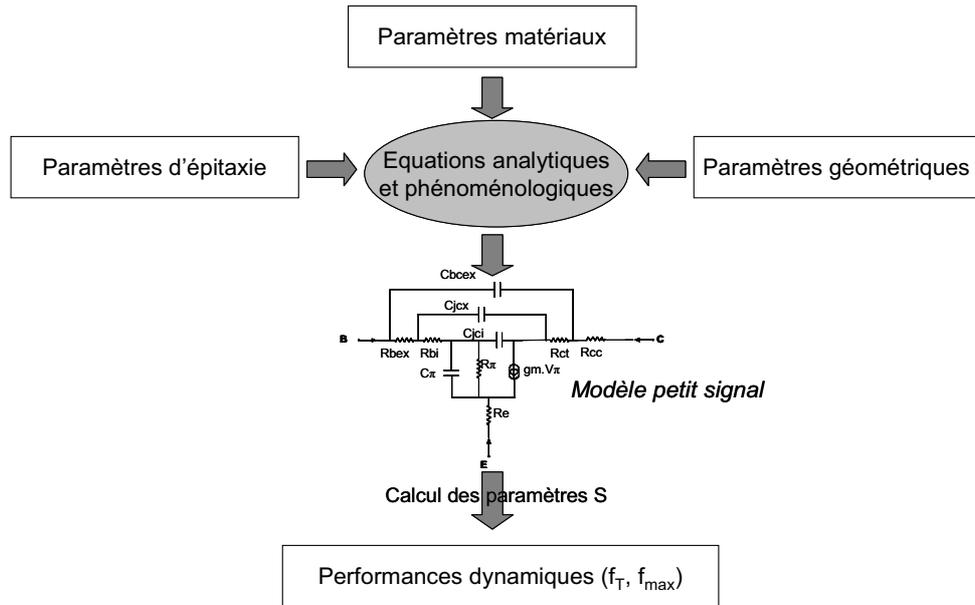


Figure 2-12 : Schéma de principe de fonctionnement du simulateur ACPAR

2.2.1.2 Description du jeu d'équations

Nous proposons de présenter dans cette partie les principales capacités et résistances d'accès calculées par le simulateur ACPAR (figure 2-13) ainsi que les autres paramètres permettant de remonter aux performances fréquentielles du TBH.

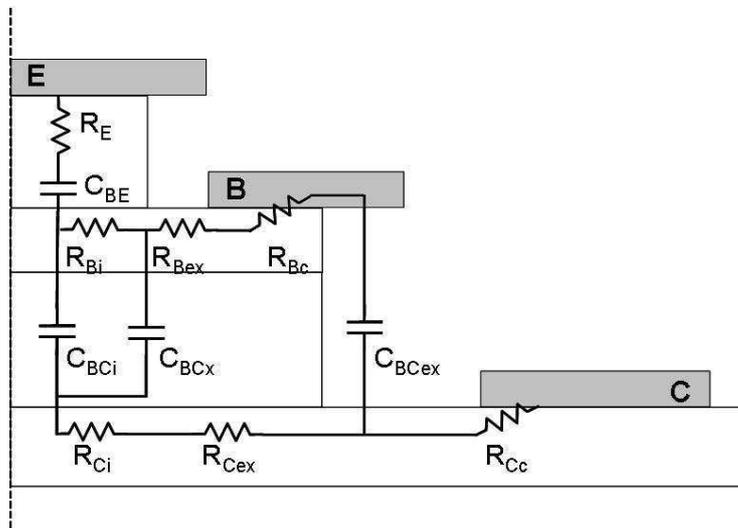


Figure 2-13 : Coupe latérale d'un TBH avec ses éléments parasites

Résistance d'émetteur

La résistance statique d'émetteur est verticale et inversement proportionnelle à la surface effective de l'émetteur (S_E). Elle est constituée de l'association en série de la résistance de l'interface métal / semi-conducteur et de la résistance du mesa d'émetteur (couches de contact et émetteur intrinsèque). Son expression est donnée par :

$$R_E = \frac{\rho_{CE}}{S_E} + \frac{\sum \rho_i \cdot e_i}{S_E}$$

ρ_{CE} est la résistivité du contact, déterminée à partir de mesures de TLM. ρ_i et e_i sont respectivement la résistivité (issue de formules empiriques) et l'épaisseur de la couche i du mesa d'émetteur.

Résistance de base

Contrairement à la résistance d'émetteur, la résistance de base est transversale et dépend fortement de la résistance de couche de la base. Elle se décompose en deux parties :

- la résistance de base intrinsèque (R_{Bi}), dépendante du courant et associée à la partie de semi-conducteur située sous le mesa d'émetteur,
- la résistance de base extrinsèque, qui est l'association en série d'une résistance liée à la sous-gravure de l'émetteur (R_{Bex}) et de la résistance du contact de base (R_{Bc}).

La résistance totale de la base s'écrit donc :

$$R_B = R_{Bi} + R_{Bex} + R_{Bc}$$

Résistance du collecteur

En régime de fonctionnement normal, lorsque le collecteur en InP n- est totalement déserté, la résistance associée à cette couche devient négligeable. La résistance de collecteur possède cependant une composante intrinsèque verticale due à la couche de sous-collecteur d'InP fortement dopée (d'épaisseur $e_{p_{subcoll}}$ et de résistivité $\rho_{subcoll}$) et qui est donnée par :

$$R_{CV} = \rho_{subcoll} \cdot \frac{e_{p_{subcoll}}}{S_E}$$

La majeure partie de la résistance de collecteur est transversale et dépend de la résistance de couche. Comme pour la résistance de base, la résistance totale de collecteur comprend une résistance intrinsèque, une résistance d'accès et une résistance de contact :

$$R_C = R_{CV} + R_{Ci} + R_{Cex} + R_{Cc}$$

Capacité émetteur-base

En l'absence de polarisation, l'expression de la capacité de jonction émetteur-base est donnée par :

$$C_{BE0} = \frac{\epsilon \cdot S_E}{\sqrt{\frac{2 \cdot \epsilon \cdot V_{de}}{q \cdot N_{de}}}}$$

Où V_{de} et N_{de} sont respectivement la tension de diffusion de la jonction émetteur-base et le dopage de l'émetteur.

Lorsque la jonction est polarisée à une tension V , le modèle utilise les formules suivantes issues du modèle SPICE :

$$C_{BE} = C_{BE0} \cdot \left(1 - \frac{V}{V_{de}}\right)^{-m_{je}} \quad \text{si } V < FC \cdot V_{de}$$

$$C_{BE} = \left[C_{BE0} \cdot \left(1 + \frac{m_{je}}{V_{de} \cdot (1 - FC)}\right) \cdot (V - FC \cdot V_{de}) \right] \cdot (1 - FC)^{-m_{je}} \quad \text{si } V > FC \cdot V_{de}$$

Où m_{je} est le facteur de gradualité de la jonction. Sa valeur est de 0,5 dans le cas de nos transitions émetteur-base abruptes. La première formule s'applique pour les tensions inverses et les faibles tensions directes. Lorsque la jonction émetteur-base est fortement polarisée en direct, on utilise une formule d'extrapolation linéaire qui permet d'éviter de tendre vers des capacités de valeur infinie. L'expression fait intervenir un paramètre d'ajustement, FC, compris entre 0 et 1. Typiquement, les valeurs utilisées lors des simulations se situent entre 0,7 et 0,9.

Capacité base-collecteur

La capacité totale est la mise en parallèle de la capacité liée au semi-conducteur C_{BC} et de la capacité extrinsèque C_{BCx} due au planarisant compris entre l'électrode de base et celle du collecteur.

La capacité C_{BC} , proportionnelle à la surface base-collecteur, est obtenue par la mise en série des capacités élémentaires de chacune des couches i de semi-conducteurs constituant le collecteur, elles-mêmes étant calculées à partir de leur niveau de dopage, de l'épaisseur et de leur permittivité électrique. Au préalable, l'extension de la zone de charge d'espace et le nombre de couches désertées n sont déterminés à partir d'un calcul complexe qui ne sera pas détaillé ici. L'expression de la capacité de déplétion totale est donnée par :

$$\frac{1}{C_{BC}} = \sum_{i=0}^{n-1} \frac{1}{\epsilon_i \cdot S_i} + \frac{ep_C - \sum_0^{n-1} e_i}{\epsilon_n \cdot S_n}$$

On en déduit ensuite la capacité intrinsèque (C_{BCi}) et la capacité extrinsèque (C_{BCx}) liées au semi-conducteur à partir des expressions suivantes :

$$C_{BCi} = X \cdot C_{BC} \quad \text{et} \quad C_{BCx} = (1 - X) \cdot C_{BC}$$

Où X est le facteur de distribution de la capacité base-collecteur, rapport de la surface du collecteur intrinsèque à la surface totale de collecteur.

Temps de transit

Le temps de transit des électrons dans le collecteur est proportionnel à l'épaisseur de la zone désertée du collecteur (ep_{Cdep}). Il est donné par :

$$\tau_C = \frac{ep_{Cdep}}{2 \cdot v_{coll}}$$

Où v_{coll} est la vitesse des électrons dans le collecteur fixée par l'opérateur. La valeur de ce paramètre sera discutée dans le chapitre 3.

Le temps de transit dans la base est calculé en tenant compte de l'épaisseur de la base (ep_B) et de la présence du pseudo-champ électrique due à la gradualité en composition :

$$\tau_B = \frac{ep_B \cdot L_g}{D_{nb}} - \left(\frac{L_g^2}{D_{nb}} - \frac{L_g}{v_{exit}} \right) \cdot \left(1 - \exp\left(-\frac{ep_B}{L_g} \right) \right)$$

Cette expression inclue la longueur équivalente de gradualité L_g , qui s'exprime par :

$$L_g = \frac{ep_B \cdot k \cdot T}{\Delta E_C}$$

Où ΔE_C est la variation du niveau de la bande de conduction.

D_{nb} est le coefficient de diffusion des électrons et v_{exit} est la vitesse des électrons en sortie de base, considérée égale à la vitesse thermique :

$$v_{exit} = \sqrt{\frac{2kT}{\pi \cdot m_e}}$$

Gain statique maximum

La valeur du gain statique est obtenue en faisant le rapport de la durée de vie des électrons (τ_{nb}) sur le temps de transit dans la base :

$$\beta = \frac{\tau_{nb}}{\tau_B}$$

τ_{nb} est calculé à partir d'une formule empirique dans laquelle il apparaît inversement proportionnel au carré du dopage de la base.

Résistance dynamique d'émetteur

Elle est obtenue à partir de la dérivée de la tension émetteur-base par rapport au courant d'émetteur (I_E) et s'exprime par :

$$r_E = \frac{nkT}{q \cdot I_E}$$

Où n est le coefficient d'idéalité de la jonction.

2.2.2 Adaptations du modèle à la nouvelle technologie

Comme nous l'avons expliqué précédemment, la réalisation de TBH à largeur d'émetteur submicronique a nécessité le passage à une géométrie hexagonale. Dans le cadre de cette thèse, le modèle ACPAR a donc été amélioré en prenant en considération le nouveau dessin

du transistor. Par ailleurs, compte tenu de la réduction importante des dimensions verticales et latérales, le calcul des résistances et capacités parasites du composant a été ajusté.

2.2.2.1 Résistance statique d'émetteur

La résistance statique d'émetteur est verticale et inversement proportionnelle à la surface effective de l'émetteur. Elle est constituée de l'association en série de la résistance de l'interface métal / semiconducteur, de la résistance des couches de contact et de celle de la couche de l'émetteur intrinsèque (figure 2-14).

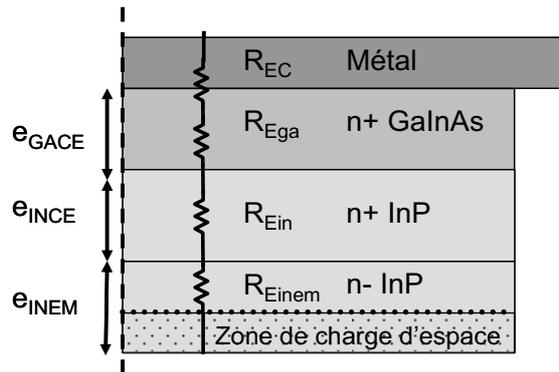


Figure 2-14 : Composantes de la résistance d'émetteur

Grâce à un meilleur contrôle de la sous-gravure de l'InP, l'épaisseur de la couche d'InP n-d'émetteur a pu être réduite de manière importante lors du passage à la technologie submicronique. Le calcul de la résistance liée à cette couche a été modifié en conséquence. Bien que la jonction émetteur-base soit polarisée en direct en régime de fonctionnement normal, une partie non négligeable de la zone de charge d'espace s'étend du côté de l'émetteur. Ainsi seule la zone non désertée de la couche d'émetteur est prise en compte dans le calcul de la résistance d'émetteur intrinsèque.

Finalement, la résistance totale d'émetteur est donnée par :

$$R_E = \frac{\rho_{\text{contE}}}{S_{\text{Eff}}} + \frac{\rho_{\text{IN}} \cdot e_{\text{INCE}}}{S_{\text{Eff}}} + \frac{\rho_{\text{GA}} \cdot e_{\text{GACE}}}{S_{\text{Eff}}} + \frac{\rho_{\text{IN}} \cdot (e_{\text{INEM}} - W_{\text{ZCE}})}{S_{\text{Eff}}}$$

L'expression de la surface effective de l'émetteur est donnée dans le paragraphe suivant.

ρ_{contE} est la résistivité du contact d'émetteur déterminée par des mesures TLM.

ρ_{IN} et ρ_{GA} sont respectivement les résistivités des couches d'InP et d'InGaAs dont les valeurs sont issues de formules empiriques.

L'épaisseur de la ZCE est donnée par :

$$W_{\text{ZCE}} = \sqrt{2 \cdot \epsilon_{\text{InP}} \cdot \left(\frac{V_{\text{de}} - V_{\text{BE}}}{q \cdot N_{\text{de}}} \right)}$$

Où V_{de} et V_{BE} sont respectivement la tension de diffusion et la tension appliquée à la jonction émetteur-base. N_{de} est le dopage d'émetteur et ϵ_{InP} est la permittivité électrique de l'InP.

Comme l'indique la figure 2-15, la contribution de la résistance de contact à la résistance totale est importante, tandis que celle des résistances dues aux couches de contact est négligeable. La réduction de la résistance d'émetteur passe donc par une réduction de la sous-gravure des mesa et une amélioration de la qualité du contact métal / semi-conducteur.

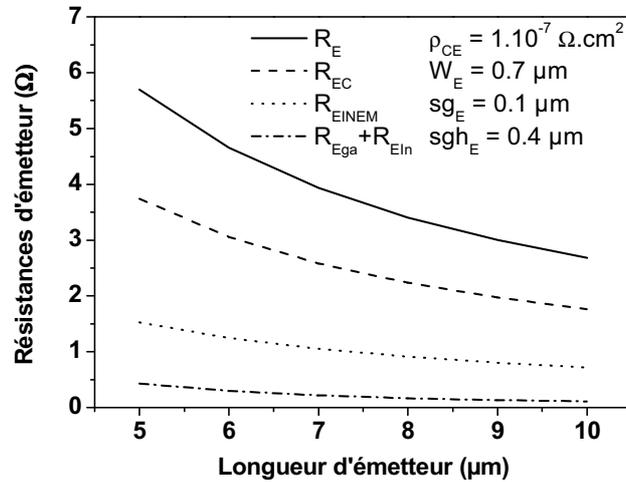


Figure 2-15 : Variation des composantes de la résistance d'émetteur avec la longueur d'émetteur

2.2.2.2 Adaptation à la géométrie hexagonale

Une détermination précise de la surface des électrodes et de celle des différentes jonctions du transistor est importante pour le calcul des capacités et résistances parasites associées au transistor. Nous avons donc développé le modèle géométrique pour les deux topologies de transistors (à pont de base et à plot de base) en tenant compte de leur forme hexagonale et de leurs paramètres de sous-gravures bien spécifiques. En effet, contrairement à l'InGaAs, la vitesse de gravure de l'InP dépend fortement de son orientation cristallographique. Ainsi, la profondeur de sous-gravure de l'InP est plus importante (de 3 à 5 fois) que celle de l'InGaAs au niveau des extrémités des mesa d'émetteur et de la base. Par contre, en ce qui concerne les flancs des mesa la profondeur de sous-gravure est la même pour les deux matériaux. Les principaux paramètres géométriques du composant sont présentés dans la figure 2-16 et définis dans le tableau 2-6.

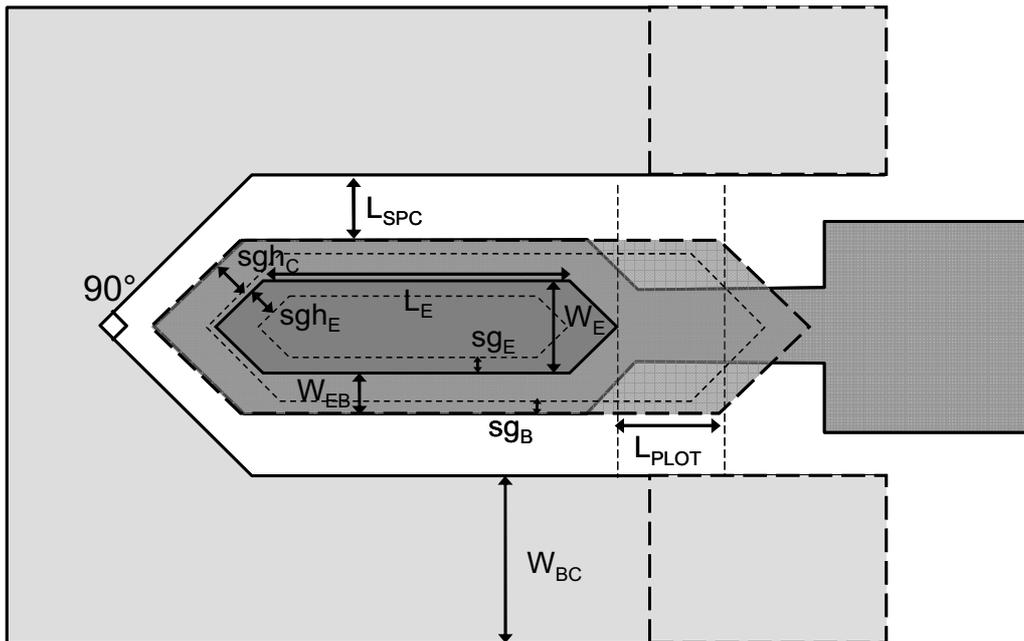


Figure 2-16 : Vue de dessus de transistors à pont de base et à plot de base (pointillés épais). La surface des électrodes et des mesa sont représentées par des traits pleins et des tirés, respectivement

Tableau 2-6 : Principaux paramètres géométriques

Paramètres	Définitions
L_E	Longueur de la métallisation d'émetteur
W_E	Largeur de la métallisation d'émetteur
sg_E	Profondeur de sous-gravure de l'émetteur (InGaAs et flancs en InP)
sgh_E	Profondeur de sous-gravure des extrémités de l'émetteur en InP
W_{EB}	Largeur de la métallisation de base
sg_B	Profondeur de sous-gravure de la base et des flancs du collecteur en InP
sgh_C	Profondeur de sous-gravure des extrémités du collecteur en InP
L_{PLOT}	Longueur du plot de base
W_{BC}	Largeur de la métallisation du collecteur
L_{SPC}	Espacement entre la métallisation de base et celle collecteur

La surface effective d'émetteur qui intervient dans le calcul de la résistance d'émetteur et de la capacité émetteur-base est alors donnée par :

$$S_{\text{Eff}} = W_{\text{Eff}} \cdot L_{\text{Eff}} + \frac{W_{\text{Eff}}^2}{2}$$

L_{Eff} et W_{Eff} sont respectivement la longueur et la largeur effective de l'émetteur qui s'obtiennent à l'aide des expressions suivantes :

$$W_{\text{Eff}} = W_E - 2 \cdot sg_E$$

$$L_{\text{Eff}} = L_E - 2 \cdot \sqrt{2} \cdot (sgh_E - sg_E)$$

La surface effective du collecteur, qui intervient principalement dans le calcul de la capacité base-collecteur est donnée par :

$$S_{\text{Beff}} = W_{\text{Beff}} \cdot L_{\text{Beff}} + \frac{W_{\text{Beff}}^2}{2}$$

Où W_{Beff} est la largeur effective du collecteur qui vaut :

$$W_{\text{Beff}} = W_E + 2 \cdot W_{\text{EB}} - 2 \cdot \text{sg}_B$$

L_{Beff} est la longueur effective du collecteur. Celle-ci est déterminée différemment selon qu'il s'agisse d'un TBH à pont de base ou à plot de base. Les expressions obtenues pour chacune des configurations sont :

$$L_{\text{Beff_PONT}} = L_E + W_{\text{EB}} + \frac{W_E}{2} - \sqrt{2} \cdot (\text{sg}_C - \text{sg}_B)$$

$$L_{\text{Beff_PLOT}} = L_E + W_{\text{EB}} + \frac{W_E}{2} + L_{\text{PLOT}} - 2 \cdot \sqrt{2} \cdot (\text{sg}_C - \text{sg}_B)$$

La prise en compte de la nouvelle géométrie a également permis de modifier les calculs des composantes d'extrémités des résistances de base et de collecteur abordées dans le paragraphe suivant.

2.2.2.3 Distribution des résistances et capacités base-collecteur

Les dimensions du transistor submicronique sont telles que la partie extrinsèque du composant, celle qui ne participe pas à la conduction, devient prépondérante. La surface du collecteur intrinsèque (surface active de l'émetteur) représente en effet moins de 5 % de la surface totale du transistor. Nous avons donc affiné la distribution de la capacité base-collecteur extrinsèque le long des résistances de base et de collecteur comme indiqué sur la figure 2-17, ce qui permet par ailleurs d'évaluer la contribution des différents éléments extrinsèques aux performances fréquentielles.

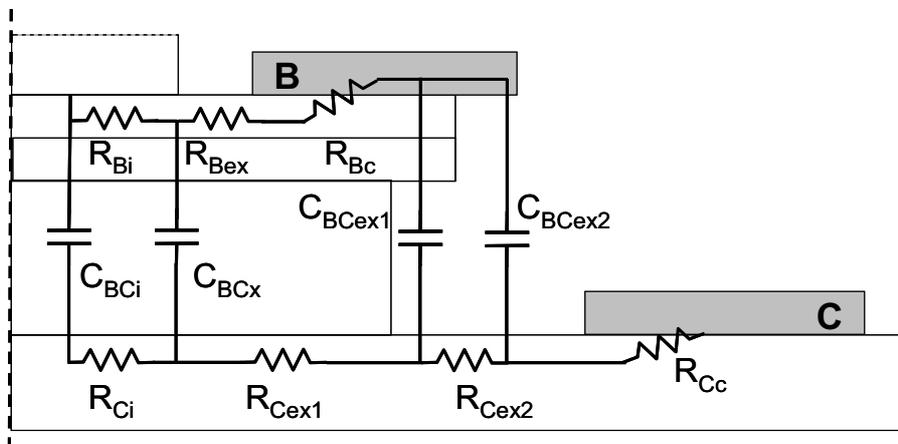


Figure 2-17 : Eléments du modèle distribué base-collecteur

Les différences de surface entre les couches d'InGaAs et les couches d'InP du collecteur, liées à la différence de sous-gravure au niveau des extrémités du mesa sont prises en compte dans le calcul des composantes de la capacité base-collecteur. Les capacités base-collecteur associées au semi-conducteur, C_{BCi} et C_{BCx} sont déterminées selon la méthode vue précédemment. Pour ce qui est de la capacité extrinsèque, celle-ci est obtenue par la mise en parallèle de :

- C_{BCex1} , l'association en série de la capacité de l'espaceur extrinsèque et de celle du passivant logé dans la zone sous-gravée du collecteur
- C_{BCex2} , capacité liée au passivant seul

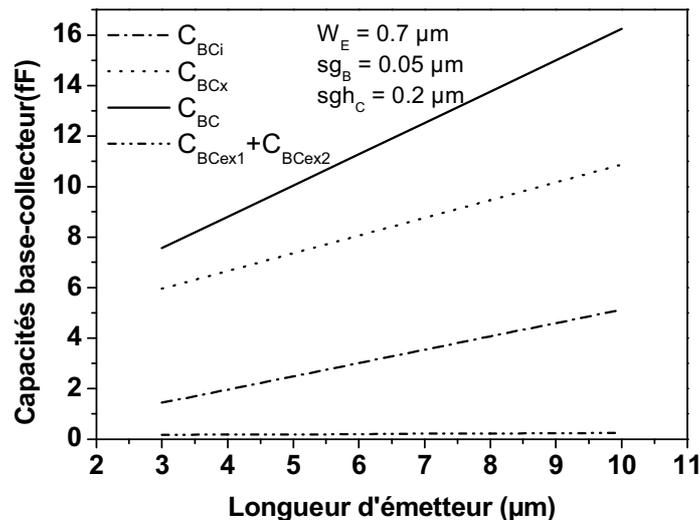


Figure 2-18 : Variation des composantes de la capacité base-collecteur avec la longueur d'émetteur

Bien que l'épaisseur totale de collecteur des transistors submicroniques soit fine, la figure 2-18 indique que la contribution de la partie extrinsèque de la capacité base-collecteur est négligeable. Elle ne représente en effet qu'environ 3 % de la capacité totale.

Chacune des composantes de la résistance de base et du collecteur est obtenue par la mise en parallèle d'une composante latérale et d'une composante longitudinale (tableau 2-7). Cette dernière, introduite à cause des différences de sous-gravure, est d'autant plus importante à prendre en considération que le rapport de la largeur d'émetteur à la longueur d'émetteur est élevé. Une approximation circulaire, illustrée par la figure 2-19, est utilisée pour le calcul des résistances d'extrémités de la base. Nous utilisons la même approximation pour la résistance du collecteur.

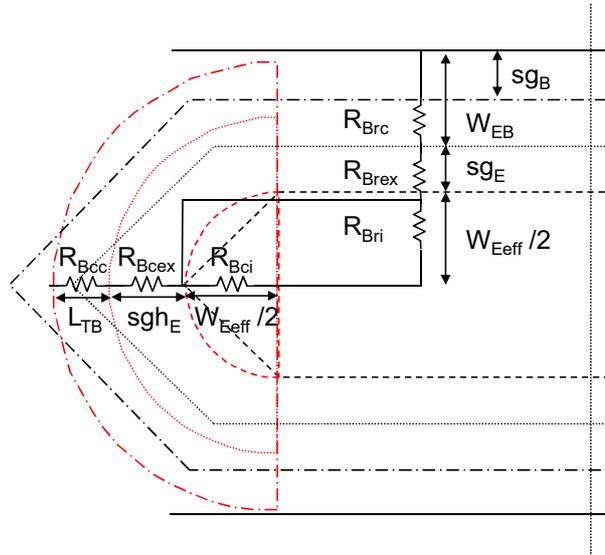


Figure 2-19 : Composantes longitudinales et composantes latérales de la résistance de base

Tableau 2-7 : Composantes des résistances de base et de collecteur

Composantes latérales	Composantes longitudinales
$R_{Bri} = R_{coucheB} \cdot \frac{W_{Eff}}{12 \cdot L_{Eff}}$	$R_{Bci} = \frac{R_{coucheB}}{8 \cdot \pi}$
$R_{Brex} = R_{coucheB} \cdot \frac{sg_E}{2 \cdot L_{Eff}}$	$R_{Bcex} = \frac{R_{coucheB}}{2\pi} \cdot \ln\left(\frac{W_{Eff} + 2 \cdot sgh_E}{W_{Eff}}\right)$
$R_{Brc} = R_{coucheB} \cdot \frac{L_{TB}}{2 \cdot L_{Eff}} \cdot \coth\left(\frac{W_{EB}}{L_{TB}}\right)$	$R_{Bcc} = \frac{R_{coucheB}}{2\pi} \cdot \ln\left(\frac{W_{Eff} + 2 \cdot sgh_E + 2 \cdot L_{TB}}{W_{Eff} + 2 \cdot sgh_E}\right) \cdot \coth\left(\frac{W_{EB} - sg_B}{L_{TB}}\right)$
$R_{Cri} = R_{coucheC} \cdot \frac{W_{Eff}}{12 \cdot L_{Eff}}$	$R_{Cci} = \frac{R_{coucheC}}{8 \cdot \pi}$
$R_{Crex1} = R_{coucheC} \cdot \frac{sg_E + W_{EB} - sg_B}{2 \cdot L_{Eff}}$	$R_{Ccx1} = \frac{R_{coucheC}}{\pi} \cdot \ln\left(\frac{W_{Eff} + 2 \cdot (W_{EB} - sgh_C)}{W_{Eff}}\right)$
$R_{Crex2} = R_{coucheC} \cdot \frac{sg_B + L_{SPC}}{2 \cdot L_{Eff}}$	$R_{Ccx2} = \frac{R_{coucheC}}{\pi} \cdot \ln\left(\frac{W_B + 2 \cdot L_{SPC}}{W_{Eff} + 2 \cdot (W_{EB} - sgh_C)}\right)$
$R_{Crc} = R_{coucheC} \cdot \frac{L_{TC}}{2 \cdot L_{Eff}} \cdot \coth\left(\frac{W_{BC}}{L_{TC}}\right)$	$R_{Ccc} = \frac{R_{coucheC}}{\pi} \cdot \ln\left(\frac{W_B + 2 \cdot L_{SPC} + 2 \cdot L_{TC}}{W_B + 2 \cdot L_{SPC}}\right) \cdot \coth\left(\frac{W_{BC}}{L_{TC}}\right)$

L_{TB} et L_{TC} sont les longueurs de transfert respectives des métallisations de la base et du collecteur. Elles s'expriment en fonction de la résistance de couche et de la résistivité de contact selon les relations :

$$L_{TB} = \sqrt{\frac{\rho_{contB}}{R_{coucheB}}} \text{ et } L_{TC} = \sqrt{\frac{\rho_{contC}}{R_{coucheC}}}$$

D'après la figure 2-20, nous constatons que les composantes intrinsèques des résistances de base et de collecteur sont négligeables devant les composantes extrinsèques pour un transistor de $0,7 \mu\text{m}$ de largeur d'émetteur.

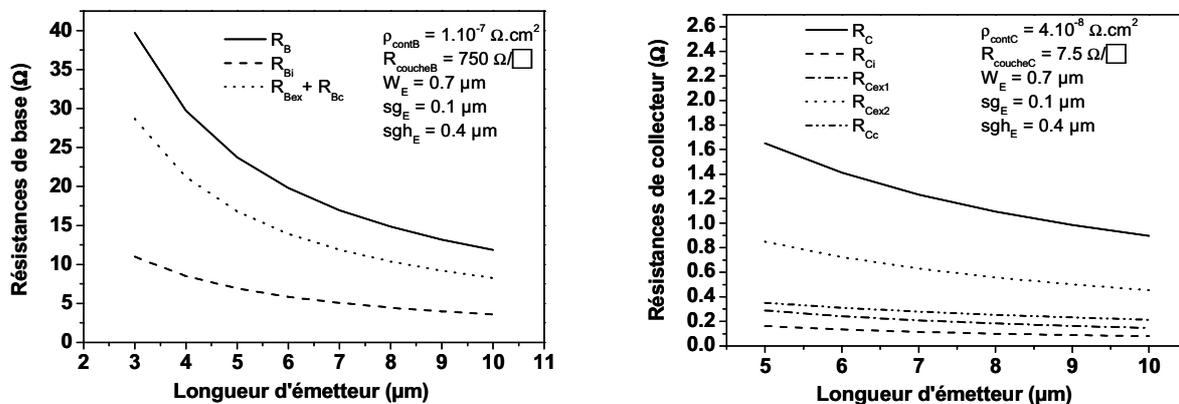


Figure 2-20 : Variation de la résistance de collecteur et de la résistance de base avec la longueur d'émetteur

2.2.2.4 Capacités parasites

Du fait de l'importante réduction des dimensions latérale et verticale du transistor, il est a été nécessaire de prendre en compte dans le modèle géométrique l'ensemble des capacités parasites, indépendantes de la polarisation, qui viennent s'ajouter aux capacités de jonction et qui contribuent aux calculs des performances.

La figure 2-21 présente une demi-coupe latérale d'un transistor une fois planarisé et recouvert du métal d'interconnexion de l'émetteur.

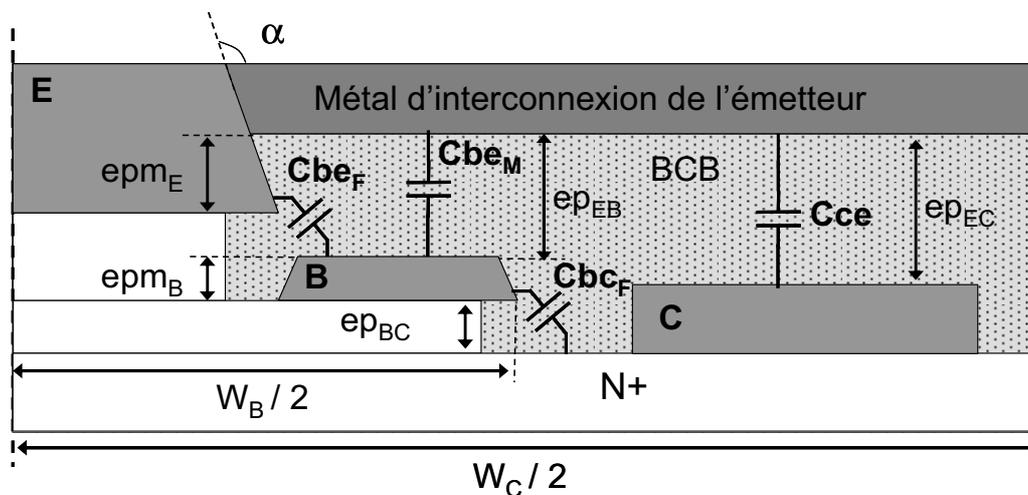


Figure 2-21 : Représentation schématique d'un TBH (demi-coupe latérale) après l'interconnexion avec ses différentes capacités parasites

Elle met en évidence deux sortes de capacités parasites :

- Les capacités de frange

Les métallisations de l'émetteur et de la base sont très proches et séparées entre elles par un isolant, le BCB, ce qui explique la présence d'une capacité de frange (C_{be_F}). Par ailleurs, la proximité de la métallisation de la base et de la zone conductrice constituée par la région fortement dopée du sous-collecteur donne naissance à une deuxième capacité parasite (C_{bc_F}). Dans les deux cas, il s'agit de capacités existant entre deux « armatures » non parallèles, et leurs valeurs ne peuvent donc être obtenues à l'aide de formules classiques. Le calcul des capacités de frange émetteur-base et base-collecteur nous donne respectivement d'après la figure précédente et la référence [14] :

$$C_{be_F} = 2 \cdot L_E \cdot \frac{\epsilon_{BCB}}{\alpha} \cdot \ln \left(1 + \frac{ep_{m_E}}{ep_{EB} - ep_{m_E}} \right)$$

$$C_{bc_F} = 2 \cdot L_B \cdot \frac{\epsilon_{BCB}}{\alpha} \cdot \ln \left(1 + \frac{ep_{m_B}}{ep_{BC}} \right)$$

L_E et L_B sont les longueurs respectives des électrodes d'émetteur et de base et ϵ_{BCB} est la permittivité électrique du BCB. Ces expressions tiennent compte de l'angle d'inclinaison α du flanc des électrodes (généralement supérieure à 90° dans notre technologie).

Contrairement aux capacités de jonctions qui varient linéairement avec les dimensions latérales, les capacités de frange comportent un terme logarithmique, ce qui implique que leur contribution à la capacité totale peut devenir prédominante lorsque les dimensions sont en dessous d'une valeur critique. Cet inconvénient a déjà été rencontré dans le cas des transistors MOS à très faible longueur de grille [15].

La figure 2-22 illustre l'évolution du rapport des capacités de frange aux capacités totales pour des transistors submicroniques.

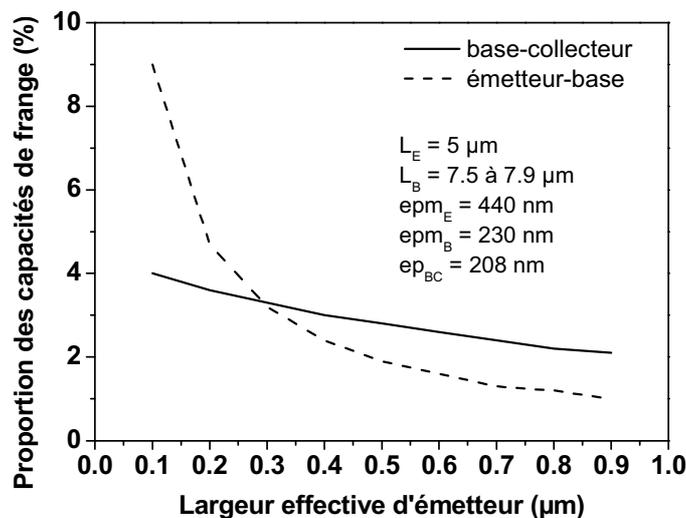


Figure 2-22 : Variation de la part des capacités parasites aux capacités totales

Nous constatons que les capacités de frange sont négligeables devant les capacités de jonction même pour des largeurs d'émetteur très faibles. La capacité de frange base-collecteur reste inférieure à 4% de la capacité totale même pour les très faibles largeurs d'émetteur.

La capacité de frange émetteur-base, quant à elle, est très faible pour les dimensions d'émetteur faisant l'objet du développement technologique actuel (0,5-0,7 μm). Il faut noter que nous avons pris en compte pour ce calcul une profondeur d'arasement assez faible (30 % de l'épaisseur du métal d'interconnexion de l'émetteur). Il s'agit donc ici d'une estimation de la capacité parasite maximale.

- Les capacités entre le métal d'interconnexion et les électrodes

Une fois planarisés, les transistors sont recouverts sur toute leur largeur d'un rail métallique assurant la connexion de l'émetteur et dont la largeur est approximativement égale à la longueur de l'émetteur (voir figure 2-5 du paragraphe 2.1.2.2). Il existe donc des capacités parasites entre ce dernier et les électrodes de base et de collecteur dont les expressions sont respectivement :

$$C_{be_M} = 2 \cdot \epsilon_{BCB} \cdot \frac{L_E \cdot W_{EB}}{ep_{EB}}$$

$$C_{ce} = \epsilon_{BCB} \cdot \frac{L_E \cdot (W_C - W_B)}{ep_{EC}}$$

Par ailleurs, étant donné que le métal d'interconnexion de la base des transistors à plot surplombe une partie du mesa de collecteur (sur une surface notée $S_{m\acute{e}talB}$), nous considérons que cela donne lieu, comme l'illustre la figure 2-23, à une capacité parasite base-collecteur supplémentaire.

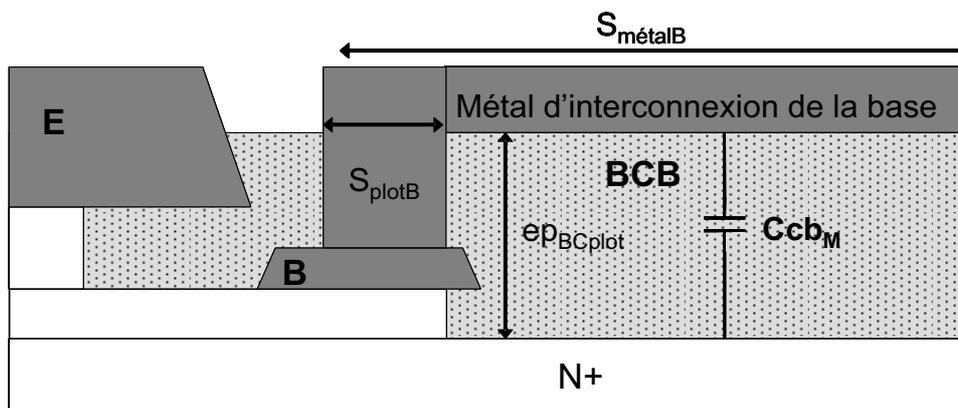


Figure 2-23: Représentation schématique d'une coupe longitudinale d'un TBH à plot de base après l'interconnexion et sa capacité parasite base-collecteur

Cette capacité est évaluée approximativement à partir de l'expression suivante :

$$C_{cb_M} = \epsilon_{BCB} \cdot \frac{S_{m\acute{e}talB} - S_{plotB}}{ep_{BCplot}}$$

S_{plot} et ep_{BCplot} sont respectivement la surface du plot de base et l'épaisseur de BCB situé entre le métal d'interconnexion et le mesa du collecteur.

La figure 2-24 montre l'évolution des trois capacités parasites avec la proportion d'émetteur (et du plot de base) arasé. Elle met en évidence que seule la capacité émetteur-collecteur est significative. Celle-ci vaut de 2 à 4 fF selon la profondeur d'arasement, ce qui est du même ordre de grandeur que les capacités de jonction du transistor submicronique.

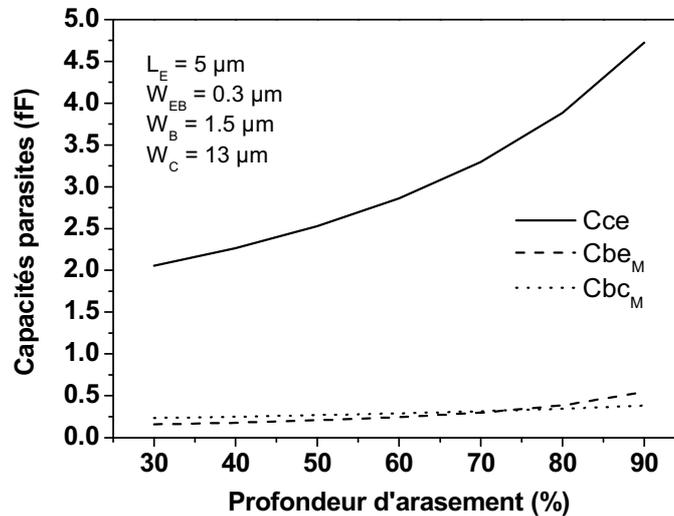


Figure 2-24 : Variation des capacités parasites d'interconnexion avec la profondeur d'arasement

Nous avons passé en revue l'ensemble des capacités parasites qui contribuent au calcul des performances des transistors submicroniques. Cette étude montre que seule la capacité émetteur-collecteur possède une valeur non négligeable pour la technologie actuelle.

2.3 Extraction du modèle petit signal

Dans cette partie, nous développerons la méthode d'extraction des éléments du schéma équivalent petit signal de nos composants que nous comparerons aux résultats théoriques, issus des simulations ACPAR.

2.3.1 Mesure et épiluchage des paramètres S

La mesure de paramètres S des TBH est effectuée à l'aide d'un analyseur de réseau vectoriel (Anritsu 37397), sur une gamme de fréquence allant de 250 MHz à 65 GHz. Au préalable, nous procédons à un calibrage de type SOLT (Short, Open, Load, Thru) qui consiste à mesurer successivement des éléments standards connus sur un substrat de calibrage externe :

- une charge 50Ω
- un circuit ouvert
- un court-circuit
- une ligne de transmission adaptée 50Ω .

Cette procédure permet d'apporter les corrections nécessaires sur l'ensemble de la chaîne de mesure, jusqu'au plan des pointes hyperfréquences (prise en compte des erreurs systématiques de l'analyseur, déphasages et pertes dans les câbles coaxiaux, ...). Il est suivi par des mesures de paramètres S de motifs d'accès coplanaires, un circuit ouvert (« open ») et un court-circuit (« short ») disposés sur le substrat semi-isolant en InP du transistor sous test (figure 2-25). Une comparaison détaillée des résultats de ces mesures avec des simulations électromagnétiques sont présentées en référence [16]. Les mesures révèlent systématiquement l'existence d'une résonance centrée aux alentours de 30 GHz et qui est essentiellement visible sur le motif circuit ouvert. Cependant il faut noter que ce phénomène s'étend sur une gamme de fréquence restreinte et gêne peu la procédure d'extraction. Il est probablement dû à un couplage de mode de substrats, également rencontré par d'autres laboratoires [17].

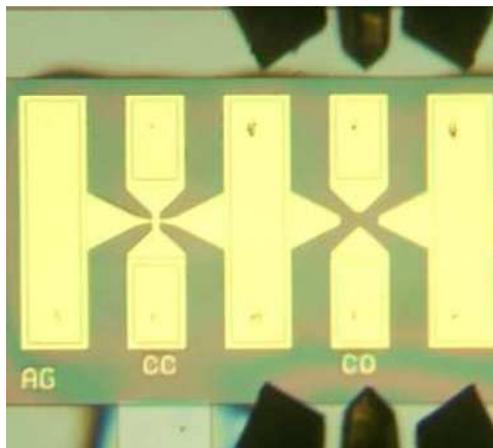


Figure 2-25 : Motifs d'accès en « court-circuit » et « circuit ouvert » pour pointes RF 150 μm

Le calibrage est indispensable à l'extraction des paramètres du modèle petit signal du transistor. En effet, il sert à l'opération d'épluchage (« de-embedding ») des paramètres S qui a pour but d'éliminer les admittances et impédances parasites liées aux plots d'accès du transistor (figure 2-26) et d'obtenir les caractéristiques du composant seul. Cette technique a initialement été mise en place pour extraire le modèle petit signal des FET [18].

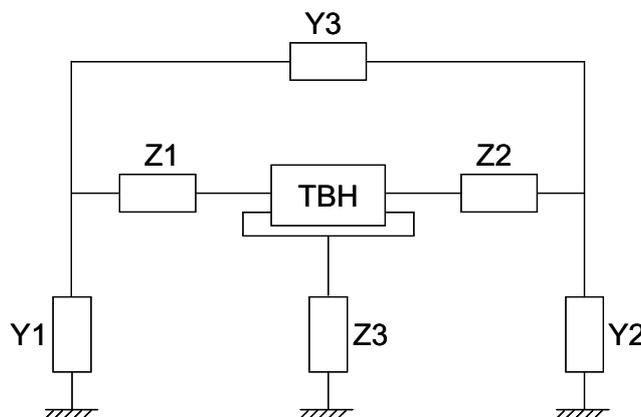


Figure 2-26 : Admittances et impédances parasites

La procédure d'épluchage débute par la transformation en matrice admittance (Y_{open}) et matrice impédance (Z_{short}) des matrices S des motifs « open » et « short », respectivement.

Puis, la matrice brute de paramètres S (Sbrut) du transistor avec ses plots d'accès est transformée en matrice admittance (Ybrut) dont on retranche la contribution du motif « open ». La matrice ainsi obtenue (Yint) est ensuite transformée en matrice Z dont on soustrait la matrice (Zshort). Enfin une dernière transformation permet d'obtenir la matrice S débarrassée des éléments parasites (Sd). Nous récapitulons ci-dessous l'enchaînement des opérations matricielles :

$$[S_{brut}] \xrightarrow{S \rightarrow Y} [Y_{brut}] \xrightarrow{-Y_{open}} [Y_{int}] \xrightarrow{Y \rightarrow Z} [Z_{int}] \xrightarrow{-Z_{short}} [Z_d] \xrightarrow{Z \rightarrow S} [S_d]$$

2.3.2 Schéma équivalent petit signal et les matrices impédances

Le schéma équivalent petit signal utilisé pour l'extraction des différents paramètres est présenté dans la figure 2-27.

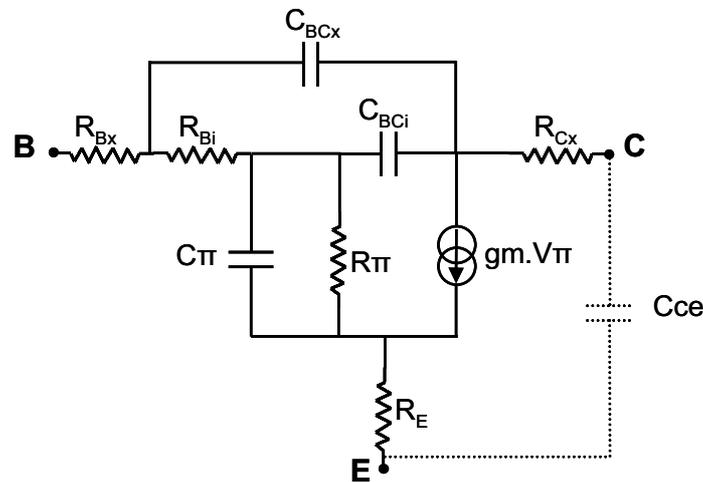


Figure 2-27 : Schéma équivalent du modèle petit signal en régime de fonctionnement normal

A la différence du schéma décrit dans ACPAR, celui-ci est simplifié. Tout d'abord nous avons supprimé la résistance de collecteur intrinsèque puisque le transistor fonctionne en régime de fonctionnement normal. Par ailleurs, la résistance de collecteur et la capacité base-collecteur ne comptent plus chacune qu'une seule composante extrinsèque. Cela est justifié d'une part, par la faible valeur de la résistance de collecteur extrinsèque par rapport aux autres paramètres et, d'autre part, par le fait que la capacité base-collecteur due au passivant situé entre les deux électrodes est négligeable.

Les composantes de la matrice impédance Z associée au modèle et qui serviront à l'extraction de l'ensemble des paramètres sont :

$$Z_{11} = \frac{Z_{\pi}}{1 + g_m \cdot Z_{\pi}} + \frac{R_{Bi} \cdot Z_{BCx}}{R_{Bi} + Z_{BC} + Z_{BCx}} + \frac{R_{Bi} \cdot Z_{BCi}}{(R_{Bi} + Z_{BCi} + Z_{BCx}) \cdot (1 + g_m \cdot Z_{\pi})} + R_{Bx} + R_E$$

$$Z_{12} = \frac{Z_{\pi}}{1 + g_m \cdot Z_{\pi}} + \frac{R_{Bi} \cdot Z_{BCi}}{(R_{Bi} + Z_{BCi} + Z_{BCx}) \cdot (1 + g_m \cdot Z_{\pi})} + R_E$$

$$Z_{21} = \frac{Z\pi}{1 + g_m \cdot Z\pi} + \frac{R_{Bi} \cdot Z_{BCx}}{R_{Bi} + Z_{BC} + Z_{BCx}} + \frac{R_{Bi} \cdot Z_{BCi} - g_m \cdot Z_{BCi} \cdot Z_{BCx} \cdot Z\pi}{(R_{Bi} + Z_{BCi} + Z_{BCx}) \cdot (1 + g_m \cdot Z\pi)} + R_E$$

$$Z_{22} = \frac{Z\pi}{1 + g_m \cdot Z\pi} + \frac{Z_{BCi} \cdot (R_{Bi} + Z_{BCx})}{(R_{Bi} + Z_{BCi} + Z_{BCx}) \cdot (1 + g_m \cdot Z\pi)} + R_{Cx} + R_E$$

Où :

- $g_m = g_{m0} \cdot \exp(-\tau_F)$ avec $g_{m0} = \frac{q \cdot I_C}{n \cdot k \cdot T}$
- $R\pi = \frac{\beta}{g_{m0}}$
- $C\pi = C_{BE} + g_m \cdot \tau_F$
- $Z\pi = R\pi \parallel \frac{1}{j \cdot \omega \cdot C\pi}$, $Z_{BCi} = \frac{1}{j \cdot \omega \cdot C_{BCi}}$, $Z_{BCx} = \frac{1}{j \cdot \omega \cdot C_{BCx}}$

Cette matrice impédance est obtenue après avoir ôté la contribution de la capacité parasite émetteur-collecteur Cce à la matrice admittance issue des mesures de paramètres S, en effectuant les transformations ci-dessous :

$$[Sd] \xrightarrow{S \rightarrow Y} [Yd] \xrightarrow{-Y_{ce}} [Y] \xrightarrow{Y \rightarrow Z} [Z]$$

Où on a : $Y_{ce} = \begin{pmatrix} 0 & 0 \\ 0 & 1/j\omega C_{ce} \end{pmatrix}$.

2.3.3 Extraction de la capacité émetteur-collecteur

La capacité émetteur-collecteur est le seul paramètre déterminé à partir des mesures de paramètres S en régime bloqué, c'est-à-dire lorsque les jonctions base-collecteur et émetteur-base sont polarisées en inverse. Dans ces conditions la transconductance s'annule, ce qui simplifie le schéma équivalent du modèle petit signal (figure 2-28) :

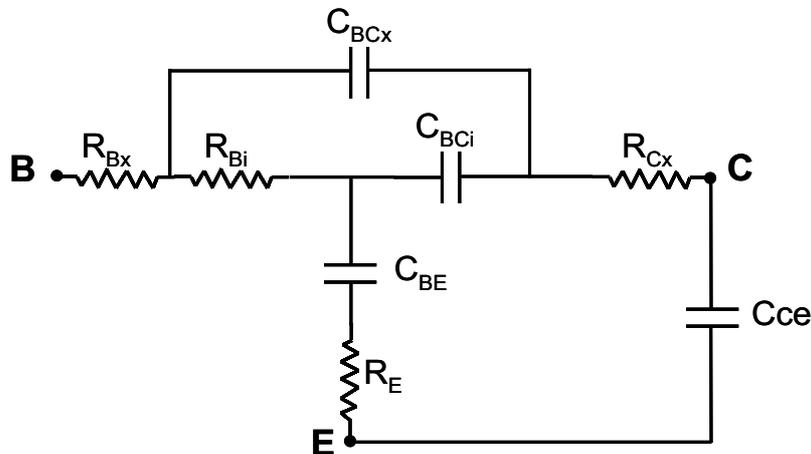


Figure 2-28 : Schéma équivalent du modèle petit signal en régime bloqué

La valeur de la capacité émetteur-collecteur est alors obtenue à l'aide de l'expression suivante :

$$C_{ce} = \frac{\Im(Y_{22} + Y_{12})}{\omega}$$

Celle-ci est indépendante de la tension appliquée comme le montre la figure 2-29. Cette capacité parasite joue un rôle important dans l'extraction de la capacité base-collecteur abordée un peu plus loin.

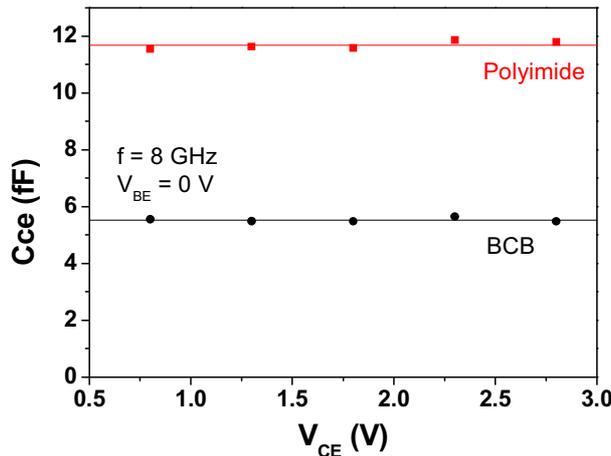


Figure 2-29 : Capacité émetteur-collecteur en fonction de la tension pour un TBH passivé au polyimide et un TBH passivé au BCB

Nous relevons que la capacité émetteur-collecteur est environ deux fois plus élevée dans le cas d'une passivation au polyimide par rapport au BCB. La plus forte permittivité électrique du polyimide ne peut à elle seule expliquer ce résultat. Celui-ci est plutôt attribuable à la difficulté de planarisation de ce diélectrique. En effet, une fois l'arasement de l'émetteur effectué, l'épaisseur de polyimide restant sur la métallisation du collecteur est plus faible que dans le cas du BCB, ce qui contribue à augmenter cette capacité parasite.

2.3.4 Détermination des résistances

2.3.4.1 Résistance de collecteur

En régime de fonctionnement normal, le collecteur intrinsèque est totalement déserté. C'est pourquoi nous faisons l'hypothèse que la composante intrinsèque de la résistance de collecteur est nulle. Par ailleurs, la résistance extrinsèque est plutôt faible (de l'ordre de 2 Ω) et n'influence que très légèrement l'extraction des différents paramètres du modèle. Celle-ci est donc négligée dans un premier temps puis déterminée qu'une fois que tous les autres paramètres du modèle sont connus. Il existe une méthode d'extraction de la résistance de collecteur en mode de saturation souvent utilisée [19]. Cependant pour ce régime de fonctionnement, il est difficile de dissocier la composante intrinsèque de la composante extrinsèque.

2.3.4.2 Résistances d'émetteur

La résistance statique R_E et la résistance dynamique $R\pi$ peuvent être extraites à partir de la composante Z_{12} de la matrice impédance comme l'indique l'expression suivante :

$$\Re(Z_{12})(\omega \approx 0) = \frac{R\pi}{1+\beta} + R_E + \underbrace{\frac{R_{Bi} \cdot C_{BCx}}{(C_{BCi} + C_{BCx}) \cdot (1+\beta)}}_{\text{Facteur correctif } K}$$

En traçant la partie réelle de Z_{12} en fonction de l'inverse du courant de collecteur, on obtient une droite dont l'ordonnée à l'origine donne la résistance statique d'émetteur à un facteur K près (figure 2-30). Ce dernier est retranché ultérieurement, une fois que la résistance de base et la capacité base-collecteur sont extraites. Par ailleurs, la pente de cette droite permet de remonter à la valeur du coefficient d'idéalité. Connaissant la valeur du gain statique en courant (h_{21} aux basses fréquences), on en déduit la valeur de $R\pi$.

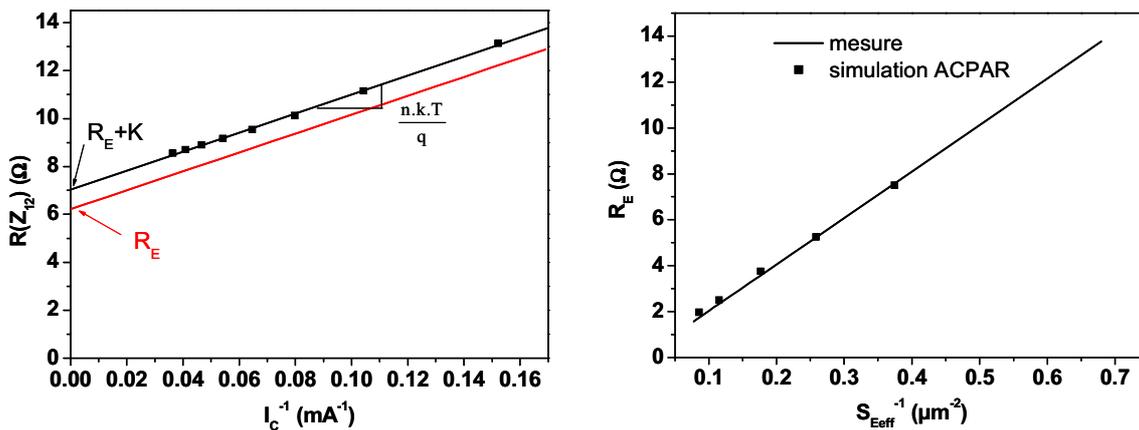


Figure 2-30 : Extraction de la résistance d'émetteur (à gauche) et variation de la résistance d'émetteur en fonction de la surface d'émetteur (à droite) d'un TBH $0,7\mu\text{m}$

Les résistances d'émetteur des TBH $0,7\mu\text{m}$ ont été extraites pour différentes longueurs d'émetteur et comparées aux valeurs du modèle ACPAR. Le tracé de la résistance d'émetteur théorique en fonction de l'inverse de la surface effective d'émetteur, en imposant une résistivité de contact $\rho_{\text{contE}} = 1,5 \cdot 10^{-7} \Omega \cdot \text{cm}^2$, forme une droite qui se superpose correctement aux valeurs issues des mesures, ce qui permet de valider notre méthode d'extraction.

2.3.4.3 Résistance de base

La distribution de la résistance de base le long de la capacité base-collecteur rend difficile l'extraction des composantes intrinsèque et extrinsèque indépendamment l'une de l'autre. La méthode proposée ici consiste à extraire dans un premier temps la résistance de base

extrinsèque, dont la valeur influencera directement l'extraction de la composante intrinsèque ainsi que celle du facteur de distribution de la capacité base-collecteur (X).

La partie réelle de ($Z_{11}-Z_{12}$) s'écrit :

$$\Re(Z_{11} - Z_{12}) = \frac{X \cdot R_{Bi}}{1 + \omega^2 R_{Bi}^2 X^2 C_{BCx}^2} + R_{Bx} \quad \text{où } X = \frac{C_{BCi}}{C_{BCi} + C_{BCx}}$$

A basse fréquence, on obtient la valeur de la résistance de base effective (R_{Beff}), affectée du facteur de distribution :

$$\Re(Z_{11} - Z_{12}) = R_{Beff} = X \cdot R_{Bi} + R_{Bx}$$

La valeur de la résistance de base intrinsèque tend vers zéro aux fortes densités de courant du fait de la défocalisation du courant d'émetteur [20]. Ainsi, l'extrapolation de la variation de la partie réelle de ($Z_{11}-Z_{12}$) à courant infini permet de déterminer la valeur de R_{Bx} (figure 2-31).

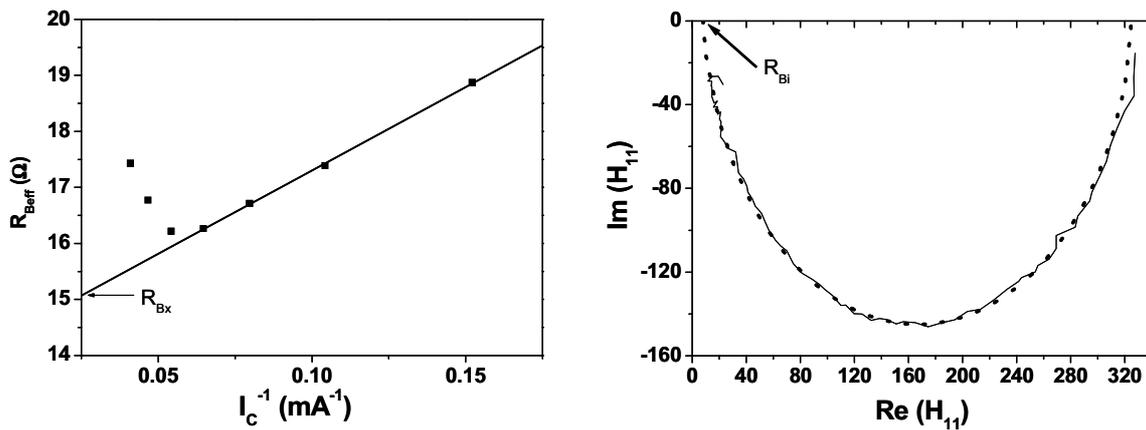


Figure 2-31 : Extraction de la composante extrinsèque (à gauche) et de la composante intrinsèque (à droite) de la résistance de base d'un TBH $0,7 \times 5 \mu\text{m}^2$

La remontée de la résistance avec I_c observé est due à l'augmentation du facteur de distribution. Une fois avoir pris soin de soustraire la résistance d'émetteur et la résistance de base extrinsèque de la matrice impédance, la résistance de base intrinsèque est extraite par la méthode du demi-cercle [21]. La relation entre l'impédance d'entrée H_{11} et R_{Bi} s'écrit :

$$H_{11} = \frac{1}{Y_{11} + Y_{12}} = \frac{R\pi + R_{Bi} \cdot (1 + j \cdot \omega \cdot R\pi \cdot (C\pi + C_{BCi}))}{1 + j \cdot \omega \cdot R\pi \cdot C\pi}$$

Aux fréquences élevées, on a :

$$H_{11}(\omega \rightarrow \infty) = R_{Bi} \cdot \frac{C\pi + C_{BCi}}{C\pi} \approx R_{Bi}$$

La méthode consiste à tracer H_{11} dans le plan réel-imaginaire. Il se trouve que le lieu des points forme un cercle dont l'intersection avec l'axe des réels donne la valeur de R_{Bi} .

La comparaison des valeurs des résistances totales de base issues des mesures avec celles calculées dans ACPAR est illustrée par la figure 2-32.

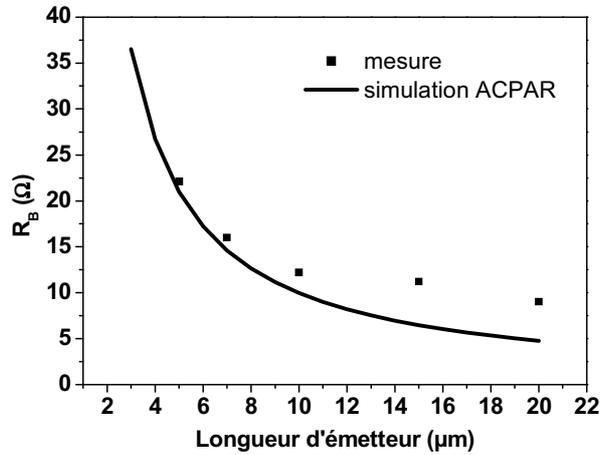


Figure 2-32: Variation de la résistance de base avec l'inverse de la longueur d'émetteur d'un TBH $0,7 \mu\text{m}$

Nous constatons que les valeurs des résistances de base extraites sont comparables aux valeurs théoriques pour les faibles longueurs d'émetteur. Au-delà de $10 \mu\text{m}$ les résistances mesurées sont supérieures à celle du modèle. Ce décalage peut être dû à une mauvaise répartition du courant le long du doigt d'émetteur, comme nous le verrons dans le chapitre 2.4.

2.3.5 Extraction de la capacité base-collecteur et du facteur de distribution

Une fois les différentes composantes des résistances de base déterminées, il est possible d'extraire le facteur de distribution de la capacité base-collecteur d'après la relation suivante :

$$X = \frac{R_{\text{Beff}} - R_{\text{Bx}}}{R_{\text{Bi}}}$$

Par ailleurs, la capacité base-collecteur totale s'exprime de la manière suivante :

$$C_{\text{BC}} = \frac{1}{\omega} \cdot \Im \left(\frac{1}{\{Z_{22} - Z_{21}\}} \right)$$

On en déduit alors les composantes intrinsèque et extrinsèque :

$$C_{\text{BCi}} = X \cdot C_{\text{BC}} \text{ et } C_{\text{BCx}} = (1 - X) \cdot C_{\text{BC}}$$

La figure 2-33 représente la répartition de la capacité base-collecteur en fonction du courant de collecteur. On observe bien une composante extrinsèque constante et indépendante de la polarisation tandis que la composante intrinsèque est modulée avec le courant [22].

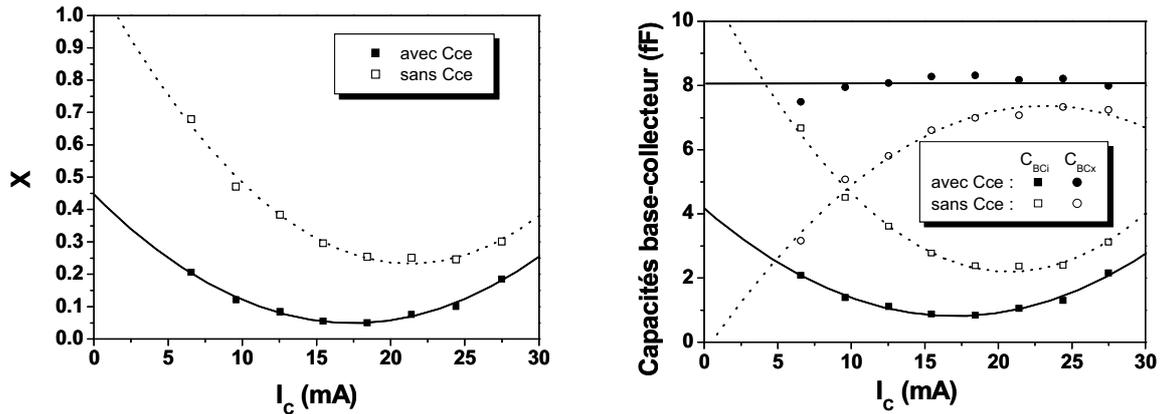


Figure 2-33 : Extraction du facteur de distribution et des capacités base-collecteur avec et sans la prise compte de la capacité parasite émetteur-collecteur pour un TBH $0,7 \times 5 \mu\text{m}^2$

Nous notons que la capacité C_{ce} influence de manière significative la qualité de l'extraction du facteur de distribution X ainsi que les composantes intrinsèque et extrinsèque de la capacité base-collecteur, surtout pour les faibles valeurs de I_c .

L'extraction des composantes intrinsèque et extrinsèque de la résistance de base et de la capacité base-collecteur est assez délicate et a fait l'objet de nombreuses publications. Une méthode d'extraction plus complexe est décrite en référence [23].

Pour un courant de collecteur nul, nous constatons que les valeurs de la capacité base-collecteur obtenues (figure 2-34) sont proches des valeurs théoriques déterminées à l'aide du modèle ACPAR.

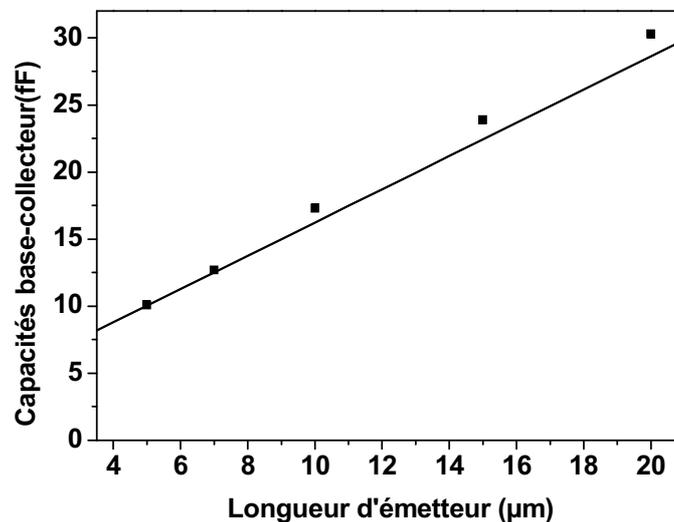


Figure 2-34 : Evolution de la capacité base-collecteur avec les dimensions du collecteur

2.3.6 Extraction de la capacité émetteur-base et du temps de transit base-collecteur

On procède tout d'abord à la détermination de $C\pi$ qui est la somme des capacités de déplétion et de diffusion de l'émetteur. A partir des expressions des matrices impédance et en supposant R_{Cx} négligeable, on obtient :

$$\frac{C\pi}{g_{m0}} = \frac{1}{\omega} \Im \left\{ \frac{Z_{22} - Z_{12}}{Z_{12} - Z_{21}} \right\}$$

Or pour des fréquences faibles, on a :

$$\frac{C\pi}{g_{m0}} = \frac{C_{BE}}{g_{m0}} + \tau_F$$

Comme le temps de transit base-collecteur varie avec le courant I_C , nous considérons qu'il s'écrit sous la forme d'un polynôme du second degré :

$$\tau_F = \tau_{F0} + \tau_{F1} \cdot I_C + \tau_{F2} \cdot I_C^2$$

Où τ_{F0} est le temps de transit à courant nul, τ_{F1} la pente à la décroissance à l'origine et τ_{F2} est un coefficient influençant la remontée du temps de transit dû aux forts niveaux d'injection (effet Kirk). Après avoir sélectionné une plage de fréquence sur laquelle $C\pi/g_{m0}$ n'est pas bruitée (typiquement entre 5 et 30 GHz), on ajuste cette grandeur sur la fonction polynomiale $f(X)$ suivante :

$$f(X) = A \cdot X + \tau_{F0} + \tau_{F1} \cdot \frac{1}{X} + \tau_{F2} \cdot \frac{1}{X^2} \text{ avec } A = \frac{nkT}{q} \cdot C_{BE} \text{ et } X = \frac{1}{I_C}$$

La figure 2-35 montre les valeurs de $C\pi/g_{m0}$ et τ_F en fonction du courant de collecteur pour des transistors de longueurs d'émetteur différentes.

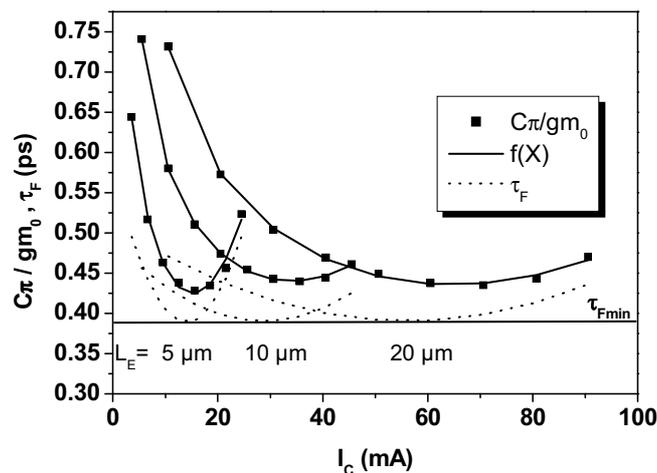


Figure 2-35 : Extraction de la capacité émetteur-base et du temps de transit base-collecteur de TBH $0,7 \mu m$ pour plusieurs longueurs d'émetteur

Le fait que l'on obtienne le même temps de transit base-collecteur quelque soit la dimension du transistor met en évidence une bonne qualité de l'extraction.

Il existe une autre méthode d'extraction du temps de transit base-collecteur, moins fastidieuse et plus couramment utilisée qui consiste à tracer la valeur de $(2\pi f_T)^{-1} - (R_E + R_C) \cdot C_{BC}$ en fonction de l'inverse du courant de collecteur [24]. L'ordonnée à l'origine donne alors une valeur de τ_F . Nous préférons la première méthode qui est plus précise car ne dépendant pas de la qualité d'extraction des autres paramètres.

2.4 Etude de l'influence des paramètres technologiques sur les performances

L'objectif de cette étude est de déterminer les dimensions optimales du composant, c'est-à-dire celles permettant d'obtenir à la fois un f_T et un f_{max} élevé, en accord avec les exigences de notre cahier des charges. Il s'agit aussi de mettre en évidence les paramètres technologiques les plus critiques pour l'optimisation des performances. Nous utilisons comme référence pour l'ensemble des simulations un transistor à plot de base dont la structure de couche correspond à celle présentée dans le paragraphe 2.1.1 (collecteur de 130 nm) et dont les paramètres géométriques sont récapitulés dans le tableau 2-8.

Tableau 2-8 : Valeurs des paramètres géométriques utilisés dans les simulations ACPAR

L_E	W_E	sg_E	sg_H	W_{EB}	sg_B	sg_C	L_{PLOT}	W_{BC}	L_{SPC}
5 μm	0,7 μm	0,1 μm	0,4 μm	0,3 μm	0,05 μm	0,2 μm	2 μm	2,5 μm	1,25 μm

Les simulations sont réalisées à une densité de courant correspondant au maximum du f_T (J_{Cmax}), soit 700 kA/cm² pour une épaisseur de collecteur de 130 nm (voir figure 3-6 du paragraphe 3.3.3). La vitesse moyenne des porteurs dans le collecteur est fixée à $3 \cdot 10^7$ cm/s, ce qui revient à un temps de transit base-collecteur de 0,32 ps.

Les résistivités de contact et les résistances de couches retenues dans le calcul sont celles couramment obtenues par les mesures TLM (tableau 2-9).

Tableau 2-9 : Caractéristiques TLM utilisées dans les simulations ACPAR

	émetteur	base	collecteur
Résistivité de contact ($\Omega \cdot cm^2$)	$1,5 \cdot 10^{-7}$	$1 \cdot 10^{-8}$	$7 \cdot 10^{-8}$
Résistance de couche (Ω/\square)	-	750	7,5

2.4.1 Influence des dimensions d'émetteur

2.4.1.1 Influence de la largeur de l'émetteur

La figure 2-36 met en évidence une augmentation importante de la fréquence maximale d'oscillation et une diminution modérée de la fréquence de transition lorsque la largeur de l'émetteur diminue.

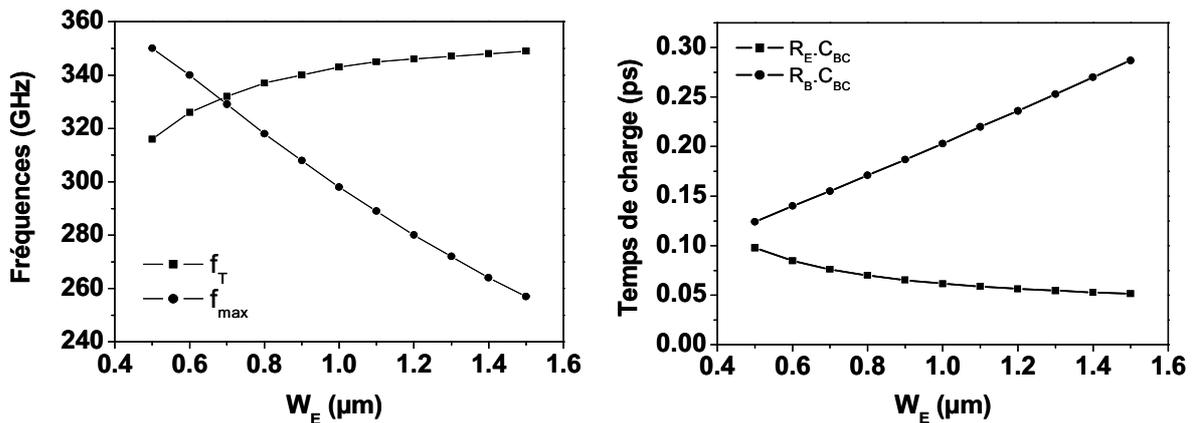


Figure 2-36 : Influence de la largeur de l'émetteur sur les fréquences de coupure et les temps de charge critiques

Le meilleur compromis entre un f_T et un f_{max} élevé est atteint pour une largeur d'émetteur comprise entre 0,5 µm et 0,8 µm. Le fait que f_T varie peu pour les largeurs d'émetteur élevées indique que ce facteur de mérite dépend essentiellement des dimensions verticales du composant. La variation des performances dynamiques s'explique à partir des courbes représentant l'évolution des temps de charge les plus critiques. Pour les dimensions submicroniques, la diminution de f_T est importante du fait de la remontée du produit $R_E \cdot C_{BC}$. En effet, la réduction de la surface effective de l'émetteur n'est alors plus compensée par celle de la jonction base-collecteur. f_{max} chute de près de 30 % lorsque l'on passe d'une largeur de 0,5 µm à 1,5 µm, du fait de la diminution du temps de charge $R_B \cdot C_{BC}$, via la diminution des composantes intrinsèques de la résistance de base et de la capacité base-collecteur.

Nous proposons de confronter les résultats de ces simulations à ceux déterminés à partir des mesures de paramètres S (figure 2-37). Nous notons que les performances fréquentielles extraites des mesures dynamiques, que nous présentons ci-dessous et dans les paragraphes suivants sont systématiquement plus faibles que celles des simulations. Ce point sera abordé en conclusion de ce chapitre. Pour les largeurs d'émetteur comprises entre 0,7 et 1,5 µm, la valeur maximale de f_T est quasi-constante alors que celle de f_{max} chute de manière significative. On relève ainsi une dégradation de f_{max} de 20% en passant de 0,7 à 1,5 µm, ce qui est en adéquation avec les résultats des simulations. En revanche, lorsque l'on passe d'une largeur d'émetteur de 0,7 à 0,5 µm, on observe une diminution importante des deux facteurs de mérite, avec une chute de f_T de 9 % contre 6 % d'après les calculs théoriques. Aussi, cela entraîne-t-il une chute de f_{max} de 8% alors que celle-ci augmente de 7 % d'après le

modèle ACPAR. Les TBH 0,5 μm sont moins performants car ils sont particulièrement pénalisés par leur temps de charge $r_E.(C_{BC}+C_{BE})$ et leur résistance d'émetteur R_E .

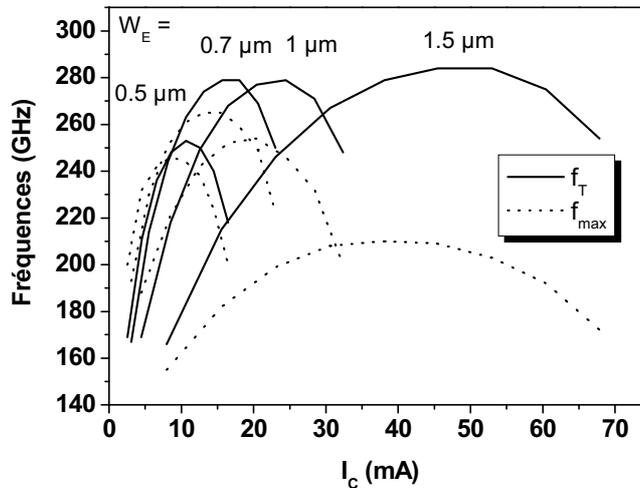


Figure 2-37 : Variation des fréquences de coupure avec le courant de collecteur pour des TBH de 5 μm de longueur d'émetteur et de largeur d'émetteur variable

Finalement, les mesures dynamiques permettent de conclure que la largeur optimale du contact d'émetteur pour l'optimisation des deux facteurs de mérite, dans l'approche technologique retenue, est de 0,7 μm .

2.4.1.2 Influence de la longueur de l'émetteur

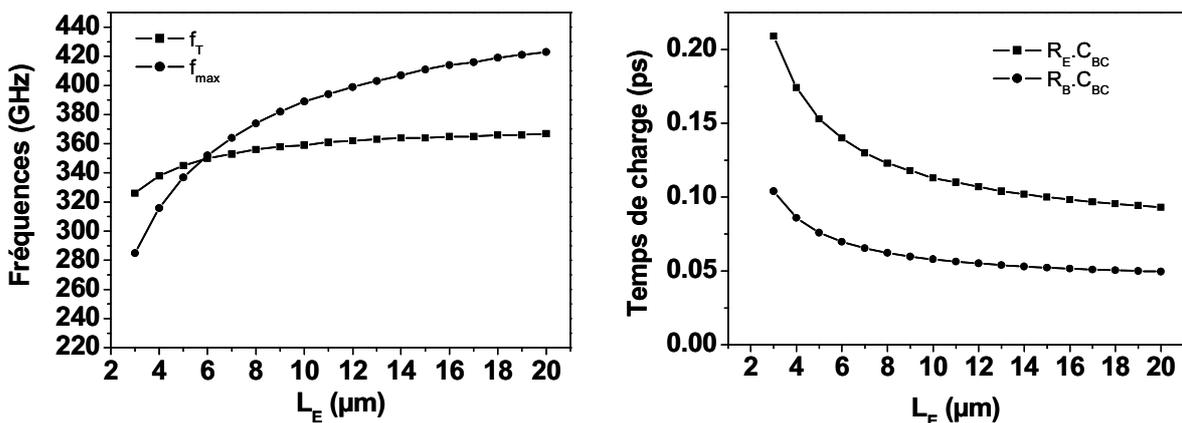


Figure 2-38 : Influence de la longueur d'émetteur sur les fréquences de coupure et les temps de charge critiques

D'après les simulations géométriques, présentées dans la figure 2-38, f_T augmente avec la longueur de l'émetteur et semble stagner au-delà de 10 μm . Ceci s'explique essentiellement par le fait que la diminution de la résistance d'émetteur compense de mieux en mieux l'augmentation de la capacité base-collecteur au fur et à mesure de l'allongement du doigt d'émetteur, comme le montre la courbe représentant l'évolution du produit $R_E.C_{BC}$.

En ce qui concerne f_{max} , son augmentation avec la longueur de l'émetteur est beaucoup plus significative à cause de la décroissance du produit $R_B.C_{BC}$. Ces courbes nous amènent à conclure qu'il faudrait envisager un doigt d'émetteur très long pour améliorer les deux facteurs de mérite.

Or les résultats des mesures dynamiques ne vont pas vraiment dans ce sens, comme l'illustre la figure 2-39.

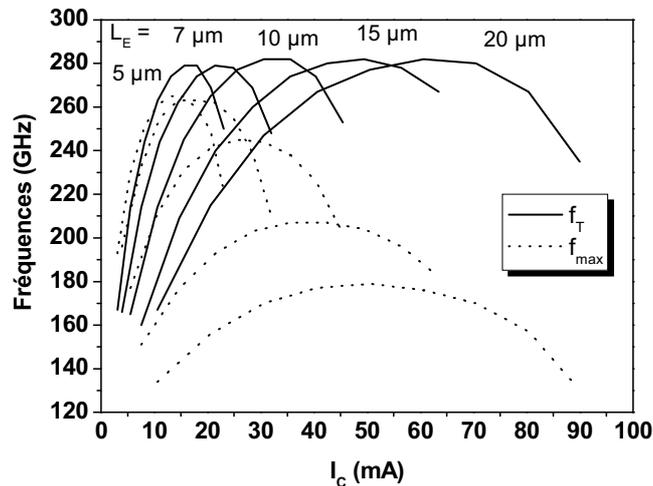


Figure 2-39 : Variation des fréquences de coupure avec le courant de collecteur pour des TBH de $0,7 \mu m$ de largeur d'émetteur et de longueur d'émetteur variable

On observe une tendance proche de celle obtenue pour les simulations en ce qui concerne l'évolution de f_T . En effet on constate tout d'abord une augmentation de 10% de ce facteur de mérite lorsque la longueur du doigt d'émetteur passe de 5 à $15 \mu m$, puis une légère dégradation pour le TBH de $20 \mu m$. En revanche on note une décroissance de f_{max} avec la longueur, ce qui va à l'encontre des résultats des simulations. Ce phénomène s'explique par une résistance de contact de base anormalement élevée pour les TBH les plus longs (d'où le décalage observé sur la résistance de base totale de la figure 2-31). Pour ces composants, la zone de contact participant effectivement à la conduction du courant est réduite. Nous avons constaté que cette chute de f_{max} avec la longueur d'émetteur pouvait varier d'une plaque à l'autre. Celle-ci est d'autant plus prononcée que la résistance de contact de la base est élevée. Plusieurs facteurs contribuent à l'augmentation de la résistance de contact, comme la qualité de l'interface métal/ semi-conducteur, le problème de reproductibilité des côtes lors de l'ouverture de la résine en lithographie électronique ou bien une sous-gravure importante de la base. Cependant, il est fort probable que la présence d'une résistance verticale liée à la forme « conique » prise par la couche d'or lors de la métallisation de la base (figure 2-40) soit la principale cause de la résistance de contact élevée.

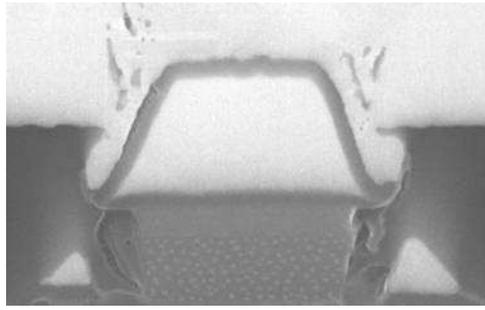


Figure 2-40 : Coupe FIB latérale d'un TBH $0,7 \times 5 \mu\text{m}^2$

2.4.1.3 Influence de la sous-gravure d'émetteur

Bien que la technologie actuelle permette de minimiser et de mieux contrôler la sous-gravure de l'émetteur, une faible variation de celle-ci est susceptible, compte tenu des dimensions très réduites de l'émetteur, d'influencer de manière importante les performances fréquentielles. L'effet de la variation de ce paramètre sur les performances est illustré par la figure 2-41. Pour cette simulation nous imposons une profondeur de sous-gravure des pointes quatre fois plus élevée que celle des flancs.

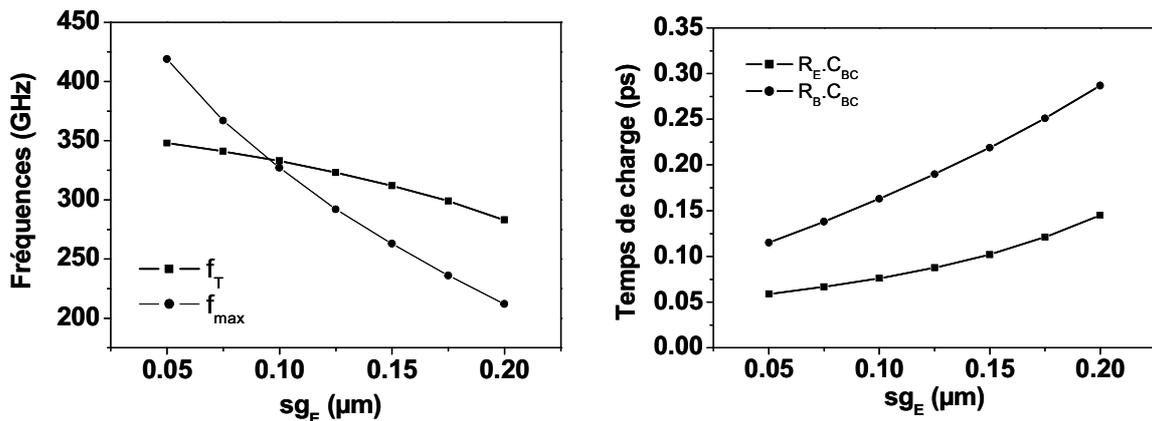


Figure 2-41 : Influence de la profondeur de sous-gravure d'émetteur sur les fréquences de coupure et les temps de charge critiques

On constate que f_T diminue modérément avec la profondeur de sous-gravure de l'émetteur, ce qui s'explique par le fait que l'augmentation de la résistance d'émetteur est en partie compensée par la réduction de la capacité émetteur-base. Par contre, on observe une dégradation importante de f_{max} avec la profondeur de sous-gravure de l'émetteur. Cette diminution s'explique par l'augmentation de la résistance de base extrinsèque. Ces simulations montrent qu'il est important de réduire au maximum la sous-gravure de l'émetteur pour maximiser à la fois f_T et f_{max} . La diminution des fréquences de coupure extraites des mesures de paramètres S (figure 2-42) est comparable à celle issue du modèle ACPAR. En effet, f_T diminue peu lorsque la profondeur de sous-gravure augmente. En revanche, f_{max} chute de presque 10 % lorsque l'on passe d'une profondeur de sous-gravure de 95 à 140 nm.

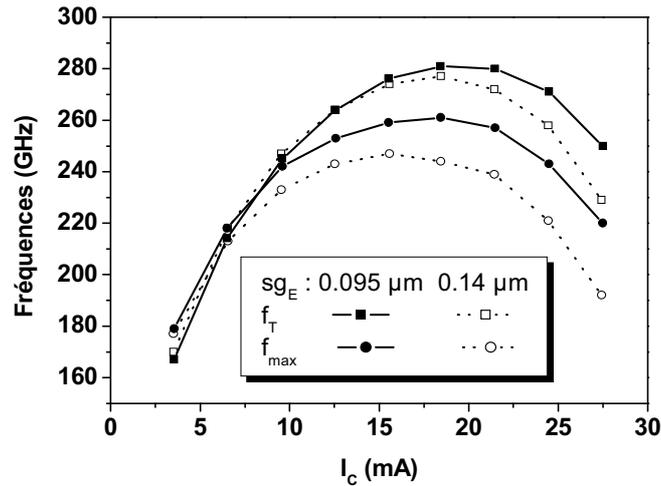


Figure 2-42 : Variation des fréquences de coupure avec le courant de collecteur pour deux profondeurs de sous-gravure d'émetteur différentes d'un TBH $0,7 \times 5 \mu m^2$

2.4.2 Influence de la largeur du contact de base

Le collecteur des TBH hexagonaux ne peut être sous-gravé du fait de l'orientation cristallographique désavantageuse de l'InP. Il est donc indispensable de minimiser la largeur du contact de base pour réduire leur capacité base-collecteur. Cependant il faut faire en sorte que la largeur du contact de base reste élevée devant la longueur de transfert, au risque d'augmenter la résistance de la base. Les simulations des fréquences de coupure et des produits RC correspondant avec W_{EB} , sont représentées par la figure 2-43.

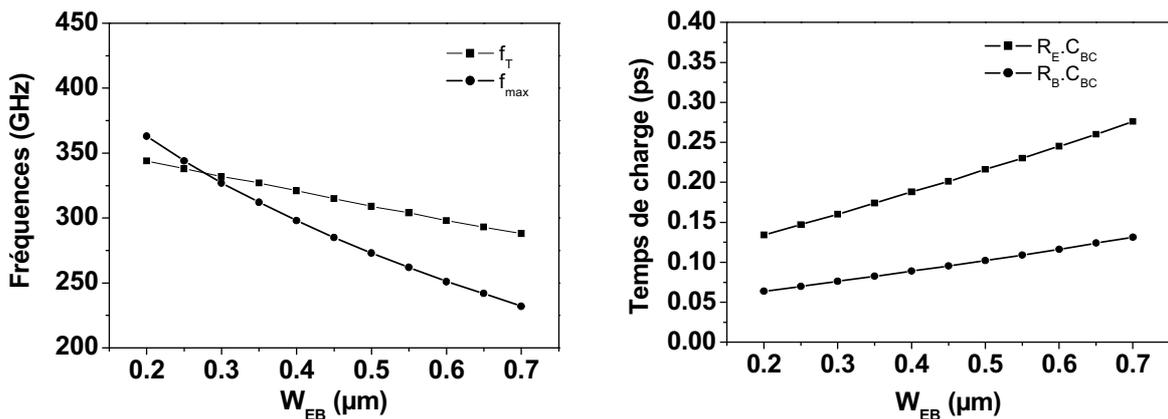


Figure 2-43 : Influence de la largeur du contact de base sur les fréquences de coupure et les temps de charge critiques

L'augmentation de f_T quand la largeur du contact de base diminue est due à la diminution du produit $R_E.C_{BC}$. Par ailleurs, f_{max} diminue du fait de l'augmentation de f_T . Comme la longueur de transfert est inférieure à la largeur du contact de base (du fait de la très faible résistivité du contact de base injectée dans le modèle), la diminution de W_{EB} jusqu'à une valeur de $0,2 \mu m$

n'affecte pas la résistance de base. Les résultats des mesures dynamiques sont présentés dans la figure 2-44.

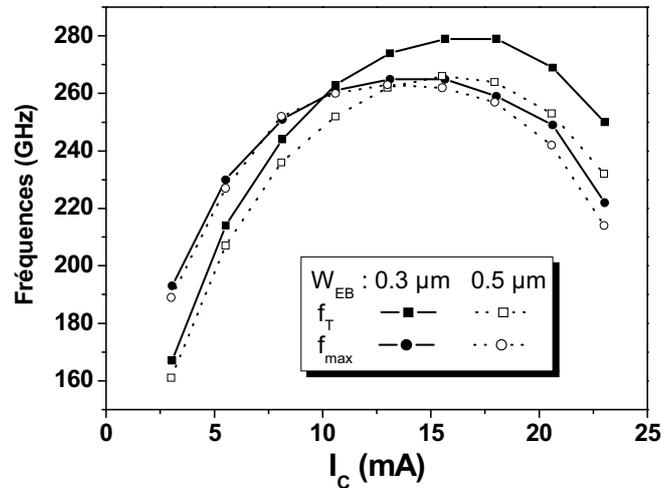


Figure 2-44 : Variation des fréquences de coupure avec le courant de collecteur pour deux largeurs de contact de base d'un TBH $0,7 \times 5 \mu m^2$

Lorsque l'on passe d'une largeur de contact de base de $0,3$ à $0,5 \mu m$, la valeur maximale de f_T diminue, comme attendu, du fait de l'augmentation de la capacité base-collecteur. On notera par ailleurs que pour les faibles niveaux d'injection les deux courbes de f_T se rejoignent car c'est le temps de charge $r_E \cdot C_{BE}$ qui est alors prépondérant. Contrairement à nos attentes, la valeur de f_{max} est inchangée. En effet pour le TBH de $0,5 \mu m$ de largeur de contact de base, l'augmentation de C_{BC} est compensée par la réduction de la résistance de base. On extrait une résistance de base extrinsèque plus faible pour les TBH à plus forte largeur de contact. Il semble alors qu'une largeur de contact de $0,3 \mu m$ ne soit pas suffisamment grande devant la longueur de transfert. On note tout de même que cette faible largeur de contact permet d'obtenir le meilleur compromis f_T/f_{max} élevé.

2.4.3 Influence des dimensions du collecteur (pont/plot)

La figure 2-45 présente l'évolution des fréquences de coupure en fonction de la largeur d'émetteur pour des TBH à pont et à plot de base ainsi que la capacité base-collecteur correspondante. Elle permet de mettre en évidence un accroissement d'au moins 4% et 10% de f_T et f_{max} , respectivement, en faveur des TBH à pont, pour les largeurs d'émetteur submicroniques. Cette amélioration des performances dynamiques est essentiellement due à la réduction de la capacité base-collecteur : celle-ci chute en effet de plus de 20 % quelque soit la largeur d'émetteur. Il faut noter par ailleurs que le pont de base induit une résistance qui s'ajoute à la composante extrinsèque de la résistance de base et intervient dans le calcul de la fréquence maximale d'oscillation des TBH. Sa valeur est donnée par l'expression suivante :

$$R_{\text{pontB}} = \left(\frac{e_{\text{Ti}}}{\rho_{\text{Ti}}} + \frac{e_{\text{Au}}}{\rho_{\text{Au}}} \right)^{-1} \cdot \frac{L_{\text{pont}}}{W_{\text{pont}}}$$

L_{pont} et W_{pont} sont respectivement la longueur et la largeur du rail métallique.
 e_i et ρ_i sont l'épaisseur et la résistivité respectives du métal i .

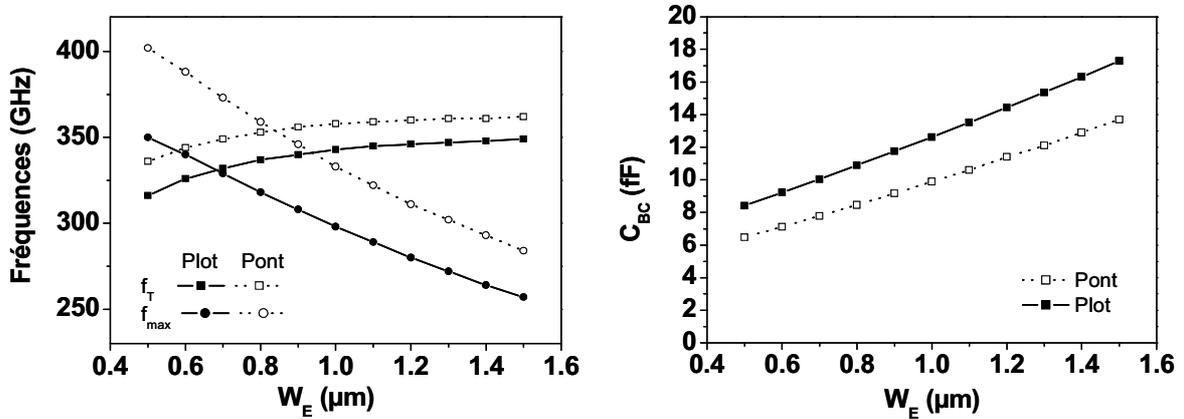


Figure 2-45 : Influence de la largeur du contact d'émetteur pour un TBH à pont de base et à plot de base sur les fréquences de coupure et la capacité base-collecteur

Cette résistance a été évaluée à 0,8 Ω pour un transistor à pont de base 0,7x5 μm², ce qui est faible devant la résistance totale de base qui vaut typiquement entre 20 et 30 Ω. Cet élément du schéma équivalent est donc négligeable.

Les mesures dynamiques ont permis de valider les résultats des simulations ACPAR, comme l'indique la figure 2-46 présentant l'écart maximal observé entre les fréquences de coupure d'un TBH à pont de base et celles d'un TBH à plot de base. La connexion des TBH 0,7x5 μm² par pont de base permet d'augmenter jusqu'à 10% les fréquences de coupure.

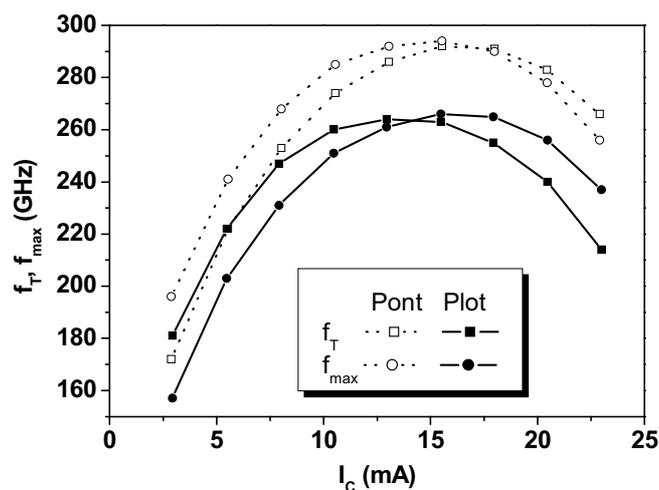


Figure 2-46 : Fréquences de coupure des TBH 0,7x5 μm² à pont et à plot de base

Finalement, les TBH à pont de base ont des performances fréquentielles plus élevées que celles des TBH à plot. C'est d'ailleurs pour cette raison que de nombreux laboratoires ont

adopté cette topologie pour leurs composants. Cependant nous avons constaté sur la quasi-totalité de nos plaques que le rendement de fabrication de ces derniers était plus faible (figure 2-47), ce qui peut être attribué aux difficultés technologiques dues au dégagement du pont évoquées précédemment.

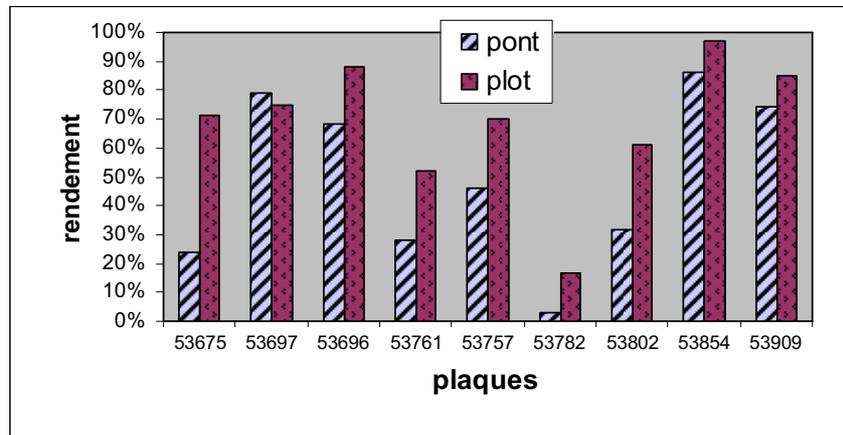


Figure 2-47 : Rendement de fabrication des TBH $0,7 \times 5 \mu\text{m}^2$ à pont de base et à plot de base sur plusieurs plaques lors de la période de mise au point

Pour cette raison, nous considérons que les TBH à plot de base sont plus intéressants pour la réalisation des circuits dont la fonctionnalité dépend étroitement du rendement de fabrication des transistors.

2.5 Conclusion

Dans ce chapitre, nous avons développé un modèle analytique adapté à la géométrie du transistor submicronique. Nous avons pu le valider en confrontant les capacités et résistances parasites avec les valeurs extraites à partir des mesures de paramètres S. Nous rappelons que ce modèle reste limité, puisque celui-ci ne prend pas en compte, par exemple, les effets de la température et la modulation de la capacité base-collecteur avec le courant. Il donne cependant une idée de l'influence des paramètres géométriques sur les performances fréquentielles.

En conclusion, les dimensions optimales du TBH permettant d'obtenir les performances fréquentielles f_T et f_{max} maximales sont (pour un collecteur de 130 nm et pour la technologie retenue) :

- Une longueur d'émetteur de 5 à 10 μm
- Une largeur du contact d'émetteur 0,7 μm
- Une largeur du contact de base de 0,3 μm

Enfin, les TBH à plot de base sont préférés au TBH à pont de base du fait de leur rendement de fabrication plus élevé.

Dans les résultats présentés dans ce chapitre, nous avons constaté un décalage systématique entre les valeurs des performances fréquentielles issues des mesures et celles du modèle ACPAR. Nous rappelons que les simulations des performances fréquentielles ont été

effectuées pour un temps de transit base-collecteur de 0,32 ps, qui correspond à la valeur attendue pour notre structure de couche. La différence observée est probablement due aux effets thermiques et au phénomène de transport. L'optimisation de la structure de couche pour améliorer le temps de transit base-collecteur fera donc l'objet du prochain chapitre.

Références bibliographiques du chapitre 2

- [1] M.J.W. Rodwell et al., "Submicron scaling of HBTs", IEEE Transactions on Electron Devices, Vol. 48, No. 11, 2001, pp. 2606-2624.
- [2] S. Blayac, "Transistor bipolaire à double hétérojonction InP/GaInAs pour circuits de communications optiques à très haut débit", Thèse de doctorat de l'université Montpellier 2, 2001.
- [3] G. Zohar, et al., "Reduction of base-transit time of InP-GaInAs HBTs due to electron injection from an energy ramp and base-composition grading", IEEE Transactions on Electron Devices, Vol. 51, No. 5, 2004, pp. 658-662.
- [4] P. André, S. Blayac, P. Berdager, J.-L. Benchimol, J. Godin, F. Kauffmann, A. Konczykowska, A.-E. Kasbari, M. Riet, "InGaAs/InP DHBT technology and design methodology for 40 Gb/s optical communication circuits", IEEE Journal of Solid-State Circuits, Vol. 36, No. 9, 2001, pp. 1321-1327.
- [5] S. Yamahata, K. Kurishima, H. Ito, Y. Matsuoka, "Over-220-GHz- f_T -and- f_{max} InP/InGaAs double-heterojunction bipolar transistors with a new hexagonal-shaped emitter", Gallium Arsenide Integrated Circuit Symposium, 1995, pp. 163-166.
- [6] R. Driad, Z.H. Lu, S. Laframboise, D. Scansen, W.R. McKinnon and S.P. McAlister, "Surface passivation of InGaAs/InP heterostructures using UV-irradiation and ozone", International Conference on Indium Phosphide and Related Materials, 1998, pp. 459-462.
- [7] D. Caffin, L. Bricard, J.L. Courant, L.S. How Kee Chun, B. Lescaut, A.M. Duchenois, M. Meghelli, J.L. Benchimol, P. Launay, "Passivation of InP-based HBT's for high bit rate circuit applications", International Conference on Indium Phosphide and Related Materials, 1997, pp. 637-640.
- [8] H. Wang, G.I. Ng, H. Yang, K. Radhakrishnan, "Understanding the degradation of InP/InGaAs Heterojunction bipolar transistors induced by silicon nitride passivation", International Conference on Indium Phosphide and Related Materials, 2001, pp. 252-255.
- [9] E. Tokomitsu, A.G. Dentai, C.H. Joyner, "Reduction of the surface recombination current in InGaAs/InP pseudo-heterojunction bipolar transistors using a thin InP passivation layer", IEEE Electron Device Letters, Vol. 10, No. 12, 1989, pp. 585-587.
- [10] Y.K. Fukai, K. Kurishima, M. Ida, S. Yamahata, T. Enoki, "High reliable InP-based HBTs with a ledge structure operating at current density over 2 mA/ μm^2 ", International Conference on Indium Phosphide and Related Materials, 2005, pp. 339-342.
- [11] R. Bourguiga, "Optimisation du transistor bipolaire à hétérojonction GaAs à fort dopage de base", Thèse de doctorat de l'université Paris XI Orsay, 1993.
- [12] G. Massobrio, P. Antognetti, "Semiconductor device modeling with SPICE", 2^{ème} édition, Mc Graw-Hill, 1993.

- [13] N. Kaufmann, "Méthodologie de conception de circuits intégrés haut débit en technologie TBH InP pour les communications optiques à 40 Gbit/s", Thèse de doctorat de l'université d'Orsay, 1999.
- [14] R. Shrivastava, K. Fitzpatrick, "A simple model for the overlap capacitance of a VLSI MOS device", IEEE Transactions on Electron Devices, Vol. ED-29, No. 12, 1982, pp. 1870-1875.
- [15] A. Bansal, B. C. Paul, K. Roy, "Modeling and optimization of fringe capacitance of nanoscale DGMOS devices", IEEE Transactions on Electron Devices, Vol. 52, No. 2, 2005, pp. 256-262.
- [16] T.K. Johansen, V. Krozer, A. Konczykowska, M. Riet, J. Vidkjaer, "Large-signal modeling of high-speed InP DHBTs using electromagnetic simulation based de-embedding", IEEE MTT-S International Microwave Symposium, 2006, pp. 655-658.
- [17] M. Dahlström, "Ultra high-speed InP heterojunction bipolar transistors", Thesis, 2003.
- [18] G. Dambrine, A. Cappy, F. Heliodore, E. Playez, "A new method for determining the FET small-signal equivalent circuit", IEEE Transactions on Microwave Theory and Techniques, Vol. 36, No. 7, 1988, pp. 1151-1159.
- [19] T. Johansen, "A novel method for HBT intrinsic collector resistance extraction from S-parameters", Proceedings of Asia-Pacific Microwave Conference, 2007.
- [20] W. Liu, "Handbook of III-V Heterojunction Bipolar Transistors", John Wiley & Sons, New York, 1998.
- [21] W.J. Kloosterman, J.C.J. Passchens, D.B.M. Klaassen, "Improved extraction of base and emitter resistance from small high frequency admittance measurements", IEEE BCTM 6.1, 1999, pp. 93-96.
- [22] M. Rohner, B. Willen, H. Jäckel, "Velocity modulation in III/V-HBTs", IEEE Transactions on Electron Devices, Vol. 50, No. 5, 2003, pp. 1205-1213.
- [23] T. Johansen, V. Krozer, V. Nodjiadjim, A. Konczykowska, J-Y Dupuy, "Improved extrinsic base resistance extraction for InP DHBT devices", German Microwave Conference, 2008.
- [24] H.G. Liu, N. Tao, S.P. Watkins, C.R. Bolognesi, "Extraction of the average collector velocity in high-speed Type-II InP-GaAsSb-InP DHBTs", IEEE Electron Device Letters, Vol. 25, No. 12, 2004, pp. 769-771.

3 Optimisations du collecteur et des performances fréquentielles

L'optimisation de la structure de couche verticale du composant est importante pour l'amélioration du transport électronique et l'augmentation des performances fréquentielles. L'objectif de cette étude est de réduire le temps de transit base-collecteur pour augmenter la fréquence de coupure du gain en courant sans que cela ne soit trop pénalisant pour la capacité base-collecteur et la tension de claquage. Par ailleurs il est question d'augmenter la densité de courant au seuil d'effet Kirk pour réduire la contribution de la résistance dynamique sur les performances fréquentielles et d'augmenter tant que possible la plage de courant pour laquelle celles-ci sont les plus élevées.

3.1 Temps de transit dans la base

Afin de déterminer le temps de transit des électrons dans la base, nous avons effectué une étude comparative des performances de TBH possédant la même structure de collecteur, mais des épaisseurs de base différentes. Le tableau 3-1 récapitule les caractéristiques de la couche de base des TBH étudiés. La variation de l'énergie de la bande de conduction due à la variation de la composition en gallium dans la base a été déterminée selon [1].

Tableau 3-1: Caractéristiques de la base en InGaAs des TBH $0,7 \times 5 \mu\text{m}^2$ étudiés

Plaques	Epaisseur de la base	Gradualité en composition	ΔE_C (meV)	Dopage
54073	28 nm	x : 0,47 à 0,525	31	$8,3 \cdot 10^{19} \text{ cm}^{-3}$
54077	38 nm	x : 0,47 à 0,54	40	$6,3 \cdot 10^{19} \text{ cm}^{-3}$

Le dopage de la structure à base plus épaisse a été diminué dans le but d'obtenir une résistance de couche équivalente pour les deux plaques et faciliter la comparaison des performances. Le décalage des courbes de I_C et I_B observé sur les caractéristiques de Gummel de la figure 3-1 est dû à la différence des jonctions émetteur-base entre les deux structures : pour une même tension de polarisation, le courant des électrons de l'émetteur vers la base est plus faible dans le cas de la base à 38 nm, du fait de la proportion plus élevée de gallium à l'interface émetteur-base. En effet, celle-ci contribue à la diminution de la différence d'énergie favorisant la propulsion des électrons dans la base. Par ailleurs, on note que ces TBH possèdent un gain statique en courant plus élevé, ce qui s'explique par une durée de vie des porteurs plus longue.

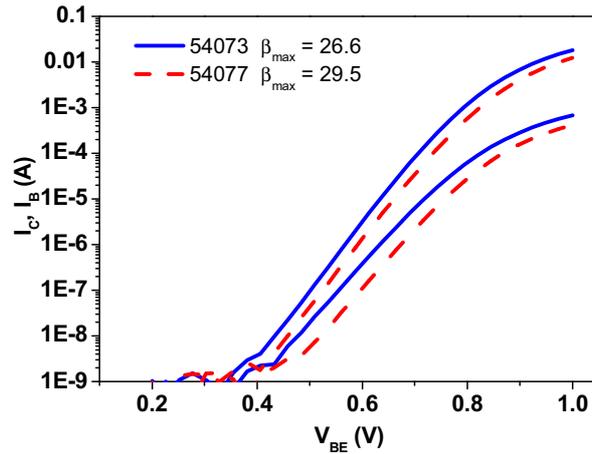


Figure 3-1 : Tracé de Gummel des TBH $0,7 \times 5 \mu\text{m}^2$ de 28 nm et 38 nm d'épaisseurs de base

L'évolution avec la densité de courant de collecteur de la fréquence de transition du gain en courant ainsi que les temps de transit base-collecteur, extraits selon la procédure détaillée dans le chapitre précédent, sont représentés dans la figure 3-2.

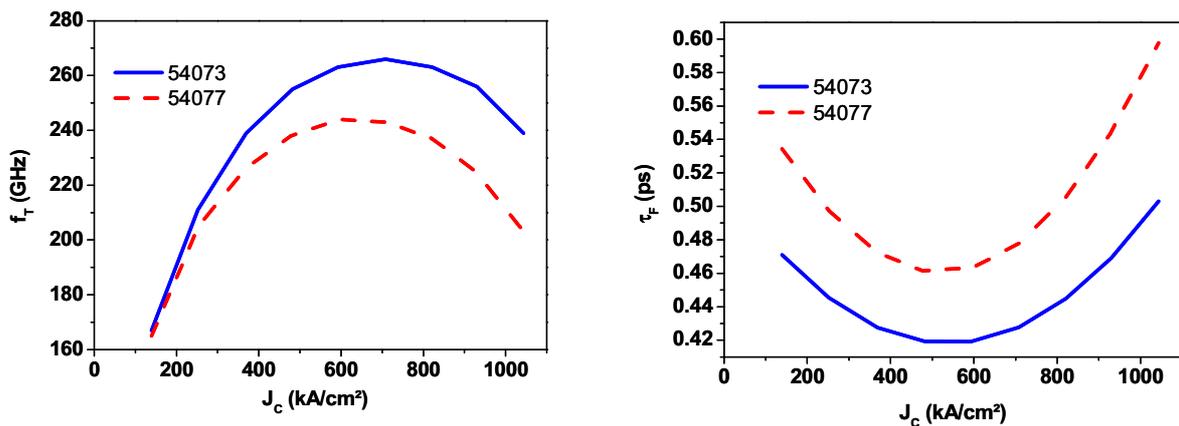


Figure 3-2 : Fréquences de coupure du gain en courant et temps de transit base-collecteur de TBH $0,7 \times 5 \mu\text{m}^2$ de 28 nm et 38 nm d'épaisseurs de base, l'épaisseur totale du collecteur étant de 130 nm

La figure met en évidence une quasi-superposition des courbes de f_T pour les faibles valeurs du courant de collecteur. Ceci s'explique par le fait que les constantes de temps $\tau_E \cdot (C_{BC} + C_{BE})$ influençant les performances dynamiques aux faibles niveaux d'injection sont identiques pour les deux structures. L'écart entre les deux courbes augmente au fur et à mesure que l'on se rapproche de la densité de courant au seuil d'effet Kirk. f_T chute de 8% lorsque l'on passe d'une base de 28 nm à 38 nm. Cet écart est dû essentiellement à une augmentation du temps de transit base-collecteur. Le fait d'épaissir la base de 10 nm conduit en moyenne à une augmentation de 45 fs de τ_B . On en déduit alors que la vitesse moyenne des électrons dans la base est de $2,2 \times 10^7$ cm/s. Par conséquent, on estime que le temps de transit dans la base vaut 0,126 ps pour une base de 28 nm. On notera que ce résultat est sensiblement supérieur à celui

obtenu par M. Kahn [2]. Cette différence est probablement due à un dopage carbone plus élevé qui contribue à diminuer la durée de vie des porteurs dans la base. Finalement, cette étude nous amène à un temps de transit dans le collecteur de 0,29 ps. Nous retrouvons donc un décalage proche de 0,1 ps par rapport aux meilleures performances rapportées par d'autres laboratoires [3].

3.2 Modèle à deux vitesses

La vitesse des électrons dans le collecteur influence les performances fréquentielles des TBH de manière importante. Il est donc indispensable de pouvoir l'évaluer quantitativement et de mettre en évidence les différents paramètres contribuant à son amélioration (épaisseur, type d'empilement des couches, conditions de polarisation, ...).

La structure verticale des TBH actuels est très fine afin de réduire au maximum le temps de transit des électrons. De ce fait, l'hypothèse selon laquelle les électrons possèdent une vitesse moyenne constante dans le collecteur, égale à la vitesse de saturation (cas des collecteurs très épais) n'est plus valable. Sous l'effet du champ électrique présent à la jonction base-collecteur, les électrons en sortie de base sont propulsés dans le collecteur avec une vitesse élevée : ils sont en régime de survitesse. Au bout d'une certaine distance de parcours, appelée distance de transfert, on considère que les électrons ont acquis suffisamment d'énergie pour transférer en vallée latérale où leur masse effective est augmentée et leur vitesse diminuée. Ainsi, la vitesse des électrons dans le collecteur peut être modélisée par un profil à deux vitesses [4], décrit dans la figure 3-3 :

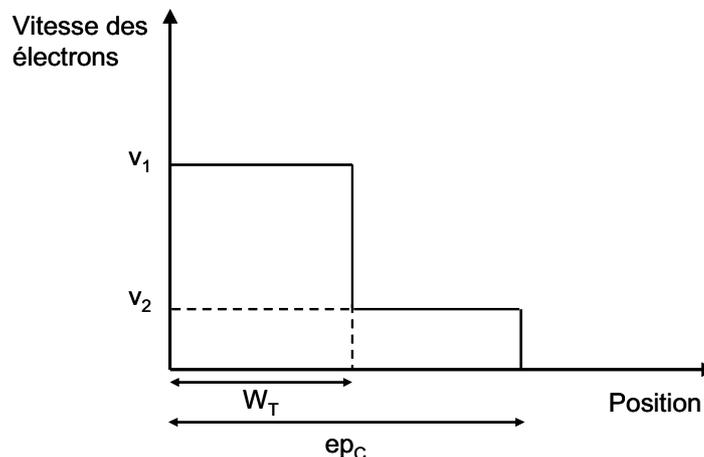


Figure 3-3 : Modèle à deux vitesses des électrons dans le collecteur

On considère que les électrons pénétrant dans le collecteur ont une vitesse v_1 sur une distance W_T , correspondant à la distance de transfert et que leur vitesse retombe ensuite à v_2 sur la distance leur restant à parcourir. Ce profil de vitesse évolue avec les conditions de polarisation. Sous l'effet d'une forte tension base-collecteur, la proportion d'électrons transférant en vallée latérale augmente, ce qui se traduit par une réduction de la distance de transfert et la vitesse moyenne des électrons dans le collecteur diminue. Ce phénomène est d'autant plus prononcé que le courant I_C est faible. En effet, l'injection de courant dans le

collecteur a pour effet de repousser la zone de fort champ en sortie de collecteur. Il contribue ainsi à l'augmentation de la distance de transfert et de la vitesse moyenne des électrons du collecteur, tant que le seuil d'effet Kirk n'est pas atteint. Ce phénomène limitant les performances fréquentielles sera détaillé par la suite. A partir d'un profil de vitesse, il est possible de déterminer le temps de transit dans le collecteur. Nous savons que celui-ci est donné par [5] :

$$\tau_C = \int_0^{W_C} \frac{1 - (x / ep_C)}{v(x)} dx$$

Où $v(x)$ est la vitesse des électrons dans le collecteur dépendante de la position x .

Le calcul de l'intégrale, dans le cas du modèle à deux vitesses permet d'obtenir l'expression du temps de transit suivante :

$$\tau_C = \frac{1}{ep_C} \cdot \left[\frac{2 \cdot ep_C \cdot W_T - W_T^2}{2 \cdot v_1} + \frac{(ep_C - W_T)^2}{2 \cdot v_2} \right]$$

La vitesse effective des électrons dans le collecteur est alors définie par :

$$v_{coll} = \frac{ep_C}{2 \cdot \tau_C}$$

D'après la littérature les vitesses moyennes typiques dans les collecteurs fins des TBDH varient de 3 à $5 \cdot 10^7$ cm/s selon les sources [6].

Aussi, la vitesse effective varie avec l'épaisseur du collecteur. Plus le collecteur est fin et plus la distance sur laquelle les électrons sont en régime de survitesse prend une part importante de l'épaisseur totale du collecteur. Par conséquent, la vitesse effective des porteurs dans un collecteur mince est censée être toujours beaucoup plus élevée que dans le cas d'un collecteur épais. Dans un souci de simplification, nous serons souvent amenés à considérer, dans la suite de l'étude que les électrons traversent le collecteur avec une vitesse constante égale à la vitesse effective v_{coll} , comme dans le cas de la détermination de la densité de courant au seuil d'effet Kirk.

3.3 Effets de la variation de l'épaisseur du collecteur

3.3.1 Choix de l'épaisseur des couches

Cette partie présente une étude des performances des transistors submicroniques en fonction de l'épaisseur. Nous avons choisi de la faire varier de 100 nm à 250 nm, épaisseurs pour lesquelles les valeurs de f_T et f_{max} sont censées être maximales, compte tenu des dimensions latérales choisies. Les TBH ont la même structure de couche pour la base (28 nm à $8 \cdot 10^{19} \text{ cm}^{-3}$) à l'exception de celui à collecteur fin pour lequel la base est légèrement plus fine et plus fortement dopée (25 nm à $9 \cdot 10^{19} \text{ cm}^{-3}$).

L'optimisation de la couche d'espaceur est déterminante pour favoriser l'efficacité d'injection des porteurs dans le collecteur et réduire le temps de transit. Cette couche de transition est en

InGaAs, matériau possédant de meilleures propriétés de transport que l'InP. C'est dans cette couche que les électrons atteignent le maximum de leur énergie cinétique. Afin de maximiser la vitesse moyenne des porteurs dans le collecteur, il faut que l'énergie des électrons soit suffisante pour franchir la barrière à l'interface InGaAs/InP tout en restant inférieure à l'énergie de transfert en vallée latérale.

Nous utilisons un modèle hydrodynamique simplifié pour déterminer l'énergie moyenne des électrons dans le collecteur. La relation suivante issue [7] donne l'énergie des électrons pour une position x dans le collecteur :

$$\xi(x) - \xi(0) = \frac{3}{5} \cdot q \cdot \int_0^x E(z) \exp\left(\frac{3 \cdot (z - x)}{5 \cdot v_{sat} \cdot \tau_e}\right) dz$$

$\xi(0)$ est l'énergie en sortie de base. E est le champ électrique local. v_{sat} et τ_e sont respectivement la vitesse de saturation et l'énergie de relaxation des électrons.

Comme le montre la figure 3-4, nous avons tracé le profil du champ électrique dans un collecteur fin pour différents niveaux d'injection de courant à partir de la résolution de l'équation de Poisson (utilisation du logiciel interne BCBV). Ensuite, à l'aide de l'équation ci-dessus, nous avons déterminé l'énergie des électrons dans le collecteur. Pour cela, on suppose que l'énergie des électrons en sortie de base vaut 0,1 eV [8].

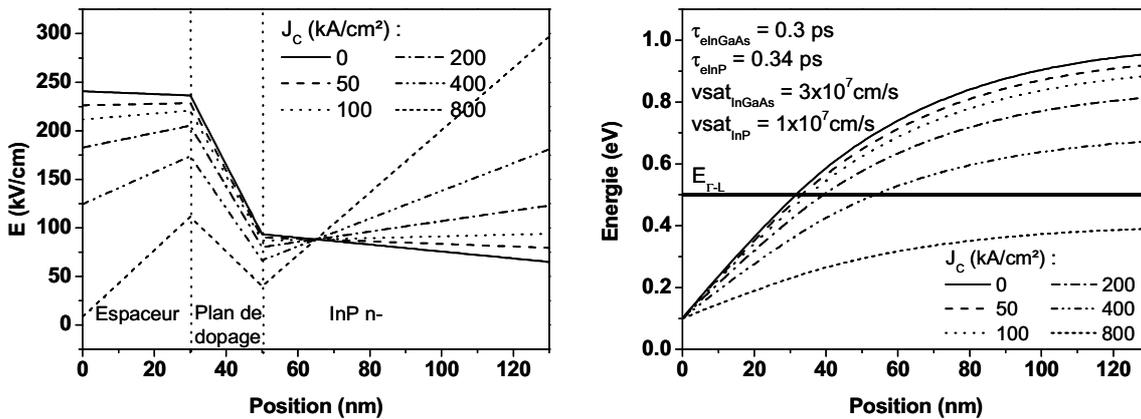


Figure 3-4 : Simulation du champ électrique et de l'énergie des électrons pour une tension V_{CB} de 0,7V dans un collecteur de 130 nm contenant un espaceur, un plan de dopage et une couche d'InP faiblement dopée

En comparant les énergies déterminées pour différentes densités de courant de collecteur à l'énergie de transfert Γ -L des électrons (0,5 eV), nous en déduisons qu'une épaisseur d'espaceur comprise entre 20 et 30 nm est satisfaisante pour fournir l'énergie cinétique nécessaire aux électrons en minimisant leur probabilité de transférer en vallée L.

La structure de couches collecteurs étudiés est récapitulée dans le tableau 3-2. La majeure partie du collecteur est en InP car ce matériau possède une meilleure tenue en claquage et dissipe mieux la chaleur que l'InGaAs. L'espaceur a pour rôle de repousser l'hétérojonction InGaAs/InP dans le collecteur et de permettre aux électrons d'acquérir l'énergie cinétique suffisante pour franchir la discontinuité d'interface. Le franchissement de la barrière est

facilité par l'insertion d'un plan de dopage, qui consiste en une couche d'InP plus fortement dopée ayant pour but d'abaisser l'énergie de la bande de conduction. Nous utilisons abusivement le terme de « plan » même si cette couche s'étend sur une épaisseur relativement élevée. Ces structures de couches sont semblables à celles utilisées par l'équipe de NTT [9].

Tableau 3-2 : Structures de couches du collecteur

Epaisseur du collecteur	Espaceur InGaAs	Plan de dopage InP	Collecteur InP n-
100 nm	20 nm / $1.10^{16} \text{ cm}^{-3}$	20 nm / $5.10^{17} \text{ cm}^{-3}$	60 nm / $5.10^{16} \text{ cm}^{-3}$
130 nm	30 nm / $1.10^{16} \text{ cm}^{-3}$		80 nm / $5.10^{16} \text{ cm}^{-3}$
190 nm			140 nm / $5.10^{16} \text{ cm}^{-3}$
250 nm			200 nm / $5.10^{16} \text{ cm}^{-3}$

3.3.2 Performances statiques

Les performances électriques en régime statique ont été évaluées pour chacune des structures étudiées (figure 3-5).

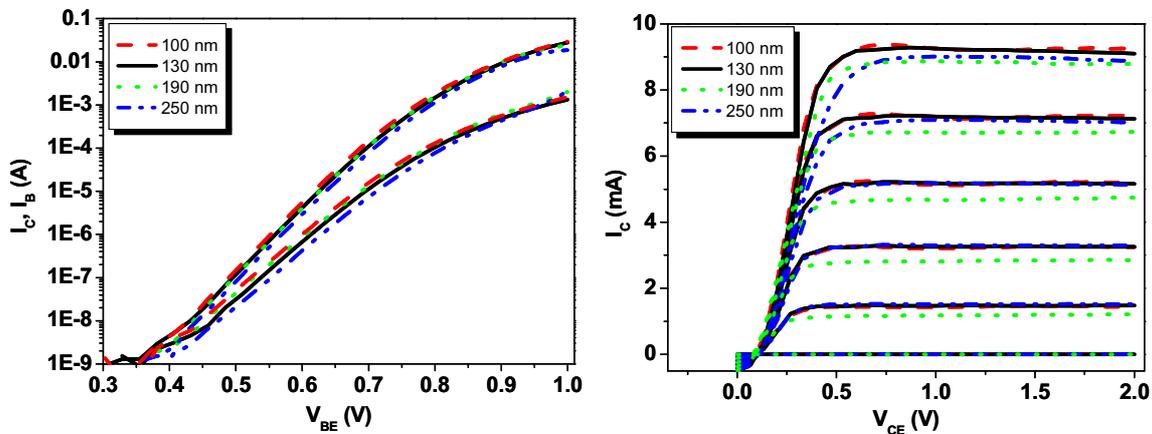


Figure 3-5 : Tracés de Gummel et caractéristiques $I(V)$ de TBH $0,7 \times 5 \mu\text{m}^2$ pour différentes épaisseurs de collecteur

Les courbes de Gummel permettent de vérifier tout d'abord la qualité de l'injection émetteur-base. On constate que l'évolution des courant I_C et I_B avec la tension V_{BE} ainsi que les coefficients d'idéalité des jonctions émetteur-base et base-collecteur sont très voisins pour chacune des structures étudiées. Par ailleurs, les gains statiques maximum extraits de ces courbes sont comparables (compris entre 17 et 20).

D'après les caractéristiques $I(V)$ les TBH ont la même pente de saturation, indiquant que la somme des résistances d'accès ($R_E + R_C$) sont très proches pour les faibles valeurs de courant. Pour les courants plus élevés (supérieur à 5 mA), la pente diminue pour le TBH à 250 nm d'épaisseur de collecteur, ce qui s'explique par le fait que le transport des électrons

commence à être pénalisé par le phénomène de blocage au niveau de la discontinuité d'interface InGaAs/InP. En effet, on atteint ici une densité de courant proche de l'effet Kirk. Pour le collecteur de plus faible épaisseur, on observe un début d'oscillation indiquant une anomalie de transport des électrons. Par ailleurs, la tension de claquage en émetteur commun, à courant de base nul, a été mesurée pour chaque structure. On vérifie que celle-ci augmente avec l'épaisseur du collecteur. Le tableau 3-3 récapitule les principales caractéristiques électriques obtenues.

Tableau 3-3 : Caractéristiques électriques en régime statique d'un TBH $0,7 \times 5 \mu\text{m}^2$ en fonction de l'épaisseur de collecteur

Epaisseur du collecteur	n_{EB}	n_{BC}	β_{max}	$BV_{CE0} @ I_C = 100 \mu\text{A}$
100 nm	1,38	1,08	19,6	3,7 V
130 nm	1,35	1,09	19,3	4,5 V
190 nm	1,38	1,09	17,3	6,2 V
250 nm	1,36	1,09	18,3	7,7 V

3.3.3 Etude de l'évolution des performances dynamiques

Il s'agit ici d'analyser l'évolution des performances fréquentielles avec la densité de courant de collecteur pour les différentes épaisseurs de collecteur afin de mettre en évidence la structure permettant d'obtenir les meilleures valeurs de f_T et de f_{max} sur la plus large gamme de courant possible.

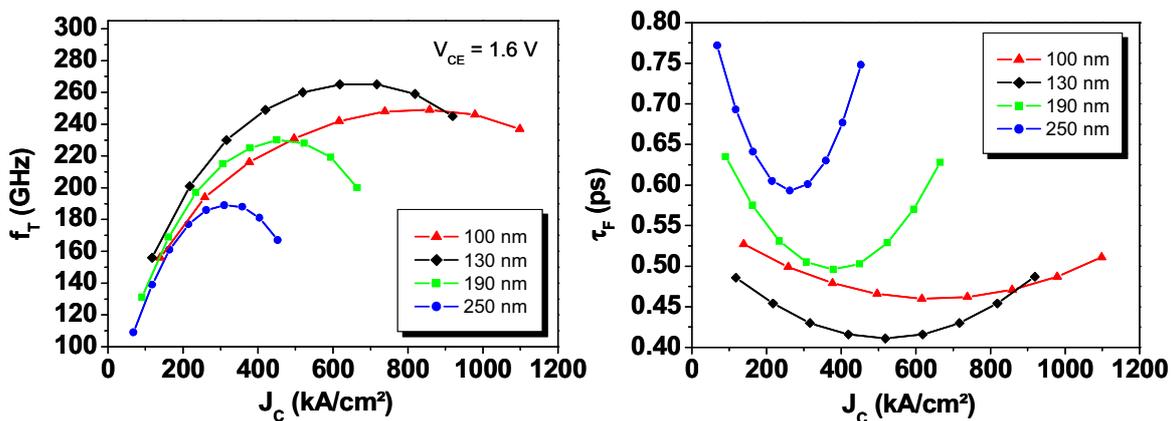


Figure 3-6 : Variations de f_T et τ_F en fonction de la densité de courant de collecteur de TBH $0,7 \times 5 \mu\text{m}^2$ pour différentes épaisseurs de collecteur

D'après la figure 3-6, aux faibles niveaux d'injection, les fréquences de coupure du gain en courant tendent vers la même valeur quelle que soit l'épaisseur du collecteur, car les TBH ont le même produit $\tau_E \cdot C_{BE}$. En effet, ce temps de charge est prédominant par rapport au temps de transit base-collecteur pour les très faibles densités de courant. La plage de densité de courant sur laquelle f_T est maximum ainsi que la densité de courant au seuil d'effet Kirk augmente

lorsque l'épaisseur du collecteur diminue. De plus, la valeur maximale de f_T augmente avec l'amincissement du collecteur, à l'exception du TBH au collecteur de 100 nm. L'évolution du temps de transit avec la densité de courant de collecteur pour chacune des structures permet d'expliquer l'allure des courbes de f_T . La réduction de l'épaisseur du collecteur a pour effet de diminuer la distance de parcours des électrons, mais aussi d'entraîner une modification du profil de vitesse conduisant à une vitesse moyenne plus élevée pour les collecteurs fins. Ceci conduit donc à une réduction du temps de transit base-collecteur. Par contre pour ce qui est du collecteur le plus fin on observe une valeur anormalement élevée de τ_F . Des mesures à plus faible V_{CE} n'ont pas permis d'obtenir une valeur de τ_F inférieure à celle de la structure à 130 nm. Une autre plaque avec un collecteur de 100 nm, non présentée ici car présentant un f_{max} très pénalisé par une résistance de base anormalement élevée a cependant permis de mettre en évidence la potentialité de cette structure en terme de f_T . On en a en effet extrait une valeur de 275 GHz et un temps de transit identique à celui de la structure à 130 nm. Plusieurs explications pour les performances dégradées de la structure la plus fine sont possibles :

- l'épaisseur de l'espaceur est trop faible pour que les électrons atteignent l'énergie cinétique nécessaire au franchissement de la barrière
- le temps de transit dans la base est augmenté à cause du dopage plus élevé
- l'épaisseur du collecteur est trop fine et la capacité C_{BC} trop importante pour la géométrie latérale du composant

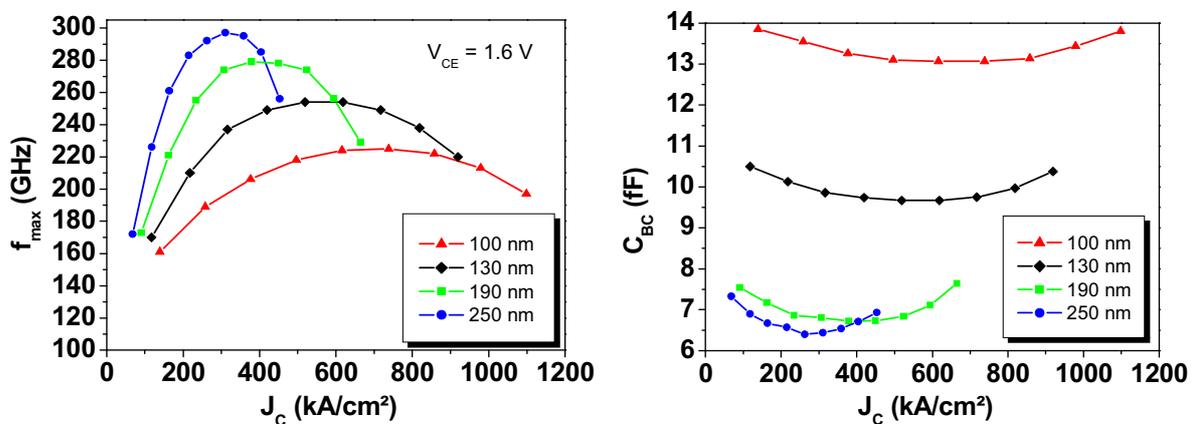


Figure 3-7 : Variations de f_{max} et C_{BC} en fonction de la densité de courant de collecteur de TBH $0,7 \times 5 \mu\text{m}^2$ pour différentes épaisseurs de collecteur

D'après la figure 3-7, la fréquence maximale d'oscillation des TBH augmente avec l'épaisseur du collecteur. Etant donné que nous avons extrait une valeur de résistance de base voisine pour les différents TBH étudiés, l'évolution de f_{max} avec l'épaisseur du collecteur dépend exclusivement de la variation de la capacité base-collecteur. Celle-ci diminue lorsque l'épaisseur du collecteur augmente. On note par ailleurs la modulation de C_{BC} sous l'effet de l'injection de courant [10]. Le tableau 3-4 présente une synthèse des performances fréquentielles maximales des TBH étudiés.

Tableau 3-4 : Performances fréquentielles de TBH $0,7 \times 5 \mu\text{m}^2$ en fonction de l'épaisseur du collecteur

Epaisseur du collecteur	f_T (GHz)	f_{max} (GHz)	J_{Ckirk} (kA/cm ²)
100 nm	253	218	860
130 nm	265	254	720
190 nm	230	278	450
250 nm	189	301	310

Finally, among the different collector thicknesses studied, the collector of 130 nm seems to allow obtaining the best compromise f_T - f_{max} - BV_{CE0} . In fact, the thicker thicknesses lead to a degradation much too important of f_T . The structure with 100 nm thickness has been abandoned. In fact, even by envisaging an optimization of the structure tending to improve f_T , this collector thickness penalizes strongly f_{max} due to its base-collector capacitance. This thin thickness would be envisageable in the case of a TBH with smaller lateral dimensions, but it remains problematic for the holding of the component.

3.3.4 Synthèse sur la répartition des temps de charge

The distribution of the charge times corresponding to the maximum of f_T of each of the structures is represented by figure 3-8.

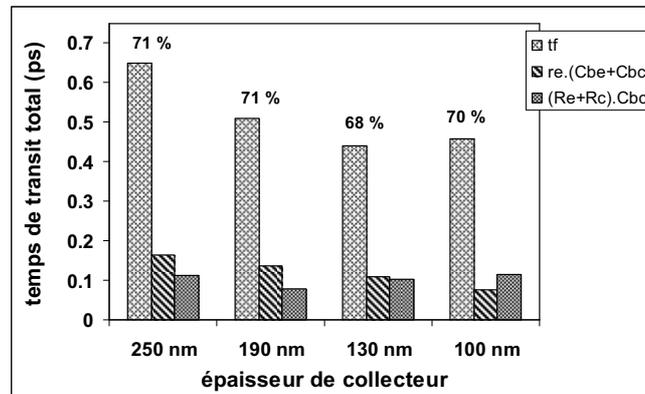


Figure 3-8 : Répartition des temps de charge en fonction de l'épaisseur du collecteur

On constate que les temps de charge $(R_E+R_C).C_{BC}$ et $r_E.(C_{BE}+C_{BC})$ sont généralement compris entre 0,1 et 0,2 ps. La constante de temps $r_E.(C_{BE}+C_{BC})$ augmente avec l'épaisseur du collecteur car la réduction de la capacité C_{BC} ne permet pas de compenser l'augmentation de la résistance dynamique d'émetteur, pénalisée par une plus faible densité de courant de collecteur. Le temps de transit base-collecteur représente près de 70 % du temps de transit total quelle que soit l'épaisseur du collecteur. Il est donc important de le réduire pour gagner en performances fréquentielles. C'est pourquoi nous nous intéresserons dans la suite de cette étude à l'optimisation de la structure de couches de nos composants afin d'améliorer ce paramètre.

3.4 Transport dans le collecteur en régime de forte injection

L'effet Kirk constitue la principale limitation des performances fréquentielles de nos TBH. Il est indispensable d'optimiser avec soin la transition base-collecteur pour repousser ce phénomène vers des densités de courant plus élevées et minimiser le temps de transit base-collecteur.

3.4.1 Détermination de la densité de courant au seuil d'effet Kirk

3.4.1.1 Définition

Sous l'effet de l'injection d'électrons dans le collecteur la charge de celui-ci, initialement positive, tend à changer de polarité et le profil du champ électrique se modifie. A partir d'une certaine densité de courant, le champ électrique en entrée de collecteur s'annule : c'est l'effet Kirk.

Dans le cas d'un TBSH, sous l'effet de la remontée des bandes de valence et de conduction, les trous ne sont plus confinés dans la base mais passent librement dans le collecteur, ce qui conduit au phénomène d'élargissement de la base. Il s'en suit une augmentation du temps de transit des électrons dans la base ainsi qu'une légère diminution du temps de transit dans le collecteur. Parallèlement, on assiste à une élévation de la capacité base-collecteur. L'effet Kirk se traduit de manière différente dans le cas d'un TBDH. En effet la présence de la discontinuité dans la bande de valence, au-delà de l'espaceur, empêche les trous de passer librement de la base vers le collecteur et de compenser l'excès de charge négative dû aux électrons injectés. L'inversion du champ électrique est alors plus brutale, ce qui entraîne la chute du gain en courant et surtout un ralentissement des électrons. Ainsi, contrairement au TBSH, l'effet Kirk entraîne une augmentation du temps de transit base-collecteur.

3.4.1.2 Calcul théorique

Le champ électrique dans le collecteur est déterminé à partir de l'équation de Poisson :

$$\frac{dE}{dx} = \frac{q}{\epsilon} \cdot (N_{dc} - n(x))$$

Où N_{dc} et $n(x)$ sont respectivement le dopage et la densité d'électrons libres dans le collecteur. En faisant l'hypothèse que la densité de courant et la vitesse des électrons dans le collecteur sont constantes, la densité d'électrons s'écrit :

$$n(x) = \frac{J_c}{q \cdot v_{coll}}$$

Le champ électrique dans un collecteur uniformément dopé est donc donné par :

$$E(x) = \frac{1}{\epsilon} \cdot \int_0^x \left(q \cdot N_{dc} - \frac{J_C}{v_{coll}} \right) dx$$

La différence de potentiel dans le collecteur, obtenue par intégration du champ électrique s'écrit :

$$V_{CB} + V_{CBi} = -\frac{ep_C^2}{2 \cdot \epsilon} \cdot \left(q \cdot N_{dc} - \frac{J_C}{v_{coll}} \right)$$

La densité de courant au seuil d'effet Kirk est atteinte lorsque le champ électrique en entrée du collecteur est nul. Celle-ci est donc donnée par :

$$J_{CKirk} = v_{coll} \cdot \left(q \cdot N_{dc} + \frac{2 \cdot \epsilon \cdot (V_{CB} + V_{CBi})}{ep_C^2} \right)$$

Dans le cas d'un collecteur non uniformément dopé (figure 3-9), comme celui de notre structure standard comportant un espaceur non intentionnellement dopé (N_1), un plan de dopage (N_2) et une zone plus faiblement dopée (N_3), chaque zone de dopage possède son propre profil de champ électrique.

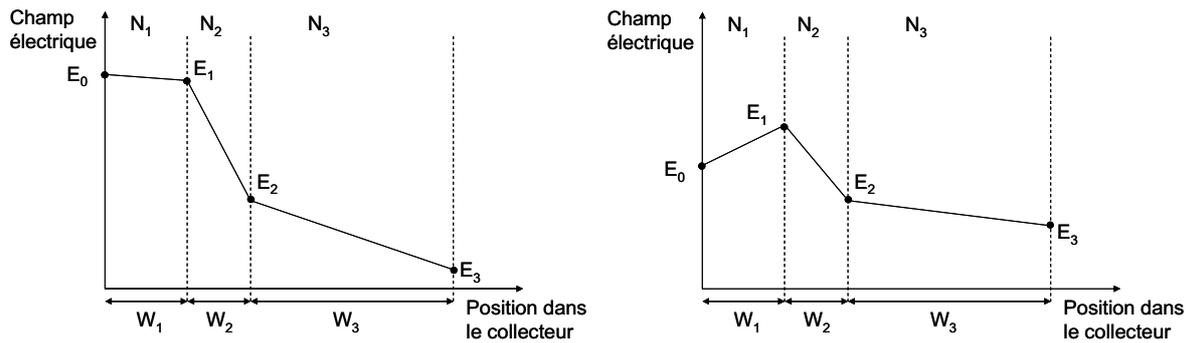


Figure 3-9 : Profil du champ électrique en valeur absolue dans un collecteur non uniformément dopé sans et avec injection de courant

Sous l'effet de l'injection de courant, ce sont les zones les plus faiblement dopées ou bien la zone située avant le plan de dopage qui voient leur profil de champ électrique s'inverser en premier. Ainsi, au fur et à mesure que la densité de courant augmente, la pente s'inverse tout d'abord dans l'espaceur, puis dans la zone d'InP faiblement dopé et enfin dans la zone du plan de dopage.

En considérant la permittivité électrique comme constante, le champ électrique à chacune des interfaces s'écrit :

$$E_1 = E_0 - \frac{1}{\epsilon} \cdot \left(q \cdot N_1 - \frac{J_C}{v_{coll}} \right) \cdot W_1$$

$$E_2 = E_1 - \frac{1}{\epsilon} \cdot \left(q \cdot N_2 - \frac{J_C}{v_{coll}} \right) \cdot W_2$$

$$E_3 = E_2 - \frac{1}{\epsilon} \cdot \left(q \cdot N_3 - \frac{J_C}{v_{coll}} \right) \cdot W_3$$

La différence de potentiel V dans le collecteur est donnée par l'aire sous la courbe du champ électrique :

$$V = V_{CB} + V_{CBi} = \frac{E_0 + E_1}{2} \cdot W_1 + \frac{E_1 + E_2}{2} \cdot W_2 + \frac{E_2 + E_3}{2} \cdot W_3$$

A partir des équations ci-dessus et sachant que $E_0 = 0$ lorsque la densité de courant atteint le seuil d'effet Kirk, on obtient :

$$J_{CKirk} = v_{coll} \cdot \frac{q \cdot [N_1 W_1^2 + N_2 W_2^2 + N_3 W_3^2 + 2N_2 W_2 W_3 + 2N_1 W_1 \cdot (W_2 + W_3)] + 2 \cdot \epsilon \cdot (V_{CB} + V_{CBi})}{(W_1 + W_2 + W_3)^2}$$

Puisque la densité d'électrons injectés dans le collecteur compense le faible niveau de dopage de l'espaceur (N_1) dès les faibles niveaux de courants, on obtient la formule simplifiée suivante :

$$J_{CKirk} = v_{coll} \cdot \frac{q \cdot [2W_2 W_2 W_3 + N_2 W_2^2 + N_3 W_3^2] + 2 \cdot \epsilon \cdot (V_{CB} + V_{CBi})}{(W_1 + W_2 + W_3)^2}$$

Cette expression, généralisée à un collecteur composite comportant n couches d'épaisseur W_i et dopée N_i donne :

$$J_{CKirk} = \frac{v_{coll}}{ep_C} \cdot \left[2 \cdot \epsilon \cdot (V_{CB} + V_{CBi}) + q \cdot \left(\sum_i^n N_i \cdot W_i^2 + \sum_i^n 2 \cdot N_i \cdot W_i \cdot \left(\sum_{j=i+1}^n W_j \right) \right) \right] \text{ avec } W_C = \sum_i W_i$$

D'après cette expression la densité de courant au seuil de forte injection est proportionnelle à la vitesse moyenne des électrons et varie linéairement avec la tension V_{CB} .

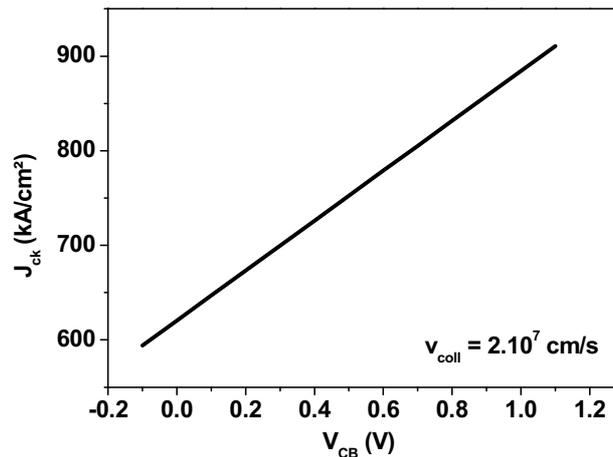


Figure 3-10 : Variation de la densité de courant au seuil d'effet Kirk en fonction de la tension base-collecteur

La figure 3-10 représente l'évolution de la densité de courant au seuil d'effet Kirk pour la structure standard composée d'un espaceur (30 nm à $1.10^{16} \text{ cm}^{-3}$), d'un plan de dopage (20 nm à $5.10^{17} \text{ cm}^{-3}$) et du collecteur (80 nm à $2.5.10^{16} \text{ cm}^{-3}$).

3.4.1.3 Facteurs influençant la densité de courant au seuil d'effet Kirk

L'expression théorique précédente de J_{Ckirk} est bien entendu approximative et nous sert essentiellement à comparer différentes structures de couches. Pour une structure de couches de collecteur donnée, la vitesse des électrons ne peut être considérée comme constante que sur une plage restreinte de tension. En effet comme nous l'avons vu précédemment, v_{coll} est censée diminuer avec V_{CB} du fait du transfert des électrons en vallées latérales. Par ailleurs, cette expression ne tient pas compte des effets de l'augmentation de la température, qui a une influence non négligeable sur la réduction de la vitesse moyenne des porteurs.

Aussi, la détermination de la densité de courant au seuil d'effet Kirk devient-elle de plus en plus critique au fur et à mesure que l'on réduit les dimensions des transistors. Il a en effet été observé pour une structure de collecteur donnée, une augmentation de J_{Ckirk} pour les TBH à plus faible largeur d'émetteur. Plus les dimensions des TBH sont faibles et plus l'écart entre la densité de courant de collecteur et celle de l'émetteur est élevé. En régime de forte injection, les électrons ont tendance à se disperser latéralement dans le collecteur, ce qui entraîne une variation de la densité de courant de collecteur en fonction de la position des électrons dans le collecteur. La longueur de diffusion des électrons vaut $L_d = \sqrt{D_e \cdot \tau_c}$, où D_e est le coefficient de diffusion des électrons dans le collecteur. Il vaut environ $300 \text{ cm}^2/\text{Vs}$ dans l'InP.

Afin d'évaluer l'influence de cette dispersion des électrons dans le collecteur sur la détermination de J_{Ckirk} , nous avons déterminé la densité de courant au seuil d'effet Kirk en fonction de la largeur de l'émetteur (figure 3-11) :

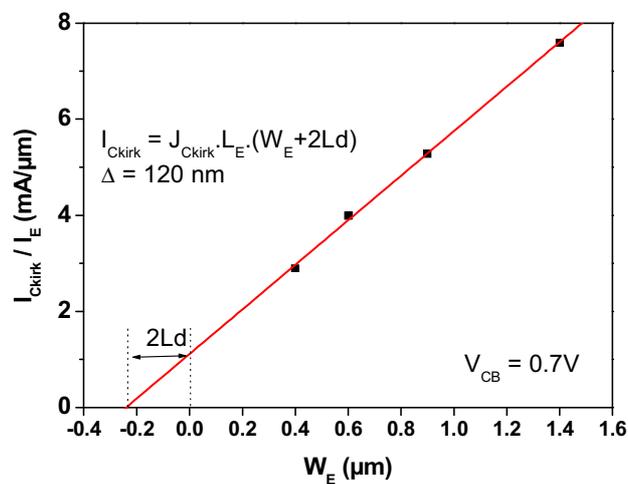


Figure 3-11 : Détermination de la longueur de dispersion pour un collecteur de 130 nm

La longueur de dispersion extraite équivaut approximativement à l'épaisseur du collecteur, ce qui est en cohérence avec les résultats de la référence [11]. Nous avons constaté après mesures sur plusieurs plaques que ce phénomène est présent essentiellement pour les champs électriques élevés. En effet, elle augmente avec V_{CB} et diminue dans le cas des collecteurs plus épais. Nous prenons en compte ce phénomène pour la détermination de J_{Ckirk} .

3.4.2 Résultats expérimentaux

La densité de courant correspondant au maximum de f_T a été extraite des mesures de paramètres S en fonction de la tension de polarisation pour différentes structures de couches base-collecteur. Ces dernières sont récapitulées dans le tableau 3-5.

Tableau 3-5 : Structures de couches base-collecteur des TBH $0,7 \times 5 \mu\text{m}^2$ étudiés

Plaques	InGaAs	InGaAsP	InP n+	InP n-
53574	30 nm $1.10^{16} \text{ cm}^{-3}$	-	20 nm $5.10^{17} \text{ cm}^{-3}$	200 nm $5.10^{16} \text{ cm}^{-3}$
53854	30 nm $1.10^{16} \text{ cm}^{-3}$	-	20 nm $5.10^{17} \text{ cm}^{-3}$	80 nm $2,5.10^{16} \text{ cm}^{-3}$
53913	30 nm $1.10^{16} \text{ cm}^{-3}$	17 nm $1,2.10^{17} \text{ cm}^{-3}$	40 nm $4.10^{17} \text{ cm}^{-3}$	40 nm $2,5.10^{16} \text{ cm}^{-3}$
54027	20 nm $2,5.10^{16} \text{ cm}^{-3}$	20 nm $2,5.10^{16} \text{ cm}^{-3}$	5 nm $2.10^{18} \text{ cm}^{-3}$	85 nm $2,5.10^{16} \text{ cm}^{-3}$
54075	130 nm $2,5.10^{16} \text{ cm}^{-3}$	-	-	-

D'après la figure 3-12, on observe bien une augmentation de la densité de courant au seuil d'effet Kirk dans le cas des collecteurs les plus dopés. Pour chaque structure étudiée, J_{Ckirk} croît linéairement avec la tension base-collecteur puis stagne à partir d'une tension critique comprise entre 0,3 et 0,4V. Ce phénomène est dû à la saturation de la vitesse des électrons. Le champ électrique dans le collecteur devient suffisamment important pour maintenir une population élevée d'électrons en vallées latérales.

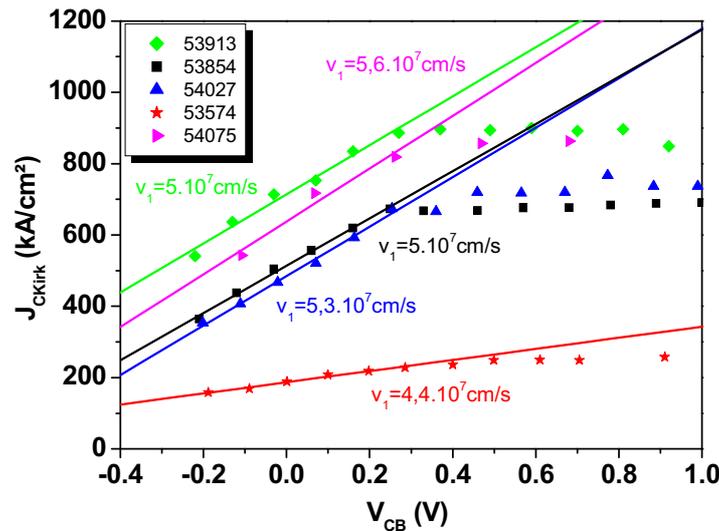


Figure 3-12 : Variation de la densité de courant au seuil d'effet Kirk en fonction de la tension base-collecteur et détermination de la vitesse des électrons pour différentes structures base-collecteur

A partir de ces courbes, il est possible d'extraire la vitesse des électrons en entrée de collecteur sous faible champ. Celle-ci est en effet donnée par :

$$v_1 = \frac{dJ_{CKirk}}{dV_{CB}} \cdot \frac{e p_C^2}{2 \cdot \epsilon}$$

Les valeurs extraites sont de l'ordre de $5 \cdot 10^7$ cm/s pour les TBH possédant un collecteur de 130 nm. Pour ce qui est du collecteur de 250 nm d'épaisseur on extrait une vitesse effective de $4,4 \cdot 10^7$ cm/s. Celle-ci est plus faible et en adéquation avec le modèle à 2 vitesses présenté précédemment. Les vitesses obtenues sont des vitesses en entrée de collecteur, voisines de v_1 du modèle à 2 vitesses, à ne pas confondre avec la vitesse moyenne v_{coll} déterminée à partir de la valeur du temps de transit dans le collecteur.

3.5 Optimisation de la transition base-collecteur

3.5.1 Blocage des porteurs à l'interface base-collecteur

Les électrons franchissant la discontinuité au niveau de l'hétérojonction émetteur-base acquièrent une énergie cinétique de l'ordre de 250 meV. Ils subissent ensuite des interactions dans la base dues à leur environnement (réseau cristallin, impuretés, trous, ...) qui tendent à les ramener à leur état d'équilibre. Il s'agit du phénomène de relaxation. En sortie de la base, une partie de la population des électrons est relaxée, tandis que l'autre conserve une énergie cinétique importante (électrons balistiques). La proportion d'électrons balistiques dépend fortement de l'épaisseur et du dopage de la base et décroît progressivement avec la distance. Les électrons balistiques sont propulsés dans le collecteur sans être freinés ou réfléchis par la discontinuité. Les électrons qui se sont relaxés dans la base et l'espaceur arrivent avec une énergie insuffisante pour franchir la barrière de potentiel en entrée de collecteur. La présence d'un champ électrique trop élevé en entrée de collecteur entraîne un accroissement important de l'énergie des électrons. Ces derniers sont alors rapidement transférés en vallées latérales. Leur vitesse moyenne est diminuée et le temps de transit dans le collecteur est augmenté.

La résolution de l'équation de Schrödinger permet de déterminer les niveaux d'énergie occupés par les électrons dans le puits de potentiel présent à l'interface entre l'espaceur et le plan de dopage. Pour le déplacement d'un électron de masse effective m_e selon un axe x , perpendiculaire à l'interface, l'équation de Schrödinger s'écrit :

$$\left[-\frac{\hbar^2}{2 \cdot m_e} \cdot \frac{\partial^2}{\partial x^2} + V(x) \right] \cdot \Psi_n = E_n \cdot \Psi_n(x)$$

T représente l'opérateur d'énergie cinétique des électrons et $V(x)$ l'opérateur de l'énergie potentielle. $\Psi_n(x)$ et E_n représentent respectivement la fonction d'onde et l'énergie associées à l'état propre n .

Si l'on considère le cas d'un champ électrique constant dans un puits de potentiel triangulaire, une approximation de la solution de l'équation de Schrödinger est donnée par la relation suivante :

$$E_n = \left(\frac{\hbar^2}{2 \cdot m_e} \right)^{\frac{1}{3}} \cdot \left(\frac{3 \cdot \pi \cdot q \cdot \xi}{2} \right)^{\frac{2}{3}} \cdot \left(n + \frac{3}{4} \right)^{\frac{2}{3}} \text{ avec } n = 0, 1, 2, \dots$$

Les électrons ayant traversés l'espaceur voient une barrière d'énergie à l'interface InGaAs/InP dont la hauteur est d'environ 250 meV, comme l'indique le diagramme de bande base-collecteur d'un TBH standard (figure 3-13).

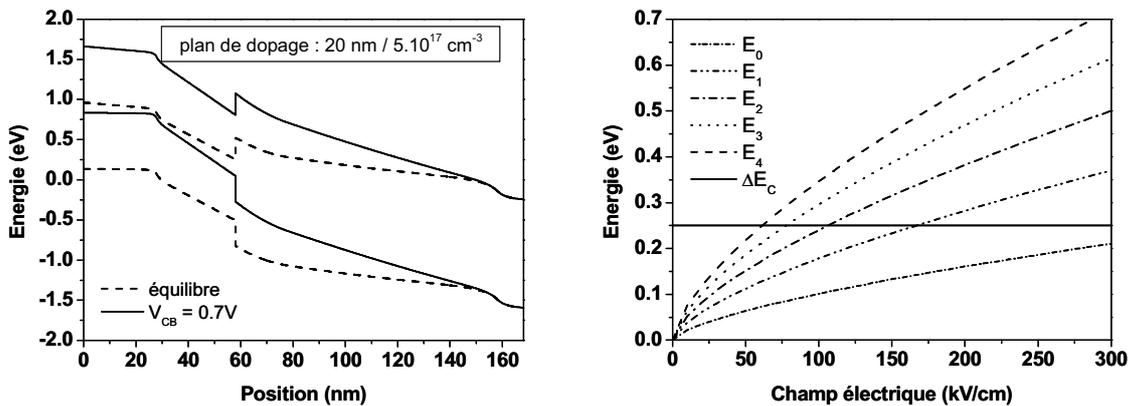


Figure 3-13 : Diagramme de bande base-collecteur et niveaux d'énergie permis aux électrons en fonction du champ électrique

Comme le montre cette figure, il existe des niveaux d'énergie dont la valeur est inférieure à la hauteur de barrière et qui sont donc susceptibles d'être occupés par des électrons de l'espaceur. Même pour une valeur de champ très élevée, on constate que le premier niveau d'énergie permis est toujours inférieur à l'énergie de la barrière. Le piégeage des électrons dans le puits de potentiel à l'interface InGaAs/InP semble donc inévitable dans la structure base-collecteur standard, d'où la nécessité d'optimiser la transition base-collecteur pour favoriser le franchissement de la discontinuité d'interface. Pour cela nous étudierons plusieurs structures de collecteur :

- avec plan de dopage pour favoriser le franchissement des porteurs par effet tunnel
- avec quaternaires pour faciliter le passage des porteurs en lissant la discontinuité d'interface.

3.5.2 Structures avec plan de dopage

3.5.2.1 Simulations des diagrammes de bande

Nous avons étudié les diagrammes de bandes de plusieurs structures de couches incluant un espaceur en InGaAs suivi d'un plan de dopage en InP dont l'épaisseur ($W\delta$) et le dopage ($N\delta$) sont choisis de manière à satisfaire la relation suivante [12] :

$$W\delta \leq \sqrt{\frac{2 \cdot \epsilon \cdot \Delta E_C}{q \cdot N\delta}}$$

En effet pour une épaisseur donnée, le dopage de cette couche doit être suffisamment élevé pour abaisser la discontinuité de ΔE_C . Elle doit cependant rendre possible une extension rapide de la zone de charge d'espace dès les faibles tensions appliquées et favoriser ainsi la minimisation de la capacité base-collecteur.

Dans le tableau 3-6, sont récapitulées pour chacune des structures étudiées la densité de charge et l'épaisseur théorique de la zone de désertion à faible tension V_{CB} , déterminée à l'aide de la relation suivante :

$$W_{Cdep} = \sqrt{\frac{2 \cdot \epsilon \cdot (V_{CB} + V_{CBi}) - 2 \cdot q \cdot N\delta \cdot W\delta \cdot Wesp}{q \cdot N_{dc}}}$$

Tableau 3-6 : Structures de collecteur avec plan de dopage étudiées

Espaceur	Plan de dopage	Densité de charge (cm^{-2})	ep_{Cdep} (nm) à 0,3 V
30 nm / $1.10^{16} \text{ cm}^{-3}$	20 nm / $5.10^{17} \text{ cm}^{-3}$	1×10^{12}	220
30 nm / $1.10^{16} \text{ cm}^{-3}$	10 nm / $2.10^{18} \text{ cm}^{-3}$	2×10^{12}	156
15 nm / $1.10^{16} \text{ cm}^{-3}$	8 nm / $5.10^{18} \text{ cm}^{-3}$	4×10^{12}	156

Pour les deux premières structures, nous gardons une épaisseur d'espaceur standard de 30 nm. En revanche dans le cas de la structure à plus forte densité de charge nous réduisons cette couche à 15 nm pour faciliter la désertion des porteurs et éviter de se retrouver avec un champ électrique quasi nul en sortie de collecteur ralentissant le transport des électrons pour les tensions base-collecteur habituellement utilisées. Les zones de charge d'espace théoriques sont supérieures à l'épaisseur du collecteur (130 nm), ce qui signifie que pour chacune des structures étudiées, les collecteurs sont totalement désertés (la ZCE vient en butée sur le sous-collecteur fortement dopé).

Les simulations des diagrammes de bande en modèle dérive-diffusion à l'aide du logiciel de simulation interne BCBV sont présentées dans la figure 3-14.

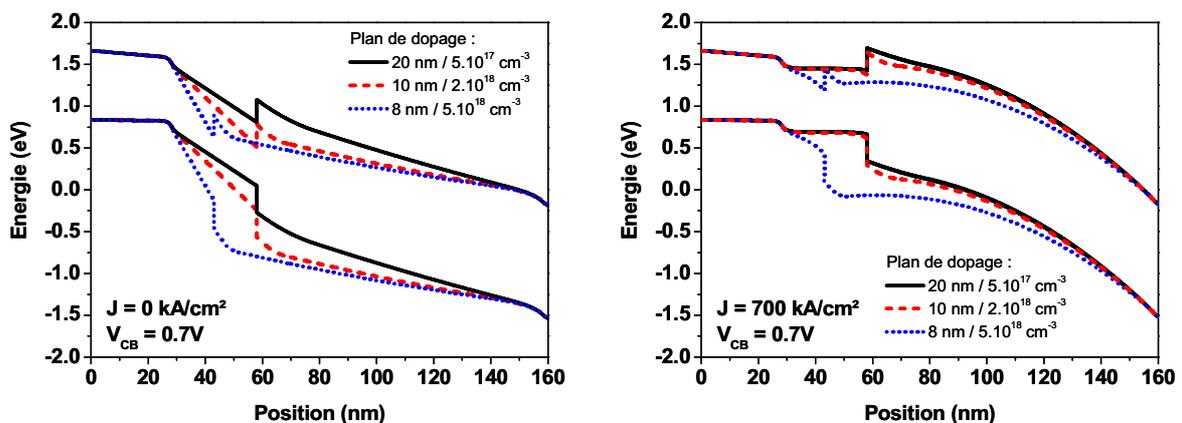


Figure 3-14 : Diagrammes de bande base-collecteur pour une tension $V_{CB}=0,7V$ pour une densité de courant de collecteur nulle (à gauche) et de 700 kA/cm^2 (à droite).

Le diagramme de bande de la structure standard sous forte injection (diagramme de droite) nous indique qu'en plus de l'annulation du champ électrique dans l'espaceur ralentissant les

électrons, ceux-ci sont bloqués par une barrière de potentiel dont la hauteur et la largeur permettent difficilement d'envisager un passage des électrons par effet tunnel. Pour ce qui est du plan de dopage de densité de charge double, il semble que celui-ci ne soit pas beaucoup plus efficace aux forts niveaux d'injection. En revanche, la troisième structure semble être en mesure de faciliter le passage des porteurs par effet tunnel et limiter le phénomène d'accumulation de charge dans l'espaceur aux fortes densités de courant.

3.5.2.2 Caractéristiques électriques

Des TBH présentant ces trois types de structures ont été réalisés et caractérisés en régime dynamique. La résistance d'émetteur et les capacités de jonction des composants comparés sont suffisamment proches pour que nous soyons en mesure de vérifier l'influence de la structure verticale sur les fréquences de coupure (tableau 3-7).

D'après la figure 3-15, on constate que les valeurs maximales de f_T sont comparables pour les trois structures. Le décalage de la courbe de la structure 53761 vers les plus fortes densités de courant est due au fait que le champ électrique dans celle-ci est plus fort pour cette tension de polarisation. La concentration d'électrons nécessaire à l'inversion du champ électrique en entrée de collecteur est donc plus élevée, et le seuil d'effet Kirk est repoussé vers des densités de courant plus fortes. Ce phénomène est attribuable, d'une part à une épaisseur de collecteur un peu plus faible et d'autre part à la présence d'une charge négative deux fois plus importante. Cette structure a pour effet d'élargir la plage de courant pour laquelle le f_T est élevé sans pour autant en améliorer la valeur maximale. L'allure de la courbe de f_T de la structure 54066 est proche de celle de la 53761, sauf pour les forts niveaux d'injection pour lesquels la retombée de f_T par effet Kirk est plus prononcée.

Nos structures avec espaceur présentent des fréquences de coupure comparables à celles obtenues par l'équipe de Ritter [13], pour des structures avec plan de dopage et sans espaceur pour les faibles niveaux d'injection. En effet, f_T varie de 150 à 180 GHz pour une densité de courant comprise entre 100 et 200 kA/cm². Aussi, l'introduction de l'espaceur dans nos structures a pour effet de repousser le seuil d'effet Kirk vers des densités de courant quatre fois plus élevées.

Tableau 3-7 : Synthèse des performances des TBH 0,7x5 μm² avec plan de dopage

Plaques	epc (nm)	Plan de dopage InP	R _E (Ω)	r _E maxFt (Ω)	C _{BC} (fF)	C _{BE} (fF)	BV _{CE0} (V)	τ _F (ps)	f _T (GHz)
53854	130	20 nm 5.10 ¹⁷ cm ⁻³	6,2	2,5	10,3	23,5	4,5	0,44	258
53761	120	10 nm 2.10 ¹⁸ cm ⁻³	5,4	2,17	10	24,7	3,85	0,42	258
54066	130	8 nm 5.10 ¹⁸ cm ⁻³	6,0	1,85	10,3	26,8	3,7	0,44	250

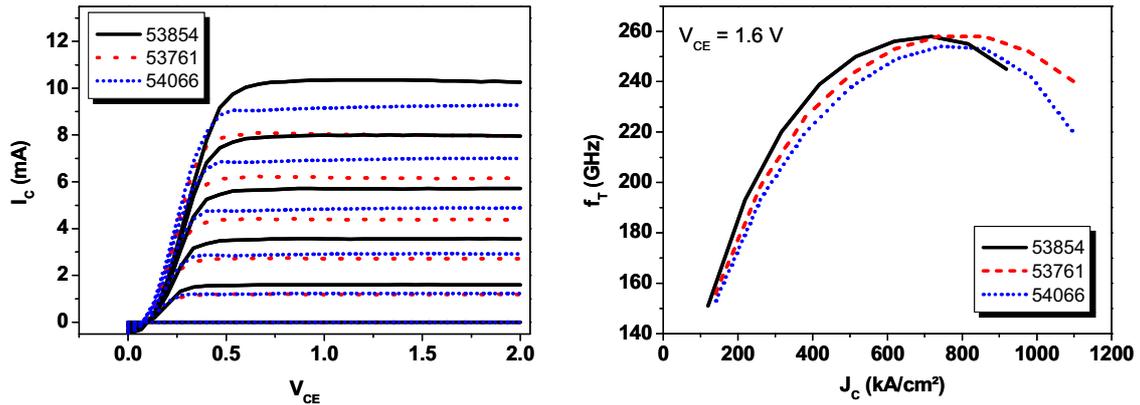


Figure 3-15 : Caractéristiques $I(V)$ et fréquences de coupure du gain en courant de TBH $0,7 \times 5 \mu\text{m}^2$ pour différentes structures base-collecteur avec plan de dopage

Enfin, les structures avec plan de dopage plus fortement dopé que nous avons étudiées ne permettent pas d'améliorer le temps de transit base-collecteur, ce qui se traduit par une fréquence de coupure inchangée. En revanche, grâce à la densité de charge importante présente dans ces structures, on observe une augmentation de la densité de courant au seuil d'effet Kirk et de la plage de courant sur laquelle f_T est maximum. Mais étant donné que ces améliorations se font au détriment de la tension de claquage, ces structures ne sont pas retenues pour la suite de l'étude.

3.5.3 Structures avec quaternaires

Afin d'améliorer le transport dans le collecteur, nous avons orienté notre étude vers des structures de collecteur incluant des quaternaires. La discontinuité présente au niveau de l'hétérojonction base-collecteur est atténuée à l'aide d'une transition graduelle en gap assurée par l'introduction de trois couches en GaInAsP.

3.5.3.1 Intérêt d'une structure associant quaternaires et plan de dopage

Nous avons comparé deux structures incluant des quaternaires avec et sans zone fortement dopée dans la couche d'InP sur laquelle ils se situent (tableau 3-8). Les caractéristiques électriques pour chacune de ces structures sont présentées dans la figure 3-16.

D'après les caractéristiques $I(V)$, en l'absence de la zone d'InP fortement dopée adjacente au quaternaire de plus grand gap, la tension de coude du TBH augmente d'un facteur 2. En effet, pour les faibles tensions V_{CE} et à courant de base donné, la jonction base-collecteur passe plus facilement en direct, ce qui provoque le blocage des porteurs en entrée de collecteur. Comme le montrent les courbes de f_T , ce phénomène se caractérise par une apparition plus précoce de l'effet Kirk, entraînant une réduction de f_T de 20 GHz.

Ainsi, une couche d'InP fortement dopée doit être introduite entre les quaternaires et l'InP n- du collecteur afin d'améliorer l'efficacité d'injection de l'interface base-collecteur. Ce plan de dopage permet en fait de restituer le pseudo-champ électrique correspondant à la longueur de la gradualité. La densité de charge due à cette couche est donnée par la relation suivante, similaire à celle utilisée pour la structure avec plan de dopage seul :

$$N\delta \cdot W\delta \approx \frac{\epsilon \cdot \Delta E_c}{q^2 \cdot W_{grad}}$$

Où W_{grad} est l'épaisseur de la zone graduelle.

Tableau 3-8 : Structure des collecteurs avec quaternaires

	53815	53837
$\text{Ga}_{0.47}\text{In}_{0.53}\text{As}$ ($E_G=0.76$ eV)	30 nm / 1.10^{16} cm ⁻³	30 nm / 1.10^{16} cm ⁻³
$\text{Ga}_{0.27}\text{In}_{0.73}\text{As}_{0.59}\text{P}_{0.41}$ ($E_G=0.96$ eV)	5 nm / $1,1.10^{17}$ cm ⁻³	6 nm / $1,0.10^{17}$ cm ⁻³
$\text{Ga}_{0.20}\text{In}_{0.80}\text{As}_{0.42}\text{P}_{0.58}$ ($E_G=1.06$ eV)	5 nm / $1,2.10^{17}$ cm ⁻³	6 nm / $1,2.10^{17}$ cm ⁻³
$\text{Ga}_{0.13}\text{In}_{0.87}\text{As}_{0.27}\text{P}_{0.73}$ ($E_G=1.16$ eV)	5 nm / $1,3.10^{17}$ cm ⁻³	5 nm / $1,2.10^{17}$ cm ⁻³
InP n+	-	40 nm / 4.10^{17} cm ⁻³
InP n-	80 nm / $2,5.10^{16}$ cm ⁻³	40 nm / $2,5.10^{16}$ cm ⁻³

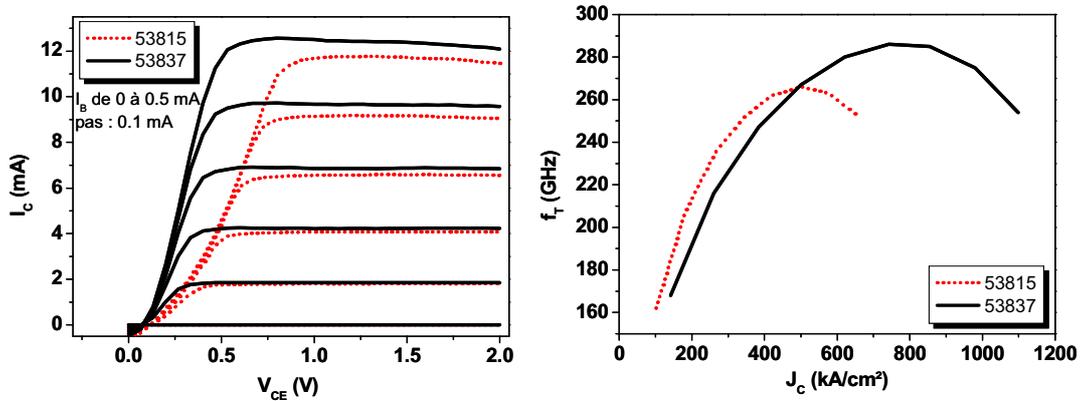


Figure 3-16 : Influence de l'insertion du plan de dopage sur la caractéristique $I(V)$ et la fréquence de coupure du gain en courant

3.5.3.2 Un compromis espaceur / quaternaires / plan de dopage

Pour une transition graduelle et un plan de dopage donné, l'épaisseur de l'espaceur doit être ajustée afin que les électrons possèdent suffisamment d'énergie pour atteindre rapidement le collecteur en évitant que ceux-ci ne transfèrent en vallées latérales. D'après l'équation de Poisson, l'énergie des électrons dans l'espaceur d'une telle structure est donnée par :

$$\Delta V_{esp} = (V_{CB} + V_{CBi}) \cdot \frac{W_{esp}}{e p_C} + \frac{q \cdot N\delta \cdot W\delta \cdot W_{esp}}{\epsilon} + \frac{\left(q \cdot N_{dc} - \frac{J_C}{v_{coll}} \right) \cdot e p_C \cdot W_{esp}}{2 \cdot \epsilon}$$

La recherche d'un compromis entre les épaisseurs et les dopages de différentes couches du collecteur composite, de manière à ce que cette énergie reste inférieure à l'énergie de transfert intervallée sur une large gamme de densité de courant est indispensable au transport rapide des électrons dans le collecteur. La figure 3-17 représente cette énergie pour plusieurs structures base-collecteur étudiées, données dans le tableau 3-9.

Tableau 3-9 : Récapitulatif des structures base-collecteur étudiées

Structure du collecteur	53854	53815	53913	54027
InGaAs	30 nm $1.10^{16} \text{ cm}^{-3}$	30 nm $1.10^{16} \text{ cm}^{-3}$	30 nm $1.10^{16} \text{ cm}^{-3}$	20 nm $1.10^{16} \text{ cm}^{-3}$
GaInAsP	-	15 nm $1,2.10^{17} \text{ cm}^{-3}$	17 nm $1,2.10^{17} \text{ cm}^{-3}$	20 nm $2,5.10^{16} \text{ cm}^{-3}$
InP n+	20 nm $5.10^{17} \text{ cm}^{-3}$	-	40 nm $4.10^{17} \text{ cm}^{-3}$	5 nm $2.10^{18} \text{ cm}^{-3}$
InP n-	80 nm $2,5.10^{16} \text{ cm}^{-3}$	80 nm $2,5.10^{16} \text{ cm}^{-3}$	50 nm $2,5.10^{16} \text{ cm}^{-3}$	85 nm $2,5.10^{16} \text{ cm}^{-3}$

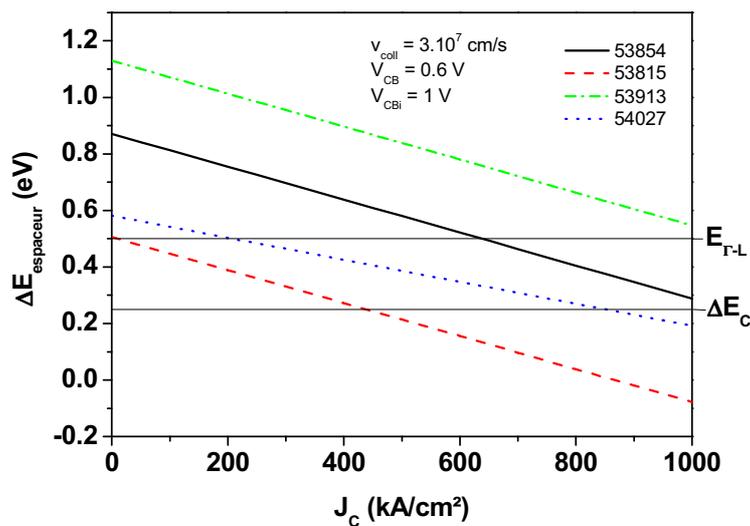


Figure 3-17 : Energie acquise dans l'espaceur pour différentes structures base-collecteur

L'injection des électrons dans le collecteur permet de réduire l'énergie acquise dans l'espaceur. On note que la structure standard (53854) favorise le transfert en vallée L pour les faibles niveaux d'injection. Lorsque le niveau d'énergie dans l'espaceur devient favorable à un transport rapide (énergie inférieure à 0,5 eV), la densité de courant au seuil d'effet Kirk est déjà pratiquement atteinte. Il semble donc que cette structure ne soit pas optimale. Pour ce qui est de la structure 53815, le niveau d'énergie dans l'espaceur est au contraire satisfaisant pour les faibles niveaux d'injection. En revanche, il diminue rapidement avec l'augmentation de J_c et passe en dessous de l'énergie de la discontinuité d'interface, favorisant un effet Kirk précoce, comme nous l'avons observé sur la courbe de f_T présentée précédemment. La structure 53913, bien que présentant un diagramme de bande intéressant pour lisser la

discontinuité d'interface, semble favoriser le passage des électrons en vallée L même pour les densités de courant très élevées.

Dans le but de maintenir une énergie dans l'espaceur comprise entre 0,25 eV et 0,5 eV sur une large plage de courant, nous avons donc proposé une structure avec un espaceur plus mince et un plan de dopage plus fin (structure 54027).

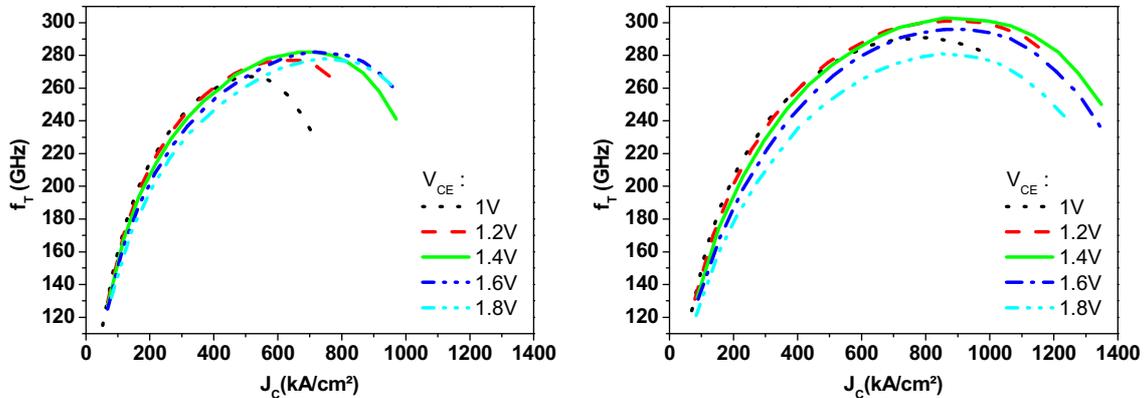


Figure 3-18 : Fréquences de coupure du gain en courant pour différentes tensions V_{CE} de TBH $0,7 \times 5 \mu\text{m}^2$ avec quaternaires (structure 54027 à gauche et structure 53913 à droite)

Nous constatons que la structure conduisant à la fréquence de coupure du gain en courant la plus élevée est paradoxalement celle qui en théorie présente l'énergie cinétique dans l'espaceur la plus élevée. Il apparaît, d'après la figure 3-18, que les fréquences de coupure du gain des structures 54027 et 53913 sont identiques pour les faibles densités de courant de collecteur. Bien que le temps de transit base-collecteur soit plus élevé dans le cas de la structure 53913 (figure 3-19), cela n'a pas d'influence sur la fréquence de coupure qui dépend essentiellement du produit $r_E \cdot (C_{BE} + C_{BC})$ pour les faibles niveaux d'injection. La valeur maximale de f_T est obtenue à une tension V_{CE} de 1,4 V pour les deux structures.

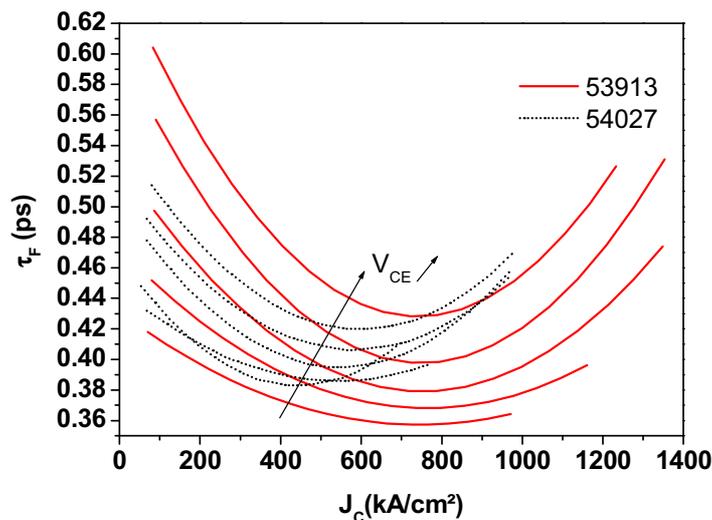


Figure 3-19 : Evolution du temps de transit base-collecteur de TBH $0,7 \times 5 \mu\text{m}^2$ avec quaternaires

La structure 53913 permet de repousser la densité de courant au seuil d'effet Kirk et d'augmenter la valeur maximale de f_T de 20 GHz. Cependant le fort dopage est pénalisant pour la tenue en tension. Ainsi, pour $V_{CE}=1,8V$, la valeur maximale de f_T est la même pour les deux structures.

Parmi l'ensemble des structures base-collecteur étudiées, celles comportant des quaternaires suivis d'un plan de dopage sont plus intéressantes. Elles permettent de réduire légèrement le temps de transit base-collecteur et d'augmenter la plage de courant pour lesquelles la fréquence de coupure est maximale. Les performances fréquentielles obtenues pour cette technologie sont en accord avec la concurrence industrielle. En effet les laboratoires tels que HRL ou NTT rapportent des fréquences de coupure de l'ordre de 300 GHz pour des TBH aux épaisseurs de couche semblable aux nôtres. En revanche, nous notons qu'il existe un décalage sur le temps de transit base-collecteur d'environ 0,1 ps par rapport aux meilleurs résultats de la littérature. En particulier, l'équipe de UCSB, démontre des performances records avec une transition base-collecteur graduelle comportant un espaceur de 20 nm et un graduel plus progressif, pourtant proche de notre structure 54027 (voir chapitre 1).

3.5.4 Apport de l'hétérojonction de "Type-II"

Nous avons vu que, dans le cas d'une hétérojonction de « Type-I », il est nécessaire d'optimiser avec soin la transition base-collecteur afin de limiter le phénomène de blocage des porteurs. Cela passe par la recherche du bon compromis entre le plan de dopage et la longueur de la zone de transition (espaceur / quaternaires). Les TBH avec une base en GaAsSb, présentent une hétérojonction de « Type-II », comme nous l'avons vu dans le premier chapitre, qui permet de s'affranchir d'une optimisation de la transition base-collecteur plutôt complexe. Nous proposons donc ici de comparer les performances fréquentielles de transistors $0,7 \times 5 \mu m^2$ à collecteurs épais de « Type-II » (en provenance de Picogiga) avec celles des TBH de « Type-I » fabriqués en interne. Les caractéristiques épitaxiales des deux structures étudiées sont récapitulées dans le tableau 3-10.

Tableau 3-10 : Structure de couches base-collecteur des TBH $0,7 \times 5 \mu m^2$ de "Type-I" et de "Type-II"

		"Type-I"	"Type-II"
Epitaxie		GSMBE	SSMBE
Base	Matériau	GaInAs	GaAsSb
	Epaisseur	28 nm	28 nm
	Dopage	$C : 8.10^{19} \text{ cm}^{-3}$	$C : 1,5.10^{20} \text{ cm}^{-3}$
Collecteur	Matériau	GaInAs / InP n+ / InP n-	InP n-
	Epaisseur	30 nm / 20 nm / 200 nm	230 nm
	Dopage	$1.10^{16} \text{ cm}^{-3} / 5.10^{17} \text{ cm}^{-3} / 5.10^{16} \text{ cm}^{-3}$	$5.10^{16} \text{ cm}^{-3}$

3.5.4.1 Principales caractéristiques électriques

Le gain statique en courant est de 20 pour le TBH de « Type-I » et de 27 pour le TBH de « Type-II ». La caractéristique de claquage en émetteur commun pour chacun des composants est présentée par la figure 3-20.

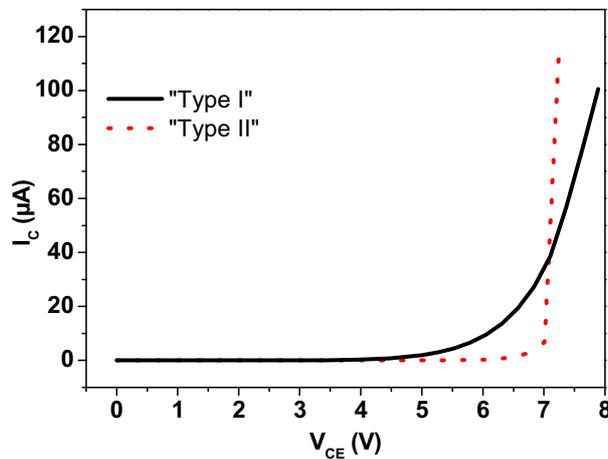


Figure 3-20 : Caractéristiques de claquage à courant de base nul de TBH $0,7 \times 5 \mu\text{m}^2$ de "Type-I" et de "Type-II"

La tension de claquage BV_{CE0} , (définie pour $I_C < 10 \mu\text{A}$) est supérieure à 6V pour les deux types de transistors. Nous constatons que l'augmentation du courant de fuite est dominée par l'effet tunnel et par l'effet d'avalanche, respectivement, pour le TBH de « Type-I » et de « Type-II ». A partir des mesures de paramètres S, on extrait les maxima $f_T/f_{\text{max}} = 173/255$ GHz à $J_C = 220 \text{ kA/cm}^2$ pour le TBH de « Type-I » et $214/293$ GHz à $J_C = 390 \text{ kA/cm}$ pour le TBH de « Type-II », pour une tension $V_{CE} = 1,6 \text{ V}$ (figure 3-21).

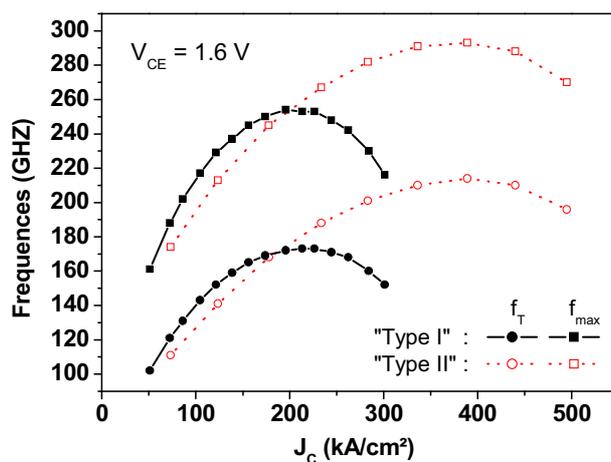


Figure 3-21 : Performances fréquentielles de TBH $0,7 \times 5 \mu\text{m}^2$ de "Type-I" et Type-II"

Le schéma petit signal a été établi pour chaque TBH selon la procédure du chapitre 2. Pour les deux types de structure, on extrait une résistance de base $R_B = 20 \Omega$ et un temps de charge

$C_{BC} \cdot (R_E + R_C)$ de l'ordre de 0,1 ps. La différence de performances est due essentiellement à un temps de charge émetteur-base plus élevé aux faibles niveaux d'injection et à un temps de transit base-collecteur plus faible aux forts niveaux d'injection pour le TBH de « Type-II ».

3.5.4.2 Analyse du temps de transit base-collecteur

Le temps de transit base-collecteur pour les très faibles valeurs de courant (τ_{F0}) a été déterminé pour différentes tensions V_{CE} selon la procédure d'extraction décrite dans le chapitre 2 (figure 3-22).

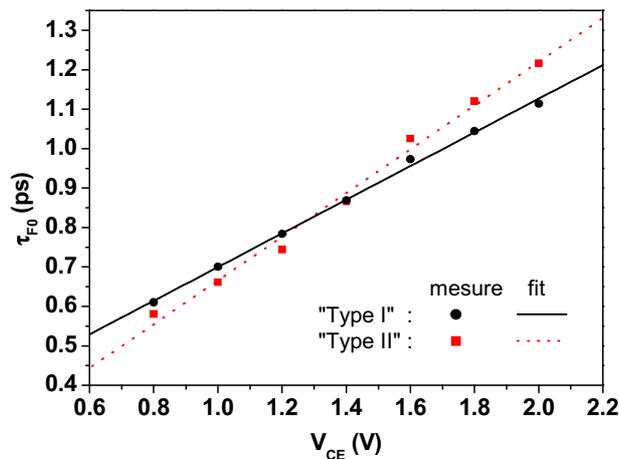


Figure 3-22 : Temps de transit base-collecteur à courant nul de TBH $0,7 \times 5 \mu\text{m}^2$ de Type-I" et "Type-II"

Pour chaque TBH, on obtient des valeurs proches ainsi qu'une nette augmentation de τ_{F0} avec V_{CE} . Ceci illustre bien le transfert des électrons de la vallée Γ vers la vallée L : pour les tensions croissantes, la longueur de transfert dans le collecteur diminue. Afin de déterminer le temps de transit moyen des électrons dans le collecteur (v_{coll}), le temps de transit dans la base (τ_B) est calculé puis retranché de τ_{F0} pour chacune des structures. Nous obtenons un τ_B égal à 0,11 ps et 0,2 ps pour la structure de « Type-I » [14] et de « Type-II » [15], respectivement, en considérant un coefficient de diffusion des électrons dans la base $D_n = 46 \text{ cm}^2/\text{s}$ et une vitesse thermique des électrons, $v_T = 2,5 \cdot 10^7 \text{ cm/s}$. Les valeurs de ces vitesses moyennes pour des valeurs de V_{CE} allant de 0,8 à 2V, sont présentées dans le tableau 3-11.

Tableau 3-11 : Vitesses moyennes des électrons dans le collecteur à faible et forte tension V_{CE}

V_{CE}	TBH de "Type I"	TBH de "Type II"
0,8V	$2,5 \cdot 10^7 \text{ cm/s}$	$3,0 \cdot 10^7 \text{ cm/s}$
2V	$1,2 \cdot 10^7 \text{ cm/s}$	$1,1 \cdot 10^7 \text{ cm/s}$

Nous avons analysé l'évolution du temps de transit pour les plus forts niveaux d'injection de courant (figure 3-23). On observe dans un premier temps une diminution de τ_F lorsque le

courant augmente, ce qui s'explique par la réduction du champ électrique à l'interface base-collecteur entraînant l'augmentation de la longueur de transfert. Pour les plus fortes densités de courant, on constate une remontée de τ_F due à l'effet Kirk.

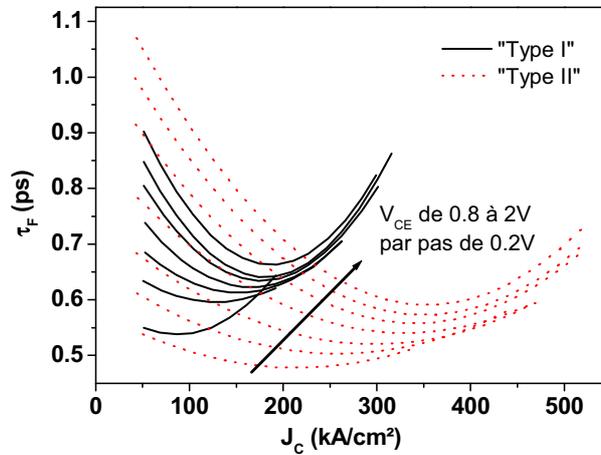


Figure 3-23 : Evolution du temps de transit base-collecteur de TBH $0,7 \times 5 \mu\text{m}^2$ de "Type-I" et "Type-II"

Pour le TBH « Type-I », la remontée de τ_F a lieu pour des niveaux d'injection de courant plus faibles que dans le cas du TBH de « Type-II » pour lequel τ_F reste faible sur une gamme de densité de courant beaucoup plus large. Le diagramme de bande de la figure suivante permet d'expliquer ce phénomène (figure 3-24).

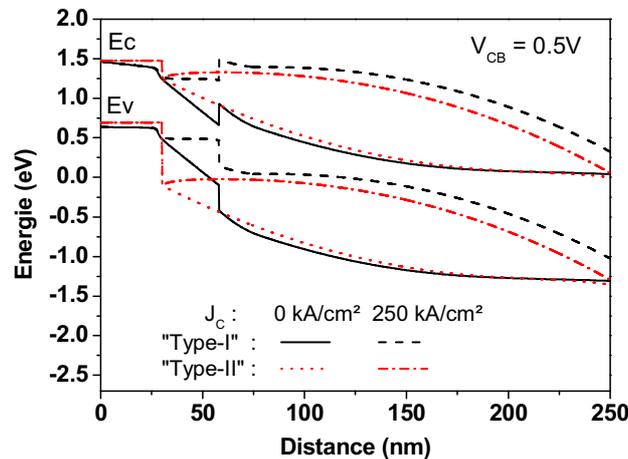


Figure 3-24 : Diagramme de bande d'une structure base-collecteur de "Type-I" et "Type-II"

En favorisant le transport balistique dans le collecteur, la structure de « Type-II » permet de relever la vitesse moyenne des électrons dans le collecteur. Par ailleurs, elle permet d'augmenter la plage de courant sur laquelle la fréquence du gain en courant est maximale. Ce type de transition base-collecteur est particulièrement intéressant pour la réalisation d'amplificateurs de puissance pour lesquels il est nécessaire d'avoir des performances élevées sur la totalité du cycle de charge. La plage de courant pour laquelle τ_F est élevé peut être

améliorée pour les TBH de « Type-I » grâce à l'introduction d'une fine couche de dopage ou d'un collecteur plus fin. Cependant cela se fait au détriment de la tension de claquage, qui constitue aussi un des paramètres importants de nos TBH.

Après avoir déterminé la densité de courant au seuil d'effet Kirk selon un modèle à deux vitesses dans le cas d'un collecteur uniformément dopé, nous avons tracé la courbe $J_C=f(V_{CB})$ du TBH GaAsSb/InP (figure 3-25).

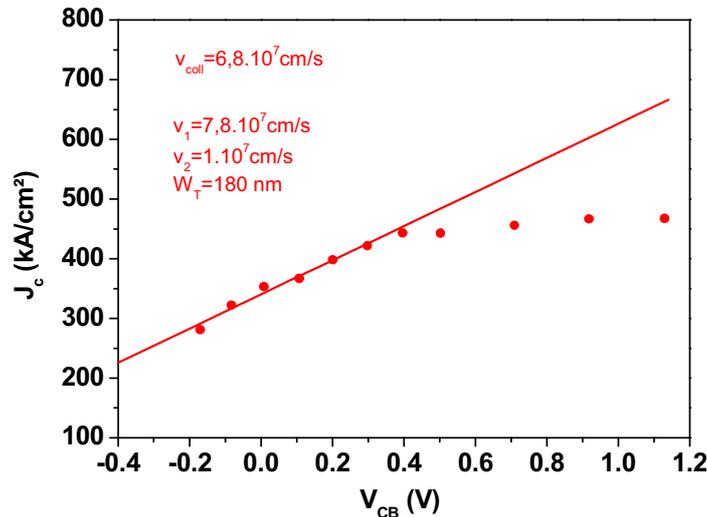


Figure 3-25 : Détermination de la vitesse moyenne des électrons dans un TBDH InP/GaAsSb/InP

En supposant que la vitesse v_2 est égale à la vitesse de saturation dans l'InP ($1 \cdot 10^7 \text{ cm/s}$), nous obtenons pour ce composant, une vitesse v_1 plus élevée que dans le cas du TBH InGaAs/InP (voir figure 3-11). Nous en concluons que ce type de structure mérite d'être étudié dans le cas de collecteurs plus minces.

3.5.5 Transistor à simple hétérojonction

Par ailleurs, nous nous sommes intéressés à une structure de collecteur ne contenant que de l'InGaAs afin de vérifier si les performances fréquentielles de nos TBH pouvaient être pénalisées par une transition graduelle mal optimisée. On s'attend avec ce type de structure à obtenir de plus faibles valeurs de temps de transit base collecteur. En effet, cette structure à simple hétérojonction permet d'éliminer totalement le blocage des porteurs par la barrière de potentiel à l'interface GaInAs/InP. Par ailleurs la mobilité des électrons est bien meilleure dans l'InGaAs que dans l'InP. Nous proposons de comparer les performances dynamiques entre un TBSH et des TBDH à transition base-collecteur graduelle. Contrairement au TBDH, les collecteurs des TBSH sont sous-gravés de manière importante, si bien que les transistors de $0,3 \mu\text{m}$ de largeur de contact de base ne sont pas fonctionnels. Pour cette raison la comparaison est réalisée sur des TBH aux contacts de base plus larges ($0,5 \mu\text{m}$).

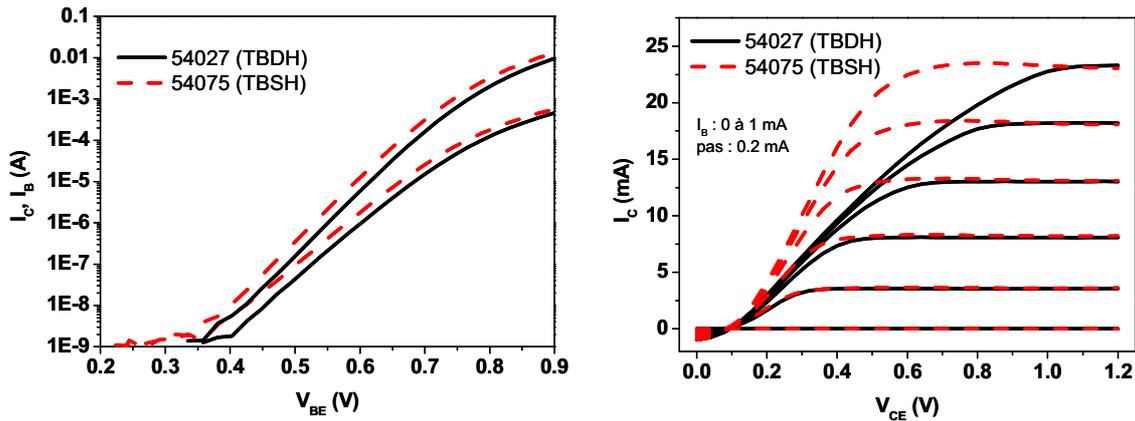


Figure 3-26 : Tracés de Gummel et caractéristiques $I(V)$ d'un TBSH et d'un TBDH avec quaternaires

Les gains statiques en courant sont comparables pour les TBSH et les TBDH. Les courbes de Gummel montrent un courant de base plus élevé dans le cas du TBSH. En effet, le courant de trous des électrons du collecteur vers la base, en l'absence de barrière dans la bande de valence, est plus important. Par ailleurs, les caractéristiques $I(V)$ mettent en évidence l'absence du phénomène de blocage des porteurs aux forts niveaux d'injection dans le cas du TBSH.

Contrairement à ce que l'on pourrait attendre, la valeur maximale de f_T dans le cas du TBSH est du même ordre de grandeur que celle relevée pour les TBDH à transition base-collecteur graduelle (figure 3-27). Le fait que cette valeur soit supérieure à celle de la plaque 54027 montre l'insuffisance de l'optimisation de la transition base-collecteur.

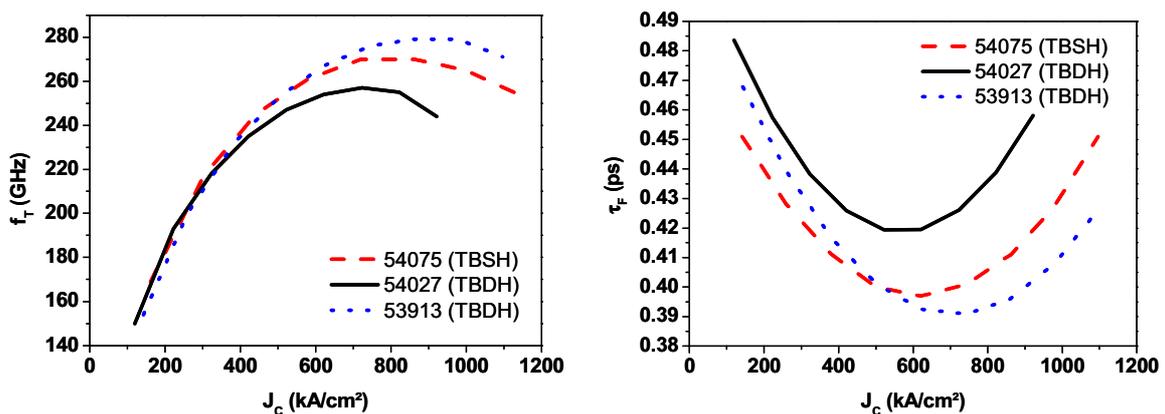


Figure 3-27 : Fréquences de coupure du gain en courant et temps de transit base-collecteur d'un TBSH et de deux TBDH avec quaternaires

L'analyse de l'évolution du temps de transit base-collecteur avec la densité de courant nous amène aux conclusions suivantes. Aux faibles niveaux d'injection de courant, le temps de transit base-collecteur est plus faible dans le cas du TBSH, indiquant une meilleure efficacité de transport (attribuable à une valeur de champ électrique plus favorable au transport rapide). Cependant, du fait d'un dopage moyen de collecteur beaucoup plus faible, le TBSH atteint le

seuil d'effet Kirk plus rapidement, à 800 kA/cm² contre 900 kA/cm² dans le cas des TBDH de la plaque 53913. C'est pourquoi le temps de transit base-collecteur minimal reste plus élevé que celui de la structure avec quaternaire. De plus, l'évacuation de la chaleur est censée être moins efficace dans le cas du TBSH, on s'attend donc à un phénomène d'auto-échauffement plus important qui pourrait dégrader davantage les propriétés de transport.

Nous proposons de confronter ces résultats à l'état de l'art des TBSH. Avec une structure base-collecteur comparable à la nôtre (base de 30 nm et collecteur de 150 nm), l'équipe de UIUC extrait un temps de transit base-collecteur de 0,35 ps pour une tension base-collecteur nulle [16]. Dans les mêmes conditions de polarisation, nous extrayons une valeur de 0,36 ps tout à fait comparable, compte tenu du fait que le temps de transit dans la base de nos TBSH est pénalisé par un dopage au carbone plus élevé.

Une fois avoir ôté la contribution du temps de transit dans la base au temps de transit base-collecteur de notre TBSH et de ceux développés par UIUC, nous en déduisons un excès du temps de transit de nos structures de 0,03 ps (figure 3-28).

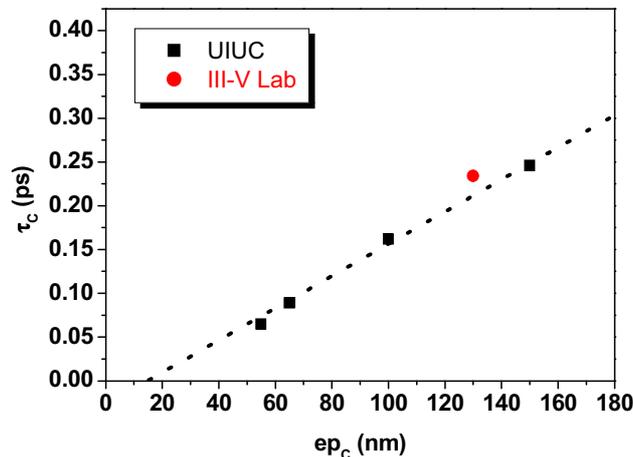


Figure 3-28 : Temps de transit dans le collecteur en fonction de l'épaisseur du collecteur des TBSH de UIUC et de III-V Lab

3.6 Synthèse sur l'optimisation des performances

Dans cette partie nous avons exploré plusieurs pistes permettant d'améliorer les performances fréquentielles des TBH submicroniques et de mieux comprendre d'où vient le décalage observé avec des laboratoires développant des TBH dont la technologie et les structures de couche sont voisines des nôtres.

Tout d'abord, la détermination du temps de transit dans la base nous a permis de remonter à la valeur du temps de transit dans le collecteur. Ensuite, une étude de l'influence de l'épaisseur du collecteur sur les performances des TBH submicroniques a permis de vérifier qu'une épaisseur de collecteur de 130 nm (comme le montre la loi de « mise à l'échelle ») était particulièrement intéressante pour avoir à la fois des valeurs satisfaisantes pour les deux facteurs : fréquences de coupure et tension de claquage. Parmi les différentes structures de

couches étudiées, il se trouve que celle avec des quaternaires suivis d'un plan de dopage est la plus intéressante en ce qui concerne d'une part la minimisation du temps de transit dans le collecteur et d'autre part l'augmentation de la plage de courant sur laquelle les performances fréquentielles sont maximales. La structure à base d'antimoine favorisant un transport balistique dans le collecteur semble intéressante pour un collecteur épais et mérite d'être retenue pour les optimisations futures.

Le décalage des performances pourrait provenir d'une sous-estimation de la résistance de collecteur ou des capacités parasites qui fausserait en partie l'extraction du temps de transit de quelques dixièmes de picosecondes. Il est possible que l'augmentation de la température ait aussi une influence non négligeable sur les performances fréquentielles. C'est pourquoi, nous proposons dans le dernier chapitre de s'intéresser de plus près aux effets d'auto-échauffement dans nos composants.

Références bibliographiques du chapitre 3

- [1] K. Kurishima, H. Nakajima, S. Yamahata, T. Kobayashi, Y. Matsuoka, "Effect of a compositionally-graded $\text{In}_x\text{Ga}_{(1-x)}\text{As}$ base in abrupt-emitter InP/InGaAs heterojunction bipolar transistors", Japanese Journal of Applied Physics, Vol. 30, No. 2B, 1995, pp. 1221-1227.
- [2] M. Kahn, S. Blayac, M. Riet, P. Berdager, V. Dhalluin, F. Alexandre, J. Godin, "Measurement of base and collector transit times in thin-base InGaAs/InP HBT", IEEE Electron Device Letters, Vol. 24, 2003, pp. 430-432.
- [3] Z. Griffith, "Ultra-high speed InGaAs / InP DHBT Devices and Circuits", Thesis, University of California, 2005.
- [4] T. Ishibashi, "Influence of electron velocity overshoot on collector transit times of HBT's", IEEE Transactions on Electron Devices, Vol. 37, No. 9, 1990, pp. 2103-2105.
- [5] S.E. Laux, W. Lee, "Collector signal delay in the presence of velocity overshoot", IEEE Electron Device Letters, Vol. 11, No. 4, 1990, pp. 74-176
- [6] M. Dahlström, X.-M. Fang, D. Lubyshev, M. Urteaga, S. Krishnan, N. Parthasarathy, Y.M. Kim, Y. Wu, J.M. Fastenau, W.K. Liu, M.J.W. Rodwell, "Wideband DHBTs using a graded carbon-doped InGaAs base", IEEE Electron Device Letters, Vol. 24, No. 7, 2003, pp. 433-435.
- [7] H. Wang, G-I. Ng, "Avalanche multiplication in InP/InGaAs double heterojunction bipolar transistors with composite collectors", IEEE Transactions on Electron Devices, Vol. 47, No. 6, 2000, pp. 125-1133.
- [8] J.M. Ruiz-Palmero, U. Hammer, H. Jäckel, "A physical hydrodynamic 2D model for simulation and scaling of InP/InGaAs(P) DHBTs and circuits with limited complexity", Solid-State Electronics, 2006, pp. 1595-1611.
- [9] M. Ida, K. Kurishima, N. Watanabe, T. Enoki, "InP/InGaAs DHBTs with 341-GHz f_T at high current density of over 800 kA/cm²", IEEE Electron Devices Meeting, 2001, pp. 776-779.
- [10] M. Rohner, B. Willen, H. Jäckel, "Velocity modulation in III/V -HBTs", IEEE Transactions on Electron Devices, Vol. 50, No. 5, 2003, pp.1205-1213.
- [11] M. Dahström, M.J.W. Rodwell, "Current density limits in InP DHBTs : collector current spreading and effective electron velocity", Proc. IEEE Indium Phosphide and Related Materials, 2004, pp. 366-369.
- [12] C. Nguyen, T. Liu, M. Chen, R. Virk, M. Chen, "Bandgap engineered InP-based power double heterojunction bipolar transistors", Proc. IEEE Indium Phosphide and Related Materials, 1997, pp. 15-19.
- [13] D. Cohen Elias, S. Kraus, A. Gavrilov, S. Cohen, N. Buadana, V. Sidorov, D. Ritter, "An abrupt InP-InGaAs-InP DHBT", IEEE Electron Device Letters, Vol. 26, no. 1, 2005, pp. 14-16.

- [14] M.J.W. Rodwell et al., "Submicron scaling of HBTs", IEEE Transactions on Electron Devices, Vol. 48, No. 11, 2001, pp. 2606-2624.
- [15] H.G. Liu, N. Tao, S.P. Watkins, C.R Bolognesi, "Extraction of the average collector velocity in high-speed NpN InP/GaAsSb/InP DHBTs", Proc. IEEE Indium Phosphide and Related Materials, 2004, pp. 556-557.
- [16] W. Hafez, J-W. Lai, M. Feng, "Submicron InP-InGaAs single heterojunction bipolar transistors with f_T of 377 GHz, IEEE Electron Device Letters, Vol. 24, No. 5, 2003, pp. 292-294.

4 Auto-échauffement dans les TBH

Les performances fréquentielles maximales des TBH submicroniques sont obtenues à des densités de courant de collecteur élevées. La valeur de la densité de courant au seuil d'effet Kirk des TBH $2\ \mu\text{m}$ est de l'ordre de $200\ \text{kA/cm}^2$, alors qu'elle atteint des valeurs de $800\ \text{kA/cm}^2$ dans le cas des TBH submicroniques. Le fonctionnement à des densités de courant aussi élevées contribue au phénomène d'auto-échauffement qui limite les performances des dispositifs et peut entraîner une dégradation précoce du composant. Dans ce chapitre, nous nous intéressons tout d'abord à l'influence des phénomènes thermiques sur la limitation des performances des TBH. Puis nous évaluerons les résistances thermiques de nos composants à partir d'un modèle théorique que nous confronterons ensuite aux valeurs expérimentales. Enfin nous aborderons les améliorations apportées pour la réduction du phénomène d'auto-échauffement et de leur impact sur les performances.

4.1 Effets de l'auto-échauffement sur les performances

4.1.1 Dégradation de la fréquence de coupure

Plusieurs études menées jusqu'à aujourd'hui ont mis en évidence l'influence de la température sur les performances fréquentielles des TBH. Une équipe de HRL relève une diminution de 10% de la fréquence de coupure du gain en courant sur des TBH AlInAs/GaInAs de $2 \times 10\ \mu\text{m}^2$ lorsque ceux-ci sont soumis à une température de 125°C . Cette dégradation est due à l'accroissement du temps de transit base-collecteur [1]. Il est montré en effet qu'il augmente linéairement avec la température du substrat. Plus tard cette même équipe montre qu'en diminuant de 25 à -50°C la température de substrat de TBH submicroniques, il est possible d'augmenter f_T de 10 % [2]. Des mesures de paramètres S effectuées par l'IEF, sur des TBH InP de $40\ \mu\text{m}^2$ ont permis d'améliorer f_T de 32% lorsque l'on passe d'une température de $300\ \text{K}$ à $50\ \text{K}$ [3], ces performances étant attribuables à l'augmentation de la vitesse des électrons dans la base et le collecteur lorsque la température diminue.

La modulation de la vitesse des porteurs sous l'effet de la température est due à la variation de leur mobilité. La littérature sur les propriétés de transport des électrons dans l'InP rapporte une réduction de la mobilité d'un facteur proche de 2 entre 20°C et 200°C (figure 4-1), température qu'il est possible d'avoir dans nos TBH dans des conditions normales de polarisation.

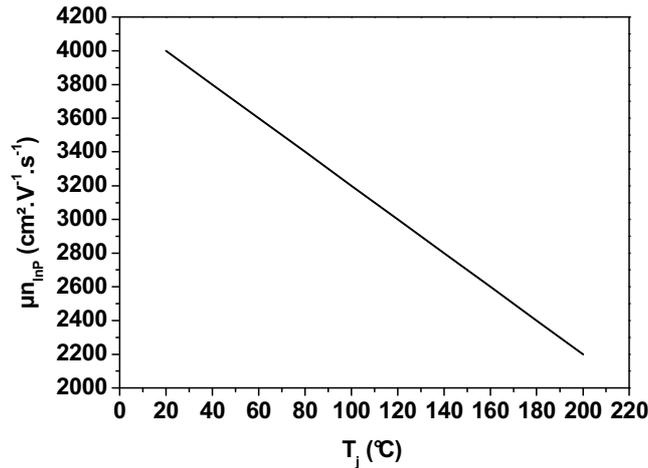


Figure 4-1 : Variation de la mobilité des électrons dans l'InP peu dopé et sous faible champ électrique en fonction de la température

4.1.2 Diminution de la fiabilité

L'échauffement des TBH contribue par ailleurs à en réduire la fiabilité. En effet, les mécanismes de dégradation des TBH sont activés non seulement par le courant élevé mais également par la température.

4.1.2.1 Dégradation des caractéristiques en vieillissement

Des mesures de vieillissement accéléré ont été réalisées sur des TBH submicroniques de structure de couches classique (figure 4-2).

Elles ont consisté à polariser les composants pendant 3 heures à une tension V_{CE} et un courant I_C , les sollicitant ainsi dans une zone proche de l'effet Kirk, où ils sont censés être sujet à l'auto-échauffement. Nous constatons sur les tracés de Gummel une augmentation des courants de fuite de la base ainsi qu'une dégradation irréversible du gain statique en courant pour les faibles tensions émetteur-base. Le coefficient d'idéalité de la jonction émetteur-base est supérieur à 2 après le vieillissement sous contrainte, alors que celui-ci est normalement compris entre 1,3 et 1,4.

Plusieurs mécanismes de dégradation peuvent être à l'origine de l'augmentation du courant de base. Tout d'abord, les atomes d'or du contact ohmique sont susceptibles de diffuser dans la base et y favoriser les phénomènes de recombinaisons. Pour éviter ce phénomène, il convient d'insérer entre le titane et l'or une couche renforçant la barrière à cette diffusion. D'après la littérature, le platine et le palladium sont les plus couramment utilisés pour assurer ce rôle pour le contact ohmique de la base [4,5]. Le platine étant connu pour augmenter la contrainte, nous avons fait le choix de réaliser certains TBH avec un contact ohmique de base en Ti/Pd/Au pour minimiser ces dégradations. Des mesures de vieillissement sur ces composants ont montré des dégradations similaires du courant de base, dès les premières heures de

sollicitation. Nous considérons donc que la diffusion de l'or, ne constitue pas le principal mécanisme de dégradation pour ce niveau de sollicitation.

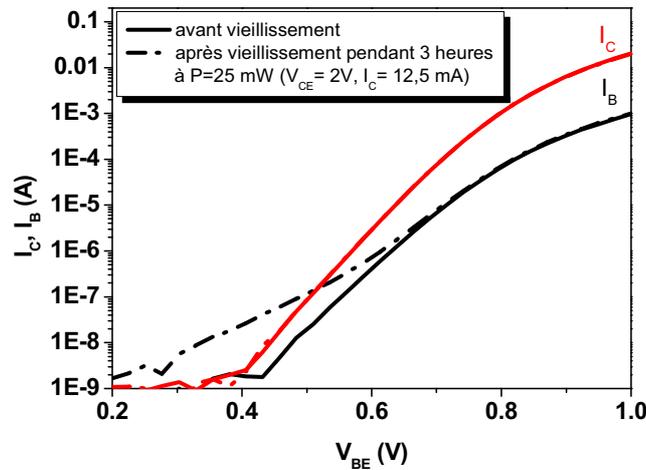


Figure 4-2 : Tracé de Gummel d'un TBH $0,7 \times 5 \mu\text{m}^2$ de structure de couches standard avant et après vieillissement sous polarisation à $P=25$ mW

Les fuites du courant de base pourraient être attribuées à l'apparition de centres de recombinaison au niveau de la surface de la base extrinsèque des TBH, favorisée par la faible distance ($0,1 \mu\text{m}$) existant entre le mesa d'émetteur et le contact de base. Afin de vérifier cette hypothèse, nous avons effectué des mesures de vieillissement accéléré sur des TBH aux profondeurs de sous-gravures d'InP d'émetteur différentes (de $0,1$ et $0,2 \mu\text{m}$). Les composants ont été soumis à une tension V_{CE} de 2 V et un courant I_C de 15 mA pendant 3 heures. Les résultats de ce test sont illustrés par la figure 4-3.

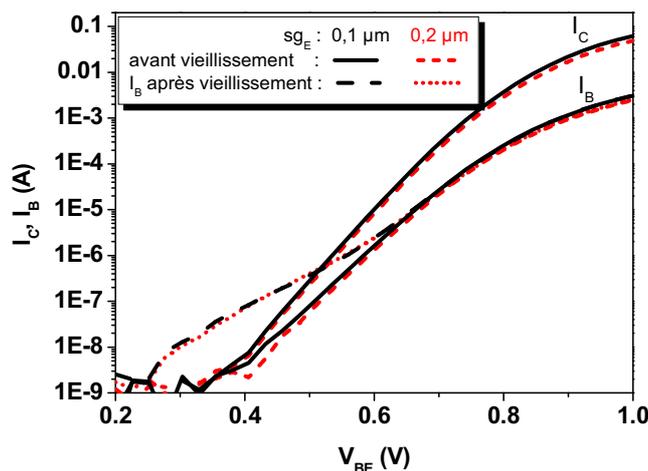


Figure 4-3 : Tracé de Gummel d'un transistor $1 \times 10 \mu\text{m}^2$ de structure de couches standard pour deux profondeurs de sous-gravure différentes avant et après vieillissement sous polarisation à $P=30$ mW

D'après les tracés de Gummel, les fuites du courant de base observées après vieillissement semblent identiques pour les deux profondeurs de sous-gravure d'émetteur. On notera par

ailleurs que pour une même tension émetteur-base, les courants mesurés sont plus élevés dans le cas du TBH le moins sous-gravé.

Finalement, le mécanisme de dégradation ne semble pas être attribuable à la faible distance entre la mesa d'émetteur et le contact de base. Cette dernière peut donc rester faible pour minimiser la résistance de base extrinsèque et maximiser la fréquence maximale d'oscillation des composants.

4.1.2.2 Zone limite de fonctionnement des TBH

Les TBH doivent être polarisés de manière à ce que le couple (I_C , V_{CE}) soit compris dans une zone de fonctionnement délimitée par, la tension de saturation (V_{sat}) aux forts niveaux d'injection, la tension de claquage BV_{CE0} , et une courbe isopuissance (en théorie), comme illustré par la figure 4-4. Au delà de la zone de fonctionnement, le TBH est détruit de manière irréversible par claquage, soit du fait de l'ionisation par choc dans le collecteur (effet avalanche), soit à cause des effets thermiques ou bien sous l'effet d'une association de ces deux phénomènes.

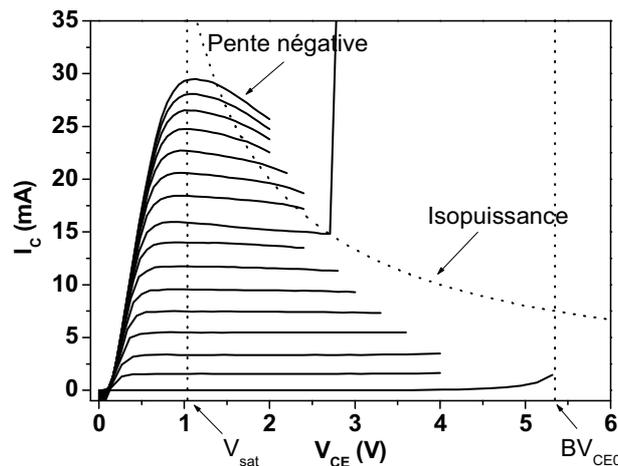


Figure 4-4 : Caractéristiques $I(V)$ et zone limite de fonctionnement d'un transistor $0,7 \times 5 \mu\text{m}^2$ de structure de couches standard

En l'absence de courant, le TBH est limité par sa tension de claquage BV_{CE0} . Plus le courant augmente et plus la tension émetteur-collecteur supportable par le composant diminue. On pourrait s'attendre à ce que les couples (I_C , V_{CE}) se trouvent sur une courbe d'isopuissance. Or on constate que pour une même puissance dissipée, il est préférable de privilégier le courant de collecteur au détriment de la tension V_{CE} . En effet le claquage par effet d'avalanche est favorisé dans la zone de polarisation aux fortes tensions et faibles courants. Sous l'effet de l'injection de courant, le champ électrique dans le collecteur pour une tension V_{CE} donnée diminue, ce qui contribue à retarder l'effet d'avalanche. Pour les forts niveaux d'injection, on observe une pente négative de la caractéristique $I(V)$ illustrant le phénomène d'auto-échauffement dans le composant. Elle est due à la chute du gain statique en courant

avec la puissance dissipée. En effet, lorsque le TBH est soumis à une tension V_{CE} élevée, sa puissance dissipée augmente et il s'en suit une élévation de la température du composant, qui en première approximation est proportionnelle à sa résistance thermique. Ce point sera abordé plus en détail dans le prochain paragraphe. L'augmentation de la température du composant a pour effet de réduire l'efficacité d'injection émetteur-base, ce qui se traduit par une diminution du gain. A partir d'une tension V_{CE} critique, le courant de collecteur du TBH augmente brutalement vers l'infini. Il s'agit d'un phénomène de claquage conduisant à la destruction du composant.

Pour une condition de polarisation donnée, la température du composant se doit d'être minimisée au risque d'avoir une zone limite de fonctionnement diminuée du fait :

- d'un claquage plus précoce
- d'une chute de gain (pente négative) plus prononcée aux forts niveaux d'injection.

4.2 Généralités sur les effets thermiques dans les TBH

Le comportement thermique des TBH dépend étroitement des propriétés thermiques des semi-conducteurs qui le composent ainsi que des matériaux environnant tels que les passivants, les métaux de connexion.

4.2.1 Propriétés thermiques des semi-conducteurs

L'InGaAs présent dans les TBH a pour avantage de posséder des propriétés de transport particulièrement intéressantes par rapport à l'InP (tableau 4-1). En revanche, sa conductivité thermique à température ambiante est plus de 10 fois inférieure à celle de l'InP. Pour cette raison, ce matériau contribue à la mauvaise évacuation de la chaleur des TBH. Il est intéressant de noter que, bien qu'étant un alliage du GaAs et de l'InAs, l'InGaAs possède une conductivité thermique beaucoup plus faible que celle de ces binaires. Cela s'explique par des propriétés intrinsèques bien spécifiques. La plus faible proximité des atomes dans le réseau cristallin de l'InGaAs rend plus difficile l'évacuation de la chaleur dans ce type de matériau. Parmi les semi-conducteurs les plus couramment utilisés pour la fabrication des TBH, le silicium est de loin le matériau possédant les meilleures propriétés thermiques avec une conductivité thermique de plus de deux fois supérieure à celle de l'InP.

Tableau 4-1 : Conductivité thermique à 300K des principaux semi-conducteurs [6]

Semi-conducteur	GaAs	InAs	InP	InGaAs	Si
Conductivité thermique (W/K.m)	55	27	68	5	130

Il faut noter que plusieurs facteurs tels que la température, le niveau de dopage et la densité de courant contribuent à modifier la valeur de la conductivité thermique.

4.2.2 Génération et évacuation de la chaleur

La génération de la chaleur dans un TBH se fait principalement au niveau de la jonction base-collecteur où règne une forte tension base-collecteur et un fort courant de collecteur. L'évacuation de la chaleur, illustrée par la figure 4-5, se fait essentiellement vers le substrat par le collecteur en InP.

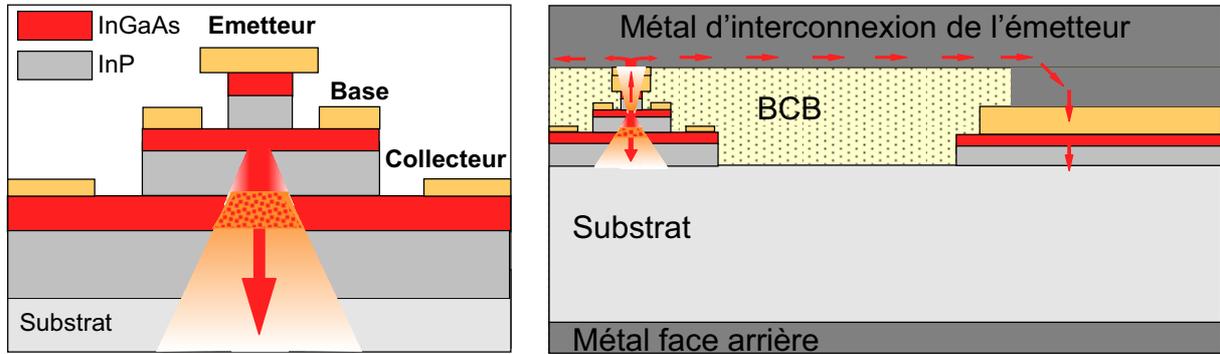


Figure 4-5 : Représentation schématique de l'évacuation de la chaleur dans un TBH intrinsèque (à gauche) et avec prise en compte de son environnement (à droite)

De plus, une partie du flux de chaleur traverse le mesa d'émetteur. Cependant, la couche de contact en InGaAs de ce dernier, tout comme la couche de base, constitue un frein à l'évacuation de la chaleur. Toutefois, le métal d'interconnexion de l'émetteur, qui possède une conductivité thermique très faible, joue le rôle de drain thermique et facilite l'évacuation de la chaleur vers le substrat.

Le planarisant qui est indispensable pour la passivation et la connexion électrique du TBH joue un rôle important dans l'évacuation de la chaleur du TBH. Le polyimide et le BCB possèdent une faible permittivité électrique, en comparaison des nitrures, faisant d'eux des diélectriques minimisant les capacités parasites susceptibles de dégrader les performances. En revanche, la faible conductivité thermique de ces matériaux a pour conséquence une mauvaise dissipation de la chaleur.

4.3 Détermination de la résistance thermique

4.3.1 Modélisation simplifiée

Pour le calcul théorique de la résistance thermique, nous utilisons les conductivités thermiques à température ambiante données au paragraphe précédent et nous considérons que la totalité de la chaleur générée est évacuée par le collecteur. Deux méthodes de calculs ont été utilisées (figure 4-6).

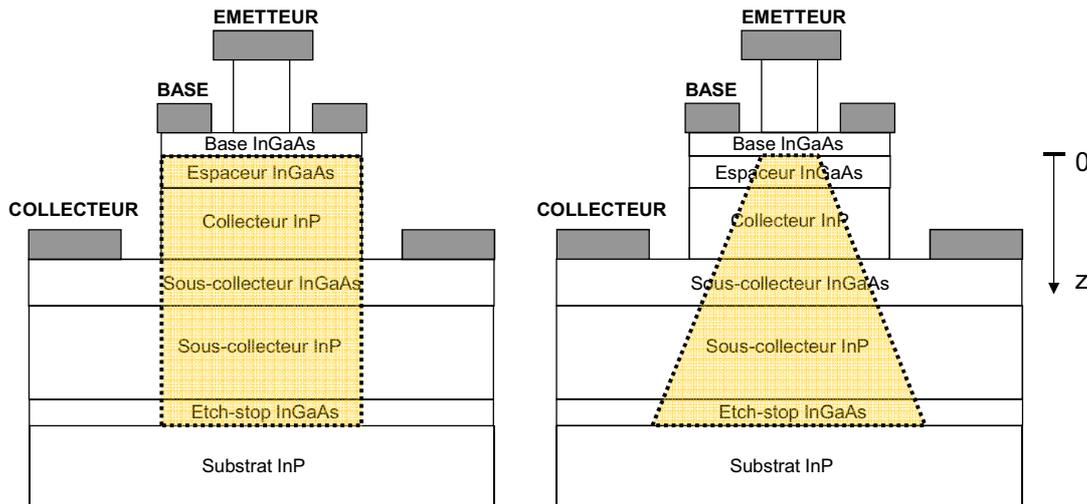


Figure 4-6 : Sections de semi-conducteurs pris en compte pour le calcul de la résistance thermique selon la méthode 1 (à gauche) et la méthode 2 (à droite)

La première méthode consiste à faire la somme des résistances thermiques élémentaires de parallélépipèdes de semi-conducteur dont la section est une valeur approchée de la surface de la jonction base-collecteur :

$$R_{TH_1} = \sum_i \frac{\rho_{THi} \cdot e_i}{S_B}$$

Par exemple, pour les transistors $0,7 \times 5 \mu\text{m}^2$, cette surface vaut : $S_B = (5 \times 1,3) \mu\text{m}^2$.

ρ_{THi} et e_i sont respectivement la résistivité thermique et l'épaisseur de la couche de semi-conducteur i .

Ce calcul permet de mettre en évidence la contribution de chacune des couches de semi-conducteur à la résistance thermique totale. En toute rigueur, il faudrait prendre en compte la résistance thermique du substrat dans le calcul. En prenant une conductivité thermique de 68 W/K.m pour le substrat d'InP semi-isolant dont l'épaisseur est de $350 \mu\text{m}$, on obtient une valeur de résistance thermique très élevée. Ainsi, pour prendre en compte la contribution du substrat dans l'évacuation de la chaleur, il faudrait connaître de manière précise la surface sur laquelle le flux de chaleur est réparti dans le substrat. Finalement, nous choisissons de ne pas tenir compte de la résistance thermique du substrat dans le calcul de la résistance thermique.

La deuxième méthode consiste à considérer une propagation conique de la chaleur [7]. Au niveau de la zone de génération de la chaleur, la surface prise en compte est celle de l'émetteur. Au fur et à mesure que l'on s'enfonce dans le collecteur, cette surface augmente. La résistance thermique est alors donnée par :

$$R_{TH_2} = \int_0^z \frac{\rho}{(W_E + 2z) \cdot (L_E + 2z)} dz$$

Cette méthode est valable si la chaleur se propage dans un milieu homogène, comme dans le cas des TBH en silicium par exemple. Dans le cas de notre collecteur inhomogène, nous considérons que la résistance thermique est donnée par la somme de résistances élémentaires :

$$R_{TH} = R_{TH1} + R_{TH2} + R_{TH3} + R_{TH4} + R_{TH5} + R_{TH6}$$

$$R_{TH1} = \int_0^{z1} \frac{\rho_{InGaAs}}{(w_E + 2z) \cdot (L_E + 2z)} dz$$

$$R_{TH2} = \int_{z1}^{z2} \frac{\rho_{InP}}{(w_E + 2z) \cdot (L_E + 2z)} dz$$

$$R_{TH3} = \int_{z2}^{z3} \frac{\rho_{InGaAs}}{(w_E + 2z) \cdot (L_E + 2z)} dz$$

$$R_{TH4} = \int_{z3}^{z4} \frac{\rho_{InP}}{(w_E + 2z) \cdot (L_E + 2z)} dz$$

$$R_{TH5} = \int_{z4}^{z5} \frac{\rho_{InGaAs}}{(w_E + 2z) \cdot (L_E + 2z)} dz$$

Les dimensions latérales du TBH sont grandes devant l'épaisseur du collecteur, si bien que le flux de chaleur ne vient pas en butée sur les flancs du composant. La largeur et la longueur du TBH sont respectivement $W_E = 0,6 \mu\text{m}$ et $L_E = 5 \mu\text{m}$.

Tableau 4-2 : Résistances thermiques en K/W des couches du collecteur et résistance thermique totale en fonction de la méthode de calcul utilisée

	Epaisseur	Méthode 1	Méthode 2
Espaceur InGaAs	30 nm	923	1895
Collecteur InP	150 nm	339	530
Sous-collecteur InGaAs	150 nm	4615	4943
Sous-collecteur InP	350 nm	792	543
Etch-stop InGaAs	10 nm	308	159
Résistance thermique totale		6977	8070

D'après le tableau 4-2, on remarque que la résistance thermique du sous-collecteur en InGaAs représente plus de la moitié de la résistance thermique totale quelque soit la méthode de calcul utilisée.

De plus, avec la méthode par approximation conique, on obtient une résistance thermique de la couche de sous-collecteur prépondérante. Par ailleurs, du fait de la faible section considérée pour l'espaceur, on trouve que la résistance thermique de cette couche est loin d'être négligeable.

L'équipe de M. Rodwell utilise une autre approximation de la propagation du flux de chaleur pour déterminer la différence de température entre le transistor et le substrat ($\Delta T_{\text{substrat}}$). Selon son approche, le flux de chaleur est cylindrique lorsque l'on est proche de la jonction. Pour une distance supérieure à la longueur d'émetteur, le flux devient sphérique. La formule de Rodwell s'écrit [8] :

$$\Delta T_{\text{substrat}} = \frac{P}{\pi \cdot \sigma_{\text{InP}} \cdot L_E} \cdot \ln\left(\frac{L_E}{W_E}\right) + \frac{P}{\pi \cdot \sigma_{\text{InP}} \cdot L_E}$$

La résistance thermique moyenne s'exprime donc par :

$$R_{\text{TH}} = \frac{1}{\pi \cdot \sigma_{\text{InP}} \cdot L_E} \cdot \ln\left(\frac{L_E}{W_E}\right) + \frac{1}{\pi \cdot \sigma_{\text{InP}} \cdot L_E}$$

4.3.2 Méthode d'extraction à partir des mesures statiques

Par analogie, on associe le modèle thermique des TBH à un modèle électrique dans lequel le courant de collecteur est remplacé par la puissance dissipée (P_{diss}) et la différence de potentiel par une différence de température (ΔT). Cette dernière est donnée par l'expression suivante :

$$\Delta T = T_j - T_{\text{amb}} = R_{\text{TH}} \cdot P_{\text{diss}}$$

T_{amb} et T_j sont respectivement la température du substrat et la température de la jonction émetteur-base. Cette dernière sert de référence et représente en quelque sorte le "thermomètre" du TBH. Nous verrons par la suite que le fait de prendre cette référence peut conduire à une sous-estimation de la résistance thermique.

La puissance dissipée par le TBH est la somme des produits courant-tension et s'écrit :

$$P_{\text{diss}} = I_E \cdot V_{BE} + I_C \cdot V_{CB} = I_B \cdot V_{BE} + I_C \cdot V_{CE} \approx I_C \cdot V_{CE}$$

Pour déterminer expérimentalement la résistance thermique des TBH, les méthodes les plus couramment utilisées consistent à suivre l'évolution de la tension émetteur-base avec la température [9]. En effet, le courant de collecteur peut s'écrire de la manière suivante :

$$I_C = I_{C0} \cdot \exp\left(\frac{q}{nkT_{\text{amb}}} \cdot (V_{BEj} - \Phi \cdot (T_j - T_{\text{amb}}))\right)$$

Cette expression traduit le fait que la tension de la jonction émetteur-base (V_{BEj}) nécessaire pour délivrer un courant de collecteur donné diminue lorsque la température de jonction augmente. En d'autres termes, lorsque la tension émetteur-base est maintenue constante alors que la température de jonction du TBH augmente, il s'en suit une augmentation du courant de collecteur. On rappelle que V_{BEj} est la tension émetteur-base appliquée moins la contribution des résistances série :

$$V_{BEj} = V_{BE} - R_E \cdot I_C$$

Φ est le coefficient thermoélectrique :

$$\Phi = - \left. \frac{\partial V_{BE}}{\partial T} \right|_{I_C = \text{const}}$$

Il représente l'évolution de la tension émetteur-base avec la température pour un courant de collecteur donné.

4.3.2.1 Détermination du coefficient thermoélectrique

Pour obtenir la résistance thermique d'un TBH, il est donc nécessaire de déterminer dans un premier temps le coefficient Φ . Pour cela nous effectuons des mesures de Gummel à différentes températures de substrat. Φ est alors donné par la pente de la droite représentant la variation de V_{BE} avec la température du substrat, comme l'indique la figure 4-7.

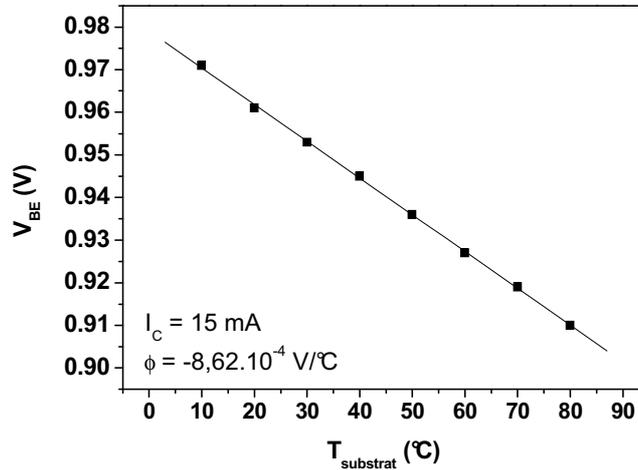


Figure 4-7 : Variation de la tension émetteur-base en fonction de la température de substrat pour un TBH $0,7 \times 5 \mu\text{m}^2$ de structures de couche standard

Les valeurs extraites des mesures DC que nous avons effectuées sur plusieurs TBH sont en adéquation avec la loi de Liu [10].

4.3.2.2 Résistances thermiques expérimentales

Connaissant le coefficient thermoélectrique du TBH, il est possible de calculer la résistance thermique du composant. La méthode consiste à mesurer, à courant de collecteur fixé, la variation de la tension V_{BE} avec la tension V_{CE} .

L'augmentation de V_{CE} entraîne une élévation de la puissance dissipée :

$$\Delta P = \Delta V_{CE} \cdot I_C$$

La différence de température de jonction entre les deux mesures est :

$$\Delta T = \Delta P \cdot R_{TH}$$

Par ailleurs, nous savons que cette variation de température est liée à la variation de la tension V_{BE} par le coefficient thermoélectrique :

$$\Delta V_{BE} = \Phi \cdot \Delta T$$

Finalement la résistance thermique expérimentale est donnée par :

$$R_{TH_exp} = \frac{\Delta V_{BE}}{\Delta V_{CE} \cdot I_C \cdot \Phi}$$

Comme indiqué sur la figure 4-8, pour un courant de collecteur donné, nous mesurons une tension V_{BE} plus faible lorsque la tension V_{CE} augmente.

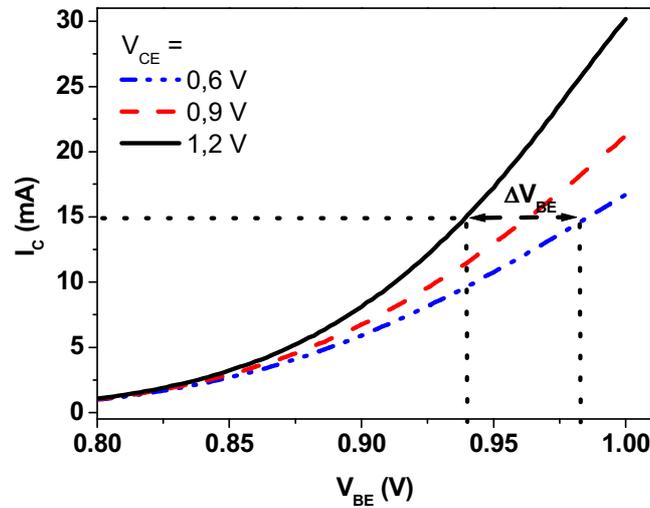


Figure 4-8 : Variation de la caractéristique $I_C(V_{BE})$ pour différentes valeurs de la tension V_{CE}

4.3.3 Résistances thermiques : du 2 μm au 0,7 μm

En comparant les valeurs de résistances thermiques déterminées à l'aide de la méthode 1, avec celles issues des mesures pour les TBH 2 μm nous constatons que celles-ci sont surestimées, surtout pour les faibles dimensions, comme le montre la figure 4-9.

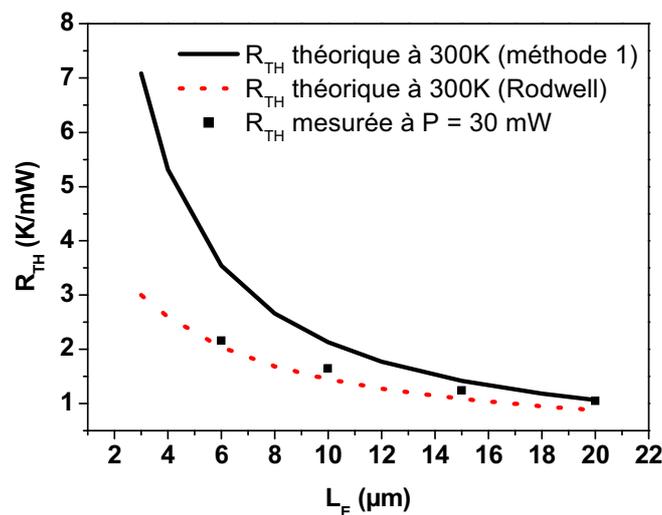


Figure 4-9 : Variation de la résistance thermique en fonction de la longueur d'émetteur pour les TBH 2 μm , à structure de couches standard

La température de la jonction base-collecteur est en fait censée être plus élevée que celle de la jonction émetteur-base, du fait de la présence de la base en InGaAs de faible conductivité thermique et de l'évacuation d'une partie de la chaleur par les interconnexions de l'émetteur. Il

faut prendre en compte dans le calcul de la résistance thermique le fait que la chaleur ne s'évacue pas exclusivement par le substrat mais qu'une partie s'évacue par l'émetteur et le métal d'interconnexion [11].

La résistance thermique effectivement mesurée (R_{TH_mes}) est formée par la mise en parallèle de la résistance thermique entre la jonction émetteur-base et le substrat (R_{TH_S}) et la somme des résistances suivantes (figure 4-10) :

- la résistance thermique de l'émetteur :

$$R_{TH_E} = \frac{1}{S_E} \cdot (e_{GACE} \cdot \rho_{TH_Ga} + e_{INCE} \cdot \rho_{TH_InP} + e_{contE} \cdot \rho_{TH_Au})$$

- la résistance thermique du métal d'interconnexion d'émetteur:

$$R_{TH_M2} = \frac{\rho_{TH_Au} \cdot l_{M2}}{S_{M2}}$$

l_{M2} est la longueur du rail de métal d'interconnexion (environ 20 μm) et S_{M2} est la section du métal d'interconnexion de l'émetteur, approximativement égale à la longueur de l'émetteur multipliée par la hauteur du métal : $S_{M2} \approx L_E \cdot e_{M2}$.

- la résistance thermique du plot de connexion :

$$R_{TH_plot} = \frac{\sum \rho_{THi} \cdot e_i}{S_{plot}}$$

La résistance thermique liée au plot de connexion est négligeable puisqu'elle est de l'ordre de 1 K/mW dans notre cas. On ne prend donc en compte dans le modèle que l'influence de la résistance de l'émetteur et du métal d'interconnexion.

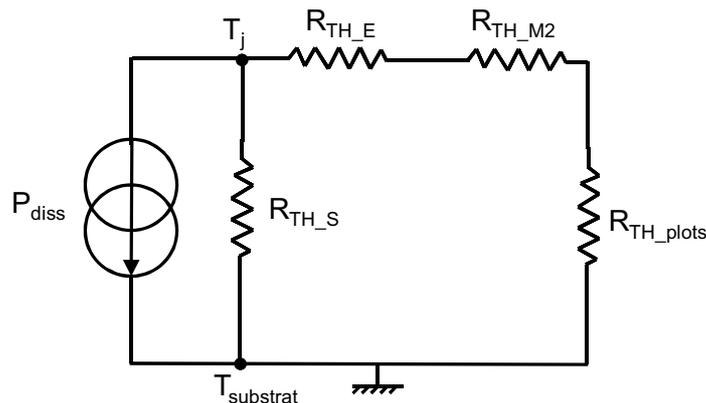


Figure 4-10 : Modèle thermique du TBH

Ce modèle simple permet de calculer une résistance thermique totale (R_{TH_totale}) comparable à celle issue des mesures DC (R_{TH_mes}), comme le montre le tableau 4-3.

Tableau 4-3 : Composantes de la résistance thermique en K/W pour un TBH $2 \times 10 \mu\text{m}^2$ et un TBH $0,7 \times 5 \mu\text{m}^2$

	TBH $2 \mu\text{m}$	TBH $0,7 \mu\text{m}$
Espaceur InGaAs (+ quaternaires)	750	923
Collecteur InP	214	339
Sous-collecteur InGaAs	833	4615
Sous-collecteur InP	245	791
Etch-stop InGaAs	83	308
R_{TH_S}	2126	6977
Emetteur	5389	22000
Interconnexion d'émetteur	3943	14020
Plots	733	962
$R_{\text{TH}} \text{ totale}$	1732	5845
$R_{\text{TH}} \text{ mes}$	1650	5810

A partir de ce modèle simple, il est possible de faire une estimation de la résistance thermique d'un TBH aux dimensions submicroniques à température ambiante. Il a été nécessaire de réduire les dimensions latérales et verticales des TBH pour passer des composants de $2 \mu\text{m}$ à ceux de $0,7 \mu\text{m}$. Lorsque l'on réduit les dimensions de l'émetteur, on s'attend à ce que la résistance thermique augmente car la surface disponible pour l'évacuation de la chaleur est plus faible. Par contre, la réduction de l'épaisseur des couches contribue à la diminution de la résistance thermique dans la mesure où on ne tient compte que des facteurs géométriques du composant. En conclusion, en passant d'une technologie de $2 \mu\text{m}$ à $0,7 \mu\text{m}$, on multiplie la résistance thermique par un facteur d'au moins 3. Nous rappelons que les TBH submicroniques, à collecteurs plus fins, fonctionnent à des densités de courant plus élevées pour une tension quasi-identique à celle des TBH $2 \mu\text{m}$. Leur puissance dissipée est donc aussi importante alors que leur résistance thermique est supérieure ; leur température de fonctionnement a donc tendance à être beaucoup plus élevée.

4.4 Etude de l'influence de l'épaisseur du sous-collecteur en InGaAs

4.4.1 Amélioration de la résistance thermique des TBH $0,7 \mu\text{m}$

Les calculs précédents ont mis en évidence que contrairement au TBH $2 \mu\text{m}$, la résistance thermique des TBH $0,7 \mu\text{m}$ était très pénalisée par la couche de sous-collecteur en InGaAs. Or, il est difficilement envisageable de supprimer cette couche. D'une part, elle sert de couche d'arrêt pour la gravure du collecteur en InP et d'autre part elle permet de minimiser la résistivité de contact du collecteur. Nous avons donc fait le choix de réduire l'épaisseur de cette couche afin de diminuer l'auto-échauffement dans les TBH.

L'épaisseur de sous-collecteur a été réduite dans un premier temps de 150 nm à 50 nm, puis à 25 nm. Comme l'indique le tableau 4-4, la réduction du sous-collecteur a entraîné une augmentation de la résistance de couche de collecteur et n'a pas eu d'influence sur la résistivité de contact de collecteur. La diminution observée est due à une amélioration du traitement de surface avant le dépôt de la métallisation de collecteur.

Tableau 4-4 : Caractéristiques TLM du collecteur en fonction de l'épaisseur de la couche de sous-collecteur en InGaAs

W_{SC}	150 nm	50 nm	25 nm
$R_{coucheC}$ (Ω/\square)	7,7	11	14,7
ρ_{contC} ($\Omega.cm^2$)	$7,5.10^{-8}$	$4,5.10^{-8}$	$4,5.10^{-8}$

La figure 4-11 représente l'évolution de la résistance thermique avec l'épaisseur de la couche de sous-collecteur. Pour chacune des épaisseurs de sous-collecteur nous avons reporté la moyenne (sur 5 TBH représentatifs de notre technologie) des résistances thermiques mesurées sur une ou plusieurs plaques. On remarque que la réduction de l'épaisseur du sous-collecteur en InGaAs a permis de réduire la résistance thermique des TBH. Ainsi, lorsque l'on passe d'une épaisseur de 150 nm à 50 nm la réduction de la résistance thermique peut atteindre jusqu'à 30 %. Par contre, en diminuant davantage l'épaisseur du sous-collecteur, on ne constate presque plus d'amélioration.

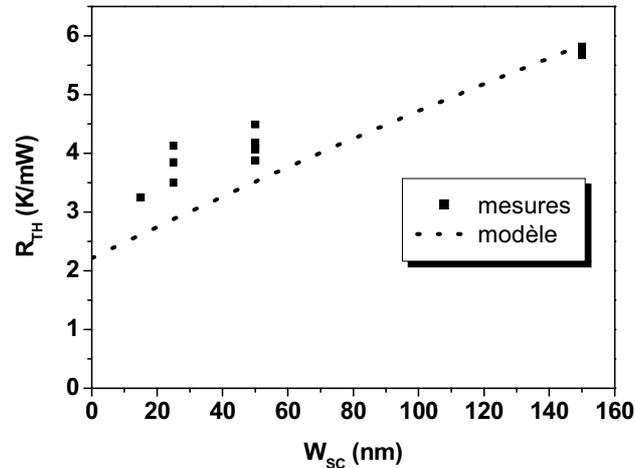


Figure 4-11 : Résistances thermiques mesurées à $P=15$ mW de TBH $0,7 \times 5 \mu m^2$ et calculées en tenant compte de l'évacuation de chaleur par l'émetteur, en fonction de l'épaisseur du sous-collecteur en InGaAs

4.4.2 Zone de limite de fonctionnement

Nous nous intéressons ici à l'influence de l'amélioration de la résistance thermique sur la zone de limite de fonctionnement des TBH. D'après la figure 4-12, on observe une augmentation de la puissance maximale délivrée avant destruction du composant. En effet, pour un courant de collecteur donné, la tension maximale supportable est augmentée de 0,5 à 1V. On constate

que la pente négative présente aux forts niveaux d'injection de courant est moins prononcée dans le cas du TBH au sous-collecteur le plus mince, ce qui est attribuable à l'amélioration thermique. Il faut tout de même noter que cette amélioration, n'est pas due au seul fait de la réduction de la résistance thermique dans la zone au courant faible et forte tension V_{CE} . La meilleure tenue en claquage observée dans le cas du TBH au sous-collecteur le plus fin, est aussi attribuable à un dopage du collecteur un peu plus faible.

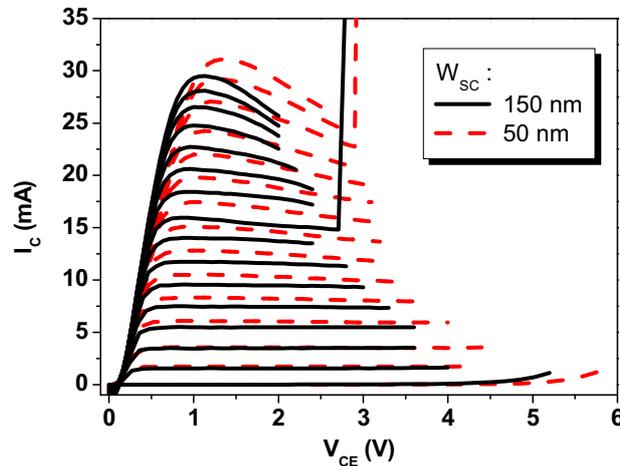


Figure 4-12 : Caractéristiques $I(V)$ pour un TBH $0,7 \times 5 \mu\text{m}^2$ en fonction de l'épaisseur de sous-collecteur en InGaAs (W_{sc}). Le courant I_B varie de 0 à 1,5 mA par pas de 0,1 mA.

4.4.3 Amélioration de la tenue en vieillissement accéléré

Nous avons effectué des mesures de vieillissement accéléré sur des TBH $0,7 \times 5 \mu\text{m}^2$ dans des conditions de polarisation typiques et proches de l'effet Kirk ($I_C = 12,5 \text{ mA}$ et $V_{CE} = 2 \text{ V}$) en fonction de l'épaisseur du sous-collecteur en InGaAs (figure 4-13).

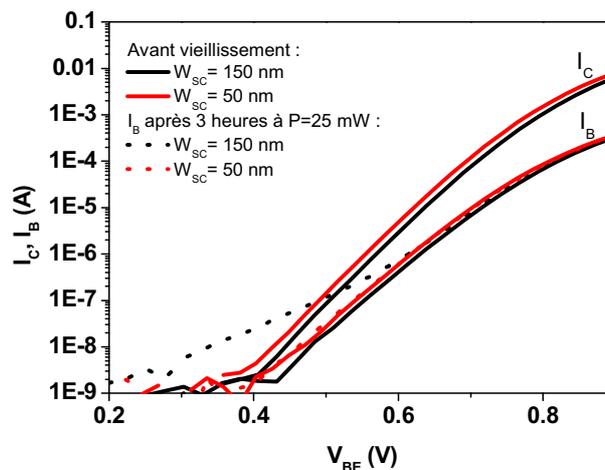


Figure 4-13 : Tracé de Gummel de TBH $0,7 \times 5 \mu\text{m}^2$ pour deux épaisseurs de sous-collecteur différentes avant et après vieillissement pendant 3 heures à $V_{CE} = 2 \text{ V}$ et $I_C = 12,5 \text{ mA}$

Les températures de jonction des TBH, déterminées à partir des mesures des résistances thermiques sont 168°C et 124 °C pour une épaisseur de 150 nm et 50 nm respectivement.

On constate que la réduction de la résistance thermique a eu pour effet d'améliorer la tenue en vieillissement des TBH. A puissance dissipée constante, elle a permis de passer de diminuer de 15 % la température de jonction et de réduire ainsi les phénomènes de recombinaisons de la base extrinsèque.

4.4.4 Les perspectives pour réduire davantage l'auto-échauffement

Nous avons montré que la réduction de la couche de sous-collecteur en InGaAs permet de mieux contrôler le phénomène d'auto-échauffement des TBH submicroniques et de minimiser ainsi les dégradations des performances qui en découlent.

L'épaisseur minimale de la couche de sous-collecteur en InGaAs semble atteinte. Des essais de gravure ont montré qu'une épaisseur de 2 nm d'InGaAs suffisait pour arrêter la gravure chimique de l'InP du collecteur. Nous envisageons donc pour les futures générations de TBH submicroniques de réduire au maximum cette épaisseur de couche, à condition que l'augmentation de la résistance de couche qui s'en suivra ne dégrade pas les performances fréquentielles. Plusieurs études ont montré qu'il est possible de réduire considérablement la résistance thermique des TBH en modifiant la conception technologique du collecteur, et en remplaçant l'InGaAs du sous-collecteur par une couche d'InP dopé par implantation ionique [12,13].

Par ailleurs, un TBH à base d'antimoine présente un intérêt pour améliorer la résistance thermique de nos composants puisqu'une telle structure permettrait de supprimer totalement l'InGaAs du collecteur : en effet pour ce type de structure l'espaceur n'est plus nécessaire.

Le polyimide et le BCB utilisé pour nos passivations dissipent mal la chaleur. Il serait donc intéressant pour la suite d'envisager un autre type de passivation. Le nitrure de silicium qui possède une meilleure conductivité thermique offre une alternative intéressante pour la passivation des composants à venir. Cependant, comme il possède une permittivité électrique élevée il est possible qu'il augmente les capacités parasites du composant.

Enfin, en ce qui concerne la réalisation de circuits, il est possible d'envisager des "piliers" thermiques dans le métal d'interconnexion de l'émetteur des TBH pour faciliter l'évacuation de la chaleur.

4.5 Cas des TBH multi-doigts

Le phénomène d'auto-échauffement est d'autant plus important à prendre en compte lorsqu'il est question de réaliser des TBH délivrant des puissances élevées. Nous nous intéressons dans cette partie à une étude de l'auto-échauffement dans les TBH multi-doigts. Cette étude s'inscrit dans le cadre du projet ATTHENA visant à réaliser un démonstrateur intégrant une source large bande à faible bruit dans la gamme 90-100 GHz associant un oscillateur et un amplificateur de puissance à l'aide de TBH InP/GaAsSb/InP. Ce composant est un candidat

particulièrement intéressant pour la réalisation d'amplificateurs de puissance à large bande [14,15].

Pour réaliser un TBH délivrant davantage de puissance, une solution consiste à augmenter sa longueur d'émetteur. Cependant, cela a pour conséquence d'augmenter généralement la résistance de base et de pénaliser ainsi la fréquence maximale d'oscillation du composant (voir chapitre 2). Or, ce facteur de mérite doit être le plus élevé possible. Une des solutions retenues pour obtenir davantage de puissance de sortie tout en conservant un f_{\max} élevé, est de mettre plusieurs doigts d'émetteur en parallèle. La figure 4-14 présente les TBH multi-doigts étudiés. Leur structure de couches est donnée par le tableau 4-5.

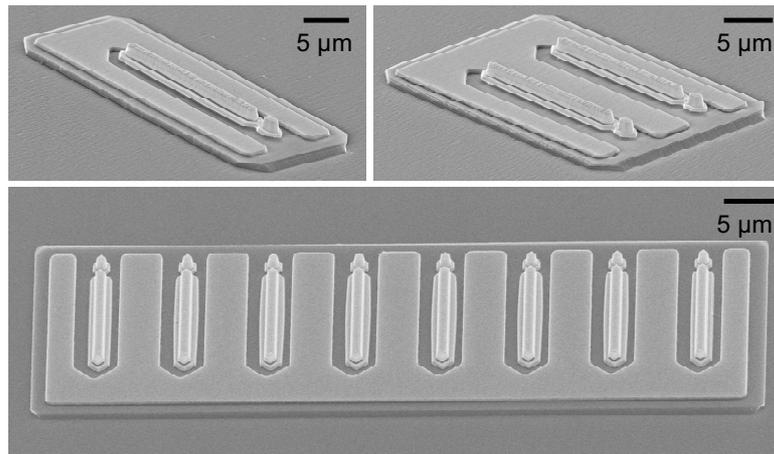


Figure 4-14 : Photo MEB d'un TBH mono-doigt et des TBH à 2 et 8 doigts d'émetteur avant le niveau d'interconnexion. La dimension de d'émetteur est de $1 \times 15 \mu\text{m}^2$.

Tableau 4-5 : Structure de couches des TBH multi-doigts

Nature de la couche	Matériau	Dopage (cm^{-3})	Epaisseur (nm)
Contact d'émetteur	$\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$	Si : $>10^{19}$	100
	InP	Si : $>10^{19}$	180
Emetteur	InP	Si : $3 \cdot 10^{17}$	40
Base	GaAsSb	C : $1,5 \cdot 10^{20}$	28
Collecteur	InP	Si : $5 \cdot 10^{16}$	230
Sous-collecteur	InP	Si : $>10^{19}$	50
	$\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$	Si : $>10^{19}$	50
	InP	Si : $>10^{19}$	350
Etch-stop	$\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$	non dopé	10

Nous avons étudié l'influence du nombre de doigts d'émetteur sur l'évolution des fréquences de coupure. Comme le montre la figure 4-15, les performances fréquentielles maximales du transistor mono-doigt et du transistor 2-doigts sont quasi-identiques. Les valeurs de f_T et f_{\max} extraites sont supérieures à 220 et 290 GHz, respectivement.

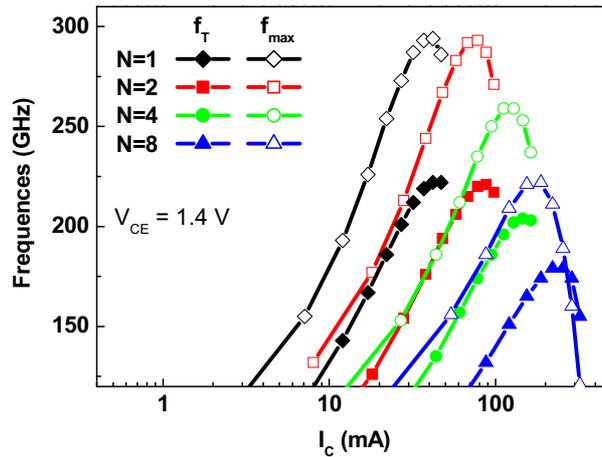


Figure 4-15 : Variation de f_T et f_{max} avec le courant de collecteur en fonction du nombre de doigts d'émetteur (N) de dimension $1 \times 15 \mu\text{m}^2$

En revanche, la valeur maximale des ces deux facteurs de mérite diminue lorsque l'on augmente davantage le nombre de doigts d'émetteur. De plus, le courant de collecteur correspondant au maximum de f_T est limité à 146 mA et 244 mA pour les transistors 4-doigts et 8-doigts, respectivement au lieu des 160 mA et 380 mA attendues d'après les valeurs obtenues pour les transistors mono-doigt et 2-doigts. L'extraction du modèle petit signal des TBH montre que la réduction de f_T est due à l'augmentation de la valeur minimale du temps de transit base-collecteur. Ce comportement pourrait être expliqué en partie par l'augmentation de la température de jonction entraînant une diminution de la vitesse moyenne des porteurs dans les composants. Afin de déterminer dans quelle mesure l'élévation de la température dégrade les performances fréquentielles, nous avons extrait la résistance thermique de chaque transistor selon la méthode décrite précédemment pour un courant de collecteur, I_{Cmax} , correspondant au maximum de f_T et pour une tension V_{CE} allant de 1 à 2V. Les résultats sont reportés dans la figure 4-16.

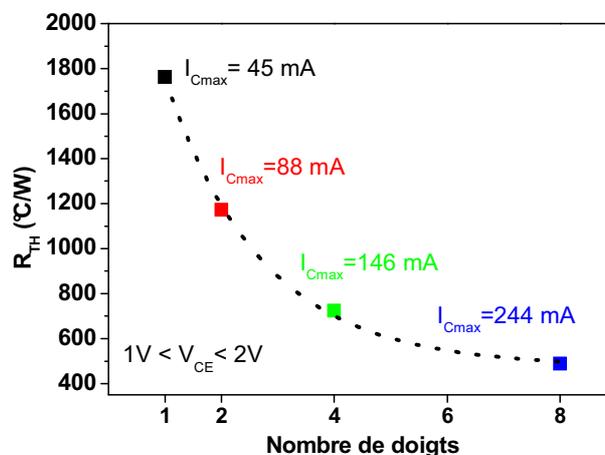


Figure 4-16 : Résistance thermique en fonction du nombre de doigts d'émetteur de dimension $1 \times 15 \mu\text{m}^2$ extrait à I_{Cmax}

Nous constatons que la résistance thermique ne diminue pas linéairement avec le nombre de doigts. Le principal phénomène à l'origine de cette dégradation est le couplage thermique [16] du fait de la faible distance séparant les doigts d'émetteur (environ $8 \mu\text{m}$). Chacun des émetteurs est soumis non seulement à son propre échauffement mais aussi à celui des voisins. De plus, dans une moindre mesure, à cela s'ajoute la diminution de la conductivité des matériaux sous l'effet de l'augmentation de la température du composant.

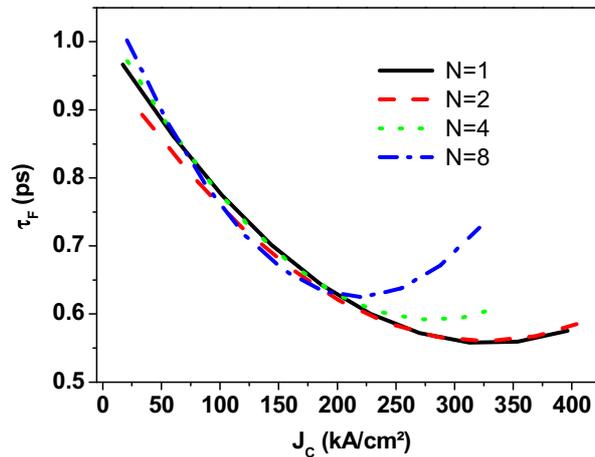


Figure 4-17 : Variation du temps de transit base-collecteur avec la densité de courant de collecteur en fonction du nombre de doigts d'émetteur (N)

D'après la figure 4-17, aux faibles niveaux d'injection, les courbes représentant le temps de transit base-collecteur en fonction de la densité de courant, sont superposées, ce qui confirme que les propriétés de transport sont les mêmes quelque soit le nombre de doigts. Quand le courant de collecteur augmente, on observe une diminution du temps de transit due à l'amélioration des propriétés de transport. En effet, nous avons vu dans le chapitre précédent que la diminution du champ électrique en entrée de collecteur permet d'augmenter la distance parcourue par les électrons avant de transférer en vallée L. Le temps de transit minimal est atteint pour une densité de courant de collecteur qui dépend du nombre de doigts. On observe que la température de jonction élevée entraîne un effet Kirk précoce pour les transistors à 4-doigts et 8-doigts. Nous pensons que cela est dû à la réduction de la vitesse des porteurs en sortie de base et dans le collecteur. Nous observons une chute importante de la vitesse moyenne des électrons dans le collecteur avec la température. En effet, la vitesse passe de $3,2$ à $2,7 \times 10^7 \text{ cm/s}$ pour une température croissant de 135 à 190°C dans les TBH multi-doigts. Cette dégradation est plus importante que la diminution de la vitesse de saturation dans l'InP sur la même gamme de température [17].

Références bibliographiques du chapitre 4

- [1] M. Hafizi, E. Stanchina, R.A. Metzger, P.A. Macdonald, F. Williams, "Temperature dependence of DC and RF characteristics of AlInAs/GaInAs HBT's", IEEE Transactions on Electron Devices, Vol. 40, No. 9, 1993, pp. 1583-1588.
- [2] J. Chingwei Li, T. Hussain, D.A. Hitko, P.M. Asbeck, M. Sokolich, "Characterization and modeling of thermal effects in sub-micron InP DHBTs", Compound Semiconductor Integrated Circuits Symposium, 2005, pp. 65-68.
- [3] L. Giguere, F. Aniel, M. Abboun, R. Adde, M. Riet, S. Blayac, J.L. Benchimol, "Cryogenic behaviour of InP double heterojunction bipolar transistor, 4th European Workshop on Low Temperature Electronics WOLTE-4, 1999, pp. 283-290.
- [4] W.K. Chong, E.F. Chor, C.H. Heng, S.J. Chua, "(Pd, Ti, Au)-based ohmic contacts to p- and n-doped $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ ", International Symposium on Compound Semiconductors, 1997, pp. 171-174.
- [5] J.S. Yu, S.H. Kim, T.I. Kim, "PtTiPtAu and PdTiPdAu ohmic contacts to p-InGaAs", International Symposium on Compound Semiconductors, 1997, pp. 175-178.
- [6] <http://www.ioffe.spb.ru/SVA/NSM/Semicond/index.html>
- [7] B. Barbalat, "Technologie et physique de transistors bipolaires à hétérojonction Si/SiGeC auto-alignés à très hautes performances", Thèse de doctorat de l'université Paris-Sud VI, 2006.
- [8] M. Rodwell, E. Lind, Z. Griffith, S.R. Bank, A.M. Crook, U. Singiseti, M. Wistey, G. Burek, A.C. Gossard, "Frequency limit of InP-based integrated circuits, Conference Proceedings on Indium Phosphide and Related Materials, 2008, pp. 9-13.
- [9] D.E. Dawson, A.K. Gupta, M.L. Salib, "CW measurement of HBT thermal resistance, IEEE Transactions on Electron Devices, Vol. 39, No. 10, 1990, pp. 2235-2239.
- [10] W. Liu, H-F. Chau, E. Beam III, "Thermal properties and thermal instabilities of InP-based heterojunction bipolar transistors", IEEE Transactions on Electron Devices, Vol. 43, No. 3, 1996, pp. 388-395.
- [11] J. Chingwei Li, D.A. Hitko, M. Sokolich, P.M. Asbeck, "Experimental method to thermally deembed pads from R_{TH} measurements", IEEE Transactions on Electron Devices, Vol. 53, No. 10, 2006, pp. 2540-2544.
- [12] C.H. Fields, M.Y. Chen, Y. Royter, M. Sokolich, "Thermal resistance characterization of implanted subcollector InP-based HBTs", IEEE Transactions on Device and Material Reliability, Vol. 4, No. 4, 1994, pp. 704-708.
- [13] V.E. Houtsma, J. Chen, J. Frackoviak, T. Hu, R.F. Kopf, R.R. Reyes, A. Tate, Y. Yang, N.G. Weimann, Y.K. Chen, "Self-heating on submicrometer InP-InGaAs DHBTs", IEEE Electron Device Letters, Vol. 25, No. 6, 2004, pp. 357-359.

- [14] Y. Wei, S. Lee, K. Sundarajan, M. Dahlström, M. Urteaga, M. Rodwell, "W-band InP/InGaAs/InP DHBT MMIC power amplifiers", Proc. MTT Symposium, 2002, pp. 917-920.
- [15] X. Zhu, J. Wang, D. Pavlidis, "First demonstration of low-power monolithic transimpedance amplifier using InP/GaAsSb/InP DHBTs", IEEE MTT-S International Microwave Symposium, 2005, pp. 101-103.
- [16] D.J. Walkey, D. Celo, T.J. Smy, R.K. SurrIDGE, "A thermal design methodology for multifinger bipolar transistor structures", IEEE Transactions on Electron Devices, Vol. 49, No. 8, 2002, pp. 1375-1383.
- [17] W. Fawcett, G. Hill, "Temperature dependence of the velocity/field characteristic of electrons in InP", Electronics Letters, Vol. 11, No. 4, 1975, pp. 80-81.

Conclusion générale

Ce travail de thèse a traité de l'optimisation des performances du transistor bipolaire à hétérojonction InP/InGaAs submicronique.

Nous avons tout d'abord développé un modèle analytique adapté à la géométrie hexagonale et à la technologie de nos TBH. Ce modèle a permis d'identifier les principaux éléments du modèle petit signal à prendre en compte dans le calcul des performances fréquentielles et notamment de mettre en évidence la contribution des capacités parasites aux calculs des performances. Ce modèle a pu être validé par une confrontation aux résultats des mesures de paramètres S. La simulation de l'évolution des différents paramètres géométriques de nos TBH à l'aide de ce modèle, associée aux résultats issus des mesures ont permis de déterminer la géométrie permettant d'obtenir à la fois un f_T et un f_{max} élevés. Les dimensions optimales retenues pour une épaisseur de collecteur de 130 nm sont : une largeur du contact de base de 0,7 μm , une longueur d'émetteur allant de 5 à 10 μm , une largeur du contact de base de 0,3 μm . En ce qui concerne la connexion de la base, nous avons choisi une topologie à plot de base plutôt qu'à pont de base afin de maximiser le rendement de fabrication du composant. Ces TBH possèdent des fréquences de coupure f_T et f_{max} comprises dans la gamme 250-300 GHz ainsi qu'une tension de claquage de l'ordre de 5 V. Leur rendement de fabrication est proche de 100 %. Ainsi, ils ont permis de réaliser des circuits pour les transmissions à 100 Gbit/s (voir l'annexe).

Ensuite, nous nous sommes intéressés à l'optimisation de la structure de couche de la transition base-collecteur pour repousser la densité de courant au seuil d'effet Kirk et réduire le temps de transit base-collecteur. En effet, il est apparu que le temps de transit base-collecteur constituait la principale limitation aux performances fréquentielles de nos TBH. Parmi les différentes structures de couches avec plan de dopage et/ou quaternaires qui ont été étudiées, la transition base-collecteur la plus intéressante comprend 3 quaternaires associés à un plan de dopage. Nous avons aussi montré qu'une structure de couches base-collecteur GaAsSb/InP constituait une alternative intéressante pour minimiser le temps de transit base-collecteur de nos TBH.

Enfin, comme les TBH submicroniques fonctionnent à des densités de courant très élevées et sont sujets à l'auto-échauffement, nous nous sommes intéressés à la réduction de ce phénomène car celui-ci dégrade les performances fréquentielles ainsi que la fiabilité de nos composants. L'épaisseur de sous-collecteur en InGaAs a été réduite, ce qui a conduit à une diminution de la résistance thermique de nos TBH de près de 30 %. Cette amélioration a permis d'augmenter leur tenue en vieillissement ainsi que leur zone limite de fonctionnement.

Ce travail ouvre la voie à un ensemble de perspectives pour l'amélioration des performances fréquentielles et de la fiabilité de nos TBH 0,7 μm .

Les fréquences de coupure pourront être augmentées davantage :

- en réduisant le temps de transit base-collecteur

Pour cela il faudra améliorer le transport dans le collecteur. L'amélioration de la transition graduelle pour lisser davantage la discontinuité d'interface base-collecteur avec l'introduction par exemple d'une couche de quaternaire supplémentaire, d'énergie de bande interdite intermédiaire entre celle de l'espaceur et du premier quaternaire semble être une solution intéressante. Par ailleurs, la réalisation de TBH GaAsSb/InP dont l'hétérojonction de "Type-II" favorise un transport balistique dans le collecteur constitue un axe d'optimisation qui mérite d'être exploré davantage.

- en réduisant la résistance d'émetteur

La résistivité de contact d'émetteur, dont la contribution à la résistance totale d'émetteur est prépondérante peut encore être minimisée. Pour cela, la principale solution envisagée est l'introduction d'une couche de contact graduelle tendant vers l'InAs, d'énergie de bande interdite plus faible que l'InGaAs.

Aussi, afin d'améliorer la précision des mesures RF et l'extraction des performances de nos TBH, nous envisageons une amélioration des dessins et des dimensions des plots de connexion et des motifs d'épluchage des paramètres S (circuits ouverts et court circuits), afin qu'ils soient mieux adaptés à nos TBH de très faibles dimensions.

Pour ce qui est de l'amélioration de la fiabilité des TBH, il sera nécessaire d'introduire un ledge et un espaceur pour limiter les recombinaisons de surface. Il faudra par ailleurs veiller à minimiser l'auto-échauffement du TBH en facilitant davantage l'évacuation de la chaleur, notamment en épaississant les interconnexions par exemple ou en utilisant des passivants de conductivité thermique plus élevé.

Enfin, il se trouve que notre procédé technologique actuel, par gravure humide a désormais atteint ses limites. La future génération de composant (aux fréquences de coupure approchant les 0,5 THz) devra posséder une largeur d'émetteur inférieure à 0,5 μm . Pour cela, il sera indispensable de développer une technologie à gravure sèche avec des contacts d'émetteur en Tungstène. Aussi, afin d'assurer un rendement de fabrication élevé et une bonne reproductibilité à ce composant, il faudra passer à une lithographie avec photo-répéteur.

Annexe

TBH 0,7 μm et circuits pour transmissions à 100 Gbit/s et plus

Ce travail de thèse a permis de valider une filière de TBH à 0,7 μm de largeur d'émetteur (figure 1). Ces TBH possèdent un gain statique supérieur à 20, une tension de claquage de l'ordre de 5 V ainsi que des fréquences de coupure f_T et f_{max} , dans la gamme des 250-300 GHz. Ces performances sont suffisamment élevées pour permettre la réalisation de circuits ultra-rapides.

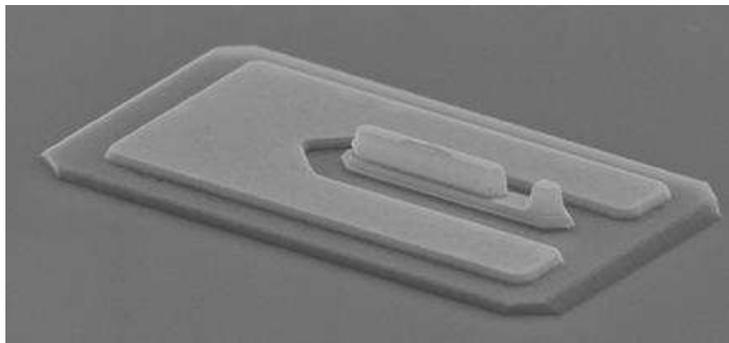


Figure 1 : TBH 0,7x5 μm^2

Un circuit de décision 50 Gbit/s et un sélecteur 100 Gbit/s (figure 2), contenant une trentaine de transistors de 0,7 μm de largeur d'émetteur et de longueurs d'émetteur comprises entre 5 et 10 μm ont été réalisés. Grâce à un rendement de fabrication des TBH proche de 100 %, ces circuits possèdent un rendement fonctionnel tout à fait satisfaisant, variant de 40 à 80 %.

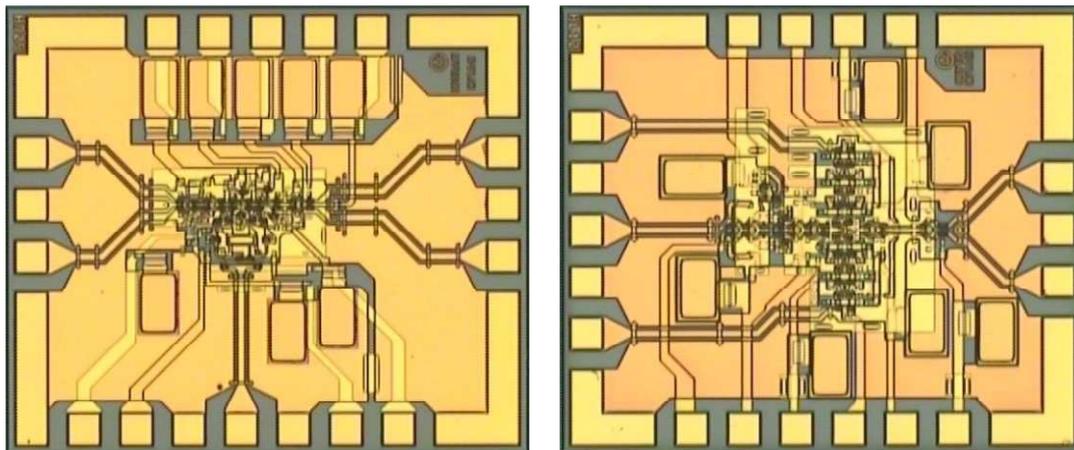


Figure 2 : Circuit de décision (à gauche) et sélecteur (à droite)

Les diagrammes de l'œil de ces circuits (figure 3), soumis à un signal d'entrée de 50 Gbit/s, ont été mesurés sur plaque :

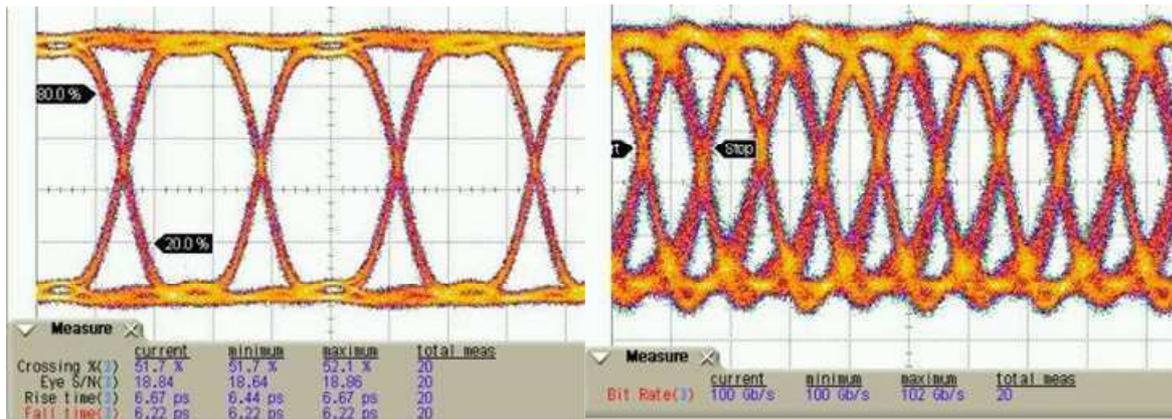


Figure 3: Diagramme de l'œil du circuit de décision (à gauche) et du sélecteur (à droite)

▪ Circuit de décision 50 Gbit/s

La marge de phase de ce circuit est de 10 ps (180°) à 50 Gbit/s et supérieur à 15 ps (230°) à 43 Gbit/s. Les temps de montée et de descente sont inférieurs à 6,5 ps. La gigue RMS est inférieure à 300 fs. Les performances élevées de ce circuit rendent possibles des démonstrations de transmission à 100 Gbit/s. C'est ainsi qu'un tel circuit a été associé à une photodiode par le "Heinrich-Hertz-Institut" et indépendamment par Bell Labs New Jersey. La fonctionnalité de l'ensemble en tant que circuit de démultiplexage d'un signal à 100 Gbit/s a été démontrée.

▪ Sélecteur 100 Gbit/s

Avec ce circuit, la tension de sortie est de 500 mV à 100 Gbit/s avec des temps de montée et de descente inférieurs à 6 ps et 5 ps, respectivement. La gigue RMS est inférieure à 600 fs. L'ouverture de l'œil est de 54% et 66 % respectivement en vertical et horizontal. Le sélecteur est au cœur d'un circuit de commande sélecteur-"driver d'EML", qui devrait prochainement être assemblé et testé dans un système de transmission à 100 Gbit/s (projet IST-GIBON).

Finalement, les temps de montée et de descente très rapides ainsi que la faible gigue de ces deux circuits mettent en évidence leur potentialité pour des fonctionnements à des fréquences d'horloge supérieures à 50 GHz. De plus, grâce à leur bonne tenue en tension, la fabrication de circuits de commande de modulateur opto-électroniques à plus de 100 Gbit/s est possible. Ces circuits sont réalisés dans le cadre des projets européens IST-GIBON ("Opto-electronic integration for 100 Gigabit Ethernet Optical Networks") et CELTIC-100GET ("100 Gbit Ethernet Technologies").

Liste des publications

- [1] V. Nodjiadjim, M. Riet, P. Berdager, J.L. Gentner, O. Drisse, E. Derouin, A. Scavenec, J. Godin, "TBH InP/GaInAs submicronique à géométrie hexagonale", 11^{èmes} Journées Nano-Microélectronique et Optoélectronique, 2006, pp. 279-280.
- [2] V. Nodjiadjim, M. Riet, P. Berdager, J.L. Gentner, O. Drisse, E. Derouin, A. Scavenec, J. Godin, "Réduction de l'auto-échauffement du TBH InP/InGaAs 0,7 μm ", 15^{èmes} Journées Nationales Microondes, 2007.
- [3] V. Nodjiadjim, M. Riet, P. Berdager, O. Drisse, E. Derouin, J.L. Gentner, A. Scavenec, J. Godin, "Performances and self-heating reduction of submicron InP/InGaAs/InP heterojunction bipolar transistors", 31th Workshop on Compound Semiconductor Devices and Integrated Circuits, WOCSDICE, 2007, pp. 165-167.
- [4] V. Nodjiadjim, M. Riet, A. Scavenec, P. Berdager, J.L. Gentner, J. Godin P. Bove, M. Lijadi, "Comparative collector design in InGaAs and GaAsSb based InP DHBTs", 20th International Conference on Indium Phosphide and Related Materials, IPRM, 2008.
- [5] V. Nodjiadjim, M. Riet, A. Scavenec, P. Berdager, O. Drisse, E. Derouin, J. Godin, P. Bove, M. Lijadi, "InP/GaAsSb/InP multifinger DHBTs for power applications", 20th International Conference on Indium Phosphide and Related Materials, IPRM, 2008.
- [6] J. Godin, V. Nodjiadjim, M. Riet, P. Berdager, O. Drisse, E. Derouin, A. Konczykowska, J. Moulu, J.-Y. Dupuy, "Submicron InP DHBT technology for high-speed high-swing mixed signal ICs", Compound Semiconductor Integrated Circuits Symposium, CSICS, 2008.
- [7] T. K. Johansen, V. Krozer, V. Nodjiadjim, A. Konczykowska, J.-Y. Dupuy, "Improved Extrinsic Base Resistance Extraction for InP DHBT Devices", German Microwave Conference, 2008, pp. 491-494.

**Transistor bipolaire à double hétérojonction submicronique InP/InGaAs
pour circuits numériques ou mixtes ultra-rapides**

Résumé : Cette thèse présente l'optimisation des performances du transistor bipolaire à double hétérojonction (TBDH) InP/InGaAs aux dimensions submicroniques. Tout d'abord nous présenterons le développement d'un modèle analytique tenant compte des spécificités du dessin et de la technologie de ce composant. Ce modèle, qui sera confronté aux résultats de mesures de paramètre S, servira à déterminer les dimensions optimales permettant d'atteindre des fréquences de coupure élevées et de mettre en évidence les principaux axes d'optimisation des performances. Puis nous étudierons plusieurs structures de couche pour la transition base-collecteur visant à améliorer les propriétés de transport du TBH et repousser la densité de courant au seuil d'effet Kirk en vue d'augmenter les performances fréquentielles maximales du composant.

Enfin, étant donné que les TBH fonctionnent à des densités de courant pouvant dépasser 800 kA/cm², ceux-ci sont sujets à un auto-échauffement qui contribue à la dégradation de leurs performances fréquentielles et à un vieillissement prématuré. Nous nous intéresserons donc à l'influence de la température sur les performances et présenterons les solutions apportées pour réduire l'auto-échauffement et améliorer la fiabilité des TBH.

Ce travail a permis de valider une filière de TBH possédant des fréquences de coupure f_T et f_{max} comprises dans la gamme 250-300 GHz ainsi qu'une tension de claquage de l'ordre de 5 V. Ainsi, ces composants ont pu être utilisés pour la réalisation de circuits destinés aux transmissions à 100 Gbit/s.

Mots clés : Transistor Bipolaire à Double Hétérojonction, TBH, TBDH, InGaAs, InP, submicronique, modèle petit signal, temps de transit, auto-échauffement

**InP/ InGaAs double heterojunction bipolar transistor
for high-speed digital and mixed-signal circuits**

Abstract : This thesis is about the performance optimization of InP/InGaAs Double Heterojunction Bipolar Transistors (DHBT) with sub-micrometer dimensions. The development of an analytical model taking into account the specific features of the device in terms of geometry and process is first reported. This model, backed by results from S parameters measurements, is used to define a device geometry leading to high cut-off frequencies; it also helps identifying the main directions for further performance improvement.

Several epi-layer structures for the base-collector junction are then investigated, aiming at improving the HBT transport properties and at pushing toward higher current densities the onset of Kirk effect.

Since HBTs are operating at current densities as high as 800 kA/cm² and beyond, they are sensitive to self-heating; this feature results in reduced frequency performance and faster characteristics degradation. This is why the impact of temperature on transistor performance is analyzed and ways to limit HBTs self-heating phenomena and to improve their reliability are indicated.

This work allowed the validation of an HBT process characterized by cut-off frequencies in the 250-300 GHz range for both f_T and f_{max} , together with a breakdown voltage of about 5 V. Such HBTs have been used in the fabrication of ICs for 100 Gbit/s transmission applications.

Keywords : Double Heterojunction Bipolar Transistor, DHBT, HBT, sub-micrometer, small signal model, transit time, self-heating