

N° d'ordre : **40618**

THESE

Présentée à

L'UNIVERSITE DES SCIENCES ET TECHNOLOGIES DE LILLE

Pour obtenir le grade de

DOCTEUR DE L'UNIVERSITE

Spécialité : MICRO ET NANO TECHNOLOGIE, ACOUSTIQUE et
TELECOMMUNICATION

par

Albert M. D. NOUDEVIIWA

**Etude et optimisation de dispositifs à base de matériaux faible gap pour
applications hautes fréquences et ultra faible consommation**

Soutenue devant la commission d'examen le 19 octobre 2011.

Membres du jury :

Paul-Alain ROLLAND	Président
François DANNEVILLE	Directeur de thèse
Yannick ROELEN	Co-encadrant de thèse
Paul CROZAT	Rapporteur
Laurent ESCOTTE	Rapporteur
Hassan MAHER	Examineur
Jean-Luc ROUX	Invité

A toi, Véronique OGUÉ, qui dès le commencement accorda à ma fragile vie une importance telle que tu mis la tienne dans la balance, je te dédie ce travail que tu ne liras pas car partie trop tôt. Sois en paix !

Je t'aime maman...

Remerciements

A l'heure où les projecteurs vont s'éteindre et le rideau se refermer sur cette sublime expérience que furent ces 4 années passées à l'Institut d'Electronique, de Microélectronique et de Nanotechnologie (IEMN), je veux adresser toute ma gratitude à chacune des personnes qui ont contribué de près ou de loin à l'accomplissement de ce travail de thèse.

Je tiens à remercier Monsieur Alain Cappy ancien directeur de l'IEMN, professeurs de l'université de Lille 1 et Monsieur Lionel Buchaillot son successeur, Directeur de recherche au CNRS, pour m'avoir accueilli et permis de réaliser mes travaux de recherche.

A Monsieur François Danneville, professeur de l'université de Lille 1 et responsable du groupe ANODE, je voudrais dire merci pour un certain nombre de raisons que je ne pourrais toutes citer alors je me limite à celles-ci : pour avoir dirigé cette thèse, pour son sens de la valorisation du moindre progrès qui rend meilleur et pour le soutien sans faille qu'il m'a apporté aux heures sombres.

A Monsieur Yannick Roelens, maître de conférence à l'université de Lille 1, je dis merci pour avoir co-encadré cette thèse, pour son sens de la responsabilisation dans la pratique et son désir de perfection dans l'expression et la rédaction qui ont permis de faire de ce travail ce qu'il est.

Je remercie Monsieur Paul Crozat, professeur de l'université de Paris 11 et Monsieur Laurent Escotte, professeur de l'université de Toulouse 3 pour avoir accepté d'être rapporteurs de cette thèse.

Je remercie Monsieur Paul-Alain Rolland professeur de l'université de Lille 1, Monsieur Hassan Maher Ingénieur R&D au sein de la société OMMIC et Monsieur Jean-Luc Roux ingénieur R&D au CNES pour avoir accepté de participer au jury de cette thèse.

Je remercie Monsieur Gilles Dambrine, actuel directeur Adjoint de l'IEMN et ancien responsable du groupe ANODE, professeur à l'université de Lille 1, pour m'avoir accueilli au sein de son équipe et surtout pour ses conseils avisés en caractérisation de dispositifs.

Je remercie tous les membres permanents du groupe ANODE et de l'équipe CARBONE : Monsieur Henri Happy et Monsieur Sylvain Bollaert, professeurs de l'université de Lille 1 ; Monsieur Nicolas Wichmann et Madame Emmanuelle Pichonat, maîtres de conférences à l'université de Lille 1, Monsieur Mohamed Zaknoute chargé de recherche au CNRS.

Je remercie les doctorants, postdocs (anciens et nouveaux) et ingénieurs avec lesquels j'ai eu une relation très chaleureuse en particulier Nicolas Waldhoff (ta pureté de cœur, ta franchise et ta qualité relationnelle font de toi un homme exceptionnel, ne change pas), Aurélien Olivier (d'abord pour les composants que tu as réalisés et qui ont permis l'étude menée dans ma thèse mais aussi et surtout pour ton amitié !), Estelle, Cyril, Nan M., Tao, Raph, Bea (ma collègue de bureau en 2007-2008), Mostafa E., Lauriane N., Laurent, Arame, Jiongjiong, Julien, Romain, Zhenkun, Alexandre, François, Yannick D., Rezki, Paul S., Charles S., Augustin P., Jinshan, David, Frédérick, Yoann T., Philippe A., Abdel, Etienne H. et tous les autres que je ne nommerai pas mais dont la marque est tout aussi grande dans mon cœur.

Le terme merci est bien faible pour exprimer ma gratitude à mon ancien binôme et ami Sostène N. pour son soutien avant et pendant la thèse et son amitié inoubliable.

Je remercie le personnel de la centrale de caractérisation de l'IEMN Sylvie L. pour m'avoir formé aux mesures et surtout pour m'avoir offert son amitié et ouvert sa maison, Vanessa A., Yann, Etienne, Gracia, Elisabeth, Pascal D. et Damien D. (Responsable de la centrale de caractérisation).

A vous mes amis de la pause divertissement du bureau 233 : Eléonore M., Arnaud S., Tristan F., Pierre H., Adrien A., Gilles S. je dis merci pour ces moments d'évasion que nous avons partagés.

Tout le personnel de la direction de l'IEMN, de la DAO, du service Informatique, de l'accueil, des secrétariats d'équipes, D.Vandermoere, J-F. Demeyer et tous les travailleurs de l'ombre, votre collaboration et votre disponibilité ont agrémente mon passage à l'IEMN soyez en remerciés.

Tous les anciens doctorants du labo qui y sont en poste, je vous remercie de m'avoir fait partager votre expérience qui m'a beaucoup grandi.

Constance, Carine, Sophie et Paul pour votre présence et votre affection depuis mon entrée dans vos vies, trouvez en ce travail une expression de mon merci.

A toute ma famille merci pour cet amour sans mesure que vous me portez qui a toujours soutenu ma « positive attitude ».

A vous mes amis dispersés ici et ailleurs dans le monde, vous qui avez toujours été le miroir reflétant l'image de moi qui me pousse en avant, j'envoie ce merci.

Enfin je souhaite dire merci à Léon François et Véronique, mes parents dont les yeux n'ont pas pu voir ce que deviendrait leur réalisation (Moi).

INTRODUCTION GENERALE	5
1. DISPOSITIFS A BASE DE MATERIAUX FAIBLES GAPS	8
1.1. MOTIVATIONS.....	8
1.2.1. Pourquoi utiliser de faibles V_{ds} ?.....	8
1.2.2. Quelle est l'utilité des matériaux faibles gaps?	8
1.2.3. Les basses températures	9
1.2. LES HEMTS	10
1.2.1. Généralités.....	10
1.2.2. Les plages de fonctionnement	14
1.2.3. Discussion qualitative des régimes de transport dérive diffusion et balistique	18
1.3. METHODES DE CARACTERISATION DES DISPOSITIFS.....	20
1.3.1. La technique de mesure cryogénique	20
1.3.2. La caractérisation des dispositifs en DC et en RF	23
1.3.3. La caractérisation des dispositifs en bruit	29
1.4. ETAT DE L'ART DES HEMTS A BASE DE MATERIAUX FAIBLES GAPS EN 2011.....	34
1.4.1. Transconductance	36
1.4.2. Les fréquences de coupure f_T et f_{max}	36
1.4.3. Le bruit.....	40
1.5. LES APPLICATIONS	41
1.6. CONCLUSION	44
2. ETUDE CRYOGENIQUE DE DISPOSITIFS.....	46
2.1. INTRODUCTION	46
2.2. CARACTERISATION DC ET RF A 300K.....	46
2.2.1. HEMT antimoine dopé Si (Sb-HEMT_Si).....	46
La caractéristique Schottky	48
Les caractéristiques courant-tension du transistor	48
Les caractéristiques RF du Sb-HEMT_Si.....	49
2.2.2. HEMT antimoine dopé Te.....	51
La caractéristique Schottky	52
Les caractéristiques courant-tension du Sb-HEMT_Te1	53
Les caractéristiques RF du Sb-HEMT_Te1	53
La caractéristique Schottky Sb-HEMT_Te2.....	55
Les caractéristiques courant-tension du Sb-HEMT_Te2	56
Les caractéristiques RF des composants Sb-HEMT_Te2	56
2.2.3. HEMT D01MH	57
La caractéristique Schottky	58
Les caractéristiques courant-tension du composant D01MH.....	58
Les caractéristiques RF comparées des composants Sb-HEMT_Si et D01MH	59
2.2.4. HEMT D007IH	60
La caractéristique Schottky	60
Les caractéristiques courant-tension du transistor de la filière D007IH	61
Les caractéristiques RF du HEMT de la filière D007IH.....	62
2.2.5. Conclusion.....	64
2.3. AMELIORATIONS AMENEES AVEC LA CRYOGENIE	64
2.3.1. HEMT antimoine dopé Si à 77K.....	64
La caractéristique Schottky à 77K.....	64
Les caractéristiques courant-tension du Sb-HEMT_Si à 300K et 77K.....	65
Les caractéristiques RF comparées du Sb-HEMT_Si à 300K et 77K.....	66
Schéma équivalent du Sb-HEMT_Si.....	68
2.3.2. HEMT D01MH à 77K.....	70
La caractéristique Schottky à 77K.....	70
Les caractéristiques courant-tension du transistor D01MH à 300K et 77K.....	70
Les caractéristiques RF comparées du transistor D01MH à 300K et 77K.....	71
Schéma équivalent du HEMT D01MH.....	73
2.3.3. HEMT D007IH à 77K.....	74
La caractéristique Schottky à 77K.....	74
Les caractéristiques courant-tension du transistor D007IH à 300K et 77K	75

Les caractéristiques RF comparées du transistor D007IH à 300K et 77K	76
Schéma équivalent du HEMT D007IH.....	78
2.4. ETUDE DU BRUIT DANS LES DISPOSITIFS A 300K ET 77 K.....	79
2.4.1. La réponse en bruit du transistor Sb-HEMT_Si	79
2.4.2. La réponse en bruit du transistor Sb-HEMT_Te1 à 300K.....	81
2.4.3. Amélioration du bruit du transistor Sb-HEMT_Si à 77K.....	84
2.4.4. Les paramètres de bruit du HEMT D01MH à 300K et 77K.....	87
2.4.5. Les paramètres de bruit du HEMT D007IH à 300K et 77K.....	89
2.4.6. Récapitulatif	91
2.5. CONCLUSION	93
3. DIMENSIONNEMENT DE LNA EN BANDE KA.....	95
3.1. INTRODUCTION	95
3.2. ETAT DE L'ART	96
3.3. PROCEDURE DE DIMENSIONNEMENT	98
3.4. DIMENSIONNEMENT DE LNA BANDE KA A 300K A 700mV	101
3.4.1. Développement 2x50µm	101
3.4.2. Développement 4x15µm	102
3.4.3. Conclusion.....	104
3.5. DIMENSIONNEMENT DE LNA BANDE KA BAS VDS A 300K.....	104
3.5.1. Développement 2x50µm	104
3.5.2. Développement 4x15µm	106
3.5.3. Conclusion.....	107
3.6. COMPARAISON AVEC L'ETAT DE L'ART A 300K.....	107
3.7. ETUDE EN TEMPERATURE DES PASSIFS	108
3.8. DIMENSIONNEMENT DE LNA CRYOGENIQUE BANDE KA A 700mV	109
3.8.1. Développement 2x50µm	109
3.8.2. Développement 4x15µm	111
3.8.3. Conclusion.....	112
3.9. DIMENSIONNEMENT DE LNA CRYOGENIQUE BANDE KA A 100mV	113
3.9.1. Développement 2x50µm	113
3.9.2. Développement 4x15µm	114
3.9.3. Conclusion.....	116
3.10. CONCLUSION	116
CONCLUSION ET PERSPECTIVES	119
ANNEXE 1. EXTRACTION SCHEMA EQUIVALENT PETIT SIGNAL D'UN FET	123
REFERENCES BIBLIOGRAPHIQUES	127
LISTE DES PUBLICATIONS.....	146

Introduction Générale

Emmanuel Kant disait « Le genre humain a toujours été en progrès et continuera toujours de l'être à l'avenir : ce qui ouvre une perspective à perte de vue dans le temps. ». Ce progrès du genre humain, aujourd'hui, est soutenu par celui de l'électronique qui a pris ses quartiers dans la quasi-totalité des activités humaines de notre ère. Cette dissémination quasi imperceptible de l'électronique dans le quotidien de l'humanité n'a été possible qu'avec le concours de différentes applications mises au point dans des domaines allant du spatial au grand public en passant par le médical. L'ensemble de ces applications couvre un spectre de fréquences très large, allant des basses fréquences aux fréquences millimétriques et qui ne cesse de s'étendre au fur et à mesure que de nouveaux besoins naissent. Le maintien du progrès électronique est fondé sur le potentiel d'optimisation des éléments électroniques dont le plus important est le transistor. En effet l'évolution des performances des transistors a souvent conduit à l'amélioration des applications électroniques et favorisé l'éclosion de nouvelles.

En termes de performances de transistors, un des paramètres prépondérant est la fréquence de travail dont l'amélioration passe par la miniaturisation des dispositifs. Cette miniaturisation est régie depuis quelques décades par la loi dite de Moore. On peut aujourd'hui atteindre, grâce à cette miniaturisation des dispositifs, des densités d'éléments électroniques par unité de surface, sans cesse croissante ce qui favorise le développement d'applications de plus en plus complexes et multifonctionnelles. Dans le même temps, on atteint aujourd'hui, les limites d'énergie produite par effet Joule pouvant être dissipée par unité de surface. Ceci amène à se poser la question du progrès non plus seulement en termes de performances électriques et fréquentielles mais aussi en termes de chaleur émise par les dispositifs pendant leur fonctionnement.

C'est dans ce contexte que s'inscrit cette thèse qui se propose de faire une étude et une optimisation de dispositifs à base de matériaux faibles gaps dans un mode très basse consommation pour des applications hautes fréquences.

Le premier chapitre est consacré dans sa première partie à la description du fonctionnement des dispositifs que nous avons étudiés. Cette description est principalement axée sur la structure des matériaux qui composent les dispositifs et les caractéristiques courant-tension standard des transistors HEMT (High Electron Mobility Transistor). Dans la seconde partie de ce chapitre introductif, nous faisons une présentation des méthodes de mesures et de caractérisations que nous avons utilisées. Afin de positionner nos travaux dans

le contexte scientifique, nous dressons à la fin de ce premier chapitre, un état de l'art des HEMTs à base de matériaux faibles gaps.

Le second chapitre présente, dans un premier temps l'ensemble des filières de transistors que nous avons étudiées à travers leur performances statique (DC : Direct Current-courant continu) et radiofréquence (RF) à température ambiante (T_a) et à faible polarisation de drain (V_{ds}). L'étude des performances fréquentielles des dispositifs est réalisée en fonction de la puissance dissipée pour différentes polarisations de drain. Ceci nous permet d'analyser l'impact sur les performances fréquentielles de la réduction de la puissance dissipée par diminution de la tension de polarisation. Ensuite nous présentons les résultats obtenus à 77K en DC et RF. Ces résultats sont mis en parallèle avec ceux obtenus à T_a avec pour objectif d'évaluer l'amélioration que produit la descente en froid sur les performances des dispositifs. Les performances fréquentielles étant présentées en fonction de la puissance dissipée, on observe aussi l'effet de la descente en température sur la puissance dissipée dans les différents dispositifs que nous avons étudiés. Afin d'analyser les différents effets observés dans cette partie de notre étude, nous avons extrait les schémas équivalents petits signaux des transistors à température ambiante et cryogénique. Et pour terminer nous présentons les performances en bruit des dispositifs à 30 GHz ainsi que l'amélioration liée à la descente en température de ces transistors.

En s'appuyant sur les modèles qui ont été présentés dans le chapitre 2, nous avons entrepris dans le dernier chapitre une étude du dimensionnements de différents amplificateurs faible bruit (LNA) en bande Ka à faible et forte tension de polarisation V_{ds} . Ces circuits sont conçus autour de transistors de la filière métamorphique, D007IH ($L_g=70\text{nm}$), de la société OMMIC. Deux développements de grille de cette filière sont utilisés dans notre étude afin d'observer l'impact du développement de grille sur les performances des LNAs dans ces différents régimes de fonctionnement du transistor. Les dimensionnements sont réalisés pour un fonctionnement à température ambiante (300K) et pour un fonctionnement à température cryogénique (77K). Cette étude est réalisée aussi dans le but d'évaluer les potentialités d'une électronique très basse consommation ($<10\text{mW/mm}$) et cryogénique.

1.Dispositifs à base de matériaux faibles gaps

1.1.Motivations

1.2.1.Pourquoi utiliser de faibles V_{ds} ?

L'avènement des technologies itinérantes s'est accompagné de l'apparition du besoin d'autonomie des appareils électroniques mobiles. Par ailleurs les progrès réalisés dans l'intégration de composants sur puce permettent d'atteindre une forte densité de composants au mm^2 . Cette forte intégration des composants est dans des proportions telles que l'on atteint aujourd'hui de très forts niveaux de chaleur, dissipés par effet Joule, émis par les systèmes électroniques. Ceci nous fait approcher les limites de dissipation thermique de la plupart des systèmes de refroidissement classiques. La puissance continue étant le produit de la tension continue (V) aux bornes du composant et du courant continu (I) qui le traverse, Il est évident que la diminution de la valeur d'un de ces deux paramètres, réduira la puissance à dissiper.

Aujourd'hui, on constate que des lois d'échelle telles que la loi de Moore commencent à être confrontées aux limites de miniaturisation des composants. Ce nouveau facteur limitant a conduit les équipes de recherche, à travers le monde, à orienter leurs travaux vers les propriétés électroniques des différents types de matériaux.

1.2.2.Quelle est l'utilité des matériaux faibles gaps?

Le cœur de l'électronique aujourd'hui est bâti sur les propriétés physiques des semiconducteurs. Au nombre desquelles, le gap ou la largeur de bande interdite occupe une place importante. En effet le gap représentant entre autre l'énergie (eV) qu'il faut fournir à l'électron pour le faire passer de la bande valence à la bande de conduction, et rendre potentiellement conducteur le matériau utilisé, plus il est faible moins l'énergie à fournir sera grande et par conséquent plus faible sera la tension de polarisation.

Par ailleurs, le tableau 1 présente d'autres paramètres des matériaux semiconducteurs [1]. Il apparaît très clairement que, plus la largeur de bande interdite est faible, plus la mobilité électronique est élevée.

	Silicium	GaAs	In _{0,53} Ga _{0,47} As	InAs	InSb
Gap d'énergie (eV)	1,12	1,43	0,75	0,356	0,175
Masse effective d'électron	0,19	0,072	0,041	0,027	0,013
Mobilité des électrons dans le matériau massif non dopé (cm²V⁻¹s⁻¹)	1500	8500	14000	30000	78000
Mobilité des électrons (cm²V⁻¹s⁻¹) pour une densité N_s=1x10¹² cm⁻²	600	4600	7800	20000	30000
Vitesse de saturation des électrons (cm s⁻¹)	1x10 ⁷	1,2x10 ⁷	8x10 ⁶	3x10 ⁷	5x10 ⁷
Libre parcours moyen des électrons (nm)	28	80	106	194	226

tableau 1. Propriétés du silicium et de quelques matériaux III-V [1]

1.2.3. Les basses températures

La nécessité de réduire la consommation des dispositifs électroniques, amène à abaisser les tensions de polarisation à des valeurs avoisinant celles de l'agitation thermique (entre deux et quatre $\frac{kT}{q}$). La superposition de l'agitation thermique et le fonctionnement à basse polarisation peut rendre quasi indissociables plusieurs phénomènes physiques (Ex : Les effets de kink et de survitesse, les modes de saturation...), les rendant ainsi indiscernables. Afin de discrétiser et de mieux observer certains phénomènes physiques, travailler à température cryogénique (77 K, 4 K...) se révèle être une solution.

Par ailleurs, l'évolution des paramètres des semiconducteurs étant liée à la température ambiante (Ta), travailler à différentes températures permet d'étudier l'impact de Ta sur les propriétés électriques des dispositifs.

En outre, les performances en bruit des dispositifs électroniques varient en fonction de Ta.

L'ensemble de ces raisons nous ont conduits à étudier les différents dispositifs (HEMTs et LNA) que nous présenterons dans la suite de ce travail à différentes températures.

1.2. Les HEMTs

1.2.1. Généralités

Le milieu du siècle dernier a vu apparaître le composant qui allait révolutionner l'électronique à l'état solide, le transistor¹. En effet le premier transistor (figure 1) a été réalisé à base de germanium, en 1947 par John Bardeen, William Shockley et Walter Brattain, chercheurs de la compagnie Bell Telephone Laboratories [3].

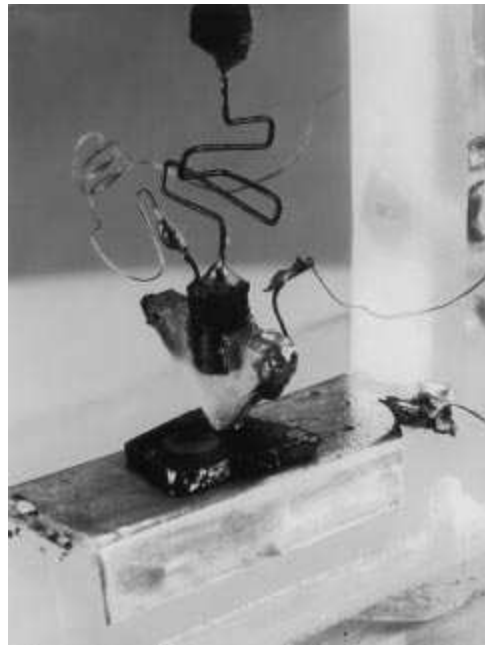


figure 1. Premier transistor 1947

Après la réalisation du premier transistor, William Shockley et son équipe proposèrent le transistor à effet de champs (TEC) en 1948. Le principe de fonctionnement fut établi entre 1926 et 1928 par Heil, Pohl et Lilienfeld. Avec la démonstration de l'effet de champ, le premier transistor à effet de champ commercial, le Technitron, fut produit en France en 1958 par la CFTH (Compagnie Française Thomson Houston). La mise au point de la technologie à jonction planaire par Texas Instrument a ouvert la voie à la réalisation de divers types de transistors tels que le MOSFET (Metal Oxyde Semiconductor Field Effect Transistor) [3], le TFT (Thin Film Transistor) [30] et le MESFET (Metal Semiconductor Field Effect Transistor) [2]. Le premier transistor de type MESFET a été réalisé en 1966 avec des matériaux III-V. Il était constitué d'une couche de matériau semi-conducteur (GaAs) dont la croissance est faite sur une couche semi-isolante. Trois contacts métalliques sont déposés sur

¹ *transfer resistor* (résistance de transfert) dénomination proposée par Bell Labs le 28 mai 1948

le matériau semiconducteur. Cette structure a connu un certain nombre d'évolution en vue d'améliorer les performances du composant pour aboutir à la structure présentée à la figure 2. Pour cette structure du MESFET, les électrons se déplacent dans le canal constitué de la couche semi-conductrice située sous la grille. L'ouverture du canal (A-d) est modulée par la polarisation sur la grille (V_{gs}) avec A l'épaisseur totale du canal et d la zone désertée du canal. La valeur de d est comprise entre d_s et d_d (voir équation1 et équation2) :

$$d_s = \left[\frac{2\epsilon}{qN_d} (\phi_b - V_{gs}) \right]^{1/2} \quad \text{Équation 1}$$

$$d_d = \left[\frac{2\epsilon}{qN_d} (\phi_b - V_{gd}) \right]^{1/2} \quad \text{Équation 2}$$

où ϕ_b est le potentiel de barrière du semi-conducteur constituant le canal et N_d est la concentration des dopants.

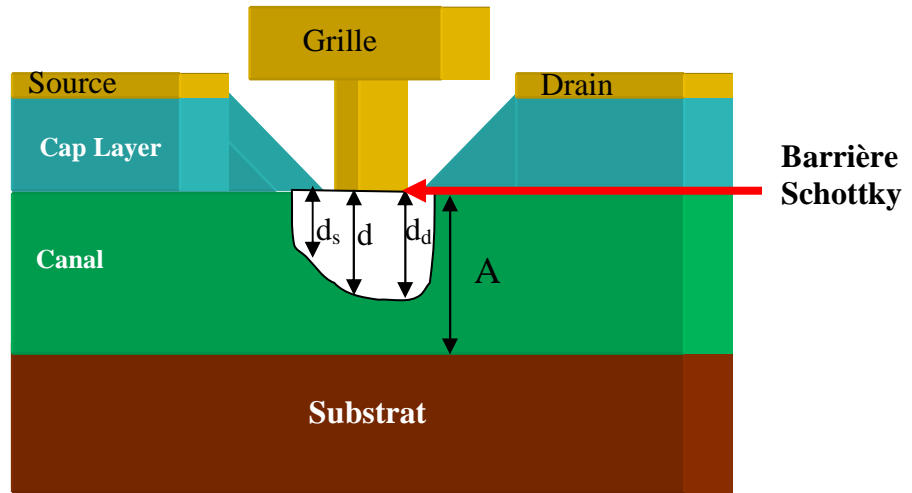


figure 2. Structure du MESFET

Dans un MESFET les électrons se déplacent dans le matériau contenant les dopants qui leur ont donnés naissance ce qui provoque des interactions porteurs donneurs. Ces interactions dégradent la mobilité des électrons.

Afin de remédier à ce problème un autre type de transistor a été mis au point à la fin des années 70 [4], dénommé HEMT² (**H**igh **E**lectron **M**obility **T**ransistor). La structure du

² Encore appelé TEGFET (Two dimensionnal electron gas field transistor), HFET (Heterostructure field effect transistor) et MODFET (Modulation doped field effect transistor)

HEMT (figure 3) est basée sur une hétérostructure comprenant un canal non dopé formé à partir d'un semi-conducteur de faible gap où se déplacent les électrons et d'une barrière constituée par un semi-conducteur de plus grand gap.

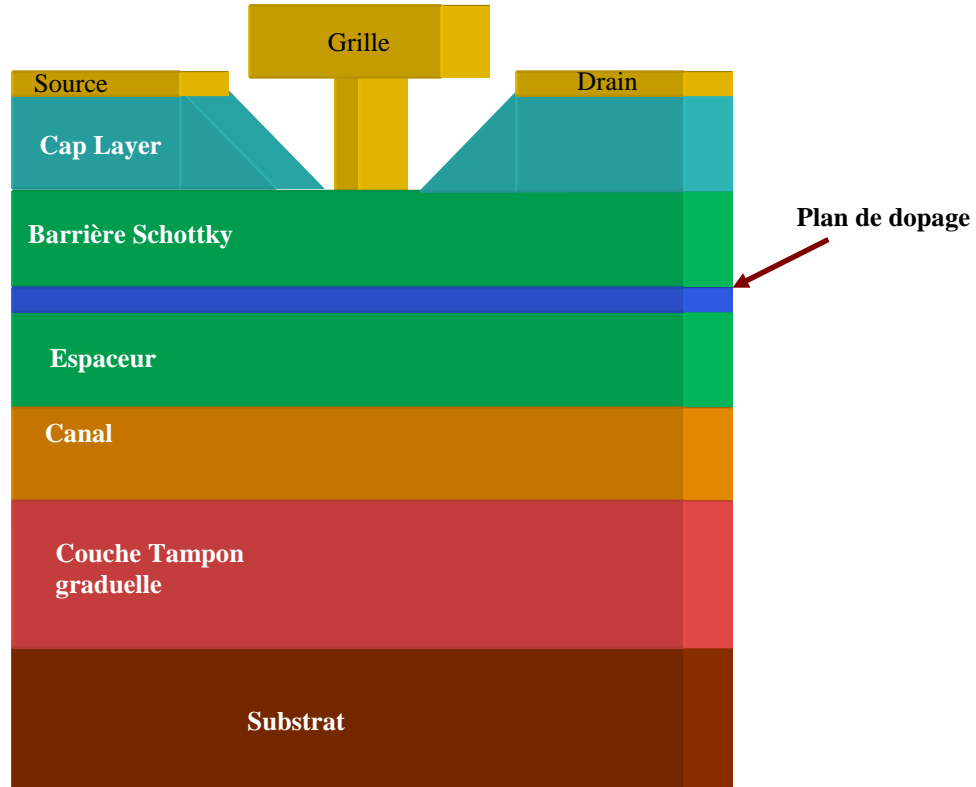


figure 3. Structure du HEMT

Le plan de dopage est réalisé dans la barrière afin de fournir les électrons qui s'accumulent dans le canal (figure 4). Dans cette structure, on peut remarquer que les atomes donneurs (impuretés ionisées) sont séparés des électrons ; ceci réduit les interactions coulombiennes et améliore la mobilité des électrons dans le canal.

Par ailleurs, le transfert de charges dans le canal se traduit dans la couche donneuse par une zone désertée qui modifie le profil de la structure de bande. Ceci entraîne la formation d'un puits de potentiel de forme triangulaire dans lequel s'accumulent des électrons à forte mobilité. Pour des puits de largeur inférieure à la longueur de Broglie ($\lambda = \frac{h}{mv}$ avec h la constante de Planck, m la masse de la particule et v sa vitesse), il apparaît des effets de quantification des niveaux d'énergie des électrons et le confinement de leur mouvement dans un plan parallèle à celui de l'hétérojonction (Gaz 2D). Ainsi la variation de la tension de Grille V_{gs} entraîne une modification de la probabilité d'occupation des niveaux du puits quantique et par là même celle de la densité surfacique d'électron n_s .

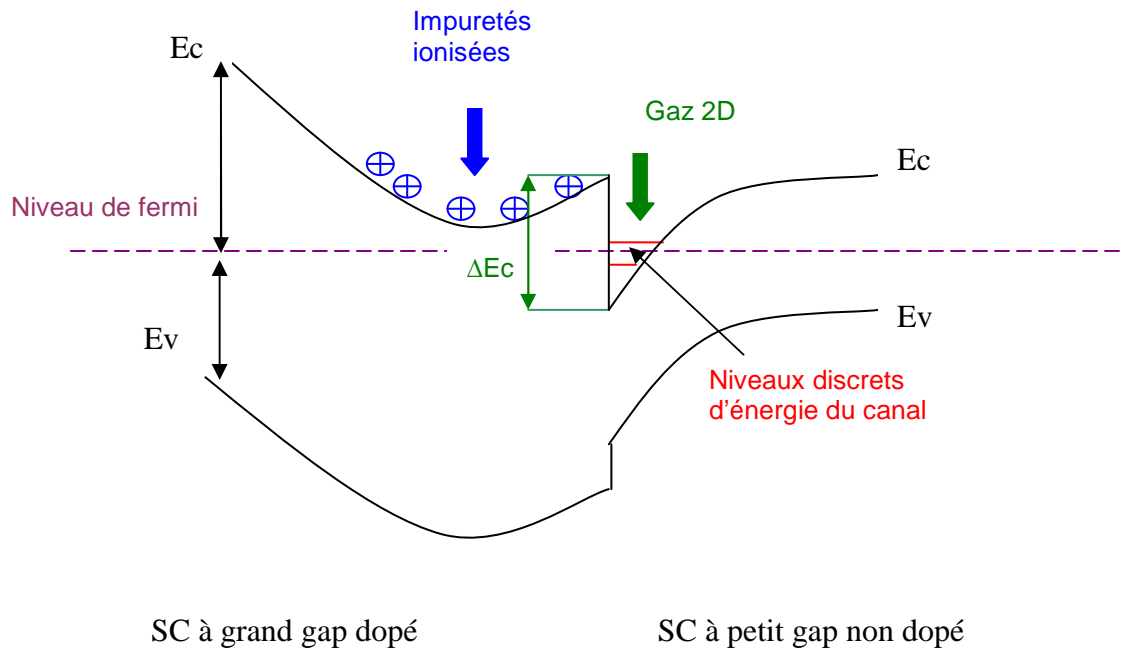


figure 4. Structure de bande d'une hétérojonction dans un HEMT

Depuis la réalisation du premier HEMT en 1978, les matériaux utilisés dans sa réalisation ont connu une certaine évolution. Tout d'abord, on est passé d'une hétérostructure GaAs/AlGaAs sur substrat GaAs à une hétérostructure InGaAs/InAlAs [96] sur substrat InP et GaAs. Depuis quelques années sont étudiées des hétérostructures InAs/AlSb [37] et des hétérostructures à base InSb [38] dans le cadre de différents programmes de recherche.

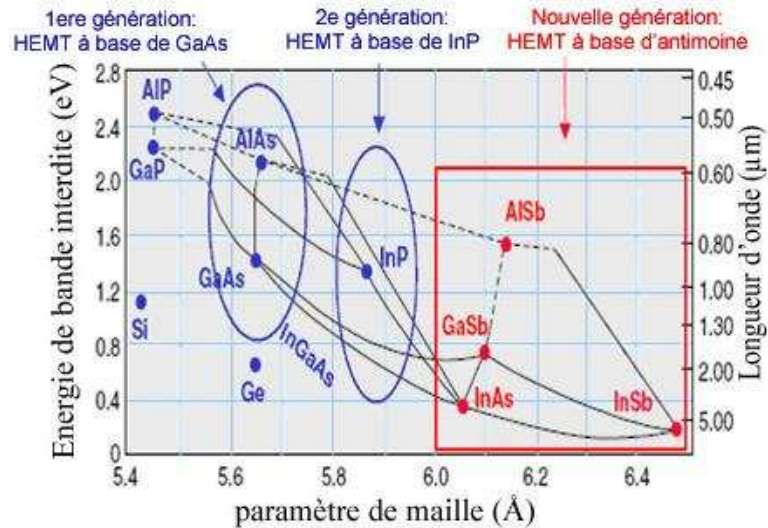


figure 5. Evolution des transistors HEMT

L'ensemble de ces évolutions (figure 5) a été principalement motivé par la nécessité de réduire la consommation des dispositifs et d'améliorer simultanément leurs performances.

fréquentielles. Comme on peut le constater, les matériaux de fabrication des HEMTs ont évolués vers des matériaux dont les mobilités sont de plus en plus élevées. Le transistor HEMT a un fonctionnement électrique similaire à celui des autres transistors à effet de champ, en ce sens qu'il présente plusieurs plages de fonctionnement dont deux importantes la plage de mobilité et la plage de saturation. Dans la partie suivante, nous nous proposons d'en faire une étude à travers l'évolution des paramètres physiques du composant.

1.2.2. Les plages de fonctionnement

Nous nous proposons dans cette partie de présenter le fonctionnement du transistor HEMT à travers sa caractéristique courant-tension ainsi que de rappeler les formules des principaux paramètres petits signaux conduisant au calcul de f_T . La caractéristique statique d'un HEMT peut être subdivisée en quatre plages de fonctionnement (figure 6). Nous nous intéresserons dans cette partie particulièrement à la plage 1 (la zone linéaire) et la plage 3 (la zone de saturation).

Le courant I_d , entre drain et source peut être approximé en régime non saturé pour un transistor à canal long (plage 1 & 2 de la figure 6) par:

$$I_d = \mu C_i \frac{W}{L_g} \left[(V_{gs} - V_t) V_{ds} - \frac{1}{2} V_{ds}^2 \right] \quad \text{Équation 3}$$

avec μ la mobilité, V_t , V_{ds} , V_{gs} , les tensions respectives de pincement du canal, entre drain et source, entre grille et source, L_g la longueur de grille, W le développement de grille et C_i la capacité entre grille et canal par unité de surface [8] .

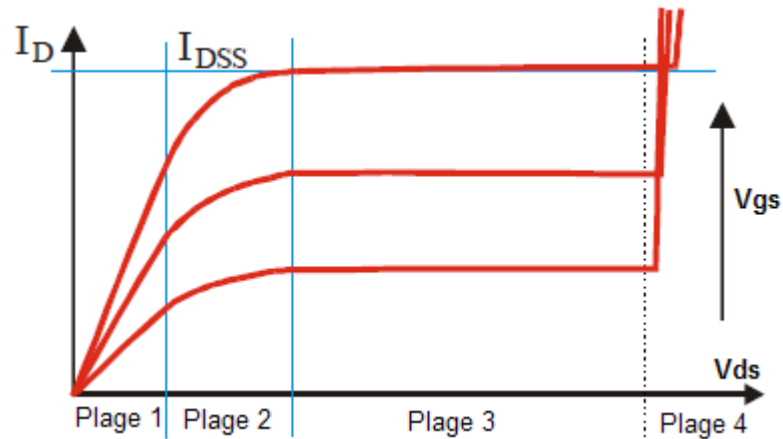


figure 6. Réseau de caractéristiques courant-tension d'un HEMT

La plage 1 : Zone linéaire

Dans cette plage du fonctionnement du transistor le courant évolue linéairement en fonction de la tension V_{ds} pour chaque point de V_{gs} .

De l'équation du courant I_d , on note que pour de faibles valeurs de V_{ds} le terme au carré peut être négligé ce qui justifie l'évolution proportionnelle du courant dans la plage 1 de la figure 6. Le calcul des principaux paramètres « petits signaux » peut être effectué au moyen des expressions suivantes :

Transconductance

$$G_m = \frac{\partial I_d}{\partial V_{gs}} = \mu C_i \frac{W}{L_g} V_{ds} \quad \text{Équation 4}$$

Conductance de sortie

$$G_d = \frac{\partial I_d}{\partial V_{ds}} = \mu C_i \frac{W}{L_g} (V_{gs} - V_t) \quad \text{Équation 5}$$

Capacités grille - source et grille - drain

Par analogie entre la capacité d'oxyde dans le MOSFET et la capacité entre grille et canal dans le HEMT, l'application du modèle de MEYER [6] permet de définir les capacités C_{gs} (entre grille et source) et C_{gd} (entre grille et drain) en fonction des tensions de polarisations.

$$C_{gs} = \frac{2}{3} C_g \left(1 - \left(\frac{V_{gs} - V_t - V_{ds}}{2(V_{gs} - V_t) - V_{ds}} \right)^2 \right) \quad \text{Équation 6}$$

$$C_{gd} = \frac{2}{3} C_g \left(1 - \left(\frac{V_{gs} - V_t}{2(V_{gs} - V_t) - V_{ds}} \right)^2 \right) \quad \text{Équation 7}$$

avec $C_g = C_i \cdot W \cdot L_g$ la capacité totale sous la grille

Notons que pour une tension V_{ds} faible (i.e. $V_{gd} \approx V_{gs}$) on a :

$$C_{gs} = C_{gd} = \frac{1}{2} C_g = \frac{1}{2} C_i \cdot W \cdot L_g.$$

La plage 2 : Le coude

Dans cette plage le courant n'évolue plus linéairement en fonction de la tension V_{ds} pour chaque point de V_{gs} . En effet les valeurs de V_{ds} devenant de plus en plus importantes le terme V_{ds}^2 n'est plus négligeable et l'on doit considérer l'équation 3.

La plage 3 : La zone de saturation

Dans la troisième plage de fonctionnement du transistor on remarque une indépendance de l'évolution du courant vis-à-vis de la différence de potentiel entre drain et source. En effet le phénomène de saturation peut subvenir sous l'action des 2 phénomènes que sont le pincement du canal et le transfert inter-vallée avec régime de survitesse.

Le pincement du canal : ce phénomène se produit lorsque pour une certaine polarisation entre drain et source on obtient $V_{gs}-V_t=V_{ds}$. En substituant V_{ds} par cette expression dans l'équation 3 on obtient :

$$I_d = \frac{1}{2} \mu C_i \frac{W}{L_g} (V_{gs} - V_t)^2 \quad \text{Équation 8}$$

Dans cette condition, la conductance G_d et la capacité C_{gd} sont théoriquement nulles tandis que la capacité $C_{gs} = \frac{2}{3} C_g$ et l'expression de la transconductance G_m devient :

$$G_m = \mu C_i \frac{W}{L_g} (V_{gs} - V_t) \quad \text{Équation 9}$$

Le transfert inter-vallées après régime de survitesse : c'est le second mécanisme susceptible de conduire à la saturation du courant. Il s'observe pour des grilles courtes ($L_g < 1 \mu m$) où il apparaît un gradient de champ électrique très fort et sous l'influence duquel le temps de transit des électrons devient de l'ordre du temps de relaxation de l'énergie. Le régime stationnaire ne pouvant s'établir, les électrons peuvent se déplacer dans un régime de survitesse. En augmentant le champ électrique, les électrons acquièrent une vitesse donc une énergie cinétique supérieure à celle qu'ils auraient pu avoir en régime stationnaire. Lorsque cette énergie atteint une valeur donnée, les électrons sont transférés dans des états d'énergie où leur masse effective est plus élevée : ils ralentissent immédiatement et s'accumulent. Le reste de leur parcours dans le canal s'effectue à vitesse « saturée » qui ne dépend plus du champ électrique. Par conséquent, le courant I_d devient indépendant de V_{ds} [7]. Toutefois le temps de transit des porteurs sous la grille décroît.

La plage 4 : La zone d'avalanche

En l'absence de limitation du courant I_d l'entrée dans cette plage de fonctionnement peut s'accompagner de la destruction du transistor. En effet, le phénomène d'avalanche, correspond au claquage de la jonction grille – drain. Il est caractérisé par la tension BVDG (Break-down Voltage Drain Gate).

Nous avons dressé un aperçu sommaire du fonctionnement du transistor. De cette étude, il ressort que l'évolution des paramètres du transistor dans chacune de ses plages de fonctionnement potentiellement utilisables dans nos applications (zone linéaire, le coude et la zone de saturation), est étroitement liée aux propriétés du matériau utilisé et aux dimensions du dispositif.

Par ailleurs si l'on s'intéresse à la fréquence de transition f_T du transistor dans les plages 1 et 2 (faible V_{ds}), elle est donnée par l'expression :

$$f_T = \frac{G_m}{2\pi(C_{gs} + C_{gd})} \propto \frac{\mu V_{ds}}{2\pi L_g^2} \quad \text{Équation 10}$$

On s'aperçoit qu'elle est proportionnelle à la mobilité des électrons dans le matériau, à la tension V_{ds} et inversement proportionnelle au carré de la longueur de la grille L_g . On en déduit d'une part que pour une longueur de grille donnée, il est possible de réduire la tension d'alimentation V_{ds} , d'atteindre les mêmes performances fréquentielles en utilisant un matériau de plus forte mobilité tout en réduisant la consommation du dispositif. D'autre part ceci laisse aussi la possibilité d'améliorer les performances fréquentielles au moyen du choix du matériau et de celui des dimensions du dispositif électronique réalisé.

En terme de choix de matériaux pour augmenter la mobilité et par là même les vitesses d'opération des dispositifs, on a montré précédemment que les matériaux III-V en particulier les filières InGaAs/InAlAs et InAs/AlSb sont de bon candidats.

Dans la partie suivante nous nous intéressons aux changements théoriques qu'induit la réduction des dimensions des dispositifs en ce qui concerne le transport électronique dans le matériau. Cette étude est menée au travers des différents modes de transport dans le matériau et leurs particularités.

1.2.3. Discussion qualitative des régimes de transport dérive diffusion et balistique

Le transport électronique dans la matière est régi par différentes lois en fonction des dimensions du matériau considéré. On peut répartir ces lois en quatre grands sous-groupes, appelés régimes. Ainsi on distingue les régimes macroscopique, diffusif, balistique et atomique (figure 7).

Le **régime macroscopique** concerne les matériaux de dimensions supérieures à la longueur de cohérence de phase (l_ϕ) qui avoisine le μm . Dans ce régime la loi d'ohm ($U=RI$) est vérifiée. Etant données les dimensions de nos composants nous ne discuterons pas ce régime dans la présente étude.

Les lois du **régime diffusif**, régissent le mouvement de l'électron dans des matériaux dont les dimensions sont comprises entre la longueur de cohérence de phase (l_ϕ) et le libre parcours moyen des électrons (l_e). Dans ce régime les électrons subissent des interactions élastique et inélastique avec le réseau cristallin (défauts, impuretés ionisées, phonons). Ce régime peut être caractérisé par le modèle semi-phénoménologique de Drude [8]. Ce modèle permet d'appliquer la loi d'ohm ($\vec{j} = \sigma \vec{E}$). La conductivité σ est donnée par l'expression :

$$\sigma = \frac{ne^2\tau}{m} \quad \text{Équation 11}$$

Avec n la densité d'électrons par unité de volume, e la charge de l'électron, τ le temps de relaxation du moment et m^* la masse effective de l'électron.

Le fonctionnement du transistor défini dans la partie précédente est basé sur l'hypothèse d'un régime diffusif.

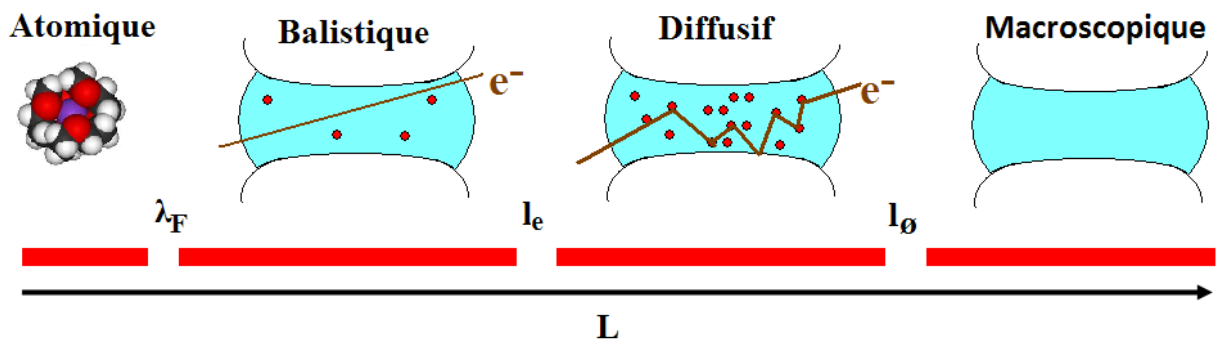


figure 7. Les régimes de transport dans la matière

Lorsque l'électron se déplace dans un matériau dont la longueur est inférieure ou égale au libre parcours moyen (l_e), son transport peut être classé dans le **régime balistique**. En

effet le libre parcours moyen des électrons est la distance moyenne entre deux interactions électron-électron ou électron-impuretés. Dans le régime balistique, contrairement au régime diffusif, les niveaux d'énergies ne forment pas un continuum d'énergie mais une succession d'état discret d'énergies. Dans ce régime, la loi d'ohm n'est pas applicable. Ainsi le calcul du nombre d'électrons est fait en fonction de chaque état discret d'énergie et de la distribution de fermi Dirac suivant l'équation suivante :

$$N(E) = D(E - E_c) f(E) \quad \text{Équation 12}$$

Le nombre d'électrons étant proportionnel à la distribution de fermi Dirac à un niveau d'énergie discret, la figure 8 permet de constater qu'entre deux températures T_1 et T_2 ($T_1 < T_2$), c'est pour la plus basse qu'on a le moins de niveaux d'énergie pour lesquels la distribution de fermi Dirac est non nulle. On en conclut qu'il faut de moins en moins d'énergie pour saturer le canal de transport électronique lorsque la température diminue.

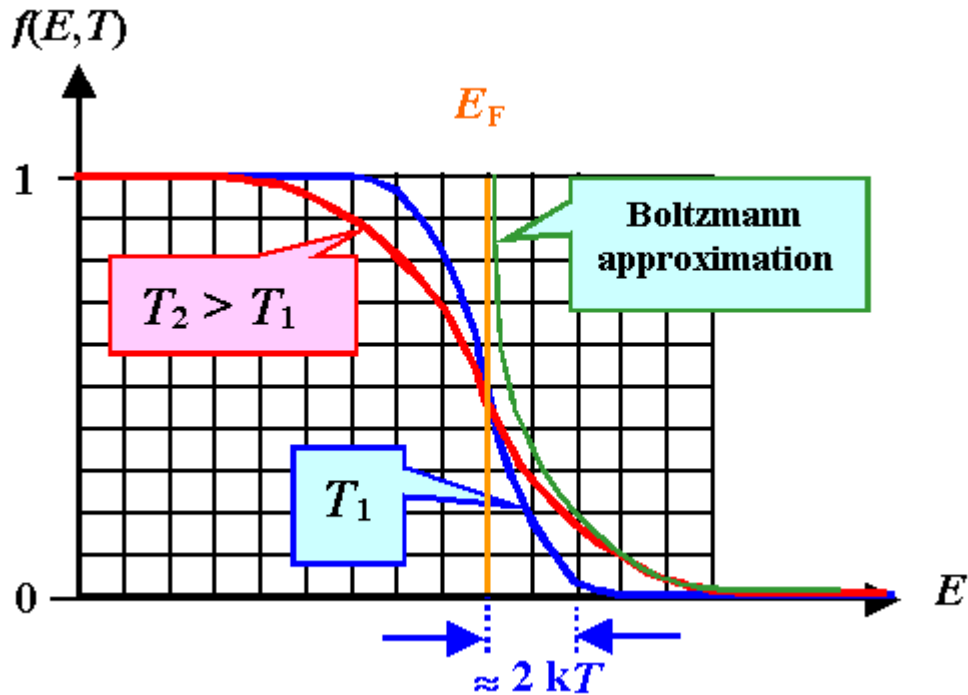


figure 8. Distribution de fermi Dirac des électrons sur des niveaux d'énergie continus en fonction de la température

En se plaçant dans le cas d'un confinement 1D (ce qui correspond à la situation d'un canal de HEMT), en supposant que les dimensions du composant sont telles que l'on est balistique et en appliquant quelques transformations au modèle de M. Lundstrom[9] on obtient :

$$I_D = \frac{2q}{h} \int_{E_c}^{\infty} \frac{W \sqrt{2m^* E}}{\pi \hbar} [f_1(E) - f_2(E)] dE \quad \text{Équation 13}$$

NB : On ne considère ici que le premier état excité de la bande de conduction

La réduction des dimensions du matériau dans lequel s'opère le transport électronique, amène à avoisiner la longueur d'onde de fermi³ (λ_F). Dans cette ordre de grandeur le **transport** électronique est qualifié d'**atomique**. La longueur d'onde de fermi étant de l'ordre du nanomètre et vu les dimensions des dispositifs étudiés dans le présent travail nous ne nous décrirons pas une analyse plus exhaustive de ce régime de transport.

1.3.Méthodes de caractérisation des dispositifs

1.3.1.La technique de mesure cryogénique

Les premières mesures de dispositifs à effet de champs [10]- [17], à température cryogénique, présentaient certaines insuffisances telles que les problèmes de répétabilité et de précision de la mesure liées aux méthodes utilisées. L'IEMN n'est pas resté en marge de cette avancée dans le domaine de la caractérisation de dispositifs refroidis. Un certain nombre de travaux [18]-[20] ont été réalisés dans ce sens. Les premières mesures cryogénique de dispositifs ont été menées en utilisant une méthode qui consistait en l'immersion du dispositif à mesurer dans de l'azote liquide (77K) ou de l'hélium liquide (4K). Les dispositifs étaient préalablement montés en boîtier BMH et reliés par l'intermédiaire de longs câbles cryogéniques hyperfréquences à l'analyseur de réseaux [21]. La figure 9 présente la station de caractérisation utilisée pour cette méthode.

³ <http://physics.ucsc.edu/~keivan/CM231/tf.pdf>

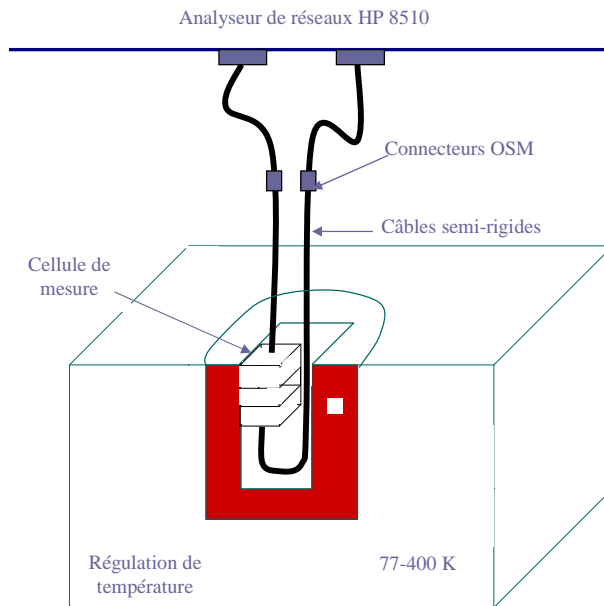


figure 9. La station de caractérisation en basse température (Méthode à immersion)

La méthode à immersion présentait plusieurs inconvénients, outre le côté fastidieux que revêtait l'encapsulation du dispositif, il fallait aussi reprendre l'opération pour le dispositif d'étalonnage. Ceci ne faisait qu'accroître les difficultés de mise en œuvre de la méthode et le risque d'imprécision de cette dernière.

Face à cet état de chose, la nécessité de développer une station de caractérisation sous pointes pour effectuer des mesures à différentes températures est vite devenue une évidence dans le domaine de la caractérisation de transistors. Cette méthode permet entre autre de caractériser des composants en basse température directement dans le plan des sondes, sans devoir retrancher les contributions des demi boîtiers, et ainsi obtenir une représentation plus précise du comportement des composants en basse température. Par ailleurs, une caractérisation systématique de plusieurs composants est désormais possible de même que l'utilisation d'un substrat de calibration sous pointes placé lui aussi à la température de mesure.

Dans le cadre de la mesure sous pointe le refroidissement du dispositif est réalisé grâce à une station Janis ST-500 Series Low Vibration⁴ réfrigérée au moyen d'azote liquide (Température basse=77K) ou d'hélium liquide (Température basse=4K). Cette station fonctionne suivant le principe décrit précédemment par J. Laskar [22][23].

⁴ www.janis.com

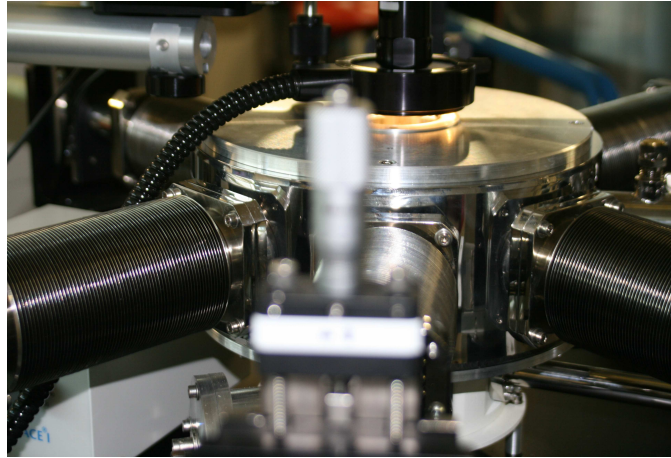


figure 10. Enceinte de refroidissement des dispositifs

L'enceinte de refroidissement (figure 10) contient principalement une tête froide sur laquelle repose le support métallique (« chuck ») qui accueille les dispositifs à mesurer, 4 pointes « statiques » et 2 pointes hyper-fréquences dont le mouvement est commandé par des bras manipulateurs. Dans l'enceinte, est créé et entretenu un vide poussé de l'ordre 10^{-8} mbar par le biais d'une pompe primaire associée à une pompe secondaire.

La réfrigération de la tête froide est assurée par un flux de liquide réfrigérant (azote ou hélium) transféré d'un bidon appelé Dewar. Le Dewar est mis sous pression en injectant de l'air comprimé anhydre (lorsque le réfrigérant est de l'azote liquide). Ceci permettant de démarrer le transfert du réfrigérant vers l'enceinte de refroidissement tout en évitant la formation de glaces qui pourraient obstruer le passage du liquide.

Des capteurs de température sont placés à différents points dans l'enceinte ; principalement au niveau de la tête froide et du chuck.

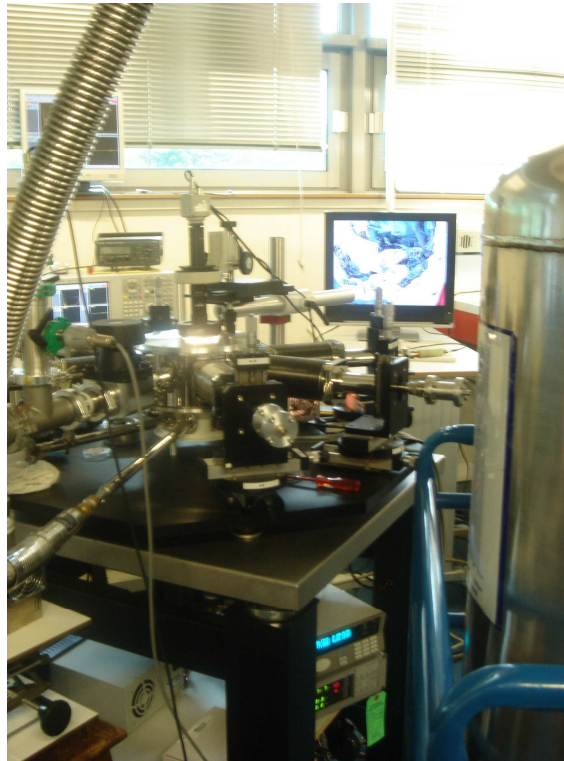


figure 11. Station de mesures cryogéniques

La station de mesures cryogéniques (figure 11) permet de tester des dispositifs à différentes températures allant de 4K à 475K. Les hautes températures et les températures intermédiaires (différentes de 77K - azote liquide et de 4K -hélium liquide), sont atteignables grâce à des résistances chauffantes.

1.3.2.La caractérisation des dispositifs en DC et en RF

Au début des années 30, la société Rohde and Schwarz lance le premier système de mesure fréquentiel : la ligne fendue est née. Plus tard, au commencement des années 50, avec l'essor de l'utilisation des paramètres S dans la synthèse et l'analyse des systèmes microondes, différents constructeurs mettront sur le marché des appareils permettant la mesure de la phase et du gain d'un signal à des fréquences micro-ondes. Toutefois ce fut encore Rohde and Schwarz qui mit sur le marché le premier mesureur de paramètres S (figure 12) en 1950.



figure 12. Zg Diagraph

A partir de ce moment, la mesure de paramètres S a connue une évolution lente et progressive jusqu'à la révolution qu'apporta Hewlett Packard (HP) en 1968, avec son analyseur de réseaux microondes HP 8540. Cet analyseur de réseau était couplé avec le premier ordinateur de la société HP (HP2116A). L'association de ces deux produits HP permit la mise en œuvre d'une technique de correction d'erreurs. En 1970, fut mis sur le marché le premier analyseur de réseau automatique avec synthèse de fréquences, le HP 8542 (figure 13). Cette sortie fut accompagnée du développement de standards d'étalonnage.

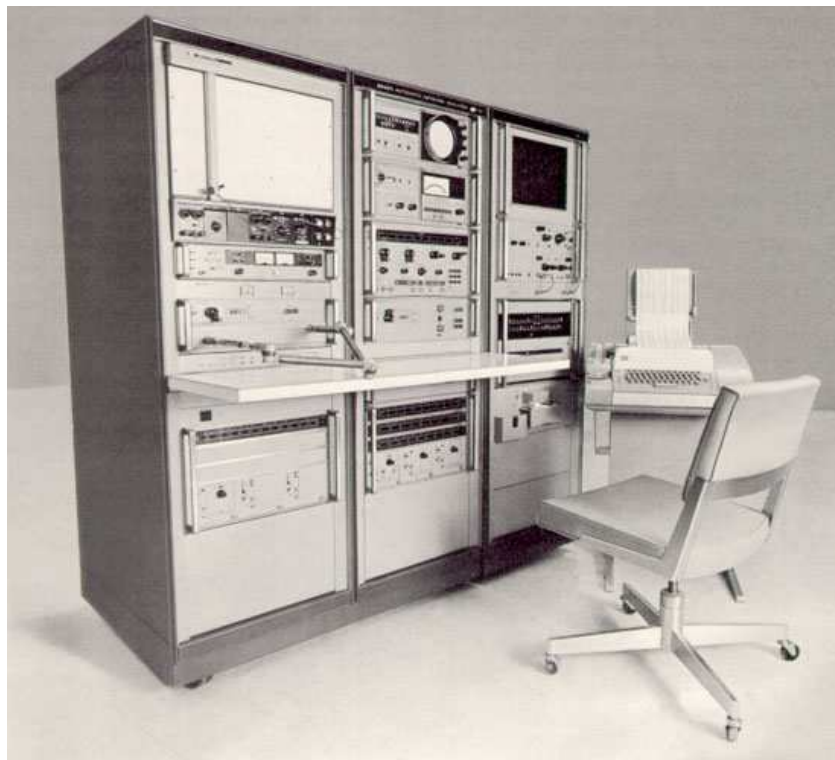


figure 13. Premier analyseur de réseau automatique HP 8542

La figure 14 présente le synoptique de protocole de caractérisation des dispositifs que nous avons suivi pour caractériser en DC (courant continu) et RF (Radio Fréquence) les dispositifs étudiés dans l'ensemble des travaux de cette thèse.

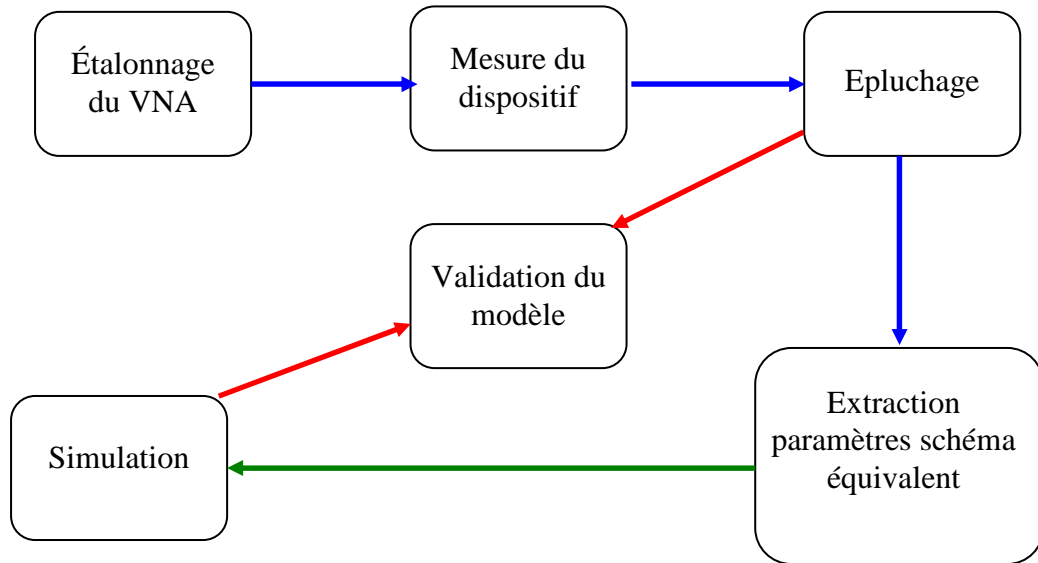


figure 14. Synoptique du protocole de caractérisation des dispositifs en DC et RF

L'**étalonnage du VNA**⁵ est l'une des étapes cruciales dans la mesure des paramètres S d'un dispositif. Elle consiste à évaluer les erreurs de mesure liées aux erreurs systématiques des instruments en prenant en compte la présence des différents éléments de connexion entre les ports du VNA et le composant sous test (CST) et à les corriger. Pour se faire cette étape nécessite l'usage d'étalons bien définis. La figure 15 donne une illustration des kits d'étalonnage que nous avons utilisé dans l'ensemble de nos mesures. Le kit d'étalonnage sur alumine est lié au jeu de pointes car il est adapté à leur écartement et à la bande de fréquence dans laquelle elles sont utilisées.

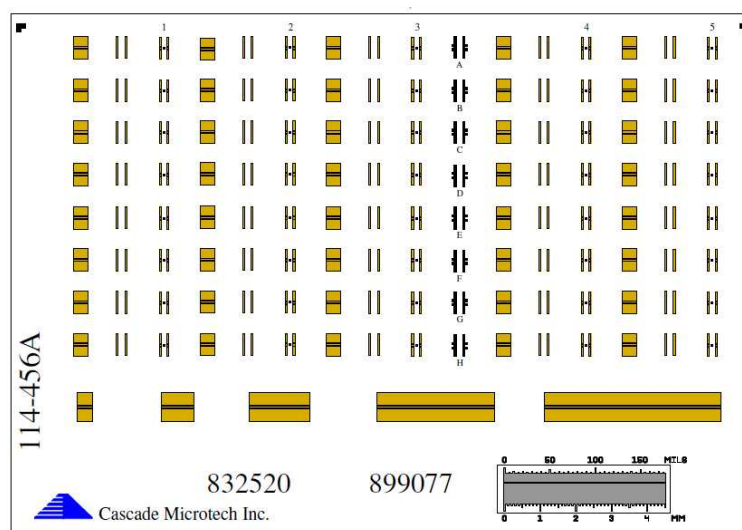


figure 15. Kit d'étalonnage cascade microtech

⁵ Vector Network Analyzer :Analyseur de réseau vectoriel

Le kit d'étalonnage est composé principalement d'étalons (figure 16) permettant au moyen d'algorithmes de corrections de tenir compte des erreurs de mesure liées aux dérives de l'appareil et aux éléments de connexion utilisés. Plusieurs méthodes d'étalonnage sont répertoriées parmi elles, on peut citer la SOLT (Short-Open-Load-Through), la TRL (Thru Reflect Line), la LRM (Line Reflect Match) ou encore la LRRM (Line-Reflect-Reflect-Match). Dans l'ensemble de nos travaux nous avons utilisé la LRRM pour étalonner le PNA (nom donné à l'un des VNA d'Agilent).

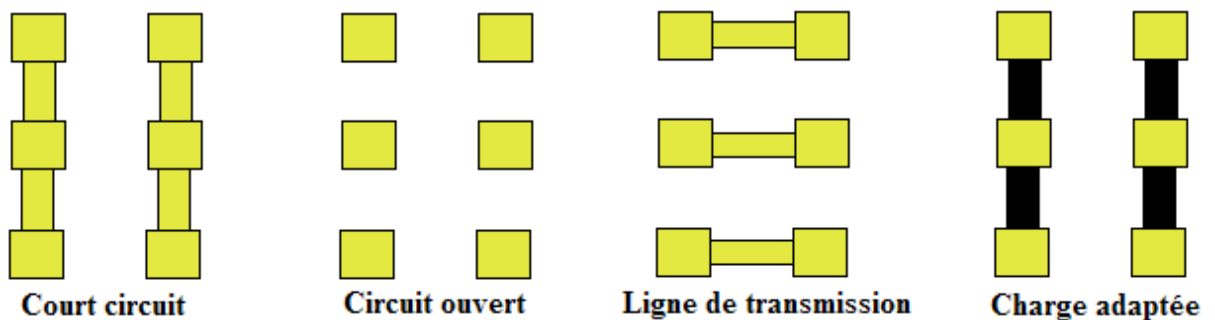


figure 16. Standards d'étalonnage

Une fois l'étalonnage réalisé la mesure du dispositif peut être opérée.

Au cours de la mesure, le contact entre les pointes et le CST, comme le montre la figure 17, est établi via des lignes d'accès.

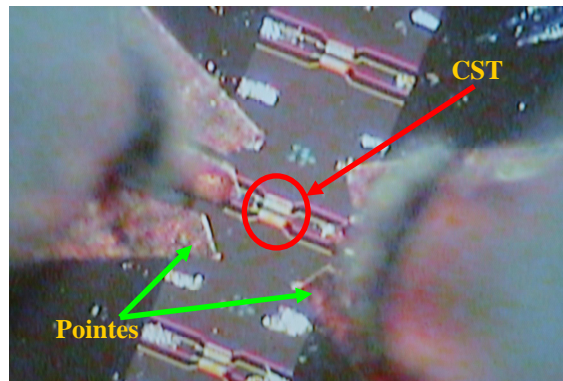


figure 17. Composant sous test

Après avoir effectué le posé des pointes, on peut procéder à la mesure du composant grâce aux appareils de mesures (PNA et alimentation DC) présentés à la figure 18. Ces appareils sont pilotés automatiquement par le biais du logiciel ICCAP⁶ d'Agilent

⁶ www.agilent.com



figure 18. Appareils de mesure DC et RF

Au cours de cette étape de caractérisation DC et RF, le courant en fonction des différentes tensions est mesuré et les paramètres S du composant sont aussi relevés. La mesure du courant offre la possibilité de déterminer les paramètres dits statiques du composant (Transconductance, conductance, DIBL-Drain Induce Barrier Lowering...). Et les paramètres S permettront d'extraire le modèle petit signal du composant testé.

La mesure des paramètres S, étant réalisée dans le plan des pointes avant de procéder à l'extraction du schéma équivalent petit signal, il faut retrancher la contribution des lignes d'accès du composant : c'est l'**épluchage** ou « de-embedding ». Avec les paramètres S obtenus après soustraction de la contribution des lignes d'accès, on peut passer à l'**extraction du schéma équivalent petit signal**.

Le schéma équivalent petit signal d'un FET (figure 19) est composé d'une partie extrinsèque et d'une partie intrinsèque. L'extraction des éléments de chacune de ces parties est faite en utilisant la méthode dénommée Hot /Cold FET Method [24][25] qu'a développée G. Dambrine à la fin des années 80.

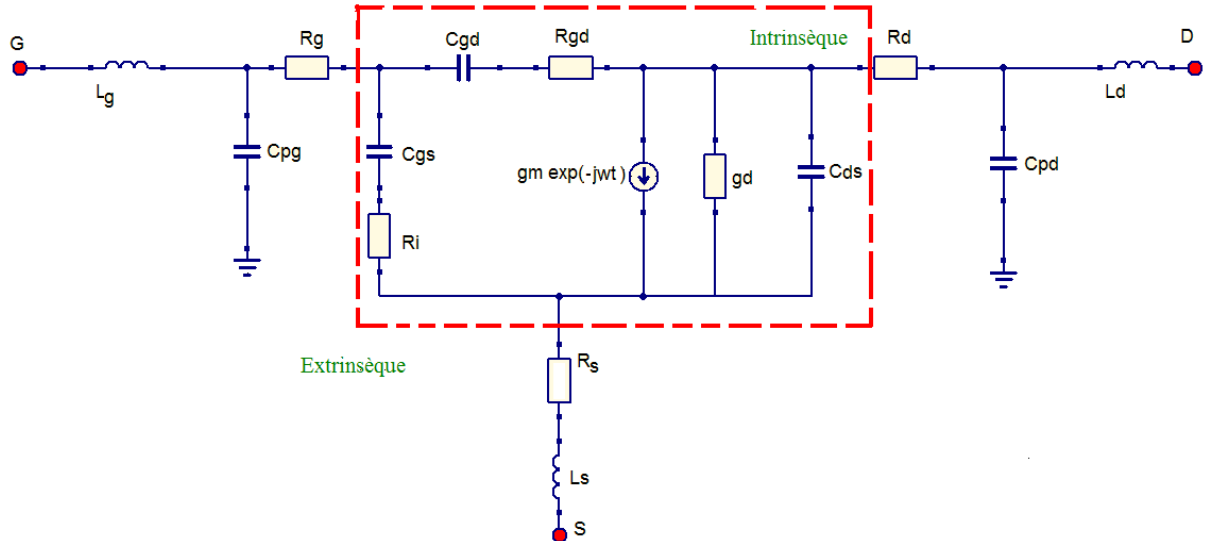


figure 19. Schéma équivalent petit signal d'un transistor à effet de champs

Cette méthode consiste dans un premier temps à retrancher successivement les contributions de chacun des éléments de la partie extrinsèque. Cet épluchage des éléments extrinsèques, est réalisé au moyen de transformation de matrice S en matrice Z ou matrice Y. Tout ceci est fait en se plaçant dans des conditions de mesure particulières (voir Annexe 1.).

L'ensemble des équations décrites dans l'Annexe 1. a été implémenté sous ICCAP afin de permettre une exploitation quasi concomitante des données mesurées. Les capacités, résistances, conductance et transconductance extraites doivent être indépendantes de la fréquence. Afin de répondre à cette exigence physique, on procède en pratique à un léger ajustement de l'évolution de ces paramètres au moyen d'une variation des valeurs des inductances extrinsèques.

La détermination des éléments du schéma équivalent petit signal ayant été effectuée, l'ultime étape de **simulation** et de **validation du modèle** peut être enclenchée. La simulation du modèle est réalisée sous ADS. La simulation permet de comparer le comportement électrique du modèle avec celui du dispositif étudié. Il arrive parfois que le comportement du modèle extrait d'ICCAP présente de légères différences avec le comportement réel du dispositif. Ce problème est lié au fait que l'on prend des valeurs moyennes pour les éléments du schéma équivalent. Alors afin d'être le plus près possible du comportement réel du dispositif on procède à un ajustement des valeurs des éléments du modèle dans leur plage de variation réelle. Après avoir obtenu une modélisation asymptotiquement proche du comportement réel du dispositif, on effectue une rétro simulation sous ICCAP pour s'assurer que les valeurs des éléments intrinsèques sous ADS et ICCAP sont comparables. A travers cette validation du modèle, nous réalisons la dernière étape de la modélisation du dispositif.

Après avoir modélisé le comportement hyperfréquence du dispositif, nous allons nous intéresser aux fluctuations de signal induit par sa présence dans un système. Nous étudierons ces fluctuations à travers la caractérisation en bruit du dispositif.

1.3.3. La caractérisation des dispositifs en bruit

Le bruit est la fluctuation observée autour d'un signal électrique cohérent. Cette fluctuation est inhérente au fonctionnement de la plupart des éléments électroniques. Il existe différents types de bruits qui peuvent être répertoriés suivant leurs origines. Ainsi on a principalement le bruit thermique, le bruit de diffusion, le bruit de grenaille et le bruit en 1/f.

Le bruit thermique est le bruit généré par l'agitation thermique des électrons dans un conducteur. De par l'invariance de sa densité spectrale vis à vis de la fréquence, ce bruit est dit « blanc ». La puissance de bruit thermique disponible P de tout dipôle passif porté à une température T , dans une bande de fréquence Δf , est donnée par la relation suivante :

$$P = k.T.\Delta f \quad \text{Équation 14}$$

Les principales sources de bruit thermique dans le transistor à effet de champs sont les résistances d'accès (R_g , R_s et R_d).

Le bruit de diffusion n'apparaît dans le composant que lorsque l'équilibre thermodynamique est rompu. Il est de même nature que le bruit thermique (i.e. lié à la fluctuation de vitesse des électrons).

Le bruit de grenaille est un bruit lié à la nature « granulaire » du courant électrique composé d'électrons qui évolue de manière impulsionnelle dans le temps. Ce bruit en théorie est supposé « blanc ». Sa densité spectrale est donnée par l'expression suivante :

$$S_i = 2qI \quad \text{Équation 15}$$

Dans les HEMTs, ce bruit est dû principalement au passage de courant DC dans la grille.

Le bruit en 1/f est un bruit dont les effets s'estompent avec la montée en fréquence et peut donc être négligé en haute fréquence. Toutefois dans certaines applications (oscillateur...) il faut en tenir compte étant donnée sa conversion autour de la porteuse.

Afin d'évaluer l'importance de cette fluctuation de signal dû au dispositif, il a été mis au point un formalisme appelé facteur de bruit pour caractériser les différents éléments électroniques.

Le facteur de bruit d'un dispositif est donné par la formule :

$$F = \frac{P_e/N_e}{P_s/N_s} \quad \text{Équation 16}$$

où P_e et P_s sont respectivement les puissances du signal en entrée et en sortie et N_e et N_s les puissances de bruit en entrée et en sortie du dispositif pour une température de l'impédance d'entrée présentée au CST égale à T_0 ($=290K$), température standard de bruit.

Le facteur de bruit est physiquement toujours supérieur à l'unité. Il peut être exprimé en dB au moyen de la relation

$$NF_{dB} = 10 \log_{10}(F) \quad \text{Équation 17}$$

Dans les dispositifs que nous avons étudiés dans nos travaux la principale source de bruit est le bruit thermique.

La mesure du facteur de bruit nécessite l'utilisation d'une source de bruit et d'un mesureur de bruit. Par ailleurs, étant donné qu'il est plus aisé de travailler en basse fréquence le signal issue du CST est mis en forme et converti en basse fréquence grâce à un mélangeur avant d'être envoyé au mesureur de bruit. La figure 20 présente le synoptique du banc de mesure de bruit avec le plan de référence où le CST est raccordé. Le banc de mesure de bruit est préalablement étalonné avant le démarrage de la mesure afin de tenir compte de la contribution en bruit de chacun de ses éléments. Après étalonnage, les caractéristiques du mesureur de bruit (NF , G) sont mémorisées. L'ensemble de ces appareils électronique ont une utilisation limitée en fréquence. Au cours de nos travaux nous avons effectué des mesures de 6 à 40 GHz. A l'IEMN, nous disposons d'une source de bruit à l'état solide (NC346V) couvrant une bande de fréquence allant de 10 MHz à 55 GHz. Nous avons donc pu utiliser la même source de bruit pour toutes nos mesures de même que le mesureur de bruit (HP 8970B) et l'oscillateur local (HP 8353). Le principal élément limitant la mesure sur toute la bande que nous avons étudiée est l'isolateur. Cet élément a pour rôle d'isoler le mesureur de bruit du composant sous test afin d'endiguer toute perturbation lors de la mesure de composants désadaptés, tels des transistors. Nous disposons à l'IEMN pour la mesure dans la bande 6-40GHz, d'un isolateur de bande passante 6-20 GHz et d'un autre de bande passante 20-40GHz. C'est ce qui nous a amené à réaliser nos mesures avec deux configurations de banc différentes.

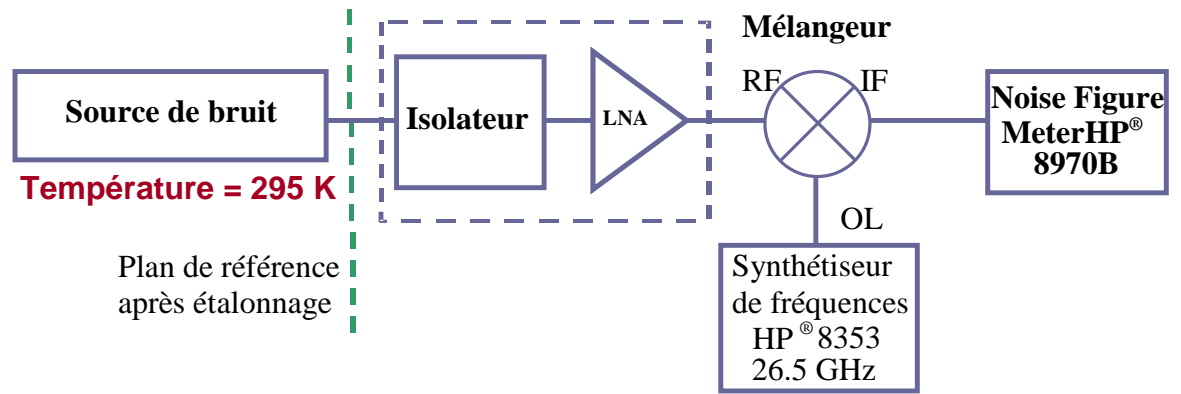


figure 20. Synoptique du banc de mesure de bruit

Dans la bande 6-20 GHz, nous utilisons la valise de bruit (figure 21) qui comprend le mesureur de bruit (HP 8970B), qui pilote le mélangeur (HP 8971C) associé à l'oscillateur local afin de convertir le signal dans la bande de base du mesureur de bruit ou « Noise Figure Meter » (NFM) soit entre 10 MHz et 1,6 GHz. Pour réaliser le récepteur de bruit, la valise de bruit est couplée avec un isolateur et un amplificateur faible bruit de bande passante 6-20 GHz.



figure 21. Valise de bruit

Afin de passer de la bande 6-20 GHz à la bande 20-40 GHz, le précédent mélangeur est remplacé par un autre qui couvre la nouvelle bande de fréquence. Ce nouveau mélangeur a la particularité de ne pas être piloté par le NFM. De nouveaux isolateur et amplificateur faible bruit de bande passante adaptée à la gamme de mesure, viennent se substituer aux précédents.

Le banc de mesure, ses configurations et son principe d'étalonnage ont été longuement discutés par S. Delcourt [21].

La phase de configuration et d'étalonnage du banc s'achevant, la mesure du CST peut démarrer.

Dans notre configuration, le CST est raccordé au niveau du plan de référence après étalonnage (figure 20). Ce raccordement se fait au moyen d'éléments passifs que l'on peut matérialiser sous forme de quadripôle en entrée et en sortie. Pour revenir à la contribution en bruit réelle du CST, on utilise la formule de Friis donnée par l'expression :

$$F_{total} = F_1 + \frac{F_2 - 1}{Ga_1} + \frac{F_3 - 1}{Ga_1.Ga_2} \quad \text{Équation 18}$$

où F_1 , F_2 et F_3 (Ga_1 , Ga_2 et Ga_3) sont respectivement le facteur de bruit du quadripôle passif en entrée, le facteur de bruit du CST et le facteur de bruit du quadripôle passif en sortie (les gains respectifs).

La mesure du facteur de bruit total et la remontée au facteur de bruit sont automatisées par un programme implémenté sous ICCAP. À ce programme nous fournissons les paramètres S des deux quadripôles passifs et le coefficient de réflexion de la source de bruit afin de lui permettre de calculer la contribution en bruit des passifs et leurs gains respectifs. Ce processus permettant de remonter au facteur de bruit du CST de même que la prise en compte du gradient de température entre les quadripôles passifs et le CST sont largement détaillés par S. Delcourt [21].

Le facteur de bruit du CST étant connu, nous pouvons envisager **l'extraction des quatre paramètres de bruit** que sont le facteur minimum de bruit (NF_{min}), la résistance équivalente de bruit (R_n), et les parties réelle (G_{opt}) et imaginaire (B_{opt}) du coefficient de réflexion optimal. Il existe principalement deux méthodes d'extraction des quatre paramètres de bruit pour un TEC. La méthode à impédances multiples et la méthode basée sur un modèle de transistor [21]. N. Waldhoff montre que ces deux méthodes donnent des résultats assez comparables [26]. Dans nos travaux nous avons caractérisé en bruit les dispositifs en utilisant la méthode F_{50} développée par G. Dambrine [27]. Cette méthode dérive du modèle proposé

par M. Pospieszalski [28] qui en se basant sur la relation existante entre les trois paramètres (PRC) du modèle de Aldert Van Der Ziel [29] a mis au point un modèle à deux paramètres (T_g et T_d). Ce modèle de bruit correspond à un TEC représenté par un quadripôle non bruyant et dont on tient compte du bruit en considérant une source de bruit en tension e_g à l'entrée (entre grille et source) et une source de bruit i_d en courant à la sortie. Un point fondamental est que ces 2 sources de bruit sont décorréllées. Le modèle (figure 22) utilisé à l'IEMN dans la méthode F_{50} a la particularité de considérer ces sources de bruit d'un point de vue extrinsèque du transistor (les résistances d'accès ainsi que leur bruit thermique associé sont incluses). La méthode F_{50} consiste à exploiter les mesures de bruit sur 50 Ohms en fonction de la fréquence. Elle est basée sur une extraction précise du schéma équivalent petit signal du composant auquel sont ajoutées les sources de bruit décrites précédemment.

e_g est définie à partir d'une température équivalente de bruit T_{in} et de la partie réelle de h_{11} , tandis que la source de bruit en sortie est associée à une température de bruit T_{out} et à la partie réelle de h_{22} . Elles sont données par les équations suivantes.

$$\overline{e_{in}^2} = 4.k.T_{in} \cdot \text{Re}(h_{11}) \cdot \Delta f \quad \text{Équation 19}$$

$$\overline{i_{out}^2} = 4.k.T_{out} \cdot \text{Re}(h_{22}) \cdot \Delta f \quad \text{Équation 20}$$

En pratique, il apparaît que la température de bruit T_{in} est proche de la température ambiante, tandis que la température T_{out} est ajustée de façon à reproduire la valeur expérimentale du facteur de bruit mesuré sur 50 Ohms. Le facteur de bruit mesuré sur 50Ω a pour expression :

$$F_{50} = 1 + R_n \cdot G_0 + \frac{R_n}{G_0} \cdot \left(2 \cdot G_0 \cdot G_{cor} + |Y_{opt}|^2 \right) \quad \text{Équation 21}$$

En tenant compte des sources de bruit en entrée et en sortie, cette expression devient :

$$F_{50} = 1 + \frac{\overline{e_{in}^2} + \frac{\overline{i_{out}^2}}{|Y_{21}|^2}}{4.k.T_0 \cdot \Delta f} \cdot G_0 + \frac{\overline{i_{out}^2}}{|Y_{21}|^2} \cdot \frac{2 \cdot G_0 \cdot G_{11} + |Y_{11}|^2}{G_0 \cdot 4.k.T_0 \cdot \Delta f} \quad \text{Équation 22}$$

La détermination de la température T_{out} permet d'extraire les 4 paramètres de bruit du dispositif étudié. Au cours de nos travaux, nous avons caractérisé en bruit, tous nos dispositifs en utilisant cette méthode et en nous servant d'ADS pour nos extractions des quatre paramètres de bruit.

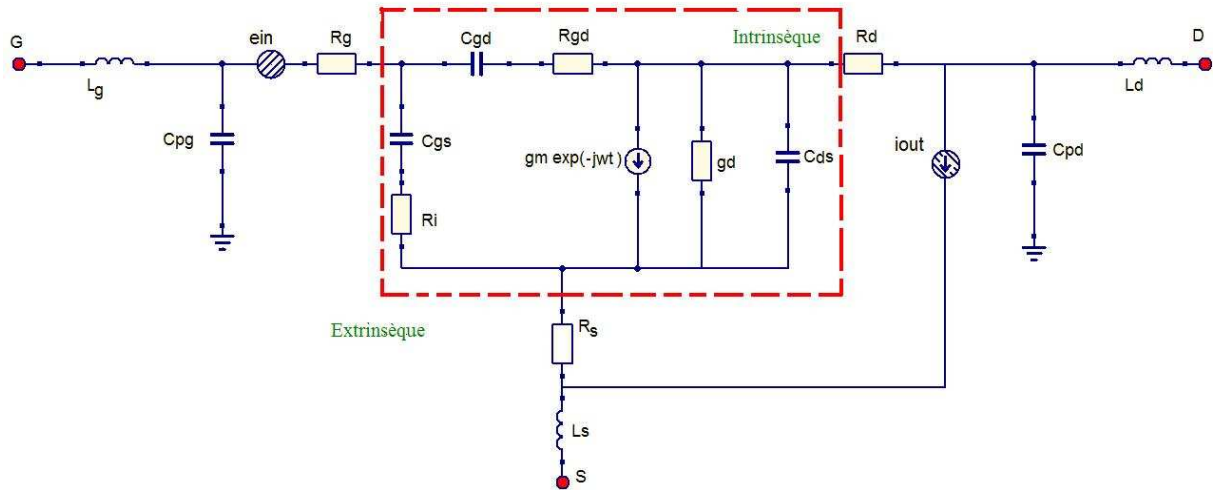


figure 22. Modèle de Bruit F50

Dans cette partie, nous avons dressé le tableau des différentes méthodes de caractérisation de dispositifs qui ont permis d'aboutir aux résultats présentés dans cette thèse. L'ensemble de ces résultats s'inscrivent dans un contexte de recherche alimenté par différents travaux qui ont été menés De par le monde. Ainsi, dans la partie suivante nous nous proposons de situer les travaux de cette thèse dans le contexte de recherche du moment à travers l'état de l'art des HEMTs à base de matériaux faibles gaps.

1.4. Etat de l'art des HEMTs à base de matériaux faibles gaps en 2011

La présente partie est consacrée à la synthèse des résultats publiés dans le cadre des HEMTs à base de matériaux faibles gaps. En effet depuis les premiers transistors à effet de champ, les matériaux faibles gaps (InGaAs, InAs, InSb...) ont toujours suscité un intérêt dans la réalisation des différents types de transistors. Cet engouement s'est d'autant plus accru avec la nécessité de réduire la consommation des dispositifs tout en améliorant leurs performances.

Depuis le milieu des années 60, un certain nombre de travaux [30]-[60] ont été menés dans l'étude des transistors à base d'antimoine. La figure 23 dresse une évolution chronologique de ces travaux consacrés aux transistors à base d'antimoine qui pour la plupart utilise comme canal de l'InAs ou de l'InSb. Par ailleurs, les transistors à base de matériaux faibles gaps ont été étudiés sous plusieurs angles depuis leurs apparitions. Nous proposons dans cette partie de présenter leurs évolutions à travers leurs transconductances, fréquences de coupure et performances en bruit. La représentation de ces évolutions est basée sur l'ensemble des principaux travaux publiés [30]-[178] à ce jour dans le domaine des HEMTs à base de matériaux faibles gaps.

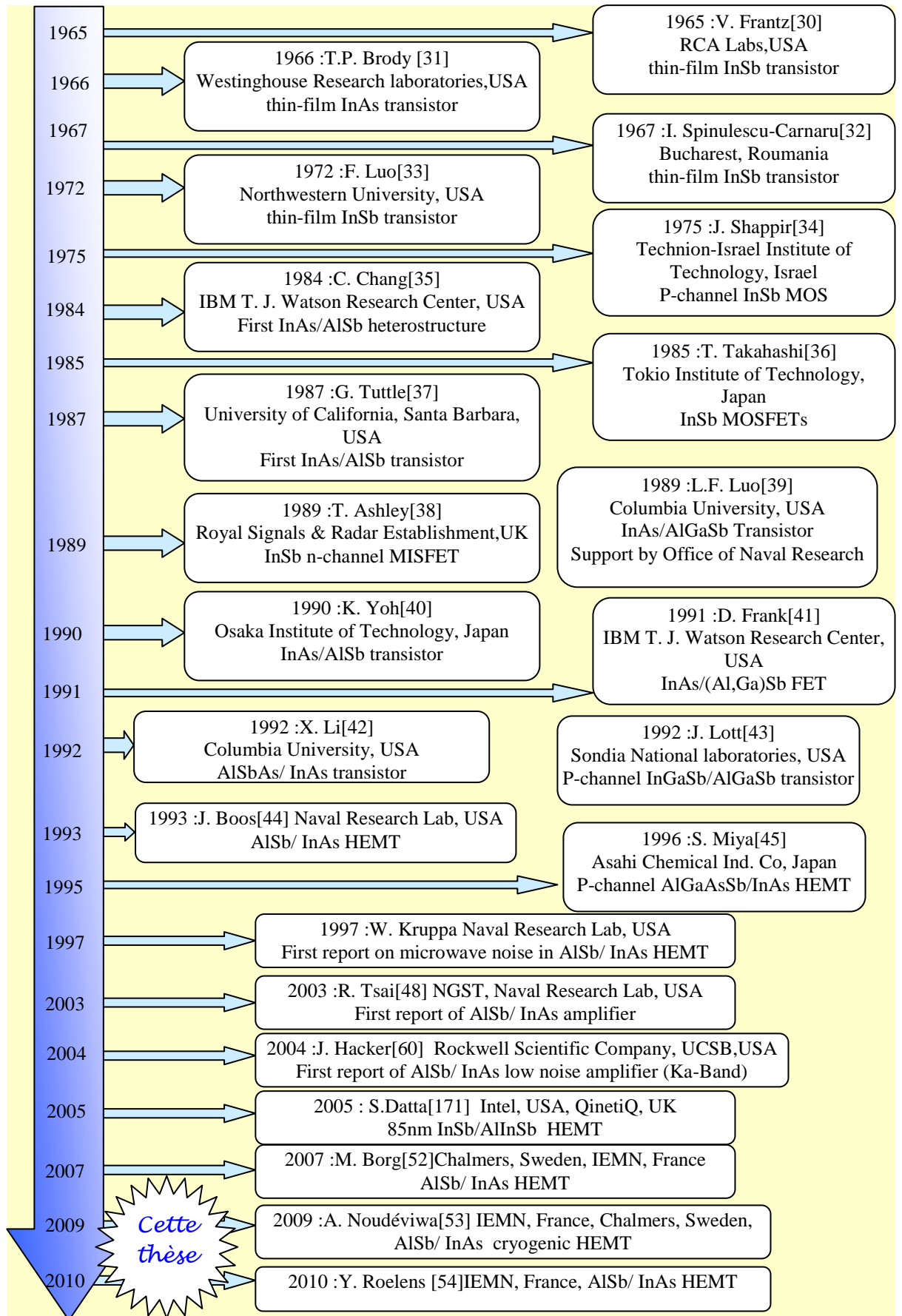


figure 23. Evolution chronologique des dispositifs à base d'antimoine

1.4.1. Transconductance

La figure 24, présente l'évolution de la transconductance G_m en fonction de la longueur de grille pour différents types de canaux d'électrons dans des transistors HEMTs. L'observation de cette évolution de la transconductance G_m permet de constater que les meilleures valeurs de G_m en fonction de L_g sont obtenues soit avec un canal InAs soit avec un canal composite (InAs-InGaAs). Les valeurs relativement élevées (2,5S/mm), obtenues avec ces deux types de transistors autour de 100nm sont principalement dues à la meilleure mobilité des électrons. Toutefois il ne faudrait pas négliger le fait que ces valeurs sont des valeurs statique pour la plupart et peuvent ainsi être dans une certaine mesure influencées par la création de trous [66] liée au phénomène d'ionisation par impact qui peut survenir dans les matériaux à faible bande interdite. Ces phénomènes étant lent, la valeur observée en continu est alors supérieure à la valeur observée à plus haute fréquence.

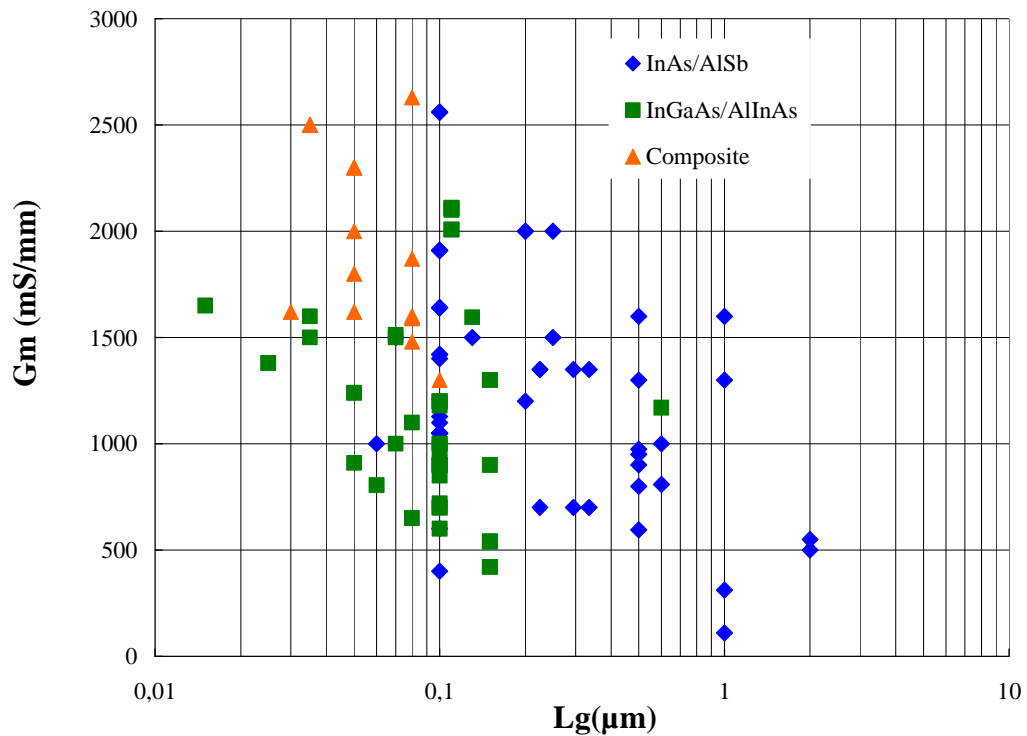


figure 24. Evolution de la transconductance G_m en fonction de la longueur de grille

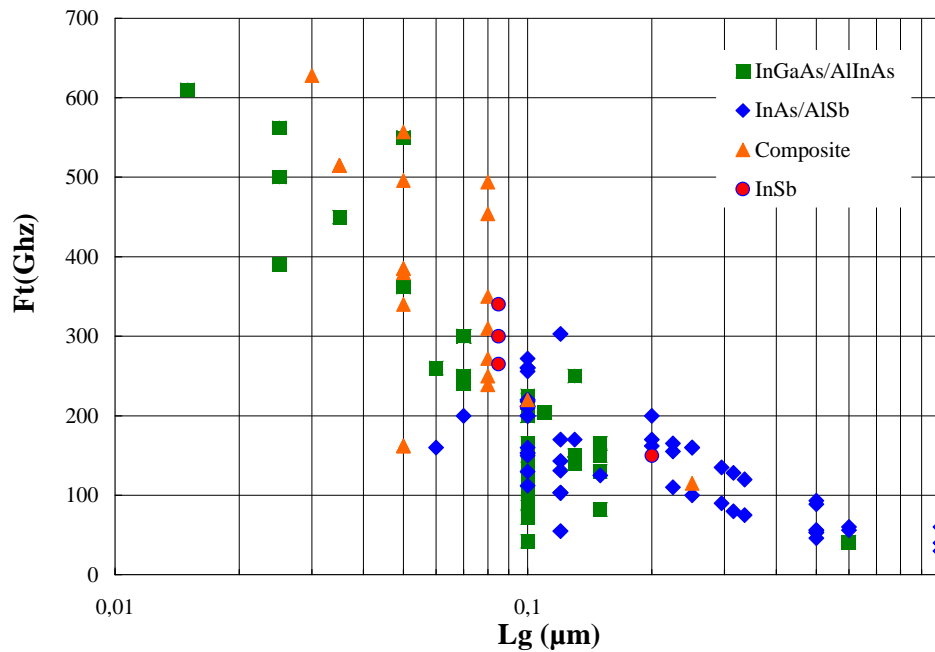
1.4.2. Les fréquences de coupure f_T et f_{max}

Les performances hyperfréquence des dispositifs électroniques sont principalement caractérisées par leurs fréquences de coupure du gain en courant (f_T) et celles du gain unilatéral de Mason (f_{max}).

La figure 25 présente l'évolution de la fréquence de coupure f_T en fonction de la longueur de grille à travers les principaux travaux publiés dans la littérature. Les données que nous présentons ici sont réunies en 4 groupes les transistors à hétérostructure, InGaAs/AlInAs, InAs/AlSb, InSb/AlInSb et les transistors à canal composite (InAs-InGaAs).

Il apparait en observant la figure 25 que la fréquence de coupure ou de transition f_T augmente avec la réduction de la longueur de la grille.

Dans le cadre des HEMTs à hétérostructure InGaAs/AlInAs lorsque L_g diminue de 150nm à 25nm on observe une augmentation de f_T de 82GHz à 562GHz [90]. Les HEMTs à canal composite présentent des f_T qui culminent à 628GHz pour un L_g de 30nm. La diminution de L_g dans les HEMTs à hétérostructure InAs/AlSb fait passer f_T de 60GHz à 303GHz [54] (résultat obtenu durant cette thèse). On note que pour des valeurs de L_g supérieures ou égales à 100nm, les valeurs de f_T sont assez similaires dans les HEMTs des différents groupes avec un léger avantage pour les HEMTs à hétérostructure InAs/AlSb. En dessous de 100nm ces derniers sont moins performants. Cette contre-performance des HEMTs InAs/AlSb peut être attribuée aux effets canaux courts et à la moins bonne maîtrise du rapport d'aspect dans ces dispositifs. En effet, il n'est pas aisé de réduire la distance grille canal sans risquer de voir apparaître des courants de fuite dans la grille. Il est également à noter qu'aucun travail récent (depuis 2000) n'a été publié sur des HEMTs AlSb/InAs de longueur de grille inférieure à 100nm.



La figure 26 montre l'évolution de la fréquence f_{max} dans les quatre (4) groupes que nous avons prédéfinis. La meilleure performance (1,2THz) est obtenue avec un canal composite, réalisé par NGST-JPL [95]. Tandis que pour les hétérostructures InGaAs/AlInAs, le point culminant est entre 500 et 600GHz [75]. On note que dans les HEMTs à hétérostructure InAs/AlSb, f_{max} est limitée à 280 GHz pour 100nm [103].

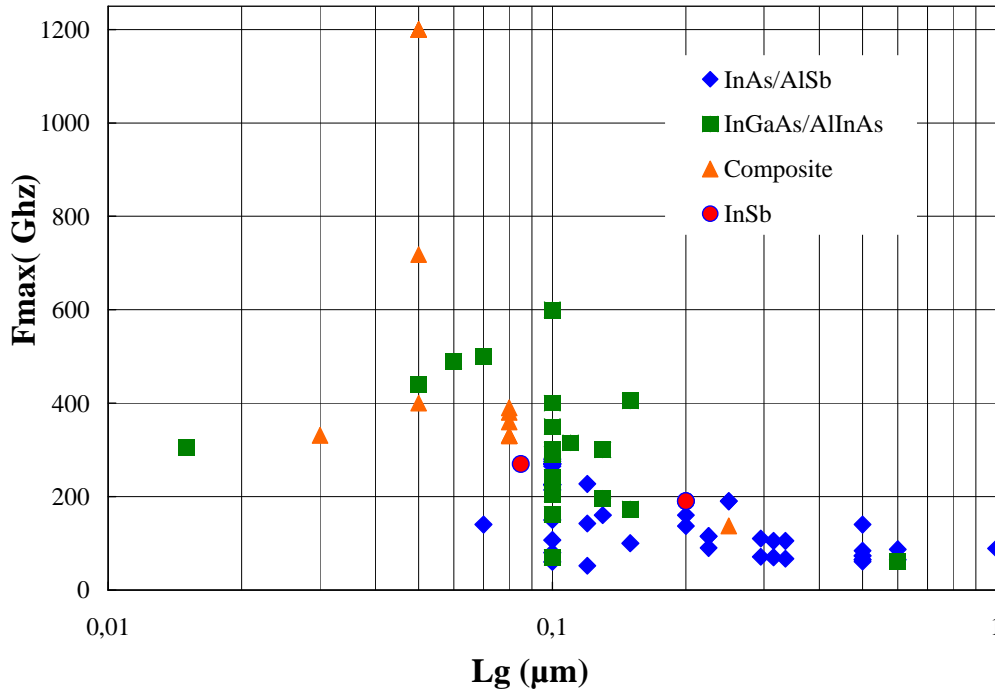


figure 26. Fréquence de coupure f_{max} dans les HEMTs faible gap en fonction de Lg

Les figure 27 et figure 28 présentent l'évolution des fréquences de coupure en fonction de la puissance DC dissipée par les dispositifs. On remarque que la plupart des HEMTs InGaAs/AlInAs consomment entre 100 et 1000 mW/mm. Tandis que les HEMTs à hétérostructure InAs/AlSb ne dissipent que quelques dizaines de mW/mm. Cette différence majeure observée est fortement corrélée avec la tension de polarisation. En effet la densité de puissance consommée est calculée en faisant le quotient de la puissance continue par rapport au développement de grille. Etant donné que la puissance consommée n'est rien d'autre que le produit du courant I_d (entre drain et source) avec la tension V_{ds} , à courant identique plus V_{ds} est faible et plus la puissance dissipée est faible. Par conséquent les transistors à hétérostructure InAs/AlSb étant polarisés à plus faible V_{ds} dissipent moins de puissance. Il est cependant important de noter que les données fournies dans la littérature correspondent la plupart du temps à des conditions de polarisation permettant d'obtenir des performances fréquentielle maximales.

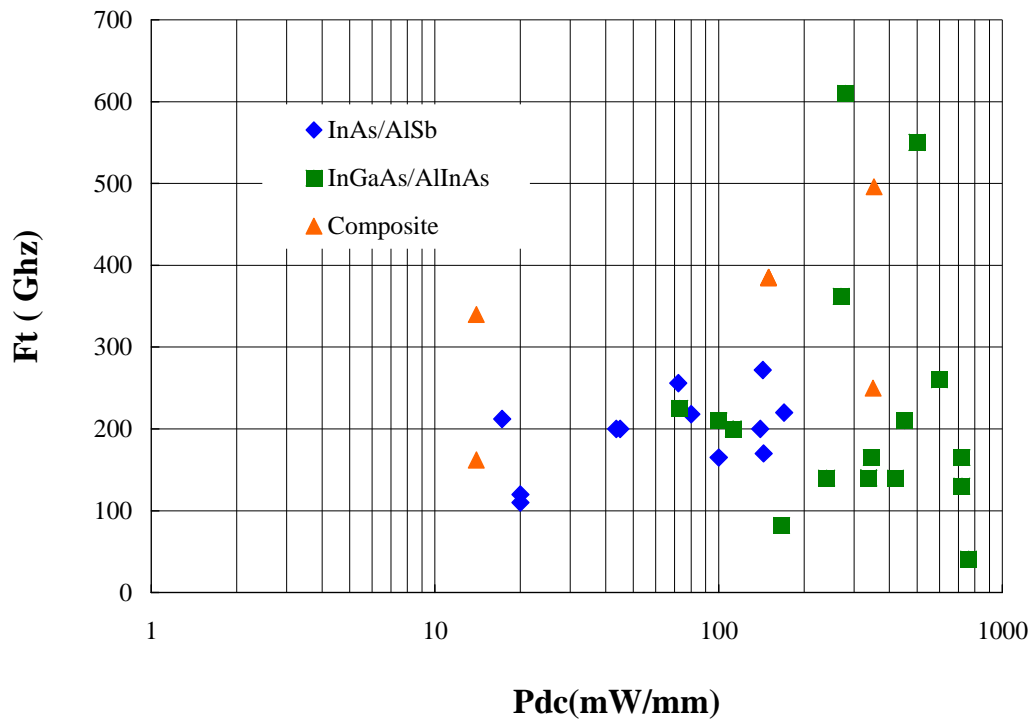


figure 27. Fréquence de coupure f_t dans les HEMTs faible gap en fonction de la puissance dissipée

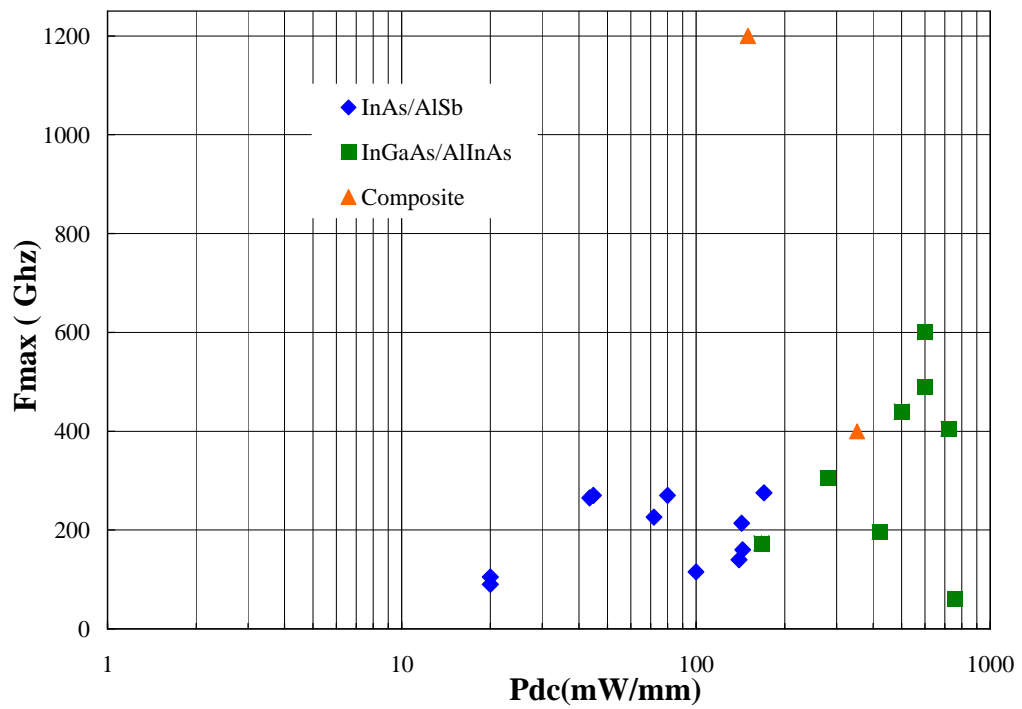


figure 28. Fréquence de coupure f_{max} dans les HEMTs faible gap en fonction de la puissance dissipée

1.4.3. Le bruit

	Freq (GHz)	L_g (μm)	f_T (GHz)	Nf_{\min} (dB)	T_{\min} (K)	Gain (dB)	Puissance (mW)	Puissance (mW/mm)	Réf
InGaAs	18	0,15	165	0,3	21	17,2	4,5	112,5	[99]
	18	0,08		0,48	34	14,2	11,2	112,0	[88]
	26	0,1	200	0,55	39				[120]
	26	0,05	550	0,83	61	14	18,4	184,0	[94]
	28	0,15	82	0,8	59	10	20,0	166,7	[91]
	30	0,11		0,69	50	9,76	12,4	124,0	[81]
	30	0,11		0,69	50	10	10,1	100,8	[81]
	30	0,11		0,74	54	8,79	17,4	124,0	[81]
	30	0,11		0,76	55	8,82	11,9	84,8	[81]
	30	0,07	300	0,55	39	12,5			[180]
	30	0,13	140	0,7	51	11,7	23,0	96	[21]
	30	0,13	140	0,86	64	11	28,8	120	[21]
	35	0,15		0,9	67	8	16,0	133,3	[92]
	44	0,1	210	1,2	92	25			[82]
	60	0,1		0,8	59	8,9			[116]
	89	0,07	300	1,33	104	9,793	6,0	200	[180]
	89	0,07	300	1,41	111	9,818	4,0	200	[180]
	93	0,15	130	1,4	110	6,6			[99]
	93	0,1	165	2,5	226	5			[99]
	93,5	0,1	120	2,1	180	6,3	22,9	572,0	[78]
	94	0,1		1,2	92	7,2			[116]
	94	0,1		1,4	110	6,4	58,0		[98]
	94	0,15	120	2,5	226	4,7	7,0	175,5	[78]
	95	0,1	200	1,3	101	8,2	4,5	112,5	[74]
	118	0,07	300	1,737	143	8,634	6,0	200	[180]
	118	0,07	300	1,827	152	8,675	4,0	200	[180]
	150	0,07	300	2,158	187	7,68	4,0	200	[180]
	150	0,07	300	2,246	196	7,742	4,0	200	[180]
InAs	4	0,1	150	1		14			[177]
	11	0,1	112	0,6	43		0,3	4,3	[66]
	25	0,25		1		11			[177]
	26	0,1	212	0,85	63		0,24	6,0	[101]
	26	0,1	153	0,85	63	11,5	0,5	6,0	[70]
	26	0,1		1,4	92	11,5			[104]

tableau 2. Paramètres de bruit, gain associé et puissance consommée dans les dispositifs à hétérostructure InGaAs/AlInAs et InAs/AlSb

Le tableau 2 répertorie les valeurs de NF_{\min} (facteur minimum de bruit), de T_{\min} (température minimal de bruit) données par l'expression $T_{\min} = \left(10^{\frac{NF_{\min}(dB)}{10}} - 1 \right) \times 290$.

Sont aussi présentés dans le tableau 2, le gain associé et la puissance continue consommée dans les dispositifs à hétérostructure InGaAs/AlInAs et InAs/AlSb. Il n'y a quasiment pas de résultats publiés comportant des paramètres de bruit au-delà de la bande Ka pour des HEMTs à hétérostructure InAs/AlSb. Pour cette raison, nous présentons sur figure 29, le facteur minimum de bruit en bande Ka (26-40GHz) en fonction du gain pour les HEMTs à hétérostructure InGaAs/AlInAs et InAs/AlSb. On y remarque que dans la bande Ka les deux groupes de composants sont susceptibles d'atteindre des performances sensiblement identiques à la seule différence qu'en termes de puissance consommée, l'InAs apparaît comme le moins « énergivore » avec ses 6mW/mm soit 30 fois moins que les HEMTs InGaAs/AlInAs.

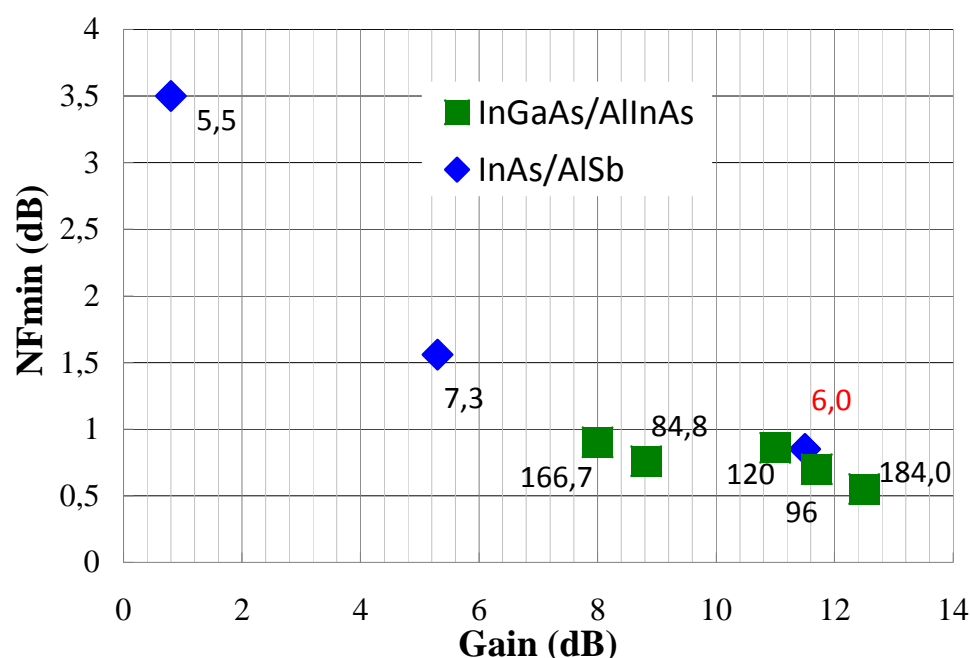


figure 29. Facteur minimum de bruit dans les HEMTs faible gap en bande Ka en fonction du gain (la puissance en mW/mm est donnée sous forme d'étiquette)

1.5. Les Applications

Les performances des transistors à base de matériaux faibles gaps en fréquence et en bruit, ont permis leurs utilisations dans différents systèmes électroniques couvrant un très large spectre de domaines d'applications. En outre leur potentielle utilisation dans un régime très basse consommation d'énergie laisse envisager leur usage dans de plus en plus d'applications nécessitant une réduction de l'encombrement (taille des batteries) ou une plus grande autonomie. Nous présentons ici quelques applications potentielles où ces dispositifs

sont susceptibles de s'imposer. Ces applications vont du domaine du spatial au domaine grand public en passant par le domaine du médical.

Dans le domaine spatial, ces dispositifs pourraient être utilisés dans les communications inter-satellites ou dans un réseau interplanétaire. Ils pourraient aussi équiper des appareils d'explorations tels que les robots en améliorant leur autonomie. Sur la figure 30 différents systèmes de communications satellitaires où se produisent des échanges inter satellites, entre satellite et appareils autonomes d'exploration de planète sont présentés. Dans chacune de ces communications, de la qualité de la réception de l'information dépend la fiabilité de l'échange. Pour assurer une bonne réception de l'information, un des éléments clé du récepteur est l'amplificateur faible bruit qui doit avoir selon la formule de Friis un gain suffisamment élevé afin de masquer la contribution en bruit des éléments suivants dans la chaîne de réception. Comme nous avons remarqué précédemment les transistors à base de matériaux faibles gaps sont capables d'allier faible bruit et gain élevé ce qui les qualifie pour servir dans de telles applications. De plus leur faible consommation potentielle constituerait un atout majeur motivant leur implémentation dans le dimensionnement des récepteurs électroniques des appareils d'exploration spatiale.

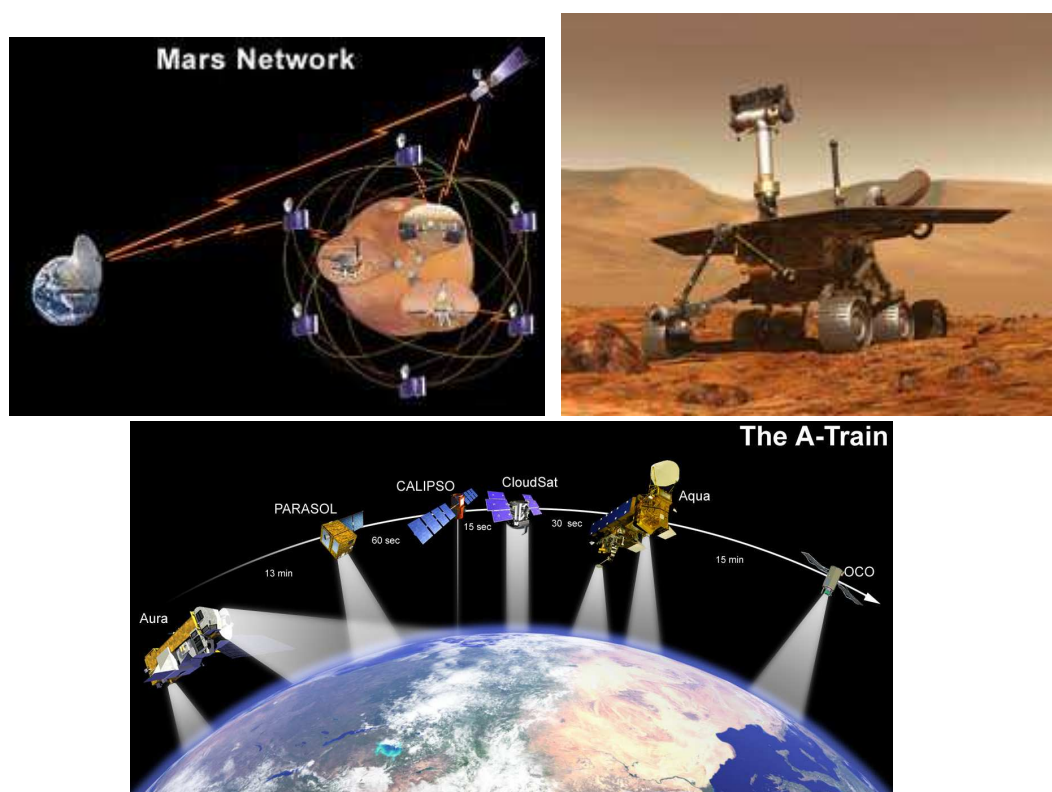


figure 30. Application dans le domaine spatial⁷⁸⁹

⁷ Réseau de communication entre la terre et Mars conçue par la Nasa

Depuis plusieurs décennies, l'électronique s'est invitée dans le **domaine médical** au point de passer presque inaperçue. De même chacun des progrès électroniques participe à l'amélioration de la pratique médicale. En termes d'innovation de cette dernière décennie, on peut citer l'élaboration d'un système électronique permettant d'éviter à certains patients les désagréments d'un examen endoscopique ou coloscopique qui consiste à aller sonder le tube digestif en particulier les intestins au moyen d'une sonde introduite par l'œsophage ou le gros intestin. Ce système, commercialisé sous le nom Pillcam, a été mis au point par un groupe israélien « Given Imaging ». Il permet de scanner le tube digestif et de détecter une hémorragie, un ulcère, une tumeur ou une inflammation de l'intestin. Ce système basé sur un ensemble camera émetteur récepteur est encapsulé sous forme de gélule. Cette pilule électronique, durant huit heures environ, capture des images du tube digestif qui sont transmises à un enregistreur porté par le patient. Cet enregistreur stocke les images ou permet leur lecture en temps réel sur un PC.



1-Dôme optique 2-porte lentille 3- Lentille 4- LEDs 5-Circuit de numérisation d'image 6-Batterie 7-circuit d'émission 8-Antenne

figure 31. Application dans le domaine médical

⁸Robot Rover conçu pour l'exploration de mars par la NASA

⁹ Constellation de plusieurs satellites scientifiques qui se succèdent sur la même orbite afin de corrélérer différentes observations programme conjoint CNES ESA NASA

Ce système comprend pour assurer son autonomie 2 piles qui constituent plus du tiers de son volume. Ainsi utiliser des dispositifs à base matériaux faibles gaps pour leur potentiel fonctionnement basse consommation pourrait permettre de réduire la taille des batteries et par là même faciliter son ingurgitation.

Sous réserve de développements technologique permettant l'usage de matériaux III-V extrêmement localisés au sein d'une technologie Silicium, permettant ainsi d'obtenir des coûts acceptables, on pourrait citer comme exemple d'**applications grand public**, de petits gadgets de télésurveillance (figure 32) discrète tels que les briquets ou porte-clés espions qui associés à un téléphone portable pourraient remplacer un système de vidéo surveillance trop voyant. L'amélioration de l'autonomie de ces systèmes rendant l'usage de dispositifs à base de matériaux petit gap envisageable.



figure 32. Application dans le domaine grand public

1.6.Conclusion

Dans ce chapitre nous avons posé les bases de ce travail à travers les motivations qui nous y ont menés. Ensuite nous avons étudié après une bref historique, le fonctionnement théorique des dispositifs qui seront présentés dans ce manuscrit et avons défini les différents protocoles opératoires ayant mené aux résultats que nous présenterons dans la suite. Pour finir, nous avons défini le contexte de la thèse au moyen de l'état de l'art et de la présentation de quelques applications potentielles des dispositifs ayant fait l'objet de nos études durant cette thèse.

2. Etude cryogénique de dispositifs

2.1. Introduction

La connaissance minutieuse de la réponse électrique des dispositifs électroniques s'impose, afin d'affiner leur maîtrise et de mieux contrôler les leviers de leurs optimisations. Dans le présent chapitre de cette thèse, nous exposons les réponses électriques de différentes structures de HEMTs, tant académiques qu'industrielles, ceci pour des excitations en courant continu (DC) et en hyperfréquence (RF).

La première partie de ce chapitre est consacrée d'une part à la caractérisation et l'optimisation de HEMTs à base d'antimoine ; d'autre part, nous présentons les caractéristiques statiques et hyper-fréquences de deux filières industrielles de la société OMMIC (la D01MH et la D007IH) à température ambiante.

La seconde partie quant à elle dresse le bilan des améliorations et des changements observés avec la descente en température.

La dernière partie de ce chapitre présente les performances en bruit électronique des dispositifs étudiés et leurs évolutions tant en fonction de la température qu'en fonction de la puissance consommée.

2.2. Caractérisation DC et RF à 300K

2.2.1. HEMT antimoine dopé Si (Sb-HEMT_Si)

Le tableau 3 donne la structure de couche du HEMT à base d'antimoine et à plan de dopage silicium que nous avons nommé « Sb-HEMT_Si ». La croissance de l'épitaxie de ce HEMT est faite sur un substrat d'InP. La partie active de la structure est constituée d'une barrière en AlSb encapsulant un canal InAs de 15 nm d'épaisseur. Le plan de dopage utilisé dans cette structure étant du silicium et ce dernier se comportant en dopant P dans l'antimoniure d'aluminium (AlSb), une couche d'encapsulation faite de quelques monocouches d'arséniure d'indium (InAs) permet d'utiliser le silicium en tant que dopant N. L'AlSb s'oxydant très rapidement à l'air libre et ne constituant pas une barrière pour les trous, une couche $\text{Al}_{0.5}\text{In}_{0.5}\text{As}$ a été ajoutée à la structure afin de protéger l'AlSb contre l'oxydation et de limiter le courant de trou vers la grille.

Cap	InAs ($\text{Si } 2 \times 10^{18} \text{ cm}^{-3}$)	50 Å
Couche de protection	$\text{Al}_{0.5}\text{In}_{0.5}\text{As}$	40 Å
Couche de Barrière	AlSb	100 Å
Couche d'encapsulation	InAs	2 ml
Plan de dopage δ	$\text{Si } 4.5 \times 10^{12} \text{ cm}^{-2}$	
Couche d'encapsulation	InAs	2 ml
Espaceur	AlSb	50 Å
Canal	InAs	150 Å
Couche de Barrière	AlSb	500 Å
Couche tampon	$\text{Al}_{0.8}\text{Ga}_{0.2}\text{Sb}$	2500 Å
Tampon métamorphique	AlSb	7500 Å
	$\text{Al}_{0.5}\text{In}_{0.5}\text{As}$	1000 Å
Substrat	InP	

tableau 3. Structure de couche du Sb-HEMT_Si

Le transistor Sb-HEMT_Si a été réalisé avec des contacts de source et de drain (Pd/Pt/Au) et une grille en T à accès en pont à air (figure 33) faite en titane et or (Ti/Au) de longueur 120nm et de développement 2x20μm.

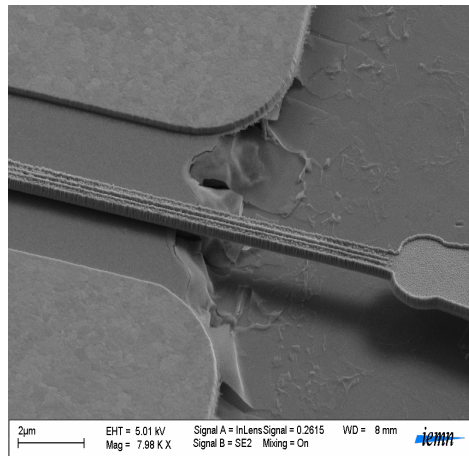


figure 33. Image MEB de la grille à pont à air du Sb-HEMT_Si

Les mesures de Hall réalisées à température ambiante sur la structure donnent les résultats consignés dans le tableau 4. On remarque que la mobilité des électrons dans la structure est assez élevée.

Paramètres	300K
$R_{\square\text{Hall}} (\Omega/\square)$	124
$\mu_{\text{Hall}} (\text{cm}^2/\text{V.s})$	21400
$n_{\text{Hall}} (\times 10^{12}/\text{cm}^2)$	2.24

tableau 4. Mesure de Hall structure Sb-HEMT_Si

La caractéristique Schottky

La figure 34 présente l'évolution du courant dans la grille du transistor Sb-HEMT_Si à 300K en fonction de la tension de grille lorsque la tension de drain est nulle. On peut noter que la grille devient très rapidement passante en inverse. Ceci peut être attribué au fait que l'AlSb présente une barrière peu élevée pour les trous.

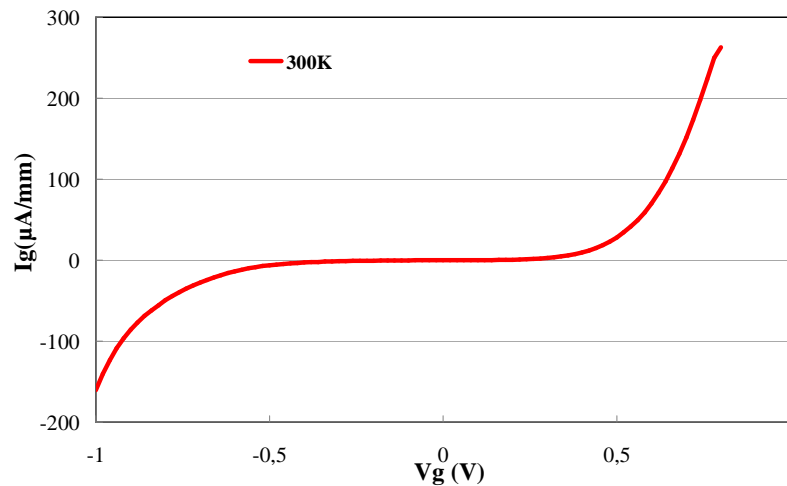


figure 34. Courant de grille dans le Sb-HEMT_Si à 300K et $V_{ds} = 0V$

Les caractéristiques courant-tension du transistor

L'observation des caractéristiques courant-tension du transistor Sb-HEMT_Si (figure 35), permet de constater que ces dernières ne présentent pas de saturation du courant lorsque la tension de drain augmente. Cette absence de saturation du courant est attribuée à des effets canaux courts et d'ionisation par impact.

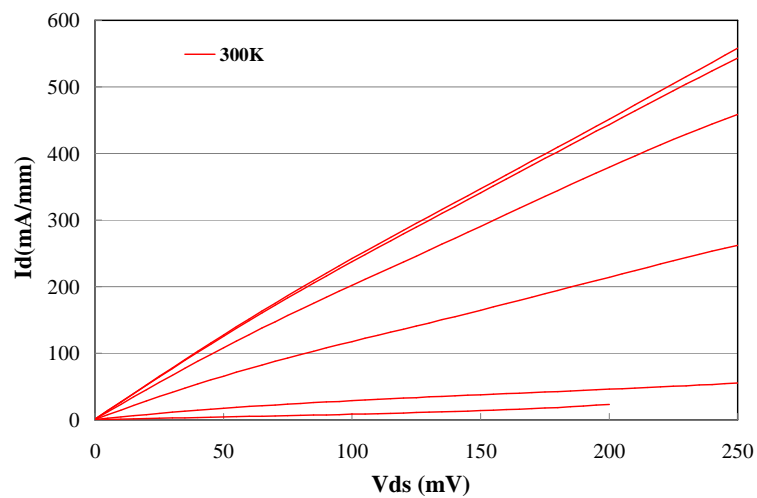


figure 35. Caractéristiques courant-tension de drain pour V_{gs} allant de 0 à -1V par pas de 0,2V

Les caractéristiques RF du Sb-HEMT_Si

La mesure des paramètres S du transistor a permis d'extraire le gain en courant H_{21} du transistor. L'extrapolation de ce gain à -20dB/décade donne la fréquence transition f_T . La figure 36 présente l'évolution de f_T suivant des courbes isofréquences en fonction du courant et de la tension drain. On constate qu'à 300K on est potentiellement capable d'atteindre des fréquences comprises entre 40 et 60 GHz à $V_{ds} = 100\text{mV}$ et que à 250mV on peut atteindre 130 GHz.

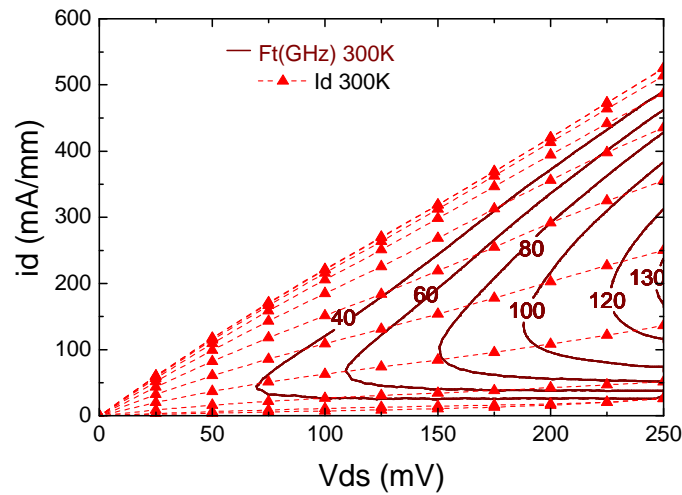


figure 36. Isofréquences f_T (GHz) en fonction du courant et de la tension drain pour V_{gs} allant de 0 à - 1V par pas de 0,1V

Considérons maintenant la puissance dissipée dans le composant pour atteindre de telles performances fréquentielles. D'une part l'observation de l'évolution de la fréquence de transition f_T en fonction de la puissance dissipée (figure 37) montre que pour $V_{ds} = 250\text{ mV}$ on peut atteindre une fréquence de 130 GHz en dissipant 48mW/mm. De plus pour $V_{ds} = 100\text{ mV}$ on a un $f_T = 55\text{GHz}$ pour une puissance dissipée inférieure à 10mW/mm (6,3mW/mm). Cette faible valeur de puissance consommée laisse envisager la réalisation d'une électronique consommant moins de 10mW/mm avec cette technologie.

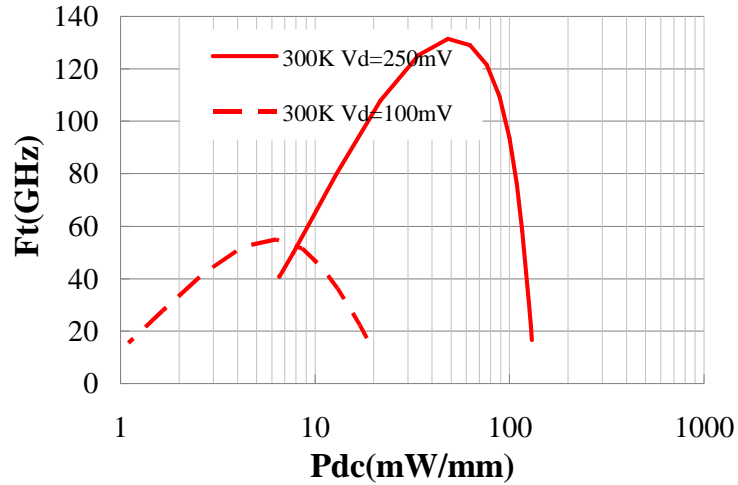


figure 37. Fréquence f_T en fonction de la puissance dissipée

Par ailleurs si on considère la fréquence maximale d'oscillation f_{max} (extrapolation du gain unilatéral de Mason à -20dB/décade) en fonction de la puissance dissipée (figure 38) on remarque des tendances similaires. En effet pour $V_{ds} = 250$ mV une fréquence maximale d'oscillation de 120 GHz peut être atteinte en dissipant 48mW/mm. De plus pour $V_{ds} = 100$ mV le pic de f_{max} est de 54 GHz pour une puissance dissipée inférieure à 5mW/mm.

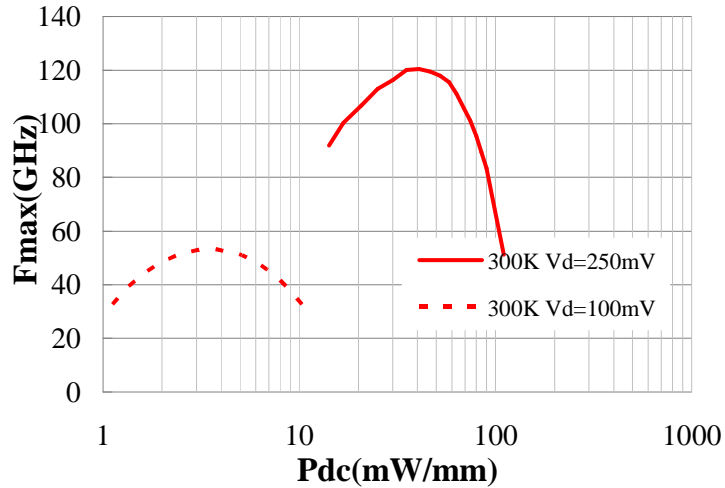


figure 38. Fréquence f_{max} en fonction de la puissance dissipée

La caractérisation DC et RF de ce composant a été suivie par une série de tests et d'essais visant à améliorer la structure et les performances des composants à base d'antimoine dont la réalisation technologique est décrite dans la thèse de A. Olivier[185]. Nous présentons, dans la partie suivante, les deux meilleures structures optimisées.

2.2.2. HEMT antimoine dopé Te

L'optique d'optimisation des premiers dispositifs à base d'antimoine de cette thèse a conduit à la réalisation d'une nouvelle filière de transistors dont la structure est donnée par le tableau 5. Dans cette structure le plan de dopage a été changé ; le tellure (Te) a été substitué au silicium (Si). En effet le tellure est un dopant de type N dans l'AlSb contrairement au silicium ce qui a permis de supprimer les monocouches d'InAs qui créaient des défauts dans la barrière de la structure précédente.

De plus, le rapport d'aspect du dispositif a été amélioré en réduisant, de 100 Å à 60 Å, l'épaisseur de la couche supérieure de barrière.

Dans un premier temps, le même masque utilisé pour réaliser nos premiers dispositifs à base d'antimoine a servi à réaliser les premiers HEMTs antimoine dopés Te (notés Sb-HEMT_Te1). Puis, afin d'optimiser cette structure, un nouveau masque a été réalisé (figure 39). Dans ce masque, le dispositif étudié (Sb-HEMT_Te2) a vu son développement de grille passer de 2x20 à 2x13µm et son espace source drain être réduit de 1,3µm à 0,8µm.

Cap Layer	InAs ($\text{Si } 8 \times 10^{18} \text{ cm}^{-3}$)	50 Å
Couche de Protection	$\text{Al}_{0.5}\text{In}_{0.5}\text{As}$	40 Å
Couche de Barrière	AlSb	60 Å
Plan de dopage δ	AlSb Te $5 \times 10^{12} \text{ cm}^{-2}$	
Espaceur	AlSb	50 Å
canal	InAs	150 Å
Couche de Barrière	AlSb	500 Å
Couche tampon	$\text{Al}_{0.8}\text{Ga}_{0.2}\text{Sb}$	2500 Å
tampon métamorphique	AlSb	7500 Å
	$\text{Al}_{0.5}\text{In}_{0.5}\text{As}$	1000 Å
Substrat	InP	

tableau 5. Structure de couche du Sb-HEMT_Te 1 & 2

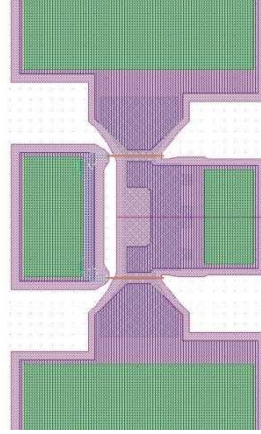


figure 39. Masque du Sb-HEMT_Te2

Les deux types de transistors ont été étudiés à température ambiante et les résultats obtenus sont discutés dans la suite.

La caractéristique Schottky

La figure 40 présente l'évolution de la diode Schottky du transistor Sb-HEMT_Te1 pour une tension V_{ds} nulle. On peut constater que la caractéristique Schottky a comme dans le cas du Sb-HEMT_Si, une faible tenue en inverse.

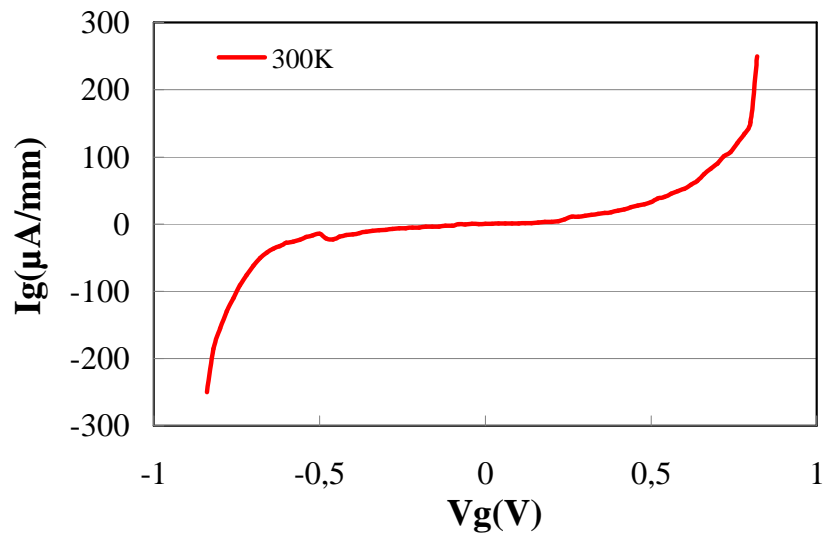


figure 40. Evolution de la Schottky du Sb-HEMT_Te1 à $V_{ds} = 0V$

Les caractéristiques courant-tension du Sb-HEMT_Te1

Lorsqu'on observe les caractéristiques courant-tension du Sb-HEMT_Te1 (figure 41), on remarque que par rapport au Sb-HEMT_Si, les niveaux de courant sont plus élevés. Ainsi le courant I_d passe de 560 mA/mm à 720 mA/mm à $V_{ds} = 250\text{mV}$ et $V_{gs} = 0\text{V}$ entre le Sb-HEMT_Si et Sb-HEMT_Te1. Cette augmentation des niveaux de courant préfigure de meilleures performances fréquentielles.

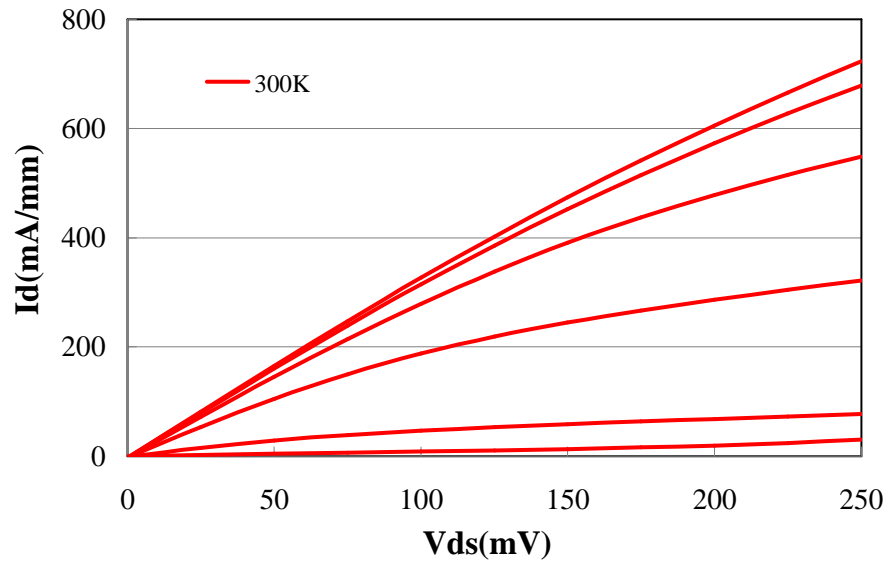


figure 41. Caractéristiques courant-tension de drain du Sb-HEMT_Te1
(V_{gs} allant de 0 à -1V par pas de 0,2V)

Les caractéristiques RF du Sb-HEMT_Te1

La figure 42 présente l'évolution de f_T suivant des courbes isofréquences du transistor Sb-HEMT_Te1, on remarque qu'il est possible avec le Sb-HEMT_Te1 d'atteindre des f_T supérieures à 180GHz à 250mV. Ceci vient confirmer l'amélioration des performances du transistor apportée par cette nouvelle hétérostructure.

De plus, on constate que jusqu'à 100mV de tension de drain, f_T évolue quasi proportionnellement à la tension avec un coefficient de l'ordre de 1GHz/mV.

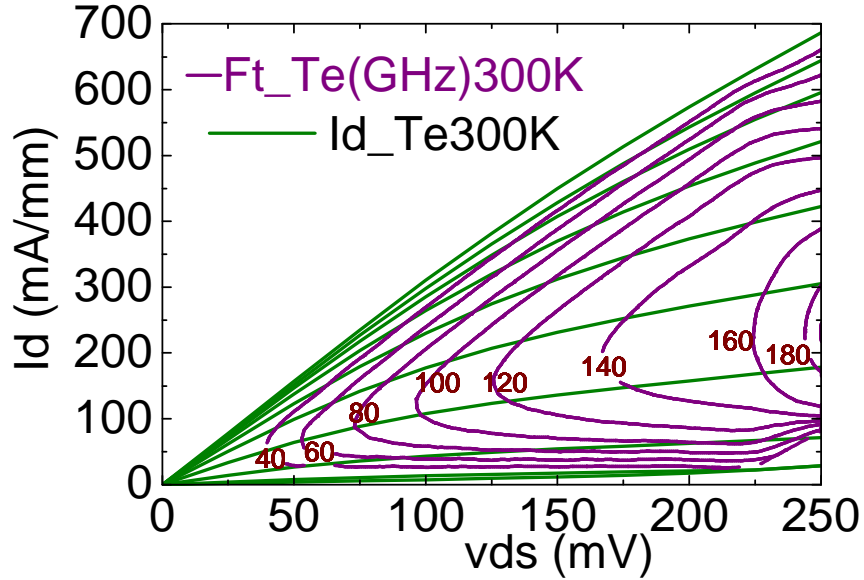


figure 42. Isofréquences f_T (GHz) en fonction du courant et de la tension drain dans le composant Sb-HEMT_Te1

Le caractère basse consommation du dispositif est réalisé à travers l'analyse de l'évolution des fréquences de coupures f_T (figure 43) et f_{max} (figure 44) en fonction de la consommation en puissance continue.

A 250mV, le Sb-HEMT_Te1 présente un pic de f_T de 186GHz. Ceci est obtenu pour une puissance dissipée de 60mW/mm. A 100mV, on atteint un pic de 105GHz pour une puissance dissipée 8 mW/mm.

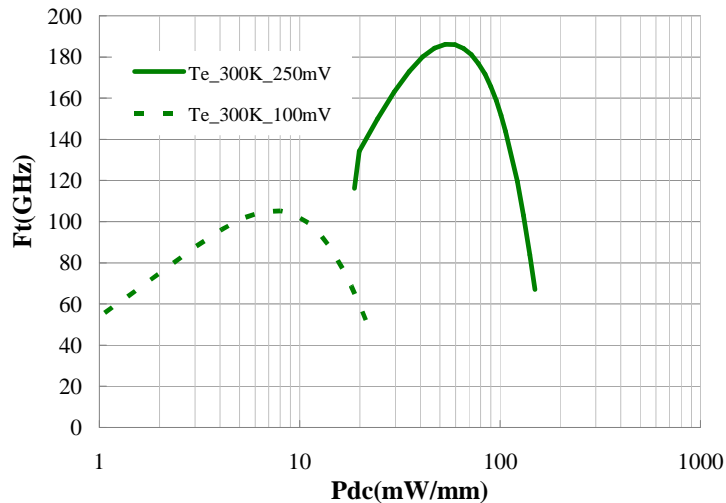


figure 43. Fréquence f_T en fonction de la puissance dissipée du composant Sb-HEMT_Te1

La fréquence maximale d'oscillation f_{max} quant à elle, a une évolution assez comparable à celle de f_T en fonction de la puissance. Ainsi à $V_{ds} = 250$ mV, le Sb-HEMT_Te1 présente un

pic de f_{max} de 160GHz pour une puissance dissipée de 47mW/mm. Et à 100mV, le pic de f_{max} est de 94GHz pour une puissance dissipée de 5,3mW/mm.

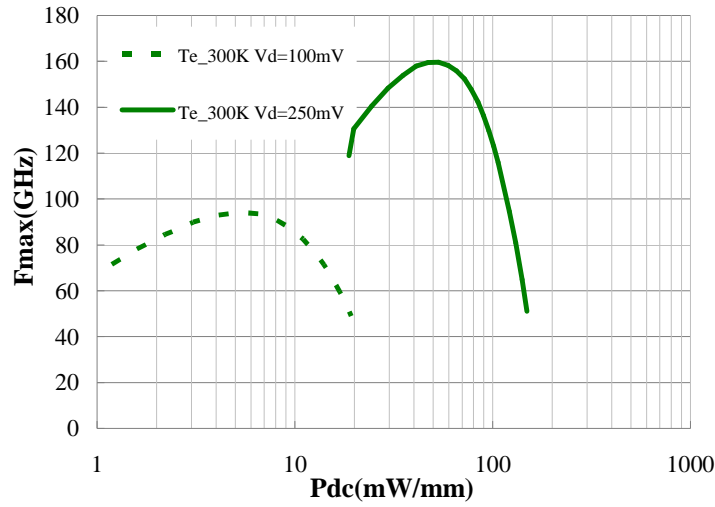


figure 44. Fréquence f_{max} en fonction de la puissance dissipée du transistor Sb-HEMT_Te1

La caractéristique Schottky Sb-HEMT_Te2

La figure 45 présente l'évolution de la diode Schottky du transistor Sb-HEMT_Te2 pour une tension V_{ds} nulle. On constate une moins bonne tenue en inverse du transistor Sb-HEMT_Te2 par rapport aux transistors précédents de notre étude. Toutefois en direct, les niveaux de courant sont équivalents à ceux obtenus avec les autres transistors à base d'antimoine que nous présentons.

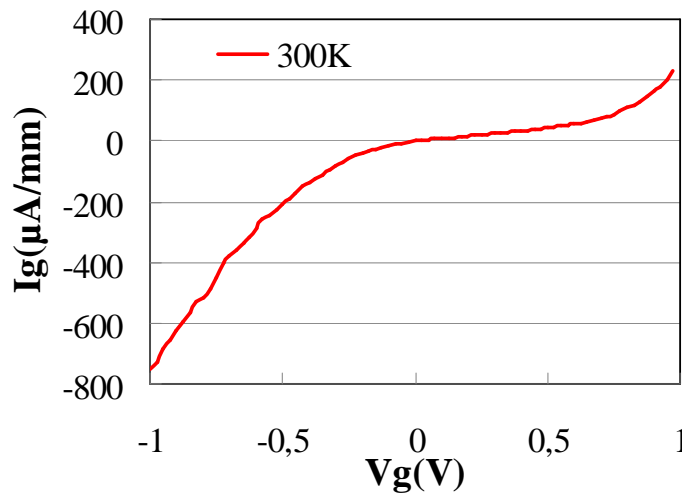


figure 45. Evolution de la caractéristique Schottky du Sb-HEMT_Te2 à $V_{ds} = 0V$

Les caractéristiques courant-tension du Sb-HEMT_Te2

De l'observation des caractéristiques courant-tension du Sb-HEMT_Te2 (figure 46), il ressort que par rapport au Sb-HEMT_Te1, les niveaux de courant sont plus élevés. Ainsi le courant I_d passe de 720 mA/mm à 840 mA/mm à $V_{ds} = 250\text{mV}$ et $V_{gs} = 0\text{V}$ entre le Sb-HEMT_Te1 et Sb-HEMT_Te2. Cette augmentation des niveaux de courant augure d'une amélioration des performances fréquentielles Sb-HEMT_Te2.

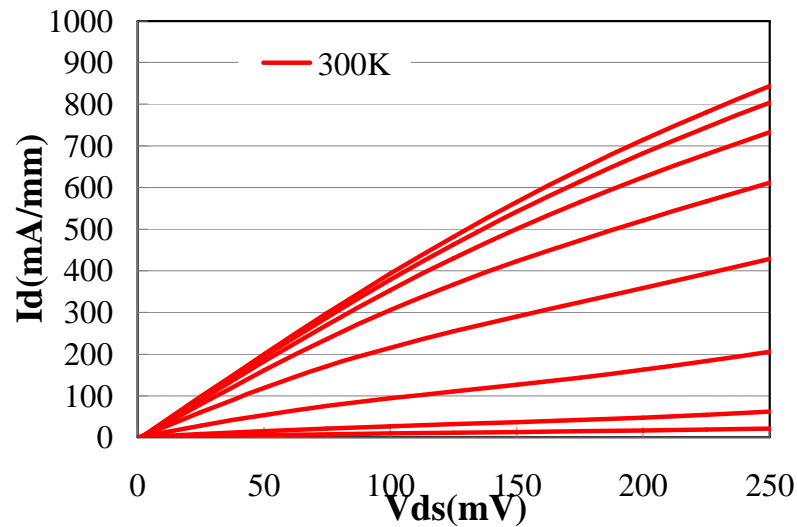


figure 46. Caractéristiques courant-tension de drain du Sb-HEMT_Te2
(V_{gs} allant de 0 à -1,4V par pas de 0,2V)

Les caractéristiques RF des composants Sb-HEMT_Te2

La figure 47 présente le gain en courant H_{21} en fonction de la fréquence à 100mV et 250mV. L'extrapolation de ces gains à -20dB /décade donne la valeur de f_T . Ainsi, on obtient, à 100mV, un f_T record de 144GHz [54] avec une puissance dissipée de 13,8mW/mm. A 250mV, un f_T de 250GHz pour une consommation de 100mW/mm. Cette amélioration observée sur les performances fréquentielles du Sb-HEMT_Te2 comparativement au Sb-HEMT_Te1 est liée à la réduction de l'espace source drain qui passant de 1,3 μm à 0,8 μm , entraîne la réduction des résistances d'accès R_s et R_d du dispositif.

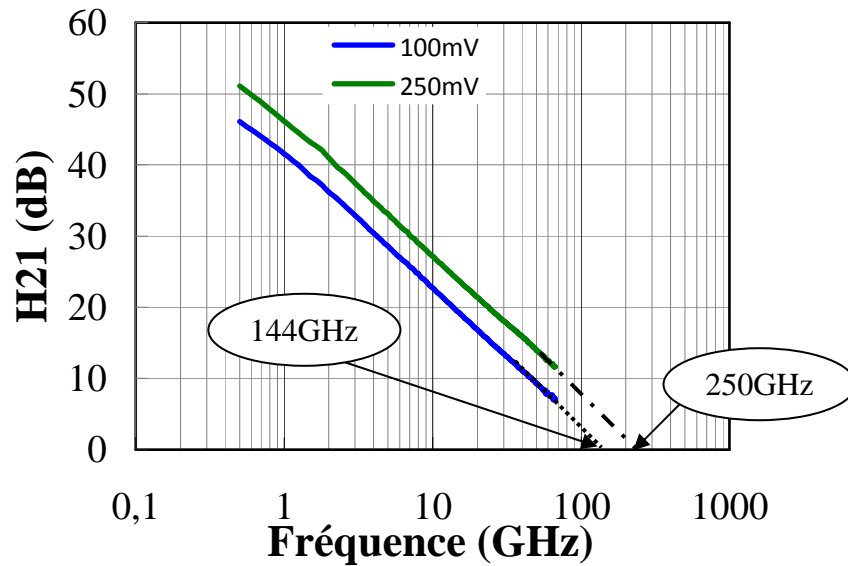


figure 47. Gain en courant H21 en fonction de la fréquence

2.2.3. HEMT D01MH

Les transistors de la filière D01MH, de la société OMMIC, sont des HEMTs métamorphiques, présentant une longueur de grille de 130nm. Nous présentons ici les résultats obtenus pour un composant de développement de grille 4x15μm.

Cette filière a fait l'objet de plusieurs études et présente d'assez bonnes performances en régime de saturation. Ces composants sont qualifiés pour des applications d'observations spatiales et atmosphériques ainsi que des applications faible bruit.

Le choix de cette filière D01MH s'est fait dans le but de procéder à une analyse comparative des performances des dispositifs à base d'antimoine avec des composants industriels matures de longueur de grille similaire. Cette caractérisation est surtout focalisée sur un régime inhabituel d'utilisation de ces composants, i.e. la zone linéaire de la caractéristique $I(V)$. Ce choix est motivé par le désir de comparer des composants fonctionnant dans les mêmes conditions de polarisation de drain.

La caractéristique Schottky

La caractéristique Schottky du composant D01MH est présentée sur la figure 48. On peut constater que dans le composant D01MH, la Schottky présente une bonne tenue en inverse.

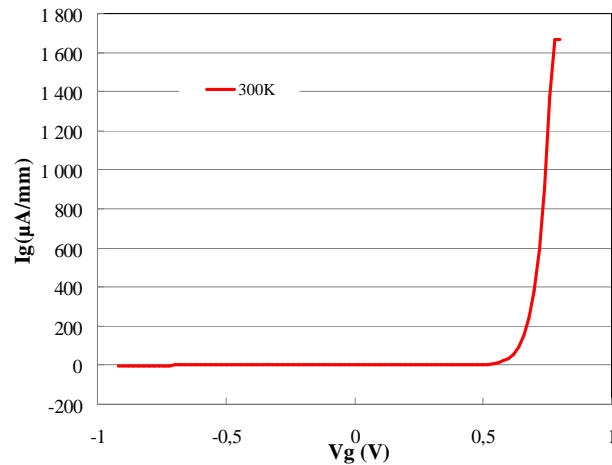


figure 48. Evolution de la Schottky du composant D01MH à V_{ds} nulle

Les caractéristiques courant-tension du composant D01MH

Les caractéristiques courant-tension du transistor D01MH sont présentées sur la figure 49. On observe que jusqu'à 250mV, les caractéristiques courant-tension ne présentent pas encore de saturation. En outre, à 100mV et 250mV, on atteint respectivement des pics de courant de 94mA/mm et 220mA/mm. Ces valeurs, peu élevées par rapport à celles observées sur les composants antimoine, laissent prévoir des performances fréquentielles dégradées dans ce régime de fonctionnement.

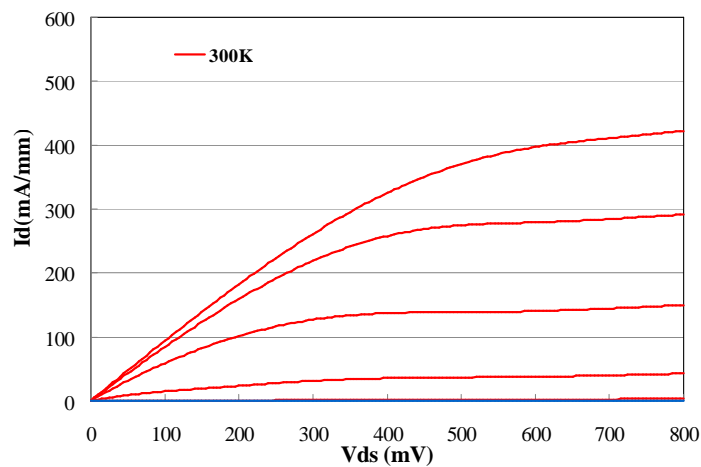


figure 49. Caractéristiques courant-tension de drain du D01MH
(V_{gs} allant de 0 à -0,8V par pas de 0,2V)

Les caractéristiques RF comparées des composants Sb-HEMT_Si et D01MH

La figure 50 donne un aperçu des isofréquences f_T obtenues après mesure des paramètres S du D01MH. On peut constater qu'à 250mV et 100mV, on est respectivement capable d'atteindre des fréquences f_T autour de 60GHz et 30GHz. Ces relatives faibles valeurs de fréquence obtenues à ces points de polarisation viennent corroborer les conjectures faites à la lecture des caractéristiques I (V) de cette filière de composants.

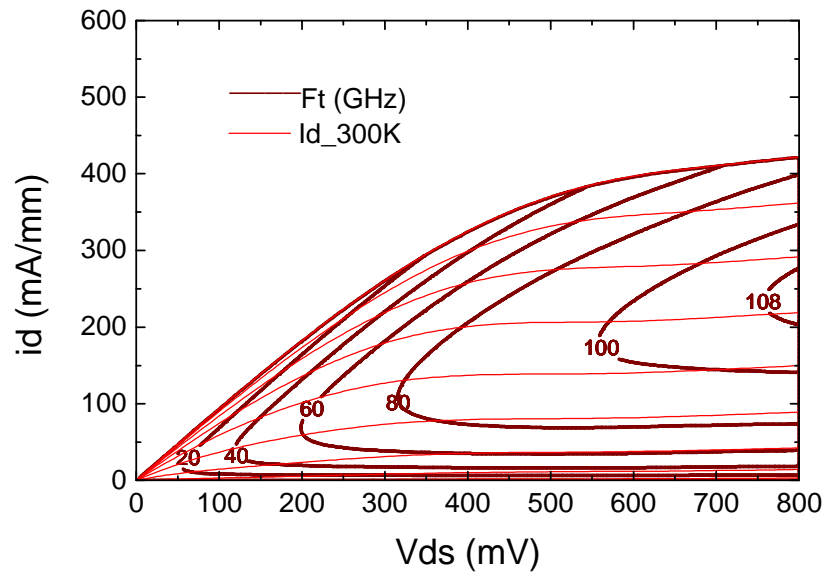


figure 50. Comparaison Isofréquences f_T (GHz) en fonction du courant et de la tension drain (V_{gs} allant de 0 à -1V par pas de 0,1V)

A 250mV, le composant D01MH présente un pic de f_T de 68 GHz pour une puissance dissipée de 16mW/mm. A 100mV, le composant D01MH ne présente qu'un f_T de 35 GHz avec une puissance dissipée de 3,2mW/mm.

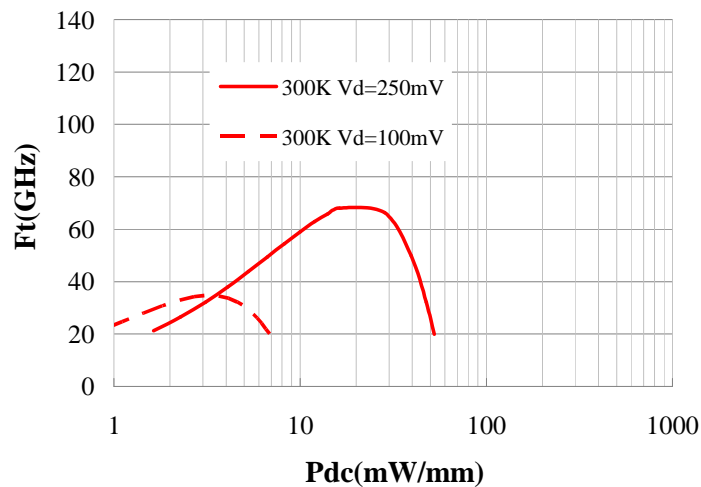


figure 51. Fréquence f_T en fonction de la puissance dissipée du HEMT D01MH

En ce qui concerne la fréquence de coupure f_{max} on observe pour ce qui est de la puissance dissipée, une tendance similaire à celle de f_T . A 100mV et 250mV, on atteint respectivement des pics de f_{max} à 63 GHz et 138 GHz

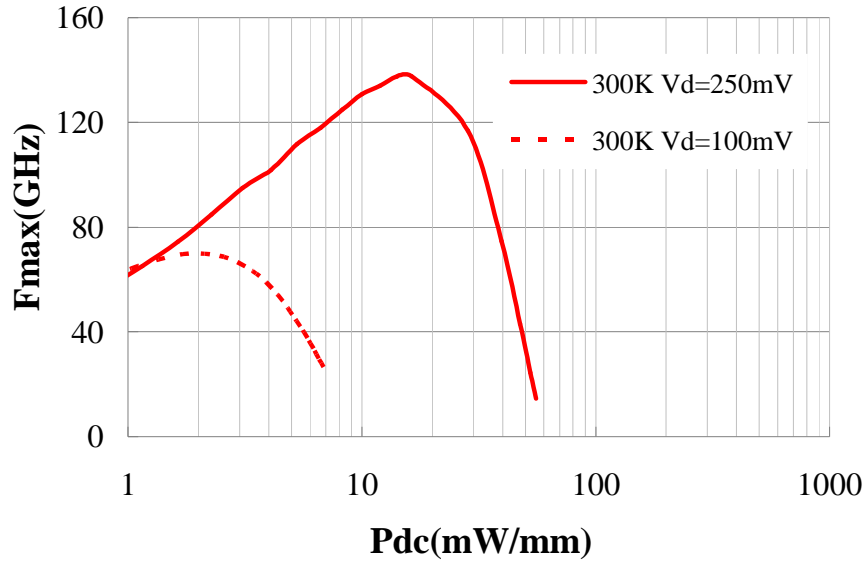


figure 52. Fréquence f_{max} en fonction de la puissance dissipée du transistor D01MH

Afin de poursuivre l'investigation des potentialités à bas V_{ds} des HEMTs de filière industrielles nous avons entrepris l'étude des performances des HEMTs de longueur de grille plus faible (70nm). La partie suivante en fait une synthèse à température ambiante.

2.2.4. HEMT D007IH

Les transistors de la filière métamorphique d'OMMIC de longueur de grille 70nm sont désignés par le label D007IH. Nous présentons ici les résultats obtenus pour un développement de grille 2x50μm.

Cette filière est encore en cours de finalisation mais a d'ores et déjà fait l'objet d'un certain nombre de travaux [181].

Les dispositifs de la filière D007IH, ont été caractérisés premièrement dans l'optique d'observer l'amélioration qu'apporte la réduction de la longueur de grille sur les performances du dispositif et aussi analyser le comportement de ce dispositif en zone linéaire.

La caractéristique Schottky

La figure 53 présente l'évolution du courant dans la grille du transistor D007IH à 300K en fonction de la tension de grille lorsque la tension de drain est nulle. On peut noter que la grille a une moins bonne tenue en inverse comparativement au transistor D01MH. Ceci est lié

principalement au fait que l'épaisseur de la barrière est réduite pour conserver un bon rapport d'aspect.

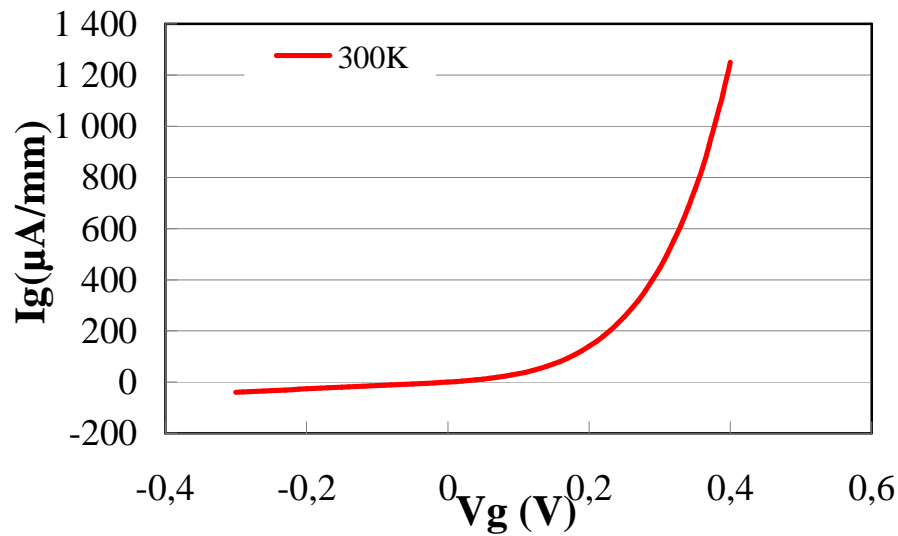


figure 53. Courant de grille dans le HEMT de la filière D007IH à 300K et $V_{ds} = 0V$

Les caractéristiques courant-tension du transistor de la filière D007IH

L'observation des caractéristiques courant-tension du transistor D007IH (figure 54), permet de constater que ces dernières ne présentent pas de saturation du courant aussi marquée que dans le cas du transistor D01MH. Cette absence de saturation franche du courant est attribuée à des effets canaux courts et d'ionisation par impact.

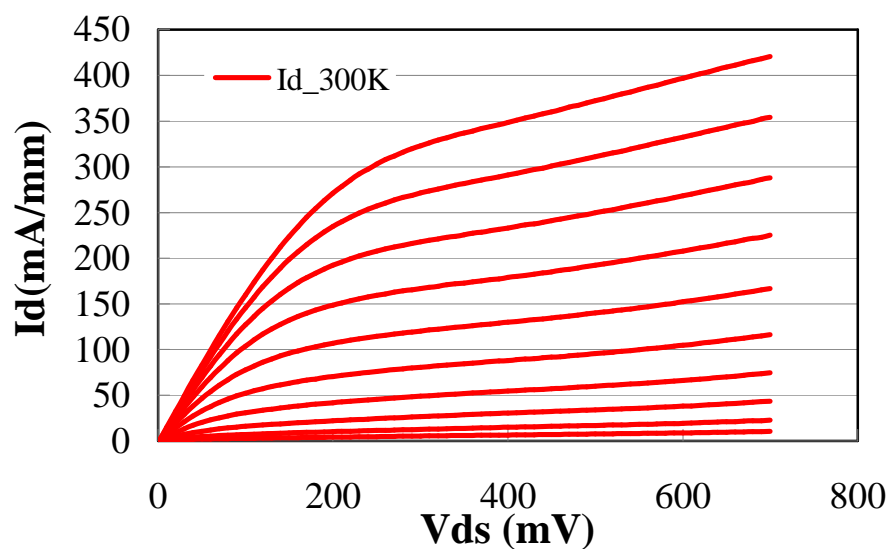


figure 54. Caractéristiques courant-tension de drain pour V_{gs} allant de 0,28 à -0,08V par pas de 0,04V

Les caractéristiques RF du HEMT de la filière D007IH

La figure 55 présente l'évolution de f_T suivant des courbes isofréquences en fonction du courant et de la tension drain. On constate qu'à 300K, on est capable d'atteindre des fréquences de l'ordre de 100 GHz à $V_{ds} = 100\text{mV}$ et qu'à 700mV on peut atteindre fréquences supérieures à 320 GHz.

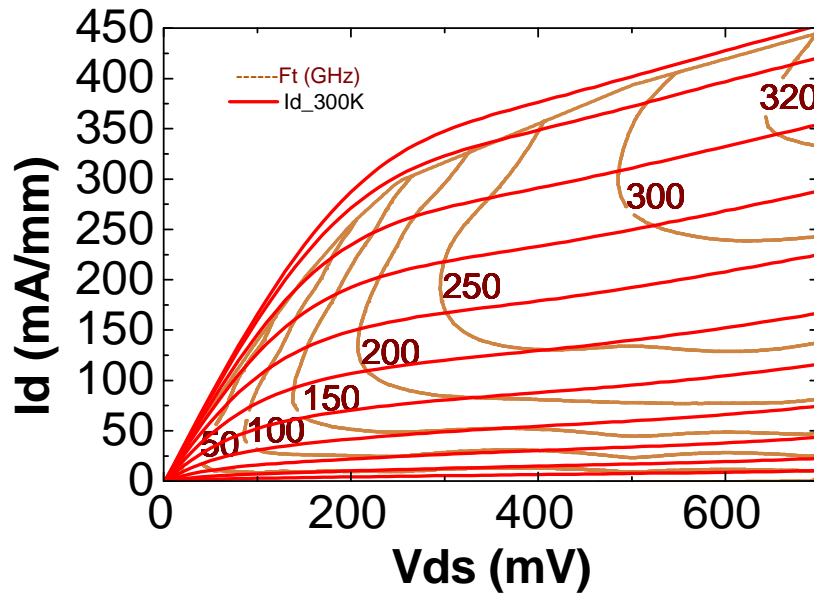


figure 55. Isofréquences f_T (GHz) en fonction du courant et de la tension drain pour V_{gs} allant de 0,32 à -0,08V par pas de 0,04V

Dans le même ordre d'idée, intéressons-nous à la puissance dissipée dans le composant pour atteindre de telles performances fréquentielles. D'une part l'observation de l'évolution de la fréquence de transition f_T en fonction de la puissance dissipée (figure 56) montre que pour $V_{ds} = 250\text{ mV}$ on obtient un pic de 225 GHz en dissipant 40mW/mm. De plus, pour $V_{ds} = 100\text{ mV}$ on a $f_T = 115\text{GHz}$ pour une puissance dissipée inférieure à 10mW/mm, égale à 6,1mW/mm. Cette faible valeur de puissance consommée conjuguée avec la valeur relativement élevée de f_T laisse envisager la réalisation d'une électronique à moins de 10mW/mm avec cette technologie.

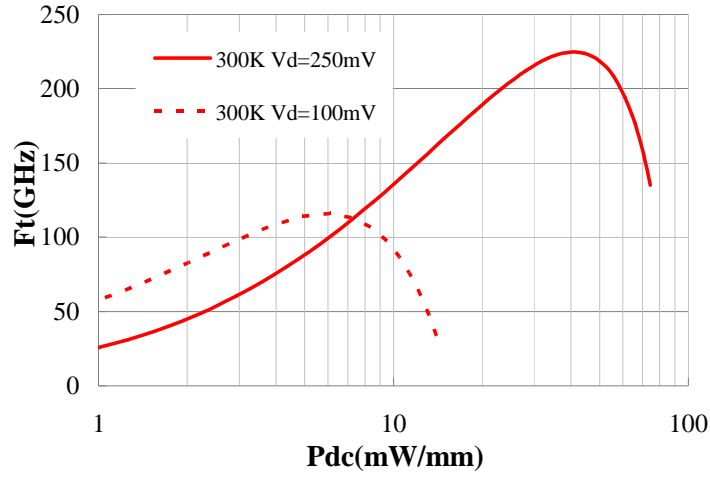


figure 56. Fréquence f_T en fonction de la puissance dissipée

D'autre part, l'observation de l'évolution de la fréquence maximale d'oscillation f_{max} (extrapolation du gain unilatéral de Mason à -20dB/décade) en fonction de la puissance dissipée (figure 57) conduit aux mêmes tendances. En effet pour $V_{ds} = 250$ mV, une fréquence maximale d'oscillation de 194 GHz peut être adressée en dissipant 28mW/mm. De plus, pour $V_{ds} = 100$ mV le pic de f_{max} est de 106 GHz pour une puissance dissipée de 3,8mW/mm.

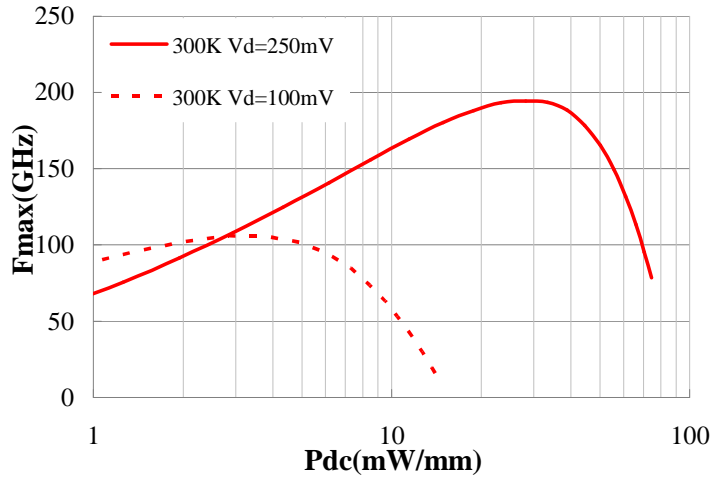


figure 57. Fréquence f_{max} en fonction de la puissance dissipée

2.2.5.Conclusion

Dans cette partie nous avons présenté les performances statiques et hyper-fréquences des différents dispositifs étudiés dans le cadre de nos travaux de recherche. Nous avons dans un premier temps étudié les performances des HEMTs à base d'antimoine et l'effet du passage d'un plan de dopage silicium à un plan de dopage Tellure dans les dispositifs à base d'antimoine. On a pu constater que le changement de plan de dopage n'altère pas la qualité de la Schottky et permet d'améliorer les performances statiques et hyper-fréquences des HEMTs à base d'antimoine. Ainsi, on atteint une valeur record de f_T de 144GHz à $V_{ds} = 100mV$. Et dans un second temps, les performances à faible polarisation de deux filières de transistors industriels ont été étudiées.

Le tableau 6 donne un récapitulatif des performances des dispositifs étudiés à faible polarisation.

	Id_Max (mA/mm)	Pdc @f_T (mW/mm)	f_T (GHz)	Id_Max (mA/mm)	Pdc @f_T (mW/mm)	f_T (GHz)
	$V_{ds}=250mV$			$V_{ds}=100mV$		
Sb-HEMT_Si	560	50	130	242	6,3	55
HEMT D01MH	220	16	68	94	3,2	35
Sb-HEMT_Te1	720	60	186	327	8	105
Sb-HEMT_Te2	840	100	250	380	13,8	144
HEMT D007IH	303	40	225	160	6,1	115

tableau 6. Récapitulatif des performances statiques et hyper-fréquences des dispositifs étudiés

2.3.Améliorations amenées avec la cryogénie

2.3.1.HEMT antimoine dopé Si à 77K

La caractéristique Schottky à 77K

La figure 58 montre l'évolution du courant de grille en fonction de la tension de grille à 300K et à température cryogénique. Une meilleure tenue en inverse de la Schottky est observée à 77K ce qui traduit une amélioration de la barrière de trous. Par ailleurs en direct on assiste à une translation vers les valeurs positives de la tension de seuil lorsqu'on abaisse la

température. Ceci traduit une augmentation de la hauteur de barrière avec la descente en température.

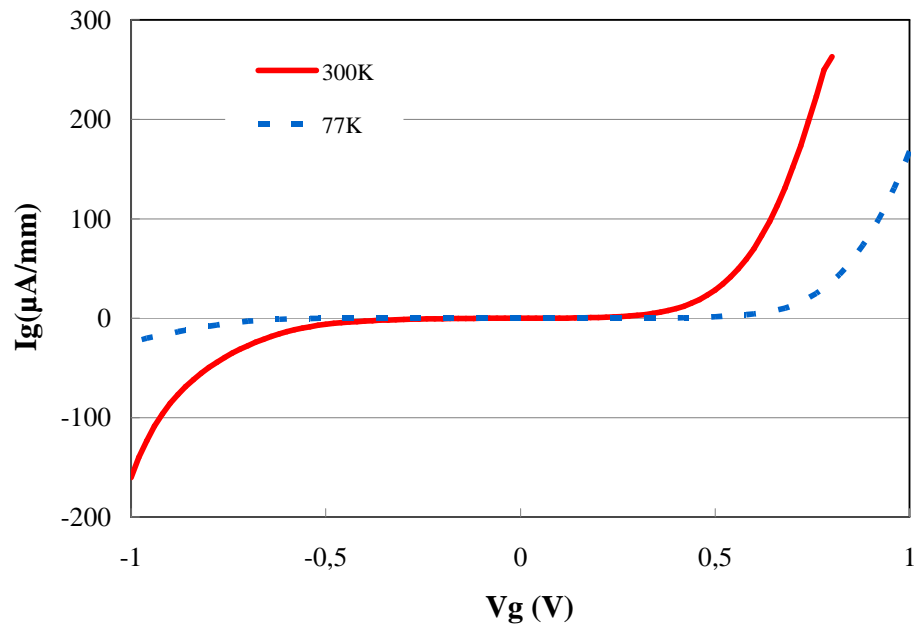


figure 58. Evolution de la Schottky du Sb-HEMT_Si à 300K et 77K

Les caractéristiques courant-tension du Sb-HEMT_Si à 300K et 77K

Lorsqu'on observe la figure 59 qui montre l'évolution du courant entre drain en fonction de la tension V_{ds} pour différentes valeurs de V_{gs} à température ambiante et à 77K ; il est manifeste qu'à 77K un début de saturation est observé ce qui traduit une réduction des effets de kink comme l'a observé Kruppa et al.[179]. Ceci conduit à la diminution du niveau de courant dans le dispositif lorsqu'on passe de 300K à 77K.

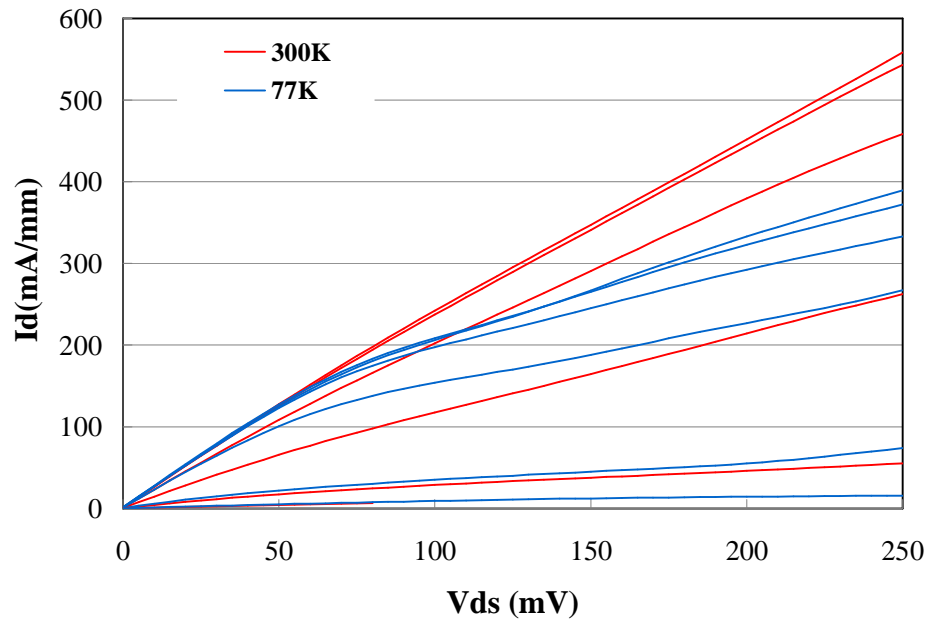


figure 59. Caractéristiques courant-tension de drain dans le Sb-HEMT_Si à 300K et 77K pour V_{gs} allant de 0 à -1V par pas de 0,2V

Les caractéristiques RF comparées du Sb-HEMT_Si à 300K et 77K

Les paramètres RF du transistor ont été mesurés à 77K afin d'observer l'influence de la température sur les performances du Sb-HEMT_Si. La figure 60 donne l'évolution de la fréquence de transition f_T en fonction de la puissance dissipée dans le dispositif. Pour une polarisation de drain de 250mV, on remarque que pour les deux températures on atteint le pic de f_T à 130 GHz mais ceci pour une puissance dissipée plus faible en basse température. Ceci est bien en adéquation avec le constat opéré sur les niveaux de courant de drain lorsqu'on abaisse la température dans le transistor Sb-HEMT_Si. Par ailleurs à $V_{ds} = 100\text{mV}$, les pics de f_T sont observés aux deux températures quasiment pour la même puissance dissipée. Toutefois, à cette polarisation, on passe de 55GHz à 92GHz lorsque la température est abaissée de 300K à 77K. Cette amélioration de la fréquence de coupure peut être attribuée principalement à l'augmentation de la transconductance G_m .

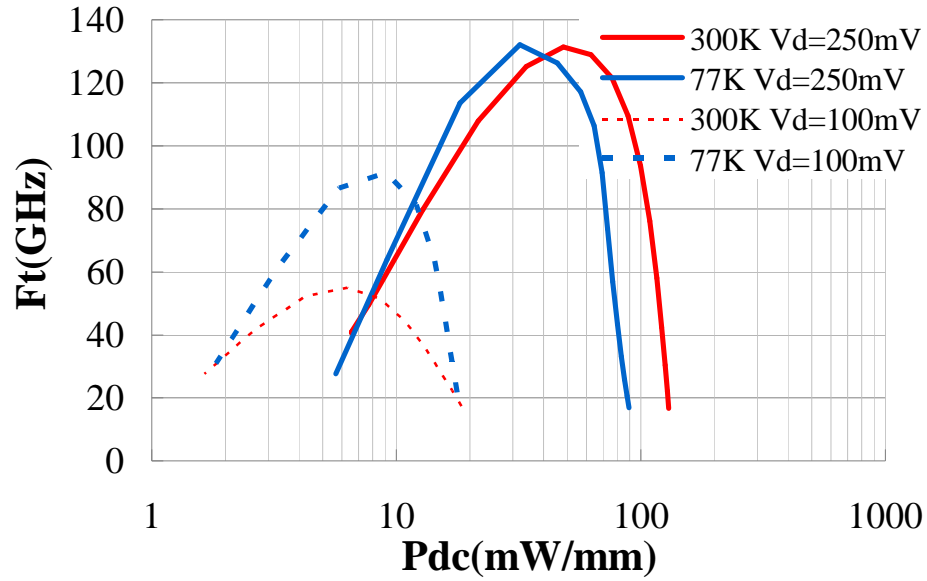


figure 60. Fréquence f_T en fonction de la puissance dissipée du Sb-HEMT_Si à 300K et 77K

Quant à la fréquence maximale d'oscillation f_{max} , son évolution est présentée à la figure 61. On peut constater qu'à 100mV comme à 250mV de tension sur le drain, on améliore les valeurs pics de f_{max} . Ainsi à 100mV on passe de 51 GHz à 100 GHz soit une amélioration de presque 100% obtenu avec la descente en température. A 250mV de V_{ds} l'augmentation n'est que de 33% et on atteint une valeur maximale de 160GHz pour une puissance consommée qui reste constante et égale à 40mW/mm aux deux températures.

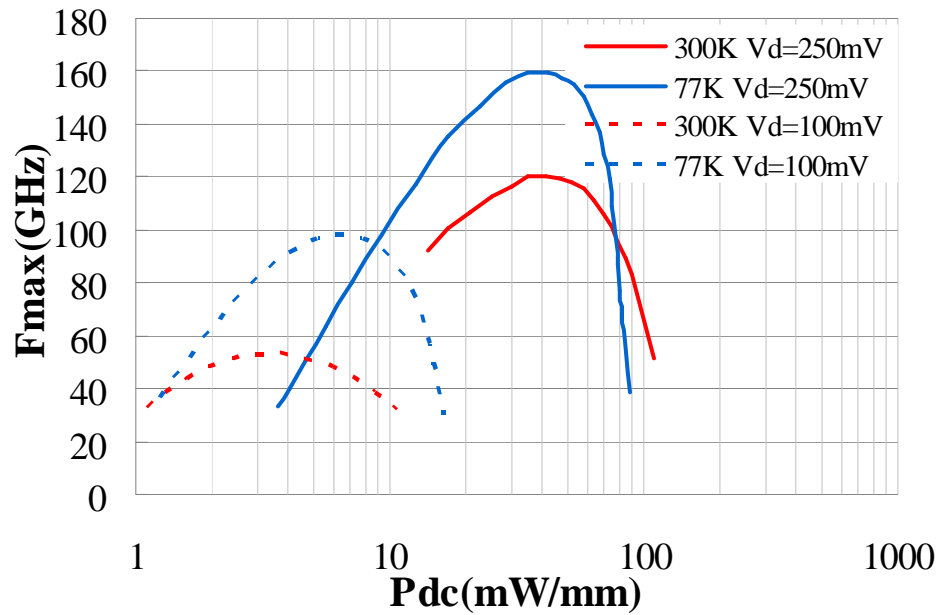


figure 61. Fréquence f_{max} en fonction de la puissance dissipée du Sb-HEMT_Si à 300K et 77K

L'ensemble de ces améliorations peuvent être attribuées d'une part à la réduction de l'effet de kink qui a conduit à la diminution du courant de drain et d'autre part à l'amélioration des résistances d'accès et l'augmentation de la transconductance G_m .

Dans le but d'expliquer analytiquement les améliorations constatées, nous avons extrait le schéma équivalent du transistor aux deux températures afin d'en comparer les paramètres principaux.

Schéma équivalent du Sb-HEMT_Si

Dans cette partie, nous étudions l'effet de la température sur les différents éléments du schéma équivalent petit signal du transistor afin d'expliquer l'évolution des performances fréquentielles en fonction de la température. En effet la fréquence de transition f_T et la fréquence maximale d'oscillation f_{max} peuvent être approximées par les expressions :

$$f_T = \frac{f_c}{1 + \left(g_d + g_m \left(\frac{C_{gd}}{C_{gs} + C_{gd}} \right) \right) (R_s + R_d)} \quad \text{Équation 23}$$

$$f_{max} = \frac{f_c}{2 \left(\sqrt{g_d(R_s + R_g + R_l) + \frac{1}{2} \frac{C_{gd}}{C_{gs}} \left(\frac{C_{gd}}{C_{gs}} + g_m(R_s + R_l) \right)} \right)} \quad \text{Équation 24}$$

$$\text{où } f_c = \frac{g_m}{2\pi(C_{gs} + C_{gd})} \quad \text{Équation 25}$$

Le tableau 7 présente l'évolution en fonction de la température, des différents paramètres du schéma équivalent petit signal du transistor à $V_{ds}=100\text{mV}$ et $V_{ds}=250\text{mV}$. Ces valeurs sont données aux pics de f_T à chaque température. On note une amélioration des résistances d'accès R_s et R_d avec la descente en température. Tandis que la valeur de la résistance de grille reste assez comparable lorsqu'on passe de 300k à 77K.

Par ailleurs à 100mV, les capacités C_{gs} et C_{gd} varient très peu avec la température alors que la transconductance G_m augmente presque d'un facteur 2 lorsque l'on passe de 300K à 77K. Ceci justifie l'amélioration observée sur la fréquence de transition f_T (figure 60). De plus, on observe aussi une quasi-constance de la conductance G_d .

	R_s (Ω .mm)	R_d (Ω .mm)	R_g (Ω /mm)	C_{gs} (fF/mm)	C_{gd} (fF/mm)	G_m (mS/mm)	G_d (mS/mm)	
77K	0,06	0,14	129	733	443	688	503	100mV
300K	0,12	0,25	138	790	490	375	550	
77K	0,06	0,14	129	793	338	1003	250	250mV
300K	0,12	0,25	138	703	340	1063	435	

tableau 7. Paramètres du schéma équivalent du transistor Sb-HEMT_Si à 300K et 77K pour $V_{ds} = \{100mV ; 250mV\}$

A plus forte polarisation, à $V_{ds}=250mV$, on remarque une quasi-constance de C_{gs} , C_{gd} et G_m , ceci corrobore l'absence d'évolution du pic de f_T avec la température à 250mV (figure 60). Dans le même temps, la conductance G_d passe de 435mS/mm à 250mS/mm ce qui traduit bien la diminution des niveaux de courant observée avec la descente en température.

Le tableau 8 donne une comparaison des valeurs de f_T mesurées et calculées avec la formule donnée plus haut. On constate une assez bonne adéquation entre les valeurs obtenues avec une erreur maximale de 15%.

	f_T calculée (GHz)	f_T mesurée (GHz)	
77K	78	92	100mV
300K	47	55	
77K	119	130	250mV
300K	114	130	

tableau 8. tableau comparatif des pics de f_T calculés et mesurés du Sb-HEMT_Si

2.3.2. HEMT D01MH à 77K

La caractéristique Schottky à 77K

De l'analyse de l'évolution du courant de grille en fonction de la tension de grille à 300K et à température cryogénique présentée à la figure 62, il transparaît, en direct, une translation vers les valeurs positives de la tension de seuil lorsqu'on passe de 300K à 77K. Ceci traduit une augmentation de la hauteur de barrière avec la descente en température.

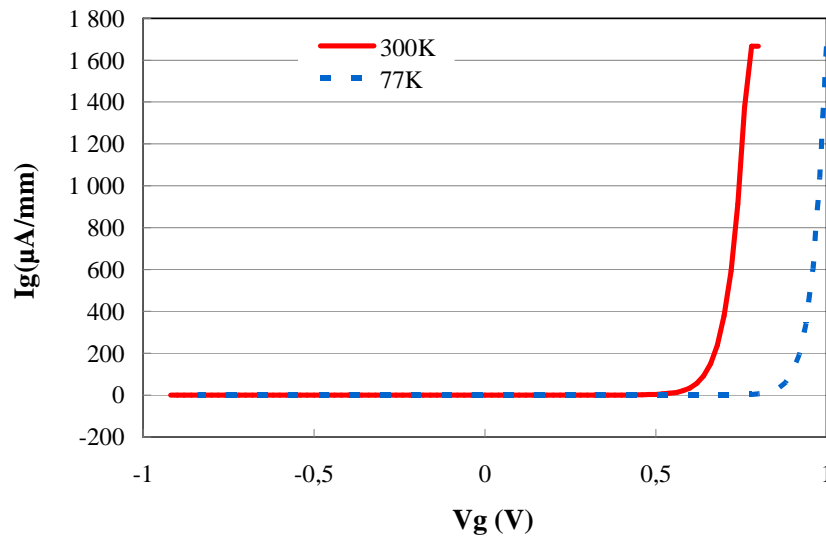


figure 62. Evolution de la Schottky du transistor D01MH à 300K et 77K

Les caractéristiques courant-tension du transistor D01MH à 300K et 77K

La figure 63 montre les caractéristiques $I(V)$ du transistor D01MH à 300K et 77K. Contrairement à ce qu'on a pu constater dans le cas du Sb-HEMT_Si, on observe ici une amélioration des niveaux de courants avec la descente à basse température. Cette augmentation du niveau de courant est assez prononcée à faible polarisation et est amoindrie dans la zone de saturation. En effet le transistor sature plus rapidement à 77K qu'à 300K.

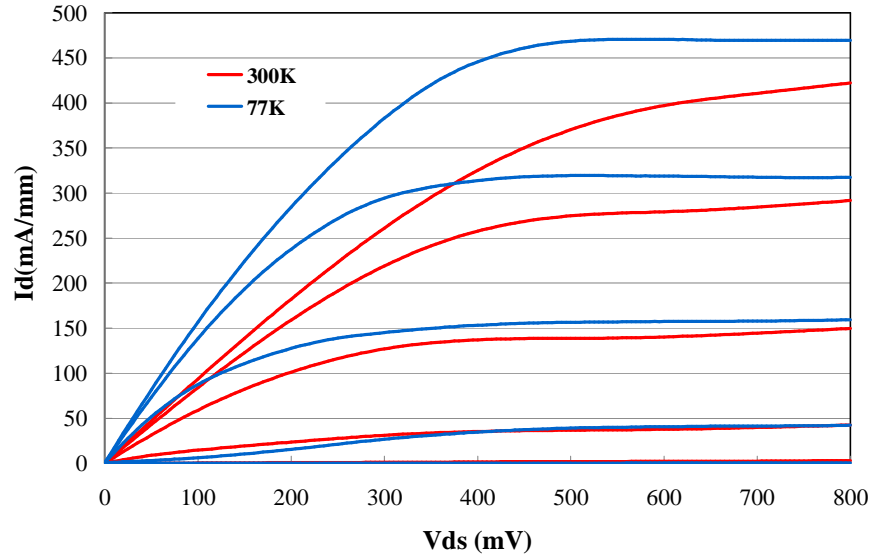


figure 63. Caractéristiques courant-tension de drain dans le transistor D01MH à 300K et 77K
(V_{gs} allant de 0 à -0.8V par pas de 0,2V)

Les caractéristiques RF comparées du transistor D01MH à 300K et 77K

De la comparaison simultanée des évolutions des paramètres RF du transistor que sont les fréquences de coupures f_T et f_{max} , il ressort un certain nombre d'améliorations.

Dans le cas de la fréquence f_T , dont l'évolution à 300K et 77K, pour deux polarisations de drain 100 et 250mV, est présentée à la figure 64 ; on note, qu'à ces deux points de polarisation, la descente en température provoque l'augmentation de f_T . Ainsi à 100mV, le passage de la température de 300K à 77K permet de passer d'un f_T de 37GHz à un f_T de 65GHz. Cette amélioration est assortie d'une augmentation de la puissance dissipée à température cryogénique ce qui est bien conforme à l'évolution des niveaux de courant statiques en ce point de fonctionnement (voir figure 63). Toutefois pour la puissance dissipée correspondant au pic de f_T à température ambiante, la valeur de f_T obtenue à 77K reste supérieure à ce pic. De même à 250mV la même tendance est observée. On passe ainsi d'un pic à 68GHz pour un pic à 100GHz respectivement à 300K et 77K pour une puissance dissipée quasi double à 77GHz.

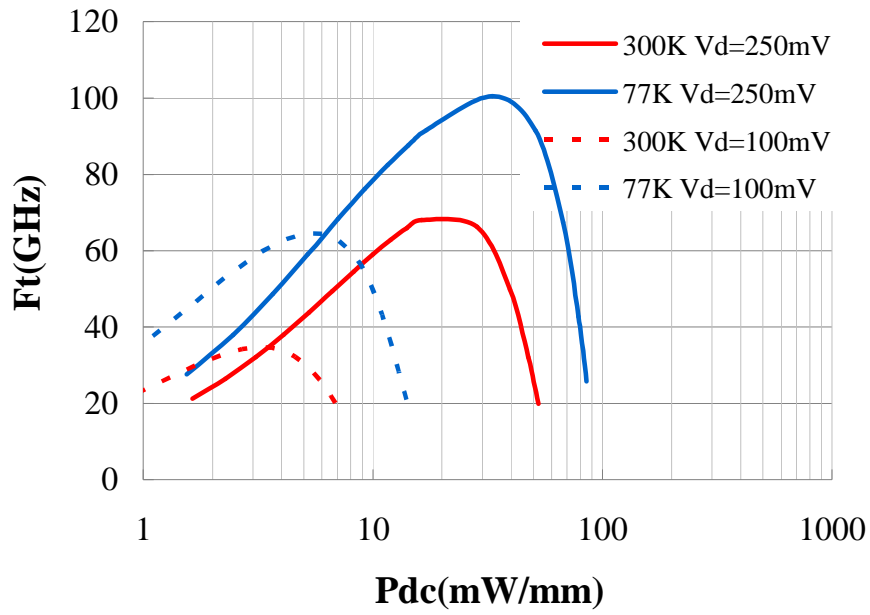


figure 64. Fréquence f_T en fonction de la puissance dissipée du transistor D01MH à 300K et 77K

En ce qui concerne la fréquence de coupure f_{max} , les tendances observées sont comparables à celles présentées par la fréquence f_T (voir figure 65). Ainsi à 100mV les pics de f_{max} sont respectivement à 65 GHz et 120 GHz à 300K et 77K pour une augmentation de la puissance dissipée de presque 2mW/mm. A 250mV le pic de f_{max} est translaté de 138 GHz à 180 GHz avec la descente en température.

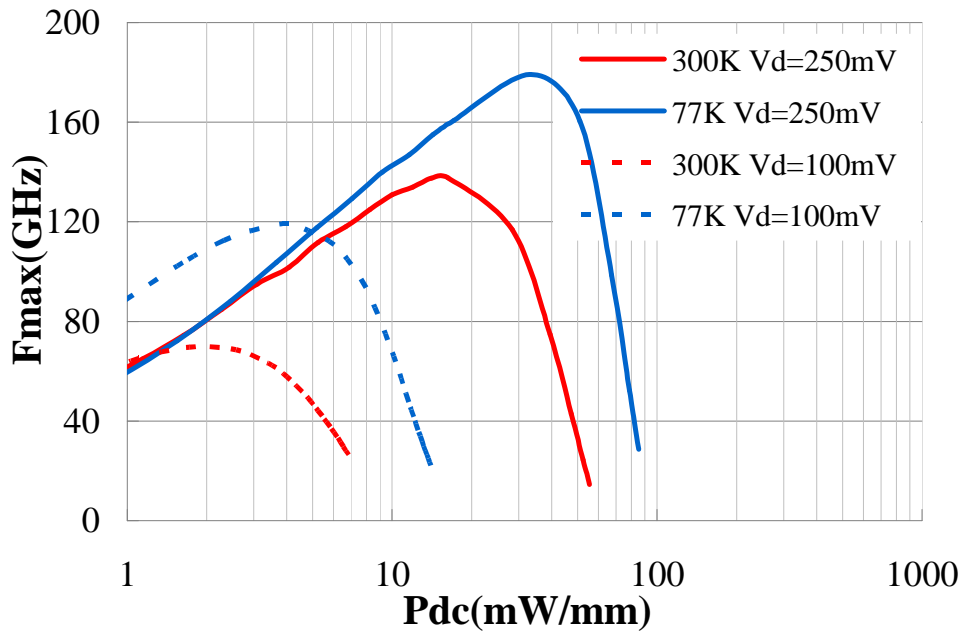


figure 65. Fréquence f_{max} en fonction de la puissance dissipée du transistor D01MH à 300K et 77K

L'amélioration observée des fréquences de coupures f_T et f_{max} lorsqu'on refroidit le dispositif, peut être attribuée à l'amélioration des résistances d'accès et à l'augmentation de la mobilité des électrons dans le transistor dont l'effet se manifeste par la hausse des valeurs de transconductance G_m .

Schéma équivalent du HEMT D01MH

Le schéma équivalent petit signal du HEMT D01MH a été extrait à 300K et 77K pour deux valeurs de V_{ds} 100mV et 250mV. Le tableau 9 donne un aperçu de l'évolution des paramètres du schéma équivalent petit signal en fonction de la température.

On observe une diminution des valeurs des résistances d'accès qui varie entre 25% pour R_g et 50% pour R_d lorsqu'on descend en température. Quant aux paramètres intrinsèques, à 100mV et 250mV, les capacités C_{gs} et C_{gd} reste quasi inchangées à 300K et 77K. De plus on observe une augmentation de la valeur de G_m aux deux points de polarisations ceci étant la signature d'un fonctionnement en zone linéaire de la caractéristique statique (en régime de mobilité). L'évolution de ces 3 paramètres en fonction de la température est bien en adéquation avec celle de la fréquence de transition f_T à ces mêmes points de fonctionnement (figure 64).

	R_s (Ω .mm)	R_d (Ω .mm)	R_g (Ω /mm)	C_{gs} (fF/mm)	C_{gd} (fF/mm)	G_m (mS/mm)	G_d (mS/mm)	
77K	0,2	0,3	60	667	417	583	313	100mV
300K	0,3	0,6	83	533	425	355	338	
77K	0,2	0,3	60	623	377	1045	375	250mV
300K	0,3	0,6	83	613	360	668	195	

tableau 9. Paramètres du schéma équivalent du transistor HEMT D01MH à 300K et 77K pour $V_{ds} = \{100mV ; 250mV\}$

La comparaison faite entre les fréquences f_T mesurées et calculées avec la formule donnée dans la partie consacrée au Sb-HEMT_Si (voir tableau 10) permet de constater une excellente adéquation entre le modèle et la mesure avec une erreur sur la valeur de f_T n'excédant pas les 8%.

	f_T calculée (GHz)	f_T mesurée (GHz)	
77K	62	65	100mV
300K	37	35	
77K	108	100	250mV
300K	71	68	

tableau 10. tableau comparatif des pics de f_T calculés et mesurés du HEMT D01MH

2.3.3. HEMT D007IH à 77K

La caractéristique Schottky à 77K

De l'analyse de l'évolution du courant de grille en fonction de la tension de grille à 300K et à température cryogénique présentée à la figure 66, il ressort qu'en direct, on assiste à une translation vers les valeurs positives de la tension de seuil lorsqu'on passe de 300K à 77K. Ceci traduit une augmentation de la hauteur de barrière avec la descente en température.

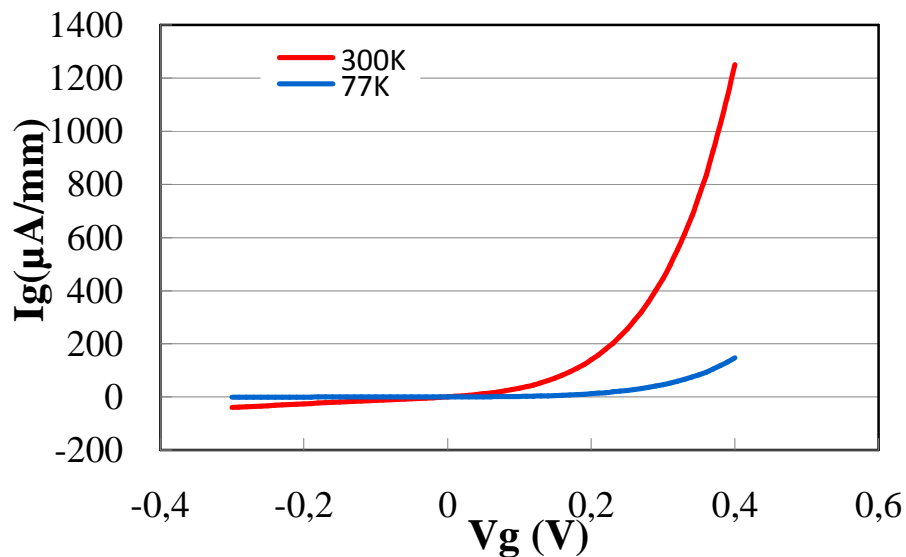


figure 66. Evolution de la Schottky du transistor D007IH à 300K et 77K

Les caractéristiques courant-tension du transistor D007IH à 300K et 77K

La figure 67 montre les caractéristiques $I(V)$ du transistor D007IH à 300K et 77K pour V_{gs} variant de -80mV à 280mV par pas de 40mV. Contrairement à ce qu'on a pu constater dans le cas du transistor D01MH, on observe ici une forte réduction des niveaux de courants avec la descente à basse température (pour les mêmes conditions de polarisation). Ceci peut être attribué à la translation de la tension de pincement de 120mV vers les tensions positives comme on peut le voir à $V_{ds} = 700\text{mV}$ (figure 68). Ainsi, afin de retrouver le comportement précédemment observé dans le cas de la D01MH, il suffit de décaler de 3 rangs vers le bas, les caractéristiques $I(V)$ à 300K. Par ailleurs, cette translation de la tension de pincement amène le transistor à devenir quasiment « normally-off » à 77K. L'augmentation du niveau de courant est assez prononcée à faible polarisation et est amoindrie dans la zone de saturation. En effet le transistor semble saturer plus rapidement à 77K qu'à 300K.

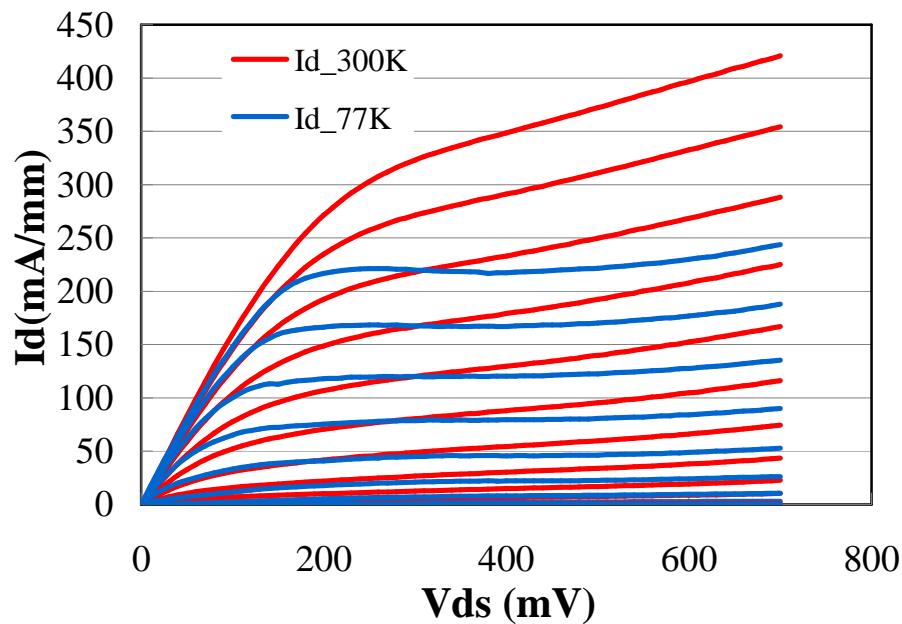


figure 67. Caractéristiques courant-tension de drain dans le transistor D007IH à 300K et 77K pour V_{gs} allant de 0,28 à -0,08V par pas de 0,04V

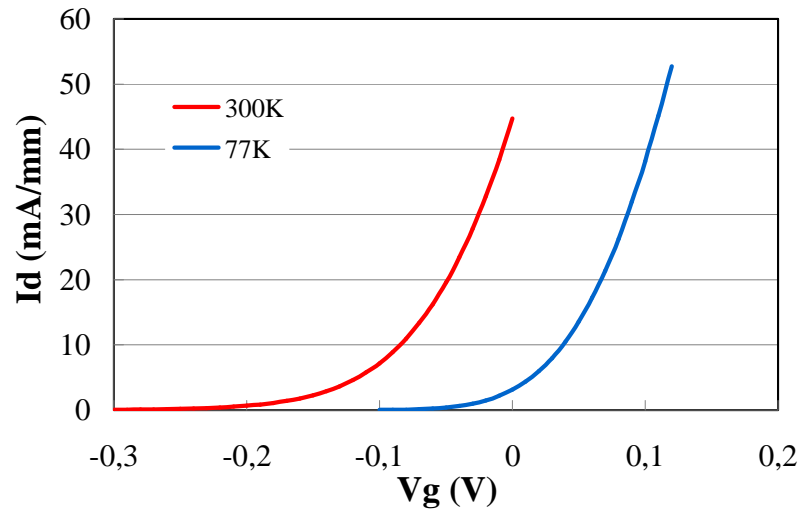


figure 68. Caractéristiques courant de drain et tension de grille à 300K et 77K

Les caractéristiques RF comparées du transistor D007IH à 300K et 77K

De la comparaison simultanée des évolutions des paramètres RF du transistor que sont les fréquences de coupures f_T et f_{max} il ressort un certain nombre d'améliorations.

Dans le cas de la fréquence f_T , dont l'évolution à 300K et 77K pour deux polarisations de drain, 100 et 250mV, est présentée à la figure 69 ; on note qu'à ces deux points de polarisation la descente en température provoque l'augmentation de f_T . Ainsi à 100mV, le passage de la température de 300K à 77K permet de passer d'un f_T de 115 GHz à un f_T de 184 GHz. Cette amélioration est assortie d'une augmentation de la puissance dissipée à température cryogénique ce qui est bien conforme à l'évolution des niveaux de courant statiques en ce point de fonctionnement (voir figure 69). Toutefois pour une puissance dissipée équivalente à celle correspondant au pic de f_T à température ambiante, la valeur de f_T obtenue à 77K reste supérieure au pic à 300K (115GHz). De même, à 250mV, la même tendance est observée. On passe ainsi d'un pic à 225 GHz pour un pic à 275 GHz respectivement à 300K et 77K pour une puissance dissipée qui augmente de 6 mW/mm.

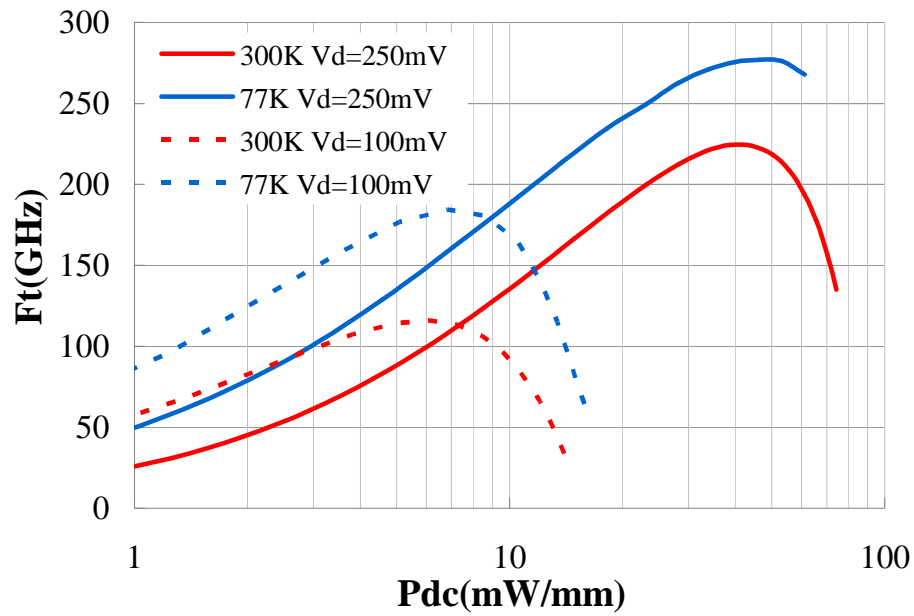


figure 69. Fréquence f_T en fonction de la puissance dissipée du transistor D007IH à 300K et 77K

En ce qui concerne la fréquence de coupure f_{max} , les tendances observées sont comparables à celles présentées par la fréquence f_T (voir figure 70). Ainsi, à 100mV, les pics de f_{max} sont respectivement à 106 GHz et 189 GHz à 300K et 77K pour une augmentation de la puissance dissipée de presque 3,8mW/mm. A 250mV le pic de f_{max} est translaté de 194 GHz à 280 GHz avec la descente en température.

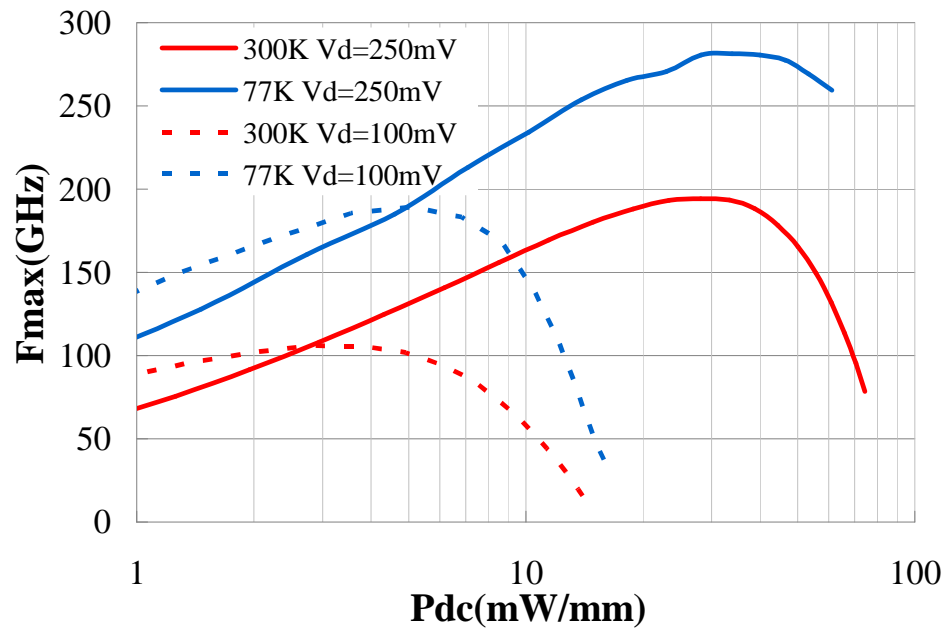


figure 70. Fréquence f_{max} en fonction de la puissance dissipée du transistor D007IH à 300K et 77K

L'amélioration observée des fréquences de coupures f_T et f_{max} lorsqu'on refroidit le dispositif, peut être attribuée à l'amélioration des résistances d'accès et à l'augmentation de la mobilité des électrons dans le transistor dont l'effet se manifeste par la hausse des valeurs de transconductance G_m . Ces effets peuvent se conjuguer avec la réduction de la conductance de sortie G_d (voir figure 67). Afin d'en apporter la précision la modélisation petit signal du transistor a été effectuée.

Schéma équivalent du HEMT D007IH

Le tableau 11 donne une synthèse de l'évolution des paramètres du schéma équivalent petit signal du HEMT D007IH en fonction de la température à deux points de polarisations $V_{ds}=100\text{mV}$ et $V_{ds}=250\text{mV}$.

On note une amélioration des résistances d'accès avec la descente en température comme le cas de transistors présentés précédemment. De même, aux deux points de polarisation on observe, comme dans le cas des transistors précédemment étudiés, une influence de la descente en température quasi négligeable sur les capacités C_{gs} et C_{gd} . Toutefois on remarque qu'à $V_{ds}=100\text{mV}$ la transconductance G_m augmente avec la température alors qu'elle ne varie pratiquement pas à $V_{ds}=250\text{mV}$. Ce qui dénote d'un changement de régime entre les deux points de polarisation. En effet entre 100mV et 250mV, on constate en observant les caractéristiques statiques (figure 67) du transistor qu'on passe de la zone linéaire à la zone de saturation. On en conclut alors que l'amélioration de la fréquence de transition f_T est à 100mV tributaire principalement de celle de la mobilité avec la descente en température. Tandis qu'à 250mV, cette amélioration de la valeur de f_T avec la descente en froid ne peut être attribuée qu'à l'amélioration des résistances d'accès (R_s, R_d et R_g).

	R_s (Ω/mm)	R_d (Ω/mm)	R_g (Ω/mm)	C_{gs} (fF/mm)	C_{gd} (fF/mm)	G_m (mS/mm)	G_d (mS/mm)	
77K	0,14	0,17	19,6	457	307	1354	457	100mV
300K	0,18	0,26	52,5	450	330	970	680	
77K	0,14	0,17	19,6	590	225	1880	270	250mV
300K	0,18	0,26	52,5	558	277	1867	420	

tableau 11. Paramètres du schéma équivalent du transistor HEMT D007IH à 300K et 77K pour $V_{ds}=\{100\text{mV}; 250\text{mV}\}$

Le tableau 12 présente les valeurs de pic de f_T mesurées et celles calculées à partir des éléments du schéma équivalent extrait aux points de fonctionnement correspondants. La comparaison de ces données permet de constater une assez bonne adéquation entre la mesure et le modèle avec une erreur inférieure à 17%. Ceci vient corroborer les tendances observées précédemment sur l'évolution de f_T aux deux températures et aux deux points de polarisation présentés.

	f_T calculée (GHz)	f_T mesurée (GHz)	
77K	215	184	100mV
300K	134	115	
77K	295	275	250mV
300K	244	225	

tableau 12. tableau comparatif des pics de f_T calculés et mesurés du HEMT D007IH

2.4. Etude du bruit dans les dispositifs à 300K et 77 K

2.4.1. La réponse en bruit du transistor Sb-HEMT_Si

Le bruit dans le transistor Sb-HEMT_Si a été mesuré tel que décrit dans le paragraphe 1.3.3 à température ambiante. Après l'extraction du modèle petit signal de ce dispositif, le modèle de bruit a permis de déterminer les 4 paramètres de bruit.

Cette étude de la réponse bruit a été menée en fonction de la puissance pour une polarisation de drain de 100mV à 30GHz de fréquence. Afin d'extraire les 4 paramètres de bruit, la température de bruit coté drain T_{out} a été déterminée à partir du facteur de bruit f_{50} tel que décrit dans le paragraphe 1.3.3.

La figure 71 présente l'évolution de la température T_{out} en fonction de la puissance dissipée. On constate que T_{out} est à son minimum (400K) entre 4 et 5mW/mm ce qui est une valeur assez proche de la température du CST.

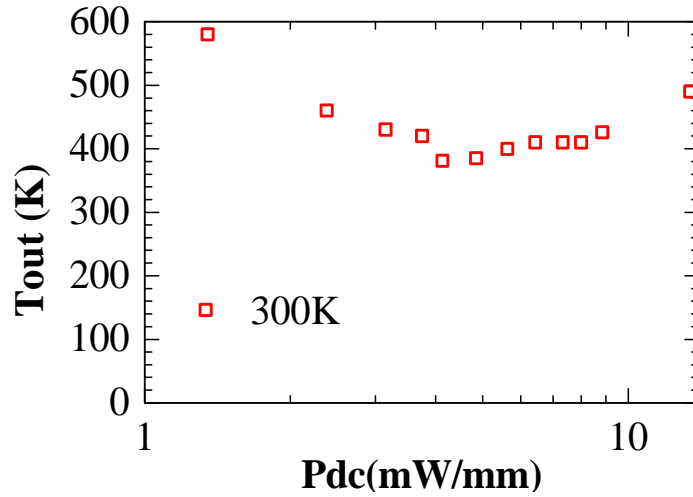


figure 71. Température de bruit de drain T_{out} en fonction de la puissance

La figure 72 présente quant à elle, le facteur minimum de bruit NF_{min} et le gain associé G_{ass} en fonction de la puissance continue dissipée. La valeur minimale de NF_{min} , 3 dB, est obtenue pour une puissance dissipée de 4,1mW/mm. A cette puissance dissipée le gain associé est de 1dB ce qui représente sa valeur maximale.

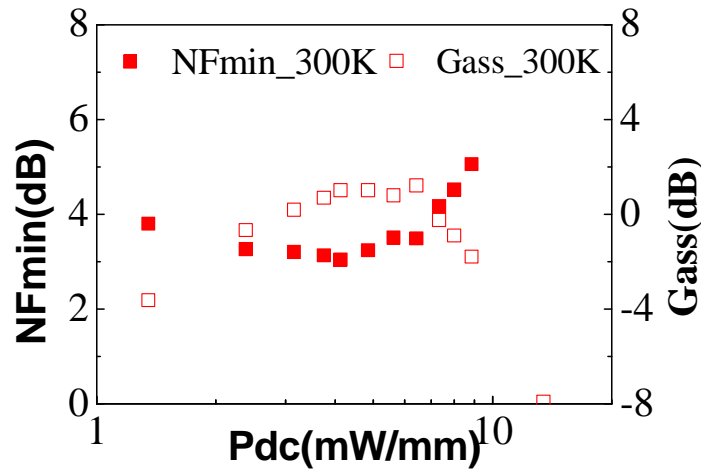


figure 72. Facteur minimum de bruit NF_{min} et Gain associé G_{ass} en fonction de la puissance à 300K du Sb-HEMT_Si

La résistance équivalente de bruit R_n est un paramètre prépondérant dans la définition de la sensibilité du dispositif à la désadaptation en entrée et plus elle est faible, moins le dispositif sera sensible à désadaptation. Ainsi à la puissance correspondante au minimum de bruit, la résistance équivalente de bruit R_n (voir figure 73) passe par son minimum qui est de 107Ω .

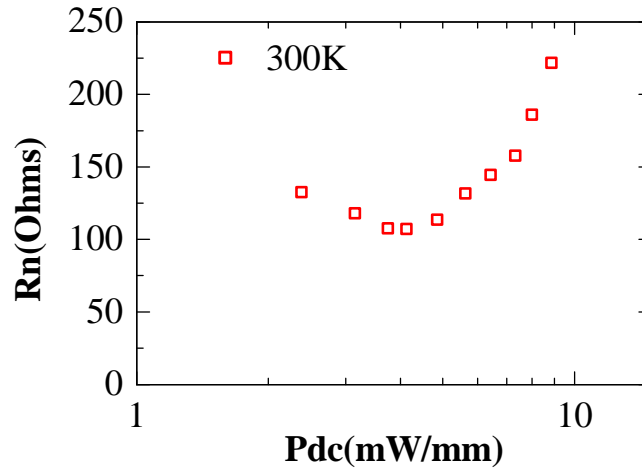


figure 73. Résistance équivalente de bruit R_n en fonction de la puissance à 300K du Sb-HEMT_Si

En ce qui concerne le coefficient de réflexion optimum Γ_{opt} , la figure 74 présente son évolution en fonction de la puissance continue dissipée. On peut remarquer qu'il varie très peu avec le changement de puissance.

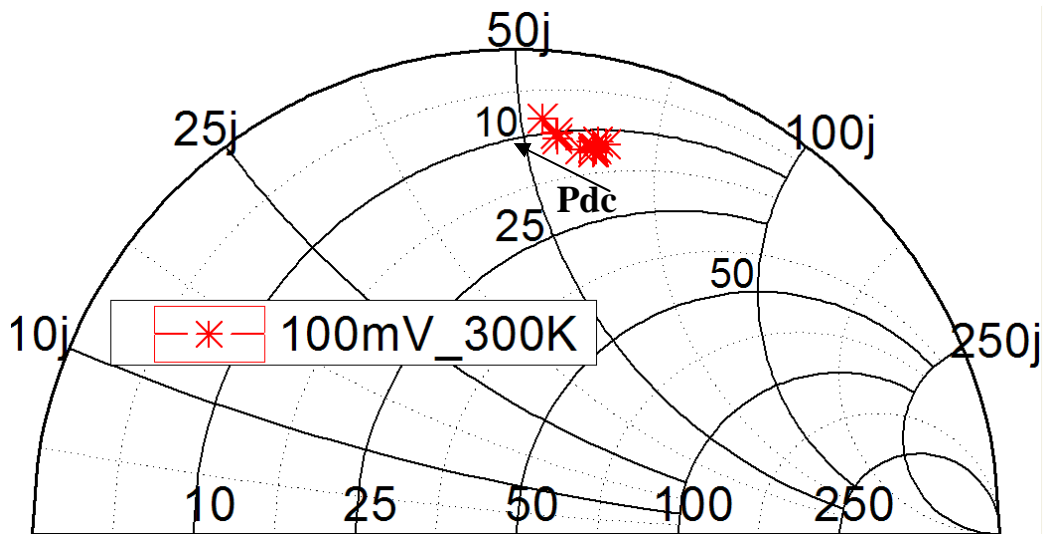


figure 74. Coefficient de réflexion optimum Γ_{opt} en fonction de la puissance à 300K du Sb-HEMT_Si

De par la faible valeur maximale de son gain associé (1dB), à $V_{ds}=100mV$, le Sb-HEMT_Si ne saurait être utilisé dans la réalisation d'un amplificateur faible bruit à température ambiante et à 30GHz de fréquence de travail.

2.4.2.La réponse en bruit du transistor Sb-HEMT_Te1 à 300K

De la même manière que pour le transistor Sb-HEMT_Si, la réponse en bruit du dispositif Sb-HEMT_Te1 a été étudiée à travers les paramètres de bruit. Cette étude a été

réalisée à $V_{ds}=100\text{mV}$ et est présentée en fonction de la puissance dissipée à une fréquence de 30GHz.

L'observation de l'évolution de la température de sortie du dispositif T_{out} en fonction de la puissance, présenté à la figure 75, permet de constater que ce dispositif présente un T_{out} minimum égal (300K).

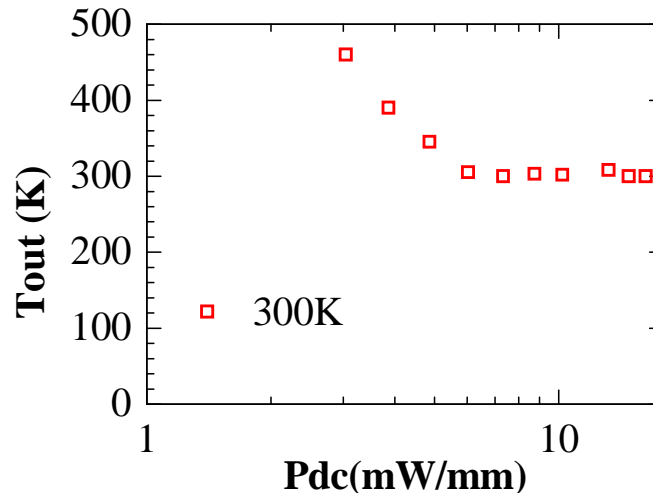


figure 75. Température de bruit de drain T_{out} en fonction de la puissance du Sb-HEMT_Te1

La figure 76 présente quant à elle, le facteur minimum de bruit NF_{min} et le gain associé G_{ass} en fonction de la puissance continue dissipée dans le Sb-HEMT_Te1. On remarque que le changement de plan de dopage et l'optimisation de la structure du composant ont permis d'améliorer la valeur minimale de NF_{min} qui passe de 3dB dans le Sb-HEMT_Si à 1,56 dB dans le Sb-HEMT_Te1. Cette valeur est obtenue pour une puissance dissipée de 7,3mW/mm. Bien que représentant une augmentation de plus de 3mW/mm, cette valeur reste en dessous de notre objectif qui est de réaliser une électronique à moins de 10mW/mm. A cette puissance dissipée, le gain associé est de 5,3dB. Cette valeur de gain associé représente une augmentation de 4 dB par rapport à la valeur donnée par le Sb-HEMT_Si. Par ailleurs pour une puissance équivalente à celle correspondant au minimum de bruit dans le Sb-HEMT_Si, on ne dégrade quasiment pas le gain associé du Sb-HEMT_Te1 mais son facteur de bruit minimum passe de 1,56 à 1,75 dB.

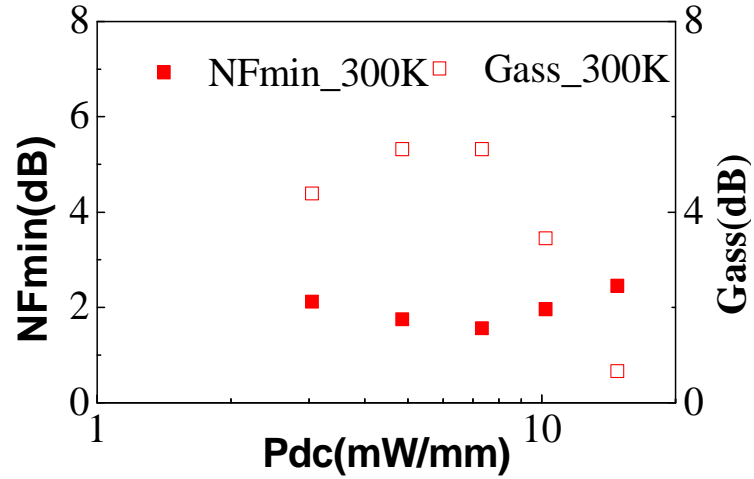


figure 76. Facteur minimum de bruit NF_{min} et Gain associé G_{ass} en fonction de la puissance à 300K du Sb-HEMT_Te1

La figure 77 présente l'évolution de la résistance équivalente de bruit R_n en fonction de la puissance dissipée. A la puissance correspondant au minimum de bruit, R_n affiche son minimum qui vaut 37Ω . Ce qui représente presque 33% de la valeur minimale de R_n dans le Sb-HEMT_Si. On peut donc conclure que Sb-HEMT_Te1 est presque trois fois moins sensible à la désadaptation que le Sb-HEMT_Si.

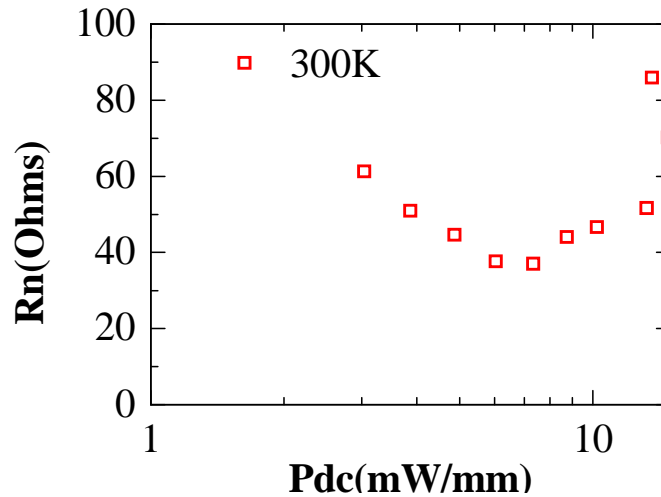


figure 77. Résistance équivalente de bruit R_n en fonction de la puissance à 300K du Sb-HEMT_Te1

La figure 78 présente la variation du coefficient de réflexion optimum en fonction de la puissance dissipée. Comme dans le cas du Sb-HEMT_Si, on note une sensibilité quasi nulle du Γ_{opt} au changement de puissance. Par ailleurs on remarque que le Γ_{opt} est légèrement plus

proche du centre de l'abaque dans le cas du Sb-HEMT_Te1, ceci laisse supposer que ce dernier sera plus facilement adaptable en bruit que le Sb-HEMT_Si.

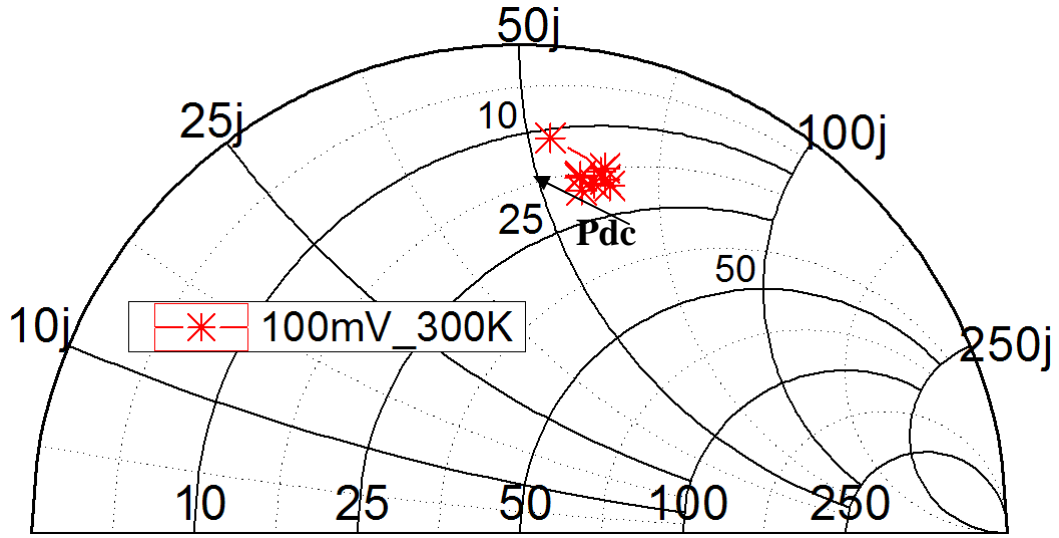


figure 78. Coefficient de réflexion optimum Γ_{opt} en fonction de la puissance à 300K du Sb-HEMT_Te1

La forte amélioration constatée au niveau des paramètres de bruit est directement liée à celle de la fréquence de transition f_T qui lorsqu'on passe de la structure au plan de dopage silicium pour la structure au plan de dopage tellure on fait varier f_T de 55 à 100 GHz.

2.4.3. Amélioration du bruit du transistor Sb-HEMT_Si à 77K

La forte amélioration des performances hyperfréquences du Sb-HEMT_Si obtenue à 100mV avec le refroidissement du dispositif, nous a poussés à évaluer à 30GHz, sa réponse en bruit et à comparer cette dernière à celle présentée à 300K.

La figure 79 présente l'évolution de la température T_{out} en fonction de la puissance dissipée dans le transistor pour $V_{ds}=100mV$. On peut y remarquer que la descente en température provoque le passage de T_{out} initialement égale à 400K à 170K pour une température cryogénique de 77K.

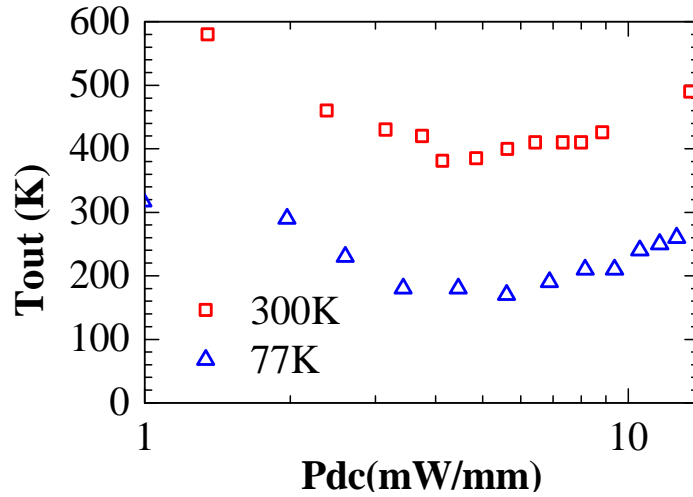


figure 79. Température de bruit de drain T_{out} en fonction de la puissance du Sb-HEMT_Si

Une lecture de la progression du facteur minimum de bruit et gain associé en fonction de la puissance (figure 80) permet de faire le constat d'une réduction du facteur de bruit de 2,2dB lorsqu'on passe de 300K à 77K. Ceci est obtenu avec une légère augmentation de la puissance dissipée qui, elle, augmente de 1,5mW/mm tout en demeurant inférieur à notre limite de puissance (10 mW/mm). Le gain associé lui aussi connaît une remarquable augmentation et passe 1dB à 300K à 5dB à la puissance correspondante au minimum de bruit. Par cette amélioration remarquable de ces deux paramètres de bruit les horizons d'une électronique cryogénique à très basse consommation s'ouvrent pour ce composant dont l'utilisation à 300K reste inopportune.

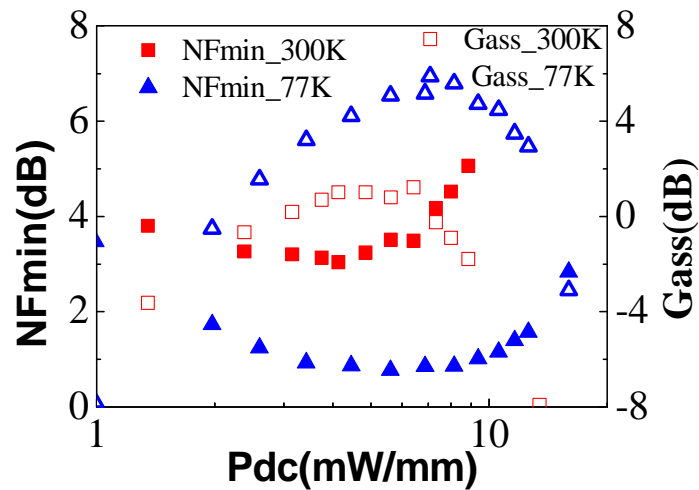


figure 80. Facteur minimum de bruit NF_{min} et Gain associé G_{ass} en fonction de la puissance du Sb-HEMT_Si

On observe au vue des évolutions de la résistance R_n en fonction de la puissance dissipée respectivement à 300K et 77K, présentées à la figure 81, une nette amélioration de la résistance équivalente de bruit avec la descente en température. En effet, on assiste à la diminution de la valeur R_n de 80% qui la fait passer de 107 Ω à 19 Ω de minimum.

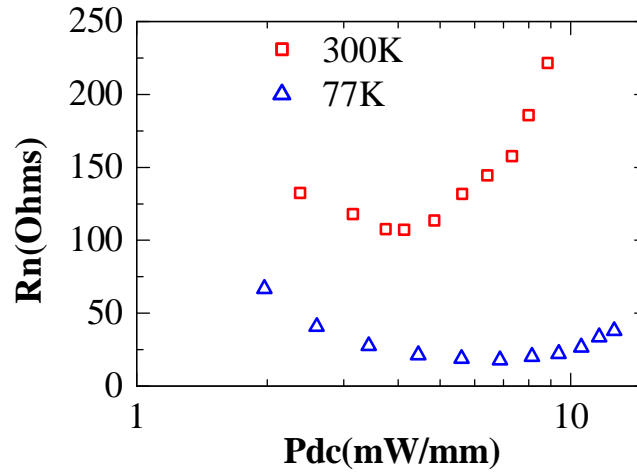


figure 81. Résistance équivalente de bruit R_n en fonction de la puissance du Sb-HEMT_Si

L'observation de la figure 82, montrant l'évolution du coefficient de réflexion optimum en fonction de la puissance dissipée, permet de constater à 77K comme à température ambiante une influence négligeable de la puissance dissipée sur Γ_{opt} . Par ailleurs on peut noter aussi que le Γ_{opt} est peu sensible la descente en température. Ceci revêt l'avantage de permettre le dimensionnement à température ambiante d'un LNA et d'envisager son utilisation à température cryogénique.

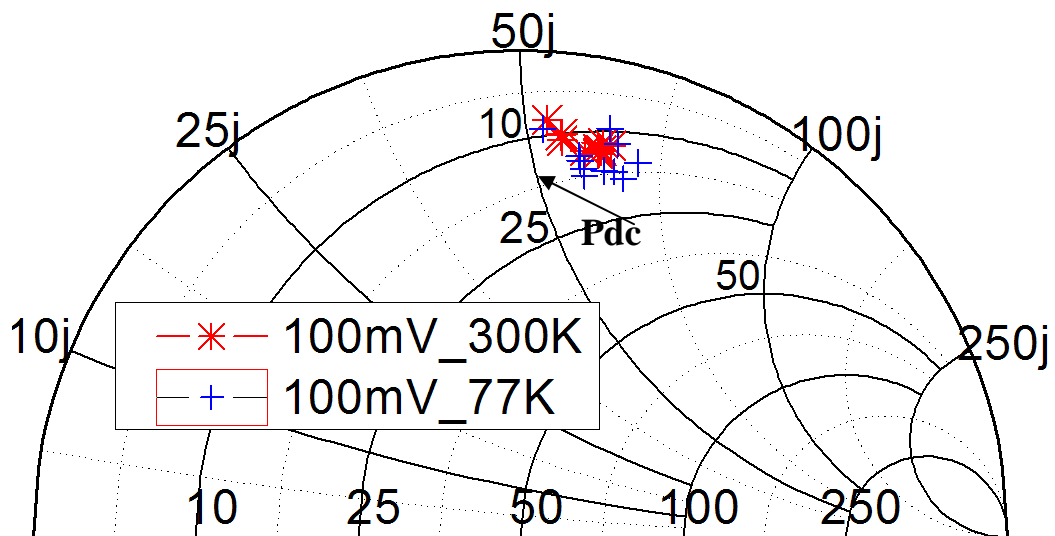


figure 82. Coefficient de réflexion optimum Γ_{opt} en fonction de la puissance du Sb-HEMT_Si

2.4.4. Les paramètres de bruit du HEMT D01MH à 300K et 77K

Ayant choisi d'investiguer les performances du HEMT D01MH avec des visées comparatives dans un régime autre que son régime de fonctionnement optimal, nous avons poursuivi notre étude à travers sa réponse en bruit en fonction de la puissance DC consommée et de la température de mesure. Cette étude en bruit est réalisée à 100mV de tension de drain et à 30GHz de fréquence.

La figure 83 présente l'évolution de T_{out} en fonction de la puissance consommée à 300K et 77K. On constate une réduction de T_{out} qui passe de 300K à 190K respectivement à température ambiante et à 77K. Notons qu'à 300K, T_{out} est proche de la température ambiante. Par ailleurs, comparativement au Sb-HEMT_Si, on note une amélioration sensiblement équivalente apportée par la descente en froid.

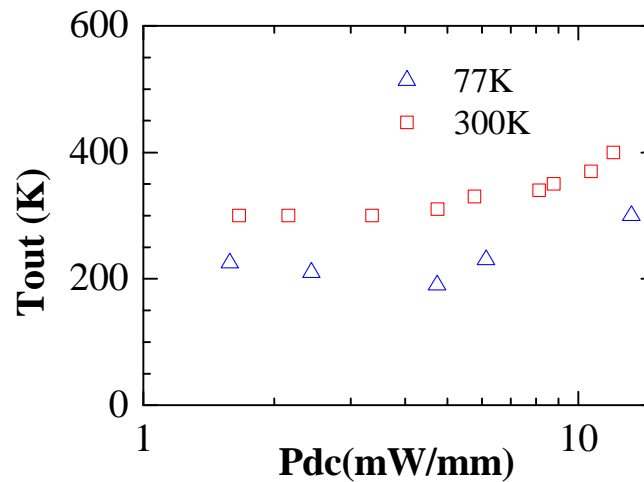


figure 83. Température de bruit de drain T_{out} en fonction de la puissance du HEMT D01MH

La dépendance du facteur minimum de bruit et du gain associée vis-à-vis de la puissance dissipée dans le transistor D01MH est présentée à la figure 84 aux températures ambiante et cryogénique. On peut y noter que lorsqu'on passe de 300K à 77K le facteur minimum de bruit passe de 2,7dB à 0,64dB pour une puissance dissipée de 4,7mW/mm. A cette puissance dissipée, le gain associé à température ambiante est maximum mais De par sa faible valeur (0,5dB), le transistor ne saurait servir dans le dimensionnement d'un LNA bas V_{ds} à 300K. Toutefois la situation s'améliore avec la descente en température car pour cette même puissance la valeur du gain associé passe de 0,5dB à 4dB.

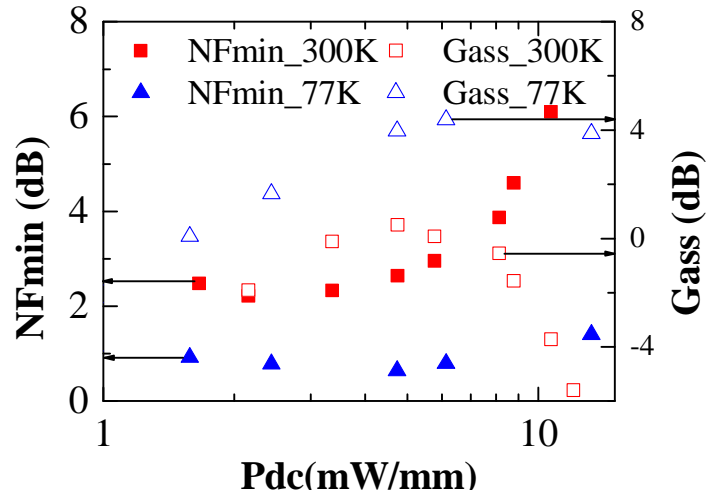


figure 84. Facteur minimum de bruit NF_{min} et Gain associé G_{ass} en fonction de la puissance du HEMT D01MH

La résistance équivalente de bruit comme dans le cas précédent du Sb-HEMT_Si, connaît une amélioration tout aussi remarquable (voir figure 85). En effet avec la descente en température, elle diminue de 75% et passe de 80 Ω à 20 Ω .

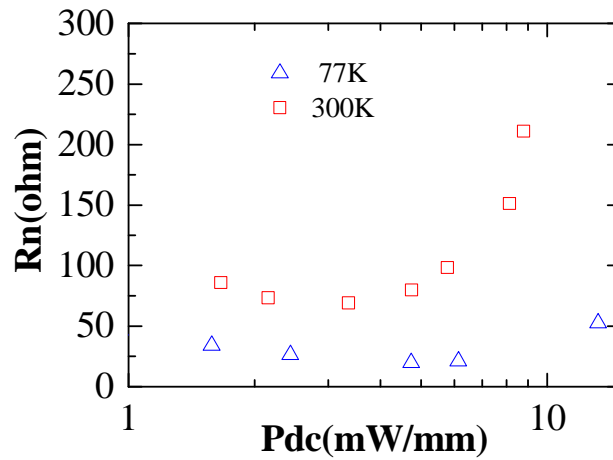


figure 85. Résistance équivalente de bruit R_n en fonction de la puissance du HEMT D01MH

En outre, l'amélioration des deux autres paramètres de bruit et du gain associé, on peut noter une plus grande sensibilité du Γ_{opt} à la variation de la puissance dissipée et à la température comparativement à ce qu'on a pu observer précédemment dans le cas du Sb-HEMT_Si (voir figure 86). Il apparait donc clairement que la transposition vers les basses températures d'un dimensionnement de LNA faite à température ambiante sera moins aisée.

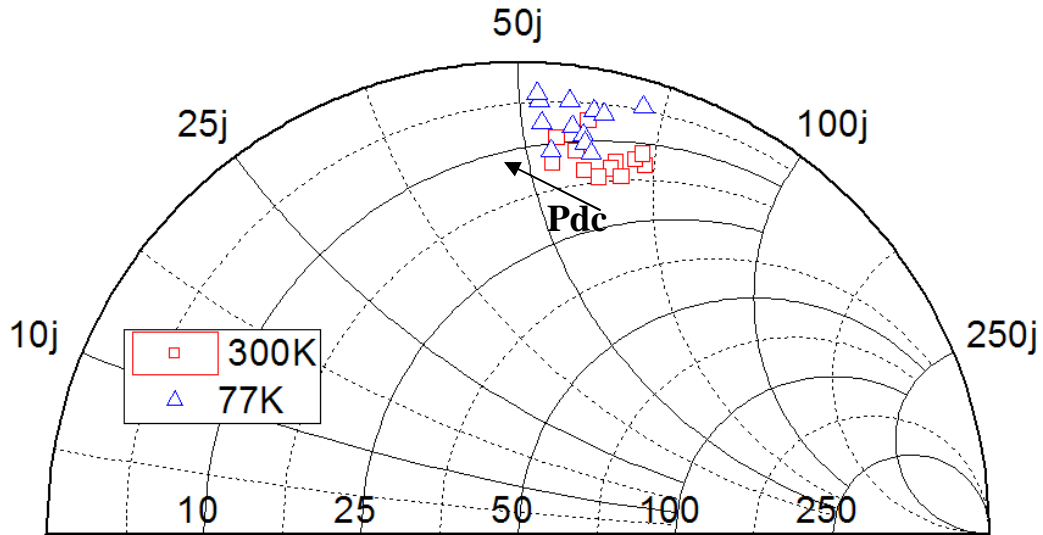


figure 86. Coefficient de réflexion optimum Γ_{opt} en fonction de la puissance du HEMT D01MH

2.4.5. Les paramètres de bruit du HEMT D007IH à 300K et 77K

Les performances remarquables du transistor D007IH tant à température ambiante qu'à basse température nous ont motivés à étudier sa réponse aux deux températures et à 30 GHz. De plus, ayant pour objectif d'utiliser ce composant dans une électronique basse consommation et faible polarisation, nous avons mené une étude comparative à 100mV et 700mV de V_{ds} en fonction de la puissance dissipée.

La figure 87 met en regard l'évolution du facteur minimum de bruit et du gain associé en fonction de la puissance dissipée à 300K et 77K, dans la zone linéaire (100mV) et la zone de saturation (700mV) de la caractéristique statique. On constate entre les deux points de polarisation qu'on a une décade de différence entre les puissances consommées. A 100mV (figure 87-a) lorsqu'on passe de 77K à 300K, le minimum de bruit augmente de 1,2dB et atteint 1,6dB avec une augmentation de la puissance dissipée de 0,6 mW/mm. Le gain associé correspondant au minimum de bruit avec la montée en température décroît et passe de 8 dB à 5,3 dB. A 700mV (figure 87-b) la même tendance est observée avec un passage du minimum de bruit de 0,8 dB (101mW/mm) à 0,25dB (93 mW/mm) respectivement à 300K et 77K. Dans le même temps le gain associé correspondant, augmente et passe de 10,25 dB à 12 dB. On constate une réduction du potentiel d'amélioration apporté par la descente en température lorsqu'on est en régime de saturation. En effet le minimum de bruit étant inversement proportionnel à la fréquence de coupure, sa faible amélioration en régime de saturation comparativement au régime linéaire peut justifier cette réduction de l'influence de la température sur le minimum de bruit.

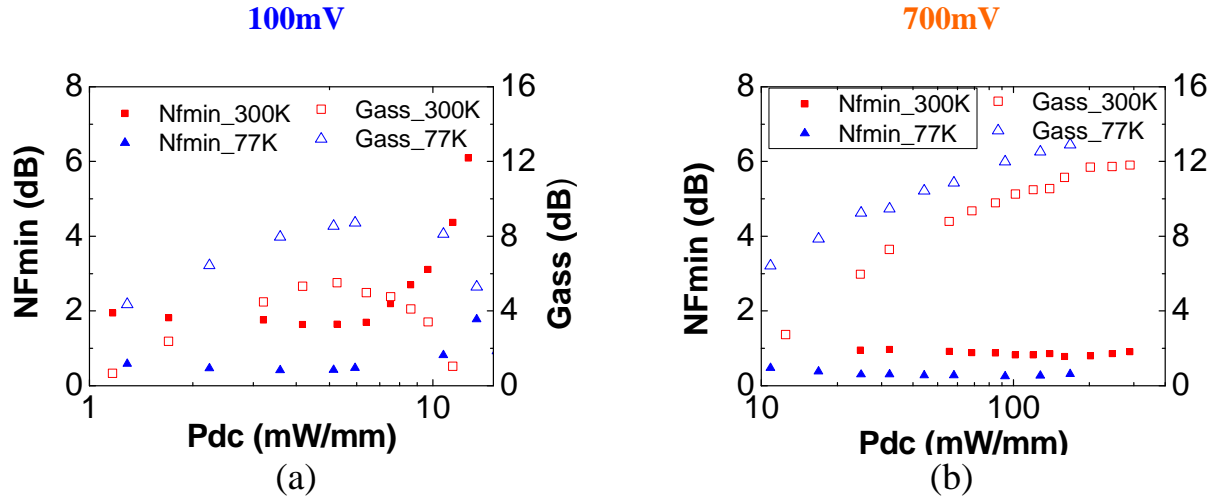


figure 87. Facteur minimum de bruit NF_{min} et Gain associé G_{ass} en fonction de la puissance du HEMT D007IH à 100mV et 700mV

La figure 88 présente la température de sortie T_{out} en fonction de la puissance dissipée à température ambiante et température cryogénique à 100 et 700mV. Aux points correspondants au minimum de bruit à 300K et 77K la tendance est quasiment la même aux deux points de polarisation. Toutefois, on note une augmentation de l'écart en fonction de la température, à forte polarisation de drain.

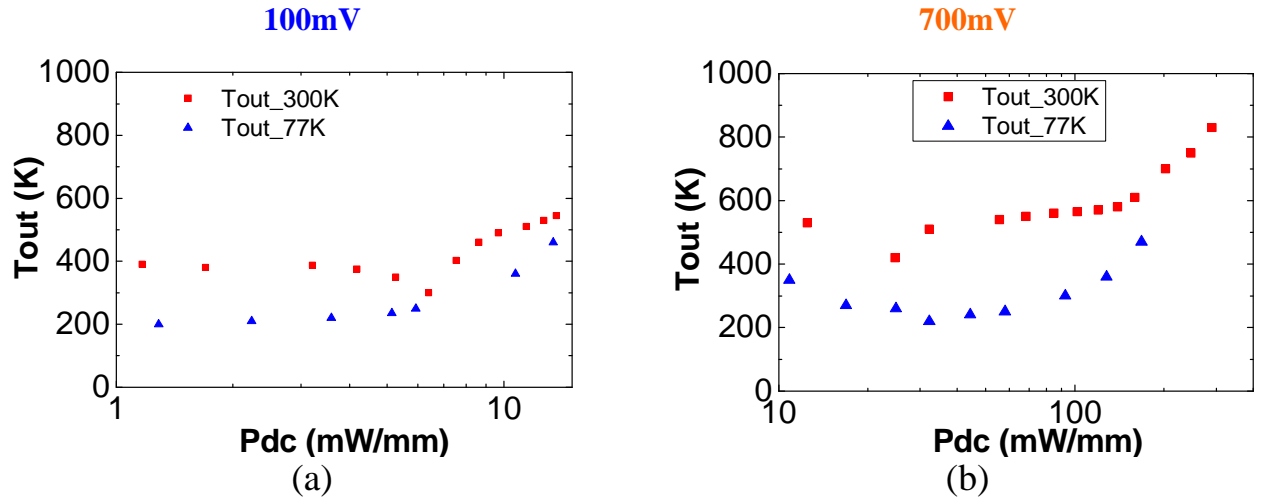


figure 88. Température de bruit de drain T_{out} en fonction de la puissance du HEMT D007IH

En ce qui concerne la résistance équivalente de bruit (figure 89) on assiste aux deux points de polarisations, à une réduction de sa valeur avec la descente en température. Ainsi entre 300K et 77K, à 100mV et 700mV, R_n passe respectivement de 28Ω et 15Ω à $7,6\Omega$ et 4Ω .

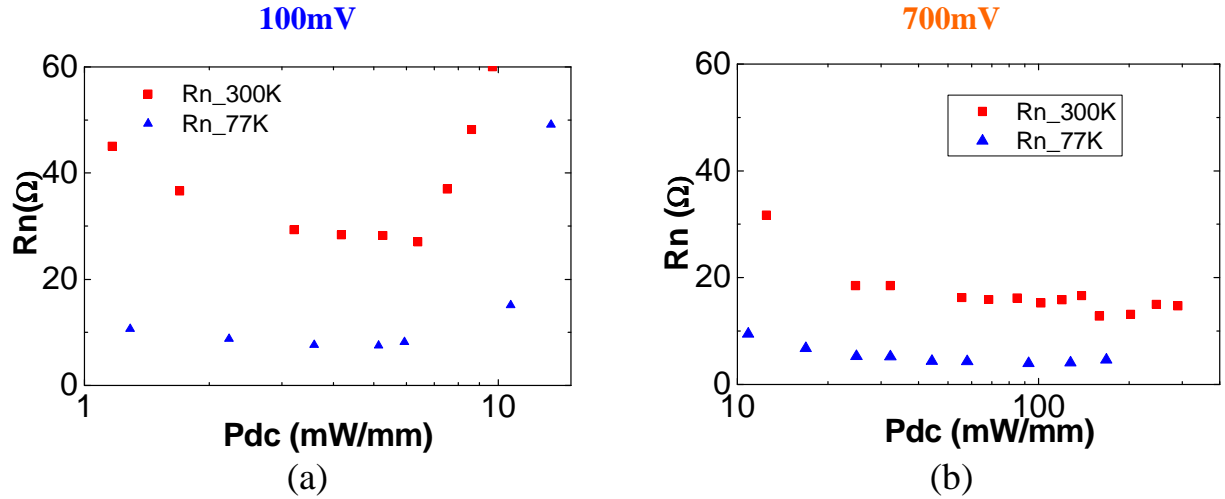


figure 89. Résistance équivalente de bruit R_n en fonction de la puissance du HEMT D007IH

La figure 90 présente l'évolution du coefficient de réflexion optimum Γ_{opt} en fonction de la puissance à 300K et 77K pour deux points de polarisation de drain. On remarque dans un premier temps, que contrairement aux cas des composants précédent, il est moins aisé ici de transposer un dimensionnement fait à 300K dans une application à 77K car le coefficient d'adaptation varie avec la température surtout à forte polarisation de drain. Dans un second temps, on constate que pour certains points de polarisation à 300K et 77K, la partie réelle du Γ_{opt} est presque égale à 50 Ω ce qui pourrait constituer un réel avantage dans le dimensionnement d'un amplificateur faible bruit à cette polarisation.

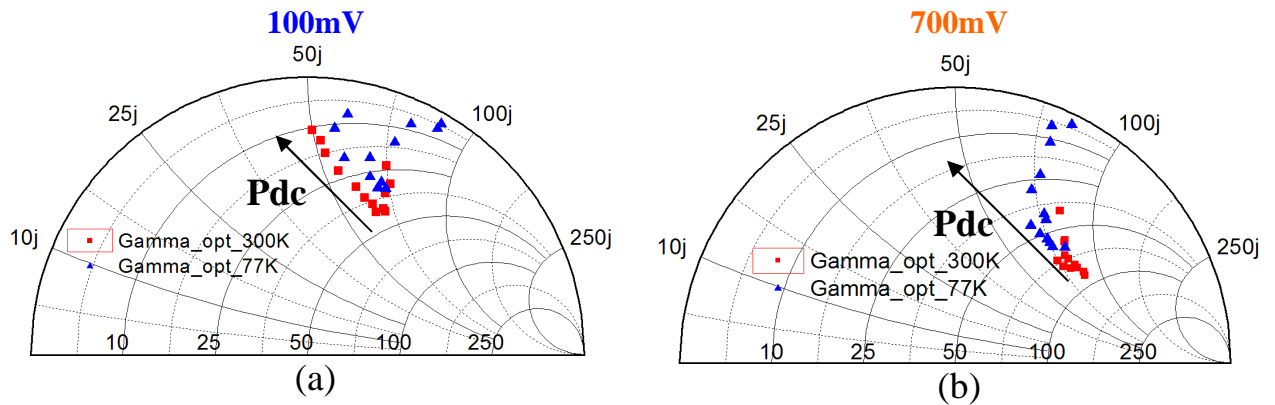


figure 90. Coefficient de réflexion optimum Γ_{opt} en fonction de la puissance du HEMT D007IH

2.4.6. Récapitulatif

Dans cette partie nous avons présenté l'évolution des paramètres de bruit des différentes filières de transistors ayant fait l'objet de notre étude dans le cadre de ces travaux de recherche. Les performances en bruit des dispositifs ont été présentées en fonction de la puissance dissipée à 300K et 77K pour une polarisation de drain de 100mV pour les Sb-

HEMT_Si, Sb-HEMT_Te1, HEMT D01MH et HEMT D007IH. Pour cette dernière filière les performances en bruit à 700mV ont aussi été étudiées avec pour objectif de dimensionner un amplificateur faible bruit (LNA) à 300K et 77K.

Le tableau 13 donne une synthèse des paramètres de bruit des dispositifs et le facteur de mérite(FOM¹⁰) M* donné par l'expression suivante est calculé pour chaque dispositif et à chaque température

$$M^* = \frac{F_{\min} - 1}{1 - 1/G_{ass_{lin}}} + 1 \quad \text{Équation 26}$$

Ce facteur de mérite correspond au facteur de bruit résultant de la mise en cascade d'une infinité de dispositifs identiques.

	Pdc (mW/mm)	NF _{min} (dB)	G _{ass} (dB)	R _n (Ω)	M* (dB)	T _{out} (K)	V _{ds} (mV)	Temp (K)
Sb_HEMT_Si	4,1	3	1	107	7,66	400	100	300
Sb_HEMT_Te1	7,3	1,56	5,3	37	2,08	300	100	300
Sb_HEMT_Si	5,6	0,8	5	19	1,13	170	100	77
HEMT D01MH	4,7	2,7	0,5	80	9,51	300	100	300
	4,7	0,64	4	20	1,02	190	100	77
HEMT D007IH	4,2	1,6	5,3	28	2,13	375	100	300
	3,6	0,4	8	7,6	0,47	220	100	77
	101	0,8	10,25	15	0,88	570	700	300
	93	0,25	12	4	0,27	300	700	77

tableau 13. Récapitulatif des performances en bruits des dispositifs à 300K et 77K

On constate, en observant les données du tableau 13, que mise à part le cas du Sb_HEMT_Si et du HEMT D01MH à température ambiante, dans tous les autres cas le FOM M* est assez proche de la valeur du NF_{min} mesuré. Par ailleurs on note qu'à 100mV le Sb_HEMT_Te1 (120nm de longueur de grille) à température ambiante présente des performances en bruit assez comparables à celles du HEMT D007IH (70nm de longueur de grille). Toutefois la plus faible dissipation de puissance (3,6 mW/mm) est à mettre à l'actif du HEMT D007IH.

La descente en température permet d'améliorer les performances des dispositifs testés de façon remarquable aussi bien en termes de NF_{min} qu'en termes de gain associé. Il faut tout de même noter qu'à forte polarisation la marge de progression du gain est plus faible avec la cryogénie ainsi on passe de 10,25dB à 12dB lorsqu'on varie la température de 300K à 77K.

¹⁰ FOM : de l'anglais Figure Of Merit

2.5.Conclusion

Ce chapitre a été consacré à l'étude de différentes filières de dispositifs HEMT à base de matériaux faibles gaps. Cette étude a principalement mis l'accent sur le régime de faible polarisation en vue d'atteindre des puissances dissipées inférieures à 10mW/mm. Cette étude a été menée à température ambiante. Puis nous avons évalué les améliorations des performances des dispositifs à basse température.

De cette étude, il ressort dans le cas des transistors à base d'antimoine, que le passage d'un plan de dopage de type silicium à un plan de dopage de type tellure et la réduction de l'épaisseur de la barrière améliorent les performances du dispositif à température ambiante tant au niveau des caractéristiques statiques que hyperfréquences. Cette amélioration est répercutée sur les performances en bruit.

En ce qui concerne la descente en froid des dispositifs, on note qu'elle apporte une amélioration remarquable des performances statiques, hyperfréquences et bruit des dispositifs à faible polarisation de drain. Tandis qu'à plus forte polarisation les bénéfices de la descente en froid sont réduits sur la quasi-totalité des paramètres étudiés (I_d , f_T , NF_{min} , G_{ass} , ...).

Afin d'avoir une réponse sur la potentielle utilisation de dispositifs à base de matériaux faibles gaps, dans un régime de faible polarisation et donc de faible consommation, nous avons entrepris le dimensionnement de divers amplificateur faible bruit (LNA¹¹) à forte polarisation de drain et faible polarisation de drain ceci à deux températures 300K et 77K. Ces dimensionnements de LNAs ont été réalisés avec des dispositifs de la filière D007IH. C'est à cette étude qu'est consacré le troisième et dernier chapitre de ce manuscrit.

¹¹ LNA : de l'anglais Low Noise Amplifier

3.Dimensionnement de LNA en bande Ka

3.1.Introduction

Les systèmes de communication terrestres, marins ou spatiaux sont tributaires de la qualité de la réception et de l'interprétation des informations échangées entre les terminaux constituant leurs réseaux. Cette qualité de réception est principalement assurée par l'antenne et le premier dispositif électronique actif du système de réception : un amplificateur faible bruit (LNA). En effet, le LNA a pour mission principale de masquer la résultante des fluctuations électroniques que peuvent rajouter les différentes autres fonctions électroniques intervenant dans la chaîne de réception du système de communication. Afin de mener à bien cette mission, le LNA est dimensionné pour avoir des performances optimales dans une gamme de fréquences spécifiques.

Depuis le début de ce nouveau millénaire, la bande Ka (26-40GHz), classée par l'ICNIRP¹² (commission internationale de protection contre les rayonnements non ionisant) dans le domaine des rayonnements non ionisant et ne pouvant altérer l'ADN, suscite dans le domaine du spatial un grand engouement. Ainsi au début des années 2000, plusieurs satellites émettant dans cette bande de fréquence ont été placés sur orbite parmi lesquels on peut citer HOT BIRDTM 6¹³ et Anik F2¹⁴. En effet dans cette bande fréquence, un plus grand nombre de canaux peuvent être alloués et les tailles des antennes de réceptions peuvent être réduites comparativement à celles utilisées en bande K et Ku.

Pour ces raisons, nous avons opté pour un dimensionnement en bande Ka d'un LNA afin d'évaluer la potentielle utilisation, à faible polarisation de drain, des transistors à base de matériaux faibles gaps. Nous présentons ici différents dimensionnements à fort V_{ds} et faible V_{ds} pour deux températures 300K et 77K. Ces dimensionnements ont été réalisés pour des dispositifs de la filière D007IH et pour deux développements de grille 2x50 μ m et 4x15 μ m. Ce choix a été motivé par le fait que lors de nos mesures, nous nous sommes aperçus que des dispositifs de cette filière de développement 4x25 μ m et 4x50 μ m principalement oscillaient à basse température et étant donné que les dispositifs 2x50 μ m présentent des niveaux de gain en courant légèrement supérieurs à ceux des 4x15 μ m nous avons jugé opportun de comparer les performances qu'on pourrait espérer de chacun de ces types de composants.

¹² International Commission on Non-Ionizing Radiation Protection : www.icnirp.de

¹³ Europe, lancé le 21/08/2002 : www.eutelsat.com

¹⁴ Canada, lancé le 17/07/2004 : www.asc-csa.gc.ca

3.2. Etat de l'art

	Lg (μm)	Freq LNA (GHz)	Nombre d'étages	NF (dB)	Gain (dB)	Gain (dB) per stage	Puissance (mW)	Puissance (mW/mm)	Réf
InGaAs	0,15	28	3	1,6	22,8	7,6	20	55,6	[91]
	0,13	28	3	1,44	27,5	9,2	62	86,1	[21]
	0,13	28	3	1,29	25	8,3	42,5	59,0	[21]
	0,13	28	3	1,29	23,5	7,8	24	33,3	[21]
	0,13	28	3	1	22	7,3	27	37,5	[21]
	0,15	35	2	1,4	14	7	16	66,7	[92]
	0,1	35	2	2,6	17,6	8,8	18	45,0	[72]
	0,07	30	4	1,3	31	7,8			[184]
	0,2	40,4	4	2,8					[183]
	0,2	42	4	3					[183]
	0,05	44	2	2,3	25	12,5			[82]
	0,1	44,5	2	2,2	20	10			[80]
	0,1	60	3	2	22,1	7,4			[120]
		60	2	2,86	12,3	6,2	5,6	28	[173]
	0,1	60	3	2,2	22,8	7,6	6,4	26,7	[119]
	0,1	82	3	4,2	18	6			[97]
	0,1	89	3	4,8	14	4,7			[97]
	0,1	90	2	2,5	7,3	3,7	18,4	92,0	[94]
	0,13	94	4	6,8	12,7	3,2	88	440	[182]
	0,13	94	4	8	10,8	2,7	80	440	[182]
	0,13	94	4	5,7	16,3	4,1	150	375	[182]
	0,13	94	4	7,5	12,6	3,2	100	250	[182]
	0,13	94	4	6,8	14,1	3,5	155	387,5	[182]
	0,07	94		3,62					[180]
	0,1	94	3	3,2	17	5,7			[116]
	0,1	155	2	4	15	7,5			[117]
	0,1	155	2	5,1	10,1	5	35	145,8	[80]
	0,07	170	2	6	6	3	43,6		[75]
	0,07	170	2	7	14	7			[89]
	0,035	180	3	3,7	15	5			[93]
		220	4	7,4	17	4,3			[77]
InAs	0,3	2,54	2		20	10	0,365	3,7	[155]
	0,1	9		2,4	9,7	9,7			[71]
	0,1	9	1		10	10	2,4	30,0	[148]
	0,1	10	3	1,5	25	8,4	16	200,0	[102]
	0,1	10	1	1,5	9	9	0,45		[103]
	0,1	10	2	1,75	18	9	1,38	6,0	[101]
	0,1	10	1	2	10,1	10,1	10,3	25,8	[157]
	0,1	10	2	1,25	22,3	11,2	3,2	20,0	[158]
	0,1	10	3	4	22	7,4	23	95,8	[102]
	0,1	11		1,7	16	16			[66]
	0,1	11	1	1,7	12	12	5	12,5	[104]
	0,1	12		1,7	16,78	16,78	1,5		[105]
	0,15	12	1		7,2	7,2	6		[151]
	0,1	12		3	12	12			[58]
	0,25	36	3	2	22	7,4	4,5	37,5	[60]
	0,2	90	1	2,5	5,6	5,6	2	50,0	[69]
	0,2	94	5	3,9	20	4	6	30,0	[156]
	0,1	94	3	5,4	11,1	3,7	1,8	15,0	[59]

tableau 14. synthèse des performances de LNAs à base de HEMT à canal InGaAs et InAs

Le tableau 14 présente une synthèse des performances de différents LNAs à canal InGaAs et InAs publiés dans la littérature. On s'aperçoit en termes de puissance dissipée dans les LNAs à base de HEMTs à canal InGaAs, en bande W, qu'elle est entre 2 et 30 fois supérieure à la puissance dissipée dans les LNAs à base de HEMT à canal InAs. Toutefois en bande Ka, on a l'impression que l'on dissipe des puissances équivalentes dans les deux technologies. Mais il faut noter que le LNA à base de HEMT à canal InAs en bande Ka publié dans la littérature est le tout premier de cette technologie dans la bande Ka et n'a subi aucune optimisation.

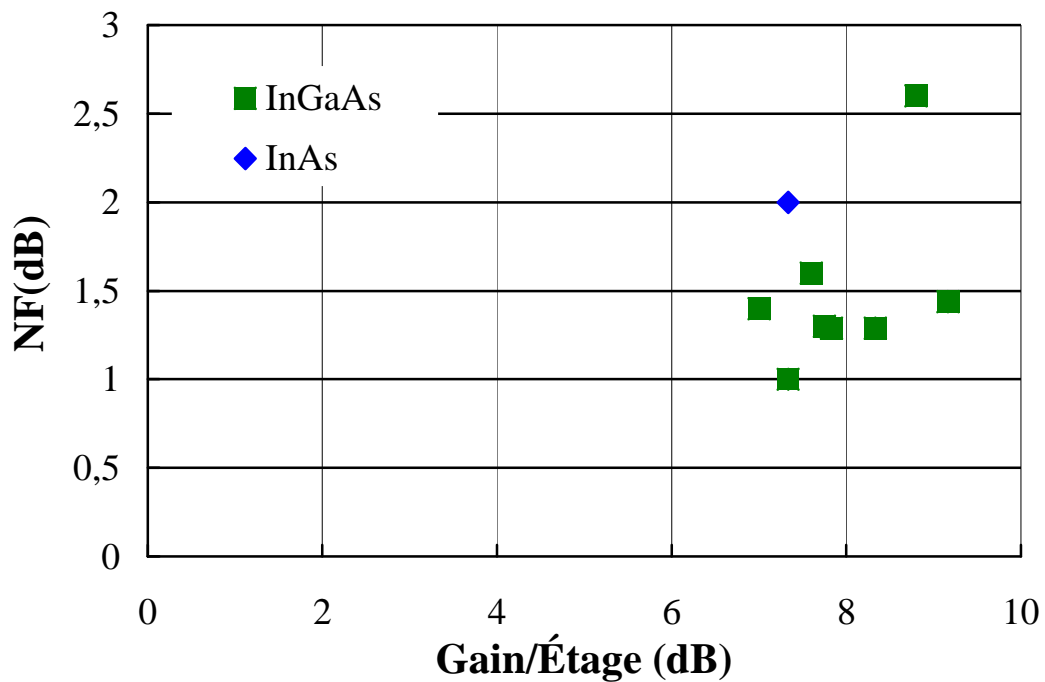


figure 91. Évolution du facteur de bruit en fonction du gain/étage en bande Ka des amplificateurs faible bruit à base de HEMT à canal InGaAs et InAs

La figure 91 donne l'évolution du NF en fonction du gain par étage des LNAs à base de HEMTs à canal InGaAs et InAs en bande Ka. De l'analyse des données de cette figure, il apparaît que la technologie à canal InGaAs semble présenter les meilleures performances en termes de gain par étage et de facteur de bruit en bande Ka. On note aussi que pour un gain compris entre 7 et 8dB le facteur de bruit varie entre 1 et 1,6dB dans le cadre de la technologie à canal InGaAs.

3.3.Procédure de dimensionnement

Le dimensionnement de chacun des LNA à un étage, présentés dans ce chapitre a été réalisé en utilisant les transistors, de la filière D007IH, que nous avons mesurés et modélisés à 300K et 77K associés avec les éléments passifs contenus dans le kit de dimensionnement (DK¹⁵) D007IH fourni par OMMIC.

L'étude du facteur de stabilité k a permis de montrer que pour toutes les topologies étudiées, il est inférieur à 1 dans une large bande de fréquence. La figure 92 présente une évolution typique de facteur k en fonction de la fréquence (topologie $2 \times 50 \mu\text{m}$). Par conséquent tous les transistors étudiés sont potentiellement instables.

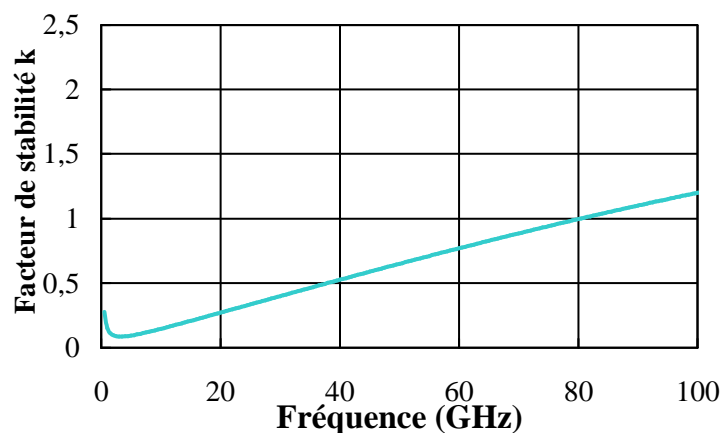


figure 92. Evolution du facteur de stabilité k

Afin de rendre inconditionnellement stable notre système, nous avons testé différents types de montages de stabilisation et d'adaptation tels qu'un montage avec des lignes et des stubs CO (figure 93-a), un montage à contre réaction sur le drain (figure 93-b) et un montage avec dégénération de l'inductance de source (figure 93-c). Dans chacun de ces montages le bloc d'entrée réalise les fonctions de stabilisation et d'adaptation en bruit du montage. En ce qui concerne les montages b et c, dans le but de faciliter la stabilisation du montage des éléments électroniques ont été rajouté entre grille et drain (figure 93-b) ou entre la source et la masse (figure 93-c).

¹⁵ Design Kit

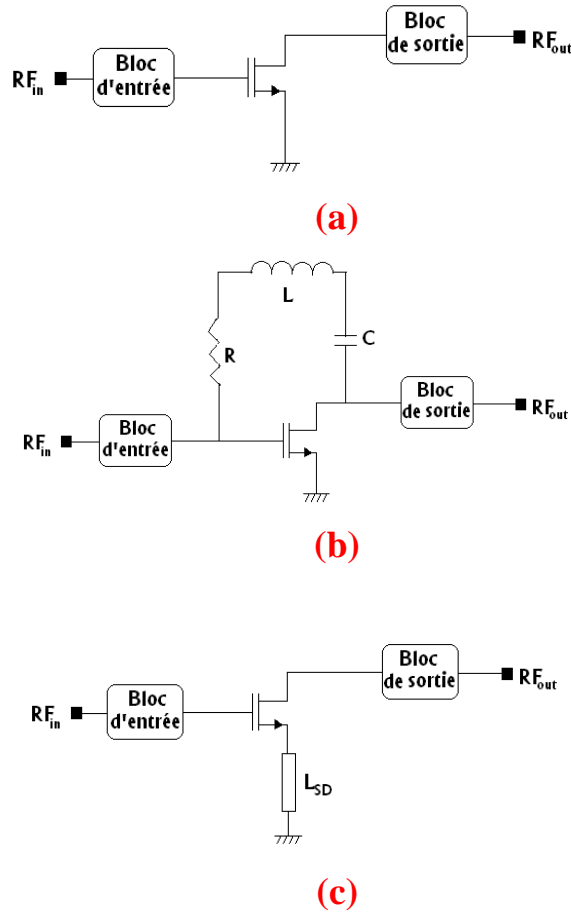


figure 93. Différents montages de LNAs testés

Le montage à inductance dégénérative (figure 93-c) présentait le meilleur compromis entre facteur de bruit, gain et dimensions des lignes. En effet, ce montage De par la présence d'une inductance au niveau de la source du transistor, provoque la réduction du gain du transistor et n'agit que faiblement sur le facteur de bruit.

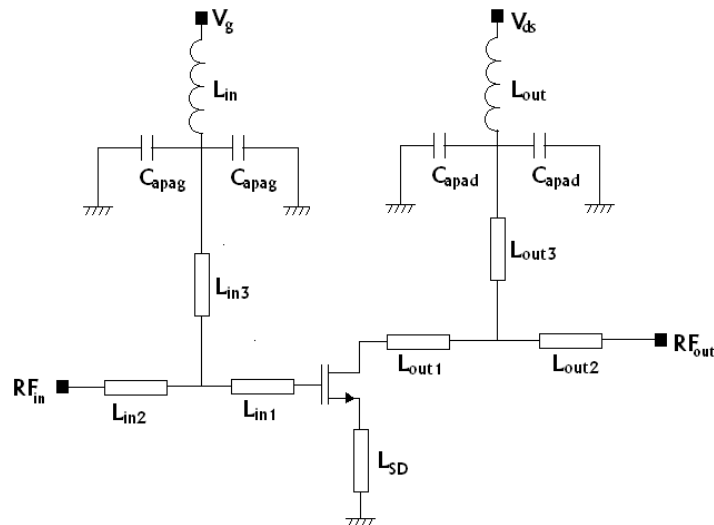


figure 94. Schéma type des LNAs dimensionnés

La figure 94 présente le schéma type des différents LNAs à un étage que nous avons dimensionnés. Dans ce schéma, les lignes L_{ink} ($k = \{1, 2, 3\}$) contribuent avec la ligne L_{SD} , à la stabilisation du montage et à son adaptation en bruit. D'un point de vue pratique la ligne L_{in1} sert aussi à éloigner le contact de grille de la jonction entre la ligne de polarisation en continu et la ligne d'entrée du signal RF. Au niveau du contact de drain, les lignes L_{outk} ($k = \{1, 2, 3\}$) servent à adapter en puissance la sortie du montage. Comme la ligne L_{in1} , la ligne L_{out1} permet d'éloigner le contact de drain de la jonction entre la ligne de polarisation en continu et la ligne de sortie du signal RF. Les cellules (L, C) placées avant les points de polarisation, servent à filtrer le signal RF afin d'éviter son passage vers les alimentations à courant continu. Une fois le dimensionnement réalisé avec le transistor témoin, nous procédons à un nouveau dimensionnement en utilisant cette fois ci les transistors que nous avons modélisés à 300K et 77K.

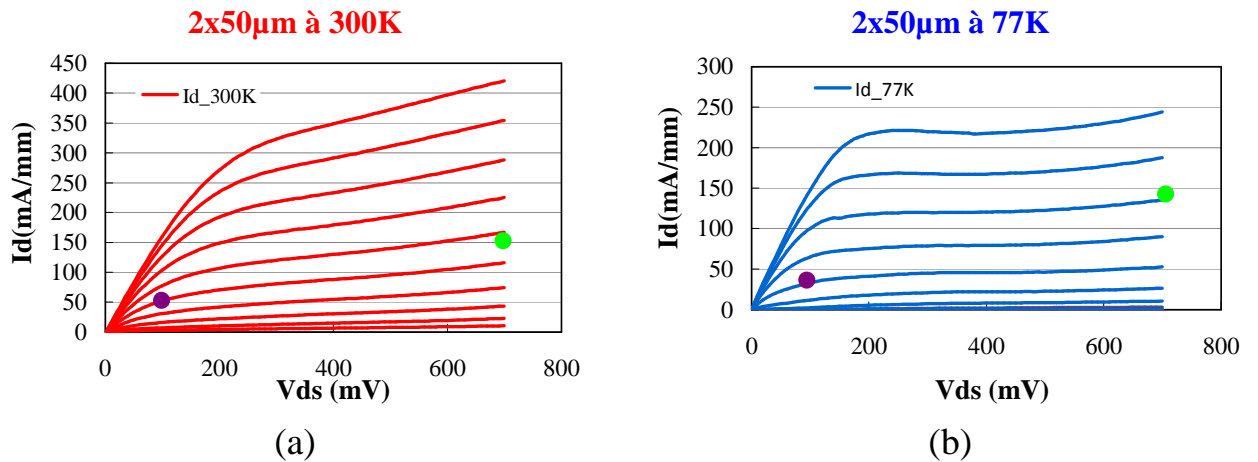


figure 95. Point typique de fonctionnement des transistors à 100mV (en violet) et 700mV (en vert)

La figure 95 montre les points de fonctionnement typique des transistors dans les différents dimensionnements que nous avons effectués à 100mV (en violet) et 700mV (en vert) aux deux températures 300K et 77K.

Dans la suite nous présentons les résultats obtenus pour chaque topologie (2x50µm et 4x15 µm) à 700mV et 100mV de polarisation de drain. Les dimensionnements à 700mV nous servent de base pour évaluer l'amélioration qu'on peut espérer en travaillant à bas V_{ds} en termes de puissance dissipée et la dégradation de la performance de bruit liée à ce fonctionnement à faible tension de polarisation.

3.4.Dimensionnement de LNA bande Ka à 300K à 700mV

3.4.1.Développement 2x50µm

Un LNA de topologie 2x50µm à un étage a été dimensionné à 700mV à température ambiante en utilisant le modèle de transistor réalisé à partir de mesures. Les résultats de ce dimensionnement sont présentés à la figure 96. On constate qu'en termes de gain, en dessous de 36GHz, le LNA présente un niveau de gain supérieur à 5dB. En ce qui concerne les paramètres S_{11} , S_{12} et S_{22} on est, sur près des 3/4 de la bande Ka, en dessous de -10dB.

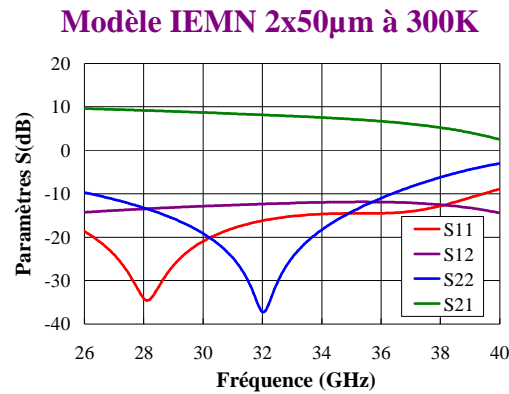


figure 96. Paramètres S du LNA topologie 2x50µm à $V_{ds}=700mV$ et à 300K

La figure 97 présente l'évolution du facteur de bruit du LNA, NF, et celle NF_{min} . On remarque que ces deux paramètres ont une variation fréquentielle asymptotique sur toute la bande Ka.

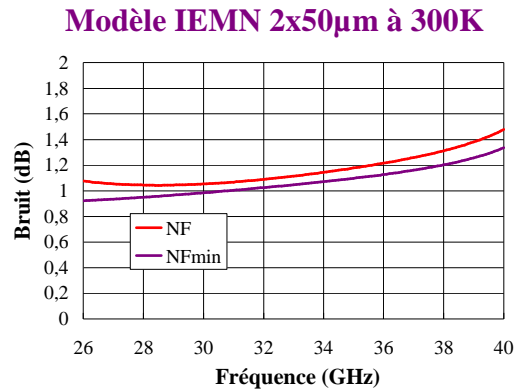


figure 97. Bruit du LNA topologie 2x50 μ m à $V_{ds}=700$ mV et à 300K

Le tableau 15 donne les performances à 30GHz du LNA dimensionné à 700mV avec le facteur de mérite M^* (voir équation 26) et les paramètres (f_T , f_{max} et T_{out}) mesurés. On s'aperçoit que le facteur de mérite M^* , est assez proche de la valeur de NF. Ce qui traduit la possibilité de masquer le bruit que pourrait rajouter les fonctions électroniques en aval du LNA. Par ailleurs, la puissance dissipée (PDC) par le LNA ramenée ici et dans la suite du chapitre à celle du transistor ($V_{ds} \cdot I_d$), est de l'ordre de 101mW/mm.

	NF (dB)	Gain (dB)	S_{11} (dB)	S_{12} (dB)	S_{22} (dB)	PDC (mW/mm)	M^* (dB)	f_T (GHz)	f_{max} (GHz)	Tout (K)
Modèle IEMN 2x50μm	1,05	8,71	-20,94	-12,86	-19,13	101	1,20	325	340	570

tableau 15. Les performances à 30GHz du LNA topologie 2x50 μ m à $V_{ds}=700$ mV et à 300K

3.4.2.Développement 4x15 μ m

De la même manière que pour la topologie 2x50 μ m, nous présentons ici le dimensionnement utilisant le HEMT 4x15 μ m modélisé à partir de mesures à 300K (figure 98). On peut remarquer dans ce cas, que les niveaux de gain (S_{21}) sont supérieurs à 5dB sur toute la bande Ka et que les paramètres S_{11} , S_{12} et S_{22} sont sur près des 3/4 de la bande Ka, en dessous de -10dB.

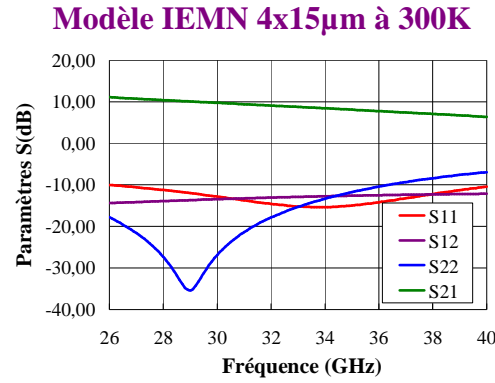


figure 98. Paramètres S du LNA topologie 4x15 μ m à V_{ds} =700mV et à 300K

La figure 99 présente l'évolution du NF et du NF_{min} dans la bande Ka pour le LNA de cette topologie à 700mV et à température ambiante. On constate que les valeurs de NF et NF_{min} sont légèrement plus faibles dans le LNA de cette topologie et restent comprises entre 0,6 et 1dB comparativement au LNA de la topologie 2x50 μ m.

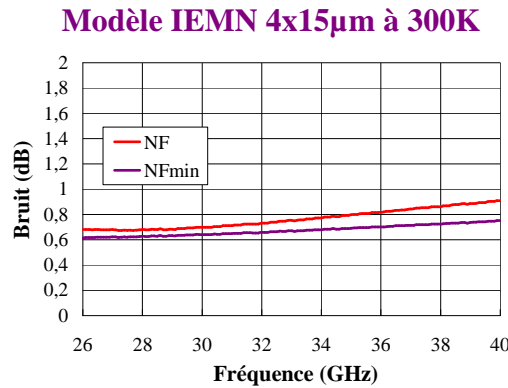


figure 99. Bruit du LNA topologie 4x15 μ m à V_{ds} =700mV et à 300K

L'analyse du tableau 16 contenant les paramètres à 30GHz du LNA de topologie 4x15 μ m permet d'observer une nette amélioration du niveau de bruit dans le LNA de cette topologie où l'on atteint 0,7dB de NF. Le facteur de mérite M^* quant à lui reste relativement assez proche du NF obtenu avec un étage d'amplification. Quant à la puissance dissipée (PDC) par le LNA, elle est de l'ordre de 188mW/mm. Ce niveau de puissance élevé est dû au compromis établi pour optimiser les performances des LNAs.

	NF (dB)	Gain (dB)	S ₁₁ (dB)	S ₁₂ (dB)	S ₂₂ (dB)	PDC (mW/mm)	M* (dB)	f _T (GHz)	f _{max} (GHz)	Tout (K)
Modèle IEMN 4x15μm	0,70	9,73	-12,83	-13,47	-26,91	188	0,77	260	350	340

tableau 16. Les performances à 30GHz du LNA topologie 4x15μm à V_{ds}=700mV et à 300K

3.4.3.Conclusion

L'analyse des résultats présentés pour les deux topologies de LNAs (2x50μm et 4x15μm) permet de constater qu'elles peuvent toutes deux à 700mV et à température ambiante être utilisées sans trop grande variation des performances en bruit du système. Toutefois, à 30GHz, on peut noter qu'avec la topologie 4x15μm, nonobstant le fait que ce LNA dissipe une plus grande puissance, on atteint un NF de 0,7dB pour un gain de 9,73dB ce qui constitue à cette fréquence la meilleure performance que les deux topologies sont susceptibles d'offrir. Cet avantage est principalement dû au fait que De par le gain plus faible de son transistor la dégénération de la source a été beaucoup plus faible et son nombre de doigts de grilles plus grand, a permis d'améliorer la résistance de grille et par là même améliorer le facteur de bruit du transistor.

3.5.Dimensionnement de LNA bande Ka bas Vds à 300K

3.5.1.Développement 2x50μm

L'objectif principal de cette étude étant d'évaluer les performances à basse consommation d'un LNAs à base de matériaux faibles gaps, nous avons repris l'étude précédente et dimensionner un nouveau LNA adapté pour le fonctionnement à basse polarisation.

La figure 100 présente les paramètres S obtenus avec le modèle IEMN 2x50μm à 100mV. On remarque que ce LNA présente jusqu'à 32GHz un gain supérieur à 3dB. De plus entre 26 et 32GHz, ce LNA présente un coefficient de réflexion en entrée et en sortie inférieurs à -5dB et une isolation supérieure à 15dB. Toutefois au-delà de 33GHz on n'a quasiment plus de gain pour cet amplificateur. Cette réduction de la bande passante peut s'expliquer par le fait qu'à 33GHz, on est quasiment du tiers des valeurs de la fréquence de transition à cette polarisation (voir tableau 17).

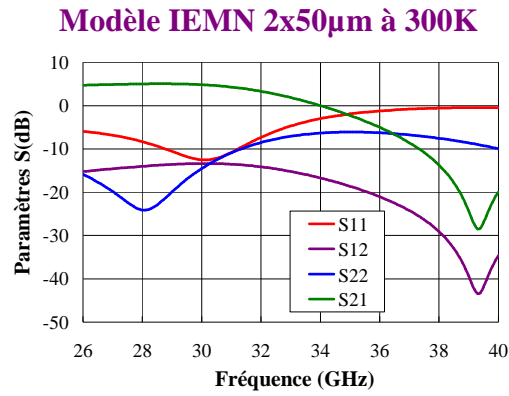


figure 100. Paramètres S du LNA topologie 2x50µm à $V_{ds}=100\text{mV}$ et à 300K

Quant au NF et NF_{min} dans ce LNA, ils présentent des comportements fréquentiels assez similaires (figure 101). Ainsi jusqu'à 32GHz, le NF et le NFmin varient entre 2,0 et 2,8dB.

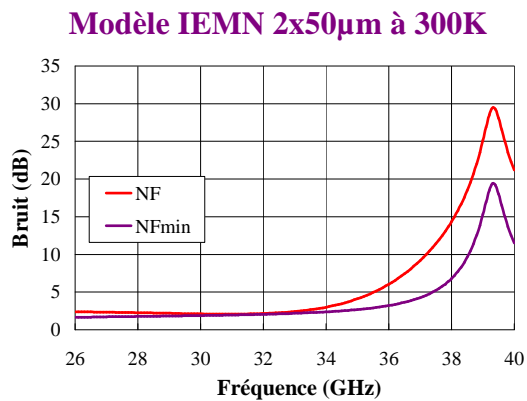


figure 101. Bruit du LNA topologie 2x50µm à $V_{ds}=100\text{mV}$ et à 300K

Le tableau 17, donne un récapitulatif à 30 GHz des paramètres du LNA de topologie 2x50µm étudiés à bas Vds et à température ambiante. Ce LNA à 30GHz présente un facteur de mérite M^* relativement élevé par rapport au facteur de bruit du LNA à un étage, traduit le fait que le bruit des étages suivants puisse ne pas être suffisamment masqué par le LNA. En ce qui concerne la puissance dissipée (PDC) par le LNA, elle est relativement faible et atteint un minimum de 4,2mW/mm.

	NF (dB)	Gain (dB)	S_{11} (dB)	S_{12} (dB)	S_{22} (dB)	PDC (mW/mm)	M^* (dB)	f_T (GHz)	f_{max} (GHz)	Tout (K)
Modèle IEMN 2x50µm	2,11	4,84	-12,51	-14,53	-13,37	4,2	2,86	115	106	375

tableau 17. Les performances à 30GHz du LNA topologie 2x50µm à $V_{ds}=100\text{mV}$ et à 300K

3.5.2.Développement 4x15 μ m

Dans le but de comparer les topologies 2x50 μ m et 4x15 μ m, nous avons à bas V_{ds} , dimensionner un LNA comme précédemment. Ce LNA présente un gain supérieur à 3dB jusqu'à 34GHz et des coefficients de réflexion en entrée et sortie inférieurs à -5dB entre 26 et 34GHz avec un pic de S_{22} de l'ordre de -40dB autour de 30GHz (figure 102). De même que le cas précédent on observe une réduction de la bande passante qui est limitée pratiquement à la fréquence correspondant à $f_T/3$ (cf. tableau 18)

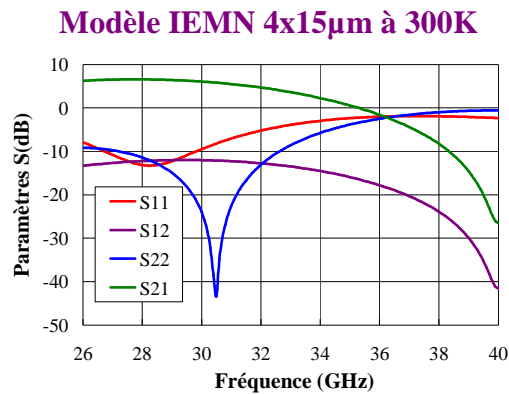


figure 102. Paramètres S des LNAs topologie 4x15 μ m à V_{ds} =100mV et à 300K

La figure 103 présente l'évolution fréquentielle du facteur de bruit NF et du facteur de bruit minimum NFmin. On note une bonne adaptation en bruit du LNA.

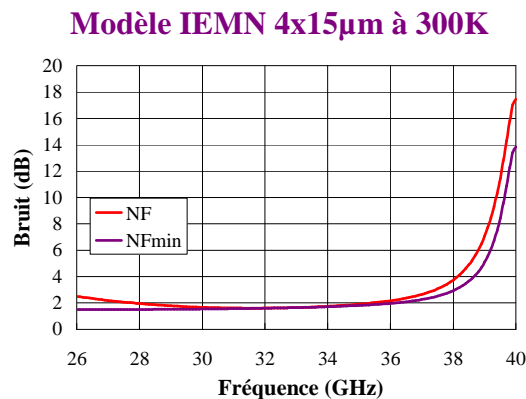


figure 103. Bruit des LNAs topologie 4x15 μ m à V_{ds} =100mV et à 300K

Les performances, à 30GHz, du LNA présenté dans cette partie sont consignées dans le tableau 18. En termes de coefficient de réflexion ce LNA présente des valeurs assez proches de celles obtenues dans le cas précédent tandis que la valeur du coefficient d'isolation (S_{12}) est bien meilleure (-24dB) à celle offerte par le LNA de la topologie 2x50 μ m. En outre, le

compromis entre le facteur bruit et le gain du montage est à l'avantage du LNA utilisant le modèle IEMN 4x15 μ m avec lequel on atteint un NF de 1,67dB pour un gain de 6,08dB avec une puissance dissipée de 5,45mW/mm.

	NF (dB)	Gain (dB)	S ₁₁ (dB)	S ₁₂ (dB)	S ₂₂ (dB)	PDC (mW/mm)	M* (dB)	f _T (GHz)	f _{max} (GHz)	Tout (K)
Modèle IEMN 4x15μm	1,67	6,08	-9,50	-24	-12,04	5,45	2,11	97	115	300

tableau 18. Les performances à 30GHz des LNAs topologie 4x15 μ m à V_{ds}=100mV et à 300K

3.5.3.Conclusion

De l'analyse de ce qui précède, il ressort que le fait d'abaisser la polarisation, bien que pénalisant les performances fréquentielles (f_T et f_{max}) permet de moins dégénérer la source et par conséquent de moins altérer le gain et le facteur de bruit. Toutefois, on assiste à une réduction de la bande passante du LNA à bas V_{ds} ceci pouvant être lié aux faibles valeurs de f_T et f_{max}.

Par ailleurs, on note aussi une légère diminution du niveau de bruit avec topologie 4x15 μ m comparativement à la topologie 2x50 μ m. Ceci pouvant être relié au nombre de doigts de grille qui est plus élevé dans cette topologie. De plus on assiste à une réduction de la puissance dissipée d'un facteur presque 35 dans le meilleur des cas (topologie 4x15 μ m). On en déduit que la topologie 4x15 μ m est la mieux adaptée pour la fabrication de LNA en bande Ka, à bas V_{ds} et à température ambiante.

3.6.Comparaison avec l'état de l'art à 300K

Le dimensionnement à 300K de LNAs à base de transistors de la filière D007IH de la société OMMIC donne des résultats d'une part en termes de NF inférieurs (0,7dB pour la topologie 4x15 μ m) à la meilleure performance de NF en bande Ka recensée dans la littérature (1dB [21]) pour des matériaux III-V (tableau 14) à fort V_{ds}. D'autre part en termes de gain par étage, les performances des LNAs que nous présentons ici sont assez comparables aux meilleures performances obtenues avec des dispositifs de dimensions comparables ([21], [184]) entre 8 et 9 dB de gain.

Les dimensionnements de LNAs à fort V_{ds} nous ont servi d'étalon pour évaluer les avantages du dimensionnement à bas V_{ds} (100mV). Ainsi, à bas V_{ds}, on observe une faible détérioration des performances en termes de NF et de gain pour lesquelles on passe dans le meilleurs des cas de (0,7 dB; 9,73dB) à (1,67 dB; 6,08dB). Toutefois, en dépit de cette légère contre-performance, les LNAs à bas V_{ds} dissipent une puissance du même ordre de grandeur que les meilleures performances obtenues avec des LNAs à base d'antimoine en

bande X [101] soit 6mW/mm (NF= 1,75 dB et Ga=9 dB/étage) ; les performances que nous avons obtenues en termes de puissance DC sont potentiellement à l'état de l'art en bande Ka.

3.7. Etude en température des passifs

Nous avons entrepris d'évaluer l'effet de la température sur les différents éléments passifs contenus dans le DK D007IH en vue à terme d'étudier l'effet de la cryogénie sur les performances des LNAs.

En ce qui concerne les capacités MIM (Metal-Insulator-Metal), nous nous sommes aperçu qu'à 300K, à 150K et à 77K, elles conservent la même valeur. Nous en avons déduit qu'elles n'évoluaient pas avec la température.

Nous avons par la suite étudié l'évolution des principales résistances métalliques du DK à savoir : ROH (résistance métallique du contact ohmique), RGP (résistance métallique du contact de grille), RIN (résistance d'interconnexion entre niveau), RTIN (résistance d'interconnexion entre niveau épais), RBE (résistance d'électrode de « bottom »), RTE (résistance d'électrode de « top »), RGPIN (résistance d'interconnexion entre le métal de grille et le métal d'interconnexion) et ROHIN (résistance d'interconnexion entre le métal du contact ohmique et le métal d'interconnexion). La figure 104 et la figure 105 présentent l'évolution en fonction de la température de chacune de ces résistances. On s'aperçoit que la résistance métallique du contact ohmique varie très peu avec la température tandis que chacune des autres résistances décroissent lorsque la température diminue. Cette décroissance s'effectue avec un coefficient qui varie en moyenne entre 0,14% et 8,5% selon les cas.

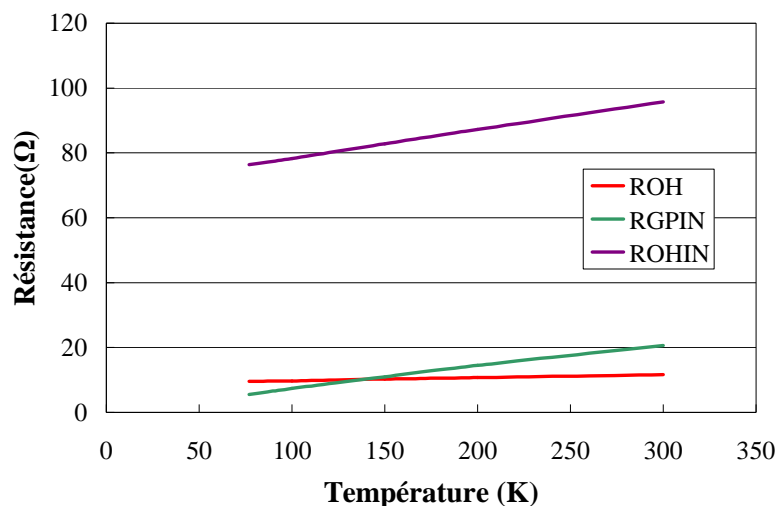


figure 104. Evolution des résistances métalliques de forte valeur en fonction de la température

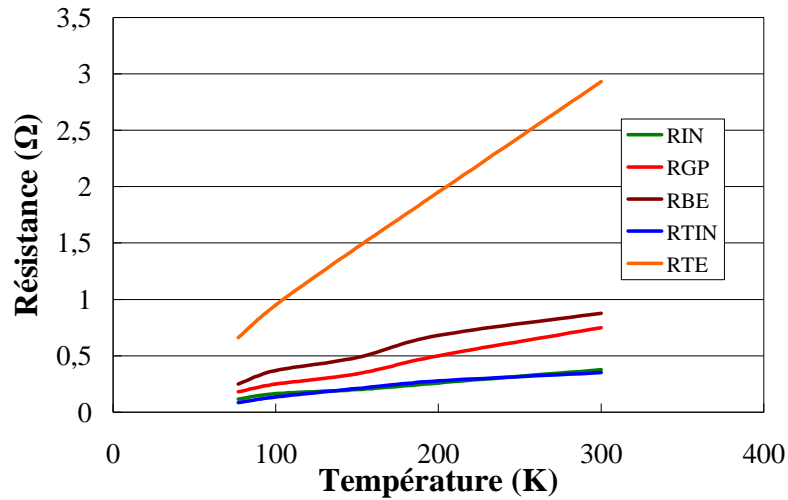


figure 105. Evolution des résistances métalliques de valeur plus faibles en fonction de la température

On conclut de ce qui précède que pour une prise en compte optimale de l'effet de la cryogénie sur les LNAs dimensionnés à température ambiante, il est nécessaire de tenir compte entre autre de l'effet de la température sur les différentes résistances.

Pour cette raison, à défaut de modéliser l'effet de la température sur les passifs dans le cadre de notre étude, nous avons redimensionné tous les LNAs à 77K afin de les optimiser à cette température.

3.8.Dimensionnement de LNA cryogénique bande Ka à 700mV

3.8.1.Développement 2x50μm

Nous présentons dans cette partie les performances d'un LNA dimensionné à partir d'un modèle de transistor issu des mesures à 77K d'un HEMT D007IH de développement de grille 2x50μm à $V_{ds}= 700mV$. Les performances de ce LNA sont mises en regard avec celles obtenues pour le modèle IEMN 2x50μm à 300K (figure 106). On constate que le gain (S_{21}) reste supérieur à 5dB sur toute la bande Ka. Toutefois, on note une légère détérioration des autres paramètres car en effet il a fallu trouver un compromis pour résoudre le problème lié à la plus grande instabilité du dispositif à température cryogénique.

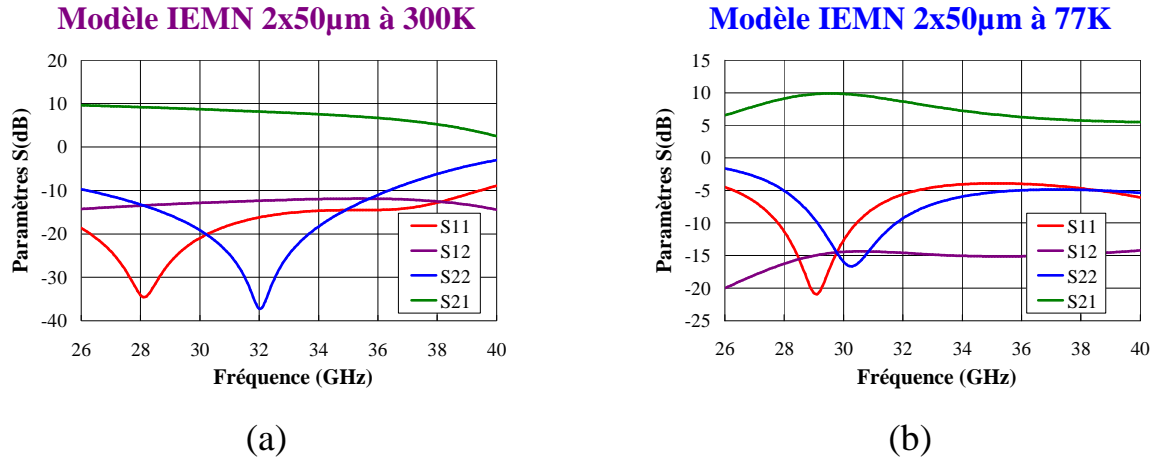


figure 106. Paramètres S des LNAs topologie 2x50µm à $V_{ds}=700mV$ à 300K et 77K

En comparant les performances en bruit des deux LNAs à 300K et 77K (figure 107), on s'aperçoit que si on est aussi bien adapté à température ambiante qu'à température cryogénique, en revanche la descente en température fait varier le NF non plus entre 1 et 1,5dB mais entre 0,3 et 0,5dB ce qui constitue une nette amélioration des performances en bruit du système.

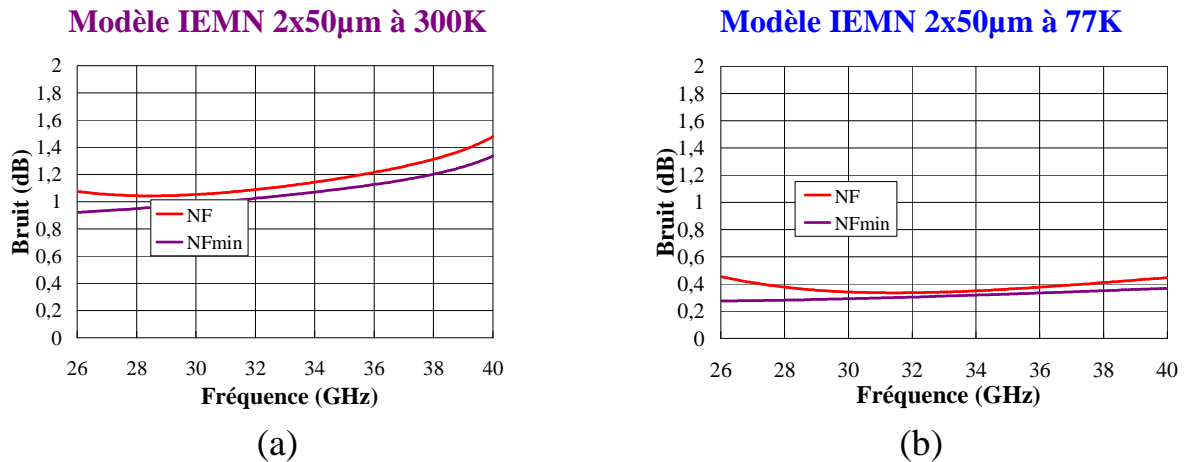


figure 107. Bruit des LNA topologie 2x50µm à $V_{ds}=700mV$ à 300K et 77K

A 30GHz, le tableau 19 permet de constater que la topologie 2x50µm à forte polarisation de drain présente une amélioration du couple NF, gain ce qui se traduit par la réduction de la marge entre le NF (0,34dB) et facteur de mérite M^* (0,38dB). On en conclut alors qu'à basse température et à fort V_{ds} , on parvient avec cette topologie à mieux masquer le bruit électronique des éléments en aval. Par ailleurs en termes de puissance on note une relative conservation de sa valeur avec la descente en température pour cette topologie.

	NF (dB)	Gain (dB)	S ₁₁ (dB)	S ₁₂ (dB)	S ₂₂ (dB)	PDC (mW/mm)	M* (dB)	f _T (GHz)	f _{max} (GHz)	Tout (K)
Modèle IEMN 2x50@300K	1,05	8,71	-20,94	-12,86	-19,13	101	1,20	325	340	570
Modèle IEMN 2x50@77K	0,34	9,82	-12,66	-14,45	-15,96	93	0,38	340	380	300

tableau 19. Les performances à 30GHz des LNAs topologie 2x50μm à V_{ds}=700mV à 300K et 77K

3.8.2.Développement 4x15μm

En vue de poursuivre la démarche de comparaison des topologies 2x50μm et 4x15μm, nous avons dimensionné un LNA à base du modèle issu de la mesure à 77K d'un HEMT D007IH de développement de grille 4x15μm. La figure 108 établie un parallèle entre les LNAs à 300K et à 77K. On note que le gain (S₂₁), aux deux températures, a une évolution assez comparable. Toutefois, comme dans le cas précédent on assiste à une légère détérioration des autres paramètres S à 77 K.

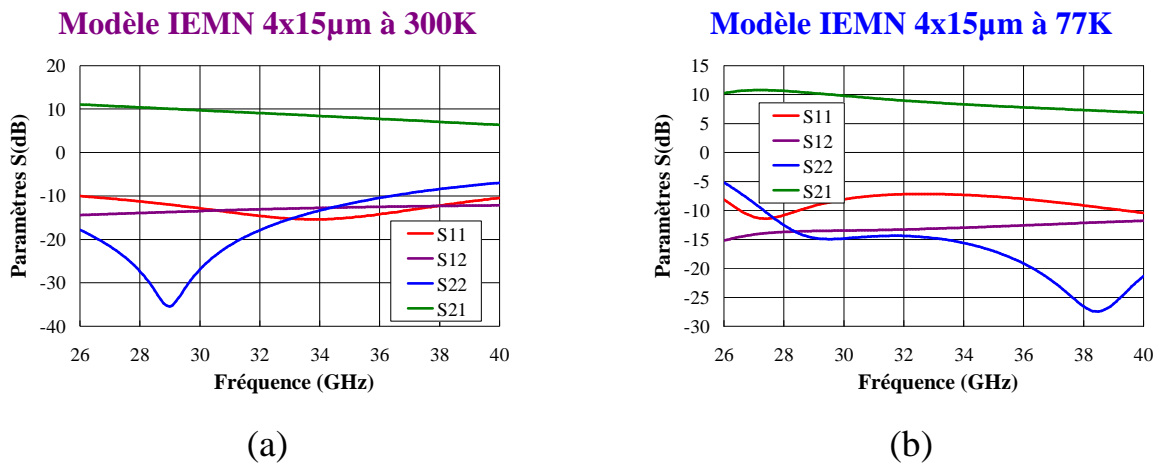


figure 108. Paramètres S des LNA topologie 4x15μm à V_{ds}=700mV à 300K et 77K

La figure 109, permet de comparer l'évolution des performances en bruit de la topologie 4x15μm à 300K et 77K. On remarque la diminution des niveaux de NF et NF_{min} avec la descente en température. Cette réduction des niveaux de bruit peut être reliée à l'amélioration de résistances d'accès du transistor et du f_T (Voir tableau 20) avec la descente en température.

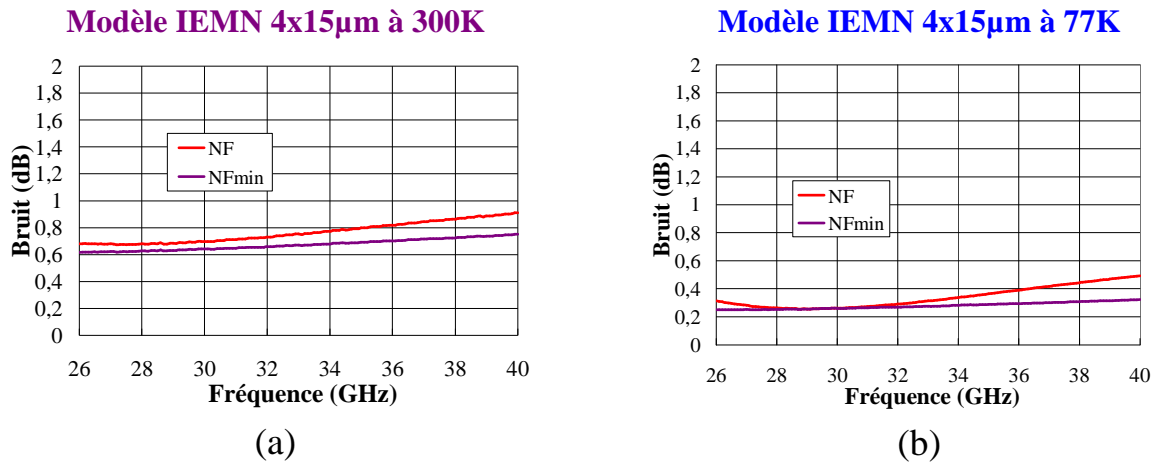


figure 109. Bruit des LNA topologie 4x15µm à V_{ds}=700mV à 300K et 77K

Le tableau 20 dresse un bilan comparé des performances à 30GHz qu'offre la topologie 4x15µm aux deux températures à fort V_{ds}. On constate qu'à défaut d'améliorer le gain et les autres paramètres S à cette fréquence, la descente en température provoque une nette amélioration du NF qui passe de 0,7dB à 0,26dB. On observe aussi la réduction de l'écart entre NF et le facteur de mérite M* qui passe de 0,07dB à 0,04dB. De plus on observe une réduction de plus 66% de la puissance dissipée avec la descente en froid, ce qui réduit considérablement l'écart avec notre puissance de référence (22,5mW/mm par étage [72]).

	NF (dB)	Gain (dB)	S ₁₁ (dB)	S ₁₂ (dB)	S ₂₂ (dB)	PDC (mW/mm)	M* (dB)	f _T (GHz)	f _{max} (GHz)	Tout (K)
Modèle IEMN 4x15@300K	0,70	9,73	-12,83	-13,47	-26,91	188	0,77	260	350	340
Modèle IEMN 4x15@77K	0,26	9,81	-8,09	-13,47	-14,85	60	0,3	310	350	300

tableau 20. Les performances à 30GHz des LNAs topologie 4x15µm à V_{ds}=700mV à 300K et 77K

3.8.3.Conclusion

Dans cette partie, nous avons présenté les performances de deux LNAs de topologie à base de transistors 2x50µm et 4x15µm modélisés à partir de mesures faites à 77K. De l'analyse de ces performances, il ressort que les deux topologies à V_{ds} =700mV et à température cryogénique présentent des performances en bruit pratiquement équivalentes avec un NF à 30GHz de l'ordre 0,3dB et un gain de 9,8dB. Toutefois, on constate que l'on dissipe une puissance plus faible (60 mW/mm) dans le cas de la topologie 4x15. Par ailleurs, de par les valeurs du facteur de mérite M* (très proche de celle de NF) on peut dire que l'on est capable de masquer convenablement le bruit des éléments placés à la suite de ces LNAs dans un système électronique.

3.9.Dimensionnement de LNA cryogénique bande Ka à 100mV

3.9.1.Développement 2x50µm

Nous étudions dans cette partie l'effet de la descente en froid sur les performances adressables avec la topologie 2x50µm à faible polarisation drain. La figure 110 donne l'évolution fréquentielle dans la bande Ka des paramètres S de la topologie 2x50µm à 300K et 77K. On note une amélioration du gain du montage à 77K et par conséquent un élargissement de la bande passante du LNA qui ne se limite plus à 34GHz mais couvre toute la bande Ka. Cette extension de la bande passante du LNA observée avec la descente en froid est directement liée à l'amélioration des performances fréquentielles (cf. tableau 21). Toutefois on observe une légère détérioration du coefficient de réflexion en sortie (S_{22}).

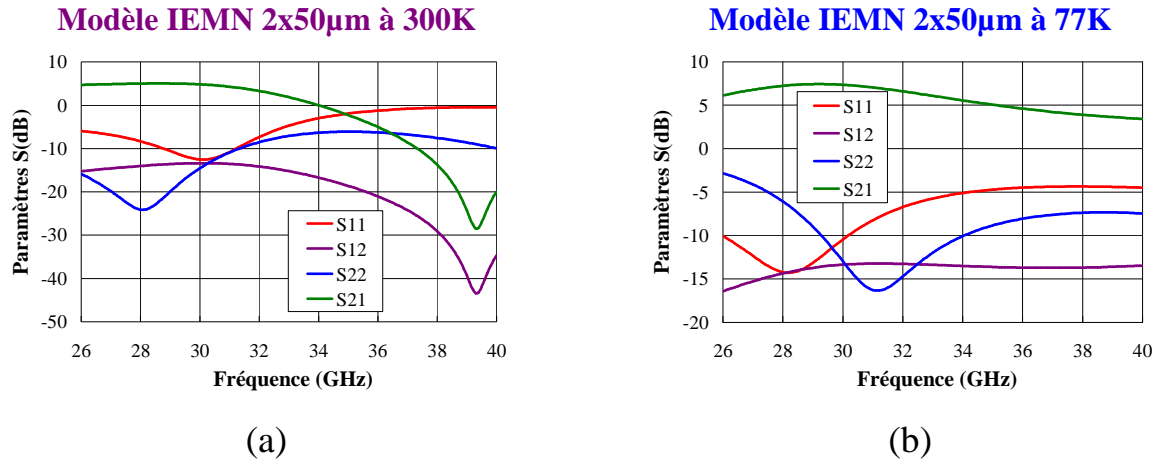


figure 110. Paramètres S des LNA topologie 2x50µm à $V_{ds}=100mV$ à 300K et 77K

En ce qui concerne les performances en bruit, la figure 111 présente simultanément l'évolution en fonction de la fréquence du NF et du NF_{min} pour les LNAs dimensionnés à 300K et 77K. On remarque une nette diminution du bruit avec la descente en température. Ainsi la valeur de NF qui à 300K variait entre 2 et 2,8dB dans la bande passante du LNA, est comprise entre 0,6 et 1dB à 77K. Cette amélioration est liée d'une part à l'augmentation du G_m dû au fait que l'on est, à cette polarisation de drain, dans un régime intermédiaire entre le régime de mobilité et le régime à vitesse saturée (cf. figure 95) et que la mobilité augmente avec la descente en température. D'autre part à 77K, non seulement la fréquence de transition f_T augmente mais les températures de bruit $T_{in}=T_a=77K$ et T_{out} diminuent (cf. tableau 21) ce qui d'après la formule du facteur de bruit donnée par M. Pospieszalski [28] explique l'amélioration des performances en bruit du système avec la cryogénie.

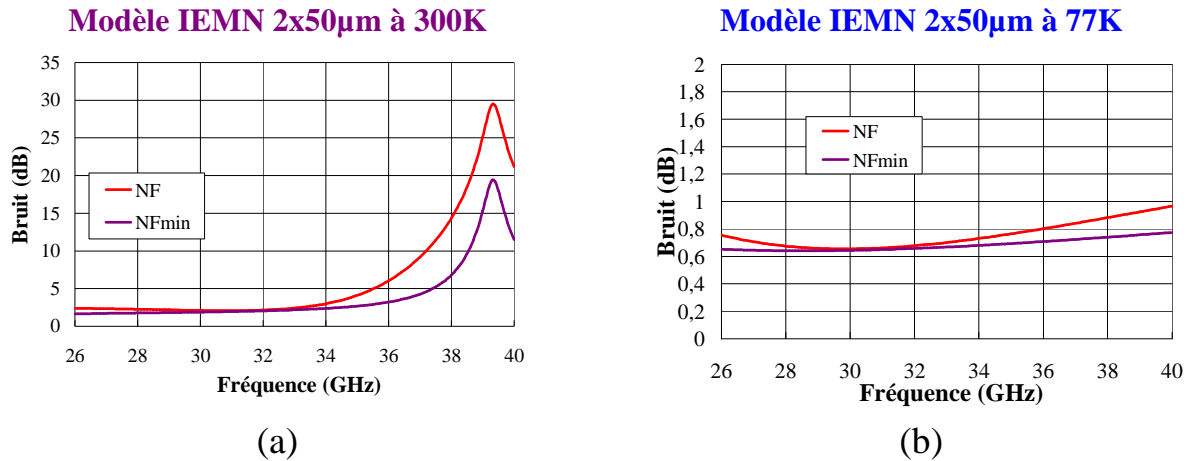


figure 111. Bruit des LNA topologie 2x50μm à $V_{ds}=100mV$ à 300K et 77K

La synthèse des performances comparées à 30GHz des LNAs de la topologie 2x50μm aux deux températures est présentée dans le tableau 21. On remarque une nette amélioration du couple (NF ; gain) qui passe de (2,11dB ; 4,84dB) à (0,65dB ; 7,35dB). Cette amélioration du couple (NF ; gain) se traduit par la réduction de l'écart entre la valeur de NF et celle du facteur de mérite M^* . Par conséquent la descente en température contribue à améliorer la capacité du LNA à masquer le bruit des dispositifs placé à sa suite dans un système électronique. Cette amélioration s'accompagne d'une légère diminution de la puissance dissipée qui passe de 4,2 mW/mm à 3,6mW/mm avec la descente en température.

	NF (dB)	Gain (dB)	S_{11} (dB)	S_{12} (dB)	S_{22} (dB)	PDC (mW/mm)	M^* (dB)	f_T (GHz)	f_{max} (GHz)	Tout (K)
Modèle IEMN 2x50@300K	2,11	4,84	-12,51	-14,53	-13,37	4,2	2,86	115	106	375
Modèle IEMN 2x50@77K	0,65	7,35	-10,46	-13,36	-12,98	3,6	0,79	184	189	220

tableau 21. Les performances à 30GHz des LNAs topologie 2x50μm à $V_{ds}=100mV$ à 300K et 77K

3.9.2.Développement 4x15μm

Le dimensionnement d'un LNA à partir du modèle IEMN 4x15μm à 77K à $V_{ds}=100mV$ permet d'obtenir les paramètres S présentés à la figure 112. On note une légère amélioration du gain (S_{21}) dans la bande passante du LNA à 77K pour atteindre un pic de 7,7dB à 28,8GHz. Quant aux autres paramètres S, l'isolation reste quasi invariable avec la descente en température tandis que les coefficients de réflexion demeurent globalement dans des gammes acceptables.

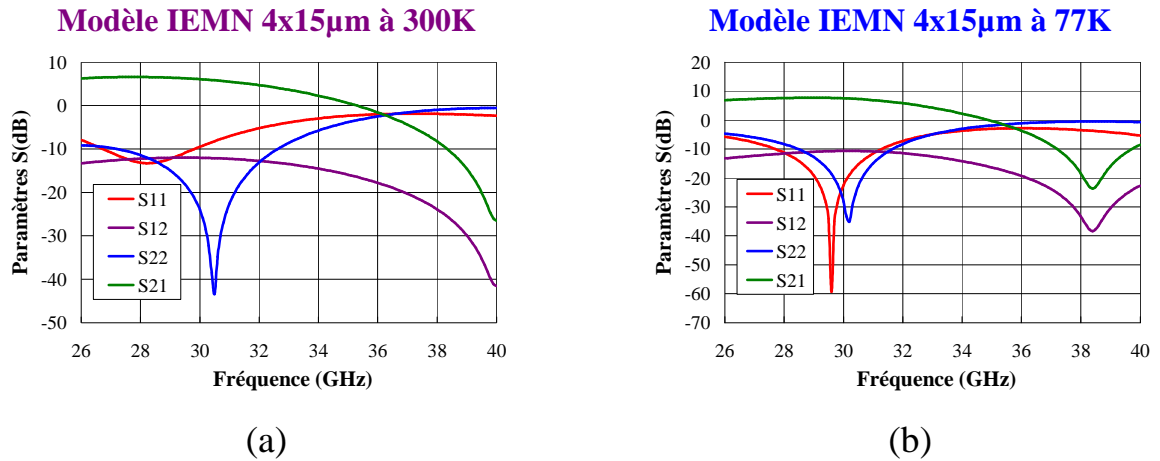


figure 112. Paramètres S des LNAs topologie 4x15µm à $V_{ds}=100mV$ à 300K et 77K

Comme dans le cas du développement 2x50µm, on assiste dans le cas de la topologie 4x15µm à l'amélioration du bruit dans le LNA dimensionné à 77K (figure 113). La valeur NF varie entre 0,65 et 1dB à 77K plutôt qu'entre 1,6 et 2,5dB à 300K cette amélioration comme dans le cas précédent est liée à l'augmentation du G_m et à la diminution de température $T_{in}=T_a=77K$ et T_{out} (cf. tableau 22).

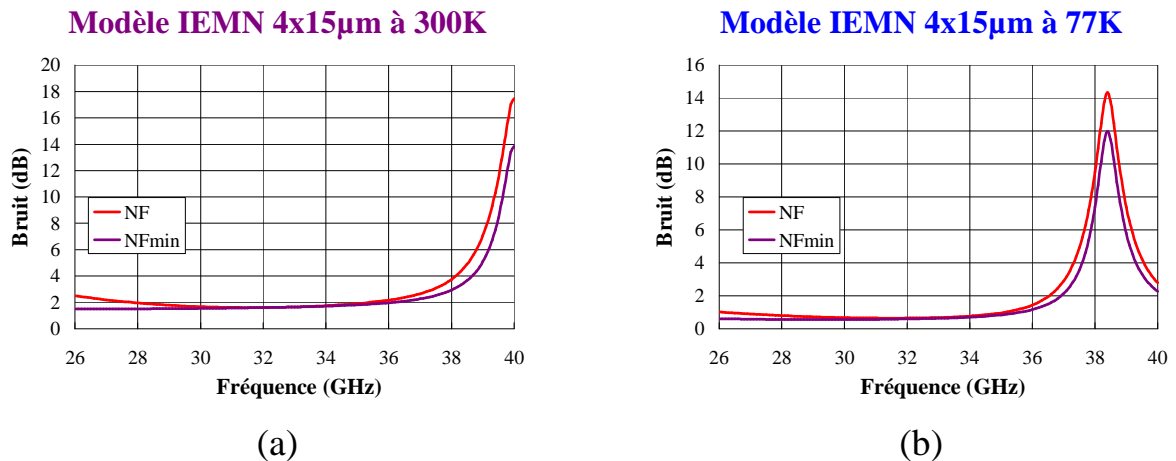


figure 113. Bruit des LNAs topologie 4x15µm à $V_{ds}=100mV$ à 300K et 77K

Dans le tableau 22 sont consignées les performances adressables à 30GHz par la topologie 4x15µm à 300K et 77K. On note l'amélioration du couple (NF ; gain) qui passe de (1,67 ; 6,08dB) à (0,67 ; 7,5dB) avec la descente en température pour une puissance consommée quasi identique. Ceci rapproche les valeurs de NF et du facteur de mérite M^* entre elles.

	NF (dB)	Gain (dB)	S_{11} (dB)	S_{12} (dB)	S_{22} (dB)	PDC (mW/mm)	M^* (dB)	f_T (GHz)	f_{max} (GHz)	Tout (K)
Modèle IEMN 4x15@300K	1,67	6,08	-9,50	-24	-12,04	5,45	2,11	97	115	300
Modèle IEMN 4x15@77K	0,67	7,50	-22,50	-10,68	-28,25	5,6	0,81	143	165	170

tableau 22. Les performances à 30GHz des LNAs topologie 4x15µm à $V_{ds}=100mV$ à 300K et 77K

3.9.3.Conclusion

De l'analyse des performances présentées par les deux topologies (2x50µm et 4x15µm), on peut déduire que ces deux topologies sont quasi équivalentes en termes de facteur de bruit et de gain. Toutefois on peut dire que la topologie 2x50µm à 30GHz, tire un plus grand profit de la descente en température à basse polarisation. Par ailleurs à faible polarisation on ne note qu'une faible variation de la puissance dissipée avec la descente en froid.

3.10.Conclusion

Ce chapitre qui vient conclure cette synthèse des résultats obtenus au cours de nos travaux de recherches, nous a permis d'évaluer l'utilisation potentielle, dans le cadre d'un amplificateur faible bruit à basse polarisation et faible consommation, d'un transistor à base de matériaux faibles gaps de la filière 70nm d'OMMIC (D007IH). Cette étude a été réalisée sur deux topologies de transistor (2x50µm et 4x15µm). Elle a montré qu'à faible polarisation de drain ($V_{ds}=100mV$), avec un transistor de la filière 70nm d'OMMIC (D007IH), il est possible d'atteindre des niveaux de bruit (1,6dB) dans la gamme de ceux publiés dans la littérature à température ambiante $T_a = 300K$ (tableau 14). Ce qui pourrait permettre de réduire fortement la consommation du LNA sans trop dégrader les performances en bruit. Toutefois il faut noter que le gain (6dB) de l'amplificateur ainsi dimensionné est légèrement en dessous de ceux existants dans la littérature (tableau 14).

Le second volet de l'étude présentée dans ce chapitre, est l'évaluation de l'amélioration que peut apporter la descente en froid sur les performances en bruit des systèmes utilisant des dispositifs à base de matériaux faibles gaps. A travers cette étude, on constate qu'à fort V_{ds} la descente en froid permet d'améliorer le facteur de bruit qui passe dans le meilleur des cas de 0,7 à 0,26dB pour une amélioration du gain négligeable à 30GHz. A faible polarisation de drain, on assiste à une amélioration plus conséquente du NF qui diminue de 1dB entre 300K et 77K pour atteindre 0,67dB avec un gain qui augmente et passe de 6,08 à 7,5dB dans le même temps. On peut donc en conclure que le fait de travailler à faible polarisation permet d'optimiser le profit que l'on peut obtenir de la descente en froid.

Cette étude permet de montrer qu'à polarisation de drain plus faible, on est capable d'atteindre des performances de LNA assez comparables à celles existantes dans la littérature ceci pour une puissance dissipée autour de 4mW/mm aussi bien à température ambiante qu'à

température cryogénique. Par conséquent, on est capable d'obtenir un fonctionnement à basse consommation tout en conservant des performances en bruit honorables.

Conclusion et perspectives

Les travaux de thèse présentés ici ont été rendus possibles par la synergie collaborative née des partenariats entre l'IEMN et le CNES (Centre National d'Etudes Spatial) d'une part et d'autre part entre l'IEMN et la société OMMIC.

Cette thèse a été consacrée à l'étude de dispositifs à base de matériaux faibles gaps pour des applications hautes fréquences et à basse consommation. Durant ces travaux des dispositifs à base d'antimoine de longueur de grille 120nm et des dispositifs industriels de longueur de grille 130nm (filière D01MH) et 70nm (filière D007IH) ont été étudiés à travers leurs performances en DC, RF et bruit à température ambiante et cryogénique et pour finir des LNAs ont été dimensionnés à 30GHz en vue d'évaluer le potentiel des dispositifs à base de matériaux faibles gaps dans une électronique basse consommation et faible polarisation.

En ce qui concerne les performances fréquentielles, il nous a été donné de constater dans le cadre des HEMTs à base d'antimoine que le passage d'un plan de dopage silicium à un plan de dopage tellure associé à une réduction de l'épaisseur de la barrière, permet d'améliorer les performances fréquentielles à température ambiante ; on passe ainsi de 55GHz à 105GHz de f_T avec 100mV de tension de drain avec ces changements. Après optimisation de la structure des premiers HEMTs à base d'antimoine à plan de dopage tellure de notre étude, nous avons publié des performances record pour des HEMTs à base d'antimoine à plan de dopage tellure ($f_T = 144\text{GHz}$ à 100mV de tension entre drain et source). Par ailleurs, la comparaison des performances obtenues à faibles V_{ds} pour des HEMTs à base d'antimoine ($L_g=120\text{nm}$) et des HEMTs de la filière D01MH permet de constater que dans ce régime de faible polarisation les HEMTs à base d'antimoine sont les mieux adaptés. Nous avons évalué l'influence de la descente en température sur les performances fréquentielles des dispositifs et nous avons constaté une amélioration de ces performances d'autant plus grande que l'on travaille à bas V_{ds} . L'étude des schémas équivalents petits signaux des différents dispositifs a permis de conclure que cette amélioration observée à faible polarisation de drain lorsqu'on passe de 300K à 77K, peut être attribuée en grande partie à l'évolution de la transconductance G_m et dans une certaine mesure, à l'amélioration des résistances d'accès (R_s , R_d et R_g) des transistors.

De l'étude des performances en bruit des dispositifs testés durant nos travaux de recherche, il ressort d'une part, qu'à température ambiante, les dispositifs à base d'antimoine

à plan de dopage silicium et les HEMTs de la filière D01MH ne sont pas utilisables pour des applications à 30GHz car présentant des gains associés beaucoup trop faibles à cette fréquence, d'autre part, que pour les premiers dispositifs à base d'antimoine à plan de dopage tellure de longueur de grille 120nm, à 30GHz et à $V_{ds}=100\text{mV}$, on est capable d'atteindre un NF_{min} de 1,56dB pour un gain associé de 5,3dB à 300K. De même pour des HEMTs de la filière industrielle D007IH de longueur de grille 70nm et de développement de grille $2 \times 50\mu\text{m}$, à la même fréquence et la même polarisation de drain, on obtient un NF_{min} de 1,6dB pour un gain associé de 5,3dB, à température ambiante tout ceci pour des puissances continues dissipées inférieures à 10mW/mm. Par ailleurs la descente en froid des dispositifs a permis d'observer une amélioration non négligeable des performances en bruit des dispositifs. Par exemple pour les HEMTs à base d'antimoine à plan de dopage silicium et HEMTs de la filière D01MH, l'amélioration de leurs NF_{min} et de leurs gains associés laisse supposer leurs potentielles utilisations dans des applications cryogénique à 30GHz. De même pour des HEMTs de la filière D007IH, on obtient un NF_{min} de 0,4dB pour un gain associé de 8dB à 77K pour une polarisation V_{ds} de 100 mV.

L'évaluation des potentialités d'une électronique à bas V_{ds} a été menée au travers de dimensionnement de LNAs en bande Ka (26 - 40 GHz) avec deux développements de grille transistors de la filière D007IH ($2 \times 50\mu\text{m}$ et $4 \times 15\mu\text{m}$). Une étude à fort V_{ds} a d'abord été réalisée pour servir d'étalon et a permis d'obtenir des performances en termes de NF_{min} et G_{ass} assez comparables à celles obtenues dans la littérature avec toutefois des niveaux de puissance dissipée supérieurs. À 100mV de V_{ds} et à 30GHz, il est possible d'atteindre un NF autour de 1,7dB pour un gain associé avoisinant 6dB avec une puissance dissipée inférieure à 6mW/mm à température ambiante pour un transistor de développement de grille de $4 \times 15\mu\text{m}$. Ces performances sont susceptibles d'être améliorées à basse température comme on a pu le constater dans les dimensionnements réalisés à basse température (77K) pour lesquels la valeur de NF est autour de 0,6dB pour un gain associé supérieur à 7dB.

Si les résultats obtenus lors de cette thèse sont d'ores et déjà à l'état de l'art au regard de la longueur de grille, un certain nombre de pistes restent encore à explorer afin de parfaire cette étude à savoir :

- ➡ continuer l'optimisation des résistances d'accès des HEMTs à base d'antimoine afin d'améliorer encore les performances fréquentielles de ces dispositifs ;
- ➡ étudier le moyen de limiter les courants de fuites dans les HEMTs à base d'antimoine ;

- ➡ réaliser la passivation des dispositifs à base d'antimoine et évaluer son impact sur les performances des dispositifs ;
- ➡ réaliser des études de fiabilité et de vieillissement des dispositifs en vue de leur transfert dans l'industrie ;
- ➡ déterminer les causes des oscillations observées sur les dispositifs de la filière D007IH ;
- ➡ étudier l'effet de la lumière sur les performances des dispositifs à faible tension de polarisation aussi bien à température ambiante que cryogénique ;
- ➡ concevoir un design kit pour les HEMTs à base d'antimoine afin de pouvoir dimensionner des LNAs dans cette technologie ;
- ➡ et enfin réaliser les LNAs bas V_{ds} afin d'en mesurer les performances réelles.

Annexe 1. Extraction schéma équivalent petit signal d'un FET

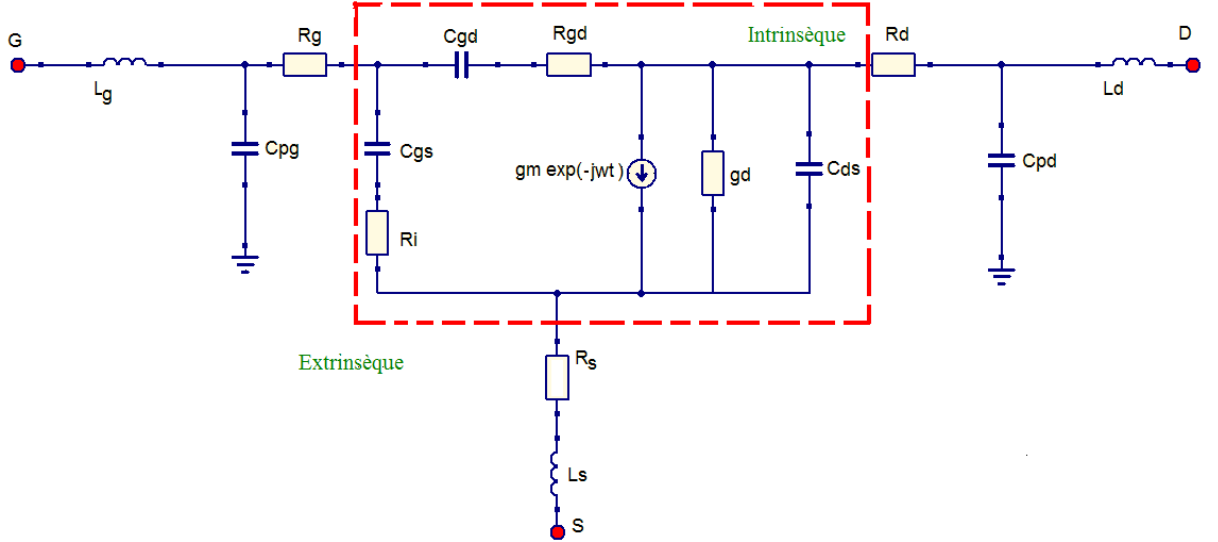


figure 114. Schéma équivalent petit signal d'un transistor à effet de champs

Cette annexe est un rappel de la technique classique d'extraction du schéma équivalent petit signal. Les formules présentées sont connues depuis les années 80 et n'ont pas été redémontrées. La méthode d'extraction de schéma équivalent que nous avons utilisée consiste dans un premier temps à retrancher successivement les contributions de chacun des éléments de la partie extrinsèque. Cet épluchage des éléments extrinsèques, est réalisé au moyen de transformation de matrice S en matrice Z ou matrice Y. Tout ceci est fait en se plaçant dans des conditions de mesure particulières. Pour retrancher la contribution de capacités de plot Cpg et Cpd, on se place dans des conditions telles que le composant est pincé ($V_{ds}=0V$, $V_{gs}<V_{seuil}$). Dans ces conditions de polarisation les paramètres S mesurés et transformés en matrice Y s'expriment :

$$\begin{cases} Y_{11} \approx j.(2.C_b + C_{pg}).\omega \\ Y_{12} \approx -j.C_b.\omega \\ Y_{22} \approx j.(C_b + C_{pd}).\omega \end{cases} \quad \text{Équation 27}$$

où C_b est la capacité de bord

On peut ainsi déterminer les capacités C_{pg} et C_{pd} . Les éléments série du schéma équivalent sont extraits en plaçant le composant en sens passant en le polarisant sous une tension $V_{gs}>V_t$. Dans ces conditions, la matrice impédance représentative du comportement

du composant (après avoir retranché l'effet des capacités de plots extrinsèques C_{pg} et C_{pd}) est donnée par le système d'équations suivant :

$$\begin{cases} Z_{11} = R_g + R_s + j(L_g + L_s)\omega + z_{11} \approx R_g + R_s + \frac{R_c}{3} + \frac{Rdy}{1 + j.Rdy.C_g.\omega} + j(L_g + L_s)\omega \\ Z_{12} = R_s + jL_s.\omega + z_{12} \approx R_s + \frac{R_c}{2} + jL_s.\omega \\ Z_{22} = R_d + R_s + j(L_s + L_d)\omega + z_{22} \approx R_s + R_d + R_c + j(L_s + L_d)\omega \end{cases} \quad \text{Équation 28}$$

avec z_{11} , z_{22} et z_{12} trois paramètres Z intrinsèques du transistor

Ce système d'équation permet de déterminer les résistances R_d , R_s et R_g notons que les deux premières sont déterminées à quelques gigahertz tandis que la dernière (R_g) est déterminée à plus haute fréquence afin de minimiser le terme en Rdy .

Les paramètres extrinsèques étant déterminés, la déduction de leurs contributions des paramètres mesurés permet d'obtenir des paramètres S « intrinsèques ». Ces paramètres S « intrinsèques » passé en matrice admittance (Y) des paramètres y régis par les équations suivantes :

$$y_{11} = \left(\frac{r_i.C_{gs}^2.\omega^2}{1 + r_i^2.C_{gs}^2.\omega^2} + \frac{R_{gd}.C_{gd}^2.\omega^2}{1 + R_{gd}^2.C_{gd}^2.\omega^2} \right) + j\omega \left(\frac{C_{gs}}{1 + r_i^2.C_{gs}^2.\omega^2} + \frac{C_{gd}}{1 + R_{gd}^2.C_{gd}^2.\omega^2} \right) \quad \text{Équation 29}$$

$$y_{12} = - \left(\frac{R_{gd}.C_{gd}^2.\omega^2}{1 + R_{gd}^2.C_{gd}^2.\omega^2} \right) - j\omega \left(\frac{C_{gd}}{1 + R_{gd}^2.C_{gd}^2.\omega^2} \right) \quad \text{Équation 30}$$

$$y_{21} = \left(\frac{g_m.e^{-j.\omega.\tau}}{1 + j.r_i.C_{gs}.\omega} \right) - j\omega \left(\frac{C_{gd}}{1 + j.R_{gd}.C_{gd}.\omega} \right) \quad \text{Équation 31}$$

$$y_{22} = \left(\frac{R_{gd}.C_{gd}^2.\omega^2}{1 + R_{gd}^2.C_{gd}^2.\omega^2} + g_d \right) + j\omega \left(C_{ds} + \frac{C_{gd}}{1 + R_{gd}^2.C_{gd}^2.\omega^2} \right) \quad \text{Équation 32}$$

On peut en déduire alors par simple croisement des équations, les expressions des **paramètres intrinsèques** du schéma équivalent :

$$g_m = |(y_{21} - y_{12}).(1 + j.r_i.C_{gs}.\omega)| \quad \text{Équation 33}$$

$$g_d = \text{Re}(y_{22}) + \text{Re}(y_{12}) \quad \text{Équation 34}$$

$$C_{gs} = \frac{\text{Im}(y_{11} + y_{12})}{\omega} \cdot \left(1 + \left(\frac{\text{Re}(y_{11} + y_{12})}{\text{Im}(y_{11}) + \text{Im}(y_{12})} \right)^2 \right) \quad \text{Équation 35}$$

$$C_{gd} = -\frac{\text{Im}(y_{12})}{\omega} \left(1 + \left(\frac{\text{Re}(y_{12})}{\text{Im}(y_{12})} \right)^2 \right) \quad \text{Équation 36}$$

$$R_{gd} = \frac{\text{Re}(y_{12})}{\text{Im}(y_{12})} \cdot \frac{1}{C_{gd}\omega} \quad \text{Équation 37}$$

$$R_i = \frac{\text{Re}(y_{11}) + \text{Re}(y_{12})}{\text{Im}(y_{11}) + \text{Im}(y_{12})} \cdot \frac{1}{C_{gs}\omega} \quad \text{Équation 38}$$

$$\alpha = -\left(\frac{\text{Im}(y_{21}) - \text{Im}(y_{12})}{\text{Re}(y_{21}) - \text{Re}(y_{12})} \right) \quad \text{Équation 39}$$

$$\tau = \frac{\text{Arc tan}(\alpha - R_i \cdot C_{gs} \cdot \omega)}{(1 + \alpha \cdot R_i \cdot C_{gs} \cdot \omega)} \cdot \frac{1}{\omega} \quad \text{Équation 40}$$

$$C_{ds} = \frac{\text{Im}(y_{22}) + \text{Im}(y_{12})}{\omega} \quad \text{Équation 41}$$

Références bibliographiques

- [1]T. Ashley, et al.« Indium Antimonide Based Technology for RF Applications ». Compound Semiconductor Integrated Circuit Symposium, 2006,IEEE , p. 121-124. Disponible sur : < <http://dx.doi.org/10.1109/CSICS.2006.319918> >
- [2] C. Mead, “Schottky barrier gate field effect transistor,” *Proceedings of the IEEE*, vol. 54, n°. 2, p. 307-308, 1966.
- [3]Morris P. R. « A history of the world semiconductor industry ». IET, 1990. 194 p. ISBN : 9780863412271.
- [4]Dingle R. et al. « Electron mobilities in modulation-doped semiconductor heterojunction superlattices ». *Appl. Phys. Lett.* 1978, Vol. 33, n°7, p. 665. Disponible sur : < <http://dx.doi.org/10.1063/1.90457> >
- [5]J. Early, “Out to Murray Hill to play: an early history of transistors,” *Transactions on Electron Devices*, IEEE, vol. 48, n°. 11, p. 2468-2472, 2001.
- [6] J. E. Meyer, “MOS models and circuit simulation,” *RCA Review*, vol.32, pp. 42–63, Mar.1971
- [7]R. Castagné, J.P. Duchemin, M. Gloanec, Ch. Rumelhard, “Circuits intégrés en Arséniure de Gallium, Physique, Technologie et Règles de conception”, Collection Technique et scientifique des Télécommunications, MASSON 1989.
- [8]Sze S.M., “Physique of semiconductor devices”, Wiley, New York, 1981.
- [9] Lundstrom M. “Notes on the Ballistic MOSFET” Disponible sur <http://nanohub.org/resources/1139/download/2005.11.22-lundstrom-ballistic-mosfet-v9.pdf>
- [10]Howard W. E., Fang F. F. « Low temperature effects in Si FETs ». *Solid-State Electronics* Janvier 1965, Vol. 8, n°1, p. 82-83. Disponible sur : < [http://dx.doi.org/16/0038-1101\(65\)90011-0](http://dx.doi.org/16/0038-1101(65)90011-0) >
- [11]Cobbold R. « Temperature effects in m.o.s. transistors ». *Electronics Letters* 1966, Vol. 2, n°6, p. 190-191. Disponible sur : < <http://dx.doi.org/10.1049/el:19660160> >
- [12]Rogers C. « MOST's at cryogenic temperatures ». *Solid-State Electronics* Novembre 1968, Vol. 11, n°11, p. 1079-1091. Disponible sur : < [http://dx.doi.org/16/0038-1101\(68\)90130-5](http://dx.doi.org/16/0038-1101(68)90130-5) >

- [13]Loriou B., Bellec M., Le Rouzic M. « Behaviour of a low-noise microwave f.e.t. at low temperature ». *Electronics Letters* 1970, Vol. 6, n°25, p. 819-820. Disponible sur : < <http://dx.doi.org/10.1049/el:19700566> >
- [14]Jimenez J., Oliva J., Septier A. « Very Low Noise Cryogenic Mesfet Amplifier ». *3rd European Microwave Conference*, 1973. p. 1-4. Disponible sur : < <http://dx.doi.org/10.1109/EUMA.1973.331640> >
- [15]Liechti C., Larrick R. « Performance of GaAs MESFET's at Low Temperatures (Short Papers) ». *IEEE Transactions on Microwave Theory and Techniques*, 1976, Vol. 24, n°6, p. 376-381. Disponible sur : < <http://dx.doi.org/10.1109/TMTT.1976.1128858> >
- [16]Liechti C. « Microwave Field-Effect Transistors--1976 ». *IEEE Transactions on Microwave Theory and Techniques*, 1976, Vol. 24, n°6, p. 279-300. Disponible sur : < <http://dx.doi.org/10.1109/TMTT.1976.1128845> >
- [17]Duh K. et al. « Ultra-low-noise cryogenic high-electron-mobility transistors ». *Electron Devices, IEEE Transactions on* 1988, Vol. 35, n°3, p. 249-256. Disponible sur : < <http://dx.doi.org/10.1109/16.2448> >
- [18]Cappy A. et al. « Etude théorique et expérimentale du transistor à effet de champ à hétérojonction ». *Revue de Physique Appliquée* 1983, Vol. 18, n°11, p. 8. Disponible sur : < <http://dx.doi.org/10.1051/rphysap:019830018011071900> >
- [19]Belache A., “Etude des propriétés physiques et performances potentielles en basses températures du transistor à effet de champs à haute mobilité électronique AlGaAs/GaAs”, Thèse de l’université de lille1, Mars 1989
- [20]Baghdad A., “Etude expérimentale des transistors à effet de champ micro-ondes dans des conditions très faible bruit et basses températures”, Thèse de l'Université des Sciences et Technologies de Lille, Novembre 1992
- [21]Delcourt S., “Caractérisation de composants et dispositifs actifs en basse température en bande Ka et Q : application à la filière métamorphique”, Thèse de l'Université des Sciences et Technologies de Lille, Décembre 2007
- [22]Laskar J. et al. « Characteristics of GaAs/AlGaAs-doped channel MISFET's at cryogenic temperatures ». *Electron Device Letters, IEEE* 1990, Vol. 11, n°7, p. 300-302. Disponible sur : < <http://dx.doi.org/10.1109/55.56481> >
- [23]Laskar J. et al. “Development of accurate on-wafer, cryogenic characterization techniques ». *IEEE Transactions on Microwave Theory and Techniques*, 1996, Vol. 44, n°7, p. 1178-1183. Disponible sur : < <http://dx.doi.org/10.1109/22.508659> >

- [24]Thèse de Gilles Dambrine “ Caractérisation des transistors à effet de champ : mesure précise de la matrice de répartition et détermination du schéma équivalent ”, Thèse de doctorat de l'Université des Sciences et Technologies de Lille, Mars 1989
- [25]Dambrine G. et al. “ A new method for determining the FET small-signal equivalent circuit ”, *IEEE Transactions on Microwave Theory and Techniques*, 1988, Vol. 36, n°7, p. 1151-1159. Disponible sur : < <http://dx.doi.org/10.1109/22.3650> >
- [26]Thèse de Nicolas Waldhoff “ Caractérisations et modélisations des technologies CMOS et BiCMOS de dernières générations jusque 220 GHz ”, Thèse de doctorat de l'Université des Sciences et Technologies de Lille, Décembre 2009
- [27]Dambrine G. et al. « A new method for on wafer noise measurement ». *Microwave Theory and Techniques, IEEE Transactions on* 1993,. Vol. 41, n°3, p. 375-381. Disponible sur : < <http://dx.doi.org/10.1109/22.223734> >
- [28]Pospieszalski M. W. « Modeling of noise parameters of MESFETs and MODFETs and their frequency and temperature dependence ». *Microwave Symposium Digest*, 1989. IEEE MTT-S International.1989. p. 385-388 vol.1. Disponible sur : < <http://dx.doi.org/10.1109/MWSYM.1989.38745> >
- [29]Van der Ziel A. « Thermal Noise in Field-Effect Transistors ». *Proceedings of the IRE* 1962, Vol. 50, n°8, p. 1808-1812. Disponible sur : < <http://dx.doi.org/10.1109/JRPROC.1962.288221> >
- [30]Frantz V. L. « Indium antimonide thin-film transistor ». *Proceedings of the IEEE* 1965,. Vol. 53, n°7, p. 760. Disponible sur : < www.doi.org/10.1109/PROC.1965.4037 >
- [31]Brody T. P. « A HIGH-GAIN InAs THIN-FILM TRANSISTOR ». *Appl. Phys. Lett.* 1966,. Vol. 9, n°7, p. 259. Disponible sur : < <http://dx.doi.org/10.1063/1.1754740> >
- [32]Spinulescu-Carnaru I. « ZnTe and InSb thin-film transistors ». *Electronics Letters* 1967, Vol. 3, n°6, p. 268-269. Disponible sur : < <http://dx.doi.org/10.1049/el:19670208> >
- [33]Luo F. C., Epstein M. « Coplanar-electrode thin-film InSb transistor ». *Proceedings of the IEEE* 1972, Vol. 60, n°8, p.997-999. Disponible sur : < <http://dx.doi.org/10.1109/PROC.1972.8827> >
- [34]Shappir J., Margalit S., Kidron I. « p-Channel MOS transistor in indium antimonide ». *Electron Devices, IEEE Transactions on* 1975,. Vol. 22, n°10, p. 960-961. Disponible sur : < <http://dx.doi.org/10.1109/T-ED.1975.18249> >
- [35]Chang C.-A. « Electron densities in InAs–AlSb quantum wells ». *J. Vac. Sci. Technol. B* 1984,. Vol. 2, n°2, p. 214. Disponible sur : < <http://dx.doi.org/10.1116/1.582786> > (consulté le 7 avril 2011)

- [36]Takahashi T. et al. « SiO₂/native double-gate InSb MOSFETs ». *Electronics Letters* 1985,. Vol. 21, n°12, p. 545-547. Disponible sur : < <http://dx.doi.org/10.1049/el:19850385> >
- [37]Tuttle G., Kroemer H. « An AlSb/InAs/AlSb quantum well HFT ». *Electron Devices, IEEE Transactions on* 1987, Vol. 34, n°11, p. 2358. Disponible sur : < <http://dx.doi.org/10.1109/T-ED.1987.23252> >
- [38]Ashley T. et al. « InSb n-channel enhancement mode MISFET grown by molecular beam epitaxy ». *Electronics Letters* 1989,Vol. 25, n°4, p. 289-290. Disponible sur : < <http://dx.doi.org/10.1049/el:19890201> >
- [39]Luo L. F. et al. « Heterojunction field-effect transistors based on AlGaSb/InAs ». *Appl. Phys. Lett.* 1989,Vol. 55, n°8, p. 789. Disponible sur : < <http://dx.doi.org/10.1063/1.101761> >
- [40]Yoh K., Moriuchi T., Inoue M. « An InAs channel heterojunction field-effect transistor with high transconductance ». *Electron Device Letters, IEEE* 1990,. Vol. 11, n°11, p. 526-528. Disponible sur : < <http://dx.doi.org/10.1109/55.63021> >
- [41]Frank D. J., La Tulipe D. C., Munekata H. « Novel InAs/(Al,Ga)Sb FET with direct gate-to-channel contact ». *Electron Device Letters, IEEE* 1991,. Vol. 12, n°5, p. 210-212. Disponible sur : < <http://dx.doi.org/10.1109/55.79558> >
- [42]Li X. et al. « High-breakdown-voltage AlSbAs/InAs n-channel field-effect transistors ». *Electron Device Letters, IEEE* 1992,. Vol. 13, n°4, p. 192-194. Disponible sur : < <http://dx.doi.org/10.1109/55.145017> >
- [43]Lott J. A., Klem J. F., Wendt J. R. « Strained p-channel InGaSb/AlGaSb modulation-doped field-effect transistors ». *Electronics Letters* 1992,. Vol. 28, n°15, p. 1459-1460. Disponible sur : < <http://dx.doi.org/10.1049/el:19920928> >
- [44]Boos J. B. et al. « Impact ionisation in high-output-conductance region of 0.5 µm AlSb/InAs HEMTs ». *Electronics Letters* 1993,. Vol. 29, n°21, p. 1888-1890. Disponible sur : < <http://dx.doi.org/10.1049/el:19931257> >
- [45]Miya S. et al. « AlGaAsSb Buffer/Barrier on GaAs substrate for InAs channel devices with high electron mobility and practical reliability ». *JEM* 1996,. Vol. 25, n°3, p. 415-420. Disponible sur : < <http://dx.doi.org/10.1007/BF02666613> > (consulté le 7 avril 2011)
- [46]B.R. Bennett et al., “Modulation doping of InAs/AlSb quantum wells using remote InAs donor layers,” *Applied Physics Letters*, vol. 72, Mar. 1998, pp. 1193-1195; <http://link.aip.org/link/?APL/72/1193/1>
- [47]J. Bergman et al., “InAs/AlSb HFETs with f_t and f_{max} above 150 GHz for low-power MMICs,” *International Conference on Indium Phosphide and Related Materials*, 2003., pp. 219-222 http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=1205353

- [48]R. Tsai et al., “275 GHz fMAX, 220 GHz ft AlSb/InAs HEMT technology,” Device Research Conference, 2004. 62nd DRC., pp. 12-13 vol.2
http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=1367902
- [49]S. Bollaert et al., “Benchmarking of low band gap III-V based-HEMTs and sub-100nm CMOS under low drain voltage regime,” European Microwave integrated circuit conference, 2007. EuMIC 2007. pp. 20-23 http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=4412637
- [50]J. B. Boos, M. J. Yang, B. R. Bennett, D. Park, W. Kruppa, C. H. Yang, and R. Bass, “0.1 μm AlSb/InAs HEMTs with InAs subchannel,” Electron. Lett., vol. 34, no. 15, pp. 1525–1526, Jul. 23, 1998. http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=706267
- [51]J.B. Boos et al., “Ohmic contacts in AlSb/InAs high electron mobility transistors for low-voltage operation,” Journal of Vacuum Science & Technology B: Microelectronics and Nanometer Structures, vol. 17, May. 1999, pp. 1022-1027;
<http://link.aip.org/link/?JVJB/17/1022/1>
- [52]M. Borg et al., “Effect of gate length in InAs/AlSb HEMTs biased for low power or high gain,” Solid-State Electronics, vol. 52, May. 2008, pp. 775-781;
<http://dx.doi.org/10.1016/j.sse.2007.12.002>
- [53]Noudéviwa A. et al. « Sb-HEMT: Toward 100-mV Cryogenic Electronics ». IEEE Transactions on Electron Devices, 2010,. Vol. 57, n°8, p.1903-1909. Disponible sur :
 < <http://dx.doi.org/10.1109/TED.2010.2050109> >
- [54]Roelens Y. et al. « Tellurium δ -doped 120nm AlSb/InAs HEMTs: towards sub-100mV electronics ». Device Research Conference (DRC), 2010 p. 53-54. Disponible sur :
 < <http://dx.doi.org/10.1109/DRC.2010.5551945> > ISBN : 1548-3770.
- [55]B. Brar and H. Kroemer, “Influence of impact ionization on the drain conductance in InAs-AlSb quantum well heterostructure field-effect transistors,” IEEE Electron Device Letters, vol. 16, 1995, pp. 548-550 Disponible sur :
http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=475583
- [56]C. Kadow et al., “n+-InAs-InAlAs recess gate technology for InAs-channel millimeter-wave HFETs,” IEEE Transactions on Electron Devices, vol. 52, 2005, pp. 151-160
http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=1386581
- [57]D. McMorro et al., “Charge-collection characteristics of low-power ultrahigh speed, metamorphic AlSb/InAs high-electron mobility transistors (HEMTs),” Nuclear Science, IEEE Transactions on, vol. 47, 2000, pp. 2662-2668
http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=903823

- [58]C. Chou et al., “0.1 μm In_{0.2}Al_{0.8}Sb-InAs HEMT Low-Noise Amplifiers for Ultralow-Power Applications,” IEEE Electron Devices Meeting, 2007. IEDM 2007, pp. 617-620 http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=4419015
- [59]W. Deal et al., “A W-band InAs/AlSb low-noise/low-power amplifier,” IEEE Microwave and Wireless Components Letters, vol. 15, 2005, pp. 208-210 http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=1416930
- [60]J. Hacker et al., “An ultra-low power InAs/AlSb HEMT Ka-band low-noise amplifier,” IEEE Microwave and Wireless Components Letters, vol. 14, 2004, pp. 156-158 <http://dx.doi.org/10.1109/LMWC.2004.827132>
- [61]M. Malmkvist et al., “Characterization of insulated-gate versus schottky-gate InAs/AlSb HEMTs,” European Microwave integrated circuit conference, 2007. EuMIC 2007., 2007, pp. 24-27 http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=4412638
- [62]H. Lin et al., “Design and characteristics of strained InAs/InAlAs composite-channel heterostructure field-effect transistors,” Journal of Applied Physics, vol. 97, 2005, pp. 024505-7; <http://link.aip.org/link/?JAP/97/024505/1>
- [63]C. Bolognesi, M. Dvorak, and D. Chow, “High-transconductance delta-doped InAs/AlSb HFETs with ultrathin silicon-doped InAs quantum well donor layer,” IEEE Electron Device Letters, vol. 19, 1998, pp. 83-85 http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=661172
- [64]C. Bolognesi, E. Caine, and H. Kroemer, “Improved charge control and frequency performance in InAs/AlSb-based heterostructure field-effect transistors,” IEEE Electron Device Letters, vol. 15, 1994, pp. 16-18 http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=289476
- [65]C. Bolognesi and D. Chow, “InAs/AlSb dual-gate HFETs,” IEEE Electron Device Letters, vol. 17, 1996, pp. 534-536 www.ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=541772
- [66]B.Y. Ma et al., “InAs/AlSb HEMT and Its Application to Ultra-Low-Power Wideband High-Gain Low-Noise Amplifiers,” IEEE Transactions on Microwave Theory and Techniques, vol. 54, 2006, pp. 4448-4455 http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=4020468
- [67]H. Lin et al., “InAs/InAsP composite channels for antimonide-based field-effect transistors,” Applied Physics Letters, vol. 84, 2004, pp. 437-439; <http://link.aip.org/link/?APL/84/437/1>
- [68]Y. Zhao, M. Jurkovic, and W. Wang, “Kink-free characteristics of AlSb/InAs high electron mobility transistors with planar Si doping beneath the channel,” IEEE Transactions

on Electron Devices, vol. 45, 1998, pp. 341-342

http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=658855

[69]P. Riemer et al., “Low-power W-band CPWG InAs/AlSb HEMT low-noise amplifier,” IEEE Microwave and Wireless Components Letters, vol. 16, 2006, pp. 40-42
http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=1561312

[70]R. Tsai et al., “Manufacturable AlSb/InAs HEMT technology for ultra-low power millimeter-wave integrated circuits,” in Proc. Mantech Conf., 2004, pp. 69–72.
www.gaasmantech.org/Digests/2004/2004Papers/4.4.pdf

[71]Y. Chou et al., “Manufacturable and Reliable 0.1 μm AlSb/InAs HEMT MMIC Technology for Ultra-Low Power Applications,” IEEE/MTT-S Microwave Symposium, 2007, pp. 461-464 http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=4263849

[72]R. Grundbacher et al., “0.1 μm enhancement-mode pseudomorphic InGaAs/InAlAs/InP HEMT,” IEEE International Conference On Indium Phosphide and Related Materials, 2001. pp. 180-183 http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=929087

[73]D. Liu et al., “0.25 μm In_{0.52}Al_{0.48}As/In_{0.53}Ga_{0.47}As/InAs_{0.3}P_{0.7} composite channel HEMTs with an f_T of 115GHz,” . Asia-Pacific Microwave Conference, 2005. APMC 2005, p. 3 http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=1606394

[74]K. Tan et al., “140 GHz 0.1 μm gate-length pseudomorphic In_{0.52}Al_{0.48}As/In_{0.60}Ga_{0.40}As/InP HEMT,” Electron Devices Meeting, 1991. IEDM '91., pp. 239-242

[75]Y. Kok et al., “160-190-GHz monolithic low-noise amplifiers,” Microwave and Guided Wave Letters, IEEE, vol. 9, 1999, pp. 311-313
http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=779912

[76]M. Barsky et al., “190 GHz InP HEMT MMIC LNA with dry etched backside vias,” Eleventh International Conference on Indium Phosphide and Related Materials, 1999. IPRM. 1999, 1999, pp. 423-425 http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=773723

[77]A. Tessmann et al., “220 GHz Low-Noise Amplifier Modules for Radiometric Imaging Applications,” European Microwave Integrated Circuits Conference, 2006. pp. 137-140
http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=4057593

[78]K. Tan et al., “94-GHz 0.1- μm T-gate low-noise pseudomorphic InGaAs HEMTs,” IEEE Electron Device Letters, vol. 11, 1990, pp. 585-587
http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=63047

- [79]R. Grundbacher et al., “A 150-215 GHz InP HEMT low noise amplifier with 12 dB gain,” International Conference on Indium Phosphide and Related Materials, 2005., pp. 613-616
<http://dx.doi.org/10.1109/ICIPRM.2005.1517571>
- [80]H. Wang et al., “A 155-GHz monolithic low-noise amplifier,” IEEE Transactions on Microwave Theory and Techniques, vol. 46, 1998, pp. 1660-1667
<http://dx.doi.org/10.1109/22.734551>
- [81]H. Maher et al., “A 200-GHz True E-Mode Low-Noise MHEMT,” IEEE Transactions on Electron Devices, vol. 54, 2007, pp. 1626-1632
http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=4252371
- [82]D. Lo et al., “A high-performance monolithic Q-band InP-based HEMT low-noise amplifier,” IEEE Microwave and Guided Wave Letters, vol. 3, 1993, pp. 299-301
http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=244859
- [83]W.R. Deal et al., “Demonstration of a 270-GHz MMIC Amplifier Using 35-nm InP HEMT Technology,” IEEE Microwave and Wireless Components Letters, vol. 17, 2007, pp. 391-393
http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=4167915
- [84]M. Malmkvist, Shumin Wang, and J. Grahm, “Epitaxial Optimization of 130-nm Gate-Length InGaAs/InAlAs/InP HEMTs for High-Frequency Applications,” IEEE Transactions on Electron Devices, vol. 55, 2008, pp. 268-275
http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=4408794
- [85]S. Bollaert et al., “fmax of 490 GHz metamorphic In_{0.52}Al_{0.48}As/In_{0.53}Ga_{0.47}As HEMTs on GaAs substrate,” Electronics Letters, vol. 38, 2002, pp. 389-391
http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=998344
- [86]A. Endoh et al., “High fT 50-nm-gate lattice-matched InAlAs/InGaAs HEMTs,” International Conference on Indium Phosphide and Related Materials, 2000., pp. 87-90
http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=850238
- [87]K. Chen et al., “High-performance InP-based enhancement-mode HEMTs using non-alloyed ohmic contacts and Pt-based buried-gate technologies,” IEEE Transactions on Electron Devices, vol. 43, 1996, pp. 252-257.
http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=481725
- [88]M. Kawano et al., “InAlAs/InGaAs metamorphic low-noise HEMT,” IEEE Microwave and Guided Wave Letters, vol. 7, 1997, pp. 6-8. <http://dx.doi.org/10.1109/75.553703>
- [89]R. Lai et al., “InP HEMT amplifier development for G-band (140-220 GHz) applications,” Electron Devices Meeting, 2000. IEDM Technical 2000, pp. 175-177
http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=904286

- [90]A. Endoh et al., "InP HEMTs: physics, applications, and future," Device Research Conference, 2003, pp. 5-8. http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=1226847
- [91]H. Uchida et al., "Ka-band multistage MMIC low-noise amplifier using source inductors with different values for each stage," IEEE Microwave and Guided Wave Letters, vol. 9, 1999, pp. 71-72 http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=755050
- [92]S. Fujimoto et al., "Ka-band ultra low noise MMIC amplifier using pseudomorphic HEMTs," IEEE MTT-S Microwave Symposium, 1997, pp. 17-20 vol.1
<http://dx.doi.org/10.1109/MWSYM.1997.604417>
- [93]P. Kangaslahti et al., "Low noise amplifier for 180 GHz frequency band," IEEE MTT-S Microwave Symposium, 2008 pp. 451-454
http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=4633200
- [94]K. Elgaid et al., "Low noise W-band MMMIC amplifier using 50 nm InP technology for millimeterwave receivers applications," International Conference on Indium Phosphide and Related Materials, 2005, pp. 523-525
http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=1517548
- [95]R. Lai et al., "Sub 50 nm InP HEMT Device with Fmax Greater than 1 THz," Electron Devices Meeting, 2007. IEDM 2007, pp. 609-611
http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=4419013
- [96]Y. Yamashita et al., "Ultra-short 25-nm-gate lattice-matched InAlAs/InGaAs HEMTs within the range of 400 GHz cutoff frequency," , IEEE Electron Device Letters, vol. 22, 2001, pp. 367-369 http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=936345
- [97]K. Hwang et al., "Very high gain millimeter-wave InAlAs/InGaAs/GaAs metamorphic HEMT's," IEEE Electron Device Letters, vol. 20, 1999, pp. 551-553.
<http://dx.doi.org/10.1109/55.798040>
- [98]P. Smith et al., "W-band high efficiency InP-based power HEMT with 600 GHz fmax," IEEE Microwave and Guided Wave Letters, vol. 5, 1995, pp. 230-232
http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=392284
- [99]P. Chao et al., "W-band low-noise InAlAs/InGaAs lattice-matched HEMTs," Electron Device Letters, IEEE, vol. 11, 1990, pp. 59-62
http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=46931
- [100]W. Deal et al., "A 110-GHz AlSb/InAs MMIC amplifier," IEEE Compound Semiconductor Integrated Circuit Symposium, 2004., pp. 301-304
http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=1392574

- [101]W. Deal et al., “A Low Power/Low Noise MMIC Amplifier for Phased-Array Applications using InAs/AlSb HEMT,” IEEE MTT-S Microwave Symposium, 2006., pp. 2051-2054 http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=4015366
- [102]B. Ma et al., “Ultra-Wideband Ultra-Low-DC-Power High Gain Differential-Input Low Noise Amplifier MMIC Using InAs/AlSb HEMT,” IEEE Compound Semiconductor Integrated Circuit Symposium, 2007. CSIC 2007., pp. 1-4
http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=4384429
- [103]M. Lange et al., “Ultra-low-power HEMT and HBT devices and circuit demonstrations,” Semiconductor Device Research Symposium, 2005, pp. 145-146
http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=1596022
- [104]B. Ma et al., “Ultra-Low-Power Wideband High Gain InAs/AlSb HEMT Low-Noise Amplifiers,” IEEE MTT-S Microwave Symposium, 2006. pp. 73-76
http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=4014822
- [105]C. Lin et al., “0.1 μm n+-InAs-AlSb-InAs HEMT MMIC Technology for Phased-Array Applications,” Compound Semiconductor Integrated Circuit Symposium, 2007. CSIC 2007. IEEE, 2007, pp. 1-4 http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=4384428
- [106]L. Samoska, “Towards Terahertz MMIC Amplifiers: Present Status and Trends,” IEEE MTT-S Microwave Symposium, 2006, pp. 333-336
http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=4014896
- [107]M. Rosker, “The wide and the narrow: DARPA/MTO programs for RF applications in wide bandgap and antimonide-based semiconductors,” IEEE Compound Semiconductor Integrated Circuit Symposium, 2005. CSIC '05, p. 4
http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=1531739
- [108]W. Kruppa et al., “Low-Frequency Noise in AlSb/InAs and Related HEMTs” IEEE Transactions on Electron Devices, vol. 54, 2007, pp. 1193-1202
http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=4160119
- [109]Heng-Tung Hsu et al., “High Performance InAs-Channel HEMT for Low Voltage Millimeter Wave Applications,” Asia-Pacific Microwave Conference, 2007. APMC 2007 , pp. 1-4 http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=4554851
- [110]Dae-Hyun Kim and J. del Alamo, “30-nm InAs Pseudomorphic HEMTs on an InP Substrate With a Current-Gain Cutoff Frequency of 628 GHz,” IEEE Electron Device Letters, vol. 29, 2008, pp. 830-833 <http://dx.doi.org/10.1109/LED.2008.2000794>

- [111]A. Leuther et al., “Metamorphic 50 nm InAs-channel HEMT,” International Conference on Indium Phosphide and Related Materials, 2005., pp. 129-132
http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=1517436
- [112]H. Lin et al., “Design and characteristics of strained InAs/InAlAs composite-channel heterostructure field-effect transistors,” JOURNAL OF APPLIED PHYSICS 97, 024505, American Institute of Physics, 2005. <http://dx.doi.org/10.1063/1.1831545>
- [113]Hideaki Matsuzaki et al., “Lateral Scale Down of InGaAs/InAs Composite-Channel HEMTs With Tungsten-Based Tiered Ohmic Structure for 2-S/mm gm and 500-GHz fT,” IEEE Transactions on Electron Devices, vol. 54, 2007, pp. 378-384.
<http://dx.doi.org/10.1109/TED.2006.890262>
- [114]Chia-Yuan Chang et al., “Investigation of Impact Ionization in InAs-Channel HEMT for High-Speed and Low-Power Applications,” Electron Device Letters, IEEE, vol. 28, 2007, pp. 856-858 <http://dx.doi.org/10.1109/LED.2007.906083>
- [115]Chien-I Kuo et al., “RF and Logic Performance Improvement of In_{0.7}Ga_{0.3}As/InAs/In_{0.7}Ga_{0.3}As Composite-Channel HEMT Using Gate-Sinking Technology,” IEEE Electron Device Letters, vol. 29, 2008, pp. 290-293
<http://dx.doi.org/10.1109/LED.2008.917933>
- [116]K. Duh et al., “A super low-noise 0.1 μ m T-gate InAlAs-InGaAs-InP HEMT,” IEEE Microwave and Guided Wave Letters, vol. 1, 1991, pp. 114-116
<http://dx.doi.org/10.1109/75.89081>
- [117]M. Schlechtweg et al., “Millimeter-Wave Front-End Components in Metamorphic HEMT Technology,” European Microwave Integrated Circuits Conference, 2006., pp. 31-34
<http://dx.doi.org/10.1109/EMICC.2006.282742>
- [118]C. Hwang et al., “ μ watt MMIC TX/RX For Wireless Sensor Applications,” IET Seminar on RF and Microwave IC Design, 2008, pp. 1-4
http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=4542575
- [119]A. Fujihara et al., “High performance 60-GHz coplanar MMIC LNA using InP heterojunction FETs with AlAs-InAs superlattice layer,” IEEE MTT-S Microwave Symposium Digest., 2000, pp. 21-24 vol.1 <http://dx.doi.org/10.1109/MWSYM.2000.860876>
- [120]A. Fujihara et al., “V-band MMIC LNA using superlattice-inserted InP heterojunction FETs ,” International Conference On Indium Phosphide and Related Materials, 2001. IPRM., pp. 622-625 <http://dx.doi.org/10.1109/ICIPRM.2001.929233>

- [121]G. Meneghesso et E. Zanoni, "Failure modes and mechanisms of InP-based and metamorphic high electron mobility transistors" *Microelectronics Reliability*, vol. 42, 2002, pp. 685-708. [http://dx.doi.org/10.1016/S0026-2714\(02\)00045-8](http://dx.doi.org/10.1016/S0026-2714(02)00045-8)
- [122]J. del Alamo et A. Villanueva, "Thermal, electrical and environmental reliability of InP HEMTs and GaAs PHEMTs" *Electron Devices Meeting, 2004. IEDM 2004*, pp. 1019-1022. <http://dx.doi.org/10.1109/IEDM.2004.1419363>
- [123]W.J. Roesch, "Historical review of compound semiconductor reliability" *Microelectronics and Reliability*, vol. 46, Aoû. 2006, pp. 1218-1227 <http://dx.doi.org/10.1016/j.microrel.2006.02.008>
- [124]C. Canali et al., "Reliability aspects of commercial AlGaAs/GaAs HEMTs" *Reliability Physics Symposium, 1991, 29th Annual Proceedings, 1991*, pp. 206-213. <http://dx.doi.org/10.1109/RELPHY.1991.146016>
- [125]A.G. Baca et al., "A survey of ohmic contacts to III-V compound semiconductors" *Thin Solid Films*, vol. 308-309, Oct. 1997, pp. 599-606. [http://dx.doi.org/10.1016/S0040-6090\(97\)00439-2](http://dx.doi.org/10.1016/S0040-6090(97)00439-2)
- [126]W. Camp et al., "Hydrogen effects on reliability of GaAs MMICs" *Gallium Arsenide Integrated Circuit (GaAs IC) Symposium, 1989*. pp. 203-206 <http://dx.doi.org/10.1109/GAAS.1989.69326>
- [127]R. Blanchard et al., "Hydrogen degradation in InP HEMTs" *Electron Devices Meeting, 1998. IEDM '98* pp. 231-234. <http://dx.doi.org/10.1109/IEDM.1998.746342>
- [128]S. Mertens et al., "Hydrogen sensitivity of InP HEMTs with a thick Ti-layer in the Ti/Pt/Au gate stack," *International Conference on Indium Phosphide and Related Materials, 2003.*, pp. 223-226. http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=1205354
- [129]. S. Mertens et al., "Hydrogen sensitivity of InP HEMTs with WSiN-based gate stack," *Electron Devices, IEEE Transactions on*, vol. 52, 2005, pp. 305-310. <http://dx.doi.org/10.1109/TED.2005.843871>
- [130]Y. Yamamoto et al., "Donor passivation in n-AlInAs layers by fluorine," *Seventh International Conference on Indium Phosphide and Related Materials, 1995. Conference Proceedings.*, pp. 265-268. <http://dx.doi.org/10.1109/ICIPRM.1995.522130>
- [131]N. Hayafuji et al., "Degradation mechanism of the AlInAs/GaInAs high electron mobility transistor due to fluorine incorporation" *Applied Physics Letters*, vol. 69, Déc. 1996, pp. 4075-4077. <http://dx.doi.org/10.1063/1.117823>

- [132]T. Ishida et al., “Fluorine limited reliability of AlInAs/InGaAs high electron mobility transistors with molybdenum gates” International Conference on Indium Phosphide and Related Materials, 1997, pp. 201-204. <http://dx.doi.org/10.1109/ICIPRM.1997.600093>
- [133]Y. Fukai et al., “Hot-Carrier-Related Increase in Drain Resistance and Its Suppression by Reducing Contaminants in InP-Based HEMTs,” IEEE Transactions on Device and Materials Reliability, vol. 8, 2008, pp. 289-296.
<http://dx.doi.org/10.1109/TDMR.2008.916539>
- [134]H. Uchiyama, T. Taniguchi, et M. Kudo, “Control of plasma induced fluorine damage in P-HEMT using InSb barrier layer,” International Conference on Indium Phosphide and Related Materials 2004. 16th IPRM., 2004, pp. 727-730.
<http://dx.doi.org/10.1109/ICIPRM.2004.1442828>
- [135]D. McMorow et al., “Ionization-induced carrier transport in InAlAs/InGaAs high electron mobility transistors,” IEEE Transactions on Nuclear Science, vol. 51, 2004, pp. 2857-2864. <http://dx.doi.org/10.1109/TNS.2004.835060>
- [136]D. McMorow et al., “Transient response of III-V field-effect transistors to heavy-ion irradiation,” IEEE Transactions on Nuclear Science, vol. 51, 2004, pp. 3324-3331.
http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=1369489
- [137]Steven M. Currie et al., “Proton Tolerance of InAs Based HEMT and DHBT Devices,” IEEE Radiation Effects Data Workshop, 2006, pp. 66-71.
<http://dx.doi.org/10.1109/REDW.2006.295470>
- [138]R. Tsai et al., “260 GHz FT, 280 GHz fMAX AlSb/InAs HEMT technology,” Device Research Conference DRC '05., 2005, pp. 257-258.
http://www.ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=1553146
- [139]W. Campbell et J.A. Mathews, “THE ALLOYS OF ALUMINUM” Journal of the American Chemical Society, vol. 24, 1902, pp. 253-266.
<http://dx.doi.org/10.1021/ja02017a010>
- [140]C. Chang et al., “Electron densities in InAs/AlSb quantum wells,” Journal of Vacuum Science & Technology B: Microelectronics and Nanometer Structures, vol. 2, Avr. 1984, pp. 214-216. <http://dx.doi.org/10.1116/1.582786>
- [141]G. Tuttle, H. Kroemer, et J.H. English, “Electron concentrations and mobilities in AlSb/InAs/AlSb quantum wells,” Journal of Applied Physics, vol. 65, Juin. 1989, pp. 5239-5242 <http://dx.doi.org/10.1063/1.343167>

- [142]K. Yoh, T. Moriuchi, et M. Inoue, "An InAs channel heterojunction field-effect transistor with high transconductance," IEEE Electron Device Letters, vol. 11, 1990, pp. 526-528. <http://dx.doi.org/10.1109/55.63021>
- [143]J. Boos et al., "0.2 μm AlSb/InAs HEMTs with 5 V gate breakdown voltage," Electronics Letters, vol. 30, 1994, pp. 1983-1984.
http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=335634
- [144]J. Boos et al., "AlSb/InAs HEMT's for low-voltage, high-speed applications," IEEE Transactions on Electron Devices, vol. 45, 1998, pp. 1869-1875.
<http://dx.doi.org/10.1109/16.711349>
- [145]S. Miya et al., "AlGaAsSb buffer/barrier layer on GaAs substrate for InAs channel with high electron properties," Seventh International Conference on Indium Phosphide and Related Materials, 1995. Conference Proceedings., 1995, pp. 440-443.
<http://dx.doi.org/10.1109/ICIPRM.1995.522174>
- [146]B.P. Tinkham et al., "Growth of InAsSb-channel high electron mobility transistor structures," Journal of Vacuum Science & Technology B: Microelectronics and Nanometer Structures, vol. 23, Juillet. 2005, pp. 1441-1444. <http://dx.doi.org/10.1116/1.1941147>
- [147]J.B. Boos et al., "Ohmic contacts in AlSb/InAs high electron mobility transistors for low-voltage operation," Journal of Vacuum Science & Technology B: Microelectronics and Nanometer Structures, vol. 17, Mai. 1999, pp. 1022-1027. <http://dx.doi.org/10.1116/1.590687>
- [148]Y. Chou et al., "Reliability Evaluation of 0.1 μm AlSb/InAs HEMT Low Noise Amplifiers for Ultralow-Power Applications," ROCS Workshop, 2007. Reliability of Compound Semiconductors Digest 2007, pp. 43-46.
http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=4391060
- [149]Y. Chou et al., "Degradation mechanisms of 0.1 μm AlSb/InAs HEMTs for ultralow-power applications," IEEE Reliability Physics Symposium, 2008. IRPS 2008., 2008, pp. 436-440. http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=4558924
- [150]R. Tsai et al., "Metamorphic AlSb/InAs HEMT for low-power, high-speed electronics," Gallium Arsenide Integrated Circuit (GaAs IC) Symposium, 2003. pp. 294-297.
http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=1252415
- [151]R. Tsai et al., "MMIC compatible AlSb/InAs HEMT with stable AlGaSb buffer layers," IEEE Lester Eastman Conference on High Performance Devices 2002, pp. 276-280.
http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=1146764
- [152]P. Nam et al. "Shallow Mesa Isolation of AlSb/InAs HEMT with AlGaSb Buffer Layer Using Inductively Coupled Plasma Etching", International Conference on Compound

Semiconductor Manufacturing Technology GaAs Mantech 2005

<http://www.gaasmantech.org/Digests/2005/2005papers/7.2.pdf>

[153]Y. Chou et al., “0.1 μm InGaAs/InAlAs/InP HEMT MMICs - a flight qualified technology,” Gallium Arsenide Integrated Circuit (GaAs IC) Symposium 2002, pp. 77-80.
<http://dx.doi.org/10.1109/GAAS.2002.1049033>

[154]Y. Chou et al., “Reliability investigation of 0.07- μm InGaAs-InAlAs-InP HEMT MMICs with pseudomorphic In_{0.75}Ga_{0.25}As channel,” IEEE Electron Device Letters, vol. 24, 2003, pp. 378-380. <http://dx.doi.org/10.1109/LED.2003.813357>

[155]W. Kruppa et al., “InAs HEMT narrowband amplifier with ultra-low power dissipation,” Electronics Letters, vol. 42, 2006, pp. 688-690. <http://dx.doi.org/10.1049/el:20061107>

[156]J. Hacker et al., “An ultra-low power InAs/AlSb HEMT W-band low-noise amplifier,” IEEE MTT-S Microwave Symposium 2005, pp. 1029-1032
http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=1516844

[157]B. Buhrow et al., “A low power AlSb/InAs HEMT X-band low noise amplifier,” International Conference on Indium Phosphide and Related Materials 2005, pp. 617-620.
http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=1517572

[158]J.B. Hacker “An Ultra-Low Power InAs/AlSb HEMT X-Band Low-Noise Amplifier and RF Switch” in Proc. Mantech Conf., 2006, pp. 239–242.
<http://gaasmantech.com/Digests/2006/2006%20Digests/15B.pdf>

[159]Tuttle G. et H. Kroemer, “an AlSb/InAs/AlSb quantum well HFT,” IEEE Transactions on Electron Devices, vol. 34, 1987, p. 2358.
http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=1486963

[160]C. Eugster et al., “An InAlAs/InAs MODFET,” Indium Phosphide and Related Materials, 1991., Third International Conference., 1991, pp. 385-388.
http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=116963

[161]T. Akazaki et al., “High-frequency performance for sub-0.1 μm gate InAs-inserted-channel InAlAs/InGaAs HEMT,” Electronics Letters, vol. 28, 1992, pp. 1230-1231.
http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=144352

[162]T. Akazaki et al., “Improved InAlAs/InGaAs HEMT characteristics by inserting an InAs layer into the InGaAs channel,” IEEE Electron Device Letters, vol. 13, 1992, pp. 325-327.
http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=145073

[163]D. Yang et al., “DC and microwave performance of a 0.1 μm gate InAs/In_{0.52}Al_{0.8}As MODFET,” IEEE Electron Device Letters, , vol. 13, 1992, pp. 350-352.
http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=145081

- [164]W. Deal et al., "Demonstration of a S-MMIC LNA with 16-dB Gain at 340-GHz," Compound Semiconductor Integrated Circuit Symposium, 2007. CSIC 2007. IEEE, 2007, pp. 1-4. http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=4384399
- [165]M. Rosker et J. Shah, "DARPA's program on Antimonide Based Compound Semiconductors (ABCS)," Gallium Arsenide Integrated Circuit (GaAs IC) Symposium, 2003. 25th Annual Technical Digest 2003. IEEE, 2003, p. 293. http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=1252414
- [166]B.R. Bennett et al., "Antimonide-based compound semiconductors for electronic devices: A review," Solid-State Electronics, vol. 49, Déc. 2005, pp. 1875-1895. <http://dx.doi.org/10.1016/j.sse.2005.09.008>
- [167]X. Wallart, J. Lastennet, et F. Mollot, "High mobility InAs/AlInAs metamorphic heterostructures on InP(001)," International Conference on Indium Phosphide and Related Materials, 2005, pp. 94-97. <http://dx.doi.org/10.1109/ICIPRM.2005.1517428>
- [168]L. Desplanque, D. Vignaud, et X. Wallart, "High mobility metamorphic AlSb/InAs heterostructures grown on InP substrates," Journal of Crystal Growth, vol. 301-302, Avr. 2007, pp. 194-198. <http://dx.doi.org/10.1016/j.jcrysgro.2006.11.229>
- [169]S. Bollaert et al., "Antimonide Based HEMTs for Ultra-Low-Power and High-Frequency Applications" Workshop ESA-CNES, Microwave Technology and Techniques Workshop 2008 Innovation and Challenges www.congrex.nl/08c02/Abstracts/CXNL_08C02_291654.htm
- [170]T. Ashley et al., "Novel InSb-based quantum well transistors for ultra-high speed, low power logic applications," Solid-State and Integrated Circuits Technology, 2004. Proceedings. 7th International Conference on, 2004, pp. 2253-2256 vol.3. <http://dx.doi.org/10.1109/ICSICT.2004.1435293>
- [171]S. Datta et al., "85nm gate length enhancement and depletion mode InSb quantum well transistors for ultra high speed and very low power digital logic applications," Electron Devices Meeting, 2005. IEDM Technical Digest. IEEE International, 2005, pp. 763-766. <http://dx.doi.org/10.1109/IEDM.2005.1609466>
- [172]T. Ashley et al., "Indium Antimonide based Quantum Well FETs for Ultra-high Frequency, Low Power Dissipation Circuits," European Microwave Integrated Circuits Conference, 2006. The 1st, 2006, pp. 29-30. <http://dx.doi.org/10.1109/EMICC.2006.282741>
- [173]K. Nishikawa et al., "0.4 V, 5.6 mW InP HEMT V-band Low-Noise Amplifier MMIC," IEEE MTT-S Microwave Symposium Digest, 2006, pp. 810-813. <http://dx.doi.org/10.1109/MWSYM.2006.249796>

- [174]T. Ashley et al., "High-speed, low-power InSb transistors," Electron Devices Meeting, 1997. IEDM '97, pp. 751-754. <http://dx.doi.org/10.1109/IEDM.1997.650491>
- [175]T. Ashley et al., "Heterogeneous InSb quantum well transistors on silicon for ultra-high speed, low power logic applications," Electronics Letters, vol. 43, 2007. <http://dx.doi.org/10.1049/el:20071335>
- [176]W. Kruppa et al., "Microwave noise characteristics of AlSb/InAs HEMTs," Electronics Letters, vol. 33, 1997, pp. 1092-1093. http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=588460
- [177]J. Bergman et al., "RF noise performance of low power InAs/AlSb HFETs," Device Research Conference 2003, pp. 147-148. <http://dx.doi.org/10.1109/DRC.2003.1226909>
- [178]M. Borg et al., "DC and RF Performance of 0.2-0.4 μm Gate Length InAs/AlSb HEMTs," 19th International Conference on Indium Phosphide & Related Materials, 2007. pp. 67-70. <http://dx.doi.org/10.1109/ICIPRM.2007.381124>
- [179]Kruppa W., Boos J. B. « RF measurement of impact ionization and its temperature dependence in AlSb/InAs HEMTs ». Sixth International Conference on Indium Phosphide and Related Materials, 1994. Conference Proceedings., p. 339-342. Disponible sur : < <http://dx.doi.org/10.1109/ICIPRM.1994.328239> >
- [180]Orlhac J.-C. et al. « Amplificateurs monolithiques à faible bruit en ondes millimétriques pour les futurs sondeurs atmosphériques ». *JNM*. mai 2007
- [181]Desruelles G., "Contribution à l'étude d'un système d'imagerie passive en gamme millimétrique en utilisant la technique de synthèse d'ouverture", Thèse de l'Université des Sciences et Technologies de Lille, Octobre 2009
- [182]Karkkainen M. et al. « Low noise amplifiers for 94 GHz cloud radar ». In : Microwave Conference, 2004. 34th European. Microwave Conference, 2004. 34th European. 2004. p. 33-36. Disponible sur : [10.1109/EUMC.2004.183930](http://dx.doi.org/10.1109/EUMC.2004.183930) ISBN : 1-58053-992-0
- [183]B. Aja, L. de la Fuente, and J. Pascual, "Q-Band Monolithic GaAs PHEMT Low Noise Amplifiers: Comparative Study of Depletion and Enhancement Mode Transistors," Gallium Arsenide applications symposium. GAAS 2002, Sep. 2002 Disponible sur : <http://amsacta.cib.unibo.it/130/> ISSN : 2038-7954
- [184]Ciccognani W. et al. « MMIC LNAs for Radioastronomy Applications Using Advanced Industrial 70 nm Metamorphic Technology ». Journal of Solid-State Circuits, IEEE 2010 Vol. 45, n°10, p. 2008-2015. Disponible sur : < <http://dx.doi.org/10.1109/JSSC.2010.2058170> >

[185]Thèse de Aurelien Olivier “ Fabrication et caractérisation des transistors à effet de champ de la filière III-V pour applications basse consommation”, Thèse de doctorat de l'Université des Sciences et Technologies de Lille, Septembre 2010

Liste des Publications

Journal :

- 2010-** NOUDEVIIWA A., ROELEN Y., DANNEVILLE F., OLIVIER A., WICHMANN N., WALDHOFF N., LEPILLIET S., DAMBRINE G., DESPLANQUE L., WALLART X., MOSCHETTI G., GRAHN J., BOLLAERT S. « Sb-HEMT: Toward 100-mV Cryogenic Electronics ». *IEEE Transactions on Electron Devices*, 2010, Vol. 57, n°8, p. 1903-1909. Disponible sur : < <http://dx.doi.org/10.1109/TED.2010.2050109> >
- 2011-** MOSCHETTI G., WADEFALK N., NILSSON P.-A., ROELEN Y., NOUDEVIIWA A., DESPLANQUE L., WALLART X., DANNEVILLE F., DAMBRINE G., BOLLAERT S., GRAHN J. « InAs/AlSb HEMTs for cryogenic LNAs at ultra-low power dissipation ». *Solid-State Electronics* octobre 2011,. Vol. 64, n°1, p. 47-53. Disponible sur : < <http://dx.doi.org/10.1016/j.sse.2011.06.048> >

Articles de conférence internationale avec actes et comité de lecture :

- 2010-** ROELEN Y., OLIVIER A., DESPLANQUE L., NOUDEVIIWA A., DANNEVILLE F., WICHMANN N., WALLART X., BOLLAERT S. « Tellurium δ -doped 120nm AlSb/InAs HEMTs: towards sub-100mV electronics ». In : *Device Research Conference (DRC), 2010 Device Research Conference (DRC), 2010*. [s.l.] : [s.n.], 2010. p. 53-54. Disponible sur : < <http://dx.doi.org/10.1109/DRC.2010.5551945> > ISBN : 1548-3770.
- OLIVIER A., WICHMANN N., MO J., NOUDEVIIWA A., ROELEN Y., DESPLANQUE L., WALLART X., DANNEVILLE F., DAMBRINE G., BOLLAERT S., MARTIN F., DESPLATS O., SAINT-MARTIN J., SHI M., WANG Y., CHAUVAT M., RUTERANA P., MAHER H. « Fabrication and characterization of 200-nm self-aligned In_{0.53}Ga_{0.47}As MOSFET ». In : *Indium Phosphide & Related Materials (IPRM), 2010 International Conference on Indium Phosphide & Related Materials (IPRM), 2010 International Conference on*. [s.l.] : [s.n.], 2010. p. 1-3. Disponible sur : < <http://dx.doi.org/10.1109/ICIPRM.2010.5515926> > ISBN : 1092-8669.
- NOUDEVIIWA A., ROELEN Y., DANNEVILLE F., OLIVIER A., WICHMANN N., WALDHOFF N., LEPILLIET S., DAMBRINE G., DESPLANQUE L., WALLART X., BELLAICHE J., SMITH D., MAHER H., BOLLAERT S. « Potentiality of commercial metamorphic HEMT at cryogenic temperature and low voltage operation ». In : *Microwave Integrated Circuits Conference (EuMIC), 2010 European. Microwave Integrated Circuits Conference (EuMIC), 2010 European*. [s.l.] : [s.n.], 2010. p. 286-289.
- OLIVIER A., NOUDEVIIWA A., WICHMANN N., ROELEN Y., DESPLANQUE L., DANNEVILLE F., DAMBRINE G., WALLART X., BOLLAERT S. « High frequency performance of Tellurium σ -doped AlSb/InAs HEMTs at low power supply ». In : *Microwave Integrated Circuits Conference (EuMIC), 2010 European. Microwave Integrated Circuits Conference (EuMIC), 2010 European*. [s.l.] : [s.n.], 2010. p. 162-165.
- NOUDEVIIWA A., OLIVIER A., ROELEN Y., DANNEVILLE F., WICHMANN N., WALDHOFF N., DESPLANQUE L., WALLART X., BOLLAERT S. « 100mV noise performances of Te-doped Sb-HEMT ». In : *Advanced Semiconductor Devices & Microsystems (ASDAM), 2010 8th International Conference on Advanced Semiconductor Devices & Microsystems (ASDAM), 2010 8th International Conference on*. [s.l.] : [s.n.], 2010. p. 25-28. Disponible sur : < <http://dx.doi.org/10.1109/ASDAM.2010.5667012> >

- 2009-** MOSCHETTI G., NILSSON P., WADEFALK N., MALMKVIST M., LEFEBVRE E., GRAHN J., ROELEN Y., **NOUDEVIIWA A.**, OLIVIER A., BOLLAERT S., DANNEVILLE F., DESPLANQUE L., WALLART X., DAMBRINE G. « DC characteristics of InAs/AlSb HEMTs at cryogenic temperatures ». In : *Indium Phosphide & Related Materials, 2009. IPRM '09. IEEE International Conference on Indium Phosphide & Related Materials, 2009. IPRM '09. IEEE International Conference on*. [s.l.] : [s.n.], 2009. p. 323-325. Disponible sur : < <http://dx.doi.org/10.1109/ICIPRM.2009.5012506> > ISBN : 1092-8669.
- NILSSON P., MOSCHETTI G., WADEFALK N., MALMKVIST M., LEFEBVRE E., GRAHN J., ROELEN Y., **NOUDEVIIWA A.**, OLIVIER A., BOLLAERT S., DANNEVILLE F., DESPLANQUE L., WALLART X., DAMBRINE G. « InAs/AlSb HEMTs characterised at cryogenic temperatures ». In : *WOCSDICE 2009* [s.l.] : WOCSDICE 2009, 2009. Disponible sur : < <http://publications.lib.chalmers.se/cpl/record/index.xsql?pubid=110818> >
- DAMBRINE G., BOLLAERT S., ROELEN Y., **NOUDEVIIWA A.**, DANNEVILLE F., OLIVIER A., WICHMANN N., DESPLANQUE L., WALLART X., GRAHN J., MOSCHETTI G., NILSSON P., MALMKVIST M., LEFEBVRE E. « Narrow band gap III-V based-FET for ultra low power high frequency analog applications ». In : *Device Research Conference, 2009. DRC 2009 Device Research Conference, 2009. DRC 2009*. [s.l.] : [s.n.], 2009. p. 149-151. Disponible sur : < <http://dx.doi.org/10.1109/DRC.2009.5354961> >

Articles de conférences nationales :

- 2011-** **A.Noudeviwa**, A. Olivier, Y.Roelens, F.Danneville, N. Wichmann, N. Waldhoff, L.Desplanque, X. Wallart, et S.Bollaert « Optimisation des performances à faible tension de polarisation de HEMTs de la filière antimoine ». Journées Nationales Microondes (JNM) 2011
- 2010-** **A.Noudeviwa**, Y.Roelens, F.Danneville, A. Olivier, N. Waldhoff, S. Lepilliet, G.Dambrine, L. Desplanque, X. Wallart, S.Bollaert, G. Moschetti, J. Grahn « Étude d'un HEMT Als/InAs à 6K et 300K pour un fonctionnement basse consommation ». Journées Nationales du Réseau Doctoral en Microélectronique (JNRDM) 2010
- Jiongjong MO, A. Olivier, N. Wichmann, **A. Noudeviwa**, Y. Roelens, L. Desplanque, X. Wallart, F. Danneville, G. Dambrine, F. Martin, O. Desplats, Y. Wang, M.P. Chauvat, P. Ruterana, H. Maher, J. Saint-Martin, M. Shi and S. Bollaert « Fabrication et caractérisation de MOSFET $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ de type N en technologie auto-aligné et de longueur de grille de 200nm ». Journées Nationales du Réseau Doctoral en Microélectronique (JNRDM) 2010

Titre : Etude et optimisation de dispositifs à base de matériaux faibles gaps pour applications hautes fréquences et ultra faible consommation

Résumé :

L'objectif principal de ce travail de thèse est d'étudier les propriétés de transistors à effets de champs (plus particulièrement des transistors HEMTs à base de matériaux faibles gaps) à de très faibles tensions de polarisation ; régime rarement exploité. Il s'agit d'étudier le fonctionnement et les performances obtenus dans ces conditions mais également par une meilleure compréhension des mécanismes, d'optimiser les composants pour ce régime. Derrière ces conditions de faibles polarisations, l'objectif est de maximiser le rapport entre les performances et la puissance consommée. Aujourd'hui cette question de consommation est devenue centrale que cela soit pour des questions d'empreinte écologique ou plus matériellement pour des raisons d'autonomie de systèmes mobiles. Dans une première partie, nous nous intéressons à la théorie de ce régime et dressons un état de l'art axé sur le rapport performance/puissance. Ensuite, nous présentons les résultats obtenus sur 2 filières de composants : des HEMTs à base d'antimoine et des HEMTs industriels à base d'InGaAs/InAlAs. Ces composants sont étudiés à température ambiante et cryogénique afin d'étudier le lien entre les caractéristiques du matériau et les performances et de démontrer que dans ce régime particulier, les gains en terme de performances sont très importants. Enfin nous nous intéressons à la transcription dans le cadre d'un circuit (LNA) des propriétés observées sur les transistors en comparant les caractéristiques obtenues par une approche traditionnelle ou par une conception dédiée à un régime faible tension et ce à 300K ou 77K. Nous montrons qu'il est possible d'obtenir des performances honorables et ce pour une puissance drastiquement réduite.

Title : Study and optimization of narrow band gap material based devices for high frequencies applications and ultra low power consumption

Abstract :

The main objective of this thesis has been to study field effect transistors (narrow band gap materials based HEMTs) operating in a particular condition, that is, a very low drain bias (low V_{DD} , roughly 100 mV). More precisely, the aim has been to study the behavior and the performance of such devices, and to propose potential improvements through device architecture optimization, in order to maximize the tradeoff between performance and power consumption. Indeed, up-to-date, power consumption issue becomes central, for ecological footprint and also for future autonomous communication node.

In the first part, we focus on this particular operating mode and we present state of the art concerning performance/power. In the second part, we present some results for two different technologies: antimonide based HEMTs fabricated at IEMN and InGaAs/InAlAs based industrial HEMTs. The components have been studied at room and cryogenic temperatures in order to link material characteristic to device performance, and also to highlight the improvements achieved at cryogenic temperatures. Finally, in the last part, the InGaAs/InAlAs based industrial HEMTs have been embedded in a more realistic environment, that is, a LNA, designed at 300K and 77K. The outcome is that for such LNA, reasonable performance can be achieved in terms of noise figure and gain, along with a considerable power consumption decrease.