

N° d'ordre : 40943

THÈSE

Présentée à

l'UNIVERSITÉ DES SCIENCES ET TECHNOLOGIES DE LILLE

École Doctorale : Science Pour l'Ingénieur

Spécialité : Micro et nanotechnologies,
acoustique et télécommunications

Pour obtenir le titre de

DOCTEUR DE L'UNIVERSITÉ

par

DOUVRY Yannick

- Ingénieur ISEN -

**ÉTUDE DE HEMTs ALGAN/GAN À GRAND DÉVELOPPEMENT
POUR LA PUISSANCE HYPERFRÉQUENCE :**

- CONCEPTION ET FABRICATION**
- CARACTÉRISATION ET FIABILITÉ**

Soutenue le 15 Novembre 2012 devant la commission d'examen

Membres du Jury :

| | | |
|--|---|-------------------------------|
| M^{me} Nathalie MALBERT ... | Professeur, Université de Bordeaux 1 | Présidente du Jury |
| M François JULIEN | DR CNRS, Université Paris XI | Rapporteur |
| M Jean-Guy TARTARIN | Professeur, Université de Toulouse 3 | Rapporteur |
| M^{me} Rose-Marie SAUVAGE | Docteur, DGA/DS/MRIS | Examinatrice |
| M Jean-Claude DE JAEGER | Professeur, Université de Lille 1 | Directeur de thèse |
| M^{me} Virginie HOEL | Docteur HDR, Université de Lille 1 .. | Co-directrice de thèse |
| M Christian DUA | Ingénieur de recherche, III-V Lab ... | Invité |

« Je n'ai pas échoué. J'ai simplement trouvé 10.000 solutions qui ne fonctionnent pas. »
– *Thomas Edison* (1847 - 1931).

À mes parent,
à ma famille.

Remerciements

Ce présent travail a été effectué au Département Hyperfréquences et Semi-conducteurs (DHS) dirigé par le Professeur Paul-Alain ROLLAND, à l'Institut d'Electronique de Microélectronique et de Nanotechnologie (IEMN) dirigé par le Professeur Lionel BUCHAILLOT, au sein du groupe Composants et Dispositifs Microondes de Puissance dirigé par le Professeur Jean-Claude DE JAEGER.

Je souhaiterai dans un premier temps exprimer mes remerciements à la direction générale de l'armement (DGA) pour le financement de ces travaux de thèse.

Je tiens également à témoigner mes sincères remerciements à Monsieur François JULIEN, directeur de recherche CNRS à l'université Paris XI, ainsi qu'à Monsieur Jean-Guy TARTARIN, professeur à l'université de Toulouse 3, qui me font l'honneur de juger ce travail en qualité de rapporteurs. Je leur suis reconnaissant de l'intérêt qu'ils y ont porté.

La direction de ce travail a été assurée par le Professeur Jean-Claude DE JAEGER, à qui j'adresse l'expression de mes plus vifs remerciements. Je lui suis grandement reconnaissant pour sa pédagogie, son écoute, sa compréhension, et sa disponibilité, ainsi que pour ses qualités relationnelles et ses compétences scientifiques. Merci pour la bonne atmosphère dans laquelle j'ai pu travailler tout au long de ma présence à l'IEMN.

J'exprime également ma plus grande gratitude auprès du Docteur Virginie HOEL, co-encadrante de cette thèse, et ayant encadré l'ensemble de mes travaux. Je la remercie particulièrement pour sa disponibilité et son expérience qu'elle a su me faire partager. Grâce à la confiance qu'elle m'a témoignée et des encouragements et la motivation qu'elle a su me communiquer, j'ai pu mener à bout ce travail. Je lui transmet l'expression de toute ma reconnaissance et mes remerciements.

Une attention particulière est également portée au Madame Nathalie MALBERT, Professeur à l'université de Bordeaux 1, pour avoir accepté la présidence du Jury de thèse. Mes remerciements vont également à Madame Rose-Marie SAUVAGE, Docteur DGA/DS/MRIS, et Monsieur Christian DUA qui me font l'honneur de participer à la commission d'examen.

Ma gratitude revient également à Marie LESECQ, Maître de conférence à l'IUT de Lille 1, pour sa gentillesse, sa bonne humeur, et sa joie de vivre rayonnante et authentique qu'elle transmet depuis son arrivée à l'IEMN. Je tiens à lui témoigner toute ma reconnaissance pour le soutien qu'elle m'a apporté, et sans qui la finalisation de ces travaux n'auraient pas eu cette présente qualité.

Une grande considération est portée à Nicolas DEFRANCE, Maître de conférence à l'école Polytech Lille, pour ses compétences scientifiques et pédagogiques, et surtout pour sa sympathie, sa pertinence, et les bons moments partagés au quotidien, aussi bien dans le cadre

professionnel que dans le cadre personnel. Que de bons souvenirs ressortent de toutes ces années passées en sa compagnie.

Je remercie également Monsieur Michel ROUSSEAU, qui a toujours pris le temps de répondre aux questions de physique que je me posais, Monsieur Ali SOLTANI pour les éclaircissements et ses points de vue scientifiques qu'il a su m'apporter, ainsi que Monsieur Henri GÉRARD pour sa pédagogie et son perfectionnisme.

Merci à Yvon CORDIER, chercheur CNRS-CRHEA, pour sa contribution dans ces travaux, et plus particulièrement pour les hétérostructures de qualité sans lesquelles les excellents résultats présentés dans ce manuscrit n'auraient jamais été obtenus.

Je souhaiterais également exprimer un grand merci à l'équipe de la centrale technologique pour leur aide indispensable et pour leur disponibilité, tout particulièrement à Pascal TILMANT, Christiane LEGRAND, Christophe BOYAVAL, Laurent FUGÈRE, François VAURETTE, Yves DEBLOCK, Marc FRANÇOIS, Annie FATTORINI, André LEROY et Isabelle ROCK-JEUNE.

Également merci à Damien DUCATTEAU, Etienne OKADA, et Vanessa AVRAMOVIC pour leur disponibilité, leur professionnalisme, les connaissances qu'ils m'ont transmises, et surtout des immenses services qu'ils m'ont rendus à maintes reprises en centrale de caractérisation.

Je souhaite de plus remercier Farah BENSAFIA, Nora BENBAHLOULI et Hélène DELSARTE pour leur accueil chaleureux, leur gentillesse et pour l'aide qu'elles m'ont souvent apportée. Je remercie de même toute l'équipe du service d'administration de l'IEMN.

Ensuite mes chaleureux remerciements sont portés à l'attention de François LECOURT, notamment pour les nombreuses parties d'échec jouées en sa compagnie ayant aboutis à un magnifique match nul (10 – 10). Merci pour ces bonnes soirées au Füt, loufoques par moments, mais décompressantes dans tous les cas.

Merci à Res(z)ki OUHACHI pour sa très fidèle performance sur la Zoubida, pour sa personnalité originale, son humour déjanté, et les soirées qui ont toujours fini de manière exceptionnelle (dans le bon sens du terme). Merci à lui, sans qui je n'aurais jamais pu faire cette magnifique rencontre lors d'un concert hors du commun de folk métal.

Mes pensées vont également vers Augustin PATY, ami avec qui j'ai passé mes deux premières années (malheureusement trop courtes) à l'IEMN avec beaucoup de gaieté et d'enthousiasme, avec qui les moments deviennent indispensables en sa compagnie. Merci à lui et à Rémi DENOYELLE pour m'avoir permis de passer mes derniers jours en tant que doctorant à l'IEMN avec beaucoup de sérénité.

Mes remerciements nostalgique vont à l'encontre de Charles SION et Adrien ALLAAART(D) pour tous ces midis hilarants passés au RU (mais pas le Barois) ou bien au Flunch, et ses excellents moments partagés en soirées sur le balcon.

Enfin, mes derniers remerciements sont réservés à ma famille, en particulier à mes parents qui m'ont soutenu dans tous mes choix quels qu'ils soient, je ne serais certainement pas là sans eux. Merci d'avoir fait de moi ce que je suis devenu. Merci.

Table des matières

| | |
|--|-----|
| REMERCIEMENTS | iii |
| TABLE DES MATIÈRES | v |
| INTRODUCTION GÉNÉRALE | 1 |
| 1 Historique de la filière des nitrures de gallium. | 3 |
| 2 Positionnement de la filière. | 4 |
| 3 Motivations de la thématique de recherche | 5 |
| 4 Aperçu de ce travail de thèse | 6 |
| Bibliographie. | 6 |
| CHAPITRE I — Propriété des matériaux nitrurés | 9 |
| 1 Introduction | 11 |
| 2 Croissance des couches tampons en GaN | 12 |
| 2.1 Structure cristalline. | 12 |
| 2.1.1 Phase cubique | 12 |
| 2.1.2 Phase hexagonale. | 12 |
| 2.2 Les techniques de croissance | 13 |
| 2.2.1 Épitaxie en phase vapeur à partir d’halogénure | 13 |
| 2.2.2 Épitaxie par jet moléculaire | 14 |
| 2.2.3 Épitaxie en phase vapeur aux organométalliques | 15 |
| 2.3 Substrats utilisés pour la croissance | 16 |
| 2.3.1 Le GaN Massif. | 17 |
| 2.3.2 Le saphir | 17 |
| 2.3.3 Le silicium | 18 |
| 2.3.4 Le carbure de silicium | 19 |
| 2.3.5 Les substrats composites. | 19 |
| 2.3.5.1 Les substrats reportés | 19 |
| 2.3.5.2 Substrats diamant | 20 |
| 2.4 Formation de défauts et dopage. | 20 |
| 2.4.1 Défauts structuraux | 20 |
| 2.4.2 Dopage du GaN | 21 |
| 2.4.2.1 Dopage résiduel | 21 |
| 2.4.2.2 Dopage n | 21 |
| 2.4.2.3 Dopage p | 22 |

| | | |
|---------|---|----|
| 3 | Propriétés physiques des semiconducteurs III-N | 23 |
| 3.1 | Structure de bande | 23 |
| 3.1.1 | Nature du gap | 23 |
| 3.1.2 | Densité d'états dans le GaN massif | 25 |
| 3.1.3 | Lois de Vegard pour les composés ternaires | 26 |
| 3.2 | Propriétés électroniques | 27 |
| 3.2.1 | Application d'un champ électrique externe | 27 |
| 3.2.1.1 | Permittivité des matériaux | 27 |
| 3.2.1.2 | Excitation électronique | 27 |
| 3.2.2 | Transport électronique | 28 |
| 3.3 | Effets de polarisation | 29 |
| 3.3.1 | Polarisation électrique | 29 |
| 3.3.1.1 | Les classes cristallines | 29 |
| 3.3.1.2 | Moments dipolaires des paires III-N | 30 |
| 3.3.2 | Polarisation spontanée dans les SC III-N | 31 |
| 3.3.2.1 | Généralités | 31 |
| 3.3.2.2 | Polarisation spontanée à travers une couche fine | 31 |
| 3.3.3 | Polarisation piézoélectrique des SC III-N | 34 |
| 3.3.3.1 | Généralités | 34 |
| 3.3.3.2 | Relation contrainte/polarisation piézoélectrique | 36 |
| 3.3.3.3 | Valeurs numériques des matériaux III-N hexagonaux | 36 |
| 3.4 | Propriétés thermiques | 37 |
| 3.4.1 | Influence de la température sur le gap d'énergie | 37 |
| 3.4.2 | Polarisation pyroélectrique | 39 |
| 3.4.3 | Influence de la température sur les propriétés de transport électroniques | 40 |
| 4 | Les transistors à effet de champ AlGaN/GaN | 42 |
| 4.1 | Propriétés physiques de l'hétérojonction AlGaN/GaN | 42 |
| 4.1.1 | Hétérostructures typiques | 42 |
| 4.1.2 | Étude de la zone active | 43 |
| 4.1.2.1 | Généralités | 43 |
| 4.1.2.2 | Diagramme de bandes | 44 |
| 4.1.2.3 | Origine des électrons du gaz 2D | 46 |
| 4.1.3 | Propriétés du Gaz d'électron bidimensionnel | 47 |
| 4.1.3.1 | Influence de l'épaisseur de la couche d'AlGaN et de l'espaceur AlN | 48 |
| 4.1.3.2 | Modification de la fraction molaire d'aluminium | 48 |
| 4.1.3.3 | Utilité du cap GaN | 49 |
| 4.1.3.4 | Variation du potentiel de surface | 49 |
| 4.2 | Présentation du HEMT | 50 |
| 4.2.1 | Contacts électriques | 50 |
| 4.2.1.1 | Les contacts ohmiques | 50 |
| 4.2.1.2 | Le contact Schottky | 52 |

| | | |
|---------|---|-----------|
| 4.2.2 | Propriétés fondamentales | 55 |
| 4.2.2.1 | Caractéristiques $I_D(V_{GS}, V_{DS})$ | 55 |
| 4.2.2.2 | Analyse du champ électrique | 56 |
| 4.2.2.3 | Ionisation par impact | 58 |
| 4.2.2.4 | Comportement thermique | 59 |
| 4.3 | État de l'art | 60 |
| 5 | Conclusion | 61 |
| | Bibliographie. | 61 |
| | CHAPITRE II — Technologie des composants | 69 |
| 1 | Introduction | 71 |
| 1.1 | Généralités. | 71 |
| 1.2 | Étapes de fabrication | 71 |
| 1.3 | Transistors à grand développement. | 72 |
| 1.4 | Méthodologie employée. | 73 |
| 1.5 | Objectifs de ce chapitre | 74 |
| 2 | Contacts ohmiques | 75 |
| 2.1 | Procédé de fabrication | 75 |
| 2.1.1 | Généralités | 75 |
| 2.1.1.1 | Étape de gravure | 75 |
| 2.1.1.2 | Couches d'empilement. | 76 |
| 2.1.1.3 | Recuit rapide | 78 |
| 2.2 | Caractérisation des contacts | 80 |
| 2.2.1 | Mesures de résistivité. | 80 |
| 2.2.1.1 | Mesures deux pointes | 80 |
| 2.2.1.2 | Mesures quatre pointes, modèle TLM | 80 |
| 2.2.1.3 | Motifs circulaires : modèle CTLM | 82 |
| 2.2.1.4 | Extraction de la résistivité spécifique de contact. | 84 |
| 2.2.2 | Méthode de Van der Pauw et effet Hall | 85 |
| 2.2.2.1 | Mesure de la résistance R_{SH} | 85 |
| 2.2.2.2 | Mesure de la densité de charge n_s | 87 |
| 2.2.2.3 | Calcul de la mobilité électronique μ_e | 87 |
| 2.2.3 | Résumé et comparatif des structures étudiées. | 88 |
| 3 | Isolation des composants | 89 |
| 3.1 | Généralités. | 89 |
| 3.1.1 | Isolation par méssa | 89 |
| 3.1.2 | Isolation par implantation ionique. | 90 |
| 3.2 | Contrôle de l'isolation. | 92 |
| 4 | Contacts Schottky | 94 |
| 4.1 | Procédés de fabrication | 94 |
| 4.1.1 | Généralités | 94 |
| 4.1.2 | Contact métallique. | 94 |
| 4.1.3 | Grille nitrure. | 95 |
| 4.1.4 | Grille en T sans support. | 96 |

| | | |
|--|---|------------|
| 4.2 | Caractérisation | 97 |
| 4.2.1 | Polarisation directe | 97 |
| 4.2.2 | Polarisation inverse | 99 |
| 5 | Passivation | 101 |
| 5.1 | Généralités | 101 |
| 5.1.1 | Pré-traitement des états de surface | 101 |
| 5.1.2 | Dépôt du diélectrique | 102 |
| 5.2 | Études réalisées | 103 |
| 5.2.1 | Dépôt de multi-couche $\text{Si}_3\text{N}_4/\text{SiO}_2$ | 103 |
| 5.2.2 | Pré-traitement NH_3 et N_2O | 104 |
| 6 | Transistors multi-doigts | 106 |
| 6.1 | Généralités | 106 |
| 6.2 | Piliers avec support BCB | 106 |
| 6.3 | Piliers pour ponts à air / couche sacrificielle avant métallisation | 107 |
| 6.4 | Métallisation des ponts | 108 |
| 7 | Conclusion | 109 |
| | Bibliographie | 110 |
| CHAPITRE III — Caractérisation des dispositifs en régime hyperfréquence | | 115 |
| 1 | Introduction | 117 |
| 1.1 | Objectifs et enjeux | 117 |
| 1.2 | Mesures en hyperfréquence | 118 |
| 1.3 | Critère de stabilité | 118 |
| 1.4 | Notions de gain en puissance hyperfréquence | 119 |
| 1.4.1 | Gains réels | 119 |
| 1.4.2 | Gain maximum disponible | 120 |
| 1.4.3 | Gain unilatéral | 120 |
| 1.4.4 | Rendement en puissance ajoutée | 120 |
| 1.5 | Fréquences caractéristiques | 121 |
| 1.5.1 | Fréquence de transition | 121 |
| 1.5.2 | Fréquence maximale | 121 |
| 1.6 | Classes de fonctionnement | 122 |
| 1.6.1 | Classe A | 122 |
| 1.6.2 | Classe B | 122 |
| 1.6.3 | Les autres classes d'amplificateur | 123 |
| 2 | Propriétés des substrats Si(111) | 124 |
| 2.1 | Mesures des condensateurs circulaires | 125 |
| 2.1.1 | Modèle analytique | 125 |
| 2.1.2 | Application de la méthode sur substrat Si(111) | 126 |
| 2.2 | Caractérisation hyperfréquence des lignes coplanaires | 129 |
| 2.2.1 | Généralités | 129 |
| 2.2.2 | Mesures des coefficients de réflexion | 130 |
| 2.2.2.1 | Impédance caractéristique | 130 |
| 2.2.2.2 | Coefficient de propagation | 131 |
| 2.2.2.3 | Extraction des propriétés diélectriques du matériau | 132 |

| | | |
|---------|--|-----|
| 2.2.3 | Mesures des lignes en transmission | 134 |
| 3 | Caractérisation des transistors | 135 |
| 3.1 | Validation de la technologie des transistors à grand développement | 135 |
| 3.1.1 | Mesures en régime statique. | 136 |
| 3.1.2 | Évolution des paramètres en fonction du développement | 137 |
| 3.2 | Étude approfondie des passivations SiN et SiO ₂ /SiN | 138 |
| 3.2.1 | Courant de fuite au pincement | 138 |
| 3.2.2 | Fuites de grille | 139 |
| 3.2.3 | Comportement en hyperfréquence | 140 |
| 3.2.4 | Analyse des pièges | 140 |
| 3.3 | Caractérisation en puissance à 18 GHz | 141 |
| 3.3.1 | Cartographie. | 142 |
| 3.3.2 | Performances en puissance. | 144 |
| 3.3.3 | Linéarité du composant. | 144 |
| 4 | Conclusion | 145 |
| | Bibliographie. | 146 |
| | CHAPITRE IV — Étude de la fiabilité des dispositifs | 147 |
| 1 | Introduction | 149 |
| 2 | Caractérisation de dispositifs montés en boîtier | 150 |
| 2.1 | Généralités. | 150 |
| 2.1.1 | Technologie étudiée. | 150 |
| 2.1.2 | Monture de test | 151 |
| 2.1.3 | Banc de mesure en régime pulsé pour les dispositifs de puissance | 151 |
| 2.1.3.1 | Instrumentation | 152 |
| 2.1.3.2 | Mesures en régime pulsé | 154 |
| 2.2 | Caractéristiques I-V-T pulsées | 155 |
| 2.2.1 | Effets de piège | 155 |
| 2.2.2 | Influence de la température | 157 |
| 2.2.2.1 | Première mesure | 157 |
| 2.2.2.2 | Évolution du composant | 158 |
| 2.3 | Mesure du g_m en régime pulsé. | 161 |
| 2.3.1 | Principe de mesure | 161 |
| 2.3.2 | Extraction de la tension de pincement | 161 |
| 2.3.3 | Analyse de la concentration de pièges | 162 |
| 2.3.4 | Extraction de l'énergie d'activation des pièges. | 163 |
| 3 | Mécanismes de dégradation des HEMTs AlGaIn/GaN sur substrat SiC | 165 |
| 3.1 | Méthodologie employée. | 165 |
| 3.1.1 | Mesure en régime statique et sélection des composants. | 165 |
| 3.1.2 | Types de stress appliqués. | 167 |
| 3.1.2.1 | Stockage en température | 167 |
| 3.1.2.2 | Test HTO | 167 |
| 3.1.2.3 | Test HTRB | 168 |
| 3.1.2.4 | Test I _{DQ} | 168 |

| | | |
|---------|---|-----|
| 3.1.3 | Plan d'étude | 168 |
| 3.1.4 | Dissémination des composants et caractérisation post-vieillessement | 170 |
| 3.2 | Spectroscopie de défauts profonds | 170 |
| 3.3 | Évolution du régime statique | 171 |
| 3.3.1 | <i>In-situ</i> pendant vieillissement. | 171 |
| 3.3.1.1 | Vieillessement des HEMTs $2 \times 75\mu\text{m}$ de la plaque AEC1388 | 172 |
| 3.3.1.2 | Influence de la température de test pour la plaque AEC1388. | 172 |
| 3.3.1.3 | Influence de la température de test pour la plaque AEC1389. | 173 |
| 3.3.1.4 | Influence de la polarisation V_{DS} | 174 |
| 3.3.2 | Caractérisation complète après vieillissement. | 175 |
| 3.3.2.1 | Résultats de la plaque AEC1388 | 176 |
| 3.3.2.2 | Résultats de la plaque AEC1389 | 178 |
| 3.4 | Fiabilité des contacts | 180 |
| 3.4.1 | Tenue des contacts après stockage en température. | 180 |
| 3.4.2 | Caractérisation en température des contacts Schottky après vieillissement HTO. | 181 |
| 3.5 | Analyse du bruit basse fréquence. | 182 |
| 3.5.1 | Vieillessement à faible température. | 182 |
| 3.5.2 | Tests HTO à température élevée | 183 |
| 3.6 | Effet de lag en régime impulsionnel. | 184 |
| 3.6.1 | Vieillessements à faible température. | 184 |
| 3.6.2 | Vieillessements à haute température. | 185 |
| 3.7 | Interprétation des résultats | 188 |
| 4 | Conclusion | 190 |
| | Bibliographie. | 191 |
| | CONCLUSION GÉNÉRALE ET PERSPECTIVES | 193 |
| | ANNEXE | 199 |
| | BIBLIOGRAPHIE DE L'AUTEUR | 207 |
| | RÉSUMÉ | 211 |
| | ABSTRACT | 213 |

Introduction générale

1 Historique de la filière des nitrures de gallium

Depuis plusieurs années, il est admis que les matériaux à grande largeur de bande interdite (*large gap* en anglais) sont de bons candidats pour des applications en amplification de puissance hyperfréquence. La synthèse du premier cristal de nitrure de gallium (GaN) a été effectuée en 1932 par Johnson et al. [1]. et les premières applications sont apparues en optoélectronique avec le démonstrateur de diode électroluminescente par Pankove et al. [2].

L'attrait particulier pour ce matériau était alors porté sur ses propriétés physiques intrinsèques, communes à tous les semiconducteurs à grand *gap* permettant l'émission de lumière bleue, et de compléter ainsi l'ensemble du spectre visible conjointement aux autres filières. Les cristaux de GaN, devinrent des candidats commercialement attractifs et ont remplacé depuis 1993 [3] le carbure de silicium SiC, matériau onéreux, permettant dès lors la fabrication à grande échelle. Les exploitations commerciales typiquement données à titre d'exemples sont la diode blanche (éclairage commun, écran à LED...) et le laser bleu à base d'InGaN (blu-ray, depuis 1996).

Cependant, malgré les progrès et la maturité acquise dans les autres filières – notamment la technologie silicium qui a vu naître son premier transistor dès 1954 – il a fallu attendre jusqu'en 1993 pour voir apparaître le premier transistor AlGaN/GaN par Khan et al. [4].

Ce retard est justifié par la difficulté technique relative à la synthèse de GaN massif, dont aucune solution viable n'a actuellement été trouvée. Les épitaxies sont donc réalisées sur un substrat permettant la croissance tels que le saphir, le SiC et le silicium. Le recours aux techniques de croissance par hétéro-épitaxie amenait à l'élaboration de couches médiocres, offrant des désaccords de maille extrêmement pénalisants, et présentant des densités de défauts et une morphologie de surface défavorable à la réalisation de composants électroniques. Cependant, malgré le fort taux de dislocation, les couches développées permettaient déjà de concevoir des dispositifs en optoélectronique.

Ces problèmes de qualité cristallographique furent palliées au début des années 90 en introduisant un réseau de nucléation à base de GaN et d'AlN au début de la phase de croissance, rendant disponible l'élaboration de couches de meilleure qualité. Désormais, les travaux menés depuis ces vingt dernières années ont permis de démontrer les potentialités prometteuses offertes par cette filière, notamment au niveau des applications en puissance hyperfréquence.

2 Positionnement de la filière

A titre indicatif, il semble intéressant de comparer les propriétés électroniques de cette famille de matériaux avec les autres filières telles que celles des arséniures de gallium GaAs, ou des phosphures d'indium InP, autres candidats qui présentent un intérêt dans le domaine de la puissance hyperfréquence (tableau 1 et figure 1).

| | GaN | SiC | GaAs | InP | Si |
|--|------|-----|------|------|------|
| Bande interdite (eV) | 3,4 | 3,2 | 1,4 | 1,3 | 1,1 |
| Champ de claquage (MV/m) | 3,3 | 3,5 | 0,4 | 0,5 | 0,3 |
| Constante diélectrique ($\times \epsilon_0$) | 8,9 | 9,7 | 12,9 | 12,5 | 11,7 |
| Vitesse de saturation (10^7 cm/s) | 2,5 | 2,0 | 1,0 | 1,0 | 1,0 |
| Mobilité ($\text{cm}^2/\text{V/s}$) | 1350 | 900 | 8500 | 5400 | 1500 |
| Conductivité thermique (W/cm/K) | 1,3 | 4,5 | 0,5 | 0,7 | 1,5 |
| Température maximale ($^\circ\text{C}$) | 700 | 600 | 300 | 150 | 300 |
| Figure de mérite de Johnson | 750 | 540 | 1,7 | 2,8 | 1 |
| Figure de mérite de Baliga HF | 110 | 80 | 10 | 10 | 1 |
| Figure de mérite de Keyes | 1,6 | 4,7 | 0,3 | 0,5 | 1 |

TABLEAU 1: Propriétés électroniques et indicateur de performance de différents matériaux semiconducteur.

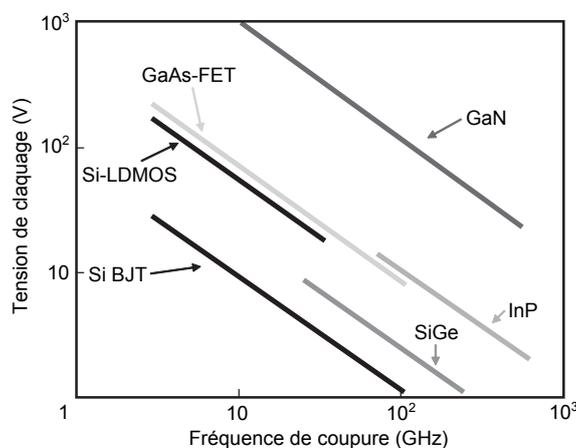


FIGURE 1: Tendances de l'état de l'art sur la tension de claquage en fonction de la fréquence maximale d'oscillation pour différentes filières et technologies de composant [5].

Les figures de mérite exposées dans le tableau 1 sont des paramètres permettant de quantifier les potentialités hyperfréquences attendues pour un matériau sur ses performances en puissance (facteur de Johnson, *JFM* [6]), sur ses pertes en commutation (facteur de Baliga en hyperfréquence, *BHFM* [7]), et ses performances thermiques (facteur de Keyes, *KFM* [8]). Ces paramètres ne tiennent pas compte de la technologie utilisée mais des propriétés intrinsèques du matériau.

Ainsi, il apparaît clairement que le nitrure de gallium est le meilleur candidat pour les applications en puissance hyperfréquence. Ceci a été démontré (figure 1) durant ces vingt dernières années.

Cependant, l'exploitation de toutes les performances potentielles d'un matériau requiert le franchissement d'un certain nombre de verrous technologiques, induits par ses propriétés qui diffèrent selon chaque filière. Cela demande une bonne compréhension du matériau afin d'optimiser au mieux la conception des dispositifs.

3 Motivations de la thématique de recherche

Le choix du substrat silicium est justifié par sa grande disponibilité et la grande maturité de sa filière de production, notamment pour les substrats de grande taille. En outre, la filière silicium offre les substrats les moins chers du marché.

De ce fait, l'attrait de la technologie GaN sur silicium est principalement motivé par la réduction du coût de fabrication des dispositifs par économie d'échelle et par la simplification des étapes de fabrication. Ce thème sera d'ailleurs au cœur de ce travail, en particulier concernant l'élaboration du procédé de fabrication de transistor à grand développement.

Les transistors à grand développement, à savoir multidoigts de grille, sont indispensables pour pouvoir effectivement délivrer de fortes puissances dans tous les types d'applications envisageables. Une grande partie de ce travail a été consacrée à l'étude de transistors multidoigts, dont la fabrication ne peut être envisagée sans une architecture utilisant des ponts d'interconnexion.

Enfin, une question récurrente à toute filière est celle de la fiabilité des dispositifs. L'objectif est d'être capable d'une part de fabriquer un maximum de composants fonctionnels et homogènes au sein d'une même plaque, présentant un comportement et des caractéristiques identiques d'un échantillon à l'autre. D'autre part, il est indispensable que les performances des transistors varient peu tout au long de leur utilisation, avec une durée de vie la plus longue possible.

Cette thématique de recherche est susceptible d'intéresser aussi bien le domaine de la défense pour l'aéronautique et la conception de radar que le domaine grand public pour l'automobile et les télécommunications sans fil.

Concernant le domaine de l'aéronautique, les circuits amplificateurs sont attendus pour améliorer les systèmes d'émission-réception embarqués dans les avions. De ce fait, la distance air-sol ou sol-air pourra être plus importante. Ceci sera bénéfique, par exemple, pour des missions de reconnaissances assurées par des drones.

Pour l'automobile, les composants de puissance fonctionnant à 77 GHz entrent dans la fabrication de systèmes de radars anticollisions. L'amélioration des performances des composants permet de réduire la taille des antennes. L'utilisation du substrat silicium permet de réduire le coût, ce qui est très important pour le marché de l'automobile.

Dans le domaine des télécommunications, les applications concernant les liaisons sans fil nécessitent une large bande de fréquences associée à une bonne linéarité, fonction que peuvent remplir aisément les composants basés sur un matériau grand gap tel que le GaN.

4 Aperçu de ce travail de thèse

Cette thèse se positionne sur deux aspects : une partie consacrée à l'aspect technologique et à la fabrication des composants, et une autre partie complémentaire consacrée à la mesure de leurs caractéristiques électriques et à la fiabilité. Ce manuscrit expose les principaux résultats obtenus au cours de ce travail, et se décompose en quatre parties :

Dans un premier temps, les techniques de croissance courantes pour la synthèse de couches minces de GaN sur différents substrats seront énumérées. Ensuite ce manuscrit exposera succinctement les propriétés et les particularités caractérisant le GaN massif. Les possibilités offerte par les hétérostructures AlGaN/GaN seront mises en avant, notamment quant au confinement des électrons, propriété indispensable à toute technologie de type HEMT, sans avoir recours au dopage du matériau dont le procédé est généralement requis dans les autres filières. Il sera aussi question de s'intéresser aux phénomènes physiques siégeant au sein des différents types de contacts métalliques, et un état de l'art sur les performances en puissance hyperfréquence obtenues à ce jour dans cette filière clôturera ce chapitre.

Le deuxième chapitre est consacré à la présentation des techniques de fabrication du HEMT, adaptées spécialement à la filière GaN sur silicium. Une attention particulière est portée sur l'optimisation du transistor, que ce soit au niveau des performances ou de la simplification du procédé de fabrication. Chaque phase de progression sera illustrée par les techniques de mesure et de caractérisation en salle blanche utilisées au cours de ce travail. Cette étape est nécessaire pour contrôler les propriétés électriques et physiques tout au long du processus de fabrication. Enfin cette partie est finalisée par la description des étapes amenant à la fabrication de transistors à grand développement, sujet représentant une grande partie des travaux consacrés à cette thèse.

Le thème abordé au cours de la troisième section de ce mémoire concernera principalement la caractérisation en régime hyperfréquence des propriétés du matériau et des performances électriques des composants fabriqués au cours de l'étude. Au niveau du matériau, il s'agira de vérifier si son comportement en hyperfréquence est à la hauteur des attentes exigées pour l'intégration de circuits monolithiques et le bon fonctionnement des transistors en hyperfréquence. Il sera également question de valider la technologie HEMT à grand développement exposée dans le chapitre précédent, et d'estimer les performances en hyperfréquence.

Enfin, le dernier acte de ce manuscrit expose les contributions apportées à l'étude de fiabilité réalisée sur des transistors AlGaN/GaN sur substrat SiC. Un banc de mesure en régime pulsé a été spécialement conçu pour la caractérisation des transistors de puissance. L'optimisation du banc et la mise en œuvre de techniques d'extractions originales de caractérisation des pièges seront présentées. La seconde partie de ce chapitre abordera l'analyse des dégradations induites par le vieillissement accéléré des composants. Une tentative d'explication en amont des phénomènes observés sera formulée.

Bibliographie

- [1] W. C. Johnson, J. B. Parson, and M. C. Crew, "Nitrogen compounds of gallium. III," *The Journal of Physical Chemistry*, vol. 36, no. 10, pp. 2651–2654, 1931.
- [2] J. Pankove, E. Miller, and J. Berkeyheiser, "GaN electroluminescent diodes," in *Electron Devices Meeting, 1971 International*, vol. 17, 1971, p. 78.
- [3] S. Nakamura, M. Senoh, S.-I. Nagahama, N. Iwasa, T. Yamada, T. Matsushita, H. Kiyoku, Y. Sugimoto, T. Kozaki, H. Umemoto, M. Sano, and K. Chocho, "InGaN/GaN/AlGaN-based laser diodes with modulation-doped strained-layer superlattices," *Japanese Journal of Applied Physics*, vol. 36, pp. L1568–L1571, dec 1997.
- [4] M. A. Khan, A. Bhattarai, J. N. Kuznia, and D. T. Olson, "High electron mobility transistor based on a GaN-Al_xGa_{1-x}N heterojunction," *Applied Physics Letters*, vol. 63, no. 9, pp. 1214–1215, 1993.
- [5] K. Toshihide, I. Taisuke, and O. Toshihiro, "Development of high-efficiency GaN-HEMT amplifier for mobile WIMAX," in *Fujitsu scientific and technical journal*, vol. 44, no. 3, 2008, pp. 333–339.
- [6] E. Johnson, "Physical limitations on frequency and power parameters of transistors," in *IRE International Convention Record*, vol. 13, mar 1965, pp. 27 – 34.
- [7] B. Baliga, "Power semiconductor device figure of merit for high-frequency applications," *Electron Device Letters, IEEE*, vol. 10, no. 10, pp. 455 –457, oct. 1989.
- [8] R. Keyes, "Figure of merit for semiconductors for high-speed switches," *Proceedings of the IEEE*, vol. 60, no. 2, p. 225, feb. 1972.

Chapitre I

Propriété des matériaux nitrurés

1 Introduction

Les matériaux III-V sont des semiconducteurs (SC) dont les éléments qui les composent appartiennent à la 3^e et à la 5^e colonne de la classification périodique de Mendeleïev. Ces matériaux doivent être sous forme cristalline pour être de bons semiconducteurs, ce qui implique que la proportion d'atomes d'élément III doit être égale à celle d'atomes d'élément V.

Parmi toutes les combinaisons d'éléments III-V possibles, certaines n'ont pas autant d'intérêt pour des applications d'amplification de puissance hyperfréquence. Dans ce contexte, les composés nitrurés (III-N) présentent l'avantage de faire partie de la famille des matériaux à grande largeur de bande interdite, leur permettant de supporter de forts champs électriques. D'autre part, ces matériaux ont une grande stabilité chimique, et des propriétés mécaniques et physiques remarquables comme la pyroélectricité. Certaines hétérostructures III-N, obtenues par empilement de couches minces de compositions différentes, permettent d'atteindre des densités d'états électroniques importantes indispensables pour les applications de puissance.

Ainsi, le nitrure de gallium, le nitrure d'aluminium et le nitrure d'indium (respectivement GaN, AlN et InN) sont des matériaux binaires de la famille des semiconducteurs nitrurés (SC III-N). Bien que leurs propriétés physiques soient différentes (largeur de bande interdite, dimension des mailles cristallines, propriétés de transport électronique, etc.), des composés ternaires peuvent être obtenus à partir de deux de ces matériaux. Il est alors possible de créer l' $\text{Al}_x\text{Ga}_{1-x}\text{N}$, l' $\text{In}_x\text{Al}_{1-x}\text{N}$ et l' $\text{In}_x\text{Ga}_{1-x}\text{N}$, dont la fraction molaire x permet de parcourir l'ensemble des possibilités offertes entre les deux matériaux choisis.

Ce chapitre a pour objet de fournir les données pertinentes connues à ce jour, et nécessaires à la compréhension et à la poursuite des études. Les transistors étudiés dans le cadre de cette thèse sont en effet exclusivement fabriqués à partir des hétérostructures de type AlGaN/AlN/GaN. Leurs propriétés seront présentées selon le plan ci-dessous.

Dans un premier temps, étant donné que l'ensemble de ce travail a été effectué sur des couches tampons en GaN, les différents moyens actuellement connus pour les synthétiser seront exposés, ainsi qu'une liste succincte des substrats possibles pour initier la croissance cristalline.

Ensuite seront présentées les propriétés physiques, électriques, mécaniques et thermiques des composés III-N, binaires et ternaires. Dans cette partie, les notions de polarisation spontanée et piézoélectrique seront particulièrement expliquées. Ceci permettra d'aboutir sur la notion d'hétérostructure, et de décrire leurs propriétés physiques remarquables dans la partie suivante.

Enfin, le principe de fonctionnement du transistor HEMT sera rapporté, ainsi que les critères de qualité exigés pour la création de tels composants. Un état de l'art pour situer ce travail clôturera ce chapitre.

2 Croissance des couches tampons en GaN

2.1 Structure cristalline

Le nitrure de gallium massif peut se présenter sous forme cristalline. Deux types de structures sont alors possibles : la phase cubique (zinc-blende), et la phase hexagonale (wurtzite).

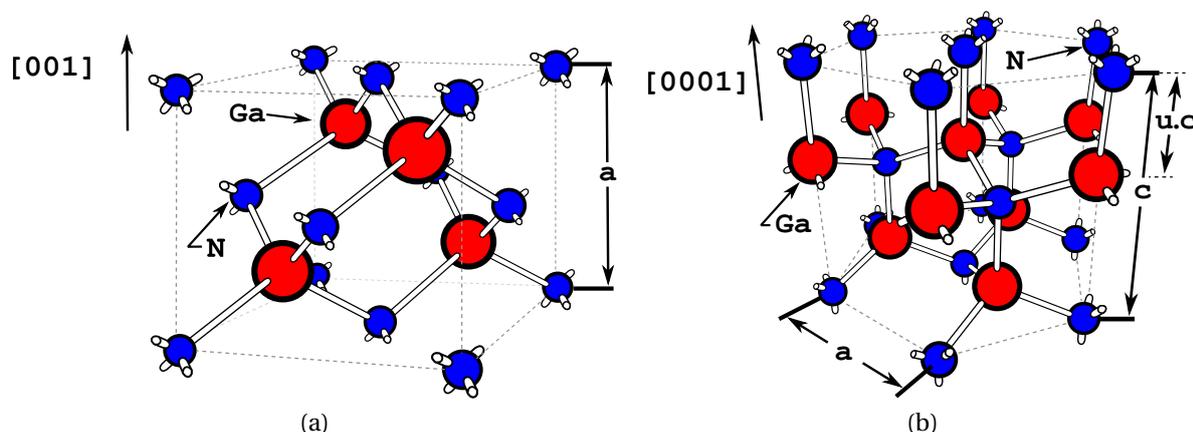


FIGURE I.1: Modélisation moléculaire « ball and stick » du GaN de type Zinc-Blende (a) et Wurtzite (b).

2.1.1 Phase cubique

À l'instar des filières InP et GaAs, il est possible d'obtenir le GaN sous forme cubique (figure I.1a). Cependant, cette phase est métastable dans le cas des matériaux nitrurés [1]. Elle s'obtient dans des conditions spécifiques d'homoépitaxie sur substrat GaN cubique d'orientation (001), ou par hétéroépitaxie sur substrat GaAs [2], Si, 3C-SiC ou encore MgO. Cette forme est cependant moins avantageuse car les dispositifs fabriqués sur ce matériau ont une tension de claquage significativement moins élevée par rapport à la phase hexagonale, et donc moins adaptés aux applications de puissance [3]. Le tableau I.1 suivant indique les paramètres de maille pour les trois composés binaire nitrurés utilisés.

| | GaN | AlN | InN |
|-------|------|------|------|
| a_0 | 4,52 | 4,37 | 4,98 |

TABEAU I.1: Paramètre de maille (en Å) des structures cristallines de type Zinc-Blende pour le GaN, l'AlN et l'InN à 300 K [4].

2.1.2 Phase hexagonale

La forme cristalline hexagonale (figure I.1b) est la phase la plus stable et la plus simple à obtenir dans les conditions habituelles de croissance. Elle est préférentiellement utilisée pour la fabrication des transistors car elle dispense des propriétés physiques remarquables,

comme l'apparition de champs de polarisations spontanée et piézoélectrique. Ces particularités sont mises à profit pour réaliser des épitaxies permettant d'obtenir de grandes concentrations de porteurs sans recourir au dopage, utilisé habituellement dans d'autres filières. Il est important de noter que les matériaux étudiés dans le cadre de ce travail seront de type hexagonal. Les paramètres de maille sont indiqués dans le tableau I.2 ci-dessous. La valeur moyenne des paramètres de maille des composants ternaires se calcule avec une bonne approximation par simple régression linéaire.

| | GaN | AlN | InN |
|-------|-------|-------|-------|
| a_0 | 3,189 | 3,111 | 3,544 |
| c_0 | 5,185 | 4,978 | 5,718 |
| u_0 | 0,376 | 0,380 | 0,377 |

TABLEAU I.2: Paramètre de maille (en Å) des structures cristallines de type Wurtzite pour le GaN, l'AlN et l'InN à 300 K [5].

2.2 Les techniques de croissance

2.2.1 Épitaxie en phase vapeur à partir d'halogénure

L'épitaxie en Phase Vapeur à partir d'Halogénure *EPVH* (ou Halide Vapour Phase Epitaxy *HVPE*) est une technique utilisée pour la croissance de couches épaisses, typiquement de plusieurs micromètres à 1 mm. Cette technique présente l'avantage de permettre des vitesses de croissance élevées ($100\mu\text{m h}^{-1}$) par rapport aux autres procédés actuellement connus [6]. La figure I.2 schématise les principes mis en œuvre pour la croissance de GaN massif.

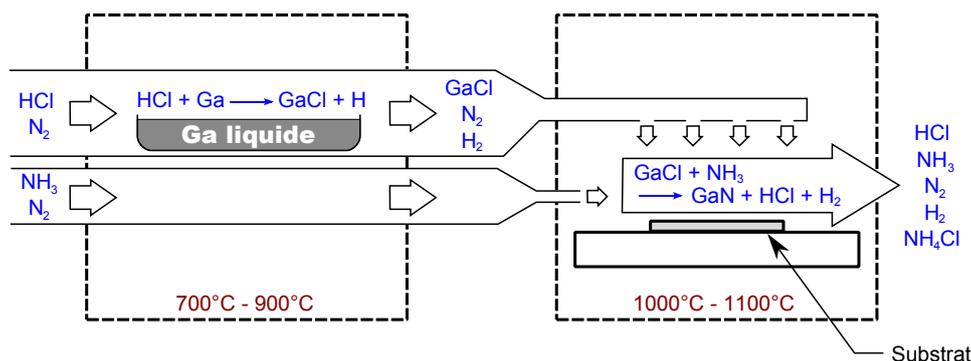


FIGURE I.2: Plan synoptique d'un bâti de croissance par EPVH.

Le GaN est obtenu par mélange de deux précurseurs chimiques dans un bâti à haute température ($>1000^\circ\text{C}$) sur substrat saphir. Les atomes de gallium sont acheminés sous forme de chlorure résultant du passage d'acide chlorhydrique gazeux ($\text{HCl}(\text{g})$) sur une surface de gallium liquide ($\text{Ga}(\text{l})$). La réaction, portée à une température inférieure à 900°C , produit du chlorure de gallium ($\text{GaCl}_2(\text{g})$ et $\text{GaCl}_3(\text{g})$). Les atomes d'azote proviennent d'une source d'ammoniac ($\text{NH}_3(\text{g})$).

Les améliorations apportées sur cette technique ont permis d'élaborer des couches avec une densité surfacique de défauts de l'ordre de $5 \cdot 10^6 \text{ cm}^{-2}$ [7].

2.2.2 Épitaxie par jet moléculaire

L'épitaxie par Jet Moléculaire *EJM* (ou Molecular Beam Epitaxy *MBE*) est utilisée pour la croissance de couches minces. La faible vitesse de croissance de cette technique (environ 20MC/min) permet un contrôle de la structure couche par couche. Cependant, les épaisseurs de l'ordre du micromètre sont longues à obtenir.

La croissance est obtenue dans un bâti sous ultra-vide. Lorsque les conditions de pression et de température sont suffisantes (conditions de Knudsen équation I.1), les atomes des gaz obtenus par évaporation ou sublimation des métaux ne subissent plus de collisions. C'est alors que l'on peut parler de jet moléculaire.

Dans l'équation ci-dessous, λ est la distance de libre parcours moyen des atomes, σ la distance à partir de laquelle il y a collision entre deux atomes, k_B la constante de Boltzmann, T la température absolue et P la pression. Les conditions de jet moléculaire sont remplies lorsque λ est de l'ordre de la dizaine de mètre [8], ce qui nécessite des pressions inférieures à 10^{-8} Torr.

$$\lambda = \frac{k_B T}{\sqrt{2} \pi \sigma^2 P} \quad (\text{I.1})$$

La figure I.3 montre le principe de fonctionnement de la croissance par EJM. Des cellules d'effusion sont disposées dans le bâti et orientées vers le substrat. Leur obturation est commandée par des caches mécaniques.

Les éléments III sont stockés dans des creusets chauffés par effet Joule pour permettre leur sublimation. Les atomes d'azote sont apportés par craquage de molécules d'ammoniac ou de diazote à l'aide d'une source plasma radio fréquence (RF) ou par résonance électronique.

Le substrat est positionné sur un support chauffé et tournant selon l'axe \vec{z} pour permettre une bonne homogénéité de la croissance. La température du porte-substrat varie entre 500 et 900°C. Un faisceau d'électrons à haute énergie (RHEED) est envoyé sur la surface de la couche pour permettre d'analyser les motifs d'interférence et surveiller la croissance *in situ*.

La température de croissance est un paramètre sensible étant donné que les atomes incidents se lient physiquement à la surface de la couche tampon par absorption. Avec une température insuffisante, la mobilité des atomes sur la surface sera réduite, entraînant une croissance par îlots et de fortes rugosités. Par contre, une température trop élevée entraînera des effets indésirables tels que la désorption ou la ségrégation des éléments. La parfaite maîtrise des paramètres permet de réaliser des croissances bidimensionnelles (couche par couche) avec des taux de dislocation de l'ordre de 10^9 cm^{-2} [9].

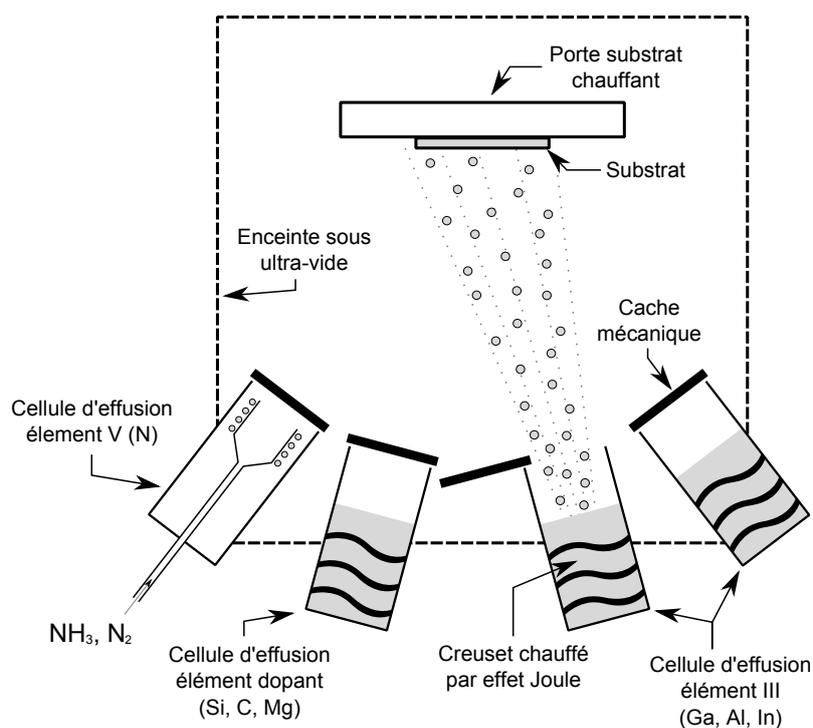


FIGURE I.3: Plan synoptique d'un bâti de croissance par MBE.

Les hétérostructures utilisées dans le cadre de ce travail ont été réalisées par EJM et fournies par le CHREA.

2.2.3 Épitaxie en phase vapeur aux organométalliques

L'Épitaxie en Phase Vapeur aux OrganoMétalliques *EPVOM* (ou MetalOrganic Chemical Vapour Deposition *MOCVD* ou encore MetalOrganic Vapour Phase Epitaxy *MOVPE*) est historiquement la première méthode utilisée pour la fabrication de composants HEMTs sur une épitaxie de bonne qualité [10, 11]. Cette technique, généralement utilisée dans l'industrie, permet la croissance de couches minces, et concurrence directement la technique de croissance par EJM.

La croissance est amorcée à faible pression et à haute température ($>1000^{\circ}\text{C}$). Les vitesses de croissance varient en fonction des conditions fixées dans le bâti (figure I.4), et peuvent aller jusqu'à quelques $\mu\text{m h}^{-1}$.

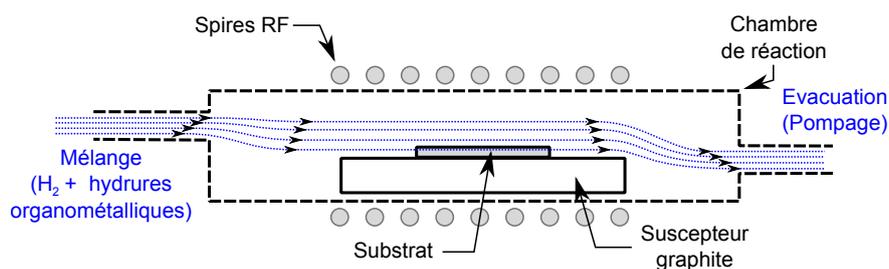


FIGURE I.4: Plan synoptique d'un bâti de croissance par EPVOM.

Les éléments III sont acheminés par un mélange de dihydrogène et d'un précurseur chimique dont les molécules sont composées d'un atome métallique lié à des radicaux organiques. Dans le cas du gallium, c'est le triméthylgallium (TMGa) ou le triéthylgallium (TEGa) qui est utilisé. L'azote est apporté par une source d'ammoniac, le diazote étant chimiquement trop stable à cette température. Dans la chambre de dépôt, stimulée par plasma RF, l'hydrogène agit comme un catalyseur pour permettre au précurseur de réagir avec l'ammoniac, et ainsi former du GaN à la surface du substrat pour réaliser la couche tampon (équation I.2). Les densités de dislocation sont de l'ordre de $7 \cdot 10^8 \text{ cm}^{-2}$ [12].



2.3 Substrats utilisés pour la croissance

Pour initier la croissance épitaxiale avec les techniques évoquées précédemment, plusieurs substrats sont envisageables. Dans le cas de la croissance de GaN sur substrat GaN massif, on parle d'homoépitaxie. Dans le cas contraire, le substrat choisi devra répondre à des critères de faible désaccord de maille cristalline et d'un coefficient de dilatation thermique proche de celui du GaN. On parlera d'hétéroépitaxie, et la couche épitaxiée est appelée couche tampon car elle a pour but d'isoler la surface de l'échantillon des défauts structuraux engendrés par des contraintes d'inhomogénéité.

Une liste succincte des substrats couramment utilisés dans l'industrie pour la croissance est répertoriée tableau I.3. Les paramètres en gras correspondent aux facteurs impactant le plus la qualité de l'épitaxie. La conductivité thermique est également un paramètre important car une valeur élevée permet une meilleure dissipation thermique, et donc autorise la gestion de plus fortes puissances.

| Substrats | Structure cristalline | Paramètres de maille (Å) | | Conductivité thermique ($\text{Wcm}^{-1} \text{K}^{-1}$) | Coefficients de dilatation thermique α (10^{-6}K^{-1}) | | Désaccord de maille (%) |
|-------------------------|-----------------------|--------------------------|-------|--|---|------------------------|-------------------------|
| | | c_0 | a_0 | | $\frac{\Delta c}{c_0}$ | $\frac{\Delta a}{a_0}$ | |
| GaN | Wurtzite | 5,185 | 3,189 | 1,7 [13] | 3,2 | 5,6 | 0 |
| Al_2O_3 | Hexagonale | 12,99 | 4,758 | 0,5 [14] | 7,1 | 6,2 | 14 |
| Si(111) | Cubique | 5,43 | 5,43 | 1,5 [15] | 2,6 | 2,6 | 17 |
| 6H-SiC | Wurtzite | 15,12 | 3,08 | 4,9 [16] | 4,7 | 4,2 | 4 |

TABLEAU I.3: Paramètres de maille et coefficients de dilatation des substrats les plus employés [17, 18].

2.3.1 Le GaN Massif

Contrairement aux autres filières de semiconducteur, principalement les filières GaAs, InP et Silicium, le GaN monocristallin ne peut être obtenu en lingot par le procédé de Czochralski (en bain fondu) [19]. Ceci est dû à la température de fusion (2500K) et à la pression d'équilibre (4,5GPa), deux valeurs trop élevées pour être obtenues en industrie ou en laboratoire sur une durée suffisante et sans détériorer les bâtis de croissance.

Une technique de croissance appelée High Pressure Nitrogen Solution Growth *HPNSG* permet cependant de faire cristalliser du GaN massif sous forme de lingot monocristallin (méthode de Porowski [20]). Cette technique consiste à faire diffuser l'azote dans le gallium liquide à des plus faibles température et pression (1500°C, 1,6GPa). Le désavantage de cette méthode est qu'elle permet de créer uniquement des cylindres de seulement 1 cm² de section pour quelques cm de longueur au bout de plusieurs jours de croissance, ceci étant dû à la faible solubilité de l'azote dans le gallium (1 %).

Il est également possible de développer des substrats GaN massif dit autosupportés (ou *free standing*) à partir de la croissance de GaN par EPVH sur substrat saphir. Le saphir est ensuite retiré du GaN par une technique de découpage au laser. La technique bénéficie des vitesses de croissance élevées de l'EPVH. Cependant, le coût de fabrication de tels pseudo-substrats est entre 30 et 100 fois plus cher que le prix actuel d'un substrat de silicium.

2.3.2 Le saphir

Le saphir (Al₂O₃) est un substrat de prédilection pour les applications en optoélectronique, mais sa faible conductivité thermique en fait un mauvais candidat pour les applications de puissance hyperfréquence. Il est malgré tout utilisé car il a un coût relativement faible, notamment pour des épitaxies de test.

Il y a une différence de 33 % entre les paramètres de maille du GaN et du saphir. Cependant, la surface de l'Al₂O₃ est constituée d'un réseau hexagonal d'atomes d'aluminium. La maille élémentaire en surface se simplifie, et tourne de 30° par rapport à l'axe c. Le paramètre de maille équivalent $a_{\text{surface}} = a_{\text{Al}_2\text{O}_3} / \sqrt{3}$ s'en trouve modifié, et après calcul, on trouve un désaccord de maille de 14 % avec le GaN (figure I.5).

Ce désaccord reste élevé, et une croissance directe de GaN sera de type tridimensionnelle par îlots, entraînant de nombreux défauts structuraux de forme hexagonale. Pour pallier ce problème, une couche de nucléation en GaN ou en AlN (12 % de désaccord de maille avec l'Al₂O₃) de très faible épaisseur est déposée à faible température, de manière à absorber la majorité des contraintes liées à la désadaptation, et ainsi permettre une croissance bidimensionnelle. L'empilement d'un super réseau de couche AlN/GaN améliore cet effet de relaxation des contraintes [21].

D'autre part, une phase de nitruration du substrat peut être préalablement effectuée avant la nucléation. Il est démontré que l'azote diffuse dans le saphir à une température de

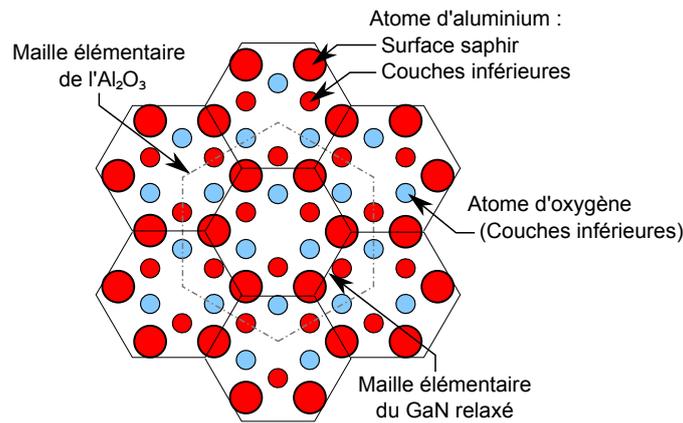


FIGURE I.5: Orientation cristalline d'un cristal de GaN sur substrat saphir.

1100°C sous flux d'amoniac. Il se forme en surface une couche monocristalline d'AlN, dont l'épaisseur atteint environ 4 nm pour une durée de nitruration de 5 min.

2.3.3 Le silicium

Le silicium est un substrat attrayant grâce à l'importante maturité technologique dont il bénéficie et son faible coût. Il a une meilleure conductivité thermique que le saphir, ce qui le rend compatible aux applications de puissance hyperfréquence.

Les substrats HR d'orientation (111) sont préférentiellement utilisés en raison de leur forte résistivité ($>20\text{k}\Omega\text{ cm}$) et de leur meilleure adaptation cristalline par rapport aux autres orientations.

Le rapport entre les paramètres de maille du GaN et du Silicium est de 41 %. Cependant la structure cristalline en surface a un paramètre de maille plus petit $a_{\text{surface}(111)} = a_{\text{Si}}/\sqrt{2}$, ce qui amène à un désaccord de 17 % avec le GaN à 300 K (figure I.6).

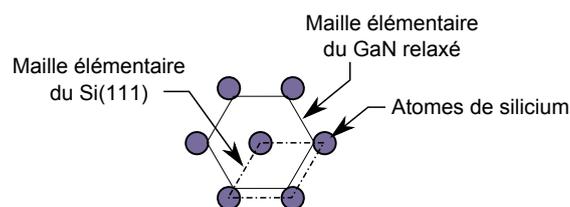


FIGURE I.6: Orientation cristalline d'un cristal de GaN sur substrat Si(111).

Pendant les conditions de croissance à haute température, le désaccord tombe à 14 %, mais la différence importante des coefficients de dilatation thermique entre les deux matériaux fait apparaître des défauts profonds et des craquelures lors du refroidissement.

C'est pour cette raison que l'EJM, dont les conditions de température sont les plus faibles, est privilégiée pour ce type de substrat. Les contraintes doivent être résorbées par empilement de couche de nucléation en super-réseau AlN/GaN. Par ailleurs, l'épaisseur de la couche tampon en GaN doit être suffisamment importante pour permettre la relaxation totale du réseau cristallin, et empêcher les dislocations d'atteindre sa surface. Cette épaisseur est généralement comprise entre 1 et 2 μm .

Enfin, le dépôt *in-situ* après croissance d'une couche de nitrure de silicium SiN [22] a démontré son efficacité quand à la réduction de la densité de dislocations et de craquelures pendant la phase de refroidissement du substrat.

2.3.4 Le carbure de silicium

Le carbure de silicium SiC est le substrat le plus attractif. Avec un désaccord de maille de 4% avec le GaN et une conductivité thermique remarquable, il constitue un candidat sérieux aux applications d'amplification de puissance hyperfréquence. Cependant son prix reste élevé, ce qui est un paramètre contraignant dans le cadre des technologies bas coût, notamment pour l'industrie des télécommunications.

Afin d'améliorer la qualité cristalline, une couche de 100nm d'AlN est préalablement épitaxiée directement sur le substrat. Le désaccord de maille étant très faible (1%) et le coefficient de dilatation presque identique à celui du SiC, la reprise de la croissance de GaN sur AlN offre des épitaxies d'excellente qualité. Le SiC est le substrat de prédilection pour les applications de hautes performances à l'état de l'art [23, 24].

2.3.5 Les substrats composites

2.3.5.1 Les substrats reportés

Le faible choix des substrats amène à faire des compromis entre les hautes performances et le coût. La technologie SmartCut™ a été développée par la société SOITEC pour permettre d'élargir ce choix en proposant un intermédiaire [25].

Il s'agit d'une solution économique pour les composants de forte puissance consistant à reporter une couche mince d'un substrat monocristallin compatible pour la croissance du GaN sur un substrat épais de forte conductivité thermique comme le montre la figure I.7. L'avantage de cette technologie, est que la couche épaisse peut-être polycristalline, ce qui réduit fortement le coût du substrat.

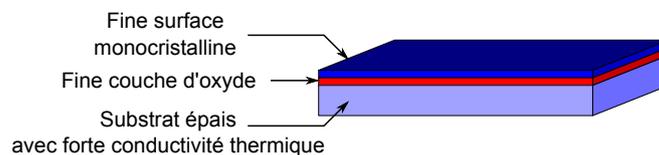


FIGURE I.7: Structure d'un substrat après report SmartCut™.

Cette technique nécessite la présence d'une fine couche d'oxyde de silicium SiO₂, qui est certes un bon isolant électrique, mais un mauvais conducteur thermique ($<0,02 \text{ W cm}^{-1} \text{ K}^{-1}$). Cette fine couche de 0,2μm reste un inconvénient majeur pour la dissipation thermique de ce type de substrat. Il a été démontré que la résistance thermique de ces substrats est meilleure que celle du silicium mais moins que ce que l'on pouvait penser au départ à cause de la couche de SiO₂ qui – bien que fine – constitue une barrière thermique [26].

Les substrats *SopSiC* (Silicon On Polycrystalline Silicon Carbide) et *SiCopSiC* (Silicon Carbide On Polycrystalline Silicon Carbide) sont les deux solutions proposées par SOITEC. La première constitue la solution la moins onéreuse, tandis que la seconde offre des épitaxies de meilleure qualité.

2.3.5.2 Substrats diamant

Il est également possible de tirer profit du diamant, offrant la meilleure conductivité thermique que l'on peut observer dans la nature ($24 \text{ W cm}^{-1} \text{ K}^{-1}$). Il y a également un intérêt en raison de sa faible conductivité électrique pour isoler électriquement la couche tampon du substrat.

Le diamant, d'une épaisseur d'environ $100 \mu\text{m}$ est obtenu par épitaxie en phase vapeur, et les substrats sont fabriqués à l'aide d'une technique de report [27]. La viabilité économique reste à démontrer.

L'exploitation des propriétés du diamant est schématisée figure I.8. La chaleur se dissipe dans un premier temps horizontalement dans le diamant pour ensuite se dissiper de manière transversale dans le substrat. La surface utile à la dissipation thermique est ainsi virtuellement augmentée. Le substrat support peut être du silicium ou du SiC polycristallin.

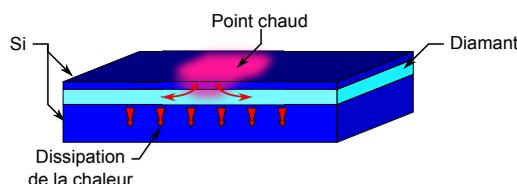


FIGURE I.8: Dissipation thermique d'un substrat composite à base de diamant.

2.4 Formation de défauts et dopage

2.4.1 Défauts structuraux

Le choix d'un substrat fortement désaccordé en paramètre de maille associé à un coefficient de dilatation thermique différent du GaN amène à des taux de dislocation largement supérieurs à ce qu'il peut être observé dans d'autres filières comme GaAs ou InP. Ces dislocations (1D) sont de type *coin* et ont une direction transversale, en partant du substrat vers la couche tampon. Certaines peuvent se refermer d'elles mêmes lorsque l'épaisseur de la couche e_{GaN} est suffisante. Il a été observé que le taux de dislocation en surface était proportionnelle à $e_{\text{GaN}}^{-0,9}$ [7].

De nombreuses anomalies plus gênante subsistent, comme les défauts d'empilements ou l'inversion de domaine basale (2D), et les dislocations à cœur ouvert (3D). Seul le contrôle des conditions de croissance et de la pureté des éléments permet de réduire le risque d'apparition de ces défauts cristallins (figure I.9).

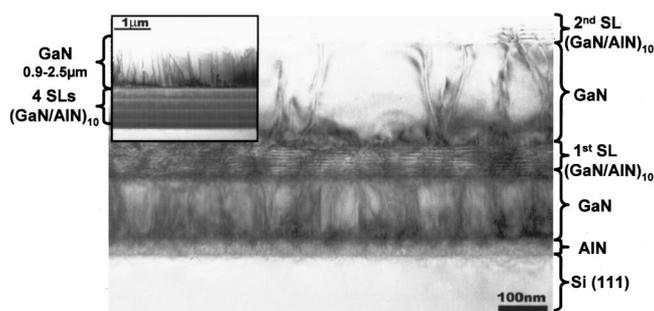


FIGURE I.9: Vue en coupe d'une couche tampon de GaN sur substrat Si(111) obtenue par EPVOM. Deux super-réseaux sont utilisés pour réduire les contraintes et la densité de dislocation dans le GaN [21].

Enfin, les imperfections cristallines ponctuelles (0D) abondent dans le GaN massif. Il s'agit des lacunes d'azote et de gallium, et des atomes d'impuretés en sites substitutionnel. C'est ce type de défaut qui est à l'origine du dopage naturel de type n observé dans le cas du GaN. Les atomes présents en interstices sont peu probables ou rares car leur formation nécessite une énergie très élevée.

2.4.2 Dopage du GaN

Le GaN possède un dopage résiduel dit non-intentionnel, par opposition au dopage délibéré qui est réalisé pendant la croissance cristalline. Le tableau I.4 page suivante répertorie une liste succincte des impuretés les plus probables présentes dans le GaN. V_{Ga} et V_{N} correspondent respectivement aux lacunes de gallium et d'azote. Le type donneur (n) ou accepteur (p) est répertorié, ainsi que différents paramètres qui les caractérisent.

2.4.2.1 Dopage résiduel

Le GaN est un matériau naturellement dopé de type n, avec une concentration de porteur allant de 10^{14} à 10^{16} cm^{-3} . Les vacances d'azote et de gallium mais surtout les impuretés apportées non-intentionnellement pendant la croissance sont les sources donneuses d'électrons.

Parmi les contaminations possible dans le bâti, on trouve en majorité l'oxygène et le silicium, qui remplacent naturellement les sites d'azote et de gallium (tableau I.4). Le dopage résiduel du GaN simplifie la réalisation de couches fortement dopées n, mais rend difficile le dopage de type p.

2.4.2.2 Dopage n

Le silicium est l'impureté généralement utilisée pour le dopage de type n. Son incorporation peut atteindre des densités remarquables allant jusque $5 \cdot 10^{20} \text{ cm}^{-3}$.

Comme c'est un élément IV, il a un rôle amphotère dans le GaN. Cependant, le silicium se place préférentiellement en site gallium du fait de la faible différence entre les rayons de covalence des deux atomes. D'autre part, son énergie d'ionisation est plus faible lorsqu'il

| Défauts et impuretés | Énergie de formation E_F (eV) selon condition croissance | | Énergie d'ionisation E_T (meV) | $N_{D_{max}}$ ($\times 10^{18} \text{ cm}^{-3}$) | Diffusivité ($\times 10^{-13} \text{ cm}^2 \text{ s}^{-1}$) |
|-----------------------------|--|------------|----------------------------------|--|---|
| | Riche Ga | Riche N | | | |
| V_{Ga} (n) V_N (p) | 8,2 2,7 | 6,3 4,6 | 140 30 - 140 | – | – |
| O_N (n) | –2,6 | –0,7 | 30 | 3 | <2 (1200°C) |
| Si_{Ga} (n) Si_N (p) | –0,02 – | –1,9 – | 20 - 120 190 | 500 | <2 (1500°C) |
| C_{Ga} (n) C_N (n) | 6,5 2,6 | 4,6 4,5 | 110 - 140 890 | – | <2 (1400°C) |
| Mg_{Ga} (n) Mg_N (p) | 1,0 – | 0,6 – | 140 - 210 260 - 600 | 5 | <2 (1450°C) |
| Zn_{Ga} (p) | 2,4 | 0,5 | 210 - 340 | 3 | <2 (1200°C) |
| Ca_{Ga} (p) | – | – | 165 | 5 | <2 (1500°C) |
| Fe_{Ga} (p) | – | – | 300 | 12 | – |

TABLEAU I.4: Impuretés résiduelles majoritairement présentes dans le GaN massif. Les énergies d'ionisation sont données respectivement par rapport au bas de bande de conduction et par rapport au haut de bande de valence dans le cas des impuretés de type n et p [28–31].

est en site Ga, et peut descendre jusqu'à 20 meV contre 190 meV en site N. Ainsi, la proportion d'impuretés silicium de type donneur est beaucoup plus importante que la proportion d'accepteurs, et ceci est vrai à partir de la température ambiante.

Les atomes de silicium sont apportés par une source de silane (SiH_4) lors d'une croissance par EPVOM, et par une source solide de silicium dans le cas d'une EJM.

2.4.2.3 Dopage p

Le dopage de type p est le plus difficile à obtenir dans le cas du GaN. Il est surtout utilisé pour des applications en optoélectronique (diode bleue électroluminescente par exemple).

Actuellement, malgré les difficultés intrinsèques liées à ce matériau (taux d'incorporation faible <1 % et taux d'ionisation variant de 1 à 5 % à 300 K), seul le magnésium Mg est utilisé pour ce type de dopage. Il reste le seul élément dopant de type p que l'on puisse intégrer à l'une des trois techniques de croissance évoquées plus haut [28]. Cependant, l'incorporation maximale du magnésium est inférieure à $5 \cdot 10^{18} \text{ cm}^{-3}$ dans le GaN hexagonal.

Enfin, le dopages Fe ou Zn permettent de compenser le dopage résiduel du GaN afin d'obtenir un semiconducteur hautement résistif, ce qui est très utile pour les couches tampons dans le cas des transistors ayant une structure planaire [32].

3 Propriétés physiques des semiconducteurs III-N

3.1 Structure de bande

3.1.1 Nature du gap

L'énergie de la bande interdite, ou *gap*, dans un SC est l'énergie minimale requise pour qu'un électron de valence devienne un électron de conduction. La nature du gap du GaN, de l'AlN et de l'InN est directe, c'est à dire que l'énergie maximale des électrons de valence coïncide avec l'énergie minimale des électrons de conduction dans l'espace des vecteurs d'ondes au centre de la zone de Brillouin (Γ) schématisée figure I.10a.

Les figures I.10b-d représentent les structures de bandes électroniques entre les points de haute symétrie pour les trois matériaux proposés. Ces courbes ont été obtenues au moyen d'une méthode empirique des pseudos potentiels, où l'interaction spin-orbite a été négligée.

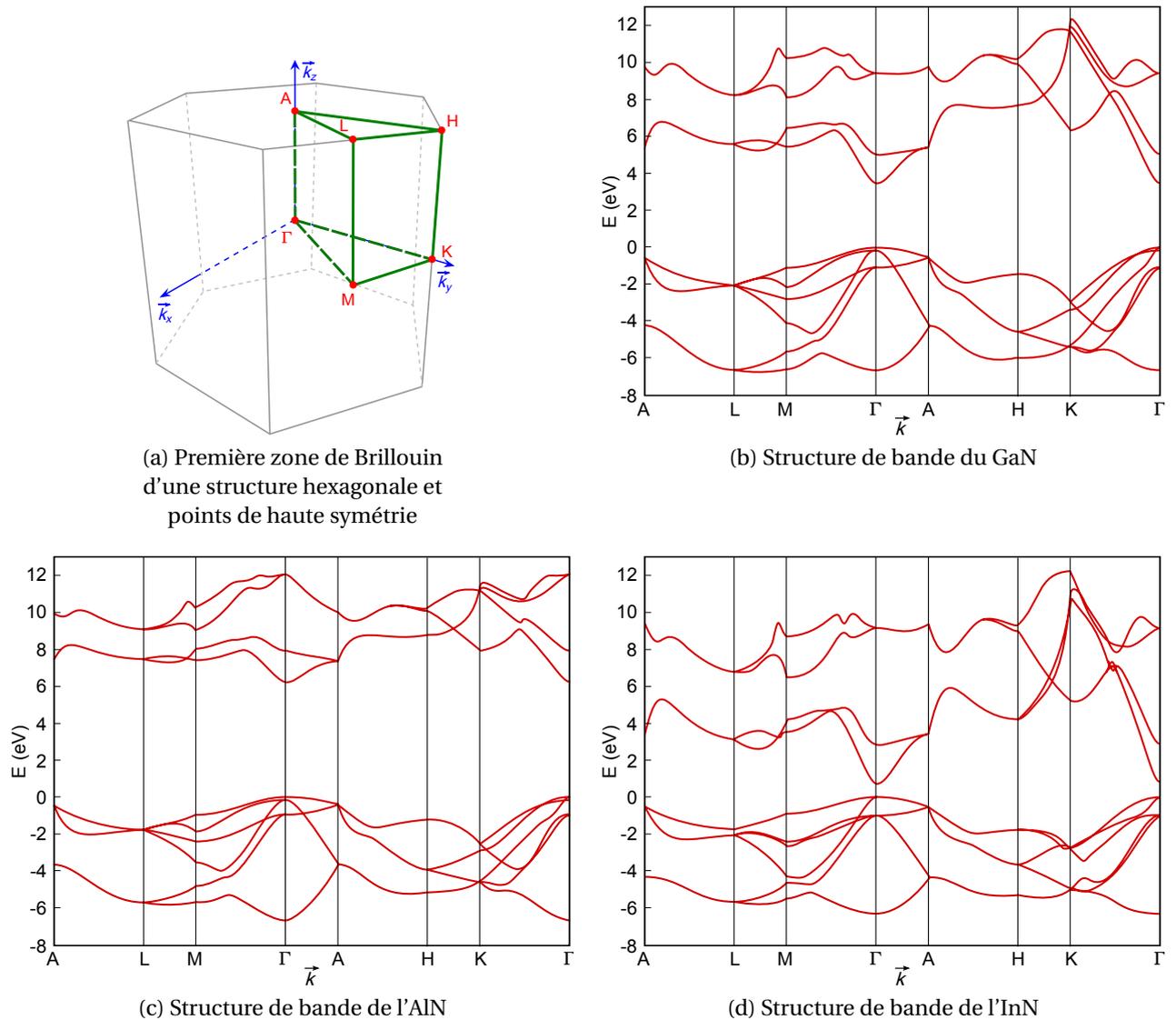


FIGURE I.10: Première zone de Brillouin et structure de bande du GaN, de l'AlN et de l'InN de type wurtzite. E_F est définie à 0 eV à $T = 0\text{K}$ [33].

Au voisinage du minimum de la vallée Γ , la bande de conduction présente un comportement parabolique et une courbure très accentuée. La masse effective des électrons, inversement proportionnelle à cette courbure, est donc très faible dans le cas des SC III-N. Par conséquent, la mobilité électronique est élevée. Le tableau I.5 reporte les valeurs du gap et de la masse effective des trois composés étudiés.

| | GaN | AlN | InN |
|-------------------|------|------|------|
| E_G (eV) | 3,39 | 6,28 | 0,7 |
| m_e^* (m_0) | 0,20 | 0,48 | 0,12 |

TABLEAU I.5: Gap et masse effective pour le GaN, l'AlN et l'InN à 300 K [34, 35].

La valeur du gap de l'InN est sujette à controverse. Il est actuellement communément admis que cette valeur vaut 0,7 eV alors d'autres valeurs précédentes étaient de 1,4, et 1,9 eV :

- En 1999, le livre *Properties, Processing and Applications of Gallium Nitride and Related Semiconductors* [36] recense l'ensemble des études effectuées sur la valeur du gap dans l'InN, reportant des l'énergie comprises entre 1,7 et 2 eV. Les valeurs proposées découlent de mesures de photoluminescence, d'absorption optique, et de simulation des structures de bandes (figure I.10d).
- En 2002, Wu et al. [37] mesurent pour la première fois la valeur de 0,7 eV. Ils trouvent une valeur comprise entre 0,7 et 0,8 eV sur une structure EJM d'InN par absorption optique, photoluminescence et réflectivité photo modulée à 77 et 300 K. Dans la même année, Matsuoka et al. [38] confirmeront ces résultats en mesurant par photoluminescence une structure EPVOM et trouveront 0,76 eV. Une forte absorption optique entre 0,7 et 1 eV sera également mesurée.
- Cependant en 2003, Butcher [39] viendra contredire ces résultats en émettant l'hypothèse que ces valeurs ne correspondraient non pas à la différence entre les maximas des bandes de valence et de conduction, mais seraient dues à la présence de pièges profonds ayant des symétries de type orbitale $|s\rangle$. D'autre part, l'auteur explique que les épaisseurs d'InN mesurées étaient trop faible (<200 nm), et qu'un alliage d'InAlN aurait pu interférer sur les résultats.
- Arnaudov et al. [40] réaliseront en 2004 des mesures de photoluminescence en bord de bande pour différents niveaux de dopage et viendront confirmer les résultats de Wu et de Matsuoka en déterminant $E_G = 0,692 \pm 0,002$ eV.
- Dans la même année, Shubina et al. [41] concluront que cette valeur proviendrait de la transition par résonance de Mie vers un état électronique présent à l'interface InN/In métallique (précipité). Ils estiment E_G à 1,4 eV. Bechstedt et al. [42] commenteront cette publication en affirmant que la brutale augmentation de l'absorption optique à 1,4 eV correspondrait à la non parabolicité de la fonction diélectrique de l'InN autour du point Γ . Par ailleurs, leurs simulations incluant 2% de précipité d'indium avec une énergie d'absorption de 1 eV viennent corroborer la présence d'un gap direct inférieur à 1 eV.

3.1.2 Densité d'états dans le GaN massif

La densité d'états électroniques représente la proportion d'électrons à une énergie donnée dans une maille élémentaire du réseau cristallin réciproque (première zone de Brillouin). Elle peut être déterminée expérimentalement contrairement à la structure de bande.

La figure I.11 donne la densité d'états calculée par simulation de type Monte Carlo à partir de la structure de bande du GaN (figure I.10b). L'origine des énergies est fixée par rapport au minimum de la bande de conduction au point Γ .

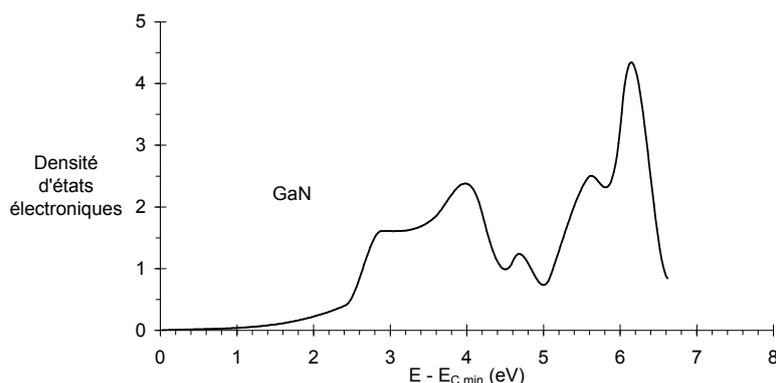


FIGURE I.11: Densité d'états électronique en fonction de l'énergie des électrons de conduction.

Une forte augmentation de la densité d'états est observée au delà de $E_{C,min} + 2,5$ eV, ce qui est la conséquence de l'apparition de vallées périphériques aux points M, L et K. Il est à noter que la vallée A doit être prise en compte 2 fois, les vallées M et K 6 fois, et les vallées L et H 12 fois, compte tenu des symétries de la zone de Brillouin hexagonale de type D_{6h} .

La densité d'états des électrons de plus basse énergie dans la bande de conduction croît faiblement, et correspond aux deux vallées du point Γ . La figure I.12 donne la probabilité pour un électron de se trouver soit dans la bande de plus faible énergie Γ_1 , soit dans la deuxième Γ_2 , en fonction de son énergie.

Ainsi, les électrons ont tendance à remplir la vallée Γ_2 lorsque leur énergie croît. La masse effective des électrons de conduction étant plus importante dans cette seconde vallée, cela

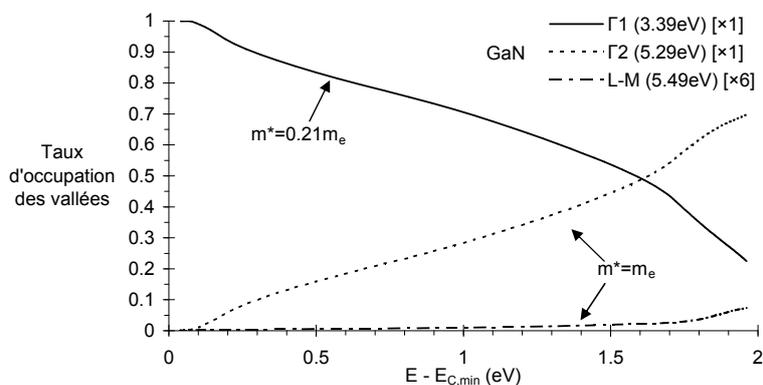


FIGURE I.12: Taux d'occupation des différentes vallées en fonction de l'énergie des électrons de conduction [43].

aura une conséquence sur la mobilité moyenne au sein du semiconducteur. On remarque néanmoins que le taux de diffusion inter-vallées des électrons reste très faible.

3.1.3 Lois de Vegard pour les composés ternaires

Il est possible de déterminer l'énergie de la bande interdite des composés ternaires III-N grâce à une loi quadratique en fonction de la fraction molaire des composants III. Par exemple, dans le cas de l' $\text{Al}_x\text{Ga}_{1-x}\text{N}$, on détermine $E_G^{\text{Al}_x\text{Ga}_{1-x}\text{N}}$ selon l'équation I.3 ci-dessous, où b^{AlGa} un paramètre de courbure (*bowing*).

$$E_G^{\text{Al}_x\text{Ga}_{1-x}\text{N}} = x \cdot E_G^{\text{AlN}} + (1-x) \cdot E_G^{\text{GaN}} + b^{\text{AlGa}} \cdot x(1-x) \quad (\text{I.3})$$

Un comportement universel a été observé concernant le paramètre de courbure pour les matériaux III-N [44]. En effet, en gardant l'exemple de l'équation I.3, on peut réécrire la formule et faire apparaître deux termes, que l'on nommera $\alpha(x)$ et β , décrits selon l'équation I.4.

$$\alpha(x) = \frac{|E_G^{\text{Al}_x\text{Ga}_{1-x}\text{N}} - E_G^{\text{GaN}}|}{|E_G^{\text{AlN}} - E_G^{\text{GaN}}|} = x + \beta \cdot x(1-x) \quad (\text{I.4})$$

Il s'avère que la fonction $\alpha(x)$ représentée figure I.13a, est sensiblement la même dans le cas de l' InAlN et de l' InGaN , où β est fixé à 0,54. Sachant que le paramètre de maille peut être déterminé linéairement en fonction de x , le gap des trois matériaux ternaires en fonction du paramètre de maille est reporté figure I.13b.

Ainsi, on montre que l' $\text{In}_{0,17}\text{Al}_{0,83}\text{N}$ et le GaN sont parfaitement accordés en paramètre de maille. La différence de gap est estimée à $\Delta E_G = 1,44 \text{ eV}$, et l'écart de bande de conduction $\Delta E_C = 1,05 \text{ eV}$. Les hétérostructures de type $\text{In}_{0,17}\text{Al}_{0,83}\text{N}/\text{GaN}$ sont actuellement celles qui offrent la meilleure qualité d'épitaxie quelle que soit la technique de croissance employée.

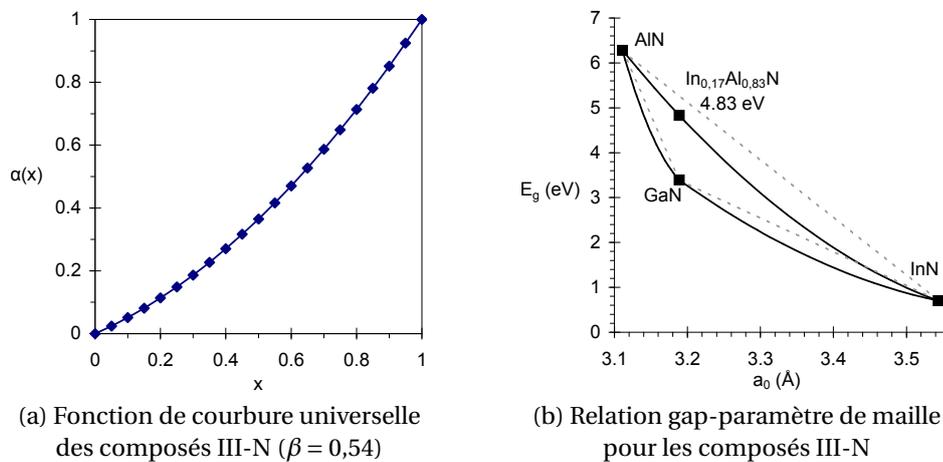


FIGURE I.13: Loi de Vegard universelle pour les composés ternaires $\text{Al}_x\text{Ga}_{1-x}\text{N}$, $\text{In}_x\text{Al}_{1-x}\text{N}$ et $\text{In}_x\text{Ga}_{1-x}\text{N}$ [44].

3.2 Propriétés électroniques

3.2.1 Application d'un champ électrique externe

3.2.1.1 Permittivité des matériaux

Les matériaux III-N wurtzite présentent des propriétés diélectriques non-isotropes et à réponse non-instantanée. C'est à dire que la valeur de la permittivité diélectrique est différente en fonction de la direction du champ électrique appliqué au matériau, et de la fréquence d'oscillation dans le cas non statique.

La permittivité est représentée par un tenseur diagonal d'ordre 2, tel que $\epsilon_{zz} = \epsilon_{\parallel}$ dans l'orientation ordinaire parallèlement à l'axe c , et $\epsilon_{xx} = \epsilon_{yy} = \epsilon_{\perp}$ dans l'orientation extraordinaire. La littérature fait souvent référence aux valeurs en régime statique ($f = 0$) et en régime hyperfréquence ($f = \infty$). Ces valeurs sont répertoriées tableau I.6 dans le cas du GaN, de l'AlN et de l'InN, et normalisées par rapport à la permittivité du vide $\epsilon_0 = \frac{1}{36\pi 10^9} \text{F m}^{-1}$.

| | GaN | AlN | InN |
|---------------------------------|------|-----|------|
| $\epsilon_{r\parallel}(0)$ | 10,6 | 9,3 | 14,4 |
| $\epsilon_{r\perp}(0)$ | 9,6 | 7,8 | 13,1 |
| $\epsilon_{r\parallel}(\infty)$ | 5,4 | 4,4 | 8,4 |
| $\epsilon_{r\perp}(\infty)$ | 5,2 | 4,2 | 8,4 |

TABLEAU I.6: Permittivité relative des matériaux III-N hexagonaux [45–48].

3.2.1.2 Excitation électronique

L'application d'un champ électrique à travers la structure va provoquer un déplacement des électrons et ainsi leur apporter de l'énergie. La figure I.14, obtenue par simulation numérique de type Monte Carlo, donne la quantité moyenne d'énergie qui est ajoutée aux électrons et aux trous, en fonction de l'intensité du champ électrique appliqué parallèlement à l'axe (0001) du GaN massif.

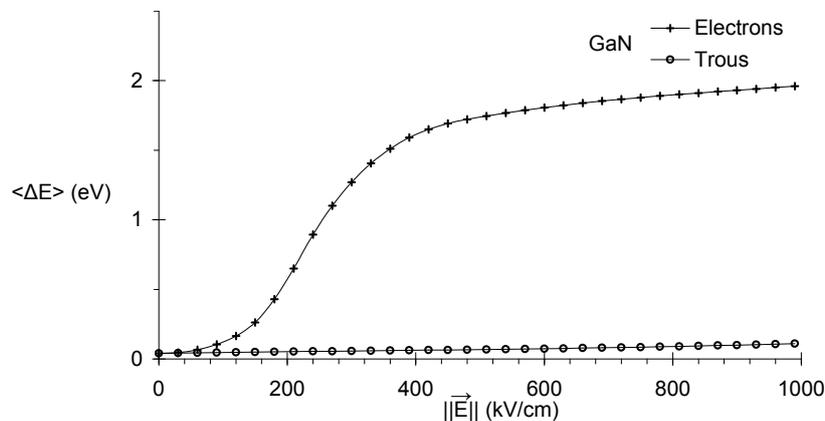


FIGURE I.14: Énergie moyenne ajoutée aux électrons et aux trous en fonction du champ électrique appliqué au travers du GaN massif [43].

Une forte augmentation de l'énergie des électrons est constatée à partir de 100 kV cm^{-1} , tandis que l'énergie des trous dans la bande de valence reste faible. Ces résultats sont prévisibles par le fait que le GaN est naturellement un semiconducteur de type n.

En croisant les données de la figure I.12 avec celles la figure I.14, on en déduit que l'intensité du champ électrique aura un impact sur la position des électrons dans les vallées Γ_1 et Γ_2 , ce qui aura un impact sur la mobilité électronique.

3.2.2 Transport électronique

Le déplacement des électrons suit un modèle Brownien de composante nulle à l'équilibre thermodynamique, résultant de l'agitation thermique au sein du cristal. L'application d'un champ électrique va accélérer ces électrons parallèlement aux lignes de champ, ajoutant une composante déterministe non nulle à leur mouvement stochastique. L'amplitude de cette valeur est appelée vitesse de dérive des électrons (ou *drift velocity* V_d). Elle se mesure en cm s^{-1} et varie en fonction de l'intensité du champ électrique, de la température, du niveau de dopage, etc... On définit également la mobilité électronique avec la relation $V_d = \|\vec{E}\| \mu_e$. Plusieurs phénomènes sont observable lors de l'étude de la vitesse de dérive.

Premièrement, l'application d'un échelon de tension va mettre en exergue le régime transitoire et le transport stationnaire, comme le montre la figure I.15 obtenue par simulation Monte-Carlo [49]. Pendant une période de quelques dizaines de femto secondes (fs) après l'application d'un l'échelon de tension, les électrons sont accélérés sans globalement rencontrer de collision, caractérisant un comportement balistique. Au delà du temps de libre parcours moyen τ_m , une saturation de la vitesse de dérive à champ constant est observée. Cette saturation est causée par des phénomènes d'interaction électron-phonon optique et par l'augmentation de la masse effective. Ainsi, il est possible que le transitoire soit plus élevé que le transport stationnaire, laissant apparaître un pic de survitesse des électrons.

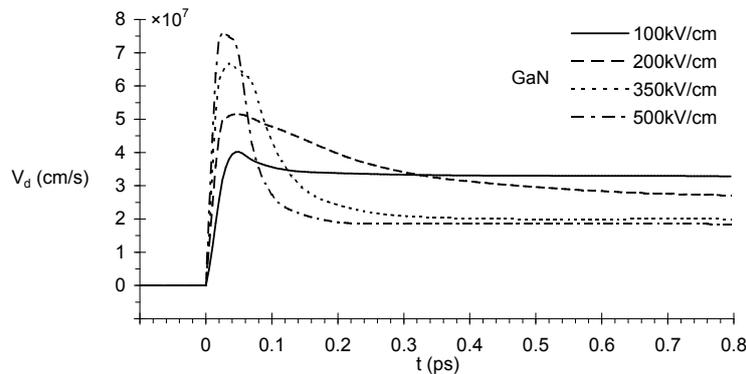


FIGURE I.15: Vitesse de dérive des électrons en fonction du temps en réponse à un échelon de tension [49].

D'autre part, comme évoqué plus haut, l'augmentation de la masse effective va réduire la mobilité des électrons en régime de transport stationnaire, comme le démontre l'équation I.5 dérivée du modèle de Drude, où q est la charge de l'électron, m_e^* sa masse effective,

et $\tau_m(W)$ son temps de libre parcours moyen (ou temps de relaxation du moment) à une énergie W donnée.

$$\mu_e = \frac{q\tau_m(W)}{m_e^*} \quad (\text{I.5})$$

L'étude de la vitesse de dérive en fonction de l'intensité du champ électrique en régime stationnaire illustre clairement ce principe comme le montre la figure I.16. Au delà d'une valeur critique du champ électrique avoisinant 150 kV cm^{-1} , la masse effective moyenne augmente rapidement, causant une brusque diminution de la mobilité.

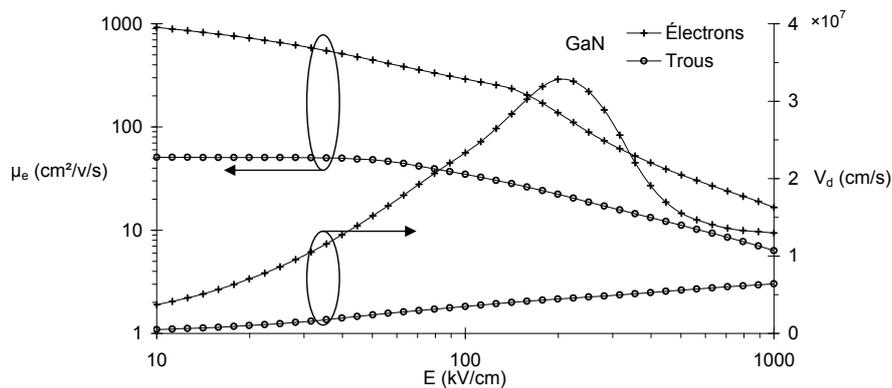


FIGURE I.16: Vitesse de dérive en régime de transport stationnaire et mobilité des porteurs en fonction du champ électrique à travers le GaN massif obtenue par simulation Monte-Carlo [43].

3.3 Effets de polarisation

3.3.1 Polarisation électrique

3.3.1.1 Les classes cristallines

Il existe 32 classes cristallines géométriques dans l'espace tridimensionnel. Les trois composés binaires GaN, AlN et InN de type Wurtzite ont un réseau cristallin appartenant au groupe $6mm$ selon la notation d'Hermann-Mauguin. Ce groupe possède la particularité de permettre une polarisation piézoélectrique et pyroélectrique (figure I.17) lorsque des moments dipolaires sont présents dans le réseau, ce qui est le cas des composés III-N.

La piézoélectricité est la faculté d'un matériau à générer une polarisation électrique sous l'influence d'une contrainte mécanique externe (effet direct), et vice-versa (effet inverse), les deux effets étant indissociables. Lorsque le matériau est polarisé sans contrainte, il est de type pyroélectrique, et la polarisation résiduelle est appelée polarisation spontanée.

Certains matériaux pyroélectriques peuvent également changer de polarisation sous l'effet d'un champ électrique externe, ce qui les classe dans la catégorie des matériaux ferroélectriques. La polarisation en fonction du champ électrique appliqué au matériau est caractérisé par l'apparition d'un cycle d'hystérésis. Les matériaux III-N n'ont pas cette propriété.

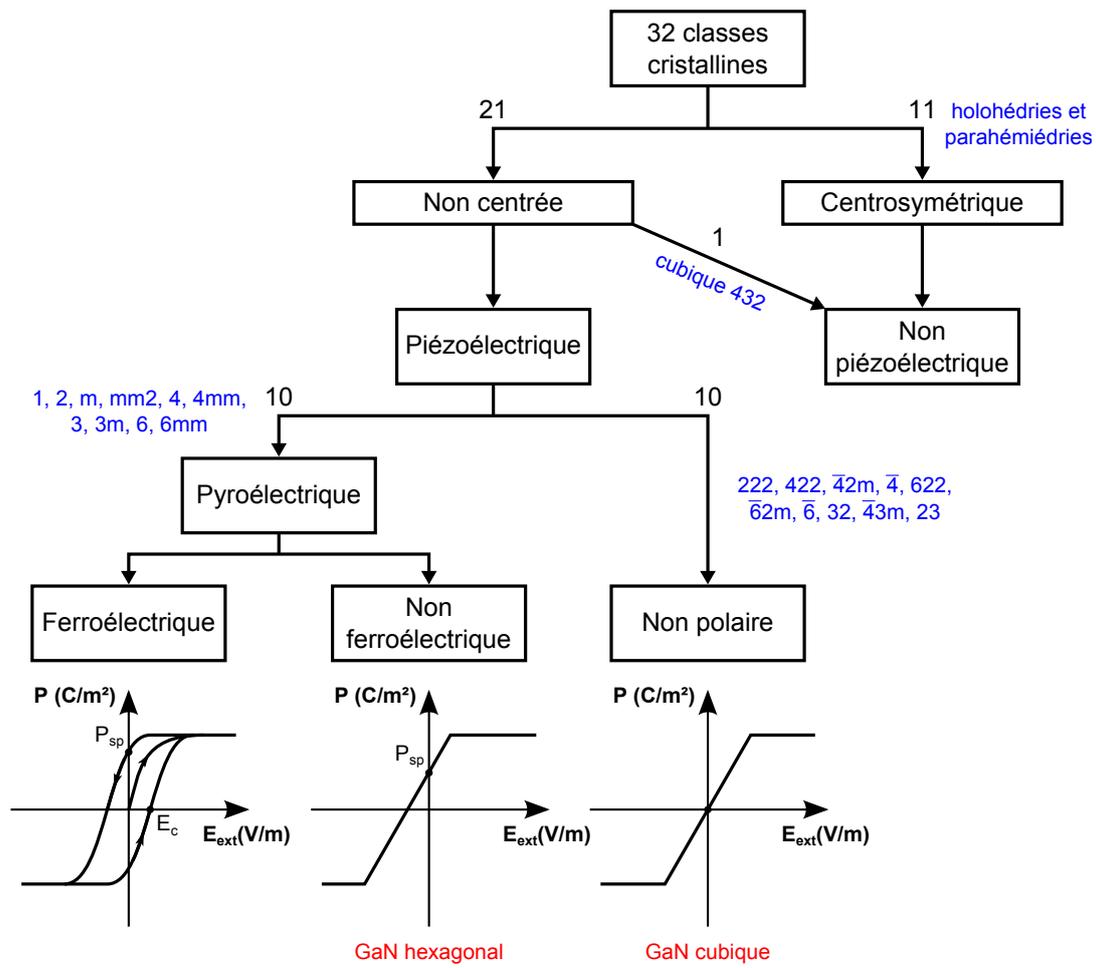


FIGURE I.17: Répartition des classes cristallines selon leurs potentielles propriétés de polarisation.

3.3.1.2 Moments dipolaires des paires III-N

Les phénomènes de polarisation ne sont possibles que lorsque la maille élémentaire du réseau de Bravais est polarisée. Dans les matériaux III-N, c'est la forte électronégativité de l'azote qui est responsable de ce phénomène. Les électrons se concentreront principalement autour des atomes d'azote, provoquant un déséquilibre entre le centre des charges positives et négatives. Ce déséquilibre va ainsi induire un moment dipolaire non nul (figure I.18).

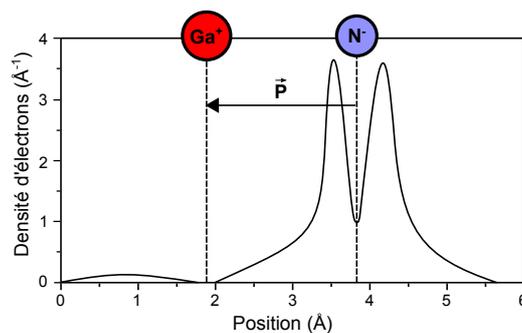


FIGURE I.18: Répartition de la densité d'électrons de valence dans un dipôle Ga-N.

3.3.2 Polarisation spontanée dans les SC III-N

3.3.2.1 Généralités

En considérant une demi-maille du réseau cristallin d'un SC III-N hexagonal, constitué d'un atome de gallium et de quatre atomes d'azote, il est possible de déterminer la polarisation résiduelle. Sans contrainte, les quatre atomes d'azote sont répartis sur une pyramide régulière, de base triangulaire équilatérale de côté a_0 et de hauteur $c_0/2$. L'atome de gallium a une hauteur $c_0/2 - d_1$ avec $d_1 = u_0 c_0$.

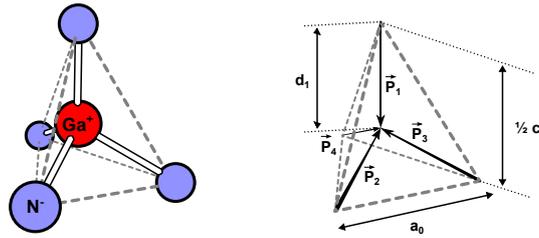


FIGURE I.19: Représentation d'une demi-maille du GaN hexagonal, et répartition des moments dipolaires.

En posant Q la charge électrique équivalente autour d'un atome d'azote, la polarisation totale de la demi-maille cristalline peut être déterminée selon l'équation I.6 ci-dessous. Cette polarisation est non-nulle lorsque $d_1 \neq 3c_0/8$, ce qui est le cas du GaN hexagonal non contraint, mais aussi de l'AlN et de l'InN (tableau I.2, page 13).

$$\vec{P}_{\text{maille}}^{\text{SP}} = \sum_{k=1}^4 \vec{P}_k = -Q \left(4u_0 - \frac{3}{2} \right) c_0 \vec{e}_z \quad (\text{I.6})$$

En sommant l'ensemble des polarisations de chaque demi-maille, on obtient la polarisation totale du cristal, exprimée en C m^{-2} . Le paragraphe suivant montrera que cette polarisation engendre un champ électrique à travers la couche et une concentration de charges aux interfaces. Ainsi, le sens de la polarisation a une grande importance dans l'élaboration d'hétérostructures optimisées pour les applications de puissance hyperfréquence. Cela permet également d'appuyer le fait que l'épitaxie doit être suffisamment bien maîtrisée pour empêcher les défauts de plan d'inversion de se produire.

3.3.2.2 Polarisation spontanée à travers une couche fine

Le champ électrique généré par la polarisation au sein du cristal est calculé à partir du potentiel induit, en sommant la contribution de chaque élément du réseau. À partir de la loi de Coulomb, on peut écrire au premier ordre l'expression du potentiel électrostatique en un point M suffisamment éloigné $V_{\text{maille}(P)}(M)$ créé par le dipôle $\vec{P}_{\text{maille}(P)}^{\text{SP}}$ et situé au point P .

L'équation I.7 ci-dessous est donnée pour un milieu homogène quelconque.

$$V_{\text{maille(P)}}(\mathbf{M}) = \frac{\vec{P}_{\text{maille(P)}}^{\text{SP}} \cdot \vec{\text{PM}}}{4\pi\epsilon \|\vec{\text{PM}}\|^3} \quad (\text{I.7})$$

Le potentiel total $V(\mathbf{M})$ créé par l'ensemble des dipôles est obtenu en intégrant l'équation I.7 sur le volume \mathcal{V} de la couche cristalline. Une réécriture du terme sous l'intégrale faisant apparaître l'opérateur $\vec{\nabla}$ et l'application du théorème de flux-divergence de Green-Ostrogradski aboutit à la mise en valeur de deux termes (équation I.8).

$$\begin{aligned} V(\mathbf{M}) &= \iiint_{\mathcal{V}} V_{\text{maille(P)}}(\mathbf{M}) d\tau_{(\text{P})} \\ &= \iiint_{\mathcal{V}} \frac{\vec{P}_{\text{maille(P)}}^{\text{SP}} \cdot \vec{\text{PM}}}{4\pi\epsilon \|\vec{\text{PM}}\|^3} d\tau_{(\text{P})} \\ &= \frac{1}{4\pi\epsilon} \iiint_{\mathcal{V}} \vec{\nabla}(-1/\|\vec{\text{PM}}\|) \cdot \vec{P}_{\text{maille(P)}}^{\text{SP}} d\tau_{(\text{P})} \\ &= \frac{1}{4\pi\epsilon} \iiint_{\mathcal{V}} \left[\frac{\vec{\nabla} \cdot \vec{P}_{\text{maille(P)}}^{\text{SP}}}{\|\vec{\text{PM}}\|} - \vec{\nabla}(\vec{P}_{\text{maille(P)}}^{\text{SP}} / \|\vec{\text{PM}}\|) \right] d\tau_{(\text{P})} \\ &= \frac{1}{4\pi\epsilon} \iiint_{\mathcal{V}} \frac{\vec{\nabla} \cdot \vec{P}_{\text{maille(P)}}^{\text{SP}}}{\|\vec{\text{PM}}\|} d\tau_{(\text{P})} - \frac{1}{4\pi\epsilon} \iint_{\partial\mathcal{V}} \frac{\vec{P}_{\text{surface(P)}}^{\text{SP}} \cdot d\vec{\mathfrak{s}}_{(\text{P})}}{\|\vec{\text{PM}}\|} \end{aligned} \quad (\text{I.8})$$

Les deux termes $\vec{\nabla} \cdot \vec{P}_{\text{maille}}^{\text{SP}}$ et $\vec{n} \cdot \vec{P}_{\text{surface}}^{\text{SP}}$ correspondent respectivement à la densité de charges volumiques liées au matériau et à la densité de charges surfaciques ($\vec{n} ds = d\vec{\mathfrak{s}}$).

En effet, à partir de la relation entre la polarisation induite par un faible champ électrique externe et les équations locales de Maxwell, il est possible de déterminer $\vec{\nabla} \cdot \vec{P}_{\text{maille}}^{\text{SP}}$. Dans l'équation I.9, χ représente la susceptibilité électrique du matériau supposée homogène et isotrope pour simplifier les calculs, et ϵ_r la permittivité relative.

$$\left. \begin{aligned} \rho &= \rho_{\text{libres}} + \rho_{\text{liées}} \\ \epsilon_r &= 1 + \chi \\ \vec{P}_{\text{maille}}^{\text{SP}} &= \epsilon_0 \chi \vec{E}_{\text{ext}} \\ \vec{\nabla} \cdot \vec{E}_{\text{ext}} &= \frac{\rho}{\epsilon_0} = \frac{\rho_{\text{libres}}}{\epsilon_0 \epsilon_r} \end{aligned} \right\} \Rightarrow \vec{\nabla} \cdot \vec{P}_{\text{maille}}^{\text{SP}} = -\rho_{\text{liées}} \quad (\text{I.9})$$

D'autre part, en considérant que la forme géométrique du matériau est une région de l'espace délimitée par deux plans normaux à l'axe z (notés Σ_1 et Σ_2), et en rappelant que $\vec{P}^{\text{SP}} \propto \vec{e}_z$, on peut écrire $|\vec{n}_i \cdot \vec{P}_{\text{surface}}^{\text{SP}}| = |\sigma_i|$, avec σ_i la densité de charge surfacique au plan

Σ_i . On notera $\Sigma = \partial\mathcal{V} = \Sigma_1 \cup \Sigma_2$, et on aboutit à l'équation I.10.

$$V(M) = \frac{-1}{4\pi\epsilon} \iiint_{\mathcal{V}} \rho_{\text{liées}(P)} d\tau_{(P)} / \|\overrightarrow{PM}\| - \frac{1}{4\pi\epsilon} \iint_{\Sigma} \pm \sigma_{(P)} ds_{(P)} / \|\overrightarrow{PM}\| \quad (\text{I.10})$$

Le champ électrique en régime statique est facilement déterminé à partir de l'équation $\vec{E} = -\vec{\nabla}V$. En considérant la répartition de charges liées homogène, on montre que le premier terme de l'équation I.10 est nul, ce qui permet de donner une expression simple du champ électrique induit \vec{E}_{ind} .

$$\begin{aligned} \vec{E}_{\text{ind}}(M) &= -\vec{\nabla}V(M) \\ &= \frac{1}{4\pi\epsilon} \vec{\nabla} \iint_{\Sigma} \pm \sigma_{(P)} ds_{(P)} / \|\overrightarrow{PM}\| \\ &= \frac{1}{2\epsilon} (\pm\sigma_1 \pm \sigma_2) \vec{e}_z \end{aligned} \quad (\text{I.11})$$

Les signes devant les termes σ_1 et σ_2 de l'équation I.11 dépendent de la position du point M respectivement par rapport aux plans Σ_1 et Σ_2 . Ainsi, en notant que le matériau est électriquement neutre ($\sigma_1 = -\sigma_2$), on démontre que le champ électrique induit s'exprime encore plus simplement (équation I.12).

$$\|\vec{E}_{\text{ind}}(M)\| = \begin{cases} \frac{|\sigma|}{\epsilon_0\epsilon_r} & M \in V \\ 0 & M \notin V \end{cases} \quad (\text{I.12})$$

En conclusion, la polarisation des semiconducteurs III-N hexagonaux induit un champ

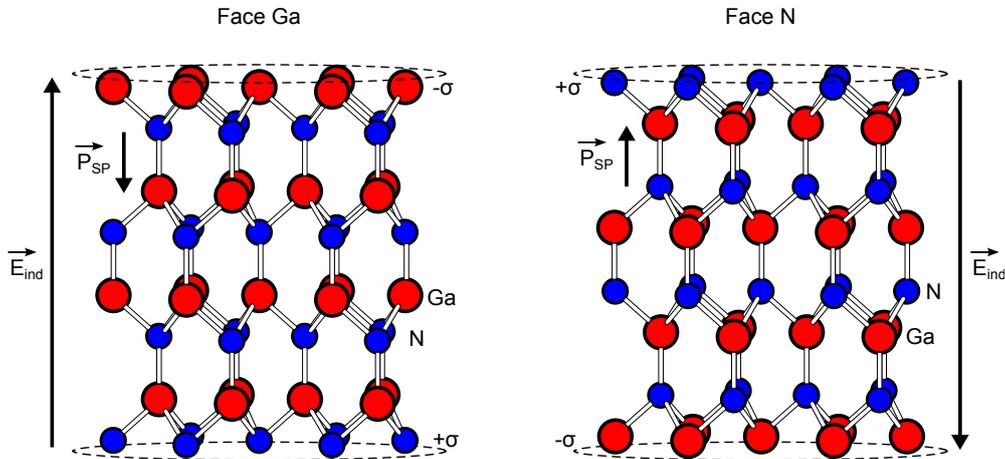


FIGURE I.20: Génération d'un champ électrique à travers deux couches fines de GaN Wurtzite de polarité différentes.

électrique interne constant dans le matériau, opposé au vecteur polarisation, et dont la valeur ne dépend que de la distribution de charges fixes aux interfaces.

La polarité dépend du positionnement des paires Ga-N orientées selon l'axe c , et peut être déterminée par la dernière couche d'atomes en surface. Ainsi, pour se référer au sens de la polarisation, on parle d'épitaxies orientées face Ga ou N. La figure I.20 permet de dresser le bilan des phénomènes occasionnés par la polarisation de deux couches fines de GaN hexagonal relaxées d'orientation différente.

3.3.3 Polarisation piézoélectrique des SC III-N

3.3.3.1 Généralités

La polarisation piézoélectrique est une polarisation supplémentaire apparaissant lorsque le matériau subit des déformations liée à des contraintes mécaniques. Celle-ci induit également une concentration de charges fixes aux interfaces et un champ électrique résultant, de la même manière que la polarisation spontanée.

L'ensemble des contraintes est généralement provoqué par un désaccord de mailles dans l'hétérostructure. Lorsque la couche contrainte est suffisamment fine, il est possible de déterminer les composantes de la polarisation piézoélectrique, en omettant tout phénomène de relaxation inélastique ou non réversible des contraintes (génération de dislocation etc...).

En mécanique des milieux continus, on définit l'ensemble des contraintes et des déformations à l'aide de deux tenseurs d'ordre 2 respectivement notés $[\sigma]$ et $[\epsilon]$. Lorsque les déformations sont faibles, en deçà de la limite élastique, la loi de Hooke peut être appliquée et ces deux tenseurs sont liés linéairement comme le montre l'équation I.13, écrite selon la convention de sommation d'Einstein.

$$\sigma_i^j = C_{il}^{jk} \epsilon_k^l \quad (\text{I.13})$$

Cette loi fait intervenir le tenseur $[C]$ d'ordre 4, contenant les 81 coefficients élastiques. En émettant l'hypothèse d'un milieu statique, les tenseurs $[\sigma]$ et $[\epsilon]$ sont symétriques, et peuvent alors être représentés selon la notation de Voigt par des vecteurs dans un espace à 6 dimensions, respectivement $\check{\sigma}$ et $\check{\epsilon}$. Ainsi, l'équation I.13 écrite dans la notation de Voigt laisse apparaître un tenseur symétrique d'ordre 2, notée $[\check{C}]$ (équation I.14).

$$[\sigma] = \begin{bmatrix} \sigma_{xx} & \sigma_{xy} & \sigma_{xz} \\ \sigma_{xy} & \sigma_{yy} & \sigma_{yz} \\ \sigma_{xz} & \sigma_{yz} & \sigma_{zz} \end{bmatrix} \Rightarrow \check{\sigma} = \begin{bmatrix} \sigma_{xx} \\ \sigma_{yy} \\ \sigma_{zz} \\ \sigma_{yz} \\ \sigma_{xz} \\ \sigma_{xy} \end{bmatrix} \quad \text{et} \quad [\epsilon] = \begin{bmatrix} \epsilon_{xx} & \epsilon_{xy} & \epsilon_{xz} \\ \epsilon_{xy} & \epsilon_{yy} & \epsilon_{yz} \\ \epsilon_{xz} & \epsilon_{yz} & \epsilon_{zz} \end{bmatrix} \Rightarrow \check{\epsilon} = \begin{bmatrix} \epsilon_{xx} \\ \epsilon_{yy} \\ \epsilon_{zz} \\ \epsilon_{yz} \\ \epsilon_{xz} \\ \epsilon_{xy} \end{bmatrix}$$

$$\sigma_i^j = C_{il}^{jk} \epsilon_k^l \Rightarrow \check{\sigma}_\alpha = \check{C}_\alpha^\beta \check{\epsilon}_\beta \quad (\text{I.14})$$

Dans le cas d'une structure cristalline du groupe $6mm$, les nombreuses symétries permettent de simplifier $[\check{C}]$, laissant apparaître une matrice symétrique creuse 6×6 indiquée équation I.15.

$$[\check{C}] = \begin{bmatrix} C_{11} & C_{12} & C_{13} & & & \\ C_{12} & C_{11} & C_{13} & & & \\ C_{13} & C_{13} & C_{33} & & & \\ & & & C_{44} & & \\ & & & & C_{44} & \\ & & & & & \frac{1}{2}(C_{11} - C_{12}) \end{bmatrix} \quad (\text{I.15})$$

Lorsque les déformations sont uniquement provoquées par un désaccord cristallin, le réseau de Bravais reste hexagonal. Ainsi, les dilatations selon les axes \vec{e}_x et \vec{e}_y restent identiques ($\epsilon_{xx} = \epsilon_{yy}$). Enfin, le cristal peut se relaxer librement dans la direction suivant l'axe c , et on suppose qu'aucune contrainte supplémentaire n'y est appliquée ($\sigma_{zz} = 0$). Cela aboutit au système formulé par l'équation I.16 montrant ainsi une relation entre ϵ_{xx} et ϵ_{zz} .

$$\left. \begin{array}{l} \epsilon_{xx} = \epsilon_{yy} \Leftrightarrow \sigma_{xx} = \sigma_{yy} \\ \sigma_{zz} = 0 \end{array} \right\} \Rightarrow 2\epsilon_{xx}C_{13} + \epsilon_{zz}C_{33} = 0 \Rightarrow \epsilon_{zz} = -2\frac{C_{13}}{C_{33}}\epsilon_{xx} \quad (\text{I.16})$$

En rappelant que $\epsilon_{xx} = \frac{a' - a_0}{a_0}$ et $\epsilon_{zz} = \frac{c' - c_0}{c_0}$, avec a' , c' , a_0 et c_0 les paramètres respectifs du réseau avec et sans contraintes. Le terme $\nu_c = 2\frac{C_{13}}{C_{33}}$ correspond au coefficient de Poisson.

En résumé, la tension ou la compression d'un matériau III-N entraîne une déformation du réseau cristallin. Dans la limite élastique, l'étirement par rapport à l'axe a engendre une contraction par rapport à l'axe c , et vice-versa.

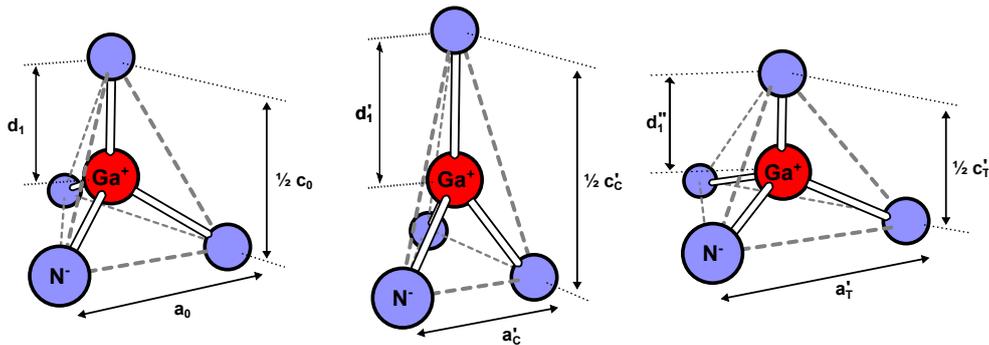


FIGURE I.21: Représentation d'une demi-maille de GaN pour une hétérostructure accordée en maille, en compression, et en tension (respectivement de gauche à droite).

La polarisation piézoélectrique de chaque maille élémentaire va alors varier et restera toujours parallèle à l'axe c (figure I.21). Elle est nulle pour un matériau non contraint, et la section suivante montrera qu'elle varie linéairement en fonction des déformations.

3.3.3.2 Relation contrainte/polarisation piézoélectrique

La polarisation piézoélectrique \vec{P}^{PZ} est calculée en fonction des constantes piézoélectriques du matériau considéré incluses dans le tenseur $[e]$ d'ordre 2, représenté par une matrice de dimension 3×6 . Les nombreuses symétries caractérisant le réseau cristallin hexagonal simplifient la forme de cette matrice (équation I.17).

$$P_i^{PZ} = e_i^\alpha \check{\epsilon}_\alpha \quad \text{avec} \quad [e] = \begin{bmatrix} 0 & 0 & 0 & 0 & e_{15} & 0 \\ 0 & 0 & 0 & e_{15} & 0 & 0 \\ e_{31} & e_{31} & e_{33} & 0 & 0 & 0 \end{bmatrix} \quad (\text{I.17})$$

En supposant les coefficients de cisaillement négligeables ($\epsilon_{xz} = \epsilon_{yz} = 0$), et en utilisant l'équation I.16, on aboutit au résultat final selon l'équation I.18.

$$\vec{P}^{PZ} = P_z^{PZ} \vec{e}_z = 2\epsilon_{xx} \left(e_{31} - e_{33} \frac{C_{13}}{C_{33}} \right) \vec{e}_z \quad (\text{I.18})$$

3.3.3.3 Valeurs numériques des matériaux III-N hexagonaux

En guise de résumé, la polarisation dipolaire est propre aux SC III-V nitrurés hexagonaux. Elle est constituée de deux composantes : spontanée et piézoélectrique, toutes deux alignées parallèlement à l'axe c , et dont le sens dépend de l'orientation cristalline.

La polarisation totale s'écrit $\vec{P} = \vec{P}^{SP} + \vec{P}^{PZ}$ avec \vec{P}^{SP} constante et différente pour chaque matériau, et \vec{P}^{PZ} fonction de a' . Cette polarisation fait apparaître des densités de charge surfacique $\pm\sigma$ aux interfaces, engendrant un champ électrique induit à travers le matériau. Ce champ électrique a une grande influence sur le diagramme de bandes des hétérostructures.

Les valeurs correspondant aux matériaux III-N orientés élément III sont répertoriés dans le tableau I.7. L'équation I.19 donne l'expression des densités surfaciques de charge aux interfaces supérieure et inférieure (par rapport au sens de la croissance cristalline), respectivement σ_{sup} et σ_{inf} . Pour le calcul en polarité inverse, il faut prendre l'opposé de P_z^{SP} et P_z^{PZ} .

Enfin, en ce qui concerne les composés ternaires, une interpolation linéaire de chaque constante en fonction de la fraction molaire des éléments donne une bonne approximation des valeurs réelles. En effet, la non linéarité du paramètre de maille u induit une polarisation ne représentant que 2% de la polarisation totale [50].

La polarisation dans les SC III-N est bien supérieure à celle des filières GaAs et InP, et son influence est non négligeable et joue un rôle primordial dans le confinement électronique au sein des hétérostructures, si bien que le dopage de la barrière n'est pas nécessaire pour

obtenir des concentrations de porteur élevées pour les applications de puissance hyperfréquence.

| | GaN | AlN | InN |
|---|--------|--------|--------|
| P_z^{SP} (Cm ⁻²) | -0,029 | -0,081 | -0,032 |
| e_{31} (Cm ⁻²) | -0,49 | -0,58 | -0,57 |
| e_{33} (Cm ⁻²) | 0,73 | 1,55 | 0,97 |
| C_{11} (GPa) | 367 | 396 | 223 |
| C_{12} (GPa) | 135 | 137 | 115 |
| C_{13} (GPa) | 103 | 108 | 92 |
| C_{33} (GPa) | 405 | 373 | 224 |
| $P_z^{\text{PZ}}/\epsilon_{xx}$ (Cm ⁻²) | -1,35 | -2,06 | -1,94 |

TABLEAU I.7: Paramètres de polarisations spontanée et piézoélectrique pour le GaN, l'AlN et l'InN orientés élément III [5, 51, 52].

$$\begin{aligned} \sigma_{\text{sup}} = -\sigma_{\text{inf}} &= P_z^{\text{SP}} + P_z^{\text{PZ}} \\ P_z^{\text{PZ}} &= 2 \frac{a' - a_0}{a_0} (e_{31} - e_{33} \frac{C_{13}}{C_{33}}) \end{aligned} \quad (\text{I.19})$$

3.4 Propriétés thermiques

3.4.1 Influence de la température sur le gap d'énergie

L'augmentation de la température se traduit théoriquement par une augmentation de la vibration du réseau cristallin, ou du spectre de phonons $\epsilon(\omega)$. Ceci va directement impacter les propriétés électroniques des semiconducteurs par interaction électron-phonon [53]. Le comportement de $E_G(T)$ est asymptotique à très faible température (pente nulle), et à température élevée, on observe une décroissance constante. Dans une gamme de températures intermédiaires, la caractéristique gap-température présente une simple courbure.

Plusieurs modèles pseudo-empiriques permettent de formaliser un tel comportement. Depuis deux décennies, le modèle de Varshni (équation I.20) est le plus employé pour exprimer E_G dans la gamme des températures usuelles pour des applications en électronique [54, 55].

$$E_G(T) = E_G(0) - \frac{\alpha T^2}{T + \beta} \quad (\text{I.20})$$

Le modèle suppose une courbure quadratique, où les paramètres $E_G(0)$, α et β sont déterminés par la méthode des moindres carrés sur des données expérimentales. $E_G(0)$ représente la valeur du gap dans le cas idéal où $T = 0$ K, et α est le coefficient de décroissance linéaire du

gap à haute température. Cependant, le paramètre β n'a pas de réelle signification physique, hormis le fait qu'il indique l'emplacement du "coude".

Pour s'affranchir de ce défaut de sens physique, Viña et al. [56] ont proposé un modèle utilisant la température effective des phonons Θ en associant la statistique de Bose-Einstein (équation I.21). L'énergie $k_B\Theta = \hbar\omega_{\text{eff}}$ correspond à l'énergie effective des phonons présents dans le matériau. Le paramètre α a la même signification que dans le modèle de Varshni.

$$E_G(T) = E_G(0) - \frac{\alpha\Theta}{e^{\Theta/T} - 1} \quad (\text{I.21})$$

Ces deux modèles sont suffisamment précis pour permettre de représenter correctement le comportement de $E_G(T)$ pour les températures de fonctionnement usuelles. Cependant, ils sont légèrement biaisés à basse et à forte températures. Pässler [57] propose un modèle physique, plus fidèle, qui après transformation et approximation aboutit à l'équation I.22, faisant intervenir une température moyenne de phonon $\Theta_p = \bar{\epsilon}/k_B$. L'indice fractionnaire p est relié à la dispersion relative du spectre de phonon tel que $\Delta\epsilon/\bar{\epsilon} \approx (p^2 - 1)^{-1/2}$.

$$E_G(T) = E_G(0) - \frac{\alpha\Theta_p}{2} \left(\sqrt[p]{1 + \left(\frac{2T}{\Theta_p}\right)^p} - 1 \right) \quad (\text{I.22})$$

Après analyse, p n'intervient qu'au niveau du rayon de courbure de la caractéristique $E_G(T)$, et le paramètre Θ_p est équivalent au Θ du modèle de Viña lorsque $p \approx 2$. En outre, dans ce cas particulier, la courbure est quadratique, et le modèle se rapproche de celui de Varshni. Cet exemple est parfaitement illustré dans le cas de l'InN où $p = 1,97$, et les paramètres β , Θ et Θ_p sont sensiblement les mêmes (tableau I.8). Cependant, lorsque $p \neq 2$, la dispersion des phonons est non idéale. Pässler [59] montre qu'il existe une relation empirique entre Θ_p et Θ telle que $\Theta \approx \Theta_p(1.152 + 0.145 \ln(p - 1.7))$.

| | | GaN | AlN | InN | |
|---------------|------------|------|------|--------|-----------------------|
| Varshni | $E_G(0)$ | 3,47 | 6,38 | 0,69 | (eV) |
| | α | 0,94 | 2,63 | 0,41 | (meVK ⁻¹) |
| | β | 791 | 2082 | 454 | (K) |
| Bose-Einstein | $E_G(0)$ | 3,47 | 6,28 | (1,99) | (eV) |
| | α | 0,42 | 1,34 | 0,19 | (meVK ⁻¹) |
| | Θ | 425 | 1000 | 466 | (K) |
| Pässler | $E_G(0)$ | 3,47 | 6,20 | (1,99) | (eV) |
| | α | 0,52 | 0,83 | 0,21 | (meVK ⁻¹) |
| | Θ_p | 505 | 750 | 468 | (K) |
| | p | 2,57 | 2,95 | 1,97 | (-) |

TABLEAU I.8: Paramètres des trois modèles de E_G en température pour le GaN, l'AlN et l'InN [54, 55, 58–62].

Le tableau I.8 reporte les paramètres recensés dans la littérature scientifique. Il est nécessaire de souligner le fait que pour les modèles de Pässler et de Bose-Einstein, les paramètres n'ont pas été identifiés sur des matériaux ternaires, et l'étude sur l'InN a été faite sans considérer la nouvelle valeur communément admise du gap $E_G^{\text{InN}}(300\text{K}) \sim 0,7\text{ eV}$.

En ce qui concerne les composés III-N ternaires, Nepal et al. [62] ont déterminé le gap $E_G^{\text{Al}_x\text{Ga}_{1-x}\text{N}}(T)$ en fonction de la fraction molaire d'aluminium dans une gamme de températures comprises entre 10 et 800K en utilisant le modèle de Varshni. Ils ont montré une dépendance quadratique entre α , β et x , selon les équations I.23.

$$\begin{aligned}\alpha^{\text{Al}_x\text{Ga}_{1-x}\text{N}} &= x \alpha^{\text{AlN}} + (1-x) \alpha^{\text{GaN}} + b_\alpha x(1-x) \quad , \text{ avec } b_\alpha = 2,15 \text{ meVK}^{-1} \\ \beta^{\text{Al}_x\text{Ga}_{1-x}\text{N}} &= x \beta^{\text{AlN}} + (1-x) \beta^{\text{GaN}} + b_\beta x(1-x) \quad , \text{ avec } b_\beta = 1561 \text{ K}\end{aligned}\tag{I.23}$$

Le paramètre $E_G^{\text{Al}_x\text{Ga}_{1-x}\text{N}}(0)$ est déterminé en utilisant la loi de Vegard (équation I.3). En guise d'illustration, la figure I.22 représente le gap de l' $\text{Al}_x\text{Ga}_{1-x}\text{N}$ en fonction de T pour différentes valeurs de x selon le modèle de Varshni en utilisant le jeu de paramètres vu précédemment.

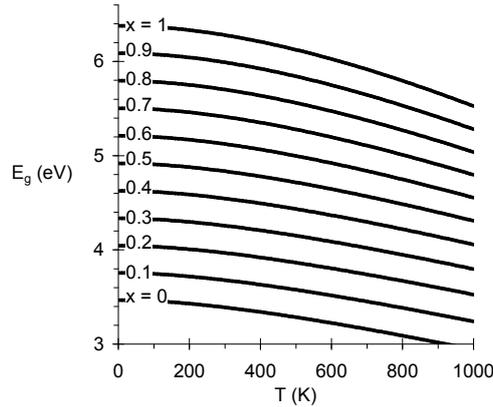


FIGURE I.22: Énergie du gap de l' $\text{Al}_x\text{Ga}_{1-x}\text{N}$ en fonction de la température et de x .

3.4.2 Polarisation pyroélectrique

La polarisation des semiconducteurs III-N varie en fonction de la température. Cette variation est prise en compte en ajoutant une nouvelle polarisation pyroélectrique $\vec{P}^{\text{PR}}(T)$. Elle est dite primaire (\vec{P}_p) lorsqu'elle correspond à une variation de la polarisation spontanée, et secondaire (\vec{P}_s) lorsqu'elle est la résultante de l'effet piézoélectrique induit par la dilatation thermique du réseau.

Le calcul de \vec{P}_s se fait de la même manière que \vec{P}^{PZ} en utilisant le tenseur $[e]$ des constantes piézoélectriques (cf. équation I.17), avec cette fois ci $\epsilon_{xx} = \epsilon_{yy} = \Delta a(T)/a_0 = \alpha_a T$ et $\epsilon_{zz} = \Delta c(T)/c_0 = \alpha_c T$. Les paramètres α_a et α_c sont les coefficients linéaires de dilatation thermique du matériau considéré, respectivement par rapport à l'axe a et à l'axe c .

Il existe des modèles plus précis sur le comportement du réseau cristallin pour des larges gammes de température, et on notera que dans notre cas, les écarts de température doivent rester petits.

Le tableau I.9 donne les coefficients de dilatation thermique pour des températures autour de 300 K, ainsi que les coefficients pyroélectriques primaire et secondaire pour chaque matériau orienté élément III. La polarisation pyroélectrique, intervenant dans l'équation I.24, reste parallèle à l'axe c. Les effets thermiques deviennent non négligeables à partir d'un décalage de 200 K ($P_z^{\text{PR}}/P_z^{\text{SP}} \approx 7,3\%$ dans le cas du GaN par exemple).

| | GaN | AlN | InN | |
|------------------------|--------|--------|-------|---|
| α_a | 5,59 | 4,15 | 3,8 | (10^{-6} K^{-1}) |
| α_c | 3,17 | 5,27 | 2,9 | (10^{-6} K^{-1}) |
| P_{v_z} | -0,97 | -0,92 | - | ($10^{-6} \text{ C m}^{-2} \text{ K}^{-1}$) |
| P_{s_z} | -9,71 | -15,92 | -7,15 | ($10^{-6} \text{ C m}^{-2} \text{ K}^{-1}$) |
| $P_z^{\text{PR}}(T)/T$ | -10,68 | -16,84 | - | ($10^{-6} \text{ C m}^{-2} \text{ K}^{-1}$) |

TABLEAU I.9: Coefficients de dilatation thermique et pyroélectriques primaires, orientation face III [63, 64].

$$\begin{aligned}
 P_z^{\text{SP}}(T) &= P_z^{\text{SP}}(300 \text{ K}) + (T - 300 \text{ K}) P_{v_z} \\
 P_z^{\text{PZ}}(T) &= P_z^{\text{PZ}}(300 \text{ K}) + (T - 300 \text{ K}) P_{s_z} \\
 &= P_z^{\text{PZ}}(300 \text{ K}) + (T - 300 \text{ K}) (2\alpha_a e_{31} - \alpha_c e_{33})
 \end{aligned}
 \tag{I.24}$$

3.4.3 Influence de la température sur les propriétés de transport électroniques

L'augmentation des vibrations dans le cristal va perturber le transport électronique en voyant accroître la fréquence de collision des électrons avec le réseau. Cela va réduire le temps de libre parcours moyen τ_m ainsi que la mobilité μ_e des électrons (cf. équation I.5 page 29).

La figure I.23 représente la mobilité en régime stationnaire du GaN massif en fonction du champ électrique externe et de la température. On remarque une différence d'un ordre de grandeur à faible champ entre 100 et 700 K. La différence est moins marquée à partir de 200 kV cm^{-1} .

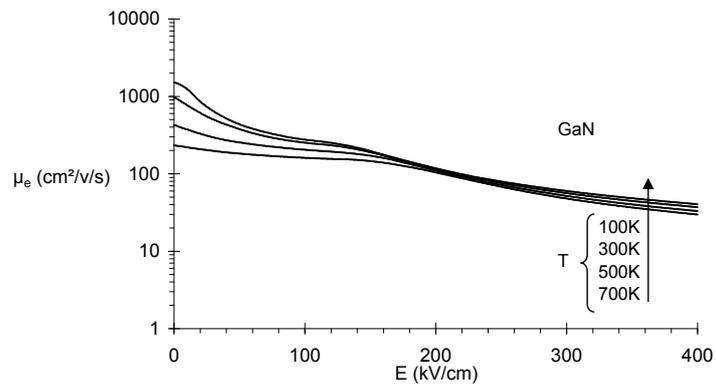


FIGURE I.23: Mobilité électronique en fonction du champ électrique et de la température dans le cas du GaN massif [65].

4 Les transistors à effet de champ AlGaN/GaN

4.1 Propriétés physiques de l'hétérojonction AlGaN/GaN

Dans la région active d'un transistor à effet de champ, le déplacement des charges est parallèle à la surface, par opposition au transport vertical que l'on retrouve dans la technologie bipolaire. Compte tenu des dimensions, le principe de fonctionnement du HEMT repose essentiellement sur une répartition quasi-bidimensionnelle des charges, obtenue grâce au confinement des électrons dans un puits de potentiel.

Ainsi, les transistors à effet de champ vont être fabriqués sur des hétérostructures qui, par l'intermédiaire de l'ingénierie des structures de bande, offriront une grande diversité de possibilités pour parvenir à un tel confinement.

Le confinement des électrons dans un espace d'une épaisseur de 1 à 3 nm favorisera un bon contrôle de l'ouverture du canal dans le transistor. La mobilité μ_e jouera un rôle crucial pour les applications hyperfréquences, tandis qu'une haute densité surfacique d'électrons n_s permettra l'obtention de fortes densités de puissance.

4.1.1 Hétérostructures typiques

Les hétérostructures destinées à des applications d'amplification de puissance hyperfréquence dans la filière GaN sont développées sur une couche tampon en GaN dont les techniques de fabrication sont explicitées dans la section 2.2 de ce chapitre.

Les contraintes définies par ce sujet de thèse étant essentiellement portées sur une optimisation du coût de fabrication, le choix du substrat silicium se révèle manifeste pour des raisons de qualité cristalline. Les hétérostructures seront toutes orientées face Ga, orientation obtenue naturellement selon les conditions de croissance usuelle.

Les compositions des hétérostructures étudiées dans le cadre de ce travail seront donc typiquement organisées comme le montre le schéma de la figure I.24. La structure de couches est répartie comme suit :

- Le substrat silicium orienté (111), servant de base pour l'initiation de la croissance cristalline, de support pendant la fabrication des composants, et de dissipateur thermique lors du fonctionnement des transistors.
- Une couche mince en AlN, étant moins désaccordée en maille que le GaN, et initiant la reprise de croissance.
- Un super-réseau de nucléation, destiné à limiter la majorité des défauts cristallins provoqués par le désaccord de mailles. Ceci permet de faire une transition douce du paramètre de maille entre le silicium et le GaN, et de réduire les contraintes et le taux de dislocations dans la couche tampon.
- Une couche tampon d'environ $1,73\mu\text{m}$, dont l'épaisseur a été optimisée afin de limiter la densité de dislocations à la surface et le couplage capacitif.

- Un espaceur en AlN de quelques monocouches (MC), dont l'utilité est de séparer plus efficacement les charges mobiles dans le puits des donneurs ionisés et d'optimiser le confinement des électrons. En raison du grand désaccord de maille entre GaN et AlN, la couche espaceur doit rester ultramince pour rester en-deçà de l'épaisseur critique de 12MC et ainsi éviter la relaxation [66].
- La barrière d'AlGa_{0.28}N, de quelques nanomètres, servant au confinement des électrons.
- Un *cap* de GaN de quelques monocouches à quelques nanomètres, servant à la fois à protéger l'aluminium de l'oxydation, à rehausser la hauteur effective de barrière de potentiel, et enfin à éloigner les ions de surface des charges confinées dans le canal.

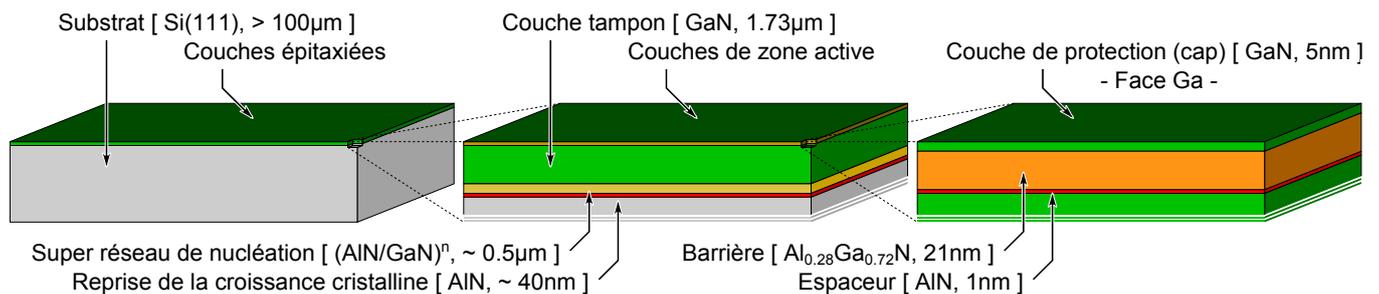


FIGURE I.24: Hétérostructures typiques utilisées dans le cadre de cette thèse.

Les principaux objectifs consistent à obtenir un gaz bidimensionnel d'électrons (Two-Dimensional Electron Gas, *2DEG* en anglais) le plus dense possible, avec une grande mobilité, dans une épitaxie ayant le moins de défauts possibles. Cette pseudo-surface électronique est appelée canal.

4.1.2 Étude de la zone active

4.1.2.1 Généralités

La zone active est l'ensemble comprenant les couches ayant servi au confinement du canal (*cap*, barrière, espaceur), ainsi que la portion de la couche tampon contenant le canal. La structure de bandes au sein de la zone active est particulièrement singulière concernant les matériaux III-N. En effet, les champs électriques induits par les effets de polarisations spontanée et piézoélectrique (figure I.25), vont apporter un gradient d'énergie au niveau des bandes de conduction et de valence. Ce gradient sera à l'origine d'un puits triangulaire d'énergie présentant de fortes densités d'états électroniques.

Pour obtenir des épitaxies adaptées à la fabrication de transistors HEMT, le travail des technologues consistera à trouver une structure présentant un puits suffisamment profond pour que, au regard du dopage non intentionnel de type n, le niveau d'énergie de Fermi E_F soit supérieur, sinon proche des premiers niveaux d'énergie disponible dans le puits quantique. De cette manière, la probabilité d'occupation des états aux énergies correspondantes sera maximale, induisant une densité surfacique de charge conséquente. La présence de ces charges aura pour effet de courber la structure de bandes diminuant la largeur du puits, et améliorant ainsi le confinement spatial.

4.1.2.2 Diagramme de bandes

Considérant la structure classique de la figure I.24, on distingue quatre interfaces dans la zone active, au niveau desquelles se situent les charges induites par les effets de polarisations spontanée et piézoélectrique. On notera σ_1 la densité de charges surfaciques à la surface de l'hétérostructure, puis respectivement σ_2 , σ_3 , et σ_4 celles correspondant aux interfaces cap/barrière, barrière/espaceur et espaceur/tampon, comme le montre la figure I.25.

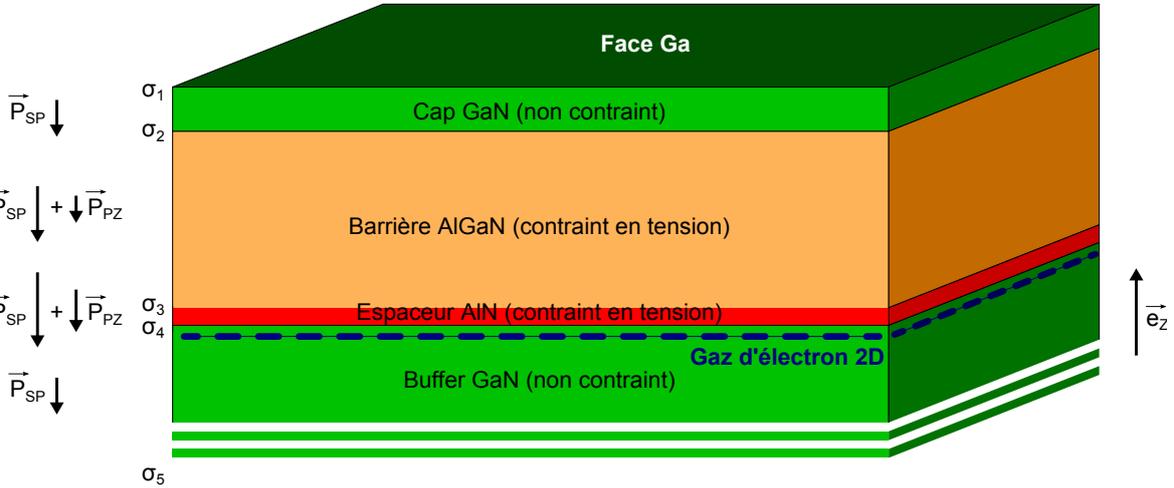


FIGURE I.25: Répartition des charges induites par les effets de polarisation au niveau de la zone active.

Les σ_i sont déterminés en supposant la couche tampon relaxée en paramètre de maille, et les couches minces supérieures contraintes en tension. L'application de l'équation I.19 permet de retrouver leur expression (équation I.25).

$$\sigma_1 = \sigma_{\text{surf}}$$

$$\sigma_2 = P_z^{\text{SP Al}_x\text{Ga}_{1-x}\text{N}} - P_z^{\text{SP GaN}} + \frac{a^{\text{GaN}} - a^{\text{Al}_x\text{Ga}_{1-x}\text{N}}}{a^{\text{Al}_x\text{Ga}_{1-x}\text{N}}} (P_z^{\text{PZ}}/\epsilon_{xx})^{\text{Al}_x\text{Ga}_{1-x}\text{N}}$$

$$\sigma_3 = P_z^{\text{SP AlN}} - P_z^{\text{SP Al}_x\text{Ga}_{1-x}\text{N}} + \frac{a^{\text{GaN}} - a^{\text{AlN}}}{a^{\text{AlN}}} (P_z^{\text{PZ}}/\epsilon_{xx})^{\text{AlN}} - \frac{a^{\text{Al}_x\text{Ga}_{1-x}\text{N}} - a^{\text{GaN}}}{a^{\text{GaN}}} (P_z^{\text{PZ}}/\epsilon_{xx})^{\text{Al}_x\text{Ga}_{1-x}\text{N}}$$

$$\sigma_4 = P_z^{\text{SP GaN}} - P_z^{\text{SP AlN}} - \frac{a^{\text{GaN}} - a^{\text{Al}_x\text{Ga}_{1-x}\text{N}}}{a^{\text{Al}_x\text{Ga}_{1-x}\text{N}}} (P_z^{\text{PZ}}/\epsilon_{xx})^{\text{AlN}}$$

(I.25)

Le paramètre σ_{surf} traduit les états de surface du cap, et dépend du type d'interface considérée (isolant/semiconducteur ou métal/semiconducteur). D'autre part, les interfaces au niveau des couches de nucléation (σ_i , $i \geq 5$) ne sont pas prises en compte lors du calcul du diagramme de bandes. Cette hypothèse se traduit physiquement en supposant que les niveaux d'énergie de conduction et de valence ne varient plus lorsque l'on est suffisamment loin de la zone active.

An niveau des hétérojonctions, les effets de polarisation vont également jouer un rôle important sur la discontinuité des bandes de conduction et de valence, rendant la construction selon le modèle d'Anderson invalide (figure I.26). De ce fait, $\Delta E_C \neq \chi^{\text{Al}_x\text{Ga}_{1-x}\text{N}} - \chi^{\text{GaN}}$. Il existe cependant d'autres méthodes, obtenues de manière empirique, permettant d'obtenir l'expression de ΔE_C , notamment $\Delta E_C \approx 0,7\Delta E_G$ [67, 68], et plus précisément $\Delta E_C = 1,7$ dans le cas d'une hétérojonction AlN/GaN [69].

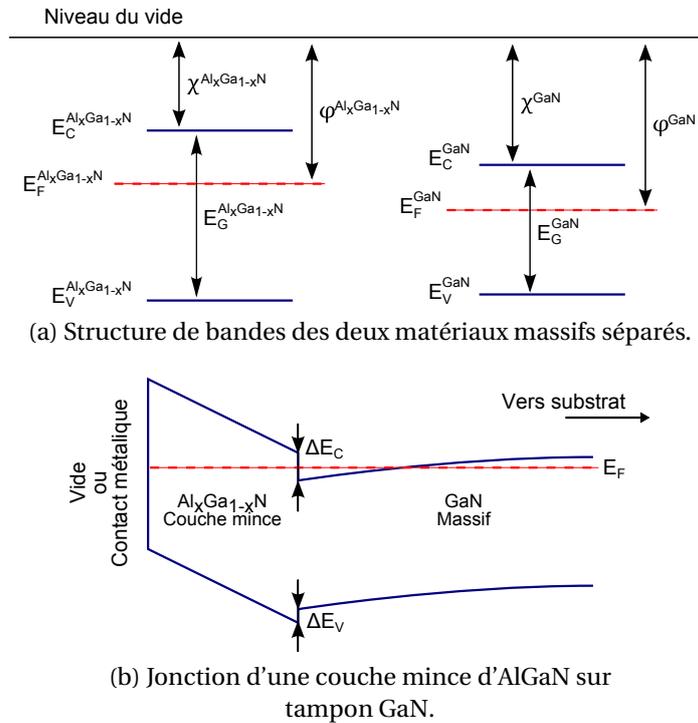


FIGURE I.26: Construction de la structure de bandes des hétérojonctions de type AlGaN/GaN.

La construction du diagramme de bandes se fait ensuite de manière classique, le long de l'axe c (typiquement dans la direction z), et passant par un point (x, y) donné. L'hétérostructure est supposée parfaitement homogène au voisinage de ce point.

La figure I.27 a été obtenue par simulation numérique à partir d'un modèle autocohérent de type Schrödinger-Poisson. Les densités surfaciques σ_i sont représentées par des pics de Dirac sur le diagramme $\rho(z)$, amenant des discontinuités du champ électrique induit après intégration des équations de Maxwell.

Outre la localisation précise des charges induites par les effets de polarisation, le gaz d'électrons est réparti sur une plage dont l'épaisseur est d'environ 3 nm, avec un pic situé 1,5 nm en dessous de la couche d'exclusion en AlN. Le champ électrique est admis nul au-delà de la zone active, ce choix étant justifié en supposant la zone tampon de GaN parfaitement relaxée et électriquement neutre.

Finalement, le diagramme de bandes est obtenu en superposant les discontinuités de bandes avec l'énergie potentielle générée par la répartition des charges. Le niveau de Fermi est déterminé de telle sorte que l'ensemble de l'hétérostructure soit électriquement neutre,

et en supposant toutes sources de champ électrique externe nulle.

Dans un modèle auto-cohérent de Schrödinger-Poisson, le procédé cherche à faire coïncider la densité de charges générée par la quantification des états électroniques avec le diagramme de bandes de l'hétérostructure.

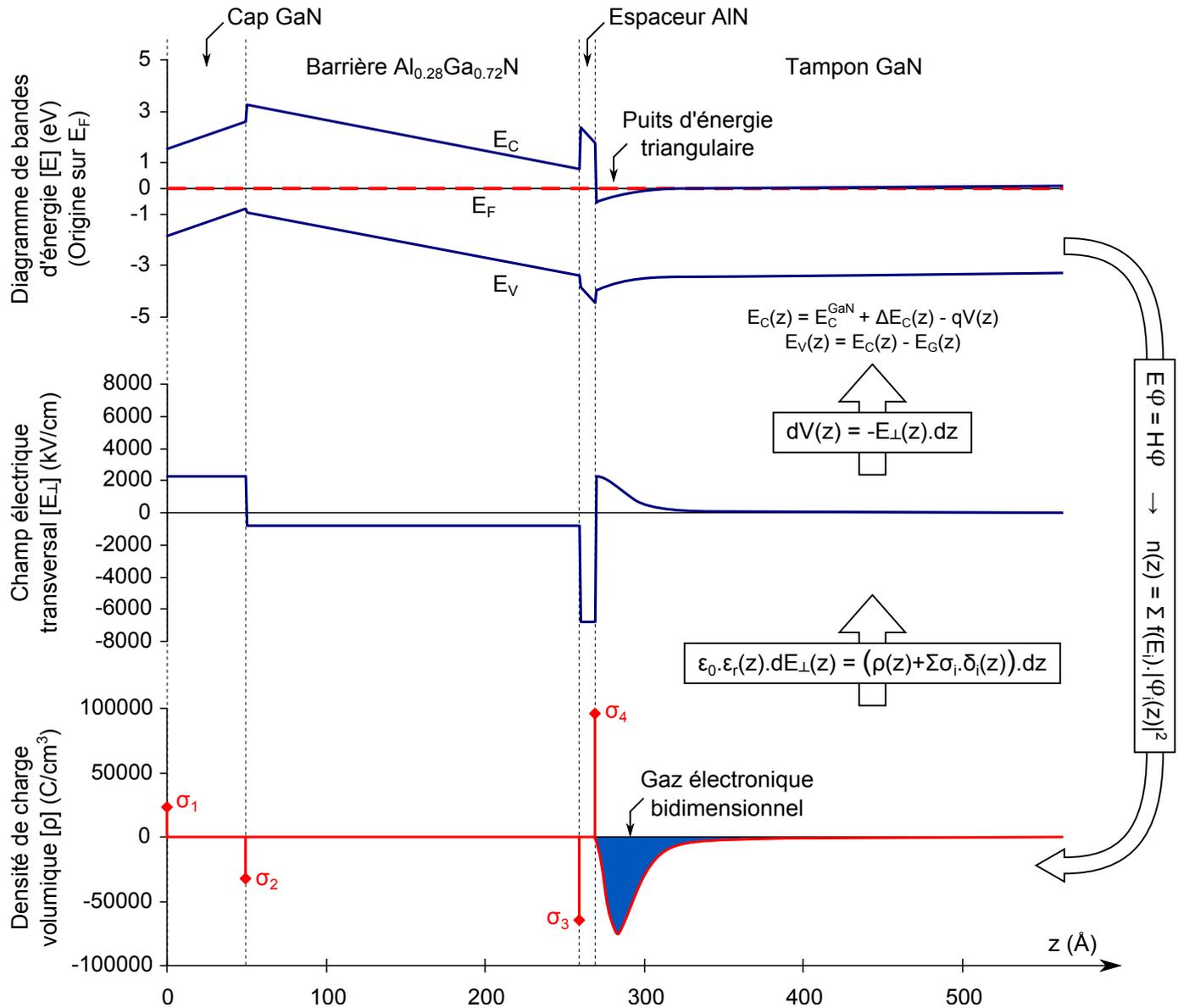


FIGURE I.27: Diagramme de bandes, composante transversale du champ électrique et densité de charge électrique (de haut en bas) en fonction de la profondeur z .

Le nombre total d'électrons confinés donne la densité électronique n_s (en électron/ cm^2). Dans le cas d'une hétérostructure standard, $n_s = 9,9 \cdot 10^{12} cm^{-2}$ à 300K en supposant un potentiel de surface de 1,65V, correspondant typiquement à une interface GaN/vide.

4.1.2.3 Origine des électrons du gaz 2D

En l'absence d'un champ électrique externe, et sachant l'ensemble de l'hétérostructure électriquement neutre, la somme des charges doit être nulle. En négligeant les charges du

super-réseau de nucléation, on peut écrire l'équation d'équilibre suivante :

$$\sum_{i=1}^4 \sigma_i = qn_s \Rightarrow n_s = \frac{\sigma_{\text{surf}}}{q} \quad (\text{I.26})$$

Ainsi, en l'absence de dopage, la quantité n_s est égale à la quantité d'ions à la surface de l'hétérostructure. On notera au passage que l'ensemble des charges présentes dans le canal ne peut provenir de la couche tampon, compte tenu des hypothèses émises préalablement à propos du champ électrique induit, qui doit être nul au delà d'une certaine profondeur z .

En d'autres termes, le canal n'est présent que lorsque les états de surfaces le permettent, par effet de charge miroir. Ibbetson et al. [70] illustrent ce phénomène en identifiant une épaisseur critique de la barrière AlGaN nécessaire pour l'apparition du canal. Ceci permet de faire une meilleure interprétation des phénomènes mis en jeu, comme le montre la figure I.28.

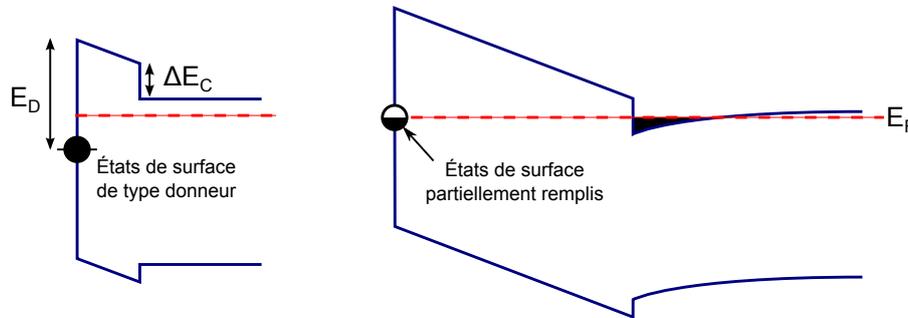


FIGURE I.28: Diagramme de bandes de deux structures AlGaN/GaN avec une épaisseur d'Al-GaN inférieure (*à gauche*) et supérieure (*à droite*) à l'épaisseur de barrière critique nécessaire à la formation du gaz d'électrons.

Lorsque la barrière est trop fine, l'ensemble des états de surface disponibles se situe en dessous du niveau de Fermi, où la probabilité d'occupation est maximale. Il n'y a donc pas d'ionisation des atomes en surface, amenant ainsi $\sigma_{\text{surf}} = 0$. Le confinement n'a pas lieu.

Au delà d'une certaine épaisseur, les effets de polarisation vont faire progressivement remonter les états de surface au dessus du niveau de Fermi. Les charges auront alors la possibilité de franchir la barrière par effet thermoïonique et/ou effet tunnel pour remplir les niveaux d'énergie plus stables du puits quantique en formation.

4.1.3 Propriétés du Gaz d'électron bidimensionnel

L'ensemble des résultats présentés dans cette section a été obtenu par simulation numérique à partir de l'algorithme de résolution Schrödinger-Poisson 1D développé par G. L. Snider [71, 72]. Les paramètres de la structure HEMT typique vue plus haut seront mis en évidence un à un, en étudiant leur influence sur la densité de charges dans le canal à 300 K.

4.1.3.1 Influence de l'épaisseur de la couche d'AlGa_xN et de l'espaceur AlN

L'épaisseur de la couche barrière est un paramètre critique qu'il est nécessaire de maîtriser. Elle doit être nécessairement fine pour respecter les rapports d'aspect L_G/d_{bar} (cf section 4.2.1.2), mais suffisante pour garantir le bon confinement des électrons tout en évitant la relaxation des contraintes de l'AlGa_xN.

La figure I.29 montre ainsi un comportement quasi-logarithmique de la densité n_s en fonction de l'épaisseur de barrière $d_{\text{barrière}}$. L'étude étaye également les explications de la section 4.1.2.3 sur l'origine des électrons dans le gaz 2D, mettant en évidence une épaisseur critique en dessous de laquelle la densité n_s est presque nulle.

Enfin, la présence d'un espaceur AlN permet d'améliorer significativement les valeurs de n_s , outre le fait que la mobilité μ_e est améliorée grâce à une meilleure séparation entre charges mobiles et ions donneurs fixes.

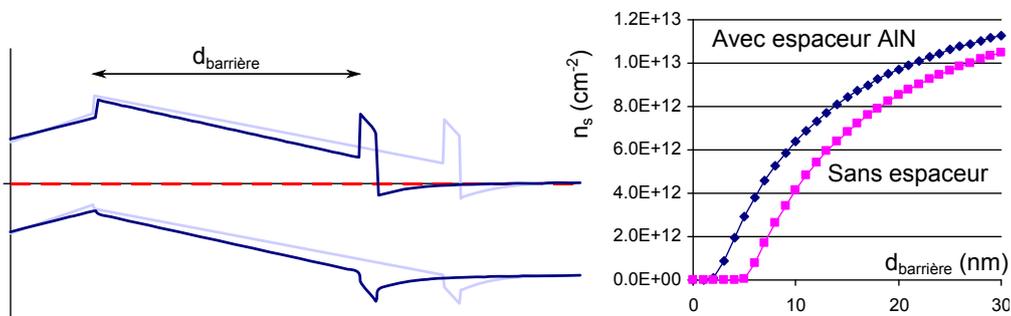


FIGURE I.29: Densité n_s en fonction de l'épaisseur de barrière, avec ou sans espaceur AlN.

4.1.3.2 Modification de la fraction molaire d'aluminium

L'augmentation de la quantité d'aluminium dans la barrière va permettre un meilleur confinement du canal, pour une épaisseur donnée. Néanmoins la gamme de valeurs autorisées est limitée, entre 15 et 40% selon Ambacher et al. [73]. En deçà de 15%, le confinement est mauvais ($\Delta E_C < 0,28 \text{ eV}$), tandis qu'à partir de 40%, le désaccord de mailles et la trop grande différence de coefficient de dilatation thermique engendrent trop de défauts structuraux qui limiteront la mobilité des électrons. La figure I.30 représente l'évolution de la densité n_s en fonction du taux d'aluminium dans la barrière.

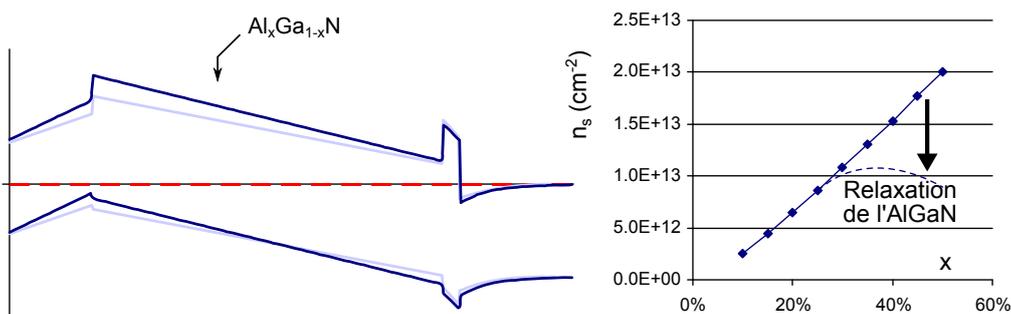


FIGURE I.30: Variation de n_s en fonction du taux d'aluminium dans la barrière d'AlGa_xN. (Les effets de relaxation sont schématisés et représentés en pointillés.)

D'autre part, la densité électronique n_s tend à saturer à partir de 35% d'aluminium. Cette saturation annonce l'apparition de défauts engendrés par relaxation des contraintes.

4.1.3.3 Utilité du cap GaN

Outre sa contribution légèrement défavorable sur la densité n_s , le cap de GaN est présent sur l'ensemble des hétérostructures actuelles car il offre beaucoup d'avantages.

En effet, il constitue une couche protectrice qui empêche l'oxydation de l'aluminium dans la barrière. Cela ouvre des possibilités d'applications en environnement hostile par exemple. Enfin, sa présence augmente virtuellement la barrière effective du contact Schottky, et peut réduire significativement les courants de fuites de grille en polarisation inverse [74].

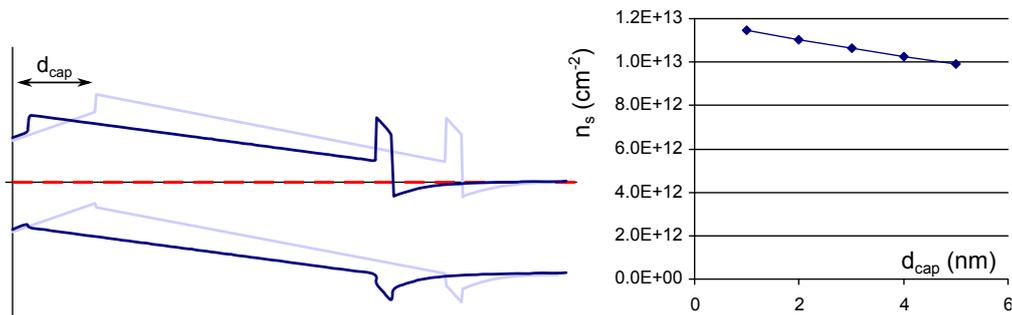


FIGURE I.31: Contribution de l'épaisseur du cap GaN sur la quantité n_s .

L'épaisseur du cap doit cependant être limitée, car elle diminue la quantité n_s d'une part (figure I.31), et d'autre part une épaisseur trop importante laissera apparaître un puits quantique de trous à l'interface GaN/AlGaN.

4.1.3.4 Variation du potentiel de surface

Le dépôt d'une couche métallique ou diélectrique ayant un travail de sortie différent du GaN va provoquer un changement de la quantité $\phi_B = E_C - E_F$ à la surface de l'hétérostructure (figure I.32).

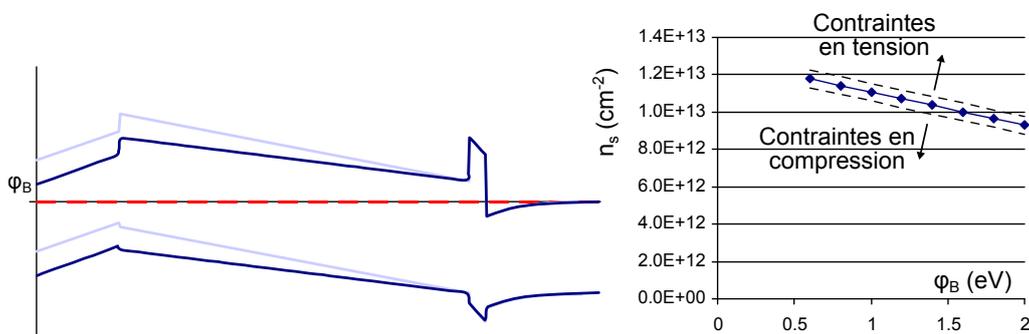


FIGURE I.32: Effet du potentiel de surface sur la densité électronique n_s .

Outre les contraintes mécaniques supplémentaires apportées par le métal ou le diélectrique, l'augmentation du potentiel ϕ_B réduira la densité d'électrons dans le canal. Elles sont systématiques, et ont une influence directe sur le canal en modifiant les polarisations piézo-électriques de chaque couche de l'hétérostructure.

4.2 Présentation du HEMT

Un transistor à effet de champ est constitué de trois contacts métalliques : deux contacts ohmiques permettant d'établir une connexion électrique avec le canal, et un contact Schottky établissant la commande.

La dénomination des contacts ohmiques est définie par rapport au sens du courant, les électrons allant de la *source* vers le *drain*. Le contact Schottky, placé entre les deux électrodes de source et drain, est appelé *grille*. Dans les dispositifs classiques, le HEMT est généralement utilisé en montage source commune.

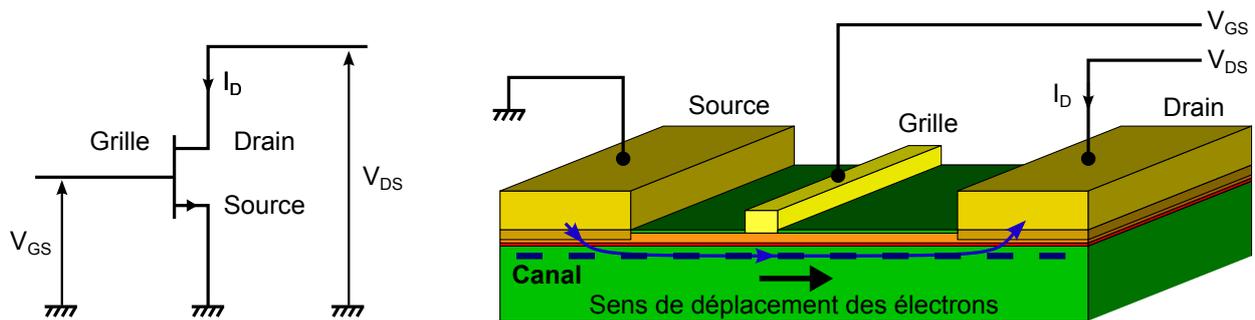


FIGURE I.33: Schématisation du transistor à effet de champ (à droite) et disposition des contacts métalliques sur l'hétérostructure (à gauche).

4.2.1 Contacts électriques

4.2.1.1 Les contacts ohmiques

Le contact du canal aux électrodes métallique va permettre d'étudier des propriétés électronique du gaz bidimensionnel. L'application d'une différence de potentiel entre la source et le drain va induire un champ électrique essentiellement parallèle au canal, et entrainera un déplacement des charges libres.

La caractéristique courant-tension $I_D(V_{DS})$ obtenue à partir d'un composant développé sur une hétérostructure identique à celle présentée section 4.1.1 est représentée figure I.34.

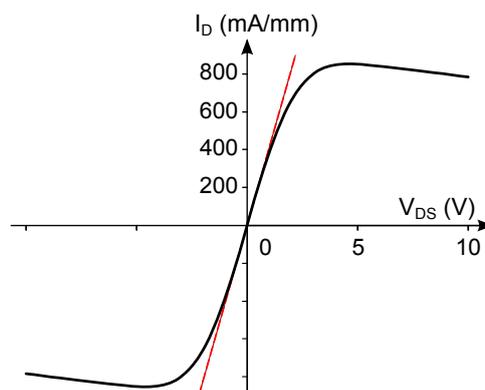


FIGURE I.34: Caractéristique $I_D(V_{DS})$ entre deux contacts ohmiques espacés de $6,5\mu\text{m}$.

On distingue une signature spécifique des semiconducteurs, dans la mesure où plusieurs régimes de fonctionnement sont présents. Dans ce cas ci, on observe une zone linéaire, dite ohmique, suivie d'une zone de saturation. La caractéristique est symétrique.

Pour comprendre comment le passage des électrons est possible à travers la barrière, il est nécessaire de recourir à l'étude du diagramme de bandes. Pour avoir de bons contacts ohmiques, le métal doit être suffisamment proche du canal et doit diffuser dans la barrière. Ainsi, l'hétérostructure est gravée avant dépôt, et un recuit post-métallisation à haute température est effectué pour permettre la diffusion des éléments métalliques dans le semiconducteur (les étapes de fabrication seront détaillées dans le chapitre suivant). Liu et al. [75] proposent le diagramme de bandes de la figure I.35, auquel la couche d'exclusion en AlN a été ajoutée pour correspondre à notre cas. Ils identifient trois régions :

- Une barrière très fine séparant le métal du semiconducteur. Les électrons peuvent traverser cette barrière par effet tunnel avec une haute probabilité de succès, par conséquent cette barrière a une influence négligeable sur la résistivité totale du contact.
- La partie métallisée par diffusion de la barrière qui se comporte comme un semiconducteur fortement dopé n^{++} ($N_D \approx 10^{19} \text{ cm}^{-3}$).
- Le reste de la barrière n.i.d de hauteur ϕ_B , dont la présence est nécessaire pour conserver une structure minimale de puits quantique dans le canal. Le mode de transmission prédominant des électrons à travers cette barrière est identifié comme étant thermoionique assisté par effet de champ (ou Thermionic Field Emission *TFE* en anglais).

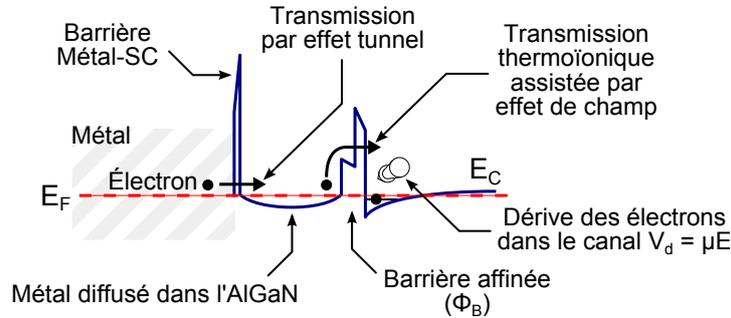


FIGURE I.35: Structure de bandes théorique d'un contact Ohmique sur une hétérostructure typique et circulation des électrons.

Le modèle TFE avec approximation du puits par un potentiel triangulaire donne une expression de la résistivité ρ_c du contact ohmique selon l'équation I.27. On notera que ρ_c est fonction de la température, de la hauteur de barrière ϕ_B , de la masse effective m_e^* des électrons dans la barrière et de l'énergie $E_n = E_C - E_F$ dans la couche tampon GaN.

$$\rho_c = \frac{k_B^2}{qA^* \sqrt{\pi(q\phi_B + E_n)E_{00}}} \cosh\left(\frac{E_{00}}{k_B T}\right) \sqrt{\tanh\left(\frac{E_{00}}{k_B T}\right)} e^{\frac{q\phi_B + E_n}{E_0} - \frac{E_n}{k_B T}} \quad (I.27)$$

avec
$$\begin{cases} A^* = 4\pi m_e^* q k_B^2 / h^3 \\ E_{00} = qh / 4\pi \sqrt{N_D / m_e^* \epsilon} \\ E_0 = E_{00} \cosh\left(\frac{E_{00}}{k_B T}\right) \end{cases}$$

Ainsi, il est possible d'expliquer la caractéristique $I_D(V_{DS})$ de la figure I.34, en prenant en compte la résistance des contacts de source et drain R_S et R_D , proportionnelle à leur résistivité ρ_c , ainsi que la résistance du canal R_C , proportionnelle à la mobilité et à la densité des porteurs de charge.

Dans la zone ohmique (correspondant au régime de mobilité), I_D est linéaire en fonction de V_{DS} selon la loi d'Ohm avec une résistance associée $R_{tot} = R_S + R_C + R_D$. La saturation, apparaissant entre 5 et 10kVcm^{-1} , ne peut s'expliquer par la baisse de mobilité observée dans le GaN massif, où la transition apparaît seulement vers 150kVcm^{-1} (figure I.16). On notera à titre d'information, que dans le GaN massif $\mu_e(40\text{kVcm}^{-1}) \approx \mu_{eMax}/2$.

Plusieurs explications sont avancées pour justifier cette faible tension de coude. En premier lieu, Matulionis et al. [76] identifient une baisse prématurée de la mobilité par la relaxation des électrons de haute énergie avec le réseau (interaction électrons chauds/phonons chauds). D'autre part, Kuzmík et al. [77] interprètent ce phénomène de saturation par une réduction de la densité de charge n_s . L'application du champ électrique entre les électrodes modifierait le potentiel de surface de la structure, amenant à la déplétion partielle du canal. Enfin, les effets thermiques sont une conséquence de la diminution de ce courant comme ceci a été démontré à partir de simulations [78].

4.2.1.2 Le contact Schottky

Si, à l'instar des contacts ohmiques, il est courant de graver une partie de l'hétérostructure pour retirer localement la couche de cap GaN, les mécanismes physiques régissant les propriétés électroniques du contact Schottky sont très différents. Le but du contact Schottky est de créer une zone de charge d'espace modulable pour contrôler la densité de porteurs dans le canal.

Le diagramme de bandes d'un contact Schottky déposé sur une structure classique sans cap est représenté figure I.36. La polarisation inverse du contact va élever le potentiel à l'interface métal/semiconducteur à une valeur $\phi_B - qV_{GS}$ au dessus du niveau de Fermi. Il s'en suivra une déplétion partielle des charges et donc une réduction de la densité n_s juste en dessous du contact.

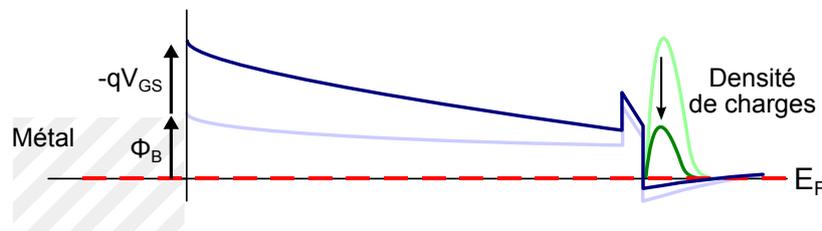


FIGURE I.36: Diagramme de bandes théorique d'un contact Schottky sur une hétérostructure classique, et représentation de la densité de charges dans le canal.

La figure I.37 représente la variation de n_s en fonction de la tension V_{GS} obtenue par simulation numérique de type Schrödinger-Poisson. On observe une dépendance linéaire pour des faibles valeurs de V_{GS} . En deçà de -6V , la densité de porteurs dans le canal chute

brutalement, ce qui indique une déplétion totale des charges. Dans cette configuration, le puits quantique a disparu, et la plus petite valeur de $|V_{GS}|$ nécessaire à cet écrasement est appelée tension de pincement (V_P).

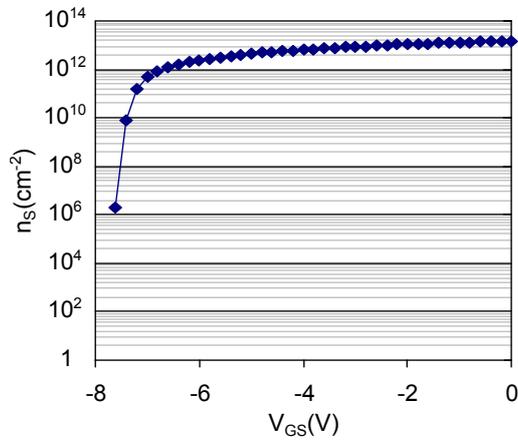


FIGURE I.37: Simulation numérique représentant la variation de n_s en fonction de V_{GS} .

Les caractéristiques électriques $I_G(V_{GS})$ d'une grille de transistor sont données figure I.38, et correspondent à la signature typique d'une diode. La caractérisation en polarisation directe permet d'extraire la hauteur de barrière ϕ_B et le coefficient d'idéalité de la diode η . Cette polarisation n'est jamais utilisée en fonctionnement transistor de type *normally-on*.

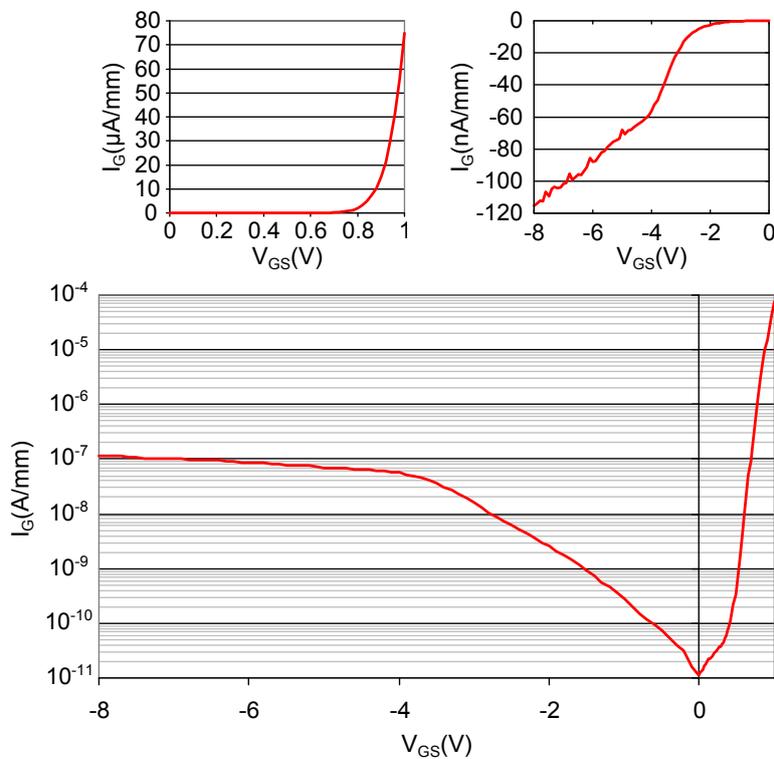


FIGURE I.38: Caractéristique $I_G(V_{GS})$ d'un contact Schottky mesuré sur un transistor HEMT $2 \times 75 \times 0,25 \mu\text{m}^2$, passivé, avec une distance grille-source de $0,6 \mu\text{m}$. De gauche à droite et de haut en bas : polarisation directe, polarisation inverse, et $|I_G(V_{GS})|$ sur repère semi-logarithmique.

Ceci est compréhensible dans la mesure où la grille doit consommer le moins de courant possible ($I_G = 0A$ dans le cas idéal) si l'on veut obtenir un gain en puissance élevé. La compréhension des courants de fuite de grille en polarisation inverse est donc un sujet de recherche en amont nécessaire à l'optimisation des performances en puissance.

Miller et al. [79] a identifié deux phénomènes de conduction intervenant en polarisation inverse. Dans les deux cas il s'agit d'un mode de transmission par effet de champ, le premier chemin traversant la couche d'AlGaN pour rejoindre le canal, l'autre non.

Ainsi, lorsque V_{GS} est compris entre $0V$ et V_P , le courant principal serait transversal. La probabilité de transmission des électrons provenant de la grille est de plus en plus élevée à mesure que V_{GS} augmente, par le fait évident qu'ils voient la barrière triangulaire s'affiner (gradient de la bande de conduction de plus en plus fort). Ce phénomène est néanmoins compensé par la diminution de la densité de charge n_s dans le canal, amenant rapidement à la saturation puis à l'anéantissement du phénomène.

Au delà de V_P , le second mode de conduction devient prédominant. Cette fois ci, c'est le champ électrique longitudinal qui va apporter un gradient dans la bande de conduction, dans la direction de l'axe grille-source. La transmission est facilitée d'autant plus que le caractère triangulaire de la barrière est marqué. Les électrons ayant franchi la barrière de potentiel se retrouvent ainsi dans la couche d'AlGaN. Ils peuvent à terme rejoindre le canal dans la zone non déplétée.

La figure I.39 donne quelques exemples de chemin de courant. Il a également été démontré qu'un deuxième mode de transmission était présent, de type Poole-Frenkel dont la source principale serait liée aux pièges situés en surface, et qui a été mise en évidence par Tan et al. [80].

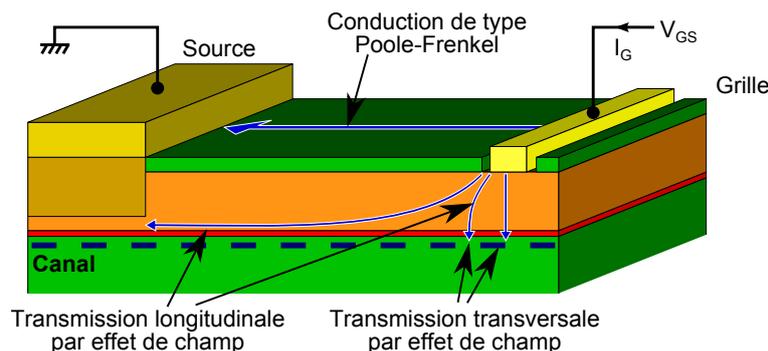


FIGURE I.39: Illustration des chemins empruntés par le courant entre un contact Schottky et une grille.

La réalisation d'un bon contact Schottky nécessite une optimisation de chaque paramètre. Cela passe par un bon compromis de la valeur ϕ_B : une valeur élevée réduira la densité de porteurs sous la grille (figure I.32) tandis qu'une valeur faible amènera davantage de fuites transversales de grille.

Le cap de GaN sur le reste de l'hétérostructure présente l'avantage de réduire les courants

longitudinaux en rehaussant la barrière de potentiel. Au sujet des courants de type Poole-Frenkel, il a été démontré que le choix d'un diélectrique de bonne qualité pour la passivation permet de réduire significativement ces courants [80].

Enfin, à propos des performances hyperfréquences, les HEMTs obéissent à la loi d'échelle comme c'est le cas dans toutes les autres filières de transistors. Néanmoins, la longueur du pied de grille L_G est limitée, dans la mesure où le rapport L_G/d_{bar} doit être supérieur à 15 [81].

Le paramètre d_{bar} correspond à la distance grille-canal, il est obligatoirement de l'ordre de plusieurs nanomètres. Si cette limite de rapport n'est pas respectée, des effets de canaux courts risquent de pénaliser les performances hyperfréquences (diminution de f_T) et statiques (mauvais pincement). L'intérêt de la gravure du cap et de la barrière prend ici tout son sens pour réduire d_{bar} .

4.2.2 Propriétés fondamentales

4.2.2.1 Caractéristiques $I_D(V_{GS}, V_{DS})$

La caractéristique électrique $I_D(V_{DS})$ du transistor à canal ouvert (n_s maximal : $V_{GS} = 0V$) est fortement similaire à celle des contacts ohmiques vue section 4.2.1.1. La grille amène tout de même une modification dans le canal qui se répercute au niveau du courant, même si le contact est flottant pendant les mesures.

Le dépôt métallique de grille est généralement effectué plus près de la source pour optimiser la répartition spatiale de la zone de charge d'espace et limite la résistance d'accès. Le transistor a donc un sens de fonctionnement privilégié, imposant $V_{DS} > 0V$. Enfin, la polarisation $V_{GS} < 0V$ va réduire localement n_s et augmenter la résistance de canal R_C .

Il est d'usage de tracer les caractéristiques $I_D(V_{GS}, V_{DS})$ d'un transistor sous forme d'un réseau. L'une des deux polarisations est balayée tandis que l'autre reste paramétrée. La figure I.40 donne les deux réseaux caractéristiques mesurés en régime statique d'un transistor $2 \times 75 \times 0,25 \mu\text{m}^2$ sur substrat SiC.

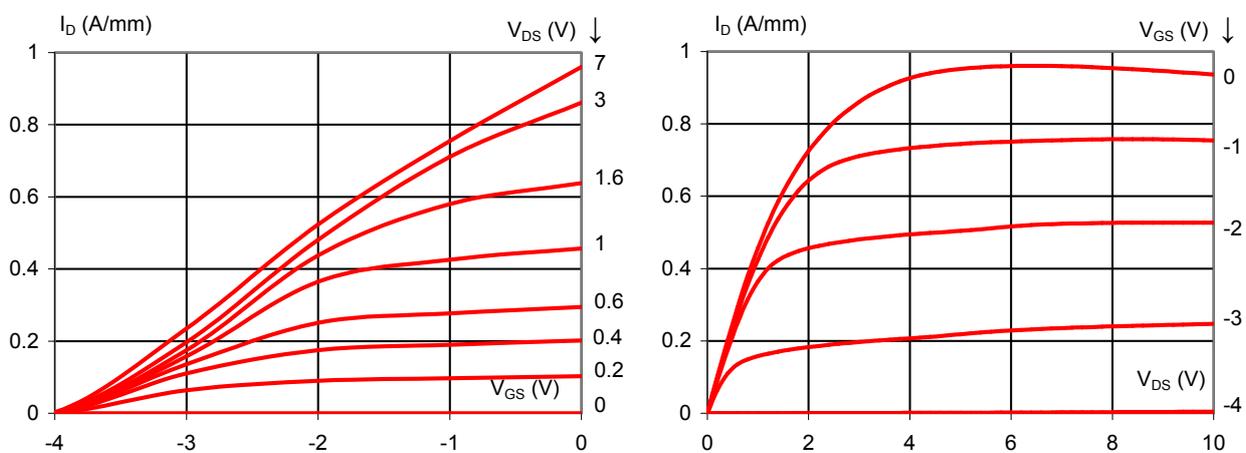


FIGURE I.40: Réseaux caractéristiques statiques d'un transistor $2 \times 75 \times 0,25 \mu\text{m}^2$.

Le réseau de droite représente la caractéristique $I_D(V_{DS})$ à V_{GS} constante. On observe la saturation du courant qui est propre au canal, et qui apparaît d'autant plus tôt que la

grille est polarisée négativement. Ce réseau est couramment mesuré pour valider un comportement *sain* du transistor. La pente à l'origine donne une information sur la résistance $R_{ON} = R_S + R_C(V_{GS}) + R_D$, et la courbe à canal ouvert ($V_{GS} = 0V$) permet de déterminer le courant maximal $I_{D_{sat}}$. Enfin, la courbe à $V_{GS} = V_P$ permet de vérifier si d'éventuels effets de canaux courts sont présents, notamment lorsque le courant I_D s'éloigne de 0.

Le réseau de gauche donne la caractéristique de commande $I_D(V_{GS})$ pour plusieurs V_{DS} . Ces mesures permettent de déterminer la transconductance $g_m = \frac{\partial I_D}{\partial V_{GS}}$ petit signal du courant i_d en tension v_{gs} pour un point de polarisation (V_{GS_0}, V_{DS_0}) donné.

La figure I.41 montre le comportement de $g_m(V_{GS})$ calculé à partir des mesures du même transistor à $V_{DS} = 8V$. Cette caractéristique permet de déterminer le pic de transconductance $g_{m_{max}}$ et de faire une bonne approximation de la tension de pincement V_P en prolongeant la tangente d'inflexion.

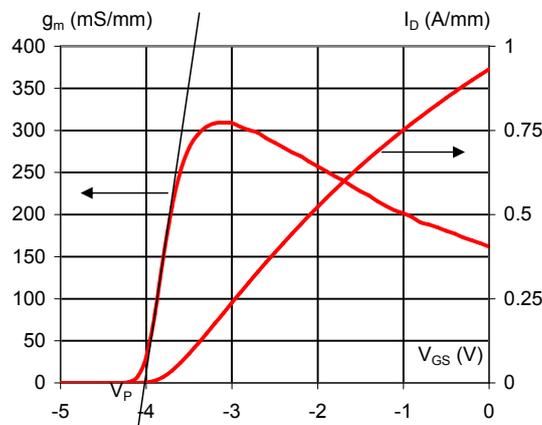


FIGURE I.41: Caractéristiques en commande à $V_{DS} = 8V$ du transistor de la figure I.40.

4.2.2.2 Analyse du champ électrique

L'étalement singulier du champ électrique sous la grille constitue la raison pour laquelle celle-ci est rapprochée de la source. En effet, les résultats de la figure I.42 obtenues par simulation COMSOL sur un modèle de transistor simplifié montrent que le champ électrique est maximal en sortie de grille. Le modèle utilisé est un modèle physico-thermique développé dans notre groupe de recherche [82]. Les conséquences de ce pic de champ sont nombreuses.

Premièrement, il limite la puissance de fonctionnement du transistor en augmentant les risques de claquage à forte polarisation. Ensuite, il constitue la principale source de dégradation du transistor au cours de son utilisation, comme nous le verrons au chapitre 4 de ce manuscrit. En effet, un fort champ électrique induit d'importantes contraintes par effet piézoélectrique inverse, qui à terme génère des défauts profonds dans le réseau cristallin. Ce phénomène de dégradation est accéléré par l'augmentation de la température du dispositif, qui correspond à l'augmentation de l'énergie de vibration du réseau d'une part, et qui apporte des contraintes supplémentaires par la différence des coefficients de dilatation thermique d'autre part.

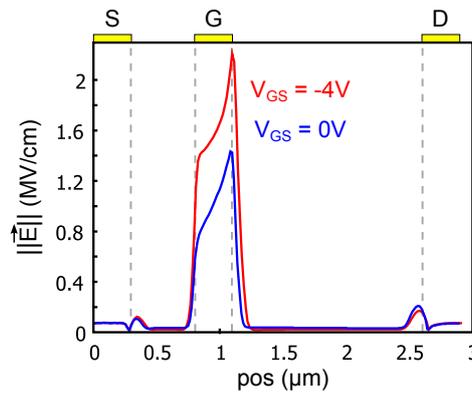


FIGURE I.42: Étalement du champ électrique dans le canal par rapport à l'axe longitudinal. $V_{DS} = 11\text{ V}$, $I_D = 939\text{ mAmm}^{-1}$ à $V_{GS} = 0\text{ V}$ et $I_D = 521\text{ mAmm}^{-1}$ à $V_{GS} = -4\text{ V}$.

À partir des valeurs du champ électrique, il est aisé d'entrevoir que l'énergie des électrons sera elle aussi maximale en sortie de grille. Ceci a été confirmé à partir de l'observation de la température électronique, proportionnelle à leur énergie, et représentée figure I.43.

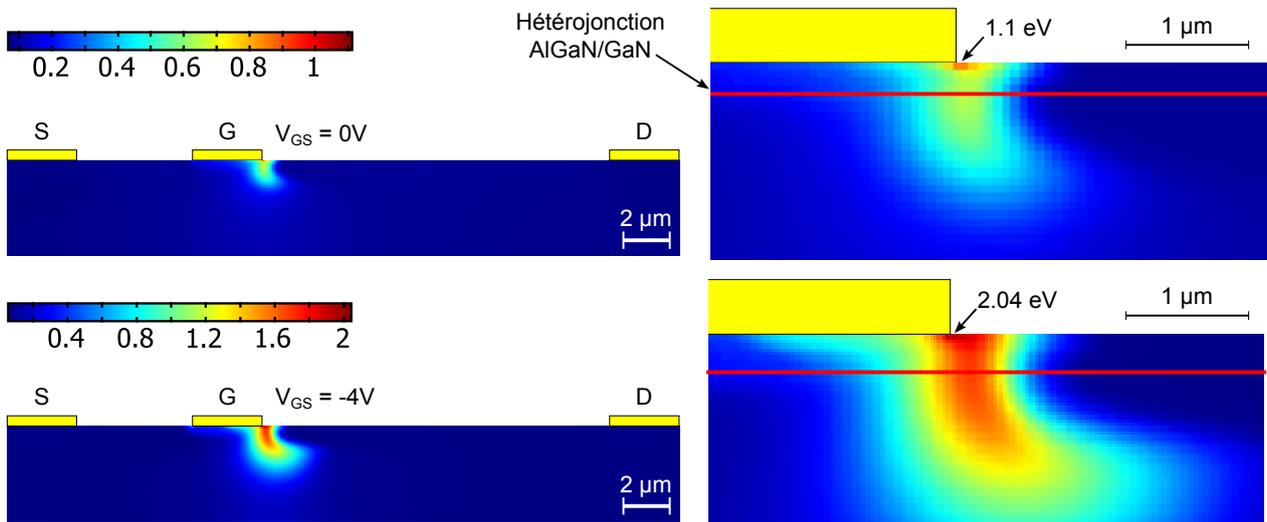


FIGURE I.43: Énergie des électrons calculée à partir de la température électronique par simulation COMSOL. Mêmes conditions de polarisation que la figure I.42.

À titre d'information, les paramètres utilisés pour modéliser le transistor dans l'environnement COMSOL pour les résultats de cette section et de la section 4.2.2.4 sont les suivants :

- Température du socle $T_{\text{embase}} = 300\text{ K}$
- Épaisseur du substrat Si $e_{\text{subs}} = 500\mu\text{m}$
- Longueur du substrat Si $L_{\text{subs}} = 400\mu\text{m}$
- Épaisseur du GaN $e_{\text{buff}} = 0,4\mu\text{m}$
- Épaisseur de barrière AlGaIn $e_{\text{bar}} = 25\text{ nm}$
- Fraction molaire d'aluminium $x = 0.28$
- Longueur des trois contacts $L_S = L_G = L_D = 0,3\mu\text{m}$
- Distance source-grille $L_{SG} = 0,5\mu\text{m}$
- Distance source-drain $L_{SD} = 2\mu\text{m}$
- Densité de porteur $n_s = 10^{13}\text{ cm}^{-2}$

4.2.2.3 Ionisation par impact

Le phénomène d'ionisation par impact est généralement indésirable dans le cas des transistors. Ceci arrive lorsque les électrons de conduction accumulent suffisamment d'énergie pour arracher un électron de valence à la suite d'une collision. Une paire électron-trou est générée à la suite du choc, comptabilisant un total de trois charges mobiles par impact. La génération d'une paire électron-trou n'est possible que si la charge initiale a une énergie supérieure à $E_C + E_G$. Une illustration est donnée figure I.44.

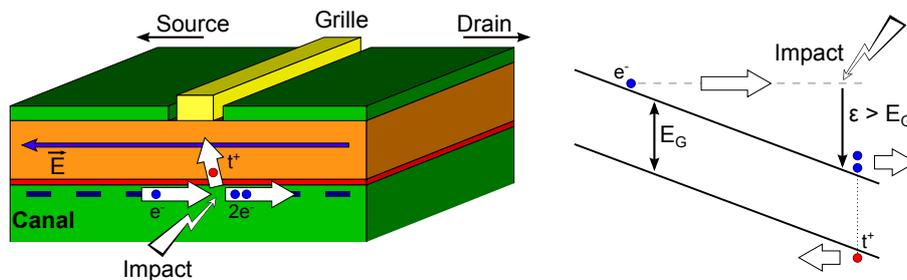


FIGURE I.44: Illustration de la création d'une paire électron-trou à la suite d'une ionisation par impact.

Les nouvelles charges (trous compris) peuvent à leur tour participer à la création d'une paire électron-trou, risquant d'amplifier le phénomène par effet d'avalanche s'il n'est pas maîtrisé. Les charges générées participent à la conduction du courant, et on constate son augmentation drastique lorsque cela se produit. Les électrons générés restent dans le canal pour être collectés par le drain, tandis que les trous seront récoltés par la grille et la source.

L'effet d'avalanche entraîne souvent la destruction des composants, comme le montre la photo de la figure I.45. Les fortes températures atteintes détruisent la structure atomique du cristal et font entrer les contacts en fusion.

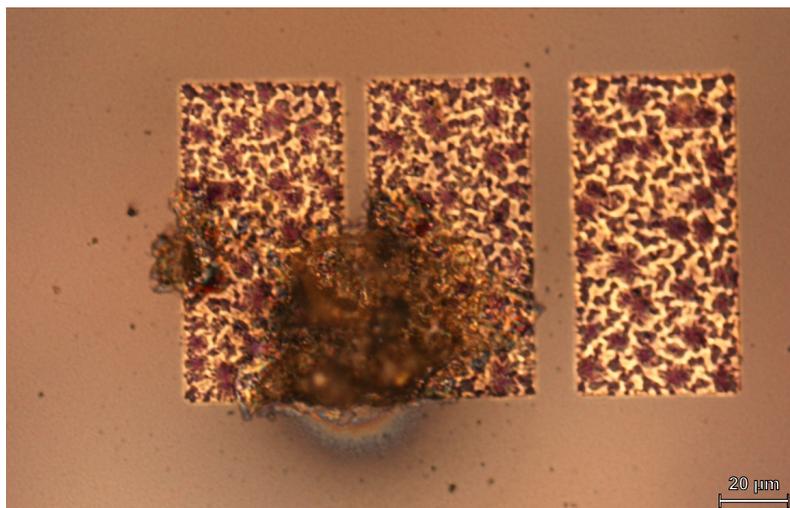


FIGURE I.45: Photographie au microscope optique d'une échelle TLM après claquage des composants.

Dans le cas du GaN, cet effet n'est observable qu'à fort champ électrique, donc principalement en sortie de grille. On comprend une fois de plus l'intérêt de contrôler l'étalement du

champ, et une solution possible est de déposer une fine plaque métallique (*field-plate*) [83] au dessus de la grille. En contrepartie, cette solution présente le désavantage de limiter le fonctionnement des composants à fréquence élevée.

4.2.2.4 Comportement thermique

La dérive des charges entraîne inéluctablement des effets d'échauffement par effet Joule. L'accumulation de chaleur réduit notablement les performances en puissance hyperfréquence des dispositifs, d'où la nécessité d'évacuer les calories par l'intermédiaire du substrat, et éventuellement d'un *heat-spreader* [84] placé à la surface de la structure.

La question de la dissipation thermique devient évidente en observant les caractéristiques $I_D(V_{DS})$ en régime DC. La baisse du courant est observable à partir d'un seuil de puissance thermique $P = I_D V_{DS}$.

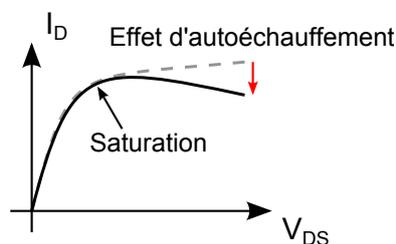


FIGURE I.46: Influence des effets thermiques d'autoéchauffement sur la caractéristique $I_D(V_{DS})$ d'un transistor.

La conductivité du substrat sera donc décisive sur la tenue en température des dispositifs. Le carbure de silicium SiC se révèle être le candidat idéal pour les applications de puissance, comme le montre les cartographies de température dans la zone active, de deux transistors identiques, l'un sur substrat Si(111) et l'autre sur SiC, à puissances de sortie égales [82]. On constate une fois de plus que la majorité des effets sont générés en sortie de grille.

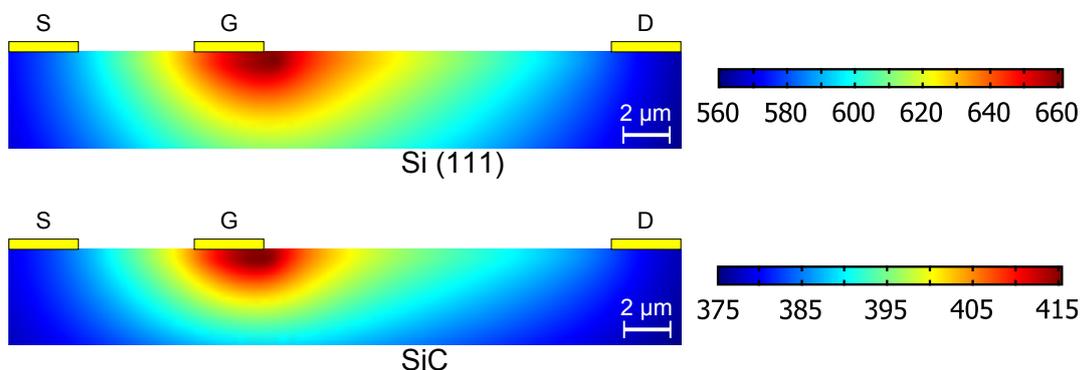


FIGURE I.47: Simulation COMSOL de la température dans la zone active du transistor sur deux substrats différents. Même paramètres que la section 4.2.2.2. Puissance de sortie fixée à 10 W mm^{-1} ; canal ouvert.

D'autre part, des études récentes ont montré que l'utilisation d'un substrat en diamant permet d'obtenir des densités de puissance hyperfréquence encore plus élevées [85].

4.3 État de l'art

Comme nous l'avons vu tout au long de ce chapitre, il est possible d'obtenir de meilleures performances en puissance hyperfréquence, d'augmenter la tension de claquage des composants et d'avoir un meilleur contrôle sur l'effet des pièges en surface et aux interfaces grâce à la technologie HEMTs sur épitaxie nitrure.

Un récapitulatif de l'état de l'art est répertorié dans le tableau I.10a concernant les performances en puissance de sortie hyperfréquence P_s . Les résultats les plus impressionnants sont obtenus aux États-Unis et au Japon en ce qui concerne les substrats Al_2O_3 , diamant, SiC et GaN *free-standing*. En outre, la majorité de ces résultats est obtenue à partir de composants utilisant la technologie *field-plate*. Le tableau I.10b reporte les meilleures performances en fréquence de transition f_T et en fréquence maximale d'oscillation f_{\max} (cf. chapitre 3) pour des transistors sans *field-plate*.

| Substrat | P_s (W/mm) | f (GHz) | réf. |
|-------------------------|--------------|-----------|------|
| Al_2O_3 | 12 | 4 | [86] |
| | 6,65 | 20 | [87] |
| Diamant | 2,08 | 10 | [88] |
| GaN | 9,4 | 10 | [89] |
| Si(111) | 12,88 | 2,14 | [90] |
| | 7 | 10 | [91] |
| | 5,1 | 18 | [92] |
| | 2 | 40 | [93] |
| SiC | 30,6 | 8 | [23] |
| | 10,5 | 40 | [94] |
| SiCopSiC | 5,06 | 10 | [95] |

(a) Puissances hyperfréquences en fonction de la fréquence et du type de substrat.

| Substrat | f_T (GHz) | f_{\max} (GHz) | réf. |
|-------------------------|-------------|------------------|------|
| Al_2O_3 | 181 | 186 | [96] |
| Si(111) | 107 | 112 | [97] |
| SiC | 190 | 227 | [98] |

(b) Fréquence de transition et fréquence maximale d'oscillation par type de substrat.

TABLEAU I.10: État de l'art de la filière des transistors HEMT AlGaIn/GaN.

5 Conclusion

L'amélioration et l'optimisation de composants de la filière GaN suscite actuellement un fort intérêt de la part de la communauté scientifique. Les propriétés singulières des composés III-N, notamment leurs effets pyroélectriques et leur grand gap, les distinguent des autres filières III-V telles que InP et GaAs.

La faible quantité de substrats GaN sur le marché, leur coût élevé, et leur taille limitée à l'heure actuelle oblige à réaliser des hétérostructures métamorphiques sur d'autres types de substrats. S'il a été démontré que le carbure de silicium est le meilleur candidat pour les applications d'amplification de puissance hyperfréquence, notamment par son excellente conduction thermique et sa faible désadaptation de maille, il reste néanmoins très onéreux. La filière GaN sur substrat silicium correspond à un compromis performance/coût équilibré, rendu possible grâce à la limitation des défauts cristallins pendant la croissance.

L'ingénierie des structures de bandes permet ensuite de réaliser des hétérostructures capable de confiner les électrons pour atteindre des densités élevées de porteurs de charges à haute mobilité.

Ce chapitre a relaté le principe de fonctionnement du transistor HEMT AlGa_N/Ga_N et expose brièvement quelques usages courants dans des dispositifs plus complexes destinés à l'amplification de puissance hyperfréquence.

Les limitations fondamentales des amplificateurs de puissance hyperfréquence, inhérentes au régime de fonctionnement des HEMT, sont principalement apportées par la thermique et les pièges. En ce qui concerne la thermique, des solutions existent pour améliorer l'évacuation des calories à la surface des composants (*heat-spreader*). L'amointrissement de la quantité de pièges aux interfaces des hétérojonctions, à la surface de la structure et dans les matériaux massif sont des sujets de recherche activement investis encore aujourd'hui.

Bibliographie

- [1] D. Schikora, M. Hankeln, D. J. As, K. Lischka, T. Litz, A. Waag, T. Buhrow, and F. Henneberger, "Epitaxial growth and optical transitions of cubic GaN films," *Phys. Rev. B*, vol. 54, pp. R8381–R8384, Sep 1996.
- [2] H. Okumura, K. Ohta, G. Feuillet, K. Balakrishnan, S. Chichibu, H. Hamaguchi, P. Hacke, and S. Yoshida, "Growth and characterization of cubic GaN," *Journal of Crystal Growth*, vol. 178, no. 1-2, pp. 113–133, 1997.
- [3] D. As, S. Potthast, J. Fernandez, K. Lischka, H. Nagasawa, and M. Abe, "Cubic GaN/AlGa_N Schottky-barrier devices on 3C-SiC substrates," *Microelectronic Engineering*, vol. 83, no. 1, pp. 34–36, 2006.
- [4] A. Zoroddu, F. Bernardini, P. Ruggerone, and V. Fiorentini, "First-principles prediction of structure, energetics, formation enthalpy, elastic constants, polarization, and piezoelectric constants of AlN, GaN, and InN : Comparison of local and gradient-corrected density-functional theory," *Phys. Rev. B*, vol. 64, p. 045208, Jul 2001.

- [5] A. F. Wright and J. S. Nelson, "Consistent structural properties for AlN, GaN, and InN," *Phys. Rev. B*, vol. 51, pp. 7866–7869, Mar 1995.
- [6] F. Kawamura, M. Imade, M. Yoshimura, Y. Mori, and T. Sasaki, "Synthesis of GaN Crystal Using Gallium Hydride," *Japanese Journal of Applied Physics*, vol. 44, no. 1, pp. L1–L3, 2005.
- [7] Y. Andre, A. Trassoudaine, J. Turret, R. Cadoret, E. Gil, D. Castelluci, O. Aoude, and P. Disseix, "Low dislocation density high-quality thick hydride vapour phase epitaxy (HVPE) GaN layers," *Journal of Crystal Growth*, vol. 306, no. 1, pp. 86 – 93, 2007.
- [8] J. O'Hanlon, *A user's guide to vacuum technology*. Wiley-Interscience, 2003.
- [9] J. W. P. Hsu, M. J. Manfra, S. N. G. Chu, C. H. Chen, L. N. Pfeiffer, and R. J. Molnar, "Effect of growth stoichiometry on the electrical activity of screw dislocations in GaN films grown by molecular-beam epitaxy," *Applied Physics Letters*, vol. 78, no. 25, pp. 3980–3982, 2001.
- [10] H. Amano, N. Sawaki, I. Akasaki, and Y. Toyoda, "Metalorganic vapor phase epitaxial growth of a high quality GaN film using an AlN buffer layer," *Applied Physics Letters*, vol. 48, no. 5, pp. 353–355, 1986.
- [11] S. Nakamura, "GaN Growth Using GaN Buffer Layer," *Japanese Journal of Applied Physics*, vol. 30, no. Part 2, No. 10A, pp. L1705–L1707, 1991.
- [12] T. Wang, Y. Morishima, N. Naoi, and S. Sakai, "A new method for a great reduction of dislocation density in a GaN layer grown on a sapphire substrate," *Journal of Crystal Growth*, vol. 213, no. 1-2, pp. 188 – 192, 2000.
- [13] V. M. Asnin, F. H. Pollak, J. Ramer, M. Schurman, and I. Ferguson, "High spatial resolution thermal conductivity of lateral epitaxial overgrown GaN/sapphire (0001) using a scanning thermal microscope," *Applied Physics Letters*, vol. 75, no. 9, pp. 1240–1242, 1999.
- [14] D. G. Cahill, S.-M. Lee, and T. I. Selinder, "Thermal conductivity of kappa -Al₂O₃ and alpha -Al₂O₃ wear-resistant coatings," *Journal of Applied Physics*, vol. 83, no. 11, pp. 5783–5786, 1998.
- [15] C. J. Glassbrenner and G. A. Slack, "Thermal Conductivity of Silicon and Germanium from 3°K to the Melting Point," *Phys. Rev.*, vol. 134, pp. A1058–A1069, May 1964.
- [16] G. A. Slack, "Thermal Conductivity of Pure and Impure Silicon, Silicon Carbide, and Diamond," *Journal of Applied Physics*, vol. 35, no. 12, pp. 3460–3466, 1964.
- [17] J. T. Warren Weeks, M. D. Bremser, K. S. Ailey, E. Carlson, W. G. Perry, and R. F. Davis, "GaN thin films deposited via organometallic vapor phase epitaxy on alpha(6H)–SiC(0001) using high-temperature monocrystalline AlN buffer layers," *Applied Physics Letters*, vol. 67, no. 3, pp. 401–403, 1995.
- [18] S. Strite and H. Morkoç, "GaN, AlN, and InN : A review," *Journal of Vacuum Science & Technology B : Microelectronics and Nanometer Structures*, vol. 10, no. 4, pp. 1237–1266, 1992.
- [19] X. Ke, X. Jun, D. Peizhen, Z. Yongzong, Z. Guoqing, Q. Rongsheng, and F. Zujie, "Y-LiAlO₂ single crystal : a novel substrate for GaN epitaxy," *Journal of Crystal Growth*, vol. 193, no. 1-2, pp. 127 – 132, 1998.

- [20] Sylwester and Porowski, "Bulk and homoepitaxial GaN-growth and characterisation," *Journal of Crystal Growth*, vol. 189-190, pp. 153 – 158, 1998.
- [21] E. Feltn, B. Beaumont, M. Laügt, P. de Mierry, P. Vennéguès, H. Lahrèche, M. Leroux, and P. Gibart, "Stress control in GaN grown on silicon (111) by metalorganic vapor phase epitaxy," *Applied Physics Letters*, vol. 79, no. 20, pp. 3230–3232, 2001.
- [22] J. Derluyn, S. Boeykens, K. Cheng, R. Vandersmissen, J. Das, W. Ruythooren, S. Degroote, M. R. Leys, M. Germain, and G. Borghs, "Improvement of AlGaN/GaN high electron mobility transistor structures by in situ deposition of a Si₃N₄ surface layer," *Journal of Applied Physics*, vol. 98, no. 5, p. 054501, 2005.
- [23] Y.-F. Wu, A. Saxler, M. Moore, R. Smith, S. Sheppard, P. Chavarkar, T. Wisleder, U. Mishra, and P. Parikh, "30-W/mm GaN HEMTs by field plate optimization," *Electron Device Letters, IEEE*, vol. 25, no. 3, pp. 117 – 119, march 2004.
- [24] V. Kumar, G. Chen, S. Guo, and I. Adesida, "Field-plated 0.25-um gate-length Al-GaN/GaN HEMTs with varying field-plate length," *Electron Devices, IEEE Transactions on*, vol. 53, no. 6, pp. 1477 – 1480, june 2006.
- [25] M. Bruel, B. Aspar, and A.-J. Auberton-Hervé, "Smart-cut : A new silicon on insulator material technology based on hydrogen implantation and wafer bonding," *Japanese Journal of Applied Physics*, vol. 36, no. Part 1, No. 3B, pp. 1636–1641, 1997.
- [26] X. Tang, M. Rousseau, N. Defrance, V. Hoel, A. Soltani, R. Langer, and J. De Jaeger, "Thermal behavior analysis of GaN based epi-material on different substrates by means of a physical-thermal model," *Physica Status Solidi A : Applications and Materials Science*, vol. 207, pp. 1820–1826, 2010.
- [27] A. Aleksov, J. Gobien, X. Li, J. Prater, and Z. Sitar, "Silicon-on-Diamond — An engineered substrate for electronic applications," *Diamond and Related Materials*, vol. 15, no. 2-3, pp. 248 – 253, 2006.
- [28] P. Kozodoy, "Magnesium-Doped Gallium Nitride for Electronic and Optoelectronic Device Applications," Ph.D. dissertation, University of California Santa Barbara, Dec. 1999.
- [29] J. K. Sheu and G. C. Chi, "The doping process and dopant characteristics of GaN," *Journal of Physics : Condensed Matter*, vol. 14, no. 22, p. R657, 2002.
- [30] N. Nepal, K. B. Nam, M. L. Nakarmi, J. Y. Lin, H. X. Jiang, J. M. Zavada, and R. G. Wilson, "Optical properties of the nitrogen vacancy in AlN epilayers," *Applied Physics Letters*, vol. 84, no. 7, pp. 1090–1092, 2004.
- [31] M. Levinshteĭn, S. Rumyantsev, and M. Shur, *Properties of advanced semiconductor materials : GaN, AlN, InN, BN, SiC, SiGe*, ser. Wiley-Interscience publication. Wiley, 2001. [Online]. Available : http://books.google.fr/books?id=u26CpULkD_wC
- [32] Z. Bougrioua, M. Azize, A. Jimenez, A.-F. Braña, P. Lorenzini, B. Beaumont, E. Muñoz, and P. Gibart, "Fe doping for making resistive GaN layers with low dislocation density ; consequence on HEMTs," *physica status solidi (c)*, vol. 2, no. 7, pp. 2424–2428, 2005.
- [33] P. Ziadée, "Simulation de composants électroniques aux fréquences térahertz," Ph.D. dissertation, Université de Montpellier II, Sept. 2010.

- [34] P. Shah, V. Mitin, M. Grupen, G. H. Song, and K. Hess, "Numerical simulation of wide band-gap AlGa_N/InGa_N light-emitting diodes for output power characteristics and emission spectra," *Journal of Applied Physics*, vol. 79, no. 5, p. 2755, 1996.
- [35] T. S. Oh, Y. S. Lee, H. Jeong, J. Di Kim, T. H. Seo, and E. K. Suh, "Large-Bandgap Bowing of In_xAl_{1-x}N Ternary Films Grown by Using Metalorganic Chemical Vapor Deposition," *Journal Of The Korean Physical Society*, vol. 53, no. 4, pp. 1956–1960, 2008.
- [36] J. Edgar, *Properties, processing and applications of gallium nitride and related semiconductors*, ser. EMIS datareviews series. INSPEC, 1999.
- [37] J. Wu, W. Walukiewicz, K. M. Yu, J. W. A. III, E. E. Haller, H. Lu, W. J. Schaff, Y. Saito, and Y. Nanishi, "Unusual properties of the fundamental band gap of InN," *Applied Physics Letters*, vol. 80, no. 21, pp. 3967–3969, 2002.
- [38] T. Matsuoka, H. Okamoto, M. Nakao, H. Harima, and E. Kurimoto, "Optical bandgap energy of wurtzite InN," *Applied Physics Letters*, vol. 81, no. 7, pp. 1246–1248, 2002.
- [39] K. Butcher, "Detailed analysis of absorption data for indium nitride," *Materials Science in Semiconductor Processing*, vol. 6, no. 5-6, pp. 351–354, 2003.
- [40] B. Arnaudov, T. Paskova, P. P. Paskov, B. Magnusson, E. Valcheva, B. Monemar, H. Lu, W. J. Schaff, H. Amano, and I. Akasaki, "Energy position of near-band-edge emission spectra of InN epitaxial layers with different doping levels," *Phys. Rev. B*, vol. 69, p. 115216, Mar 2004.
- [41] T. V. Shubina, S. V. Ivanov, V. N. Jmerik, D. D. Solnyshkov, V. A. Vekshin, P. S. Kop'ev, A. Vasson, J. Leymarie, A. Kavokin, H. Amano, K. Shimono, A. Kasic, and B. Monemar, "Mie Resonances, Infrared Emission, and the Band Gap of InN," *Phys. Rev. Lett.*, vol. 92, p. 117407, Mar 2004.
- [42] F. Bechstedt, J. Furthmüller, O. Ambacher, and R. Goldhahn, "Comment on "Mie Resonances, Infrared Emission, and the Band Gap of InN"," *Phys. Rev. Lett.*, vol. 93, p. 269701, Dec 2004.
- [43] S. Chen and G. Wang, "High-field properties of carrier transport in bulk wurtzite GaN : A Monte Carlo perspective," *Journal of Applied Physics*, vol. 103, no. 2, p. 023703, 2008.
- [44] J. Wu, W. Walukiewicz, K. Yu, J. A. III, S. Li, E. Haller, H. Lu, and W. J. Schaff, "Universal bandgap bowing in group-III nitride alloys," *Solid State Communications*, vol. 127, no. 6, pp. 411 – 414, 2003.
- [45] S. Kasap and P. Capper, *Springer handbook of electronic and photonic materials*, ser. Springer Handbook of. Springer, 2006.
- [46] M. J. Kane, M. J. Uren, D. J. Wallis, P. J. Wright, D. E. J. Soley, A. J. Simons, and T. Martin, "Determination of the dielectric constant of GaN in the kHz frequency range," *Semiconductor Science and Technology*, vol. 26, no. 8, p. 085006, 2011.
- [47] K. Karch, J.-M. Wagner, and F. Bechstedt, "Ab initio study of structural, dielectric, and dynamical properties of GaN," *Phys. Rev. B*, vol. 57, pp. 7043–7049, Mar 1998.
- [48] W. J. Moore, J. J. A. Freitas, R. T. Holm, O. Kovalenkov, and V. Dmitriev, "Infrared dielectric function of wurtzite aluminum nitride," *Applied Physics Letters*, vol. 86, no. 14, p. 141912, 2005.

-
- [49] S. Sridharan and P. Yoder, “Anisotropic Transient and Stationary Electron Velocity in Bulk Wurtzite GaN,” *Electron Device Letters, IEEE*, vol. 29, no. 11, pp. 1190–1192, nov. 2008.
- [50] O. Ambacher, J. Majewski, C. Miskys, A. Link, M. Hermann, M. Eickhoff, M. Stutzmann, F. Bernardini, V. Fiorentini, V. Tilak, B. Schaff, and L. F. Eastman, “Pyroelectric properties of Al(In)GaN/GaN hetero- and quantum well structures,” *Journal of Physics : Condensed Matter*, vol. 14, no. 13, p. 3399, 2002.
- [51] A. E. Romanov, T. J. Baker, S. Nakamura, J. S. Speck, and E. U. Group, “Strain-induced polarization in wurtzite III-nitride semipolar layers,” *Journal of Applied Physics*, vol. 100, no. 2, p. 023522, 2006.
- [52] F. Bernardini, V. Fiorentini, and D. Vanderbilt, “Spontaneous polarization and piezoelectric constants of III-V nitrides,” *Phys. Rev. B*, vol. 56, pp. R10 024–R10 027, Oct 1997.
- [53] N. Sarkar and S. Ghosh, “Temperature dependent band gap shrinkage in GaN : Role of electron-phonon interaction,” *Solid State Communications*, vol. 149, no. 31-32, pp. 1288–1291, 2009.
- [54] K. B. Nam, J. Li, J. Y. Lin, and H. X. Jiang, “Optical properties of AlN and GaN in elevated temperatures,” *Applied Physics Letters*, vol. 85, no. 16, pp. 3489–3491, 2004.
- [55] J. Wu, W. Walukiewicz, W. Shan, K. M. Yu, J. W. A. III, S. X. Li, E. E. Haller, H. Lu, and W. J. Schaff, “Temperature dependence of the fundamental band gap of InN,” *Journal of Applied Physics*, vol. 94, no. 7, pp. 4457–4460, 2003.
- [56] L. Viña, S. Logothetidis, and M. Cardona, “Temperature dependence of the dielectric function of germanium,” *Phys. Rev. B*, vol. 30, pp. 1979–1991, Aug 1984.
- [57] R. Pässler, “Alternative analytical descriptions of the temperature dependence of the energy gap in cadmium sulfide,” *physica status solidi (b)*, vol. 193, no. 1, pp. 135–144, 1996.
- [58] Q. Guo and A. Yoshida, “Temperature Dependence of Band Gap Change in InN and AlN,” *Japanese Journal of Applied Physics*, vol. 33, no. Part 1, No. 5A, pp. 2453–2456, 1994.
- [59] R. Pässler, “Parameter Sets Due to Fittings of the Temperature Dependencies of Fundamental Bandgaps in Semiconductors,” *physica status solidi (b)*, vol. 216, no. 2, pp. 975–1007, 1999.
- [60] —, “Moderate phonon dispersion shown by the temperature dependence of fundamental band gaps of various elemental and binary semiconductors including wide-band gap materials,” *Journal of Applied Physics*, vol. 88, no. 5, pp. 2570–2577, 2000.
- [61] —, “Basic moments of phonon density of states spectra and characteristic phonon temperatures of group IV, III–V, and II–VI materials,” *Journal of Applied Physics*, vol. 101, no. 9, p. 093513, 2007.
- [62] N. Nepal, J. Li, M. L. Nakarmi, J. Y. Lin, and H. X. Jiang, “Temperature and compositional dependence of the energy band gap of AlGaIn alloys,” *Applied Physics Letters*, vol. 87, no. 24, p. 242104, 2005.
- [63] V. Fuflyigin, E. Salley, A. Osinsky, and P. Norris, “Pyroelectric properties of AlN,” *Applied Physics Letters*, vol. 77, no. 19, pp. 3075–3077, 2000.
-

- [64] M. R. Society, Ed., *Pyroelectric and Piezoelectric Properties of Gan-Based Materials*, vol. 537, MRS Proceedings. Cambridge University Press, 1998.
- [65] S. K. O’Leary, B. E. Foutz, M. S. Shur, and L. F. Eastman, “The sensitivity of the electron transport within bulk wurtzite indium nitride to variations in the crystal temperature, the doping concentration, and the non-parabolicity coefficient : an updated Monte Carlo analysis,” *Journal of Materials Science-Materials inElectronics*, vol. 21, no. 3, p. 218–230, 2010.
- [66] A. D. Bykhovski, B. L. Gelmont, and M. S. Shur, “Elastic strain relaxation and piezoeffect in GaN-AlN, GaN-AlGaN and GaN-InGaN superlattices,” *Journal of Applied Physics*, vol. 81, no. 9, pp. 6332–6338, 1997.
- [67] J. R. Waldrop and R. W. Grant, “Measurement of AlN/GaN (0001) heterojunction band offsets by x-ray photoemission spectroscopy,” *Applied Physics Letters*, vol. 68, no. 20, pp. 2879–2881, 1996.
- [68] S. Kabi, D. Biswas, and S. Panda, “Calculations for the Band lineup and Band Offsets of AlGaN/GaN Qws and Effects of Electric Field on the Photoluminescence,” *2009 4th International Conference on Computers and Devices for Communication Codec 2009*, pp. 211–214 524, 2009.
- [69] M. Tchernycheva, L. Nevou, L. Doyennette, F. H. Julien, E. Warde, F. Guillot, E. Monroy, E. Bellet-Amalric, T. Remmele, and M. Albrecht, “Systematic experimental and theoretical investigation of intersubband absorption in GaN/AlN quantum wells,” *Phys. Rev. B*, vol. 73, p. 125347, 2006.
- [70] J. P. Ibbetson, P. T. Fini, K. D. Ness, S. P. DenBaars, J. S. Speck, and U. K. Mishra, “Polarization effects, surface states, and the source of electrons in AlGaN/GaN heterostructure field effect transistors,” *Applied Physics Letters*, vol. 77, no. 2, pp. 250–252, 2000.
- [71] I.-H. Tan, G. L. Snider, L. D. Chang, and E. L. Hu, “A self-consistent solution of Schrödinger–Poisson equations using a nonuniform mesh,” *Journal of Applied Physics*, vol. 68, no. 8, pp. 4071–4076, 1990.
- [72] G. L. Snider, “1D Poisson Band Diagram Calculator.”
- [73] O. Ambacher, B. Foutz, J. Smart, J. R. Shealy, N. G. Weimann, K. Chu, M. Murphy, A. J. Sierakowski, W. J. Schaff, L. F. Eastman, R. Dimitrov, A. Mitchell, and M. Stutzmann, “Two dimensional electron gases induced by spontaneous and piezoelectric polarization in undoped and doped AlGaN/GaN heterostructures,” *Journal of Applied Physics*, vol. 87, no. 1, pp. 334–344, 2000.
- [74] J. K. Sheu, M. L. Lee, and W. C. Lai, “Effect of low-temperature-grown GaN cap layer on reduced leakage current of GaN Schottky diodes,” *Applied Physics Letters*, vol. 86, no. 5, p. 052103, 2005.
- [75] Z. H. Liu, S. Arulkumaran, and G. I. Ng, “Temperature dependence of Ohmic contact characteristics in AlGaN/GaN high electron mobility transistors from -50 to 200°C,” *Applied Physics Letters*, vol. 94, no. 14, p. 142105, 2009.
- [76] A. Matulionis, J. Liberis, L. Ardaravicius, M. Ramonas, I. Matulioniene, and J. Smart, “Hot-electron energy relaxation time in AlGaN/GaN,” *Semiconductor Science and Technology*, vol. 17, no. 3, p. L9, 2002.

- [77] J. Kuzmík, S. Bychikhin, D. Pogany, C. Gaquière, and E. Morvan, “Current conduction and saturation mechanism in AlGa_N/Ga_N ungated structures,” *Journal of Applied Physics*, vol. 99, no. 12, p. 123720, 2006.
- [78] B. Benbakhti, A. Soltani, K. Kalna, M. Rousseau, and J.-C. De Jaeger, “Effects of Self-Heating on Performance Degradation in AlGa_N/Ga_N-Based Devices,” *Electron Devices, IEEE Transactions on*, vol. 56, no. 10, pp. 2178–2185, oct. 2009.
- [79] E. J. Miller, X. Z. Dang, and E. T. Yu, “Gate leakage current mechanisms in AlGa_N/Ga_N heterostructure field-effect transistors,” *Journal of Applied Physics*, vol. 88, no. 10, pp. 5951–5958, 2000.
- [80] W. Tan, M. Uren, P. Houston, R. Green, R. Balmer, and T. Martin, “Surface leakage currents in Si_N_x passivated AlGa_N/Ga_N HFETs,” *Electron Device Letters, IEEE*, vol. 27, no. 1, pp. 1–3, jan. 2006.
- [81] G. Jessen, R. Fitch, J. Gillespie, G. Via, A. Crespo, D. Langley, D. Denninghoff, M. Trejo, and E. Heller, “Short-Channel Effect Limitations on High-Frequency Operation of AlGa_N/Ga_N HEMTs for T-Gate Devices,” *Electron Devices, IEEE Transactions on*, vol. 54, no. 10, pp. 2589–2597, oct. 2007.
- [82] M. Rousseau, A. Soltani, and J. C. D. Jaeger, “Efficient physical-thermal model for thermal effects in AlGa_N/Ga_N high electron mobility transistors,” *Applied Physics Letters*, vol. 101, no. 12, p. 122101, 2012.
- [83] M. Kaddeche, A. Telia, and A. Soltani, “Modeling of AlGa_N/Ga_N HEMTs using field-plate technology,” in *Signals, Circuits and Systems (SCS), 2009 3rd International Conference on*, nov. 2009, pp. 1–4.
- [84] P. H. Chen, C. L. Lin, Y. Liu, T. Y. Chung, and C.-Y. Liu, “Diamond Heat Spreader Layer for High-Power Thin-GaN Light-Emitting Diodes,” *Photonics Technology Letters, IEEE*, vol. 20, no. 10, pp. 845–847, may15, 2008.
- [85] K. Hirama, M. Kasu, and Y. Taniyasu, “RF High-Power Operation of AlGa_N/Ga_N HEMTs Epitaxially Grown on Diamond,” *Electron Device Letters, IEEE*, vol. 33, no. 4, pp. 513–515, april 2012.
- [86] A. Chini, D. Buttari, R. Coffie, S. Heikman, S. Keller, and U. Mishra, “12 W/mm power density AlGa_N/Ga_N HEMTs on sapphire substrate,” *Electronics Letters*, vol. 40, no. 1, pp. 73–74, jan. 2004.
- [87] V. Kumar, A. Kuliev, R. Schwindt, M. Muir, G. Simin, J. Yang, M. A. Khan, and I. Adesida, “High performance 0.25 μm gate-length AlGa_N/Ga_N HEMTs on sapphire with power density of over 4.5 W/mm at 20 GHz,” *Solid-State Electronics*, vol. 47, no. 9, pp. 1577–1580, 2003.
- [88] K. Chabak, J. Gillespie, V. Miller, A. Crespo, J. Roussos, M. Trejo, D. Walker, G. Via, G. Jessen, J. Wasserbauer, F. Faili, D. Babic, D. Francis, and F. Ejeckam, “Full-Wafer Characterization of AlGa_N/Ga_N HEMTs on Free-Standing CVD Diamond Substrates,” *Electron Device Letters, IEEE*, vol. 31, no. 2, pp. 99–101, feb. 2010.
- [89] K. K. CHU, “9.4-W/mm Power Density AlGa_N-Ga_N HEMTs on Free-Standing Ga_N Substrates,” *IEEE Electron Device Lett.*, vol. 25, no. 9, pp. 596–598, 2004.

- [90] S. Hoshi, M. Itoh, T. Marui, H. Okita, Y. Morino, I. Tamai, E. Toda, S. Seki, and T. Egawa, "12.88 W/mm GaN High Electron Mobility Transistor on Silicon Substrate for High Voltage Operation," *Applied Physics Express*, vol. 2, no. 6, p. 061001, 2009.
- [91] D. Dumka and P. Saunier, "GaN on Si HEMT with 65% power added efficiency at 10 GHz," *Electronics Letters*, vol. 46, no. 13, pp. 946–947, 24 2010.
- [92] D. DUCATTEAU, "Output Power Density of 5.1/mm at 18 GHz with an AlGaIn/GaN HEMT on Si Substrate," *IEEE Electron Device Lett.*, vol. 27, no. 1, pp. 7–9, 2006.
- [93] D. Marti, S. Tirelli, A. R. Alt, J. Roberts, and C. R. Bolognesi, "150-GHz Cutoff Frequencies and 2-W/mm Output Power at 40 GHz in a Millimeter-Wave AlGaIn/GaN HEMT Technology on Silicon," *Electron Device Letters, IEEE*, vol. 33, no. 10, pp. 1372–1374, oct. 2012.
- [94] T. Palacios, A. Chakraborty, S. Rajan, C. Poblenz, S. Keller, S. P. Denbaars, J. S. Speck, and U. K. Mishra, "High-Power AlGaIn/GaN HEMTs for Ka-Band Applications," *IEEE Electron Device Letters*, vol. 26, pp. 781–783, nov 2005.
- [95] N. DEFRANCE, "AlGaIn/GaN HEMT High Power Densities on SiC/SiO₂/poly-SiC Substrates," *IEEE Electron Device Lett.*, vol. 30, no. 6, pp. 596–598, 2009.
- [96] M. Higashiwaki, T. Mimura, and T. Matsui, "30-nm-Gate AlGaIn/GaN Heterostructure Field-Effect Transistors with a Current-Gain Cutoff Frequency of 181 GHz," *Japanese Journal of Applied Physics*, vol. 45, no. 42, pp. L1111–L1113, 2006.
- [97] S. Tirelli, D. Marti, H. Sun, A. R. Alt, H. Benedickter, E. L. Piner, and C. R. Bolognesi, "107-GHz (Al,Ga)N/GaN HEMTs on Silicon With Improved Maximum Oscillation Frequencies," *IEEE Electron Device Letters*, vol. 31, pp. 296–298, Apr. 2010.
- [98] M. Higashiwaki, T. Mimura, and T. Matsui, "AlGaIn/GaN Heterostructure Field-Effect Transistors on 4H-SiC Substrates with Current-Gain Cutoff Frequency of 190GHz," *Applied Physics Express*, vol. 1, no. 2, p. 021103, 2008.

Chapitre II

Technologie des composants

1 Introduction

1.1 Généralités

Ce chapitre fait état des procédés technologiques de fabrication de HEMT AlGaN/GaN, qui ont été adaptés sur substrat silicium ou bien développés dans le cadre de ces travaux. L'optimisation en amont des transistors passe par le perfectionnement des hétérostructures, que ce soit au niveau de la qualité cristalline et des interfaces, ou de la diminution de la concentration de défauts.

D'autre part, chaque étape de fabrication doit être optimisée pour améliorer les performances, sachant que la complexité et le coût du procédé sont des contraintes supplémentaires. Dans ce contexte, il convient de trouver le juste équilibre entre la complexité technologique et le coût de fabrication pour un développement au niveau industriel.

L'objectif final est inscrit dans le but de pouvoir transférer facilement les procédés de fabrication à l'industrie. Le travail en collaboration avec les acteurs industriels permet donc de prendre en considération les contraintes budgétaires et les besoins en termes de performance et de qualité des composants.

1.2 Étapes de fabrication

Les étapes de fabrication amenant à l'élaboration d'un HEMT à deux doigts de grille sont schématisées figures II.1. À propos des étapes de fabrication de ce type de transistor, on compte dans l'ordre : la lithographie des contacts source et drain, suivi d'un recuit rapide à haute température (figure II.1a), l'isolation des composants (figure II.1b), et enfin la lithographie des contacts de grille (figure II.1c).

L'amélioration des dispositifs amène à réaliser une étape obligatoire de passivation de surface par un dépôt de diélectrique. Il s'ensuit alors une étape auxiliaire de gravure du diélectrique qui est indispensable pour accéder aux contacts (figure II.1d). Enfin, les plots d'accès et l'épaississement des contacts (figure II.1e) sont réalisés pour permettre la caractérisation sous pointe, le *bonding* pour un éventuel montage sur circuit, ou la connexion entre les composants dans le cas d'un dispositif intégré.

Les dimensions des contacts Schottky sont notées $L_G \times W$ avec L_G la longueur de grille (qui doit être la plus petite possible pour la montée en fréquence en respectant la limitation du rapport L_G/d_{bar} , cf section 4.2.1.2), et W la largeur du composant.

Ensuite, concernant la géométrie du composant, chaque contact de drain (D) doit être entouré par deux grilles (G) et deux sources (S) afin de respecter la séquence SGDGS. Cette disposition optimale permet de maximiser l'efficacité des drains en autorisant un accès du courant par les deux côtés. Le nombre de contacts source N_S et de grille N_G (ou encore appelés doigts de grille) sont facilement déterminés par les relations $N_S = N_D + 1$ et $N_G = 2N_D$.

Le transistor optimisé le plus simple est alors composé d'un drain, deux doigts de grille

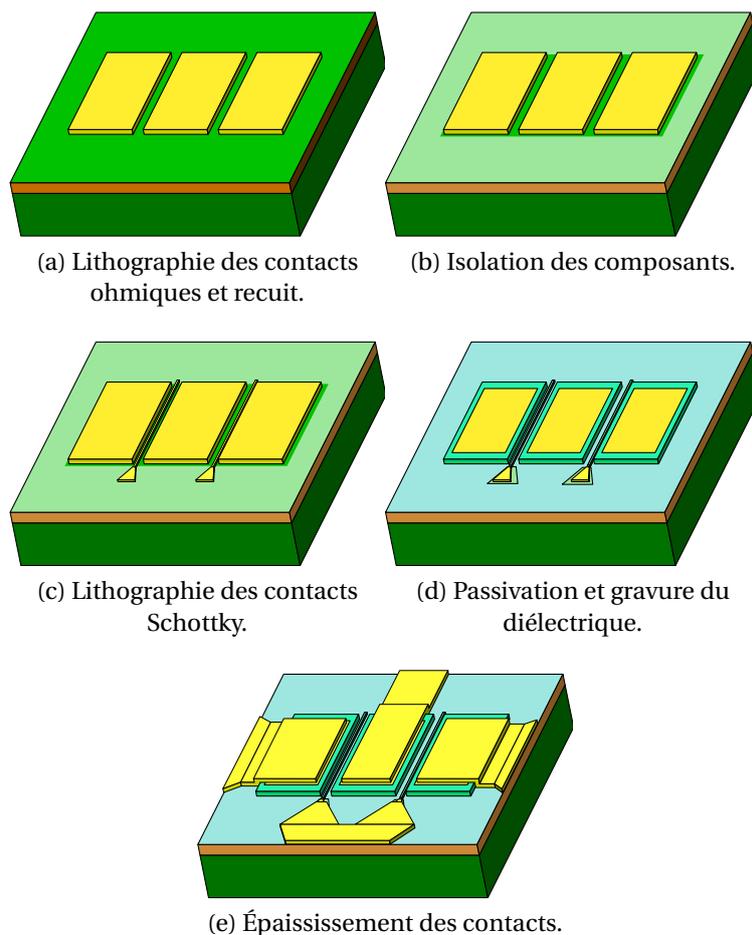


FIGURE II.1: Étapes de fabrication d'un HEMT.

et deux sources. L'étape de fabrication des plots d'accès permet de connecter les deux grilles, et rend sources et drain facilement accessibles. Les sources peuvent être reliées par *bonding* lors de l'intégration sur circuit, ou pendant les mesures sous pointes GSG (*Ground-Signal-Ground*).

La caractéristique $I_D(V_{DS}, V_{GS})$ d'un HEMT variant linéairement en fonction des paramètres W et N_G au premier ordre, elle est systématiquement normalisée en densité de courant ($I_D/N_G W$) et exprimée en $A\text{mm}^{-1}$. Cette quantité permet de comparer les performances de deux transistors n'ayant pas le même développement.

1.3 Transistors à grand développement

La gestion d'une importante quantité de courant demande un développement du transistor en conséquence. La résistance linéique d'un doigt de grille étant non négligeable, une largeur W trop grande serait défavorable pour un contrôle homogène du canal. D'autre part les effets de propagation d'onde apparaissent à plus faible fréquence et limitent les performances hyperfréquences.

L'augmentation du nombre de doigts de grille est donc la meilleure option. En contrepartie, cette solution nécessite la fabrication d'un pont de liaison pour pouvoir interconnecter

les sources entre-elles, ce qui apporte une complexité significative de la structure du transistor.

Plusieurs technologies sont disponibles, par exemple les ponts supportés par un diélectrique (figure II.2b et b dans le cas du BCB), et les ponts sans support (à air), fabriqués sur une couche sacrificielle qui est retirée à la fin du procédé (figure II.2d).

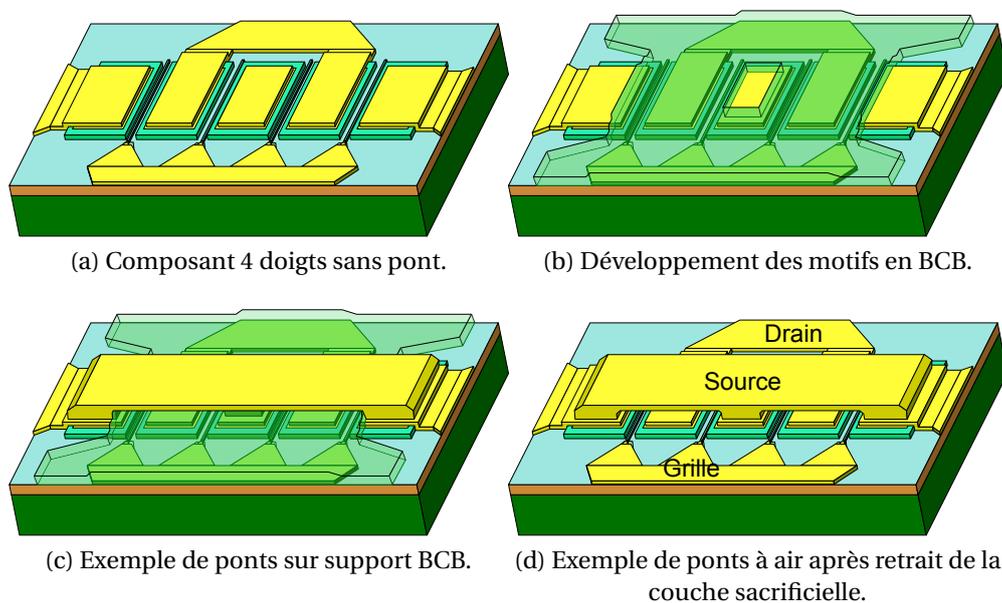


FIGURE II.2: Fabrication de ponts pour transistors multi-doigts.

1.4 Méthodologie employée

Trois processus d'optimisation et de validation ont été utilisés dans le cadre de ce travail. Dans un premier temps, un ensemble de lignes coplanaires et de capacités circulaires est fabriqué sur des hétérostructures sans barrière pour permettre de caractériser les propriétés de la couche tampon (pertes, permittivité, résistivité...) et ainsi valider la qualité du *buffer*.

Ensuite, les étapes de fabrication sont optimisées tour à tour en utilisant un procédé rapide basé exclusivement sur des techniques de photolithographie optique. Ces procédés ont l'avantage d'être rapides et économiques, mais ne permettent pas de définir des motifs de très petite dimension ($d_{\min} \approx 1 - 2 \mu\text{m}$). Les mesures des motifs de contrôle (*Process Control Monitoring* PCM) sont effectuées sur plaque, en salle blanche, et permettent de caractériser et de contrôler chaque étape de fabrication (échelles TLM pour *Transmission Line Model*, mesures d'isolation, trèfles de Hall, GTLM pour *Gated TLM...*). Les transistors ont généralement deux doigts de grille.

Enfin, après optimisation de chaque étape, un procédé de fabrication plus complexe est utilisé pour fabriquer des HEMTs plus performant en hyperfréquence. Les étapes dont la définition des motifs est critique (Contacts ohmiques et Schottky) sont réalisées par lithographie électronique. La fabrication des ponts est réalisée au besoin si le masque comprend des transistors à grand développement.

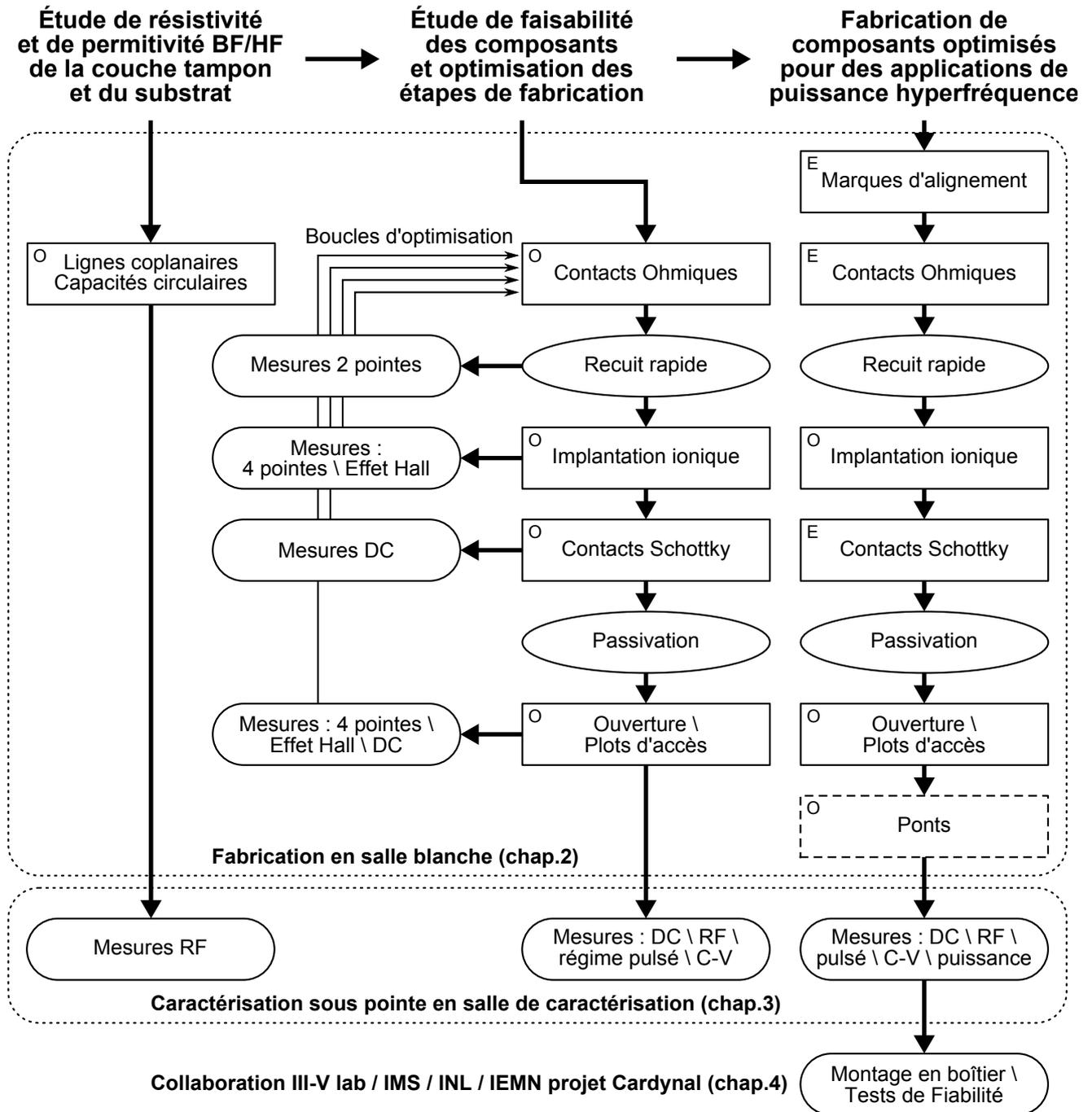


FIGURE II.3: Méthodologie utilisée dans le cadre de ce travail de thèse. (Légende : Lithographie optique (O), électronique (E).)

1.5 Objectifs de ce chapitre

Ce chapitre est consacré à la fabrication et à l'optimisation des transistors réalisés dans le cadre de ce travail. Chaque section abordera une étape de fabrication en respectant l'ordre chronologique, comme le montre la figure II.3. La caractérisation des motifs de contrôle effectuée en salle blanche pour éviter toute pollution est exposée dans ce chapitre. Les études nécessitant des appareils de mesures plus précis, généralement effectuées lorsque les procédés de fabrication sont finalisés, seront abordées dans les chapitres suivants (mesures sous pointes et tests de fiabilité).

2 Contacts ohmiques

Le contact ohmique doit altérer le canal au minimum et avoir la résistance la plus faible possible. Le procédé de fabrication utilisé pendant ce travail de thèse a été inspiré de l'étude rétrospective de Lu et al. [1], où l'empilement des couches métalliques Ti/Al/Ni/Au [2] a donné la meilleure résistivité spécifique de contact pour des faibles dopages.

Un prétraitement de surface a été ajouté au procédé pour enlever la couche d'oxyde natif [3]. De plus, les travaux de Jacobs et al. [4] ont donné une méthode systématique qui a été appliquée à la technologie GaN/silicium pour optimiser la résistivité en fonction des différentes épaisseurs de l'empilement métallique.

2.1 Procédé de fabrication

2.1.1 Généralités

La majorité des motifs métalliques dans cette étude ont été réalisés par lithographie à partir de résine photosensible (photolithographie) ou électrosensible (électrolithographie). Cette technique requiert une gravure de la résine laissant apparaître un profil en forme de casquette, suivi d'un dépôt métallique anisotrope. L'étape est finalisée par le retrait de la couche métallique superficielle par sous-gravure chimique de la résine (*lift-off*).

L'avantage de la photolithographie réside dans sa rapidité de développement et son faible coût de production, indépendamment de la surface traitée. Cependant, les techniques d'alignement optique peu précises ($\pm 1\mu\text{m}$) et la définition des motifs étant limitée par la longueur d'onde de la source d'insolation (UV 365 nm), il est impossible de développer des structures nécessitant une grande précision d'alignement et des dimensions submicroniques.

La lithographie électronique permet de définir des motifs avec une précision incomparable ($\pm 10\text{nm}$). Le procédé est plus long et coûteux, et le temps de masquage dépend de la surface totale des motifs à révéler. Enfin, l'ajout d'une étape préliminaire de marquage dans le procédé de fabrication est indispensable pour le repérage et l'alignement des motifs avec précision (motifs carrés en Mo/Ni/Mo, de dimension $8 \times 8\mu\text{m}^2$). Ce type de technologie n'est donc utilisé que pour les étapes critiques de fabrication de transistors destinés à obtenir de bonnes performances en hyperfréquence (cf. figure II.3).

2.1.1.1 Étape de gravure

Une étape préliminaire de retrait de l'oxyde natif du cap de GaN par une solution aqueuse d'acide chlorhydrique (HCl/H₂O 1 : 1) est effectuée juste avant insertion dans le bâti de dépôt métallique.

Un usinage ionique est appliqué sur toute la surface par gravure IBE Ar⁺ (*Ion Beam Etching*) dans une chambre sous vide reliée à la chambre de dépôt pour éviter toute contamination par oxydation. Le temps de gravure est défini en fonction des épaisseurs de cap et de barrière AlGaN à graver et de la vitesse de gravure. Cette étape est surtout nécessaire pour les

hétérostructures présentant une couche d'exclusion en AlN. Notons que ce type de gravure ne détériore pas le profil casquette de la résine à faible énergie.

La vitesse de gravure de l' $\text{Al}_{0.28}\text{Ga}_{0.72}\text{N}$ a été estimée dans une précédente étude [5] pour des échantillons provenant de deux types de croissance différents (figure II.4a). Dans cette même étude, il a été démontré qu'une conductivité de contact optimale est obtenue lorsque 75 % de la barrière est gravée. Il est à noter que les hétérostructures de cette précédente étude n'avaient pas de cap GaN. On suppose cependant que ces résultats restent applicables dans notre cas, étant donné que l'empilement et les épaisseurs des autres couches sont comparables.

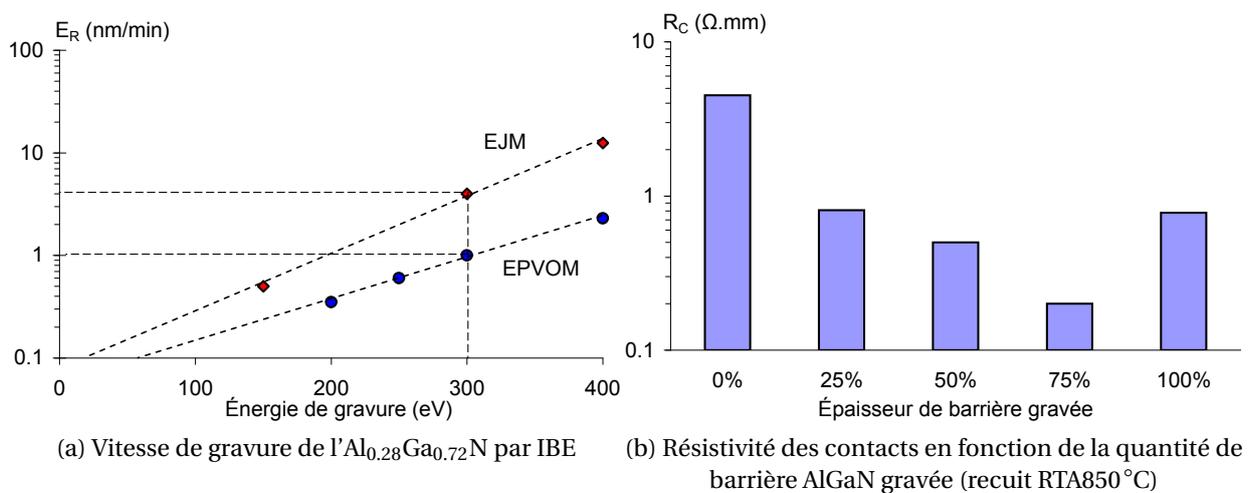


FIGURE II.4: Estimation des paramètres de gravure optimaux pour la réalisation des contacts ohmiques [5].

Ainsi, la vitesse de gravure à une énergie de 300 eV d'une couche épitaxiée par EJM est de $4,1 \text{ nm min}^{-1}$. Le temps de gravure pour obtenir une résistivité de contact optimale est ainsi estimé à 5 min dans notre cas. Néanmoins, dans un souci de reproductibilité et de rendement, l'homogénéité de la gravure étant peu connue, le temps de gravure utilisé pour ce travail a été de 4 min.

2.1.1.2 Couches d'empilement

Le dépôt est assuré par évaporation des sources métalliques au moyen d'un canon à électron. Cette méthode de dépôt a l'avantage d'être anisotrope, le métal n'étant pas déposé sous la casquette définie par le bicouche de résine. L'espace résultant est indispensable pour la réussite du *lift-off*. Le séquentiel Ti/Al/Ni/Au illustré dans le tableau II.1 donne une excellente résistance de contact ($0,2 \Omega \text{ mm}$).

Le choix des matériaux utilisé est justifié par les propriétés de chacun d'eux et des alliages qu'ils forment après recuit. Le titane est utilisé comme surface d'accroche, et la formation d'un alliage TiN conducteur améliore les performances des contacts. L'aluminium est diffusé sur quelques nanomètres dans le semiconducteur pendant le recuit. Les matériaux Ti et Al

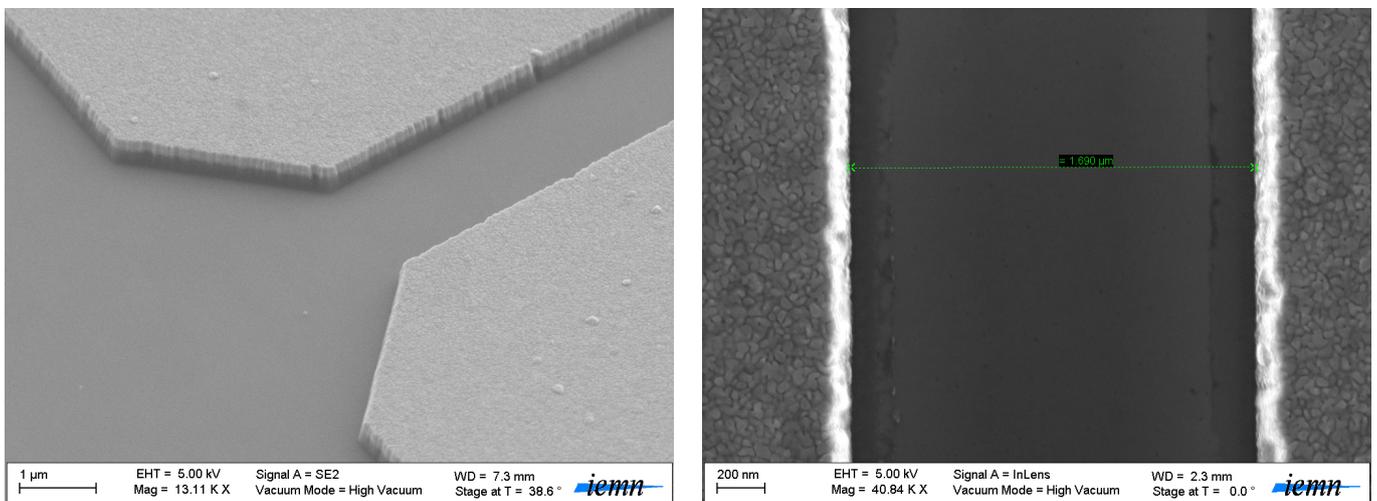
| |
|-------------|
| Au : 1000 Å |
| Ni : 400 Å |
| Al : 2000 Å |
| Ti : 120 Å |
| AlGaN |

TABLEAU II.1: Épaisseurs des couches métalliques constituant les contacts ohmiques.

jouent un rôle primordial dans la formation du contact ohmique, si bien que seules ces deux premières couches sont suffisantes.

Les deux couches métalliques suivantes Ni/Au servent à répartir le courant de manière homogène sur toute la surface du contact. Cette fonction est assurée par l'or, qui possède une conductivité électrique et une stabilité chimique excellentes. Cependant, la couche de nickel est indispensable pour éviter la formation de composés intermétalliques Al-Au, communément appelés « peste pourpre », qui rendent le contact friable et augmentent sa résistivité. Le nickel constitue donc une barrière de diffusion entre l'or et l'aluminium, mais sa faible conductivité amène à faire un compromis sur le choix de son épaisseur.

Les images prises au microscope à balayage électronique de la figure II.5 montrent les motifs métalliques obtenus par électrolithographie après l'étape de *lift-off*. La vue en perspective figure II.5a, permet de rendre compte de la faible rugosité des contacts avant recuit. Le travail de sortie des électrons étant différent entre l'or et l'aluminium, une différence de contraste peut être observée sur les flancs des contacts, ce qui permet de distinguer visuellement les deux couches métalliques. L'image de la figure II.5a a été prise au dessus de deux contacts séparés de $1,69\mu\text{m}$. Les traces longeant les bords des contacts résultent de la gravure IBE sous la casquette (typiquement $0,8\mu\text{m}$).



(a) Vue de profil, image des électrons secondaires.

(b) Vue de dessus, image des électrons rétrodiffusés.

FIGURE II.5: Photo MEB de contacts ohmiques non recuits.

2.1.1.3 Recuit rapide

Le recuit des contacts est effectué dans les plus brefs délais après le *lift-off* pour éviter les contaminations dues à l'air. Le contrôle de l'élévation en température est primordial dans cette étape, et dans notre cas il est fixé à 45°C s^{-1} . Cependant, l'hétérostructure supportant mal les températures trop élevées (rappelons que la température de croissance par EJM est aux alentours de 800°C pour le GaN), la durée du recuit doit donc être limitée pour éviter la destruction du réseau cristallin, mais doit être suffisante pour permettre la diffusion des éléments métalliques.

La figure II.6a représente l'évolution de la température de consigne en fonction du temps. La consigne s'arrête à un premier palier à 450°C pour déshydrater l'ensemble de la plaque, pour ensuite atteindre la température de recuit effective. La durée des plateaux est fixée à 30s.

L'étude de la caractéristique électrique entre deux contacts ohmiques non-isolés ($100\mu\text{m}$ de développement et espacement de $5\mu\text{m}$) a permis de montrer que le recuit à 850°C donne les meilleurs résultats (figure II.6b).

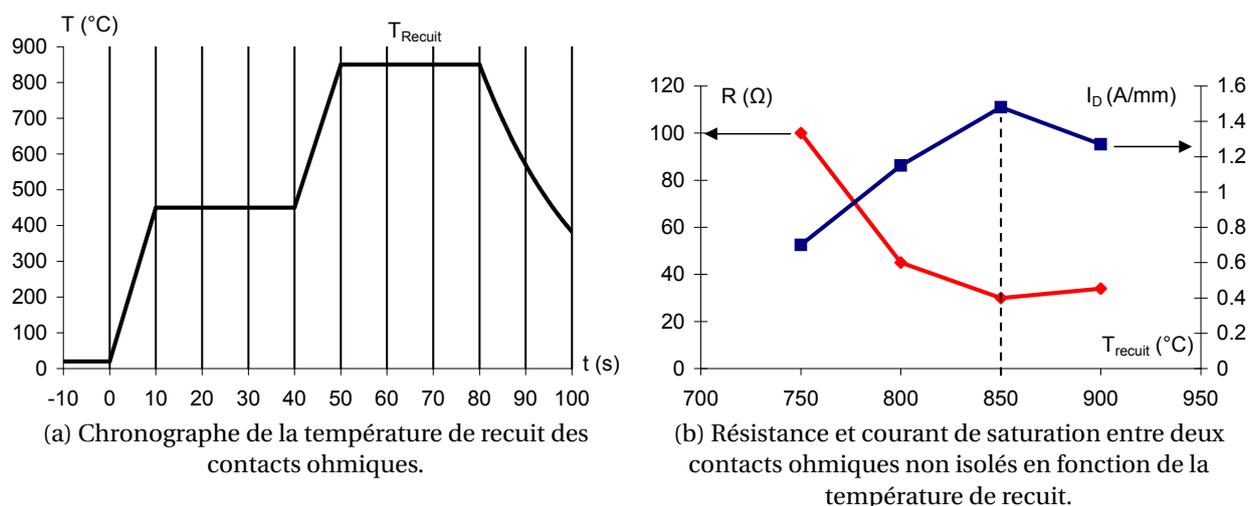
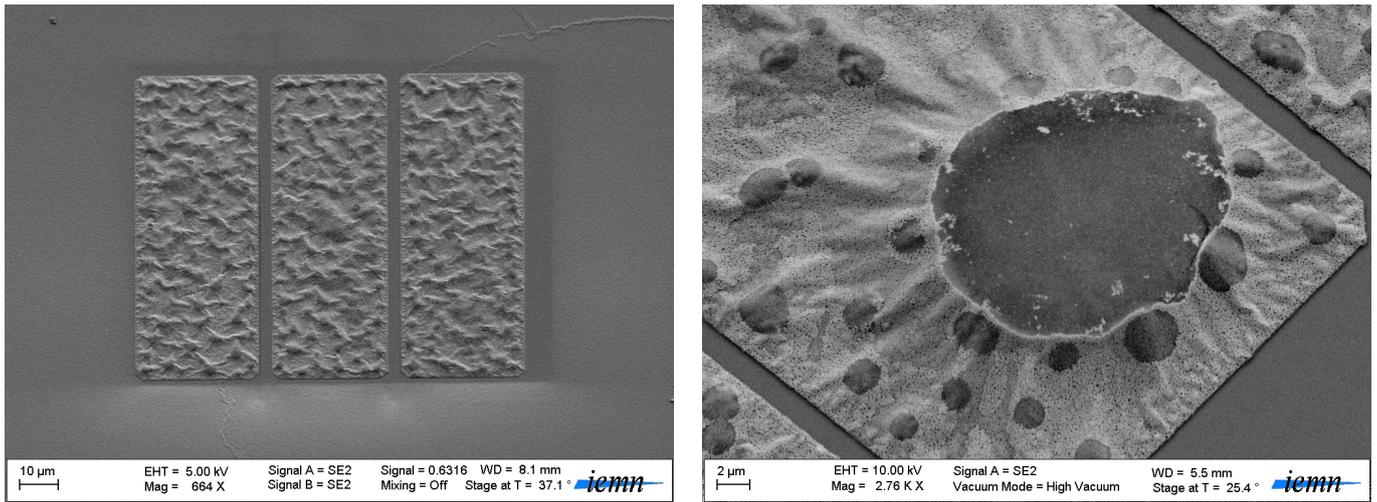


FIGURE II.6: Optimisation des paramètres de recuit *flash* des contacts ohmiques.

Au terme de l'étape de recuit, un accroissement de la rugosité de surface des contacts est malheureusement observé. Il est principalement causé par le démouillage du film d'or. Il a également été constaté sur certaines plaques une formation de dômes sur l'ensemble des contacts. Cependant aucune dégradation des performances globales n'a été démontrée. Ces trous sont de plus « comblés » par les dépôts métalliques servant à épaissir les contacts dans la suite du procédé de fabrication des transistors. Les deux photos ci-après (figure II.7) illustrent ces phénomènes.

L'hypothèse, selon laquelle certains résidus auraient pu rester avant la métallisation serait la plus probable pour expliquer leur provenance. La nature des résidus entrant en jeu dans le processus de création des dômes reste encore à déterminer. Les éléments potentiels sont les traces de résine résiduelles après révélation, ou encore des résidus d'eau et de chlore provenant de l'attaque chimique de l'oxyde natif.



(a) Contacts ohmiques après recuit RTA 850°C.

(b) Formation de dôme après recuit.

FIGURE II.7: Photos MEB de contacts ohmiques après recuit fabriqués sur deux plaques différentes.

Enfin, le comportement des métaux pendant le recuit a été mis en évidence à partir de l'analyse dispersive en énergie des rayons X *EDX* dont les résultats sont présentés figure II.8.

Cette analyse révèle la présence uniforme d'aluminium sur toute la surface des contacts, ce qui est expliqué par sa diffusion partielle à travers les couches de nickel et d'or. La répartition de l'or par îlots correspond à un comportement typique de démouillage à haute température, laissant également apparaître le nickel à travers des régions creuses de 2µm de diamètre en moyenne.

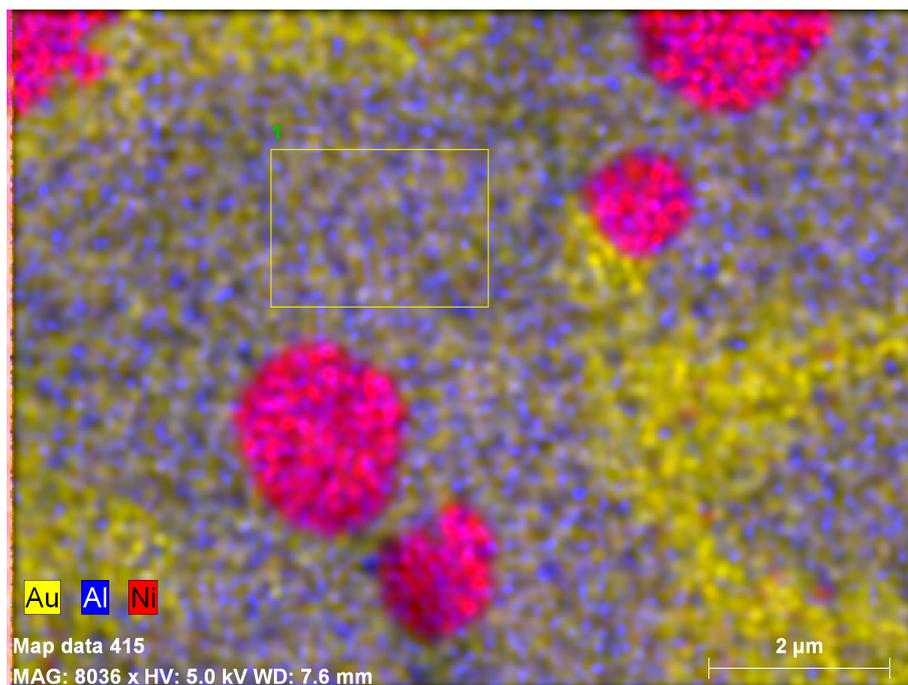


FIGURE II.8: Image EDX d'un contact ohmique recuit.

2.2 Caractérisation des contacts

2.2.1 Mesures de résistivité

2.2.1.1 Mesures deux pointes

La caractérisation sous pointes est effectuée après recuit des contacts ohmiques. La mesure deux pointes n'est utilisée que pour s'assurer du comportement ohmique des contacts fabriqués avant isolation, et sert également à obtenir une première estimation des performances attendues. Cette technique de mesure peut être utilisée comme indicateur lors de l'optimisation des contacts ohmiques, en tenant compte toutefois du fait que l'appareillage mesure également les résistances des pointes.

2.2.1.2 Mesures quatre pointes, modèle TLM

Dans cette configuration, deux pointes font passer un courant à travers les contacts ohmiques, pendant que deux autres mesurent la différence de potentiel, comme l'illustre la figure II.9a. Cette technique de mesure permet de s'affranchir de la chute de potentiel induite par la résistance des deux premières pointes.

Les mesures quatre pointes de contacts ohmiques sont généralement associées au modèle TLM pour extraire la résistance R_C des contacts et la résistance par carré du matériaux R_{SH} . Néanmoins, cette technique d'extraction n'est efficace qu'après isolation des motifs. L'extraction par la méthode TLM nécessite des mesures de contacts identiques et espacés à des distances croissantes. La fabrication de tels motifs peut être réalisée en série et former des structures appelées échelles TLM, schématisées figure II.9b.

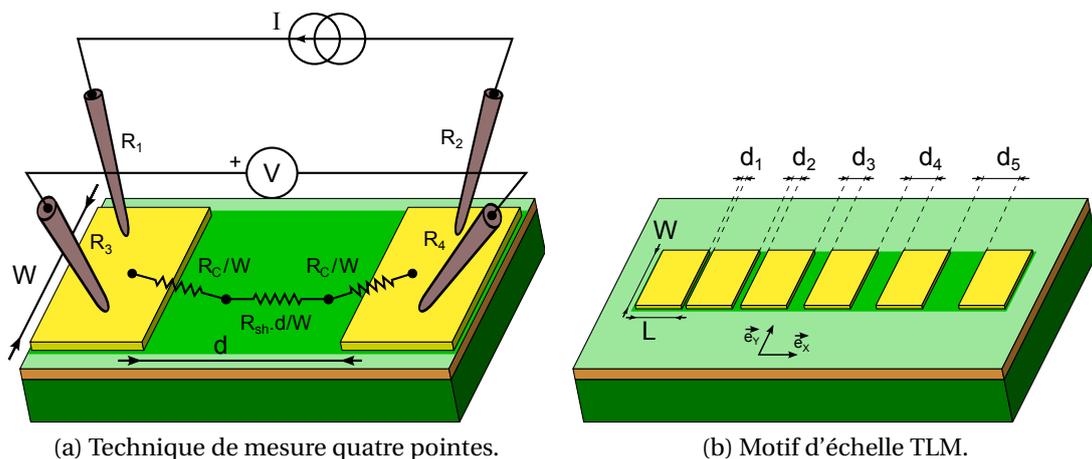


FIGURE II.9: Caractérisation 4 points pour extraction des paramètres de résistivité.

En supposant que la résistance de chaque contact soit identique et égale à R_C/W , l'expression de la résistance totale s'écrit selon l'équation II.1, où W représente la longueur du développement des motifs, et d_i la distance entre deux motifs. Une simple régression linéaire permet alors d'extraire R_C et R_{SH} .

$$R_{\text{tot}} = 2 \frac{R_C}{W} + d_i \frac{R_{SH}}{W} \quad (\text{II.1})$$

Une analyse plus détaillée permet de faire intervenir la résistivité spécifique de contact, notée ρ_c (en $\Omega \text{ mm}^2$), qui généralise le concept de résistivité à une surface, dans le cas particulier où l'épaisseur du conducteur n'est pas connue. Pour rester dans le cas général, la résistance carré du canal sous le contact sera notée R_{SK} (Ω), et sera supposée très grande devant la résistance carré des métaux.

Le schéma électrique de la figure II.10 représentant une petite portion de surface d'un contact électrique permet de déterminer les équations différentielles de propagation courant-tension en faisant intervenir les deux paramètres R_{SK} et ρ_c .

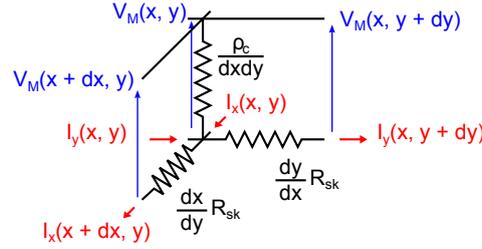


FIGURE II.10: Représentation d'une petite portion de contact ohmique en schéma électrique équivalent. V_M correspond à la tension entre le canal et la surface du contact.

Le système d'équations obtenu permet d'aboutir à l'équation II.2, qui correspond à une équation de Helmholtz homogène, de paramètre $\alpha^2 = R_{SK}/\rho_c$. Ce paramètre est homogène à l'inverse d'une distance. Il est plus courant de rencontrer les valeurs de $L_T = \alpha^{-1}$ dans la littérature, encore appelées longueur de transfert.

$$\left. \begin{aligned} \frac{\partial V_M}{\partial x} dy &= R_{SK} I_x(x, y) \\ \frac{\partial V_M}{\partial y} dx &= R_{SK} I_y(x, y) \\ \frac{\partial I_x}{\partial x} dx + \frac{\partial I_y}{\partial y} dy &= \frac{V_M(x, y) dx dy}{\rho_c} \end{aligned} \right\} \Rightarrow \Delta V_M = \frac{R_{SK}}{\rho_c} V_M(x, y) \quad (\text{II.2})$$

Dans le cas d'une échelle TLM, les calculs peuvent être réduits à une seule dimension ($\frac{\partial}{\partial y} \equiv 0$) et dans ce cas le courant I_x doit être intégré sur l'ensemble du développement W ($dy \equiv W$). Ainsi, en plaçant l'origine des x au début du contact, et en supposant que le courant se déplace de la gauche vers la droite – soit $I_x(0) = 0$ – on obtient l'expression de $R(L)$ équation II.3, qui est la résistance totale d'un contact de longueur L .

$$\left. \begin{aligned} V_M(x) &= A \cosh(x/L_T) \\ I_x(x) &= AW \frac{\sinh(x/L_T)}{\sqrt{\rho_c R_{SK}}} \end{aligned} \right\} \Rightarrow R(L) = R_C \coth(L/L_T)/W \xrightarrow{L \gg L_T} R_C/W \quad (\text{II.3})$$

On montre ainsi que si la longueur du contact est très grande devant la longueur de transfert (typiquement entre 1 et $2 \mu\text{m}$), alors la résistivité mesurée tend vers la résistivité théorique du contact ohmique $R_C = \sqrt{\rho_c R_{SK}}$. En pratique, ρ_c et R_{SK} sont inconnues, et l'estimation de ρ_c est réalisée en supposant $R_{SK} = R_{SH}$, ce qui n'est pas forcément proche de la réalité. La dépendance linéaire de R_{tot} en fonction de d_i est démontrée de manière semblable en prouvant que sans contact métallique, le courant dans le canal reste le même, et que le potentiel du canal varie selon l'équation harmonique $\Delta V_C = 0$.

2.2.1.3 Motifs circulaires : modèle CTLM

Le principal avantage des motifs circulaires est que l'étape d'isolation n'est plus nécessaire pour délimiter le chemin du courant. Cependant, compte tenu de la nouvelle configuration cylindrique, l'expression de la résistance entre deux contacts est à première vue plus compliquée.

Le calcul est réalisé en posant des conditions de continuité de courant et de potentiel sur les bords des contacts (le détail des calculs est donné en annexe). Ainsi, à partir d'une mesure 4 points, avec un générateur libérant un courant I_{tot} et une tension mesurée E , les expressions des résistances R_1 , R_2 , R_{12} et R_e en fonction de R_C , R_{SH} , L_T et des rayons constituant la structure (r_0 , r_{1a} , r_{1b} , r_{2a} , r_{2b}) sont données ci-dessous.

$$R_1 = \frac{R_C}{2\pi} \left(Q\left(\frac{r_0}{L_T}\right) / r_0 + F\left(\frac{r_{1b}}{L_T}, \frac{r_{1a}}{L_T}\right) / r_{1a} \right) + \frac{R_{SH}}{2\pi} \ln\left(\frac{r_{1a}}{r_0}\right) \quad (1)$$

$$R_2 = \frac{R_C}{2\pi} \left(F\left(\frac{r_{2b}}{L_T}, \frac{r_{2a}}{L_T}\right) / r_{2a} - F\left(\frac{r_{1a}}{L_T}, \frac{r_{1b}}{L_T}\right) / r_{1b} \right) + \frac{R_{SH}}{2\pi} \ln\left(\frac{r_{2a}}{r_{1b}}\right) \quad (2)$$

$$R_{12} = R_1 + R_2 - \frac{R_C}{2\pi} \left(G\left(\frac{r_{1b}}{L_T}, \frac{r_{1a}}{L_T}\right) / r_{1a} - G\left(\frac{r_{1a}}{L_T}, \frac{r_{1b}}{L_T}\right) / r_{1b} \right) \quad (3)$$

$$R_e = \frac{R_C}{2\pi} G\left(\frac{r_{1b}}{L_T}, \frac{r_{1a}}{L_T}\right) / r_{1a} \quad (4)$$

TABLEAU II.2: Expression de la résistance entre deux contacts ohmiques circulaires en fonction de la configuration des pointes.

Les fonctions Q , F et G , données équation II.4, ont été utilisées pour plus de lisibilité, et sont des expressions rationnelles issues des fonctions de Bessel modifiées de première et seconde espèce, respectivement I_n et K_n .

$$\left\{ \begin{array}{l} Q(x) = I_0(x) / I_1(x) \\ F(x, y) = F_1(x, y) / F_2(x, y) \\ G(x, y) = F_1(x, x) / F_2(x, y) \\ F_1(x, y) = I_1(x)K_0(y) + K_1(x)I_0(y) \\ F_2(x, y) = I_1(x)K_1(y) - K_1(x)I_1(y) \end{array} \right. \quad (II.4)$$

Les motifs de Marlow [6] sont les plus couramment employés pour l'extraction des paramètres. Ces motifs sont généralement constitués d'un cercle central de rayon r_0 , et d'un seul anneau ($r_{1a} \leq r \leq r_{1b}$). Les rayons sont choisis suffisamment grand devant L_T pour pouvoir approximer les fonctions Q et F qui tendent vers 1. La première relation du tableau II.2, se simplifie alors selon l'équation II.5, en rappelant que $R_C = R_{SK}L_T$ et en supposant $R_{SK} = R_{SH}$.

$$R_1 \rightarrow \frac{R_{SH}}{2\pi} \left(\ln\left(\frac{r_{1a}}{r_0}\right) + L_T \cdot \left(\frac{1}{r_0} + \frac{1}{r_{1a}}\right) \right) \quad (II.5)$$

D'autre part, en fixant un espacement très petit entre les deux contacts, noté $d = r_{1a} - r_0$, il est possible d'obtenir une écriture encore plus simple de R_{tot} , de la même forme que l'équation II.1 des échelles TLM linéaires en posant $W = 2\pi r_0$. Un terme correctif doit cependant être pris en compte pour conserver la validité de la relation au premier ordre [7].

$$R_1/c \approx 2 \frac{R_C}{W} + d \frac{R_{SH}}{W}, \quad c = \frac{r_0}{d} \ln\left(\frac{r_0 + d}{r_0}\right) \quad (\text{II.6})$$

L'équation II.6 montre que le modèle CTLM permet d'extraire simplement les paramètres des contacts ohmiques, à l'instar du modèle TLM. Le principal avantage des motifs circulaires est que l'étape d'isolation n'est pas nécessaire pour réaliser des estimations précises. Ils représentent donc les candidats idéaux pendant la phase d'optimisation des paramètres de métallisation et de recuit des contacts ohmiques.

Les deux figures ci-dessous donnent les résultats de l'extraction de R_C et R_{SH} à partir des modèles TLM (figure II.11a) et CTLM (figure II.11b). La plaque étudiée est une hétérostructure Aixtron $\text{In}_{0.15}\text{Al}_{0.85}\text{N}$ (8,3 nm) / AlN (1 nm) / GaN / Al_2O_3 . L'empilement métallique et les paramètres de recuit sont les mêmes que ceux exposés précédemment.

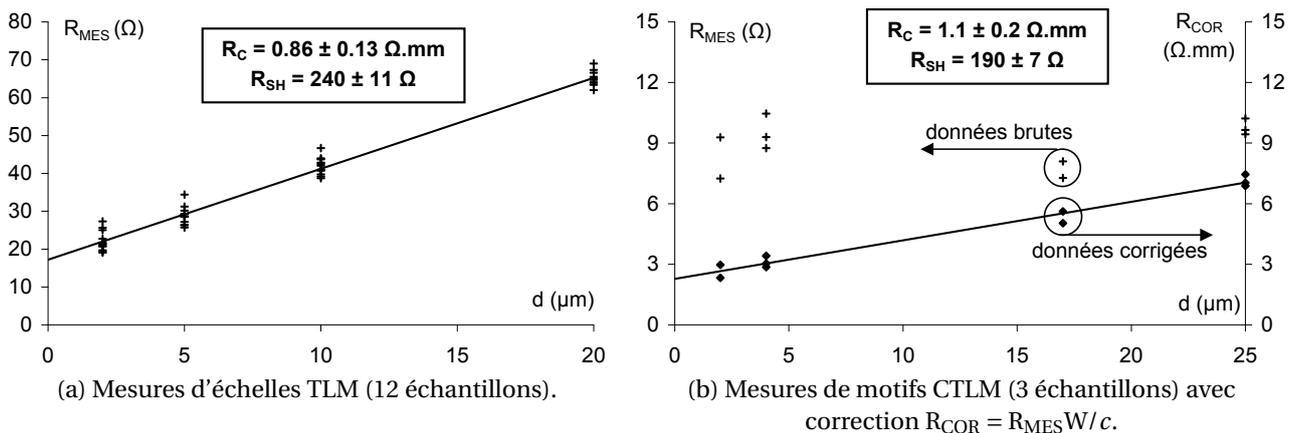


FIGURE II.11: Caractérisation 4 pointes et extraction des paramètres R_C et R_{SH} à partir des modèles TLM et CTLM.

Une différence des paramètres R_C et R_{SH} est observée entre les deux modèles. Ces écarts peuvent être expliqués par les inhomogénéités de la structure de test, et des motifs de mesures fabriqués sur deux morceaux différents bien que issus de la même plaque. Une manière de prendre en compte la non-uniformité des paramètres au premier ordre serait de considérer les gradients $\vec{\nabla}R_{SH}$, $\vec{\nabla}R_{SK}$ et $\vec{\nabla}\rho_c$, mais cela complexifierait davantage les modèles analytiques.

L'estimation des paramètres spécifiques de contact de cette plaque en supposant $R_{SK} = R_{SH}$ donne pour les CTLMs $\rho_c = 6,4 \cdot 10^{-5} \Omega \text{ cm}^2$ et $L_T = 5,8 \mu\text{m}$, et avec les échelles TLM on obtient $\rho_c = 3,1 \cdot 10^{-5} \Omega \text{ cm}^2$ et $L_T = 3,6 \mu\text{m}$. Cependant, que ce soit pour les motifs linéaires ou circulaires, ces méthodes ne permettent pas d'extraire rigoureusement ces paramètres, car rien n'indique que la résistance R_{SK} soit égale à R_{SH} .

2.2.1.4 Extraction de la résistivité spécifique de contact

On remarque qu'il est possible d'écrire une fonction $\varphi_{12}(L_T)$ ne dépendant ni de R_C ni de R_{SH} , que l'on définit à partir d'une expression utilisant R_1 , R_2 et R_{12} . Il existe également une fonction similaire, notée $\varphi_e(L_T)$ définie à partir de R_1 , R_2 et R_e , selon la méthode définie par Reeves [8]. En mesurant la valeur de chaque résistance, il est possible de déterminer L_T et d'estimer la valeur de ρ_c . Les deux méthodes sont données équations II.7.

$$\begin{cases} \varphi_{12}(L_T) = \frac{R_1 \ln(r_{2a}/r_{1b}) - R_2 \ln(r_{1a}/r_0)}{R_1 + R_2 - R_{12}} \Rightarrow \rho_c = \frac{2\pi L_T (R_1 + R_2 - R_{12})}{G(\frac{r_{1b}}{L_T}, \frac{r_{1a}}{L_T})/r_{1a} - G(\frac{r_{1a}}{L_T}, \frac{r_{1b}}{L_T})/r_{1b}} \\ \varphi_e(L_T) = \frac{R_1 \ln(r_{2a}/r_{1b}) - R_2 \ln(r_{1a}/r_0)}{R_e} \Rightarrow \rho_c = \frac{2\pi L_T R_e}{G(\frac{r_{1b}}{L_T}, \frac{r_{1a}}{L_T})/r_{1a}} \end{cases} \quad (\text{II.7})$$

La difficulté des deux méthodes proposées est que d'une part l'extraction de L_T est mathématiquement complexe, d'autre part la précision des mesures est primordiale si l'on souhaite réaliser une estimation correcte de ρ_c .

En effet, une étude menée par Xu et al. [9] a montré que dans le cas particulier où ρ_c est effectivement trop faible, il est impossible d'extraire sa valeur avec φ_e quelle que soit la précision de la mesure. C'est dans ce but que la technique d'extraction avec φ_{12} a été étudiée dans le cadre de ce travail. Cette méthode s'est avérée plus prometteuse dans un premier temps en suivant les travaux des auteurs.

La méthode proposée par [9] consiste à calculer les résistances R_1 , R_2 , R_{12} et R_e à partir d'une valeur théorique ρ_{cTH} donnée, en supposant $R_{SK} = 500 \Omega$, et en fixant R_{SH} à une valeur quelconque (500Ω pour cette étude). Les dimensions des motifs sont les mêmes que celles de Reeves [8], soit $r_0 = 46,5 \mu\text{m}$, $r_{1a} = 76,7 \mu\text{m}$, $r_{1b} = 127,4 \mu\text{m}$, $r_{2a} = 201,8 \mu\text{m}$, et $r_{2b} = 253,4 \mu\text{m}$.

Dans le papier de Xu et al., un biais ΔR_e est ajouté à la résistance R_e pour simuler une erreur de mesure. La résistivité spécifique obtenue à partir des valeurs biaisées, notée ρ_{cMES} , est calculée à nouveau. Dans le cas particulier où $\Delta R_e = 0$, on retrouve le résultat $\rho_{cMES} = \rho_{cTH}$, cependant, quand ΔR_e est non nul, cette égalité n'est plus vraie pour les plus faibles valeurs de ρ_{cTH} .

Outre quelques erreurs relevées dans ce papier concernant les expressions de R_1 et de R_e , la prise en compte des erreurs de mesure est largement sous-estimée. Ainsi, il s'avère que, contrairement aux hypothèses émises initialement, l'inexactitude des mesures de R_1 et R_2 est non négligeable, et interfère dans l'extraction de ρ_c .

Nous proposons une estimation plus réaliste des erreurs, basée sur les valeurs données dans la documentation du HP3478A mode 5½ [10], appareil utilisé pour effectuer les mesures quatre pointes dans le cadre de ce travail, soit une précision de 0,017% et une erreur de 5 unités pour une résolution de 1 mΩ. De ce fait, une étude plus approfondie indique que l'extraction de ρ_{cMES} avec la fonction φ_e est beaucoup moins précise que les résultats proposés par Xu et al.. Il a également été démontré que la fonction φ_{12} permet d'extraire moins facilement ρ_c .

La figure II.12a a été obtenue en prenant les paramètres énoncés plus haut, et montre l'évolution de la résistivité mesurée ρ_{cMES} en fonction de la résistivité théorique ρ_{cTH} . Les résultats de Xu et al. correspondant à un écart $\Delta R_e = 5 \text{ m}\Omega$ ont été ajoutés en guise de comparaison.

En utilisant des dimensions comparables aux valeurs de L_T généralement rencontrées avec les échelles TLM classiques, tout en gardant une largeur de contact suffisante pour permettre l'accès des pointes, la fiabilité de l'extraction de ρ_c a pu être optimisée comme le montre la figure II.12b, obtenue en choisissant $r_0 = 10 \mu\text{m}$, $r_{1a} = 11 \mu\text{m}$, $r_{1b} = 16 \mu\text{m}$, $r_{2a} = 20 \mu\text{m}$, et $r_{2b} = 30 \mu\text{m}$. Les paramètres R_{SK} et R_{SH} sont les mêmes que précédemment.

À partir de ces paramètres optimisés et des résultats exposés figure II.12b, l'extraction de ρ_c n'est fiable que pour des valeurs de ρ_{cTH} inférieures à $2 \cdot 10^{-4} \Omega \text{ mm}^2$ avec la fonction φ_{12} et en dessous de $5 \cdot 10^{-5} \Omega \text{ mm}^2$ avec la fonction φ_e . Il est donné à titre de rappel que les valeurs de ρ_c estimées dans la section précédente en supposant $R_{SK} = R_{SH}$ restent en dessous de ces valeurs. La méthode proposée par Reeves [8] n'est donc pas adaptée à la filière GaN.

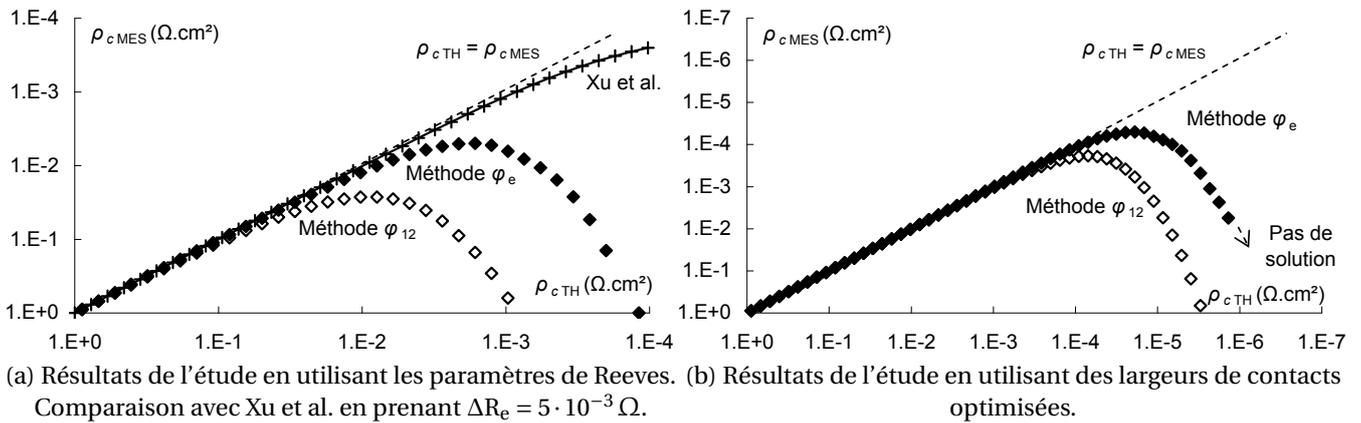


FIGURE II.12: Simulation de l'extraction de ρ_{cMES} en fonction de ρ_{cTH} en supposant une erreur de mesure de $0,017\% + 5u$ ($1 \text{ m}\Omega$), à partir de motifs CTLM de Reeve de différentes dimensions.

2.2.2 Méthode de Van der Pauw et effet Hall

La méthode de Van der Pauw permet de calculer la résistance R_{SH} à partir de mesures quatre pointes sur les quatre coins d'un carré délimité par des zones d'isolation. La mesure des phénomènes induits par effet Hall, en appliquant un champ magnétique \vec{B} orthogonal à la surface de l'hétérostructure, permet en outre l'extraction des paramètres de mobilité μ_e et de densité de charge n_s [11, 12].

2.2.2.1 Mesure de la résistance R_{SH}

En numérotant les contacts comme indiqué dans les deux schémas de la figure II.13, Van Der Pauw montre qu'il existe une relation entre R_{SH} et les résistances R_A et R_B données équation II.8. Ici, I_{xy} est le courant entrant par le contact x et sortant par le contact y , $V_{x'y'}$

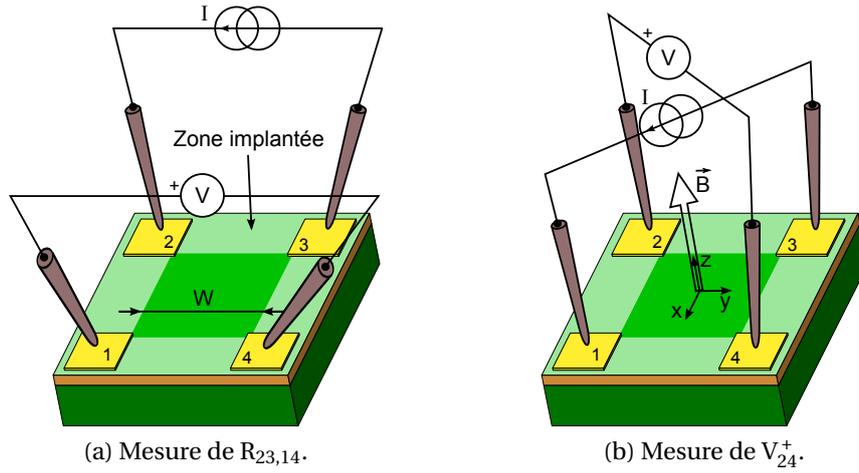


FIGURE II.13: Illustration des motifs de mesure pour application de la méthode de Van der Pauw. Numérotation des contacts, et exemple de configuration des pointes, appareils de mesure et champ magnétique pour caractérisation des paramètres.

la différence de potentiel mesurée entre les contacts x' et y' , et la résistance $R_{x'y,x'y'}$ est définie par $V_{x'y'}/I_{xy}$. À titre d'exemple, la figure II.13a illustre la configuration des pointes et des appareils de mesure pour l'exploitation de $R_{23,14}$, à partir d'un motif carré délimité par isolation par implantation ionique.

$$\left. \begin{aligned} R_A &= \frac{R_{12,43} + R_{21,34} + R_{34,21} + R_{43,12}}{4} \\ R_B &= \frac{R_{23,14} + R_{32,41} + R_{41,32} + R_{14,23}}{4} \end{aligned} \right\}, \quad R_{SH} : e^{-\pi \frac{R_A}{R_{SH}}} + e^{-\pi \frac{R_B}{R_{SH}}} = 1 \quad (\text{II.8})$$

La valeur de R_{SH} est facilement estimée en cherchant la solution de l'équation II.8 à partir des huit mesures de résistance. Des conditions supplémentaires d'uniformité de l'hétérostructure et de qualité des contacts sont toutefois nécessaires pour valider cette relation, avec une marge d'erreur définie à 3% près (équation II.9) [13].

$$\text{Qualité contacts} \left\{ \begin{aligned} R_{12,43} &\approx R_{21,34} \\ R_{34,21} &\approx R_{43,12} \\ R_{23,14} &\approx R_{32,41} \\ R_{41,32} &\approx R_{14,23} \end{aligned} \right. \quad \text{Uniformité} \left\{ \begin{aligned} R_{12,43} + R_{21,34} &\approx R_{34,21} + R_{43,12} \\ R_{23,14} + R_{32,41} &\approx R_{41,32} + R_{14,23} \end{aligned} \right. \quad (\text{II.9})$$

D'autre part, l'équation II.8 peut être écrite plus simplement en faisant intervenir un facteur de forme, noté F , qui peut être considéré égal à 1 lorsque les conditions précédentes sont rigoureusement vérifiées, et que la zone délimitée par l'isolation du canal est parfaitement symétrique (équation II.10) [14].

$$R_{SH} = \frac{\pi}{\ln 2} \frac{R_A + R_B}{2} F, \quad F : \frac{|R_A - R_B|}{R_A + R_B} = \frac{F}{\ln 2} \operatorname{argch}\left(\frac{e^{\frac{\ln 2}{F}}}{2}\right) \quad (\text{II.10})$$

2.2.2.2 Mesure de la densité de charge n_s

La concentration de porteurs dans le canal est extraite à partir des contributions apportées par l'effet Hall, qui est lui-même induit par la présence d'un champ magnétique \vec{B} orthogonal au sens de déplacement des charges. Le plan de manipulation décrit ci-dessous indique la procédure suivie lors d'une mesure d'effet Hall [13] :

- Application d'un champ magnétique selon \vec{e}_z : $\vec{B} = B_z \vec{e}_z$.
- Mesurer V_{24}^+ en appliquant un courant $I_{13} = I$,
- Mesurer V_{42}^+ en appliquant un courant $I_{31} = I$,
- De même, mesurer V_{13}^+ avec I_{42} et V_{31}^+ avec I_{24} .
- Application d'un champ magnétique selon $-\vec{e}_z$: $\vec{B} = -B_z \vec{e}_z$.
- Répéter les mesures pour obtenir V_{24}^- , V_{42}^- , V_{13}^- , et V_{31}^- .

La figure II.13b illustre la configuration des pointes, des appareils de mesure et du champ magnétique à appliquer pour extraire la tension de Hall V_{24}^+ .

La tension de Hall exploitable est obtenue par moyennage des 8 tensions de Hall mesurées au signe près, le signe correspondant au sens du champ magnétique pendant la mesure (équation II.11). Ces différentes mesures étant redondantes, la moyenne permet d'améliorer la fiabilité du résultat, et de déterminer si la surface mesurée est homogène. L'homogénéité est validée en observant la relation $V_{24}^+ - V_{24}^- \simeq V_{42}^+ - V_{42}^-$ et $V_{13}^+ - V_{13}^- \simeq V_{31}^+ - V_{31}^-$ à 3% près.

$$V_H = \frac{V_{24}^+ + V_{42}^+ + V_{13}^+ + V_{31}^+ - V_{24}^- - V_{42}^- - V_{13}^- - V_{31}^-}{8} \quad (\text{II.11})$$

À partir de la tension V_H , il est facile de retrouver la densité de charges surfaciques d'après la définition de la tension de Hall donnée équation II.11. Cette relation n'est valide que dans le cas où l'on est en présence d'un seul type de porteur de charge négative, ce qui est le cas des hétérostructures que nous utilisons dans le cadre de ce travail. Une dernière condition $V_H > 0$ est naturellement nécessaire.

$$n_s = -\frac{IB}{qV_H} \quad (\text{II.12})$$

2.2.2.3 Calcul de la mobilité électronique μ_e

La mobilité des porteurs de charge est obtenue à partir de l'extraction des paramètres R_{SH} et n_s . En couplant la définition de la densité de courant à la loi d'Ohm, en prenant t l'épaisseur du canal et $t.R_{SH}$ la résistivité du matériaux, il est possible de remonter à l'équation II.13 donnant μ_e .

$$\vec{j} = \frac{1}{t.R_{SH}} \vec{E} = \frac{qn_s \mu_e}{t} \vec{E} \Rightarrow \mu_e = \frac{1}{qn_s R_{SH}} \quad (\text{II.13})$$

2.2.3 Résumé et comparatif des structures étudiées

Le tableau II.3 recense les paramètres issus des différentes mesures de contact ohmique sur les plaques rencontrées dans le cadre de ce travail. Concernant les hétérostructures provenant d'AIXTRON et du CRHEA, les motifs de test ont été réalisés selon les mêmes paramètres de fabrication exposés dans ce manuscrit.

La plaque AEC1388 mesurée dans le cadre de ce travail est issue d'une épitaxie MOCVD III-V Lab. Elle a été soumise à un dépôt de diélectrique de passivation $\text{SiO}_2/\text{Si}_3\text{N}_4$, sans pré-traitement chimique, d'une épaisseur totale de 240 nm.

Les valeurs de R_{SH} caractérisées à partir de la méthode de Van der Pauw et du modèle TLM sont sensiblement égales, ce qui permet de valider l'ensemble des mesures. Les valeurs présentées sont des moyennes sur l'ensemble des motifs mesurés, avec plus de 10 échantillons par plaques (excepté 6 pour AEC1388 et 3 pour les CTLM d'AIXTRON n° 3251).

| Hétérostructures | Van der Pauw \ Hall | | | TLM | | CTLM | |
|---|---------------------------------|--|--|---------------------------------|----------------------------------|---------------------------------|----------------------------------|
| | R_{SH} (Ω) | n_s (10^{12} cm^{-3}) | μ_e (cm^2/Vs) | R_{SH} (Ω) | R_C ($\Omega \text{ mm}$) | R_{SH} (Ω) | R_C ($\Omega \text{ mm}$) |
| AIXTRON $\text{In}_{0.15}\text{Al}_{0.85}\text{N}/\text{AlN}/\text{GaN}/\text{Al}_2\text{O}_3$ n° 3251 | 240 | 12,0 | 2190 | 240 | 0,86 | 190 | 1,1 |
| CRHEA $\text{GaN}/\text{Al}_{0.28}\text{Ga}_{0.72}\text{N}/\text{AlN}/\text{GaN}/\text{Si}$ | | | | | | | |
| PTC159 | 360 | 8,47 | 2050 | 380 | 0,27 | - | - |
| PTC237 | 360 | 8,47 | 2050 | 370 | 0,35 | - | - |
| PTC263 | 350 | 8,71 | 2030 | 360 | 0,26 | - | - |
| PTC266 | 370 | 9,55 | 1800 | 330 | 0,43 | - | - |
| PTC377 | 580 | 6,92 | 1560 | 560 | 0,35 | - | - |
| TIGER $\text{Al}_{0.24}\text{Ga}_{0.76}\text{N}/\text{GaN}/\text{SiC}$ + passivation $\text{SiO}_2/\text{Si}_3\text{N}_4$ AEC1388 | 560 | 6,92 | 1600 | 640 | 0,40 | - | - |

TABLEAU II.3: Bilan des caractérisations des contacts ohmiques réalisées sur l'ensemble des plaques rencontrées dans le cadre de ce travail.

3 Isolation des composants

3.1 Généralités

L'isolation du canal est une étape technologique importante pour garantir un comportement électrique sain des composants électroniques. Dans le cas d'un transistor, le chemin emprunté par le courant doit être délimité pour garantir un contrôle optimal en passant sous le doigt de grille. Cette délimitation est obtenue en détériorant le gaz électronique bidimensionnel d'une région souhaitée, qui lorsque la résistivité du matériaux est suffisante, devient isolante. Le canal peut être délimité soit par gravure (mésa), soit en détruisant sa structure cristalline par implantation ionique.

La figure II.14a illustre un ensemble de chemins possibles empruntés par le courant dans le cas d'un transistor non isolé, polarisé à faible champ, et dont la tension de grille est fixée à la tension de pincement $V_{GS} = V_P$. Idéalement, le courant I_D doit être nul, cependant l'intensité du courant contournant le doigt de grille n'est pas contrôlée et peut par conséquent être considérée comme une fuite résultant de l'absence d'isolation.

Lorsque le canal est délimité par une région sur laquelle le doigt de grille est strictement saillant, comme montré figure II.14b, les courants de fuites sont alors considérablement réduits.

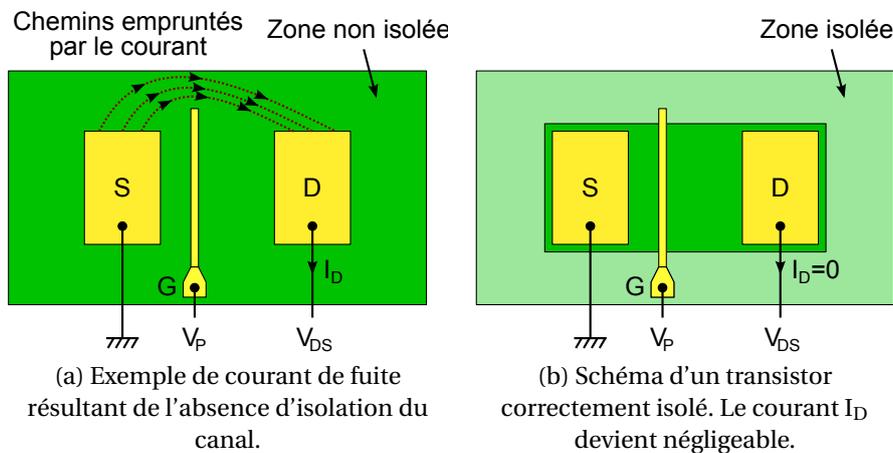


FIGURE II.14: Chemins empruntés par le courant dans le cas d'un transistor polarisé à la tension $V_{GS} = V_P$, avec et sans motifs d'isolation.

3.1.1 Isolation par mésa

La destruction du canal peut être obtenue par gravure ionique réactive avec une torche à plasma (ICP-RIE pour *Inductively Coupled Plasma Reactive-Ion Etching* en anglais), avec un mélange $Ar/H_2/CH_4$ ou $Ar/Cl_2/CH_4$ [5]. Cette méthode permet d'obtenir une vitesse de gravure faible (entre 10 et 30 $nm\ min^{-1}$) mais suffisante pour atteindre le canal en quelques minutes.

Cette technique souffre néanmoins d'un défaut inhérent à la technologie HEMT, où le contact Schottky risque de connecter directement le gaz d'électron sur les flancs du méssa et par conséquent d'y injecter des charges [15].

Ce problème est particulièrement rencontré lorsque les flancs sont obliques, ce qui est néanmoins nécessaire pour garantir la continuité du dépôt métallique du doigt de grille, cette configuration est schématisée figure II.15. Lorsque les flancs sont droits, les fuites peuvent être limitées, cependant la discontinuité de la surface risque d'engendrer des ruptures du doigt de grille lorsque celui-ci chevauche une marche.

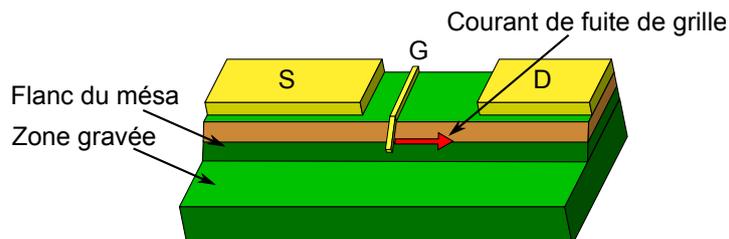


FIGURE II.15: Origine des courants de fuite de grille dans le cas de l'isolation par méssa.

Une solution technologique envisageable serait d'isoler le doigt de grille pour éviter tout contact avec le flanc. La fabrication de tels contacts est cependant plus délicate à réaliser et nécessite obligatoirement des étapes technologiques supplémentaires.

3.1.2 Isolation par implantation ionique

L'isolation par implantation ionique s'avère être le choix le plus judicieux concernant la thématique de ce travail qui est axé sur une technologie bas-coût, car ayant un plus haut facteur de qualité *performance / temps de fabrication / coup du procédé* que l'isolation par méssa. D'autre part, une étude comparative de Sun et al. [16] montre que les performances hyperfréquences sont sensiblement meilleures lorsque l'isolation est obtenue par implantation que par méssa.

Grâce à cette technique, le dispositif conserve sa planéité. Cette propriété résout à la fois les problèmes de contact entre la grille et le flanc du méssa et ceux liés à la discontinuité métallique pouvant affecter le doigt de grille. Aucune étape technologique supplémentaire n'est donc prérequis avant le dépôt des contacts Schottky.

L'isolation du canal s'effectue en trois étapes :

- **Protection des motifs** : La protection est assurée par un bicouche de résine S1828 (2,6 μm) / LOR10A (0,8 μm). Un profil « casquette » de 0,6 à 1 μm est nécessaire pour assurer le retrait du bicouche à la fin du procédé technologique.
- **Implantation ionique He⁺** : Cette étape consiste à bombarder l'échantillon avec des ions hélium de haute énergie cinétique. La structure cristalline de l'hétérostructure est amorphisée jusqu'à une profondeur de 0,7 μm dans la région non protégée de l'échantillon. Pendant cette étape, la résine S1828 se polymérise et absorbe le flux d'ions, protégeant la résine inférieure et l'hétérostructure comme le montre la figure II.16.

- **Retrait de la résine :** Le retrait de la résine S1828 est assuré par la résine LOR10A qui a été protégée durant l'étape précédente et qui fait office de couche sacrificielle.

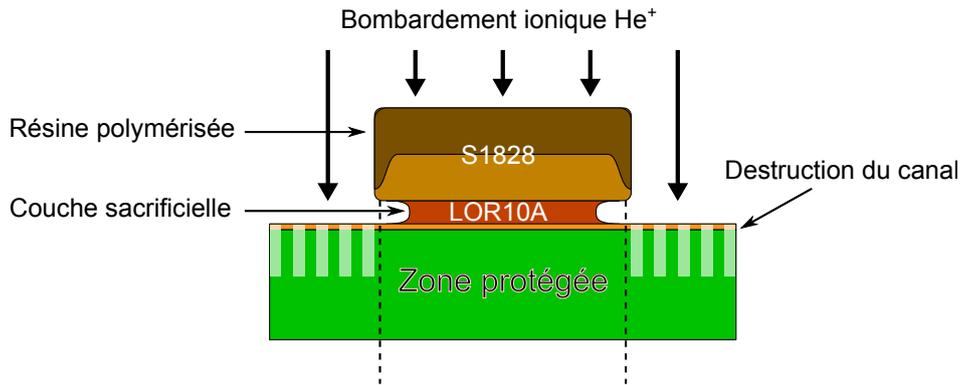


FIGURE II.16: Protection des motifs pendant l'implantation ionique.

Ces deux résines adhèrent fortement à l'échantillon lorsqu'elles sont polymérisées. Il est alors difficile de les retirer par gravure (sèche ou humide) sans altérer le reste de l'échantillon. La présence de la couche sacrificielle est un élément clé de ce procédé de fabrication. Tout contact entre résine polymérisée et surface de l'hétérostructure est ainsi évité (figure II.17). La longueur de la casquette et la fluence de la LOR10A sont deux paramètres à contrôler avant de procéder à l'implantation.

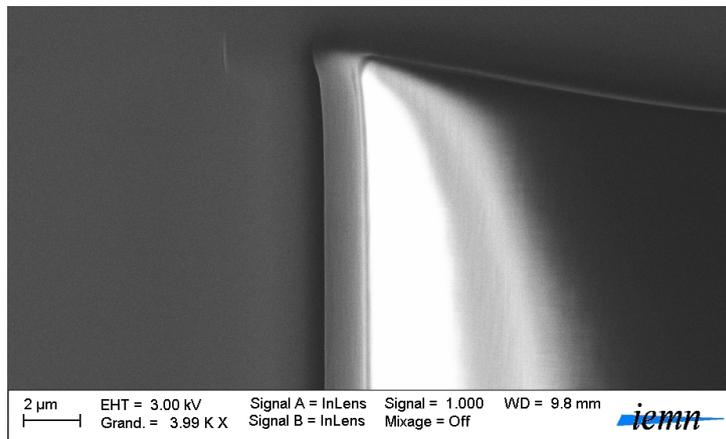


FIGURE II.17: Image MEB du bicouche de résine après implantation. Image prise à 45° par rapport à la verticale. Aucun contact entre la résine polymérisée et la surface de l'échantillon n'est observé.

Il est nécessaire que la profondeur de pénétration des ions atteigne la couche tampon de GaN pour assurer une bonne isolation. Aussi, plusieurs implantations à des doses et des niveaux d'énergie différents sont nécessaires pour assurer la déstructuration du cristal sur une profondeur suffisante de l'échantillon.

3.2 Contrôle de l'isolation

Le contrôle de l'isolation est assuré par la mesure du courant entre deux contacts ohmiques isolés. Différentes configurations sont utilisées, la plus simple correspondant à une série de contacts ohmiques rectangulaires (à l'instar des échelles TLM), avec des motifs plus grand, représentés figure II.18, qui permettent de mesurer des densités de courant avec plus de précision.

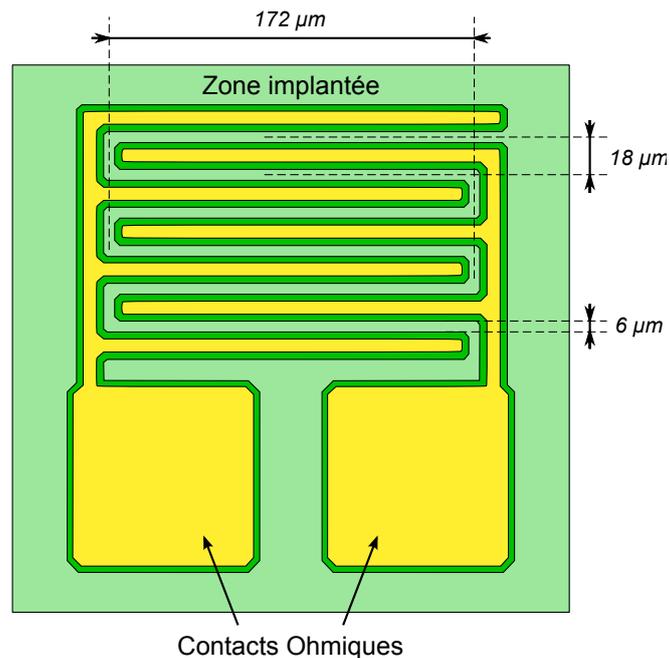


FIGURE II.18: Motif d'isolation formant deux peignes interdigités espacés de $6\mu\text{m}$, et de largeur effective approximativement égale à $1,14\text{mm}$.

Un exemple de mesure est donné figure II.19a, représentant la caractéristique courant-tension de motifs de type peignes interdigités fabriqués sur deux plaques différentes. Le champ électrique est simplement déterminé par le rapport entre la tension appliquée sur la distance moyenne e entre deux contacts isolés ($e = 6\mu\text{m}$).

L'évolution du courant à faible champ ($|E| < 100\text{kVcm}^{-1}$) est caractéristique d'une mesure de deux contacts ohmiques, en observant un régime linéaire lorsque $|E| < 10\text{kVcm}^{-1}$, puis un régime de saturation entre 10 et 100kVcm^{-1} . Le courant mesuré est inférieur à $0,2\text{mAmm}^{-1}$, en comparaison aux 1200mAmm^{-1} généralement observés sans isolation.

Ensuite, une augmentation du courant de fuite est observée à fort champ, dont l'origine est expliquée par une conduction par effet Poole-Frenkel [15]. L'expression du courant induit par effet Poole-Frenkel $I_{\text{P-F}}$ est donnée équation II.14, où C est une constante arbitraire et φ_t l'énergie nécessaire pour qu'un électron piégé soit libéré de son site. La permittivité diélectrique relative ϵ_r du GaN intervenant dans cette équation correspond à l'orientation

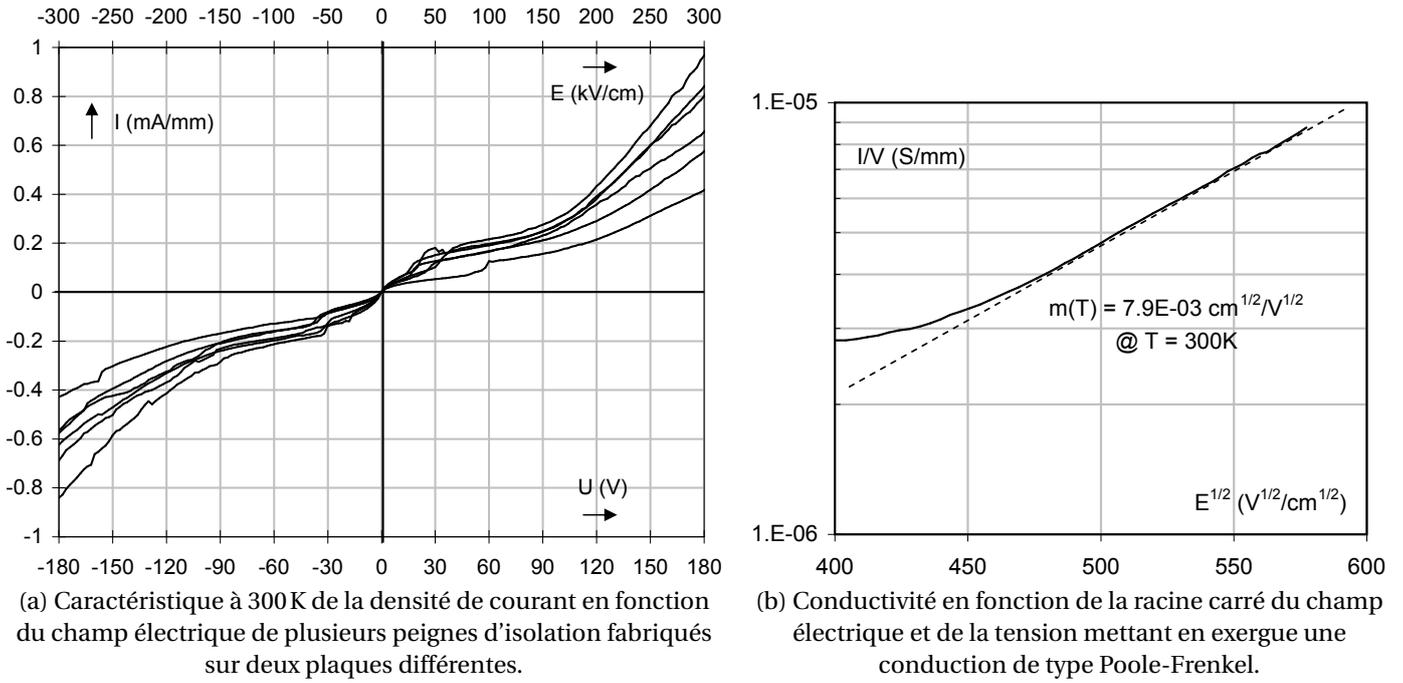


FIGURE II.19: Caractérisation de motifs d'isolation.

extraordinaire en régime statique, soit $\epsilon_{r\perp}(\infty) = 5.2$.

$$I_{p-F}(E, T) \equiv E e^{m(T)\sqrt{E}+b(T)}, \quad \begin{cases} m(T) = \frac{q}{k_B T} \sqrt{q/\pi\epsilon_0\epsilon_r} \\ b(T) = \frac{-q}{k_B T} \varphi_t + \ln(C) \end{cases} \quad (II.14)$$

Ainsi, l'évolution de $\ln(I_{p-F}/E)$ en fonction de \sqrt{E} est définie par une droite lorsque les effets dominants régissant le déplacement des charges sont de type Poole-Frenkel. Cette tendance a été observée sur chaque motif présenté figure II.19a, pour un champ électrique supérieur à 200 kV cm^{-1} à température ambiante.

La figure II.19b illustre l'extraction de $m(T)$ pour un motif représentatif de l'échantillon. La valeur de la pente extraite à $T = 300 \text{ K}$ est $m_{\text{MES}}(T) = 7,9 \cdot 10^{-3} \text{ cm}^{1/2} \text{ V}^{-1/2}$, ce qui est relativement proche de la valeur théorique $m_{\text{TH}}(T)$ estimée à $9,4 \cdot 10^{-3} \text{ cm}^{1/2} \text{ V}^{-1/2}$.

Il est donné à titre d'information que la caractérisation de $b(T)$ en fonction de la température permet d'extraire la valeur de l'énergie moyenne φ_t des pièges participant au phénomène de conduction.

4 Contacts Schottky

4.1 Procédés de fabrication

4.1.1 Généralités

Une étape préliminaire de gravure avant fabrication appelée *recess* peut être utilisée pour affiner localement la hauteur de barrière de l'hétérostructure et assurer un meilleur contrôle du canal, notamment en augmentant le rapport L_G/d_{bar} (cf section 4.2.1.2). La technique dite du *Digital Etching* est de prédilection [5]. Elle consiste à alterner oxydation par plasma O_2 et gravure humide par une solution diluée d'acide chlorhydrique, et permet de graver le GaN de manière reproductible, avec précision et sans apport d'impureté ou de modification de la structure cristalline. La vitesse de gravure est de 1 nm par cycle d'oxydation/désoxydation.

Le caractère Schottky du contact de grille est assuré par l'utilisation de métaux à fort travail d'extraction tel que le molybdène, le nickel ou le platine à l'interface métal/semi-conducteur. Une couche épaisse d'or est déposée en tête de l'empilement métallique pour assurer une faible résistivité du doigt de grille, à l'instar des contacts ohmiques.

Cependant, la résistance linéique d'un doigt de grille de forme parallélépipédique (avec des dimensions typiques $L_G \times \text{épaisseur} = 0,1 \mu\text{m}^2$) est estimée à $0,22 \Omega \mu\text{m}^{-1}$. Une telle valeur risque d'accentuer les pertes de propagation du signal et ainsi nuire au contrôle du canal en hyperfréquence.

Ces pertes peuvent être judicieusement réduites en fabricant des contacts de section en forme de T. Ainsi, pour une même longueur de grille (seule l'interface métal/semiconducteur du pied de grille intervient) et pour une même épaisseur de métal, la surface de la coupe est maximisée, ce qui permet d'amener la résistance linéique à des valeurs acceptables de l'ordre du $\text{m}\Omega \mu\text{m}^{-1}$.

Dans cette section, le choix des métaux constituant le contact Schottky sera exposé. Ensuite deux solutions technologiques de grille en T seront reportées, la première consistant à utiliser une couche de diélectrique préalablement déposée qui supportera le chapeau de grille, la seconde permettant de les fabriquer directement par lithographie électronique en utilisant un tricouche de résine. Enfin la section suivante traitera des différentes méthodes de caractérisation de ces contacts.

4.1.2 Contact métallique

L'étude réalisée par Miura et al. [17] a montré que l'empilement Ni/Pt/Au suivi d'un recuit à 500°C pendant 5 min sous atmosphère saturée en diazote constitue un excellent contact Schottky sur GaN, avec une hauteur de barrière ϕ_B et un coefficient d'idéalité η respectivement de 1,07 eV et 1,12 (cf. section 4.2.1).

En comparaison aux empilements classiques, les courants de fuite de grille Ni/Pt/Au en polarisation inverse à -5V sont réduits de 8 ordres de grandeurs par rapport aux grille

Mo/Au, et 3 ordres de grandeur avec Ni/Au. Miura et al. montrent que c'est la formation de l'alliage Ni/Pt après recuit qui a un travail de sortie plus grand que celui des deux métaux, ce qui mène à une augmentation de la hauteur de barrière ϕ_B , et donc entraîne la diminution du courant.

Concernant le transistor, le réseau $I_D(V_{GS}, V_{DS})$ est décalé vers les tensions V_{GS} positives après recuit, entraînant une réduction de la tension de pincement en valeur absolue $|V_P|$, et une réduction du courant de saturation à canal ouvert ($V_{GS} = 0V$).

Le véritable bénéfice de cette métallisation est caractérisé par un très faible courant de grille $I_G(V_{GS}, V_{DS})$ pour chaque tension V_{DS} du réseau.

4.1.3 Grille nitrure

Historiquement, le nitrure de silicium Si_3N_4 à fort indice de réfraction a été utilisé pendant la conception de ce procédé de fabrication, d'où l'appellation raccourcie de « grille nitrure ». Les étapes technologiques exposées ci-après sont illustrées dans la figure II.20.

Le passivant diélectrique déposé dans un premier temps permet de constituer le support du chapeau de grille. Le motif du pied de grille est alors défini à l'aide d'un monocouche de résine électronique. L'ouverture du diélectrique, indispensable pour garantir le contact métal/semiconducteur, est ensuite assurée par gravure plasma SF_6/O_2 .

Après nettoyage, le motif du chapeau de grille est défini par un bicouche de résines électroniques. La métallisation et le nettoyage par *lift-off* finalisent le procédé de fabrication.

De la même manière que les contacts ohmiques, le profil casquette du bicouche est nécessaire pour faciliter l'étape de *lift-off*. Enfin, ce type de profil permet de limiter l'apparition de *lichettes* métalliques pouvant être source de courts circuits entre grille et source.

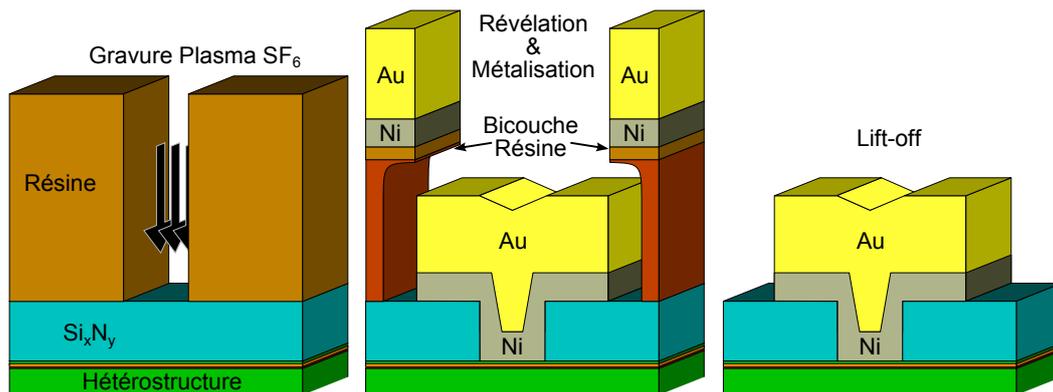


FIGURE II.20: Étapes de fabrication de grilles nitrures : gravure du nitrure (à g.), avant *lift-off* (au c.), après *lift-off* (à d.).

Cette solution technologique bénéficie de deux avantages. D'une part, le support diélectrique assure la robustesse du doigt de grille face aux contraintes mécaniques extérieures, et prévient les problèmes d'adhérence du contact métallique. Le décalage éventuel entre l'alignement des deux motifs (pied et chapeau) bénéficie donc d'une marge d'erreur plus importante. D'autre part, les étapes de masquage utilisant les résines électrosensibles restent

classiques, ce qui rend le développement de ce procédé rapide et donc facilement adaptable.

Cependant, les techniques de détection de fin d'attaque par laser, utilisées habituellement pendant la gravure plasma de couches minces transparentes, ne peuvent être appliquées pour des motifs de faibles dimensions. La vitesse de gravure au plasma est peu homogène dans le temps, et dépend de la position et de la surface du motif à graver, compliquant alors l'estimation précise du temps de gravure.

Outre sa contribution à réduire la densité de charges et la mobilité des porteurs, l'emploi de la fluorine réduit la tension V_P , ce qui amène une augmentation de f_T et f_{max} . Par contre, le procédé est réversible après recuit selon Lalinsky et al. [18].

En contrepartie, ce type de technologie restreint les perspectives d'étude pouvant être menées sur le choix du diélectrique, sachant qu'aucune comparaison avant/après passivation n'est possible sur un même composant.

4.1.4 Grille en T sans support

Grâce à ce procédé de fabrication, il est possible de fabriquer une grille en T sans recourir au dépôt préalable de la couche de nitrure. La forme spécifique de la grille en T est néanmoins difficile à obtenir avec un bicouche de résines sans *lichettes* métalliques. Cette méthode utilisera donc un tricouche de résines qui définira à la fois le pied et le chapeau de la grille en conservant un profil casquette.

Le procédé technologique est schématisé figure II.21. Les trois résines doivent avoir des sensibilités électronique différentes et doivent chacune avoir un révélateur spécifique. Le masque est composé d'un motif central correspondant au pied de grille, et de deux motifs latéraux définissant le chapeau. Le rapport de dose entre les latéraux et le pied est de 1/3 pendant l'écriture au masqueur. Un écart de 30 nm entre ces motifs latéraux et le pied est nécessaire pour assurer des flancs verticaux. Le résultat final de ce procédé est exposé figures II.22 a et b.

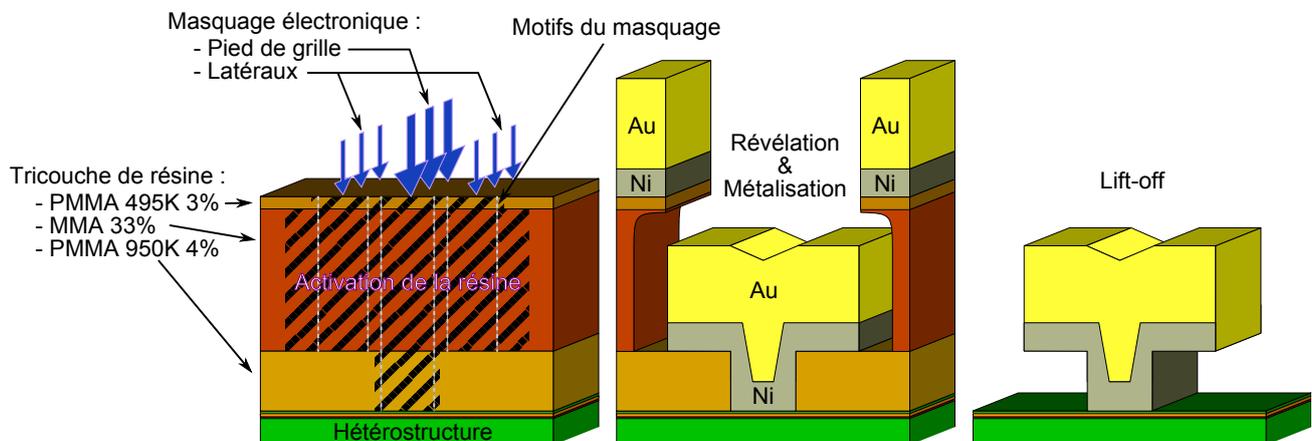
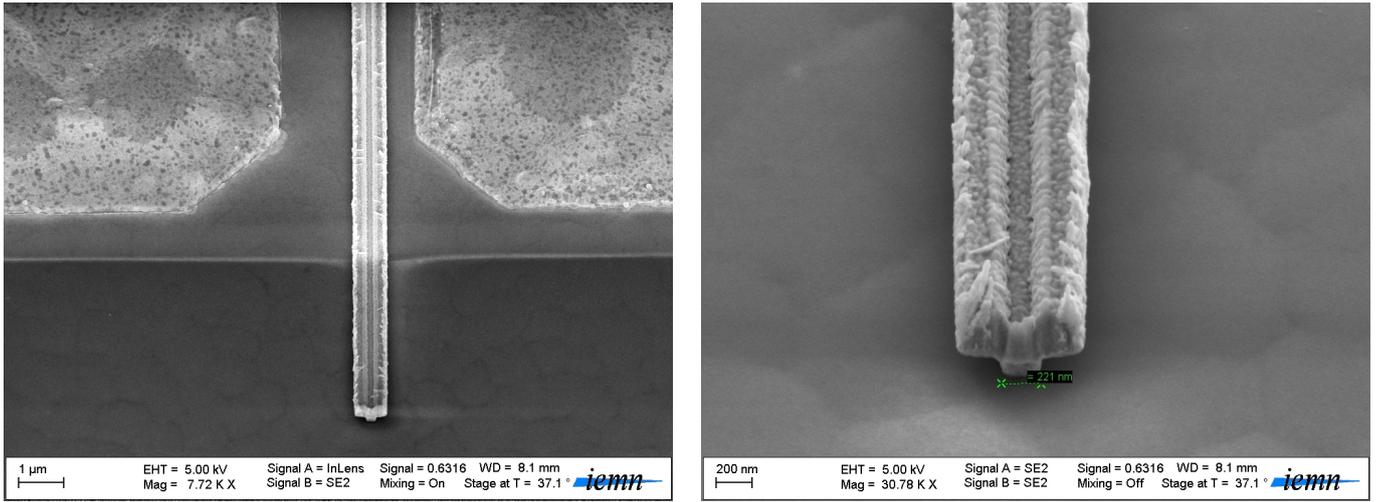


FIGURE II.21: Étapes de fabrication de grilles avec un tricouche de résines : écriture au masqueur électronique (à g.) après révélation et métallisation (au c.) et après *lift-off* (à d.).



(a) Vu d'ensemble des trois contacts drain/grille/source.

(b) Grossissement sur le contact de grille.

 FIGURE II.22: Photo MEB d'un transistor isolé par implantation ionique, de dimensions $L_G = 0,220\mu\text{m}$, $L_{SG} = 0,55\mu\text{m}$, $L_{SD} = 1,75\mu\text{m}$.

L'avantage de ce procédé technologique est qu'il ne contient qu'une seule étape de masquage. Contrairement aux grilles nitrure, l'absence de support amène des problèmes d'adhérence rendant les composants sensibles aux contraintes mécanique.

4.2 Caractérisation

4.2.1 Polarisation directe

Le phénomène intervenant dans la conduction du courant d'un contact Schottky est l'effet thermoïonique. Cependant, dans la pratique, d'autres phénomènes de conduction entrent en jeu, notamment l'effet Poole-Frenkel [19] et l'effet tunnel assisté par effet de champ [20].

La conduction par effet thermoïonique est donnée par l'équation II.15, où $I_S(T)$ est le courant de saturation, A^* la constante de Richardson définie par $A^* = 4\pi q m_e^* m_0 k_B^2 h^{-3}$ (soit $A^* \approx 2,764 \cdot 10^5 \text{ A m}^{-2} \text{ K}^{-2}$ dans le cas du GaN), et η le coefficient d'idéalité égal à 1 dans le cas d'une conduction purement thermoïonique.

$$I_{TE}(V, T) = I_S(T) e^{\frac{qV}{\eta k_B T}} \left(1 - e^{-\frac{qV}{k_B T}}\right), \quad I_S(T) = SA^* T^2 e^{-\frac{q\phi_B}{k_B T}} \quad (\text{II.15})$$

Les origines du courant par effet tunnel seraient principalement issues de la présence de dislocations localisées sous la grille, dont certaines permettraient le passage du courant. Miller et al. [21] ont démontré l'existence de ce mécanisme en identifiant par AFM une quantité de ces dislocations conductrices sur une zone de $150 \times 150 \mu\text{m}^2$. Dans ce but, de fines couches diélectriques ont été déposées localement sur chaque dislocation afin de les isoler.

Les auteurs ont ainsi observé une baisse sensible du courant de grille au niveau de la caractéristique $I_G(V_{GS})$, notamment en polarisation inverse, mettant en évidence le rôle de

ces dislocations dans les phénomènes de conduction. Ils ont également démontré que le type de conduction ne pouvait être de type thermoïonique.

D'autre part, concernant la densité de dislocations, Arslan et al. [22] ont observé une proche similitude entre les estimations obtenues par extraction du courant tunnel de saturation et celles mesurées par diffraction X.

Le courant par effet tunnel est donné équation II.16, où I_T est le courant tunnel de saturation et E_{00} l'énergie caractéristique relative à la probabilité de transmission par effet tunnel.

$$I_{TU}(V, T) = I_T \left(e^{\frac{qV}{E_0(T)}} - 1 \right), \quad E_0(T) = E_{00} \coth\left(\frac{E_{00}}{k_B T}\right), \quad E_{00} = \frac{1}{2} q \hbar \sqrt{\frac{N_D}{m_0 m_e^* \epsilon_0 \epsilon_r}} \quad (\text{II.16})$$

Enfin, Yan et al. [19] ont mis en exergue le rôle de l'effet Poole-Frenkel en observant les caractéristiques des contacts Schottky en polarisation inverse. Une approximation du courant à température ambiante et à faible champ a été donnée par ces auteurs (équation II.17), où I_{R0} est le courant Poole-Frenkel généré à tension nulle, E_{R0} le champ électrique induit par les effets de polarisation piézoélectrique et spontanée dans la couche barrière, et n le coefficient de proportionnalité reliant le champ électrique vertical externe et l'application d'une différence de potentiel V entre les deux contacts de la diode.

$$I_{PF}(V) \approx I_{R0} + n \frac{I_{R0}}{E_{R0}} V, \quad E_{R0} = \frac{\sigma_s^{Al_xGa_{1-x}N}}{\epsilon_0 \epsilon_r}, \quad n = -\frac{q}{\epsilon_0 \epsilon_r} \frac{dn_s}{dV} \quad (\text{II.17})$$

Les figures II.23a et b donnent deux exemples de caractéristiques $I_G(V_{GS})$ mesurées sur un transistor de longueur de grille $L_G = 0,25\mu\text{m}$ et d'écart source grille $L_{SG} = 0,55\mu\text{m}$. Les différents phénomènes de conduction ont été mis en évidence par ajustement de courbes,

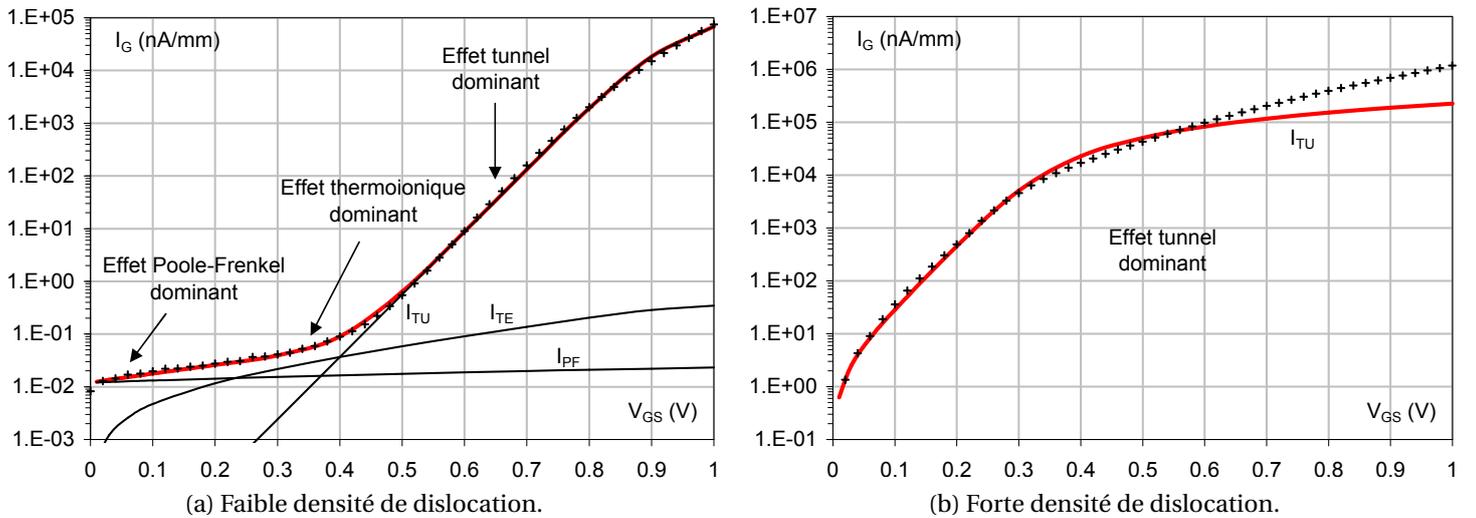


FIGURE II.23: Caractéristiques $I_G(V_{GS})$ de contacts Schottky mesurées à 300 K (croix) et estimées par ajustement de courbe (traits pleins). Mise en évidence des courants par effet tunnel (TU), thermoïonique (TE) et Poole-Frenkel (PF).

en supposant un effet thermoïonique pur ($\eta = 1$).

Le courant total est défini comme étant la somme des courants de chaque phénomène $I_G = I_{TE} + I_{TU} + I_{PF}$. Pour tenir compte de la différence de potentiel apparaissant à fort courant, une résistance série R_S a été introduite dans le modèle. Dans les calculs, seule la tension effective est prise en compte, en l'occurrence $V_{eff} = V - R_S I_G$.

La figure II.23a montre un exemple où les différents phénomènes sont observables en fonction de la tension V_{GS} . Dans la figure II.23b, l'effet tunnel assisté par effet de champ est dominant quelle que soit la tension V_{GS} appliquée, et ce comportement peut être expliqué par une densité de dislocation nettement plus élevée que dans le premier cas. Néanmoins, l'extraction du paramètre E_{00} donne le même résultat dans les deux cas, ce qui signifie que la même distribution de dislocations intervient dans la conduction. Les paramètres extraits à 300 K, en adéquation avec la littérature [19, 20, 22], sont donnés tableau II.4. Des comportements similaires sont également reportés sur des épitaxies à base d' $In_xAl_{1-x}N$ [23].

| | | figure II.23a | figure II.23b | |
|----|----------|----------------------|--------------------|----------------|
| | R_S | 7 | 17 | [k Ω] |
| TE | I_S | $1,5 \cdot 10^{-12}$ | - | [Amm $^{-1}$] |
| | Φ_B | 0,76 | - | [eV] |
| TU | I_T | 10^{-16} | $3 \cdot 10^{-10}$ | [Amm $^{-1}$] |
| | E_{00} | 30 | 30 | [meV] |
| PF | I_{R0} | $1,2 \cdot 10^{-11}$ | - | [Amm $^{-1}$] |

TABLEAU II.4: Paramètres extraits par ajustement de courbe à partir des deux figures II.23a, b.

4.2.2 Polarisation inverse

La mesure des contacts Schottky en polarisation inverse apporte également des informations sur la qualité de la surface de l'épitaxie et du dépôt métallique. Un exemple de mesure est donné figures II.24 a et b, correspondant respectivement aux deux contacts exposés précédemment.

Les modèles simples de courant qui ont permis l'interprétation des caractéristiques en polarisation directe ne sont plus suffisants pour expliquer le comportement du courant en inverse. En effet, que ce soit dans le cas d'un régime thermoïonique, tunnel assisté par effet de champ ou encore de type Poole-Frenckel, le courant est largement sous estimé par les modèles comme le montrent les deux figures II.24 a et b.

Seule la région de la caractéristique I-V au dessus de la tension de seuil $|V_P|$ est correctement modélisée en utilisant simplement un modèle linéaire de courant de fuite que l'on définit à partir de la loi d'ohm. Cependant ce modèle surestime largement le courant aux tensions comprises entre 0 et V_P .

Il existe donc une transition continue entre les différents régime de courant. Kotani et al. [24] sont parvenus à expliquer ce phénomène en faisant intervenir une fine couche à la

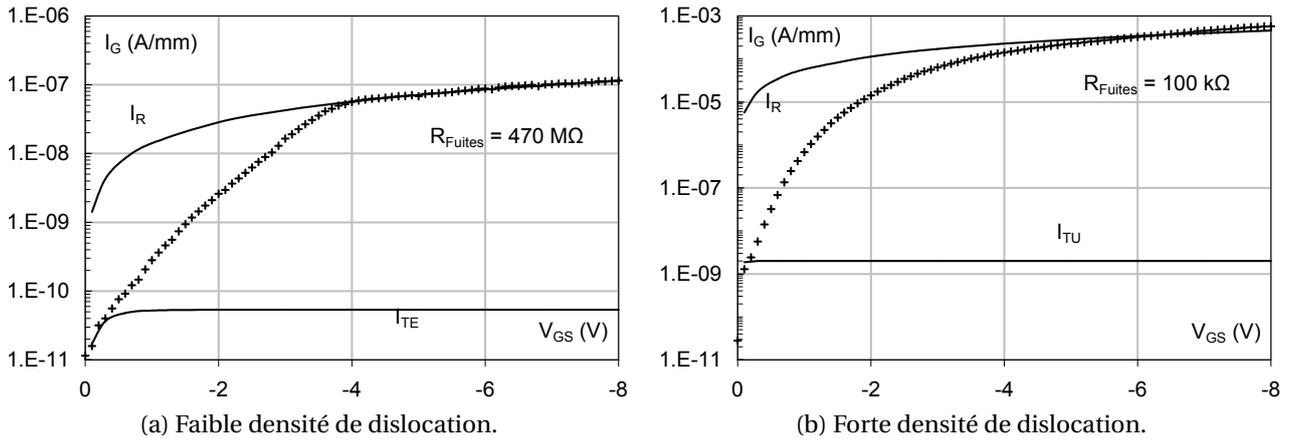


FIGURE II.24: Caractéristiques $I_G(V_{GS})$ de contacts Schottky mesurées à 300K (croix) en polarisation inverse. Représentation des courants TE et TU en utilisant les paramètres extraits en polarisation directe. Estimation des courants de fuites et de R_{Fuites} pour $|V_{GS}| > |V_P|$.

surface de l'hétérostructure (Thin Barrier Surface *TSB* en anglais), où siège une importante concentration de défauts de type donneur. Cette fine couche en surface influencerait l'épaisseur et la hauteur de barrière d'énergie perçue par les électrons, comme l'illustrent les schémas de la figure II.25.

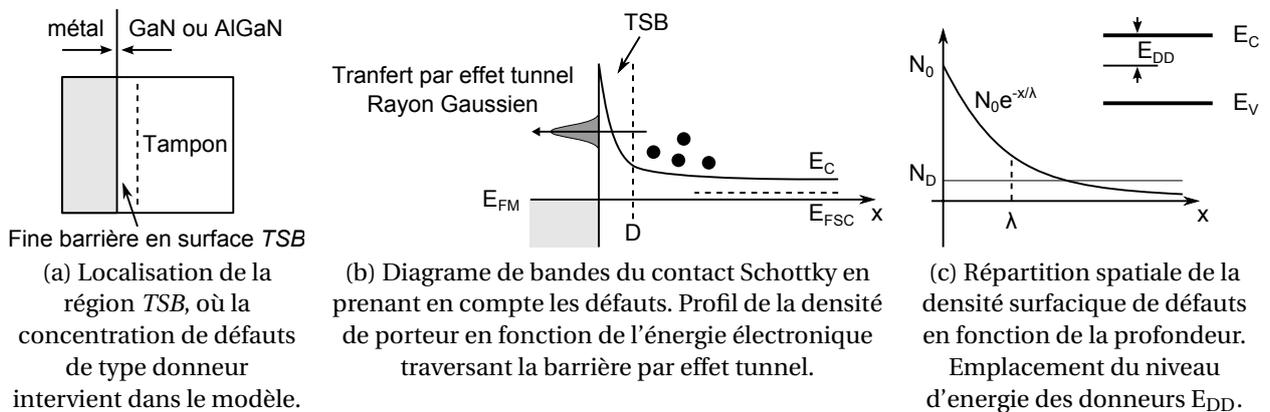


FIGURE II.25: Schéma de principe du modèle *TSB* [24].

Ainsi, la densité de porteurs en fonction de l'énergie des électrons de conduction est répartie selon une loi normale (figure II.25b). Les paramètres de la distribution gaussienne (moyenne, écart-type et hauteur du pic) sont fortement influencés par le potentiel électrique du contact métallique, de la température, de la répartition des défauts donneurs dans la région *TSB* et de leur niveau d'énergie E_{DD} (figure II.25c).

Les auteurs sont parvenus à modéliser correctement le courant des contacts Schottky en inverse, pour des niveaux donneurs d'énergie $E_{DD} = 37$ meV, correspondant typiquement à la présence de lacunes d'azote V_N en surface. La distribution spatiale de ces lacunes est maximale en surface et décroît exponentiellement en fonction de la profondeur.

Ils expliquent le phénomène de transition continue entre les différents régimes par la variation de la barrière d'énergie *TSB*, qui s'affine à mesure que le champ électrique augmente :

- À température ambiante et à faible champ, l'énergie des électrons participant aux phénomènes de conduction est largement supérieure au niveau de Fermi du métal, traduisant un transport de type thermoïonique.
- À fort champ, la moyenne de la distribution se rapproche du niveau de Fermi, et devient de moins en moins sensible aux variations de température, ce qui caractérise un transport par effet tunnel.

Dans une autre publication [25], les mêmes auteurs ont également expliqué les mécanismes intervenants au delà de la tension de pincement. Ainsi, pour un potentiel compris entre 0 et V_p , la transmission du courant par effet tunnel s'effectue majoritairement dans la direction transverse. Au delà de V_p , le courant transversal est limité par la désertion des charges dans le canal, et la transmission devient majoritairement latérale et surfacique.

La conduction après pincement est alors définie par des courants de fuites de surface, et dont le comportement est simplement modélisé par une résistance R_{Fuites} (figures II.24 a et b). La valeur de cette résistance est directement reliée à la densité surfacique de défauts [26].

5 Passivation

5.1 Généralités

La passivation des composants reste la dernière étape du procédé de fabrication de ceux-ci faisant actuellement l'objet d'une recherche intensive. La concentration importante de pièges localisés en surface a effectivement une grande influence sur les performances en puissance hyperfréquence et sur la fiabilité des transistors. L'étape de passivation consiste donc à modifier ces états de surface par l'intermédiaire du dépôt d'une fine couche diélectrique. Une étape de pré-traitement des états de surface par plasma peut-être également envisagée avant le dépôt.

Ces opérations visent d'une part à réparer les défauts cristallins de type lacune, éliminer les éléments étrangers polluant (en particulier oxygène/hydrogène/carbone), et passiver les dislocations qui participent à la conduction des courants de fuite. D'autre part, la couche diélectrique constitue une barrière physique protégeant les composants de tout autre type de pollution.

Une réduction des courants de fuite de grille est attendue, de même qu'une augmentation du courant de saturation $I_{D_{\text{sat}}}$ en statique et une diminution des effets de pièges.

5.1.1 Pré-traitement des états de surface

Dans la littérature, il a été démontré qu'une étape de pré-traitement humide ou par plasma RF effectuée dans le bâti de dépôt permet d'améliorer de manière significative les

performances des composants. L'objectif principal est de rétablir les vacances d'azote et d'éliminer les espèces étrangères liées chimiquement en surface [27].

Les lacunes d'azote sont principalement responsables des phénomènes de prolongement de la longueur de grille effective $L_{G_{eff}}$ par effet de charge [25]. En ce qui concerne les éléments polluants, la présence de carbone et d'oxyde de gallium en surface influence les effets de polarisation dans la couche de GaN, impactant la concentration de charges dans le canal.

Une première étape de recuit rapide sous atmosphère riche en azote est effectuée pour permettre le dégazage des éléments étrangers liés physiquement en surface, et réduire leur concentration par diffusion lorsqu'ils sont piégés en volume [17]. L'immersion complète de l'échantillon dans une solution aqueuse d'ammoniaque (NH_4OH) peut constituer une seconde étape avant mise en bâti [28].

Enfin, différentes sources sont étudiées dans la littérature pour le traitement par plasma, en particulier l'ammoniac (NH_3) [28–30], le diazote (N_2) [27, 28, 31, 32], le dioxygène combiné à d'autres sources ($O_2 + CF_4$ ou SF_6) [29, 30, 33], le dichlore (Cl_2) [29] et le protoxyde d'azote (N_2O) [34].

5.1.2 Dépôt du diélectrique

Les couches diélectriques déposées dans ce travail sont appliquées par dépôt chimique en phase vapeur assistée par plasma (Plasma-Enhanced Chemical Vapor Deposition *PECVD* en anglais). L'oxyde de silicium (SiO_2) et le nitrure de silicium (Si_3N_4) sont largement mentionnés dans la littérature concernant cette technologie.

Les dépôts à base de Si_3N_4 sont effectués à partir de sources précurseurs de silane SiH_4 et d'ammoniac NH_3 . Pour les couche de SiO_2 , l'ammoniac est remplacé par une source de protoxyde d'azote N_2O . La température, le rapport de concentration entre les précurseurs et la pression vont définir la qualité et la densité du dépôt. L'indice de réfraction est un marqueur fiable de la qualité du diélectrique.

Ainsi, Tan et al. [35] montrent qu'il existe une corrélation entre l'efficacité de la couche de passivation et l'indice de réfraction du diélectrique déposé en caractérisant l'origine des courants de fuite de deux types de passivation. Bien qu'observant une concentration des courants de fuite volumique légèrement plus importante qu'en utilisant un diélectrique de faible qualité, les auteurs ont conclu que le dépôt d'une couche de diélectrique avec un fort indice de réfraction est le meilleur choix technologique permettant de réduire les courant de fuite de surface.

D'autre part, les travaux effectués par Pei et al. [36] ont montré pour les composants non passivés, une importante dégradation des performances en régime pulsé lorsque ceux-ci sont exposés à l'air libre, alors qu'aucune baisse de courant n'est observée lorsque la mesure est effectuée dans le vide.

Enfin, Mastro et al. [37] ont quantifié par simulation l'ensemble des contraintes mécaniques générées par la couche de passivant diélectrique sur la surface de l'hétérostructure. Sans mentionner l'influence des effets de polarisation piézoélectrique propres à la filière h-GaN, d'importantes contraintes en tension et en compression sont appliquées sous les bords des contacts métalliques. En outre, les auteurs ont démontré que l'énergie mécanique potentielle résidant à l'interface diélectrique/GaN est suffisante pour générer des dislocations supplémentaires en bord de grille.

L'épaisseur du diélectrique et sa densité sont donc deux paramètres sujets à compromis. La gestion des contraintes mécaniques est alors à prendre en considération pendant la phase d'optimisation. Différentes approches permettent de limiter les tensions, notamment en contrôlant le refroidissement de l'échantillon après dépôt (relaxation) ou encore à l'aide d'un dépôt multiple ($\text{Si}_3\text{N}_4/\text{SiO}_2$ par exemple) permettant de mieux répartir ces contraintes.

5.2 Études réalisées

5.2.1 Dépôt de multi-couche $\text{Si}_3\text{N}_4/\text{SiO}_2$

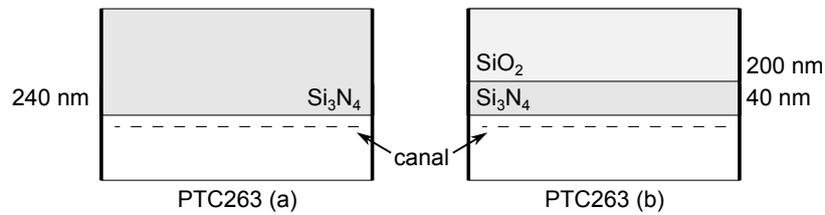
Des mesures de contact ohmique et d'effet Hall ont été réalisées avant et après passivation dans le but de mettre en évidence l'amélioration des performances électrique et souligner l'influence de la répartition des contraintes mécaniques de la couche de passivation.

Durant cette étude, les contacts ohmiques ont été fabriqués à partir d'un dépôt métallique Ti/Al/Ni/Au, avec un recuit RTA à 850 °C. L'isolation des motifs a été réalisée par implantation ionique He^+ . Des échelles TLM et des trèfles de Van Der Pauw ont été mesurés une première fois afin d'extraire les paramètres relatifs à la qualité des contacts ohmiques, à la résistance du canal, et à la concentration et la mobilité des porteurs.

L'échantillon a ensuite été clivé en deux. Un dépôt de 240 nm de Si_3N_4 a été réalisé sur le premier échantillon, tandis qu'un dépôt de 40 nm de Si_3N_4 identique au précédent, suivi d'un dépôt de 200 nm de SiO_2 ont été réalisés sur le second échantillon. Les mêmes mesures sont effectuées une seconde fois après fabrication des plots d'accès, et sont exposées dans le tableau II.5.

Une augmentation significative de la résistance des contacts ohmiques est observée dans les deux cas. Ce phénomène peut être expliqué par l'influence de la couche de titane, plus résistive que l'or, nécessaire pour garantir l'adhérence du dépôt métallique des plots d'épaissement.

Cependant, la résistance carré du canal R_{SH} diminue de 18 % dans le cas du monocouche, et de 21 % dans le cas du bicouche de diélectrique. D'autre part, une amélioration de la densité n_s de 24 % est observée avec un dépôt monocouche, contre 38 % pour le bicouche. La variation de ces deux paramètres entraîne alors une légère diminution de la mobilité, soit 1 % dans les deux cas.



| | Avant passivation | | | | Après passivation | | | |
|--------------------------------------|-------------------------|--------------------------|--|---------------------------------------|-------------------------|--------------------------|--|---------------------------------------|
| | R_C (Ω mm) | R_{SH} (Ω) | μ_e ($\text{cm}^2 \text{V}^{-1} \text{s}^{-1}$) | n_s (10^{12}cm^{-2}) | R_C (Ω mm) | R_{SH} (Ω) | μ_e ($\text{cm}^2 \text{V}^{-1} \text{s}^{-1}$) | n_s (10^{12}cm^{-2}) |
| Si_3N_4 | 0,15 | 340 | 1953 | 9,05 | 0,24 | 280 | 1931 | 11,2 |
| $\text{Si}_3\text{N}_4/\text{SiO}_2$ | 0,14 | 345 | 1975 | 8,21 | 0,27 | 273 | 1955 | 11,3 |

TABLEAU II.5: Mesure de deux ensembles de transistors avant et après passivation Si_3N_4 (240 nm) et $\text{Si}_3\text{N}_4/\text{SiO}_2$ (40 nm/200 nm).

En supposant une hétérostructure d'homogénéité suffisante avec des dépôts de Si_3N_4 effectués dans les mêmes conditions pour les deux morceaux, la caractéristique des états de surfaces peut être considérée comme identique après dépôt, en émettant toutefois l'hypothèse que seuls les premiers nanomètres de la couche diélectrique interviennent dans le processus de passivation.

Le Si_3N_4 et le SiO_2 déposés en couche mince sont connus pour être naturellement contraints, respectivement en tension (200–400 MPa) et en compression (100–300 MPa) [38].

À partir de la formule donnée par Ambacher et al. [39], on montre que la compression du canal entraîne une diminution de la polarisation piézoélectrique, et donc de la densité de porteurs. Ces prévisions théoriques ne vont pas dans le sens des observations menées dans cette étude.

Une tentative d'explication serait donnée au niveau de l'augmentation du taux de dislocations [37] sachant que la couche de SiN apporte des contraintes en tension lors du refroidissement de la structure après dépôt. D'autre part, les contraintes en compression dans le cas du dépôt $\text{SiO}_2/\text{Si}_3\text{N}_4$ permettrait d'éviter ce problème.

En conclusion, la passivation des composants à partir du dépôt 200 nm SiO_2 / 40 nm Si_3N_4 est un choix technologique intéressant pour la filière GaN car il combine à la fois les gains en performances observés avec une couche simple de Si_3N_4 à haut indice de réfraction, et apporte des contraintes en compression grâce à la couche SiO_2 . Ceci permet également d'améliorer la fiabilité des composants.

5.2.2 Pré-traitement NH_3 et N_2O

La passivation $\text{SiO}_2/\text{Si}_3\text{N}_4$ étant retenue, deux type de pré-traitement avant dépôt ont été réalisés dans le cadre de ce travail. L'observation des composants actifs et passifs en régime statique donne peu d'information sur l'efficacité du procédé technologique. L'étude propose de mettre en évidence la présence de pièges par l'intermédiaire de la caractérisation des transistors en régime pulsé.

Dans cette étude, des transistors de technologie de grille et de contact ohmique identiques ont été fabriqués sur deux hétérostructures de même épitaxie. Seule diffère l'étape de pré-traitement de surface avant passivation 200 nm SiO₂/ 40 nm Si₃N₄, dont l'une a été réalisée à base de N₂O, et l'autre à base de NH₃.

Les résultats des mesures pulsées de deux transistors représentatifs de l'ensemble des transistors pour les deux plaques sont donnés figure II.26. Malgré la différence de développement des deux transistors et le fait qu'ils ne soient pas issus de la même épitaxie, une distinction qualitative des effets de pièges peut tout de même être effectuée.

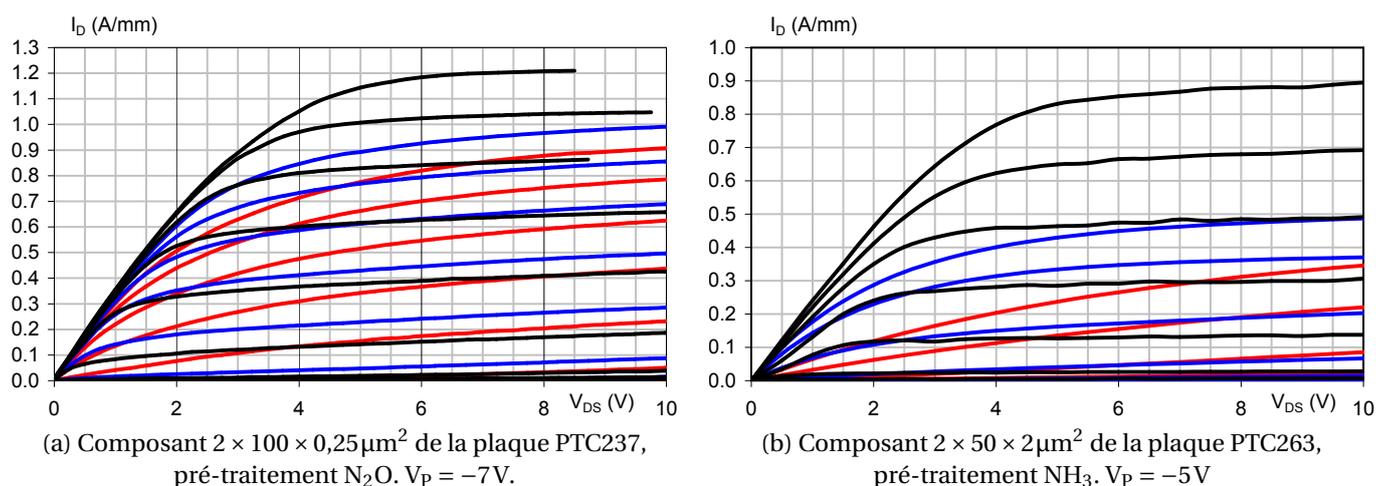


FIGURE II.26: Mesures en régime pulsé de deux transistors à différents points de repos (V_{GS_0}, V_{DS_0}) = (0V, 0V) [en noir], ($V_P, 0V$) [en bleu], et ($V_P, 15V$) [en rouge]. V_{DS} varie de 0 à 10V à V_{GS} constant, et V_{GS} varie de V_P à 0V par pas de 1V.

Ainsi les effets de *gate lag* et de *drain lag* (cf : section 2.2.1 du chapitre IV) sont beaucoup plus fort dans le cas d'un pré-traitement NH₃ que N₂O, comme le montre le tableau II.6, où la chute relative du courant à canal ouvert et à $V_{DS}=8V$ entre chaque point de polarisation est donnée comme indicateur des effets de pièges. Pour rappel, le calcul des effets de *gate lag* sont réalisés entre (V_{GS_0}, V_{DS_0}) = (0V, 0V) et ($V_P, 0V$), et pour le *drain lag* entre ($V_P, 0V$) et ($V_P, 15V$).

| Pré-traitement | <i>Gate lag</i> | <i>Drain lag</i> |
|------------------|-----------------|------------------|
| N ₂ O | 20,0% | 9,2% |
| NH ₃ | 46,2% | 34,2% |

TABLEAU II.6: Chute relative du courant $I_D(V_{GS}=0V, V_{DS}=8V)$ pouvant être attribuée au phénomènes de *lag*.

Au regard de ces résultats, le pré-traitement de surface N₂O semble plus efficace que le NH₃. Outre la réduction des effets de pièges qui a été mise en évidence par les mesures en régime pulsé, de plus faibles courants de fuites I_D au pincement sont observés en régime statique avec le N₂O (entre 1 et 10 mAmm⁻¹ pour le NH₃ contre 0,2 et 1 mAmm⁻¹ pour le

N₂O). D'autres études ont également été réalisées au sein de l'équipe en utilisant des matériaux d'origines différentes, et toutes confirment les observations effectuées dans le cadre de ce travail [40, 41].

6 Transistors multi-doigts

6.1 Généralités

Dans le but de fabriquer des composants pouvant générer de fortes puissance, un procédé de fabrication permettant la mise au point de transistors HEMT AlGa_{0.3}N/GaN à grand développement a été effectué dans le cadre de cette thèse. Deux types de technologies de pont ont été développés, les ponts sur supports BCB épais, et les ponts à air.

Les procédés de fabrication des deux types de ponts ont été réalisés et optimisés dans le but de permettre leur réalisation simultanée sur une même plaque avec un seul dépôt métallique. Ainsi, les étapes de protection de l'échantillon dans le cas des ponts à BCB et de définition des piliers dans le cas des ponts à air sont identiques dans les procédés de fabrication.

La métallisation des ponts est effectuée par électrolyse, et un nettoyage final est réalisé à la fin du procédé. Un séchage au CO₂ supercritique est recommandé dans le cas des ponts à air, pour éviter l'effondrement de ces ponts par capillarité lors de l'évaporation des liquides piégés.

6.2 Piliers avec support BCB

Le BCB (Benzocyclobutène) est un polymère diélectrique très stable dans le domaine des hyperfréquences, de faible pertes ($\tan \delta = 2 \cdot 10^{-3}$ à 10 GHz), de faible permittivité diélectrique ($\epsilon_r = 2,65$), et apporte peu de contraintes mécaniques (28 MPa). En outre, le BCB conserve une grande stabilité thermique (coefficient de dilatation $\alpha = 52 \cdot 10^{-6} \text{ K}^{-1}$) et son taux d'absorption d'humidité est très faible (<0,25 %) [42].

La fabrication des ponts sur support BCB épais a constitué un verrou technologique important, sachant que l'ouverture des motifs de BCB d'épaisseurs supérieure à 3 μm est difficile à obtenir avec un procédé reproductible. En effet, l'objectif de ce travail a été de réaliser des ponts sur support BCB d'épaisseur de l'ordre de 7 μm .

Les résines cyclotène de la série 3000 sont prévues pour être gravées par plasma, ce qui autorise une meilleure définition des motifs avec des épaisseurs plus importantes, mais la gravure CF₄/O₂ risque néanmoins d'endommager la couche de passivation. Les résines de la série 4000 constituent les meilleurs candidats compatibles avec la fabrication de transistors sur GaN car elles sont de type photosensible, et peuvent donc être gravées chimiquement avec des révélateurs très sélectifs sans endommager le reste de l'échantillon.

Les motifs de BCB sont donc réalisés à partir d'un dépôt de $9\mu\text{m}$ de résine Cyclotene 4026-46, et dont le procédé de fabrication est basé sur les informations données dans la documentation du fournisseur [43]. La révélation des motifs est réalisée en déposant une flaque de DS2100 sur l'échantillon en tournette. Ce mode de révélation, par opposition à l'immersion dans un bain de DS3000, permet d'obtenir de meilleures ouvertures de motifs.

Un recuit de 80 min à 250°C sous atmosphère azotée dans un four tubulaire, avec des paliers de 15 min à 100°C et 150°C est réalisé pour polymériser la résine. Les rampes en température sont limitées à $2^\circ\text{C}/\text{min}$ pour permettre la relaxation des contraintes mécaniques pendant le recuit.

Un nettoyage plasma CF_4/O_2 de quelques secondes est finalement appliqué pour retirer les traces résiduelles de BCB sur les contacts ohmiques sans endommager la couche de SiO_2 . Le résultat final est illustré par les figures II.27a et b.

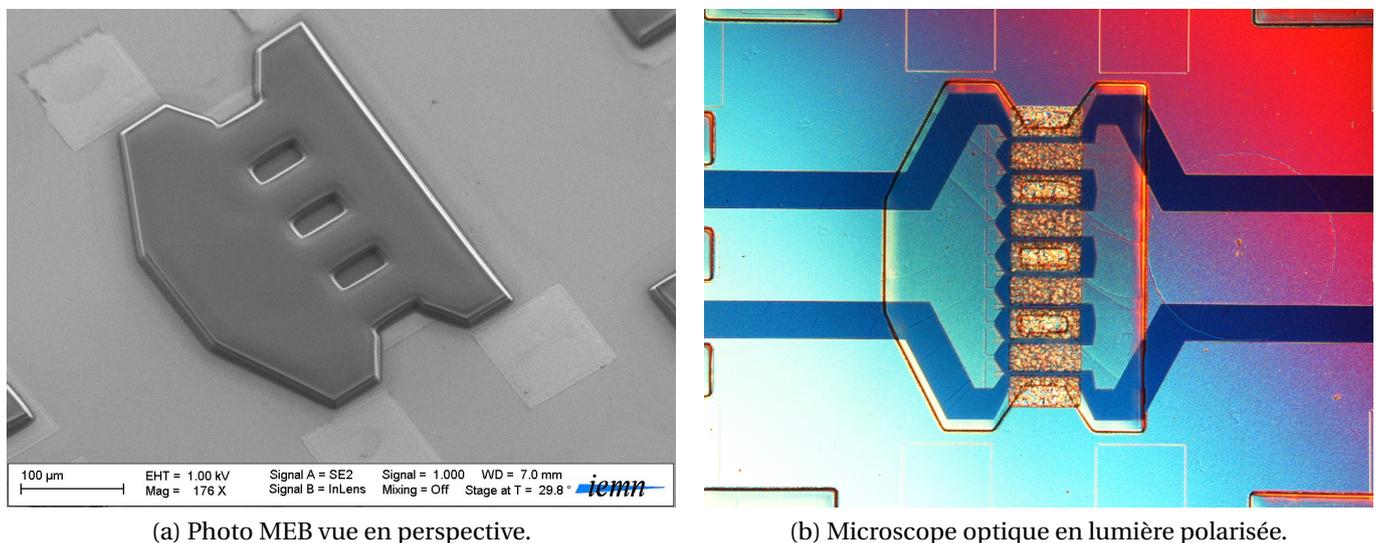


FIGURE II.27: Image de motifs BCB sur transistor $8 \times 75 \times 0,25\mu\text{m}^2$, grilles à gauche, drain à droite.

6.3 Piliers pour ponts à air / couche sacrificielle avant métallisation

Cette étape est commune aux deux types de technologie de ponts développés dans le cadre de cette thèse. Elle succède directement à l'étape de fabrication de support en BCB, et constitue la première étape dans le cas des ponts à air.

L'objectif de cette étape est d'obtenir une couche sacrificielle d'épaisseur suffisante pour garantir d'une part un dépôt continu de la résine recouvrant correctement le BCB (qui a une épaisseur de $7\mu\text{m}$), et d'autre part une hauteur de pont suffisante dans le cas des ponts à air.

De plus, après révélation des motifs, le profil de la résine devra être arrondi (sans discontinuité de hauteur) pour permettre le dépôt d'un film métallique continu sur l'ensemble de l'échantillon. Cette condition de continuité est critique pour la réussite de l'étape suivante concernant la métallisation par dépôt électrolytique.

La solution retenue s'appuie sur l'usage de la résine PMGI SF19 de chez MicroChem [44]. Cette résine est sensible aux UV profonds (DUV 193 nm) dans le cas de la photolithographie et peut également être activée au masqueur électronique. Dans un souci de réduction des coûts de fabrication, un procédé basé exclusivement sur la photolithographie UV 365 nm a été développé.

Un dépôt de 6 nm de PMGI SF19, suivi d'un recuit de 7 min à 180°C sont réalisés sur l'échantillon. Afin de limiter l'apparition de craquelures causées par la tension du polymère pendant le recuit, la température est asservie en montée et en descente à 5°C/min pour éviter tout choc thermique par rapport à la température ambiante.

Un dépôt de 2 µm de résine AZ1518 est ensuite appliqué. C'est par l'intermédiaire de cette couche de résine qui est sensible aux UV moyens que sera réalisée la définition des motifs. La révélation est obtenue dans un bain d'AZ326. La couche supérieure est révélée en 20 s, et sert de masque pour permettre la sur-gravure de la PMGI qui est également dissoute par le révélateur. Après révélation, l'AZ1518 peut être retirée au moyen d'une exposition UV pleine plaque et d'un bain de 20 s dans la solution précédente.

Le profil arrondi est finalement obtenu après fluage de la PMGI à 240°C pendant 10 s (malgré le choc thermique occasionné). Un exemple de résultat est donné figure II.28, où l'on peut apprécier distinctement le profil arrondi de la PMGI, ainsi que son dépôt conforme avec le motif de BCB sur lequel elle repose partiellement.

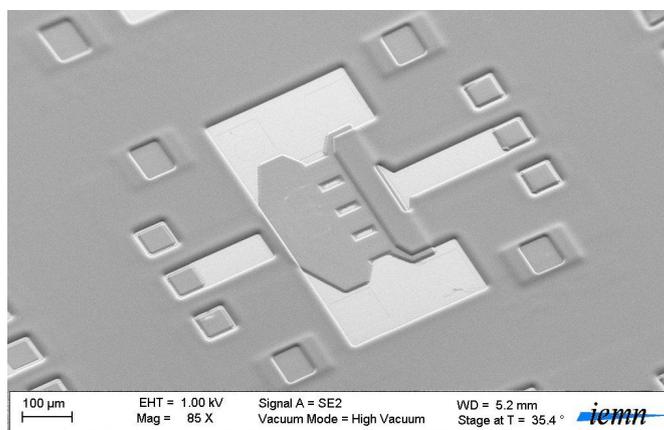


FIGURE II.28: Résultat après fluage du masque de PMGI sur transistor $8 \times 75 \times 0,25 \mu\text{m}^2$ avec motif de BCB.

6.4 Métallisation des ponts

Cette étape est également commune aux deux types de technologie de ponts. La métallisation est obtenue par dépôt électrolytique d'or en solution aqueuse, qui est une technique peu onéreuse permettant d'obtenir des épaisseurs importantes de métal (de l'ordre de 3 µm dans notre cas) dans le but de réduire les résistances d'accès aux contacts de source.

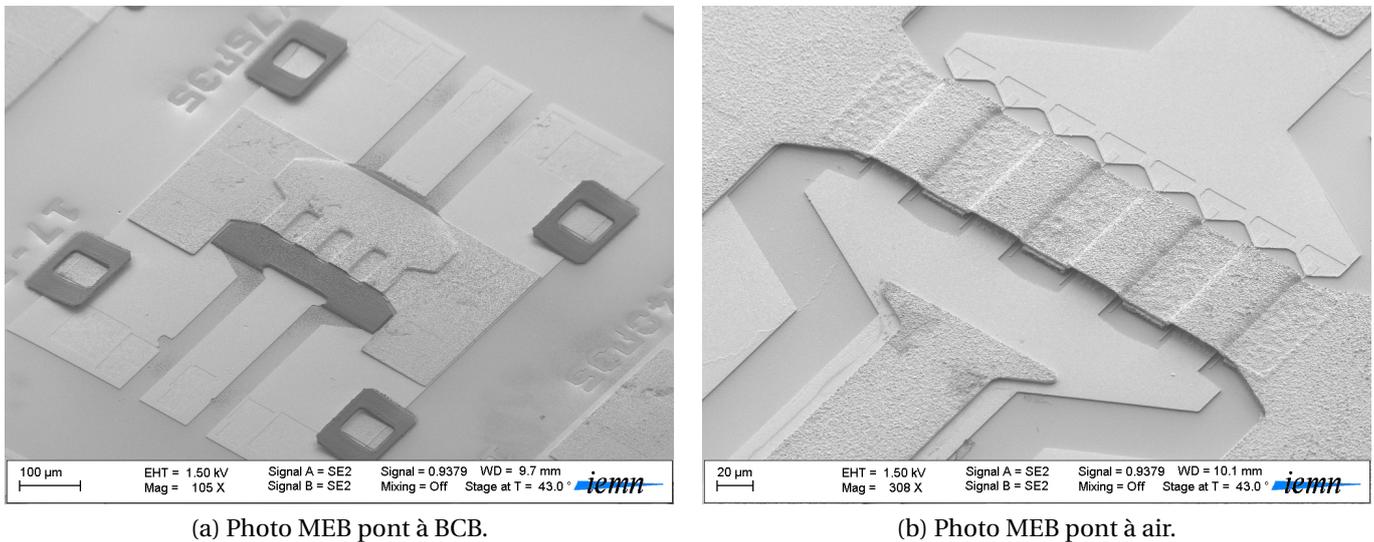
Un dépôt métallique Ti/Au (1000 Å/3000 Å) par évaporation ou pulvérisation cathodique est réalisé pleine plaque. Ensuite, un dépôt de 6 µm de résine AZ4562 est effectué. Les motifs

des ponts sont définis par photolithographie, et un plasma O_2 est appliqué pour nettoyer les résidus de résine après révélation.

La résine AZ4562 a été choisie pour son profil caractéristique affichant des flancs droits, ce qui en fait une candidate idéale pour servir non seulement de masque, mais également de guide pendant le dépôt électrolytique. Cette résine est polymérisée avant d'être plongée dans le bain d'électrolyse.

Le film métallique est utilisé comme cathode pendant le dépôt. Il sera retiré après nettoyage de la résine par attaque de l'or dans une solution d'iodure de potassium, et attaque du titane dans une solution diluée d'acide fluorhydrique. Le retrait de la PMGI est réalisé en utilisant les solvants de nettoyage de résine conventionnels.

Cette étape finalise la fabrication des ponts et plus généralement la fabrication des transistors à grand développement. Les résultats obtenus sont donnés figures II.29a et b, correspondant aux deux types de technologies de ponts relatées dans ce travail.



(a) Photo MEB pont à BCB.

(b) Photo MEB pont à air.

FIGURE II.29: Transistors $8 \times 75 \times 0,25 \mu\text{m}^2$ avec deux technologies de pont.

7 Conclusion

La fabrication de transistors à effet de champ de la filière AlGaN/GaN est actuellement en pleine période d'évolution et d'optimisation. Des perspectives de recherche existent pour chaque étape de leur fabrication.

Ainsi davantage d'études doivent être effectuées en vue de diminuer la rugosité des contacts ohmiques, en réduisant la température de recuit et en faisant intervenir d'autres alliages faiblement résistifs [45].

D'autre part, les coûts de fabrication et les performances des transistors peuvent être davantage optimisés avec une approche de fabrication des grilles dites auto-alignées [46]. Cette technique consiste à fabriquer les contacts Schottky avant les contacts ohmiques, en

se servant du chapeau de grille comme masque pour la métallisation des contacts de drain et de source. Cette subtilité permettrait de réduire la distance source drain L_{SD} au maximum, de même que les résistances d'accès R_S et R_D .

Ce procédé, dont les grilles définies par lithographie électronique figurent à la première étape de fabrication, rend les marques d'alignement au masqueur électronique (Mo/Ni/Mo) facultative, sachant que la définition des contacts ohmiques pourra se faire par photolithographie. Par contre, compte tenu de la température de recuit élevée des contacts ohmiques, il est nécessaire de fabriquer une grille résistante à de hautes températures en choisissant par exemple des matériaux réfractaires.

Enfin, un effort particulier doit encore être fourni à propos du contrôle des pièges et des courants de fuites surfaciques. Une approche consistant à fabriquer les composants sur des hétérostructures préalablement passivées *in situ* dans le bâti de croissance par épitaxie peut se révéler prometteuse. La fabrication de transistors sans recourir à l'étape préalable du retrait total de la couche de diélectrique reste une solution originale à investir.

En ce qui concerne les procédés de fabrication classiques, la technique de dépôt de passivant par *ALD* (Atomic Layer Deposition) augmente sensiblement les performances des transistors en hyperfréquence et en régime statique [47]. L'utilisation d'oxyde d'aluminium (Al_2O_3) comme couche de diélectrique constitue également un excellent candidat [48].

Bibliographie

- [1] C. Lu, H. Chen, X. Lv, X. Xie, and S. N. Mohammad, "Temperature and doping-dependent resistivity of Ti/Au/Pd/Au multilayer ohmic contact to n-GaN," *Journal of Applied Physics*, vol. 91, no. 11, pp. 9218–9224, 2002.
- [2] Z. Fan, S. N. Mohammad, W. Kim, Özgür Aktas, A. E. Botchkarev, and H. Morkoç, "Very low resistance multilayer Ohmic contact to n-GaN," *Applied Physics Letters*, vol. 68, no. 12, pp. 1672–1674, 1996.
- [3] E. F. Chor, D. Zhang, H. Gong, G. L. Chen, and T. Y. F. Liew, "Electrical characterization and metallurgical analysis of Pd-containing multilayer contacts on GaN," *Journal of Applied Physics*, vol. 90, no. 3, pp. 1242–1249, 2001.
- [4] B. Jacobs, M. Kramer, E. Geluk, and F. Karouta, "Optimisation of the Ti/Al/Ni/Au ohmic contact on AlGaIn/GaN FET structures," *Journal of Crystal Growth*, vol. 241, no. 1-2, pp. 15 – 18, 2002.
- [5] J.-C. Gerbedoen, "Conception et réalisation technologique de transistors de la filière HEMTs AlGaIn/GaN sur substrat silicium pour l'amplification de puissance hyperfréquence," Ph.D. dissertation, Université Lille1 - Sciences et Technologies, March 2009.
- [6] G. S. Marlow and M. B. Das, "The effects of contact size and non-zero metal resistance on the determination of specific contact resistance," *Solid-State Electronics*, vol. 25, no. 2, pp. 91 – 94, 1982.

-
- [7] J. Klootwijk and C. Timmering, “Merits and limitations of circular TLM structures for contact resistance determination for novel III-V HBTs,” in *Microelectronic Test Structures, 2004. Proceedings. ICMTS '04. The International Conference on*, March 2004, pp. 247 – 252.
- [8] G. Reeves, “Specific contact resistance using a circular transmission line model,” *Solid-State Electronics*, vol. 23, no. 5, pp. 487 – 490, 1980.
- [9] C. Xu, J. Wang, M. Wang, H. Jin, Y. Hao, and C. P. Wen, “Reeves’s circular transmission line model and its scope of application to extract specific contact resistance,” *Solid-State Electronics*, vol. 50, no. 5, pp. 843 – 847, 2006.
- [10] *Low Cost 3½ to 5½ Digit HP-IB Multimeter Model 3478A*, Test Equipment Depot, <http://www.testequipmentdepot.com/usedequipment/pdf/3478a.pdf>.
- [11] L. J. Van Der Pauw, “A method of measuring specific resistivity and Hall effect of discs of arbitrary shape,” *Philips Research Reports*, vol. 13, no. 1, pp. 1–9, 1958.
- [12] —, “A method of measuring the resistivity and Hall coefficient on lamellae of arbitrary shape,” *Philips Technical Review*, vol. 20, no. 8, pp. 220–224, 1958.
- [13] *Hall Effect in a Semiconductor Reprints*, Berkeley, 2004, 14-Resistance Concepts.
- [14] D. Schroder, *Semiconductor Material And Device Characterization*. IEEE Press, 2006.
- [15] C. Xu, J. Wang, H. Chen, F. Xu, Z. Dong, Y. Hao, and P. Cheng Wen, “The Leakage Current of the Schottky Contact on the Mesa Edge of AlGaIn/GaN Heterostructure,” *Electron Device Letters, IEEE*, vol. 28, no. 11, pp. 942 –944, nov. 2007.
- [16] H. Sun, A. Alt, S. Tirelli, D. Marti, H. Benedickter, E. Piner, and C. Bolognesi, “Nanometric AlGaIn/GaN HEMT Performance with Implant or Mesa Isolation,” *Electron Device Letters, IEEE*, vol. 32, no. 8, pp. 1056 –1058, aug. 2011.
- [17] N. Miura, T. Nanjo, M. Suita, T. Oishi, Y. Abe, T. Ozeki, H. Ishikawa, T. Egawa, and T. Jimbo, “Thermal annealing effects on Ni/Au based Schottky contacts on n-GaN and AlGaIn/GaN with insertion of high work function metal,” *Solid-State Electronics*, vol. 48, no. 5, pp. 689 – 695, 2004.
- [18] T. Lalinský, G. Vanko, A. Vincze, Š. Haščík, J. Osvald, D. Donoval, M. Tomáška, and I. Kostič, “Effect of fluorine interface redistribution on performance of AlGaIn/GaN HEMTs,” *Microelectronic Engineering*, vol. 88, no. 2, pp. 166 – 169, 2011.
- [19] D. Yan, H. Lu, D. Cao, D. Chen, R. Zhang, and Y. Zheng, “On the reverse gate leakage current of AlGaIn/GaN high electron mobility transistors,” *Applied Physics Letters*, vol. 97, no. 15, p. 153503, 2010.
- [20] E. Arslan, S. Bütün, Y. Şafak, H. Çakmak, H. Yu, and E. Özbay, “Current transport mechanisms and trap state investigations in (Ni/Au)–AlN/GaN Schottky barrier diodes,” *Microelectronics Reliability*, vol. 51, no. 3, pp. 576 – 580, 2011.
- [21] E. J. Miller, D. M. Schaadt, E. T. Yu, C. Poblentz, C. Elsass, and J. S. Speck, “Reduction of reverse-bias leakage current in Schottky diodes on GaN grown by molecular-beam epitaxy using surface modification with an atomic force microscope,” *Journal of Applied Physics*, vol. 91, pp. 9821–9826, jun 2002.
-

- [22] E. Arslan, Şemsettin Altındal, S. Özçelik, and E. Ozbay, "Dislocation-governed current-transport mechanism in (Ni/Au)-AlGa_N/AlN/GaN heterostructures," *Journal of Applied Physics*, vol. 105, no. 2, p. 023705, 2009.
- [23] D. Donoval, A. Chvála, R. Šramatý, J. Kováč, J.-F. Carlin, N. Grandjean, G. Pozzovivo, J. Kuzmík, D. Pogany, G. Strasser, and P. Kordoš, "Current transport and barrier height evaluation in Ni/InAlN/GaN Schottky diodes," *Applied Physics Letters*, vol. 96, no. 22, p. 223501, 2010.
- [24] J. Kotani, T. Hashizume, and H. Hasegawa, "Analysis and control of excess leakage currents in nitride-based Schottky diodes based on thin surface barrier model," *Journal of Vacuum Science and Technology B: Microelectronics and Nanometer Structures*, vol. 22, no. 4, pp. 2179–2189, 2004.
- [25] J. Kotani, S. Kasai, T. Hashizume, and H. Hasegawa, "Lateral tunneling injection and peripheral dynamic charging in nanometer-scale Schottky gates on AlGa_N/Ga_N heterostructure transistors," vol. 23, no. 4. AVS, 2005, pp. 1799–1807.
- [26] E. J. Miller, X. Z. Dang, and E. T. Yu, "Gate leakage current mechanisms in AlGa_N/Ga_N heterostructure field-effect transistors," *Journal of Applied Physics*, vol. 88, no. 10, pp. 5951–5958, 2000.
- [27] T. Hashizume, S. Ootomo, T. Inagaki, and H. Hasegawa, "Surface passivation of Ga_N and Ga_N/AlGa_N heterostructures by dielectric films and its application to insulated-gate heterostructure transistors," *Journal of Vacuum Science Technology B: Microelectronics and Nanometer Structures*, vol. 21, no. 4, pp. 1828–1838, jul 2003.
- [28] J. H. Kim, H. G. Choi, M.-W. Ha, H. J. Song, C. H. Roh, J. H. Lee, J. H. Park, and C.-K. Hahn, "Effects of Nitride-Based Plasma Pretreatment Prior to SiN_x Passivation in AlGa_N/Ga_N High-Electron-Mobility Transistors on Silicon Substrates," *Japanese Journal of Applied Physics*, vol. 49, no. 4, p. 04DF05, 2010.
- [29] D. J. Meyer, J. R. Flemish, and J. M. Redwing, "Prepassivation surface treatment effects on pulsed and dc I-V performance of AlGa_N/Ga_N high-electron-mobility transistors," *Applied Physics Letters*, vol. 92, no. 19, p. 193505, 2008.
- [30] A. Edwards, J. Mittereder, S. Binari, D. Katzer, D. Storm, and J. Roussos, "Improved reliability of AlGa_N-Ga_N HEMTs using an NH₃ plasma treatment prior to SiN passivation," *Electron Device Letters, IEEE*, vol. 26, no. 4, pp. 225–227, april 2005.
- [31] M. Romero and F. Calle, "Impact of N₂ Plasma Power Discharge on AlGa_N / Ga_N HEMT Performance," *Electron Devices IEEE Transactions*, vol. 59, no. 2, pp. 374–379, 2012.
- [32] M. Romero, A. Jimenez, J. Miguel-Sanchez, A. Brana, F. Gonzalez-Posada, R. Cuerdo, F. Calle, and E. Munoz, "Effects of Plasma Pretreatment on the SiN Passivation of AlGa_N/Ga_N HEMT," *Electron Device Letters, IEEE*, vol. 29, no. 3, pp. 209–211, march 2008.
- [33] D. J. Meyer, J. R. Flemish, and J. M. Redwing, "SF₆/O₂ plasma effects on silicon nitride passivation of AlGa_N/Ga_N high electron mobility transistors," *Applied Physics Letters*, vol. 89, no. 22, p. 223523, 2006.
- [34] S. Hong, K. Shim, and J. Yang, "Reduced gate leakage current in AlGa_N/Ga_N HEMT by oxygen passivation of AlGa_N surface," *Electronics Letters*, vol. 44, no. 18, pp. 1091–1092, 28 2008.

-
- [35] W. Tan, M. Uren, P. Houston, R. Green, R. Balmer, and T. Martin, "Surface leakage currents in SiN_x passivated AlGa_N/Ga_N HFETs," *Electron Device Letters, IEEE*, vol. 27, no. 1, pp. 1 – 3, jan. 2006.
- [36] Y. Pei, S. Rajan, M. Higashiwaki, Z. Chen, S. P. DenBaars, and U. K. Mishra, "Effect of Dielectric Thickness on Power Performance of AlGa_N/Ga_N HEMTs," *IEEE Electron Device Letters*, vol. 30, no. 4, pp. 313–315, 2009.
- [37] M. Mastro, J. LaRoche, N. Bassim, and C. E. Jr., "Simulation on the effect of non-uniform strain from the passivation layer on AlGa_N/Ga_N HEMT," *Microelectronics Journal*, vol. 36, no. 8, pp. 705 – 711, 2005.
- [38] R. Sah, "Silicon Nitride, Silicon Dioxide Thin Insulating Films, and Other Emerging Diele[c]trics VIII : Proceedings of the International Symposium," ser. Proceedings (Electrochemical Society). Electrochemical Society, 2005, pp. 148–159.
- [39] O. Ambacher, B. Foutz, J. Smart, J. R. Shealy, N. G. Weimann, K. Chu, M. Murphy, A. J. Sierakowski, W. J. Schaff, L. F. Eastman, R. Dimitrov, A. Mitchell, and M. Stutzmann, "Two dimensional electron gases induced by spontaneous and piezoelectric polarization in undoped and doped AlGa_N/Ga_N heterostructures," *Journal of Applied Physics*, vol. 87, no. 1, pp. 334–344, 2000.
- [40] S. Bouzid, V. Hoel, N. Defrance, H. Maher, F. Lecourt, M. Renvoise, D. Smith, and J. De Jaeger, "AlGa_N/Ga_N HEMT on Si (111) substrate for millimeter microwave power applications," in *Proceedings of the 8th International Conference on Advanced Semiconductor Devices and Microsystems, ASDAM 2010*, 2010, pp. 111–114.
- [41] F. Lecourt, N. Defrance, V. Hoel, J. De Jaeger, N. Ketteniss, H. Behmenburg, and M. Eickelkamp, "AlGa_N/Ga_N HEMT on Si (111) substrate for millimeter microwave power applications," in *Microwave Integrated Circuits Conference (EuMIC), 2011 European*, 2011, pp. 136–139.
- [42] E. Perret, N. Zerounian, S. David, and F. Aniel, "Complex permittivity characterization of benzocyclobutene for terahertz applications," *Microelectronic Engineering*, vol. 85, no. 11, pp. 2276 – 2281, 2008.
- [43] *CYCLOTENE 4000 Series, Advanced Electronic Resins (Photo BCB), DS2100 Puddle develop Process*, DOW, 2009.
- [44] *NANO™ PMGI Resists*, MCC.
- [45] K. H. Kim, "Investigation of Ta/Ti/Al/Ni/Au ohmic contact to AlGa_N/Ga_N heterostructure field-effect transistor," *Journal of Vacuum Science Technology B : Microelectronics and Nanometer Structures*, vol. 23, p. 322, 2005.
- [46] V. Kumar, D. H. Kim, A. Basu, and I. Adesida, "0.25 μm Self-Aligned AlGa_N/Ga_N High Electron Mobility Transistors," *IEEE Electron Device Letters*, vol. 29, pp. 18–20, jan 2008.
- [47] S. Huang, Q. Jiang, S. Yang, C. Zhou, and K. Chen, "Effective Passivation of AlGa_N/Ga_N HEMTs by ALD-Grown AlN Thin Film," *Electron Device Letters, IEEE*, vol. 33, no. 4, pp. 516 –518, april 2012.
- [48] D. Kim, V. Kumar, G. Chen, A. Dabiran, A. Wowchak, A. Osinsky, and I. Adesida, "ALD Al₂O₃ passivated MBE-grown AlGa_N/Ga_N HEMTs on 6H-SiC," *Electronics Letters*, vol. 43, no. 2, pp. 129 –130, 18 2007.
-

Chapitre III

Caractérisation des dispositifs en régime hyperfréquence

1 Introduction

1.1 Objectifs et enjeux

La caractérisation en régime hyperfréquence des transistors correspond généralement à l'étape succédant directement leur fabrication. Les mesures réalisées donnent en effet de précieuses informations, que l'on dispose à des fins d'analyse de phénomènes physiques, pour l'optimisation des composants, ou encore pour la conception de dispositifs complexes.

Par ailleurs, une première étude a été réalisée en amont, afin de distinguer le comportement des couches tampons GaN sur substrat silicium en régime hyperfréquence, qui sont à la base de toutes les hétérostructures utilisées pour la fabrication des transistors dans le cadre de ce travail.

Cette étude, décrite dans la première partie de ce chapitre, est de première importance pour valider la fabrication de composants fonctionnant dans le domaine des ondes millimétriques. D'autre part, il s'agit de mettre en œuvre les conditions d'intégration de circuits monolithiques, éléments indispensables pour la conception des dispositifs. Une des conditions à réaliser est la minimisation des pertes de signal en régime hyperfréquence.

La seconde partie de ce chapitre fait état des mesures effectuées sur les transistors fabriqués pendant ce travail, et dont l'objectif principal est de valider l'emploi des transistors à grand développement pour les applications de puissance hyperfréquence. La présence d'un plan métallique caractérisé par la métallisation des ponts augmente en effet les capacités source-drain C_{DS} et source-grille C_{GS} du composant intrinsèque, altérant de ce fait les performances attendues en hyperfréquence. C'est d'ailleurs dans l'optique de réduire ces effets de capacité parasite que les procédés de fabrication des ponts ont été développés pour permettre des hauteurs de pont élevées.

Enfin, des mesures en puissance ont été effectuées sur des dispositifs à petit développement pour valider les performances attendues sur des couches épitaxiées et fournies par le CRHEA. Ces mesures permettent de donner une première estimation des performances que pourront offrir à terme les transistors à ponts fabriqués dans le cadre de ce travail.

Dans la suite de cette section, les notions de caractérisation et d'extraction des paramètres en régime hyperfréquence sont rappelées succinctement, car elles seront utilisées dans toute la suite de ce chapitre.

1.2 Mesures en hyperfréquence

La mesure des transistors en hyperfréquence est effectuée lorsque certains critères relevés à partir des caractéristiques statiques sont satisfaisants, à savoir entre autre, de faibles fuites de grilles et un bon contrôle du canal notamment au pincement.

À très haute fréquence, la caractérisation du transistor s'effectue dans le domaine fréquentiel à l'aide d'un analyseur de réseau vectoriel (ou VNA pour *Vector Network Analyzer* en anglais), et les mesures sont exprimées en utilisant les paramètres S.

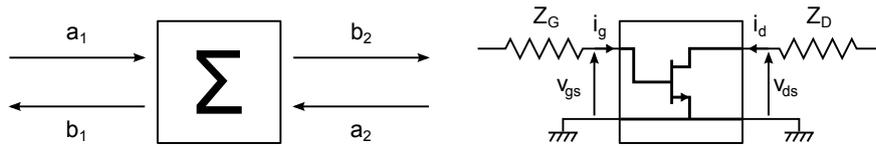


FIGURE III.1: Branchement des entrées pour la caractérisation en paramètre S.

À une fréquence donnée, les signaux sont extraits selon les formules de l'équation III.1 à partir desquelles sont exprimés les paramètres S en nombre complexe. Les impédances d'accès aux contacts grille et drain, sont respectivement notées Z_G et Z_D , et sont déterminées par une phase de calibrage préliminaire.

$$\left. \begin{aligned} a_1 &= \frac{v_{gs} + Z_G i_g}{2\sqrt{\Re(Z_G)}} & b_2 &= \frac{v_{ds} - Z_D i_d}{2\sqrt{\Re(Z_D)}} \\ b_1 &= \frac{v_{gs} - Z_G i_g}{2\sqrt{\Re(Z_G)}} & a_2 &= \frac{v_{ds} + Z_D i_d}{2\sqrt{\Re(Z_D)}} \end{aligned} \right\} \Rightarrow \begin{pmatrix} b_1 \\ b_2 \end{pmatrix} = \begin{pmatrix} S_{11} & S_{12} \\ S_{21} & S_{22} \end{pmatrix} \begin{pmatrix} a_1 \\ a_2 \end{pmatrix} \quad (\text{III.1})$$

1.3 Critère de stabilité

La stabilité d'un amplificateur est primordiale, que ce soit à des fins d'intégration dans des dispositifs complets, ou pendant des mesures de caractéristiques électriques. Lorsqu'un amplificateur est placé en condition d'instabilité (à un point de polarisation donné, pour une gamme d'impédances d'entrée et de sortie précise), il entre en oscillation et génère spontanément un signal.

Ces oscillations, hormis le fait qu'elles constituent une source évidente de bruit, réduisent notablement la durabilité du transistor, voire provoquent sa destruction. On cherche donc à placer les transistors en situation de stabilité inconditionnelle, que l'on détermine à l'aide du critère de stabilité de Rollett [1], donné équation III.2.

$$K = \frac{1 - |S_{11}|^2 - |S_{22}|^2 + |\Delta_S|^2}{2|S_{21}S_{12}|}, \text{ avec } \Delta_S = S_{11}S_{22} - S_{21}S_{12} \quad (\text{III.2})$$

La stabilité inconditionnelle est obtenue lorsque $K > 1$ et $|\Delta_S| < 1$ dans toute la bande de fréquences en fonctionnement amplificateur, soit dans l'absolu $[0, f_{\max}]$, où f_{\max} est la fréquence maximale d'oscillation.

1.4 Notions de gain en puissance hyperfréquence

1.4.1 Gains réels

La notion de gain en puissance est dépendante des plans et des sens de mesure considérés, et donc plusieurs indicateurs sont disponibles. Aussi, les mesures de puissance réelle sont tributaires des charges placées de part et d'autre du quadripôle.

Nous considérerons par la suite le schéma synoptique de la figure III.2, où Γ_L et Γ_S représentent les coefficients de réflexion des charges placées en entrée et en sortie du quadripôle. Les coefficients Γ_1 et Γ_2 sont les coefficients de réflexion vues à l'entrée et à la sortie du système quadripôle + charges, et leurs expressions sont données équation III.3.

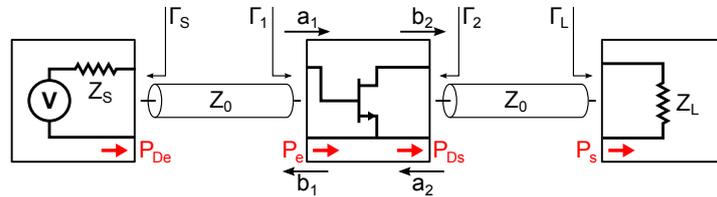


FIGURE III.2: Représentation d'un quadripôle chargé.

$$\Gamma_1 = S_{11} + \frac{S_{21}S_{12}\Gamma_L}{1 - S_{22}\Gamma_L}, \text{ et } \Gamma_2 = S_{22} + \frac{S_{21}S_{12}\Gamma_S}{1 - S_{11}\Gamma_S} \quad (\text{III.3})$$

Les câbles de liaison ayant une impédance caractéristique Z_0 , la puissance disponible en entrée de câble est à différencier de la puissance délivrée effectivement. Trois notions de gain sont représentatives des dispositifs :

- Le gain en puissance G_P est le rapport entre la puissance délivrée à la charge P_s et la puissance entrant effectivement dans le quadripôle P_e .
- Le gain disponible G_A est le rapport entre la puissance disponible du quadripôle P_{Ds} et la puissance disponible du générateur P_{De} .
- Le gain transducique G_T est le rapport entre la puissance délivrée à la charge P_s et la puissance disponible du générateur P_{De} .

Il existe des relations entre ces trois gains et les paramètres S (équations III.4).

$$\begin{aligned} G_P &= \frac{P_s}{P_e} = \frac{1 - |\Gamma_L|^2}{1 - |\Gamma_1|^2} \frac{|S_{21}|^2}{|1 - S_{22}\Gamma_L|^2} \\ G_A &= \frac{P_{Ds}}{P_{De}} = \frac{1 - |\Gamma_S|^2}{1 - |\Gamma_2|^2} \frac{|S_{21}|^2}{|1 - S_{11}\Gamma_S|^2} \\ G_T &= \frac{P_s}{P_{De}} = \frac{(1 - |\Gamma_L|^2)(1 - |\Gamma_S|^2)|S_{21}|^2}{|(1 - S_{22}\Gamma_L)(1 - S_{11}\Gamma_S) - S_{21}S_{12}\Gamma_L\Gamma_S|^2} \end{aligned} \quad (\text{III.4})$$

1.4.2 Gain maximum disponible

L'adaptation parfaite des charges est obtenue en prenant $\Gamma_S = \overline{\Gamma_1}$ et $\Gamma_L = \overline{\Gamma_2}$. Cette considération permet d'estimer le gain maximum disponible (Maximum Available Gain MAG en anglais) à partir du gain transductique. L'expression se simplifie en faisant intervenir le facteur de Rollet (équation III.5).

$$\text{MAG} = G_T|_{\Gamma_S=\overline{\Gamma_1}, \Gamma_L=\overline{\Gamma_2}} = \left| \frac{S_{21}}{S_{12}} \right| (K - \sqrt{K^2 - 1}) \quad (\text{III.5})$$

1.4.3 Gain unilatéral

Il existe également un autre indicateur appelé gain unilatéral de Mason U [2], correspondant au MAG dans le cas idéal où le paramètre $S_{12} = 0$. Cette condition peut être approchée pour des transistors réels en plaçant une boucle de contre-réaction dite de *neutrodynage* entre les contacts grille et drain. L'expression de U est donnée équation III.6.

$$U = \frac{\left| \frac{S_{21}}{S_{12}} - 1 \right|^2}{2K \left| \frac{S_{21}}{S_{12}} \right| - \Re \left(\frac{S_{21}}{S_{12}} \right)} \quad (\text{III.6})$$

1.4.4 Rendement en puissance ajoutée

Le rendement d'un amplificateur traduit son efficacité énergétique. Il rend compte de la contribution qu'a apporté la source d'alimentation du dispositif sur l'amplification du signal d'entrée. Un faible rendement signifie qu'une grande partie de la puissance délivrée par l'alimentation P_{DC} est dissipée sous forme thermique.

Lorsque le gain d'un amplificateur est très grand, le rendement de drain $\eta = P_s/P_{DC}$ est une bonne approximation du rendement en puissance ajoutée. Cependant, pour des gains plus modestes, cet indicateur s'écrit $\eta_{PAE} = (P_s - P_e)/P_{DC}$.

Il est aisé de se figurer que le point de polarisation (V_{GS0} , V_{DS0}) va jouer un rôle crucial sur la valeur théorique maximale de η_{PAE} , car il conditionne l'excursion maximale du signal et la puissance de l'alimentation $P_{DC} = V_{DS0} I_{D0}$.

1.5 Fréquences caractéristiques

1.5.1 Fréquence de transition

La fréquence de transition f_T est la fréquence maximale à partir de laquelle la commande est amplifiée en courant ($i_d > i_g$). On l'appelle également la fréquence de coupure intrinsèque du gain en courant, et reste l'un des paramètres privilégiés pour relater des performances hyperfréquences d'un transistor.

Concrètement, la valeur maximale de f_T se mesure en se plaçant au point de polarisation qui offre la meilleure transconductance g_m en régime statique. Le paramètre hybride H_{21} , correspondant au gain en courant, est calculé à partir des paramètres S (équation III.7). La fréquence de transition est estimée à partir du modèle de transistor de Giacoletto [3] en tenant compte des capacités de Miller [4]. La simplification de la fonction de transfert $H_{21}(f)$ pour les hautes fréquences aboutit à une décroissance en -20 dB/décade. f_T est extrait à partir des mesures par prolongation de la droite sur un repère logarithmique.

$$H_{21} = \frac{Y_{21}}{Y_{11}} = \frac{-2S_{21}}{(1 - S_{11})(1 + S_{22}) + S_{21}S_{12}} \implies f_T = f_{|H_{21}|=0\text{dB}} \quad (\text{III.7})$$

La fréquence f_T dépend généralement de V_{DS} , aussi il est important de la déterminer en fonction de ce paramètre pour établir les possibilités d'amplification hyperfréquence pour une polarisation fixée.

1.5.2 Fréquence maximale

La fréquence maximale d'oscillation est un autre indicateur représentatif des performances hyperfréquences des composants. Elle correspond à la fréquence maximale à partir de laquelle la commande est amplifiée en puissance. Son estimation peut être obtenue à partir du MAG ($f_{\max} = f_{\text{MAG}=0\text{dB}}$), ou de U ($f_{\max} = f_{U=0\text{dB}}$). Par définition, le gain unilatéral de Mason donne toujours un résultat plus élevé que le MAG.

De manière similaire que pour H_{21} , on démontre que $\text{MAG}(f)$ et $U(f)$ décroissent de -20 dB/décade à haute fréquence. La technique d'extraction de f_{\max} est ainsi également réalisée par prolongation de la droite sur un repère logarithmique.

1.6 Classes de fonctionnement

La classe de fonctionnement d'un amplificateur électronique définit le temps T_{amp} pendant lequel les composants actifs sont utilisés pour amplifier un signal sinusoïdal sur une période T_0 . Le rapport T_{amp}/T_0 donne l'angle d'ouverture du montage, exprimé en pourcentage ou en degré. Concernant les montages simples, les classes de fonctionnement sont intimement liées au point de polarisation des transistors.

1.6.1 Classe A

En classe A, la totalité du signal est amplifiée par le transistor. L'angle d'ouverture est donc de 100%, et le point de polarisation est placé au milieu du réseau I-V, de manière à obtenir une excursion maximale du signal de sorti à la limite de saturation (figure III.3).

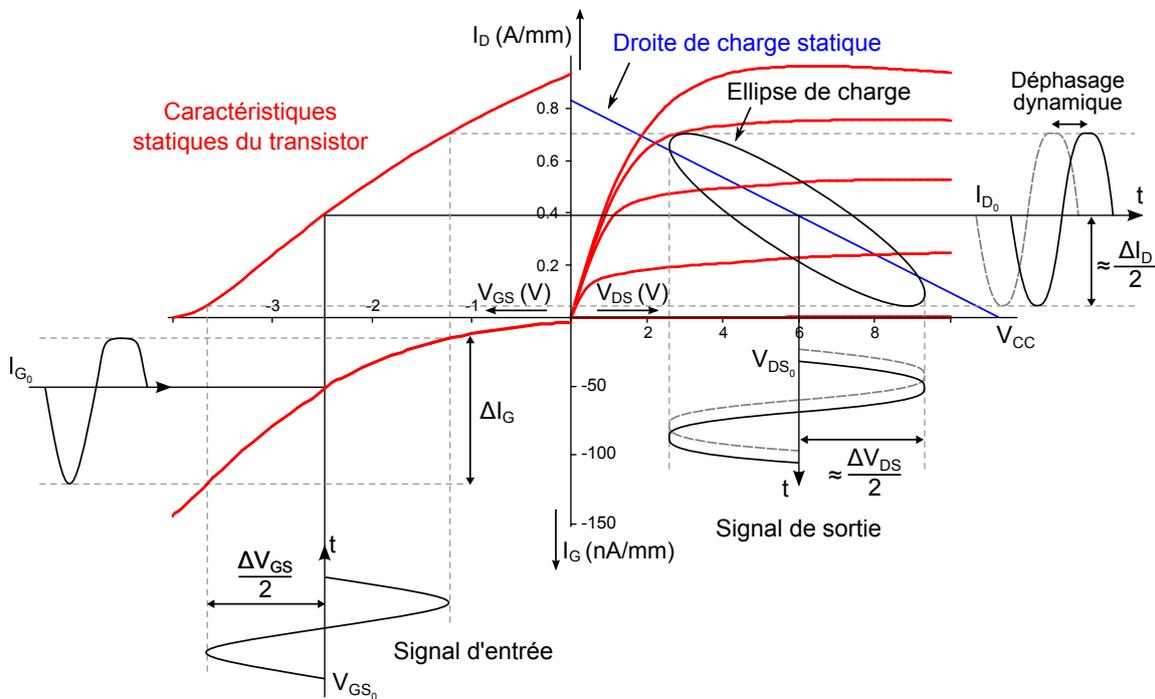


FIGURE III.3: Estimation de la forme des signaux pour un montage en classe A.

Ainsi la majorité de la puissance fournie par le générateur P_{DC} est utilisée pour fixer le point de polarisation qui demande une quantité de courant I_{D_0} importante, ce qui limite le rendement théorique maximal à 50%. En outre, le courant statique est responsable d'un auto-échauffement permanent, et va diminuer davantage les performances du composant. En contrepartie, les amplificateurs de classe A accordent une excellente linéarité en dehors de la saturation.

1.6.2 Classe B

La classe B en revanche correspond à un angle d'ouverture de 50%. Le point de polarisation est placé au pincement, ce qui permet de limiter le courant I_{D_0} et donc les effets

d'autoéchauffement et de limitation de rendement rencontrés en classe A. Néanmoins, seul un lobe de la sinusoïde est amplifiée par le transistor (figure III.4).

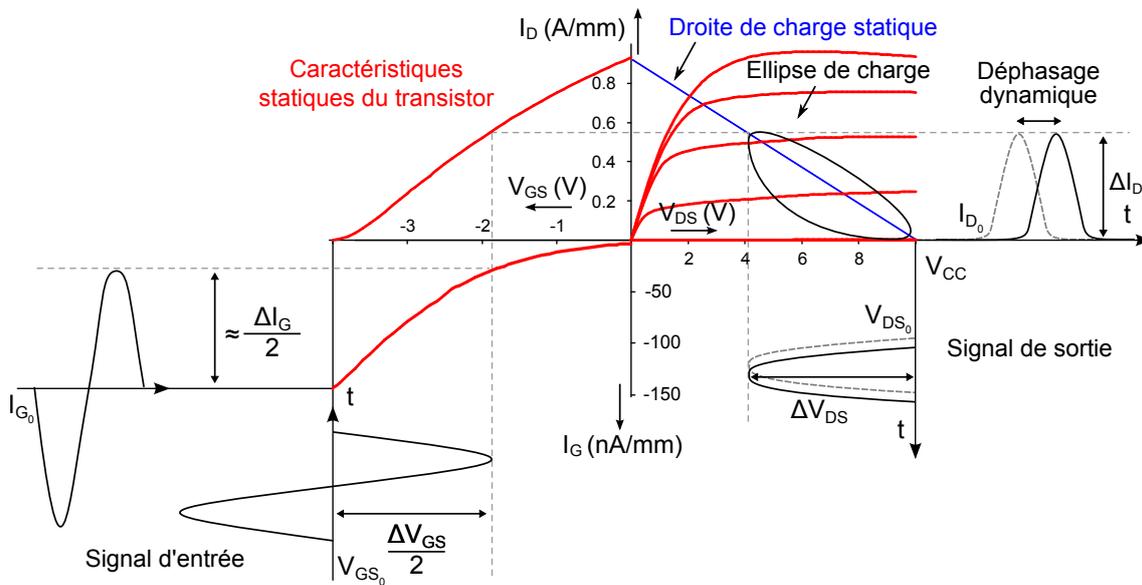


FIGURE III.4: Estimation de la forme des signaux pour un montage en classe B.

Les amplificateurs classe B ont un rendement maximal théorique de 78%, mais sont moins linéaires à cause de distorsions plus élevées du signal.

1.6.3 Les autres classes d'amplificateur

La classe AB est, comme son nom l'indique, un intermédiaire entre la classe A et la classe B. L'angle d'ouverture du signal est compris entre 50 et 100%, et le point de polarisation est placé à un courant I_{D_0} plus faible qu'en classe A. Ce choix cumule les avantages des classes A et B, c'est à dire une bonne linéarité et un rendement plus élevé. Il s'agit d'un des dispositifs les plus couramment utilisés en amplification de puissance hyperfréquence.

La classe C reprend le même concept que la classe B avec un point de polarisation placé au delà du pincement. L'angle d'ouverture est inférieur à 50%, et le rendement de drain peut théoriquement atteindre 100%. Néanmoins ce type de montage est encore moins linéaire.

La classe F est une amélioration des concepts des classes A, B, et AB, en injectant au signal d'entrée des harmoniques de rangs impairs qui écrêtent les valeurs maximales du signal et donc autorisent une amplitude plus élevée de la fondamentale [5]. Un dispositif de filtrage du signal en sorti est placé pour éliminer les harmoniques. Ce type de montage a l'avantage de présenter un rendement théorique et un angle d'ouverture supérieurs à la classe AB.

Enfin, il existe encore d'autres classes de montage, basées sur le découpage temporel du signal de sorti, dont le rendement théorique basse fréquence approche les 100%. Malheureusement les concepts utilisés ne sont pas applicables en régime hyperfréquence.

2 Propriétés des substrats Si(111)

Les couches tampons GaN épitaxiées sur substrat Si(111) présentent un intérêt pour les applications microondes si leurs propriétés de transport en hyperfréquence permettent la propagation d'une onde électromagnétique avec un minimum de pertes. La caractérisation de couche sans canal est dans un premier temps une étape préliminaire indispensable pour vérifier la qualité du buffer.

Deux méthodes seront exposées dans cette partie sur l'extraction des propriétés physiques du matériau. La première est basée sur la mesure de condensateurs circulaires de rayons différents qui va permettre de déterminer pour une fréquence donnée la résistivité et la constante diélectrique réelle de la plaque. La seconde, plus couramment relatée dans la littérature scientifique, utilise les propriétés de propagation bien connues de lignes coplanaires de différentes longueurs.

Un masque spécifique a été conçu pour permettre de réaliser ces mesures sur des morceaux de plaque $\frac{1}{2}$ 2" et $\frac{1}{4}$ 3" (figure III.5). Il contient un ensemble de condensateurs circulaires et de lignes coplanaires et micro-rubans.

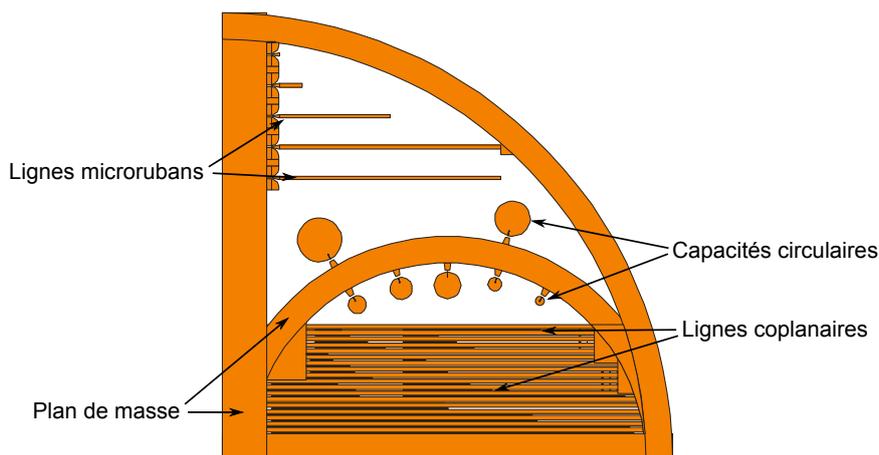


FIGURE III.5: Masque développé pour la caractérisation des propriétés hyperfréquences des couches tampons.

La fabrication des motifs est obtenue par électrolyse d'or, et les condensateurs sont complétés par un dépôt métallique pleine plaque face arrière. La face métallisée est connectée au plan de masse par l'application manuelle d'une résine polyépoxyde à base d'argent, dont les propriétés de conduction électrique ont été démontrées à haute fréquence.

Durant ce travail, deux plaques avec couche tampon en GaN sans barrière fabriquées par le CRHEA ont été étudiées (PTC214 et PTC220). Un intérêt supplémentaire pour cette étude est porté sur l'analyse des pertes hyperfréquences en fonction de l'épaisseur de la couche tampon. L'ensemble des paramètres technologiques est donné tableau III.1.

| N° plaque | Epaisseur substrat Si | Epaisseur buffer GaN | Métallisation Au |
|-----------|-----------------------|----------------------|-------------------|
| PTC214 | 450 μm | 2 μm | 3,5 μm |
| PTC220 | 320 μm | 1 μm | 2 μm |

TABLEAU III.1: Paramètres technologiques des plaques étudiées.

L'analyse des propriétés dynamiques des couches est effectuée en deux temps, la caractérisation des condensateurs circulaires d'une part, et les lignes coplanaires d'autre part. Les deux plaques étudiées étant de dimension $\frac{1}{2}$ 2", l'extraction des paramètres à partir des lignes micro-rubans ne sera pas exposée dans ce manuscrit.

2.1 Mesures des condensateurs circulaires

2.1.1 Modèle analytique

L'extraction de la résistivité ρ et de la constante diélectrique ϵ est obtenue à partir des relations reliant ces deux paramètres à la conductance et à la capacité des condensateurs à une fréquence donnée. La conversion des mesures de paramètres S en paramètres Y permet de déterminer simplement la conductance totale G_{tot} et la capacité totale C_{tot} en posant l'admittance totale du condensateur $Y_{\text{tot}} = G_{\text{tot}} + j\omega.C_{\text{tot}}$, on obtient :

$$\left. \begin{array}{l} Y_{\bullet D} = G_{\bullet D} + j\omega.C_{\bullet D} \\ G_{2D}^{-1} = \rho \frac{e}{\pi R^2} \quad C_{2D} = \epsilon \frac{\pi R^2}{e} \\ G_{1D} = K_1 R \quad C_{1D} = K_2 R \\ C_{0D} \ll C_{1D} + C_{2D} \end{array} \right\} \Rightarrow Y_{\text{tot}}(R) = G_{0D}(R) + \bar{K}(\omega).R + \frac{\pi}{e}(\rho^{-1} + j\omega\epsilon).R^2 \quad (\text{III.8})$$

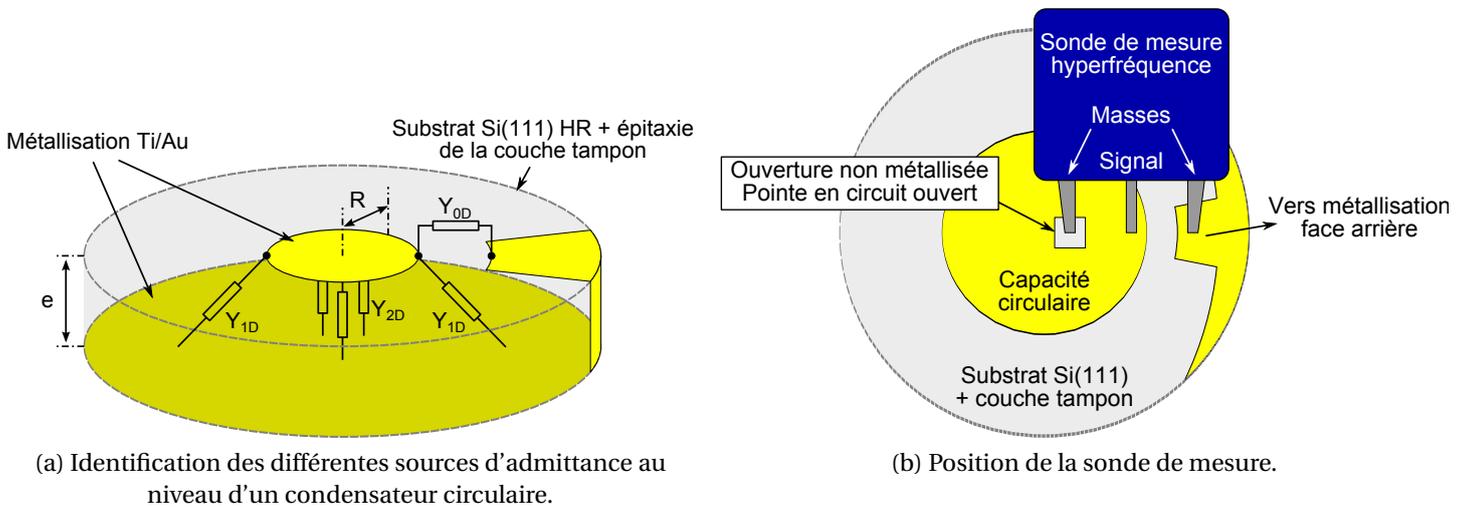


FIGURE III.6: Modélisation d'un condensateur circulaire et schématisation de la mesure en régime hyperfréquence.

La contribution de chaque phénomène est modélisée selon le schéma de la figure III.6a. Ainsi, les effets de bords sont identifiés par l'admittance Y_{1D} , ce qui permet d'exprimer facilement les grandeurs G_{2D} et C_{2D} données équation III.8. Sachant que Y_{1D} évolue en fonction du périmètre des condensateurs et Y_{2D} en fonction de leur surface, l'extraction des grandeurs physiques est obtenue par identification des paramètres du polynôme défini par $Y_{tot}(R)$ à une fréquence donnée.

Le coefficient quadratique complexe est respectivement fonction de ρ et ϵ en partie réelle et imaginaire. En outre, ce modèle théorique a été validé par simulation numérique dans un environnement COMSOL.

En ce qui concerne la signification de Y_{0D} , les états de surface et les impuretés déposées pendant le procédé de fabrication des motifs induisent un courant de conduction à la surface de la couche GaN. Il n'existe aucune loi permettant de caractériser la valeur de G_{0D} en fonction de R , et cette valeur peut être fluctuante d'un condensateur à l'autre sur une même plaque. En effet, la fenêtre d'ouverture destinée à laisser un des contacts de masse en circuit ouvert (figure III.6b) est pressentie être la source de la majorité des courants de fuite.

Une condition supplémentaire doit donc être vérifiée pour l'extraction de ρ avec la relation $G_{0D} \ll G_{1D} + G_{2D}$, et ceci pour chaque condensateur.

Par hypothèse, la capacité des contacts ponctuels est par définition négligeable par rapport à la capacité totale d'un condensateur défini par une grande surface. Ainsi la méthode proposée permet une extraction fiable de la permittivité ϵ . En revanche, les contributions apportées par Y_{0D} pouvant être importantes, l'extraction de la résistivité ρ reste délicate.

2.1.2 Application de la méthode sur substrat Si(111)

Le masque développé pour l'étude comprend cinq condensateurs dans la partie $\frac{1}{2}$ 2", pour des diamètres allant de 1 mm à 3 mm. L'ensemble des mesures est représenté sur les abaques de Smith figures III.7 a et b.

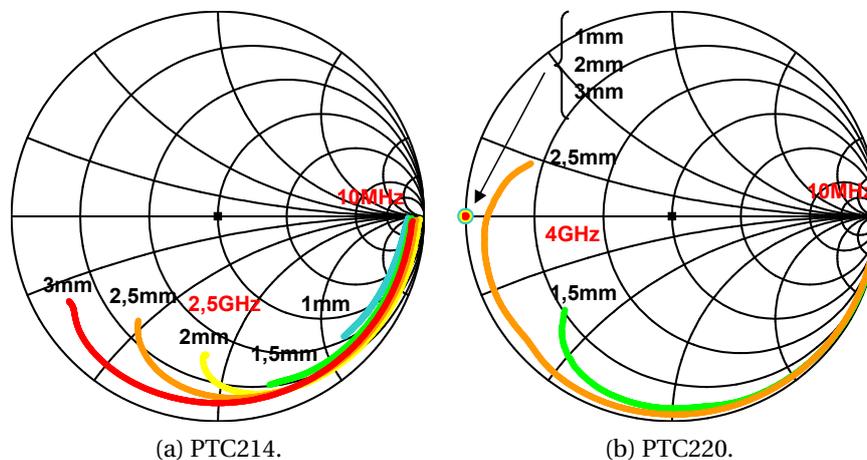


FIGURE III.7: Mesures hyperfréquences du coefficient de réflexion de plots capacitifs dans la bande [10 MHz – 4 GHz] en fonction de leur diamètre.

On observe que les mesures à 10 MHz commencent toutes à l'intérieur de l'abaque pour la plaque PTC214, ce qui indiquerait que les phénomènes de conduction sont important, même à faible fréquence. Pour la plaque PTC220, on distingue trois condensateurs en court-circuit, et deux condensateurs en bord de l'abaque à 10 MHz.

L'extraction des paramètres physiques est illustrée sur les figures III.8 a, b, c et d, et les valeurs sont reportées dans le tableau III.2. Pendant l'extraction, la valeur de C_{0D} est contrainte à l'origine, tandis que l'estimation de G_{0D} est donnée de telle sorte que la valeur de ρ soit au centre de l'intervalle d'incertitude, défini respectivement par $\rho|_{G_{1D}=0}$ et $\rho|_{G_{0D}=0}$ pour bornes inférieure et supérieure.

L'extraction de la permittivité ϵ atteint un palier de stabilité entre 200 MHz et 500 MHz. La fréquence d'extraction est donc choisie dans cet intervalle, où l'ensemble des valeurs de capacité varie faiblement en fonction de f . Il en va de même pour l'extraction de ρ , dont la valeur est stable autour de 200 MHz (cf. figure III.9). On peut vérifier que C_{1D} et G_{1D} sont bien des fonctions linéaires de R et C_{2D} et G_{2D} des fonction paraboliques de R .

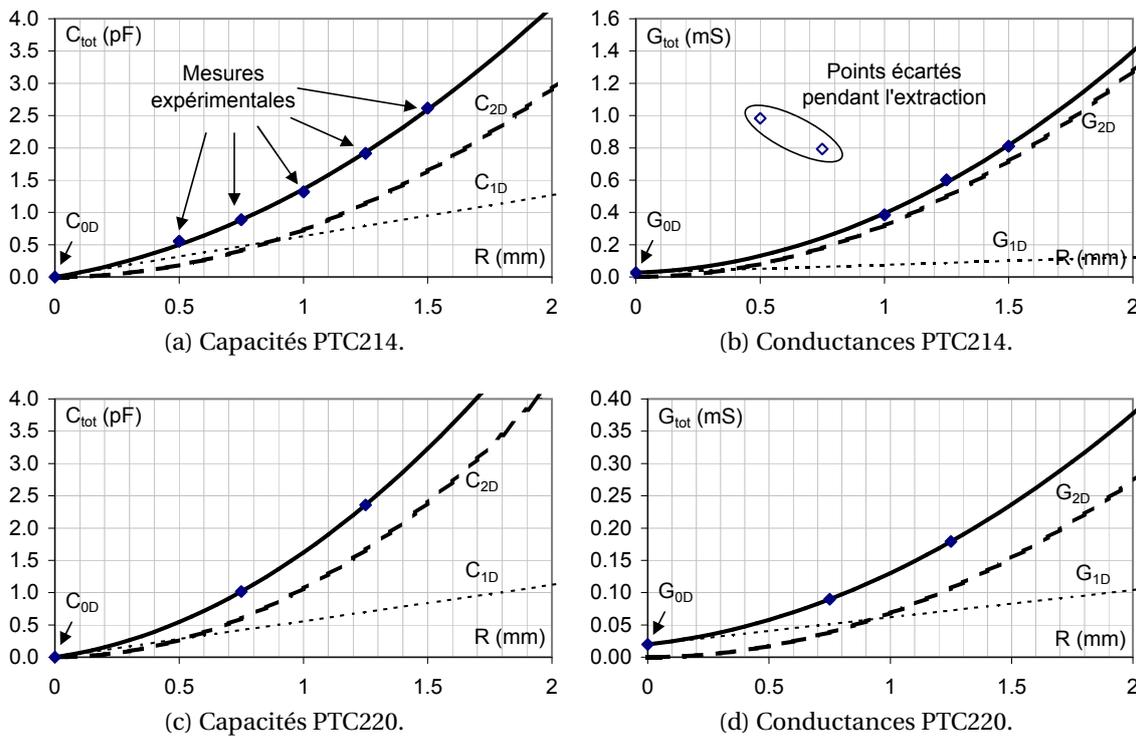


FIGURE III.8: Identification des contributions relatives aux effets ponctuels (0D), de bords (1D), et de surface (2D) au niveau de la capacité et de la conductivité des condensateurs circulaires sur les plaques PTC214 et PTC220 en fonction du rayon R .

| | f (MHz) | C_{1D}/R (nF mm ⁻¹) | C_{2D}/R^2 (nF mm ⁻²) | ϵ_r | f (MHz) | G_{0D} (μ S) | G_{1D}/R (μ S mm ⁻¹) | G_{2D}/R^2 (μ S mm ⁻²) | ρ (k Ω cm) |
|--------|--------------|--------------------------------------|--|--------------|--------------|------------------------|--|--|---------------------------|
| PTC214 | 500 | 0,63 | 0,73 | 11,8 | 200 | 27 | 48 | 32 | $2,2 \pm 0,2$ |
| PTC220 | 300 | 0,56 | 1,06 | 12,2 | 200 | 17 | 48 | 65 | 15 ± 5 |

TABLEAU III.2: Extraction des paramètres physiques.

Les permittivités relatives extraites (11,8 et 12,2) sont à comparer à celle du silicium (11,68). Ces résultats permettent de valider la méthode dans la mesure où le silicium constitue plus de 99% de l'espace entre les deux électrodes des condensateurs.

Concernant la résistivité des matériaux, deux plots capacitifs ont présenté un comportement exotique pendant la mesure sur la plaque PTC214. Ces plots ont donc été écartés lors de l'extraction comme indiqué dans la figure III.8b. L'extraction de ρ pour la plaque PTC214 est relativement fiable sachant que trois valeurs ont été utilisées, alors que n'ont pu être exploitées que deux valeurs pour la plaque PTC220 (les autres condensateurs ont été court-circuités pendant le procédé de fabrication).

Il advient après analyse du tableau III.2 que les contributions apportées par G_{1D} sont équivalentes pour les deux plaques, malgré leur épaisseur différente. Des précautions sont néanmoins à prendre concernant cette assertion sachant que les marges d'incertitudes sont élevées. En outre les valeurs extraites de G_{0D} restent dans le même ordre de grandeur.

La résistivité extraite est environ cinq fois plus importante pour la plaque PTC220 que son homologue PTC214. En partant du principe que les deux couches de silicium soient de composition identique, on s'attendrait intuitivement à une mesure plus faible de la résistivité de la plaque PTC220, car l'épaisseur du buffer GaN est plus fine. De plus, les dislocations et craquelures apparaissent effectivement plus fréquemment pour les substrats de plus faible épaisseur. Or ceci n'a pas été démontré dans cette étude ce qui semblerait que l'origine ou le niveau de dopage du substrat soient différents pour les deux plaques.

Enfin, une analyse plus approfondie montre que la résistivité décroît exponentiellement en fonction de la fréquence (figure III.9). Ce comportement peut s'avérer problématique pour la réalisation de circuits intégrés monolithiques hyperfréquences (ou MMIC pour *Monolithic Microwave Integrated Circuit* en anglais), et plus spécifiquement dans le cas des composants actifs.

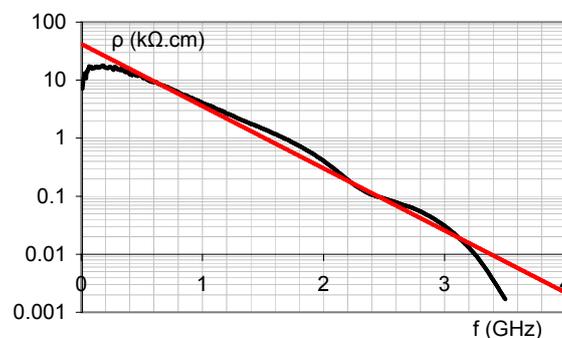


FIGURE III.9: Extrait de la résistivité de la plaque PTC220 en fonction de la fréquence. Régression exponentielle correspondante : $\rho(f) = 42 \cdot e^{2,5 \cdot 10^{-9} f} \text{ k}\Omega \text{ cm}$.

2.2 Caractérisation hyperfréquence des lignes coplanaires

2.2.1 Généralités

L'ensemble des lignes coplanaires présentes sur les deux plaques sont symétriques et disposent de la même topologie pour faciliter l'extraction des constantes de propagation et de perte du matériau. La dénomination des paramètres géométriques est donnée dans le schéma de la figure III.10, avec $S = 54\mu\text{m}$ et $W = 80\mu\text{m}$ pour chaque ligne. L'épaisseur des plaques est donnée dans le tableau III.1, et les longueurs disponibles sont 2,5, 5, 7, 10, 20 et 30 mm.

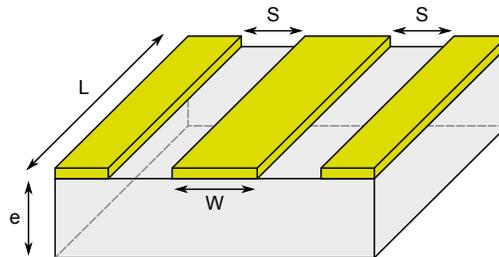


FIGURE III.10: Notation des paramètres de la géométrie coplanaire utilisée.

En outre, pour chaque longueur, le masque dispose de deux lignes coplanaire disposée en circuit ouvert ou en circuit fermé par rapport au plan de masse. Ceci autorise trois configurations de mesure :

- la caractérisation du coefficient de réflexion des lignes en circuit fermé (figure III.11a),
- la mesure en réflexion des lignes en circuit ouvert (figure III.11b),
- la mesure en transmission des lignes en circuit ouvert (figure III.11c).

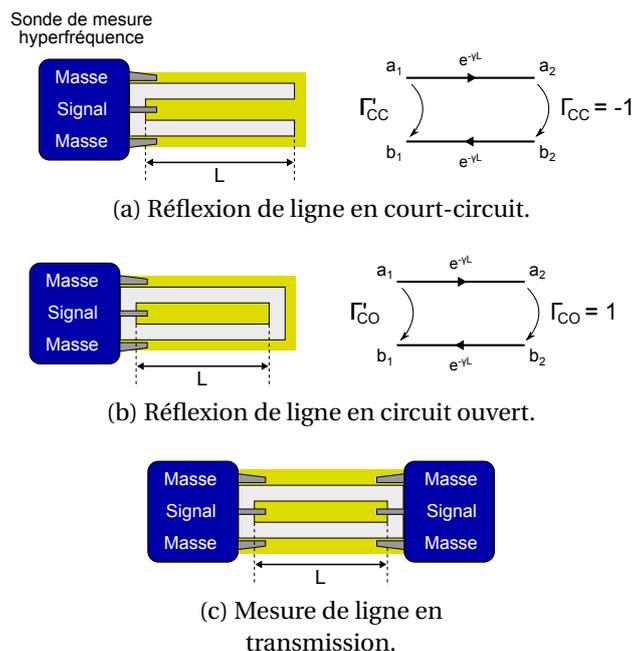


FIGURE III.11: Trois types de mesure hyperfréquence réalisées pour l'extraction des paramètres de propagation des lignes.

La présence des lignes court-circuitées n'aura d'utilité dans ce travail que pour l'extraction de l'impédance caractéristique des lignes relatives à la topologie coplanaire utilisée. La mesure du coefficient de réflexion des lignes en circuit ouvert va permettre d'extraire la valeur complexe de la constante de propagation γ ainsi que l'angle de pertes $\tan(\delta)$. Enfin la mesure en transmission va permettre de quantifier directement les pertes induites par effet joule dans les lignes et par conduction dans le matériau.

2.2.2 Mesures des coefficients de réflexion

2.2.2.1 Impédance caractéristique

La topologie coplanaire utilisée a été conçue pour présenter une impédance caractéristique de 50Ω . Les paramètres W et S ont été optimisés grâce aux simulations numériques réalisées avec le logiciel TXLine 2003, en supposant une permittivité du support égale à 12 (valeur obtenue dans le paragraphe précédent).

La caractérisation de l'impédance effective des lignes est néanmoins un procédé obligatoire pour valider l'ensemble des résultats obtenus à l'issue de ce travail. Elle s'obtient par la mesure des coefficients de réflexion d'une ligne mesurée en circuit ouvert puis en circuit fermée, à partir de la relation III.9.

$$Z_C = \sqrt{Z_{CO} \cdot Z_{CC}} = \sqrt{\frac{1 + \Gamma'_{CO}}{1 - \Gamma'_{CO}} \cdot \frac{1 + \Gamma'_{CC}}{1 - \Gamma'_{CC}}} \quad (\text{III.9})$$

La mesure moyenne de l'impédance caractéristique sur toutes les lignes d'une plaque est donnée figure III.12. Il existe une forte dispersion des mesures à certaines fréquences, causée par le comportement erratique des grandes lignes aux longueurs d'onde $k\lambda = 2L$ avec k entier, où dans cette configuration Γ'_{CO} est proche de 1 et fait diverger le terme Z_{CO} .

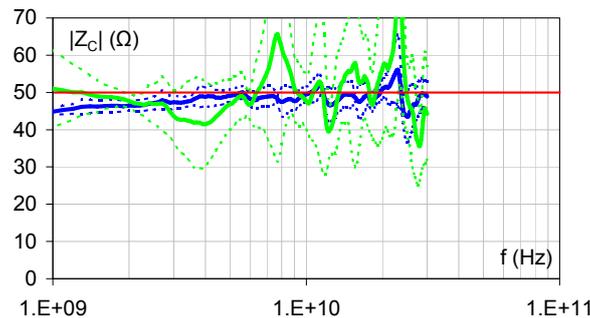


FIGURE III.12: Impédance caractéristique moyenne des lignes coplanaire en fonction de la fréquence pour la plaque PTC214 [en bleu] et PTC220 [en vert]. Moyenne en trait pleins, $m \pm 1\sigma$ en pointillés.

Les résultats obtenus valident néanmoins la géométrie des lignes et le procédé technologique de fabrication utilisé. D'autre part, la valeur typique de 50Ω a été choisie pour optimiser la précision des mesures en présentant au VNA une impédance adaptée à sa connectique interne.

2.2.2.2 Coefficient de propagation

Le coefficient de propagation γ est extrait à partir de l'équation III.10, qui est obtenue en appliquant la règle de Mason dans le cas d'une ligne en circuit ouvert (cf. graphe de fluence figure III.11b). Les parties réelle et imaginaire de ce paramètre, respectivement notées α et β , correspondent à l'atténuation et au retard de phase subis par une onde lorsqu'elle parcourt la ligne.

$$\Gamma'_{CO} = e^{-2\gamma L} = e^{-2\alpha L} \cdot e^{-2j\beta L} \Rightarrow \begin{cases} \alpha = \frac{-1}{2L} \ln |\Gamma'_{CO}| \\ \beta = \frac{-1}{2L} \arg(\Gamma'_{CO}) + \frac{k\pi}{L} \end{cases} \quad (\text{III.10})$$

L'extraction est appliquée à une fréquence donnée pour chaque ligne en circuit ouvert. L'unité de α est obtenue en Np mm^{-1} , puis convertie en dB mm^{-1} pour faciliter la compréhension des résultats.

Le terme β étant extrait à $k\pi/L$ près, k est choisi de manière à respecter la continuité de la fonction $\beta(f)$, avec la condition supplémentaire $\beta(0) \sim 0$. Les mesures montrent que le coefficient γ est proportionnel à la fréquence, en particulier au delà de 3 GHz. Ainsi les termes α et β exposés figure III.13 sont normalisés par rapport à f .

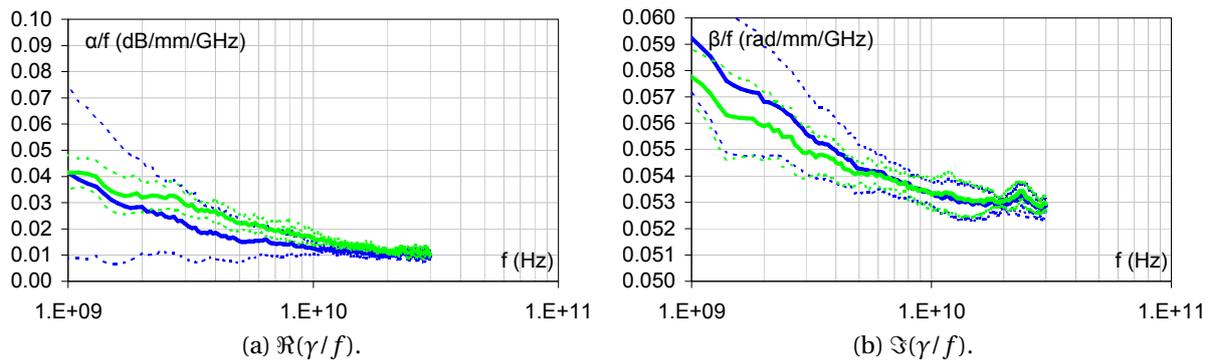


FIGURE III.13: Coefficients de propagation normalisés par rapport à la fréquence de mesure pour la plaque PTC214 [en bleu] et PTC220 [en vert]. Moyenne en traits pleins, $m \pm 1\sigma$ en pointillés.

Le comportement de $\gamma(f)$ s'avère ainsi être similaire pour les deux plaques étudiées, et les termes α/f et β/f tendent respectivement vers 0,01 dB/mm/GHz et 0,053 rad/mm/GHz. L'origine de ces résultats est expliquée par la structure de propagation utilisée de type coplanaire qui permet de s'affranchir des phénomènes de dispersion liés aux variations de la permittivité du diélectrique en fonction de la fréquence. La géométrie des lignes étant identique et la constante diélectrique étant sensiblement la même pour les deux plaques, les résultats doivent converger à plus forte raison.

Le fait que le terme γ soit dépendant de la géométrie des dispositifs ne permet pas de conclure sur les propriétés physiques du matériau. Cependant il existe un lien entre la permittivité diélectrique complexe du substrat et la mesure de γ , comme le montrera la section suivante, dont la finalité est de caractériser l'angle de perte du substrat.

2.2.2.3 Extraction des propriétés diélectriques du matériau

Le concept de constante diélectrique complexe est justifié dans les équations de Maxwell en régime harmonique, lorsque l'on considère les milieux homogènes isotropes avec pertes. En supposant les conditions de validité de la loi d'ohm vérifiées, on peut mettre en relation le courant de conduction \vec{j}_C avec le champ électrique et la conductivité du milieu σ . La factorisation abouti à une constante diélectrique effective complexe $\overline{\epsilon_{r\text{eff}}}$ comme le montre l'équation III.11.

$$\begin{aligned}\vec{\nabla} \wedge \vec{H} &= \vec{j}_C + j\omega\vec{D} \\ &= \sigma\vec{E} + j\omega\epsilon_0\epsilon_r\vec{E} \\ &= j\omega\epsilon_0\left(\epsilon_r - j\frac{\sigma}{\omega\epsilon_0}\right)\vec{E} \\ &= j\omega\epsilon_0\overline{\epsilon_{r\text{eff}}}\vec{E} \quad \text{avec} \quad \overline{\epsilon_{r\text{eff}}} = \epsilon'_r - j\epsilon''_r\end{aligned}\tag{III.11}$$

En tenant compte de ce résultat, l'équation de propagation des ondes planes permet d'établir une relation entre la mesure du coefficient de propagation γ_{mes} et $\overline{\epsilon_{r\text{mes}}}$.

$$\left\{ \begin{array}{l} \alpha_{\text{mes}} = \frac{\omega}{c} \sqrt{\frac{|\overline{\epsilon_{r\text{mes}}}| - \epsilon'_{r\text{mes}}}{2}} \\ \beta_{\text{mes}} = \frac{\omega}{c} \sqrt{\frac{|\overline{\epsilon_{r\text{mes}}}| + \epsilon'_{r\text{mes}}}{2}} \end{array} \right\} \Rightarrow \left\{ \begin{array}{l} \epsilon'_{r\text{mes}} = \frac{\beta_{\text{mes}}^2 - \alpha_{\text{mes}}^2}{\omega^2} c^2 \\ \epsilon''_r = \frac{2\alpha_{\text{mes}}\beta_{\text{mes}}}{\omega^2} c^2 \end{array} \right. \Leftrightarrow \overline{\epsilon_{r\text{mes}}} = -\left(\frac{\gamma_{\text{mes}}c}{\omega}\right)^2\tag{III.12}$$

Il existe cependant une différence entre les valeurs réelles de la permittivité mesurée à partir des dispositifs de géométrie coplanaire $\overline{\epsilon_{r\text{mes}}} = \epsilon'_{r\text{mes}} - j\epsilon''_r$, et la permittivité propre au substrat $\overline{\epsilon_r} = \epsilon'_r - j\epsilon''_r$. La relation reliant les composantes réelles a été identifiée empiriquement par Davis et al. [6]. Elle est donnée par l'équation III.13, en posant $K = \frac{W}{W+2S}$. Les dimensions utilisées permettent une approximation du terme entre crochets au premier ordre pour aboutir à une relation simplifiée.

$$\begin{aligned}\epsilon'_{r\text{mes}} &= \frac{\epsilon'_r + 1}{2} \left[\tanh\left(1,765 \ln\left(\frac{h}{W}\right)\right) + \frac{KW}{h} (0,04 - 0,7K + 0,01 (1 - 0,1 \epsilon'_r)(0,25 + K)) \right] \\ \Rightarrow \epsilon'_r &\approx 2\epsilon'_{r\text{mes}} - 1 \\ \Rightarrow \overline{\epsilon_r} &\approx \overline{\epsilon_{r\text{mes}}} + \epsilon'_{r\text{mes}} - 1\end{aligned}\tag{III.13}$$

À partir de l'extraction de la permittivité complexe, il est alors possible d'estimer le facteur de dissipation diélectrique du matériau $\tan(\delta)$ comme le montre l'équation III.14. Ceci permet de rendre compte de la qualité diélectrique du substrat en tant qu'isolant lorsque l'angle de perte δ est faible.

$$\tan(\delta) = \frac{\epsilon''_r}{\epsilon'_r}\tag{III.14}$$

La méthode a été appliquée sur les deux plaques PTC214 et PTC220. La composante réelle de la permittivité et le facteur de dissipation diélectrique extraits sont représentés respectivement figures III.14 a et b. Cette représentation peut être considérée comme équivalente à la représentation usuelle d'un nombre complexe en module et en argument, sachant que dans notre cas l'angle de perte est petit.

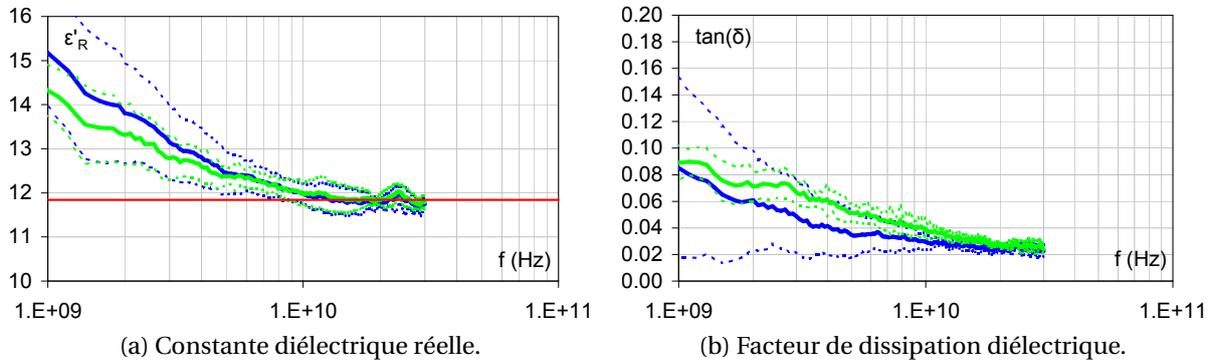


FIGURE III.14: Extraction de la constante diélectrique complexe à partir de la mesure des lignes coplanaires en fonction de la fréquence.

| | ϵ'_r | $\tan(\delta)$ |
|--------|----------------|---|
| PTC214 | $11,8 \pm 0,2$ | $2,43 \cdot 10^{-2} \pm 0,33 \cdot 10^{-2}$ |
| PTC220 | $11,9 \pm 0,2$ | $2,67 \cdot 10^{-2} \pm 0,33 \cdot 10^{-2}$ |

TABLEAU III.3: Valeurs des paramètres diélectrique à haute fréquence.

Une évolution significative de ϵ'_r et de $\tan(\delta)$ est observée pour les fréquences inférieures à 10 GHz. Ces paramètres tendent vers les valeurs respectives données dans le tableau III.3 à fréquence élevée. La correspondance entre la valeur de ϵ'_r extraite par la méthode des condensateurs circulaires et celle-ci permet de souligner la cohérence des deux démarches.

D'autre part, on peut observer que les substrats étudiés présentent un angle de perte sensiblement proche avec une valeur moyenne de $2,5 \cdot 10^{-2}$. Cette valeur est à comparer à celles habituellement rencontrées dans le cas des substrats silicium de haute résistivité avec des valeurs proches de 10^{-2} .

La décroissance de $\tan(\delta)$ en fonction de la fréquence est à corrélérer à la non linéarité de γ . De plus, il semblerait intuitif de penser qu'à défaut d'être constant, l'angle de perte devrait avoir tendance à augmenter, sachant que la conductivité σ augmente exponentiellement en fonction de f (cf. figure III.9) et que $\tan(\delta) \propto \sigma/f$. Cette tendance n'est pas observée sur ce matériau, aussi des phénomènes de propagation plus complexes seraient à l'origine de ce phénomène.

En effet, le mode de propagation au sein des lignes – supposé quasi-TEM – n'est vrai qu'à haute fréquence. Pour les plus faibles fréquences il existe des modèles plus précis basés sur un mode de propagation introduisant un facteur de ralentissement (*slow-wave factor* en anglais). Dans notre cas, l'angle de perte est surestimé sachant que selon ces modèles,

la variation de β serait imputée à une réduction de la vitesse de groupe de l'onde dans le circuit. Cette perte de vitesse est essentiellement expliquée par la différence de propagation des champs électriques et magnétiques au sein du silicium.

2.2.3 Mesures des lignes en transmission

La mesure du coefficient de transmission S_{21} (de même que S_{12} car les lignes sont réciproques) permet d'extraire des informations relatives aux pertes induites par les fuites dans le diélectrique et par l'atténuation du signal par effet joule. Cependant, une correction des paramètres est nécessaire pour occulter les phénomènes de réflexion ne devant pas être considérés en tant que perte. Ainsi les paramètres S'_{21} et S'_{12} sont définis pour correspondre au cas idéal d'une transmission sans réflexion du signal, et peuvent être déterminés selon les relations de l'équation III.15.

$$S'_{21} = \frac{b_2}{a_1 - b_1} \Big|_{a_2=0} = \frac{S_{21}}{1 - S_{11}} \quad \text{et} \quad S'_{12} = \frac{b_1}{a_2 - b_2} \Big|_{a_1=0} = \frac{S_{12}}{1 - S_{22}} \quad (\text{III.15})$$

Il est également possible d'extraire γ , sachant que $S'_{21} = e^{-\gamma L}$. Nous ne nous attarderons que sur l'extraction de la partie réelle α , qui s'obtient simplement : $\alpha = -20 \log_{10} |S'_{21}| / L$. L'ensemble des mesures en transmission et des termes corrigés est donné figure III.15.

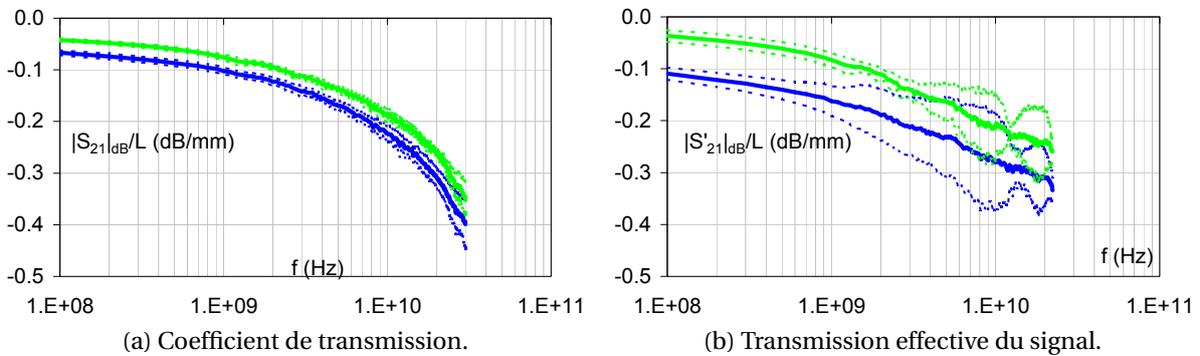


FIGURE III.15: Mesure des lignes en transmission pour la plaque PTC214 [en bleu] et PTC220 [en vert]. Moyenne en trait pleins, $m \pm 1\sigma$ en pointillés.

On observe que les paramètres $|S_{21}|$ et $|S'_{21}|$ sont du même ordre de grandeur, et l'extraction de l'atténuation coïncide avec celle présentée dans la figure III.13a. Une légère différence est toutefois observée entre les deux plaques, et ceci pourrait provenir des pertes basses fréquences dues à la différence de résistivité de la métallisation des lignes, ou de la conduction dans le matériau. La seconde assertion est plus probable sachant que la plaque PTC220 qui présente le moins de perte dispose d'une épaisseur de métal moins importante. En outre, cette différence est constante en fonction de la fréquence (une simple translation des courbes est observée), ce qui est logique puisque l'angle de perte est équivalent sur les deux plaques.

En guise de conclusion, cette étude n'a pas révélé d'influence significative de l'épaisseur de la couche tampon GaN sur les pertes de propagation survenant au sein des lignes d'accès en régime hyperfréquence. D'autre part, ceci a permis de valider l'utilisation de substrats silicium de haute résistivité pour la filière GaN, au regard de leur comportement diélectrique de bonne qualité qui a pu être observé lors de ce travail.

3 Caractérisation des transistors

3.1 Validation de la technologie des transistors à grand développement

La parallélisation des doigts de grille pour permettre l'augmentation du développement total du transistor est une opération qui peut réduire les performances du composant en termes de densité de courant ou de puissance. D'autre part, le pont métallique amène une capacité drain-source C_{DS} non négligeable en hyperfréquences. L'objectif de cette étude consiste également à démontrer le bon fonctionnement de la technologie de pont développée dans le cadre de cette thèse, et à vérifier si elle permet d'obtenir les mêmes densités de courant que les transistors à petit développement.

Les composants de cette étude sont fabriqués à partir des hétérostructures décrites au chapitre 1, en suivant les étapes de fabrication explicitées dans le chapitre 2. La métallisation de grille est en Ni/Pt/Au, avec une longueur de grille $L_G=220$ nm. La passivation de surface est réalisée par un prétraitement N_2O suivi d'un dépôt SiO_2/SiN sur une moitié de la plaque, et SiN seulement sur l'autre moitié, comme le montre la figure III.16. Enfin les ponts sont supportés par une couche de BCB de $7\mu m$ d'épaisseur, et la quantité d'or électrolysée pour leur métallisation est de $3\mu m$.

Le masque se présente sous la forme d'un réticule où se trouve l'ensemble des composants. Des transistors à pont BCB ont été fabriqués dans la partie supérieure du réticule, et des transistors avec des ponts à air dans la partie inférieure. Cependant, les masques optiques n'étant pas prévus pour optimiser ces deux types de technologie sur une même plaque, les transistors avec ponts à air ont été détériorés pendant l'étape de nettoyage du BCB par plasma CF_4/O_2 , les rendant non fonctionnels. Ils ne seront donc pas traités dans la suite de cette étude.

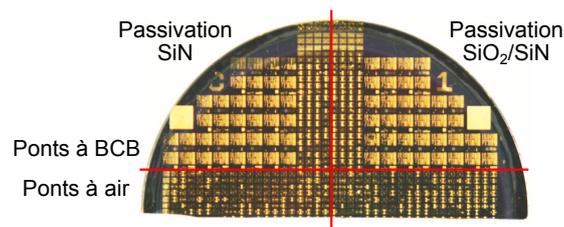


FIGURE III.16: Présentation de la plaque PTC159 après fabrication des transistors à grand développement.

3.1.1 Mesures en régime statique

Le masque utilisé pour mettre au point les procédés de fabrication est constitué de transistors $2 \times 75\mu\text{m}$, $2 \times 100\mu\text{m}$, $2 \times 140\mu\text{m}$, $4 \times 75\mu\text{m}$, et $8 \times 75\mu\text{m}$. Les figures III.17 a, b, c, et d sont un exemple de caractéristiques statiques $I_D(V_{DS})$ et $I_D V_{GS}$ de deux transistors à 4 et 8 doigts de grille. Ces caractéristiques sont tout à fait semblables aux caractéristiques des composants à « petit » développement, montrant un très bon comportement des transistors.

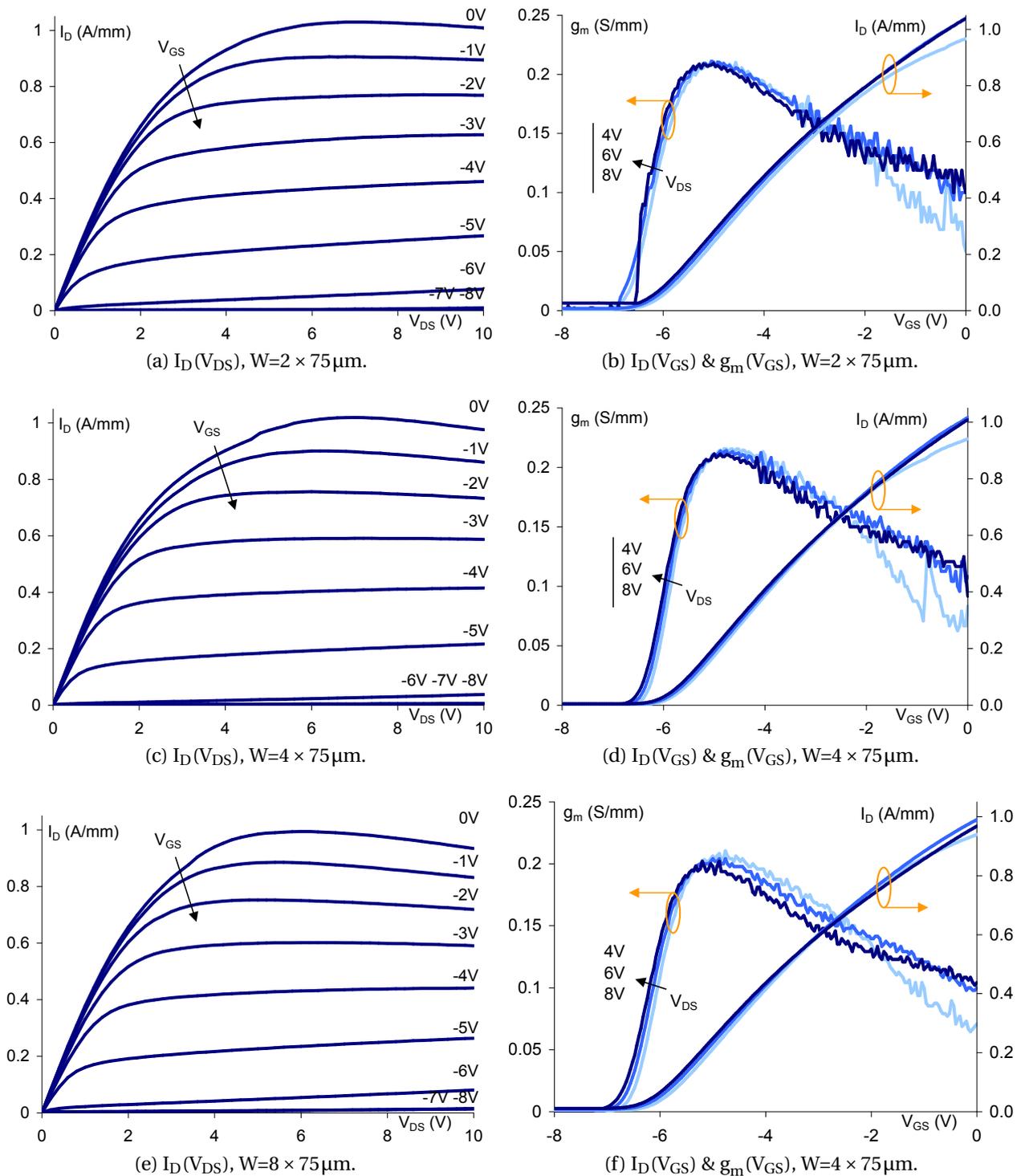


FIGURE III.17: Caractéristiques de transistors à petit et grand développements en régime statique.

Un décalage de la tension de pincement V_P en fonction de la tension V_{DS} est observé sur l'ensemble des composants mesurés, quel que soit le développement du transistor. En outre ce décalage s'accompagne d'une réduction de la transconductance maximale $g_{m_{max}}$. Ce phénomène est provoqué par un effet de canal court dû principalement à un rapport d'aspect L_G/d_{bar} trop faible. Ceci est également observable à partir de la caractéristique $I_D(V_{DS})$ pour un V_{GS} proche du pincement et en régime de saturation, où l'on constate une augmentation constante du courant en fonction du champ électrique drain source.

L'ensemble des composants présente une tension de pincement comprise entre $-6V$ et $-7V$ à $V_{DS}=10V$. En revanche, celle-ci est comprise entre $-7V$ et $-8V$ pour des tensions V_{DS} au delà de $20V$. Pour cette raison, la polarisation des composants pour les mesures en régime pulsé sera choisie à $-8V$ (cf. section 3.2.4, page 140).

Enfin, une densité de courant maximale à canal ouvert de $1 A mm^{-1}$ est mesurée sur l'ensemble des transistors. Cette valeur est typique des résultats généralement obtenus avec la filière AlGaIn/GaN, et rejoint d'ailleurs les performances statiques obtenues sur substrat SiC (cf. chapitre 4).

3.1.2 Évolution des paramètres en fonction du développement

Une série de mesures a été effectuée sur des composants de développements différents pour éventuellement observer les évolutions des performances en fonction de la largeur et du nombre de doigts de grille.

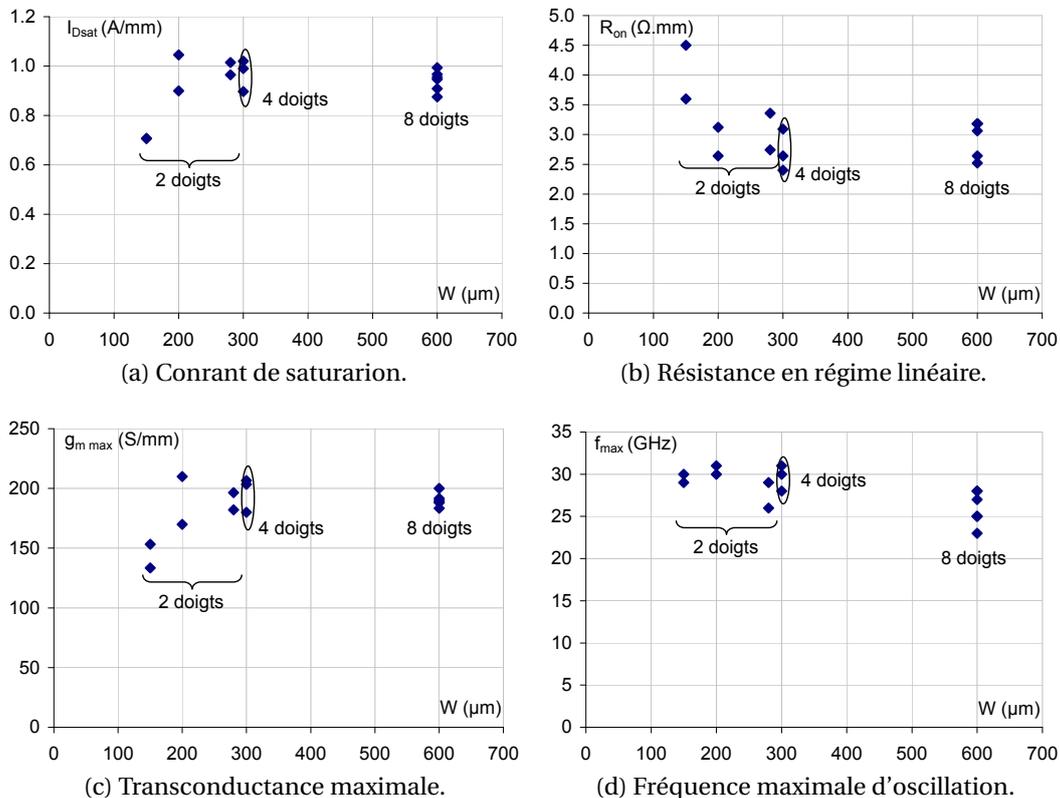


FIGURE III.18: Mesure des grandeurs en fonction du développement des transistors.

Pendant cette étude, plusieurs paramètres sont extraits afin de faciliter la confrontation des mesures. Ces paramètres sont, entre autres, le courant de saturation $I_{D_{sat}}$ (figure III.18a), la résistance drain-source en régime linéaire à canal ouvert notée R_{On} (figure III.18b), la transconductance maximale $g_{m_{max}}$ (figure III.18c), et la fréquence maximale d'oscillation f_{max} (figure III.18d).

Aucune évolution significative n'est constatée sur les paramètres statiques, sous réserve qu'un des transistors de développement $2 \times 75\mu\text{m}$ soit considéré comme un cas d'espèce. Toutefois, une légère baisse de la fréquence maximale d'oscillation est observable en fonction du nombre de doigts de grille. Cette diminution est cependant à relativiser, sachant que ce phénomène inhérent à la présence des ponts était supposé plus contraignant en hyperfréquences, notamment par la présence de condensateur plan augmentant la capacité C_{DS} .

Au regard de ces résultats, la technologie des ponts à BCB a été validée avec succès. Les perspectives de ce travail sont d'appliquer ce procédé à partir d'un design de composant spécialement conçu pour obtenir des performances dans la bande de fréquence [60GHz-100GHz]. Ces performances ne seront obtenues que par la réduction de la longueur de grille, et par conséquent ces applications réclament des hétérostructures avec des épaisseurs de barrière fines pour éviter d'éventuels effets de canaux courts.

3.2 Étude approfondie des passivations SiN et SiO₂/SiN

Cette étude a également été effectuée sur les composants de la plaque PTC159 de la section précédente. Il est cette fois-ci question de comparer les caractéristiques des transistors dont la surface a été passivée avec un dépôt de Si₃N₄ ou bien de SiO₂/Si₃N₄. Les mesures n'ont pas révélé de changement significatif des grandeurs vues précédemment en régime statique ($I_{D_{sat}}$, $g_{m_{max}}$, V_P , etc...), mis à part les courants de fuite de grille et le courant $I_D(V_{DS})$ au pincement.

Une légère disparité est également observable en hyperfréquence, en particulier sur la fréquence maximale d'oscillation et le gain en courant H_{21} . Enfin la différence sera surtout conséquente en régime impulsionnel, avec un comportement des pièges qui est très dépendant du type de passivation.

3.2.1 Courant de fuite au pincement

Ce paramètre correspond au courant I_D obtenu à grand V_{DS} (dans cette étude les valeurs sont extraites à 10V), et en dessous de la tension de pincement (ici $V_{GS}=-8V$). Une valeur trop élevée de ce courant amènerait une augmentation supplémentaire de l'autoéchauffement du composant lors d'un fonctionnement en amplification de puissance, réduisant d'une part les performances maximales en puissance, et d'autre part le rendement en puissance ajoutée, ainsi que la fiabilité du composant. La figure III.19 montre clairement que la passivation à base du dépôt SiO₂/Si₃N₄ tend à réduire le phénomène de fuite du courant au pincement.

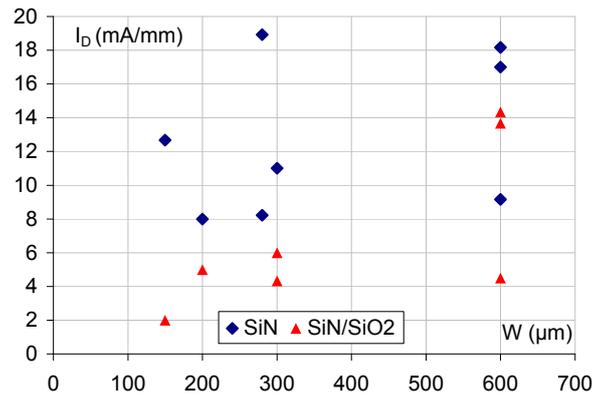


FIGURE III.19: I_D ($V_{GS}=-8\text{V}$, $V_{DS}=10\text{V}$) en fonction de la passivation et du développement.

3.2.2 Fuites de grille

Le pincement du canal étant obtenu à $V_{GS}=-7\text{V}$, la caractérisation en polarisation inverse du contact Schottky s'avère être d'intérêt notable, sachant que le point de repos utilisé en classe d'amplification AB est situé légèrement au dessus du pincement, où le courant de grille devient non négligeable.

La réduction du courant grille est de prime importance, car on démontre qu'une valeur élevée du courant I_D au pincement est en partie originaire d'une importante fuite de grille. Aussi, un fort courant de grille réduira l'exploitation de toutes les potentialités offertes par le transistor, au risque de dégrader durablement le composant. En outre, la puissance DC consommée par les courants de fuite de grille va être responsable d'une baisse de la PAE.

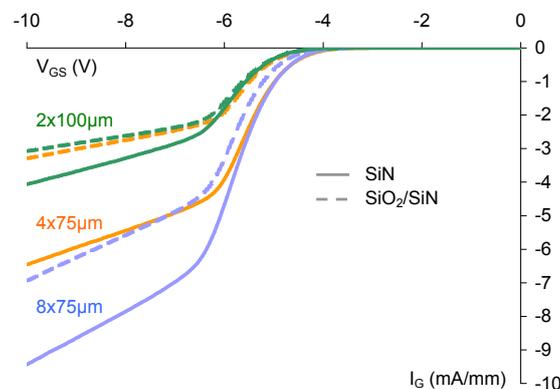


FIGURE III.20: Caractéristiques Schottky inverses en fonction de W et de la passivation.

La figure III.20 donne les caractéristiques du courant I_G en polarisation inverse du contact Schottky de 6 composants, de passivation et de développement différents. La tension de seuil à partir de laquelle on observe une augmentation du courant I_G coïncide avec la tension de transconductance maximale pour ces composants. Les résultats vont dans le même sens que les premières observations, à savoir que la passivation $\text{SiO}_2/\text{Si}_3\text{N}_4$ permet d'obtenir les caractéristiques en courant les plus faibles pour un développement de transistor donné.

On note cependant une augmentation du courant I_G à mesure que le nombre de doigts de grille augmente quel que soit le type de passivation.

3.2.3 Comportement en hyperfréquence

Le masque utilisé pour la conception du procédé de fabrication des ponts à été développé principalement pour des applications d'amplification en bande S [2 GHz–4 GHz], les plots d'accès n'ont pas été optimisés pour des fréquences plus élevées. Néanmoins, l'extraction de la grandeur H_{21} à 18 GHz et de f_{\max} à partir du gain U à permis de mettre en exergue un léger écart entre les deux passivations étudiées.

Les figures III.21 a et b donnent les résultats en fonction du développement W et de la passivation. Dans la majorité des cas, une très légère augmentation des performances est obtenue avec la passivation $\text{SiO}_2/\text{Si}_3\text{N}_4$.

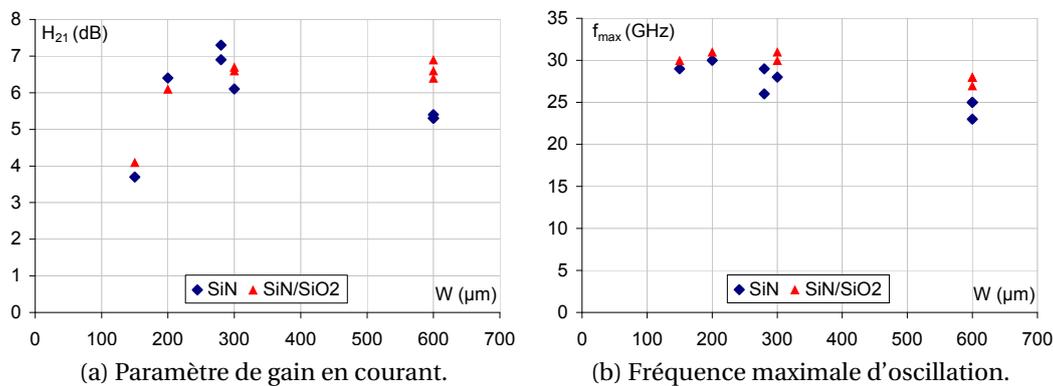


FIGURE III.21: Paramètres caractéristiques extraits à partir des mesures en régime hyperfréquence en fonction de la passivation et du développement des transistors à 18 GHz.

3.2.4 Analyse des pièges

La mesure en régime impulsionnel va permettre d'identifier la présence des pièges à travers les chutes de courant attribuées aux phénomènes de *gate-lag* et de *drain-lag*. Les figures III.22 a et c donnent les caractéristiques $I_D(V_{DS})$ aux trois points de polarisation (V_{GS0} , V_{DS0}) suivant : (0V, 0V), (-8V, 0V) et (-8V, 15V) pour les deux types de passivation.

Une différence notable est constatée au niveau du *gate-lag* et du *drain-lag* entre les deux composants. D'une part, le composant avec une passivation $\text{SiO}_2/\text{Si}_3\text{N}_4$ montre un *gate-lag* globalement inférieur de 5% par rapport à l'autre composant. Cependant le taux de *drain-lag* augmente de plus de 5%.

La chute globale du courant est sensiblement la même pour les deux composants figure III.22 b et d, avec une baisse légèrement plus prononcée dans le cas de la passivation $\text{SiO}_2/\text{Si}_3\text{N}_4$. Néanmoins il est préférable d'avoir un taux de *drain-lag* plus faible, sachant que les transistors sont polarisés à des tensions V_{DS0} élevées. Ainsi la passivation Si_3N_4 est susceptible d'apporter les meilleures performances en puissance maximale que la passivation $\text{SiO}_2/\text{Si}_3\text{N}_4$, d'autant plus que la densité de courant est plus importante dans le cas du composant avec la passivation Si_3N_4 .

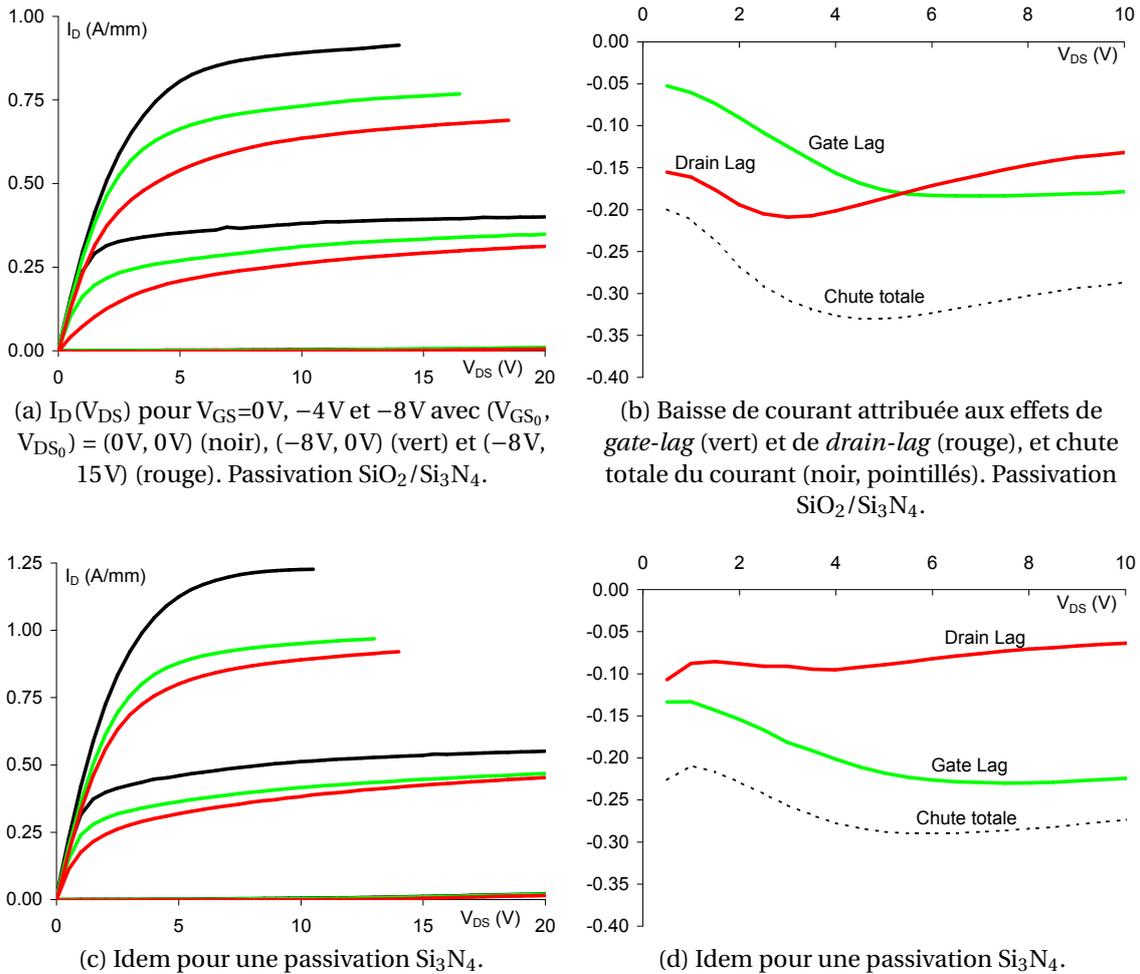


FIGURE III.22: Caractérisation en régime impulsionnel de deux transistors de développement $2 \times 100\mu m$ et de passivation différente.

3.3 Caractérisation en puissance à 18 GHz

La mesure en puissance représente la dernière étape de caractérisation des composants permettant de valider la technologie développée dans le cadre de ce travail. Hormis le fait que le design des transistors soit plutôt adapté pour un fonctionnement à 4 GHz, une performance en puissance à 18 GHz a néanmoins été obtenue à partir de ces composants.

De plus, sachant que les transistors à grand développement demandent la gestion d'important courants, et donc de puissance réelle, il n'a pas été possible de les caractériser avec le banc LSNA disponible actuellement à l'IEMN. Les performances exposées dans cette partie correspondent à un composant de développement $2 \times 100\mu m$ fabriqué sur la plaque PTC237, épitaxiée au CRHEA.

Le composant dispose d'une couche de passivation de type SiO_2/Si_3N_4 , avec prétraitement N_2O , ainsi qu'une couche protectrice de BCB de $6\mu m$, sans pont métallique.

3.3.1 Cartographie

Le composant a été polarisé à $V_{GS} = -5V$ pour se situer dans la zone du pic de transconductance $g_{m_{max}}$ observée en régime statique. Une cartographie des performances en puissance hyperfréquence a été réalisée pour différentes charges Γ_{Load} côté drain, pour une polarisation $V_{DS0} = 20V$.

Les paramètres caractéristiques extraits de ces mesures sont reportés figures III.23 a, b, c et d pour une puissance injectée $P_{De} = 22\text{ dBm}$. Parmi ces paramètres, sont retenus la puissance de sortie P_s (a), le rendement en puissance ajouté PAE (b), le gain transducique G_T (c) et le gain en puissance G_p (d).

On observe que les valeurs maximales pour les paramètres P_s , PAE et G_T sont obtenues pour une même charge d'impédance $\Gamma_{Load} \approx 7 + j19\Omega$. Néanmoins, un léger décalage est observé concernant le gain en puissance G_p avec une valeur maximale obtenue pour $\Gamma_{Load} \approx 4 + j12\Omega$.

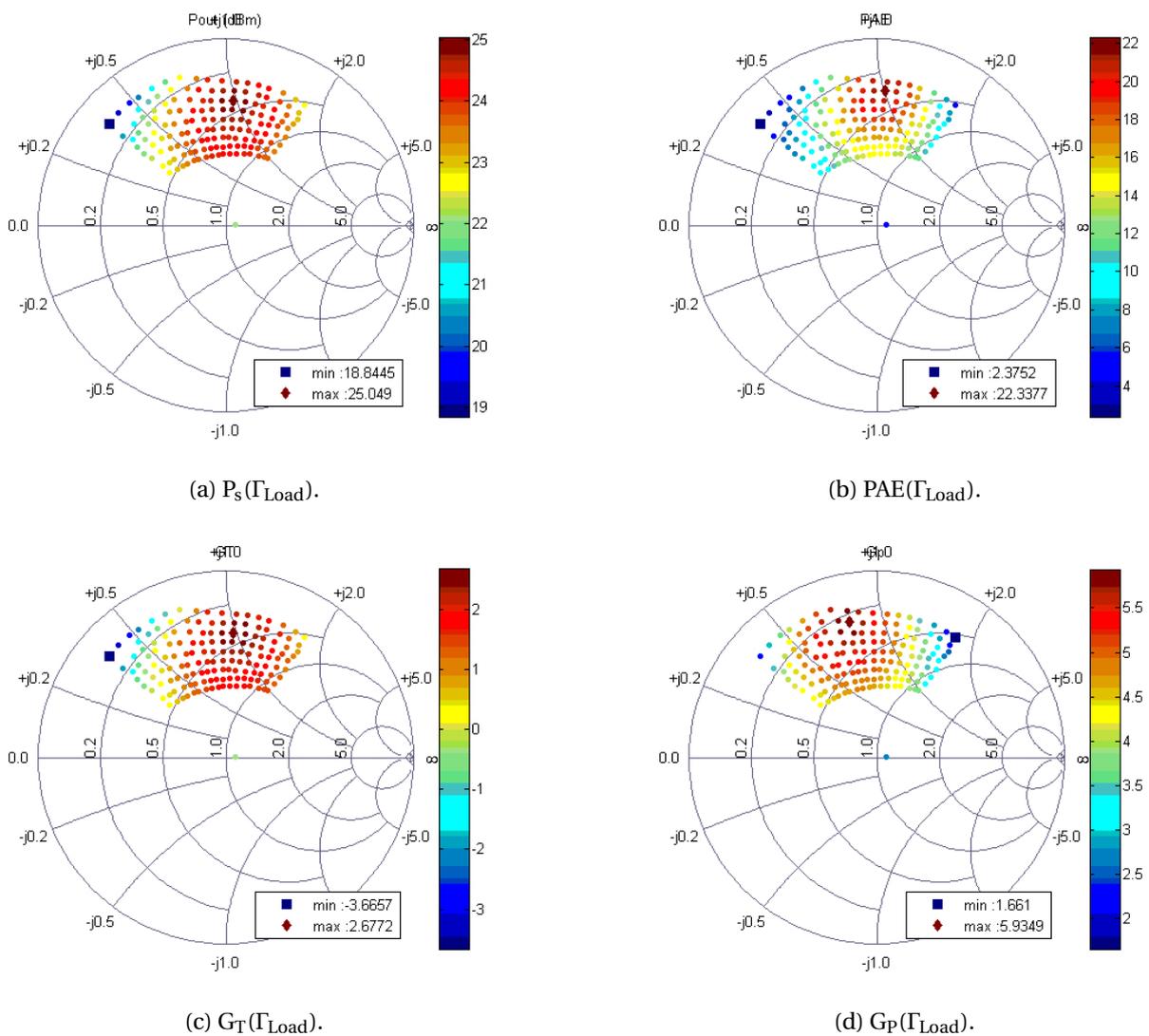


FIGURE III.23: Cartographies des performances en puissance à $V_{DS0} = 20V$ en fonction de la charge pour une puissance injectée de 22 dBm à 18 GHz.

La caractérisation complète du composant en puissance à $V_{DS0}=20V$ a été réalisée pour une charge correspondant au maximum de puissance de sortie du transistor, soit $\Gamma_{Load} = 7 + j19\Omega$, en fonction de la puissance injectée. Les résultats sont représentés figures III.24 a et b. Une puissance de sortie de 27,8 dBm a été obtenue, soit une puissance réelle de 0,6W et une densité de puissance de $3Wmm^{-1}$.

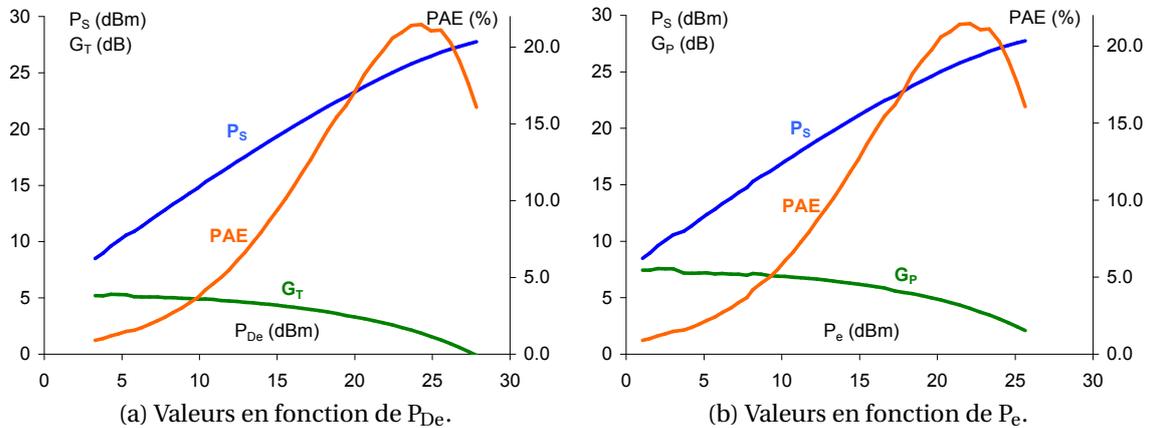


FIGURE III.24: Performances en puissance à 18GHz à $V_{DS0}=20V$ pour une impédance de charge normalisée $\Gamma_{Load} = 7 + j19\Omega$.

Enfin, les formes d'ondes extraites dans le domaine temporel ont permis de représenter les ellipses de charges (figure III.25) obtenues pendant les mesures. La caractéristique $I_D(V_{DS})$ en régime pulsé au point de repos proche de celui utilisé pendant la mesure en puissance y est également représentée, à savoir $(V_{GS0}, V_{DS0}) = (-7V, 20V)$.

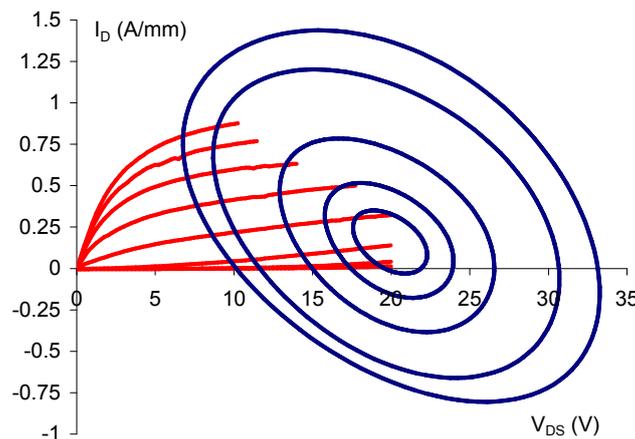


FIGURE III.25: Ellipse de charge obtenue avec $\Gamma_{Load} = 7 + j19\Omega$ et $V_{DS0}=20V$ à 18GHz pour différentes valeurs de puissance injectée, et caractéristiques $I_D(V_{DS})$ en régime impulsionnel au point de polarisation $(V_{GS0}, V_{DS0}) = (-7V, 20V)$.

Les performances obtenues sont tout à fait honorables sachant que le type de masque utilisé n'est pas adapté pour un fonctionnement à 18GHz, et que l'ensemble des mesures décrites dans cette section correspond au composant extrinsèque : une partie de la puissance est perdue par réflexion dans les plots d'accès.

Concernant les ellipses de charge, d'importantes valeurs d'excursion sont observées à forte puissance injectée. Ceci peut être expliqué par les conditions de polarisation de mesure en régime pulsé à $V_{GS0} = -7V$ plus contraignantes pour le transistor qui affiche un taux de *gate-lag* plus important que si la mesure aurait été effectuée à $V_{GS0} = -5V$. En outre, l'analyse temporelle montre que l'excursion du signal d'entrée côté grille dépasse largement des valeurs positives au delà de l'ouverture du canal, avec une valeur maximale de $V_{GS} = 1,5V$, alors que la mesure pulsée s'arrête à $V_{GS} = 0V$.

3.3.2 Performances en puissance

La même étude a été réalisée à $V_{DS0} = 30V$. L'impédance de charge permettant d'obtenir la puissance de sortie maximale a été identifiée à $\Gamma_{Load} = 3 + j9\Omega$. Les caractéristiques en puissance hyperfréquence en fonction de la puissance injectée P_{De} et de la puissance absorbée par le composant P_e sont données figure III.26 a et b.

On obtient une puissance maximale de sortie $P_s = 28,8dBm$, correspondant à une puissance réelle de $0,75W$, soit une densité de $3,9Wmm^{-1}$. Pour la même valeur de puissance d'entrée P_e , le gain en puissance G_p est estimé à $2,1dB$.

On peut espérer une même densité de puissance pour les composants à grand développement sachant qu'ils représentent des caractéristiques en régimes statique, impulsionnel et hyperfréquences similaires. Concernant les perspectives de ce travail, la caractérisation en puissance d'un transistor à quatre doigts est attendue pour valider cette assertion.

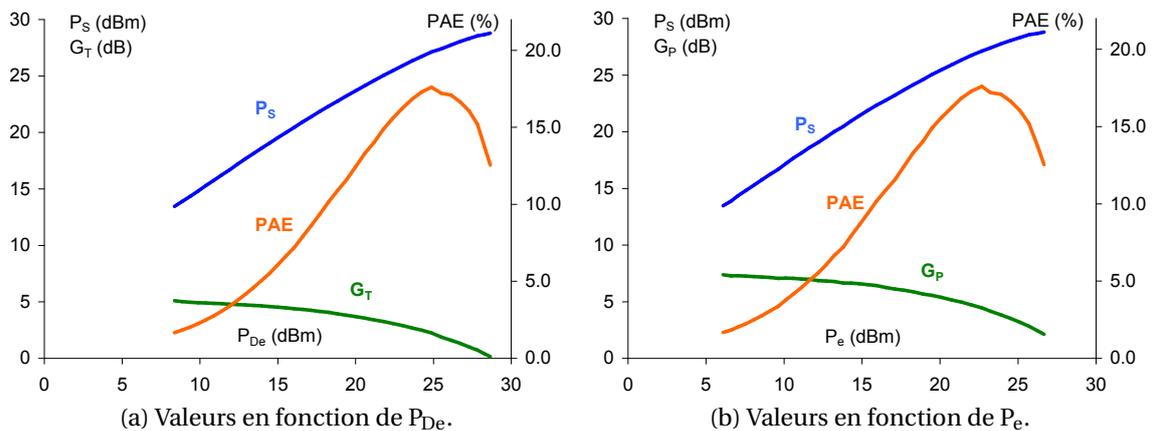


FIGURE III.26: Performances en puissance à 18 GHz avec $V_{DS0} = 30V$ pour une impédance de charge $\Gamma_{Load} = 3 + j9\Omega$.

3.3.3 Linéarité du composant

La caractérisation en puissance de l'harmonique 2 (correspondant à une fréquence de 36 GHz) a également été réalisée dans les mêmes conditions de mesures que la section précédente, à savoir $V_{DS0} = 30V$ et $\Gamma_{Load} = 3 + j9\Omega$.

La figure III.27 représente les contributions en puissance apportée par le signal de sortie au niveau de la fréquence fondamentale et de l'harmonique 2 en fonction de la puissance d'entrée. Une différence de plus de 20 dB est observée entre les deux signaux, soulignant une excellente linéarité de la réponse du transistor.

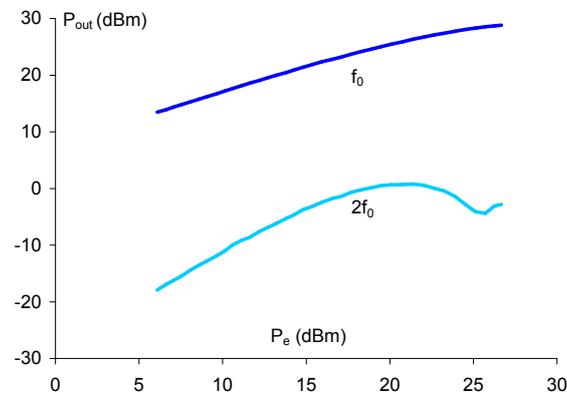


FIGURE III.27: Puissances de sortie extraites à la fréquence fondamentale (18 GHz) et à la première harmonique (36 GHz) avec $V_{DS0}=30\text{ V}$ et $\Gamma_{\text{Load}} = 3 + j9\ \Omega$.

4 Conclusion

Au cours de ce chapitre, il a été démontré que les couches de GaN épitaxiées par jet moléculaire sur substrat Si(111) de haute résistivité sont de bon candidats pour la fabrication de dispositifs fonctionnant en régime de puissance hyperfréquence.

D'une part, l'analyse des pertes a révélé un coefficient de pertes diélectriques acceptable pour l'intégration de circuits monolithiques, éléments indispensables pour la conception de dispositifs complexes fonctionnant à haute fréquence. L'étude de l'influence de la couche tampon GaN a également montré que son épaisseur n'a que peu d'impact sur les conditions de propagation du signal hyperfréquence.

D'autre part, des composants destinés à des applications d'amplification de puissance ont été mesurés et ont permis de valider la technologie mise au point dans le cadre de cette thèse, à savoir l'optimisation des contacts ohmiques, du contact Schottky et de la passivation des états de surface.

La fabrication des transistors à grand développement est un thème primordial car ces composants sont enclins à être intégrés pour des applications réelles de puissance. Les mesures ont permis de montrer qu'aucune baisse de performance n'apparaît après fabrication des ponts, ce qui valide la technologie développée dans le cadre de ce travail.

Bibliographie

- [1] J. Rollett, "Stability and Power-Gain Invariants of Linear Twoports," *Circuit Theory, IRE Transactions on*, vol. 9, no. 1, pp. 29 – 32, mar 1962.
- [2] S. Mason, "Power Gain in Feedback Amplifier," *Circuit Theory, Transactions of the IRE Professional Group on*, vol. CT-1, no. 2, pp. 20 –25, june 1954.
- [3] L. Giacoletto, "Diode and transistor equivalent circuits for transient operation," *Solid-State Circuits, IEEE Journal of*, vol. 4, no. 2, pp. 80 – 83, apr 1969.
- [4] J. Miller, *Dependence of the input impedance of a three-electrode vacuum tube upon the load in the plate circuit*, ser. Scientific papers of the Bureau of Standards. Govt. Print. Off., 1919.
- [5] A. Grebennikov, "Circuit design technique for high efficiency Class F amplifiers," in *Microwave Symposium Digest. 2000 IEEE MTT-S International*, vol. 2, 2000, pp. 771 –774 vol.2.
- [6] M. Davis, E. Williams, and A. Celestini, "Finite-Boundary Corrections to the Coplanar Waveguide Analysis (Short Papers)," *Microwave Theory and Techniques, IEEE Transactions on*, vol. 21, no. 9, pp. 594 – 596, sep 1973.

Chapitre IV

Étude de la fiabilité des dispositifs

1 Introduction

Ce chapitre fait l'objet de l'ensemble des études réalisées sur des transistors montés en boîtier en régime pulsé en vue d'évaluer leur fiabilité. Un banc de mesures pulsées à haute tension a été conçu dans ce but puisqu'il a été optimisé et automatisé à cet effet.

Une grande partie du travail présenté a été consacrée à l'optimisation du processus d'automatisation des mesures. Comme il le sera montré dans ce chapitre, le temps de mesure est un facteur déterminant contribuant à leur fiabilité. Après optimisations, la diminution du temps de mesure a été d'un facteur 4, et une meilleure gestion des appareils a également permis d'apporter un gain significatif en précision.

Ce banc a été conçu dans le but de réaliser une série d'études dans le cadre de l'ANR CARDYNAL, regroupant les laboratoires de recherche IMS (Bordeaux), INL (Lyon), IEMN (Lille), et l'industriel III-V Lab. Le projet avait pour objectif d'analyser la fiabilité des composants hyperfréquences de puissance de la filière AlGaN/GaN, et d'identifier leurs mécanismes de dégradation.

Dans cette étude, notre rôle a été d'une part de sélectionner des échantillons homogènes de plusieurs composants à travers leurs caractéristiques en régime statique. Chaque composant a subi un stress à haute température en simulant des conditions d'utilisation diverses dans les locaux de III-V Lab. D'autre part, à la suite de cette opération, une nouvelle série de mesures en régime statique a été menée sur une partie de ces échantillons, ainsi que des mesures en régime pulsé pour déterminer qualitativement les effets de piège survenant au terme du vieillissement des composants.

Des analyses de mesure de bruit en température ont été réalisées au sein du laboratoire IMS, et des mesures de contacts Schottky et de *DLTS* (Deep Level Transient Spectroscopy) ont été effectuées à l'INL. Malgré le fait que chaque mesure ait été effectuée sur des composants différents, l'homogénéité statistique de l'échantillon initial permet de croiser les résultats obtenus par les différents laboratoires.

Ce chapitre est composé de deux grandes parties. La première décrit le montage du banc de mesure pulsé, ainsi que différentes études annexes au contrat CARDYNAL et réalisées dans le cadre de ce travail. Cela concerne entre autre la fiabilité des mesures, la stabilité des composants mesurés, et une méthode originale permettant de quantifier les effets de pièges (concentration et niveau d'énergie d'activation).

La seconde partie traite de l'étude de la fiabilité réalisée directement dans le cadre du contrat CARDYNAL, et les résultats obtenus à l'échéance du projet [1–3].

2 Caractérisation de dispositifs montés en boîtier

2.1 Généralités

2.1.1 Technologie étudiée

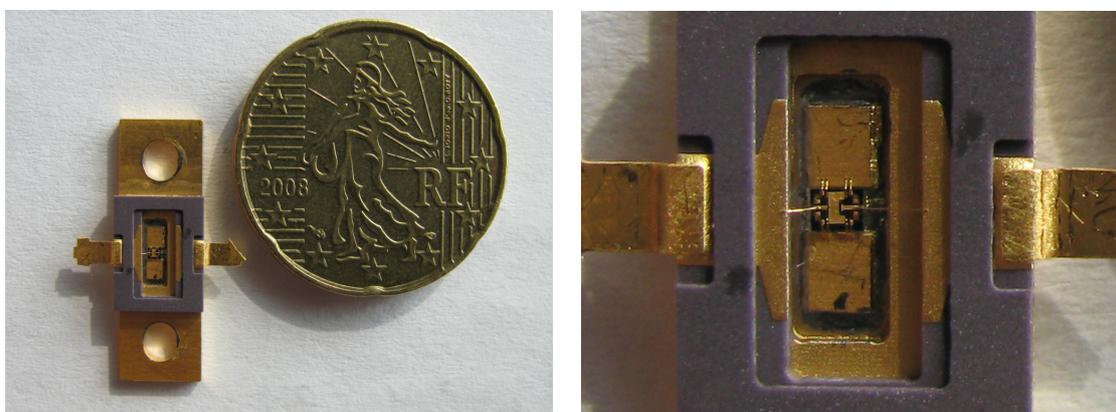
Les composants étudiés dans ce chapitre correspondent tous aux structures décrites dans cette partie. Il s'agit de transistors HEMT AlGaN/GaN sur substrat SiC. Les couches AEC1388 et AEC1389 ont été épitaxiées par MOCVD au laboratoire III-V Lab sur les substrats SiC fournis par CREE (tableau IV.1).

| | |
|--|--|
| $\text{Al}_{24}\text{Ga}_{76}\text{N}$: 22 nm | $\text{Al}_{23}\text{Ga}_{77}\text{N}$ (22 nm) |
| GaN : 1,7 μm | GaN : 1,15 μm |
| Couche de nucléation | Couche de nucléation |
| SiC : 400 μm | SiC : 400 μm |
| AlGaN | AlGaN |
| (a) AEC1388 | (b) AEC1389 |

TABLEAU IV.1: Hétérostructures étudiées dans le cadre de ce chapitre.

Concernant la fabrication des transistors, la métallisation des contacts ohmiques est effectuée à partir de l'empilement Ti/Al/Ni/Au (12/20/40/100 nm), et la grille en Té est fabriquée en Mo/Au (40/100 nm). Une passivation $\text{SiO}_2/\text{Si}_3\text{N}_4$ (100/50 nm) a été déposée sans prétraitement préalable.

Deux topologies de transistor ont été étudiées. Avec les mêmes espacements source-drain et source-grille ($L_{SD}=3,25\mu\text{m}$ et $L_{SG}=1\mu\text{m}$), et un développement $2 \times 100 \times 0,25\mu\text{m}^2$, ou bien $8 \times 75 \times 0,25\mu\text{m}^2$. Dans le cas des transistors à grand développement, les interconnexions entre sources sont réalisées par des ponts à BCB.



(a) Boîtier EGIDE.

(b) Transistor $8 \times 75 \times 0,25\mu\text{m}^2$ brasé et connexion des contacts au boîtier.

FIGURE IV.1: Transistor monté en boîtier EGIDE.

Les composants ont été découpés et brasés à l'aide d'un alliage or/indium dans un boîtier de type EGIDE (figure IV.1a). Les contacts grille et drain du transistor sont reliés aux pattes du boîtier par *bonding*, de même que la source qui est reliée à l'embase (figure IV.1b).

Par ce procédé les composants sont transportables et les opérations à réaliser (mesures / vieillissement) sont facilement exécutées par tous les partenaires du projet, à condition qu'un dispositif de montage permette le branchement des appareils de mesure sur le composant.

2.1.2 Monture de test

La monture de test fabriquée à l'IEMN présentée figure IV.2 permet de transmettre un signal provenant de connectiques SMA vers les contacts grille et drain du transistor. L'embase du boîtier (source) est électriquement reliée à la masse des deux connectiques.

Le boîtier est vissé sur la monture, et le contact des pattes est assuré par pression mécanique d'un cache en téflon faisant également office de masque opaque pour s'affranchir de toute source éclairante.

Enfin, un orifice permet l'accès à une sonde de température type K directement au niveau de l'embase du boîtier, tandis que des résistances assurent le contrôle de la température du dispositif.

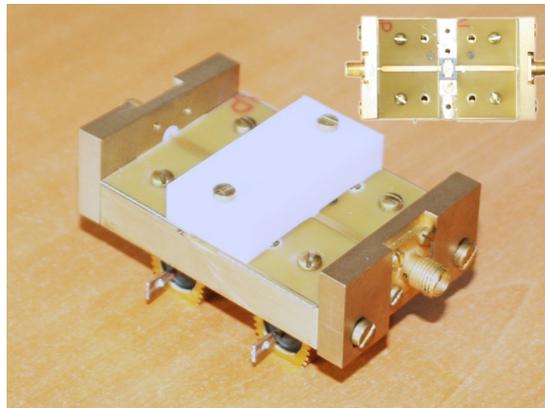


FIGURE IV.2: Monture de test à l'IEMN permettant la connexion des dispositifs montés en boîtier EGIDE aux appareils de mesure.

2.1.3 Banc de mesure en régime pulsé pour les dispositifs de puissance

La variation de la température au sein même du composant ne s'effectue pas de façon instantanée, mais à partir d'une loi propre aux régimes dits transitoires. C'est ici qu'intervient le principe de la mesure par impulsions, où contrairement aux régimes statique ou RF, celui-ci pourra être considéré comme quasi-isotherme.

En effet, lorsque les impulsions ont une durée inférieure au temps d'établissement des effets thermiques, la température du composant n'est alors liée qu'à la température extérieure et au point de polarisation choisi. De même, afin de garantir au dispositif un équilibre thermique satisfaisant, il convient de s'assurer que les stimuli (tensions V_{GS} et V_{DS}) soient périodiques et associés à un taux de remplissage relativement faible.

2.1.3.1 Instrumentation

Le banc de mesures développé à l'IEMN a été prévu pour effectuer des mesures impulsives élevées en courant et ainsi exploiter pleinement les potentialités des composants de puissance de la filière AlGaIn/GaN à grand développement. Le schéma de principe du banc de mesures est donné figure IV.3.

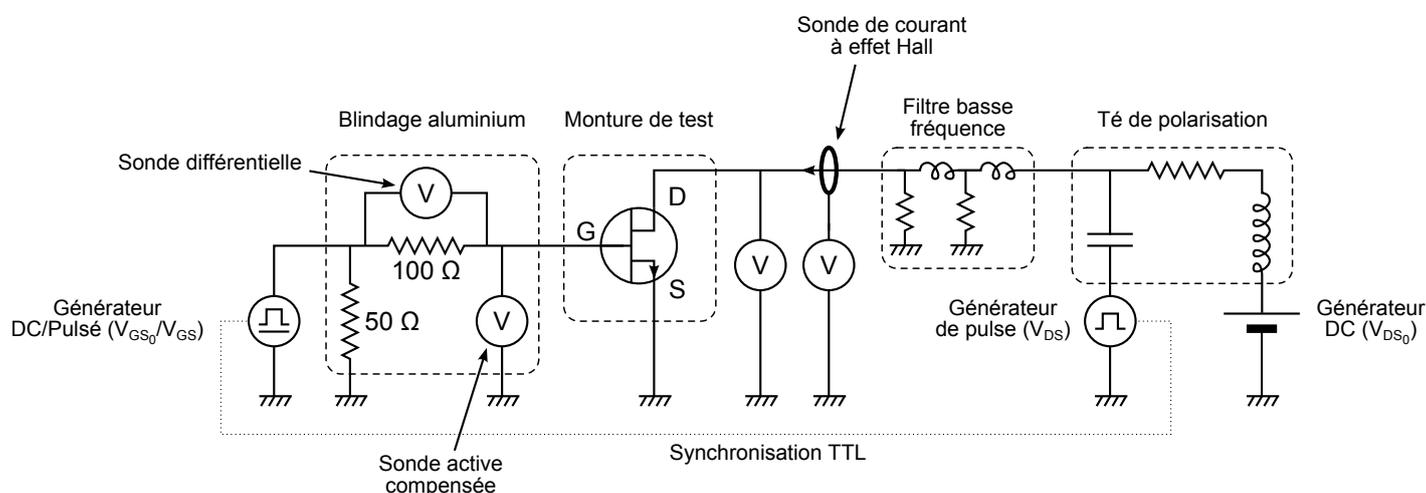


FIGURE IV.3: Schématisation du banc de mesure DC-pulsé.

La solution retenue pour transmettre correctement le courant côté drain a été d'ajouter les signaux de deux générateurs distinct (DC et pulsé) à l'aide d'un circuit de polarisation fabriqué explicitement pour ce type d'application. En effet, les courants admis par le drain pouvant être importants (allant jusqu'à 1 A pour les plus gros développements), les tés de polarisation classiques disponibles dans le commerce ne sont guère satisfaisants ; le bobinage étant généralement conçu autour d'un noyau ferroélectrique pour réduire l'encombrement du dispositif, des signaux parasites induits par pertes métal et par hystérésis deviennent non négligeables à fort courant.

Ainsi, le circuit de polarisation utilisé ici est conçu à l'aide d'une bobine à air à simple enroulement, et d'une association en parallèle de plusieurs condensateurs de capacités différentes pour permettre un filtrage dans la plus large gamme de fréquences possibles.

Des circuits de stabilisation ont également été ajoutés au montage pour amortir les oscillations néfastes que peuvent provoquer certains composants mesurés, apparaissant généralement au delà de 250 MHz. Cette fonction est assurée par la mise en cascade de deux filtres RL passe bas utilisant des selfs à air. L'ensemble de ces deux montages est donné figure IV.4.

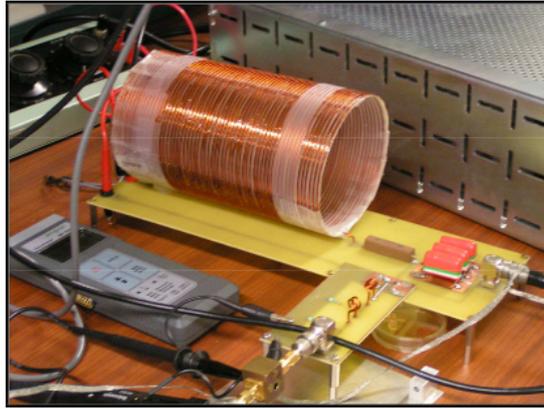


FIGURE IV.4: Photographie du circuit de polarisation et de stabilisation du banc de mesure.

L'alimentation continue côté drain est assurée par un générateur de tension de laboratoire type CN7B pouvant fournir une tension maximale de 100V DC et un courant de 4A DC. Le générateur d'impulsion est une alimentation AV-1015-B de la marque AVTECH pouvant générer des pulses de tension de $\pm 100V$.

Côté grille, une solution classique a été adoptée sachant que les courants I_G sont généralement faibles et négligeables. Ainsi, un générateur HP 8110A assure l'alimentation DC / pulsé dans des gammes de tensions variant de -10 à $10V$. Une adaptation d'impédance 50Ω est réalisée à l'entrée du dispositif.

L'ensemble des mesures est effectué au moyen d'un oscilloscope 4 voies TDS-684B de la marque TEKTRONIX, permettant des mesures en temps réel sur 4 voies à une fréquence maximale de mesure de 1GHz. La synchronisation temporelle de tous les générateurs et de l'oscilloscope est assurée par un signal TTL fourni par la deuxième voie du générateur HP.

L'ensemble des sondes retenues pour la réalisation du banc est le suivant :

- Voie 1 : sonde simple de tension donnant V_{DS} .
- Voie 2 : sonde de courant à effet Hall pour la mesure de I_D .
- Voie 3 : sonde active de tension mesurant V_{GS} .
- Voie 4 : sonde de tension différentielle branchée en dérivation à une résistance de 100Ω pour donner une estimation du courant I_G .

Pour éviter toutes perturbations électromagnétiques engendrées par le circuit de polarisation, les sondes côté grille sont protégées par un blindage en aluminium faisant office de cage de Faraday.

Enfin, la totalité du banc est asservie par un logiciel développé dans un environnement Scilab. Le contrôle de la température de l'embase est cependant fixé manuellement par ajustement de la puissance d'alimentation des résistance sous la monture de test et la lecture du capteur de température. Une photo du montage complet du banc de mesure est donnée figure IV.5.

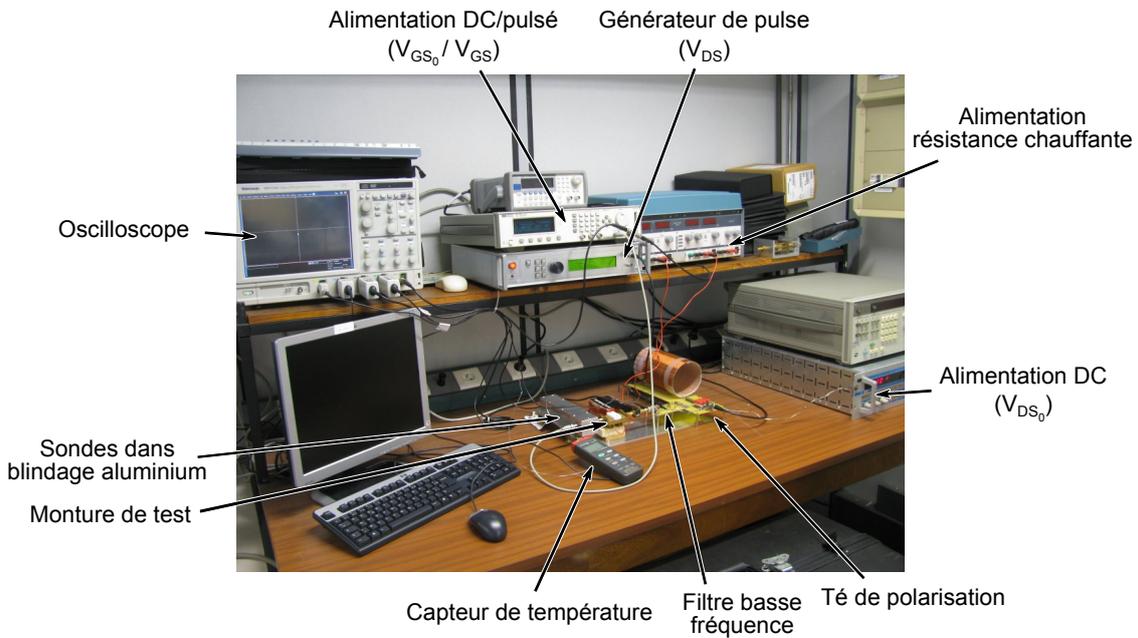


FIGURE IV.5: Photographie du banc de mesure DC-pulsé.

2.1.3.2 Mesures en régime pulsé

La méthode de caractérisation mise en œuvre consiste en l'application simultanée d'impulsions de tensions superposées à des composantes continues sur la grille V_{GS_0} et sur le drain V_{DS_0} .

Si l'on se fixe un point de polarisation précis (V_{GS_0}, V_{DS_0}), il est possible comme explicité figure IV.6, d'obtenir la totalité d'un réseau de caractéristiques $I_D(V_{GS}, V_{DS})$, obtenu points par points en modulant précisément les excursions de tensions.

Le problème pour ce type de mesures réside dans le fait qu'il est extrêmement difficile, avec des impulsions très courtes, d'obtenir un palier suffisamment large pour obtenir une mesure correcte. D'un point de vue quantitatif les durées des impulsions sont de 300 ns pour

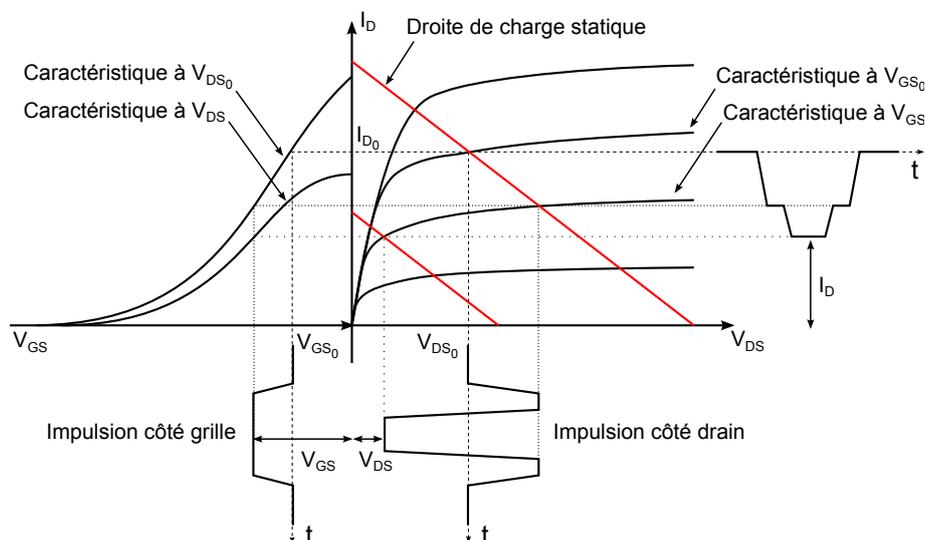


FIGURE IV.6: Schéma de principe de la mesure pulsée.

la grille et 120 ns pour le drain. La période de répétition est fixée à 1 ms, soit un rapport cyclique de 0,3 %, garantissant un échauffement du composant négligeable.

D'autre part, d'autres précautions doivent également être prises en compte pour assurer la sécurité des dispositifs de mesure et du composant mesuré, notamment la gestion du temps de transition des pulsations, qui a été fixé à 25 ns. L'application d'un échelon de tension engendrerait effectivement un courant théoriquement infini, défini par la loi $I = C \frac{\partial V}{\partial t}$, où la capacité C proviendrait de l'ensemble des éléments extérieurs au transistor (câbles, lignes d'accès, contact, *boundings*...).

La mesure pulsée s'affranchie ainsi des effets limitatifs d'auto-échauffement rencontrés dans le cas de la mesure en régime statique. En outre, la littérature faisant toujours état de constantes de temps d'activation de piège supérieures à la microseconde [4], il paraît juste de considérer que pour une polarisation (V_{GS_0} , V_{DS_0}) fixée à (0V, 0V), la quantité de pièges activés est minimale. Ce contrôle n'est pas possible en régime statique.

Ainsi, la décroissance du courant $I_D(V_{DS})$ en zone de saturation pour un V_{GS} donné, généralement observée en régime statique, n'apparaît pas dans ce cas de figure à (0V, 0V), comme le montre la figure IV.7. C'est grâce au contrôle de ces deux phénomènes séparément (échauffement/piège) que les mesures DC-pulsées présentent leur intérêt.

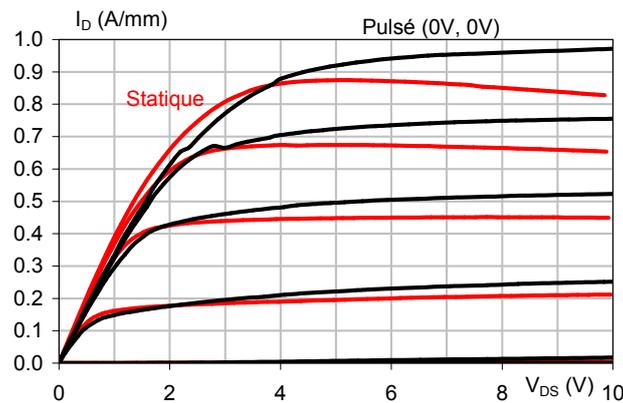


FIGURE IV.7: Comparaison des mesures en régime statique et en régime pulsé du composant AEC1389 :23-18 ($8 \times 75 \times 0,25 \mu\text{m}^2$) à (V_{GS_0} , V_{DS_0}) = (0V, 0V) et à 300K.

2.2 Caractéristiques I-V-T pulsées

2.2.1 Effets de piège

La mise en évidence des phénomènes de pièges est obtenue en observant une chute du courant I_D en comparant les caractéristiques électriques $I_D(V_{GS}, V_{DS})$ pulsées pour deux points de repos (V_{GS_0} , V_{DS_0}) différents. Afin d'identifier clairement la contribution de la polarisation sur l'activation des pièges, la température de fonctionnement du transistor doit être scrupuleusement identique. Aussi, on préférera travailler avec des points de polarisation dit « froids », à courant I_{D_0} nul.

2. Caractérisation de dispositifs montés en boîtier

Cette condition est obtenue pour les points de repos ($V_{GS_0} \leq 0V$, $V_{DS_0} = 0V$), et ($V_{GS_0} \leq V_P$, $V_{DS_0} \geq 0V$) dans le cas de transistors de type *naturally-on* (canal ouvert à $V_{GS}=0V$).

La figure IV.8a représente la réponse caractéristique d'un transistor mesuré en régime pulsé à différents points de repos. La tension de pincement typique des composants des plaques AEC1388 et AEC1389 étant comprise en moyenne entre -4 et $-5V$, les points de polarisations « froid » ont été pris à $V_{GS_0} = -5V$.

On fait référence aux effets de *gate lag* et de *drain lag* en relatant des phénomènes de pièges intervenants respectivement entre les points de polarisation ($0V$, $0V$) et (V_P , $0V$), et entre (V_P , $0V$) et (V_P , $V_{DS_0} > 0V$). La figure IV.8b correspond à l'écart relatif de courant induit par les effets de *gate lag* et de *drain lag* mesurés à canal ouvert à une valeur V_{DS} donnée.

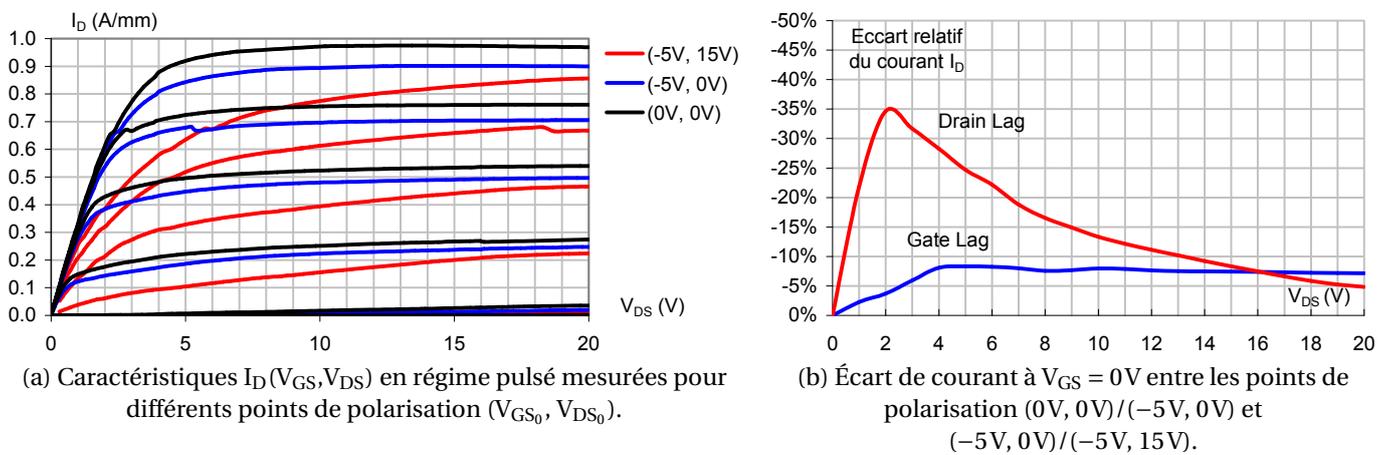


FIGURE IV.8: Mesures en régime pulsé du composant AEC1389 ($23-18$) : ($8 \times 75 \times 0,25 \mu m^2$) à 300K.

Le champ électrique généré par l'application du point de polarisation va permettre d'activer les pièges dans une zone bien spécifique. Ainsi, les conditions de *gate lag* permettent de mettre en exergue les pièges de surface situés sous la grille. En fixant la valeur de V_{DS_0} à 15V, l'augmentation de l'intensité et de l'étalement du champ électrique va révéler des pièges situés plus profondément dans le canal et en surface dans l'espace grille-drain.

Dans ce chapitre, la mesure des écarts de courant pour les composants des plaques AEC-1388 et AEC1389 sera systématiquement prise à $V_{DS} = 8V$ et à canal ouvert. Cette valeur arbitraire a été choisie car elle se situe pour un transistor juste après la tension de coude pour chaque point de repos et pour tous les composants sélectionnés avant et après vieillissement, bien que le profil présenté figure IV.8b suggère un plateau au niveau du *gate lag* à partir de $V_{DS} = 4V$ et un maximum à $V_{DS} = 2V$ pour le *drain lag*.

Les baisses de courant correspondantes au *gate lag* et au *drain lag* à $V_{DS} = 8V$ sont respectivement de 7,5% et 16,5% pour le composant présenté dans les figures IV.8 a et b, soit un écart total de 22,8% entre le courant à $(0V, 0V)$ et à $(-5V, 15V)$. Cela suggère que la majorité des pièges sont répartis dans l'espace grille-drain.

2.2.2 Influence de la température

2.2.2.1 Première mesure

La monture de test est équipée de deux résistances électriques chauffante permettant d'effectuer des mesures pulsées à des températures allant jusque 100°C . Au delà de cette limite, la température risque de se propager dans les câbles et perturber les appareils de mesure, voire même d'endommager le téflon isolant au niveau des connectiques.

Durant cette étude, les caractéristiques complètes $I_D(V_{GS}, V_{DS})$ en régime pulsé ont été mesurées à partir des trois points de repos décrits dans la section précédente, pour 5 températures différentes (20°C , 40°C , 60°C , 75°C et 90°C).

Une baisse de courant est observée en fonction de la température pour chaque point de polarisation. Les figures IV.9 a, b et c donnent les résultats obtenus à canal ouvert.

La baisse relative de I_D entre chaque température devient constante à partir de $V_{DS} = 8\text{V}$ en ce qui concerne les caractéristiques aux points de repos ($0\text{V}, 0\text{V}$), ($-5\text{V}, 0\text{V}$) et ($-5\text{V}, 15\text{V}$). Ainsi les valeurs du courant $I_D(V_{GS} = 0\text{V}, V_{DS} = 8\text{V})$ sont données dans la figure IV.9d pour chaque point de repos en fonction de la température.

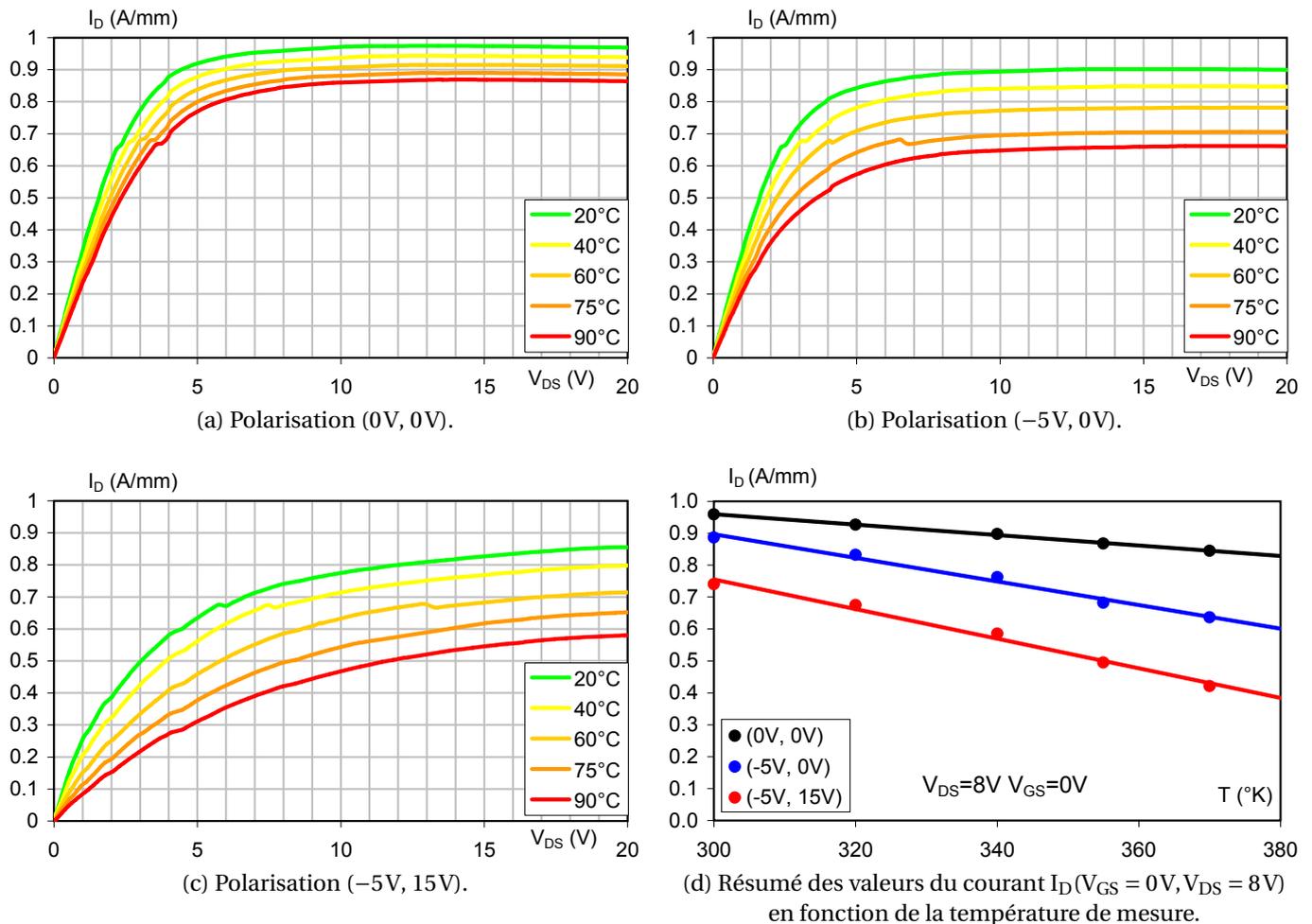


FIGURE IV.9: Mesures impulsives et en température du composant AEC1389 (23-18) ($8 \times 75 \times 0,25\mu\text{m}^2$) à canal ouvert.

Une décroissance linéaire du courant en fonction de la température peut être observée pour les trois points de polarisation dans la gamme de température étudiée. La valeur des pentes extraites pour chaque points de repos sont données dans le tableau IV.2.

| Point de polarisation | I_D à $T = 300\text{K}$ (Amm^{-1}) | Pente $I_D(T)$ ($10^{-3}\text{Amm}^{-1}\text{K}^{-1}$) | Pente normalisée (10^{-3}K^{-1}) |
|-----------------------|--|---|--|
| (0V, 0V) | 0,96 | -1,64 | -1,71 |
| (-5V, 0V) | 0,89 | -3,70 | -4,17 |
| (-5V, 15V) | 0,74 | -4,64 | -6,27 |

TABLEAU IV.2: Pentes correspondant aux régressions linéaires de la figure IV.9d.

La pente normalisée par la valeur du courant I_D à $T = 300\text{K}$ a été choisie comme indicateur pour permettre de décorrélérer les effets de pièges initiaux à 300K à la baisse du courant lorsque la température croît. Grâce à ce paramètre, l'évolution des effets de *gate lag* et de *drain lag* en fonction de la température est facilement estimable au premier ordre par une simple différence.

2.2.2.2 Évolution du composant

Après la mesure en température jusqu'à 90°C , une seconde caractérisation du réseau $I_D(V_{GS}, V_{DS})$ a été effectuée sur le composant en régime statique à température ambiante. Une évolution de ses caractéristiques est observée, démontrant que la mesure en température est susceptible de dégrader les composants par génération de défauts dans le matériaux, comme peut le montrer la figure IV.10a.

À la suite de ces observations, deux nouvelles campagnes de mesure I-V-T en régime impulsionnel ont été entreprises selon les mêmes conditions exposées dans la section précédente. Les résultats des trois séries de mesure à 300K et en polarisation (0V, 0V) sont exposés figure IV.10b.

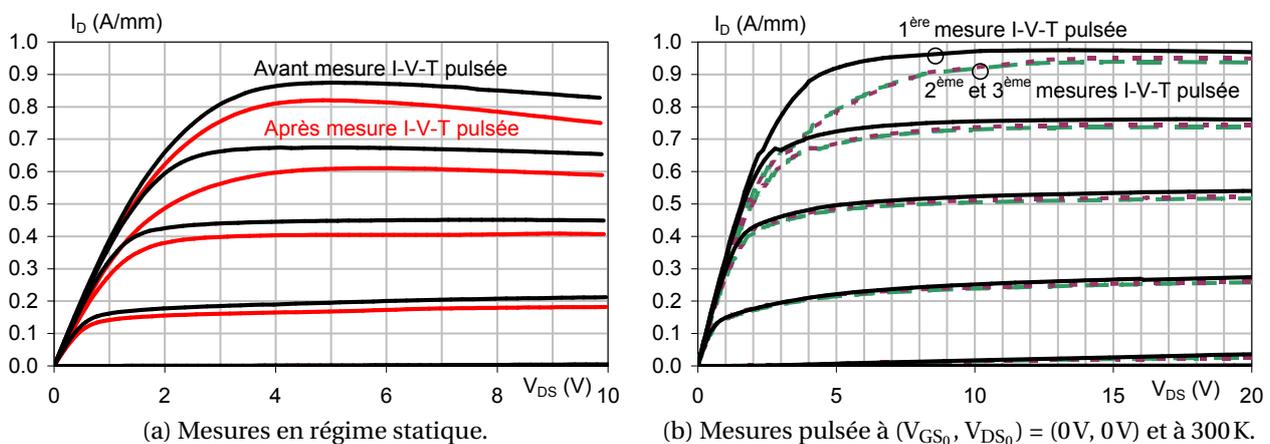


FIGURE IV.10: Superposition des caractéristiques $I_D(V_{GS}, V_{DS})$ du transistor AEC1389 :23-18 avant et après les campagnes de mesure en température.

À titre d'information, une campagne de mesures en température dure approximativement 8h, et le temps entre la première et la deuxième campagnes a été de 17 jours. Une période de relaxation de 12h a été considérée avant de réaliser la dernière campagne de mesures.

On remarque que la majorité des défauts a été apportée lors des premières mesures en température en observant une baisse sensible des caractéristiques du courant, notamment à canal ouvert et au niveau du coude ; tandis que les deux autres campagnes de mesures n'ont apporté quasiment plus de contribution dans le processus de dégradation du transistor. Ce comportement spécifique est à l'origine d'un effet de *burn-in* du composant, induit par la polarisation du transistor en classe B lors des mesures pulsées au point de repos (-5V, 15V) et à température élevée.

En guise de résumé, la figure IV.11 donne la valeur du courant $I_D(V_{GS}=0V, V_{DS}=8V)$ pour chaque point de polarisation DC mesuré lors des trois campagnes. La dépendance linéaire n'est plus rigoureusement observée en polarisation (-5V, 0V) et (-5V, 15V) pour les deux dernières mesures, cependant la moyenne des pentes normalisées issues de leur régression linéaire est donnée tableau IV.3 pour permettre une comparaison qualitative.

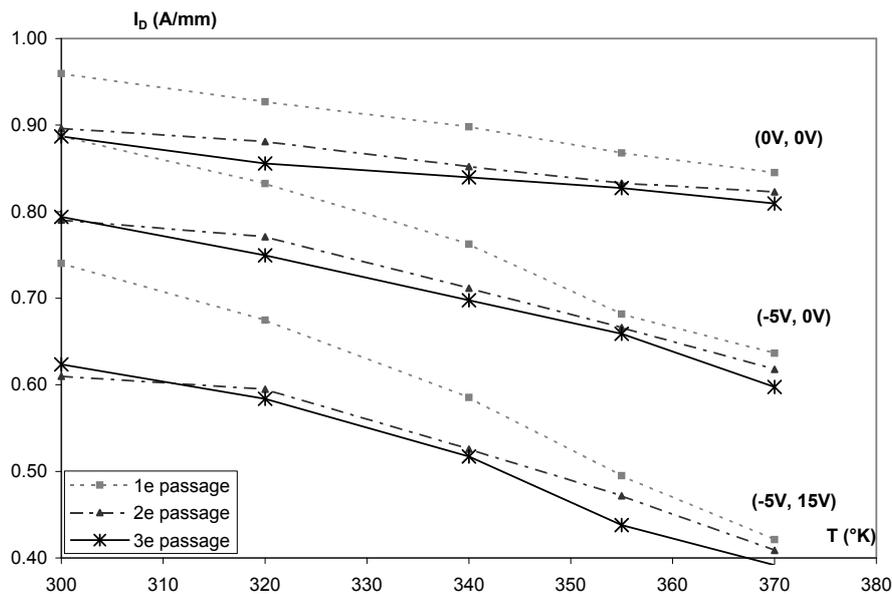


FIGURE IV.11: $I_D(V_{GS} = 0V, V_{DS} = 8V)$ pour chaque point de polarisation en fonction de la température, obtenu pendant les trois campagnes de mesures I-V-T en régime pulsé.

| Point de polarisation | Baisse du courant après 1 ^{er} passage à 300K | Pente normalisée 1 ^{er} passage ($10^{-3} K^{-1}$) | Pente normalisée 2 ^e et 3 ^e passages ($10^{-3} K^{-1}$) |
|-----------------------|--|---|---|
| (0V, 0V) | -7,6% | -1,71 | -1,22 |
| (-5V, 0V) | -12,0% | -4,17 | -3,29 |
| (-5V, 15V) | -20,0% | -6,27 | -5,05 |

TABLEAU IV.3: Extraction des pentes et de la baisse du courant I_D à partir de l'évolution des caractéristiques I-V-T présentées figure IV.11.

Au regard du caractère relativement stable du composant après *burn-in*, la valeur de la pente normalisée du tableau IV.3 de $-1,22 \cdot 10^{-3} \text{K}^{-1}$ correspondrait à la baisse de la mobilité des porteurs provoquée par l'augmentation de la température, en supposant l'implication des pièges négligeable pour le point de polarisation (0V, 0V). Cette valeur est à comparer avec celle obtenue pendant la première campagne de mesures ($-1,71 \cdot 10^{-3} \text{K}^{-1}$). La différence peut-être exclusivement attribuée à la dégradation progressive du matériaux apportée par les conditions de polarisation stressant le dispositif.

Il est en outre intéressant de souligner la tendance linéaire observée pendant et après la première campagne de mesures, impliquant que l'apparition de défauts structuraux est continue en fonction du temps et de la température. En considérant le protocole expérimental (mesure du réseau complet pour les trois points de repos à température constante), le caractère linéaire attribué à la formation des défauts suggère que le facteur le plus impactant à l'origine du processus de dégradation est la température maximale atteinte pendant le stress lorsque les conditions de polarisation sont identiques. Cette hypothèse est corroborée par la faible diminution du courant observée entre la deuxième et la troisième campagne de mesures, et ce phénomène peut être attribuée à un second mécanisme de dégradation lié au temps de stress.

Ensuite, concernant la baisse relative du courant I_D après la première campagne de mesures, on observe une évolution croissante à mesure que les conditions de polarisation deviennent plus défavorables en régime pulsé, révélant ainsi une augmentation de la concentration de pièges en profondeur dans l'espace source-drain dans le matériau. Cette apparition de nouveaux pièges est à mettre en analogie avec l'augmentation des défauts structuraux majeurs expliquée dans le paragraphe précédent.

Pour finir, on observe une augmentation des effets de pièges en fonction de la température en calculant la différence des pentes relatives entre (0V, 0V) et (-5V, 0V), et entre (-5V, 0V) et (-5V, 15V). Ainsi, la valeur de $-2,07 \cdot 10^{-3} \text{K}^{-1}$ peut être attribuée à la contribution des effets de *gate lag*, et $-1,76 \cdot 10^{-3} \text{K}^{-1}$ pour le *drain lag*. L'activation des pièges en fonction de la température à un point de polarisation donné va être répercutée sur la tension de pincement du transistor. L'analyse du décalage de la tension de pincement en fonction de la tension V_{DS} et de la température permettra d'extraire la densité de pièges D_{it} et leur énergie d'activation. Ce point fait l'objet d'une explication détaillée dans la section suivante.

2.3 Mesure du g_m en régime pulsé

2.3.1 Principe de mesure

La mesure de la transconductance en régime pulsé est un procédé plus délicat à réaliser qu'en régime statique. Les pulses envoyés côté drain doivent constamment être révisés afin d'obtenir une tension V_{DS} constante. Diverses procédures de convergence ont été testées durant la phase d'optimisation du banc pour permettre d'approcher le plus rapidement possible vers la solution.

Sachant que le calcul du g_m est obtenu par la dérivée $\frac{I_D}{V_{GS}}$ à V_{DS} constant, l'allure de la courbe est extrêmement sensible aux changements de calibres des appareils de mesure et des sources de tension. Aussi, la courbe bruitée obtenue est lissée par régression de spline par la méthode des moindres carrés couplée à un algorithme génétique pour approcher au mieux les données expérimentales, comme le montre la figure IV.12. C'est à partir de cette courbe que seront extraits les paramètres $g_{m_{max}}$ et V_P .

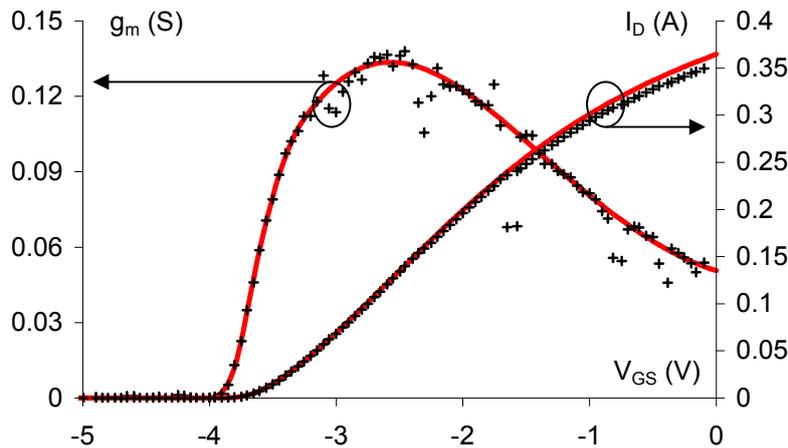


FIGURE IV.12: Régression spline (trait) du g_m expérimental (plus), et confrontation avec la mesure initiale $I_D(V_{GS})$ par intégration de la courbe. Mesures après stress du composant AEC1389 :23-18 avec $V_{DS} = 8V$ et $(V_{GS_0}, V_{DS_0}) = (-5V, 15V)$ à $T = 300K$.

2.3.2 Extraction de la tension de pincement

Les valeurs de V_P extraites ont été obtenues à partir de l'intersection entre l'axe des abscisses et le prolongement linéaire au point d'inflexion des courbes du g_m et de $\sqrt{I_D(V_{GS})}$. Un exemple est donné figure IV.13. Quel que soit le point de polarisation, un écart relatif inférieur à 0,5 % est observé entre les deux types d'extraction.

En régime pulsé, V_P est fonction du point de polarisation. Ainsi, on distinguera V_P^{00} la tension extraite au point de repos $(V_{GS_0}, V_{DS_0}) = (0V, 0V)$, V_P^{GL} en polarisation faisant apparaître les effets de *gate lag*, et V_P^{DL} en *drain lag*. Les valeurs obtenues aux régimes statique et pulsé sont exposées dans le tableau IV.4.

L'étude présentée dans la section suivante a montré qu'une dépendance linéaire de la tension de pincement en fonction de V_{DS_0} est observée. Il est intéressant de constater que

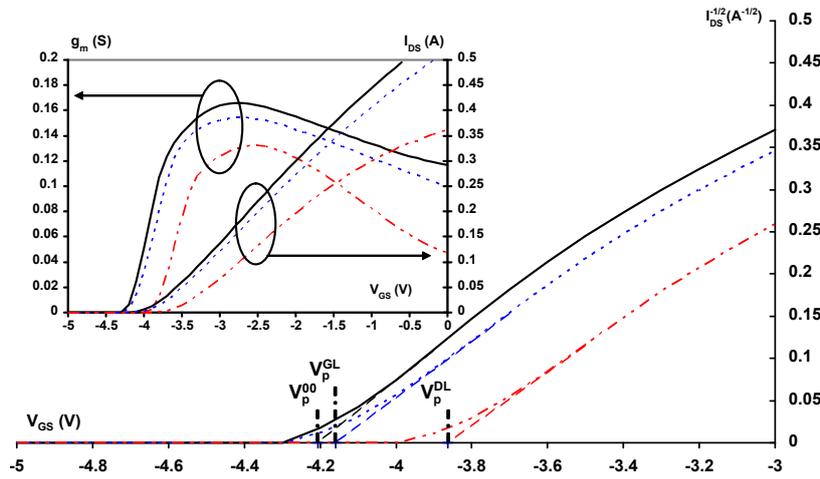


FIGURE IV.13: Estimation de la tension de pincement aux différents points de polarisation $(V_{GS0}, V_{DS0}) = (0V, 0V)$ [noir], $(-5V, 0V)$ [bleu] et $(-5V, 15V)$ [rouge] par méthode de prolongement linéaire à partir du g_m et $\sqrt{I_D}(V_{GS})$.

| Régime statique V_P^{stat} | Régime pulsé | | |
|---------------------------------|--------------|------------|------------|
| | V_P^{00} | V_P^{GL} | V_P^{DL} |
| -4,04V | -4,27V | -4,15V | -3,86V |

TABLEAU IV.4: Valeurs moyennes correspondantes aux tension extraites de la figure IV.13.

la valeur de V_P^{DL} au point de polarisation $(V_{GS0}, V_{DS0}) = (-5V, 8V)$, estimée par interpolation linéaire pour correspondre aux conditions de mesure en régime statique, est sensiblement égale avec $V_P^{stat} \simeq V_P^{DL(-5V, 8V)} = -4,01V$ à 1% près.

2.3.3 Analyse de la concentration de pièges

Le décalage de la tension de pincement ne peut être expliqué par effet thermique sachant que la durée d'un pulse est inférieure aux constantes de temps liées à l'échauffement. Il ne peut être non plus attribué aux effets de canaux courts (provoqués par un rapport L_G/d_{bar} insuffisant), dont les effets sont fréquemment observés en tant que conductance parasite, puisque la tension V_{DS} reste fixée à 8V pour chaque cas exposé.

Ainsi, l'interprétation la plus plausible repose sur la variation de la densité de porteurs n_s en fonction du point de polarisation, suivant la relation donnée équation IV.1, où ϕ_B est la hauteur effective de la barrière d'énergie, ΔE_C la discontinuité de la bande de conduction à l'interface $Al_xGa_{1-x}N/GaN$, d_{bar} l'épaisseur de la barrière séparant la grille du canal, et $\epsilon_0\epsilon_r$ sa permittivité.

$$V_P = \phi_B - \Delta E_C - \frac{q n_s d_{bar}}{\epsilon_0 \epsilon_r} \quad (IV.1)$$

En supposant que le point de repos ait un impact négligeable sur les paramètres ΔE_C et ϕ_B , tout décalage de la tension de pincement ne peut être expliqué que par la variation de n_s provoquée par l'activation des pièges donneurs ou receveurs d'électrons. Une manière

adéquate de modéliser la variation de la densité de porteurs est de partir de sa valeur initiale à l'équilibre électrostatique mesurée en régime pulsé au point de polarisation (0V, 0V), que l'on note n_s^{00} .

Ainsi on peut noter $n_s = n_s^{00} \pm n_{sT}^{GL/DL}$, avec $n_{sT}^{GL/DL}$ la densité de porteurs piégés que l'on peut attribuer aux phénomènes de *gate lag* et de *drain lag*. En respectant la convention de notation, on montre facilement que $V_P^{00} - V_P^{GL} = \frac{qn_{sT}^{GL}d_{bar}}{\epsilon_0\epsilon_r}$, et $V_P^{GL} - V_P^{DL} = \frac{qn_{sT}^{DL}d_{bar}}{\epsilon_0\epsilon_r}$. La seconde expression permet de décorrélérer efficacement l'impact de la polarisation appliquée sur la grille et sur le drain au regard de la population de porteurs piégés.

En considérant une permittivité relative de 9,39 pour une fraction molaire d'aluminium de 23%, le calcul complet donne des densités de porteurs piégés $n_{sT}^{GL} \approx 2,8 \cdot 10^{11} \text{ cm}^{-2}$ pour le *gate lag*, et $n_{sT}^{DL} \approx 6,7 \cdot 10^{11} \text{ cm}^{-2}$ pour le *drain lag* en polarisation (-5V, 15V).

Des études complémentaires visant à déterminer l'influence de la tension drain-source sur la concentration de charges piégées ont été menées. L'extraction de V_P^{DL} a été réalisée pour différentes valeurs de V_{DS0} allant de 0V (équivalent aux conditions de *gate lag*) jusqu'à 20V, avec V_{GS0} gardé constant à -5V. La figure IV.14 donne les résultats de l'extraction de n_{sT}^{DL} ainsi que l'évolution du courant de saturation I_{Dsat} à canal ouvert en fonction de la tension V_{DS0} .

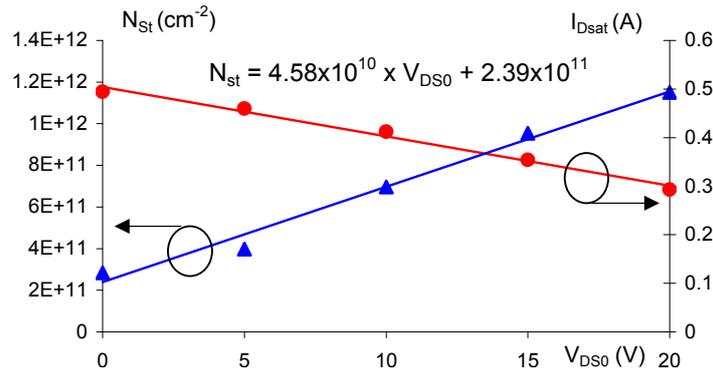


FIGURE IV.14: Évolution du courant de saturation et de la densité de porteur piégé en fonction de la polarisation V_{DS0} .

Il est utile de préciser que les points de repos étudiés sont situés sous la tension de pincement, limitant l'échauffement des dispositifs. Les variations de I_{Dsat} et de n_{sT}^{DL} ne peuvent donc être expliquées par l'influence des effets thermiques. Une forte corrélation est observée entre l'évolution du courant de saturation et la densité de pièges activés, étayant l'hypothèse de départ où seule l'activation des pièges influence le décalage de la tension de pincement. En outre, le caractère linéaire suggère une distribution homogène des pièges dans la structure.

2.3.4 Extraction de l'énergie d'activation des pièges

La mesure en température révèle également un décalage de la tension de pincement, dont l'origine peut être encore une fois attribuée à l'activation des pièges par échange d'énergie thermique. L'étude a été réalisée de la température ambiante jusqu'à 400 K, pour les trois

points de polarisation classiques. Sachant que dans la gamme de température considérée les paramètres ΔE_C et ϕ_B restent relativement constants [5, 6], on peut écrire au premier ordre la relation suivante (équation IV.2).

$$V_P^i(300\text{K}) - V_P^i(T) \approx \frac{q n_{ST}^i(T) d_{\text{bar}}}{\epsilon_0 \epsilon_r}, \quad i \in \{00, \text{GL}, \text{DL}\} \quad (\text{IV.2})$$

L'activation des pièges en fonction de la température est mise en évidence selon une loi d'Arrhenius classique $n_{ST}^i(T) = K e^{E_a/k_B T}$, où K est une constante arbitraire et E_a l'énergie d'activation des pièges majoritaires. Les résultats sont exposés dans le diagramme d'Arrhenius de la figure IV.15.

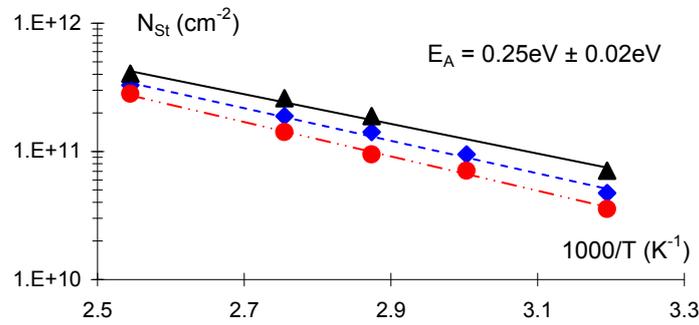


FIGURE IV.15: Diagramme d'Arrhenius des densités de charges piégées extraites aux points de polarisation (0V, 0V) [noir, trait plein], (-5V, 0V) [bleu, tirets] et (-5V, 15V) [rouge, tirets-points].

Un niveau d'énergie d'activation de pièges de type donneur d'environ 0,25 eV sous le bas de la bande de conduction est obtenu quel que soit le point de polarisation considéré. Ce type de piège à l'origine des effets de *gate* et de *drain lag* a déjà été rencontré sur cette plaque lors des études DLTS menées au laboratoire INL.

L'origine physique de ces pièges est cependant controversée, car à ce niveau d'énergie, plusieurs types de défauts y sont associés :

- Les lacunes d'azote V_N sont le plus souvent à l'origine de ces phénomènes [7].
- Les dislocations de type *vis* ou *coin* [8, 9].
- Les complexes de paires V_N-V_{Ga} ont également été mentionnés [10].

Dans notre cas, le diagramme de bandes montre que les phénomènes de *gate lag* sont typiquement liés à l'activation des pièges à la surface de la barrière d' $Al_xGa_{1-x}N$, juste en dessous de la métallisation de la grille. Concernant les effets de *drain lag*, ils tireraient leur origine à travers le piégeage ou la libération des charges en surface et plus profondément dans la couche tampon GaN dans l'espace grille-drain.

Le fait qu'un seul niveau d'énergie soit extrait pour les trois points de polarisation permettrait d'avancer l'hypothèse d'un seul type de piège, principalement situé en surface.

3 Mécanismes de dégradation des HEMTs AlGaN/GaN sur substrat SiC

3.1 Méthodologie employée

3.1.1 Mesure en régime statique et sélection des composants

L'analyse de la fiabilité des transistors HEMT a été réalisée sur un faible échantillon de composants. Un lot de 36 transistors $2 \times 75 \times 0,25 \mu\text{m}^2$ de la plaque AEC1388 traitée par l'IEMN et III-V Lab a été utilisé pour réaliser des mesures préliminaires en régime statique.

Un lot de 4 composants de la plaque AEC1389 a également été caractérisé au sein du laboratoire. Les caractéristiques électriques des transistors des deux plaques sont exposées figure IV.16, et les extractions des paramètres les plus pertinents sont donnés tableau IV.5.

| | | $g_{m_{\max}}$ (mSmm^{-1}) | $V_{g_{m_{\max}}}$ (V) | V_P (V) | $I_{D_{\text{sat}}}$ (mAmm^{-1}) | R_{on} (Ωmm) | η | ϕ_B (eV) | $I_G(V_{GS} = -8V)$ (Amm^{-1}) |
|-------------------|-----------|--|---------------------------|--------------|--|---|--------|------------------|--|
| AEC1388 N = 36 | \bar{m} | 313 | -3,22 | -4,08 | 959 | 1,81 | 1,58 | 0,84 | $-1,46 \cdot 10^{-7}$ |
| | σ | 34 | 0,28 | 0,04 | 19 | 0,07 | 0,51 | 0,16 | - |
| AEC1389 N = 4 | \bar{m} | 264 | -2,92 | -4,00 | 976 | 2,03 | 1,57 | 0,77 | $-6,21 \cdot 10^{-5}$ |
| | σ | 11,18 | 0,15 | 0,11 | 255 | 0,25 | - | - | - |

TABLEAU IV.5: Moyennes et écart-types des caractéristiques des composants des plaques AEC1388 et AEC1389 disponibles avant les tests de fiabilité (g_m donné à $V_{DS}=8V$).

Les caractéristiques des contacts Schottky en polarisation inverse des composants de la plaque AEC1389 (figure IV.16d) montrent que pour la majorité d'entre eux, le phénomène de transport dominant observé est de type TU (transmission par effet tunnel localisé au niveau des dislocations à la surface du matériau). Pour cette raison, les paramètres η et ϕ_B donnés dans le tableau IV.5 correspondent au seul transistor dont l'extraction a pu être possible. L'écart-type de ces deux paramètres n'est donc pas calculable.

D'autre part, l'ordre de grandeur étant l'information la plus pertinente concernant le paramètre $I_G(V_{GS} = -8V)$, l'écart-type n'est plus un estimateur fiable dans cette condition. C'est pourquoi il ne figure pas non plus dans le tableau.

Bien que la plaque AEC1388 soit homogène au regard des performances obtenues en régime statique, le nombre relativement important de composants disponibles a permis d'écarter ceux dont les caractéristiques étaient les plus éloignées de la moyenne. Ainsi, seuls les composants dont tous les paramètres donnés dans le tableau IV.5 restent dans un intervalle de 1σ ont été retenus pour l'étude.

En ce qui concerne la plaque AEC1389, dont les caractéristiques DC plus dispersées témoignent une homogénéité qui peut être discutée en terme d'étude statistique, aucun transistor n'a été écarté de l'étude, en raison de la quantité limitée de composants disponibles pour cette plaque. Les quatre composants mesurés servent de référence ; ils n'ont pas été vieillis par la suite.

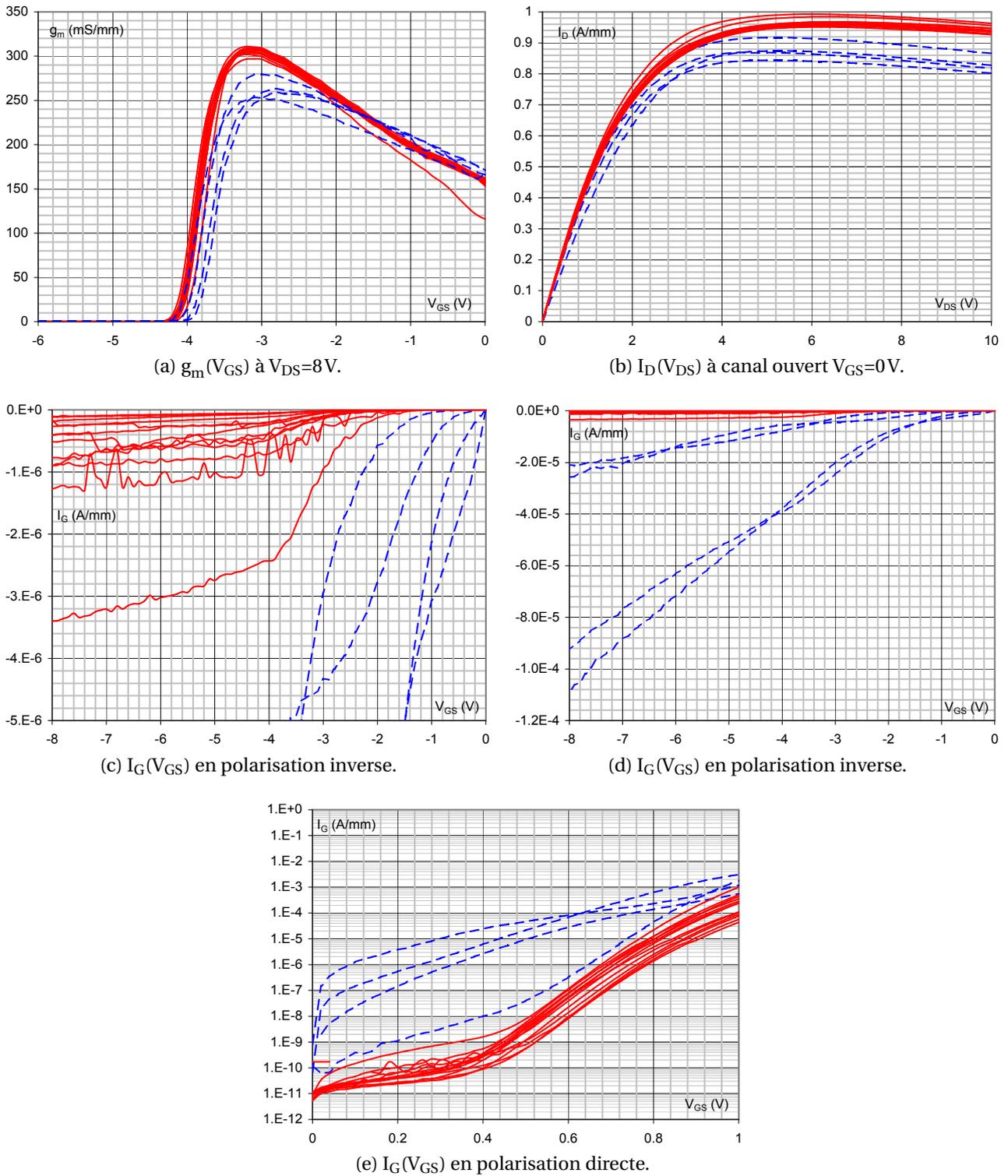


FIGURE IV.16: Mesures en régime statique des composants des plaques AEC1388 [rouge, traits pleins] et AEC1389 [bleu, tirets] ($2 \times 75 \times 0,25 \mu m^2$) à température ambiante avant vieillissement.

3.1.2 Types de stress appliqués

Différentes conditions de vieillissement accéléré ont été appliquées aux transistors afin de mettre en exergue les différents mécanismes de dégradation. L'accélération du vieillissement est obtenue en stressant le composant à forte température. Cette opération a été réalisée au sein de III-V Lab.

3.1.2.1 Stockage en température

Cette opération a été réalisée sur des motifs *PCM* (Process Control Monitoring) à l'IEMN pour évaluer l'évolution des contacts ohmiques au cours du temps. Ce type de stress n'a pas été réalisé sur les transistors.

3.1.2.2 Test HTO

Le test *HTO* (High Temperature Operating Test) correspond typiquement au vieillissement du composant en polarisation classe A. La tension V_{DS} est fixée à 25V, et le courant I_D est asservi et maintenu à une valeur proche de $I_{D_{sat}}/2$.

Ce test sert à déterminer l'influence du débit statique à travers le composant. Sachant que le point de polarisation est dit « chaud », des simulations en environnement COMSOL ont été menées pour déterminer à quelle température T_a doit être portée l'embase du boîtier EGIDE pour atteindre une température T_j précise directement sous le contact de grille.

Dans la suite de ce manuscrit, la valeur en degré Celsius de la température de jonction T_j sera directement placée après l'abréviation HTO. Le nombre de transistors par plaque et par topologie ayant subi un test HTO est résumé dans le tableau IV.6 pour chaque température de jonction estimée, la température d'embase fixée lors du stress y est également indiquée.

| Nom du stress appliqué | Température d'embase T_a (°C) | | Nombre de transistors de la plaque AEC1388 | | Nombre de transistors de la plaque AEC1389 | |
|------------------------|---------------------------------|--------------------------|--|--------------------------|--|--------------------------|
| | $2 \times 75\mu\text{m}$ | $8 \times 75\mu\text{m}$ | $2 \times 75\mu\text{m}$ | $8 \times 75\mu\text{m}$ | $2 \times 75\mu\text{m}$ | $8 \times 75\mu\text{m}$ |
| HTO150 | 22 | - | 6 | - | - | - |
| HTO175 | 41 | 10 | 6 | 2 | - | 6* |
| HTO250 | - | 56 | - | - | - | 5 |
| HTO275 | - | 71 | - | 3 | - | 5 |
| HTO320 | - | 98 | - | 4 | - | 5 |

TABLEAU IV.6: Résumé des températures appliquées pendant la durée du vieillissement et le nombre de transistors testé par plaque et par topologie. (6* = 3 composants testés à $V_{DS}=25\text{V}$ + 3 composants à $V_{DS}=40\text{V}$)

Le test HTO175 sur les composants $8 \times 75\mu\text{m}$ fait partie des tests standards effectués lors d'études précédentes.

3.1.2.3 Test HTRB

Le principe du test *HTRB* (High Temperature Reverse Bias Test) est d'analyser l'effet du champ électrique sur les matériaux. L'échantillon est polarisé côté grille en dessous de la tension de pincement, et à fort champ côté drain. Dans notre cas $V_{GS} = -5V$ et $V_{DS} = 70V$.

Une seule température de jonction sera étudiée au cours du projet ($T_j = 175^\circ C$). Puisque le point de polarisation correspond à un point « froid » le composant est placé dans un four pendant le test pour rester à bonne température. Le test HTRB175 a été uniquement réalisé sur 6 composants $2 \times 75\mu m$ de la plaque AEC1388.

3.1.2.4 Test I_{DQ}

C'est un test de stabilité du courant de repos, correspondant au standard UMS (pour *United Monolithic Semiconductor*). On se place en polarisation de classe AB profond de telle sorte que $I_D = 50 mA mm^{-1}$ avec $V_{DS} = 50V$. Ce type de test ne concerne que les composants de développement $8 \times 75\mu m$, dont 2 proviennent de la plaque AEC1388 et 3 de la plaque AEC1389. Bien que le courant de repos recherché soit faible devant le courant de saturation (environ 5%), la puissance transmise au composant n'est plus négligeable et doit être prise en compte pour le calcul de la température de jonction. Ainsi, pour un test I_{DQ90} , la température d'embase est fixée à $50^\circ C$.

Cependant ce type de stress a montré que les composants subissaient peu de dégradation par rapport aux deux tests exposés ci-avant (HTO et HTRB). Ce manuscrit ne fera donc pas état de la présentation des résultats obtenus à partir de ce type de vieillissement.

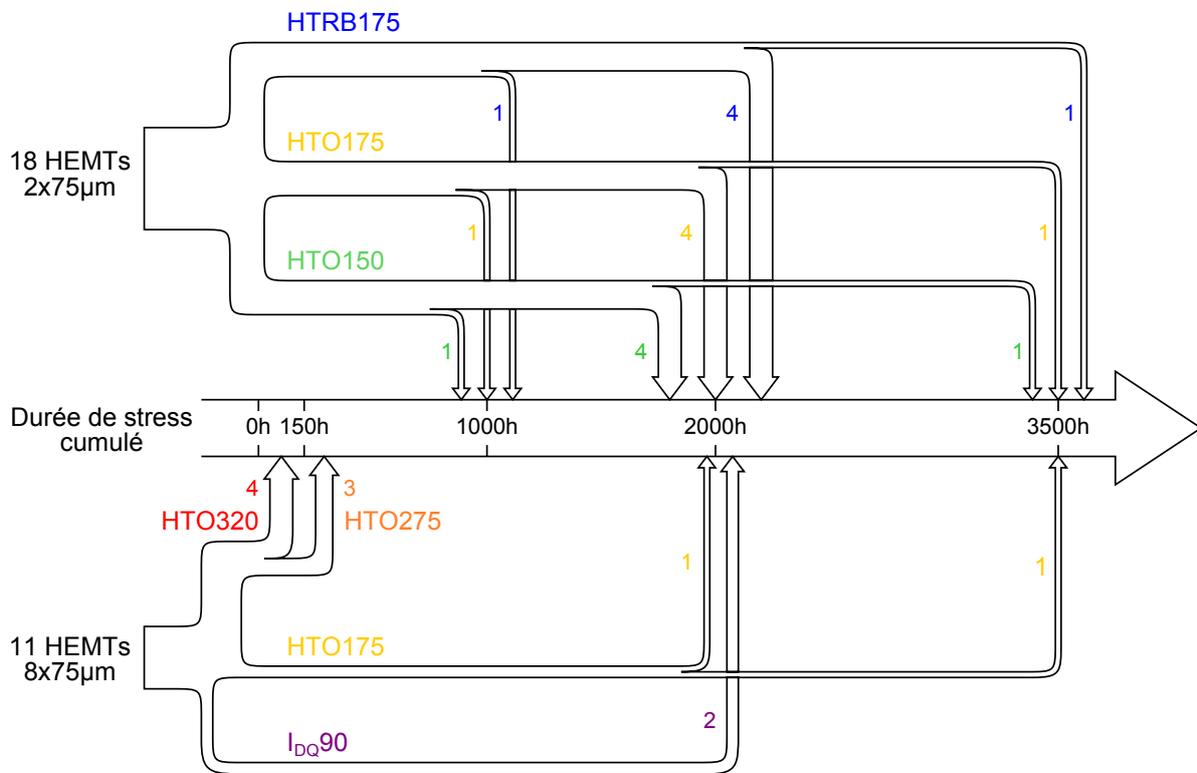
3.1.3 Plan d'étude

Dans un premier temps, un ensemble de 18 HEMTs $2 \times 75\mu m$ de la plaque AEC1388 a été vieilli pendant des durées cumulées de 1000, 2000 et 3500h, en subissant les tests HTO150, HTO175 et HTRB175. Parallèlement, 4 composants de topologie $8 \times 75\mu m$ issus de la même plaque ont été sélectionnés pour subir 2000h de test I_{DQ90} et HTO175.

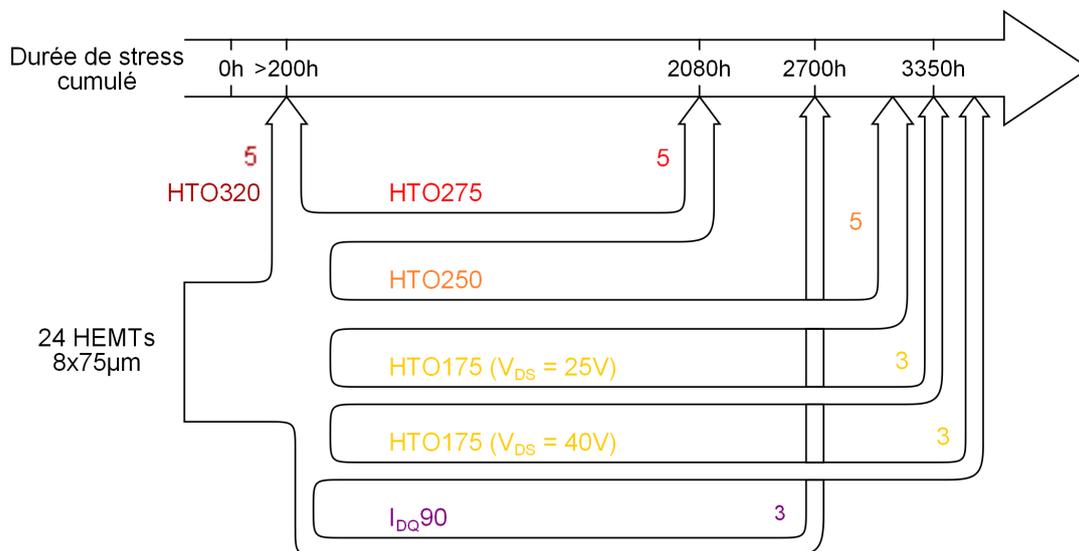
Les premiers résultats obtenus ont permis de déterminer les conditions les plus stressantes pour les transistors, soit le test en débit HTO à $175^\circ C$. Ceci a encouragé l'étude de ce type de test pour des température de jonction allant jusque $320^\circ C$.

Ainsi, dans la suite de l'étude, 7 HEMTs de la plaque AEC1388 et 21 HEMTs de la plaque AEC1389, tous de développement $8 \times 75\mu m$ ont permis d'étudier l'influence de la température pendant le vieillissement en polarisation classe A. Les durées de stress infligées aux composants dépendent cette fois-ci de l'évolution de leur courant de saturation I_{Dsat} , le test étant arrêté lorsque les défauts induits par le vieillissement du composant font chuter ce courant de saturation d'environ 50% avant que le temps de stress cumulé n'atteigne 3350h.

La chronologie des événements relatifs aux HEMTs étudiés est donnée en guise de synthèse pour chaque plaque et chaque topologie de transistor dans la figure IV.17 page suivante.



(a) AEC1388.



(b) AEC1389.

FIGURE IV.17: Chronologie et tests subis par les composants des plaques AEC1388 (a) et AEC1389 (b).

3.1.4 Dissémination des composants et caractérisation post-vieillesissement

Les composants vieillis sont ensuite envoyés aux différents laboratoires du partenariat pour effectuer une série de mesures, chaque laboratoire étant spécialiste dans son domaine. Cette étude s'appuie principalement sur l'homogénéité de la population testée : les phénomènes observés sur un ensemble de HEMT sont supposés communs au reste de l'échantillon. Une caractérisation croisée en parallèle a ainsi été réalisée pour permettre une confrontation rapide des résultats (figure IV.18).

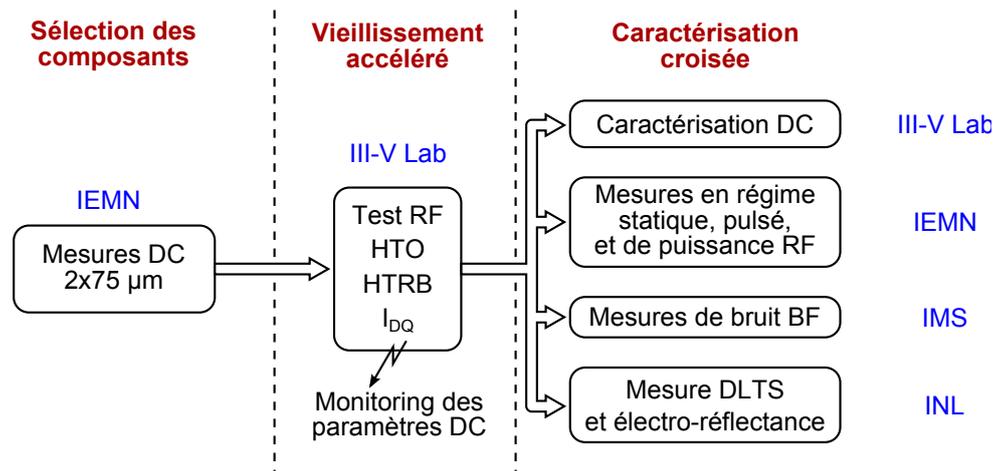


FIGURE IV.18: Méthodologie employée pour l'étude de fiabilité des HEMTs [11].

Ce manuscrit donnera un compte rendu succinct des travaux réalisés par les différents partenaires pour étayer les conclusions qui seront données en fin de chapitre. Les travaux réalisés à l'IEMN feront l'objet d'une description plus détaillée.

3.2 Spectroscopie de défauts profonds

Des mesures *DLTS* (Deep Level Transient Spectroscopy) en capacité ont été réalisées à l'INL sur des transistors vierges de la plaque AEC1388, et de développement $100 \times 160 \mu\text{m}^2$. Ces composants appelés FATFETs sont localisés dans la zone des motifs PCM sur le wafer. Pour cette raison aucun transistor de ce type n'a été monté en boîtier, ni vieilli selon les tests exposés plus haut dans les locaux de III-V Lab.

Le spectre *DLTS* donné figure IV.19 a été obtenu par la mesure de la capacité entre le contact de grille et les contacts source ou drain, dans une gamme de température comprise entre 77 K et 500 K. Pour chaque pic du spectre, le coefficient d'émission est déterminé et reporté sur un diagramme d'Arrhenius pour différentes valeurs de tension inverse. Six niveaux de pièges ont été identifiés. L'extraction de leur énergie d'activation, de leur section efficace de capture et de leur densité volumique est reportée tableau IV.7.

Les pièges aux énergies 0,15 eV et 0,21 eV ont été référencés dans la littérature [12] et seraient localisés en surface. Il n'existe pas de référence bibliographique sur l'identification des pièges n° 3, mais la faible section effective de capture suggère qu'il s'agirait de défauts

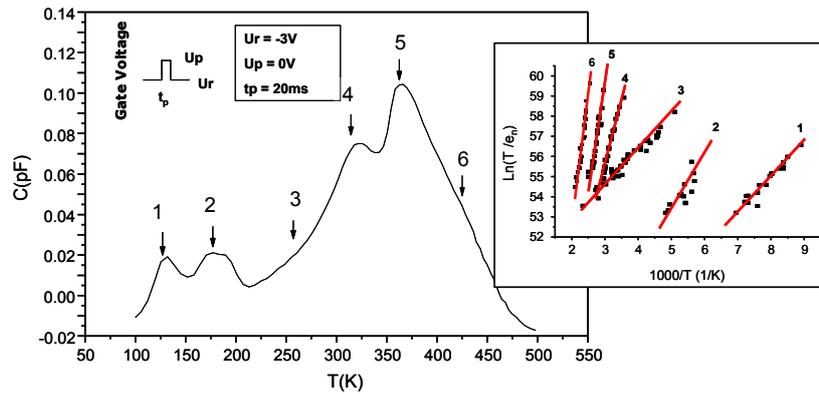


FIGURE IV.19: Exemple de spectre du coefficient b_1 extrait par la technique DLTFs à $U_r = -3V$ pour un FATFET de la plaque AEC1388. Report du coefficient d'émission sur un diagramme d'Arrhenius mettant en exergue la présence de six niveaux de pièges (Mesures INL).

| | 1 | 2 | 3 | 4 | 5 | 6 |
|--|----------------------|----------------------|----------------------|----------------------|----------------------|----------------------|
| Niveau d'énergie (eV) | 0,15 | 0,21 | 0,12 | 0,42 | 0,49 | 0,94 |
| Section de capture (cm^2) | $8,9 \cdot 10^{-19}$ | $1,1 \cdot 10^{-18}$ | $1,1 \cdot 10^{-22}$ | $1,8 \cdot 10^{-18}$ | $1,3 \cdot 10^{-18}$ | $2,4 \cdot 10^{-14}$ |
| Densité volumique (cm^{-3}) | $5,3 \cdot 10^{13}$ | $4,4 \cdot 10^{13}$ | $5,4 \cdot 10^{13}$ | $1,4 \cdot 10^{14}$ | $2,7 \cdot 10^{14}$ | $9,9 \cdot 10^{15}$ |

TABEAU IV.7: Paramètres issus de l'extraction des pièges à partir du diagramme figure IV.19.

ponctuels en surface. Concernant les niveaux à 0,42 eV et 0,49 eV, ils correspondraient à des défauts présents à l'interface AlGa_N/Ga_N selon Polyakov et al. [13], et seraient dépendant de la fraction molaire d'aluminium dans la couche d'AlGa_N. Un piège similaire avec une énergie d'activation autour de 0,47 eV sous le bas de la bande de conduction a également été observé sur la plaque AEC1389. Enfin le défaut n° 6 est souvent reporté dans la littérature et trouverait son origine au niveau des dislocations et des défauts étendus dans le canal.

3.3 Évolution du régime statique

3.3.1 *In-situ* pendant vieillissement

Pendant la durée du test, les valeurs des grandeurs asservies sont enregistrées et permettent de fournir des informations pertinentes sur la tenue du composant en fonction du temps, notamment pour le test HTO avec la tension V_{GS} . En outre des mesures complémentaires de $I_{D_{sat}}$ sont effectuées à intervalles de temps réguliers.

Il est important de souligner qu'il n'a été observé aucune destruction de composant pendant toute la durée du projet. Les composants pour lesquels l'arrêt des tests s'est avéré nécessaire ont simplement vu leurs caractéristiques chuter progressivement.

Ce cas n'a été rencontré que pour les test HTO à forte température, dont les critères d'arrêt sont définis lorsque la tension V_{GS} (asservie) devient positive, ou lorsque la chute du courant de saturation $I_{D_{sat}}$ dépasse 50%.

D'autre part, le monitoring des grandeurs révèle une bonne homogénéité pour chaque lot de composants testés, ce qui permet de moyenniser les résultats.

3.3.1.1 Vieillessement des HEMTs $2 \times 75 \mu\text{m}$ de la plaque AEC1388

La première campagne d'étude de fiabilité a porté sur 18 composants $2 \times 75 \mu\text{m}$ de la plaque AEC1388, et parmi lesquels 12 ont été vieillis pendant exactement 2000h. L'écart relatif moyen du courant de saturation normalisé par rapport à la valeur à $t=0\text{h}$ est donné figure IV.20 en fonction du type de stress appliqué pour les 12 transistors susmentionnés.

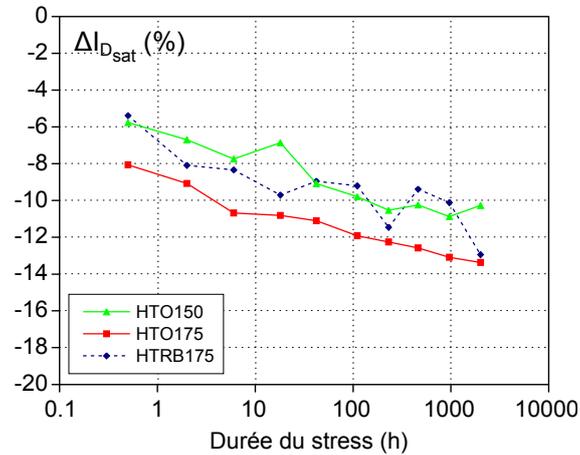


FIGURE IV.20: Évolution du courant de saturation des composants $2 \times 75 \mu\text{m}$ de la plaque AEC1388 en fonction de la durée du vieillissement pour trois tests différents (Mesures III-V lab).

Une chute brutale du courant est observée dès la première demi-heure de test (effet *burn-in*). En outre, une évolution logarithmique selon la loi $I_{D_{\text{sat}}}(t)/I_{D_{\text{sat}}0} = A \ln(t/1\text{h}) + B$ est observée pour chaque type de test dans la gamme de temps observé, avec $A = -6,4 \cdot 10^{-3} \pm 0,1 \cdot 10^{-3}$ dans chaque cas. Ce comportement similaire pour les trois tests montre que le même mécanisme de dégradation est responsable de l'évolution du courant drain-source.

D'autre part, au regard de la chute de courant observée à 2000h, il est constaté que plus de la moitié des dégradations seraient apparues avant les 10 premières heures de test.

Aussi, en incluant les résultats du test I_{DQ90} , le temps correspondant à une baisse de 10% a été tracé sur un diagramme d'Arrhenius en fonction de la température de vieillissement. Une forte corrélation a été trouvée, avec une énergie d'activation extraite de 1,6 eV.

Enfin, cette figure montre que la cinétique de dégradation du courant ne dépend pas des conditions de polarisation des transistors. Le test HTO semble cependant présenter les conditions de stress les plus défavorables pour les composants, surtout à cause de la possible injection d'électron chaud pendant le test [14]. C'est pour cette raison que ce test a fait l'objet d'études plus approfondies dans la suite du projet.

3.3.1.2 Influence de la température de test pour la plaque AEC1388

Pour mettre en évidence le caractère fortement impactant de la température au cours du vieillissement, des tests en débit HTO275 et HTO320 ont été réalisés sur 7 composants de développement $8 \times 75 \mu\text{m}$ provenant de la même plaque.

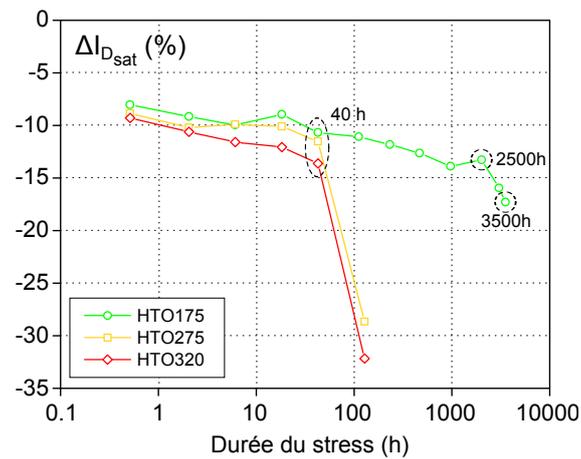


FIGURE IV.21: Évolution du courant de saturation des composants $8 \times 75\mu\text{m}$ de la plaque AEC1388 en fonction de la durée du vieillissement pour différentes températures de test en débit HTO (Mesures III-V lab).

Les résultats sur 126 h de test sont donnés figure IV.21, et sont comparés au transistor de même développement ayant subi un test HTO175 de 3500 h. On constate une évolution logarithmique du courant $I_{D_{\text{sat}}}$ avant 40 h de vieillissement. Ce comportement a déjà été observé lors de la première étude sur les transistors deux doigts.

Une chute brutale du courant est observée à partir de 40 h pour les tests à 275 et 320 °C, et au delà de 2500 h pour le test HTO175. Par ailleurs, les trois transistors $2 \times 75\mu\text{m}$ ayant été vieillis pendant 3500 h ont également révélé une augmentation similaire des dégradations à partir de 2500 h.

On suppose qu'il existe un second mécanisme de dégradation à l'origine de la forte baisse de $I_{D_{\text{sat}}}$, et celui ci serait semblable pour tous les tests de vieillissement accéléré HTO. Il semblerait que ce phénomène soit activé thermiquement.

3.3.1.3 Influence de la température de test pour la plaque AEC1389

Dans la même idée que celle exposée dans la section précédente, une série de test HTO à différentes températures a été réalisée sur des composants de la plaque AEC1389.

Bien que cette plaque soit moins homogène qu'AEC1388, l'ensemble des composants de chaque test présente une dérive équivalente des paramètres avec la même cinétique d'évolution. Les résultats sont peu dispersés pour un même test, ce qui rend valide l'analyse comparative entre les différents tests de vieillissement, sachant que la base de l'étude s'appuie sur l'évolution relative du courant $I_{D_{\text{sat}}}$. D'après la figure IV.22, l'évolution moyenne du courant de saturation pour les quatre températures de canal présente trois phases au cours du temps.

Premièrement, une diminution de $I_{D_{\text{sat}}}$ est observée dès la mise en route des tests de vieillissement. Cette variation est d'autant plus importante que la température de canal est faible (entre 10 % et 17 % de diminution), montrant un comportement différent de celui rencontré avec les composants de la plaque AEC1388.

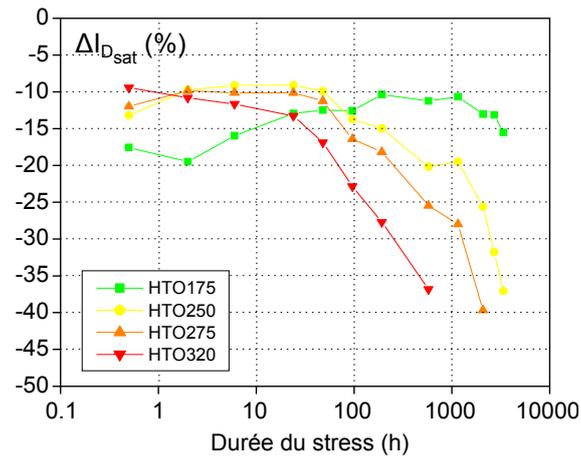


FIGURE IV.22: Évolution du courant de saturation des composants $8 \times 75 \mu\text{m}$ de la plaque AEC1389 en fonction de la durée du vieillissement pour différentes température de test en débit HTO (Mesures III-V lab).

Ensuite, une récupération du courant de drain est observée, jusqu'à atteindre 90% du courant initial durant les tests aux températures 175, 250 et 275 °C. La durée de récupération est d'autant plus longue que la température est faible, respectivement 200h, 6h et 2h. On ne constate pas de récupération pour le test à 320°C, ce qui est corrélé avec le fait que la chute de $I_{D_{\text{sat}}}$ n'est que de 10% lors de la mise en route du test.

La dépendance en température de ce mécanisme montre qu'il s'agit ici d'un phénomène de piégeage-dépiégeage, et cela a déjà été observé lors d'études précédentes menées à III-V lab sur une plaque de technologie comparable.

Finalement, après la récupération de 90% de $I_{D_{\text{sat}}}$, une dégradation importante se produit d'autant plus tôt que la température de canal est élevée, à l'instar des observations effectuées sur la plaque AEC1388. Cette dégradation est donc activée thermiquement.

En reportant l'instant de défaillance à 20% de dégradation dans un diagramme d'Arrhenius pour les températures supérieures ou égales à 250 °C, une forte corrélation est observée avec une énergie d'activation estimée à 0,8eV. Notons que le test HTO175 n'est pas pris en compte car le critère de défaillance n'a pas été atteint. À 15% de dégradation, tous les tests peuvent figurer dans le diagramme dont l'exploitation conduit à une énergie de 0,6eV.

3.3.1.4 Influence de la polarisation V_{DS}

Un test HTO175 avec une polarisation $V_{DS}=40\text{V}$ a été réalisé dans le but d'évaluer l'impact de la tension de drain sur les dégradations. Les résultats sont exposés figure IV.23.

On remarque qu'en tout début de test, le courant $I_{D_{\text{sat}}}$ diminue très significativement entre 15 et 20% pour le test à 25V et entre 20 et 25% pour celui à 40V. Au cours du vieillissement, la dégradation évolue peu, et le test à 40V induit globalement 10% de dégradation supplémentaire par rapport au test à $V_{DS}=25\text{V}$ pendant toute la durée de l'étude.

La tension de drain ne semble pas influencer le temps de récupération du courant énoncée dans la section précédente. hormis le fait que la récupération ne concerne que 80 à 85%

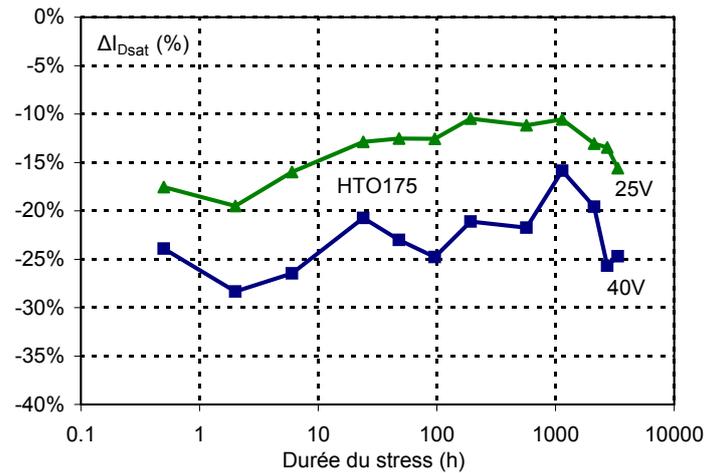


FIGURE IV.23: Évolution du courant de saturation de composants $8 \times 75 \mu\text{m}$ de la plaque AEC1389 en fonction de la durée du vieillissement HTO175, pour deux polarisations V_{DS} différentes : 25 et 40 V (Mesures III-V lab).

en moyenne pour $V_{DS}=40\text{V}$. En outre, la fin de la récupération observée pour les deux tests HTO semble commencer au même moment à partir de 1000 h de vieillissement. La tension V_{DS} n'a donc pas d'influence significative sur la durée des trois phases de dégradation des composants à 175°C .

3.3.2 Caractérisation complète après vieillissement

Cette section traitera des changements apportés par les différents types de tests sur les composants. Les résultats proposés exposent les changements induits par les différents types de stress sur les caractéristiques électriques en régime statique. Celles-ci ont été mesurées avant puis directement après vieillissement dans un premier temps au sein de III-V Lab, puis plus tard dans les locaux de l'IEMN.

L'arrêt des tests est constamment suivi de la relaxation d'une partie des dégradations observées sur les propriétés de transport. Les tests de récupération après vieillissement menés à III-V lab, à température ambiante et de durée variable, ont montré un regain allant parfois jusqu'à 30 % des caractéristiques perdues selon le type de stress préalablement appliqué.

Après un arrêt des tests HTO, le courant I_{Dsat} augmente partiellement quelle que soit la durée de récupération. Pour les tests HTRB, certains dispositifs présentent une récupération notable du courant de drain alors que d'autres se dégradent, rendant les conclusions sur la récupération après le test HTRB difficiles. Ainsi, on notera des différences entre les mesures effectuées à l'IEMN et les résultats donnés par III-V Lab sur certaines grandeurs.

En outre, il n'a pas été possible de mesurer à l'IEMN tous les composants après vieillissement, notamment ceux de la plaque AEC1389 ; les résultats proposés dans le cadre de ce travail sont donc statistiquement moins sûrs et plus sensibles aux fluctuations que ceux avancés par III-V lab. Cependant les tendances observées étant les mêmes, les mesures des deux laboratoires seront présentées dans ce manuscrit.

3.3.2.1 Résultats de la plaque AEC1388

Les résultats en régime statique de cette plaque qui sont exposés dans les tableaux IV.8 a et b ne concernent que les HEMTs $2 \times 75\mu\text{m}$ ayant subi un vieillissement de 2000h, au nombre de 6 par test, et les HEMTs $8 \times 75\mu\text{m}$ ayant subi les vieillissements HTO à température élevée. Les caractéristiques électriques moyennes mesurées à l'IEMN sont également données dans les figures IV.24 a, b, c et d. Néanmoins les résultats à 1000h et à 3500h, effectués à partir d'un seul transistor par test, ne sont pas exposés dans cette partie pour éviter des analyses sur des composants spécifiques.

| | | $g_{m_{\max}}$ | $g_m(V_{GS}=0V)$ | V_P | $I_{D_{\text{sat}}}$ * | R_{on}^* |
|-----------------------------------|------------------------|----------------|------------------|--------|------------------------|-------------------|
| 2000h $2 \times 75\mu\text{m}$ | HTO150 ($\times 6$) | -2,4% | -28% | +0,10V | -11% | +15% |
| | HTO175 ($\times 6$) | -3,3% | -26% | +0,15V | -14% | +16% |
| | HTRB175 ($\times 6$) | -3,6% | -23% | +0,20V | -14% | +15% |
| 126h $8 \times 75\mu\text{m}$ | HTO275 ($\times 3$) | -14% | -32% | +0,30V | -32% | +167% |
| | HTO320 ($\times 4$) | -26% | -34% | +0,30V | -34% | +182% |

(a) Résultats donnés par III-V Lab (* : valeurs estimées).

| | | $g_{m_{\max}}$ | $g_m(V_{GS}=0V)$ | V_P | $I_{D_{\text{sat}}}$ | R_{on} | η | ϕ_B |
|-----------------------------------|------------------------|----------------|------------------|--------|----------------------|-----------------|--------|----------|
| 2000h $2 \times 75\mu\text{m}$ | HTO150 ($\times 4$) | -0,04% | -10% | +0,18V | -5% | +4% | +1% | +0,03eV |
| | HTO175 ($\times 3$) | -0,12% | -8% | +0,25V | -7% | +6% | +8% | +0,04eV |
| | HTRB175 ($\times 3$) | -1,21% | -6% | +0,23V | -9% | +7% | +21% | +0,05eV |
| 150h $8 \times 75\mu\text{m}$ | HTO275 ($\times 2$) | -42% | -28% | +0,42V | -42% | +136% | +12% | +0,14eV |
| | HTO320 ($\times 2$) | -44% | -35% | +0,44V | -48% | +165% | -1% | +0,17eV |

(b) Mesures réalisées à l'IEMN.

TABLEAU IV.8: Évolution moyenne des paramètres électriques des composants de la plaque AEC1388 après vieillissement. Paramètres de transconductance donnés à $V_{DS}=8V$.

La synthèse des résultats après vieillissement accéléré montre une dégradation significative avec le même ordre de grandeur du g_m en régime de saturation à $V_{GS}=0V$ quelles que soient les contraintes appliquées. La relaxation des HEMTs $2 \times 75\mu\text{m}$ a permis de récupérer entre 60 et 75% de la diminution de $g_m(V_{GS}=0V)$ (différence entre les tableaux IV.8 a et b).

La transconductance maximale $g_{m_{\max}}$ varie très faiblement lorsque le second mécanisme de dégradation n'a pas été activé, soit après les trois tests à « faible température » pendant 2000h. Au contraire, elle est fortement affectée après seulement 126h pour les deux tests à température élevée, comme le montre la figure IV.24a.

On observe également un décalage de V_P de 0,1V à 0,3V selon les tests, d'autant plus important que la température de jonction est élevée. Ce décalage tend à augmenter de plus de 0,1V après repos des composants ayant subi un test HTO.

Enfin les principaux résultats concernant les caractéristiques de sortie montrent une diminution du courant de drain et par conséquent une augmentation proportionnelle de la résistance R_{on} . Les valeurs mesurées sont cohérentes avec le monitoring des paramètres réalisés *in-situ* pendant les tests (sections 3.3.1.1 et 3.3.1.2).

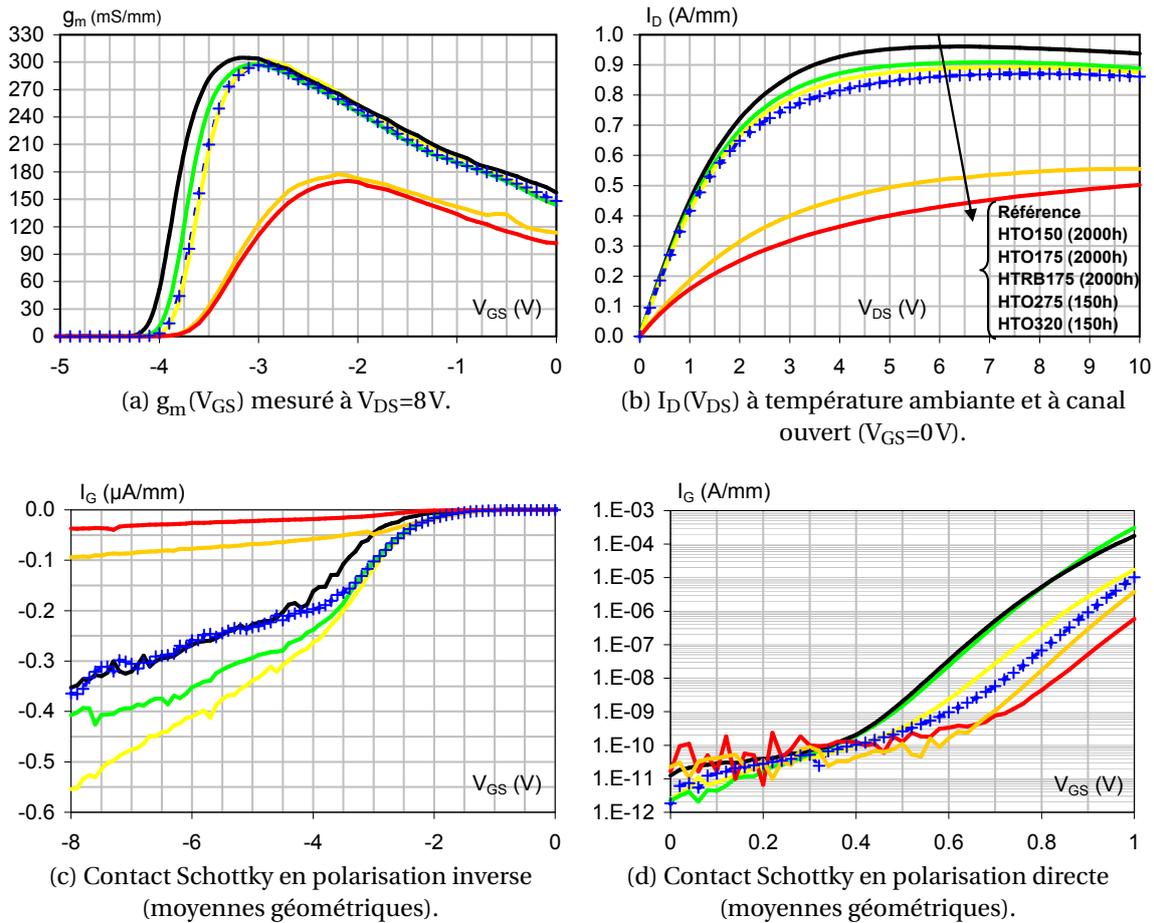


FIGURE IV.24: Caractéristiques moyennes des composants de la plaque AEC1388 avant et après vieillissement (Mesures IEMN).

Il est enfin important de souligner que les tendances observées restent les mêmes, que les mesures aient été effectuées juste après les tests de vieillissement à III-V Lab, ou bien après un temps de relaxation plus long à l'IEMN.

En ce qui concerne les contacts de grilles, chaque test a globalement amélioré le contact Schottky pour la plupart des composants. Seuls quelques-uns ont vu leur contact se dégrader en observant une augmentation conséquente de l'effet tunnel (TU). Il n'y a pas de corrélation entre l'augmentation du courant de fuite et le type de stress appliqué. Aussi, ces composants ont été écartés du calcul des évolutions moyennes (voir figures IV.24 c et d).

L'analyse des caractéristiques de la diode Schottky en polarisation directe montre que la hauteur de barrière n'a quasiment pas évolué à faible température de test, et plus significativement pour les deux tests à 275 °C et 320 °C. Le facteur d'idéalité reste dans le même ordre de grandeur quel que soit le vieillissement du composant. Cette amélioration est similaire à ce qui est observé après un post recuit.

Le courant lié à la caractéristique $I_G(V_{GS})$ en polarisation directe diminue à mesure que les conditions du vieillissement subies par le transistor sont plus contraignantes. En inverse, une amélioration du courant de fuite de grille à $V_{GS}=-8V$ est cependant observée à forte température de test (réduction de $|I_G|$).

3.3.2.2 Résultats de la plaque AEC1389

Le bilan des analyses des tests HTO effectués à plusieurs températures sur la plaque AEC1389 est donné tableau IV.9. Les résultats avancés par III-V Lab concernent tous les composants ayant subi avec succès 2080h de vieillissement. C'est pour cette raison qu'il n'y a qu'un seul transistor représentatif du test HTO320. Le tableau IV.9a donne les différences entre les moyennes effectivement mesurées avant et après vieillissement sur chaque composant du lot.

Les 7 HEMTs $8 \times 75\mu\text{m}$ vieillis étudiés à l'IEMN n'ont pas tous subis la même durée de test HTO. On observera encore une fois, malgré l'inconstance de ce paramètre, les mêmes tendances en fonction de la température de jonction. À l'IEMN, on a analysé en plus un lot de 4 composants vierges, dont la caractéristique électrique moyenne fait office de référence pour le calcul des écarts moyens présentés tableau IV.9b, et dans la présentation des mesures données figure IV.25 a, b et c en guise de synthèse visuelle.

| 2080h | $V_{DS}=25\text{V}$ | | | | $V_{DS}=40\text{V}$ |
|-------------------------|--------------------------|--------------------------|--------------------------|--------------------------|--------------------------|
| | HTO175 ($\times 3$) | HTO250 ($\times 5$) | HTO275 ($\times 5$) | HTO320 ($\times 1$) | HTO175 ($\times 3$) |
| $g_{m_{\max}}$ | -6 % | -10 % | -23 % | -33 % | -10 % |
| $g_m(V_{GS}=0\text{V})$ | -22 % | -57 % | -59 % | -53 % | -39 % |
| $I_{D_{\text{sat}}}$ | -13 % | -26 % | -40 % | -45 % | -20 % |
| R_{on} | +23 % | +50 % | +128 % | +307 % | +28 % |

(a) Résultats III-V Lab.

| | $V_{DS}=25\text{V}$ | | | | $V_{DS}=40\text{V}$ |
|-------------------------|-----------------------------------|-----------------------------------|-----------------------------------|----------------------------------|-----------------------------------|
| | HTO175 3350h ($\times 1$) | HTO250 3350h ($\times 2$) | HTO275 2080h ($\times 2$) | HTO320 227h ($\times 1$) | HTO175 3350h ($\times 1$) |
| $g_{m_{\max}}$ | -6 % | -14 % | -21 % | -35 % | -14 % |
| $g_m(V_{GS}=0\text{V})$ | -16 % | -37 % | -24 % | -30 % | -38 % |
| V_p | +0,13V | +0,25V | +0,26V | +0,28V | +0,04V |
| $I_{D_{\text{sat}}}$ | -10 % | -20 % | -23 % | -42 % | -12 % |
| R_{on} | +4 % | +27 % | +64 % | +123 % | +13 % |

(b) Résultats IEMN.

TABLEAU IV.9: Évolution moyenne des paramètres électriques des composants $8 \times 75\mu\text{m}$ de la plaque AEC1389 pour différentes température de stress HTO et tension de polarisation V_{DS} . Paramètres de transconductance donnés à $V_{DS}=8\text{V}$.

Une dégradation d'autant plus importante est observée lorsque la température de canal est élevée après analyse des paramètres $I_{D_{\text{sat}}}$, R_{on} , et $g_{m_{\max}}$. Une évolution sensible de la tension de seuil V_p en fonction de la température est également observée. La transconductance en régime de saturation à canal ouvert $g_m(V_{GS}=0\text{V}, V_{DS}=8\text{V})$ est notablement affectée à partir d'une température de vieillissement de 250°C selon le tableau IV.9a.

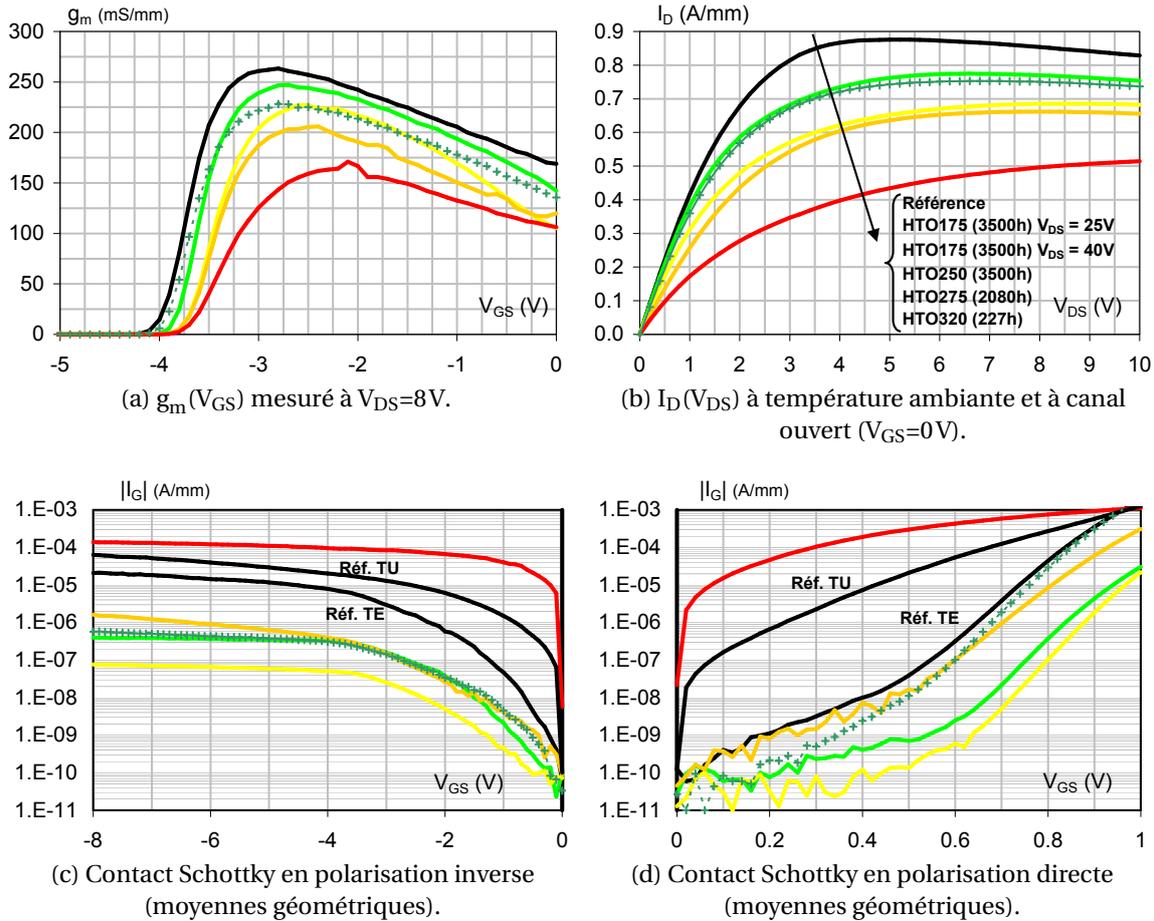


FIGURE IV.25: Caractéristiques électriques moyennes des composants $8 \times 75 \mu\text{m}$ de la plaque AEC1389 (Mesures IEMN).

Concernant l'évolution du contact Schottky, il est en outre difficile d'extraire une tendance suite à cette étude, sachant que l'homogénéité de la plaque est discutable et que la quantité de composants mesurés ne permet pas de réduire suffisamment les intervalles de confiance au niveau de l'extraction des paramètres. De plus sur les quatre composants vierges, un seul présente un transport dominant de type TE, les trois autres ayant un courant de fuite trop important pour extraire les paramètres η et ϕ_B (figure IV.25d).

La seule observation pertinente est que les composants vieillis ont une caractéristique $I_G(V_{GS})$ globalement meilleure que le composant de la référence TE (thermoïonique) en polarisation directe et inverse, excepté pour le test HTO320 qui a un courant de fuite largement supérieur à la référence TU (tunnel).

Sur le rôle de la polarisation V_{DS} pendant vieillissement, l'évolution moyenne des paramètres présentés dans les tableaux IV.9 a et b montre que les modifications apportées par le vieillissement HTO175 à $V_{DS}=40V$ sont comprises entre les valeurs des tests HTO175 et HTO250 à 25V. Outre la dégradation sensible de g_m à $V_{DS}=8V$, la tension de pincement n'a pas évolué après le test. Enfin, peu de différences sont observées entre les caractéristiques $I_D(V_{DS})$ à canal ouvert entre les deux tests à 25V et 40V.

3.4 Fiabilité des contacts

3.4.1 Tenue des contacts après stockage en température

Pour identifier l'origine de la détérioration du transistor induit par le vieillissement, des études ont été menées pour estimer l'influence de la température sur la dégradation des contacts ohmiques et du canal.

Deux PCM de la plaque AEC1388 contenant des motifs d'échelles TLM et de trèfles de Van Der Pauw ont été stockés dans un four tubulaire à 400 °C pendant 12 heures avec une atmosphère saturée en diazote. Les mesures ont permis d'extraire les paramètres spécifiques des contacts ohmiques et du canal, et ainsi d'analyser leur évolution après stockage en température. L'étape a été réitérée deux fois à 500 °C, pour des durées de 9 h et 21 h. L'évolution moyenne des résistance de contact R_C et de canal R_{SH} sont donnés figure IV.26.

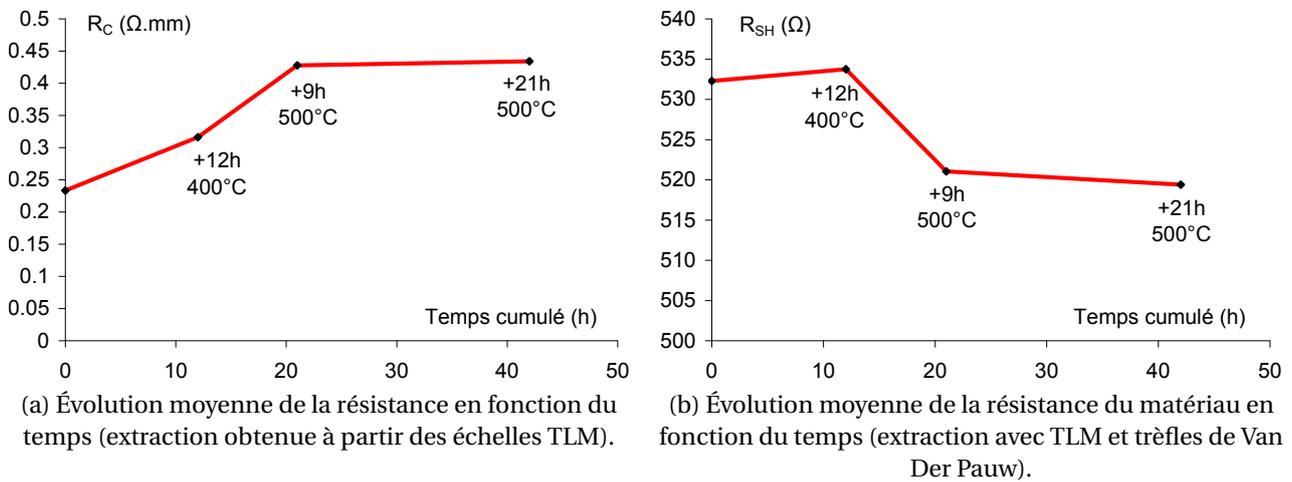


FIGURE IV.26: Évolution des paramètres de contacts de la plaque AEC1388 en fonction du temps de stockage en température (Mesures IEMN).

Les paramètres extraits de la mesure par effet Hall (n_s et μ_e) n'ont pas évolué après stockage. En revanche, une forte différence entre les valeurs de la résistance de canal extraite par la méthode TLM (R_{SH}^{TLM}) et par la méthode de Van Der Pauw (R_{SH}^{VDP}) a été constatée, avec un comportement différent pour chaque PCM.

Le premier PCM mesuré a vu une augmentation de R_{SH}^{TLM} de 23 % après les 12 premières heures, puis sa valeur est restée constante et proche R_{SH}^{VDP} qui n'a varié que de 2 % sur toute la durée de l'étude.

Quand au second, les mesures ont donné avant stockage en température $R_{SH}^{TLM} = R_{SH}^{VDP}$. De la même manière que le premier PCM, une variation de R_{SH}^{VDP} de 2 % a été observée tout au long de l'étude, tandis que R_{SH}^{TLM} s'est améliorée de manière continue pour une diminution totale de 30 % après 42 h de stockage cumulé.

Enfin, l'évolution de la moyenne R_{SH}^{TLM} des deux PCM est en parfaite corrélation avec celle de R_{SH}^{VDP} , avec néanmoins un écart global de 10 % entre les deux valeurs.

On serait en droit de s'interroger sur le comportement différent de R_{SH} en fonction de la technique d'extraction utilisée après stockage en température. La méthode TLM part de l'hypothèse que les zones sous les contacts et dans le canal sont homogènes, alors que la technique des trèfles de Van Der Pauw vise à éliminer ces inhomogénéités. De plus, la topologie des motifs est fondamentalement différente, et il en va donc de même pour la répartition des contraintes mécaniques induites par dilatation thermique de la couche d'AlGaN, de la couche de passivation (qui pour rappel a été déposée à 340 °C), et des contacts métalliques.

Quoiqu'il en soit, la résistance de contact R_C mesurée sur les deux PCM double sa valeur pendant les vingt premières heures avant de rencontrer un palier. Cette variation pourrait expliquer l'augmentation de R_{on} des HEMTs après vieillissement. L'augmentation semble due à la création de défauts provoquée par la relaxation des contraintes élastiques stockées sous la passivation au niveau du flanc du contact ohmique.

D'autre part, une analyse plus approfondie sur la fiabilité des contacts ohmiques de type Ti/Al/Ni/Au sans passivation a démontré une bonne stabilité dans le temps à forte température [15]. À ce stade de l'étude, il n'est pas encore possible de conclure sur l'origine des dégradations observées.

3.4.2 Caractérisation en température des contacts Schottky après vieillissement HTO

Dans le but de rechercher d'éventuels mécanismes de dégradation au niveau des contacts Schottky après vieillissement, les caractéristiques $I_G(V_{GS})$ de 3 HEMTs $8 \times 75 \mu\text{m}$ de la plaque AEC1389 ont été mesurées à $T=100\text{K}$. Les paramètres η et ϕ_B , extraits à 100 K et 300 K, sont donnés tableau IV.10 pour plusieurs température de test HTO.

| | HTO175 | | HTO250 | | HTO320 | |
|-----------|--------|------------------|--------|------------------|--------|------------------|
| | η | ϕ_B (eV) | η | ϕ_B (eV) | η | ϕ_B (eV) |
| T = 100 K | 1,32 | 0,61 | 1,59 | 0,59 | 1,67 | 0,65 |
| T = 300 K | 1,11 | 0,92 | 1,10 | 1,04 | 1,06 | 1,09 |

TABLEAU IV.10: Paramètres des contacts Schottky de la plaque AEC1389 (Mesures INL).

L'amélioration de la hauteur de barrière ϕ_B en fonction de la température de jonction pendant le test est une nouvelle fois observée à partir des mesures effectuées à 300 K. Cependant, l'extraction de η a donné des valeurs proches de 1 pour chaque transistor. À faible température, une diminution de ϕ_B et une augmentation de η sont observées sur tous les composants. Ces variations peuvent être attribuées à des inhomogénéités au niveau de la hauteur de barrière. De plus, quelle que soit la température de test, on observe une relative stabilité de ces grandeurs.

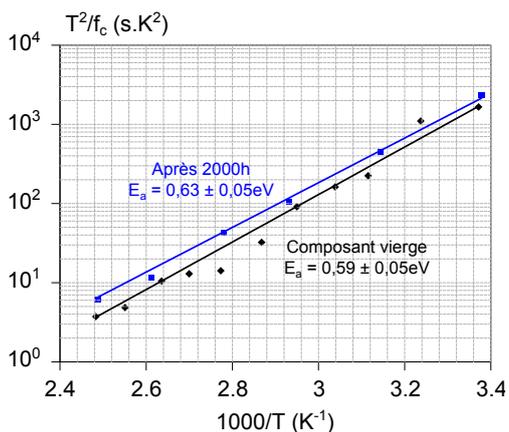
En conclusion, il n'y a pas de dégradation évidente apparaissant au niveau du contact Schottky lors des tests HTO, quelle que soit la température de jonction lors du test. Au contraire, une amélioration du contact est observée, en particulier à partir de $T_j=250^\circ\text{C}$ (effet de post recuit de grille).

3.5 Analyse du bruit basse fréquence

3.5.1 Vieillessement à faible température

Les mesures de bruit basse fréquence réalisées à IMS ont permis d'éclaircir certains points sur les mécanismes de dégradation mis en jeu pendant le vieillissement des composants. Il a été démontré que les trois tests à « basse température » (HTO150, HTO175 et HTRB175) subis par les composants $2 \times 75 \mu\text{m}$ de la plaque AEC1388 ont apporté des modifications peu concluantes sur le niveau de bruit de scintillation en $1/f$.

Aussi, la caractérisation des densités spectrales de bruit en courant de drain laisse apparaître pour tous ces composants un bruit en $1/f^4$ induit par la génération-recombinaison des porteurs, avant et après vieillissement, quel que soit le type et la durée du test. L'extraction de la fréquence de coupure à partir de laquelle le bruit G-R n'est plus observable en fonction de la température a permis d'identifier les pièges responsables de cette source de bruit (figure IV.27a). Ainsi, l'énergie d'activation, la section de capture et la densité des pièges sont données dans le tableau IV.27b.



(a) Diagramme d'Arrhenius reportant la fréquence de coupure f_c .

| | Énergie d'activation (eV) | Section de capture (cm^2) | Densité (cm^{-3}) |
|---------------|---------------------------|--------------------------------------|------------------------------|
| HEMTs vierges | 0,59 | $7,0 \cdot 10^{-15}$ | $9,0 \cdot 10^{15}$ |
| Après 2000h | 0,63 | $8,1 \cdot 10^{-15}$ | $6,6 \cdot 10^{15}$ |

(b) Paramètres caractéristiques des pièges.

FIGURE IV.27: Analyse des pièges responsables de la composante de bruit G-R avant et après vieillissement de 2000h sur les composants $2 \times 75 \mu\text{m}$ de la plaque AEC1388 (Mesures IMS).

Les fréquences de coupure du bruit G-R sont les mêmes après vieillissement des dispositifs, donc aucun autre piège n'aurait été créé pendant le premier mécanisme de dégradation. D'autre part, l'estimation de la section de capture amène à une localisation des pièges dans la couche barrière d'AlGaN.

Enfin, l'analyse de la densité de bruit en $1/f$ normalisée par le carré du courant I_D montre que les dégradations observées se stabilisent après 1000h quel que soit le test, comme cela a été observé pendant le monitoring des composants. En outre, l'analyse du bruit au pincement a permis d'affirmer que ces dégradations ne peuvent pas être attribuées à une éventuelle évolution du canal.

3.5.2 Tests HTO à température élevée

Dans cette partie, les évolutions observées sont principalement caractérisée par un mécanisme de dégradation rapide détériorant fortement les composants pendant le vieillissement. Dans le cas des HEMTs $8 \times 75 \mu\text{m}$ vieillis à température élevée ($\geq 250^\circ\text{C}$), la densité spectrale de bruit en courant $S_{I_D}(f)$ est essentiellement dominé par le bruit de scintillement en $1/f$ dans la gamme de fréquences étudiée [1 Hz – 100 kHz]. Ainsi la composante de bruit G-R n'est plus exploitable, et aucune information quantitative ne peut être donnée à propos des pièges.

Le bruit de scintillement étant prédominant, l'expression $S_{I_D}(f) \cdot f$ (unité en A^2) est une bonne approximation au premier ordre dans une gamme de fréquence relativement large de la composante de bruit en $1/f$. Lorsque les transistors sont en régime de fonctionnement linéaire, cette expression est proportionnelle à I_D^2 .

Les graphiques exposés figure IV.28 donnent la valeur de la composante de bruit en $1/f$ normalisée par rapport au carré du courant statique en fonction de I_D^2 , mesurée sur les HEMTs des plaques AEC1388 et AEC1389 vieillis selon les conditions de test HTO à différentes températures.

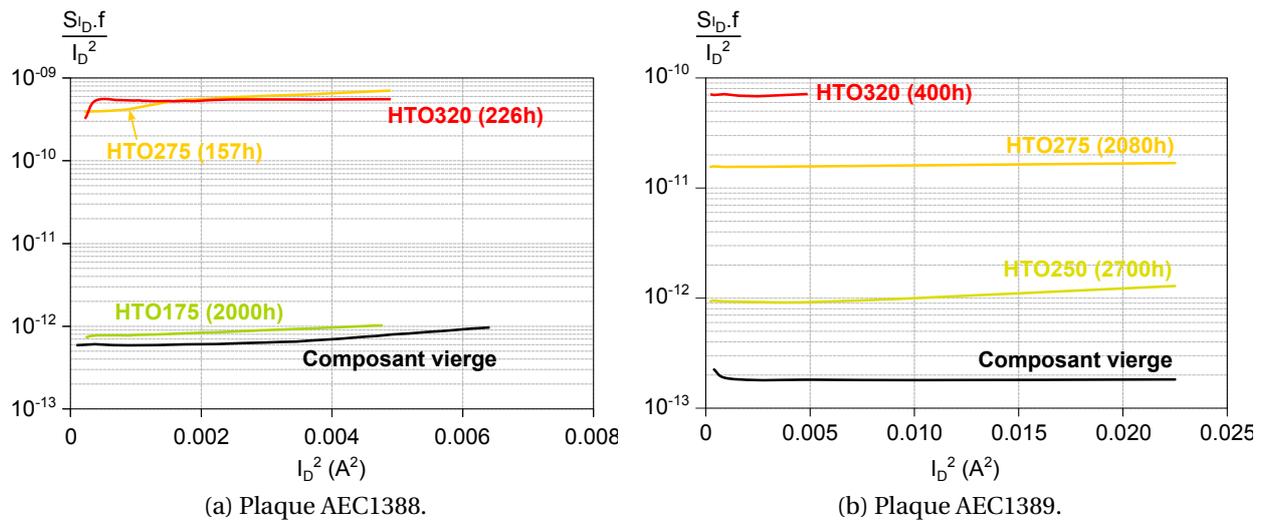


FIGURE IV.28: Niveau de bruit en $1/f$ normalisé par le carré du courant de drain. Mesures réalisées à canal ouvert sur des composants vierges ou ayant subi différents tests de vieillissement, de développement $8 \times 75 \mu\text{m}$ (Mesures IMS).

Concernant la plaque AEC1388, la faible évolution du niveau de bruit en $1/f$ constatée entre le transistor vierge et celui vieilli 2000h à 175°C est corrélée avec l'étude réalisée précédemment sur le bruit G-R. En revanche, pour les tests à plus haute température (275°C et 320°C) une augmentation significative de plus de deux ordres de grandeur est observée. L'intensité du bruit observé sur les deux HEMTs fortement dégradés est la même, corroborant l'hypothèse d'un second mécanisme de dégradation identique pour les deux composants.

L'évolution du niveau de bruit des composants de la plaque AEC1389 s'élève progressivement à mesure que la température de test augmente. Comme il l'a été montré lors de

la caractérisation en régime statique pendant les tests, l'analyse du niveau de bruit montre deux niveaux de dégradation.

Le premier est mis en exergue par le composant vieilli à une température de jonction de 250°C, dont l'augmentation du niveau de bruit après 2700h de test est inférieure à une décade. Le second niveau de dégradation apparaît à partir de 275°C et devient encore plus important à 320°C, avec une augmentation de plus de deux ordres de grandeur.

Pour les deux plaques, la température est un facteur critique d'accélération de la détérioration des composants. Celle ci serait principalement expliquée par la dégradation des propriétés de conduction au niveau du canal, sachant que les mêmes niveaux de dégradation sont observés à canal ouvert et à $V_{GS}=0,5V$.

3.6 Effet de lag en régime impulsif

3.6.1 Vieillissements à faible température

La mesure des composants $2 \times 75\mu m$ en régime impulsif à différentes périodes de vieillissement a permis d'évaluer les tendances de l'évolution du courant I_D en régime pulsé en fonction du type de test effectué (figure IV.29), complétant l'étude qui a été réalisée en régime statique.

D'autre part, les mesures faites sur les trois points de polarisation $(V_{GS0}, V_{DS0}) = (0V, 0V)$, $(-5V, 0V)$ et $(-5V, 15V)$ (cf. section 2.2.1 de ce chapitre) donnent des informations supplémentaires sur l'apparition de nouveaux pièges détectables par le banc de mesure, et sont exposées figure IV.30.

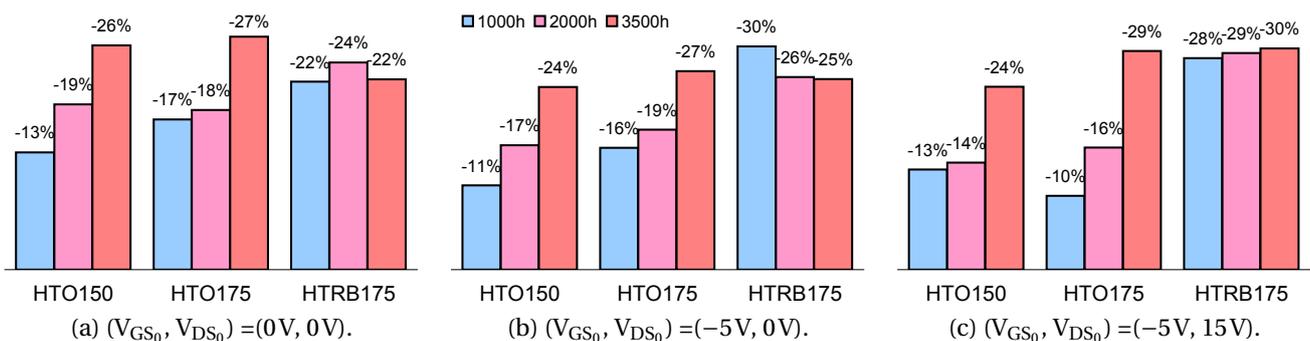


FIGURE IV.29: Écart relatif du courant impulsif $I_D(V_{GS}=0V, V_{DS}=8V)$ entre les mesures effectuées sur les transistors vierges et l'ensemble des transistors vieillis de développement $2 \times 75\mu m$ de la plaque AEC1388 (Mesures IEMN).

Pour les trois points de repos considérés, on observe une forte corrélation linéaire entre la diminution du courant I_D et la durée du vieillissement pour les tests HTO150 et HTO175, tandis que la dégradation du courant observée sur les composants vieillis en polarisation inverse (HTRB) reste sensiblement la même quelle que soit la durée du test. En outre, les dégradations apportées par le test HTRB sont les plus importantes jusqu'à 2000h. À partir de 3500h, les deux tests HTO rattrapent les niveaux de dégradation du test HTRB.

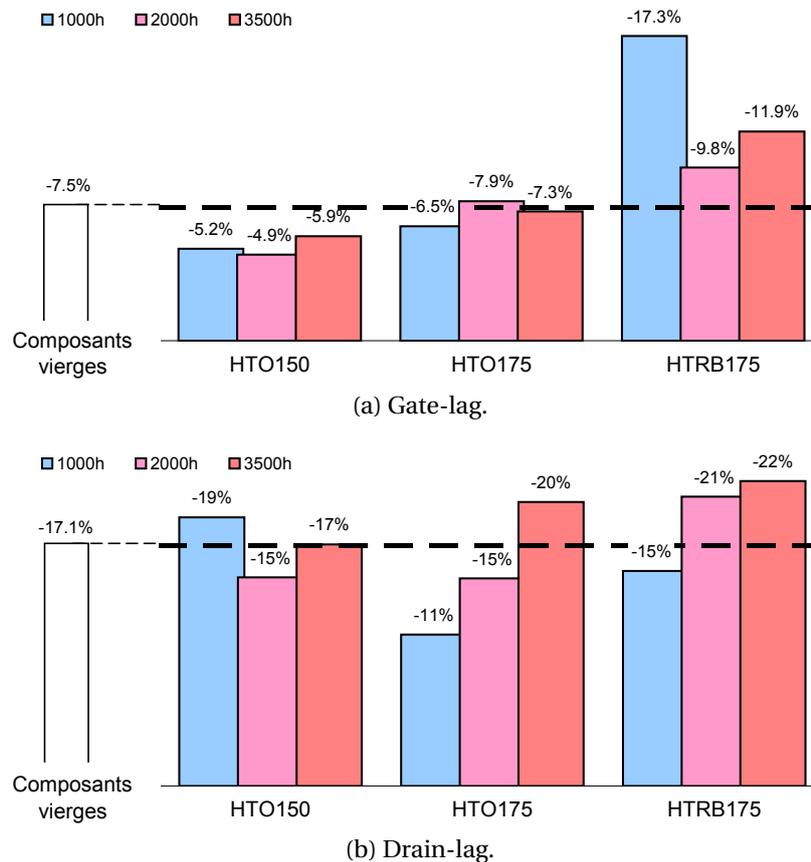


FIGURE IV.30: Baisse du courant induit par les effets de pièges à canal ouvert et à $V_{DS}=8V$ (Mesures IEMN).

En ce qui concerne les phénomènes de *gate lag*, aucune évolution sensible n'est constatée. Ainsi, on observe une évolution du *gate lag* de 2,6 point au maximum pour le test HTO150, et de 1 point pour le test HTO175. La mesure à 1000h du test HTRB175 est anormalement grande, et correspond à la mesure d'un seul transistor dont le comportement peut être considéré comme exotique. En effet, bien que la dispersion des propriétés électroniques soit faible parmi les composants, elle reste non négligeable compte tenue du petit échantillon de transistors disponibles à l'IEMN. En revanche, les mesures à 2000h et à 3500h montrent que le *gate lag* est légèrement plus grand, et augmente respectivement de 2,3 et 4,4 point.

Finalement on note une tendance du *drain lag* à augmenter à mesure que la durée du test est importante. Cependant, les évolutions observées restent faibles et non concluantes pour déduire d'une augmentation significative du nombre de pièges. D'autre part, l'analyse des données exposées dans cette section ne montre pas l'influence de la température, comme il l'a été montré en régime statique.

3.6.2 Vieillissements à haute température

Une étude similaire a été réalisée sur les composants $8 \times 75\mu m$ vieillis à haute température. Les figures IV.31 a et b donnent respectivement les mesures du courant en régime pulsé aux trois points de polarisation pour les plaques AEC1388 et AEC1389.

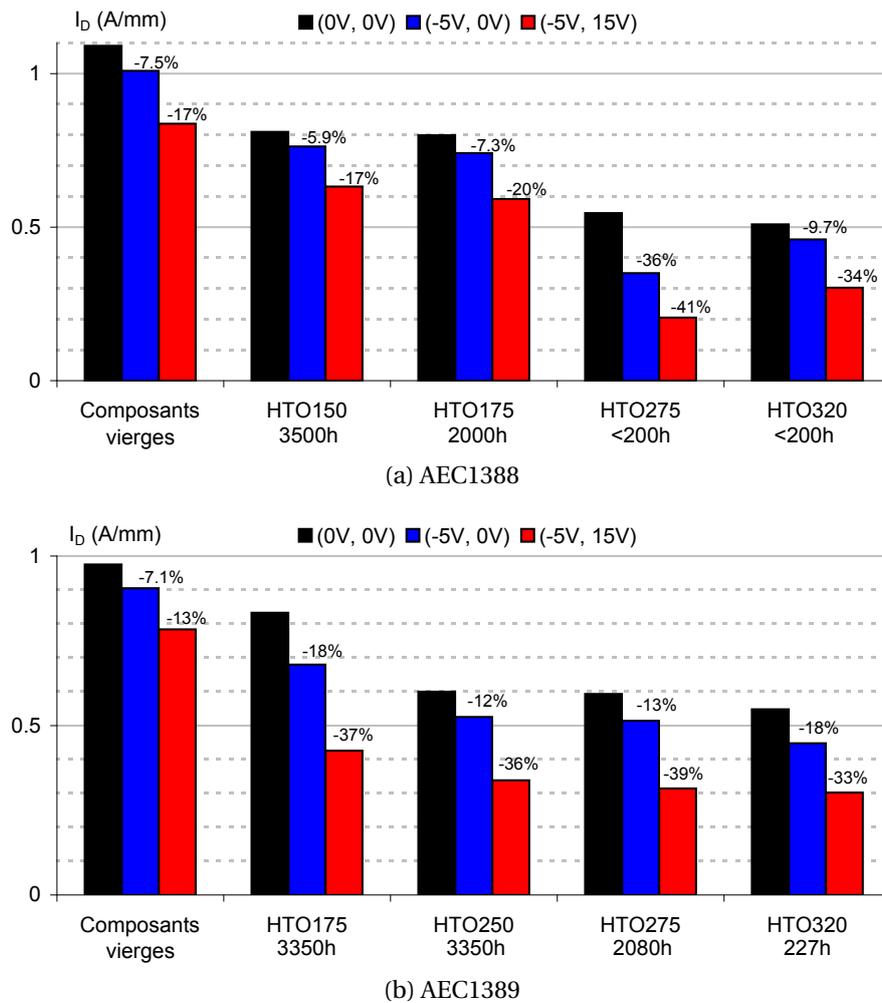
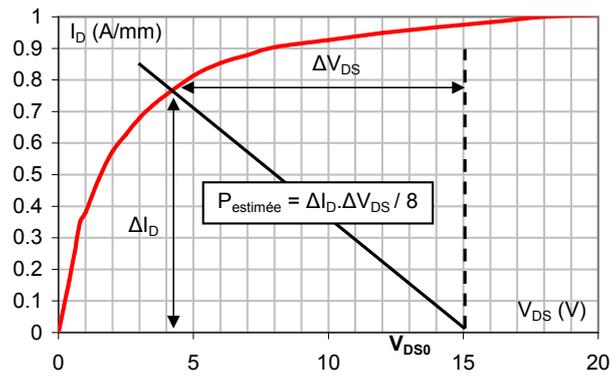


FIGURE IV.31: Valeur du courant I_D ($V_{GS}=0V$, $V_{DS}=8V$) en régime pulsé aux trois points de polarisation (V_{GS_0} , V_{DS_0}) des composants $8 \times 75\mu m$ avant et après vieillissement HTO. Indication de la chute relative du courant attribuée aux effets de *gate lag* et de *drain lag* (Mesures IEMN).

Pour la plaque AEC1388, une forte chute du courant est observée après les vieillissements à 275 °C et 320 °C. Ce phénomène est lié à l'apparition du second mécanisme de dégradation des composants. En ce qui concerne la baisse du courant induit par les effets de *gate lag* et de *drain lag*, une augmentation significative est observée pour ces deux tests.

Les mêmes observations peuvent être faites à propos des résultats de la plaque AEC1389, sous réserve que le transistor ayant subi le test HTO175 présente des caractéristiques exotiques par rapport au reste des composants sachant que l'homogénéité de la plaque AEC1389 est moins bonne.

Enfin, l'estimation de la puissance est un bon indicateur permettant de rendre compte des dégradations survenues pendant les différents vieillissements. Le calcul de la puissance estimée est donné figure IV.32a. Les valeurs obtenues sont généralement une bonne approximation de la puissance réelle de sortie. L'estimation a été réalisée pour une tension V_{DS_0} de 15V.



(a) Mesure d'un composant à canal ouvert en polarisation $(V_{GS_0}, V_{DS_0}) = (-5V, 15V)$. Schéma de principe de l'estimation de la puissance dynamique attendue à un V_{DS_0} donné.

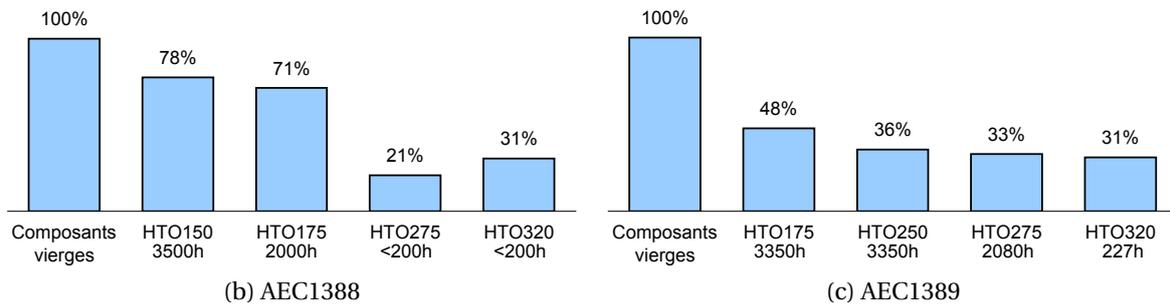


FIGURE IV.32: Puissances estimées normalisées par rapport à la valeur mesurée à t_0 (Mesures IEMN).

Ainsi, pour une meilleure compréhension des résultats, les valeurs exposées respectivement dans les figures IV.32 b et c sont normalisées par rapport à la puissance estimée des composants vierges des plaques AEC1388 et AEC1389.

La baisse de puissance des composants vieillis de la plaque AEC1388 permet de bien distinguer les phénomènes induits par les deux mécanismes de dégradation observés sur cette plaque. En effet, une baisse de puissance est constatée après 3500h de vieillissement HTO150 et 2000h de vieillissement HTO175, pour atteindre en moyenne 74% des performances maximales. La valeur chute à 25% en moyenne pour les tests HTO275 et HTO320, avec des durées inférieures à 200 h.

Les résultats sont moins probant sur la plaque AEC1389 car les mécanismes de dégradation identifiés sur cette plaque semblent plus complexe, cependant la même tendance est observée avec une baisse de 50% de la puissance pour le test HTO175. Pour les tests à plus haute température, la valeur chute à 33% en moyenne, avec une baisse de la puissance à mesure que la température de jonction est élevée.

3.7 Interprétation des résultats

La mesure des 24 HEMTs $2 \times 75 \mu\text{m}$ de la plaque AEC1388 a permis de mettre en évidence un premier mécanisme de dégradation des composants, où l'ensemble des défauts apparaît dès les cent premières heures de vieillissement, suivi d'une stabilisation des performances. Un décalage de la tension de pincement V_p est observé alors que les mesures du contact Schottky témoignent d'une bonne tenue de la grille pendant les tests en température.

L'évolution des caractéristiques électriques pendant cette première phase de vieillissement ne dépend pas des conditions de polarisation mais plutôt de la température de jonction. Elle ne semble pas être conduite par des phénomènes de dégradation liés au champ électrique, ni à la circulation du courant, notamment par l'intervention d'électrons de haute énergie (électrons chauds).

L'analyse du bruit basse fréquence a montré qu'aucun nouveau piège n'a été créé après 2000h de test d'après l'analyse de la composante G-R, et la très faible évolution du bruit en $1/f$ suggère qu'aucune dégradation significative n'a été reportée au niveau du canal. De plus, la faible évolution des effets relatifs au *gate lag* et au *drain lag* est représentative de la stabilité des pièges.

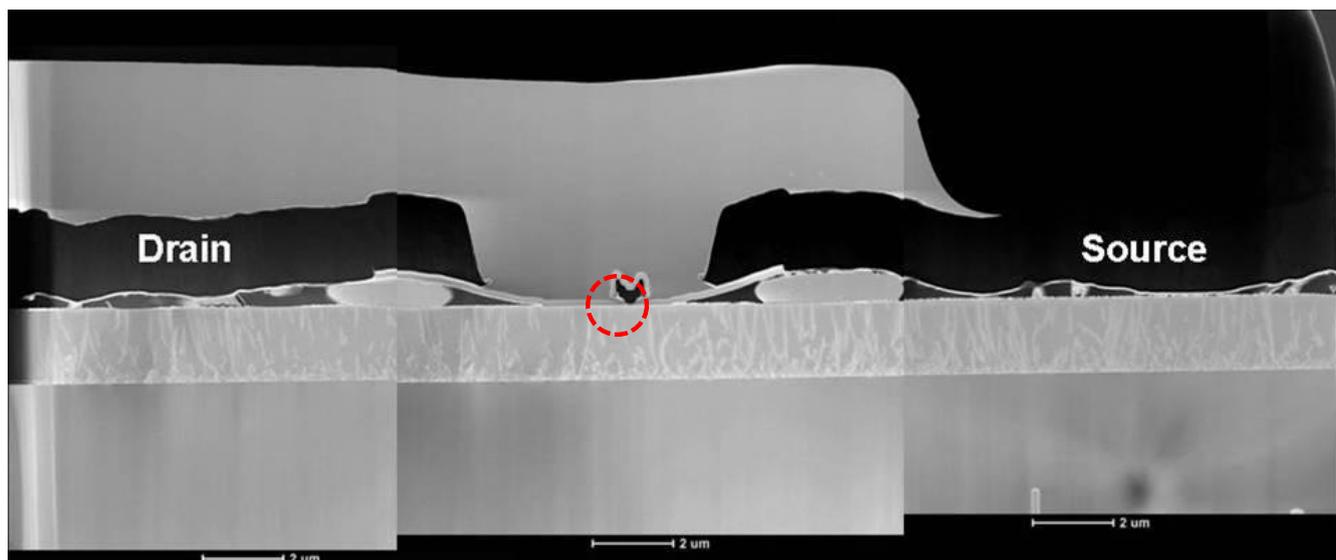
L'étude de fiabilité des contacts ohmiques a révélé une importante dégradation pour les tests de stockage à 500°C . Une étude plus approfondie a montré que les dégradations des contacts métalliques apparaissent à partir de 350°C . Cependant une bonne stabilité est observée pour des températures inférieures jusqu'à 300°C .

Ainsi les mécanismes mis en jeu pendant la première phase de vieillissement des composants de la plaque AEC1388 ne peuvent pas être expliqués clairement par un seul mécanisme physique, mais plutôt par un ensemble de phénomènes liés à la création de pièges avant stabilisation.

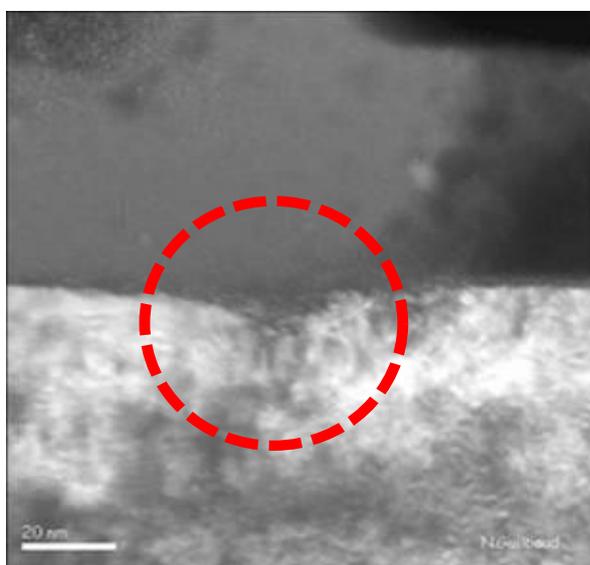
L'influence de la température étudiée sur un ensemble de 9 HEMTs $8 \times 75 \mu\text{m}$ a permis de mettre en évidence un second mécanisme de dégradation sur la plaque AEC1388. Il est caractérisé par une chute drastique des performances des composants, et semble apparaître après 2500h de test HTO175 et dès les cinquante premières heures pour les tests à 275°C et 320°C . En outre aucune stabilisation n'a été observée sur la dérive des caractéristiques électriques pendant le second mécanisme de dégradation.

En effet, une évolution sensible des effets de piège est constatée par le biais de l'analyse du niveau de bruit en $1/f$ et de l'augmentation des effets de *lag* pour les températures supérieures ou égales à 275°C , montrant que la température est un paramètre de déclenchement et d'accélération du processus.

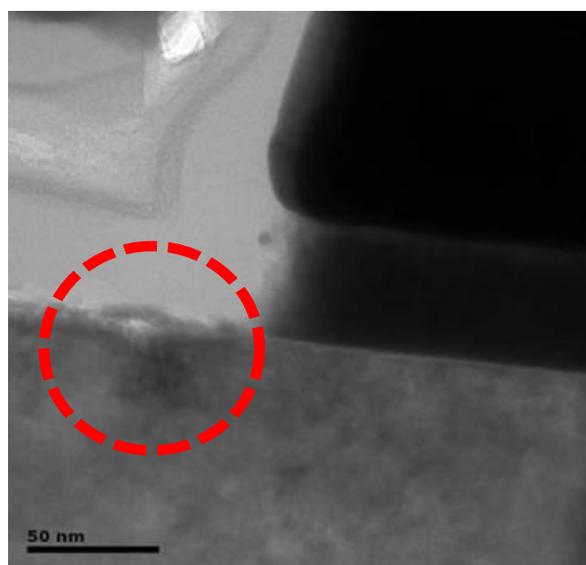
Des lames minces ont été découpées par SERMA Technologies pour III-V lab à partir des transistors $8 \times 75 \mu\text{m}$ vieillis de la plaque AEC1388. Les images obtenues par microscopie électronique en transmission (ensemble des photos de la figure IV.33) ont révélées d'importants défauts localisés spécifiquement à la surface à 50 nm du contact de grille dans l'espace grille-drain.



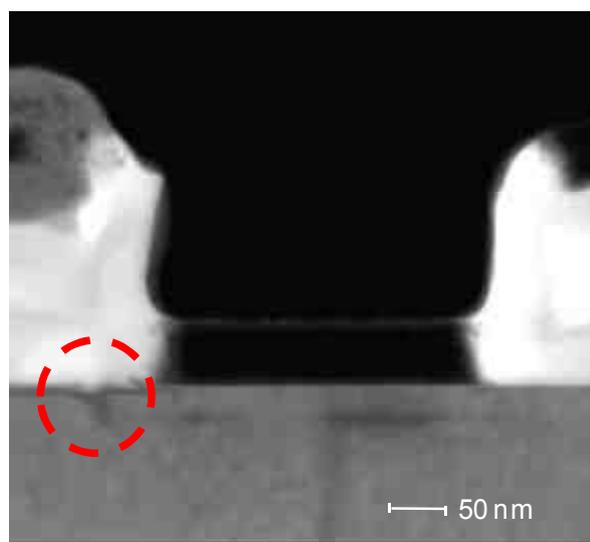
(a) Vue d'ensemble de l'espace source-drain.



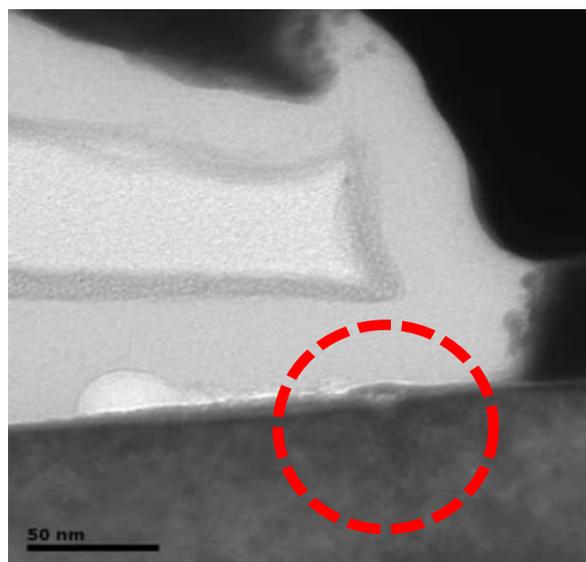
(b) HTO175 2000h.



(c) HTO275 473h.



(d) HTO275 473h.



(e) HTO320 <200h.

FIGURE IV.33: Images TEM de lamelles extraites à partir de composants vieillis de la plaque AEC1388. Mise en évidence des défauts cristallin près de la grille, côté drain.

Ces défauts sont suffisamment profonds pour traverser la barrière et une partie de la couche tampon GaN, et permettent d'expliquer la forte détérioration du courant de drain. Des défauts similaires ont déjà été étudiés dans la littérature, et leur formation est provoquée par un effet piézoélectrique inverse suffisamment important pour apporter des contraintes mécaniques conduisant à la formation de dislocations et de défauts étendus. En outre, il a été démontré que d'une part l'intensité du champ électrique est maximale en sortie de grille, et que d'autre part l'énergie élastique stockée à l'interface passivant/AlGaN sur les bords du contact de grille pouvait être suffisante pour provoquer la formation de défauts structuraux.

Concernant la plaque AEC1389, trois phases ont été déterminées pendant le vieillissement des composants. Les caractéristiques de transport chutent brusquement dès le début des tests, puis récupèrent partiellement vers leurs valeurs initiales pendant une durée déterminée avant de chuter de nouveau. Les mêmes observations que celles de la plaque AEC1388 ont été constatées sur l'évolution du niveau de bruit et des pièges, ainsi que la dépendance en fonction de la température de jonction.

Un ensemble complexe de mécanismes de piégeage-dépiégeage serait à l'origine des deux premières phases de vieillissement de la plaque AEC1389. La chute définitive des performances pourrait, quant à elle, aussi être expliquée par un très fort effet piézoélectrique inverse.

4 Conclusion

La mise en place et l'optimisation du banc de mesure en régime impulsionnel capable de gérer de forts courants a permis de caractériser les transistors de puissance à grand développement. Ce banc de mesure a permis de contribuer à l'étude de la fiabilité définie par le contrat ANR CARDYNAL entre les laboratoires III-V Lab, IMS, INL et IEMN.

Une méthode originale basée sur l'étude de la transconductance en régime pulsé est proposée pour déterminer la concentration de porteur piégés pour une polarisation statique donnée. L'analyse en température a également permis d'identifier un piège commun pour tous les points de repos étudiés.

Ainsi, une valeur extraite de $0,25 \pm 0,02$ eV a été obtenue, et pourrait correspondre au même piège observé à l'INL par DLTS en courant sur un autre transistor de la même plaque, à savoir 0,24 eV avec une section de capture efficace de $3,7 \cdot 10^{-19}$ cm². Ce niveau peut être attribué aux états de surface des régions d'accès au niveau de la grille. Ce type de piège serait responsable de la baisse du courant I_D , principalement par l'accumulation de charges en surface près des contacts Schottky côté drain. Cette accumulation de charges est entre autre responsable des effets de grille virtuelle souvent reportés dans la littérature, ce qui est compatible avec la technique d'extraction réalisée à l'IEMN qui exploite les différences apportées par la contribution des effets de *gate lag* et de *drain lag*.

Un mécanisme de dégradation rapide des composants a été identifié, et serait provoqué par la formation de défauts étendus sous l'action d'un fort effet piézoélectrique inverse. Ce

phénomène serait maximal en sortie de grille côté drain, et la magnitude serait amplifiée avec la température.

Cette étude montre que les HEMTs à base de GaN sur substrat SiC vieilliraient plus rapidement en polarisation classe A et pour des températures de jonction au delà de 200 °C. Par ailleurs, puisque la majorité des dégradations intervient seulement pendant les premières heures à faible température, l'application d'un procédé de *burn-in* après fabrication des transistors serait suffisante pour à la fois identifier les composants défectueux et les stabiliser avant intégration.

Bibliographie

- [1] N. Malbert, N. Labat, A. Curutchet, C. Sury, V. Hoel, J.-C. de Jaeger, N. Defrance, Y. Douvry, C. Dua, M. Oualli, M. Piazza, C. Bru-Chevallier, J.-M. Bluet, and W. Chikhaoui, "Reliability assessment in different HTO test conditions of AlGaIn/GaN HEMTs," in *Reliability Physics Symposium (IRPS), 2010 IEEE International*, may 2010, pp. 139–145.
- [2] Y. Douvry, V. Hoel, J. De Jaeger, N. Defrance, C. Sury, N. Malbert, N. Labat, A. Curutchet, C. Dua, M. Oualli, M. Piazza, J. Bluet, W. Chikhaoui, and C. Bru-Chevallier, "Temperature dependent degradation modes in AlGaIn/GaN HEMTs," in *Microwave Integrated Circuits Conference (EuMIC), 2010 European*, sept. 2010, pp. 114–117.
- [3] N. Malbert, C. Sury, A. Curutchet, N. Labat, C. Dua, M. Oualli, V. Hoel, Y. Douvry, J. De Jaeger, C. Bru-Chevallier, W. Chikhaoui, and J. Bluet, "Characterization of the parasitic effects in InAlN/AlN/GaN HEMTs," in *Proceedings of 5th Space Agency-MOD Round Table Workshop on GaN Component Technologies*, 2010, pp. 84–87.
- [4] M. Werquin, "Etudes théoriques et expérimentales de transistors HEMTs de la filière nitrure de gallium pour les applications de puissance hyperfréquences," Ph.D. dissertation, Université Lille1 - Sciences et Technologies, Dec 2005.
- [5] N. Nepal, J. Li, M. L. Nakarmi, J. Y. Lin, and H. X. Jiang, "Temperature and compositional dependence of the energy band gap of AlGaIn alloys," *Applied Physics Letters*, vol. 87, no. 24, p. 242104, 2005.
- [6] P. Kordoš, D. Donoval, M. Florovič, J. Kováč, and D. Gregušová, "Investigation of trap effects in AlGaIn/GaN field-effect transistors by temperature dependent threshold voltage analysis," *Applied Physics Letters*, vol. 92, no. 15, p. 152113, 2008.
- [7] A. R. Arehart, A. Corrión, C. Poblenz, J. S. Speck, U. K. Mishra, and S. A. Ringel, "Deep level optical and thermal spectroscopy of traps in n-GaN grown by ammonia molecular beam epitaxy," *Applied Physics Letters*, vol. 93, no. 11, p. 112101, 2008.
- [8] Z.-Q. Fang, D. C. Look, and L. Polenta, "Dislocation-related electron capture behaviour of traps in n-type GaN," *Journal of Physics : Condensed Matter*, vol. 14, no. 48, p. 13061, 2002.
- [9] C. B. Soh, S. J. Chua, H. F. Lim, D. Z. Chi, W. Liu, and S. Tripathy, "Identification of deep levels in GaN associated with dislocations," *Journal of Physics : Condensed Matter*, vol. 16, no. 34, p. 6305, 2004.

- [10] Y. Tokuda, Y. Matsuoka, H. Ueda, O. Ishiguro, N. Soejima, and T. Kachi, "DLTS study of n-type GaN grown by MOCVD on GaN substrates," *Superlattices and Microstructures*, vol. 40, no. 4-6, pp. 268 – 273, 2006.
- [11] C. Sury, "Localisation et évolution des sources de bruit en basses fréquences de HEMTs GaN sous contraintes électriques," Ph.D. dissertation, Université Bordeaux 1, March 2011.
- [12] T. Mizutani, A. Kawano, S. Kishimoto, and K. Maezawa, "Drain current DLTS of normally-off AlGaIn/GaN HEMTs," *physica status solidi (c)*, vol. 4, no. 4, pp. 1536–1539, 2007.
- [13] A. Polyakov, N. Smirnov, A. Govorkov, M. Mil'vidskii, S. Pearton, A. Usikov, N. Shmidt, A. Osinsky, W. Lundin, E. Zavarin, and A. Besulkin, "Deep levels studies of AlGaIn/GaN superlattices," *Solid-State Electronics*, vol. 47, no. 4, pp. 671 – 676, 2003.
- [14] A. Sozza, C. Dua, E. Morvan, M. diForte Poisson, S. Delage, F. Rampazzo, and al., "Evidence of traps creation in GaN/AlGaIn/GaN HEMTs after a 3000 hour on-state and off-state hot-electron stress," 2005, pp. 601 – 604.
- [15] M. Piazza, C. Dua, M. Oualli, E. Morvan, D. Carisetti, and F. Wyczisk, "Degradation of TiAlNiAu as ohmic contact metal for GaN HEMTs," *Microelectronics Reliability*, vol. 49, no. 9–11, pp. 1222 – 1225, 2009.

Conclusion générale et perspectives

Ce mémoire de thèse expose l'ensemble des principaux résultats obtenus dans le cadre de l'étude de transistors de puissance à base de nitrure de gallium. Il est clairement établi qu'à l'heure actuelle, l'amélioration des performances des transistors HEMTs AlGaIn/GaN s'avère étroitement liée aux traitements de surface et de la passivation des dispositifs élaborés. Cette étape technologique reste critique et constitue un verrou qui n'est pas encore totalement résolu. Concernant la montée en fréquence, la réduction de l'espace source-drain et de la longueur de grille est de rigueur. Cette réduction d'échelle doit obligatoirement être accompagnée d'une diminution proportionnelle de l'épaisseur de la couche barrière pour garantir un contrôle de la grille sur le canal.

Ce manuscrit est consacré dans un premier temps à l'étude générale des composants à base de GaN. Nous avons rappelé les procédés de croissance et les propriétés essentielles du matériau, ainsi que les caractéristiques des transistors HEMT AlGaIn/GaN, en ce qui concerne la formation du canal à l'hétérojonction, la formation des contacts électriques et son principe de fonctionnement.

Le deuxième chapitre est organisé autour de la fabrication des transistors, dont plusieurs étapes du procédé de fabrication ont été optimisées durant cette étude. Une description détaillée est donnée quant aux techniques de caractérisation des dispositifs après chaque étape. Ainsi, l'ajout d'une étape de recuit après le dépôt métallique de grille a permis de réduire une partie des courants de fuites de grille réducteurs aux applications de puissance. Les travaux réalisés sur la passivation des états de surface ont montré une préférence pour le prétraitement plasma N_2O et le dépôt du bi-couche de diélectrique SiO_2/Si_3N_4 .

Pour les applications ouvertes au marché civil, l'amoindrissement des coûts de fabrication impose une réduction systématique des éléments constitutifs. Nous avons donc mis au point un procédé de fabrication sur des épitaxies sur substrats silicium permettant l'élaboration de transistors à grand développement à base de ponts à air ou de ponts à BCB, en utilisant des techniques de fabrication bas coût, reproductibles et transposables à la production industrielle. Parallèlement, l'élaboration de couches minces de nitrure sur substrats de plus grande surface constitue une seconde approche à appliquer conjointement à cette démarche pour réduire davantage le coût de fabrication par transistor.

Le troisième acte de ce travail s'articule autour de la caractérisation hyperfréquence de composants fabriqués dans le cadre de la thèse. L'étude des propriétés physiques de couches tampons GaN sur substrat silicium en régime hyperfréquence a été le premier objectif permettant de donner une réponse décisive sur les possibilités offertes par les hétérostructures utilisées. Nous avons démontré dans un premier temps que l'épaisseur de la couche de GaN n'influence pas significativement la quantité de pertes dans les lignes de transmission hyperfréquence. Ensuite, le facteur de pertes diélectriques est estimé à $2,5 \cdot 10^{-2}$ pour un coefficient d'atténuation de $0,3 \text{ dB mm}^{-1}$ à 20 GHz, ce qui correspond à de bonnes caractéristiques en terme de pertes de propagation, permettant la possibilité d'intégrer ces substrats à des dispositifs hyperfréquences bas coût.

Ensuite, la mesure des caractéristiques électriques des transistors en régime statique, impulsionnel et hyperfréquence a permis de valider la technologie de pont à BCB développée au terme de ce travail. Cette étude aura démontré que les HEMTs AlGa_N/Ga_N sur substrat silicium sont de bon candidats pour les applications d'amplification hyperfréquence à partir des mesures de puissance, et a également permis de valider la possibilité de concevoir des applications fonctionnelles par intégration directe des transistors au sein de circuits monolithiques. Une puissance de $3,9\text{Wmm}^{-1}$ a été obtenue à 18GHz sur un transistor $2 \times 100\mu\text{m}$, et les mêmes densités de puissance sont attendues sur les transistors à large développement. Il reste également à effectuer des mesures sur les transistors avec ponts à air pour valider les performances potentielles en puissance.

Les perspectives associées directement à ce travail sont portées sur la conception de dispositifs d'amplification de puissance adaptés en impédance pour des applications hyperfréquence large bande. Il est aussi question de fabriquer des convertisseurs DC/DC à très haute tension, dont il reste cependant des études à mener sur la fabrication de transistor de puissance *normally-off* pour ce type d'application.

Le chapitre final de cet écrit est consacré à une étude de fiabilité des transistors HEMT AlGa_N/Ga_N sur substrat SiC ayant le même design que ceux fabriqués durant la thèse. Un banc de mesure pulsé pouvant caractériser des transistors de puissance à grand développement en température a été spécialement monté pour répondre aux besoins de l'étude. L'élaboration d'une méthode de caractérisation originale a permis de révéler la densité de porteurs piégés en fonction du point de polarisation appliqué, ainsi que l'énergie d'activation des pièges correspondants. La distribution des pièges s'est avérée homogène au sein du matériau en constatant un comportement linéaire relatif à leur activation en fonction du champ électrique de polarisation. D'ailleurs, une énergie d'activation de 0,25eV a été trouvée quel que soit le point de polarisation appliquée, montrant qu'il s'agit toujours du même type de piège. Ce niveau d'énergie a également été obtenu par analyse DLTS.

À l'échéance des travaux concernant la fiabilité, il est désormais clairement présent que l'effet piézoélectrique inverse joue un rôle décisif quant aux dégradations apparaissant à terme au sein des composants. L'étude a notamment permis de montrer que le risque de défaillance dépend fortement de la température de fonctionnement et non de la polarisation du dispositif. Ainsi, au delà d'une température de jonction de 200°C, la durée de vie des transistors est mise en péril. La couche de passivation est également supposée être impliquée dans l'aggravation de ce phénomène.

De futurs travaux sont à envisager dans le domaine de la fiabilité concernant les composants AlGa_N/Ga_N sur substrat silicium, domaine qui n'a pas été investigué à l'heure actuelle. Les motivations de cette étude sont justifiées par le fort intérêt de cette filière pour le domaine automobile, celui des radars de proximité et le domaine des télécommunications sans fils.

Il serait intéressant de citer en perspective un sujet annexe à ce travail concernant le report des composants sur support flexible, dont le thème de recherche est actuellement fortement investi. Une technique de report innovante adaptée à la filière GaN sur silicium vient d'être mise au point. Le principe repose sur le retrait du substrat par polissage, puis par attaque chimique avant collage sur support flexible. Le polymère utilisé est spécialement conçu par la société 3M pour les applications hyperfréquences, et présente une conductivité thermique appropriée, ouvrant la possibilité à des applications raisonnables en puissance. De tels dispositifs présentant de bonnes performances à quelques GHz et pouvant être utilisés pour des applications dans des chaînes d'émission et/ou de réception sont attendus dans les domaines où la conformabilité et la flexibilité sur surface non plane est souhaitée.

Enfin, la maîtrise de la croissance de couches à base d' $\text{In}_{17}\text{Al}_{83}\text{N}$ accordé en maille au GaN, permet un confinement plus important des électrons. L'adaptation de maille cristalline permet d'obtenir des épitaxies de meilleure qualité, réduisant les contraintes élastiques responsables de la formation de défauts étendus. Cette dernière propriété est notamment très intéressante concernant la fiabilité des composants. L'amélioration du confinement des électrons va permettre de concevoir des hétérostructures avec une épaisseur de barrière plus fine, ce qui sera bénéfique pour la montée en fréquence. La fabrication de transistors In-AlN/GaN de puissance à grand développement et avec des longueurs de grille de 50 nm sera donc attendue.

Annexe

Modélisation des contacts ohmiques circulaires

Potentiel sous les contacts

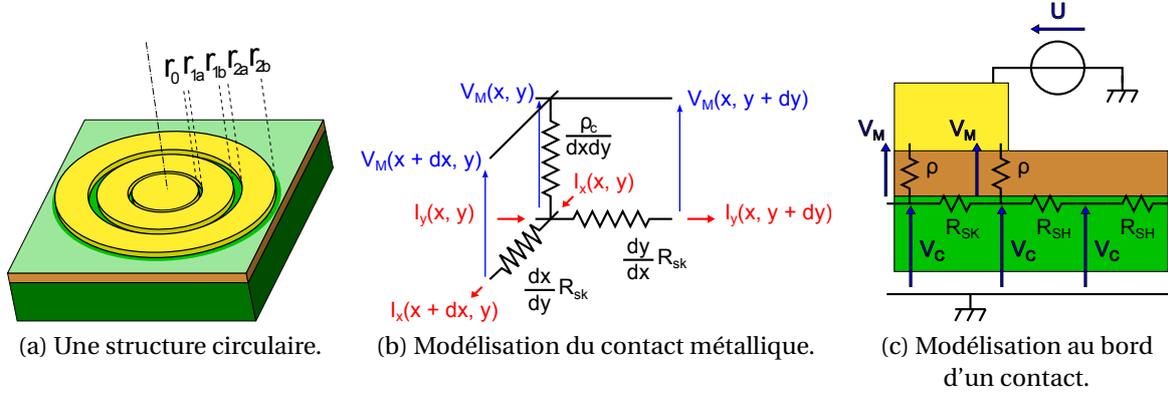


FIGURE V.1: Représentation des structures circulaires et du modèle courant-tension au sein des contacts métalliques.

Les expressions générales de la tension et du courant sous un contact métallique sont données équation V.1 (solution de l'équation d'Helmholtz en coordonnées polaires), en rappelant que les contacts métalliques sont des disques ou des anneaux centrés en O. Le courant $I_C(r)$ est défini comme le flux des charges traversant une surface cylindrique infinie d'axe z , centrée en O et de rayon r .

$$\begin{cases} \Delta V_M = V_M/L_T^2 \\ I_C(r) = \int_{\mathcal{C}} \vec{j}(r, \theta) \cdot \vec{n} = \int_0^{2\pi} \frac{\partial V_M}{\partial r} r d\theta / R_{SK} \end{cases}$$

$$\Rightarrow \begin{cases} V_M(r, \theta) = \sum_{m=0}^{\infty} (A_m I_m(r/L_T) + B_m K_m(r/L_T)) (C_m \cos(m\theta) + D_m \sin(m\theta)) \\ I_C(r) = 2\pi r (A_0 I_1(r/L_T) - B_0 K_1(r/L_T)) / R_C \end{cases} \quad (V.1)$$

Le potentiel du canal sous les contacts métalliques se calcule facilement si on connaît la tension U appliquée à la surface du contact (figure V.1c), telle que $V_C = U - V_M$.

Potentiel du canal en dehors des contacts

Lorsqu'il n'y a pas de métal, l'évolution de la tension $V'_C(r, \theta)$ est une fonction harmonique. Son expression et celle du courant $I'_C(r)$ dans le canal peuvent s'exprimer selon l'équation V.2.

$$\begin{cases} \Delta V'_C = 0 \\ I'_C(r) = \int_{\mathcal{C}} \vec{j}(r, \theta) \cdot \vec{n} = \int_0^{2\pi} -\frac{\partial V'_C}{\partial r} r d\theta / R_{SH} \end{cases}$$

$$\Rightarrow \begin{cases} V'_C(r, \theta) = A'_0 + B'_0 \ln(r) + \sum_{m=1}^{\infty} (A'_m r^m + B'_m r^{-m}) (C'_m \cos(m\theta) + D'_m \sin(m\theta)) \\ I'_C(r) = -2\pi B'_0 / R_{SH} \end{cases} \quad (V.2)$$

Conditions de continuité

Le calcul de R_{tot} est simplement obtenu en utilisant la loi d'Ohm, connaissant le courant I_{tot} et la tension E mesurée entre deux contacts, soit $R_{\text{tot}} = I_{\text{tot}}/E$. L'expression de I_{tot} est déterminée en imposant des conditions de continuité du courant et du potentiel dans le canal, sous les interfaces SC métallisé/SC non métallisé.

En remarquant l'invariance des courants $I_C(r)$ et $I'_C(r)$ selon l'orientation θ , une première analyse montre qu'il n'est pas nécessaire de connaître les valeurs des coefficients C_m , C'_m et D_m , D'_m . Les relations posant les conditions de continuité pour une interface définie par un cercle de rayon r_i sont donc simplifiables comme le montre l'équation V.3.

$$\begin{cases} V_C(r_i) = V'_C(r_i) \\ I_C(r_i) = I'_C(r_i) \end{cases} \Rightarrow \begin{cases} U - A_0 I_0(r_i/L_T) - B_0 K_0(r_i/L_T) = A'_0 + B'_0 \ln(r_i) \\ r_i (A_0 I_1(r_i/L_T) - B_0 K_1(r_i/L_T)) / R_C = -B'_0 / R_{SH} \end{cases} \quad (V.3)$$

Conditions aux limites

Deux conditions aux limites doivent être formulées pour bien poser le problème et avoir autant d'équations que d'inconnues. Les deux relations sont obtenues de manière à établir une solution physiquement acceptable.

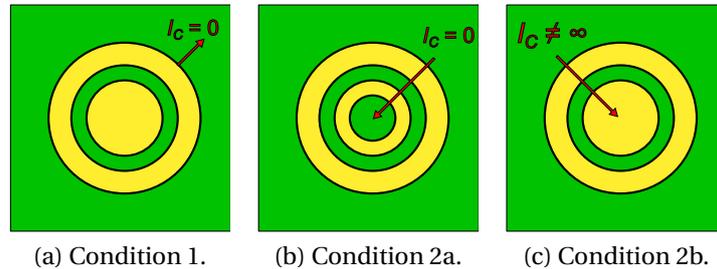


FIGURE V.2: Représentation schématique des conditions aux limites.

La première demande un courant de canal nul à l'extérieur de la structure CTLM (condition 1). En d'autres termes le courant mesuré à la sortie du générateur doit être le même que celui entre les deux contacts ohmiques. De plus, en remarquant que $I'_C(r)$ est invariant en fonction de r , on peut écrire $I_{\text{tot}} = I'_C$.

La seconde relation dépend de la forme du contact interne. Ainsi, si le contact est un anneau, alors on applique le même principe en imposant un courant nul (condition 2a). Dans le cas d'un disque, un problème se pose pour l'expression du courant au centre de la structure. En effet, l'expression $r K_1(r/L_T)$ diverge quand r tend vers 0. On doit donc imposer un coefficient B_0 nul (condition 2b).

Les expressions analytiques sont exprimées ci-contre, en posant respectivement r_b et r_a les rayons externes (figure V.2a) et interne (figure V.2b) définissant la structure CTLM :

$$\begin{cases} I_C(r_b) = 0 & \text{(Condition 1)} \\ I_C(r_a) = 0 & \text{(Condition 2a)} \\ I_C(0) = 0 & \text{(Condition 2b)} \end{cases} \quad (\text{V.4})$$

Expression de la résistance entre deux contacts

Pour simplifier la notation, les constantes A_0 , B_0 , A'_0 et B'_0 seront renommés en A_i et B_i avec i une valeur en chiffre romain correspondant à la région dans laquelle les calculs sont exprimés, comme indiquée figure V.3.

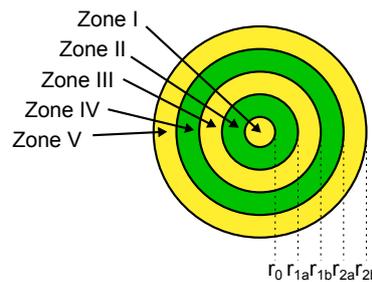


FIGURE V.3: Notation des paramètres.

Nous proposons de déterminer analytiquement le rapport tension sur courant mesuré selon les différentes configurations possibles relatives à la pose de quatre pointes. Un exemple est donné dans les figures V.4 a, b, c et d.

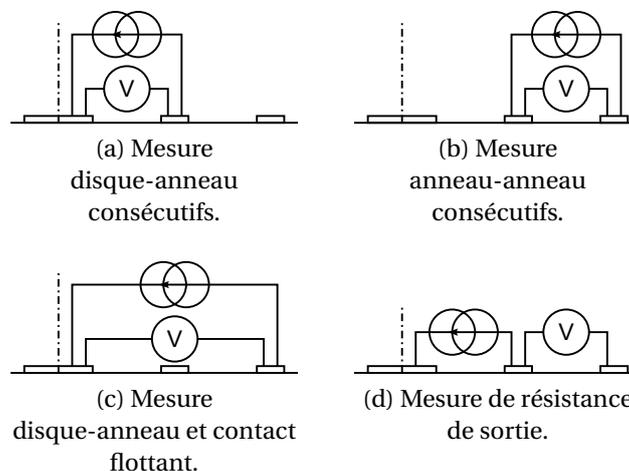


FIGURE V.4: Schématisation des configurations de mesure de deux contacts consécutifs.

relation pour verrouiller le système d'équation. Il s'agit d'une relation de conservation du courant entrant et sortant du contact flottant, soit $I_{II} = I_{IV}$.

Bibliographie de l'auteur

Publications

- [1] M. Lesecq, V. Hoel, A. Lecavelier des Etangs-Levallois, E. Pichonat, Y. Douvry, and J. De Jaeger, "High Performance of AlGa_N/Ga_N HEMTs Reported on Adhesive Flexible Tape," *Electron Device Letters, IEEE*, vol. 32, no. 2, pp. 143–145, feb. 2011.
- [2] J. Kuzmik, C. Ostermaier, G. Pozzovivo, B. Basnar, W. Schrenk, J. Carlin, M. Gonschorek, E. Feltin, N. Grandjean, Y. Douvry, C. Gaquiere, J. De Jaeger, K. Cico, K. Frölich, J. Skrinia-rova, J. Kovacs, G. Strasser, D. Pogany, and E. Gornik, "Proposal and performance analysis of normally off n⁺⁺ Ga_N/InAl_N/Al_N/Ga_N HEMTs with 1-nm-thick InAl_N barrier," *IEEE Transactions on Electron Devices*, vol. 57, pp. 2144–2154, 2010.
- [3] N. Defrance, Y. Douvry, V. Hoel, J.-C. Gerbedoen, A. Soltani, M. Rousseau, J. De Jaeger, R. Langer, and H. Lahreche, "Thermal resistance of AlGa_N/Ga_N HEMTs on SopSiC composite substrate," *Electronics Letters*, vol. 46, no. 13, pp. 949–950, 24 2010.
- [4] V. Hoel, N. Defrance, Y. Douvry, J. De Jaeger, N. Vellas, C. Gaquiere, M. di Forte-Poisson, J. Thorpe, and R. Langer, "Low microwave noise of AlGa_N/Ga_N HEMTs fabricated on SiC_{0.5}SiC substrates," *Electronics Letters*, vol. 46, no. 1, pp. 84–85, 7 2010.
- [5] C. Ostermaier, G. Pozzovivo, J.-F. Carlin, B. Basnar, W. Schrenk, Y. Douvry, C. Gaquiere, J.-C. DeJaeger, K. Cico, K. Frohlich, M. Gonschorek, N. Grandjean, G. Strasser, D. Pogany, and J. Kuzmik, "Ultrathin InAl_N/Al_N Barrier HEMT With High Performance in Normally Off Operation," *Electron Device Letters, IEEE*, vol. 30, no. 10, pp. 1030–1032, oct. 2009.
- [6] N. Malbert, N. Labat, A. Curutchet, C. Sury, V. Hoel, J.-C. de Jaeger, N. Defrance, Y. Douvry, C. Dua, M. Oualli, C. Bru-Chevallier, J.-M. Bluet, and W. Chikhaoui, "Characterisation and modelling of parasitic effects and failure mechanisms in AlGa_N/Ga_N HEMTs," *Microelectronics Reliability*, vol. 49, no. 9–11, pp. 1216–1221, 2009.
- [7] N. Defrance, J. Thorpe, Y. Douvry, V. Hoel, J. De Jaeger, C. Gaquiere, X. Tang, M. di Forte-Poisson, R. Langer, M. Rousseau, and H. Lahreche, "AlGa_N/Ga_N HEMT High Power Densities on poly-SiC Substrates," *Electron Device Letters, IEEE*, vol. 30, no. 6, pp. 596–598, june 2009.
- [8] X. Wallart, S. Godey, Y. Douvry, and L. Desplanque, "Comparative Sb and As segregation at the InP on GaAsSb interface," *Applied Physics Letters*, vol. 93, no. 12, p. 123119, 2008.

Conférence internationales

- [1] C. Ostermaier, G. Pozzovivo, J.-F. Carlin, B. Basnar, W. Schrenk, A. M. Andrews, Y. Douvry, C. Gaquiere, J.-C. D. Jaeger, L. Tóth, B. Pecz, M. Gonschorek, E. Feltin, N. Grandjean, G. Strasser, D. Pogany, and J. Kuzmik, "Improvements of High Performance 2-nm-thin InAl_N/Al_N Barrier Devices by Interface Engineering," *AIP Conference Proceedings*, vol. 1399, no. 1, pp. 905–906, 2011.
- [2] J. Kuzmik, O. Ostermaier, G. Pozzovivo, B. Basnar, W. Schrenk, J. Carlin, M. Gonschorek, E. Feltin, N. Grandjean, Y. Douvry, C. Gaquiere andre, J. De Jaeger, G. Strasser, D. Pogany, and E. Gornik, "Role of the gate-to-drain distance in the performance of the normally-off InAl_N/Ga_N HEMTs," in *Advanced Semiconductor Devices Microsystems (ASDAM), 2010 8th International Conference on*, oct. 2010, pp. 163–166.

- [3] Y. Douvry, V. Hoel, J. De Jaeger, N. Defrance, C. Sury, N. Malbert, N. Labat, A. Curutchet, C. Dua, M. Oualli, M. Piazza, J. Bluet, W. Chikhaoui, and C. Bru-Chevallier, "Temperature dependent degradation modes in AlGa_N/Ga_N HEMTs," in *Microwave Integrated Circuits Conference (EuMIC), 2010 European*, sept. 2010, pp. 114–117.
- [4] F. Lecourt, Y. Douvry, N. Defrance, V. Hoel, Y. Cordier, and J. De Jaeger, "Analysis of AlGa_N/Ga_N epi-material on resistive Si(111) substrate for MMIC applications in millimeter wave range," in *Microwave Integrated Circuits Conference (EuMIC), 2010 European*, sept. 2010, pp. 33–36.
- [5] F. Lecourt, Y. Douvry, N. Defrance, V. Hoel, J. De Jaeger, S. Bouzid, M. Renvoise, D. Smith, and H. Maher, "High transconductance AlGa_N/Ga_N HEMT with thin barrier on Si(111) substrate," in *Solid-State Device Research Conference (ESSDERC), 2010 Proceedings of the European*, sept. 2010, pp. 281–284.
- [6] M. Lesecq, V. Hoel, A. Lecavelier, E. Pichonat, J. De Jaeger, Y. Douvry, F. Lecourt, A. Ebongue, and Y. Cordier, "AlGa_N/Ga_N HEMTs reported on flexible polyimide substrate," in *Proceedings of 5th Space Agency-MOD Round Table Workshop on Ga_N Component Technologies, Noordwijk, The Netherlands*, Netherlands, sept. 2010, pp. 9–12.
- [7] N. Malbert, C. Sury, A. Curutchet, N. Labat, C. Dua, M. Oualli, V. Hoel, Y. Douvry, J. De Jaeger, C. Bru-Chevallier, W. Chikaoui, and J. Bluet, "Characterization of the parasitic effects in InAl_N/Al_N/Ga_N HEMTs," in *Proceedings of 5th Space Agency-MOD Round Table Workshop on Ga_N Component Technologies, Pays-Bas*, june 2010, pp. 84–87.
- [8] J. C. De Jaeger, C. Gaquiere, Y. Douvry, N. Defrance, V. Hoel, S. Delage, N. Sarazin, E. Morvan, M. Alomari, E. Kohn, A. Dussaigne, J. F. Carlin, J. Kusmik, C. Ostermaier, and D. Pogany, "Microwave power capabilities of InAl_N/Ga_N HEMTs," in *Microwave Radar and Wireless Communications (MIKON), 2010 18th International Conference on*, june 2010, pp. 1–4.
- [9] N. Malbert, N. Labat, A. Curutchet, C. Sury, V. Hoel, J.-C. de Jaeger, N. Defrance, Y. Douvry, C. Dua, M. Oualli, M. Piazza, C. Bru-Chevallier, J.-M. Bluet, and W. Chikhaoui, "Reliability assessment in different HTO test conditions of AlGa_N/Ga_N HEMTs," in *Reliability Physics Symposium (IRPS), 2010 IEEE International*, may 2010, pp. 139–145.
- [10] J.-C. De Jaeger, V. Hoel, N. Defrance, Y. Douvry, C. Gaquiere, M.-A. di Forte-Poisson, J. Thorpe, H. Lahreche, and R. Langer, "Microwave power performance on AlGa_N/Ga_N HEMTs on composite substrate," in *Microwave Integrated Circuits Conference, 2009. EuMIC 2009. European*, sept. 2009, pp. 144–147.

Résumé

Cette thèse expose les travaux effectués au sein du laboratoire central de l'IEMN. La finalité de ce travail est de participer à l'optimisation des transistors HEMTs de la filière AlGaN/GaN sur substrat Si(111), au niveau de leur fabrication et de leurs propriétés électroniques, qui seront à terme intégrés dans des dispositifs de puissance hyperfréquence.

Ce manuscrit expose dans un premier chapitre les principales propriétés physiques, électriques et mécaniques des matériaux choisis, ainsi que le principe de fonctionnement du HEMT. Ensuite, toutes les étapes technologiques permettant la conception et la fabrication du HEMT seront décrites dans le deuxième chapitre, parmi lesquelles ont été menés plusieurs études sur leur optimisation. Une attention particulière sera portée sur les verrous technologiques rencontrés durant cette thèse. Le troisième chapitre présente l'ensemble des études effectuées sur les composants fabriqués au laboratoire. Elles s'appuient sur l'analyse des caractéristiques électriques en régime statique, pulsé, et hyperfréquence. Le dernier chapitre concerne l'étude de la fiabilité de HEMT AlGaN/GaN sur substrat SiC de même topologie. Les défauts induits par l'utilisation prolongée de ces transistors seront mis en exergue.

Mots clés :

HEMT – AlGaN – GaN – microonde – puissance – hyperfréquence

Laboratoire :

Institut d'Electronique, de Microélectronique et de Nanotechnologie (IEMN)

Cité scientifique, avenue Poincaré – BP 60069

59652 Villeneuve d'Ascq Cedex — FRANCE

Abstract

«Large periphery AlGaN / GaN HEMTs study for high-power microwave applications :

- Design and fabrication*
- Measurement and reliability»*

This thesis describes the work performed within IEMN laboratory. The design, fabrication and improvement of AlGaN/GaN HEMTs on Si(111) substrate is the main goal of this work, as these transistors are aimed to be integrated in devices for microwave power applications.

In the first chapter, this manuscript shows the worthwhile physical, electrical and mechanical properties of the used materials. HEMT working principle is also exposed in this part. Next, every step of the HEMT manufacturing process are described in the second chapter, including several optimization studies. Particular attention will be paid to bottlenecks encountered during the device making. The third chapter presents the whole studies done on these electronic components. Each study relies on electrical characterization in DC, pulsed and microwave modes. The final chapter regards reliability studies of AlGaN / GaN HEMT on SiC substrate having the same topology. Defects induced during more than 3000h ageing in high operating temperature will be highlighted.

Key words :

HEMT – AlGaN – GaN – microwave – power – hyperfrequency

Laboratory :

Institute of Electronics, Microélectronics and Nanotechnology (IEMN)

Cité scientifique, avenue Poincaré – BP 60069

59652 Villeneuve d'Ascq Cedex — FRANCE

