

N° d'ordre : 40996

THÈSE

Présentée à l'UNIVERSITÉ DES SCIENCES ET TECHNOLOGIES DE LILLE

Ecole Doctorale : Science pour l'Ingénieur

Spécialité : Micro et nanotechnologies, acoustique et télécommunications

Pour obtenir le titre de

DOCTEUR DE L'UNIVERSITÉ

par

LECOURT François

**Hétérostructures AlGa_N/Ga_N et InAlN/Ga_N pour la réalisation de HEMTs
de puissance hyperfréquence en bande Ka**

Soutenue le 5 décembre 2012 devant la commission d'examen

Membres du Jury :

M Yvon CORDIER	DR CNRS, CRHEA	Président de Jury
M Dionyz POGANY	Professeur, Université de Vienne	Rapporteur
M Raymond QUERE	Professeur, XLIM CNRS	Rapporteur
Mme Rose-Marie SAUVAGE	Docteur, DGA/DS/MRIS	Examinatrice
M Andrei VESCAN	Professeur, Université de Aachen	Examineur
M Nicolas DEFRANCE	Docteur, Université de Lille	Examineur
M Jean-Claude DE JAEGER	Professeur, Université de Lille	Directeur de thèse
Mme Virginie HOEL	Docteur HDR, Université de Lille	Co-directrice de thèse

A Francine et Jacques, alias maman et papa,

Remerciements

Cette thèse a été effectuée à l'Institut d'Electronique, de Microélectronique et de Nanotechnologie (IEMN), dirigée par Monsieur Lionel Buchailot, Directeur de Recherche CNRS, au sein de l'équipe Composants et Dispositifs Microondes de Puissance, dirigée par le Professeur Jean Claude De Jaeger.

Je remercie Monsieur Yvon Cordier, Directeur de Recherche CNRS au CRHEA à Sophia Antipolis, d'avoir accepté de présider la commission d'examen. Je remercie également Monsieur Dionyz Pogany, Professeur à l'Université de Vienne – Autriche – et Monsieur Raymond Quéré, Professeur à l'institut de recherche XLIM de l'Université de Limoges, d'avoir accepté de juger ce travail en qualité de rapporteur.

J'exprime ma profonde gratitude au Professeur Jean Claude De Jaeger, qui a assuré la direction de ce travail, et dont la disponibilité, les connaissances et les conseils m'ont été très précieux. J'exprime également au Docteur HDR Virgine Hoël, qui a co-dirigé ce travail, mes plus sincères remerciements pour m'avoir permis de travailler dans des conditions idéales. Je la remercie particulièrement pour son sens de la pédagogie, sa disponibilité, ses encouragements ainsi que sa confiance.

Je remercie également Madame Rose-Marie Sauvage, Docteur à la DGA/DS/MRIS, Monsieur Andrei Vescan, Professeur à l'Université d'Aix-la-Chapelle – Allemagne – et Monsieur Nicolas Defrance, Maître de Conférences à l'Université de Lille 1, qui me font l'honneur d'examiner ce travail au sein de la commission d'examen.

J'exprime ma reconnaissance à Monsieur Ali Soltani, Maître de Conférences à l'Université de Lille 1, pour les nombreuses discussions que nous avons eues et les conseils qu'il m'a apportés.

Je remercie sincèrement tout le personnel des équipes de l'IEMN : l'administration, la centrale de microscopie champ proche, la centrale de caractérisation et plus particulièrement la centrale technologique.

Je tiens maintenant à remercier particulièrement Nicolas Defrance, sans qui cette thèse ne serait pas ce qu'elle est. Je n'oublierai pas nos conférences et toutes les bonnes choses partagées durant ces trois années comme nos parties de *Trivial Pursuit* jusqu'à pas d'heure autour de bonnes bouteilles de vins rouge... J'espère que nous aurons encore l'opportunité de travailler ensemble et de partager des petits plaisirs de la vie mon ami !

Je remercie également mes amis du bureau 025, j'ai nommé Yannick Douvry et Rezki Ouhachi. Quel plaisir d'avoir été réunis ces trois merveilleuses années ! Que de bons souvenirs, que cela soit au travail ou en soirée ! Je pense que cette équipe sera difficilement battable...

Merci à Cédric et Estelle pour m'avoir initié à la randonnée, pour nos soirées toujours plaisantes et pour m'avoir soutenu dans les tracas de la vie ! Merci à François pour m'avoir fait découvrir le *Fût et à mesure* ainsi que pour sa gentillesse et sa bonne humeur éternelle ! Merci à Marie et ses éclats de rire légendaires !

La liste est trop longue pour tous les citer mais je tenais à remercier tout les chercheurs, post-docs, thésards et stagiaires du laboratoire qui ont contribué à cette bonne ambiance. Et bonne chance aux trois *Padawans* (Philiiiiippe, Alain et Adrien) de l'équipe Puissance !

Je remercie également mes parents, mes frères et ma sœur, ainsi que toute ma famille pour leur soutien et leurs encouragements. Je sais que je ne serais pas là sans vous et que je vous dois tout. Encore merci à toi maman pour m'avoir évité de faire une licence de japonais !

Merci enfin à Hélène de m'avoir soutenu et supporté, particulièrement durant la difficile épreuve de la rédaction. Je souhaite que tu sois fière de moi. Et maintenant à toi de devenir docteur...

Table des matières

INTRODUCTION GENERALE	1
CHAPITRE 1 - DES PROPRIETES PHYSIQUES DES MATERIAUX III-N AUX HEMTS	5
I INTRODUCTION	7
II APERÇU DES TECHNOLOGIES ET DE LEURS APPLICATIONS	8
III PRINCIPALES PROPRIETES DES MATERIAUX III-N.....	10
III.1 Les matériaux binaires (GaN, AlN et InN)	12
III.1.a Structure cristalline.....	12
III.1.b Structure de bandes.....	15
III.1.c Propriétés de transport électronique	18
III.1.d Propriétés électriques	20
III.1.e Propriétés thermiques	21
III.2 Les matériaux ternaires ($\text{Al}_x\text{Ga}_{1-x}\text{N}$, $\text{In}_x\text{Al}_{1-x}\text{N}$, $\text{In}_x\text{Ga}_{1-x}\text{N}$) et quaternaire ($\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$)	23
III.2.a Les matériaux ternaires ($\text{Al}_x\text{Ga}_{1-x}\text{N}$, $\text{In}_x\text{Al}_{1-x}\text{N}$, $\text{In}_x\text{Ga}_{1-x}\text{N}$)	23
III.2.b Le matériau quaternaire $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$	24
IV ORIGINE DE LA FORMATION DU GAZ BIDIMENSIONNEL D'ELECTRONS POUR LE TRANSISTOR A HAUTE MOBILITE ELECTRONIQUE.....	26
IV.1 Les effets des polarisations des hétérostructures III-N.....	26
IV.1.a Classe cristalline	26
IV.1.b Polarisation spontanée.....	27
IV.1.c Polarisation piézoélectrique	30
IV.2 La formation du gaz d'électrons bidimensionnel (2D).....	34
IV.3 Hétérostructure du HEMT.....	38
V ETAT DE L'ART DES HEMTS A BASE DE GAN.....	40
VI CONCLUSION	42
VII BIBLIOGRAPHIE	43
CHAPITRE 2 - ETUDE DE L'HETEROSTRUCTURE POUR LA REALISATION DE HEMT	55
I INTRODUCTION	57
II SUBSTRATS ET CROISSANCE	58
II.1 Les substrats.....	59

II.1.a	Le Nitrure de Gallium massif - GaN.....	59
II.1.b	Le Carbure de Silicium - SiC.....	60
II.1.c	Le saphir – Al ₂ O ₃	61
II.1.d	Le Silicium – Si(111).....	61
II.2	La croissance.....	61
II.2.a	La MOCVD.....	62
II.2.b	La MBE.....	63
III	CARACTERISATION ELECTRIQUE ET HYPERFREQUENCE D'EPITAXIE GAN SUR SUBSTRAT SI(111).....	65
III.1	Pertes RF dans les guides d'ondes coplanaires.....	65
III.1.a	Fabrication des guides d'ondes.....	66
III.1.b	Résultats des mesures.....	67
III.1.c	Modélisation de la propagation.....	69
III.2	Isolation du buffer.....	72
III.2.a	Réalisation technologique des contacts ohmiques isolés.....	73
III.2.b	Résultats des mesures.....	73
IV	ETUDE DE LA ZONE ACTIVE.....	75
IV.1	Le canal.....	75
IV.1.a	La <i>back barrier</i> d'InGaN.....	76
IV.1.b	Le buffer d'AlGaN.....	78
IV.2	La couche d'exclusion d'AlN.....	79
IV.3	La barrière.....	80
IV.3.a	La barrière d'Al _x Ga _{1-x} N.....	81
Influence de l'épaisseur de la barrière d'Al _x Ga _{1-x} N.....	81	
Influence de la fraction molaire d'Aluminium.....	83	
IV.3.b	La barrière d'In _x Al _{1-x} N.....	84
Influence de l'épaisseur de la barrière d'In _x Al _{1-x} N.....	84	
Influence de la fraction molaire d'Indium.....	85	
IV.4	La couche de protection ou cap.....	87
IV.5	Etude des paramètres matériaux.....	89
V	CONCLUSION.....	90
VI	BIBLIOGRAPHIE.....	92

CHAPITRE 3 - REALISATION ET CARACTERISATION DE HEMTS POUR LA MONTEE EN FREQUENCE..... 99

I	INTRODUCTION.....	101
II	TECHNOLOGIE DES COMPOSANTS.....	102
II.1	Les marques d'alignement.....	102
II.2	Les contacts ohmiques.....	104
II.3	L'isolation des composants.....	109
II.4	La grille.....	112
II.5	La passivation.....	120
II.6	Les plots d'épaississement.....	121
III	ETUDE ET CARACTERISATION DES TRANSISTORS POUR LA MONTEE EN FREQUENCE.....	121
III.1	Généralités sur les caractéristiques électriques des HEMTs.....	122
III.1.a	Les grandeurs électriques en régime statique.....	122
III.1.b	Les paramètres caractéristiques en régime RF et le schéma équivalent.....	125
III.2	Caractérisation des HEMTs à faibles longueurs de grilles.....	128
III.2.a	Le HEMT Al _x Ga _{1-x} N/GaN sur substrat Si(111).....	129
Hétérostructure, paramètres matériau, électriques et technologiques.....	129	
Caractérisation en régime statique (DC).....	130	

	Caractérisation en régime RF.....	132
III.2.b	Les HEMTs $\text{In}_x\text{Al}_{1-x}\text{N}/\text{GaN}$ sur substrat saphir.....	132
	Hétérostructure, technologie et paramètres électriques.....	133
	Caractérisation en régime statique.....	134
	Caractérisation en régime RF.....	137
	Etude des temps de transit.....	138
III.2.c	Impact de la longueur de grille sur les performances des HEMTs $\text{In}_x\text{Al}_{1-x}\text{N}/\text{GaN}$	142
IV	CONCLUSION	146
V	BIBLIOGRAPHIE	148

CHAPITRE 4 - REALISATION ET CARACTERISATION DE HEMTS DE PUISSANCE EN BANDE KA

..... 153

I	INTRODUCTION	155
II	GENERALITES SUR LA CARACTERISATION ELECTRIQUE DES HEMTS POUR APPLICATION DE PUISSANCE HYPERFREQUENCE.....	156
II.1	La caractérisation en régime impulsionnel.....	156
II.1.a	Le réseau $I_{ds}(V_{ds})$ pulsé	157
II.1.b	La caractéristique $g_m(V_{gs})$ pulsée.....	160
II.2	La caractérisation en puissance hyperfréquence	161
II.2.a	Grandeurs caractéristiques de la mesure de puissance hyperfréquence.....	162
	Le gain de puissance.....	165
	Le gain transducteur	165
	Le rendement en puissance ajoutée	165
II.2.b	Cartographies	166
II.2.c	La mesure de puissance hyperfréquence.....	167
III	ETUDE COMPARATIVE SUR L'EFFET DU PRETRAITEMENT ET DE LA PASSIVATION POUR LES HETEROSTRUCTURES $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GAN}$	170
III.1	Effet du prétraitement N_2O	170
III.1.a	Hétérostructures et procédé de fabrication.....	170
III.1.b	Mesures par effet Hall.....	171
III.1.c	Caractéristique $C(V_{gs})$	172
III.1.d	Caractérisation hyperfréquence	174
III.1.e	Extraction des paramètres du schéma équivalent petit signal.....	175
III.1.f	Caractérisation en régime impulsionnel.....	177
	Réseau $I_{ds}(V_{ds})$ pulsé.....	177
	Caractéristique $g_m(V_{gs})$ pulsée	178
III.1.g	Mesure de puissance hyperfréquence à 18 GHz.....	179
III.1.h	Conclusions de l'étude	180
III.2	Détermination de la passivation optimale	181
III.2.a	Etude sur la passivation.....	181
III.2.b	Etude sur le prétraitement NH_3 combiné au N_2O	183
IV	REALISATION ET CARACTERISATION DE HEMTS POUR APPLICATION DE PUISSANCE HYPERFREQUENCE EN BANDE KA.....	185
IV.1	La filière $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ sur substrat Si(111)	185
IV.1.a	Description de l'hétérostructure, procédé de fabrication et paramètres matériau	186
IV.1.b	Caractérisation en régime statique.....	187
	Caractéristique $I_{ds}(V_{ds})$	187
	Caractéristique $g_m(V_{gs})$ et caractéristique de transfert.....	188
	Caractéristique $I_{gs}(V_{gs})$	189
IV.1.c	Caractérisation hyperfréquence	190

IV.1.d	Caractérisation en régime impulsionnel.....	191
IV.1.e	Mesure de puissance hyperfréquence à 40 GHz.....	192
IV.2	La filière $\text{In}_x\text{Al}_{1-x}\text{N}/\text{GaN}$ sur substrat saphir.....	194
IV.2.a	Caractérisation en régime impulsionnel.....	195
IV.2.b	Mesure de puissance hyperfréquence.....	196
	Caractérisation de puissance à 18 GHz	196
	Caractérisation de puissance à 40 GHz	198
V	CONCLUSION	200
VI	BIBLIOGRAPHIE	202
	CONCLUSION GENERALE	207
	ANNEXE.....	211
	RESUME	241
	ABSTRACT.....	243

Introduction générale

Depuis le début des années 1980, la microélectronique a permis l'arrivée d'une troisième révolution industrielle selon le livre « Vies et mort du capitalisme » du philosophe allemand Robert Kurz (1943-2012). La microélectronique rend possible l'élaboration de dispositifs d'échanges d'informations toujours plus performants. Trois facteurs principaux sont à souligner : le volume d'informations, la rapidité de transfert et la miniaturisation des systèmes informatiques.

Depuis de très nombreuses années, le Silicium est le matériau le plus communément utilisé pour la réalisation de dispositifs électroniques. Son faible coût, de par l'abondance de la silice - matière première du Silicium – sur la planète, et la maturité de cette filière, lui confère une position très largement dominante dans le marché des semiconducteurs. Par contre, les limitations physiques du Silicium, notamment en termes de tension de claquage et de vitesse de saturation électronique, ouvrent la voie à d'autres matériaux semiconducteurs de type III-V pour la réalisation de composants dédiés à des applications spécifiques dans des domaines tels que le spatial, la défense ou encore les télécommunications.

Pour les applications de puissance hyperfréquence, le Nitrure de Gallium (GaN) possède les propriétés physiques adéquates. La réalisation de transistors à haute mobilité électronique (HEMTs) à partir d'hétérostructures de type AlGaN/GaN permet d'envisager la fabrication de dispositifs électroniques pour des applications liées aux hautes fréquences, aux hautes puissances mais également aux hautes températures et en environnement hostile. De nombreux travaux de recherche ont permis des avancées, à la fois sur la croissance de l'hétérostructure ainsi que sur la réalisation technologique des transistors, pour la filière GaN.

Les meilleures performances actuelles ont été obtenues pour des transistors réalisés sur des hétérostructures épitaxiées sur substrat Carbure de Silicium (SiC). Ce substrat possède une conductivité thermique élevée et un faible désaccord de maille avec le GaN, mais son coût demeure important. Afin de pallier à ce problème économique, les substrats Saphir et Silicium sont une alternative même si leur conductivité thermique reste inférieure à celle du SiC. De plus, dans le cas de l'utilisation d'un substrat Silicium, la possibilité d'intégrer des transistors de

puissance à base de GaN avec l'électronique Silicium sur le même wafer ouvre une nouvelle voie de circuits intégrés plus compacts, permettant d'envisager un plus large marché.

A l'heure actuelle, les limitations des performances en puissance hyperfréquence sont liées principalement au contrôle et à la stabilisation des états de pièges, inhérents à cette filière technologique. La stabilisation/neutralisation des états de surface, de par une passivation et un prétraitement adéquat, est une étape critique permettant de maximiser les performances, en termes de fréquence et de puissance, en diminuant l'impact de ces états sur les caractéristiques électriques.

Dans le premier chapitre de cette thèse, nous présenterons un aperçu des différentes technologies de composants ainsi que leurs applications. Les propriétés de la physique des principaux matériaux binaires III-N ainsi que la formation des alliages ternaires et quaternaire seront décrits. Nous détaillerons ensuite les hétérostructures typiquement utilisées dans le cadre de ces travaux ainsi que le principe de formation du gaz bidimensionnel d'électrons dans une structure de type HEMT. Enfin, l'état de l'art de la technologie GaN dans ces différentes filières sera exposé.

Le second chapitre portera sur une étude détaillée de l'hétérostructure envisagée pour la réalisation de transistors à haute mobilité électronique. Nous commencerons par une description des différents substrats utilisés pour la croissance des matériaux nitrurés. Ensuite, les résultats de caractérisations électrique et hyperfréquence d'épitaxie GaN sur substrat Si(111) seront présentés. Enfin, une étude paramétrique des différentes couches composant la zone active de l'hétérostructure sera réalisée à l'aide de simulations numériques de type Schrödinger-Poisson.

Dans le troisième chapitre, nous présenterons les étapes de réalisation et les résultats de caractérisation de transistors fabriqués pour la montée en fréquence. Une description des différentes étapes technologiques, avec un accent sur la fabrication de la grille en Té pour des dimensions inférieures à 100 nm , permettant la réalisation de transistors de puissance hyperfréquence sur des hétérostructures AlGaIn/GaN et InAlN/GaN sera effectuée. Nous présenterons ensuite les résultats de caractérisations hyperfréquences obtenus sur ces deux types d'hétérostructures pour des transistors à faible longueur de grille. Enfin, nous étudierons l'impact

des effets de canaux courts, liés à la diminution du rapport d'aspect entre la longueur de grille et l'épaisseur entre l'électrode de grille et le canal, sur les performances du transistor.

Dans le quatrième et dernier chapitre, nous nous intéresserons à la réalisation et à la caractérisation des transistors de puissance en bande Ka. Nous présenterons les généralités concernant la caractérisation électrique des transistors pour des applications de puissance hyperfréquence. Nous étudierons ensuite l'effet d'un prétraitement N_2O associée à une passivation à base de Nitrure de Silicium (SiN) sur les performances du transistor AlGaIn/GaN puis nous déterminerons la passivation optimale pour ce type de transistor. Nous exposerons les résultats de caractérisation en puissance hyperfréquence des transistors AlGaIn/GaN à 40 GHz et des transistors InAlN/GaN à 18 GHz et 40 GHz. Enfin, ces résultats seront comparés à l'état de l'art actuel des filières étudiées.

Chapitre 1

Des propriétés physiques des matériaux III-N aux HEMTs

I Introduction

Ces dernières années ont vu l'émergence d'une nouvelle famille de composants nitrurés dédiée à des applications de puissance à haute fréquence. Le Nitrure de Gallium (GaN) et ses alliages ont permis la réalisation de transistors à haute mobilité électronique (HEMTs) exhibant des performances en puissance hyperfréquence supérieures aux technologies déjà existantes comme le Silicium (Si), le Silicium-Germanium (SiGe), le Phosphure d'Indium (InP), ou encore l'Arséniure de Gallium (GaAs). Ces performances ont été atteintes grâce aux particularités des structures cristallographiques des matériaux III-V nitrurés (III-N) leurs conférant des propriétés en adéquation avec les applications visées.

Ce chapitre commence par un aperçu des différentes technologies de composants de puissance hyperfréquence et la description de leurs domaines d'applications. L'intérêt des HEMTs à base de Nitrure de Gallium est démontré et la pertinence des efforts de recherche pour l'élaboration de transistors encore plus performants également justifiée.

Nous exposerons ensuite les principales propriétés (matériau, transport, électrique et thermique) connues de la physique des trois principaux matériaux III-N binaires (GaN, AlN et InN). La formation et les particularités des alliages ternaires ($\text{Al}_x\text{Ga}_{1-x}\text{N}$, $\text{In}_x\text{Al}_{1-x}\text{N}$, $\text{In}_x\text{Ga}_{1-x}\text{N}$) et quaternaire ($\text{Al}_x\text{In}_y\text{Ga}_{1-x-y}\text{N}$) seront aussi abordées.

La formation du gaz bidimensionnel d'électrons (2D), élément principal du transistor à haute mobilité électronique, sera expliquée de par la description des mécanismes liés aux polarisations spontanées et piézoélectriques et observés à l'aide d'un logiciel de simulation. Nous décrirons alors brièvement le rôle et les caractéristiques des différentes couches d'une hétérostructure HEMT typique.

Pour terminer ce chapitre, nous présenterons l'état de l'art mondial de la technologie GaN dans ces différentes filières (matériau constituant la barrière et composition du substrat) tel qu'il était en 2009 ainsi que son évolution jusqu'à l'heure actuelle. Cela nous permettra d'obtenir une vision globale des performances au début de la thèse en 2009 et justifiera le choix de l'orientation de nos travaux de par son évolution en 2012.

II Aperçu des technologies et de leurs applications

L'univers des communications sans fil est un gigantesque marché en expansion. Des données de l'IDATE, *think tank* réalisant des études de marché spécialisées dans l'économie numérique, diffusées dans le rapport d'activité 2011 de l'autorité de régulation des communications électroniques et des postes (ARCEP), annoncent qu'un chiffre d'affaires de 100 milliards d'euros a été généré en France en 2011 par les entreprises produisant des biens et des services dans le secteur des technologies de l'information et de la communication (TIC). De la téléphonie mobile aux radars automobiles en passant par les communications spatiales, le domaine des communications sans fil couvre un large spectre de fréquences allant du giga Hertz (*GHz*) à la centaine de *GHz*. Ces systèmes, fonctionnant à de hautes fréquences, ont besoin de puissance afin de maintenir une portée suffisante aux signaux.

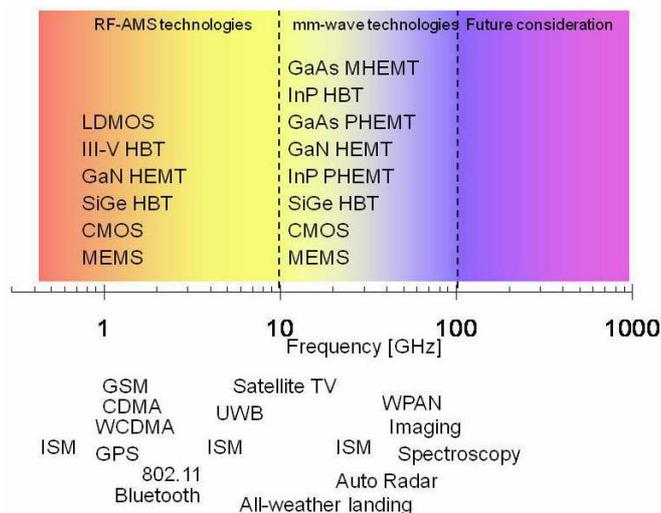


Figure 1.1 : Technologies de composants et leurs possibles applications en fonction de la fréquence

La figure 1.1 donne un aperçu des différentes technologies de composants existantes ainsi qu'un spectre de leurs applications éventuelles dans la gamme [0.4 *GHz* – 100 *GHz*]. Cette figure est extraite du rapport 2009 sur les communications sans fil de l'International Technology Roadmap for Semiconductors (ITRS) [1]. Le HEMT à base de GaN est un candidat potentiel pour les technologies aux fréquences radio (RF) (1 *GHz* à 10 *GHz*), mais aussi pour les technologies dans la gamme d'ondes millimétriques (supérieures à 10 *GHz*).

Pour les applications RF, le HEMT GaN apparaît comme le candidat le plus sérieux pour remplacer la technologie LDMOS comme amplificateurs de puissance pour les stations de base. Ces dispositifs, fonctionnant à des fréquences comprises entre 0.4 GHz et 3.5 GHz, demandent des puissances importantes, largement à la portée des composants GaN. L'avantage principal du HEMT GaN en comparaison avec le LDMOS est la possibilité de développer des densités de puissance 4 à 5 fois supérieures. De plus, la nécessité d'augmenter la bande passante sans pertes d'efficacité avec les mêmes niveaux de puissance correspond aux demandes de la 4ème génération des standards pour la téléphonie mobile (4G). Les dispositifs à base de GaN étant pratiquement matures à cette gamme de fréquences, le changement de technologie est ici davantage un problème de coût de production et de densité d'intégration par rapport à une technologie Silicium comme le LDMOS. Ces questions d'intégration et de coût sont importantes et de nombreux défis technologiques sont à relever, notamment sur la croissance de GaN sur des substrats bas coût aux diamètres plus grands. Mais notre travail de recherche ne portera pas sur ces questions, mais plutôt sur l'optimisation des performances des composants à base de GaN dans la gamme d'ondes millimétriques.

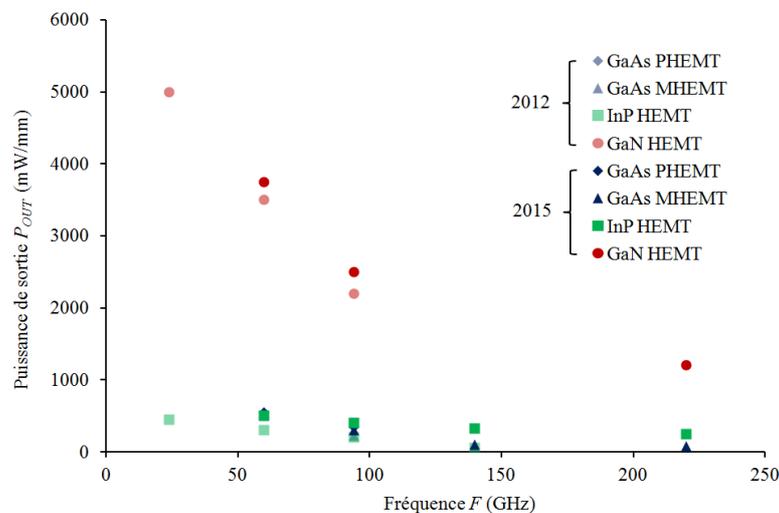


Figure 1.2 : Projection 2012 et 2015 d'une estimation de la densité de puissance à différentes fréquences pour les technologies FET III-V

La figure 1.2 a été réalisée à l'aide de données, estimées pour les années 2012 et 2015, issues du rapport 2011 de l'ITRS [2]. Cette figure représente une estimation de la densité de puissance de sortie à différentes fréquences (24, 60, 94, 140 et 220 GHz) pour quatre différentes

technologies de la famille des transistors à effet de champ à base de matériau III-V. Il est facilement observable que le HEMT GaN sur substrat SiC est le meilleur candidat pour les applications nécessitant de fortes puissances dans la gamme d'ondes millimétriques. Ces applications peuvent être à la fois militaire (systèmes radars au sol ou embarqués, brouilleurs...) et civil (émission/réception satellitaire en remplacement des tubes à ondes progressives par exemple). De plus, nous observons que des efforts de recherche doivent être accomplis afin d'augmenter la densité de puissance hyperfréquence en sortie du composant, mais également pour permettre aux transistors de travailler à des fréquences encore plus élevées. C'est dans cette perspective que mes travaux de thèse ont été effectués.

III Principales propriétés des matériaux III-N

Les semi-conducteurs à base de nitrure sont constitués des éléments de la colonne III-a et de l'élément azote (N) de la colonne V-a du tableau de classification périodique de Mendeleïev (figure 1.3). Ils se différencient du Silicium (Si), ou des autres semi-conducteurs III-V de type Arséniure de Gallium (GaAs) ou Phosphure d'Indium (InP), sous différents points.

III-a	IV-a	V-a
bore 5 B 10,811	carbone 6 C 12,0107	azote 7 N 14,00674
aluminium 13 Al 26,9815386	silicium 14 Si 28,0855	phosphore 15 P 30,973762
gallium 31 Ga 69,723	germanium 32 Ge 72,61	arsenic 33 As 74,92160
indium 49 In 114,818	étain 50 Sn 118,710	antimoine 51 Sb 121,760

Figure 1.3 : Extrait du tableau périodique des éléments

Le tableau 1.1 regroupe les caractéristiques physiques du GaN et des principaux semi-conducteurs utilisés en micro-électronique (Si, InP et GaAs) [3-5]. Tout d'abord, on remarque que le GaN, comme la plupart des semi-conducteurs nitrurés, est un matériau grand gap par rapport au Si ou aux autres composés III-V. Cette large bande interdite lui confère un champ de claquage élevé. De plus, ce matériau se caractérise par une vitesse de saturation des porteurs

élevée et une relativement bonne conductivité thermique. Enfin, la figure 1.4 nous montre que les matériaux III-N couvrent une très large bande d'énergie correspondant à des bandes interdites associées à des longueurs d'ondes allant de l'infrarouge (IR) jusqu'au ultraviolets (UV) profonds. Cette gamme englobe le spectre du visible et permet de nombreuses applications optoélectroniques.

Semi-conducteur	Si	InP	GaAs	GaN
Bande interdite E_g (eV)	1.1	1.34	1.43	3.4
Champ de claquage E_{br} (MV/cm)	0.3	0.45	0.4	2 - 3.3
Vitesse de saturation électronique v_{sat} (10^7 cm/s)	1	0.68	2	2.5
Conductivité thermique κ (W/cm.K)	1.5	0.67	0.5	1.3
Facteur de mérite de Johnson (FMJ) normalisé Si	1	1.04	7.1	278 – 756

Tableau 1.1 : Caractéristiques des principaux semi-conducteurs utilisés en microélectronique

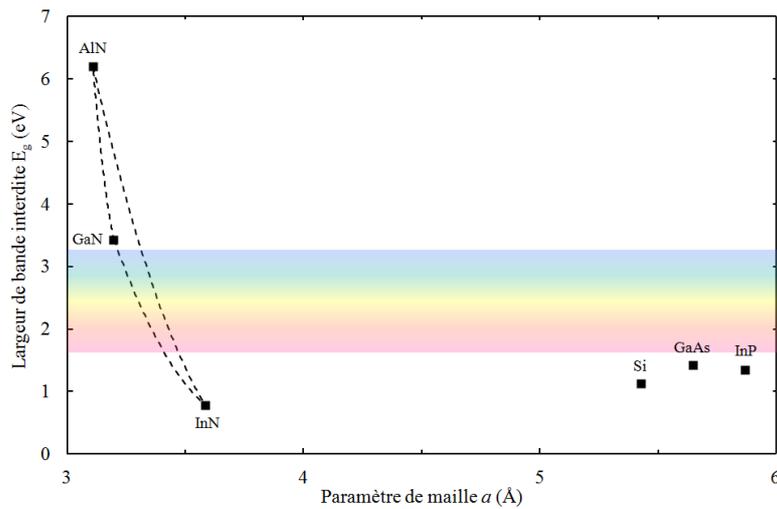


Figure 1.4 : Largeur de bande interdite en fonction du paramètre de maille pour les matériaux III-N et les principaux semi-conducteurs de la micro-électronique

Le facteur de mérite de Johnson (FMJ) permet d'établir pour un semi-conducteur sa capacité à des applications de forte puissance à haute fréquence [6]. Il met en relation le champ de claquage (E_{br}) et la vitesse de saturation des porteurs (v_{sat}) sous la forme :

$$FMJ = \left(\frac{E_{br} \cdot v_{sat}}{2\pi} \right)^2 \quad (1.1)$$

On constate que compte tenu de ses propriétés matériau, le facteur de mérite de Johnson du GaN est très supérieur aux autres semi-conducteurs, ce qui fait du GaN un candidat de premier choix pour la réalisation de composants électroniques pour des applications de puissance hyperfréquence.

Nous allons détailler dans ce paragraphe les principales propriétés (matériau, transport, électrique et thermique) des semi-conducteurs III-N binaires (GaN, AlN, InN). La formation et les particularités des alliages ternaires ($\text{Al}_x\text{Ga}_{1-x}\text{N}$, $\text{In}_x\text{Al}_{1-x}\text{N}$, $\text{In}_x\text{Ga}_{1-x}\text{N}$) et quaternaire ($\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$) sont également étudiées afin de mieux appréhender par la suite les différentes hétérostructures abordées dans ce travail.

III.1 Les matériaux binaires (GaN, AlN et InN)

III.1.a Structure cristalline

Il existe trois structures cristallines différentes pour les semi-conducteurs à base de nitrure :

- La structure rock-salt
- La structure zinc blende (ZB)
- La structure wurtzite (Wz)

La structure wurtzite est thermodynamiquement stable pour le GaN, l'AlN et l'InN. C'est celle qui fera l'objet d'une étude détaillée par la suite. Nous proposons, dans un premier temps, de décrire brièvement les deux autres structures possibles pour les semi-conducteurs III-N.

La structure rock-salt ne peut être obtenue par épitaxie. Elle est exclusivement observée pour des pressions respectivement supérieures à 12.1, 20 et 52.2 GPa pour le Nitrure d'Indium (InN), le Nitrure d'Aluminium (AlN) et le Nitrure de Gallium (GaN) [7-9].

La structure zinc blende est thermodynamiquement métastable pour les III-N, mis à part pour le Nitrure de Bore (BN), et cubique. Elle est obtenue par épitaxie pour des couches minces de matériau III-N, et ce exclusivement sur des substrats avec des réseaux cristallins cubiques

comme le Si(001) [10], le SiC(100) [11, 12] ou le GaAs(001) [13]. La compatibilité avec le substrat de structure cubique permet d’outrepasser la nature intrinsèque des III-N à être de structure wurtzite.

Cette structure est de forme hexagonale et possède deux paramètres de maille : a dans le plan de base et c dans la direction perpendiculaire. Elle est composée de deux sous réseaux hexagonaux de chaque type, enchevêtrés et décalés de $5/8^{\text{ème}}$ suivant l’axe c . La croissance du matériau se fait selon cet axe. La structure cristalline d’un semi-conducteur III-N est schématisé figure 1.5.

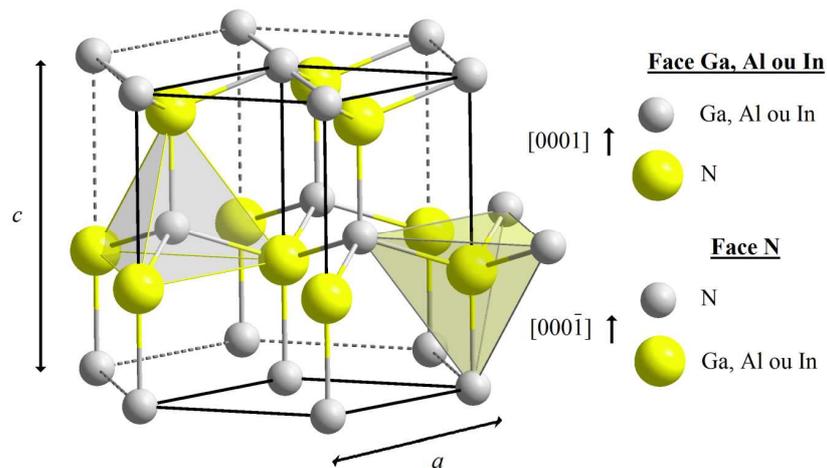


Figure 1.5 : Structure cristalline wurtzite d’un matériau III-N, paramètres de maille et polarité

L’absence de symétrie suivant l’axe c implique une polarité à la surface des matériaux III-N. Cette polarité peut être :

- soit du type de l’élément de la colonne III (Ga, Al ou In), on parlera alors de matériau face « III », et le dernier plan atomique sera composé d’atomes de la colonne III.
- soit de type N, on parlera alors de matériau face N, et le dernier plan atomique sera composé d’atomes d’azote.

Nous reviendrons sur cette particularité des matériaux III-N quand nous aborderons la nature et les effets des polarisations spontanée et piézoélectrique.

Chaque atome d'azote est relié à 4 éléments de la colonne III, et inversement, chaque élément de la colonne III est relié à 4 atomes d'azote. La structure wurtzite est donc composée de tétraèdres formés par les liaisons entre l'atome métallique (Ga, Al ou In) et les 4 atomes N, ou inversement (figure 1.6).

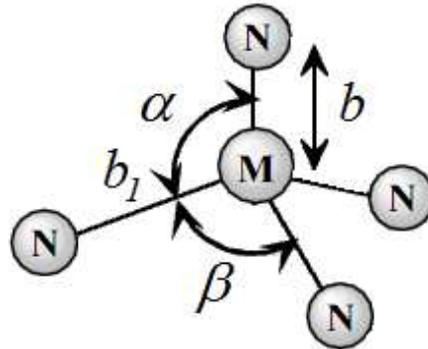


Figure 1.6 : Tétraèdre formé par les liaisons entre l'atome métallique (M) et les atomes d'azote (N)

Le paramètre interne, noté u , correspond à la longueur de la liaison entre les 2 atomes les plus proches (b , ou b_1) divisée par la hauteur d'une cellule (c). Pour une structure parfaite, on a : $u = 3/8 = 0.375$, $c/a = \sqrt{8/3} = 1.633$, $b = b_1$ et pour les angles entre les liaisons $\alpha = \beta$. Le tableau 1.2 regroupe les différents paramètres des structures cristallines idéales des matériaux III-N binaires [14].

Semi-conducteur	GaN	AlN	InN
a (Å)	3.199	3.110	3.585
c (Å)	5.224	5.079	5.854
u	0.375	0.375	0.375
c/a	1.633	1.633	1.633
b, b_1 (Å)	1.959	1.904	2.195
α, β (°)	109.47	109.47	109.47

Tableau 1.2 : Paramètres de la structure cristalline des matériaux III-N binaires

Les liaisons entre atomes pour les matériaux III-N sont partiellement covalentes et partiellement ioniques. L'énergie de cohésion de ces liaisons augmente quand la longueur des liaisons (b , ou b_1) diminue. Elle vaut 2.88 eV pour l'AlN, 2.2 eV pour le GaN et 1.93 eV pour l'InN [15]. Une large bande interdite, combinée à de fortes énergies de liaisons, permet d'obtenir à la fois une bonne stabilité thermique et chimique. Cela permet aux composants électroniques fabriqués à partir des semi-conducteurs nitrurés de travailler dans des environnements hostiles et à température élevée. Par contre, cette stabilité des matériaux III-N peut être problématique pour certains procédés technologiques comme la gravure.

III.1.b Structure de bandes

La structure de bandes d'un semi-conducteur est représentée dans l'espace réciproque correspondant généralement à la première zone de Brillouin. Une schématisation de la première zone de Brillouin dans un cristal de structure wurtzite est donnée figure 1.7. Le point Γ est au centre de la zone de Brillouin ($k_{x,y,z} = 0$). Les bords de la première zone correspondent aux points de haute symétrie (Γ , M , K , A , L et H) et les droites reliant ces points correspondent aux directions de haute symétrie ($\Gamma - K$, $\Gamma - A$, $\Gamma - M$, $L - M$...). La structure de bandes est composée des bandes de conduction et de valence. La différence d'énergie entre le minimum de la bande de conduction et le maximum de la bande de valence nous donne la valeur de la bande interdite, ou gap, du semi-conducteur.

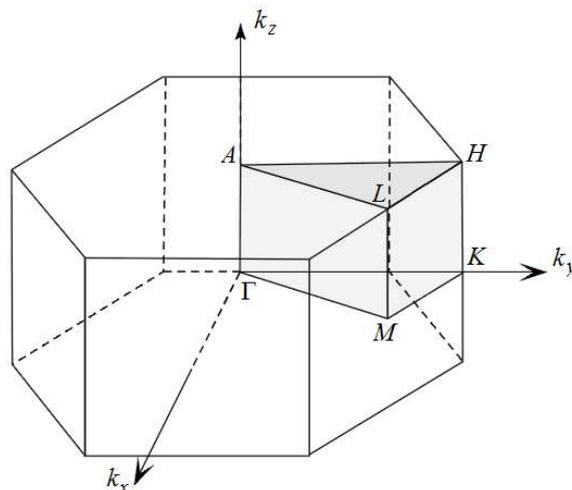
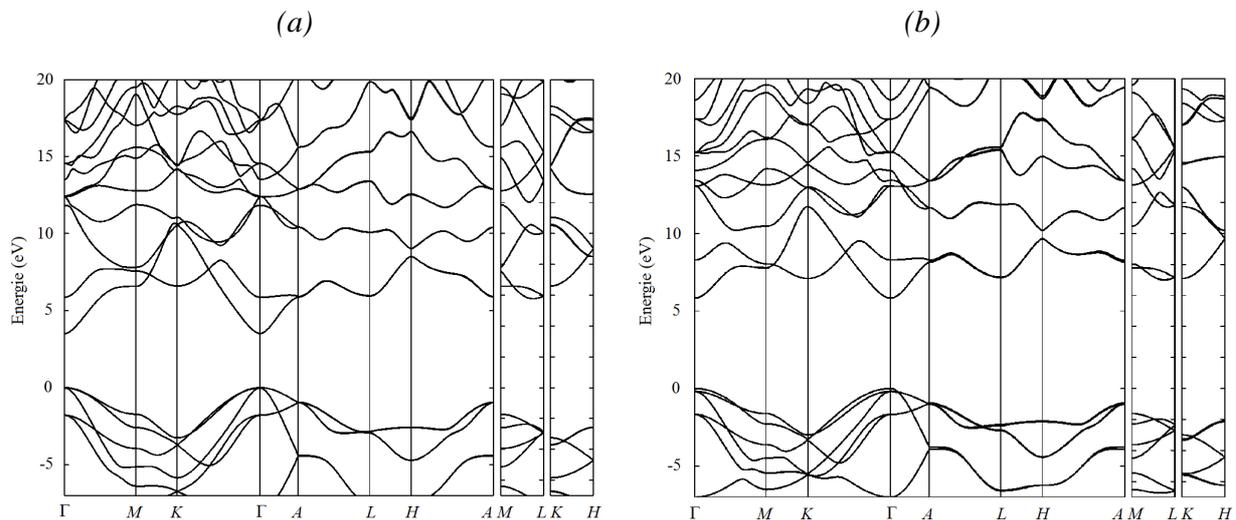


Figure 1.7 : Première zone de Brillouin dans un cristal de structure wurtzite

Les structures de bandes du GaN, de l'AlN et de l'InN sont respectivement données figure 1.8.a à 1.8.c. Ces structures ont été déterminées par Goano *et al.* à partir de la méthode empirique du pseudo-potential pour le GaN et l'AlN [16] et par Janotti *et al.* à partir de calculs de paramètres hybrides pour l'InN [17]. On remarque que l'allure générale des structures de bandes est la même pour les 3 semi-conducteurs, mis à part pour les hautes énergies. Ceux-ci ont un gap direct car leur maximum de bande de valence et leur minimum de bande de conduction sont alignés en vallée Γ . En ce qui concerne les différentes vallées, plus leur courbure sera élevée, plus la masse effective des porteurs sera faible et donc plus grande sera la mobilité. Inversement, plus la vallée sera plate, plus la masse effective des porteurs sera élevée et donc plus petite sera la mobilité. On s'aperçoit que la vallée Γ possède la pente la plus élevée, c'est donc dans cette vallée que les électrons seront les plus mobiles. Une autre information importante dans ces structures de bandes est la différence d'énergie inter-vallées, par exemple entre le premier minimum d'énergie de la bande de conduction (vallée Γ) et le second minimum relatif. Plus cette différence d'énergie est grande, plus difficile sera le transfert d'un électron de la vallée principale Γ à mobilité élevée vers une vallée supérieure à mobilité réduite. Cela implique que, même sous l'effet d'un fort champ électrique, les électrons resteront préférentiellement en vallée Γ . On peut donc s'attendre à des vitesses de saturation des porteurs élevées.



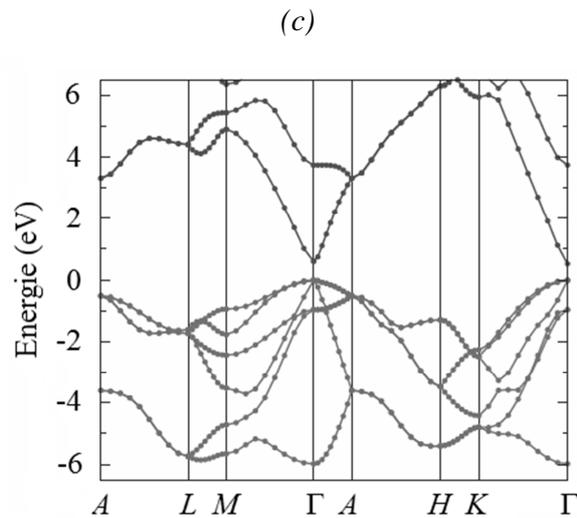


Figure 1.8 : Structures de bandes du GaN (a), de l'AlN (b) et de l'InN (c)

Le tableau 1.3 regroupe quelques propriétés matériau du GaN, de l'AlN et de l'InN que l'on peut déterminer à partir des structures de bandes [18-20]. Ils peuvent varier légèrement suivant les méthodes utilisées pour les extraire et les paramètres de croissance du matériau. La masse effective est celle d'un électron en vallée avec la masse d'un électron

. L'énergie inter-vallées est donnée entre la vallée primaire et le second minimum relatif.

Semi-conducteur	GaN	AlN	InN
Bande interdite ()	3.39	6.2	0.78
Masse effective en vallée	0.20	0.48	0.04
Energie inter-vallées ()	1.9	0.7	1.775

Tableau 1.3 : Propriétés matériau des binaires III-N de structure wurtzite

Le GaN sera le matériau le plus généralement utilisé pour le transport des électrons car il est celui qui combine à la fois une large bande interdite, une faible masse effective des électrons et une grande énergie inter-vallées. A titre de comparaison, l'énergie inter-vallées pour le GaAs est de seulement quelques centaines de

Les semi-conducteurs nitrurés non intentionnellement dopés sont toujours de type , avec une densité de donneurs () variant typiquement entre et . Les

porteurs seront toujours naturellement des électrons. De plus, leur mobilité est supérieure à celle des trous dans les semi-conducteurs III-N. C'est pour cette raison que nous ne nous intéresserons pas aux propriétés des trous dans le cadre de cette thèse.

III.1.c Propriétés de transport électronique

A l'équilibre thermodynamique (300 K), les électrons se déplacent de manière aléatoire dans le cristal sous l'effet de l'agitation thermique mais la somme vectorielle des vitesses des électrons est nulle, n'entraînant donc aucun mouvement d'ensemble. L'application d'un champ électrique apporte de l'énergie aux électrons et entraîne une vitesse moyenne non nulle et donc un déplacement dans la direction des lignes de champ. Dans les premiers instants après l'application du champ électrique (durée inférieure à la picoseconde), les électrons sont en régime balistique. Ils ne sont soumis à aucune interaction avec le réseau cristallin (libre parcours moyen) et leur vitesse ne dépend donc que de l'intensité du champ électrique appliqué. C'est le régime transitoire. Quand l'équilibre se crée entre l'accélération fournie par le champ électrique et la décélération engendrée par les collisions, on atteint alors le régime de transport stationnaire. Les électrons possèdent alors une vitesse qui est fonction de l'intensité du champ électrique et des probabilités de collisions avec le réseau. Ces deux composantes de la vitesse sont liées du fait de la dépendance entre les collisions et l'énergie des électrons provenant de l'intensité du champ électrique. Cette vitesse moyenne non nulle, appelée vitesse de dérive (v_d), s'exprime à faible champ sous la forme :

$$v_d = \mu \cdot \|\vec{E}\| \quad (1.2)$$

avec μ la mobilité électronique et $\|\vec{E}\|$ la norme du champ électrique.

En représentant les vitesses de dérive des électrons en fonction du champ électrique (figure 1.9), on remarque la présence d'un pic de vitesse pour les 3 matériaux binaires III-N. Ce pic est caractérisé par la vitesse maximale atteinte (v_{max}) ainsi que par la valeur du champ électrique où ce maximum est obtenu, appelé champ critique (E_{crit}). Après ce pic de survitesse, la vitesse de dérive diminue jusqu'à atteindre sa vitesse de saturation (v_{sat}). Comme nous l'avons vu à partir de l'équation (1.2), une diminution de la vitesse de dérive avec l'augmentation du champ électrique ne peut s'expliquer que par une diminution de la mobilité.

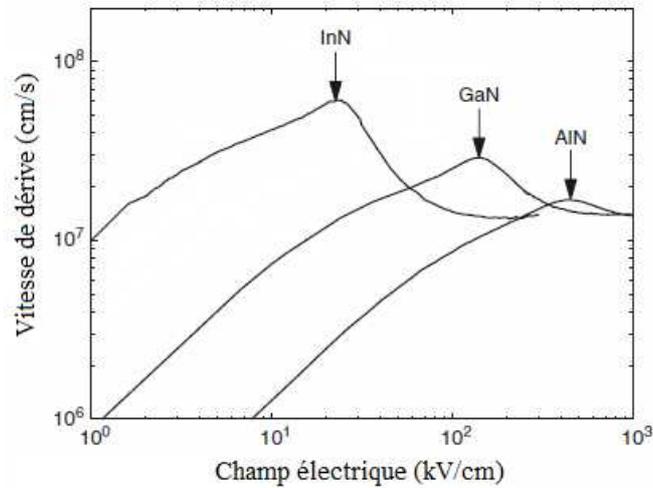


Figure 1.9 : Vitesse de dérive des électrons en fonction du champ électrique à 300 K dans les matériaux massifs GaN, l'AlN et l'InN possédant une concentration d'éléments dopants de type n de 10^{17} at/cm³. Ces caractéristiques sont calculées par la méthode Monte Carlo [21].

La mobilité s'exprime, d'après le modèle de Drude, sous la forme :

$$\mu = q \cdot \frac{\tau_m(w)}{m^*} \quad (1.3)$$

avec q la charge de l'électron, m^* sa masse effective et $\tau_m(w)$ le temps de relaxation du moment, à une énergie w , qui a pour origine les différentes collisions dans le cristal.

Avec l'augmentation du champ électrique, on assiste à une diminution du temps de relaxation ainsi qu'à une augmentation de la masse effective des électrons, entraînant comme le montre l'équation (1.3) la diminution de la mobilité et donc de la vitesse de dérive. Parmi les principales causes de la diminution de la mobilité, on trouve :

- Le passage des électrons de la vallée principale vers les vallées supérieures dont les coefficients de non parabolicité sont plus élevés, entraînant une augmentation de la masse effective [22].
- L'émission de phonons optiques longitudinaux (phonons LO) lorsque l'énergie des électrons est suffisamment élevée, c'est-à-dire pour des champs électriques appliqués élevés [23].

- Les paramètres matériaux comme la densité de dislocations, les impuretés ionisées ou encore le niveau de dopage qui sont des facteurs dont dépend la mobilité [24, 25].
- L'augmentation de la température du réseau cristallin, par l'effet de l'auto-échauffement ou d'une source de chaleur extérieure [26].

Semi-conducteur	GaN	AlN	InN
Vitesse de saturation v_{sat} (10^7 cm/s)	1.75	1.5	1.4
Vitesse max v_{max} (10^7 cm/s)	2.9	1.7	6
Champ électrique critique E_{crit} (kV/cm)	140	450	22.5
Mobilité μ ($cm^2/V.s$)	880	130	10000

Tableau 1.4 : Propriétés de transport volumique à 300 K des binaires nitrurés possédant une concentration d'éléments dopants de type n de 10^{17} at/cm³.

Le tableau 1.4 donne les principales propriétés de transport volumique dans les matériaux binaires III-N [21]. Il est à noter que pour les hétérostructures AlGaIn/GaN, la création d'un gaz bidimensionnel d'électrons permet d'atteindre des mobilités électroniques parfois supérieures à 2000 $cm^2/V.s$ [27].

III.1.d Propriétés électriques

Le tableau 1.5 présente les principales propriétés électriques des matériaux binaires III-N wurtzite [28-31]. Ces matériaux ont des constantes diélectriques, ou encore permittivités, anisotropes, c'est-à-dire différentes en fonction de la direction du champ électrique qui leur est appliqué. Deux orientations sont possibles :

- L'orientation parallèle à l'axe de croissance (axe c) dont la constante diélectrique relative sera nommée $\epsilon_r //$.
- L'orientation perpendiculaire à l'axe de croissance dont la constante diélectrique relative sera nommée $\epsilon_r \perp$.

De plus, les valeurs de leurs permittivités sont également dépendantes du régime statique $\epsilon_r(0)$ ou dynamique $\epsilon_r(\infty)$. Enfin, la valeur du champ de claquage (E_{br}) dépend fortement de la largeur de bande interdite du semi-conducteur.

Semi-conducteur		GaN	AlN	InN
Constante diélectrique statique	$\epsilon_{r //}(\mathbf{0})$	10.3	9.3	
	$\epsilon_{r \perp}(\mathbf{0})$	9.2	7.8	10.5
Constante diélectrique dynamique	$\epsilon_{r //}(\infty)$	5.4	4.4	
	$\epsilon_{r \perp}(\infty)$	5.2	4.2	6.7
Champ de claquage E_{br} (MV/cm)		2 - 3.3	4 – 5.5	

Tableau 1.5 : Propriétés électriques des matériaux binaires III-N

III.1.e Propriétés thermiques

Comme nous l'avons mentionné dans le paragraphe traitant des propriétés de transport du matériau, l'augmentation de la température a un impact négatif sur la mobilité. Cela s'explique entre autres par la variation des paramètres de maille du matériau sous l'effet de la température. Celle-ci provoque une augmentation de la vibration du réseau cristallin, perturbant ainsi le transport des électrons via des collisions entre électrons et phonons, dont la conséquence est la diminution du temps de libre parcours moyen. Le tableau 1.6 présente le coefficient de dilatation et la conductivité qui constituent les principales propriétés thermiques des semi-conducteurs binaires III-N wurtzite [32].

Semi-conducteur		GaN	AlN	InN
Coefficient de dilatation thermique	$\Delta a/a$ ($10^{-6} K^{-1}$)	5.59	4.2	4
	$\Delta c/c$ ($10^{-6} K^{-1}$)	3.17	5.3	3
Conductivité thermique κ (W/cm.K)		1.3	2	0.8

Tableau 1.6 : Propriétés thermiques des matériaux binaires III-N

Un point important à signaler est la différence entre les coefficients de dilatation thermique de ces matériaux binaires III-N et ceux des substrats servant à leur croissance. Par exemple, le Si(111) possède un coefficient de dilatation thermique inférieur de $3.59 \times 10^{-6} K^{-1}$ dans les deux directions a et c et le Saphire un coefficient de $7.5 \times 10^{-6} K^{-1}$ dans la direction a perpendiculaire à l'axe de croissance c . Ces différences, en plus du désaccord de mailles, vont provoquer des dislocations dans le matériau épitaxié à haute température lors du refroidissement de l'épitaxie.

Il est à noter également que l'augmentation de la température va provoquer une légère diminution de l'énergie de la bande interdite (E_g) des semi-conducteurs. Ce comportement de $E_g(T)$ peut être exprimé par le modèle de Varshni [33] comme le montre l'équation (1.4) sous la forme :

$$E_g(T) = E_g(0) - \frac{\alpha \cdot T^2}{T + \beta} \quad (1.4)$$

où $E_g(0)$, α et β sont déterminés à partir de données expérimentales. $E_g(0)$ (eV) correspond à l'énergie de la bande interdite à $T = 0$ K, α (meV/K) représente le coefficient de régression linéaire du gap pour les températures élevées tandis que β (K) indique la température où intervient un changement de pente. La figure 1.10 représente l'évolution de la bande interdite en fonction de la température pour les 3 semi-conducteurs binaires (GaN, AlN et InN). Cette évolution est peu visible dans la plage de température $T < 500$ K correspondant au fonctionnement typique du transistor.

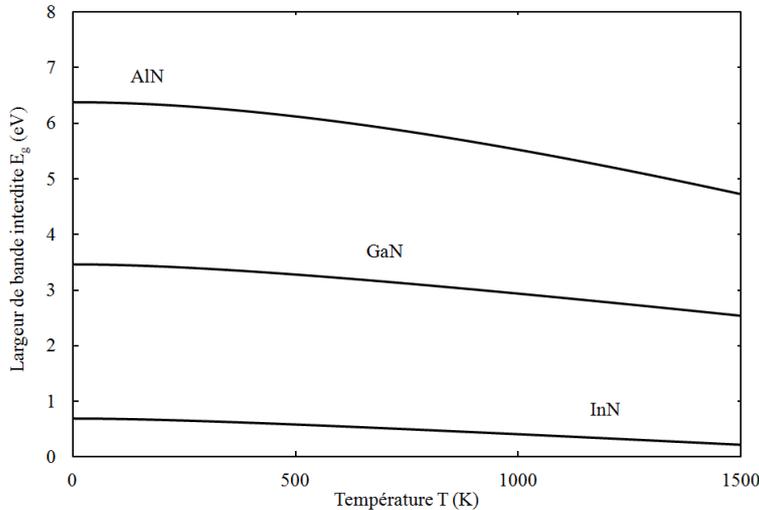


Figure 1.10 : Energie de la bande interdite E_g en fonction de la température T dans les semi-conducteurs binaires GaN, AlN et InN obtenue à partir du modèle de Varshni

III.2 Les matériaux ternaires ($\text{Al}_x\text{Ga}_{1-x}\text{N}$, $\text{In}_x\text{Al}_{1-x}\text{N}$, $\text{In}_x\text{Ga}_{1-x}\text{N}$) et quaternaire ($\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$)

La possibilité de former des alliages ternaires ou quaternaires à partir des matériaux GaN, AlN et InN est un grand avantage par rapport à d'autres matériaux grand gap permettant des applications de puissance comme le SiC. Cette possibilité offre de nombreuses solutions pour la fabrication de composants électroniques et optoélectroniques. En effet, la formation d'alliages ternaires (et quaternaire) permet de créer des matériaux semi-conducteurs avec une largeur de bande interdite comprise entre deux (trois) extrêmes correspondant aux gaps des semi-conducteurs binaires utilisés.

III.2.a Les matériaux ternaires ($\text{Al}_x\text{Ga}_{1-x}\text{N}$, $\text{In}_x\text{Al}_{1-x}\text{N}$, $\text{In}_x\text{Ga}_{1-x}\text{N}$)

La valeur de la largeur de bande interdite d'un semi-conducteur ternaire peut être obtenue à partir d'une loi empirique quadratique en fonction des concentrations atomiques des éléments de la colonne III, comme le montre l'équation 1.5 pour l'exemple de l' $\text{Al}_x\text{Ga}_{1-x}\text{N}$:

$$E_g^{\text{Al}_x\text{Ga}_{1-x}\text{N}} = E_g^{\text{AlN}} \cdot x + E_g^{\text{GaN}} \cdot (1 - x) - b^{\text{AlGaN}} \cdot x(1 - x) \quad (1.5)$$

où E_g^{AlN} et E_g^{GaN} sont respectivement les valeurs de bande interdite de l'AlN et du GaN, x la fraction molaire d'Aluminium et b^{AlGaN} le facteur de courbure (*bowing factor*). Les valeurs du paramètre de courbure sont respectivement de 1 eV [34], 3 eV [35] et 1.43 eV [36] pour l'AlGaN, l'InAlN et l'InGaN.

De plus, les paramètres de maille a et c des matériaux ternaires créés sont obtenus à partir de la loi de Vegard [37]. Pour l'exemple de l' $\text{Al}_x\text{Ga}_{1-x}\text{N}$, les équations 1.6 et 1.7 correspondent respectivement à l'évolution des paramètres de maille a et c en fonction du taux d'Aluminium :

$$a_{\text{Al}_x\text{Ga}_{1-x}\text{N}} = a_{\text{GaN}} - (a_{\text{GaN}} - a_{\text{AlN}}) \cdot x \quad (1.6)$$

$$c_{\text{Al}_x\text{Ga}_{1-x}\text{N}} = c_{\text{GaN}} - (c_{\text{GaN}} - c_{\text{AlN}}) \cdot x \quad (1.7)$$

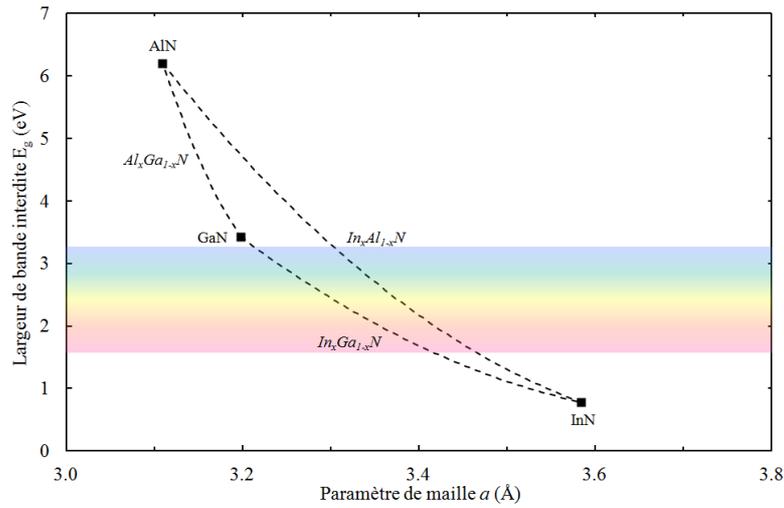


Figure 1.11 : Largeur de la bande interdite en fonction du paramètre de maille pour les matériaux III-N binaires et ternaires

La figure 1.11 représente la variation de la largeur de la bande interdite en fonction du paramètre de maille pour les différents alliages ternaires obtenus à partir des semi-conducteurs binaires III-N (GaN, AlN et InN). Nous observons une couverture totale du spectre du visible pour les ternaires $\text{In}_x\text{Al}_{1-x}\text{N}$ et $\text{In}_x\text{Ga}_{1-x}\text{N}$, permettant la réalisation de composants optiques comme des lasers ou des diodes électroluminescentes (DELs). De plus, une caractéristique particulière observée sur cette figure est l'accord de maille entre l' $\text{In}_x\text{Al}_{1-x}\text{N}$ et le GaN pour un taux d'Indium de 17%, permettant une croissance sans contrainte mécanique de l' $\text{In}_{0.17}\text{Al}_{0.83}\text{N}$ sur le GaN.

III.2.b Le matériau quaternaire $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$

Pour l'alliage quaternaire formé à partir des trois semi-conducteurs III-N binaires que sont le GaN, l'AlN et l'InN, la valeur de la bande interdite et des paramètres de maille a et c sont obtenus à partir des équations 1.8, 1.9 et 1.10 :

$$\begin{aligned}
 E_g^{\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}} &= E_g^{\text{InN}} \cdot x + E_g^{\text{AlN}} \cdot y + E_g^{\text{GaN}} \cdot (1 - x - y) - b^{\text{InGaN}} \cdot x(1 - x) \\
 &\quad - b^{\text{AlGaN}} \cdot y(1 - y)
 \end{aligned} \tag{1.8}$$

$$a_{In_xAl_yGa_{1-x-y}N} = a_{InN} \cdot x + a_{AlN} \cdot y + a_{GaN} \cdot (1 - x - y) \quad (1.9)$$

$$c_{In_xAl_yGa_{1-x-y}N} = c_{InN} \cdot x + c_{AlN} \cdot y + c_{GaN} \cdot (1 - x - y) \quad (1.10)$$

avec $x + y \leq 1$.

Les figures 1.12 et 1.13 représentent respectivement la largeur de bande interdite E_g et le paramètre de maille a en fonction du taux d'Indium en x et du taux d'Aluminium en y .

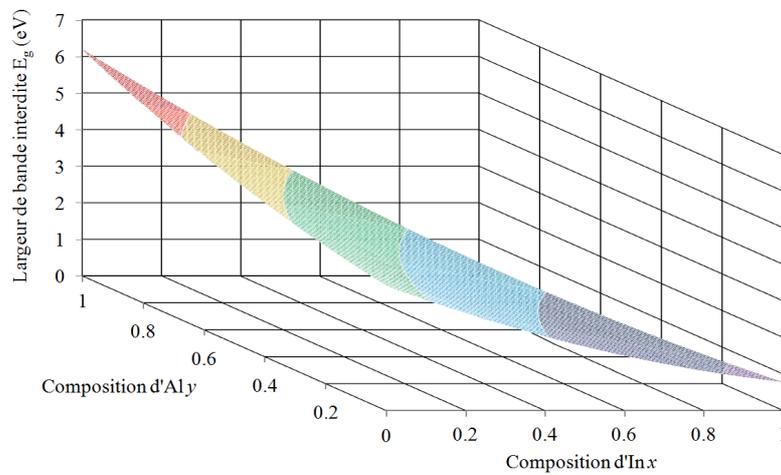


Figure 1.12 : Largeur de bande interdite E_g en fonction des taux d'Indium et d'Aluminium

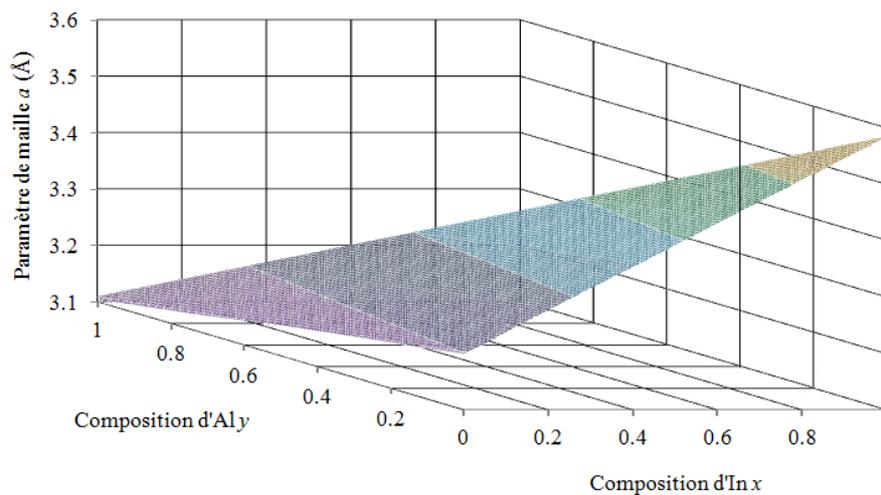


Figure 1.13 : Paramètre de maille a en fonction des taux d'Indium et d'Aluminium

IV Origine de la formation du gaz bidimensionnel d'électrons pour le transistor à haute mobilité électronique

Dans ce paragraphe, nous allons expliquer la formation du gaz bidimensionnel d'électrons (2D) par les effets des polarisations spontanées et piézoélectriques au sein des hétérostructures composées de matériaux III-N. Les diagrammes de bandes, obtenus par simulation numérique Schrödinger-Poisson, de deux types d'hétérostructures ($\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ et $\text{In}_x\text{Al}_{1-x}\text{N}/\text{GaN}$) permettront de valider la création du gaz 2D à l'interface. Nous donnerons ensuite une estimation de la densité surfacique d'électron au sein de ce gaz. Enfin, nous décrirons l'hétérostructure typique utilisée pour la réalisation des HEMTs.

IV.1 Les effets des polarisations des hétérostructures III-N

IV.1.a Classe cristalline

Les matériaux III-N possédant une structure wurtzite appartiennent à la classe des cristaux pyroélectriques non ferroélectrique, sous ensemble des cristaux piézoélectriques. Cette classe cristalline fait elle-même partie d'un ensemble plus vaste que sont les cristaux non centrosymétriques. Détaillons ces différentes classes :

- La classe non centrosymétrique, comme son nom l'indique, comprend tous les cristaux dépourvus de centre de symétrie, à l'inverse du diamant ou du Silicium.
- Dans la classe non centrosymétrique, on trouve des cristaux piézoélectriques. La piézoélectricité est la capacité pour un matériau de se polariser électriquement sous l'effet d'une contrainte mécanique, ou inversement de se déformer sous l'effet d'un champ électrique.
- Parmi les cristaux piézoélectriques, on trouve la classe cristalline pyroélectrique. Celle-ci a la particularité de générer une polarisation spontanée sans aucune application de forces extérieures (mécanique et/ou électrique).
- La classe non ferroélectrique signifie qu'aucun cycle d'hystérésis n'apparaîtra lors de la variation du champ électrique extérieur appliqué.

La figure 1.14 permet d'illustrer l'évolution de la polarisation électrique P sous l'effet d'une force extérieure dans les différents matériaux de classe piézoélectrique (non pyroélectrique, pyroélectrique non ferroélectrique et pyroélectrique ferroélectrique).

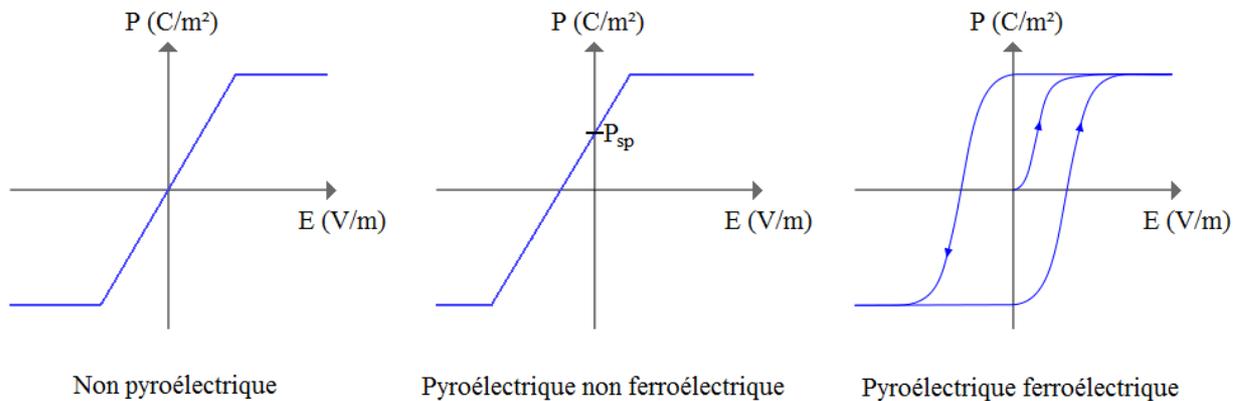


Figure 1.14 : Evolution de la polarisation en fonction du champ électrique extérieur appliqué pour des matériaux de différentes classes cristallines

IV.1.b Polarisation spontanée

Comme nous l'avons mentionné auparavant, la structure wurtzite des semi-conducteurs III-N est composée de tétraèdres formés par les liaisons entre l'atome métallique (Ga, Al ou In) et les 4 atomes N, ou inversement. La forte électronégativité de l'atome d'azote implique la délocalisation de la quasi-totalité des électrons de valence du dipôle III-N autour de lui, provoquant un déséquilibre des barycentres des charges positives et négatives. Ce déséquilibre entraîne une déformation de la structure tétraédrique et la formation d'un moment dipolaire non nul pour chaque liaison cation/anion, (Ga, Al ou In)/N (figure 1.15).

Dans la suite de ce travail, nous détaillerons principalement les matériaux III-N face III (Ga, In, Al) car nous avons exclusivement travaillé au cours de cette thèse sur ce type de structure.

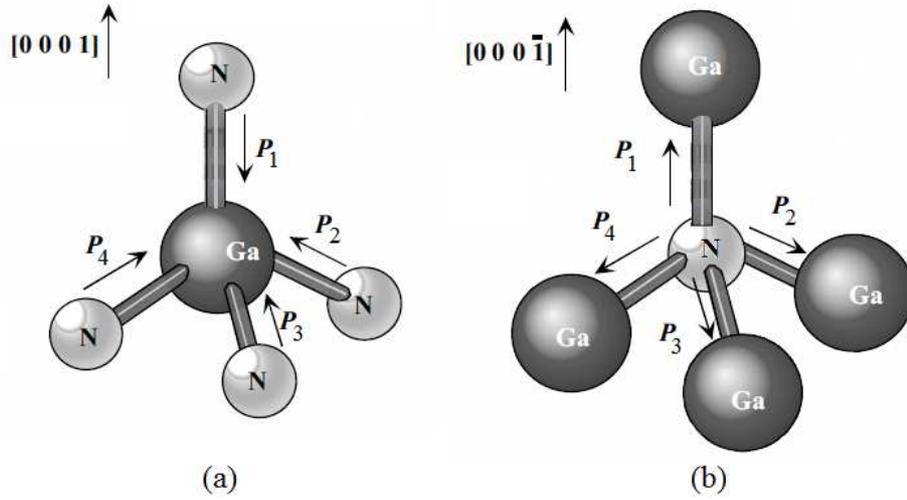


Figure 1.15 : Répartition des moments dipolaires dans le cas du GaN face Ga (a) et face N (b)

Nous avons donc un moment dipolaire (P_1) parallèle à l'axe c et de sens inverse à la croissance ainsi que 3 autres moments dipolaires (P_2, P_3 et P_4). La somme vectorielle de ces moments ($\sum_{i=1}^4 \vec{P}_i$) correspond à la polarisation spontanée (\vec{P}_{sp}). Il est à noter que les trois moments dipolaires (P_2, P_3 et P_4) forment un moment dipolaire résultant que nous nommerons P_r , parallèle à l'axe c mais dans le sens opposé à P_1 . Dans le cas des matériaux III-N ne subissant aucune contrainte mécanique, on a $\|\vec{P}_1\| > \|\vec{P}_r\|$ ce qui amène un vecteur de polarisation spontanée résultant parallèle à l'axe c , de sens inverse à la croissance et de norme $\|\vec{P}_{sp}\| = \|\vec{P}_1\| - \|\vec{P}_r\|$.

Comme le montre la figure 1.16, un champ électrique interne (\vec{E}_{int}), induit par la polarisation spontanée, est créé au sein du matériau dans le sens de la croissance. Une densité de charge surfacique (σ), identique mais de signe opposé, apparaît sur chacune des deux faces du matériau. Cette densité surfacique de charge par l'équation suivante :

$$|\sigma| = \|\vec{P}_{sp}\| = \epsilon_0 \cdot \epsilon_r \cdot \|\vec{E}_{int}\| \quad (1.11)$$

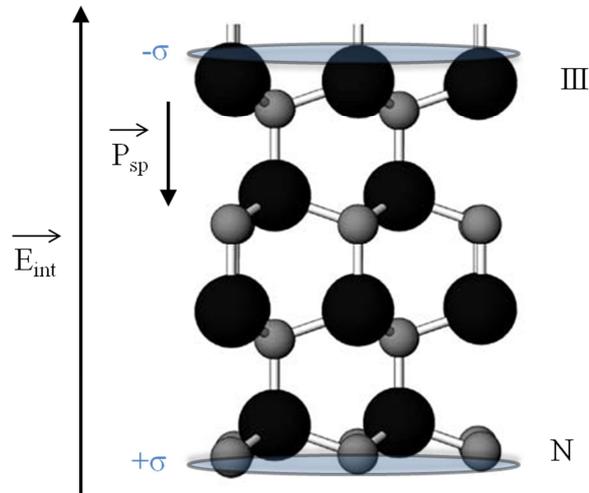


Figure 1.16 : Polarisation spontanée, champ électrique interne et densité de charge surfacique pour une structure wurtzite relaxée d'un matériau III-N face III

Le tableau 1.7 regroupe les valeurs de la polarisation spontanée pour les matériaux binaires III-N [38].

Semi-conducteur	GaN	AlN	InN
Polarisation spontanée ()	-0.034	-0.090	-0.042

Tableau 1.7 : Polarisation spontanée des matériaux binaires III-N

Pour les matériaux ternaires III-N, les expressions de la polarisation spontanée (équations 1.12 à 1.14) s'écrivent de la même manière que pour la bande interdite, c'est-à-dire en incluant un facteur de non linéarité [39].

$$(1.12)$$

$$(1.13)$$

$$(1.14)$$

La figure 1.17 représente l'évolution de la polarisation spontanée des matériaux ternaires III-N en fonction de la fraction molaire.

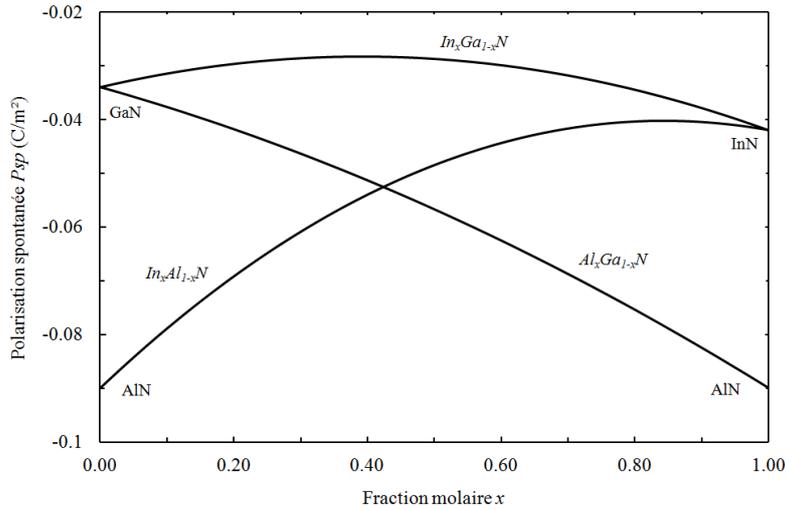


Figure 1.17 : Polarisation spontanée en fonction de la fraction molaire pour les ternaires III-N

IV.1.c Polarisation piézoélectrique

Les matériaux III-N de structure wurtzite sont piézoélectriques, c'est-à-dire qu'une déformation mécanique, engendrée par le désaccord de mailles par exemple, provoque une polarisation proportionnelle à la contrainte appliquée. Cette polarisation piézoélectrique (\vec{P}_{pz}) engendre un champ électrique au sein du matériau, entraînant l'apparition de charges surfaciques aux interfaces, de densités identiques mais de signes opposés, comme dans le cas de la polarisation spontanée. La polarisation piézoélectrique apparaît suivant l'axe de croissance (axe c) et s'ajoute à la polarisation spontanée déjà présente à l'état relaxé. Le sens du vecteur de polarisation piézoélectrique dépend de la contrainte biaxiale (dans les deux directions perpendiculaires à l'axe de croissance) appliquée au matériau. La figure 1.18 schématise les trois états possibles dans le cas du GaN face Ga. Quand le GaN est contraint en compression (a), le sens du vecteur de polarisation piézoélectrique est celui du sens de croissance, il est donc l'inverse de celui du vecteur de polarisation spontanée. Sans contrainte appliquée au matériau (b), il n'y a pas création de polarisation piézoélectrique et donc seule la polarisation spontanée est présente. Quand le GaN est contraint en tension (c), le sens du vecteur de polarisation piézoélectrique est inverse à celui de la croissance, et donc identique à celui du vecteur de polarisation spontanée.

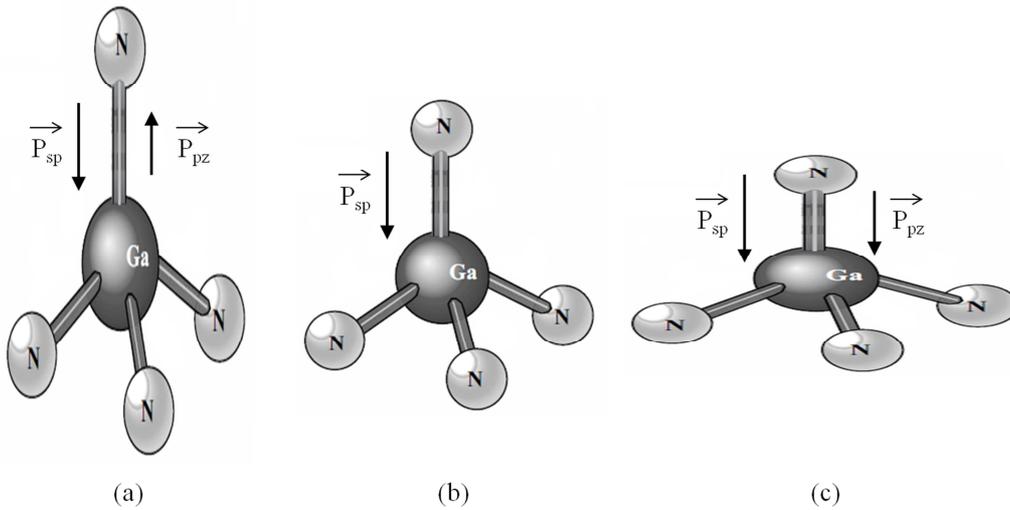


Figure 1.18 : Polarisation piézoélectrique et spontanée dans le GaN face Ga contraint en compression (a), sans contrainte (b) et contraint en tension (c)

La polarisation piézoélectrique issue d'une contrainte biaxiale et parallèle à l'axe de croissance s'exprime sous la forme [40] :

$$\vec{P}_{pz} = d_{31} \sigma_{xx} + d_{32} \sigma_{yy} \quad (1.15)$$

où d_{31} et d_{32} sont les constantes piézoélectriques du matériau considéré, et σ_{xx} et σ_{yy} les constantes élastiques et σ est donné par l'expression suivante :

$$\sigma = \frac{E}{1 - \nu} \epsilon \quad (1.16)$$

où E et ν correspondent respectivement au paramètre de maille du matériau contraint et relaxé.

Le tableau 1.8 regroupe les valeurs des constantes piézoélectriques et élastiques utilisées, un rappel du paramètre de maille relaxé, ainsi que la valeur de la polarisation piézoélectrique normalisée par rapport à d_{31} pour les matériaux binaires III-N [14, 41].

Semi-conducteur	GaN	AlN	InN
a (Å)	3.199	3.110	3.585
e_{31} (C/m ²)	-0.35	-0.50	-0.57
e_{33} (C/m ²)	1.27	1.79	0.97
C_{13} (GPa)	106	108	92
C_{33} (GPa)	398	373	224
P_{pz}/ϵ_x (C/m ²)	-1.376	-2.037	-1.937

Tableau 1.8 Paramètres de polarisation piézoélectrique des binaires III-N

Les figures 1.19, 1.20 et 1.21 représentent l'évolution de la polarisation piézoélectrique P_{pz} en fonction de la fraction molaire d'aluminium ou d'indium x au sein de couches minces de matériaux ternaires III-N ($\text{Al}_x\text{Ga}_{1-x}\text{N}$, $\text{In}_x\text{Al}_{1-x}\text{N}$, $\text{In}_x\text{Ga}_{1-x}\text{N}$) épitaxiées respectivement sur les binaires GaN, AlN et InN. Les différents paramètres ($a_{relaxé}$, e_{31} , e_{33} , C_{13} et C_{31}) des matériaux ternaires ont été calculés à partir de la loi de Vegard (équation 1.6 pour l'exemple du paramètre de maille a). Quand $P_{pz} > 0$, la couche mince du matériau ternaire est en compression et le sens du vecteur de polarisation piézoélectrique est l'inverse du vecteur de polarisation spontanée. Quand $P_{pz} < 0$, la couche mince du matériau ternaire est en tension et les vecteurs de polarisation piézoélectrique et spontanée sont dans le même sens.

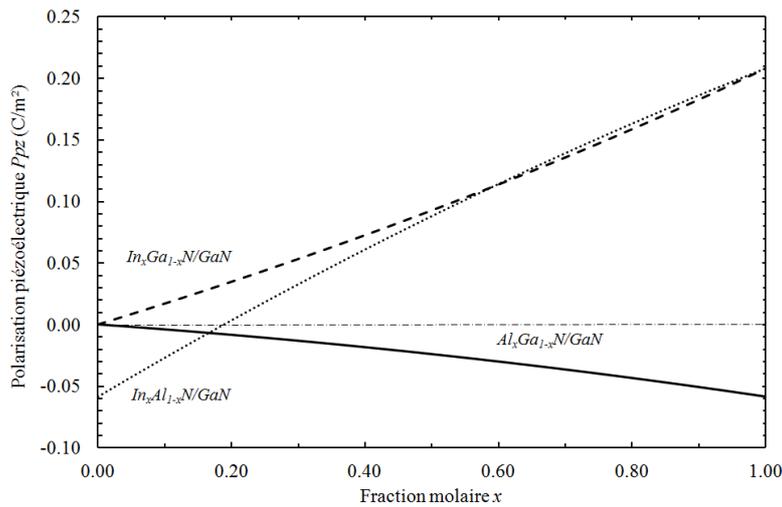


Figure 1.19 : Polarisation piézoélectrique en fonction de la fraction molaire pour des couches minces de matériaux ternaires III-N épitaxiées sur du GaN

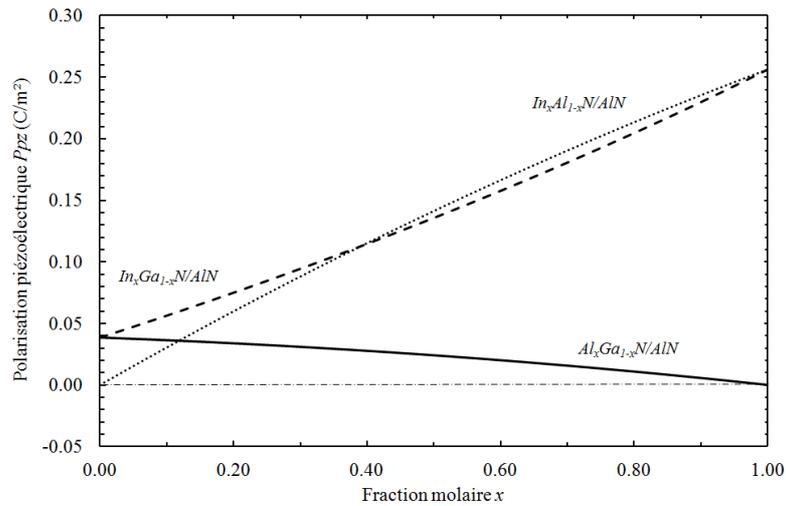


Figure 1.20 : Polarisation piézoélectrique en fonction de la fraction molaire pour des couches minces de matériaux ternaires III-N épitaxiées sur de l'AlN

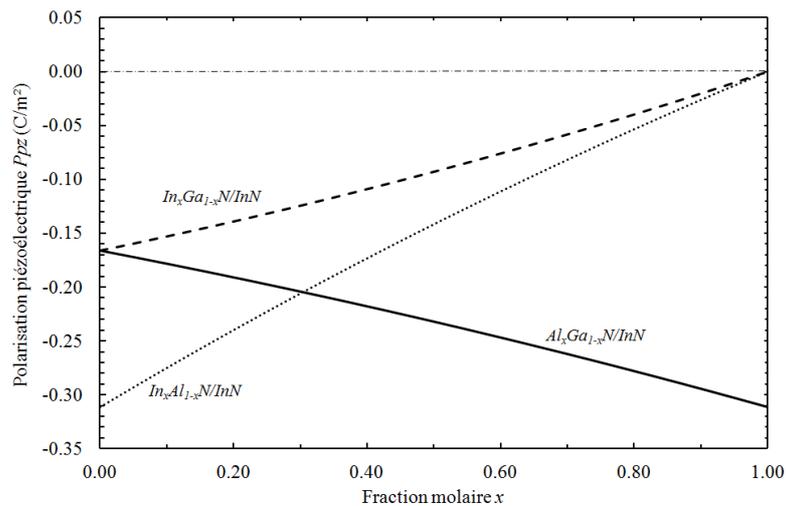


Figure 1.21 : Polarisation piézoélectrique en fonction de la fraction molaire pour des couches minces de matériaux ternaires III-N épitaxiées sur de l'InN

Il est à noter que la couche subissant la contrainte biaxiale doit être suffisamment fine pour ne pas se libérer de cette contrainte, par exemple par création de dislocations. On remarque également que pour l'hétérostructure $\text{In}_x\text{Al}_{1-x}\text{N}/\text{GaN}$, la polarisation piézoélectrique est nulle pour un taux d'Indium d'environ 17%. Cela signifie que l' $\text{In}_{0.17}\text{Al}_{0.83}\text{N}$ n'est pas contraint mécaniquement sur le GaN, et donc que ces deux matériaux ont le même paramètre de maille a .

Enfin, la somme des polarisations au sein d'une couche permet de déterminer la densité de charges à sa surface à partir de l'équation suivante :

$$(1.17)$$

IV.2 La formation du gaz d'électrons bidimensionnel (2D)

Nous allons maintenant nous intéresser à la formation du gaz 2D au sein des hétérostructures à base de nitrure. Pour les HEMTs III-N, l'hétérojonction utilisée pour créer le gaz bidimensionnel d'électrons consiste de manière générale à la superposition d'une couche mince sur une couche épaisse. Le matériau utilisé pour la couche fine doit posséder une largeur de bande interdite plus grande que le matériau utilisé pour la couche épaisse afin d'obtenir le gaz 2D dans ce dernier matériau. Au cours de cette thèse, deux types d'hétérojonctions ont été considérées :

- L'hétérojonction $Al_xGa_{1-x}N/GaN$ avec des taux d'Aluminium variant entre et
- L'hétérojonction $In_xAl_{1-x}N/GaN$ avec un taux d'Indium proche de

C'est donc ces deux types d'hétérojonctions que nous allons prendre comme exemple dans le but d'expliquer la formation du gaz 2D.

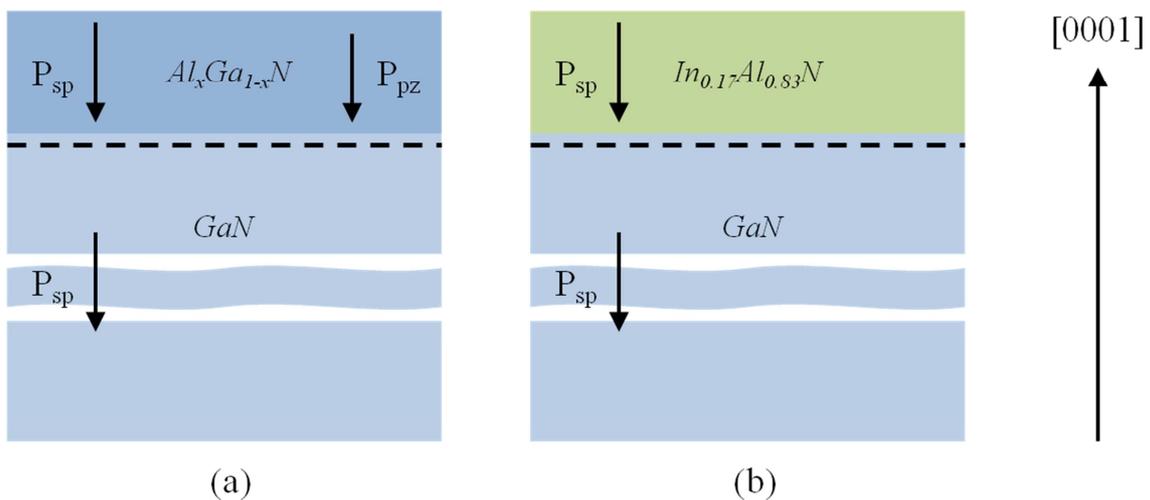


Figure 1.22 : Polarisation spontanée et piézoélectrique au sein des hétérojonctions

$Al_xGa_{1-x}N/GaN$ (a) et $In_{0.17}Al_{0.83}N/GaN$ (b)

La figure 1.22 décrit schématiquement les hétérojonctions $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ (avec $0.26 \leq x \leq 0.29$) et $\text{In}_{0.17}\text{Al}_{0.83}\text{N}/\text{GaN}$, ainsi que le sens des polarisations présentes au sein de ces matériaux. Dans les deux cas, la couche de GaN est assez épaisse pour être relaxée. Il n'apparaît donc pas de polarisation piézoélectrique et seule la polarisation spontanée est présente dans le GaN.

Dans le cas de l'hétérojonction $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$, le paramètre de maille a de la couche d' $\text{Al}_x\text{Ga}_{1-x}\text{N}$ est inférieur à celui de la couche de GaN quel que soit la valeur de x . Le GaN impose son paramètre de maille à la couche mince d' $\text{Al}_x\text{Ga}_{1-x}\text{N}$ (croissance pseudomorphique) qui se retrouve en tension, créant ainsi une polarisation piézoélectrique au sein du matériau ternaire. La polarisation à l'interface $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ peut s'exprimer de la manière suivante :

$$P^{\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}} = P_{pz}^{\text{Al}_x\text{Ga}_{1-x}\text{N}} + P_{sp}^{\text{Al}_x\text{Ga}_{1-x}\text{N}} - P_{sp}^{\text{GaN}} \quad (1.18)$$

Dans le cas de l'hétérojonction $\text{In}_{0.17}\text{Al}_{0.83}\text{N}/\text{GaN}$, les paramètres de maille a de la couche d' $\text{In}_{0.17}\text{Al}_{0.83}\text{N}$ et de GaN sont identiques. Il n'y a pas de contrainte dans le matériau ternaire et donc pas d'apparition de polarisation piézoélectrique. La polarisation à l'interface $\text{In}_{0.17}\text{Al}_{0.83}\text{N}/\text{GaN}$ s'exprime de la manière suivante :

$$P^{\text{In}_{0.17}\text{Al}_{0.83}\text{N}/\text{GaN}} = P_{sp}^{\text{In}_{0.17}\text{Al}_{0.83}\text{N}} - P_{sp}^{\text{GaN}} \quad (1.19)$$

Comme nous l'avons décrit précédemment, le matériau ternaire possède une largeur de bande interdite plus grande que le GaN. La mise en contact de ces deux matériaux entraîne une discontinuité des bandes de conduction et de valence. La discontinuité de la bande de conduction, associée aux champs électriques induits par les effets des polarisations au sein des matériaux, va engendrer la formation d'un puits d'énergie triangulaire à l'interface. Les électrons, issus des donneurs en surface [42] et attirés sous l'effet des polarisations par les charges fixes à l'interface, vont être confinés à l'intérieur du puits quantique, donnant naissance à un gaz bidimensionnel d'électrons (2D) dans le GaN. Afin d'obtenir la densité de charge surfacique de polarisation (N_s) pour ces deux hétérostructures, nous pouvons appliquer la formule suivante :

$$N_s = - \frac{p^{\text{interface}}}{q} \quad (1.20)$$

où $q = 1.6 \times 10^{-19} C$ est la charge élémentaire. La densité de charges surfacique de polarisation est plus élevée dans le cas d'une hétérostructure $\text{In}_{0.17}\text{Al}_{0.83}\text{N}/\text{GaN}$ que pour une hétérostructure $\text{Al}_{0.29}\text{Ga}_{0.71}\text{N}/\text{GaN}$, avec respectivement $2.4 \times 10^{13} \text{ cm}^{-2}$ et $1.3 \times 10^{13} \text{ cm}^{-2}$. Cela s'explique par une plus grande influence de la polarisation spontanée par rapport à la polarisation piézoélectrique dans la polarisation totale, et également par des valeurs de polarisations spontanées plus élevées dans l' $\text{In}_{0.17}\text{Al}_{0.83}\text{N}$ que dans l' $\text{Al}_{0.29}\text{Ga}_{0.71}\text{N}$, soit respectivement $-0.075 C.m^2$ et $-0.045 C.m^2$. La largeur de bande interdite est également plus grande dans le cas de l'hétérostructure $\text{In}_{0.17}\text{Al}_{0.83}\text{N}/\text{GaN}$ que pour une hétérostructure $\text{Al}_{0.29}\text{Ga}_{0.71}\text{N}/\text{GaN}$, avec respectivement 4.85 eV et 3.95 eV ce qui entraîne une plus grande discontinuité entre les bandes de conduction au niveau de l'hétérojonction.

A l'aide d'un logiciel de simulation numérique de type Schrödinger-Poisson, nous avons tracé le diagramme de bandes ainsi que la densité volumique de charge n dans le cas d'une hétérostructure $\text{Al}_{0.29}\text{Ga}_{0.71}\text{N}/\text{GaN}$ avec une épaisseur de barrière de 25 nm (figure 1.23) et dans le cas d'une hétérostructure $\text{In}_{0.17}\text{Al}_{0.83}\text{N}/\text{GaN}$ avec une épaisseur de barrière de 10 nm (figure 1.24). Les potentiels de surface de l' $\text{Al}_{0.29}\text{Ga}_{0.71}\text{N}$ et de l' $\text{In}_{0.17}\text{Al}_{0.83}\text{N}$ sont respectivement fixés à 1.50 eV et 0.4 eV [43].

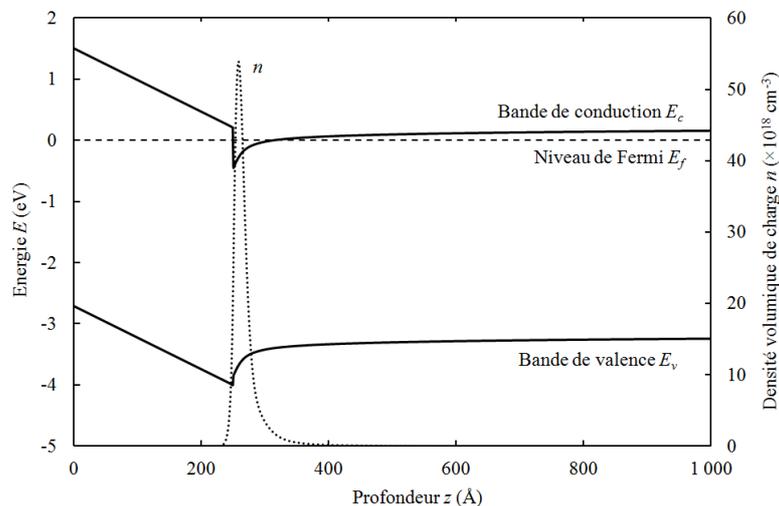


Figure 1.23 : Diagramme de bandes et densité volumique de charge pour l'hétérostructure $\text{Al}_{0.29}\text{Ga}_{0.71}\text{N}/\text{GaN}$ avec une épaisseur de barrière de 25 nm

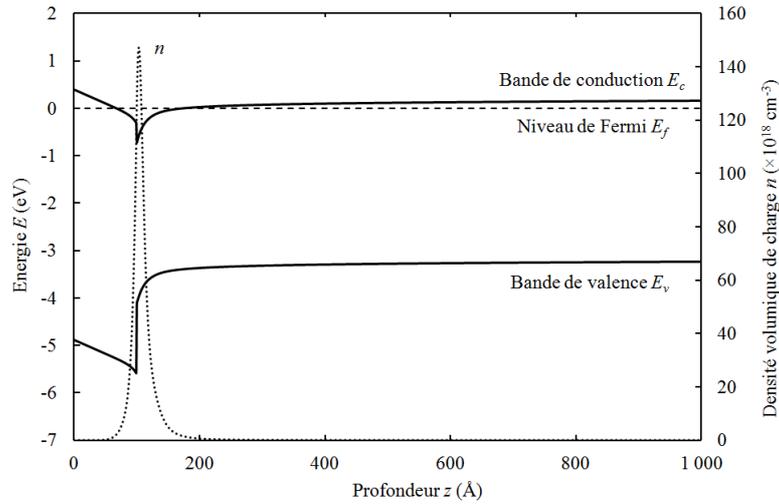


Figure 1.24 : Diagramme de bandes et densité volumique de charge pour l'hétérostructure $In_{0.17}Al_{0.83}N/GaN$ avec une épaisseur de barrière de 10 nm

Dans les deux types d'hétérostructures, on observe la formation d'un puits d'énergie quasi triangulaire à l'interface où se concentre la quasi-totalité des charges. De plus, on remarque que la densité volumique de charges est beaucoup plus élevée pour l'hétérojonction $In_{0.17}Al_{0.83}N/GaN$. On trouve ainsi une densité surfacique d'électron (n_s) dans le puits de $2.6 \times 10^{13} \text{ cm}^{-2}$ pour l' $In_{0.17}Al_{0.83}N/GaN$ et de $1.3 \times 10^{13} \text{ cm}^{-2}$ pour l' $Al_{0.29}Ga_{0.71}N/GaN$. Ces valeurs sont en accord avec les densités de charges surfaciques de polarisation trouvées à l'aide de l'équation 1.20 à partir des polarisations spontanées et piézoélectriques et de la charge élémentaire. Il est à noter que les densités d'électrons (n_s) des HEMTs III-N sont beaucoup plus élevées que pour les pHEMTs de la filière $Al_xGa_{1-x}As/GaAs$ où le gaz bidimensionnel d'électrons doit son origine au dopage de la barrière en l'absence de polarisations spontanée et piézoélectrique.

Enfin, la mobilité électronique sera plus élevée dans le gaz 2D que dans le GaN massif. Pour rappel, la mobilité volumique est de l'ordre de $880 \text{ cm}^2/V.s$ dans le GaN massif alors que des mobilités supérieures à $2000 \text{ cm}^2/V.s$ ont été atteintes dans le gaz 2D pour des HEMTs $Al_xGa_{1-x}N/GaN$ [27]. Cette hausse s'explique par de moindres interactions des électrons avec le réseau grâce au confinement des porteurs au sein du gaz 2D, mais également par la présence d'un espaceur d' AlN à l'interface comme nous le verrons dans la partie suivante.

IV.3 Hétérostructure du HEMT

Nous avons vu que les propriétés des matériaux III-N permettaient la formation d'un gaz bidimensionnel d'électrons par une ingénierie des structures de bandes. Nous allons maintenant détailler l'hétérostructure typique utilisée pour la réalisation des HEMTs.

La figure 1.25 schématise de manière générale cette hétérostructure. Les échantillons utilisés lors de ce travail feront l'objet d'une étude plus approfondie dans le chapitre 2. Le but de ce paragraphe est de familiariser le lecteur aux différentes couches composant l'hétérostructure.

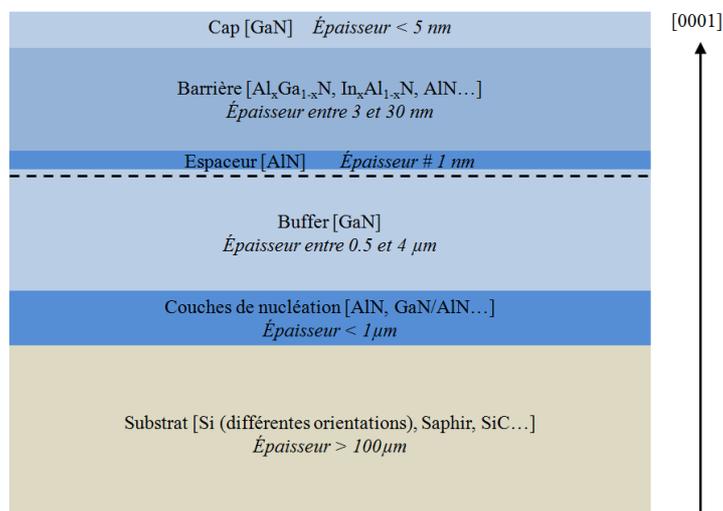


Figure 1.25 : Hétérostructure typique pour la réalisation de HEMTs

La description (composition, épaisseur et rôle) des couches est effectuée dans le sens de la croissance, soit du substrat jusqu'au cap :

- Le substrat est le socle sur lequel se fera la croissance des différentes couches. Les différents substrats ainsi que leurs caractéristiques seront décrits ultérieurement dans le paragraphe « Substrats et croissance » du chapitre 2.
- Les couches de nucléation permettent, par la succession de fines couches d'AlN et de GaN ou d' $\text{Al}_x\text{Ga}_{1-x}\text{N}$, une meilleure adaptation de la maille du buffer en GaN avec celle du substrat. Cela va permettre de réduire les contraintes dans le buffer et ainsi de diminuer la densité de dislocation et de défauts cristallins au sein de ce dernier [44-47].

- Le buffer de GaN, dont l'épaisseur est limitée par la contrainte liée au désaccord entre sa maille et celle du substrat mais aussi par les effets de courbure [48], sert à la croissance des couches actives supérieures. Son épaisseur relativement importante ($> 0.5 \mu m$) lui permet d'être relaxé [49] et donc de ne pas présenter de polarisation piézoélectrique. C'est cette couche de GaN qui va imposer son paramètre de maille aux couches supérieures. La zone supérieure de cette couche sert de canal pour le transport électronique au sein du gaz bidimensionnel proche de l'interface avec la zone barrière comme nous le verrons dans le chapitre 2.
- L'espaceur d'AlN, d'épaisseur typique d'environ $1 nm$, permet d'obtenir un meilleur confinement des électrons dans le puits ainsi qu'une mobilité électronique plus élevée [50, 51].
- Le matériau constituant la couche dite barrière, qui peut être soit de type binaire (AlN), ternaire ($Al_xGa_{1-x}N$ ou $In_xAl_{1-x}N$) ou encore quaternaire ($In_xAl_yGa_{1-x-y}N$), possède une largeur de bande interdite plus grande que celle du matériau où se trouve le canal. Cela permet la formation du gaz 2D à l'interface avec la couche GaN grâce aux effets des différentes polarisations comme nous l'avons décrit auparavant. Son épaisseur, ainsi que la fraction molaire des atomes métalliques dans le cas des ternaires et quaternaires, dépendra du matériau utilisé. De manière générale, on peut dire que plus la fraction molaire d'aluminium est élevée, plus l'épaisseur de barrière pourra être fine [52-54].
- La couche de protection en GaN, nommée cap et d'épaisseur comprise entre 0.5 et $5 nm$, joue plusieurs rôles. Parmi ceux-ci, on trouve la protection de la couche barrière constituée d'aluminium contre l'oxydation et le rehaussement de la hauteur de barrière Schottky afin de limiter les courants de fuites de la grille [55].

V Etat de l'art des HEMTs à base de GaN

Nous avons vu que les transistors à effet de champ de la filière GaN étaient à l'heure actuelle les candidats les plus sérieux pour des applications de puissance hyperfréquence. Nous allons d'abord décrire brièvement les principales découvertes avant d'exposer ensuite l'état de l'art au début de ce travail puis enfin son évolution jusqu'à maintenant.

La première observation confirmant la présence d'un gaz 2D dans une hétérostructure AlGaIn/GaN a été réalisée en 1992 par Asif Khan *et al.* [56]. En 1993, la première performance statique d'un HEMT AlGaIn/GaN est reportée par Asif Khan *et al.* avec un courant de drain de 40 mA/mm et une transconductance de 28 mS/mm [57]. La première performance RF est reportée l'année suivante, en 1994, toujours par Asif Khan *et al.*, avec des fréquences de coupure du gain en courant et du gain en puissance respectives de 11 GHz et 35 GHz, pour un transistor avec une longueur de grille de 0.25 μm [58]. Enfin, le premier résultat en puissance hyperfréquence a été reporté par Wu *et al.* en 1996 avec une densité de puissance en sortie de 1.1 W/mm à 2 GHz [59]. Depuis lors, les performances des HEMTs à base de GaN n'ont cessé d'être améliorées grâce à l'évolution de la technologie (passivation [60], *field-plate* [61], diminution de la longueur de grille...) et de l'hétérostructure (espaceur d'AlN [62], *back barrier* [63], re-croissance pour les contacts ohmiques [64], passivation *in-situ* [65]...). De plus, de nouvelles structures sont apparues avec le remplacement de la barrière d'AlGaIn par de l'InAlN [66], de l'AlN [67] ou encore de l'InAlGaIn [68], comme nous allons le voir par la suite.

La figure 1.26 représente l'état de l'art des HEMTs à base de GaN en termes de densité de puissance de sortie du transistor pour différentes fréquences ainsi que son évolution durant la période de thèse (octobre 2009 [69-84] à octobre 2012 [85-98]). Les petits motifs pleins et les grands motifs vides correspondent respectivement aux performances à l'état de l'art au début et à la fin de ce travail. Les couleurs correspondent aux différents substrats utilisés (SiC, Saphir ou Si(111)) et les formes des motifs aux différents matériaux constituant la barrière (AlGaIn, InAlN, AlN ou InAlGaIn).

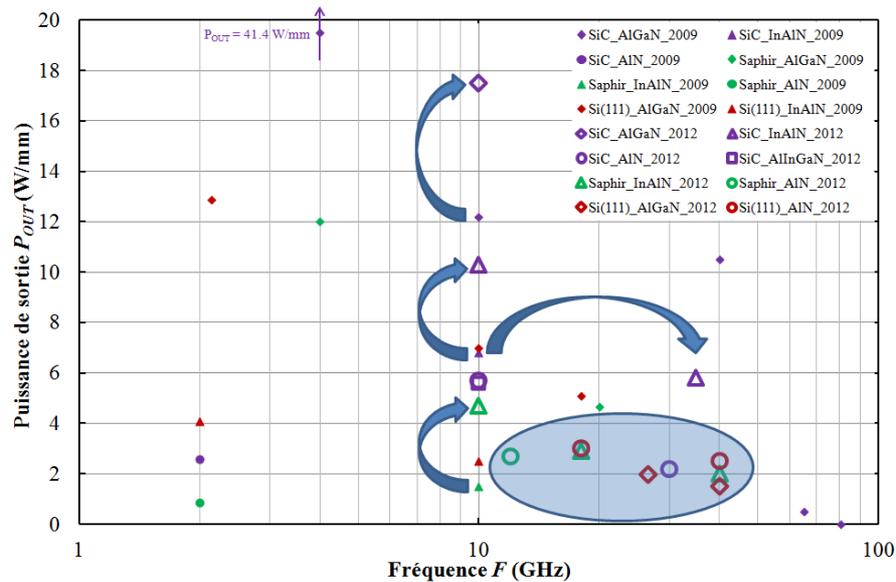


Figure 1.26 : Etat de l'art des HEMTs à base de GaN et son évolution durant la période de thèse

Au début de la thèse en octobre 2009, les principaux résultats de puissance hyperfréquence sont obtenus sur des hétérostructures AlGaIn/GaN. Les transistors AlGaIn/GaN sur SiC détiennent le record de puissance (41.4 W/mm à 4 GHz [71]) et le record en fréquence de travail (2.1 mW/mm à 80.5 GHz [75]). Les performances des transistors AlGaIn/GaN sur Saphir et Si(111) sont sensiblement les mêmes, 12 W/mm à 4 GHz [69] et 4.65 W/mm à 20 GHz [70] pour le Saphir et 12.88 W/mm à 2.14 GHz [76] et 5.1 W/mm à 18 GHz [78] pour le Si(111), mais restent bien inférieures à celles obtenues sur SiC. Aucun résultat de puissance à une fréquence supérieure à 20 GHz n'est obtenu pour des HEMTs sur ces deux types de substrats (Si(111) et Saphir). Les hétérostructures InAlN/GaN commencent à obtenir une certaine maturité, avec une densité de puissance de 6.8 W/mm à 10 GHz obtenue sur substrat SiC. Par contre, les performances des HEMTs InAlN/GaN sur substrat Si(111) et Saphir restent faibles avec des puissances de sortie à 10 GHz respectives de 2.5 W/mm [82] et 1.5 W/mm [79]. En ce qui concerne l'hétérostructure AlN/GaN, les premiers résultats de puissance hyperfréquence sont obtenus à partir de 2008 sur substrat Saphir et à partir de 2009 sur SiC avec des puissances à 2 GHz respectives de 0.85 W/mm [83] et 2.6 W/mm [84] respectivement. Enfin, aucune performance n'est encore obtenue sur des hétérostructures InAlGaIn/GaN.

A partir de ce constat, nous avons décidé d'orienter nos recherches sur l'élaboration de transistors bas coût pour applications de puissance hyperfréquence dans la bande de fréquence *Ka* [26 GHz à 40 GHz]. Les hétérostructures utilisées, qui font l'objet de collaborations, sont AlGa_xN/GaN sur substrat Si(111) et InAlN/GaN sur substrat Saphir. En 2012, les évolutions de l'état de l'art défini en 2009 justifient nos choix. La majorité de ces évolutions s'est portée sur la montée en fréquence des performances de puissance des transistors épitaxiés sur des substrats bas coût. Un descriptif détaillé des performances publiées est donné en annexe.

VI Conclusion

Dans ce premier chapitre, nous avons mis en évidence le matériau Nitrure de Gallium (GaN) et ses alliages pour la réalisation de composants pour des applications de puissance à haute fréquence. Les différentes propriétés physiques des matériaux binaires III-N (GaN, AlN et InN) ont été exposées ainsi que la formation et les particularités des alliages ternaires (Al_xGa_{1-x}N, In_xAl_{1-x}N, In_xGa_{1-x}N) et quaternaires (Al_xIn_yGa_{1-x-y}N).

Les mécanismes liés aux polarisations spontanée et piézoélectrique ont ensuite été décrits dans le but d'expliquer la formation du gaz 2D à l'interface entre le buffer et la barrière. L'hétérostructure permettant la réalisation de HEMTs a également fait l'objet d'une description. Le rôle des différentes couches constituant l'hétérostructure a été brièvement exposé, avant d'être traité plus profondément dans le second chapitre.

Enfin, nous avons présenté l'état de l'art mondial de la technologie GaN dans ces différentes filières (Al_xGa_{1-x}N/GaN, In_xAl_{1-x}N/GaN, AlN/GaN et Al_xIn_yGa_{1-x-y}N/GaN sur substrats Si(111), SiC et Saphir) au moment du début de la thèse ainsi que son évolution jusqu'à l'heure actuelle. La vision globale des performances en 2009 nous a permis d'orienter nos recherches dans le cadre de ce travail.

VII Bibliographie

- [1] International Technology Roadmap for Semiconductors (ITRS), Radio Frequency and Analog/Mixed-Signal Technologies for Wireless Communications, Edition 2009
- [2] International Technology Roadmap for Semiconductors (ITRS), Radio Frequency and Analog/Mixed-Signal Technologies for Communications, Edition 2011
- [3] Trew, R.J.; , "SiC and GaN transistors - is there one winner for microwave power applications?," *Proceedings of the IEEE* , vol.90, no.6, pp. 1032- 1047, Jun. 2002
- [4] Quay, R.; Moglestue, C.; Palankovski, V.; Selberherr, S.; , "A temperature dependent model for the saturation velocity in semiconductor materials," *Materials Science in Semiconductor Processing*, vol.3, no.1-2, pp.149-155, Mar. 2000
- [5] Chow, T.P.; Khemka, V.; Fedison, J.; Ramungul, N.; Matocha, K.; Tang, Y.; Gutmann, R.J.; , "SiC and GaN bipolar power devices," *Solid-State Electronics*, vol.44, no.2, pp. 277-301, Feb. 2000
- [6] Johnson, E.; , "Physical limitations on frequency and power parameters of transistors," *IRE International Convention Record* , vol.13, no., pp.27-34, Mar. 1965
- [7] Ueno, M.; Yoshida, M.; Onodera A.; Shimomura, O.; Takemura, K.; , "Stability of the wurtzite-type structure under high pressure: GaN and InN," *Physical Review B*, vol.49, no.1, pp.14-21, Jan. 1994
- [8] Xia, Qing; Xia, Hui; Ruoff, Arthur L.; , "Pressure-induced rocksalt phase of aluminum nitride: A metastable structure at ambient condition," *Journal of Applied Physics* , vol.73, no.12, pp.8198-8200, Jun. 1993
- [9] Christensen, N.E.; Gorczyca, I; , "Optical and structural properties of III-V nitrides under pressure," *Physical Review B*, vol.50, no.7, pp.4397-4415, Aug. 1994
- [10] Lei, T.; Fanciulli, M.; Molnar, R. J.; Moustakas, T. D.; Graham, R. J.; Scanlon, J.; , "Epitaxial growth of zinc blende and wurtzitic gallium nitride thin films on (001) silicon," *Applied Physics Letters* , vol.59, no.8, pp.944-946, Aug. 1991

- [11] Paisley, M. J.; Sitar, Z.; Posthill, J. B.; Davis, R. F.; , "Growth of cubic phase gallium nitride by modified molecular-beam epitaxy," *Journal of Vacuum Science & Technology A: Vacuum, Surfaces, and Films* , vol.7, no.3, pp.701-705, May 1989
- [12] Bustarret, E.; Vobornik, D.; Roulot, A.; Chassagne, T.; Ferro, G.; Monteil, Y.; Martinez-Guerrero, E.; Mariette, H.; Daudin, B.; Le Si Dang ; , "Interfacial strain in 3C-SiC/Si(100) pseudo-substrates for cubic nitride epitaxy," *physica status solidi (a)*, vol.195, no.1, pp.18-25, Jan. 2003
- [13] Nakamura, T.; Iida, K.; Katayama, R.; Yamamoto, T.; Onabe, K.; , "RF-MBE growth and structural characterization of cubic InN films on GaAs," *physica status solidi (b)*, vol.243, no.7, pp.1451-1455, Jun. 2006
- [14] Ambacher, O.; Majewski, J.; Miskys, C.; Link, A.; Hermann, M.; Eickhoff, M.; Stutzmann, M.; Bernardini, F.; Fiorentini, V.; Tilak, V.; Schaff, B.; Eastman, L.F.; , "Pyroelectric properties of Al(In)GaN/GaN hetero- and quantum well structures," *Journal of Physics: Condensed Matter*, vol.14, no.13, pp.3399-3434, Apr. 2002
- [15] Harris, W.A.; *Electronic Structure and the Properties of Solids: The Physics of the Chemical Bond*, (W.H. Freeman, San Francisco, 1980)
- [16] Goano, M.; Bellotti, E.; Ghillino, E.; Ghione, G.; Brennan, K.F.; , "Band structure nonlocal pseudopotential calculation of the III-nitride wurtzite phase materials system. Part I. Binary compounds GaN, AlN, and InN," *Journal of Applied Physics* , vol.88, no.11, pp.6467-6475, Dec. 2000
- [17] Janotti, A.; Lyons, J.L.; Van de Walle, C.G.; , "Hybrid functional calculations of native point defects in InN," *physica status solidi (a)*, vol.209, no.1, pp.65-70, Jan. 2012
- [18] Foutz, B.E.; OLeary, S.K.; Shur, M.S.; Eastman, L.F.; , "Transient electron transport in wurtzite GaN, InN, and AlN," *Journal of Applied Physics* , vol.85, no.11, pp.7727-7734, Jun. 1999
- [19] Carrier, P.; Wei, S.H.; , "Theoretical study of the band-gap anomaly of InN," *Journal of Applied Physics* , vol.97, no.3, pp.033707-033707-5, Feb. 2005

- [20] Polyakov, V.M.; Schwierz, F.; , "Low-field electron mobility in wurtzite InN," *Applied Physics Letters* , vol.88, no.3, pp.032101-032101-3, Jan. 2006
- [21] O'Leary, S.K.; Foutz, B.E.; Shur, M.S.; Eastman, L.F.; , "The sensitivity of the electron transport within bulk wurtzite indium nitride to variations in the crystal temperature, the doping concentration, and the non-parabolicity coefficient: an updated Monte Carlo analysis," *Journal of Materials Science: Materials in Electronics*, vol.21, no.3, pp.218-230, Apr. 2009
- [22] Chen, S.; Wang, G.; , "High-field properties of carrier transport in bulk wurtzite GaN: A Monte Carlo perspective," *Journal of Applied Physics* , vol.103, no.2, pp.023703-023703-6, Jan. 2008
- [23] Khurgin, J.; Ding, Y.J.; Jena, D.; , "Hot phonon effect on electron velocity saturation in GaN: A second look," *Applied Physics Letters* , vol.91, no.25, pp.252104-252104-3, Dec. 2007
- [24] Bhapkar, U.V.; Shur, M.S.; , "Monte Carlo calculation of velocity-field characteristics of wurtzite GaN," *Journal of Applied Physics* , vol.82, no.4, pp.1649-1655, Aug. 1997
- [25] Ng, H.M.; Doppalapudi, D.; Moustakas, T.D.; Weimann, N.G.; Eastman, L.F.; , "The role of dislocation scattering in n-type GaN films," *Applied Physics Letters* , vol.73, no.6, pp.821-823, Aug. 1998
- [26] Albrecht, J.D.; Wang, R.P.; Ruden, P.P.; Farahmand, M.; Brennan, K.F.; , "Electron transport characteristics of GaN for high temperature device modeling," *Journal of Applied Physics* , vol.83, no.9, pp.4777-4781, May 1998
- [27] Ridley, B.K.; Foutz, B.E.; Eastman, L.F.; , "Mobility of electrons in bulk GaN and $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ heterostructures," *Physical Review B*, vol.61, no.24, pp.16862-16869, Jun. 2000
- [28] Karch, K.; Wagner, J.M.; Bechstedt, F.; , "Ab initio study of structural, dielectric, and dynamical properties of GaN," *Physical Review B*, vol.57, no.12, pp.7043-7049, Mar. 1998
- [29] Moore, W.J.; Freitas, J.A.; Holm, R.T.; Kovalenkov, O.; Dmitriev, V.; , "Infrared dielectric function of wurtzite aluminum nitride," *Applied Physics Letters* , vol.86, no.14, pp.141912-141912-3, Apr. 2005

- [30] Inushima, T.; Higashiwaki, M.; Matsui, T.; , "Optical properties of Si-doped InN grown on sapphire (0001)" *Physical Review B*, vol.68, no.23, pp.235204, Dec.2003
- [31] Martin, F.; Murali, P.; Dubois, M.A.; Pezous, A.; , "Thickness dependence of the properties of highly c-axis textured AlN thin films," *Journal of Vacuum Science & Technology A: Vacuum, Surfaces, and Films* , vol.22, no.2, pp.361-365, Mar. 2004
- [32] Morkoc, H.; Strite, S.; Gao, G. B.; Lin, M. E.; Sverdlov, B.; Burns, M.; , "Large-band-gap SiC, III-V nitride, and II-VI ZnSe-based semiconductor device technologies," *Journal of Applied Physics* , vol.76, no.3, pp.1363-1398, Aug. 1994
- [33] Varshni, Y.P.; , "Temperature dependence of the energy gap in semiconductors," *Physica*, vol.34, no.1, pp.149-154, 1967
- [34] Vurgaftman, I.; Meyer, J. R.; Ram-Mohan, L.R.; , "Band parameters for III–V compound semiconductors and their alloys," *Journal of Applied Physics* , vol.89, no.11, pp.5815-5875, Jun. 2001
- [35] Wu, J.; Walukiewicz, W.; Yu, K.M.; Ager III, J.W.; Li, S.X.; Haller, E.E.; Lu, H.; Schaff, W.J.; , "Universal bandgap bowing in group-III nitride alloys," *Solid State Communications*, vol.127, no.6, pp.411-414, Aug. 2003
- [36] Wu, J.; Walukiewicz, W.; Yu, K.M.; Ager, J.W.; Haller, E.E.; Lu, H.; Schaff, W.J.; , "Small band gap bowing in $\text{In}_{1-x}\text{Ga}_x\text{N}$ alloys," *Applied Physics Letters* , vol.80, no.25, pp.4741-4743, Jun. 2002
- [37] Vegard, L.; , "Die Konstitution der Mischkristalle und die Raumfüllung der Atome," *Zeitschrift für Physik*, vol.5, no.1, pp.17-26, 1921
- [38] Vurgaftman, I.; Meyer, J.R.; , "Band parameters for nitrogen-containing semiconductors," *Journal of Applied Physics* , vol.94, no.6, pp.3675-3696, Sept. 2003
- [39] Ambacher, O.; Majewski, J.; Miskys, C.; Link, A.; Hermann, M.; Eickhoff, M.; Stutzmann, M.; Bernardini, F.; Fiorentini, V.; Tilak, V.; Schaff, B.; Eastman, L.F.; , "Piezoelectric properties of Al(In)GaN/GaN hetero- and quantum well structures," *Journal of Physics: Condensed Matter*, vol.14, no.13, pp.3399-3434, Apr. 2002

- [40] Ambacher, O.; Foutz, B.; Smart, J.; Shealy, J.R.; Weimann, N.G.; Chu, K.; Murphy, M.; Sierakowski, A.J.; Schaff, W.J.; Eastman, L.F.; Dimitrov, R.; Mitchell, A.; Stutzmann, M.; , "Two dimensional electron gases induced by spontaneous and piezoelectric polarization in undoped and doped AlGa_N/Ga_N heterostructures," *Journal of Applied Physics* , vol.87, no.1, pp.334-344, Jan. 2000
- [41] Tasli, P.; Lisesivdin, S.B.; Yildiz, A.; Kasap, M.; Arslan, E.; Özcelik, S.; Ozbay, E.; , "Well parameters of two-dimensional electron gas in Al_{0.88}In_{0.12}N/AlN/GaN/AlN heterostructures grown by MOCVD," *Crystal Research and Technology*, vol.45, no.2, pp.133-139, Feb. 2010
- [42] Ibbetson, J.P.; Fini, P.T.; Ness, K.D.; DenBaars, S.P.; Speck, J.S.; Mishra, U.K.; , "Polarization effects, surface states, and the source of electrons in AlGa_N/Ga_N heterostructure field effect transistors," *Applied Physics Letters* , vol.77, no.2, pp.250-252, Jul. 2000
- [43] Medjdoub, F.; Carlin, J.F.; Gaquiere, C.; Grandjean, N.; Kohn, E.; , "Status of the emerging InAlN/GaN power HEMT technology," *Open Elect. Electron. Eng. J.*, vol.2, no., pp.1-7, 2008
- [44] Koleske, D.D.; Coltrin, M.E.; Lee, S.R.; Thaler, G.; Cross, K.C.; Russell, M.J.; , "Understanding GaN nucleation layer evolution on sapphire and its impact on GaN dislocation density," *Solid State Lighting and Solar Energy Technologies, Proceedings of the SPIE*, vol.6841, no., pp.68410H, Mar. 2007
- [45] Häberlen, M.; Zhu, D.; McAleese, C.; Zhu, T.; Kappers, M.J.; Humphreys C.J.; , "Dislocation reduction in GaN grown on Si(111) using a strain-driven 3D GaN interlayer," *physica status solidi (b)*, vol.247, no.7, pp.1753-1756, Jul. 2010
- [46] Cordier, Y.; Moreno, J.C.; Baron, N.; Frayssinet, E.; Chauveau, J.M.; Nemoz, M.; Chenot, S.; Damilano, B.; Semond, F.; , "Growth of GaN based structures on Si(110) by molecular beam epitaxy," *Journal of Crystal Growth*, vol.312, no.19, pp.2683-2688, Sept. 2010

- [47] Bougrioua, Z.; Moerman, I.; Nistor, L.; Van Daele, B.; Monroy, E.; Palacios, T.; Calle, F.; Leroux, M.; , "Engineering of an insulating buffer and use of AlN interlayers: two optimisations for AlGa_N-Ga_N HEMT-like structures," *physica status solidi (a)*, vol.195, no.1, pp. 93-100, Jan. 2003
- [48] Baron, N.; Cordier, Y.; Chenot, S.; Vennegues, P.; Tottereau, O.; Leroux, M.; Semond, F.; Massies, J.; , "The critical role of growth temperature on the structural and electrical properties of AlGa_N/Ga_N high electron mobility transistor heterostructures grown on Si(111)," *Journal of Applied Physics* , vol.105, no.3, pp.033701-033701-8, Feb. 2009
- [49] Kim, C.; Robinson, I.K.; Myoung, J.; Shim, K.; Yoo, M.C.; Kim, K.; , "Critical thickness of Ga_N thin films on sapphire (0001)," *Applied Physics Letters* , vol.69, no.16, pp.2358-2360, Oct. 1996
- [50] Smorchkova, I.P.; Chen, L.; Mates, T.; Shen, L.; Heikman, S.; Moran, B.; Keller, S.; DenBaars, S.P.; Speck, J.S.; Mishra, U.K.; , "AlN/GaN and (Al,Ga)N/AlN/GaN two-dimensional electron gas structures grown by plasma-assisted molecular-beam epitaxy," *Journal of Applied Physics* , vol.90, no.10, pp.5196-5201, Nov. 2001
- [51] Teke, A.; Gökden, S.; Tülek, R.; Leach, J.H.; Fan, Q.; Xie, J.; Özgür, U.; Morkoç, H.; Lisesivdin, S.B.; Özba, E.; , "The effect of AlN interlayer thicknesses on scattering processes in lattice-matched AlInN/GaN two-dimensional electron gas heterostructures," *New Journal of Physics*, vol.11, no.6, pp.063031, Jun. 2009
- [52] Higashiwaki, T.; Matsui, T.; , "Barrier Thickness Dependence of Electrical Properties and DC Device Characteristics of AlGa_N/Ga_N Heterostructure Field-Effect Transistors Grown by Plasma-Assisted Molecular-Beam Epitaxy," *Japanese Journal of Applied Physics*, vol.43, no.9, pp.L1147-L1149, Aug. 2004
- [53] Medjdoub, F.; Alomari, M.; Carlin, J.F.; Gonschorek, M.; Feltin, E.; Py, M.A.; Grandjean, N.; Kohn, E.; , "Barrier-Layer Scaling of InAlN/GaN HEMTs," *Electron Device Letters, IEEE* , vol.29, no.5, pp.422-425, May 2008

- [54] Cao, Y.; Jena, D.; , "High-mobility window for two-dimensional electron gases at ultrathin AlN/GaN heterojunctions," *Applied Physics Letters* , vol.90, no.18, pp.182112-182112-3, Apr. 2007
- [55] Z.-Y. Liu et al., « Effects of the strain relaxation of an AlGa_N barrier layer induced by various cap layers on the transport properties in AlGa_N/Ga_N heterostructures », *Chinese Physics B*, vol. 20, n^o. 9, p. 097701, Sept. 2011
- [56] Asif Khan, M.; Kuznia, J.N.; Van Hove, J.M.; Pan, N.; Carter, J.; , "Observation of a two-dimensional electron gas in low pressure metalorganic chemical vapor deposited Ga_N-Al_xGa_{1-x}N heterojunctions," *Applied Physics Letters* , vol.60, no.24, pp.3027-3029, Jun. 1992
- [57] Asif Khan, M.; Bhattarai, A.; Kuznia, J.N.; Olson, D.T.; , "High electron mobility transistor based on a Ga_N-Al_xGa_{1-x}N heterojunction," *Applied Physics Letters* , vol.63, no.9, pp.1214-1215, Aug. 1993
- [58] Asif Khan, M.; Kuznia, J.N.; Olson, D.T.; Schaff, W.J.; Burm, J.W.; Shur, M.S.; , "Microwave performance of a 0.25 μm gate AlGa_N/Ga_N heterostructure field effect transistor," *Applied Physics Letters* , vol.65, no.9, pp.1121-1123, Aug. 1994
- [59] Wu, Y.F.; Keller, B.P.; Keller, S.; Kapolnek, D.; Denbaars, S.P.; Mishra, U.K.; , "Measured microwave power performance of AlGa_N/Ga_N MODFET," *Electron Device Letters, IEEE* , vol.17, no.9, pp.455-457, Sept. 1996
- [60] Green, B.M.; Chu, K.K.; Chumbes, E.M.; Smart, J.A.; Shealy, J.R.; Eastman, L.F.; , "The effect of surface passivation on the microwave characteristics of undoped AlGa_N/Ga_N HEMTs," *Electron Device Letters, IEEE* , vol.21, no.6, pp.268-270, June 2000
- [61] Ando, Y.; Okamoto, Y.; Miyamoto, H.; Nakayama, T.; Inoue, T.; Kuzuhara, M.; , "10-W/mm AlGa_N-Ga_N HFET with a field modulating plate," *Electron Device Letters, IEEE* , vol.24, no.5, pp.289-291, May 2003

- [62] Shen, L.; Heikman, S.; Moran, B.; Coffie, R.; Zhang, N.-Q.; Buttari, D.; Smorchkova, I.P.; Keller, S.; DenBaars, S.P.; Mishra, U.K.; , "AlGa_N/AlN/GaN high-power microwave HEMT," *Electron Device Letters, IEEE* , vol.22, no.10, pp.457-459, Oct. 2001
- [63] Palacios, T.J.; Chakraborty, A.; Keller, S.; DenBaars, S.P.; Mishra, U.K.; , "AlGa_N/Ga_N HEMTs with an InGa_N-based back-barrier," *Device Research Conference Digest, 2005. DRC '05. 63rd* , vol.1, no., pp.181-182, 22-22 June 2005
- [64] Parikh, P.A.; Jiang, W.N.; Chavarkar, P.M.; Kiziloglu, K.; Keller, B.; DenBaars, S.P.; Mishra, U.K.; , "A new FET-based integrated circuit technology: the SASSFET," *Electron Device Letters, IEEE* , vol.17, no.7, pp.375-377, July 1996
- [65] Cheng, K.; Leys, M.; Derluyn, J.; Degroote, S.; Xiao, D.P.; Lorenz, A.; Boeykens, S.; Germain, M.; Borghs, G.; , "AlGa_N/Ga_N HEMT grown on large size silicon substrates by MOVPE capped with in-situ deposited Si₃N₄," *Journal of Crystal Growth*, vol.298, pp.822-825, Jan. 2007
- [66] Neuburger, M.; Zimmermann, T.; Kohn, E.; Dadgar, A.; Schulze, F.; Krtschil, A.; Gunther, M.; Witte, H.; Blasing, J.; Krost, A.; Daumiller, I.; Kunze, M.; , "Unstrained InAlN/GaN HEMT structure," *High Performance Devices, 2004. Proceedings. IEEE Lester Eastman Conference on* , vol., no., pp.161-166, 4-6 Aug. 2004
- [67] Cao, Y.; Jena, D.; , "High-mobility window for two-dimensional electron gases at ultrathin AlN/GaN heterojunctions," *Applied Physics Letters* , vol.90, no.18, pp.182112-182112-3, Apr. 2007
- [68] Liu, Y.; Jiang, H.; Arulkumaran, S.; Egawa, T.; Zhang, B.; Ishikawa, H.; , "Demonstration of undoped quaternary AlInGa_N/Ga_N heterostructure field-effect transistor on sapphire substrate," *Applied Physics Letters* , vol.86, no.22, pp.223510-223510-3, May 2005
- [69] Chini, A.; Buttari, D.; Coffie, R.; Heikman, S.; Keller, S.; Mishra, U.K.; , "12 W/mm power density AlGa_N/Ga_N HEMTs on sapphire substrate," *Electronics Letters* , vol.40, no.1, pp. 73-74, 8 Jan. 2004

- [70] Kumar, V.; Kuliev, A.; Schwindt, R.; Muir, M.; Simin, G.; Yang, J.; Khan, M.A.; Adesida, I.; , "High performance 0.25 μm gate-length AlGaIn/GaN HEMTs on sapphire with power density of over 4.5 W/mm at 20 GHz," *Solid-State Electronics*, vol.47, no.9, pp.1577-1580, Sept. 2003
- [71] Wu, Y.F.; Moore, M.; Saxler, A.; Wisleder, T.; Parikh, P.; , "40-W/mm Double Field-plated GaN HEMTs," *Device Research Conference, 2006 64th* , vol., no., pp.151-152, June 2006
- [72] Chu; R.; Shen, L.; Fichtenbaum, N.; Brown, D.; Zhen Chen; Keller, S.; DenBaars, S.P.; Mishra, U.K.; , "V-Gate GaN HEMTs for X-Band Power Applications," *Electron Device Letters, IEEE* , vol.29, no.9, pp.974-976, Sept. 2008
- [73] Palacios, T.; Chakraborty, A.; Rajan, S.; Poblentz, C.; Keller, S.; DenBaars, S.P.; Speck, J.S.; Mishra, U.K.; , "High-power AlGaIn/GaN HEMTs for Ka-band applications," *Electron Device Letters, IEEE* , vol.26, no.11, pp. 781-783, Nov. 2005
- [74] Quay, R.; Tessmann, A.; Kiefer, R.; Weber, R.; van Raay, F.; Kuri, M.; Riessle, M.; Massler, H.; Muller, S.; Schlechtweg, M.; Weimann, G.; , "AlGaIn/GaN HEMTs on SiC: towards power operation at V-band," *Electron Devices Meeting, 2003. IEDM '03 Technical Digest. IEEE International* , vol., no., pp. 23.2.1-23.2.4, 8-10 Dec. 2003
- [75] Micovic, M.; Kurdoghlian, A.; Hashimoto, P.; Hu, M.; Antcliffe, M.; Willadsen, P.J.; Wong, W.S.; Bowen, R.; Milosavljevic, I.; Schmitz, A.; Wetzel, M.; Chow, D.H.; , "GaN HFET for W-band Power Applications," *Electron Devices Meeting, 2006. IEDM '06. International* , vol., no., pp.1-3, 11-13 Dec. 2006
- [76] Hoshi, S.; Itoh, M.; Marui, T.; Okita, H.; Morino, Y.; Tamai, I.; Toda, F.; Seki, S.; Egawa, T.; , "12.88 W/mm GaN High Electron Mobility Transistor on Silicon Substrate for High Voltage Operation," *Appl. Phys. Express*, vol.2, no., pp.061001, June 2009
- [77] Dumka, D.C.; Saunier, P.; , "GaN on Si HEMT with 65% power added efficiency at 10 GHz," *Electronics Letters* , vol.46, no.13, pp.946-947, June 24 2010

- [78] Ducatteau, D.; Minko, A.; Hoel, V.; Morvan, E.; Delos, E.; Grimbert, B.; Lahreche, H.; Bove, P.; Gaquiere, C.; De Jaeger, J.C.; Delage, S.; , "Output power density of 5.1/mm at 18 GHz with an AlGaIn/GaN HEMT on Si substrate," *Electron Device Letters, IEEE* , vol.27, no.1, pp.7-9, Jan. 2006
- [79] Gaquiere, C.; Medjdoub, F.; Carlin, J.-F.; Vandenbrouck, S.; Delos, E.; Feltin, E.; Grandjean, N.; Kohn, E.; , "AlInN/GaN a suitable HEMT device for extremely high power high frequency applications," *Microwave Symposium, 2007. IEEE/MTT-S International* , vol., no., pp.2145-2148, 3-8 June 2007
- [80] Sarazin, N.; Jardel, O.; Morvan, E.; Aubry, R.; Laurent, M.; Magis, M.; Tordjman, M.; Alloui, M.; Drisse, O.; Di Persio, J.; di Poisson, M.A.; Delage, S.L.; Vellas, N.; Gaquiere, C.; Theron, D.; , "X-band power characterisation of AlInN/AlN/GaN HEMT grown on SiC substrate," *Electronics Letters* , vol.43, no.23, Nov. 8 2007
- [81] Neuburger, M.; Zimmermann, T.; Kohn, E.; Dadgar, A.; Schulze, F.; Krtschil, A.; Gunther, M.; Witte, H.; Blasing, J.; Krost, A.; Daumiller, I.; Kunze, M.; , "Unstrained InAlN/GaN HEMT structure," *High Performance Devices, 2004. Proceedings. IEEE Lester Eastman Conference on* , vol., no., pp. 161- 166, 4-6 Aug. 2004
- [82] Sun, H.; Alt, A.R.; Benedickter, H.; Bolognesi, C.R.; Feltin, E.; Carlin, J.-F.; Gonschorek, M.; Grandjean, N.; Maier, T.; Quay, R.; , "102-GHz AlInN/GaN HEMTs on Silicon With 2.5-W/mm Output Power at 10 GHz," *Electron Device Letters, IEEE* , vol.30, no.8, pp.796-798, Aug. 2009
- [83] Seo, S.; Zhao, G.Y.; Pavlidis, D.; "Power characteristics of AlN/GaN MISFETs on sapphire substrate," *Electronics Letters*, vol.44, no.3, pp.244-245, January 31 2008
- [84] Deen, D.A.; Binari, S.C.; Storm, D.F.; Katzer, D.S.; Roussos, J.A.; Hackley, J.C.; Gougousi, T.; , "AlN/GaN insulated gate HEMTs with HfO₂ gate dielectric," *Electronics Letters* , vol.45, no.8, pp.423-424, April 9 2009
- [85] Harvard, E.; Brown, R.; Shealy, J.R.; , "Performance of AlGaIn/GaN High-Electron Mobility Transistors With AlSiN Passivation," *Electron Devices, IEEE Transactions on* , vol.58, no.1, pp.87-94, Jan. 2011

- [86] Ueda, T.; Tanaka, T.; Ueda, D.; , "Current status on GaN-based RF-power devices," *Solid-State Device Research Conference (ESSDERC), 2011 Proceedings of the European* , vol., no., pp.36-41, 12-16 Sept. 2011
- [87] Lecourt, F.; Defrance, N.; Rennesson, S.; Chmielowska, M.; Lesecq, M.; Hoel, V.; Okada, E.; Ducatteau, D.; Cordier, Y.; De Jaeger, J.C.; , " AlGaN/GaN HEMTs on Si(111) Substrate with 1.5 W/mm Output Power Density at 40 GHz," *Electron Device Letters, IEEE* , vol.PP, no.99, pp.1-3, 0
- [88] Liu Bo; Feng Zhihong; Zhang Sen; Dun Shaobo; Yin Jiayun; Li Jia; Wang Jingjing; Zhang Xiaowei; Fang Yulong; Cai Shujun; , "A 4.69-W/mm output power density InAlN/GaN HEMT grown on sapphire substrate " *J. Semicond.*, vol.32, no.12, 124003, Dec. 2011
- [89] Lecourt, F.; Ketteniss, N.; Behmenburg, H.; Defrance, N.; Hoel, V.; Eickelkamp, M.; Vescan, A.; Giesen, C.; Heuken, M.; De Jaeger, J.C.; , "InAlN/GaN HEMTs on Sapphire Substrate With 2.9-W/mm Output Power Density at 18 GHz," *Electron Device Letters, IEEE* , vol.32, no.11, pp.1537-1539, Nov. 2011
- [90] Lecourt, F.; Ketteniss, N.; Behmenburg, H.; Defrance, N.; Hoel, V.; Eickelkamp, M.; Vescan, A.; Giesen, C.; Heuken, M.; De Jaeger, J.C.; , "InAlN/GaN HEMTs on Sapphire Substrate With 2 W/mm Output Power Density at 40 GHz," *Electron Device Letters, IEEE* , vol.PP, no.99, pp.1-3, 0
- [91] Sarazin, N.; Morvan, E.; di Forte Poisson, M.A.; Oualli, M.; Gaquiere, C.; Jardel, O.; Drisse, O.; Tordjman, M.; Magis, M.; Delage, S.L.; , "AlInN/AlN/GaN HEMT Technology on SiC With 10-W/mm and 50% PAE at 10 GHz," *Electron Device Letters, IEEE* , vol.31, no.1, pp.11-13, Jan. 2010
- [92] Crespo, A.; Bellot, M.M.; Chabak, K.D.; Gillespie, J.K.; Jessen, G.H.; Miller, V.; Trejo, M.; Via, G.D.; Walker, D.E.; Winningham, B.W.; Smith, H.E.; Cooper, T.A.; Gao, X.; Guo, S.; , "High-Power Ka-Band Performance of AlInN/GaN HEMT With 9.8-nm-Thin Barrier," *Electron Device Letters, IEEE* , vol.31, no.1, pp.2-4, Jan. 2010

- [93] Luo, X.; Halder, S.; Curtice, W.R.; Hwang, J.C.M.; Chabak, K.D.; Walker, D.E.; Dabiran, A.M.; , "Scaling and high-frequency performance of AlN/GaN HEMTs," *Radio-Frequency Integration Technology (RFIT), 2011 IEEE International Symposium on* , vol., no., pp.209-212, Nov. 30 2011-Dec. 2 2011
- [94] Wong, M.H.; Brown, D.F.; Schuette, M.L.; Kim, H.; Balasubramanian, V.; Lu, W.; Speck, J.S.; Mishra, U.K.; , "X-band power performance of N-face GaN MIS-HEMTs," *Electronics Letters* , vol.47, no.3, pp.214-215, February 3 2011
- [95] Nidhi; Dasgupta, S.; Yi Pei; Swenson, B.L.; Keller, S.; Speck, J.S.; Mishra, U.K.; , "N-Polar GaN/AlN MIS-HEMT for Ka-Band Power Applications," *Electron Device Letters, IEEE* , vol.31, no.12, pp.1437-1439, Dec. 2010
- [96] Medjdoub, F.; Zegaoui, M.; Ducatteau, D.; Rolland, N.; Rolland, P.A.; , "First AlN/GaN HEMTs power measurement at 18 GHz on Silicon substrate," *Device Research Conference (DRC), 2011 69th Annual* , vol., no., pp.219-220, 20-22 June 2011
- [97] Medjdoub, F.; Zegaoui, M.; Grimbert, B.; Ducatteau, D.; Rolland, N.; Rolland, P. A.; , "First Demonstration of High-Power GaN-on-Silicon Transistors at 40 GHz," *Electron Device Letters, IEEE* , vol.PP, no.99, pp.1-3, 0
- [98] Lim, T.; Aidam, R.; Waltereit, P.; Henkel, T.; Quay, R.; Lozar, R.; Maier, T.; Kirste, L.; Ambacher, O.; , "GaN-Based Submicrometer HEMTs With Lattice-Matched InAlGaN Barrier Grown by MBE," *Electron Device Letters, IEEE* , vol.31, no.7, pp.671-673, July 2010

Chapitre 2

Etude de l’hétérostructure pour la réalisation de HEMT

I Introduction

Après avoir présenté les paramètres physiques des principaux matériaux nitrurés ainsi que le modèle communément admis concernant la formation du gaz bidimensionnel d'électrons, nous allons maintenant nous intéresser aux différentes structures de couches de l'hétérostructure utilisée pour la réalisation de HEMTs. L'obtention d'une hétérostructure de bonne qualité est un facteur essentiel dans le but de réaliser des transistors démontrant des performances en puissance hyperfréquence élevées. Les principales zones d'intérêt de l'hétérostructure concernent le puits de potentiel au niveau de l'hétérojonction et la qualité cristallographique des matériaux épitaxiés. Quant au puits quantique, il doit permettre un bon confinement des électrons associé à une densité surfacique et une mobilité des porteurs élevées.

Nous commencerons ce chapitre par une description des différents substrats utilisés pour la croissance des matériaux nitrurés : Nitrure de Gallium massif, Carbure de Silicium, saphir et Silicium (111). Leurs avantages et inconvénients seront exposés. Les deux techniques majeures de croissance d'hétérostructures que sont la *Metal Organic Chemical Vapor Deposition* (MOCVD) et la *Molecular Beam Epitaxy* (MBE) seront brièvement décrites.

Par la suite, nous traiterons des caractérisations électrique et hyperfréquence pour des épitaxies GaN sur substrat Si(111) et pour la couche tampon. Pour cela, nous présentons les caractéristiques de propagation dans des guides d'ondes coplanaires réalisés sur des couches tampons de différentes épaisseurs de GaN sur Si(111). Par ailleurs, l'isolation électrique du buffer sera caractérisée. Ces deux études sont réalisées à différentes températures afin d'approcher au mieux le comportement du matériau aux conditions réelles de fonctionnement.

Enfin, l'étude de la zone active de l'hétérostructure est effectuée à l'aide de simulations numériques de type Schrödinger-Poisson permettant d'obtenir le diagramme de bandes, les fonctions d'ondes associées et donc la densité volumique de charges au sein de ces structures. Les différentes couches composant la zone active (canal de GaN avec ou sans *back barrier*, espaceur d'AlN, barrière d' $\text{Al}_x\text{Ga}_{1-x}\text{N}$ et d' $\text{In}_x\text{Al}_{1-x}\text{N}$ avec différentes épaisseurs et fractions molaires puis la couche de protection de GaN) seront traitées. Afin de valider les résultats obtenus par simulations, nous ferons également un bilan des paramètres matériaux mesurés par effet Hall sur les différentes hétérostructures $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ étudiées.

II Substrats et croissance

Le substrat est le matériau hôte sur lequel la croissance des couches actives doit être effectuée. L'étape de croissance du matériau est très importante car elle déterminera, de part le choix du substrat et la qualité des couches épitaxiées, la possibilité d'exploiter pleinement les propriétés remarquables des matériaux III-N. L'homoépitaxie, c'est-à-dire la croissance d'une couche mince de GaN sur un substrat de GaN massif, est naturellement la solution la plus adaptée pour obtenir des couches présentant de faibles densités de dislocations et donc le moins de défauts structuraux. Malheureusement, la réalisation de substrats GaN notamment semi-isolant n'est pas encore arrivée à maturité. On procède donc plus généralement à de l'hétéroépitaxie, auquel cas la croissance des couches actives est réalisée sur des substrats de Carbure de Silicium (SiC), de saphir (Al_2O_3) ou de Silicium (Si) possédant des paramètres de mailles différents à ceux du GaN. Les substrats Silicium peuvent avoir différentes orientations cristallines mais l'orientation (111) est la plus communément utilisée car il s'agit de celle qui présente la meilleure compatibilité avec la croissance du GaN.

Des substrats plus exotiques comme le ZnO [1], le ScAlMgO_4 [2], le LiAlO_2 [3] ou le LiGaO_2 [4] présentent un faible désaccord de maille avec le GaN ($< 2\%$) mais leur fabrication n'en est encore qu'à un stade peu avancé. Ils ne feront donc pas le cas d'une étude approfondie dans ce travail. Par intérêt économique et par volonté de développer des substrats bas coût présentant une bonne conductivité thermique, la réalisation de substrats composites de types SopSiC et SiCopSiC alliant les qualités thermiques et le moindre coût du SiC polycristallin (pSiC) a permis la fabrication de transistors de puissance hyperfréquence performants [5, 6]. Mais cette technologie a été abandonnée car l'avantage en termes de dissipation thermique par rapport au silicium était beaucoup plus faible que celui escompté au début des études. En effet, la méthode smartcutTM utilisée par la société PICO GIGA/SOITEC nécessite une fine couche de SiO_2 entre le silicium mono ou le SiC mono et le substrat polycristallin. Cette couche de SiO_2 se comporte comme une barrière thermique. Cette technologie ne fera donc pas l'objet d'une étude détaillée.

II.1 Les substrats

Le tableau 2.1 regroupe les propriétés générales [7-10] des principaux substrats utilisés pour la fabrication de composants électroniques à base de GaN. Ces propriétés sont :

- La constante de maille en condition de croissance de GaN
- Le désaccord de maille avec le GaN
- La conductivité thermique
- Le coefficient d'expansion thermique
- L'isolation électrique

D'autres facteurs peuvent être pris en compte pour le choix d'un substrat comme le prix et les diamètres disponibles, les propriétés chimiques et mécaniques pour l'amincissement ou la gravure de via-holes, les propriétés de surface, la qualité cristallographique ou encore le rayon de courbure.

Matériau	Constante de maille a (Å)	Désaccord de maille avec le GaN (%)	Conductivité thermique κ (W/cm.K)	Coefficient d'expansion thermique $\Delta a/a$ ($10^{-6} K^{-1}$)	Isolation électrique ($\Omega.cm$)
GaN	3.189	0	1.3	5.59	$> 10^9$
6H-SiC	3.08	3.4	4.9	4.2	$> 10^{11}$
Al ₂ O ₃	2.747	14	0.5	7.5	$> 10^{12}$
Si(111)	3.84	18	1.5	3.59	$4 - 10 \times 10^4$

Tableau 2.1 : Propriétés générales des principaux substrats utilisés pour la croissance du GaN

II.1.a Le Nitrure de Gallium massif - GaN

La croissance de substrat GaN massif fait actuellement l'objet de beaucoup de travaux de recherche et les premiers résultats de puissance hyperfréquence ont déjà été obtenus pour des HEMTs AlGaN/GaN sur substrat GaN [11, 12]. Le principal intérêt des substrats GaN massif est évidemment le parfait accord de maille entraînant une densité de dislocations très faible ($< 10^7 cm^{-2}$) dans les couches actives de la structure. Cette faible densité de défauts est requise

pour l'optoélectronique et l'électronique hyperfréquence. Elle permet également, a priori, d'améliorer la fiabilité et la durée de vie des composants électroniques pour les applications de puissance hyperfréquence. Le problème majeur rencontré par les épitaxieurs est lié au fait que la croissance de couches épaisses de GaN nécessite de hautes températures et de fortes pressions (température de fusion du GaN d'environ 2500°C) mais surtout beaucoup plus de temps. Ces substrats ne peuvent être obtenus à partir des méthodes classiques (Czochralski, Bridgman ou Stockbarger) de croissance de semi-conducteurs massifs augmentant leur prix. De plus, le diamètre maximal d'un substrat GaN massif est à l'heure actuelle de seulement 2 pouces. Cela entraîne également une augmentation du prix de fabrication des composants. Ammono, une société polonaise, propose des substrats semi-isolants de GaN *free-standing* obtenus par HVPE (*Hydride Vapour Phase Epitaxy*) présentant des densités de dislocations inférieures à 10^5 cm^{-2} mais de petites dimensions (carré de 10 mm).

II.1.b Le Carbure de Silicium - SiC

Le Carbure de Silicium (SiC) est le substrat le plus adapté à l'hétéroépitaxie de structures à base de GaN pour la réalisation de transistors de puissance hyperfréquence. Il possède un paramètre de maille proche du GaN entraînant un désaccord de maille avec ce dernier inférieur à 4 %. Les structures ainsi épitaxiées présentent une très bonne qualité cristallographique et un faible taux de dislocations. Ses propriétés thermiques (forte conductivité et faible coefficient d'expansion) sont excellentes et adéquates pour la réalisation de composants de puissance. Les meilleures performances en termes de fréquence et de puissance hyperfréquence des HEMTs à base de GaN ont été obtenues sur ce type de substrat [13, 14]. L'inconvénient majeur du substrat SiC réside en son fort coût. Le manque de disponibilité de substrats de diamètre supérieur à 3 pouces, nécessaire à la mise en route de la fabrication de composants sur des lignes de productions III-V (GaAs) déjà opérationnelles pour des substrats de 4 à 6 pouces, augmente également le coût de fabrication des transistors sur SiC. De plus, ce type de substrat de bonne qualité dépend du monopole de la société CREE aux USA ce qui peut poser des problèmes pour les applications militaires.

II.1.c Le saphir – Al_2O_3

Outre le fait que le saphir en condition de croissance de GaN possède un désaccord de maille de 14 % avec ce dernier, l'inconvénient majeur de ce substrat reste sa faible conductivité thermique, peu adaptée à la réalisation de composants de puissance. L'amincissement du substrat jusqu'à une épaisseur de 50 μm est une solution envisagée afin d'améliorer la dissipation de la chaleur [15]. Le saphir présente néanmoins certains avantages non négligeables comme son faible coût et la disponibilité de substrat de diamètre 4 pouces présentant une très bonne uniformité [16].

II.1.d Le Silicium – Si(111)

Des substrats les plus généralement utilisés pour la croissance d'hétérostructures à base de GaN, le Si(111) est celui qui possède le plus grand désaccord de maille avec le GaN (18 %). Comme pour chaque hétéroépitaxie, ce désaccord est nécessairement compensé par l'incorporation d'une couche de nucléation d'AlN et d'un super réseau constitué d'un empilement de couches AlN/GaN entre le substrat et le buffer de GaN. Ces couches permettent une meilleure transition entre le réseau cristallin du substrat et celui du GaN. Le substrat Si(111) possède une meilleure conductivité thermique que le saphir et une isolation électrique de l'ordre de quelques dizaines de $k\Omega \cdot \text{cm}$. Son principal atout est un prix faible et une grande disponibilité. De plus, il est possible d'envisager l'intégration de composants de puissance à base de GaN avec des dispositifs électronique de technologie Silicium, en travaillant en particulier sur du Si(100) et en adaptant le matériau pour la technologie GaN [17, 18].

II.2 La croissance

Il existe deux techniques principales de croissance épitaxiale. Les transistors réalisés durant cette thèse ont été fabriqués sur des épitaxies réalisées à partir de l'une ou l'autre de ces techniques. Il s'agit de :

- La MOCVD (*Metal Organic Chemical Vapor Deposition*)
- La MBE (*Molecular Beam Epitaxy*)

II.2.a La MOCVD

La MOCVD consiste à effectuer la pyrolyse d'un hydrure, composé chimique de l'hydrogène avec un autre élément, et d'un composé organique doté d'un précurseur métallique, généralement liquide à température ambiante. Le composé organométallique et l'hydrure sont entraînés par un gaz d'hydrogène purifié (H_2) vers le réacteur où se trouve le substrat chauffé, formant le flux primaire. Sous certaines conditions de pression et de température, le semi-conducteur croît à la surface du substrat par réaction chimique entre l'hydrure et le composé organométallique. Pour éviter la formation d'îlots et maintenir une croissance à deux dimensions, un flux secondaire composé d'hydrogène (H_2) et d'azote (N_2) est injecté par le haut, perpendiculairement au substrat. Il permet d'éviter les effets de convection thermique provoqués par le substrat quand il est chauffé et de confiner l'hydrure et le composé organométallique à la surface du substrat où se déroule la réaction chimique. Le mécanisme de croissance par MOCVD est schématisé figure 2.1.

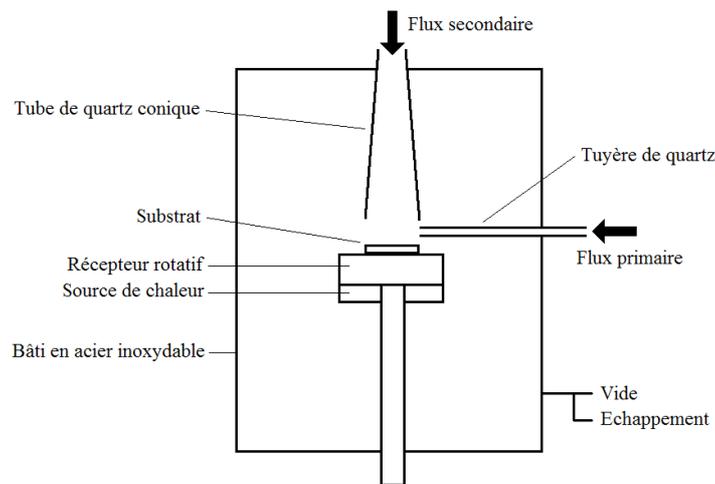
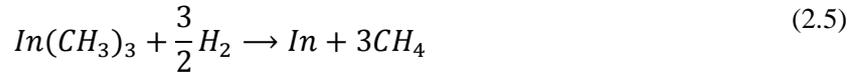
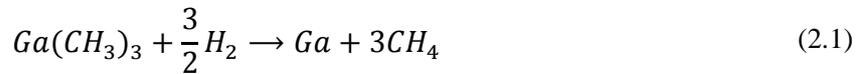


Figure 2.1 : Schéma synoptique d'un bâti de croissance MOCVD

Intéressons-nous maintenant à l'hydrure et aux composés organométalliques utilisés pour la croissance d'hétérostructures AlGa N /Ga N et InAl N /Ga N . Généralement, l'hydrure utilisé pour l'incorporation d'azote (N) est l'ammoniac (NH_3). La molécule de diazote (N_2) pourrait apparaître comme un choix naturel mais celle-ci est thermodynamiquement stable (liaison covalente triple : une liaison σ et deux liaisons π). Elle ne se décompose pas dans les conditions

de croissance des semi-conducteurs III-N et ne permet donc pas l'incorporation d'azote dans les différentes couches épitaxiées. Les composés organométalliques utilisés sont le triméthylgallium (TMGa, $\text{Ga}(\text{CH}_3)_3$), le triméthylaluminium (TMAI, $\text{Al}_2(\text{CH}_3)_6$) et le triméthylindium (TMIn, $\text{In}(\text{CH}_3)_3$). Ils réagissent avec l'ammoniac (NH_3) pour former à la surface du substrat du GaN (équations 2.1 et 2.2), de l'AlN (équations 2.3 et 2.4) ou de l'InN (équations 2.5 et 2.6). La vitesse de croissance de ces alliages est de quelques micromètres par heure. De manière simplifiée, les réactions chimiques permettant la formation des différents semi-conducteurs binaires s'écrivent :



Pour former des composés ternaires ($\text{Al}_x\text{Ga}_{1-x}\text{N}$, $\text{In}_x\text{Al}_{1-x}\text{N}$ ou $\text{In}_x\text{Ga}_{1-x}\text{N}$), différents flux primaires sont injectés dans l'enceinte. Le taux d'aluminium ou d'indium dépend de plusieurs paramètres comme la température, la pression ou la fraction molaire du composé organométallique [19].

II.2.b La MBE

La MBE consiste à envoyer un ou plusieurs jets moléculaires en direction d'un substrat chauffé dans une enceinte sous ultra vide. Les cellules de Knudsen, contenant les sources solides des éléments à épitaxier, sont chauffées permettant que les éléments s'évaporent vers le substrat. Afin d'éviter la collision entre atomes, il faut s'assurer que le libre parcours moyen de la particule soit supérieur à la distance séparant la cellule d'effusion du substrat. Connaissant la vitesse

d'évaporation des différents atomes, on peut effectuer une croissance du semi-conducteur par dépôts successifs de monocouches atomiques. Dans ce cas, la qualité du matériau épitaxié dépendra principalement de la pureté de l'atmosphère dans l'enceinte. Un spectromètre de masse permet de connaître la composition des gaz résiduels au sein du bâti. Une fois à la surface du substrat, les atomes vont diffuser, se rencontrer et s'assembler. Grâce au RHEED (*Reflection High Energy Electron Diffraction*, ou en français diffraction d'électrons rapides sous incidence rasante), on peut suivre en temps réel l'évolution cristalline et dimensionnelle de la croissance. Le schéma d'un bâti de croissance par MBE est représenté figure 2.2.

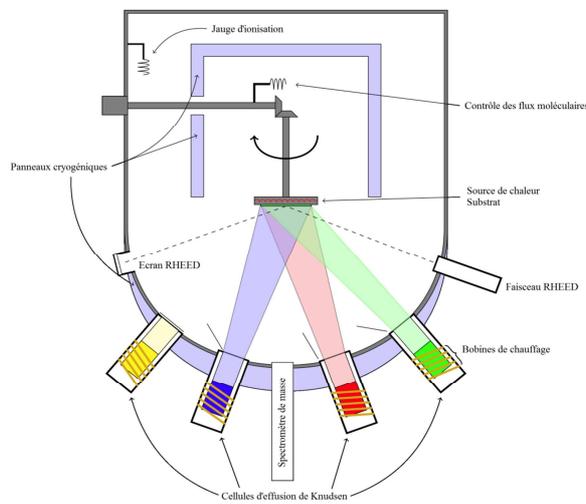


Figure 2.2 : Schéma de la chambre principale d'un bâti de croissance MBE

Pour la croissance d'hétérostructures III-N, on utilise des sources solides pour les éléments Ga, Al ou In. Pour l'incorporation d'azote (N) dans la croissance, on procède à l'injection de diazote (N_2) dans l'enceinte. Un plasma, généré par des sources RF, permet la formation de radicaux N chimiquement actifs qui viennent s'assembler avec les autres atomes à la surface du substrat. La croissance est alors de type PAMBE (*Plasma-Assisted Molecular Beam Epitaxy*). On peut ainsi former tout type d'alliage (binaire, ternaire ou quaternaire). Les vitesses de croissance par MBE sont typiquement inférieures au micromètre par heure [20, 21]. Cela fait que la croissance par MBE sera davantage utilisée dans le domaine de la recherche que pour la fabrication industrielle, où la croissance par MOCVD sera privilégiée.

III Caractérisation électrique et hyperfréquence d’épitaxie GaN sur substrat Si(111)

Dans le but de fabriquer des MMICs (*Microwave Monolithic Integrated Circuits*) performants, il est nécessaire de maintenir une bonne isolation du buffer et de très faibles pertes RF dans les lignes de transmission du circuit. Dans ce but, une étude a été réalisée sur des structures à base de GaN sur substrat Si(111) possédant différentes épaisseurs de buffer. Les fuites du buffer et les caractéristiques de propagation ont été mesurées à différentes températures afin d’approcher au mieux le comportement du matériau dans les conditions réelles de fonctionnement.

III.1 Pertes RF dans les guides d’ondes coplanaires

Ce manuscrit décrit d’abord les pertes RF mesurées sur des couches tampons de GaN sur Si(111) pour différentes températures (25, 50, 75 et 100°C). Ces mesures sont réalisées jusqu’à 50 GHz sur deux échantillons (nommés A et B) d’épaisseurs de buffer GaN différentes (respectivement 1 et 2 μm). Les couches étudiées sont épitaxiées par MBE sur des substrats silicium (111) à fortes résistivités ($\rho > 10 \text{ k}\Omega/\text{cm}$). Les structures de ces échantillons sont décrites dans le tableau 2.2.

Couches		Échantillons	
		A	B
Buffer	GaN	1 μm	2 μm
Nucléation	GaN/AlN	0.5 μm	
	AlN	42 nm	
Substrat	Si(111)	$\approx 400 \mu\text{m}$	

Tableau 2.2 : Structure des échantillons A et B utilisés pour l’étude des pertes RF

III.1.a Fabrication des guides d'ondes

Un masque spécifique a été utilisé dans le but principal de déterminer les propriétés électriques et diélectriques des structures étudiées. Sur ce masque, des motifs circulaires ont été utilisés pour extraire la résistivité en volume à basse fréquence et la permittivité diélectrique. Des guides d'ondes coplanaires permettent de mesurer les caractéristiques de propagation jusqu'à 50 GHz.

Le procédé de fabrication des guides d'ondes est le suivant :

- Dépôt par pulvérisation cathodique d'une couche sacrificielle composée de Ti/Au (30/100 nm), le titane servant de couche d'accroche et l'or de précurseur pour la future étape d'électrolyse.
- Etape de photolithographie (déshydratation, dépôt de la résine photosensible, exposition aux UVs et développement) avec le masque comportant les motifs de lignes et les capacités test.
- Dépôt électrolytique d'or d'environ 3 μm d'épaisseur afin de minimiser les pertes métalliques dans les lignes.
- Bain dans l'acétone afin d'enlever la résine photosensible restante.
- Bain dans une solution d'iodure de potassium (KI) puis d'acide fluorhydrique (HF) afin d'enlever la couche sacrificielle Ti/Au.
- Dépôt par pulvérisation cathodique d'une couche de Ti/Au (30/100 nm) sur la face arrière de l'échantillon permettant la réalisation des capacités test.

Les pertes de propagation ont été mesurées sur des guides d'ondes coplanaires d'impédance caractéristique 50 Ω , obtenus via des conducteurs centraux et des fentes de dimensions respectives $W = 80 \mu\text{m}$ et $S = 52 \mu\text{m}$, et en considérant l'épaisseur totale de l'échantillon à environ : $h = 400 \mu\text{m}$ (figure 2.3).

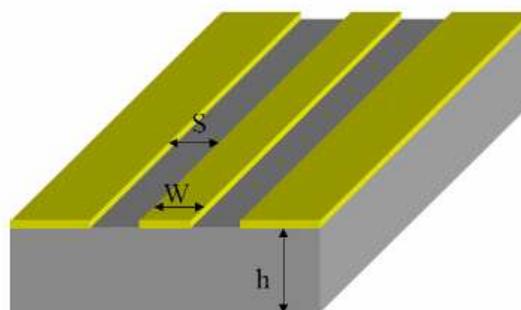


Figure 2.3 Représentation d'un guide d'onde coplanaire

Les motifs de tests circulaires sont des capacités de tailles différentes permettant d'utiliser une loi d'échelle et donc de diminuer les incertitudes dans l'extraction des propriétés diélectriques. A partir de cette méthode, les mesures de capacités à une fréquence de 200 MHz ont permis de déterminer pour les deux échantillons (A et B) une constante diélectrique $\epsilon_r = 12.1$ et une résistivité $\rho = 1.9 \times 10^4 \Omega/\text{cm}$. A titre de comparaison, ces ordres de grandeur correspondent à ceux généralement observés pour de simples substrats silicium hautement résistifs sans couche épitaxiée [22].

III.1.b Résultats des mesures

Toutes les mesures des paramètres S_{ij} ont été effectuées en utilisant un analyseur de réseaux vectoriel de référence Agilent E8361A PNA sur la gamme de fréquences allant de 1 GHz à 50 GHz. Pour les mesures en température jusqu'à 100°C, une plaque chauffante Karl Suss a été utilisée.

En ce qui concerne les caractéristiques micro-ondes des structures étudiées, l'observation du paramètre de transmission S_{21} en fonction de la température permet de souligner l'excellent comportement du Si(111) comme support de propagation. La figure 2.4 représente les paramètres de transmission de l'échantillon A en fonction de la fréquence pour quatre températures différentes (25, 50, 75 et 100°C). Le paramètre de transmission S_{21} peut être directement assimilé aux pertes de propagation étant donné que les guides présentent une impédance caractéristique proche de 50 Ω . Les pertes mesurées sont de seulement 0.41 dB/mm à 50 GHz à température ambiante, avec une très légère dégradation lors de la montée en température.

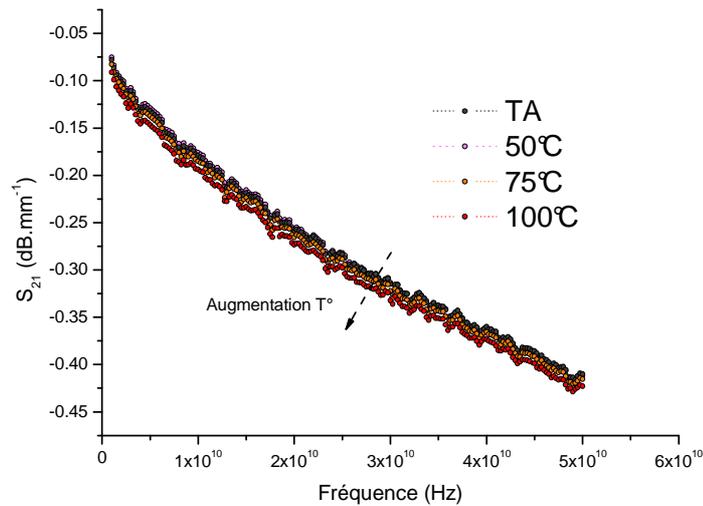


Figure 2.4 : Paramètres de transmission S_{21} de l'échantillon A en fonction de la fréquence pour différentes températures

Les valeurs des pertes à 50 GHz pour chaque température sont reportées dans le tableau 2.3 pour les deux échantillons (A et B). Il est important de souligner que ces performances normalisées ont été observées quelle que soit la longueur des lignes considérées. Comme pour les valeurs de résistivité et de constante diélectrique, les valeurs des pertes mesurées sont du même ordre de grandeur que celles trouvées sur de simples substrats Si(111) [23]. Cette observation confirme le fait que l'hétéroépitaxie n'induit pas de dégradations drastiques du comportement micro-ondes pour des structures optimisées, en dépit du fait que les défauts à l'interface Si/GaN apportent des pièges profonds et/ou peu profonds [24].

Températures	S_{21} (dB/mm) @ 50 GHz Echantillon A	S_{21} (dB/mm) @ 50 GHz Echantillon B
TA	0.410	0.442
50°C	0.412	0.443
75°C	0.415	0.444
100°C	0.423	0.447

Tableau 2.3 : Paramètres de transmission S_{21} à 50 GHz pour différentes températures

Comme les pertes de propagation dépendent fortement de la géométrie des lignes, il est intéressant d'évaluer l'angle de pertes $\tan \delta$. Cela permet d'obtenir les propriétés du substrat, indépendamment des considérations topologiques des guides d'ondes. Une telle extraction nécessite une modélisation de la structure de propagation et constitue le sujet du paragraphe suivant.

III.1.c Modélisation de la propagation

Le coefficient de transmission modélisé $S_{21\ mod}$ associé à un guide d'onde coplanaire peut être exprimé par :

$$S_{21\ mod} = e^{-\gamma.L} \quad (2.7)$$

où γ et L sont respectivement le coefficient de propagation complexe et la longueur du guide d'onde. Dans les conditions de mesure, le mode de propagation principal est supposé de type TEM. Sur la base de cette hypothèse, les pertes liées au substrat impliquent une partie imaginaire dans l'expression de la permittivité ε , ce qui donne :

$$\varepsilon = \varepsilon' - j.\varepsilon'' \quad (2.8)$$

où ε' et ε'' sont les parties réelle et imaginaire de la permittivité du substrat. Le coefficient de propagation γ peut alors s'écrire :

$$\gamma = \alpha + j.\beta \quad (2.9)$$

où α et β , représentant respectivement le comportement des pertes dans le milieu et la constante de propagation, s'expriment par les expressions suivantes :

$$\alpha = \frac{2.\pi}{\lambda_0} \cdot \sqrt{\frac{|\varepsilon| - \varepsilon'}{2}} \quad (2.10)$$

$$\beta = \frac{2.\pi}{\lambda_0} \cdot \sqrt{\frac{|\varepsilon| + \varepsilon''}{2}} \quad (2.11)$$

avec λ_0 la longueur d'onde dans le vide.

Le processus de modélisation est basé sur une méthode régressive avec le paramètre de réflexion mesuré $S_{21\text{ mes}}$, de sorte que :

$$S_{21\text{ mod}} - S_{21\text{ mes}} = 0 \quad (2.12)$$

Un algorithme bidimensionnel de type Newton-Raphson est utilisé pour déduire les valeurs de ε' et ε'' . Il a été montré que cette modélisation au premier ordre donne des résultats quasi-similaires à ceux de Heinrich obtenus avec le modèle quasi-TEM [25].

La figure 2.5 montre l'évolution de l'angle de pertes $\tan \delta$ en fonction de la fréquence pour les deux échantillons (A et B). Comme les lignes métalliques sont épaisses et donc supposées sans pertes, nous pouvons émettre l'hypothèse que $\tan \delta_{\text{total}} \approx \tan \delta_{\text{diélectrique}}$. Nous obtenons $\tan \delta \approx 0.016$ à 50 GHz quelque soit l'échantillon. Ces valeurs sont cohérentes avec celles trouvées dans la littérature pour le silicium résistif.

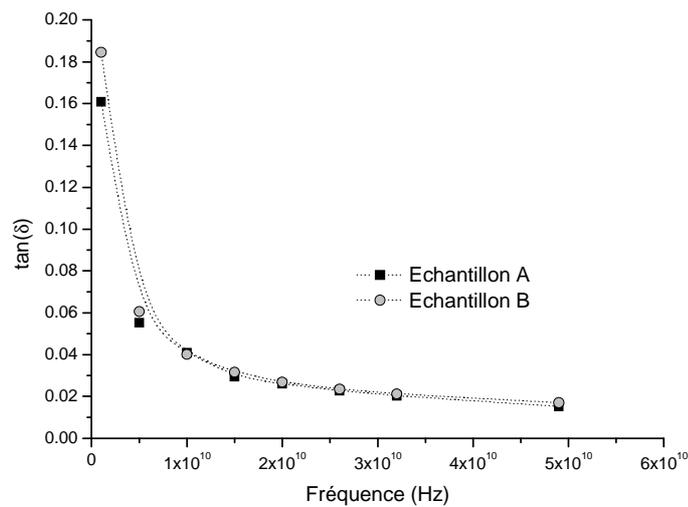


Figure 2.5 : Evolution de l'angle de pertes en fonction de la fréquence pour les deux échantillons

La dépendance thermique de l'angle de pertes a également été étudiée pour les deux structures. Son évolution en fonction de la température à 50 GHz est représentée figure 2.6.

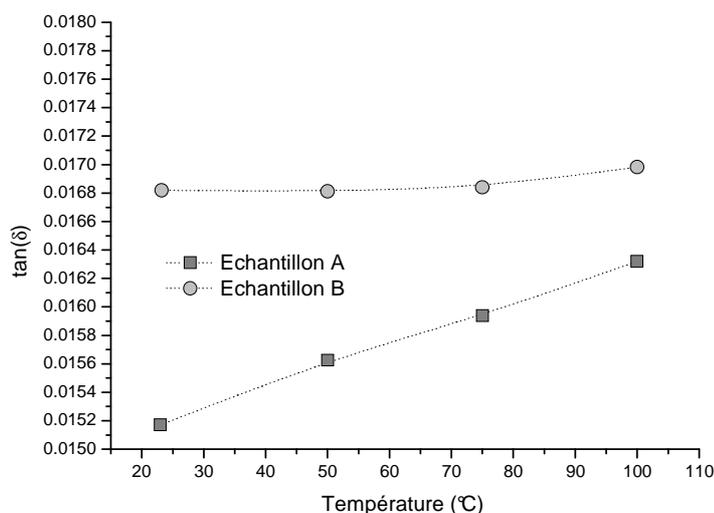


Figure 2.6 : Evolution de l'angle de pertes en fonction de la température à 50 GHz pour les deux échantillons

On observe un très faible effet de la température sur le comportement du substrat dans le domaine des micro-ondes. Quantitativement, la valeur de $\tan \delta$ calculée pour l'échantillon A évolue de 0.0152 à 0.0162 lorsque la température s'élève de 20°C à 100°C. Pour l'échantillon B et dans les mêmes conditions, la température n'a quasiment aucun impact, la valeur de $\tan \delta$ évoluant de 0.0168 à 0.0170. Nous observons que l'effet de la température est a priori plus significatif sur l'échantillon possédant une épaisseur de buffer de GaN moins importante.

En conclusion, les propriétés relatives à l'atténuation dans les lignes de transmission coplanaires ont été étudiées pour deux échantillons GaN/Si(111). Nous obtenons de très faibles pertes sur les lignes fabriquées sur substrats bas coût. Les résultats significatifs sont une atténuation de seulement 0.41 dB/mm à 50 GHz et une valeur de $\tan \delta$ de 0.017, démontrant les bonnes propriétés du matériau comme support de propagation. Par ailleurs, l'épaisseur de la couche buffer de GaN n'a pas d'influence réelle sur les caractéristiques de propagation. Enfin, dans des conditions de températures proches de celles du fonctionnement classique (transistors 2 doigts, classe AB profonde), nous n'avons aucune dégradation importante de la valeur de $\tan \delta$. Cela démontre l'excellent comportement des systèmes GaN/Si(111), même quand la température s'élève, et rend possible l'intégration des HEMTs GaN sur Si(111) dans la technologie MMIC pour des applications de puissance hyperfréquence.

III.2 Isolation du buffer

Dans cette partie, l'isolation du buffer est caractérisée pour trois températures (45, 65 et 85°C) sur deux autres échantillons (que nous nommerons C et D) avec des épaisseurs de buffer différentes (respectivement de 0.5 et de 1.73 μm). Les couches étudiées sont également épitaxiées par MBE sur des substrats Si(111) HR ($\rho > 10 \text{ k}\Omega/\text{cm}$). Les structures de ces échantillons sont décrites dans le tableau 2.4.

Couches		Échantillons	
		C	D
Cap	GaN	5 nm	5 nm
Barrière	$\text{Al}_{0.28}\text{Ga}_{0.72}\text{N}$	21 nm	21 nm
Espaceur	AlN	1 nm	1 nm
Buffer	GaN	0.5 μm	1.73 μm
Nucléation	GaN/AlN	0.5 μm	
	AlN	42 nm	
Substrat	Si(111)	$\approx 400 \mu\text{m}$	

Tableau 2.4 : Structure des échantillons C et D utilisés pour l'étude de l'isolation du buffer

La densité de dislocations mesurée par Microscopie Electronique en Transmission (MET) est de $9.4 \times 10^9 \text{ cm}^{-2}$ pour l'échantillon C et de $4 - 5 \times 10^9 \text{ cm}^{-2}$ pour l'échantillon D. Les résistances de contact (R_c) pour les échantillons C et D, déduites par la méthode TLM, sont respectivement de $0.3 \Omega \cdot \text{mm}$ et $0.2 \Omega \cdot \text{mm}$. Concernant l'échantillon C, les mesures à effet Hall indiquent une densité surfacique d'électrons $n_s = 6.9 \times 10^{12} \text{ cm}^{-2}$, une mobilité électronique $\mu = 1550 \text{ cm}^2/\text{V}\cdot\text{s}$ et une résistance carrée du canal $R_{\square} = 580 \Omega$. Pour l'échantillon D, les mesures par effet Hall permettent de déduire une densité surfacique d'électrons $n_s = 7.1 \times 10^{12} \text{ cm}^{-2}$, une mobilité électronique $\mu = 2050 \text{ cm}^2/\text{V}\cdot\text{s}$ et une résistance carrée du canal $R_{\square} = 432 \Omega$. Nous observons une diminution de la densité de dislocations ainsi qu'une forte augmentation de la mobilité pour l'échantillon possédant un buffer plus épais. L'augmentation de la mobilité est attribuée à l'amélioration de la rugosité de l'interface AlGaIn/GaN de par l'accroissement de l'épaisseur du buffer [26].

III.2.a Réalisation technologique des contacts ohmiques isolés

Des motifs ont été fabriqués sur les épitaxies afin de mesurer l'isolation du buffer. La fabrication de ces motifs commence par la réalisation de contacts ohmiques Ti/Al/Ni/Au (12/200/40/100 nm) qui sont déposés par évaporation sous vide. Un recuit rapide à 850°C pendant 30 secondes sous atmosphère d'azote est ensuite réalisé afin d'obtenir des contacts ayant un comportement ohmique. L'isolation des contacts est finalement obtenue par implantation d'ions He⁺ à différentes énergies et différentes doses. L'implantation a été simulée à l'aide du logiciel SRIM (*Stopping and Range of Ions in Matter*) [27]. La figure 2.7 représente la répartition spatiale des ions implantés au sein de l'échantillon avec une énergie de 190 keV. Nous observons un pic de concentration des ions He⁺ localisé dans la couche GaN à une profondeur d'environ 660 nm. Etant données les différentes doses et énergies de l'implantation, la distribution des collisions entre les ions He⁺ et le cristal assure une amorphisation du semiconducteur de la surface à une profondeur d'environ 660 nm.

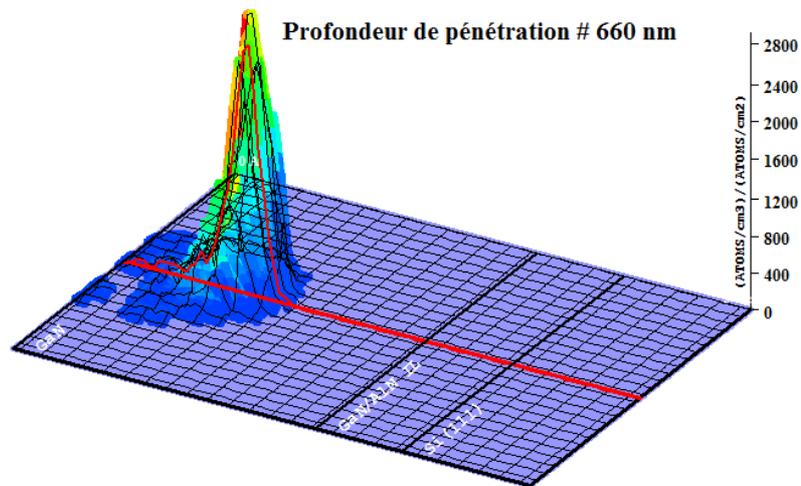


Figure 2.7 : Répartition spatiale des ions He⁺ implantés avec une énergie de 190 keV

III.2.b Résultats des mesures

Les mesures d'isolation ont été réalisées en utilisant une alimentation de type SMU Agilent E5270B. Pour les mesures en température, une plaque chauffante Karl Suss a été utilisée jusqu'à 85°C. La mesure du courant d'isolation s'effectue entre deux contacts ohmiques isolés et

espacés de $10\ \mu\text{m}$. La figure 2.8 représente l'évolution du courant d'isolation en fonction de la tension pour les deux échantillons (C et D) et à trois températures différentes (45, 65 et 85°C).

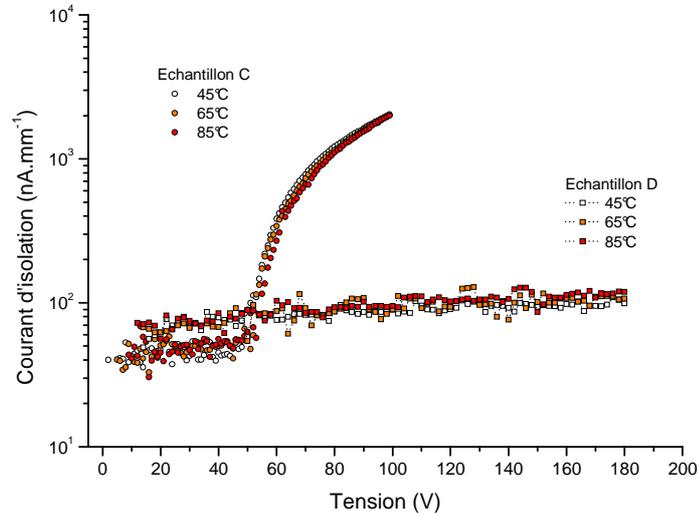


Figure 2.8 : Evolution du courant d'isolation en fonction de la tension à trois températures (45, 65 et 85°C) pour les deux échantillons

Les courants de fuites d'isolation mesurés sont très faibles ($50\ \text{nA}/\text{mm}$ à $50\ \text{V}$ pour l'échantillon C et $80\ \text{nA}/\text{mm}$ à $180\ \text{V}$ pour l'échantillon D), avec une très légère augmentation quand la température s'élève. Cette observation permet de souligner le bon comportement en température du buffer GaN, quelle que soit son épaisseur. Elle valide également l'utilisation de la technique d'implantation pour l'isolation des composants. Pour l'échantillon C ayant une épaisseur de buffer de $0.5\ \mu\text{m}$, une augmentation importante du courant de fuite apparaît à $50\ \text{V}$. Mais pour l'échantillon D ayant une épaisseur de buffer de $1.73\ \mu\text{m}$, aucune augmentation substantielle du courant n'apparaît jusque $180\ \text{V}$. Nous pouvons donc conclure à une meilleure tenue en tension pour les structures ayant un buffer plus épais.

En conclusion, les courants de fuites d'isolation ont été mesurés en fonction de la température pour différentes structures AlGaIn/GaN sur substrat Si(111). Aucune dégradation n'apparaît avec la montée en température. Un buffer de GaN épais doit être envisagé car il entraînera une diminution de la densité de dislocations et une augmentation de la mobilité des électrons. De plus, cela n'engendre aucune dégradation en termes de pertes RF et permet d'accroître la tenue en tension de l'isolation. Cette analyse permet de valider l'hétéroépitaxie

AlGaIn/GaN sur substrat Si(111) hautement résistif comme un epi-matériau prometteur pour la fabrication de circuits intégrés monolithiques hyperfréquences faible coût dans la gamme d'ondes millimétriques.

IV Etude de la zone active

Dans cette partie, nous nous proposons d'investiguer quelques-uns des paramètres fondamentaux relatifs à la physique de l'hétérostructure. La zone active se compose d'une partie du buffer contenant le canal et se situant à l'interface avec la barrière, de la couche d'exclusion d'AlN, de la zone de barrière (dont le matériau possède une bande interdite plus élevée que le buffer) et enfin de la couche de protection, ou *cap layer*. Le déplacement des charges au sein de la zone active s'effectue parallèlement à la surface (transport horizontal).

Comme nous l'avons exposé dans le premier chapitre, l'ingénierie des structures de bandes, associée aux particularités physiques des matériaux nitrurés, permet la formation d'un puits de potentiel présentant de fortes densités d'états électroniques. Au sein du puits d'énergie quasi-triangulaire, les électrons sont répartis par niveaux quantiques et confinés dans un espace d'une épaisseur de quelques nanomètres (2 nm typiquement pour la largeur à mi-hauteur). Un bon confinement permet une meilleure commande du transistor, c'est-à-dire une meilleure modulation de la densité des porteurs présents dans le canal.

Les propriétés des différentes couches constituant la zone active vont faire l'objet d'une étude approfondie. Le but de cette étude est de déterminer les paramètres qui vont nous permettre d'améliorer les performances du transistor pour des applications de puissance hyperfréquence. Pour cela, nous proposons d'effectuer des simulations numériques du type Schrödinger-Poisson afin d'observer les modifications apportées aux diagrammes de bandes, et autres quantités associées.

IV.1 Le canal

Le canal se trouve dans la partie supérieure du buffer de GaN, à l'interface avec la barrière. Il s'agit de la zone où les électrons sont confinés au sein du gaz bidimensionnel. Le confinement de ces électrons est relatif à la largeur du puits quantique. L'épaisseur effective du

canal est donc de quelques nanomètres et dépend de la structure du puits quantique. Afin d'améliorer le confinement des électrons et de diminuer les courants de fuite dans le buffer, des modifications peuvent être apportées à l'hétérostructure en créant une nouvelle barrière de potentiel entre le canal et le buffer [28, 29]. Nous allons ici détailler deux exemples d'amélioration de l'hétérostructure que sont la *back barrier* d'InGaN ainsi que le buffer d'AlGaN.

IV.1.a La *back barrier* d'InGaN

La *back barrier* d'InGaN consiste à inclure une fine couche de ce matériau entre le canal et la couche tampon de GaN. Afin d'observer les effets apportés par l'inclusion de cette couche, nous modélisons les diagrammes de bandes (figure 2.9) d'une structure avec et sans *back barrier* d'InGaN (tableau 2.5), tous les autres paramètres sont identiques.

Couches		Échantillons	
		1	2
Barrière	Al _{0.29} Ga _{0.71} N	25 nm	25 nm
Espaceur	AlN	1 nm	1 nm
Canal	GaN		5 nm
Back barrier	In _{0.1} Ga _{0.9} N		1 nm
Buffer	GaN	500 nm	

Tableau 2.5 : Structure des échantillons 1 et 2 utilisés pour l'étude de la *back barrier*

Nous remarquons un meilleur confinement des charges au sein du puits de potentiel dans le cas d'une hétérostructure avec *back barrier* d'In_{0.1}Ga_{0.9}N. Dans le cas d'une hétérostructure sans *back barrier*, un étalement de la queue de distribution des charges au sein du buffer est clairement identifiable sur la figure 2.9.a. Dans le cas d'une hétérostructure avec *back barrier*, celle-ci joue le rôle de barrière de potentiel entre le canal et le buffer, assurant une densité de porteurs minimale dès les premiers nanomètres sous l'interface, et empêchant en cela aux charges présentes dans le puits de se déplacer dans le buffer.

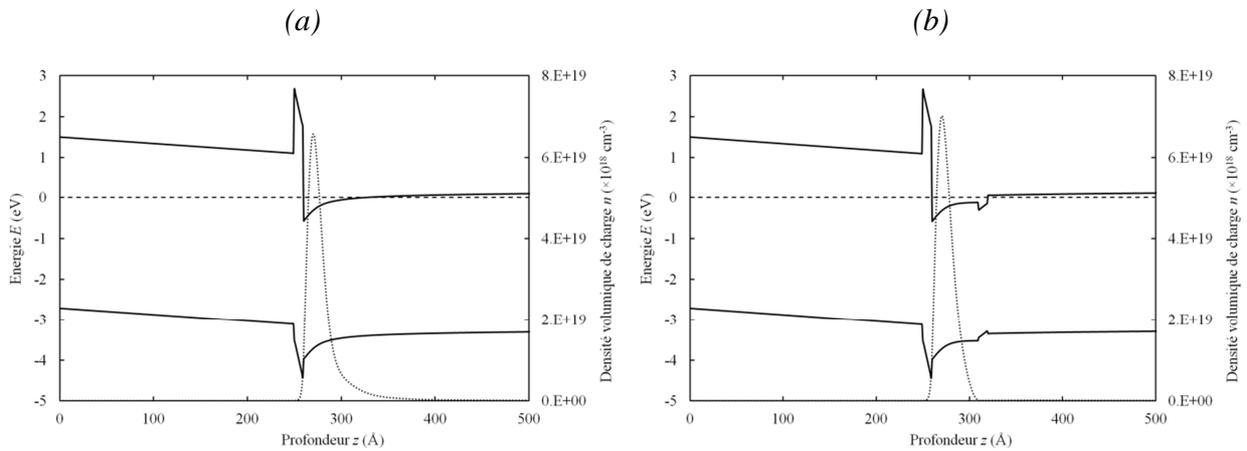


Figure 2.9 : Diagrammes de bandes et densités volumiques de charges d'une hétérostructure sans back barrier (a) et d'une hétérostructure avec back barrier (b)

Du fait de l'épaisseur très fine de la couche d'InGaN (), la discontinuité de bande de conduction () d'un côté de l'hétérostructure est annulée par la discontinuité de bande de conduction de l'autre côté de l'hétérostructure. Il en résulte une discontinuité de bandes équivalente à celle engendrée par les effets des polarisations spontanée et piézoélectrique () comme illustrée sur la figure 2.10 [30].

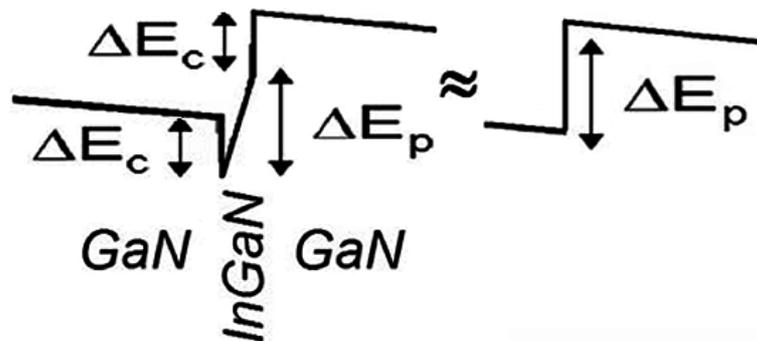


Figure 2.10 : Effet de l'insertion d'une back barrier d'InGaN dans un buffer de GaN sur la bande de conduction

De très bonnes performances ont été obtenues sur ce type de structure, aussi bien en termes de fréquences de coupure [31] qu'en termes de puissance [32]. La principale difficulté relative à l'inclusion d'une telle *back barrier* réside dans son épitaxie. En effet, l'ajout de cette

dernière ne doit pas entraîner de défauts supplémentaires et rugosités dans la structure, étant donnée sa proximité avec le canal.

IV.1.b Le buffer d'AlGaN

Afin d'améliorer le confinement des électrons dans le puits d'énergie triangulaire, une autre solution consiste à remplacer la couche tampon de GaN par de l'AlGaN contenant un faible taux d'Aluminium, tout en conservant une fine couche en GaN pour le canal. Dans le but de comparer ces deux types de structures (tableau 2.6), nous allons établir leurs diagrammes de bandes respectifs (figure 2.11).

Couches		Échantillons	
		1	2
Barrière	$\text{Al}_{0.29}\text{Ga}_{0.71}\text{N}$	25 nm	25 nm
Espaceur	AlN	1 nm	1 nm
Canal	GaN		10 nm
Buffer	$\text{Al}_{0.1}\text{Ga}_{0.9}\text{N}$		500 nm
	GaN	500 nm	

Tableau 2.6 : Structure des échantillons 1 et 2 utilisés pour l'étude du buffer d'AlGaN

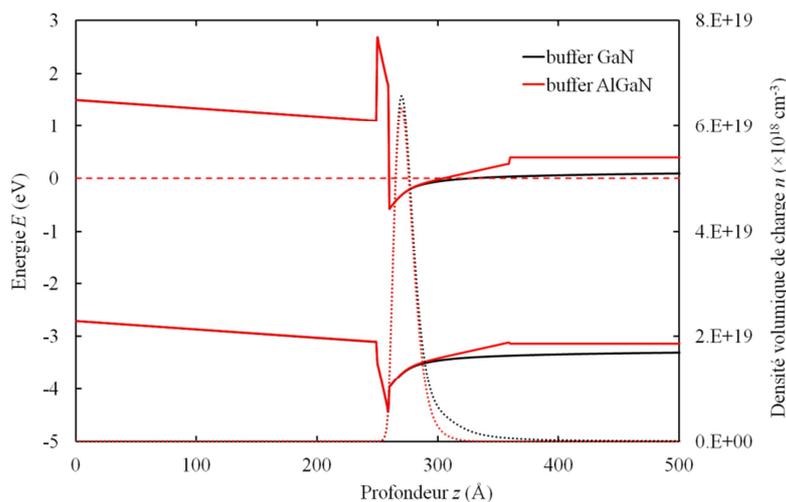


Figure 2.11 : Diagrammes de bandes et densités volumiques de charges d'une hétérostructure avec buffer GaN (en noir) et d'une hétérostructure avec buffer d'AlGaN (en rouge)

Nous observons les mêmes effets que pour la *back barrier* d'InGaN, à savoir un meilleur confinement des électrons dans le puits de potentiel illustré par la disparition de la queue de distribution des charges présente dans le cas d'une hétérostructure avec buffer GaN. De plus, on observe un net rehaussement de la bande de conduction entre le canal de GaN et le buffer d'AlGaN. Cette barrière de potentiel va limiter les courants de fuite vers le buffer lors de l'utilisation du transistor et permettre l'augmentation de la tension de claquage [33].

IV.2 La couche d'exclusion d'AlN

La couche d'exclusion, ou encore espaceur, sépare la barrière du canal. Elle était déjà intégrée dans la technologie AlGaAs/GaAs dans le but d'améliorer la mobilité en réduisant l'interactivité coulombienne entre les charges fixes dans la barrière (dopage) et les porteurs dans le canal. Pour la technologie GaN, la barrière n'a pas besoin d'être dopée car son champ électrique interne créé par l'effet des polarisations spontanée et piézoélectrique incline naturellement les bandes de conduction et valence. Par contre, la présence d'une couche d'exclusion d'AlN permet d'améliorer les propriétés du gaz 2D (mobilité et densité). En effet, la rugosité d'interface AlGaN/GaN est la principale cause de collisions des porteurs dues au désordre de l'alliage ternaire [34, 35]. L'ajout d'une couche d'exclusion entre la barrière d'AlGaN et le canal de GaN entraîne ainsi une amélioration de la rugosité et, par voie de conséquences, une augmentation de la mobilité électronique au sein du gaz bidimensionnel. De plus, comme le montre la figure 2.12, illustrant le diagramme de bandes d'une hétérostructure avec et sans espaceur (tableau 2.7), la couche d'exclusion d'AlN permet également d'augmenter significativement la densité volumique de charge et donc la densité surfacique d'électron du gaz 2D. Cela s'explique par la largeur de bande interdite plus élevée de l'AlN (6.2 eV) qui permet d'augmenter la discontinuité de bande de conduction entre la barrière et le canal. Le confinement des électrons dans le gaz 2D est aussi amélioré car la distribution de charges dans la barrière est moins évidente en présence d'une couche d'exclusion. Des études relatives à l'optimisation de l'épaisseur de cette couche d'AlN ont abouti à une épaisseur optimale de l'espaceur de 1 nm [37].

Couches		Échantillons	
		1	2
Barrière	$\text{Al}_{0.29}\text{Ga}_{0.71}\text{N}$	26 nm	25 nm
Espaceur	AlN		1 nm
Buffer	GaN	500 nm	

Tableau 2.7 : Structure des échantillons 1 et 2 utilisés pour l'étude de la couche d'exclusion en AlN

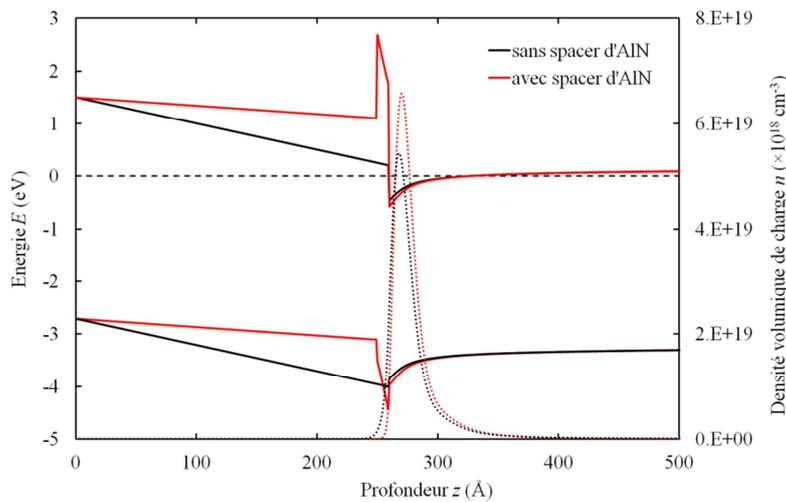


Figure 2.12 : Diagrammes de bandes et densités volumiques de charges d'une hétérostructure sans espaceur d'AlN (en noir) et d'une hétérostructure avec espaceur d'AlN (en rouge)

IV.3 La barrière

La barrière est en matériau possédant une largeur de bande interdite plus élevée que le buffer. Cette différence de gap, associée aux polarisations spontanée et/ou piézoélectrique, engendre la formation du puits d'énergie triangulaire tel que nous l'avons décrit dans le premier chapitre. Le matériau de cette couche de barrière peut être soit de type binaire (AlN), ternaire ($\text{Al}_x\text{Ga}_{1-x}\text{N}$, $\text{In}_x\text{Al}_{1-x}\text{N}$) ou quaternaire ($\text{Al}_x\text{In}_y\text{Ga}_{1-x-y}\text{N}$). Au cours de ces travaux de thèse, nous avons travaillé sur des hétérostructures $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ et $\text{In}_x\text{Al}_{1-x}\text{N}/\text{GaN}$. Nous ne détaillerons donc que ces deux types de barrières en fonction de deux paramètres, l'épaisseur et la fraction molaire. L'épaisseur de la barrière est un paramètre critique ; celle-ci doit être suffisamment

épaisse afin d'obtenir une densité surfacique d'électrons n_s élevée, mais également assez fine afin que le gaz ne soit pas trop éloigné de la surface supérieure. La fraction molaire joue également un rôle important, notamment pour l'adaptation de maille entre l' $\text{In}_x\text{Al}_{1-x}\text{N}$ et le GaN où le taux d'Indium doit être d'exactly 17 % mais aussi sur les polarisations spontanée et piézoélectrique, et donc sur la densité surfacique d'électrons.

IV.3.a La barrière d' $\text{Al}_x\text{Ga}_{1-x}\text{N}$

L'hétérostructure $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ a été la première à permettre la réalisation d'un HEMT à base de GaN en 1993 [38]. C'est l'hétérostructure la plus répandue et la majorité des publications traitant des HEMTs à base de GaN concerne ce type d'hétérostructure. Nous allons étudier dans ce paragraphe l'influence de deux paramètres sur les propriétés du système $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$, l'épaisseur de la barrière d' $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ainsi que la fraction molaire d'Aluminium.

Influence de l'épaisseur de la barrière d' $\text{Al}_x\text{Ga}_{1-x}\text{N}$

Nous avons étudié l'influence de l'épaisseur de la barrière en établissant le diagramme de bandes (figure 2.13) pour une hétérostructure $\text{Al}_{0.29}\text{Ga}_{0.71}\text{N}/\text{GaN}$ avec différentes épaisseurs d' $\text{Al}_{0.29}\text{Ga}_{0.71}\text{N}$ (tableau 2.8). Pour cette étude, nous avons fixé le taux d'Aluminium à 29 % car il correspond à celui de la majorité des hétérostructures $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ utilisées au cours de cette thèse.

Couches		Échantillons				
		1	2	3	4	5
Barrière	$\text{Al}_{0.29}\text{Ga}_{0.71}\text{N}$	25 nm	20 nm	15 nm	10 nm	5 nm
Espaceur	AlN	1 nm				
Buffer	GaN	500 nm				

Tableau 2.8 : Structures des échantillons 1 à 5 utilisées pour l'étude de l'influence de l'épaisseur d' $\text{Al}_{0.29}\text{Ga}_{0.71}\text{N}$

Nous observons une diminution de la densité volumique de charge, et donc de la densité surfacique d'électrons dans le gaz 2D, avec la diminution de l'épaisseur de la barrière

d' $\text{Al}_{0.29}\text{Ga}_{0.71}\text{N}$. Cette observation illustre le compromis à réaliser dans le but de réaliser des dispositifs de puissance hyperfréquence pour la montée en fréquence :

- Le choix de la puissance, symbolisé par une barrière épaisse et une densité surfacique d'électrons élevée.
- Le choix de la fréquence, symbolisé par une barrière fine et la possibilité de réaliser de petites longueurs de grille tout en conservant une bonne commande.

Nous reviendrons sur ce point dans le chapitre 3 concernant la montée en fréquence et les problèmes liés à la diminution de l'épaisseur de la barrière.

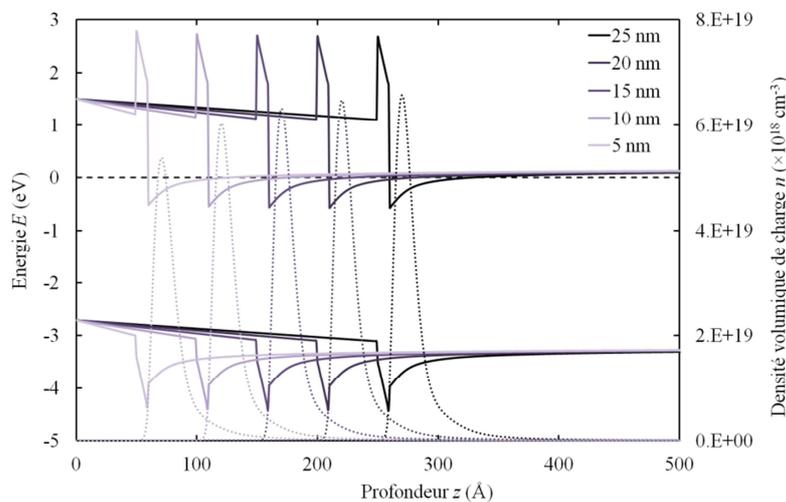


Figure 2.13 : Diagrammes de bandes et densités volumiques de charges d'une hétérostructure avec différentes épaisseurs de barrière d' $\text{Al}_{0.29}\text{Ga}_{0.71}\text{N}$

Enfin, la gamme d'épaisseur de la couche barrière d' $\text{Al}_x\text{Ga}_{1-x}\text{N}$ possède des limites :

- Lorsque la barrière est trop fine, les états de surface donneurs sont localisés en dessous du niveau de Fermi. L'apparition du puits quantique, inhérente au fait que les états de surface doivent se trouver au dessus du niveau de Fermi, n'a donc pas lieu [39]. A partir d'une certaine épaisseur de barrière, appelée épaisseur critique, les effets de polarisation spontanée et piézoélectrique sont suffisants pour faire migrer les états de surface au dessus du niveau de Fermi. Cela entraîne la formation du puits de potentiel à l'interface entre la barrière et le buffer.

- A contrario, lorsque la barrière devient trop épaisse, la relaxation des contraintes engendrées par le désaccord de mailles entre les matériaux de la barrière et du buffer, entraîne la disparition du puits quantique [40].

Influence de la fraction molaire d'Aluminium

Nous avons également étudié l'influence de la fraction molaire d'Aluminium dans la barrière en simulant le diagramme de bandes (figure 2.14) pour une hétérostructure $Al_xGa_{1-x}N/GaN$ avec différentes fractions molaires d'Aluminium () (tableau 2.9).

Couches		Échantillons		
		1	2	5
Barrière	$Al_xGa_{1-x}N$	25 nm		
	x	30	25	20
Espaceur	AlN	1 nm		
Buffer	GaN	500 nm		

Tableau 2.9 : Structure des échantillons 1 à 3 utilisés pour l'étude de l'influence de la fraction molaire d'Aluminium

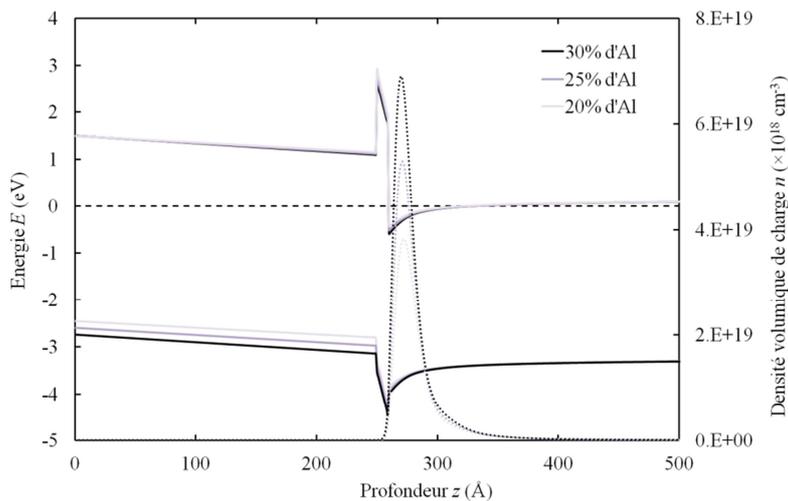


Figure 2.14 : Diagrammes de bandes et densités volumiques de charges d'une hétérostructure avec différentes fractions molaires d'Aluminium

Nous observons une diminution de la densité volumique de charge, et donc de la densité surfacique d'électrons n_s dans le gaz 2D, avec la diminution de la fraction molaire d'Aluminium. Cela s'explique par la diminution des valeurs des polarisations spontanée et piézoélectrique, lesquelles sont directement fonction de la fraction molaire d'Aluminium. Comme pour l'épaisseur de la barrière, la gamme de valeurs de la fraction molaire est limitée [41] :

- En dessous de 15 % d'Aluminium, la discontinuité de bande de conduction n'est plus assez importante, entraînant un mauvais confinement des électrons dans le puits quantique.
- Au dessus de 40 %, l'augmentation du désaccord en paramètre de maille entre la barrière et le buffer entraîne la relaxation des contraintes. De plus, cela engendre la formation de défauts dans la structure qui limiteront la mobilité électronique [42].

IV.3.b La barrière d' $\text{In}_x\text{Al}_{1-x}\text{N}$

L'hétérostructure $\text{In}_x\text{Al}_{1-x}\text{N}/\text{GaN}$ a été développée dans le but de réduire l'épaisseur de la barrière tout en conservant une densité surfacique d'électrons élevée, ce qui constitue une limite pour l'hétérostructure $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$. En plus de présenter une polarisation spontanée plus élevée que celle de l' $\text{Al}_x\text{Ga}_{1-x}\text{N}$, l' $\text{In}_x\text{Al}_{1-x}\text{N}$ possède l'avantage d'être adapté en maille avec le GaN pour un taux d'Indium de 17 %. Cette particularité offre la possibilité d'obtenir moins de défauts dans la structure et nous pouvons espérer que les HEMTs $\text{In}_x\text{Al}_{1-x}\text{N}/\text{GaN}$ seront plus fiables que leurs homologues à base d' $\text{Al}_x\text{Ga}_{1-x}\text{N}$. Les premiers travaux concernant la physique de l'hétérostructure $\text{In}_x\text{Al}_{1-x}\text{N}/\text{GaN}$ ont été réalisés par Kuzmik en 2001 [43] et 2002 [44]. Les premiers travaux concernant la fabrication et la caractérisation de HEMT $\text{In}_x\text{Al}_{1-x}\text{N}/\text{GaN}$ sont apparus en 2004 [45]. Nous allons étudier dans ce paragraphe l'influence de deux paramètres sur les propriétés de l'hétérostructure $\text{In}_x\text{Al}_{1-x}\text{N}/\text{GaN}$: l'épaisseur de la barrière d' $\text{In}_x\text{Al}_{1-x}\text{N}$ ainsi que la fraction molaire d'Indium.

Influence de l'épaisseur de la barrière d' $\text{In}_x\text{Al}_{1-x}\text{N}$

Nous avons étudié l'influence de l'épaisseur de la barrière en simulant le diagramme de bandes (figure 2.15) pour une hétérostructure $\text{In}_{0.17}\text{Al}_{0.83}\text{N}/\text{GaN}$ avec différentes épaisseurs d' $\text{In}_x\text{Al}_{1-x}\text{N}$ (tableau 2.10).

Couches		Échantillons				
		1	2	3	4	5
Barrière	$\text{In}_{0.17}\text{Al}_{0.83}\text{N}$	10 nm	8 nm	6 nm	4 nm	2 nm
Espaceur	AlN	1 nm				
Buffer	GaN	500 nm				

Tableau 2.10 : Structure des échantillons 1 à 5 utilisés pour l'étude de l'influence de l'épaisseur d' $\text{In}_{0.17}\text{Al}_{0.83}\text{N}$

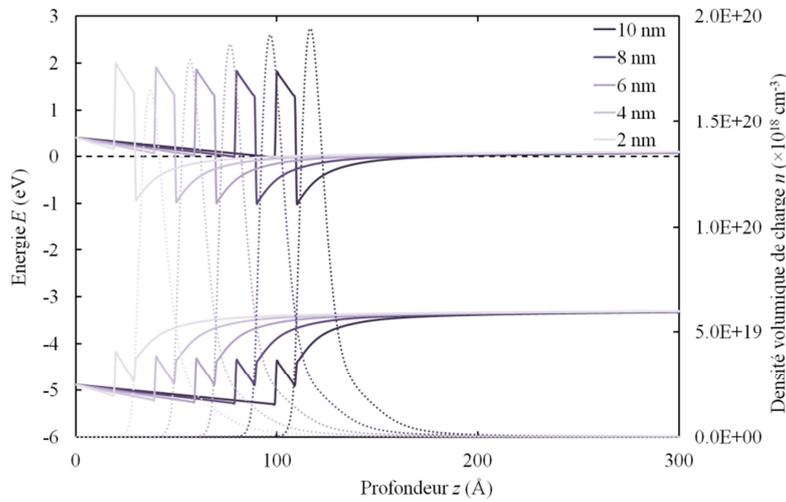


Figure 2.15 : Diagrammes de bandes et densités volumiques de charges d'une hétérostructure avec différentes épaisseurs de barrière en $\text{In}_{0.17}\text{Al}_{0.83}\text{N}$

Comme pour l' $\text{Al}_x\text{Ga}_{1-x}\text{N}$, nous observons une diminution de la densité volumique de charge, et donc de la densité surfacique d'électrons dans le gaz 2D, avec la diminution de l'épaisseur de barrière d' $\text{In}_{0.17}\text{Al}_{0.83}\text{N}$. Néanmoins, la densité reste plus élevée que pour des hétérostructures $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$.

Influence de la fraction molaire d'Indium

Nous avons également observé l'influence de la fraction molaire d'Indium dans la barrière en simulant le diagramme de bande de conduction (figure 2.16) pour une hétérostructure $\text{In}_x\text{Al}_{1-x}\text{N}/\text{GaN}$ avec différents taux d'Indium () (tableau 2.11).

Couches		Échantillons		
		1	2	5
Barrière	$\text{Al}_x\text{Ga}_{1-x}\text{N}$	8 nm		
	x	25	17	10
Espaceur	AlN	1 nm		
Buffer	GaN	500 nm		

Tableau 2.11 : Structure des échantillons 1 à 3 utilisés pour l'étude de l'influence de la fraction molaire d'Indium

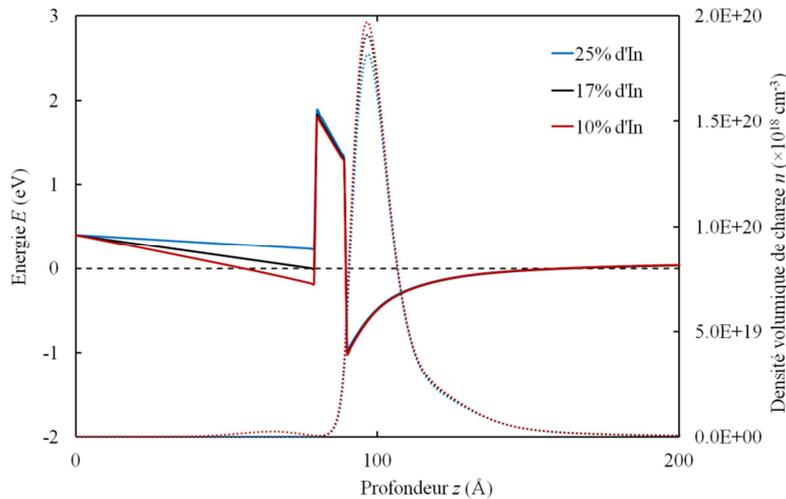


Figure 2.16 : Diagrammes de bande de conduction et densités volumiques de charges d'une hétérostructure avec différentes fractions molaires d'Indium

Nous observons une augmentation de la pente de la bande de conduction dans la zone de barrière quand le taux d'Indium diminue. Cela s'explique par l'effet de la polarisation piézoélectrique dans l' $\text{In}_x\text{Al}_{1-x}\text{N}$. Trois cas sont possibles suivant le taux d'Indium:

- En dessous de d'Indium, la maille de l' $\text{In}_x\text{Al}_{1-x}\text{N}$ est contrainte en tension sur celle du GaN. Le vecteur de polarisation piézoélectrique est dans le même sens que celui de la polarisation spontanée. Les effets des deux polarisations s'additionnent, augmentant ainsi le champ électrique interne dans la barrière d' $\text{In}_x\text{Al}_{1-x}\text{N}$ et courbant d'autant plus la bande de conduction. La densité volumique de charges s'en trouvera augmentée. Par contre,

comme le montre la figure 2.16, la bande de conduction peut passer sous le niveau de Fermi à l'interface entre la barrière et l'espaceur d'AlN pour de très faibles taux d'Indium. Dans ce cas, cela entraîne la formation d'un faible canal parasite au niveau de l'hétérojonction $\text{In}_x\text{Al}_{1-x}\text{N}/\text{AlN}$ lequel induira une capacité parasite en régime RF.

- Pour 17 % d'Indium, la maille de l' $\text{In}_x\text{Al}_{1-x}\text{N}$ est adaptée avec celle du GaN. Le champ électrique interne dans la barrière d' $\text{In}_x\text{Al}_{1-x}\text{N}$, induit par la seule polarisation spontanée, est tout de même suffisant pour courber la bande de conduction et créer un puits de potentiel au niveau de l'hétérojonction.
- Au dessus de 17 % d'Indium, la maille de l' $\text{In}_x\text{Al}_{1-x}\text{N}$ est contrainte en compression sur celle du GaN. Le vecteur de polarisation piézoélectrique est dans le sens inverse à celui de la polarisation spontanée. Le champ électrique induit par la polarisation piézoélectrique va neutraliser en partie celui créé par la polarisation spontanée, celle-ci étant plus élevée que la polarisation piézoélectrique jusqu'à des taux d'Indium d'environ 40 %. La densité surfacique des électrons dans le puits quantique va donc diminuer.

IV.4 La couche de protection ou cap

La couche de protection en GaN, nommée également *cap layer*, n'est pas obligatoire pour réaliser le puits de potentiel mais sa présence apporte quelques précieux avantages. Elle permet principalement de protéger de l'oxydation l'Aluminium présent dans le matériau de la couche barrière. De plus, elle permet de rehausser la hauteur d'énergie de la barrière ce qui va permettre de limiter les courants de fuites de la grille en polarisation inverse. Par contre, elle éloigne le canal de la surface du semiconducteur, et cela d'autant plus qu'elle est épaisse ce qui a une influence sur la commande de grille.

Nous avons étudié l'influence de l'épaisseur de la couche de protection en simulant le diagramme de bandes (figure 2.17) pour une hétérostructure $\text{Al}_{0.29}\text{Ga}_{0.71}\text{N}/\text{GaN}$ avec différentes épaisseurs de cap de GaN (tableau 2.12).

Couches		Échantillons				
		1	2	3	4	5
Cap	GaN		0.5 nm	1 nm	2 nm	5 nm
Barrière	$\text{Al}_{0.29}\text{Ga}_{0.71}\text{N}$	25 nm				
Espaceur	AlN	1 nm				
Buffer	GaN	500 nm				

Tableau 2.12 : Structure des échantillons 1 à 5 utilisés pour l'étude de l'influence du cap de GaN et de son épaisseur

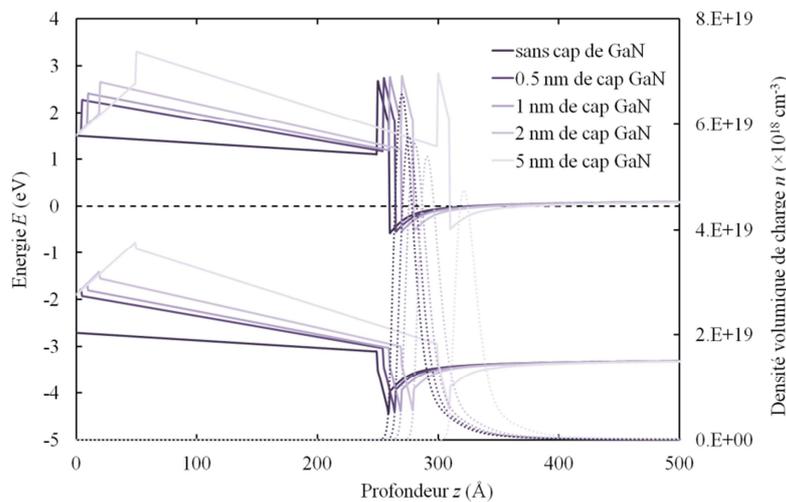


Figure 2.17 : Diagrammes de bandes et densités volumiques de charges d'une hétérostructure sans et avec cap GaN de différentes épaisseurs

L'augmentation de l'épaisseur de la couche de protection de GaN entraîne une élévation de la barrière de potentiel métal/semiconducteur. De plus, cela contribue à une diminution de la densité volumique de charge, et donc de la densité surfacique d'électrons dans le puits de potentiel. Un compromis est donc à réaliser afin d'obtenir une protection contre l'oxydation et les courants de fuites tout en conservant une densité électronique élevée.

Il est à noter que certaines hétérostructures présentent maintenant une passivation de Nitrure de Silicium (SiN) effectuée directement dans le bâti d'épitaxie (*in-situ*) à la fin de la croissance [46, 47]. Dans ce cas, la couche de protection de SiN remplace celle de GaN.

IV.5 Etude des paramètres matériaux

Afin de valider certaines des constatations théoriques obtenues à partir des diagrammes de bandes déterminés à l'aide de simulations numériques de type Schrödinger-Poisson, nous avons mesuré par effet Hall les paramètres matériaux de cinq hétérostructures $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ décrites dans le tableau 2.13.

Couches		Échantillons				
		1	2	3	4	5
Cap	GaN	0.5 nm	0.5 nm	3 nm	3 nm	5 nm
Barrière	$\text{Al}_x\text{Ga}_{1-x}\text{N}$	10 nm	14 nm	14 nm	18 nm	21 nm
	x	29	29	29	29	28
Espaceur	AlN	1 nm				
Buffer	GaN	1.73 μm				

Tableau 2.13 : Hétérostructure des échantillons 1 à 5 épitaxiés par MBE sur substrat Si(111)

La figure 2.18 représente les densités surfaciques d'électrons mesurées par effet Hall pour les cinq hétérostructures $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$. Le tableau 2.14 regroupe les paramètres électriques obtenus par mesures d'effet Hall sur ces cinq hétérostructures.

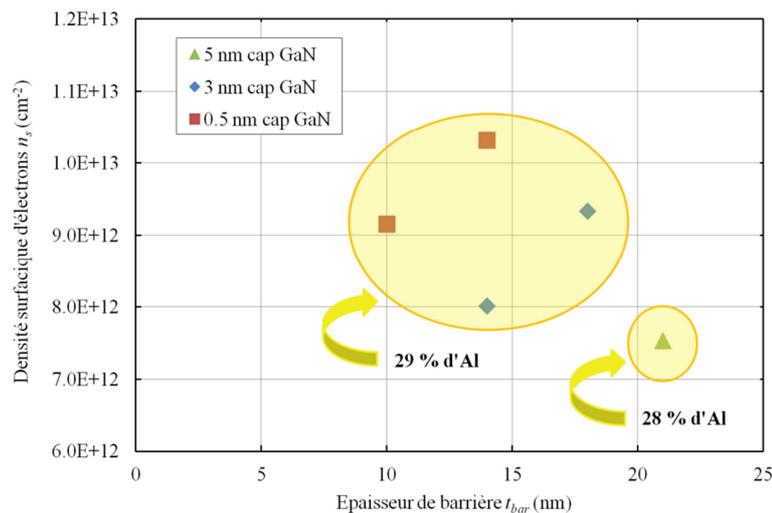


Figure 2.18 : Densité surfacique d'électrons obtenue par effet Hall en fonction de l'épaisseur de barrière pour des hétérostructures $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ avec différentes épaisseurs de cap de GaN

Paramètres matériaux	Échantillons				
	1	2	3	4	5
Densité surfacique d'électrons $n_s (10^{12} \text{ cm}^{-2})$	9.16	10.31	8.01	9.33	7.53
Mobilité électronique $\mu (cm^2/V.s)$	2068	2013	2023	2020	2053
Résistance du canal $R_{\square}(\Omega)$	330.7	301.4	385.8	331.2	403.9

Tableau 2.14 : Paramètres matériaux des échantillons 1 à 5

A partir de la figure 2.18 et des données figurant dans le tableau 2.14, nous observons une augmentation de la densité surfacique d'électrons dans le cas de couches de barrière plus épaisses pour une épaisseur de cap donnée (échantillons 1 et 2 et échantillons 3 et 4). De plus, il apparaît une diminution de cette densité avec l'augmentation de l'épaisseur du cap de GaN pour une épaisseur de barrière donnée (échantillons 2 et 3). Enfin, les mobilités électroniques des 5 échantillons sont toutes supérieures à $2000 \text{ cm}^2/V.s$, confirmant l'intérêt de la couche d'exclusion d'AlN dans le but de diminuer la rugosité d'interface entre la barrière et le canal afin de diminuer le nombre de collisions avec le réseau. Tous ces résultats sont cohérents avec les simulations effectuées auparavant.

V Conclusion

Dans le but de réaliser des transistors à haute mobilité électronique à base de GaN avec de bonnes performances en puissance hyperfréquence, il est nécessaire que le matériau présente le moins de défauts cristallographiques ainsi qu'un gaz bidimensionnel d'électrons bien confiné, avec une bonne densité et une mobilité électronique élevée. Un tour d'horizon des différents substrats et de leurs propriétés permet de prendre en compte les avantages et inconvénients des uns et des autres lors de la réalisation de l'épitaxie et du composant. Conformément au choix établi qui consiste à réaliser des dispositifs performants à faibles coûts lors de cette thèse, nous avons travaillé uniquement sur des substrats Silicium(111) et saphir.

Afin de ne pas limiter les performances des transistors et des MMICs, une bonne isolation du buffer et de très faibles pertes RF dans les guides d'accès sont des objectifs à atteindre. Il est également nécessaire que les caractéristiques électriques et hyperfréquences ne soient pas dégradées avec l'augmentation de la température. Il a été démontré dans ce chapitre que les épitaxies GaN sur substrat Si(111) respectent ces conditions et sont donc aptes pour la fabrication d'amplificateurs de puissance hyperfréquence en bande Ka.

L'étude des différentes couches composant la zone active (canal, espaceur, barrière et cap) permet d'analyser les modifications qu'elles entraînent sur le diagramme de bandes de l'hétérostructure. L'optimisation des différents paramètres de ces couches est nécessaire afin d'améliorer les propriétés du puits de potentiel (confinement et densité surfacique d'électrons, mobilité électronique). Les hétérostructures décrites à la fin de ce chapitre possèdent des paramètres matériaux intéressants pour la réalisation de transistors de puissance hyperfréquence. Elles offrent une large gamme d'épaisseur de barrière (de 10 nm à 21 nm) et de cap (de 0.5 nm à 5 nm) permettant d'étudier l'influence de ces paramètres sur les performances statiques et hyperfréquences des transistors. De plus, la fraction molaire d'Aluminium de 29 % permet d'obtenir des densités surfaciques d'électrons élevées malgré la faible épaisseur de la barrière. La combinaison entre un taux d'Aluminium élevé et une fine épaisseur de barrière laisse envisager la possibilité d'obtenir des performances de puissance en bande Ka sur ce type d'hétérostructure.

VI Bibliographie

- [1] Hamdani, F.; Botchkarev, A.; Kim, W.; Morkoc, H.; Yeadon, M.; Gibson, J. M.; Tsen, S.-C. Y.; Smith, David J.; Reynolds, D. C.; Look, D. C.; Evans, K.; Litton, C. W.; Mitchel, W. C.; Hemenger, P.; , "Optical properties of GaN grown on ZnO by reactive molecular beam epitaxy," *Applied Physics Letters* , vol.70, no.4, pp.467-469, Jan. 1997
- [2] Tang, H.; Xu, J.; Dong, Y.; Lin, H.; Wu, F.; , "Study on growth and characterization of ScAlMgO₄ substrate crystal," *Journal of Alloys and Compounds*, vol.471, no.1-2, p.L43-L46, Mar. 2009
- [3] Ke, X.; Jun, X.; Peizhen, D; Yongzong, Z.; Guoqing, Z.; Rongsheng, Q.; Zujie, F.; , " γ -LiAlO₂ single crystal: a novel substrate for GaN epitaxy," *Journal of Crystal Growth*, vol.193, no.1-2, p.127-132, Sept. 1998
- [4] Matyi, R.J.; Doolittle, D.A.; Brown, A.S.; , "High resolution x-ray diffraction analyses of GaN/LiGaO₂," *Journal of Physics D: Applied Physics*, vol.32, p.A61-A64, May 1999
- [5] Hoel, V.; Defrance, N.; De Jaeger, J.C.; Gerard, H.; Gaquiere, C.; Lahreche, H.; Langer, R.; Wilk, A.; Lijadi, M.; Delage, S.; , "First microwave power performance of AlGaIn/GaN HEMTs on SopSiC composite substrate," *Electronics Letters* , vol.44, no.3, pp.238-239, January 31 2008
- [6] Defrance, N. ; Thorpe, J.; Douvry, Y.; Hoel, V.; De Jaeger, J.C.; Gaquiere, C.; Tang, X.; di Forte-Poisson, M.A.; Langer, R.; Rousseau, M.; Lahreche, H.; , "AlGaIn/GaN HEMT High Power Densities on SiC/SiO₂/poly-SiC Substrates," *IEEE Electron Device Letters*, vol.30, no.6, pp.596-598, June 2009
- [7] Ohno, Y.; Kuzuhara, M.; , "Application of GaN-based heterojunction FETs for advanced wireless communication," *Electron Devices, IEEE Transactions on* , vol.48, no.3, pp.517-523, Mar. 2001
- [8] Rosker, M.; , "The wide and the narrow: DARPA/MTO programs for RF applications in wide bandgap and antimonide-based semiconductors," *Compound Semiconductor Integrated Circuit Symposium, 2005. CSIC '05. IEEE* , vol., no., pp.4, 30 Oct.-2 Nov. 2005

- [9] Sun, H.; Alt, A.R.; Marti, D.; Vetter, M.; Benedickter H.; Bolognesi, C.R.; , "Small-Signal Microwave Performance Comparison of Deep Submicron AlGaIn/GaN High Electron Mobility Transistors on High-Resistivity Silicon and Insulating Substrates," *Appl. Phys. Exp.*, vol.2, p.111002, Oct. 2009
- [10] Cordier, Y.; Semond, F.; Lorenzini, P.; Grandjean, N.; Natali, F.; Damilano, B.; Massies, J.; Hoël, V.; Minko, A.; Vellas, N.; Gaquière, C.; De Jaeger, J.C.; Dessertene, B.; Cassette, S.; Surrugue, M.; Adam, D; Grattelain, J.C.; Aubry, R.; Delage, S.L.; , "MBE growth of AlGaIn/GaN HEMTs on resistive Si(111) substrate with RF small signal and power performances," *Journal of Crystal Growth*, vol.251, no.1-4, p.811-815, Apr. 2003
- [11] Storm, D.F.; Katzer, D.S.; Roussos, J.A.; Mittereder, J.A.; Bass, R.; Binari, S.C.; Hanser, D.; Preble, E.A.; Evans, K.R.; , "AlGaIn/GaN HEMTs on free-standing GaN substrates: MBE growth and microwave characterization," *Journal of Crystal Growth*, vol.301-302, pp.429-433, Apr. 2007
- [12] Chu, K.K.; Chao, P.C.; Pizzella, M.T.; Actis, R.; Meharry, D.E.; Nichols, K.B.; Vaudo, R.P.; Xu, X.; Flynn, J.S.; Dion, J.; Brandes, G.R.; , "9.4-W/mm power density AlGaIn-GaN HEMTs on free-standing GaN substrates," *Electron Device Letters, IEEE* , vol.25, no.9, pp.596-598, Sept. 2004
- [13] Wu, Y.-F.; Saxler, A.; Moore, M.; Smith, R.P.; Sheppard, S.; Chavarkar, P.M.; Wisleder, T.; Mishra, U.K.; Parikh, P.; , "30-W/mm GaN HEMTs by field plate optimization," *Electron Device Letters, IEEE* , vol.25, no.3, pp.117-119, Mar. 2004
- [14] Shinohara, K.; Corrion, A.; Regan, D.; Milosavljevic, I.; Brown, D.; Burnham, S.; Willadsen, P.J.; Butler, C.; Schmitz, A.; Wheeler, D.; Fung, A.; Micovic, M.; , "220GHz f_T and 400GHz f_{max} in 40-nm GaN DH-HEMTs with re-grown ohmic," *Electron Devices Meeting (IEDM), 2010 IEEE International* , vol., no., pp.30.1.1-30.1.4, 6-8 Dec. 2010
- [15] Ando, Y.; Okamoto, Y.; Miyamoto, H.; Hayama, N.; Nakayama, T.; Kasahara, K.; Kuzuhara, M.; , "A 110-W AlGaIn/GaN heterojunction FET on thinned sapphire substrate ," *Electron Devices Meeting, 2001. IEDM Technical Digest. International*, vol., no., pp.17.3.1-17.3.4, 2001

- [16] Arulkumaran, S.; Miyoshi, M.; Egawa, T.; Ishikawa, H.; Jimbo, T.; , "Electrical characteristics of AlGaIn/GaN HEMTs on 4-in diameter sapphire substrate," *Electron Device Letters, IEEE* , vol.24, no.8, pp.497-499, Aug. 2003
- [17] Chyurlia, P.N.; Semond, F.; Lester, T.; Bardwell, J.A.; Rolfe, S.; Tang, H.; Tarr, N.G.; , "Monolithic integration of AlGaIn/GaN HFET with MOS on silicon (111) substrates," *Electronics Letters* , vol.46, no.3, pp.253-254, Feb. 4 2010
- [18] Chyurlia, P.N.; Tang, H.; Semond, F.; Lester, T.; Bardwell, J.A.; Rolfe, S.; Tarr, N.G.; , "GaN HEMT and MOS monolithic integration on silicon substrates," *physica status solidi (c)*, vol.8, no.7-8, pp.2210-2212, Jul. 2011
- [19] Wickenden, A.E.; Koleske, D.D.; Henry, R.L.; Gorman, R.J.; Twigg, M.E.; Fatemi, M.; Freitas, J.A.; Moore, W.J.; , "The influence of OMVPE growth pressure on the morphology, compensation, and doping of GaN and related alloys," *Journal of Electronic Materials*, vol.29, pp.21-26, Jan. 2000
- [20] Micovic, M.; Kurdoghlian, A.; Janke, P.; Hashimoto, P.; Wong, D.W.S.; Moon, J.S.; McCray, L.; Chanh Nguyen; , "AlGaIn/GaN heterojunction field effect transistors grown by nitrogen plasma assisted molecular beam epitaxy," *Electron Devices, IEEE Transactions on* , vol.48, no.3, pp.591-596, Mar. 2001
- [21] Sansaptak, D.; Nidhi; Choi, S.; Wu, F.; Speck, J.S.; Mishra, U.K.; , "Growth, Structural, and Electrical Characterizations of N-Polar InAlN by Plasma-Assisted Molecular Beam Epitaxy," *Appl. Phys. Exp.*, vol.4, no.4, p.045502-045502-3, Apr. 2011
- [22] Sze, S.M.; *Physics of semiconductor devices*, KK Ng - 2008 - Wiley India Pvt. Ltd.
- [23] Gamble, H.S.; Armstrong, B.M.; Mitchell, S.J.N.; Wu, Y.; Fusco, V.F.; Stewart, J.A.C.; , "Low-loss CPW lines on surface stabilized high-resistivity silicon," *Microwave and Guided Wave Letters, IEEE* , vol.9, no.10, pp.395-397, Oct. 1999
- [24] Defrance, N.; Gerbedoen, J.C.; Soltani, A.; De Jaeger, J.C.; Morse, J.; , "Loss characteristics in coplanar propagation waveguides fabricated on Ila diamond substrates," *Diamond & Related Materials* , vol.18, no.5-8, pp.881-883, May-Aug. 2009

- [25] Heinrich, W.; , "Quasi-TEM description of MMIC coplanar lines including conductor-loss effects," *Microwave Theory and Techniques, IEEE Transactions on* , vol.41, no.1, pp.45-52, Jan. 1993
- [26] Eastman, L.F.; Tilak, V.; Smart, J.; Green, B.M.; Chumbes, E.M.; Dimitrov, R.; Hyungtak Kim; Ambacher, O.S.; Weimann, N.; Prunty, T.; Murphy, M.; Schaff, W.J.; Shealy, J.R.; , "Undoped AlGaIn/GaN HEMTs for microwave power amplification," *Electron Devices, IEEE Transactions on* , vol.48, no.3, pp.479-485, Mar. 2001
- [27] <http://www.srim.org/index.htm#SRIMMENU>
- [28] Jie Liu; Yugang Zhou; Jia Zhu; Lau, K.M.; Chen, K.J.; , "AlGaIn/GaN/InGaIn/GaN DH-HEMTs with an InGaIn notch for enhanced carrier confinement," *Electron Device Letters, IEEE* , vol.27, no.1, pp.10-12, Jan. 2006
- [29] Shinohara, K.; Milosavljevic, I.; Burnham, S.; Corrion, A.; Hashimoto, P.; Wong, D.; Hu, M.; Butler, C.; Schmitz, A.; Willadsen, P.J.; Boutros, K.S.; Kazemi, H.; Micovic, M.; , "60-nm GaIn/AlGaIn DH-HEMTs with 1.0 Ω -mm Ron, 2.0 A/mm Idmax, and 153 GHz fT," *Device Research Conference, 2009. DRC 2009* , vol., no., pp.167-168, 22-24 June 2009
- [30] Palacios, T.; Chakraborty, A.; Heikman, S.; Keller, S.; DenBaars, S.P.; Mishra, U.K.; , "AlGaIn/GaN high electron mobility transistors with InGaIn back-barriers," *Electron Device Letters, IEEE* , vol.27, no.1, pp.13-15, Jan. 2006
- [31] Dong Seup Lee; Xiang Gao; Shiping Guo; Kopp, D.; Fay, P.; Palacios, T.; , "300-GHz InAlN/GaN HEMTs With InGaIn Back Barrier," *Electron Device Letters, IEEE* , vol.32, no.11, pp.1525-1527, Nov. 2011
- [32] Wu, Y.-F.; Moore, M.; Abrahamsen, A.; Jacob-Mitos, M.; Parikh, P.; Heikman, S.; Burk, A.; , "High-voltage Millimeter-Wave GaIn HEMTs with 13.7 W/mm Power Density," *Electron Devices Meeting, 2007. IEDM 2007. IEEE International* , vol., no., pp.405-407, 10-12 Dec. 2007
- [33] Medjdoub, F.; Zegaoui, M.; Grimbert, B.; Rolland, N.; Rolland, P.A.; , "Effects of AlGaIn Back Barrier on AlN/GaN-on-Silicon High-Electron-Mobility Transistors," *Appl. Phys. Express*, vol.4, no., pp.124101, 2011

- [34] Hsu, L.; Walukiewicz, W.; , "Electron mobility in $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ heterostructures," *Phys. Rev. B*, vol.56, no.3, pp.1520-1528, Jul. 1997
- [35] Antoszewski, J.; Gracey, M.; Dell, J. M.; Faraone, L.; Fisher, T. A.; Parish, G.; Wu, Y.-F.; Mishra, U. K.; , "Scattering mechanisms limiting two-dimensional electron gas mobility in $\text{Al}_{0.25}\text{Ga}_{0.75}\text{N}/\text{GaN}$ modulation-doped field-effect transistors," *Journal of Applied Physics* , vol.87, no.8, pp.3900-3904, Apr. 2000
- [36] Hsu, L.; Walukiewicz, W.; , "Electron mobility in $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ heterostructures," *Phys. Rev. B*, vol.56, no.3, pp.1520-1528, Jul. 1997
- [37] Teke, A.; Gökden, S.; Tülek, R.; Leach, J.H.; Fan, Q.; Xie, J; Ozgür, U.; Morkoç, H.; Lisesivdin, S.B.; Ozbay, E.; , "The effect of AlN interlayer thicknesses on scattering processes in lattice-matched AlInN/GaN two-dimensional electron gas heterostructures," *New Journal of Physics*, vol.11, no., pp.063031, June 2009
- [38] Asif Khan, M.; Bhattarai, A.; Kuznia, J.N.; Olson, D.T.; , "High electron mobility transistor based on a $\text{GaN}-\text{Al}_x\text{Ga}_{1-x}\text{N}$ heterojunction," *Applied Physics Letters* , vol.63, no.9, pp.1214-1215, Aug. 1993
- [39] Ibbetson, J. P.; Fini, P. T.; Ness, K. D.; DenBaars, S. P.; Speck, J. S.; Mishra, U. K.; , "Polarization effects, surface states, and the source of electrons in AlGaIn/GaN heterostructure field effect transistors," *Applied Physics Letters* , vol.77, no.2, pp.250-252, Jul. 2000
- [40] Rashmi; Kranti, A.; Haldar, S.; Gupta, R.S.; , "Impact of strain relaxation of $\text{Al}_m\text{Ga}_{1-m}\text{N}$ layer on 2-DEG sheet charge density and current voltage characteristics of lattice mismatched $\text{Al}_m\text{Ga}_{1-m}\text{N}/\text{GaN}$ HEMTs," *Microelectronics Journal*, vol.33, no.3, pp.205-212, Mar. 2002
- [41] Ambacher, O.; Foutz, B.; Smart, J.; Shealy, J. R.; Weimann, N. G.; Chu, K.; Murphy, M.; Sierakowski, A. J.; Schaff, W. J.; Eastman, L. F.; Dimitrov, R.; Mitchell, A.; Stutzmann, M.; , "Two dimensional electron gases induced by spontaneous and piezoelectric polarization in undoped and doped AlGaIn/GaN heterostructures," *Journal of Applied Physics* , vol.87, no.1, pp.334-344, Jan. 2000

- [42] Wu, Y.F.; Keller, B.P.; Fini, P.; Keller, S.; Jenkins, T.J.; Kehias, L.T.; Denbaars, S.P.; Mishra, U.K.; , "High Al-content AlGaIn/GaN MODFETs for ultrahigh performance," *Electron Device Letters, IEEE* , vol.19, no.2, pp.50-53, Feb. 1998
- [43] Kuzmik, J.; , "Power electronics on InAlN/(In)GaIn: Prospect for a record performance," *Electron Device Letters, IEEE* , vol.22, no.11, pp.510-512, Nov. 2001
- [44] Kuzmik, J.; , "InAlN/(In)GaIn high electron mobility transistors: some aspects of the quantum well heterostructure proposal," *Semiconductor Science and Technology*, vol.17, no.6, pp.540-544, June 2002
- [45] Neuburger, M.; Zimmermann, T.; Kohn, E.; Dadgar, A.; Schulze, F.; Krtschil, A.; Gunther, M.; Witte, H.; Blasing, J.; Krost, A.; Daumiller, I.; Kunze, M.; , "Unstrained InAlN/GaN HEMT structure," *High Performance Devices, 2004. Proceedings. IEEE Lester Eastman Conference on* , vol., no., pp.161-166, 4-6 Aug. 2004
- [46] Heying, B.; Smorchkova, I.P.; Coffie, R.; Gambin, V.; Chen, Y.C.; Sutton, W.; Lam, T.; Kahr, M.S.; Sikorski, K.S.; Wojtowicz, M.; , "In situ SiN passivation of AlGaIn/GaN HEMTs by molecular beam epitaxy," *Electronics Letters* , vol.43, no.14, July 5 2007
- [47] Behmenburg, H.; Rahimzadeh Khoshroo, L.; Mauder, C.; Ketteniss, N.; Lee, K.H.; Eickelkamp, M.; Brast, M.; Fahle, D.; Woitok, J.F.; Vescan, A.; Kalisch, H.; Heuken, M.; Jansen, R.H.; , "In situ SiN passivation of AlInN/GaN heterostructures by MOVPE," *physica status solidi (c)*, vol.7, no.7-8, pp.2104-2106, Jul. 2010

Chapitre 3

Réalisation et caractérisation de HEMTs pour la montée en fréquence

I Introduction

Dans ce troisième chapitre, nous allons décrire la fabrication et la caractérisation de transistors réalisés sur des hétérostructures $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ et $\text{In}_x\text{Al}_{1-x}\text{N}/\text{GaN}$ possédant de fines épaisseurs de barrière. Dans le but de réaliser des composants performants en termes de fréquences de coupures, il est nécessaire de mettre en œuvre de faibles longueurs de grilles (inférieures à 150 nm). La réalisation de grilles en Té *sub*-micrométrique requiert un procédé de fabrication par lithographie électronique. Afin de ne pas dégrader les performances du transistor via l'apparition d'effets de canaux courts, il est important de conserver un rapport d'aspect critique entre la longueur de la grille et l'épaisseur de la barrière (L_g/t_{bar}). Comme nous allons le constater, ce rapport d'aspect critique à respecter est différent suivant le type d'épitaxie utilisée.

Nous commencerons ce chapitre par une description des différentes étapes technologiques permettant la réalisation de transistors de puissance hyperfréquence sur des hétérostructures $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ et $\text{In}_x\text{Al}_{1-x}\text{N}/\text{GaN}$. Certaines étapes du procédé de fabrication (contacts ohmiques et grille) nécessitent d'utiliser la lithographie électronique afin d'obtenir des flancs bien nets et/ou surtout de diminuer les dimensions caractéristiques du composant. L'accent sera porté sur l'étape de fabrication de la grille en Té, travail majeur des études liées à la technologie dans le cadre de cette thèse.

Le second paragraphe commence par un court rappel du fonctionnement du transistor. Nous évoquerons les principales grandeurs électriques utiles en régime statique (DC), en régime hyperfréquence (RF) ainsi que celles liées au schéma équivalent petit signal du composant (sous forme d'éléments intrinsèques et extrinsèques). Ensuite, nous présenterons les résultats de caractérisation DC et RF d'un transistor de longueur de grille 125 nm réalisé sur une hétérostructure $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ avec une épaisseur de barrière de 12.5 nm et épitaxiée sur substrat Si(111). Nous comparerons également les différents résultats obtenus sur des transistors de longueurs de grilles 75 nm et 225 nm , réalisés sur une hétérostructure $\text{In}_x\text{Al}_{1-x}\text{N}/\text{GaN}$ avec une épaisseur de barrière de 8.3 nm et épitaxiée sur substrat saphir, ceci afin de mettre en évidence les effets de canaux de courts. Enfin, nous étudierons l'impact de la longueur de grille

sur les performances des HEMTs $\text{In}_x\text{Al}_{1-x}\text{N}/\text{GaN}$ et nous déterminerons la valeur du rapport d'aspect critique à respecter afin de limiter les effets de canaux courts sur cette technologie.

II Technologie des composants

Nous allons présenter dans ce paragraphe les différentes étapes relatives à la fabrication des composants. L'objectif de l'étude étant la montée en fréquence, il est donc nécessaire de réaliser des longueurs de grilles inférieures à 100 nm . Pour cela, nous utilisons un procédé de lithographie électronique nécessitant une étape technologique supplémentaire (marques d'alignements) par rapport au procédé de lithographie optique. Les différentes étapes aboutissant à la fabrication d'un transistor de type HEMT sont détaillées ci-dessous :

- Les marques d'alignement
- Les contacts ohmiques (source et drain)
- L'isolation des composants
- Le contact Schottky (grille)
- La passivation
- Les plots d'épaississement

Par ailleurs, il convient de préciser que les transistors réalisés au cours de cette thèse sont tous composés de deux doigts de grilles. Le procédé technologique de réalisation des ponts, intervenant après celui des plots d'épaississements et nécessaire pour la fabrication des transistors avec un nombre de doigts de grilles supérieurs, ne fera donc pas l'objet d'une description dans ce manuscrit.

II.1 Les marques d'alignement

La réalisation des marques d'alignement est la première étape du procédé de fabrication d'un transistor par lithographie électronique. Ces marques permettront au faisceau du masqueur électronique de se référencer afin d'écrire les différents motifs des niveaux suivants aux emplacements désirés, avec une précision de l'ordre de quelques nanomètres. Dans notre cas, les marques d'alignement électronique sont des motifs carrés métalliques de $8\ \mu\text{m}$ et de $20\ \mu\text{m}$ de côté. Lors de cette étape, nous réalisons également des motifs d'alignements optiques (croix,

carrés...) qui serviront lors des étapes de lithographie optique ne nécessitant pas un alignement de précision nanométrique (étapes concernant l'isolation et les plots d'épaissement).

Pour réaliser ces motifs, nous utilisons un bi-couche de résines électroniques (électro-sensibles) permettant d'obtenir un profil casquette après développement. Les motifs sont déposés dans un bâti d'évaporation sous vide à l'aide d'un séquentiel métallique Mo/Ni/Mo (20/40/70 nm). Ces métaux sont choisis afin de résister aux différentes étapes de fabrication et plus particulièrement au recuit à haute température des contacts ohmiques. En effet, les marques doivent contraster avec la surface mais également garder des flancs bien nets pour pouvoir être lues par le masqueur électronique. L'or (Au) permettrait aux marques d'obtenir un meilleur contraste avec la surface mais il possède une température de fusion (1064°C) trop proche de celle du recuit des contacts ohmiques (entre 800°C et 900°C). Le Molybdène (Mo) est un matériau réfractaire qui possède une température de fusion élevée (2623°C) permettant aux marques d'alignements de conserver des flancs bien nets après le recuit à haute température (figure 3.1). Par contre, il s'agit d'un matériau très contraint, ce qui limite l'épaisseur pouvant être déposée et donc le contraste avec la surface. Pour obtenir une épaisseur suffisante et se libérer des contraintes, une couche de Nickel (Ni), dont la température de fusion est de 1450°C, est intercalée entre deux couches de Molybdène. Lors du *lift-off*, le profil casquette permet d'éviter les lichettes et donc d'obtenir des flancs parfaitement rectilignes.

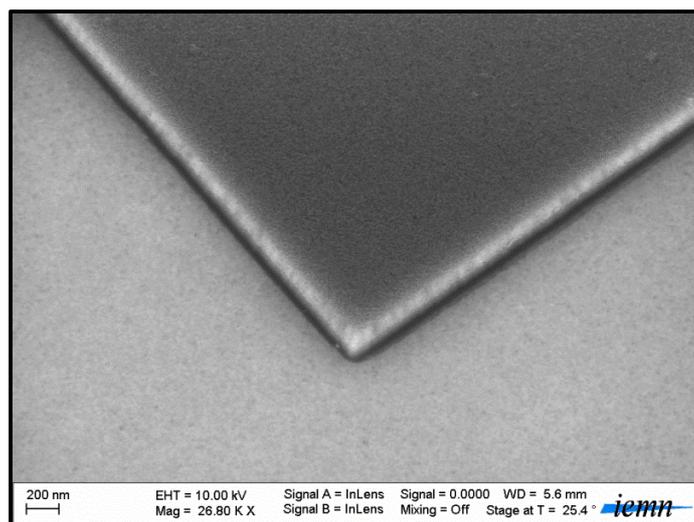


Figure 3.1 : Image MEB des flancs d'une marque d'alignement après recuit à haute température des contacts ohmiques

II.2 Les contacts ohmiques

Les contacts ohmiques de source et de drain sont réalisés par lithographie électronique. Ce procédé permet à ces contacts d’avoir des flancs bien définis dans le but d’éviter les risques ultérieurs de court-circuit. En effet, afin d’obtenir des performances en puissance hyperfréquence comme nous le verrons dans le prochain chapitre, il est nécessaire de rapprocher au maximum la grille du contact de source. Un autre facteur essentiel à la réalisation de transistors performants est la faible résistivité du contact afin de minimiser les résistances d’accès. Enfin, il est important de diminuer la rugosité des contacts pour faciliter la réalisation des ponts et plus particulièrement la tenue des piliers lors de la conception de transistors à large développement.

Pour réaliser les contacts ohmiques, nous utilisons un bi-couche de résine électronique nous permettant d’obtenir un profil casquette après révélation (figure 3.2.a). L’optimisation des paramètres de doses ainsi que des coefficients de proximité du masqueur électronique nous a permis de réaliser des contacts ohmiques de source et de drain espacés de $1.3 \mu\text{m}$ comme le montre la figure 3.2.b.

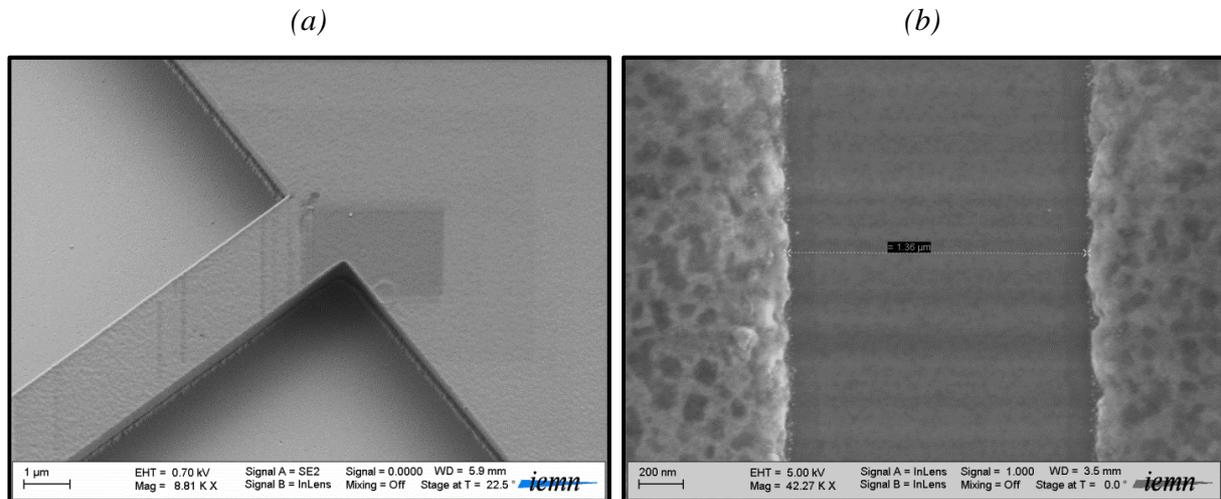


Figure 3.2 : Images MEB du profil casquette de la résine après développement (a) et des contacts ohmiques de source et de drain espacés de $1.3 \mu\text{m}$ (b)

Après développement et exposition de la résine, nous effectuons une désoxydation de la surface à partir d’une solution d’acide chlorhydrique (HCl). Avant de déposer le contact, nous réalisons une gravure IBE (*Ion Beam Etching*) *in-situ* dans le bâti de métallisation. Cette gravure

permet de mieux diffuser le séquentiel du gaz électronique 2D, facilitant ainsi la formation du contact ohmique. Les temps de gravure et les énergies utilisées ont été optimisés dans le but de graver le semiconducteur jusqu'à environ 5 nm du gaz 2D sans endommager le profil de résine. Il est important que la gravure soit optimisée de telle sorte que soient évités les dépôts de résine à la surface du semi-conducteur, entraînant des bulles de résine après recuit à haute température comme le montrent les figures 3.3.a et 3.3.b.

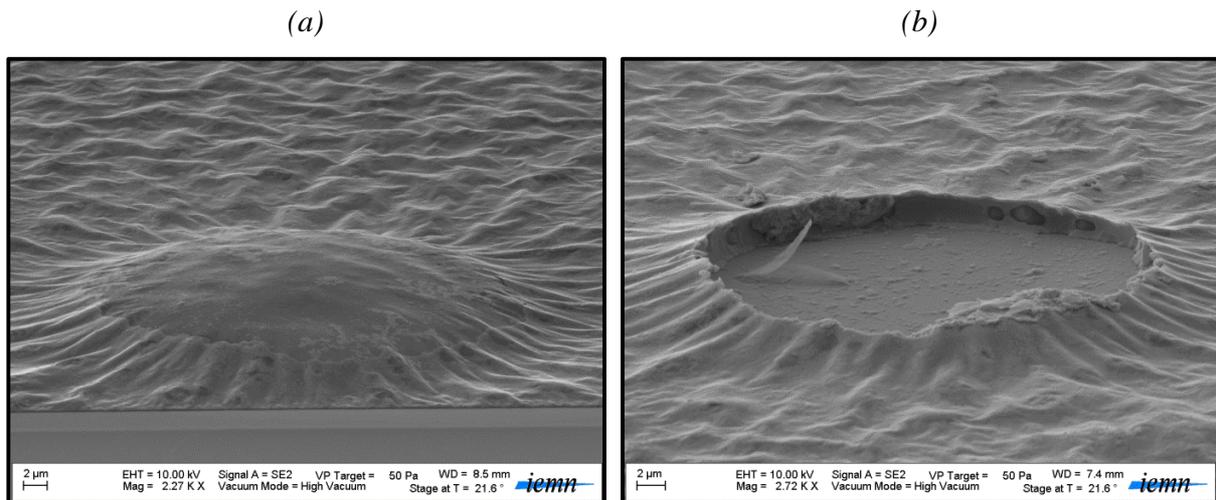


Figure 3.3 : Images MEB d'une bulle de résine sur un contact ohmique après recuit à haute température non éclatée (a) et éclatée (b)

Les contacts sont ensuite déposés par évaporation sous vide à l'aide d'un séquentiel métallique Ti/Al/Ni/Au (12/200/40/100 nm). Ce séquentiel est utilisé par une large majorité des équipes de recherches depuis de nombreuses années et son mécanisme est maintenant établi [1-5].

La couche de Titane (Ti) sert à la fois de couche d'accroche et permet la formation après recuit à haute température d'un alliage de Nitrure de Titane (TiN) à l'interface entre le contact métallique et le semiconducteur. Cet alliage présente un travail de sortie inférieur à ceux du GaN et de l'AlGaIn, favorisant le passage des électrons par effet thermoïonique. De plus, les lacunes d'azote N, engendrées par la migration de cet atome de la barrière vers le métal, sont autant d'états donneurs qui permettent de pincer le niveau de Fermi à l'interface métal/semiconducteur. Cet accrochage du niveau de Fermi va faciliter le passage des électrons par effet tunnel entre le semiconducteur et le métal. La combinaison de l'effet tunnel et de l'effet thermoïonique va

permettre la formation de contacts ohmiques de faible résistivité après un recuit rapide à haute température.

Le rôle de la couche d'Aluminium (Al) est plus complexe. Celle-ci permet de former un alliage Ti-Al à l'interface avec le Titane. Cet alliage diminue la réactivité entre le Titane et le GaN, et donc empêche la formation de volumes creux à l'interface dus à la migration du Gallium (Ga). Ces volumes creux sont dommageables car ils augmentent la résistivité du contact ohmique. Le rapport entre les épaisseurs des couches de Titane et l'Aluminium est optimisé afin de réduire ces volumes creux tout en conservant la formation d'une couche de TiN nécessaire pour obtenir un comportement ohmique du contact.

La couche de Nickel (Ni) empêche la formation lors du recuit à haute température d'un alliage Al-Au entre l'Aluminium et l'or (Au) de la couche supérieure. Cet alliage, nommé également peste pourpre de par sa couleur, est friable ce qui endommage la qualité des contacts. Enfin, la couche supérieure d'or, qui est un très bon conducteur électrique, permet de protéger l'Aluminium de l'oxydation. Après déposition du séquentiel métallique par évaporation sous vide, le profil casquette du bi-couche de résine permet d'éviter la formation de lichettes métalliques sur les bords du contact ohmique, comme le montre la figure 3.4. Nous obtenons ainsi des contacts métalliques aux flancs bien nets après *lift-off*.

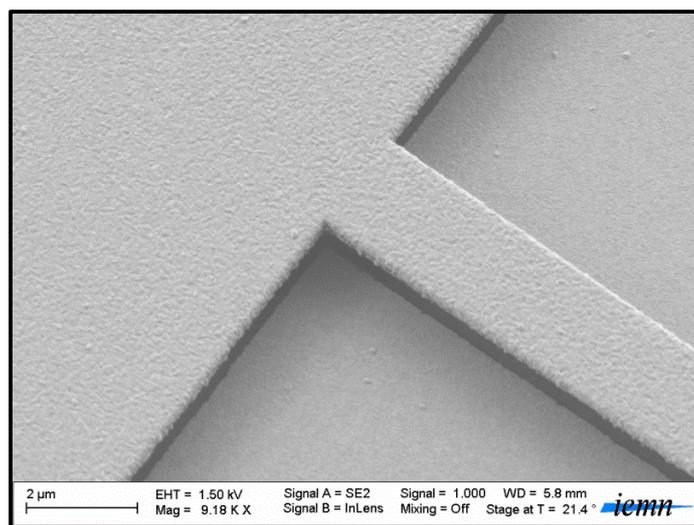


Figure 3.4 : Image MEB du profil casquette de la résine après métallisation et avant lift-off

L'étape suivante consiste à réaliser un recuit rapide à haute température des contacts métalliques (*Rapid Thermal Annealing*, RTA) afin qu'ils présentent un comportement ohmique. Les paramètres du recuit (rampe de montée et de descente en température, durée du plateau de stabilisation et température maximale) doivent être optimisés dans le but d'améliorer les caractéristiques électriques que sont la résistance de contact (R_c) et la résistivité du contact (ρ_c). Ces paramètres sont différents suivant les matériaux constituant l'épitaxie. Le tableau 3.1 regroupe les paramètres optimisés du recuit pour les deux hétérostructures utilisées au cours de cette thèse. Pour la technologie $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$, ces paramètres ont été optimisés dans le cadre de la thèse de Jean Claude Gerbedoen. Pour la technologie $\text{In}_x\text{Al}_{1-x}\text{N}/\text{GaN}$, ces paramètres ont fait l'objet d'une étude expérimentale en collaboration avec l'université d'Aix la Chapelle en Allemagne. La température optimale du recuit est déterminée à partir de la valeur de la résistance de contact obtenue par mesure TLM (*Transmission Line Model*) en fonction de la température maximale (figure 3.5). Le recuit commence dans les deux cas après un plateau de 30 secondes à 450°C et s'effectue sous une atmosphère neutre (N_2).

Paramètres		Hétérostructures	
		$\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$	$\text{In}_x\text{Al}_{1-x}\text{N}/\text{GaN}$
Rampe de montée	$^\circ\text{C}/\text{sec}$	45	20
Plateau de stabilisation	Durée (sec)	30	30
	Température ($^\circ\text{C}$)	850	850
Rampe de descente	$^\circ\text{C}/\text{sec}$	45	25

Tableau 3.1 : Paramètres optimaux du recuit rapide à haute température pour des hétérostructures $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ et $\text{In}_x\text{Al}_{1-x}\text{N}/\text{GaN}$

Il semble que l'augmentation des temps de montée et de descente en température pour l'hétérostructure $\text{In}_x\text{Al}_{1-x}\text{N}/\text{GaN}$ par rapport à l'hétérostructure $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ puisse entraîner une amélioration des contacts. Les hypothèses s'appuient sur les paramètres thermiques des matériaux utilisés. L'augmentation des temps de montée et de descente serait nécessaire afin de permettre à l'hétérostructure $\text{In}_x\text{Al}_{1-x}\text{N}/\text{GaN}$ de dissiper la chaleur de par sa plus faible conductivité thermique que l'hétérostructure $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$. De plus, les hétérostructures $\text{In}_x\text{Al}_{1-x}\text{N}/\text{GaN}$ utilisées sont toutes épitaxiées sur substrat saphir tandis que les hétérostructures $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$

x N/GaN sont sur substrat Si(111). Comme nous l'avons vu dans le chapitre 2, le saphir possède une conductivité thermique inférieure à celle du Silicium, ce qui tend à valider l'hypothèse précédemment mentionnée.

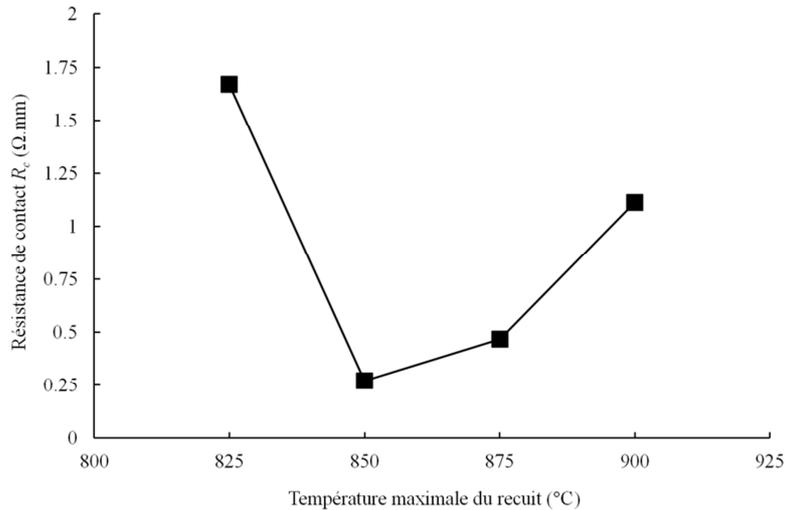


Figure 3.5 : Evolution de la résistance de contact en fonction de la température maximale du recuit pour les hétérostructures $\text{In}_x\text{Al}_{1-x}\text{N}/\text{GaN}$ sur substrat saphir

Enfin, la rugosité des contacts métalliques augmente considérablement après le recuit comme le montrent les figures 3.6.a et 3.6.b, passant de quelques nanomètres à quelques centaines de nanomètres. Cette forte rugosité peut poser problème pour l'étape de fabrication des ponts.

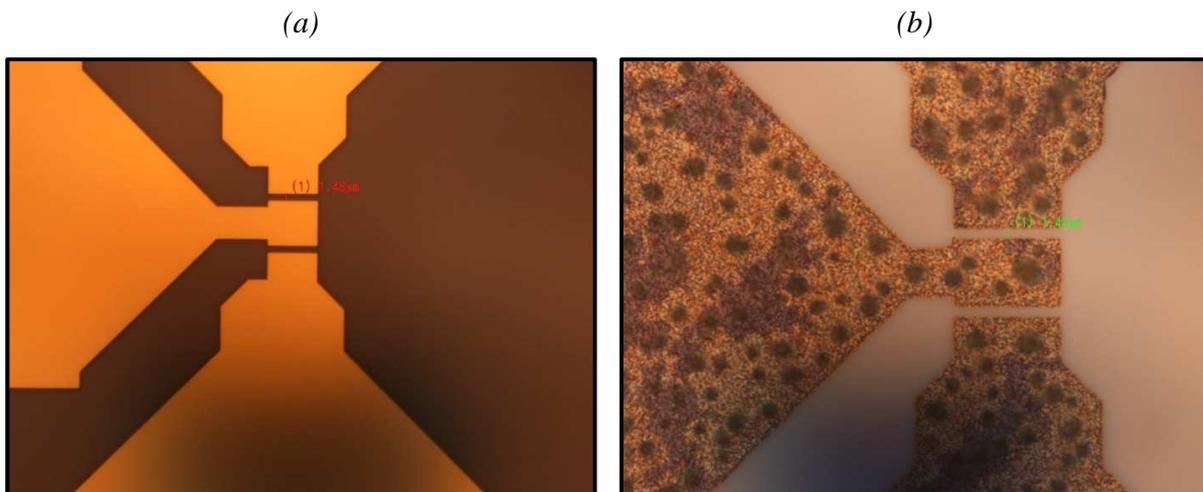


Figure 3.6 : Images obtenues à partir d'un microscope optique de la rugosité du contact métallique avant (a) et après recuit à haute température (b)

II.3 L'isolation des composants

L'isolation permet de confiner les lignes de courant dans l'espace source-drain et de définir le développement des transistors par destruction de la zone active de l'épitaxie en dehors de la zone de fonctionnement du composant. L'isolation peut être réalisée par deux méthodes différentes :

- L'implantation ionique.
- La gravure, nommée également *mésa*.

La technique d'isolation par *mésa* consiste à graver l'épitaxie pour se retrouver en dessous de la zone active du composant et ainsi supprimer le gaz bidimensionnel d'électrons. La technique d'isolation par implantation consiste à bombarder d'ions l'épitaxie afin de briser le réseau cristallin et rendre la zone active amorphe. Cette technique comporte deux avantages par rapport à la gravure. Le premier réside dans le fait que la technologie reste planaire, facilitant la réalisation de la grille et évitant les courants de fuite par contact avec le flanc du matériau gravé. Le second avantage est que l'orientation cristalline a peu d'effet sur l'implantation, contrairement à la gravure où une attention particulière doit être accordée aux plans réticulaires. La technique par *mésa* n'a pas été réalisée au cours de cette thèse et ne fera donc pas l'objet d'une étude détaillée.

L'isolation des composants ne nécessite pas une précision nanométrique. Cette étape se réalise donc par procédé de lithographie optique, plus rapide et moins coûteux que son homologue électronique. La réalisation de cette étape commence par le dépôt d'un bi-couche de résines photosensibles. Après exposition à un rayonnement UV et développement de la résine, celle-ci adopte un profil casquette permettant de protéger la zone active des composants du bombardement ionique, comme le montre le schéma de la figure 3.7. La couche supérieure de résine, constituée de S1828, va se polymériser durant l'implantation tandis que la couche inférieure, constituée de LOR10A, sera protégée. Cela permettra de faciliter le dérésinage après implantation, comme pour un procédé classique de *lift-off* après métallisation.

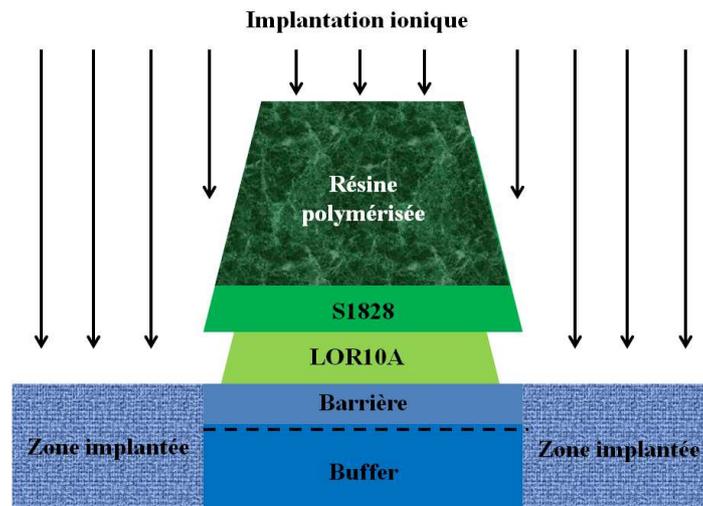


Figure 3.7 : Schéma de la structure du bi-couche de résines optiques après développement et implantation ionique

Comme nous l'avons décrit dans le chapitre 2, l'isolation des composants est obtenue par implantation d'ions He^+ à différentes énergies et différentes doses qui assurent une amorphisation du semiconducteur de la surface à une profondeur d'environ 660 nm . Les énergies et doses, optimisées au sein du laboratoire commun TIGER entre l'IEMN et THALES III-V Lab et permettant cette destruction du réseau cristallin sont :

- Energie de 20 keV et dose de $0.25 \times 10^{14} \text{ at/cm}^2$.
- Energie de 30 keV et dose de $1 \times 10^{14} \text{ at/cm}^2$.
- Energie de 80 keV et dose de $1.5 \times 10^{14} \text{ at/cm}^2$.
- Energie de 190 keV et dose de $2.5 \times 10^{14} \text{ at/cm}^2$.

Un problème rencontré lors de nos travaux de thèse a été relatif au fluage de la résine inférieure (LOR10A) lors de l'implantation. Celui-ci est provoqué par le dégagement de chaleur engendré par les collisions entre les ions et la structure. Comme le montrent les figures 3.8.a et 3.8.b, le fluage de la LOR10A en dehors de la protection de la couche supérieure de résine (S1828) après l'implantation a pour effet une polymérisation et donc un durcissement des bords non protégés de la LOR10A. Après dérésinage, cela entraîne la présence de restes de résine polymérisée sur les bords de la zone active protégée. Ces derniers peuvent provoquer des coupures des contacts de grilles lors de leur réalisation, rendant nécessaire une gravure de la

barrière sous la grille afin d'éliminer ces restes (figure 3.9.a et 3.9.b). La gravure de la barrière est une étape que nous ne souhaitons pas car elle est délicate et induit très souvent la formation de défauts au sein de l'hétérostructure, limitant ainsi les performances en puissance hyperfréquence du transistor.

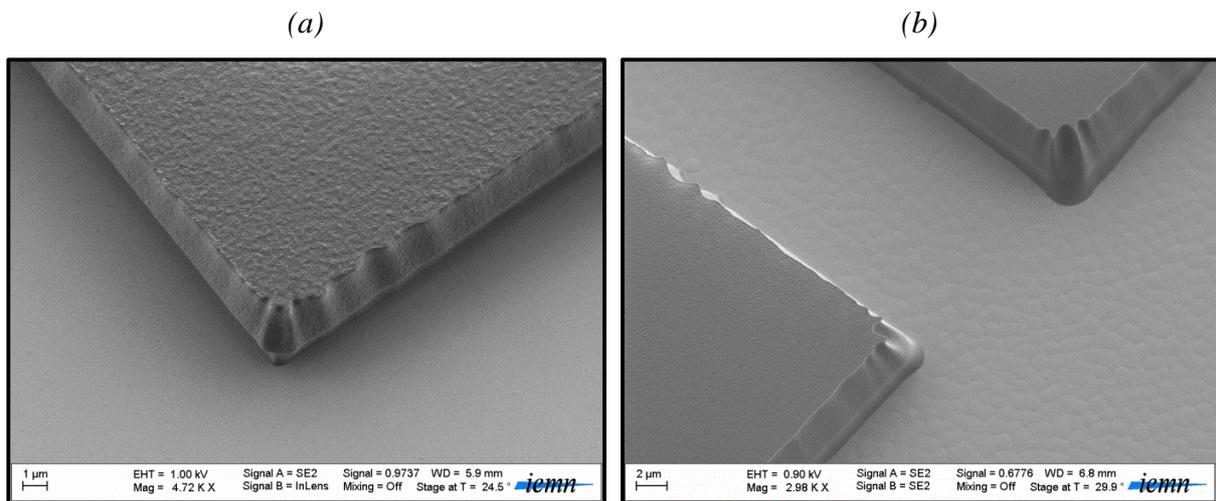


Figure 3.8 : Images MEB montrant l'évolution du profil du bi-couche de résines avant (a) et après l'implantation ionique (b)

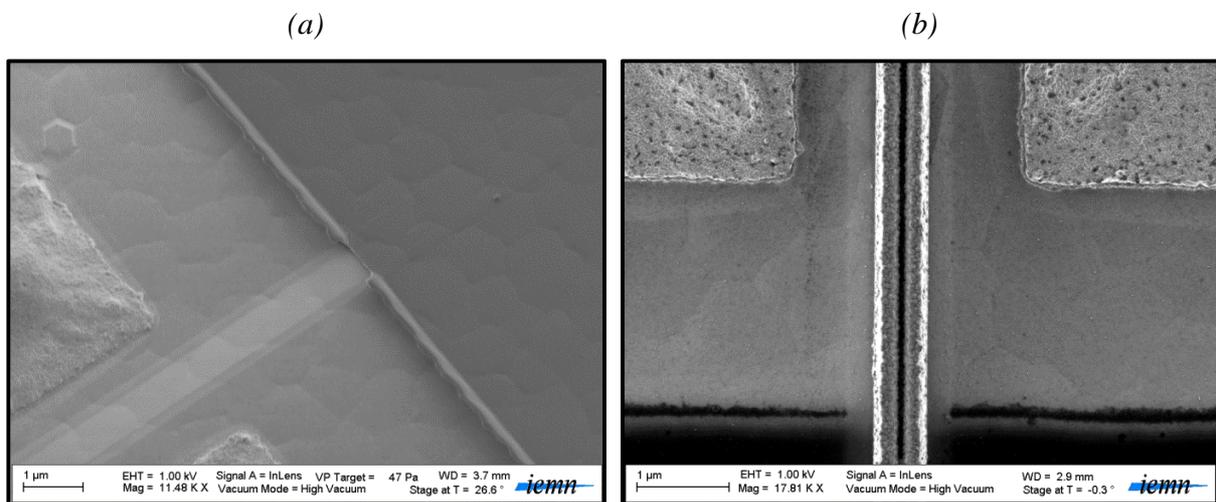


Figure 3.9 : Images MEB montrant les restes de résine polymérisée autour de la zone active et la zone de gravure avant (a) et après réalisation de la grille (b)

Ce problème a été résolu en optimisant les paramètres de dépôt de la première résine (LOR10A). En déposant une couche de résine LOR10A plus épaisse et en augmentant

légèrement le temps de développement, nous éloignons les bords de la LOR10A sous la S1828 tout en conservant un bon support de la casquette.

II.4 La grille

Nous allons maintenant nous intéresser à la réalisation de la grille. Cette dernière est un contact Schottky faisant office de commande du transistor permettant ainsi de moduler la densité de porteurs dans le canal. Compte tenu de la nature des épitaxies utilisées, les transistors à base de GaN que nous avons fabriqués sont généralement *normally-on*, c'est-à-dire qu'en l'absence de polarisation de grille, le canal est peuplé et la circulation des électrons est possible de la source vers le drain. L'application d'une polarisation négative sur la grille crée une zone de déplétion sous celle-ci permettant de bloquer la circulation des électrons et pincer le canal.

Dans le but d'améliorer les performances en fréquence du transistor, il est nécessaire de diminuer la longueur de grille. Par voie de conséquence, la diminution de la longueur de grille entraîne une augmentation de sa résistance ce qui dégrade les performances fréquentielles du transistor. Afin d'endiguer ce problème, il est nécessaire de modifier la forme de la grille quand elle atteint de petites dimensions. Dans ce but, la réalisation de grille en Té est une solution permettant de diminuer la longueur du pied de grille tout en lui conférant une faible résistance.

La fabrication de grilles en Té pour de faibles longueurs de pied de grille a été l'un des travaux technologiques les plus conséquents de ce travail. Pour cela nous avons pu nous appuyer sur les travaux de Pascal Tilmant, ingénieur d'études au sein de la centrale technologique de l'IEMN, qui a développé les premières grilles en Té avec des longueurs de grilles $L_g = 150 \text{ nm}$ sur des hétérostructures $\text{Al}_x\text{Ga}_{1-x}\text{As}/\text{GaAs}$, avec l'aide des ingénieurs travaillant sur le masqueur électronique. Ce procédé technologique s'appuie sur le développement sélectif d'un tri-couche de résines électrosensibles après exposition au masqueur électronique. La réalisation du profil en Té de la résine s'effectue à partir de différentes doses lors de l'écriture électronique. La première couche de résine permet de définir le pied de la grille à l'aide d'une dose centrale. La seconde couche de résine définit le chapeau de grille à partir de deux doses latérales autour de la dose centrale. La troisième couche de résine permet la formation d'un profil casquette. L'absence de lichettes métalliques est nécessaire pour obtenir de bonnes performances fréquentielles du transistor en évitant les capacités parasites et les courts-circuits lors du rapprochement de la grille

vers le contact de source. Les figures 3.10.a à 3.10.d donnent un descriptif schématique du procédé de fabrication utilisé pour la réalisation d'une grille en Té.

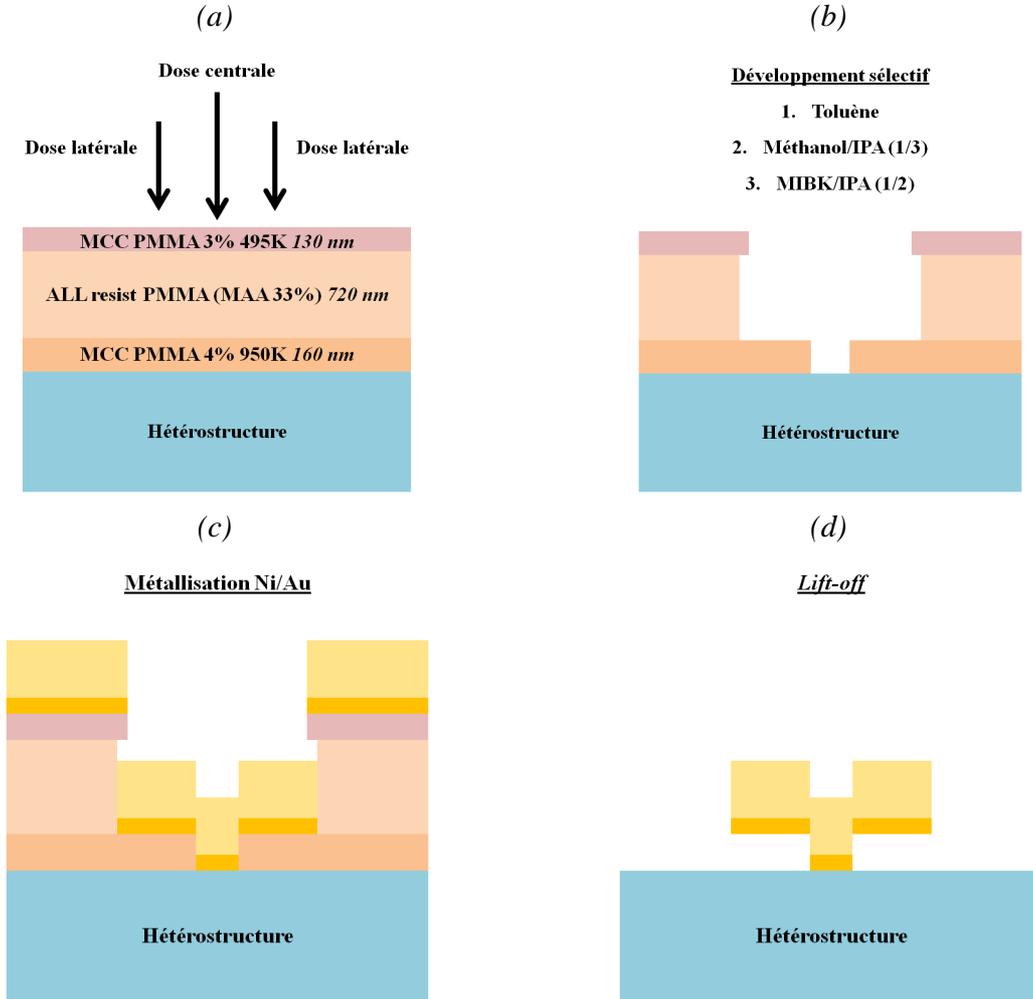


Figure 3.10 : Schémas descriptifs de la réalisation technologique d'une grille en Té avec l'exposition au masqueur électronique du tri-couche de résines (a), le développement sélectif des résines (b), la métallisation par évaporation sous vide du séquentiel métallique Ni/Au (c) et le lift-off (d)

L'adaptation et l'optimisation des paramètres d'exposition, à partir de variations de doses, et du développement nous a permis de réaliser des grilles en Té sur des hétérostructures $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ comme le montrent les figures 3.11.a à 3.11.d. Ces grilles sont centrées entre les contacts de source et de drain et de longueur $L_g = 125 \text{ nm}$.

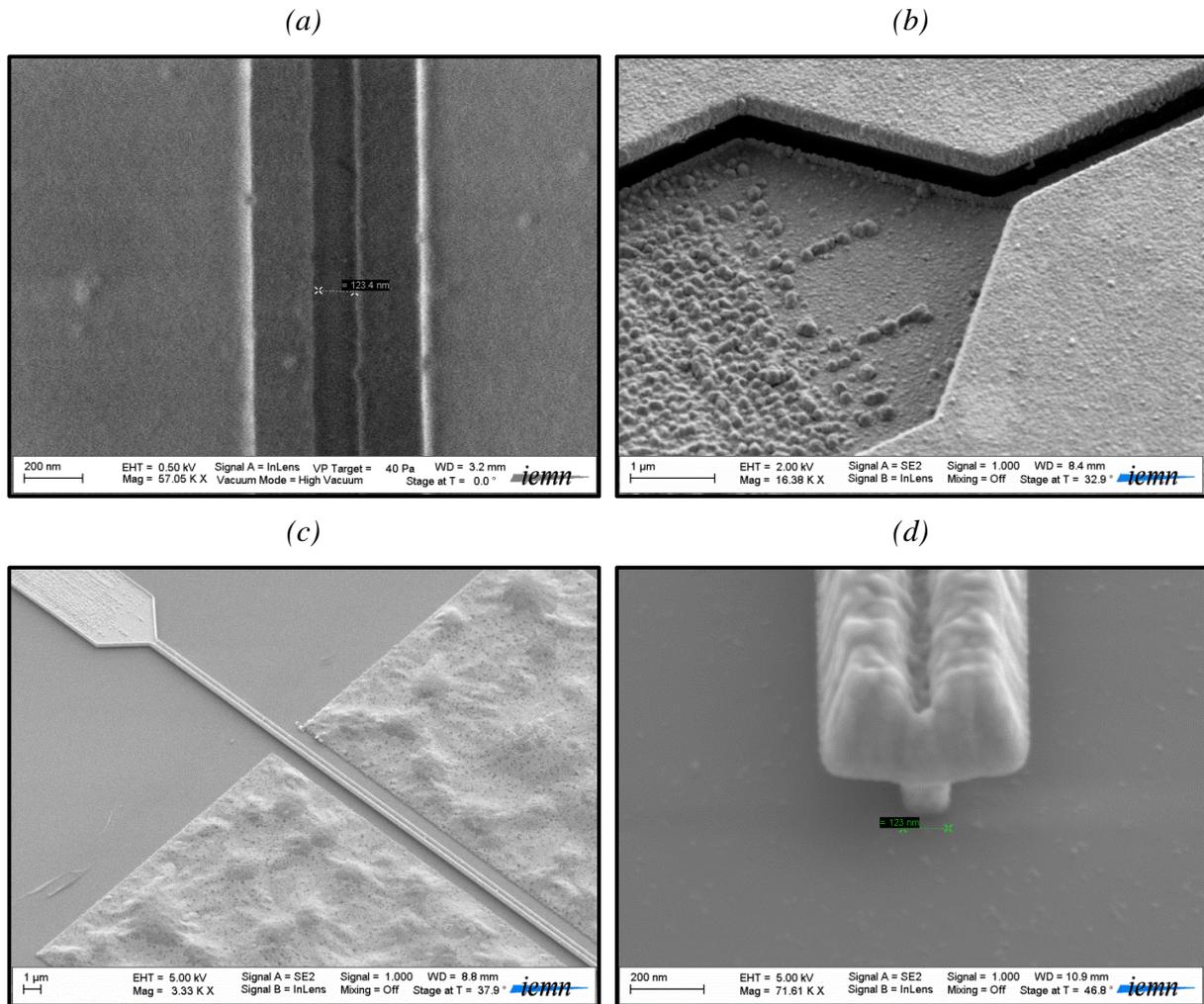


Figure 3.11 : Images MEB de la réalisation technologique d'une grille en Té avec l'ouverture du pied et des latéraux dans le tri-couche de résines (a), le plot d'accès et le début de la grille avant (b) et après lift-off (c), et la mesure du pied de grille de 125 nm (d)

Comme nous le montrent les figures 3.11.b et 3.11.c, l'ouverture du plot d'accès de grille n'est pas encore totalement optimisée. Des restes de résine après développement, dus au sous dosage lors de l'écriture au masqueur électronique, provoquent ces petites malformations sur la surface du plot. Ce problème n'est pas critique quant au fonctionnement du transistor car le plot d'accès est déposé sur une zone amorphe du semi-conducteur et ne sert qu'à la commande électrique de la grille. Il est ensuite recouvert par un plot d'épaissement facilitant la pose des pointes lors de la caractérisation du composant. Sur la figure 3.12.a, nous pouvons observer le problème inverse rencontré lors du surdosage de l'écriture du plot d'accès. Dans ce cas, tout

autour du plot, la dernière couche de résine servant à la réalisation de la casquette se développe plus rapidement. Cela risque de provoquer des lchettes sur les bords du plot d'accès après le *lift-off*. Ce problème n'est également pas critique pour le bon fonctionnement du transistor. Par contre, comme observée sur la figure 3.12.b, la pollution due à la déposition de chaînes de polymères lors du développement sélectif peut s'avérer préjudiciable car cela pourrait engendrer des coupures de grilles. L'optimisation de la dose pour la définition du plot d'accès de grille a été réalisée comme le montrent les figures 3.12.c et 3.12.d.

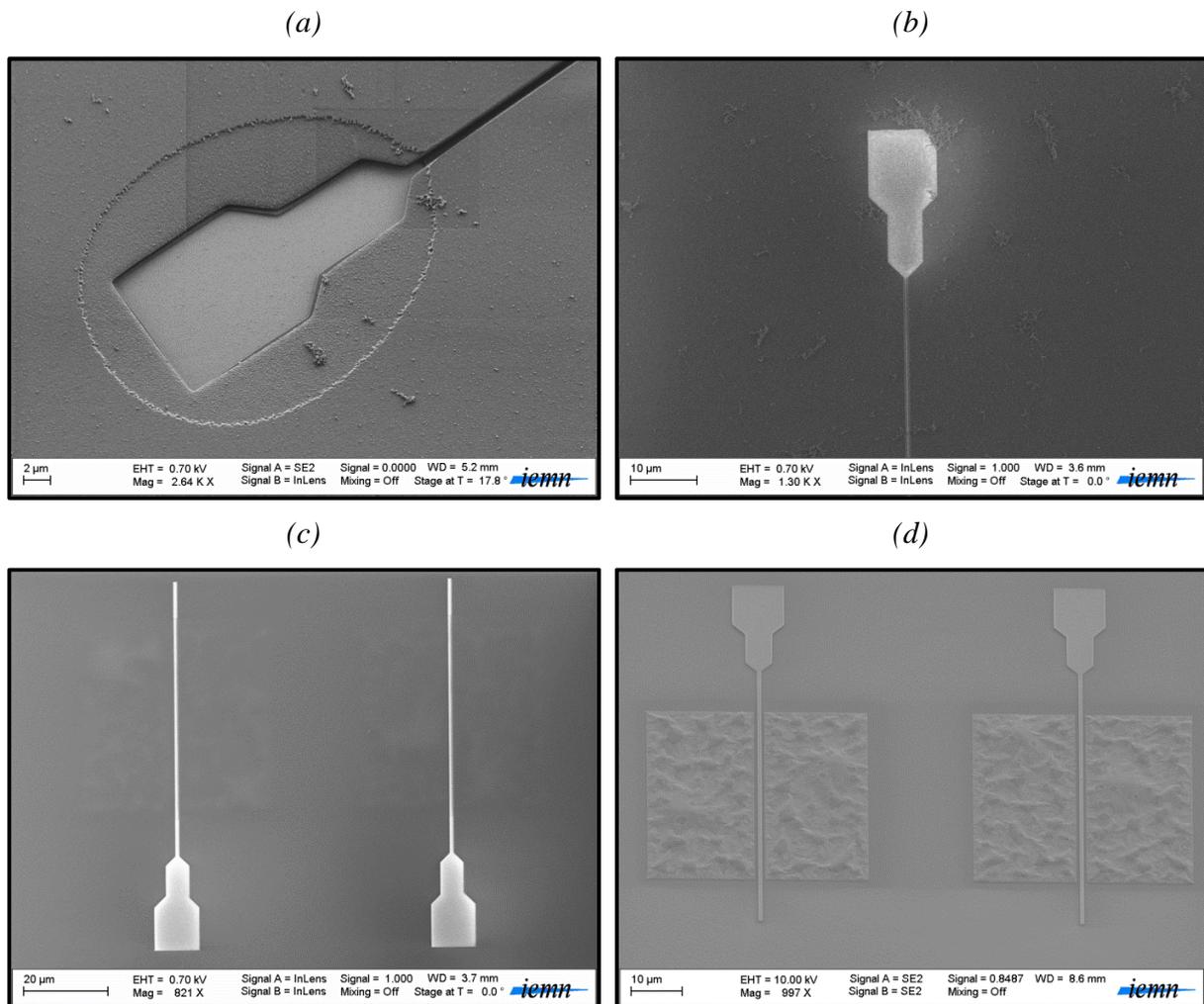


Figure 3.12 : Images MEB de la réalisation technologique des plots d'accès de grilles avec l'ouverture du plot après surdosage (a), déposition de chaînes de polymères après développement (b) et enfin ouverture (c) et déposition des plots (d) après optimisation du procédé de fabrication

La diminution de la longueur de grille en dessous de 100 nm a nécessité l'optimisation du procédé de fabrication. Des problèmes liés à la diffusion et à la rétrodiffusion des électrons avec la résine [6] lors de l'écriture au masqueur électronique se sont particulièrement manifestés lors de la définition de pieds de grille inférieurs à 100 nm . Ces problèmes limitent la diminution de la longueur de grille car ils deviennent prépondérants pour un rapport d'aspect d'environ $1/10$ entre le pied de la grille et l'épaisseur du tri-couche de résines ($1\text{ }\mu\text{m}$). Afin de pallier à cette limitation, nous avons décidé de fractionner le procédé de lithographie électronique de réalisation de la grille en Té en deux étapes comme le montrent les figures 3.13.a à 3.13.d.

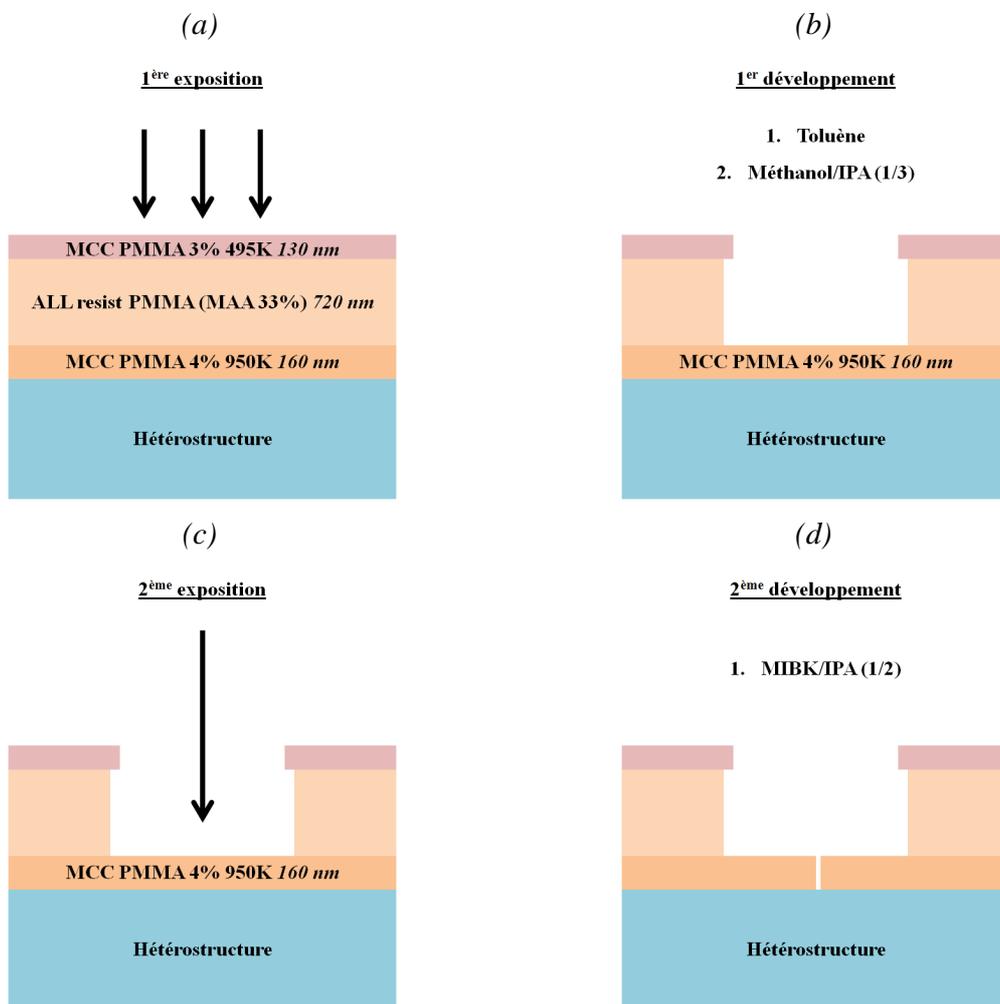


Figure 3.13 : Schémas descriptifs de la réalisation technologique d'une grille en Té sub 100 nm avec la 1^{ère} exposition pour la définition du chapeau (a) suivie du 1^{er} développement sélectif de la résine (b), puis la 2^{ème} exposition pour la définition du pied (c) et le 2^{ème} développement (d)

Dans un premier temps, nous définissons le chapeau de grille à l'aide d'une seule dose au masqueur électronique. Après développement sélectif des deux premières couches de résine, nous obtenons un profil casquette définissant le chapeau de grille. La deuxième étape consiste à écrire le pied de la grille, mais cette fois ci seulement au travers des 160 nm inférieurs de résine PMMA 4% 950K. Cela permet de minimiser les effets de proximité dus à la diffusion et à la rétrodiffusion des électrons avec la résine. Cette optimisation du procédé de fabrication nous a permis, après développement de cette dernière couche de résine, d'atteindre des longueurs de grilles $L_g = 75 \text{ nm}$ comme le montrent les figures 3.14.a à 3.14.d.

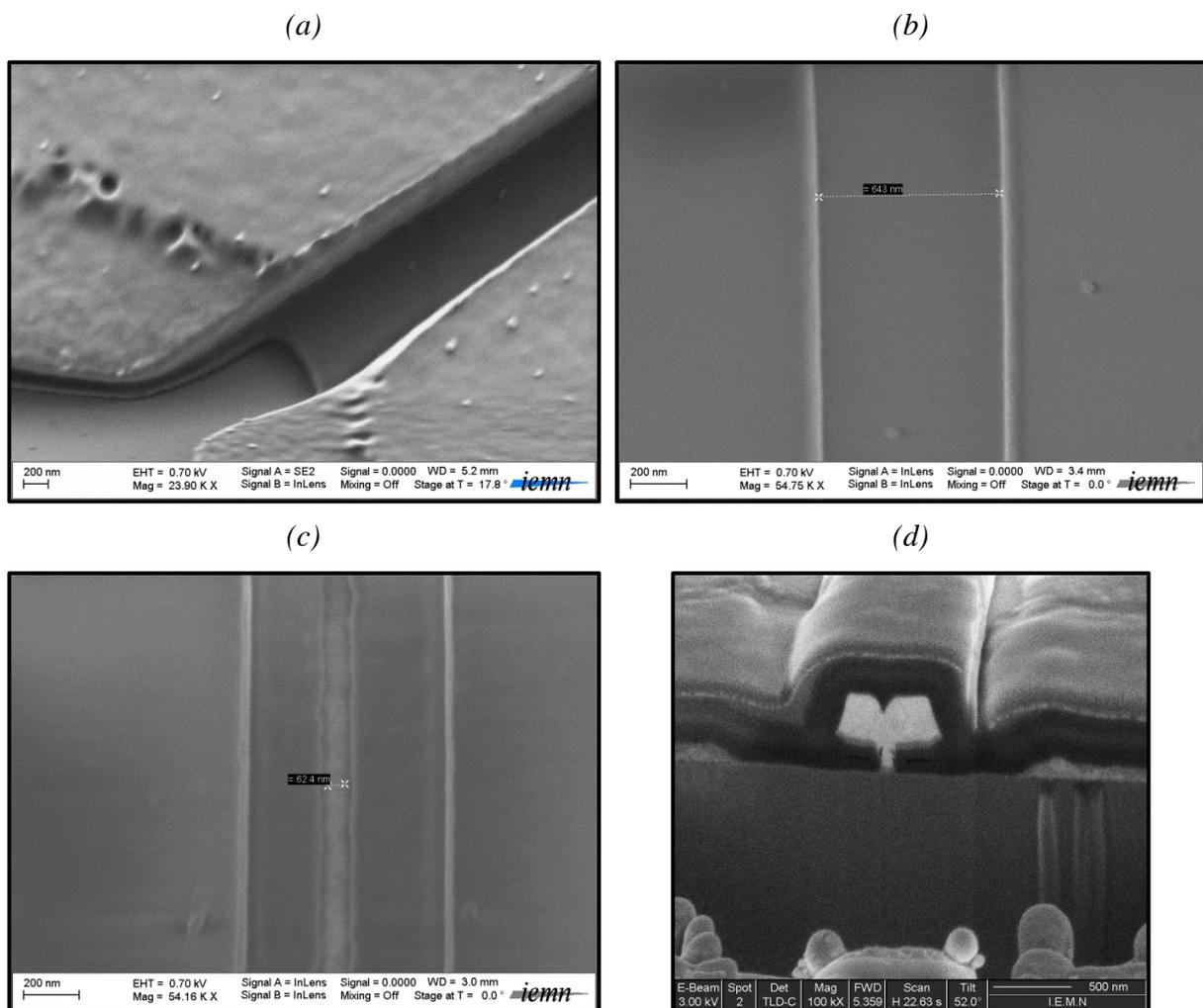


Figure 3.14 : Images MEB de la réalisation technologique d'une grille en Té sub 100 nm avec l'ouverture du chapeau (a) et (b) suivie de l'ouverture du pied de la grille (c) et enfin, coupe FIB de la grille de longueur 75 nm (d)

Le problème principal lié à cette optimisation du procédé de réalisation de grilles inférieures à 100 nm concerne le réalignement du masqueur électronique lors de la seconde écriture. Afin de bien positionner l'écriture du pied de grille dans l'ouverture de la résine correspondant au chapeau, il est nécessaire d'obtenir le même alignement que lors de la première écriture. Un désalignement entre les deux expositions provoque un mauvais positionnement du pied par rapport au chapeau comme le montrent les figures 3.15.a et 3.15.b. Pour un transistor à deux doigts de grilles, le débordement du chapeau sera pour un doigt de grille vers le drain, faisant effet de *field plate* permettant l'étalement du champ électrique entre la grille et le drain mais ajoutant une capacité supplémentaire [7-9]. Par contre, pour l'autre doigt de grille, le débordement sera côté source aura pour effet l'adjonction d'une capacité parasite dans l'espace source-grille.

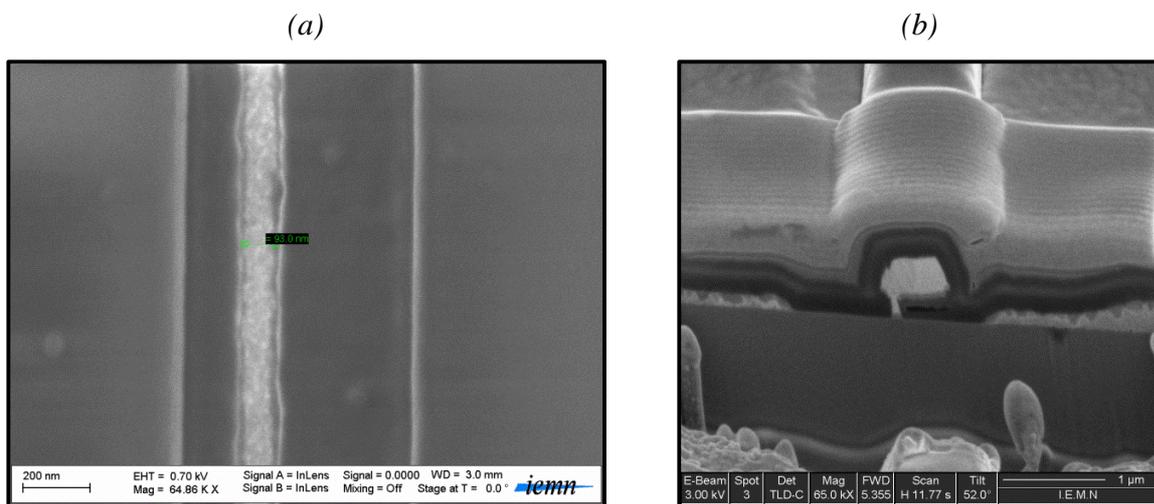


Figure 3.15 : Images MEB du tri-couche de résine après le second développement avec décentrage du pied de grille (a) et d'une coupe FIB de cette grille (b)

Nous avons optimisé les différentes étapes technologiques concernant le procédé de fabrication des grilles en vue de réaliser des transistors de puissance hyperfréquence fonctionnant en bande Ka, objectif de cette thèse. La caractérisation de ces transistors sera traitée dans le quatrième et dernier chapitre. L'objectif est de minimiser l'espace source-grille pour augmenter le courant maximal [10] et minimiser les éléments d'accès et également d'augmenter l'espace grille-drain pour permettre un étalement du champ électrique dans cet espace et ainsi minimiser le phénomène d'avalanche dans le canal. En effet, le champ électrique possède un pic d'intensité

en sortie de grille. L'éloignement du contact de drain permet une meilleure répartition du champ en sortie de grille et donc une amélioration de la tension de claquage du transistor [11-13].

Nous avons modifié les paramètres d'exposition afin de tenir compte des effets de déviation du faisceau d'électrons du masqueur électronique dû à la proximité du contact métallique de source. Ceci nous a permis la réalisation de grilles dont les caractéristiques sont les suivantes (figure 3.16.a à 3.16.d) :

- Longueur de grille : $L_g = 250 \text{ nm}$ et longueur grille-source : $L_{gs} = 350 \text{ nm}$.
- Différentes longueurs source-drain : $L_{sd} = 1.2 \mu\text{m}$, $L_{sd} = 2.2 \mu\text{m}$ et $L_{sd} = 3.2 \mu\text{m}$.

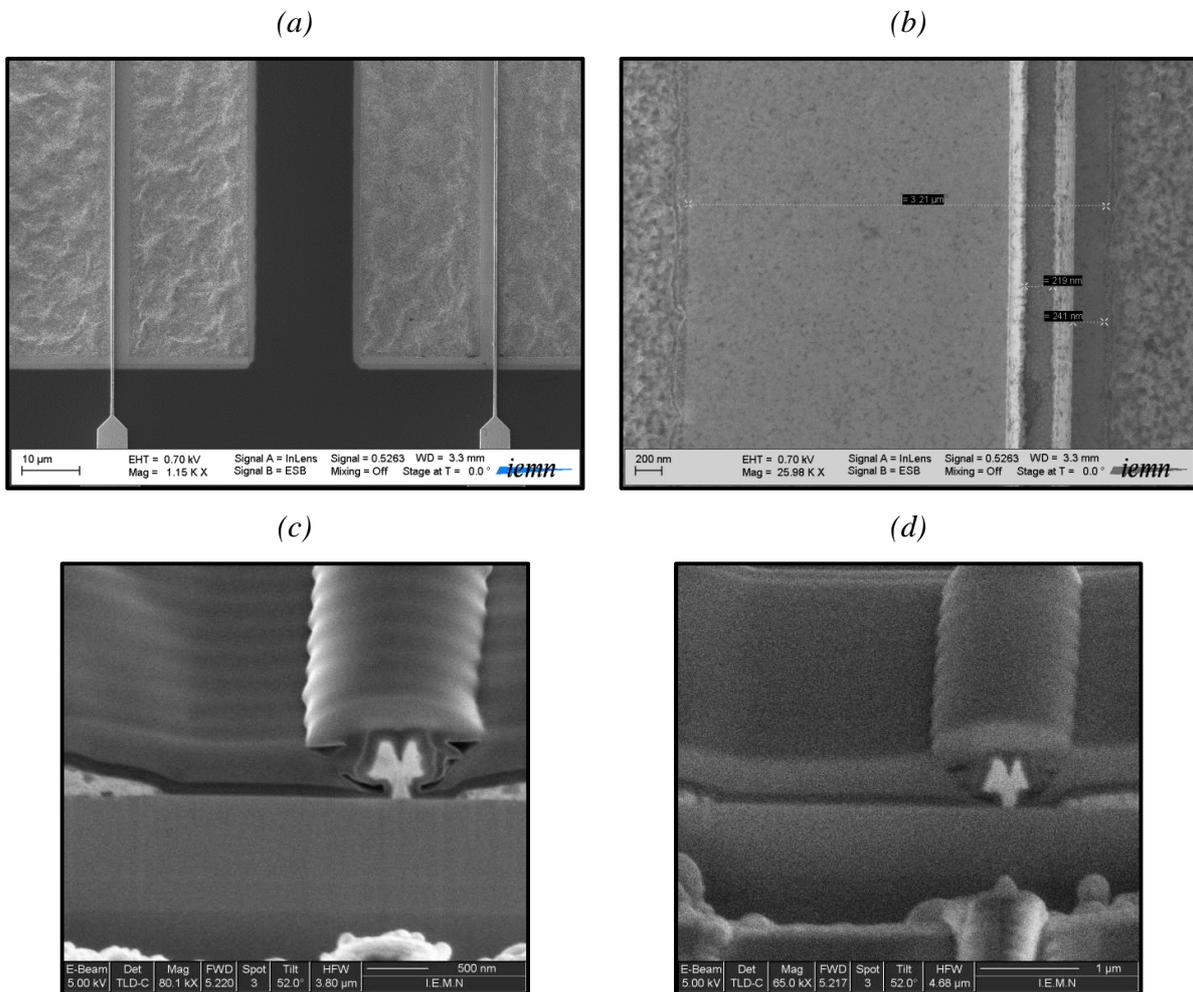


Figure 3.16 : Images MEB de la réalisation technologique de grilles en Té de longueur 250 nm comprenant une vue d'ensemble (a), les différentes distances (b) ainsi que les coupes FIB de grilles pour des longueurs source-drain de 2.2 μm (c) et de 3.2 μm (d)

II.5 La passivation

La passivation du composant est une étape majeure en vue de la fabrication de transistors fiables et performants. Le dépôt d'une couche de diélectrique à la surface du semiconducteur a plusieurs objectifs. Cela permet de protéger la surface des agressions extérieures qu'elles soient physiques, électriques et/ou thermiques. De plus, la couche de passivation sert à neutraliser les liaisons pendantes en surface du semiconducteur [14]. Celles-ci sont autant de défauts potentiels susceptibles d'augmenter la dispersion entre le régime statique et le régime hyperfréquence. La couche de passivation permet de diminuer la densité de pièges d'interface entre le semiconducteur et le diélectrique, élément nuisible pour les performances fréquentielles et large signal. Cette couche de passivation doit également être fortement résistive et posséder un champ de claquage élevé afin de ne pas limiter les performances en puissance du composant.

Les passivations les plus communément utilisées sont le Nitrure de Silicium (Si_3N_4) seul ou en bi-couche avec de l'Oxyde de Silicium (SiO_2) [15-17]. On trouve également des diélectriques à forte permittivité (*high k*) comme l'Oxyde d'Aluminium (Al_2O_3) [18, 19], l'Oxyde de Tantale (Ta_2O_5) [20], l'oxyde de Zirconium (ZrO_2) [21, 22], l'Oxyde d'Hafnium (HfO_2) [22, 23] ou encore l'Oxyde de Titane (TiO_2) [24].

La couche de passivation est généralement déposée par PECVD (*Plasma-Enhanced Chemical Vapor Deposition*). Mais on trouve dans la littérature d'autres techniques de dépôt telles que la Cat-CVD (*Catalytic Chemical Vapor Deposition*), la *thermal CVD* ou encore l'ALD (*Atomic Layer Deposition*). Dernièrement, une technique consistant à déposer le SiN de manière *in situ* à la fin de la croissance de l'hétérostructure a permis de réaliser des couches de passivation de meilleure qualité et supprimer les risques de pollutions extérieures [25]. Dans ce cas, la technologie des composants doit être adaptée et nécessite obligatoirement une gravure pour la réalisation des contacts ohmiques de source et drain ainsi que celui de grille, excepté pour la réalisation de MISHEMTs si l'épaisseur de la couche de passivation est suffisamment fine.

Pendant nos travaux de thèse, nous avons principalement utilisé deux couches de passivation différentes : le SiN et le bi-couche SiN/SiO₂. Ils sont tous deux déposés par PECVD à une température de 300°C ou 340°C. Un prétraitement peut être réalisé avant le dépôt afin d'améliorer les performances en neutralisant certains pièges [26-29]. Une étude sur le

prétraitement a été réalisée et sera présentée lors du chapitre 4 traitant de la fabrication et la caractérisation de composants de puissance hyperfréquence en bande Ka.

II.6 Les plots d'épaissement

La dernière étape de fabrication du transistor est la réalisation des plots d'épaissement. Ces plots métalliques sont destinés à recouvrir les contacts ohmiques ainsi que les plots d'accès de grilles et à s'étendre sur les zones isolées du composant pour réaliser l'interconnexion. De par leurs grandes dimensions, ils permettent la caractérisation sous pointes du transistor. Leurs topologies et leurs espacements sont optimisés afin de présenter une impédance caractéristique égale à 50Ω et minimiser les capacités parasites lors des mesures en hyperfréquence. Ces plots d'épaissement sont réalisés par lithographie optique. La première étape consiste à déposer une couche de résine photosensible permettant, après exposition et développement, d'ouvrir la couche de passivation aux endroits où les plots d'épaissements seront déposés. L'ouverture de la couche de passivation (Si_3N_4 et/ou SiO_2) s'effectue par gravure ICP/RIE (*Inductively Coupled Plasma/Reactive-Ion Etching*) à l'aide d'un plasma CF_4/CHF_3 . Ensuite, la première couche de résine est retirée puis une seconde est déposée permettant d'obtenir, après exposition aux UVs et développement, un profil casquette. Enfin, les plots d'épaissement sont déposés par évaporation sous vide à l'aide d'un séquentiel métallique Ti/Au (100/400 nm). Une grande épaisseur des plots métalliques permet de minimiser les pertes résistives au sein des accès.

III Etude et caractérisation des transistors pour la montée en fréquence

Dans cette partie, nous allons présenter les résultats de la caractérisation des transistors à faible longueur de grille. Tout d'abord, nous effectuerons un rapide rappel du fonctionnement des HEMTs et nous présenterons et détaillerons les différentes grandeurs électriques caractéristiques de ce transistor. Le schéma électrique équivalent en régime petit signal sera également décrit. Ensuite, les résultats des caractérisations des transistors à faibles longueurs de grilles des deux technologies seront successivement présentées ($\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ sur substrat Si(111) et $\text{In}_x\text{Al}_{1-x}\text{N}/\text{GaN}$ sur substrat saphir). La fin du chapitre est consacrée à l'analyse des effets relatifs à la montée en fréquence des transistors à base de GaN.

III.1 Généralités sur les caractéristiques électriques des HEMTs

Cette partie est consacrée à la présentation des différentes caractéristiques électriques des transistors à effet de champ. Pour rappel, le canal du HEMT est obtenu à partir d'un gaz bidimensionnel d'électrons dont les caractéristiques sont la densité surfacique d'électrons (n_s) et la mobilité électronique (μ). Ces paramètres matériau sont mesurés par effet Hall sur les différents échantillons disponibles. Le gaz d'électrons permet la conduction dans le canal entre les contacts ohmiques de source et de drain qui doivent être le moins résistif possible. Les caractéristiques du contact ohmique : la résistance de contact (R_c) et la résistivité spécifique de contact (ρ_c), sont obtenues par mesure TLM. Le passage du courant entre la source et le drain (I_{ds}) est obtenu par application d'une tension entre ces deux contacts (V_{ds}). La commande du courant I_{ds} s'effectue au moyen d'un contact Schottky, appelé grille, et positionné entre les deux contacts ohmiques. Nos transistors étant *normally on*, l'application d'une tension négative sur le contact de grille (V_{gs}) permet de rehausser la bande de conduction et donc de désorber le gaz d'électrons.

III.1.a Les grandeurs électriques en régime statique

La densité surfacique d'électron n_s dépend, comme nous l'avons expliqué ci-dessus, de la tension de grille V_{gs} comme défini dans la formule suivante :

$$n_s(V_{gs}) = \frac{\varepsilon_{bar}}{q \cdot t_{bar}} \cdot (V_{gs} - V_p - E_f) \quad (3.1)$$

avec q la charge de l'électron, ε_{bar} la permittivité effective de la barrière, t_{bar} l'épaisseur de cette barrière, V_p la tension de pincement et E_f l'énergie du niveau de Fermi. Ce que nous nommons ici barrière est en fait l'ensemble des matériaux entre la grille et le canal de GaN (cap, barrière et espaceur). La tension de pincement V_p correspond à la tension de grille nécessaire permettant aux électrons de désorber complètement le gaz 2D. Le courant I_{ds} s'exprime sous la forme :

$$I_{ds} = q \cdot n_s(V_{gs}) \cdot v_d(E) \cdot W \quad (3.2)$$

avec $v_d(E)$ la vitesse de dérive des électrons fonction du champ électrique E et W le développement ou la largeur du transistor. Il faudra donc que la densité surfacique d'électrons n_s

soit la plus élevée possible afin d'obtenir le maximum de courant I_{ds} . Comme nous l'avons vu dans le premier chapitre, la vitesse de dérive possède une zone linéaire à faible champ électrique et une zone de saturation pour les champs élevés. Nous ne prendrons pas en compte le pic de survitesse ce qui permet d'exprimer la vitesse de dérive en fonction du champ électrique suivant l'expression suivante :

$$v_d(E) = \frac{\mu \cdot E}{\sqrt{1 + \left(\frac{\mu \cdot E}{v_{sat}}\right)^2}} \quad (3.3)$$

où μ est la mobilité électronique et v_{sat} la vitesse de saturation des électrons.

On peut distinguer deux cas de figure :

- A faible champ électrique :

$$\frac{\mu \cdot E}{v_{sat}} \ll 1 \Rightarrow v_d(E) = \mu \cdot E \quad (3.4)$$

Nous pouvons déterminer l'expression du courant en régime linéaire $I_{ds,lin}$ à partir des équations (3.2) et (3.4) :

$$I_{ds,lin} = q \cdot n_s(V_{gs}) \cdot \mu \cdot E \cdot W \quad (3.5)$$

- A champ électrique élevé :

$$\frac{\mu \cdot E}{v_{sat}} \gg 1 \Rightarrow v_d(E) = v_{sat} \quad (3.6)$$

A partir des équations (3.2) et (3.6), nous pouvons exprimer le courant en régime de saturation, correspondant au courant maximum $I_{ds Max}$:

$$I_{ds Max} = q \cdot n_s \cdot v_{sat} \cdot W \quad (3.7)$$

Il est à noter qu'un champ électrique élevé sous la grille sera plus vite atteint pour de faibles longueurs de grilles comme le montre l'expression du champ électrique au premier ordre :

$$E = \frac{V_{ds}}{L_g} \quad (3.8)$$

La transconductance g_m , élément principal de l'amplification du dispositif, s'exprime analytiquement comme le rapport entre les variations du courant I_{ds} et de la tension V_{gs} pour une tension V_{ds} constante :

$$g_m = \left. \frac{\partial I_{ds}}{\partial V_{gs}} \right|_{V_{ds}=\text{constante}} \quad (3.9)$$

La valeur de transconductance maximale $g_{m \text{ Max}}$ est une des grandeurs clés permettant de déterminer si les potentialités du transistor en termes de gains seront bonnes. La valeur intrinsèque de la transconductance maximale, nommée $g_{m \text{ Max,int}}$, s'exprime sous la forme :

$$g_{m \text{ Max,int}} = \frac{\varepsilon_{bar} \cdot v_{sat} \cdot W}{t_{bar} + \Delta t} \quad (3.10)$$

où Δt traduit la délocalisation du gaz 2D par rapport à l'interface entre le canal et la barrière. Les simulations numériques de type Schrödinger-Poisson permettent d'évaluer cette distance Δt entre la barrière et le gaz 2D autour de 2 nm. En réduisant l'espace entre la grille et le gaz 2D, c'est-à-dire en diminuant l'épaisseur de la barrière, il est possible d'améliorer la transconductance du transistor.

La valeur extrinsèque de la transconductance maximale, nommée $g_{m \text{ Max,ext}}$, dépend des paramètres technologiques et est définie comme :

$$g_{m \text{ Max,ext}} = \frac{g_{m \text{ Max,int}}}{1 + R_s \cdot g_{m \text{ Max,int}}} \quad (3.11)$$

avec R_s la résistance de la source. Cette dernière, comme la résistance de drain R_d , est principalement relative aux grandeurs technologiques (ces derniers dépendant de la température).

Les résistances de source et de drain s'expriment sous la forme :

$$R_s = \frac{R_c}{W} + \frac{L_{gs} \cdot R_{\square}}{W} \quad (3.12)$$

$$R_d = \frac{R_c}{W} + \frac{L_{gd} \cdot R_{\square}}{W} \quad (3.13)$$

où R_c est la résistance de contact, R_{\square} la résistance de canal, L_{gs} la longueur grille-source et L_{gd} la longueur grille-drain. Afin de s'approcher au plus près de la valeur intrinsèque de la transconductance, il faudra minimiser la résistance des contacts ohmiques et rapprocher au plus près la grille du contact de source. De plus, la résistance du canal, paramètre dépendant de l'épitaxie, devra être la plus faible possible.

La conductance de sortie g_{ds} , correspondant à la contribution du canal quand il est ouvert, s'exprime analytiquement comme le rapport entre les variations du courant I_{ds} et de la tension V_{ds} pour une tension V_{gs} constante :

$$g_{ds} = \left. \frac{\partial I_{ds}}{\partial V_{ds}} \right|_{V_{gs}=\text{constante}} \quad (3.14)$$

ce qui conduit à l'expression :

$$g_{ds} = \frac{q \cdot \mu \cdot n_s(V_{gs}) \cdot W}{L_g} \quad (3.15)$$

En diminuant la longueur de grille, nous aurons donc une conductance de sortie g_d plus élevée. En particulier, celle-ci devient significative lors de l'apparition des effets de canaux courts engendrés par un faible rapport d'aspect L_g/t_{bar} [30, 31].

III.1.b Les paramètres caractéristiques en régime RF et le schéma équivalent

Les deux principaux paramètres qui permettent de déterminer les potentialités en fréquence des transistors sont :

- La fréquence de coupure du gain en courant F_t , c'est-à-dire la fréquence pour laquelle le gain en courant est égal à 0 dB.
- La fréquence de coupure du gain en puissance F_{Max} , c'est-à-dire la fréquence pour laquelle le gain en puissance est égal à 0 dB.

A partir de la transconductance intrinsèque maximale, nous pouvons définir la fréquence de coupure du gain en courant maximale F_t au premier ordre :

$$F_t = \frac{g_{m \text{ Max,int}}}{2 \cdot \pi \cdot (C_{gs} + C_{gd})} \quad (3.16)$$

avec C_{gs} et C_{gd} , respectivement les capacités grille-source et grille-drain. L'expression de la capacité grille-source est la suivante :

$$C_{gs} = \epsilon_{bar} \cdot \frac{L_g \cdot W}{t_{bar} + \Delta t} \quad (3.17)$$

Nous remarquons ici que la diminution de la grille pour la montée en fréquence des transistors entraîne la diminution de la capacité grille-source. Mais cet effet est contrebalancé par la diminution de l'épaisseur de la barrière, nécessaire à la conservation d'un bon rapport d'aspect L_g/t_{bar} afin d'éviter les effets de canaux courts. En remplaçant dans l'équation (3.16) donnant F_t la transconductance et la capacité grille-source dont les expressions sont respectivement données par les équations (3.10) et (3.17), puis en supposant que $C_{gs} \gg C_{gd}$, nous arrivons à une nouvelle expression du F_t telle que :

$$F_t = \frac{v_{sat}}{2 \cdot \pi \cdot L_g} = \frac{1}{2 \cdot \pi \cdot \tau_{total}} \quad (3.18)$$

La fréquence de coupure du gain en courant du HEMT est donc également inversement proportionnelle au temps de transit total des électrons dans le transistor τ_{total} ce qui nous amène à une nouvelle expression de τ_{total} à partir de l'équation (3.18) :

$$\tau_{total} = \frac{L_g}{v_{sat}} \quad (3.19)$$

A partir de l'analyse de Moll *et al.* [32], le temps de transit total peut être divisé en trois composantes comme le montre l'équation (3.20) :

$$\tau_{total} = \tau_{transit} + \tau_{charge} + \tau_{drain} \quad (3.20)$$

où $\tau_{transit}$ correspond au temps de transit des électrons sous la grille, τ_{charge} au temps de charge et décharge des capacités parasites du canal et τ_{drain} au temps mis par les électrons pour traverser la zone de déplétion en sortie de grille côté drain.

Le schéma équivalent petit signal permet de déterminer les potentialités du transistor en hyperfréquence. La figure 3.17 représente le schéma équivalent petit signal d'un HEMT. Ce schéma se décompose en deux parties :

- Une zone comportant les éléments intrinsèques du composant. Ces éléments dépendent de la polarisation appliquée au transistor.
- Une zone comportant les éléments extrinsèques du composant. Ces éléments sont supposés être indépendants de la polarisation du transistor.

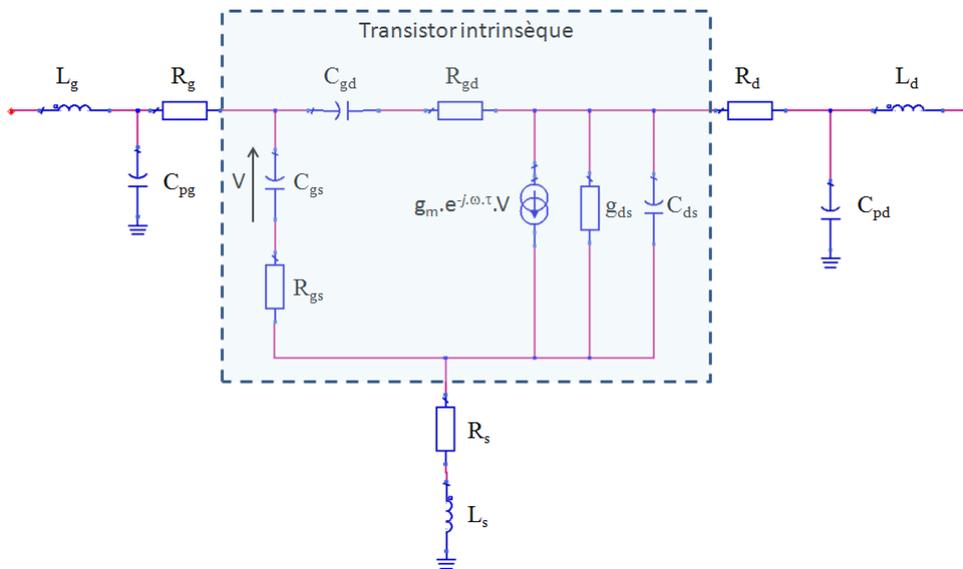


Figure 3.17 : Schéma équivalent petit signal d'un HEMT

L'extraction des différents éléments [33], extrinsèques et intrinsèques, du schéma équivalent se fait en trois étapes :

- La première étape consiste à de-embedder les lignes d'accès du transistor dans le but de se mettre dans le plan du transistor.

- La seconde étape permet d'extraire les éléments extrinsèques ($R_s, R_d, R_g, L_s, L_d, L_g$ et les deux capacités de plots C_{pg} et C_{pd}) du transistor. Pour cela, nous utilisons la méthode dite *cold* FET, en polarisant le transistor afin qu'il ne délivre aucun courant.
- La troisième et dernière étape permet d'extraire les éléments intrinsèques ($R_{gs}, R_{gd}, g_{ds}, C_{gs}, C_{gd}, C_{ds}, g_m$ et τ) en fonction des conditions de polarisation du transistor.

Lorsque les éléments extrinsèques sont déterminés, les 8 éléments intrinsèques sont déterminés à partir des parties réelles et imaginaires des paramètres S_{ij} correspondant au quadripôle intrinsèque du transistor. Cela forme un système de 8 équations à 8 inconnues. La résolution de ce système permet de déterminer les différents éléments du schéma équivalent intrinsèque.

A partir des différents éléments intrinsèques et extrinsèques, nous pouvons exprimer dans leur intégralité les fréquences de coupures du gain en courant F_t et du gain en puissance F_{Max} :

$$F_t = \frac{g_m}{2 \cdot \pi \cdot \{(C_{gs} + C_{gd}) \cdot [1 + g_{ds} \cdot (R_s + R_d)] + g_m \cdot C_{gd} \cdot (R_s + R_d)\}} \quad (3.21)$$

$$F_{Max} = \frac{F_t}{\sqrt{4 \cdot g_{ds} \cdot (R_g + R_s + R_{gs}) + 2 \cdot \frac{C_{gd}}{C_{gs}} \cdot \left[\frac{C_{gd}}{C_{gs}} + g_m \cdot (R_s + R_{gs}) \right]}} \quad (3.22)$$

L'amélioration des performances en fréquence du transistor peut donc être réalisée en diminuant les résistances d'accès et la conductance de sortie ainsi que le rapport entre les capacités grille-drain et grille-source (C_{gd}/C_{gs}).

III.2 Caractérisation des HEMTs à faibles longueurs de grilles

Nous allons maintenant présenter les résultats de caractérisation de HEMTs à faibles longueurs de grilles. La première caractérisation concerne un HEMT réalisé sur une hétérostructure $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$, épitaxiée par Nitronex sur substrat Si(111). Les suivantes sont effectuées sur des HEMTs réalisés sur une hétérostructure $\text{In}_x\text{Al}_{1-x}\text{N}/\text{GaN}$, épitaxiée par Aixtron sur substrat saphir. Par commodité et pour comparaison avec les performances obtenues par la

communauté scientifique, toutes les grandeurs électriques présentées sont normalisées sur 1 millimètre de développement.

III.2.a Le HEMT $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ sur substrat Si(111)

Hétérostructure, paramètres matériau, électriques et technologiques

L'hétérostructure a été épitaxiée par MOCVD sur un substrat Si(111) hautement résistif par Nitronex. Elle consiste en une couche de cap de GaN de 2 nm , une couche de barrière d' $\text{Al}_{0.26}\text{Ga}_{0.74}\text{N}$ de 12.5 nm , une couche d'exclusion d'AlN et d'un buffer GaN. La fine épaisseur de barrière, par rapport aux épitaxies usuelles, est adaptée pour la fabrication de HEMTs visant des performances à hautes fréquences. Elle est adaptée à la fabrication de transistors ayant une faible longueur de grille tout en conservant un bon rapport d'aspect L_g/t_{bar} . Par contre, associée à un taux standard d'Aluminium de 26 %, elle ne permet qu'une faible densité surfacique d'électrons. Les paramètres matériau de l'hétérostructure, mesurés par effet Hall, sont donnés dans le tableau 3.2. On remarquera une mobilité électronique très élevée, supérieure à $2000\text{ cm}^2/\text{V.s}$. Cela indique une très faible rugosité au niveau de l'hétérojonction entre la barrière et le canal mais également une qualité cristallographique élevée de l'épitaxie [34].

Paramètres matériau	
Densité surfacique d'électrons n_s (10^{13} cm^{-2})	0.705
Mobilité électronique μ ($\text{cm}^2/\text{V.s}$)	2160
Résistance du canal R_{\square} (Ω)	410

Tableau 3.2 : Paramètres matériau mesurés par effet Hall sur la couche Nitronex

La fabrication du transistor commence par le dépôt des contacts ohmiques de source et de drain par évaporation sous vide du séquentiel métallique Ti/Al/Ni/Au ($12/200/40/100\text{ nm}$). Les contacts sont ensuite recuits à 850°C pendant 30 secondes sous atmosphère N_2 . Les mesures TLM indiquent une résistance de contact $R_c = 0.28\ \Omega.\text{mm}$ et une résistivité spécifique de contact $\rho_c = 2.3 \times 10^{-6}\ \Omega.\text{cm}^2$. Les contacts de source et de drain sont espacés de $2.8\ \mu\text{m}$. L'isolation est effectuée par implantation d'ions He^+ . Le courant de fuite entre deux contacts ohmiques, isolés et espacés de $10\ \mu\text{m}$, est inférieur à $10\ \text{nA}/\text{mm}$ jusque $\pm 200\ \text{V}$. La grille en

Té, basée sur une métallisation Ni/Au (), est centrée entre la source et le drain. La longueur du pied de grille est de . Une couche de passivation de SiN, d'épaisseur , est déposée par PECVD à sans prétraitement. Toutes les mesures présentées sont réalisées sur un transistor à deux doigts de grilles ().

Caractérisation en régime statique (DC)

Les mesures en régime DC sont réalisées grâce à des systèmes de mesures Agilent HP 4142B modulaire DC source/moniteur relié à un logiciel de contrôle (ICCAP). La caractéristique pour différentes tensions et la caractéristique de transfert à sont représentées respectivement figures 3.18.a et 3.18.b.

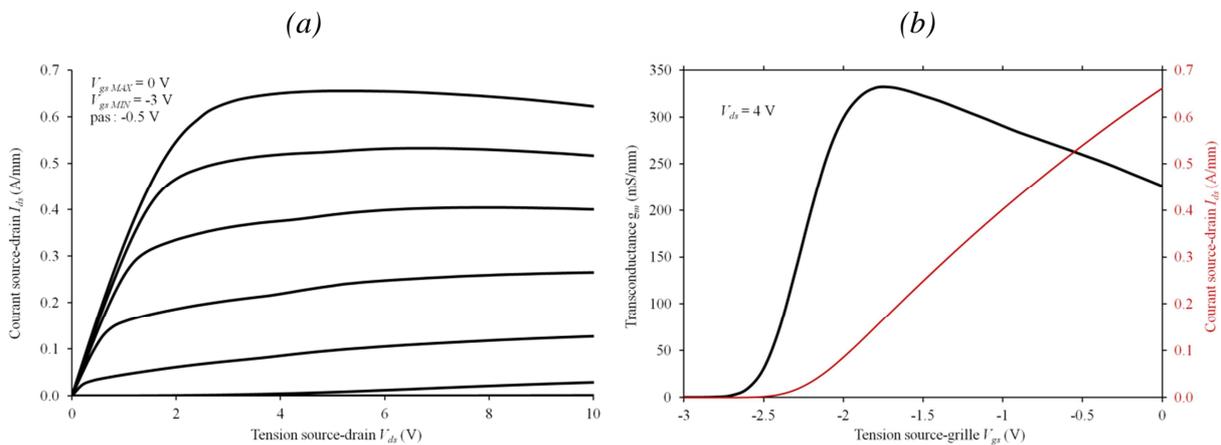


Figure 3.18 : Caractéristique pour allant de 0 à -3 V par pas de -0.5 V (a) et caractéristique de transfert à (b)

A partir du réseau , une densité du courant de drain maximale de est obtenue à . La tension de coude est inférieure à , confirmant la faible résistivité des contacts ohmiques. Par contre, on observe une légère conductance de sortie sur le réseau pour les tensions de grille proche du pincement. Cette conductance peut être attribuée aux effets de canaux courts. Pour l' $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$, Jessen *et al.* ont montré que ces effets commencent à apparaître quand le rapport d'aspect devient inférieur à et qu'ils restent modestes jusqu'à un rapport d'environ [35]. Dans notre cas, le rapport est égal à . Les effets de canal court sont donc présents mais ne jouent pas un rôle majeur dans le comportement du

composant. A partir de la caractéristique de transfert à $V_{ds} = 0$, nous déterminons une tension de pincement de $V_{p0} = -2.5$ V en extrapolant la zone linéaire de la transconductance sur l'axe des abscisses. A $V_{gs} = -2.5$ V et $V_{ds} = 0$, nous obtenons une transconductance extrinsèque maximale de $g_m = 300$ mS/mm. A l'époque de ces travaux, cela constituait l'état de l'art pour la technologie $Al_xGa_{1-x}N/GaN$ sur substrat Si(111). A partir de l'équation (3.12) et des grandeurs technologiques, nous pouvons obtenir une valeur de $V_{p0} = -2.5$ V. A partir de l'équation (3.11), nous déduisons une valeur de la transconductance intrinsèque maximale de $g_{m0} = 300$ mS/mm pour les mêmes conditions de polarisation.

La figure 3.19.a représente la caractéristique $g_m(V_{gs})$, c'est-à-dire l'évolution de la transconductance en fonction de la tension grille-source, pour différentes valeurs de tension drain-source V_{ds} . La figure 3.19.b permet de déterminer précisément les différentes tensions de pincement V_{p0} associées aux différentes tensions drain-source V_{ds} . Nous observons une diminution de la tension de pincement avec l'augmentation de la tension drain-source. Cet effet, nommé *Drain-Induced Barrier Lowering* ou DIBL, se caractérise par une diminution de la tension de pincement, conséquence de la diminution de la hauteur de barrière vue par les électrons pour entrer dans le canal lors de l'augmentation de V_{ds} [36]. Nous mesurons un $DIBL = 0.1$ V/V sur la gamme de tension V_{gs} allant de -3 V à -2.2 V. Cette faible valeur de DIBL, associée à une faible conductance de sortie, indique que les effets de canaux courts demeurent très modestes malgré la fine épaisseur de barrière de l'épitaxie [37].

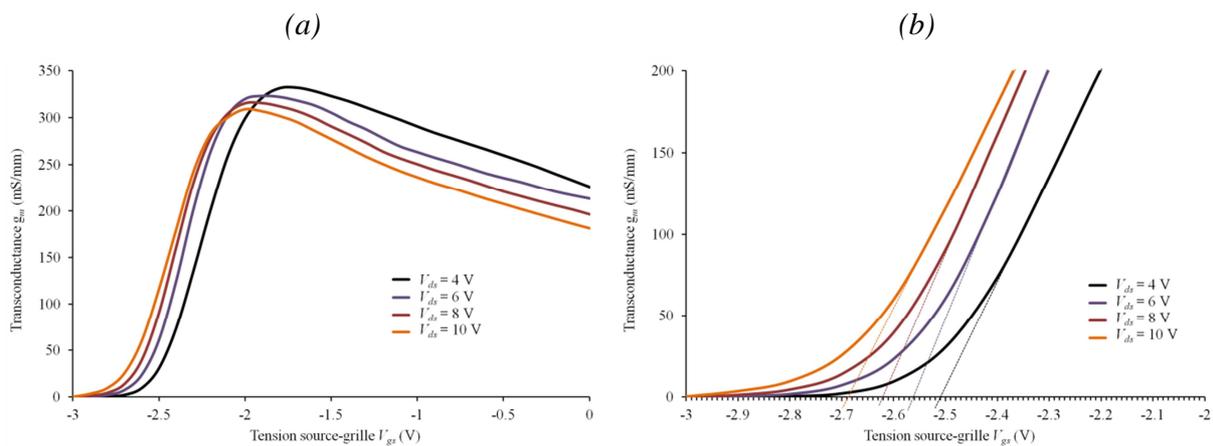


Figure 3.19 : Caractéristiques $g_m(V_{gs})$ pour différentes tensions V_{ds} allant de 4 à 10 V par pas de 2 V (a) et zoom sur la zone permettant de déterminer la tension de pincement (b)

Caractérisation en régime RF

Les paramètres sont mesurés de à GHz à l'aide d'un analyseur de réseaux vectoriel (*Vector Network Analyzer*, VNA) Agilent Technologies N5245A. Nous utilisons une calibration LRRM (*Line-Reflect-Reflect-Match*). Les lignes d'accès sont extraites à partir de structures de calibrations dédiées et réalisées sur l'échantillon.

La figure 3.20 montre le module du gain en courant et le gain unilatéral maximum de Mason, dérivés à partir des paramètres, en fonction de la fréquence. A et, nous obtenons, à partir de l'extrapolation à – des gains, une fréquence de coupure du gain en courant et une fréquence de coupure du gain en puissance. Ces valeurs sont très bonnes pour une technologie HEMT $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ sur substrat Si(111) hautement résistif avec une longueur de grille de. De plus, une bonne valeur de associée à un bon rapport de sont observées.

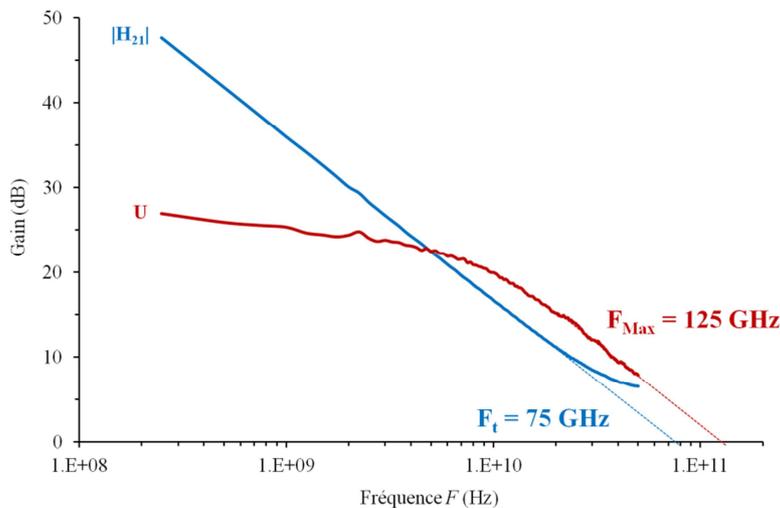


Figure 3.20 : Caractéristiques hyperfréquences (et) du transistor de longueur de grille 125 nm au point de polarisation et

III.2.b Les HEMTs $\text{In}_x\text{Al}_{1-x}\text{N}/\text{GaN}$ sur substrat saphir

L'étude a été menée en collaboration avec l'université RWTH (*Rheinisch-Westfälische Technische Hochschule*) d'Aix la Chapelle et l'entreprise Aixtron d'Herzogenrath. Cette collaboration nous a permis de travailler sur du matériau $\text{In}_x\text{Al}_{1-x}\text{N}/\text{GaN}$ et de bénéficier de leurs

connaissances sur la technologie des HEMTs où la zone de barrière est à base d'Indium, en particulier pour ce qui concerne la réalisation de contacts ohmiques de faible résistivité. Pour ce qui nous concerne, nous avons contribué à la réalisation de dispositifs à faibles longueurs de grilles (jusque 75nm). Cette collaboration a été très productive en termes de rayonnement scientifique (publications et conférences) mais surtout en termes de nouvelles connaissances sur le matériau et la technologie $\text{In}_x\text{Al}_{1-x}\text{N}/\text{GaN}$.

Hétérostructure, technologie et paramètres électriques

L'hétérostructure a été épitaxiée dans un bâti MOCVD AIXTRON 3x2" CCS sur substrat saphir selon le plan c . Les couches de nucléation sont composées d'une couche de 500nm d'AlN suivie d'une couche d' $\text{Al}_{0.24}\text{Ga}_{0.76}\text{N}$ de 400nm . Le buffer de GaN est non dopé et d'épaisseur $3.5\mu\text{m}$. La structure HEMT consiste en une couche d'exclusion d'AlN d'épaisseur 1nm et d'une barrière d' $\text{In}_{0.15}\text{Al}_{0.85}\text{N}$ d'épaisseur 8.3nm . L'avantage des hétérostructures $\text{In}_x\text{Al}_{1-x}\text{N}/\text{GaN}$ par rapport aux hétérostructures $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ réside dans le fait que la polarisation spontanée, composante majoritaire de la polarisation totale, est plus élevée. Cela engendre, malgré une fine épaisseur de barrière idéale pour la montée en fréquence, une densité surfacique d'électrons n_s plus élevée dans ce type d'hétérostructure [38]. Les paramètres matériau de l'hétérostructure, mesurés par effet Hall, sont donnés dans le tableau 3.3. La densité surfacique d'électrons obtenue est presque trois fois plus élevée que pour l'hétérostructure $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ avec une épaisseur de barrière presque deux fois plus petite.

Paramètres matériau	
Densité surfacique d'électrons n_s (10^{13}cm^{-2})	1.89
Mobilité électronique μ ($\text{cm}^2/\text{V}\cdot\text{s}$)	1790
Résistance du canal R_{\square} (Ω)	183

Tableau 3.3 : Paramètres matériau mesurés par effet Hall sur la couche Aixtron

La fabrication du transistor a commencé par le dépôt des contacts ohmiques de source et de drain par évaporation sous vide d'un séquentiel métallique Ti/Al/Ni/Au ($15/100/40/50\text{nm}$). Les contacts sont ensuite recuits à 850°C pendant 30 secondes sous atmosphère N_2 . Les mesures TLM indiquent une résistance de contact $R_c = 0.59\Omega\cdot\text{mm}$ et une résistivité spécifique de

contact . Les contacts de source et de drain sont espacés de . L'isolation est effectuée par implantation d'ions He^+ . Le courant de fuite entre deux contacts ohmiques, isolés et espacés de , est inférieur à jusque . La grille en Té, basée sur une métallisation Ni/Au (), est centrée entre la source et le drain. Pour cette étude, deux longueurs de grille ont été définies par lithographie électronique : et , afin de mettre en évidence les effets de canaux courts. Les rapports d'aspect sont respectivement égaux à et pour les transistors ayant des longueurs de grille de et . Une couche de passivation de SiN, d'épaisseur , est déposée par PECVD à sans prétraitement. Toutes les mesures présentées sont réalisées sur des transistors à deux doigts de grilles ().

Caractérisation en régime statique

Les figures 3.21.a et 3.21.b représentent la caractéristique pour différentes tensions pour des transistors ayant respectivement des longueurs de grille et . Pour le transistor avec , nous observons très clairement sur la figure 3.21.a les effets de canaux courts symbolisés par une conductance de sortie élevée. Le tableau 3.4 regroupe les différentes grandeurs caractéristiques obtenues à partir de ces figures.

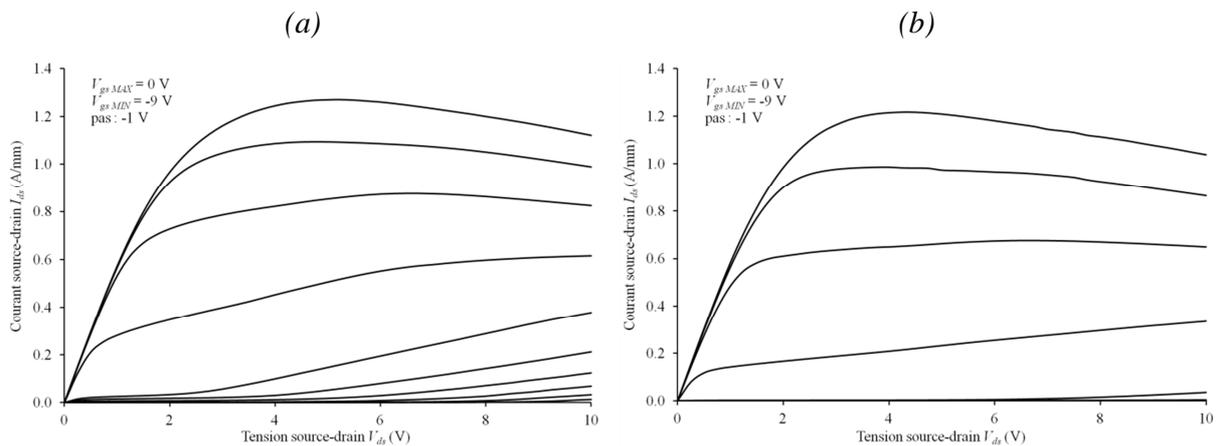


Figure 3.21 : Caractéristiques pour allant de 0 à -9 V par pas de -1 V pour un transistor avec (a) et (b)

(nm)	75	225
(A/mm)	1.271	1.217
à (mA/mm) et	10	0.7
pour à	-5.1	-3.4
pour à	-9	-3.9

Tableau 3.4 : Grandeurs électriques caractéristiques obtenues à partir des réseaux des transistors de longueurs de grilles et

Les densités de courant de drain maximales sont sensiblement les mêmes pour les deux transistors. Une très légère augmentation est observée sur le transistor avec la plus petite longueur de grille. A et , le courant source-drain est plus élevé d'environ un ordre de grandeur pour le transistor présentant une longueur de grille . Les tensions pour lesquelles le courant est égal à sont très nettement diminuées pour le transistor avec la plus petite grille, et cela d'autant plus que la tension source-drain est élevée. Ces effets sont liés aux phénomènes de canaux courts et indiquent un mauvais confinement des électrons dans le canal.

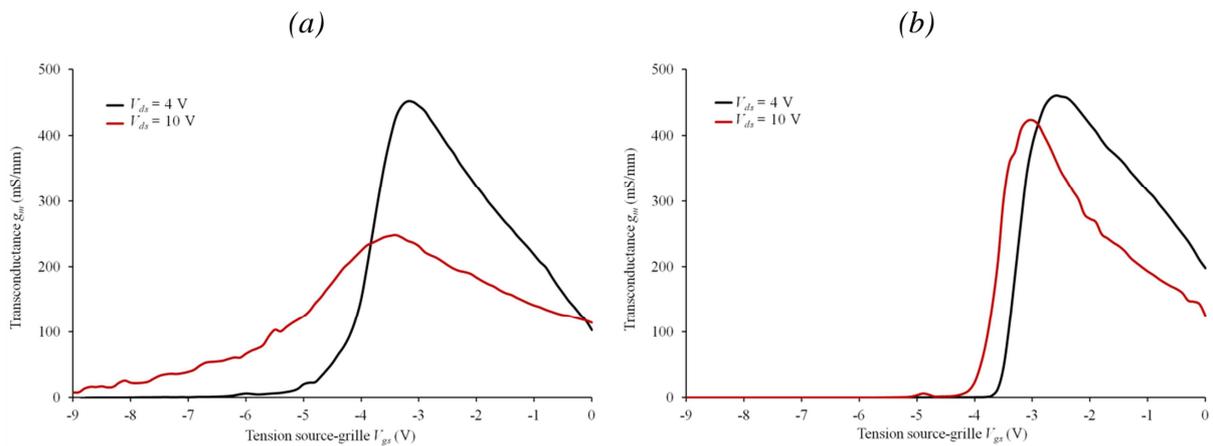


Figure 3.22 : Caractéristiques pour deux tensions (4 et 10 V) pour un transistor avec (a) et (b)

Les figures 3.22.a et 3.22.b représentent les caractéristiques $g_m(V_{gs})$, pour deux tensions V_{ds} de 4 et 10 V, respectivement pour les transistors avec $L_g = 75 \text{ nm}$ et $L_g = 225 \text{ nm}$. Le tableau 3.5 regroupe les différentes grandeurs caractéristiques obtenues à partir de ces figures.

$L_g(\text{nm})$	75	225
$g_{m \text{ Max}} \text{ (mS/mm)}$ à $V_{ds} = 4 \text{ V}$	452	460.5
$V_{gs} \text{ (V)}$ pour $g_{m \text{ Max}} \text{ (mS/mm)}$ à $V_{ds} = 4 \text{ V}$	-3.2	-2.6
$V_p \text{ (V)}$ à $V_{ds} = 4 \text{ V}$	-4.25	-3.55
$g_{m \text{ Max}} \text{ (mS/mm)}$ à $V_{ds} = 10 \text{ V}$	248.3	423.5
$V_{gs} \text{ (V)}$ pour $g_{m \text{ Max}} \text{ (mS/mm)}$ à $V_{ds} = 10 \text{ V}$	-3.4	-3
$V_p \text{ (V)}$ à $V_{ds} = 10 \text{ V}$	-6.5	-3.85

Tableau 3.5 : Grandeurs électriques caractéristiques obtenues à partir des réseaux $g_m(V_{gs})$ pour des transistors de longueurs de grilles 75 nm et 225 nm

A $V_{ds} = 4 \text{ V}$, la transconductance extrinsèque maximale est très élevée pour les deux transistors. Ces valeurs de transconductances sont à l'état de l'art pour la technologie $\text{In}_x\text{Al}_{1-x}\text{N}/\text{GaN}$ sur substrat saphir. A partir de l'équation (3.12) et des grandeurs technologiques, nous pouvons déduire des valeurs respectives de $R_s = 7.5 \Omega$ et 7.3Ω pour les transistors avec $L_g = 75 \text{ nm}$ et 225 nm . A partir de l'équation (3.11), nous déterminons, pour les mêmes conditions de polarisation, une valeur de la transconductance intrinsèque maximale de 684 mS/mm pour le transistor avec $L_g = 75 \text{ nm}$ et de 694 mS/mm pour le transistor avec $L_g = 225 \text{ nm}$. A $V_{ds} = 10 \text{ V}$, nous observons une brutale diminution de la transconductance pour le transistor avec une petite longueur de grille $L_g = 75 \text{ nm}$. Le transistor avec la plus grande grille $L_g = 225 \text{ nm}$ possède quand à lui un meilleur contrôle des charges dans le canal avec l'augmentation de la tension V_{ds} . La tension V_{gs} correspondant à l'obtention du maximum de transconductance diminue sensiblement de la même manière pour les deux transistors avec l'augmentation de la tension V_{ds} . Enfin, la tension de pincement, entre $V_{ds} = 4 \text{ V}$ et $V_{ds} = 10 \text{ V}$, diminue de manière conséquente pour le transistor à petite longueur de grille. Nous mesurons un

élevé de g_m sur la gamme de tension de V_{gs} à V_{gs} pour le transistor avec $L_g = 75$ nm. Par contre, la valeur du g_m diminue à V_{gs} dans la même plage de tension pour un transistor avec $L_g = 225$ nm. Cela met en évidence l'influence des effets de canaux courts sur le fonctionnement du transistor avec la plus petite grille, caractérisée par une conductance de sortie élevée et une dégradation des performances avec l'augmentation de la tension V_{ds} [39]. Un compromis sera donc à réaliser afin de conserver de bonnes potentialités en puissance hyperfréquence tout en conservant la possibilité de travailler à haute fréquence.

Caractérisation en régime RF

Les mesures sont réalisées de la même manière que pour les échantillons AlGaIn/GaN. Les figure 3.23.a et 3.23.b montrent le module du gain en courant $|H_{21}|$ et le gain unilatéral maximum de Mason U en fonction de la fréquence pour des échantillons ayant les deux longueurs de grille différentes.

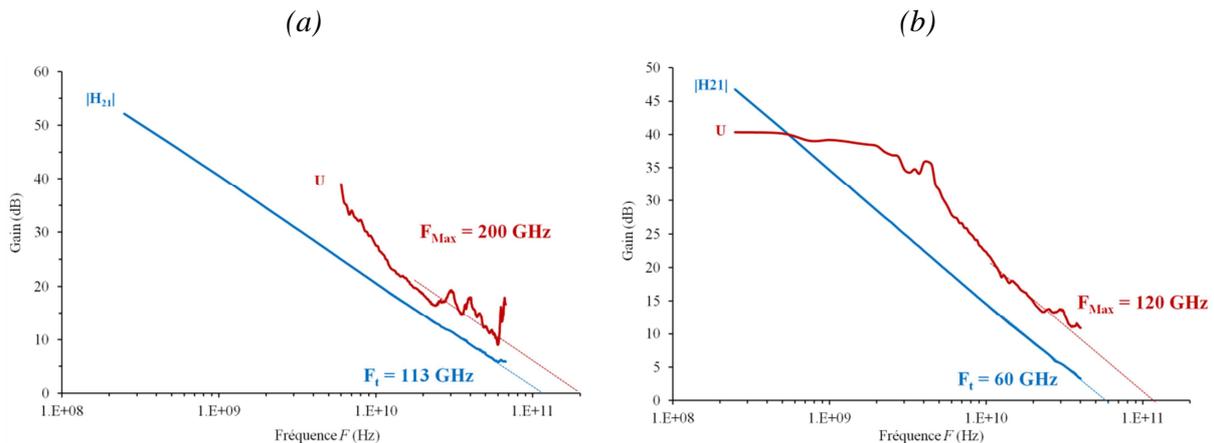


Figure 3.23 : Caractéristiques hyperfréquences du transistor de longueur de grille 75 nm au point de polarisation $V_{gs} = 0.5$ V et $V_{ds} = 1.5$ V (a) et du transistor de longueur de grille 225 nm au point de polarisation $V_{gs} = 0.5$ V et $V_{ds} = 1.5$ V (b)

Pour le transistor avec $L_g = 75$ nm, à $V_{gs} = 0.5$ V et $V_{ds} = 1.5$ V, nous obtenons une fréquence de coupure du gain en courant $F_t = 113$ GHz et une fréquence de coupure du gain en puissance $F_{Max} = 200$ GHz. Ces performances en termes de fréquences de coupure sont à l'état de l'art pour la technologie HEMT $In_xAl_{1-x}N/GaN$ sur substrat saphir. Pour le transistor présentant une longueur de grille $L_g = 225$ nm, à $V_{gs} = 0.5$ V et $V_{ds} = 1.5$ V, nous obtenons une

fréquence de coupure du gain en courant $F_t = 60 \text{ GHz}$ et une fréquence de coupure du gain en puissance $F_{Max} = 120 \text{ GHz}$. Nous remarquons que le rapport F_{Max}/F_t est légèrement meilleur pour la technologie de grille de 225 nm . Cela s'explique par une conductance de sortie plus faible sur ce transistor dégradant moins la fréquence de coupure du gain en puissance F_{Max} .

A $V_{ds} = 10 \text{ V}$, nous remarquons une diminution des fréquences de coupure maximale du gain en courant pour les deux longueurs de grilles. Une baisse significative est observée sur le transistor de longueur de grille $L_g = 75 \text{ nm}$ avec une fréquence de coupure du gain en courant $F_t = 76 \text{ GHz}$ contre $F_t = 113 \text{ GHz}$ à $V_{ds} = 4 \text{ V}$. Sur le transistor avec la grille de 225 nm , cette chute est plus légère. La fréquence de coupure du gain en courant à $V_{ds} = 10 \text{ V}$ est encore de 55 GHz , contre 60 GHz à $V_{ds} = 4 \text{ V}$.

Enfin, nous observons que l'évolution de la fréquence de coupure F_t n'est pas inversement proportionnelle à la longueur de grille comme le laisse penser l'équation (3.18). Cet effet est encore plus significatif avec l'augmentation de la tension source-drain de par l'apparition d'effets de canaux courts. Nous allons expliquer ce phénomène à partir de la détermination du temps de transit total et de ses différentes composantes à $V_{ds} = 4 \text{ V}$ et $V_{ds} = 10 \text{ V}$ pour les deux transistors de longueurs de grille différentes.

Etude des temps de transit

Nous avons déterminé pour les deux transistors ($L_g = 75 \text{ nm}$ et $L_g = 225 \text{ nm}$) le temps de transit total composé du temps de transit des électrons sous la grille $\tau_{transit}$, du temps de charge et de décharge des capacités parasites du canal τ_{charge} et du temps mis par les électrons pour traverser la zone de déplétion en sortie de grille côté drain τ_{drain} . Comme le montre l'équation (3.18), le temps de transit total est inversement proportionnel à la fréquence de coupure du gain en courant. Les différents temps de transit sont obtenus à partir de l'exploitation des paramètres S_{ij} à différentes tensions source-drain ($V_{ds} = 4 \text{ V}$ et $V_{ds} = 10 \text{ V}$) afin d'observer l'influence des effets de canaux courts. La figure 3.24 représente le temps de transit total en fonction de l'inverse du courant de drain à $V_{ds} = 4 \text{ V}$ et $V_{ds} = 10 \text{ V}$ pour le transistor de longueur de grille 225 nm .

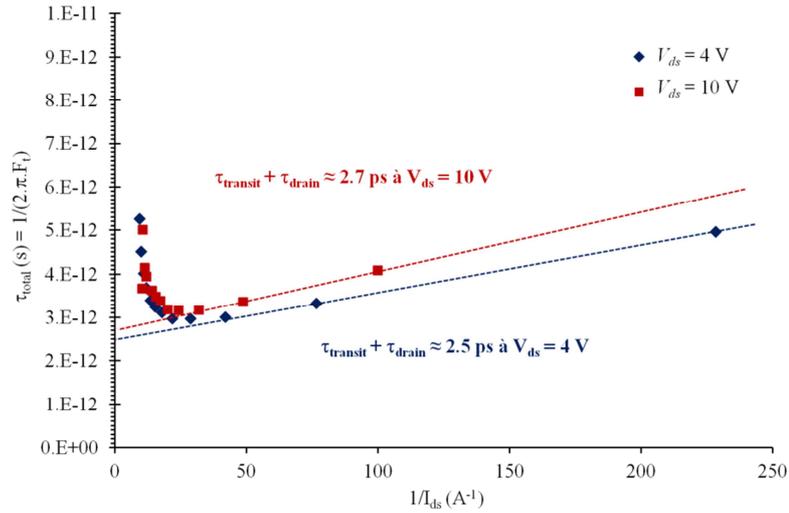


Figure 3.24 : Temps de transit total en fonction de $1/I_{ds}$ du transistor de longueur de grille permettant de déterminer $\tau_{transit} + \tau_{drain}$ pour deux tensions

Nous déterminons à partir de l'extrapolation du temps de transit total à $1/I_{ds} = 0$:

- à $V_{ds} = 4 V$
- à $V_{ds} = 10 V$

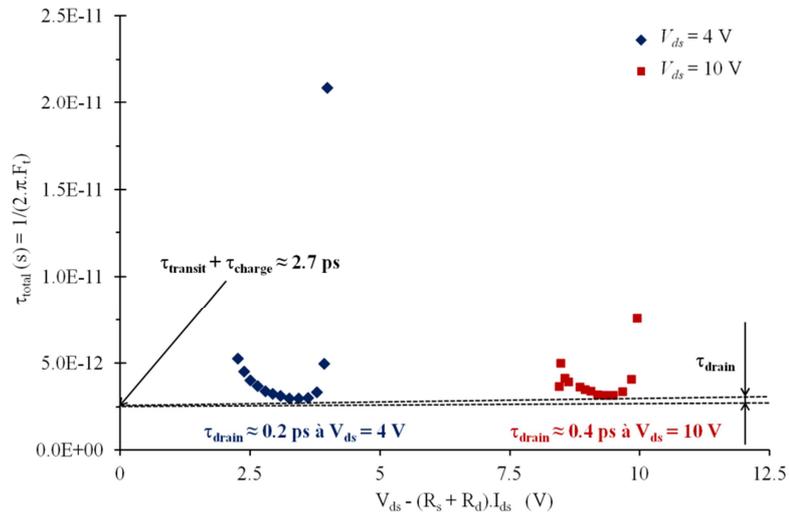


Figure 3.25 : Temps de transit total en fonction de $V_{ds} - (R_s + R_d) \cdot I_{ds}$ à $1/I_{ds} = 0$ et du transistor de longueur de grille 225 nm permettant de déterminer $\tau_{transit} + \tau_{charge}$ ainsi que τ_{drain} pour les deux tensions

La figure 3.25 représente le temps de transit total en fonction de V_{gs} à $V_{ds} = 4$ V et $V_{ds} = 10$ V pour le transistor de longueur de grille $L_g = 225$ nm.

A partir de l'extrapolation à $V_{gs} = 0$ V des minima des temps de transit totaux à $V_{gs} = 0$ V et $V_{gs} = 0$ V, nous obtenons $\tau_{total} = 2.3$ ps et $\tau_{total} = 2.4$ ps. L'écart entre cette valeur et le minima du temps de transit total permet de mesurer τ_{charge} à $V_{gs} = 0$ V et τ_{drain} à $V_{gs} = 0$ V.

La figure 3.26 représente les contributions des différents temps (τ_{charge} , τ_{drain} et $\tau_{transit}$) dans le temps de transit total (τ_{total}) à $V_{gs} = 0$ V et $V_{gs} = 0$ V pour le transistor de longueur de grille $L_g = 225$ nm.

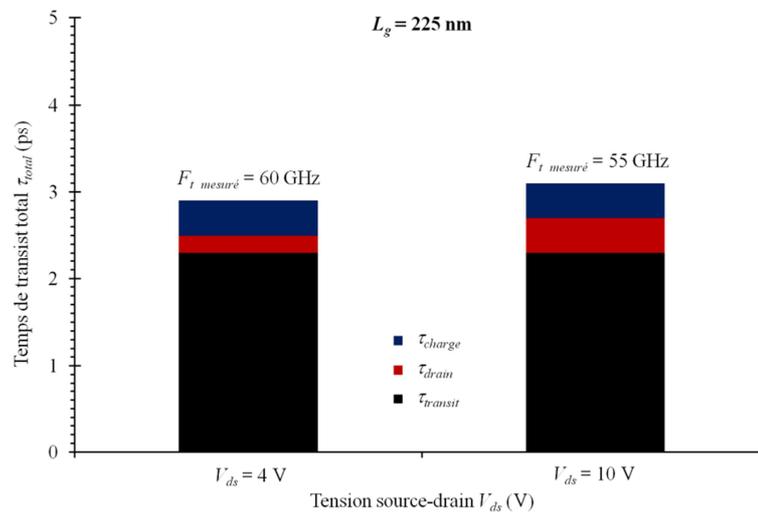


Figure 3.26 : Contribution du τ_{charge} , du τ_{drain} et du $\tau_{transit}$ dans le temps de transit total à $V_{gs} = 0$ V et $V_{gs} = 0$ V pour le transistor de longueur de grille $L_g = 225$ nm.

Nous observons que la légère diminution de la fréquence de coupure du gain en courant entre $V_{gs} = 0$ V et $V_{gs} = 0$ V est liée essentiellement à la légère augmentation du temps mis par les électrons pour traverser la zone de déplétion en sortie de grille côté drain (τ_{drain}).

Nous avons effectué les mêmes mesures permettant l'extraction de τ_{charge} , τ_{drain} et $\tau_{transit}$ pour le transistor de longueur de grille $L_g = 225$ nm. La figure 3.27 représente pour ce transistor les contributions des différentes composantes dans le temps de transit total (τ_{total}) à $V_{gs} = 0$ V et $V_{gs} = 0$ V.

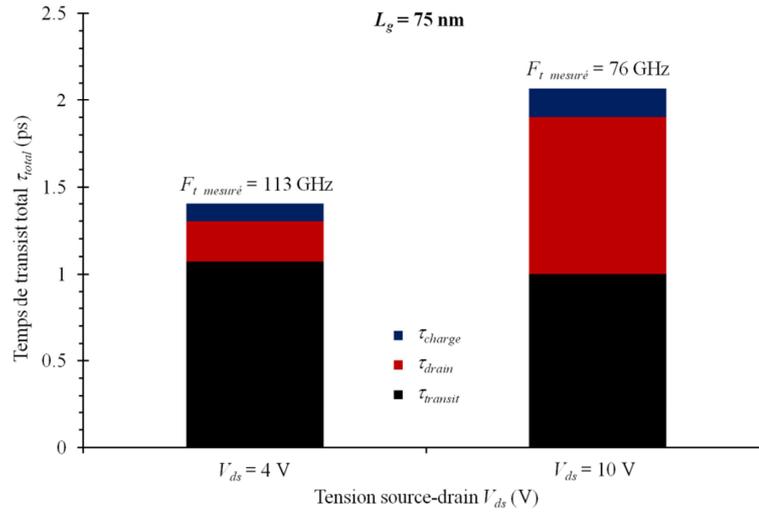


Figure 3.27 : Contribution du $\tau_{transit}$, du τ_{drain} et du τ_{charge} dans le temps de transit total à $V_{ds} = 4$ V et $V_{ds} = 10$ V pour le transistor de longueur de grille $L_g = 75$ nm

Nous observons une nette augmentation du τ_{total} lors du passage de $V_{ds} = 4$ V à $V_{ds} = 10$ V, provoquée par d'important effets de canaux courts. Cela explique la diminution de la fréquence de coupure du gain en courant de $f_{t,mesuré} = 113$ GHz à $f_{t,mesuré} = 76$ GHz.

La figure 3.28 regroupe les différents temps ($\tau_{transit}$, τ_{drain} et τ_{charge}) à $V_{ds} = 4$ V et $V_{ds} = 10$ V pour les transistor de longueur de grille $L_g = 75$ nm et $L_g = 225$ nm.

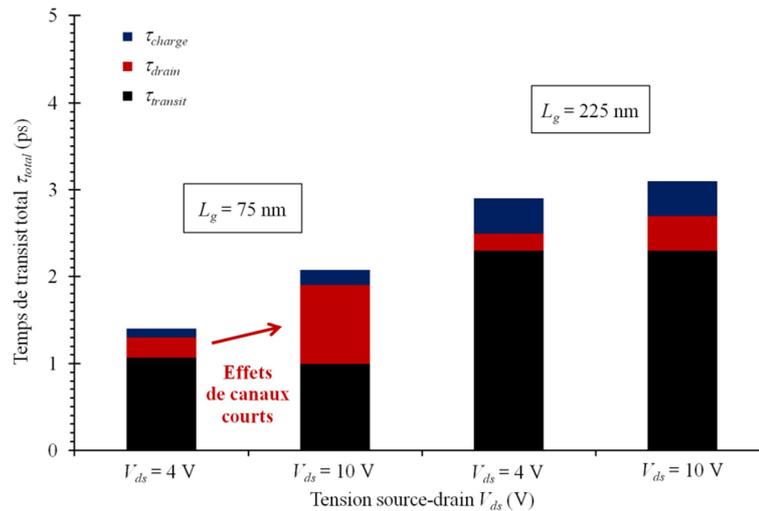


Figure 3.28 : Contribution du $\tau_{transit}$, du τ_{drain} et du τ_{charge} dans le temps de transit total à $V_{ds} = 4$ V et $V_{ds} = 10$ V pour les transistor de longueur de grille $L_g = 75$ nm et $L_g = 225$ nm

En conclusion, la contribution provoquée par les effets de canaux courts reste négligeable pour le transistor de longueur de grille 225 nm. Par contre, pour le transistor avec $L_g = 75 \text{ nm}$, on observe un moins bon confinement des porteurs sous la grille dès $V_{ds} = 4 \text{ V}$ affectant légèrement la mobilité électronique. A $V_{ds} = 10 \text{ V}$, les effets de canaux courts sont très importants, symbolisés par une augmentation conséquente de τ_{drain} . A partir des équations (3.18), (3.20) et (3.21), nous pouvons exprimer le temps de transit total et ses différentes composantes sous la forme :

$$\begin{aligned} \tau_{\text{total}} &= \tau_{\text{transit}} + \tau_{\text{charge}} + \tau_{\text{drain}} \\ &= \frac{C_{gs} + C_{gd}}{g_m} + C_{gd} \cdot (R_s + R_d) + g_{ds} \frac{(C_{gs} + C_{gd}) \cdot (R_s + R_d)}{g_m} \end{aligned} \quad (3.23)$$

Nous pouvons conclure à partir de cette équation que l'augmentation de τ_{drain} est provoquée par l'augmentation de la conductance de sortie g_{ds} . Comme nous l'avons vu auparavant, l'apparition des effets de canaux courts, engendrée par un faible rapport d'aspect entre la longueur de grille et l'épaisseur de la couche de barrière, provoque l'augmentation de cette conductance de sortie. La détermination du rapport d'aspect critique pour lequel les effets de canaux courts deviennent non négligeables, ainsi que l'effet de la longueur de grille effective, font l'objet de l'étude suivante.

III.2.c Impact de la longueur de grille sur les performances des HEMTs $\text{In}_x\text{Al}_{1-x}\text{N}/\text{GaN}$

Pour cette étude, nous allons comparer les résultats obtenus sur des transistors de longueurs de grilles allant de 75 nm à 2 μm afin de mettre en avant les problèmes intervenant lors de la diminution de la longueur de grille. Les transistors ont tous été réalisés sur la même épitaxie $\text{In}_x\text{Al}_{1-x}\text{N}/\text{GaN}$ sur substrat saphir que précédemment. Mis à part pour le transistor avec une longueur de grille de 110 nm pour lequel la réalisation des contacts ohmiques est différente ($R_c = 0.86 \Omega \cdot \text{mm}$), le procédé technologique utilisé est le même que pour l'étude précédente. Par ailleurs, les résultats des transistors avec des longueurs de grilles de 75 nm et de 225 nm sont ceux de l'étude précédente. Les résultats des transistors avec des longueurs de grilles supérieures ou égales à 500 nm proviennent des études menées à l'université de Aachen.

Le tableau 3.6 regroupe les paramètres géométriques et technologiques ainsi que les résultats expérimentaux en régimes statique (DC) et hyperfréquence (RF) des différents transistors.

L_g (μm)	2	1	0.5	0.225	0.110	0.075
L_{gs} (μm)	1	1.5	1.5	0.76	0.82	0.84
L_g/t_{bar}	215	107	54	24	12	8
R_s (Ω)	9.9	10.9	10.9	7.3	10.1	7.5
$I_{ds\ Max}$ (mA/mm) à $V_{ds} = 10\text{ V}$	692	784	911	1038	950	1121
V_p (V) à $V_{ds} = 10\text{ V}$	-3.1	-3.2	-3.2	-3.85	-4.8	-6.5
$g_{m\ Max}$ (mS/mm) à $V_{ds} = 10\text{ V}$	260	299	369	424	231	248
F_t (GHz)	6.7	14.1	26.3	60	80	113
$F_t \times L_g$ (GHz. μm)	13.4	14.1	13.2	11.7	8.8	8.5

Tableau 3.6 : Paramètres géométriques et technologiques (L_g , L_{gs} , L_g/t_{bar} , R_s). Résultats des mesures statiques ($I_{ds\ Max}$, V_p et $g_{m\ Max}$) à $V_{ds} = 10\text{ V}$ et résultats des mesures hyperfréquences (F_t et $F_t \times L_g$) pour des HEMTs $\text{In}_x\text{Al}_{1-x}\text{N}/\text{GaN}$ de longueurs de grilles allant de 75 nm à 2 μm

Les figures 3.29.a à 3.29.d représentent respectivement la densité de courant de drain maximale $I_{ds\ Max}$ à $V_{ds} = 10\text{ V}$, la tension de pincement V_p à $V_{ds} = 10\text{ V}$, la transconductance maximale $g_{m\ Max}$ à $V_{ds} = 10\text{ V}$ et le produit $F_t \times L_g$ en fonction du rapport d'aspect L_g/t_{bar} pour les cinq composants de longueurs de grilles différentes. La figure 3.30 montre l'évolution de la fréquence de coupure du gain en courant F_t en fonction de la longueur de grille L_g des transistors étudiés, ainsi que l'évolution linéaire théorique au premier ordre de la fréquence de coupure F_t .

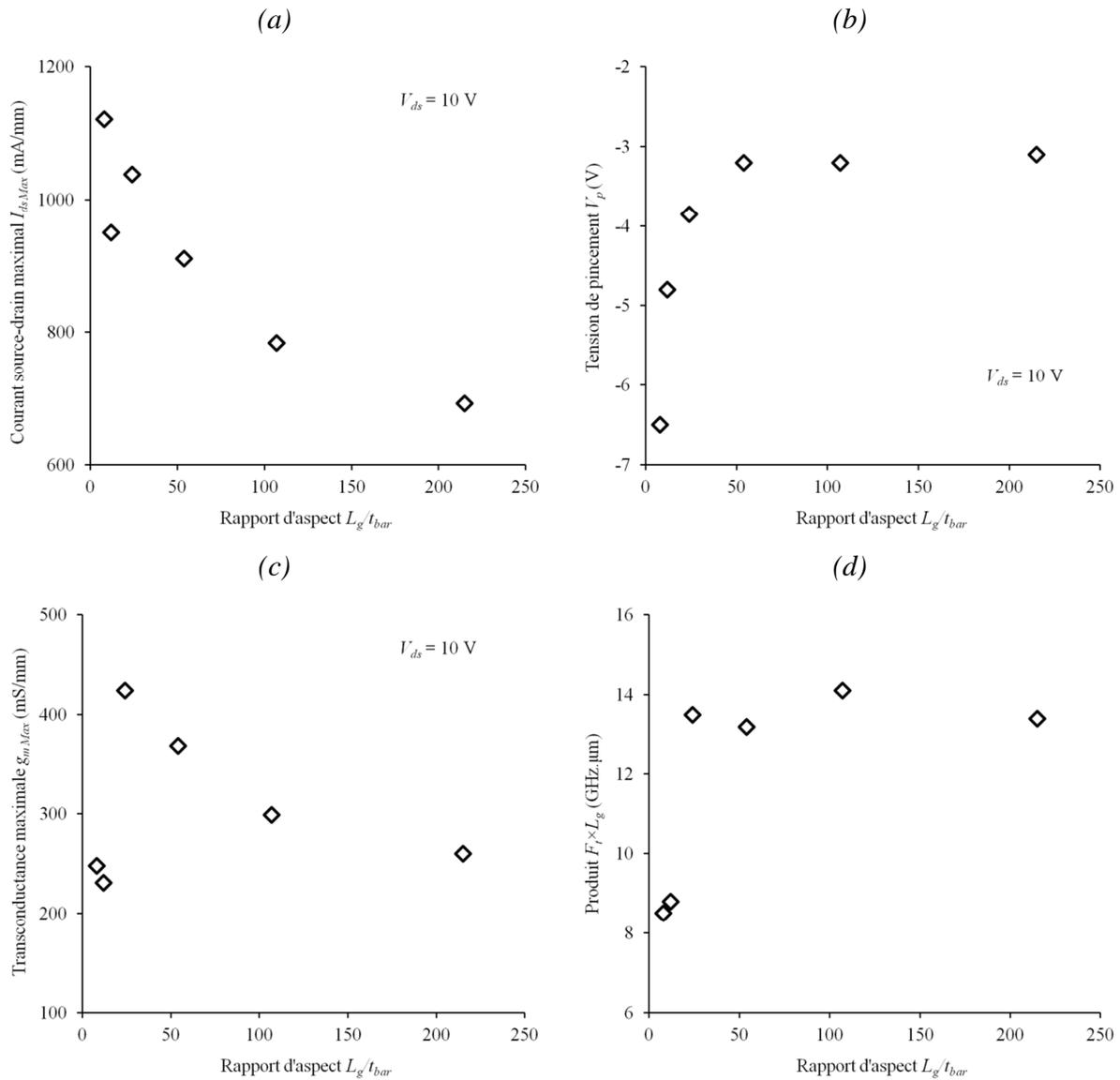


Figure 3.29 : Evolutions respectives de la densité de courant de drain maximale (a), de la tension de pincement (b), de la transconductance maximale (c) et du produit (d) en fonction du rapport d'aspect des 5 transistors avec allant de à

Nous observons sur la figure 3.29.a une augmentation du courant maximal de drain avec la diminution de la longueur de grille. Il est à noter que le transistor de longueur de grille ne respecte pas cette évolution de par la plus grande résistance des contacts ohmiques. Par contre, l'augmentation de la densité de courant de drain ne suit pas une évolution inversement proportionnelle à la longueur de grille. Cela indique que la seule prise en compte du champ

électrique intrinsèque sous la grille n'est pas pertinente pour le calcul du courant. Il faut donc également prendre en compte les variations de la vitesse de saturation des électrons. Sur la figure 3.29.b, nous observons une diminution de la tension de pincement avec la diminution de la longueur de grille en dessous de . La décroissance de la tension de pincement est d'autant plus conséquente que la longueur de grille décroît. Cela s'explique par la diminution du rapport d'aspect entre la longueur de grille et le canal conduisant à une augmentation du champ électrique induit par le drain et parallèle au canal. Cela entraîne un affaiblissement de l'influence de la tension de grille appliquée et donc un mauvais contrôle des charges dans le canal. La figure 3.29.c indique une augmentation de la transconductance maximale à avec la diminution de longueur de grille jusque . En dessous de cette longueur, la transconductance chute à cause des effets de canaux courts provoquant entre autres l'augmentation de la conductance de sortie des transistors. Enfin, on remarque sur la figure 3.29.d que le produit reste constant pour les transistors respectant un rapport d'aspect d'environ . Pour des rapports d'aspect inférieurs, le produit est fortement dégradé. En conclusion de ces observations, nous pouvons en déduire qu'en dessous d'un rapport d'aspect d'environ , les effets de canaux courts apparaissent de manière évidente dans le fonctionnement du transistor.

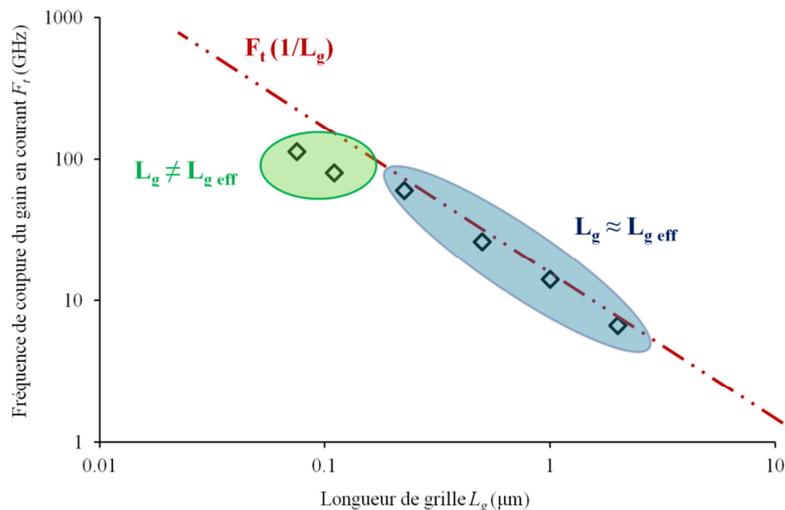


Figure 3.30 : Evolution de la fréquence de coupure du gain en courant F_t en fonction de la longueur de grille L_g avec une représentation linéaire de F_t inversement proportionnelle à L_g

Sur la figure 3.30, nous observons pour les transistors de longueurs de grilles 110 et 75 nm que la fréquence de coupure du gain en courant mesurée est plus faible que celle prédite par l'évolution théorique en $1/L_g$. Les effets de canaux courts, apparaissant pour des rapports d'aspect L_g/t_{bar} trop faibles, entraînent la formation d'une grille virtuelle sur les bords de la grille réelle, majoritairement côté drain. La grille virtuelle vient s'ajouter à la longueur de grille réelle pour former la longueur de grille effective $L_{g\ eff}$ [35]. De plus, pour les petites longueurs de grilles, la vitesse de dérive des électrons n'atteint plus la vitesse de saturation (v_{sat}) ; on parle alors de vitesse des électrons effective (v_{eff}) [40]. Les termes L_g et v_{sat} sont respectivement remplacés dans les équations (3.18) et (3.19) par la longueur de grille effective ($L_{g\ eff}$) et la vitesse des électrons effective (v_{eff}).

IV Conclusion

Dans ce chapitre, nous avons décrit les différentes étapes de fabrication du transistor de type HEMT pour des applications à haute fréquence. L'optimisation des contacts ohmiques sur les épitaxies $In_xAl_{1-x}N/GaN$ a permis d'obtenir des résistances de contact pratiquement aussi faibles que celles obtenues sur le matériau $Al_xGa_{1-x}N/GaN$. Une modification dans le procédé de lithographie optique pour l'isolation par implantation a été apportée afin de supprimer les contours de résines polymérisées autour des motifs et ainsi éviter les coupures de grilles. La majeure partie du travail technologique a été consacrée à la fabrication de grilles en Té. Celles-ci sont réalisées à partir d'un tri-couche de résines électrosensibles et d'un développement sélectif. Nous avons réalisé des grilles de longueur 125 nm en adaptant ce procédé de fabrication sur des hétérostructures à base de GaN. Afin de fabriquer des grilles inférieures à 100 nm, le procédé a été divisé en deux étapes. La première étape permet, après exposition au masqueur et développement, l'ouverture du chapeau avec un profil casquette. La seconde étape consiste à définir le pied de grille. Grâce à cette optimisation, nous avons réalisé des longueurs de grilles allant jusqu'à 75 nm. Les derniers travaux ont porté sur le rapprochement de la grille vers le contact de source afin d'obtenir des transistors pour des applications de puissance hyperfréquence en bande Ka. A cet effet, la distance grille-source a été réduite jusqu'à seulement 350 nm pour une longueur de grille de 250 nm.

Les faibles longueurs de grille réalisées ont permis d'atteindre des performances à l'état de l'art en termes de transconductance et fréquences de coupure sur les deux types d'hétérostructure utilisés ($\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ et $\text{In}_x\text{Al}_{1-x}\text{N}/\text{GaN}$). Des transconductances maximales extrinsèque de 332 mS/mm et intrinsèque de 458 mS/mm ont été obtenues pour des transistors fabriqués à partir d'une épitaxie $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ d'épaisseur de barrière 12.5 nm sur substrat Si(111) hautement résistif, avec une longueur de grille de 125 nm . Sur ce transistor, les fréquences de coupures du gain en courant et en puissance (F_t et F_{Max}) sont respectivement de 75 GHz et 125 GHz . Sur le transistor basé sur l'hétérostructure $\text{In}_x\text{Al}_{1-x}\text{N}/\text{GaN}$ épitaxiée sur substrat saphir, d'épaisseur de barrière 8.3 nm , les fréquences de coupure du gain en courant en en puissance sont respectivement de 113 GHz et 200 GHz pour des longueurs de grilles de 75 nm . La comparaison avec un transistor de longueur de grille 225 nm nous a permis de visualiser et d'analyser les dégradations apportées par les effets de canaux courts. A partir de l'étude paramétrique sur l'influence de la longueur de grille pour les HEMTs $\text{In}_x\text{Al}_{1-x}\text{N}/\text{GaN}$, nous avons déterminé pour cette technologie un rapport d'aspect critique de 25. En dessous de cette valeur, les performances du transistor ne correspondent plus à celles attendues à partir de la théorie. La principale cause est liée à la grille virtuelle qui devient non négligeable et augmente ainsi la longueur de grille effective du composant et à l'importante augmentation de la conductance de sortie g_{ds} dans les conditions de polarisation requise pour des applications de puissance hyperfréquence. Cette augmentation est confirmée par l'accroissement du temps de transit dans la région grille-drain pour des tensions drain-source plus élevées particulièrement dans le cas d'un faible rapport d'aspect.

V Bibliographie

- [1] Gerbedoen, J.-C.; Soltani, A.; Mattalah, M.; Telia, A.; Troadec, D.; Abdallah, B.; Gautron, E.; De Jaeger, J.-C.; , "Study of ohmic contact formation on AlGa_N/Ga_N HEMT with Al_N spacer on silicon substrate," *Microwave Integrated Circuits Conference, 2009. EuMIC 2009. European* , vol., no., pp.136-139, 28-29 Sept. 2009
- [2] Ruvimov, S.; Liliental-Weber, Z.; Washburn, J.; Duxstad, K. J.; Haller, E. E.; Fan, Z.-F.; Mohammad, S. N.; Kim, W.; Botchkarev, A. E.; Morkoc, H.; , "Microstructure of Ti/Al and Ti/Al/Ni/Au Ohmic contacts for n-GaN," *Applied Physics Letters* , vol.69, no.11, pp.1556-1558, Sept. 1996
- [3] Fan, Zhifang; Mohammad, S.N.; Kim, Wook; Aktas, O.; Botchkarev, A.E.; Morkoc, H.; , "Very low resistance multilayer Ohmic contact to n-GaN," *Applied Physics Letters*, vol.68, no.12, pp.1672-1674, Mar. 1996
- [4] Papanicolaou, N.A.; Rao, M.V.; Mittereder, J.; Anderson, W.T.; , "Reliable Ti/Al and Ti/Al/Ni/Au ohmic contacts to n-type GaN formed by vacuum annealing," *Journal of Vacuum Science & Technology B: Microelectronics and Nanometer Structures* , vol.19, no.1, pp.261-267, Jan. 2001
- [5] Luther, B.P.; Mohny, S.E.; Jackson, T.N.; Asif Khan, M.; Chen, Q.; Yang, J.W.; , "Investigation of the mechanism for Ohmic contact formation in Al and Ti/Al contacts to n-type GaN," *Applied Physics Letters* , vol.70, no.1, pp.57-59, Jan. 1997
- [6] Stevens, L.; Jonckheere, R.; Froyen, E.; Decoutere, S.; Lanneer, D.; , "Determination of the proximity parameters in electron beam lithography using DOUGHNUT-structures," *Microel. Eng.*, vol.5, no.1-4, pp.141-150, Dec. 1986
- [7] Saito, W.; Takada, Y.; Kuraguchi, M.; Tsuda, K.; Omura, I.; Ogura, T.; Ohashi, H.; , "High breakdown voltage AlGa_N-Ga_N power-HEMT design and high current density switching behavior," *Electron Devices, IEEE Transactions on* , vol.50, no.12, pp.2528- 2531, Dec.2003

- [8] Saito, W.; Nitta, T.; Kakiuchi, Y.; Saito, Y.; Tsuda, K.; Omura, I.; Yamaguchi, M.; , "A 120-W Boost Converter Operation Using a High-Voltage GaN-HEMT," *Electron Device Letters, IEEE* , vol.29, no.1, pp.8-10, Jan. 2008
- [9] Pei, Y.; Chen, Z.; Brown, D.; Keller, S.; Denbaars, S.P.; Mishra, U.K.; , "Deep-Submicrometer AlGaIn/GaN HEMTs With Slant Field Plates," *Electron Device Letters, IEEE* , vol.30, no.4, pp.328-330, Apr. 2009
- [10] Russo, S.; Di Carlo, A.; , "Influence of the Source–Gate Distance on the AlGaIn/GaN HEMT Performance," *Electron Devices, IEEE Transactions on* , vol.54, no.5, pp.1071-1075, May 2007
- [11] Selvaraj, S.L.; Suzue, T.; Egawa, T.; , "Breakdown Enhancement of AlGaIn/GaN HEMTs on 4-in Silicon by Improving the GaN Quality on Thick Buffer Layers," *Electron Device Letters, IEEE* , vol.30, no.6, pp.587-589, June 2009
- [12] Dora, Y.; Chakraborty, A.; Mc Carthy, L.; Keller, S.; Denbaars, S.P.; Mishra, U.K.; , "High Breakdown Voltage Achieved on AlGaIn/GaN HEMTs With Integrated Slant Field Plates," *Electron Device Letters, IEEE* , vol.27, no.9, pp.713-715, Sept. 2006
- [13] Zhang, N.-Q.; Keller, S.; Parish, G.; Heikman, S.; DenBaars, S.P.; Mishra, U.K.; , "High breakdown GaN HEMT with overlapping gate structure," *Electron Device Letters, IEEE* , vol.21, no.9, pp.421-423, Sept. 2000
- [14] Green, B.M.; Chu, K.K.; Chumbes, E.M.; Smart, J.A.; Shealy, J.R.; Eastman, L.F.; , "The effect of surface passivation on the microwave characteristics of undoped AlGaIn/GaN HEMTs," *Electron Device Letters, IEEE* , vol.21, no.6, pp.268-270, June 2000
- [15] Jong-Soo Lee; Vescan, A.; Wieszt, A.; Dietrich, R.; Leier, H.; Young-Se Kwon; , "Small signal and power measurements of AlGaIn/GaN HEMT with SiN passivation," *Electronics Letters* , vol.37, no.2, pp.130-132, 18 Jan 2001
- [16] Hyungtak Kim; Thompson, R.M.; Tilak, V.; Prunty, T.R.; Shealy, J.R.; Eastman, L.F.; , "Effects of SiN passivation and high-electric field on AlGaIn-GaN HFET degradation," *Electron Device Letters, IEEE* , vol.24, no.7, pp.421-423, July 2003

- [17] Balachander, K.; Arulkumaran, S.; Sano, Y.; Egawa, T.; Baskar, K.; , "Fabrication of AlGaIn/GaN double-insulator metal–oxide–semiconductor high-electron-mobility transistors using SiO₂ and SiN as gate insulators," *physica status solidi (a)* , vol.202, no.4, pp.R32-R34, Mar. 2005
- [18] Chung, J.W.; Saadat, O.I.; Tirado, J.M.; Xiang Gao; Guo, S.; Palacios, T.; , "Gate-Recessed InAlN/GaN HEMTs on SiC Substrate With Al₂O₃ Passivation," *Electron Device Letters, IEEE* , vol.30, no.9, pp.904-906, Sept. 2009
- [19] Medjdoub, F.; Sarazin, N.; Tordjman, M.; Magis, M.; di Forte-Poisson, M.A.; Knez, M.; Delos, E.; Gaquiere, C.; Delage, S.L.; Kohn, E.; , "Characteristics of Al₂O₃/AlInN /GaN MOSHEMT," *Electronics Letters* , vol.43, no.12, pp.691-692, June 7 2007
- [20] Deen, D.A.; Storm, D.F.; Bass, R.; Meyer, D.J.; Katzer, D.S.; Binari, S.C.; Lacin, J.W.; Gougousi T.; , "Atomic layer deposited Ta₂O₅ gate insulation for enhancing breakdown voltage of AlN/GaN high electron mobility transistors," *Appl. Phys. Lett.*, vol.98, no.2, pp.023506, Jan. 2011
- [21] Dora, Y.; Han, S.; Klenov, D.; Hansen, P.J.; Kwang-soo No, Mishra, U.K.; Stemmer, S.; Speck J.S.; , "ZrO₂ gate dielectrics produced by ultraviolet ozone oxidation for GaN and AlGaIn/GaN transistors," *J. Vac. Sci. Technol. B* , vol.24, no.2, pp.575, Feb. 2006
- [22] Kuzmik, J.; Pozzovivo, G.; Abermann, S.; Carlin, J.-F.; Gonschorek, M.; Feltin, E.; Grandjean, N.; Bertagnolli, E.; Strasser, G.; Pogany, D.; , "Technology and Performance of InAlN/AlN/GaN HEMTs With Gate Insulation and Current Collapse Suppression Using ZrO₂ or HfO₂," *Electron Devices, IEEE Transactions on* , vol.55, no.3, pp.937-941, Mar. 2008
- [23] Sugiura, S.; Kishimoto, S.; Mizutani, T.; Kuroda, M.; Ueda, T.; Tanaka, T.; , "Normally-off AlGaIn/GaN MOSHFETs with HfO₂ gate oxide," *physica status solidi (c)* , vol.5, no.6, pp.1923-1925, May 2008
- [24] Yagi, S.; Shimizu, M.; Inada, M.; Yamamoto, Y.; Guanxi Piao; Yano, Y.; Okumura, H.; , "High Breakdown Voltage AlGaIn/GaN MIS-HEMT with SiN and TiO₂ Gate Insulator," *Semiconductor Device Research Symposium, 2005 International* , vol., no., pp. 280-281, Dec. 7-9, 2005

- [25] Derluyn, J.; Boeykens, S.; Cheng, K.; Vandersmissen, R.; Das, J.; Ruythooren, W.; Degroote, S.; Leys, M.R.; Germain, M.; Borghs, G.; , "Improvement of AlGaIn/GaN high electron mobility transistor structures by *in situ* deposition of a Si₃N₄ surface layer," *J. Appl. Phys.* , vol.98, no.5, pp.054501, Sept. 2005
- [26] Edwards, A.P.; Mittereder, J.A.; Binari, S.C.; Katzer, D.S.; Storm, D.F.; Roussos, J.A.; , "Improved reliability of AlGaIn-GaN HEMTs using an NH₃ plasma treatment prior to SiN passivation," *Electron Device Letters, IEEE* , vol.26, no.4, pp. 225- 227, April 2005
- [27] Moser, N.; Fitch, R.C.; Crespo, A.; Gillespie, J.K.; Jessen, G.H.; Via, G.D.; Luo, B.; Ren, F.; Gila, B.P.; Abernathy, C.R.; Pearton, S.J.; , "Dramatic improvements in AlGaIn/GaN HEMT device isolation characteristics after UV-ozone pretreatment," *J. Electrochem. Soc.*, vol.151, no.12, pp.G915-G918, Nov. 2004
- [28] Feng, Qian; Hao, Yue; Yue, Yuan-Zheng; , "The reduction of gate leakage of AlGaIn/GaN metal–insulator–semiconductor high electron mobility transistors by N₂ plasma pretreatment," *Semicond. Sci. Technol.*, vol.24, no.2, pp.025030, 2009
- [29] Meyer, D.J.; Flemish, J.R.; Redwing, J.M.; , "SF₆/O₂ plasma effects on silicon nitride passivation of AlGaIn/GaN high electron mobility transistors," *Appl. Phys. Lett.*, vol.89, no.22, pp.223523, Dec. 2006
- [30] Uren, M.J.; Nash, K.J.; Balmer, R.S.; Martin, T.; Morvan, E.; Caillas, N.; Delage, S.L.; Ducatteau, D.; Grimbert, B.; De Jaeger, J.C.; , "Punch-through in short-channel AlGaIn/GaN HFETs," *Electron Devices, IEEE Transactions on* , vol.53, no.2, pp.395-398, Feb. 2006
- [31] Palacios, T.; Chakraborty, A.; Rajan, S.; Poblenz, C.; Keller, S.; Denbaars, S.P.; Speck, J.S.; Mishra, U.K.; , "High-power AlGaIn/GaN HEMTs for Ka-band applications," *Electron Device Letters, IEEE* , vol.26, no.11, pp.781-783, Nov. 2005
- [32] Moll, N.; Hueschen, M.R.; Fischer-Colbrie, A.; , "Pulse-doped AlGaAs/InGaAs pseudomorphic MODFETs," *Electron Devices, IEEE Transactions on* , vol.35, no.7, pp.879-886, Jul. 1988

- [33] Dambrine, G.; Cappy, A.; Heliodore, F.; Playez, E.; , "A new method for determining the FET small-signal equivalent circuit," *Microwave Theory and Techniques, IEEE Transactions on* , vol.36, no.7, pp.1151-1159, Jul. 1988
- [34] Zanato, D.; Gokden, S.; Balkan, N.; Ridley, B.K.; Schaff, W.J.; , "The effect of interface-roughness and dislocation scattering on low temperature mobility of 2D electron gas in GaN/AlGaIn," *Semicond. Sci. Technol.*, vol.19, no.3, pp.427, 2004
- [35] Jessen, G.H.; Fitch, R.C.; Gillespie, J.K.; Via, G.; Crespo, A.; Langley, D.; Denninghoff, D.J.; Trejo, M.; Heller, E.R.; , "Short-Channel Effect Limitations on High-Frequency Operation of AlGaIn/GaN HEMTs for T-Gate Devices," *Electron Devices, IEEE Transactions on* , vol.54, no.10, pp.2589-2597, Oct. 2007
- [36] Troutman, R.R.; , "VLSI limitations from drain-induced barrier lowering," *Solid-State Circuits , IEEE Journal of* , vol.14, no.2, pp.2589-2597, Oct. 2007
- [37] Ronghua Wang; Saunier, P.; Xiu Xing; Chuanxin Lian; Xiang Gao; Shiping Guo; Snider, G.; Fay, P.; Jena, D.; Huili Xing; , "Gate-Recessed Enhancement-Mode InAlN/AlN/GaN HEMTs With 1.9-A/mm Drain Current Density and 800-mS/mm Transconductance," *Electron Device Letters, IEEE* , vol.31, no.12, pp.1383-1385, Dec. 2010
- [38] Medjdoub, F.; Alomari, M.; Carlin, J.-F.; Gonschorek, M.; Feltin, E.; Py, M.A.; Grandjean, N.; Kohn, E.; , "Barrier-Layer Scaling of InAlN/GaN HEMTs," *Electron Device Letters, IEEE* , vol.29, no.5, pp.422-425, May 2008
- [39] Yuanzheng, Yue ; Zongyang, Hu; Jia, Guo; Sensale-Rodriguez, B.; Guowang, Li; Ronghua, Wang; Faria, F.; Tian, Fang; Bo, Song; Xiang, Gao; Shiping, Guo; Kosel, T.; Snider, G.; Fay, P.; Jena, D.; Huili, Xing; , "InAlN/AlN/GaN HEMTs With Regrown Ohmic Contacts and f_t of 370 GHz," *Electron Device Letters, IEEE* , vol.33, no.7, pp.988-990, July 2012
- [40] Shiojima, K.; Makimura, T.; Suemitsu, T.; Shigekawa, N.; , "Effects of epitaxial layer crystal quality on dc and RF characteristics of AlGaIn/GaN short-gate high-electron-mobility transistors on sapphire substrates," *Jpn. J. Appl. Phys.*, vol.44, no.12, pp.8435–8440, Dec. 2005

Chapitre 4

Réalisation et caractérisation de HEMTs de puissance en bande Ka

I Introduction

Dans ce dernier chapitre, nous allons décrire la réalisation et la caractérisation de transistors de puissance hyperfréquence pour des applications en bande Ka. Ces derniers sont réalisés sur des hétérostructures $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ sur substrat Si(111) et $\text{In}_x\text{Al}_{1-x}\text{N}/\text{GaN}$ sur substrat saphir. L'objectif consiste à optimiser ces composants en termes de montée en fréquence et puissance hyperfréquence dans le but d'élargir le spectre des applications des transistors III-N sur substrats à faible coût.

Le chapitre commencera par une description des généralités portant sur la caractérisation électrique des transistors destinés à des applications de puissance hyperfréquence. Dans un premier temps, nous détaillerons le principe des deux types de mesures réalisées en régime impulsionnel ($I_{ds}(V_{ds})$ pulsé et $g_m(V_{gs})$ pulsé). De là, les techniques permettant d'extraire les pertes de courant ainsi que la densité de pièges d'interface en condition de *gate lag* et de *drain lag* seront exposées. Ensuite, les mesures et les résultats de puissance hyperfréquence obtenus à l'aide d'un LSNA (*Large Signal Network Analyzer*) seront détaillés.

Le second paragraphe portera sur l'étude comparative des effets de différents traitements et passivations sur les performances du transistor HEMT $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$. Rappelons que le traitement avant passivation doit conduire à la neutralisation/stabilisation des états de pièges afin de maximiser les performances du transistor. Une étude complète sur l'effet du prétraitement N_2O sera effectuée à partir de plusieurs types de mesures ainsi que par l'extraction des éléments du schéma équivalent petit signal. Nous concluons ainsi quant à la meilleure passivation pour les HEMTs $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$.

Enfin, nous présenterons les résultats de caractérisation en puissance hyperfréquence à 40 GHz sur des HEMTs $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ sur substrat Si(111) dont la technologie a été optimisée pour cette application. Nous effectuerons également la caractérisation de puissance, à 18 GHz et 40 GHz, du transistor $\text{In}_x\text{Al}_{1-x}\text{N}/\text{GaN}$ sur substrat saphir de longueur de grille 225 nm dont les performances en régime DC et RF ont été exposées dans le troisième chapitre. La fin de ce chapitre est consacrée à la comparaison des résultats obtenus sur ces transistors par rapport à l'état de l'art de la filière correspondante.

II Généralités sur la caractérisation électrique des HEMTs pour application de puissance hyperfréquence

Nous allons présenter dans ce paragraphe quelques généralités concernant la caractérisation en puissance hyperfréquence des transistors. En premier lieu, nous présenterons les intérêts de la caractérisation des dispositifs en régime impulsionnel. Celle-ci permet de s'affranchir des effets liés à la thermique et d'analyser ceux dus aux pièges qui constituent une limitation fondamentale sur les performances de transistors de la filière Nitrure de Gallium [1-4]. Les réseaux $I_{ds}(V_{ds})$ pulsés, permettant d'estimer la puissance de sortie du transistor, et les caractéristiques $g_m(V_{gs})$, permettant de calculer la densité de pièges d'interface, seront présentés. Nous détaillerons ensuite la caractérisation en puissance hyperfréquence des transistors. Les mesures sont effectuées sur un LSNA permettant de déterminer les performances en puissance du transistor jusqu'à des fréquences fondamentales de 50 GHz. Dans le but d'obtenir les performances maximales, nous avons la possibilité d'adapter la charge en sortie (technique dite *load pull*) du transistor de telle sorte que la puissance de sortie, le gain ou le rendement soient maximisés. Les principales caractéristiques de puissance sont la densité de puissance hyperfréquence maximale en sortie du transistor (P_{out}), le rendement en puissance ajoutée (*Power Added Efficiency, PAE*), le gain en puissance (G_p) et le gain transducteur (G_T).

II.1 La caractérisation en régime impulsionnel

La caractérisation en régime impulsionnel consiste à superposer des impulsions de tensions aux composantes continues appliquées sur la grille et le drain, généralement écrites V_{gs0} et V_{ds0} . Ces deux tensions décrivent l'état du transistor à son point de repos. La largeur des impulsions, de grille comme de drain, est fixée à 500 ns avec des temps de montée et de descente de 100 ns. Ces périodes de montée et de descente ont été choisies de telle sorte que soient minimisés les pics de courants provoqués par des effets capacitifs parasites et ainsi éviter une dégradation voire un claquage des composants. Par ailleurs, la durée de l'impulsion doit être la plus courte possible (inférieure au temps d'établissement de la thermique) afin de ne pas modifier le comportement du transistor à son point de fonctionnement (V_{gs0} ; V_{ds0}), mais suffisante pour permettre une mesure précise du réseau de caractéristiques pulsé. Un faible rapport cyclique

permettra également au transistor de retourner à son état d'origine fixé par le point de fonctionnement et minimisera l'influence de la thermique. Dans notre cas, le rapport cyclique est fixé à 0.3 %, ce qui correspond à une période d'environ 166.5 μs .

Afin d'identifier et de quantifier les phénomènes de dégradation des performances électriques des transistors à partir des caractéristiques pulsées, nous utilisons trois points de polarisation continue différents (V_{gs0} ; V_{ds0}) :

- Le point de polarisation ($V_{gs0} = 0\text{ V}$; $V_{ds0} = 0\text{ V}$) permet de s'affranchir des effets de dégradation liés à la thermique et ceux dus aux pièges activés par effet de champ. Il sert de référence pour la comparaison des grandeurs électriques avec le point de fonctionnement suivant.
- La point de polarisation ($V_{gs0} < V_p$; $V_{ds0} = 0\text{ V}$) permet de déterminer les dégradations apportées par une modification du potentiel de grille à partir d'une tension légèrement inférieure (de 2 ou 3 V) à la tension de pincement (V_p). Elles correspondent au phénomène communément appelé *gate lag* qui est lié aux effets des pièges de surface proches de la grille et ce ceux localisés à l'interface sous la grille.
- La point de polarisation ($V_{gs0} < V_p$; e.g. $V_{ds0} = 15\text{ V}$) correspond au point de fonctionnement du transistor pour la mesure de puissance hyperfréquence en classe B. Il permet de déterminer les dégradations apportées par une rapide modification du potentiel de drain à partir de la tension de fonctionnement (V_{ds0}). Ce phénomène est communément appelé *drain lag*. Il est lié aux pièges situés sous le canal (buffer, couches de nucléation et substrat) et en surface, principalement dans l'espace source-drain où s'étend la zone déplétée.

En effectuant des mesures en température de la tension de pincement obtenue à partir de la caractéristique $g_m(V_{gs})$ pulsée, il est possible de déterminer la nature des pièges au travers de leurs énergies d'activation [4, 5].

II.1.a Le réseau $I_{ds}(V_{ds})$ pulsé

L'étude complète des caractéristiques $I_{ds}(V_{ds})$ pulsées des transistors consiste en la superposition des trois réseaux $I_{ds}(V_{ds})$ établis aux trois points de polarisation [$(V_{gs0} = 0\text{ V}$;

), (;) et (;). On peut y rajouter le réseau obtenu en régime statique afin d’observer l’influence de la température sur les performances électriques du transistor. La figure 4.1 correspond à un exemple de réseau pulsé obtenu sur un transistor de longueur de grille réalisé sur une hétérostructure $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ sur substrat Si(111). A partir de cet exemple, nous allons détailler la méthode permettant d’extraire les informations relatives au *gate lag* et au *drain lag* du transistor.

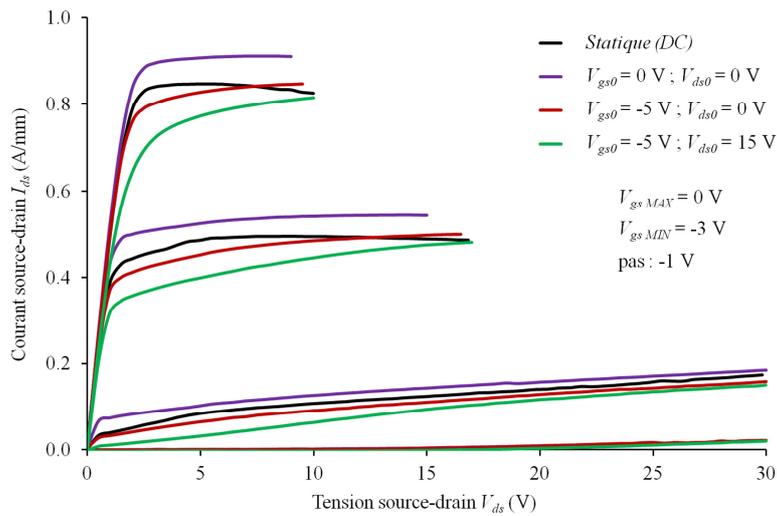


Figure 4.1 : Exemple de réseau pulsé permettant d’observer les dégradations liées à la thermique et aux effets de *gate lag* et de *drain lag*

Nous observons une augmentation de la densité de courant de drain maximale entre la courbe noire correspondant au régime statique et la courbe violette correspondant au point de polarisation froid (;). Quant aux pertes en pourcentages engendrées par les effets liés au *gate lag* () et au *drain lag* (), ils sont respectivement obtenus à partir des équations (4.1) et (4.2) suivantes :

$$\text{-----} \tag{4.1}$$

$$\text{-----} \tag{4.2}$$

avec V_{gs0} , V_{gsMAX} et V_{gsMIN} correspondant respectivement à la densité de courant de drain I_{ds0} , I_{dsMAX} et I_{dsMIN} pour les points de polarisation (V_{gs0} ; I_{ds0}), (V_{gsMAX} ; I_{dsMAX}) et (V_{gsMIN} ; I_{dsMIN}) aux tensions V_{ds0} et V_{dsMAX} correspondant aux maximums de chutes de courant observées. Dans ce but, la tension drain-source V_{ds0} est fixée légèrement en sortie du coude, à l'endroit où la dégradation du courant est la plus importante. A partir des équations (4.1) et (4.2), nous mesurons pour ce transistor une chute du courant de drain de ΔI_{ds} en condition de *gate lag* et de ΔI_{ds} en condition de *drain lag*.

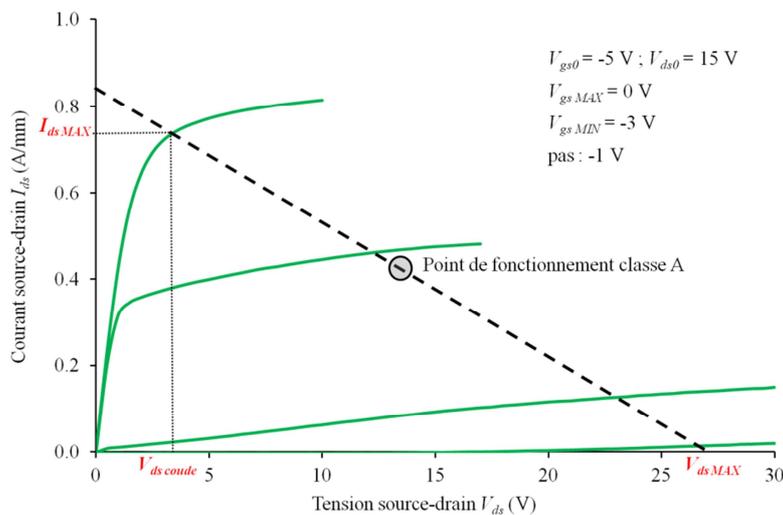


Figure 4.2 : Caractéristique pulsée avec le point de polarisation (V_{gs0} ; I_{ds0}) et droite de charge optimale dans le but d'obtenir le maximum de puissance en sortie d'un transistor fonctionnant en classe A

La figure 4.2 correspond à la droite de charge optimale sur le réseau pulsé avec le point de polarisation (V_{gs0} ; I_{ds0}). Nous émettons l'hypothèse que le réseau en condition de *drain lag* est sensiblement le même que celui en condition réelle de fonctionnement. Dans ce cas, nous pouvons estimer la puissance maximale en sortie du transistor fonctionnant en classe A qui permet l'excursion maximale en termes de courant et de tension. Dans ces conditions, la puissance maximale de sortie estimée du transistor est définie comme :

$$P_{out\ estimée} = \frac{I_{ds\ MAX} \cdot (V_{ds\ Max} - V_{coude})}{8} \quad (4.3)$$

où $V_{ds\ MAX}$ correspond à l'intersection de la droite de charge avec l'axe des abscisses et ($I_{ds\ MAX}$; V_{coude}) correspondant aux coordonnées du point d'intersection entre la droite de charge et le réseau.

Même si cette valeur estimée de la densité de puissance de sortie du transistor ne correspond pas rigoureusement à celle mesurée par la suite, elle permet d'obtenir des informations sur les potentialités de puissance hyperfréquence du transistor.

II.1.b La caractéristique $g_m(V_{gs})$ pulsée

L'étude complète des caractéristiques $g_m(V_{gs})$ pulsées des transistors consiste en la superposition des trois caractéristiques $g_m(V_{gs})$ établies aux trois points de polarisation précédents [($V_{gs0} = 0\ V$; $V_{ds0} = 0\ V$), ($V_{gs0} < V_p$; $V_{ds0} = 0\ V$) et ($V_{gs0} < V_p$; e.g. $V_{ds0} = 15\ V$)]. On peut y superposer le réseau $g_m(V_{gs})$ obtenu en régime statique afin d'observer l'influence de la température sur la caractéristique de transfert du transistor. La figure 4.3.a correspond à un exemple de caractéristique $g_m(V_{gs})$ pulsée obtenue sur le même transistor que précédemment. La figure 4.3.b permet de déterminer les différentes tensions de pincement à l'intersection entre l'extrapolation de la zone linéaire de la transconductance et l'axe des abscisses. A partir de ces tensions de pincement, il est possible, via un modèle approprié, de calculer la densité de pièges d'interface (*interface trap density*, D_{it}) en conditions de *gate lag* et de *drain lag* du transistor.

La densité de pièges d'interface permet d'identifier la qualité d'une hétérostructure mais aussi la qualité d'une passivation. Comme nous allons le voir dans le paragraphe suivant, l'étape de passivation permet de neutraliser/stabiliser les pièges présents en surface de l'hétérostructure. Etant donné que la mesure de la transconductance pulsée permet de calculer la densité de pièges d'interface, nous aurons une information supplémentaire pour comparer l'effet d'une passivation et/ou d'un prétraitement sur les caractéristiques du transistor.

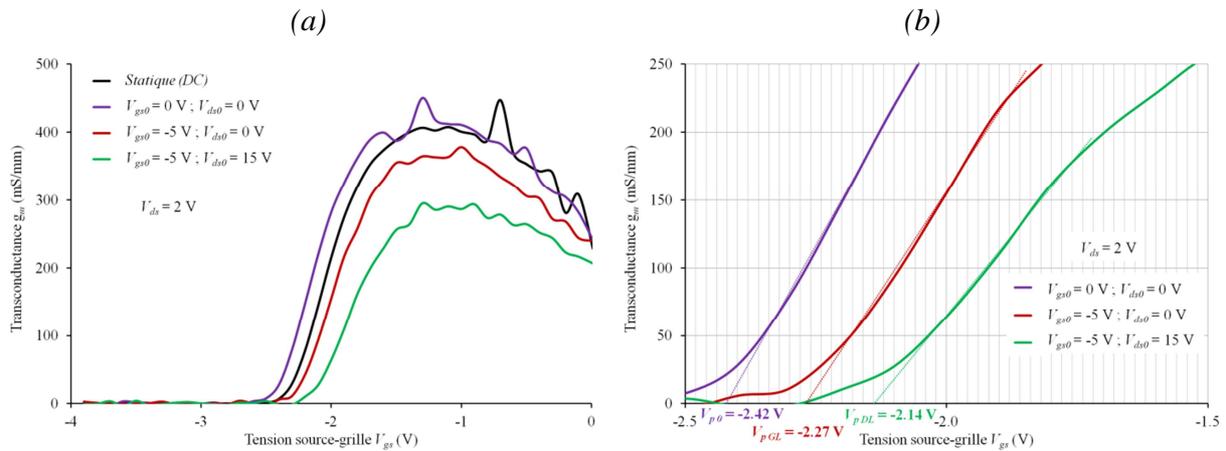


Figure 4.3 : Caractéristiques pulsées aux trois points de polarisation (a) et zoom sur l'intersection permettant de déterminer les différentes tensions de pincement correspondantes (b)

Les densités de pièges d'interface en condition de *gate lag* et de *drain lag* du transistor, nommées respectivement N_{it}^{gate} et N_{it}^{drain} , s'obtiennent à partir des formules suivantes :

$$N_{it}^{gate} = \frac{C_{ox}}{q} \left(\frac{I_{p0}}{W L} - \frac{I_{p0L}}{W L} \right) \quad (4.4)$$

$$N_{it}^{drain} = \frac{C_{ox}}{q} \left(\frac{I_{pDL}}{W L} - \frac{I_{p0L}}{W L} \right) \quad (4.5)$$

où I_{p0} , I_{p0L} et I_{pDL} correspondent respectivement aux tensions de pincement aux points de fonctionnement (V_{gs0} ; V_{ds0}), (V_{gs0L} ; V_{ds0}) et (V_{gs0L} ; V_{ds0L}) et à la tension V_{ds0L} . A partir des équations (4.4) et (4.5), nous mesurons pour ce transistor une densité de pièges d'interface de N_{it}^{gate} en condition de *gate lag* et de N_{it}^{drain} en condition de *drain lag*.

II.2 La caractérisation en puissance hyperfréquence

Afin de déterminer les caractéristiques de puissance hyperfréquence du transistor, nous effectuons des mesures à l'aide d'un LSNA permettant d'injecter en entrée du transistor un signal de puissance dont la fréquence fondamentale peut aller jusqu'à f_{max} et de mesurer la puissance à la sortie. Cet appareil repose sur un échantillonneur rapide permettant de caractériser les formes d'onde dans le domaine temporel en entrée et en sortie du transistor. Le transistor est

polarisé à un point de fonctionnement précis caractérisé par les composantes (V_{gs0} ; V_{ds0}). Ce point de polarisation détermine la classe de fonctionnement du transistor. A l'aide d'une charge active, nous pouvons adapter le transistor dans le but de réduire la puissance réfléchiée à sa sortie. Dans un MMIC, l'adaptation se fait à partir d'éléments tels que des capacités et des inductances. Dans notre cas, c'est la charge active qui joue ce rôle. Elle est synthétisée via une source hyperfréquence dont on peut faire varier la puissance et la phase pour simuler un coefficient de réflexion quelconque. La détermination de l'impédance optimale à présenter en sortie du transistor s'effectue à partir de différentes cartographies. Elle correspond sensiblement au paramètre S_{21} conjugué mesuré au point de polarisation du transistor. Les cartographies permettent de visualiser l'impédance optimale à présenter au transistor pour obtenir le maximum de gain, de rendement en puissance ajoutée, ou encore de puissance hyperfréquence de sortie. Après détermination de l'impédance optimale, nous effectuons les mesures de puissance hyperfréquence, pour différentes puissances injectées à l'entrée, permettant d'obtenir les principales données caractéristiques que sont la densité de puissance maximale en sortie du transistor (P_{out}), le rendement en puissance ajoutée (PAE), le gain en puissance (G_p) et le gain transducteur (G_T).

II.2.a Grandeurs caractéristiques de la mesure de puissance hyperfréquence

Nous allons maintenant présenter les différentes grandeurs caractéristiques de la mesure de puissance hyperfréquence. Pour rappel, les puissances peuvent s'exprimer en W ou en dBm . Les équations (4.6) et (4.7) correspondent au passage de la puissance d'une unité vers l'autre.

$$P(mW) = 10^{\frac{P(dBm)}{10}} \quad (4.6)$$

$$P(dBm) = 10 \cdot \log_{10}[P(mW)] \quad (4.7)$$

La figure 4.4 représente le schéma synoptique des différentes puissances intervenant lors de la mesure du transistor.

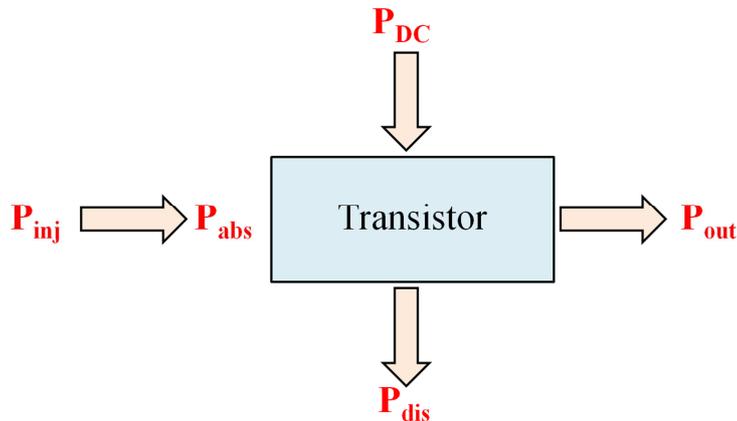


Figure 4.4 : Schéma synoptique des différentes puissances caractéristiques du transistor lors de la mesure de la puissance hyperfréquence

La puissance injectée (P_{inj}), correspondant à la puissance hyperfréquence émise à l'entrée du transistor, est définie comme :

$$(4.8)$$

où $|V_{inc}|$ est le module du complexe représentant l'onde incidente injectée à l'entrée du transistor.

Elle diffère de la puissance hyperfréquence absorbée (P_{abs}) par le transistor en entrée. Celle-ci prend en compte la composante réfléchie à l'entrée du transistor de par la désadaptation de l'impédance d'entrée. L'équation (4.8) permet de mettre en relation ces deux puissances :

$$(4.9)$$

avec $|V_{refl}|$, correspondant au module du complexe conjugué relatif au coefficient de réflexion à l'entrée (Γ), et s'exprimant :

$$\Gamma = \frac{Z_{in} - Z_0}{Z_{in} + Z_0} \quad (4.10)$$

où $|V_{refl}|$ correspond au module du complexe relatif à l'onde réfléchie à l'entrée du transistor.

On s'aperçoit qu'il faut que l'onde réfléchie b_1 soit faible afin que la puissance injectée corresponde à la puissance absorbée à l'entrée du transistor. Pour cela, l'adaptation de l'impédance d'entrée peut être réalisée (technique dite *source pull*). Malheureusement, nous ne pouvons effectuer cette adaptation sur notre banc de mesure. Comme nous le verrons par la suite, nous n'adapterons que la charge en sortie du transistor.

La puissance continue d'alimentation du transistor (P_{DC}) correspond à la somme des puissances continues permettant d'alimenter la grille et le drain. Ces puissances sont liées au point de polarisation du transistor (V_{gs0} ; V_{ds0}) et donc à sa classe de fonctionnement. La classe A, correspondant à un point de fonctionnement au milieu de la droite de charge statique, nécessitera plus de puissance continue que la classe B, où le point de polarisation V_{gs0} est situé au niveau de la tension de pincement. Par contre, la classe A permettra un fonctionnement plus linéaire du transistor et une excursion maximale des courants et tensions, générant ainsi une puissance de sortie théorique plus élevée. La puissance dissipée (P_{dis}) par effet Joule au sein du transistor est également liée à la classe de fonctionnement du transistor. En effet, le point de polarisation (V_{gs0} ; V_{ds0}) entraîne un auto-échauffement du transistor. Etant donné que nous travaillons sur des hétérostructures épitaxiées sur substrat silicium ou saphir dont les coefficients de dissipation thermique sont relativement faibles, nous préférons polariser nos transistors en classe AB. Cette classe correspond à un point de fonctionnement caractérisé par une tension V_{gs0} proche du pincement afin de limiter les effets d'auto-échauffement du transistor. De plus, c'est là qu'est obtenu le maximum de transconductance et donc de gain.

Enfin, la puissance de sortie (P_{out}) correspond à la puissance hyperfréquence absorbée par la charge en sortie du transistor. Celle-ci s'exprime par :

$$P_{out}(mW) = b_2(mW). (1 - |\Gamma_L|^2) \quad (4.11)$$

avec b_2 , correspondant à l'onde réfléchie en sortie du transistor et s'exprimant :

$$b_2(dBm) = 20. \log_{10}(|b_2|) \quad (4.12)$$

et $|\Gamma_L|$, correspondant au module du coefficient de réflexion de la charge Γ_L en sortie du transistor, et s'exprimant par :

$$|\Gamma_L| = \sqrt{\frac{|a_2|}{|b_2|}} \quad (4.13)$$

où $|a_2|$ correspond au module du complexe de l'onde incidente a_2 en sortie du transistor.

On s'aperçoit qu'il faut que l'onde incidente a_2 soit nulle afin d'obtenir le maximum de puissance en sortie transistor. Pour cela, nous avons la possibilité sur notre banc de mesures d'adapter l'impédance de charge en sortie du transistor.

Le gain de puissance

Le gain de puissance (G_p) du transistor est défini comme le rapport entre les puissances hyperfréquences absorbées en sortie et en entrée du transistor. Il prend en compte les coefficients de réflexion en entrée et en sortie du transistor et permet donc de quantifier les performances réelles du composant en régime grand signal. C'est celui le plus couramment utilisé et son expression est la suivante :

$$G_p(dB) = 10 \cdot \log_{10} \left[\frac{P_{out}(mW)}{P_{abs}(mW)} \right] \quad (4.14)$$

Le gain transducteur

Le gain transducteur (G_T) correspond au rapport entre la puissance hyperfréquence absorbée par la charge en sortie du transistor et la puissance hyperfréquence émise à l'entrée par la source. Il ne prend donc pas en compte la réflexion en entrée du transistor. Il s'exprime par :

$$G_T(dB) = 10 \cdot \log_{10} \left[\frac{P_{out}(mW)}{P_{inj}(mW)} \right] \quad (4.15)$$

Le rendement en puissance ajoutée

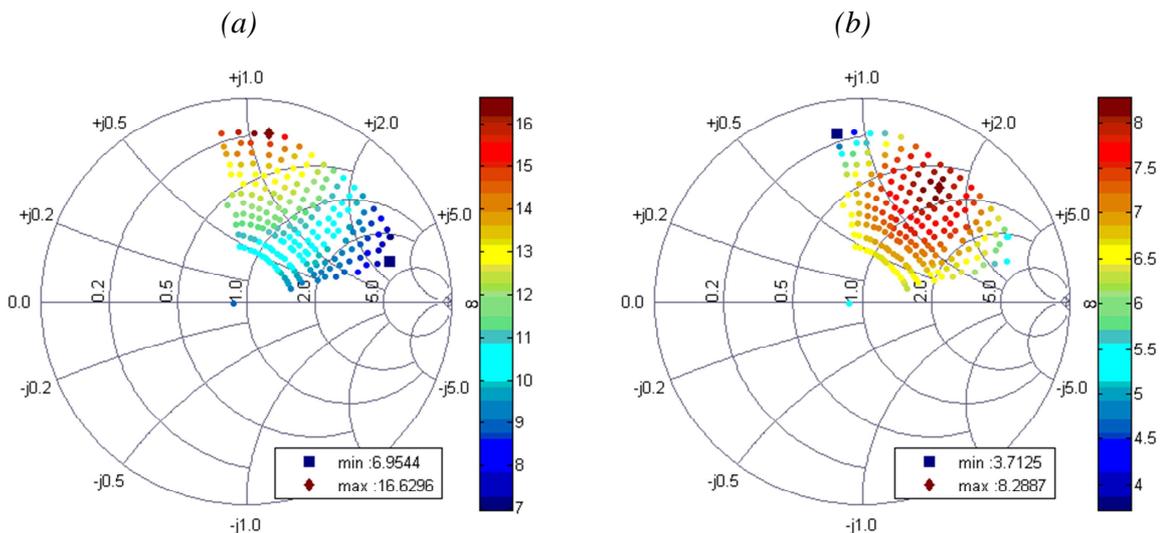
Le rendement en puissance ajoutée (PAE), correspondant au rapport entre la puissance hyperfréquence réellement apportée par l'élément actif (différence entre la puissance en sortie et la puissance absorbée en entrée) et la puissance continue servant à l'alimenter, s'exprime par :

(4.16)

Une faible puissance continue, obtenue lors de la polarisation du transistor en classe B ou AB profonde, permettra d’obtenir de bons rendements. Par contre, une polarisation en classe A dégradera le rendement en puissance ajoutée mais permettra une plus grande excursion et donc une puissance théorique de sortie et une linéarité plus grande.

II.2.b Cartographies

Nous allons maintenant présenter les différentes cartographies obtenues sur le même transistor que celui utilisé précédemment pour la caractérisation en régime impulsionnel. Ces cartographies permettent, en faisant varier l’impédance de charge en sortie du transistor, de déterminer l’impédance optimale réelle dans le but d’obtenir le maximum de performance du transistor. Les figures 4.5.a à 4.5.d correspondent respectivement aux cartographies relatives au gain transducteur (), au gain en puissance (), à la puissance de sortie () et au rendement en puissance ajoutée (). Elles sont obtenues en polarisant le transistor au point de fonctionnement (;), ce qui correspond à la classe A. La tension correspond à la zone où se situe la transconductance maximale. La puissance injectée est de à une fréquence de .



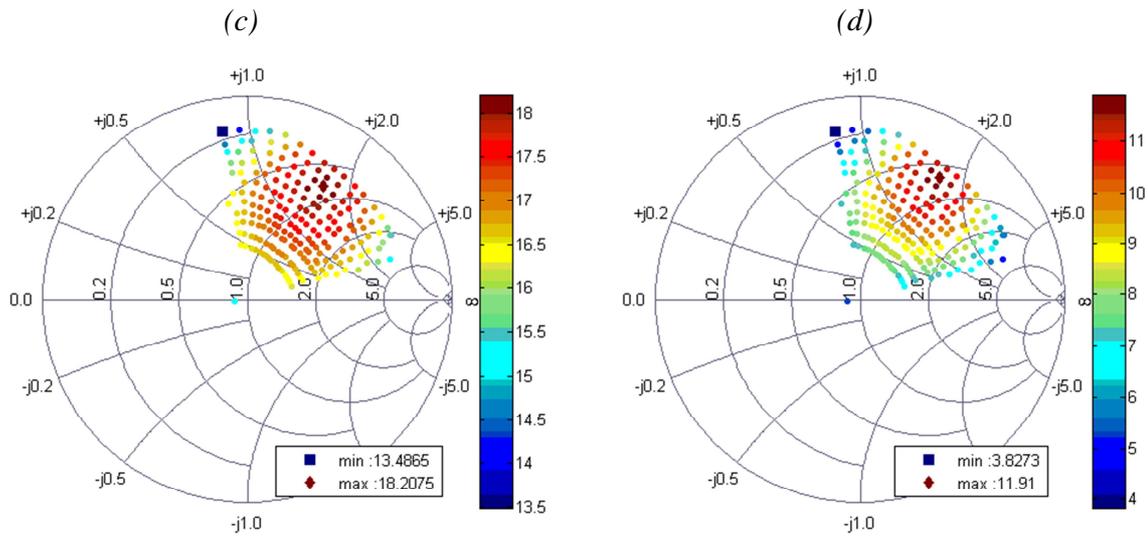


Figure 4.5 : Cartographies des performances en puissance hyperfréquence du transistor (gain en puissance (a), gain transducteur (b), puissance de sortie (c) et rendement en puissance ajoutée (d)) en fonction d'impédance de charge pour une puissance injectée à l'entrée de 10 dBm à 18 GHz

A partir des cartographies, on peut déterminer les valeurs maximales des paramètres P_{out} , PAE et G . Celles-ci sont obtenus pour des impédances de charge sensiblement identiques. La mesure de la puissance hyperfréquence sera généralement réalisée autour de l'impédance optimale permettant d'obtenir le maximum de puissance en sortie.

II.2.c La mesure de puissance hyperfréquence

Nous allons maintenant présenter les résultats de caractérisation en puissance hyperfréquence obtenus pour l'impédance de charge adaptée afin d'obtenir le maximum de puissance en sortie du transistor. La figure 4.6.a correspond à l'évolution de la puissance de sortie (P_{out}), du rendement en puissance ajoutée (PAE) et du gain transducteur (G) en fonction de la puissance injectée (P_{in}). La figure 4.6.b correspond à l'évolution de la puissance de sortie (P_{out}), du rendement en puissance ajoutée (PAE) et du gain en puissance (G) en fonction de la puissance absorbée (P_{abs}). Ces résultats sont obtenus à 18 GHz .

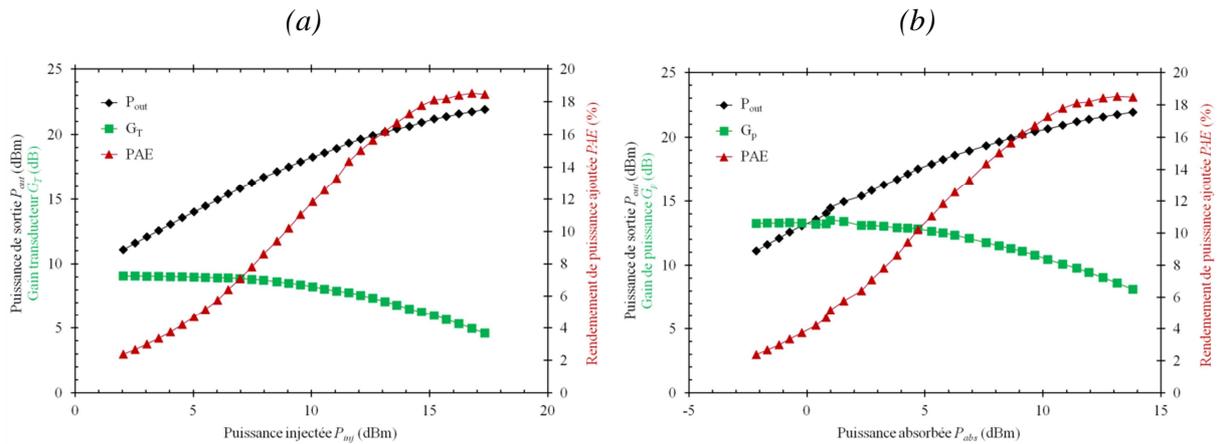


Figure 4.6 : Caractéristiques de puissance hyperfréquence à $f = 30$ GHz, représentant la puissance de sortie P_{out} (dBm), le rendement en puissance ajoutée PAE (%) et le gain transducteur G_T (dB) en fonction de la puissance injectée P_{inj} (dBm) (a) et la puissance de sortie P_{out} (dBm), le rendement en puissance ajoutée PAE (%) et le gain de puissance G_p (dB) en fonction de la puissance absorbée P_{abs} (dBm) (b)

A partir de ces mesures, nous pouvons déduire une puissance de sortie maximale de $P_{out,max} \approx 22$ dBm associée à un rendement en puissance ajoutée d'environ $PAE \approx 19\%$ ainsi que des gains transducteur et de puissance respectivement de $G_T \approx 7$ dB et $G_p \approx 11$ dB en régime linéaire. A partir du développement du transistor (4.5) et de l'équation (4.6), nous obtenons une densité de puissance maximale de $P_{max} \approx 1.5$ W/cm².

Enfin, nous pouvons représenter les ellipses de charges à partir des formes d'ondes extraites dans le domaine temporel pendant les mesures. La figure 4.7 représente la superposition des ellipses de charge, obtenues pour différentes puissances injectées, associée au réseau en régime pulsé au point de polarisation ($V_{gs} = 0.5$ V ; $V_{ds} = 1.5$ V) correspondant à la condition de *drain lag*. Celui-ci se rapproche des conditions de fonctionnement du transistor en régime grand signal.

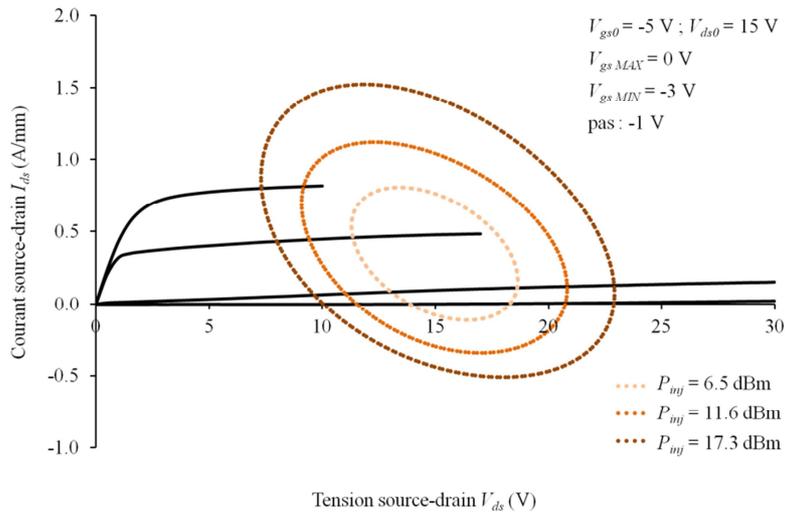


Figure 4.7 : Réseau pulsé au point de polarisation (;) et ellipses de charges pour différentes puissances injectées

A partir de cette figure, nous pouvons obtenir des informations sur la densité de courant de drain maximale, la tension de coude, l'effet des pièges apportés par la mesure de puissance hyperfréquence ou encore la linéarité du composant. L'apparition de courant négatif provient de la contribution des courants de déplacements dans la structure. On peut remarquer que pour ces conditions de fonctionnement, la limite est due au courant et que l'on excursions en valeurs positives de .

Après avoir introduit dans ce paragraphe les différentes grandeurs et mesures utilisées pour la caractérisation en régime impulsionnel et grand signal, nous allons maintenant pouvoir présenter les travaux effectués. Nous commencerons par l'étude comparative sur l'effet du prétraitement et de la passivation pour les hétérostructures $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$. Nous présenterons ensuite les résultats de puissance hyperfréquence obtenus, à partir d'un procédé de fabrication optimisé, sur des composants basés sur l'hétérostructure $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ sur substrat Si(111) puis enfin sur l'hétérostructure $\text{In}_x\text{Al}_{1-x}\text{N}/\text{GaN}$ sur substrat saphir.

III Etude comparative sur l'effet du prétraitement et de la passivation pour les hétérostructures $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$

Comme nous l'avons décrit dans le chapitre 3, l'étape de passivation est nécessaire dans le but de réaliser des transistors fiables et performants. En plus de protéger la surface des agressions extérieures (physiques, électriques, chimiques...), cette étape permet de neutraliser et stabiliser les états de surface afin de minimiser l'impact des pièges sur le fonctionnement du transistor [7-9]. De plus, un prétraitement peut être réalisé afin de préparer la surface avant le dépôt de la couche (ou des couches) de diélectrique [10-13].

Dans ce paragraphe, nous allons d'abord étudier l'effet du prétraitement N_2O en comparant les résultats de caractérisations de deux HEMTs $\text{Al}_{0.29}\text{Ga}_{0.71}\text{N}/\text{GaN}$ sur lesquels nous avons réalisé une passivation avec et sans prétraitement. Ensuite, nous observerons l'effet de différentes passivations avec prétraitement. A partir de cette étude, nous déterminerons la meilleure structure de passivation associée au meilleur prétraitement en comparant les performances du transistor en régime impulsionnel.

III.1 Effet du prétraitement N_2O

Pour cette étude, nous avons comparé les résultats des caractérisations de deux transistors dont la passivation a été effectuée avec et sans prétraitement N_2O . Différentes mesures ont été réalisées (effet Hall, caractéristiques $C(V_{gs})$, caractéristiques hyperfréquences, caractéristiques $I_{ds}(V_{ds})$ et $g_m(V_{gs})$ pulsées, puissance hyperfréquence), ainsi que l'extraction des éléments du schéma équivalent petit signal, afin d'analyser et de comprendre au mieux l'influence du prétraitement N_2O sur les performances du transistor.

III.1.a Hétérostructures et procédé de fabrication

L'étude a été réalisée sur deux échantillons quasi-identiques. Nous avons utilisé des hétérostructures $\text{Al}_{0.29}\text{Ga}_{0.71}\text{N}/\text{GaN}$ épitaxiées par MBE au CRHEA (Centre de Recherche sur les Hétéro-Epitaxies et ses Applications) sur substrat Si(111) fortement résistif ($\rho > 3 \text{ k}\Omega \cdot \text{cm}$). Les structures des échantillons sont décrites dans le tableau 4.1.

Couches		Échantillons	
		1	2
Cap	GaN	3 nm	0.5 nm
Barrière	Al _{0.29} Ga _{0.71} N	14 nm	
Espaceur	AlN	1 nm	
Buffer	GaN	1.73 μm	
Nucléation	AlN	130 nm	
	Al _{0.15} Ga _{0.85} N	250 nm	
	AlN	44 nm	
Substrat	Si(111)	≈ 400 μm	

Tableau 4.1 : Structure des échantillons 1 et 2 utilisés pour l'étude du prétraitement N₂O

Le procédé de fabrication des transistors est commun, mis à part évidemment pour ce qui concerne le prétraitement. Il commence par la fabrication des contacts ohmiques composés de Ti/Al/Ni/Au (12/200/40/100 nm), recuits à 850°C pendant 30 secondes. Les résistances de contact et les résistivités de contact, mesurées à l'aide d'échelles TLM, sont respectivement de 0.39 Ω.mm et 4.3 × 10⁻⁶ Ω.cm² pour l'échantillon 1 et de 0.46 Ω.mm et 7.2 × 10⁻⁶ Ω.cm² pour l'échantillon 2. L'isolation des composants est réalisée par implantation d'ions He⁺. Des grilles en Té, de longueur de grille 250 nm et situées à 350 nm de la source, sont définies par lithographie électronique et réalisées par évaporation sous vide à partir d'un séquentiel métallique Ni/Au (40/300 nm). Aucun prétraitement n'est effectué sur l'échantillon 1 tandis qu'un prétraitement N₂O est réalisé par plasma pendant 2 minutes sur l'échantillon 2. Nous déposons ensuite par PECVD une passivation de SiN (50 nm) sur l'échantillon 1 et une passivation de SiN/SiO₂ (50/100 nm) sur l'échantillon 2. Comme nous le verrons par la suite, l'évolution majeure des performances est apportée par le prétraitement N₂O. Enfin, nous réalisons les plots d'épaissement en Ti/Au (100/400 nm).

III.1.b Mesures par effet Hall

Nous avons comparé les paramètres matériau mesurés par effet Hall avant et après passivation pour les deux échantillons. Le tableau 4.2 regroupe les valeurs des paramètres matériau ainsi que leurs évolutions après passivation.

Echantillons	Passivation	Paramètres matériaux		
		Densité surfacique d'électrons n_s (10^{12} cm^{-2})	Mobilité électronique μ ($\text{cm}^2/\text{V} \cdot \text{s}$)	Résistance du canal $R_{\square}(\Omega)$
1	<i>avant</i>	8.011	2020	386
	<i>après</i>	10.62	1960	300
Evolution		+ 33 %	- 3 %	- 22 %
2	<i>avant</i>	10.31	2010	301
	<i>après</i>	13.7	1850	246
Evolution		+ 33 %	- 8 %	- 19 %

Tableau 4.2 Paramètres matériaux des échantillons 1 et 2 et leurs évolutions avant et après passivation

Nous observons une densité surfacique d'électrons n_s plus élevée pour l'échantillon 2 qui s'explique, comme nous l'avons vu dans le chapitre 2, par une épaisseur de cap plus fine. Par contre, l'augmentation de la densité électronique après passivation est identique pour les deux échantillons. Nous observons également une légère diminution de la mobilité des électrons μ sur les deux échantillons ainsi qu'une amélioration de la résistance du canal. En conclusion, nous pouvons dire que le prétraitement n'a pas d'effet visible sur les paramètres matériaux.

III.1.c Caractéristique $C(V_{gs})$

Nous avons réalisé sur les deux échantillons des mesures de capacités en fonction de la tension source-grille sur des transistors à grand développement. Ces mesures ont été réalisées à différentes fréquences (10 kHz, 100 kHz et 1 MHz) afin de visualiser l'effet de dispersion. Ce type de caractérisation permet également d'observer l'activation des pièges en fonction de leurs constantes de temps. Les figures 4.8.a et 4.8.b représentent respectivement les caractéristiques $C(V_{gs})$ de l'échantillon 1 sans prétraitement N_2O avant et après passivation. Les figures 4.8.c et 4.8.d représentent respectivement les caractéristiques $C(V_{gs})$ de l'échantillon 2 avec prétraitement N_2O avant et après passivation.

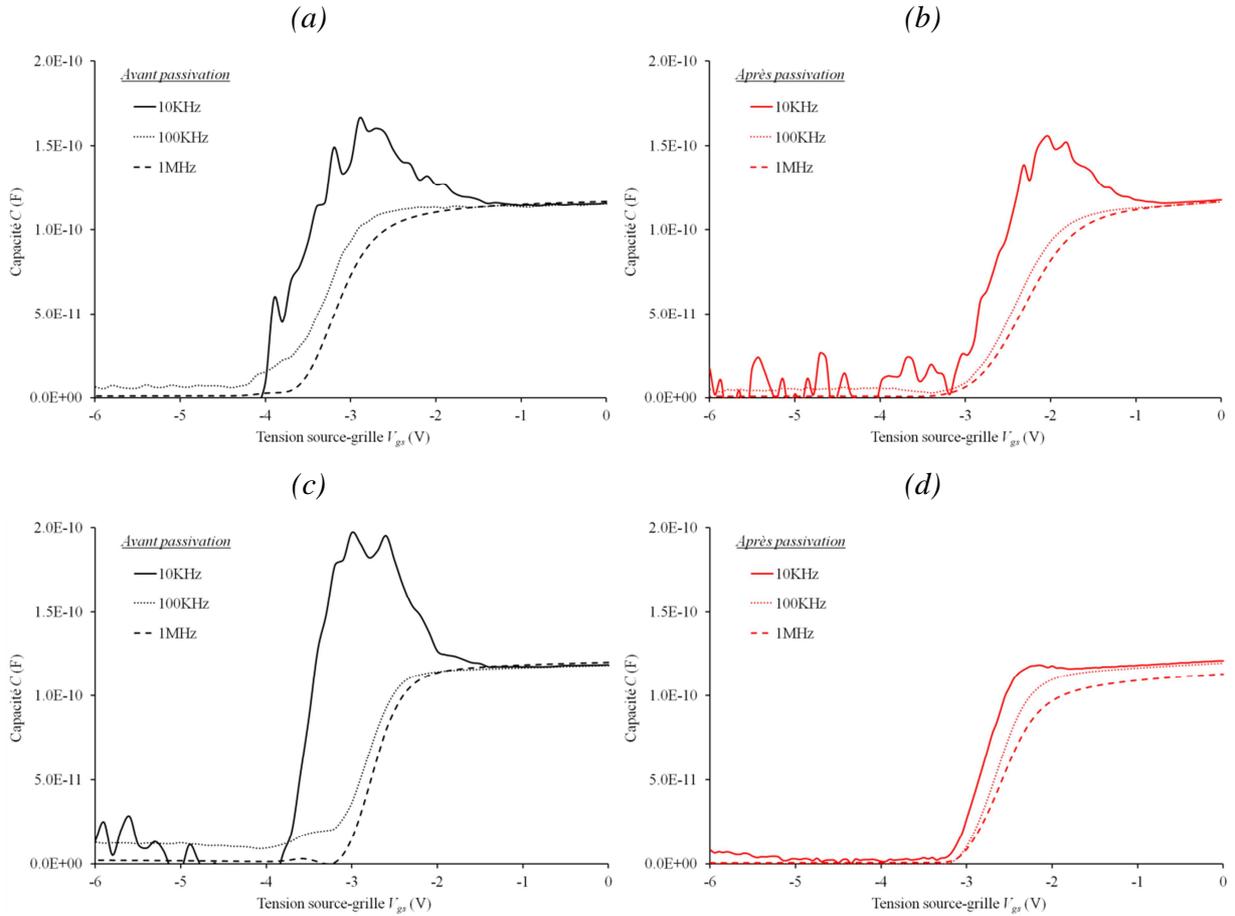


Figure 4.8 : Caractéristiques , réalisées à différentes fréquences, de l'échantillon 1 avant (a) et après (b) passivation et de l'échantillon 2 avant (c) et après (d) passivation

Nous observons sur les caractéristiques réalisées sur les deux transistors avant passivation (figure 4.8.a et 4.8.c) un pic de capacité pour une fréquence de 10kHz autour de la tension de pincement. Ce comportement peut être attribué à des niveaux profonds à l'hétéro-interface entre la barrière et le canal, associés à l'existence d'un courant de fuite important dans la jonction métal-semiconducteur, entraînant une densité de pièges d'interface () élevée au niveau du gaz bidimensionnel d'électrons [14]. Ce pic de capacité est encore présent après passivation sur l'échantillon 1 sans prétraitement N_2O (figure 4.8.b). Par contre, il diminue très fortement après passivation sur l'échantillon 2 avec prétraitement N_2O (figure 4.8.d). A partir de la méthode de Terman [15], nous avons extrait la densité de pièges d'interface après passivation sur les deux échantillons. Nous avons obtenu respectivement pour les échantillons 1 et 2 une densité de pièges d'interface de et . Celle-ci est donc plus de

deux fois moins élevée pour l'échantillon avec prétraitement N_2O . De plus, nous observons une diminution de la dispersion fréquentielle après passivation, et cela d'autant plus pour l'échantillon 2. A partir de ces observations, nous pouvons conclure à une meilleure stabilisation des états de surface pour une passivation avec prétraitement N_2O .

III.1.d Caractérisation hyperfréquence

Afin de poursuivre cette étude, nous avons caractérisé en régime hyperfréquence des transistors de développement correspondant aux échantillons 1 et 2. Pour chaque échantillon, les mesures ont été effectuées sur des transistors avec des longueurs source-drain () différentes (, et). Les figures 4.9.a et 4.9.b représentent respectivement pour les échantillons 1 et 2 l'évolution du module du gain en courant en fonction de la fréquence des différents transistors. Les gains ont été obtenus en les polarisant à leurs maximums respectifs de transconductance ().

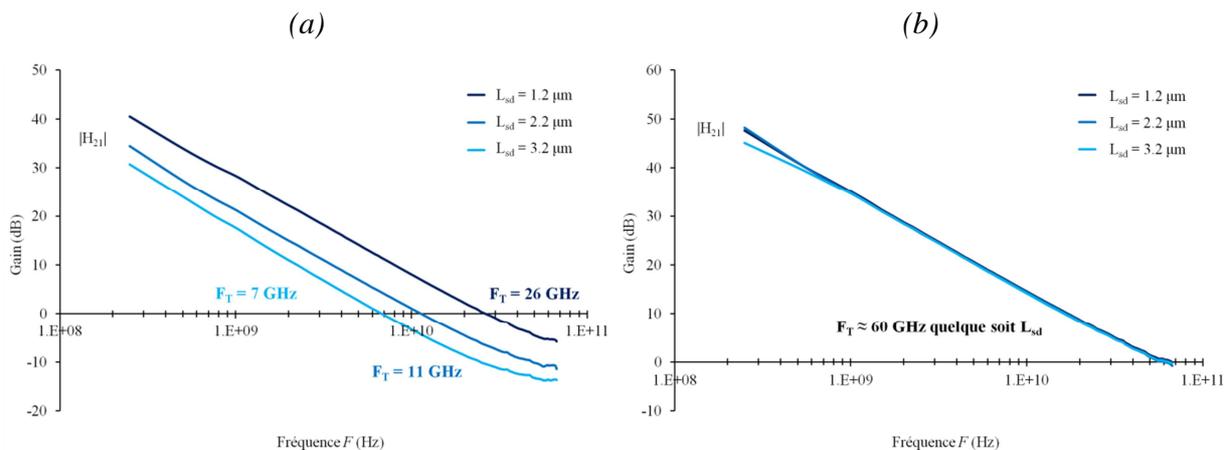


Figure 4.9 : Caractéristiques hyperfréquences des transistors avec différentes longueurs source-drain pour l'échantillon 1 sans prétraitement (a) et pour l'échantillon 2 avec prétraitement N_2O (b) avec une distance

A partir de ces caractéristiques hyperfréquences, nous pouvons déduire les fréquences de coupure du gain en courant () des différents transistors. Pour l'échantillon 1 sans prétraitement, nous observons une diminution de la fréquence de coupure avec l'augmentation de la longueur source-drain (pour , pour et pour). Par contre, pour l'échantillon 2 avec prétraitement N_2O , la fréquence de

coupure ne varie quasiment pas avec l'augmentation de la longueur source-drain ($F_t \approx 60 \text{ GHz}$ quelque soit L_{sd}). De plus, elle est très largement supérieure à celle obtenue sur l'échantillon 1, et ce même pour la plus petite longueur source-drain. Ces observations confirment une meilleure passivation des états de surface grâce au prétraitement N_2O . Afin de déterminer et de quantifier les paramètres du schéma équivalent petit signal permettant cette amélioration, nous allons décrire leurs extractions dans la prochaine partie.

III.1.e Extraction des paramètres du schéma équivalent petit signal

Nous avons extrait les paramètres extrinsèques et intrinsèques du schéma équivalent petit signal. Ces paramètres ont été obtenus sur les deux échantillons pour un transistor avec une longueur source-drain de $1.2 \mu\text{m}$. Ils sont regroupés dans le tableau 4.3.

Paramètres extrinsèques		Échantillons		Paramètres intrinsèques		Échantillons	
		1	2			1	2
L_s	pH	0	0	C_{gs}	fF	79.6	98.2
L_g	pH	83	17.2	C_{gd}	fF	49.1	10.4
L_d	pH	50	10	C_{ds}	fF	40.7	17.4
C_{pg}	fF	17.7	0	R_{gd}	Ω	317.5	107.8
C_{pd}	fF	35	10	R_{gs}	Ω	20.4	2.2
R_s	Ω	5.2	5.4	g_m	mS	21.2	44.3
R_g	Ω	4.1	4.2	g_{ds}	mS	4.2	3.1
R_d	Ω	10	7	τ	ps	1.6	0.8

Tableau 4.3 : Paramètres correspondant au schéma équivalent des échantillons 1 et 2 après passivation

A partir des valeurs des éléments extrinsèques et intrinsèques, nous pouvons obtenir la fréquence de coupure intrinsèque du gain en courant en utilisant l'équation (3.21). Nous obtenons respectivement pour l'échantillon 1 et 2 des fréquences de coupures $F_T = 26 \text{ GHz}$ et $F_T = 65 \text{ GHz}$. Celles-ci sont en accord avec les valeurs mesurées précédemment. En utilisant la formule simplifiée au premier ordre de la fréquence de coupure du gain en courant donnée par l'équation (3.16), nous obtenons pour les échantillons 1 et 2 des fréquences de coupures respectives $F_T = 22 \text{ GHz}$ et $F_T = 59.5 \text{ GHz}$. Il est important de noter que cette formule

simplifiée ne fait intervenir que trois éléments du schéma équivalent : la transconductance g_m , la capacité grille-source (C_{gs}) et la capacité grille-drain (C_{gd}).

Nous remarquons que la capacité grille-drain est presque cinq fois plus élevée pour l'échantillon sans prétraitement. L'expression de cette capacité est la suivante :

$$C_{gd} = \epsilon_{bar} \cdot \frac{W \cdot (t_{bar} + \Delta t)}{L_{gd}} \quad (4.17)$$

L'augmentation de la capacité grille-drain pour l'échantillon sans prétraitement est donc due à une diminution de la longueur grille-drain (L_{gd}). Cette diminution s'explique par une augmentation de la longueur de grille effective de par l'apparition d'une grille virtuelle en sortie de la grille réelle. C'est un phénomène qui s'explique par la présence de pièges à la surface du semi-conducteur dans l'espace grille-drain agissant comme un contact Schottky. Ces défauts entraînent la déplétion du gaz bidimensionnel d'électrons en sortie de grille, faisant ainsi effet de grille virtuelle. L'augmentation de la longueur de grille causée par l'apparition d'une grille virtuelle nécessite de prendre en compte la longueur de grille effective [16, 17]. La détermination du temps de transit τ dans le composant permet d'observer également un accroissement qui est directement lié à l'augmentation de la longueur de grille effective dans le cas de l'échantillon sans prétraitement.

Nous remarquons également une diminution de moitié de la transconductance pour l'échantillon sans prétraitement. Nous pouvons aussi expliquer cette diminution par la longueur de grille effective engendrée par les pièges à la surface du semiconducteur pour l'échantillon 1. Celle-ci provoque la diminution de la vitesse de saturation des électrons qui impacte directement la transconductance comme le montre l'équation (3.10).

Nous pouvons conclure, comme précédemment, que le prétraitement N_2O apporte une nette amélioration dans la passivation des états de surface dans la zone active du transistor. Celle-ci permet d'obtenir de meilleures performances en termes de fréquence. De plus, la longueur grille-drain a peu d'importance dans ce cas sur ces performances. Cela ouvre la porte à la réalisation de transistors de puissance hyperfréquence performants.

III.1.f Caractérisation en régime impulsionnel

Nous allons maintenant présenter les résultats de caractérisation en régime impulsionnel afin de visualiser et de quantifier le comportement des pièges sous l'effet d'un champ électrique appliqué. Nous commencerons par la caractéristique $I_{ds} = f(V_{ds})$ en régime pulsé afin de déterminer les chutes de courant en condition de *gate lag* et de *drain lag*. Nous présenterons ensuite la caractéristique de transfert $I_{ds} = f(V_{gs})$ afin d'observer l'évolution de la tension de pincement et de déterminer la densité de pièges d'interface sous les différentes conditions.

Réseau pulsé

Nous avons établi le réseau (V_{gs}, V_{ds}, I_{ds}) en régime impulsionnel pour les trois points de polarisation suivant : ($V_{gs} = 0$ V ; $V_{ds} = 0$ V), ($V_{gs} = -5$ V ; $V_{ds} = 0$ V) et ($V_{gs} = -5$ V ; $V_{ds} = 15$ V). Les figures 4.10.a et 4.10.b représentent respectivement le réseau $I_{ds} = f(V_{ds})$ pulsé effectué sur les échantillons 1 et 2.

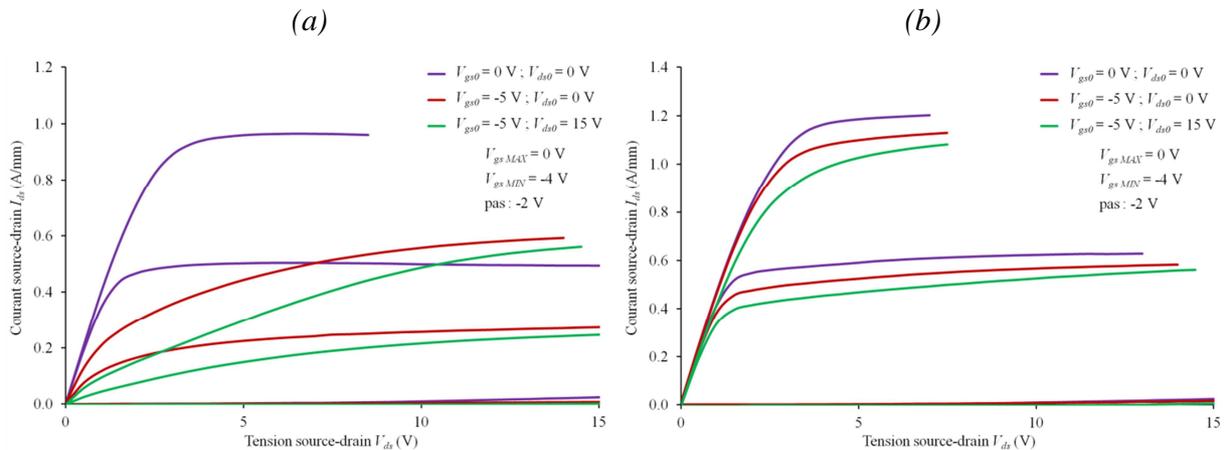


Figure 4.10 : Caractéristiques pulsées d'un transistor sans prétraitement (a) et avec prétraitement N_2O (b)

A partir de ces caractéristiques, nous avons déterminé les chutes de courant en condition de *gate lag* et de *drain lag* à $V_{gs} = 0$ V et $V_{gs} = -5$ V. Sur l'échantillon 1 sans prétraitement, nous mesurons une chute du courant de drain de $\approx 10\%$ en condition de *gate lag* et de $\approx 20\%$ en condition de *drain lag*. Sur l'échantillon 2 avec prétraitement, nous mesurons une chute du courant de drain de $\approx 5\%$ en condition de *gate lag* et de $\approx 10\%$ en condition de *drain lag*. Nous

constatons une nette amélioration du comportement du transistor sous l'effet d'un champ électrique appliqué pour le composant avec prétraitement N_2O . L'amélioration drastique observée pour les deux conditions de polarisation montre clairement que le prétraitement N_2O permet une amélioration importante des conditions due aux phénomènes de pièges en surface.

Caractéristique pulsée

Nous avons ensuite réalisé la mesure de la caractéristique en régime impulsionnel pour les mêmes points de polarisation : (;), (;) et (;). Les figure 4.11.a à 4.11.d représentent respectivement les caractéristiques pulsées, ainsi que la détermination des tensions de pincement relatives aux différentes conditions de polarisation, pour les échantillons 1 et 2.

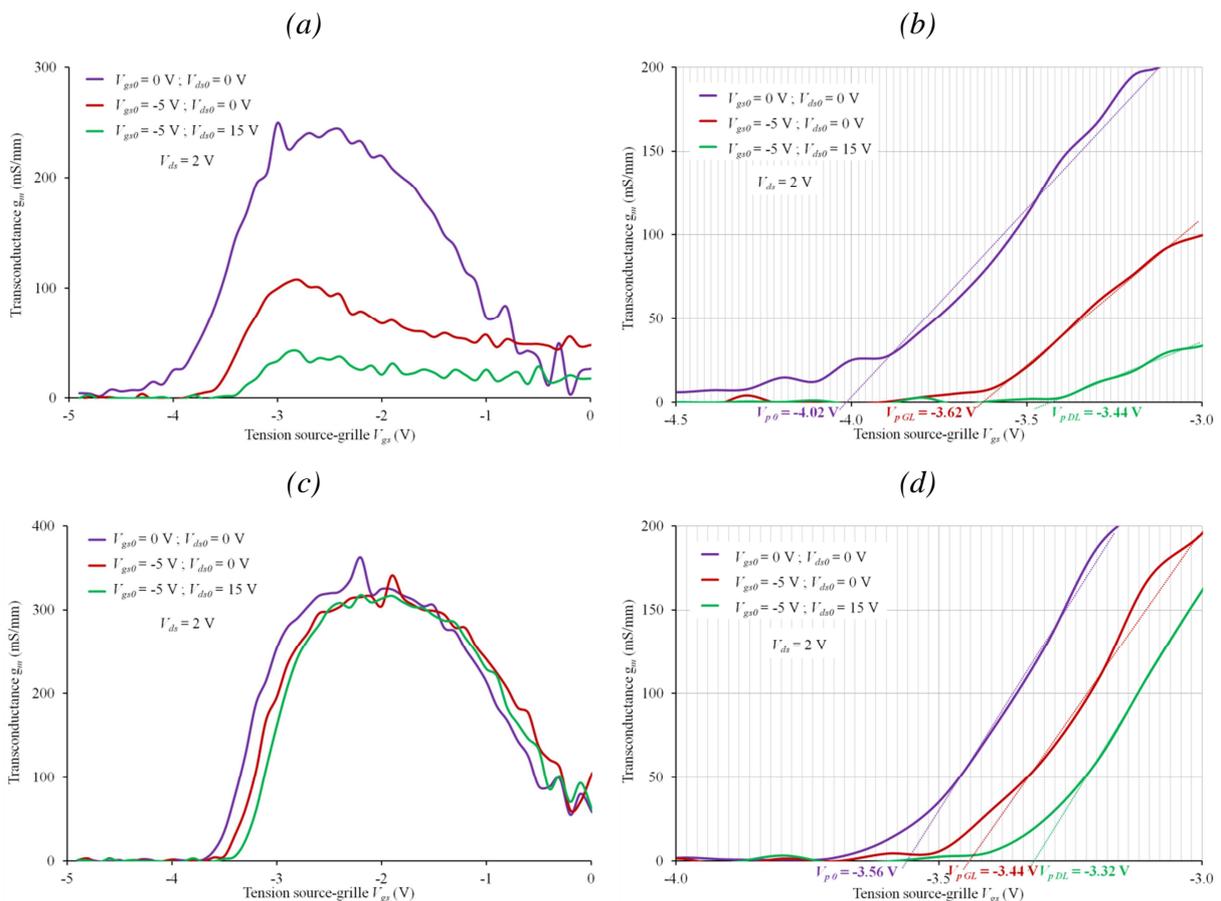


Figure 4.11 : Caractéristiques pulsées d'un transistor sans prétraitement [(a) et (b)] et avec prétraitement N_2O [(c) et (d)]

Pour le transistor sans prétraitement, on obtient des tensions de pincement $V_{p0} = -4.02 V$ au point de polarisation de référence, $V_{pGL} = -3.62 V$ en condition de *gate lag* et $V_{pDL} = -3.44 V$ en condition de *drain lag*. Sur l'échantillon 2 avec prétraitement N_2O , les différentes tensions de pincement sont $V_{p0} = -3.56 V$ au point de polarisation de référence, $V_{pGL} = -3.44 V$ en condition de *gate lag* et $V_{p0} = -3.32 V$ en condition de *drain lag*. A partir des équations (4.4) et (4.5) présentées au début de ce chapitre, nous avons calculé, en condition de *gate lag* et de *drain lag* du transistor, la densité de pièges d'interface respective (D_{it}). Pour le transistor sans prétraitement, nous avons une densité de pièges d'interface de $1.15 \times 10^{12} cm^{-2}$ en condition de *gate lag* et de $0.52 \times 10^{12} cm^{-2}$ en condition de *drain lag*. Pour le transistor avec prétraitement N_2O , la densité de pièges d'interface en condition de *gate lag* est presque trois fois moins élevée que pour l'échantillon sans prétraitement ($D_{itGL} = 0.4 \times 10^{12} cm^{-2}$). Cela prouve encore une fois la meilleure passivation des états de surface grâce au prétraitement N_2O . En condition de *drain lag*, la densité de pièges d'interface est sensiblement plus fiable que pour l'échantillon 1 ($D_{itDL} = 0.4 \times 10^{12} cm^{-2}$).

III.1.g Mesure de puissance hyperfréquence à 18 GHz

Afin de terminer cette étude et de montrer l'impact réel du prétraitement N_2O sur les performances de puissance hyperfréquence du transistor, nous avons réalisé sur les deux échantillons une mesure de puissance à 18 GHz. Les mesures de puissance hyperfréquence sont effectuées pour une impédance de charge adaptée afin d'obtenir une puissance maximale en sortie du transistor. Cette impédance de charge optimale a été déterminée à partir d'une cartographie, comme nous l'avons présentée au début de ce chapitre. Les mesures sont réalisées sur des transistors de développement $2 \times 50 \mu m$ possédant une longueur source-drain de $3.2 \mu m$. Les points de polarisation des échantillons 1 et 2 sont respectivement ($V_{gs0} = -2.7 V ; V_{ds0} = 20 V$) et ($V_{gs0} = -2 V ; V_{ds0} = 20 V$). Ils correspondent à un fonctionnement transistor en classe A. Les figures 4.12.a et 4.12.b représentent les caractéristiques de puissance hyperfréquence à 18 GHz en fonction de la puissance injectée respectivement pour les échantillons 1 et 2.

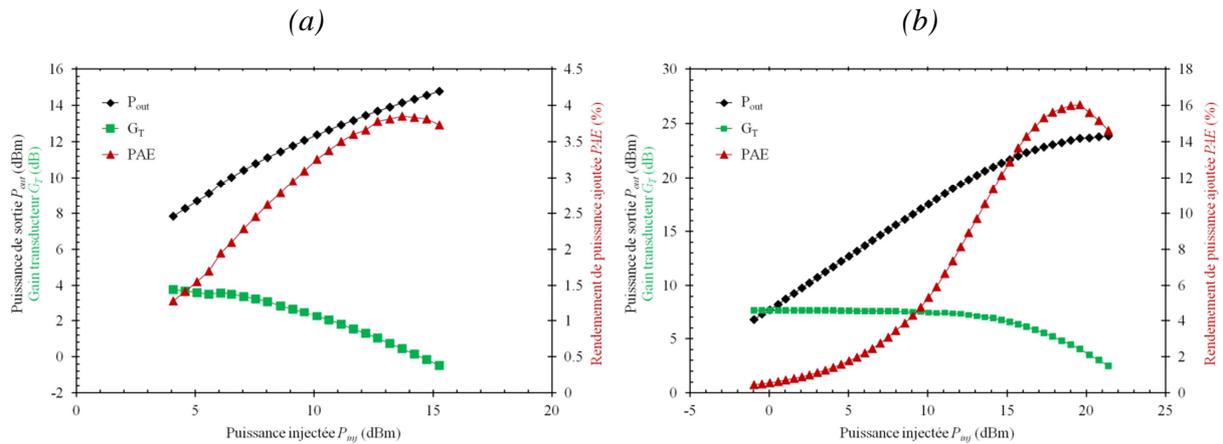


Figure 4.12 : Caractéristiques en puissance hyperfréquence à 30 GHz représentant la puissance de sortie P_{out} , le rendement de puissance ajoutée PAE et le gain transducteur G_T en fonction de la puissance injectée P_{inj} pour les échantillons 1 (a) et 2 (b)

Pour le transistor sans prétraitement, on obtient une puissance de sortie maximale de 15 dBm correspondant à une densité de puissance de sortie de 1.5 W/cm^2 . Le rendement de puissance ajoutée maximal est de 3.5% et le gain transducteur en régime linéaire est de 4 dB . Comme nous pouvions nous y attendre, ces résultats de puissance hyperfréquence sont vraiment médiocres.

Pour le transistor avec prétraitement N_2O , nous observons sur la figure 4.12.b une nette augmentation des performances de puissance hyperfréquence. Nous avons mesuré une puissance de sortie maximale de 24 dBm associée à un rendement en puissance ajoutée d'environ 16% . Le gain transducteur en régime linéaire est de 8 dB . La densité de puissance de sortie maximale correspondante est de 16 W/cm^2 , soit quasiment un ordre de grandeur au dessus de celle obtenue sans prétraitement.

III.1.h Conclusions de l'étude

En conclusion de cette étude comparative, nous avons démontré qu'un prétraitement N_2O permettait d'améliorer considérablement les performances en puissance hyperfréquence du HEMT $\text{Al}_{0.29}\text{Ga}_{0.71}\text{N}/\text{GaN}$ épitaxié par MBE. Le prétraitement n'a aucun impact sur les paramètres matériaux. Par contre, il permet de réduire considérablement la densité de pièges d'interface de l'hétérostructure par rapport à une passivation sans prétraitement. A partir des

mesures RF réalisées sur des transistors avec différentes longueurs source-drain, nous n'avons observé aucune diminution des performances avec l'augmentation de l'espace grille-drain pour l'échantillon avec prétraitement N_2O , permettant de conclure à une neutralisation/stabilisation des pièges en surface. L'extraction des éléments du schéma équivalent petit signal nous a permis d'observer l'augmentation de la capacité grille-drain pour un transistor sans prétraitement N_2O , conséquence d'une longueur de grille effective supérieure à la longueur de grille réelle et donc de l'apparition d'une grille virtuelle. Le prétraitement N_2O permet une meilleure passivation des états de surface du semiconducteur comme le montre la nette amélioration des performances du transistor. Enfin, toutes ces améliorations ont été confirmées lors de la mesure des performances en puissance hyperfréquence. Pour les conditions permettant d'obtenir le maximum de puissance, la densité de puissance de sortie à 18 GHz atteint 2.5 W/mm pour un transistor avec prétraitement N_2O contre seulement 0.3 W/mm pour un transistor sans prétraitement.

III.2 Détermination de la passivation optimale

Après avoir observé l'amélioration des performances d'un HEMT $Al_{0.29}Ga_{0.71}N/GaN$ ayant subi un prétraitement N_2O , nous allons maintenant étudier l'influence de la couche (ou du bi-couche) de diélectrique déposée après prétraitement sur les résultats de caractérisation du transistor en régime impulsionnel. L'effet d'un prétraitement N_2O associé à du NH_3 sera également observé. Cette étude a été menée en collaboration avec le CRHEA.

III.2.a Etude sur la passivation

Pour cette étude, nous avons travaillé sur les mêmes hétérostructures $Al_{0.29}Ga_{0.71}N/GaN$ que celles utilisées pour l'étude sur l'effet du prétraitement N_2O . Nous continuerons donc à nommer l'échantillon 1 celui avec une épaisseur de cap de GaN de 3 nm et l'échantillon 2 celui avec une épaisseur de cap de 0.5 nm. Les transistors sont réalisés uniquement par lithographie optique. La longueur de grille est de 2 μm et l'espace source-drain de 5 μm . Un prétraitement N_2O , identique à celui effectué lors de l'étude précédente, est réalisé *in situ* avant chaque dépôt de diélectrique.

Le tableau 4.4 résume les passivations effectuées sur les différents échantillons. Elles sont toutes réalisées par PECVD à une température de 340°C.

Echantillons		Prétraitement	Passivation
1	a	N ₂ O	SiN/SiO ₂ (50/100 nm)
	b	N ₂ O	SiN (50 nm)
2	a	N ₂ O	SiN/SiO ₂ (50/100 nm)
	b	N ₂ O	SiN (150 nm)

Tableau 4.4 : Passivations effectuées par PECVD sur les différents échantillons

Nous avons réalisé sur ces échantillons des mesures pulsées aux trois points de polarisation suivants : ($V_{gs0} = 0 V$; $V_{ds0} = 0 V$), ($V_{gs0} = -5 V$; $V_{ds0} = 0 V$) et ($V_{gs0} = -5 V$; $V_{ds0} = 15 V$). Le tableau 4.5 regroupe les valeurs de la densité de courant de drain à $V_{gs} = 0 V$ et $V_{ds} = 4.5 V$, obtenues à partir des caractéristiques $I_{ds}(V_{ds})$ pulsées, aux trois points de polarisation précédents. A partir de ces valeurs, nous avons calculé les chutes du courant, en condition de *gate lag* et de *drain lag*, pour chaque échantillon. Ces valeurs sont également mentionnées dans le tableau suivant.

Mesures		Échantillons			
		1		2	
		a	b	a	b
$I_{ds}(0V; 0V)$	<i>mA/mm</i>	597	587	650	660
$I_{ds GL}$	<i>mA/mm</i>	512	486	603	578
$I_{ds DL}$	<i>mA/mm</i>	467	441	569	521
Chute gate lag	%	14.1	17.2	7.1	12.4
Chute drain lag	%	8.8	9.4	5.7	9.9

Tableau 4.5 : Densités de courant de drain mesurées à l'aide des réseaux $I_{ds}(V_{ds})$ pulsés pour trois polarisations différentes et chutes de courant en conditions de *gate lag* et de *drain lag*

Nous observons que les meilleures performances en régime pulsé sont obtenues, quelque soit l'échantillon, pour une passivation SiN/SiO₂ (50/100 nm). La déposition d'une couche de SiO₂ sur la couche de SiN permet de relaxer la contrainte exercée par la couche de passivation sur le semiconducteur [18]. Cette contrainte peut être génératrice de défauts à l'interface entre le GaN et le diélectrique. Cela peut expliquer la baisse de la chute de courant pour les échantillons

passivés à l'aide du bi-couche de diélectriques. On remarque également, pour une même passivation SiN/SiO₂, une amélioration des performances sur la structure avec un cap de GaN très fin (0.5 nm). Donc, l'effet du prétraitement N₂O semble être plus conséquent lorsque la barrière est plus proche de la surface du semiconducteur. Cela laisse penser que le prétraitement permettrait de combler les lacunes d'azote, pièges souvent référencés dans les hétérostructures Al_xGa_{1-x}N/GaN.

III.2.b Etude sur le prétraitement NH₃ combiné au N₂O

Pour cette étude, nous avons travaillé sur une hétérostructure Al_{0.29}Ga_{0.71}N/GaN sur substrat Si(111) dont les compositions et épaisseurs sont identiques à l'échantillon 2 (cap GaN de 0.5 nm). Nous la nommerons échantillon 2'. Le procédé de fabrication et la topologie des transistors sont les mêmes que pour l'étude précédente sur la nature de la passivation. Afin d'améliorer le prétraitement, nous avons combiné le NH₃ au N₂O lors du prétraitement. D'après la littérature, le NH₃ permet d'absorber l'oxygène résiduel des hétérostructures.

Le tableau 4.6 regroupe les prétraitements et passivations effectués sur l'échantillon 2'. Ces dernières sont toutes effectuées à une température de 340°C.

Echantillons		Prétraitement	Passivation
2'	a	N ₂ O/NH ₃	SiN/SiO ₂ (50/100 nm)
	b	NH ₃ /N ₂ O	SiN/SiO ₂ (50/100 nm)

Tableau 4.6 : Prétraitements et passivations effectués par PECVD sur les différents échantillons

Nous avons réalisé sur les HEMTs Al_{0.29}Ga_{0.71}N/GaN des mesures pulsées aux trois points de polarisation suivant : ($V_{gs0} = 0 V ; V_{ds0} = 0 V$), ($V_{gs0} = -5 V ; V_{ds0} = 0 V$) et ($V_{gs0} = -5 V ; V_{ds0} = 15 V$). A partir des caractéristiques $I_{ds}(V_{ds})$ pulsées, nous avons obtenu les valeurs de densité de courant de drain à $V_{gs} = 0 V$ et $V_{ds} = 4.5 V$ ainsi que les chutes de courant associées en condition de *gate lag* et de *drain lag*. Toutes ces valeurs sont regroupées dans le tableau 4.7.

Mesures		Échantillons	
		2'	
		a	b
$I_{ds(0V;0V)}$	mA/mm	643	579
$I_{ds GL}$	mA/mm	611	534
$I_{ds DL}$	mA/mm	570	
Chute gate lag	%	4.9	7.7
Chute drain lag	%	6.8	

Tableau 4.7 : Densités de courant de drain mesurées à l'aide des réseaux $I_{ds}(V_{ds})$ et chutes de courant en conditions de gate lag et de drain lag

Nous observons de faibles chutes de courant en condition de *gate lag*. La combinaison de prétraitement N_2O/NH_3 permet même d'obtenir une chute du courant de seulement 4.9%. Par contre, le NH_3 endommage nos contacts métalliques comme le montre la figure 4.13. C'est pour cette raison que les mesures sur l'échantillon 2' n'ont pu être réalisées dans leur intégralité.

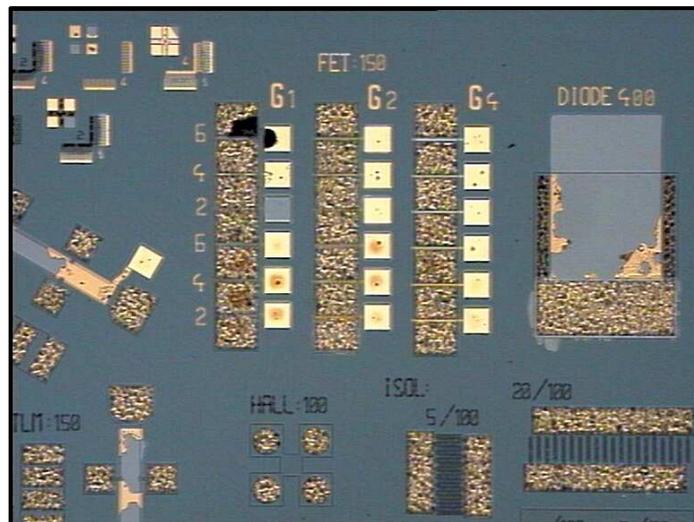


Figure 4.13 : Image obtenue à partir d'un microscope optique des contacts métalliques dégradés après prétraitement à base de NH_3

IV Réalisation et caractérisation de HEMTs pour application de puissance hyperfréquence en bande Ka

La dernière partie de ce travail concerne la réalisation et la caractérisation de transistors de puissance hyperfréquence pour des applications en bande Ka. Dans ce but, des HEMTs ont été réalisés sur une hétérostructure $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ épitaxiée par le CRHEA sur substrat Si(111) ainsi que sur une hétérostructure $\text{In}_x\text{Al}_{1-x}\text{N}/\text{GaN}$ épitaxiée par Aixtron sur substrat saphir. Nous présenterons les structures épitaxiales ainsi que le procédé de fabrication des transistors. Les résultats de caractérisations seront exposés pour les deux technologies. Nous clôturerons ce chapitre en situant les performances en puissance hyperfréquence de nos transistors par rapport à l'état de l'art mondial des filières considérées.

IV.1 La filière $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ sur substrat Si(111)

Nous avons utilisé une hétérostructure $\text{Al}_{0,29}\text{Ga}_{0,71}\text{N}/\text{GaN}$ épitaxiée par le CHREA qui présente plusieurs avantages pour les objectifs visés. En effet, cette hétérostructure présente non seulement une fine épaisseur de la couche barrière, nécessaire pour atteindre de bonnes performances fréquentielles, mais également une densité surfacique d'électrons très élevée. Celle-ci s'explique par un taux d'Aluminium élevé, par la présence d'une couche d'exclusion d'AlN de bonne qualité et par une épaisseur de couche de cap réduite à son minimum. De plus, la maturité de la filière $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ sur Si(111) épitaxiée par MBE au CRHEA permet la réalisation d'hétérostructures de très bonne qualité cristallographique. L'intérêt de cette filière est également lié à la possibilité d'intégration des transistors de puissance à base de GaN avec l'électronique Silicium sur le même wafer. Des travaux ont commencé à voir le jour dans cette optique qui permettrait à la filière GaN de rentrer dans un marché bien plus large. La principale difficulté sera l'adaptation du procédé de fabrication des HEMTs à base de GaN aux contraintes des chaînes de production actuelles de la technologie Silicium. Le but de cette étude consiste à démontrer les potentialités en puissance hyperfréquence du HEMT $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ sur substrat Silicium à 40 GHz.

IV.1.a Description de l'hétérostructure, procédé de fabrication et paramètres matériau

L'étude a été réalisée sur l'échantillon 2 de l'étude précédente. L'hétérostructure est rappelée dans le tableau 4.8.

Couches		Epaisseurs
Cap	GaN	0.5 nm
Barrière	Al _{0.29} Ga _{0.71} N	14 nm
Espaceur	AlN	1 nm
Buffer	GaN	1.73 μm
Nucléation	AlN	130 nm
	Al _{0.15} Ga _{0.85} N	250 nm
	AlN	44 nm
Substrat	Si(111)	≈ 400 μm

Tableau 4.8 : Structure de l'échantillon

Le procédé de fabrication commence par la réalisation des contacts ohmiques composés de Ti/Al/Ni/Au (12/200/40/100 nm), recuits à 850°C pendant 30 secondes. Les résistances de contact et les résistivités de contact, mesurées à l'aide d'échelles TLM, sont respectivement de 0.46 Ω.mm et $7.2 \times 10^{-6} \Omega.cm^2$. L'isolation des composants est réalisée par implantation. Les grilles en Té sont réalisées par évaporation sous vide à partir d'un séquentiel métallique Ni/Au (40/300 nm). Le pied de grille de longueur 250 nm est défini par lithographie électronique. La grille est rapprochée au maximum du contact de source ($L_{gs} = 350 \text{ nm}$) et éloignée du contact de drain ($L_{gd} = 3.2 \mu\text{m}$) afin de permettre un meilleur étalement du champ électrique, nécessaire pour améliorer les phénomènes de claquage du transistor lors des mesures de puissance. Nous déposons ensuite par PECVD à 340°C une passivation de SiN/SiO₂ (50/100 nm) avec prétraitement N₂O pendant 2 minutes ce qui constitue les conditions optimales décrites précédemment. Enfin, nous réalisons les plots d'épaississement en Ti/Au (100/400 nm). Les paramètres matériau mesurés par effet Hall sur cette hétérostructure avant et après passivation sont rappelés dans le tableau 4.9.

Echantillons	Passivation	Paramètres matériaux		
		Densité surfacique d'électrons	Mobilité électronique	Résistance du canal
2	avant	10.31	2010	301
	après	13.7	1850	246
Evolution		+ 33 %	- 8 %	- 19 %

Tableau 4.9 : Paramètres matériaux avant et après passivation ainsi que leurs évolutions

IV.1.b Caractérisation en régime statique

Caractéristique

La figure 4.14 représente le réseau pour des tensions de grille allant à par pas de en régime statique.

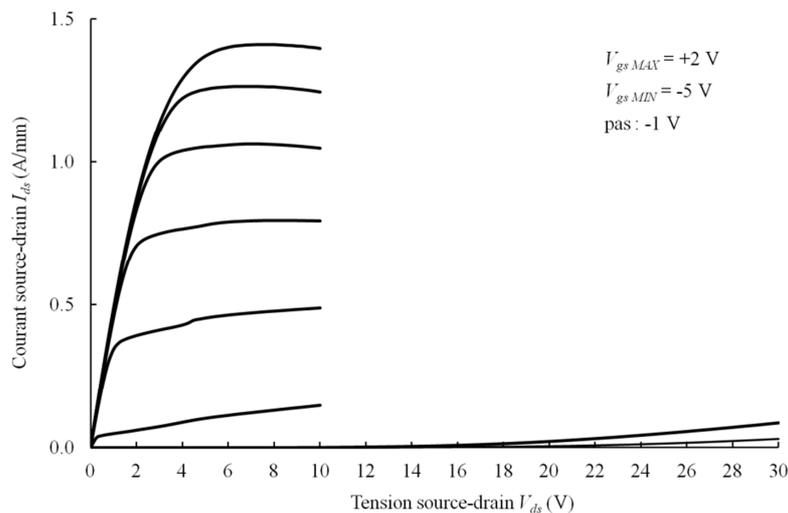


Figure 4.14 : Caractéristiques en régime statique pour des tensions de grille allant de à avec un pas de

Une densité de courant de drain maximale de est obtenue pour une tension de grille . Cette densité de courant est très élevée pour une hétérostructure $\text{Al}_{0.29}\text{Ga}_{0.71}\text{N}/\text{GaN}$ sur substrat Si(111), et cela malgré la fine épaisseur de la couche barrière.

Nous n’observons pas l’apparition d’effets de canaux courts grâce à l’utilisation d’un rapport d’aspect élevé (). A et , la densité de courant est de . Le claquage apparaît pour une tension .

Caractéristique et caractéristique de transfert

Les figures 4.15.a et 4.15.b représentent respectivement le réseau pour des tensions de drain allant de à par pas de et la caractéristique de transfert à en régime statique.

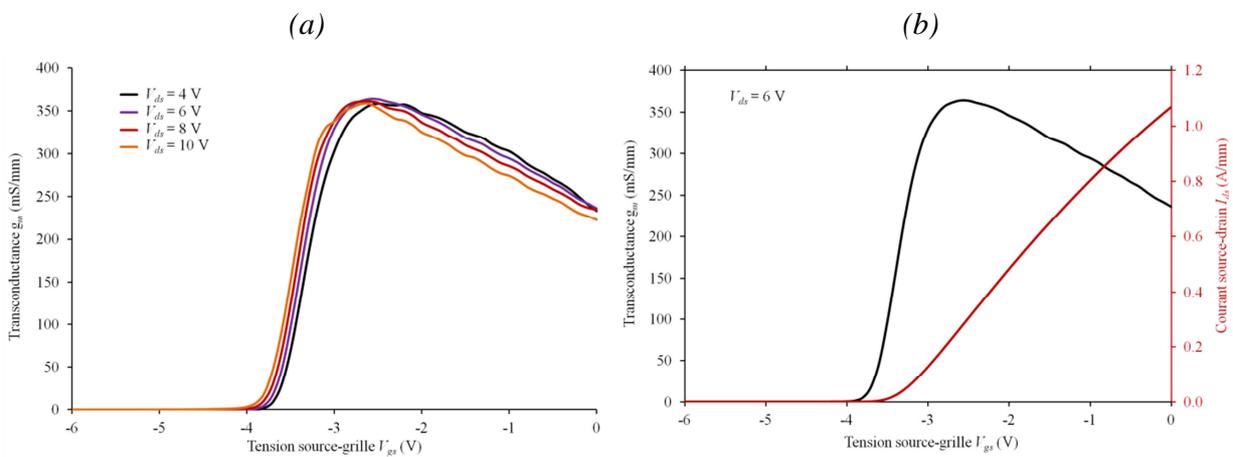


Figure 4.15 : Caractéristiques pour différentes valeurs de allant de 4 à 10 V par pas de 2 V (a) et caractéristique de transfert à (b)

Nous observons une transconductance supérieure à pour une plage de tension allant de à . Elle atteint une valeur maximale de à et . Grâce à la fine épaisseur de barrière, on obtient une transconductance élevée pour une longueur de grille de . La tension de pincement est de à . Nous mesurons un faible de sur la gamme de tensions de à , synonyme d’absence d’effets de canaux courts [19, 20].

La figure 4.16 représente la caractéristique en échelle logarithmique pour une tension . A partir de cette caractéristique, nous mesurons un rapport . La pente sous le seuil est de , indiquant une bonne commande du transistor.

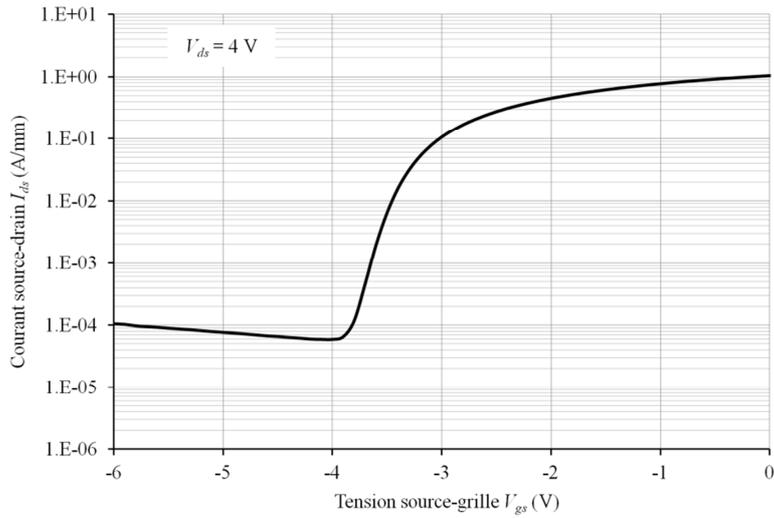


Figure 4.16 : Caractéristique statique en échelle logarithmique à

Caractéristique

La figure 4.17 représente la caractéristique du contact Schottky en direct et en inverse pour une tension .

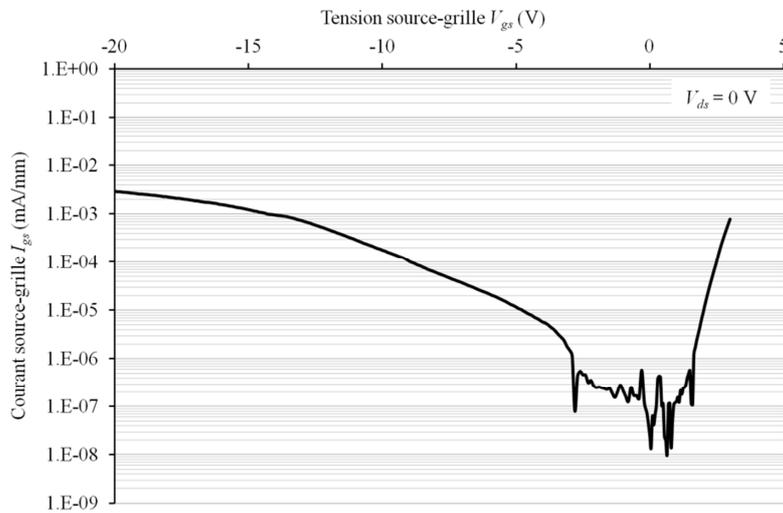


Figure 4.17 : Caractéristique en échelle logarithmique à

Nous mesurons une densité de courant de grille élevée d'environ à . La fine épaisseur de barrière facilite le passage du courant par effet tunnel assisté par effet de champ. Ce courant élevé risque d'être préjudiciable lors de l'augmentation de la

polarisation pour les mesures de puissance hyperfréquence. La hauteur de barrière du contact Schottky est de .

IV.1.c Caractérisation hyperfréquence

La figure 4.18 représente l'évolution du module du gain en courant et du gain unilatéral maximum de Mason en fonction de la fréquence. Ces gains sont obtenus en polarisant le transistor au point de fonctionnement correspondant au maximum de transconductance (et).

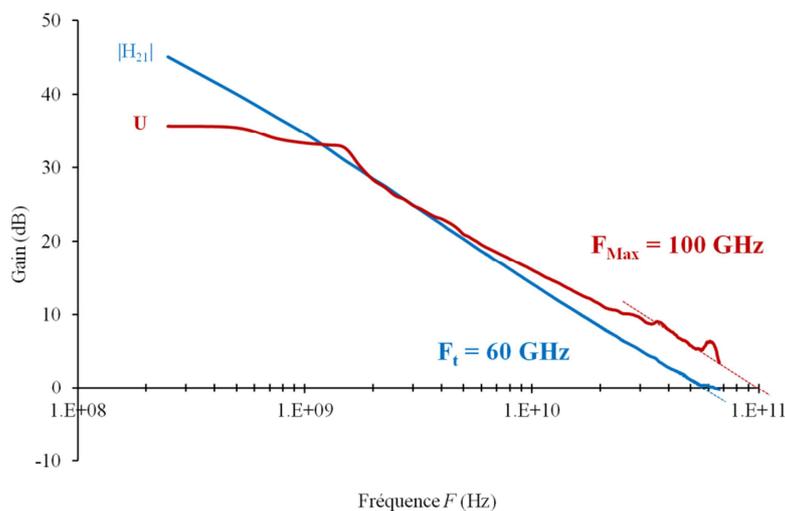


Figure 4.18 : Caractéristiques hyperfréquences (et) du transistor au point de polarisation et

Nous déterminons une fréquence de coupure du gain en courant de et une fréquence de coupure du gain en puissance de . Nous obtenons un très bon produit . Cette valeur est à l'état de l'art pour la technologie $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ sur Si(111) et proche des meilleurs résultats reportés dans la littérature, quelque soit le type de filière utilisée [21-24].

IV.1.d Caractérisation en régime impulsionnel

La figure 4.19 représente la caractéristique I_{ds} en régime impulsionnel pour les quatre points de polarisation suivant : (;), (;), (;) et (;).

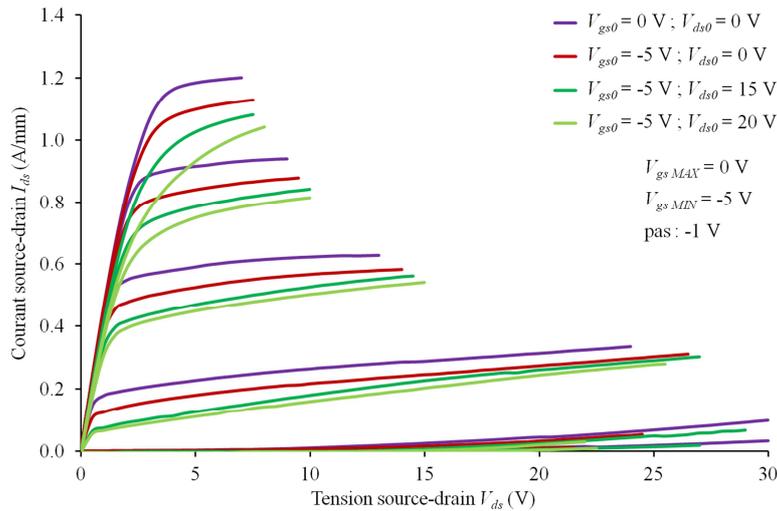


Figure 4.19 : Caractéristiques I_{ds} en régime pulsé pour quatre points de polarisation différents et une tension V_{ds} allant de 0 à 30 V par pas de 5 V.

A partir de cette caractéristique, nous avons déterminé les chutes de courant en condition de *gate lag* et de *drain lag* à $V_{ds} = 10$ V et $V_{gs} = -5$ V :

- Chute du courant de 10% en condition de *gate lag* (;)
- Chute du courant de 10% en condition de *drain lag* (;)
- Chute du courant de 10% en condition de *drain lag* (;)

Les performances du transistor en régime impulsionnel sont très bonnes grâce à l’optimisation des conditions de passivation. L’effet lié aux pièges est pratiquement neutralisé et nous pouvons nous attendre à de bonnes performances en puissance hyperfréquence. Au point de polarisation (;), la densité de puissance de sortie estimée à partir des caractéristiques courant-tension en régime pulsé est de 1.2 W/mm². Elle augmente à 1.5 W/mm² au point de polarisation (;).

IV.1.e Mesure de puissance hyperfréquence à

Nous avons réalisé la mesure de puissance à en adaptant la charge en sortie du transistor afin d’obtenir le maximum de puissance. Le HEMT est polarisé à et , correspondant à un fonctionnement du transistor en classe AB. La figure 4.20 représente la caractéristique de puissance hyperfréquence à en fonction de la puissance injectée.

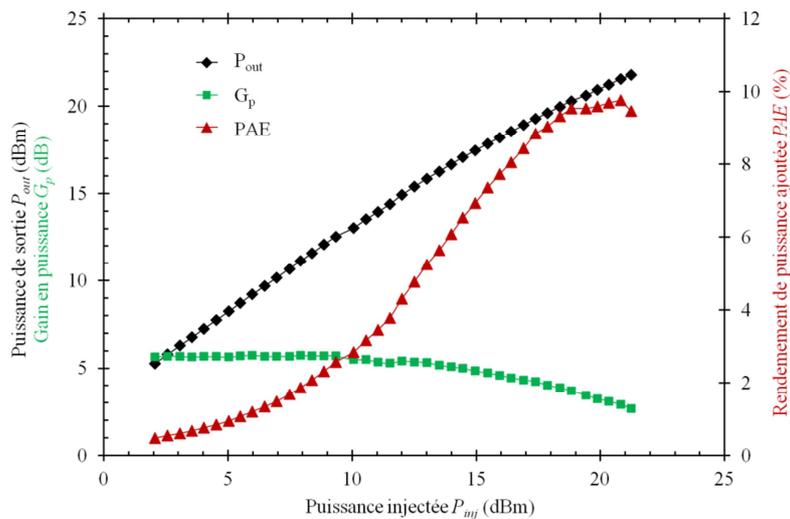


Figure 4.20 : Caractéristiques de puissance hyperfréquence à représentant la puissance de sortie , le rendement en puissance ajoutée et le gain en puissance en fonction de la puissance injectée

A partir de ces mesures, nous pouvons déterminer une puissance de sortie maximale de correspondant à une densité de puissance de sortie de . Le rendement en puissance ajoutée maximal est de et le gain en puissance en régime linéaire est de .

Le faible rendement en puissance ajoutée ne permet pas d’espérer une amélioration des performances du transistor en augmentant la polarisation de 15 à 20 V. L’augmentation de la tension de drain du point de fonctionnement provoquera de fait une augmentation de la puissance continue d’alimentation. Ceci entraînera une diminution du rendement, ce dernier étant déjà faible à .

A partir des caractéristiques courant-tension en régime pulsé, une puissance de sortie de était estimée. Comme nous le montre la figure 4.21, représentant la superposition du réseau en régime pulsé en condition de *drain lag* avec les ellipses de charges pour différentes puissances injectées, les conditions de fonctionnement ne permettent pas une excursion maximale en tension. Cela explique une puissance de sortie réelle inférieure à celle estimée. De plus, on a une mauvaise adaptation de l'impédance de charge due aux plots d'accès qui ne sont pas optimisés pour le fonctionnement du transistor en bande Ka. Par contre, on observe que le courant maximal obtenu à partir des ellipses est supérieur à celui du réseau pulsé à en condition de drain lag. Cela est rendu possible par l'augmentation de la densité de courant lors de l'ouverture de la grille en direct, comme nous l'avons vu lors des mesures en régime statique.

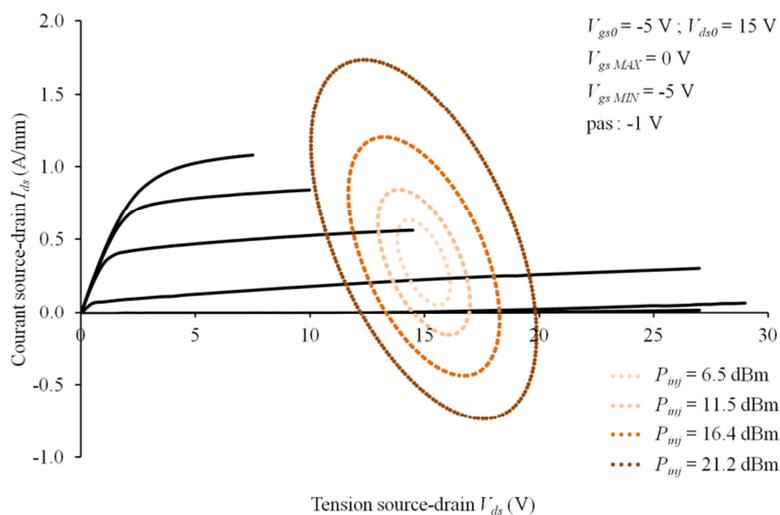


Figure 4.21 : Caractéristiques en régime pulsé au point de polarisation (;) et ellipses de charges pour différentes puissances injectées

Ce résultat se situe au niveau de l'état de l'art pour la technologie $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ sur substrat Si(111), synthétisé via la figure 4.22. L'équipe du Professeur C.R. Bolognesi, de l'ETH à Zürich en Suisse, a publié en août 2012 une densité de puissance de sortie de à associée à un rendement de puissance ajoutée de pour un HEMT $\text{Al}_{0.26}\text{Ga}_{0.74}\text{N}/\text{GaN}$ de longueur de grille [25]. Il est à noter que dans ce cas, la mesure a

été réalisée sur un *Non Linear Vector Network Analyzer* (NVNA) avec des impédances de charge adaptées en entrée et en sortie du transistor afin d’obtenir le maximum de puissance.

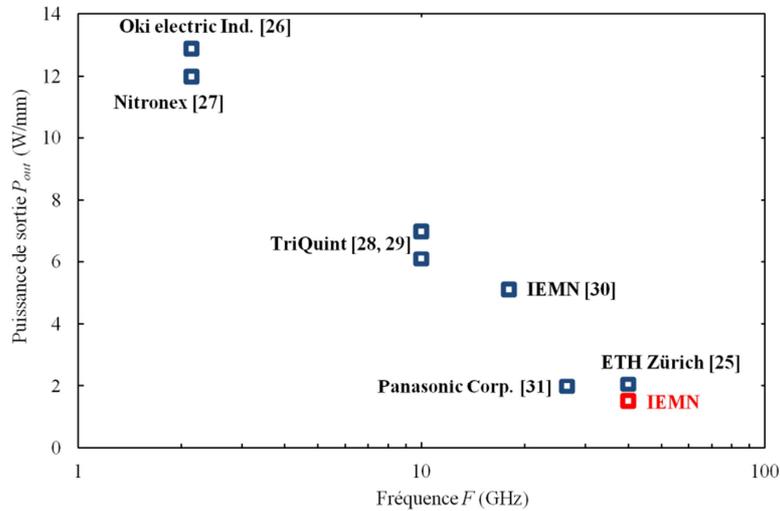


Figure 4.22 : Etat de l’art de la technologie $Al_xGa_{1-x}N/GaN$ sur substrat $Si(111)$ en termes de puissance hyperfréquence de sortie en fonction de la fréquence de travail [25-31]

IV.2 La filière $In_xAl_{1-x}N/GaN$ sur substrat saphir

Nous allons maintenant présenter les résultats en puissance hyperfréquence obtenus sur l’hétérostructure $In_{0.17}Al_{0.83}N/GaN$ épitaxiée par Aixtron sur substrat saphir. Ce travail, comme il a été précisé auparavant, rentre dans la cadre d’une collaboration avec l’université RWTH d’Aix-la-Chapelle. Dans le cadre de cette collaboration, une phase de développement, à la fois du matériau et de la technologie est actuellement en cours. Le saphir possède un faible coefficient de dissipation thermique qui ne semble pas approprié pour des applications de puissance. Cela ne nous a pas empêché de réaliser des composants performants sur ce type de substrat.

L’hétérostructure utilisée dans cette partie est celle qui a déjà été présentée dans le chapitre 3. Les procédés de croissance et de fabrication ont été reportés dans le paragraphe **III.2.b**. Afin de ne pas limiter les performances du transistor de par les effets de canaux courts, nous avons considéré le transistor possédant une longueur de grille de . Les performances de ce transistor en régime statique et RF sont décrites également dans le paragraphe **III.2.b** du chapitre 3. Nous allons présenter dans cette partie uniquement les résultats de mesures

impulsionnelles ainsi que ceux liés à la caractérisation en puissance hyperfréquence à et à . Enfin, ces résultats seront comparés à l'état de l'art de la filière.

IV.2.a Caractérisation en régime impulsionnel

Les figures 4.23.a et 4.23.b représentent les caractéristiques en régime impulsionnel pour les points de polarisation suivant : (;), (;) et (;) pour la figure 4.23.a et (;) pour la figure 4.23.b.

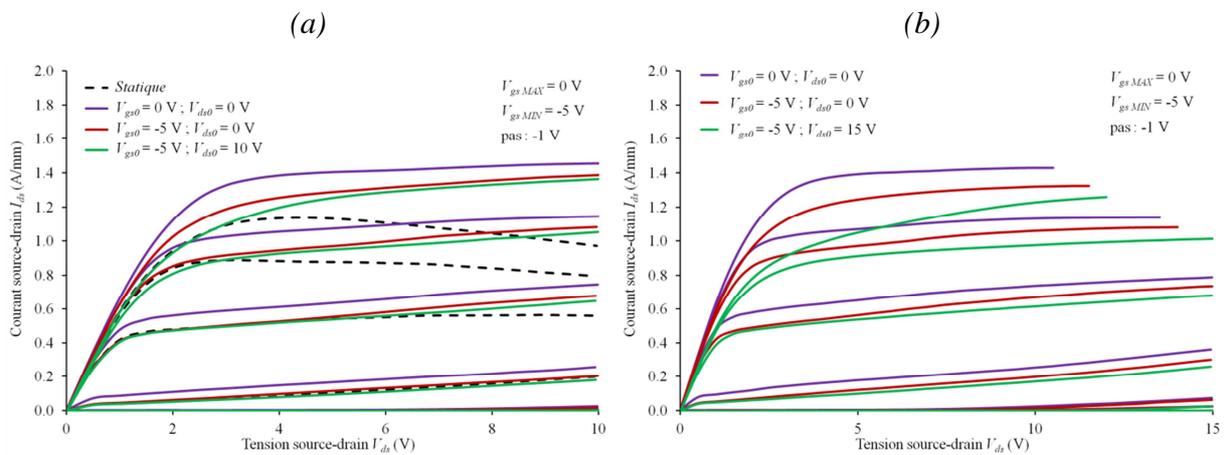


Figure 4.23 : Caractéristiques pulsées pour une tension en condition de drain lag de (a) et de (b)

A partir de ces caractéristiques, nous avons déterminé les chutes de courant en condition de gate lag et de drain lag à et pour les conditions de la figure 4.23.a et pour celles de la figure 4.23.b :

- Chute du courant de respectivement et en condition de gate lag (;) obtenues à partir des caractéristiques représentées sur les figures 4.23.a et 4.23.b
- Chute du courant de en condition de drain lag (;)
- Chute du courant de en condition de drain lag (;)

Ces performances permettent d'espérer de bons résultats en puissance hyperfréquence. On peut cependant remarquer une augmentation de la chute de courant en condition de *drain lag* avec l'augmentation de la tension V_{ds0} de 10 V à 15 V liée essentiellement aux pièges. Les deux causes principales de cette dégradation sont l'étalement du champ électrique avec l'augmentation de la tension V_{ds0} ainsi que l'activation de pièges plus profonds au sein de l'hétérostructure.

La puissance de sortie a été estimée pour les deux points de fonctionnement en condition de *drain lag*. Au point de polarisation ($V_{gs0} = -5 V$; $V_{ds0} = 10 V$), la densité de puissance de sortie estimée est de 1.9 W/mm. Malgré l'augmentation de la chute de courant en condition de *drain lag*, la densité de puissance augmente pour atteindre 2.7 W/mm au point de polarisation ($V_{gs0} = -5 V$; $V_{ds0} = 15 V$).

IV.2.b Mesure de puissance hyperfréquence

Caractérisation de puissance à 18 GHz

Nous avons effectué la mesure de puissance hyperfréquence à 18 GHz pour les deux tensions V_{ds0} de 10 V et 15 V. La charge en sortie du transistor a été adaptée dans les deux cas afin d'obtenir le maximum de puissance. Les figures 4.24.a et 4.24.b représentent les caractéristiques de puissance hyperfréquence à 18 GHz en fonction de la puissance injectée respectivement pour les points de polarisation ($V_{gs0} = -2.5 V$; $V_{ds0} = 10 V$) et ($V_{gs0} = -3 V$; $V_{ds0} = 15 V$). Ces deux derniers correspondent à un fonctionnement du transistor en classe AB.

A $V_{gs0} = -2.5 V$ et $V_{ds0} = 10 V$, le transistor délivre une puissance hyperfréquence de sortie maximale de 23.9 dBm correspondant à une densité de puissance de 2.4 W/mm. Le rendement en puissance ajoutée maximal est de 36 % et le gain en puissance en régime linéaire est de 14.4 dB.

A $V_{gs0} = -3 V$ et $V_{ds0} = 15 V$, la puissance de sortie maximale atteint 24.6 dBm, ce qui correspond à une densité de puissance de 2.9 W/mm. Le rendement en puissance ajoutée maximal et le gain en puissance diminuent. Ils sont respectivement de 29 % et 14.4 dB.

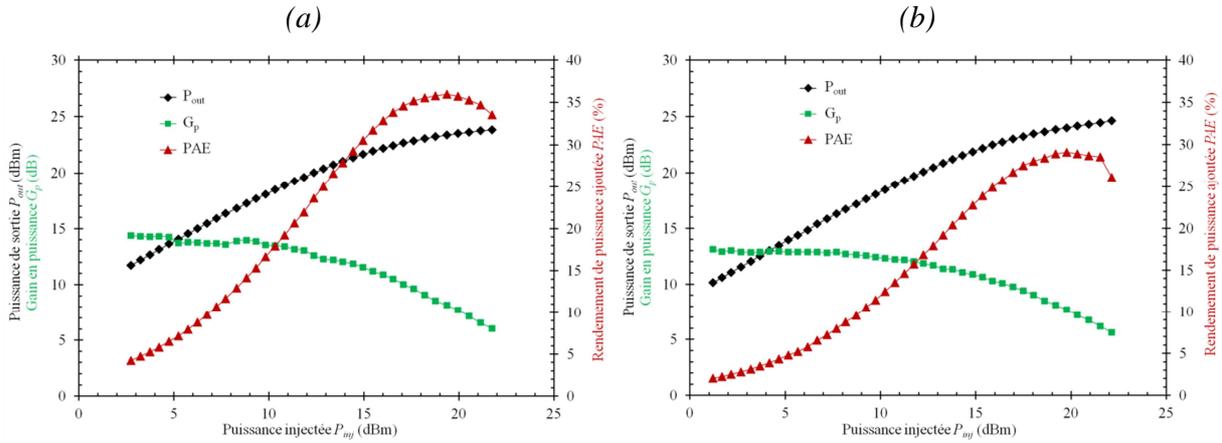


Figure 4.24 : Caractéristiques de puissance hyperfréquence à $(V_{gsd} = -5\text{ V}; V_{gMAY} = 0\text{ V}; V_{gMDN} = -5\text{ V}; \text{pas} = -1\text{ V})$ (a) et $(V_{gsd} = -5\text{ V}; V_{gMAY} = 0\text{ V}; V_{gMDN} = -5\text{ V}; \text{pas} = -1\text{ V})$ (b)

Ces résultats sont à l'état de l'art pour la technologie $\text{In}_x\text{Al}_{1-x}\text{N}/\text{GaN}$ sur substrat saphir [32]. Les puissances de sortie atteintes sont supérieures à celles estimées à partir des caractéristiques pulsées en condition de *drain lag* de par l'augmentation de la densité de courant lors de l'ouverture de la grille en direct.

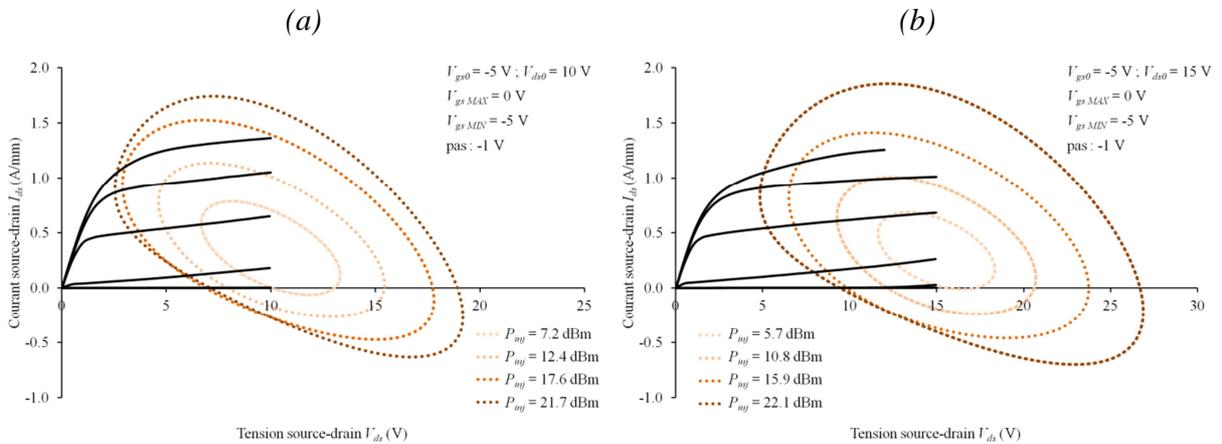


Figure 4.25 : Caractéristiques pulsées aux points de polarisation $(V_{gsd} = -5\text{ V}; V_{gMAY} = 0\text{ V}; V_{gMDN} = -5\text{ V}; \text{pas} = -1\text{ V})$ (a) et $(V_{gsd} = -5\text{ V}; V_{gMAY} = 0\text{ V}; V_{gMDN} = -5\text{ V}; \text{pas} = -1\text{ V})$ (b) et ellipses de charges pour différentes puissances injectées

Les figures 4.25.a et 4.25.b illustrent ce phénomène pour les deux points de polarisation. Elles représentent respectivement les réseaux pulsés en condition de *drain lag* avec $(V_{gsd} = -5\text{ V}; V_{gMAY} = 0\text{ V}; V_{gMDN} = -5\text{ V}; \text{pas} = -1\text{ V})$, associés aux ellipses de charges obtenus lors des mesures de

puissance à . Nous remarquons également une déformation des ellipses pour une puissance injectée maximale, correspondant au passage du transistor en fonctionnement non linéaire. L'ellipse vient s'écraser sur le coude du réseau , modifiant ainsi sa forme ellipsoïdale.

Caractérisation de puissance à _____

Nous avons également effectué la mesure de puissance à . La figure 4.26 représente la caractéristique de puissance hyperfréquence à en fonction de la puissance injectée. Le transistor est polarisé à et , correspondant à un fonctionnement du transistor en classe AB.

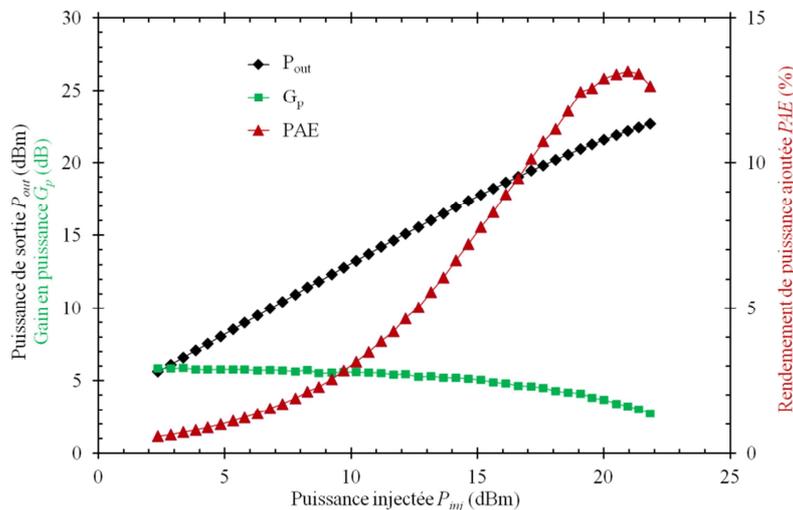


Figure 4.26 : Caractéristiques de puissance hyperfréquence à _____ représentant la puissance de sortie , le rendement en puissance ajoutée et le gain en puissance en fonction de la puissance injectée

Nous obtenons une puissance de sortie maximale de correspondant à une densité de puissance de sortie d'environ . Le rendement en puissance ajoutée maximal est de et le gain en puissance en régime linéaire est de .

Par rapport à la mesure à au même point de polarisation, nous observons une dégradation des performances du transistor. Comme on peut l'observer sur la figure 4.27, représentant la superposition du réseau de caractéristiques courant-tension pulsées en condition

de *drain lag* et des ellipses de charges pour différentes puissances injectées, l'excursion maximale en tension n'est pas atteinte. La mauvaise adaptation en sortie est due aux plots d'accès qui ne sont pas optimisés pour le fonctionnement du transistor en bande Ka, comme nous l'avons déjà mentionné pour la mesure de puissance à 15 GHz du transistor $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ sur substrat Si(111).

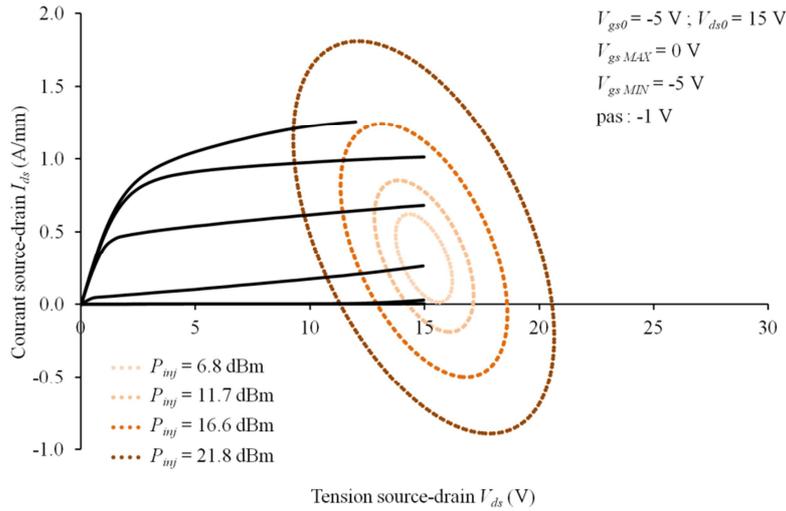


Figure 4.27 : Caractéristiques en régime pulsé au point de polarisation ($V_{gs0} = -5 \text{ V}$; $V_{ds0} = 15 \text{ V}$; $V_{gsMAX} = 0 \text{ V}$; $V_{gsMIN} = -5 \text{ V}$; pas : -1 V) et ellipses de charges pour différentes puissances injectées

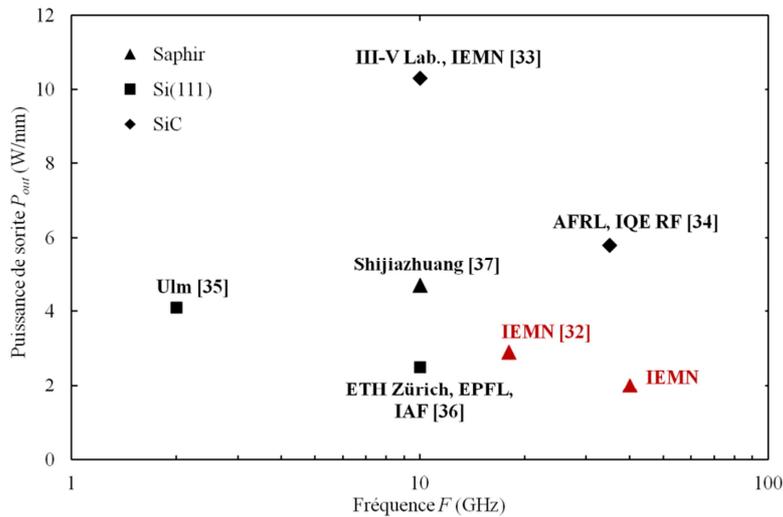


Figure 4.28 : Etat de l'art de la filière $\text{In}_x\text{Al}_{1-x}\text{N}/\text{GaN}$ sur les trois principaux substrats (saphir, Si(111) et SiC) en termes de puissance de sortie en fonction de la fréquence de travail [32-37]

Les résultats de puissance hyperfréquence obtenus à 18 GHz et à 40 GHz sont tous deux à l'état de l'art pour la filière $\text{In}_x\text{Al}_{1-x}\text{N}/\text{GaN}$ sur substrat saphir. La figure 4.28 représente l'état de l'art de la filière $\text{In}_x\text{Al}_{1-x}\text{N}/\text{GaN}$ en termes de densité de puissance hyperfréquence en fonction de la fréquence de travail pour les trois principaux substrats que sont le saphir, le Si(111) et le SiC.

V Conclusion

Dans ce chapitre, nous avons décrit les différentes mesures permettant de visualiser l'effet des pièges dans les transistors sous l'effet d'un champ électrique appliqué. Les caractéristiques $I_{ds}(V_{ds})$ en régime pulsé permettent de quantifier la chute du courant de drain en conditions de *gate lag* et de *drain lag*. La caractéristique $g_m(V_{gs})$ permet d'obtenir la densité de pièges d'interface dans ces deux conditions. La caractérisation de puissance hyperfréquence a également été présentée ainsi que les différentes grandeurs électriques utilisées. La détermination de l'impédance de charge en sortie du transistor, permettant d'obtenir le maximum de gain, puissance ou rendement, est déterminée grâce à la cartographie de ces valeurs en fonction de l'impédance de charge pour une puissance injectée donnée.

L'amélioration apportée par le prétraitement N_2O a permis de diminuer fortement les chutes de courant du transistor en conditions de *gate lag* et de *drain lag*. Ce prétraitement permet de neutraliser les pièges à la surface du semi-conducteur. Nous avons également déterminé la meilleure passivation pour le transistor $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ épitaxié sur substrat Si(111) en comparant les résultats de mesures en régime impulsionnel. Le dépôt du bi-couche SiN/SiO₂ précédé d'un prétraitement N_2O semble être la meilleure solution afin d'obtenir de bonnes performances en puissance hyperfréquence.

Les améliorations apportées au procédé de fabrication des transistors nous ont permis d'atteindre des performances à l'état de l'art en termes de puissance de sortie à 18 GHz et à 40 GHz. Une densité de puissance de sortie maximale de 1.5 W/mm associée à un rendement en puissance ajoutée d'environ 10 % ont été obtenus à 40 GHz pour un transistor $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ épitaxié sur substrat Si(111) hautement résistif. Ce résultat est au niveau de l'art pour cette filière. Pour un transistor $\text{In}_x\text{Al}_{1-x}\text{N}/\text{GaN}$ épitaxié sur substrat saphir, une densité de puissance de sortie maximale de 2.9 W/mm ainsi qu'un rendement en puissance ajoutée maximal de 29 % ont été obtenus à 18 GHz. A 40 GHz, nous obtenons encore une densité de puissance de sortie de

2 W/mm associée à un rendement en puissance ajoutée d'environ 13 %. Les performances obtenues à ces deux fréquences de travail sont à l'état de l'art pour la filière $\text{In}_x\text{Al}_{1-x}\text{N}/\text{GaN}$ épitaxiée sur substrat saphir.

VI Bibliographie

- [1] Binari, S.C.; Ikossi, K.; Roussos, J.A.; Kruppa, W.; Doewon Park; Dietrich, H.B.; Koleske, D.D.; Wickenden, A.E.; Henry, R.L.; , "Trapping effects and microwave power performance in AlGaIn/GaN HEMTs ," *Electron Devices, IEEE Transactions on* , vol.48, no.3, pp.465-471, Mar. 2001
- [2] Binari, S.C.; Klein, P.B.; Kazior, T.E.; , "Trapping effects in GaN and SiC microwave FETs," *Proceedings of the IEEE* , vol.90, no.6, pp. 1048- 1058, Jun 2002
- [3] Meneghesso, G.; Verzellesi, G.; Pierobon, R.; Rampazzo, F.; Chini, A.; Mishra, U.K.; Canali, C.; Zanoni, E.; , "Surface-related drain current dispersion effects in AlGaIn-GaN HEMTs," *Electron Devices, IEEE Transactions on* , vol.51, no.10, pp. 1554- 1561, Oct. 2004
- [4] Kuzmik, J.; Carlin, J.F.; Gonschorek, M.; Kostopoulos, A.; Konstantinidis, G.; Pozzovivo, G.; Golka, S.; Georgakilas, A.; Grandjean, N.; Strasser, G.; Pogany D.; , "Gate-lag and drain-lag effects in (GaIn)/InAlIn/GaN and InAlIn/AlIn/GaN HEMTs," *physica status solidi (a)* , vol.204, no.6, pp.2019-2022, June 2007
- [5] Gregory, B. L.; Naik, S. S.; Oldham, W. G.; , "Neutron Produced Trapping Centers in Junction Field Effect Transistors," *Nuclear Science, IEEE Transactions on* , vol.18, no.6, pp.50-59, Dec. 1971
- [6] Simons, M.; King, E. E.; , "Long-Term Radiation Transients in GaAs FETs," *Nuclear Science, IEEE Transactions on* , vol.26, no.6, pp.5080-5086, Dec. 1979
- [7] Green, B.M.; Chu, K.K.; Chumbes, E.M.; Smart, J.A.; Shealy, J.R.; Eastman, L.F.; , "The effect of surface passivation on the microwave characteristics of undoped AlGaIn/GaN HEMTs," *Electron Device Letters, IEEE* , vol.21, no.6, pp.268-270, June 2000
- [8] Vetury, R.; Zhang, N.Q.; Keller, S.; Mishra, U.K.; , "The impact of surface states on the DC and RF characteristics of AlGaIn/GaN HFETs," *Electron Devices, IEEE Transactions on* , vol.48, no.3, pp.560-566, Mar. 2001

- [9] Leier, H.; Vescan, A.; Dietrich, R.; Wieszt, A.; Sledzik, H.H.; , " RF characterization and transient behavior of AlGaIn/GaN power HFETs," *IEICE Trans. Electron.*, vol.E84-C, no.10, pp.1442-1447, Oct. 2001
- [10] Edwards, A.P.; Mittereder, J.A.; Binari, S.C.; Katzer, D.S.; Storm, D.F.; Roussos, J.A.; , "Improved reliability of AlGaIn-GaN HEMTs using an NH₃ plasma treatment prior to SiN passivation," *Electron Device Letters, IEEE* , vol.26, no.4, pp. 225- 227, Apr. 2005
- [11] Moser, N.; Fitch, R.C.; Crespo, A.; Gillespie, J.K.; Jessen, G.H.; Via, G.D.; Luo, B.; Ren, F.; Gila, B.P.; Abernathy, C.R.; Pearton, S.J.; , " Dramatic Improvements in AlGaIn/GaN HEMT Device Isolation Characteristics after UV-Ozone Pretreatment," *J. Electrochem. Soc.*, vol.151, no.12, pp.G915-G918, Nov. 2004
- [12] Romero, M.F.; Jimenez, A.; Miguel-Sanchez, J.; Brana, A.F.; Gonzalez-Posada, F.; Cuerdo, R.; Calle, F.; Munoz, E.; , "Effects of N₂ Plasma Pretreatment on the SiN Passivation of AlGaIn/GaN HEMT," *Electron Device Letters, IEEE* , vol.29, no.3, pp.209-211, Mar. 2008
- [13] Meyer, D.J.; Flemish, J.R.; Redwing, J.M.; , "SF₆/O₂ plasma effects on silicon nitride passivation of AlGaIn/GaN high electron mobility transistors," *Applied Physics Letters*, vol.89, no.22, pp.2235-2237, Dec. 2006
- [14] Goldenblum, A.; Stancu, V.; Buda, M.; Iordache, G.; Pintilie, I.; Negri, C.; Botila, T.; , "Capacitance-voltage characteristics of heterostructures with high leakage currents," *Journal of Applied Physics*, vol.103, no.5, Mar. 2008
- [15] Terman, L.M.; , "An investigation of surface states at a silicon/silicon oxide interface employing metal-oxide-silicon diodes," *Solid-State Electronics*, vol.5, no.5, p.285-299, Sept. 1962
- [16] Ronghua Wang; Guowang Li; Tian Fang; Laboutin, O.; Yu Cao; Johnson, W.; Snider, G.; Fay, P.; Jena, D.; Huili Xing; , "Improvement of fT in InAl(Ga)N barrier HEMTs by plasma treatments," *Device Research Conference (DRC), 2011 69th Annual* , vol., no., pp.139-140, 20-22 June 2011

- [17] Kohn, E.; Daumiller, I.; Kunze, M.; Neuburger, M.; Seyboth, M.; Jenkins, T.J.; Sewell, J.S.; Van Norstand, J.; Smorchkova, Y.; Mishra, U.K.; , "Transient characteristics of GaN-based heterostructure field-effect transistors," *Microwave Theory and Techniques, IEEE Transactions on* , vol.51, no.2, pp.634-642, Feb. 2003
- [18] Mattalah, M.; Soltani, A.; Gerbedoen, J.C.; Ahaitouf, A.; Defrance, N.; Cordier, Y.; De Jaeger, J.C.; , "Analysis of the SiO₂/Si₃N₄ passivation bilayer thickness on the rectifier behavior of AlGa_N/Ga_N HEMTs on (111) silicon substrate," *physica status solidi (c)* , vol.9, no.3-4, pp.1083-1087, Mar. 2012
- [19] Uren, M.J.; Nash, K.J.; Balmer, R.S.; Martin, T.; Morvan, E.; Caillas, N.; Delage, S.L.; Ducatteau, D.; Grimbert, B.; De Jaeger, J.C.; , "Punch-through in short-channel AlGa_N/Ga_N HFETs," *Electron Devices, IEEE Transactions on* , vol.53, no.2, pp. 395- 398, Feb. 2006
- [20] Pil Sung Park; Rajan, S.; , "Simulation of Short-Channel Effects in N- and Ga-Polar AlGa_N/Ga_N HEMTs," *Electron Devices, IEEE Transactions on* , vol.58, no.3, pp.704-708, Mar. 2011
- [21] Kordos, P.; Mikulics, M.; Fox, A.; Gregusova, D.; Cico, K.; Carlin, J.-F.; Grandjean, N.; Novak, J.; Frohlich, K.; , "RF Performance of InAlN/GaN HFETs and MOSHFETs With $f_T \times L_G$ up to 21 GHz.μm," *Electron Device Letters, IEEE* , vol.31, no.3, pp.180-182, Mar. 2010
- [22] Kumar, V.; Kuliev, A.; Schwindt, R.; Muir, M.; Simin, G.; Yang, J.; Khan, M.A.; Adesida, I.; , "High performance 0.25 μm gate-length AlGa_N/Ga_N HEMTs on sapphire with power density of over 4.5 W/mm at 20 GHz," *Solid-State Electronics*, vol.47, no.9, pp.1577-1580, Sept. 2003
- [23] Palacios, T.; Chakraborty, A.; Heikman, S.; Keller, S.; DenBaars, S.P.; Mishra, U.K.; , "AlGa_N/Ga_N high electron mobility transistors with InGa_N back-barriers," *Electron Device Letters, IEEE* , vol.27, no.1, pp. 13- 15, Jan. 2006
- [24] Poblenz, C.; Corrión, A.L.; Recht, F.; Chang, S.S.; Chu, R.; Shen, L.; Speck, J.S.; Mishra, U.K.; , "Power Performance of AlGa_N/Ga_N HEMTs Grown on SiC by Ammonia-MBE at 4 and 10 GHz," *Electron Device Letters, IEEE* , vol.28, no.11, pp.945-947, Nov. 2007

- [25] Marti, D.; Tirelli, S.; Alt, A.R.; Roberts, J.; Bolognesi, C.R.; , "150-GHz Cutoff Frequencies and 2-W/mm Output Power at 40 GHz in a Millimeter-Wave AlGaIn/GaN HEMT Technology on Silicon," *Electron Device Letters, IEEE* , vol.33, no.10, pp.1372-1374, Oct. 2012
- [26] Hoshi, S.; Itoh, M.; Marui, T.; Okita, H.; Morino, Y.; Tamai, I.; Toda, F.; Seki, S.; Egawa, T.; , "12.88 W/mm GaN High Electron Mobility Transistor on Silicon Substrate for High Voltage Operation," *Appl. Phys. Express*, vol.2, no., pp.061001, June 2009
- [27] Johnson, J.W.; Piner, E.L.; Vescan, A.; Therrien, R.; Rajagopal, P.; Roberts, J.C.; Brown, J.D.; Singhal, S.; Linthicum, K.J.; , "12 W/mm AlGaIn-GaN HFETs on silicon substrates," *Electron Device Letters, IEEE* , vol.25, no.7, pp.459- 461, Jul. 2004
- [28] Dumka, D.C.; Lee, C.; Tserng, H.Q.; Saunier, P.; Kumar, M.; , "AlGaIn/GaN HEMTs on Si substrate with 7 W/mm output power density at 10 GHz," *Electronics Letters* , vol.40, no.16, pp.1023- 1024, 5 Aug. 2004
- [29] Dumka, D.C.; Saunier, P.; , "GaIn on Si HEMT with 65% power added efficiency at 10 GHz," *Electronics Letters* , vol.46, no.13, pp.946 -947, June 24 2010
- [30] Ducatteau, D.; Minko, A.; Hoel, V.; Morvan, E.; Delos, E.; Grimbert, B.; Lahreche, H.; Bove, P.; Gaquiere, C.; De Jaeger, J.C.; Delage, S.; , "Output power density of 5.1W/mm at 18 GHz with an AlGaIn/GaN HEMT on Si substrate," *Electron Device Letters, IEEE* , vol.27, no.1, pp.7-9, Jan. 2006
- [31] Ueda, T.; Tanaka, T.; Ueda, D.; , "Current status on GaIn-based RF-power devices," *Solid-State Device Research Conference (ESSDERC), 2011 Proceedings of the European* , vol., no., pp.36-41, 12-16 Sept. 2011
- [32] Lecourt, F.; Ketteniss, N.; Behmenburg, H.; Defrance, N.; Hoel, V.; Eickelkamp, M.; Vescan, A.; Giesen, C.; Heuken, M.; De Jaeger, J.-C.; , "InAlN/GaN HEMTs on Sapphire Substrate With 2.9-W/mm Output Power Density at 18 GHz," *Electron Device Letters, IEEE* , vol.32, no.11, pp.1537-1539, Nov. 2011

- [33] Sarazin, N.; Morvan, E.; di Forte Poisson, M.A.; Oualli, M.; Gaquiere, C.; Jardel, O.; Drisse, O.; Tordjman, M.; Magis, M.; Delage, S.L.; , "AlInN/AlN/GaN HEMT Technology on SiC With 10-W/mm and 50% PAE at 10 GHz," *Electron Device Letters, IEEE* , vol.31, no.1, pp.11-13, Jan. 2010
- [34] Crespo, A.; Bellot, M.M.; Chabak, K.D.; Gillespie, J.K.; Jessen, G.H.; Miller, V.; Trejo, M.; Via, G.D.; Walker, D.E.; Winningham, B.W.; Smith, H.E.; Cooper, T.A.; Gao, X.; Guo, S.; , "High-Power Ka-Band Performance of AlInN/GaN HEMT With 9.8-nm-Thin Barrier," *Electron Device Letters, IEEE* , vol.31, no.1, pp.2-4, Jan. 2010
- [35] Neuburger, M.; Zimmermann, T.; Kohn, E.; Dadgar, A.; Schulze, F.; Krtschil, A.; Gunther, M.; Witte, H.; Blasing, J.; Krost, A.; Daumiller, I.; Kunze, M.; , "Unstrained InAlN/GaN HEMT structure," *High Performance Devices, 2004. Proceedings. IEEE Lester Eastman Conference on* , vol., no., pp. 161- 166, 4-6 Aug. 2004
- [36] Sun, H.; Alt, A.R.; Benedickter, H.; Bolognesi, C.R.; Feltin, E.; Carlin, J.-F.; Gonschorek, M.; Grandjean, N.; Maier, T.; Quay, R.; , "102-GHz AlInN/GaN HEMTs on Silicon With 2.5-W/mm Output Power at 10 GHz," *Electron Device Letters, IEEE* , vol.30, no.8, pp.796-798, Aug. 2009
- [37] Liu Bo; Feng Zhihong; Zhang Sen; Dun Shaobo; Yin Jiayun; Li Jia; Wang Jingjing; Zhang Xiaowei; Fang Yulong; Cai Shujun; , "A 4.69-W/mm output power density InAlN/GaN HEMT grown on sapphire substrate " *J. Semicond.* vol.32, no.12, 124003, Dec. 2011

Conclusion générale

Nous avons présenté dans ce manuscrit une synthèse des principales études réalisées au cours de ma thèse dont le sujet a porté sur la réalisation de HEMTs de puissance hyperfréquence en bande Ka (26 à 40 GHz) basés sur les hétérostructures AlGa_N/Ga_N et InAlN/Ga_N. Cette thèse a été effectuée à l'Institut d'Electronique, de Microélectronique et de Nanotechnologie (IEMN) au sein du groupe Composants et Dispositifs Microondes de Puissance. Dans l'optique de ce travail, deux thématiques principales ont été développées :

La première thématique concerne la montée en fréquence des transistors. Pour cela, la réalisation technologique de transistors à faibles longueurs de grille s'est avérée nécessaire. Il a été mis en évidence le problème crucial lié aux effets de canaux courts, induits par un faible rapport d'aspect entre la longueur de grille et l'épaisseur de la couche barrière. Ceux-ci limitent les performances des transistors tant d'un point de vue des fréquences de coupures que pour la génération de puissance, aussi, des améliorations passent par l'optimisation du matériau et de la technologie du composant.

La seconde thématique porte sur l'élaboration de transistors de puissance hyperfréquence. La topologie du transistor doit être adaptée à la fois aux besoins en fréquence et en puissance. La disposition de la grille au plus proche du contact de source, un espace grille-drain conséquent et une longueur de grille adaptée, permettant de fonctionner jusqu'en bande Ka et de supporter des tensions de polarisation importantes, sont les principaux critères topologiques qu'il convient d'optimiser. Une bonne stabilisation/neutralisation des états de pièges liés aux imperfections de surface est également nécessaire afin de limiter les dégradations du comportement électrique du transistor et la dispersion entre les régimes statique et hyperfréquence.

Dans le premier chapitre, nous avons présenté les propriétés physiques des matériaux binaires Ga_N, AlN et InN ainsi que les ternaires AlGa_N, InAlN et InGa_N et le quaternaire AlInGa_N. Le modèle de formation du gaz bidimensionnel d'électrons par les effets conjoints des polarisations spontanées et piézoélectriques a ensuite été évoqué. L'état de l'art en termes de densité puissance de sortie en fonction de la fréquence fondamentale pour les différentes filières de la technologie Ga_N a été établi afin de situer les performances des composants que nous avons

réalisés. Son évolution entre le début (2009) et la fin (2012) de nos travaux confirme l'intérêt porté dans ce laps de temps aux substrats bas coûts pour la réalisation d'hétérostructures permettant la génération de puissance hyperfréquence jusqu'en bande Ka.

Le second chapitre s'argumente autour de l'étude détaillée des hétérostructures AlGa_N/Ga_N et InAlN/Ga_N pour la réalisation de transistors à haute mobilité électronique. Les pertes RF dans les guides d'ondes coplanaires ont été mesurées sur des échantillons Ga_N sur substrat Si(111). Une atténuation de l'ordre de 0.4 dB/mm à 50 GHz a été obtenue démontrant ainsi les bonnes propriétés du matériau comme support de propagation. Les courants de fuite d'isolation obtenus après implantation d'ions He⁺ sont inférieurs à 100 nA/mm. De plus, il est important de rappeler que les résultats liés à ces deux grandeurs ne varient pas avec l'augmentation de la température. Cette analyse permet de constater que l'hétérostructure AlGa_N/Ga_N sur Si(111) est parfaitement adaptée pour la fabrication de MMIC faible coût dans la gamme d'ondes millimétriques. Une étude paramétrique de la structure de couches correspondant à la zone active des composants a ensuite été réalisée par le biais de simulations numériques auto-cohérentes de type Schrödinger-Poisson. Les modifications apportées aux diagrammes de bande par l'ajout d'une *back barrier*, d'un espaceur d'AlN, par la variation de l'épaisseur et de la composition d'une barrière d'AlGa_N et d'InAlN, ou encore par la présence d'une couche de protection de Ga_N, ont été observées. Ceci a permis d'analyser l'évolution de la densité de porteurs dans le gaz en fonction de la structure de l'épitaxie. Nous avons confirmé certains de ces effets, notamment ceux liés aux épaisseurs des couches barrière et de cap, grâce à des mesures par effet Hall réalisées sur différentes hétérostructures AlGa_N/Ga_N sur Si(111).

Dans le troisième chapitre, nous présentons les différentes étapes technologiques de fabrication du transistor. L'accent est porté sur la réalisation de faibles longueurs de grille ainsi que sur une géométrie adaptée pour la réalisation de transistors de puissance hyperfréquence fonctionnant à haute fréquence. Nous avons ensuite exposé les résultats de caractérisations en régime statique et hyperfréquence mesurées pour des HEMTs réalisés sur des hétérostructures AlGa_N/Ga_N sur Si(111) et InAlN/Ga_N sur saphir. Des fréquences de coupures du gain en courant et en puissance de respectivement 75 GHz et 125 GHz sont obtenues sur un HEMT AlGa_N/Ga_N sur Si(111) avec une longueur de grille de 125 nm. Pour une hétérostructure InAlN/Ga_N sur saphir, la réalisation de transistors de longueurs de grille 75 nm a permis

d'obtenir des fréquences de coupures du gain en courant et en puissance de respectivement 113 GHz et 200 GHz qui sont à l'état de l'art pour la filière étudiée. La comparaison des résultats obtenus pour des transistors de longueurs de grilles différentes a permis de mettre en exergue les effets de canaux courts dus à l'existence d'un rapport d'aspect critique $L_g/t_{bar} = 25$ à partir duquel ils apparaissent. L'augmentation de la longueur de grille effective a été identifiée comme la principale cause d'apparition de ces effets, limitant ainsi l'évolution fréquentielle théorique du transistor avec la diminution de la longueur de grille.

Dans le dernier chapitre, nous avons présenté les techniques de caractérisation en régime pulsé ainsi que les mesures de puissance en régime hyperfréquence. Les effets du prétraitement N_2O sur les performances du transistor ont été étudiés à partir de plusieurs études comparatives. La neutralisation/stabilisation des états de pièges liés aux états de surface du semiconducteur a été observée. Nous avons défini une passivation optimale pour une hétérostructure AlGaIn/GaN sur Si(111), consistant en un prétraitement de N_2O suivi du dépôt d'un bicouche SiN/SiO₂. Nous avons ensuite exposé les résultats de caractérisations en puissance hyperfréquence des HEMTs réalisés sur des hétérostructures AlGaIn/GaN sur substrat Si(111) et InAlN/GaN sur saphir. Une densité de puissance au niveau de l'art de 1.5 W/mm a été obtenue à 40 GHz sur un HEMT AlGaIn/GaN sur Si(111). Pour une hétérostructure InAlN/GaN sur substrat saphir, les résultats de puissance hyperfréquence sont également à l'état de l'art de la filière à 18 GHz et à 40 GHz. Nous obtenons une densité de puissance en sortie du transistor de 2.9 W/mm associée à un rendement en puissance ajoutée de 29 % à 18 GHz. A 40 GHz, la puissance de sortie atteint 2 W/mm avec un rendement en puissance ajoutée de 13 %.

Les perspectives de ce travail sont nombreuses. Elles peuvent être scindées en deux thématiques distinctes : la première relative à la croissance de l'hétérostructure et la seconde reposant sur la technologie du composant.

Nous allons d'abord proposer quelques modifications qui pourraient être apportées à l'hétérostructure afin de permettre une amélioration des performances et de la fiabilité du transistor. Celles-ci sont :

- L'ajout d'une *back barrier*, ou la modification du buffer de GaN en AlGaIn, permettant un meilleur confinement des électrons au sein du gaz bidimensionnel d'électrons.

- L'augmentation du taux d'Aluminium pour les barrières de type AlGa_N afin d'augmenter la densité surfacique d'électrons. Le matériau de la couche barrière peut même être remplacé par le binaire AlN afin de conserver une densité d'électrons élevée tout en diminuant l'épaisseur de la couche barrière.
- La passivation SiN *in situ* du semiconducteur qui protégerait la surface des agressions extérieures tout au long du procédé de fabrication.
- De plus, des performances en puissance hyperfréquence plus intéressantes doivent pouvoir être obtenues dans l'avenir par la fabrication de transistors sur des structures InAlN/GaN sur substrat SiC.

Enfin, les perspectives de travail concernant la fabrication technologique du transistor sont les suivantes :

- L'optimisation des contacts de source et de drain pour les hétérostructures InAlN afin de diminuer les résistances de ces contacts et ainsi augmenter les performances hyperfréquence du composant.
- La diminution de la longueur de grille dans le but de continuer à augmenter les performances fréquentielles du transistor. Cette étape devra être liée à la diminution de l'épaisseur de la couche barrière afin de conserver un rapport d'aspect élevé empêchant l'apparition d'effets de canaux courts.
- L'amincissement du substrat afin d'améliorer la dissipation thermique au sein des composants en condition de fonctionnement.

Annexe

Performances AlGaIn/GaN

Ref.	Dates	Paramètres matériau			L _s (nm)	Paramètres électrique				Fréquence		Puissance hyperfréquence				Substrat	Laboratoire
		n _i (at/cm ²)	μ (cm ² /V.s)	R _z (Ω)		R _c (Ω.mm)	ρ _c (Ω.cm ²)	I _{as, max} (A/mm)	Q _{in, max} (mS/mm)	F _r (GHz)	F _{max} (GHz)	P _{sat} (W/mm)	G (dB)	PAE (%)	à F (GHz)		
21	sept-97	8.00E+12	1200		200	0,4-0,6	0.806	240	50	92	1.7	6.2	23	10	Al ₂ O ₃	UCSB, Malibu, Dayton (USA)	
22	oct-02	1.35E+13	1475	340	700	0.7	1	205	20	38	3	9.5	40	4.2	Al ₂ O ₃	UCSB (USA), Padova (ITA)	
23	mars-03	1.20E+13	1200		250	0.25	1.38	325	67	126	4.65	4.84	29.9	20	Al ₂ O ₃	Urbana, Columbia, TriQuint (USA)	
24	avr-03	1.45E+13	1650	250	700	0.3	1.5		24	45	3.66		47.8	8	Al ₂ O ₃	UCSB (USA), Padova (ITA)	
25	janv-04	1.45E+13	1650	250	700	0.3					12	9	58	4	Al ₂ O ₃	UCSB (USA), Padova (ITA)	
26	oct-06	2.07E+13	827	364	30		3.00E+06	1.49	402	181	186				Al ₂ O ₃	NICT, FUJITSU (JAP)	
63	févr-10		354	350			8.70E-06	0.681	282	20	75	2.8	10.4	41	14	Al ₂ O ₃	Beijing (CHI)
57	juil-09		800	40	0.8		0.58	220	85	95					Diamant	Ithaca, Groupe 4 Labs (USA)	
60	févr-10	1.30E+13	731	364	200	4.6		0.73	137.5	21	42.5				Diamant	Ulm (GER), EPFL (SUI), IEMN (FRA)	
62	févr-10	9.50E+12	1180	638	250	0.34			247	50	83		14.6	44.1	10	Diamant	AFRL, NRL, Groupe 4 Labs (USA)
62	févr-10				250							2.08	20.3		10	Diamant	
75	avr-11	1.00E+13	730		3000			0.22		3	7					Diamant	NTT (JAP)
74	avr-12	1.90E+13	780	420	400			0.77	160	25	18	2.13	28	46	1	Diamant	NTT (JAP)
27	sept-04			340	150	1.5		1.1	220			6.7	10.1	51	10	GaN	Nashua, Danbury (USA)
27	sept-04				150							9.4	11.6	40	10	GaN	
28	janv-07	1.12E+13	1740	328	1000			0.803				5.1	13.4	46	4	GaN	Washington, Raleigh (USA)
28	janv-07				400					38	55					GaN	
28	janv-07				400							4.8	8.2	37.8	10	GaN	
41	oct-06	8.00E+12	1800	440	4000			0.5	120							Si(001)	CRHEA, ST (FRA)
42	nov-07	6.95E+12	1230	732	100			0.42	228	28	46	1	24	17	2.15	Si(001)	IEMN, CRHEA (FRA)
43	juil-10	1.04E+13	1720	350	300	0,7-0,8		0.6	200	37	55	2.9	7	20	10	Si(001)	IEMN, CRHEA, ST (FRA)
52	nov-08	9.60E+12	1980		2500	0.6		0.533	122							Si(110)	CRHEA, PICO GIGA (FRA)
29	mars-01	1.20E+13	900	1000	300	0.5-1.5		0.66	150	25		0.5	5	15	4	Si(111)	Ithaca, UCSB, Nashua (USA)
30	janv-02	6.00E+12	700	1000	300	0.8-1.1		0.91	122	12.5	10.4					Si(111)	Jülich, Aachen (GER)
31	août-02	8.00E+12	1600		500			0.67	160	17	40	1.2	10	27	4	Si(111)	IEMN, CRHEA (FRA)
32	mars-03	8.00E+12	1600		500			0.30	60	18	38	1.8	16	32	4	Si(111)	IEMN, CRHEA (FRA)
33	avr-03	9.60E+12	1440		250	0.4		1.1	240	27	81	6.6		49	2	Si(111)	Ulm (GER), CRHEA (FRA)
34	avr-04	8.00E+12	1600	500	170	2.6		0.55	215	46	92					Si(111)	IEMN, CRHEA (FRA)
35	juil-04	1.25E+13	1480	340	300	0.7		0.925	250	30	72	1.9	16	18	10	Si(111)	IEMN, PICO GIGA (FRA)
36	juil-04			300	700	0.45	5.00E+06	1.04	325	18	31	12	15.3	52.7	2.14	Si(111)	NITRONEX (USA)
37	août-04		1500	530	300			0.85	220	24	47	7	9.1	38	10	Si(111)	TriQuint (USA)
37	août-04				300							3.9	9	52	10	Si(111)	
38	janv-06	1.25E+13	1480	340	250	0.5		1	250	50	100	5.1	9.1	20	18	Si(111)	IEMN (FRA)
39	avr-07	1.10E+13	1750	335	450			0.9		36	56	5.1	13.6	46	4	Si(111)	Washington, Tempe, Raleigh (USA)
39	avr-07				200							4.8	8.2	37.8	10	Si(111)	
40	mars-08	(1,2-1,35)E+13	1560-1650	260	200		2.00E+06	1	270							Si(111)	IMEC (BEL)
58	févr-09			610	100	0.49			175	75	110					Si(111)	ETH Zürich (SUI)
58	févr-09			100	49				70	70	125					Si(111)	
53	mars-09			530	100	0.45		0.75	225	90	105					Si(111)	ETH Zürich (SUI)
66	juin-09			500					13.9	101.4	12.88	19.15	64	2.14		Si(111)	Tokyo, Nagoya (JAP)
64	avr-10		1500	600	75	0.55		0.705	285	107	112					Si(111)	ETH Zürich (SUI), Nitronex (USA)
64	avr-10			100	55			0.75	310	90	150					Si(111)	
65	juin-10		1400	500	250			0.9	250			6.1	13.1	65.6	10	Si(111)	TriQuint (USA)
65	juin-10			250								7		60	10	Si(111)	
68	sept-10	7.05E+12	2160	410	125	0.28	2.30E-06	0.655	332	75	125					Si(111)	IEMN, OMMIC (FRA)
67	oct-10	9.50E+12	2122	306.5	80	0.38	3.00E-06	0.6	280	90	135					Si(111)	IEMN, OMMIC (FRA)
73	janv-12			350	105	0.37		0.723	435	80	153	1.98			26.5	Si(111)	IEMN, OMMIC (FRA)
82	sept-11			250								1.98	4		26.5	Si(111)	Panasonic Corp. (JAP)
xx	juil-12	1.37E+13	1855	245.6	250	0.46	7.20E-06	1.4	364	55	100	1.5	6	10	40	Si(111)	IEMN, CRHEA (FRA)
84	août-12		1500	270	75	0.4				152	149	1		5.3	40	Si(111)	ETH Zürich (SUI), Nitronex (USA)
84	août-12		1500	270	75	0.4				88	158	0.7		14.3	40	Si(111)	ETH Zürich (SUI), Nitronex (USA)
84	août-12		1500	270	100	0.4		1.05	540	95	145	0.75		25	40	Si(111)	ETH Zürich (SUI), Nitronex (USA)
84	août-12		1500	270	200	0.4				70	110	2.05		13.8	40	Si(111)	ETH Zürich (SUI), Nitronex (USA)
1	mars-01	1.10E+13	1100		120			1.19	217	101	155					SiC	Urbana, Columbia (USA)
2	déc-02				150	0.5		1.1		60	140	1.23		10	38	SiC	IAF (GER)
2	déc-02				150							1.02				SiC	
3	oct-03			325	250	0.57		1.10	285	40	84	5.43	9.17	33	30	SiC	TriQuint, Columbia (USA)
3	oct-03				250							4.13	7.54	23	35	SiC	
4	déc-03	8.00E+12	1400	450	150			1.3	370	65	140	1.5	7	6	40	SiC	IAF (GER)
4	déc-03				150							0.5	4	4.2	60	SiC	
4	déc-03				150							0.5	6		65	SiC	
5	déc-03			368	180	1		1.1	290	85	120	2.82	5.8	10	40	SiC	Thousand Oaks (USA)
6	janv-04	8.00E+12	2000		700			1.2	200			12		40.5	10	SiC	UCSB (USA), Padova (ITA)
7	mars-04			265	550	0.4		1.2		21.8	68	32.2	14	54.8	4	SiC	UCSB (USA)
7	mars-04				550							30.6	10.7	49.6	8	SiC	
8	oct-04				250							4.1	13	72	10	SiC	UCSB (USA)
9	juin-05				250			1.44	635	60	100	5.7		45	30	SiC	Malibu, San Diego (USA)
9	juin-05				250							6.9		29	30	SiC	
9	juin-05				250							11	12	50	10	SiC	
10	nov-05	1.40E+13	1350		160			1.4	425	130	155	10.5	6	32	40	SiC	UCSB (USA)
10	nov-05	1.00E+13	1500		160			1.2	425	130	155	8.6	6	32	40	SiC	
55	janv-06	1.50E+13	1240		100			1.4		153	198					SiC	UCSB (USA)
55	janv-06				100					124	230					SiC	
70	avr-06				600			1				5.5		74	4	SiC	UCSB (USA)
70	avr-06				600							17.8		50	4	SiC	
70	avr-06				600							11		50	10	SiC	
11	juin-06			380	250	0.15		1.4	437	41	63	9.1	5.8	23.7	18	SiC	Urbana (USA)
12	juin-06				500			1.2				41.4	16	60	4	SiC	UCSB (USA)
13	déc-06				100	0.2		0.9	450	90	200	0.0021	17.5	14	80.5	SiC	HRL (USA)
14	nov-07	1.00E+13	1643		600			1.05		24	54	11.1		63	4	SiC	UCSB (USA)
14	nov-07				600							11.2		58	10	SiC	
15	déc-07	1.15E+13	2050		150	0.2		1.3	490	92	148	4.1	16	70.7	10	SiC	UCSB (USA)
16	févr-08	1.40E+13	1990	230	60	0.3		1.4	448	189	251					SiC	NICT, FUJITSU (JAP)
16	févr-08	1.70E+13	1900	200	60	0.3		1.6	424	190	227					SiC	
17	mars-08			305.3	350	0.3	3.20E-06	1.36	460	24	34	9.05		36.4	8	SiC	Beijing (CHI)
18	avr-08	1.00E+13	1500		200	0.3		1.1		66	116	3		70.3	10	SiC	UCSB (USA)
18	avr-08				200							7.2		57	10	SiC	
18	avr-08				200							2.9	5.8	41	30	SiC	
18	avr-08				200							7.9		24	30	SiC	
19	avr-08	1.00E+13	2000		700							20.2	21.5	49	4	SiC	UCSB (USA)
20	avr-08	1.00E+13	1500	380	500	0.3		1				15	24	55	2	SiC	IAF, Ulm (GER), NXP (HOL)

51	mai-08	1.00E+13	1500	380	500	0.5		1				8	26	60	2	SIC	IAF (GER)
49	août-08				140	0.25		1.2	445	55		10	8.4	40	30	SIC	HRL (USA)
49	août-08				140	0.25						7.3	8.5	50	30	SIC	
49	août-08				140	0.25						5	8.2	55	36	SIC	
50	sept-08				500	0.5		0.9		18	59	12.2	13.5	65	10	SIC	UCSB (USA)
56	juin-09				60			2	460	153	178					SIC	HRL (USA)
54	sept-09	1.00E+13	1900	350	70	0.2		1.5	325	160	200					SIC	Urbana, SVT (USA)
59	mars-10	8.00E+12	2200	356	60	0.15		1.2	410	70	300					SIC	MIT (USA)
61	déc-10				55	0.21			500	225	120					SIC	MIT (USA)
61	déc-10				110	0.21				162						SIC	
71	janv-11	7.10E+12			250							17.5	24	61	10	SIC	Ithaca (USA)
72	juin-11				100	0.17		1.6	550	80	200					SIC	IAF (GER)
80	juin-11				70			1.2	398	115	310					SIC	UCSB (USA)
81	juin-11			450	80	0.025		1.89	337							SIC	UCSB (USA)
81	juin-11				150	0.025		1.56	521							SIC	
81	juin-11				100	0.025				163	20					SIC	
69	juil-11	1.50E+13	1245	334	170	0.48			662	50	55	4.9		46	8	SIC	Chalmers (SUE), IQE RF, Ithaca (USA)
69	juil-11				170	0.48				40	105					SIC	
69	juil-11				90	0.48			722	91	93					SIC	
69	juil-11				90	0.48				57	166					SIC	
77	janv-12			308	700	0.5		1.2	230	16	58	5.7		74.5	4	SIC	UCSB (USA)
77	janv-12				700	0.5						20.7		60.3	4	SIC	
77	janv-12				700	0.5						11.4		49	10	SIC	
77	janv-12				700	0.5						16.7		44	10	SIC	
76	févr-12				200	0.38		0.83				5.1	11.4	45	31	SIC	Toshiba Corp. (JAP)
78	juin-12			420	80	0.09		1.7	387	148	351					SIC	UCSB (USA)
79	juil-12	1.40E+13	600	750	30			1.9	450	210	15					SIC	UCSB (USA)
79	juil-12				30					275	16					SIC	
47	août-08	1.00E+13	1500	400	500			0.70	220			4.2		37	10	SICopSIC	IEMN, PICOIGGA, III-V LAB (FRA), Budapest (HUN), Ulm (GER), Warsaw (POL), Padova (ITA)
47	août-08				500							5.2		27	10	SICopSIC	
48	juin-09			560	250	0.5		0.714	157	23	58	5.06	11.8	34.7	10	SICopSIC	IEMN, PICOIGGA, III-V LAB (FRA)
48	juin-09			497	250	1.6		0.612	167	23	70	3.58	15	25	10	SICopSIC	
44	sept-06	7.00E+12	1400	419	700		2.00E+05	0.25	125	18	65					SopSIC	Gainesville (USA), PICOIGGA (FRA)
45	janv-08	9.70E+12	1600	410	2000			0.6	100	4	15	1.15	11	28	1	SopSIC	IEMN, PICOIGGA, III-V LAB (FRA)
46	avr-08	7.00E+12	1400	419	500		2.00E+05	0.4	125	27	47					SopSIC	Gainesville (USA), PICOIGGA (FRA)

Bibliographie AlGaIn/GaN

- [1] Wu, L.; Jinwei, Y; Khan, M.A.; Adesida, I.; , "AlGaIn/GaN HEMTs on SiC with over 100 GHz f_T and low microwave noise," *Electron Devices, IEEE Transactions on* , vol.48, no.3, pp.581-585, Mar. 2001
- [2] Quay, R.; Kiefer, R.; van Raay, F.; Massler, H.; Ramberger, S.; Muller, S.; Dammann, M.; Mikulla, M.; Schlechtweg, M.; Weimann, G.; , "AlGaIn/GaN HEMTs on SiC operating at 40 GHz," *Electron Devices Meeting, 2002. IEDM '02. International* , vol., no., pp.673-676, 8-11 Dec. 2002
- [3] Lee, C.; Saunier, P.; Jinwei, Y.; Khan, M.A.; , "AlGaIn-GaN HEMTs on SiC with CW power performance of >4 W/mm and 23% PAE at 35 GHz," *Electron Device Letters, IEEE* , vol.24, no.10, pp.616-618, Oct. 2003
- [4] Quay, R.; Tessmann, A.; Kiefer, R.; Weber, R.; van Raay, F.; Kuri, M.; Riessle, M.; Massler, H.; Muller, S.; Schlechtweg, M.; Weimann, G.; , "AlGaIn/GaN HEMTs on SiC: towards power operation at V-band," *Electron Devices Meeting, 2003. IEDM '03 Technical Digest. IEEE International* , vol., no., pp. 23.2.1- 23.2.4, 8-10 Dec. 2003

-
- [5] Boutros, K.; Regan, M.; Rowell, P.; Gotthold, D.; Birkhahn, R.; Brar, B.; , "High performance GaN HEMTs at 40 GHz with power density of 2.8W/mm," *Electron Devices Meeting, 2003. IEDM '03 Technical Digest. IEEE International* , vol., no., pp. 12.5.1- 12.5.2, 8-10 Dec. 2003
- [6] Shen, L.; Coffie, R.; Buttari, D.; Heikman, S.; Chakraborty, A.; Chini, A.; Keller, S.; DenBaars, S.P.; Mishra, U.K.; , "High-power polarization-engineered GaN/AlGaIn/GaN HEMTs without surface passivation," *Electron Device Letters, IEEE* , vol.25, no.1, pp. 7- 9, Jan. 2004
- [7] Wu, Y.F.; Saxler, A.; Moore, M.; Smith, R.P.; Sheppard, S.; Chavarkar, P.M.; Wisleder, T.; Mishra, U.K.; Parikh, P.; , "30-W/mm GaN HEMTs by field plate optimization," *Electron Device Letters, IEEE* , vol.25, no.3, pp. 117- 119, Mar. 2004
- [8] Palmour, J.W. ; Milligan, J.W. ; Henning, J. ; Allen, S.T. ; Ward, A. ; Parikh, P. ; Smith, R.P. ; Saxler, A. ; Moore, M. ; Wu, Y.F.; , "SiC and GaN Based Transistor and Circuit Advances," *Gallium Arsenide applications symposium. GAAS 2004, Amsterdam*, vol., no., pp., 11-12 Oct. 2004
- [9] Moon, J.S.; Shihchang, W.; Wong, D.; Milosavljevic, I.; Conway, A.; Hashimoto, P.; Hu, M.; Antcliffe, M.; Micovic, M.; , "Gate-recessed AlGaIn-GaN HEMTs for high-performance millimeter-wave applications," *Electron Device Letters, IEEE* , vol.26, no.6, pp. 348- 350, June 2005
- [10] Palacios, T.; Chakraborty, A.; Rajan, S.; Poblenz, C.; Keller, S.; DenBaars, S.P.; Speck, J.S.; Mishra, U.K.; , "High-power AlGaIn/GaN HEMTs for Ka-band applications," *Electron Device Letters, IEEE* , vol.26, no.11, pp. 781- 783, Nov. 2005
- [11] Kumar, V.; Guang, C.; Shiping, G.; Adesida, I.; , "Field-plated 0.25- μ m gate-length AlGaIn/GaN HEMTs with varying field-plate length," *Electron Devices, IEEE Transactions on* , vol.53, no.6, pp. 1477- 1480, June 2006
- [12] Wu, Y.-F.; Moore, M.; Saxler, A.; Wisleder, T.; Parikh, P.; , "40-W/mm Double Field-plated GaN HEMTs," *Device Research Conference, 2006 64th* , vol., no., pp.151-152, June 2006
-

- [13] Micovic, M.; Kurdoghlian, A.; Hashimoto, P.; Hu, M.; Antcliffe, M.; Willadsen, P.J.; Wong, W.S.; Bowen, R.; Milosavljevic, I.; Schmitz, A.; Wetzel, M.; Chow, D.H.; , "GaN HFET for W-band Power Applications," *Electron Devices Meeting, 2006. IEDM '06. International* , vol., no., pp.1-3, 11-13 Dec. 2006
- [14] Poblenz, C.; Corrión, A.L.; Recht, F.; Chang, S.S.; Chu, R.; Shen, L.; Speck, J.S.; Mishra, U.K.; , "Power Performance of AlGa_N/Ga_N HEMTs Grown on SiC by Ammonia-MBE at 4 and 10 GHz," *Electron Device Letters, IEEE* , vol.28, no.11, pp.945-947, Nov. 2007
- [15] Pei, Y.; Recht, F.; Fichtenbaum, N.; Keller, S.; DenBaars, S.P.; Mishra, U.K.; , "Deep submicron AlGa_N/Ga_N HEMTs with ion implanted source/drain regions and non-alloyed ohmic contacts," *Electronics Letters* , vol.43, no.25, pp.1466-1467, Dec. 6 2007
- [16] Higashiwaki, M.; Mimura, T.; Matsui, T.; , "AlGa_N/Ga_N Heterostructure Field-Effect Transistors on 4H-SiC Substrates with Current-Gain Cutoff Frequency of 190 GHz," *Appl. Phys. Express* , vol.1, no., pp. 021103, Feb. 2008
- [17] Wang, X.L.; Chen, T.S.; Xiao, H.L.; Wang, C.M.; Hu, G.X.; Luo, W.J.; Tang, J.; Guo, L.C.; Li, J.M.; , "High-performance 2 mm gate width Ga_N HEMTs on 6H-SiC with output power of 22.4W @ 8GHz," *Solid-State Electronics*, vol.52, no.6, pp. 926-929, June 2008
- [18] Pei, Y.; Poblenz, C.; Cordon, A.L.; Chu, R.; Shen, L.; Speck, J.S.; Mishra, U.K.; , "X- and Ka-band power performance of AlGa_N/Ga_N HEMTs grown by ammonia-MBE," *Electronics Letters* , vol.44, no.9, pp.598, April 24 2008
- [19] Pei, Y.; Chu, R.; Shen, L.; Fichtenbaum, N.A.; Chen, Z.; Brown, D.; Keller, S.; Denbaars, S.P.; Mishra, U.K.; , "Effect of Al Composition and Gate Recess on Power Performance of AlGa_N/Ga_N High-Electron Mobility Transistors," *Electron Device Letters, IEEE* , vol.29, no.4, pp.300-302, April 2008

-
- [20] Waltereit, P.; Bronner, W.; Quay, R.; Dammann, M.; Müller, S.; Kiefer, R.; Walcher, H.; van Raay, F.; Kappeler, O.; Mikulla, M.; van Rijs, F.; Rödle, T.; Murad, S.; Klappe, J.; van der Wel, P.; Henriette, P.; Aleiner, B.; Blednov, I.; Thorpe, J.; Behtash, R.; Blanck, H.; Riepe, K.; , "A uniform, reproducible and reliable GaN HEMT technology with breakdown voltages in excess of 160 V delivering more than 60% PAE at 80 V," *International Conference on Compound Semiconductor Manufacturing Technology 2008, GaAS MANTECH 2008, Chicago*, vol., no., pp.83-86, 14-17 Apr. 2008
- [21] Wu, Y.-F.; Keller, B.P.; Keller, S.; Nguyen, N.X.; Le, M.; Nguyen, C.; Jenkins, T.J.; Kehias, L.T.; Denbaars, S.P.; Mishra, U.K.; , "Short channel AlGaIn/GaN MODFET's with 50-GHz $f_{sub T}$ and 1.7-W/mm output-power at 10 GHz," *Electron Device Letters, IEEE* , vol.18, no.9, pp.438-440, Sept. 1997
- [22] Coffie, R.; Buttari, D.; Heikman, S.; Keller, S.; Chini, A.; Shen, L.; Mishra, U.K.; , "p-capped GaN-AlGaIn-GaN high-electron mobility transistors (HEMTs)," *Electron Device Letters, IEEE* , vol.23, no.10, pp.588-590, Oct. 2002
- [23] Kumar, V.; Kuliev, A.; Schwindt, R.; Muir, M.; Simin, G.; Yang, J.; Khan, M.A.; Adesida, I.; , "High performance 0.25 μm gate-length AlGaIn/GaN HEMTs on sapphire with power density of over 4.5 W/mm at 20 GHz," *Solid-State Electronics*, vol.47, no.9, pp.1577-1580, Sept. 2003
- [24] Chini, A.; Coffie, R.; Meneghesso, G.; Zanoni, E.; Buttari, D.; Heikman, S.; Keller, S.; Mishra, U.K.; , "2.1 A/mm current density AlGaIn/GaN HEMT," *Electronics Letters* , vol.39, no.7, pp. 625-626, 3 April 2003
- [25] Chini, A.; Buttari, D.; Coffie, R.; Heikman, S.; Keller, S.; Mishra, U.K.; , "12 W/mm power density AlGaIn/GaN HEMTs on sapphire substrate," *Electronics Letters* , vol.40, no.1, pp. 73- 74, 8 Jan. 2004
- [26] Higashiwaki, M.; Mimura, T.; Matsui, T.; , "30-nm-gate AlGaIn/GaN heterostructure field-effect transistors with a current-gain cutoff frequency of 181 GHz," *Jpn. J. Appl. Phys.*, vol.45, no.42, pp. L1111–L1 113, Oct. 2006
-

- [27] Chu, K.K.; Chao, P.C.; Pizzella, M.T.; Actis, R.; Meharry, D.E.; Nichols, K.B.; Vaudo, R.P.; Xu, X.; Flynn, J.S.; Dion, J.; Brandes, G.R.; , "9.4-W/mm power density AlGa_N-Ga_N HEMTs on free-standing Ga_N substrates," *Electron Device Letters, IEEE* , vol.25, no.9, pp. 596-598, Sept. 2004
- [28] Storm, D.F.; Katzer, D.S.; Roussos, J.A.; Mittereder, J.A.; Bass, R.; Binari, S.C.; Hanser, D.; Preble, E.A.; Evans, K.R.; , "AlGa_N/Ga_N HEMTs on free-standing Ga_N substrates: MBE growth and microwave characterization," *Journal of Crystal Growth*, vol.301-302, pp.429-433, Apr. 2007
- [29] Chumbes, E.M.; Schremer, A.T.; Smart, J.A.; Wang, Y.; MacDonald, N.C.; Hogue, D.; Komiak, J.J.; Lichwalla, S.J.; Leoni, R.E., III.; Shealy, J.R.; , "AlGa_N/Ga_N high electron mobility transistors on Si(111) substrates ," *Electron Devices, IEEE Transactions on* , vol.48, no.3, pp.420-426, Mar 2001
- [30] Javorka, P.; Alam, A.; Wolter, M.; Fox, A.; Marso, M.; Heuken, M.; Luth, H.; Kordos, P.; , "AlGa_N/Ga_N HEMTs on (111) silicon substrates," *Electron Device Letters, IEEE* , vol.23, no.1, pp.4-6, Jan. 2002
- [31] Vellas, N.; Gaquiere, C.; Guhel, Y.; Werquin, M.; Bue, F.; Aubry, R.; Delage, S.; Semond, F.; De Jaeger, J.C.; , "High linearity performances of Ga_N HEMT devices on silicon substrate at 4 GHz," *Electron Device Letters, IEEE* , vol.23, no.8, pp.461-463, Aug. 2002
- [32] Vellas, N.; Gaquiere, C.; Minko, A.; Hoel, V.; De Jaeger, J.C.; Cordier, Y.; Semond, F.; , "Power results at 4 GHz of AlGa_N/Ga_N HEMTs on high resistive silicon [111] substrate," *Microwave and Wireless Components Letters, IEEE* , vol.13, no.3, pp.99-101, Mar. 2003
- [33] Behtash, R.; Tobler, H.; Neuburger, M.; Schurr, A.; Leier, H.; Cordier, Y.; Semond, F.; Natali, F.; Massies, J.; , "AlGa_N/Ga_N HEMTs on Si(111) with 6.6 W/mm output power density," *Electronics Letters* , vol.39, no.7, pp. 626- 627, 3 April 2003
- [34] Minko, A.; Hoel, V.; Lepilliet, S.; Dambrine, G.; De Jaeger, J.C.; Cordier, Y.; Semond, F.; Natali, F.; Massies, J.; , "High microwave and noise performance of 0.17- μ m AlGa_N-Ga_N HEMTs on high-resistivity silicon substrates," *Electron Device Letters, IEEE* , vol.25, no.4, pp. 167- 169, April 2004

-
- [35] Minko, A.; Hoel, V.; Morvan, E.; Grimbert, B.; Soltani, A.; Delos, E.; Ducatteau, D.; Gaquiere, C.; Theron, D.; De Jaeger, J.C.; Lahreche, H.; Wedzikowski, L.; Langer, R.; Bove, P.; , "AlGa_N-Ga_N HEMTs on Si with power density performance of 1.9 W/mm at 10 GHz," *Electron Device Letters, IEEE* , vol.25, no.7, pp. 453- 455, July 2004
- [36] Johnson, J.W.; Piner, E.L.; Vescan, A.; Therrien, R.; Rajagopal, P.; Roberts, J.C.; Brown, J.D.; Singhal, S.; Linthicum, K.J.; , "12 W/mm AlGa_N-Ga_N HFETs on silicon substrates," *Electron Device Letters, IEEE* , vol.25, no.7, pp. 459- 461, July 2004
- [37] Dumka, D.C.; Lee, C.; Tserng, H.Q.; Saunier, P.; Kumar, M.; , "AlGa_N/Ga_N HEMTs on Si substrate with 7 W/mm output power density at 10 GHz," *Electronics Letters* , vol.40, no.16, pp. 1023- 1024, 5 Aug. 2004
- [38] Ducatteau, D.; Minko, A.; Hoel, V.; Morvan, E.; Delos, E.; Grimbert, B.; Lahreche, H.; Bove, P.; Gaquiere, C.; De Jaeger, J.C.; Delage, S.; , "Output power density of 5.1 W/mm at 18 GHz with an AlGa_N/Ga_N HEMT on Si substrate," *Electron Device Letters, IEEE* , vol.27, no.1, pp. 7-9, Jan. 2006
- [39] Storm, D.F.; Katzer, D.S.; Roussos, J.A.; Mittereder, J.A.; Bass, R.; Binari, S.C.; Zhou, L.; Smith, D.J.; Hanser, D.; Preble, E.A.; Evans, K.R.; , "Microwave performance and structural characterization of MBE-grown AlGa_N/Ga_N HEMTs on low dislocation density Ga_N substrates," *Journal of Crystal Growth*, vol.305, no.2, pp.340-345, July 2007
- [40] Cheng, K.; Leys, M.; Degroote, S.; Derluyn, J.; Sijmus, B.; Favia, P.; Richard, O.; Bender, H.; Germain, M.; Borghs G.; , "AlGa_N/Ga_N High Electron Mobility Transistors Grown on 150 mm Si(111) Substrates with High Uniformity," *Jpn. J. Appl. Phys.*, vol.47, no., pp.1553-1555, Mar. 2008
- [41] Joblot, S.; Cordier, Y.; Semond, F.; Chenot, S.; Vennéguès, P.; Tottereau, O.; Lorenzini, P.; Massies, J.; , "AlGa_N/Ga_N HEMTs grown on silicon (001) substrates by molecular beam epitaxy," *Superlattices and Microstructures*, vol.40, no.4-6, pp.295-299, Oct.-Dec. 2006
-

- [42] Boulay, S.; Touati, S.; Sar, A.A.; Hoel, V.; Gaquiere, C.; De Jaeger, J.-C.; Joblot, S.; Cordier, Y.; Semond, F.; Massies, J.; , "AlGa_N/Ga_N HEMTs on a (001)-Oriented Silicon Substrate Based on 100-nm Si_N Recessed Gate Technology for Microwave Power Amplification," *Electron Devices, IEEE Transactions on* , vol.54, no.11, pp.2843-2848, Nov. 2007
- [43] Gerbedoen, J.-C.; Soltani, A.; Joblot, S.; De Jaeger, J.-C.; Gaquiere, C.; Cordier, Y.; Semond, F.; , "AlGa_N/Ga_N HEMTs on (001) Silicon Substrate With Power Density Performance of 2.9 W/mm at 10 GHz," *Electron Devices, IEEE Transactions on* , vol.57, no.7, pp.1497-1503, July 2010
- [44] Anderson, T.J.; Ren, F.; Voss, L.; Hlad, M.; Gila, B.P.; Covert, L.; Lin, J.; Pearton, S.J.; Bove, P.; Lahreche, H.; Thuret, J.; , "AlGa_N/Ga_N high electron mobility transistors on Si/SiO₂/poly-SiC substrates," *Journal of Vacuum Science & Technology B: Microelectronics and Nanometer Structures*, vol.24, no.5, pp.2302-2305, Sep. 2006
- [45] Hoel, V.; Defrance, N.; De Jaeger, J.C.; Gerard, H.; Gaquiere, C.; Lahreche, H.; Langer, R.; Wilk, A.; Lijadi, M.; Delage, S.; , "First microwave power performance of AlGa_N/Ga_N HEMTs on SopSiC composite substrate," *Electronics Letters* , vol.44, no.3, pp.238-239, January 31 2008
- [46] Anderson, T.J.; Ren, F.; Kim, J.; Lin, J.; Hlad, M.; Gila, B.P.; Voss, L.; Pearton, S.J.; Bove, P.; Lahreche, H.; Thuret, J.; , "Microwave Performance of AlGa_N/Ga_N High-Electron-Mobility Transistors on Si/SiO₂/Poly-SiC Substrates," *Journal of Electronic Materials*, vol.37, no.4, pp.384-387, April 2008
- [47] di Forte Poisson, M.A.; Magis, M.; Tordjman, M.; Di Persio, J.; Langer, R.; Toth, L.; Pecz, B.; Guziewicz, M.; Thorpe, J.; Aubry, R.; Morvan, E.; Sarazin, N.; Gaquière, C.; Meneghesso, G.; Hoel, V.; Jacquet, J.C.; Delage, S.; , "GaAlN/GaN HEMT heterostructures grown on SiCopSiC composite substrates for HEMT application," *Journal of Crystal Growth*, vol.310, no.23, 15 November 2008

-
- [48] Defrance, N.; Thorpe, J.; Douvry, Y.; Hoel, V.; De Jaeger, J.C.; Gaquiere, C.; Xiao T.; di Forte-Poisson, M.A.; Langer, R.; Rousseau, M.; Lahreche, H.; , "AlGa_N/Ga_N HEMT High Power Densities on SiC/SiO₂/poly-SiC Substrates," *Electron Device Letters, IEEE* , vol.30, no.6, pp.596-598, June 2009
- [49] Moon, J.S.; Wong D.; Hu M.; Hashimoto P.; Antcliffe M.; Mcguire C.; Micovic M.; Willadson P.; , "55% PAE and High Power Ka-Band Ga_N HEMTs With Linearized Transconductance via n⁺ Ga_N Source Contact Ledge," *Electron Device Letters, IEEE* , vol.29, no.8, pp.834-837, Aug. 2008
- [50] Chu; R.; Shen, L.; Fichtenbaum, N.; Brown, D.; Zhen Chen; Keller, S.; DenBaars, S.P.; Mishra, U.K.; , "V-Gate Ga_N HEMTs for X-Band Power Applications," *Electron Device Letters, IEEE* , vol.29, no.9, pp.974-976, Sept. 2008
- [51] Waltereit, P.; Bronner, W.; Quay, R.; Dammann, M.; Müller, S.; Kiefer, R.; Raynor, B.; Mikulla, M.; Weimann G.; , "High-efficiency Ga_N HEMTs on 3-inch semi-insulating SiC substrates," *physica status solidi (a)*, vol.205, no.5, pp.1078-1080, May 2008
- [52] Cordier, Y.; Moreno, J.-C.; Baron, N.; Frayssinet, E.; Chenot, S.; Damilano, B.; Semond, F.; , "Demonstration of AlGa_N/Ga_N High-Electron-Mobility Transistors Grown by Molecular Beam Epitaxy on Si(110)," *Electron Device Letters, IEEE* , vol.29, no.11, pp.1187-1189, Nov. 2008
- [53] Sun, H.F.; Alt, A.R.; Benedickter, H.; Bolognesi, C.R.; , "100 nm gate AlGa_N/Ga_N HEMTs on silicon with $f_T = 90$ GHz," *Electronics Letters* , vol.45, no.7, pp.376-377, March 26 2009
- [54] Kim, D.; Kumar, V.; Lee, J.; Yan, M.; Dabiran, A.M.; Wowchak, A.M.; Chow, P.P.; Adesida, I.; , "Recessed 70-nm Gate-Length AlGa_N/Ga_N HEMTs Fabricated Using an Al₂O₃/Si_N_x Dielectric Layer," *Electron Device Letters, IEEE* , vol.30, no.9, pp.913-915, Sept. 2009
- [55] Palacios, T.; Chakraborty, A.; Heikman, S.; Keller, S.; DenBaars, S.P.; Mishra, U.K.; , "AlGa_N/Ga_N high electron mobility transistors with InGa_N back-barriers," *Electron Device Letters, IEEE* , vol.27, no.1, pp. 13- 15, Jan. 2006
-

- [56] Shinohara, K.; Milosavljevic, I.; Burnham, S.; Corrion, A.; Hashimoto, P.; Wong, D.; Hu, M.; Butler, C.; Schmitz, A.; Willadsen, P.J.; Boutros, K.S.; Kazemi, H.; Micovic, M.; , "60-nm GaN/AlGaN DH-HEMTs with 1.0 Ω -mm Ron, 2.0 A/mm Idmax, and 153 GHz fT," *Device Research Conference, 2009. DRC 2009*, vol., no., pp.167-168, 22-24 June 2009
- [57] Diduck, Q.; Felbinger, J.; Eastman, L.F.; Francis, D.; Wasserbauer, J.; Faili, F.; Babic, D.I.; Ejeckam, F.; , "Frequency performance enhancement of AlGaIn/GaN HEMTs on diamond," *Electronics Letters* , vol.45, no.14, pp.758 -759, July 2 2009
- [58] Sun, H.F.; Alt, A.R.; Benedickter, H.; Bolognesi, C.R.; , "High-Performance 0.1- μ m Gate AlGaIn/GaN HEMTs on Silicon With Low-Noise Figure at 20 GHz," *Electron Device Letters, IEEE* , vol.30, no.2, pp. 107-109, Feb. 2009
- [59] Chung, J.W.; Hoke, W.E.; Chumbes, E.M.; Palacios, T.; , "AlGaIn/GaN HEMT With 300-GHz fmax," *Electron Device Letters, IEEE* , vol.31, no.3, pp. 195-197, Mar. 2010
- [60] Alomari, M.; Dussaigne, A.; Martin, D.; Grandjean, N.; Gaquiere, C.; Kohn, E.; , "AlGaIn/GaN HEMT on (111) single crystalline diamond," *Electronics Letters* , vol.46, no.4, pp.299-301, February 18 2010
- [61] Chung, J.W.; Tae-Woo Kim; Palacios, T.; , "Advanced gate technologies for state-of-the-art fT in AlGaIn/GaN HEMTs," *Electron Devices Meeting (IEDM), 2010 IEEE International* , vol., no., pp.30.2.1-30.2.4, 6-8 Dec. 2010
- [62] Chabak, K.D.; Gillespie, J.K.; Miller, V.; Crespo, A.; Roussos, J.; Trejo, M.; Walker, D.E.; Via, G.D.; Jessen, G.H.; Wasserbauer, J.; Faili, F.; Babic, D.I.; Francis, D.; Ejeckam, F.; , "Full-Wafer Characterization of AlGaIn/GaN HEMTs on Free-Standing CVD Diamond Substrates," *Electron Device Letters, IEEE* , vol.31, no.2, pp.99-101, Feb. 2010
- [63] Dongfang, W.; Xiaojuan, C.; Xinyu, L.; , "A Ku-band 3.4 W/mm power AlGaIn/GaN HEMT on a sapphire substrate" *J. Semicond.* vol.31, no.2, 024001, Feb. 2010
- [64] Tirelli, S.; Marti, D.; Haifeng Sun; Alt, A.R.; Benedickter, H.; Piner, E.L.; Bolognesi, C.R.; , "107-GHz (Al,Ga)N/GaN HEMTs on Silicon With Improved Maximum Oscillation Frequencies," *Electron Device Letters, IEEE* , vol.31, no.4, pp.296-298, April 2010

-
- [65] Dumka, D.C.; Saunier, P.; , "GaN on Si HEMT with 65% power added efficiency at 10 GHz," *Electronics Letters* , vol.46, no.13, pp.946 -947, June 24 2010
- [66] Hoshi, S.; Itoh, M.; Marui, T.; Okita, H.; Morino, Y.; Tamai, I.; Toda, F.; Seki, S.; Egawa, T.; , "12.88 W/mm GaN High Electron Mobility Transistor on Silicon Substrate for High Voltage Operation," *Appl. Phys. Express*, vol.2, no., pp.061001, June 2009
- [67] Bouzid, S.; Hoel, V.; Defrance, N.; Maher, H.; Lecourt, F.; Renvoise, M.; Smith, D.; De Jaeger, J.C.; , "AlGaIn/GaN HEMT on Si (111) substrate for millimeter microwave power applications," *Advanced Semiconductor Devices & Microsystems (ASDAM), 2010 8th International Conference on* , vol., no., pp.111-114, 25-27 Oct. 2010
- [68] Lecourt, F.; Douvry, Y.; Defrance, N.; Hoel, V.; De Jaeger, J.C.; Bouzid, S.; Renvoise, M.; Smith, D.; Maher, H.; , "High transconductance AlGaIn/GaN HEMT with thin barrier on Si(111) substrate," *Solid-State Device Research Conference (ESSDERC), 2010 Proceedings of the European* , vol., no., pp.281-284, 14-16 Sept. 2010
- [69] Felbinger, J.G.; Fagerlind, M.; Axelsson, O.; Rorsman, N.; Xiang Gao; Shiping Guo; Schaff, W.J.; Eastman, L.F.; , "Fabrication and Characterization of Thin-Barrier $\text{Al}_{0.5}\text{Ga}_{0.5}\text{N}/\text{AlN}/\text{GaN}$ HEMTs," *Electron Device Letters, IEEE* , vol.32, no.7, pp.889-891, July 2011
- [70] Shen, L.; Palacios, T.; Poblenz, C.; Corrion, A.; Chakraborty, A.; Fichtenbaum, N.; Keller, S.; Denbaars, S.P.; Speck, J.S.; Mishra, U.K.; , "Unpassivated high power deeply recessed GaN HEMTs with fluorine-plasma surface treatment," *Electron Device Letters, IEEE* , vol.27, no.4, pp. 214- 216, April 2006
- [71] Harvard, E.; Brown, R.; Shealy, J.R.; , "Performance of AlGaIn/GaN High-Electron Mobility Transistors With AlSiN Passivation," *Electron Devices, IEEE Transactions on* , vol.58, no.1, pp.87-94, Jan. 2011
- [72] Kallfass, I.; Quay, R.; Massler, H.; Wagner, S.; Schwantuschke, D.; Haupt, C.; Kiefer, R.; Ambacher, O.; , "A single-chip 77 GHz heterodyne receiver MMIC in 100 nm AlGaIn/GaN HEMT technology," *Microwave Symposium Digest (MTT), 2011 IEEE MTT-S International* , vol., no., pp.1-4, 5-10 June 2011
-

- [73] Bouzid, S.; Maher, H.; Defrance, N.; Hoel, V.; Lecourt, F.; Renvoise, M.; De Jaeger, J.C.; Frijlink, P.; , "435mS/mm transconductance for AlGaIn/GaN HEMTs on HR-Si substrate with optimised gate-source spacing," *Electronics Letters* , vol.48, no.2, pp.69-71, January 19 2012
- [74] Hirama, K.; Kasu, M.; Taniyasu, Y.; , "RF High-Power Operation of AlGaIn/GaN HEMTs Epitaxially Grown on Diamond," *Electron Device Letters, IEEE* , vol.33, no.4, pp.513-515, April 2012
- [75] Hirama, Kazuyuki; Taniyasu, Yoshitaka; Kasu, Makoto; , "AlGaIn/GaN high-electron mobility transistors with low thermal resistance grown on single-crystal diamond (111) substrates by metalorganic vapor-phase epitaxy," *Applied Physics Letters* , vol.98, no.16, pp.162112-162112-3, April 2011
- [76] Hirose, M.; Takada, Y.; Matsushita, K.; Takagi, K.; Tsuda, K.; , "31 GHz power characteristics of GaN HEMTs with slightly etched AlGaIn layer at ohmic contact," *physica status solidi (c), Special Issue: 38th International Symposium on Compound Semiconductors (ISCS 2011)*, vol.9, no.2, pp.369-372, Feb. 2012
- [77] Kolluri, S.; Keller, S.; DenBaars, S.P.; Mishra, U.K.; , "Microwave Power Performance N-Polar GaN MISHEMTs Grown by MOCVD on SiC Substrates Using an Al₂O₃ Etch-Stop Technology," *Electron Device Letters, IEEE* , vol.33, no.1, pp.44-46, Jan. 2012
- [78] Denninghoff, D. J.; Dasgupta, S.; Lu, J.; Keller, S.; Mishra, U. K.; , "Design of High-Aspect-Ratio T-Gates on N-Polar GaN/AlGaIn MIS-HEMTs for High f_{max} ," *Electron Device Letters, IEEE* , vol.33, no.6, pp.785-787, June 2012
- [79] Nidhi,; Dasgupta, S.; Lu, J.; Speck, J. S.; Mishra, U. K.; , "Scaled Self-Aligned N-Polar GaN/AlGaIn MIS-HEMTs With f_T of 275 GHz," *Electron Device Letters, IEEE* , vol.33, no.7, pp.961-963, July 2012
- [80] Denninghoff, D.J.; Dasgupta, S.; Brown, D.F.; Keller, S.; Speck, J.; Mishra, U.K.; , "N-polar GaN HEMTs with $f_{max} > 300$ GHz using high-aspect-ratio T-gate design," *Device Research Conference (DRC), 2011 69th Annual* , vol., no., pp.269-270, 20-22 June 2011

- [81] Nidhi; Dasgupta, S.; Brown, D.F.; Speck, J.S.; Mishra, U.K.; , "Scaling behavior and velocity enhancement in self-aligned N-polar GaN/AlGa_N HEMTs with maximum f_T of 163 GHz," *Device Research Conference (DRC), 2011 69th Annual* , vol., no., pp.141-142, 20-22 June 2011
- [82] Ueda, T.; Tanaka, T.; Ueda, D.; , "Current status on GaN-based RF-power devices," *Solid-State Device Research Conference (ESSDERC), 2011 Proceedings of the European* , vol., no., pp.36-41, 12-16 Sept. 2011

Performances InAlN/GaN

Ref.	Dates	Paramètres matériau			L_g (nm)	Paramètres électrique				Fréquence		Puissance hyperfréquence				Substrat	Laboratoire
		n_s (at/cm ²)	μ (cm ² /V.s)	R_c (Ω/□)		R_c (Ω/mm)	ρ_c (Ω.cm)	$I_{ds,max}$ (A/mm)	$g_{m,max}$ (mS/mm)	f_t (GHz)	f_{max} (GHz)	P_{out} (W/mm)	G (dB)	PAE (%)	ΔF (GHz)		
11	sept-04	4.00E+13	480		700			0.68	130	10	11					Al ₂ O ₃	Haifa (ISR)
10	juin-06	3.40E+13	530	351	250	2.6		1.3	190	26	40					Al ₂ O ₃	Ulm (GER), EPFL (SUI), IEMN (FRA)
5	août-06	1.72E+13	1770		60		7.00E-05	1.34	389	172	198					Al ₂ O ₃	NICT (JAP)
13	déc-06	2.50E+13	1170	210	150	0.7		2.3		50	60					Al ₂ O ₃	Ulm (GER), EPFL (SUI), IEMN (FRA)
4	juin-07	2.60E+13	1170	210	250	0.7		2	265			1.5	9	18	10	Al ₂ O ₃	IEMN (FRA), Ulm (GER), EPFL (SUI)
4	juin-07				80					70						Al ₂ O ₃	
12	mai-08	2.00E+13	1450		1000	0.3	4.40E-06	1.2	243	13	29					Al ₂ O ₃	Aachen (GER)
1	oct-09	1.90E+13	1180	290	500	0.4		0.8	400	33.7						Al ₂ O ₃	Vienne (AUS), Bratislava (SVK), EPFL (SUI), IEMN (FRA)
31	févr-11	1.20E+13	2190	238	110	0.86	3.20E-05	1	325	80	130					Al ₂ O ₃	IEMN (FRA), Aachen, AIXTRON (GER)
32	oct-11	1.89E+13	1790	183	75	0.59	1.10E-06	1.27	452	100	140					Al ₂ O ₃	IEMN (FRA), Aachen, AIXTRON (GER)
27	nov-11	1.89E+13	1790	183	225	0.59		1.22	460	60	120	2.4	14.4	34	18	Al ₂ O ₃	IEMN (FRA), Aachen, AIXTRON (GER)
27	nov-11				225	0.59				2.9	13.1	28	18			Al ₂ O ₃	
xx	juil-12	1.89E+13	1790	183	225	0.59		1.22	460	52	110	2	5.85	13	40	Al ₂ O ₃	IEMN (FRA), Aachen, AIXTRON (GER)
33	déc-11	2.60E+13	1210	210	250	0.6		1.6		34	41	4.69	11.8	48	10	Al ₂ O ₃	Shijiazhuang, Harbin (CHI)
9	août-04	2.80E+13	309	412	500		7.00E-05	1.8	180	26	14	4.1			2	Si (111)	Magdeburg, Ulm (GER)
8	avr-05	3.20E+13	406		1000			1.33								Si (111)	Magdeburg, Ulm (GER)
2	août-09	2.60E+13	400	460	100	0.54	6.00E-06	1.3	330	102	89	2.5	9	23	10	Si (111)	Zurich, EPFL (SUI), IAF (GER)
2	août-09											1.03		50	10	Si (111)	
18	avr-10	1.95E+13	1060	302	100	0.49		1.43	335	113	105					Si (111)	
26	sept-10	1.95E+13	1060	380	80	0.36		1.43	415	143	176					Si (111)	Zurich, EPFL (SUI)
6	mai-07	2.03E+13	1330	315	240	0.43		1.28	268	45	64	3.8	8.6	30	10	SiC	AFRL, NGE5 (USA)
7	nov-07			325	250	0.4		0.95	400			6.8	9	34	10	SiC	III-V Lab, MC ² , IEMN (FRA)
3	sept-09	1.70E+13	1060	325	150	0.3		1.5	675	65	87					SiC	MIT, IQE RF (USA)
14	nov-09	1.90E+13	1290	232	250	0.8		2.4		44	105					SiC	Ulm (GER), EPFL (SUI), IEMN (FRA)
14	nov-09				100	0.8			340	61	112	6	14	32	4	SiC	
15	janv-10	1.50E+13	1300	320	250	0.15		1.1	450	27	65	10.3	15.6	51	10	SiC	III-V Lab, IEMN (FRA)
16	janv-10	2.50E+13	1180	216	160	0.62		1.4	354	79	113.8	5.8	9.1	43.6	35	SiC	AFRL, Dayton, IQE RF (USA)
18	avr-10	2.40E+13	1300	200	100	0.48		1.84	480	144	137					SiC	Zurich, EPFL (SUI)
19	juin-10	1.76E+13	1617	209	100	0.47		2.36								SiC	IQE RF, MIT, AFRL, Dayton (USA)
19	juin-10				150	0.47		1.5	675							SiC	
19	juin-10				160	0.47				86	91.7					SiC	
21	juin-10	2.39E+13	1079	244.3	80	0.29		2.11	432	104	96					SiC	AFRL, Dayton, Columbia (USA)
17	sept-10	2.40E+13	1300	200	55	0.3		2.3	575	205	191					SiC	Zurich, EPFL (SUI)
17	sept-10				55	0.3				188	200					SiC	
20	déc-10	2.00E+13	1160	270	150	0.6		1.9	800	70	105					SiC	Notre Dame (USA)
22	déc-10	1.80E+13	1480	288	144	0.28		1.9	840	94	174					SiC	Notre Dame, TriQuint, IQE RF (USA)
22	déc-10				144	0.28		1.84	920	94	176					SiC	
30	mai-11	1.10E+13	1635	310	65	0.41		1.49	539	210	43					SiC	MIT, IQE RF, Notre Dame (USA)
28	juin-11	1.50E+13	1670	250	30	0.65		1.57	467	245	13					SiC	MIT, IQE RF, Notre Dame (USA)
23	juil-11	1.90E+13	1300	257	60	0.38		2.1	487	210	55					SiC	Notre Dame, Kopin (USA)
24	oct-11	1.50E+13		320	700			0.43	275	15	40	6.6	16.4	70	3.5	SiC	III-V Lab (FRA)
25	oct-11	2.30E+13	1400		30	0.3		2.18	462	205	220					SiC	Zurich, EPFL (SUI)
29	nov-11	1.65E+13	1581	228	30	0.35		1.8	530	300	35					SiC	MIT, IQE RF, Notre Dame (USA)
35	juin-12			330	60	0.025		2.8	1105							SiC	UCSB (USA)
35	juin-12				30	0.025		2.25	1000	155	20					SiC	
34	juil-12	1.92E+13	1240	262	30	0.16		1.5	650	370	30					SiC	Notre Dame, IQE RF (USA)

Bibliographie InAlN/GaN

- [1] Ostermaier, C.; Pozzovivo, G.; Carlin, J.-F.; Basnar, B.; Schrenk, W.; Douvry, Y.; Gaquiere, C.; DeJaeger, J.-C.; Cico, K.; Frohlich, K.; Gonschorek, M.; Grandjean, N.; Strasser, G.; Pogany, D.; Kuzmik, J.; , "Ultrathin InAlN/AlN Barrier HEMT With High Performance in Normally Off Operation," *Electron Device Letters, IEEE* , vol.30, no.10, pp.1030-1032, Oct. 2009
- [2] Sun, H.; Alt, A.R.; Benedickter, H.; Bolognesi, C.R.; Feltn, E.; Carlin, J.-F.; Gonschorek, M.; Grandjean, N.; Maier, T.; Quay, R.; , "102-GHz AlInN/GaN HEMTs on Silicon With 2.5-W/mm Output Power at 10 GHz," *Electron Device Letters, IEEE* , vol.30, no.8, pp.796-798, Aug. 2009
- [3] Chung, J.W.; Saadat, O.I.; Tirado, J.M.; Gao, X.; Guo, S.; Palacios, T.; , "Gate-Recessed InAlN/GaN HEMTs on SiC Substrate With Al₂O₃ Passivation," *Electron Device Letters, IEEE* , vol.30, no.9, pp.904-906, Sept. 2009

-
- [4] Gaquiere, C.; Medjdoub, F.; Carlin, J.-F.; Vandenbrouck, S.; Delos, E.; Feltin, E.; Grandjean, N.; Kohn, E.; , "AlInN/GaN a suitable HEMT device for extremely high power high frequency applications," *Microwave Symposium, 2007. IEEE/MTT-S International* , vol., no., pp.2145-2148, 3-8 June 2007
- [5] Higashiwaki, M.; Mimura, T.; Matsui, T.; , "High-Performance Short-Gate InAlN/GaN Heterostructure Field-Effect Transistors," *Jpn. J. Appl. Phys.*, vol.45, no., pp.L843-L845, Aug. 2006
- [6] Jessen, G.H.; Gillespie, J.K.; Via, G.D.; Crespo, A.; Langley, D.; Aumer, M.E.; Ward, C.S.; Henry, H.G.; Thomson, D.B.; Partlow, D.P.; , "RF Power Measurements of InAlN/GaN Unstrained HEMTs on SiC Substrates at 10 GHz," *Electron Device Letters, IEEE* , vol.28, no.5, pp.354-356, May 2007
- [7] Sarazin, N.; Jardel, O.; Morvan, E.; Aubry, R.; Laurent, M.; Magis, M.; Tordjman, M.; Alloui, M.; Drisse, O.; Di Persio, J.; di Poisson, M.A.; Delage, S.L.; Vellas, N.; Gaquiere, C.; Theron, D.; , "X-band power characterisation of AlInN/AlN/GaN HEMT grown on SiC substrate," *Electronics Letters* , vol.43, no.23, Nov. 8 2007
- [8] Dadgar, A.; Neuburger, M.; Schulze, F.; Bläsing, J.; Krtschil, A.; Daumiller, I.; Kunze, M.; Günther, K.M.; Witte, H.; Diez, A.; Kohn, E.; Krost, A.; , "High-current AlInN/GaN field effect transistors," *physica status solidi (a)*, vol.202, no.5, pp.832-836, April 2005
- [9] Neuburger, M.; Zimmermann, T.; Kohn, E.; Dadgar, A.; Schulze, F.; Krtschil, A.; Gunther, M.; Witte, H.; Blasing, J.; Krost, A.; Daumiller, I.; Kunze, M.; , "Unstrained InAlN/GaN HEMT structure," *High Performance Devices, 2004. Proceedings. IEEE Lester Eastman Conference on* , vol., no., pp. 161- 166, 4-6 Aug. 2004
- [10] Medjdoub, F.; Carlin, J.-F.; Gonschorek, M.; Py, M.A.; Grandjean, N.; Vandenbrouck, S.; Gaquiere, C.; Dejaeger, J.C.; Kohn, E.; , "Small-signal characteristics of AlInN/GaN HEMTs," *Electronics Letters* , vol.42, no.13, pp. 779- 780, 22 June 2006
- [11] Katz, O.; Mistele, D.; Meyler, B.; Bahir, G.; Salzman, J.; , "InAlN/GaN heterostructure field-effect transistor DC and small-signal characteristics," *Electronics Letters* , vol.40, no.20, pp. 1304- 1305, 30 Sept. 2004
-

- [12] Fieger, M.; Eickelkamp, M.; Zhang, W.; Khoshroo, L.R.; Mauder, C.; Dikme, Y.; Heuken, M.; Nocolak, A.; Kalisch, H.; Jansen, R.H.; Vescan, A.; , "AlInN/GaN HEMTs on sapphire: dc and pulsed characterization," *physica status solidi (c), Special Issue: 7th International Conference on Nitride Semiconductors (ICNS-7)*, vol.5, no.6, pp.1926-1928, May 2008
- [13] Medjdoub, F.; Carlin, J.-F.; Gonschorek, M.; Feltin, E.; Py, M.A.; Ducatteau, D.; Gaquiere, C.; Grandjean, N.; Kohn, E.; , "Can InAlN/GaN be an alternative to high power / high temperature AlGaN/GaN devices?," *Electron Devices Meeting, 2006. IEDM '06. International* , vol., no., pp.1-4, 11-13 Dec. 2006
- [14] Alomari, M.; Medjdoub, F.; Carlin, J.-F.; Feltin, E.; Grandjean, N.; Chuvilin, A.; Kaiser, U.; Gaquiere, C.; Kohn, E.; , "InAlN/GaN MOSHEMT With Self-Aligned Thermally Generated Oxide Recess," *Electron Device Letters, IEEE* , vol.30, no.11, pp.1131-1133, Nov. 2009
- [15] Sarazin, N.; Morvan, E.; di Forte Poisson, M.A.; Oualli, M.; Gaquiere, C.; Jardel, O.; Drisse, O.; Tordjman, M.; Magis, M.; Delage, S.L.; , "AlInN/AlN/GaN HEMT Technology on SiC With 10-W/mm and 50% PAE at 10 GHz," *Electron Device Letters, IEEE* , vol.31, no.1, pp.11-13, Jan. 2010
- [16] Crespo, A.; Bellot, M.M.; Chabak, K.D.; Gillespie, J.K.; Jessen, G.H.; Miller, V.; Trejo, M.; Via, G.D.; Walker, D.E.; Winningham, B.W.; Smith, H.E.; Cooper, T.A.; Gao, X.; Guo, S.; , "High-Power Ka-Band Performance of AlInN/GaN HEMT With 9.8-nm-Thin Barrier," *Electron Device Letters, IEEE* , vol.31, no.1, pp.2-4, Jan. 2010
- [17] Sun, H.; Alt, A.R.; Benedickter, H.; Feltin, E.; Carlin, J.-F.; Gonschorek, M.; Grandjean, N.R.; Bolognesi, C.R.; , "205-GHz (Al,In)N/GaN HEMTs," *Electron Device Letters, IEEE* , vol.31, no.9, pp.957-959, Sept. 2010
- [18] Sun, H.; Alt, A.R.; Benedickter, H.; Feltin, E.; Carlin, J.-F.; Gonschorek, M.; Grandjean, N.R.; Bolognesi, C.R.; , "100-nm-Gate (Al,In)N/GaN HEMTs Grown on SiC With FT = 144 GHz," *Electron Device Letters, IEEE* , vol.31, no.4, pp.293-295, April 2010

-
- [19] Guo, S.; Gao, X.; Gorka, D.; Chung, J.W.; Wang, H.; Palacios, T.; Crespo A.; Gillespie, J.K.; Chabak, K.; Trejo, M.; Miller, V.; Bellot, M.; Via, G.; Kossler, M.; Smith, H.; Tomich, D.; , "AlInN HEMT grown on SiC by metalorganic vapor phase epitaxy for millimeter-wave applications," *physica status solidi (a)*, vol.207, no.6, pp.1348-1352, June 2010
- [20] Ronghua Wang; Saunier, P.; Xiu Xing; Chuanxin Lian; Xiang Gao; Shiping Guo; Snider, G.; Fay, P.; Jena, D.; Huili Xing; , "Gate-Recessed Enhancement-Mode InAlN/AlN/GaN HEMTs With 1.9-A/mm Drain Current Density and 800-mS/mm Transconductance," *Electron Device Letters, IEEE* , vol.31, no.12, pp.1383-1385, Dec. 2010
- [21] Chabak, K.D.; Trejo, M.; Crespo, A.; Walker, D.E.; Yang, J.; Gaska, R.; Kossler, M.; Gillespie, J.K.; Jessen, G.H.; Trimble, V.; Via, G.D.; , "Strained AlInN/GaN HEMTs on SiC With 2.1-A/mm Output Current and 104-GHz Cutoff Frequency," *Electron Device Letters, IEEE* , vol.31, no.6, pp.561-563, June 2010
- [22] Tang, Y.; Saunier, P.; Ronghua Wang; Ketterson, A.; Gao, X.; Guo, S.; Snider, G.; Jena, D.; Xing, H.; Fay, P.; , "High-performance monolithically-integrated E/D mode InAlN/AlN/GaN HEMTs for mixed-signal applications," *Electron Devices Meeting (IEDM), 2010 IEEE International* , vol., no., pp.30.4.1-30.4.4, 6-8 Dec. 2010
- [23] Ronghua Wang; Guowang Li; Laboutin, O.; Yu Cao; Johnson, W.; Snider, G.; Fay, P.; Jena, D.; Huili Xing; , "210-GHz InAlN/GaN HEMTs With Dielectric-Free Passivation," *Electron Device Letters, IEEE* , vol.32, no.7, pp.892-894, July 2011
- [24] Piotrowicz, S.; Chartier, E.; Jardel, O.; Dufraisse, J.; Callet, G.; Jacquet, J.-C.; Lancereau, D.; Morvan, E.; Aubry, R.; Sarazin, N.; Dua, C.; Oualli, M.; Poisson, M.A.D.-F.; Delage, S.L.; , "Development of InAlN/GaN HEMTs Power Devices in S-Band," *Compound Semiconductor Integrated Circuit Symposium (CSICS), 2011 IEEE* , vol., no., pp.1-4, 16-19 Oct. 2011
- [25] Tirelli, S.; Marti, D.; Sun, H.; Alt, A.R.; Carlin, J.-F.; Grandjean, N.R.; Bolognesi, C.R.; , "Fully Passivated AlInN/GaN HEMTs With f_T/f_{MAX} of 205/220 GHz," *Electron Device Letters, IEEE* , vol.32, no.10, pp.1364-1366, Oct. 2011
-

- [26] Sun, H.; Alt, A.R.; Benedickter, H.; Bolognesi, C.R.; Feltin, E.; Carlin, J.-F.; Gonschorek, M.; Grandjean, N.R.; , "Ultrahigh-Speed AlInN/GaN High Electron Mobility Transistors Grown on (111) High-Resistivity Silicon with $FT = 143$ GHz," *Appl. Phys. Express*, vol.3, no., pp.094101, Sept. 2010
- [27] Lecourt, F.; Ketteniss, N.; Behmenburg, H.; Defrance, N.; Hoel, V.; Eickelkamp, M.; Vescan, A.; Giesen, C.; Heuken, M.; De Jaeger, J.-C.; , "InAlN/GaN HEMTs on Sapphire Substrate With 2.9-W/mm Output Power Density at 18 GHz," *Electron Device Letters, IEEE* , vol.32, no.11, pp.1537-1539, Nov. 2011
- [28] Dong Seup Lee; Chung, J.W.; Han Wang; Xiang Gao; Shiping Guo; Fay, P.; Palacios, T.; , "245-GHz InAlN/GaN HEMTs With Oxygen Plasma Treatment," *Electron Device Letters, IEEE* , vol.32, no.6, pp.755-757, June 2011
- [29] Dong Seup Lee; Xiang Gao; Shiping Guo; Kopp, D.; Fay, P.; Palacios, T.; , "300-GHz InAlN/GaN HEMTs With InGaN Back Barrier," *Electron Device Letters, IEEE* , vol.32, no.11, pp.1525-1527, Nov. 2011
- [30] Dong Seup Lee; Xiang Gao; Shiping Guo; Palacios, T.; , "InAlN/GaN HEMTs With AlGaN Back Barriers," *Electron Device Letters, IEEE* , vol.32, no.5, pp.617-619, May 2011
- [31] Lecourt, F.; Ketteniss, N.; Behmenburg, H.; Defrance, N.; Hoel, V.; Eickelkamp, M.; Vescan, A.; Giesen, C.; Heuken, M.; De Jaeger, J.C.; , "RF performance of InAlN/AlN/GaN HEMTs on sapphire substrate," *Electronics Letters* , vol.47, no.3, pp.212-214, February 3 2011
- [32] Lecourt, F.; Defrance, N.; Hoel, V.; De Jaeger, J.-C.; Ketteniss, N.; Behmenburg, H.; Eickelkamp, M.; Vescan, A.; Giesen, C.; Heuken, M.; , "75-nm-T-shaped-gate InAlN/AlN/GaN HEMT on sapphire with 100 GHz cutoff frequency," *Microwave Integrated Circuits Conference (EuMIC), 2011 European* , vol., no., pp.136-139, 10-11 Oct. 2011
- [33] Liu Bo; Feng Zhihong; Zhang Sen; Dun Shaobo; Yin Jiayun; Li Jia; Wang Jingjing; Zhang Xiaowei; Fang Yulong; Cai Shujun; , "A 4.69-W/mm output power density InAlN/GaN HEMT grown on sapphire substrate " *J. Semicond.* vol.32, no.12, 124003, Dec. 2011

- [34] Yue, Y.; Hu, Z.; Guo, J.; Sensale-Rodriguez, B.; Li, G.; Wang, R.; Faria, F.; Fang, T.; Song, B.; Gao, X.; Guo, S.; Kosel, T.; Snider, G.; Fay, P.; Jena, D.; Xing, H.; , "InAlN/AlN/GaN HEMTs With Regrown Ohmic Contacts and fT of 370 GHz," *Electron Device Letters, IEEE* , vol.33, no.7, pp.988-990, July 2012
- [35] Nidhi,; Dasgupta, S.; Lu, J.; Speck, J. S.; Mishra, U. K.; , "Self-Aligned N-Polar GaN/InAlN MIS-HEMTs With Record Extrinsic Transconductance of 1105 mS/mm," *Electron Device Letters, IEEE* , vol.33, no.6, pp.794-796, June 2012

Performances AlN/GaN

Ref.	Dates	Paramètres matériau			L _g (nm)	Paramètres électrique				Fréquence		Puissance hyperfréquence				Substrat	Laboratoire	
		n _s (at/cm ²)	μ (cm ² /V.s)	R _s (Ω)		R _c (Ω/mm)	β _c (Ω.cm ²)	I _{ds, max} (A/mm)	g _{m, max} (mS/mm)	f _r (GHz)	f _{max} (GHz)	P _{sat} (W/mm)	G (dB)	PAE (%)	à F (GHz)			
2	sept-06	2.33E+13	365	1144	60						107	133					Al ₂ O ₃	NIICT, FUJITSU (JAP)
3	juin-07	4.53E+13	182	755	180												Al ₂ O ₃	NIICT, FUJITSU (JAP)
3	juin-07				100						87	123					Al ₂ O ₃	
14	déc-07	1.30E+13	1600														Al ₂ O ₃	Notre Dame (USA)
14	déc-07	3.10E+13	1370	148													Al ₂ O ₃	
14	déc-07	2.70E+13	1370	165	150	1.1		2.9	430								Al ₂ O ₃	
14	déc-07	2.70E+13	1370	165	200						52	60					Al ₂ O ₃	
19-20	janv-08	9.80E+12	900	569	1000	1.75	1.14E-04	0.38	85	6	11						Al ₂ O ₃	Darmstadt (GER)
21	mai-08	1.40E+13	1600	350	500	1.5			300								Al ₂ O ₃	Notre Dame (USA)
21	mai-08				250	1.5		1.6									Al ₂ O ₃	
21	mai-08				150	1.5					24	52					Al ₂ O ₃	
1	juil-08	2.75E+13	1367	166	250	1.1		2.3	480								Al ₂ O ₃	Notre Dame (USA)
18	nov-08	6.80E+12	948	709	1000	0.64	1.15E-05	0.403	206		10.2	32.3					Al ₂ O ₃	Darmstadt (GER)
17	déc-08	1.60E+13	1100	367	50		1.70E-06	1.2	280		106						Al ₂ O ₃	NIICT, FUJITSU (JAP)
22	mars-09	3.50E+13	1185	150	2000	1.5		1.7	270		3.5						Al ₂ O ₃	Notre Dame, Triquant (USA)
22	mars-09				250	1.5		2.1	360		60	50					Al ₂ O ₃	
13	avr-09	3.60E+13	1200	144	1000	0.93		1.8	400								Al ₂ O ₃	Heraklion (GRE)
24	mai-09				167	380		1.3	330		19.6	30.9					Al ₂ O ₃	Floride, SVT (USA)
25	mai-09	3.25E+13	1100	161	250	0.457		1.1	246								Al ₂ O ₃	AFRL, SVT (USA)
25	mai-09				150	0.457					25	22					Al ₂ O ₃	
26	août-10				150												Al ₂ O ₃	
27	oct-10	2.20E+13	1250	249	3000	0.99		0.335	130		49.9	102.3	0.533	17	41.3	2	Al ₂ O ₃	Darmstadt (GER)
28	oct-10	(1.5-3.5)E+13	1300-1900	140-230	400			1	230		2.8	7.9					Al ₂ O ₃	Glasgow (UK), SVT (USA)
28	oct-10							1.2	359								Al ₂ O ₃	Floride, SVT (USA)
28	oct-10							0.45	188		20.4	36.5					Al ₂ O ₃	
29	déc-10	2.20E+13	1250	318	500	0.76		1.33	280		40	55					Al ₂ O ₃	Glasgow (UK), SVT (USA)
29	déc-10				200	0.76		1.46	303		80	65					Al ₂ O ₃	
31	mai-11	2.20E+13	1250	159	200	0.49		1.45	300		50	40					Al ₂ O ₃	Glasgow (UK), SVT (USA)
12	déc-11	2.70E+13	778	298.9	80	0.57		1.25	475		101	100					Al ₂ O ₃	AFRL (USA)
12	déc-11				180	0.57			500		57	73					Al ₂ O ₃	
34	déc-11	3.00E+13	800	300	80	0.5		0.5	500		68	103	2.7		31	12	Al ₂ O ₃	Lehigh University, AFRL, SVT (USA)
34	déc-11				120	0.5		0.5	500		63	96	2.3		33	12	Al ₂ O ₃	
34	déc-11				80	0.5		0.5	500		72	114	2.6		30	12	Al ₂ O ₃	
35	févr-10	2.10E+13	870	355	2000	0.36		0.48	315								Si(111)	IMEC (BEL)
6	mai-11	(1.5-2.7)E+13	1100-1550		200	0.65		1.3	470								Si(111)	IEMN (FRA)
11	juin-11				200	0.65		2.03	390		59	102					Si(111)	IEMN (FRA)
11	juin-11				200	0.65		1.2	470				3	11	20	18	Si(111)	IEMN (FRA)
15	juin-11	2.15E+13	1250	235	160	0.4		2.3	606		85	103					Si(111)	IEMN (FRA)
4	juil-11	2.15E+13	1250	235	200	0.65		2.03	390		52	102					Si(111)	IEMN (FRA)
7	sept-11	2.15E+13	1250	235	160	0.4		1.97	606		85	103					Si(111)	IEMN (FRA)
10	nov-11	2.30E+13	1050		100	0.39		1.74	530		103	162					Si(111)	IEMN (FRA)
37	févr-12	1.44E+13	1050	415	1000	0.34	3.70E-06	0.745	280								Si(111)	Hong Kong (CHI)
36	juil-12	2.10E+13	1400	210	100	0.35		1.8	550		80	192	2.5	9	18	40	Si(111)	IEMN (FRA)
23	avr-09	1.48E+13	620	600-800	1300	0.8-1.1		0.95	210		9	32	2.6		33	2	SiC	NRL, UMBC (USA)
16	oct-10	5.50E+12	1460	707	80	0.07		0.92	700		112	215					SiC	HRL (USA)
5	déc-10	1.30E+13	1200	440	40	0.08		1.61	723		220	289					SiC	HRL (USA)
5	déc-10				40	0.08		1.61	723		186	400					SiC	
41	déc-10				150	0.16		0.8	201		58	106	1.9	5.1	14.3	30	SiC	UCSB (USA)
41	déc-10				150	0.16					55	130	2.2	5.7	11.5	30	SiC	
30	janv-11	2.20E+13	800	356	150	0.7		1.37	315		75	115					SiC	NRL, UMBC (USA)
40	févr-11	1.10E+13	1400		700			1	200		17	65	5.7	7.1	56	10	SiC	UCSB, Columbus (USA)
9	avr-11	1.37E+13	1192	380	150	0.25		1.1	640		82	210					SiC	HRL (USA)
9	avr-11	6.73E+12	1413	650-800	150	0.74		0.72	525		50	150					SiC	
8	août-11	5.70E+13	1400	730	40	0.14		0.9	453		138	286					SiC	HRL (USA)
32	août-11	1.30E+13	1140		45	0.44		2.3	905		260	394					SiC	HRL (USA)
33	août-11	5.70E+12	1500	730	40	0.14		0.90	453		138	286					SiC	HRL (USA)
33	août-11	5.10E+12	1500	810	40	0.14		0.86	415		134	261					SiC	
38	déc-11	1.20E+13	1200		20	0.1		2.7	1040		310	364					SiC	HRL (USA)
38	déc-11	1.50E+13	1100		20	0.1		2.6	1630		343	236					SiC	HRL (USA)
39	déc-11	1.00E+13	1400		112	0.12		1.1	115		82	178					SiC	UCSB (USA)
39	déc-11				112	0.12					75	197					SiC	
39	déc-11				75	0.12					95	171					SiC	
39	déc-11				75	0.12					88	204					SiC	

Bibliographie AlN/GaN

- [1] Zimmermann, T.; Deen, D.; Yu Cao; Simon, J.; Fay, P.; Jena, D.; Xing, H.G.; , "AlN/GaN Insulated-Gate HEMTs With 2.3 A/mm Output Current and 480 mS/mm Transconductance," *Electron Device Letters, IEEE* , vol.29, no.7, pp.661-664, July 2008
- [2] Higashiwaki, M.; Mimura, T.; Matsui, T.; , "AlN/GaN Insulated-Gate HFETs Using Cat-CVD SiN," *Electron Device Letters, IEEE* , vol.27, no.9, pp.719-721, Sept. 2006
- [3] Higashiwaki, M.; Mimura, T.; Matsui, T.; , "Enhancement-Mode AlN/GaN HFETs Using Cat-CVD SiN," *Electron Devices, IEEE Transactions on* , vol.54, no.6, pp.1566-1570, June 2007

-
- [4] Medjdoub, F.; Zegaoui, M.; Ducatteau, D.; Rolland, N.; Rolland, P.A.; , "High-Performance Low-Leakage-Current AlN/GaN HEMTs Grown on Silicon Substrate," *Electron Device Letters, IEEE* , vol.32, no.7, pp.874-876, July 2011
- [5] Shinohara, K.; Corrion, A.; Regan, D.; Milosavljevic, I.; Brown, D.; Burnham, S.; Willadsen, P.J.; Butler, C.; Schmitz, A.; Wheeler, D.; Fung, A.; Micovic, M.; , "220GHz fT and 400GHz fmax in 40-nm GaN DH-HEMTs with re-grown ohmic," *Electron Devices Meeting (IEDM), 2010 IEEE International* , vol., no., pp.30.1.1-30.1.4, 6-8 Dec. 2010
- [6] Medjdoub, F.; Zegaoui, M.; Rolland, N.; Rolland, P. A.; , "Demonstration of low leakage current and high polarization in ultrathin AlN/GaN high electron mobility transistors grown on silicon substrate," *Applied Physics Letters* , vol.98, no.22, pp.223502-223502-3, May 2011
- [7] Medjdoub, F.; Waldhoff, N.; Zegaoui, M.; Grimbert, B.; Rolland, N.; Rolland, P.A.; , "Low-Noise Microwave Performance of AlN/GaN HEMTs Grown on Silicon Substrate," *Electron Device Letters, IEEE* , vol.32, no.9, pp.1230-1232, Sept. 2011
- [8] Shinohara, K.; Regan, D.; Milosavljevic, I.; Hashimoto, P.; Willadsen, P.J.; Schmitz, A.; Kim, S.J.; Butler, C.J.; Brown, D.; Burnham, S.D.; Micovic, M.; , "High-Speed AlN/GaN MOS-HFETs With Scaled ALD Al₂O₃ Gate Insulators," *Electron Device Letters, IEEE* , vol.32, no.8, pp.1062-1064, Aug. 2011
- [9] Brown, D.F.; Shinohara, K.; Williams, A.; Milosavljevic, I.; Grabar, R.; Hashimoto, P.; Willadsen, P.J.; Schmitz, A.; Corrion, A.L.; Kim, S.; Regan, D.; Butler, C.M.; Burnham, S.D.; Micovic, M.; , "Monolithic Integration of Enhancement- and Depletion-Mode AlN/GaN/AlGa_N DHFETs by Selective MBE Regrowth," *Electron Devices, IEEE Transactions on* , vol.58, no.4, pp.1063-1067, April 2011
- [10] Medjdoub, F.; Zegaoui, M.; Rolland, N.; , "Beyond 100 GHz AlN/GaN HEMTs on silicon substrate," *Electronics Letters* , vol.47, no.24, pp.1345 -1346, November 24 2011
- [11] Medjdoub, F.; Zegaoui, M.; Ducatteau, D.; Rolland, N.; Rolland, P.A.; , "First AlN/GaN HEMTs power measurement at 18 GHz on Silicon substrate," *Device Research Conference (DRC), 2011 69th Annual* , vol., no., pp.219-220, 20-22 June 2011
-

- [12] Chabak, K.D.; Walker, D.E.; Johnson, M.R.; Crespo, A.; Dabiran, A.M.; Smith, D.J.; Wowchak, A.M.; Tetlak, S.K.; Kossler, M.; Gillespie, J.K.; Fitch, R.C.; Trejo, M.; , "High-Performance AlN/GaN HEMTs on Sapphire Substrate With an Oxidized Gate Insulator," *Electron Device Letters, IEEE* , vol.32, no.12, pp.1677-1679, Dec. 2011
- [13] Adikimenakis, A.; Aretouli, K.E.; Iliopoulos, E.; Kostopoulos, A.; Tsagaraki, K.; Konstantinidis, G.; Georgakilas, A.; , "High electron mobility transistors based on the AlN/GaN heterojunction, " *Microelectronic Engineering*, vol. 86, no. 4–6, pp. 1071-1073, April–June 2009
- [14] Cao, Y.; Deen, D.; Simon, J.; Bean, J.; Su, N.; Zhang, J.; Fay, P.; Xing, H.; Jena, D.; , "Ultrathin MBE-Grown AlN/GaN HEMTs with record high current densities," *Semiconductor Device Research Symposium, 2007 International* , vol., no., pp.1-2, 12-14 Dec. 2007
- [15] Medjdoub, F.; Zegaoui, M.; Waldhoff, N.; Grimbert, B.; Rolland, N.; Rolland, P.A.; "Above 600 mS/mm transconductance with 2.3 A/mm drain current density AlN/GaN high-electron mobility transistors grown on silicon, " *Appl. Phys. Exp.*, vol. 4, no. 6, pp. 064106-1–064106-3, Jun. 2011
- [16] Corrion, A.L.; Shinohara, K.; Regan, D.; Milosavljevic, I.; Hashimoto, P; Willadsen, P.J.; Schmitz, A.; Wheeler, D.C.; Butler, C.M.; Brown, D.; Burnham, S.D.; Micovic, M.; "Enhancement-mode AlN/GaN/AlGaIn DHFET with 700-mS/mm gm and 112-fT, " *IEEE Electron Dev. Lett.*, vol. 31, no. 10, pp. 1116–1118, Oct. 2010
- [17] Onojima, N.; Hirose, N.; Mimura, T.; Matsui, T.; "Ultrathin AlN/GaN heterostructure field-effect transistors with deposition of Si atoms on AlN barrier surface," *Applied Physics Letters*, vol.93, no.22, pp.223501-223501-3, Dec 2008
- [18] Seo, S.; Cho, E.; Pavlidis, D.; "Improvements of AlN/GaN MISFET DC and RF characteristics with in situ deposited Si₃N₄," *Electronics Letters*, vol.44, no.24, pp.1428-1429, November 20 2008
- [19] Seo, S.; Zhao, G.Y.; Pavlidis, D.; "Power characteristics of AlN/GaN MISFETs on sapphire substrate," *Electronics Letters*, vol.44, no.3, pp.244-245, January 31 2008

-
- [20] Seo, S.; Ghose, K.; Zhao, G.Y.; Pavlidis, D.; "AlN/GaN metal insulator semiconductor field effect transistor on sapphire substrate," *IEICE Trans. Electronics*, vol. E91-C, no. 7, pp. 994-1000, July 2008
- [21] Deen, D.; Zimmermann, T.; Cao, Y.; Jena, D.; Xing, H.G.; "2.3 nm barrier AlN/GaN HEMTs with insulated gates," *Physica Status Solidi C*, vol. 5, no. 6, pp. 2047-2049, May 2008
- [22] Zimmermann, T.; Cao, Y.; Jena, D.; Xing, H.G.; Saunier, P.; "4-nm AlN barrier all binary HFET with SiN_x gate dielectric," *Int. J. High Speed Electronics Systems*, vol. 19, no. 1, pp. 153-159, Mar. 2009
- [23] Deen, D.A.; Binari, S.C.; Storm, D.F.; Katzer, D.S.; Roussos, J.A.; Hackley, J.C.; Gougousi, T.; "AlN/GaN insulated gate HEMTs with HfO₂ gate dielectric," *Electronics Letters*, vol.45, no.8, pp.423-424, April 9 2009
- [24] Chang, C.Y.; Anderson, T.J.; Ren, F.; Pearton, S.J.; Dabiran, A.M.; Wowchak, A.M.; Cui, B.; Chow, P.P.; "Very low sheet resistance AlN/GaN high electron mobility transistors," in *Compound Semiconductor Manufacturing Technology Conf. Dig.*, May 2009
- [25] Chabak, K.; Crespo, A.; Tomich, D.; Langley, D.; Miller, V.; Trejo, M.; Gillespie, J.K.; Via, G.D.; Dabiran, A.M.; Wochak, A.M.; Cui, B.; Chow, P.P.; "Processing methods for low ohmic contact resistance in AlN/GaN MOSHEMTs," in *Compound Semiconductor Manufacturing Technology Conf. Dig.*, May 2009
- [26] Seo, S.; Cho, E.; Aroshvili, G.; Jin, C.; Pavlidis, D.; Considine, L.; "Dispersion, high-frequency and power characteristics of AlN/GaN metal insulator semiconductor field effect transistors with in-situ MOCVD deposited Si₃N₄," *IEICE Trans. Electronics*, vol. E93-C, no. 8, pp. 1245-1249, Aug. 2010
- [27] Taking, S.; Khokhar, A.Z.; MacFarlane, D.; Sharabi, S.; Dabiran, A.M.; Wasige, E.; "New process for low sheet and ohmic contact resistance of AlN/GaN MOS-HEMTs," *Microwave Integrated Circuits Conference (EuMIC), 2010 European*, vol., no., pp.306-309, 27-28 Sept. 2010
-

- [28] Chang, C.Y.; Lo, C.F.; Ren, F.; Pearton, S.J.; Kravchenko, I.I.; Dabiran, A.M.; Cui, B.; Chow, P.P.; "Normally-on/off AlN/GaN high electron mobility transistors, " *Physica Status Solidi C*, vol. 7, no. 10, pp. 2415-2418, Oct. 2010
- [29] Taking, S.; MacFarlane, D.; Khokhar, A.Z.; Dabiran, A.M.; Wasige, E.; , "DC and RF performance of AlN/GaN MOS-HEMTs," *Microwave Conference Proceedings (APMC), 2010 Asia-Pacific* , vol., no., pp.445-448, 7-10 Dec. 2010
- [30] Deen, D. A.; Storm, D. F.; Bass, R.; Meyer, D. J.; Katzer, D. S.; Binari, S. C.; Lacin, J. W.; Gougousi, T.; , "Atomic layer deposited Ta₂O₅ gate insulation for enhancing breakdown voltage of AlN/GaN high electron mobility transistors," *Applied Physics Letters* , vol.98, no.2, pp.023506-023506-3, Jan 2011
- [31] Taking, S.; MacFarlane, D.; Wasige, E.; "AlN/GaN MOS-HEMTs with thermally grown Al₂O₃ passivation, " *IEEE Trans. Electron Devices*, vol. 58, no. 5, pp. 1418-1424, May 2011
- [32] Shinohara, K.; Regan, D.; Milosavljevic, I.; Corrión, A.L.; Brown, D.F.; Willadsen, P.J.; Butler, C.; Schmitz, A.; Kim, S.; Lee, V.; Ohoka, A.; Asbeck, P.M.; Micovic, M.; "Electron velocity enhancement in laterally scaled GaN DH-HEMTs with fT of 260 GHz, " *IEEE Electron Device Lett.*, vol. 32, no. 8, pp. 1074-1076, Aug. 2011
- [33] Corrión, A.L.; Shinohara, K.; Regan, D.; Milosavljevic, I.; Hashimoto, P.; Willadsen, P.J.; Schmitz, A.; Kim, S.J.; Butler, C.M.; Brown, D.; Burnham, S.D.; Micovic, M.; "High-speed AlN/GaN MOS-HFETs with scaled ALD Al₂O₃ gate insulators, " *IEEE Electron Device Lett.*, vol. 32, no. 8, pp. 1062-1064, Aug. 2011
- [34] Luo, X.; Halder, S.; Curtice, W.R.; Hwang, J.C.M.; Chabak, K.D.; Walker, D.E.; Dabiran, A.M.; , "Scaling and high-frequency performance of AlN/GaN HEMTs," *Radio-Frequency Integration Technology (RFIT), 2011 IEEE International Symposium on* , vol., no., pp.209-212, Nov. 30 2011-Dec. 2 2011
- [35] Medjdoub, F.; Derluyn, J.; Cheng, K.; Leys, M.; Degroote, S.; Marcon, D.; Visalli, D.; Van Hove, M.; Germain, M.; Borghs, G.; , "Low On-Resistance High-Breakdown Normally Off AlN/GaN/AlGaIn DHFET on Si Substrate," *Electron Device Letters, IEEE* , vol.31, no.2, pp.111-113, Feb. 2010

-
- [36] Medjdoub, F.; Zegaoui, M.; Grimbert, B.; Ducatteau, D.; Rolland, N.; Rolland, P. A.; , "First Demonstration of High-Power GaN-on-Silicon Transistors at 40 GHz," *Electron Device Letters, IEEE* , vol.PP, no.99, pp.1-3, 0
- [37] Tongde Huang; Xueliang Zhu; Ka Ming Wong; Kei May Lau; , "Low-Leakage-Current AlN/GaN MOSHFETs Using Al₂O₃ for Increased 2DEG," *Electron Device Letters, IEEE* , vol.33, no.2, pp.212-214, Feb. 2012
- [38] Shinohara, K.; Regan, D.; Corrion, A.; Brown, D.; Burnham, S.; Willadsen, P.J.; Alvarado-Rodriguez, I.; Cunningham, M.; Butler, C.; Schmitz, A.; Kim, S.; Holden, B.; Chang, D.; Lee, V.; Ohoka, A.; Asbeck, P.M.; Micovic, M.; , "Deeply-scaled self-aligned-gate GaN DH-HEMTs with ultrahigh cutoff frequency," *Electron Devices Meeting (IEDM), 2011 IEEE International* , vol., no., pp.19.1.1-19.1.4, 5-7 Dec. 2011
- [39] Nidhi; Dasgupta, S.; Keller, S.; Speck, J.S.; Mishra, U.K.; , " N-Polar GaN/AlN MIS-HEMT With f_{MAX} of 204 GHz for Ka-Band Applications," *Electron Device Letters, IEEE* , vol.32, no.12, pp.1683-1685, Dec. 2011
- [40] Wong, M.H.; Brown, D.F.; Schuette, M.L.; Kim, H.; Balasubramanian, V.; Lu, W.; Speck, J.S.; Mishra, U.K.; , "X-band power performance of N-face GaN MIS-HEMTs," *Electronics Letters* , vol.47, no.3, pp.214-215, February 3 2011
- [41] Nidhi; Dasgupta, S.; Yi Pei; Swenson, B.L.; Keller, S.; Speck, J.S.; Mishra, U.K.; , "N-Polar GaN/AlN MIS-HEMT for Ka-Band Power Applications," *Electron Device Letters, IEEE* , vol.31, no.12, pp.1437-1439, Dec. 2010

Performances InAlGaN/GaN

Ref.	Dates	Paramètres matériau			L_D (nm)	Paramètres électrique				Fréquence		Puissance hyperfréquence				Substrat	Laboratoire
		n_b (at/cm ²)	μ (cm ² /V.s)	R_{sh} (Ω)		R_c (Ω .mm)	ρ_c (Ω .cm ²)	$I_{DS,max}$ (A/mm)	$g_{m,max}$ (mS/mm)	F_i (GHz)	F_{max} (GHz)	P_{out} (W/mm)	G (dB)	PAE (%)	ΔF (GHz)		
2	juil-10	1.81E+13	1740		1000	0.3			260							Al ₂ O ₃	Aachen, AIXTRON (GER)
4	avr-12	1.25E+13	1970	250	1000	0.47		0.5	250	4.6	18					Al ₂ O ₃	Aachen, AIXTRON (GER)
1	juil-10	1.90E+13	1590	201	250	0.39		2.3	585	43	77	1.5	13	47	10	SiC	Aachen, AIXTRON (GER)
1	juil-10				250	0.39						5.6	11	31	10	SiC	IAF (GER)
1	juil-10				150	0.39			675	54						SiC	
5	août-11	1.80E+13	1790	190	66	0.36		2.3	560	210	52					SiC	Notre Dame, Kopin, IQE RF (USA)
3	sept-11	1.80E+13	1790	190	66	0.36		2.1	548	220	60					SiC	Notre Dame, Kopin (USA)

Bibliographie InAlGaN/GaN

- [1] Lim, T.; Aidam, R.; Waltereit, P.; Henkel, T.; Quay, R.; Lozar, R.; Maier, T.; Kirste, L.; Ambacher, O.; , "GaN-Based Submicrometer HEMTs With Lattice-Matched InAlGaN Barrier Grown by MBE," *Electron Device Letters, IEEE* , vol.31, no.7, pp.671-673, July 2010
- [2] Ketteniss, N.; Khoshroo, L.R.; Eickelkamp, M.; Heuken, M.; Kalisch, H.; Jansen, R.H.; Vescan, A.; , "Study on quaternary AlInGaN/GaN HFETs grown on sapphire substrates," *Semicond. Sci. Technol.*, vol.25, no.7, pp.075013, July 2010
- [3] Ronghua Wang; Guowang Li; Verma, J.; Sensale-Rodriguez, B.; Tian Fang; Jia Guo; Zongyang Hu; Laboutin, O.; Yu Cao; Johnson, W.; Snider, G.; Fay, P.; Jena, D.; Huili Xing; , "220-GHz Quaternary Barrier InAlGaN/AlN/GaN HEMTs," *Electron Device Letters, IEEE* , vol.32, no.9, pp.1215-1217, Sept. 2011
- [4] Ketteniss, N.; Behmenburg, H.; Hahn, H.; Nocolak, A.; Hollander, B.; Kalisch, H.; Heuken, M.; Vescan, A.; , "Quaternary Enhancement-Mode HFET With In Situ SiN Passivation," *Electron Device Letters, IEEE* , vol.33, no.4, pp.519-521, April 2012
- [5] Wang, R.; Li, G.; Verma, J.; Zimmermann, T.; Hu, Z.; Laboutin, O.; Cao, Y.; Johnson, W.; Gao, X.; Guo, S.; Snider, G.; Fay, P.; Jena D.; Xing, H.; , "Si-Containing Recessed Ohmic Contacts and 210 GHz Quaternary Barrier InAlGaN High-Electron-Mobility Transistors," *Appl. Phys. Express*, vol.4, no., pp.096502, Aug. 2011

LECOURT François
Doctorant Moniteur
Université de Lille 1
Né le 02/10/1984 à Maubeuge
Célibataire

Institut d'Electronique, de Microélectronique et
de Nanotechnologie - UMR CNRS 8520

Avenue Poincaré BP 60069

59652 Villeneuve d'Ascq Cedex FRANCE

FORMATION

- 2003:** **Baccalauréat série Scientifique, Lycée Pierre Forest de Maubeuge.**
- 2006:** **D.U.T. Génie Electrique et Informatique Industrielle, Université de Valenciennes et du Hainaut-Cambrésis.**
Stage d'une durée de 3 mois effectué au North East Wales Institute of Higher Education à Wrexham (Pays de Galles – UK) sous la direction de Landry Awono.
Sujet : « Etude et réalisation d'un système d'auto-éclairage à base de capteur de mouvement infrarouge pour application domotique ».
- 2007:** **Licence Electronique Electrotechnique et Automatique, Université de Lille 1.**
- 2008:** **Master 1 Microélectronique Microtechnologies et Télécommunications, Université de Lille 1.**
Stage d'une durée de 2 mois effectué à l'Institut d'Electronique, Microélectronique et Nanotechnologie au sein du groupe de recherche « Advanced nanometric devices (ANODE) » sous la direction du Professeur François Danneville.
Sujet : « Etude de transistors à ultra-faible consommation de type MOSFET ».
- 2009:** **Master 2 Recherche Micro et Nano Technologies, Université de Lille 1.**
Stage d'une durée de 9 mois effectué à l'Institut d'Electronique, Microélectronique et Nanotechnologie au sein du groupe de recherche « Composants et Dispositifs Micro - ondes de Puissance » sous la direction du Professeur Jean Claude de Jaeger.
Sujet : « Montée en fréquence et en puissance des transistors de la filière Nitrure ».
- 2009 à 2012:** **Doctorant en Microélectronique à l'Institut d'Electronique, de Microélectronique et de Nanotechnologie, Université de Lille 1.**
Equipe « Composants et Dispositifs Micro-ondes de Puissance » dirigée par M. le Professeur Jean Claude de Jaeger.
Sujet : « Etude des potentialités des hétérostructures InAlN/GaN sur différents substrats ».
Moniteur à l'UFR d'IEEA, Université de Lille 1, depuis Octobre 2010.

COMPETENCES

- Technologie:** Gravures (sèche et humide), lithographies (optique et électronique), dépôts (métal et diélectrique), implantation ionique, recuits (four tubulaire, RTA...), microscopes (optique et électronique)...
- Mesures:** Caractérisation (statique, hyperfréquence, pulsée et puissance hyperfréquence).
- Conception:** Layout Editor.
- Langue:** Anglais courant et professionnel.
-

PUBLICATIONS

Revue internationale à comité de lecture:

- [1] **Lecourt, F.**; Ketteniss, N.; Behmenburg, H.; Defrance, N.; Hoel, V.; Eickelkamp, M.; Vescan, A.; Giesen, C.; Heuken, M.; De Jaeger, J.C.; , "RF performance of InAlN/AlN/GaN HEMTs on sapphire substrate," *Electronics Letters* , vol.47, no.3, pp.212-214, February 3 2011
- [2] **Lecourt, F.**; Ketteniss, N.; Behmenburg, H.; Defrance, N.; Hoel, V.; Eickelkamp, M.; Vescan, A.; Giesen, C.; Heuken, M.; De Jaeger, J.-C.; , "InAlN/GaN HEMTs on Sapphire Substrate With 2.9W/mm Output Power Density at 18 GHz," *Electron Device Letters, IEEE* , vol.32, no.11, pp.1537-1539, Nov. 2011
- [3] Bouzid, S.; Maher, H.; Defrance, N.; Hoel, V.; **Lecourt, F.**; Renvoise, M.; De Jaeger, J.C.; Frijlink, P.; , "435mS/mm transconductance for AlGaIn/GaN HEMTs on HR-Si substrate with optimized gate-source spacing," *Electronics Letters* , vol.48, no.2, pp.69-71, Jan. 2012
- [4] Ketteniss, N.; Behmenburg H.; **Lecourt F.**; Defrance N.; Hoel V.; De Jaeger J.C.; Heuken M.; Kalisch H.; Vescan A.; , "The effect of gate length variation on InAlGaIn/GaN HFET device characteristics", *Semiconductor Science and Technology*, vol. 27, n°. 3, p. 035009, Mar. 2012

Symposiums internationaux à comité de lecture et avec proceedings:

- [5] Lesecq M.; Hoel V.; Lecavelier A.; Pichonat E.; De Jaeger J.C.; Douvry Y.; **Lecourt F.**; Ebongue A.; Cordier Y.; , " AlGaIn/GaN HEMTs reported on flexible polyimide substrate ", *Proceedings of 5th Space Agency-MOD Round Table Workshop on GaN Component Technologies*, Noordwijk, The Netherlands, 2-3 Sept. 2010
- [6] **Lecourt, F.**; Douvry, Y.; Defrance, N.; Hoel, V.; De Jaeger, J.C.; Bouzid, S.; Renvoise, M.; Smith, D.; Maher, H.; , "High transconductance AlGaIn/GaN HEMT with thin barrier on Si(111) substrate," *Solid-State Device Research Conference (ESSDERC), 2010 Proceedings of the European* , vol., no., pp.281-284, 14-16 Sept. 2010
- [7] **Lecourt, F.**; Douvry, Y.; Defrance, N.; Hoel, V.; Cordier, Y.; De Jaeger, J.C.; , "Analysis of AlGaIn/GaN epi-material on resistive Si(111) substrate for MMIC applications in millimeter wave range," *Microwave Integrated Circuits Conference (EuMIC), 2010 European* , vol., no., pp.33-36, 27-28 Sept. 2010
- [8] Bouzid, S.; Hoel, V.; Defrance, N.; Maher, H.; **Lecourt, F.**; Renvoise, M.; Smith, D.; De Jaeger, J.C.; , "AlGaIn/GaN HEMT on Si (111) substrate for millimeter microwave power applications," *Advanced Semiconductor Devices & Microsystems (ASDAM), 2010 8th International Conference on* , vol., no., pp.111-114, 25-27 Oct. 2010
- [9] Ketteniss N.; **Lecourt F.**; Behmenburg H.; Noculak A.; Defrance N.; Hoel V.; De Jaeger J.C.; Heuken M.; Vescan A.; , "Impact of gate length on the device performance of passivated InAlN/GaN HFET," *Proceedings of 35th Workshop on Compound Semiconductor Devices and Integrated Circuits, WOCSDICE 2011*, Catania, Italy, may 29-june 1, 2011
- [10] **Lecourt, F.**; Defrance, N.; Hoel, V.; De Jaeger, J.-C.; Ketteniss, N.; Behmenburg, H.; Eickelkamp, M.; Vescan, A.; Giesen, C.; Heuken, M.; , "75-nm-T-shaped-gate InAlN/AlN/GaN HEMT on sapphire with 100 GHz cutoff frequency," *Microwave Integrated Circuits Conference (EuMIC), 2011 European* , vol., no., pp.136-139, 10-11 Oct. 2011

-
- [11] **Lecourt F.**; Ketteniss N.; Behmenburg H. Defrance N.; Hoel V.; Eickelkamp M.; Vescan A.; Giesen C.; Heuken M.; De Jaeger J.C.; , "Performances of InAlN/AlN/GaN HEMTs on sapphire substrate," *Proceedings of 20th European Workshop on Heterostructure Technology, HeTech 2011*, Villeneuve d'Ascq, France, 7-9 Nov. 2011
- [12] Defrance N.; Leseq M.; **Lecourt F.**; Hoel V.; De Jaeger J.C.; Cordier Y.; Ebongue A.; , "AlGaIn/GaN HEMTs reported on flexible substrate," *Proceedings of 20th European Workshop on Heterostructure Technology, HeTech 2011*, Villeneuve d'Ascq, France, 7-9 Nov., 2011
- [13] **Lecourt, F.**; Defrance, N.; Rennesson, S.; Hoel, V.; Cordier, Y.; De Jaeger, J.C.; , " Characterization and analysis of different surface passivation for AlGaIn/GaN HEMTs," *Proceedings of 36th Workshop on Compound Semiconductor Devices and Integrated Circuits, WOCSDICE 2012*, Porquerolles, France, may 28-june 1, 2012
- [14] Defrance N.; Leseq M.; **Lecourt F.**; Hoel V.; De Jaeger J.C.; Cordier Y.; Chmielowska M.; Rennesson S.; Camus J.; Aissa K.A.; Le Brizoual L.; Djouadi M.A.; , " Fabrication, Characterization and Analysis of AlN thin films grown on HR-Silicon by MBE and PVD methods," *Proceedings of 11th Expert Evaluation and Control of Compound Semiconductor Materials and Technologies, EXMATEC 2012*, Porquerolles, France, may 30-june 1, 2012

Colloques internationaux:

- [15] Heuken M.; Vescan A.; **Lecourt F.**; Behmenburg H.; Defrance N.; Hoel V.; De Jaeger J.C.; Kalisch H.; Ketteniss N.; , "Impact of gate length on pulsed IV characteristics of passivated InAlN/GaN HFETs," *9th International Conference on Nitride Semiconductors, ICNS-9*, Glasgow, UK, july 10-15, 2011
- [16] De Jaeger J.C.; Hoel V.; Leseq M.; Defrance N.; **Lecourt F.**; Douvry Y.; Gaquière C.; Maher H.; Bouzid S.; Heuken M.; Giesen C.; Ketteniss N.; Behmenburg H.; Eickelkamp M.; Vescan A.; Cordier Y.; Ebongue A.; , "AlGaIn/GaN and InAlN/GaN HEMTs technology for high frequency wireless communication and applications needing conformability," European Microwave Week, EuMIC, Workshop W09 - Wideband GaN devices and applications, Manchester, UK, october 10-11, 2011

Colloques nationaux:

- [17] **Lecourt F.**; Douvry Y.; Defrance N.; Hoel V.; Cordier Y.; De Jaeger J.C.; , "Caractérisation électrique et hyperfréquence d'épitaxie AlGaIn/GaN sur substrat résistif Si(111)," *Actes des 13èmes Journées Nationales du Réseau Doctoral en Microélectronique, JNRDM 2010*, Montpellier, France, 7-9 Juin 2010
- [18] Hoel V.; **Lecourt F.**; Bendriaa F.; Happy H.; , "TER (travail d'étude et de recherche) en Master 1 - Etude de profils de gravure du nitrure de gallium GaN à l'aide de l'AFM," *11èmes Journées Pédagogiques du CNFM*, Saint-Malo, France, 22-24 novembre, 2010

Diffusion de la connaissance dans le milieu socio-économique:

- [19] **Lecourt F.** et al.; "Increasing power density for InAlN/GaN HEMTs on sapphire," Semiconductor Today News, november 9, 2011
http://www.semiconductor-today.com/news_items/2011/NOV/IEMN_091111.html

Résumé

Les Transistors à Haute Mobilité Electronique (HEMTs) à base de GaN sont les composants les plus prometteurs pour des applications de puissance en gamme d'ondes micrométriques et millimétriques. Ces composants de puissance hyperfréquence ont de nombreuses applications pour les futures liaisons sans fils qui intéressent le domaine de la défense et du spatial. Les HEMTs à base de GaN sont d'excellents candidats pour ces applications à hautes températures grâce à leurs très bonnes propriétés physiques comme leur grande largeur de bande interdite ($3.4 eV$), induisant un champ de claquage élevé ($> 10^6 V/cm$), mais également une vitesse de saturation des électrons élevée ($> 10^7 cm/s$).

Dans la pratique, des limitations apparaissent empêchant d'atteindre les performances attendues en termes de fréquence et de puissance. La réalisation de transistors à faibles longueurs de grille entraîne l'apparition d'effets de canaux courts. De plus, les pièges liés aux états de surface provoquent des chutes de courant lors du fonctionnement en régime large signal.

Dans ce travail, nous avons étudié les effets de canaux courts pour des transistors réalisés sur des hétérostructures AlGaIn/GaN et InAlN/GaN. Des grilles de longueur $L_g = 75 nm$ ont été fabriquées permettant d'atteindre des fréquences de coupure du gain en courant et en puissance respectives de $113 GHz$ et $200 GHz$. Ces performances sont à l'état de l'art de la filière InAlN/GaN sur substrat saphir. En ce qui concerne les hétérostructures AlGaIn/GaN, les pièges liés aux états de surface ont été stabilisés grâce à une étape de passivation optimisée consistant en un prétraitement N_2O et un dépôt de bicouche SiN/SiO₂. Cette dernière a permis de limiter les chutes de courant du transistor en régime dynamique. A partir d'une topologie adaptée, des résultats de puissance hyperfréquence à $40 GHz$ ont été obtenus. Une densité de puissance au niveau de l'art de $1.5 W/mm$ a été mesurée sur un HEMT AlGaIn/GaN sur substrat Si(111). Pour une hétérostructure InAlN/GaN sur substrat saphir, les résultats de puissance hyperfréquence sont également à l'état de l'art de la filière avec une densité de puissance en sortie du transistor de $2 W/mm$ et un rendement en puissance ajoutée de 13 %.

MOTS CLES : GaN, HEMT, AlGaIn, InAlN, effets de canaux courts, longueur de grille, prétraitement, passivation, mesure de puissance hyperfréquence, bande Ka

Abstract

GaN based High Electron Mobility Transistors (HEMTs) represent the most promising devices for microwave and millimeter-wave power applications. These microwave power devices have a lot of applications such as future wireless links for military and space fields. For these applications, one key advantage of GaN is the superior physical properties such as a wide band gap (3.4 eV) leading to high breakdown fields ($> 10^6\text{ V/cm}$) and a high saturation electron drift velocity ($> 10^7\text{ cm/s}$).

In practice, physical limitations appear and avoid reaching expected performances in terms of frequency and microwave power. Short channel effects appear with the decrease of the transistor gate length. In large signal conditions, traps related to surface states of the semiconductor lead to drain current drops.

In this work, we have studied short channel effects for transistors fabricated on AlGaIn/GaN and InAlN/GaN heterostructures. Devices with 75 nm -T-shaped-gates exhibit a current gain cut-off frequency and a power gain cutoff frequency of 113 GHz and 200 GHz respectively. To the author knowledge, these cut-off frequencies are the highest reported values for InAlN/GaN HEMTs grown on sapphire substrate. For AlGaIn/GaN HEMTs, traps related to surface states were neutralized thanks to optimized passivation steps, permitting to mitigate DC to RF dispersion. It consists of a N_2O pretreatment followed by a SiN/SiO₂ bilayer deposition. From an appropriate transistor topology, microwave power measurements were performed at 40 GHz . An output power density of 1.5 W/mm , very closed to the state of the art, was measured for AlGaIn/GaN HEMTs grown on Si(111) substrate. For InAlN/GaN HEMTs grown on sapphire substrate, state of the art output power density of 2 W/mm was achieved with an associated power added efficiency of 13% .

KEYWORDS : GaN, HEMT, AlGaIn, InAlN, short channel effects, gate length, pretreatment, passivation, microwave power measurement, Ka band