

N° d'ordre : 40941

THÈSE

Présentée à

L'UNIVERSITÉ DES SCIENCES ET TECHNOLOGIES DE LILLE

Ecole Doctorale : Science pour l'Ingénieur

Spécialité : Micro et nanotechnologies, acoustique et télécommunications

Pour obtenir le titre de

DOCTEUR DE L'UNIVERSITÉ

par

OUHACHI Rezki

Mise en œuvre d'un banc de caractérisation non linéaire dans le domaine fréquentiel pour l'analyse de transistors HBT Si/SiGe:C

Soutenue le **13 décembre 2012**

Après avis de :

M. Denis BARATAUD	Professeur, XLIM CNRS	Rapporteur
M. Christophe LALLEMENT	Professeur, Télécom Physique Strasbourg	Rapporteur

Devant la commission d'examen formée de :

M. Jean-Claude DE JAEGER	Professeur, Université de Lille 1	Président
M. Didier CELI	Ingénieur, STMicroelectronics	Examineur
M. Dominique LANGREZ	Ingénieur, Thales Alenia Space	Examineur
M. Vincent POISSON	Ingénieur, Agilent Technologies	Examineur
M Christophe Gaquière	Professeur, Université de Lille 1	Directeur de thèse

A ma mère,

*"Don't get set into one form,
adapt it and build your own, and let it grow, be like water"*

Bruce Lee 1940-1973

Remerciements

Ces travaux ont été réalisés à l'institut d'Electronique, de Microélectronique et de Nanotechnologie (IEMN) de l'Université de Lille1.

A mon arrivé à la rentrée 2009, je n'avais aucune idée de ce qui m'attendait. Cependant certaines occasions ne se présentent qu'une seule fois: «Life ends so fast, so take your chance, and make it last»... (Chuck Shuldiner).

Je remercie le professeur Christophe Gaquière de m'avoir donné cette chance et opportunité d'acquérir cette expertise et toutes ces connaissances dans cette filière de l'électronique qui m'était complètement inconnue. Ces trois années d'expérience m'ont appris que seule comptait la détermination.

J'aimerais remercier le professeur Jean-Claude De-Jaeger pour m'avoir accueilli au sein de l'équipe puissance, sa bonne humeur partagée au quotidien, ainsi que son soutien et tous ses conseils.

Mes remerciements vont également à Messieurs Denis Barataud et Christophe Lallement qui me font l'honneur d'examiner ce travail de recherche.

Je tiens à remercier également Messieurs Didier Celi, Ingénieur chez STMicroelectronics ; Sébastien Delcourt, Ingénieur chez Thales Alenia Space et Vincent Poisson, ingénieur chez agilent Technologies; qui me font l'honneur de participer à la comission d'examen.

J'adresse également un vif remerciement à toute l'équipe de la salle de caractérisation, plus particulièrement à Damien Ducatteau qui m'a fait bénéficier de ses conseils et de son expertise.

Je remercie vivement Monsieur Emmanuel Rosello (Agilent technologies), pour tous les échanges fructueux que nous avons eus pendant nos collaborations scientifiques.

J'aimerais remercier mes deux collègues de bureau : Yannick Douvry, le thésard qui doume (doom), son humour toujours aussi décalé et ses performances à faire basculer nos soirées en n'importe quoi. Merci surtout pour toute l'aide technique et logistique qui ont permis l'avancé de mes travaux. A François (François) Lecourt également, ses potentialités à perdre ses téléphones portables, sa capacité à être à découvert toute l'année, et toutes ces soirées au «fut»...Mais également son aide à la mise en forme de ce manuscrit.

A toutes ces journées passées dans le même bureau à travailler dans la bonne humeur jusqu'à pas d'heures, merci pour votre accueil et votre écoute, si vous n'existiez pas, il aurait fallu que je vous modélise ☺

A Issam El Hasnanouni, qui est venu mettre un peu de «sérieux» dans notre trio infernal. A un moment fallait bien s'y mettre !

J'exprime tout particulièrement ma reconnaissance à Nicolas Defrance que j'ai beaucoup sollicité et qui a toujours été disponible malgré un emploi du temps chargé. Son expertise, ses conseils et son recul ont été pour moi de véritables atouts à l'avancement de mes travaux.

A Alexandre Pottrain, avec qui j'ai eu l'expérience de ma première conférence internationale à Manchester (EuMiC 2011)...Mémorable.

J'exprime ma gratitude à Kamal Haddadi avec qui j'ai appris à mettre en valeur les résultats de mes travaux de recherche. Merci pour tout.

A Pierre Bonnet, François Cabestaing, Marie-Hélène Beckaert, et toute l'équipe du LAGIS pour la confiance qu'ils m'ont témoignée. Merci de m'avoir donné cette chance et opportunité d'effectuer des enseignements durant mes travaux de thèse.

A l'équipe de futsal de L'IEMN qui m'a initié aux joies du foot en salle, sport qui ne m'intéressait pas forcément au départ. La bonne humeur et l'esprit d'équipe (et même les coups de Gueule de certains) ont rendu cette activité sportive intéressante, et même passionnante.

J'aimerai porter un «Back to the futur» à l'attention de Marie Brumain, pour son réconfort, sa présence et son attention. Ces lignes sont pour toi...banane!

Je finis ces remerciements sur la seule personne sans qui je n'en serais sans doute pas là aujourd'hui. Merci de m'avoir toujours poussé au-delà de mes limites, aussi loin que je m'en souviens...

...A ma mère

Table des matières

GLOSSAIRE	13
INTRODUCTION GENERALE	13
CHAPITRE I - LES DISPOSITIFS RF DE PUISSANCE HBT SI/SIGE:C ET LEUR CARACTERISATION	17
I.1 ETAT DE L'ART DES CARACTERISATIONS HYPERFREQUENCES EN PUISSANCE	19
I.1.1 Introduction.....	19
I.1.2 La caractérisation hyperfréquence en régime linéaire.....	20
I.1.2.1 Evolution des analyseurs de réseaux vectoriels.....	20
I.1.2.2 Définition des ondes aux bornes d'un dispositif.....	23
I.1.2.3 Principe de fonctionnement d'un analyseur de réseau vectoriel.....	24
I.1.2.4 Etalonnage de l'analyseur de réseau vectoriel.....	25
I.1.3 La caractérisation hyperfréquence en régime non linéaire.....	25
I.1.3.1 Evolution des systèmes de caractérisation non linéaire.....	26
I.1.3.2 Les systèmes temporels basés sur l'échantillonnage.....	27
I.1.3.3 Les systèmes fréquentiels à base de mélangeurs.....	27
I.2 LES DISPOSITIFS RF DE PUISSANCE	28
I.2.1 Le transistor bipolaire à hétérojonction HBT Si/SiGe.....	29
I.2.1.1 Historique du transistor bipolaire.....	29
I.2.1.2 Principe de fonctionnement.....	32
I.2.1.3 Intérêt de la technologie BiCMOS.....	32
I.2.1.3.1 Croissance.....	33
I.2.1.3.2 Diagramme de bandes.....	34
I.2.1.3.3 Ajout du carbone dans la base : Si/SiGe:C.....	35
I.2.1.4 Fonctionnement en statique.....	35
I.2.1.4.1 Bilan des courants.....	35
<i>Courant d'émetteur</i>	36
<i>Courant de base</i>	37
<i>Courant collecteur</i>	37
I.2.1.4.2 Expressions des courants.....	37
I.2.1.4.3 Recombinaisons dans la ZCE émetteur-base.....	40
I.2.1.4.4 Courant tunnel bande à bande.....	41
I.2.1.5 Fonctionnement en dynamique.....	42
I.2.1.5.1 Temps de transit des porteurs τ_F	42
Temps de transit dans l'émetteur τ_E	43
Temps de transit dans la jonction émetteur-base τ_{EB}	44
Temps de transit dans la base τ_B	44
Temps de transit dans la jonction base-collecteur τ_{BC}	45
I.2.1.5.2 Capacités de jonction ou de transition B-E et B-C.....	46

I.2.1.5.3	Expression des courants en dynamique	46
Courant collecteur I_C	46	
Courant de base I_B	47	
I.2.1.5.4	Fréquence de transition f_T	48
I.2.1.5.5	Fréquence maximale d'oscillation f_{MAX}	50
I.2.1.6	Les effets non linéaires à forte tension de polarisation	50
I.2.1.6.1	Avalanche et tensions de claquage	51
Avalanche dans la jonction base-collecteur BV_{CBO}	51	
Tension de claquage BV_{EBO}	51	
Tension de claquage BV_{CEO}	52	
Modélisation du phénomène	53	
I.2.1.6.2	Modulation de la largeur de la base W_B	55
Tension d'Early direct «VAF»	55	
Tension Early inverse «VAR»	56	
Perçage de la base	57	
I.2.1.6.3	Effet Kirk	58
I.2.1.6.4	Effet des résistances séries R_E et R_B	59
I.2.1.6.5	Effet de la résistance série R_C (quasi-saturation)	60
I.2.1.7	Les effets thermiques non linéaires	61
I.2.1.7.1	Conductivité thermique	61
I.2.1.7.2	Décroissance de la mobilité des porteurs	62
I.2.1.7.3	Variation des résistances d'accès	63
I.2.1.7.4	Variation de la largeur de bande interdite	63
I.2.1.7.5	Variation de la concentration intrinsèque des porteurs	64
I.2.1.7.6	Variation des capacités de déplétion	66
I.2.1.7.7	Variation du courant de saturation	68
I.2.1.7.8	Variation du courant d'avalanche	69
I.2.1.7.9	Dégradation des performances fréquentielles	69
I.3	CONCLUSION	70
I.4	BIBLIOGRAPHIE	71
CHAPITRE II - MISE EN ŒUVRE DE L'ANALYSEUR DE RESEAUX VECTORIEL NON LINEAIRE		
NVNA		
79		
II.1	INTRODUCTION	81
II.2	DESCRIPTION DU BANC DE MESURE NON LINEAIRE NVNA	81
II.2.1	Architecture interne	82
II.2.2	Principe de fonctionnement	84
II.2.3	Comparaison avec le LSNA	85
II.3	ETALONNAGE POUR DES MESURES EN STRUCTURE COAXIALE	87
II.3.1	Modèle d'erreurs vectoriel	87
II.3.2	Etalonnage vectoriel	88
II.3.3	Etalonnage du NVNA pour des mesures non linéaires	90
II.4	CONFIGURATIONS D'INSTRUMENTATION	90
II.4.1	Linéarité des récepteurs	91
II.4.2	Configuration des références de phase	92
II.5	ESTIMATION DE LA DYNAMIQUE DE MESURE DU NVNA	93
II.5.1	Dynamique de mesure en source externe	94
II.5.2	Dynamique de mesure en source interne	97
II.5.3	Validations	97
II.6	PERFORMANCES ET VALIDATION POUR DES MESURES EN CONFIGURATION COAXIALE	
	DANS UN ENVIRONNEMENT ADAPTE 50 OHMS	100
II.7	PROCEDURE D'ETALONNAGE POUR DES MESURES SOUS POINTES SOUS CHARGES	
	ADAPTEE 50 OHMS	101
II.7.1	Etalonnage vectoriel	101
II.7.2	Etalonnage en puissance et en phase	101

II.7.2.1 Le « <i>Fixture De-embedding</i> »	102
II.7.2.2 Le « <i>Adapter De-embedding</i> »	104
II.8 PERFORMANCES ET VALIDATION EN CONFIGURATION SOUS POINTES DANS UN ENVIRONNEMENT ADAPTE 50 OHMS	105
II.9 CONCLUSION	108
II.10 BIBLIOGRAPHIE.....	109
CHAPITRE III - L'ANALYSEUR DE RESEAUX VECTORIEL NON LINEAIRE NVNA EN CONFIGURATION LOAD-PULL	111
III.1 INTRODUCTION	113
III.2 LES TECHNIQUES DE MESURES « <i>LOAD-PULL</i> »	113
III.2.1 Méthode de la charge passive	114
III.2.2 Méthode de la charge active	115
III.3 DEVELOPPMENT DU BANC NVNA A CHARGE PASSIVE	118
III.3.1 Développement du banc NVNA à charge passive pour des mesures en structure coaxiale	118
III.3.1.1 Détermination des termes d'erreurs du « <i>tuner</i> » en structure coaxiale et validation à l'analyseur de réseaux vectoriel en mode linéaire «VNA»	118
III.3.1.2 Procédure de mesure en mode Non Linéaire «NVNA»	122
III.3.1.3 Correction du plan de calibrage.....	124
III.3.1.3.1 Correction par le système interne « <i>Fixture de-embedding</i> »	124
III.3.1.3.2 Correction par « <i>De-embedding</i> » manuel sur <i>LabView</i>	127
III.3.1.3.3 Développement d'un modèle d'erreur pour la correction des ondes	128
III.3.2 Développement du banc NVNA à charge passive pour des mesures en structure sous pointes	130
III.3.2.1 Détermination des termes d'erreurs du « <i>tuner</i> » en cascade avec une sonde pour des mesures sous pointes	130
III.3.2.2 Procédure de mesure en mode non linéaire «NVNA»	131
III.3.2.3 Validation du banc NVNA en configuration « <i>Load-Pull</i> » pour des mesures sous pointes.....	133
III.4 CONFRONTATION NVNA/LSNA A PARTIR DES DONNEES EXPERIMENTALES DE TRANSISTORS HBT.....	133
III.5 CONFRONTATIONS DES DONNEES AVEC UN MODELE ELECTRIQUE NON LINEAIRE.....	139
III.6 CONCLUSION	142
III.7 BIBLIOGRAPHIE.....	143
CHAPITRE IV - DEVELOPPEMENT D'UN MODELE ELECTROTHERMIQUE NON LINEAIRE DE TRANSISTOR BIPOLAIRE A HETEROJONCTION SI/SIGE:C	145
IV.1 INTRODUCTION	147
IV.2 LES MODELES DEDIES AUX TRANSISTORS BIPOLAIRES	147
IV.2.1 Historique des modèles physiques dédiés aux transistors bipolaires	148
IV.2.2 Choix et description du modèle de référence : HICUM L0	151
IV.3 PROCEDURE D'EXTRACTION DU MODELE PETIT SIGNAL.....	152
IV.3.1 Extraction des éléments d'accès.....	153
IV.3.2 Extraction des éléments extrinsèques.....	157
IV.3.2.1 Extraction des éléments capacitifs parasites.....	158
IV.3.2.2 Extraction des éléments inductifs et résistifs.....	161
IV.3.2.2.1 Jonction E-B polarisée en mode direct.....	161
IV.3.2.2.2 Jonction B-C polarisée en mode direct	163
IV.3.3 Modèle intrinsèque en T	164
IV.3.4 Validité du modèle.....	166
IV.4 PROCEDURE D'EXTRACTION DU MODELE GRAND SIGNAL	168
IV.4.1 Les capacités de déplétion	168
IV.4.1.1 Modélisation de la capacité de déplétion B-E	169
IV.4.1.2 Modélisation de la capacité de déplétion B-C.....	170
IV.4.1.3 Partage de la capacité de déplétion non linéaire B-C.....	172

IV.4.1.4	Validations	174
IV.4.1.4.1	Modèle des capacités de déplétion non linéaires B-E, B-C et C-S.....	175
IV.4.1.4.2	Facteur de partage X.....	177
IV.4.2	Les résistances d'accès.....	178
IV.4.2.1	Evaluation de la résistance intrinsèque R_{Bint}	178
IV.4.2.2	Evaluation de la résistance d'émetteur R_E	180
IV.4.2.3	Evaluation de la résistance collecteur R_C	182
IV.4.3	Modélisation en direct en régime de faible injection.....	182
IV.4.3.1	Courant collecteur I_C en régime de faible injection	182
IV.4.3.2	Courant de base I_B en régime de faible injection.....	184
IV.4.3.2.1	Jonction base-emetteur	184
IV.4.3.2.2	Jonction base-collecteur.....	186
IV.4.3.3	Validations	188
IV.4.3.4	Temps de transit τ_{f0} en régime de faible injection.....	190
IV.4.3.4.1	Modélisation	191
IV.4.3.4.2	Validation	193
IV.4.3.5	Couplage entre comportements statique et dynamique	194
IV.4.3.5.1	Résolution du couplage statique-dynamique : extraction du paramètre h_{jEI}	195
IV.4.3.5.2	Validations.....	195
IV.4.4	Modélisation en régime de forte injection	202
IV.4.4.1	Courant critique I_{CK}	203
IV.4.4.2	Temps de transit $\Delta\tau_f$	204
IV.4.4.3	Procédure d'extraction	205
IV.4.4.3.1	Tracé de $\Delta\tau_f$	205
IV.4.4.3.2	Mesures expérimentales du courant critique I_{CK}	205
IV.4.4.3.3	Extraction des paramètres du courant critique I_{CK}	207
IV.4.4.3.4	Extraction des paramètres du temps de transit en forte injection	208
Temps de transit dans les zones base et collecteur.....	208	
Temps de transit dans l'émetteur	209	
IV.4.4.4	Validation grand signal.....	198
IV.5	MODELE GRAND SIGNAL - PARAMETRES EN TEMPERATURE	213
IV.5.1	Le sous circuit thermique	214
IV.5.1.1	Evaluation de la résistance thermique R_{TH}	215
IV.5.1.1.1	Coefficient thermoélectrique Φ	215
IV.5.1.1.2	Détermination de la résistance thermique R_{TH}	216
IV.5.2	Courants paramétrés en température	218
IV.5.2.1	Courant collecteur I_C paramétré en température.....	218
IV.5.2.2	Courant de base I_B paramétré en température	221
IV.5.2.3	Validations	224
IV.6	PERFORMANCES ET VALIDATIONS DANS UN ENVIRONNEMENT LOAD-PULL EN REGIME NON LINEAIRE	227
IV.6.1	Cercles de stabilité en charge et impédance optimales	227
IV.6.2	Confrontation mesures-simulation du transistor polarisé en tension	228
IV.6.2.1	Polarisation en classe B	228
IV.6.2.2	Polarisation en classe AB	231
IV.6.2.3	Polarisation en classe A.....	234
IV.7	CONCLUSION	238
IV.8	BIBLIOGRAPHIE.....	239
CONCLUSION GENERALE.....		244
RESUME.....		250
ABSTRACT		252

Glossaire

A

A_E	Surface d'émetteur
A_{ZCE}	Surface de la région de déplétion à polarisation nulle
ADS	Advanced Design System
$A_{l_{jei}}$	Paramètre limitatif de la capacité de jonction base-émetteur
$A_{l_{jci}}$	Paramètre limitatif de la capacité de jonction base-collecteur
A_{LHC}	Paramètre du temps de transit en forte injection

B

B	Gain en courant
BV_{CBO}	Tension d'avalanche ou de claquage de la jonction base-collecteur
BV_{EBO}	Tension d'avalanche ou de claquage de la jonction émetteur-base
BV_{CEO}	Tension d'avalanche ou de claquage la jonction base-collecteur
b_n	Champ électrique d'ionisation

C

$C_j(V)$	Capacité de jonction ou de transition
C_{j0}	Capacité de jonction ou de transition à polarisation nulle
C_{BC}	Capacité de jonction base-collecteur totale
C_{BC}	Capacité de jonction base-émetteur totale
C_{Jci}	Capacité de jonction intrinsèque base-collecteur
C_{Jei}	Capacité de jonction intrinsèque base-émetteur
C_{dE}	Capacités de diffusion base-émetteur

C_{dc}	Capacités de diffusion base-collecteur
C_{jBCX}	Capacité de jonction base-collecteur extrinsèque
C_{BCpar}	Capacités de jonction parasites base-collecteur
C_{BEpar}	Capacités de jonction parasites base-émetteur
C_{CEpar}	Capacités de jonction parasites collecteur-substrat
C_{js}	Capacités de jonction intrinsèque collecteur-substrat
C_{Jei0}	Capacité de jonction base-émetteur à $V_{BC} = 0V$
C_{jclpt}	Capacité de jonction base-collecteur au delà de la tension de punch-through
C_{jclcl}	Capacité de jonction base-collecteur à polarisation moyenne
C_{jclfb}	Capacité de jonction base-collecteur à fortes polarisations
C_{10}	$I_S \cdot Q_{p0}$
C_{TH}	Capacité thermique

D

D_{nB}	Coefficient de diffusions des porteurs minoritaires (électrons) dans la base
D_{pE}	Coefficient de diffusion des porteurs minoritaires (trou) dans l'émetteur
DUT	Device Under Test
$\Delta\tau_f(I_C, V_{CE})$	Augmentation du temps de transit en forte injection
$\Delta\tau_{OH}$	Paramètre du temps de transit modélisant prenant en compte l'effet Early et le temps de transit à travers la zone de charge d'espace base-collecteur
$\Delta\tau_{Ef0}$	Augmentation du temps de transit dans l'émetteur
$\Delta\tau_{fh}$	Augmentation du temps de transit dans la base et le collecteur
ΔQ_{Ef0}	Charge associées à l'augmentation du temps de transit dans l'émetteur
ΔQ_{fh}	Charge associées à l'augmentation du temps de transit dans la base et le

	collecteur
ΔT	Augmentation en température
ΔT_j	Élévation de la température de jonction

E

E	Champ électrique dans la jonction base-collecteur
E_{JBCMAX}	Champ maximale dans la jonction base-collecteur
ε	Permittivité du silicium.
E_g	Largeur de bande interdite
E_D	Erreur de directivité (Directivity Error)
E_S	Erreur de désadaptation de source (Source Error)
E_R	(Reflection Tracking Error)
EVM	Module vecteur erreur (Error Vector Magnitude)

F

f_T	Fréquence de transition
f_{max}	Fréquence d'oscillation
F_{AVL}	Facteur d'avalanche
Fund, f_0	Fréquence fondamentale

G

g_m	Transconductance
Γ_L	Coefficient de réflexion
G_P	Gain en puissance
G_T	Gain transductique

$g_{\tau E}$ Paramètre du modèle

H

h Constante de Planck

HPR Harmonic Phase reference

HBT Transistor Bipolaire à Hétérojonction (Heterojunction Bipolar Transistor)

HICUM High-CUrrrent Model

h_{jEi}, h_{jCi} Facteurs de pondération.

I

I_{nE} Courant d'électrons

I_{pE} Courant de trous

I_{rG} Courant de recombinaison dans la ZCE

I_{rB} Courant de recombinaison dans la base

I_{nC} Courant collecteur

I_C Courant collecteur total

I_B Courant de base total

I_S Courant de saturation

I_{CBO} Courant de fuite de la jonction base-collecteur

I_{CEO} Courant circulant entre l'émetteur et le collecteur, en émetteur commun et base ouverte

I_{AVL} Courant d'avalanche

IF Intermediate frequency

IFBW IF BandWidth

i_{jBE} Diode de jonction base-émetteur

i_{jBC} Diode de jonction base-collecteur

i_{jSC}	Diode de jonction collecteur-substrat
$I_T(V_{BE}, V_{BC})$	Courant de transfert
$I_{CN}(V_{BE})$	Courant collecteur normalisé par rapport à $\exp\left(\frac{V_{BE'}}{V_T}\right)$, à $V_{BC} = 0V$
$I_{BN}(V_{BE})$	Courant de base total normalisé par rapport à $\exp\left(\frac{V_{BE}}{M_{BEI} \cdot V_T}\right)$, à $V_{BC} = 0V$
$I_{BEiRec}(V_{BE})$	Courant de recombinaisons dans la zone de charge d'espace émetteur-base, à $V_{BC} = 0V$
$I_{BEiDiff}(V_{BE})$	Courants de diffusions émetteur-base à $V_{BC} = 0V$
I_{BEIS}	Courant de saturation base-émetteur de la diode de diffusion
I_{REIS}	Courant de saturation base-émetteur de la diode de recombinaison
$I_{BCiTotal}(V_{BC})$	Courant de jonction base-collecteur total
$I_{BEiTotal}(V_{BC})$	Courant de jonction base-émetteur total
$I_{BCiRec}(V_{BC})$	Courant de jonction de recombinaison base-collecteur
$I_{BCiDiff}(V_{BC})$	Courant de jonction de diffusion base-collecteur
I_{RCIS}	Courant de saturation base-collecteur de la diode de recombinaison
I_{BCIS}	Courant de saturation base-collecteur de la diode de diffusion
I_{CK}	Courant critique
$I_{TF}(V_{BE})$	Courant direct
$I_R(V_{BC})$	Courant inverse

J

J_C	Densité de courant collecteur
-------	-------------------------------

K

ξ	Coefficients en température
k	Constante de Boltzmann

L

L_{pE}	Longueur de diffusion des trous dans l'émetteur
$LSNA$	Large Signal Network Analyzer
L_B	Inductance de base
L_C	Inductance collecteur
L_E	Inductance d'émetteur

M

m	Coefficient de non idéalité
M	Facteur d'avalanche
m_n	Masse effective de l'électron
m_p	Masse effective du trou
M_C	Nombre minimum de l'énergie équivalente dans la bande de conduction
$\mu_{nB}(T)$	Mobilité effective des porteurs minoritaires dans la base
$\mu_{pE}(T)$	Mobilité effective des porteurs minoritaires dans l'émetteur
$MMIC$	Monolithic Microwave Integrated Circuit
M_{REI}	Coefficients de non-idéalité de la diode base-émetteur (les courants de recombinaison)
M_{BEI}	Coefficients de non-idéalité de la diode base-émetteur (courants de diffusion)
M_{RCI}	Coefficients de non-idéalité de la diode base-collecteur (courants de recombinaison)
M_{BCI}	Coefficients de non-idéalité de la diode base-collecteur (courants de diffusion)

N

n_{iB}	Concentration intrinsèques de porteurs dans la base
n_{iE}	Concentration intrinsèques de porteurs dans l'émetteur
N_{dE}	Concentration en dopant dans l'émetteur
N_{dB}	Concentration en dopant dans la base
N_{dC}	Concentration en dopant dans le collecteur

O

OL	Oscillateur Local
N_V	Densité d'états dans la bande de valence.
N_C	Densité d'états dans la bande de conduction
N	Densité moyenne de charge.
$NVNA$	Nonlinear Vector Network Analyzer
$NIST$	National Institute of Standards and Technology

P

P_n	Taux d'ionisation
PRF	Pulse Repetitive Frequency
P	Puissance dissipée par le transistor
Φ	Coefficient thermoélectrique
PAE	Rendement en puissance ajoutée.
P_{out}	Puissance en sortie
P_{inj}	Puissance injectée en entrée
$P_{abs_entrée}$	Puissance absorbée en entrée du dispositif sous test
P_{abs_sortie}	Puissance absorbée par la charge à la sortie du dispositif sous test

Q

q	Charge élémentaire de l'électron
Q_F	Charge totale due aux porteurs minoritaire dans le transistor
Q_E	Charge créée par les porteurs minoritaires en excès dans l'émetteur
Q_{EB}	Charge créée par les porteurs minoritaires en excès dans la ZCE émetteur-base
Q_B	Charge créée par les porteurs minoritaires en excès dans la base neutre
Q_{BC}	Charge créée par les porteurs minoritaires en excès dans la ZCE base-collecteur
Q_{JBE}, Q_{jEi}	Charge de déplétion base-émetteur
Q_{JBC}, Q_{jCi}	Charge de déplétion base-collecteur
Q_{AVL}	Coefficient d'avalanche
Q_{jcir}	Charge de déplétion associée au delà de la tension de <i>punch-through</i>
Q_{jcm}	Charge de déplétion associée à polarisation moyenne
$Q_{jci,c}$	Charge de déplétion associée à fortes polarisations
Q_{P0}	Charge associée aux trous dans le transistor à polarisation nulle
$Q_{f,T}(V_{BE})$	Charge de diffusion des porteurs minoritaires en polarisations directe.
$Q_{r,T}(V_{BC})$	Charge de diffusion des porteurs minoritaires en polarisations inverse
$Q_{p,T}(V_{BE}, V_{BC})$	Charge de diffusion totale des porteurs

R

R_E	Résistance d'émetteur
R_C	Résistance collecteur
R_B	Résistance de base totale

R_{Bext}	Résistance de base extrinsèque
R_{Bint}	Résistance de base intrinsèque
R_{C10}	Resistance interne du collecteur (variation de la ZCE B-C avec le champ électrique)
R_{TH}	Résistance thermique

S

$SOLT$	Short, Open, Load, Thru
$SGPM$	SPICE Gummel-Poon
SDD	Symbolically Defined Devices box

T

T_0	Température ambiante
T	Température
τ_F	Temps de transit total des porteurs
τ_E	Temps de transit des porteurs minoritaires en excès dans l'émetteur
τ_{EB}	Temps de transit dans la jonction émetteur-base
τ_B	Temps de transit des électrons dans la base
τ_{BC}	Temps de transit dans la jonction base-collecteur
TRM	Thru, Reflect, Match
$TRRM$	Thru, Reflect, Reflect, Match
$\tau_{f0}(V_{BC})$	Temps de transit en régime de faible injection
τ_0	Temps de transit en faible injection à $V_{BC} = 0 V$
τ_{BVL}	Paramètre du temps de transit (saturation de la vitesse des porteurs au niveau de la zone de transition base-collecteur)

τ_F	Temps de transit direct
τ_R	Temps de transit inverse
τ_{HCS}	Paramètres du temps de transit en forte injection
τ_{Efo}	Temps de transit dans l'émetteur à bas courant
T_j	Température de jonction base-émetteur

V

V_T	Tension thermodynamique
v_{sat}	Vitesse de saturation des électrons
V_d	Potentiel de diffusion de la jonction
V_{BC}'	Tension base-collecteur intrinsèque
V_{BE}'	Tension base-émetteur intrinsèque
VAF	Tension d' <i>Early</i> direct
VAR	Tension d' <i>Early</i> inverse
$V_G(T)$	Tension de bandgap
$V_d(T)$	Potentiel de jonction
V_{dei}	Potentiel de jonction base-émetteur
V_{dci}	Tension de diffusion interne
$VBIC$	Vertical Bipolar Inter-Company Model
V_{ptci}	Tension effective de <i>punch-through</i>
V_{ceff}	Tension effective collecteur-émetteur
V_{LIM}	Tension critique modélisant le début de l'effet Kirk.
V_{PT}	Tension de <i>punch-through</i> pour laquelle la ZCE base-collecteur s'étend jusqu'à la couche enterrée
V_{CES}	Tension de saturation collecteur-émetteur

V_{CEi}	Tension collecteur interne
V_{GB}	Tension de bandgap de base
V_{GE}	Tension de bandgap émetteur

W

W_B	Largeur de base
W_E	Largeur d'émetteur
W_{dep}	Profondeur de la zone de déplétion
$W_{ZCE BC}$	Largeur de la zone de charge d'espace base-collecteur
w	Largeur normalisée d'injection dans le collecteur lorsque $I_C < I_{CK}$

X

X	Facteur de partage de la capacité de déplétion base-collecteur
---	--

Z

ZCE	Zone de charge d'espace
z_j	Coefficient de jonction
Z_L	Impédance de charge
Z_0	Impédance de charge adapté 50 Ohms
z_{ei}	Coefficient de jonction base-émetteur
z_{ci}	Coefficient de jonction base-collecteur
Z_{TH}	Impédance thermique totale
Z_{ETACT}	Coefficient en température du courant de saturation collecteur
Z_{ETABET}	Coefficient en température du courant de saturation de base

Introduction générale

A l'aube de ce nouveau millénaire, le silicium est au cœur d'une révolution technologique qui dure depuis près d'un demi-siècle. Cet abondant élément de la croûte terrestre a autorisé une avancée considérable de dispositifs toujours de plus en plus complexes, performants et compétitifs en termes de montée en fréquence, puissance hyperfréquence, rendement, mais aussi en coût de fabrication. Les avancées de la recherche vis-à-vis de ce matériau ont permis entre autre l'intégration de nombreux dispositifs radio-fréquence destinés à des applications satellites et radars, dont nous citerons les transistors bipolaires qui font l'objet des études développées dans cette thèse. Ces derniers bénéficient aujourd'hui d'un coût plus faible et de performances supérieures : on parle alors de technologies BiCMOS. Dans ce cadre, les transistors bipolaires de la filière SiGe constituent une filière qui est à l'heure actuelle en plein développement compte tenu, en particulier des performances potentielles notamment en termes de montée en fréquence.

Face à de telles avancées, la modélisation électrique de ces composants RF de puissance a pris ses marques sur un marché devenu de plus en plus compétitif. La prédiction comportementale dans des conditions réelles de fonctionnement est alors devenue une phase de conception cruciale pour effectuer un retour technologique et optimiser les étapes de fabrication. Cette étape nécessitant cependant des validations expérimentales, l'élaboration d'un modèle électrique RF non linéaire prend alors tout son sens lorsque qu'il est validé dans le régime de fonctionnement auquel il est prédestiné.

Dans ce contexte, au cours de ces trente dernières années, de nombreux dispositifs de caractérisation hyperfréquence linéaire et non linéaire ont été développés afin d'analyser les performances de composants actifs issus des technologies émergentes et de valider leurs modèles associés.

Avant le début de cette thèse, les mesures de puissance hyperfréquence en régime non linéaire étaient effectuées à l'IEMN sur le LSNA (Maury microwave). Celui-ci avait été mis en place en configuration coaxiale et sous pointes pour des mesures à charge active jusqu'à 50 GHz. En 2009, le laboratoire s'est ensuite équipé du NVNA. Développé récemment par la société Agilent technologies, cet équipement présente l'avantage d'intégrer deux sources internes avec une dynamique de mesure plus importante à l'égard des systèmes temporels.

L'objectif de ce travail de thèse est de mettre en œuvre et de valider ce banc de mesure non linéaire nouvellement acquis au sein du laboratoire. Afin d'exploiter au mieux les ressources disponibles par un tel système de mesure, une partie de ce travail a alors consisté à développer les outils nécessaires pour l'exploitation et l'interprétation des données ainsi que d'analyser ses apports par rapport à un système temporel.

Le premier chapitre décrit un état de l'art des caractérisations hyperfréquences et les bancs développés à ce jour pour les mesures linéaires et non linéaires. Nous mettrons en évidence les notions de courants et tensions aux bornes du dispositif sous test et l'importance des paramètres de dispersion et des mesures non linéaires pour la caractérisation de composants de puissance hyperfréquence dans ces gammes de fréquences. Nous nous intéresserons ensuite aux dispositifs RF de puissance issus de la filière BiCMOS. La connaissance des différents phénomènes physiques liés à ces dispositifs nous permettra de mettre en évidence certaines limitations à prendre en compte pour l'élaboration d'un modèle électrique non linéaire prédictif.

Le second chapitre présente le principe de fonctionnement et la mise en œuvre de l'analyseur de réseaux vectoriel non linéaire NVNA. Nous décrirons les éléments les plus importants dont il est constitué ainsi que les méthodes d'étalonnage pour les caractérisations non linéaires dans un environnement adapté 50 ohms, en structure coaxiale et sous pointes. Le mode de fonctionnement de ce système sera par ailleurs comparé au système temporel LSNA. Ces confrontations nous permettront d'appréhender certains phénomènes non linéaires pour la validation expérimentale du banc. Dans le cadre de nos collaborations avec Agilent Technologies Santa Rosa qui possède l'expertise de l'instrumentation non linéaire NVNA, des comparaisons de mesures effectuées sur des dispositifs de référence seront exposées pour la validation de notre configuration instrumentale. Puis des comparaisons LSNA/NVNA en structure coaxiale et sous pointes permettront d'évaluer les performances de notre banc ainsi que les procédures d'étalonnage en structure sous pointes.

Le troisième chapitre est consacré au développement du banc NVNA pour des mesures de puissance hyperfréquence de type Load Pull en utilisant une charge passive. Des outils de mesures et d'exploitations seront développés afin de mettre en œuvre une procédure d'étalonnage avec un tuner électromécanique en configuration coaxiale et sous pointes. L'objectif étant de définir une méthode d'étalonnage permettant de prendre en compte les termes d'erreurs dus à l'intégration du tuner pour des mesures sous pointes. Un algorithme de

programmation prenant en compte ces différents aspects sera développé afin de corriger les ondes brutes mesurées par le NVNA dans le plan du dispositif sous test. Des confrontations avec des mesures effectuées au LSNA sur le même composant de référence et dans les mêmes conditions de polarisation et d'impédance de charge puis avec un modèle électrique non linéaire, permettront la validation expérimentale du banc.

Enfin le quatrième chapitre sera consacré à l'étude de modèles électrothermiques de transistors issus de la filière bipolaire SiGe. Une procédure d'extraction pour l'élaboration d'un modèle petit puis grand signal sera mise en place pour l'extraction des différents paramètres le constituant. Ce modèle sera ensuite implémenté dans le logiciel de simulation Advanced Design System et paramétré en fonction de la température afin de décrire au mieux ses conditions réelles de fonctionnement. La finalité de cette partie consiste à concevoir un modèle compact décrivant les éléments physiques qui ont un impact direct sur les performances en puissance hyperfréquence et en rendement. Cette procédure d'extraction sera appliquée à la filière BiCMOS de HBTs SiGe fabriqués par Thomas Lacave dans le cadre de nos collaborations avec ST Microelectronics. Le modèle élaboré sera alors validé au NVNA en régime grand signal pour plusieurs impédances de charge et dans différentes classes de fonctionnement. Des simulations comportementales de notre modèle seront alors exposées afin d'analyser les limitations de nos dispositifs vis-à-vis des charges optimales présentées.

CHAPITRE I :

LES DISPOSITIFS RF DE PUISSANCE HBT Si/SiGe:C ET LEUR CARACTERISATION

I.1 ETAT DE L'ART DES CARACTERISATIONS HYPERFREQUENCES EN PUISSANCE

I.1.1 Introduction

Ces dix dernières années ont été marquées par l'avancée considérable des technologies d'instrumentation permettant le développement de systèmes de mesures, afin de répondre au mieux aux besoins d'un marché devenu de plus en plus compétitif en termes de coût et de techniques de caractérisations. Actuellement, ces systèmes offrent la possibilité d'effectuer des mesures multiports : à titre d'exemple, nous pouvons citer l'analyseur de réseau ZVT8 de Rhode et Schwarz permettant d'une part, des caractérisations 8 ports jusqu'à 8 GHz et 6 ports jusqu'à 20 GHz [I.1], et d'autre part, la possibilité d'effectuer des caractérisations à des fréquences très élevées (Analyseur MVNA-8-350 d'AB millimètre pour des caractérisations hyperfréquences jusqu'à 1 THz [I.2]).

Par ailleurs, ces analyseurs incluent aussi la possibilité d'effectuer des caractérisations non linéaires hyperfréquences. Le LSNA [I.3] (NMDG en collaboration avec Maury Microwave) , le Vector Star d'Anritsu [I.4] dans le domaine temporel, et récemment le ZVA de Rohde & Schwarz en collaboration avec NMDG [I.5].

Un des critères de choix de ces analyseurs concerne par ailleurs la qualité des logiciels de test intégrés et la présentation pertinente des résultats. C'est pour cette raison que ces appareils incluent des technologies très avancées en termes de fonctionnalité et performances ainsi que la possibilité de développer ses propres outils d'exploitation et de mesure en temps réel.

Ce chapitre a pour objectif de faire un état de l'art de la caractérisation hyperfréquence en régimes linéaire et non linéaire : dans un premier temps nous établirons un bref historique sur l'évolution de ces analyseurs de réseaux vectoriels, puis nous aborderons les notions d'ondes aux bornes d'un quadripôle et la nécessité de faire appel aux paramètres de dispersions. Nous nous intéresserons ensuite au principe de fonctionnement d'un analyseur de réseaux vectoriel linéaire et non linéaire dans le domaine fréquentiel, et la différence existante avec un système de mesure temporel.

Dans le cadre de ce travail, notre étude a aussi porté sur la caractérisation et la modélisation des transistors bipolaires de puissance issus de la filière HBT SiGe.

Nous étudions les principes de base relatifs aux jonctions dans les matériaux semi-conducteurs, et également le fonctionnement en régimes statique et dynamique de ces dispositifs RF de puissance.

Nous passerons enfin en revue les principaux phénomènes régissant leurs fonctionnements afin de mettre en évidence les différents mécanismes liés au régime de forte injection, ainsi que les limitations thermiques. Cette étude a pour objectif final l'élaboration d'un modèle électrothermique de composants réalisés par Thomas Lacave [I.6] dans le cadre d'une collaboration avec STMicroelectronics.

I.1.2 La caractérisation hyperfréquence en régime linéaire

I.1.2.1 Evolution des analyseurs de réseaux vectoriels

Alors que la théorie de l'analyse de réseaux existe depuis plusieurs décennies, le premier analyseur de réseaux vectoriel est apparu au début des années 1950 : il s'agissait du Z_g diagraph de Rohde & Schwarz [I.7]. Cet appareil était le premier analyseur de réseaux complexe capable de mesurer directement les paramètres S d'un signal en module et en phase dans la bande 30-300 MHz. Utilisé principalement pour les mesures d'antennes TV de radiodiffusion, il a également servi aux tests de câbles spéciaux dans les télécommunications. Il fut par la suite optimisé afin de couvrir une bande 300 -2400 MHz.



Figure I.1 : Z_g diagraph de Rohde & Schwarz dans la bande 300 MHz-2400 MHz

Un autre analyseur de réseaux plus complet fut par la suite développé par Elliott Brothers Ltd en mai 1958. Connu sous le nom d'impédancemètre à balayage automatique de fréquences «ASFIM» [I.8], cet appareil permettait l'analyse des propriétés du dispositif sous test en transmission et réflexion ainsi que la mesure de tous ses paramètres S_{ij} .

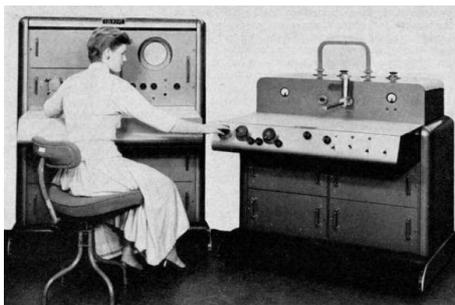


Figure I.2 : L'impédancemètre à balayage de fréquence «ASFIM»

En 1965, l'analyseur Wiltron 310 est un analyseur de réseaux vectoriel complet à balayage de fréquences et à lecture directe. Il est possible d'ajuster le dispositif sous test et visionner immédiatement les résultats sur abaque de Smith dynamique.

Vers la fin des années 1960, Hewlett-Packard présenta sur le marché plusieurs appareils de mesures : le voltmètre vectoriel HP 8405 en 1966 mesurant la phase et le gain jusqu'à 1 GHz, puis un an plus tard, le HP 8410 qui est une extension du précédent couvrant une bande de fréquences allant jusqu'à 12.4 GHz [I.9]. Cette constante évolution conduit au HP 8620 avec une plus large bande ce qui permettait plusieurs balayages sans aucun saut de fréquence dans la représentation des données.

En 1968, HP expérimenta son premier analyseur HP 8540 utilisant un ordinateur (HP 2116 avec 4Ko de mémoire magnétique) afin d'améliorer la précision de mesure [I.10]. Ce système avait démontré et validé la première technique de correction d'erreur, puis fut suivi deux ans plus tard par le HP 8542 lequel fut le premier analyseur de réseaux automatique avec synthèse de fréquences [I.11]. Au même moment les techniques d'étalonnage commencèrent à se développer incluant les standards *Open*, *Short*, *Fixed* et *Sliding Load* [I.12], [I.13], [I.14].



Figure I.3 : L'analyseur de réseaux automatique HP 8542

Dès lors, ces analyseurs de réseaux connurent une avancée sans précédent. Nous citerons ci-dessous les évolutions majeures qui se suivirent à partir des années 70.

Début des années 70	General Radio lance le GR 1710 jusqu'à 500 MHz à base de mélangeurs avec une nette amélioration de la dynamique de mesure.
1976	HP lance le premier analyseur de réseau HP 8505 avec bus HP-IB (Hewlett-Packard Interface Bus) pour la programmation du système de mesures. Il est basé sur le principe des mélangeurs dans la bande de fréquences 500kHz - 1.3GHz [I.15].
1984	HP pose les bases technologiques de l'instrumentation future avec son analyseur HP-8510 26.5 GHz (échantillonneurs, coupleurs, ponts directionnels, commutateurs, T polarisations...).
Fin des années 80	HP développe ses analyseurs, ajoute de nouvelles fonctionnalités (mesure de la compression de gain et des harmoniques..) et les rend plus compacts, réduisant ainsi le coût de fabrication et améliorant la rapidité des mesures (HP 8753, HP 8720...).
A partir des Années 90	<p>Course à l'intégration, la multifonctionnalité et la réduction des coûts :</p> <ul style="list-style-type: none"> ➤ Mesure d'harmoniques, de modulation, et de bruit chez Anritsu jusqu'à 9 GHz (Scorpion Vector Network Analyzer), ➤ Mesures multiports chez Rohde & Schwarz : ZVT8 (premier instrument 8 ports), ➤ Mise sur le marché de la série HP 871x, moins performante que son prédécesseur HP 8753, mais de plus faible coût avec certaines innovations technologiques. ➤ Mise en œuvre des premiers kits d'étalonnages électroniques [I.16]. ➤ Développement de logiciels de mesure et d'instrumentation pour les mesures non linéaires en puissance (LSNA, NVNA...).

Tableau I.1 : Les évolutions majeures des analyseurs de réseaux vectoriels

I.1.2.2 Définition des ondes aux bornes d'un dispositif

En hyperfréquence, les dimensions caractéristiques utilisées sont de l'ordre de la longueur d'onde électromagnétique. A ces fréquences de travail, les notions de tension et courant mesurées dans le domaine temporel par des instruments de mesure classiques tels que les voltmètres, ampèremètres et oscilloscopes deviennent difficilement accessibles.

Soit un quadripôle linéaire Q défini par ses ondes incidentes et réfléchies à ses bornes, et ses tensions et courants d'entrée et de sortie :

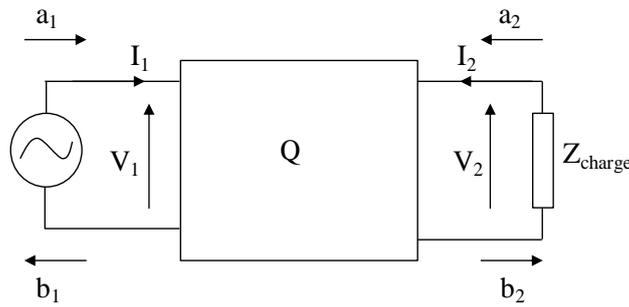


Figure I.4 : Représentation des ondes disponibles aux bornes d'un quadripôle

Les relations d'onde et entre courants et tensions sont définies par [I.17] :

$$a_1 = \frac{V_1 + Z_C I_1}{2 \times \sqrt{Z_C}} \quad (\text{I.1}) \quad b_1 = \frac{V_1 - Z_C I_1}{2 \times \sqrt{Z_C}} \quad (\text{I.2})$$

$$a_2 = \frac{V_2 + Z_C I_2}{2 \times \sqrt{Z_C}} \quad (\text{I.3}) \quad b_2 = \frac{V_2 - Z_C I_2}{2 \times \sqrt{Z_C}} \quad (\text{I.4})$$

- ✓ a_1 : Onde incidente à l'entrée du DUT.
- ✓ b_1 : Onde réfléchie à l'entrée du DUT.
- ✓ a_2 : Onde transmise à la sortie du DUT.
- ✓ b_2 : Onde incidente à la sortie du DUT.

Où Z_C représente l'impédance caractéristique, usuellement 50Ω .

Le quadripôle Q est modélisé par une matrice de paramètres S_{ij} (elle-même décrite par un graphe de fluence) reliant des ondes de puissance en entrée et en sortie par les relations :

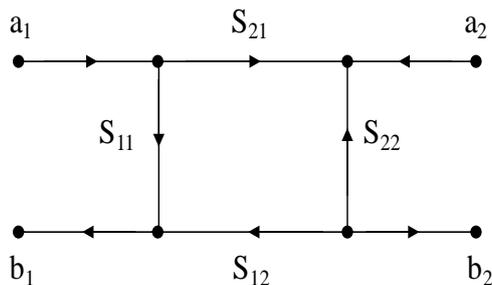


Figure I.5 : Graphe de fluence d'un quadripôle.

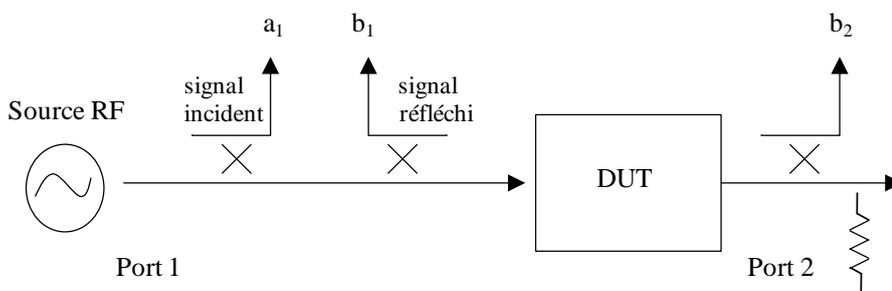
$$\begin{pmatrix} a_2 \\ b_2 \end{pmatrix} = \begin{pmatrix} S_{11} & S_{12} \\ S_{21} & S_{22} \end{pmatrix} \times \begin{pmatrix} a_1 \\ b_1 \end{pmatrix} \quad (I.5)$$

Où S_{11} et S_{22} représentent les coefficients de réflexion et S_{21} et S_{12} les coefficients de transmission.

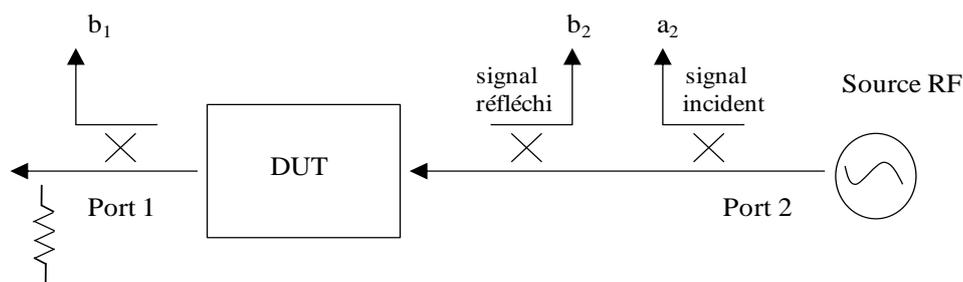
I.1.2.3 Principe de fonctionnement d'un analyseur de réseau vectoriel

Comme nous l'avons décrit plus haut, un analyseur de réseaux sert à déterminer les paramètres S d'un quadripôle, qu'il soit passif ou actif. En caractérisation linéaire hyperfréquence, nous pouvons distinguer deux sortes d'analyseurs : scalaires et vectoriels [I.18]. Caractérisés par un coût devenu de plus en plus compétitif, ces derniers offrent en plus l'avantage d'avoir accès à la mesure de phase permettant de représenter les caractéristiques complètes RF d'un circuit sous forme de diagramme polaire et abaque de Smith.

Le principe de fonctionnement d'un analyseur de réseaux vectoriel est basé sur un signal émis par une source RF en mode «Forward» et «Reverse», c'est-à-dire aux deux bornes du DUT de manière alternée sur le port 1, puis le port 2 (figures I.6a et I.6b). A l'aide de coupleurs, une portion des signaux est prélevée et les paramètres S_{ij} sont calculés à partir des formules citées précédemment.



(a) Mode «Forward»



(b) Mode «Reverse»

Figure I.6 : Schéma de principe d'un analyseur de réseaux vectoriel en modes «Forward» et «Reverse»

Les paramètres de dispersion obtenus sont établis via des rapports d'ondes complexes à une fréquence bien définie et sont valides uniquement en régime de fonctionnement linéaire.

I.1.2.4 Etalonnage de l'analyseur de réseau vectoriel

L'étalonnage d'un système de mesures est le processus permettant de décorréler les quantités apportées par cet instrument et les quantités réelles du dispositif à caractériser. Différentes relations permettent ainsi d'établir un modèle d'erreurs reliant les ondes réelles incidentes et réfléchies dans le plan du DUT aux ondes brutes mesurées.

Durant ces quarante dernières années, diverses méthodes d'étalonnage furent développées afin d'améliorer la précision de mesure des analyseurs de réseaux, en optimisant notamment les modèles d'erreurs [I.12], [I.13], [I.19], [I.20], [I.21]. Ces derniers sont généralement obtenus par la résolution d'un système d'équations complexes à l'aide de kits d'étalonnage SOLT (*Short-Open-Load-Thru*), TRL (*Thru-Reflect-Load*), LRM (*Load-Reflect-Match*), ou d'autres types de calibration dont les grandeurs sont parfaitement connues [I.22].

De manière générale, l'étalonnage de l'analyseur de réseaux sert à corriger les imperfections de mesures dues aux erreurs systématiques telles que les erreurs de directivité de couplage et de désadaptation de source.

I.1.3 La caractérisation hyperfréquence en régime non linéaire

La caractérisation non linéaire hyperfréquence est une technique de mesure fondamentale pour la validation de modèles électriques. En l'espace de 20 ans, le développement des bancs de mesure non linéaires a connu une avancée considérable et permet d'étendre l'analyse de dispositifs en termes de puissance et rendement, dans les conditions réelles de fonctionnement.

Qu'ils soient basés sur une approche temporelle ou fréquentielle, l'objectif principal est de parvenir à effectuer une mesure d'amplitude et de phase des ondes complexes disponibles aux bornes du DUT, de reconstituer ces signaux dans les domaines temporel ou spectral afin de mieux appréhender les facteurs limitatifs non linéaires, tels que les effets thermiques, d'ionisation par impact, mais aussi les effets de pièges.

I.1.3.1 Evolution des systèmes de caractérisation non linéaire

Le premier banc de mesure dédié à la caractérisation hyperfréquence en régime non linéaire fit son apparition en 1976, il s'agissait du banc de Takayama [I.23] à charge active. Malgré la difficulté de mise en œuvre, il permettait de synthétiser de forts coefficients de réflexion en sortie du DUT, ce qui était avantageux pour les mesures sous pointes étant données les pertes d'insertion induites par ces dernières. Cependant, les mesures vectorielles n'étaient effectuées qu'à la fréquence fondamentale, ce qui est un inconvénient pour la validation de modèles non linéaires, car il n'est pas possible de reconstituer le signal mesuré dans son intégralité dans les domaines temporel ou spectral.

D'autres systèmes de caractérisation non linéaire firent par la suite leur apparition : Marku SIPPILA [I.24] et Günter KOMPA [I.25] proposèrent des systèmes basés sur une approche temporelle, URS LOTTs [I.26] une approche fréquentielle. Cependant, la limitation de ces bancs vis-à-vis des charges présentées (uniquement 50 ohms) ne permettait pas une analyse complète des performances des composants de puissance dans leurs conditions optimales de fonctionnement.

Afin de répondre à ces besoins, les analyseurs de réseaux non linéaires actuels permettent d'effectuer un étalonnage hyperfréquence absolu en puissance et en phase, et d'obtenir les courants et tensions dans les domaines temporel et spectral. Il est aussi possible d'effectuer des mesures type «*Load-Pull*» en intégrant un tuner de type passif, ou en appliquant la technique de la charge active. Ce point sera développé plus en détails dans le chapitre III. L'analyseur le plus répandu est le LSNA de Maury Microwave développé de par NMDG. Cependant, d'autres sociétés comme Anritsu, Rohde & Schwarz et Agilent développent également ce type d'instrument en modifiant l'architecture et le logiciel d'un analyseur usuel quatre ports. Ces systèmes sont basés soit sur la méthode temporelle (échantillonnage) ou fréquentielle (mélangeurs).

I.1.3.2 Les systèmes temporels basés sur l'échantillonnage

Le principe de ces analyseurs de réseaux repose sur la méthode d'échantillonnage harmonique pour la transposition de signaux hyperfréquences vers les basses fréquences [I.27]. L'acquisition du signal se fait en une seule fois par la mesure de l'ensemble du spectre d'onde dans le domaine du temps. Le temps d'acquisition est par conséquent relativement plus court par rapport à un système à base de mélangeurs.

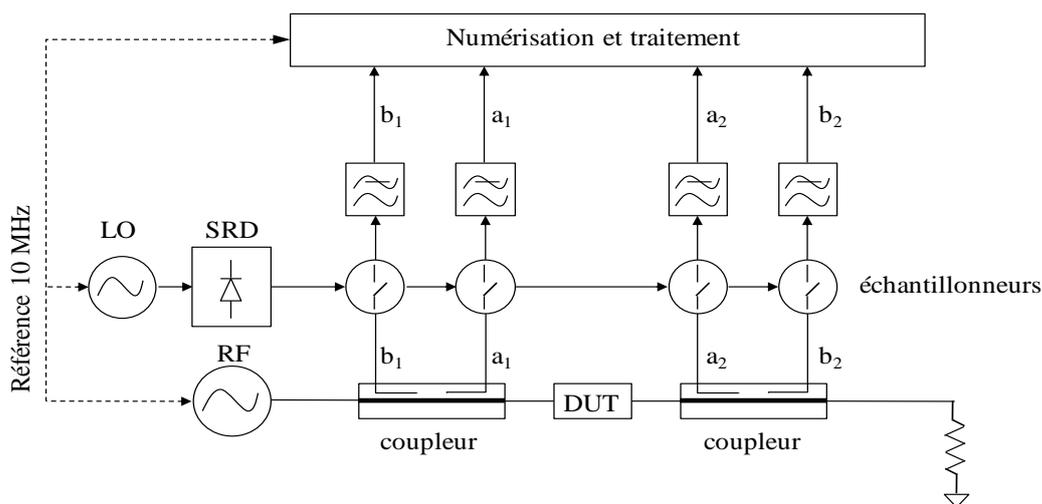


Figure I.7 : Schéma de principe de l'analyseur de réseaux vectoriel non linéaire à base d'échantillonneurs

L'ensemble du signal RF (fondamental et harmoniques) est donc converti en une seule acquisition, et la relation de phase est assurée grâce à un algorithme robuste de calibration [I.28], [I.29].

I.1.3.3 Les systèmes fréquentiels à base de mélangeurs

Les analyseurs de réseaux usuels basés sur une approche fréquentielle utilisent le principe de conversion de signaux RF vers les basses fréquences à l'aide d'un oscillateur local (LO) et de mélangeurs. A ce jour, plusieurs dispositifs basés sur ce principe ont été développés et proposés (PNAPlus, ZVxPlus) par la société NMDG [I.30] ainsi qu'un nouveau système basé sur l'architecture du PNA-X d'Agilent [I.31].

Chaque harmonique est mesurée séparément l'une après l'autre. L'acquisition du signal global s'effectue donc par plusieurs mesures des composantes fréquentielles pour un niveau de puissance injectée. Cependant, la relation de phase entre chacune de ces composantes est altérée. En effet, à chaque mesure de fréquence, l'oscillateur local est déphasé d'une valeur inconnue.

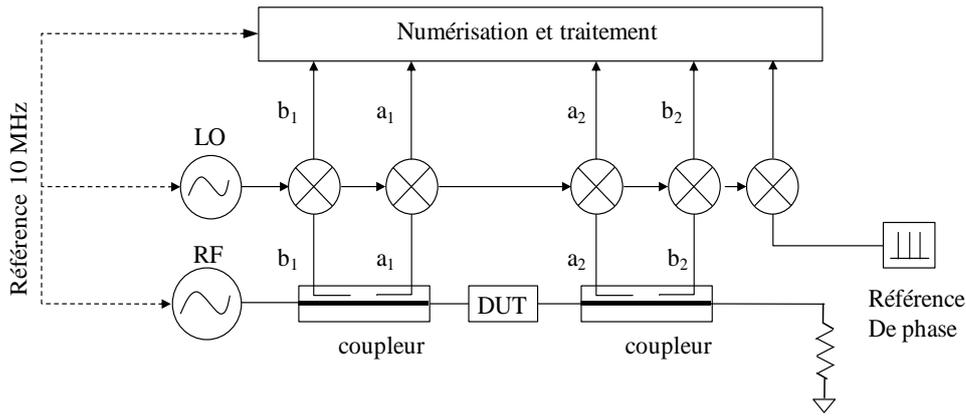


Figure I.8 : Schéma de principe de l'analyseur de réseaux vectoriel non linéaire à base de mélangeurs

Afin d'y remédier, une référence de phase (*HPR*) ayant pour rôle une synchronisation des raies spectrales est ajoutée sur un cinquième canal. Celle-ci génère des impulsions de type PRF (*Pulse Repetitive Frequency*) dans le domaine fréquentiel. Ainsi, la relation de phase entre la fréquence fondamentale et les harmoniques est fixe et parfaitement connue. Les quatre canaux de mesure réceptionnent simultanément les signaux disponibles aux bornes du DUT et sont référencés à ceux de la *HPR* à la même fréquence de mesure.

Au final la mesure de phase est stable en fonction du temps et de la fréquence, et un signal cohérent et invariant dans le temps est obtenu. L'analyseur de réseaux vectoriel non linéaire NVNA à base de mélangeurs étant le support de notre instrumentation, nous reviendrons plus en détails sur cet aspect dans le chapitre II.

I.2 LES DISPOSITIFS RF DE PUISSANCE

Le marché mondial des télécommunications sans fil représente aujourd'hui un enjeu stratégique majeur en pleine croissance, nécessitant des composants de plus en plus compacts, et requérant une technologie de semi-conducteurs offrant des performances de plus en plus élevées en termes de fréquence, puissance hyperfréquence, rendement et linéarité.

Dans ce contexte, des dispositifs issus de technologies émergentes commencèrent à faire leur apparition dès le début des années 50 en fonction des applications requises. La famille de matériaux disponible commença alors à s'enrichir, répondant ainsi à des applications très variées. A titre d'exemple, on trouve aujourd'hui des dispositifs de puissance pour les applications hyperfréquences réalisées sur substrat arséniure de gallium [I.32], saphir [I.33], phosphore d'indium [I.34], [I.35] ou silicium [I.36].

Dans ce travail, nous nous intéresserons aux Transistors Bipolaires à Hétérojonctions issus de la filière BiCMOS Si/SiGe conçus par Thomas Lacave [I.6] à STMicroelectronics. L'objectif principal est de mettre en évidence les différents phénomènes physiques régissant ce composant de puissance pour l'élaboration d'un modèle électrothermique non linéaire pertinent.

I.2.1 Le transistor bipolaire à hétérojonction HBT Si/SiGe

Le transistor bipolaire est un composant actif composé de deux jonctions PN montées tête-bêche. Il est constitué de trois zones principales dopées successivement N+, P et N dans le cas d'un transistor dit «NPN» ou P+, N, P dans le cas d'un transistor «PNP». Ces régions sont appelées respectivement émetteur, base et collecteur.

Dans cette partie, nous ferons un bref historique sur l'évolution du transistor bipolaire et présenterons l'intérêt d'une hétérojonction par rapport à une homojonction classique.

Nous détaillerons ensuite les principes relatifs aux transistors NPN dans un mode de fonctionnement normal ou linéaire (jonction émetteur-base polarisée en direct et jonction base-collecteur polarisée en inverse), dit «*mode direct*», qui est le mode le plus utilisé pour les applications analogiques RF.

I.2.1.1 Historique du transistor bipolaire

L'idée du transistor bipolaire trouve ses racines dans le contexte de la radioélectricité et dans la téléphonie. A cette époque, les laboratoires Bell cherchaient à remplacer les commutateurs électromécaniques des centraux téléphoniques par des dispositifs statiques plus fiables. Le premier prototype fonctionna pour la première fois en 1947 lorsqu'un effet amplificateur est apparu pendant que J. Bardeen et WH. Brattain effectuaient une mesure liée au potentiel dans un semi-conducteur. Après diverses manipulations, ils en sont arrivés à réaliser le premier transistor en utilisant du germanium monocristallin. La découverte ne fut rendu publique qu'en juin 1948 [I.37].

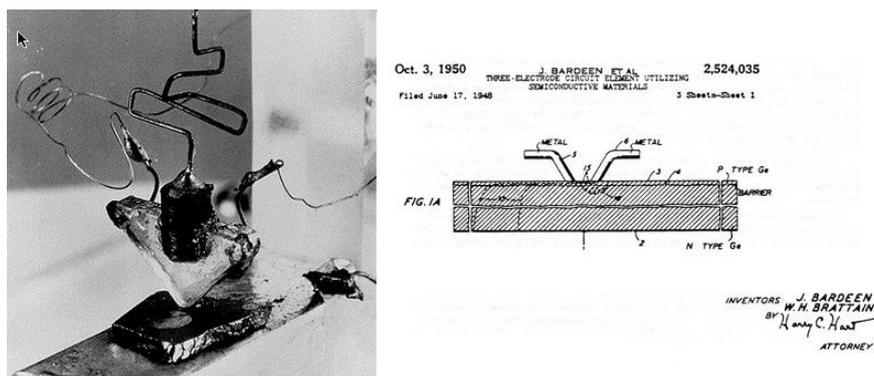


Figure I.9 : Le premier transistor bipolaire des laboratoires Bell et son brevet

Parallèlement aux travaux menés par les laboratoires Bell, un chercheur Allemand Herbert F Mataré travaillant en France après la guerre dans la société Westinghouse, mit au point en juin 1948 le premier transistor français appelé «Transistron». Cette découverte faisant suite aux travaux menés par l'allemand Heinrich Welker, sera brevetée en août 1948 [I.38] et produite à grande échelle en France.

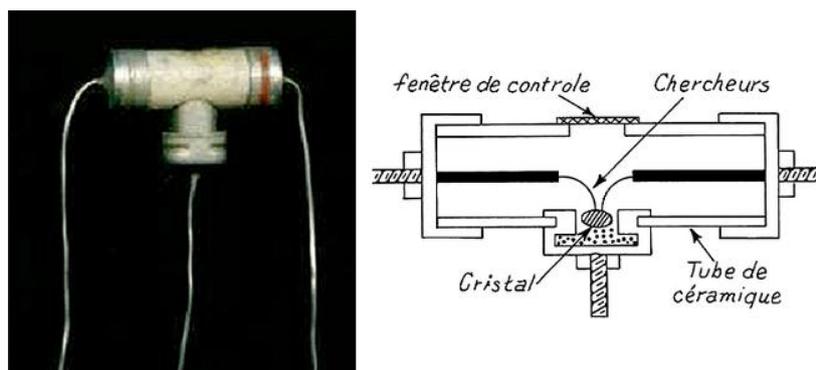


Figure I.10 : Le premier transistor français «Transistron»

En 1951, les laboratoires Bell introduisent le concept du transistor bipolaire à jonctions classiques (BJT) [I.39]. Par la suite, les considérables avancées technologiques mises au point durant les années 50 permirent en 1957 la réalisation de transistors bipolaires avec un émetteur constitué d'un matériau à grand gap d'énergie [I.40]. Le tableau suivant retrace les évolutions majeures du transistor bipolaire.

1947	Invention du premier transistor bipolaire dans les laboratoires Bell.	[I.37]
1948	Invention du premier transistor français chez la compagnie Westinghouse.	[I.38]
1951	Brevet du premier transistor bipolaire.	[I.39]
1954	Première utilisation du silicium par Texas Instrument qui a permis d'obtenir une très grande stabilité en température.	[I.41]
1957	Premières théories concernant le transistor Bipolaire à Hétérojonctions.	[I.40]
1958	Première utilisation de la technologie MESA par Texas Instrument pour les premiers circuits intégrés.	[I.42]
1959	Utilisation de la technologie PLANAR par Fairchild : développement des premiers circuits intégrés.	[I.42]
1975	Première épitaxie de Silicium-Germanium contraint.	[I.43]
1986	Première épitaxie de SiGe par CVD.	[I.44]
1987	Premier TBH SiGe.	[I.45]
1990	Premier TBH SiGe auto-aligné.	[I.46]
1990	Premier TBH SiGe PNP.	[I.47]
1992	Première technologie BiCMOS avec TBHs SiGe.	[I.48]
1993	Premier TBH SiGe avec $f_T > 100\text{GHz}$.	[I.49],[I.50]
1994	Première technologie TBH SiGe en 200 mm.	[I.51]
1996	Premier TBH SiGe:C.	[I.52]
2001	Premier TBH SiGe:C avec $f_T > 200\text{GHz}$.	[I.53]
2002	Premier TBH SiGe:C avec $f_T > 300\text{GHz}$.	[I.54]
2008 2009	Premiers TBH SiGe:C avec $f_T > 400\text{GHz}$.	[I.55] [I.56]

Tableau I.2 : Les évolutions majeures du transistor bipolaire

I.2.1.2 Principe de fonctionnement

L'utilisation d'une hétérojonction base-émetteur dans les transistors bipolaires permet d'obtenir une meilleure efficacité d'injection de l'émetteur en utilisant une base plus fine autorisant un dopage plus élevé de cette dernière. Ceci contribue à la diminution de la résistance de base parasite et permet de travailler à de très hautes fréquences. Cependant, pour garder un gain en courant élevé, il est nécessaire d'augmenter le dopage de l'émetteur et de diminuer celui de la base, mais cela entraîne une élévation de sa résistance. Afin d'y remédier, on agrandit la largeur de la base, ce qui a pour conséquences l'augmentation du temps de transit des électrons dans la base et la réduction des potentialités de fonctionnement en hautes fréquences.

En conclusion, la conception de transistors HBT nécessite l'optimisation du triplet Gain -Résistance de base-Fréquence de transition.

Actuellement, la technologie sur silicium prend une place de plus en plus importante dans le domaine des hyperfréquences du fait de sa forte maturité technologique, notamment dans le domaine de l'intégration et de son faible coût de production. La combinaison de cette technologie avec celle des dispositifs bipolaires à haut débit a donné naissance à la filière BiCMOS dont les performances dynamiques font que ce composant est de plus en plus utilisé pour l'intégration sur substrat silicium.

I.2.1.3 Intérêt de la technologie BICMOS

L'intérêt des transistors BICMOS réside essentiellement dans la possibilité d'implémenter sur un même substrat des fonctions mixtes analogiques/numériques tout en réduisant le coût de fabrication. Elle allie donc sur un même circuit intégré d'une part des blocs logiques bénéficiant de la haute densité d'intégration et de la faible consommation des circuits CMOS, et d'autre part des blocs radio-fréquences bénéficiant de la rapidité et du faible bruit des transistors bipolaires. Ces dispositifs de choix permettent donc d'améliorer les performances des transistors de puissance sur silicium pour les applications hyperfréquences en association avec la technologie CMOS. Des résultats récents montrant que le HBT SiGe présente des fréquences de transition supérieures à 400GHz [I.36], permettent de rendre cette filière particulièrement compétitive sur un marché autrefois totalement dévolu aux composés III-V pour des gammes de fréquences supérieures à quelques GHz.

En plus de leur fréquence de coupure élevée, les TBH SiGe présentent l'avantage d'avoir un excellent compromis fréquence de transition/tenue en tension, de forts gains en courant, ainsi que de faibles niveaux de bruit RF et basse-fréquence. Ils restent donc les composants les mieux appropriés pour adresser des applications telles que les communications optiques jusqu'à 100Gb/s, les radars anticollision pour l'automobile (77GHz) ou les réseaux sans-fil haut-débit WLAN (60GHz).

Dans la suite de ce manuscrit, nous aborderons plus spécifiquement la constitution du diagramme de bandes du HBT Si/SiGe ainsi que les mécanismes liés à l'association de ces deux matériaux semi-conducteurs différents.

I.2.1.3.1 Croissance

La réalisation d'un dispositif bipolaire à hétérojonctions s'effectue par croissance cristalline successive de différents matériaux nécessitant l'utilisation de semi-conducteurs ayant des propriétés électriques et cristallographiques voisines. C'est le cas du germanium et du silicium tous deux situés dans la quatrième colonne du tableau de Mendeleïev, avec respectivement des paramètres de mailles de 5,675 Å et 5,431 Å.

La croissance d'un alliage Si-Ge sur substrat silicium, peut se faire de deux façons : contrainte (pseudomorphique) ou relaxée. Dans le cas d'une croissance pseudomorphique, le paramètre de maille de l'alliage SiGe subit une contrainte biaxiale en compression selon des directions perpendiculaires au plan de croissance. Pour une croissance relaxée, l'alliage déposé conserve son paramètre de maille, supérieur à celui du silicium. La déformation engendrée est alors de type plastique et des dislocations se forment dans le plan de l'interface.

La couche SiGe contrainte par croissance pseudomorphique bénéficie d'une plus grande qualité du réseau cristallin, mais favorise également la réduction de la bande interdite comparée à une croissance relaxée. Cet effet permet également d'augmenter la mobilité des porteurs grâce à de plus faibles quantités de germanium (entre 10 et 20 %).

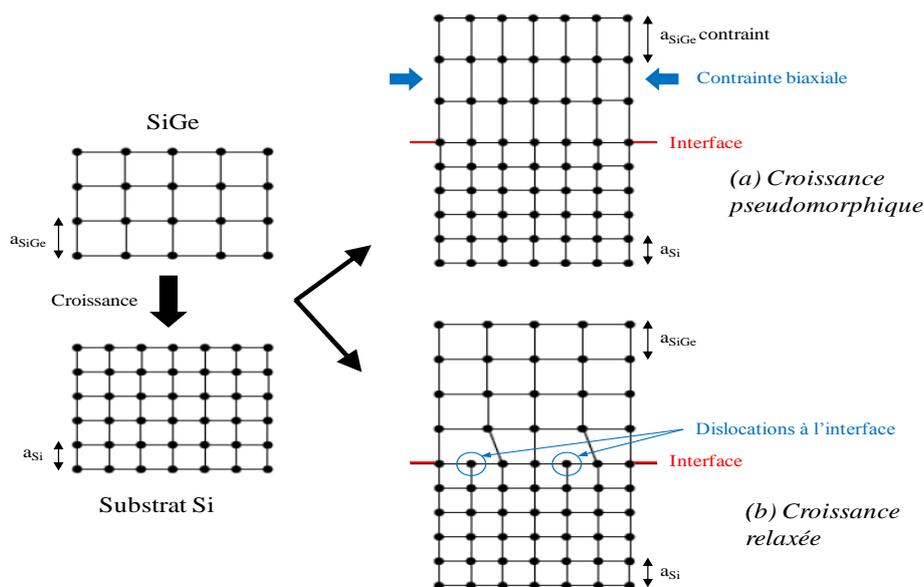


Figure I.11: Représentations schématiques de la croissance d'un alliage silicium-germanium sur un substrat silicium. (a) pseudomorphique, (b) relaxée

I.2.1.3.2 Diagramme de bandes

L'introduction de germanium dans le silicium permet de réduire la bande interdite. En fonction du type de dopage utilisé, deux hétérojonctions se distinguent : isotype et anisotype. Le premier cas nécessite deux semi-conducteurs dont les dopants sont de même type, contrairement au second pour lesquels les deux semi-conducteurs sont dopés différemment. Les technologies récentes de transistors bipolaires à hétérojonction sont généralement basées sur des hétérojonctions anisotypes associant un premier semi-conducteur de grande bande interdite pour l'émetteur et un second semi-conducteur de bande interdite plus faible pour la base.

Lors de la juxtaposition des deux jonctions Si et SiGe, les niveaux de Fermi de chaque partie s'alignent créant ainsi un abaissement de la barrière de potentiel vue par les électrons de l'émetteur migrant vers la base. Ceci va conduire à une augmentation de l'efficacité d'injection et donc à des courants de collecteur plus importants tout en limitant le passage des trous de la base vers l'émetteur.

Notons également qu'un profil graduel du germanium de l'émetteur vers le collecteur engendre une diminution progressive de la bande interdite, créant ainsi un pseudo-champ électrique accélérateur. Il en résulte une croissance du courant collecteur et une réduction du temps de transit dans la base.

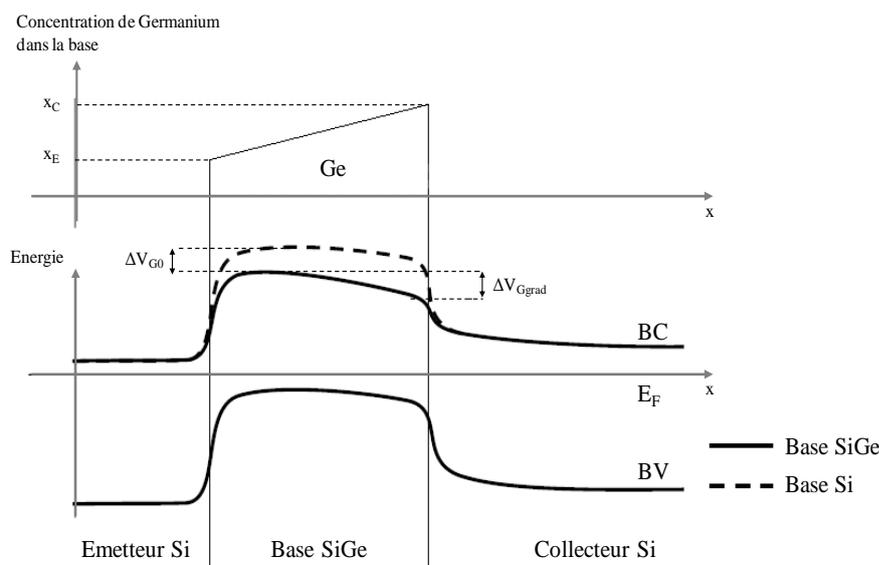


Figure I.12 : Diagrammes de bandes d'un transistor bipolaire avec une base Si ou SiGe

I.2.1.3.3 Ajout du carbone dans la base : Si/SiGe:C

Une des évolutions majeures de ces composants, est l'introduction du carbone dans la base. A l'origine, cet élément a été utilisé afin de compenser la contrainte générée par l'introduction du germanium [I.52]. Il a ensuite été mis en évidence qu'il avait un effet bloquant sur la diffusion du bore (dopant de type P) [I.57]. En effet, en fonction de sa position en site interstitiel dans le réseau cristallin, il peut créer des centres recombinants, initiateurs d'un courant de fuite. Placé en site substitutionnel il permet de ralentir la diffusion du bore, facilitant ainsi le contrôle du niveau de dopage [I.58].

I.2.1.4 Fonctionnement en statique

Dans cette partie, nous allons décrire le fonctionnement du transistor en régime statique. Nous nous intéresserons principalement aux différents courants mis en jeu afin de décrire au mieux le comportement du composant dans ce régime de fonctionnement, ceci dans le but d'établir une analogie avec un modèle électrique schéma équivalent grand signal.

I.2.1.4.1 Bilan des courants

Les transistors étudiés dans ce travail sont de type NPN et peuvent être représentés comme deux jonctions P-N positionnées tête-bêche. En régime normal de fonctionnement la jonction base-émetteur est polarisée en direct et la jonction base-collecteur en inverse. L'effet transistor est ainsi créé par l'injection des électrons de l'émetteur vers la base, puis «happés» par le collecteur. Ce phénomène est d'autant plus favorisé que la base est fine.

Le transistor bipolaire fait intervenir deux types de porteurs : les électrons et les trous. La figure I.13 met en évidence les différents courants intervenant en régime de fonctionnement normal.

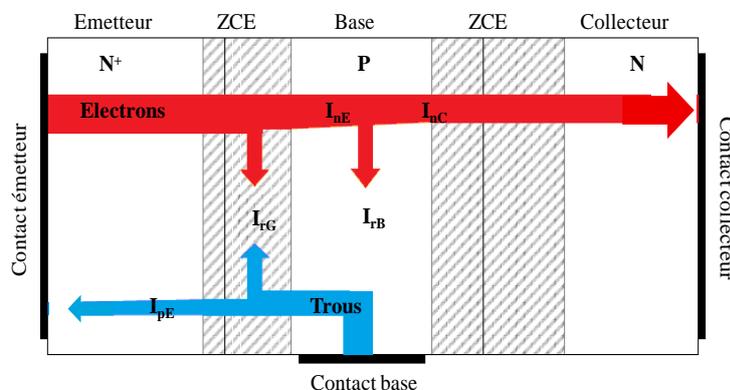


Figure I.13 : Représentation des différents courants mis en jeu pour un transistor bipolaire dans un mode de fonctionnement direct

Lorsque la jonction base-émetteur est polarisée en direct, des électrons (I_{nE}) sont injectés de l'émetteur vers la base et inversement, des trous (I_{pE}) sont injectés de la base vers l'émetteur. A la jonction base-émetteur, des paires électron-trou se recombinent dans la ZCE, donnant naissance à un courant de recombinaison I_{rG} .

Les trous injectés dans l'émetteur se retrouvent dans un milieu fortement dopé N+ et se recombinent rapidement avec les électrons majoritaires de cette zone. Les électrons diffusent de l'émetteur vers le collecteur en traversant une zone de base dopée P, il est donc possible d'assister à des recombinaisons en volume dans la base neutre (I_{rB}).

Les électrons qui diffusent de l'émetteur vers le collecteur, sans avoir été recombinés, constitueront l'intégralité du courant collecteur (I_{nC}).

Courant d'émetteur

L'expression du courant d'émetteur est donc la somme des trois composantes :

$$I_E = I_{nE} + I_{pE} + I_{rG} \quad (I.6)$$

Comme indiqué précédemment, les trous injectés par la base dans l'émetteur se recombinent rapidement avec les électrons majoritaires dans cette zone dopée N+. Le courant I_{pE} peut donc être négligeable devant le courant d'électrons I_{nE} . Il en est de même pour les

courants faibles de recombinaison I_{rG} dans la ZCE émetteur-base. La composante principale du courant d'émetteur est donc le courant d'électrons I_{nE} .

Courant de base

L'expression du courant de base est la somme des composantes suivantes :

$$I_B = I_{pE} + I_{rG} + I_{rB} \quad (I.7)$$

La jonction base-collecteur étant polarisée en inverse, le courant de diffusion des trous de la base vers le collecteur I_{rB} est négligeable. De plus, comme précédemment, le faible courant de recombinaison dans la ZCE émetteur-base I_{rG} est négligé. La composante principale du courant de base I_B est donc I_{pE} .

Courant collecteur

Le courant de collecteur I_C est composé principalement du courant d'électrons ayant traversé la base neutre par diffusion I_{nC} .

Connaissant la loi de conservation :

$$I_E = I_C + I_B \quad (I.8)$$

$$I_C = I_E - I_B = (I_{nE} + I_{pE} + I_{rG}) - (I_{pE} + I_{rG} + I_{rB}) \quad (I.9)$$

$$I_C = I_E - I_B = I_{nE} - I_{rB} = I_{nC} \quad (I.10)$$

I.2.1.4.2 Expressions des courants

Les expressions des courants de base et de collecteur peuvent être déterminées à partir des équations de conservation de la charge décrivant le transport des électrons et des trous dans un matériau semi-conducteur.

$$\frac{\partial n}{\partial t} = G_n - U_n + \frac{1}{q} \nabla J_n \quad (I.11)$$

$$\frac{\partial p}{\partial t} = G_p - U_p + \frac{1}{q} \nabla J_p \quad (I.12)$$

Dans ces équations, G_x et U_x représentent respectivement les termes de génération et recombinaison ($m^{-3} \cdot s^{-1}$) des porteurs et J_x les densités de courant (avec $x=n$ ou p respectivement pour les électrons et les trous).

A partir de ces suppositions, en montage émetteur commun et à $V_{BC} = 0V$, les formulations des courants de base et de collecteur en sont déduites :

$$I_B = \frac{qAD_{pE}n_{iE}^2}{L_{pE}N_{dE}} \exp\left(\frac{qV_{BE}}{kT}\right) \quad (I.14)$$

Avec :

- ✓ D_{nB} et D_{pE} : les coefficients de diffusion respectivement des électrons et des trous.
- ✓ L_{pE} : la longueur de diffusion des trous dans l'émetteur.
- ✓ W_B : la largeur de base.
- ✓ n_{iB} et n_{iE} : les concentrations intrinsèques de porteurs dans la base et l'émetteur.
- ✓ N_{dE} et N_{aB} : concentration en dopant dans l'émetteur et la base.
- ✓ q : charge élémentaire de l'électron.
- ✓ k : constante de Boltzmann.
- ✓ T : température en Kelvin.

Le gain en courant du montage émetteur commun β est alors déduit par le rapport entre le courant collecteur de sortie et le courant base d'entrée :

$$\beta = \frac{I_C}{I_B} = \frac{D_{nB}L_{pE}N_{dE}}{D_{pE}W_B N_{aB}} \cdot \frac{n_{iB}^2}{n_{iE}^2} \quad (I.15)$$

Cette expression montre les principaux paramètres qui vont intervenir sur le gain en courant. On constate par exemple que β dépend fortement du rapport entre les niveaux de dopage de l'émetteur N_{dE} et celui de la base N_{aB} . Pour obtenir un gain très élevé en courant, il est donc nécessaire de réaliser des émetteurs très dopés.

Cependant, un fort dopage de la base est également nécessaire afin de limiter la résistance de base qui pénalise fortement la fréquence maximale d'oscillation des TBH. Par ailleurs, il est souhaitable d'avoir une épaisseur de base W_B la plus fine possible.

Dans notre cas où les bases des transistors sont en SiGe, le terme dépendant des concentrations de porteurs intrinsèques n_{iB}^2/n_{iE}^2 devient :

$$\frac{n_{i^2(SiGe)}}{n_{i^2(Si)}} = \frac{n_{iB}^2}{n_{iE}^2} = \frac{(N_C N_V)_{SiGe}}{(N_C N_V)_{Si}} \exp\left(\frac{\Delta V_G}{kT}\right) \quad (I.16)$$

Avec N_V et N_C les densités d'états respectivement dans la bande de valence et la bande de conduction.

Dans cette expression, ΔV_G et $(N_C N_V)_{SiGe}$ dépendent du taux de germanium dans la base. L'expression du gain en courant peut donc se mettre sous la forme :

$$\beta = \gamma \frac{D_{nB} L_{pE} N_{dE}}{D_{pE} W_B N_{aB}} \cdot \exp\left(\frac{\Delta V_G}{kT}\right) \quad (I.17)$$

$$\gamma = \frac{(N_C N_V)_{SiGe}}{(N_C N_V)_{Si}} \quad (I.18)$$

γ étant un coefficient proche de 1.

L'introduction de germanium dans la base permet donc une augmentation du gain en courant. De plus, la température influe également directement sur les caractéristiques statiques du composant. Nous verrons par la suite qu'un fort gain en courant est avantageux pour les performances fréquentielles du composant, mais il dégrade considérablement sa tenue en tension. Des compromis sont donc à ajuster en fonction des objectifs et des applications visées.

Notons aussi que toutes ces expressions n'ont été développées que pour une zone restreinte de fonctionnement du composant appelée zone idéale (figure I.14).

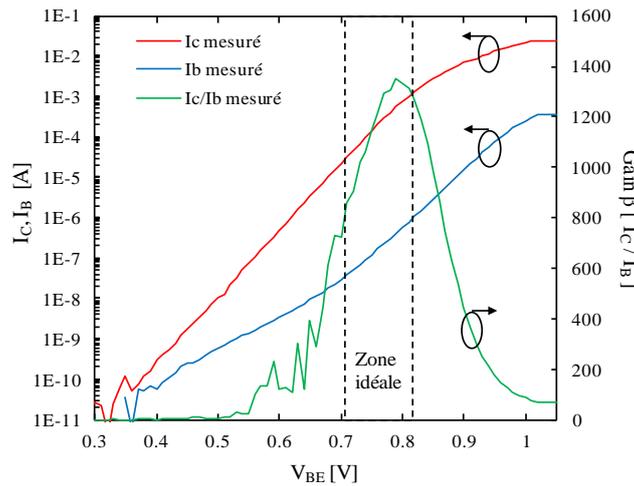


Figure I.14 : Courbes de Gummel des courants I_C I_B et gain en courant β d'un TBH Si/SiGe:C

Dans le cas de faibles tensions de polarisation ($V_{BE} < 0.7V$), des phénomènes non linéaires influent sur les caractéristiques statiques des transistors bipolaires perturbant

l'idéalité des caractéristiques. Dans ces conditions de «faible injection», les électrons injectés dans la base sont très largement minoritaires devant les trous. Des phénomènes de non idéalité interviennent et se traduisent par un changement de la pente du courant de base. Ces effets sont dus soit à des recombinaisons dans la ZCE émetteur-base ou à un courant tunnel bande à bande.

I.2.1.4.3 Recombinaisons dans la ZCE émetteur-base

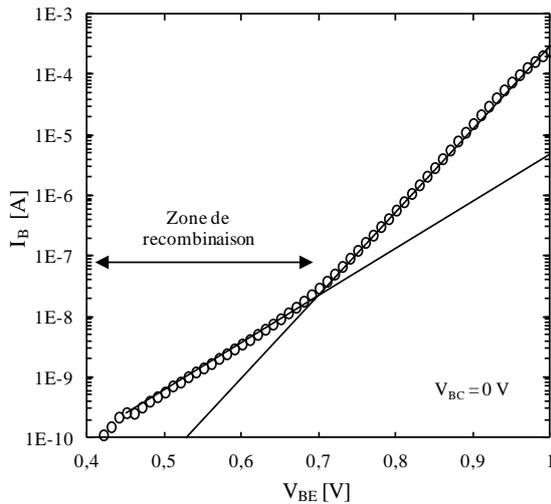


Figure I.15: Courbes de Gummel sur le courant I_B et mise en évidence des courants de recombinaisons à faible tension de polarisation mesurés à $V_{BC} = 0V$

Dans le cas où des défauts sont présents dans la zone de charge d'espace émetteur-base, le courant de recombinaison I_{rG} n'est plus négligeable.

Une non-idéalité apparaît alors sur l'allure du courant de base en fonction de la polarisation V_{BE} (figure I.15).

Ce courant de recombinaison I_{rG} s'exprime de la manière suivante [I.59]:

$$I_{rG} = I_{rB} \exp\left(\frac{V_{BE}}{m \cdot V_T}\right) \quad (I.19)$$

Avec :

$$V_T = \frac{KT}{q} \quad \text{et } m \text{ un coefficient de non idéalité compris entre 1 et 2.}$$

Ces courants de recombinaison peuvent être d'origines différentes :

- ✓ *Surfaciques* : si des défauts sont présents à la surface de la jonction émetteur-base.
- ✓ *Périmétriques* : si les défauts responsables de la composante I_{rB} sont placés seulement en périphérie de la jonction émetteur-base.

Il est possible de déterminer la nature surfacique ou périmétrique de I_{rB} en étudiant les variations du courant de base I_B en fonction des dimensions du dispositif.

I.2.1.4.4 Courant tunnel bande à bande

Lorsque les niveaux de dopage de part et d'autre de la jonction émetteur-base sont très élevés, un courant tunnel peut apparaître à faible polarisation V_{BE} ($V_{BE} < 0.4V$).

Ce phénomène décrit pour la première fois par Esaki en 1958 [I.60] est aujourd'hui le principe de base de certains composants comme la diode tunnel [I.61].

Cet effet [I.62] se traduit par une composante non idéale du courant de base à faible injection présentant une résistance différentielle négative. La figure suivante montre l'allure du courant de base d'un dispositif avec la présence d'un effet tunnel bande à bande (figure I.16).

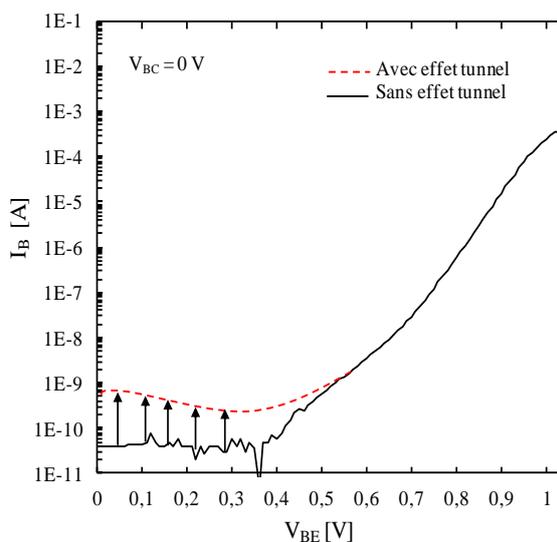


Figure I.16: Courant de base d'un dispositif avec et sans effet tunnel bande à bande.

L'effet tunnel est une réponse quantique due aux porteurs majoritaires (électrons dans l'émetteur) qui se produit si le champ électrique est très élevé dans la jonction émetteur-base et si la barrière de potentiel est suffisamment étroite. Les électrons vont alors pouvoir franchir cette barrière et atteindre la base qui est neutre. Les niveaux de dopage importants utilisés pour la fabrication des TBH rapides donnent lieu à de forts champs électriques à la jonction émetteur-base. La probabilité que les électrons puissent franchir la barrière par effet tunnel n'est alors plus négligeable.

La figure I.17 illustre cet effet par une représentation schématique des niveaux occupés en fonction de la polarisation V_{BE} :

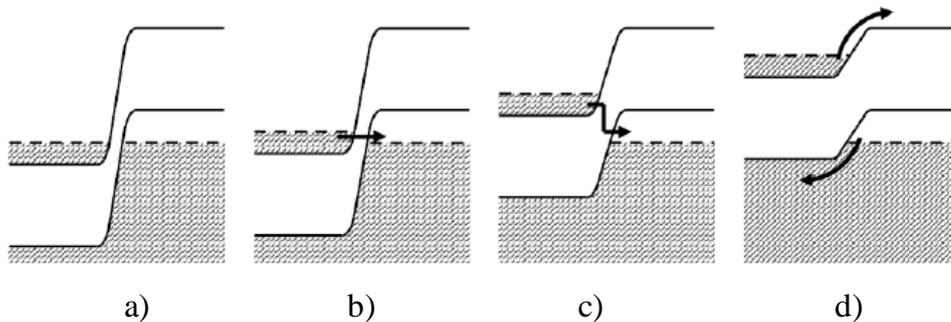


Figure I.17 : Représentation schématique de l'effet tunnel bande à bande

(a) A $V_{BE} = 0\text{ V}$, tous les niveaux sous le niveau de Fermi sont occupés et tous ceux au-dessus du niveau de Fermi sont libres : aucun courant tunnel n'est possible.

(b) Si une tension V_{BE} faible est appliquée ($V_{BE} < 0.2\text{V}$), il y a des états occupés du côté N correspondant à des états inoccupés et disponibles du côté P. Un courant tunnel bande à bande est alors possible.

(c) Pour une tension V_{BE} plus élevée ($V_{BE} > 0.2\text{V}$) : de moins en moins d'états disponibles sont présents du côté P. La densité de courant tunnel diminue donc quand la polarisation V_{BE} augmente, nous observons alors une résistance différentielle négative.

(d) Si l'on augmente encore V_{BE} , il n'y a plus de niveaux d'énergie disponibles. Aucun courant tunnel ne peut circuler. La composante thermoïonique en $\exp\left(\frac{V_{BE}}{V_T}\right)$ devient prédominante et le courant de base augmente alors exponentiellement en fonction de V_{BE} .

I.2.1.5 Fonctionnement en dynamique

Dans cette partie, nous allons décrire le fonctionnement du transistor en régime dynamique. Il est important de bien définir les différents paramètres influents sur les performances fréquentielles et en puissance afin de modéliser correctement le comportement du transistor dans ce mode de fonctionnement.

I.2.1.5.1 Temps de transit des porteurs τ_F

Le temps de transit représente le temps nécessaire aux porteurs pour traverser les différentes régions qui composent le transistor. Il quantifie donc la rapidité du dispositif à changer d'état lors d'une faible variation de tension V_{BE} .

Dans le cas des TBHs, le temps de transit global peut être défini comme l'addition de quatre composantes dans chaque région de la façon suivante :

$$\tau_F = \tau_E + \tau_{EB} + \tau_B + \tau_{BC} \quad (\text{I.20})$$

Où :

- ✓ τ_E : temps de transit des porteurs minoritaires en excès dans l'émetteur.
- ✓ τ_{EB} : temps de transit dans la jonction émetteur-base.
- ✓ τ_B : temps de transit des électrons dans la base.
- ✓ τ_{BC} : temps de transit dans la jonction base-collecteur.

A ce temps de transit τ_F est également associée la charge de diffusion Q_F des porteurs minoritaires réparties dans les différentes régions du TBH. Il s'exprime alors comme étant le rapport entre la charge totale Q_F et le courant collecteur :

$$\tau_F = \frac{Q_F}{I_C} \quad (\text{I.21})$$

De la même manière, cette charge totale Q_F est répartie dans les différentes régions du TBH :

$$Q_F = Q_E + Q_{EB} + Q_B + Q_{BC} \quad (\text{I.22})$$

Où Q_E , Q_{EB} , Q_B et Q_{BC} sont respectivement les charges créées par les porteurs minoritaires en excès dans l'émetteur, la ZCE émetteur-base, la base neutre et la ZCE base-collecteur.

Temps de transit dans l'émetteur τ_E

Le temps de transit τ_E correspond au temps des porteurs minoritaires (trous) dans l'émetteur. Il est défini par le rapport entre la charge de trous en excès stockée dans l'émetteur et le courant de collecteur.

$$\tau_E = \frac{Q_E}{I_C} \quad (\text{I.23})$$

Cette composante peut s'exprimer en fonction des paramètres géométriques de la manière suivante :

$$\tau_E = \frac{1}{2} \cdot \frac{W_E W_B}{D_{nB}} \cdot \frac{N_{aB}}{N_{dE}} \cdot \exp\left(-\frac{\Delta V_G}{kT}\right) \quad (I.24)$$

- ✓ W_B, W_E : les largeurs de base et d'émetteur respectivement.
- ✓ D_{nB} : le coefficient de diffusion des électrons.
- ✓ N_{dE} et N_{aB} : dopages respectifs de l'émetteur et de la base.

La diminution du temps de transit est favorisée par l'augmentation du pourcentage de germanium, ce qui contribue à l'augmentation de la fréquence de transition f_T du transistor.

Temps de transit dans la jonction émetteur-base τ_{EB}

Le temps de transit dans la jonction émetteur-base τ_{EB} est le temps mis par les électrons pour traverser la zone de charge d'espace sous l'influence du champ électrique qui y règne.

Son expression est la suivante :

$$\tau_{EB} = \frac{Q_{EB}}{I_C} \quad (I.25)$$

Elle s'exprime aussi en fonction des paramètres géométrique :

$$\tau_{EB} = \frac{W_{dep}}{2v_{sat}} \quad (I.26)$$

- ✓ W_{dep} : profondeur de la zone de déplétion.
- ✓ v_{sat} : vitesse de saturation des électrons.

En régime de fonctionnement normal, la jonction E/B étant polarisée en direct, la largeur de la zone de charge d'espace est très faible, et par conséquent le temps de transit correspondant dans cette jonction peut être négligeable.

Temps de transit dans la base τ_B

De la même manière que pour l'émetteur, le temps de transit dans la base neutre τ_B est défini par le rapport entre la charge des porteurs minoritaires (électrons) en excès stockée dans la base et le courant de collecteur I_C :

$$\tau_B = \frac{Q_B}{I_C} \quad (\text{I.27})$$

Il s'exprime aussi en fonction des paramètres géométriques :

$$\tau_B = \frac{W_B^2}{2D_{nB}} \quad (\text{I.28})$$

Ce temps de transit peut donc être minimisé soit :

- ✓ en diminuant l'épaisseur de la base W_B : le temps de transit τ_B est proportionnel au carré de l'épaisseur de la base, d'où les efforts consentis pour réduire cette dimension afin d'améliorer les performances fréquentielles du TBH.
- ✓ en réduisant le dopage de la base (le bore) grâce à l'utilisation du carbone, comme décrit précédemment.

Enfin, en augmentant la pente du profil de germanium afin d'accélérer les électrons, en provenance de l'émetteur, à travers la base [IV.15].

Temps de transit dans la jonction base-collecteur τ_{BC}

Le temps de transit dans la jonction base-collecteur τ_{BC} est le temps mis par les électrons pour traverser la zone de charge d'espace sous l'influence du champ électrique qui y règne. Son expression est donnée par :

$$\tau_{BC} = \frac{W_{BC}}{2v_{sat}} \quad (\text{I.29})$$

Où W_{BC} est la largeur de la zone de charge d'espace base-collecteur.

Plus le collecteur est dopé, plus la zone de charge d'espace base-collecteur est fine et donc plus le temps de transit dans cette zone est faible. Cependant, comme nous l'avons décrit plus haut, la tenue en tension du dispositif sera alors affectée.

Le champ électrique étant très important dans la jonction polarisée en inverse, on peut considérer que les porteurs circulent à leur vitesse de saturation v_{sat} sur toute la largeur de la zone de charge d'espace. Afin de conserver la neutralité de cette jonction, la ZCE va s'étendre davantage côté collecteur, moins dopé que la base. On considère que la charge totale stockée dans la ZCE ne dépend que de la polarisation V_{CB} .

1.2.1.5.2 Capacités de jonction ou de transition B-E et B-C

Lorsqu'une jonction est polarisée en inverse ou faiblement en direct, une capacité de transition se crée due à la variation de la zone de charge d'espace en fonction de la tension appliquée. Cette capacité de jonction peut être décrite par la relation [I.63]:

$$C_j(V) = \frac{C_{j0}}{\left(1 - \frac{V}{V_d}\right)^{z_j}} \quad (\text{I.30})$$

- ✓ $C_j(V)$: la capacité de transition.
- ✓ V : la polarisation appliquée aux bornes de la jonction.
- ✓ C_{j0} : la capacité de jonction à polarisation nulle.
- ✓ V_d : potentiel de diffusion de la jonction.
- ✓ z_j : paramètre compris entre 1/3 et 1/2 en fonction du type de jonction (abrupte ou graduelle).

Ces capacités de déplétion permettent de définir les variations de charges de déplétion associées Q_{JBE} et Q_{JBC} et tiennent compte des effets *Early* inverse et direct.

1.2.1.5.3 Expression des courants en dynamique

Courant collecteur I_C

Le courant de collecteur en dynamique comporte deux composantes : la première évoluant avec V_{BE} via la transconductance du dispositif et la seconde provenant de la variation de zone de charge d'espace à la jonction base-collecteur assimilée à une capacité variable en fonction de la polarisation.

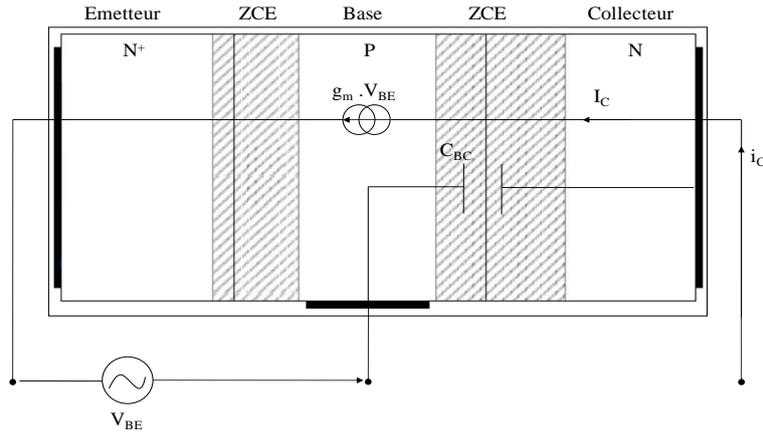


Figure I.18 : Schéma équivalent petit signal pour le calcul du courant collecteur I_C

Le courant i_c petit signal s'exprime donc de la manière suivante :

$$i_c(t) = g_m \cdot V_{BE} - C_{BC} \frac{\partial V_{BE}}{\partial t} \quad (\text{I.31})$$

Avec :

$$g_m = \frac{\partial I_C}{\partial V_{BE}} = \frac{\partial \left(I_S \exp \left(\frac{qV_{BE}}{kT} \right) \right)}{\partial V_{BE}} = \frac{qI_C}{kT} \quad (\text{I.32})$$

La transconductance des TBH étudiée dans le cadre de ce travail étant très élevée, on pourra négliger le terme $C_{BC} \frac{\partial V_{BE}}{\partial t}$ devant g_m .

Le courant i_c se réduira donc à :

$$i_c(t) = g_m \cdot V_{BE} = \frac{qI_C(t)}{kT} \cdot V_{BE} \quad (\text{I.33})$$

Courant de base I_B

Le calcul du courant de base prend en compte l'évolution de la charge stockée dans le transistor $Q_F = Q_E + Q_B$, ainsi que les deux capacités de jonction C_{BE} et C_{BC} .

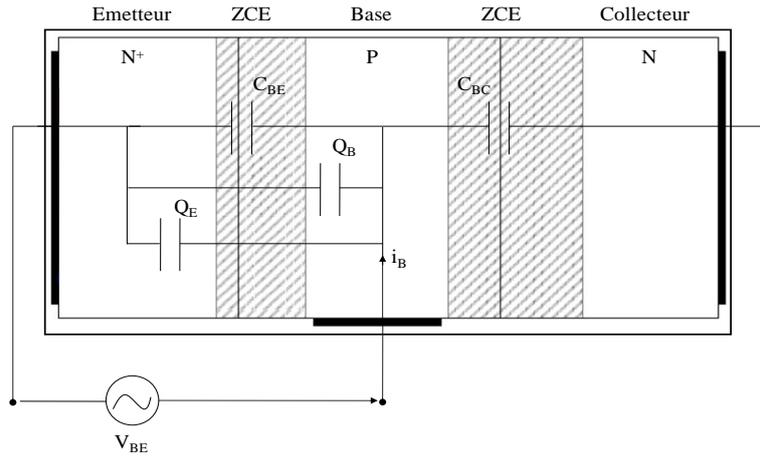


Figure I.19 : Schéma équivalent petit signal pour le calcul du courant de base I_B

$$i_B = \frac{dQ_F}{dt} + C_{BC} \cdot \frac{dV_{BE}}{dt} + C_{BE} \cdot \frac{dV_{BE}}{dt} \quad (I.34)$$

Sachant que $Q_F = \tau_F \cdot I_C$

$$\frac{dQ_F}{dt} = \frac{d(\tau_F \cdot I_C)}{dt} = \tau_F \cdot \frac{d(I_C)}{dt} = \tau_F \cdot \frac{d(I_C)}{dV_{BE}} \cdot \frac{dV_{BE}}{dt} = \tau_F \cdot \frac{qI_C}{kT} \cdot \frac{dV_{BE}}{dt} \quad (I.35)$$

Finalement l'expression du courant i_B se met sous la forme :

$$i_B = \left(\tau_F \cdot \frac{qI_C}{kT} + C_{BC} + C_{BE} \right) \frac{dV_{BE}}{dt} \quad (I.36)$$

I.2.1.5.4 Fréquence de transition f_T

La fréquence de transition f_T est la fréquence de coupure du gain en courant du dispositif. Egalement appelée «fréquence de coupure intrinsèque», elle est définie par la fréquence pour laquelle le gain en courant est égal à 1 (0dB). Sa formulation doit tenir compte de tous les éléments intrinsèques liés à la physique du composant introduisant le retard : le temps de transit τ_F , les capacités de jonction C_{BE} et C_{BC} , les résistances d'émetteur et collecteur R_E et R_C ainsi que la transconductance g_m .

Connaissant les expressions des courants i_C et i_B le gain en courant dynamique (ou petit signal) h_{21} s'écrit :

$$h_{21} = \left| \frac{i_C}{i_B} \right| = \left| \frac{\frac{qI_C}{kT} \cdot V_{BE}}{\left(\tau_F \cdot \frac{qI_C}{kT} + C_{BC} + C_{BE} \right) \frac{dV_{BE}}{dt}} \right| = \frac{\frac{qI_C}{kT} \cdot |V_{BE}|}{\left(\tau_F \cdot \frac{qI_C}{kT} + C_{BC} + C_{BE} \right) \cdot \left| \frac{dV_{BE}}{dt} \right|} \quad (I.37)$$

Considérons une excitation sinusoïdale en entrée du dispositif :

$$|V_{BE}| = \exp(j\omega t + \varphi)$$

$$\left| \frac{dV_{BE}}{dt} \right| = \omega \cdot |V_{BE}|$$

On en déduit :

$$h_{21} = \left| \frac{\frac{qI_C}{kT}}{\left(\tau_F \cdot \frac{qI_C}{kT} + C_{BC} + C_{BE} \right) \cdot \omega} \right| \quad (\text{I.38})$$

En posant $h_{21}=1$ et $\omega=2\pi f$, on peut alors en déduire l'expression de la fréquence de transition f_T :

$$f_T = \frac{1}{2 \cdot \pi \left(\tau_F + \frac{kT}{qI_C} \cdot (C_{BC} + C_{BE}) \right)} \quad (\text{I.39})$$

Il est important de noter que la définition du temps de transit doit également prendre en compte le temps de charge d'un circuit parasite RC qui modélise la jonction base collecteur C_{BC} à travers les résistances séries des régions de collecteur R_{CX} et d'émetteur R_E dans la zone de charge d'espace base-collecteur.

Dans ces conditions :

$$\tau_{RC} = (R_{CX} + R_E) \cdot C_{BC} \quad (\text{I.40})$$

Finalement l'expression de f_T devient :

$$f_T = \frac{1}{2 \cdot \pi \left(\tau_F + \frac{kT}{qI_C} \cdot (C_{BC} + C_{BE}) + (R_{CX} + R_E) \cdot C_{BC} \right)} \quad (\text{I.41})$$

La fréquence de transition dépend donc essentiellement du temps de transit des porteurs τ_F , des éléments résistifs et capacitifs intrinsèques du TBH et du niveau de courant collecteur.

Si l'on augmente I_C , f_T tendra vers une valeur maximale :

$$f_T = \frac{1}{2 \cdot \pi (\tau_F + (R_{CX} + R_E) \cdot C_{BC})} \quad (\text{I.42})$$

En pratique, des effets limitatifs non linéaires interviennent pour des niveaux de polarisation inférieurs, empêchant d'atteindre ce maximum théorique lorsqu'on augmente I_C (effet Kirk par exemple). Nous reviendrons sur ce point dans la suite de ce manuscrit.

1.2.1.5.5 Fréquence maximale d'oscillation f_{max}

La fréquence maximale d'oscillation est définie par la fréquence de coupure lorsque le module du gain maximum disponible (MAG) est égal à 1 (ou 0 dB).

$$f_{|MAG|=0 \text{ dB}} = f_{max} \quad (\text{I.43})$$

Il est déterminé à partir du gain de MASON qui est le gain en puissance du dispositif lorsqu'il n'y a pas de transmission d'énergie de la sortie vers l'entrée. Celui-ci a pour expression :

$$f_{max} = \sqrt{\frac{f_T}{8\pi R_B C_{BC}}} \quad (\text{I.44})$$

Cette formule dépend des éléments du schéma équivalent R_B et C_{BC} et de la fréquence de transition f_T . Une fois de plus, on comprend les efforts mis en œuvre pour optimiser la géométrie des transistors afin de minimiser ces deux éléments intrinsèques et atteindre des f_{max} élevées.

1.2.1.6 Les effets non linéaires à forte tension de polarisation

A forte tension de polarisation, le comportement non linéaire du transistor bipolaire peut provenir de plusieurs sources qui se superposent : parmi elles nous pouvons citer les phénomènes d'avalanche et de forte injection. Leurs origines sont directement liées aux résistances séries et au nombre de porteurs en transit dans la base et le collecteur comparé au dopage des zones traversées. Ces non linéarités sont également engendrées par les capacités de jonctions base-émetteur et base-collecteur qui modélisent les effets *Early* via les charges Q_{BE} et Q_{BC} .

Il est donc important de prendre en compte tous ces phénomènes pour pouvoir concevoir un modèle grand signal.

I.2.1.6.1 Avalanche et tensions de claquage

Pour des tensions de polarisation élevées, un fort champ électrique est créé et des collisions importantes entre les porteurs et le réseau cristallin engendrent la création de paires électron-trou: c'est le phénomène d'ionisation par impact. Par conséquence, une multiplication du nombre de porteurs est créée, générant ainsi un fort courant.

Le transistor bipolaire est caractérisé par trois tensions de claquage : BV_{CBO} , BV_{EBO} , et BV_{CEO} dans chacune des jonctions base-collecteur et émetteur-base. Le «O» signifiant que le troisième contact est en position ouverte.

Avalanche dans la jonction base-collecteur BV_{CBO}

La tension d'avalanche ou de claquage BV_{CBO} , correspond au claquage de la jonction base-collecteur lorsque l'émetteur est en l'air, c'est-à-dire non connecté. Dans cette jonction polarisée en inverse, les paires électron-trou générées thermiquement dans la zone de charge d'espace sont entraînées par le champ électrique qui y règne. Un courant de fuite I_{CBO} de la jonction polarisée en inverse apparaît. Lorsque la polarisation V_{CB} atteint une valeur importante, le phénomène d'avalanche se produit dans la ZCE.

La tension de claquage peut s'exprimer en fonction de E_{crit} (valeur critique du champ électrique à partir de laquelle l'avalanche se produit), du dopage collecteur N_{dc} et de la constante diélectrique du silicium $\epsilon_0\epsilon_r$:

$$BV_{CBO} = \frac{\epsilon_0\epsilon_r E_{crit}^2}{2qN_{dc}} \quad (I.45)$$

Le champ E_{crit} , fonction du matériau, est de l'ordre de quelques $10^5 V.cm^{-1}$ pour le silicium dopé N. Les niveaux de dopage du collecteur utilisés pour les dispositifs étudiés dans le cadre de ce travail conduisent à des tensions de claquage BV_{CBO} de l'ordre de 5V à 6 V.

Tension de claquage BV_{EBO}

La tension de claquage BV_{EBO} est représentative de la jonction émetteur-base. Dans les TBH rapides, les niveaux de dopage de l'émetteur et de la base sont très élevés et la jonction très abrupte. Il en découle une tension de claquage BV_{EBO} bien plus faible que BV_{CBO} , généralement comprise entre 1 et 2 V.

Tension de claquage BV_{CE0}

La tension BV_{CE0} est un paramètre important pour l'optimisation des transistors bipolaires. En effet, la tension BV_{CBO} caractérise uniquement la jonction base-collecteur alors que le paramètre BV_{CE0} donne la valeur de l'avalanche de cette même jonction lorsque le transistor est utilisé en fonctionnement classique. Dans ce cas, l'avalanche apparaît pour une polarisation plus faible à cause de l'effet transistor.

Lorsque le transistor est polarisé en mode direct, les porteurs pouvant être à l'origine du phénomène d'avalanche proviennent à la fois des porteurs injectés qui ont traversé la base neutre I_{nC} et du courant de fuite de la jonction base-collecteur I_{CB0} . On aura alors :

$$I_C = I_{nC} + I_{CB0} = \alpha \cdot I_E + I_{CB0} \quad (I.46)$$

Si la polarisation de la jonction base-collecteur V_{CB} est assez élevée pour générer le phénomène d'avalanche décrit plus haut, le courant de collecteur I_C sera multiplié par un facteur M caractéristique de la jonction :

$$I_C = M \cdot (\alpha \cdot I_E + I_{CB0}) \quad (I.47)$$

M est défini de manière empirique par l'équation suivante où n représente un coefficient compris entre 3 et 6 [I.64] :

$$M = \frac{1}{1 - \left(\frac{V_{CB}}{BV_{CBO}}\right)^n} \quad (I.48)$$

Si le transistor est monté en émetteur commun et que la base est ouverte, nous pouvons alors introduire le courant I_{CEO} circulant entre l'émetteur et le collecteur. Celui-ci sera alors égal aux courants de l'émetteur I_E et du collecteur I_C :

$$I_{CEO} = I_E = I_C = M \cdot (\alpha \cdot I_{CEO} + I_{CB0}) \quad (I.49)$$

Dans cette configuration, le courant I_{CEO} peut donc s'exprimer simplement en fonction du courant de fuite de la jonction base-collecteur I_{CB0} et du facteur d'avalanche M :

$$I_{CEO} = \frac{M}{(1 - \alpha M)} I_{CB0} \quad (I.50)$$

L'équation (I.48) nous montre que si la polarisation de la jonction base-collecteur tend vers la valeur de BV_{CBO} , la valeur du facteur d'avalanche M augmente. Le terme αM dans

l'expression (I.50) se rapprochera alors de l'unité et nous aurons une forte augmentation du courant traversant le transistor. Nous pouvons donc définir une tension V_{CB} pour laquelle le terme αM est égal à 1. C'est la tension de claquage BV_{CE0} en émetteur commun et base ouverte.

$$BV_{CE0} = BV_{CB0} \cdot (1 - \alpha)^{1/n} = \frac{BV_{CB0}}{\beta^{1/n}} \quad (\text{I.51})$$

Comme le montre la relation (I.51), la tension de claquage BV_{CE0} est inversement proportionnelle au gain du dispositif. Il est donc inévitable qu'un dispositif présentant un fort gain en courant possède une faible tension de claquage.

D'autre part, afin d'augmenter la plage de tension du transistor pour des applications en puissance hyperfréquence, il est nécessaire d'augmenter cette tension de claquage. Pour cela il convient d'avoir un collecteur faiblement dopé afin d'augmenter la valeur de BV_{CB0} . Nous verrons par la suite que cela est incompatible avec une fréquence de transition f_T de valeur élevée car elle contribue à augmenter la valeur de la capacité de jonction parasite base-collecteur.

Un compromis est donc nécessaire entre les différentes caractéristiques, afin de répondre au mieux aux applications pour lesquelles le transistor est destiné.

Modélisation du phénomène

Comme décrit précédemment, le courant d'avalanche est dû à un fort champ électrique dans la zone de charge d'espace base-collecteur, créant le choc des porteurs avec le réseau cristallin. Ceux-ci peuvent arracher d'autres porteurs au réseau créant des paires électrons-trou qui à leur tour peuvent engendrer une réaction en chaîne.

On définit ainsi un taux d'ionisation P_n pour le silicium [I.65] :

$$P_n = a_n \cdot \exp\left(-\frac{b_n}{|E|}\right) \quad (\text{I.52})$$

Avec :

- ✓ a_n et b_n des paramètres empiriques.
- ✓ E : Champ électrique régnant dans la jonction base-collecteur.

Le courant d'avalanche est alors donné par la relation classique suivante [I.66], [I.67]:

$$I_{AVL} = I_T \int_0^{W_{ZCE BC}} P_n dx \quad I_{AVL} = I_T \int_0^{W_{ZCE BC}} a_n \cdot \exp\left(-\frac{b_n}{|E|}\right) dx \quad (I.53)$$

I_T est le courant collecteur total en l'absence d'avalanche.

Le champ électrique dans la ZCE est approximé par [I.66] :

$$|E| = \frac{E_{JBCMAX}}{1 + \frac{x}{W_{ZCE BC}}} \quad (I.54)$$

x : est la position dans la ZCE.

E_{JBCMAX} est la valeur maximale du champ dans la jonction base-collecteur qui peut s'exprimer en fonction de la capacité base-collecteur dans le cas des jonctions abruptes [I.67]:

$$E_{JBCMAX} = 2 \cdot \frac{V_{DCI} - V_{BC}'}{W_{ZCE BC}} \quad (I.55)$$

V_{BC}' : est la tension base-collecteur intrinsèque du dispositif (sans tenir compte des chutes de tensions aux bornes des résistances séries).

De même la largeur $W_{ZCE BC}$ peut s'exprimer en fonction de la capacité de jonction :

$$W_{ZCE BC} = \frac{\varepsilon A_E}{C_{Jci}} \quad (I.56)$$

Avec :

- ✓ ε : permittivité du silicium.
- ✓ A_E : surface de l'émetteur.
- ✓ C_{Jci} : capacité intrinsèque base-collecteur.

A partir de ces expressions, le courant d'avalanche s'écrit :

$$I_{AVL} = I_T \cdot F_{AVL}(V_{DCI} - V_{BC}') \cdot \exp\left(\frac{-Q_{AVL}}{C_{Jci}(V_{DCI} - V_{BC}')}\right) \quad (I.57)$$

Avec :

- ✓ $F_{AVL} = \frac{2a_n}{b_n}$.
- ✓ $Q_{AVL} = \frac{b_n \varepsilon A_E}{2}$.

Les coefficients a_n et b_n sont respectivement de l'ordre de $7.05 \cdot 10^7 m^{-1}$ et $1.23 \cdot 10^8 V.m^{-1}$ pour un transistor NPN, et de $1.58 \cdot 10^8 m^{-1}$ et $2.04 \cdot 10^8 V.m^{-1}$ pour un transistor PNP. Les facteurs F_{AVL} et Q_{AVL} sont pris comme paramètres du modèle.

I.2.1.6.2 Modulation de la largeur de la base W_B

La modulation de la largeur de base neutre par les tensions V_{BE} ou V_{CB} appliquées a pour résultat une modification du courant collecteur par rapport au cas idéal. On définit ainsi l'effet Early, direct (VAF) si la modulation de la largeur de base est due à la tension V_{CB} , ou inverse (VAR) si l'effet est causé par la tension V_{BE} .

Tension d'Early direct «VAF»

Mis en évidence en 1952 par James Early, l'effet Early est dû à l'extension de la zone de charge d'espace base-collecteur à l'intérieur de la base neutre lorsque l'on augmente la tension V_{CB} . L'élargissement de la ZCE dans l'émetteur quand à elle reste négligeable compte-tenu de sa largeur.

Lorsque la tension V_{CB} croît, la largeur de la base neutre W_B diminue, ce qui va modifier l'évolution de la concentration des porteurs minoritaires et favoriser l'évacuation des électrons de la base vers le collecteur. Il en résulte une augmentation du courant I_C pouvant être quantifiée par l'augmentation du gradient de la concentration d'électrons au travers de la base amincie (figure I.20).

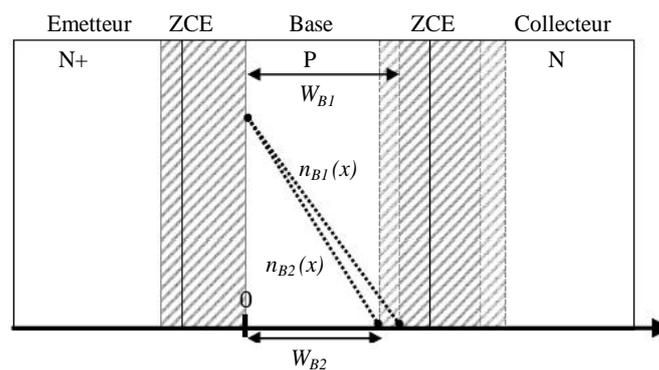


Figure I.20 : Illustration de l'effet Early direct et modulation de la largeur de base neutre

$$\frac{I_{C2}}{I_{C1}} = \frac{W_{B1}}{W_{B2}} \quad (I.58)$$

Sur la caractéristique de sortie, l'effet Early direct VAF est par définition la valeur extrapolée des caractéristiques de sortie du dispositif comme présenté sur la figure I.21:

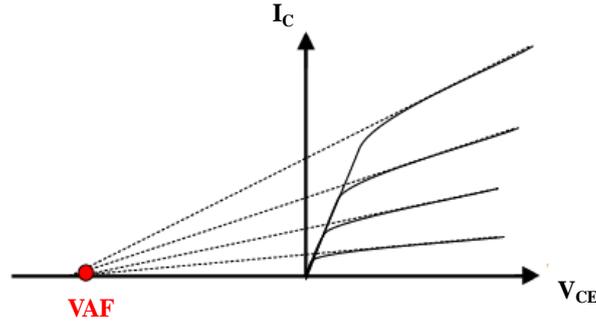


Figure 1.21: Illustration de l'effet Early direct sur la caractéristique de sortie

Tension Early inverse «VAR»

L'effet Early inverse est aussi dû à une variation de la largeur de la base neutre, mais cette fois-ci avec la tension de polarisation V_{BE} . En effet l'augmentation de cette dernière va entraîner une diminution de la ZCE émetteur-base, ce qui se traduira par une augmentation de la largeur W_B . Cet effet reste cependant faible devant l'effet Early direct car les forts niveaux de dopage de l'émetteur ainsi que de la base limitent les variations de W_B avec V_{BE} .

Considérons les régimes de faible et moyenne injection : les approximations de Gummel sont données par :

$$I_C = I_S \left(1 - \frac{V_{BE}}{V_{AR}} - \frac{V_{BC}}{V_{AF}} \right) \cdot \left[\exp\left(\frac{V_{BE}}{V_T}\right) - \exp\left(\frac{V_{BC}}{V_T}\right) \right] \quad (\text{I.59})$$

En travaillant à $V_{BC} = 0\text{V}$:

$$I_C = I_S \left(1 - \frac{V_{BE}}{V_{AR}} \right) \cdot \exp\left(\frac{V_{BE}}{V_T}\right) \quad (\text{I.60})$$

$$I_C \cdot \exp\left(\frac{-V_{BE}}{V_T}\right) = I_S - \left(\frac{I_S}{V_{AR}} \cdot V_{BE}\right) \quad (\text{I.61})$$

La tension Early inverse V_{AR} peut être extraite à partir de l'expression du courant collecteur, à faible et moyenne injections, à partir du tracé de la caractéristique de $I_C \cdot \exp\left(\frac{-V_{BE}}{V_T}\right)$ en fonction de V_{BE} à $V_{BC} = 0\text{V}$.

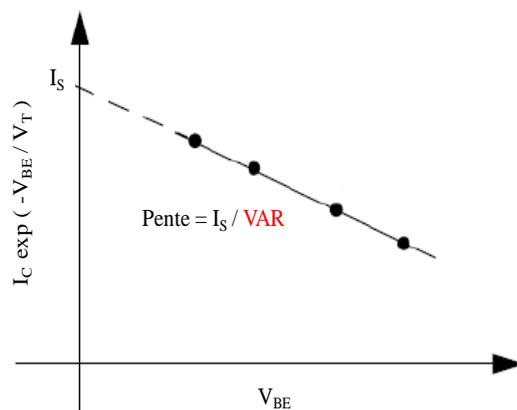


Figure I.22 : Extraction de la tension Early inverse

Perçage de la base

Comme nous l'avons vu précédemment, l'application d'une forte polarisation aux bornes de la jonction base-collecteur V_{CB} entraîne une extension de la ZCE de cette jonction à l'intérieur de la base. Ceci a pour conséquence de diminuer la largeur effective de la base W_B .

Dans le cas où la tension augmente suffisamment pour que les deux ZCE base-collecteur et émetteur-base puissent se rejoindre, l'émetteur se retrouve alors directement connecté au collecteur par une zone de charge d'espace unique. Ce phénomène appelé «perçage de la base» entraîne un courant important entre l'émetteur et le collecteur. L'effet transistor ne peut plus exister dans le composant, le fonctionnement devient alors purement résistif (Figure I.23).

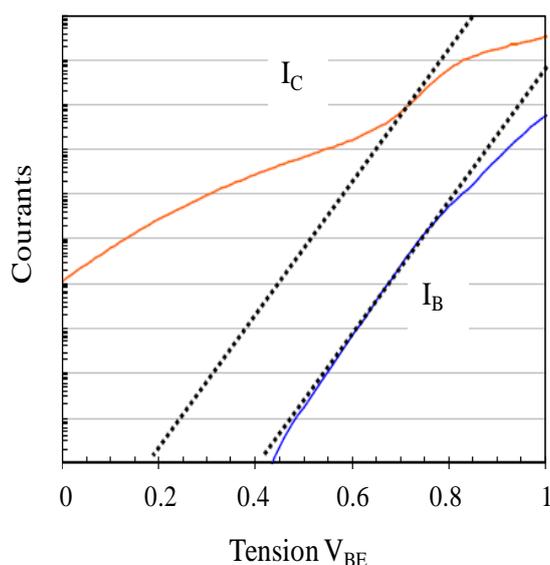


Figure I.23 : Courbes de Gummel en présence d'un perçage de la base

La largeur de la base étant directement liée aux performances intrinsèques du composant, ce phénomène est un facteur limitant de la diminution des dimensions verticales des TBH Si/SiGe:C.

I.2.1.6.3 Effet Kirk

L'effet Kirk [I.68] est directement lié au niveau de dopage du collecteur. En régime de forte injection lorsque l'on augmente la polarisation aux bornes du transistor, la quantité d'électrons injectés dans la zone de charge d'espace base-collecteur atteint une valeur comparable à celle du dopage du collecteur N_{dc} . Ceci engendre une modification du champ électrique entraînant une extension de la zone de charge d'espace base-collecteur.

Si le nombre d'électrons injectés augmente encore et devient supérieur à N_{dc} , on assistera à une compensation totale des charges. La base neutre va alors s'élargir brusquement en direction du contact collecteur où le dopage N_{dc} est plus important (Figure I.24). Cette augmentation brusque de W_B (de W_{B1} vers W_{B2}) va provoquer une chute importante du gain en courant collecteur du dispositif.

La densité de courant J_C à partir de laquelle l'effet Kirk se produit est donnée en fonction de la vitesse de saturation des électrons v_{sat} par l'expression :

$$J_C = qN_{dc}v_{sat} \quad (I.62)$$

D'un point de vue dynamique, l'élargissement brutal de la base neutre engendrera une augmentation du temps de transit τ_B dans la base. L'effet Kirk sera alors responsable de la diminution des performances fréquentielles à forte injection.

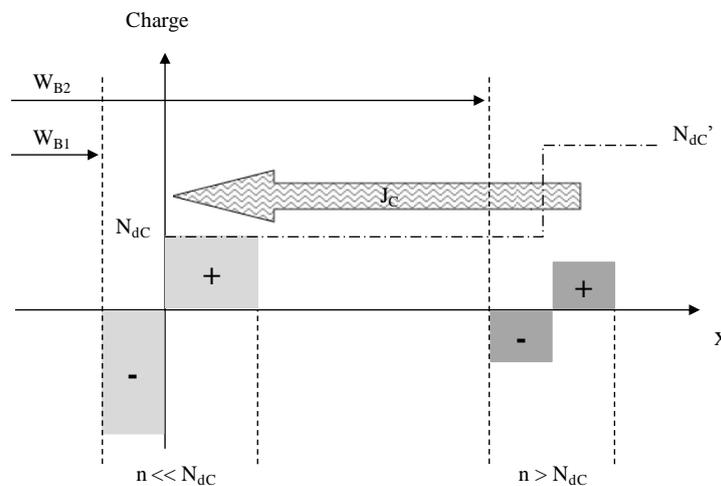


Figure I.24: Illustration de l'effet Kirk

I.2.1.6.4 Effet des résistances séries R_E et R_B

En régime de fonctionnement normal, lorsque la tension V_{BE} est suffisamment élevée, les courants mis en jeu commencent à devenir importants. On parle ainsi de tension intrinsèque V_{BE}' (telle que $V_{BE} > V_{BE}'$) au-delà de laquelle la chute de tension aux bornes des résistances de l'émetteur et de la base n'est plus négligeable.

Soit la figure I.25 représentant les résistances séries dans un TBH. La tension V_{BE}' peut s'exprimer en fonction de V_{BE} par la relation :

$$V_{BE}' = V_{BE} - R_E I_E - R_B I_B \quad (\text{I.63})$$

Il en résulte :

$$V_{BE}' = V_{BE} - I_B [(1 + \beta)R_E + R_B] \quad (\text{I.64})$$

Les courants I_B et I_C augmenteront alors moins rapidement en fonction de la tension de polarisation V_{BE} , ce qui se traduit par la sortie de la zone idéale à partir de $V_{BE} \approx 0.8V$ sur les caractéristiques statiques du dispositif (figure I.14).

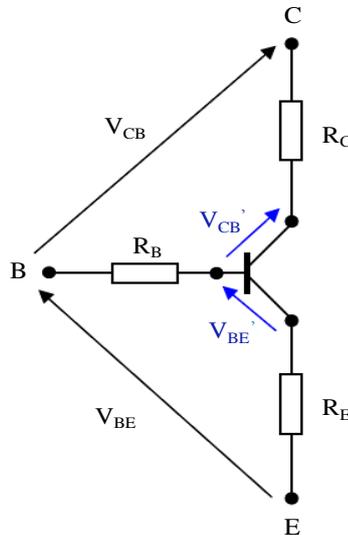


Figure I.25 : Représentation schématique des résistances séries dans un TBH.

Bien que la résistance d'émetteur R_E soit inférieure à R_B , le terme $(1+\beta)R_E$ a une valeur non négligeable lorsque le gain en courant est élevé.

I.2.1.6.5 Effet de la résistance série R_C (quasi-saturation)

De la même manière que précédemment, pour de fortes tensions de polarisation V_{CB} , la chute de tension ohmique côté collecteur devient non négligeable. Celle-ci est principalement due à la résistance R_C représentée sur la figure I.25.

Soit la tension V_{CB}' exprimée en fonction de V_{CB} par la relation :

$$V_{CB}' = V_{CB} - R_C I_C + R_B I_B \quad (I.65)$$

$$V_{CB}' = V_{CB} - I_C \left(R_C - \frac{R_B}{\beta} \right) = V_{CB} - I_C R_C \quad (I.66)$$

Le terme $\frac{R_B}{\beta}$ peut être négligeable devant R_C pour les forts gains en courant β .

En régime de fonctionnement normal la jonction base-collecteur est polarisée en inverse ($V_{CB} > 0$ V). A fort courant I_C , le terme $I_C R_C$ peut devenir supérieur à V_{CB} . Il en résulte une tension V_{CB}' négative pour laquelle la jonction base-collecteur est polarisée en direct : ainsi, il apparait un effet dit de **quasi-saturation**.

Cet effet de quasi-saturation est visible sur les courbes de Gummel à $V_{CB} = 0$ V où une saturation du courant collecteur est observée en forte injection. Le courant de base, quant à lui, augmente brusquement sous l'effet de la polarisation directe de la jonction base-collecteur ($R_C I_C > V_{CB}$). Ces phénomènes sont visibles sur la caractéristique de sortie du réseau $I_C = f(V_{CE})$. Pour de faibles tensions de collecteur V_{CE} , la jonction base-collecteur est polarisée en direct, d'autant plus que le courant de collecteur est élevé.

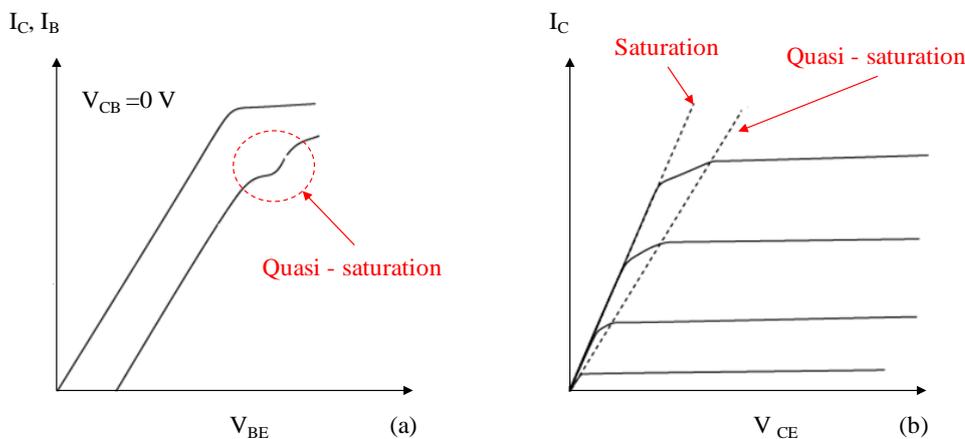


Figure I.26 : Effet de quasi-saturation visible sur les courbes de Gummel (a) et les caractéristiques de sortie (b) d'un transistor bipolaire

L'effet de quasi-saturation est d'autant plus important que la résistance du collecteur est forte. Il sera alors visible pour des faibles niveaux de dopage de collecteur (TBH haute tension). Cette zone de fonctionnement a un impact conséquent sur les performances en puissance de sortie, notamment sur la compression du gain et le rendement.

I.2.1.7 Les effets thermiques non linéaires

La diminution de la taille des transistors bipolaires et les densités importantes de courant mises en jeu rendent ces composants de plus en plus sensibles aux variations thermoélectriques. Que ce soit la température de l'environnement de travail ou la température interne due aux effets d'auto-échauffements, ces effets sont de moins en moins négligeables dans les technologies actuelles. Il faut ajouter à cela, les effets de forte polarisation et de forte injection qui ont un impact direct sur la réponse électrique ainsi que sur les performances en puissance.

Actuellement, les transistors bipolaires de puissance sont conçus pour délivrer de fortes densités de puissance pour un fonctionnement en haute fréquence. Leurs performances en température sont aussi optimisées afin d'éviter les phénomènes d'emballements thermiques [I.69], [I.70], [I.71] généralement dus au passage d'une forte densité de puissance à travers les jonctions base-émetteur et base-collecteur. En effet, au-delà d'un certain seuil de puissance, les propriétés intrinsèques du transistor HBT ont une capacité limitée pour la dissiper et donc évacuer la chaleur produite, ce qui a pour conséquence une augmentation de la température interne dont la prise en compte s'avère nécessaire. Depuis plusieurs années, de nombreuses études ont été menées afin d'établir avec exactitude des modèles pertinents permettant de prendre en compte ces effets, dans l'objectif de repousser ces limitations et améliorer les performances.

I.2.1.7.1 Conductivité thermique

Comme nous l'avons souligné plus haut, une des limitations des transistors bipolaires est la dissipation thermique. Plus la conductivité thermique du matériau utilisé est élevée, plus l'évacuation de la chaleur sera favorisée. Le tableau suivant illustre la conductivité thermique de quelques matériaux semi-conducteurs utilisés pour la réalisation de TBHs.

Semiconducteur	Conductivité thermique (W*m-1*K-1)
InAs	25
GaAs	55
Ge	58
InP	68
Si	130

Tableau I.3 : Conductivité de quelques matériaux semi-conducteurs à température ambiante ($T_0 = 300\text{ K}$)

I.2.1.7.2 Décroissance de la mobilité des porteurs

La variation de la mobilité des porteurs en fonction de la température est régie par la loi :

$$\mu(T) = \mu(T_0) \cdot \left(\frac{T}{T_0}\right)^{-\xi} \quad (\text{I.67})$$

Le coefficient ξ dépendant du niveau de dopage a pour expression [I.72], [I.73]:

$$\xi = \frac{a + c \cdot x + e \cdot x^2 + g \cdot x^3}{1 + b \cdot x + b \cdot x^2 + f \cdot x^3} \quad (\text{I.68})$$

Avec $x = \log N$, où N est le niveau de dopage en cm^{-3} .

Les paramètres a,b,c,d sont répertoriés à titre indicatif dans le tableau I.4 pour le silicium :

Coefficient	Matériau de type N	Matériau de type P
a	1.89436	2.039701
b	-0.11532	-0.159368
c	-0.20408	-0.3188115
d	0.003498	0.00847656
e	0.005503	0.01660176
f	-0.0000072	-0.000150237
g	0	-0.000287923

Tableau I.4 : paramètres du coefficient en température ξ

La figure I.27 représente la variation des coefficients en température ξ en fonction du dopage.

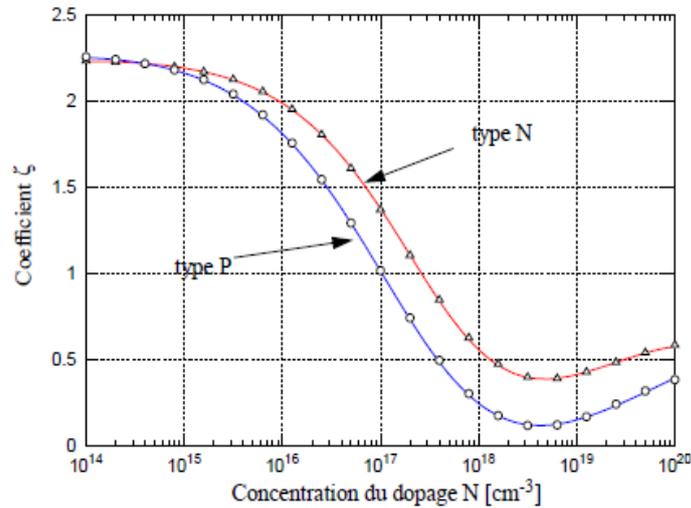


Figure I.27 : Dépendance du coefficient en température ξ avec le niveau de dopage

Cette décroissance de la mobilité des porteurs en fonction de la température a un impact direct sur les performances des transistors HBT. Nous verrons par la suite que cette variation entraîne une diminution du gain statique en courant ainsi qu'une dégradation des fréquences de transition et de coupure.

I.2.1.7.3 Variation des résistances d'accès

Les valeurs des résistances d'accès sont liées à la mobilité du matériau dans les zones correspondantes ce qui conduit aux expressions suivantes [I.74] :

$$R(T) = R(T_0) \cdot \frac{\mu(T_0)}{\mu(T)} \quad (\text{I.69})$$

$$R(T) = R(T_0) \cdot \left(\frac{T}{T_0}\right)^\xi \quad (\text{I.70})$$

Avec R ($= R_C, R_B, R_E$) les résistances intrinsèques du collecteur, de la base et de l'émetteur.

I.2.1.7.4 Variation de la largeur de bande interdite

La montée en température a tendance à réduire la largeur de bande interdite, ce qui a pour conséquence directe la modification des tensions seuils de conduction des diodes de jonction. Cette dépendance s'exprime sous la forme :

$$E_g(T) = E_g(T_0) - \frac{\alpha T^2}{T + \beta} \quad (I.71)$$

$E_g(T_0)$ est la largeur de bande interdite à température ambiante ($T_0 = 300 K$) exprimé en eV, α et β sont des paramètres empiriques qui dépendent du matériau utilisé. Lorsque la température augmente, la largeur de bande interdite décroît. Cela engendre une augmentation du courant et par effet cumulatif une augmentation de l'autoéchauffement. Ce phénomène s'avère destructeur pour le transistor s'il n'est pas contrôlé.

Le tableau suivant répertorie quelques valeurs des paramètres α et β pour quelques matériaux utilisés pour la conception de transistors bipolaires de puissance [I.75] :

	InAs	GaAs	Ge	InP	Si
$E_g(T_0)$ [eV]	0.354	1.519	0.7437	1.421	1.12
α [eV/K]	2.76×10^{-4}	5.41×10^{-4}	4.8×10^{-4}	4.9×10^{-4}	4.73×10^{-4}
β [K]	83	204	235	327	636

Tableau I.5 : Paramètres α et β pour différents matériaux semi-conducteurs utilisé pour la réalisation de TBHs

Le tableau I.5 présenté à titre indicatif démontre bien que le silicium présente une largeur de bande interdite beaucoup plus stable par rapport aux autres matériaux. Cette technologie reste aussi la plus courante étant donné sa forte maturité technologique et son coût et de fabrication.

I.2.1.7.5 Variation de la concentration intrinsèque des porteurs

La concentration intrinsèque est la concentration des porteurs libres dans le cristal de Si en l'absence de tout matériau dopant. Elle est directement reliée à la largeur de la bande interdite et aux densités d'état N_C , N_V via la relation :

$$n_i^2(T) = N_C(T)N_V(T) \exp\left(-\frac{E_G(T)}{kT}\right) \quad (I.72)$$

Cette expression montre bien que la concentration intrinsèque des porteurs a tendance à croître avec l'élévation de la température.

Connaissant les expressions de N_C et N_V [I.67]:

$$N_C(T) = 2M_C \left(\frac{2\pi m_n kT}{h^2} \right)^{\frac{3}{2}} = C_n T^{\frac{3}{2}} \quad (I.73)$$

$$N_V(T) = 2 \left(\frac{2\pi m_p kT}{h^2} \right)^{\frac{3}{2}} = C_p T^{\frac{3}{2}} \quad (I.74)$$

Avec :

- ✓ m_n : masse effective de l'électron.
- ✓ m_p : masse effective du trou.
- ✓ h : constante de Planck (6.62×10^{-34} J. s).
- ✓ k : constante de Boltzmann (1.38×10^{-23} J. K⁻¹).
- ✓ M_C : nombre minimum de l'énergie équivalente dans la bande de conduction (Il est égal à 6 pour le silicium et 4 pour le germanium).

Il en résulte :

$$n_i^2(T) = C T^3 \exp\left(-\frac{E_G(T)}{kT}\right) \quad (I.75)$$

Avec :

C : un paramètre constant = $C_n \cdot C_p$.

A température ambiante T_0 :

$$n_i^2(T_0) = C T_0^3 \exp\left(-\frac{E_{G0}(T_0)}{kT_0}\right) \quad (I.76)$$

On en déduit :

$$n_i^2(T) = n_i^2(T_0) \cdot \left(\frac{T}{T_0}\right)^3 \cdot \exp\left(-\frac{1}{k} \left(\frac{E_G(T)}{T} - \frac{E_{G0}(T_0)}{T_0}\right)\right) \quad (I.77)$$

Soit :

$$n_i^2(T) = n_i^2(T_0) \cdot \left(\frac{T}{T_0}\right)^3 \cdot \exp\left(-\left(\frac{V_G(T)}{V_T} - \frac{V_{G0}(T_0)}{V_{T0}}\right)\right) \quad (I.78)$$

Connaissant la variation de la tension de bandgap en fonction de la température [I.76]:

$$V_G(T) = V_{G0}(T_0) + a_1 \cdot T + a_2 \cdot T \ln(T) \quad (\text{I.79})$$

En remplaçant dans (I.78) on retrouve :

$$n_i^2(T) = n_i^2(T_0) \cdot \left(\frac{T}{T_0}\right)^{m_g} \cdot \exp\left(\frac{V_{G0}(T_0)}{V_{T0}} \left(1 - \frac{T_0}{T}\right)\right) \quad (\text{I.80})$$

Avec :

- ✓ $m_g = 3 - a_2 \frac{T_0}{V_{T0}}$.
- ✓ $V_{G0}(T_0)$ est exprimée en Volts.

I.2.1.7.6 Variation des capacités de déplétion

Le comportement thermique des capacités de déplétion dépend du potentiel de diffusion de la jonction $V_d(T)$, mais aussi de la variation de la capacité de jonction $C_{j0}(T)$ à polarisation nulle. Celle-ci est donnée par la relation :

$$C_{j0}(T) = A_{ZCE} \left(\frac{\xi q N}{2 \cdot V_d(T)}\right)^{z_j} \quad (\text{I.81})$$

Avec :

- ✓ N : Densité moyenne de charge.
- ✓ A_{ZCE} : Surface de la région de déplétion à polarisation nulle.
- ✓ ξ : Constante diélectrique.

Le potentiel de jonction $V_d(T)$ s'exprime en fonction des dopages N_D (donneurs) et N_A (accepteurs) qui constituent la capacité [I.77]:

$$V_d(T) = V_T \ln\left(\frac{N_A N_D}{n_i^2}\right) \quad (\text{I.82})$$

En insérant (I.80) dans (I.82) nous obtenons :

$$V_d(T) = V_T \ln\left(\frac{N_A N_D}{n_i^2(T_0)}\right) - m_g V_T \ln\left(\frac{T}{T_0}\right) + V_{G0}(T_0) \left(1 - \frac{T}{T_0}\right) \quad (\text{I.83})$$

$$V_d(T) = V_d(T_0) - m_g V_T \ln\left(\frac{T}{T_0}\right) + V_{G0}(T_0) \left(1 - \frac{T}{T_0}\right) \quad (\text{I.84})$$

A température ambiante :

$$C_{j0}(T_0) = A_{ZCE} \left(\frac{\xi q N}{2 \cdot V_d(T_0)}\right)^{z_j} \quad (\text{I.85})$$

(I.81) / (I.85) donne :

$$C_{j0}(T) = C_{j0}(T_0) \left(\frac{V_d(T_0)}{V_d(T)}\right)^{z_j} \quad (\text{I.86})$$

Le potentiel de diffusion présente une allure décroissante en fonction de la température. Par conséquent, la capacité de jonction $C_{j0}(T)$ aura une allure croissante (Figure I.28).

La variation thermique de cette capacité de diffusion a un impact direct sur les performances fréquentielles. En effet, l'expression (I.41) montre que l'augmentation de cette capacité en fonction de la température engendre une dégradation de la fréquence de transition f_T .

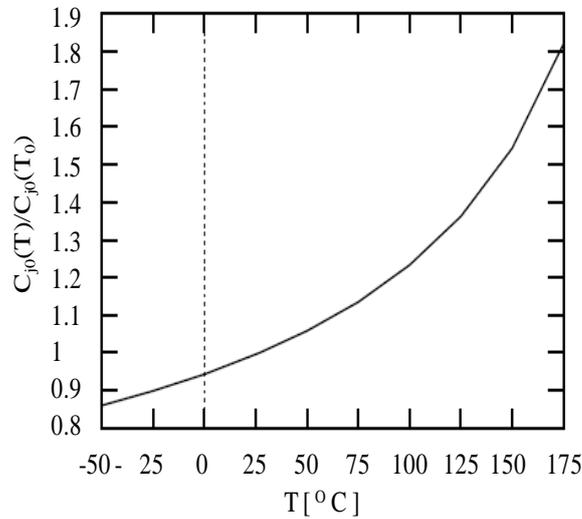


Figure I.28 : Dépendance des capacités de jonction avec la température

I.2.1.7.7 Variation du courant de saturation

Soit l'équation de la caractéristique du courant collecteur $I_C(T)$ à $V_{BC} = 0$ V :

$$I_C(T) = I_S(T) \cdot \exp\left(\frac{V_{BE}}{V_T}\right) \quad (\text{I.87})$$

Le courant de saturation $I_S(T)$ paramétré en température a pour expression

$$I_S(T) = \frac{qAD_{nB}(T) n_{iB}(T)^2}{W_B N_{aB}} \quad (\text{I.88})$$

Le coefficient de diffusion $D_{nB}(T)$ des porteurs minoritaires (électrons) dans la base s'exprime en fonction de la relation d'Einstein qui lie la mobilité des porteurs à leur coefficient de diffusion:

$$D_{nB}(T) = V_T \cdot \mu_{nB}(T) = V_T \cdot \mu_{nB}(T_0) \cdot \left(\frac{T}{T_0}\right)^{-\xi_B} \quad (\text{I.89})$$

A température ambiante T_0 :

$$\mu_{nB}(T_0) = \frac{D_{nB}(T_0)}{V_{T_0}} \quad (\text{I.90})$$

(I.90) dans (I.89) donne :

$$D_{nB}(T) = V_T \cdot \frac{D_{nB}(T_0)}{V_{T_0}} \cdot \left(\frac{T}{T_0}\right)^{-\xi_B} \quad (\text{I.91})$$

$$D_{nB}(T) = D_{nB}(T_0) \cdot \left(\frac{T}{T_0}\right)^{1-\xi_B} \quad (\text{I.92})$$

L'expression de la concentration de porteurs intrinsèques dans la base est déduite à partir de l'équation (I.80), et en posant $V_{G0}(T_0) = V_{GB}$:

$$n_{iB}^2(T) = n_{iB}^2(T_0) \cdot \left(\frac{T}{T_0}\right)^{m_g} \cdot \exp\left(\frac{V_{GB}}{V_{T_0}} \left(1 - \frac{T_0}{T}\right)\right) \quad (\text{I.93})$$

(I.92) et (I.93) dans (I.88) donne :

$$I_S(T) = \frac{qAD_{nB}(T_0) \cdot n_{iB}^2(T_0)}{W_B N_{aB}} \cdot \left(\frac{T}{T_0}\right)^{1-\xi_B} \cdot \left(\frac{T}{T_0}\right)^{m_g} \cdot \exp\left(\frac{V_{GB}}{V_{T_0}} \left(1 - \frac{T_0}{T}\right)\right) \quad (\text{I.94})$$

En posant :

$$I_S(T_0) = \frac{qAD_{nB}(T_0) n_{iB}(T_0)^2}{W_B N_{aB}} \quad (I.95)$$

On en déduit :

$$I_S(T) = I_S(T_0) \cdot \left(\frac{T}{T_0}\right)^{1-\xi_B+m_g} \cdot \exp\left(\frac{V_{GB}}{V_{T0}}\left(1-\frac{T_0}{T}\right)\right) \quad (I.96)$$

De la même manière pour le courant de base, on retrouve :

$$I_{BS}(T) = I_{BS}(T_0) \cdot \left(\frac{T}{T_0}\right)^{1-\xi_E+m_g} \cdot \exp\left(\frac{V_{GE}}{V_{T0}}\left(1-\frac{T_0}{T}\right)\right) \quad (I.97)$$

Avec :

$$I_{BS}(T_0) = \frac{qAD_{pE}(T_0) n_{iE}(T_0)^2}{W_E N_{aE}} \quad (I.98)$$

Lorsque la bande interdite décroît avec l'augmentation de la température, la barrière de potentiel vue par les électrons dans la jonction formant la diode décroît. Comme le montre la formule (I.98), il en résulte une évolution croissante du courant de saturation provoquant un recul de la tension de seuil de la diode.

I.2.1.7.8 Variation du courant d'avalanche

La dépendance avec la température des paramètres du courant d'avalanche est prise en compte via la dépendance avec la température des paramètres empiriques a_n et b_n [I.78]. Par conséquent, les paramètres $F_{AVL}(T)$ et $Q_{AVL}(T)$ sont décrits par les lois suivantes :

$$F_{AVL}(T) = F_{AVL}(T_0) \cdot \exp(\alpha_{FAVL}\Delta T) \quad (I.99)$$

$$Q_{AVL}(T) = Q_{AVL}(T_0) \cdot \exp(\alpha_{QAVL}\Delta T) \quad (I.100)$$

I.2.1.7.9 Dégradation des performances fréquentielles

Dans ce qui suit, nous passerons en revue les éléments intrinsèques du TBH intervenant dans l'expression de la fréquence de transition paramétrée en fonction de la température. La dépendance thermique de certains de ces éléments peut être considérée comme négligeable. Nous nous intéresserons donc aux paramètres physiques qui ont un impact direct sur les performances fréquentielles tel que le temps de transit. Cette étude

permettra de connaître l'origine de la dépendance des caractéristiques en température dans le but d'une modélisation plus précise.

Soit l'expression de la fréquence de transition f_T définie précédemment :

$$f_T(T) = \frac{1}{2 \cdot \pi \left(\tau_F(T) + \frac{kT}{qI_C(T)} \cdot (C_{BC}(T) + C_{BE}(T)) + (R_{CX}(T) + R_E(T)) \cdot C_{BC}(T) \right)} \quad (\text{I.101})$$

Comme nous l'avons déjà défini, le temps de transit $\tau_F(T)$ correspond à l'addition des temps de transit de chaque région du TBH (I.20).

Connaissant la dépendance du coefficient de diffusion en fonction de la température :

$$D_{nB}(T) = D_{nB}(T_0) \cdot \left(\frac{T}{T_0} \right)^{1-\xi_B} \quad (\text{I.102})$$

Et la vitesse de saturation des électrons:

$$v_{sat}(T) = v_{sat}(T_0) \left(\frac{T}{T_0} \right)^{-\alpha_{sat}} \quad (\text{I.103})$$

Les expressions (I.102) et (I.103) montrent bien une décroissance de la vitesse de saturation ainsi que du coefficient de diffusion en fonction de la température. Ces variations sont inversement proportionnelles au temps de transit, provoquant ainsi une dégradation des performances fréquentielles.

I.3 CONCLUSION

Dans ce chapitre nous nous sommes intéressés au développement des analyseurs de réseaux vectoriels depuis leurs premières apparitions sur le marché, dans les années 50, en décrivant les principes de base de fonctionnement de ces équipements pour les mesures vectorielles linéaires et non linéaires dans les domaines fréquentiel ou temporel. Cette partie a aussi comporté une étude sur l'évolution technologique des transistors bipolaires de puissance issus de la filière HBT SiGe, en passant en revue les principaux phénomènes régissant leurs fonctionnements en régimes statique et dynamique. Les différents mécanismes liés aux phénomènes de forte injection, ainsi que les limitations thermiques ont été mis en évidence. Ces rappels permettent de parfaitement situer le contexte dans lequel s'est effectuée cette thèse.

I.4 BIBLIOGRAPHIE

- [I.1] “**ZVT Multiport Vector Network Analyzer**”, *application note*, available on <http://www2.rohde-schwarz.com/product/ZVT.html>.
- [I.2] Philippe GOY, AB MILLIMETRE, Sylvain CAROOPEN, “**Sweep-able sub-millimeter sources and detectors for THz Vector Network Analyzers and Applications**”, *Product presentation*, EMW2011.
- [I.3] MT446, “**A Large-Signal Network Analyzer**”, *Product presentation*, available on: http://www.nmdg.be/product_mt4463.html
- [I.4] Vector Star “**Nonlinear Vector Network Analysis Solutions**”, MS4640A Series, Vector Network Analyzers, Microwave. *Technical Overview*, available on: <http://www.anritsu.com>.
- [I.5] “**Accurate characterization of nonlinear components in time and frequency domain**”, *EuMW 2011 workshop*.
- [I.6] T. Lacave, “**Transistor bipolaire Si/SiGe:C en noeud CMOS avancé pour applications (Sub)-Millimétriques**”, *Ph.D. dissertation*, Université de Lille1, 2011.
- [I.7] Rytting, D, “**ARFTG 50 year network analyzer history**”, *Microwave Symposium Digest*, 2008 IEEE MTT-S International , vol., no., pp.11-18, 15-20, 2008.
- [I.8] J. A. C. Kinnear, M.A, A.M.I.E.E, “**An Automatic Swept frequency Meter**”, *British Communications & Electronics*, May 1958, p 359.
- [I.9] “**An Advanced New Network Analyzer for SweepMeasuring Amplitude and Phase from 0,1 to 12.4 GHz**”, *Hewlett-Packard Journal*, Feb 1967.
- [I.10] R. A. Hackborn, “**An automatic network analyzer system**”, *Microwave Journal*, vol. 11, May 1968.
- [I.11] “**A System for Automatic Network Analysis**”, *Hewlett-Packard Journal*, Feb 1970.
- [I.12] HAND, B. p, “**Developing accuracy specifications for automatic network analyser systems**”, *Hewlett-Packard Journal*, p. 16, Feb. 1970.
- [I.13] Da Silva, E.F.; McPhun, M.K, “**Calibration of microwave network analyser for computer-corrected S parameter measurements**”, *Electronics Letters*, vol.9, no.6, pp.126-128, 1973.
- [I.14] S. Rehnmark, “**On the Calibration Process of Automatic Network Analyzer Systems**” *IEEE Trans. on Microwave Theory and Techniques*, April 1974, pp 457-458.
- [I.15] “**A Direct-Reading Network Analyzer for the 500-kHz-to-1.3-GHz frequency range**”, *Hewlett-Packard Journal*, p 2, July 1976.

- [I.16] Adamian, Vahe, “**A Novel Procedure for Network Analyzer Calibration and Verification**”, *ARFTG Conference Digest-Spring*, 41st Volume 23, June 1993pp 8-17.
- [I.17] Kurokawa. K, “**Power Waves and the Scattering Matrix**”, *Microwave Theory and Techniques, IEEE Transactions on* , Volume: 13, Mar 1965 Page(s): 94 –202.
- [I.18] Dossier “**Les analyseurs de réseaux scalaires et vectoriels**”, Septembre 2005, n°161-Electronique.
- [I.19] Jan Verspecht, “**Calibration of a measurement system for high frequency non linear devices**”, *doctorial dissertation, Vrije Universteit Brussel* , September 1995.
- [I.20] Doug Rytting, “**Network Analyzer Error Models and Calibration Methods**”, Agilent Technologies, available on: http://www-ee.uta.edu/online/adavis/ee5349/NA_Error_Models_and_Cal_Methods.pdf
- [I.21] J. Fitzpatrick, “**Error Models for Systems Measurement**”, *Microwave Journal*, pp 63- 66, May 1978.
- [I.22] A.Rumiantsev, N. Ridler, “**VNA calibration**”, *IEEE microwave magazine*, Volume 9 pp 86-99, June 2008.
- [I.23] Y. Takayama, “**A new load pull characterization method for microwave power transistors**”, *IEEE MTTs Digest Int. microwave symposium*, Vol 76, pp 218 – 220 , Jun 1976.
- [I.24] M. SIPILÄ et al, “**High frequency periodic Time domain wave form measurement system**”, *IEEE transaction on Microwave and theory and techniques*, Vol.36, n° 10, pp 1397-1405, Oct 1988.
- [I.25] G.KOMPA et al, “**Error corrected large signal waveform measurement system combining network analyzer and sampling oscilloscope capabilities**”, *IEEE transaction on microwave and theory and techniques*, Vol.38, n°4, pp 358-365 Avril 1990.
- [I.26] URS LOTTs et al, “**Measurement of magnitude and phase harmonics generated on non linear microwave two ports**”, *IEEE transaction on Microwave and theory and techniques*, Vol.37, n° 10, pp 1506-1511, Oct 1989.
- [I.27] M. Kahrs, “**50 years of RF and microwave sampling**”, *IEEE Trans. Microwave Theory Tech*, vol. 51, no. 6, pp.1787-1805, June 2003.
- [I.28] J. Farad. “**Développement et validation d’un banc de caractérisation de transistors de puissance en mode temporel impulsional**”, *Ph.D. dissertation*, Université de Limoges, 2010.
- [I.29] D.Ducatteau “**Caractérisation non linéaire et analyse de transistors à effet de champ pour application hyperfréquences dans le domaine temporel**”, *Ph.D. dissertation*, Université de Lille1, 2008.
- [I.30] <http://www.nmdg.be/jump.php?category=products>

- [I.31] **NVNA help** *Applicat.Note*, Agilent Technologies [Online]. Available on : <http://na.tm.agilent.com/pna/nvna/>
- [I.32] M.Faiz, Earles, S.K.Bin Hou; Shuyun Zhang, “**Design of a two watt power amplifier in InGaP/GaAs HBT process for very high linearity wireless applications**” *Microwave Radar and Wireless Communications (MIKON)*, 19th International Conference on , vol.1, pp.297-299, 21-23 May 2012.
- [I.33] Lochner.Zachary, Jin Kim.Hee, Lee.Yi-Che, Zhang.Yun, Choi.Suk,Shen.Shyh-Chiang,Doug Yoder.P,Ryou.Jae-Hyun, Dupuis.Russell D.”**NpN-GaN/InxGa1-xN/GaN heterojunction bipolar transistor on free-standing GaN substrate**”, *Applied Physics Letters* , vol.99, no.19, pp.193501-193501-3, Nov 2011.
- [I.34] Gilles Amadou KONÉ, “**Caractérisation des effets thermiques et des mécanismes de défaillance spécifiques aux transistors bipolaires submicroniques sur substrat InP dédiés aux transmissions optiques Ethernet à 112 Gb/s**”, *Ph.D. dissertation*, Université de Bordeaux I, 2011.
- [I.35] Virginie NODJIADJIM, “**Transistor bipolaire à double hétérojonction submicronique InP / InGaAs pour circuits numériques ou mixtes ultra-rapides**”, *Ph.D. dissertation*, Université de Lille I, 2009.
- [I.36] T. Lacave, P. Chevalier, Y. Campidelli, L. Depoyan, L. Berthier, F. André, M. Buczko, G. Avenier, C. Gaquière, A. Chantre. “**Influence of the Selectively Implanted Collector Integration on +400 GHz fMAX Si/SiGe:C HBTs**”, *Abstract #1889, 218th ECS Meeting*, © 2010 The Electrochemical Society.
- [I.37] Bardeen, J., Brattain, W.H., “**The transistor, a semiconductor triode**”, *Physical Review*, 74, 230, 1948.
- [I.38] H. F. Matare, H. Welker, Westinghouse, “**Crystal device for controlling electric currents by means of a solid semiconductor**”, *French priority*, August 1948.
- [I.39] Shockley.W, “**Circuit element utilizing semiconductive material**”, *U.S. patent 2.569.347*, Sept 1951.
- [I.40] Kroemer. H, “**Theory of wide-gap emitter for transistors**”, *Proceeding of IRE*, Vol. 45, Page(s) : 1535-1537, 1957.
- [I.41] TI, “**First commercial silicon transistor**”, <http://www.ti.com/corp/docs/company/history/timeline/semicon/1950/docs/54commercial.htm>
- [I.42] C. Mark Melliar-Smith, Michael G. Borrus, Douglas E. Haggan, Tyler Lowrey, Alberto San Giovanni Vincentelli, “**The Transistor: An invention becomes a big business**”, *Proceedings of the IEEE*, Volume: 86, Page(s): 86-110, Jan 1998.
- [I.43] E. Kasper, H. J. Herzog et H. Kibbel , “**A one-dimensional SiGe superlattice grown by UHV epitaxy**”, *Journal of Applied Physics*, Vol. 8, Page(s) : 1541-1548, 1975.

- [I.44] Meyerson, B.S., “**Low-temperature silicon epitaxy by ultrahigh vacuum / chemical vapor deposition**”, *Applied Physics Letters*, Vol. 48, Page(s) : 797-799, 1986.
- [I.45] Iyer, S.S., Patton, G.L., Delage, S.S., Tiwari, S., Stork, J.M.C., “**Silicon-germanium base heterojunction bipolar transistors by molecular beam epitaxy**”, *Technical Digest of IEDM*, Page(s): 874-876, 1987.
- [I.46] Comfort, J.H., Patton, G.L., Cressler, J.D., Lee, W., Crabbe, E.F., Meyerson, B.S., Sun, J.Y.-C., Stork, J.M.C., Lu, P.-F., Burghartz, J.N., Warnock, J., Scilla, G., Toh, K.-Y., D'Agostino, M., Stanis, C., Jenkins, K., “**Profile leverage in self-aligned epitaxial Si or SiGe base bipolar technology**”, *Technical Digest of IEDM*, Page(s): 21-24, 1990.
- [I.47] Harame, D.L., Stork, J.M.C., Meyerson, B.S., Crabbe, E.F., Patton, G.L., Scilla, G.J., de Fresart, E., Bright, A.A., Stanis, C., Megdanis, A.C., Manny, M.P., Petrillo, E.J., Dimeo, M., McIntosh, R.C., Chan, K.K., “**SiGe-base PNP transistors fabricated with n-type UHV/CVD LTE in a ‘No Dt’ process**”, *Technical Digest of Symposium on VLSI Technology*, Page(s): 47-48, 1990.
- [I.48] Harame, D.L., Crabbe, E.F., Cressler, J.D., Comfort, J.H., Sun, J.Y.-C., Stiffler, S.R., Kobeda, E., Burghartz, J.N., Gilbert, M.M., Malinowski, J.C., Dally, A.J., Ratanaphanyarat, S., Saccamango, M.J., Rausch, W., Cotte, J., Chu, C., Stork, J.M.C., “**A high performance epitaxial SiGe base ECL BiCMOS technology**”, *Technical Digest of IEDM*, Page(s): 19-22, 1992.
- [I.49] Kasper, E., Gruhle, A., Kibbel, H., “**High speed SiGe-HBT with very low base sheet resistivity**”, *Technical Digest of IEDM*, Page(s): 79-8, 1993.
- [I.50] Crabbe, E.F., Meyerson, B.S., Stork, J.M.C., Harame, D.L., “**Vertical profile optimization of very high frequency epitaxial Si and SiGe base bipolar transistors**”, *Technical Digest of IEDM*, Page(s): 83-86, 1993.
- [I.51] Harame, D.L., Schonenberg, K., Gilbert, M., Nguyen-Ngoc, D., Malinowski, J., Jeng, S.-J., Meyerson, B., Cressler, J.D., Groves, R., Berg, G., Tallman, K., Stein, K., Hueckel, G., Kermarrec, C., Tice, T., Fitzgibbons, G., Walter, K., Colavito, D., Houghton, T., Greco, N., Kebede, T., Cunningham, B., Subbanna, S., Comfort, J.H., Crabbe, E.F., “**A 200 mm SiGe-HBT technology for wireless and mixedsignal applications**”, *Technical Digest of IEDM*, Page(s): 437-440, 1994.
- [I.52] Lanzerotti, L.D., St. Amour, A., Liu, C.W., Sturm, J.C., Watanabe, J.K., Theodore, D., “**Si/Si_{1-x-y}GexCy/Si heterojunction bipolar transistors**”, *IEEE Electron Device Letters*, Vol. 17, Page(s): 334-337, July 1996.
- [I.53] Jeng, S.J., Jagannathan, B., Rieh, J.-S., Johnson, J., Schonenberg, K.T., Greenberg, D., Stricker, A., Chen, H., Khater, M., Ahlgren, D., Freeman, G., Stein, K., Subbanna, S., “**210-GHz fT SiGe HBT with a non-self aligned structure**”, *IEEE Electron Device Letters*, Volume 22, Page(s): 542-544, Nov. 2001.
- [I.54] Rieh, J.S., Jagannathan, B., Chen, H., Schonenberg, K.T., Angell, D., Chinthakindi, A., Florkey, J., Golan, F., Greenberg, D., Jeng, S.-J., Khater, M., Pagette, F., Schnabel,

- C., Smith, P., Stricker, A., Vaed, K., Volant, R., Ahlgren, D., Freeman, G., Stein, K., Subbanna, S., “**SiGe HBTs with cut-off frequency of 350 GHz**”, *Technical Digest of IEDM*, Page(s): 771-774, 2002.
- [I.55] Geynet, B., Chevalier, P., Vandelle, B., Brossard, F., Zerounian. N., Buczko, M., Gloria, D., Aniel, F., Dambrine, G., Danneville, F., Dutartre, D., Chantre, A., “**SiGe HBTs Featuring $f_T > 400\text{GHz}$ at Room Temperature**”, *Proceedings of BCTM*, Page(s): 121-124, [**Best student paper award**], 2008.
- [I.56] Chevalier P. et al. “**A Conventional Double-polysilicon FSASEG Si/SiGe:C HBT Reaching 400 GHz f_{MAX}** ”, in BCTM proceeding, 2009.
- [I.57] L. D. Lanzerotti, J. C. Sturm , E. Stach, R. Hull, T. Buyuklimanli, and C. Magee, “**Suppression of Boron Outdiffusion in SiGe HBTs by Carbon Incorporation**”, *Electron Devices Meeting*, Conference Publications, Page(s): 249-252, Dec. 1996.
- [I.58] Boucaud P., Francis C., Julien F. H., Lourtioz J.-M., Bouchier D., Bodnar S., Lambert B., Regolini J. L., “**Band-edge and deep level photoluminescence of pseudomorphic Si_{1-x-y}GexCy alloys**”, *Applied Physics Letters* 64(7), Page(s): 875-877, Février 1994.
- [I.59] Ashburn P., “**Design and Realization of Bipolar Transistors**”, John Wiley and Sons, 1988.
- [I.60] Esaki. L., “**New Phenomenon in Narrow Germanium p-n Junctions**”, *Phys. Rev*, 109, Page(s): 603-604, 1958.
- [I.61] Duschl R., “**Physics and Applications of Si/SiGe/Si Resonant Interband Tunneling Diodes**”, *Thin Solid Films*, 380, Page(s): 151-153, 2000.
- [I.62] Lagarde, D., Chevalier, P., Schwartzmann, T., Chantre, A., “**Band-to- Band Tunneling in Vertically Scaled SiGeC HBTs**”, *IEEE Transactions on Electron Devices* 27(4), Page(s): 275-277, Avril 2006.
- [I.63] L.W. Nagel. “**SPICE2: A computer program to simulate semiconductor circuits**”, *Electronics Research Laboratory Rep. no. ERL-M520*, University of California, Berkeley, 1975.
- [I.64] Miller S.L., “**Ionization rates for electrons and holes in silicon**”, *Phys Rev*. Volume 109 Page(s): 1234, 1955.
- [I.65] A. G. Chynoweth, “**Ionization Rates for Electron and Holes in Silicon**”, *Physical Review*, Vol. 109, pp. 1537, 1958.
- [I.66] M. Schröter, Z. Yan, T. Y. Lee and W. Shi, “**A Compact Tunneling Current and Collector Breakdown Model**”, *Proceedings of the Bipolar/BiCMOS Circuits and Technology Meeting (BCTM)*, pp. 203-206, 1998.
- [I.67] S.M. Sze, “**Physics of Semiconductor Devices**”. New York, Wiley, 1981.

- [I.68] Kirk C. T., “**A Theory of Transistor CutOff Frequency (f_T) Fall off at High Current Densities**”, *IRE Transactions on Electron Devices* 9, Mars 1962, Page(s): 164-174
- [I.69] Fu Qiang, Zhang Wan-Rong, Jin Dong-Yue, Xie Hong-Yun, Zhao Xin, Wang Ren-Qing, “**Effect of Base Heavy Doping on Thermal Characteristic of SiGe HBT**” *Electric Information and Control Engineering (ICEICE)*, Page(s) 1365-1367, Avril 2011.
- [I.70] Shuzhen You, Stefaan Decoutere, Stefaan Van Huylenbroeck, Arturo Sibaja-Hernandez, Rafael Venegas, Kristin De Meyer, “**Impact of Isolation Scheme on Thermal Resistance and Collector-substrate Capacitance of SiGe HBTs**”, *Solid-State Device Research Conference (ESSDERC)*, Page(s): 243-246, Sept. 2011.
- [I.71] Amit Kumar Sahoo, Sébastien Fregonese, Thomas Zimmer, Senior Member, IEEE, and Nathalie Malbert, “**Thermal Impedance Modeling of Si-Ge HBTs From Low-Frequency Small-Signal Measurements**”, *Electron Device Letters, IEEE*, Page(s): 119-121, Feb 2011.
- [I.72] J.C.J. Paasschens, W.J Kloosterman, R.J. Havens, “ **Parameter Extraction for the Bipolar Transistor Model MEXTRAM**”, *Nat. Lab Unclassified Report, NL-UR 2001/801*, pp.58-59, May 2001.
- [I.73] D.B.M. Klaassen, “**A Unified Mobility Model for Device Simulation- I Model Equation and Concentration Dependence**”, *Solid-State Elect., No 7*, pp. 953-959, 1992.
- [I.74] P. Ashburn, “**SiGe Heterojunction Bipolar Transistors**”, 2003, édité par John Wiley & Sons Ltd, The Atrium, Southern Gate, Chichester, England.
- [I.75] <http://www.ioffe.ru/SVA/NSM/Semicond/>
- [I.76] J.S. Lin, and A. Salama, “**A VBE(T) Model with Application to Bandgap Reference Design**”, *IEEE J. of Solid State Circuit*, p. 1283, Dec. 1985.
- [I.77] J. C. J. Paasschens, J. Kloosterman, V. D. Toorn, “**Model derivation of MEXTRAM 504: the physics behind the model**”, *Unclassified Report NLUR 2002/806*, Philips Electronics, 2002.
- [I.78] P. Mars, “**Temperature dependence of avalanche breakdown voltage in pn junctions**”, *Int. J. Electronics*, Vol. 32, No. 1, pp. 23-37, 1972.

CHAPITRE II :

**MISE EN ŒUVRE DE L'ANALYSEUR DE
RESEAUX VECTORIEL NON LINEAIRE NVNA**

II.1 INTRODUCTION

Dans le chapitre précédent, nous avons vu l'intérêt de la caractérisation en puissance et de la modélisation non linéaire en hyperfréquences, ainsi que les principaux phénomènes régissant le fonctionnement d'un composant de puissance issu de la filière HBT SiGe. L'objet de ce chapitre consiste en la mise en œuvre et la validation du banc de mesure non linéaire NVNA nouvellement acquis au sein du laboratoire pour les caractérisations grand signal.

A l'instar du LSNA, le NVNA utilise la méthode de mesure fréquentielle pour la transposition vers les basses fréquences et présente l'avantage d'avoir une très bonne dynamique de mesure à l'égard des systèmes temporels. En ce qui concerne son architecture et son étalonnage, ceux-ci restent similaires à un VNA classique [II.1] auxquels s'ajoutent un étalonnage en puissance et en phase afin de reconstituer le comportement non linéaire des ondes incidentes et réfléchies du dispositif sous test.

Dans un premier temps, nous décrirons le fonctionnement de cet analyseur de réseaux vectoriel non linéaire NVNA, sa structure interne et le rôle des différents éléments le constituant. Des premiers résultats expérimentaux seront analysés sur des dispositifs de référence en structure coaxiale et sous pointes, puis des comparaisons avec les données issues du LSNA dans les mêmes conditions de fonctionnement et de polarisation seront effectuées pour une validation en régime non linéaire.

II.2 DESCRIPTION DU BANC DE MESURE NON LINEAIRE NVNA

L'analyseur de réseaux vectoriel non linéaire NVNA commercialisé par la société Agilent Technologies est en fait basé sur l'architecture de l'analyseur de réseaux linéaire PNA-X [II.2]. Ce dernier est disponible dans la gamme de fréquences de 10 MHz à 13.5, 26.5, 43.5, 50 et récemment 67 GHz, en configuration 2 ou 4 ports. Pour les caractérisations non linéaires, les modifications majeures apportées sur cet instrument se situent principalement au niveau du système interne. On bascule ainsi d'une application pour les mesures linéaires (VNA) à celle relative aux mesures non linéaires (NVNA) dans un environnement 50 ohms. Le laboratoire s'est équipé de cet instrument fonctionnant dans la bande 10-50 GHz en 2008 (figure II.1).

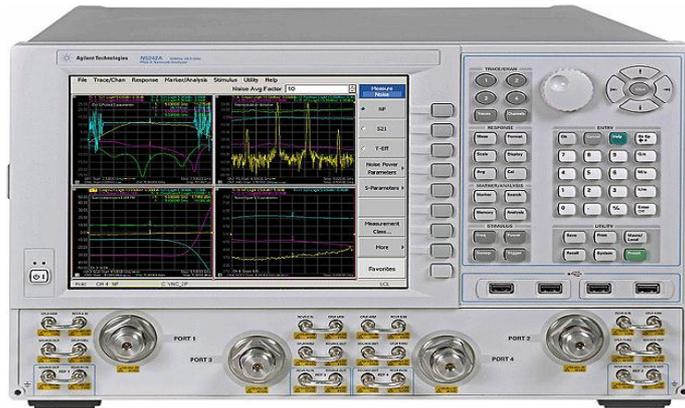


Figure II.1 : L'analyseur de réseaux vectoriel non linéaire NVNA

Dans sa configuration initiale, le PNA-X permet d'effectuer des caractérisations en paramètres S_{ij} en régime linéaire sur ses quatre ports aussi bien en structure coaxiale que sous pointes. Pour les mesures non linéaires, seulement deux ports sont utilisés, les deux autres sont dédiés aux deux références de phase : l'une pour calibrer le système et l'autre pour déterminer l'écart de phases entre les fréquences harmoniques et la fréquence fondamentale durant la mesure. Les cavaliers sur la face avant permettent d'accéder à différents niveaux de la structure interne, tels que les récepteurs de mesure ainsi que les deux sources internes.

II.2.1 Architecture interne

L'analyseur de réseaux vectoriel non linéaire NVNA regroupe en un seul bloc les différents éléments nécessaires pour la caractérisation grand signal (figure II.2) :

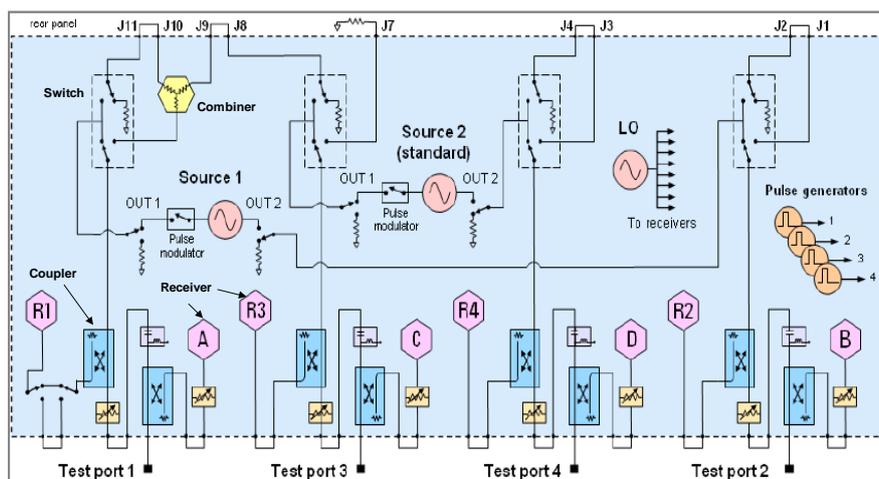


Figure II.2 : Structure interne de l'analyseur de réseaux vectoriel non linéaire NVNA[II.2]

- ✓ **Des coupleurs** hyperfréquences 50GHz permettant de séparer les ondes incidentes et réfléchies [II.3].
- ✓ **Des circuits de polarisation** 40Volts DC afin de polariser le dispositif actif sous test.
- ✓ **Des récepteurs de mesure** pour l'analyse des ondes incidentes et réfléchies : R_i (pour les ondes incidentes) et A, B, C, D (pour les ondes réfléchies).

Il est indispensable de solliciter le fonctionnement de ces récepteurs dans leur zone de linéarité afin de ne pas altérer les données liées aux mesures. A cet effet un atténuateur manuel est placé devant chaque récepteur permettant ainsi de régler les niveaux d'atténuation allant de 0 à 35 dB par pas de 5 dB.

- ✓ **Un oscillateur local LO** pour la transposition des données d'acquisition vers les basses fréquences.
- ✓ **Deux sources hyperfréquences 50 GHz** avec un très faible niveau d'harmoniques, pour une caractérisation précise de dispositifs actifs fournissant jusqu'à 17 dBm en puissance. Des atténuateurs ajustables sont également disponibles à leurs sorties avec des niveaux allant de 0 à 60 dB par pas de 5 dB.

La première source (S1) est utilisée pour la génération du signal incident sur le dispositif sous test à une fréquence fondamentale fixe et pour plusieurs niveaux de puissance, la seconde (S2) est dédiée à la référence de phase afin que cette dernière puisse cadencer les données liées aux mesures avec l'oscillateur local lors de la transposition vers les basses fréquences.

- ✓ **Des modulateurs d'impulsions** sont également inclus dans la structure pour des caractérisations non linéaires en mode pulsé « *Envelope domain* ».
- ✓ **4 commutateurs mécaniques hyperfréquences** pouvant servir quand le niveau de puissance de la source est insuffisant. Dans ce cas, un amplificateur externe peut être ajouté au niveau de la source S1 en la connectant sur la face arrière entre J11 et J10.
- ✓ **Un combineur interne**, permettant l'ajout d'une source externe pour des mesures multi-tons.

II.2.2 Principe de fonctionnement

Le diagramme simplifié (figure II.3) décrit le système de mesures NVNA à base de mélangeurs. Les 4 canaux permettent de considérer un DUT à 2 ports. L'oscillateur local est utilisé pour la conversion vers les basses fréquences IF des signaux RF pouvant aller jusqu'à 50 GHz. Les signaux IF sont ensuite numérisés et traités par le logiciel interne du NVNA.

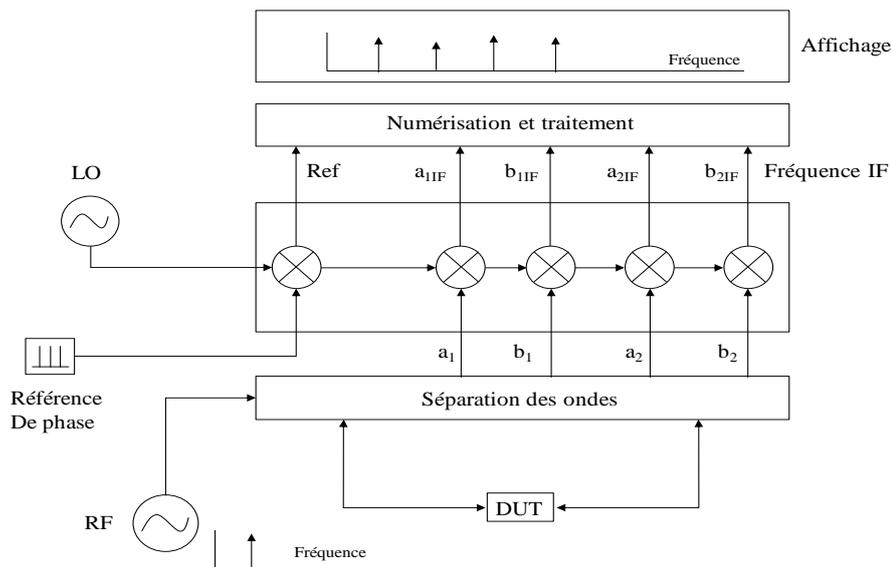


Figure II.3 : Principe de fonctionnement de l'analyseur de réseaux vectoriel non linéaire NVNA [II.4].

A chaque balayage en fréquence, l'oscillateur local va être déphasé d'une valeur inconnue altérant ainsi l'information sur la mesure de phase. Il en résulte que les composantes fréquentielles de chacune des ondes a_1 , b_1 , a_2 , b_2 ne peuvent plus être directement mesurées. Une référence de phase HPR aura pour rôle une synchronisation en phase des raies spectrales lors de la transposition vers les basses fréquences IF, de sorte que la variation de phase de l'oscillateur local entraîne la même variation de phase sur chaque composante spectrale pour une onde donnée.

La société Agilent développe des modules de référence permettant de générer des harmoniques stables en sortie à partir d'un signal d'entrée RF. Ces étalons de précision fournissent des mesures constantes dans le temps avec une bonne stabilité thermique pour les caractérisations non linéaires [II.5]. Leurs architectures internes sont basées autour d'un circuit *MMIC InP* (*Monolithic Microwave Integrated Circuit*) et validées par l'Institut National des Standards et des Technologies (*NIST*).

Le modèle de HPR utilisé dans le cadre de ce travail est le «*comb generator*» U9391C disponible en structure coaxiale [II.6], et pouvant être piloté en configuration source externe ou interne du NVNA.



Figure II.4 : La référence de phase « *comb generator* » d'Agilent U9391C [II.6]

Comme précisé précédemment, il est nécessaire de disposer de deux références de phase. L'une sera utilisée comme référence durant toute la procédure d'étalonnage et pour les mesures, la seconde pour la calibration du système.

II.2.3 Comparaison avec le LSNA

Comme nous l'avons précisé dans le chapitre I, deux approches peuvent être considérées pour la caractérisation non linéaire : l'échantillonnage harmonique et celle basée sur les mélangeurs. Ces deux instruments proposent cependant les mêmes types de caractérisation, avec toutefois un mode de fonctionnement totalement différent.

Le principe de mesure du LSNA est basé sur celui du mélangeur multi-harmoniques. Il va donc convertir à un instant t_0 plusieurs harmoniques de la bande DC-50GHz vers une bande passante DC-10MHz. Par contre, le NVNA est basé sur le principe d'un récepteur hétérodyne. Il va donc effectuer une transposition de fréquences sur une bande passante proche de la résolution du filtre d'analyse. Ces différences d'architecture et de principe de fonctionnement sont mises en évidence au niveau de la dynamique de mesure. En effet le rapport signal sur bruit est moins important au LSNA (60 dB contre plus de 100 dB pour le NVNA). Néanmoins, ces deux instruments permettent la mesure d'ondes de puissance dans le plan du DUT jusqu'à 50GHz. Le tableau II.1 répertorie les principales différences auxquelles nous ferons référence dans le cadre de nos travaux [II.7].

NVNA	LSNA
Principe basé sur des mélangeurs	Principe de l'échantillonnage harmonique
Rapport signal sur bruit (SNR) proche de celui d'un VNA (~ -120 dBm).	Rapport signal sur bruit (SNR) plus faible (~ -60 dB).
Pour une onde donnée (incidente ou réfléchie), chaque composante spectrale est mesurée séparément dans le domaine fréquentiel. Une synchronisation de phase entre ces raies est donc nécessaire.	Pour une onde donnée (incidente ou réfléchie), tout le spectre est mesuré en une seule fois. Il n'y a donc pas besoin de synchronisation de phase entre les raies spectrales.
Du fait que chaque raie spectrale est mesurée séparément, le temps de mesure est relativement long et peut également être influencé par le choix de la résolution du filtre <i>IFbandwidth</i> .	Du fait que l'ensemble de l'onde est mesuré en une seule fois, le temps de mesure est plus court.
Nécessite un réglage manuel des récepteurs de mesure en fonction de la puissance qui sera disponible avant d'effectuer un étalonnage.	Réglage automatique des récepteurs de mesure en fonction de la puissance disponible durant celle-ci.
Procédures d'étalonnage en structure sous pointes pour les mesures de puissance indéfinies.	Procédures d'étalonnage en structure sous pointes prédéfinies.

Tableau II.1 : Principales différences entre les deux systèmes NVNA/LSNA

Afin de protéger les récepteurs de mesure, le LSNA possède des atténuateurs automatiques qui s'ajustent en fonction des niveaux de puissance disponibles. Le NVNA est équipé d'atténuateurs manuels. Il est alors nécessaire de définir au préalable les niveaux de puissance qui seront disponibles dans le plan du DUT avant d'effectuer un étalonnage. Un des points importants concerne aussi l'architecture du NVNA. Celle-ci est définie pour une calibration en structure coaxiale et sous pointes uniquement dans un environnement 50 ohms, contrairement au LSNA qui permet aussi d'effectuer un étalonnage pour des charges différentes grâce à une procédure prédéfinie de calibration auxiliaire [I.29]. Le développement du banc NVNA en configuration «*load-pull*» sera développé dans le chapitre III.

II.3 ETALONNAGE POUR DES MESURES EN STRUCTURE COAXIALE

Comme nous l'avons souligné précédemment, il est indispensable de bien définir les niveaux de puissance qui seront disponibles dans le plan du DUT avant d'effectuer un étalonnage. Par ailleurs, la qualité des données expérimentales va également dépendre de la résolution de filtre *IFbandwidth* choisie : un filtre de plus en plus étroit permettra une amélioration de la dynamique. Cependant, il entrainera un temps de mesure plus long pouvant favoriser l'évolution du dispositif sous test durant la caractérisation. Cela aura pour conséquence d'obtenir des données non reproductibles. Des compromis sont donc à établir afin de trouver la configuration optimale à ajuster en fonction des performances attendues des dispositifs à caractériser.

II.3.1 Modèle d'erreurs vectoriel

L'analyseur de réseaux vectoriel non linéaire NVNA présente un certain nombre d'imperfections pouvant être classées dans les catégories suivantes :

- ✓ **Les erreurs aléatoires** : elles sont imprévisibles car elles varient avec le temps et ne peuvent pas être éliminées par étalonnage. Elles sont principalement dues au bruit apporté par les instruments de mesure (bruit BF, bruit RF, bruit de phase ...), mais également à la reproductibilité des connexions et la flexion des câbles. Ces erreurs peuvent néanmoins être minimisées en effectuant une moyenne sur plusieurs mesures.
- ✓ **Les erreurs de dérive** : principalement liées à l'environnement de test de l'instrument comme la variation de température. Dans l'idéal, une température ambiante stable permet de les minimiser. Dans notre cas, le PNA-X regroupe ses différents éléments dans un seul bloc équipé d'un système de ventilation. De plus la centrale de caractérisation du laboratoire est équipée d'une climatisation et d'un hygromètre afin de contrôler précisément la température et le degré d'humidité de l'air (température = 23 °C, et hygrométrie à 45 %).
- ✓ **Les erreurs systématiques** : telles que les erreurs de directivité, de couplage et de désadaptation de source.

L'étalonnage relatif S_{ij} d'un analyseur de réseaux vectoriel sert à corriger les imperfections de mesures dues uniquement aux erreurs systématiques. Ces erreurs sont supposées reproductibles et donc invariantes dans le temps. Elles sont caractérisées au cours du processus d'étalonnage et éliminées mathématiquement lors des mesures.

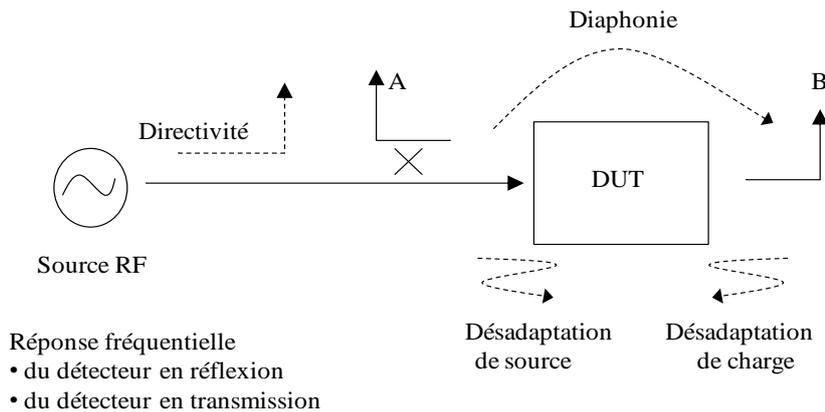


Figure II.5 : Représentation des 6 termes d'erreur systématique en mode « forward ».

La figure II.5 représente les principaux termes d'erreurs systématiques associées aux mesures du réseau en mode direct. Les erreurs relatives mises en évidence concernent la directivité, la diaphonie ainsi que les erreurs liées aux réflexions du signal ainsi que les désadaptations de source et de charge, sans oublier la catégorie d'erreurs liées à la réponse en fréquence des récepteurs de mesure en réflexion et transmission. Le modèle d'erreur complet à deux ports comprend alors six termes d'erreur en mode «*forward*» et six autres mêmes termes en mode «*reverse*», ce qui fait un total de 12 termes d'erreur à caractériser. Leur détermination nécessite l'utilisation de plusieurs standards dont le choix dépend de la méthode d'étalonnage que l'on souhaite appliquer.

II.3.2 Etalonnage vectoriel

Dans le chapitre précédent, nous avons décrit brièvement plusieurs méthodes de calibrage disponibles dans la littérature. Leurs noms dépendent essentiellement des standards qu'elles utilisent, comme la *TRM* (*Thru, Reflect, Match*), la *TTRM* (*Thru, Reflect, Reflect, Match*) ou encore la *SOLT* (*Short, Open, Load, Thru*) qui est la plus couramment utilisée. Cette première étape d'étalonnage permet d'assurer la mesure des rapports entre les ondes incidentes et réfléchies (paramètres S_{ij} du dispositif sous test) comme n'importe quel analyseur de réseaux vectoriel usuel.

Dans sa configuration actuelle, le NVNA impose un étalonnage linéaire vectoriel de type *SOLT* qui utilise les quatre standards court-circuit, circuit ouvert, charge 50 ohms et ligne disponible en structure coaxiale 2.4 mm. Leurs caractéristiques (impédance, capacité et temps de retard) sont parfaitement connues et fournies avec le Cal-Kit électronique ou mécanique. En prenant le cas d'une mesure en réflexion sur un port, nous obtenons trois termes d'erreur

systematique à déterminer (directivité, désadaptation de source, et réponse du détecteur en réflexion) (figure II.6).

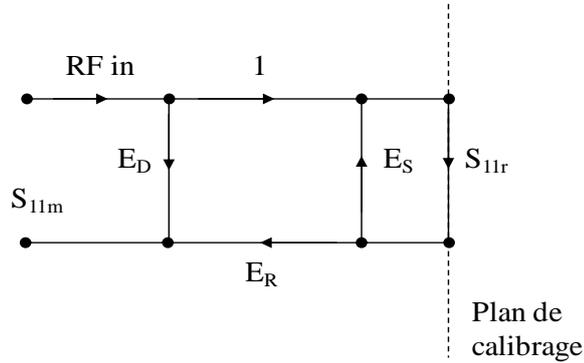


Figure II.6 : Schéma 1-port des termes d'erreurs de directivité, désadaptation de source et réponse du détecteur (E_D , E_S , E_R)

L'erreur de directivité E_D prend en compte non seulement la partie du signal réfléchi par le DUT, mais également les ondes non transmises dans le DUT et reçues par le coupleur. Le terme E_S représente l'erreur de source, quand l'impédance au plan de référence n'est pas exactement l'impédance caractéristique (généralement 50 ohms). Enfin, le terme E_R décrit les imperfections entre les canaux de test et le plan de référence (principalement l'atténuation et le déphasage). Grâce au formalisme de Mason, ces termes d'erreur établissent un lien direct entre les paramètres S_{ij} mesurés, non corrigés (S_{11m}) et les paramètres S_{ij} réels corrigés (S_{11r}) via la relation :

$$S_{11m} = E_D + \frac{E_R S_{11r}}{1 - S_{11r} E_S} \quad (\text{II.1})$$

Nous obtenons ainsi une équation avec trois inconnues à résoudre pour calculer le coefficient de réflexion effectif relatif à la valeur mesurée (S_{11m}). A partir d'un calibrage avec trois étalons de mesure, on génère à partir de l'équation (II.1) un système de trois équations à trois inconnues.

En utilisant par exemple une *SOL* on a :

- ✓ Un court-circuit (*Short*) $S_{11r_CC} = -1$
- ✓ Un circuit ouvert (*Open*) $S_{11r_CO} = 1$
- ✓ Une charge (*Load*) $S_{11r_z_0} = 0$

On obtient alors :

$$S_{11m_CO} = E_D + \frac{E_R}{1 - S_{11r} E_S} \quad (\text{IV.2})$$

$$S_{11m} = E_D + \frac{E_R S_{11r_CC}}{1 - S_{11r} E_S} \quad (\text{IV.3})$$

$$S_{11m_Z_0} = E_D \quad (\text{IV.4})$$

Ces erreurs sont alors prises en compte et corrigées analytiquement par le logiciel interne du PNA-X permettant ainsi le calcul des paramètres S_{ij} en réflexion dans le plan du dispositif sous test.

II.3.3 Etalonnage du NVNA pour des mesures non linéaires

Pour des mesures en réflexion sur un seul port du dispositif, un étalonnage 1 port peut s'avérer suffisant. Dans notre cas, nous nous intéressons plutôt à la caractérisation de dispositifs actifs aussi bien en transmission qu'en réflexion. Les deux ports du composant sont alors sollicités. Une calibration deux ports s'avère donc nécessaire afin de revenir dans le plan du dispositif sous test aussi bien en mode direct qu'inverse. Le système NVNA utilise une méthode d'étalonnage *SOLT* «full two ports» afin de déterminer les 12 termes qui permettent de tenir compte de toutes les erreurs systématiques [II.1]. Par ailleurs, ces étapes permettent d'obtenir les rapports entre les ondes dans le plan du DUT en régime linéaire. Un étalonnage spécifique en module et phase est donc par la suite appliqué afin de séparer les ondes incidentes et réfléchies dans le plan du dispositif sous test [I.29], [II.8].

II.4 CONFIGURATIONS D'INSTRUMENTATION

Telle qu'elles sont présentées dans la documentation technique, deux configurations d'instrumentation sont envisageables pour les mesures non linéaires :

- (1) *Utilisation d'une source externe pour la référence de phase*
- (2) *Utilisation de la source interne du NVNA*

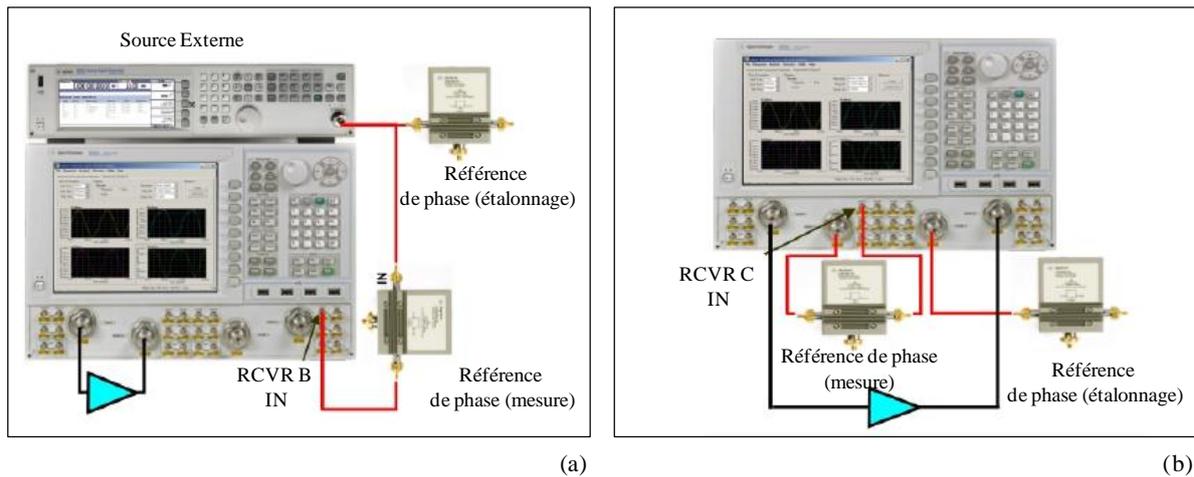


Figure II.7 : Configurations d'instrumentation pour les mesures non linéaires (a) : utilisation d'une source externe, (b) utilisation d'une source interne pour la référence de phase

En fonction de la configuration sélectionnée, la caractérisation du dispositif sous test ne s'effectuera pas sur les mêmes ports de mesure. De plus, la configuration (a) est moins avantageuse étant donné qu'elle nécessite la disponibilité d'une source additionnelle.

II.4.1 Linéarité des récepteurs

Comme nous l'avons indiqué précédemment, il est impératif de tenir compte de la linéarité des récepteurs de mesure. Afin d'éviter tout risque de saturation, leurs atténuateurs en entrée ont été ajustés afin de ne pas altérer les données expérimentales. A titre indicatif, la documentation technique [II.9] précise qu'il existe un risque probable de compression pour des niveaux de puissance compris entre -10 et -20 dBm dans le plan des récepteurs. Par ailleurs, lors de nos échanges avec la société *Agilent Santa Rosa*, ceux-ci préconisaient d'être plutôt proche de -20 dBm.

Dans notre cas de figure, nos mesures ont été effectuées sur un dispositif de référence nommé le «*Golden Device*». Celui-ci présente des niveaux de puissance hyperfréquence de sortie pouvant aller jusqu'à 17 dBm pour la fréquence fondamentale. En tenant compte des pertes d'insertion du coupleur (12 dB), la puissance injectée à l'entrée du récepteur sera de 5 dBm (figure II.8). Les risques de saturation, voire même de destruction du récepteur sont par conséquent très élevés.

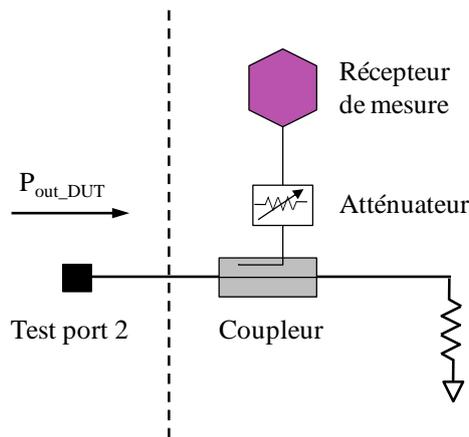


Figure II.8 : Schéma simplifié pour la mesure de l'onde transmise du DUT vers le NVNA

Le niveau d'atténuation est obtenu à partir de l'équation :

$$\text{Atténuation} = P_{outDUT} - 12 \text{ dB (couplage)} - Pin_{Receiver}$$

Ainsi, pour un niveau de puissance P_{out_DUT} de 17 dBm, il faudra atténuer l'onde de puissance de 25 dB si l'on veut conserver la linéarité du récepteur ($Pin_{Receiver} = -20$ dBm).

II.4.2 Configuration des références de phase

Les deux références de phase HPR sont pilotées en port USB à partir du NVNA et génèrent des harmoniques à partir d'un signal d'entrée RF_{IN} . Plusieurs paramètres de réglage sont alors accessibles.

- ✓ *Source* (choix d'une source externe ou interne)
- ✓ *Power* (niveau de puissance à l'entrée des modules)
- ✓ *Ext divide ratio* (diviseur externe)
- ✓ *Divide ratio* (diviseur interne)
- ✓ *Desired PRF* (fréquence d'excitation désirée)

La fréquence d'excitation PRF (*Pulse Repetitive Frequency*) maximale en entrée est de 2.5 GHz avec une puissance maximale de 5 dBm. Ce signal d'entrée est modulable jusqu'à 16 fois et permet de définir l'espacement entre deux raies successives à la sortie de la HPR (*Ext divide ratio* et *divide ratio*). Le mode automatique permet à cet effet de régler de lui même la configuration adéquate de manière à avoir le plancher de bruit le plus faible possible. Cette condition n'est possible que si on distribue davantage d'énergie sur moins de raies en sortie

afin de garder de hauts niveaux sur les composantes spectrales (figure II.9). Notons aussi que l'espacement entre chaque raie doit aussi être un multiple de la fréquence de mesure.

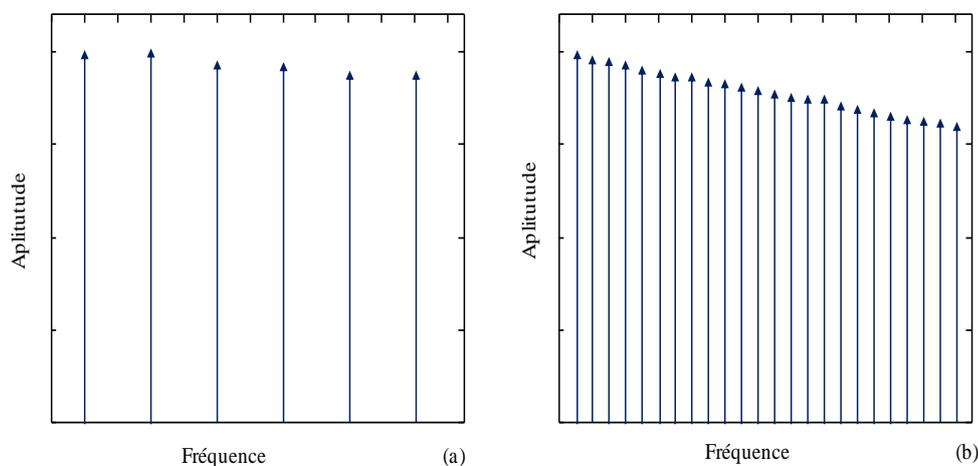


Figure II.9 : Raies spectrales en sortie de la référence de phase en fonction de la fréquence pour deux configurations différentes relatives à la fréquence d'excitation : $PRF (a) > PRF (b)$

L'espacement entre les raies est alors défini par la relation [II.9] :

$$PRF \times Divide\ ratio \times Ext\ divide\ ratio \quad (II.5)$$

Pour une mesure à la fréquence fondamentale de 4 GHz par exemple, on préférera une fréquence PRF d'excitation de 2 GHz avec un diviseur externe de 2. Nous obtiendrons alors un espacement de 4 GHz entre chaque raie.

Des tests de mesure effectués sur le «*Golden Device*» dans différentes configurations de fréquence d'excitation PRF et de *divide ratio* n'ont permis de déceler aucune différence notable sur les mesures obtenues. Néanmoins, ce paramètre est gardé en mode «*auto*» par mesure de précaution pour les mesures futures.

II.5 ESTIMATION DE LA DYNAMIQUE DE MESURE DU NVNA

Dans la suite de ce manuscrit, nous allons décrire les étalonnages effectués pour différentes résolutions de filtre *IFBW* comprises entre 30 et 400 Hz afin d'évaluer la précision et la dynamique de mesure de notre instrumentation en configurations sources interne et externe. Notre étude a porté sur un amplificateur de puissance 10 dB fourni par nos collaborateurs Agilent Santa Rosa. Des mesures ont ensuite été effectuées à plus fort niveau sur notre composant de référence le «*Golden Device*» développé dans le cadre du réseau

d'excellence «*TARGET*». Celui-ci est un dispositif de puissance non linéaire adapté sur 50 ohms qui permet de générer des harmoniques à très fort niveau jusqu'à 50 GHz.

Ces caractérisations ont alors été effectuées dans un environnement coaxial adapté sur 50 ohms pour une fréquence fondamentale de 4 GHz, avec 12 harmoniques dans une bande de fréquences allant de 4 à 50 GHz. Une analyse a ensuite été effectuée sur 100 échantillons de mesure dans le domaine fréquentiel afin de distinguer toutes les harmoniques et d'observer les évolutions en module et phase en fonction de la fréquence sur l'onde transmise b_2 (celle-ci étant l'onde amplifiée non linéaire).

II.5.1 Dynamique de mesure en source externe

La figure II.5 montre une évaluation de l'incertitude sur la mesure de phase en configuration source externe pour différentes résolutions du filtre IFBW effectuées sur l'amplificateur de puissance. La puissance d'entrée de la source a été fixée à 0 dBm à l'entrée de notre dispositif. Cela permet d'atteindre sa zone de compression et d'obtenir des harmoniques en sortie (figure II.10).

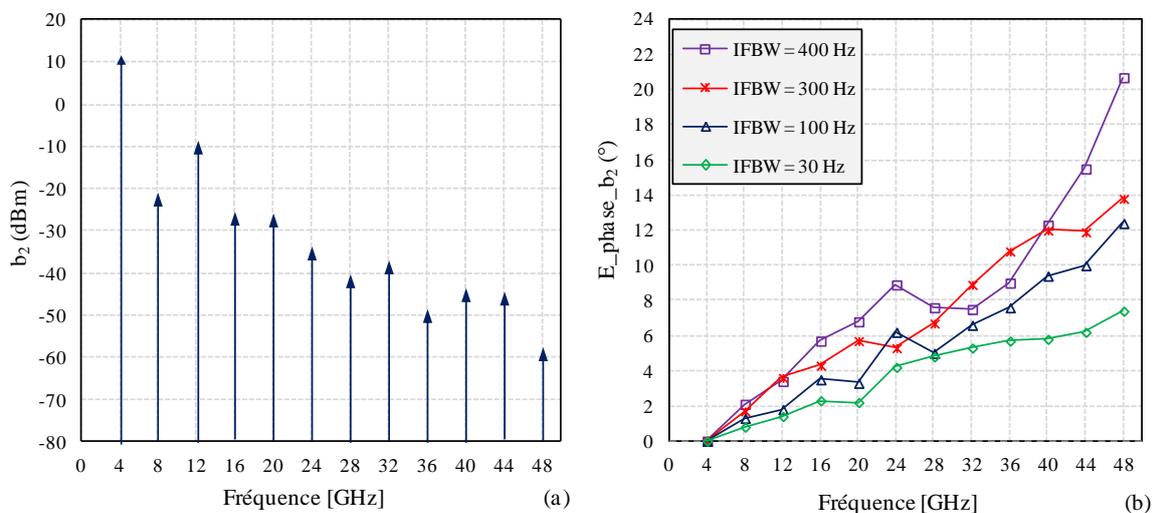


Figure II.10 : Spectre de puissance (a) et incertitudes sur la mesure de phase (b) en sortie de l'amplificateur de puissance sur 100 échantillons de mesure pour différentes résolutions du filtre IFBW

La figure II.10.b montre que l'erreur commise sur la mesure de phase à la sortie de notre dispositif peut atteindre plus de 20° à 48 GHz pour une résolution de filtre élevée (400 Hz). Cette dispersion peut néanmoins être corrigée en diminuant la résolution IFBW à 30 Hz. Cependant, l'erreur de mesure reste relativement importante : plus de 6° à 48 GHz. Notons cependant qu'à partir de 28 GHz les raies spectrales sont en dessous de -40 dBm. Bien que

l'on ait constaté de faibles erreurs sur la mesure des amplitudes (0,2 dB max), notre instrumentation présente un manque de dynamique sur la mesure de phase.

Les mêmes types de mesure ont alors été reproduits sur le dispositif «Golden Device» générant des harmoniques à plus fort niveau. La puissance d'entrée de la source a été cette fois-ci fixée à 10 dBm à l'entrée du dispositif.

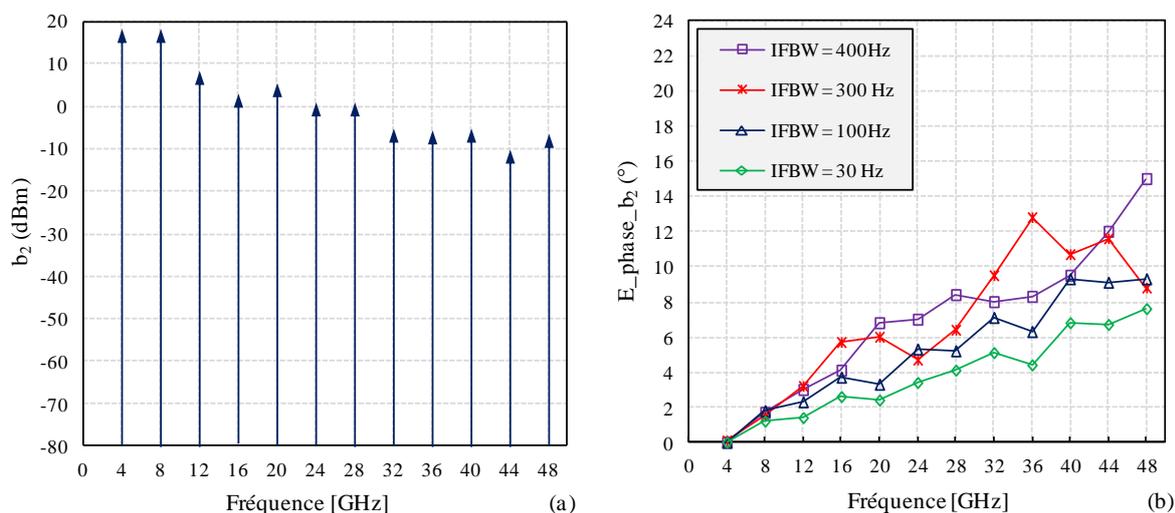


Figure II.11 : Spectre de puissance (a) et incertitudes sur la mesure de phase (b) en sortie du «Golden Device» sur 100 échantillons de mesure pour différentes résolutions de filtre IFBW en configuration source externe

Comme le montre la figure II.11.a, de forts niveaux sont disponibles en sortie (entre -10 et 17 dBm). On pourrait donc s'attendre à des erreurs moins importantes sur la mesure de phase. Néanmoins, on constate une dispersion pouvant atteindre jusqu'à 15° à 48 GHz pour une résolution de filtre de 400 Hz. Cette dispersion est corrigée en diminuant sa résolution à 30 Hz. Elle reste néanmoins non négligeable avec environ 8° à 48 GHz.

Lors de nos échanges, la société Agilent Santa Rosa avait recommandé d'effectuer les mesures en ajoutant un calcul de moyennage au NVNA. Le tableau II.2 résume les résultats obtenus.

IFBW (Hz)	30	100	300	400
Nombre de moyennes effectuées	50	50	50	50
Temps par balayage (s)	19,8	7,2	3,6	2,4
Dispersion de phase sur 100 échantillons (°)	16,6	4,7	1,7	6,3

Tableau II.2 : Incertitudes max obtenues sur la mesure de phase sur l'onde de puissance à la sortie du «Golden Device»

D'après la documentation technique du NVNA, un moyennage contribue à réduire l'influence du bruit de phase et donc les erreurs de mesure par calcul d'une moyenne sur les données expérimentales. Une amélioration des erreurs devrait par ailleurs être constatée avec la réduction de l'IFBW. Cependant, le tableau II.2 montre que les résultats expérimentaux sont en contradiction avec les données théoriques attendues. En effet, l'incertitude sur la mesure de phase est meilleure à 300 Hz qu'à 30 GHz avec le calcul de moyennage. On pourrait alors supposer que cela est dû à une instabilité des références de phase. Afin de nous en assurer, nous avons effectué une série de comparaisons avec les données expérimentales issues de nos collaborateurs de Agilent Santa Rosa sur le même dispositif (l'amplificateur de puissance 4 GHz), et dans les mêmes conditions de mesure (tableau II.3).

IFBW (Hz)	400	400	100	30	30
Nombre de moyennes effectuées	10	50	1	1	50
IEMN/Agilent					
Temps par balayage (s)	0,57/0,5	2,4/3	0,2/0,25	0,45/0,5	19,8/20
Dispersion de phase sur 100 échantillons (°)	6,1/3,1	3,5/1,3	12,4/7	7,4/6,8	20/20

Tableau II.3 : Comparaison des incertitudes maximales IEMN/Agilent obtenues sur la mesure de phase de l'onde de puissance à la sortie de l'amplificateur

Les données expérimentales de la société Agilent semblent présenter les mêmes anomalies : l'incertitude sur la mesure de phase est aléatoire en fonction de la résolution du filtre IFBW en utilisant un moyennage. On constatera par ailleurs un temps de mesure relativement élevé en fonction de ce dernier.

Une première analyse laisse supposer une défaillance de synchronisation d'horloge du NVNA avec la source externe, ce qui aurait pour conséquence directe une instabilité de la référence de phase. A chaque balayage en fréquence, les données expérimentales sont alors mal cadencées avec l'OL pendant l'acquisition, ce qui expliquerait la dispersion sur la mesure de phase.

II.5.2 Dynamique de mesure en source interne

L'étude précédente a été renouvelée sur notre dispositif de référence (le «*Golden Device*») en configuration source interne avec et sans calcul de moyennage. Les figures II.12 illustrent les résultats obtenus.

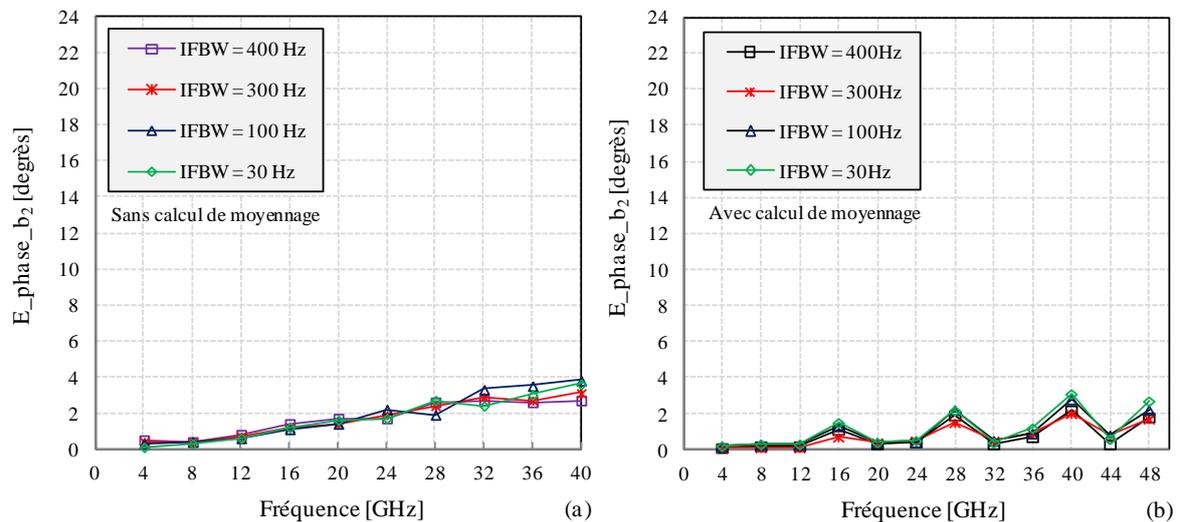


Figure II.12 : Incertitudes sur la mesure de phase sur 100 échantillons en configuration source interne pour différentes résolutions de filtre IFBW : a. sans calcul de moyennage, b. avec calcul de moyennage

Une meilleure dynamique de mesure est mise en évidence que ce soit avec ou sans moyennage. Quel que soit l'IFBW utilisé, le système reste bien *phase-locked* sur l'OL. La dispersion reste quasiment la même : 4 degrés max. La synchronisation de la seconde source pilotant la référence de phase est parfaite. Ces résultats étant en accord avec les suppositions précédentes, il en résulte que le système NVNA présenterait bien une défaillance de synchronisation avec une source externe.

II.5.3 Validations

Dans le cadre de notre collaboration avec la société Agilent, une campagne de mesures a été ensuite mise en place. L'objectif consistait à comparer les deux configurations sources « interne » et « externe » afin de vérifier et valider les données expérimentales obtenues sur ces deux dispositifs de référence. Pour cela, trois configurations ont été sélectionnées :

- *Config 1* : IFBW = 100Hz, sans moyennage (*No average*)
- *Config 2* : IFBW = 100Hz, moyennage sur 50 (*Average 50*)
- *Config 3* : IFBW = 200Hz, moyennage sur 50 (*Average 50*)

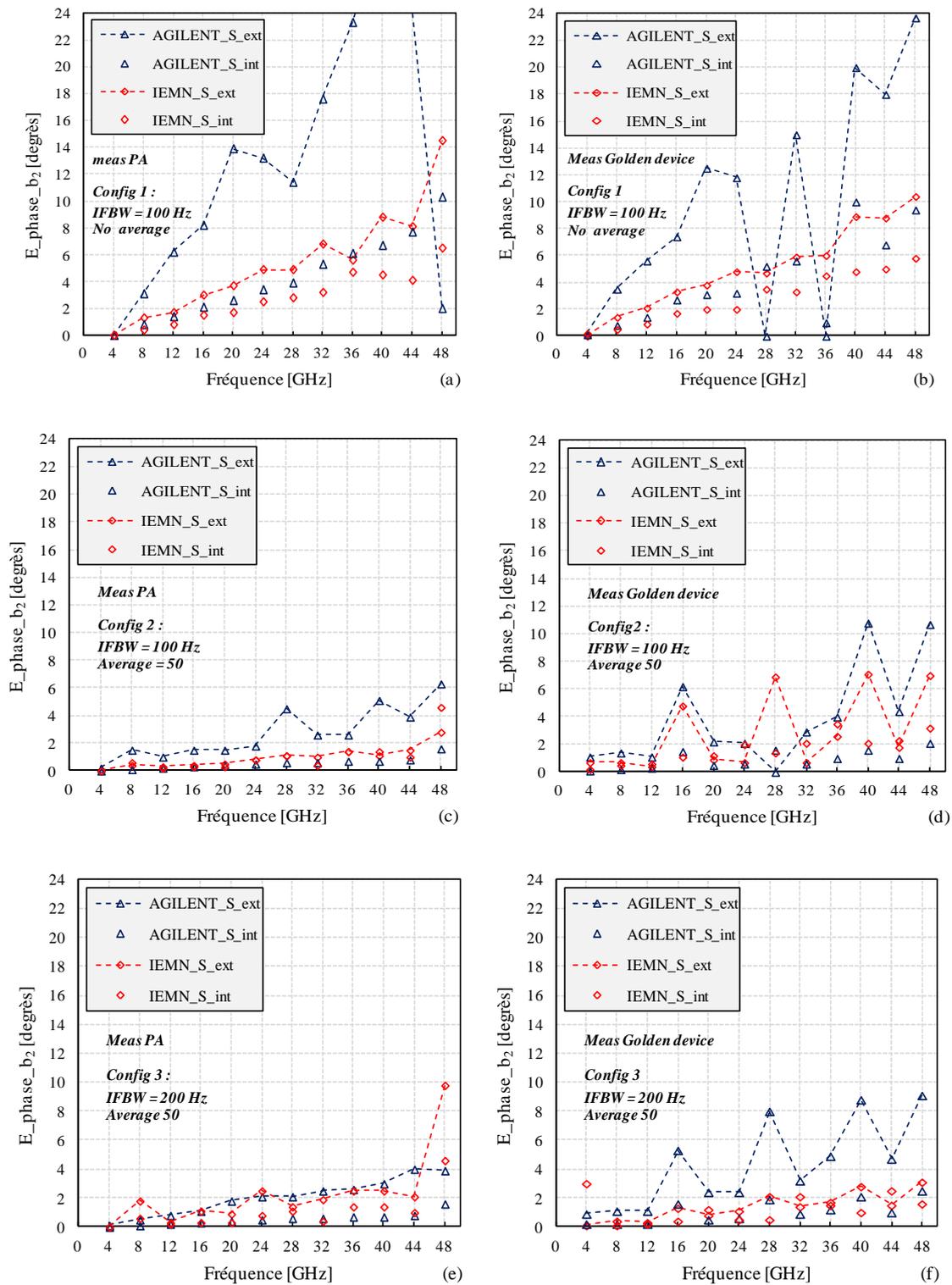


Figure II.13 : Comparaison IEMN/Agilent des incertitudes maximales obtenues sur la mesure de phase de l'onde de puissance à la sortie de l'amplificateur et du «Golden Device» pour 3 configurations sélectionnées

Comme nous l'avons précisé précédemment, l'ajout d'un moyennage permet d'effectuer un calcul sur les données expérimentales afin de réduire l'influence du bruit aléatoire (figure II.13.c.d.e.f). Cependant, l'inconvénient réside sur le temps nécessaire pour

la mesure (tableau II.3). A titre d'exemple, la configuration 1 prend 0.2 s pour mesurer un échantillon contre 9 s avec moyennage (config. 2), ce qui n'est pas négligeable.

Des dispersions sont constatées entre les deux systèmes de mesure (IEMN et AGILENT), avec néanmoins une meilleure dynamique sur le système IEMN en configuration source externe. La source utilisée par Agilent est une *MXG N5182A* [II.10], alors que notre système de mesure utilise une source *ESG E4438C* [II.11]. Dans un premier temps, nous avons alors supposé que la source que nous utilisions présentait un meilleur bruit de phase. Une comparaison des caractéristiques techniques montre cependant des similitudes au niveau de la pureté spectrale des deux sources (*SSB phase noise*). Par ailleurs, elles présentaient également les mêmes caractéristiques d'horloge en entrée (référence 10 MHz). La seule supposition est que notre source est mieux adaptée pour se «*phase-locker*» avec le système NVNA.

Ces résultats expérimentaux permettent également de distinguer des pics à 16, 28 et 40 GHz sur les résultats obtenus sur nos deux dispositifs (figure II.13.d et f pour le «*Golden Device*» et figure II.13.c pour l'amplificateur de puissance). Ils sont cependant moins importants sur l'amplificateur. Comme expliqué précédemment, le NVNA est basé sur le principe des mélangeurs. Si l'on augmente le temps de mesure pour un échantillon (avec l'ajout d'un calcul de moyennage), on augmente alors le temps de balayage en fréquence entre deux raies successives. Par conséquent, le dispositif peut être amené à évoluer entre deux fréquences pendant un balayage, conduisant alors à une dérive de phase sur une harmonique donnée. Le «*Golden Device*» étant un élément fortement non linéaire, il sera plus sensible que l'amplificateur de puissance. Le même phénomène est également observé en configuration source interne (figure II.13.d et f) avec cependant une meilleure dynamique de mesure (figure II.13.c.d.e.f) quel que soit l'*IFBW* utilisé.

Aux vues de tous ces résultats, l'utilisation d'une source interne pour piloter les références de phase procure une meilleure stabilité. Cette configuration sera alors sélectionnée dans la suite de ce travail afin d'obtenir une précision et dynamique de mesure les plus élevées possibles.

II.6 PERFORMANCES ET VALIDATION POUR DES MESURES EN CONFIGURATION COAXIALE DANS UN ENVIRONNEMENT ADAPTE 50 OHMS

Une campagne de mesures comparatives avec le LSNA a été effectuée sur nos dispositifs en module et phase afin d'évaluer la dynamique et la précision de notre instrumentation.

Avant de commencer l'analyse, il est important de noter que les deux systèmes de mesure ont été paramétrés afin d'avoir des configurations les plus identiques possibles : la même résolution de filtre *IFbandwidth* a été utilisée (100 Hz) et le même type d'étalonnage (*SOLT*) a été appliqué pour les deux instruments. De la même manière que précédemment, la mesure a ensuite été effectuée 100 fois afin de calculer l'incertitude sur les mesures d'amplitude et de phase pour la fréquence fondamentale et les harmoniques sur nos deux types d'instrumentations.

Les résultats obtenus illustrés sur la figure II.14 montrent que les incertitudes sur la mesure de phase et d'amplitude sont relativement faibles sur les deux équipements jusqu'à 24 GHz. Ceci s'explique par le bon rapport signal sur bruit de la mesure. Pour les harmoniques supérieures, cette incertitude tend à augmenter considérablement sur le LSNA. Il en est de même pour le NVNA, avec cependant des incertitudes bien plus faibles en module et phase.

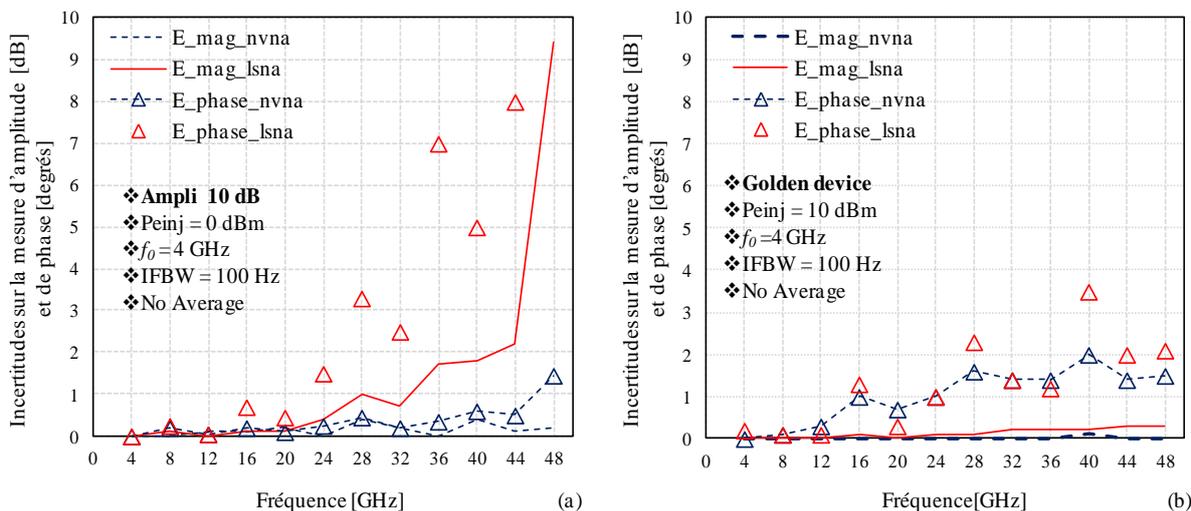


Figure II.14 Incertitudes sur les mesures d'amplitude et de phase à faible (a) et fort (b) niveaux de puissance respectivement sur l'amplificateur de puissance et le «Golden Device»

A partir de 24 GHz, les raies spectrales de l'amplificateur de puissance commencent à s'atténuer en fonction de la fréquence jusqu'à atteindre -60 dB à 48 GHz (figure II.10.a). On s'approche alors du plancher de bruit du LSNA, ce qui expliquerait les incertitudes de

mesures sur cette instrumentation. Quant au NVNA, il présente par contre une dynamique de mesure bien plus élevée à toutes les fréquences, avec des incertitudes qui restent inférieures à 0.5 dB en amplitude et inférieures à 2 degrés en phase à 48 GHz. Ces résultats sont alors validés par rapport au «*Golden Device*» où une nette amélioration de cette dispersion est observée en module et phase jusqu'à 48 GHz au LSNA. En effet, les forts niveaux présentés à sa sortie (figure II.11.a) sur les composantes spectrales sont cette fois plus éloignés du plancher de bruit du LSNA.

Ces résultats mettent en évidence la précision et la dynamique de mesure du NVNA par rapport au LSNA, d'où l'intérêt d'un système fréquentiel pour la précision de mesure aux fréquences harmoniques.

II.7 PROCEDURE D'ETALONNAGE POUR DES MESURES SOUS POINTES SOUS CHARGES ADAPTEE 50 OHMS

Dans la suite de ce travail, une procédure de calibration pour des mesures sous pointes est effectuée à l'aide des options du système interne proposées par le NVNA. Cet étalonnage jusqu'à 50 GHz est mis en place pour une charge de sortie fixe égale à 50 ohms. Des mesures comparatives avec le LSNA sur nos composants de références HBT SiGe permettront de vérifier les données obtenues.

II.7.1 Etalonnage vectoriel

Dans sa configuration instrumentale, le NVNA permet une calibration vectorielle directement sur wafer. Comme défini précédemment, cet étalonnage vectoriel utilise le standard de calibration *SOLT* disponible pour générer le modèle vectoriel de correction d'erreur associé, et déterminer les 12 termes d'erreurs dans le plan de référence sous pointes.

II.7.2 Etalonnage en puissance et en phase

Pour ce type d'étalonnage, le module référence de phase et la sonde de puissance ne sont disponibles qu'en structure coaxiale. Cependant, nous avons mis en œuvre une procédure d'étalonnage en puissance et en phase directement dans le plan des pointes dans un environnement 50 ohms [II.12]. A cet effet, le système interne du NVNA propose deux options :

- (1) **Fixture De-embedding** : permet de soustraire par calcul matriciel les termes d'erreurs d'éléments présents pendant les mesures (tels que ceux dus aux pointes) et qui n'avaient pas été pris en compte pendant la procédure d'étalonnage.
- (2) **Adapter De-embedding** : élimine les effets d'un adaptateur utilisé pour connecter la référence de phase ou la sonde de puissance lors de l'étalonnage (transition, câble..).

L'utilisation de ces deux options nécessite alors de connaître au préalable la matrice de termes d'erreurs des éléments à soustraire. L'option «PNA Characterize Adaptor Macro» disponible dans le système d'exploitation du PNA-X permet de caractériser ces éléments, puis de sauvegarder leurs termes d'erreurs dans un fichier .S2P [II.13].

II.7.2.1 Le «Fixture De-embedding»

Dans cette configuration, les éléments à soustraire sont les sondes de mesure. Leurs termes d'erreur ont ainsi été déterminés jusqu'à 50 GHz. Celles-ci sont de type «infinity 50 GHz», présentent de faibles résistances de contact et sont adaptées pour la caractérisation de dispositifs sur contacts or et aluminium. Elles présentent des pertes allant jusqu'à 0.9 dB en transmission (b) et des coefficients de réflexion proches de -20 dB à 50 GHz. (figure II.15).

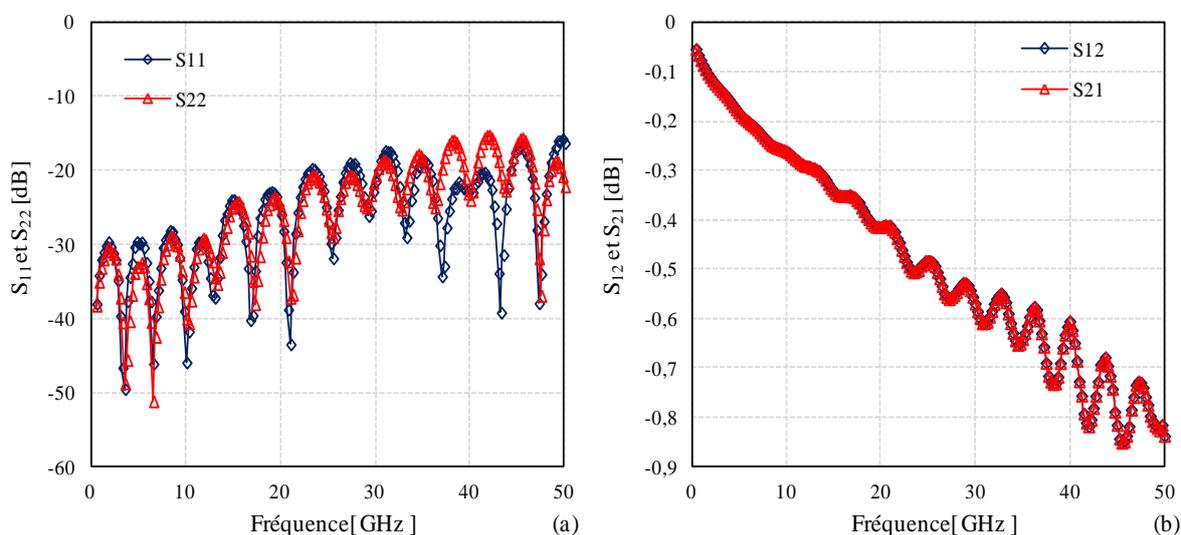


Figure II.15 : Termes d'erreurs des sondes «infinity» jusqu'à 50 GHz en réflexion (a) et transmission (b)

L'étalonnage de l'analyseur de réseaux vectoriel non linéaire est alors effectué dans sa totalité (vectoriel, module et phase) en configuration coaxiale (figure II.16).

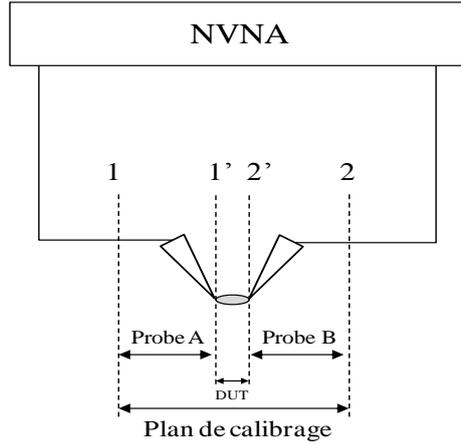


Figure II.16 : Configuration en étalonnage sous pointe en utilisant le «Fixture De-embedding»

Les sondes sont ensuite montées sur chacun des deux ports. Elles sont alors associées à des termes d'erreurs additionnels en cascade avec le DUT. On définit ainsi un graphe de fluence de l'ensemble sondes + DUT, représenté par trois réseaux distincts (figure II.17).

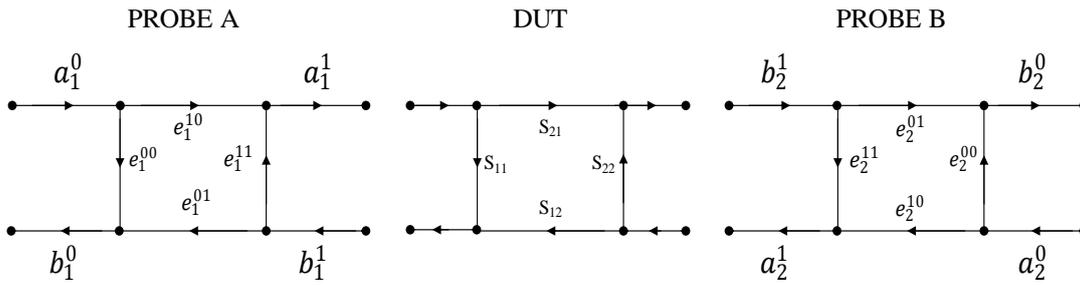


Figure II.17 : Représentation des termes d'erreurs des sondes et du dispositif sous test

Les résultats obtenus sont alors la résultante de ces trois réseaux de matrices en T mis en cascade :

$$T_{mesuré} = [T_A] \cdot [T_{DUT}] \cdot [T_B] \quad (\text{II.6})$$

En chargeant dans le système interne du NVNA les fichiers .S2P des termes d'erreur des sondes, la matrice $T_{mesuré}$ est alors multipliée par la matrice inverse de chaque terme d'erreur sur chacun des deux ports afin de revenir dans le plan du DUT.

$$T_{mesuré_cor} = [T_A]^{-1} \cdot [T_A] \cdot [T_{DUT}] \cdot [T_B] \cdot [T_B]^{-1} \quad (\text{II.7})$$

Cette méthode nécessite cependant des opérations de montage et démontage sur les deux ports de mesure, ce qui peut engendrer la dégradation de notre étalonnage. Cela peut également avoir un impact sur la reproductibilité des mesures. Nous évaluerons par la suite les erreurs engendrées par cette méthode.

II.7.2.2 Le «Adapter De-embedding»

Cette option proposée par le NVNA a pour but de translater l'étalonnage en puissance et en phase dans le plan de l'étalonnage vectoriel en utilisant un adaptateur.

Dans cette configuration, notre adaptateur est défini par un câble coaxial + sonde et ligne thru (ligne 2'-1, figure II.18). Sa matrice de termes d'erreur est prédéterminée de la même manière que précédemment puis chargée dans le système d'exploitation du NVNA.

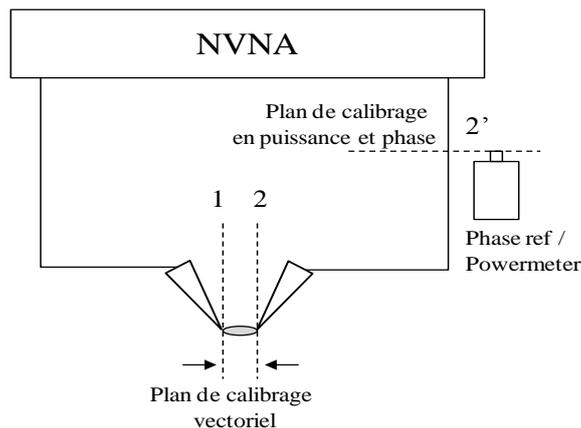


Figure II.18 : Configuration d'étalonnage sous pointes en utilisant le «Adapter De-embedding»

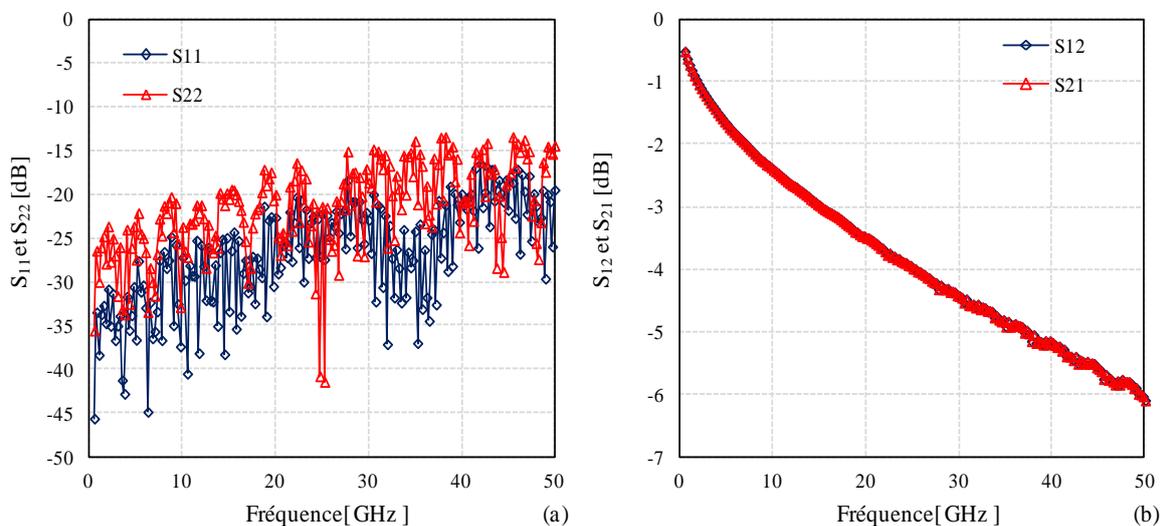


Figure II.19 : Termes d'erreur des sondes de l'adaptateur composé du câble coaxial + sonde infinity et ligne thru jusqu'à 50 GHz en réflexion (a) et transmission (b)

Les figures II.19 montrent que dans ce cas les pertes sont assez conséquentes, ce qui est normal étant donnée la longueur du câble.

L'étalonnage vectoriel est alors effectué dans le plan des sondes (1 et 2). Une calibration en puissance et phase est ensuite effectuée dans le plan 2'. Connaissant les termes d'erreurs de la ligne 2'-1, le plan de calibrage est directement décalé dans le plan de l'étalonnage vectoriel (plan 1). Cette opération ne nécessite qu'une seule opération de montage et démontage. En effet, la dernière étape d'étalonnage vectoriel étant une «*THRU*», les sondes sont laissées posées puis seul le plan 2' est déconnecté afin d'effectuer la calibration en puissance et phase.

II.8 PERFORMANCES ET VALIDATION EN CONFIGURATION SOUS POINTES DANS UN ENVIRONNEMENT ADAPTE 50 OHMS

Afin de valider les procédures d'étalonnages définies précédemment, des mesures ont été effectuées puis comparées aux données expérimentales issues du LSNA. Comme précédemment lors de nos mesures en structure coaxiale, les deux instruments (LSNA et NVNA) ont été étalonnés de manière à avoir les configurations les plus identiques possibles. Les mêmes résolutions de filtre d'analyse *IFBW* (100Hz) et de calibrage (*SOLT*) ont été appliquées.

La filière technologique faisant l'objet de cette étude concerne les transistors bipolaires à hétérojonction (HBT) Si/SiGe:C à un doigt d'émetteur. Ces composants nous ont été fournis par la société STMicroelectronics dans le cadre du projet *PANAMA*.

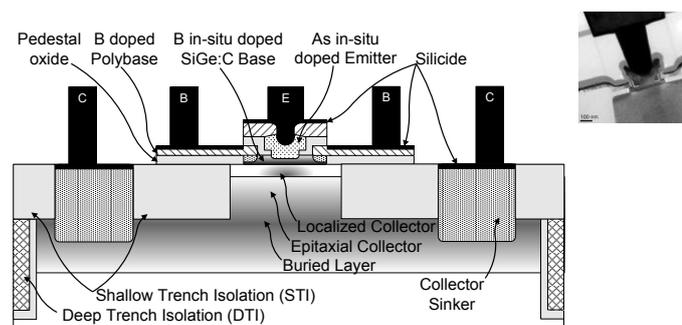


Figure II.20 : Structure des dispositifs HBT Si/SiGe caractérisés

Ils présentent un développement $W \times L = 0,11 \times 4,9 \mu m^2$ avec un $f_T/f_{MAX} = 320/300$ GHz. Des mesures ont été effectuées à la fréquence fondamentale de 10 GHz pour des conditions de polarisation du dispositif $V_{CE} = 1.5V$, $i_B = 40 \mu A$ en classe A.

Dans un premier temps, nous avons vérifié la puissance mesurée par le NVNA dans le plan du DUT. A l'aide d'une sonde *powermeter* connectée dans le plan 2', (figure II.18) nous avons mesuré la puissance disponible. Connaissant les pertes de la ligne 2-2', nous devrions alors retrouver la même puissance indiquée par le NVNA à 10 GHz. Cette opération a été effectuée pour les deux types d'étalonnage ce qui permet dans un premier temps de vérifier que le système prend bien en charge les opérations de *De-embedding*. Par ailleurs, cela nous permet d'évaluer les incertitudes de mesure dues aux montages et démontages des câbles pendant l'étalonnage.

Les résultats obtenus en configuration «*Fixture De-embedding*» (tableau II.5) montrent des incertitudes de mesure relativement plus élevées que celles relatives en configuration «*Adapter De-embedding*» (tableau II.4). Dans ce cas, les opérations de montage et démontage sont en effet effectuées sur les deux ports ce qui expliquerait les écarts avec la méthode «*Adapter De-embedding*», qui n'en nécessite qu'une seule.

Mesure NVNA (dBm)	Mesures <i>powermeter</i> (dBm)	Perte ligne 2-2' à 10 GHz (dB)	Incertitudes de mesures (dB)
-17,40	-19,91	-2,48	0,03
-12,36	-14,89	-2,48	0,05
-7,32	-9,86	-2,48	0,06
-2,3	-4,84	-2,48	0,06

Tableau II.4 : Incertitudes de mesures du NVNA en utilisant le «*Adapter de-embedding*»

Mesure NVNA (dBm)	Mesures <i>powermeter</i> (dBm)	Perte ligne 2 – 2' à 10 GHz (dB)	Incertitudes de mesures (dB)
-17,20	-19,76	-2,48	0,08
-12,22	-14,8	-2,48	0,1
-7,16	-9,73	-2,48	0,09
-2,19	-4,83	-2,48	0,16

Tableau II.5 : Incertitudes de mesures du NVNA en utilisant le «*Fixture de-embedding*»

Dans un premier temps, nous avons alors effectué des mesures comparatives sur nos dispositifs en réflexion et transmission en mode direct en fonction de la puissance injectée et de très bons accords en module et phase ont été observés entre ces deux configurations d'étalonnage. Cependant, la méthode «*Adapter de-embedding*» présentant le moins

d'incertitudes, nous avons alors comparé les données expérimentales issues de cet étalonnage avec celles du LSNA.

Les résultats obtenus (figure II.21) permettent alors de valider l'étalonnage du NVNA en réflexion (S_{11}) et transmission (S_{21}) en fonction de la puissance injectée. Les écarts maxima avec le LSNA sont de 3% en amplitude et de 3 degrés en phase.

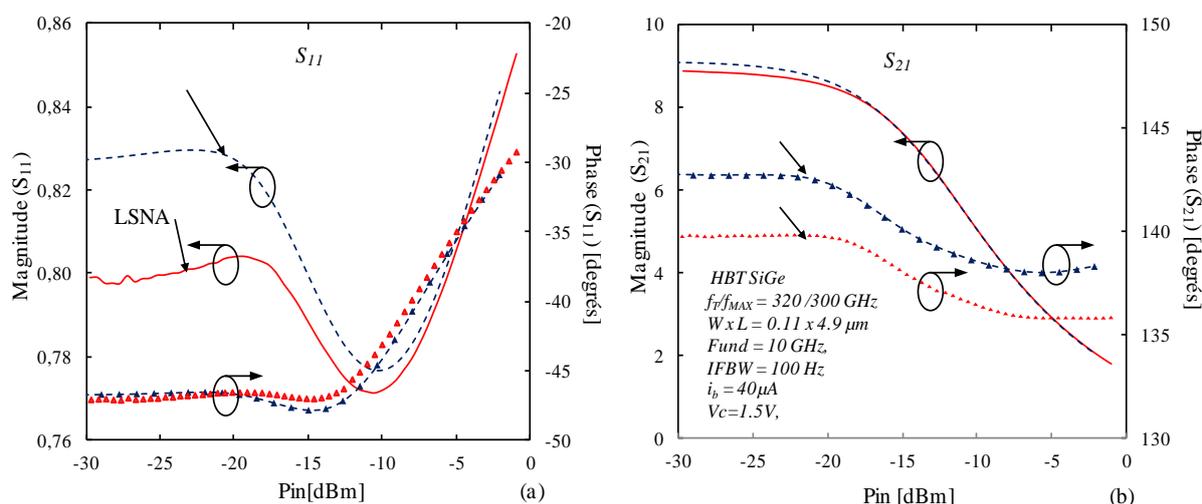


Figure II.21 : Comparaison du LSNA au NVNA en fonction de la puissance injectée en réflexion (a) et transmission (b) en mode direct

Les résultats obtenus dans le domaine fréquentiel montrent le même comportement du dispositif à partir des deux instruments LSNA et NVNA (figure 22). A la fréquence fondamentale f_0 , un très bon accord est observé avec les données LSNA avec une différence maximale de 0.3 dB pour une puissance d'entrée de -25 dBm. Pour les harmoniques supérieurs, la différence avec le LSNA est de 0.7 dB max à $5f_0$ (figure 22).

En raison de la dynamique du LSNA, l'incertitude sur la mesure de l'amplitude des harmoniques peut augmenter jusqu'à 1 dB si celles-ci sont en dessous de -50 dBm (figure II.10.a et II.14.a). C'est pour cette raison qu'une différence significative jusqu'à 1.7 dB entre ces deux instruments est observée. Un très bon accord est alors observé jusqu'à 50 GHz avec une meilleure dynamique de mesure sur le NVNA.

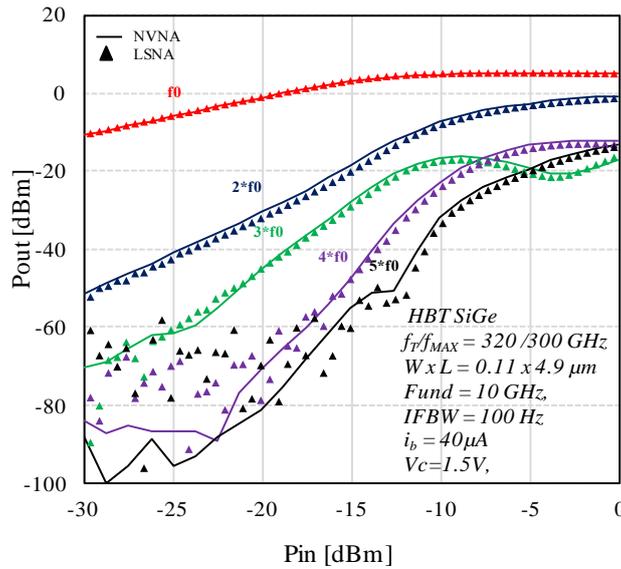


Figure 22 : Puissance de sortie en fonction de la puissance d'entrée

II.9 CONCLUSION

Cette partie nous a permis de mettre en œuvre et évaluer la dynamique de mesure du banc NVNA en structure coaxiale et sous pointes. Dans un premier temps, des mesures comparatives avec celles de nos collaborateurs d'Agilent Santa Rosa nous ont permis de valider notre équipement en configuration coaxiale en source interne pour les références de phase. Une procédure d'étalonnage dans un environnement 50 ohms a ensuite été mise en place pour des caractérisations sous pointes. Les performances obtenues ont été comparées aux données issues du LSNA et de très bons accords ont été obtenus en puissance et phase sur le même dispositif, validant ainsi la méthode d'étalonnage mise en place.

II.10 BIBLIOGRAPHIE

- [II.1] **Agilent Network Analyzer Basics**, available on : <http://cp.literature.agilent.com/litweb/pdf/5965-7917E.pdf>.
- [II.2] **Agilent PNA-X Series**, 5989-8041EN, May 2009.
- [II.3] Agilent 2-Port and 4-Port PNA-X Network Analyzer, Technical Overview.
- [II.4] Loren, Betts, “**Advanced Nonlinear Device Characterization Utilizing New Nonlinear Vector Network Analyzer and X-parameters**”. Agilent technologies.
- [II.5] D.Gunyan, Yee-Ping Teoh, “**Characterization of active harmonic phase standard with improved characteristics for nonlinear vector network analyzer calibration**”, *Microwave Symposium Digest, 2008 IEEE MTT-S International*, pp.73-79, 15-20 June 2008.
- [II.6] Datasheet “**Agilent U9391C/F/G Comb Generator, Operating and Service Manual**”, (2011) , available on <http://cp.literature.agilent.com/litweb/pdf/U9391-90001.pdf>
- [II.7] W.Van Moer, L.Gomme, “**NVNA versus LSNA: enemies or friends?**” *Microwave Magazine, IEEE* , vol.11, no.1, pp.97-103, Feb 2010.
- [II.8] Jad FARAJ, “**Développement et validation d’un banc de caractérisation de transistors de puissance en mode temporel impulsionnel**”, *Ph.D. dissertation*, Université de Limoges , 2010.
- [II.9] **NVNA Help**, Applicat.Note Agilent Technologies.
- [II.10] **Agilent N5182A MXG and N5162A MXG ATE Vector Signal Generators**. Available on : <http://www.home.agilent.com/en/pd-797248-pn-N5182A/mxg-rf-vector-signal-generator?cc=FR&lc=fr>.
- [II.11] **Agilent E4438C ESG Vector Signal Generator**, available on : <http://www.home.agilent.com/en/pd-1000004297%3Aeapsg%3Apro-pn-E4438C/esg-vector-signal-generator?cc=FR&lc=fr>
- [II.12] R.Ouhachi, C.Gaquiere, D.Ducatteau, T.Lacave, P.Chevalier, D.Gloria, “**Calibration of the Non Linear Vector Network Analyzer (PNA-X) for probe measurements**” *Microwave Integrated Circuits Conference (EuMIC)*, European , pp.81-84, 2011.
- [II.13] PNA Help, “**Characterize Adaptor Macro**”, application .note, available on <http://na.tm.agilent.com/pna/help/latest/whnjs.htm>.

CHAPITRE III :
L'ANALYSEUR DE RESEAUX VECTORIEL
NON LINEAIRE NVNA
EN CONFIGURATION LOAD-PULL

III.1 INTRODUCTION

Dans le chapitre précédent, nous avons décrit le fonctionnement ainsi que la mise en œuvre du banc de mesure NVNA. Des confrontations avec le LSNA ont permis de valider et mettre en évidence la dynamique de mesure de notre instrumentation aussi bien en structure coaxiale que sous pointes pour une impédance de charge constante.

Notre travail est principalement axé sur l'étude de transistors de puissance hyperfréquence, et plus particulièrement la technologie issue de la filière HBT SiGe. Afin d'évaluer les performances de ces dispositifs dans des conditions optimales de fonctionnement en termes de puissance, linéarité, gain et rendement en puissance ajoutée, nous devons être capables de faire varier la charge en sortie durant la caractérisation grand signal. Ce principe de caractérisation est appelé «Load-pull». Nous avons donc orienté la suite de ce travail sur le développement du banc NVNA afin qu'il présente des charges variables différentes de 50 ohms, permettant ainsi l'analyse de ces composants de la manière la plus précise possible dans des conditions non linéaires de fonctionnement.

III.2 LES TECHNIQUES DE MESURES «Load-pull»

La caractérisation «Load-pull» utilise des systèmes qui permettent la synthèse d'impédances de charge diverses à la sortie du DUT, permettant ainsi d'obtenir expérimentalement les performances optimales de transistors de puissance en faisant varier avec précision le coefficient de réflexion Γ_L présenté (figure III.1).

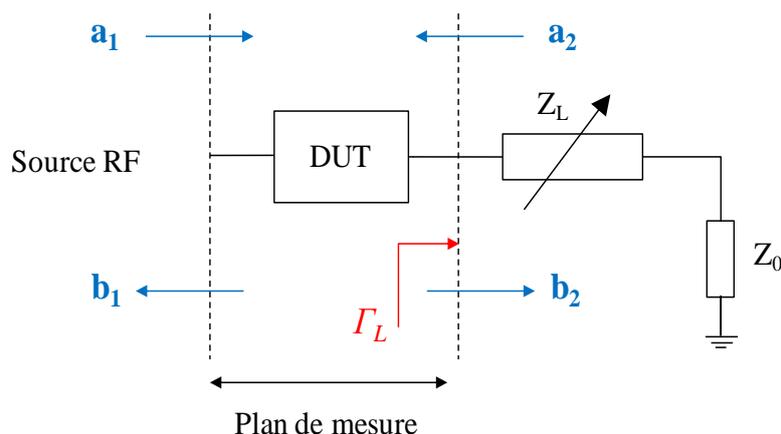


Figure III.1 : Diagramme représentant l'impédance de charge Z_L et le coefficient de réflexion Γ_L à la sortie du DUT

L'impédance de charge Z_L à la sortie du dispositif est alors reliée aux ondes incidente et réfléchie a_2, b_2 et au coefficient de réflexion Γ_L par les relations suivantes:

$$\Gamma_L = \frac{a_2}{b_2} \quad (\text{III.1})$$

$$\Gamma_L = \frac{Z_L - Z_0}{Z_L + Z_0} \quad (\text{III.2})$$

En faisant varier la valeur de la charge de sortie Z_L , on modifie l'amplitude et la phase de l'onde a_2 de façon à synthétiser un coefficient de réflexion Γ_L . Cette synthèse d'adaptation d'impédance permet d'extraire les paramètres permettant de répondre au mieux aux objectifs de conception du dispositif sous test. Cette approche est indispensable pour la caractérisation, l'optimisation et la conception d'amplificateurs et dispositifs de puissance hyperfréquence.

A l'origine, l'idée de la caractérisation *Load-pull* remonte à près de quatre décennies [III.1]. Cette technique proposa une nouvelle approche pour la conception et optimisation de dispositifs actifs. Dès lors, les bancs basés sur ce procédé de mesure commencèrent à se développer en adoptant des méthodes de caractérisation à charge passive [III.2] ou active [I.23] en fonction des applications visées. Dans la suite de ce travail, nous passerons en revue les solutions existantes envisageables, et en fonction des avantages et inconvénients, choisirons la configuration la mieux adaptée à nos objectifs.

III.2.1 Méthode de la charge passive

Le principe de cette technique consiste à faire varier l'impédance caractéristique d'un système électromécanique appelé «*tuner*». Cette fonctionnalité est obtenue en contrôlant les coordonnées horizontales et verticales d'un «*slug*» sur une ligne de transmission 50 ohms. A l'aide de systèmes mécaniques et de moteurs pas à pas extrêmement précis, il est possible de modifier le coefficient de réflexion du *tuner* et par conséquent la charge présentée au dispositif sous test.

L'avantage qu'offre cette technique est la possibilité d'optimiser un ou plusieurs paramètres du composant (puissance de sortie à -1 ou -3 dB de compression, gain, rendement maximum,...) à charge constante (impédance de charge indépendante du niveau d'entrée à la fréquence de travail). Généralement disponible sur le marché et munie d'un logiciel de contrôle et de traitement de données, sa facilité de mise en œuvre fait de lui un très bon candidat pour les mesures d'intermodulation et la caractérisation en bruit RF.

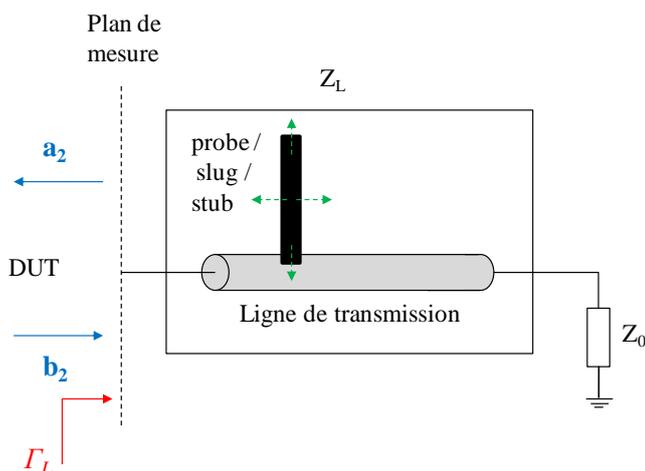


Figure III.2 : Schéma représentant le principe de fonctionnement d'un tuner passif

Néanmoins, il est difficile de synthétiser de forts coefficients de réflexion en haute fréquence en raison des pertes intrinsèques de la ligne de transmission et des adaptateurs mécaniques, en particulier aux fréquences millimétriques en guide d'onde. Il faut également tenir compte des pertes que viennent induire les sondes de mesure avec les connecteurs les reliant au *tuner* pour la caractérisation de circuits planaires.

III.2.2 Méthode de la charge active

En 1976 Takayama [I.23] présente une nouvelle méthode pour la synthèse d'une impédance de charge. Elle consiste à exciter la sortie du DUT à l'aide d'une onde de puissance a_2' prélevée à l'entrée. En faisant varier son amplitude et sa phase, on modifie le rapport du complexe a_2/b_2 , et ainsi le coefficient de réflexion vue par le DUT (figure III.3).

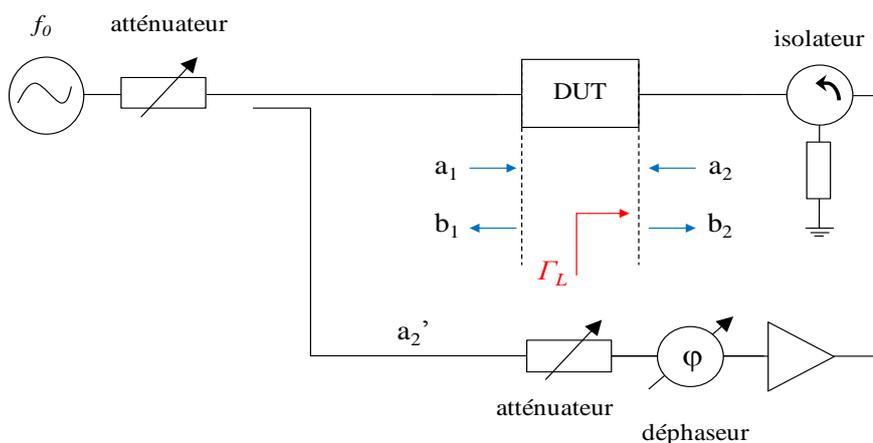


Figure III.3 : Synoptique simplifié du banc à charge active de type TAKAYAMA utilisant une source indépendante

La technique TAKAYAMA présente l'avantage de pouvoir présenter de forts coefficients de réflexion à la sortie du dispositif sous test, et donc de couvrir la totalité de l'abaque de Smith à condition de disposer d'une source de puissance suffisante. Par contre, l'inconvénient majeur de cette méthode réside en la difficulté de maintenir la charge de sortie constante. En effet, l'impédance de charge présentée au dispositif sous test dépend des modules et phases des ondes présentées. Afin d'y remédier, deux variantes de cette technique furent par la suite développées : la technique basée sur deux générateurs indépendants cohérents (Figure III.4), et la technique de la boucle active [III.3], [III.4] (Figure III.5).

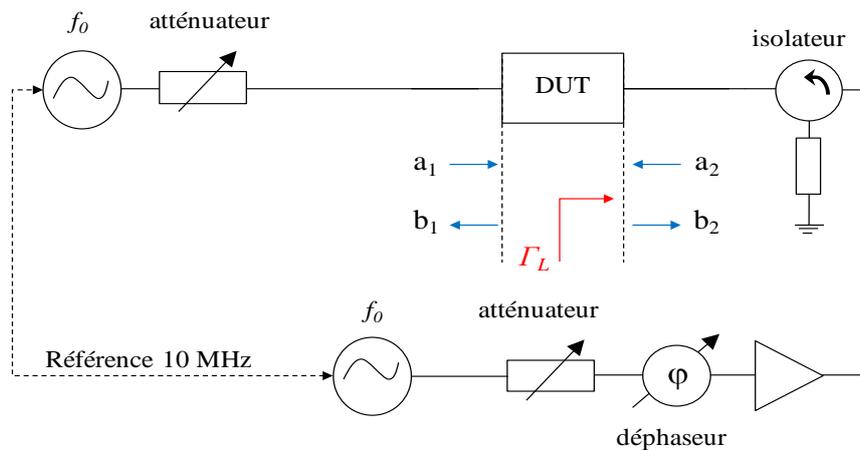


Figure III.4 : Synoptique simplifié du banc à charge active type TAKAYAMA utilisant deux sources indépendantes

La première méthode met en œuvre une seconde source hyperfréquence synchrone au lieu de prélever une partie de l'onde incidente. Elle permet ainsi un meilleur contrôle des impédances de charge présentées, mais reste cependant coûteuse et complexe à mettre en œuvre.

Quant à la seconde méthode, elle consiste à prélever une fraction de l'onde de puissance b_2 à la sortie du dispositif sous test au moyen d'un coupleur unidirectionnel. Cette onde est ensuite atténuée, déphasée, et amplifiée pour être au final réinjectée à la sortie du composant. On crée ainsi un système bouclé indépendant, d'où le nom de «boucle active» (figure III.5).

Le coefficient de réflexion donné par le rapport a_2/b_2 est alors synthétisé indépendamment de la puissance en entrée du composant. Toute variation de l'onde b_2 entrainera une variation proportionnelle de l'onde a_2 à la fréquence fondamentale de manière

à garder le rapport a_2/b_2 constant, à condition de solliciter l'amplificateur dans sa zone de fonctionnement linéaire.

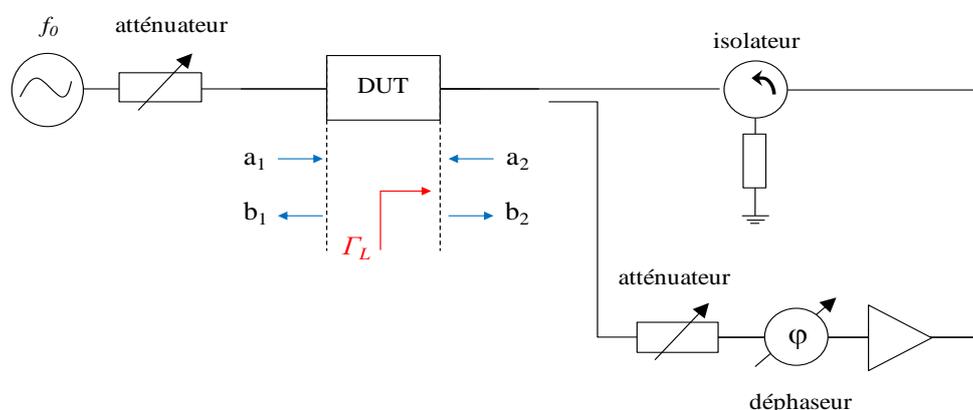


Figure III.5 : Synoptique simplifié du banc à charge active utilisant la technique de la boucle active

Ainsi, cette solution offre les avantages des méthodes passive et active car elle résout le problème de la synthèse d'une charge indépendante du DUT et de ses conditions d'excitation. Néanmoins, les risques d'instabilité de la boucle sont élevés lors de la synthèse d'impédances à très fort coefficient de réflexion, pouvant alors endommager le dispositif sous test.

Dans le cadre de notre travail, nous devons élaborer un système permettant d'étendre l'acquisition des données relatives à la puissance hyperfréquence aux formes d'ondes temporelles. Ces dernières contiennent de riches informations en ce qui concerne la description d'un fonctionnement non linéaire pour un dispositif en vue de son optimisation relative à une application donnée (rendement, puissance...). Nous devons donc être capables de reconstituer ces formes d'ondes temporelles en configuration *Load-pull* avec une extrême précision. Pour cela, il faut délimiter les incertitudes et erreurs de mesures apportées par une instrumentation extérieure, ou alors contrôler cette instrumentation de la manière la plus précise possible afin d'évaluer la précision et la dynamique de mesure du NVNA dans cet environnement.

La méthode de la charge active utilisant deux générateurs indépendants cohérents pourrait être une solution envisageable. Cependant, elle nécessite une source externe additionnelle et le développement d'un programme associé permettant d'ajuster l'amplitude et la phase de l'onde a_2 à la sortie du DUT. Nous avons vu dans le chapitre précédent qu'il n'était pas toujours évident de synchroniser le NVNA avec une source externe et par ailleurs,

le LSNA développé au laboratoire [I.29] est disponible dans cette configuration. Il est donc apparu plus intéressant de mettre en œuvre une autre variante.

Suite à toutes ces remarques, nous avons donc opté pour le développement du banc NVNA en configuration *Load-pull* à **charge passive**.

Les appareils de type *tuner* sont disponibles sur le marché avec un logiciel de contrôle et de synthèse d'impédances associé. Ceux-ci se prêtent plus facilement pour la mise en œuvre avec un analyseur de réseau vectoriel et sont par ailleurs aussi bien adaptés pour un fonctionnement en configuration coaxiale que sous pointes. Le but consiste à mettre en place le NVNA dans un environnement *Load-pull* et de définir une procédure d'étalonnage pour des mesures sous pointes.

III.3 DEVELOPPMENT DU BANC NVNA A CHARGE PASSIVE

III.3.1 Développement du banc NVNA à charge passive pour des mesures en structure coaxiale

Le *tuner* que nous utiliserons dans ce travail est celui développé et commercialisé par Maury Microwave avec une bande passante de 8-50 GHz. Dans un premier temps, notre étude a porté sur sa caractérisation afin de vérifier la reproductibilité des charges présentées à la fréquence fondamentale. Nous mettrons ensuite en œuvre une procédure de calibration pour des mesures en structure coaxiale et sous pointes en régime non linéaire.

III.3.1.1 Détermination des termes d'erreurs du *tuner* en structure coaxiale et validation à l'analyseur de réseaux vectoriel en mode linéaire «VNA»

Avant d'intégrer le *tuner* dans un environnement de mesure *Load-pull* en régime grand signal, il est important de caractériser tout les termes d'erreur relatifs aux impédances de charge sélectionnées et aux fréquences de mesure du NVNA. A cet effet, le logiciel fourni par la société Maury permet de modéliser les positions horizontales et verticales correspondantes des *slugs* et de déterminer la matrice de termes d'erreurs en fonction du coefficient de réflexion présenté. Ces données sont alors sauvegardées dans un fichier source contenant toutes ces informations aux fréquences de mesure sélectionnées.

La figure III.6 montre les impédances de charges présentées à l'entrée du «*tuner*» à la fréquence fondamentale de 10 GHz. Le coefficient de réflexion maximal est égal à 0.9.

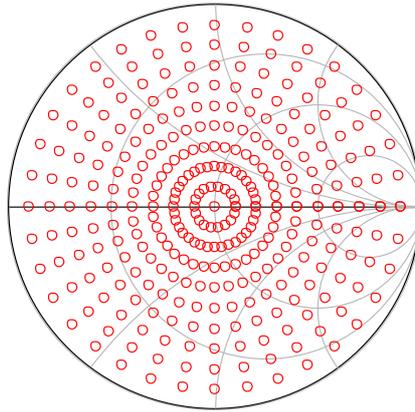


Figure III.6 : Impédances de charges calibrées à la fréquence fondamentale $f_0 = 10 \text{ GHz}$ en structure coaxiale

Il est important de noter que pour une impédance de charge donnée à la fréquence fondamentale, celles qui seront présentées aux harmoniques ne sont pas contrôlables. Elles seront différentes de 50 ohms mais restent cependant reproductibles (figure III.7).

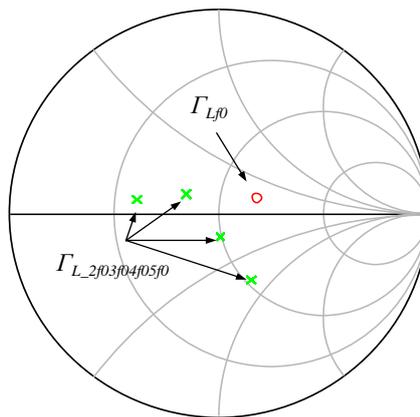


Figure III.7 : Impédances de charge présentées par le tuner en fonction de la fréquence

Dans la suite de ce travail, une confrontation entre les données expérimentales issues de l'analyseur de réseau vectoriel VNA et cette matrice de termes d'erreurs générées est effectuée afin de vérifier la reproductibilité du *tuner*. Ainsi, on compare les paramètres S_{ijT} calibrés par celui-ci pour chaque position du *slug* avec les paramètres S_{ijVNA} mesurés par le VNA (figure III.8).

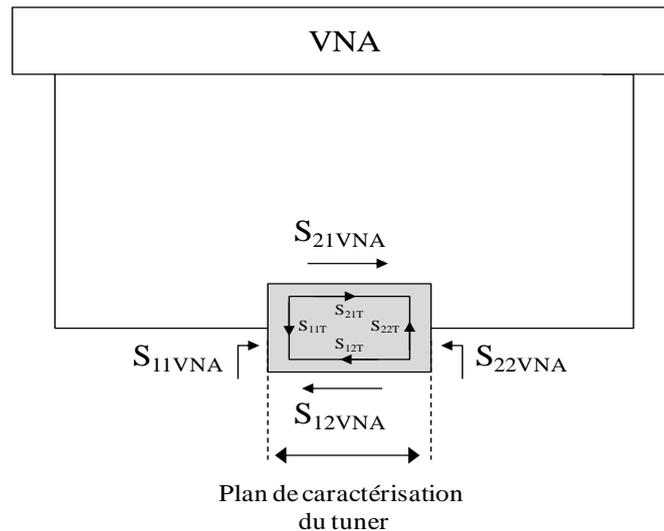


Figure III.8 : Synoptique simplifié du banc en fonctionnement linéaire pour l'étalonnage du tuner

Cette comparaison est tracée en fonction du coefficient de réflexion pour chaque fréquence de mesure en utilisant le module vecteur erreur *EVM* [III.5]. Ce critère d'évaluation permet de déterminer l'écart en module et phase entre deux données de mesure dans le plan complexe. Il est défini via l'expression :

$$EVM = 20 \times \log(Mag(X - Y)) \quad (II.3)$$

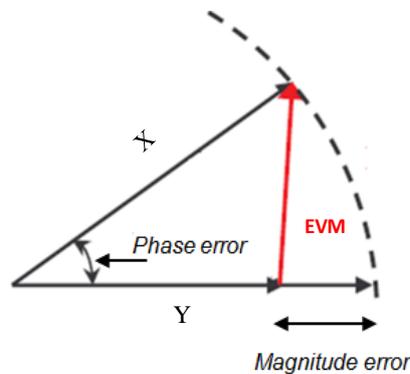


Figure II.9 : Module vecteur erreur *EVM*

Les données comparatives ont alors ensuite été obtenues via un programme que nous avons développé à cet effet sur «*LabView*».

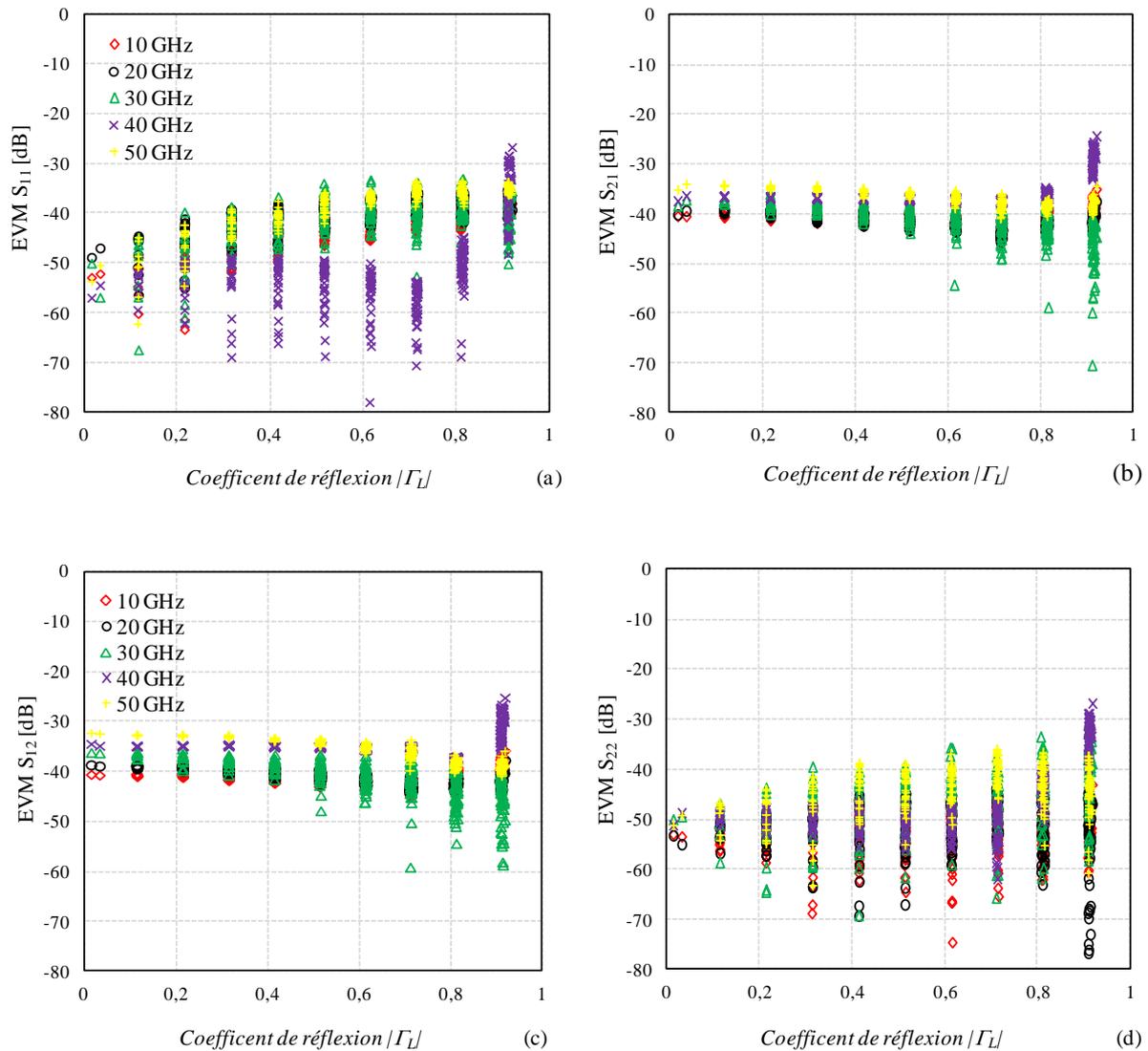


Figure III.10 : Comparaison de la matrice d'erreur théorique générée aux données expérimentales issues de l'analyseur de réseaux vectoriel VNA en fonction du coefficient de réflexion Γ_L

En fonction de la fréquence, les écarts EVM entre les données expérimentales et théoriques commencent à augmenter jusqu'à atteindre -25dB max à 40 GHz en transmission pour un fort coefficient de réflexion (Figure III.10.b et c). Pour un Γ_L donné, la dispersion constatée est due à la variation de la phase de Γ_L . Comme le montre la figure III.11, la fluctuation de cette dernière est assez aléatoire.

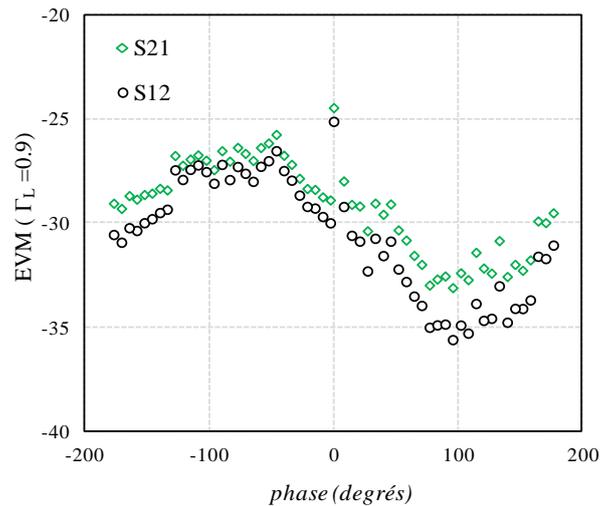


Figure III.11 : Impact de la phase sur le module EVM pour un coefficient de réflexion donnée ($\Gamma_L = 0.9$), à 40 GHz en transmission et en réflexion

Les résultats obtenus sont très satisfaisants quand à la reproductibilité du «tuner», validant ainsi la matrice théorique des termes d'erreur.

III.3.1.2 Procédure de mesure en mode Non Linéaire «NVNA»

Avant d'étalonner notre instrumentation pour des mesures sous pointes, nous avons jugé utile d'évaluer les incertitudes qu'entraînerait l'intégration du *tuner* en structure coaxiale. Dans cette configuration, le câblage est en effet bien solidaire de celui-ci. On élimine ainsi les erreurs dues à une mauvaise pose des pointes sur le *wafer* qui pourraient se cumuler avec les erreurs de mesure.

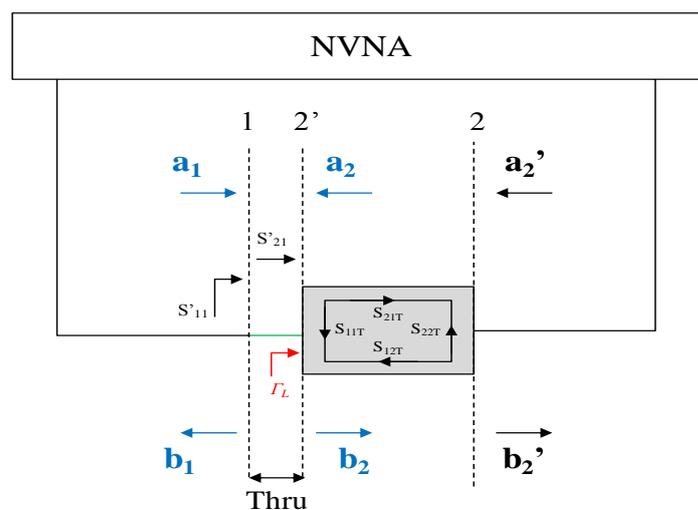


Figure III.12 : Schéma simplifié du banc de mesures «Load-Pull» en configuration coaxiale

L'analyseur de réseaux vectoriel non linéaire est alors étalonné dans sa totalité dans le plan 1-2 (figure III.12), puis une correction des ondes a'_2 et b'_2 est effectuée afin de translater le plan de mesure de 2 vers 2'. L'incertitude de mesure a été évaluée sur une ligne sans perte *thru* sur le gain en puissance G_p . Ce critère d'évaluation est assez critique car il tient compte des paramètres S'_{11} et S'_{21} et du coefficient de réflexion Γ_L présenté.

$$G_p \text{ (dB)} = 10 \cdot \log \left(\frac{|S'_{21}|^2 \cdot (1 - |\Gamma_L|^2)}{(1 - |S'_{11}|^2)} \right) \quad \text{(III.4)}$$

La configuration du dispositif instrumental est la suivante :

- ✓ Receiver : A et B = 15 dB.
- ✓ PRF : autocalculate.
- ✓ Datas 16 digits.
- ✓ Fund = 10 GHz.
- ✓ IFBW = 100 Hz.
- ✓ Average = 20.

La procédure suivante est alors appliquée :

- (1) Sélection d'une impédance Z_i
- (2) De-embedding du tuner pour cette impédance Z_i (correction du plan de calibrage 2 vers 2')
- (3) DC on
- (4) RF on
- (5) Mesures de puissance dans le plan 1-2'
- (6) RF off
- (7) DC off
- (8) Acquisition des données
- (9) Stop

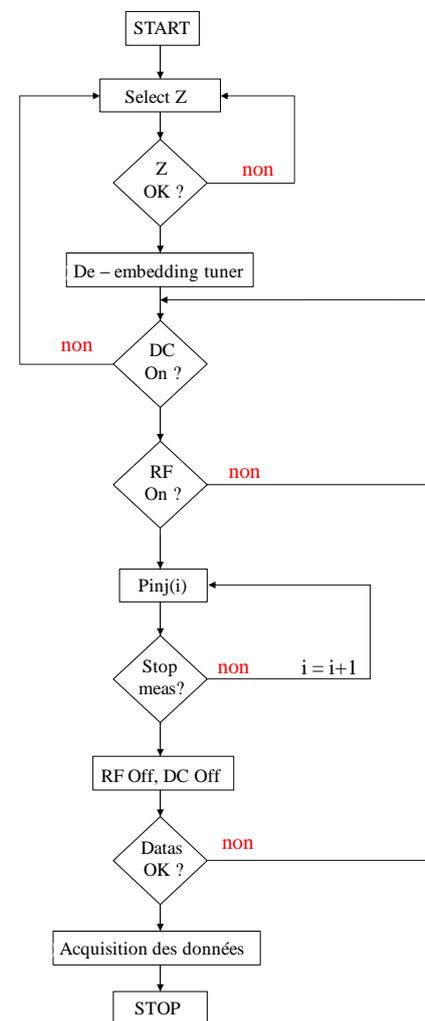


Figure III.13 : Organigramme de l'algorithme de programmation implémenté sur LabView

Cette procédure, nécessite une synchronisation parfaite entre le «*tuner*» et l'analyseur de réseaux non linéaire. Par exemple, l'étape (4) ne doit pas être validée tant que le plan de mesures n'a pas été corrigé. Par ailleurs, Nous devons être en mesure de contrôler les niveaux de puissance et observer les évolutions des courants et tensions d'entrée et de sortie en temps réel afin de ne pas endommager le DUT.

Dans sa configuration logicielle de base, le NVNA ne permet pas d'appliquer directement cet algorithme. Néanmoins, il est fourni avec un protocole de communication *Activx* permettant le contrôle à partir d'un terminal avec un logiciel approprié. Nous avons alors opté pour le développement du programme associé permettant d'automatiser ces étapes sur *LabView*. Ce dernier dispose de commandes de contrôle, et également adapté pour la commande du *tuner*.

Les termes d'erreur de ce dernier dépendant de l'impédance présentée, la correction du plan de calibrage doit être exécutée après sélection de celle-ci. Cette étape est la plus importante dans notre algorithme de programmation car une mauvaise correction des ondes conduira à des données erronées. La figure III.13 illustre l'organigramme de programmation mis en place.

III.3.1.3 Correction du plan de calibrage

III.3.1.3.1 Correction par le système interne «*fixture de-embedding*»

Après avoir défini la procédure de correction des ondes dans le plan du DUT, une première approche a consisté à *de-embedder* le *tuner* en utilisant l'option «*fixture de-embedding*» définie dans le chapitre précédent. La figure III.14 montre les résultats obtenus.

On peut remarquer que les incertitudes sur la mesure du gain en puissance sont assez conséquentes pour les forts coefficients de réflexion. Dans le cas d'une ligne sans perte on a : $|S'_{11}| = 0$ et $|S'_{21}| = 1$. Le gain en puissance dépend alors uniquement du coefficient de réflexion présenté Γ_L .

$$G_p \text{ (dB)} = 10 \cdot \log(1 - |\Gamma_L|^2) \quad \text{(III.5)}$$

A priori cette relation pourrait expliquer ces erreurs commises sur la mesure du gain en puissance pour les forts coefficients de réflexion. Cependant, cette première hypothèse est incomplète. En effet, si l'on suppose que les pertes de la ligne sont bien nulles ($|S'_{21}| = 0$ dB), le schéma de la figure III.11 montre que :

$$S'_{11} = S_{11T} = \Gamma_L = \frac{b_1}{a_1} = \frac{a_2}{b_2} \quad (III.6)$$

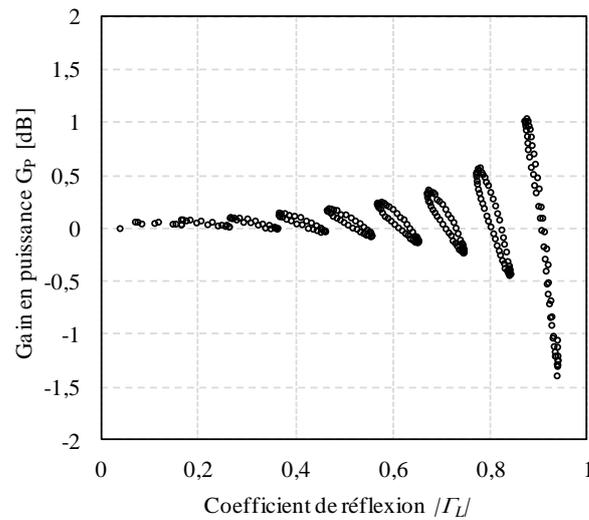


Figure III.14 : Gain en puissance pour la ligne sans perte « THRU » en fonction du coefficient de réflexion présenté en utilisant l'option « fixture De-embedding » du NVNA

Le gain en puissance théorique (III.4) est alors nul quel que soit le coefficient de réflexion présenté. Nous avons donc dans un premier temps déterminé les rapports $\frac{b_1}{a_1}$ et $\frac{a_2}{b_2}$ issus des mesures, puis une comparaison a été effectuée avec le S_{11T} obtenu à partir de la matrice de termes d'erreur du tuner.

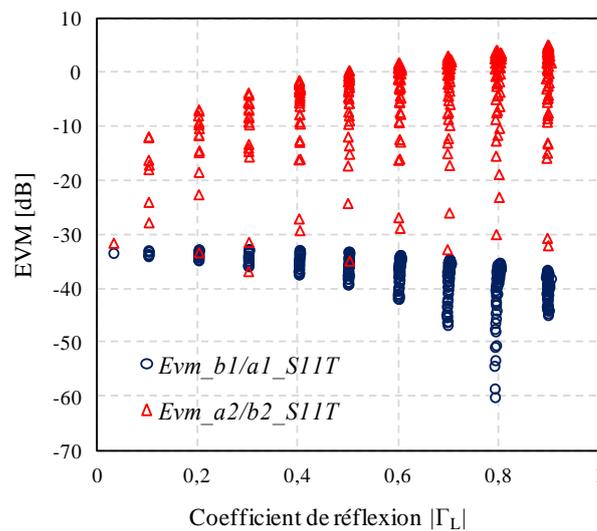


Figure III.15 : Comparaison du coefficient de réflexion recalculé au NVNA avec le S_{11T} en fonction du coefficient de réflexion présenté par le tuner

Les résultats obtenus (figure III.15) montrent bien que le rapport $\frac{b_1}{a_1}$ est bien égal au S_{11T} avec un EVM inférieur à -30 dB. Ce résultat est en accord avec les prévisions étant donné que l'étalonnage est effectué dans le plan direct de mesure (plan 1). En revanche, des écarts importants avec le rapport $\frac{a_2}{b_2}$ sont constatés. Nous avons alors étendu notre analyse en module et phase pour les mêmes coordonnées du *slug*. Les résultats obtenus sont rassemblés dans le tableau III.1.

Coordonnées <i>slug</i>	$ S_{11T} $	$\varphi(S_{11T})$	$\left \frac{a_2}{b_2}\right $ NVNA	$\varphi\left(\frac{a_2}{b_2}\right)$ NVNA
10424_33_4500	0.9	50	0.9	38
10424_33_4500	0.9	25	0.9	61
11242_28_4500	0.9	-25	0.9	-70
1899_0_4500	0.9	-51	0.9	-46
2505_0_4500	0.9	-70	0.9	-28

Tableau III.1 : Comparaison du coefficient de réflexion S_{11T} présenté par le tuner par rapport au ratio $\frac{a_2}{b_2}$

Le tableau III.1 montre que l'indétermination du rapport d'onde $\frac{a_2}{b_2}$ calculé par le NVNA est due à la phase. En revanche on retrouve bien l'information sur le module de Γ_L . Par ailleurs, la configuration de mesure laisse aussi supposer que quel que soit le coefficient de réflexion on a $a_1 = b_2$ et $a_2 = b_1$. Une analyse comparative de ces ondes a donc été effectuée.

Les résultats expérimentaux de la figure III.16 permettent de conclure que l'erreur commise sur le calcul du rapport $\frac{a_2}{b_2}$ est principalement due à une anomalie de calcul sur la phase de l'onde a_2 . En effet, un EVM de plus de -30 dB est constaté avec l'onde réfléchie b_1 .

L'onde transmise b_2' est une onde à fort niveau de puissance. L'option «*fixture de-embedding*» permet de la corriger correctement en module et phase étant donnée qu'elle est loin du plancher de bruit du NVNA. De plus, du fait des faibles pertes induites par le *tuner*, cette onde est d'autant plus prédominante. La correction de a_2' est par contre plus délicate : son niveau de puissance est beaucoup plus faible vis-à-vis des pertes du *tuner*. La dynamique du NVNA permet bien de corriger son module, mais comme le montre le tableau III.3, l'information sur la phase reste incorrecte.

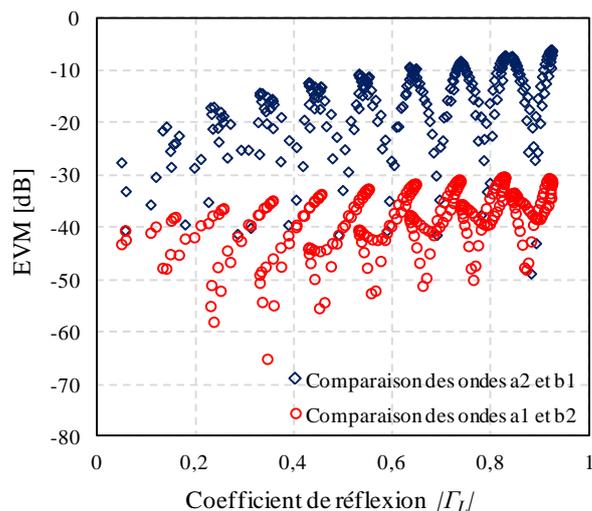


Figure III.16 : Comparaison des ondes incidentes et transmises dans le plan de la ligne sans perte en fonction du coefficient de réflexion présenté par le tuner

Cette option proposée par le NVNA étant inappropriée pour l'application envisagée, une autre approche a été mise en œuvre.

III.3.1.3.2 Correction par «*de-embedding*» manuel sur *LabView*

Les résultats précédents nous ont permis de conclure que nos incertitudes de mesure sont directement issues d'une mauvaise évaluation de la phase de l'onde a_2 . Une amélioration peut être obtenue, en première approche en prédéterminant cette onde à partir de la relation III.6.

$$a_2 = b_2 \times S_{11T} \quad (\text{III.6})$$

Un meilleur EVM est ainsi obtenu après correction (Figure III.17.b), cependant l'incertitude sur la mesure du gain en puissance reste relativement élevée en fonction du coefficient de réflexion (figure III.17.a). Comme nous l'avons expliqué précédemment, ce modèle d'évaluation est relativement critique car il tient compte du paramètre S'_{11} , et donc de tous les termes d'erreur S_{ijT} du *tuner* (équation III.4). Ceci est contraire à l'expression III.6 qui ne considère que le paramètre S_{11T} , ce qui expliquerait les écarts observés. Afin d'y remédier, nous avons choisi de développer un modèle d'erreur complet prenant en compte tout ces effets.

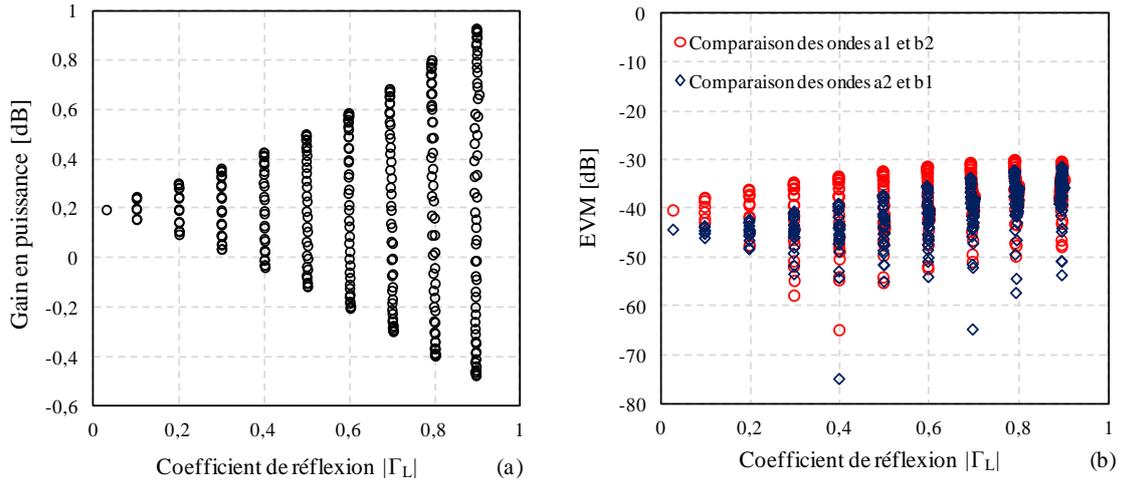


Figure III.17 : Gain en puissance (a) et comparaison des ondes incidentes et transmises (b) dans le plan de la ligne sans perte en fonction du coefficient de réflexion présenté par le tuner

III.3.1.3.3 Développement d'un modèle d'erreur pour la correction des ondes

Le modèle considéré consiste à déterminer les ondes de puissance b_2 et a_2 de manière analytique à partir de l'onde brute mesurée b_2' , et cela connaissant les termes d'erreur du tuner et en tenant compte de la désadaptation de la charge (Figure III.18).

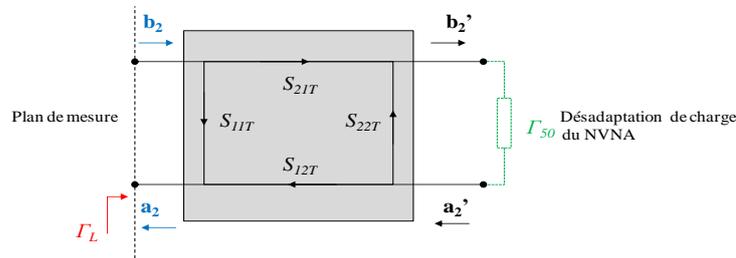


Figure III.18 : Modèle d'erreur du tuner

Soit :

$$a_2'(nf_0) = b_2'(nf_0) \times \Gamma_{50}(nf_0) \quad (\text{III.7})$$

$$b_2(nf_0) = \frac{1}{S_{21T}(nf_0)} \cdot [b_2'(nf_0) - S_{22T}(nf_0) \cdot a_2'(nf_0)] \quad (\text{III.8})$$

III.7 dans III.8 permet d'obtenir :

$$b_2(nf_0) = \frac{b_2'(nf_0)}{S_{21T}(nf_0)} \cdot [1 - S_{22T}(nf_0) \cdot \Gamma_{50}(nf_0)] \quad (\text{III.9})$$

L'onde b_2 étant déterminée, a_2 est obtenue de la manière suivante :

$$a_2(nf_0) = b_2(nf_0) \times \Gamma_L(nf_0) \quad (\text{III.10})$$

$\Gamma_L(nf_0)$ est le coefficient de réflexion réel présenté au dispositif sous test. Il est exprimé en fonction des termes d'erreurs du *tuner* et de la désadaptation de charge du NVNA.

$$\Gamma_L(nf_0) = S'_{11tuner}(nf_0) = [S_{11tuner}(nf_0)] + \frac{S_{12tuner}(nf_0) \times S_{21tuner}(nf_0) \times \Gamma_{50}}{1 - (\Gamma_{50} \times S_{22tuner}(nf_0))} \quad (\text{III.11})$$

Finalement III.11 dans III.10 donne :

$$a_2(nf_0) = b_2(nf_0) \times [S_{11tuner}(nf_0)] + \frac{S_{12tuner}(nf_0) \times S_{21tuner}(nf_0) \times \Gamma_{50}}{1 - (\Gamma_{50} \times S_{22tuner}(nf_0))} \quad (\text{III.12})$$

Ainsi, les deux modèles d'équations III.9 et III.12 permettent de déterminer les ondes b_2 et a_2 en tenant compte des paramètres S_{ij} du *tuner* et de la désadaptation de charge du NVNA à toutes les fréquences de mesure. Un programme de correction associé a alors été implémenté dans la procédure de mesure. Les résultats suivant ont été obtenus (figure III.19).

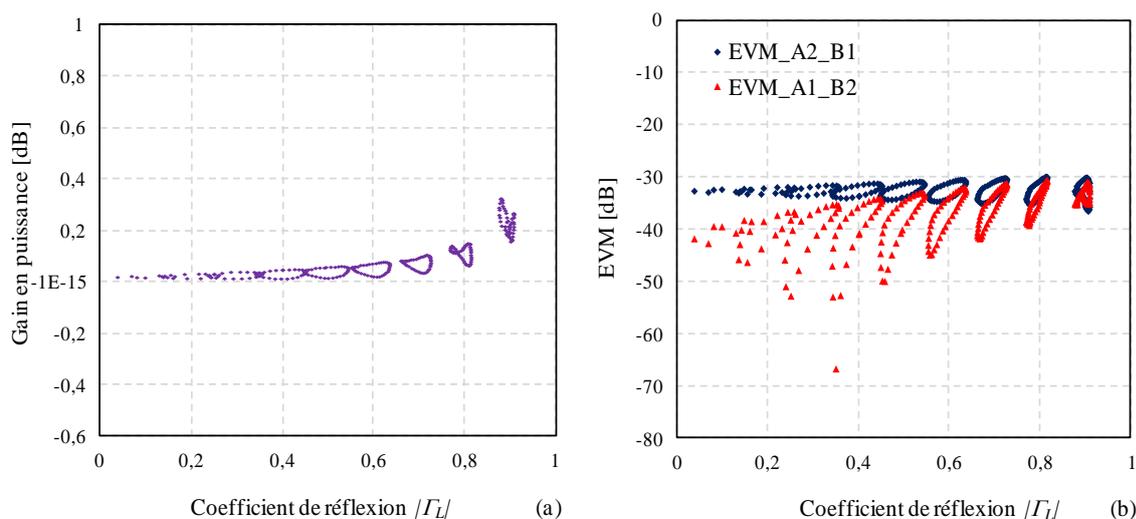


Figure III.19 : Gain en puissance (a) et comparaison des ondes incidentes et transmises (b) dans le plan de la ligne sans perte en fonction du coefficient de réflexion présenté par le «tuner» après implémentation du modèle d'erreur

De très bons résultats sont obtenus. L'erreur maximale sur la mesure du gain en puissance est inférieure à 0.4 dB pour un fort coefficient de réflexion (figure III.19.a). Les ondes sont aussi parfaitement corrigées dans le plan de mesure : l'écart entre les ondes incidentes et transmises reste inférieur à -30 dB quel que soit le coefficient de réflexion

présenté. Ces résultats valident la procédure de correction mise en place pour des mesures en structure coaxiale.

III.3.2 Développement du banc NVNA à charge passive pour des mesures en structure sous pointes

Pour les applications en structure sous pointes, les procédures de mesure et d'étalonnage en structures coaxiales restent valables. Il faudra cependant tenir compte des termes d'erreur dus aux sondes afin de corriger le plan d'étalonnage dans celui du dispositif sous test.

III.3.2.1 Détermination des termes d'erreurs du tuner en cascade avec une sonde pour des mesures sous pointes

De la même manière que pour la méthode décrite dans la partie III.3.1, le logiciel d'étalonnage fourni avec le «tuner» permet de caractériser tous ses termes d'erreur en configuration sous pointe.

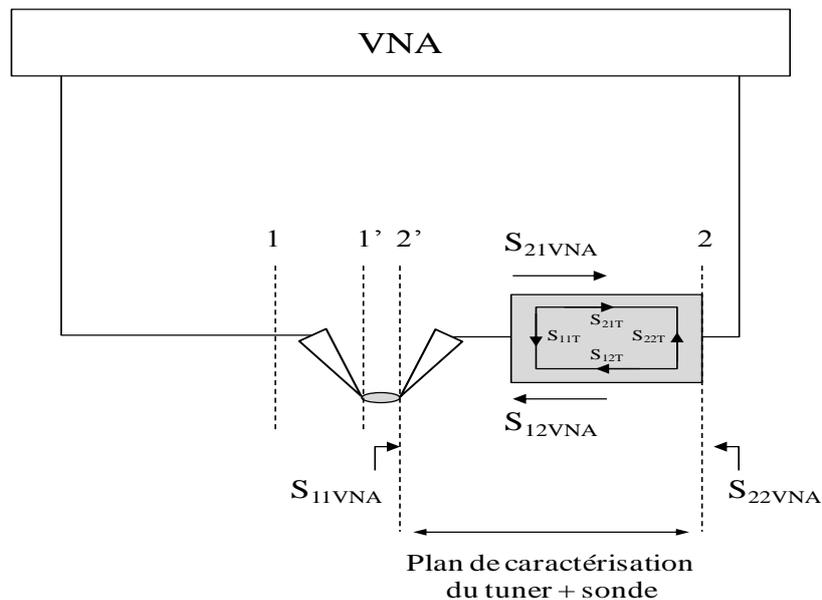


Figure III.20 : Synoptique simplifié du banc en fonctionnement linéaire pour l'étalonnage du tuner en configuration sous pointes

Les sondes de mesure sont posées sur une ligne *thru* et le *tuner* est calibré dans le plan 1-2. Connaissant les termes d'erreur de la sonde en cascade avec la ligne (1-2'), le logiciel du *tuner* effectue une correction automatique du plan d'étalonnage 1-2 vers 2'-2. On obtient ainsi la matrice des termes d'erreur de l'ensemble *tuner* + pointes. Une comparaison des données expérimentales issues de l'analyseur de réseaux vectoriel et de la matrice de termes d'erreur générée a été ensuite effectuée (comparaisons de S_{ijVNA} au $S_{ijT+pointe}$). De très bons EVM (< -30 dB) ont été obtenus sur l'ensemble des paramètres S_{ij} à toute les fréquences.

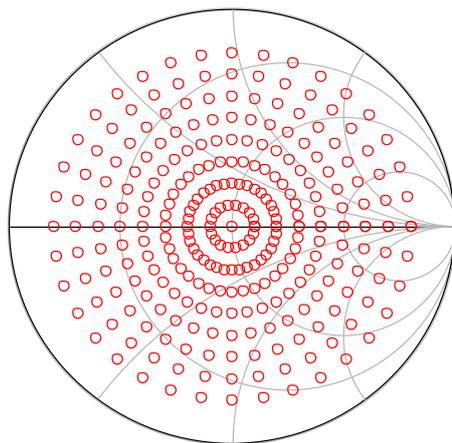


Figure III.21 : Impédances de charges présentées par le «tuner» en configuration sous pointes

La figure III.21 montre les impédances de charges présentées à 10 GHz dans cette configuration. Les pertes dues à la sonde et à la connectique la reliant au «tuner» mettent en évidence une dégradation du coefficient de réflexion maximal présenté. Ce dernier est estimé à environ 0.8.

III.3.2.2 Procédure de mesure en mode non linéaire «NVNA»

Le banc étant validé en configuration coaxiale pour des mesures *Load-pull*, les étapes définies dans la partie III.3.2 restent valables pour des applications sous pointes. L'étalonnage est alors réalisé dans sa totalité dans le plan 1-2, puis une correction du plan de mesure du port 1 vers 1' est effectuée en chargeant les termes d'erreur de la sonde dans le système NVNA au niveau du port 1 («*fixture de-embedding*» port 1).

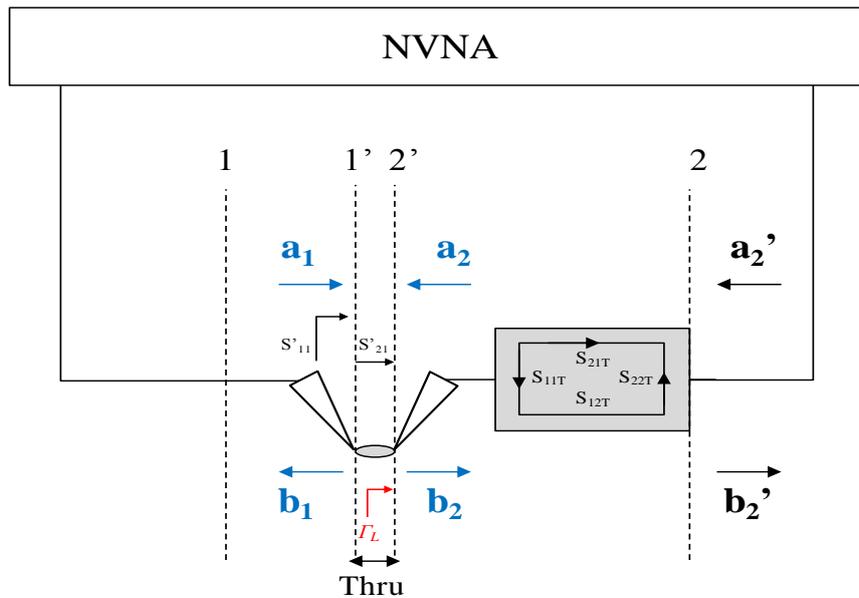


Figure III.22 : Schéma simplifié du banc pour une mesure Load-pull dans le cas de mesures sous pointes

Connaissant la matrice des termes d'erreur de l'ensemble *tuner* + sonde (plan 2-2'), la procédure de mesure citée précédemment est alors appliquée cette fois-ci par *de-embedding* du *tuner* + sonde au lieu du *tuner* seul. La figure III.23 illustre que de très bons résultats sont obtenus. L'erreur sur la mesure du gain en puissance est inférieure à 0.2 dB (figure III.23.a). Quant aux écarts entre les ondes transmises, ils sont proches de -30 dB pour un fort coefficient de réflexion.

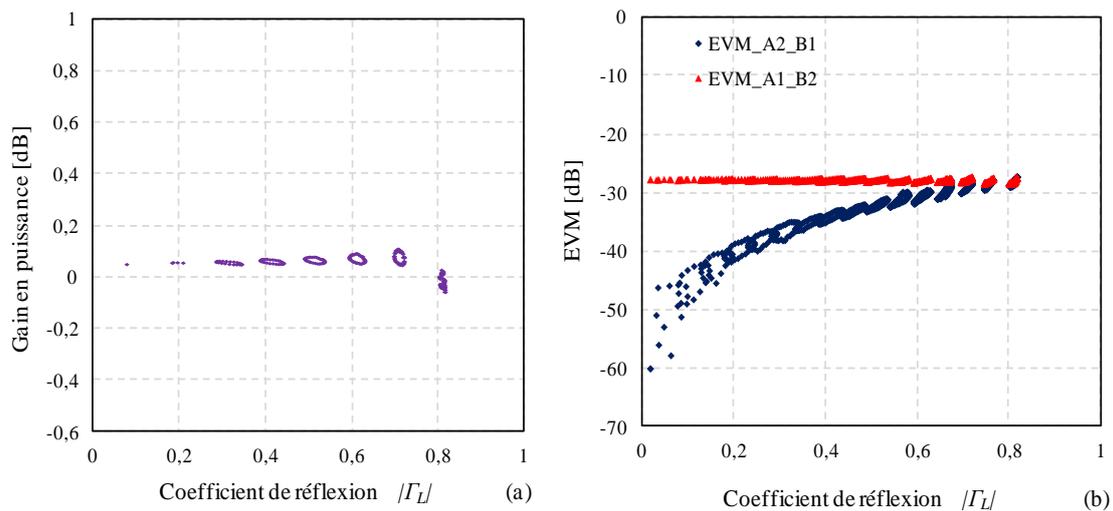


Figure III.23 : Gain en puissance (a) et comparaison des ondes incidentes et transmises (b) dans le plan de la ligne sans perte en fonction du coefficient de réflexion présenté par le «tuner» dans le plan des sondes

III.3.2.3 Validation du banc NVNA en configuration *Load-pull* pour des mesures sous pointes

Les prochaines étapes consistent maintenant à comparer les données expérimentales du NVNA aux données issues du banc LSNA. Des validations seront ensuite effectuées par rapport à un modèle électrique non linéaire.



Figure III.24 : Le banc NVNA en configuration Load-pull à charge passive

III.4 CONFRONTATION NVNA/LSNA A PARTIR DES DONNEES EXPERIMENTALES DE TRANSISTORS HBT

Une étude comparative entre les deux bancs de mesure NVNA et LSNA a été menée pour des mesures de type *Load-pull* en structure sous pointes. Le NVNA est en configuration à charge passive et le LSNA est disponible en configuration charge active.

Le tableau III.2 met en évidence les principaux paramètres à prendre en compte avant d'effectuer nos caractérisations.

LSNA	NVNA
Système <i>Load-pull</i> à charge active.	Système <i>Load-pull</i> à charge passive.
Etalonnage sur wafer.	Etalonnage coaxial.
Aucun calcul de « <i>de-embedding</i> ».	Application d'un calcul de « <i>de-embedding</i> ».
L'impédance de charge est variable en fonction de la puissance ($\Delta\Gamma = 0.04$, $\Delta\varphi = 2$ degrés).	L'impédance de charge est constante en fonction de la puissance.
Les impédances de charge présentées aux harmoniques sont proches de 50 ohms.	Les impédances de charge présentées aux harmoniques ne sont pas 50 ohms.

Tableau III.2 : Comparaison des configurations instrumentales LSNA/NVNA

Pour une impédance de charge sélectionnée par exemple égale à $0.23|23^\circ$ à la fréquence fondamentale de 10GHz, une indétermination sur l'impédance de charge ($\Delta\Gamma, \Delta\varphi$) sera alors constatée au LSNA. Au NVNA, des charges différentes de 50 ohms seront présentées aux harmoniques.

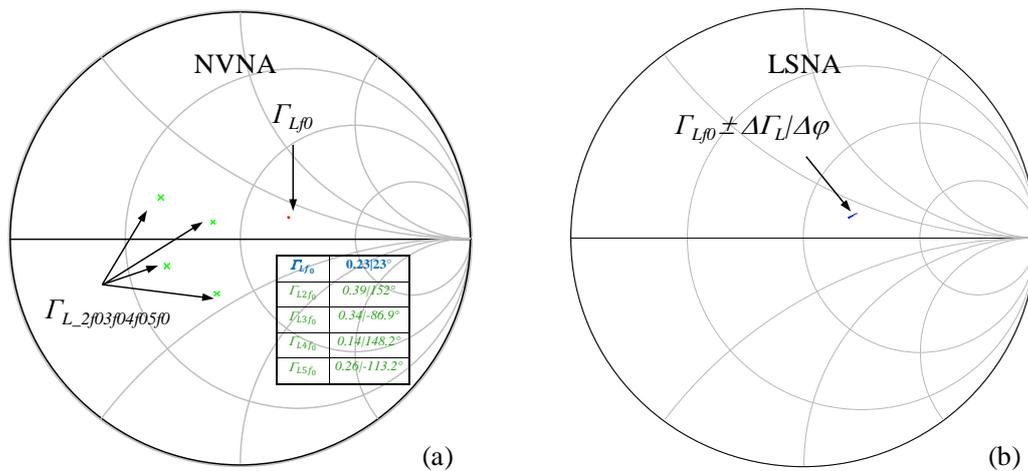


Figure III.25 : Charges présentées en configuration *Load-pull* passive (a), et active (b)

Ces informations sont cruciales pour l'étude de nos dispositifs. En effet si l'impédance de charge est variable en fonction de la puissance (cas du LSNA), le DUT peut être amené à changer de comportement durant la caractérisation. Par ailleurs, si les impédances présentées aux harmoniques sont différentes de 50 ohms (NVNA), des performances différentes de celles issues des mesures au LSNA peuvent alors être attendues. Des corrélations effectuées avec un modèle électrique non linéaire nous ont permis de mettre en évidence ces phénomènes. Ce point sera développé dans le prochain chapitre.

Les mesures comparatives suivantes ont été effectuées dans les mêmes conditions de polarisation : $V_{BE} = 0,84V$; $V_{CE} = 1,2V$ et de puissance à la fréquence fondamentale de 10GHz en classe C, sur les transistors bipolaires à hétérojonction cités dans le chapitre précédent. Les figures III.26-28 montrent les résultats obtenus.

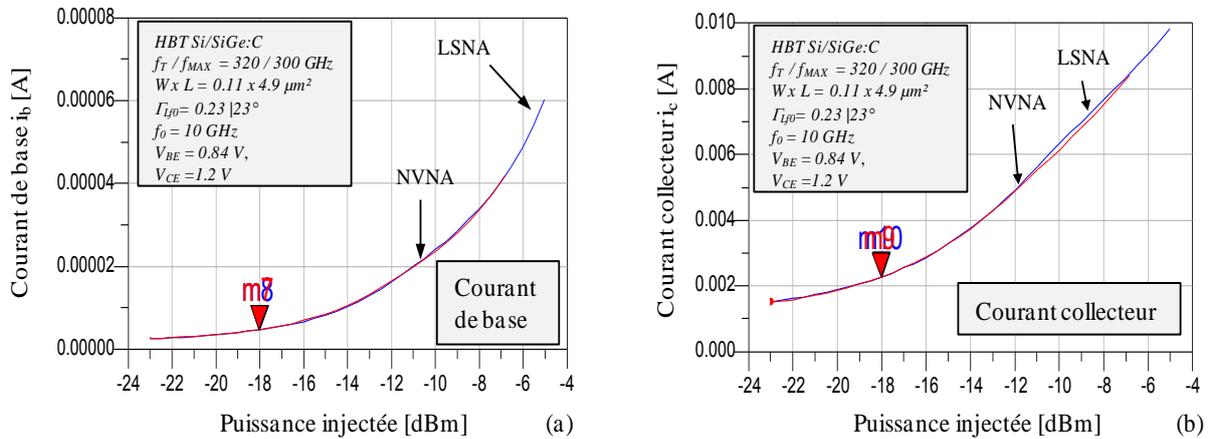


Figure III.26 : Evolution des courants en entrée (a) et en sortie (b) du dispositif en fonction de la puissance injectée

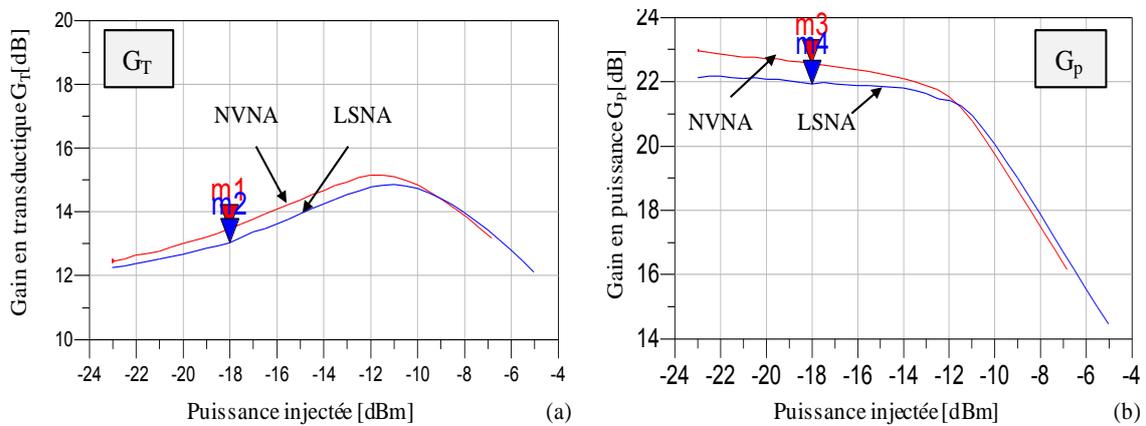


Figure III.27 : Gain transductique G_T (a) et en puissance G_P (b) du dispositif en fonction de la puissance injectée

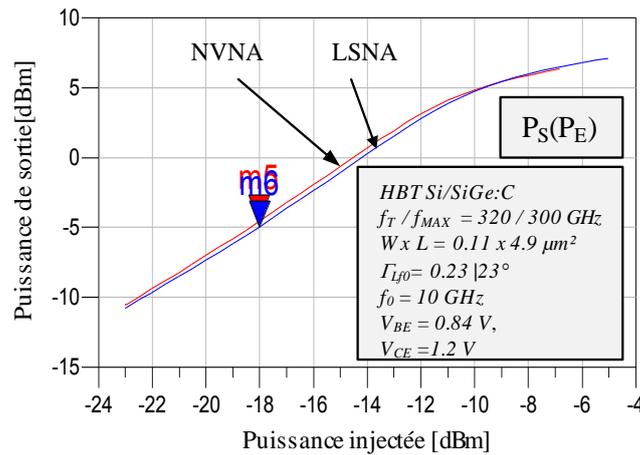


Figure III.28 : Puissance de sortie du dispositif en fonction de la puissance injectée

Les évolutions des courants de base et de collecteur sont similaires pour les deux méthodes de mesure (figure III.26). Pour un même niveau de puissance injectée (-18dBm), les mesures au NVNA présentent cependant un gain transductique supérieur d'environ 0.4 dB et un gain en puissance plus élevé de 0.6 dB par rapport aux données expérimentales obtenues à partir du LSNA (figure III.27). Afin de comprendre l'origine de ces écarts, nous avons étendu notre analyse aux ondes de puissance réfléchies b_1 et a_2 aux bornes du dispositif.

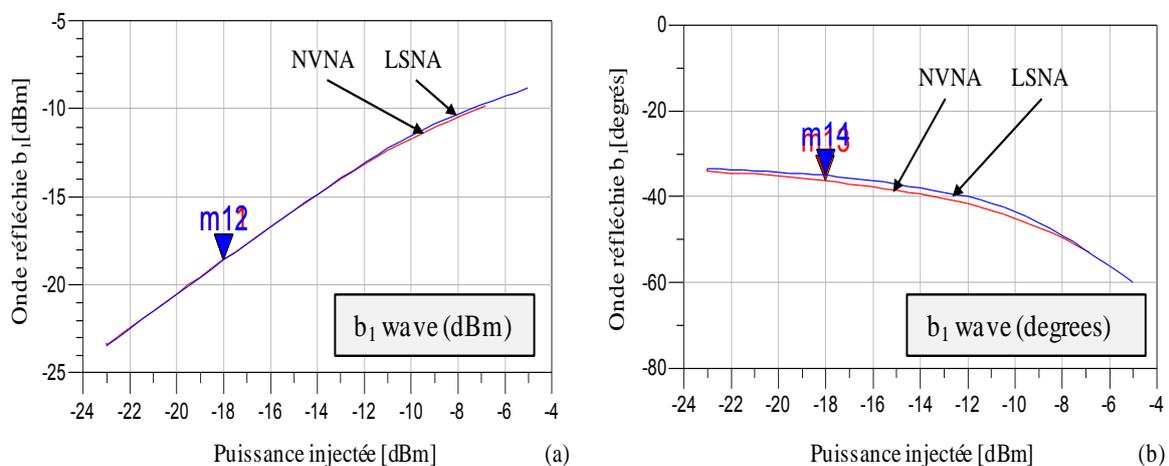


Figure III.29 : Onde de puissance réfléchie en entrée b_1 en module (a) et phase (b) en fonction de la puissance injectée

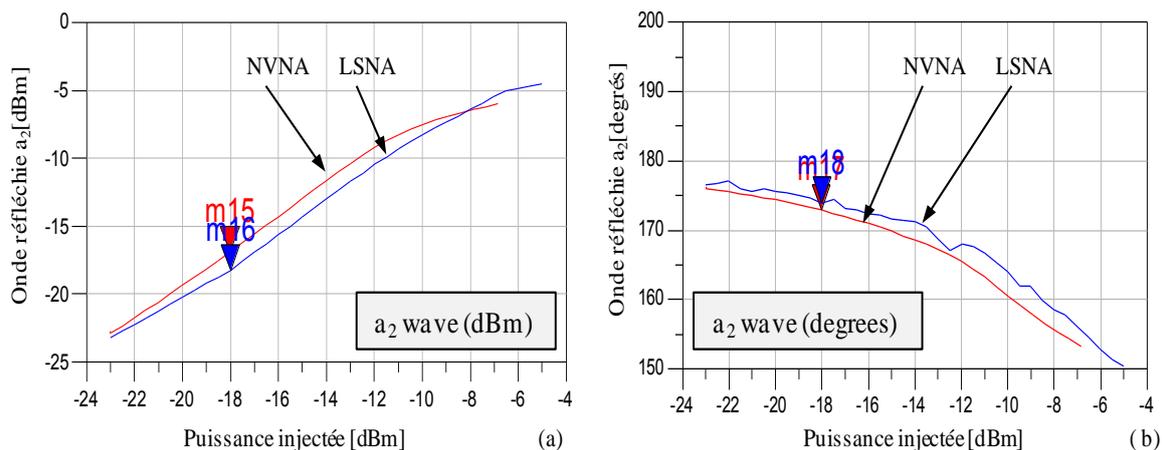


Figure III.30 : Onde de puissance réfléchi en sortie a_2 en module (a) et phase (b) en fonction de la puissance injectée

Les écarts constatés entre les ondes réfléchies b_1 à l'entrée de notre dispositif sont relativement faibles : de l'ordre de 0.1 dB en module et 2 degrés en phase sur toute la gamme de puissance considérée (figure III.29). Concernant l'onde réfléchi en sortie a_2 , des écarts plus importants sont observés en module, avec environ 1.3 dB d'écart pour une puissance injectée de -18 dBm (figure III.30.a). Une légère différence au niveau de la phase est également observée.

Comme nous l'avons décrit dans le tableau III.3, le NVNA présente des impédances de charges différentes de 50 ohms pour les différentes fréquences harmoniques considérées. Pour une puissance injectée fixe (-18 dBm), la figure III.31 montre bien que celles-ci ont une influence considérable sur les composantes spectrales du dispositif en module (a) et phase (b), et cela, même pour de faibles niveaux de puissances (< -40 dBm à partir de 30 GHz). Ces résultats laissent supposer que la dynamique du NVNA permet de considérer toutes les impédances présentées aux harmoniques, il en résulte alors une déformation du signal reconstitué dans le domaine temporel (figure III.31.c).

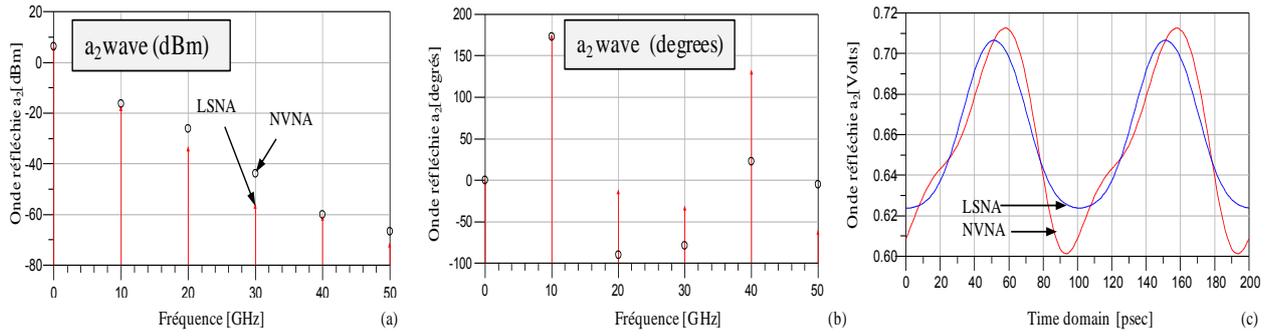


Figure III.31 : Onde de puissance réfléchi a_2 dans le domaine fréquentiel en module (a) et phase (b), et dans le domaine temporel (c) pour puissance d'entrée fixe = -18 dBm

La comparaison des ondes réfléchies b_1 sur nos deux instrumentations est par contre quasi identique (figure III.32).

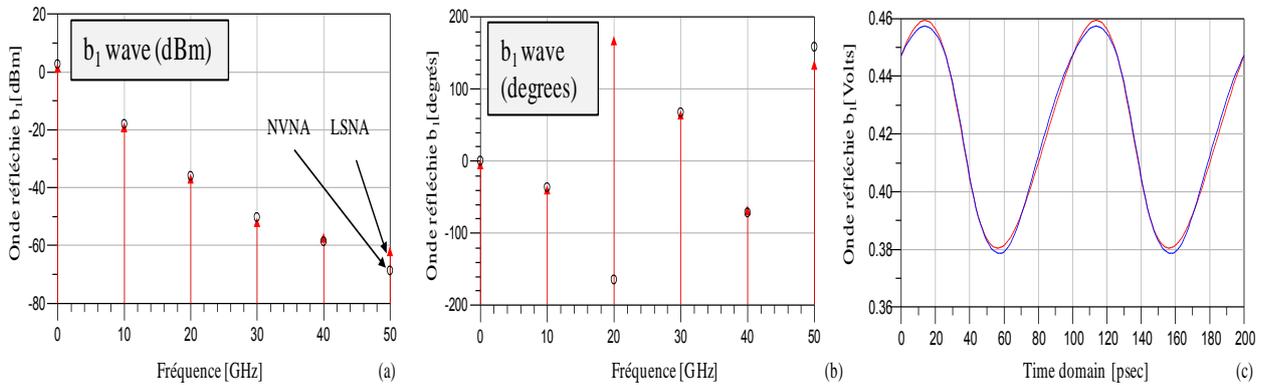


Figure III.32 : Onde de puissance réfléchi b_1 dans le domaine fréquentiel en module (a) et phase (b), et dans le domaine temporel (c) pour puissance d'entrée fixe = -18 dBm

Nous avons alors vérifié le coefficient de réflexion S'_{11} à l'entrée du transistor. Celui-ci est donné par l'expression :

$$S'_{11} = \frac{b_1}{a_1} = S_{11T} + \frac{S_{21T}S_{12T}\Gamma_L}{1 - S_{11T}\Gamma_L} \quad (\text{III.13})$$

La figure 33 montre un rapport de 60 entre les paramètres S_{21} et S_{12} . Le coefficient de réflexion S'_{11} sera par conséquent très proche du S_{11T} . Ceci expliquerait que les impédances de charge présentées en sortie sont sans influence notable sur le comportement du dispositif en entrée.

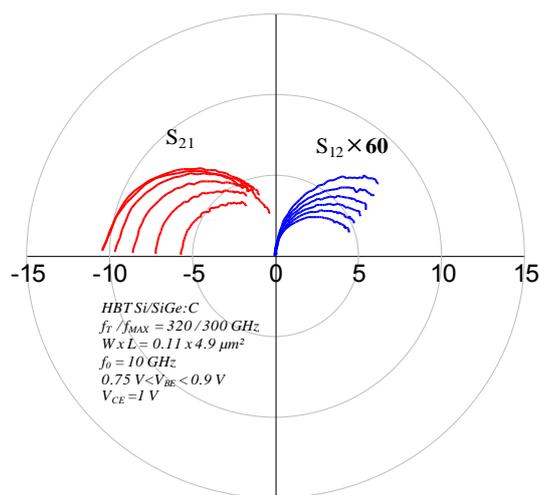


Figure 33 : Paramètres S_{12} et S_{21} du transistor

Par ailleurs, les mesures comparatives sur l'onde transmise b_2 montrent des écarts de phase non négligeables dans le domaine spectral à partir de 20 GHz (Figure III.34.b). Un léger décalage des formes d'ondes est alors visible dans le domaine temporel (Figure III.34.c).

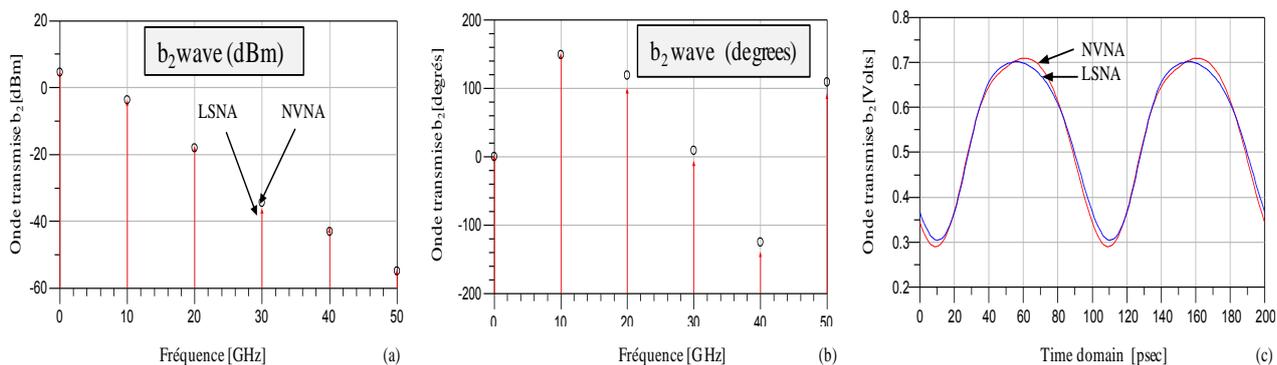


Figure III.34 : Onde de puissance transmise b_2 en sortie dans le domaine fréquentiel en module (a) et phase (b), et dans le domaine temporel (c) pour puissance d'entrée fixe = -18 dBm

III.5 CONFRONTATIONS DES DONNEES AVEC UN MODELE ELECTRIQUE NON LINEAIRE

Les comparaisons décrites dans cette partie vont nous permettre de valider notre méthode instrumentale par rapport à un modèle électrique non linéaire que nous avons élaboré dans les mêmes conditions d'impédances de charges présentées aux harmoniques.

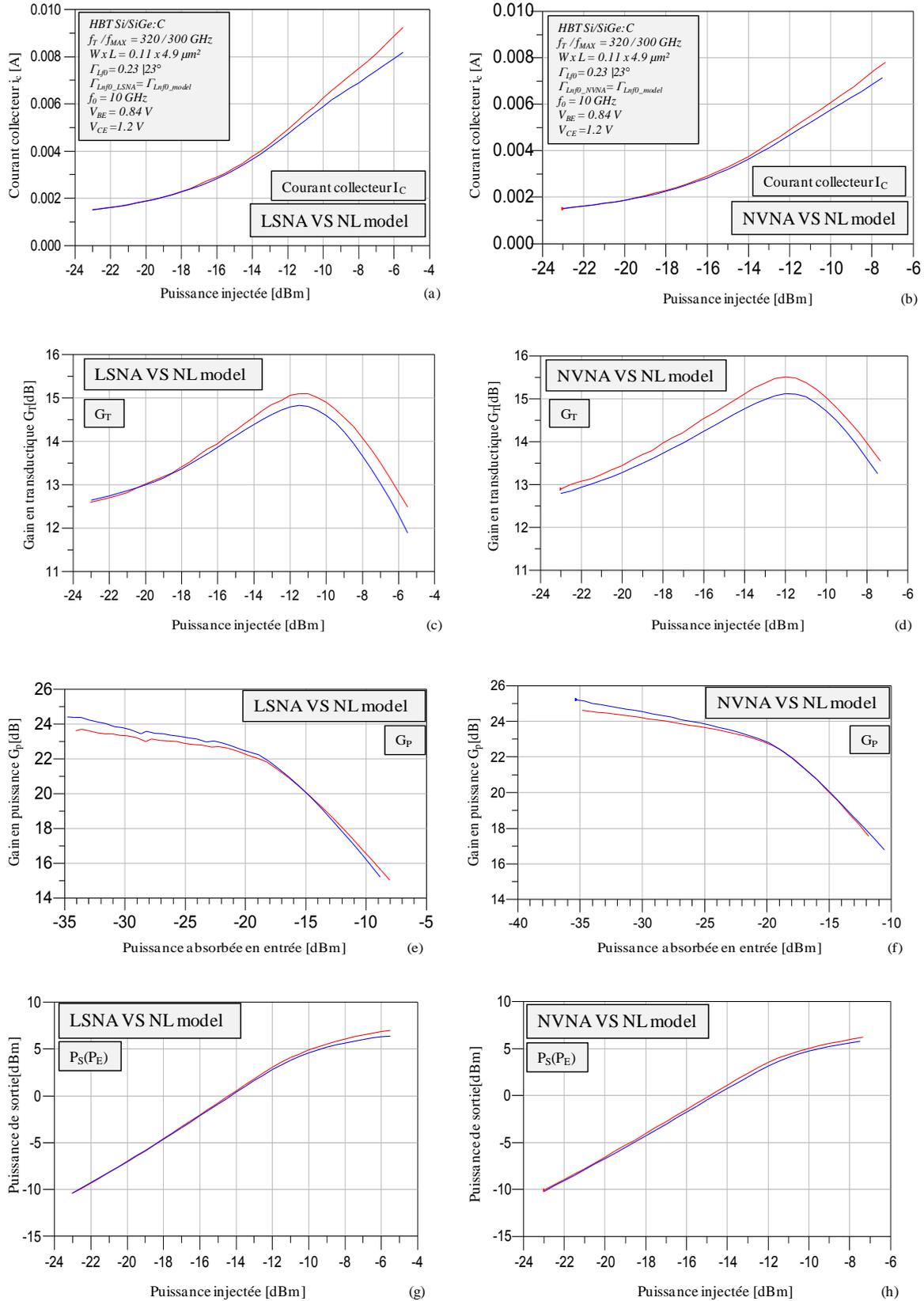


Figure III.35 : Comparaisons mesure/modèle des performances en puissance dans les mêmes conditions d'impédances de charges présentées aux harmoniques

Les confrontations mesures/simulations montrent une très bonne adéquation lorsque les mêmes impédances de charges sont prises en compte (figure III.35). Les signaux sont alors parfaitement reconstitués dans le domaine temporel (figures III.36 et 37).

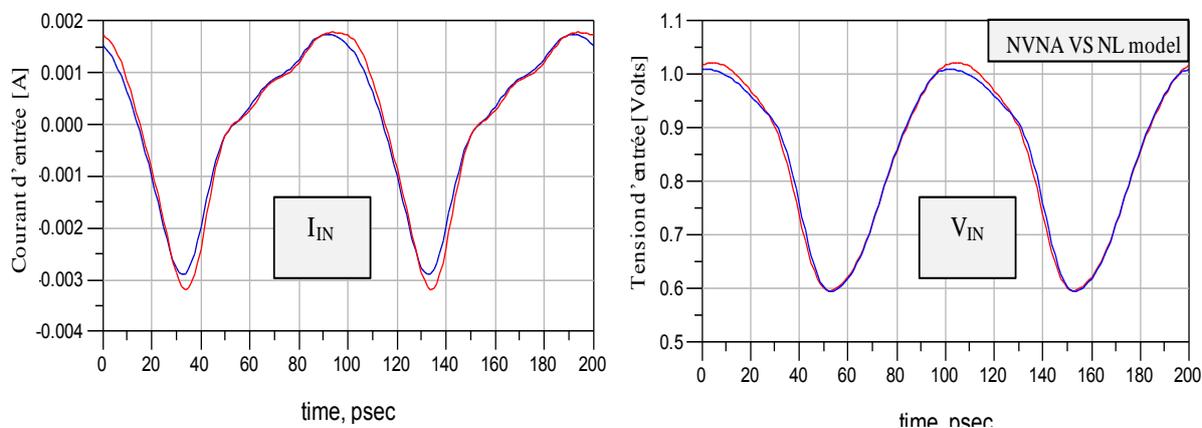


Figure III.36 : Comparaisons mesures NVNA/modèle sur les formes d'ondes temporelles en entrée du transistor dans les mêmes conditions d'impédances de charges présentées aux harmoniques

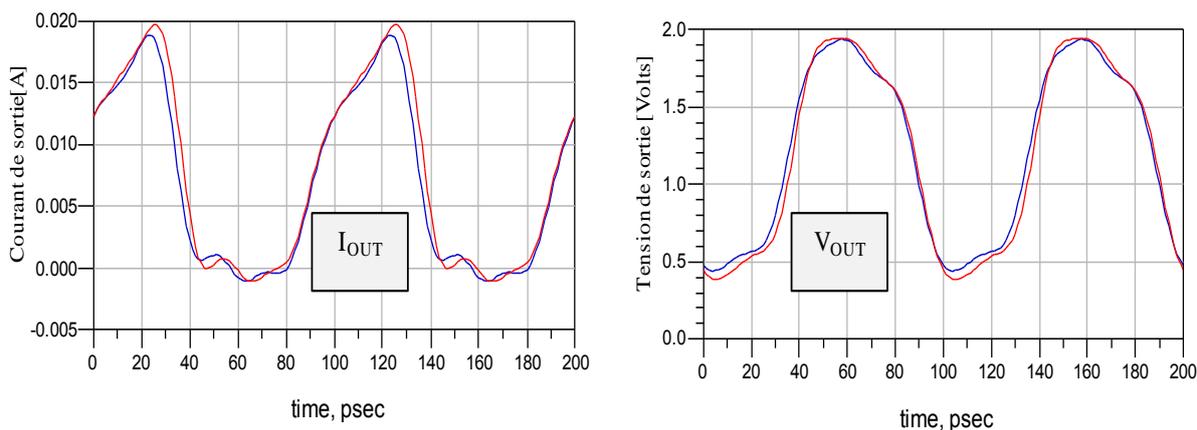


Figure III.37 : Comparaisons mesures NVNA/modèle sur les formes d'ondes temporelles en sortie du transistor dans les mêmes conditions d'impédances de charges présentées aux harmoniques

Ces résultats permettent de mettre clairement en évidence l'influence des impédances de charges présentées aux harmoniques sur les performances en puissance hyperfréquence. En les prenant en compte dans le modèle de simulation, de très bonnes adéquations sont obtenues. Ce dernier point sera développé plus en détails dans le chapitre IV.

III.6 CONCLUSION

Durant ce chapitre, nous nous sommes intéressés à la mise en œuvre d'un banc NVNA en configuration *Load-pull* à charge passive. Le système NVNA n'étant pas adapté pour cette fonctionnalité, un modèle d'erreurs a été développé puis implémenté sous *LabView* afin d'avoir un contrôle total de notre instrumentation. Un algorithme de programmation a alors été mis en place permettant une synchronisation parfaite du NVNA avec le *tuner*. Des mesures effectuées au NVNA ont été comparées à celles issues du LSNA sur les mêmes dispositifs de puissance. Cependant, les conditions de mesures n'étant pas les mêmes quant aux impédances présentées aux harmoniques, nous avons alors jugé utile de compléter la validation de notre instrumentation par la confrontation des résultats expérimentaux par rapport à des données de simulation. Ces dernières ont été obtenues à partir d'un modèle électrothermique non linéaire que nous avons établi dans les mêmes conditions d'impédance de charge présentées aux harmoniques. De très bons résultats ont alors été obtenus aussi bien dans les domaines temporel que fréquentiel.

III.7 BIBLIOGRAPHIE

- [III.1] J. M. Cusack, S. M. Perlow, and B. S. Perlman, “**Automatic loadcontour mapping for microwave power transistors**”, *IEEE Trans. Microwave Theory Tech.*, vol. 22, pp. 1146–1152, Dec. 1974.
- [III.2] R. B. Stancliff and D. P. Poulin, “**Harmonic load pull**”, in *IEEE MTT-S Int. Microwave Symp. Dig.*, June 1979, pp. 185–187.
- [III.3] G. P. Bava, U. Pisani, and V. Pozzolo, “**Active load technique for load-pull characterization at microwave frequencies**”, *Electron. Lett.*, vol. 18, no. 4, pp. 178–180, Feb. 1982.
- [III.4] B. Hughes, A. Ferrero, A. Cognata, “**Accurate on-wafer power and harmonic measurements of mm-wave amplifiers and devices**”, *IEEE MTT-S Symposium Digest*, vol. 2, pp. 1019-1022, June 1992.
- [III.5] Agilent PN 89400-14, “**Using Error Vector Magnitude Measurements to Analyze and Troubleshoot Vector-Modulated Signals**”, *Product Note*.

CHAPITRE IV :

**DEVELOPPEMENT D'UN MODELE
ELECTROTHERMIQUE NON LINEAIRE
DE TRANSISTOR BIPOLAIRE
A HETEROJONCTION Si/SiGe:C**

IV.1 INTRODUCTION

Ce chapitre est articulé autour de la modélisation électrothermique non linéaire de transistors HBT à hétérojonction Si/SiGe. Dans le cadre de cette thèse, un modèle a été élaboré afin de compléter la validation du banc NVNA pour des mesures *Load-pull* en régime non linéaire.

Dans un premier temps, nous passerons en revue les modèles disponibles dans la littérature et proposerons une topologie adaptée à la description physique de nos composants en régimes statique et dynamique.

Nous exposerons par la suite les méthodes utilisées pour la détermination des différents paramètres à partir des tracés des caractéristiques statiques et petit signal. Les résultats expérimentaux effectués étant une dépendance entre plusieurs contributions physiques, une procédure d'extraction sera mise en œuvre afin de décorrélérer au mieux ces différents phénomènes.

IV.2 LES MODELES DEDIES AUX TRANSISTORS BIPOLAIRES

La modélisation d'un dispositif de puissance permet de prédire son comportement électrique par la résolution d'équations analytiques qui le décrivent. C'est la raison pour laquelle, depuis plus d'un demi-siècle de très nombreuses études sont dédiées au développement de modèles électriques afin de décrire au mieux le comportement de ces composants dans leurs conditions réelles de fonctionnement. En fonction des objectifs visés, ces modèles électriques peuvent être issus de simulations physiques ou comportementales.

Les modèles empiriques, sont le plus souvent basés sur des mesures : ils utilisent des équations prédictives integro-différentielles implémentées dans des éléments localisés reproduisant les caractéristiques mesurées. Ces modèles s'appuient principalement sur des méthodes itératives ou d'interpolation pour la simulation de schémas équivalents dit «*black box*». Dans ces conditions, des caractérisations précises du dispositif doivent être effectuées afin de choisir de manière efficace les fonctions adéquates. Ces modèles sont généralement dédiés à l'étude de l'aspect comportemental du dispositif pour la conception de circuits MMIC et fournissent de bonnes prévisions en régime petit et grand signal.

Contrairement aux modèles empiriques, les modèles physiques sont obtenus par la résolution d'équations fondamentales qui décrivent la physique des semi-conducteurs. Ils sont

basés sur les équations de conservation déduites de l'équation de Boltzmann ainsi que l'équation de Poisson. Ce type de modèle assure donc un lien direct entre la réponse électrique et les paramètres de procédés technologiques tels que la géométrie, le profil de dopage et les paramètres physiques du matériau tels que la vitesse des porteurs et leur masse effective. Ils sont par conséquent mieux adaptés à l'analyse des mécanismes physiques mis en œuvre pour la conception de dispositifs.

Cette partie du travail s'appuie sur la modélisation électrique non linéaire basée sur la physique des transistors HBT SiGe. L'objectif est de mettre en place une méthodologie d'extraction rapide et précise pour cette filière de composants en se basant sur la résolution des équations de transport dans les semi-conducteurs. Cette approche permettra d'obtenir des simulations réalistes et d'établir des corrélations entre mesures et simulations en termes de puissance hyperfréquence, gain et rendement. Il sera également proposé de valider la robustesse du modèle en régime grand signal pour différentes impédances de charges dans le domaine temporel et sur une large plage de fonctionnement en fréquences.

IV.2.1 Historique des modèles physiques dédiés aux transistors bipolaires

Le premier modèle compact large signal a été mis en œuvre par *Ebers* et *Moll* en 1954 [IV.1]. Il représentait uniquement les fonctions intrinsèques du transistor à partir de jonctions et de sources de courant. Il utilise le principe de superposition s'appliquant aux charges injectées dans la base par les jonctions BE (mode *forward*) et BC (mode *reverse*). Cette première topologie posa les bases de la modélisation électrique non linéaire. Cependant, elle ne prenait pas en compte les phénomènes de forte injection tels que les effets *Early* et *Kirk*.

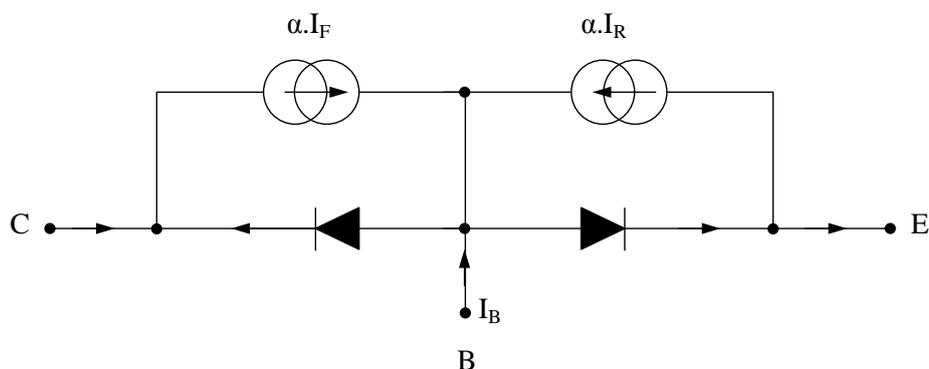


Figure IV.1 : Modèle d'Ebers et Moll du transistor bipolaire

✓ I_F et I_R sont les courants des jonctions en modes direct et inverse.

En 1970, Gummel et Poon introduisent le modèle de l'intégrale de charge contrôlée [IV.2] établi par la résolution des équations classiques des semi-conducteurs.

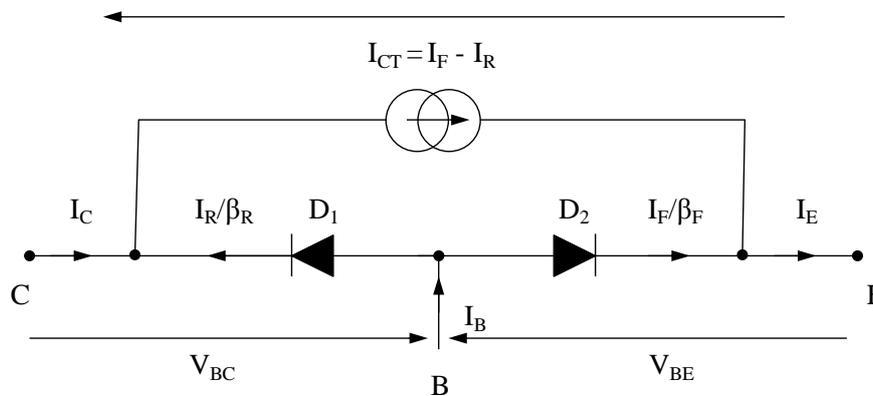


Figure IV.2 : Modèle statique de Gummel et Poon du transistor bipolaire

Cette représentation s'appuie sur le modèle d'Ebers et Moll en considérant que le transistor bipolaire fonctionne à partir du contrôle de la charge totale des porteurs minoritaires dans la base au moyen d'une seule source de courant I_{CT} .

Durant les trente années qui suivirent, ce modèle servira de référence. Néanmoins, l'émergence de nouvelles technologies de transistors rendit ces modèles incomplets vis-à-vis de certains effets physiques devenus de moins en moins négligeables tels que les effets thermiques. Afin d'y remédier, des modèles de plus en plus complexes commencèrent à se développer. Le premier sera le modèle SPICE Gummel-Poon (SGP) [IV.3], puis HICUM (High Current Model) [IV.4], [IV.5], MEXTRAM [IV.6], [IV.7] et VBIC (Vertical Bipolar Inter-Company), [IV.8], [IV.9]. Cette évolution a été promue par le «Compact Model Council» créée en 1996 [IV.10].

Aujourd'hui, ces modèles constituent les standards de base pour la modélisation des transistors bipolaires à hétérojonction. Le tableau suivant résume les principaux effets physiques pris en compte ainsi que la précision de ces quatre modèles de référence pour la modélisation des différents phénomènes [IV.11].

	SGP	VBIC	MEXTRAM	HICUM	Modèle IEMN
Effet Early	-	+	+	+	+
Modélisation des fortes injections	+	+	+	+	+
Quasi-saturation	-	+	++	++	++
Effet tunnel dans la jonction BE	-	+	-	+	-
Transistor parasite PNP	-	+	++	+	-
Autoéchauffement		+	+	+	+
Description du temps de transit	-	+	++	+++	+++
Modélisation des charges dans la base	-	+	+	+	+
Modélisation du réseau collecteur-substrat	-	+	-	+	-
Nombre de nœuds	3	7	5	4	4
Nombre de paramètres	35-41	80-108	67-73	90-101	47-50
Indépendance entre les courants I_c et I_B [IV.12]	-	+	+	+	+
Modélisation des intermodulations [IV.13]	-	+	+	++	?

Tableau IV.1 : Comparaison pour la prise en compte des principaux effets physiques nécessaires pour la description des transistors

Le tableau IV.1 met en évidence la précision du modèle HICUM pour la description du temps de transit par rapport aux autres modèles. Ce paramètre est important pour des transistors hyperfréquences étant donné qu'il caractérise sa rapidité. Quant aux études menées dans [IV.14] et [IV.15], elles démontrent une approche assez réaliste vis-à-vis de la physique du transistor. Ce critère est primordial pour interpréter avec exactitude les phénomènes mis en jeu.

Le modèle HICUM est actuellement très utilisé pour la modélisation de TBH rapides et traduit avec exactitude des les effets de modifications de densités de charges dans les différentes régions du dispositif. Ceci permet de simuler avec une grande précision les différents temps de transit jusqu'à de fortes polarisations ainsi que les phénomènes d'auto échauffement. Néanmoins, le schéma reste très complexe et n'est pas forcément adapté à nos attentes lorsque l'objectif consiste à valider la mise en œuvre du banc NVNA. Nous avons donc préféré développer un schéma électrique équivalent plus représentatif du dispositif, composé des paramètres technologiques les plus importants (tableau IV.1).

IV.2.2 Choix et description du modèle de référence : HICUM L0

Comme exposé ci-dessus, des modèles électriques ont été proposés afin de prédire le comportement des transistors bipolaire HBT. Malgré ses limitations vis-à-vis des technologies récentes, le modèle de Gummel offre l'avantage de la rapidité de simulation. La précision a été par la suite améliorée grâce à des modèles plus élaborés tels que HICUM, avec cependant des procédures d'extraction d'autant plus rigoureuses et complexes que leur conception nécessite la connaissance de nombreux paramètres technologiques et de structures de test [IV.16]. Il y a quelques années M. Schröter proposa un modèle compact simplifié nommé HICUM L0 [IV.17] lequel combine la simple topologie du SPICE Gummel-Poon (SGPM) avec les formulations majeures du modèle HICUM L02 telles que les capacités de jonction, le temps de transit dans la base, ainsi que les résistances d'accès (Figure IV.3).

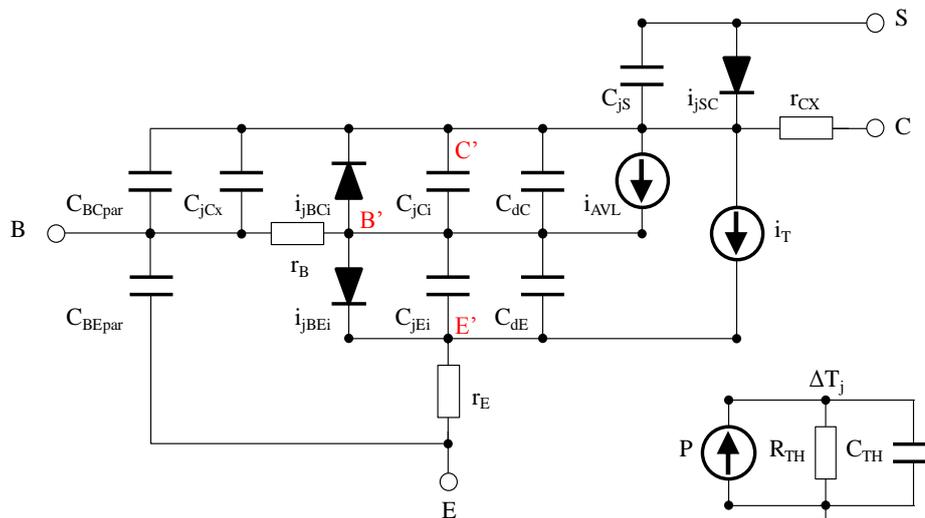


Figure IV.3 : Schéma équivalent du modèle HICUM/Level0 [IV.18]

Ce modèle sera la base de notre travail. Il est constitué des éléments suivant : une partie intrinsèque du transistor limitée par les nœuds B' C' et E' qui reprend le modèle statique de Gummel composé des diodes i_{jBE} et i_{jBC} ainsi que le générateur de courant i_T modélisant l'effet transistor. Les composantes C_{jE} et C_{jC} représentent les capacités de jonctions et C_{dE} et C_{dC} les capacités de diffusion modélisant le comportement dynamique des charges et des porteurs minoritaires. Le courant d'avalanche dans le collecteur est quant à lui pris en compte via le générateur i_{AVL} .

En hautes fréquences, la capacité de jonction base-collecteur présente un caractère distribué autour de la résistance de base. Elle est représentée par une capacité extrinsèque

C_{jCX} . Les termes C_{BCpar} , C_{BEpar} sont les capacités parasites de la structure. Enfin, la jonction collecteur-substrat qui sert à l'isolation du collecteur est représentée de la même manière par une capacité C_{jS} et une diode i_{jSC} . L'autoéchauffement dépendant de la puissance dissipée par le réseau électrique du transistor est modélisé grâce au sous circuit thermique. La dépendance en température de chaque composant est prise en compte dans les équations du modèle que nous détaillerons plus bas.

Afin de faciliter l'accès aux formulations, le modèle a été implémenté dans le simulateur ADS (*Advanced Design System*) d'Agilent en utilisant les boîtes SDD (*Symbolically Defined Devices box*). Cette approche permet d'obtenir une meilleure intégration ainsi qu'une validation du modèle de simulation à chaque étape d'extraction associée. Cette méthode autorise aussi une localisation rapide des dysfonctionnements liés aux erreurs de convergence dans le modèle et une modification des expressions analytique si nécessaire.

IV.3 PROCEDURE D'EXTRACTION DU MODELE PETIT SIGNAL

Dans un premier temps, nous avons développé un modèle petit signal simple et proche de la physique du dispositif permettant l'extraction des principaux paramètres intrinsèques et extrinsèques du TBH.

Les méthodes d'extraction des paramètres petit signal sont reportées dans plusieurs articles. Certaines reposent sur des routines d'optimisation numériques visant à obtenir un ajustement entre des paramètres du modèle et ceux mesurés. D'autres utilisent des structures de test spécialement conçues pour le calcul des paramètres parasites. Par ailleurs, la plupart des méthodes proposées porte sur l'extraction de paramètres pour un circuit équivalent en T, celui-ci étant le mieux adapté pour la simulation. Cependant, la topologie en π s'avère être aussi importante car très utilisée par les modèles compacts tels que SGP, VBIC, MEXTRAM, et HICUM [IV.19] et mieux appropriés pour la description physique du composant.

Dans la suite de ce travail, les paramètres petits signaux du schéma équivalent HBT SiGe sont extraits à partir des paramètres S_{ij} mesurés pour un schéma équivalent en T (figure IV.4). L'objectif de ce modèle est d'effectuer une procédure d'extraction afin de l'appliquer par la suite à la conception du modèle grand signal. Ce dernier sera élaboré et validé jusqu'à 50 GHz (plage de fréquence de mesure du NVNA).

Ces mesures ont été effectuées dans des conditions de polarisation différentes et sur une plage de fréquences assez large (jusqu'à 100GHz) afin de s'assurer de la validité des valeurs extraites.

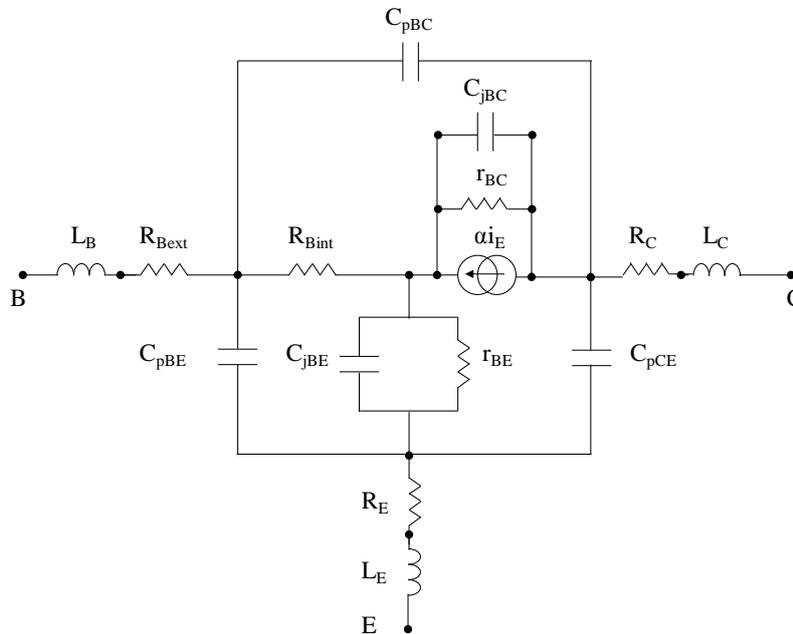


Figure IV.4 : Schéma équivalent petit signal d'un TBH en T

IV.3.1 Extraction des éléments d'accès

La détermination des éléments d'accès ou extrinsèques constitue une étape importante dans l'élaboration d'un modèle. En effet, la connaissance de ces éléments parasites va permettre de corriger les mesures effectuées et d'accéder directement aux éléments intrinsèques du composant par *de-embedding*.

Tels qu'ils sont décrits dans la littérature [IV.20], [IV.21], les éléments parasites peuvent être évalués par calcul matriciel à partir de mesures effectuées sur des structures de test spécifiques *Pad-open* et *Pad-short*.

La structure en *Pad-open* a pour but de corriger les capacités de plots dues au couplage entre les ports 1 et 2 et plot/masse du composant et de déterminer les valeurs des éléments capacitifs à partir des paramètres admittances.

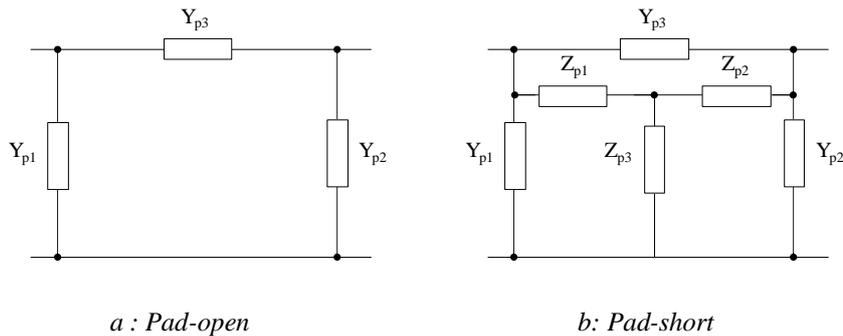


Figure IV.5 : Eléments d'accès extrinsèques

La matrice admittance est définie par

$$Y_{Open} = \begin{pmatrix} Y_{p1} + Y_{p3} & -Y_{p3} \\ -Y_{p3} & Y_{p2} + Y_{p3} \end{pmatrix} \quad (IV.1)$$

Puis, les éléments capacitifs sont déduits à partir des relations :

$$C_{p1} = \frac{\Im(Y_{Open}(1,1) + Y_{Open}(1,2))}{\omega} \quad (IV.2)$$

$$C_{p2} = \frac{\Im(Y_{Open}(2,2) + Y_{Open}(1,2))}{\omega} \quad (IV.3)$$

$$C_{p3} = \frac{-\Im(Y_{Open}(1,2))}{\omega} \quad (IV.4)$$

La structure en «Pad-Short» (figure IV.5.b) va permettre, quant à elle la détermination des valeurs d'impédances Z_{p1} , Z_{p2} , Z_{p3} modélisées par les contributions résistive et inductive des accès. L'estimation de ces impédances nécessite au préalable une correction des «Pad-Open» afin de soustraire les éléments capacitifs.

$$Z_{Short_cor} = (Y_{Short} - Y_{Open})^{-1} \quad (IV.5)$$

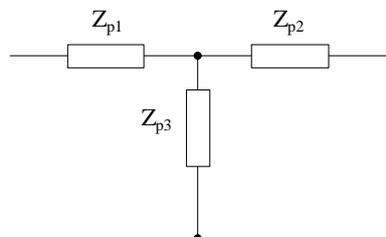


Figure IV.6 : Eléments d'accès Pad Short Corrigés

Sa matrice est alors définie par :

$$Z_{Short_cor} = \begin{pmatrix} Z_{p1} + Z_{p3} & Z_{p3} \\ Z_{p3} & Z_{p2} + Z_{p3} \end{pmatrix} \quad (IV.6)$$

Les éléments résistifs et inductifs sont alors déduits grâce aux calculs suivants :

$$L_{p1} = \frac{\Im \left(Z_{Short_cor}(1,1) - Z_{Short_cor}(1,2) \right)}{\omega} \quad (IV.7)$$

$$L_{p2} = \frac{\Im \left(Z_{Short_cor}(2,2) - Z_{Short_cor}(1,2) \right)}{\omega} \quad (IV.8)$$

$$L_{p3} = \frac{\Im \left(Z_{Short_cor}(1,2) \right)}{\omega} \quad (IV.9)$$

$$R_{p1} = \frac{\Re \left(Z_{Short_cor}(1,1) - Z_{Short_cor}(1,2) \right)}{\omega} \quad (IV.10)$$

$$R_{p2} = \frac{\Re \left(Z_{Short_cor}(2,2) - Z_{Short_cor}(1,2) \right)}{\omega} \quad (IV.11)$$

$$R_{p3} = \frac{\Re \left(Z_{Short_cor}(1,2) \right)}{\omega} \quad (IV.12)$$

Les valeurs extraites sont ensuite implémentées sur ADS (figure IV.7) et confrontées aux données obtenues à partir des mesures.

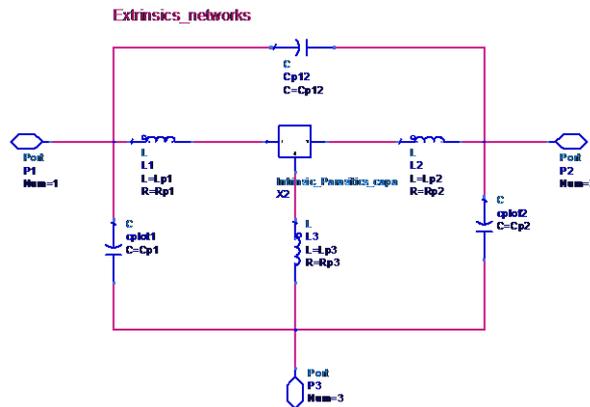


Figure IV.7 : Implémentation des éléments d'accès dans ADS

Les figures IV.8 montrent une comparaison en paramètres S_{ij} des données expérimentales avec celles issus de simulations pour la structure *Pad-open*.

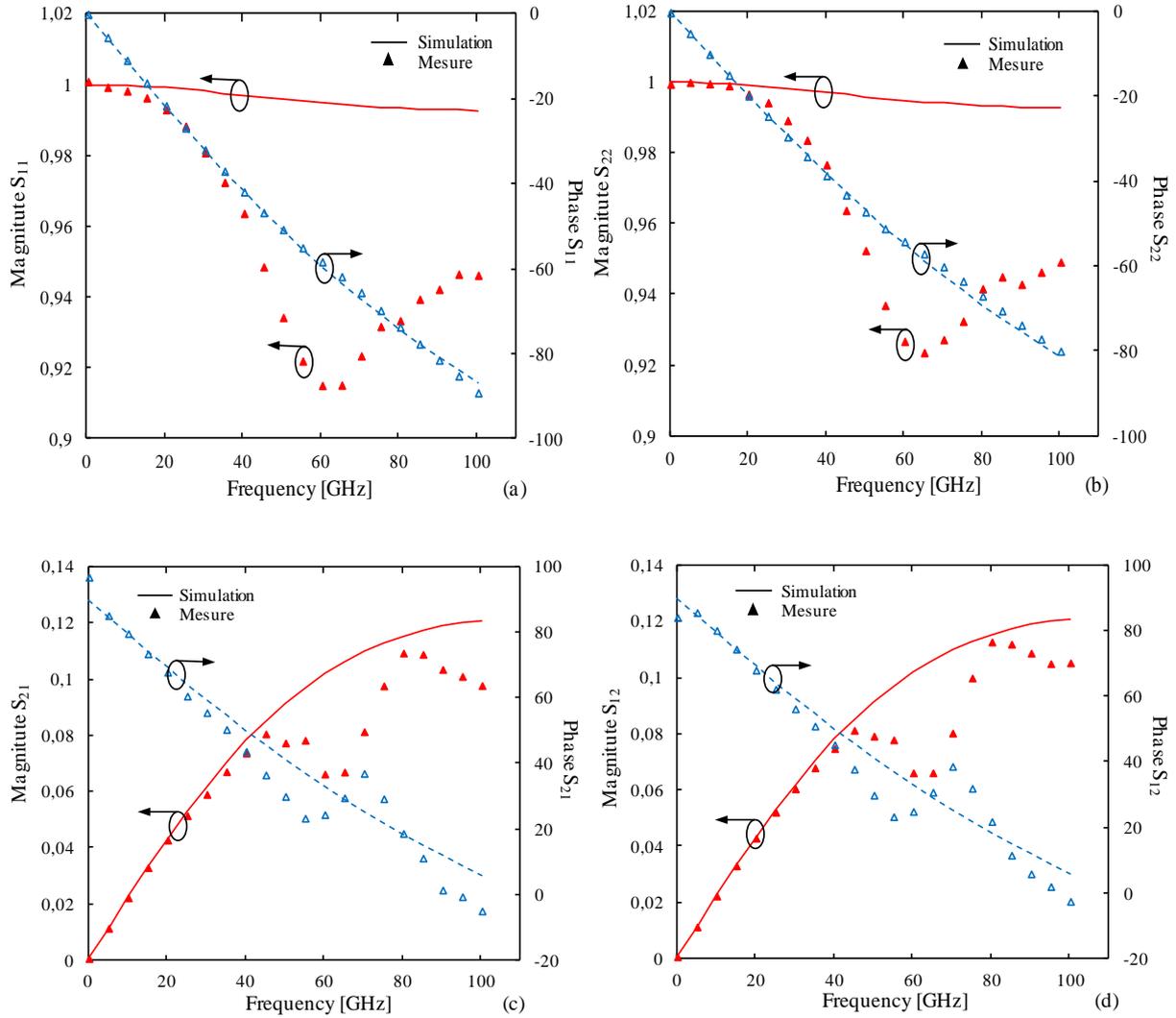


Figure IV.8 : Confrontations mesures/simulations des paramètres S_{ij} jusqu'à 100 GHz sur les Pad-open

En configuration *Pad-open*, des phénomènes de couplage entre les structures de test apparaissent au-delà de 30 GHz et perturbent la mesure. Ils sont d'autant plus visibles sur les modules de S_{11} et S_{22} jusqu'à 65 GHz. Le plot étant une capacité métallique idéale, le module devrait être égal à 1, ce qui est vrai jusqu'à environ 20 GHz. Des études menées dans [IV.16], [IV.22] et [IV.23] mettent en évidence ces phénomènes. Lors de nos simulations, nous ne les avons pas prises en compte, ce qui explique les résultats obtenus. Par ailleurs, une très bonne adéquation est observée entre le modèle de simulation et les mesures effectuées sur les *Pad-short* (figure IV.9).

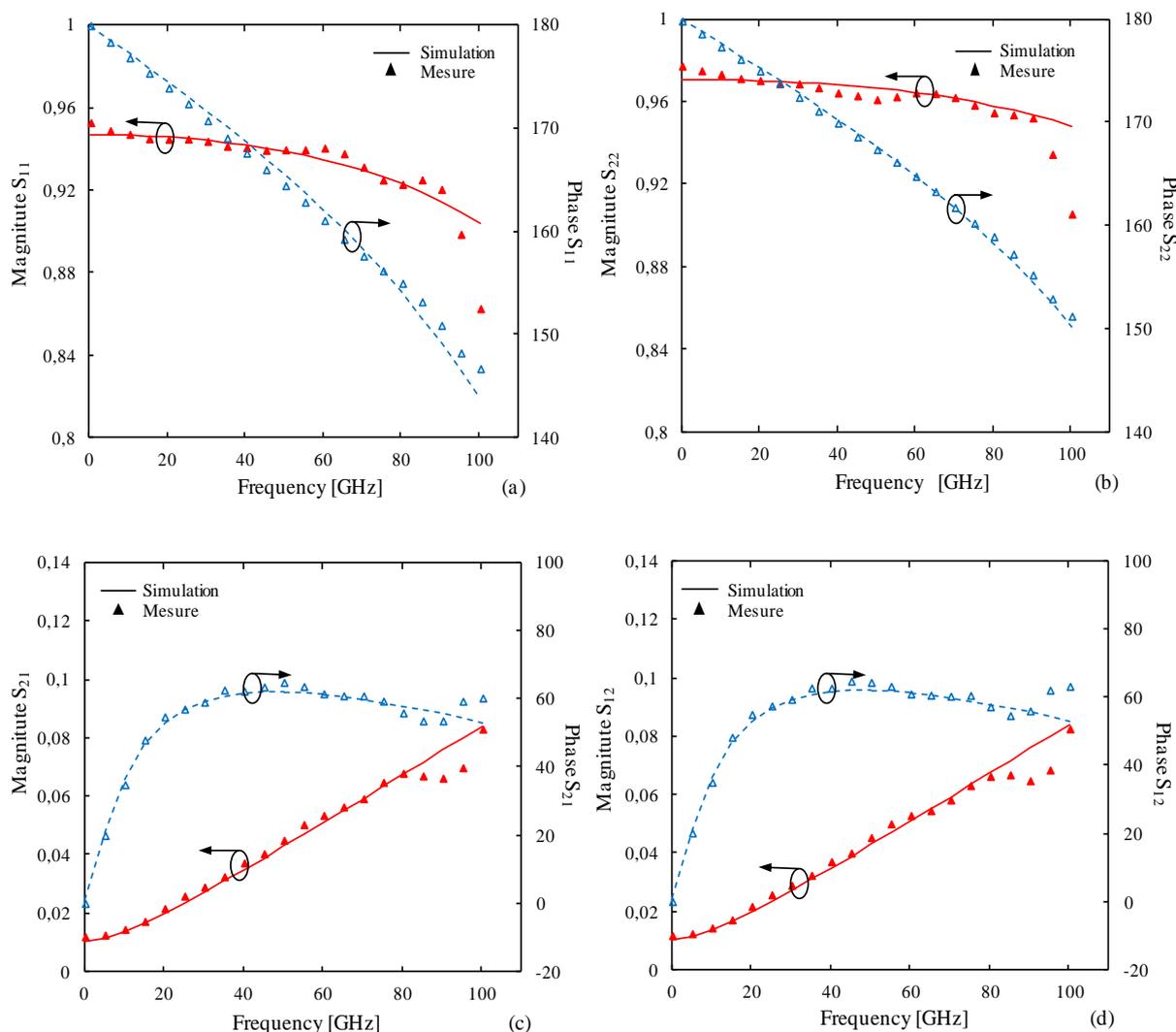


Figure IV.9 : Confrontations mesures/simulations des paramètres S_{ij} jusqu'à 100 GHz sur les Pad-short

Dans les extractions qui vont suivre, la correction des pads est effectuée sur les mesures de paramètres S_{ij} brut via la relation suivante :

$$Y_{int_trans} = [(Y_{MEAS} - Y_{OPEN})^{-1} - (Y_{SHORT} - Y_{OPEN})^{-1}]^{-1} \quad (IV.13)$$

Ce calcul permettra de soustraire les contributions parasites afin d'obtenir directement les paramètres intrinsèques du transistor.

IV.3.2 Extraction des éléments extrinsèques

Après *de-embedding* des éléments d'accès extrinsèques, des éléments parasites résiduels dus aux imperfections de la correction tels que capacités, inductances, et résistances de contact subsistent. Bien que leurs valeurs soient relativement faibles, leur impact reste

considérable sur l'extraction des éléments intrinsèques. Ils doivent donc être déterminés avec une grande précision.

IV.3.2.1 Extraction des éléments capacitifs parasites

Telles qu'elles sont décrites dans la littérature, les capacités parasites intrinsèques représentent en réalité les capacités d'oxyde, de *backend*, ainsi que les contributions capacitive des contacts et du métal base-émetteur et base-collecteur. Ces éléments supposés constants, nuisent aux performances fréquentielles du composant. Ils sont généralement obtenus à partir de la mesure des paramètres S_{ij} corrigés du dispositif sous test polarisé en inverse. ($V_{BE} < 0 V$ et $V_{BC} < 0 V$).

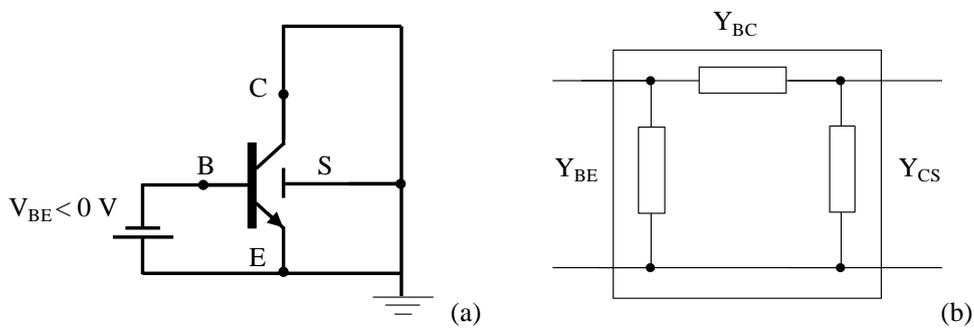


Figure IV.10 : Configuration en inverse pour l'extraction des éléments capacitifs

On obtient ainsi le schéma équivalent suivant :

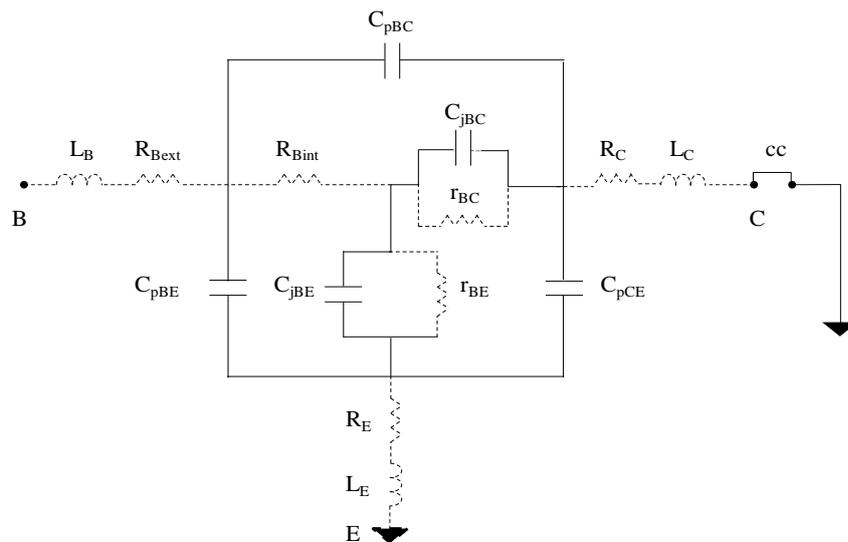


Figure IV.11 : Schéma équivalent du transistor bipolaire avec les jonctions E-B et B-C polarisées en inverse

Ainsi à partir de ce schéma équivalent, (figure IV.11) la matrice du transistor polarisé en inverse est obtenue :

$$Y_{trans} = \begin{pmatrix} Y_{BE} + Y_{BC} & -Y_{BC} \\ -Y_{BC} & Y_{CS} + Y_{BC} \end{pmatrix} \quad (IV.14)$$

Les capacités totales sont ensuite déduites grâce aux expressions suivantes :

$$C_{BEtotal} = C_{pBE} + C_{jBE} = \frac{\Im(Y_{11} + Y_{12})}{\omega} \quad (IV.15)$$

$$C_{BCtotal} = C_{pBC} + C_{jBC} = \frac{-\Im(Y_{12})}{\omega} \quad (IV.16)$$

$$C_{CEtotal} = C_{pCE} + C_{jCE} = \frac{\Im(Y_{11} + Y_{22})}{\omega} \quad (IV.17)$$

Les valeurs obtenues correspondent en fait à la somme d'une contribution purement extrinsèque indépendante de la polarisation et d'une capacité de jonction intrinsèque qui est une fonction non linéaire de la tension appliquée à ses bornes. La figure IV.12 montre ces évolutions en fonction de la polarisation.

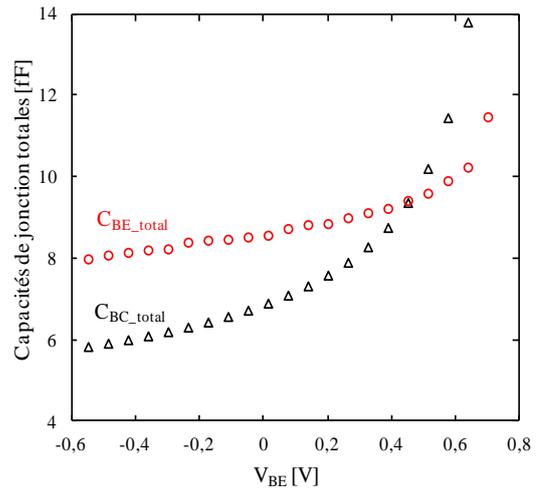


Figure IV.12 : Dépendance en fonction de la polarisation des capacités totales extraites

Dans la suite de ce travail, nous appliquerons la méthode utilisée dans [IV.24], afin de dissocier les éléments variables des éléments constants.

Soit l'équation suivante qui décrit la variation des capacités de jonctions totales :

$$C_{total}(V) = \frac{C_{j0}}{\left(1 - \frac{V}{V_d}\right)^{z_j}} + C_{parasite} \quad (IV.18)$$

$$\frac{\partial C_{BEtotal}(V)}{\partial V} = \frac{C_{j0} z_j}{V_d} / \left(1 - \frac{V}{V_d}\right)^{z_j+1} \quad (IV.19)$$

$$\left. \frac{\partial C_{total}(V)}{\partial V} \right|_{V=0V} = \frac{C_{j0}z_j}{V_d} \quad (IV.20)$$

$$\frac{\partial C_{total}}{\partial V} / \left. \frac{\partial C_{total}}{\partial V} \right|_{V=0} = \left(1 - \frac{V}{V_d}\right)^{-(z_j+1)} \quad (IV.21)$$

$$\ln\left(\frac{\partial C_{BEtotal}}{\partial V} / \left. \frac{\partial C_{BEtotal}}{\partial V} \right|_{V_{BE'}=0V}\right) = (z_j + 1) \times \left(-\ln\left(1 - \frac{V}{V_d}\right)\right) \quad (IV.22)$$

L'extraction de ces paramètres permet d'en déduire la capacité de jonction intrinsèque $C_j(V)$. Les contributions parasites sont ensuite déduites par simple soustraction de cette dernière à la capacité totale mesurée.

Données expérimentales

Les données mesurées sont interpolées via l'équation (IV.22) afin d'en extraire les paramètres z_{ei} et V_{dei} . La valeur de la capacité C_{jei0} est ensuite déterminée suivant le même principe par interpolation des grandeurs mesurées au modèle (IV.19).

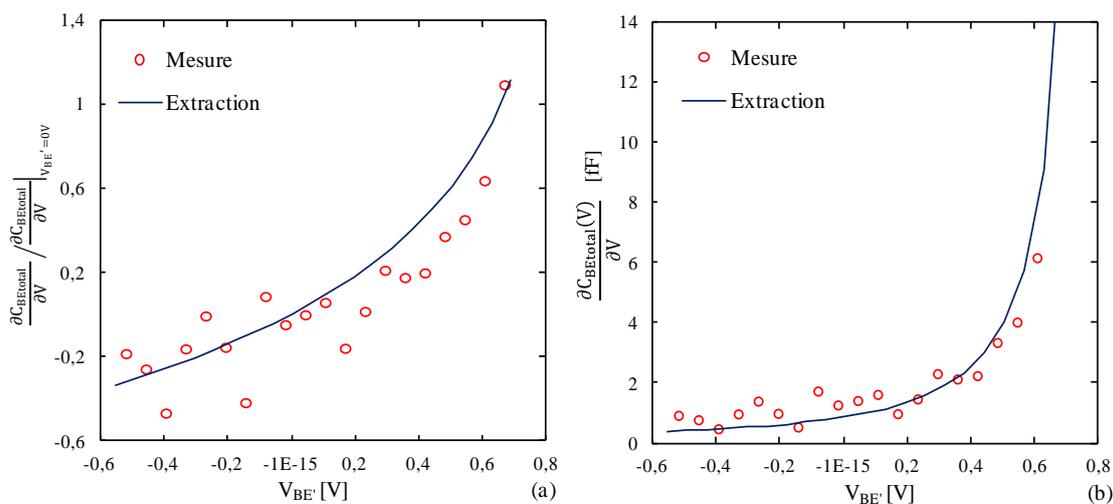


Figure IV.13 : Extraction des paramètres z_{ei} , V_{dei} (a) et C_{jei0} (b) de la capacité de jonction intrinsèque B-E

La comparaison entre les relevés expérimentaux et les données issues de l'interpolation montrent un très bon accord entre les deux types de résultantes sur la gamme de tensions $V_{BE'}$ appliquée (figure IV.13). Les contributions parasites C_{pBE} sont alors déduites par soustraction de $C_{jei}(V_{BE'})$ à la capacité totale base-émetteur mesurée (figure IV.14).

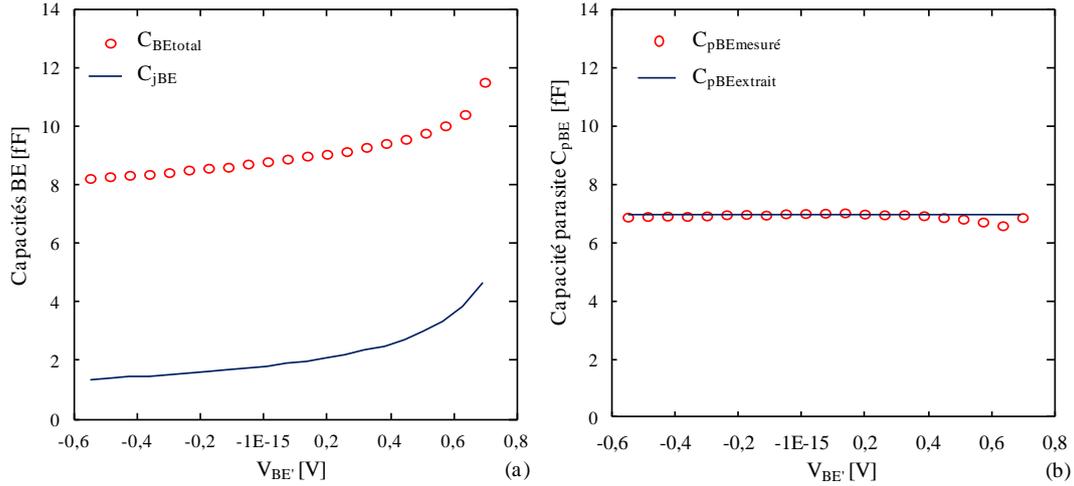


Figure IV.14 : Déduction de la capacité parasite C_{pBE}

La même procédure est appliquée dans le but d'extraire C_{pBC} et C_{pCE} , contributions capacitives respectives des jonctions base-collecteur, et collecteur-substrat.

IV.3.2.2 Extraction des éléments inductifs et résistifs

En supposant que les jonctions base-émetteur et base-collecteur soient toutes les deux polarisées en direct et après *de-embedding* des éléments d'accès, les paramètres de la matrice impédance Z ainsi déduite des paramètres S_{ij} peut s'exprimer de la façon suivante:

$$Z_{transistor_T} = \begin{pmatrix} Z_{11} & Z_{12} \\ Z_{21} & Z_{22} \end{pmatrix} \quad (IV.23)$$

Avec :

$$Z_{11} = (R_{Bext} + R_{Bint} + r_{BE} + R_E) + j\omega (L_B + L_E) \quad (IV.24)$$

$$Z_{12} = Z_{21} = (R_E + r_{BE}) + j\omega L_E \quad (IV.25)$$

$$Z_{22} = (R_C + R_{BC} + R_E + r_{BE}) + j\omega (L_C + L_E) \quad (IV.26)$$

IV.3.2.2.1 Jonction E-B polarisée en mode direct

La polarisation de la jonction émetteur-base en direct va permettre l'extraction des éléments R_{Bext} , R_E , L_B , et L_E . Ce mode est effectué en imposant un courant collecteur nul et un courant de base positif.

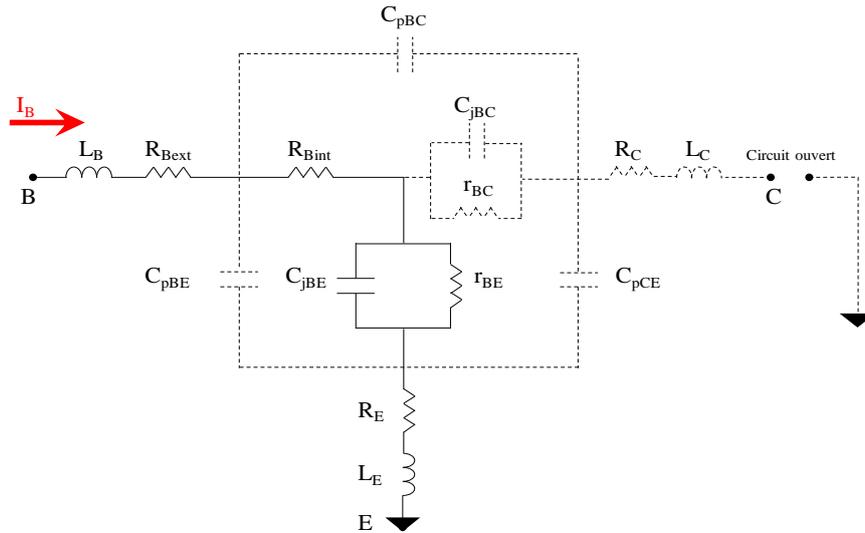


Figure IV.15 : Schéma équivalent du transistor bipolaire jonction E-B polarisée en direct, et collecteur en "l'air"

Pour les fortes densités de courant i_B [IV.25] la résistance d'émetteur R_E est déduite à partir de IV.25 par extrapolation de $\Re(Z_{12})$ en fonction de $\frac{1}{i_B}$.

$$R_E = \Re(Z_{12}) \quad (IV.27)$$

De la même manière, on en déduit :

$$R_{Bext} = \Re(Z_{11} - Z_{12}) \quad (IV.28)$$

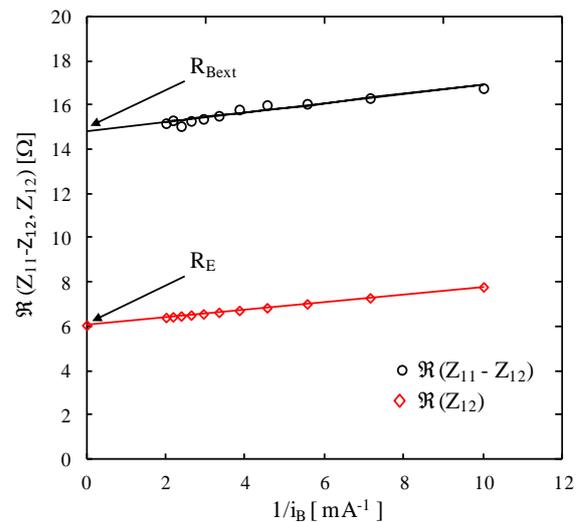


Figure IV.16 : Extraction de la résistance d'émetteur R_E et de la résistance R_{Bext}

Les inductances sont déduites à partir des parties imaginaires :

$$L_E = \frac{\Im(Z_{12})}{\omega} \quad (IV.29)$$

$$L_B = \frac{\Im(Z_{11} - Z_{12})}{\omega} \quad (IV.30)$$

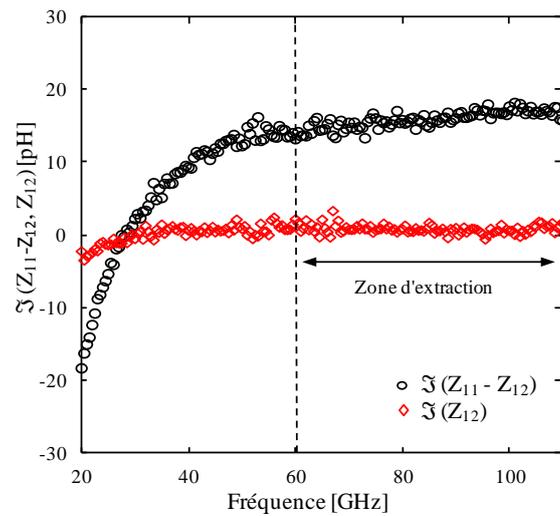


Figure IV.17 : Extraction des éléments inductifs

IV.3.2.2.2 Jonction B-C polarisée en mode direct

Considérons maintenant la jonction base-collecteur polarisée en mode direct. Les parties réelles et imaginaires des paramètres impédances Z permettent de déterminer les éléments L_C et R_C .

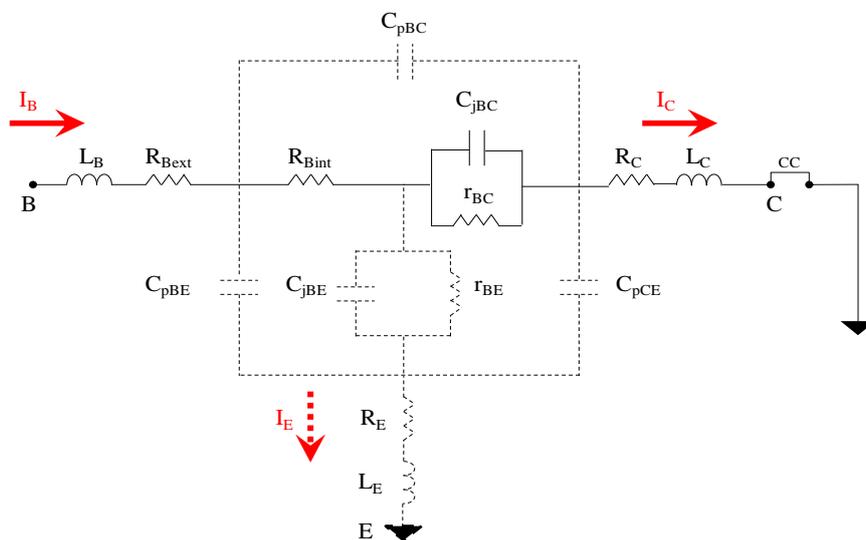


Figure IV.18 : Schéma équivalent du HBT avec jonction B-C polarisée en direct

Pour les fortes densités de courant i_C [IV.25], la résistance collecteur R_C est déduite par l'extrapolation de $\Re(Z_{22} - Z_{12})$ en fonction de $\frac{1}{i_C}$.

$$R_C = \Re (Z_{22} - Z_{12}) \quad (\text{IV.31})$$

L'inductance L_B est déduite à partir de :

$$L_C = \frac{\Im (Z_{11} - Z_{12})}{\omega} \quad (\text{IV.32})$$

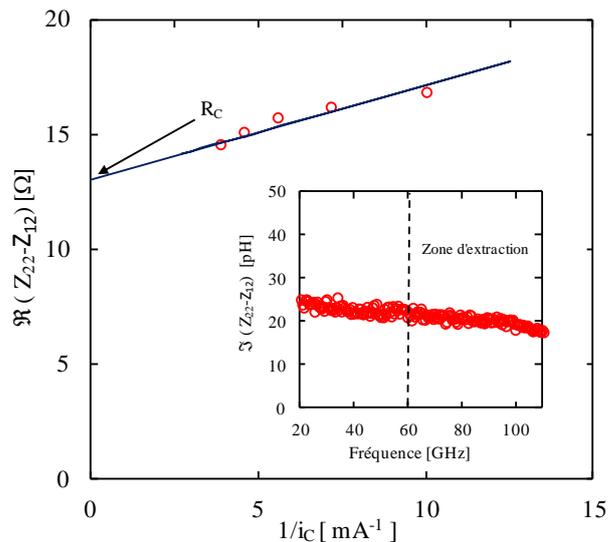


Figure IV.19 : Extraction de la résistance collecteur R_C

IV.3.3 Modèle intrinsèque en T

La suite de la méthode consiste à retrancher par calcul matriciel, les éléments du modèle calculés plus haut, c'est-à-dire les capacités extrinsèques C_{pBE} , C_{pBC} et C_{pCE} , les résistances R_{Bext} , R_E et R_C et les inductances L_B , L_E et L_C . Cette opération permet d'accéder directement aux éléments intrinsèques du transistor.

On définit alors les matrices Y_{ext_trans} et Z_{ext_trans} :

$$Y_{ext_trans} = \begin{pmatrix} j\omega (C_{pBE} + C_{pBC}) & -j\omega C_{pBC} \\ -j\omega C_{pBC} & j\omega (C_{pBC} + C_{pCS}) \end{pmatrix} \quad (\text{IV.33})$$

$$Z_{ext_trans} = \begin{pmatrix} (R_{Bext} + R_E) + j\omega (L_B + L_E) & R_E + j\omega L_E \\ R_E + j\omega L_E & (R_C + R_E) + j\omega (L_C + L_E) \end{pmatrix} \quad (\text{IV.34})$$

Après avoir transformé la matrice de paramètres S_{ij} du dispositif corrigée des accès en matrice admittance Y , il faut lui soustraire la matrice (Y_{ext_trans}) définie ci-dessus. La matrice résultante est alors transformée en matrice impédance Z à laquelle on va retrancher les contributions des résistances R_{Bext} , R_E et R_C et des inductances L_B , L_E et L_C via la matrice Z_{ext_trans} . Il en résulte de ces opérations une matrice d'éléments représentant le TBH purement intrinsèque. Le schéma équivalent correspondant est représenté sur la figure IV.20. Les points B', C' et E' représentent respectivement la base, le collecteur et l'émetteur intrinsèques.

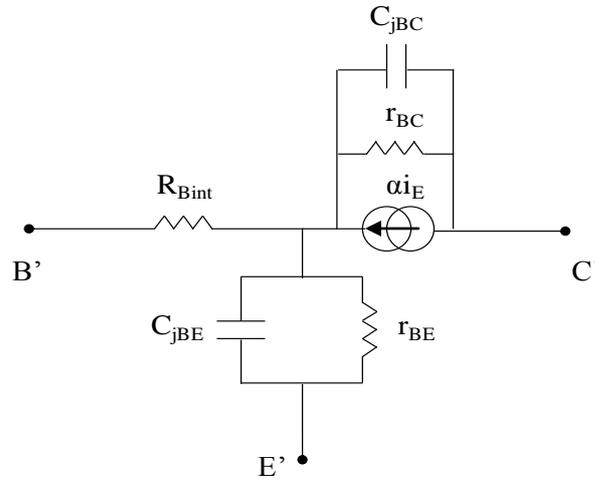


Figure IV.20 : Schéma équivalent du TBH intrinsèque en T

Dans le cas du schéma équivalent électrique en T, la matrice Z intrinsèque nous permet d'avoir accès aux résistances et capacités associées aux jonctions (figure IV.20). La résistance R_{Bint} ainsi que le gain en courant α :

$$\alpha = \frac{\alpha_0 \cdot e^{-j(2\pi f \tau_\alpha)}}{1 + j \frac{f}{f_\alpha}} \quad (\text{IV.35})$$

Avec α_0 le gain en basse fréquence, f_α la fréquence de coupure et τ_α le terme de retard du au temps de transit des porteurs.

A partir de la figure IV.20 nous pouvons établir les paramètres intrinsèques de la matrice Z :

$$Z_{11} = \frac{1}{\frac{1}{r_{BE}} + j\omega C_{jBE}} + R_{Bint} \quad (\text{IV.36})$$

$$Z_{12} = \frac{1}{\frac{1}{r_{BE}} + j\omega C_{jBE}} \quad (\text{IV.37})$$

$$Z_{21} = \frac{1}{\frac{1}{r_{BE}} + j\omega C_{jBE}} - \frac{\alpha}{\frac{1}{r_{BC}} + j\omega C_{jBC}} \quad (IV.38)$$

$$Z_{22} = \frac{1}{\frac{1}{r_{BE}} + j\omega C_{jBE}} - \frac{(1-\alpha)}{\frac{1}{r_{BC}} + j\omega C_{jBC}} \quad (IV.39)$$

On en déduit :

$$C_{jBE} = \frac{\Im(Z_{12}^{-1})}{\omega} \quad (IV.40)$$

$$C_{jBC} = \frac{\Im((Z_{22} - Z_{21})^{-1})}{\omega} \quad (IV.41)$$

$$r_{BE} = \frac{1}{\Re(Z_{12}^{-1})} \quad (IV.42)$$

$$r_{BC} = \frac{1}{\Re((Z_{22} - Z_{21})^{-1})} \quad (IV.43)$$

$$R_{Bint} = \Re(Z_{11} - Z_{12}) \quad (IV.44)$$

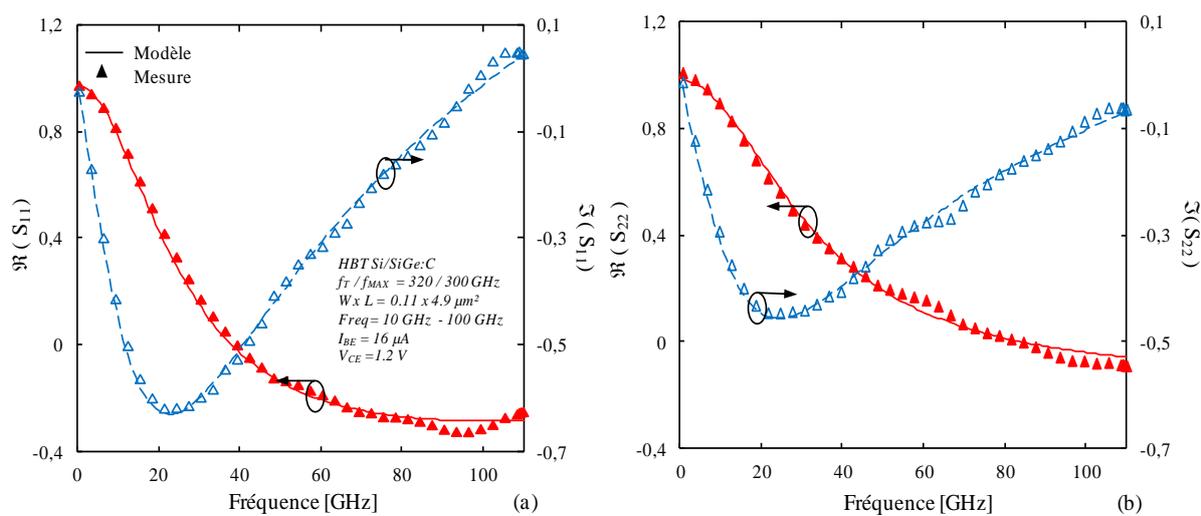
$$\alpha = \left| \frac{Z_{11} - Z_{12}}{Z_{22} - Z_{21}} \right| \quad (IV.45)$$

$$f_{\alpha} = \frac{f}{\sqrt{\left(\frac{\alpha_0}{|\alpha|}\right)^2 - 1}} \quad (IV.46)$$

$$\tau_{\alpha} = -\frac{\varphi(\alpha) + \text{atan}\left(\frac{f}{f_{\alpha}}\right)}{2\pi f} \quad (IV.47)$$

IV.3.4 Validité du modèle

Les valeurs des éléments étant estimées et optimisées, le modèle est implémenté dans ADS et une comparaison est effectuée entre mesures et simulations en paramètres S_{ij} (figure IV.21).



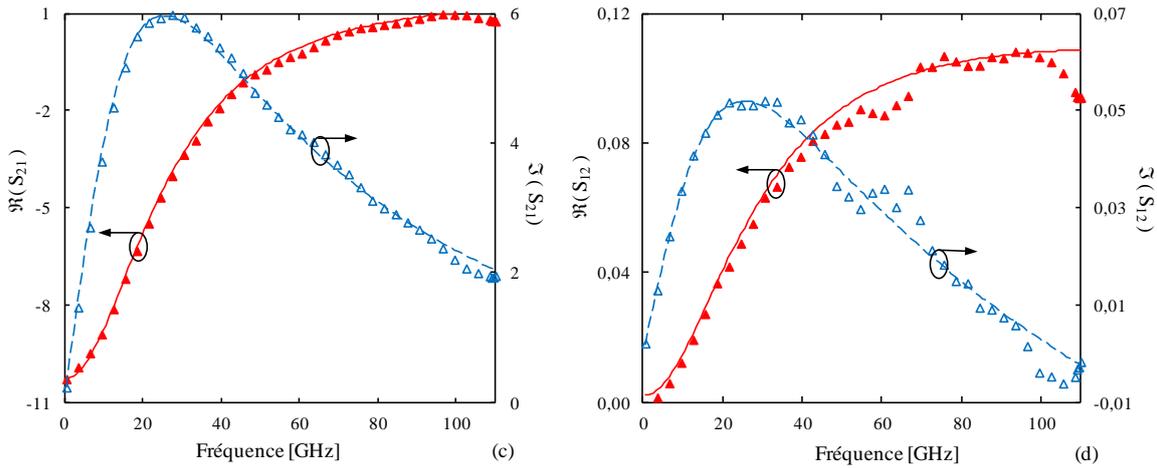


Figure IV.21 : Comparaisons mesures/simulations des parties réelles et imaginaires des paramètres S_{ij}

Le modèle montre une excellente adéquation avec les données expérimentales jusqu'à des fréquences élevées. La précision du modèle est également mise en évidence par des confrontations en paramètres Y (figure IV.22).

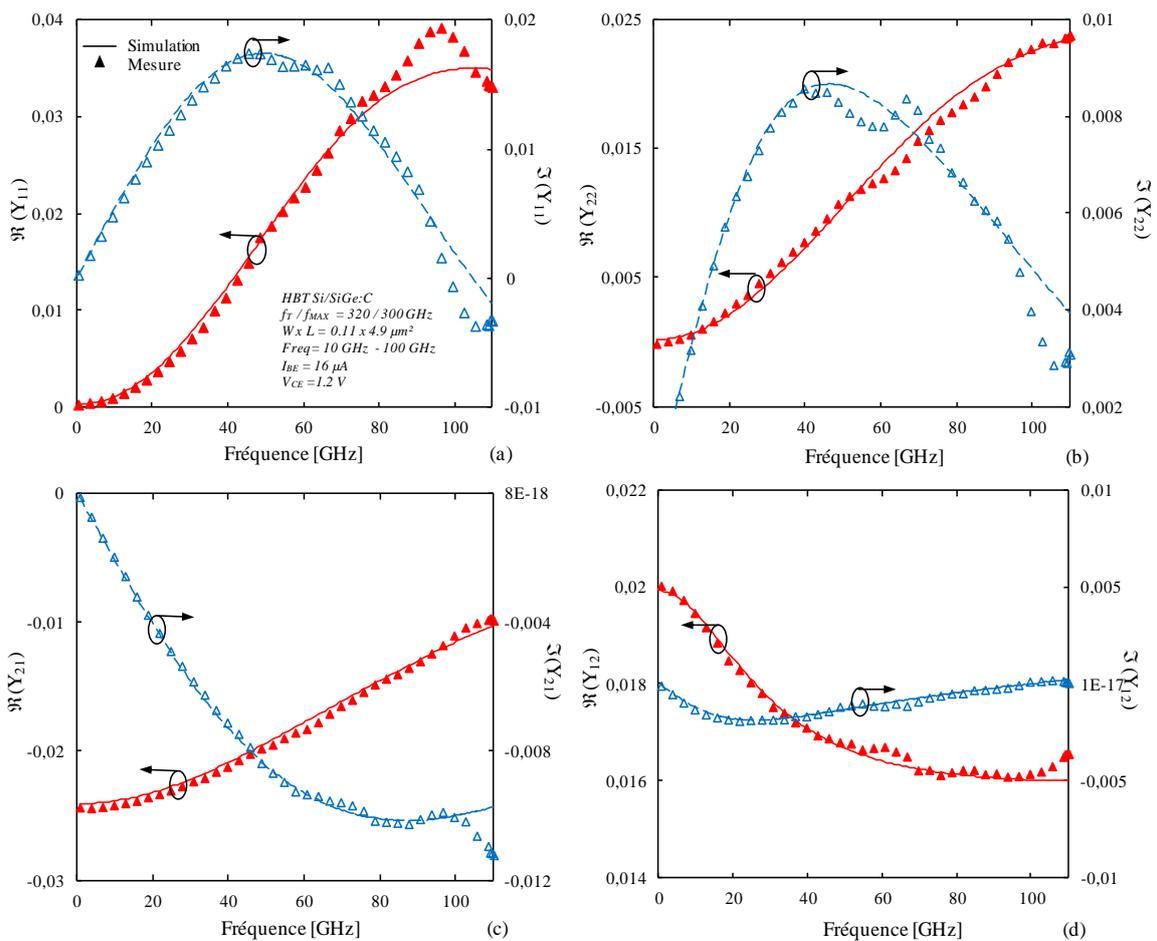


Figure IV.22 : Comparaisons mesures/simulations des parties réelles et imaginaires des paramètres Y

Cette procédure d'extraction nous a permis de définir un modèle petit signal utilisant une topologie en T pour les transistors HBT SiGe. Dans la suite de ce travail, nous proposons l'élaboration d'un modèle grand signal qui utilise plutôt une topologie en π en s'appuyant sur les premières étapes d'extraction des paramètres du modèle précédent.

IV.4 PROCEDURE D'EXTRACTION DU MODELE GRAND SIGNAL

Comme nous l'avons défini ci-dessus, le modèle proposé est basé sur HICUM L0 (figure IV.3). Les éléments extrinsèques ayant été déterminés, nous avons à présent accès aux paramètres intrinsèques du composant, lesquels sont des fonctions non linéaires de la tension appliquée. Nous définirons dans la suite de ce travail les formulations utilisées ainsi que la procédure mise en œuvre pour l'extraction des différents paramètres. Le modèle de simulation sera ensuite validé à chaque étape d'extraction afin d'évaluer la précision de la procédure mise en œuvre.

La figure IV.23 présente le processus de modélisation mis en place pour l'extraction des différents paramètres.

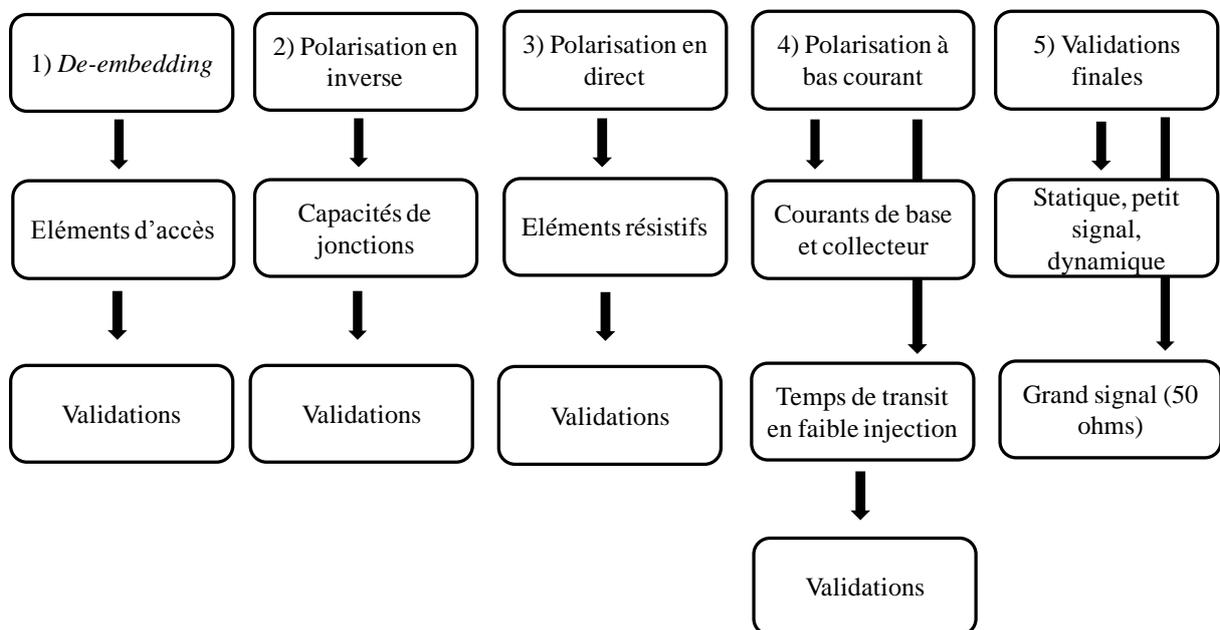


Figure IV.23 : Etapes de modélisation du modèle électrique non linéaire HBT SiGe développé à l'IEMN

IV.4.1 Les capacités de déplétion

Les capacités de déplétion ou de jonction ont pour origine les charges fixes dans les zones de charge d'espace B-E et B-C. Comme précisé dans le premier chapitre, elles sont

décrites de manière approximative par l'expression (I.30). Cette formulation reste cependant insuffisante pour les zones à forte polarisation. De plus, il apparait un pôle lorsque $V = V_d$ ce qui suppose une valeur de capacité infinie et peut causer des erreurs de convergence.

Dans ce qui suit, le modèle proposé est issu d'HICUM [IV.26] et prend en compte les régimes de fortes et moyennes polarisations. Il est construit de telle sorte que subsiste une valeur de capacité réelle et constante au-delà d'une certaine tension de seuil. Ainsi, ce modèle permet d'utiliser une formulation continuellement dérivable en éliminant le pôle correspondant à $V = V_d$, de sorte qu'une valeur constante soit utilisée en direct pour le calcul des charges dans la base. Dans ce cas, la capacité ne varie plus avec la tension.

IV.4.1.1 Modélisation de la capacité de déplétion B-E

En réalité, la capacité de transition émetteur-base atteint un palier en régime direct, puis diminue jusqu'à devenir nulle. Ce point ne peut pas être vérifié par la mesure car en régime de fonctionnement normal cette capacité devient négligeable devant la capacité de diffusion qui est créée par la circulation des porteurs majoritaires (la capacité de transition est alors masquée par la capacité de diffusion).

Dans le modèle d'HICUM, la capacité de jonction BE est définie par l'équation suivante :

$$C_{jei}(V_{BE}') = \frac{C_{jei0}}{\left(1 - \frac{V_j(V_{BE}')}{V_{dei}}\right)^{z_{ei}}} \cdot \frac{e(V_{BE}')}{1 + e(V_{BE}')} + A_{ljei} C_{jei0} \frac{e(V_{BE}')}{1 + e(V_{BE}')} \quad (\text{IV.48})$$

Avec :

$$e(V_{BE}') = \exp\left(\frac{V_f - V_{BE}'}{V_T}\right) \quad (\text{IV.49})$$

$$V_j(V_{BE}') = V_f - V_T \cdot \ln[1 + e(V_{BE}')] \quad (\text{IV.50})$$

$$V_f = V_{dei} \left(1 - A_{ljei} \frac{-1}{z_{ei}}\right) \quad (\text{IV.51})$$

- ✓ V_f : tension de seuil où la formulation classique (I.30) prend une valeur constante.
- ✓ C_{jei0} : capacité de jonction à $V_{BE}' = 0V$.
- ✓ V_{dei} : potentiel de jonction à l'équilibre.

La charge de déplétion associée est déduite en intégrant l'équation (IV.48) :

$$Q_{jei}(V_{BE'}) = \int_0^{(V_{BE'})} C_{jei}(V_{BE'}) dV \quad (IV.52)$$

$$Q_{jei}(V_{BE'}) = \frac{C_{jei0}V_{dei}}{1 - Z_{ei}} \cdot \left[1 - \left(1 - \frac{V_j(V_{BE'})}{V_{dei}} \right)^{(1-Z_{ei})} \right] + A_{ljei}C_{jei0} [V_{BE'} - V_j(V_{BE'})] \quad (IV.53)$$

La figure IV.24 montre la comparaison obtenue entre la simulation HICUM [IV.26] et le modèle théorique classique.

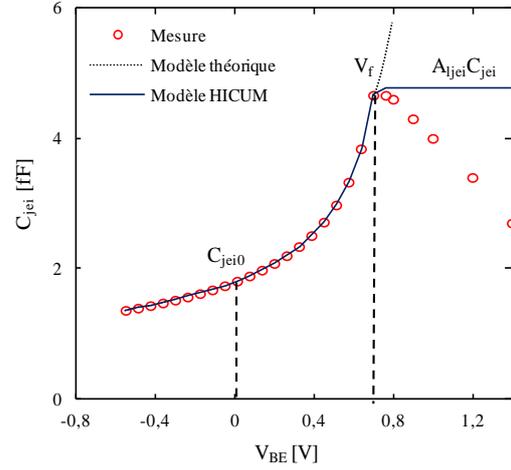


Figure IV.24 : Dépendance de la capacité de déplétion BE en fonction de la tension de polarisation en régimes inverse et direct

IV.4.1.2 Modélisation de la capacité de déplétion B-C

En régime de fonctionnement normal, cette jonction est toujours polarisée en inverse afin d'augmenter la barrière de potentiel permettant de happer les porteurs majoritaires transitant dans la base. Pour les fortes polarisations inverses, le collecteur est alors complètement déplété, la jonction ne peut alors plus s'étendre et la valeur de la capacité devient constante. On définit ainsi une tension effective de «*punch-through*» V_{ptci} de sorte que :

$$V_{jpci} = V_{ptci} - V_{dci} \quad (IV.54)$$

Ainsi que la tension pour laquelle la capacité atteint sa valeur maximale :

$$V_{fci} = V_{dci} \left(1 - A_{Ljci} \frac{-1}{Z_{ci}} \right) \quad (IV.55)$$

Dans le modèle d'HICUM, la capacité de jonction base-collecteur est représentée par la somme de trois contributions : en polarisation inverse au delà de la tension de *punch-through* (C_{jc1pt}), à polarisation moyenne (C_{jc1ci}), et à fortes polarisations (C_{jc1fb}).

$$C_{jci} = C_{jcipt} + C_{jci cl} + C_{jci fb} \quad (IV.56)$$

$$C_{jcipt}(V_{BC'}) = \frac{C_{jci0r}}{\left[1 - \frac{v_{jr}(V_{BC'})}{V_{dci}}\right]^{Z_{cir}}} \cdot \frac{1}{1 + e_{jr}(V_{BC'})} \quad (IV.57)$$

$$C_{jci cl}(V_{BC'}) = \frac{C_{jci0}}{\left[1 - \frac{v_{jm}(V_{BC'})}{V_{dci}}\right]^{Z_{ci}}} \cdot \frac{e_{jr}(V_{BC'})}{1 + e_{jr}(V_{BC'})} \cdot \frac{e_{jm}(V_{BC'})}{1 + e_{jm}(V_{BC'})} \quad (IV.58)$$

$$C_{jci fb}(V_{BC'}) = A_{ljci} C_{jci0} \cdot \frac{1}{1 + e_{jm}(V_{BC'})} \quad (IV.59)$$

Avec :

$$V_{jr}(V_{BC'}) = -V_{jpci} + V_T \cdot \ln[1 + e_{jr}(V_{BC'})] \quad (IV.60)$$

$$e_{jr}(V_{BC'}) = \exp\left(\frac{V_{jpci} - V_{BC'}}{V_T}\right) \quad (IV.61)$$

$$V_{jm}(V_{BC'}) = V_{fci} - V_T \cdot \ln[1 + e_{jm}(V_{BC'})] \quad (IV.62)$$

$$e_{jm}(V_{BC'}) = \exp\left(\frac{V_{fci} - V_{BC'}}{V_T}\right) \quad (IV.63)$$

Les variables C_{jci0r} , Z_{cir} sont prises comme paramètres du modèle et décrivent la dépendance de la capacité de déplétion pour les fortes tensions de polarisation inverses (au delà de la tension de *punch-through*) :

- ✓ Z_{cir} est imposé à $Z_{ci}/4$
- ✓ $C_{jci0r} = C_{jci0} \cdot \left(\frac{V_{dci}}{V_{ptci}}\right)^{(Z_{ci} - Z_{cir})}$

De la même manière que pour la jonction E-B, la charge de déplétion associée est déduite en intégrant chacune des composantes précédentes :

$$Q_{jcir}(V_{BC'}) = \frac{C_{jci0r} V_{dci}}{1 - Z_{cir}} \left[1 - \left(1 - \frac{v_{jr}(V_{BC'})}{V_{dci}}\right)^{1 - Z_{cir}} \right] \quad (IV.64)$$

$$Q_{jci m}(V_{BC'}) = \frac{C_{jci0} V_{dci}}{1 - Z_{ci}} \left[1 - \left(1 - \frac{v_{jm}(V_{BC'})}{V_{dci}}\right)^{1 - Z_{ci}} \right] \quad (IV.65)$$

$$Q_{jci,c}(V_{BC'}) = \frac{C_{jci0r}V_{dci}}{1 - Z_{cir}} \left[1 - \left(1 - \frac{V_{jm}(V_{BC'})}{V_{dci}} \right)^{1-Z_{ci,r}} \right] \quad (IV.66)$$

$$Q_{jci}(V_{BC'}) = \underbrace{Q_{jcir}(V_{BC'})}_{Fort} + \underbrace{Q_{jcim}(V_{BC'})}_{Moyen} - \underbrace{Q_{jci,c}(V_{BC'})}_{Terme\ correctif} + \underbrace{A_{ljci}C_{jci0}(V_{BC'} - V_{j,r})}_{Direct} \quad (IV.67)$$

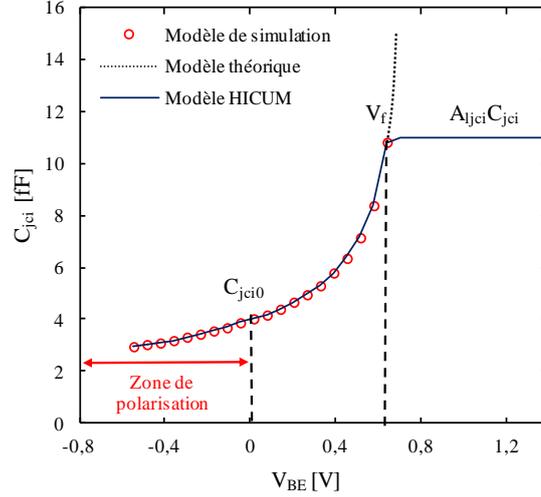


Figure IV.25 : Dépendance de la capacité de déplétion B-C en fonction de la tension de polarisation en régimes inverse et direct: comparaison entre la simulation HICUM [IV.26] et le modèle théorique classique [I.63]

Rappelons qu'en régime de fonctionnement normal, la jonction base-collecteur reste toujours polarisée en inverse (figure IV.25). Il n'est donc pas indispensable d'extraire A_{ljci} . Par ailleurs, la tension de *punch-through* est définie pour de très fortes polarisations inverses ($V_{BC'} < -1.5V$). Or le transistor entre rarement dans cette zone de fonctionnement.

Suite à ces remarques, le modèle théorique classique s'avère suffisant pour la description de cette capacité de jonction.

IV.4.1.3 Partage de la capacité de déplétion non linéaire B-C

La capacité de jonction intrinsèque $C_{jci}(V)$ présente un caractère distribué autour de la résistance interne R_{BI} .

$$C_{jci}(V) = C_{jbci}(V) + C_{jbcx}(V) \quad (IV.68)$$

La contribution de $C_{jbcx}(V)$ est en fait due à une capacité de jonction parasite B-C située sous l'espaceur. Afin de la minimiser le plus possible, on utilise des espaceurs en forme de L en diminuant la largeur de la fenêtre d'émetteur [IV.16]. Afin de la déterminer, diverses

méthodes sont proposées dans la littérature ([IV.27], [IV.28], [IV.29], [IV.30]). Cependant la plupart des calculs associés sont d'autant plus complexes qu'ils nécessitent de connaître au préalable d'autres paramètres comme la résistance R_{BI} , laquelle n'est pas encore connue à ce stade de l'extraction.

La méthode utilisée dans ce travail est celle proposée par [IV.31]. Elle permet de déterminer directement les capacités internes et externes de la jonction B-C à partir du paramètre Y_{12} du schéma équivalent en π en hautes fréquences. Dans ces conditions, le schéma équivalent simplifié des éléments intrinsèques est représenté sur la figure IV.26.

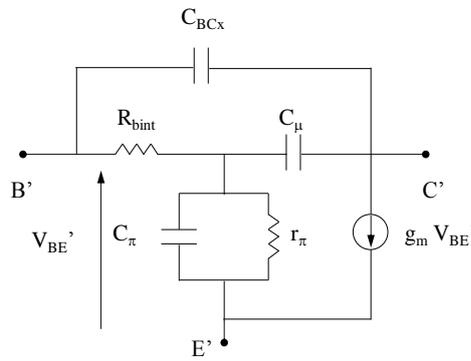


Figure IV.26 : Schéma équivalent simplifié permettant l'évaluation du partage de la capacité BC le long de la résistance de base interne

Soit l'expression :

$$Y_{12} = \frac{j\omega R_{bint} C_{\mu}}{R_{bint} + R_{\pi} + j\omega(C_{\pi} + C_{BCx})} - j\omega C_{BCx} \quad (IV.69)$$

Les parties réelles et imaginaires sont de la forme :

$$\Re(Y_{12}) = -\frac{K_1 \omega^2}{1 + K_2 \omega^2} \quad (IV.70)$$

$$\Im(Y_{12}) = -\frac{a\omega}{1 + b\omega^2} - \omega \cdot C_{BCx} \quad (IV.71)$$

Pour des conditions de polarisation $V_{BC} = 0V$ et $V_{BE} = 0.92V$, proche du pic de f_T [IV.32] on a :

$$\lim_{\omega \rightarrow \infty} \left(-\frac{\Im(Y_{12})}{\omega} \right) = C_{BCx} \quad (IV.72)$$

La détermination de C_{BCx} est illustrée sur la figure IV.27.

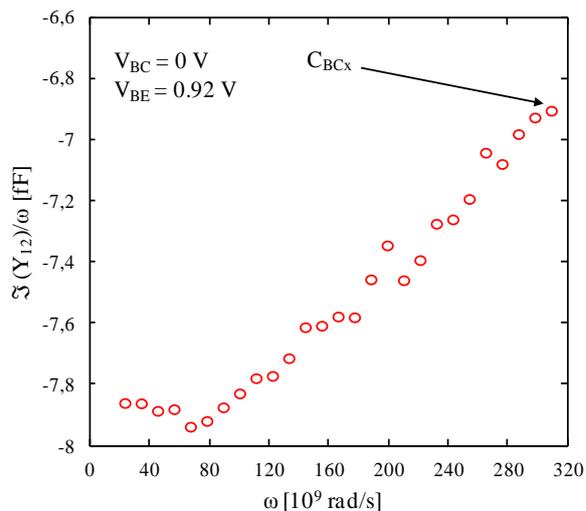


Figure IV.27 : Partie imaginaire de Y_{12} en fonction de la fréquence

La capacité périphérique de jonction C_{jcx} est ensuite déterminée de la manière suivante :

$$C_{BCx}(V) = C_{par_BC} + C_{jcx}(V) \quad (IV.73)$$

$$C_{BCtotal}(V) = C_{par_BC} + C_{jBCi}(V) \quad (IV.74)$$

$$C_{jBCi}(V) = C_{jci}(V) + C_{jcx}(V) \quad (IV.75)$$

Connaissant la capacité C_{par_BC} déterminée précédemment, $C_{jcx}(V)$ et $C_{jci}(V)$ sont respectivement directement déduites de IV.73 et IV.74 - IV.75. Le facteur de partage X est ensuite aisément calculé à partir de :

$$X = \frac{C_{jci}(V)}{C_{jcx}(V) + C_{jci}(V)} \quad (IV.76)$$

IV.4.1.4 Validations

Comme indiqué précédemment pour l'élaboration du modèle petit signal, l'extraction des capacités de jonction nécessite de garder les jonctions base-émetteur et base-collecteur polarisées en inverse (figure IV.10) en utilisant les formules (IV.15), (IV.16) et (IV.17). Cependant les tensions appliquées ne doivent pas excéder le seuil de claquage. La tension V_{CE} sera fixée à 0 V et $-0.6 < V_{BE} < 0.8$ V.

IV.4.1.4.1 Modèle des capacités de déplétion non linéaires B-E, B-C et C-S

Les paramètres des capacités de déplétion ayant été extraits précédemment, les résultats de simulation suivant permettent de valider le modèle implémenté sur ADS en régime de fonctionnement non linéaire.

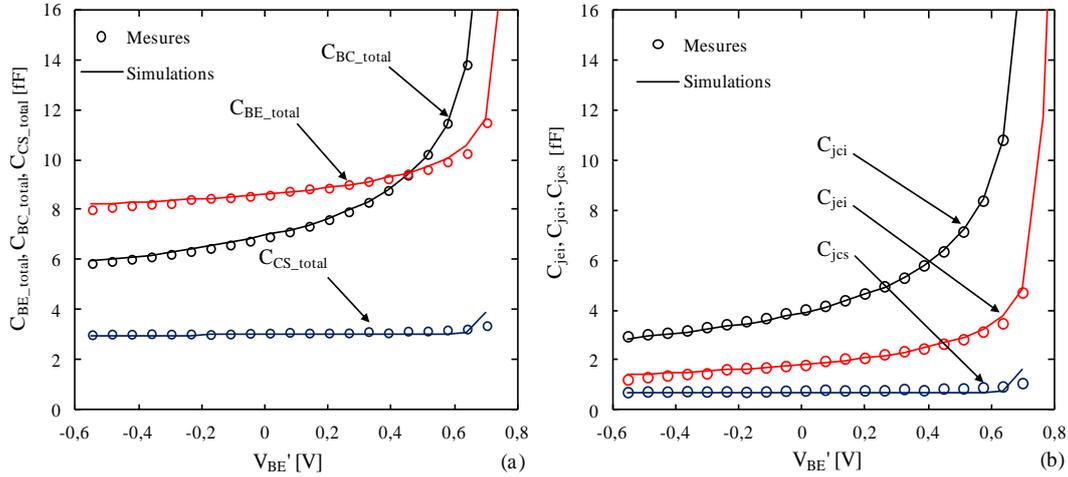


Figure IV.28 : Confrontation Mesure/simulation des capacités de jonction B-E, B-C et C-S, avant (a) et après (b) extraction des capacités parasites

Un excellent accord est obtenu entre les données expérimentales extraites et le modèle de simulation avec un coefficient de corrélation proche de 1 (figure IV.28). La charge de déplétion $Q_{jEi}(V_{BE}')$ est alors déduite à partir de la capacité $C_{jEi}(V_{BE}')$. En interpolant les données expérimentales avec l'équation (IV.53), on peut en déduire une première estimation du paramètre $A_{l_{jEi}}$ (figure IV.29).

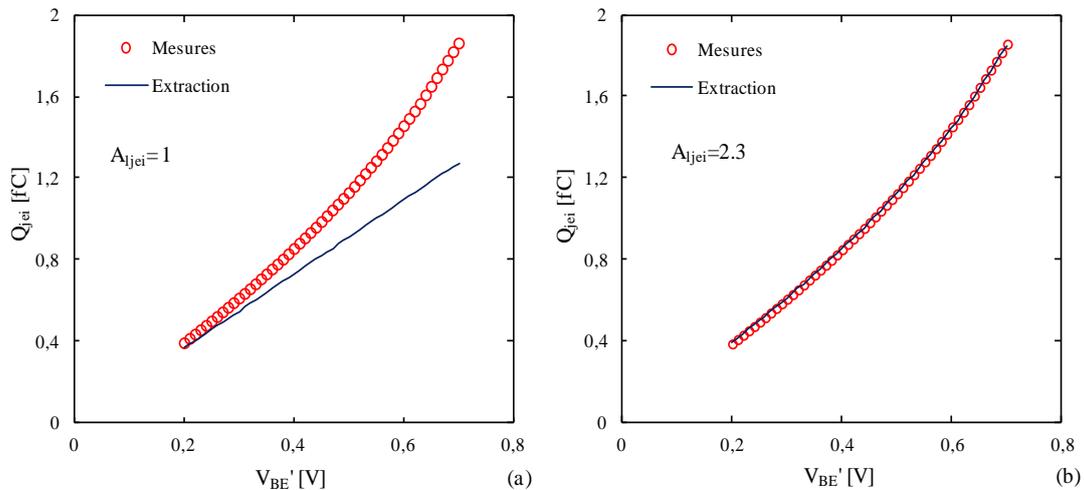
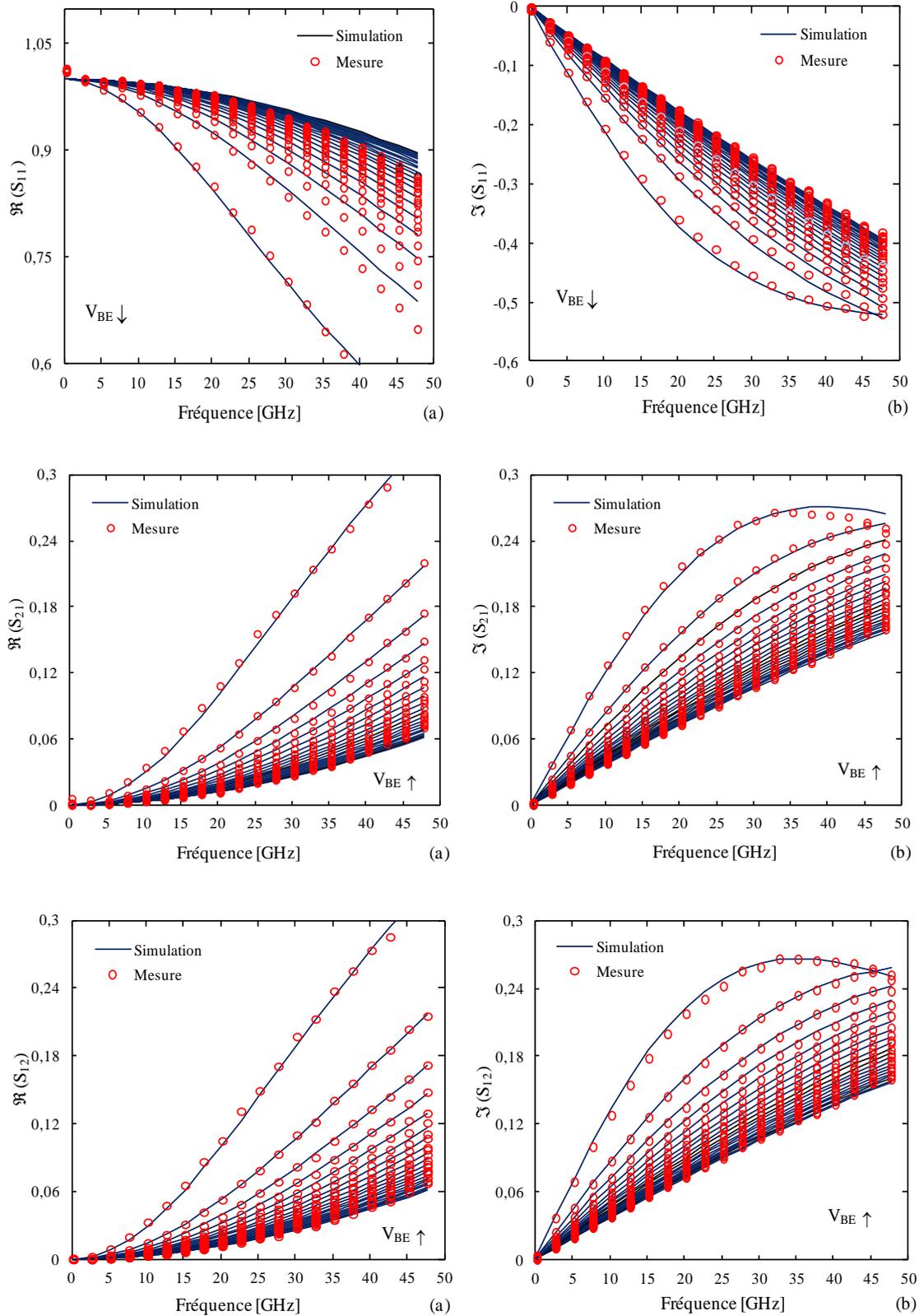


Figure IV.29 : Premières estimations du paramètre $A_{l_{jEi}}$ par interpolation de l'équation (IV.53) aux données expérimentales

Les figures IV.30 montrent une confrontation des paramètres S_{ij} intrinsèques simulés et mesurés jusqu'à 50 GHz pour des tensions $-0.6 V < V'_{BE} < 0.8V$.



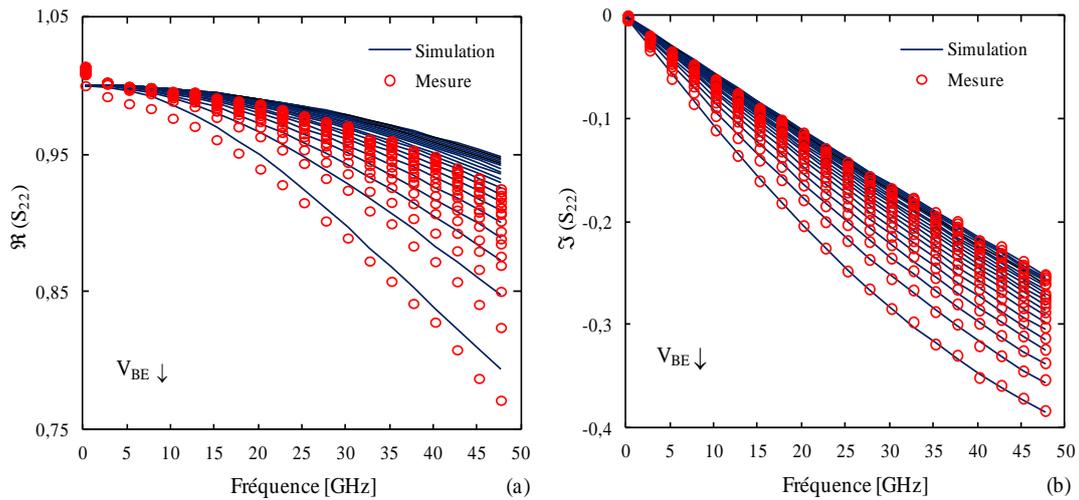


Figure IV.30 : Comparaisons entre les données expérimentales et la simulation sur les parties réelles (a) et imaginaires (b) des paramètres S_{ij} jusqu'à 50 GHz pour des tensions de polarisation $-0.6 V < V'_{BE} < 0.8V$

Une très bonne adéquation est observée entre les données expérimentales et la simulation permettant de valider jusqu'à 50 GHz le modèle des capacités de jonction élaboré sur ADS.

IV.4.1.4.2 Facteur de partage X

Les courbes de la figure IV.31 montrent les résultats de simulations avant (a) et après (b) l'extraction du facteur de partage X de la capacité de déplétion base-collecteur.

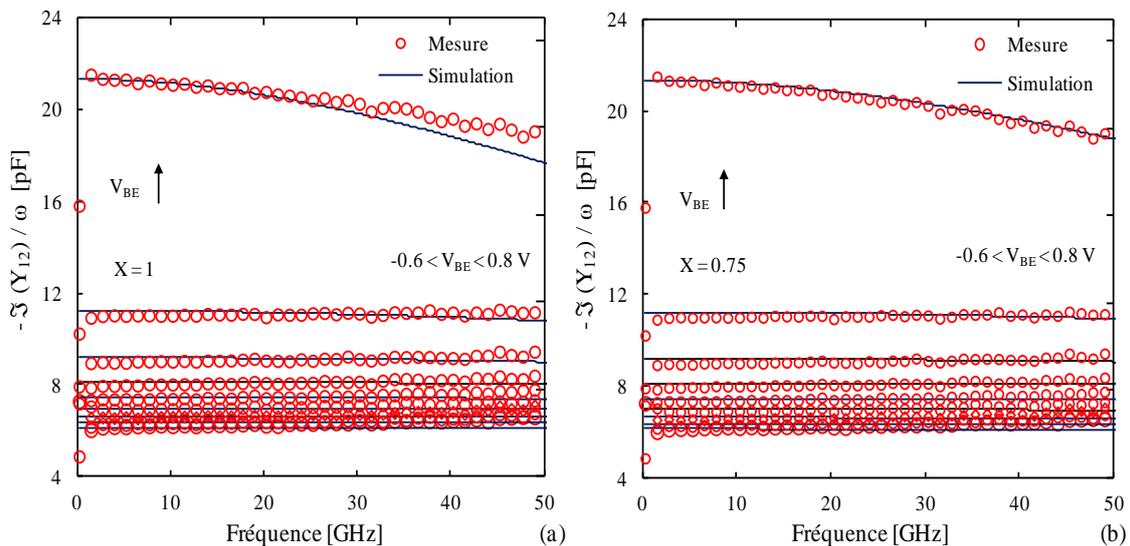


Figure IV.31: Comparaisons entre les données expérimentales et la simulation sur la partie imaginaires de Y_{12} en fonction de la fréquence jusqu'à 50 GHz avant (a) et après (b) extraction du facteur de partage

On peut remarquer l'influence du coefficient de partage sur la partie imaginaire de Y_{12} à des fréquences supérieures à 30 GHz pour de fortes tensions de polarisation. Cette adéquation permet de valider la méthode utilisée pour la détermination de $C_{jCx}(V)$.

Paramètres	Jonction B-E		Jonction B-C		Jonction C-S	
	Valeurs extraites	Après optimisation	Valeurs extraites	Après optimisation	Valeurs extraites	Après optimisation
C_{J0} (fF)	1.8	1.82	3.7	3.9	0.68	0.68
% erreur	1,1		5,1		0	
z_j	0.56	0.5	0.57	0.572	0.5	0.5
% erreur	10,7		0,3		0	
V_d (V)	0.85	0.832	0.75	0.77	0.73	0.73
% erreur	7		2		0	
C_{par} (fF)	6.95	6.8	3	3	2.27	2.3
% erreur	2,1		0		1,3	
X			0.88	0.75		
% erreur			14.7			

Tableau IV.2 : Comparaisons entre les différents paramètres extraits et optimisés sur le modèle de transistor HBT SiGe

Le tableau IV.2 dresse un récapitulatif des valeurs extraites après optimisation pour l'élaboration du modèle de capacité de jonction. L'ensemble des paramètres est déterminé avec une très bonne précision, mettant en évidence l'efficacité de la procédure d'extraction.

IV.4.2 Les résistances d'accès

Les éléments résistifs d'accès ont déjà été déterminés précédemment lors de l'élaboration du modèle petit signal. Les valeurs de R_C , R_E , R_{Bext} restent donc valable pour le schéma équivalent grand signal à température ambiante T_0 . Cependant, le modèle intrinsèque grand signal utilise une topologie en π . La résistance R_{Bint} doit donc être à nouveau évaluée. La résistance R_E sera également recalculée afin de s'assurer de la validité de la méthode utilisée précédemment.

IV.4.2.1 Evaluation de la résistance intrinsèque R_{Bint}

Telle qu'elle est décrite dans le modèle d'HICUM [IV.26], la résistance intrinsèque R_{BI} dépend de la polarisation du transistor. Cette variation est due à la modulation de la

conductivité sur R_{BI} et à la défocalisation du courant de base [IV.32]. Son extraction peut être évaluée à partir de mesures statiques [IV.33], de structures de test [IV.16] ou alors de paramètres S_{ij} [IV.32] en utilisant les paramètres petits signaux du transistor en mode direct.

La méthode utilisée ici est celle du demi-cercle [IV.32]. La résistance de base est extraite à partir du paramètre h_{11}^* pour une tension fixée $V_{BC} = 0V$ et $0.85 < V_{BE} < 1 V$.

$$h_{11}^* = \frac{1}{y_{11} + y_{12}} \quad (IV.77)$$

R_{Btotal} est ensuite déterminée à partir du tracé de h_{11}^* dans le plan complexe (figure IV.32).

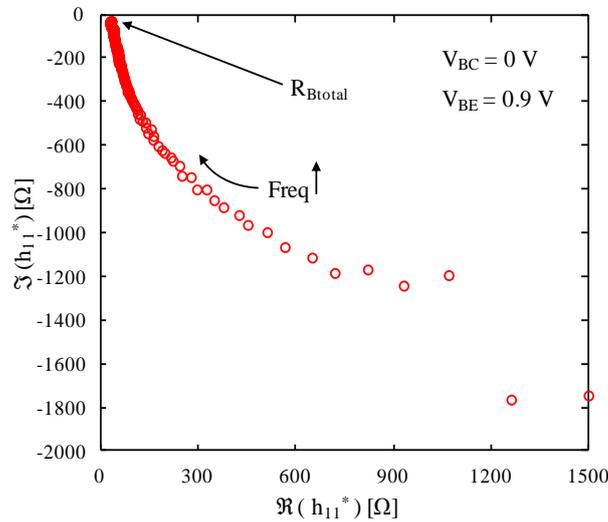


Figure IV.32 : Détermination de R_{Btotal}

$$R_{Btotal} = \lim_{\omega \rightarrow \infty} (h_{11}^*) = R_{Bx} + R_l \cdot \frac{\ln(1 + \eta)}{\eta} \cdot \frac{Q_{jei} + Q_f + F_{Qi}}{Q_{jei} + Q_f} \quad (IV.78)$$

Avec :

- ✓ $\eta = F_{ge0} \cdot \frac{R_l \cdot I_{BEi}}{V_T}$
- ✓ $R_l = R_{bi0} \cdot \frac{Q_0}{Q_0 + Q_{jei} + Q_{jci} + Q_f}$
- ✓ $Q_0 = Q_{p0} \cdot (1 + F_{DQR0})$

Cette étude est répétée pour $0.85 < V_{BE} < 1 V$ afin d'obtenir la variation de la résistance totale avec la polarisation et d'optimiser les paramètres F_{DQR0} , R_{bi0} , F_{ge0} (R_{Bx} ayant déjà été extraite précédemment).

Nous considérerons cependant cette résistance constante du fait de ses faibles variations avec la polarisation [IV.15] (figure IV.33).

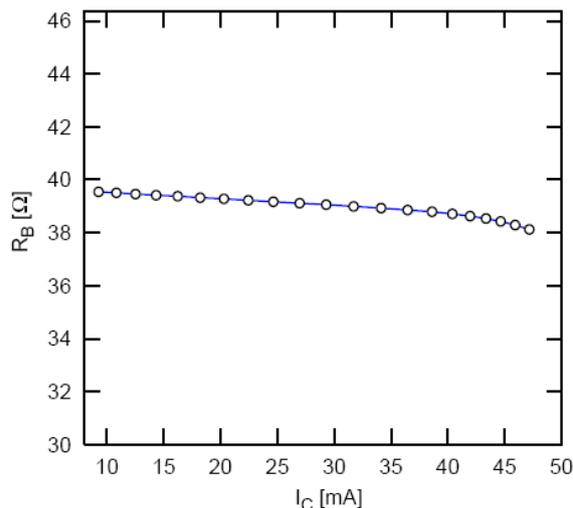


Figure IV.33 : Variation de la résistance de base R_B en fonction de la polarisation [IV.15]

IV.4.2.2 Evaluation de la résistance d'émetteur R_E

La méthode proposée utilise les mesures statiques et repose sur [IV.32], [IV.15]. Il s'agit d'étudier l'impact de la résistance d'émetteur sur la transconductance g_m .

$$g_m = \frac{dI_C}{dV_{BE}} \quad (IV.79)$$

$$V_{BEi} = V_{BE} - R_B \cdot I_B - R_E(I_C + I_B) \quad (IV.80)$$

Pour $V_{BC} = 0V$ et des tensions V_{BE} au dessous du pic de f_T le courant de transfert est supposé égal au courant collecteur [IV.15].

$$I_C = \frac{C_{10} \cdot \left(\exp\left(\frac{V_{BEi}}{V_T}\right) - 1 \right)}{Q_{P,T}} \quad (IV.81)$$

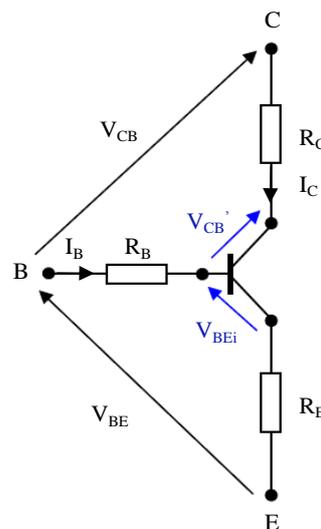


Figure IV.34 : Extraction de la résistance collecteur R_C

La constante C_{10} est définie comme étant le produit du courant de saturation I_S par Q_{P0} , charge associée aux trous dans le transistor à polarisation nulle.

Avec (IV.80) dans (IV.81) on retrouve :

$$\ln(I_C) = \ln C_{10} - \ln Q_{P,T} + \frac{1}{V_T} (V_{BE} - R_B \cdot I_B - R_E (I_C + I_B)) \quad (IV.82)$$

En posant :

$$\checkmark \quad \beta_0 = \frac{I_C}{I_B}$$

$$\ln(I_C) = \ln C_{10} - \ln Q_{P,T} + \frac{V_{BE}}{V_T} - \frac{I_C}{V_T} \left(\frac{R_B}{\beta_0} + R_E + \frac{R_E}{\beta_0} \right) \quad (IV.83)$$

En négligeant les rapports $\frac{R_E}{\beta_0}$ et $\frac{R_B}{\beta_0}$ (pour de forts gains en courant) et en dérivant par rapport à V_{BE} :

$$\frac{d \ln(I_C)}{dV_{BE}} = \frac{d \ln C_{10}}{dV_{BE}} - \frac{d \ln Q_{P,T}}{dV_{BE}} + \frac{1}{V_T} - \frac{1}{V_T} \cdot \underbrace{\frac{dI_C}{dV_{BE}}}_{g_m} \cdot R_E \quad (IV.84)$$

- ✓ C_{10} est une constante. Sa dérivée par rapport à V_{BE} est donc nulle.
- ✓ $Q_{jci} = 0$ (car $V_{BC} = 0V$).
- ✓ Q_{jei} varie faiblement.

On trouve finalement :

$$\frac{d \ln(I_C)}{dV_{BE}} = \frac{1}{V_T} (1 - g_m \cdot R_E) \quad (IV.85)$$

R_E est donc extraite à partir de la pente de la caractéristique $\frac{d \ln(I_C)}{dV_{BE}}$ en fonction de g_m pour des tensions de $0,7 < V_{BE} < 1 V$ (figure IV.35).

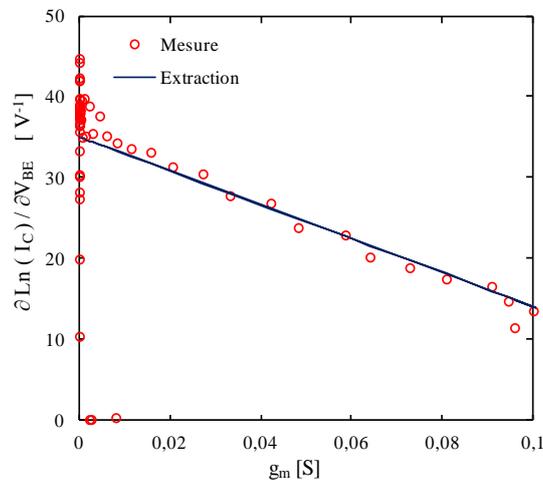


Figure IV.35 : Détermination de la résistance d'émetteur R_E à partir des mesures statiques

IV.4.2.3 Evaluation de la résistance collecteur R_C

La résistance R_C a été calculée précédemment pour le modèle petit signal. Sa valeur sera optimisée à partir de la pente de la caractéristique de sortie $I_C(V_{CE})$.

IV.4.3 Modélisation en direct en régime de faible injection

En polarisation normale ($V_{BE} > 0$), et en régime de faible injection, les résistances internes deviennent négligeables et les capacités de diffusion deviennent prédominantes devant les capacités de déplétion. Les tensions externes (V_{BE} , V_{CE}) sont alors assimilées aux tensions interne (V_{BE}' , V_{CE}').

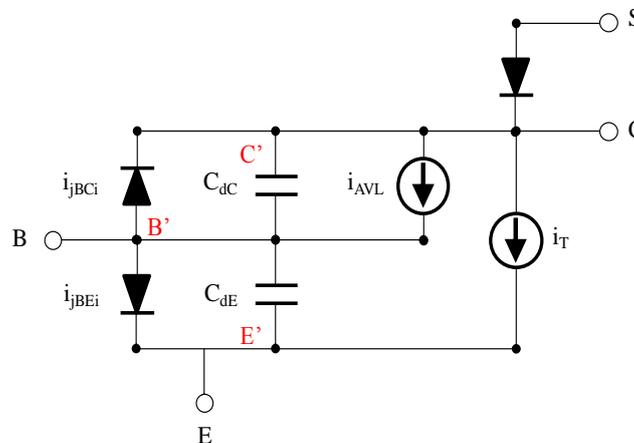


Figure IV.36 : Schéma équivalent grand signal du modèle HICUM/Level0 en régime de faible injection

Ce régime permet alors un *de-embedding* des résistances d'accès ainsi que des capacités de jonction. En régime de faible injection, il est également possible de s'affranchir des effets thermiques, ce qui permet d'accéder aux paramètres intrinsèques du transistor à température ambiante T_0 (figure IV.36).

IV.4.3.1 Courant collecteur I_C en régime de faible injection

En régime de faible injection, telle que l'illustre la figure IV.36, le courant collecteur est directement confondu avec le courant de transfert I_T . Ce dernier peut être modélisé via la formulation de l'intégrale de contrôle de charge généralisée [IV.34] en fonction des potentiels internes de jonctions V_{BE}' , V_{CE}' . Il est alors possible de prendre en compte l'ensemble des régimes de fonctionnement du transistor en une seule expression :

$$I_T(V_{BE}', V_{BC}') = \frac{C_{10}}{Q_{p,T}(V_{BE}', V_{BC}')} \left[\exp\left(\frac{V_{BE}'}{V_T}\right) - \exp\left(\frac{V_{CE}'}{V_T}\right) \right] \quad (IV.86)$$

Cette expression établit une corrélation entre les comportements statique et dynamique via l'expression des charges totales de trous $Q_{pT}(V_{BE}', V_{BC}')$ définie par :

$$Q_{p,T}(V_{BE}', V_{BC}') = Q_{p0} + h_{jEi} Q_{jEi}(V_{BE}') + h_{jCi} Q_{jCi}(V_{BC}') + Q_{f,T}(V_{BE}') + Q_{r,T}(V_{BC}') \quad (IV.87)$$

- ✓ Q_{p0} : la charge associée aux trous dans le transistor à polarisation nulle.
- ✓ Q_{jEi}, Q_{jCi} : les charges de déplétion dans la zone intrinsèque associée respectivement aux jonctions base-émetteur et base-collecteur. Ces deux termes représentent les variations des zones de charge d'espace ainsi que la largeur de la base neutre et correspondent aux effets *Early* inverse et direct.
- ✓ h_{jEi} et h_{jCi} sont des facteurs de pondération permettant de prendre en compte les effets du germanium et du rétrécissement de la bande interdite Δ_{EG} [IV.15]. Pour des raisons de simplifications, ces paramètres seront considérés constants.

Enfin, les deux termes $Q_{f,T}(V_{BE}')$ et $Q_{r,T}(V_{BC}')$ sont les composantes associées aux charges de diffusion des porteurs minoritaires en polarisations directe et inverse et sont liées au temps de transit total τ_F dans la structure.

En polarisation normale et en régime de faible injection, l'expression IV.63 peut être reformulée de la manière suivante :

$$I_T(V_{BE}', V_{BC}') = \frac{C_{10}}{Q_{p0} + h_{jEi} Q_{jEi}(V_{BE}') + h_{jCi} Q_{jCi}(V_{BC}')} \left[\exp\left(\frac{V_{BE}'}{V_T}\right) - \exp\left(\frac{V_{CE}'}{V_T}\right) \right] \quad (IV.88)$$

Soit à V_{BC} nul :

$$I_T(V_{BE}', V_{BC}') = I_C = \frac{C_{10}}{Q_{p0} + h_{jEi} Q_{jEi}} \left[\exp\left(\frac{V_{BE}'}{V_T}\right) \right] \quad (IV.89)$$

On en déduit donc :

$$Q_{jEi}(V_{BE}') = \frac{C_{10}}{h_{jEi}} \cdot \frac{\left[\exp\left(\frac{V_{BE}'}{V_T}\right) \right]}{I_C} - \frac{Q_{p0}}{h_{jEi}} \quad (IV.90)$$

En posant :

$$I_{CN} = \frac{\left[\exp\left(\frac{V_{BE}'}{V_T}\right) \right]}{I_C} \quad (\text{IV.91})$$

Le tracé de la caractéristique $Q_{jEi}(V_{BE}') = f(I_{CN})$ va nous permettre de déduire les rapports $\frac{C_{10}}{h_{jEi}}$ et $\frac{Q_{p0}}{h_{jEi}}$. Les figures IV.36 montrent les résultats obtenus ainsi qu'une validation du modèle de simulation sur le courant collecteur normalisé I_{CN}^{-1} .

Une très bonne adéquation est observée entre les mesures et le modèle de simulation dans la gamme d'extraction considérée $0.4 < V_{BE} < 0.8 \text{ V}$ en régime de faible injection. La décroissance du courant collecteur normalisé à fort V_{BE} est due à la résistance série R_c qui n'a pas encore été prise en compte dans nos données de simulation.

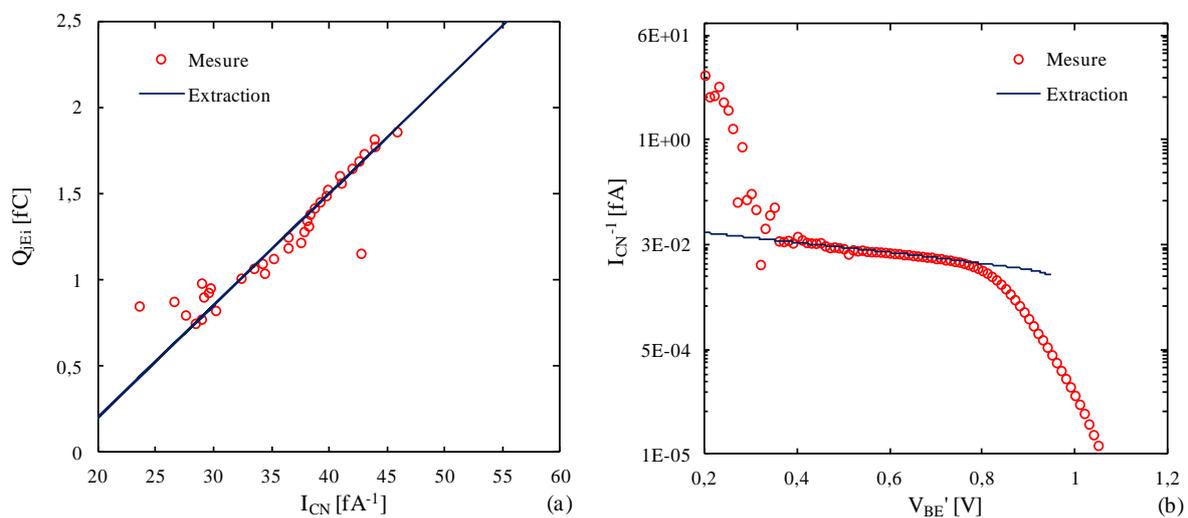


Figure IV.37 : Extraction des paramètres à faible injection du courant de transfert à $V_{BC}=0\text{V}$ (a) et validation sur le courant collecteur normalisé (b)

IV.4.3.2 Courant de base I_B en régime de faible injection

IV.4.3.2.1 Jonction base-emetteur

L'extraction des paramètres de la jonction base-émetteur est effectuée à $V_{BC} = 0 \text{ V}$ afin de maintenir la jonction base-collecteur bloquée et assimiler le courant de base total mesuré au courant de jonction base-émetteur.

Comme nous l'avons décrit dans le chapitre précédent, ce courant est la somme de deux contributions. Il s'agit du courant de recombinaisons dues aux défauts présents dans la zone de charge d'espace émetteur-base $I_{BEiRec}(V_{BE})$ qui vient s'ajouter aux courants de diffusions $I_{BEiDif}(V_{BE})$:

$$I_{BEitotal}(V_{BE}) = I_{BEiRec}(V_{BE}) + I_{BEiDiff}(V_{BE}) \quad (IV.92)$$

$$I_{BEiRec}(V_{BE}) = I_{REIS} \cdot \exp\left(\frac{V_{BE}}{M_{REI} \cdot V_T}\right) \quad (IV.93)$$

$$I_{BEiDiff}(V_{BE}) = I_{BEIS} \cdot \exp\left(\frac{V_{BE}}{M_{BEI} \cdot V_T}\right) \quad (IV.94)$$

M_{REI} et M_{BEI} sont les coefficients de non-idéalité des diodes modélisant respectivement les courants de recombinaison et de diffusion.

L'expression (IV.92) décrit la variation du courant $I_B(V_{BE})$ total. En mettant (IV.94) en échelle logarithmique on obtient :

$$\ln\left(I_{BEiDiff}(V_{BE})\right) = \ln(I_{BEIS}) + \frac{V_{BE}}{M_{BEI} \cdot V_T} \quad (IV.95)$$

En extrapolant les données expérimentales avec le tracé de l'équation (IV.95) dans la zone de polarisations $0.8 < V_{BE} < 0.9 V$, on peut en déduire les paramètres I_{BEIS} et M_{BEI} (figure IV.38).

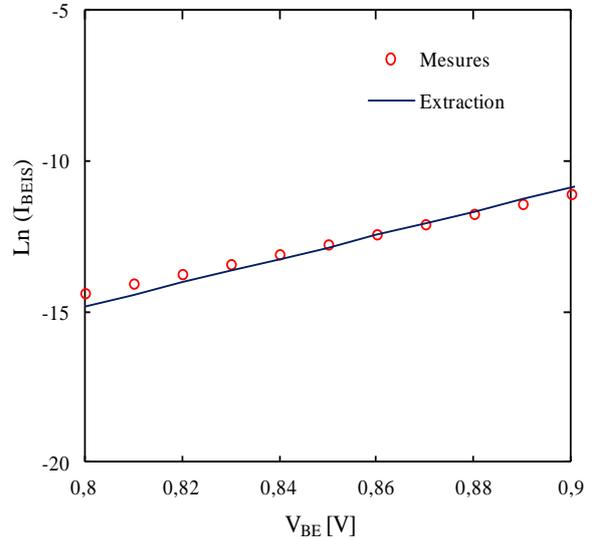


Figure IV.38 : Extraction des paramètres du courant de diffusion $I_{BEiDiff}(V_{BE})$ mesures statiques

En posant :

$$\frac{I_{BEitotal}}{\exp\left(\frac{V_{BE}}{M_{BEI} \cdot V_T}\right)} = I_{BEIS} + I_{REIS} \cdot \exp\left(\frac{V_{BE}}{V_T} \left(\frac{1}{M_{REI}} - \frac{1}{M_{BEI}}\right)\right) \quad (IV.96)$$

$$\underbrace{\frac{I_{BEitotal}}{\exp\left(\frac{V_{BE}}{M_{BEI} \cdot V_T}\right)}}_{I_{BN} \text{ normalisé}} - I_{BEIS} = I_{REIS} \cdot \exp\left(\frac{V_{BE}}{V_T} \left(\frac{1}{M_{REI}} - \frac{1}{M_{BEI}}\right)\right) \quad (IV.97)$$

Et en mettant (IV.97) en échelle logarithmique on obtient :

$$\ln \left[\frac{I_{BEitotal}}{\exp\left(\frac{V_{BE}}{M_{BEI} \cdot V_T}\right)} - I_{BEIS} \right] = \ln(I_{REIS}) + \frac{V_{BE}}{V_T} \left(\frac{1}{M_{REI}} - \frac{1}{M_{BEI}} \right) \quad (IV.98)$$

Cette normalisation du courant de base par rapport à $\exp\left(\frac{V_{BE}}{M_{BEI} \cdot V_T}\right)$ permet de mettre en évidence les écarts entre les données expérimentales et le modèle d'extraction. En extrapolant les données expérimentales au second terme de l'équation (IV.98) dans la zone de polarisation : $0.6 < V_{BE} < 0.8 \text{ V}$ et connaissant I_{BEIS} et M_{BEI} on en déduit les paramètres I_{REIS} et M_{REI} (figure IV.39).

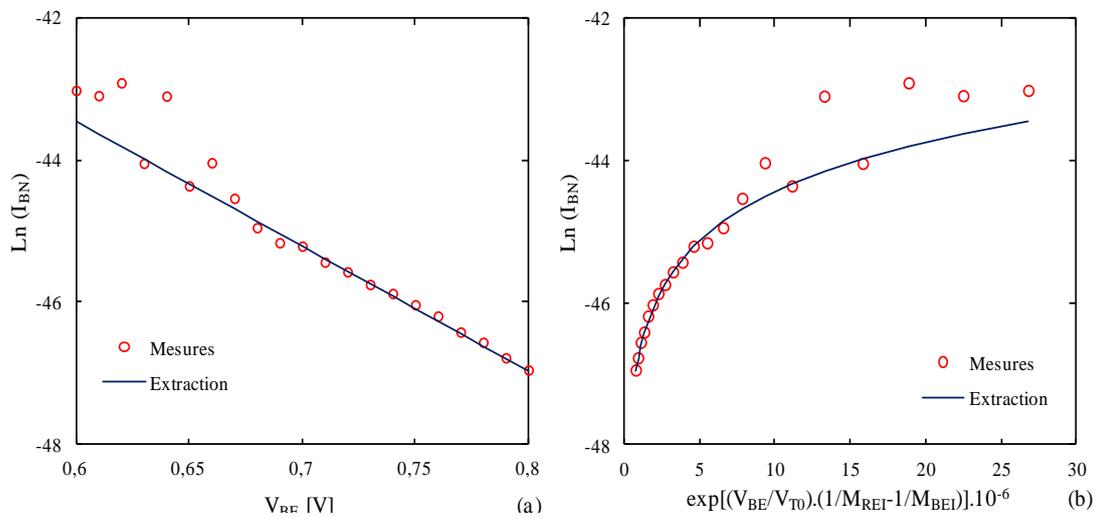


Figure IV.39 : Extraction des paramètres du courant de recombinaison à faible injection à partir du courant de base normalisé I_{BN}

IV.4.3.2.2 Jonction base-collecteur

En régime de fonctionnement normal, la jonction base-collecteur est polarisée en inverse (fortes tensions V_{CE}). Cependant, pour une faible tension V_{CE} fixée, la diode de la jonction base-collecteur devient passante lorsque on augmente V_{BE} .

On fait ainsi apparaître un courant de jonction base-collecteur $I_{BCitotal}(V_{BC})$ qui vient s'ajouter au courant $I_{BEitotal}(V_{BE})$ (figure IV.40).

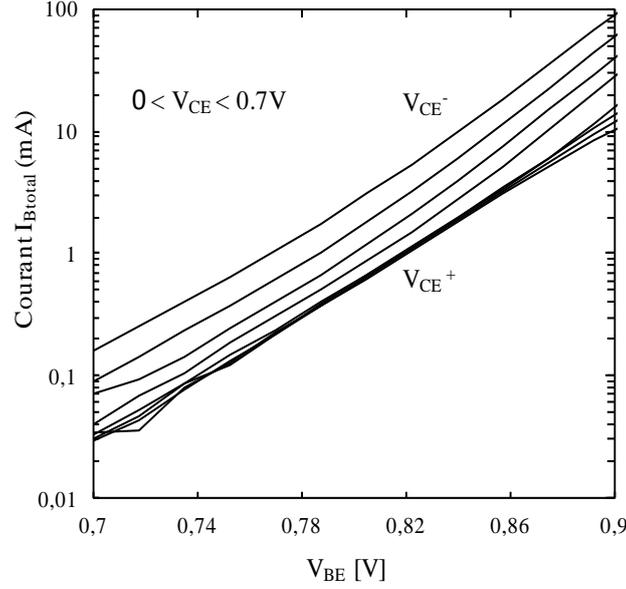


Figure IV.40 : Mise en évidence du courant de jonction base-collecteur en fonction de V_{BE} pour une tension collecteur V_{CE} fixée : V_{CE}^+ : blocage de la diode BC, V_{CE}^- : entrée en conduction de la diode BC

Ce courant de jonction B-C est également la résultante de courants de diffusion et de recombinaison et a pour expression :

$$I_{BCitotal}(V_{BC}) = I_{BCiRec}(V_{BC}) + I_{BCiDiff}(V_{BC}) \quad (IV.99)$$

Avec :

$$I_{BCiRec}(V_{BC}) = I_{RCIS} \cdot \exp\left(\frac{V_{BC}}{M_{RCI} \cdot V_T}\right) \quad (IV.100)$$

$$I_{BCiDiff}(V_{BC}) = I_{BCIS} \cdot \exp\left(\frac{V_{BC}}{M_{BCI} \cdot V_T}\right) \quad (IV.101)$$

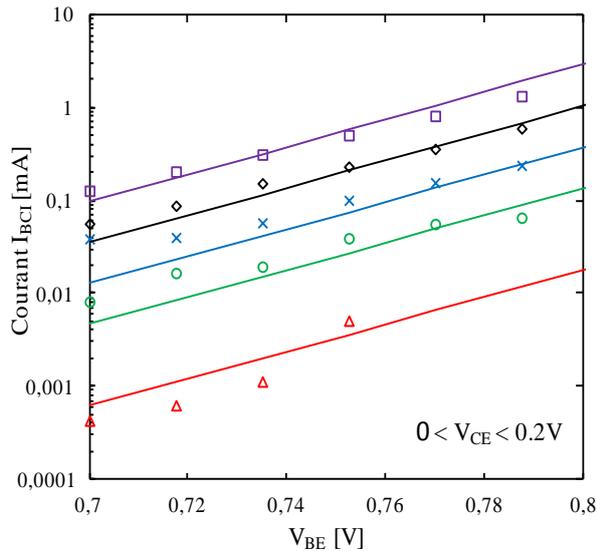
Afin d'accéder à cette diode de jonction et d'en extraire les paramètres I_{RCIS} , M_{RCI} , I_{BCIS} , M_{BCI} , la méthode utilisée consiste à mesurer le courant total $I_{Bitotal}(V)$ pour des faibles tensions de polarisation V_{CE} de manière à ce que la diode B-C entre en conduction.

Le courant de base total aura donc pour expression :

$$I_{Bitotal}(V) = I_{BEitotal}(V_{BE}) + I_{BCitotal}(V_{BC}) \quad (IV.102)$$

Les paramètres de la diode de jonction E-B étant extraits précédemment, on peut en déduire :

$$I_{BCitotal}(V_{BC}) = I_{Bitotal}(V) - I_{BEitotal}(V_{BE}) \quad (IV.103)$$



I_{RCIS} , M_{RCI} , I_{BCIS} , M_{BCI} sont alors optimisés sur la caractéristique $I_{BCitotal}(V_{BE})$ extraite pour différents V_{CE} (figure IV.41).

Figure IV.41 : Extraction des paramètres de la diode de jonction B-C

La figure IV.42 montre une comparaison avant et après l'extraction des paramètres de la diode B-C sur la mesure du courant de base total.

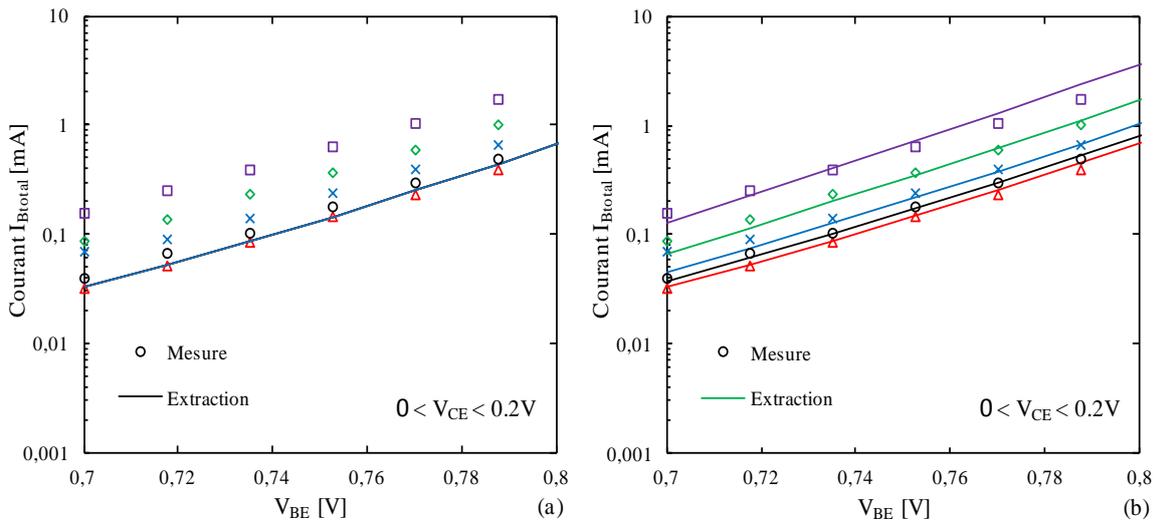


Figure IV.42: Mise en évidence de l'impact de la diode de jonction B-C sur le courant de base total avant (a) et après extraction (b) des paramètres

IV.4.3.3 Validations

Les étapes décrites précédemment ont permis l'extraction des différents paramètres à faible injection des courants collecteur et base. Les paramètres extraits sont maintenant implémentés dans le modèle de simulation afin de confronter avec les mesures des différents courants I_B , I_C ainsi que le gain en courant β .

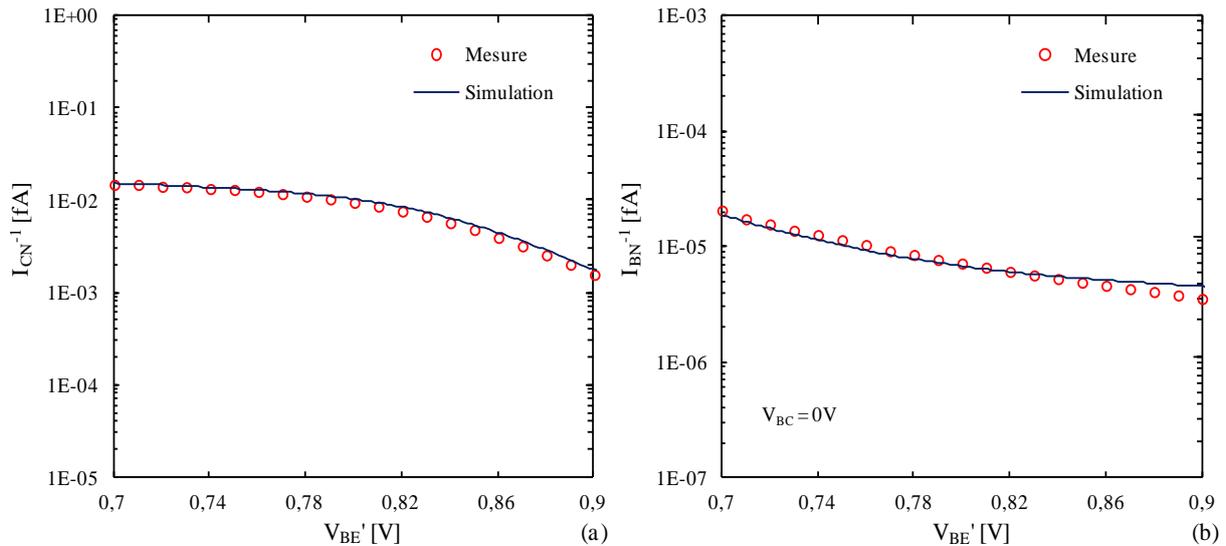


Figure IV.43 : Comparaison entre les données expérimentales et la simulation sur le courant collecteur normalisé I_{CN} (a) ainsi que le courant de base normalisé I_{BN} (b) à $V_{BC} = 0V$.

Une très bonne adéquation est observée dans la zone considérée en faible injection. En effet la figure IV.43 met en évidence la précision du modèle sur les courants normalisés par rapport à $\exp\left(\frac{V_{BE}}{V_T}\right)$ et une très faible erreur est observée entre les résultats du modèle élaboré et les données expérimentales.

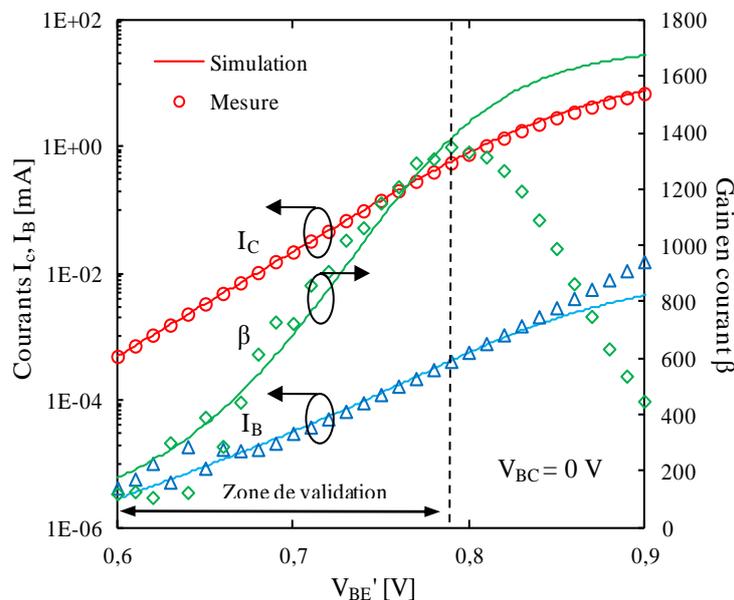


Figure IV.44 : Validation des résultats de simulation par rapport aux mesures en régime de faible injection sur les courants I_C, I_B ainsi que le gain β en régime de faible injection

Les résultats obtenus permettent ainsi de reproduire avec précision les courants de collecteur et de base ainsi que le gain en courant β en régime de faible injection (figure IV.44).

IV.4.3.4 Temps de transit τ_{f0} en régime de faible injection

Le temps de transit est calculé à partir de l'expression (I.41) définie dans le premier chapitre. On en déduit :

$$\tau_f(I_C, V_{BC}) = \frac{1}{2\pi f_T(I_C, V_{BC})} - (R_{CX} + R_E) \cdot C_{BC}(V_{BC}) - \frac{kT}{qI_C} \cdot (\sum C) \quad (\text{IV.104})$$

Avec :

$$\checkmark \quad \sum C = C_{BC}(V_{BC}) + C_{BE}(V_{BE}) + C_{par}$$

C_{par} représente les capacités parasites telles que les capacités d'oxyde ou les capacités dues aux interconnexions métalliques.

Comme défini précédemment, τ_f est la résultante de plusieurs contributions qui sont : τ_{ec} le temps de transit des électrons depuis l'émetteur jusqu'au collecteur, τ_{EF} la contribution de l'émetteur, τ_{BE} et τ_{BC} respectivement les contributions associées aux zones de charge d'espace base-émetteur et base-collecteur, τ_B est le temps de transit dans la base et τ_{pC} la contribution du collecteur à forte densité de courant.

$$\tau_f = \tau_{ec} = \tau_{Ef} + \tau_{BE} + \tau_B + \tau_{BC} + \tau_{pC} \quad (\text{IV.105})$$

Tel qu'il est décrit dans le modèle d'HICUM [IV.26], le temps de transit peut être décomposé en deux termes distincts :

$$\tau_f(I_C, V_{BC}) = \underbrace{\tau_{f0}(V_{BC})}_{\text{faible injection}} + \underbrace{\Delta\tau_f(I_C, V_{CE})}_{\text{augmentation à forte injection}} \quad (\text{IV.106})$$

Le premier terme représente le temps de transit en régime de faible injection qui ne dépend essentiellement que de la tension base-collecteur appliquée. Le second terme traduit l'augmentation du temps de transit en forte et moyenne injections. A forte densité de courant, le temps de transit dépend de la tension collecteur-émetteur et du courant collecteur I_C .

Il est caractérisé par un courant critique I_{CK} correspondant à la chute de la fréquence de coupure f_T (figure IV.45).

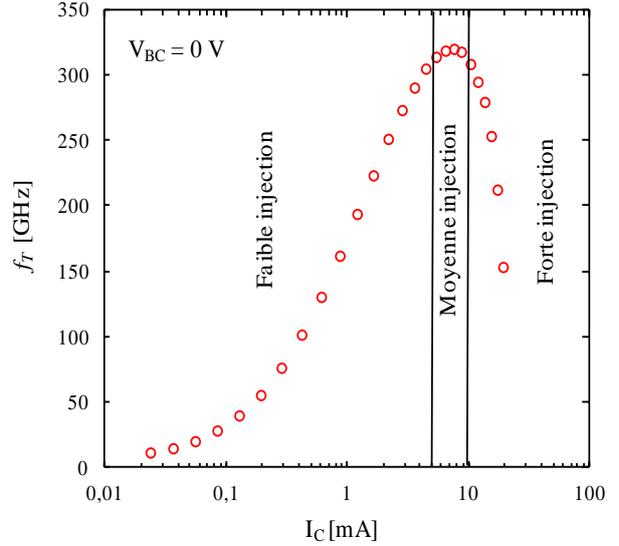


Figure IV.45 : Représentation des différents régimes d'injection sur la caractéristiques de $f_T(I_C)$ à $V_{BC} = 0V$

IV.4.3.4.1 Modélisation

En régime de faible injection, le temps de transit se résume aux contributions dans l'émetteur neutre τ_{Ef} , dans la base neutre τ_{Bf} et la zone de transition base-collecteur τ_{BC} . Il ne dépend que de la tension V_{BC} appliquée. Il est décrit dans le modèle d'HICUM par l'expression suivante :

$$\tau_{f0}(V_{BC}) = \tau_0 + \Delta\tau_{OH} \cdot [C(V_{BC}') - 1] + \tau_{BVL} \cdot \left(\frac{1}{C(V_{BC}')} - 1 \right) \quad (IV.107)$$

Le premier terme τ_0 représente le temps de transit en faible injection à $V_{BC} = 0V$, le second terme $\Delta\tau_{OH}$ prend en compte l'effet Early et le temps de transit à travers la zone de charge d'espace base-collecteur et τ_{BVL} modélise la saturation de la vitesse des porteurs au niveau de la zone de transition base-collecteur.

Dans l'équation IV.107 : $C(V_{BC}') = \frac{C_{jcio}}{C_{ici}} = \left(1 - \frac{V_{BC}'}{V_{DCI}}\right)^{Zci}$ représente la capacité interne base-collecteur normalisée.

La fréquence de transition f_T est mesurée en fonction de V_{BE} pour une tension V_{BC} donnée. Une extrapolation linéaire sur la caractéristique $\frac{1}{2\pi f_T} \left(\frac{1}{I_C}\right)$ mesurée va permettre d'extraire le temps de transit en régime de faible injection τ_{f0} .

Lorsque $I_C \rightarrow \infty$, l'équation (IV.104) devient :

$$\frac{1}{2\pi f_T(V_{BC})} = \tau_{f0}(V_{BC}) + (R_{CX} + R_E) \cdot C_{BC}(V_{BC}) \quad (IV.108)$$

Les paramètres R_{CX} , R_E et C_{BC} ayant été déterminés précédemment, on en déduit $\tau_{f0}(V_{BC})$ à partir de l'ordonnée à l'origine (figure IV.46). De plus lorsque $V_{BC} = 0 V$, on a $\tau_{f0} = \tau_0$.

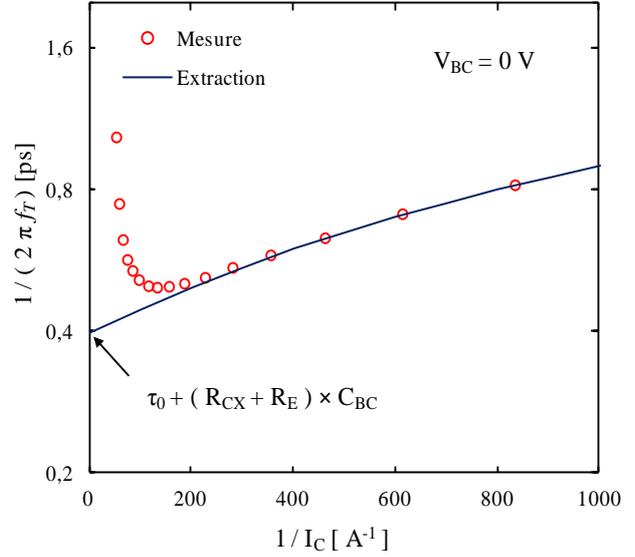


Figure IV.46 : Détermination de τ_0 à partir de la caractéristique $f_T(V_{BC}, I_C)$ à $V_{BC} = 0 V$

$\Delta\tau_{OH}$ et τ_{BVL} sont ensuite déterminés à partir de l'équation IV.107 pour deux points de mesure $\tau_{f01}(V_{BC1})$ et $\tau_{f02}(V_{BC2})$ à partir de la résolution d'un système de deux équations à deux inconnues.

$$\tau_{BVL} = \frac{C(V_{BC1}) \cdot C(V_{BC2})}{C(V_{BC2}) - C(V_{BC1})} \left(\frac{\tau_{f02}(V_{BC2}) - \tau_0}{C(V_{BC2}) - 1} - \frac{\tau_{f01}(V_{BC1}) - \tau_0}{C(V_{BC1}) - 1} \right) \quad (IV.109)$$

$$\Delta\tau_{OH} = \frac{\tau_{f01}(V_{BC1}) - \tau_0}{C(V_{BC1}) - 1} + \frac{\tau_{BVL}}{C(V_{BC1})} \quad (IV.110)$$

Les valeurs obtenues sont alors optimisées en interpolant l'équation IV.107 aux données expérimentales (figure IV.47.a). La précision d'extraction est ensuite validée sur la caractéristique de $\frac{1}{2\pi f_T} \left(\frac{1}{I_C} \right)$ en régime de faible injection (figure IV.47.b).

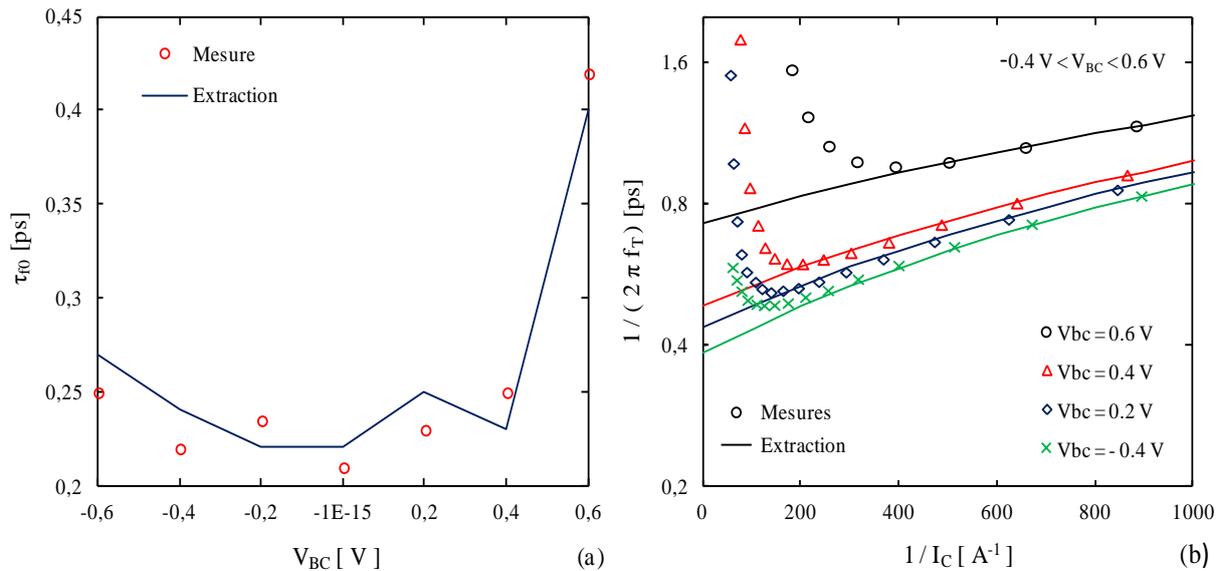


Figure IV.47 : Détermination des paramètres $\Delta\tau_{OH}$ et τ_{BVL} partir de la caractéristique $\tau_{f0}(V_{BC})$ et $f_T(V_{BC})$ à $V_{BC} \neq 0V$

IV.4.3.4.2 Validation

La figure IV.48 fait état d'une première confrontation entre les données expérimentales et la simulation sur le paramètre f_T en fonction du courant I_C pour différentes tensions V_{BC} .

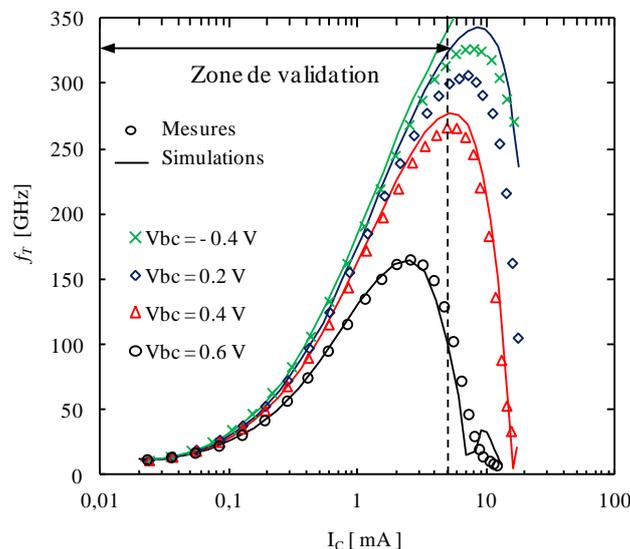


Figure IV.48 : Premières confrontations simulations/mesures sur la caractéristique $f_T(V_{BC})$ à $V_{BC} \neq 0V$

Ces premiers résultats de simulation montrent une excellente concordance avec les mesures, validant ainsi la procédure d'extraction en régime de faible injection. Notons cependant que tous les paramètres n'ont pas encore été extraits. En effet, les charges de

diffusion n'ont pas encore été prises en compte dans la formulation du courant de transfert. Ceci explique les écarts observés à plus fort V_{BC} .

IV.4.3.5 Couplage entre comportements statique et dynamique

Dans la partie précédente, les principaux paramètres du courant de transfert I_T ont été extraits à $V_{BC} = 0V$ sans tenir compte des charges de diffusion des porteurs minoritaires. Ces derniers sont associés aux temps de transit direct τ_F et inverse τ_R et interviennent dans la formulation du courant de transfert. Elles ont pour expressions respectives :

$$Q_{f,T} = \int_0^{I_F} \tau_F di \quad (\text{IV.111}) \quad Q_{r,T} = \int_0^{I_R} \tau_R di \quad (\text{IV.112})$$

I_F et I_R étant les courants direct et inverse ayant pour expressions :

$$I_F = \frac{C_{10}}{Q_{p,T}} \left[\exp\left(\frac{V_{BE'}}{V_T}\right) \right] \quad (\text{IV.113}) \quad I_R = \frac{C_{10}}{Q_{p,T}} \left[\exp\left(\frac{V_{BC'}}{V_T}\right) \right] \quad (\text{IV.114})$$

Notons qu'en régime de fonctionnement normal ($V_{BE'} > 0V$ et $V_{BC'} < 0$) et pour les applications hautes fréquences, l'effet des porteurs minoritaires injectés dans le collecteur peut être considéré comme étant négligeable. Cette simplification permet de ne pas prendre en compte le terme Q_R et de ne considérer que Q_F dans l'expression finale du courant de transfert. Par ailleurs, en régime de faible injection et donc à faible densité de courant, la charge de diffusion des porteurs minoritaire $Q_{f,T}$ peut être réduite au produit : $\tau_{F0} \cdot I_F$. L'expression des charges totales de trous $Q_{p,T}$ dans notre dispositif sera donc exprimée de la manière suivante :

$$Q_{p,T} = Q_{p0} + h_{jEi} Q_{jEi} + h_{jCi} Q_{jCi} + \tau_{F0} \cdot I_F \quad (\text{IV.115})$$

En normalisant l'expression du courant de transfert par rapport à Q_{p0} , on obtient :

$$I_T = I_F - I_R = \frac{\frac{C_{10}}{Q_{p0}}}{1 + h_{jEi} \frac{Q_{jEi}}{Q_{p0}} + h_{jCi} \frac{Q_{jCi}}{Q_{p0}} + \frac{\tau_{F0}}{Q_{p0}} \cdot I_F} \left[\exp\left(\frac{V_{BE'}}{V_T}\right) - \exp\left(\frac{V_{BC'}}{V_T}\right) \right] \quad (\text{IV.116})$$

On fait ainsi apparaître un terme de couplage entre les comportements statique et dynamique via le rapport : $\frac{\tau_{F0}}{Q_{p0}}$. Les travaux de [IV.15] mettent en évidence l'impact de ce paramètre sur le début de la chute du gain en courant en régime de forte injection.

IV.4.3.5.1 Résolution du couplage statique-dynamique : extraction du paramètre h_{jEi}

En normalisant l'expression du courant de transfert par rapport à h_{jEi} et à $V'_{BC} = 0V$ on obtient :

$$I_T = \frac{\frac{C_{10}}{h_{jEi}}}{\frac{Q_{p0}}{h_{jEi}} + Q_{jEi} + \frac{\tau_{F0}}{h_{jEi}} \cdot I_F} \left[\exp\left(\frac{V_{BE'}}{V_T}\right) \right] \quad (IV.117)$$

Les rapports $\frac{C_{10}}{h_{jEi}}$ et $\frac{Q_{p0}}{h_{jEi}}$ ainsi que τ_{F0} ayant été extraits précédemment, le paramètre h_{jEi} est alors optimisé au moyen de la courbe représentant l'inverse du gain en fonction du courant I_C .

La zone d'optimisation est définie sur la portion de courbe correspondant à l'augmentation du gain (figure IV.49) [IV.15].

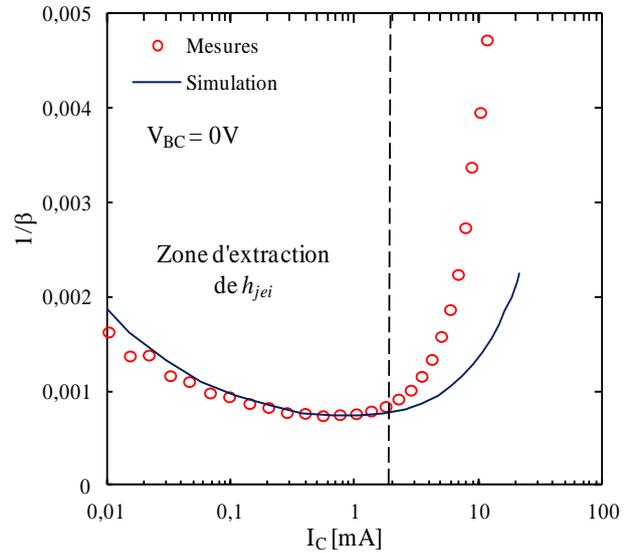


Figure IV.49 : Extraction du paramètre h_{jEi}

IV.4.3.5.2 Validations

Soit l'expression des charges :

$$Q_{p,T} = Q_{p0} + h_{jEi} Q_{jEi} + h_{jCi} Q_{jCi} + \frac{1}{Q_{p,T}} \cdot \left(\tau_{F0} \cdot C_{10} \left[\exp\left(\frac{V_{BE'}}{V_T}\right) \right] \right) \quad (IV.118)$$

Il s'agit d'une équation du second ordre dont on ne gardera que la solution positive avant implémentation dans notre modèle de simulation.

En posant :

$$\checkmark Q_j = Q_{p0} + h_{jEi} Q_{jEi} + h_{jCi} Q_{jCi}$$

$$\checkmark Q_m = \left(\tau_{F0} \cdot C_{10} \left[\exp\left(\frac{V_{BE'}}{V_T}\right) \right] \right)$$

On obtient :

$$Q_{p,T}^2 - Q_j \cdot Q_{p,T} - Q_m = 0 \quad (IV.119)$$

Soit :

$$Q_{p,T} = \frac{Q_j}{2} + \sqrt{\left(\frac{Q_j}{2}\right)^2 + Q_m} \quad (IV.120)$$

En normalisant l'expression du courant de transfert par rapport à h_{jEi} :

$$I_T = I_F - I_R = \frac{C_{10}^*}{Q_{p,T}^*} \left[\exp\left(\frac{V_{BE'}}{V_T}\right) - \exp\left(\frac{V_{BC'}}{V_T}\right) \right] \quad (IV.121)$$

Avec :

$$\checkmark Q_{p,T}^* = \frac{Q_{p,T}}{h_{jEi}} = \frac{Q_j^*}{2} + \sqrt{\left(\frac{Q_j^*}{2}\right)^2 + \frac{Q_m^*}{h_{jEi}}}$$

$$\checkmark Q_j^* = \frac{Q_j}{h_{jEi}} = Q_{p0}^* + Q_{jEi} + h_{jCi}^* Q_{jCi}$$

$$\checkmark Q_m^* = \frac{Q_m}{h_{jEi}} = \tau_{F0} \cdot C_{10}^* \left[\exp\left(\frac{V_{BE'}}{V_T}\right) \right]$$

$$\checkmark h_{jCi}^* = \frac{h_{jCi}}{h_{jEi}}$$

$$\checkmark Q_{p0}^* = \frac{Q_{p0}}{h_{jEi}}$$

$$\checkmark C_{10}^* = \frac{C_{10}}{h_{jEi}}$$

Les figures IV.50 montrent les résultats de simulation comparés aux données expérimentales en régime de faible injection dans la zone intrinsèque du transistor.

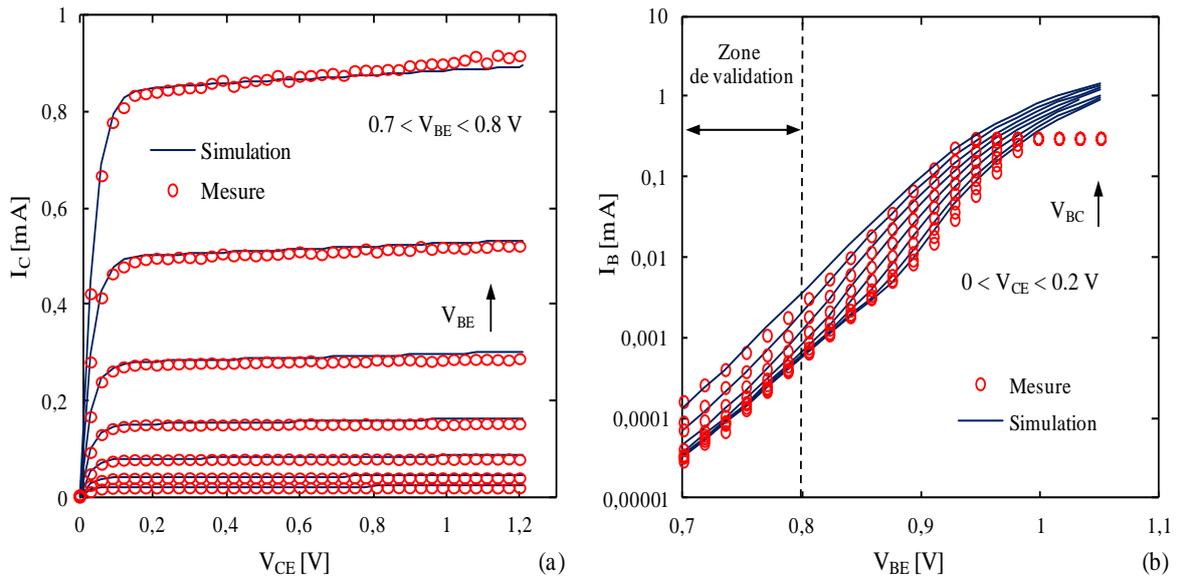


Figure IV.50: Confrontation mesures/simulations en régime statique sur les caractéristiques $I_C(V_{CE})$ (a) et $I_B(V_{BE})$ (b) à $V_{BC} \neq 0V$

Les comparaisons en régime statique montrent une très bonne adéquation des données de simulations avec les valeurs expérimentales dans la zone de validation considérée ($0.7 < V_{BE} < 0.8 V$). En termes de performances fréquentielles, la figure IV.51 expose les résultats finalement obtenus avant et après quantification du couplage statique-dynamique.

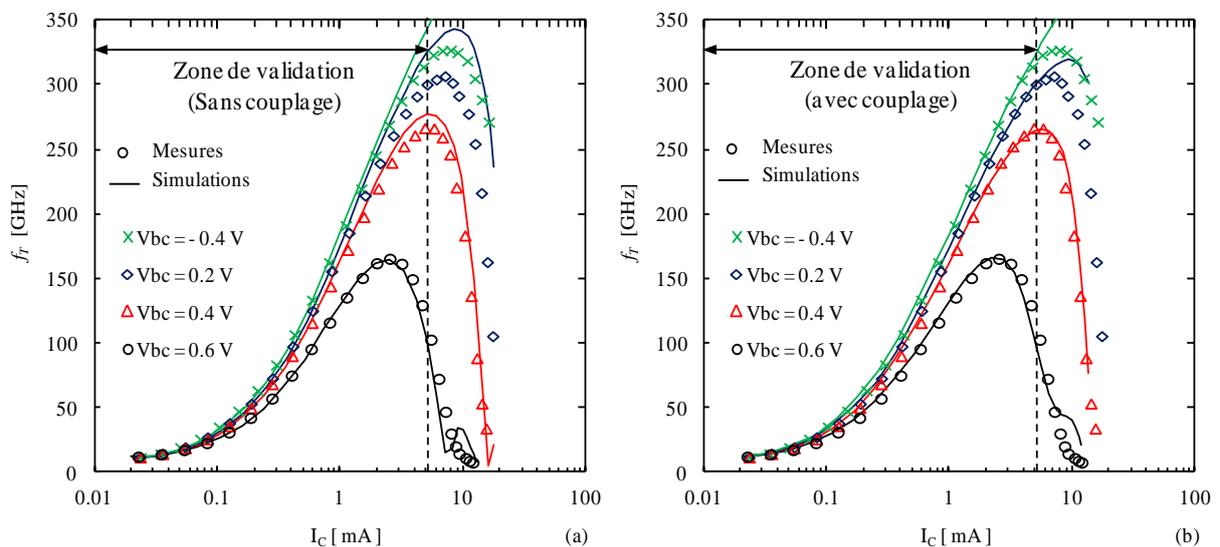
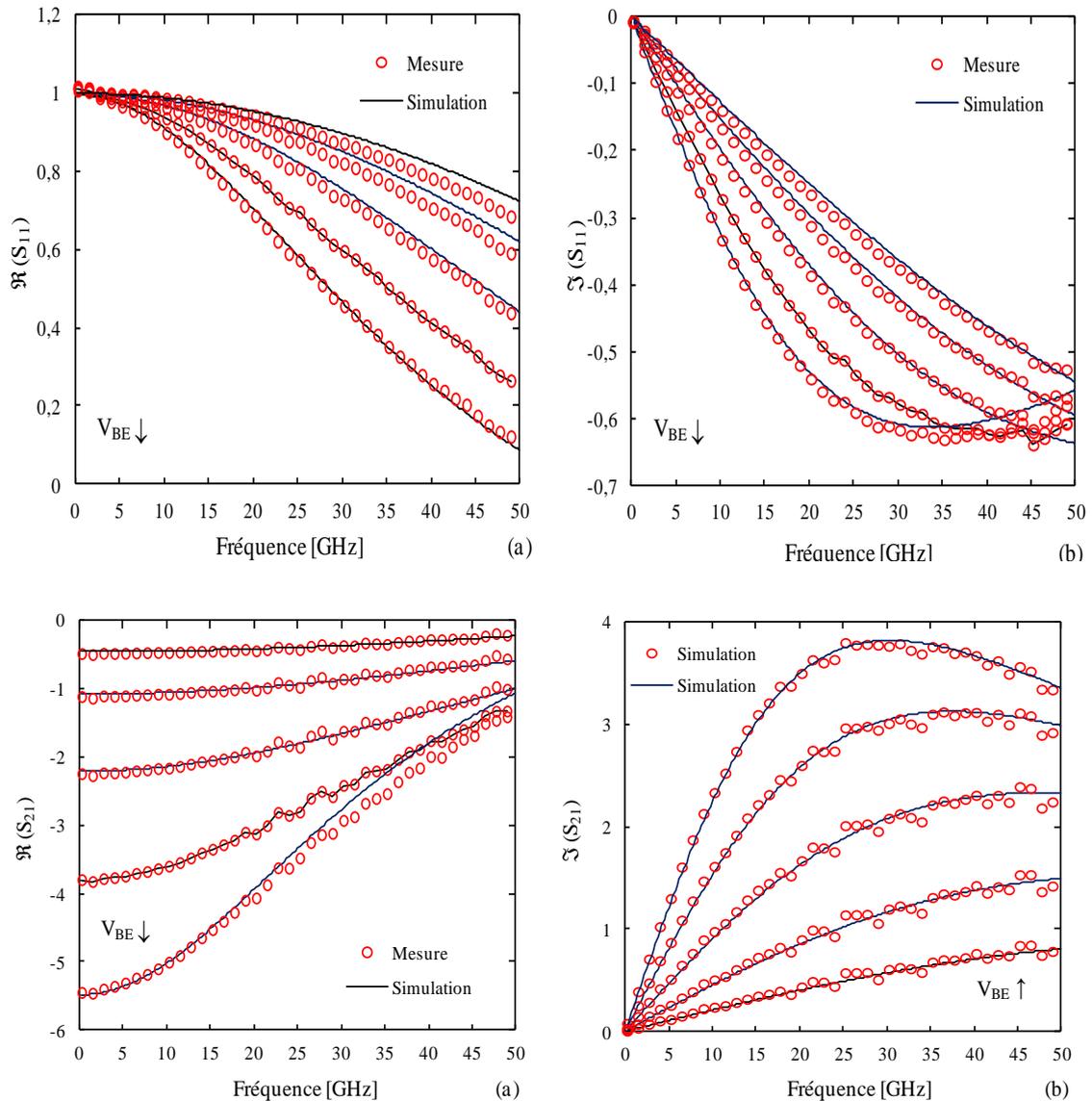


Figure IV.51: Confrontation mesures/simulations sur la caractéristique de $f_T(I_C)$ pour différentes valeurs V_{BC} avant (a) et après (b) résolution du couplage statique-dynamique

La prise en compte des charges de diffusion (figure IV.15.b) permet d'améliorer notre modèle de simulation. Le paramètre $A_{l_{jei}}$ est alors optimisé dans la zone de validation

considérée et une excellente concordance est observée, mettant en évidence la précision du modèle. Enfin, les comparaisons sur les parties réelles et imaginaires en paramètres S_{ij} permettent de vérifier la concordance du modèle avec les mesures pour les gammes de polarisation $0.6 < V_{CE} < 1 V$ et $0.7 < V_{BE} < 0.85 V$ (figure IV.52).



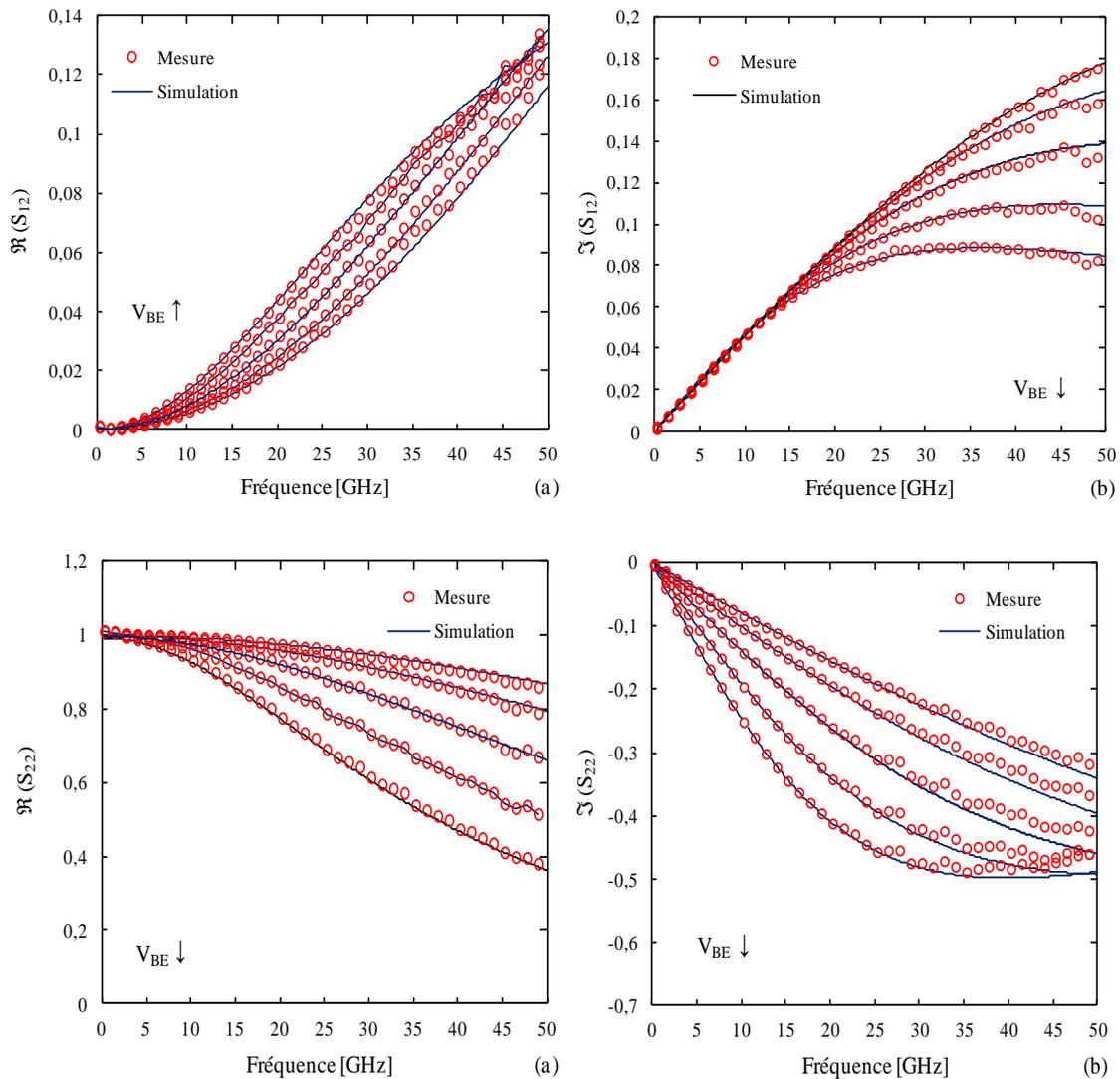


Figure IV.52 : Comparaisons entre les données expérimentales et la simulation sur les parties réelles (a) et imaginaires (b) des paramètres S_{ij} jusqu'à 50 GHz pour des tensions de polarisation $0.6 < V_{CE} < 1 V$ et $0.7 < V_{BE} < 0.85 V$

A ce stade de son élaboration, le modèle est opérationnel pour un fonctionnement en classe B ou AB proche de la classe B en régime grand signal. Nous avons donc effectué une simulation non linéaire du type *Harmonic Balance* afin de vérifier la convergence du modèle. Les résultats ont par la suite été comparés aux données expérimentales issues du NVNA dans les mêmes conditions de polarisation ($V_{BE} = 0.8 V, V_{CE} = 1 V$). A titre indicatif, la fréquence du fondamental a été fixée à 10 GHz pour une charge en sortie fixe de 50 ohms. Les résultats et confrontations entre mesures et simulations seront exposés tant dans les domaines temporel que fréquentiel.

La configuration du modèle implémenté pour une simulation en régime non linéaire est représentée sur la figure IV.53.

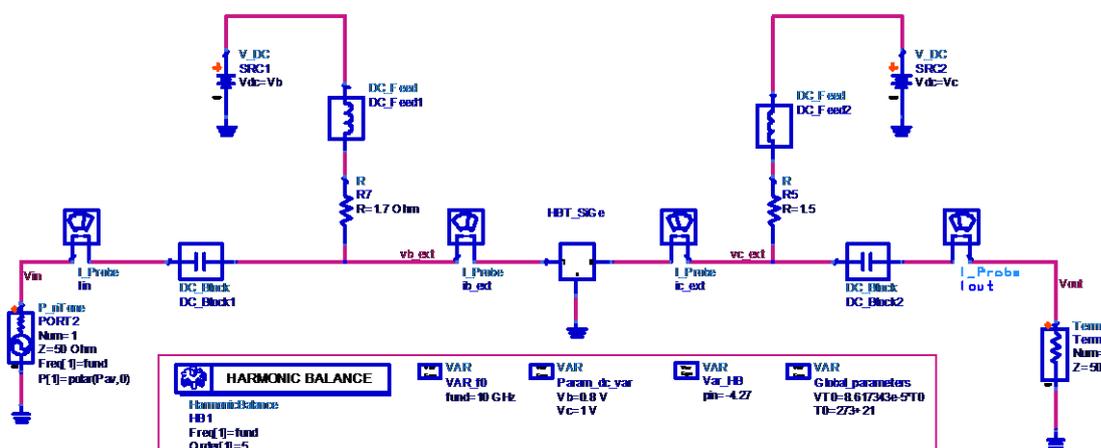


Figure IV.53: Configuration du modèle implémenté pour une simulation en régime non linéaire

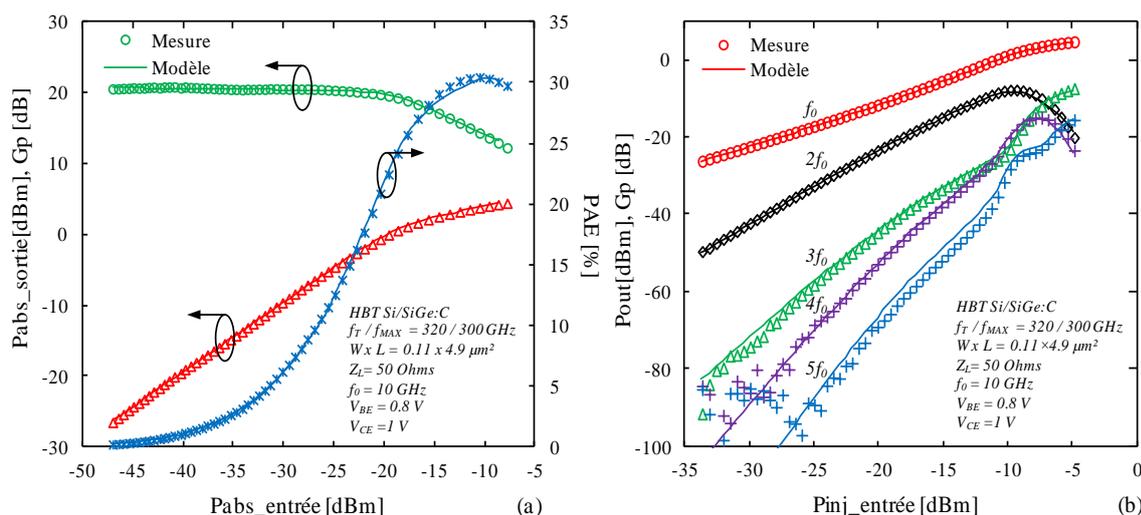


Figure IV.54 : Confrontations mesure / simulation en régime grand signal dans le domaine fréquentiel

Les comparaisons mesures/modèle en fonction de la puissance absorbée en entrée du transistor (figure IV.54.a) i.e le gain en puissance, la puissance absorbée en sortie par la charge et le rendement indiquent un comportement quasi identique sur l'ensemble des paramètres. En effet, les écarts maxima relevés demeurent inférieurs à 0.1 dB. En ce qui concerne le rendement en puissance ajoutée, les écarts sont inférieurs à 1 % pour des niveaux évoluant jusqu'à 5 dB de compression. Le modèle développé prédit alors parfaitement le comportement du dispositif jusqu'à des puissances de sortie inférieures à - 50dBm (IV.54.b).

Un parfait accord est observé avec un écart maximum mesure/modèle de 0.3 dB jusqu'à $4f_0$ à fort niveau de compression. Sur les figure IV.55 sont exposées des

comparaisons mesures/modèle relatives aux différents signaux d'entrée (V_{IN}, I_{IN}) et de sortie (V_{OUT}, I_{OUT}) dans le domaine temporel.

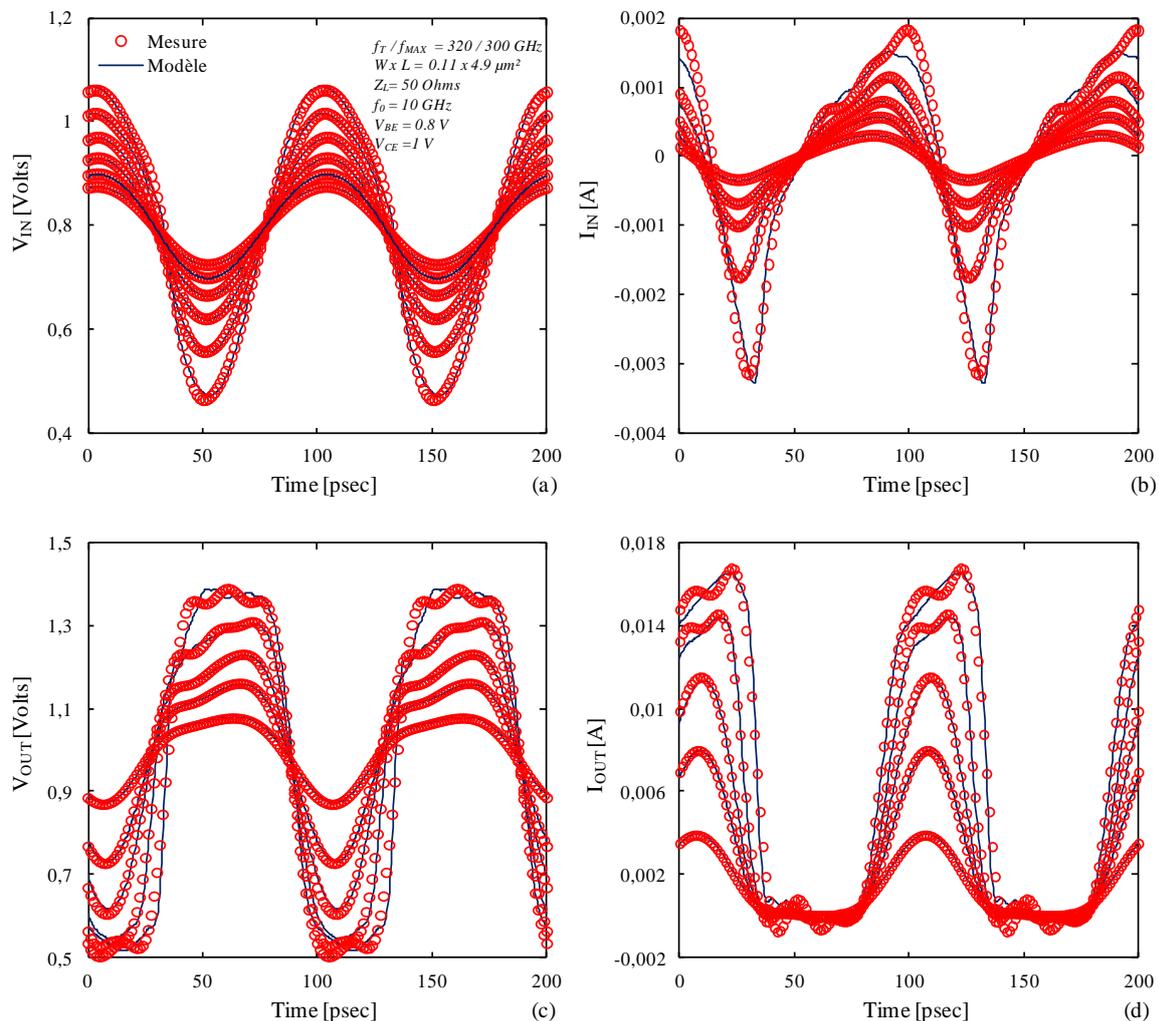


Figure IV.55 : Confrontations mesures/simulation en régime grand signal dans le domaine temporel jusqu'à 5 dB de compression

Ces résultats démontrent que le modèle prédit avec exactitude le comportement du composant en régime grand signal dans un environnement adapté 50 ohms, validant ainsi le modèle extrait en régime de faible injection dans le domaine temporel.

Le tableau suivant permet d'évaluer l'incertitude de la méthode d'extraction proposée. Une comparaison des différentes courbes de simulations aux données expérimentales associées permet d'optimiser les valeurs extraites. On calcule ainsi le taux de variation entre l'extraction directe et l'optimisation sur la détermination des différents paramètres.

Param	Valeurs extraites	Après opt	% erreur	Param	Valeurs extraites	Après opt	% erreur
Résistances				Courant de transfert I_T			
R_{Bint} (Ω)	35		0	C_{10} (A.C)	6.5×10^{-32}	6.5×10^{-32}	0
R_{Bx} (Ω)	14.5		0	Q_{p0} (C)	11×10^{-16}	11×10^{-16}	0
R_E (Ω)	6	6.5	7,7	h_{jEi}		0.38	
R_C (Ω)		21		h_{jCi}		0.0011	
Courant de jonction BE				A_{ljei}	2.3	1.8	21
I_{REIS} (A)	5.1×10^{-15}	5.1×10^{-15}	0	Courant de jonction BC			
M_{REI}	1.8	1.8	0	I_{BCIS} (A)	1.18×10^{-20}	1.18×10^{-20}	0
I_{BEIS} (A)	8.5×10^{-21}	8.5×10^{-21}	0	M_{BCI}	1	1	0
M_{BEI}	0.999	0.999	0	I_{RCIS} (A)	7×10^{-18}	7×10^{-18}	0
Temps de transit τ_{f0}				M_{RCI}	1.19	1.19	0
τ_0 (s)	2.1×10^{-13}	2×10^{-13}	5				
$\Delta\tau_{OH}$ (s)	1.5×10^{-13}	1.2×10^{-13}	20				
τ_{BVL} (s)	1.4×10^{-13}	4.2×10^{-14}	70				

Tableau IV.3 : Comparaisons entre les différents paramètres extraits et optimisés en régime de faible injection

L'ensemble des paramètres est extrait avec une très bonne précision par rapport aux simulations. L'erreur de 70% sur l'extraction de τ_{BVL} provient de sa forte corrélation avec les autres variables du modèle. Il est donc très délicat de l'évaluer avec une précision satisfaisante. Après avoir extrait h_{jei} à $V_{BC} = 0V$, h_{jci} est déduit directement de h_{jci}^* optimisé à partir du réseau $I_C(V_{CE})$ en régime de faible injection. Pour la résistance de collecteur R_C , les méthodes proposées dans la littérature reposent généralement sur des approches analytiques relativement longues et imprécises. Dans cette partie, cette résistance a donc été déterminée directement à partir de la pente du réseau $I_C(V_{CE})$.

IV.4.4 Modélisation en régime de forte injection

Dans ce mode de fonctionnement, les phénomènes physiques tels que la vitesse des porteurs ainsi que le champ électrique dans la ZCE base-collecteur dépendent du courant. En effet, l'augmentation de ce dernier tend à annuler le champ électrique dans la zone de charge d'espace base-collecteur jusqu'à ce qu'elle devienne électriquement neutre (effet *Kirk*) et favorisant ainsi l'augmentation du temps de transit. Notons aussi que, dans ces conditions, le

courant collecteur ne se caractérise plus par une composante verticale seule suivant l'approximation en régime de forte injection, mais il se propage également latéralement (phénomène de défocalisation 2D). La précision du modèle grand signal devient alors fondamentale pour simuler la caractéristique de transfert de puissance.

Dans le modèle HICUM ces phénomènes sont pris en compte via le courant critique I_{CK} et la charge de diffusion du collecteur qui reposent sur un modèle à deux dimensions. Néanmoins l'extraction de ces variables est d'autant plus délicate que celle-ci intervient dans une zone où l'autoéchauffement n'est plus négligeable. Par ailleurs, les éléments du schéma équivalent déterminés précédemment (tels que les résistances internes) sont fortement corrélés à ces paramètres. Il est donc impératif que leurs extractions soient les plus précises possibles.

IV.4.4.1 Courant critique I_{CK}

Le début du régime de fortes injections est modélisé par le courant critique I_{CK} dépendant du champ électrique par l'intermédiaire du paramètre x à partir de la formule suivante [IV.35], [IV.26] :

$$I_{CK} = \frac{V_{ceff}}{R_{CI0}} \cdot \frac{1}{\sqrt{1 + \left(\frac{V_{ceff}}{V_{LIM}}\right)^2}} \cdot \left[1 + \frac{x + \sqrt{x^2 + 10^{-3}}}{2}\right] \quad (IV.122)$$

Avec :

$$x = \frac{V_{ceff} - V_{LIM}}{V_{PT}} \quad (IV.123)$$

$$V_{ceff} = V_T \cdot \left[\ln \left(1 + \exp \left(\frac{V_{CEi} - V_{CES}}{V_T} - 1 \right) \right) + 1 \right] \quad (IV.124)$$

Et :

- ✓ V_{ceff} : tension effective collecteur-émetteur.
- ✓ R_{CI0} : résistance interne du collecteur qui permet de prendre en compte la variation de la ZCE B-C lorsque le champ électrique diminue.
- ✓ V_{LIM} : tension critique modélisant le début de l'effet Kirk.
- ✓ V_{PT} : tension de *punch through* pour laquelle la ZCE base-collecteur s'étend jusqu'à la couche enterrée.
- ✓ V_{CES} : tension de saturation collecteur-émetteur.

IV.4.4.2 Temps de transit $\Delta\tau_f$

Comme nous l'avons décrit plus haut, au-delà du courant critique I_{CK} , le temps de transit dans la base commence à augmenter fortement, et un temps de transit dans le collecteur apparaît. Ces deux composantes sont couplées par la concentration en électrons au niveau de la jonction base-collecteur [IV.26]. On peut écrire :

$$\Delta\tau_{fh} = \tau_{HCS} \cdot w^2 \cdot \left[1 + \frac{2I_{CK}}{I_{TF} \cdot \sqrt{i^2 + A_{LHC}}} \right] \quad (IV.125)$$

Où w est la largeur normalisée d'injection dans le collecteur lorsque $I_C < I_{CK}$ exprimée par [IV.36] :

$$w = \frac{i + \sqrt{i^2 + A_{LHC}}}{1 + \sqrt{1 + A_{LHC}}} \quad (IV.126)$$

- ✓ $i = 1 - \frac{I_{CK}}{I_{TF}}$
- ✓ τ_{HCS} et A_{LHC} sont des paramètres ajustables.

Le temps de transit dans l'émetteur est exprimé par :

$$\Delta\tau_{Efo} = \tau_{Efo} \cdot \left(\frac{I_{TF}}{I_{CK}} \right)^{g_{\tau E}} \quad (IV.127)$$

- ✓ τ_{Efo} : temps de transit dans l'émetteur à bas courant.
- ✓ $g_{\tau E}$ est un paramètre du modèle.

L'augmentation du temps de transit $\Delta\tau_f$ est alors la somme des contributions $\Delta\tau_{Efo}$ dans l'émetteur et $\Delta\tau_{fh}$ dans la base et le collecteur. Ces derniers deviennent prédominants devant le temps de transit en faible injection [IV.18] :

$$\Delta\tau_f = \Delta\tau_{Efo} + \Delta\tau_{fh} \quad (IV.128)$$

Les charges associées sont obtenues en intégrant les expressions (IV.125) et (IV.127).

$$\Delta Q_{Efo} = \Delta\tau_{Efo} \cdot \frac{I_{TF}}{(1 + g_{\tau E})} \quad (IV.129)$$

$$\Delta Q_{fh} = \tau_{HCS} \cdot I_{TF} \cdot w^2 \quad (IV.130)$$

IV.4.4.3 Procédure d'extraction

Comme décrit ci-dessus, l'augmentation du temps de transit est décrite par le courant critique I_{CK} . Ce dernier peut être considéré comme étant une fonction intermédiaire dépendante de la tension collecteur interne V_{CEi} . Dans la suite de ce manuscrit, nous détaillerons la méthode d'extraction utilisée.

IV.4.4.3.1 Tracé de $\Delta\tau_f$

Connaissant l'expression du temps de transit total :

$$\tau_f(I_C, V_{BC}) = \tau_{f0}(V_{BC}) + \Delta\tau_f(I_C, V_{CE}) \quad (IV.131)$$

Et à partir de l'équation IV.92, nous pouvons en déduire :

$$\Delta\tau_f(I_C, V_{CE}) = \frac{1}{2\pi f_T} - (R_{CX} + R_E) \cdot C_{BC} - \frac{kT}{qI_C} \cdot \left(\sum C \right) - \tau_{f0}(V_{BC}) \quad (IV.132)$$

A ce stade de l'extraction, les paramètres f_T , R_{CX} , R_E , C_{BC} , C_{BE} , $\tau_{f0}(V_{BC})$ sont totalement connus. On peut alors tracer la caractéristique $\Delta\tau_f(I_C, V_{CE})$ en fonction de I_C pour une tension V_{BC} fixée (figure IV.56).

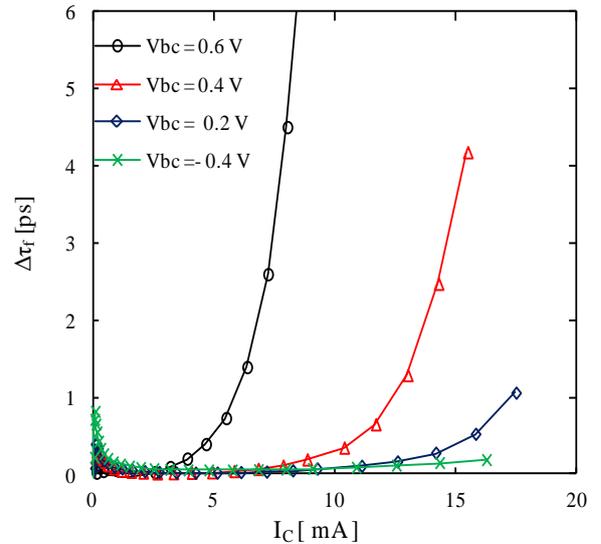


Figure IV.56 : Extraction de la caractéristique du temps de transit $\Delta\tau_f$ à partir $\tau_f(I_C, V_{BC})$

IV.4.4.3.2 Mesures expérimentales du courant critique I_{CK}

Dans la suite de ce manuscrit, nous proposons d'extraire la variation du courant critique I_{CK} en fonction de la tension interne V_{CEi} .

Lorsque le courant de transfert atteint la valeurs du courant critique : $I_F = I_{CK}$:

$$\checkmark \quad i = 1 - \frac{I_{CK}}{I_F} = 0$$

$$\checkmark \quad w|_{I_F=I_{CK}} = \frac{\sqrt{A_{LHC}}}{1+\sqrt{1+A_{LHC}}}$$

On obtient alors :

$$\Delta\tau_{E_{f0}}|_{I_F=I_{CK}} = \tau_{E_{f0}} \quad (IV.133)$$

$$\Delta\tau_{fh}|_{I_F=I_{CK}} = \tau_{HCS} \cdot w^2|_{I_F=I_{CK}} \cdot \left[1 + \frac{2}{\sqrt{A_{LHC}}} \right] \quad (IV.134)$$

$\Delta\tau_f|_{I_F=I_{CK}}$ prend alors une valeur constante $\Delta\tau_{fI_{CK}}$ quelle que soit la tension V_{BC} . Par conséquent $\Delta\tau_f\left(\frac{I_F}{I_{CK}}\right)$ devra représenter un ensemble de courbes confondues.

- (1) On choisit une première valeur $\Delta\tau_{fI_{CK}}$ de manière à déterminer les courants critiques initiaux correspondants à chacune des courbes (figure IV.21.a).
- (2) On trace alors la caractéristique $\Delta\tau_f\left(\frac{I_c}{I_{CK}}\right)$ à partir des courants I_{CK} déterminés précédemment pour chaque courbe (figure IV.57.b).

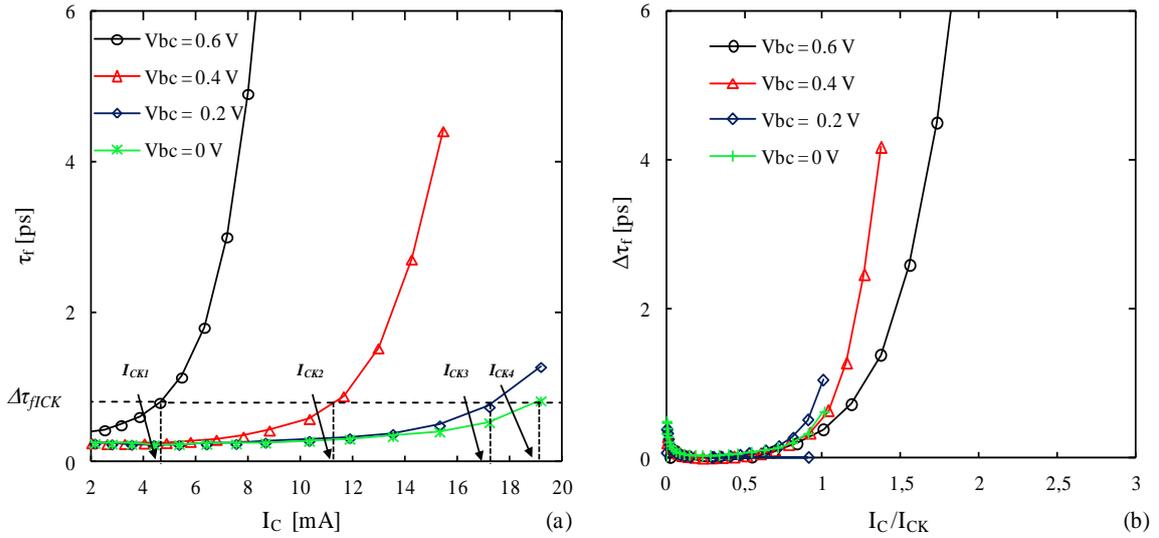


Figure IV.57 : (a) Détermination du courant critique à partir de $\tau_f(I_c)$, (b) visualisation des caractéristiques $\Delta\tau_f\left(\frac{I_c}{I_{CK}}\right)$

L'opération est répétée jusqu'à identifier la valeur de $\Delta\tau_{fI_{CKopt}}$ permettant de tracer la caractéristique $\Delta\tau_f\left(\frac{I_c}{I_{CK}}\right)$ indépendamment de la tension V_{BC} . La caractéristique de $\Delta\tau_f\left(\frac{I_c}{I_{CK}}\right)$ correspondra alors à un ensemble de courbes les plus confondues possibles quelle que soit la valeur de V_{BC} [IV.14], [IV.43].

Connaissant la tension V_{BE} correspondante, la tension interne V_{CEi} est déterminée suivant la relation :

$$V_{CEi} = -V_{BC} + V_{BE} - (R_{CX} + R_E) \cdot I_{CK} \quad (IV.135)$$

La variation du courant I_{CK} est alors obtenue en fonction de la tension interne V_{CEi} .

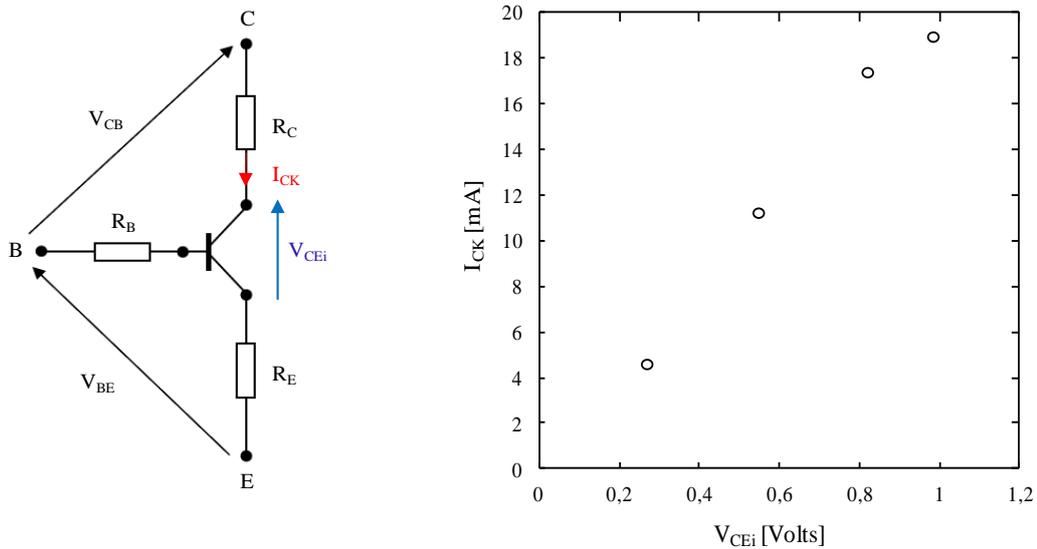


Figure IV.58 : Tracé du courant critique I_{CK} extrait en fonction de la tension interne V_{CEi}

IV.4.4.3 Extraction des paramètres du courant critique I_{CK}

Connaissant l'expression analytique du courant critique I_{CK} (IV.122), nous proposons maintenant d'en extraire les paramètres associés V_{CES} , V_{ceff} , R_{C10} , V_{LIM} , V_{PT} .

- V_{CES} est estimé par $V_{DEi} - V_{DCi}$ qui sont respectivement les tensions de diffusion des jonctions B-E et B-C extraites précédemment.
- V_{ceff} est la tension effective collecteur-émetteur qui dépend du paramètre V_{CES} .

Il reste alors à déterminer les paramètres R_{C10} et V_{LIM} .

Dans le cas d'un champ électrique faible et donc pour de faibles tensions internes V_{CEi} on a :

$$I_{CKi} = \frac{V_{ceff}}{R_{C10}} \cdot \frac{1}{\sqrt{1 + \left(\frac{V_{ceff}}{V_{LIM}}\right)^2}} \quad (IV.136)$$

En choisissant deux points de mesure extraits $I_{CK1}(V_{CEi1})$ et $I_{CK2}(V_{CEi2})$, R_{CI0} et V_{LIM} sont obtenus par la résolution d'un système de deux équations à deux inconnues :

$$R_{CI0} = \sqrt{\frac{V_{ceff1}^2 \cdot V_{ceff2}^2 \cdot (I_{CK1}^2 - I_{CK2}^2)}{I_{CK1}^2 \cdot I_{CK2}^2 \cdot (V_{ceff1}^2 - V_{ceff2}^2)}} \quad (IV.137)$$

$$V_{LIM} = \sqrt{\frac{V_{ceff1}^2 \cdot V_{ceff2}^2 \cdot (I_{CK2}^2 - I_{CK1}^2)}{I_{CK1}^2 \cdot V_{ceff2}^2 - I_{CK2}^2 \cdot V_{ceff1}^2}} \quad (IV.138)$$

Connaissant maintenant R_{CI0} et V_{LIM} , un troisième point de mesure $I_{CK3}(V_{CEi3})$ pour un V_{CEi3} relativement plus élevé permet de déterminer V_{PT} à partir de l'équation (IV.139) :

$$V_{PT} = \frac{(V_{ceff3} - V_{LIM}) \cdot V_{ceff3}}{I_{CK3} \cdot R_{CI0} \cdot \sqrt{1 + \left(\frac{V_{ceff3}}{V_{LIM}}\right)^2 - V_{ceff3}}} \quad (IV.139)$$

Le modèle décrit par l'équation (IV.122) est ensuite interpolé aux données expérimentales afin d'optimiser les paramètres extraits : V_{CES} , V_{ceff} , R_{CI0} , V_{LIM} et V_{PT} .

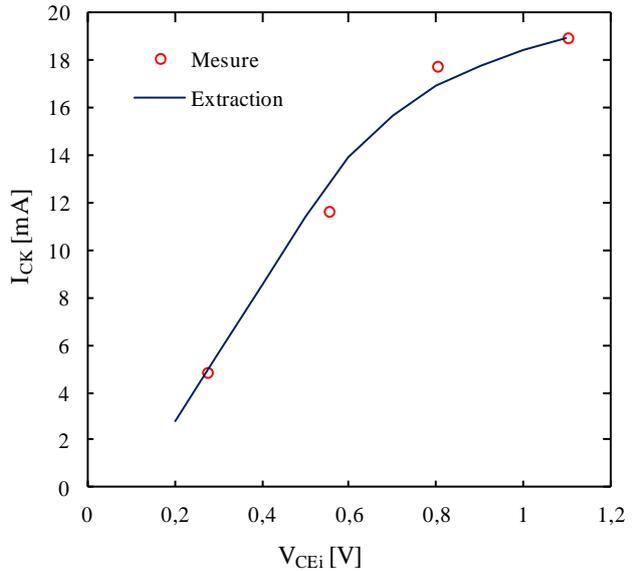


Figure IV.59 : Optimisation des paramètres du courant critique extraits

IV.4.4.3.4 Extraction des paramètres du temps de transit en forte injection

Temps de transit dans les zones base et collecteur

Les paramètres décrivant le temps de transit en forte injection sont extraits à partir de la caractéristique donnant $\Delta\tau_f$ par rapport au courant normalisé : $\frac{I_c}{I_{CK}}$.

Aux fortes densités de courants ($\frac{I_c}{I_{CK}} > 1$) le temps de transit dans les zones de base et collecteur devient prépondérant. Les paramètres τ_{HCS} et A_{LHC} sont extraits pour deux points de valeurs $\frac{I_c}{I_{CK}} = 1$ et $\frac{I_c}{I_{CK}} = 1/2$ [IV.14], Soit :

$$\Delta\tau_{f1} = \Delta\tau_{fh1} = \tau_{HCS} \cdot \left(\frac{\sqrt{A_{LHC}}}{1+\sqrt{A_{LHC}}} \right)^2 \cdot \left[1 + \frac{2}{\sqrt{A_{LHC}}} \right] \quad \frac{I_c}{I_{CK}} = 1 \quad (IV.140)$$

$$\Delta\tau_{f2} = \Delta\tau_{fh2} = \tau_{HCS} \cdot \left(\frac{\sqrt{1+A_{LHC}}-1}{\sqrt{1+A_{LHC}}+1} \right)^2 \cdot \left[1 + \frac{4}{\sqrt{1+A_{LHC}}} \right] \quad \frac{I_c}{I_{CK}} = 1/2 \quad (IV.141)$$

$$\frac{\Delta\tau_{f2}}{\Delta\tau_{f1}} = \frac{1}{A_{LHC}} \cdot (\sqrt{1+A_{LHC}}-1)^2 \cdot \frac{1 + \left(\frac{4}{\sqrt{1+A_{LHC}}} \right)}{1 + \left(\frac{2}{\sqrt{A_{LHC}}} \right)} \quad (IV.142)$$

Le rapport $\frac{\Delta\tau_{f2}}{\Delta\tau_{f1}}$ est extrait pour chaque valeurs de V_{BC} de manière à en déduire une valeur moyenne de A_{LHC} (figure IV.60).

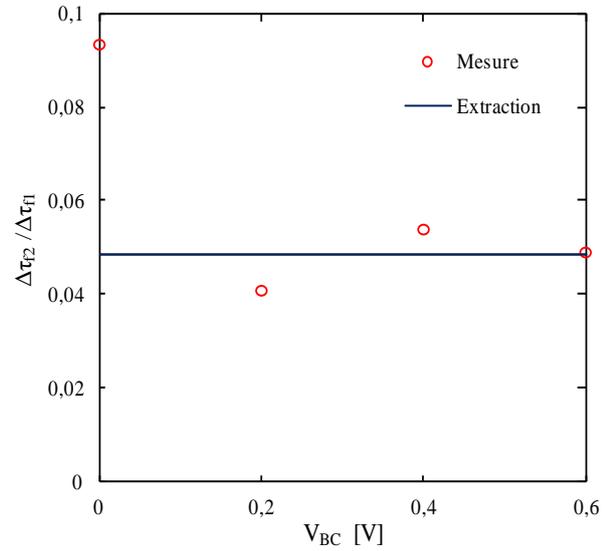


Figure IV.60 : extraction du paramètre A_{LHC}

Le paramètre τ_{HCS} est ensuite déduit à partir de l'équation (IV.141) :

$$\tau_{HCS} = \frac{\Delta\tau_{f1}}{A_{LHC}} \cdot \frac{(1 + \sqrt{1+A_{LHC}})^2}{1 + 2/\sqrt{A_{LHC}}} \quad (IV.143)$$

Temps de transit dans l'émetteur

Lorsque $\frac{I_c}{I_{CK}} < 1$, c'est le temps de transit dans l'émetteur qui est prépondérant. Les paramètres τ_{Ef0} et g_{TE} sont alors optimisés à partir des courbes de $\Delta\tau_f \left(\frac{I_c}{I_{CK}} \right)$ et $\Delta\tau_f(I_c)$ pour

des faibles densités de courant. La figure IV.61 montre une confrontation entre le modèle d'extraction et les données expérimentales.

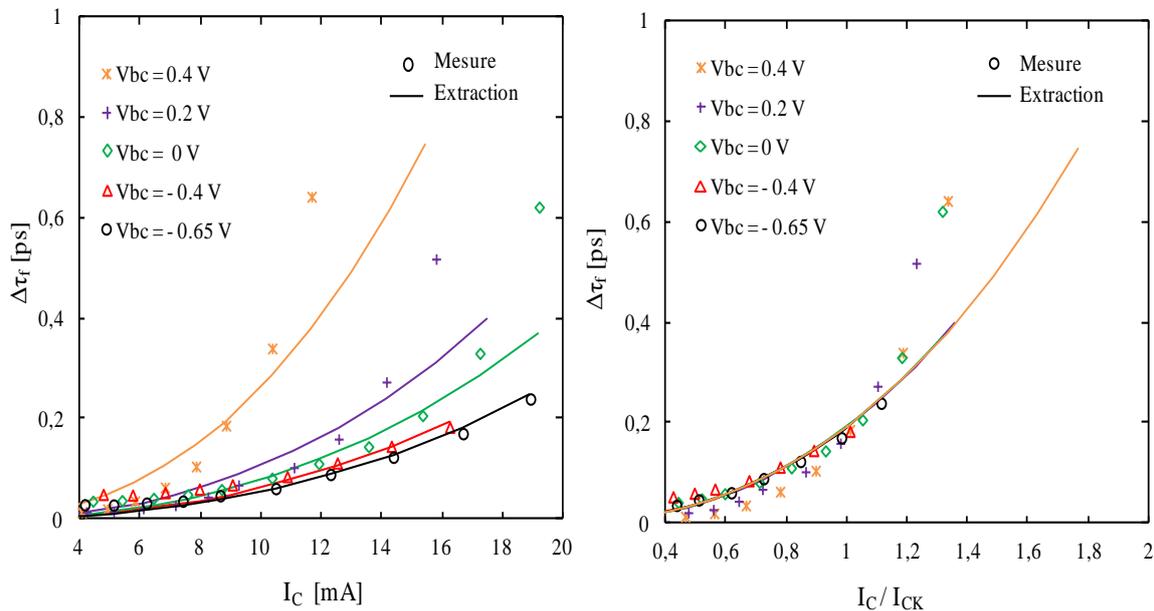


Figure IV.61 : Confrontation mesure/modèle concernant l'extraction du temps de transit en régime de forte injection

L'implémentation du modèle d'extraction dans le simulateur permet de valider dans un premier temps les données extraites à la température ambiante $T = 21\text{ °C}$ (figure IV.62).

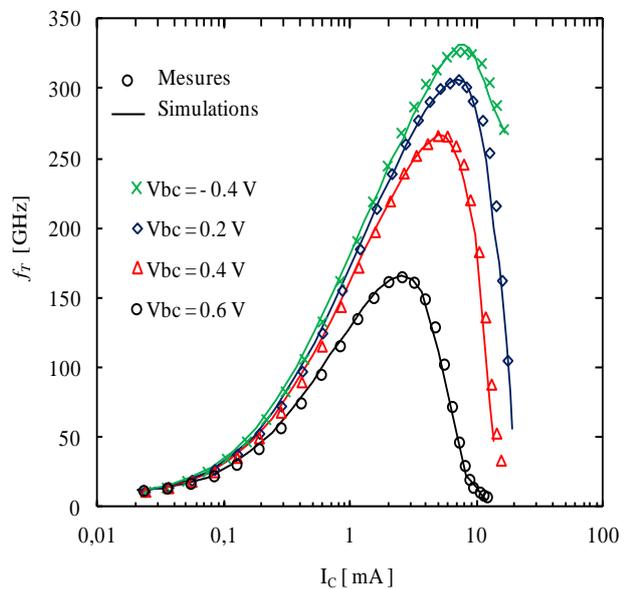


Figure IV.62 : Confrontation mesure/modèle de simulation du temps de transit en forte injection

Une très bonne adéquation est observée sur l'ensemble des paramètres. Notons cependant que dans ce régime de fonctionnement, les variables associées sont fortement dépendantes de la température. A ce stade de l'extraction, cette variation n'a pas été prise en compte dans notre modèle de simulation. Néanmoins, une confrontation modèle/mesures

grand signal pour un point de polarisation proche du pic de f_T nous permettra d'évaluer la précision du modèle élaboré.

IV.4.4.4 Validation grand signal

Les figures IV.63 montrent les confrontations entre le modèle de simulation et les mesures issues du NVNA dans les mêmes conditions de polarisation ($V_{BE} = 0.9 V, V_{CE} = 1 V$) en classe AB proche de la classe A en régime grand signal. La fréquence fondamentale est fixée à 10 GHz pour une charge en sortie fixe de 50 ohms. Les résultats sont exposés dans les domaines temporel et fréquentiel.

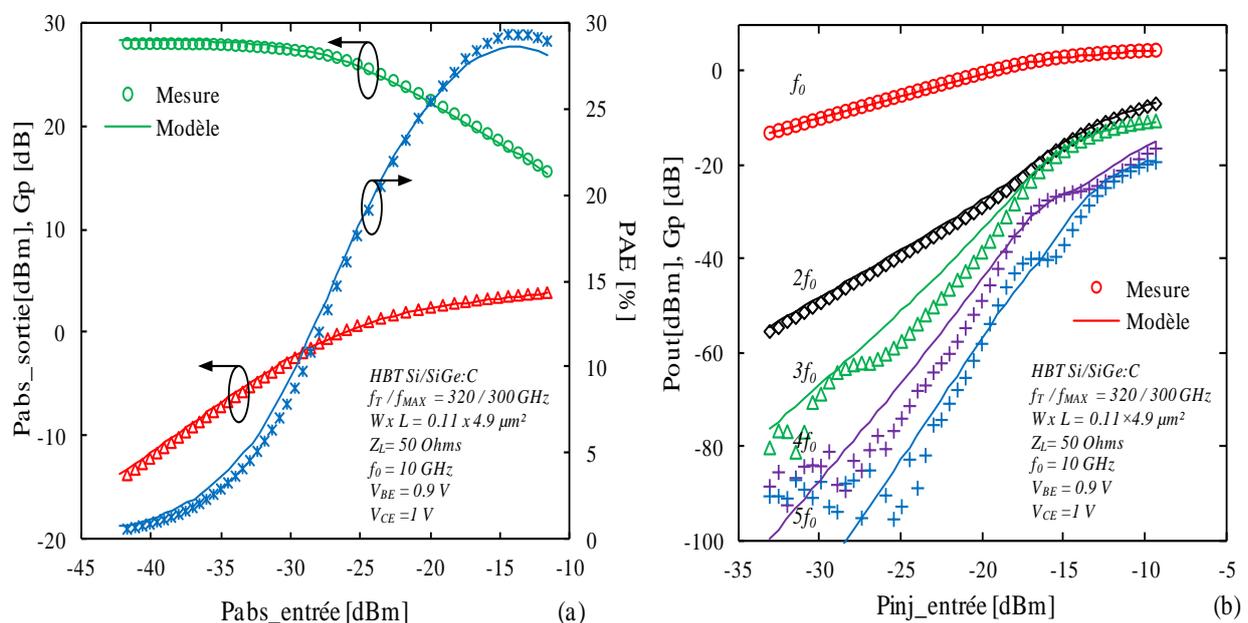


Figure IV.63 : Confrontations mesures/simulation en régime grand signal dans le domaine fréquentiel

Ces confrontations mesures/modèle en fonction de la puissance absorbée mettent en évidence la précision du modèle. Un comportement identique est observé sur l'ensemble des paramètres, i.e le gain en puissance, la puissance absorbée en sortie par la charge et le rendement. La figure IV.63.b montre que le modèle développé prédit de façon précise le comportement du dispositif jusqu'à des puissances de sortie de -50 dBm.

Les figures IV.64 exposent les comparaisons du modèle de simulation par rapport aux mesures dans le domaine temporel jusqu'à des niveaux de compression de 5 dB.

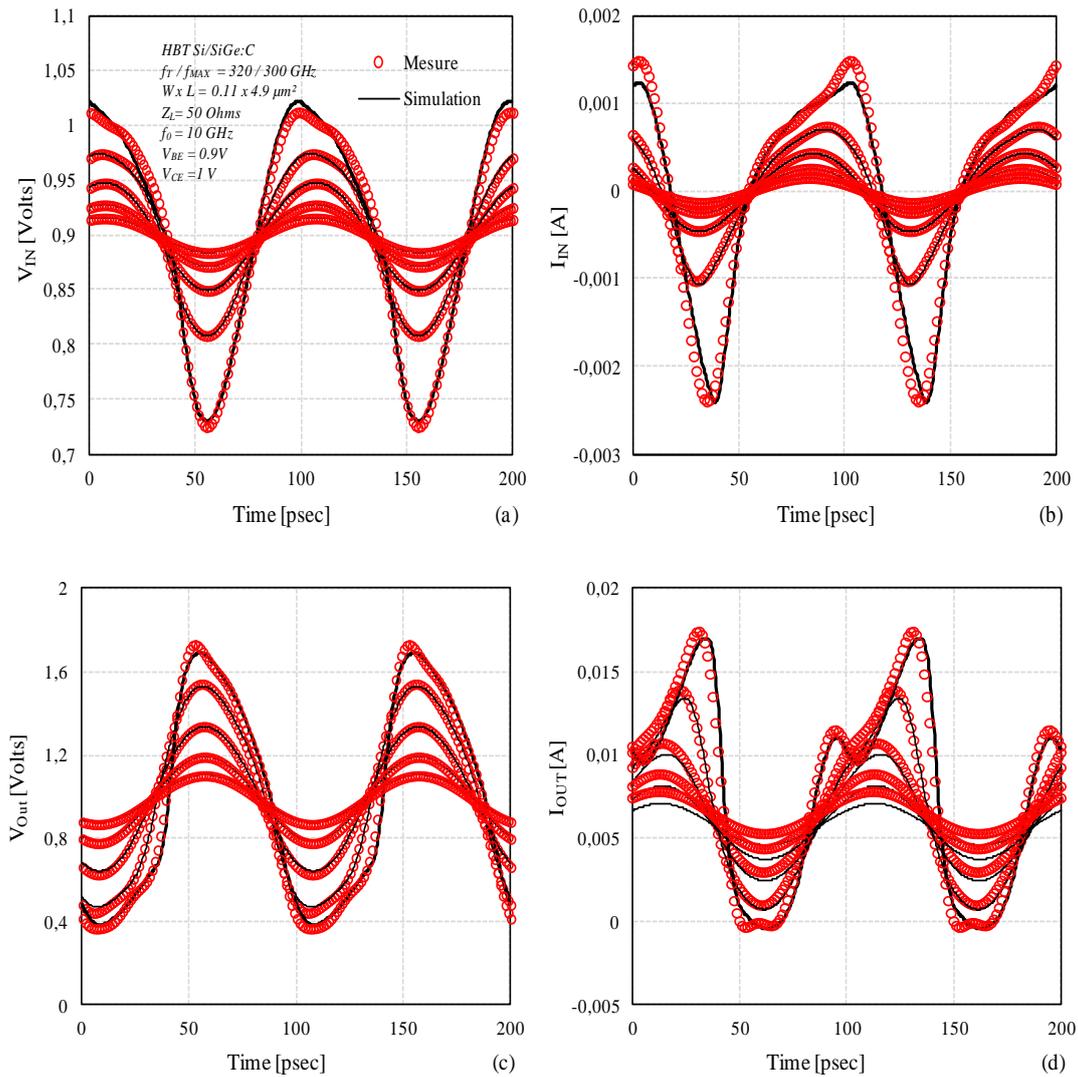


Figure IV.64 : Confrontations mesures/simulation en régime grand signal dans le domaine temporel jusqu'à 5 dB de compression

Ces courbes montrent des résultats très satisfaisants sur le comportement du modèle, dans le domaine temporel, en classe AB et en régime de forte injection.

Le tableau IV.4 dresse un récapitulatif des données extraites et optimisées du temps de transit.

Paramètres	Valeurs extraites	Après optimisation	% erreur
V_{CES} (V)	0.08	0.063	21
R_{CI0} (Ω)	18.1	17	5
V_{LIM} (V)	0.31	0.18	41
V_{PT} (V)	7	7	0

Paramètres	Valeurs extraites	Après optimisation	% erreur
τ_{HCS} (s)	3.8×10^{-13}	2.9×10^{-13}	23
A_{LHC}	0.8	0.3	62
τ_{Efo} (s)	1.9×10^{-13}	1×10^{-13}	47
$g_{\tau E}$	2.4	2	16

Tableau IV.4 : Comparaisons entre les différents paramètres extraits et optimisés du temps de transit en forte injection

Les écarts entre les données extraites et optimisées sont assez importants sur les valeurs de V_{LIM} , A_{LHC} , τ_{Efo} . Ces variables sont fortement corrélées aux paramètres intrinsèques du transistor. De plus, l'influence de la thermique les rend d'autant plus délicats à déterminer. En effet, ces paramètres ont été extraits dans des zones où l'autoéchauffement du transistor n'est pas négligeable. Les courants mis en jeu ne sont donc pas identiques étant donné que cette variation n'a pas encore été prise en compte dans le modèle de simulations. Malgré cela, le paramètre R_{C10} est extrait avec une très bonne précision. Ce dernier est d'autant plus important qu'il intervient dans la description de la chute du temps de transit via le courant critique I_{CK} . La procédure reste néanmoins satisfaisante pour la classe de fonctionnement considérée.

IV.5 MODELE GRAND SIGNAL - PARAMETRES EN TEMPERATURE

Lorsque le transistor est soumis à de fortes densités de puissance, son comportement électrique est influencé par une élévation de la température interne de jonction. Cet effet d'auto-échauffement peut conduire à la modification de son point de fonctionnement et à la dégradation de ses performances. Dès lors, la connaissance de ces phénomènes peut s'avérer primordiale pour la prédiction du comportement du transistor. Cependant, l'élaboration d'un modèle paramétré en température dans sa totalité est une procédure relativement longue et complexe à mettre en œuvre. En effet, elle nécessite de reprendre chaque étape définie précédemment pour différentes températures de substrat. Dans la suite de ce travail, nous nous intéresserons uniquement aux variations électrothermiques des courants mis en jeu, et évaluerons leurs impacts sur les performances de nos transistors.

IV.5.1 Le sous circuit thermique

Les modèles électrothermiques de transistor développés à ce jour se basent le plus souvent sur l'approche suivante : l'auto-échauffement est représenté par un sous-circuit composé d'une source de courant et d'une capacité en parallèle avec une résistance. Ce schéma équivalent sous la forme d'un réseau $R_{TH} C_{TH}$ établit une analogie entre quantités électriques et thermiques. Ainsi les courants sont remplacés par la puissance dissipée P et la différence de potentiels par une différence en température ΔT .

Quantités électriques	Unités	Quantités thermiques	Unités
Tension	U	Température	K
Courant	A	Puissance dissipée	W
Resistance	Ω	Resistance thermique	K/W
Capacité	F	Capacité thermique	W.s/K

Tableau IV.5 : Analogie entre grandeurs thermiques et électriques

Pendant la simulation, la valeur numérique du courant collecteur déduite de la puissance électrique dissipée par le transistor est traitée comme paramètre d'entrée par le sous circuit thermique. Ce dernier permet d'établir une élévation en température ΔT_j qui sera ensuite réinjectée dans les paramètres du modèle qui dépendent de la loi en température. Une réciprocité avec le modèle électrique est mise en place et la puissance dissipée est recalculée jusqu'à équilibre des valeurs de T_j et P (figure IV.65).

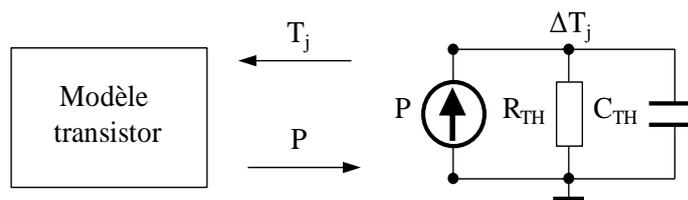


Figure IV.65 : Implémentation du phénomène d'auto-échauffement dans le modèle

L'élévation en température est alors calculée de la manière suivante :

$$\Delta T_j = P \cdot (R_{TH} // C_{TH}) = T_j - T_0 \quad (IV.144)$$

- ✓ T_0 : température du substrat.
- ✓ T_j : température de jonction base-émetteur.
- ✓ P : puissance dissipée par le transistor : $P = V_{BE} \cdot I_B + V_{CE} \cdot I_C \approx V_{CE} \cdot I_C$.

La source de courant représente la puissance thermique dissipée par le transistor qui est établie à partir de la puissance électrique dissipée. La résistance et la capacité thermique représentent la faculté du transistor à dissiper cette puissance en fonction des propriétés thermiques du matériau.

Dans la littérature, plusieurs méthodes sont exposées pour l'extraction des paramètres de ce réseau. Certaines se basent sur des mesures statiques [IV.37], [IV.38] pour la détermination de R_{TH} et d'autres utilisent les paramètres S_{ij} basses fréquences [IV.39]. L'avantage de cette dernière est qu'elle permet d'extraire directement l'impédance thermique totale Z_{TH} . La capacité C_{TH} est néanmoins un paramètre assez délicat à déterminer et nécessite la mise en place d'un banc de mesure spécifique. Elle sert généralement à modéliser le temps de retard de l'échauffement du composant à travers ses différents niveaux et nécessite plusieurs réseaux de sous circuits thermiques en cascade. Son implémentation dans la topologie de notre modèle n'aura pas d'impact conséquent étant donné que celui-ci est élaboré sous la sous forme d'un schéma électrique équivalent.

IV.5.1.1 Evaluation de la résistance thermique R_{TH}

La méthode d'extraction proposée et celle décrite dans [IV.40]. Elle permet d'obtenir directement la résistance thermique à partir de l'évolution de la tension base-émetteur en fonction de la température.

IV.5.1.1.1 Coefficient thermoélectrique Φ

Avant de déterminer la résistance thermique, on établit dans un premier temps le coefficient thermoélectrique Φ . Ce dernier traduit l'évolution de la tension base-émetteur par rapport à l'élévation en température pour un courant donné I_C :

$$\Phi = - \left. \frac{\Delta V_{BE}}{\Delta T} \right|_{I_C = const} \quad (IV.145)$$

Des mesures de caractéristiques $I_C(V_{BE})$ à $V_{BC} = 0V$ sont effectuées pour différentes températures de substrat, puis pour un courant collecteur I_C fixé, on détermine la tension V_{BE} correspondante pour chacune des courbes (figure 66.a). Les tensions extraites permettent alors de tracer la caractéristique de V_{BE} en fonction de la température (figure 66.b). Le paramètre Φ est alors obtenu à partir de la pente de la droite représentant la variation de V_{BE} avec la température du substrat.

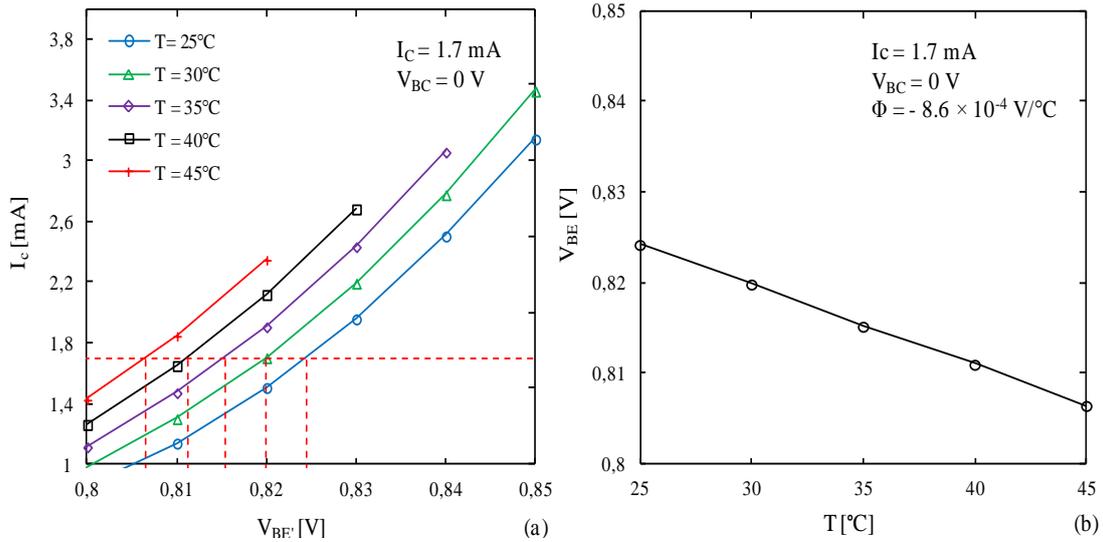


Figure IV.66 : Détermination du coefficient thermoélectrique Φ

Comme exposé dans [IV.41], l'extraction des coefficients thermiques doit être rigoureuse et nécessite une large plage de variations en température afin d'assurer une bonne précision des valeurs obtenues. Durant notre campagne de mesure, nous avons été confrontés à une instabilité des composants au delà de 45°C expliquant la zone restreinte de température considérée. Néanmoins, nous avons pu en extraire un coefficient thermoélectrique estimé à $-8.6 \times 10^{-4} V/^\circ C$.

IV.5.1.1.2 Détermination de la résistance thermique R_{TH}

Connaissant le coefficient thermoélectrique, la résistance thermique R_{TH} est calculée de la manière suivante. L'augmentation de V_{CE} entraîne une élévation de la puissance dissipée ΔP :

$$\Delta P = \Delta V_{CE} \cdot I_C \quad (IV.146)$$

En régime statique, à partir de l'équation (IV.144), l'élévation de la température de jonction entre deux mesures peut s'exprimer par :

$$\Delta T_j = \Delta P \cdot R_{TH} \quad (IV.147)$$

A partir de ces deux relations et connaissant l'expression du coefficient thermoélectrique Φ , et en maintenant un courant collecteur fixe, la résistance thermique est alors déduite:

$$R_{TH} = \frac{\Delta V_{BE}}{\Delta V_{CE} \cdot I_C \cdot \Phi} \quad (IV.148)$$

Pour une température fixée, des mesures $I_C(V_{BE})$ sont effectuées pour différentes tensions V_{CE} . Pour le même courant I_C fixé précédemment, on détermine la tension V_{BE} correspondante.

On observe une tension V_{BE} plus faible lorsque la tension V_{CE} augmente (figure IV.67).

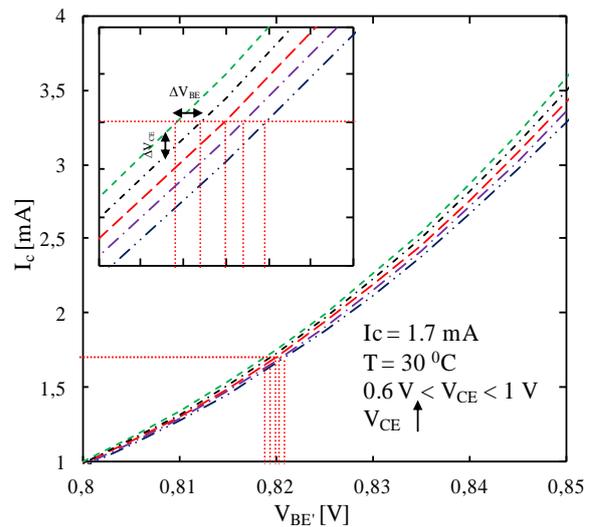


Figure IV.67 : Détermination de la résistance thermique

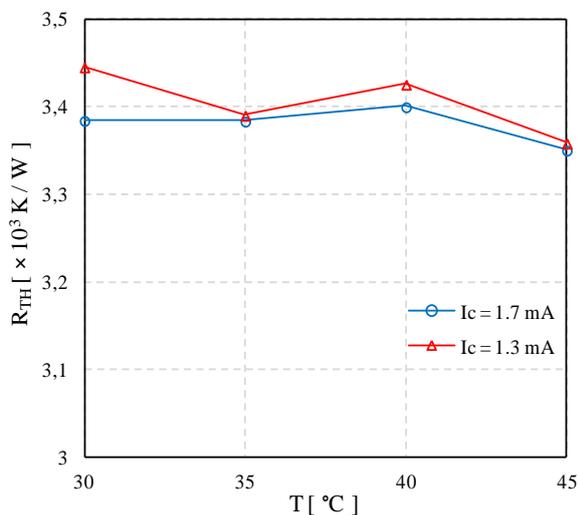


Figure IV.68 : Extraction de la résistance thermique

R_{TH}

La figure IV.68 montre une estimation de la valeur R_{TH} extraite pour deux valeurs de courant I_C fixées à 1.7mA et 1.3mA. Sa valeur est approximée à 3400 K/W. Nous sommes

bien en accord avec les prévisions théoriques [IV.42] ou les valeurs sont de l'ordre de 3200 K/W pour le même développement.

IV.5.2 Courants paramétrés en température

Les méthodes d'extraction des paramètres en température décrites ci-dessous sont essentiellement basées sur les travaux de [IV.41]. La prise en compte des effets thermiques dans les courants de collecteur et de base est modélisée via les courants de saturation décrits dans le chapitre I.

IV.5.2.1 Courant collecteur I_C paramétré en température

Les paramètres en température du courant collecteur sont extraits à partir des mesures en régime de faible injection à $V_{BC} = 0 V$. Cette méthode permet de décorrélérer les effets thermiques sur ce courant de saturation aux effets de fortes injections. Dans ces conditions, à partir de (IV.76), l'expression du modèle de courant paramétré en température $I_C(T)$ se réduit à :

$$I_C(T) = \frac{I_s(T)}{1 + h_{jei} \cdot \frac{Q_{jEi}(T)}{Q_{p0}(T)}} \cdot \exp\left(\frac{V_{BE}(T)}{V_T}\right) \quad (\text{IV.149})$$

Connaissant l'expression de $I_s(T)$ (I.89), et en posant $1 - \xi_B + m_g = Z_{ETACT}$

$$I_s(T) = I_s(T_0) \cdot \left(\frac{T}{T_0}\right)^{Z_{ETACT}} \cdot \exp\left(\frac{V_{GB}}{V_{T0}} \cdot \left(1 - \frac{T_0}{T}\right)\right) \quad (\text{IV.150})$$

IV.148 dans IV.147 donne :

$$I_C(T) = \frac{I_s(T_0) \cdot \left(\frac{T}{T_0}\right)^{Z_{ETACT}}}{1 + h_{jei} \cdot \frac{Q_{jEi}(T)}{Q_{p0}(T)}} \cdot \exp\left(\frac{V_{BE}(T)}{V_T}\right) \cdot \exp\left(\frac{V_{GB}}{V_{T0}} \cdot \left(1 - \frac{T_0}{T}\right)\right) \quad (\text{IV.151})$$

A température ambiante T_0 :

$$I_C(T_0) = \frac{I_s(T_0)}{1 + h_{jei} \cdot \frac{Q_{jEi}(T_0)}{Q_{p0}(T_0)}} \cdot \exp\left(\frac{V_{BE}(T_0)}{V_{T0}}\right) \quad (\text{IV.152})$$

On en déduit :

$$I_s(T_0) = I_c(T_0) \cdot \left(1 + h_{jei} \cdot \frac{Q_{jEi}(T_0)}{Q_{p0}(T_0)} \right) \cdot \exp\left(\frac{-V_{BE}(T_0)}{V_{T_0}}\right) \quad (IV.153)$$

IV.153 dans IV.151 donne :

$$I_c(T) = I_c(T_0) \cdot \frac{1 + h_{jei} \cdot \frac{Q_{jEi}(T_0)}{Q_{p0}(T_0)}}{1 + h_{jei} \cdot \frac{Q_{jEi}(T)}{Q_{p0}(T)}} \cdot \left(\frac{T}{T_0}\right)^{Z_{ETACT}} \cdot \exp\left(\frac{V_{BE}(T)}{V_T} - \frac{V_{BE}(T_0)}{V_{T_0}}\right) \cdot \exp\left(\frac{V_{GB}}{V_{T_0}} \cdot \left(1 - \frac{T_0}{T}\right)\right) \quad (IV.154)$$

Afin de simplifier la procédure d'extraction, une analogie est faite avec le modèle de Gummel. Cette approximation reste valable étant donné que nous sommes en régime de faible injection. Dans ce cas, l'expression $1 + h_{jei} \cdot \frac{Q_{jEi}(T)}{Q_{p0}(T)}$ est approchée par : $1 + \frac{V_{BE}(T)}{V_{AR}}$.

Avec la condition $V_{BE}(T) \ll V_{AR} : 1 + \frac{V_{BE}(T)}{V_{AR}} \approx \exp\left(\frac{V_{BE}(T)}{V_{AR}}\right)$, l'expression IV.154 peut alors être reformulée :

$$I_c(T) = I_c(T_0) \cdot \left(\frac{T}{T_0}\right)^{Z_{ETACT}} \cdot \exp\left(\frac{V_{GB}}{V_{T_0}} \cdot \left(1 - \frac{T_0}{T}\right)\right) \cdot \exp\left(\frac{V_{BE}(T)}{V_T} - \frac{V_{BE}(T_0)}{V_{T_0}}\right) \cdot \exp\left(-\frac{V_{BE}(T) - V_{BE}(T_0)}{V_{AR}}\right) \quad (IV.155)$$

En maintenant un courant collecteur constant ($I_c(T) = I_c(T_0)$), on mesure les différentes tensions V_{BE} pour différentes températures.

$$V_{BE}(T_0) \left(\frac{1}{V_{T_0}} - \frac{1}{V_{AR}}\right) - V_{BE}(T) \left(\frac{1}{V_T} - \frac{1}{V_{AR}}\right) = Z_{ETACT} \cdot \ln\left(\frac{T}{T_0}\right) + \left(\frac{V_{GB}}{V_{T_0}} \cdot \left(1 - \frac{T_0}{T}\right)\right) \quad (IV.156)$$

❖ Extraction du paramètre V_{AR}

En utilisant les approximations de Gummel :

$$1 + h_{jei} \cdot \frac{Q_{jEi}(T)}{Q_{p0}(T)} \approx 1 + \frac{V_{BE}(T)}{V_{AR}} \approx \frac{1}{1 - \frac{V_{BE}(T)}{V_{AR}}} \quad (IV.157)$$

L'équation (IV.149) devient :

$$I_c(T) = \frac{I_s(T)}{\frac{1}{1 - \frac{V_{BE}(T)}{V_{AR}}}} \cdot \exp\left(\frac{V_{BE}(T)}{V_T}\right) \quad (IV.158)$$

Soit à une température donnée T_0 :

$$I_c(T_0) \cdot \exp\left(\frac{-V_{BE}(T_0)}{V_{T_0}}\right) = I_s(T_0) - \frac{I_s(T_0)}{V_{AR}} \cdot V_{BE}(T_0) \quad (IV.159)$$

Le paramètre V_{AR} est alors obtenu à partir de la pente de la caractéristique

$I_c(T_0) \cdot \exp\left(\frac{-V_{BE}(T_0)}{V_{T0}}\right)$ en fonction de $V_{BE}(T_0)$ à la température T_0 en régime de faible injection (figure IV.69).

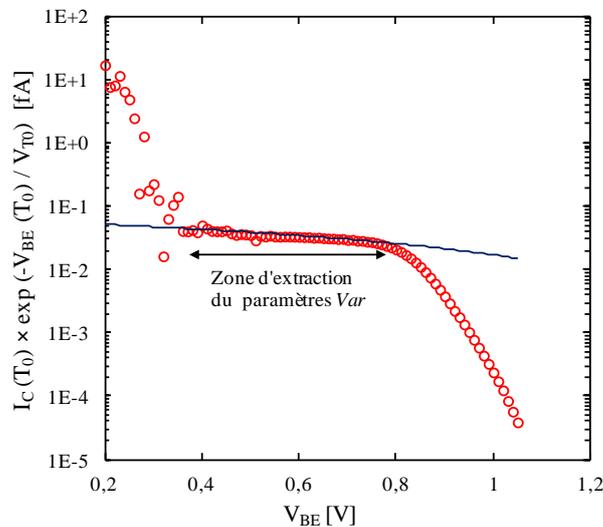


Figure IV.69 : Extraction du paramètre VAR

Connaissant maintenant la valeur de VAR, les paramètres Z_{ETACT} et V_{GB} sont ensuite estimés par interpolation des données expérimentales via l'équation IV.156 de la manière suivante : en maintenant un courant collecteur constant dans la zone où le transistor n'est pas influencé par son autoéchauffement ni par les phénomènes liés aux fortes injections ($0.4 < V_{BE} < 0.8 V$), on détermine la tension V_{BE} correspondante pour différentes température de substrat (figure IV.70.a).

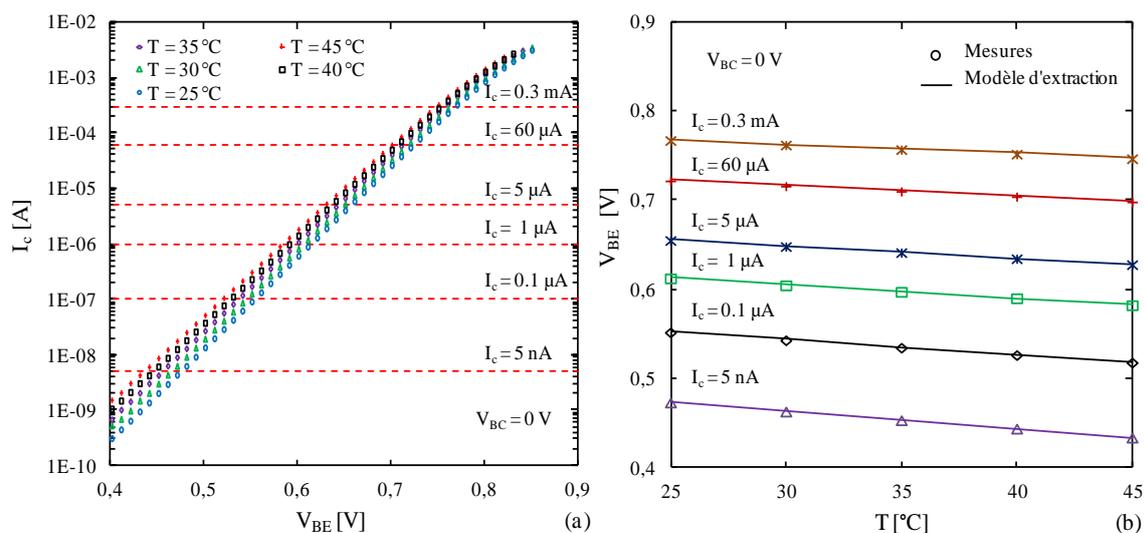


Figure IV.70 : (a) Courbes de Gummel pour différentes températures du substrat à $V_{BC} = 0V$. (b) Comparaison mesures/modèle d'extraction IV.154 de $V_{BE}(T)$ à différents I_c constants choisis dans la zone de faible injection

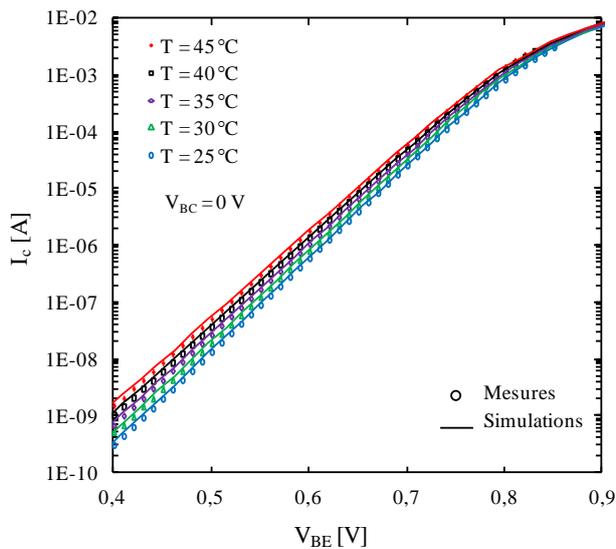


Figure IV.71 : Comparisons mesures/simulation des courbes de Gummel ($V_{BC} = 0V$) pour différentes températures du substrat

L'implémentation des paramètres extraits dans le modèle de simulation permet de valider la procédure d'extraction utilisée ainsi que le modèle du sous circuit thermique implémenté (figure IV.71).

Une très bonne concordance entre les données expérimentales et la simulation à différentes températures est observée. On déduit $V_{GB} = 1.02$ et $Z_{ETACT} = 2.5$.

IV.5.2.2 Courant de base I_B paramétré en température

Comme il est décrit dans le chapitre I, le courant de base est la somme de deux contributions représentant les courants de diffusion et de recombinaison. La variation de ce courant en fonction de la température est cependant peu importante et peut être négligée dans les technologies avancées [IV.41]. L'expression du modèle de courant de base de $I_B(T)$ se réduit alors à :

$$I_B(T) = I_{BS}(T) \cdot \exp\left(\frac{V_{BE}(T)}{m_{Bei} \cdot V_T}\right) \quad (\text{IV.160})$$

Les paramètres en température du courant de base sont alors extraits à $V_{BC} = 0V$ dans une zone où il n'y a pas de courant de recombinaison (figure IV.72).

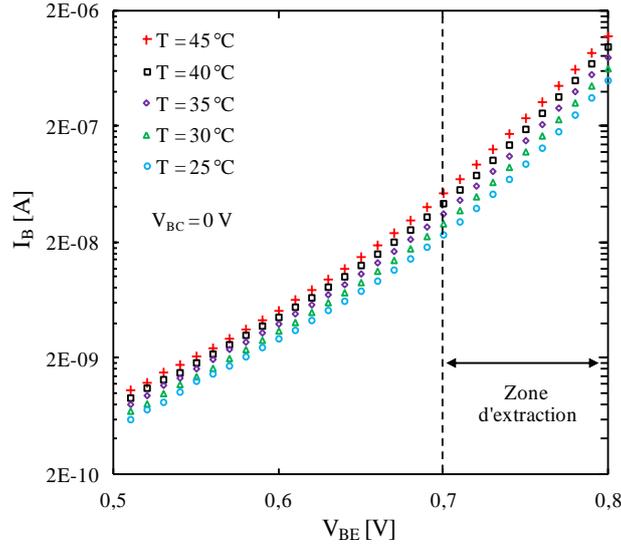


Figure IV.72 : Courbes de $I_B(V_{BE})$ à $V_{BC} = 0V$ pour différentes températures du substrat

Connaissant la dépendance en température du courant de saturation (I.97), et en posant $1 - \xi_E + m_g = Z_{ETABET}$:

$$I_{BS}(T) = I_{BS}(T_0) \cdot \left(\frac{T}{T_0}\right)^{Z_{ETABET}} \cdot \exp\left(\frac{V_{GE}}{V_{T0}} \cdot \left(1 - \frac{T_0}{T}\right)\right) \quad (IV.161)$$

IV.161 dans IV.160 donne :

$$I_B(T) = I_{BS}(T_0) \cdot \left(\frac{T}{T_0}\right)^{Z_{ETABET}} \cdot \exp\left(\frac{V_{GE}}{V_{T0}} \cdot \left(1 - \frac{T_0}{T}\right)\right) \cdot \exp\left(\frac{V_{BE}(T)}{m_{BEi} \cdot V_T}\right) \quad (IV.162)$$

Soit à température ambiante T_0 :

$$I_B(T_0) = I_{BS}(T_0) \cdot \exp\left(\frac{V_{BE}(T_0)}{m_{BEi} \cdot V_{T0}}\right) \quad (IV.163)$$

IV.163 dans IV.162 donne :

$$I_B(T) = I_B(T_0) \cdot \exp\left(\frac{-V_{BE}(T_0)}{m_{BEi} \cdot V_{T0}}\right) \cdot \left(\frac{T}{T_0}\right)^{Z_{ETABET}} \cdot \exp\left(\frac{V_{GE}}{V_{T0}} \cdot \left(1 - \frac{T_0}{T}\right)\right) \cdot \exp\left(\frac{V_{BE}(T)}{m_{BEi} \cdot V_T}\right) \quad (IV.164)$$

En supposant le coefficient de non idéalité constant ($m_{BEi} = 1$) et en maintenant un courant de base constant ($I_B(T) = I_B(T_0)$), on mesure alors les différentes tensions V_{BE} obtenues pour différentes températures du substrat.

$$\frac{V_{BE}(T_0)}{V_{T0}} - \frac{V_{BE}(T)}{V_T} = \frac{V_{GE}}{V_{T0}} \cdot \left(1 - \frac{T_0}{T}\right) + Z_{ETABET} \times \ln\left(\frac{T}{T_0}\right) \quad (IV.165)$$

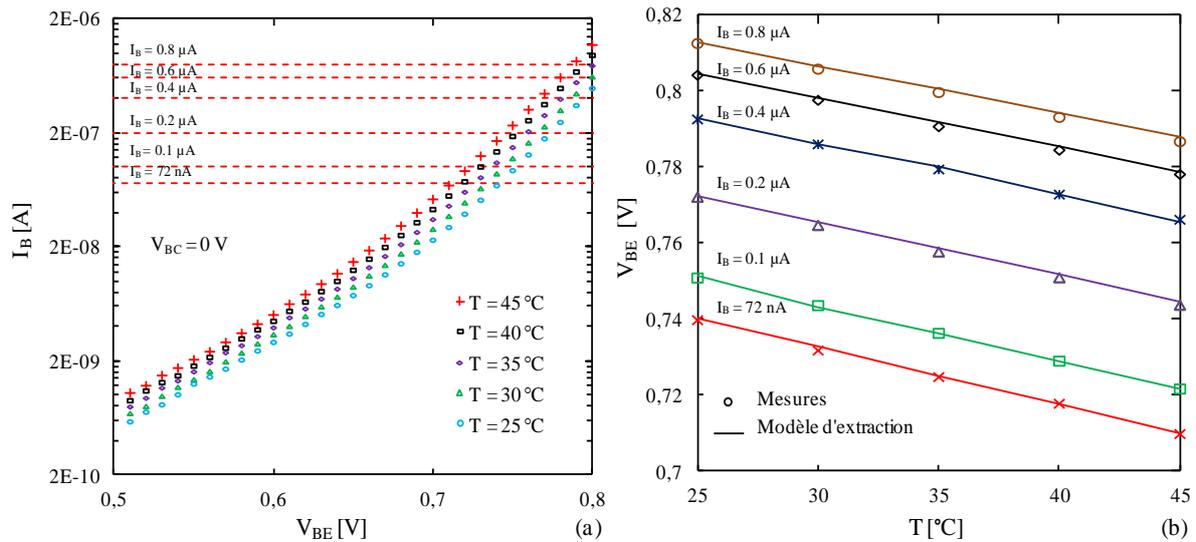


Figure IV.73 : (a) Courbes du courant de base pour différentes température du substrat à $V_{BC} = 0V$. (b) Comparaison mesures/modèle d'extraction IV.149 de $V_{BE}(T)$ à différents courants I_B constants

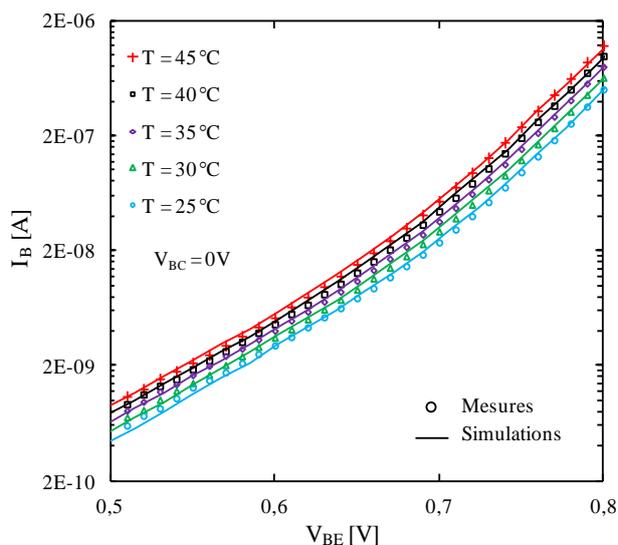


Figure IV.74 : Comparaisons mesures/simulation des courbes du courant de base I_B à $V_{BC} = 0V$ pour différentes températures du substrat

L'implémentation des paramètres extraits dans le modèle de simulation permet de valider la procédure d'extraction utilisée. Une très bonne concordance est observée entre les données expérimentales et la simulation pour différentes températures pour des tensions V_{BE} comprises entre 0.5 et 0.8 V.

Lors de nos simulations, nous avons pris en compte l'évolution en température des courants de recombinaison afin d'interpoler les courbes expérimentales en supposant que leur courant de saturation était décrit par la même loi de variation en température. Cependant, les coefficients correspondants obtenus ne sont pas représentatifs de la physique du composant.

IV.5.2.3 Validations

Les figures IV.75 montrent les courbes de simulation obtenues sur les réseaux du courant collecteur et de base, avant et après la prise en compte des effets thermiques ainsi que les valeurs expérimentales.

On peut remarquer le très bon accord théorie-expérience lorsque l'on prend en compte les effets thermiques (figure IV.75).

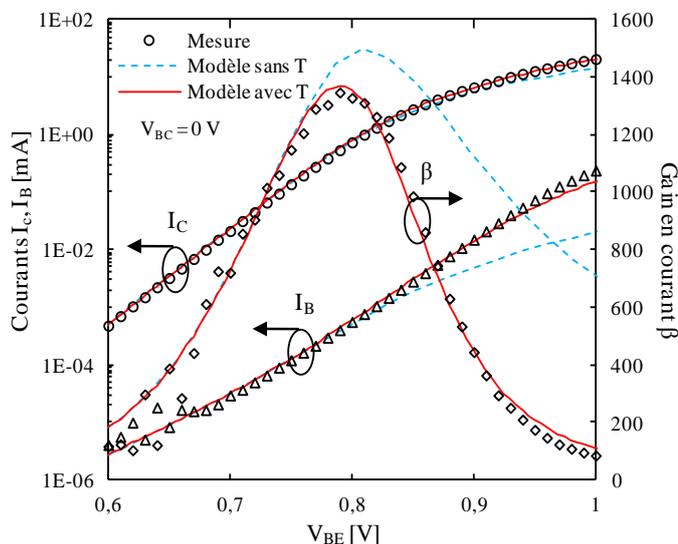


Figure IV.75 : Comparisons mesures/simulation des caractéristiques de Gummel

Si le dispositif est polarisé en courant, la chute du gain sera plutôt due au courant collecteur (figure IV.76.b).

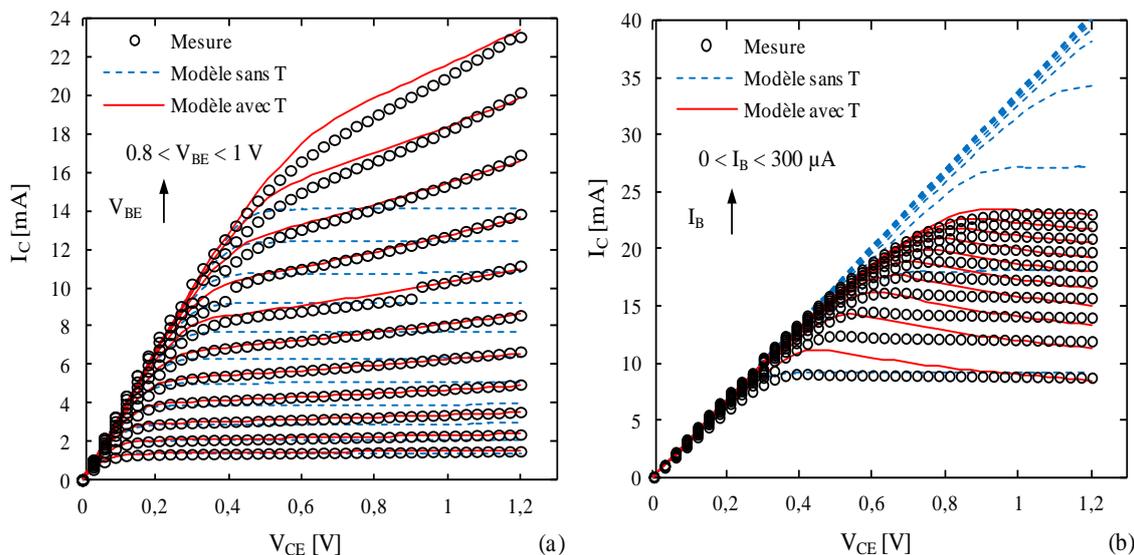


Figure IV.76: Comparisons mesures/simulation du réseau de caractéristiques $I_C(V_{CE})$ polarisé en courant (a) et en tension (b)

Des données de simulations en paramètres S_{ij} ont été ensuite comparées afin d'évaluer l'impact des courants mis en jeu.

❖ **Courant de base I_B**

Les figures IV.77 montrent l'impact du courant de base sur les paramètres S_{ij} .

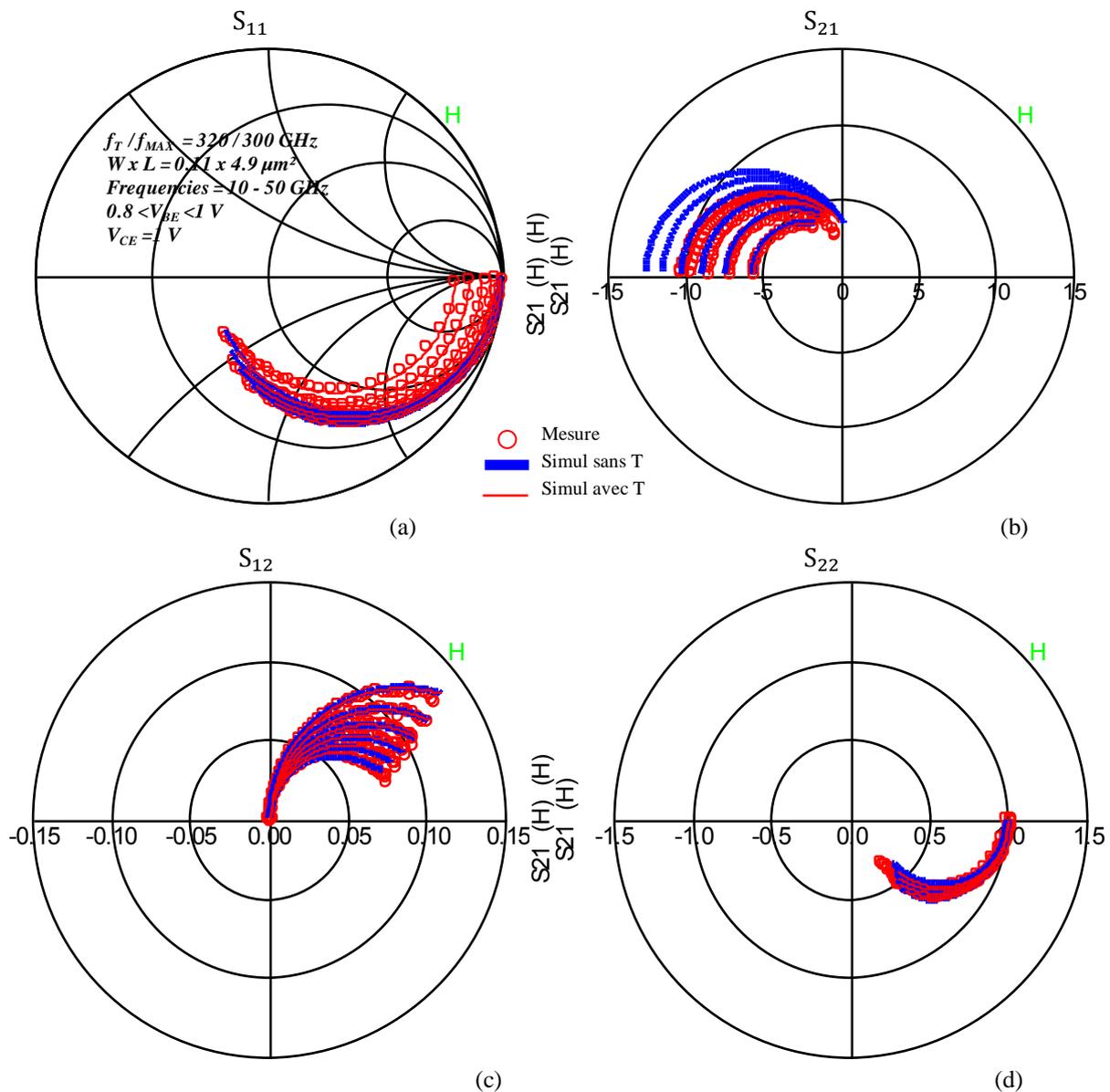


Figure IV.77 : Comparaisons mesures/simulation en paramètres S_{ij} avant et après prise en compte de la thermique sur le courant de base pour des tensions V_{BE} comprises entre 0.8 et 1 V

En théorie, le courant de base influe sur les caractéristiques d'entrée du transistor. Les résultats obtenus sont donc bien cohérents. Les paramètres en réflexion (S_{11}) et en transmission (S_{21}) sont directement influencés par la variation du courant de base avec la température.

❖ **Courant collecteur I_C**

Les figures IV.78 montrent les résultats obtenus sur le paramétrage du courant collecteur en fonction de la température.

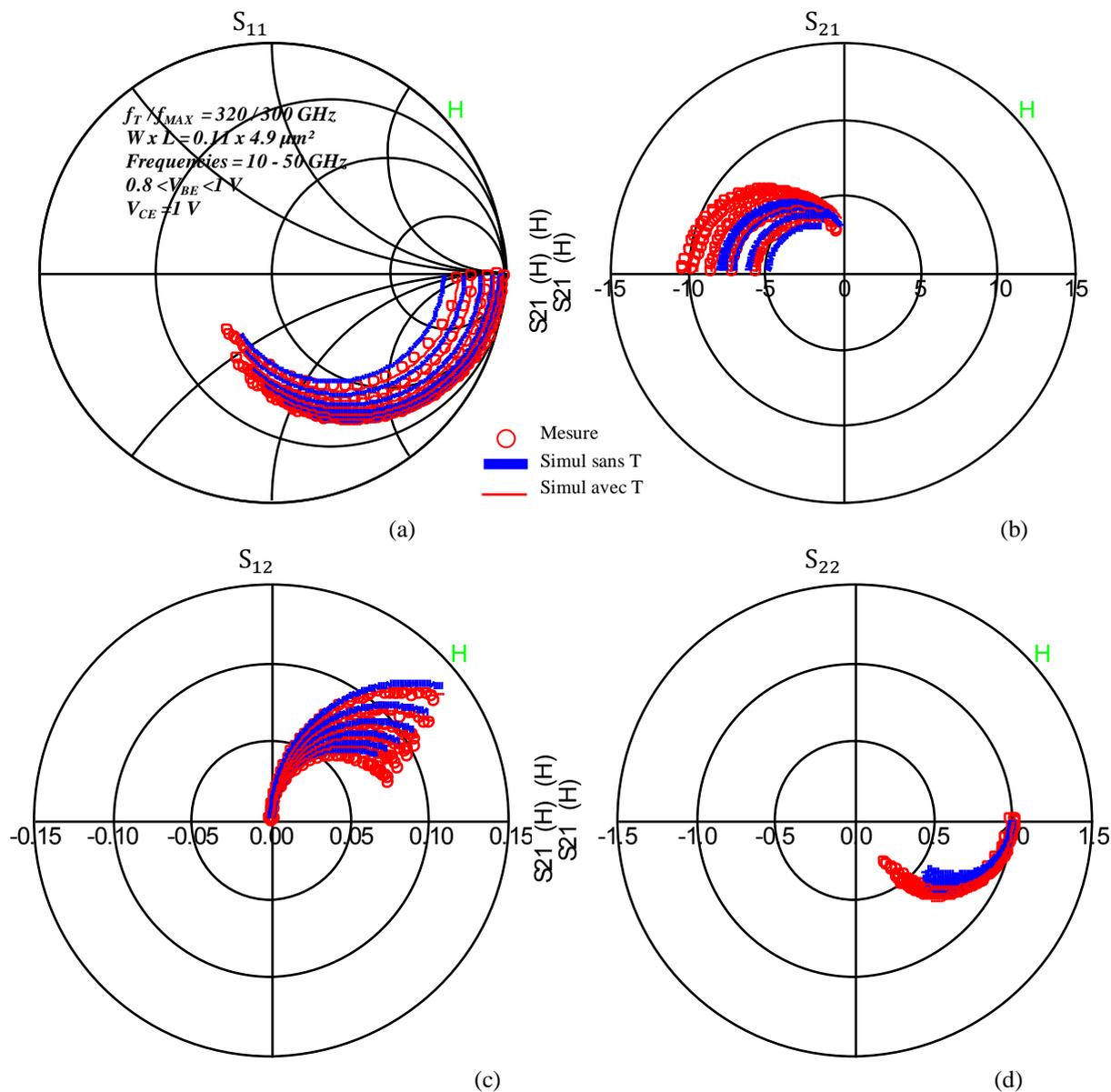


Figure IV.78 : Comparaisons mesures/simulation des paramètres S_{ij} avant et après prise en compte de la thermique sur le courant collecteur pour des tensions V_{BE} comprises entre 0.8 et 1V

Le courant collecteur a un impact plus considérable sur l'ensemble des paramètres S_{ij} . En plus de son influence sur la caractéristique de sortie, les résultats obtenus montrent que les paramètres en transmission et réflexion en entrée ne sont pas négligeables. Le tableau IV.6 dresse un récapitulatif des valeurs extraites.

Paramètres	Valeurs extraites
V_{GE}	1.1
Z_{ETABET}	3.5
V_{GB}	1.02
Z_{ETACT}	2.5

Tableau IV.6 : Coefficients en températures extraits des courants de collecteur et de base

Comme nous l'avons noté précédemment, la faible plage en température considérée augmente l'imprécision des valeurs obtenues. Néanmoins les résultats sont en accord avec les prévisions. En effet, la base étant dopée au germanium, sa tension de bandgap V_{GB} est par conséquent inférieure à celle de l'émetteur dopé au silicium. Les résultats obtenus sont bien cohérents (on a bien $V_{GE} > V_{GB}$). L'ajout du germanium dans la base permet d'abaisser la tension de bandgap de l'alliage SiGe par rapport à celle du silicium. On extrait une valeur comprise entre 1.02 V et 1.12V. Pour l'émetteur, V_{GE} doit être légèrement inférieure à 1.12V à cause des phénomènes de *narrowing bandgap* [IV.41]. On extrait une valeur comprise entre 1.1 V et 1.12V.

IV.6 PERFORMANCES ET VALIDATIONS DANS UN ENVIRONNEMENT LOAD-PULL EN REGIME NON LINEAIRE

Après avoir présenté le modèle du transistor en réseaux $I(V)$, paramètres S_{ij} , et large signal dans des conditions de charge fixe égale à 50 ohms, nous proposons maintenant de valider ses performances dans l'environnement *Load-Pull* que nous avons développé, et cela pour les impédances de charges optimales sélectionnées en fonction du point de polarisation.

IV.6.1 Cercles de stabilité en charge et impédance optimales

Avant de commencer les mesures, il est nécessaire de tracer les cercles de stabilité afin de prédire si le transistor sera instable ou non selon les impédances de charge qui lui seront présentées à la fréquence de mesure. Par ailleurs, il est aussi important de tenir compte des charges présentées aux harmoniques étant donné qu'elles sont toutes différentes de 50 ohms. L'impédance de charge optimale sera alors ensuite évaluée pour chaque point de polarisation.

Les cercles de stabilité ainsi que l'impédance optimale sont déterminés à la fréquence f_0 de 10 GHz. Nous avons alors choisi trois points de polarisation en tension dans les

différentes classes de fonctionnement du composant (B, AB, et A). Le tableau IV.7 montre les points optimaux de charge déterminés en termes de coefficients de réflexions.

Point de polarisation	Γ_{Lopt}
$V_{BE} = 0.75V, V_{CE} = 1V$	1 4.1°
$V_{BE} = 0.85V, V_{CE} = 1V$	0,97 12°
$V_{BE} = 0.93V, V_{CE} = 1V$	0,92 19.7°

Tableau IV.7 : Valeurs des charges optimales aux points de polarisation sélectionnés

On peut remarquer que les impédances optimales présentent de forts coefficients de réflexion. Il faudra par conséquent s'en approcher le plus possible en veillant à ce que l'impédance sélectionnée ne soit pas dans une zone instable au risque de faire entrer le composant en oscillation.

IV.6.2 Confrontation mesures-simulation du transistor polarisé en tension

IV.6.2.1 Polarisation en classe B

Les mesures effectuées à ce point de polarisation ont pour objectif d'évaluer le comportement du modèle pour un fort coefficient de réflexion.

Pour le premier point de polarisation ($V_{BE} = 0.75V, V_{CE} = 1V$), les cercles de stabilité ainsi que l'impédance optimale ont été obtenus à partir des données expérimentales. Cette charge optimale en termes de gain du transistor se trouve hors du cercle de stabilité auquel elle se reporte. Le transistor est alors stable pour ce point considéré.

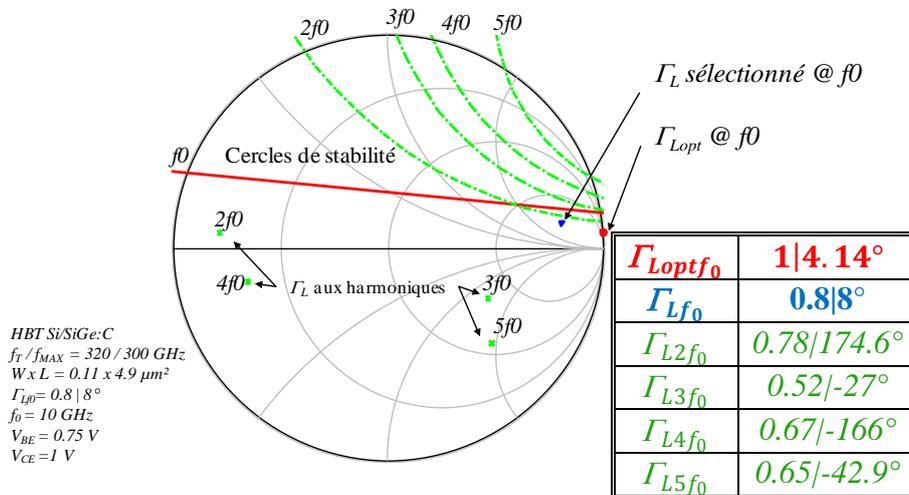


Figure IV.79 : cercles de stabilité en charge pour le point de polarisation $V_{BE} = 0.75V, V_{CE} = 1V$

Comme nous l'avons décrit dans le chapitre III, les limitations du *tuner* vis-à-vis des pertes induites par les sondes ainsi que la connectique ne nous permettent pas de sélectionner ce fort coefficient de réflexion. Une campagne de mesures nous a alors permis de déterminer l'impédance optimale en termes de coefficient de réflexion à $0.8|8^\circ$. Le tableau de la figure IV.79 illustre également les charges présentées par le *tuner* aux autres harmoniques. Il est important de noter que ces dernières sont en dehors du cercle de stabilité auquel elles se reportent.

Dans un premier temps nos simulations ont été effectuées dans les mêmes conditions de polarisation, avec et sans les charges présentés aux harmoniques afin d'évaluer la dynamique de notre modèle d'une part, et l'impact de ces charges sur les performances en puissance de notre dispositif d'autre part. La figure IV.80 montre les résultats obtenus.

Ces données de simulation mettent en évidence l'effet des impédances présentées aux harmoniques (figure IV.80.b). A $2f_0$ un écart d'environ 5 dB est constaté. Au delà, des écarts pouvant aller jusqu'à 10 dB à $4f_0$ sont également mis en évidence à -15 dBm de puissance injectée. On peut également remarquer que ces impédances présentent des coefficients de réflexion assez conséquents (tableau de la figure IV.79), notamment à $2f_0$. Leurs impacts ne seront donc pas négligeables. De plus, l'importante dynamique du NVNA montre bien qu'à $2f_0$ l'écart n'est pas seulement constaté à fort niveau de compression, mais jusqu'à des puissances de sortie de -60 dBm.

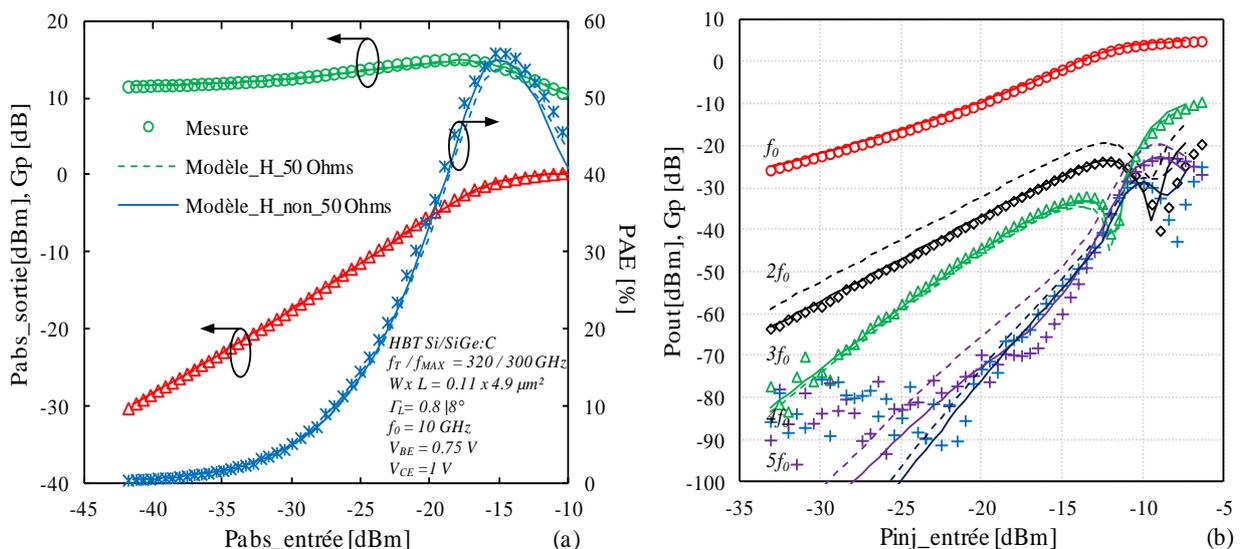


Figure IV.80 : Confrontations mesures/simulation en régime grand signal dans le domaine fréquentiel pour un $\Gamma_L = 0.8|8^\circ$

Ces phénomènes sont alors visibles sur le gain en puissance max où une légère augmentation est observée lorsque ces impédances sont non nulles (figure IV.81). Elle reste cependant négligeable (0.2 dB).

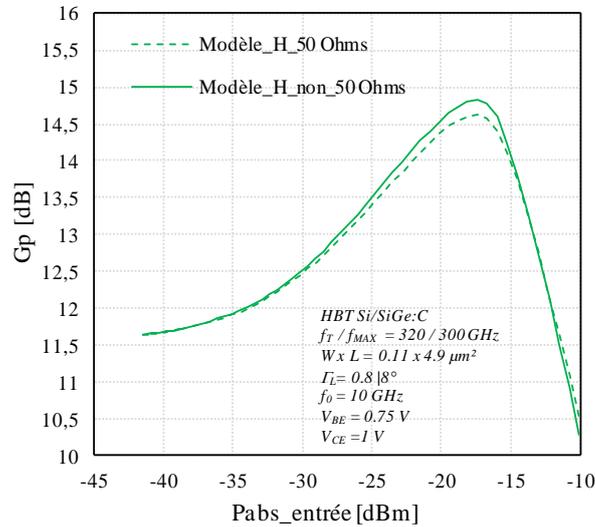


Figure IV.81 : Gain en puissance en fonction de la puissance absorbée en entrée

On observera par ailleurs une dérive des courants à la sortie du dispositif sous test (figure IV.82).

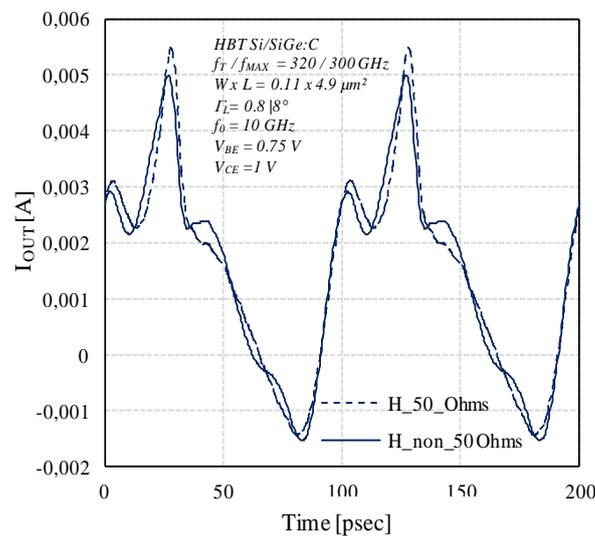


Figure IV.82 : Courant de sortie du dispositif

Afin de se rapprocher au mieux des conditions de mesure, nous avons donc inclus dans notre modèle une procédure de simulation qui reprendra exactement les mêmes impédances de charges présentés aux harmoniques. Le modèle prédit alors avec exactitude le comportement du composant dans cette classe de polarisation (figure IV.83).

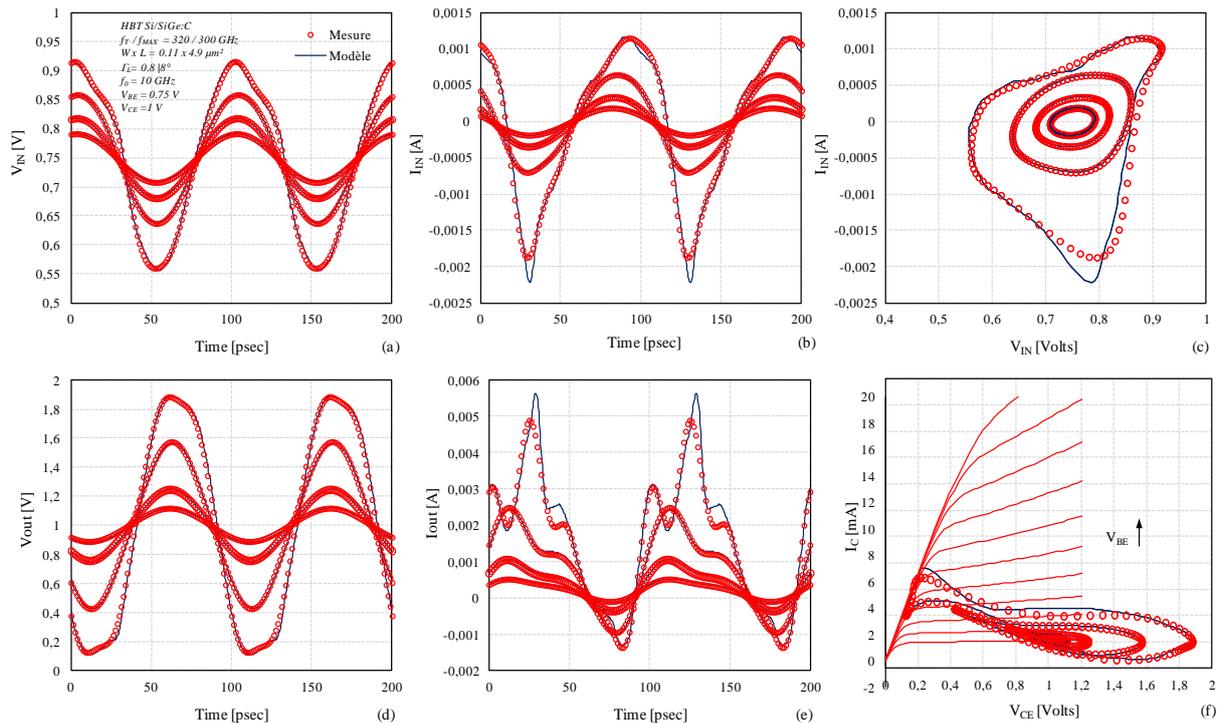


Figure IV.83 : Confrontations mesures/modèle en régime grand signal dans le domaine temporel pour un $\Gamma_L = 0.8 | 8^\circ$

IV.6.2.2 Polarisation en classe AB

Dans cette classe de fonctionnement, les phénomènes thermiques commencent à apparaître et le temps de transit dans la base commence à augmenter. De la même manière, nous allons évaluer le comportement de notre modèle de simulation pour ce deuxième point de polarisation sélectionné ($V_{BE} = 0.85$ V, $V_{CE} = 1$ V) et le corrélérer aux mesures. L'impédance optimale est calculée pour un coefficient de réflexion : $0.97 | 12^\circ$. Comme le montre la figure IV.84, ce point se trouve à l'intérieur du cercle de stabilité auquel il se reporte. Le transistor est alors instable pour ce point considéré. Nous devons alors effectuer une cartographie en se rapprochant le plus possible de ce point sans entrer dans la zone d'instabilité du transistor. Le point optimal est alors déterminé à $0.44 | 20^\circ$ au NVNA (figure IV.84).

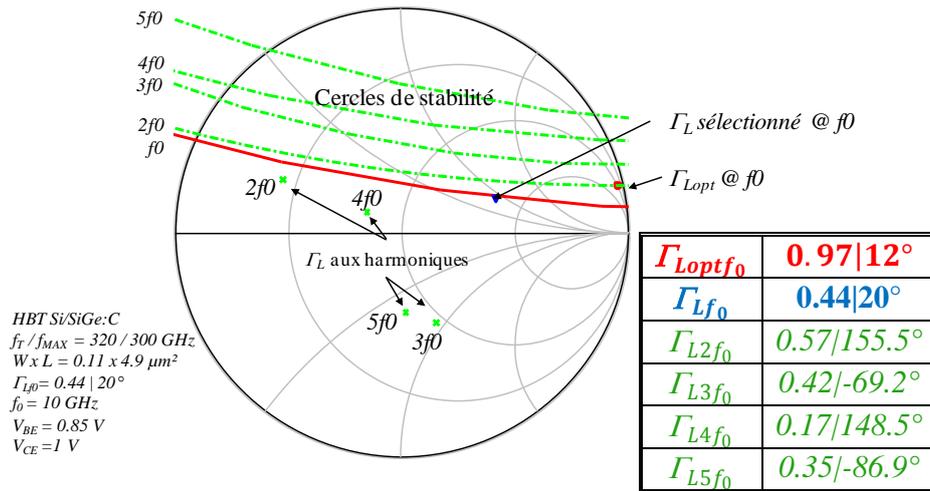


Figure IV.84 : Cercles de stabilité en charge pour le point de polarisation $V_{BE} = 0.85\text{V}$, $V_{CE} = 1\text{V}$

L'impédance sélectionnée se rapproche dangereusement du cercle de stabilité. Nous avons donc dans un premier temps effectué un test de simulation afin de vérifier que le transistor n'entre pas en oscillations durant la mesure. Les figures IV.85 montrent les résultats obtenus. Une très bonne adéquation est obtenue entre modélisation et mesures. Le modèle prédit parfaitement le comportement du composant pour la classe de fonctionnement considérée à cette impédance de charge. Un gain en puissance de 30 dB est obtenu en régime linéaire avec un rendement maximal de 41 % à 10 dB de compression. La puissance délivrée par le transistor est alors égale à 4.27 dBm et celle absorbée en sortie par la charge et de 3.3 dBm.

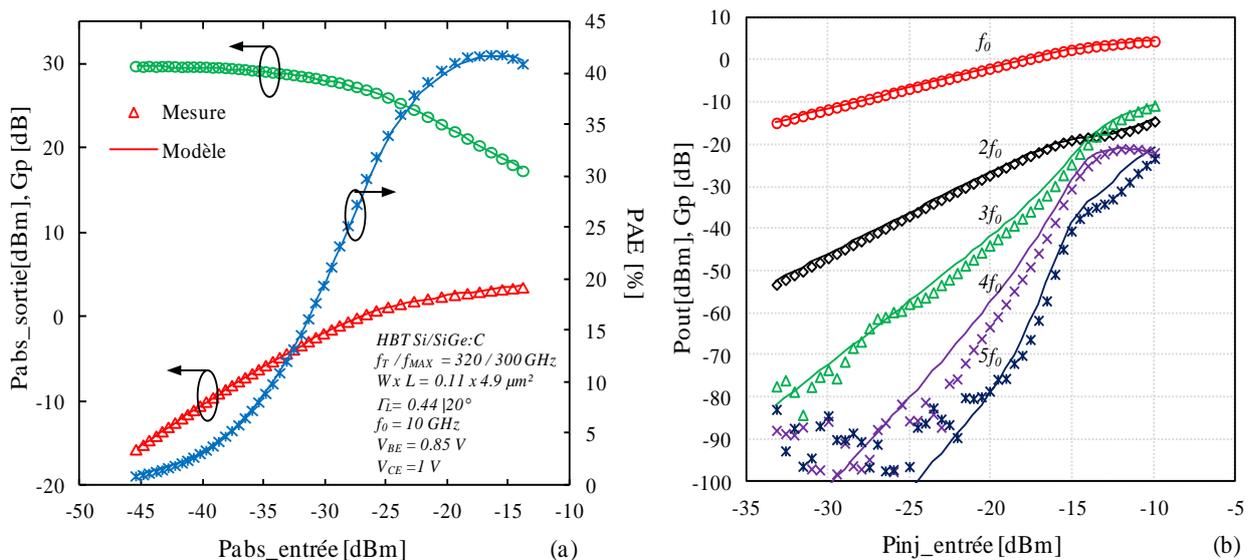


Figure IV.85 : Confrontations mesures/simulation en régime grand signal dans le domaine fréquentiel pour un $\Gamma_{Li} = 0.44|20^\circ$ en classe AB

Les validations dans le domaine temporel permettent de mettre en évidence ces résultats. On reconstitue alors le signal dans sa totalité avec une excellente précision allant jusqu'à 10 dB de compression (figure IV.86).

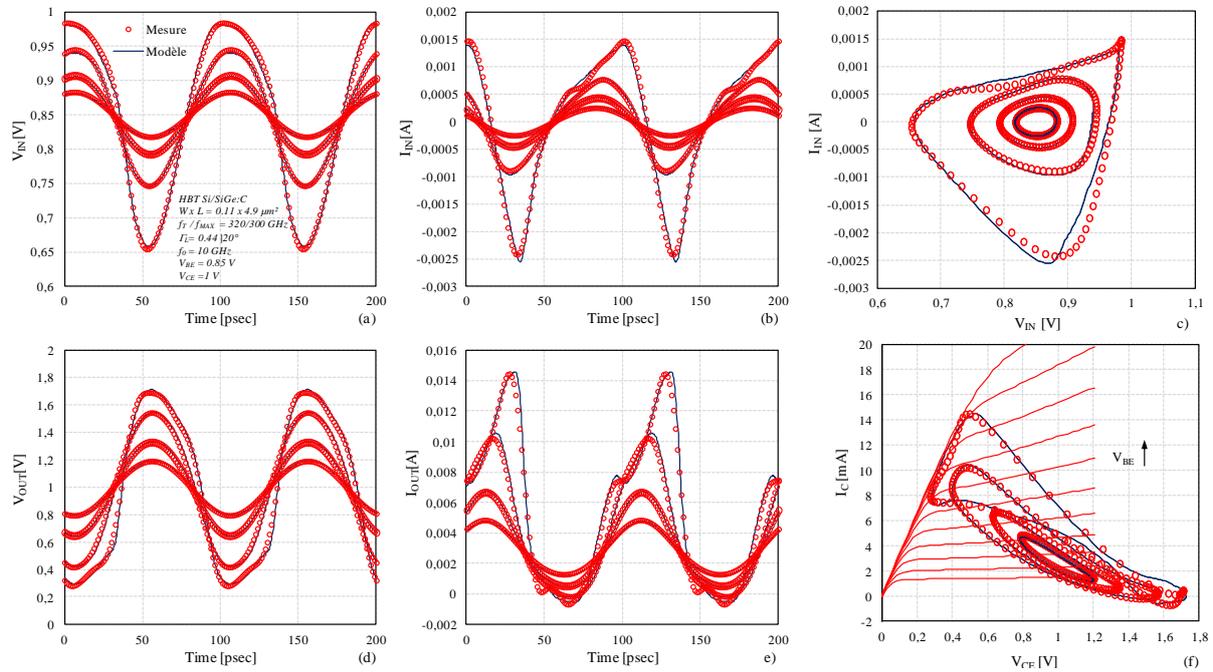


Figure IV.86 : Confrontations mesures/modèle en régime grand signal dans le domaine temporel pour un $\Gamma_L = 0.44 \angle 20^\circ$

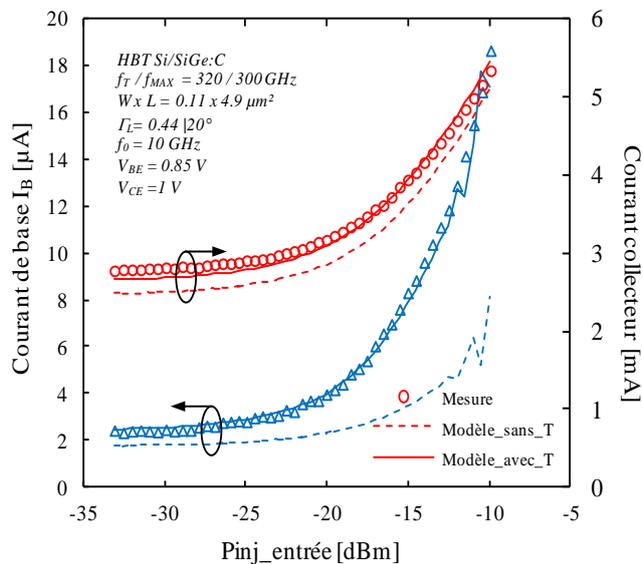


Figure IV.87 : Evolution des courants DC d'émetteur et de base en fonction de la puissance injectée

Les évolutions des courants statiques sont alors bien pris compte dans le modèle via les effets d'auto-échauffement. Une augmentation du courant de base en fonction de la puissance injectée est alors observée ainsi que un changement du point de polarisation du transistor en sortie.

IV.6.2.3 Polarisation en classe A

Dans cette classe de fonctionnement, le transistor est fortement soumis aux phénomènes thermiques ainsi que les fortes injections. Comme précédemment, nous commencerons par tracer les cercles de stabilité et évaluerons ensuite les performances de notre modèle dans cette classe de fonctionnement.

L'impédance optimale est calculée à $0.92|19^\circ$. Comme le montre la figure IV.88, ce point se trouve à l'intérieur du cercle de stabilité auquel il se reporte. Le transistor est alors instable pour ce point considéré.

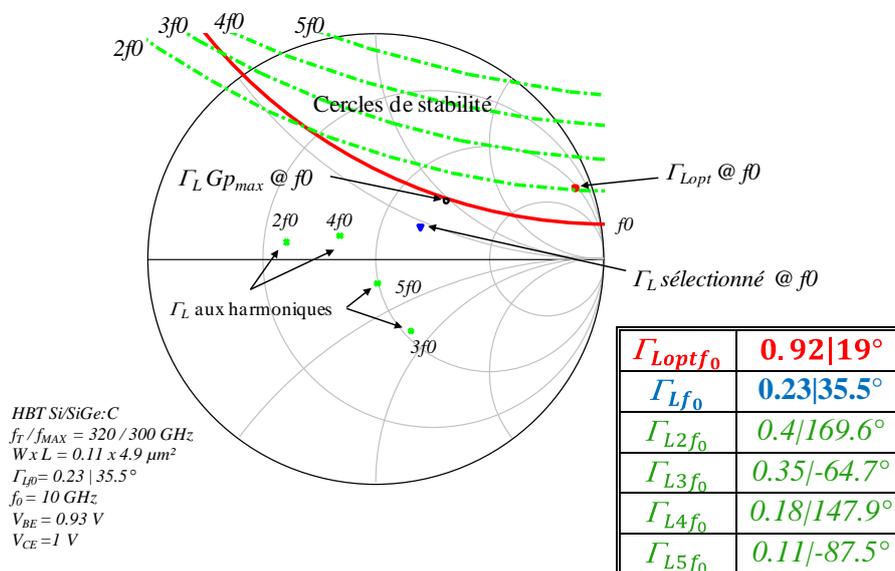


Figure IV.88 : Cercles de stabilité en charge pour le point de polarisation $V_{BE} = 0.93\text{V}$, $V_{CE} = 1\text{V}$

Une simulation de cartographie dans notre modèle nous a permis de déterminer le gain en puissance maximal à $0.4|40^\circ$ ($\Gamma_L G_{pmax} @ f_0$). Ce point est à la limite du cercle de stabilité. Néanmoins dans cette classe de fonctionnement, nous nous intéresserons plutôt au maximum de rendement en puissance ajouté PAE. Ce dernier est déterminé à $0.23|35.5^\circ$ à partir des données expérimentales. Les figures IV.89 montrent les comparaisons modèle/mesures obtenues.

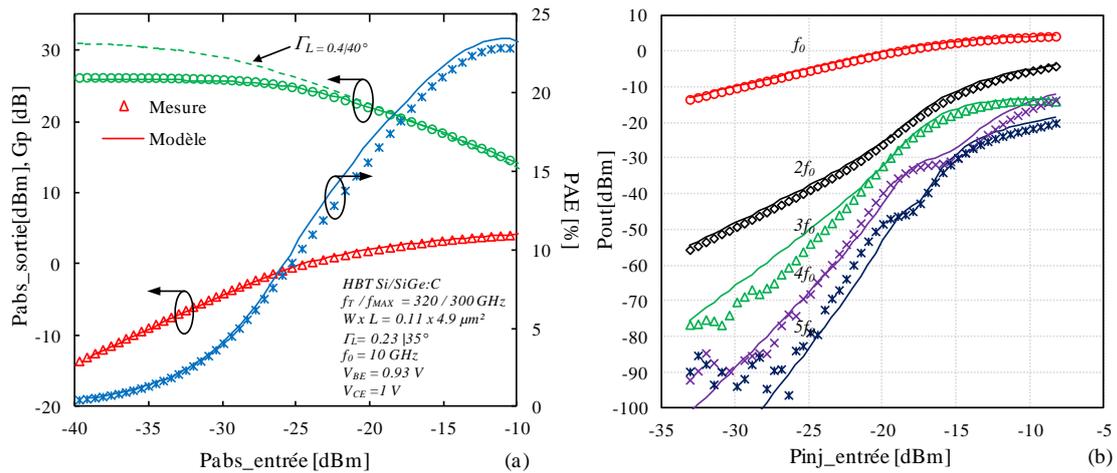


Figure IV.89 : Confrontations mesures/simulation en régime grand signal dans le domaine fréquentiel du transistor polarisé en tension en classe A

Une très bonne adéquation est obtenue sur l'ensemble des paramètres. Les écarts sont de 0.3 dB max sur le gain en puissance et inférieurs à 1% sur le rendement en PAE (figure IV.89.a). Les harmoniques sont simulées avec une très bonne précision. Le signal est alors parfaitement restitué dans le domaine temporel jusqu'à plus de 5 dB de compression (figure IV.90).

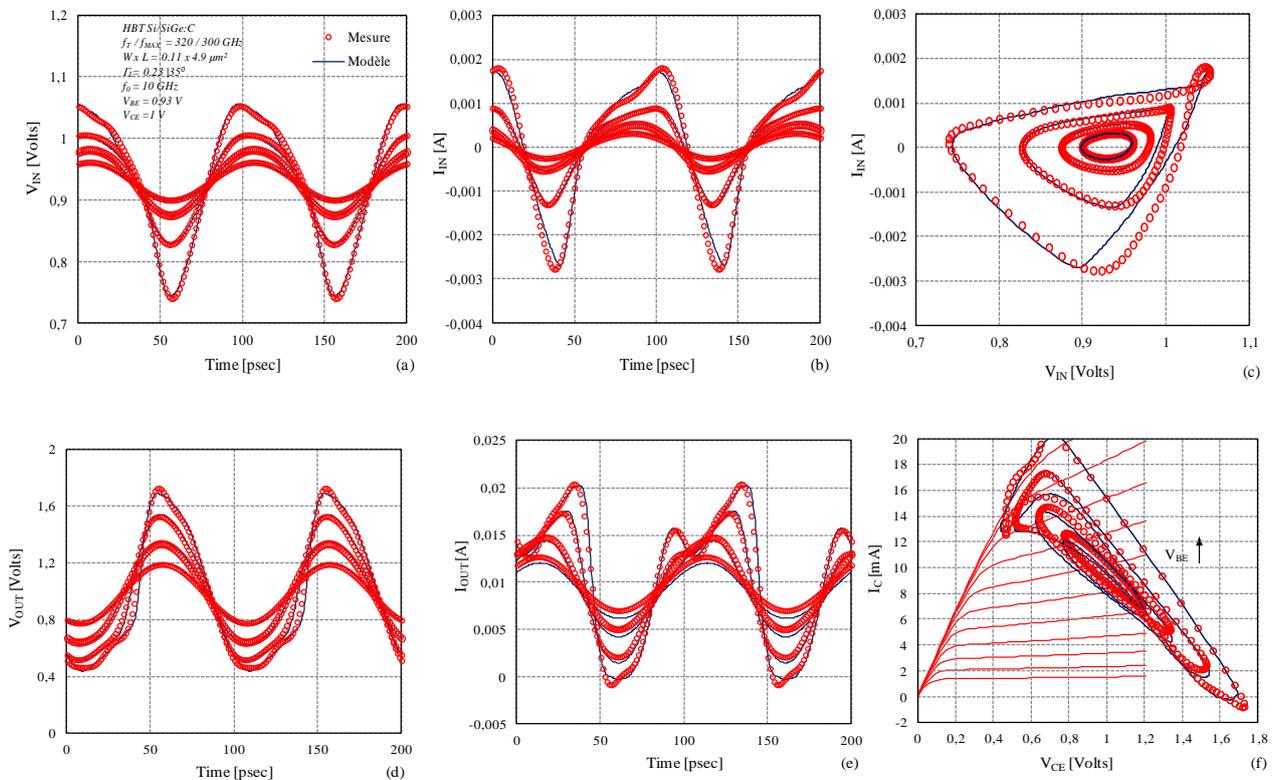


Figure IV.90 : Confrontations mesures/modèle en régime grand signal en classe A dans le domaine temporel pour un $\Gamma_L = 0.23 |35^\circ$

Dans cette classe de fonctionnement, le transistor est sujet à l'autoéchauffement en plus des phénomènes d'autopolarisation. Ces effets sont bien pris en compte dans notre modèle et sont visibles sur les caractéristiques de sortie par la modification du point de fonctionnement du transistor (figure IV.91).

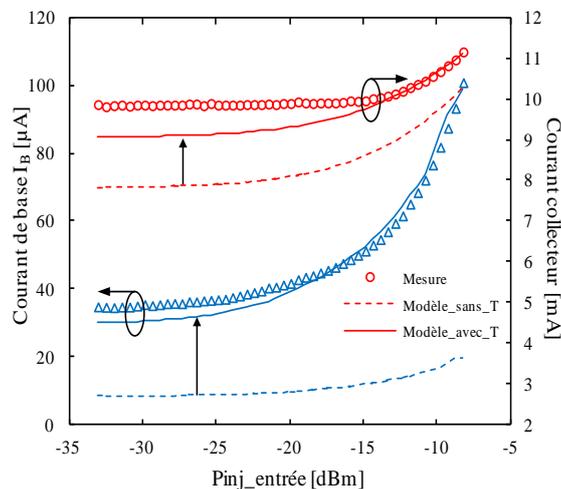


Figure IV.91: Courants DC d'émetteur et de base en fonction de la puissance injectée

❖ **Impact des courants thermiques sur le régime de forte injection**

Comme le montrent les expressions IV.111, IV.112, IV.127, IV.129 et IV.130, le temps de transit est modélisé via les charges dans l'émetteur ainsi que dans la base et le collecteur. Ces derniers dépendent alors des courants que nous avons paramétrés en température. La conséquence directe est une diminution de la PAE lorsque le transistor entre en régime de forte injection avec l'augmentation des courants en fonction de la température (figure IV.92).

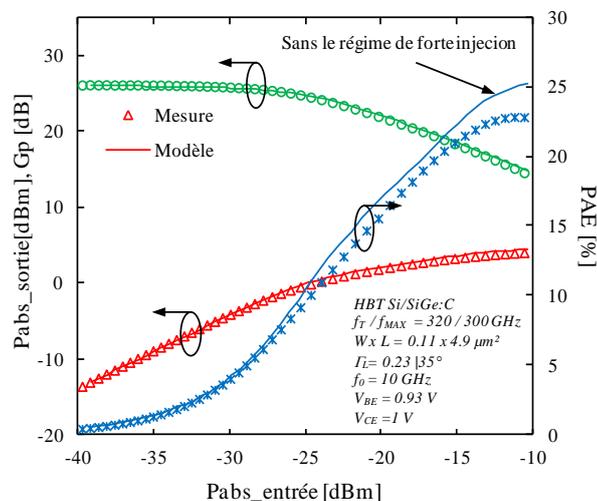


Figure IV.92 : Impact du régime de forte injection en régime grand signal

❖ **Impact sur les performances en puissance dans le domaine fréquentiel**

Une première analyse dans le domaine fréquentiel, à plus de 5 dB de compression, met en évidence ces effets induits par les forts courants électrothermiques sur les puissances de sortie (figure IV.93).

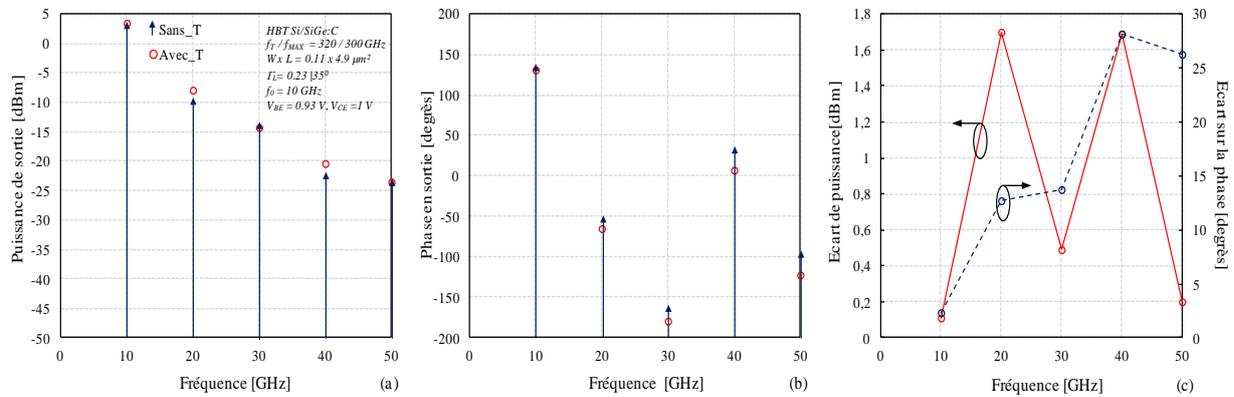


Figure IV.93: Puissance délivrée en sortie par le transistor dans le domaine fréquentiel à plus de 5 dB de compression (a. puissance de sortie en dBm, b. phase en sortie, c. quantification des écarts)

Les écarts sont essentiellement constatés aux fréquences $2f_0$ et $4f_0$. A 20 et 40 GHz, les raies spectrales augmentent de 1.7 dB environ avec la température (figure IV.93.a et c). Pour la phase, une décroissance est mise en évidence en fonction de la température (figure.93.b). Cette diminution est de plus en plus conséquente en fonction de la fréquence (figure.93).

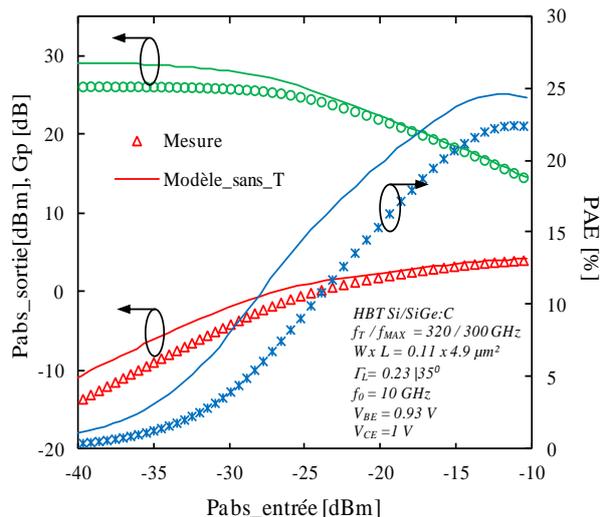
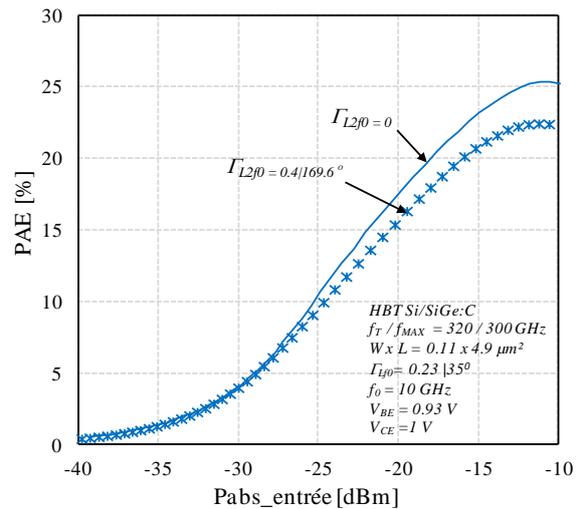


Figure IV.94 : Impact des effets thermiques sur les performances en puissance

En régime linéaire, la conséquence directe est une diminution du gain en puissance et de la PAE (figure IV.94).

Comme nous l'avons souligné, les impédances présentées aux harmoniques ne sont pas contrôlables. Cependant, un test de simulation sur notre modèle montre qu'une modification de l'impédance présentée à l'harmonique 2 permet d'améliorer la PAE (figure IV.95).

Le gain en puissance peut également être augmenté en choisissant l'impédance $0.4|40^\circ$ à f_0 (figure IV.89).



IV.7 CONCLUSION

Une procédure d'extraction du modèle grand signal de transistors HBT SiGe a été mise en place. De très bonnes adéquations ont été obtenues avec les données expérimentales aussi bien en régimes statique que dynamique. Ce modèle a ensuite été paramétré en température afin de tenir compte des effets thermiques associés aux courants de collecteur et de base. Les validations large signal avec les données expérimentales issues du NVNA mettent en évidence la précision de ce modèle électrothermique pour une charge fixe égale à 50 ohms, mais aussi pour les impédances de charges optimales dans les différentes classes de polarisation. Le modèle prédit alors avec exactitude le comportement du composant dans un environnement *Load-pull*. Dans ces conditions, les performances et limitations du dispositif vis-à-vis des courants électrothermiques ont été analysées sur les performances en puissance hyperfréquence dans les domaines fréquentiel et temporel.

IV.8 BIBLIOGRAPHIE

- [IV.1] J.J. Ebers, J.L. Moll, “**Large-signal behaviour of junction transistors**”, *Proc. IRE*, vol.42, pp. 1761-1772, 1954.
- [IV.2] H.K. Gummel, H.C. Poon, “**An integral charge control model of bipolar transistors**”, *Bell Syst. Tech. J.*, vol.49, pp. 827-852, 1970.
- [IV.3] P. Antognetti, G.Massobrio, “**Semiconductor Device Modeling with SPICE**”, McGraw-Hill, 1988.
- [IV.4] Stubing.H,Rein.H.-M, “**A compact physical large-signal model for high-speed bipolar transistors at high current densities—Part I: One-dimensional model**”, *Electron Devices, IEEE Transactions on*, Volume: 34 Aug 1987.
- [IV.5] Schroter. M, “**HICUM/Level0 - a simplified compact bipolar transistor model**”, *Bipolar/BiCMOS Circuits and Technology Meeting, 2002*. 2002.
- [IV.6] H. C. de Graaff, W. J. Kloosterman, J. A. M. Geelen, and M. C. A. M. Koolen, “**Experience with the new compact Mextram model for bipolar transistors,**” in *Proc. of the Bipolar Circuits and Technology Meeting*, pp. 246–249, 1989.
- [IV.7] J.C.J. Paaschens, W.J. Kloosterman, “**The Mextram Bipolar Transistor Model, Level 504**”, *Nat. Lab. Unclassified Report NL-UR 2000/811*, April 2001, <http://www.semiconductors.philips.com/models/>.
- [IV.8] Cao.X, FL McMacken.J, Stiles.K, Layman.P, Liou. J. J, Sun.A, Moinian.S, “**Parameter extraction and optimization for new industry standard VBIC model**”, *ASDAM '98, Second International Conference on*, Page(s): 107 - 116 ,Oct 1998.
- [IV.9] Xiaochong Cao, J. McMacken, K. Stiles, P. Layman, Juin J. Liou, Adelmo Ortiz-Conde, “**Comparison of the New VBIC and Conventional Gummel–Poon Bipolar Transistor Models**”, *Electron Devices, IEEE Transactions on*, Volume 47, NO. 2, 2000.
- [IV.10] <http://www.geia.org/index.asp?bid=597>
- [IV.11] Raminderpal Singh,David Louis Harame,Modest Michael Oprysko, “**Silicon Germanium: Technology, Modeling, and Design**”, *IEEE press*, 2004.
- [IV.12] Jörg Berkner “**Compact model for bipolar transistor**”, Infineon technologies, 2002.
- [IV.13] Cressler, J.D. ; Babcock, J.A. ; Cestra, G. ; Krakowski, T. ; Jin Tang ; Buchholz, A. “**A comparison of intermodulation distortion performance of HICUM and VBIC compact models for pnp SiGe HBTs on SOI**”, *Silicon Monolithic Integrated Circuits in RF Systems (SiRF)*, Page(s): 219-222, 2012.

- [IV.14] B. ARDOUIN, “ **Contribution à la modélisation et à la caractérisation des transistors bipolaires à hétérojonction Si/SiGe**”, *Ph.D. dissertation*, Université de Bordeaux I, 2001.
- [IV.15] Dominique Berger, “**Etude et validation d'un modèle de transistor bipolaire dédié aux applications hautes fréquences**”, *Ph.D. dissertation*, Université de Bordeaux I, 2004.
- [IV.16] Christian Raya, “ **Modélisation et optimisation de transistors bipolaires à hétérojonction Si/SiGeC ultra rapides pour applications millimétriques**”, *Ph.D. dissertation*, Université de Bordeaux I, 2008.
- [IV.17] Schroter. M, “**HICUM/Level0 - a simplified compact bipolar transistor model**”, *Bipolar/BiCMOS Circuits and Technology Meeting, 2002*. 2002.
- [IV.18] Schroter. M, Lehmann.S, Frégonèse.S, Zimmer.T, “**A Computationally Efficient Physics-Based Compact Bipolar Transistor Model for Circuit Design—Part I: Model Formulation**”, *Electron Devices, IEEE Transactions on, Volume: 53*, pp.279-286, 2006.
- [IV.19] D. A. Teeter, W. R. Curtice, “**Comparision of hybrid-Pi and Tee HBT circuit topologies and their relationship to large signal modeling**”, in *Proc. IEEE MTT-S Int. Microwave Symp. Dig*, pp. 375–378, 1997.
- [IV.20] Koolen.M.C.A.M, Geelen, J.A.M, Versleijen. M.P.J.G, “**An improved de-embedding technique for on-wafer high-frequency characterization**”, *Bipolar Circuits and Technology Meeting, Proceedings of the 1991* , pp.188-191, 1991.
- [IV.21] Cho.H, Burk.D.E, “**A three-step method for the de-embedding of high-frequency S-parameter measurements**”, *Electron Devices, IEEE Transactions on*, vol. 38, no.6, pp.1371-1375, 1991.
- [IV.22] C. Andrei,D. Gloria, F. Danneville, P. Scheer, and G. Dambrine, “**Coupling on-wafer measurement errors and their impact on calibration and de-embedding up to 110GHz for CMOS millimeter wave characterizations**”, *IEEE ICMTS 2007*, March 2007.
- [IV.23] Jad Bazzi, “ **Caractérisation des transistors bipolaires à Hétérojonction SiGe à très hautes fréquences**”, *Ph.D. dissertation*, Université de Bordeaux I, 2011.
- [IV.24] Raya.C, Schwartzmann.T, Chevalier.P, Pourchon.F, Celi.D, Zimmer.T, “**New Method for Oxide Capacitance Extraction**” *Bipolar/BiCMOS Circuits and Technology Meeting, IEEE* , pp.188-191, 2007.
- [IV.25] Bousnina.S, Mandeville.P, B. Kouki.A, Surr ridge.R, M. Ghannouchi.F, “**Direct Parameter-Extraction Method for HBT Small-Signal Model**”, *Microwave Theory and Techniques, IEEE Transactions on, Volume: 50*, pp.529-536, 2002.

- [IV.26] M. Schröter, “HICUM- A scalable physics-based compact bipolar transistor model”, Description of model version 2.1, December 2000, <http://www.iee.etu-dresden.de/iee/eb>.
- [IV.27] Ardouin.B, Zimmer.T, Mnif.H, Fouillat.P. “**Direct method for bipolar base-emitter and base-collector capacitance splitting using high frequency measurements**”, *Bipolar/BiCMOS Circuits and Technology Meeting, Proceedings of the 2001*, pp. 114 – 117.
- [IV.28] Liu Jun, LingLing Sun, ZhanFei Chen, “**A new direct method for HBT B-E & B-C distributed capacitances and intrinsic resistances extraction**”. *Microwave Conference Proceedings, 2005. APMC 2005. Asia-Pacific Conference Proceedings, 2005*.
- [IV.29] Han-Yu Chen, Kun-Ming Chen, “**An improved parameter extraction method of SiGe HBTs' substrate network** ”, *Microwave and Wireless Components Letters, IEEE* ,pp. 321 – 323, 2006
- [IV.30] S. Blayac, M. Kahn, M. Riet, P. Berdaguer and J. Godin, “**Simple and accurate method to extract intrinsic and extrinsic base-collector capacitance of bipolar transistors**”, *Electronics Letters*, pp. 1282 – 1283, 2003.
- [IV.31] Seonghearn Lee, “ **A new technique to extract intrinsic and extrinsic base-collector capacitances of bipolar transistors using Y-parameter equations** ”, *Microelectronic Test Structures, 2003. International Conference on*, pp.133 – 136, 2003.
- [IV.32] Dominique Berger, Didier Céli, “**2nd European HICUM Workshop HICUM Parameter Extraction Methodology for a Single Transistor geometry**”,*Dresden June 2002*.
- [IV.33] Ning.T.H, Tang, D.D, “**Method for determining the emitter and base series resistances of bipolar transistors**”, *Electron Devices, IEEE Transactions on* , vol.31, no.4, pp. 409- 412, 1984.
- [IV.34] M. Schroter, M. Friedrich, and H.-M. Rein, “**A generalized Integral Charge-Control Relation and its application to compact models for silicon based HBT's**”, *IEEE Trans. Electron Dev*, Vol. 40, pp. 2036-2046, 1993.
- [IV.35] Schroter.M, Rein.H, “**Transit time of high-speed bipolar transistors in dependence on operating point, technological parameters, and temperature**”, *Bipolar Circuits and Technology Meeting Proceedings* , pp.250-253, Sep 1989.
- [IV.36] Schroter.M,Tzung-Yin Lee, “**Physics-based minority charge and transit time modeling for bipolar transistors**”,*Electron Devices, IEEE Transactions on* , vol.46, no.2, pp.288-300, Feb 1999.
- [IV.37] D.Williams, P.Tasker, “**Thermal parameter extraction technique using DC I-V data for HBT transistors**” *High Frequency Postgraduate Student Colloquium*, pp.71-75, 2000.

- [IV.38] J-S.Rieh, D.Greenberg, B.Jagannathan, G.Freeman, S.Subbanna, “**Measurement and modeling of thermal resistance of high speed SiGe heterojunction bipolar transistors**”, *Silicon Monolithic Integrated Circuits in RF Systems*, Digest of Papers. Topical Meeting on ,pp.110-113, 2001.
- [IV.39] A.El Rafei, R.Sommet, R.Quere, “**Electrical Measurement of the Thermal Impedance of Bipolar Transistors**”, *Electron Device Letters, IEEE* , vol.31, no.9, pp.939-941, 2010.
- [IV.40] Virginie NODJIADJIM, “**Transistor bipolaire à double hétérojonction submicronique InP/InGaAs pour circuits numériques ou mixtes ultra-rapides**”, *Ph.D. dissertation*, Université de Lille I, 2009.
- [IV.41] H. Beckrich-Ros, “**Contribution à la caractérisation et à la modélisation de transistors bipolaires de puissance intégrés dans une filière BiCMOS submicronique**”, *Ph.D. dissertation*, Université de Bordeaux I, 2006.
- [IV.42] I. Hasnaoui, A. Pottrain, D. Gloria, P. Chevalier, V. Avramovic and C. Gaquiere, “**Self-heating Characterization SiGe:C HBTs by extracting Thermal Impedances**” *IEEE Electron Device Letters, Volume 33 , Issue 12*
- [IV.43] B.Ardoin and al, “**Transit time Parameter Extraction for the HICUM Bipolar Compact Model**”, *Bipolar/BiCMOS Circuits and Technology Meeting, Proceedings*, pp. 106 – 109 , 2001.
- [IV.44] J.Berkner, “**Application of HICUM Level0 v1.2 to Infineons B6CA Technologie**”, *Infineon Technologies ATV PTP PFM EDA*, Jan. 2012.

Conclusion générale

Les principaux objectifs de ce travail ont concernés la mise en œuvre d'un banc de mesures non linéaires NVNA ainsi que le développement d'un modèle électrique non linéaire de transistor à hétérojonction de la filière HBT Si/SiGe :C.

Avant de faire l'acquisition de ce système de caractérisation, les mesures de puissance hyperfréquence étaient effectuées au laboratoire sur le LSNA dans le domaine temporel. L'IEMN s'est ensuite équipé du NVNA en 2009 afin de proposer une nouvelle approche pour la caractérisation des dispositifs actifs en régime non linéaire. En effet, le mode de fonctionnement du NVNA est totalement différent du LSNA. Par ailleurs, la dynamique de mesure du NVNA nous a permis de valider notre modèle de transistor jusqu'à plus de -60 dB part rapport au système temporel LSNA.

Dans le premier chapitre, nous avons décrit un historique sur l'évolution des systèmes de caractérisation RF dédiés aux mesures en régimes linéaire et non linéaire, et avons mis en évidence l'importance des paramètres de dispersion et des mesures non linéaires pour la caractérisation de dispositifs actifs dans les gammes de fréquences RF. Notre étude a ensuite porté sur les dispositifs bipolaires à hétérojonction issus de la filière Si/SiGe :C. Nous avons alors décrit leur fonctionnement en régimes statique et dynamique en mettant en évidence les différents phénomènes physiques mis en jeu et à prendre en compte pour l'élaboration d'un modèle électrique non linéaire prédictif.

La seconde partie de ce mémoire a ensuite été consacrée à la mise en œuvre du banc NVNA. Nous avons alors décrit les différentes parties dont il est constitué ainsi que son mode de fonctionnement. Ses performances ont alors été évaluées en structure coaxiale et sous pointes dans un environnement adapté 50 ohms. En structure coaxiale, des séries de mesures comparatives effectuées dans les deux configurations disponibles pour piloter les références de phase ont mis en évidence la dynamique de mesure de notre système en configuration source interne, et cela pour différentes résolutions de filtre IFBW. Par ailleurs, nos échanges avec la société Agilent de Santa Rosa nous avaient permis de valider notre dispositif instrumental lors de confrontations effectuées jusqu'à 50 GHz sur nos dispositifs de référence (l'amplificateur de puissance et le dispositif non linéaire le «*Golden Device*»). L'expérimentation du banc en structure sous pointes a ensuite eu pour objectif la validation des opérations de *De-embedding* prises en charge par le système interne. De très bons

résultats ont été constatés avec les données expérimentales issues du LSNA jusqu'à 50 GHz, ce qui nous ont permis de valider la procédure d'étalonnage mise en œuvre en structure sous pointes.

Dans la troisième partie nous nous sommes intéressés au développement de notre instrumentation pour des mesures de type *Load-pull*. Après avoir passé en revue le principe de fonctionnement des différents systèmes existants, nous avons opté pour la configuration du banc dans un environnement à charge passive. Le NVNA a alors été développé autour du «*tuner*» électromécanique de Maury Microwave dans la bande de fréquences : 8-50 GHz. L'intégration de ce dernier n'étant pas prise en charge par le système interne, des programmes associés ont été développés et ont constitué une partie importante de ce travail. Nous avons élaboré d'une part un algorithme de programmation graphique sur *LabView* pour la commande et la synchronisation du NVNA avec le *tuner*. D'autre part, des programmes d'exploitation ont été mis en place afin d'interpréter les données expérimentales et la validation des résultats obtenus en régimes petit et grand signal. Un aspect intéressant développé dans cette partie a également concerné la confrontation du NVNA à charge passive avec le LSNA à charge active. Après avoir exposé les principales différences de ces deux systèmes de caractérisation, nous avons effectué une campagne de mesures sur le même dispositif dans les mêmes conditions de polarisation et d'impédance de charge présentée à la fréquence fondamentale. Cette étude a mis en évidence les avantages et inconvénients de chacune des configurations. Nous avons pu mettre en évidence que dans la configuration NVNA, on contrôlait précisément l'impédance de charge présentée à la fréquence fondamentale mais que celles qui étaient présentées aux harmoniques étaient variables en fonction de la fréquence. Par contre, dans le cas du LSNA, un léger écart type est constaté sur la valeur de l'impédance présentée à la fréquence fondamentale f_0 en module et phase en fonction de la puissance injectée. Quant aux impédances présentées aux autres harmoniques, elles sont proches de 50 ohms. Des analyses sur nos dispositifs HBT Si/SiGe :C ont alors démontré l'impact de ces phénomènes sur les mesures de puissance hyperfréquence dans les domaines fréquentiel et temporel, puis des corrélations avec un modèle électrique non linéaire dans les mêmes conditions de polarisation et d'impédances de charges ont permis la validation de ces résultats.

Enfin, la quatrième partie a décrit le développement d'un modèle électrothermique non linéaire de transistor issu de la filière HBT Si/SiGe : C. Après un bref descriptif des modèles dédiés à la simulation de ces dispositifs, nous avons opté pour l'élaboration d'un modèle

électrique compact basé sur la topologie de HICUM L0. Chaque élément a alors été décrit et implémenté sous forme de boîte SSD (*Symbolically Defined Box*) sur ADS de manière à avoir un accès permettant la modification de leurs expressions analytiques avec un maximum de degrés de liberté. La précision de notre schéma électrique équivalent a ensuite été évaluée dans les domaines temporel et fréquentiel jusqu'à 50 GHz et de très bons accords ont été obtenus lors de nos corrélations avec les données expérimentales issues du NVNA dans différentes classes de polarisation et pour différentes impédances de charge. Nous avons alors mis en évidence l'impact de ces dernières présentées aux fréquences harmoniques et avons constaté que leurs influences n'étaient pas négligeable eu égard à la dynamique de mesure du NVNA qui en tient compte jusqu'à des niveaux de puissance hyperfréquence inférieurs à -60 dBm. Par ailleurs, le paramétrage des évolutions des courants en fonction de la température a mis en évidence l'influence des phénomènes thermiques sur le régime de forte injection et le gain en puissance linéaire. Nous avons alors démontré que l'autoéchauffement du transistor en classe A pouvait être repoussé en modifiant l'impédance de charge présentée à la fréquence fondamentale. On améliore ainsi le gain en puissance linéaire. En adaptant l'harmonique $2f_0$ à 50 ohms, on améliore le rendement en PAE limité par les effets des courants thermiques en régime de forte injection.

Ce travail a permis d'exposer les nombreuses possibilités qu'offrait le NVNA pour la caractérisation de dispositifs actifs en régime non linéaire. Ainsi nos échanges avec Agilent Technologies ont démontré sa précision de mesure aux fréquences harmoniques jusqu'à des puissances inférieures à -60 dBm. Ces résultats ont par ailleurs été évalués vis à vis du modèle non linéaire établi.

Dans le cadre des perspectives de ce travail, il serait intéressant de continuer à développer le banc pour des mesures d'intermodulations et en mode pulsé en puissance afin d'évaluer la précision du modèle compact mis en œuvre. Ces résultats permettront alors de prédire le comportement de dispositifs de puissance hyperfréquence lors de leurs utilisations en transmission RF en conditions réelles de fonctionnement. Notons aussi que le schéma équivalent que nous avons élaboré peut être sujet à d'éventuelles améliorations : d'une part, la prise en compte des phénomènes d'avalanche permettra d'évaluer l'impact de ces derniers sur les performances en puissance hyperfréquence dans les domaines fréquentiel et temporel. D'autre part le paramétrage en fonction de la géométrie du transistor peut permettre de développer des modèles scalables permettant de faire la conception de circuits intégrés

monolithiques pour un lien direct avec les procédés de fabrication. De plus, notre modèle peut être utilisé pour d'autres filières de HBTs.

Résumé

L'émergence des technologies de communication satellite et radar toujours en pleine essor nécessite des composants de puissance hyperfréquence de plus en plus compacts permettant d'intégrer sur une seule puce des fonctions analogiques/numériques, tout en réduisant le coût de fabrication. Dans ce contexte, le transistor bipolaire à hétérojonction HBT constitue un composant de choix afin d'améliorer les performances des transistors de puissance sur silicium pour les applications hyperfréquences en association avec la technologie CMOS. Ainsi, cette étude est dédiée à la caractérisation et la modélisation non linéaire de ces dispositifs actifs. Dans ce but, un banc de mesures non linéaires et un modèle prédictif grand signal ont été développés jusqu'à 50 GHz. Dans un premier temps, le banc de mesures non linéaires a été mis en œuvre autour du NVNA en configuration load-pull mesurant dans le domaine fréquentiel vis à vis du LSNA mesurant dans le domaine temporel. Cette configuration instrumentale associée à la dynamique du NVNA met en avant ses avantages et inconvénients. Par la suite, une procédure d'extraction pour l'élaboration d'un modèle électrique grand signal a été validée en régimes statique et dynamique. L'originalité de ce modèle prédictif est la procédure d'extraction ainsi que la mise en œuvre rapide s'appuyant sur les formules analytiques physiques des semiconducteurs. Les étapes d'extraction se sont avérées très efficaces lors des confrontations avec les données expérimentales du dispositif sous test dans les mêmes conditions de polarisation et d'impédances de charge. Nous avons alors mis en évidence l'impact des courants thermiques sur les performances en puissance hyperfréquence des transistors bipolaires dans les domaines temporel et fréquentiel.

Mots clefs :

Analyseur de réseaux non linéaire, NVNA, LSNA, Caractérisation, Adaptation d'impédances, Charge passive, Charge active, HBT, SiGe, Modélisation non linéaire, Hyperfréquences, Effets thermiques.

Abstract

The emergence of satellite communications and radar technologies always require more compact microwave power devices for integration of analog/digital operations on a single chip, reducing the manufacturing cost. As an exemple, since many years heterojunction bipolar transistor (HBT) permits to improve the silicon power transistor performances for microwave applications associated with CMOS technology. In this context, this work focuses on the characterization and modeling of these active devices. For this goal, a non linear bench and a large signal model are developed up to 50 GHz. On the first step, the non-linear measurement is carried out using the NVNA for load-pull measurements on the frequency domain and results are compared with those obtained from the LSNA on the time domain. This instrumental configuration associated with the dynamic operating capabilities of NVNA highlights its advantages and disadvantages. Subsequently, a SiGe HBT device extraction parameters procedure has been validated to establish a large signal model. The originality of this last one is its predictive extraction procedure and fast implementation based on the semiconductors analytical equations. Extraction steps are proven very effective in confrontations with the experimental data of the device under test with the same biases and for different load impedances. At last, thermal currents impacts on microwave power performance are discussed in time and frequency domains.

Keywords:

Non linear vector network analyzer, NVNA, LSNA, Characterization, Impedance matching, Passive load-pull, Activ load-pull, HBT, SiGe, Nonlinear modeling, Microwave, Thermal effects.