

N° d'ordre :



# THESE

Présentée à l'Université de Lille 1  
École Doctorale Sciences Pour l'Ingénieur

Pour obtenir le grade de :

## DOCTEUR DE L'UNIVERSITE

**Spécialité** : MICRO ET NANOTECHNOLOGIE, ACOUSTIQUE ET  
TELECOMMUNICATIONS

Par

**Alain AGBOTON**

**ETUDES THEORIQUES ET EXPERIMENTALES DE DISPOSITIFS A  
HETEROJONCTION AL(GA,IN)N/GAN POUR DES APPLICATIONS  
DE PUISSANCES EN BANDE Q (40.5 - 43.5GHZ)**

Soutenance le 01/07/2016 devant la commission d'examen

### Membres du jury :

M. Didier THERON	Professeur- Université Lille1	Examineur
M. Arnaud CURUTCHET	Maitre de Conférences - Université de Bordeaux	Examineur
M. Abdou DJOUADI	Professeur - Université de Nantes	Examineur
M. Jean Marie BLUET	Professeur - INSA de Lyon	Rapporteur
M. Omar ELMAZRIA	Professeur - Université de Lorraine	Rapporteur
M. Jean-Claude De JAEGER	Professeur- Université Lille 1	Directeur de thèse
M. Nicolas DEFRANCE	Maitre de Conférences – Université Lille1	Encadrant de thèse



À mon Père, à ma Mère, à Ita,

À Apauline, Anthony et Ita-Marie

À ma petite maman bretonne,



# Remerciements

Ce présent travail a été effectué au sein du groupe Composants et dispositifs Microondes de Puissance, à l'Institut d'Electronique, de Microélectronique et de Nanotechnologie (IEMN) dirigé par le professeur Lionel Buchaillet.

Je souhaite tout d'abord remercier l'ANR SATELLITE pour le financement de ces travaux de thèse.

J'adresse mes sincères remerciements au professeur Jean-Claude De Jaeger qui a assuré la direction de ce travail. Merci pour vos compétences scientifiques ; merci également pour la confiance que vous m'avez témoignée, votre disponibilité, votre compréhension, votre sens de l'écoute. Merci de m'avoir soutenu et épaulé jusqu'au bout.

Du fond du cœur je souhaite remercier et témoigner toute ma reconnaissance au docteur Nicolas Defrance, maître de conférence à Polytech'Lille et encadrant de cette thèse. Nicolas, merci pour toutes tes connaissances scientifiques et pédagogiques, merci d'avoir su me tenir, retenir et poussé jusqu'au bout, les mots me manquent pour pouvoir te remercier comme il le faut car

sans toi cette thèse n'aurait pas eu cette présente qualité. En te souhaitant une belle et brillante carrière, je te remercie encore et encore.

Je remercie le Docteur Marie Lesecq, maître de conférences à l'IUT de Lille1, ainsi que Philippe Altuntas pour leurs compétences en technologie.

Je souhaite également remercier tous les membres de la centrale de caractérisation, tout particulièrement ma petite Ness-Ness ; Vanessa merci pour tes compétences que tu partages dans la joie et la bonne humeur, merci pour ta sympathie et bisous à Tom Pouce.

Je remercie le professeur Tuami Lasri, merci Tuami pour vos nombreux conseils et votre sympathie. Ce fut un plaisir de travailler avec vous au sein de l'EDSPI. Et que vive l'ASPID !

Merci à tout le personnel de l'IEMN, notamment à l'ex Team accueil (Sylvie, Farah, Cécile et Célia), merci à Anne et Michelle de la reprographie. Mention spéciale à ma Belle-Maman Norah (tes bisous et ta joie de vivre vont me manquer). Sans oublier Philippe, Martine et Valérie.

Je ne saurai terminer sans remercier mes amis:

Thomas Aviles, Gaetan Dufour, Yann Desmet, Cora Donche & Maxime Thirault, Marina Deng, Matthieu Pawlik, Adrien Buissonnière, Fabio Manca, Quentin Hivin..., sans oublier la team BDM et toutes ces personnes qui ont contribué à rendre ces 3 dernières années mémorables.

Enfin merci à ma famille de coeur:

Soukeyna. F. Diène (Ma Sha Allah mme Bamba Ly), Oumou et Abdoul Ly, Maguette Diagne, Sama Kharite (Ndiémé Dieng), Sister Awa Cheikh (Mme Ndao), Khoudja Ndiaye (Tata Pop), Tabiishka (la princesse russe), Sama grand Alboury Ndao, Mon frangin Amadou Lô, Doudou N'Danane, Konaté le khoulouwalé et Olivier Saumande (futur moussé Ndiaye in Sha Allah)







# Table des matières

Remerciements .....	iv
Table des matières .....	viii
Liste des Tableaux .....	xiv
Liste des figures .....	xvi
Introduction générale .....	1
Chapitre 1 - Propriétés des matériaux Nitrurés .....	7
1. Introduction.....	7
2. Rappels des propriétés physiques du Nitrure de Gallium.....	8
2.1. Structure cristalline .....	8
2.2. Techniques de croissance du GaN .....	10
2.2.1. Epitaxie par Jets Moléculaires (MBE).....	10
2.2.2. Epitaxie en phase vapeur aux organométalliques.....	11
2.3. Substrats utilisés pour la croissance du GaN.....	12
2.3.1. GaN massif .....	12
2.3.2. Saphir.....	13
2.3.3. Carbure de silicium.....	14
2.3.4. Silicium (111).....	14
2.3.5. Substrats composites : SopSiC et SiCopSiC .....	15
2.3.6. Substrats diamant.....	15
2.4. Structure de bandes (AlGa <sub>n</sub> N, InAlN).....	16
2.4.1. Nature du Gap.....	17
2.4.2. Les Composés ternaires .....	17
2.5. Propriétés électroniques .....	18
2.5.1. Permittivité des matériaux .....	18
2.5.2. Excitation et transport électronique .....	19
2.6. Effet de la polarisation dans le cristal.....	21
2.6.1. Classe cristalline .....	21

2.6.2.	Polarisation spontanée .....	21
2.6.3.	Polarisation piézoélectrique des semi-conducteurs III-N.....	23
2.6.4.	Polarisation résultante.....	24
2.7.	Propriétés thermiques.....	25
2.7.1.	Température et gap .....	25
2.7.2.	Polarisation pyroélectrique .....	26
2.7.3.	Température et transport électronique .....	27
3.	Propriétés physiques des hétérojonctions Al (In, Ga) N/GaN.....	28
3.1.	Généralités.....	28
3.2.	Principe de formation du diagramme de bandes.....	30
3.3.	Influence de l'épaisseur de barrière.....	31
3.4.	Influence du taux d'Aluminium .....	32
4.	HEMTs Al (In, Ga) N/GaN.....	33
4.1.	Hétérostructure typique du HEMT .....	33
4.2.	Principe de fonctionnement d'un transistor HEMT.....	35
4.3.	Propriétés électriques .....	36
4.3.1.	Analyse du champ électrique.....	36
4.3.2.	L'ionisation par impact.....	37
4.4.	Les effets de pièges .....	38
4.4.1.	Energie d'activation des pièges .....	38
4.4.2.	Les pièges en surface .....	39
4.4.3.	Les pièges en volume .....	40
4.4.4.	Conclusion sur les effets de pièges.....	40
4.5.	Etat de l'art .....	41
5.	Conclusion .....	42
<b>Bibliographie .....</b>		<b>43</b>

<b>Chapitre 2 - Analyse des contacts Schottky et Ohmiques sur semi-conducteurs à base de GaN .....</b>	<b>55</b>
1. Introduction.....	55
2. Etude des contacts Schottky .....	56
2.1. Généralités sur les contacts Schottky.....	56
2.1.1. Modèles de formation de la barrière Schottky.....	56
2.1.1.1. Le modèle de Schottky-Mott .....	56
2.1.1.2. Le modèle de Bardeen .....	58
2.1.1.3. Le modèle de Cowley et Sze .....	59
2.1.2. Mécanisme de transport dans une jonction Schottky .....	60
2.1.2.1. Diode homogène.....	60
2.1.2.2. Diode inhomogène.....	63
2.2. Généralités sur les contacts ohmiques.....	65
2.3. Caractérisation des Contacts Schottky .....	67
2.3.1. Extraction des paramètres électriques .....	67
2.3.2. Présentation et Analyse des résultats.....	68
2.3.2.1. Courant $I_g$ en fonction de la tension $V_{gs}$ .....	68
2.3.2.2. Etude du paramètre $E_{00}$ .....	72
2.3.2.3. Application du Modèle de Werner .....	76
2.4. Conclusion sur les contacts Schottky.....	79
3. Etude des contacts ohmiques .....	80
3.1. Technique de mesure .....	80
3.2. Présentation et Analyse des Résultats .....	82
4. Conclusion .....	84
<b>Bibliographie .....</b>	<b>85</b>

# Chapitre 3 -Analyse physique et caractérisation électrique en régimes statique, pulsé et dynamique des transistors HEMTs Al(In, Ga)N/GaN ..... 91

1.	Introduction.....	91
2.	Présentation des structures .....	92
2.1.	Structure épitaxiale .....	92
2.2.	Processus de fabrication.....	92
2.3.	Topologies.....	94
3.	Analyse et extraction du schéma équivalent en régime linéaire .....	95
3.1.	Présentation du Schéma équivalent petit signal .....	95
3.1.1.	Les éléments extrinsèques .....	95
3.1.2.	Les éléments intrinsèques .....	97
3.2.	Extraction du schéma électrique équivalent du transistor HEMT.....	99
3.2.1.	Caractérisation des éléments d'accès au transistor.....	100
3.2.1.1.	procédure d'épluchage Open-Short .....	100
3.2.1.2.	Procédure d'extraction Cold-FET .....	102
3.2.1.3.	Application de la méthode d'extraction Cold-FET .....	104
3.2.2.	Extraction des éléments intrinsèques.....	106
3.2.2.1.	Méthode d'extraction des éléments intrinsèques.....	106
3.2.2.2.	Application de la méthode d'extraction des éléments Intrinsèques .....	107
3.2.3.	Conclusion sur l'extraction des éléments du Schéma équivalent.....	107
4.	Caractérisation des HEMTs AlGaIn/GaN et InAlN/GaN .....	108
4.1.	Caractérisation en régime Statique .....	108
4.1.1.	L'effet de coude ou « kink ».....	110
4.1.2.	Etude de la caractéristique de transfert $g_m(V_{gs})$ .....	112
4.2.	Caractérisation en régime pulsé.....	114
4.2.1.	Principe de la caractérisation en régime pulsé.....	115
4.2.2.	Caractéristique $I_{ds}(V_{ds})$ en régime pulsé .....	116
4.3.	Caractérisation hyperfréquence.....	117
4.3.1.	Extraction de $f_t$ et $f_{Max}$ .....	117

4.3.1.1.	Procédures d'extraction .....	117
4.3.1.2.	Application des procédures d'extraction .....	119
4.3.2.	Etude du temps de transit.....	120
4.3.2.1.	Temps de transit et schéma équivalent petit-signal .....	120
4.3.2.2.	Technique d'extraction du temps de transit.....	123
4.3.2.3.	Variabilité de la méthode d'extraction .....	126
4.3.3.	Evolution du temps de transit total en fonction des paramètres topologiques des transistors .....	128
4.4.	Extraction du coefficient ( $\alpha$ ) de la force image .....	132
4.4.1.	Extraction de $v_e$ et $W_D$ .....	132
4.4.2.	Résultats expérimentaux.....	134
5.	Conclusion .....	136
<b>Bibliographie .....</b>		<b>138</b>

## Chapitre 4 - Caractérisation des pièges au niveau du volume et des interfaces des HEMTs Al(In,GaN)N/GaN..... 145

1.	Introduction.....	145
2.	États d'interface .....	146
2.1	Généralités.....	146
2.2	Conséquences de la présence d'états d'interface .....	146
2.2.1	La Position du niveau de Fermi à l'équilibre .....	146
2.2.2	Le blocage du niveau de Fermi à l'interface .....	147
2.2.3	Phénomènes de piégeage, dé-piégeage et recombinaison .....	148
3.	Extraction des états d'interface .....	150
3.1	Détermination du $D_{it}$ par l'extraction des tensions de pincement en conditions de gate-lag et drain-lag .....	150
3.2	Extraction du $D_{it}$ par les mesures $I_{ds}(V_{gs})$ en régime statique .....	152
3.3	Extraction du $D_{it}$ par les mesures $C(V_{gs})$ .....	154
3.4	Extraction du $D_{it}$ par la méthode de la conductance $G(V)$ .....	158
3.5	Comparaison des quantités de $D_{it}$ extraites avec les différentes méthodes d'extraction. ....	164
4.	Conclusion .....	165

Bibliographie .....	167
Conclusion générale et Perspectives .....	170
Liste des Publications .....	175
Résumé .....	185
Abstract.....	187

# Liste des Tableaux

<b>Tableau I-1:</b> Paramètres de maille (en Å) des structures cristallines de type Wurtzite Pour le GaN, l'AlN et InN à 300K [8].....	9
<b>Tableau I-2:</b> Propriétés des principaux substrats utilisés pour la croissance du GaN .....	16
<b>Tableau I-3:</b> gap et masse effective pour le GaN, l'AlN et l'InN à 300K [29] [30].....	17
<b>Tableau I-4:</b> Permittivité relative des matériaux III-N hexagonaux [35] [36].....	19
<b>Tableau I-5:</b> Propriétés de transport volumique à 300K pour les matériaux binaires nitrurés	21
<b>Tableau I-6:</b> Paramètres relatifs aux polarisations spontanée et piézoélectrique pour le GaN, l'AlN et l'InN orientés élément III [40] [41] [42].....	25
<b>Tableau I-7:</b> Coefficients de dilatation thermique et pyroélectrique primaire orientation face III [44] [45].....	26
<b>Tableau I-8:</b> Polarisation et densité de porteurs dans les hétérojonctions AlGaIn/GaN et InAlN/GaN [47] [49] pour des potentiels de surface respectifs de 1.6eV et 2.....	29
<b>Tableau II-1:</b> Paramètres $E_0/kTq$ à différentes températures pour les FatFETs Ni/Au, Mo/Au, Ni/Mo/Au et Pt/Ti/Au .....	73
<b>Tableau II-2:</b> Anomalie $T_0$ pour des grilles de FatFETs Ni/Au, Mo/Au (30/400nm), Ni/Mo/Au et Pt/Ti/Au (5/30/400nm).....	76
<b>Tableau II-3:</b> Hauteur de barrière Schottky et déviation standard obtenue en fonction de la température par application du modèle de Werner. ....	77
<b>Tableau II-4:</b> Constantes de Richardson obtenues en fonction du digramme de Richardson « modifié » pour des grilles Ni/Au, Mo/Au, Ni/Mo/Au et Pt/Ti/Au.....	79
<b>Tableau II-5:</b> résistance de contact ( $R_c$ ) et résistance spécifique de contact ( $\rho_c$ ) pour des températures allant de 77 à 297K.....	82
<b>Tableau III-1:</b> Paramètres matériau mesurés pour A, B et C. ....	93
<b>Tableau III-2:</b> inductances et capacités d'accès extraites avec la méthode open-short a partir de motifs open et short de developpement $W=2x25\mu m$ et $2x50\mu m$ , réalisés sur l'épitaxie (A). ....	102
<b>Tableau III-3:</b> Résistances d'accès $R_s$ , $R_g$ et $R_d$ déterminées en appliquant la méthode cold-FET à des transistors de $W=2x25\mu m$ , $L_g=100nm$ et $L_{ds}=2.5\mu m$ , réalisés sur les épitaxies A, B et C. ....	105
<b>Tableau III-4:</b> paramètres extraits pour les transistors de développement $W=2x25\mu m$ avec $L_g=100nm$ et $L_{ds}=2.5\mu m$ , réalisés sur les épitaxies A, B et C.....	107

<b>Tableau III-5:</b> grandeurs électriques caractéristiques à partir des réseaux $I_{ds}(V_{ds})$ et $G_m(V_{gs})$ pour les HEMTs sur épitaxies A, B et C ( $W= 2 \times 25 \mu\text{m}$ , $L_g=100\text{nm}$ et $L_{ds}=2.5 \mu\text{m}$ ). .....	110
<b>Tableau III-6:</b> présentation de la transconductance maximale et de la tension de pincement à $V_{ds}=4\text{V}$ ainsi que du DIBL pour les transistors $W=2 \times 25 \mu\text{m}$ , $L_g= 100\text{nm}$ et $L_{ds}=2.5$ réalisés sur les épitaxies A, B et C .....	114
<b>Tableau III-7:</b> pourcentage de pertes lié au gate-lag et au drain lag pour les transistors $W= 2 \times 25 \mu\text{m}$ $L_g =100\text{nm}$ $L_{ds}= 2.5 \mu\text{m}$ , $W= 2 \times 25 \mu\text{m}$ $L_g =100\text{nm}$ $L_{ds}= 2.5 \mu\text{m}$ respectivement sur les épitaxies A et B.....	117
<b>Tableau III-8:</b> fréquences de coupure du gain en courant $f_t$ et en puissance $f_{max}$ obtenues pour les HEMTs $W= 2 \times 25 \mu\text{m}$ , $L_g=100\text{nm}$ et $L_{ds}=2.5 \mu\text{m}$ sur les épitaxies A, B et C aux points de polarisations correspondant au $g_{m,max}$ .....	119
<b>Tableau III-9:</b> $\tau_{int}$ , $\tau_{charge}$ et $\tau_{drain}$ à $V_{ds}= 6\text{V}$ , $8\text{V}$ et $10\text{V}$ pour un transistor HEMT de $W= 2 \times 25 \mu\text{m}$ , $L_g =100\text{nm}$ et $L_{ds}= 2.5 \mu\text{m}$ réalisé sur l'épitaxie A.....	125
<b>Tableau III-10:</b> marge de variation sur le $\tau_{drain}$ , $\tau_{charge}$ et $\tau_{int}$ pour différentes tensions $V_{ds}$ lorsqu'on a 5% de marge de variation sur $\tau_{total}$ .....	127
<b>Tableau III-11:</b> coefficient $\alpha$ et marge de variation à $V_{ds} = 8\text{V}$ (pour 5% sur $\tau_{total}$ ) pour différents transistors réalisés sur les épitaxies A, B et C. ....	135
<b>Tableau IV-1:</b> quantités de $D_{it}$ obtenues en conditions de gate-lag et de drain-lag sur des HEMTs AlGaIn/GaN.....	151
<b>Tableau IV-2:</b> quantités de $D_{it}$ obtenues par les différentes méthodes d'extraction à des températures de $77\text{K}$ et $297\text{K}$ .....	165



# Liste des figures

<b>Figure I-1:</b> les différentes structures cristallines pour des semi-conducteurs nitrurés .....	8
<b>Figure I-2:</b> structure cristalline Wurtzite du GaN .....	9
<b>Figure I-3:</b> plan synoptique d'un bâti de croissance par EJM (MBE) .....	10
<b>Figure I-4:</b> plan synoptique d'un bâti de croissance EPVOM (MOCVD) [13] .....	11
<b>Figure I-6:</b> orientation Cristalline du GaN sur substrat Si (111) [13] .....	14
<b>Figure I-7:</b> structure d'un substrat après report SmartCut™ .....	15
<b>Figure I-8:</b> première zone de Brillouin et structure de Bande du GaN, de l'AlN et de l'InN de type Wurtzite. $E_f$ est définie à 0eV à T=0 K. [28] .....	17
<b>Figure I-9:</b> bandes d'énergie interdite pour différents matériaux semi-conducteurs en fonction des paramètres de maille [34] .....	18
<b>Figure I-10:</b> vitesse de dérive des électrons en fonction du champ électrique à 300K dans les matériaux massifs InN, GaN et AlN. Ces caractéristiques sont calculées par la méthode Monte Carlo [37] .....	20
<b>Figure I-11:</b> répartition des moments dipolaires dans le cas du GaN face Ga et face N .....	22
<b>Figure I-12:</b> génération d'un champ électrique à travers deux couches fines de GaN Wurtzite de polarités différentes .....	23
<b>Figure I-13:</b> sens de polarisation piézoélectrique dans le GaN pour les contraintes en tension et en compression .....	24
<b>Figure I-14:</b> bande interdite $E_g$ en fonction de la température T dans les semi-conducteurs binaire GaN, AlN et InN obtenue à partir du modèle de Varshmi [34] .....	26
<b>Figure I-15:</b> mobilités électroniques en fonction du champ électrique et de la température dans le cas du GaN massif [46]. .....	27
<b>Figure I-16:</b> polarisations spontanée et piézoélectrique au sein des hétérojoctions $Al_xGa_{1-x}N/GaN$ et $In_{0.17}Al_{0.83}N/GaN$ [47] .....	28
<b>Figure I-17:</b> diagramme de la bande de conduction de l'hétérojonction AlGaIn/GaN à l'équilibre thermodynamique .....	30
<b>Figure I-18:</b> évolution de la densité de charges $n_s$ en fonction de l'épaisseur de barrière .....	31
<b>Figure I-19:</b> évolution de diagramme d'énergie et de la densité volumique de charges dans une structure de type $Al_xGa_{1-x}N/GaN$ , en fonction du pourcentage x d'aluminium. ....	33
<b>Figure I-20:</b> hétérostructure typique pour la réalisation de HEMTs .....	33

<b>Figure I-21:</b> comparaison du diagramme de bande et de la densité d'électrons en volume d'une hétérostructure ( $\text{Al}_{0.29}\text{Ga}_{0.71}\text{N}/\text{GaN}$ ) avec et sans espaceur d'AlN (1nm).....	34
<b>Figure I-22:</b> diagramme de bande comparant une hétérostructure ( $\text{Al}_{0.29}\text{Ga}_{0.71}\text{N}/\text{GaN}$ ) sans et avec cap de GaN (0.5nm).....	35
<b>Figure I-23:</b> topologie usuelle d'un HEMT AlGaN/GaN .....	35
<b>Figure I-24:</b> influence de la polarisation sur l'évolution des charges au sein d'un transistor HEMT [68].....	36
<b>Figure I-25:</b> évolution du champ électrique dans le canal par rapport à l'axe longitudinal à $V_{ds}=11\text{V}$ , $I_d=939\text{mA}\cdot\text{mm}^{-1}$ à $V_{gs}=0\text{V}$ et $I_{ds}=521\text{mA}\cdot\text{mm}^{-1}$ à $V_{gs}=-4\text{V}$ [13] .....	37
<b>Figure I-26:</b> illustration de la création d'une paire électron-trou à la suite d'une ionisation par impact.....	37
<b>Figure II-1:</b> diagramme énergétique d'un métal et d'un semi-conducteur de type (n) tel que $q\phi_m > q\phi_s$ .....	57
<b>Figure II-2:</b> Diagrammes énergétiques simplifiés d'une structure métal/SC de type (n) soumise à une polarisation en direct ( $V>0$ ) et à une polarisation inverse ( $V<0$ ) (sans états d'interface) .....	57
<b>Figure II-3:</b> diagramme énergétique à l'équilibre thermodynamique d'un métal et d'un semi-conducteur de type (n) tel que $q\phi_m > q\phi_s$ [98].....	58
<b>Figure II-4:</b> diagramme énergétique des bandes dans un contact métal semiconducteur de type (n) dans le cas général .....	59
<b>Figure II-5:</b> Emission thermoïonique assistée par effet de champ (TFE) et émission de champ (FE) sous une polarisation directe [103]. .....	62
<b>Figure II-6:</b> modèle de la fluctuation spatiale de la barrière Schottky.....	63
<b>Figure II-7:</b> contact métal/SC : a) avant contact, b) après contact à l'équilibre thermodynamique avec $\phi_m > \phi_{sc}$ .....	65
<b>Figure II-8:</b> coefficient $\alpha$ et $\beta$ à partir de la caractéristique $I_{gs}(V_{gs})$ .....	68
<b>Figure II-9:</b> variation du courant de grille en direct en fonction de la tension $V_{gs}$ pour des FatFETs Ni/Au, Mo/Au, Ni/Mo/Au et Pt/Ti/Au .....	69
<b>Figure II-10:</b> variation du courant de grille en direct en fonction de la tension $V_{gs}$ à différentes températures pour des FatFETs Ni/Au, Mo/Au, Ni/Mo/au et Pt/Ti/Au.....	70
<b>Figure II-11:</b> paramètres $\phi_{b0}$ et $\eta$ pour des fatFETs Ni/Au, Mo/Au, Ni/Mo/Au et Pt/Ti/Au en fonction de la température.....	71
<b>Figure II-12:</b> estimation de $\eta$ par la méthode de la dérive et de l'extrapolation linéaire.....	73

<b>Figure II-13:</b> variation de $\phi_b$ et $\phi_{FB}$ en fonction de la température pour les FatFETs Ni/Au, Mo/Au, Ni/Mo/Au et Pt/Ti/Au.....	74
<b>Figure II-14:</b> caractéristique $\eta T$ en fonction de $T$ pour des grilles de FatFETs Ni/Au, Mo/Au (30/400nm), Ni/Mo/Au et Pt/Ti/Au (5/30/400nm) .....	75
<b>Figure II-15:</b> Fluctuations de la hauteur de barrière en fonction de la température pour des grilles FatFETs Ni/Au, Mo/Au (30/400nm), Ni/Mo/Au et Pt/Ti/Au (5/30/400nm) .....	77
<b>Figure II-16:</b> diagramme de Richardson « modifié » en fonction de la température pour des grilles Ni/Au, Mo/Au, Ni/Mo/Au et Pt/Ti/Au.....	78
<b>Figure II-17:</b> a) Schéma d'une échelle TLM, b) Schéma synoptique des résistances entre deux plots de l'échelle TLM .....	80
<b>Figure II-18:</b> droite représentant la résistance totale en fonction de l'écartement entre les plots, utilisée pour la méthode TLM .....	81
<b>Figure II-19:</b> mesures de la $R_T$ en fonction de l'écartement entre les plots( TLM).....	82
<b>Figure II-20 :</b> comparaison de la résistance spécifique $\rho_c$ expérimentale par rapport à la valeur théorique dans le cas des modèles TE, TF et FE.....	83
<b>Figure III-21:</b> structures épitaxiales associées aux échantillons A (AlGaIn/GaN avec 10nm de barrière), B (AlGaIn/GaN 14nm de barrière) et C (InAlIn/GaN avec 10nm de barrière).....	93
<b>Figure III-22:</b> réticule du Masque BUZZ utilisé pour la réalisation des HEMTs .....	94
<b>Figure III-23:</b> représentation des éléments du circuit équivalent à un HEMT [126] .....	95
<b>Figure III-24:</b> paramètres $S_{ij}$ en fonction des paramètres d'entrée et de sortie du quadripôle.....	99
<b>Figure III-25:</b> structures d'épluchage (a) Open et (b) Short.....	100
<b>Figure III-26:</b> procédure d'épluchage Open-Short .....	101
<b>Figure III-27:</b> Mesure hyperfréquence Open de 250 MHz à 67 GHz en configuration (a) $W = 2 \times 25 \mu\text{m}$ et (b) $W = 2 \times 50 \mu\text{m}$ . Paramètres de transmission $S_{12}$ (noir), réflexion à l'entrée $S_{11}$ (rouge) et en sortie $S_{22}$ (bleu). .....	101
<b>Figure III-28:</b> Schéma équivalent résultant des conditions $V_{ds}=0V$ et $V_{gs} \ll V_p$ .....	103
<b>Figure III- 29:</b> Extractions des inductances ( $l_g, l_d$ ) et des résistances ( $R_g, R_d$ et $R_s$ ) relatives au transistor de $W=2 \times 25 \mu\text{m}$ , $L_g=100\text{nm}$ et $L_{ds}=2.5 \mu\text{m}$ réalisé sur l'épitaxie A. ....	104
<b>Figure III-30:</b> résultat d'extraction des capacités $C_{pg}$ (en noir), $C_b$ (en bleu) et $C_{pd} + C_{ds}$ (en rouge) .....	105
<b>Figure III-31:</b> schéma intrinsèque équivalent à 8 éléments.....	106
<b>Figure III-32:</b> Caractéristique $I_{ds}(V_{ds})$ pour $V_{gs}$ allant de -4 à 0V par pas de 0.5V à température ambiante, de transistors HEMTs de $W=2 \times 25 \mu\text{m}$ , $L_g=100\text{nm}$ et $L_{ds}= 2.5 \mu\text{m}$ .....	109

<b>Figure III-33:</b> tension drain-source intrinsèque d'apparition du lieu de l'effet kink en fonction de $V_{gs}$ .....	111
<b>Figure III-34:</b> $I_{ds}(V_{gs})$ et $g_m(V_{gs})$ de transistors HEMTs $W=2 \times 25 \mu m$ , $L_g=100 nm$ et $L_{ds}=2.5 \mu m$ .....	112
<b>Figure III-35:</b> caractéristique $g_m(V_{gs})$ pour $V_{ds} = 4, 6, 8, 10 V$ et détermination de la tension de pincement .....	113
<b>Figure III-36:</b> profil du potentiel de canal sur une structure à canal court à $V_{ds} = 0 V$ et $V_{ds} > 0 V$ .....	113
<b>Figure III-37:</b> réseaux $I_{ds}(V_{ds})$ pulsé et DC de transistors $W=2 \times 25 \mu m$ , $L_g=75 nm$ et $L_{ds}=1.5 \mu m$ réalisés sur les épitaxies A (a) et C (b), présentant les dégradations liées aux effets thermique, gate-lag et drain-lag.....	116
<b>Figure III-38:</b> caractéristiques $H_{21}$ et $U$ du transistor $W=2 \times 25 \mu m$ $L_g=100 nm$ et $L_{ds}=2.5 \mu m$ réalisées sur les différentes épitaxies .....	119
<b>Figure III-39:</b> schéma équivalent à 8 éléments (a) et schéma équivalent présentant une branche parasite permettant de prendre en comptes les pertes dans le substrat.....	121
<b>Figure III-40:</b> détermination de $\tau_{int} + \tau_{drain}$ pour $V_{ds} = 6, 8$ et $10 V$ pour un transistor réalisé sur l'épithaxie A ( $W= 2 \times 25 \mu m$ , $L_g=100 nm$ et $L_{ds}= 2.5 \mu m$ ).....	124
<b>Figure III-41:</b> $\tau_{total}$ en fonction de $V_{ds} - (R_d + R_s) I_{ds}$ à $V_{ds} = 6, 8$ et $10 V$ pour le transistor $W= 2 \times 25 \mu m$ , $L_g = 100 nm$ et $L_{ds}= 2.5 \mu m$ réalisé sur l'épithaxie A.....	124
<b>Figure III-42:</b> Contribution du $\tau_{int}$ , du $\tau_{charge}$ et du $\tau_{drain}$ dans le $\tau_{total}$ à $V_{ds} = 6, 8$ et $10 V$ . Transistor réalisé sur l'épithaxie A ( $W= 2 \times 25 \mu m$ , $L_g = 100 nm$ et $L_{ds}=2.5 \mu m$ ).....	125
<b>Figure III-43:</b> $\tau_{int} + \tau_{drain}$ relatif à une variation (égale à 5% de $f_t$ ) sur la caractéristique $\tau_{total}(\frac{1}{I_{ds}})$ du transistor réalisé sur l'épithaxie A (transistor $W= 2 \times 25 \mu m$ , $L_g = 100 nm$ , $L_{ds}= 2.5 \mu m$ ) .....	126
<b>Figure III-44:</b> $\tau_{charge} + \tau_{int}$ et $\tau_{drain}$ relatifs à une variation (égale à 5% de $f_t$ ) sur la caractéristique $\tau_{total}(\frac{1}{V_{ds} - (R_d + R_s) I_{ds}})$ du transistor réalisé sur l'épithaxie A (transistor $W= 2 \times 25 \mu m$ , $L_g=100 nm$ , $L_{ds}= 2.5 \mu m$ ).....	127
<b>Figure III-45:</b> évolution de $\tau_{drain}$ en fonction de $L_g$ à $V_{ds} = 10 V$ pour des transistors de $W= 2 \times 50 \mu m$ et de $L_{ds}= 2.5 \mu m$ réalisés sur les épithaxies A, B et C.....	128
<b>Figure III-46:</b> évolution de $\tau_{charge}$ en fonction de $L_g$ à $V_{ds} = 10 V$ pour des transistors de $W= 2 \times 50 \mu m$ et de $L_{ds}= 2.5 \mu m$ réalisés sur les épithaxies A, B et C.....	130
<b>Figure III-47:</b> évolution de $\tau_{int}$ en fonction de $L_g$ à $V_{ds} = 10 V$ pour HEMTs réalisés sur les épithaxies A, B et C ( $W= 2 \times 50 \mu m$ et de $L_{ds}= 2.5 \mu m$ ).....	131

**Figure III-48:** évolution du  $\tau_{drain}$  en fonction de  $L_{ds}$  à  $V_{ds} = 10V$  pour des HEMTs réalisés sur les l'épitaxie A, B et C ( $W= 2x25\mu m$  et  $L_{gs}= 100nm$ ) ..... 131

**Figure III-49 :** évolution du  $\tau_{charge}$  en fonction de  $L_{ds}$  à  $V_{ds} = 10V$  pour des HEMTs réalisés sur les l'épitaxie A, B et C ( $W= 2x25\mu m$  et  $L_{gs}= 100nm$ ) ..... 132

**Figure III-50 :** évolution du  $\tau_{int}$  en fonction de  $L_{ds}$  à  $V_{ds} = 10V$  pour des HEMTs réalisés sur les l'épitaxie A, B et C ( $W= 2x25\mu m$  et  $L_{gs}= 100nm$ ) ..... 132



# Introduction générale

A l'origine d'une nouvelle révolution industrielle, la microélectronique a, durant le demi-siècle dernier, profondément modifié et révolutionné les modes de vie des hommes à travers le développement des télécommunications, de l'automobile, de l'informatique, des logiciels... En effet, depuis la réalisation du premier transistor en 1947 et celle du premier circuit intégré constitué de 6 transistors en 1959, le nombre de composants par puce a connu un accroissement exponentiel. En 1975, Gordon Moore (cofondateur du groupe Intel) affirmait que le nombre de transistors par circuit intégré doublerait tous les 18 mois. Cette émergence de l'industrie de la microélectronique a entraîné une évolution du même ordre dans tous les secteurs associés, et a eu un impact profond sur l'évolution de la structure économique mondiale.

L'émergence et le succès de la microélectronique sont grandement liés aux propriétés remarquables du silicium. Ce matériau est le plus communément utilisé pour la réalisation des dispositifs électroniques et représente près de 95% du marché mondial. Cependant, ses limitations physiques, notamment en termes de tension de claquage et de vitesse de saturation ouvrent la voie à l'utilisation d'autres matériaux semi-conducteurs parmi lesquels on trouve des matériaux III-V tels que le Nitrure de Gallium (GaN). Ce dernier présente une large bande interdite, une bonne mobilité électronique et vitesse de saturation, un fort champ de claquage ainsi qu'une grande stabilité chimique dans sa forme Wurtzite. Ces différents avantages ont fait du GaN un excellent candidat pour les applications de puissance hyperfréquence. Toutefois, lors de la réalisation de transistors à base de GaN, on se confronte à une difficulté majeure qui est celle de l'élaboration d'un substrat en GaN massif pour laquelle aucune solution viable n'a encore été trouvée. Ainsi, l'idée de réaliser les épitaxies sur des substrats de type Silicium, SiC, Saphir etc. a émergé, mais avec les techniques d'hétéro-épitaxies utilisées, seules des couches de piètre qualité étaient obtenues. En effet, celles-ci présentaient des désaccords de mailles extrêmement pénalisants, permettant la réalisation de composants optroniques mais pas celle de composants électroniques.

Ce n'est que vers les années 1990 qu'une technique consistant à intercaler, au début de la croissance, un réseau de nucléation à base de GaN et d'AlN a été développée, ce qui a permis de résorber en partie le désaccord de maille et d'obtenir enfin des couches de meilleure qualité.

Il s'en suivit alors en 1993, soit plus de 40 ans après le développement du premier transistor, la fabrication du premier transistor à base d'AlGaN/GaN. Depuis, la technique de fabrication des transistors de type HEMT AlGaN/GaN n'a cessé d'être améliorée au point où ces composants constituent aujourd'hui l'un des meilleurs compromis puissance-fréquence dans un large domaine d'applications (électronique de puissance, communication sans fil, radar etc.).

En outre ces dernières années, d'autres structures HEMTs de type InAlN/GaN ont été développées. Comparativement aux HEMTs AlGaN/GaN, ils permettent de multiplier par deux la densité de porteurs dans le canal de conduction. Les performances en termes de fréquences de coupures en courant, de gains en puissance et de rendements obtenus notamment en améliorant la qualité de l'interface AlInN/GaN et en utilisant une couche barrière d'InAlN avec un faible désaccord de maille par rapport à la couche tampon de GaN, se sont avérées meilleures.

Nonobstant la commercialisation des transistors HEMTs AlGaN/GaN et les performances atteintes par les HEMTs InAlN/GaN, la filière GaN n'a pas encore donné sa pleine mesure. Son développement reste principalement limité par le contrôle et la stabilisation des états de pièges qui lui sont inhérents.

C'est dans ce cadre que cette thèse intitulée « Etudes théoriques et expérimentales de dispositifs à hétérojonction Al(Ga,In)N /GaN pour des applications de puissance en bande Q (40,5-43,5Ghz) » a été financée par l'Agence Nationale de la Recherche. Elle a été réalisée au sein du groupe Composants et Dispositifs Microondes de Puissance, de l'Institut d'Electronique de Microélectronique et de Nanotechnologie sous la direction de Monsieur Jean-Claude De-Jaeger et l'encadrement de Monsieur Nicolas Defrance. Ce manuscrit s'articule autour de 4 chapitres.

Le premier présentera les principales propriétés des matériaux III-N afin d'établir une meilleure compréhension des hétérostructures AlGaN/GaN et InAlN/GaN.

Dans le deuxième chapitre, la caractérisation de contacts Schottky et Ohmiques réalisés sur des hétérostructures de type InAlN/GaN sera effectuée. Les résultats permettront d'analyser et d'identifier les différents mécanismes de transport mis en jeu dans ces types de contacts.

Quant au troisième chapitre, il met en évidence l'analyse physique et la caractérisation électrique de transistors HEMTs réalisés sur deux hétérostructures en  $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$  qui présentent des barrières d'épaisseurs 10nm et 14nm et une structure du type  $\text{In}_x\text{Al}_{1-x}\text{N}/\text{GaN}$ , laquelle présente également une barrière de 10nm.



Enfin dans le quatrième et dernier chapitre nous exposerons une étude des états d'interfaces à travers leurs quantifications par différentes méthodes, lesquelles sont basées sur des mesures de courants  $I_d(V_{gs})$  en condition de gate-lag et drain-lag, de capacités  $C(V)$  et de conductance  $G(V)$ .



# Chapitre 1 - Propriétés des matériaux Nitrurés



# Chapitre 1 - Propriétés des matériaux Nitrurés

## 1. Introduction

Motivé par la demande constante du marché en termes de performance et d'intégration, le développement technologique de Transistors à Haute Mobilité Electronique (HEMTs) est un challenge permanent. Les premiers dispositifs de ce type ont été réalisés en Arséniure de Gallium dans les années 1980 par Thomson [1] et Fujitsu [2]. Ce n'est que vers les années 1990 [3] [4], que les premiers composants HEMTs à base de Nitrure de Gallium, matériau à grand gap, ont commencé à voir le jour permettant de s'affranchir des limitations (en termes de dissipation thermique) rencontrées dans les composants à base d'Arséniure de Gallium pour les applications de puissance hyperfréquence. En plus de leur large bande interdite, les semi-conducteurs III-N tels que le GaN, l'AlN... présentent plusieurs avantages, à savoir une grande stabilité chimique, des propriétés mécaniques exceptionnelles mais également des propriétés physiques remarquables.

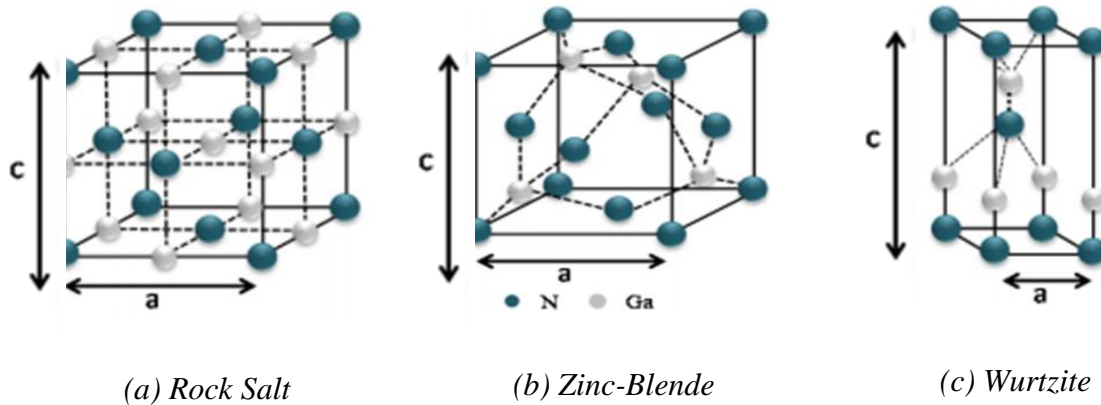
L'objectif de ce premier chapitre est de présenter les principales propriétés des matériaux III-N conduisant à la compréhension des hétérostructures AlGaN/GaN et InAlN/GaN dont sont constituées l'ensemble des composants étudiés dans cette étude.

Ce chapitre débutera avec le rappel des propriétés physiques du Nitrure de Gallium. Il s'en suivra une étude des propriétés physiques des hétérostructures susmentionnées. On présentera enfin les principes de fonctionnement des transistors HEMTs Al(In,Ga)N/GaN ainsi que l'état de l'art associé.

## 2. Rappels des propriétés physiques du Nitrure de Gallium

### 2.1. Structure cristalline

Les semi-conducteurs de la filière nitrure de gallium cristallisent sous trois formes différentes : rock Salt, Zinc-Blende et Wurtzite (figure I-1).



**Figure I-1:** les différentes structures cristallines pour des semi-conducteurs nitrurés

La structure sel-gemme (Rock-Salt en anglais) est une structure dite haute pression. En effet, elle ne peut être obtenue que pour certaines valeurs de pression, typiquement supérieures à 12.1, 20 et 52.2 GPa, respectivement pour le Nitrure d'Indium (InN), le Nitrure d'Aluminium (AlN) et le Nitrure de Gallium (GaN). Thermodynamiquement instable comparativement aux structures Zinc-Blende et Wurtzite, elle représente un intérêt moindre pour les applications en microélectronique et optoélectronique.

La structure Zinc-Blende est une structure cristalline à phase cubique. Elle est thermodynamiquement métastable dans le cas des matériaux nitrurés, exception faite du Nitrure de Bore (BN). Elle s'obtient par homo-épitaxie dans des conditions spécifiques et sur substrat GaN cubique d'orientation (001), ou encore par hétéro-épitaxie sur substrat GaAs (001), SiC (001), MgO ou Si(001). Il est indiqué dans la littérature [5] [6] que les dispositifs conçus à partir de ce type de structures sont, par rapport à ceux sur phase hexagonale, moins avantageux pour les applications de puissance car ils présentent un champ de claquage relativement moins élevé (quelques centaines de Volt/cm). La forme hexagonale ou Wurtzite est donc la seule utilisée dans le cadre de ce travail de thèse.

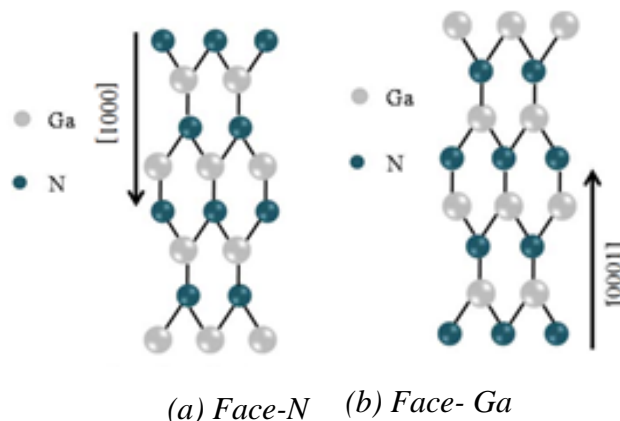
Comparée à celles décrites précédemment, la structure Wurtzite est la phase cristalline la plus stable tant sur le plan thermique que sur le plan mécanique. Sous cette forme, le champ

de claquage du GaN est jusqu'à deux fois plus important que sous la forme Zinc-Blende [7]. C'est également la plus simple à obtenir dans les conditions habituelles de croissance. Cette structure est caractérisée par ses paramètres de mailles ( $a$ ) dans le plan de base et ( $c$ ) dans la direction de croissance, à température ambiante. Les valeurs de ces paramètres sont répertoriées dans le tableau I-1 suivant.

	GaN	AlN	InN
$a_0$	3.189	3.111	3.544
$c_0$	5.185	4.978	5.718

**Tableau I-1:** Paramètres de maille (en Å) des structures cristallines de type Wurtzite Pour le GaN, l'AlN et l'InN à 300K [8]

La structure Wurtzite des matériaux III-N s'organise comme indiquée sur la figure I.1, i.e. suivant deux sous-réseaux hexagonaux, le premier constitué d'éléments de type III (Al, Ga ou In) et le second d'azote (N), qui s'enchevêtrent en présentant un décalage de  $5/8^{\text{ème}}$  suivant l'axe  $c$ . Cette structure est donc intrinsèquement non centro-symétrique, ce qui implique l'existence d'une polarité qui, en fonction de la nature des atomes composant le dernier plan atomique, pourra être de type III (face III) ou N (face N) (Figure I-2). Cette forme cristalline dispense des propriétés physiques remarquables telles que l'apparition de champs de polarisations spontanées et piézoélectriques qui sont à la base de la fabrication de transistors et/ou de dispositifs quantiques. Ils feront l'objet d'une étude plus approfondie dans la suite de ce document.

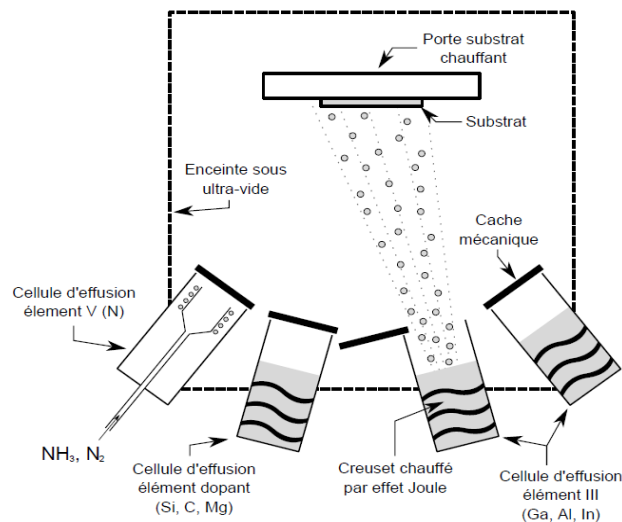


**Figure I-2:** Structure cristalline Wurtzite du GaN

## 2.2. Techniques de croissance du GaN

### 2.2.1. Epitaxie par Jets Moléculaires (MBE)

L'Epitaxie par Jets Moléculaire (EJM) ou Molecular Beam Epitaxie (MBE) est une technique utilisée pour la croissance de couches minces. Elle s'effectue dans un bâti sous ultravide permettant d'envoyer des flux moléculaires de différents matériaux sources solides, vers un échantillon cible placé sur un porte substrat chauffant. Les matériaux sources sont disposés dans des creusets situés dans des cellules de Knudsen. Celles-ci permettent de déterminer le flux moléculaire arrivant sur l'échantillon en adaptant la puissance de chauffe pour chaque élément à évaporer.



**Figure I-3:** Plan synoptique d'un bâti de croissance par EJM (MBE)

En outre, la croissance des matériaux par EJM se fait à une vitesse relativement lente (environ 20 monocouches/min) afin d'éviter que des espèces évaporées réagissent avec d'autres avant d'avoir atteint l'échantillon cible. Ce procédé permet de déposer des couches d'atomes les unes après les autres. Comme mentionné dans l'équation I-1, il est à noter que les conditions d'épitaxie par EJM sont respectées dès lors que la distance de libre parcours moyen des espèces  $\lambda$  est supérieure à la distance séparant la cellule de Knudsen à l'échantillon cible (quelques mètres pour des pressions inférieures à  $10^{-8}$  Torr [9]).

$$\lambda = \frac{K_B T}{\sqrt{2} \pi \sigma^2 P} \quad (I-1)$$

- $\sigma$  (en mètres) est la distance à partir de laquelle on considère que les molécules sont



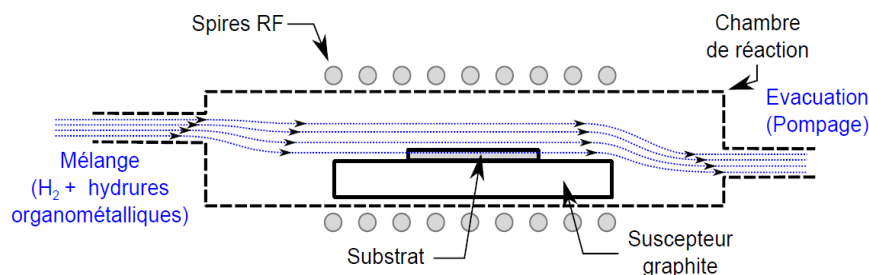
en collision.

- $K_B$  la constante de Boltzmann égale à  $1,38 \times 10^{-23}$  J/K
- $T$  la température en kelvin
- $P$  la pression dans le bâti en Torr.

Enfin, l'évolution cristalline et dimensionnelle des couches épitaxiées est analysée in situ en temps réel grâce à un faisceau d'électrons à haute énergie RHEED (Reflection High Energy Electron Diffraction). Leur qualité repose principalement sur la pureté de l'atmosphère dans l'enceinte mais aussi sur le choix de la température de croissance. Une température insuffisante réduirait la mobilité des éléments déposés, entraînant une croissance par îlots et donc de forte rugosité. A l'inverse, une température trop élevée favoriserait des effets indésirables tels que la ségrégation ou la désorption d'éléments [10].

### 2.2.2. Epitaxie en phase vapeur aux organométalliques

L'Epitaxie en Phase Vapeur aux Organo-Métalliques (EPVOM ou MOVPE) ou en Metal Organic Chemical Vapour Deposition (MOCVD) est historiquement la première méthode permettant la fabrication de composants HEMTs au travers d'une épitaxie de bonne qualité [11] [12]. Généralement utilisée dans l'industrie, elle permet la croissance de couches minces avec une vitesse qui varie en fonction des conditions fixées dans le bâti et qui peut atteindre quelques  $\mu\text{m.h}^{-1}$ .

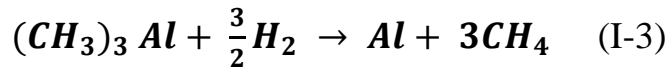
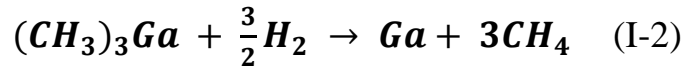


**Figure I-4:** Plan synoptique d'un bâti de croissance EPVOM (MOCVD) [13]

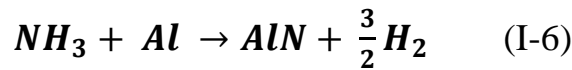
Le procédé repose sur la pyrolyse d'un hydrures et d'un composé organique ayant un atome métallique comme précurseur. Dans le cas du gallium, le composé le plus fréquemment utilisé est le triéthylgallium (TEGa) ou triméthylgallium (TMGa). Il en est de même pour l'indium ou l'aluminium mais avec les molécules associées.

Comme le montre la figure I.4, le composé organométallique et l'hydrures, généralement liquides à température ambiante, sont entraînés par un gaz d'hydrogène purifié vers le réacteur

où se trouve le substrat chauffé. Sous certaines conditions de température et de pression, une réaction chimique prend place entre le composé organométallique et l'hydrure permettant la croissance du semi-conducteur à la surface du substrat. Cette réaction est décrite ci-après respectivement pour le gallium, l'indium et l'aluminium :



L'azote, quant à lui, peut être extrait à partir de plusieurs composés. La molécule de diazote, beaucoup trop stable ne se décompose pas dans les conditions de croissance des semi-conducteurs III-N, ce qui ne permet pas son incorporation dans les différentes couches épitaxiées. Le diazote est donc délaissé en faveur de la molécule d'ammoniac  $\text{NH}_3$  qui, même si elle se désagrège thermiquement, possède une cinétique de décomposition relativement lente (quelques pour-cents à 1300K). La réaction est décrite ci-après respectivement pour le GaN, l'AlN et l'InN :



La formation de composés ternaires ( $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ,  $\text{In}_x\text{Al}_{1-x}\text{N}$ , ou  $\text{In}_x\text{Ga}_{1-x}\text{N}$ ), s'effectue via différents flux primaires qui sont injectés dans l'enceinte. Il convient de noter que les taux d'indium ou d'aluminium utilisés dépendent de plusieurs paramètres tels que la température, la pression ou encore la fraction molaire du composé organométallique utilisé [14].

## 2.3.Substrats utilisés pour la croissance du GaN

### 2.3.1. GaN massif

Les procédés classiques de croissance permettant d'obtenir des lingots de semi-conducteurs massifs (du type Czochralski ou Bridgman) ne sont pas applicables au GaN car sa température d'équilibre solide/liquide se situe aux environs de 2500°C pour une pression de 4.5GPa. Ces conditions sont actuellement hors d'atteinte expérimentalement, que ce soit en laboratoire ou en industrie car elles entraîneraient une détérioration des bâtis de croissance.

Ainsi, pour la cristallisation du GaN massif monocristallin, les opérateurs ont recours à une technique de croissance appelée High Pressure Nitrogen Solution Growth (HPNSG). Elle consiste en l'incorporation d'un faible taux d'azote dans du gallium liquide à une température avoisinant 1600°C pour une pression de 2GPa. L'azote présentant une très faible solubilité dans le gallium (1%), cette technique de croissance présente quelques difficultés. En effet, au bout de plusieurs jours de croissance, on ne peut espérer obtenir que des cylindres de surface de l'ordre du  $\text{cm}^2$  pour quelques centimètres de longueur. Les cylindres de GaN obtenus présentent une faible mobilité des électrons (inférieure à  $100\text{cm}^2/\text{V.s}$ ) et un niveau de dopage résiduel élevé ( $10^{19}$  à  $10^{20}\text{cm}^{-3}$ ). Cependant, ils se caractérisent par un faible taux de dislocations (inférieur à  $10^6\text{cm}^{-2}$ ) et l'addition lors de la croissance de Ca, Mg, Zn, Fe etc. permet de réduire la densité des porteurs résiduels et d'obtenir du GaN résistif (de  $10^4$  à  $10^6\Omega.\text{cm}$  avec le Mg). In fine, le substrat obtenu présente de bonnes propriétés mais la technique de fabrication reste lente, onéreuse et limitée à de petites surfaces. Elle est alors concurrencée par d'autres procédés de croissance de substrat GaN épais (GaN autosupporté) [15]. En effet, il est possible de développer du GaN massif par EPVH sur un substrat désaccordé en maille tel que le saphir ou le GaAs. Ce substrat hôte sera par la suite retiré par une technique de découpage au laser. En France, la société SAINT GOBAIN LUMILOG fabrique des substrats de ce type. Ceux-ci présentent de faibles taux de dislocations ( $10^7\text{cm}^{-2}$ , pour un substrat GaN 2 pouces) mais restent cependant non intentionnellement dopés. La croissance par EPVH utilisée par cette technique est plus rapide que celle par HPNSG. Cependant, la faible disponibilité du GaN ainsi que son coût relativement élevé (entre 30 et 100 fois plus cher que le prix du silicium) en sont les inconvénients majeurs.

### **2.3.2. Saphir**

Performant en tant que substrat en optoélectronique, le saphir ( $\text{Al}_2\text{O}_3$ ) est un matériau semi-isolant très stable thermiquement. Il est disponible en substrat de diamètre 4 pouces présentant une très bonne uniformité [16] et se caractérise par un coût relativement faible, ce qui lui confère un certain attrait.

Néanmoins, son utilisation présente quelques inconvénients parmi lesquels son fort désaccord en paramètre de maille (14 % avec le GaN et 12 % avec l'AlN) [17], lequel peut être partiellement résorbé par l'incorporation d'une couche de nucléation en AlN ou en GaN d'épaisseur très fine déposée à faible température. Par ailleurs, sa faible conductivité thermique ( $0.4\text{W/cm.K}$  à 300K) reste très handicapante pour la réalisation de composants destinés aux applications de puissance hyperfréquence.

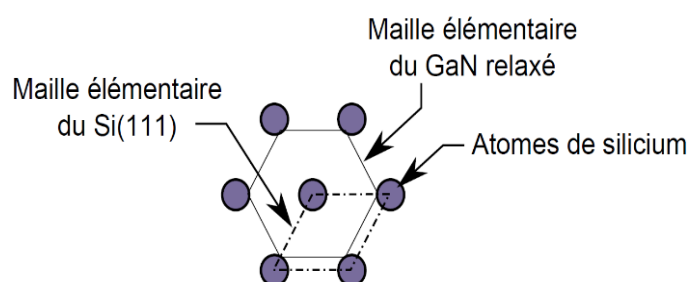
### 2.3.3. Carbure de silicium

Possédant un désaccord de maille inférieur à 4% avec le GaN [18], une conductivité thermique sept fois supérieure à celle du saphir, le carbure de silicium est actuellement le substrat le mieux adapté à l'hétéroépitaxie de structures à base de GaN pour la réalisation de transistors de puissance hyperfréquence. En effet, les structures de type HEMT épitaxiées sur du SiC sont d'excellente qualité cristallographique et présentent des mobilités deux fois supérieures à celles sur Saphir. Les meilleures performances en termes de fréquence et puissance des HEMTs à base de GaN ont été obtenues sur ce type de substrat [19] [20]. Cependant, le coût de ce type de substrat reste important. En outre, son exportation est soumise aux règles ITAR (International Traffic of Arm Regulation), ce qui explique qu'il a été pendant longtemps difficile de se procurer des substrats SiC d'excellente qualité. Aujourd'hui, des sociétés telles que NORSTEL et SiCRYSTAL produisent des substrats de ce type permettant de développer une filière européenne.

### 2.3.4. Silicium (111)

Le Silicium a un prix très attractif, il bénéficie d'une importante maturité technologique et présente une conductivité thermique meilleure que celle du saphir. Il est actuellement le substrat le plus prisé pour la réalisation de composants de puissance hyperfréquence notamment pour les applications en télécommunications bas coût. Le silicium est préférentiellement utilisé dans sa forme hautement résistive ( $\rho > 10 \text{ k}\Omega \cdot \text{cm}$ ) et d'orientation (111) (Figure I-5).

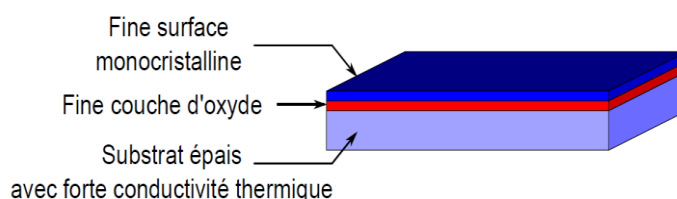
Le GaN présente une importante différence de coefficients de dilatation thermique ainsi qu'un fort désaccord de maille avec le silicium. Ainsi, durant les phases de croissance, on assiste à la formation de craquelures et de défauts cristallins [21]. Pour réduire ces défauts, il est nécessaire d'intercaler une couche de nucléation d'AlN ainsi qu'un empilement de couches AlN/GaN (super-réseau), entre le substrat et le GaN volumique.



**Figure I-5:** Orientation Cristalline du GaN sur substrat Si (111) [13]

### 2.3.5. Substrats composites : SopSiC et SiCopSiC

Développé par la société SOITEC, la technologie SmartCut™ a permis d'élaborer de nouveaux types de substrats nommés « composites ». Il s'agit principalement des substrats SopSiC (Silicon On Polycristalline Silicon Carbide) et SiCopSiC (Silicon Carbide On Polycristalline Silicone Carbide). La technologie de SOITEC consistait à reporter une couche mince de substrat monocristallin (Si ou SiC) pouvant permettre la croissance du GaN, sur un substrat épais doté d'une forte conductivité thermique (SiC polycristallin) (Figure I.6). Cette technique a permis d'obtenir des substrats utilisés pour la réalisation de transistors présentant de hautes performances en puissance [22] [23] [24] mais, dont l'intérêt en termes de dissipation thermique ne s'est finalement avéré que faiblement meilleur au silicium. En effet, le procédé même de report de matériaux nécessite une couche mince de SiO<sub>2</sub> à l'interface. Cette dernière, bien qu'extrêmement fine, reste l'inconvénient majeur de ce type de substrat. Elle constitue une barrière thermique [25] empêchant potentiellement le transfert de chaleur du canal vers le bas du substrat.



**Figure I-6:** Structure d'un substrat après report SmartCut™

### 2.3.6. Substrats diamant

Le diamant offre une excellente conductivité thermique de l'ordre de 24W/cm.K (5 à 6 fois meilleure que le SiC) à température ambiante. La première technique d'élaboration de substrats diamants s'apparentait à celle des substrats composites à la différence que le PolySiC est remplacé par un dépôt de diamant polycristallin épais. Récemment, une nouvelle technique a été développée [26] : elle consiste à fabriquer d'abord les dispositifs sur une première plaquette de GaN sur SiC. Le dispositif obtenu est ensuite séparé du SiC et collé à basse température sur un substrat de diamant à haute conductivité thermique. Récemment, la société Triquint a présenté un composant, que l'on estime être le premier transistor HEMT GaN sur substrat diamant, développé en industrie [27]. La technologie utilisée permet une meilleure dissipation thermique tout en maintenant de hautes performances RF. Elle laisserait envisager une nouvelle génération de composant RF jusqu'à trois fois plus petit ou permettant d'obtenir jusqu'à trois fois plus de densité de puissance (300W/mm) que les composants actuels sur

substrat SiC.

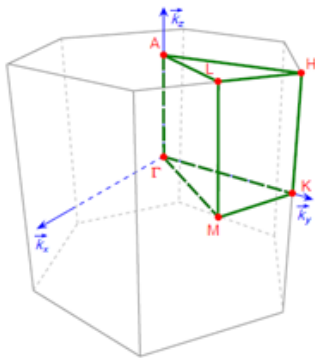
Il existe donc différents substrats pouvant permettre la croissance du GaN. Cependant les principaux substrats utilisés sont le GaN, le Saphir, le SiC, le Si(111) et le diamant. Leurs différentes propriétés sont recensées dans le tableau suivant :

Matériau	Désaccord de maille avec le GaN %	Permittivité $\epsilon_s$ (statique)	Conductivité thermique W/cm.K	Coefficient de dilatation thermique (K <sup>-1</sup> )
GaN	0	9	1.3	$5.6 \times 10^{-6}$
Saphir	14	8.9	0.5	$7.5 \times 10^{-6}$
SiC	4	9.7	4.9	$4.2 \times 10^{-6}$
Si(111)	18	11.8	1.5	$2.6 \times 10^{-10}$
Diamant	15	5.5	24	$0.8 \times 10^{-6}$

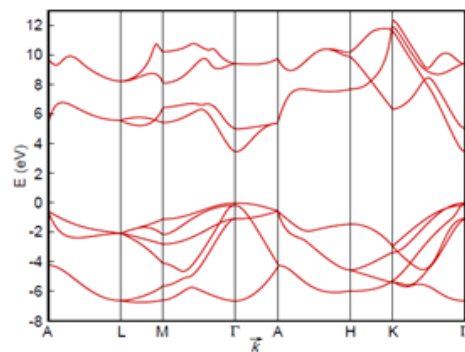
**Tableau I-1:** Propriétés des principaux substrats utilisés pour la croissance du GaN

## 2.4. Structure de bandes (AlGaN, InAlN)

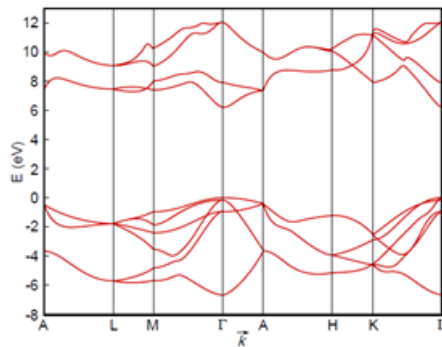
La structure de bandes d'un semi-conducteur est représentée dans l'espace réciproque, généralement au voisinage de la première zone de Brillouin. Une représentation schématique de cette zone, ainsi que de la structure de bandes dans un cristal de GaN, d'AlN et d'InN de type Wurtzite, sont représentées sur les figures 1-7. Au centre de la zone de Brillouin se trouve le point  $\Gamma$  ( $k_{x,y,z} = 0$ ). Les bords de la première zone correspondent aux points de hautes symétries ( $\Gamma$ , M, K, A, L et H), et les droites reliant ces points correspondent aux directions de hautes symétries ( $\Gamma$ -K,  $\Gamma$ -A,  $\Gamma$ -M, L-M...).



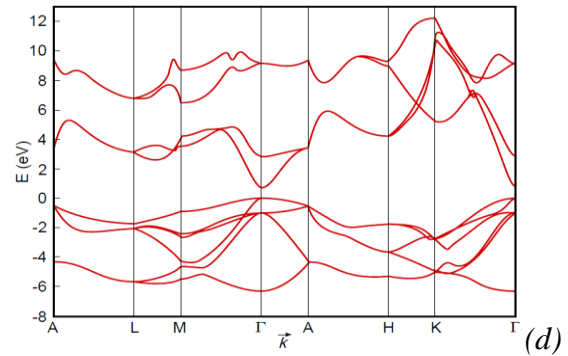
a) Première zone de Brillouin d'une structure hexagonale et points de haute symétrie



b) Structure de bande du GaN



(c) Structure de bande de l'AlN



Structure de bande de l'InN (d)

**Figure I-7:** Première zone de Brillouin et structure de Bande du GaN, de l'AlN et de l'InN de type Wurtzite.  $E_f$  est définie à 0eV à T=0 K. [28]

### 2.4.1. Nature du Gap

Déterminées par Goano et al, l'allure générale des bandes, représentée sur la figure I-7, est la même pour le GaN, l'AlN et l'InN hormis pour les hautes énergies. Ces semi-conducteurs sont à gap direct, en effet le maximum de la bande de valence et le minimum de la bande de conduction sont tous deux situés dans la vallée  $\Gamma$ . Au voisinage du minimum de cette vallée, la courbure de la bande de conduction est très accentuée. On peut donc en déduire que la masse effective des électrons (inversement proportionnelle à cette courbure) sera faible pour la plupart des semi-conducteurs III-N, par conséquent leur mobilité électronique sera théoriquement élevée.

Le tableau I-3 suivant reporte les valeurs du gap et de la masse effective des électrons  $m_e^*$  dans la vallée  $\Gamma$  pour les matériaux étudiés.

	GaN	AlN	InN
$E_g$	3.39	6.28	0.7
$m_e^*$	$0.20 \cdot m_0$	$0.48 \cdot m_0$	$0.12 \cdot m_0$

**Tableau I-2:** Gap et masse effective pour le GaN, l'AlN et l'InN à 300K [29] [30]

### 2.4.2. Les composés ternaires

La réalisation de composés ternaires tels que l'AlGaIn, l'InAlN ou encore l'InGaIn offre de nombreuses solutions pour la fabrication de composants électroniques et optoélectroniques. En effet, ces matériaux possèdent une large bande interdite comprise entre deux extrêmes

correspondant aux gaps des semi-conducteurs binaires utilisés. La détermination des gaps est faite suivant une loi quadratique en fonction des concentrations atomiques des éléments de la colonne III selon, pour l' $\text{Al}_x\text{Ga}_{1-x}\text{N}$ , le modèle d'équation suivant :

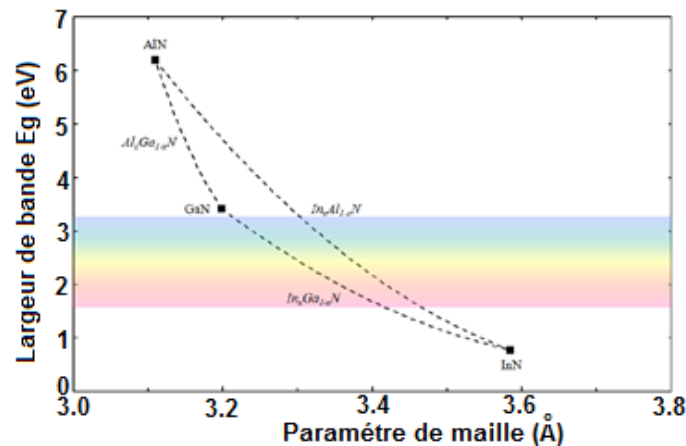
$$E_g^{\text{Al}_x\text{Ga}_{1-x}\text{N}} = E_g^{\text{AlN}} \cdot x + E_g^{\text{GaN}} \cdot (1 - x) - b^{\text{AlGaN}} \cdot x(1 - x) \quad (\text{I-8})$$

avec :

- $E_g^{\text{AlN}}$  et  $E_g^{\text{GaN}}$ , les valeurs respectives de la bande interdite de l'AlN et du GaN
- $x$ , la fraction molaire d'aluminium
- $b^{\text{AlGaN}}$  le facteur de courbure de l'AlGaN (0.9eV) [31]

Il est à noter qu'en substituant l'Al et le GaN par les éléments appropriés, cette équation reste identique pour l'InAlN et l'InGaN. On prendra alors 3eV et 1.43eV respectivement pour  $b^{\text{InAlN}}$  [32] et  $b^{\text{InGaN}}$  [32]. [33]

La figure I.9 représente la variation de la largeur de bande interdite en fonction du paramètre de maille pour les 3 matériaux ternaires que nous avons évoqués. Il en résulte que l' $\text{In}_{0.17}\text{Al}_{0.83}\text{N}$  peut croître sans contrainte sur le GaN car ces deux matériaux sont parfaitement accordés en maille.



**Figure I-8:** Bandes d'énergie interdite pour différents matériaux semi-conducteurs en fonction des paramètres de maille [34]

## 2.5. Propriétés électroniques

### 2.5.1. Permittivité des matériaux

Les matériaux binaires III-N Wurtzite présentent des propriétés diélectriques non-isotropes et à réponse non instantanées. C'est-à-dire que la permittivité diélectrique diffère en fonction de la direction du champ électrique appliqué au matériau, et dans le cas non statique,



de la fréquence d'oscillation.

La permittivité est représentée par un tenseur diagonal de rang 2. Selon le champ électrique appliqué, deux orientations sont possibles : l'orientation parallèle à l'axe de croissance  $c$  tel que  $\varepsilon_{zz} = \varepsilon_{\parallel}$  et l'orientation perpendiculaire qualifiée d'extraordinaire selon laquelle on a :  $\varepsilon_{xx} = \varepsilon_{yy} = \varepsilon_{\perp}$ . Les valeurs de permittivité trouvées dans la littérature sont généralement celles en régime statique ( $f = 0$ ) et en régime hyperfréquence ( $f \rightarrow \infty$ ) ; elles sont normalisées par rapport à la permittivité du vide  $\varepsilon_0 = \frac{1}{36\pi 10^9} \text{F.m}^{-1}$ . On obtient donc des permittivités relatives dont les valeurs dans le cas du GaN, de l'AlN et de l'InN sont représentées dans le tableau I-4. Dans le cas des matériaux ternaires (AlGaN et InAlN) la permittivité relative dépend du pourcentage d'aluminium. Elle se calcule selon les équations I-9 et I-10. Les valeurs extraites serviront au calibrage du logiciel Schrödinger Poisson 1D lors des tracés de diagramme de bandes.

$$\varepsilon_{Al_xGa_{1-x}N} = 0.03x + 10.28 \quad (\text{I-9})$$

$$\varepsilon_{Al_xIn_{1-x}N} = -4.3x + 14.61 \quad (\text{I-10})$$

	GaN	AlN	InN
$\varepsilon_{r\parallel}(0)$	10.28	10.31	14.61
$\varepsilon_{r\perp}(0)$	9.6	7.8	13.1
$\varepsilon_{r\parallel}(\infty)$	5.4	4.4	8.4
$\varepsilon_{r\perp}(\infty)$	5.2	4.2	8.4

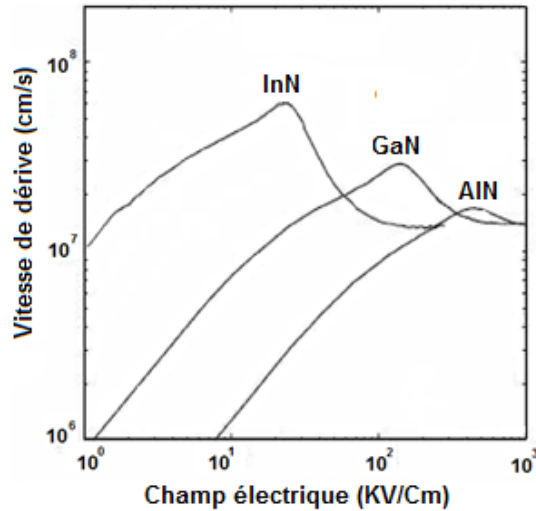
**Tableau I-3:** Permittivité relative des matériaux III-N hexagonaux [35] [36]

### 2.5.2. Excitation et transport électronique

A l'équilibre thermodynamique, le déplacement des électrons résulte de l'agitation thermique au sein du cristal. Il suit un mouvement brownien dont la composante moyenne du vecteur vitesse est nulle. L'application d'un champ électrique à travers la structure apporte de l'énergie aux électrons et entraîne une vitesse moyenne non nulle et donc un déplacement cohérent des porteurs en direction des lignes de champ. Cette vitesse est appelée vitesse de dérive (ou drift velocity  $V_d$ ), laquelle dépend de l'amplitude du champ  $E$  appliqué ainsi que de la mobilité électronique qui se définit selon la relation (I-11) suivante.

$$V_d = ||\vec{E}|| \cdot \mu(E) \quad (\text{I-11})$$

La figure I-9 présente l'évolution de cette vitesse de dérive en fonction du champ électrique pour les différents matériaux III-N face III.



**Figure I-9:** Vitesse de dérive des électrons en fonction du champ électrique à 300K dans les matériaux massifs InN, GaN et AlN (méthode Monte Carlo [37])

Cette évolution révèle 2 régimes distincts séparés par un pic de survitesse :

- Le régime transitoire ou balistique : il est observé dans les premiers instants qui suivent l'application du champ électrique. Cette phase ne dure que quelques dizaines de femto-secondes (fs) qui correspondent au temps de libre parcours moyen  $\tau_m$ . Durant cette phase de transport, les électrons sont accélérés sans rencontrer (statistiquement) de collision.
- Le régime de transport stationnaire intervient lorsque l'on atteint un équilibre entre l'accélération fournie par le champ électrique et la décélération engendrée principalement par les phénomènes d'interaction électrons-phonons optiques et l'augmentation de la masse effective. A la fin de cette phase, la vitesse des porteurs devient constante et atteint la vitesse de saturation  $v_{sat}$ .

Entre les deux régimes, on observe un pic de vitesse présent pour les trois matériaux binaires III-N. Ce pic caractérise la vitesse maximale ( $v_{max}$ ) atteinte mais aussi la valeur du champ électrique dit critique, à partir duquel la vitesse de dérive diminue jusqu'à atteindre la vitesse de saturation.

La mobilité s'exprime d'après le modèle de Drude sous la forme :

$$\mu = q \cdot \frac{\tau_m(w)}{m^*} \quad (\text{I-12})$$

avec :

- $q$  la charge de l'électron.
- $\tau_m(w)$  le temps de relaxation pour une énergie donnée.

Lorsque le champ électrique augmente, on assiste à une hausse de la masse effective, due au transfert inter-vallée, ainsi qu'à une diminution du temps de libre parcours moyen.

Nous présentons dans le tableau I.5 les différentes propriétés de transport volumique pour des matériaux binaires à 300K.

	GaN	AlN	InN
$v_{sat}(10^7 \text{ cm/s})$	1.75	1.5	1.4
$v_{max}(10^7 \text{ cm/s})$	2.9	1.7	6
$E_{crit}(\text{kV/cm})$	140	450	22.5
$\mu (\text{cm}^2/\text{V.s})$	880	130	10000

**Tableau I-4:** Propriétés de transport volumique à 300K pour les matériaux binaires nitrurés

## 2.6. Effet de la polarisation dans le cristal

### 2.6.1. Classe cristalline

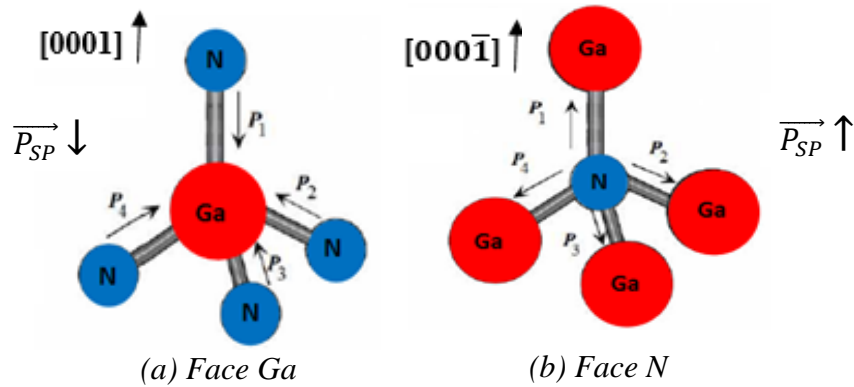
Les matériaux III-N Wurtzite appartiennent à la catégorie des matériaux pyroélectriques non ferroélectriques qui est un sous ensemble des cristaux piézoélectriques. Ils sont non centrosymétriques, et présentent donc une polarisation spontanée. De même, sous l'effet d'une contrainte mécanique, ils sont capables de se polariser électriquement et vice-versa. Ils ne présentent cependant pas de cycle d'hystérésis lors de la variation des champs électriques appliqués.

### 2.6.2. Polarisation spontanée

Les semi-conducteurs III-N présentent naturellement une polarisation dite spontanée [38] c'est-à-dire qui n'émane d'aucune contrainte aussi bien électrique que mécanique.

Ce phénomène, dans le cas du Ga, In, Al, est dû au fait que chacun des atomes métalliques précités est lié à 4 atomes N. L'azote présentant une forte électronégativité, les

électrons se concentrent principalement autour de lui, et créent donc un déséquilibre des barycentres des charges positives et négatives. Il en résulte un moment dipolaire non-nul pour chaque liaison cation-anion. La somme vectorielle de l'ensemble de ces moments dipolaires permet d'obtenir la polarisation spontanée totale du cristal ( $\sum_{i=1}^4 P_i$ ) suivant l'axe de croissance du matériau  $c$ . Suivant cet axe, les matériaux III-N obtenus peuvent être à face III ou N, comme représenté sur la figure I-10 suivantes.



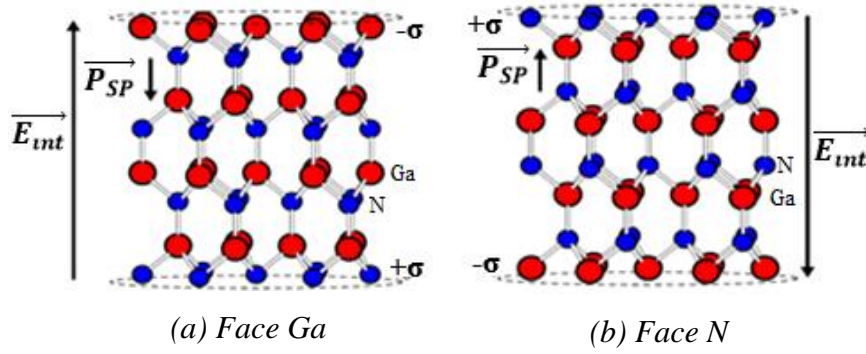
**Figure I-10:** Répartition des moments dipolaires dans le cas du GaN face Ga et face N

Nous nous intéresserons principalement aux matériaux III-N face III car c'est sur ce type de structure que nous avons travaillé durant cette thèse. La répartition des moments dipolaires dans le cas du GaN face Ga ou face N est la suivante :

- 1 moment dipolaire  $P_1$  parallèle à l'axe  $c$  et de sens inverse à celui de la croissance.
- 3 moments dipolaires  $P_2, P_3$  et  $P_4$  dont la somme forme un moment dipolaire dit résultant  $P_r$

Dans le cas des matériaux III-N et en l'absence de toute contrainte mécanique, on observe que  $||\vec{P}_1|| > ||\vec{P}_r||$ . Ceci se traduit par l'apparition d'un vecteur résultant de polarisation spontanée  $\vec{P}_{SP}$  suivant l'axe  $c$ , de sens inverse à la croissance et de norme  $||\vec{P}_{SP}|| = ||\vec{P}_1|| - ||\vec{P}_r||$ . L'effet de cette polarisation spontanée se traduit comme on peut le voir en Figure-I-11, par la création d'une succession de dipôles électriques qui sont à l'origine du champ électrique interne  $\vec{E}_{int}$  selon l'axe de croissance et opposé à  $\vec{P}_{SP}$ . On note également l'apparition de charges surfaciques sur chacune des deux faces du matériau. Celles-ci sont identiques mais de signes opposés et sont quantitativement évaluées par l'équation suivante (théorème de Gauss) :

$$|\sigma| = ||\vec{P}_{SP}|| = \epsilon_0 \cdot \epsilon_r \cdot ||\vec{E}_{int}|| \quad (I-13)$$



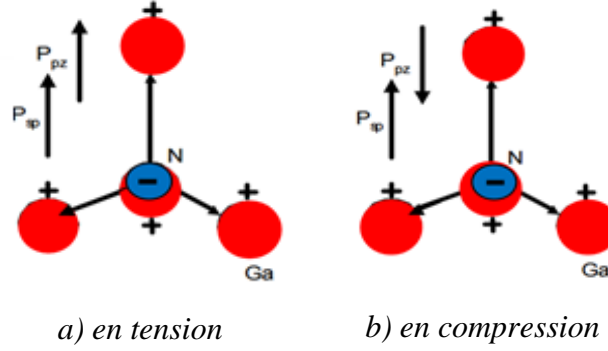
**Figure I-11:** Génération d'un champ électrique à travers deux couches fines de GaN Wurtzite de polarités différentes.

Pour les matériaux ternaires tels que l'AlGaIn, l'InAlN et l'InGaIn, la polarisation spontanée se calcule en fonction de la fraction molaire  $x$  du matériau considéré. Ainsi pour un ternaire  $A_xB_{1-x}N$  la polarisation spontanée est égale à :

$$P_{A_xB_{1-x}N}^{SP} = P_{AN}^{SP} x + P_{BN}^{SP} (1 - x) \quad (I-14)$$

### 2.6.3. Polarisation piézoélectrique des semi-conducteurs III-N

Les matériaux III-N de structure Wurtzite sont, comme évoqués précédemment, fortement non centro-symétriques. Cette propriété induit un effet dit « piézoélectrique » interne. Ce dernier est défini comme la polarisation liée aux déformations / contraintes mécaniques (en tension ou en compression) que peut subir le matériau en couche mince. C'est un phénomène réversible, qui tire son origine de la brisure de la symétrie du cristal. D'une manière similaire à la polarisation spontanée, la polarisation piézoélectrique fait apparaître au niveau des interfaces une concentration de charges fixes identiques mais de signes opposés ainsi qu'un champ électrique résultant ; c'est un vecteur dont le sens dépend de la contrainte bi-axiale appliquée au matériau. Dans le cas du GaN face Ga, une contrainte en tension induit un vecteur de polarisation piézoélectrique dont le sens est inverse à celui de la croissance (donc identique à celui du vecteur de polarisation spontanée) alors qu'à contrario, une contrainte compressive crée une polarisation opposée à celle de la polarisation spontanée (voir figure I-12).



**Figure I-12:** Sens de polarisation piézoélectrique dans le GaN pour les contraintes en tension et en compression

Quantitativement, la polarisation piézoélectrique pour les matériaux binaires s'exprime, comme le montre l'équation I-15, en fonction des paramètres de maille contraint et relaxé  $a$  et  $a_0$ , des coefficients piézoélectriques  $e_{ij}$  et des constantes élastiques  $c_{ij}$ ,

$$\vec{P}_{PZ} = \frac{a-a_0}{a_0} \times (e_{31} - e_{33} \times \frac{c_{13}}{c_{33}}) \vec{e}_z \quad (\text{I-15})$$

Avec  $\frac{a-a_0}{a_0}$  = déformation de la maille suivant l'axe de croissance  $c$   
 $a_0=3.189$ ,  $e_{31} = -0.49\text{C/m}^2$ ,  $e_{33} = -0.73\text{C/m}^2$ ,  $c_{13} = 103\text{GPa}$ ,  $c_{33} = 405\text{GPa}$

Dans le cas des matériaux ternaires, la polarisation piézo-électrique est définie selon la relation (I-17). Elle dépend du degré de relaxation  $r(x)$  du réseau cristallin, lequel pour l'AlGaIn est calculé selon l'équation (I-16) [39]

$$r(x) = \begin{cases} 0 & \text{si } 0 \leq x \leq 0.38 \\ 3.5x - 1.33 & \text{si } 0.38 \leq x \leq 0.67 \\ 1 & \text{si } 0.67 \leq x \leq 1 \end{cases} \quad (\text{I-16})$$

$$\vec{P}_{PZ} = 2 (1 - r(x)) \frac{a(x)-a_0}{a(x)} (e_{31}(x) - e_{33}(x) \frac{c_{13}(x)}{c_{31}(x)}) \vec{e}_z \quad (\text{I-17})$$

#### 2.6.4. Polarisation résultante

La polarisation résultante au sein d'un semi-conducteur III-N correspond à la somme des polarisations spontanée et piézoélectrique vues précédemment. Elles sont toutes deux orientées suivant l'axe de croissance du matériau. Il convient de noter que la polarisation spontanée est constante pour un matériau donné mais varie d'un matériau à l'autre. La polarisation piézoélectrique, quant à elle, est fonction du paramètre de maille contraint  $a$ . Si cette contrainte peut affecter la qualité cristallographique, elle peut accroître la densité

surfacique de charge  $\pm\sigma$  aux interfaces et ouvre la possibilité à l'ingénierie de bandes. Le champ électrique résultant influence grandement le diagramme de bandes des hétérostructures. Le tableau I-6 répertorie les valeurs des paramètres de polarisation correspondant aux matériaux III-N face III utilisés pour cette étude.

	GaN	AlN	InN
$P_z^{SP}(\text{Cm}^{-2})$	-0.029	-0.081	-0.032
$e_{31}(\text{Cm}^{-2})$	-0.49	-0.58	-0.57
$e_{33}(\text{Cm}^{-2})$	0.73	1.55	0.97
$C_{11}(\text{GPa})$	367	369	223
$C_{12}(\text{GPa})$	135	137	115
$C_{13}(\text{GPa})$	103	108	92
$C_{33}(\text{GPa})$	405	373	224

**Tableau I-5:** Paramètres relatifs aux polarisations spontanée et piézoélectrique pour le GaN, l'AlN et l'InN orientés élément III [40] [41] [42].

## 2.7. Propriétés thermiques

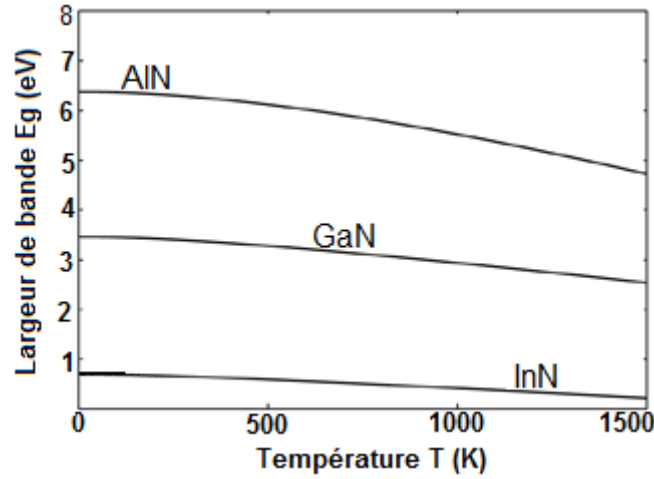
### 2.7.1. Température et gap

L'augmentation de la température entraîne une légère diminution de l'énergie de la bande interdite. En effet, comme le montre la figure 1-13 qui présente le gap  $E_g(T)$  en fonction de la température pour les 3 semi-conducteurs (GaN, AlN, InN), on a un comportement asymptotique (pente nulle) à faible température, une simple courbure dans une gamme de températures intermédiaires et une décroissance constante à température élevée.

Parmi tous les modèles pseudo-empiriques développés pour décrire un tel comportement de  $E_g(T)$ , le modèle de Varshni [43] est le plus employé pour exprimer  $E_g$  dans la gamme de températures usuelles comme en réfère l'équation (I-18):

$$E_g(T) = E_g(0) - \frac{\alpha T^2}{T + \beta} \quad (\text{I-18})$$

L'ensemble des paramètres  $E_g(0)$ ,  $\alpha$  et  $\beta$  sont déterminés par la méthode des moindres carrés à partir de données expérimentales avec  $E_g(0)$  la valeur de l'énergie de la bande interdite à  $T=0\text{K}$ ;  $\alpha$  le coefficient de régression linéaire du gap pour les températures élevées;  $\beta$  la température à laquelle intervient le changement de pente.



**Figure I-13:** Bande interdite  $E_g$  en fonction de la température  $T$  dans les semi-conducteurs binaires GaN, AlN et InN obtenue à partir du modèle de Varshmi [34]

### 2.7.2. Polarisation pyroélectrique

Sous l'effet de la température, il est noté que la polarisation des semi-conducteurs III-N varie. Cette variation se traduit par l'ajout d'une nouvelle polarisation dite pyroélectrique  $\vec{P}^{PR}(T)$ . Celle-ci est parallèle à l'axe  $c$ . Elle est dite primaire ( $\vec{P}_V$ ) lorsqu'elle est liée à la polarisation spontanée et secondaire ( $\vec{P}_S$ ) lorsqu'elle correspond à la polarisation piézoélectrique induite par la dilatation thermique du réseau cristallin. Le tableau I-7 donne les coefficients de dilatation thermique pour une température autour de 300 K, ainsi que les coefficients pyroélectriques primaire et secondaire pour les semi-conducteurs GaN, AlN et InN face III. Il est à noter que c'est à partir de 200K que les effets thermiques deviennent non négligeables. Il faut donc les prendre en compte dans le calcul des polarisations spontanée et piézoélectrique.

	GaN	AlN	InN	
$\alpha_a$	5.59	4.15	3.8	$(10^{-6}\text{K}^{-1})$
$\alpha_c$	3.17	5.27	2.9	$(10^{-6}\text{K}^{-1})$
$P_{v_z}$	-0.97	-0.92	-	$(10^{-6}\text{Cm}^{-2}\text{K}^{-1})$
$P_{S_z}$	-9.71	-15.92	-7.15	$(10^{-6}\text{Cm}^{-2}\text{K}^{-1})$

**Tableau I-6:** Coefficients de dilatation thermique et pyroélectrique primaire orientation face III [44] [45]



Ainsi, le calcul des polarisations spontanée et piézoélectrique se fait, en fonction des éléments du tableau I-7, en appliquant les équations suivantes :

$$P_z^{SP}(T) = P_z^{SP}(300K) + (T - 300)P_{v_z} \quad (I-19)$$

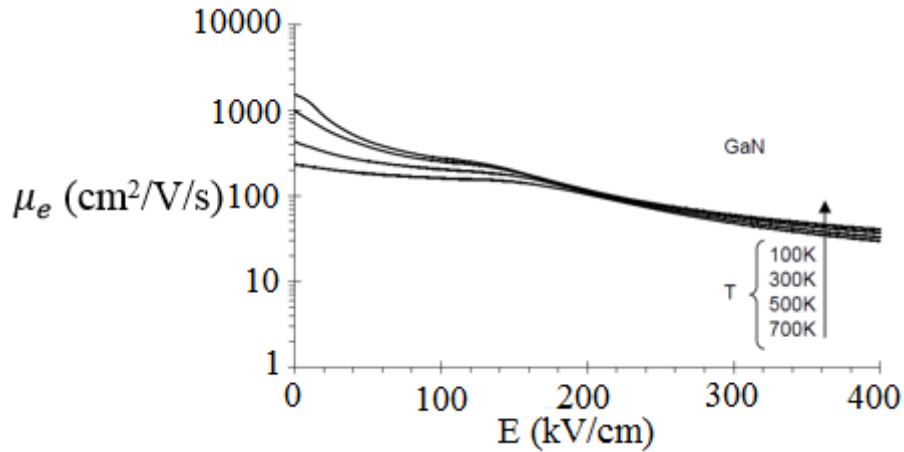
$$P_z^{SP}(T) = P_z^{PZ}(300K) + (T - 300)P_{S_z} \quad (I-20)$$

$$P_z^{SP}(T) = P_z^{PZ}(300K) + (T - 300)(2\alpha_a e_{31} - \alpha_c e_{33}) \quad (I-21)$$

### 2.7.3. Température et transport électronique

L'augmentation de la température se traduit par une augmentation des vibrations dans le réseau cristallin. Celles-ci entraînent un accroissement substantiel de la fréquence des collisions entre électrons et phonons, et induit de facto une réduction de la mobilité des électrons

L'analyse de la figure I-14 représentant la mobilité, dans le GaN massif, en fonction du champ électrique externe et de la température montre une différence d'un ordre de grandeur à faible champ (entre 100 et 700K). La mobilité devient inférieure à  $100 \text{ cm}^2 \cdot \text{v}^{-1} \cdot \text{s}^{-1}$  à partir de  $200 \text{ KVcm}^{-1}$  [46].



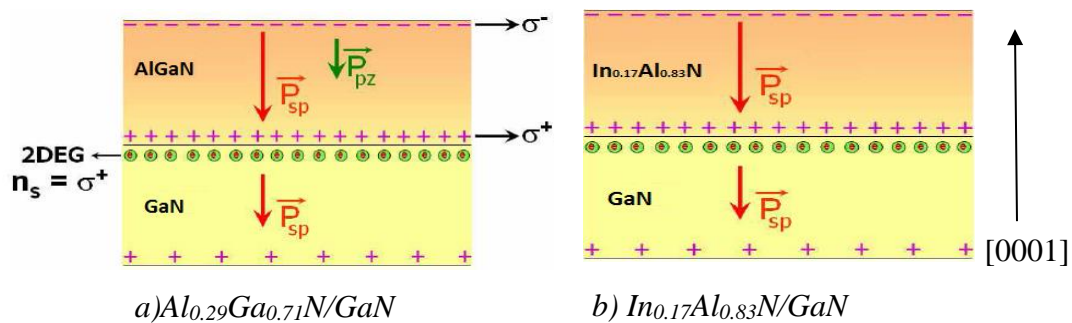
**Figure I-14:** Mobilités électroniques en fonction du champ électrique et de la température dans le cas du GaN massif [46].

### 3. Propriétés physiques des hétérojonctions Al (In, Ga) N/GaN

#### 3.1. Généralités

Le principe de fonctionnement des transistors HEMTs à base de nitrures d'éléments III repose sur la juxtaposition de matériaux présentant des discontinuités de bandes. Le premier matériau constitue le canal. Il s'agit d'un matériau GaN non intentionnellement dopé (nid) qui présente, comparé au second matériau, un gap plus faible et une épaisseur plus importante (afin d'assurer la relaxation de la maille et la qualité cristalline). Le second matériau appelé couche barrière, est généralement à base d'alliage ternaire, il présente une épaisseur de quelques nanomètres (généralement entre 3 et 10 nm). Contrairement à la plupart des systèmes à hétérojonction, la génération d'un gaz d'électrons bidimensionnel (2DEG) à l'interface est possible même sans dopage de la couche barrière. Nous nous intéressons dans la suite, à la formation du gaz 2D dans des hétérojonctions de type  $Al_xGa_{1-x}N/GaN$  et  $Al_xIn_{1-x}N/GaN$ .

Les deux types d'hétérojonctions que nous avons étudiés sont représentés figures I-15. Nous allons les prendre comme exemple afin d'expliquer la formation du gaz bidimensionnel d'électrons (gaz 2 D).



**Figure I-15:** Polarisation spontanée et piézoélectrique au sein des hétérojonctions  $Al_xGa_{1-x}N/GaN$  et  $In_{0.17}Al_{0.83}N/GaN$  [47]

Dans le cas de l'hétérojonction  $Al_xGa_{1-x}N/GaN$  (figure 1-15), on note la présence de polarisations spontanées aussi bien au niveau du buffer de GaN que de la barrière AlGaN. Celles-ci ont la même direction et sont de sens opposés à la direction [0001]. Durant la croissance, la couche d' $Al_xGa_{1-x}N$  qui possède un paramètre de maille  $a$  inférieur à celui du GaN, se trouve contrainte en tension. Ceci induit l'apparition en son sein d'une polarisation piézoélectrique. Dans ces conditions, la polarisation totale résultante à l'hétéro-interface peut s'exprimer de la manière suivante:

$$P^{Al_xGa_{1-x}N/GaN} = P_{PZ}^{Al_xGa_{1-x}N} + P_{SP}^{Al_xGa_{1-x}N} - P_{SP}^{GaN} \quad (I-22)$$

Avec :

$$P_{SP}^{Al_xGa_{1-x}N} = [-0.09x + 0.034(x - 1)] \text{ Cm}^{-2} \quad (I-23)$$

Dans le cas de l'hétérojonction  $\text{In}_x\text{Al}_{1-x}\text{N}/\text{GaN}$  (avec  $x=0.17$ ), on note (du fait au pourcentage d'indium de 17%), que les deux couches ont le même paramètre de maille  $a$ , le matériau ternaire n'est pas contraint. Il ne présente donc pas de polarisation piézoélectrique. Ainsi la polarisation totale au niveau de l'interface résulte d'une différence de polarisations spontanées et s'exprime comme suit :

$$P^{In_xAl_{1-x}N/GaN} = P_{SP}^{In_xAl_{1-x}N} - P_{SP}^{GaN} \quad (I-24)$$

Les hétérojonctions présentent toutes deux, dans le cas où les interfaces sont planes et que le GaN est non contraint, des discontinuités des bandes de conduction et de valence. La discontinuité de bandes de conduction associée aux champs électriques induits par les effets de polarisation au sein des matériaux se traduit par la formation d'un puits d'énergie quasi-triangulaire au niveau de l'hétérojonction du côté de la couche de GaN. C'est en effet au sein de ce dernier, que les électrons issus des donneurs en surface [36], dans l'hypothèse d'une épaisseur de barrière supérieure à l'épaisseur critique [48], vont se confiner et donner naissance à un gaz bidimensionnel présentant une densité surfacique de polarisation  $n_s$  égale pour nos deux hétérojonctions à :

$$n_s = - \frac{p^{interface}}{q} \quad (I-25)$$

Avec :  $P^{interface}$  la polarisation résultante en  $\text{cm}^{-2}$

Nous présentons dans le tableau I-8 un récapitulatif de la polarisation et de la densité de porteurs obtenues par simulation numérique à partir d'un modèle auto-cohérent de type Schrödinger-Poisson appliquée à des hétérojonctions  $\text{Al}_{0.3}\text{Ga}_{0.7}\text{N}/\text{GaN}$  et  $\text{Al}_{0.83}\text{In}_{0.17}\text{N}/\text{GaN}$  présentant une épaisseur de barrière de 10nm et un espaceur d'AlN de 1.5nm (l'utilité de cette espaceur sera étudiée dans la suite). Nous avons appliqué les valeurs typiques de potentiel de surface à savoir, 1.6eV pour l' $\text{Al}_{0.3}\text{Ga}_{0.7}\text{N}/\text{GaN}$  et 2.4eV pour l' $\text{Al}_{0.83}\text{In}_{0.17}\text{N}/\text{GaN}$  [47] [49].

	<b>Al<sub>0.29</sub>Ga<sub>0.71</sub>N</b>	<b>Al<sub>0.83</sub>In<sub>0.17</sub>N</b>
<b><math>P_{Pz}</math> (cm<sup>-2</sup>)</b>	-9.8 x 10 <sup>-3</sup>	0
<b><math>n_s</math> (cm<sup>-2</sup>)</b>	1.3 x 10 <sup>13</sup>	1.5 x 10 <sup>13</sup>

**Tableau I-7:** Polarisation et densité de porteurs dans les hétérojonctions AlGaN/GaN et InAlN/GaN [47] [49] pour des potentiels de surface respectifs de 1.6eV et 2.4eV

### 3.2.Principe de formation du diagramme de bandes

La mise en contact de matériaux à largeurs de bandes interdites différentes, l'un à large gap (AlGaN ou InAlN) et l'autre à gap plus faible (GaN), entraîne une discontinuité des énergies de bandes de valence ( $\Delta E_v$ ) et de conduction ( $\Delta E_c$ ) à l'interface. Ces dernières sont définies :

- dans le cas de l'AlGaN/GaN par :

$$\Delta E_{c,AlGaN/GaN} = \chi_{GaN} - \chi_{AlGaN}$$

$$\Delta E_{v,AlGaN/GaN} = (\chi_{GaN} + E_{G,GaN}) - (\chi_{AlGaN} + E_{G,AlGaN})$$

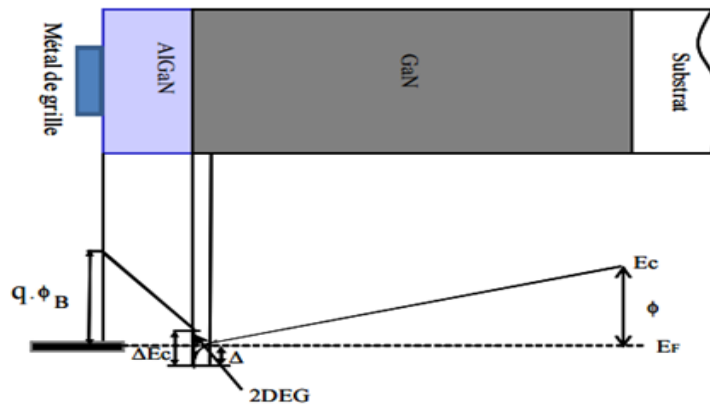
- dans le cas de l'InAlN/GaN par:

$$\Delta E_{c,InAlN/GaN} = \chi_{GaN} - \chi_{InAlN}$$

$$\Delta E_{v,InAlN/GaN} = (\chi_{GaN} + E_{G,GaN}) - (\chi_{InAlN} + E_{G,InAlN})$$

Nous présentons figure I-16, la formation d'un diagramme de bandes pour une hétérojonction de type AlGaN/GaN. Le principe est le même pour l'InAlN/GaN.

Selon les règles d'Anderson lors de la jonction de deux matériaux et à l'équilibre thermodynamique, les niveaux de Fermi doivent s'aligner et le niveau de référence (niveau du vide) doit rester rigoureusement continu. Il en résulte des discontinuités des bandes de conduction et de valence à l'interface.



**Figure I-16:** Diagramme de la bande de conduction de l'hétérojonction AlGaN/GaN à l'équilibre thermodynamique

Comme le montre la figure I.18, il se forme un puits de potentiel du côté du matériau faible gap qui est ici le GaN.  $\Phi_B$  est la hauteur de barrière de potentiel Métal-AlGaN,  $\Phi$  est la hauteur de barrière de potentiel à l'interface couche GaN/Substrat,  $\Delta$  est l'énergie séparant le bas du puits de potentiel du niveau de Fermi et  $\Delta E_c$ , la discontinuité de la bande de conduction

à l'interface AlGaIn/GaN. De ces paramètres, nous pouvons calculer la densité d'électrons dans le canal à partir de l'équation I-26. Cette équation est basée sur un modèle électrostatique fondé sur la neutralité des charges et présenté par Yu et *al.* [50]

$$n_s(x) = \frac{\sigma_{interface}}{q} - \left[ \frac{\epsilon_0 \epsilon_r(x)}{dq^2} \right] [q\Phi_B + E_F(x) - \Delta E_c(x)] \quad (I-26)$$

avec :

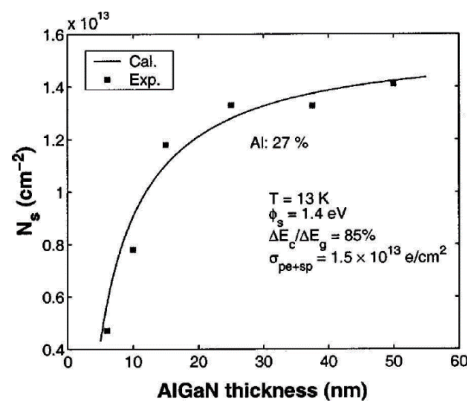
- $\epsilon_r$  la permittivité relative,
- $d$  l'épaisseur de la couche barrière,
- $E_F$  la position du niveau de Fermi à l'hétéro-interface.

Ainsi, avec un  $\sigma_{interface}$  de  $0.027C/m^2$ , une permittivité  $\epsilon_0 \epsilon_r$  de  $8.3 \times 10^{-11} F/m$ , un  $\Phi_B$  de  $1.23 eV$  et un  $\Delta E_c$  de  $0.42 eV$  qui correspondent à une structure  $Al_{0.3}Ga_{0.7}N/GaN$ , on obtient une densité de charges de  $1.4 \times 10^{13} cm^{-2}$ . Celle-ci est proche de la valeur obtenue par simulation Schrödinger -Poisson en utilisant un potentiel de surface de  $1.6 eV$ .

### 3.3. Influence de l'épaisseur de barrière

Le respect du rapport d'aspect entre la longueur de grille et l'épaisseur de barrière (supérieure à 15 pour la filière AlGaIn/GaN) est primordial pour espérer améliorer les performances statiques et hyperfréquences des transistors HEMTs [51]. Le choix de l'épaisseur de barrière doit donc être bien adapté d'autant plus que celle-ci influe sur la densité de porteurs au niveau du gaz 2D.

Dans le cas de la structure AlGaIn/GaN [48] [52] [53], pour un taux d'aluminium d'environ 30% et en dessous de 5 nm d'épaisseur de barrière, les états de surface sont localisés en dessous du niveau de Fermi. Ainsi l'apparition du puits quantique (inhérente au fait que les états de surface doivent coïncider avec le niveau de Fermi) n'a pas lieu. Par conséquent, la densité d'électrons dans le gaz 2D est négligeable voire inexistante figure I-17, [48].



**Figure I-17** : Evolution de la densité de charges  $n_s$  en fonction de l'épaisseur de barrière

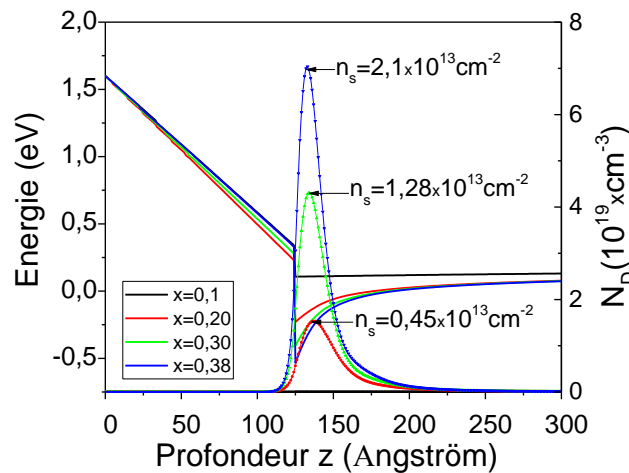
A partir de 5nm, soit l'épaisseur critique de la barrière AlGa<sub>N</sub>, les effets de polarisations piézoélectrique et spontanée sont suffisants pour faire migrer les états de surface au-dessus du niveau de Fermi. Cela entraîne la formation du puits de potentiel à l'interface barrière/buffer. Au sein de ce puits, la densité surfacique d'électrons du gaz 2D augmente fortement avec une épaisseur de 5 à 10nm avant de saturer à partir d'une épaisseur de barrière de 25nm.

Par contre, lorsque la barrière devient trop épaisse, on assiste à une disparition du puits de potentiel, laquelle est conséquente à la relaxation des contraintes engendrées par le désaccord de mailles entre les matériaux de la barrière et ceux du buffer. Dans le cas de la structure InAlN/GaN, nous avons comme pour l'AlGa<sub>N</sub> une augmentation de la densité de charges dans le Gaz 2D avec celle de l'épaisseur de barrière d'InAlN. Il convient cependant de noter que pour des épaisseurs de barrières InAlN plus faibles (entre 2 et 10nm), la densité reste plus élevée que pour des hétérostructures AlGa<sub>N</sub>/GaN. La plupart des études rapporte que pour faire coïncider le niveau des états de surface avec celui de Fermi, l'épaisseur de barrière utilisée pour une hétérostructure de type AlGa<sub>N</sub>/GaN à 30% d'aluminium, est comprise entre 10 et 30 nm [54] [55] [53], alors que pour une hétérostructure de type InAlN/GaN à 17% d'indium elle peut être inférieure à 10nm [56] [57] [58]. Ces dernières épaisseurs de barrière sont un bon compromis pour la réalisation de dispositifs de puissance pour la montée en fréquence. Elles permettent d'obtenir des composants de faibles longueurs de grilles présentant une densité de charge d'électrons élevée.

### **3.4. Influence du taux d'Aluminium**

Dans la littérature, le taux d'aluminium autorisé pour des hétérojonctions de type AlGa<sub>N</sub>/GaN adapté aux composants de haute qualité, est compris entre 15 et 38% [38] [59] [60]. En effet, un accroissement de la concentration d'aluminium dans cet intervalle permet d'augmenter la densité de porteurs dans le canal. Cependant, cela dégrade la tension de pincement. Au-delà de 40%, le désaccord de maille entre la couche barrière et la couche buffer d'une part ainsi que la différence de coefficients de dilatation thermique d'autre part sont si importants qu'ils provoquent une grande quantité de défauts structuraux limitant la mobilité des porteurs. Le taux d'aluminium utilisé dans le cadre de ce travail pour les hétérostructures de type AlGa<sub>N</sub>/GaN est situé autour de 30%. Dans le cas de la structure InAlN/GaN la concentration d'aluminium doit être supérieure à 75%. Pour de tels taux, la concentration de porteurs au niveau du puits de potentiel peut être jusqu'à deux fois plus élevée que celle des

structures AlGa<sub>x</sub>N/GaN (avec un taux d'Al de 29%) [61] [62]. Aux alentours de 83% d'aluminium, il est possible de faire croître une couche d'InAlN en accord de maille avec le GaN ; cela permet de réduire les contraintes et d'améliorer la qualité de l'interface et donc d'espérer une meilleure fiabilité de l'épitaxie. Nous présentons figure I-18 le diagramme d'énergie et de la densité volumique de charges d'une structure de type AlGa<sub>x</sub>N/GaN présentant une barrière de 10nm.

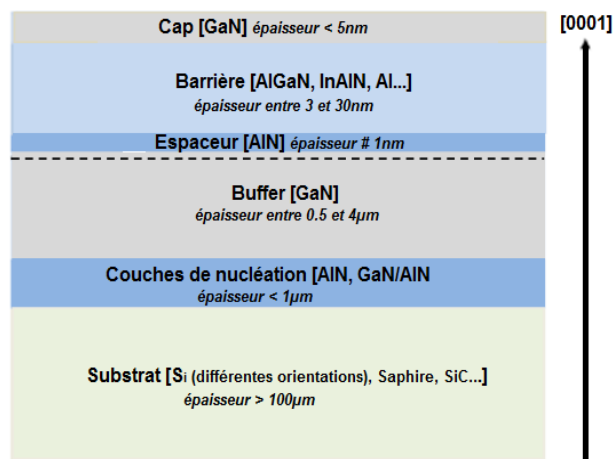


**Figure I-18** : évolution du diagramme d'énergie et de la densité volumique de charges dans une structure de type Al<sub>x</sub>Ga<sub>1-x</sub>N/GaN, en fonction du pourcentage x d'aluminium.

## 4. HEMTs Al (In, Ga) N/GaN

### 4.1. Hétérostructure typique du HEMT

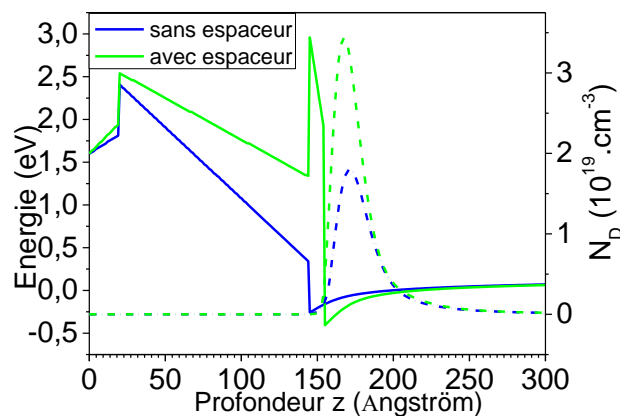
L'hétérostructure typique pour la réalisation d'un transistor HEMT est présentée ci-dessous.



**Figure I-19**: Hétérostructure typique pour la réalisation de HEMTs

Elle est constituée par plusieurs couches. De bas en haut, on distingue :

- un substrat : les transistors HEMTs utilisés durant ces travaux de thèse ont tous été développés sur un substrat silicium d'orientation (111). Celui-ci sert de socle pour l'initiation de la croissance cristalline, de support pendant la fabrication des composants et de dissipateur thermique lors du fonctionnement des transistors,
- un réseau de nucléation constitué de fines couches d'AlN et GaN ou d' $\text{Al}_x\text{Ga}_{1-x}\text{N}$  permettant une transition douce du paramètre de maille entre le silicium et le GaN, dans le but de réduire les contraintes dans le GaN et ainsi diminuer la densité de dislocations et de défauts cristallins dans la couche tampon [63] [64],
- une couche tampon GaN (buffer) dont l'épaisseur comprise entre 1 et  $2\mu\text{m}$  doit être optimisée afin de limiter la densité de dislocations à la surface [65],
- un espaceur d'AlN, d'une épaisseur typique de 1 nm permettant d'obtenir un meilleur confinement ainsi qu'une meilleure mobilité des électrons. En effet, la présence de l'espaceur amenuise l'interaction des électrons du gaz 2D avec les impuretés potentiellement présentes dans la couche barrière [66]. La figure I-20 représente le diagramme de bande ainsi que la densité d'électrons dans le cas d'une hétérostructure ( $\text{Al}_{0,29}\text{Ga}_{0,71}\text{N}/\text{GaN}$ ) présentant une épaisseur de barrière de 10nm et un buffer de GaN non contraint, avec et sans espaceur d'AlN d'une épaisseur de 1nm.

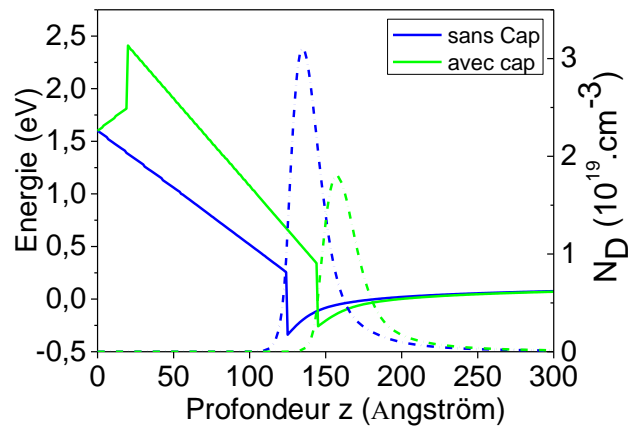


**Figure I-20** comparaison du diagramme de bande et de la densité d'électrons en volume d'une hétérostructure ( $\text{Al}_{0,29}\text{Ga}_{0,71}\text{N}/\text{GaN}$ ) avec et sans espaceur d'AlN (1nm)

- Une couche barrière, d' $\text{Al}_x\text{Ga}_{1-x}\text{N}$  ou d' $\text{In}_x\text{Al}_{1-x}\text{N}$  dont le taux d'Aluminium dépendant du matériau choisi, impacte la densité et les propriétés de transport des porteurs au sein de l'hétérojonction ;



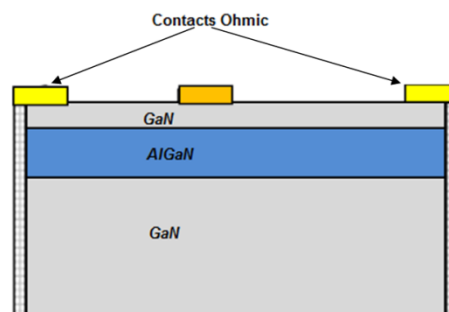
– un cap de GaN d'épaisseur comprise entre 0.5 et 5 nm, servant à la fois à protéger l'aluminium de l'oxydation, à rehausser la hauteur de barrière Schottky et enfin à limiter les courants de fuites de grille [67]. La figure I-21 représente le diagramme de bande ainsi que la densité d'électrons dans la même structure que précédemment, avec et sans cap d'une épaisseur de 0.5nm.



**Figure I-21:** Diagramme de bande comparant une hétérostructure ( $\text{Al}_{0.29}\text{Ga}_{0.71}\text{N}/\text{GaN}$ ) sans et avec cap de GaN (0.5nm)

## 4.2. Principe de fonctionnement d'un transistor HEMT

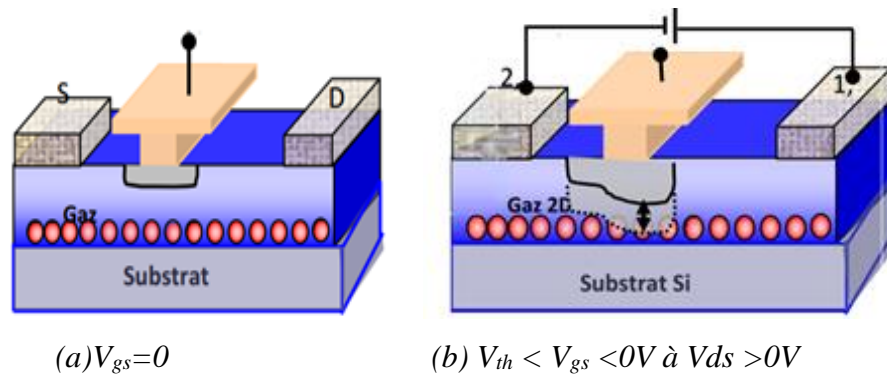
Un transistor HEMT se caractérise par trois contacts métal/semi-conducteur (ils seront étudiés plus en détail dans le chapitre 2). Il s'agit de deux contacts ohmiques pour les électrodes de source et de drain, permettant d'établir une connexion électrique avec le canal et d'un contact Schottky au niveau de la grille permettant la commande du dispositif.



**Figure I-22:** Topologie usuelle d'un HEMT AlGaIn/GaN

La grille est l'électrode de commande du transistor, permettant de contrôler la densité de porteurs présente dans le gaz 2DEG. En effet, l'application d'un potentiel choisi  $V_{gs}$  permet la modulation spatiale de la zone de charge d'espace. La figure I.25 présente l'effet de cette

tension de polarisation sur un transistor à base de GaN. Nous avons dans le cadre de cette thèse, utilisé des transistors dit « normally – on » (canal ouvert à  $V_{gs}=0V$ ). Ainsi, l'application d'une tension de grille négative entraîne un amoindrissement local de la zone constitutive du canal, jusqu'à une valeur seuil appelée tension de pincement  $V_{th}$ . A partir de cette valeur de tension, la densité surfacique de charges au sein du canal est si négligeable qu'il n'y a plus de conduction entre source et drain.

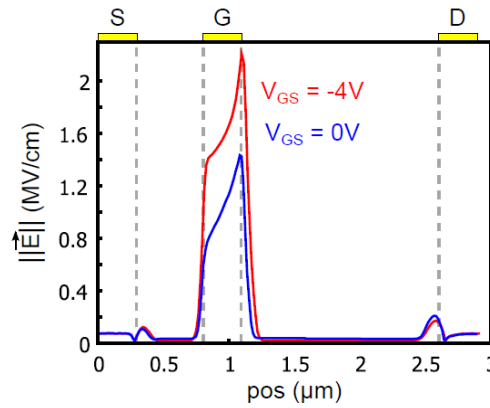


**Figure I-23:** Influence de la polarisation sur l'évolution des charges au sein d'un transistor HEMT [68]

### 4.3. Propriétés électriques

#### 4.3.1. Analyse du champ électrique

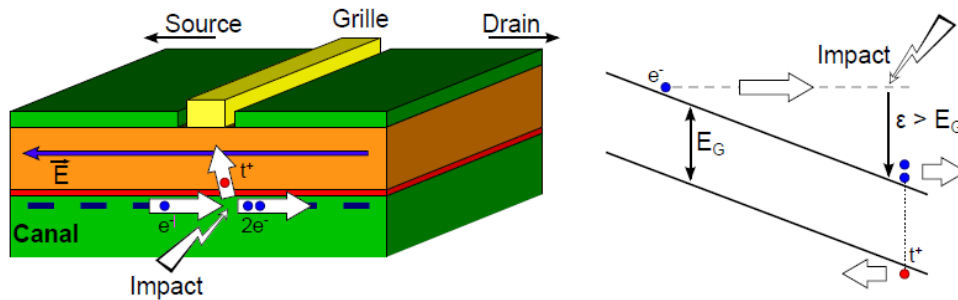
L'étude de la topologie usuelle d'un transistor HEMT présentée ci-dessus, laisse constater que la grille métallique est plus proche du contact de source que du contact de drain. Ce positionnement du contact de grille est lié à l'étalement singulier du champ électrique dans le dispositif. En effet, l'application d'une différence de potentiels donnée entre drain et source induit un champ électrique qui, comme le montre la figure I-24 obtenue par simulation COMSOL réalisée par Yannick Douvry, est maximal en sortie immédiate de grille. Ce pic de champ est la principale source de dégradation du transistor au cours de son utilisation. En effet, un fort champ électrique induit d'importantes contraintes par effet piézoélectrique inverse, qui à terme, génère des défauts profonds dans le réseau cristallin. Ainsi, pour réduire le champ électrique, une augmentation de la distance grille-drain du transistor tout en réduisant son espacement grille-source, peut être envisagée. Cela permettra d'une part d'accroître la tension de claquage du transistor et d'autre part d'améliorer sa transconductance extrinsèque grâce à la réduction de  $R_s$ .



**Figure I-24:** Evolution du champ électrique dans le canal par rapport à l'axe longitudinal à  $V_{ds}=11V$ ,  $I_{ds}=939mA.mm^{-1}$  à  $V_{gs}=0V$  et  $I_{ds}=521mA.mm^{-1}$  à  $V_{gs}=-4V$  [13]

### 4.3.2. L'ionisation par impact

Dans le cas des transistors, l'ionisation par impact est généralement un phénomène négatif. Au niveau des HEMTs, il s'opère au sein du gaz 2DEG lorsque les électrons de conduction conditionnés par un fort champ électrique, acquièrent une énergie suffisante (de l'ordre de grandeur du gap) leur permettant d'arracher des électrons de valence à la suite de collisions. Celles-ci génèrent des paires électron-trou entraînant à la suite du choc un total de trois charges mobiles par impact. Une illustration est donnée en figure I-25 :



**Figure I-25 :** Illustration de la création d'une paire électron-trou à la suite d'une ionisation par impact.

Avec cet effet d'ionisation par impact, la densité d'électrons dans le gaz 2DEG augmente. Les trous issus de ces chocs peuvent être collectés soit par l'électrode de grille soit par la source, et les électrons par l'électrode de drain ou capturés par certains pièges.

Le non contrôle de cet effet d'ionisation peut entraîner une détérioration du semi-conducteur suite au phénomène dit d'avalanche. Ce dernier se manifeste par une augmentation

drastique du courant drain-source, qui peut entraîner la destruction des composants. Le phénomène d'avalanche se produit en général sous l'effet d'un fort champ électrique (quelques MV/cm) [69], il intervient principalement en sortie de grille des transistors.

Repousser le phénomène d'avalanche revient donc à améliorer la distribution de l'étalement du champ dans l'espace grille-drain. Une des solutions est d'intégrer de fines plaques métalliques (Field-plate) aux technologies classiques [70]. Cependant, cette méthode présente le désavantage de limiter le fonctionnement des composants à fréquence élevée du fait de la présence de capacités parasites supplémentaires résultantes. Une autre solution, est la fabrication de grille en gamma, dont le but est de diminuer la capacité parasite entre source et grille tout en permettant un étalement du champ coté drain.

#### **4.4. Les effets de pièges**

Aujourd'hui, les transistors HEMTs à base de nitrure n'ont pas atteint les performances théoriques que promettent les propriétés physiques des matériaux à base de GaN. L'une des raisons de cet écart est le phénomène de « piégeage » des porteurs. Cette expression fait référence à la capture d'électrons par des défauts dans la structure, qui correspondent à des niveaux d'énergie a priori impossibles puisque situés à l'intérieur de la bande interdite du matériau considéré. Les « pièges » sont des effets parasites principalement responsables des dégradations des performances électriques des composants de la filière GaN. En effet, la capture des électrons réduit la densité de porteurs dans le canal de conduction et limite ainsi directement le courant de drain. Les pièges résultent généralement de défauts cristallins (dislocations dans la couche barrière, lacunes d'azote, présence d'impuretés...). Ils peuvent être soit de type donneur ou accepteur; un piège de type donneur peut être soit positif soit neutre alors qu'un piège de type accepteur peut être soit négatif soit neutre, cela signifie qu'ils ont la possibilité de capturer ou d'émettre des porteurs.

##### **4.4.1. Energie d'activation des pièges**

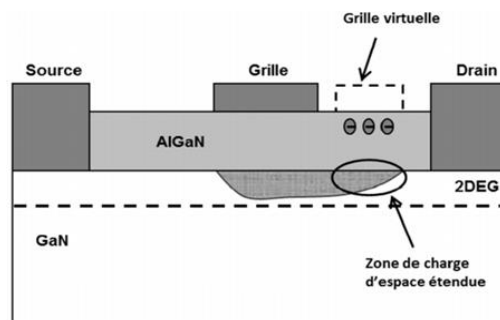
L'énergie d'activation des pièges peut être une énergie potentielle, thermique ou encore électromagnétique ; elle peut alors avoir pour origine un effet de polarisation, d'échauffement ou de photogénération.

Selon leurs positions au niveau de l'hétérostructure, certains pièges sont dits d'interfaces (l'étude des effets pièges à l'interface fera l'objet du chapitre IV de ce document); il s'agit essentiellement de ceux localisés aux interfaces métal/barrière, barrière/couche tampon et aussi

dans les zones d'accès grille-drain et grille-source [71] [72] [73] [74]. D'autres sont appelés pièges en volume et sont situés dans le buffer et dans la couche barrière.

#### 4.4.2. Les pièges en surface

La neutralité de la structure conduit au fait que les pièges en surface sont de nature positive dans le cas d'un canal contenant un gaz d'électrons 2D. Ils interviennent lorsque la tension de grille varie brusquement d'un niveau pincé à un niveau passant tandis que la tension de drain reste constante, en capturant les charges négatives injectées sur la grille par effet tunnel ou par saut de porteur (hopping) au niveau de l'interface métal/barrière ou des espaces grille-drain, grille-source. Lorsque ces charges sont capturées par des états de surface vacants situés entre la source et le drain alors qu'une tension de drain est appliquée, elles peuvent engendrer l'apparition d'une grille virtuelle en créant une extension de la zone de déplétion côté drain. Ce mécanisme de grille virtuelle présenté par Ventury *et al.* [71] est depuis supporté par plusieurs travaux. Il serait à l'origine de l'effondrement du courant drain-source appelé « current collapse » [75] [76].



**Figure I-29:** Représentation en coupe des effets de grille virtuelle [77]

Les pièges en surface participent également aux effets de chutes de courants appelés communément:

- «gate lag » pour désigner les dégradations que subit le courant de drain lorsqu'un changement rapide de potentiel de grille est réalisé à partir d'une polarisation de grille proche de la tension de seuil ;
- «drain lag» [75] [76] [78] [79] pour désigner les dégradations que subit le courant de drain lorsqu'un changement rapide du potentiel de drain est appliqué à partir d'une polarisation fortement positive.

Selon Mazzanti *et al.* [80], dans le cas des HFETs AlGaAs/GaAs, ces défauts de surface peuvent être à l'origine de l'effet de coude également appelé « effet kink ». Nous caractériserons l'ensemble de ces effets limitatifs dus aux pièges dans le chapitre III.

### 4.4.3. Les pièges en volume

Il s'agit essentiellement :

- des pièges dans la couche barrière qui selon plusieurs études [81] [82] sont à l'origine des anomalies liées au courant de fuite de grille. Ces pièges assistent également le passage des électrons depuis la grille par des mécanismes de conduction par les défauts tel que l'effet Poole-Frenkel et l'effet de hopping,
- des pièges situés dans la couche tampon de GaN qui, comme pour les pièges en surface, participent aussi à l'effet de « drain lag » [73] [83] [84] [85] [86]. En effet, sous l'influence d'un fort champ électrique entre le drain et la grille ou lorsque de fortes tensions de polarisation sont brusquement appliquées sur le drain, les électrons chauds du canal peuvent alors se retrouver dans la couche tampon si celle-ci n'est pas assez résistive. Cet effet dit de Self back-Gating [87], provoque une désertion du canal et réduit le courant de sortie  $I_{ds}$ .

### 4.4.4. Conclusion sur les effets de pièges

Les pièges sont une source majeure de limitation des performances en fréquence et en puissance des transistors HEMTs. Il est donc primordial de minimiser leur impact. Suite aux études menées dans ce sens, des améliorations ont été apportées aussi bien au niveau des techniques d'élaboration du matériau, qu'au niveau des procédés technologiques.

Ainsi, pour réduire les pièges en surface, il est possible d'effectuer un traitement de surface, un recuit, une passivation in situ [88] [89], ou d'implémenter une plaque de champ (Field Plate) etc.

## 4.5. Etat de l'art des HEMTs III-N

D'abord développés afin de répondre aux besoins croissants des applications dans le domaine militaire (radar, satellite, système de détection, brouilleurs ...), les transistors HEMTs à base GaN ont pour objectif premier de permettre la conception de systèmes fiables à forte puissance et faible bruit, immunisés face aux radiations et pouvant supporter des températures élevées. Aujourd'hui, l'utilisation des transistors HEMTs GaN s'est étendue aux applications destinées aux télécommunications civiles. Cet engouement s'explique par le fait que les performances de ces composants sont en termes de puissance hyperfréquence meilleures que celles des autres filières. .

Parmi les HEMTs nitrurés, la filière AlGaN/GaN est la plus mature et est même déjà commercialisée. En effet, la société AMCOM a réalisé des amplificateurs large bande à base de GaN en technologie MMIC ayant un gain de 14dB en fonctionnement DC à 12GHz et une puissance de saturation en sortie de 36dBm [90]. En laboratoire on peut citer P. Altuntas et al. [91] qui reportent en 2015 une puissance de 2.7W/mm à 40GHz avec un gain en puissance de 3.8dB obtenue sur un transistor  $\text{Al}_{0.29}\text{Ga}_{0.71}\text{N}/\text{GaN}$  sur substrat Si(111) de développement  $W = 2 \times 50 \mu\text{m}$  et de longueur de grille  $L_g = 75 \text{nm}$ , ou encore A. Soltani et al. [92] qui décrivent à 40GHz une puissance de 3.3W/mm avec un gain linéaire de 10.6dB pour un transistor de longueur de grille  $L_g = 60 \text{nm}$  et  $W = 2 \times 30 \mu\text{m}$  réalisé sur Si(110) ou encore Johnson et al. qui a 2.14GHz ont obtenu 12W/mm avec un gain en fonctionnement DC de 15.3dB [93]. Ces excellents résultats font qu'il est devenu de plus en plus difficile d'améliorer les performances des HEMTs AlGaN/GaN sur Silicium, car nous approchons des limites théoriques. Ainsi, les chercheurs se sont tournés vers la technologie InAlN/GaN qui permet d'atteindre des performances pour la montée en fréquence supérieures par rapport aux composants AlGaN/GaN. Des résultats encourageants ont été obtenus avec ce type de structure. On peut notamment citer Bolognesi et al. [94] qui ont obtenu une densité de puissance de 1.35W/mm à 94GHz pour un transistor sur Si(111) de développement  $W = 2 \times 50 \mu\text{m}$  et de longueur de grille  $L_g = 50 \text{nm}$  possédant une barrière  $\text{In}_{0.17}\text{Al}_{0.83}\text{N}$ . Le laboratoire III-V Lab a également apporté une large contribution avec successivement des puissances de sortie de 2.5W/mm [95] [96] obtenue à 30GHz sur un transistor de longueur de grille  $L_g = 150 \text{nm}$ , et de 10.8W/mm obtenue à 3.5GHz, sur des composants de longueur de grille  $L_g = 250 \text{nm}$ .

## 5. Conclusion

L'amélioration des transistors HEMTs à base de GaN constitue un intérêt certain, pour les applications de puissance hyperfréquence.

Nous avons décrit dans ce premier chapitre, les propriétés des matériaux III-N. Cela nous permet d'affirmer que la réalisation de transistors HEMTs GaN à faible coût possédant de bonnes performances en puissance hyperfréquence, nécessite le choix d'un substrat peu onéreux tel que le silicium (tous les composants utilisés dans le cadre de cette thèse sont sur substrat silicium). Les matériaux III-N utilisés permettent grâce à leurs polarisations spontanées et piézo-électriques, la création d'un gaz bidimensionnel d'électrons bien confiné présentant une densité et une mobilité électronique élevées. Ce premier chapitre a également permis d'évoquer les effets de pièges qui constituent un facteur majeur de limitation des performances en fréquence et en puissance des transistors HEMTs.

Comme nous l'avons évoqué dans l'état de l'art, les limites de HEMTs AlGaIn/GaN en termes de performance en puissance et en fréquence ont conduit les chercheurs à se tourner vers la technologie InAlN/GaN. Celle-ci présente a priori un meilleur potentiel que l'AlGaIn/GaN. Ce travail de thèse s'inscrit dans ce sillage. Il consiste en l'étude, la caractérisation et la comparaison des performances de transistors réalisés sur des épitaxies de types AlGaIn/GaN et InAlN/GaN.



## Bibliographie

- [1] D. Delagebeaudeuf, P. Delescluse, P. Etienne, M. Laviron, J. Chaplart et T. LinhNuyen, «Two dimensional electron GaS MesFET structure,» *Electronics Letters In IEEE*, vol. 16, n° 117, pp. 667-668, 1980.
- [2] T. Minura, S. Hiyamizu, T. Fujii et K. Nambu, «A new Field effect Transistor with selectively doped GaAs/n-AlGaAs heterojunction,» *Japanese journal of Applied Physics*, vol. 9, n° 15, pp. 2225-2227, 1980.
- [3] M. A. Khan, J. N. Kuznia et D. T. Olson, «Metal Semiconductor field effect transistor base on single crystal GaN,» *Applied Physics Letters* , vol. 62, n° 115, pp. 1796-1797, 1993.
- [4] M. A. Khan, J. Kuznia, D. Olson, W. Schaff, J. Burm et M. S. Shur, «Microwave performance of 0.25 $\mu$ m gate AlGaN/GaN heterostructure field effect transistor,» *Applied Physics Letters*, vol. 65, n° 19, pp. 1121-1123, 1994.
- [5] D. Fritsch, H. Schmidt et M. Grundmann, «Band-structure pseudopotential calculation of zinc-blende and wurtzite Al , Ga , and In,» 2003.
- [6] K. Thiemann et H. Schulz, «Crystal structure refinement of Al and Ga», 1977, p. 23.815.
- [7] M. Farahmand et K. Brennan, «Comparison between wurtzite phase and zincblende phase GaN MESFETs using a full band Monte Carlo simulation,» vol. 3, pp. 493 - 497, Mar 2000.
- [8] A. F. Wright, « Consistent structural properties for AlN, GaN and InN», vol. 51, *Phys. Rev. B*, Mars 1995, pp. 7866-7869.
- [9] J. O. Hanlon, «A user's guide to vacuum technology», *Wiley-interscience*, 2003.
- [10] J. W. P. Hsu, M. Manfra, S. Chu, C. Chen et R. Molnar, « Effect of growth stoichiometry on the electrical activity of screw dislocations in GaN films grown by molecular-beam epitaxy», vol. 78, *Applied physics Letters*, 2001, pp. 3980-3982.
- [11] H. Amano, N. Sawaki, I. Akasaki et Y. Toyoda, « Metalorganic vapor phase epitaxial growth of a high quality GaN usin AlN buffer layer», vol. 48, *Applied Physics Letters*, 1986, pp. 353-355.

- [12] S. Nakamura, « GaN Growth Using GaN Nuffer Layer», vol. 30, *Japanese Journal of Applied Physics*, 1991, pp. L1705-L1707.
- [13] Y. Douvry, « Etude de HEMTs AlGaIn/GaN à grand développement pour la puissance Hyperfréquence: conception et fabrication, caractéristion et fiabilité », Université Lille1, 2012.
- [14] A. E. Wickenden, D. Koleske, R. L. Henry, R. J. Goman, M. E. Twigg, M. Fateni, J. A. Freitas et W. J. Moore, « The influence of OMVPE growth pressure on the morphology compensation and doping of GaN and related alloys», vol. 29, *Journal of Electronic Materials*, Jan. 2000.
- [15] H. Amano, «Progress and Prospect of the growth of wide-band-gap Group III Nitrides: Development of the growth method for Single-Crystal Bulk GaN», *Jpn Journal of Appl Phys*, vol. 52, n°15.
- [16] S. Arulkumaran, M. Miyoshi, T. Egawa, H. Ishikawa et T. Jimbo, «Electrical characteristics of AlGaIn/ GaN HEMTs on 4-in diameter sapphire substrate», *IEEE Electron Device Letters* vol. 24, , Aug. 2003, pp. 497-499.
- [17] Y. Ando, Y. Okamoto, H. Miyamoto, N. Hayama, T. Nakayama, K. Kasahara et M. Kuzuhara, «a 100-W AlGaIn/GaN heterojunction FET on Thinned sapphire substrate», *Electron Devices Meeting*, 2001. IEDM Technical Digest. International, 2001, pp. 17.3.1-17.3.4.
- [18] J. Y. Duboz, «Materiaux semi-conducteur à grand gap III-V à base de GaN», *Techniques de l'Ingénieur*, 1995.
- [19] Y. F. Wu, A. Saxler, R. P. Smith, S. Sheppard, P. M. Chavarkar, T. Wisleder, U. K. Mishra et P. Parikh, 30-W/mm GaN HEMTs by field plate optimization, vol. 25, *Electron Device Letters*, IEEE, Mar. 2004, pp. 117-119.
- [20] K. Shinohara, A. Corrion, D. Regan, I. Milosajevic, D. brown, S. Burnham, P. J. Willadsen, C. Butler, A. Schmitz, D. Wheeler, A. Fung et M. Micovic, «220GHz fT and 400GHz fmax in 40-nm GaN DH-HEMTs with regrown ohmic», *Electron Devices Meeting ( IEDM)*, 2010 IEEE International, 6-8 Dec. 2010, pp. 30.1.1-30.1-4.

- [21] N. Sghaier, «Traps centers and deep defects contribution in current instabilities for AlGa<sub>N</sub>/Ga<sub>N</sub> HEMT's on Silicon and Sapphire substrates», *Microelectronics Journal* 37, 2006, pp. 363-370.
- [22] M. Bruel, B. Aspar et J. Auberton-Hervé, «Smartcut: A new silicon on insulator material technology based on hydrogen implantation and wafer bonding», vol. 36, *Japanese Journal of applied Physics*, 1997, pp. 1636-1641.
- [23] T. Chow, V. Khemka, J. Fedison, N. Ramungul, K. Matocha, Y. Tang et R. Gutmann, «SiC and GaN bipolar power devices», vol. 2, *S. Electronics*, Éd., Mar. 2000, pp. 277-301.
- [24] E. Johnson, «Physical limitations on frequency and power parameters of transistors», *I. I. C. Record*, Mar. 1965, pp. 27-34.
- [25] X. Tang, M. Rousseau, N. Defrance, V. Hoel, A. Soltani, R. Langer et J. De Jaeger, «Thermal behavior analysis of GaN Based epi-Material on differentr substrates by means of a physical-thermal model», vol. 207, *Physica Status Solidi, Applications and Materials Science*, 2010, pp. 1820-1826.
- [26] P.-C. Chao, K. Chu, C. Creamer, J. Diaz, T. Yurovchak, M. Shur, R. Kallaher, C. McGray, G. Via et J. Blevins, «Low-Temperature Bonded GaN-on-Diamond HEMTs With 11 W/mm Output Power at 10 GHz», *IEEE*, vol. 62, n°111, pp. 3658 - 3664, octobre 2015.
- [27] B. Bollinger et a. T. Obeloer, «Applications Abound for Synthetic-Diamond Semiconductor Substrates», *Electronic Design*, Mars 2015.
- [28] P. Ziadée, «Simulation de composants électroniques aux fréquences térahertz», Sep. 2010.
- [29] P. ShaH, V. Mittin, M. Grupen, G. H. Song et K. Hess, «Numerical simulations of wide band-gap AlGa<sub>N</sub>/InGa<sub>N</sub> light-emitting diodes for output power characteristis and emission spectra», vol. 79, *Journal of Applied Physics*, 1996, p. 2755.
- [30] T. S. Oh, Y. S. Lee, H. Jeong, J. Di Kim, T. H. Seo et E. K. Suh, «Large- Bandgap Bowing of InAlN Ternary Films Grown by Using Metalorganis Chemical Vapor Deposition», vol. 53, *Journal Of The Korean Physical Society*, 2008, pp. 1956-1960.

- [31] I. Vurgaftman, J. R. Meyer et A. L. R. Ram-Mohan, «Band parameters for III–V compound semiconductors and their alloys,» *J. Appl. Phys*, vol. 89, n° 111, p. 5815–5875, Jun. 2001.
- [32] J. Wu, W. Walukiewicz, K. M. Yu, S. X. Li, E. E. Haller, H. Lu et a. W. J. Schaff, «Universal bandgap bowing in group-III nitride alloys,» *Solid State Commun*, vol. 127, n° 16, p. 411–414, août 2003.
- [33] J. Wu, W. Walukiewicz, K. M. Yu, J. W. A. Li, E. E. Haller, H. Lu et and W. J. Schaff, «Small band gap bowing in In<sub>1-x</sub>Ga<sub>x</sub>N alloys,» *Appl. Phys. Lett.*, vol. 80, n° 125, p. 4741–4743, Jun. 2002.
- [34] F. Lecourt, «hétérostructure AlGa<sub>n</sub>/Ga<sub>n</sub>N et InAlN/GaN pour la réalisation de HEMTs de puissance Hyperfréquence en bande Ka», Ph.D. dissertation université de Lille1, 2012.
- [35] S. Kaap et P. Capper, «Springer Handbook of electronic and photonic materials», Springer Handbook of. Springer, 2006.
- [36] W. J. Moore, J. J. A. Freitas, R. T. Holm, R. T. Kovalenkov et V. Dmitriev, «Infrared dielectric function of wurtzite aluminum nitride», vol. 86, Applied Physics Letters, 2005, p. 141912.
- [37] D. Sansaptak, S. Nidhi, F. Choi, J. S. Wu, U. Speck et K. Mishra, «Growth Structural and Electrical characterizations of N-Polar InAlN by Plasma-Assisted Molecular beam Epitaxy», vol. 4, Applied Physics, Apr. 2011, pp. 045502-045502-3.
- [38] O. Ambache, J. Smart, J. Shealy, N. Weimann, K. Chu, M. Murphy, W. Shaff, L. Eastman, R. Dimitrov, M. Stutzmann, W. Rieger et J. Hilsenbeck, «two dimensional electron gases by spontaneous and piezoelectric polarization charge in N- and Ga-fase AlGa<sub>n</sub>/Ga<sub>n</sub>N heterostructures», vol. 85, Journal of Applied Physics, 1999, p. 3222.
- [39] O. Ambacher, B. Foutz, J. Smart, J. R. Shealy, N. G. Weimann, K. Chu, M. Murphy, A. J. Sierakowski, W. J. Schaff, L. F. Eastman, R. Dimitrov, A. Mitchell et a. M. Stutzmann, «Two dimensional electron gases induced by spontaneous and piezoelectric polarization in undoped and doped AlGa<sub>n</sub>/Ga<sub>n</sub>N heterostructures,» *J. Appl. Phys.*, vol. 87, n° 11, pp. 334-344, Jan. 2000.

- [40] A. Wright et J. Nelson, «Consistent structural properties for AlN, GaN and InN», vol. 51, Phys. Rev. B, Mar. 1995, pp. 7866-7869.
- [41] A. E. Romanov, T. J. Baker, S. Nakamura et J. S. Speck, «Strain-induced polarization in wurtzite III-nitride semipolar layers», vol. 100, Journal of Applied Physics, 2006, p. 023522.
- [42] N. Sarkar et S. Ghosh, «Temperature dependent band gap shrinkage in GaN: Role of electron-phonon interaction», vol. 149, S. S. Communications, Éd., 2009, pp. 1288-1291.
- [43] Y. P. Varshni, «Temperature dependence of the energy gap in semiconductors», vol. 34, Physica, 1967, pp. 149-154.
- [44] V. Fuflyigin, E. Salley, A. Osinsky et P. Norris, «Pyroelectric properties of AlN», vol. 77, Applied Physics Letters, 2000, pp. 3075-3077.
- [45] M. R. Society, «Pyroelectric and Piezoelectric Properties of GaN-Based Materials», Vols. 1 sur 25, MRS Proceedings., 1998, p. Cambridge University Press.
- [46] M. Tchernycheva, L. Nevou et L. Doyennette, «Systematic experimental and theoretical investigation of intersubband absorption in GaN/AlN quantum Wells», vol. 73, Phys. Rev. B, 2006, p. 125347.
- [47] N. Vellas, «Etudes Experimentales de Transistors HFET de la filère Nitride de Gallium pour des applications de Puissance Hyperfréquences», Université Lille1, 2003.
- [48] J. Ibbetson, P. Fini, K. Ness, S. Denbaars, J. Speck et U. Mishra, «Polarisation effects, surface states, and the source of electrons in AlGaIn/GaN Heterostructure field effect transistors», vol. 17, Applied Physics Letters, 2000.
- [49] O. Jardel, G. Callet et J. D. e. al, «Electrical performances of AlInN/GaN HEMTs. A comparison with AlGaIn/GaN HEMTs with similar technological process,» *International Journal of Microwave and Wireless Technologies*, vol. 3, n° 13, pp. 301-309, 2011.
- [50] E. T. Yu, G. J. Sullivan, P. M. Asbeck, C. D. Wang, D. Qiao et S. S. Lau, «Measurement of piezoelectrically induced charge in GaN/AlGaIn heterostructure field-effect-transistors», Applied Physics Letters, 1997, p. 2794.

- [51] M. Huque, S. Eliza, T. Rahman, H. Huq et S. Islam, «Effect of the aspect ration in AlGa<sub>N</sub>/Ga<sub>N</sub> HEMT's Dc and small signal parameters»,. Semiconductor Device Research Symposium, 12-14 Dec. 2007, pp. 1-2.
- [52] L. Yuan, M. J. Wang et K. J. Chen, «Molecular dynamis calculation of the fluorine ions potential energies in AlGa<sub>N</sub>/Ga<sub>N</sub> heterostructures», J. A. Physics, Éd., 2008.
- [53] M. Wang, L. Yuan, K. Chen, F. Xu et B. Shen, «Diffusion mechanism and the thermal stability of fluorine ions in Ga<sub>N</sub> after ion implantation», J. A. Physics, Éd., 2009.
- [54] C. Y. Cai, Z. Cheng, W. Tang, K. Lau et J. Chen, «Monolithically Integrated Enhacement/Depletion-Mode AlGa<sub>N</sub>/Ga<sub>N</sub> HEMT Inverters and Ring Oscillators Using CF<sub>4</sub> Plasma Treatment», vol. 9,. Devices, Éd., 2006, p. 2223.
- [55] M. Wang, L. Yuan, C. Cheng et C. C. Beling, «Defect formation and annealing behaviors of fluorine implanted Ga<sub>N</sub> layers revealed by positron annihilation spectroscopy», Éd., 2009.
- [56] O. Jarde, G. Callet, J. Dufraisse, M. Piazza, N. Sarazin, E. Chartier, M. Oualli, R. R. T. Aubry, J. Jacquet et M.-A. Poisson, «Electrical performances of AlIn<sub>N</sub>/Ga<sub>N</sub> HEMTs. A comparison with AlGa<sub>N</sub>/Ga<sub>N</sub> HEMTs with similar technological process», vol. 3, 21 Apr. 2011, pp. 301-309.
- [57] Y. Yue, Z. Hu, J. Guo et B. Sensalez-Rodriguez, «InAl<sub>N</sub>/Al<sub>N</sub>/Ga<sub>N</sub> HEMTs With Regrown Ohmic Contacts and  $f_T$  of 370 GHz», vol. 7, Electron Device Letters, Éd., 07 jui. 2012, pp. 988-990.
- [58] H. Sun, A. Alt, H. Benedickter et E. Feltin, «205-GHz (Al,In)<sub>N</sub>/Ga<sub>N</sub> HEMTs», vol. 9, Electron Device Letters, Éd., 09 Aou. 2010, pp. 957-959.
- [59] S. Arulkumaran, T. Egawa et H. Ishikawa, «Studies on the Influences of i-Ga<sub>N</sub>, n-Ga<sub>N</sub>, p-Ga<sub>N</sub> and InGa<sub>N</sub> Cap Layers in AlGa<sub>N</sub>/Ga<sub>N</sub> High-Electron-Mobility Transistors», vol. 5A, Japanese Journal of Applied Physics, Éd., 2005, p. 2953.
- [60] S. Arulkumaran, T. Egawa, H. Ishikawa et T. Jimbo, «Characterization of different-Al-content Al<sub>x</sub>Ga<sub>1-x</sub>N/Ga<sub>N</sub> heterostructures and high-electron-mobility transistors on sapphire», pp. 888-894.

- [61] J. Kuzmik, «Power electronics on InAlN/(In)GaN: Prospect for a record performance», *Electron Device Letters, IEEE*, nov. 2001, pp. 510-512.
- [62] J. Kuzmik, A. Kostopoulos, G. Konstantinidis, J.-F. Carlin, A. Georgakilas et D. Pogany, «InAlN/GaN HEMTs: a first insight into technological optimization», *Electron Devices*, mar. 2006, pp. 422-426.
- [63] D. Koleske, M. Coltrin, S. Lee, G. Thaler, K. Cross et M. Russel, «Understanding GaN Nucleation layer evolution on sapphire and its impact on GaN dislocation density», Mar. 2007.
- [64] Z. Bougrioua, I. Moerman, L. Nistor, B. Van Daeler, E. Monroy, T. Palacios, F. Calle et M. Leroux, «Engineering of an insulating buffer and use of AlN interlayers: two optimisations for AlGaIn-GaN HEMT-like Structures», vol. 1, Jan. 2003, pp. 93-100.
- [65] N. Baron, Y. Cordier, S. Chenot, P. Vennegues, O. Tottereau, M. Leroux, F. Semond et j. Massie, «The critical role of growth temperature on the structural and electrical properties of AlGaIn/GaN high electron mobility transistor heterostructures grown on Si(111) », vol. 3, feb. 2009.
- [66] A. Bykhovski, B. Gelmont et M. Shur, «Elastic Strain relaxation and piezoeffect in GaN-AlN, GaN-AlGaIn and GaN-InGaIn superlattices», vol. 9, 1997, pp. 6332-6338.
- [67] Z. E. A. Liu, «effect of the strain relaxation of an AlGaIn barrier layer induced by various cap layers on the transport properties in AlGaIn/GaN heterostructures», vol. 9, Sep. 2011.
- [68] S. Bouzide, «Réalisation et caractérisation de Transistors HEMTs GaN pour des applications dans le domaine millimétrique», Université Lille1, 2013.
- [69] R. Chu., «electronique Properties of Gallium nitride based heterostructures», Nanjing University, 2002.
- [70] M. Kaddeche et A. Soltani, «Modelin AlGaIn/GaN HEMTs using field-plate technology in Signal, Circuit an Systems (SCS) », nov. 2009, pp. 1-4.
- [71] R. Vetury, N. Zhang, S. Keller et U. Mishra, «The impact of surface states on the DC and RF characteristics of AlGaIn/GaN HFETs », *I. T. Electron Devices*, Mar. 2001, pp. 560-566.

- [72] O. Mitrofanov et M. Manfra, « Mechanisms of gate lag in GaN/AlGaIn/GaN high electron mobility transistors, electron mobility transistors », 2003, pp. 33-53.
- [73] M. Faqir, G. Verzellesi, A. Chini, F. Fantini, F. Danesin, G. Meneghesso, E. Zanoni et C. Dua, « Mechanisms of RF Current Collapse in AlGaIn/GaN High Electron Mobility Transistors », vol. 8, D. a. M. Reliability, Device and Materials Reliability, jui. 2008, pp. 240-247.
- [74] N.-Q. Zhang, B. Moran, S. DenBaars, U. Mishra, X. Wang et T. Ma, « Effect of surface traps on breakdown voltage and switching speed of gan power switching hemts », 2001.
- [75] A. M. Wells, M. J. Uren, R. S. Balmer, K. P. Hilton, T. Martin et M. Missous, « Direct demonstration of virtual gate' mechanism for current collapse in AlGaIn/GaN HDETs», vol. 45, S. Electronics, 2005, pp. 279-282.
- [76] H. Hasegawa, T. Inagaki, S. Ootomo et T. Hashizume, « Mechanisms of current collapse and gate leakage currents in AlGaIn/GaN hétérostructure field effect transistors », J. V. S. Technol., 2003, p. 1844.
- [77] M. Avcu, « Caractérisation des effets parasites dans les HEMTs GaN : développement d'un banc de mesure 3w », Thèse de doctorat, université Limoges, 2014.
- [78] O. Mitrofanov et M. Manfra, « Poole-Frenkel electron emission from the traps in AlGaIn/GaN transistors », vol. 11, A. Physics, 2004, pp. 6414-6419.
- [79] M. Khan, M. Shur, Q. Chen et J. Kuznia, « Current/voltage characteristic collapse in AlGaIn/GaN heterostructure insulated gate field effect transistors at high drain bias », Letters, dec. 1994.
- [80] A. Mazzanti, G. Verzellesi, C. Canali, G. Meneghesso et E. Zanoni, « Physics-based explanation of kink dynamics in AlGaAs/GaAs HFETs », vol. 7, IEEE Electron Device Letters, 2002.
- [81] E. Arslan, S. Bütün et E. Ozbay, « Leakage current by Frenkel-Poole emission in Ni/Au schottky contacts on Al<sub>0.83</sub>In<sub>0.17</sub>/AlN/GaN heterostructures », Applied Physics Letters vol. 14, 2009.
- [82] W. Chikhaoui, « Etude des mécanismes physiques responsables des dysfonctionnements », thèse de doctorat, Université Lyon, 2011.



- [83] P. B. Klein, S. C. Binari, K. Ikossi, A. E. Wickenden, D. D. Koleske et R. L. Henry, «Current collapse and the role of carbon in AlGa<sub>N</sub>/Ga<sub>N</sub> high electron mobility transistors grown by metalorganic vapor-phase epitaxy», vol. 21, *Applied Physics Letters* Éd., 2001, pp. 3527-3529.
- [84] S. Binari, K. Ikossi, J. Roussos, W. Kruppa, D. Park, H. Dietrich, D. Koleske, A. Wickenden et R. Henry, «Trapping effects and microwave power performance in AlGa<sub>N</sub>/Ga<sub>N</sub> HEMTs», *Electron Devices Letter*, mar. 2001, pp. 465-471.
- [85] A. Koudymov, M. Shur, G. Simin, K. Chu, P. Chao, C. Lee, J. Jimenez et A. Balistreri, «Analytical HFET I/V Model in Presence of Current Collapse», *Electron Devices Letters*, Mar. 2008, pp. 712-720.
- [86] P. B. Klein et S. C. Binari, «Photoionization spectroscopy of deep defects responsible for current collapse in nitride-based field effect transistors», vol. 15, *Journal. of. Physics. C. Matter*, Éd., 2003, p. R1641.
- [87] O. Jardel, F. D. Groote, C. Charbonniaud, T. Reveyrand, J. Tessier, R. Quéré et D. Floriot, «A Drain-Lag Model for AlGa<sub>N</sub>/Ga<sub>N</sub> Power HEMTs,» chez *IEEE/MTT-S International*, Honolulu, 3-8 juin 2007.
- [88] H. Kim, R. M. Thompson, V. Tilak, T. R. Prunty, J. R. Shealy et L. F. Eastman, «Effect of Si<sub>3</sub>N<sub>4</sub> passivation and high electric field on AlGa<sub>N</sub>-Ga<sub>N</sub> HFET degradation», vol. 7, *Electron Devices letters*, 2003.
- [89] W. S. Tan, M. J. Uren, P. A. Houston, R. T. Green, R. S. Balmer et T. Martin, «Surface leakage currents in Si<sub>3</sub>N<sub>4</sub> passivated AlGa<sub>N</sub>/Ga<sub>N</sub> HFETs», vol. 1, *Electron Devices letters*, Éd., 2006.
- [90] AMCOM Communications, «Gallium nitride MMIC 2W DC-12.0 GHz power amplifier», AM00012033, Aout 2014.
- [91] P. Altuntas, A. F. Lecourt, Cutivet, N. Defrance, E. Okada, M. Lesecq, S. Rennesson, A. Agboton, Y. Cordier, V. Hoel et and J.-C. De Jaeger, «Power Performance at 40 GHz of AlGa<sub>N</sub>/Ga<sub>N</sub> High-Electron Mobility Transistors Grown by Molecular Beam Epitaxy on Si(111)Substrate,» *IEEE Electron Device Letter*, vol. 36, n° 14, pp. 303-305, 2015.

- [92] A. Soltani, J.-C. Gerbedoen, Y. Cordier, D. Ducatteau, M. Rousseau, M. Chmielowska et M. R. a. J.-C. D. Jaeger, «Power Performance of AlGa<sub>N</sub>/Ga<sub>N</sub> High-Electron-Mobility Transistors on (110) Silicon Substrate at 40 GHz,» *IEEE Electron Devices Letter*, vol. 34, n° 14, pp. 490-492, 2013.
- [93] J. W. Johnson, E. L. Piner, A. R. Vescan, Therrien, P. Rajagopal, J. C. Roberts, J. D. Brown, S. Singhal et a. K. J. Linthicum, «12 W/mm AlGa<sub>N</sub>-Ga<sub>N</sub> HFETs on silicon substrates,» *IEEE Electron Device Lett.*, vol. 25, n° 17, p. pp. 459–461, 2004.
- [94] T. Tirelli, D. Marti, L. Lugani, M. Malinverni, E. Giraud, J.-F. Grandjean, N. Grandjean et C. R. Bolognesi, «AlIn<sub>N</sub>/Ga<sub>N</sub> HEMTs on SiC and on Silicon with Regrown Ohmic Contacts by Selective Ammonia MBE,,» chez *CS MANTECH Conf.* , Scottsdale Ariz. USA , 2015.
- [95] O. Jardel, G. Callet, D. Lancereau, J.-C. Jacquet, T. Reveyrand, N. Sarazin, R. Aubry, S. Leger, E. Chartier, M. Oualli, C. Dua, S. Piotrowicz, E. Morvan, M. D. F. Poisson et S. Delage, «First Demonstration of InAl<sub>N</sub>/Ga<sub>N</sub> Hemt Amplifiers At K band,» chez *IEEE MTT-S*, 2012.
- [96] S. Piotrowicz, O. Jardel, E. Chartier, R. Aubr, L. Baczkowski, M. Casbon, C. Dua, L. Escotte, P. Gamara, J. Jacquet, N. Michell, S. Nsele, M. Oualli, O. Patard, C. Potier, M. A. D.-F. Poisson et S. L. Delage, «12W/MM with 0.15J .1m InAl<sub>N</sub>/Ga<sub>N</sub> HEMTs on SiC technology for K and Ka-Bands Application,,» 2014.

# Chapitre 2- Analyse des contacts Schottky et Ohmiques sur semi- conducteurs à base de GaN



# Chapitre 2 - Analyse des contacts Schottky et Ohmiques sur semi-conducteurs à base de GaN

## 1. Introduction

Cette étude se concentre sur la caractérisation de contacts Schottky et Ohmiques réalisés sur des hétérostructures de type InAlN/GaN.

Les contacts Schottky étudiés reposent sur des technologies classiques de diodes et/ou de transistors dits « FatFETs ». Ces dispositifs ont été réalisés en utilisant différents séquentiels métalliques tels que le Ni/Au(30/400nm), le Mo/Au(30/400nm), le Ni/Mo/Au(5/30/400nm) et le Ti/Pt/Au(5/30/400nm). Ces derniers ont été sélectionnés en fonction de leur travail de sortie et de leur stabilité physico-chimique (i.e. intégrant une couche barrière anti-diffusion). Le travail de sortie est un paramètre déterminant, qui conditionne la structure de bandes d'énergie à l'interface métal/semi-conducteur. Cette première partie débutera par une présentation des contacts Schottky et consistera à rappeler les principaux modèles de formation d'une barrière Schottky (Schottky-Mott, Bardeen-et-Cowley, Sze...). Il s'en suivra une définition puis une identification des différents mécanismes de transport pouvant intervenir dans un contact Schottky, ceci au travers de l'extraction de la hauteur de barrière Schottky ( $\phi_b$ ) et du facteur d'idéalité ( $\eta$ ).

La seconde partie quant à elle, porte sur l'étude et l'analyse du contact ohmique, classiquement basé sur le séquentiel Ti/Al/Ni/Au, lequel demeure le plus utilisé pour les technologies de contacts ohmiques suivis d'un recuit. L'objectif de ce type de contact est de permettre un libre transfert des porteurs du métal vers le semi-conducteur. L'étude des contacts ohmiques réalisés dans le cadre de cette thèse, a consisté à extraire la résistance de contact  $R_c$  et la résistivité spécifique associée à travers la caractérisation d'échelles TLM (Transmission Line Method) pour ensuite en déduire le mode de transport privilégié par les porteurs dans ce type de structures.

## 2. Etude des contacts Schottky

### 2.1. Généralités sur les contacts Schottky

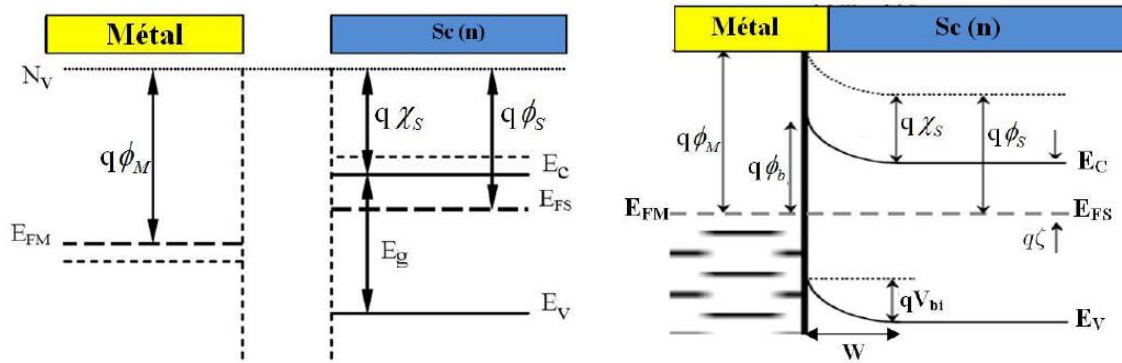
Un contact Schottky est constitué d'un métal déposé sur un semi-conducteur. Dans le cas du nitrure de gallium qui est naturellement de type N, le métal choisi pour la réalisation du contact Schottky doit impérativement présenter un travail de sortie ( $\phi_m$ ) supérieur à celui du semi-conducteur ( $\phi_s$ ). Dans la littérature, les principaux alliages utilisés pour la réalisation de ce type de contact sont Ni/Au, Mo/Au, Pt/Au, Ni/Ti/Au, CrB<sub>2</sub>/Ti/Au, W<sub>2</sub>B/Ti/Au et ZrB<sub>2</sub>/Ti/Au [97]. En outre, il convient de noter que l'association de ces métaux à différents travaux de sortie entraîne des états de surface et/ou d'interface qui conditionnent la structure de bande d'énergie à l'interface. Tamm et Shockley sont les premiers à avoir émis une hypothèse dans ce sens. Depuis, de nombreux modèles ont été élaborés et certains d'entre eux considèrent le contact comme idéal, c'est-à-dire dépourvu d'états d'interfaces, alors que d'autres au contraire, essaient de prendre en compte ces défauts d'interface qu'ils considèrent comme un paramètre clé.

Nous présentons dans le développement qui suit quelques modèles de formation d'une barrière Schottky à savoir les modèles de Schottky-Mott, de Baarden et de Cowley-Sze, ainsi que les différents mécanismes de conduction que l'on peut observer au niveau de ce type d'interface.

#### 2.1.1. Modèles de formation de la barrière Schottky

##### 2.1.1.1. *Le modèle de Schottky-Mott*

Le modèle de Schottky–Mott permet de décrire le contact Schottky lorsque l'on met en contact un métal avec un semi-conducteur, avec pour hypothèse que la jonction formée est dépourvue d'états d'interface. Comme nous l'avons évoqué précédemment, les éléments nitrurés sont intrinsèquement dopés N. Ainsi, l'affinité électronique du semi-conducteur doit être inférieure au travail de sortie du métal choisi pour la jonction Schottky. Comme le montre la figure II-1, à l'équilibre thermodynamique, les niveaux de Fermi (EFM pour le métal et EFsc pour le semi-conducteur) s'alignent. Cette condition est réalisée grâce à une migration des électrons du semi-conducteur vers le métal. Le diagramme énergétique du contact métal/semi-conducteur (type n) avant contact et à l'équilibre thermodynamique est représenté ci-dessous.

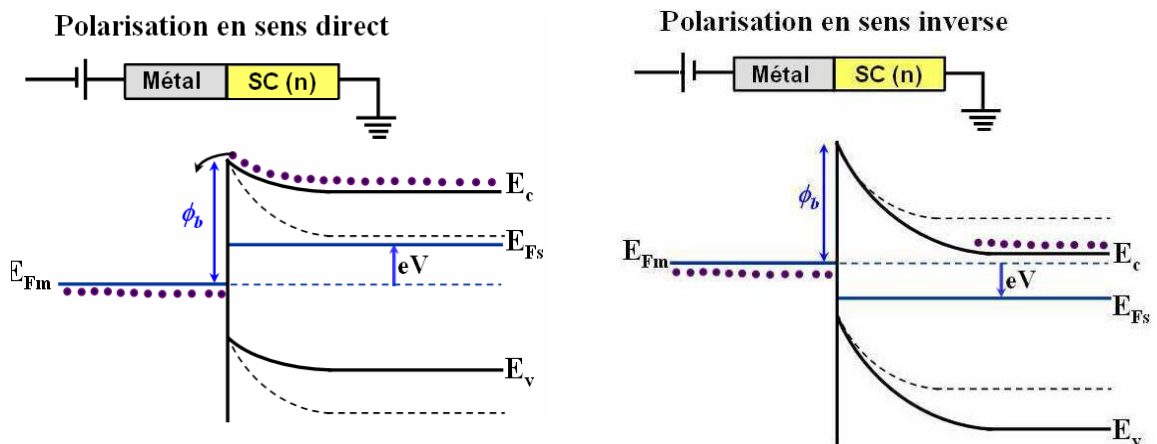


**Figure II-1:** Diagramme énergétique d'un métal et d'un semi-conducteur de type (n) tel que  $q\phi_m > q\phi_s$

Au voisinage de l'interface, les dipôles formés dans le métal et le semi-conducteur induisent un champ électrique et donc une tension  $V_d$  qui équilibrent le phénomène de diffusion et fixent l'état d'équilibre. A ce niveau, il se forme toujours, pour les électrons, une hauteur de barrière  $\phi_b$  correspondant à la différence entre le travail de sortie du métal et l'affinité électronique du semi-conducteur, en supposant que l'abaissement de la barrière associée à l'effet Schottky est négligeable:

$$\phi_b = e\phi_m - e\chi \quad (\text{II-1})$$

Il est cependant à noter que la hauteur de barrière est dépendante de la polarisation appliquée. Ainsi, pour une tension métal-semi-conducteur positive, la hauteur de barrière diminue parce que le niveau d'énergie du bas de la bande de conduction du semi-conducteur augmente de quelques eV. Les électrons diffusent du semi-conducteur vers le métal. Il se crée alors un courant dit thermoïonique. A l'inverse, si la tension de polarisation est négative, la hauteur de barrière augmente suite à l'abaissement de la bande de conduction du semi-conducteur rendant ainsi impossible le processus de conduction thermoïonique.



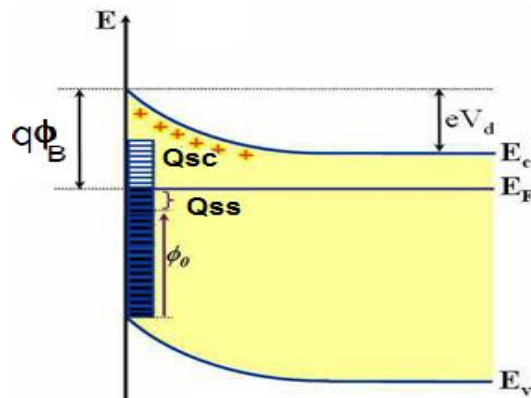
**Figure II-2:** Diagrammes énergétiques d'une structure métal/SC de type (n) soumise à une polarisation en direct ( $V > 0$ ) et à une polarisation inverse ( $V < 0$ ) (sans états d'interface)

Dans le modèle présenté précédemment les effets de pièges à l'interface métal/semi-conducteur ne sont pas pris en compte, alors qu'ils ont en réalité un impact non négligeable sur le comportement électrique d'une diode Schottky notamment pour des contacts sur matériau III-N.

### 2.1.1.2. Le modèle de Bardeen

Dans les années 1930 la plupart des expériences menées sur différentes structures métal/semi-conducteur avaient établi que la hauteur de barrière de la jonction n'était pas déterminée systématiquement par les valeurs des travaux de sortie. Ainsi en 1947, Bardeen [97] proposa une hypothèse selon laquelle la hauteur de barrière serait indépendante du travail de sortie pour une densité d'états de surface intrinsèque assez élevée  $D_{it} > 10^{13} \text{cm}^{-2}$  (nous reviendrons de façon plus exhaustive sur les densités d'états d'interface dans le chapitre 4). La densité d'états de surface déterminerait donc la hauteur de barrière. Le diagramme de bandes d'énergie avant et après le contact pour un travail de sortie du métal supérieur à celui du semi-conducteur est présenté ci-dessous dans le cas du nitrure de gallium (figure II-3). Il est à noter que  $\Phi_0$  est défini comme étant le niveau neutre mesuré depuis le niveau supérieur de la bande de valence et pour lequel les états de surface doivent être remplis afin d'obtenir une neutralité de charge à la surface du semi-conducteur ; sa valeur (quelques eV) est inférieure à  $\frac{E_g}{2}$ . Ainsi, dans le cas du GaN, la valeur de  $\Phi_0$  est inférieure à 1,7eV. La hauteur de barrière s'obtient selon l'équation II-2 car lors de la formation du contact métal/semi-conducteur, la barrière reste inchangée du fait que l'équilibre est maintenu grâce à la densité d'états d'interface. Celle-ci est suffisamment importante pour accueillir la charge résultante.

$$\phi_b = \frac{E_g}{q} - \phi_0 \quad (\text{II-2})$$

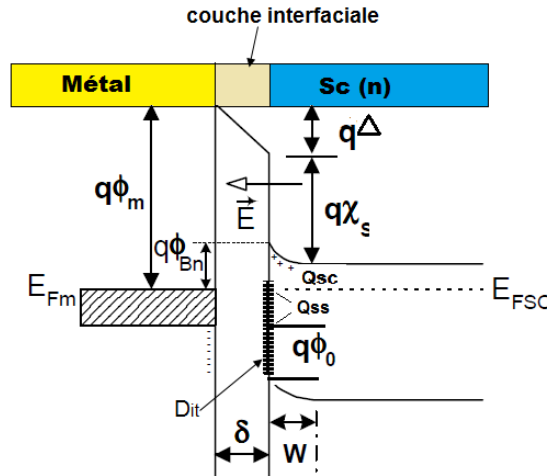


**Figure II-3:** Diagramme énergétique à l'équilibre thermodynamique d'un métal et d'un semi-conducteur de type (n) tel que  $q\phi_m > q\phi_s$  [98].



### 2.1.1.3. Le modèle de Cowley et Sze

A partir des modèles de Schottky-Mott et Bardeen, un modèle plus général a été développé en 1965 par Cowley et Sze [99]. Le diagramme énergétique du contact décrit par ce modèle est présenté figure II-4.



- $Q_{ss}$  : densité de charges portées sur l'interface du semi-conducteur
- $D_{it}$  : densité d'état d'interface
- $Q_{sc}$  : densité de charges d'espace dans le semi-conducteur
- $Q_m$  : densité de charge surfacique
- $q\Delta$  : différence de potentiels dans la couche inter-faciale

**Figure II-4:** Diagramme énergétique des bandes dans un contact métal semiconducteur de type (n) dans le cas général

Le modèle de Cowley et Sze suppose d'une part que le semi-conducteur et le métal sont séparés par une couche isolante de dimension atomique et transparente aux électrons et d'autre part que la densité d'états de surface est une propriété intrinsèque du semi-conducteur et indépendante du métal. Il faut cependant noter qu'en plus des états intrinsèques, il peut y avoir des états extrinsèques dus aux défauts de structure et aux impuretés. Ces hypothèses mises ensemble, la barrière de Schottky s'exprime, dans le cas où les bandes sont plates, en fonction du travail de sortie  $\Phi_M$  selon la relation :

$$\phi_b = S(\phi_M - \chi) + (1 - S)\left(\frac{E_g}{q} - \phi_0\right) \quad (\text{II-3})$$

avec:

- $\phi_0$  le niveau neutre qui caractérise une distribution continue de densité d'états constante  $D_{it}$  (états/cm<sup>2</sup>.eV),

- $S$  le rapport entre la permittivité de l'interface sans état de surface et celle qui prend en compte des états de surface (sa valeur est proche de l'unité pour les nitrures d'éléments III [100]). Il s'exprime en fonction de la constante diélectrique  $\epsilon_i$  laquelle est égale à 8.9pF/m pour le GaN à 300K [101], de la densité d'états d'interface et de l'épaisseur de la couche isolante  $\delta$  (2 à 10 Angströms [100]).

$$S = \frac{\partial \phi_b}{\partial \phi_M} = \frac{\epsilon_i}{\epsilon_i + q^2 \delta D_{it}} \quad (\text{II-4})$$

L'équation permet de conclure que lorsque la densité  $D_{it}$  est suffisamment élevée pour que  $q^2 \delta D_{it} \gg \epsilon_i$ , on revient au modèle de Bardeen et à contrario si le  $D_{it}$  est proche de zéro on retrouve le modèle de Schottky.

### 2.1.2. Mécanisme de transport dans une jonction Schottky

Le transport des porteurs au sein du canal peut se faire selon différents mécanismes de transport. Il engendre le courant  $I_{gs}$  de grille et celui-ci varie en fonction de la tension de polarisation  $V_{gs}$ . Nous nous intéressons, dans le cadre de cette étude, aux mécanismes de transport se manifestant dans le cas d'une polarisation directe. Il s'agit essentiellement :

- du phénomène d'émission thermoïonique (TE),
- de l'émission par effet de champ (FE),
- de l'émission thermoïonique assistée par effet de champ (TFE).

Ainsi, nous présentons dans ce qui suit, des modèles de diodes homogènes développés en considérant la hauteur de barrière  $\phi_b$  comme fixe. Mais aussi, des modèles de diodes inhomogènes lesquels sont nécessaires à la prise en compte de la dispersion de la hauteur de barrière due aux défauts et aux états d'interface.

#### 2.1.2.1. Diode homogène

##### 2.1.2.1.1. Modèle thermoïonique

L'énergie cinétique acquise par certains électrons est suffisante pour qu'ils puissent passer par-dessus la barrière semi-conducteur/métal. En supposant que les électrons du semi-conducteur sont en équilibre avec ceux du volume et que le flux du courant n'affecte pas l'équilibre, ce transport d'électrons permet de générer un courant de conduction dit courant thermoïonique, défini selon l'expression suivante :

$$I_g = I_S [e^{\left(\frac{qV_{gs}}{\eta K_B T}\right)} - 1] \quad (\text{II-5})$$

avec:

- $V_{gs}$  la tension appliquée
- $\eta$  le facteur d'idéalité de la diode, il est égal à 1 dans le cas d'une conduction thermoionique pure
- $K_B$  la constante de Boltzmann
- $T$  la température
- $I_S = A^* A T^2 e^{\left(-\frac{q\phi_b}{k_B T}\right)}$  le courant de saturation, où  $\phi_b$  est la hauteur de barrière et  $A^*$  la constante de Richardson.

Dans cette configuration, lorsqu'un électron s'approche de l'interface, il apparait une charge opposée au niveau de la grille métallique ; on parle alors de force image. Le potentiel électrique associé à ces deux charges entraîne une réduction de la hauteur de barrière effective. Cette dernière se calcule en appliquant la relation II- 6 suivante.

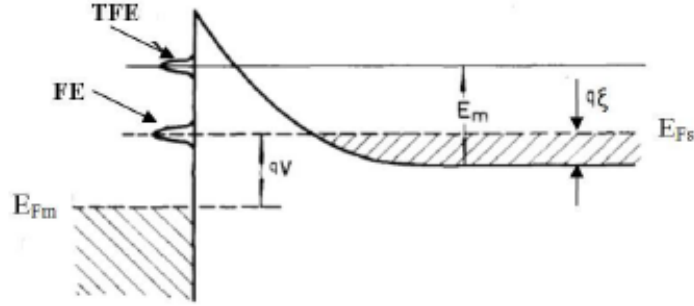
$$\phi_b = \phi_{b0} - \Delta\phi_{fi} \quad (\text{II-6})$$

avec:

- $\phi_{b0}$  la valeur de la hauteur de barrière sans tenir compte de  $\Delta\phi_{fi}$  qui est l'abaissement de barrière dû à la force image
- $\Delta\phi_{fi} = \left[ \frac{q^3 N_D}{8\pi^2 \epsilon_s^3} \left( \phi_b - V_{gs} - V_n - \frac{kT}{q} \right) \right]^{1/4}$  où  $\epsilon_s$  est la permittivité électrique,  $N_D$  le niveau du dopage du semi-conducteur et  $V_n$  la différence d'énergie entre le niveau de Fermi et le bas de la bande de conduction. A  $T= 300\text{K}$ , cet abaissement est de l'ordre de  $30\text{meV}$ .

#### **2.1.2.1.2. Courant par effet tunnel**

Dans ce cas, l'énergie cinétique acquise par certains électrons est suffisante pour que ces derniers traversent la barrière par effet tunnel. Il existe deux modes de transfert par effet tunnel (figure II-5) [102].



**Figure II-5:** Emission thermoïonique assistée par effet de champ (TFE) et émission de champ (FE) sous une polarisation directe [103].

- Le premier mode est celui de l'émission par effet de champ (FE). Il a lieu dans le cas d'un semi-conducteur dégénéré [104] opérant à une température suffisamment basse pour que la zone de déplétion devienne étroite et que les électrons la traversent avec un minimum d'énergie. Le courant qui en résulte est :

$$I_{FE} = I_s e^{\left(\frac{qV_{gs}}{E_{00}}\right)} \quad (\text{II-7})$$

avec:  $E_{00}$  l'énergie caractéristique du semi-conducteur relative à la probabilité de transmission par effet tunnel, laquelle est définie par la relation II-8 :

$$E_{00} = \frac{q\hbar}{2} \sqrt{\frac{N_D}{m_e^* \epsilon_s}} \quad (\text{II-8})$$

- Le second est le mode d'émission thermoïonique assistée par effet de champ (TFE). C'est un modèle qui a d'abord été proposé par Padovani et Stratton [103] puis repris par Hasegawa [105] [106] [107] [108]. Ce modèle est fonction de la température qui lorsqu'elle augmente, entraîne une excitation des électrons de la bande de conduction à des énergies supérieures. Ces derniers voient alors une barrière plus fine ce qui leur confère une probabilité de transit plus importante. En sus, il est à noter que la concentration des électrons excités décroît exponentiellement en fonction de l'énergie, ce qui fait apparaître une valeur d'énergie ( $E_m$ ) pour laquelle la transmission est maximale.

Dans ce mécanisme de conduction par effet tunnel, il apparaît également un phénomène d'abaissement de la hauteur de la barrière. Celui-ci est analytiquement pris en compte en utilisant l'expression suivante :

$$\phi_{FB} = \phi_{b0} + \Delta\phi = \eta\phi_{b0} - (\eta - 1) \frac{kT}{q} \ln\left(\frac{N_C}{N_D}\right) \quad (\text{II-9})$$

Avec :  $N_C = 4.3 \times 10^{14} \times T^{3/2}$  la densité effective d'états dans la bande de conduction qui dans le cas du GaN, est de  $2,2 \cdot 10^{19} \text{ cm}^{-3}$  à 300K.

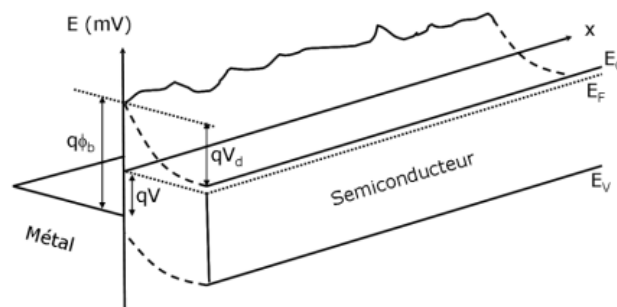
Les différents modes de conduction que nous avons présenté ci-dessus à savoir les modes TE, FE et TFE sont les principaux rencontrés dans le cas d'un contact Schottky de bonne qualité.

### 2.1.2.2. Diode inhomogène

Lorsque la jonction Schottky présente sur son interface des imperfections, celles-ci peuvent introduire des inhomogénéités de hauteurs de barrière. Plusieurs modèles (modèle à double hauteur de barrière [109], modèle de Tung [110], modèle de Werner...) ont été développés dans le but de rendre compte de ces phénomènes. Nous présentons ici le modèle de Werner qui est le plus couramment utilisé dans le cas des faibles inhomogénéités de barrière.

#### 2.1.2.2.1. Modèle de Werner

Le modèle de Werner montre que la hauteur de barrière ainsi que le coefficient d'idéalité présentent une évolution en fonction de la température. Cette évolution est due principalement à une fluctuation spatiale de la hauteur de barrière autour d'une valeur moyenne comme indiquée sur la figure II-6 [100].



**Figure II-6:** Modèle de la fluctuation spatiale de la barrière Schottky

Il s'agit de modéliser, d'un point de vue mathématique, la variation du potentiel en partant d'une distribution gaussienne (équation II-10) de la hauteur de barrière autour d'une valeur moyenne  $\overline{\phi_b}$  avec une déviation standard  $\sigma$ .

$$P(\phi_b) = \frac{1}{\sigma\sqrt{2\pi}} e^{-\left(\frac{\overline{\phi_b} - \phi_b}{2\sigma^2}\right)} \quad (\text{II-10})$$

Ainsi, le courant total à travers la diode Schottky, en tenant compte des effets d'inhomogénéité de barrière, s'écrit :

$$I(V) = \int_{-\infty}^{+\infty} I(\phi_b, V) P(\phi_b) d\phi_b \quad (\text{II-11})$$

L'intégration de cette expression permet de déterminer la hauteur de barrière apparente en fonction de la hauteur de barrière moyenne :

$$\phi_{b,app}(T) = \overline{\phi_b} - \frac{q\sigma^2}{2K_B T} \quad (\text{II-12})$$

L'expression obtenue fait apparaître un paramètre  $\sigma$  lequel est principalement dû aux défauts et aux rugosités de l'interface Métal/Semi-conducteur. La composante  $\frac{q\sigma^2}{2K_B T}$  croît lorsque la température diminue; ce qui laisse prédire que l'effet la fluctuation par rapport à  $\overline{\phi_b}$  est accentué aux températures cryogéniques.

L'association du modèle de Werner à un autre modèle appelé diagramme de Richardson (présenté ci-dessous) permet l'extraction pratique d'une constante de Richardson  $A^*$ . Celle-ci comparée à la constante de Richardson théorique ( $2,8 \cdot 10^5 \text{ Am}^{-2} \text{ K}^{-2}$  dans le cas du GaN) permet, si elles sont cohérentes, de valider le modèle de Werner.

#### 2.1.2.2.2. Diagramme de Richardson

Le diagramme de Richardson correspond dans le cas d'une diode homogène, au tracé de  $\ln\left(\frac{I_s}{T^2}\right)$  en fonction de  $\frac{1}{T}$ . Il décrit une évolution linéaire de pente  $\phi_b$  dont l'ordonnée à l'origine est reliée à la constante de Richardson selon la relation suivante:

$$\ln\left(\frac{I_s}{T^2}\right) = \ln(\mathcal{S} \cdot A^*) - \frac{q\phi_b}{K_B T} \quad (\text{II-13})$$

En remplaçant dans l'équation (II-14)  $\phi_b$  par  $\phi_{b,app}$  (II-13) l'équation devient égale à :

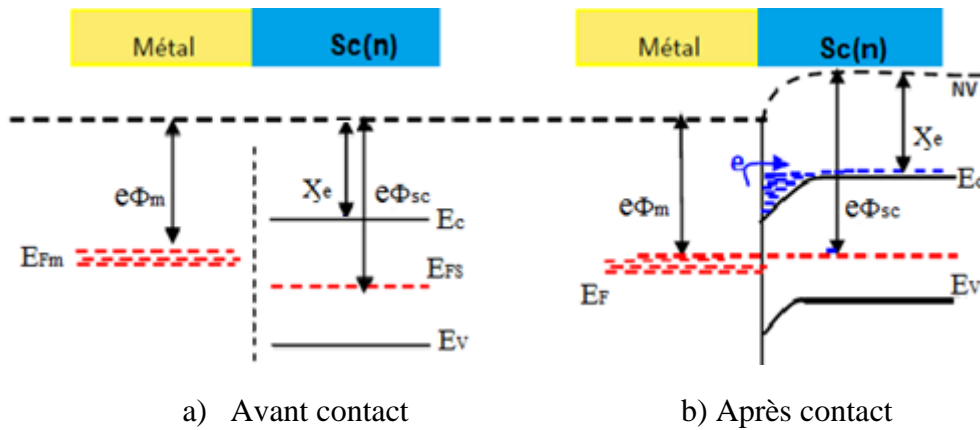
$$\ln\left(\frac{I_s}{T^2}\right) = \ln(S \cdot A^*) - \frac{q}{KT} \overline{\phi_b} + \frac{q^2 \sigma^2}{2^2 K_B^2 T^2} \quad (\text{II-14})$$

avec  $S$  la surface de la diode.

Ainsi une régression linéaire de l'évolution  $\ln\left(\frac{I_s}{T^2}\right)$  en fonction de  $\frac{1}{T}$  permet, par identification à l'équation II-14 de remonter à la valeur de  $A^*$ .

## 2.2. Généralités sur les contacts ohmiques

Un contact ohmique est un contact métal/semi-conducteur qui présente une résistance de contact la plus faible possible. Pour que son fonctionnement soit optimal, la barrière de potentiel du contact doit être quasiment nulle. Ainsi pour un semi-conducteur de type N (comme le GaN), le travail de sortie du métal doit être faible devant celui du semi-conducteur afin qu'un libre transfert des porteurs puisse avoir lieu. En effet comme présenté figure II-7, les électrons du métal doivent passer naturellement du métal vers le semi-conducteur. Ce transfert fait apparaître une zone de déficit de porteurs négatifs dans le métal (phénomène insignifiant) ainsi qu'une zone d'accumulation du côté du semi-conducteur. C'est cette accumulation de porteurs majoritaires au niveau du semi-conducteur qui engendre un alignement des niveaux de Fermi.



$\phi_m$  : travail de sortie du métal  
 $\phi_{sc}$  : travail de sortie du semi-conducteur  
 $\chi_e$  : affinité électronique du semi-conducteur

**Figure II-7:** Contact métal/SC : a) avant contact, b) après contact à l'équilibre thermodynamique avec  $\phi_m > \phi_{sc}$

En sus, un bon contact ohmique doit présenter une stabilité mécanique et électrique ainsi qu'une bonne tenue en température (pas de dégradation liée à la diffusion du métal). Dans la littérature, nombreux sont les alliages qui ont été utilisés pour la réalisation de contacts ohmiques performants. L'association des métaux est généralement basée sur le titane (Ti) et l'aluminium (Al). Cependant des solutions utilisant l'aluminium avec d'autres métaux comme le molybdène, le tantale ou encore le vanadium ont été étudiées. D'autres solutions comme l'alliage titane/tungstène ont également été explorées. Le Ti/Al/Ni/Au demeure cependant l'alliage le plus communément utilisé. Il présente une grande stabilité comme reporté par G.Sonia [111] qui montre que soumis à une contrainte de 2000h sous atmosphère nitrogène à 340°C, la variation de la résistance de contact obtenue avec ce type d'alliage est restée inférieure à 2%. Ce séquentiel a beaucoup été utilisé au sein de l'IEMN et une amélioration de la morphologie des contacts ohmiques a été obtenue. C'est donc le séquentiel Ti/Al/Ni/Au que nous avons choisi pour l'ensemble des contacts ohmiques étudiés au cours de cette thèse.

Les différents mécanismes de conduction pouvant être rencontrés au sein d'un contact ohmique sont les mêmes que ceux observés dans les contacts Schottky, à savoir les modes d'émission thermoïonique (TE), par effet tunnel (FE) et par émission thermoïonique assisté par effet de champ (TFE). Dans le cas d'un contact ohmique, le mode de conduction du courant est essentiellement celui par effet tunnel (FE). Cependant, pour identifier avec précision le mode de conduction qui y est privilégié on peut toujours comparer l'énergie caractéristique du semi-conducteur relative à la probabilité de transmission par effet tunnel  $E_{00}$  à l'énergie thermique  $kT/q$ . La détermination de  $E_{00}$  dans le cas d'un contact Ohmique suit la méthode proposée par Padovani et Straton [103] qui consiste à recourir à la résistance spécifique ( $\rho_c$ ) qui dans le cas :

- d'un mode de conduction FE est calculée par la relation ci-dessous:

$$\rho_c = \frac{k \sin(\pi c_1 kT)}{A^* \pi q T} e^{\frac{q\phi_b}{E_{00}}} \quad (\text{II-15})$$

avec :

$$c_1 = \frac{1}{2E_{00}} \log \left[ \frac{4(\phi_{bn} - V_F)}{-\phi_n} \right] \quad (\text{II-16})$$



- alors que pour un mode de conduction TE il se calcule selon l'expression II-17,

$$\rho_c = \frac{k}{qA^*T} e^{\frac{q\phi_b}{kT}} \quad (\text{II-17})$$

- et pour un mode de conduction TFE, il s'obtient grâce à l'équation II-18

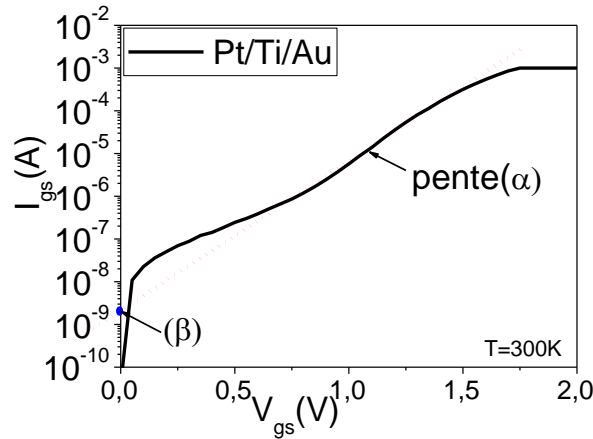
$$\rho_c = \frac{k\sqrt{E_{00}} \cosh\left(\frac{E_{00}}{kT}\right) \coth\left(\frac{E_{00}}{kT}\right)}{A^*Tq\sqrt{\pi q(\phi_b - V)}} e^{\left(\frac{q(\phi_b - V)}{E_{00} \coth\left(\frac{E_{00}}{kT}\right)} + \frac{qV}{kT}\right)} \quad (\text{II-18})$$

## 2.3. Caractérisation des Contacts Schottky

Les contacts Schottky de cette étude ont été réalisés sur des hétérojonctions de type InAlN/GaN, par évaporation de métaux. Les alliages déposés sont Ni/Au (30/400nm), Mo/Au (30/400nm), Ni/Mo/Au (5/30/400nm) et Pt/Ti/Au (5/30/400nm). Ces métaux ont été choisis car ils présentent un travail de sortie élevé ( $\Phi_{m/Or}=5.1\text{eV}$ ,  $\Phi_{m/Nickel}=5.2\text{eV}$ ,  $\Phi_{m/Platine}=5.7\text{eV}$ ,  $\Phi_{m/Molybdène}=4.5\text{eV}$ ) [112] [113] [114].

### 2.3.1. Extraction des paramètres électriques

L'objectif de cette étude est d'extraire analytiquement le facteur d'idéalité ainsi que le courant de saturation, afin de déterminer expérimentalement la hauteur de barrière. Pour cela, nous utilisons la caractéristique  $I_{gs}$  (courant grille-source en échelle logarithmique) en fonction de  $V_{gs}$  (tension grille-source en régime direct). Il s'agit d'effectuer une régression linéaire de la zone où l'effet thermoïonique est dominant. Nous récupérerons ainsi une droite de coefficient directeur  $\alpha$  et dont l'extrapolation à  $V_{gs}=0\text{V}$  permet d'obtenir le coefficient  $\beta$ . Ce dernier n'est autre que le courant de saturation en échelle logarithmique. Le facteur d'idéalité est quant à lui proportionnel à la pente de la droite observée.



**Figure II-8:** coefficient  $\alpha$  et  $\beta$  à partir de la caractéristique  $I_{gs}(V_{gs})$

De ces paramètres, on extrait la hauteur de barrière Schottky à tension grille source nulle  $\phi_{b0}$  ainsi que le coefficient d'idéalité  $\eta$  selon les expressions suivantes :

$$\phi_{b0} = \frac{kT}{q} \ln\left(\frac{SA^*T^2}{\beta}\right) \quad (\text{II-19})$$

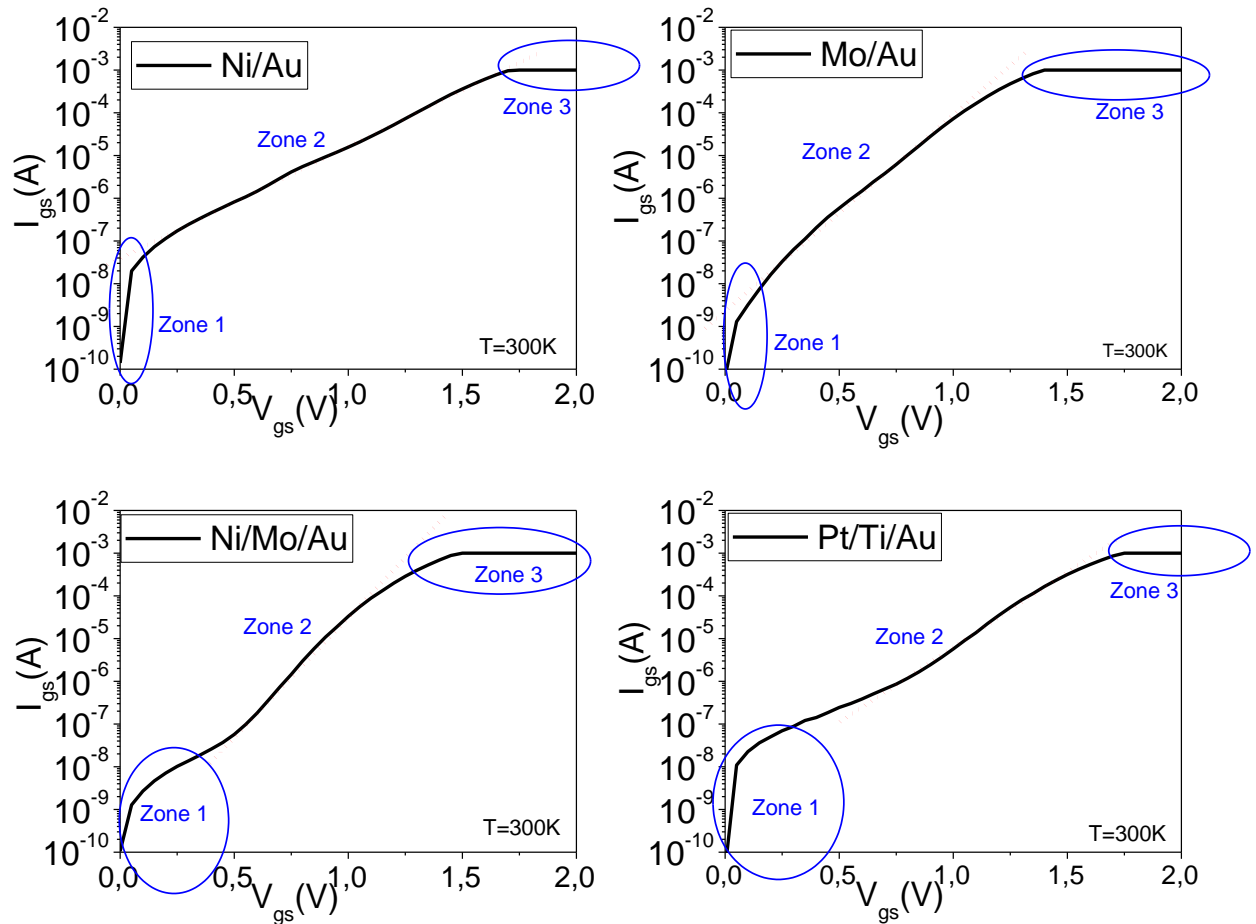
$$\eta = \frac{q}{kT} * \frac{1}{\alpha \cdot \ln(10)} \quad (\text{II-20})$$

- S est la surface du contact Schottky
- $A^* = \frac{4\pi q m^* K_B^2}{h^3} = 2,8 \cdot 10^5 \text{ A} \cdot \text{m}^{-2} \cdot \text{K}^{-2}$  la constante de Richardson théorique pour le GaN.

## 2.3.2. Présentation et analyse des résultats

### 2.3.2.1. Courant $I_g$ en fonction de la tension $V_{gs}$

La caractéristique du courant de grille en échelle logarithmique en fonction de la tension source obtenue sur les diodes Schottky mis en fonctionnement direct révèle (figure II-9), que quelle que soit la métallisation utilisée, on distingue globalement trois zones.



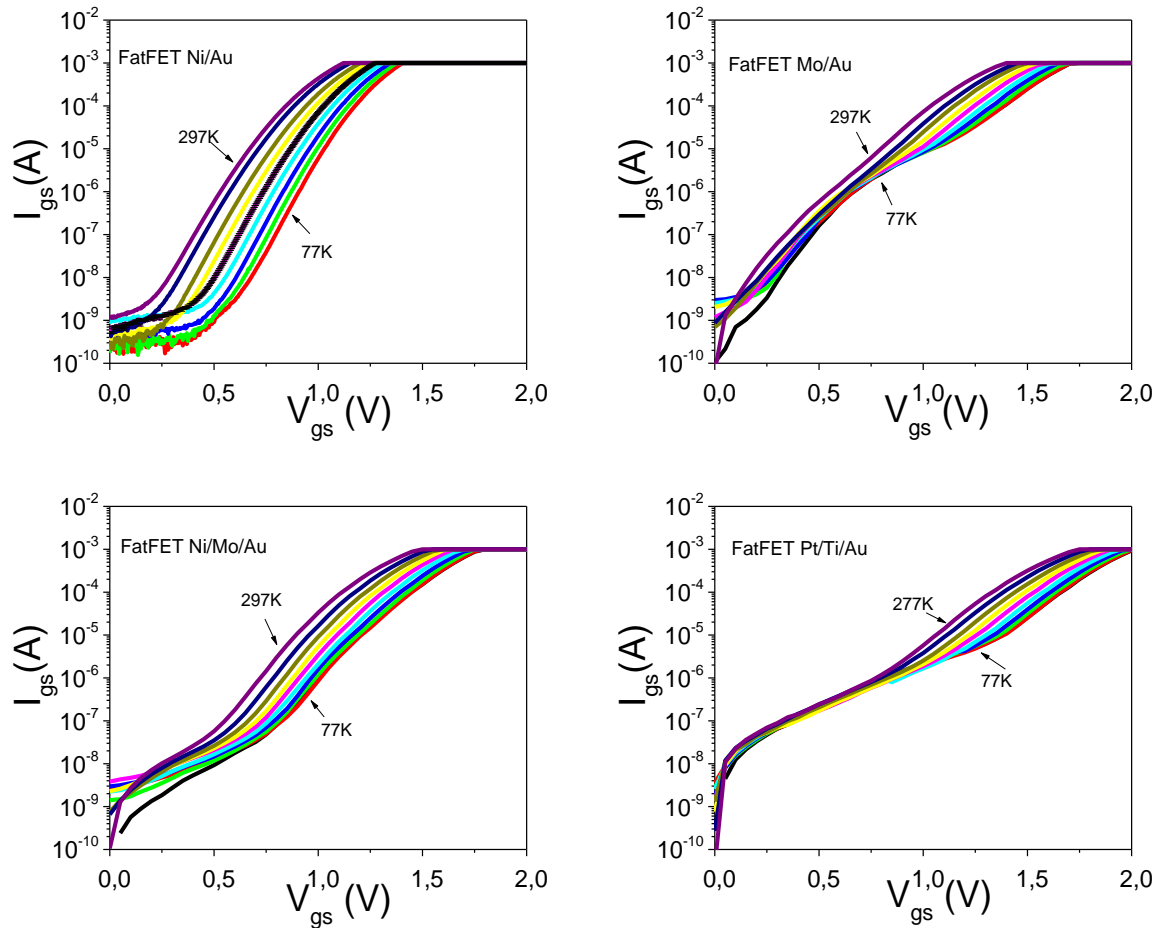
**Figure II-9** : variation du courant de grille en direct en fonction de la tension  $V_{gs}$  pour des FatFETs Ni/Au, Mo/Au, Ni/Mo/Au et Pt/Ti/Au

- La première zone est observée, pour les grilles considérées, à une faible tension  $V_{gs}$  ( $< 0.5V$ ). Dans cette zone, le courant de grille est modélisé par une résistance dite de Shunt ( $I_{gs} = V_{gs}/R_{gs}$ ). Son origine physique bien que difficile à déterminer est en partie liée à l'effet tunnel et/ou à la conduction parasite au travers d'éventuels joints de grains.
- La zone 2 est quant à elle, le tronçon dans lequel la hauteur de barrière effective ainsi que le facteur d'idéalité seront extraits. Dans cette zone, c'est l'effet thermoionique qui en général est prépondérant. La figure II-9 révèle que dans le cas des diodes Ni/Au et Mo/Au, la pente est homogène. Elle couvre toute l'étendue de la zone 2, ce qui n'est pas le cas pour les diodes Ni/Mo/Au et Pt/Ti/Au: la pente ne couvre qu'une partie de la zone 2. Ce comportement laisse présager la présence

d'inhomogénéité des hauteurs de barrières.

- Enfin, la zone 3 correspond à la fin la zone linéaire, elle est obtenue à fort  $V_{gs}$ , et permet la détermination de la résistance série du contact.

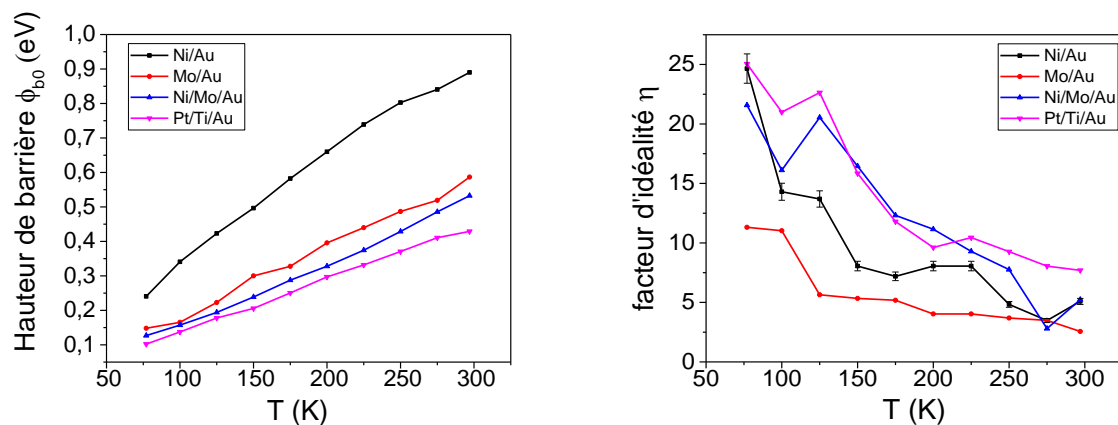
La caractéristique du courant de grille en fonction de la température pour les différentes métallisations est représentée figure II-10.



**Figure II-10:** Variation du courant de grille en direct en fonction de la tension  $V_{gs}$  à différentes températures pour des FatFETs Ni/Au, Mo/Au, Ni/Mo/Au et Pt/Ti/Au présentant un  $W$  et un  $L_g$  de  $100\mu\text{m}$

Le résultat montre que pour une température donnée, l'ordre de grandeur du courant est le même pour les différentes métallisations de grilles étudiées. En outre quel que soit le dispositif FatFET considéré, le courant  $I_{gs}$  augmente avec la température; ceci est directement corrélé à l'effet thermoionique. Une extraction du coefficient d'idéalité et de la hauteur de barrière Schottky permet d'analyser plus finement les mécanismes de conduction qui s'opèrent au niveau de ces jonctions Schottky.

L'extraction des caractéristiques électriques  $\phi_{b0}$  et  $\eta$  est faite selon la méthode décrite en 2.2.1. On rappelle que  $\phi_{b0}$  est la hauteur de barrière quand  $V_{gs}=0V$  et que  $\eta$  est représentatif de la qualité d'un contact Schottky. En effet lorsqu'il est égal à 1, le contact est considéré comme étant « idéal » c'est-à-dire théoriquement dépourvu de rugosité et de défauts d'interface. Le mode de conduction associé à ce phénomène est le mode thermoionique pur. La figure II-11 présente l'évolution de ces deux paramètres en fonction de la température et pour différentes métallisations.



**Figure II-11:** paramètres  $\phi_{b0}$  et  $\eta$  pour des fatFETs Ni/Au, Mo/Au, Ni/Mo/Au et Pt/Ti/Au en fonction de la température

On constate que la hauteur de barrière du contact Schottky Ni/Au est supérieure à celle des autres métallisations, elle présente donc une meilleure tenue en courant. A 77K, la hauteur de barrière est extrêmement faible pour les grilles Mo/Au, Ni/Mo/Au et Pt/Ti/Au, ces valeurs peuvent être expliquées par la marge d'erreur sur l'extraction des pentes. Le facteur d'idéalité est quant à lui inversement proportionnel à la température. Les valeurs obtenues, grandes devant 1 (comprises entre 2 et 25 selon la température et la métallisation) s'expliquent en partie par le fait que nous travaillons sur des FatFET, la surface de contact étant importante, la probabilité de présence de défauts et d'inhomogénéités diverses s'en trouve accrue. De plus, cette étude montre que le modèle thermoionique n'est plus le seul valable pour les différents contacts

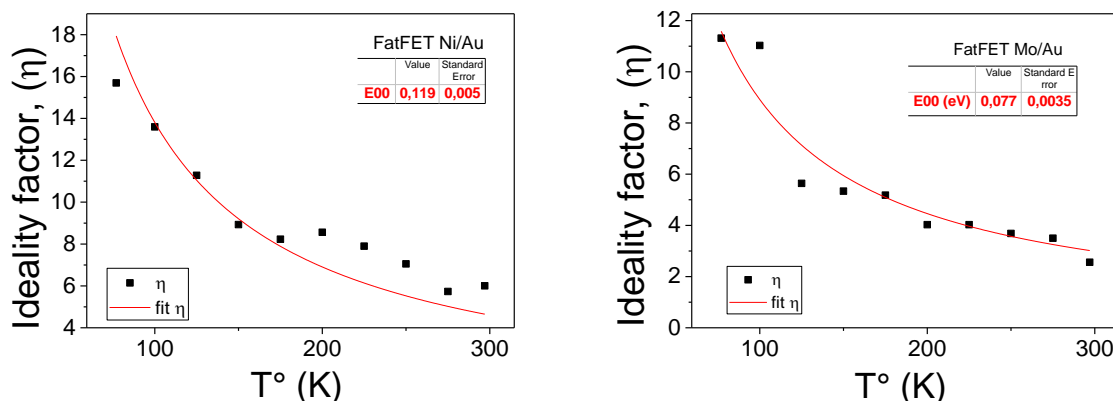
réalisés. On peut noter que l'influence des autres modes est plus importante à basse température, ce qui explique le fait que la valeur de  $\eta$  y soit plus grande. Comparativement aux autres séquentiels métalliques, la grille Mo/Au est celle qui présente le plus faible facteur d'idéalité à faible température. Afin d'étudier les modes de conduction qui entrent en jeu pour ces différentes métallisations, nous allons déterminer la quantité  $E_{00}$  qui représente l'énergie caractéristique dudit paramètre tunnel.

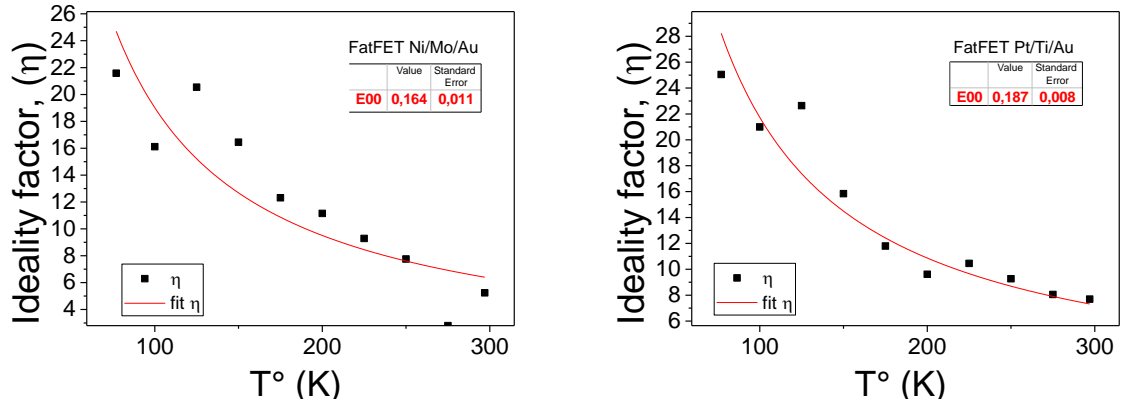
### 2.3.2.2. Etude du paramètre $E_{00}$

Comme susmentionné, le paramètre  $E_{00}$  est caractéristique du mode de conduction au niveau de l'interface Schottky. En effet, si  $E_{00} \ll kT/q$  le mode de conduction privilégié est l'effet thermoïonique (TE). En revanche, si  $E_{00} \gg kT/q$ , il s'agira d'une domination du mode de conduction par effet Tunnel (FE). Enfin, si  $E_{00} \cong kT/q$ , le processus principal de conduction sera l'émission thermoïonique assisté par effet de champ (TFE) qui correspond à une superposition de l'émission thermoïonique et de l'effet tunnel (TE+FE). Concrètement, nous déterminons la valeur du paramètre  $E_{00}$  à travers l'équation II-21.

$$\eta = \left( \frac{qE_{00}}{kT} \right) \coth \left( \frac{qE_{00}}{kT} \right) \quad (\text{II-21})$$

En effet, ayant tracé la caractéristique  $\eta(T)$ , sa régression non linéaire en fonction des paramètres de l'équation II-21 nous permet d'extraire aisément la valeur de  $E_{00}$ . Les différentes valeurs obtenues sont récapitulées au niveau de la figure II-12 suivante.





**Figure II-12:** Estimation de  $\eta$  par linéaire et estimation de  $E_{00}$  par regression-non linéaire

Le tableau II-1 suivant permet de distinguer le mode de conduction privilégié du courant en fonction de la température selon la métallisation de grille.

<b>T (Kelvin)</b>	<b>77</b>	<b>100</b>	<b>150</b>	<b>200</b>	<b>250</b>	<b>297</b>
<b>Ni/Au</b> $\left( \frac{E_{00}}{kT/q} \right)$	18	14	9	7	6	5
<b>Mo/Au</b> $\left( \frac{E_{00}}{kT/q} \right)$	11	9	6	4	4	3
<b>Ni/Mo/Au</b> $\left( \frac{E_{00}}{kT/q} \right)$	25	19	13	9	8	6
<b>Pt/Ti/Au</b> $\left( \frac{E_{00}}{kT/q} \right)$	28	22	14	11	9	7

**Tableau II-1:** Paramètres  $\frac{E_{00}}{kT/q}$  à différentes températures pour les FatFETs Ni/Au, Mo/Au, Ni/Mo/Au et Pt/Ti/Au

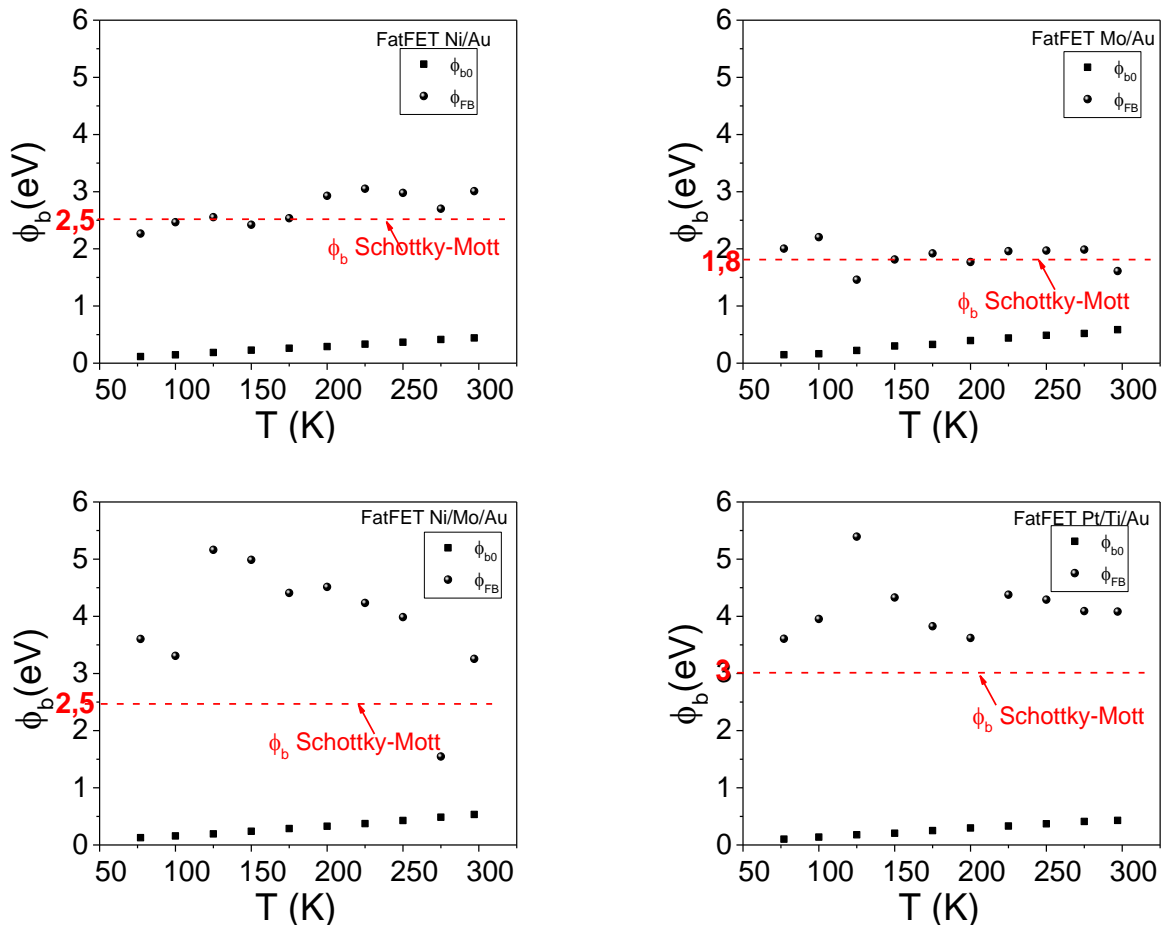
On distingue globalement deux modes, un mode (FE) qui laisse la place à un mode (TFE) avec l'augmentation de la température. L'apparition du mode (TFE) peut s'expliquer par le fait que l'augmentation de la température permet à certains électrons d'atteindre une énergie suffisante pour passer au travers de la barrière.

En outre, les valeurs de  $E_{00}$  obtenues par extrapolation linéaire comme indiqué figure II-12, permettent d'extraire selon l'équation II-8 les dopages  $N_D = m_e^* \cdot \epsilon_s \cdot \left( \frac{E_{00}}{q\hbar} \right)^2$ . Ainsi, en associant

les niveaux de dopage  $N_D$  aux hauteurs de barrière Schottky ( $\phi_{b0}$ ) extraites selon l'équation II-9, on déduit la hauteur de barrière en bande plate  $\phi_{FB}$  en utilisant l'équation suivante :

$$\phi_{FB} = \phi_{b0} + \Delta\phi = \eta\phi_{b0} - (\eta - 1) \frac{kT}{q} \ln\left(\frac{N_C}{N_D}\right) \quad (\text{II-22})$$

Il devient ainsi aisé de quantifier la diminution de la hauteur de barrière qui a lieu à cause des mécanismes d'abaissement de barrière dus notamment à l'effet de la force image en mode (FE) et à l'effet tunnel en mode (TE). Nous représentons Figure II-13, la hauteur de barrière mesurée, celle dépourvue de l'abaissement de barrière et celle obtenue avec le modèle Schottky-Mott (équation II-1) en fonction de la température.



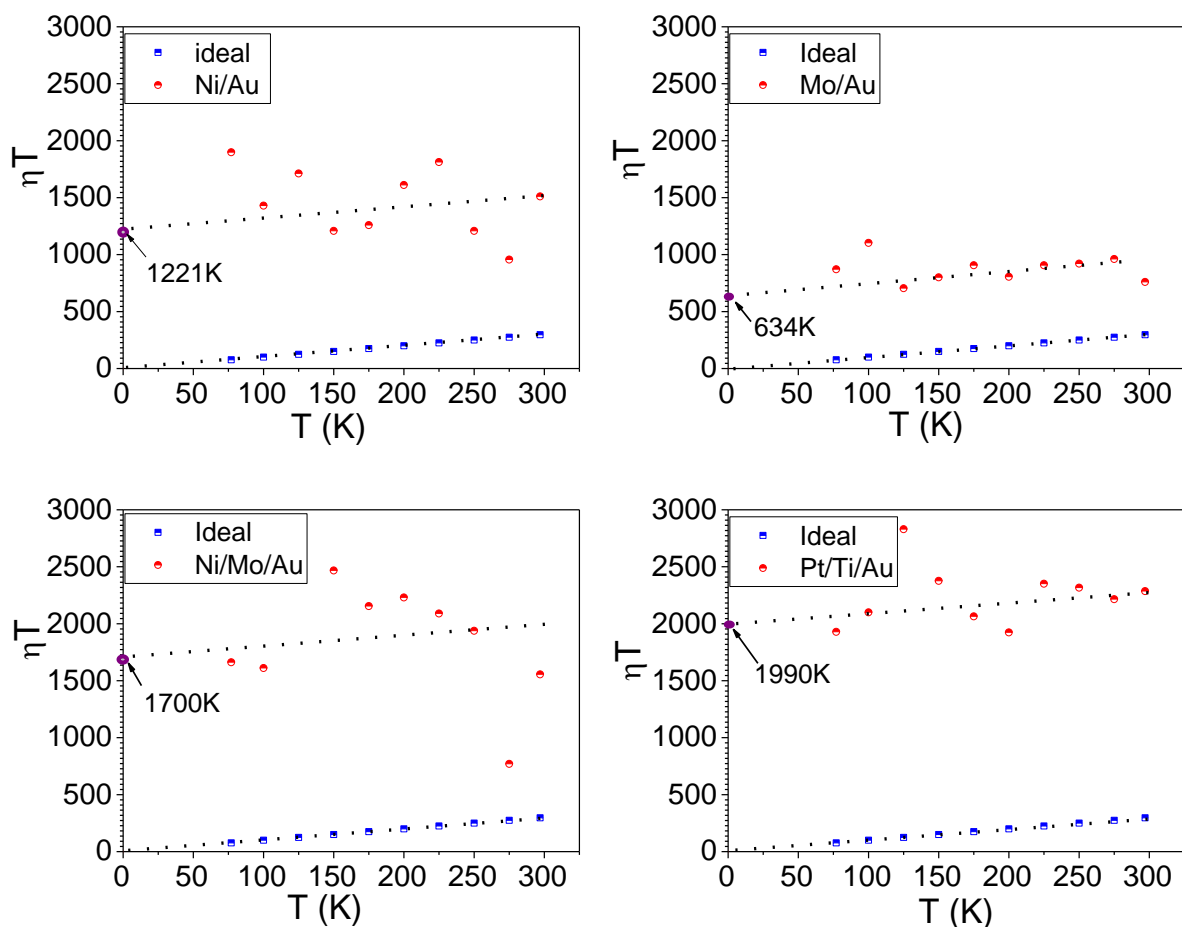
**Figure II-13:** Variation de  $\phi_b$  et  $\phi_{FB}$  en fonction de la température pour les FatFETs Ni/Au, Mo/Au, Ni/Mo/Au et Pt/Ti/Au

Il en résulte que les hauteurs de barrière en condition de bande plate correspondent à celles obtenues avec le modèle Schottky-Mott dans le cas des grilles Ni/Au et Mo/Au. Cela montre donc que le modèle d'extraction de  $\phi_b$  utilisé est approprié pour ce type de diode. Par



contre pour les grilles Ni/Mo/Au et Pt/Ti/Au on observe un écart entre  $\phi_b$  et  $\phi_{FB}$ . Cela confirme que le modèle de Schottky-Mott tel qu'il a été défini n'est pas adapté à ces diodes qui pourraient donc présenter d'importantes inhomogénéités de barrière.

Une autre approche permet de confirmer l'inhomogénéité des grilles Schottky réalisées. Elle consiste à tracer la caractéristique  $\eta T$  en fonction de  $T$ . Dans le cas d'une diode idéale, on obtient une évolution linéaire de pente 1 et d'ordonnée à l'origine 0. La figure II-14 représente le tracé de la caractéristique  $\eta T$  en fonction de  $T$  pour les différentes grilles (Ni/Au, Mo/Au, Ni/Mo/Au et Pt/Ti/Au).



**Figure II-14:** caractéristique  $\eta T$  en fonction de  $T$  pour des grilles de FatFETs Ni/Au, Mo/Au (30/400nm), Ni/Mo/Au et Pt/Ti/Au (5/30/400nm)

Les différentes courbes obtenues montrent une dispersion moins importante dans le cas de la Grille Mo/Au. Une approximation de ces courbes par une droite de pente unitaire est réalisée, leurs ordonnées à l'origine renseignent d'une valeur  $\eta T \neq 0$ . Cette valeur est la signature de l'inhomogénéité des diodes. Elle est due à la présence de rugosités et de défauts

cristallins au niveau de l'interface Métal/Semi/conducteur ; on parle alors d'anomalie  $T_0$  [115]. Nous avons dans le tableau II-2 suivant récapitulé les différentes valeurs de  $T_0$  obtenues:

	<b>Ni/Au</b> (30/400nm)	<b>Mo/Au</b> (30/400nm)	<b>Ni/Mo/Au</b> (5/30/400nm)	<b>Pt/Ti/Au</b> (5/30/400nm)
<b><math>T_0</math> (K)</b>	1221	634	1700	1990

**Tableau II-2:** Anomalie  $T_0$  pour des grilles de FatFETs Ni/Au, Mo/Au (30/400nm), Ni/Mo/Au et Pt/Ti/Au (5/30/400nm)

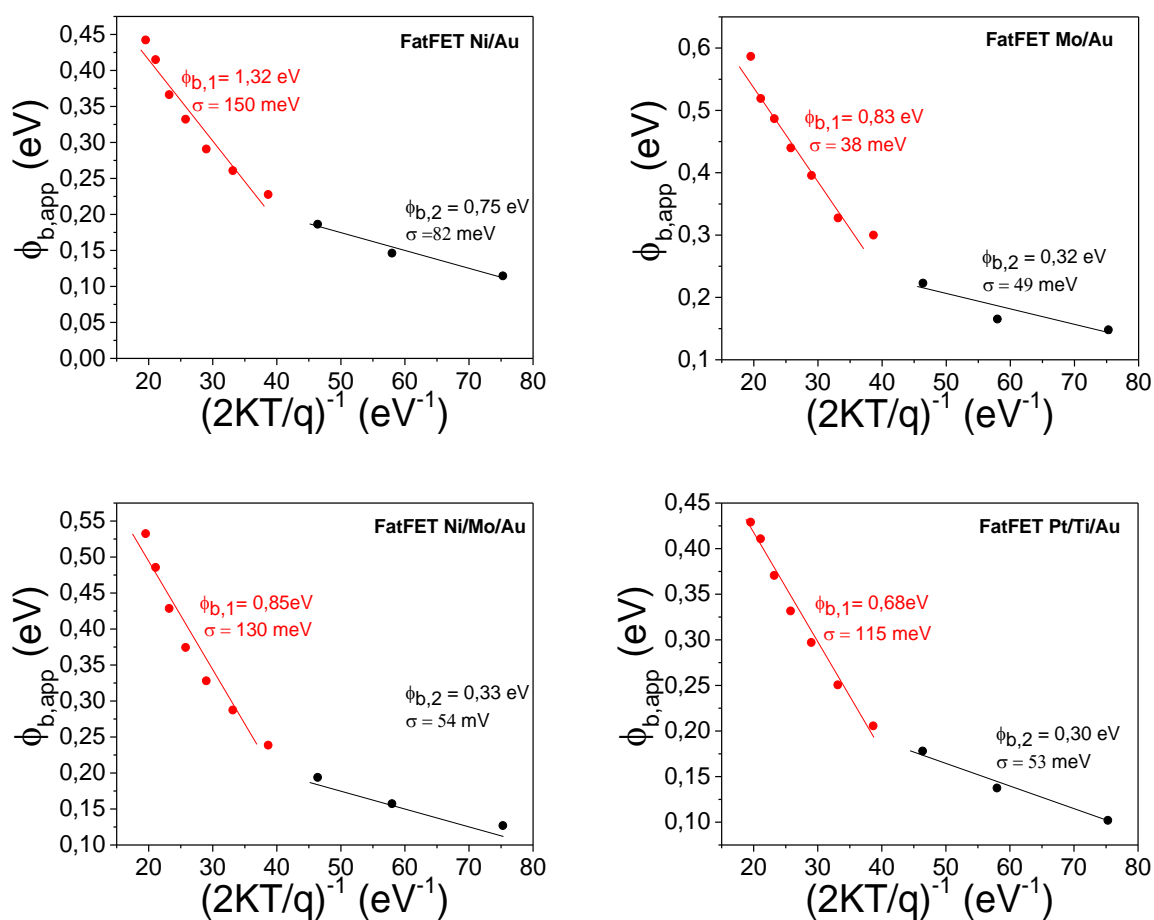
La comparaison des différentes valeurs de  $T_0$  obtenues avec les différents transistors, montre que le contact Mo/Au est celui qui présente le moins de défauts et/ou d'inhomogénéités à son interface avec le semi-conducteur. La valeur  $T_0$  obtenue pour le contact Pt/Ti/Au (considéré comme le plus inhomogène), est trois fois supérieure à celle relevée avec la métallisation Mo/Au.

Nous avons tenté de modéliser le comportement des différentes grilles Schottky selon des modèles de diodes Schottky homogènes. Cependant, si ce modèle semble satisfaisant, pour les diodes Ni/Au et Mo/Au, il n'en est pas de même pour les diodes Ni/Mo/Au et Pt/Ti/Au qui présentent des inhomogénéités. Pour prendre en compte l'effet de ces dernières, il est primordial de travailler avec un modèle plus sophistiqué, tel que celui de Werner.

### 2.3.2.3. *Application du Modèle de Werner*

L'inhomogénéité des hauteurs de barrière est expliquée par la distribution gaussienne proposée par Werner. A partir de l'équation II-12, la relation entre les paramètres de ce modèle montre que l'évolution de  $\phi_b$  en fonction de l'inverse de la température est une droite dont la pente dépend de  $\sigma^2$  et dont l'ordonnée à l'origine donne la hauteur de barrière. Cependant, l'application de ce modèle aux différentes grilles Schottky révèle deux pentes, la première entre 297K et 150K et la deuxième entre 125K et 77K, permettant chacune de déduire une hauteur de barrière moyenne ainsi que la déviation standard correspondante. Ces paramètres sont consignés au niveau de la figure II-15. Ce comportement a largement été observé dans la littérature notamment pour les diodes à base de GaN, d'InP et Silicium [116] [117] [118] [119]. Il serait dû à des agglomérats à la surface se comportant comme des défauts, des dislocations etc. générés par une diffusion incomplète du métal dans les semi-conducteurs durant la phase de recuit de métallisation. En effet, selon Koley et Spencer [120], la présence des états

d'interface entre le métal et le semi-conducteur induit des variations locales du potentiel de surface qui se traduisent par l'apparition de la deuxième composante gaussienne.



**Figure II-15:** Fluctuations de la hauteur de barrière en fonction de la température pour des grilles FatFETs Ni/Au, Mo/Au (30/400nm), Ni/Mo/Au et Pt/Ti/Au (5/30/400nm)

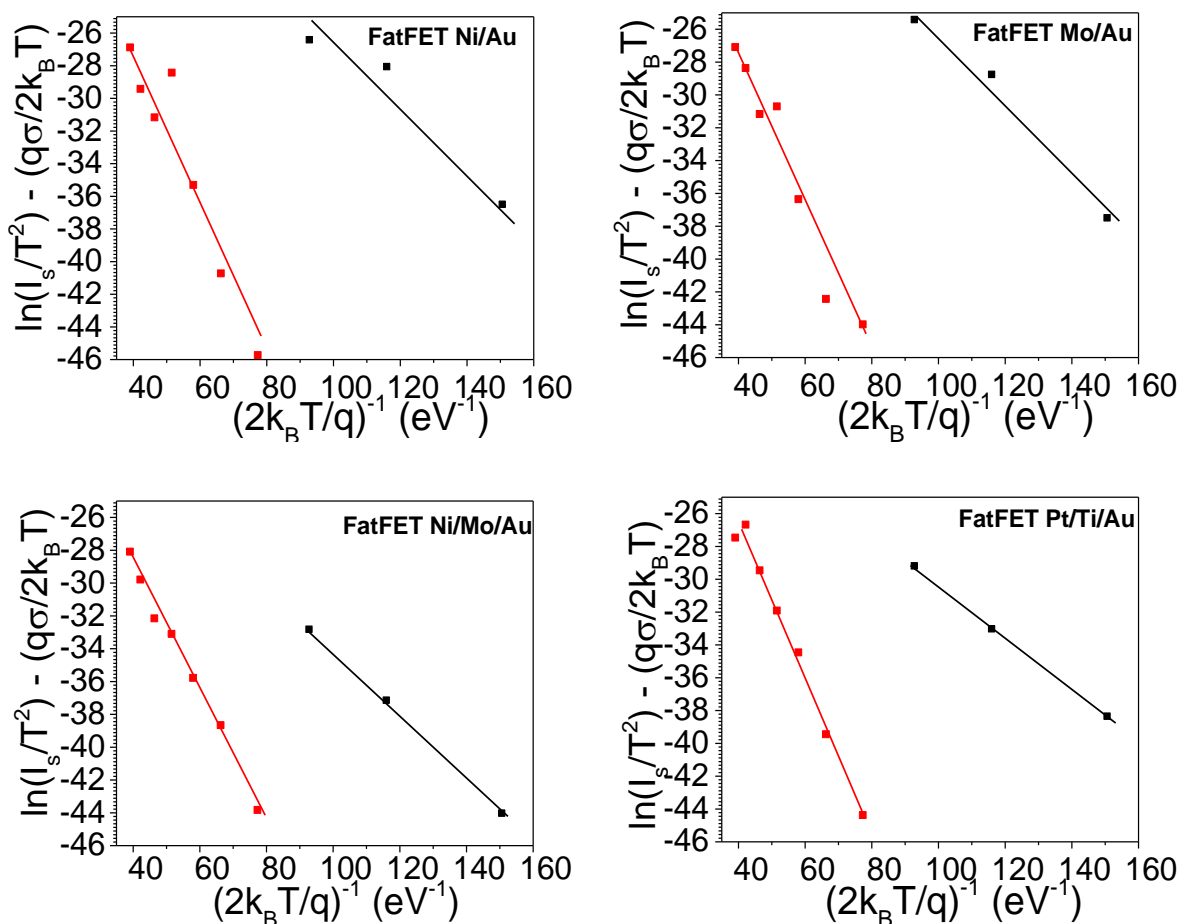
Le tableau récapitulatif II-3 ci-dessous montre que la hauteur de barrière extraite dans la première région (entre 297K et 150K) est supérieure à celle récupérée entre 125K et 77K.

	297K à 150K		125K à 77K	
	$\phi_{b,1}$ (eV)	$\sigma_1$ (meV)	$\phi_{b,2}$	$\sigma_2$ (meV)
<b>FatFET Ni/Au</b>	1.32	150	0.75	82
<b>FatFET Mo/Au</b>	0.83	58	0.32	49
<b>FatFET Ni/Mo/Au</b>	0.85	130	0.33	54
<b>FatFET Pt/Ti/Au</b>	0.68	115	0.30	53

**Tableau II-3:** Hauteurs de barrière Schottky et déviations standards obtenues en fonction de la température par application du modèle de Werner.

Une rapide comparaison des valeurs du tableau II-3 révèle que les déviations standards  $\sigma_2$  obtenues pour les basses températures (125K-77K) sont pour toutes les grilles, inférieures aux valeurs de  $\sigma_1$  correspondant aux températures (150K-297K). Cela révèle que l'effet des inhomogénéités de barrière se révèle moins prononcé aux basses températures. En outre, le FatFET Mo/Au présente une déviation standard inférieure à celle des autres composants et cela quelle que soit la gamme de température considérée. Cela semble conforter l'idée selon laquelle le FatFET Mo/Au présenterait une inhomogénéité de barrière plus faible. Les hauteurs de barrière obtenues pour le Fat FET Ni/Au sont supérieures à celles des autres composants ; cela suggère que ce contact est meilleur en termes de tenu en courant.

Nous pouvons, grâce aux diagrammes de Richardson modifiés, recalculer la valeur de la constante de Richardson  $A^*$  afin d'évaluer, pour les différentes grilles, la validité du modèle de Werner.



**Figure II-16:** diagramme de Richardson « modifié » en fonction de la température pour des grilles Ni/Au, Mo/Au, Ni/Mo/Au et Pt/Ti/Au

La figure II-16 révèle que le diagramme de Richardson « modifié » décrit une droite pour chacune des distributions gaussiennes obtenues suivant le modèle de Werner. Ce comportement est caractéristique des diodes inhomogènes. Les résultats de la détermination de la constante de Richardson  $A^*$  à partir de ces courbes, sont consignés dans le tableau II-4 suivant :

	$A^* (A \cdot m^{-2} \cdot K^{-2})$ 297K à 150K	$A^* (A \cdot m^{-2} \cdot K^{-2})$ 125K à 77K
<b>Ni/Au</b>	$2.97 \times 10^7$	$5 \times 10^{-2}$
<b>Mo/Au</b>	$2.39 \times 10^7$	$4 \times 10^{-2}$
<b>Ni/Mo/Au</b>	$2.66 \times 10^3$	$1.59 \times 10^2$
<b>Pt/Ti/Au</b>	$2.60 \times 10^3$	$1.94 \times 10^2$

**Tableau II-4:** Constantes de Richardson obtenues en fonction du diagramme de Richardson « modifié » pour des grilles Ni/Au, Mo/Au, Ni/Mo/Au et Pt/Ti/Au

Les différentes constantes de Richardson  $A^*$  obtenues sont disparates. En analysant les valeurs extraites, la méthode de Werner semble être efficace pour modéliser les interfaces métal de grille/Semi-conducteur à des températures allant de 150 à 300K. En effet, pour cette gamme de température, les valeurs de constantes de Richardson extraites sont cohérentes et comprises entre  $10^3$  et  $10^7 A \cdot m^{-2} \cdot K^{-2}$ , alors que pour les températures situées entre 77K et 125K, elles sont beaucoup plus faibles (entre  $10^2$  et  $10^{-2} A \cdot m^{-2} \cdot K^{-2}$ ). Ce comportement est attribué au fait que lorsque la température baisse, la conduction par effet thermoionique assisté par effet de champ s'estompe progressivement pour laisser place à une conduction par effet tunnel pur, ou via la résistance de Shunt.

## 2.4. Conclusion sur les contacts Schottky

Nous avons procédé dans cette étude, à la caractérisation et à l'analyse de contacts Schottky Ni/Au, Mo/Au, Ni/Mo/Au et Pt/Ti/Au, selon différents modèles que sont le modèle Schottky-Mott et le modèle de Werner.

Le modèle de Schottky-Mott a permis de déterminer les paramètres  $\eta$ ,  $\phi_b$  et  $\phi_{FB}$  pour des températures allant de 77 à 297K. Puis, le mode de conduction privilégié au sein des différentes structures a été identifié. Il s'agit d'un mode FE qui avec l'augmentation de la température tend à devenir TFE. Ce modèle a également permis, à travers la caractéristique  $\eta T(T)$ , de mettre en évidence une anomalie dite de type  $T_0$ .

Le modèle de Werner a quant à lui permis de distinguer deux régions en fonction de la température. La première située entre 297K et 150K et la seconde entre 125K et 77K. Dans chacune de celles-ci, une hauteur de barrière  $\phi_b$  ainsi que sa déviation standard associée  $\sigma$  ont été extraites. Ensuite, à l'aide d'un diagramme de Richardson modifié, différents coefficients de Richardson ont été déterminés et comparés à la valeur théorique.

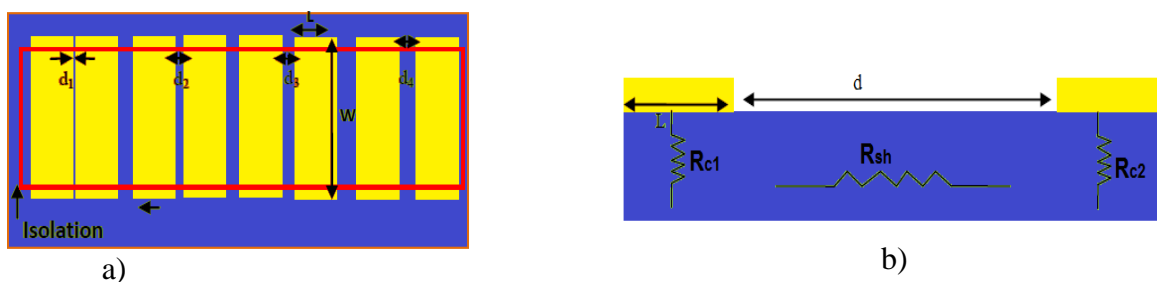
L'ensemble des résultats obtenus au cours de cette étude conforte la technologie choisie actuellement à savoir la métallisation Ni/Au; les différents paramètres extraits pour les différentes métallisations peuvent, dans le cas de processus de modélisations analytiques, être utilisés afin d'injecter des valeurs fiables. Ils peuvent également constituer de bons indicateurs notamment dans le cadre d'une étude des mécanismes de dégradation de dispositifs Schottky suite à des stress de différentes natures.

### 3. Etude des contacts ohmiques

Les contacts ohmiques caractérisés sont réalisés sur une hétérostructure InAlN/GaN. Ils sont de type Ti/Al/Ni/Au (12/20/40/100nm). Ils ont été obtenus par évaporation suivie d'un recuit rapide (RTA) d'une durée de 30s à une température de 850° et isolés par implantations multiples d'ions N<sup>+</sup>. Pour améliorer la résistance de contact, cette procédure a fait l'objet d'une optimisation [121].

#### 3.1. Technique de mesure

La procédure la plus couramment employée expérimentalement pour déterminer la résistance spécifique  $\rho_c$  et la résistance de contact  $R_C$  est la méthode des lignes de transmission T.L.M (Transmission Line Method). Cette méthode requiert la réalisation de motifs d'échelles de résistance représentés figure II-17 qui peuvent être fabriqués en même temps que les composants.



**Figure II-17** : a) Schéma d'une échelle TLM, b) Schéma synoptique des résistances entre deux plots de l'échelle TLM

Le principe de la méthode TLM revient à mesurer la caractéristique courant-tension entre deux plots voisins de longueur  $L$  séparés d'une distance  $d$ . Pour chaque caractéristique  $I(V)$  on extrait dans la zone linéaire, une résistance  $R_T$ , laquelle comprend la résistance de contact associée aux deux plots ( $R_{c1}$  et  $R_{c2}$ ), ainsi que la résistance du canal ( $R_{\text{bande conductrice}}$ ) définie comme étant celle de la couche semi-conductrice entre les deux plots considérés. Conformément au schéma synoptique des résistances entre deux plots d'échelle TLM en figure II-17-b on a :

$$R_T = R_{c1} + R_{c2} + R_{\text{bande conductrice}} \quad (\text{II-23})$$

Puis en supposant que  $R_{c1} = R_{c2} = R_c$  et en exprimant  $R_{\text{bande conductrice}}$  en fonction de la résistance carrée de la couche semi-conductrice  $R_{sh}$ , de la largeur  $W$  des plots et de la distance  $d$  les séparant, on obtient :

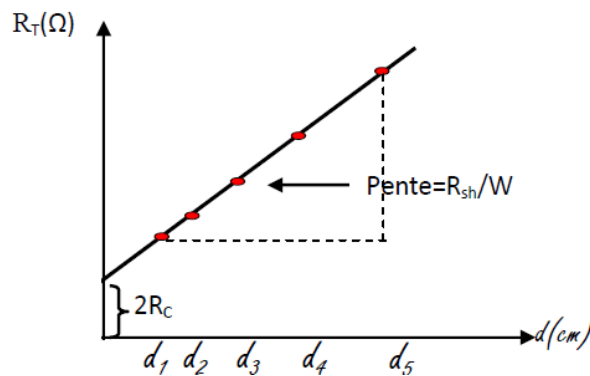
$$R_T(d) = 2R_c + R_{sh} \frac{d}{W} \quad (\text{II-24})$$

Ainsi, la représentation graphique de  $R_T(d)$  est, comme présentée figure II-18, une droite dont l'intersection sur l'axe des ordonnées permet d'extraire la quantité  $2R_c$  et dont la pente équivaut à  $\frac{R_{sh}}{W}$ . La résistance  $R_c$  peut également être approximée en fonction de la relation suivante :

$$R_c = \frac{\sqrt{\rho_c R_{sh}}}{W} \quad (\text{II-25})$$

avec:

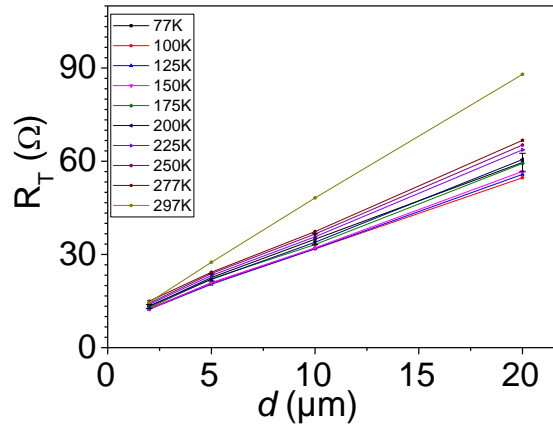
- $\rho_c$  la résistance spécifique de contact
- $W$  la largeur du contact
- $R_{sh}$  la résistance carrée du semi-conducteur



**Figure II-18** : Droite représentant la résistance totale en fonction de l'écartement entre deux plots, utilisée pour la méthode TLM

### 3.2.Présentation et Analyse des Résultats

Dans cette étude, Les contacts ohmiques ont été réalisés sur de l'InAlN/GaN. Les échelles TLM présentent des espacements entre contacts ohmiques de 2 $\mu$ m, 5 $\mu$ m, 10 $\mu$ m et 20 $\mu$ m. Sur ces échelles des mesures 4 pointes ont été effectuées à des températures allant de 297K à 77K par pas de 25K. Les mesures sont indiquées figure II-19 :



**Figure II-19** : Mesures de la  $R_T$  en fonction de l'écartement entre les plots (TLM)

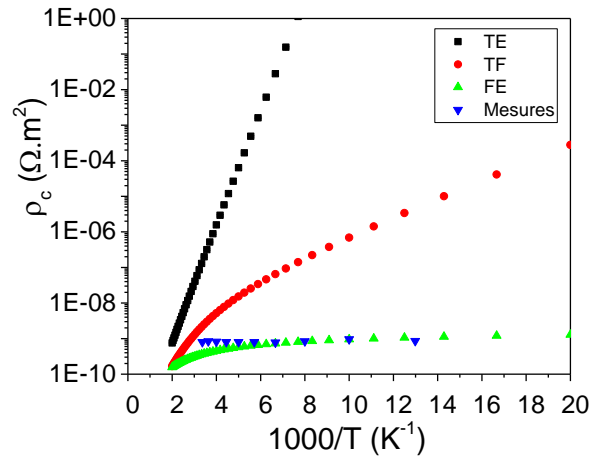
Les résistances de contacts  $R_c$  ainsi que les résistances spécifiques de contact ( $\rho_c$ ) ont ensuite été déterminées selon les techniques décrites en amont sur des TLM de développement 100 $\mu$ m. Les résultats obtenus sont renseignés dans le Tableau II-5 suivant en fonction de la température.

Température (K)	77	125	200	250	297
$R_c$ ( $\Omega$ )	4.5	3.6	4	4.5	3.5
$\rho_c$ ( $\times 10^{-10}$ , $\Omega \cdot m^{-2}$ )	8.6	8.4	8	8.2	7.9

**Tableau II-5** : résistance de contact ( $R_c$ ) et résistance spécifique de contact ( $\rho_c$ ) pour des températures allant de 77 à 297K

Les valeurs de  $\rho_c$  de ce tableau, sont représentées sur la figure II-20 où l'on retrouve également les résultats théoriques de détermination de résistances spécifiques de contact relatifs aux différents modes de conceptions TE, FE et TFE.





**Figure II-20** : comparaison de la résistance spécifique  $\rho_c$  expérimentale par rapport à la valeur théorique dans le cas des modèles TE, TF et FE

La figure montre que le mode de conduction privilégié au sein de ces contacts ohmiques est, celui par effet tunnel FE. Ces résultats sont en adéquation avec la littérature. On constate en effet que pour un dopage  $N_D=1.10^{25}m^{-3}$  et une hauteur de barrière de 0.3eV, une superposition des résultats théoriques de ce mode avec les résultats expérimentaux est observée pour les températures comprises entre 200K et 77K. Au-delà de 200K, on note une divergence entre les résultats expérimentaux et théoriques du modèle FE. Celle-ci peut être expliquée par une auto-compensation entre atomes donneurs et accepteurs qui devient de plus en plus importante avec l'augmentation de la température [122]. Ainsi, cette étude a permis de confirmer que la conduction à travers les contacts ohmiques est bien assurée par effet tunnel. Il est à noter que cette étude a également été utilisée par Philippe Altuntas dans le cadre de sa thèse, afin d'effectuer une optimisation des conditions de réalisation des contacts ohmiques [121].

## 4. Conclusion

Dans cette étude nous avons caractérisé des contacts de type Schottky et Ohmique.

L'étude des contacts Schottky a été réalisée sur des FaFETs présentant des grilles Ni/Au(30/400nm), Mo/Au(30/400nm), Ni/Mo/Au(5/30/400) et Pt/Ti/Au(5/30/400). L'extraction des paramètres  $\eta$  et  $\phi_b$  de ces différentes jonctions a permis de mettre en évidence la présence de modes de conduction autres que thermoïonique. Avec l'augmentation de la température, le mode de conduction dans les différentes diodes étudiées, passe d'un mode FE à un mode TFE, ce phénomène s'expliquant par le fait qu'avec l'agitation thermique certains électrons arrivent à franchir la barrière. Une comparaison entre hauteur de barrière en bande plate et hauteur de barrière déterminée avec le modèle Schottky-Mott a révélé, que malgré la présence de défauts au niveau de l'interface, laquelle a été confirmée par une étude de l'anomalie  $T_0$ , le modèle Schottky-Mott semble adapté aux diodes Ni/Au et Mo/Au. En outre, l'application du modèle de Werner a permis de quantifier la dispersion de la hauteur de barrière des composants. Enfin, l'utilisation du diagramme modifié de Richardson a permis de valider l'utilisation du modèle de Werner pour les Schottky Ni/Au et Mo/Au à des températures comprises entre 150K et 300K.

L'analyse des contacts ohmiques obtenus sur des structures de type InAlN/GaN a révélé que pour une hauteur de barrière de 0.3eV et un  $N_D$  de  $1.10^{25}$  le mode de conduction observé pour les températures comprise entre 77K et 200K est celui par effet tunnel (FE) et qu'au-delà de 200K l'augmentation de la compensation des atomes donneurs par les atomes accepteurs, entraîne un léger écart des résultats expérimentaux par rapport à ce mode FE.

## Bibliographie

- [97] J. Bardeen, «Surface states and Rectification at a metal-Semiconductor Contact,» *Phys. Rev.*, vol. 71, n° 110, pp. 717-72.
- [98] N. Vellas, «Etudes experimentales de transistors de la filière nitrure de gallium pour des applications de puissance hyperfréquences,» thèse doctorat, , Lille, 2003.
- [99] A. M. Cowley et S. M. Sze, «Surface States and Barrier Height of Metal-Semiconductor Systems,» *J. Appl. Phys.*, vol. 36, n° 110, pp. 3212-3220, 1965.
- [100] W. Chikaoui, «étude des mecanismes physique responsable des dysfonctionnements des transistors HEMT à base d'Heterostructure AlGa<sub>N</sub>/Ga<sub>N</sub> et AlIn<sub>N</sub>/Ga<sub>N</sub>,» 2011.
- [101] M. Levinshtein, S. L. Rumyantsev et M. S. Shur, «Properties of advanced Semiconductor Materials,» chez *Wiley Interscience*, New York, 2001.
- [102] M. Furno, F. Bonani et G. Ghione, «Transfer matrix method modelling of inhomogeneous schottky barrier diodes on silicon carbide,» *Solid-States Electronics*, vol. 51, pp. 466-474, 2007.
- [103] F. A. Padovani et R. Stratton, «Field and thermoionic-field emission in Schottkky barriers,» *Solid State Electron*, vol. 9, pp. 695-707, 1966.
- [104] E. H. Rhoderic, «Mtal-semiconductor contacts,» chez *IEE PROC*, 1982.
- [105] H.Hasegawa et M. Akazawa, «Mechanisme and control of current transport in Ga<sub>N</sub>, AlGa<sub>N</sub> schottky barriers for chemical sensor application,» *Applied surface Science*, pp. 254:3653-3666, 2008.
- [106] H.Hasegawa et S.Oyama, «Mechanism of anomalous current transport in n-type schottky contacts,» *J. Vaccum Tech.*, pp. B20:1647-1655, 2002.
- [107] T. HAshezume, J. Kotani et H. Hasegawa, «Leakage mechanisme in Ga<sub>N</sub> and AlGa<sub>N</sub> Schottky interfaces,» *Applied physics Letters*, pp. 84(24):4884-4886, 2004.
- [108] G. Hellings, J.John, A.Lorenz et R.Mertens, «AlGa<sub>N</sub> schottky diodes for detector applications in th uv wavelength range,» chez *MELECON 2008*, 2008.

- [109] M.V. Scheider, A. Y. Cho, E. Kolberg et H. Zirath, «Characteristics of Schottky diodes with microcluster interface,» *Applied Physics Letters*, vol. 43, n° 16, pp. 558-560, 1983.
- [110] R.Tung, «Electron transport of inhomogeneous Schottky barriers,» *Applied Physics Letters*, vol. 58, n° 124, pp. 2821-2823, 1991.
- [111] G. Sonia, E. Richter, F. Brunner, A. Denker, R. Lossy, M. Mai, F. Lenk, J. Bundesmann, G. Pensl, J. Schmidt, U. Zeiner, L.Wang, K. Baskar, M.Weyers, J. Würfle et G. Tränkle, «2 MeV ion irradiation effects on AlGaN/GaN HFET devices,» *Solid State Electron*, vol. 52, pp. 1011-1017, 2008.
- [112] L. Wang, M. Nathan, T. Lim, M.Khan et Q.Chen, «High barrier Height GaN Schottky diodes: Pt/GaN and Pd/GaN,» *Applied Physics Letters*, vol. 68, p. 1267, 1996.
- [113] E.Monroy, F.Calle, R.Ranchal, T. Palacios, M. Verdu, F. Sanchez, M. Montojo, M. Eickhoff, F. Omnes et Z. e. al., «Thermal stability of Pt and Ni based Schottky contacts on GaN and  $\text{Al}_{0.31}\text{Ga}_{0.69}\text{N}$ ,» *Semiconductor Science and Technology*, vol. 17, n° 19, pp. 47-54, 2002.
- [114] T.U. Kampfen, W. Mönch, «Barrier Heights of GaN Schottky contacts,» *Applied Surface Science*, vol. 117, pp. 388-393, 1997.
- [115] I. Jyothi, H. D. Yang et K. H. Shim. C. J. Choi, «Temperature Dependency of Schottky Barrier Parameters of Ti Schottky Contacts to Si-on-Insulator,» *Mater. Trans*, vol. vol. 54, n° 19, pp. 1655-1660, 2013.
- [116] S. Huang, F. Lu, «Investigation on the barrier height and inhomogeneity of nickel silicide Shottky,» *Applied Surface Science*, vol. 252, n° 112, pp. 4027-4032, 2006.
- [117] M. Mamor, «Interface gap states and schottky barrier inhomogeneity at metal/n-type GaN schottky contacts,» *Journal of Physics: Condensed Matter*, vol. 21, n° 133, p. 335802, 2009.
- [118] G. M. Vanalme, L. Gourbert, R. L. V. Meirhaeghe, F. Cardon et P. V. Daele, «A ballistic electron emission microscopy study of barrier height inhomogeneities introduced in Au/III-V semiconductor shottky barrier contacts by chemical pretreatments,» *Semiconductor Science and Technology*, vol. 14, n° 19, p. 871, 1999.

- [119] Y. L. Jiang, G. Ru, F.Lu, X.P.Qu, B. Z. Li et S. Yang, «Ni/Si solid phase reaction studied by temperature-dependent current-voltage technique,» *Journal of Applied Physics* , vol. 93, n° 12, pp. 866-870, 2003.
- [120] G. Koley et M.G.Spencer, «Scanning Kelvin probe microscopy characterization of dislocations in III-Nitrides grown by metalorganic chemical vapor deposition,» *Applied Physics Letters*, vol. 78, n° 119, pp. 2873-2875, 2001.
- [121] P. Altuntas, «fabrication et caractérisation de dispositifs de type HEMTs de la filière GaN pour des applications de puissance hyperfréquence», thèse de doctorat soutenue à l'Université Lille1, 2015.
- [122] J.-C. Gerbedoen, «Conception et réalisation technologique de transistors de la filière HEMTs AlGaN/GaN sur substrat silicium pour l'amplification de puissance hyperfréquence» Thèse soutenu à l'université de Lille 1, 2009.



Chapitre 3- Analyse physique  
et caractérisation électrique en  
régime statique, pulsé et  
dynamique des transistors  
HEMTs Al(In, Ga) N/GaN





# Chapitre 3 -Analyse physique et caractérisation électrique en régimes statique, pulsé et dynamique des transistors HEMTs Al(In, Ga)N/GaN

## 1. Introduction

Ce troisième chapitre est dédié à l'analyse physique et à la caractérisation électrique de transistors HEMTs réalisés sur trois hétérostructures, deux en  $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$  et une  $\text{In}_x\text{Al}_{1-x}\text{N}/\text{GaN}$ , lesquelles présentent respectivement des épaisseurs de barrière de 10nm, 14nm et 10nm.

Dans un premier temps, nous présenterons le schéma équivalent petit signal du composant avec ses éléments extrinsèques et intrinsèques. Les éléments extrinsèques seront extraits d'abord par une méthode de de-embedding dite Open-Short puis par la méthode du FET-Froid (cold-FET).

La deuxième partie de cette étude sera quant à elle, consacrée à la caractérisation en régimes statique et pulsé de transistors HEMTs à faibles longueurs de grille conçus sur les hétérostructures présentées en amont. Les mesures statiques permettront de mettre en évidence certains phénomènes parasites tels que les effets kink et DIBL (Drain Induced Barrier Lowering). Puis, au travers des mesures pulsées minimisant l'impact de la température, nous identifierons et quantifierons les effets de pièges en conditions de gate-lag et drain-lag.

Enfin, nous clôturerons ce chapitre par la présentation des caractéristiques hyperfréquences (fréquence de coupure du gain en courant  $f_t$  et du gain en puissance  $f_{max}$ ). L'influence du schéma équivalent sur  $f_t$  sera analysée suivant une approche originale consistant à étudier le temps de transit des porteurs au travers de ses différentes composantes. A terme, cette étude permettra d'analyser plus en profondeur le phénomène de « force image », qui a pour conséquence principale de limiter les fréquences de coupure observables.

## 2. Présentation des structures

### 2.1. Structure épitaxiale

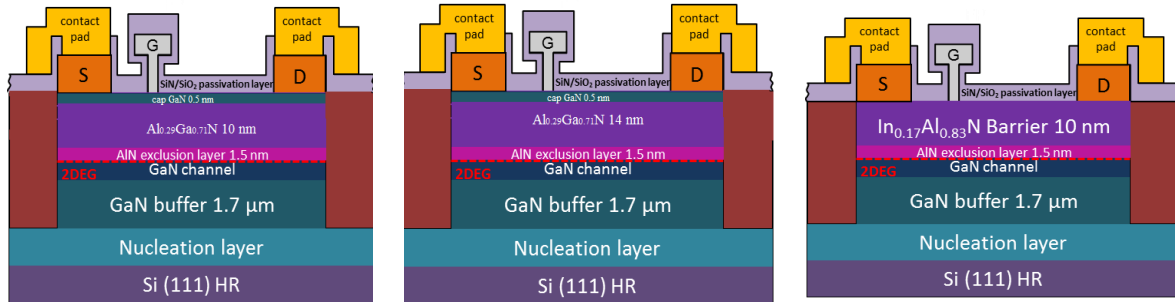
Comme sus-mentionné, nous étudions principalement dans ce chapitre, des hétérostructures AlGaN/GaN et InAlN/GaN. Celles-ci sont épitaxiées par MBE (Molecular Beam Epitaxie) sur un substrat Si(111) présentant une haute résistivité ( $\rho > 3\text{k}\Omega\cdot\text{cm}$ ).

Les hétérostructures AlGaN/GaN sont notées A et B. Elles consistent en une couche de 0.5nm d'épaisseur de cap de GaN, une couche barrière d' $\text{Al}_{0.29}\text{Ga}_{0.71}\text{N}$  d'épaisseurs respectives 10nm et 14nm pour les échantillons A et B. L'hétérostructure InAlN/GaN nommée C est dépourvue de cap et possède une barrière en  $\text{In}_{0.17}\text{Al}_{0.83}\text{N}$  d'épaisseur 10nm. Les épaisseurs de barrière de nos structures ont été choisies afin d'être adaptées à la fabrication de transistors HEMTs visant des performances en hyperfréquence [123].

A, B et C présentent chacune une couche d'exclusion en AlN d'1nm utilisée afin de réduire le désordre d'alliage et ainsi améliorer le confinement des électrons dans le gaz 2D. Cette couche est suivie d'un buffer de GaN d'une épaisseur de  $1.73\mu\text{m}$  auquel sont associées des couches de nucléation.

### 2.2. Processus de fabrication

Sur ces hétérostructures, des composants ont été fabriqués par lithographie électronique. La technologie a consisté en la réalisation de contacts ohmiques Ti/Al/Ni/Au (12/20/40/100nm) par évaporation suivie d'un recuit rapide (RTA) d'une durée de 30s à une température de  $850^\circ$ . Les composants ont été ensuite isolés par implantations multiples d'ions  $\text{N}^+$ , puis les contacts Schottky ont été réalisés par évaporation de nickel et d'or (Ni/Au) d'épaisseurs respectives 30nm et 400nm. Ensuite, dans le but de minimiser et stabiliser les états de surface, un prétraitement  $\text{N}_2\text{O}$  d'une durée de 2 minutes, suivi d'une passivation par diélectriques SiN/SiO<sub>2</sub> (50/100nm) déposés par PECVD à  $340^\circ\text{C}$  ont été effectués. Finalement, les plots d'épaississement ont été déposés par évaporation de titane et d'or (100/400nm). Nous présentons ci-dessous les transistors HEMTs obtenus sur les hétérostructures A, B et C.



**Figure III-21** : Structures épitaxiales associées aux échantillons A ( $\text{AlGaIn}/\text{GaN}$  avec 10nm de barrière), B ( $\text{AlGaIn}/\text{GaN}$  14nm de barrière) et C ( $\text{InAlN}/\text{GaN}$  avec 10nm de barrière)

Après passivation, les mesures TLM effectuées à température ambiante ont permis de déterminer  $R_c$  et  $R_{\square}$  qui sont respectivement les résistances de contact et du gaz 2D. Grâce aux mesures par effet Hall, les densités de porteurs  $n_s$  ainsi que les mobilités  $\mu$  ont été déterminés pour chacune des structures. L'ensemble des paramètres matériaux obtenus sont consignés dans le tableau III-1.

	<b>A</b>	<b>B</b>	<b>C</b>
<b>Barrière</b>	$\text{Al}_{0.29}\text{Ga}_{0.71}\text{N}$	$\text{Al}_{0.29}\text{Ga}_{0.71}\text{N}$	$\text{In}_{0.17}\text{Al}_{0.83}\text{N}$
	10nm	14nm	10nm
<b><math>R_{\text{sheet}}</math> (<math>\Omega/\square</math>)</b>	250	300	346
<b><math>R_c</math> (<math>\Omega.\text{mm}</math>)</b>	0.29	0.46	0.26
<b><math>n_s</math> (<math>10^{13}\text{cm}^{-2}</math>)</b>	1.28	1.37	1.30
<b><math>\mu</math> (<math>\text{cm}^2/\text{V.s}</math>)</b>	1930	1885	1370

**Tableau III-1:** Paramètres matériau mesurés pour A, B et C.

Les densités de charges fluctuent autour de  $1.3 \times 10^{13} \text{cm}^{-2}$  quelle que soit l'hétérojonction considérée. Ces résultats ne sont pas en accord avec les résultats théoriques attendus en appliquant la relation suivante :

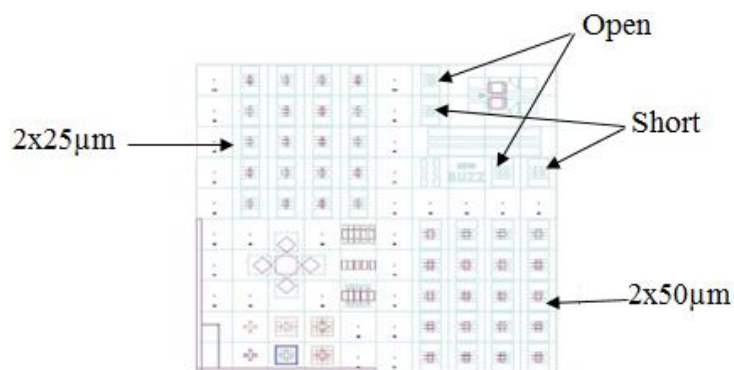
$$n_s = - \frac{P_{\text{interface}}}{q} \quad (\text{III- 1})$$

En effet l' $\text{In}_{0.17}\text{Al}_{0.83}\text{N}/\text{GaN}$  présente une valeur de polarisation spontanée ( $-0.075 \text{C.cm}^{-2}$  contre  $-0.045 \text{C.cm}^{-2}$ ) de même qu'une largeur de bande interdite supérieure à celles de l' $\text{Al}_{0.29}\text{Ga}_{0.71}\text{N}$  ( $4.85 \text{eV}$  contre  $3.95 \text{eV}$ ). Ainsi, des simulations de type Schrödinger-Poisson prédisent une densité électronique théorique  $n_s$  dans l' $\text{In}_{0.17}\text{Al}_{0.83}\text{N}/\text{GaN}$  ( $1,5 \cdot 10^{13} \text{cm}^{-2}$ ) supérieure à celle dans l' $\text{Al}_{0.29}\text{Ga}_{0.71}\text{N}/\text{GaN}$  ( $1,3 \cdot 10^{13} \text{cm}^{-2}$ ) ce qui est en désaccord avec les résultats obtenus en pratique.

Ce résultat est probablement dû au fait que les hétérostructures  $\text{Al}_{0.29}\text{Ga}_{0.71}\text{N}/\text{GaN}$  et  $\text{In}_{0.17}\text{Al}_{0.83}\text{N}/\text{GaN}$  présentent une différence sensible en terme de rugosité d'interface. Un autre phénomène à prendre en considération pour l'analyse de ces premiers résultats consiste en la prise en compte de la variation du potentiel de surface. En effet, il apparaît que le potentiel de surface généralement attribué à l'InAlN est nettement supérieur à celui utilisé pour les simulations d'hétérostructures AlGaN/GaN (2.4eV contre 1.6eV). Ce rehaussement du potentiel de surface a pour effet une déplétion accrue des porteurs présents dans le 2DEG. En outre, l' $\text{In}_{0.17}\text{Al}_{0.83}\text{N}/\text{GaN}$ , présente une mobilité nettement inférieure à celles trouvées dans le cas de l' $\text{Al}_{0.29}\text{Ga}_{0.71}\text{N}/\text{GaN}$ . En effet, comme le montre le tableau III-1, la mobilité des porteurs est de  $1930\text{cm}^2/\text{V}\cdot\text{s}$  pour l'échantillon A et de  $1885\text{cm}^2/\text{V}\cdot\text{s}$  pour l'échantillon, B (proche de l'état de l'art qui est de l'ordre de  $2000\text{cm}^2/\text{V}\cdot\text{s}$  [124]) contre seulement  $1350\text{cm}^2/\text{V}\cdot\text{s}$  pour l'échantillon C. Ces dernières valeurs indiquent clairement que les interactions des électrons avec le réseau cristallin et/ou les interactions coulombiennes sont plus importantes dans le cas de la structure C; les désordres d'alliage et la rugosité à l'interface étant probablement responsables de cette dégradation.

### 2.3. Topologies

Les composants obtenus ont été réalisés avec le masque BUZZ (figure III-2), lequel présente pour chaque cellule ou réticule, des transistors à deux doigts de grille de développements  $W=2\times 25\mu\text{m}$  (situés en haut à gauche du masque) et  $W=2\times 50\mu\text{m}$  (situés en bas à droite du masque) et ayant des distances source-drain  $L_{sd} = 1.5, 2.5, 3.5, 4.5$  et  $5.5\mu\text{m}$  ainsi que des longueurs de grille  $L_g = 75, 100, 150$  et  $250\text{nm}$ . La distance grille-source est, pour l'ensemble des topologies, identique et égale à  $600\text{nm}$ . Les topologies ont été choisies dans le but d'étudier leurs impacts sur les performances en termes de tenue en tension, caractéristiques hyperfréquences, courant de saturation et autres paramètres significatifs dans l'évaluation des briques de base.



**Figure III-22** : réticule du Masque BUZZ utilisé pour la réalisation des HEMTs

### 3. Analyse et extraction du schéma équivalent en régime linéaire

#### 3.1. Présentation du Schéma équivalent petit signal

Le transistor HEMT constitue une évolution majeure du MESFET (FET à jonction métal/semi-conducteur). Son schéma équivalent typique présenté figure (III-23) est dérivé de la représentation donnée par Leitchi [125]. Il permet de représenter le fonctionnement électrique du transistor en fonction de ses paramètres physiques. Les différents éléments du circuit électrique forment deux parties distinctes : la partie extrinsèque qui modélise les éléments d'accès du transistor et la partie intrinsèque qui modélise ceux de la partie active.

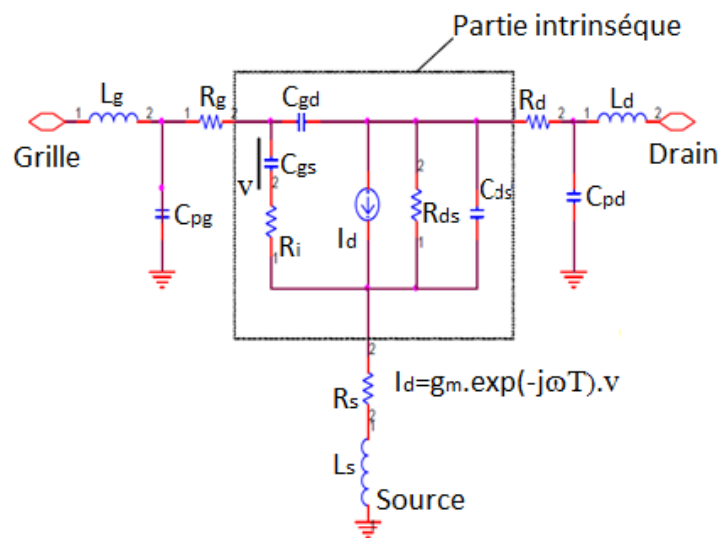


Figure III-223 : Représentation des éléments du circuit équivalent à un HEMT [126]

##### 3.1.1. Les éléments extrinsèques

Les éléments extrinsèques sont principalement liés aux plots et lignes d'accès réalisés afin de permettre la caractérisation de transistors dans un environnement sous pointes coplanaires et/ou aiguilles. Les motifs d'accès utilisés peuvent être caractérisés au travers de structures équivalentes à la surface des plots d'épaissement; les uns sont des circuits ouverts appelés « open » et les autres sont court-circuités et nommés « short ». Ces motifs seront étudiés plus en détail dans la suite de ce chapitre. Cependant, il convient de noter que ces accès ajoutent en caractérisation hyperfréquence des éléments parasites localisés qui affectent les performances du transistor, et que ce type de représentation n'est indiqué que pour une gamme de fréquence donnée (typiquement jusqu'en bande W). Pour des applications à plus haute fréquence, il devient nécessaire de distribuer les éléments localisés représentatifs des accès.

Les principaux éléments localisés du schéma équivalent électrique sont :

- $R_d$  et  $R_s$  qui constituent les résistances parasites d'accès à la zone active du transistor ; leurs valeurs résultent directement de la qualité des contacts ohmiques ainsi que des zones conductrices entre les métallisations de drain et de source et la limite de la zone désertée. Les paramètres topologiques et technologiques affectent directement les valeurs de ces résistances selon les équations suivantes :

$$R_d = \frac{R_c}{W} + \frac{l_{gd}R_{\square}}{W} \quad (\text{III-2})$$

$$R_s = \frac{R_c}{W} + \frac{l_{gs}R_{\square}}{W} \quad (\text{III-3})$$

où :

- $R_c$  est la résistance des contacts ohmiques
- $R_{\square}$  définit la résistance du gaz 2D et s'obtient en fonction de la densité surfacique moyenne  $N_s$  et de la mobilité des porteurs majoritaires,
- $l_g$ ,  $l_{gs}$  et  $l_{gd}$  définissent respectivement la longueur de grille, la distance entre la grille et la source et celle entre le drain et la source,
- $W$  est le développement géométrique total du transistor.
- $R_g$  représente la résistance de la métallisation de la grille qui constitue le contact Schottky. Elle peut être évaluée analytiquement au travers d'une approximation au premier ordre, valable uniquement lorsque le développement de grille est négligeable devant la longueur d'onde guidée :

$$R_g = \frac{R_{lin}W}{3N^2} \quad (\text{III-4})$$

- $R_{lin}$  est la résistance linéique du métal de grille choisi
- $W$  est le développement géométrique total du transistor
- $N$  est le nombre de doigts de grille du transistor

A cette expression de  $R_g$  (III-4) il faut selon Rodhin et Al. [127] [128], ajouter l'effet de la composante de grille à l'interface  $R_{gi}$ . Celle-ci engendre une déviation de la loi d'échelle pure en  $W$  [129]. L'expression de  $R_g$  devient alors égale à :

$$R_g = \frac{R_{lin}W}{3N^2} + \frac{R_{gi}}{W.L_g} \quad (\text{III-5})$$

- $l_g$ ,  $l_s$  et  $l_d$  respectivement localisées au niveau des métallisations de grille, source et drain sont des inductances parasites liées à la topologie du transistor (pad d'accès permettant

la pose des pointes, trous métallisés, ponts à air, peignes d'accès pour les transistors multi-doigts).

- $C_{pg}$  et  $C_{pd}$  représentent les capacités de plot du transistor, c'est-à-dire les capacités induites par les accès de grille et de drain vis-à-vis du substrat et du contact de référence à la masse.

Il est à noter que selon l'environnement de mesure utilisé, davantage d'éléments peuvent intervenir au niveau du schéma électrique équivalent, tels que les inductances et capacités liées aux fils thermo-soudés, aux lignes d'accès, au positionnement des pointes etc.

### 3.1.2. Les éléments intrinsèques

La partie intrinsèque permet de décrire l'aspect actif du transistor HEMT, il s'agit ici d'un schéma électrique équivalent classique à 8 éléments [130] [131] largement repris dans littérature. Il est composé de :

- La transconductance de sortie  $g_m$  qui traduit le mécanisme de contrôle du courant dans le canal modulé par la tension de grille.

$$g_m(V_{gs}, V_{ds}) = \left. \frac{\partial I_{ds}}{\partial V_{gs}} \right|_{V_{ds}=cte} \quad (\text{III-6})$$

Elle permet d'évaluer si les potentialités intrinsèques du transistor en terme de gain seront bonnes. La valeur maximale de la transconductance intrinsèque  $g_{m \text{ Max,int}}$  s'exprime en régime de saturation, en fonction des paramètres technologiques du transistor mais aussi de la transconductance maximale extrinsèque  $g_{m \text{ Max,ext}}$  :

$$g_{m \text{ Max,int}} = \frac{\varepsilon_{bar} \cdot v_{sat} \cdot W}{t_{bar} + \Delta t} \quad (\text{III-7})$$

$$g_{m \text{ Max,int}} = \frac{G_{m \text{ Max,ext}}}{1 - R_s \cdot G_{m \text{ Max,ext}}} \quad (\text{III-8})$$

avec :

- $\varepsilon_{bar}$  la permittivité effective de la barrière,
- $t_{bar}$  l'épaisseur de cette barrière,
- $v_{sat}$  la vitesse de saturation des porteurs à champ électrique élevé,
- $W$  le développement ou la largeur du transistor
- $\Delta t$  traduit la délocalisation du gaz 2D par rapport à l'interface entre le canal et la barrière.

Il en résulte qu'en réduisant l'épaisseur de barrière, il est possible d'améliorer la valeur de  $g_{m\ Max, int}$  et qu'une faible résistance de source  $R_s$  permet de minimiser sa dégradation. C'est pour cette dernière raison qu'il est avantageux de réduire la longueur grille-source en décentrant le contact de grille.

- La conductance de sortie  $g_d$ , qui représente les effets d'injection des électrons dans le canal modulé par la tension de drain. Sa valeur permet de déterminer la résistance dynamique du canal.

$$g_d(V_{gs}, V_{ds}) = \left. \frac{\partial I_{ds}}{\partial V_{gs}} \right|_{V_{gs}=cte} \quad (\text{III-9})$$

Elle s'exprime en fonctionnement nominal, et à faible champ, selon les paramètres technologiques suivant l'expression :

$$g_d = \frac{q \cdot \mu(V_{ds}) \cdot n_s(V_{gs}) \cdot W}{L_g} \quad (\text{III-10})$$

avec :

- $q$  la charge de l'électron,
- $\mu$  la mobilité électronique dans le gaz 2D,
- $n_s$  la densité surfacique d'électrons
- $L_g$  la longueur de grille

La détermination de  $g_d$  selon l'équation III-10 ne permet pas de prendre en considération les effets liés aux fuites dans le buffer. En outre, il est important de noter qu'une diminution de la longueur de grille entraîne, à fort champ, une conductance de sortie plus élevée qui devient significative lors de l'apparition des effets de canaux courts engendrés par un faible rapport d'aspect  $L_g/t_{bar}$  [132] [133].

- Les capacités grille-source  $C_{gs}$  et grille-drain  $C_{gd}$  sont respectivement représentatives des variations des charges accumulées dans la zone de déplétion située sous la grille, sous l'effet des tensions  $V_{gs}$  et  $V_{gd}$ .

$$C_{gs} = \left. \frac{\partial Q_g}{\partial V_{gs}} \right|_{V_{gd}=cte} \quad (\text{III-11})$$

$$C_{gd} = \left. \frac{\partial Q_g}{\partial V_{gd}} \right|_{V_{gs}=cte} \quad (\text{III-12})$$

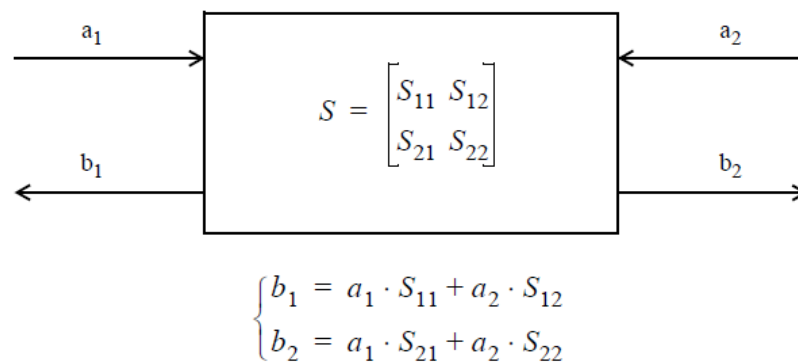
- $R_i$  et  $R_{gd}$  sont des résistances relatives aux temps de charges des capacités intrinsèques  $C_{gs}$  et  $C_{gd}$ . Elles permettent de modéliser les impédances complexes d'entrée et de sortie du transistor intrinsèque.



Il est à noter que les associations  $C_{gs} + R_i$  et  $C_{gd} + R_{gd}$  modélisent le comportement dynamique du contact Schottky de grille et sont ainsi grandement représentatives des qualités de gravure, des dépôts, des caractéristiques structurales et cristallines des couches étudiées.

### 3.2.Extraction du schéma électrique équivalent du transistor HEMT

Le schéma équivalent d'un transistor HEMT est assimilable à un quadripôle linéaire. L'extraction d'un tel schéma peut s'effectuer à partir des paramètres Y. Ces paramètres (de même que les matrices Z ou H) ne sont pas mesurables à de très hautes fréquences car il est impossible de réaliser des court-circuits ou des circuits ouverts parfaits à cause des capacités et des inductances parasites. Ainsi, il est nécessaire de procéder à une mesure des coefficients de réflexion et des coefficients transfert ( $S_{ij}$ ) en adaptant entrée et sortie sur une impédance de référence ( $50\Omega$ ). Ces coefficients extraits peuvent ensuite être transformés en paramètres Z, Y ou H en utilisant des formules de passage et en prenant en compte l'impédance de référence.



**Figure III-24:** paramètres  $S_{ij}$  en fonction des paramètres d'entrée et de sortie du quadripôle

La mesure se fait en deux étapes :

- Le sens direct où l'onde incidente est injectée à l'entrée du DUT (Device Under Test). Il en résulte l'extraction de  $S_{11}$  et  $S_{21}$  qui sont respectivement l'onde réfléchie en entrée et celle transmise à la sortie.
- Le sens inverse où cette fois l'onde incidente est injectée à la sortie du DUT ce qui permet d'obtenir l'onde réfléchie à la sortie  $S_{22}$  et l'onde transmise à l'entrée  $S_{12}$ .

Les paramètres  $S_{ij}$  sont mesurés grâce à un analyseur de réseaux vectoriel (VNA, Vector Network Analyser) et usuellement représentés sur un abaque de Smith. La mesure au VNA requiert une étape dite de calibration qui consiste à fixer le plan de mesure à celui des pointes.

Nous utilisons dans notre cas une calibration LRRM (Load - Reflect – Reflect – Match). Des pointes de mesure au transistor, il faut tenir compte des plots de contact et des lignes d'accès, ceux-ci entraînant l'apparition d'éléments capacitifs et inductifs supplémentaires au composant. Ils affectent les caractéristiques hyperfréquences alors que le réseau de caractéristique statique reste invariant. Dans le but de se ramener dans le plan du transistor afin d'extraire son schéma équivalent, nous présentons ici différentes méthodes de caractérisation des plots d'accès au transistor à savoir, une procédure « d'épluchage » encore appelée « de-embedding Open-Short » ainsi qu'une méthode de caractérisation nommée « FET-Froid ou cold-FET ».

### 3.2.1. Caractérisation des éléments d'accès au transistor

#### 3.2.1.1. Procédure d'épluchage Open-Short

La technique d'épluchage Open-Short consiste à mesurer « on-Wafer » (sur plaque) les paramètres S des composants sous test ainsi que ceux des motifs Open et Short présentant le même développement W. Une structure Open est un circuit-ouvert permettant de caractériser les effets capacitifs de l'ensemble des accès (figure III-25-a) alors qu'une structure Short permet de prendre en considération les effets capacitifs, résistifs et inductifs de ces mêmes lignes d'accès figure III-25-b.



**Figure III-25:**structures d'épluchage (a) Open et (b) Short

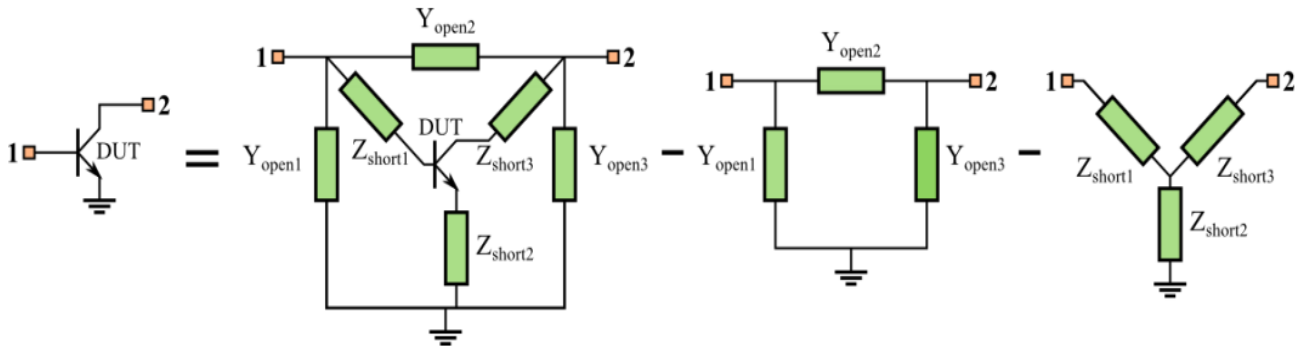
Cette procédure de de-embedding ou d'épluchage débute par la mesure des paramètres  $S_{ij}$  des structures Open et Short. On transforme par la suite, les paramètres  $S_{ij}$  obtenus en paramètres Y. Puis vient l'étape de la soustraction des paramètres Y de l'Open à ceux du Short telle qu'indiquée au niveau de l'équation III-13. Les paramètres Y résultant de cette opération constituent une matrice notée  $Y'_{short}$ . Les paramètres de cette matrice vont être transformés en utilisant l'équation III-14, et donneront une matrice  $Z'_{short}$ . A ce stade pour obtenir les paramètres Z du composant sous test, il convient d'effectuer successivement sur les paramètres Y du transistor avec ses accès (matrice  $Y_{tot}$ ), les opérations III-15 et III-16. Une représentation schématique de cette procédure d'épluchage est illustrée figure III-26.

$$[Y'_{short}] = [Y_{short}] - [Y_{open}] \quad (\text{III-13})$$

$$[Z'_{short}] = [Y'_{short}]^{-1} = \begin{bmatrix} Z_{short,1} - Z_{short,2} & Z_{short,2} \\ Z_{short,2} & Z_{short,3} - Z_{short,2} \end{bmatrix} \quad (\text{III-14})$$

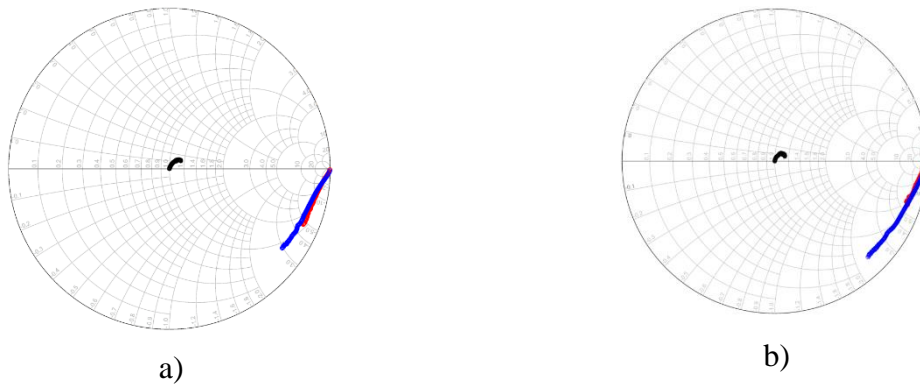
$$[Y_1] = [Y_{tot}] - [Y_{open}] \Rightarrow [Z_1] = [Y_1]^{-1} \quad (\text{III-15})$$

$$[Z_{DUT}] = [Z_1] - [Z'_{short}] \quad (\text{III-16})$$



**Figure III-26:** Procédure d'épluchage Open-Short

Des mesures d'Open réalisées sur les échantillons A, B et C, présentant des développements  $W=2 \times 25 \mu\text{m}$  et  $W=2 \times 50 \mu\text{m}$  ont été effectuées à des fréquences allant de 250MHz à 67GHz. Cependant par souci de lisibilité, seuls les résultats de mesures des paramètres de transmission et de réflexion relatifs aux motifs fabriqués sur l'épitaixie A sont représentés sur l'abaque de Smith en figure III-27.



**Figure III-27:** Mesure hyperfréquence Open de 250 MHz à 67 GHz en configuration (a)  $W = 2 \times 25 \mu\text{m}$  et (b)  $W = 2 \times 50 \mu\text{m}$ . Paramètres de transmission  $S_{12}$  (noir), réflexion à l'entrée  $S_{11}$  (rouge) et en sortie  $S_{22}$  (bleu).

Celles-ci révèlent des pertes résistives aussi bien du côté drain-source que du côté grille-source. Ces pertes peuvent être associées à la présence d'une couche conductrice à la surface

des structures. Elles se modélisent par l'introduction dans la structure open, d'une branche parallèle présentant une résistance en série avec une capacité [129]. Les valeurs des capacités et des inductances déterminées sur les motifs relatifs à l'épithaxie A sont listées dans le tableau suivant :

	<b>W=2x25µm</b>		<b>W=2x50µm</b>
<b><math>l_g</math> (pH)</b>	26.8	<b><math>l_g</math> (pH)</b>	22.8
<b><math>l_s</math> (pH)</b>	6.5	<b><math>l_s</math> (pH)</b>	3.5
<b><math>l_d</math> (pH)</b>	22.1	<b><math>l_d</math> (pH)</b>	21
<b><math>C_{pg}</math> (fF)</b>	23.9	<b><math>C_{pg}</math> (fF)</b>	20.5
<b><math>C_{pds}</math> (fF)</b>	32.6	<b><math>C_{pds}</math> (fF)</b>	32.4

**Tableau III-2:** inductances et capacités d'accès extraites avec la méthode open-short a partir de motifs open et short de developpement  $W= 2x25\mu\text{m}$  et  $2x50\mu\text{m}$ , réalisés sur l'épithaxie (A).

### 3.2.1.2. Procédure d'extraction Cold-FET

La caractérisation des éléments d'accès au transistor se fait ici selon une méthode dite FET-froid (Cold-FET). Cette méthode est basée sur des mesures hyperfréquences effectuées à des points de polarisation spécifiques ( $V_{gs} > 0V$  et  $V_{ds} = 0V$ ), ( $V_{gs} < V_p$  et  $V_{ds} = 0V$ ). Elle permet de déterminer, en plus des éléments inductifs et capacitifs obtenus avec la procédure Open-Short, les résistances d'accès côtés grille  $R_g$ , drain  $R_d$  et source  $R_s$ . Les limites de cette méthode résident dans le fait qu'elle ne prend pas en compte l'impact de la température et celle de la polarisation sur les éléments extraits. Or si ces derniers n'influent que très peu sur les capacités de plots ( $C_{pg}$ ,  $C_{pd}$ ) et les éléments inductifs ( $l_g$ ,  $l_d$  et  $l_s$ ), ils engendrent une variation conséquente des résistances  $R_s$  et  $R_d$ . Ainsi, appliquer cette méthode d'extraction pour plusieurs températures de socles pourrait permettre de réaliser une modélisation des résistances  $R_s$  et  $R_d$  en fonction de la température [129]. L'extraction Cold-FET se fait en deux étapes.

- La première consiste à déterminer les inductances ( $l_g$ ,  $l_s$  et  $l_d$ ) et les résistances d'accès ( $R_s$ ,  $R_g$  et  $R_d$ ). Pour cela, il est nécessaire de polariser le composant à  $V_{ds} = 0V$  et canal ouvert c'est-à-dire à  $V_{gs} > 0V$ . Dans ces conditions, la matrice d'impédance du système s'exprime sous la forme de (III-17) à (III-19):

$$Z_{11} = R_s + R_g + \frac{R_c}{3} + j\omega(l_s + l_g) \quad (\text{III-17})$$

$$Z_{12} = Z_{21} = R_s + \frac{R_c}{2} + j\omega l_s \quad (\text{III-18})$$

$$Z_{22} = R_s + R_d + R_c + j\omega(l_s + l_d) \quad (\text{III-19})$$

A partir des éléments de la matrice  $Z$ , il est possible de déterminer les éléments d'accès inductifs à partir des expressions (III-20) – (III-22) et les résistances d'accès selon les équations (III-23)- (III-25):

$$\text{Imag}(Z_{12}) = -\omega \cdot l_s \quad (\text{III-20})$$

$$\text{Imag}(Z_{11}) - \text{Imag}(Z_{12}) = -\omega \cdot l_g \quad (\text{III-21})$$

$$\text{Imag}(Z_{22}) - \text{Imag}(Z_{12}) = -\omega \cdot l_d \quad (\text{III-22})$$

$$\text{Real}(Z_{12}) = R_s + \frac{R_c}{2} \quad (\text{III-23})$$

$$\text{Real}(Z_{11}) - \text{Real}(Z_{12}) = R_g - \frac{R_c}{6} \quad (\text{III-24})$$

$$\text{Real}(Z_{22}) - \text{Real}(Z_{12}) = R_d + \frac{R_c}{2} \quad (\text{III-25})$$

- La seconde étape consiste à polariser le composant à  $V_{ds} = 0V$  et  $V_{gs} < V_p$ . Ainsi, le transistor peut être assimilé à un quadripôle passif. En effet, dans ces conditions, la conduction au sein du canal est supprimée. On peut donc, à basse fréquence, négliger l'impédance des inductances d'accès et considérer que le schéma équivalent est assimilable à celui présenté sur la figure III-28 ci-dessous.

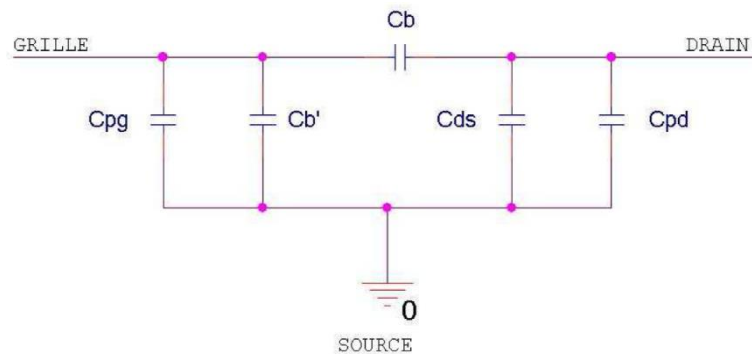


Figure III-28 : Schéma équivalent résultant des conditions  $V_{ds}=0V$  et  $V_{gs} < V_p$

L'expression des paramètres de la matrice admittance amène au système suivant :

$$Y_{12} = -j\omega C_b = Y_{21} \quad (\text{III-26})$$

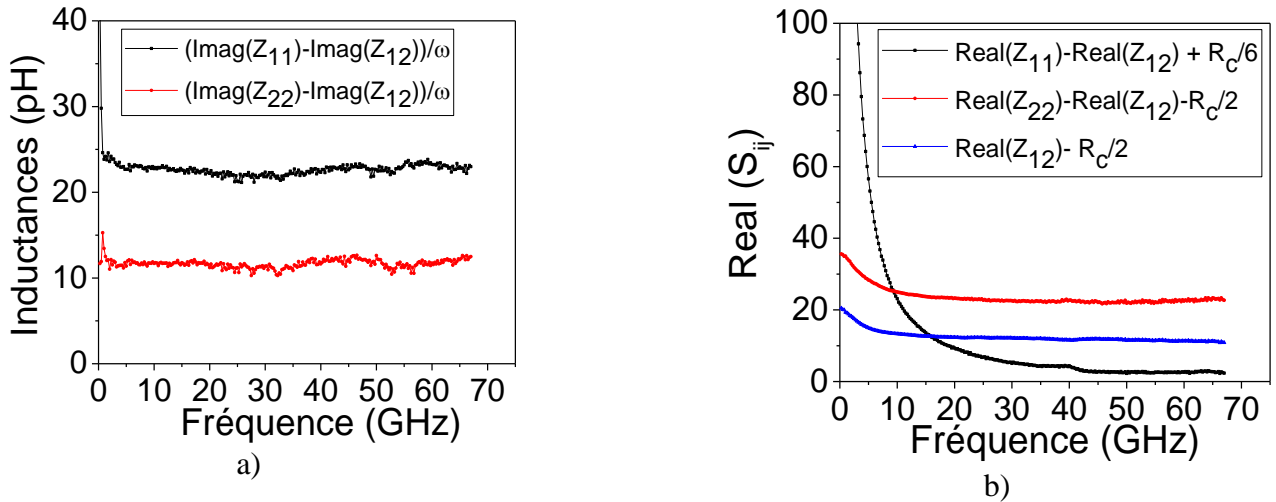
$$Y_{11} = j\omega(C_{pg} + 2C_b) \quad (\text{III-27})$$

$$Y_{22} = j\omega(C_{pd} + C_b + C_{ds}) \quad (\text{III-28})$$

### 3.2.1.3. Application de la méthode d'extraction Cold-FET

La méthode d'extraction cold-FET a été appliquée en collaboration avec Adrien Cutivet sur des transistors à deux doigts de grilles, de développements 50µm et 100µm et d'espace drain-source 2.5µm réalisés sur l'épitaxie A.

- les résultats au point de polarisation  $V_{ds}=0V$  et  $V_{gs}=0.5V$  sont ceux des inductances et des résistances accès. Ils sont indiqués figure III-29.



**Figure III- 29:** Extractions des inductances ( $l_g, l_d$ ) et des résistances ( $R_g, R_d$  et  $R_s$ ) relatives au transistor réalisé sur l'épitaxie A ( $W=2 \times 25 \mu\text{m}$ ,  $L_g=100 \text{nm}$  et  $L_{ds}=2.5 \mu\text{m}$ )

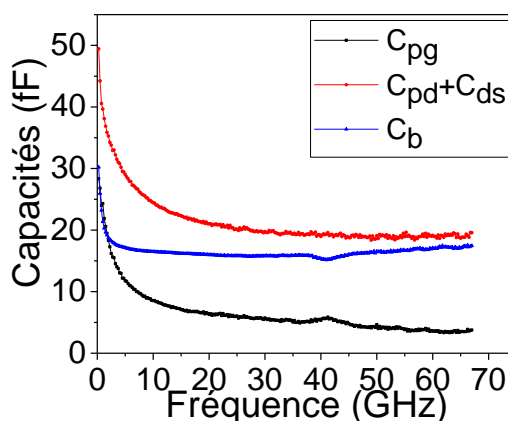
Il est observé que sur toute la gamme de fréquences de mesure (250MHz à 67GHz) les courbes  $\left(\frac{\text{Imag}(Z_{11}) - \text{Imag}(Z_{12})}{\omega}\right)$  et  $\left(\frac{\text{Imag}(Z_{22}) - \text{Imag}(Z_{12})}{\omega}\right)$  sont relativement stables, ce qui permet d'extraire les valeurs des inductances qui sont d'environ 25pH pour  $l_g$  et de 12pH pour  $l_d$ . Comparées aux valeurs extraites par la méthode Open-Short,  $l_g$  et  $l_d$  semblent sous estimées. Ce comportement serait imputable à une mauvaise mise en conduction du transistor en conditions Cold-FET. Les courbes utilisées pour déterminer les valeurs des résistances varient quant à elles en fonction de la fréquence. Ainsi les courbes  $\left(\text{Real}(Z_{22}) - \text{Real}(Z_{12}) - \frac{R_c}{2}\right)$  et  $\left(\text{Real}(Z_{12}) - \frac{R_c}{2}\right)$  permettent à basse fréquence, de déterminer respectivement les valeurs de  $R_d$  et  $R_s$  et la

courbe  $\left(Real(Z_{11}) - Real(Z_{12}) + \frac{R_c}{6}\right)$  permet lorsqu'elle se stabilise (ici à partir de 45GHz) d'extraire la valeur de la résistance  $R_g$ . Le comportement dispersif de ces courbes, en fonction de la fréquence est le même quel que soit l'épitaxie sur laquelle le transistor a été réalisé. Il est dû au fait qu'avec la méthode cold-FET, il est impossible de dé-corréler les résistances des effets parasites attribués à la présence d'une conduction parasite à l'interface substrat/buffer. Les valeurs de résistances extraites sont consignées dans le tableau III-3 suivant ; elles seront utilisées par la suite dans l'étude du temps de transit 4.3.2.

	A	B	C
$R_s (\Omega)$	20	10	12
$R_g (\Omega)$	4	5	10
$R_d (\Omega)$	35	24	20

**Tableau III-3:** Résistances d'accès  $R_s$ ,  $R_g$  et  $R_d$  déterminées en appliquant la méthode cold-FET à des transistors réalisés sur les épitaxies A, B et C ( $W=2 \times 25 \mu\text{m}$ ,  $L_g=100\text{nm}$  et  $L_{ds}=2.5 \mu\text{m}$ )

- les courbes qui serviront à l'extraction des capacités, ont été obtenues au point de polarisation  $V_{ds}=0\text{V}$  et  $V_{gs}=-3\text{V}$  et sont indiquées figure III-30.



**Figure III-30:** résultat d'extraction des capacités  $C_{pg}$  (en noir),  $C_b$  (en bleu) et  $C_{pd} + C_{ds}$

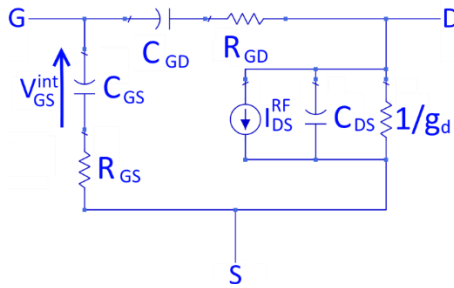
A partir de ces graphes, les capacités de plots  $C_{pg}$ , et  $C_{pd} + C_{ds}$  ainsi que la capacité  $C_b$  introduite afin de représenter la contribution des capacités intrinsèques du transistor sont extraites à basse fréquence. Contrairement à la méthode Open-Short, Cette méthode ne permet pas de dé-corréler la valeur de la capacité  $C_{pd}$  de celle de  $C_{ds}$ . De plus, la capacité  $C_{pg}$  obtenue par Open-Short est supérieure à celle obtenue par la méthode Cold-FET. Ainsi, la méthode de

de-embedding Open-Short est considérée comme plus adaptée par rapport à la méthode cold-FET. C'est donc celle qui sera appliquée de façon systématique aux différents transistors dans le cadre de l'extraction des caractéristiques hyperfréquences.

### 3.2.2. Extraction des éléments intrinsèques

#### 3.2.2.1. Méthode d'extraction des éléments intrinsèques

Le schéma équivalent intrinsèque choisi, constitué de 8 éléments, pour modéliser les composants a été largement utilisé dans la littérature [131]. Sur le plan expérimental, ses paramètres S correspondent à ceux obtenus d'après les mesures extrinsèques par la méthode d'épluchage des couches successives. Une représentation de son schéma équivalent est indiquée sur la figure III-31:



**Figure III-31** : Schéma intrinsèque équivalent à 8 éléments

Avec cette topologie, les équations se simplifient. Ainsi, on peut extraire les éléments intrinsèques en fonction des paramètres Y intrinsèques :

$$C_{gd} = \frac{Imag(Y_{12})}{\omega} * \left( 1 + \left( \frac{Real(Y_{12})}{Imag(Y_{12})} \right)^2 \right) \quad (III-29)$$

$$R_i = \frac{Real(Y_{11}) + Real(Y_{12})}{\omega * C_{gs} * (Imag(Y_{11}) + Imag(Y_{12}))} \quad (III-30)$$

$$R_{gd} = \frac{Real(Y_{12})}{\omega * C_{gd} * Imag(Y_{12})} \quad (III-31)$$

$$C_{gs} = \frac{Imag(Y_{11}) + Imag(Y_{12})}{\omega} * \left( 1 + \left( \frac{Real(Y_{11}) + Real(Y_{12})}{Imag(Y_{11}) + Imag(Y_{12})} \right)^2 \right) \quad (III-32)$$

$$g_m = \sqrt{(Real(Y_{21}) - Real(Y_{12}))^2 + D_1 * (Imag(Y_{21}) - Imag(Y_{12}))^2} \quad (III-33)$$

$$\tau = \frac{1}{\omega} * \arcsin \left( \frac{Imag(Y_{12}) - Imag(Y_{21}) - R_i * C_{gs} * \omega * (Real(Y_{21}) - Real(Y_{12}))}{g_m} \right) \quad (III-34)$$

$$C_{ds} = \frac{Imag(Y_{22}) + Imag(Y_{12})}{\omega} \quad (III-35)$$

$$g_d = Real(Y_{22}) + Real(Y_{12}) \quad (III-36)$$

$$\text{Avec } D_1 = \left( 1 + (R_i * C_{gs} * \omega)^2 \right) \quad (III-37)$$



### 3.2.2.2. Application de la méthode d'extraction des éléments intrinsèques

Cette technique d'extraction a été appliquée à des transistors ayant deux doigts de grilles, de développements 50 $\mu\text{m}$  et 100 $\mu\text{m}$  et d'espace drain-source 2.5 $\mu\text{m}$  réalisés sur les épitaxies A, B et C. Les extractions sont effectuées au point de polarisation permettant d'avoir le maximum de transconductance  $g_m$ . Il en résulte les éléments consignés dans le tableau III-4. Ceux-ci permettent de mettre en évidence le gain en tension  $\frac{g_m}{g_d}$ . Sa valeur comprise entre 6 et 8 selon l'épithaxie considérée peut s'expliquer par des limitations physiques telles que les effets de canal court. Ce dernier phénomène lié principalement à une faible longueur de grille sera par la suite analysé. En outre, on constate que le gain en tension est sensiblement meilleur pour le transistor obtenu sur l'épithaxie B. Les paramètres intrinsèques déterminés ici serviront à vérifier la cohérence des résultats de l'étude des temps de transit.

	A		B		C	
	$V_{ds}$	$V_g$	$V_{ds}$	$V_g$	$V_{ds}$	$V_g$
	<b>4</b>	<b>-1.5</b>	<b>4</b>	<b>-2</b>	<b>6</b>	<b>-2.75</b>
<b><math>C_{gs}</math> (fF)</b>	36		24		79	
<b><math>C_{gd}</math> (fF)</b>	5.2		2.7		6.8	
<b><math>C_{ds}</math> (fF)</b>	17.3		10.2		70	
<b><math>g_m</math> (mS)</b>	20		25		25	
<b><math>g_d</math> (mS)</b>	3		3.3		4.1	
<b><math>\frac{g_m}{g_d}</math></b>	6.7		7.5		6	

**Tableau III-4** : paramètres extraits pour les transistors de développement  $W=2 \times 25 \mu\text{m}$  avec  $L_g=100\text{nm}$  et  $L_{ds}=2.5 \mu\text{m}$ , réalisés sur les épithaxies A, B et C

### 3.2.3. Conclusion sur l'extraction des éléments du Schéma équivalent

Nous avons présenté dans cette section, différentes méthodes d'extraction des éléments d'accès.

Il est important de rappeler que les paramètres du schéma équivalent ont été extraits en considérant que la polarisation et l'effet thermique n'influent sur aucun d'entre eux. Cette hypothèse permet d'obtenir une première approximation mais ne permet pas de modéliser avec précision le comportement des composants. Il apparaît dans la littérature que les résistances  $R_d$

et  $R_s$  sont sujets à une variation en fonction des deux phénomènes et que les capacités intrinsèques  $C_{gs}$ ,  $C_{gd}$  et  $C_{ds}$  ne sont quant à elles sensibles qu'à la polarisation.

Nous avons, dans cette seconde partie, analysé différentes méthodes d'extraction des éléments d'accès d'un transistor. La méthode Open-Short, sera par la suite appliquée aux différents transistors dans le cadre d'une caractérisation en régime fréquentiel; les fréquences de coupures seront ainsi déterminées. Ces dernières seront couplées aux valeurs des résistances  $R_s$  et  $R_d$  obtenues par la méthode cold-FET afin d'évaluer, l'ordre de grandeur des temps de transit en 4.3.2.

## 4. Caractérisation des HEMTs AlGaIn/GaN et InAlN/GaN

L'objectif de cette étude est d'analyser d'une part l'impact du matériau et d'autre part celui de l'épaisseur de barrière sur les performances des transistors afin de pouvoir à terme, proposer des perspectives d'amélioration technologique. Nous avons pour cela, comparé les résultats de mesures statiques, pulsées et hyperfréquences obtenus pour des transistors HEMTs réalisés sur des épitaxies différentes (A), (B) et (C) ; rappelons que :

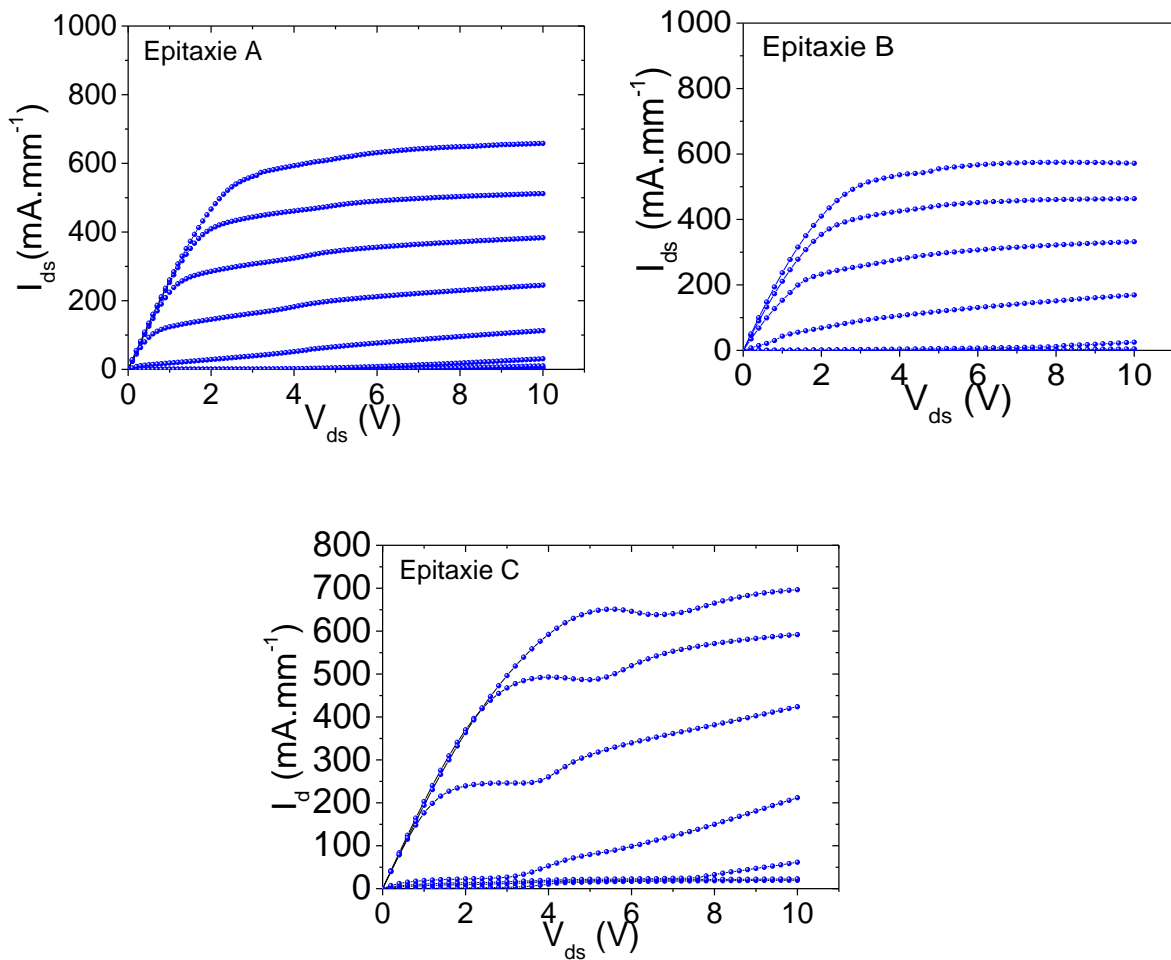
- (A) est une hétérostructure  $Al_{0.29}Ga_{0.71}N/GaN$  avec 10nm de barrière d' $Al_{0.29}Ga_{0.71}N$ ,
- (B) est une hétérostructure  $Al_{0.29}Ga_{0.71}N/GaN$  avec 14nm de barrière d' $Al_{0.29}Ga_{0.71}N$
- (C) est une hétérostructure  $In_{0.17}Al_{0.83}N/GaN$  avec 10nm de barrière d' $In_{0.17}Al_{0.83}N$

Nous avons choisi de travailler avec les transistors à faible longueur de grille, car ce sont eux qui sont susceptibles d'atteindre de bonnes performances en termes de fréquences ( $f_t$  et  $f_{Max}$ ) et de puissance hyperfréquence.

### 4.1. Caractérisation en régime Statique

Nous présentons figure III-32 les réseaux  $I_{ds}(V_{ds})$  de HEMTs AlGaIn/GaN réalisés sur les épitaxies A, B et C. Ils révèlent une densité de courant maximale de  $I_d = 661mA.mm^{-1}$  à  $V_{gs}=0V$  pour le composant sur l'épitaxie A contre  $575mA.mm^{-1}$  pour le HEMT AlGaIn/GaN sur épitaxie B et  $690mA.mm^{-1}$  pour le HEMT InAlN/GaN. Les trois transistors caractérisés ont la même topologie :  $W=2x25\mu m$ ,  $L_g=100nm$  et  $L_{ds}=2.5\mu m$ . Ils indiquent, que pour un  $V_{gs}$  proche du pincement, on a, en régime de saturation, une augmentation du courant de drain en fonction champ électrique drain-source. Ce phénomène est attribué aux effets de canal court. Ces derniers sont essentiellement attribuables à un rapport d'aspect  $L_g/t_{bar}$  trop faible. En effet selon Jessen et Al. [134], les effets de canal-court commencent à apparaître pour un rapport

$L_g/t_{bar}$  inférieur à 15; ils sont considérés comme modestes jusqu'à un rapport d'aspect d'environ 10.



**Figure III-32** : Caractéristique  $I_{ds}(V_{ds})$  pour  $V_{gs}$  allant de -4 à 0V par pas de 0.5V à température ambiante, de transistors HEMTs de  $W=2 \times 25 \mu m$ ,  $L_g=100nm$  et  $L_{ds}= 2.5 \mu m$

Nous indiquons tableau III-5, les rapports d'aspect des différents transistors. Ces valeurs nous permettent de déduire que les effets de canal-court sont faibles pour les HEMTs sur les épitaxies A et C et plus présents pour le HEMT réalisé sur l'épitaxie B. Ces effets de canal court entraînent à fort  $V_{ds}$  une augmentation de la conductance de sortie  $g_d$  ce qui entraîne une dégradation de la fréquence de coupure  $f_i$  et rend problématique l'obtention d'une fréquence  $f_{max}$  satisfaisante. En plus des effets de canal-court, le transistor HEMT réalisé sur l'épitaxie C présente une caractéristique  $I_{ds}(V_{ds})$  faisant apparaître un phénomène parasite supplémentaire appelé effet « kink » que nous allons étudier dans la suite.

	<b>A</b>	<b>B</b>	<b>C</b>
<b>Barrière</b>	Al <sub>0.29</sub> Ga <sub>0.71</sub> N (10nm)	Al <sub>0.29</sub> Ga <sub>0.71</sub> N(14nm)	In <sub>0.17</sub> Al <sub>0.83</sub> N(10nm)
<b>I<sub>ds,max</sub>, V<sub>g=0</sub> (mA.mm<sup>-1</sup>)</b>	661	575	690
<b>Tension de coude (V)</b>	2.9	3.3	3.9
<b>Rapport d'aspect L<sub>g</sub>/t<sub>bar</sub></b>	10	7.1	10

**Tableau III-5:** grandeurs électriques caractéristiques à partir des réseaux I<sub>ds</sub>(V<sub>ds</sub>) et G<sub>m</sub>(V<sub>gs</sub>) pour les HEMTs sur épitaxies A, B et C (W= 2x25µm, L<sub>g</sub>=100nm et L<sub>ds</sub>=2.5µm).

#### 4.1.1. L'effet de coude ou « kink »

L'effet « kink » se traduit par une augmentation soudaine du courant de drain à certaines valeurs de tensions (V<sub>ds</sub>, V<sub>gs</sub>). Il entraîne l'augmentation de la conductance de drain g<sub>d</sub>, ce qui a pour inconvénient de dégrader les performances des transistors à effet de champ [135].

Plusieurs auteurs mettent en avant le lien direct entre l'ionisation par impact et les effets de pièges profonds pour expliquer l'effet kink [136] [137] [138] [139] [140]. Cependant, l'apparition du phénomène kink semble également liée aux effets d'ionisation de pièges peu profonds. Philippe Altuntas doctorant dans l'équipe avec qui nous avons collaboré, a réalisé cette étude dans ce sens [141].

Ce travail est basé sur le fait que l'ionisation d'un piège par un électron, nécessite une énergie E<sub>t</sub> définie par [142] :

$$E_t = \frac{1}{2}m^*v^2 + k_B T \quad (\text{III-38})$$

avec :

- E<sub>t</sub> qui est la somme des énergies cinétique et thermique de l'électron dans le gaz 2D
- T la température,
- k<sub>B</sub> la constante de Boltzmann,
- m\* la masse effective,
- v la vitesse de l'électron

Cette équation fait intervenir la vitesse des électrons qui conformément à l'équation (III-39), peut être définie en fonction du champ électrique présent au voisinage du contact de grille ( $E = \frac{V_{ds,i}}{L_{g,eff}}$ ), ainsi que de la mobilité effective intrinsèque  $\mu_{eff} = \frac{g_d \cdot L_{g,eff}}{W \cdot Q_n}$  [143].

$$v = \frac{\mu_{eff} \cdot E \cdot v_{sat}}{((\mu_{eff} \cdot E)^\beta + v_{sat}^\beta)^{1/\beta}} \quad (\text{III-39})$$

Où  $\beta$  est un paramètre d'ajustement de la zone de transition, il est égal à 2 [141].

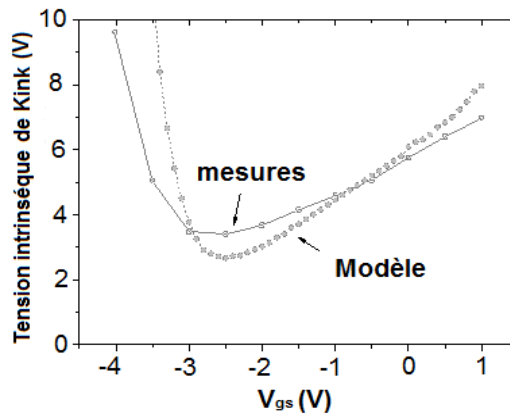
A ce stade, en considérant que le lieu de l'effet « kink » apparaît lorsque le champ électrique qui lui est associé est égal à  $\frac{V_{dsi,K}}{L_{g,eff}}$ , on remonte en remplaçant III-39 dans III-38 à :

$$V_{dsi,K} = \frac{L_{g,eff} \cdot v_{sat}}{\mu_{eff}} \sqrt{\frac{E_t - k_b T}{\frac{1}{2} m^* v_{sat}^2 - (E_t - k_b T)}} \quad (\text{III-40})$$

Pour une meilleure précision du modèle final, il est à noter que :

- l'extraction précise de  $\mu_{eff}$  est effectuée avec un paramètre  $g_d$  mesuré à l'impédance-mètre en appliquant en entrée une excitation petit signal.
- et que la densité de charge dans le gaz 2D ( $Q_n$ ) a été modélisée selon un modèle développé par Radhakrishna [144] [141].

Il en résulte, comme on peut le voir figure III-33, que les lieux de l'effet « kink » obtenus par la mesure intrinsèque du transistor obtenue sur l'épitaxie C et ceux obtenus suite à la modélisation en considérant un  $v_{sat}=1.1 \times 10^5 \text{ m.s}^{-1}$ ,  $m^*=0.2m_0$ ,  $L_{g,eff}=120 \text{ nm}$  et  $E_t=60.1 \text{ meV}$  sont en accords. Il convient de noter que les valeurs de la vitesse de saturation et de la masse effective sont celles reportées dans la littérature et que la longueur de grille effective a été obtenue suite à une modélisation [141].

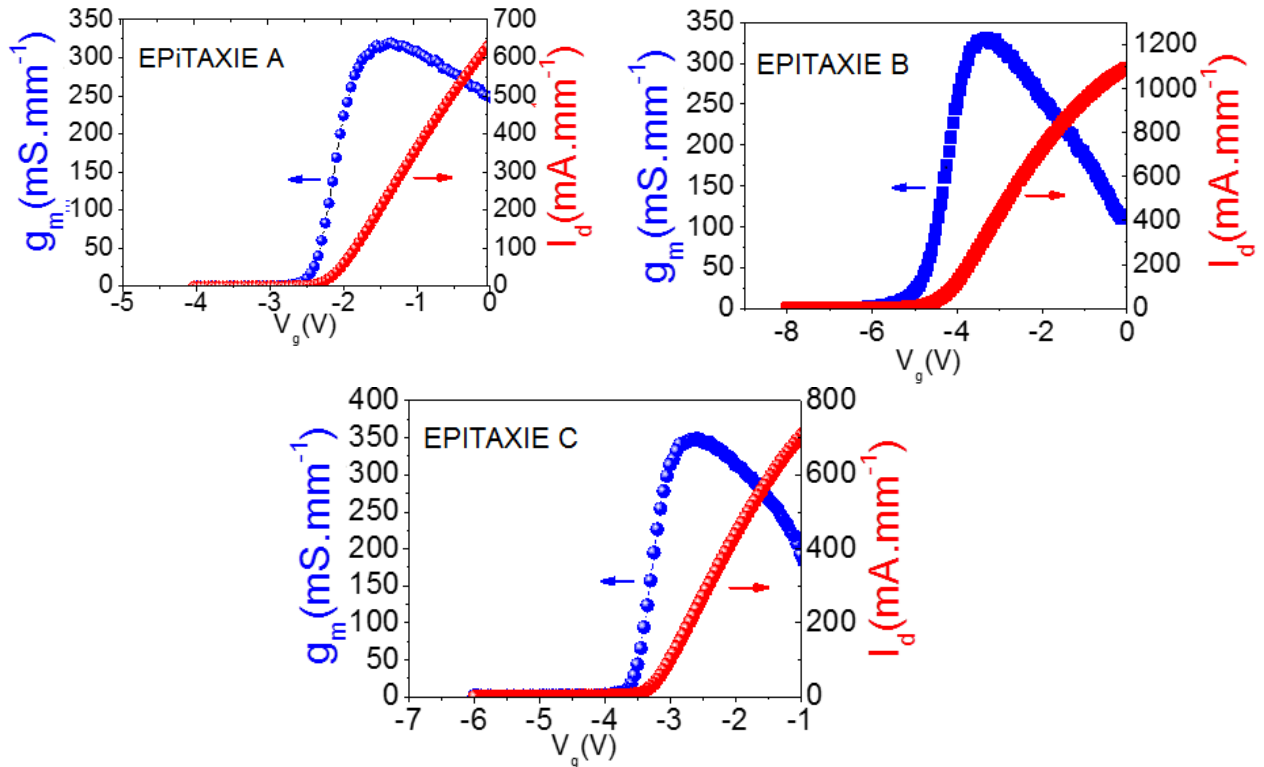


**Figure III-33** Tension drain-source intrinsèque d'apparition du lieu de l'effet kink en fonction de  $V_{gs}$

Ainsi, on peut conclure, conformément à la figure III-33, que les valeurs de kink obtenues sont en accord avec les valeurs expérimentales. L'effet kink est comme sus-indiqué engendré par la présence de pièges peu profonds ( $E_c - E_t = 60 \text{ meV}$ ) présents dans l'hétérostructure comprenant le ternaire AlInN [141].

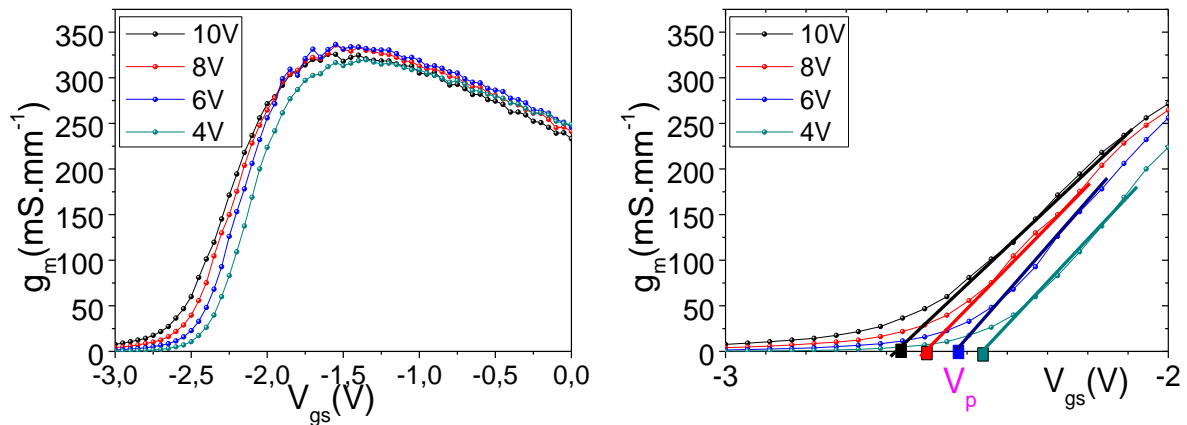
#### 4.1.2. Etude de la caractéristique de transfert $g_m(V_{gs})$

La figure (III-34) représente l'évolution de la transconductance  $g_m$  ainsi que celle du courant drain-source ( $I_{ds}$ ) en fonction de la tension grille-source, pour des transistors ( $W=2 \times 25 \mu\text{m}$ ,  $L_{gs}=100\text{nm}$  et  $L_{ds}=2.5 \mu\text{m}$ ) réalisés sur les épitaxies A B et C. Ces courbes ont été obtenues pour des tensions  $V_{ds}$  correspondant à l'obtention du maximum de transconductance, à savoir  $V_{ds}=4\text{V}$  pour les transistors réalisés sur les épitaxies A et B et à  $V_{ds}=6\text{V}$  pour le transistor fabriqué sur l'épitéxie C.



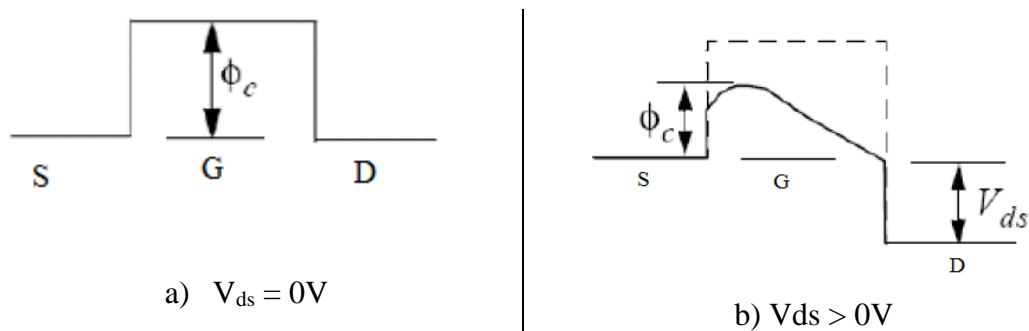
**Figure III-34 :**  $I_{ds}(V_{gs})$  et  $g_m(V_g)$  de transistors HEMTs  $W=2 \times 25 \mu\text{m}$ ,  $L_g=100\text{nm}$  et  $L_{ds}=2.5 \mu\text{m}$

Une extrapolation de la zone linéaire de ces transconductances  $g_m$  sur l'axe des abscisses permet de déterminer la tension de pincement encore appelée tension de seuil ( $V_p$ ). Celle-ci représente le potentiel nécessaire à appliquer sur la grille, pour vider le gaz 2D, par une élévation de la bande de conduction par rapport au niveau de Fermi. Une variation de la tension drain-source appliquée entraîne, comme le montre la figure III-35 relative au transistor HEMT AlGaIn/GaN réalisé sur l'épitéxie A, une variation de la tension de seuil. On parle d'effet DIBL (Drain Induced Barrier Lowering).



**Figure III-35** : caractéristique  $g_m(V_{gs})$  pour  $V_{ds} = 4, 6, 8, 10V$  et détermination de la tension de pincement

L'effet DIBL est une des conséquences des effets de canal court. Il correspond, comme son nom l'indique, à l'abaissement de la barrière de potentiel dans la zone de charge d'espace sous l'effet de la polarisation de drain. En effet, dans un dispositif à canal court, la polarisation de drain change le profil du potentiel sur toute la longueur du canal et provoque un abaissement de la barrière à la jonction source-grille comme représenté figure III-36. L'augmentation de l'injection d'électrons par la source, par-dessus la barrière de canal ( $\phi_c$ ) réduite, permet l'augmentation du courant de drain lorsque  $V_{ds}$  augmente et donc une décroissance de la tension seuil [145]. La grille perd en effet une partie du contrôle de la barrière de potentiel fermant le canal, et donc il y a passage d'un courant de fuite.



**Figure III-36**: profil du potentiel de canal sur une structure à canal court à  $V_{ds} = 0V$  et  $V_{ds} > 0V$

Les différents transistors étudiés présentent un effet de DIBL, lequel a été quantifié par le ratio ( $\Delta V_p / \Delta V_{DS}$ ) pour des tensions drain source allant de 4 à 10V. Les valeurs obtenues sont consignées dans le tableau III-6.

	<b>A</b>	<b>B</b>	<b>C</b>
<b>Barrière</b>	Al <sub>0.29</sub> Ga <sub>0.71</sub> N 10nm	Al <sub>0.29</sub> Ga <sub>0.71</sub> N 14nm	In <sub>0.17</sub> Al <sub>0.83</sub> N 10nm
<b><math>g_{m \text{ Max,ext}}</math> (mS.mm<sup>-1</sup>) à <math>V_{ds}=4V</math></b>	310	334	349
<b><math>V_p</math> (V) à <math>V_{ds}=4V</math></b>	-2.6	-4.2	-3.5
<b>DIBL (mV.V<sup>-1</sup>)</b>	41	90	41.6

**Tableau III-6** - présentation de la transconductance maximale et de la tension de pincement à  $V_{ds}=4V$  ainsi que du DIBL pour les transistors réalisés sur les épitaxies A, B et C ( $W=2 \times 25 \mu m$ ,  $L_g=100nm$  et  $L_{ds}=2.5$ )

Le DIBL relevé sur la structure B est supérieur à ceux des structures A et C, cela indique que l'amélioration des effets de canal court peut passer par la réduction de l'épaisseur de barrière car le DIBL diminue lorsque le rapport d'aspect  $L_g/t_{bar}$  augmente. En outre, l'ordre de grandeur des DIBL mesurés correspond bien à ce que l'on retrouve généralement dans la littérature pour des HEMTs AlGa<sub>N</sub>/Ga<sub>N</sub> et InAl<sub>N</sub>/Ga<sub>N</sub> présentant un rapport d'aspect compris entre 7 et 10 [34].

## 4.2. Caractérisation en régime pulsé

La caractérisation des transistors en régime pulsé permet d'une part de s'affranchir des effets thermiques et d'autre part, de visualiser les effets de pièges, ces derniers constituant une limite fondamentale des transistors à base de nitrure de gallium. Dans l'étude qui suit, nous présenterons le principe des mesures en régime pulsé, avant de procéder à une analyse du réseau  $I_{ds}(V_{ds})$  pulsé pour des transistors réalisés sur les épitaxies A, B et C.



### 4.2.1. Principe de la caractérisation en régime pulsé

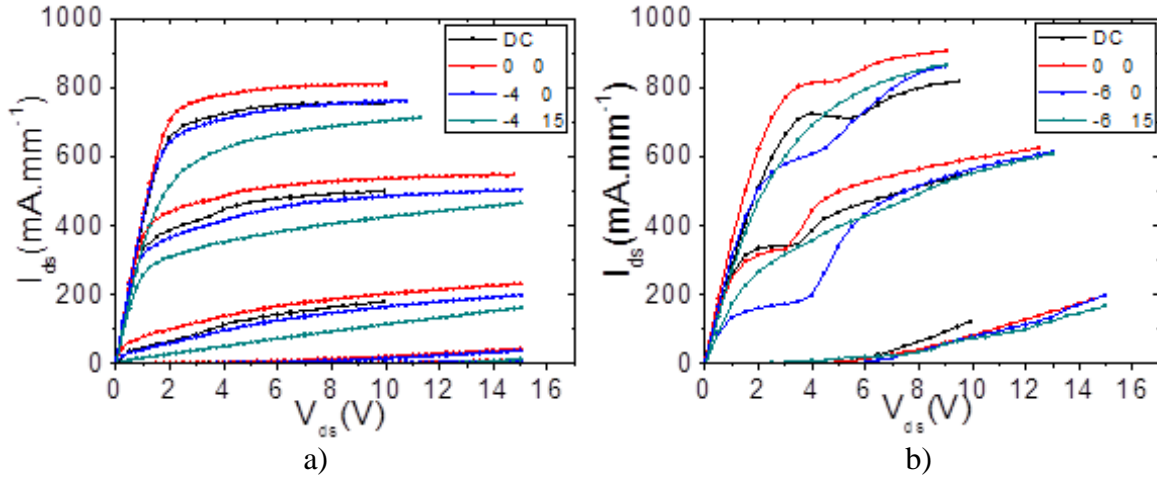
La caractérisation en régime pulsé consiste à choisir un point de repos défini par un couple ( $V_{gs0}$  ;  $V_{ds0}$ ) de tensions continues appliquées respectivement sur les contacts de grille et de drain, et d'y superposer des impulsions de tension. Nous utilisons pour ces caractérisations, des impulsions de grille et de drain présentant une largeur de 500ns avec des temps de montée et de descente de 100ns. Les valeurs de ces temps de montée et de descente sont déterminées dans le but d'éviter une dégradation ou un claquage du transistor en minimisant les pics de courant provoqués par des effets capacitifs parasites. La durée des impulsions choisies permet de minimiser l'auto-échauffement et donc de ne pas modifier le comportement du transistor à son point de fonctionnement ( $V_{gs0}$ ;  $V_{ds0}$ ). Le rapport cyclique est dans notre cas fixé à 0.3% et correspond à une période de 166.5 $\mu$ s. Il est assez faible pour permettre au transistor de retrouver son état d'origine fixé par le point de polarisation entre deux impulsions.

En régime pulsé, trois points de polarisation distincts sont nécessaires pour identifier et quantifier les phénomènes de dégradations des performances électriques des transistors. Il s'agit des points de polarisation :

- $V_{gs0} = 0V$  et  $V_{ds0} = 0V$  : il permet de s'affranchir à la fois des effets de dégradations liés aux pièges activés par effet de champ et ceux dus aux effets thermiques. Les caractéristiques électriques obtenues pour cette polarisation serviront de référence à ceux du point suivant.
- $V_{gs0} < V_p$  et  $V_{ds0} = 0V$  (tension de grille inférieure au pincement, et tension de drain à zéro) : il permet de déterminer les dégradations liées aux pièges de surface situés proches de la grille mais aussi à ceux localisés à l'interface sous la grille [146, 147, 148, 149]. On parle alors de phénomène de piège de grille ou « gate-Lag ».
- $V_{gs0} < V_p$  et  $V_{ds0} > 0$  (tension de grille inférieure au pincement, et tension de drain positive) : il permet de déterminer les dégradations apportées par une rapide modification du potentiel de drain à partir de la tension de fonctionnement ( $V_{ds0}$ ). Ces pièges sont principalement localisés en surface dans l'espace source-drain où s'étale la zone déplétée mais aussi sous le canal (buffer, couche de nucléation et substrat) ; ils correspondent au phénomène de pièges de drain ou « drain lag »

#### 4.2.2. Caractéristique $I_{ds}(V_{ds})$ en régime pulsé

Les graphes III-37-a et II-37-b présentent les caractéristiques  $I_{ds}(V_{ds})$  correspondant aux différents points de polarisation sus-présentés pour les transistors ( $W=2 \times 25 \mu\text{m}$ ,  $L_g=75 \text{nm}$  et  $L_{ds}=1.5 \mu\text{m}$ ) réalisés sur les épitaxies A et C. Le réseau  $I_{ds}(V_{ds})$  obtenu en régime statique (DC) permet d'observer l'influence de la température sur les performances électriques du transistor.



**Figure III-37 :** Réseaux  $I_{ds}(V_{ds})$  pulsé et DC de transistors  $W=2 \times 25 \mu\text{m}$ ,  $L_g=75 \text{nm}$  et  $L_{ds}=1.5 \mu\text{m}$  réalisés sur les épitaxies A (a) et C (b), présentant les dégradations liées aux effets thermique, gate-lag et drain-lag

Sur ces figures, nous observons une augmentation de la densité de courant de drain entre le régime statique (courbe noire) et la courbe obtenue pour le point de polarisation à ( $V_{gs0} = 0 \text{V}$  et  $V_{ds0} = 0 \text{V}$  en rouge). La courbe de « gate-lag » est en bleu et celle du « drain-lag » en vert. Pour déterminer en pourcentage les effets qui leurs sont liés, on utilise respectivement les équations (III-41) et (III-42) :

$$\alpha_{gate\ lag} = \frac{I_{ds\ pulsé}(V_{gs0}=0V; V_{ds0}=0V) - I_{ds\ pulsé}(V_{gs0}=V_p; V_{ds0}=0V)}{I_{ds\ pulsé}(V_{gs0}=0V; V_{ds0}=0V)} \quad (\text{III-41})$$

$$\alpha_{drain\ lag} = \frac{I_{ds\ pulsé}(V_{gs0}=V_p; V_{ds0}=0V) - I_{ds\ pulsé}(V_{gs0}=V_p; V_{ds0}=15V)}{I_{ds\ pulsé}(V_{gs0}=V_p; V_{ds0}=0V)} \quad (\text{III-42})$$

Avec  $I_{ds\ pulsé}(V_{gs0}=0V; V_{ds0}=0V)$ ,  $I_{ds\ pulsé}(V_{gs0}=-5V; V_{ds0}=0V)$  et  $I_{ds\ pulsé}(V_{gs0}=-5V; V_{ds0}=15V)$ , les densités de courant de drain obtenues pour  $V_{gs}=0 \text{V}$  et  $V_{ds}$  correspondant aux maxima de chutes de courant observés ( $V_{ds}$  légèrement supérieure à la tension de coude). Cette méthode a également été appliquée sur le transistor réalisé sur l'épithaxie B. Cependant, du fait de l'apparition de l'effet kink, elle n'est pas applicable au transistor de l'épithaxie C figure III-37-

b. En effet, malgré la caractérisation en régime pulsé, la signature de ces défauts qui sont des défauts peu profonds se caractérisant par une cinétique très brève (ordre de grandeur inférieur à la nanoseconde) est encore visible.

	<b>A</b>	<b>B</b>
<b>Barrière</b>	Al <sub>0,29</sub> Ga <sub>0,71</sub> N	Al <sub>0,29</sub> Ga <sub>0,71</sub> N
	10nm	14nm
<b><math>\alpha_{gate\ lag}</math> (%)</b>	8	10
<b><math>\alpha_{drain\ lag}</math> (%)</b>	13	15

**Tableau III-7** : pourcentage de pertes lié au gate-lag et au drain lag pour les transistors  $W=2 \times 25 \mu\text{m}$   $L_g=100\text{nm}$   $L_{ds}=2.5 \mu\text{m}$ ,  $W=2 \times 25 \mu\text{m}$   $L_g=100\text{nm}$   $L_{ds}=2.5 \mu\text{m}$  respectivement sur les épitaxies A et B

### 4.3. Caractérisation hyperfréquence

La caractérisation hyperfréquence a consisté à mesurer les paramètres S en régime petit-signal des transistors précédemment décrits. Ces mesures permettent d'évaluer les potentialités des transistors par l'extraction de paramètres tels que la fréquence de coupure du gain en courant  $f_t$  et la fréquence maximale du gain en puissance  $f_{Max}$ , qui sont des grandeurs fondamentales à l'appréciation des performances hyperfréquences des dispositifs HEMTs. Cependant, dans l'objectif d'améliorer les performances fréquentielles des transistors HEMTs et ainsi accéder à des fréquences de fonctionnement plus élevées, l'essentiel de cette étude a consisté à analyser la fréquence de coupure du gain en courant à travers une approche temporelle avec le temps de transit total  $\tau_{total}$ , celui-ci étant l'inverse de  $(2\pi f_t)$ .

#### 4.3.1. Extraction de $f_t$ et $f_{Max}$

##### 4.3.1.1. Procédures d'extraction

Expérimentalement, la fréquence de coupure du gain en courant est généralement estimée au point de polarisation correspondant à la transconductance maximale. Elle est déterminée comme son nom l'indique à partir du gain en courant  $H_{21}$ , lequel est le rapport entre le courant de sortie et le courant d'entrée lorsque la sortie est court-circuitée. Ainsi, après la mesure des paramètres  $S_{ij}$ ,  $H_{21}$  est déterminé selon l'équation III-43. Il est ensuite représenté en fonction de la fréquence en échelle logarithmique. Celle-ci suit en principe une évolution en -

20 dB/dec, ce qui permet par son extrapolation jusque  $H_{21} = 0\text{dB}$ , de déduire la fréquence de coupure extrinsèque  $f_t$ .

$$|H_{21}| = \left| \frac{-2S_{21}}{(1-S_{11})(1+S_{22})+S_{21}S_{12}} \right| \quad (\text{III-43})$$

- La fréquence de coupure du gain en puissance  $f_{Max}$  peut en principe s'obtenir soit en utilisant le Gain Maximum Disponible (MAG), soit avec le gain unilatéral de Mason (U) car les transitions de ces deux gains convergent vers la même fréquence ( $f_{MAG} = f_{Max}$ ) [150].
- Le gain maximum disponible est le gain en puissance obtenu en adaptant de façon optimale, l'entrée et la sortie d'un quadripôle actif. Il ne peut être défini que lorsque celui-ci est inconditionnellement stable, c'est-à-dire que le facteur de stabilité  $k$  est supérieur à 1. Dans le cas contraire, on calcule le gain maximum stable noté MSG (Maximum Stable Gain). En fonction des paramètres  $S_{ij}$  et en suivant les valeurs du facteur de stabilité ( $k$ ), les expressions de ces gains sont:

Pour  $k > 1$ :

$$MAG = \left| \frac{S_{21}}{S_{12}} \right| (k - \sqrt{k^2 - 1}) \quad (\text{III-44})$$

Sinon pour  $k \leq 1$ , nous définissons :

$$MSG = \left| \frac{S_{21}}{S_{12}} \right| = \left( \left| \frac{Y_{21}}{Y_{12}} \right| = \left| \frac{Z_{21}}{Z_{12}} \right| \right) \quad (\text{III-45})$$

avec :

$$k = \frac{1 - |S_{11}|^2 - |S_{22}|^2 + |S_{11} \cdot S_{22} - S_{12} \cdot S_{21}|^2}{2 \cdot |S_{12}| |S_{21}|} \quad (\text{III-46})$$

Il est à noter que l'on détermine expérimentalement la fréquence de transition  $f_{MAG}$  pour  $|MAG| = 0\text{dB}$ , en faisant une extrapolation à  $-20\text{dB/dec}$  de la représentation du MAG (dB) en fonction de la fréquence en échelle logarithmique.

- Le gain unilatéral de Mason est défini comme étant le gain en puissance que l'on obtient en adaptant entrée et sortie et en y ajoutant une contre réaction sans perte (on dit que le

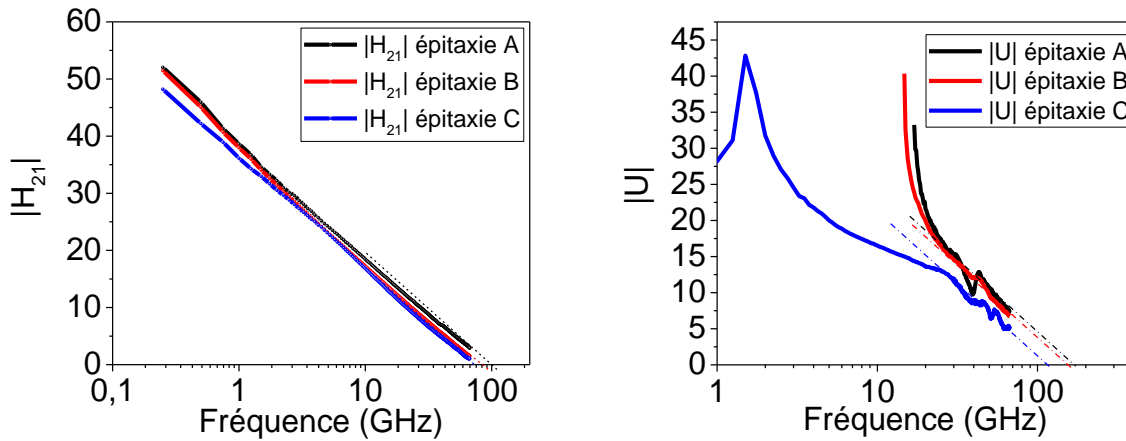
quadripôle a été neutrodyné).

$$U = \frac{\left| \frac{S_{21}}{S_{12}} - 1 \right|^2}{2 \left( k \cdot \left| \frac{S_{21}}{S_{12}} \right| - \Re_e \left( \frac{S_{21}}{S_{12}} \right) \right)} \quad (\text{III-47})$$

En pratique, la détermination de la fréquence de coupure du gain en puissance s'effectue via le gain unilatéral de Mason, selon la même procédure d'extrapolation vue pour  $f_{MAG}$ .

#### 4.3.1.2. Application des procédures d'extraction

Les mesures de paramètres  $S_{ij}$  réalisées sur les transistors HEMTs, caractérisés en amont en régimes statique puis pulsé ont permis d'obtenir les évolutions suivantes concernant les paramètres  $H_{21}$  et  $U$  :



**Figure III-38** : Caractéristiques  $H_{21}$  et  $U$  des transistors réalisés sur les épitaxies A, B et C ( $W=2 \times 25 \mu\text{m}$   $L_g=100\text{nm}$  et  $L_{ds}=2.5 \mu\text{m}$ )

Les fréquences de coupure du gain en courant  $f_t$  et du gain en puissance  $f_{max}$  obtenues sont répertoriées au niveau du tableau suivant :

	<b>A</b>	<b>B</b>	<b>C</b>
<b>Barrière</b>	$\text{Al}_{0.29}\text{Ga}_{0.71}\text{N}$	$\text{Al}_{0.29}\text{Ga}_{0.71}\text{N}$	$\text{In}_{0.17}\text{Al}_{0.83}\text{N}$
	10nm	14nm	10nm
<b><math>f_t</math>(GHz)</b>	88	83	77
<b><math>f_{max}</math>(GHz)</b>	175	156	114

**Tableau III-8** : fréquences de coupure du gain en courant  $f_t$  et en puissance  $f_{max}$  obtenues pour les HEMTs  $W= 2 \times 25 \mu\text{m}$ ,  $L_g=100\text{nm}$  et  $L_{ds}=2.5 \mu\text{m}$  sur les épitaxies A, B et C aux points de polarisations correspondant au  $g_{m,max}$

Les résultats des fréquences de coupure  $f_t$  et  $f_{max}$  obtenus et présentés au niveau du tableau III-8, sont comparés à la littérature, très bons pour les technologies étudiées, et augurent de bonnes performances en puissance hyperfréquence à 40GHz.

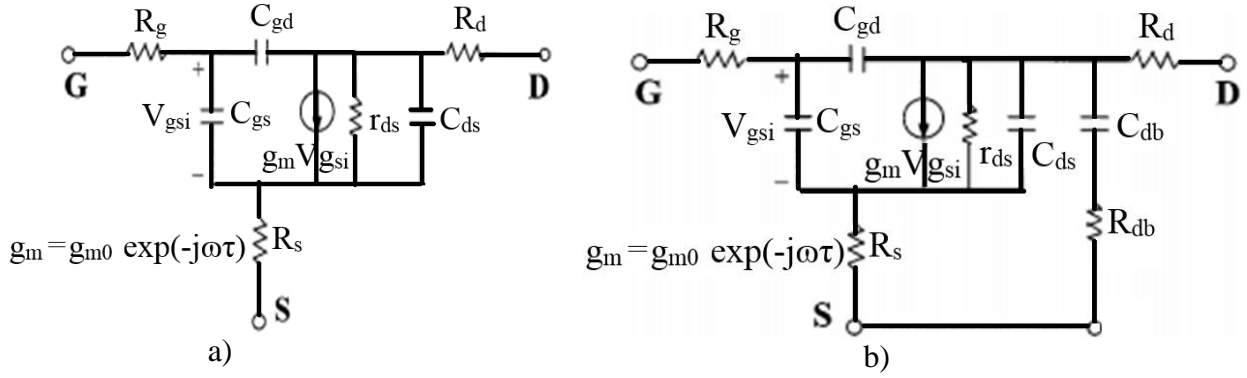
### 4.3.2. Etude du temps de transit

Améliorer les performances fréquentielles des transistors reste un challenge permanent. Cela passe d'abord par une réduction de la longueur de grille. Cependant, d'autres éléments vont également intervenir. Le temps de transit total  $\tau_{total}$  des électrons dans le transistor est inversement proportionnel à la fréquence de coupure  $f_t$ . Il est lié par la relation  $f_t = \frac{1}{2\pi\tau_{total}}$ . Ainsi, la réduction de  $\tau_{total}$  permet d'accéder à des fréquences de fonctionnement plus élevées. Il est important de noter que la réduction du temps de transit doit être effectuée tout en maintenant une commande efficace des charges situées sous la grille. Dans le cas contraire, il apparaît des phénomènes néfastes de type « effet de canal court ».

Nous allons dans cette étude analyser le temps de transit total  $\tau_{total}$  ainsi que ses composantes en fonction des éléments du schéma équivalent considéré. Ensuite nous présenterons le processus d'extraction des composantes du temps de transit au travers des mesures de paramètres  $S_{ij}$ . Enfin, nous analyserons l'impact des paramètres topologiques d'un transistor (longueur de grille, distance drain source, développement etc.) sur les composantes du temps de transit total.

#### 4.3.2.1. Temps de transit et schéma équivalent petit-signal

Comme nous l'avons susmentionné, le temps de transit total est inversement proportionnel à la fréquence de coupure en courant  $f_t$ . Cette dernière peut être exprimée en fonction des éléments intrinsèques et extrinsèques du schéma équivalent considéré. Nous présentons ici deux modèles équivalents. Le premier est le schéma équivalent classique d'un HEMT (figure III-39-a), constitué de 8 éléments localisés [125]. Il ne permet pas de prendre en compte les effets dus aux pertes dans le substrat. Comme nous l'avons indiqué (paragraphe 2.2.1.1) ces effets se modélisent par l'ajout d'une branche parallèle à la structure open. Cette branche parasite est constituée d'une capacité ( $C_{db}$ ) en série avec une résistance ( $R_{db}$ ). Ainsi, dans le cas où ces effets parasites sont importants, le formalisme classique d'extraction de  $f_t$  n'est plus applicable car  $H_{21}$  ne peut plus être extrapolé par une pente égale à -20dB /dec. L'utilisation du modèle équivalent (III-39-b) proposé par Lee et al. [151] devient alors essentielle à l'extraction d'un  $f_t$  convenable.



**Figure III-39** : schéma équivalent à 8 éléments (a) et schéma équivalent présentant une branche parasite permettant de prendre en compte les pertes dans le substrat

En considérant le schéma équivalent classique à 8 éléments [125], il est possible de déterminer la fréquence de coupure intrinsèque à partir de la transconductance intrinsèque  $g_{m,int}$ , celle-ci est alors décrite par l'équation suivante.

$$f_{t,int} = \frac{g_{m,int}}{2\pi(C_{gs}+C_{gd})} \quad (\text{III-48})$$

Le temps de transit total déduit avec cette approximation de  $f_t$  est alors égal à  $\tau_{total} = \frac{C_{gs}+C_{gd}}{g_{m,int}}$ . Il correspond au temps de transit des électrons sous la grille, nous l'appellerons  $\tau_{int}$ .

Il est à noter que le modèle classique à 8 éléments [152] permet également de rendre compte de l'influence des éléments secondaires tels que  $R_s$ ,  $R_d$  et  $g_{ds}$ , cela à travers une expression plus précise de la fréquence de coupure (équation III-49). Celle-ci s'obtient en exprimant  $H_{21}$  en fonction des éléments du schéma équivalent et en conservant au numérateur les paramètres d'ordre 0, et au dénominateur, ceux d'ordre 1 [153].

$$f_t = \frac{g_m}{2\pi \cdot \{(C_{gs}+C_{gd}) \cdot [1+g_{ds} \cdot (R_s+R_d)] + g_m \cdot C_{gd} \cdot (R_s+R_d)\}} \quad (\text{III-49})$$

En utilisant cette relation (III-49), on obtient une nouvelle expression du temps de transit total. Celle-ci est souvent utilisée dans la littérature [154] [155]. Elle définit le temps de transit total comme étant constitué de trois « composantes » d'origines différentes comme exprimé ci-dessous :

$$\tau_{total} = \frac{(C_{gs}+C_{gd})}{g_m} + C_{gd}(R_s + R_d) + g_{ds} \frac{(C_{gs}+C_{gd}) \cdot (R_s+R_d)}{g_m} \quad (\text{III-50})$$

$$\tau_{total} = \tau_{int} + \tau_{charge} + \tau_{drain} \quad (\text{III-51})$$

avec :

- $\tau_{int}$  qui est le temps de transit des électrons sous la grille, il correspond au temps obtenu précédemment avec  $f_{t,int}$ .

- $\tau_{charge}$  qui correspond au temps de charge et de décharge des capacités parasites du canal.
- $\tau_{drain}$  qui représente de façon schématique le temps mis par les électrons pour parcourir la zone de déplétion en sortie de grille côté drain.

Il est à noter que cette expression (III-49) de  $f_t$  n'est précise qu'à la condition où  $C_{pg}$  est considéré comme faible. Dans le cas contraire c'est à dire lorsque l'impact de  $C_{pg}$  n'est plus négligeable, en appliquant le même procédé de calcul (ordre 0 au numérateur et ordre 1 au dénominateur) on obtient une nouvelle expression de  $f_t$ , qui est indiquée ci-dessous :

$$f_t = \frac{g_m}{2\pi \cdot \{(C_{gs} + C_{gd} + C_{pg}) \cdot [1 + g_{ds} \cdot (R_s + R_d)] + g_m \cdot C_{gd} \cdot (R_s + R_d) + g_m \cdot R_s \cdot C_{pg}\}} \quad (\text{III-52})$$

L'analyse de cette nouvelle expression de  $f_t$  (III-52) révèle qu'en plus des trois temps de retard susmentionnés, le temps de transit total fait intervenir une quatrième composante due principalement à l'effet de la capacité  $C_{pg}$ . Nous l'appellerons  $\tau_{C_{pg}}$  qui est égale à :

$$\tau_{C_{pg}} = C_{pg} \left( \frac{g_{ds}}{g_m} (R_s + R_d) + R_s \right) \quad (\text{III-53})$$

En considérant cette fois le modèle de schéma équivalent proposé par Lee et al (figure III-39-b), la procédure classique de détermination de  $f_t$  qui consiste à conserver, les paramètres d'ordre 0 au numérateur, et ceux d'ordre 1 au dénominateur n'est plus applicable car la valeur de  $f_t$  que l'on obtient avec cette technique de calcul ne reflète pas l'effet des pertes dans le substrat. Ainsi, il convient de conserver au numérateur les paramètres d'ordre 1 de  $H_{21}$ , et au dénominateur, ceux d'ordre 2. L'expression de  $f_{t,sub}$  (fréquence de coupure en courant en prenant en compte les effets de pertes dans le substrat) qui en résulte est présentée équation III-54.

$$f_{t,sub} = \left( \frac{(C_{gd} \cdot g_{ds} \cdot R_s + C_{gd} \cdot R_s \cdot g_m + C_{gs} \cdot g_{ds} \cdot R_s - C_{db} \cdot R_{db} \cdot g_m + C_{gd})}{Den} \right) \quad (\text{III-54})$$

Avec :

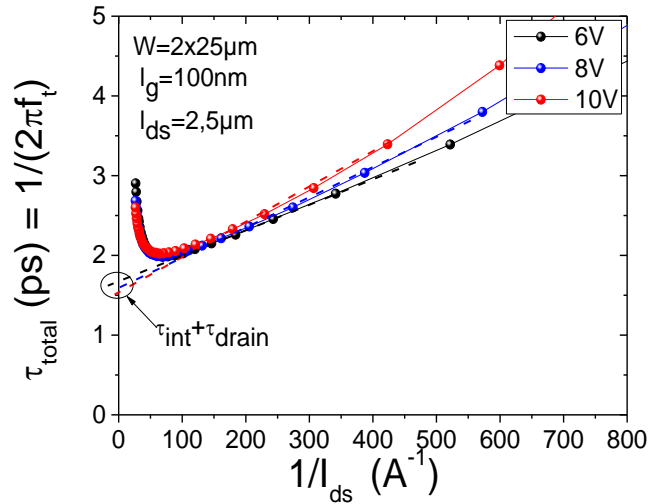


$$\begin{aligned}
Den = & \left( (-R_d - R_s) \cdot C_{gd} + \left( (-R_d \cdot R_{db} - R_d \cdot R_s - R_{db} \cdot R_s) \cdot C_{db} - C_{pg} \cdot R_d \cdot R_s \right) \cdot g_{ds} + \right) \cdot C_{gs} + \\
& \left( (-R_d - R_{db}) \cdot C_{db} - C_{pg} \cdot R_s \right) \\
& \left( \left( (-R_d \cdot R_{db} - R_d \cdot R_s - R_{db} \cdot R_s) \cdot C_{db} - C_{pg} \cdot R_d \cdot R_s \right) \cdot g_m + \right. \\
& \left. \left( (-R_d \cdot R_{db} - R_d \cdot R_s - R_{db} \cdot R_s) \cdot C_{db} - C_{pg} \cdot R_d \cdot R_s \right) \cdot g_{ds} + \right) \cdot C_{gd} \\
& \left( (-R_d - R_{db}) \cdot C_{db} - C_{pg} \cdot R_d \right) \\
& + (-C_{pg} \cdot R_d \cdot R_s - C_{pg} \cdot R_{db} \cdot R_s) \cdot C_{db} \cdot g_m + (C_{pg} \cdot R_d \cdot R_{db} - C_{pg} \cdot R_d \cdot R_s - C_{pg} \cdot R_{db} \cdot R_s) \cdot C_{db} \cdot G_d + \\
& (-C_{pg} \cdot R_d - C_{pg} \cdot R_{db}) \cdot C_{db}
\end{aligned}$$

Comparé à celui obtenu avec le schéma équivalent à 8 éléments, le temps de transit total ( $\tau_{total} = \frac{1}{2\pi f_{t,sub}}$ ) relatif au modèle équivalent présentant une branche parasite (figure III-39-b), ne permet plus de dé-corréler les différents délais  $\tau_{int}$ ,  $\tau_{charge}$ ,  $\tau_{drain}$  et  $\tau_{Cpg}$ . Ainsi, les comparaisons qui suivent se basent sur le modèle à 8 éléments pour une meilleure compréhension des mécanismes.

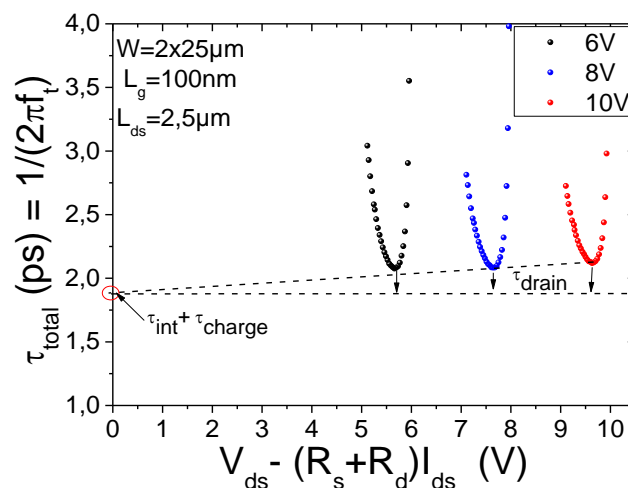
#### 4.3.2.2. *Technique d'extraction du temps de transit*

La méthode d'extraction de  $\tau_{total}$  présentée dans cette étude, est celle décrite par Suemitsu [131]. Elle définit le temps de transit comme étant la somme de  $\tau_{int}$ ,  $\tau_{charge}$  et  $\tau_{drain}$ . Cela correspond au temps de transit calculé théoriquement avec le modèle classique à 8 éléments c'est-à-dire en négligeant la capacité  $C_{pg}$ . L'extraction a débuté par une mesure des paramètres  $S_{ij}$  des transistors pour des fréquences allant de 250MHz à 67GHz. pour des tensions  $V_{gs}$  allant du pincement à canal ouvert et aux tensions de drain  $V_{ds} = 6, 8$  et 10V. Différentes valeurs de  $f_t$  sont par la suite extraites par extrapolation du  $|H_{21}|$  avec une pente proche de -20dB/dec. Celles-ci sont ensuite utilisées afin de calculer le temps de transit total  $\tau_{total}$  qui est égal à  $2\pi f_t$ . Pour chaque valeur de  $f_t$ , il convient de déterminer le courant drain source ( $I_{ds}$ ) correspondant. On représente ensuite comme sur la figure (III-40) relative à un transistor réalisé sur l'épitaxie A ( $W = 2 \times 25 \mu m$ ,  $L_g = 100 nm$  et  $L_{ds} = 2.5 \mu m$ ), l'évolution de  $\tau_{total}$  en fonction de  $\frac{1}{I_{ds}}$ . L'extrapolation de la partie linéaire sur l'axe des ordonnées permet de déduire la valeur de  $\tau_{int} + \tau_{drain}$ . [156].



**Figure III-40** : détermination de  $\tau_{int} + \tau_{drain}$  pour  $V_{ds} = 6, 8$  et  $10V$  pour un transistor réalisé sur l'épitaxie A ( $W = 2 \times 25 \mu m$ ,  $L_g = 100 nm$  et  $L_{ds} = 2.5 \mu m$ )

L'extraction se poursuit avec la représentation de  $\tau_{total}$  en fonction de  $V_{ds} - (R_d + R_s)I_{ds}$ . Les valeurs  $R_s$  et  $R_d$  utilisées sont celles déterminées en fonction des paramètres topologiques des transistors dont nous rappelons ici leurs équations:  $R_d = \frac{R_c}{W} + \frac{L_{gd}R_{\square}}{W}$  et  $R_s = \frac{R_c}{W} + \frac{L_{gs}R_{\square}}{W}$ . Les valeurs des résistances  $R_c$  et  $R_{\square}$  utilisées pour le calcul de  $R_s$  et  $R_d$  sont celles obtenues par mesure d'échelles TLM et par effet Hall. Les quantités  $R_s$  et  $R_d$  ainsi déterminées sont indépendantes de la polarisation et des effets thermiques. Elles ne sont donc pas tout à fait représentatives des valeurs observables pour toutes les conditions de fonctionnement, mais permettent d'avoir une première approximation du temps de transit.



**Figure III-41** :  $\tau_{total}$  en fonction de  $V_{ds} - (R_d + R_s)I_{ds}$  à  $V_{ds} = 6, 8$  et  $10V$  pour le transistor réalisé sur l'épitaxie A ( $W = 2 \times 25 \mu m$ ,  $L_g = 100 nm$  et  $L_{ds} = 2.5 \mu m$ )

A partir de l'extrapolation à  $V_{ds} - (R_d + R_s)I_{ds} = 0$  des minima des temps de transit

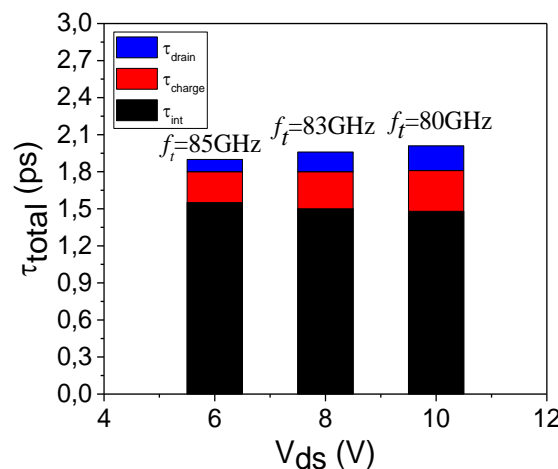
totaux à  $V_{ds} = 6, 8$  et  $10V$  nous obtenons la valeur de  $\tau_{int} + \tau_{charge}$ . L'écart entre cette valeur et le minimum du temps de transit total permet de déduire  $\tau_{drain}$  pour chaque  $V_{ds}$  [156].

L'application de cette méthode d'extraction à un transistor HEMT réalisé sur l'épitaxie (A), a permis de quantifier les valeurs de  $\tau_{int}$ ,  $\tau_{charge}$  et  $\tau_{drain}$  pour  $V_{ds} = 6, 8$  et  $10V$ ; les résultats obtenus sont consignés dans le tableau III-9 suivant.

	$V_{ds}=6V$	$V_{ds}= 8V$	$V_{ds}= 10V$
$\tau_{int}(\text{ps})$	1.55	1.50	1.48
$\tau_{charge}(\text{ps})$	0.25	0.3	0.33
$\tau_{drain}(\text{ps})$	0.10	0.16	0.2

**Tableau III-9 :**  $\tau_{int}$ ,  $\tau_{charge}$  et  $\tau_{drain}$  à  $V_{ds}= 6V, 8V$  et  $10V$  pour un transistor HEMT de  $W= 2x25\mu m$ ,  $L_g=100nm$  et  $L_{ds}= 2.5\mu m$  réalisé sur l'épitaxie A.

Une comparaison de ces résultats avec les différentes contributions du temps de transit, déterminées en fonction des éléments du schéma équivalent extraits en (2.2.1.2) à  $V_{ds} = 4V$  et  $V_{gs} = -2.5V$  à savoir  $\tau_{int} = 2ps$ ,  $\tau_{charge} = 0.18ps$  et  $\tau_{drain} = 0.21ps$ , révèle que les résultats sont quelque peu différents. Cela peut s'expliquer par le fait que la tension  $V_{ds}$  considérée lors de l'extraction du schéma équivalent est de  $4V$  alors que dans le tableau III-9 elle est de  $6, 8$  et  $10V$ . Par ailleurs, la corrélation stricte entre les valeurs obtenues expérimentalement et celles extraites du schéma équivalent n'est guère probante dans la mesure où l'effet de couplage 2DEG/substrat n'est pas identifiable au travers du schéma équivalent à 8 éléments. Nous pouvons à partir des éléments de ce tableau, tracer le diagramme représenté figure III-42 présentant différentes contributions de  $\tau_{int}$ ,  $\tau_{charge}$  et  $\tau_{drain}$  sur le temps de transit total.

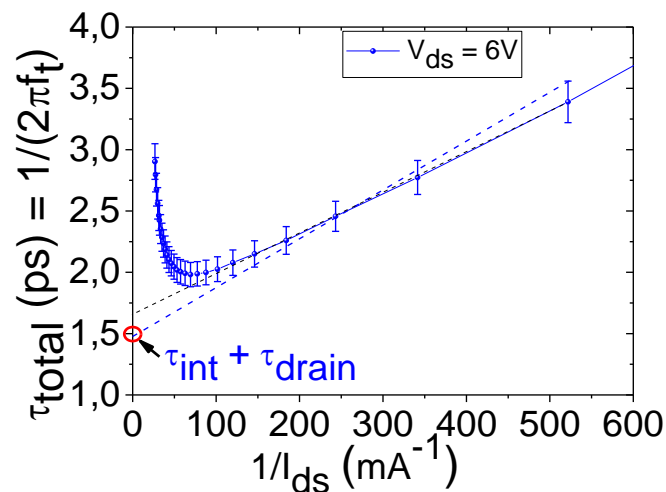


**Figure III-42 :** Contribution du  $\tau_{int}$ , du  $\tau_{charge}$  et du  $\tau_{drain}$  dans le  $\tau_{total}$  à  $V_{ds} = 6, 8$  et  $10V$  du transistor réalisé sur l'épitaxie A ( $W= 2x25\mu m$ ,  $L_g=100nm$  et  $L_{ds}=2.5\mu m$ )

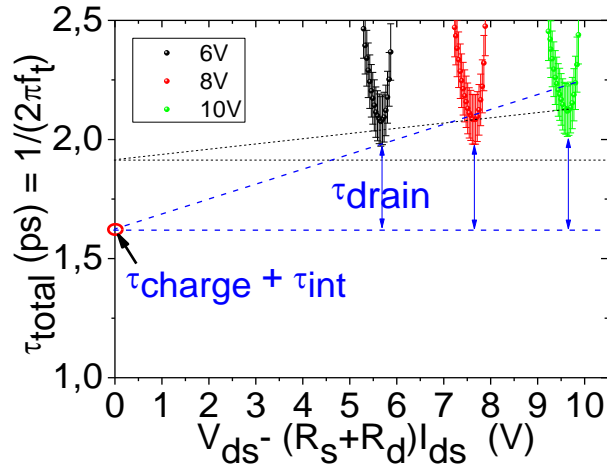
Nous observons en fonction de la tension  $V_{ds}$ , une légère diminution de la fréquence de coupure du gain en courant  $f_t$ . Celle-ci est liée à l'augmentation de  $\tau_{charge}$  qui est le temps de charge et de décharge des capacités parasites du canal ainsi qu'à l'augmentation du  $\tau_{drain}$  qui est le temps mis par les électrons pour parcourir la zone de déplétion en sortie de grille côté drain. Ainsi, nous pouvons affirmer que sous l'effet cumulé de la température et du champ appliqué, on assiste essentiellement à une augmentation des résistances  $R_d$  et  $R_s$  qui a pour conséquence d'augmenter le temps de transit associé ce qui justifie la baisse observée sur  $f_t$ .

#### 4.3.2.3. Variabilité de la méthode d'extraction

Afin d'évaluer la variabilité de la méthode expérimentale de détermination des différentes composantes du temps de transit, nous avons, calculé en pourcentage la marge de variation enregistrée pour chacune de ces composantes à savoir  $\tau_{int}$ ,  $\tau_{charge}$  et  $\tau_{drain}$  en simulant une variation de 5% sur  $f_t$ . Pour cela nous avons, comme indiqué sur les figures III-43 et III-44 relatives à un transistor HEMT de  $W=2 \times 25 \mu\text{m}$ ,  $L_g=75\text{nm}$  et  $L_{ds}=2.5 \mu\text{m}$  réalisé sur l'épitaxie A, ajouté des barres de variation de 5% aux différents points relatifs à l'évolution du  $\tau_{total}$  en fonction de  $1/I_{ds}$  et  $V_{ds} - (R_d + R_s)I_{ds}$ . Nous nous sommes ensuite placés dans « le cas le plus défavorable » en terme de variation, pour déterminer les nouvelles valeurs des composantes de  $\tau_{total}$ .



**Figure III- 43:**  $\tau_{int} + \tau_{drain}$  relatif à une variation (égale à 5% de  $f_t$ ) sur la caractéristique  $\tau_{total}(\frac{1}{I_{ds}})$  du transistor réalisé sur l'épitaxie A (transistor  $W=2 \times 25 \mu\text{m}$ ,  $L_g=100\text{nm}$ ,  $L_{ds}=2.5 \mu\text{m}$ )



**Figure III-44:**  $\tau_{charge} + \tau_{int}$  et  $\tau_{drain}$  relatifs à une variation (égale à 5% de  $f_t$ ) sur la caractéristique  $\tau_{total}(\frac{1}{V_{ds} - (R_d + R_s)I_{ds}})$  du transistor réalisé sur l'épitaxie A (transistor  $W = 2 \times 25 \mu\text{m}$ ,  $L_g = 100 \text{nm}$ ,  $L_{ds} = 2.5 \mu\text{m}$ )

La quantification des variations pour chaque composante du temps de transit total révèle que pour une variation de 5% sur l'extraction du temps de transit total, nous enregistrons pour le transistor analysé à  $V_{ds} = 6 \text{V}$ , une variation maximale sur  $\tau_{drain}$  qui est de 180%, pour  $\tau_{charge}$ , elle est de 50% et pour  $\tau_{int}$  elle est 25%. Ces variations sont importantes, et témoignent de la sensibilité de cette méthode d'extraction. Il est donc important d'extraire les  $f_t$  avec une précision adaptée. Pour cela, nous avons automatisé la régression linéaire à -20dB/dec et calculé les points de concours à 40GHz. Nous notons également, qu'en fonction de la tension  $V_{ds}$  à laquelle on se place, les pourcentages de variations des différentes composantes du temps de transit total évoluent. Nous récapitulons dans le tableau suivant les marges de variation enregistrée pour différents  $V_{ds}$ .

	$V_{ds} = 6 \text{V}$	$V_{ds} = 8 \text{V}$	$V_{ds} = 10 \text{V}$
<b>% variation sur <math>\tau_{drain}</math></b>	182	220	378
<b>% variation sur <math>\tau_{charge}</math></b>	55	57	142
<b>% variation sur <math>\tau_{int}</math></b>	26	29	40

**Tableau III-10 :** variation sur  $\tau_{drain}$ ,  $\tau_{charge}$  et  $\tau_{int}$  pour différentes tensions  $V_{ds}$  lorsqu'on a 5% de variation sur  $f_t$ .

La prise en compte d'une marge de variation sur le temps de transit total est essentielle, dans la mesure où cette méthode de Suemitsu nécessite des extrapolations (récupération de  $f_t$  à partir du  $|H_{21}|$ , détermination des paramètres  $\tau_{int} + \tau_{drain}$ , de  $\tau_{charge} + \tau_{int}$ , de  $\tau_{drain}$  etc.) lesquelles sont soumises à des erreurs d'appréciation. Ainsi, nous avons pour cette étude,

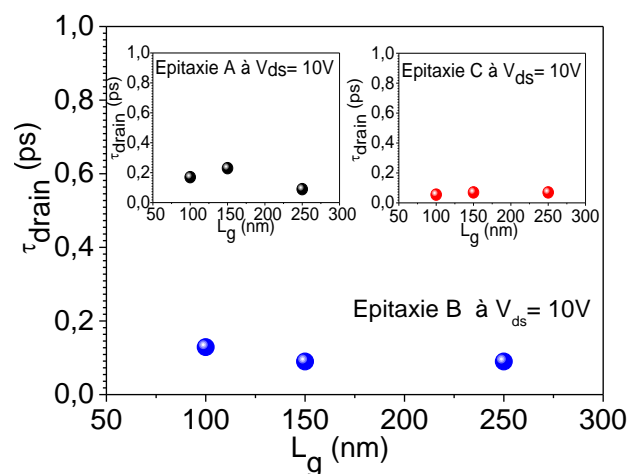
développé un programme ICCAP nous permettant de récupérer par extrapolation avec une pente de -20db/dec les différentes valeurs de  $f_t$ . Nous avons également optimisé le nombre de points de mesure dans les zones d'extraction des paramètres  $\tau_{int} + \tau_d$ , de  $\tau_{charge} + \tau_{int}$ , de  $\tau_{drain}$ . Ces précautions nécessaires, nous ont permis de minimiser les marges de variation dues aux erreurs d'appréciation relatives à cette méthode de Suemitsu.

En outre, l'évolution de la marge de variation en fonction de la tension  $V_{ds}$  pourrait être due au fait que la définition des différents temps qui composent le temps de transit total est comme nous l'avons vu, étroitement liée à l'expression de  $f_t$ . Celle-ci est fortement dépendante du modèle équivalent considéré. Ainsi les temps parasites liés notamment à la prise en compte de  $C_{pg}$  dans le modèle classique ou encore, à la prise en compte des pertes dans le substrat (modèle Lee et al.) ne pouvant pas être extraits par cette méthode de Suemitsu, peuvent en fonction de la tension  $V_{ds}$  avoir des effets plus ou moins importants sur les valeurs du  $\tau_{int}$ , du  $\tau_{charge}$  et  $\tau_{drain}$ .

### 4.3.3. Evolution du temps de transit total en fonction des paramètres topologiques des transistors

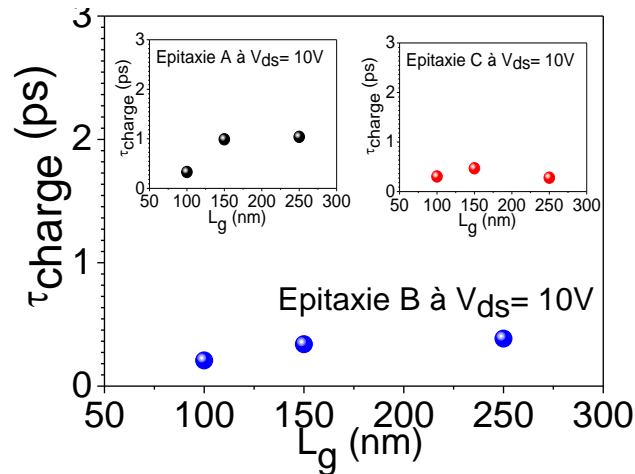
Nous analysons ici le comportement des différentes composantes du temps de transit total en fonction de la longueur de grille et de l'espacement drain-source ( $L_{ds}$ ). Les transistors étudiés présentent un  $W=2 \times 50 \mu m$  et ont été réalisés sur les épitaxies A (barrière  $Al_{0.29}Ga_{0.71}N$  de 10nm), B (barrière  $Al_{0.29}Ga_{0.71}N$  de 14nm), et C (barrière  $In_{0.17}Al_{0.83}N$  de 10nm).

Les figures III-45, III-46 et III-47 suivantes présentent à un  $V_{ds}$  de 10V, l'évolution du  $\tau_{drain}$ ,  $\tau_{charge}$  et du  $\tau_{int}$  en fonction de la longueur de grille ( $L_g$ ) à  $V_{ds}=10V$ . Les graphes obtenus avec des  $V_{ds}$  de 6V et 8V sont consignés en annexe.



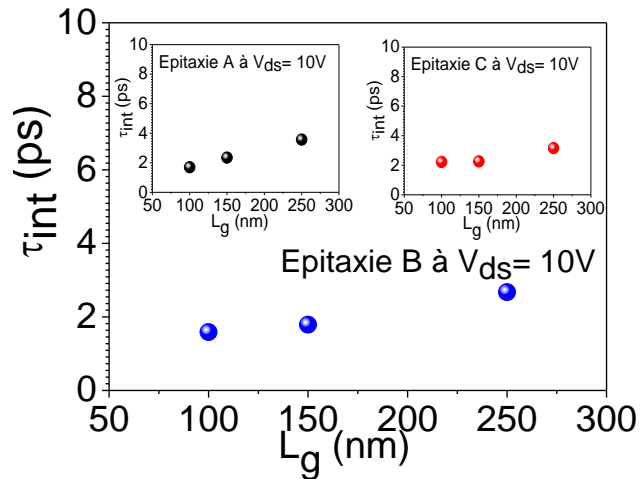
**Figure III-45** : évolution de  $\tau_{drain}$  en fonction de  $L_g$  à  $V_{ds}=10V$  pour des transistors de  $W= 2 \times 50 \mu m$  et de  $L_{ds}= 2.5 \mu m$  réalisés sur les épitaxies A, B et C

En figure III-45, les graphes indiquent une évolution du  $\tau_{drain}$  en fonction de  $L_g$ , mais ne permettent pas de distinguer avec exactitude si cette composante du temps de transit croît ou décroît lorsque  $L_g$  augmente. De même, la caractéristique de  $\tau_{charge}$  en fonction de  $L_g$  visible en figure III-46, présente le même type d'évolution. Celle-ci est attribuable à une inhomogénéité des composants au sein des échantillons mesurés. Cette tendance n'est cependant pas conforme aux résultats de l'analyse des expressions de  $\tau_{drain}$  et  $\tau_{charge}$  (équation à partir des éléments du schéma équivalent à 8 éléments (III-50)). En effet, une augmentation de  $L_g$  tout en maintenant un  $L_{gs}$  constant, entraîne une hausse de la capacité  $C_{gd}$  et une diminution de la résistance  $R_d$  ce qui devrait avoir comme conséquence une légère hausse des composantes  $\tau_{drain}$  et  $\tau_{charge}$ .



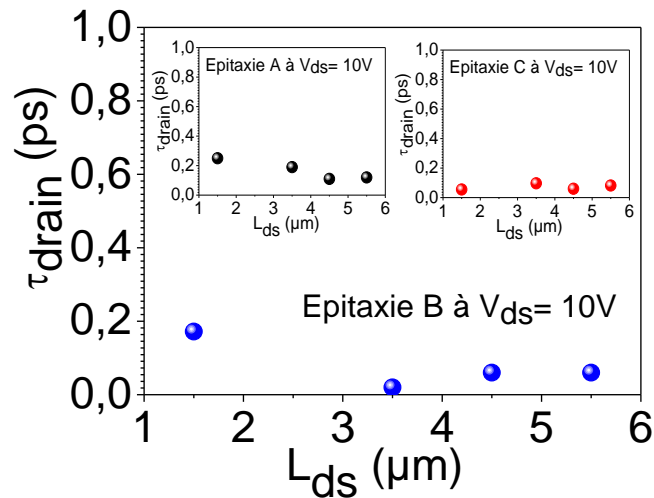
**Figure III-46** : évolution de  $\tau_{charge}$  en fonction de  $L_g$  à  $V_{ds}=10V$  pour des transistors de  $W= 2x50\mu m$  et de  $L_{ds}= 2.5\mu m$  réalisés sur les épitaxies A, B et C

La figure III-47 révèle quant à elle une évolution croissante de  $\tau_{int}$  lorsque la longueur de grille augmente. En effet, les électrons ayant globalement la même vitesse effective mettent plus de temps à parcourir la distance sous la grille lorsque celle-ci augmente. Une analyse de l'expression théorique de  $\tau_{int}$  (équation III-50) permet de valider ce résultat en ce sens où l'augmentation de  $L_g$  lorsque  $L_{gs}$  est constant entraîne une hausse de la capacité  $C_{gd}$  ainsi qu'une diminution de la transconductance  $g_m$ .



**Figure III-47** : évolution de  $\tau_{int}$  en fonction de  $L_g$  à  $V_{ds}=10V$  pour HEMTs réalisés sur les épitaxies A, B et C ( $W= 2 \times 50 \mu m$  et de  $L_{ds}= 2.5 \mu m$ )

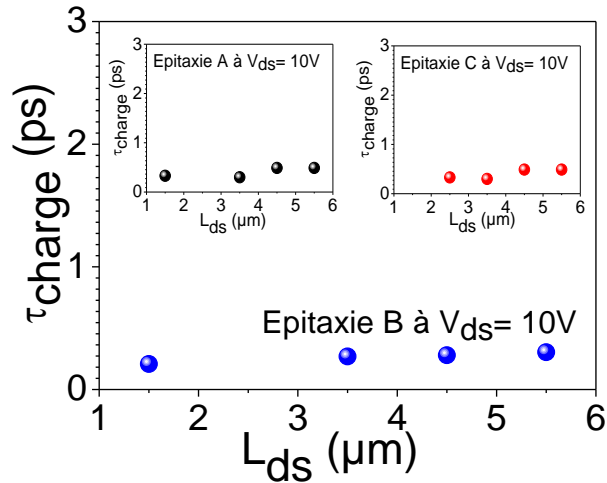
De même, nous présentons au niveau des figures III-48, III-49 et III-50 l'évolution des composantes  $\tau_{drain}$ ,  $\tau_{charge}$  et  $\tau_{int}$  en fonction de l'espacement drain-source à un  $V_{ds}$  de 10V. Les graphes obtenus avec des  $V_{ds}$  de 6V et 8V sont consignés en annexe.



**Figure III-48** : évolution du  $\tau_{drain}$  en fonction de  $L_{ds}$  à  $V_{ds}= 10V$  pour des HEMTs réalisés sur les l'épitaxie A, B et C ( $W= 2 \times 25 \mu m$  et  $L_g= 100 nm$ )

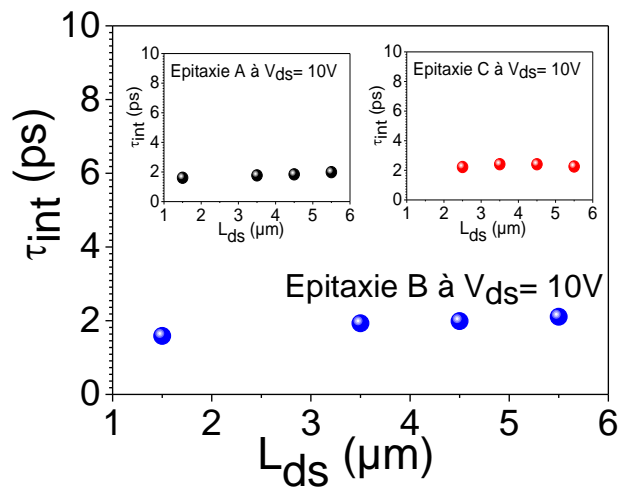
En figure III-48,  $\tau_{drain}$  présente une légère baisse lorsque  $L_{ds}$  augmente, ce comportement correspond au fait que la conductance de sortie  $g_{ds}$  diminue légèrement avec l'augmentation de  $L_{ds}$ .





**Figure III-49:** évolution du  $\tau_{charge}$  en fonction de  $L_{ds}$  à  $V_{ds} = 10V$  pour des HEMTs réalisés sur les l'épitaxie A, B et C ( $W = 2 \times 25 \mu m$  et  $L_g = 100 nm$ )

La composante  $\tau_{charge}$  présente en figure III-49 une légère tendance à la hausse. Celle-ci, bien que sensible, correspond au fait qu'avec l'augmentation de  $L_{ds}$  tout en maintenant  $L_g$  et  $L_{gs}$  on a  $C_{gs}$ ,  $C_{gd}$  et  $R_s$  qui restent quasi-constants alors que  $R_d$  enregistre une légère hausse.



**Figure III-50 :** évolution du  $\tau_{int}$  en fonction de  $L_{ds}$  à  $V_{ds} = 10V$  pour des HEMTs réalisés sur les l'épitaxie A, B et C ( $W = 2 \times 25 \mu m$  et  $L_g = 100 nm$ )

La figure III-50 montre que la composante  $\tau_{int}$  reste constante. En effet la longueur de grille restant inchangée, le temps pour la parcourir est quasi-identique. Par rapport aux éléments du schéma équivalent, on note que les paramètres  $C_{gs}$ ,  $C_{gd}$  et  $g_m$  sont constants avec l'augmentation de  $L_{ds}$ .

#### 4.4.Extraction du coefficient ( $\alpha$ ) de la force image

Le temps de transit en sortie de grille côté drain  $\tau_{drain}$  est une composante du temps de transit total, lequel est fortement lié aux performances fréquentielles des transistors HEMTs. D'un point de vue mathématique  $\tau_{drain}$  peut être exprimé par la relation suivante.

$$\tau_{drain} = \frac{W_D}{\alpha.v_e} \quad (\text{III-55})$$

avec :

- $W_D$  la zone de déplétion côté drain
- $v_e$  la vitesse effective des électrons
- $\alpha$  la constante donnée par l'effet de la charge image

Cette étude concerne principalement le paramètre  $\alpha$ , lequel permet de quantifier l'effet de la force image. A l'origine, nous nous sommes intéressés à ce paramètre car il n'a que très peu été étudié dans la littérature. Les seuls qui à notre connaissance l'ont étudié, soutiennent [157] [158] qu'il est égal à 2 pour les MOSFETs et à 3 pour les HEMTs, cela quel que soit le matériau utilisé, l'épaisseur de la barrière considérée ou encore la topologie du transistor. Dans le but de vérifier cette hypothèse, nous allons évaluer le paramètre  $\alpha$  pour différents transistors et à différentes tensions  $V_{ds}$ . Pour cela, nous nous basons sur l'équation III-55, qui nous permet d'affirmer que  $\alpha = \frac{W_D}{\tau_{drain}.v_e}$ . Ainsi, ayant déterminé  $\tau_{drain}$  par la méthode d'extraction des temps de transit précédemment présentée, il convient d'extraire, comme présenté dans ce qui suit, la valeur de la vitesse effective  $v_e$  ainsi que celle la zone de déplétion de drain  $W_D$ .

##### 4.4.1. Extraction de $v_e$ et $W_D$

L'extraction de la vitesse effective des électrons dans les transistors HEMTs de type AlGaIn/GaN a été très largement étudiée. Cependant, aucun consensus n'a été établi par rapport à la prise en compte de l'effet de l'extension de la longueur de grille coté drain. Cette dernière est engendrée par la prolongation de la zone de déplétion sous la grille au détriment de l'espacement grille-drain. Ce mécanisme d'extension de grille est appelé effet de grille virtuelle. La longueur de grille qui en résulte est dite longueur de grille effective et est notée  $L_{g,eff}$ . Elle correspond à la somme de la longueur de grille après établissement du contact métal/semi-conducteur  $L_g$  et de la prolongation de la zone de déplétion ( $W_D$ ) en présence d'un champ

électrique.  $W_D$  est donc sujette à la tension grille – drain et peut être modélisée par l'équation suivante [156]:

$$W_D = \sqrt{\frac{2\varepsilon L_0 V_{gd,i}}{qn_s}} \quad (\text{III-56})$$

avec :

- $\varepsilon$  la permittivité relative de la barrière
- $n_s$  la densité de charge dans le gaz 2D
- $V_{GD,i}$  la tension grille-drain intrinsèque
- $L_0$ , un paramètre ajustable ; sa valeur sera étudiée et analysée dans le prochain paragraphe.

L'expression III-56 montre que  $W_D$  est proportionnelle à la racine carrée de la tension grille-drain appliquée. Ainsi en l'absence de polarisation ( $V_{gd,i}=0V$ ),  $W_D$  est égale à zéro. Cela induit un  $\tau_{drain}$  qui lui aussi est égal à zéro (équation III-55). Ce comportement associe directement l'effet de déplétion intrinsèque à l'établissement du contact de métal de grille/semi-conducteur. Pour pallier cela, nous utilisons une approximation du premier ordre permettant d'évaluer, en l'absence de polarisation, la longueur effective de grille. Il en résulte l'expression :

$$L_{g,eff} = L_g + \beta d_{2DEG} \quad (\text{III-57})$$

avec:

- $d_{2DEG}$  la distance entre la grille et le gaz 2D
- $\beta$  le coefficient de pondération qui vaut 2, selon Chao et al. [159], pour les composants à base d'hétérostructure.

La distance  $d_{2DEG}$  entre la grille et le gaz 2D est extraite à partir des équations de Schrödinger–Poisson. L'obtention de cette valeur permet de calculer  $L_{g,eff}$  laquelle, permet de déduire la vitesse effective des porteurs  $v_e$  selon l'équation :

$$v_e = \frac{L_{g,eff}}{\tau_{int}} \quad (\text{III-58})$$

Il convient de noter que  $v_e$  ne varie plus en fonction de  $V_{ds}$  lorsqu'on est dans la zone de saturation caractérisée par un champ critique  $E_i$  égal à :

$$E_i \sim \frac{V_{ds} - (R_s + R_d) * I_{ds}}{L_g} \quad (\text{III-59})$$

Comme exprimé par l'équation III-56,  $W_D$  est fonction de  $L_0$ . Ce dernier est un paramètre ajustable décrivant la tension de claquage  $BV_{gd}$ . Selon Wemple et al. [160]  $L_0$  peut être considérée comme étant la largeur de la région où toutes les lignes de champ associées à la propagation latérale de la zone déplétée sont supposées finies. Ce paramètre peut être extrait selon deux modèles différents.

- Le premier utilise la tension de claquage  $BV_{gd}$  qui est la tension grille-drain lorsque le champ électrique dans le canal est égal au champ électrique en avalanche ( $E_a$ ), il est dans la littérature égale à 5MV/cm [156].

$$L_0 = \frac{2qn_s BV_{gd}}{\epsilon E_a^2} \quad (\text{III-60})$$

- La seconde méthode est fonction de la capacité grille-drain  $C_{gd}$  extraite pour chaque  $V_d$ , à la tension  $V_g$  qui correspond au pic de transconductance  $g_m$ , par la méthode cold-FET. Dans ce cas on a :

$$L_0 = \frac{2C_{gd}^2 V_{gd,i}}{q\epsilon n_s W_g} \quad (\text{III-61})$$

Les valeurs  $L_0$  obtenues selon les deux méthodes restent très proches. Nous allons dans notre cas utiliser celle obtenue avec la tension de claquage à l'avalanche (III-60). Nous remontons ensuite à la valeur  $W_D$  et le résultat est utilisé pour évaluer le coefficient de l'effet de charge image ( $\alpha$ ).

#### 4.4.2. Résultats expérimentaux

La méthode d'extraction du coefficient de la force image  $\alpha$  décrite en amont, a été appliquée à des transistors présentant deux doigts de grille (2x25 $\mu$ m ou (2x50 $\mu$ m), des  $L_g$  de 100nm 150nm, 250nm et des  $L_{ds}$  de 1.5 $\mu$ m, 2.5 $\mu$ m, 3.5 $\mu$ m, 4.5 $\mu$ m et 5.5 $\mu$ m. Ces transistors sont réalisés sur les épitaxies A, B et C. Nous avons dans le tableau suivant, rassemblé les différentes valeurs de  $\alpha$  ainsi que la marge de variation qui leur est associée (pour 5% de variation sur  $\tau_{total}$ ), à une tension  $V_{ds}$  de 8V.

<b>W= 2x25<math>\mu</math>m</b>		<b>A</b>		<b>B</b>		<b>C</b>	
		<b>Al<sub>0.29</sub>Ga<sub>0.71</sub>N (10nm)</b>		<b>Al<sub>0.29</sub>Ga<sub>0.71</sub>N (14nm)</b>		<b>In<sub>0.17</sub>Al<sub>0.83</sub>N (10nm)</b>	
<b>L<sub>g</sub> (nm)</b>	<b>L<sub>ds</sub> (<math>\mu</math>m)</b>	<b><math>\alpha</math></b>	<b>Marge de variation</b>	<b><math>\alpha</math></b>	<b>Marge de variation</b>	<b><math>\alpha</math></b>	<b>Marge de variation</b>
<b>100</b>	<b>1.5</b>	1.01	0.13	3.04	0.41	2.65	0.28
<b>100</b>	<b>3.5</b>	2.08	0.27	23	3.04	1.60	0.17
<b>100</b>	<b>4.5</b>	2.68	0.35	10.3	1.35	2.80	0.29
<b>100</b>	<b>5.5</b>	5.76	0.76	15.6	2.06	2.55	0.2
<b>W= 2x50<math>\mu</math>m</b>							
<b>L<sub>g</sub> (nm)</b>	<b>L<sub>ds</sub> (<math>\mu</math>m)</b>	<b><math>\alpha</math></b>	<b>Marge de variation</b>	<b><math>\alpha</math></b>	<b>Marge de variation</b>	<b><math>\alpha</math></b>	<b>Marge de variation</b>
<b>100</b>	<b>2.5</b>	1.05	0.14	2.15	0.28	1.87	0.2
<b>150</b>	<b>2.5</b>	1.2	0.16	2.53	0.34	1.98	0.21
<b>250</b>	<b>2.5</b>	1.67	0.22	2.98	0.4	2.27	0.24

**Tableau III-11** : coefficient  $\alpha$  et marge de variation à  $V_{ds} = 8V$  (relatifs à 5% de variation sur  $f_t$ ) pour différents transistors réalisés sur les épitaxies A, B et C.

Comparé au résultat prédit par Palacios [157], nous constatons que les coefficients de la charge image fluctuent en fonction du transistor considéré. Dans la majeure partie des cas présentés, la valeur de  $\alpha$  se situe aux environs de 2 ou 3, cependant pour certaines topologies il peut être très faible ( $\alpha = 1.01$  pour le transistor avec  $W=50\mu m$ ,  $L_g=100nm$  et  $L_{ds}=1.5\mu m$  réalisé sur A) ou très grand (23 pour le transistor avec  $W=50\mu m$ ,  $L_g=100nm$  et  $L_{ds}=3.5\mu m$  réalisé sur B) par rapport à ces valeurs de référence. Nous pouvons ainsi affirmer que le coefficient de la force image étant une force d'interaction coulombienne entre les charges associées situées au niveau du métal de grille et les électrons qui se déplacent dans le canal (notamment en sortie de grille côté drain), les variations observées résultent des modifications des paramètres structuraux et topologiques.

## 5. Conclusion

Nous avons dans cette partie, étudié des transistors réalisés sur des hétérostructures AlGaIn/GaN présentant une barrière AlGaIn de 10nm (épitaxie A) et 14nm (épitaxies B), et une hétérostructure InAlN/GaN possédant une barrière InAlN d'une épaisseur de 10nm (épitaxie C).

Les techniques d'extraction cold-FET et Open-Short des paramètres d'accès au transistor ont été présentées. Les résultats obtenus se sont avérés plus précis dans le cas de la technique Open-Short et c'est donc elle qui a été retenue pour la caractérisation hyperfréquence.

Ensuite, la caractérisation de transistors à deux doigts de grilles présentant un développement de 50 $\mu$ m ayant un  $L_g=100$ nm et un  $L_{ds}=2.5\mu$ m a été effectuée en régimes statique, pulsé et hyperfréquence.

La caractérisation en mesure statique a permis de distinguer à  $V_{gs} = 0$ V des niveaux de courant  $I_{ds}$  importants, égaux à 661mA/mm, 575mA/mm et 690mA/mm pour les transistors réalisés respectivement sur les épitaxies A, B, et C. On note à ce niveau que les effets de canal court sont prépondérants au niveau du transistor réalisé sur l'épitaxie B. La caractéristique  $I_{ds}(V_{ds})$  relative au transistor HEMT InAlN/GaN réalisé sur épitaxie C a révélé un phénomène parasite dit de coude (effet kink), lequel a été modélisé et attribué à l'effet de pièges peu profonds. L'évolution de la transconductance  $g_m(V_{gs})$  pour différentes tensions  $V_{ds}$  (6, 8 et 10V) a permis de mettre en exergue l'effet DIBL.

La caractérisation en régime pulsé a quant à elle, permis d'identifier les effets de gate-lag et drain-lag. Ces derniers ont pu être quantifiés pour les HEMTs réalisés sur les épitaxies A et B mais pas pour celui obtenu sur l'épitaxie C car il présente un effet kink rendant erroné les résultats obtenus depuis la technique de calcul présentée.

Enfin, la caractérisation hyperfréquence a révélé, pour les technologies utilisées, de bonnes performances en termes de fréquence de coupure du gain en courant  $f_t$  et de fréquence maximale du gain en puissance  $f_{Max}$ .

En outre, l'expression théorique de  $f_t$  en fonction du modèle équivalent de transistor HEMT choisi a été présentée, et le temps de transit qui en découle analysé ( $\tau_{total} = \frac{1}{2\pi f_t}$ ). Ainsi, l'expression de  $f_t$  obtenue en utilisant le modèle équivalent classique à 8 éléments en négligeant l'effet de la capacité parasité  $C_{pg}$  a permis de définir le temps de transit  $\tau_{total}$  comme étant une somme de 3 composantes que sont  $\tau_{int}$ ,  $\tau_{charge}$  et  $\tau_{drain}$ . Lorsque l'effet de  $C_{pg}$  est pris

en compte, il apparaît un 4<sup>ème</sup> temps que l'on a noté  $\tau_{Cpg}$ . Enfin lorsque que le schéma équivalent considéré est celui permettant de prendre en compte l'effet des pertes dans le substrat, l'expression de  $f_t$  obtenue aboutit à un  $\tau_{total}$  dont les composantes ne peuvent être dé-corrélées.

En utilisant la technique d'extraction des différentes composantes du temps de transit proposé par Suemitsu [131] qui considère le schéma équivalent classique à 8 éléments, les composantes  $\tau_{int}$ ,  $\tau_{charge}$  et  $\tau_{drain}$  ont été déterminées. La simulation d'une variation de 5% sur la valeur de  $f_t$  s'est avérée avoir un impact considérable sur les différents temps de retard. Elle induit pour  $V_{ds}$  allant de 6 à 10V, une variation de 182% à 378% sur  $\tau_{drain}$ , de 55% à 142% sur  $\tau_{charge}$  et de 26 à 40% sur  $\tau_{int}$ .

En sus, le coefficient de la charge image  $\alpha = \frac{W_D}{\tau_{drain} \cdot v_e}$  a été déterminé sur des transistors réalisés sur les épitaxies A, B et C et présentant des topologies variées. Les résultats obtenus sont contraires à la théorie de Palacios qui stipule que la valeur du coefficient de la charge image est égale à 3 pour un transistor de type HEMT.

## Bibliographie

- [123] S. Renesson, «Développement de nouvelles hétérostructures HEMTs à base de nitrure de gallium pour des applications de puissance en gamme d'ondes millimétriques», Nice: université de Nice-Sophia Antipolis, 2013.
- [124] B. K. Ridley, B. E. Foute et L. F. Eastman, «Mobility of electrons in bulk GaN and AlGa<sub>N</sub>/GaN heterostructures,» *Physical Review B*, vol. 61, n° 124, pp. 16862-16869, jun 2000.
- [125] C. A. Leichti, «Microwave Field Effect Transistor,» 1976.
- [126] O. Jardel, «Contribution à la modélisation des transistors pour l'amplification de puissance aux fréquence microondes. Développement d'un nouveau modèle électrothermique de HEMT AlGa<sub>N</sub>/Ga<sub>N</sub> incluant les effets de pièges», Université de . Limoges, Avr, 2008.
- [127] H. Rohdin, N. Moll et G. Chung-yi Su et Lee, «Interfacial gate resistance in Schottky-barrier gate field-effect transistors,» *Electron Devices IEEE transactions on* , vol. 45, n° 112, pp. 2401-2416, 1998.
- [128] H. Rohdin, N. Moll et S. C.-Y. Bratkovsky, «Dispersion and tunneling analysis of the interfacial gate resistance in Schottky barriers,» pp. 13102-13113, 1999.
- [129] A. Cutivet, «Caractérisation et modélisation de dispositifs GaN pour la conception de circuits de puissance hyperfréquence», Lille: these de doctorat université Lille1, 2015.
- [130] T. Suemitsu, H. Yokoyama, Y. Umeda, T. Enoki et Y. Ishii, «High-performance 0.1- $\mu$ m gate enhancement-mode InAlAs/InGaAs HEMT's using two-step recessed gate technology,» *Electron Devices, IEEE Transactions on*, vol. 46, n°16, pp. 1074-1080, 1999.
- [131] T. Suemitsu, «Intrinsic Transit Delay and Effective Electron Velocity of AlGa<sub>N</sub>/Ga<sub>N</sub> High Electron Mobility Transistors,» *Japanese Journal of Applied Physics*, vol. 44, n° 16, p. L 211–L 213, January 2005.



- [132] M. Uren, K. Nash et R. S. Balmer, «Punch-trough in short-channel AlGaIn/GaN HFETs,» *Electron Devices, IEEE Transactions on* , vol. 53, n° 12, pp. 395-398, Feb.2006.
- [133] J. W. Chung, X. Zhao, Y.R. Wu, T. Palacios, «Effect of image Charge in the drain delay of AlGaIn/GaN high electron mobility transistors,» *App. Phys. Letters*, vol. 92, n° 093502, 2008.
- [134] G. Jessen, R. Fitch, J. Gillespi, G. Via, A. Crespo, D. Langley, D. Denninghoff, M. Trejo et E. Heller, «Short-Channel effect limitations on High-Frequency Operation of AlGaIn/GaN HEMTs for T-Gate Devices», vol. 10, *Electron Devices, IEEE Transaction on* , Oct.2007, pp. 2589-2597.
- [135] A. Siligaris, G. Dambrine et F. Danneville, «Non-Linear Modeling of the Kink Effect in Deep Sub-micron SOI MOSFET», 12th GAAS Symposium-Amsterdam, 2004.
- [136] T. Zimmer, A. Bodi, J. Dumas, N. Labat, A. Touboul et Y. Danto, «Kink effect in HEMT structures: A trap-related semiquantitative model and an empirical approach for SPICE simulation», vol. 10, *Solid State Electron.*, 1992, pp. 1543-1548.
- [137] W. Kruppa et J. Boos, «Examination of the kink effect in InAlAs/InGaAs/InP HEMT's using sinusoidal and transient excitation», vol. 42, *IEEE Trans. Electron Devices*, 1995, pp. 1717-1723.
- [138] R. Webster, S. Wu et A. Anwar, «Impact Ionization in InAlAs/InGaAs/InAlAs HEMT's», vol. 5, *EEE Electron Device Letters*, May 2000.
- [139] M. H. Somerville, «Direct Correlation Between Impact Ionization and the Kink Effect in InAlAs/InGaAs HEMT's, vol. 10, *IEEE Electron Device Letters*, Oct. 1996.
- [140] K. Horio et A. Wakabayashi, «Numerical Analysis of Surface-State Effects on Kink Phenomena of GaAs MESFETs, » vol. 12, *IEEE Transactions on Electron Devices*, Dec. 2000.
- [141] P. Altuntas, N. Defrance, M. Lesecq, A. Agboton, R. Ouhachi, E. Okada, C. Gaquiere, J.-C. De Jaeger, E. Frayssinet et Y. Cordier, «On the correlation between kink effect and effective mobility in InAlN/GaN HEMTs,» chez *European Microwave Integrated Circuit Conference (EuMIC), 2014 9th*, Rome, 6-7 Oct. 2014.

- [142] M. Sarajlic et R. Ramovic, «On the relationship between effective electron mobility and Kink effect for short-channel PD-SOI NMOS devices», vol. 16, *Int. Journal of Mod. Physics B*, 2008.
- [143] D. Caughey et R. Thomas, «Carrier Mobilities in Silicon Empirically Related to Doping and Field», vol. 12, *Proceedings of the IEEE*, 1967, pp. 2192-2193.
- [144] U. Radhakrishna, L. Wei, D.-S. Lee, T. Palacios et D. Antoniadis, «Physics-based GaN HEMT transport and charge model: Experimental verification and performance projection,» in *Electron Devices Meeting ( IEDM)*, pp. 13.6.1-13.6.4, 2012.
- [145] F. Zhifang, S. N. Mohammad, K. Wook, O. Aktas, A. Botchkarev et H. Morkoc, «Very low resistance multilayer Ohmic contact to n-GaN,» *Applied Physics Letter*, vol. 68, n° 112, pp. 1672-1674, 1996.
- [146] S. C. Binari, K. Ikhossi, J. Roussos, W. Kruppa, D. Park, H. B. Dietrich, D. D. Koleske, A. Wickenden et R. L. Henry, «Trapping effects and microwave power performance in AlGaIn/GaN HEMTs,» *IEEE Trans. Electron Devices*, vol. 48, pp. 465-471, Mar. 2001.
- [147] A. Tarakji, G. Simin, N. Ilinskaya, X. Hu, A. Kumar, A. Koudymow, J. Zhang, M. Khan, M. Shur et R. Gaska, «Mechanism of radiofrequency current collapse in GaN-AlGaIn-field-effect transistors,» *Applied Physics Letters*, vol. 79, pp. 2651-2653, 2001.
- [148] X. Dang, P. M. Asbeck, E. Yu, K. S. Boutros et J. M. Redwing, «Long time-constant trap effects in nitride heterostructure field effect Transistors,» *Proc.Mater.Res.Soc.Symp.*, vol. 622,2000.
- [149] G. Koley, V. Tilak et L. Eastman, «Slow Transients observed in AlGaIn/GaN HFETs: effects of SiNx passivation an UV illumination,» *IEEE Trans. Electron Devices*, p. 886, 2003.
- [150] I. E. Makoudi, «étude et fabrication de transistors à enrichissements de la filière InAlAs/InGaAs pour des applications millimétriques faibles bruits,» thèse de doctorat soutenue à l'Université de Lille1, Avril 2010.
- [151] S. Lee, K. Cheon-Soo et H.-K. Yu, A small-signal RF model and its parameter extraction for substrate effects in RF MOSFETs, vol. 7, *I. T. o. E. Devices*, Éd., Jul. 2001, pp. 1374-1379.

- [152] P. J. Tasker et H. Brian, Importance of Source and Drain Resistance to the Maximum  $F_t$  of Millimeter-wave MODFET's, vol. 7, IEEE Electron Devices Letters, jul. 1989, pp. 291-293.
- [153] T. Parenty, «étude et perspective des transistors à hétérostructure AlInAs/GaInAs de longueur de grille inférieur à 100nm et conception de circuit intégrés en bande G,» soutenance de thèse à l'Université Lille1, Lille, Nov. 2013.
- [154] L. D. Nguyen, A. S. Brown, M. A. Thompson et L. M. Jelloian, «50-nm Self-assigned-gate Pseudomorphic AlInAs/GaInAs High Electron Mobility Transistors», vol. 9, IEEE Transactions on Electron Devices, Sept. 1992, pp. 2007-2014.
- [155] T. Enoki, K. Arai et Y. Ishii, «Delay time Analysis for 0.4 to 5- $\mu$ m-Gate InAlAs-InGaAs HEMT's», vol. 11, IEEE (Electron Device Letters), Nov. 1990, pp. 502-504.
- [156] A. Agboton, N. Defrance, P. Altuntas, V. Avramovic, A. Cutivet, R. Ouhachi, J.C. De-Jaeger, S. Bouzid-Driad, H. Maher, M. Renvoise et P. Frijlink, «Electron delay analysis and image charge effect in AlGaN/GaN HEMT on silicon substrate», Solide-State Device Research Conference ( ESSDERC), 2013, pp. 57-60.
- [157] T. Palacios et e. al., «High-Power AlGaN/GaN HEMTS for Ka-band applications,» *IEEE, Electron Devices Letters*, vol. 26, n° 111, pp. 781-783, Nov-2005.
- [158] J.W.Chung, X. Zhao, Y. R. Wu, J. Singh et a. T. Palacios, «Effect of Image Charge in the drain delays of AlGaN/GaN High Electron Mobility Transistor,» *Applied Physics Letter*, vol. 92, n° 19, pp. 1-3, 2008.
- [159] P. C. Chao, M. S. Shur, R. C. Tiberio, K. H. George Duh, P. M. Smith, J. Ballingal et P. J. A. Ho, «DC and Microwave cracteristic of sub-0.1 $\mu$ m gate length planar-Doped Pseudomorphic HEMMTs», vol. 36, IEEE Transaction on Electron Devices, Mar. 1989, pp. 461-473.
- [160] H. Wemple, W. Niehaus, H. Cox, J. Dilorenzo et W. Schlosser, «Control of gate-drain avalanche in gate MESFET's», vol. 6, IEEE Trans. Electron Devices, June 1990, pp. 1013-1018.



# Chapitre 4- Caractérisation des pièges au niveau du volume et des interfaces des HEMTs Al(In,GaN)N/GaN



# Chapitre 4 - Caractérisation des pièges au niveau du volume et des interfaces des HEMTs Al(In,GaN)N/GaN

## 1. Introduction

Les états d'interface ont pour origine les états de surface intrinsèques du semi-conducteur, les dislocations d'interfaces, les états induits dans le gap du métal, les défauts induits lors de la déposition du métal etc. Ils jouent le plus souvent un rôle néfaste dans le fonctionnement des dispositifs à semi-conducteurs, ce qui explique que l'on s'efforce à réduire le plus possible leur densité.

Dans le développement de ce chapitre, nous nous intéressons à l'évaluation, par différentes méthodes et à diverses températures (entre 297K et 77K), de la densité d'état d'interface  $D_{it}$  au sein de composants réalisés sur une épitaxie de type InAlN/GaN. Il s'agit essentiellement de méthodes d'extraction de  $D_{it}$  basées sur des mesures :

- de la caractéristique de transfert en condition de gate-lag et drain-lag,
- de courant  $I_d(V_{gs})$  en régime statique,
- de capacités  $C(V)$  et
- de conductance  $G(V)$ .

La première méthode citée est appliquée à des transistors HEMTs InAlN/GaN à faibles longueur de grille ; la deuxième à des transistors de type FatFET présentant une longueur de grille de 100 $\mu$ m et les deux dernières, à des capacités circulaires de diamètres 100 $\mu$ m. l'ensemble des résultats obtenus sont ensuite analysés avant d'être comparés.

## 2. États d'interface

### 2.1 Généralités

Une interface peut être définie comme étant une zone de transition entre deux volumes de matériaux adjacents. C'est une région de raccordement d'épaisseur généralement faible mais non nulle, présentant à la fois des propriétés dépendant des matériaux en contact et des caractéristiques qui lui sont propres [161]. Une surface ou interface idéale constitue une barrière abrupte permettant de délimiter précisément des régions internes d'un dispositif électronique alors que les interfaces étudiées sont caractérisées par des impuretés, des lacunes, des désordres de composition, des angles de liaisons etc. qui limitent leur aptitude à confiner des porteurs. La présence d'états d'interfaces a principalement pour conséquences une modification à l'équilibre thermodynamique de la position du niveau de Fermi ainsi que le contrôle de son blocage (pinning). Cela se manifeste également par des phénomènes de piégeage, de recombinaison et de diffusion « scattering » des porteurs au niveau de l'interface. Ces éléments néfastes, qui peuvent être réduits par la passivation, ont fait l'objet de plusieurs études.

### 2.2 Conséquences de la présence d'états d'interface

La présence d'états d'interface influe sur les principales caractéristiques électriques des interfaces. Parmi ces dernières, nous pouvons citer :

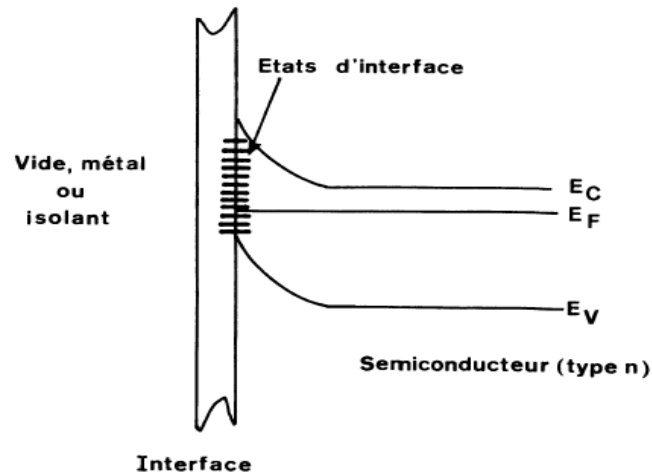
- la position du niveau de Fermi à l'équilibre ;
- le blocage du niveau de Fermi à l'interface ;
- les phénomènes de piégeage, dé-piégeage et recombinaison.

#### 2.2.1 La Position du niveau de Fermi à l'équilibre

La distribution des états électroniques d'interface est différente de celle observée dans le volume du semi-conducteur car ceux-ci contrôlent en partie la position du niveau de Fermi. Dans le cas d'un système vide/semi-conducteur, la position  $E_{FS}$  est fixée par la condition de neutralité du système interface/semi-conducteur [161]. Il se forme dans le semi-conducteur, une zone de charge d'espace dont la valeur est opposée à celle de la charge portée par les états d'interfaces ou de surfaces. Pour les systèmes Métal/semi-conducteur ou Métal/isolant/semi-conducteur, la condition de neutralité inclut la charge portée par le métal et l'influence des états



d'interface est partiellement occultée par le métal [161]. Nous présentons ci-dessous, une illustration schématique de la structure de bandes d'un semi-conducteur, lorsque celui-ci entre en contact avec le vide, un métal ou un diélectrique.



**Figure IV-1** : structure de bandes d'un semi-conducteur en contact avec le vide, un métal ou un diélectrique

### 2.2.2 Le blocage du niveau de Fermi à l'interface

La notion de blocage ou « pinning » du niveau de Fermi n'a de sens qu'à l'équilibre thermodynamique. En effet, comme susmentionné, dans cette phase, la quantité d'états d'interface est caractéristique de la position du niveau de Fermi à l'interface. Elle permet d'évaluer le taux de blocage du niveau de Fermi à travers la valeur de sa capacité ( $C_{it}$ ) définie selon l'équation suivante :

$$C_{it} = qD_{it} \quad (IV-1)$$

avec :

- $q$  la charge élémentaire de l'électron en valeur absolue
- $D_{it}$  ( $\text{cm}^{-2} \cdot \text{eV}^{-1}$ ) la densité d'états d'interface

Dans le cas d'une surface (idéale ou réelle), d'une interface métal/semi-conducteur, pour qu'il y ait blocage du niveau de Fermi, la densité d'états doit être supérieure à  $1 \cdot 10^{14} \text{ cm}^{-2} \text{ eV}^{-1}$  et la  $C_{it}$  doit être supérieure à la capacité ( $C_{sc}$ ) du semi-conducteur [161].

### 2.2.3 Phénomènes de piégeage, dé-piégeage et recombinaison

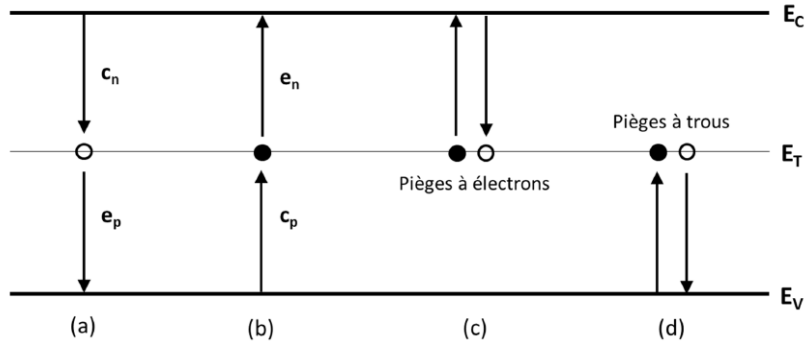
L'application d'une polarisation entraîne une rupture de l'équilibre thermodynamique. Celle-ci se manifeste par une modification de la concentration de porteurs libres situés à proximité de l'interface. En effet, certains de ces porteurs sont capturés (piégés) par les états d'interfaces, temporairement pour les uns s'ils sont émis (dé-piégés) au bout d'un certain temps, et de façon pérenne pour les autres s'ils se recombinaient avec un porteur de signe opposé (lequel aura été piégé à son tour). Il convient cependant de noter que les constantes de temps de capture et d'émission sont très différentes. En effet, la vitesse de capture est très rapide, variant de quelques nanosecondes à quelques centaines de nanosecondes, contrairement à la vitesse d'émission, qui elle est nettement plus lente car elle varie entre quelques microsecondes et plusieurs secondes [161]. La dynamique de capture est caractérisée par une énergie d'activation ( $E_a$ ) et par une section de capture ( $\sigma$ ) qui exprime la facilité avec laquelle un défaut peut capturer un porteur. Cette dernière correspond à une aire critique perpendiculaire aux flux de porteurs à l'intérieur desquelles peut s'effectuer la capture du porteur par le piège. Ces deux paramètres sont dépendants du champ électrique appliqué et de la température. Ils sont liés par la loi d'Arrhenius qui permet de décrire la variation de l'énergie d'activation en fonction de la température [162]:

$$\frac{1}{\tau} = A\sigma T^2 \cdot e^{-\frac{E_a}{k_B T}} \quad (\text{IV-2})$$

avec :

- A une constante relative à la masse effective des porteurs
- $\tau$  la constante de temps d'émission/de capture thermique

Le logarithme de l'équation  $\ln(\tau T^2)$  en fonction de  $1/k_B T$  est illustré par une droite dont la pente est égale à l'énergie d'activation et dont l'ordonnée à l'origine conduit à la section efficace  $\sigma$ . La valeur de ces paramètres nous permet d'identifier les mécanismes de piégeage, dé-piégeage et recombinaison mis en jeu au niveau des interfaces. La figure IV-2 illustre les échanges possibles entre les pièges et les porteurs des bandes de valence et de conduction.



**Figure IV-2:** Illustration de l'interaction des pièges avec les porteurs. (a) capture d'un électron et émission d'un trou - (b) capture d'un trou et émission d'un électron- (c) piège à électrons – (d) piège à trous.

Les paramètres  $c_n$  et  $c_p$  sont respectivement les taux de capture par états non occupés d'un électron et d'un trou qui sont définis par :

$$c_n = \sigma_n v_{th,n} n \quad (\text{IV-3})$$

Où :

- $\sigma_n$  la section de capture des pièges pour les électrons.
- $v_{th,n}$  la vitesse thermique des électrons, elle est égale à  $\sqrt{\frac{3k_B T}{m_e^*}}$ .
- $n$  le nombre d'électrons libres par unité de volume.

$$c_p = \sigma_p v_{th,p} p \quad (\text{IV-4})$$

Où :

- $\sigma_p$  la section de capture des pièges pour les trous.
- $v_{th,p}$  la vitesse thermique des trous, elle est égale à  $\sqrt{\frac{3k_B T}{m_p^*}}$ .
- $p$  le nombre de trous libres par unité de volume.

$e_n$  et  $e_p$  (figure IV-2), sont les taux d'émission d'un électron et d'un trou situés respectivement à une énergie,  $E_a = E_c - E_t$  et  $E_a = E_t - E_v$ , de la bande de conduction ; ils sont définis par les relations IV-5 et IV-6 suivantes :

$$e_n = N_c \sigma_n v_{th} e^{\left(-\frac{E_a}{k_B T}\right)} \quad (\text{IV-5})$$

$N_c$  est la densité effective d'états dans la bande de conduction qui dans le GaN wurtzite est égale à  $4.3 * 10^{15} * T^{3/2} (cm^{-3})$ .

$$e_p = N_v \sigma_p v_{th} e^{\left(-\frac{E_a}{k_B T}\right)} \quad (\text{IV-6})$$

$N_v$  est la densité effective d'états dans la bande de valence qui dans le GaN wurtzite est égale à  $8.9 * 10^{15} * T^{3/2} (cm^{-3})$ .

La fréquence et l'intensité des phénomènes décrits en amont sont dépendantes de la cinétique d'échange de porteurs avec les bandes permises du semi-conducteur mais aussi de la

densité des états d'interface. Cette dernière peut être extraite expérimentalement selon différentes méthodes que nous étudions dans la suite.

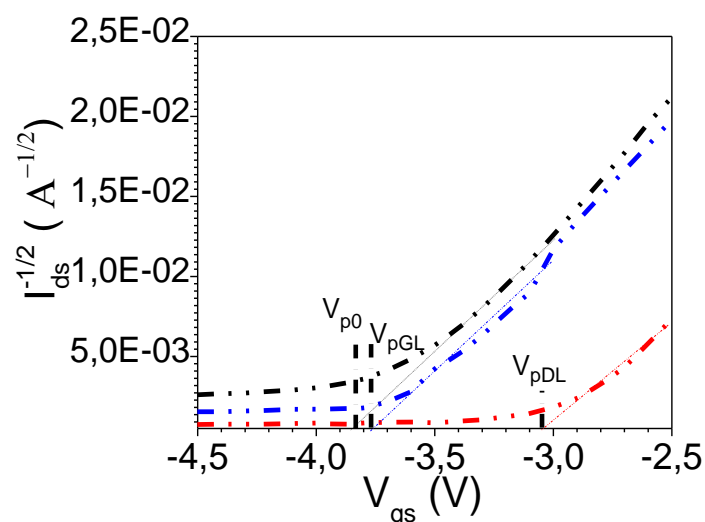
### 3. Extraction des états d'interface

La densité de défauts d'interface  $D_{it}$  peut être calculée à partir de différentes mesures, telles que les mesures  $I_d(V_{gs})$  réalisé en régimes pulsé et statique, celles de capacités  $C(V)$  ou encore de transconductances  $G(V)$ .

Chacune de ces mesures est associée à une technique d'extraction de la quantité de  $D_{it}$ .

#### 3.1 Détermination du $D_{it}$ par l'extraction des tensions de pincement en conditions de gate-lag et drain-lag

La détermination du  $D_{it}$  par cette technique commence par l'extraction de la tension de pincement en condition de gate-lag et drain-lag. Pour cela, nous utiliserons la méthode proposée par Bodeau qui consiste à faire le prolongement linéaire du point d'inflexion de la caractéristique de transfert  $\sqrt{I_{ds}}$  en fonction de  $V_{gs}$  [163] obtenue par mesure pulsée. En regime pulsé, la tension de pincement  $V_p$  est fonction du point de polarisation. Ainsi, aux trois points de polarisation correspondant aux points de repos à froid ( $V_{gs0} = 0V$ ,  $V_{ds0}=0V$ ), au gate-lag ( $V_{gs0} < V_p$ ,  $V_{ds0}=0V$ ) et au drain-lag ( $V_{gs0} < V_p$ ,  $V_{ds0}=15V$ ) on distinguera respectivement les tensions de pincement  $V_{p0}$ ,  $V_{pGL}$  et  $V_{pDL}$  (figure IV-3).



**Figure IV-3** : tension de pincement aux différents points de polarisation ( $V_{gs0} = 0V$ ,  $V_{ds0}=0V$ ) [noir], ( $V_{gs0} = -5V$ ,  $V_{ds0}=0V$ ) [bleu] et ( $V_{gs0} = 0V$ ,  $V_{ds0}=3V$ ) [rouge]

Le décalage de la tension de pincement observé peut être attribué à la variation de la densité de porteurs  $N_s$  en fonction du point de polarisation. Ces paramètres sont liés par l'équation IV-7 :

$$V_p = \phi_b - \Delta E_c - \frac{q \cdot N_s \cdot t_{bar}}{\epsilon_{bar}} \quad (IV-7)$$

En considérant que la variation du point de repos a un impact négligeable sur  $\phi_b$  et  $\Delta E_c$ , toute variation de  $N_s$  par l'activation des pièges donneurs ou receveurs d'électrons engendre un décalage de la tension de pincement. Ainsi, en notant  $N_s^{00}$ , la densité de porteurs à l'équilibre électrostatique mesurée en régime pulsé au point de polarisation (0V, 0V),  $N_s^{GL}$  sa variation observée en condition de gate-lag et  $N_s^{DL}$  sa variation en condition de drain-lag, nous pouvons définir  $N_s$  par l'expression  $N_s = N_s^{00} \pm N_s^{GL/DL}$ . Il devient aisé de démontrer que :

$$|V_{p0} - V_{pGL}| = \frac{q t_{bar} N_s^{GL}}{\epsilon_{bar}} \quad (IV-8)$$

$$|V_{pGL} - V_{pDL}| = \frac{q t_{bar} N_s^{DL}}{\epsilon_{bar}} \quad (IV-9)$$

ces deux expressions permettent de déduire respectivement les expressions du  $D_{it}$  en condition de gate-lag ( $D_{it,GL} = \epsilon_{bar} \frac{|V_{p0} - V_{pGL}|}{q \cdot t_{bar}}$ ) et de drain-lag ( $D_{it,DL} = \epsilon_{bar} \frac{|V_{pGL} - V_{pDL}|}{q \cdot t_{bar}}$ ).

Cette technique d'extraction que nous avons développée au sein du groupe PUISSANCE a fait l'objet d'une publication [163]. Nous l'avons appliquée dans cette étude à des transistors HEMTs InAlN/GaN à deux doigts de grilles présentant différentes longueurs drain-source ( $L_{ds}=1.5\mu\text{m}$  ;  $2.5\mu\text{m}$  ;  $3.5\mu\text{m}$  ;  $4.5\mu\text{m}$  et  $5.5\mu\text{m}$ ) et des longueurs de grilles différentes ( $L_g=100\text{nm}$  ;  $150\text{nm}$  ;  $250\text{nm}$ ). Le choix de travailler avec des composants présentant de faibles longueurs de grilles a été motivé par le fait que l'on travaille en régime pulsé. Les résultats obtenus sont consignés dans le tableau IV-1 suivant :

$L_g$ (nm)	$L_{ds}$ ( $\mu\text{m}$ )	$D_{it,GL}$	$D_{it,DL}$	$L_g$ (nm)	$L_{ds}$ ( $\mu\text{m}$ )	$D_{it,GL}$	$D_{it,DL}$
100	2.5	$5.7 \times 10^{13}$	$5.4 \times 10^{12}$	100	3.5	$3.1 \times 10^{13}$	$3.7 \times 10^{13}$
150	2.5	$3.1 \times 10^{13}$	$2.9 \times 10^{13}$	100	4.5	$2.6 \times 10^{13}$	$3.4 \times 10^{13}$
250	2.5	$3.7 \times 10^{13}$	$1.4 \times 10^{13}$	100	5.5	$2.8 \times 10^{13}$	$4.3 \times 10^{13}$

**Tableau IV-1** : quantités de  $D_{it}$  obtenues en conditions de gate-lag et de drain-lag sur des HEMTs InAlN/GaN

Les quantités de  $D_{it}$ , observées par cette méthode sont de l'ordre de  $10^{13}\text{eV/cm}$ . Celles obtenues en condition de gate-lag sont caractéristiques des pièges situés en dessous de la métallisation de grille, au niveau de la surface de la barrière d'InAlN. Alors que celles obtenues en condition drain lag, sont relatives aux phénomènes de piégeage ou de libération de charge en surface et plus profondément dans la couche tampon de GaN dans l'espace grille-drain.

Cependant, ces pièges sont considérés comme étant du même type et seraient majoritairement localisés en surface. Ils auraient pour origine physique les lacunes d'azote [164], les dislocations de types vis ou coin [165] [166] ou encore des complexes du type  $V_N-V_{Ga}$  [167].

### 3.2 Extraction du $D_{it}$ par les mesures $I_{ds}(V_{gs})$ en régime statique

La méthode de la pente sous le seuil est une méthode d'extraction de  $D_{it}$  effectuée à partir des mesures de caractéristiques Schottky  $I_d(V_{gs})$ . Elle a été mise au point en 1975 par Van Overstraeten et est relativement simple à mettre en œuvre. Elle a été développée pour des transistors MOS ; elle nécessite d'une part la connaissance de la capacité de l'oxyde et d'autre part, celle de la pente  $S$  obtenue à partir de la caractéristique  $I_{ds}(V_{gs})$ .  $S$  est considéré comme le « Subthreshold swing ». Elle correspond à la tension de grille nécessaire pour modifier le courant de drain en une décade. Son expression théorique est la suivante [168] [169] [170]:

$$S = \frac{kT}{q} \ln(10) \left( 1 + \frac{C_{it} + C_q}{C_{ox}} \right) \quad (IV-10)$$

avec :

- $C_q = \frac{2q^2 m^*}{\pi \hbar^2}$  la capacité quantique et
- $C_{it} = qD_{it}$  la capacité d'interface

la capacité quantique ayant une valeur de l'ordre de  $1,6 \times 10^{-19} \text{ F.m}^{-1}$ , peut être négligée car elle est faible comparée à la capacité d'interface. On obtient alors l'équation IV-11 [168] [169] [170]:

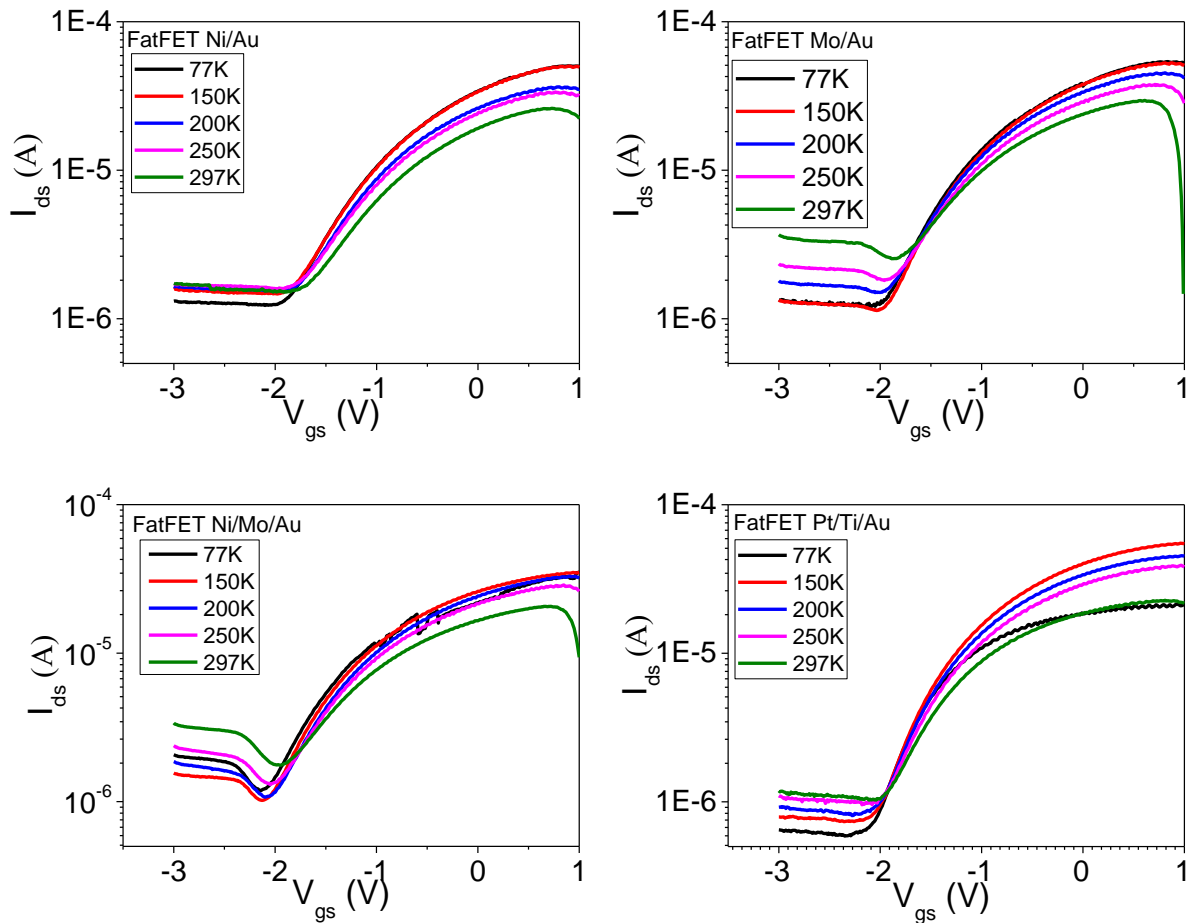
$$S = \frac{kT}{q} \ln(10) \left( 1 + \frac{C_{it}}{C_{ox}} \right) \quad (IV-11)$$

Ainsi, en associant la valeur de  $S$  extraite de l'évolution du courant  $I_{ds}$  en fonction de  $V_{gs}$ , à l'équation IV-11, on détermine la valeur de la capacité d'interface  $C_{it}$ , qui elle permet d'obtenir la quantité de  $D_{it}$  :

$$D_{it} = \frac{C_{it}}{q} \quad (IV-12)$$

La méthode de la pente sous le seuil a dans cette étude, été appliquée à des FatFETs présentant un développement et une grille de longueur  $100 \mu\text{m}$ . Ces derniers sont réalisés sur une hétérostructure de type InAlN/GaN ; ils présentent des grilles de types Ni/Au (30/400nm), Mo/Au (30/400nm), Ni/Mo/Au (5/30/400nm) et Pt/Ti/Au (5/30/400nm). Les mesures de  $I_{ds}$  en

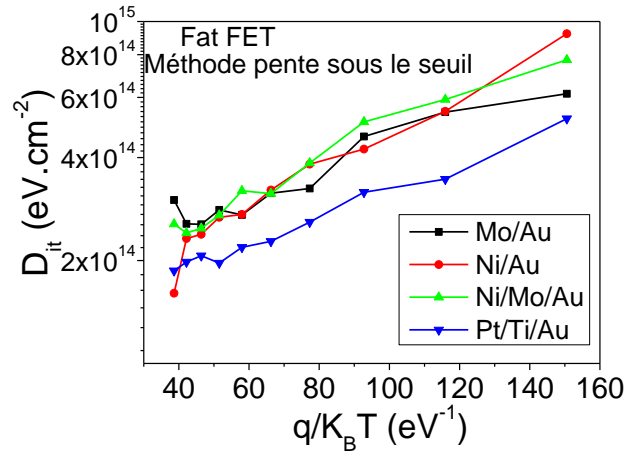
fonction de  $V_{gs}$  (-3V à 1V) à  $V_{ds} = 10\text{mV}$ , de ces transistors pour des températures allant de 77K à 297K sont représentées sur la figure IV-4 suivante.



**Figure IV-4** : caractéristiques  $I_{ds}(V_{gs})$  des FatFets Ni/Au, Mo/Au, Ni/Mo/Au et Pt/Ti/Au pour des températures allant de 77K à 297K

La figure IV-4 révèle que les courants de drain des transistors mesurés sont du même ordre de grandeur. En effet, on note des valeurs  $I_{OFF}$  proches de  $10^{-6}\text{A}$  et de  $I_{ON}$  de quelques  $10^{-5}\text{A}$ . Ce faible rapport  $\frac{I_{ON}}{I_{OFF}}$  est attribué d'une part au fait que nous mesurons des FatFETs et d'autre part au fait que nous travaillons à faible  $V_{ds}$  afin de limiter l'impact des effets de canal court. Elle montre également un décalage de la tension de pincement en fonction de la température, phénomène qui est attribué à l'activation de pièges par échange d'énergie thermique.

A partir de ces caractéristiques  $I_{ds}(V_{gs})$ , les valeurs de  $D_{it}$  ont été déterminées selon la méthode de la pente sous le seuil. Les quantités de  $D_{it}$  en fonction de  $q/K_B T$  sont représentées sur la figure IV-5 ci-dessous.



**Figure IV-5** : quantités de  $D_{it}$  obtenues pour les FaFETs Mo/Au, Ni/Au, Ni/Mo/Au et Pt/Ti/Au en appliquant la méthode de la pente sous le seuil

Les quantités de  $D_{it}$  obtenues par cette méthode sont de l'ordre de  $10^{14}$  eV.cm<sup>-2</sup>, elles constituent une première approximation du  $D_{it}$  des FatFETs mesurés. En effet, la méthode de la pente sous le seuil supposant que les pièges présentent une distribution uniforme au niveau de l'interface, ne peut être considérée comme précise dans le cadre de cette étude car il a été démontré dans la littérature [171] que pour les transistors de puissance, les pièges d'interface ne présentent pas une répartition uniforme. Ainsi, pour plus de précision, il est nécessaire de travailler avec des méthodes d'extractions de  $D_{it}$  plus appropriées à nos structures.

### 3.3 Extraction du $D_{it}$ par les mesures $C(V_{gs})$

En utilisant des mesures de capacités en fonction de la tension  $V_{gs}$ , Nicollian et Brews [172] ont développé trois méthodes d'extractions. Il s'agit de la méthode Haute fréquence encore appelée méthode de Terman, la méthode basse fréquence et la méthode Haute Fréquence - Basse fréquence ou High Frequency – Low Frequency (HF-LF).

- **La méthode de Terman** consiste à comparer une mesure  $C(V)$  obtenue à haute fréquence avec une courbe théorique idéale ne présentant aucun effet de piège [173]. La difficulté de cette technique réside dans le fait que le calcul de cette courbe théorique nécessite la connaissance précise du profil de dopage du semi-conducteur, or ceci n'est pas toujours le cas.
- **La méthode basse fréquence** consiste à comparer la courbe théorique idéale d'une caractéristique  $C(V)$  [174] à une mesure  $C(V)$  en basse fréquence où les pièges



d'interfaces peuvent répondre à la tension alternative appliquée car le phénomène de piégeage/dé-piégeage des porteurs sur ces niveaux d'énergie est relativement lent. Cependant, comme la précédente, cette méthode nécessite la connaissance du profil de dopage ; elle ne sera pas non plus utilisée dans le cadre de cette étude. L'inconvénient majeur de ces deux méthodes réside dans le fait que l'on ne connaît pas avec exactitude la position de l'énergie des états d'interfaces [175].

- **La méthode Haute Fréquence - Basse Fréquence**(High Frequency-Low Frequency) : c'est une méthode assez simple à mettre en œuvre et couramment utilisée dans la littérature [176]. Son principe est de soustraire la contribution de la charge d'espace à haute fréquence de la contribution de la charge d'espace et de la contribution d'états d'interface issue de la caractéristique C(V) en basse fréquence [177]. Elle consiste à comparer les mesures C(V) obtenues en Hautes et Basses Fréquences, et permet ainsi de s'affranchir de la connaissance du profil de dopage. Il est cependant à noter que les quantités soustraites sont quelque peu différentes, ce qui crée une certaine imprécision pour cette méthode (Nicollian et Brews ont effectué une discussion complète de ce point [172]). Nous présentons sur la figure IV-6 le schéma équivalent d'une capacité  $C_{gs}$  en basse fréquence et haute fréquence dans le cas d'un MOS.



**Figure IV-6:** (a) et (b) sont respectivement le schéma équivalent en basse fréquence et haute fréquence de la capacité  $C_{gs}$  d'un MOS.

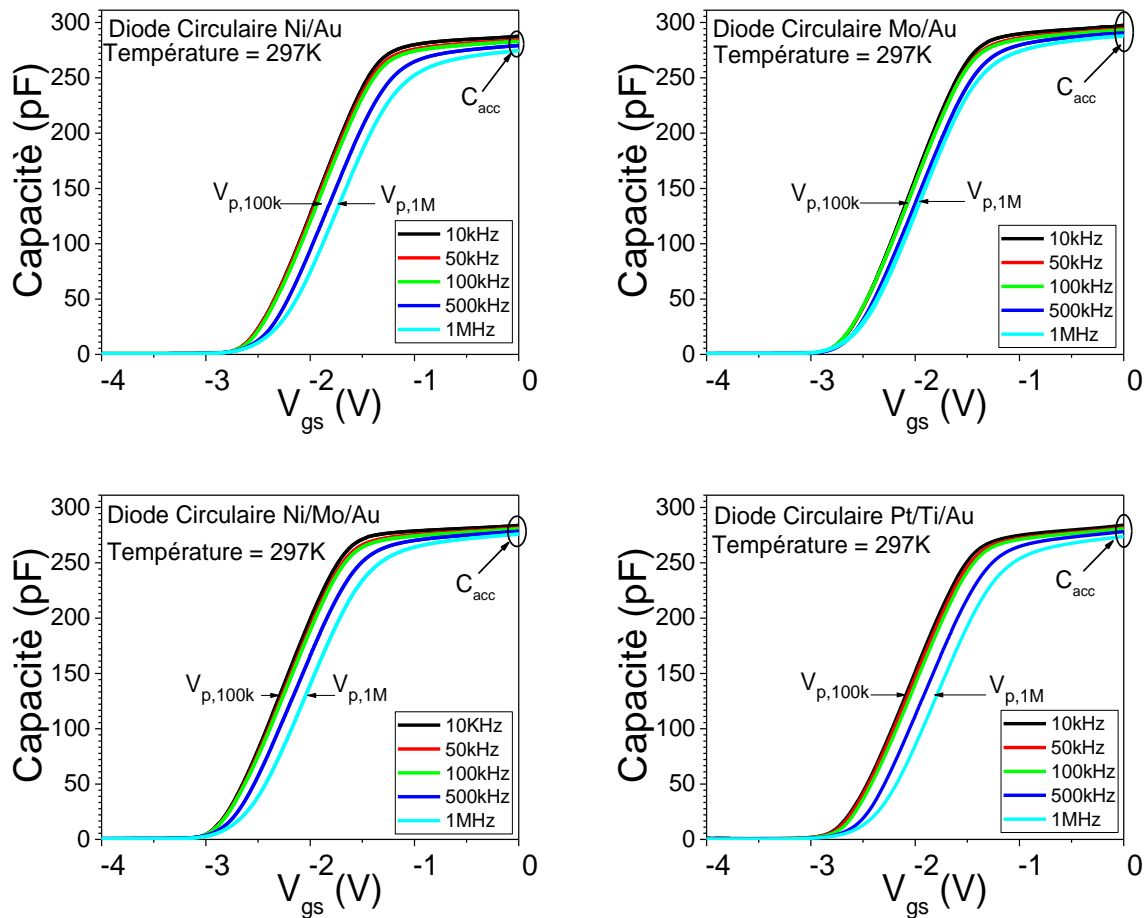
A partir de ces mesures, l'extraction du  $D_{it}$  se fait aisément en appliquant la formule suivante [168] [169] :

$$D_{it} = \frac{C_{ox}}{q^2} \left( \frac{C_{lf}/C_{ox}}{1-C_{lf}/C_{ox}} - \frac{C_{hf}/C_{ox}}{1-C_{hf}/C_{ox}} \right) \quad (IV-13)$$

Où  $C_{lf}$ ,  $C_{hf}$  et  $C_{ox}$  sont respectivement la capacité en basse fréquence, la capacité en haute fréquence et la capacité surfacique d'oxyde, laquelle est considérée dans cette étude

comme équivalente à la capacité d'accumulation ( $C_{acc}$ ) déterminée expérimentalement à partir des mesures  $C(V)$  à  $V_{gs}=0V$  comme indiqué à la figure IV-7.

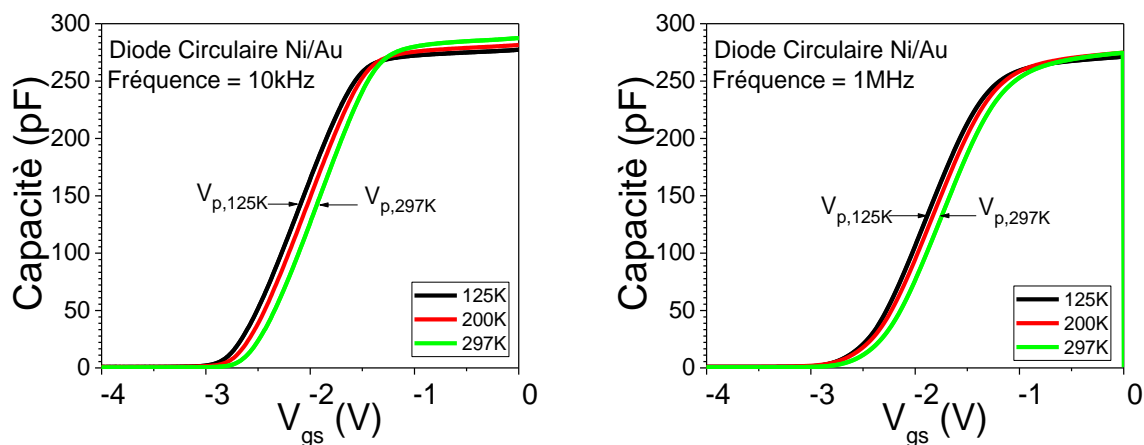
Pour appliquer cette dernière méthode, les mesures de capacités (en haute et basse fréquences) ont été effectuées grâce à un impédance-mètre dont la sensibilité pour les mesures de capacité est de l'ordre du pF. Des mesures effectuées sur des transistors HEMTs de développement  $2 \times 25 \mu m$  de  $L_g$  100nm, 150nm et 250nm et de  $L_{ds}$  1.5 $\mu m$ , 2.5 $\mu m$ , 3.5 $\mu m$ , 4.5 $\mu m$  et 5.5 $\mu m$  épitaxiés sur une hétérostructure de type AlGaN/GaN, se sont révélées inexploitable car les capacités grille-source de ces transistors sont très faibles (de l'ordre de  $10^{-13}F$ ) comparées à la sensibilité de l'impédance mètre. D'autres mesures de  $C(V)$  ont été effectuées sur des capacités circulaires (Ni/Au, Mo/Au, Ni/Mo/Au et Pt/Ti/Au) de diamètre 100 $\mu m$ , fabriquées sur une hétérostructure de type InAlN/GaN. Les mesures  $C(V_{gs})$  obtenues à température ambiante pour des fréquences comprises entre 10kHz et 1MHz sont représentées figure IV-7.



**Figure IV-7** : caractéristiques  $C(V_{gs})$  de diodes circulaire Mo/Au, Ni/Au, Ni/Mo/Au et Pt/Ti/Au à  $T=297K$  pour des fréquences allant de 10KHz à 1MHz

La figure IV-7, montre que la tension de pincement, qui ici est la tension  $V_{gs}$  déduite grâce à une extrapolation sur l'axe des abscisses, de la zone linéaire de la caractéristique  $C(V_{gs})$ , reste quasi identique pour les fréquences comprises entre 10KHz et 100KHz et varie entre les fréquences 100KHz et 1MHz comme en témoigne sa valeur à 100KHz ( $V_{p,100K}$ ) et à 1MHz ( $V_{p,1M}$ ). Ce comportement est retrouvé pour l'ensemble des capacités analysées et peut être expliqué par l'activation, avec l'augmentation de la fréquence, de pièges rapides. En régime d'accumulation, c'est-à-dire à  $V_{gs}=0V$ , quelle que soit la diode circulaire considérée (Ni/Au, Mo/Au, Ni/Mo/Au ou Pt/Ti/Au), la capacité obtenue notée  $C_{acc}$  est de l'ordre de 275pF à 10KHz. Elle présente avec l'augmentation de la fréquence d'excitation, une légère baisse, laquelle peut être attribuée au fait que la quantité de pièges ayant le temps de réagir diminue avec la fréquence.

Nous nous intéressons à présent, à l'évolution de la caractéristique  $C(V_{gs})$  en fonction de la température. Pour cela, pour des fréquences de 10KHz et de 1MHz, nous avons réalisé sur les différentes diodes (Ni/Au, Mo/Au, Ni/Mo/Au ou Pt/Ti/Au), des mesures  $C(V_{gs})$  à des températures allant de 297K à 77K par pas de 25K. Par souci de lisibilité, seules les résultats à  $T=125K$ , 200k et 297K, relatifs à la diode Ni/Au, sont présentés figure IV-8.

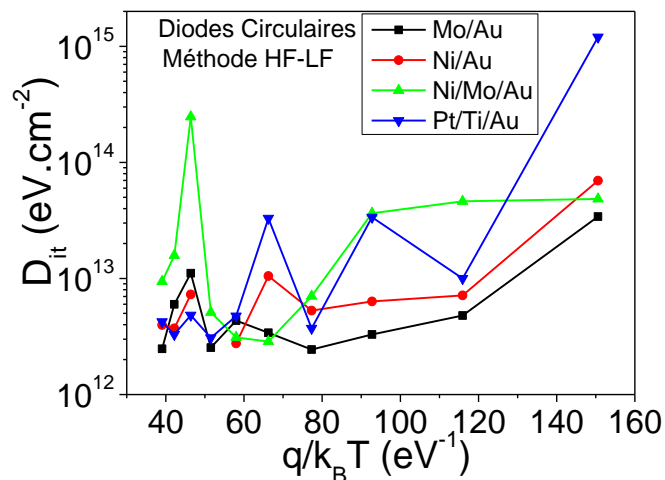


**Figure IV-8** : caractéristiques  $C(V_{gs})$  de la diode circulaire, Ni/Au à des fréquences de 10KHz et 1MHz, pour des températures allant de 297K à 125K

Ces résultats montrent que la tension de seuil varie en fonction de la température. En effet, pour une fréquence de 10KHz, la tension seuil à  $T=125K$  notée  $V_{p,125K}$  est égale à -2.12V alors qu'à  $T=295K$ , elle est égale à  $V_{p,297K} = -1.94V$ . A 1 MHz, on a  $V_{p,125K} = -1.89V$  et  $V_{p,295K} = -1.73V$ . On a donc, avec l'augmentation de la température, un décalage de la tension de seuil

vers les valeurs positives. Ceci peut être associé à l'activation, par échange d'énergies thermiques, de défauts profonds présents au niveau des interfaces des structures étudiées.

Après avoir analysé les différentes mesures  $C(V_{gs})$  effectuées, la méthode haute-basse fréquence a été appliquée à différentes températures et les quantités de  $D_{it}$  des diodes Ni/Au, Mo/Au, Ni/Mo/Au et Pt/Ti/Au, de diamètre  $100\mu\text{m}$  sont représentées ci-dessous.



**Figure IV-9** : quantités de  $D_{it}$  obtenues pour les diodes Mo/Au, Ni/Au, Ni/Mo/Au et Pt/Ti/Au en appliquant la méthode haute-basse fréquence

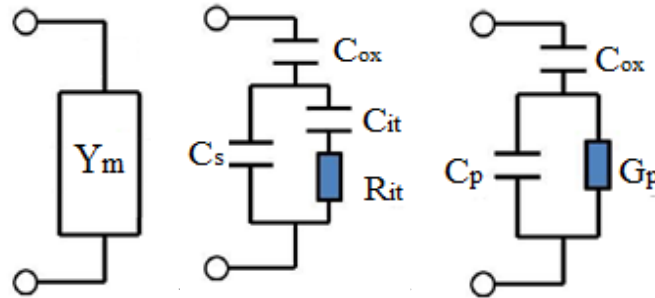
La figure IV-9 montre que les différentes diodes analysées présentent des quantités de  $D_{it}$  comprises entre  $10^{12}$  et  $10^{14}$  eV.cm<sup>-2</sup>. Leurs évolutions en fonction de la température n'est pas « homogène ». En effet, pour une diode donnée, la quantité de  $D_{it}$  à 77K est globalement supérieure à celle à 297K. Ce comportement est attribué à l'activation à basses températures de pièges peu profonds.

### 3.4 Extraction du $D_{it}$ par la méthode de la conductance $G(V)$

L'idée d'utiliser la conductance afin d'extraire des informations sur les états d'interfaces, vient du fait que capacité et conductance sont liées par la relation de Kramers-Kronig [178]. La conductance est dans le cas des matériaux de type N, directement liée à la perte d'énergie fournie par l'échange entre les pièges des états d'interface et la bande de conduction. Ainsi, Nicollian et Gotzberger ont proposé en 1967 [169], une méthode d'extraction du  $D_{it}$  appelée méthode de la conductance. L'intérêt majeur de celle-ci comparée aux méthodes présentées en amont, réside dans le fait qu'elle permet en plus du  $D_{it}$ , d'accéder

à la section de capture à l'interface ( $\sigma$ ) mais aussi, à la constante de temps de dispersion ( $\tau$ ) des pièges.

Une structure MOS idéale étant assimilée à un condensateur parfait, Nicollian et Gotzberger ont proposé, pour représenter les états d'interface observés au sein d'une structure réelle non-idéale, de remplacer la capacité idéale  $C$  par une capacité  $C_p$  en parallèle avec une conductance  $G_p$  (figure IV-10-c).



**Figure IV-10** : (a), (b) et (c) représente schéma équivalent d'un transistor MOS prenant en compte les effets de piège à l'interface  $C_{it}$  et  $R_{it}$ .

Ainsi, la méthode consiste à mesurer à différentes fréquences, l'admittance  $Y_m$  et d'en extraire la conductance parallèle définie dans le cas d'un défaut ponctuel selon les équations [168] [179] :

$$C_p = C_s + \frac{C_{it}}{1 + \omega^2 \tau^2} \quad (\text{IV-14})$$

$$\frac{G_p}{\omega} = \frac{C_{it} \omega \tau}{1 + \omega^2 \tau^2} = \frac{q \omega \tau D_{it}}{1 + \omega^2 \tau^2} \quad (\text{IV-15})$$

avec :

- $\tau$  : la constante de temps du piège
- $\omega$  la pulsation du signal de mesure

Il est à noter que la courbe  $\frac{G_p}{\omega}$  présente un maximum qui vaut  $\frac{C_{it}}{2}$  pour  $\tau = \tau_m$  et  $\omega \tau_m = 1$ . En ce point le  $D_{it}$  s'extrait aisément selon la formule suivante [168] [179] :

$$D_{it} \approx \frac{2.5}{q} \left( \frac{G_p}{\omega} \right)_{max} \quad (\text{IV-16})$$

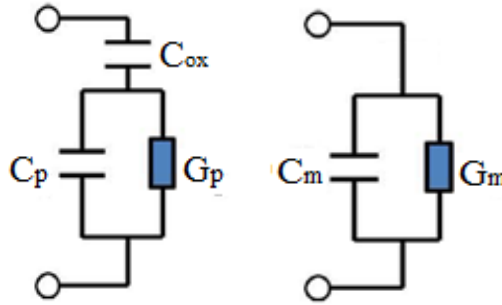
En pratique, les pièges rencontrés sont plutôt distribués en énergie. La capture ou l'émission de porteurs proviennent alors en premier lieu des pièges situés tout près du niveau

de Fermi (à quelques  $kT/q$ ). Cela induit une dispersion en fonction du temps de la réponse des pièges. Ainsi, les expressions de  $C_p$  et  $G_p$  sont égales à [168] [179]:

$$C_p = C_s + \frac{C_{it}}{\omega\tau \cdot \tan(\omega\tau)} \quad (\text{IV-17})$$

$$\frac{G_p}{\omega} = \frac{C_{it}}{2\omega\tau} \ln(1 + \omega^2\tau^2) = \frac{D_{it}q}{2\omega\tau} \ln(1 + \omega^2\tau^2) \quad (\text{IV-18})$$

Cette méthode d'extraction du  $D_{it}$  est particulièrement puissante, elle est considérée comme étant la plus sensible des méthodes de détermination de  $D_{it}$  car elle peut permettre de mesurer des  $D_{it}$  de l'ordre de  $10^8$  à  $10^9 \text{ cm}^{-2} \text{ eV}^{-1}$  [180]. L'application de cette méthode a débuté par la mesure de la conductance à l'impédance-mètre. Ce dernier assimile la structure MOS à un circuit équivalent constitué d'une capacité  $C_m$  en parallèle avec une conductance  $G_m$  Figure IV-11.

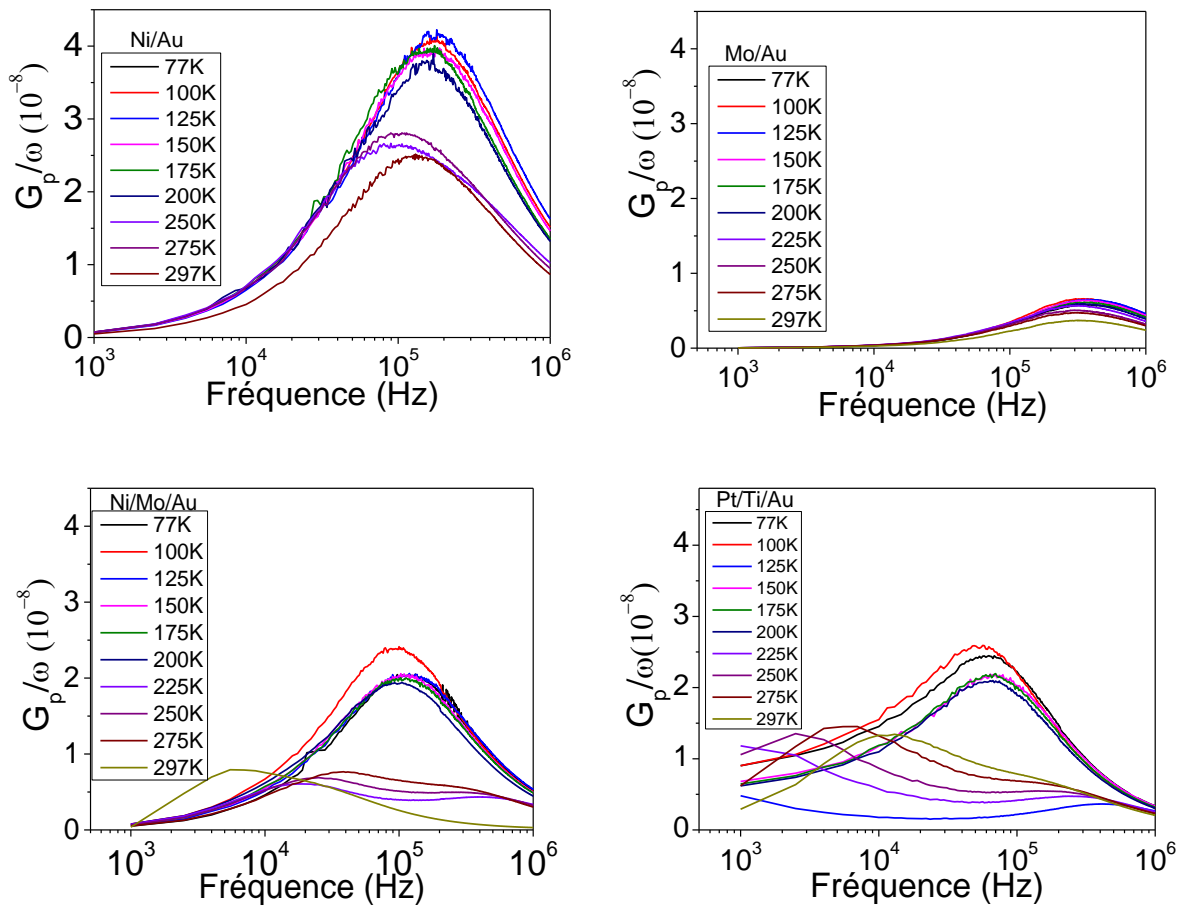


**Figure IV-11** : schéma équivalent d'une structure MOS vue par l'Impédance-mètre

La conductance  $G_p$  est alors déterminée en appliquant la formule suivante [168] [179] :

$$G_p = \frac{\omega^2 C_{ox}^2 G_m}{G_m^2 + \omega^2 (C_{ox} - C_m)^2} \quad (\text{IV-19})$$

Avec la méthode de la conductance, nous avons tenté de déterminer les quantités de  $D_{it}$  dans des structures de type HEMTs présentant des grilles Ni/Au réalisées sur une hétérostructure AlGaIn/GaN et présentant un  $W$  de  $2 \times 25 \mu\text{m}$ . Cependant les caractéristiques  $\frac{G_p}{\omega}(f)$  obtenues se sont révélées d'entrée de gamme (1KHz) importante ce qui témoigne d'une perte d'énergie due à des pièges profonds possédant un temps de relaxation inférieur à la sensibilité minimale de notre impédance-mètre (1ms). Les mesures effectuées sur les capacités circulaires (Ni/Au, Mo/Au, Ni/Mo/Au et Pt/Ti/Au) de diamètre  $100 \mu\text{m}$  réalisées sur les hétérostructures InAlN/GaN, ont permis d'obtenir les caractéristiques  $\frac{G_p}{\omega}(f)$  consignées ci-dessous.

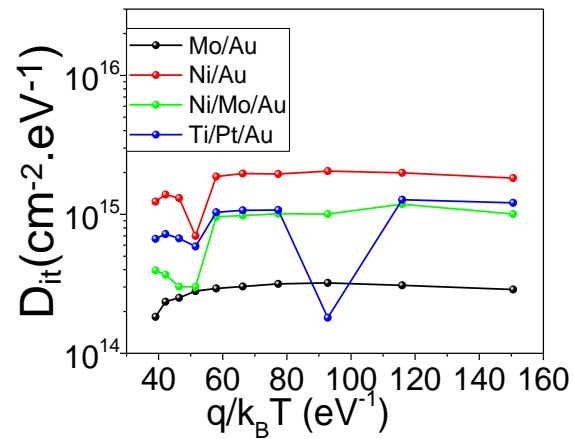


**Figure IV-12** : caractéristiques  $\frac{G_p}{\omega}$  en fonction de la fréquence pour des diodes Ni/Au, Mo/Au, Ni/Mo/Au et Pt/Ti/Au et à différentes températures

Les valeurs de conductance les plus importantes sont obtenues pour la diode Ni/Au et les plus faibles, pour la diode Mo/Au; ceci laisse suggérer que les quantités d'état d'interface les plus importantes sont localisées dans la diode Ni/Au alors que les plus faibles sont dans la diode Mo/Au.

L'amplitude des pics de conductance diminue avec l'augmentation de la température ce qui est lié à une variation de la densité d'états d'interface. Pour toutes les diodes (exceptée celle utilisant la métallisation Mo/Au), il y a un décalage de la position des pics de conductance vers les hautes fréquences, lorsque la température diminue, cette dispersion est davantage visible sur les diodes circulaires Ni/Mo/Au et Pt/Ti/Au. On note aussi qu'il y a globalement deux valeurs maximales vers lesquelles les pics de conductance convergent ; celles-ci dépendent de la gamme de température explorée. La première est atteinte pour des températures comprises entre 297K et 225K et la deuxième pour des températures situées entre 200K et 77K.

Les quantités de pièges d'états d'interfaces extraites sont représentées ci-dessous.

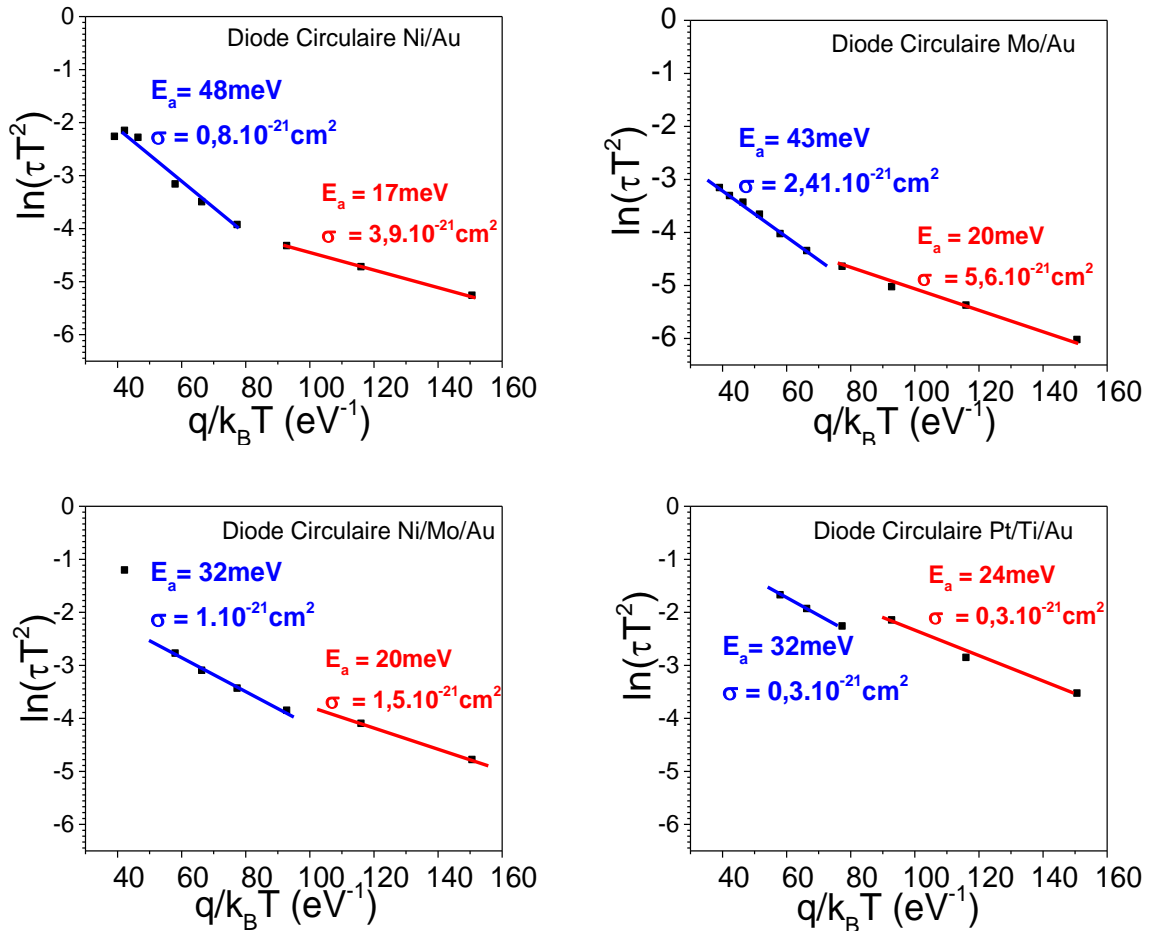


**Figure IV-13** : quantités de  $D_{it}$  obtenues pour les diodes Mo/Au, Ni/Au, Ni/Mo/Au et Pt/Ti/Au en appliquant la méthode de la conductance

Celles-ci montrent que les  $D_{it}$  les plus importantes sont obtenues avec la structure Ni/Au dans laquelle ils sont de l'ordre de  $1.10^{15} \text{cm}^{-2} \text{eV}^{-1}$  contre  $1.10^{14} \text{cm}^{-2} \text{eV}^{-1}$  pour la structure Mo/Au. Ces quantités de défauts sont importantes comparées aux valeurs habituellement obtenues dans la littérature.

La détermination du  $D_{it}$  par cette méthode nous permet d'extraire l'énergie d'activation apparente  $E_a$  ainsi que la section de capture  $\sigma$  des pièges présents, par une simple représentation d'une droite d'Arrhenius  $\text{Ln}(\tau T^2)$  en fonction de  $q/ KT$ .





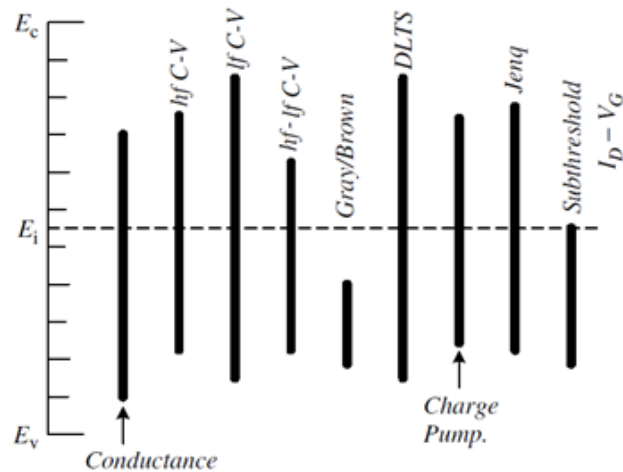
**Figure IV-14** : droites d'Arrhenius  $\ln(\tau T^2)$  en fonction de  $q/ kT$  relatives aux diodes Ni/Au, Mo/Au, Ni/Mo/Au et Pt/Ti/Au

Les différentes courbes obtenues selon la loi d'Arrhenius illustrent le phénomène de deux mécanismes de piégeage, l'un activé à basse température et l'autre à haute température. Les mécanismes de piégeages observés sont à émission de trous. Les différentes énergies d'activation ainsi que les sections de capture correspondantes sont répertoriées au niveau de la figure IV-14. On note que pour des températures comprises entre 225K et 297K, les pièges nécessitent une énergie d'activation plus importante que pour les températures situées entre 200K et 77K. En outre, les sections de capture sont de l'ordre de  $10^{-21} \text{ cm}^2$ ; elles sont globalement plus élevées à température cryogénique.

### 3.5 Comparaison des quantités de $D_{it}$ extraites avec les différentes méthodes d'extraction

Les quantités de  $D_{it}$  obtenues par la méthode du  $g_m$  pulsé n'ont été extraites que sur des composants HEMTs InAlN/GaN de faibles longueurs aussi, elles n'entrent pas en compte dans cette comparaison.

Les  $D_{it}$  obtenues par la méthode de la pente sous le seuil ont été appliquées à des FatFETs alors que les méthodes de Haute Fréquence – Basse Fréquence et de conductance  $G(V)$  ont quant à elles été appliquées à des diodes circulaires de diamètre  $100\mu\text{m}$ , la comparaison de ces quantités n'est pas très appropriée malgré le fait que les métaux utilisés pour la réalisation des contacts Schottky sont les mêmes et présentent les mêmes épaisseurs. En outre, les quantités de  $D_{it}$  obtenues sur les capacités circulaires en appliquant la méthode haute-basse fréquence sont inférieures à celles obtenues avec la méthode de la conductance, ce résultat se justifie par le fait que la méthode de la conductance est beaucoup plus sensible que la méthode haute-basse fréquence (HF-LF). Elle permet alors d'activer des pièges plus profonds comme indiqué sur la figure IV-15 [168].



**Figure IV- 15:** Largeur de bande sondée par les différentes méthodes de spectroscopie de défauts d'interface

Les quantités de  $D_{it}$  obtenues dans cette étude sont importantes comparées à celles généralement trouvées dans la littérature qui sont de l'ordre de  $10^{11}$ ,  $10^{12}\text{cm}^{-2}\text{eV}^{-1}$ . Cela est probablement dû au fait que nous travaillons sur des composants présentant des contacts Schottky de surfaces relativement élevées ( $10.10^{-5}\text{cm}^2$  dans le cas des fatFETs et  $7,8.10^{-5}\text{cm}^2$

dans le cas des diodes circulaires). En effet plus la surface de contact est importante, plus grande est la probabilité de rencontrer des défauts.

	$D_{it} \text{ (cm}^{-2} \cdot \text{eV}^{-1})$		$D_{it} \text{ (cm}^{-2} \cdot \text{eV}^{-1})$		$D_{it} \text{ (cm}^{-2} \cdot \text{eV}^{-1})$		$D_{it} \text{ (cm}^{-2} \cdot \text{eV}^{-1})$	
	Ni/Au		Mo/Au		Ni/Mo/Au		Pt/Ti/Au	
	77K	297K	77K	297K	77K	297K	77K	297K
<b>Pente sous le seuil</b>	$6,5 \cdot 10^{14}$	$3,3 \cdot 10^{14}$	$9,2 \cdot 10^{14}$	$1,6 \cdot 10^{14}$	$7,7 \cdot 10^{14}$	$2,6 \cdot 10^{14}$	$5,2 \cdot 10^{14}$	$2,1 \cdot 10^{14}$
<b>Méthode haute-basse fréquence</b>	$7 \cdot 10^{13}$	$4 \cdot 10^{12}$	$3,4 \cdot 10^{13}$	$2,5 \cdot 10^{12}$	$4,8 \cdot 10^{13}$	$9,4 \cdot 10^{12}$	$1,2 \cdot 10^{12}$	$4,2 \cdot 10^{12}$
<b>Méthode de la conductance</b>	$1,8 \cdot 10^{14}$	$1,2 \cdot 10^{15}$	$2,8 \cdot 10^{14}$	$1,8 \cdot 10^{14}$	$1 \cdot 10^{15}$	$4 \cdot 10^{14}$	$1,2 \cdot 10^{15}$	$6,6 \cdot 10^{14}$

**Tableau IV-2** : quantités de  $D_{it}$  obtenues par les différentes méthodes d'extraction à des températures de 77K et 297K

## 4. Conclusion

Nous avons dans ce chapitre étudié différentes méthodes d'extraction du  $D_{it}$ . Il s'agit des méthodes de la conductance pulsé ( $g_m$  pulsé), de la pente sous le seuil, de la méthode haute-basse fréquence et de la conductance.

Les valeurs de  $D_{it}$  obtenues par la méthode du  $g_m$  pulsé sur des transistors HEMTs présentant des longueurs de grille et des espacements drain-source différents, sont du même ordre de grandeur ( $10^{13} \text{eV/cm}^{-2}$ ). Les quantités de  $D_{it}$  obtenues avec la méthode de la pente sous le seuil à des FatFET de développement et de longueur de grille égale à  $100 \mu\text{m}$ , sont de quelques  $10^{14} \text{eV/cm}^{-2}$ . Elles sont probablement sous-estimées car cette technique d'extraction suppose que les pièges d'interface présentent une distribution uniforme.

Les méthodes d'extraction de  $D_{it}$  HF- LF et  $G(V)$  sont quant à elles, appliquées à des diodes circulaires présentant un diamètre de  $100 \mu\text{m}$ . La première est limitée par les pièges situés à proximité du bord de la bande de conduction. Ceux-ci ont un temps de réponse très court (inférieur à la ms). Les résultats obtenus par cette technique sont compris entre  $10^{12} \text{eV/cm}^{-2}$  et  $10^{13} \text{eV/cm}^{-2}$ . La deuxième méthode qui est celle de la conductance est considérée comme la plus sensible et la plus complète parmi celles étudiées car elle permet d'une part d'investiguer un gap plus large et d'autre part, de déterminer en plus du  $D_{it}$ , la section de capture ainsi que les

énergies d'activation des pièges. Ces derniers paramètres varient en fonction de la gamme de températures investiguée. Globalement, ces différentes méthodes d'extraction ont permis de mettre en exergue l'activation à basses températures de pièges profonds par échange d'énergie thermique justifiant le fait que les  $D_{it}$  à températures cryogéniques sont supérieures à celles obtenues à température ambiante.

## Bibliographie

- [161] P.Viktorovitch, «passivation des semiconducteurs III-V» *Revue de Physique appliquée*, vol. 25, pp. 895-914, 1990.
- [162] M.Gassoumi, J. M. Bluet, F. Chekir, I. Dermoul, H. Maaref, G. Guillot, A. Minko, V. Hoel et C. Gaquière, «Deep levels and nonlinear characterizatio of AlGa<sub>N</sub>/Ga<sub>N</sub> HEMTs on silicon carbide substrate,» *Microelectronics Journal*, vol. 40, n° 18, pp. 1161-1165, 2009.
- [163] A. Agboton, N. Defrance, P. Altuntas, F. Lecourt, Y. Douvry, V. Hoel, A. Soltanie et J.-C. De-Jaeger, «Emphasis on trap activity in AlGa<sub>N</sub>/Ga<sub>N</sub> HEMTs through temperature dependent pulsed I-V characteristics,» *The European Physical Journal Applied Physics*, 2013.
- [164] A. Arehart, A. Corrion, C. Poblen, J.S.Speck, U. Mishra et A.A.Ringel, «Deep Level optical and thermal spectroscopy of trapin n-Ga<sub>N</sub> grown by ammonia moleculat beam epitaxy,» *Applied Physics Letters*, vol. 93, n° 111, pp. 101-112, 2008.
- [165] Z. Fang, D.C.Look et a. L.Polenta, «Dislocation related electron capture behaviour of trap in n-type Ga<sub>N</sub>,» *Journal of Physics: Condensed Matter*, vol. 14, n° 148, p. 13061, 2002.
- [166] C. Soh, S.J.Chua, H.F.Lim, D.Z.Chi, W.Liu et S. Tripathy, «Identification of deep levels in Ga<sub>N</sub> associated with dislocations,» *Journal of Physics : Condensed Matter*, vol. 16, n° 134, p. 6305, 2004.
- [167] Y.Tokuda, Y.Matsuoka, H. Ueda, O. Ishiguro, T. Kashi. et N.Soejima, «DLTS study of n-type Ga<sub>N</sub> grown by MOCVD on ga<sub>N</sub> Substrates,» *Superlattices and Microstructures*, vol. 40, n° 14-6, pp. 268-273, 2006.
- [168] D. Schroder, *Semiconductor Material and Device Characterization*, New York: John Wiley & sons, 1990, p. 275.
- [169] E. Nicollian et A. Goetzberger, «The Si-SiO<sub>2</sub> Interface-Electrical Properties as Determined by the Metal-Insulator-Silicon Conductance Technique,» *The Bel System Technical Journal*, 1967.

- [170] J.W.Ching, X. Zhao et T. Palacios, «Estimation of Trap Density in AlGaIn/GaN HEMTs from Subthreshold Slope Study,» chez *Device Research Conference*, Notre Dame, 2007.
- [171] M. S. Sze et K. Kwok, «Physics of Semiconductor Devices,» chez *3<sup>ème</sup> édition*, Wiley, New Jersey, 2006.
- [172] E. Nicolian et J. R. Brews, «MOS (Metal Oxide Semiconductor) Physics and Technology,» Wiley, New York, 1982.
- [173] L. M. Terman, «An Investigation of surface States at a silicon/silicon oxide interface employing metal-oxide-silicon-diodes.,» *Solid-State Electronics*, vol. 5, n° 15, pp. 285-299, 1962.
- [174] C. Berglund, «Surface states at steam-grown silicon-silicon dioxide interfaces,» *Electron Devices, IEEE Transaction on*, vol. 13, n° 110, pp. 701-705, 1966.
- [175] E. Nicollian et J. R. Brews, MOS (Metal Oxide Semiconductor) physics and technology, John Wiley and Sons, 1982, pp. 87,94,107,108.
- [176] M.Passlack, K. Rajagopalan, J.Abrokwah et J. Droopad, «Implant free high-mobility flatband MOSFET: principle of operation,» *IEEE Transction on Electron Devices*, vol. 53, pp. 2454-2459, 2006.
- [177] R. Castagne et A. Vapaille, «Description of the SiO<sub>2</sub>-Si interface properties by means of very low frequency MOS capacitance measurements,» *Surface Science*, vol. 28, n° 11, pp. 157-193, 1971.
- [178] R. Kronig et H. A. Kramers, «La diffusion de la lumière par les atomes,» *Atti. Congr. Intern. Fisici Como*, vol. 2, pp. 545-557, 1927.
- [179] E. Nicollian et J. R. Brews, MOS (Metal oxide semiconductor) Physics and Technology, New Jersey: John Wiley and sons, 1982, p. 183.
- [180] N. Johnson, «Measurement of semiconductor insulator interface sates by constant capacitance deep level transient spectroscopy,» *Journal of vacuum Science and Technology*, vol. 21, pp. 303-314, July, 1982.



# Conclusion générale et Perspectives

Le travail réalisé tout au long de cette thèse a consisté à étudier de façon théorique et expérimentale, des dispositifs à hétérojonction destinés à des applications de puissance en bande Q (40.5- 43.5GHz). Ce travail financé par l'Agence Nationale de la Recherche (ANR), a été réalisé au sein du groupe Composants et Dispositifs Microondes de Puissance de l'Institut d'Electronique de Microélectronique et de Nanotechnologie (IEMN).

Ce manuscrit a débuté par une présentation des propriétés des matériaux III-N. Les différentes structures cristallines du GaN ont été exposées et les méthodes de croissance relatives à sa forme wurtzite qui est la plus stable et la plus apte à la réalisation de transistor HEMTs de puissance, ont été analysées. Une étude des avantages et inconvénients des différents substrats pouvant accueillir des hétérostructures HEMTs a été effectuée. Nous nous sommes ensuite intéressés aux propriétés électroniques du GaN puis aux propriétés physiques des hétérojonctions Al(In,Ga)N/GaN. Parmi ces dernières, on a mis en évidence les polarisations spontanées et piézoélectriques qui sont des phénomènes majeurs de la formation du gaz bidimensionnel d'électrons. Nous avons ensuite évoqué et analysé l'impact des différentes couches constitutives d'une hétérostructure typique, destinée à la réalisation d'un transistor HEMT. Puis, les effets de pièges ont été abordés avant que l'état de l'art des transistors HEMTs Al(In, GaN)/GaN ne soit établi.

Le deuxième chapitre de ce travail de thèse a eu pour objectif de présenter et d'étudier les contacts constitutifs d'un transistor HEMT à savoir, les contacts Schottky et ohmique.

L'étude des contacts Schottky a consisté à comparer des grilles avec métallisations Ni/Au(30/400nm), Mo/Au(30/400nm), Ni/Mo/Au(5/30/400) et Pt/Ti/Au(5/30/400) réalisées sur des FatFETs, en les caractérisant au travers du type de barrière (homogène ou inhomogène) qu'ils présentent. Ainsi, après avoir évoqué différents modèles de formation de la barrière Schottky (Schottky-Mott, Bardeen, Cowley-Sze, Werner etc.), nous avons tenté d'identifier en fonction de la température, les différents modes de conduction s'opérant au sein de ce type de contact. L'extraction de  $\eta$  et  $\phi_b$  à partir de la caractéristique  $I_{ds}(V_{gs})$  pour des températures



allant de 77K à 297K, a permis de mettre en exergue un mode de conduction autre que thermoïonique (TE). L'extraction de l'énergie caractéristique  $E_{00}$  relative à ces contacts, déterminée en utilisant l'évolution des valeurs de  $\eta$  extraites en fonction de la température a permis de déterminer deux modes de transports des électrons au niveau des barrières des dispositifs Schottky. Il s'agit d'un mode de conduction par effet tunnel (FE) qui avec l'augmentation de la température devient un mode d'émission thermoïonique assisté par effet de champ (TFE). La modélisation de ces contacts selon le modèle Schottky-Mott a montré que ce modèle peut être considéré comme satisfaisant pour les diodes Ni/Au et Mo/Au mais pas pour les diodes Ni/Mo/Au et Pt/Ti/Au qui présentent une différence considérable entre  $\phi_b$  et  $\phi_{FB}$ . Ce résultat suggérant la présence d'inhomogénéités de barrière au moins pour ces deux derniers contacts. Afin de confirmer cette hypothèse, nous avons identifié la présence d'une anomalie de type  $T_0$  dans l'ensemble des contacts analysés. Cependant cette technique a permis d'identifier que l'inhomogénéité au niveau du contact Mo/Au est moins importante que celle des autres contacts. Les diodes étant inhomogènes, une modélisation selon le modèle de Werner a été conduite, et les résultats ont permis d'obtenir une hauteur de barrière  $\phi_b$  ainsi qu'une déviation standard  $\sigma$  associée à chacune des gammes de températures 297K-150K et 125K-77K. Cependant, les inhomogénéités observées se sont révélées moins importantes lorsque les températures se situent entre 295K et 150K. L'analyse du diagramme de Richardson modifié a été effectuée afin d'étudier la validité du modèle de Werner. Cette technique basée sur l'extraction d'une valeur expérimentale de la constante de Richardson, laquelle est ensuite comparée à sa valeur théorique, a révélé que le diagramme de Werner ne permet de modéliser les contacts Schottky analysés que pour des températures comprises entre 297K et 150K. Ce résultat s'explique par le fait que lorsque la température diminue, la conduction par effet thermoïonique assisté par effet de champ identifiée laisse progressivement place à une conduction par effet tunnel pur.

L'étude des contacts ohmiques a quant à elle consisté à caractériser un contact de type Ti/Al/Ni/Au (12/20/40/100nm). Pour cela, des mesures TLM (Transmission Line Method) ont été effectuées afin de déterminer les résistances spécifiques  $\rho_c$  et de contact  $R_C$  pour des températures allant de 77K à 297K. Les résistances spécifiques de contact ainsi obtenues ont été comparées aux valeurs théoriques de  $\rho_c$  relatives aux modes de conduction thermoïonique (TE), par effet tunnel (FE) et par émission thermoïonique assistée par effet de champ (TFE). Ces résistances spécifiques de contact ont pour chaque mode, été calculées en appliquant les

formules définies par Padovani et Straton. Cette comparaison a révélé que le mode de conduction privilégié dans les contacts de type ohmique est celui par effet tunnel (FE).

Le 3<sup>ème</sup> chapitre relate principalement les résultats de caractérisation obtenus en régimes statique, pulsé et hyperfréquence. Il débute par une présentation des transistors réalisés sur des hétérostructures AlGaIn/GaN présentant des barrières AlGaIn de 10nm et 14nm et sur une hétérostructure InAlN/GaN ayant une barrière InAlN d'une épaisseur de 10nm. Il s'en est suivi l'extraction des paramètres d'accès au transistor par différentes méthodes que sont la méthode cold-FET et la méthode Open-Short.

La caractérisation statique de transistors à deux doigts de grilles (de développement 50 $\mu$ m, de longueur de grille de 100nm et d'espacement drain-source égale à 2.5 $\mu$ m) réalisés sur différentes épitaxies a permis de distinguer que le courant  $I_{ds}$  à  $V_{gs} = 0V$  le plus important est obtenu pour le HEMT ayant une zone de barrière InAlN. De même, l'analyse des effets de canal court par le calcul du rapport d'aspect ( $L_g/t_{bar}$ ) a permis d'affirmer que le transistor AlGaIn/GaN avec une épaisseur de barrière de 14 nm, est le plus sujet à ce phénomène. En outre, la caractéristique  $I_{ds}(V_{ds})$  du transistor HEMT InAlN/GaN a révélé un phénomène de kink, lequel a été modélisé et attribué à un niveau de pièges localisé à 60.1meV en dessous de la bande conduction.

La dernière étape de la caractérisation statique a consisté à étudier l'évolution de la transconductance  $g_m(V_{gs})$  pour différentes tensions  $V_{ds}$  (6, 8 et 10V). Cela a conduit à l'identification de l'effet DIBL (Drain Induced Barrier Lowering) qui s'est avéré plus important sur le transistor HEMT AlGaIn/GaN avec une épaisseur de barrière de 14 nm.

La caractérisation en régime pulsé a quant à elle, permis de mettre en évidence les phénomènes de gate-lag et drain-lag. Ces derniers ont pu être quantifiés pour les HEMTs AlGaIn/GaN mais pas pour le composant InAlN/GaN car il présente un effet Kink rendant impossible les résultats obtenus en appliquant la technique de calcul présentée.

En dernier lieu, la caractérisation hyperfréquence qui a consisté en des mesures de paramètres  $S_{ij}$  à des fréquences comprises entre 250MHz et 67GHz a révélé, pour les trois transistors étudiés, de bonnes performances en termes de fréquence de coupure du gain en courant  $f_t$  et de fréquence maximale du gain en puissance  $f_{Max}$ . L'expression théorique de  $f_t$  a d'abord été déterminée à partir du modèle équivalent classique à 8 éléments. Son expression assimile le temps de transit ( $\tau_{total} = \frac{1}{2\pi f_t}$ ) à une somme de trois temps si  $C_{pg}$  est négligeable et à une somme de 4 temps de transit si l'effet de  $C_{pg}$  est considéré. Elle a ensuite été déterminée

avec un schéma équivalent permettant de prendre en compte l'effet des pertes dans le substrat et son expression n'a pas permis de dé-corréler les différents retards. L'extraction des différentes composantes du temps de transit proposé par Suemitsu  $\tau_{int}$ ,  $\tau_{charge}$  et  $\tau_{drain}$  a été effectuée. La simulation d'une variation de 5% sur la valeur de  $f_t$  a un fort impact sur ces différents retards. On a noté une variation de  $\tau_{drain}$ , pouvant atteindre 378%. Le sens de variation de  $\tau_{drain}$ , de  $\tau_{charge}$  et de  $\tau_{int}$  en fonction des paramètres topologiques  $L_g$  et  $L_{ds}$  n'a pas pu être défini avec précision. En sus, le coefficient de la charge image  $\alpha = \frac{W_D}{\tau_{drain} \cdot v_e}$  a été déterminé sur des transistors réalisés sur différentes épitaxies présentant des topologies variées. Les résultats obtenus sont différents de ceux obtenus théoriquement par Palacios ( $\alpha$  est égal à 3 pour un transistor de Type HEMT).

Le quatrième et dernier chapitre a permis d'étudier différentes méthodes d'extraction du  $D_{it}$  à savoir les méthodes de la conductance pulsée ( $g_m$  pulsé), de la pente sous le seuil, de celle Haute Fréquence - Basse Fréquence (HF-LF) et de la conductance  $G(V)$ .

La méthode du  $g_m$  pulsée a été appliquée à température ambiante, pour des transistors HEMTs présentant des longueurs de grille  $L_g$  de 100nm, 150nm et 250nm et des espacements drain-source  $L_{ds}$  de 1.5 $\mu$ m, 2.5 $\mu$ m, 3.5 $\mu$ m, 4.5 $\mu$ m et 5.5 $\mu$ m. Les quantités de  $D_{it}$  obtenues aussi bien en situation de gate-lag qu'en situation de drain-lag sont de l'ordre de  $10^{13}$ eV.cm<sup>-2</sup>. La méthode de la pente sous le seuil a été appliquée pour des températures allant de 77K à 297K, à des FatFETs présentant un développement de 100 $\mu$ m et des grilles de type Ni/Au, Mo/Au, Ni/Mo/Au et Pt/Ti/Au d'une longueur de 100 $\mu$ m. Les méthodes HF-LF, et  $G(V)$  ont quant à elles, été appliquées à des diodes circulaires de diamètre 100 $\mu$ m pour des températures comprises entre 77K et 297K.

Les quantités de  $D_{it}$  extraites à basses températures se sont globalement révélées plus importantes que celles obtenues à température ambiante. Ce comportement a été attribué à l'activation à basses températures de pièges profonds.

En outre, une comparaison des quantités de  $D_{it}$  en fonction de la métallisation de grille révèle que les quantités de  $D_{it}$  obtenues en utilisant les techniques d'extraction haute-basse fréquence et conductance  $G(V)$ , sont moins importantes au sein du contact de grille Mo/Au. Enfin une comparaison en fonction des techniques d'extraction utilisées montre que la technique de la conductance est la plus sensible car elle permet de sonder un gap plus important. Elle est également la plus complète par rapport aux autres méthodes présentées car elle permet

en plus du  $D_{it}$  de déterminer les sections de captures ainsi que les énergies d'activation des pièges.

Cette thèse conforte les potentialités de la filière GaN pour la réalisation de transistors HEMTs de puissance performants. A l'issue de ce travail, différentes perspectives se dégagent.

Dans un premier temps, les différents paramètres extraits au chapitre 2 (hauteur de barrière moyenne, dispersion, nature et densité du dopage) peuvent être utilisés dans le cadre d'études de modélisation des composants pour lesquelles les données d'entrée seraient désormais connues sans ambiguïté. Ces paramètres sont également de bons indicateurs qui pourraient, par exemple, être utilisés dans le cadre d'une étude des mécanismes de dégradation de dispositifs HEMTs GaN soumis à des stress de natures diverses.

Deuxièmement, l'analyse des résultats du chapitre 3 conduit à l'observation qu'une réduction du temps de transit des électrons via la réduction de la longueur de grille reste envisageable, à condition de conserver un bon rapport d'aspect, lequel permettrait de minimiser les effets de canal-court. Cette optimisation entrainerait alors une amélioration des performances fréquentielles de nos transistors.

Troisièmement, certaines méthodes d'extraction du  $D_{it}$  telles que la méthode de la conductance, présentée durant cette thèse, peuvent permettre d'analyser plus finement les mécanismes de piégeage/dé-piégeage, en apportant des informations quant à la densité effective de défauts, ainsi que leur énergie d'activation. Ces analyses, couplées à des travaux de caractérisation physique (SIMS, XPS), conduiraient à une meilleure compréhension des mécanismes responsables de l'apparition de pièges électriquement actifs. Par ailleurs, une telle analyse peut être étendue à la caractérisation de dispositifs utilisant des procédés de passivation innovant, tel que le SiN in situ, sur lesquels une diminution des effets de Lag est généralement observée.

Enfin, l'intégralité des travaux de cette thèse a apporté une pierre à l'édifice en contribuant d'une part à mieux comprendre le fonctionnement des transistors HEMTs de puissance à base de Nitrure de gallium, et d'autre part à mieux cerner leurs limites physiques afin d'améliorer leurs performances. Cela s'inscrit en droite ligne des perspectives du groupe Composants et Dispositifs Microondes de Puissance de l'Institut d'Electronique de Microélectronique et de Nanotechnologie dans lequel j'ai eu le privilège d'évoluer durant ces trois dernières années.

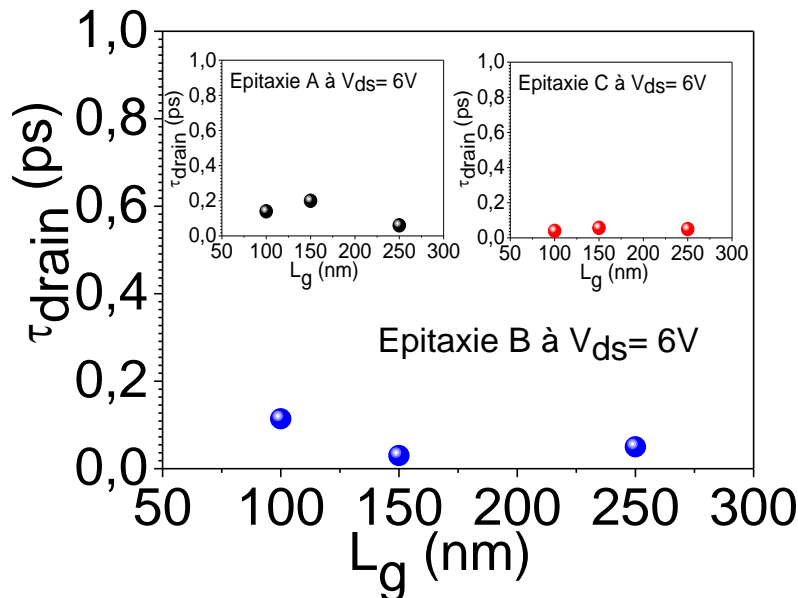
# Annexe

Nous présentons dans cette annexe, l'évolution des composantes du temps de transit total en fonction de la longueur de grille ( $L_g$ ) et de l'espacement Drain-source ( $L_{ds}$ ). Ces résultats proviennent de l'application de la procédure d'extraction proposée par Suemitsu sur des transistors HEMTs réalisés sur les épitaxies A (barrière AlGaIn d'une épaisseur 10nm), B (Barrière AlGaIn d'une épaisseur 14nm) et C (barrière InAlN d'une épaisseur de 10nm). Ils ont été obtenus pour des tensions  $V_{ds}$  de 6V et 10V.

## 1. Variation des composantes du temps de transit en fonction de $L_g$ pour $V_{ds}=6V$ et $V_{ds}= 8V$

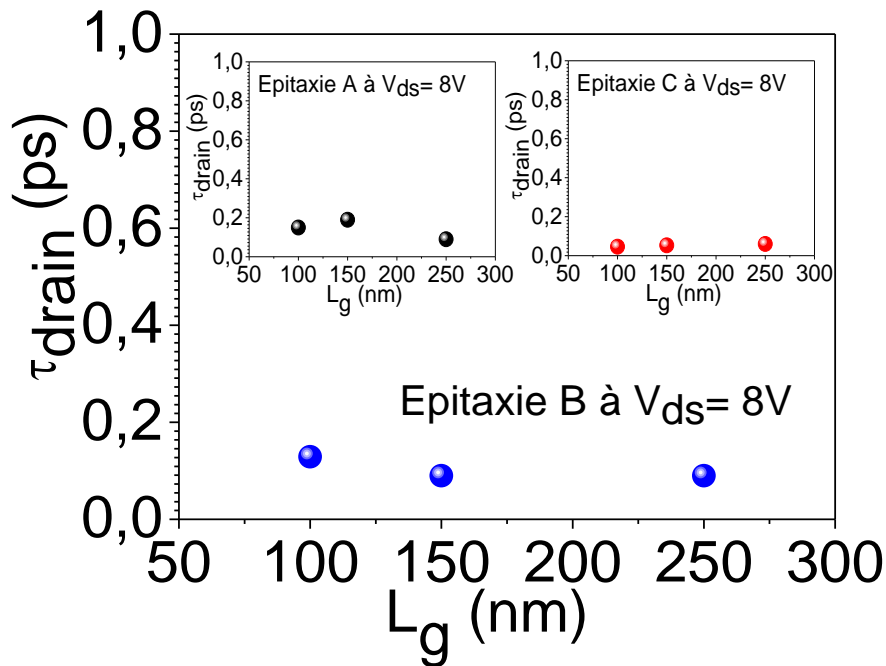
### 1.1 Variation de $\tau_{drain}$ en fonction de $L_g$

#### 1.1.1 $\tau_{drain}$ en fonction de $L_g$ à $V_{ds} =6V$



Variation de  $\tau_{drain}$  en fonction de  $L_g$  à  $V_{ds} =6V$  pour des transistors de  $W= 2 \times 50 \mu m$  et de  $L_{ds} = 2.5 \mu m$  réalisés sur les épitaxies A, B et C

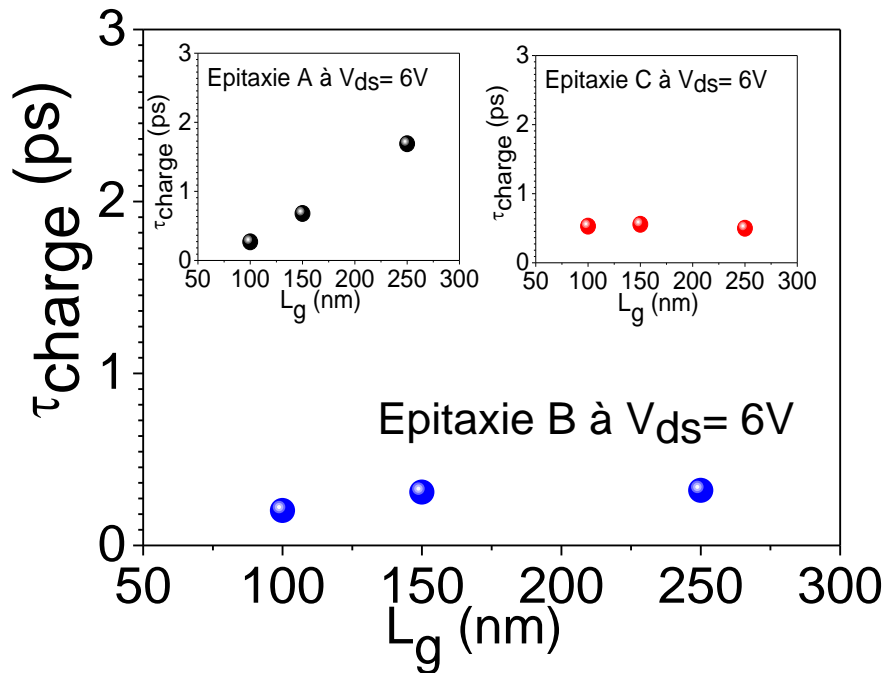
### 1.1.2 $\tau_{drain}$ en fonction de $L_g$ à $V_{ds} = 8V$



Variation de  $\tau_{drain}$  en fonction de  $L_g$  à  $V_{ds} = 8V$  pour des transistors de  $W = 2 \times 50 \mu m$  et de  $L_{ds} = 2.5 \mu m$  réalisés sur les épitaxies A, B et C

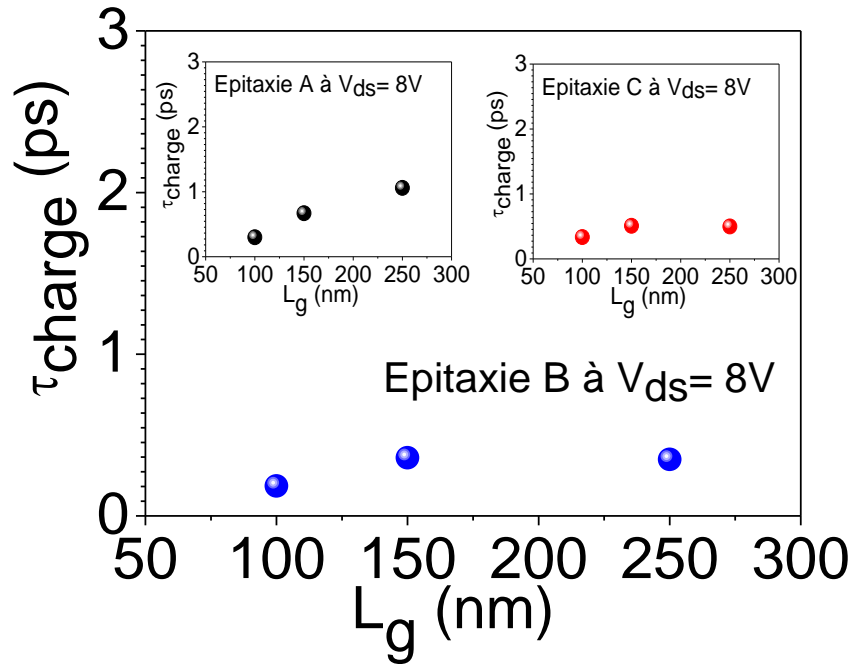
## 1.2 Variation de $\tau_{charge}$ en fonction de $L_g$

### 1.2. $\tau_{charge}$ en fonction de $L_g$ à $V_{ds} = 6V$



Variation de  $\tau_{charge}$  en fonction de  $L_g$  à  $V_{ds} = 6V$  pour des transistors de  $W = 2 \times 50 \mu m$  et de  $L_{ds} = 2.5 \mu m$  réalisés sur les épitaxies A, B et C

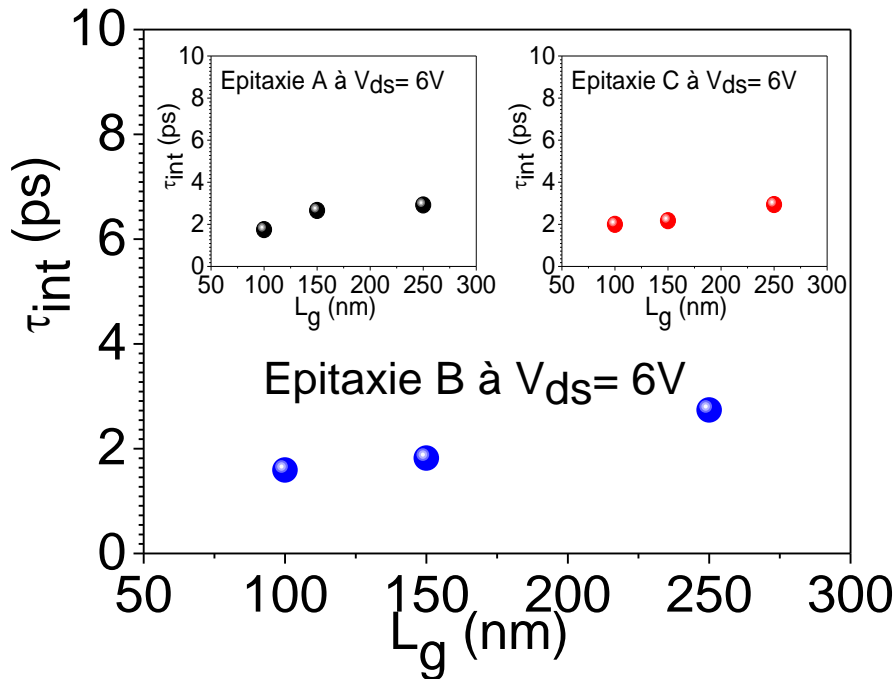
### 1.2.2 $\tau_{charge}$ en fonction de $L_g$ à $V_{ds} = 8V$



Variation de  $\tau_{charge}$  en fonction de  $L_g$  à  $V_{ds} = 8V$  pour des transistors de  $W = 2 \times 50 \mu m$  et de  $L_{ds} = 2.5 \mu m$  réalisés sur les épitaxies A, B et C

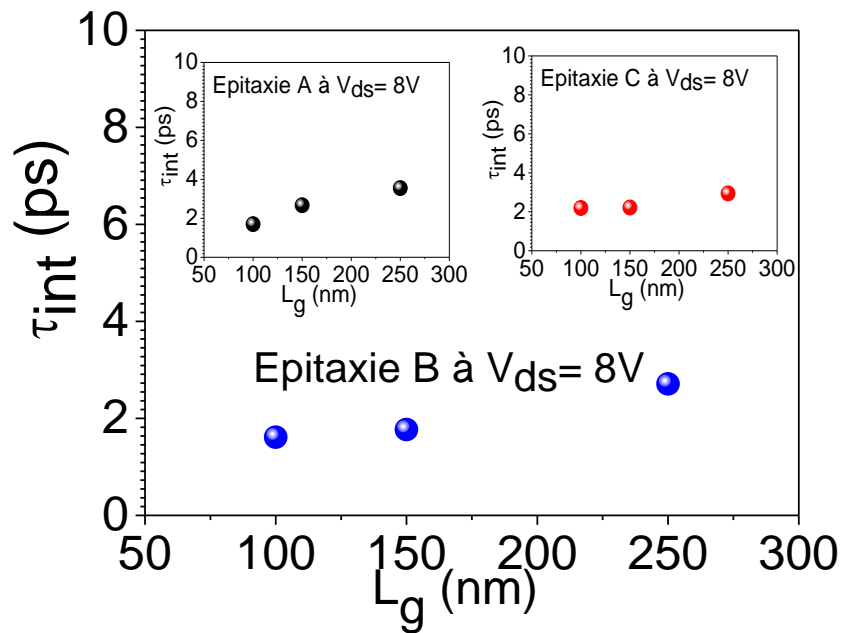
### 1.3 Variation de $\tau_{int}$ en fonction de $L_g$

#### 1.3.1 $\tau_{int}$ en fonction de $L_g$ à $V_{ds} = 6V$



Variation de  $\tau_{int}$  en fonction de  $L_g$  à  $V_{ds} = 6V$  pour HEMTs réalisés sur les épitaxies A, B et C ( $W = 2 \times 50 \mu m$  et de  $L_{ds} = 2.5 \mu m$ )

### 1.3.2 $\tau_{int}$ en fonction de $L_g$ à $V_{ds}=8V$



Variation de  $\tau_{int}$  en fonction de  $L_g$  à  $V_{ds}=10V$  pour HEMTs réalisés sur les épitaxies A, B et C ( $W= 2 \times 50 \mu m$  et de  $L_{ds}= 2.5 \mu m$ )

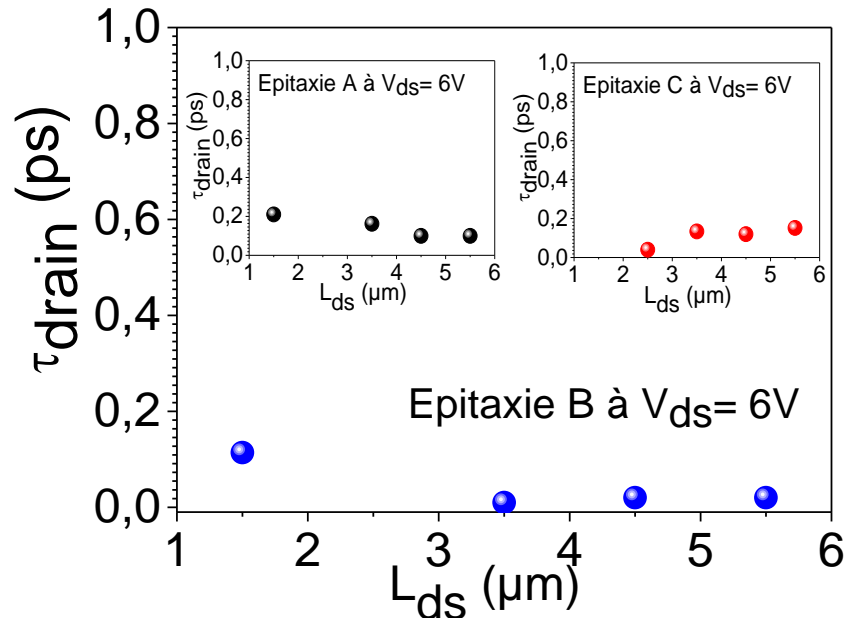


## 2. variation des composantes du temps de transit en fonction de $L_{ds}$ pour

$V_{ds}= 6V$  et  $V_{ds}= 8V$

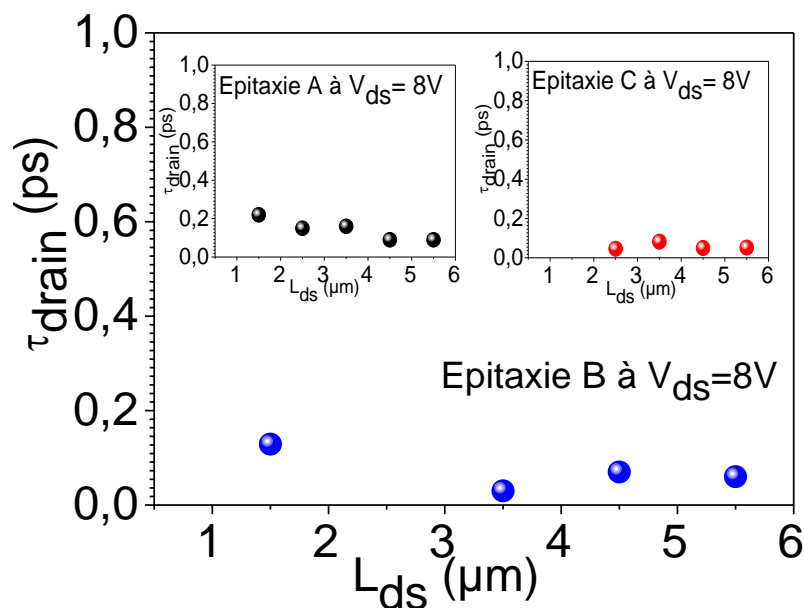
### 2.1 Variation de $\tau_{drain}$ en fonction de $L_{ds}$

#### 2.1.2 $\tau_{drain}$ en fonction de $L_{ds}$ à $V_{ds} = 6V$



évolution du  $\tau_{drain}$  en fonction de  $L_{ds}$  à  $V_{ds} = 6V$  pour des HEMTs réalisés sur les l'épitaxie A, B et C ( $W = 2 \times 25 \mu\text{m}$  et  $L_g = 100 \text{nm}$ )

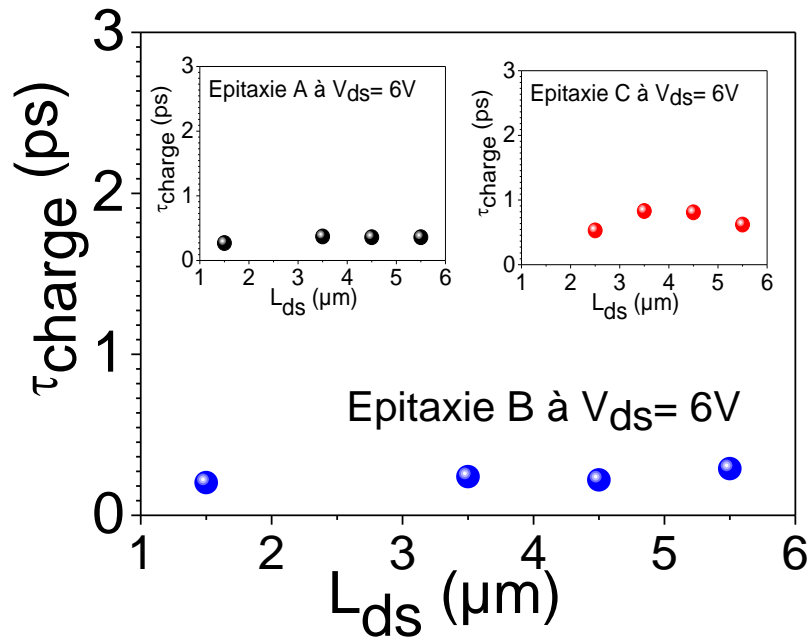
#### 2.1.2 $\tau_{drain}$ en fonction de $L_{ds}$ à $V_{ds} = 8V$



évolution du  $\tau_{drain}$  en fonction de  $L_{ds}$  à  $V_{ds} = 8V$  pour des HEMTs réalisés sur les l'épitaxie A, B et C ( $W = 2 \times 25 \mu\text{m}$  et  $L_g = 100 \text{nm}$ )

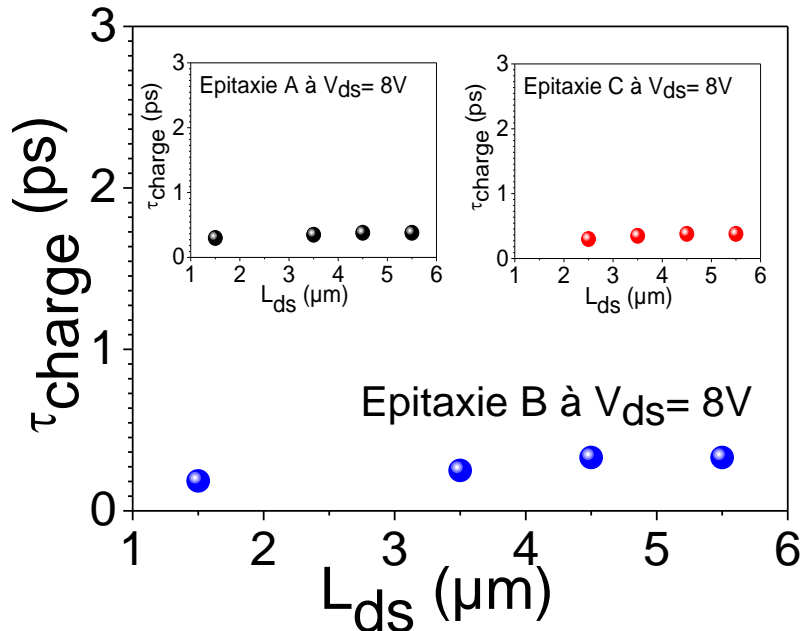
## 2.2 Variation de $\tau_{charge}$ en fonction de $L_{ds}$

### 2.2.1 $\tau_{charge}$ en fonction de $L_{ds}$ à $V_{ds} = 6V$



évolution du  $\tau_{charge}$  en fonction de  $L_{ds}$  à  $V_{ds} = 6V$  pour des HEMTs réalisés sur les l'épitaxie A, B et C ( $W = 2 \times 25 \mu m$  et  $L_g = 100 nm$ )

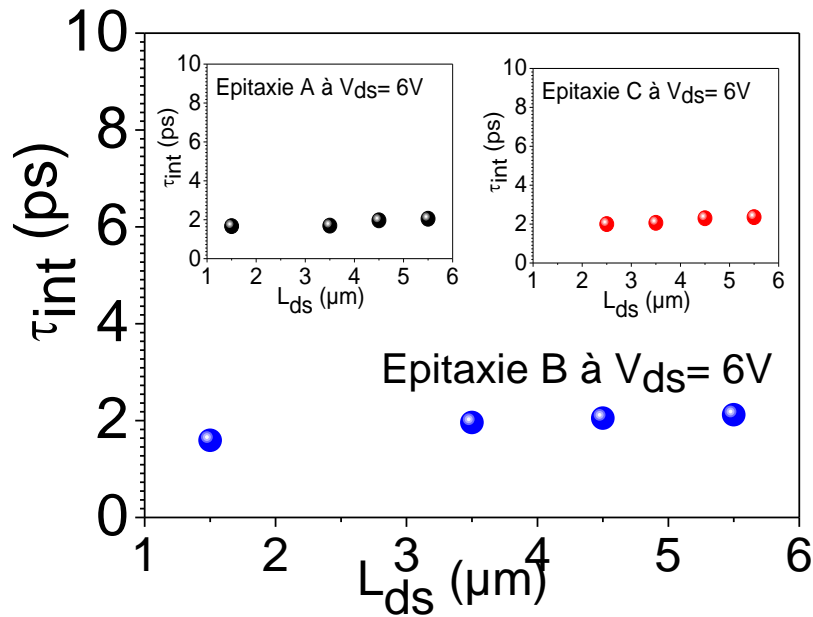
### 2.2.2 $\tau_{charge}$ en fonction de $L_{ds}$ à $V_{ds} = 8V$



évolution du  $\tau_{charge}$  en fonction de  $L_{ds}$  à  $V_{ds} = 8V$  pour des HEMTs réalisés sur les l'épitaxie A, B et C ( $W = 2 \times 25 \mu m$  et  $L_g = 100 nm$ )

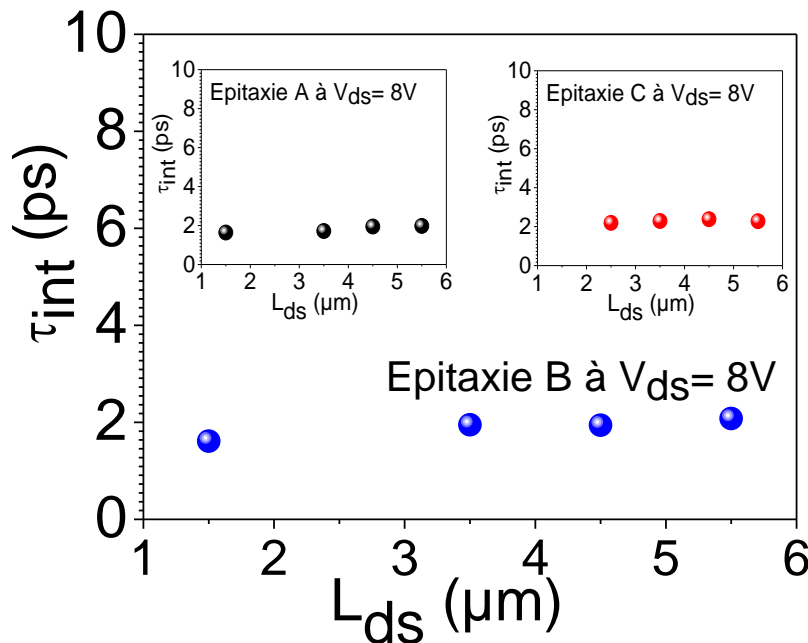
## 2.3 Variation de $\tau_{int}$ en fonction de $L_{ds}$

### 2.3.1 $\tau_{int}$ en fonction de $L_{ds}$ à $V_{ds} = 6V$



évolution du  $\tau_{int}$  en fonction de  $L_{ds}$  à  $V_{ds} = 6V$  pour des HEMTs réalisés sur les l'épitaxie A, B et C ( $W = 2 \times 25 \mu m$  et  $L_g = 100 nm$ )

### 2.3.2 $\tau_{int}$ en fonction de $L_{ds}$ à $V_{ds} = 8V$



évolution du  $\tau_{int}$  en fonction de  $L_{ds}$  à  $V_{ds} = 8V$  pour des HEMTs réalisés sur les l'épitaxie A, B et C ( $W = 2 \times 25 \mu m$  et  $L_g = 100 nm$ )



# Liste des Publications

## Revues internationales à comité de lecture:

**A. Agboton**, N. Defrance, P. Altuntas, F. Lecourt, Y. Douvry, V. Hoel, A. Soltani, and J.-C. De Jaeger, “Emphasis on trap activity in AlGa<sub>N</sub>/Ga<sub>N</sub> HEMTs through temperature dependent pulsed I-V characteristics,” Eur. Phys. J. Appl. Phys., vol 64, no. 2, p. 20101, Nov.2013.

P. Altuntas, F. Lecourt, A. Cutivet, N. Defrance, E. Okada, M. Lesecq, S. Rennesson, **A. Agboton**, Y. Cordier, V. Hoel, and J.-C. De Jaeger, “Power Performance at 40GHz of AlGa<sub>N</sub>/Ga<sub>N</sub> High-Electron Mobility Transistors Grown by Molecular Beam Epitaxy on Si(111) Substrate,” IEEE Electron Device Lett., vol. 36, no. 4, pp. 303-305, Apr. 2015.

Y. Cordier, E. Frayssinet, M. Chmielowska, M. Nemoz, A. Courville, P. Vennégués, P. D. Mierry, S. Chenot, J. Camus, K. A. Aissa, Q. Simon, L. Brizoual, M. A. Djouadi, N. Defrance, M. Lesecq, P. Altuntas, A. Cutivet, **A. Agboton**, and J.-C. De Jaeger, “Ga<sub>N</sub> high electron mobility transistors on silicon substrates with MBE/PVD Al<sub>N</sub> seed,” Phys. Status Solidi C, vol. 11, no. 3-4, pp.498-501, Feb.2014.

## Conférences internationales avec actes:

**A. Agboton**, N. Defrance, P. Altuntas, V. Avramovic, A. Cutivet, R. Ouhachi, J.-C. De Jaeger, S. Bouzid – Driad, H. Meher, M. Renvoise, and P. Frijlink, “Electron delay analysis and image charge effect in AlGa<sub>N</sub>/Ga<sub>N</sub> HEMTs on Silicon substrate,” in Solid-State Device Research Conference (ESSDERC), 2013 Proceedings of the European, 2013, pp.57-60.

A. Cutivet, **A. Agboton**, P. Altuntas, M. Lesecq, N. Defrance, J.-C. De Jaeger, Y. Cordier, M. Chmielowska, S. Rennesson, J. Camus, K. Ait Aissa, Q. Simon, L. Le Brizoual, M.A. Djouadi, F. Boone and H. Maher, “Al<sub>N</sub>/Si interface properties revealed by broadband characterization of coplanar waveguides,” Proceedings of 37th Workshop on Compound Semiconductor Devices and Integrated Circuit held in Europe, WOCSDICE 2013, Warnemünde, Germany, may 26-29,2013, pp. 37-38, ISBN 978-3-00-041435-0.

P. Altuntas, N. DeFrance, M. Leseq, **A. Agboton**, R. Ouhachi, E. Okada, C. Gaquiere, J.-C. De Jaeger, E. Frayssinet, and Y. Cordier, « On the correlation between kink effect and effective mobility in InAlN/GaN HEMTs,» in European Microwave Integrated Circuit Conference (EuMIC), 2014 9th, 2014, pp. 88-91.

P. Altuntas, M. Leseq, N. Defrance, A. Cutivet, **A. Agboton**, J.-C. De Jaeger, Y. Cordier, M. Chmielowska, S. Rennesson, J. Camus, K. Ait Aissa, Q. Simon, L. Le Brizoual, M. A. Djouadi, « AlGaIn/GaN HEMTs on HR silicon (111) substrate with an AlN seed film grown by PVD, » in Proceedings of 22 European Workshop on Heterostructure Technology, HeTech 2013, Glasgow, Scotland, UK, September 9-11, 2013, paper 5.6.

### **Conférence internationale sans acte:**

**A. Agboton**, N. Defrance, P. Altuntas, M. Leseq, V. Hoel, J.C de Jaeger, E. Frayssinet, and Y.Cordier, « Characterisation of trapping effect in AlInN/GaN HEMT : comparative study of interface states density extraction methods from 77K to 297K, » 23rd European Workshop on Heterostructure Technology, Hetech 2014, Rauschholzhausen, Germany, october 12-15, 2014.

### **Conférence nationale sans acte:**

**A. Agboton**, F. Lecourt, N. Defrance, J.C de Jaeger, « Etude du temps de transit des électrons dans une structure HEMT InAlN/GaN » Actes des 16èmes Journées Nationales du Réseau Doctoral en Micro-Nanoélectronique, JNRDM 2013, Minatec Phelma, Grenoble, France, 10-12 Juin 2013.

# Résumé

Ce travail de thèse a consisté à faire une étude théorique et expérimentale des transistors HEMTs Al(In,Ga)N/GaN . Il a été réalisé au sein du groupe Composants et Dispositifs Micro-ondes de Puissance à L'IEMN. Il s'articule autour de quatre chapitres qui permettent d'abord d'évoquer les principales propriétés physiques des matériaux nitrurés, de présenter les principes de fonctionnement des HEMTs Al(In,Ga)N/GaN et d'exposer à travers l'état de l'art, leurs performances en termes de puissances hyperfréquences. Ensuite l'analyse des contacts de type Schottky et ohmique a été réalisée notamment à températures cryogéniques dans le but d'identifier les différents modes de conduction qui s'opèrent en leur sein. Puis les caractéristiques statique et hyperfréquence de transistors HEMTs Al(In, Ga)N/GaN fabriqués pour les besoins de cette thèse ont été étudiées et présentées. Celles-ci ont permis d'étudier les performances fréquentielles de ces transistors au travers d'une étude originale basée sur le temps de transit. Enfin les effets de pièges d'interfaces qui constituent l'une des limites fondamentales inhérentes à ce type de composants ont été caractérisés et quantifiés par différentes méthodes de spectroscopies de défauts (méthode de la pente sous le seuil, de la conductance, haute fréquence -basse fréquence ...).

## ***Mots Clés :***

*GaN ; HEMT ; AlGaN ; InAlN ; puissance hyperfréquence; bande Q (40.5-43.5 GHz)*





# Abstract

This PhD work consisted in a theoretical and experimental study of Al(In, Ga)N/GaN HEMTs (High Electron Mobility Transistor). It was carried out in Microwave Power Devices group at IEMN (Institut d'électronique de Microélectronique et de Nanotechnologie). The manuscript is shared in four chapters:

The first chapter deals with the main physical properties of nitride materials. It presents the main specificities of Al(In,Ga)N/GaN HEMTs and exposes through the state of art, their performance in terms of microwave power.

The second part describes Schottky and Ohmic contacts analysis based in particular to cryogenic temperatures measurement in order to identify the different conduction modes occurring within.

In the third chapters, we studied static and microwave characteristics of Al(In,Ga)N/GaN HEMTs manufactured for the purposes of this thesis. They are used to examine the frequency performance of these transistors through an original study based on transit time.

And finally, the last chapter explains the effects of traps interfaces that constitute one of the fundamental limitations inherent to this type of components. They are characterized and quantified by several defects spectroscopy methods such as subthreshold slope method, conductance method, high frequency - low frequency method...

## ***Key words :***

*GaN ; HEMT ; AlGaN ; InAlN ; microwave power measurement; Q bande(40.5-43.5 GHz)*