UNIVERSITÉ DES SCIENCES ET TECHNOLOGIES DE LILLE

Habilitation à Diriger des Recherches

en

Sciences Physiques

Par

Sylvain BOLLAERT

Le 15 décembre 2005

Titre :

Composants ultra rapides pour applications en ondes millimétriques et submillimétriques

JURY

Mr G. SALMER	Président
Mr. A. CAPPY	Directeur
Mr G. HOLLINGER	Rapporteur
Mr J. GRAFFEUIL	Rapporteur
Mr D. PAVLIDIS	Rapporteur
Mr D. PONS	Examinateur
Mr. M. ROCCHI	Examinateur

© 2006 Tous droits réservés.
http://www.univ-lille1.fr/bustl

© 2006 Tous droits réservés.

Curriculum Vitae

© 2006 Tous droits réservés.

© 2006 Tous droits réservés.

Nom : BOLLAERT
Prénom : Sylvain
Age : 40 ans (02/65)
Situation familiale : Vie maritale, 1 enfant
Adresse : IEMN-DHS, UMR CNRS 8520
Groupe ANODE (Advanced NanOmetric DEvices)
Avenue Poincaré, BP 60069
59652 VILLENEUVE D'ASCQ
Tel : 03.20.19.78.58
Fax : 03.20.19.78.92
Mail : sylvain.bollaert@iemn.univ-lille1.fr

PARCOURS PROFESSIONNEL

◆ **Enseignant** à l'Université des Sciences et Technologies de Lille (USTL) depuis 1990

◆ **Lieu des activités de recherche** : Institut d'Electronique et de Micro-électronique du Nord, Département Hyperfréquences et Semi-conducteurs (IEMN-DHS)

◆ **PEDR :** 1999–2002 (supprimée pour délégation CNRS), 2004-2008

- ***2002 – 2004*** Délégation au CNRS section STIC
- ***1994 – 2002*** Maître de Conférences à l'Ecole Polytechnique Universitaire de Lille, département Informatique, Microélectronique, Automatique (Polytech'Lille-IMA)
- ***1993 – 1994*** Attaché Temporaire d'Enseignement et de Recherche à l'Ecole Polytechnique Universitaire de Lille, département Informatique, Microélectronique, Automatique (Polytech'Lille-IMA)
- ***1990 – 1993*** Moniteur de l'Enseignement Supérieur à l'UFR d'IEEA de l'Université des Sciences et Technologies de Lille (USTL)

FORMATION

- ***1990 – 1994*** : **Thèse de Doctorat** spécialité Electronique à l'U.S.T.L. (IEMN-DHS)
  Date de soutenance : 20 janvier 1994
  Directeur de thèse : Pr. A. Cappy
  Titre : « *Etude théorique et expérimentale de transistors à effet de champ à canaux quasi-unidimensionnels* »
- ***1989 –1990*** : **DEA** Electromagnétisme et Micro-ondes
- ***1987 – 1988*** : **Service National**
- ***1987 – 1988*** : **Maîtrise E.E.A.**
- ***1986 – 1987*** : **Licence E.E.A.**

ACTIVITES D'ENCADREMENT

Stagiaires DEA

- Andrey Shchepetov, (2005), « *Réalisation de transistors à ondes plasma THz* »
- Jean Sébastien Galloo, (2002), « *Composants nanométriques balistiques pour applications Térahertz* »
- Nicolas Wichmann, (2002), « *HEMTs double grille sur substrat reporté* »

© 2006 Tous droits réservés.

- Isabelle Duszynski, (2001), «*Nano-transistors pour communications optiques ultra haut débits* »
- Thierry Parenty, (1999), «*Potentialités des transistors AlInAs/GaInAS sur substrat d'InP pour circuits intégrés au-delà de 100GHz* »
- Virginie Hoel, (1996), « *Technologie nitrure de HEMTs AlInAs/GaInAs sur substrat d'InP* »
- Christophe Hespel, (1994), «*Etude de structure verticale à effet de champ* »

Co-encadrements de Thèses

- Nicolas Wichmann, (2005), « *Conception, fabrication et caractérisation de transistors double grille de la filière AlInAs/GaInAs adapté en maille sur substrat InP* »
- Isabelle Duszynski, (2005), « *Etude et perspective de HEMTs AlInAs/GaInAs sur substrat d'InP de longueur de grille inférieure à 50 nm* »
- Vincent Roucher, (2005), « *Etude et fabrication de HEMTs AlInAs/GaInAs à désertion et enrichissement pour applications haute fréquence* »
- Thierry Parenty, (2003), « *Etude et perspective des transistors à hétérostructure AlInAs/GaInAs de longueur de grille inférieure à 100 nm et conception de circuits intégrés en bande G »*
- Virginie Hoel, (1999), « *Conception, réalisation et caractérisation de transistors à effet de champ à hétérojonction sur substrat d'InP pour circuits intégrés coplanaires en bandes V et W »*
- Hervé Fourré, (1997), « *Réalisation et caractérisation de transistors à effet de champ à hétérojonction de la filière AlInAs/GaInAs pour applications en ondes millimétriques »*

ACTIVITES CONTRACTUELLES

- **Contrat ESA**, « *Evaluation de HEMTs à modulation de vitesse* », date 2004-2005
- **Action Concertée incitative « Jeunes chercheurs »** (Y. Roelens) « *Dispositifs nanométriques balistiques et applications* » JC9015, date 2003-2006
- **Action concertée incitative "Nanosciences-Nanotechnologies"**, « *Oscillations Térahertz de plasma bidimensionnel dans les transistors à effet de champ à longueur de grille nanométrique* », partenaires Université de Montpellier, date 2003-2006
- **Contrat Européen IST-FET,** « *NANOTERA* », partenaires Université Catholique de Louvain, Université de Salamanque, date 2002-2005.
- **Contrat ESA,** « *MMIC Technology for Future Atmospheric Sounders* » partenaire OMMIC, date 2002-2004
- **Contrat DGA n° 95062**, « *Evaluation de la filières InP pour circuits intégrés en bandes V et W et d'une chaîne de détection pour imageur passif à 94GHz* », partenaires : Dassault, date du 01/01/97 au 31/12/1998.
- **Contrat DGA n°98392**, « *Processabilité du matériau métamorphique pour applications hyperfréquences* », partenaires : LCR Thomson, date du 01/01/99/ au 30/03/2000.
- **Contrat DGA n° 95055**, « *Evaluation de la filière HEMT sur matériau métamorphique pour applications faible bruit en bandes V et W* » date du 01/01/98 au 30/06/2000.

DIVERS

Responsabilités :

© 2006 Tous droits réservés.

- Membre élu au conseil de laboratoire
- Coordinateur AS169 (RTP4) « *Composants au-delà de 100GHz* » en 2004
- Responsable projet scientifique de l'IRCICA « *Composants Térahertz pour futurs systèmes de télécommunication* »

Comités de lecture et scientifiques de revues et conférences :

- Comité de lecture conférence GaAs2004, GaAs2005
- Comité scientifique JNM2005 « Composants actifs »
- Evaluation : 2 IEEE Transactions on Electron Devices, 1 Solid-state Electronics, 12 IEEE Electron Device Letters, 1 Electronic Letters.

Thèses Examinées :

- Benoit Hackens, Université Catholique de Louvain (Belgique) (2004), « *Coherent and ballistic transport in InGaAs and Bi mesoscopic devices* »
- Beatriz Garcia Vasallo, Université de Salamanque (Espagne), (2005), « *Transport électronique dans les hétérostructures InAlAs/InGaAs : HEMTs et dispositifs balistiques de dimensions nanométriques* »

ACTIVITES D'ENSEIGNEMENT

Lieu : Ecole Polytechnique Universitaire de Lille, département Informatique, Microélectronique, Automatique

Volume horaire : environ 200 heures/an équivalent TD

Répartition : cours 45h, TD 70h, TP 100h

Matières : Semiconducteurs, composants (bruit et filières), circuits numériques (DSP, FPGA), micro-ondes.

Responsabilités : animations de modules d'enseignement

ACTIVITES DE RECHERCHE

J'ai débuté mes activités de recherche en 1990, par une thèse de doctorat intitulée « Etude théorique et expérimentale de transistors à effet de champ (TEC) à canaux quasi-unidimensionnels » dans le groupe du Professeur A. Cappy, à l'Institut d'Electronique, de Microélectronique et de Nanotechnologie.

Au cours de ces dernières années, j'ai développé des travaux de recherche sur l'étude et la technologie de composants de la micro- et de la nano-électronique. L'objectif est de fabriquer des composants et circuits, à base de matériaux haute mobilité de la filière III-V, pour des applications millimétriques voire sub-millimétriques. Les axes de recherche sont principalement la technologie de ces dispositifs hautes fréquences, et dans une moindre mesure la caractérisation électrique et la simulation-conception.

Depuis une dizaine d'année, nous travaillons sur les filières de HEMTs à base de l'hétérojonction AlInAs/GaInAs sur substrat d'InP. Une filière métamorphique sur substrat de GaAs a aussi été développée. Le grand axe de ces travaux a été la réduction des longueurs de grille. Certains de ces composants ont été utilisés dans des démonstrateurs sous forme de circuit intégrés monolithiques. Plus récemment, nous nous sommes intéressés à des composants dits alternatifs : les HEMTs double grille et les composant balistiques. L'objectif est de trouver de nouvelles voies de fonctionnement pour dépasser les limites des HEMTs.

L'ensemble de ces travaux a été effectué avec des partenaires internes (centrales de technologie et de caractérisation, groupe EPIPHY…), universitaires (Université de

© 2006 Tous droits réservés.
http://www.univ-lille1.fr/bustl

Salamanque, Université de Montpellier, Université de Louvain…) et industriels (Thales, OMMIC, ESA…).

© 2006 Tous droits réservés.

© 2006 Tous droits réservés.

Composants ultra rapides pour applications en ondes millimétriques et submillimétriques

© 2006 Tous droits réservés.

© 2006 Tous droits réservés.

PREAMBULE 13

I. INTRODUCTION GENERALE 16

II. LE HEMT AlInAs/GaInAs 20

II.1. HEMTs InAlAs/InGaAs sur substrat d'InP 20
II.1.1. HEMTs 100 nanomètres et circuits 100GHz 21
II.1.2. HEMTs 60 nanomètres et circuits 140, 180GHz 26
II.1.3. Perspectives : filières sub-50 nanomètres 29

II.2. Variantes : le HEMT métamorphique sur substrat de GaAs 32
II.2.1. Principe 32
II.2.2. Croissance 34
II.2.3. Résultats électriques 35

II.3. HEMT AlInAs/GaInAs à enrichissement sur substrat de GaAs 36
II.3.1. Objectifs 36
II.3.2. Mise en œuvre 36

II.4. Perspective du HEMT: Transistors à onde plasma 37
II.4.1. Motivations : détecteurs et sources THz 37
II.4.2. Principe de fonctionnent d'un transistor à onde plasma 39
II.4.3. Résultats expérimentaux 41
II.4.4. Perspectives 42

III. COMPOSANTS RAPIDES ALTERNATIFS 46

III.1. Le HEMT : la fin d'un règne ? 46

III.2. HEMTs sur substrat transféré 48
III.2.1. Principe 48
III.2.2. HEMTs reportés sur silicium 49
III.2.3. HEMTs double grille 50
III.2.4. Evolution de l'activité HEMTs sur substrat transféré 53

III.3. Composants balistiques 56
III.3.1. Principe de fonctionnement et fonctionnalités 57
III.3.2. Activités à l'IEMN 59

IV. CONCLUSION ET PERSPECTIVES 68

V. REFERENCES 72

VI. BIBLIOGRAPHIE DES TRAVAUX DE RECHERCHE 83

VI.1. Annexes 83

VI.2. Liste des publications 113

© 2006 Tous droits réservés.

© 2006 Tous droits réservés.

Préambule

Mes travaux de recherche ont débuté par une thèse effectuée sous la direction du Professeur Alain Cappy. Le titre de ce travail était « Etude théorique et expérimentale de transistors à effet de champ à canaux quasi-unidimensionnels », thèse soutenue en 1994 [Réf. 1].

Ce travail consistait en l'étude de transistors à effet de champ à gaz d'électron unidimensionnel avec pour objectif d'obtenir une augmentation des propriétés électroniques par réduction de la dimensionnalité.

La structure étudiée est représentée figure 1. Des réalisations technologiques ont été effectuées [Réf. 2] et nous donnons une photographie effectuée au microscope électronique. La structure de couche était du type AlGaAs/GaInAs pseudomorphique sur GaAs. La longueur de grille en T était de 0.25µm, et les canaux « 1D » atteignait 0.25µm de large.

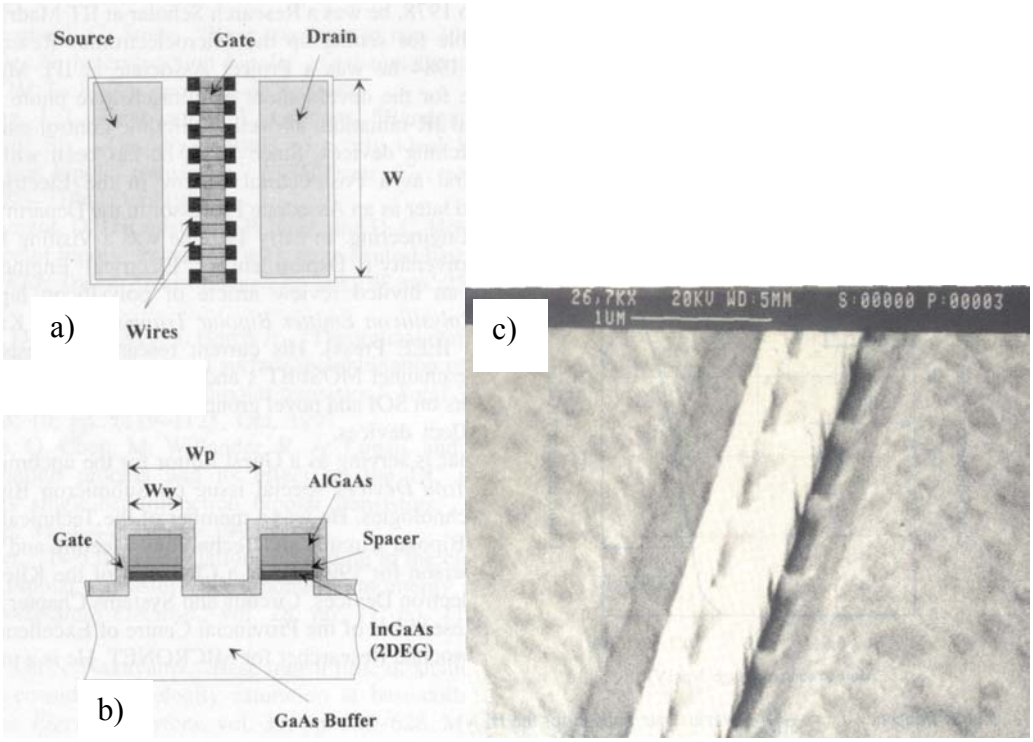


Figure 1 Structure d'un transistor à canaux unidimensionnels. (a) vue de dessus, (b) coupe transversale, (c) Microscopie électronique d'un transistor de longueur de grille 250 nanomètres.

Les principaux résultats de cette étude étaient une nette amélioration de la commande de charge par la combinaison de commandes verticale et latérales, qui se traduisait par une transconductance plus importante, ainsi que la réduction de la conductance de sortie *gd*. Finalement les performances fréquentielles de ces composants étaient inférieures à celles d'un HEMT standard, du fait des éléments parasites en particulier capacitifs. En effet, la largeur totale *W* du composant fixe la capacité parasite, qui est presque identique à celle d'un HEMT standard. Cependant la capacité intrinsèque du transistor 1D dépend de la densité de canaux 1D entre l'espace source-drain. A l'époque les moyens de lithographie, nous ont permis de

© 2006 Tous droits réservés.

réaliser des canaux de 250nm de large avec une périodicité de 1µm, ce qui laisse une largeur induisant une capacité parasite représentant les trois quarts du transistor.

Ainsi nous avons mis en évidence, il y a plus de dix ans, que les structures à effet de champ à fils quasi-unidimensionnels sont limitées par des effets parasites importants. On peut espérer que les moyens de lithographie et les techniques modernes de fabrication des fils permettront d'éviter ces problèmes dans les MOSFET de type FINFET ou les transistors à nanotubes de carbone.

Ce travail effectué sur les transistors à fils quasi-balistiques illustre bien les deux objectifs que nous nous sommes toujours fixés :

- Proposer des structures originales ayant des avantages potentiels par rapport aux structures conventionnelles.
- Fabriquer et caractériser ces dispositifs, vérifier leurs potentialités et déterminer leurs limitations fondamentales.

© 2006 Tous droits réservés.

I. Introduction générale

Ce manuscrit constitue un document de synthèse des travaux de recherche visant au développement de composants pour la réalisation de circuits intégrés de fréquence de fonctionnement de quelques dizaines de Gigahertz au Terahertz. Ce travail s'étale sur une période d'environ dix ans, et a été effectué en grande partie à l'Institut d'Electronique, de Microélectronique et de Nanotechnologie. Le début de cette période correspond à ma nomination en tant qu'enseignant-chercheur, ainsi qu'à la construction du laboratoire central et surtout de sa salle blanche. Les activités de recherche sont en partie orientées vers la technologie, et plus précisément la nanotechnologie, grâce aux équipements disponibles à l'Institut.

L'objectif est l'exploration de solutions plus ou moins originales pour la montée en fréquence des circuits intégrés. Bien que le choix final d'un composant répond à de nombreux critères (paramètres électriques, fiabilité, coût…), nous nous sommes concentrés sur la tenue en fréquence des composants, pour les applications petit signal ou numérique.

De nombreuses applications nécessitent l'utilisation de circuits intégrés hautes fréquences ou en gammes d'ondes millimétrique et submillimétrique : la radiométrie, l'imagerie passive, l'observation de la terre, les communications hertzienne ou optoélectronique, ou plus récemment en biologie, et dans des systèmes de sécurité (détection d'explosif…).

L'ensemble des composants qui sont présentés dans ce manuscrit utilisent les matériaux III-V, et plus particulièrement l'hétérojonction AlInAs/GaInAs. Cette combinaison de matériaux offre les avantages des propriétés de transport électronique du GaInAs, de fortes densités de gaz bidimensionnel d'électrons, tout en étant développée industriellement dans des applications millimétriques. L'élaboration de ces matériaux a été effectuée par Epitaxie par Jets Moléculaires par le groupe EPIPHY de l'IEMN.

Le premier composant abordé fut le HEMT utilisant l'hétérostructure AlInAs/GaInAs de part les très bonnes propriétés de transport électronique du matériau GaInAs à fort taux d'Indium. En effet, durant les années 90, ce transistor était le meilleur candidat pour les circuits millimétriques. Il atteint aujourd'hui des fréquences de coupure (f_T et f_{max}) aux alentours de 600GHz (Figure I-1). Deux voies ont été abordées et sont présentées dans ce document : la fabrication de ces composants sur substrat d'InP ainsi que sur substrat de GaAs par le concept métamorphique (premier HEMT métamorphique fabriqué à l'IEMN en 1992). Pour la montée en fréquence, différentes générations ont été développées, en réduisant les longueurs de grille de 100 nanomètres à 20 nanomètres. Des circuits intégrés monolithiques ont aussi été fabriqués, ce qui a démontré les possibilités haute fréquence des filières étudiées.

© 2006 Tous droits réservés.
http://www.univ-lille1.fr/bustl

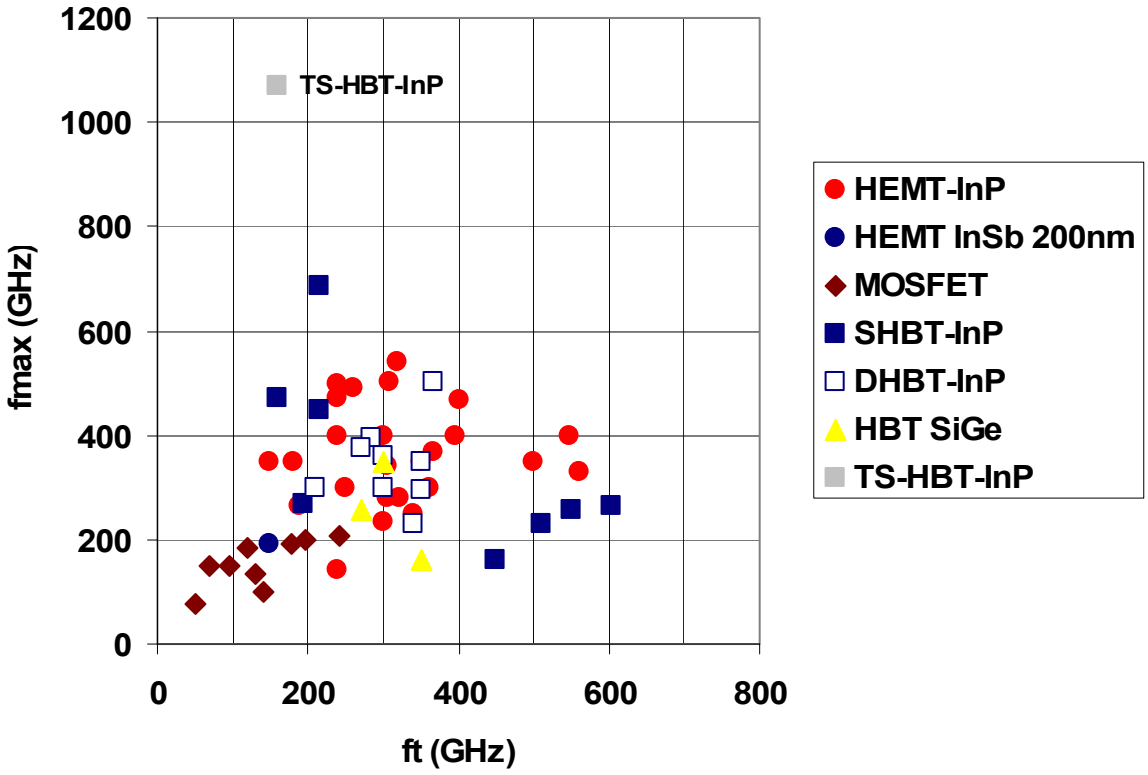


Figure I-1 Etat de l'art des transistors de la littérature établi en juin 2005.

Au début des années 2000, nous avons décidé d'étudier de nouvelles topologies de composants. L'ensemble de ces nouveaux composants reste basé sur l'utilisation de matériaux AlInAs/GaInAs sur substrat d'InP. L'objectif est d'atteindre des fréquences de coupure de l'ordre du Terahertz.

D'après la Figure I-2, l'évolution des fréquences des HEMTs sur InP répond à une « loi de Moore » avec un accroissement d'environ 6% par an, ce qui est loin des filières silicium (17% par an d'après ITRS). Ce qui veut dire que pour atteindre une fréquence de coupure de 1THz, il faudra attendre environ 2010, si cette évolution est respectée. Pour atteindre ces performances, la longueur de grille devra atteindre 6 nanomètres, et si l'on veut conserver un rapport d'aspect correct, il nous faut une distance grille-canal de 2 nanomètres, ce qui devient quasiment impossible. De plus, en observant plus dans le détail la Figure I-2, on peut constater que les fréquences de coupure des HEMTs ne dépassent pas 600GHz. Enfin, depuis l'année 2005, les records mondiaux des f_T et f_{max} sont détenus par les transistors bipolaires à hétérojonction (HBT sur Figure I-1, excepté TS-HBT), et nous observons une amélioration des performances des filières MOSFET sur silicium, bien que ce matériau soit du point de vue du transport électronique moins bon. L'enseignement que nous avons tiré de nos études sur les HEMTs AlInAs/GaInAs, est qu'il semble atteindre ses limites. L'augmentation des fréquences est liée au premier ordre à la réduction de la longueur de grille. Toutefois, cette réduction de longueur de grille, comme nous le verrons n'est pas suffisante. Il est nécessaire de trouver des solutions innovantes en terme de structure ou de fonctionnement.

La première solution envisagée s'est inspirée des travaux de l'équipe de M. Rodwell de l'Université de Santa Barbara, qui a développé des transistors bipolaires à hétérojonction sur substrat transféré (TS-HBT), dont la fréquence de coupure f_{max} dépasse 1 THz (Figure

© 2006 Tous droits réservés.
http://www.univ-lille1.fr/bustl

I-1). L'utilisation du transfert de substrat leur permet de placer deux électrodes face à face de part et d'autre de la couche active. Ceci nous a donné l'idée de réaliser un HEMT double grille permettant de commander plus efficacement les électrons 2D du canal GaInAs, et ainsi de limiter les effets néfastes de canal court. L'ensemble des « briques technologiques » a été développé, pour la fabrication de HEMT double grille de longueur 100 nanomètres. Les résultats électriques sont présentés dans ce manuscrit. De plus ce nouveau type de structure offre la possibilité de réaliser un transistor à modulation de vitesse, dont la modulation du courant ne se fait pas comme dans un FET par la variation de charge, mais par la modulation de vitesse des porteurs. Le schéma de principe ainsi que les règles de fonctionnement et de réalisation sont introduits dans ce manuscrit.

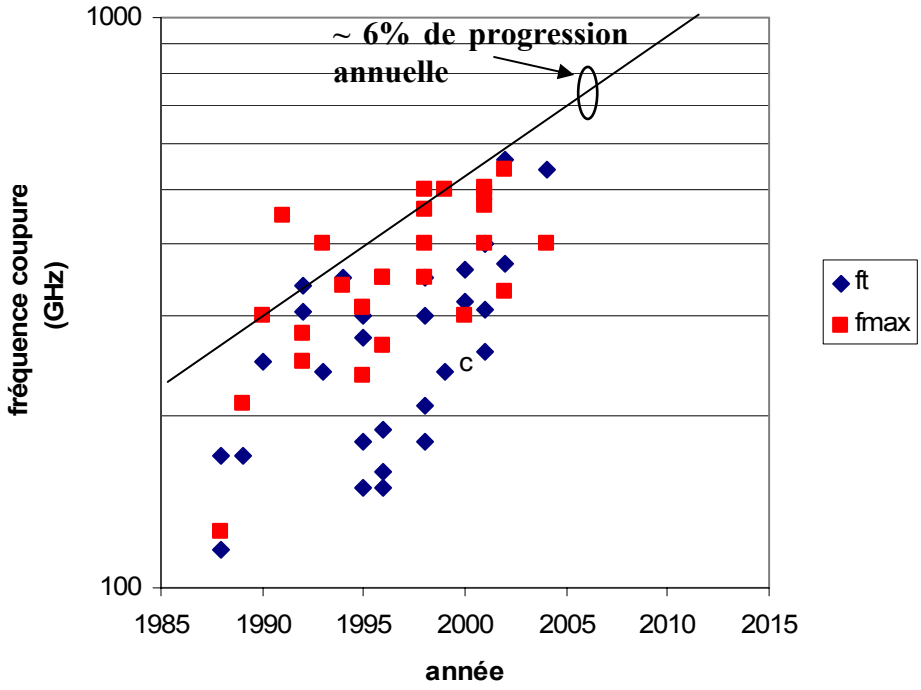


Figure I-2 Evolution annuelle des fréquences de coupure des HEMTs AlInAs/GaInAs. La droite représente une variation d'environ 6% par an.

Une deuxième solution a été étudiée : les composants balistiques. Dans un composant balistique (ou quasi-balistique), les électrons durant leur déplacement ne subissent pas (ou peu) d'interaction. Leur vitesse est ainsi très élevée, ce qui peut conduire à des temps de transit sub-picoseconde à température ambiante, si les dimensions sont de l'ordre de la centaine de nanomètre. L'objectif est la réalisation de composants balistiques en particulier des TBJ (« Three terminal Ballistic Junction ») pour applications non linéaires (redresseur, doubleur de fréquence…) et de commutateur de courant pour circuit numérique. Dans cette étude, nous avons contribué à la simulation des structures (par Monte Carlo), la caractérisation hyperfréquence et surtout la fabrication des dispositifs nanométriques.

Enfin, un autre champ d'investigation a débuté récemment : les transistors à onde plasma pour émission et détection de signaux Terahertz. Ce sujet est basé sur la présence d'onde plasma qui peuvent se propager sous la grille d'un HEMT. De part la faible longueur de grille et la vitesse élevée de l'onde plasma, il est possible d'atteindre les fréquences convoitées du « gap THz ».

Ce manuscrit est divisé en deux grandes parties. Dans la partie II, nous présentons les principaux résultats obtenus sur les filières HEMTs (de 100 à 20 nanomètres), ainsi que la

© 2006 Tous droits réservés.

possibilité d'application THz par les ondes plasma. Dans la partie III, nous présentons les résultats préliminaires sur les filières plus prospectives, le HEMT double grille et les composants balistiques. Enfin dans notre conclusion, nous indiquons les évolutions de ces différents thèmes de recherche ainsi que nos perspectives.

© 2006 Tous droits réservés.

II. Le HEMT AlInAs/GaInAs

Les filières basées sur l'hétérojonction AlInAs/GaInAs sur substrat d'InP, sont étudiées depuis le début des années 90, et sont l'une des meilleures solutions pour les applications en gamme d'onde millimétrique, ou en numérique vers la centaine de gigabit/seconde. Les fréquences de transition (Figure I-1) se situent aux alentours de 600GHz ([Fujitsu, Réf. 3]. A titre indicatif, ces fréquences de coupure ont permis le développement d'amplificateur faible bruit jusqu'en bande G (140-220GHz) pour les filières sur InP [Réf. 5].

Les résultats obtenues par l'utilisation de l'hétérojonction AlInAs/GaInAs étant bien supérieurs à ceux des filières sur substrat de GaAs, la filière AlInAs/GaInAs métamorphique sur GaAs a été développée, afin de combiner hautes performances liées à l'hétérojonction AlInAs/GaInAs, tout en conservant la compatibilité technologique de fabrication des circuits GaAs (amincissement et « via hole ») et des coûts de fabrication plus faibles pour le GaAs (diamètre des substrats GaAs plus grand qu'InP, substrat GaAs moins fragile). Cette filière a rapidement montré ses potentialités, par l'obtention de performances en fréquence proche des filières sur InP ainsi que par la réalisation de circuits en bande D [Réf. 6].

L'essentiel des travaux présenté dans cette partie a commencé au début des années 1990 par le démarrage des filières AlInAs/GaInAs sur substrat d'InP mais aussi métamorphique sur substrat de GaAs ; les filières conventionnelle et pseudomorphique sur GaAs étant antérieures. Par ailleurs, afin de développer des composants de plus en plus rapides, il a été nécessaire de diminuer les longueurs de grille, qui s'accompagne comme nous le verrons dans la suite ce manuscrit de l'optimisation de la structure de couche.

Dans cette partie, nous allons donner l'évolution de nos travaux au cours de ces dix dernières années, qui ont consisté à développer des filières de longueur de grille 100nm sur InP et GaAs, ainsi que 60nm. Cette partie commencera par la présentation des filières de HEMTs 100nm et 60 nm sur InP, et de démonstrateurs MMIC, ainsi que des premiers résultats de HEMTs sub-50nm. Ensuite, nous présenterons dans une deuxième partie les filières de HEMTs métamorphiques 100nm et 60 nm sur GaAs. Enfin dans une dernière partie, nous présenterons un possible avenir des composants HEMTs à l'IEMN, pour la génération/détection THz par onde de plasma.

II.1. HEMTs InAlAs/InGaAs sur substrat d'InP

L'essentiel des travaux sur les HEMTs AlInAs/GaInAs ont débuté il y a environ une dizaine d'année, date de notre installation dans les nouveaux locaux de l'IEMN, et aussi de démarrage de nouveaux matériels, en particulier le masqueur électronique LEICA EBPG5000+. Le développement de ces composants est le fruit d'années de travail de membres du groupe ANODE (permanents, thésards), mais aussi du groupes EPIPHY (EPItaxie et PHYsique des hétérostructures), du groupe Puissance et du personnel des centrales de caractérisation et de technologie de l'IEMN.

La démarche que nous avons suivie est la suivante : tout d'abord nous avons développé une filière 100 nm utilisant un procédé technologique dit « nitrure », qui était déjà utilisé dans nos anciens locaux pour la fabrication de HEMTs GaAlAs/GaInAs pseudomorphiques sur GaAs, dont la longueur de grille L_g était de 0.25 µm à l'époque. Il a fallu transférer et adapter cette technologie à des HEMTs AlInAs/GaInAs de L_g = 100 nm. Dans le groupe ANODE, deux thèses (en co-direction :H. Fourré 1997 Réf. 8, V. Hoel 1999 Réf. 9) ont été effectuées pour développer ces composants. Des démonstrateurs (MMIC, LNA 100GHz) ont été fabriqués à partir de ces transistors, en collaboration avec Dassault électronique. Le prolongement de ces travaux fut la filière de longueur de grille 60 nm, ainsi

© 2006 Tous droits réservés.

que les circuits 140 et 180GHz de T. Parenty (co-direction de thèse Réf. 5). Enfin la dernière étape est la filière sub-50 nm qui est en cours d'étude (co-direction de thèse de I. Duszynski).

II.1.1. HEMTs 100 nanomètres et circuits 100GHz

II.1.1.a) Technologie des HEMTs

II.1.1.a.1) Etapes générales

Les étapes principales de réalisation d'un HEMT AlInAs/GaInAs sont :

- L'isolation par mesa ou implantation ionique.

L'isolation la plus utilisée de part sa simplicité est obtenue par gravure humide de la couche active. Toutefois l'isolation par implantation ionique d'Argon, a été étudiée à l'IEMN par H. Fourré [Réf. 8]. Pour des couches AlInAs/GaInAs de résistance carrée typique de 150Ω, des résistances carrées d'isolation de plusieurs dizaines de MΩ on été obtenues.

- La réalisation des contacts ohmiques.

La deuxième étape consiste en la réalisation des contacts ohmiques après dépôt par évaporation sous vide de Ni/Ge/Au/Ni/Au, puis d'un recuit rapide. Les meilleures valeurs de résistances de contact R_c obtenues sont de l'ordre de 0.1 Ω.mm

- La grille en T

La réalisation de la grille en T est l'étape la plus délicate dans la fabrication d'un HEMT, et va conditionner pour beaucoup les performances du transistor. En effet, c'est principalement la longueur de grille qui va fixer la rapidité d'un composant. De ce fait la réduction de cette longueur est l'un des enjeux majeurs des procédés de fabrication. De plus, pour un fonctionnement à des fréquences élevées ainsi que pour les applications faible bruit, un profil en forme de T (ou grille champignon) est nécessaire, afin d'obtenir des résistances de grille de faible valeur. Une forte résistance de grille peut altérer les performances fréquentielles et de bruit du transistor. Cette étape de grille est détaillée dans la partie suivante.

- Les plots d'épaississement

La dernière étape est le dépôt des plots d'épaississement Ti/Au pour permettre la connexion du transistor. Cette étape ne présente aucune difficulté de mise en œuvre.

II.1.1.a.2) Grille en T et recess sélectif

Afin de réaliser une grille en forme de T, dont la fonction électrique est d'assurer un contact Schottky, deux étapes fondamentales et critiques sont nécessaires et ont été développées ; lithographie de la grille en T ainsi que la gravure du fossé de grille, appelée plus communément recess.

(a) Lithographie de grille en T 100nm

Deux types de procédé technologiques de grille ont été mis au point au laboratoire. Le premier appelé « nitrure » est schématisé Figure II-1.a et a été développé au cours de la thèse de V. Hoël [Réf. 9]. Il est composé de deux étapes de lithographie, l'une pour définir le pied de grille et la seconde le haut de grille. L'avantage de la technique nitrure vient du fait que la lithographie du pied de grille est simple de mise en œuvre, elle correspond à l'écriture électronique d'un trait dans une fine couche de résine. De plus, le haut de grille reposant sur la couche de nitrure de silicium, la tenue mécanique de la grille est améliorée.

Avant le dépôt du contact Schottky, un recess sélectif est effectué, que nous détaillerons dans le paragraphe suivant.

© 2006 Tous droits réservés.
http://www.univ-lille1.fr/bustl

Toutefois cette technique n'est pas sans inconvénient : en effet deux étapes de lithographie sont nécessaires. De plus, le haut de grille étant déposé sur une couche de nitrure de silicium, dont la permittivité effective est élevée, les couplages capacitifs entre les électrodes de grille et de drain (et de source) sont importants.

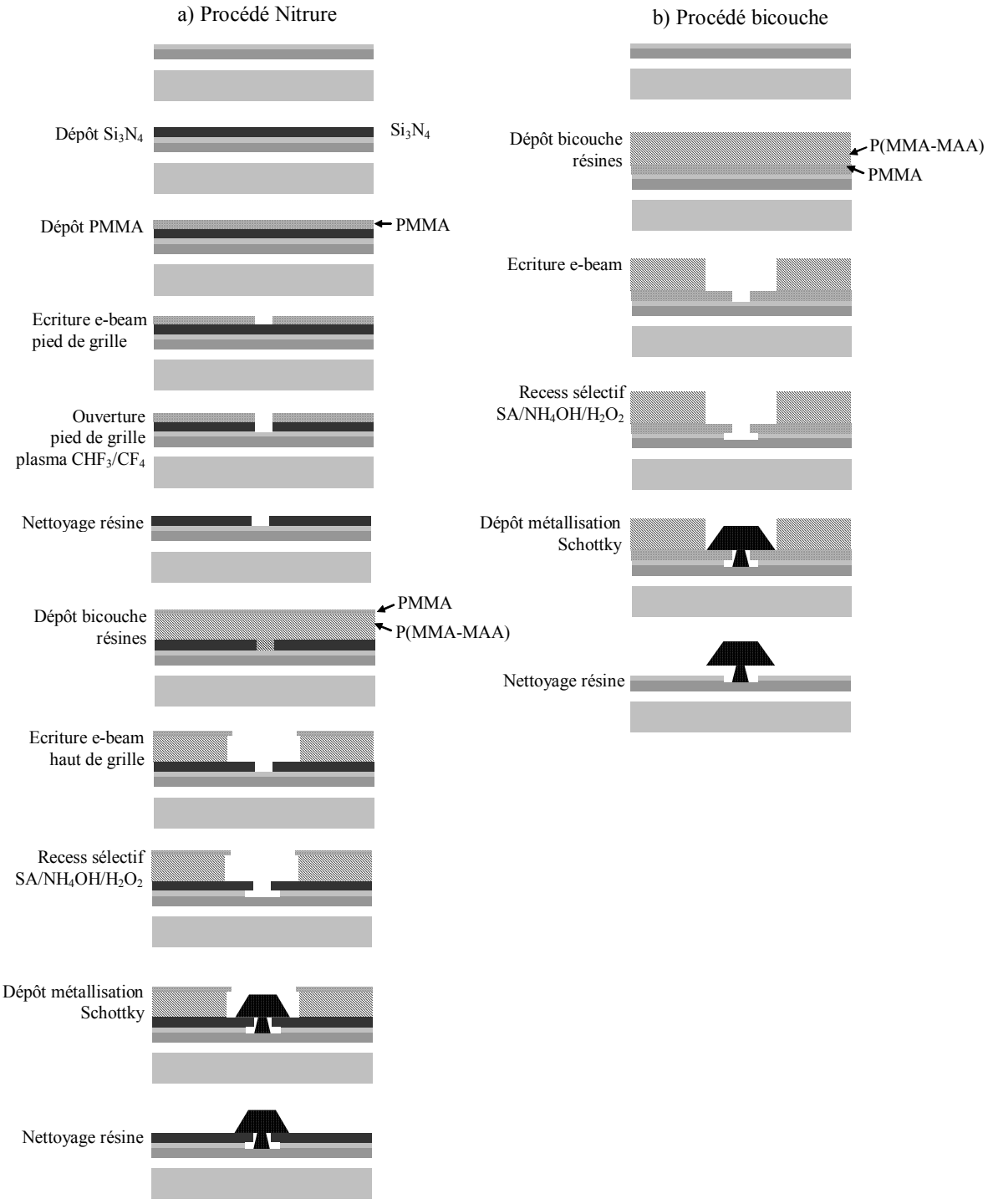


Figure II-1 Procédés technologiques a) nitrure et b) bicouche, de réalisation de grille en T de longueur 100nm.

Une alternative à ce procédé est l'utilisation du procédé bicouche (Figure II-1.b). Ce procédé pour la fabrication de grille 100nm a été mis au point par P. Chevalier [Réf. 11] et M.

© 2006 Tous droits réservés.

Zaknoune [Réf. 12]. Cette technique permet de supprimer les inconvénients de la technologie Nitrure (une seule écriture, moins de couplages capacitifs). Un certains nombre d'améliorations ont été apportées à cette technique durant les cinq dernières années. Une sous gravure importante après étape de recess a souvent été observée, et a été interprétée par une mauvaise adhérence de la résine à la surface du semiconducteur. Ce procédé a été amélioré par N. Wichmann, par traitement préalable de surface (désoxydation et dépôt d'un promoteur d'adhérence avant dépôt de résine).

(b) Recess sélectif

Afin d'obtenir un contact Schottky de bonne qualité, il est nécessaire d'enlever la couche de contact ohmique GaInAs (cap layer) avant de déposer le métal de grille. Pour des composants de longueur de grille de 100 nm voire en deçà, l'utilisation d'une solution de gravure sélective est cruciale (vitesse de gravure du GaInAs plus élevée que celle d'AlInAs). En effet, il est important de stopper (ou fortement ralentir) la gravure sur la couche d'AlInAs. La méthode par le contrôle du courant n'offrant pas les garanties suffisantes en termes d'homogénéité et de reproductibilité. Ce critère est d'autant plus important pour les grilles courtes : la distance grille-canal devenant très faible afin de conserver un rapport d'aspect correcte (rapport longueur de grille/ distance grille-canal supérieur à 3). La majeure partie du travail a été effectuée par H. Fourré [Réf. 8, Réf. 13]. Celui-ci a effectué une étude des propriétés de gravure à partir d'acide succinique. La sélectivité obtenue est de 70 sur matériaux adaptés en maille sur InP, et la vitesse de gravure de l'AlInAs est très faible (~1 nm/mn).

II.1.1.b) Structure de couche

La topologie des HEMTs 100nm est donnée Figure II-2. L'ensemble des couches AlInAs et GaInAs est adaptée en maille sur InP (taux d'Indium proche de 50%) et ont été réalisée par épitaxie à jets moléculaires dans un bâti solide Riber 32P.

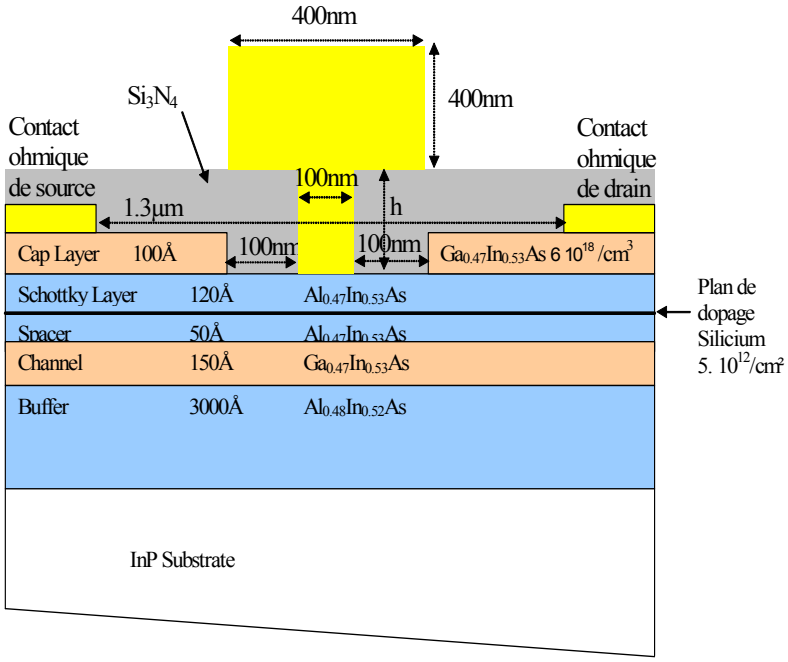


Figure II-2 Topologie d'un HEMT AlInAs/GaInAs adapté en maille sur substrat d'InP. La hauteur h du pied de grille est de 80nm pour la technologie nitrure, et 150nm pour la technologie bicouche.

© 2006 Tous droits réservés.

Les meilleurs résultats de Hall mesurés par la technique de Van der Pauw, sont donnés dans le Tableau II-1 à températures ambiante et à l'azote.

Tableau II-1 Mesures de Hall sur trèfle de Van der Pauw d'une structure AlInAs/GaInAs adaptée en maille sur substrat d'InP pour la réalisation de HEMTs 100nm.

	$R_{carré}$ Ω	N_hx10^{12} /cm²	μ_h cm²/Vs
300K	187	3.5	9600
77K	56	3.45	32200

II.1.1.c) Résultats électriques

Les principaux résultats électriques et la comparaison des transistors HEMTs-InP de technologies nitrure et bicouche sont donnés dans le Tableau II-2. Ces résultats pour la technologie nitrure obtenus durant la thèse de V. Hoël [Réf. 9], ont fait l'objet de communications internationales [Réf. 14, Réf. 15, Réf. 16, Réf. 17], l'essentiel des technologies bicouches ayant été développées par P. Chevalier [Réf. 11]. Dans ce tableau sont reportées la transconductance extrinsèque, la fréquence f_T de transition du gain en courant H_{21} ainsi que la fréquence maximale d'oscillation f_{max} issue du gain unilatéral de Mason U. Ces valeurs ont été déterminées par extrapolation à 6dB/oct des différents gains.

Tableau II-2 Transconductances intrinsèques gm, fréquences de coupure intrinsèques $f_c = \frac{gm}{2\pi C_{gs}}$, et fréquences de transition f_T et f_{max} issues des technologies nitrure et bicouche. Les longueurs de grille L_g sont de 100nm et les largeurs W=100µm.

Types	Fréquences de coupure			
	gm mS/mm	f_c GHz	f_T GHz	f_{max} GHz
Nitrure	1430	268	195	280
Bicouche	1450	298	225	320

Pour la technologie nitrure de longueur de grille 100nm, une transconductance Gm extrinsèque d'environ 1S/mm est obtenu. La transconductance intrinsèque gm atteint 1430mS/mm. Le f_T et le f_{max} avoisinent respectivement 200 et 300GHz. La technologie bicouche conduit à la même valeur de transconductance intrinsèque, mais donne des valeurs de f_T et f_{max} plus élevées. Ce comportement est lié à des valeurs de capacités C_{gs} et C_{gd} plus faibles pour la technologie bicouche. Cette différence provient de l'absence de couche de Si_3N_4 entre la grille et les zones d'accès du transistor. Une étude, contenue dans la thèse de V. Hoël [Réf. 9], a démontré cette hypothèse : les capacités de bord (« fringe » capacitances) déterminées transistor froid (V_{ds} = 0 Volt) et fortement pincé ($V_{gs} << V_p$), présentent une dépendance plus importante en fonction de la largeur du transistor, traduisant un effet plus important de couplage électrostatique au travers du Si_3N_4.

© 2006 Tous droits réservés.

II.1.1.d) MMIC bandes V et W

A partir des travaux développés autour de la filière HEMTs AlInAs/GaInAs adaptés en maille sur substrat d'InP par V. Hoel, et des travaux de S. Boret [Réf. 19] sur les éléments passifs en technologie coplanaire (ligne de propagation, ponts à air, capacités MIM, résistances), des amplificateurs faible bruit à 60 et 94 GHz ont été réalisés. La conception de ces circuits a été effectuée par Thomson-Detexis dans le cadre d'une collaboration contractuelle (DGA 95.536). La technologie utilisée est de type nitrure, celle-ci étant la plus mature au moment de la conception. Ces circuits ont été réalisés dans la centrale de technologie de l'IEMN par B. Grimbert. La Figure II-3 présente une photographie d'un circuit 94GHz, et des éléments le constituant.

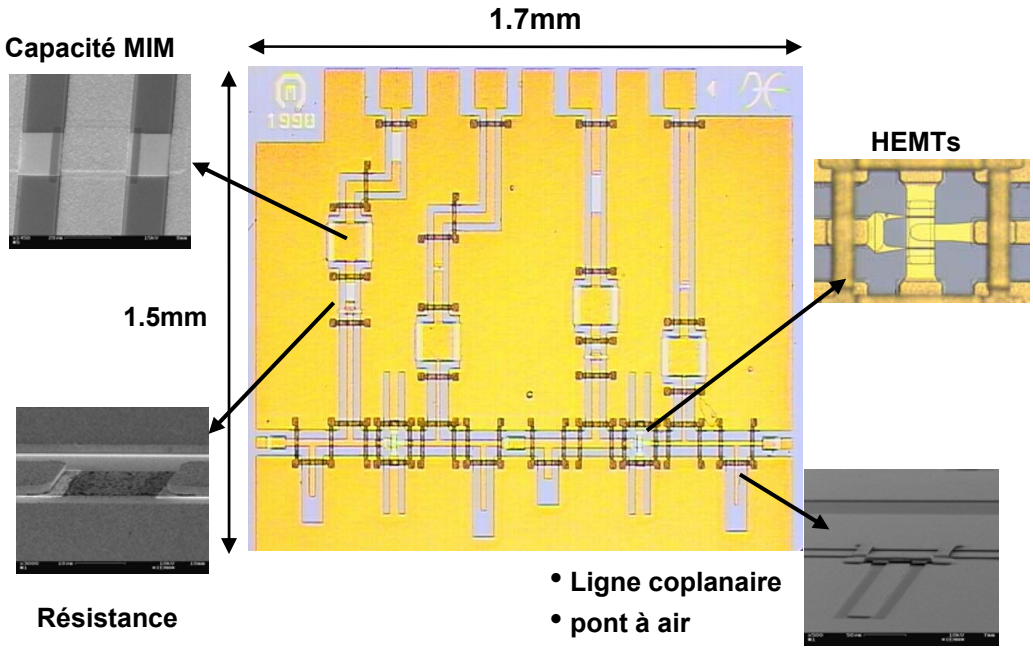


Figure II-3 Amplificateur faible bruit deux étages à 94 GHz utilisant la technologie des HEMTs AlInAs/GaInAs adaptés en maille sur InP avec grille nitrure 100 nm.

Les meilleurs résultats obtenus sont donnés dans le Tableau II-3 et ont été présentés dans plusieurs conférences internationales [Réf. 20, Réf. 21, Réf. 22]. L'amplificateur 94GHz présente en facteur de bruit *NF* de 3.3 dB pour un gain associé G_a de 12 dB, ce qui correspond à l'état de l'art. Ce résultat indique les potentialités des technologies de HEMTs 100 nm développées pour les applications en gamme d'onde millimétrique.

Tableau II-3 Mesures du facteur de bruit *NF* et du gain en puissance associé G_a.

	Facteur de bruit *NF* (dB)	Gain associé, G_a (dB)
LNA 60 GHz	4	14.4
LNA 94 GHz	3.3	11.9

© 2006 Tous droits réservés.

II.1.2. HEMTs 60 nanomètres et circuits 140, 180GHz

Le récapitulatif des travaux présentés dans cette partie, est contenu dans la thèse de T. Parenty [Réf. 5].

II.1.2.a) Optimisation de la structure de couche

L'augmentation des performances fréquentielles d'un HEMTs par optimisation de sa structure s'avère être une tache très délicate. En effet, on peut constater d'après la Figure II-4, qu'il existe beaucoup de paramètres importants. On peut en compter plus de dix. L'influence de ces paramètres sur le f_T ou le f_{max} a été étudiée dans une multitude de publications, mais il est encore bien difficile de donner aujourd'hui la structure idéale.

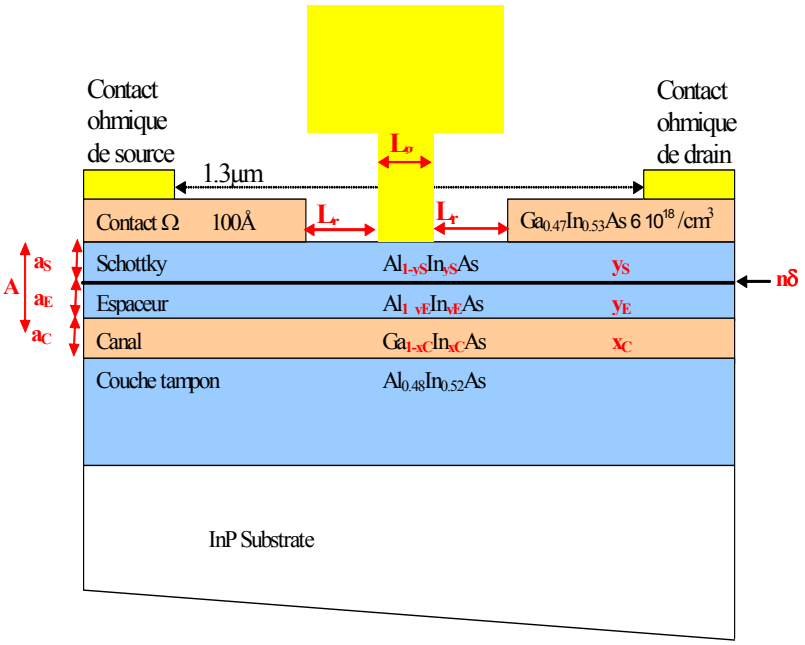


Figure II-4 Principaux éléments intervenant dans les performances du HEMT

Si l'ensemble de ces paramètres était retenu pour optimiser la structure de couche, ceci demanderait par l'expérience, un plan d'étude insurmontable. Par des calculs numériques, un problème à environ 10 paramètres reste encore trop difficile à résoudre. L'objectif de la filière 60 nm est de développer des circuits intégrés pour application analogique petit signal et faible bruit à des fréquences avoisinant 200 GHz. Notre objectif principal est donc d'obtenir une amplification en puissance suffisante à ces fréquences. C'est pourquoi, notre démarche s'est restreinte à l'obtention d'un f_{max} élevé. Pour obtenir un f_{max} élevé, il est nécessaire de respecter le « scaling down » de la couche, c'est-à-dire un rapport d'aspect L_g/A suffisant. La distance A correspond à la somme de l'épaisseur de la couche Schottky d'AlInAs a_S, de l'espaceur a_E et de l'étalement des charges dans le canal. Enoki et al [Réf. 24] estime que L_g/A doit être choisi au-delà de 3 à 5. Ce qui donnerait une distance A d'environ 10 nm pour une longueur de grille L_g de 30 nm. De plus si le rapport L_g/A est inférieur à 1, la variation de la tension de pincement devient très forte, et s'accompagne d'une dégradation du f_T et de la transconductance [Réf. 25, Réf. 3, Réf. 26]. Cette dégradation du f_T dans le cas d'un mauvais rapport d'aspect provient d'une diminution de la vitesse moyenne de transit des électrons sous la grille.

Une deuxième voie est l'optimisation des extensions latérales de recess. Si ces zones sont grandes, on aura dégradation des résistances d'accès en particulier côté source et donc de

© 2006 Tous droits réservés.
http://www.univ-lille1.fr/bustl

la transconductance extrinsèque *Gm* et du f_T [Réf. 23, Réf. 28]. De plus un recess long côté source est défavorable à l'effet kink, du fait d'une interface entre l'AlInAs (couche Schottky) et l'air de plus grande surface. Toutefois ceci peut être atténué en plaçant une couche d'InP, dite de passivation, dans les zones de recess. Cependant lorsqu'une grande longueur de recess côté drain est définie, la conductance de sortie g_d et la capacité C_{gd} sont réduites, le champ électrique en sortie de grille côté drain s'étalant. Ceci sera bénéfique pour le f_{max} [Réf. 28]. La solution consiste donc à réaliser un recess asymétrique, pour lequel le recess grille-source est court, et le grille-drain est long [Réf. 29, Réf. 30, Réf. 23]. Un frein à la mise en œuvre de cette solution est la complexité technologique. On peut citer en exemple le procédé de Fujitsu, qui utilise une lithographie électronique de grille en « slit patterns» [Réf. 29] ou d'autres procédés basés sur des multicouches de résines. De part la difficulté de mise en œuvre technologique de ces techniques (lithographie compliquée, mauvais contrôle de sous gravure par recess sélectif succinique,…), nous avons seulement joué sur le rapport d'aspect.

Pour cette raison, nous avons diminué les épaisseurs de la couche Schottky, de l'espaceur et du canal (Figure II-5) par rapport à la couche utilisée pour la filière 100 nm (voir Figure II-2). D'autres paramètres ont été modifiés :

- Le taux d'indium dans le canal GaInAs a été augmenté pour améliorer la mobilité et la discontinuité de bande conduction. Afin d'éviter l'apparition d'ionisation par impact trop important, nous avons limité le taux d'indium à 65%.
- L'épaisseur de barrière étant réduite, le taux d'aluminium de la barrière AlInAs a été porté à 65%, afin d'augmenter la hauteur de barrière Schottky et de limiter le courant de grille. De plus, l'excursion en tension V_{gs} positive s'en trouvera améliorer.
- Enfin, le dopage a été fixé à $6.10^{12}/cm^2$, pour limiter les effets de surface dans les zones de recess (désertion du canal).

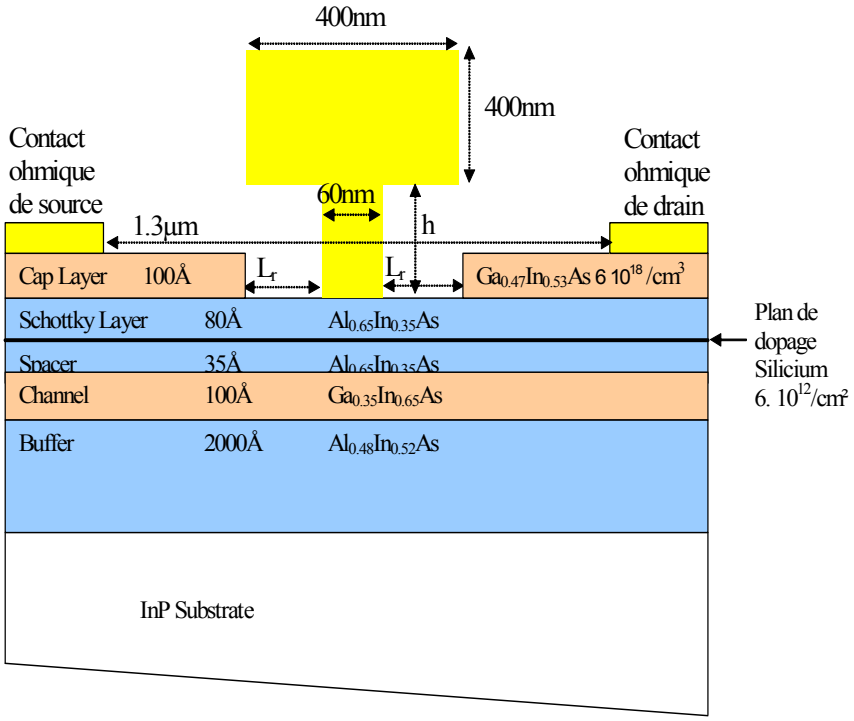


Figure II-5 Structure de couche optimisée pour filière 60 nm.

© 2006 Tous droits réservés.

Cette optimisation s'est appuyée sur des simulations Monte Carlo effectuées à l'Université de Salamanque, par J. Mateos, et a fait l'objet de deux publications dans IEEE Transactions on Electron Devices [Réf. 31, Réf. 32].

II.1.2.b) Résultats électriques

Afin de vérifier le bon choix des paramètres de la structure optimisée, nous avons effectué des mesures de Hall sur des trèfles de Van der Pauw. Ces mesures sont comparées avec celles d'une structure standard correspondant à la couche utilisée pour les transistors 100 nm (Figure II-2). Les principales grandeurs sont reportées dans le Tableau II-4. On peut constater que les valeurs de densités et de mobilités de Hall sont proches pour les deux types de couche.

Tableau II-4 Mesures d'effet Hall sur structures standard et optimisée.

	$R_{\square}$ ($\Omega/\square$)	μ_H ($cm^2.V^{-1}.s^{-1}$)	n_H (cm^{-2})
Couche "standard" (avec cap layer)	158	9300	$3{,}5.10^{12}$
Couche "optimisée" (avec cap layer)	180	8800	$3{,}95.10^{12}$

Pour aller plus loin dans la comparaison, nous avons réalisé des technologies de longueur de grille 60 nm sur structure standard et sur structure optimisée. Notre choix s'est porté sur une technologie de type bicouche au lieu de la technologie nitrure. Pour favoriser un fonctionnement fréquentielle de plusieurs centaines de GHz, il est en effet indispensable de minimiser les éléments parasites, en particulier les capacités parasites, qui sont plus faibles en technologie bicouche. Les étapes technologiques sont les mêmes que celles utilisées pour un HEMT 100nm en technologie bicouche.

Tableau II-5 Principaux paramètres électriques de comparaison entre des HEMTs 60nm réalisés sur couches standard et optimisée.

	V_p (V)	I_{ds} (mA/mm)	*Gm extrinsèques* (mS/mm)	*Gm/gd Intrinsèque*	f_c (GHz)	f_t (GHz)	f_{max} (GHz)
Standard	-0.7	500	710	10	350	260	370
Optimisée	-0.3	560	1000	16	330	250	460

Le tableau Tableau II-5 récapitule les principaux résultats électriques obtenus sur les HEMTs 60nm. On peut constater une très nette amélioration de la transconductance extrinsèque, due à une distance grille-canal plus faible, et une forte amélioration du f_{max} pour la structure optimisée, qui passe de 370GHz à 460GHz. Ceci démontre bien l'importance du rapport d'aspect dans le fonctionnement fréquentiel d'un HEMT, en particulier sur le f_{max}. Pour les deux types de HEMTs, les fréquences de transition maximales f_T du gain $|H_{21}|^2$ sont de l'ordre de 250GHz. L'amélioration du rapport d'aspect de 2.5 (standard) à 3.6 (optimisé) conduit à une amélioration du f_{max} de 25% et à un ratio f_{max}/f_T plus élevé.

L'essentiel de ces travaux a fait l'objet d'une thèse de l'Université [T. parenty, Réf. 5] de plusieurs communications internationales [Réf. 33, Réf. 34, Réf. 35, Réf. 36, Réf. 37], dont

© 2006 Tous droits réservés.

un papier présenté à Indium Phosphide Related Materials (IPRM) en 2001 est fourni en annexe 1.

II.1.2.c) Résultats MMIC

Afin de valider les résultats électriques obtenu sur la filière HEMTs AlInAs/GaInAs de longueur de grille 60nm, nous avons développé un travail de conception de MMIC en bande G (140-220GHz). Il s'agit d'amplificateurs adaptés en gain en puissance à 140GHz et 180GHz, ainsi que des oscillateurs et VCO (Voltage Control Oscillator) à 140GHz. La fréquence de 140GHz correspondant à une fenêtre de propagation, est intéressante pour les communications. La fréquence de 180GHz étant une zone d'absorption, elle est utile pour les réseaux locaux de courte portée ainsi que l'observation terrestre (satellite, radiométrie). Ces conceptions utilisent une technologie coplanaire intégrant des capacités MIM et des résistances NiCr.

Les résultats des conceptions sont :

Amplificateur 140GHz
- Gain insertion S_{21} ~ 7dB/étage
- S_{ii} et S_{12} < -12dB

Amplificateur 180GHz
Gain insertion S_{21} ~ 3.5dB/étage
S_{ii} et S_{12} < -12dB

VCO 140GHz
- Δf ~ 7GHz
- Pout ~ 0dBm

A l'heure de la rédaction de ces lignes, seuls les éléments passifs ont été fabriqués et caractérisés jusque 220GHz, ce qui a permis de valider ces éléments. Ces résultats préliminaires laissent présager un fonctionnement intéressant des futurs circuits, en cours de fabrication à l'IEMN.

II.1.3. Perspectives : filières sub-50 nanomètres

Afin de poursuivre la montée en fréquence, des études portant sur le développement d'une filière sub-50nm ont été entreprises par I. Duszynski durant sa thèse. Ces résultats sont reportés dans la [Réf. 38].

II.1.3.a) Technologies de grille envisagées

Pour le développement de la filière 60nm, nous avons vu que la lithographie de grille de type bicouche avait été retenue. Pour des longueurs de grille plus faibles, cette méthode est très difficile. En effet, si l'on veut un pied de grille de 25nm de longueur associé à un haut de grille long et épais (la largeur et l'épaisseur font environ 400nm pour des raisons de résistance de grille), en conservant des épaisseurs de résine identiques à celles du procédé bicouche, soit au total environ 800nm, on arrive à un rapport d'aspect entre la longueur de grille et l'épaisseur de résine de 30. La réalisation d'une telle lithographie électronique ainsi que son observation au microscope électronique sont très difficiles. La diminution des épaisseurs de résines pourraient être une solution, mais si l'on veut conserver une épaisseur de métal de grille suffisante, l'épaisseur de la couche de copolymère (P(MMA-MAA)) qui sert à définir le haut de grille, doit être conservée pour favoriser le lift-off.

C'est pourquoi, nous avons étudié une autre solution, qui est une combinaison de technologies bicouche et nitrure, déjà utilisées à l'IEMN (voir partie II.1.1.a.2)(a)). Cette

© 2006 Tous droits réservés.
http://www.univ-lille1.fr/bustl

technique est schématisée Figure II-6. Elle est constituée de deux étapes principale : la définition du pied de grille dans une fine épaisseur de nitrure de silicium (30nm) et ensuite la réalisation d'une grille en T bicouche de longueur 100nm. La première étape nécessite une lithographie électronique, qui consiste à définir le pied de grille dans une résine PMMA de fine épaisseur (80nm) ceci afin de favoriser la résolution. Le Si_3N_4 est ensuite gravé par plasma de CHF_3/CF_4, déjà utilisé pour la technologie nitrure. Enfin on définit le reste du profil de grille par un procédé bicouche standard de longueur de grille 100nm, qui ne nécessite pas de mise au point particulière. L'intérêt de cette technique par rapport à une technologie nitrure, est que le haut de grille de dimension 400nm, n'est pas totalement déposé sur le nitrure de silicium. Ainsi le couplage capacitif au travers du Si_3N_4 est moindre comparé au cas où le haut de grille couvrirait totalement le nitrure de silicium. De plus ce procédé doit permettre d'obtenir des grilles plus robustes mécaniquement.

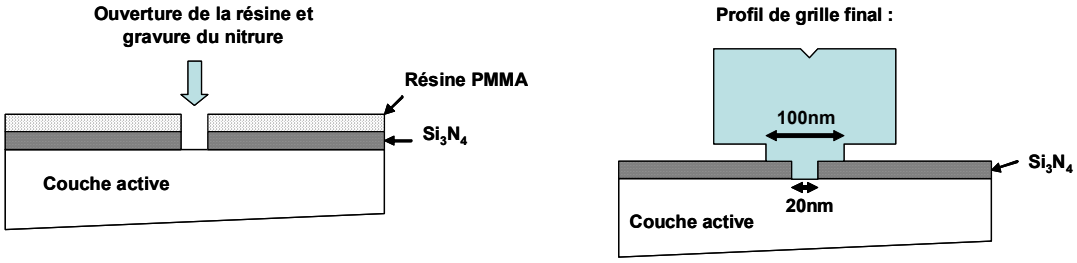


Figure II-6 Etape de réalisation d'une technologie de grille sub-50nm, basée sur une combinaison de procédés bicouche et nitrure.

La Figure II-7 donne une photographie réalisée par microscopie électronique. La coupe du transistor a été obtenue par faisceau ionique d'ion. On peut constater que la longueur de grille atteint les 20nm.

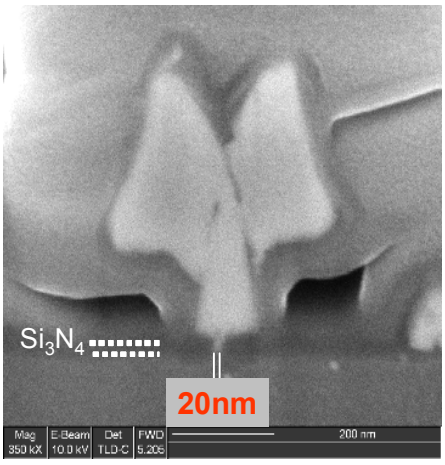


Figure II-7 Coupe transversale réalisée au FIB (Focused Ion Beam) d'un HEMT sub-50nm.

II.1.3.b) Structures de couche

Dans le cadre de cette étude, nous avons suivi la même démarche de développement que pour la filière 60nm, c'est-à-dire conserver un rapport d'aspect L_G/A suffisant (A est la distance grille électron du canal). La structure de couche est donnée Figure II-8. Les

© 2006 Tous droits réservés.

épaisseurs de la couche Schottky, de l'espaceur et du canal ont été diminuées, et le plan de dopage a été porté $7.10^{12}/cm^2$.

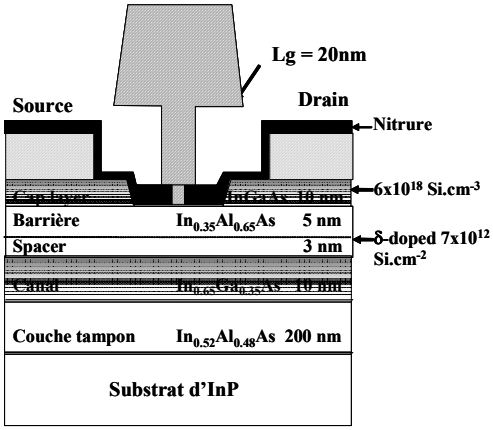


Figure II-8 Structure de couche optimisée pour réalisation de grille sub-50nm.

II.1.3.c) Résultats électriques

La caractéristique $I_d(V_{ds})$ d'un HEMT 20nm est donnée Figure II-9. Le courant I_d maximum est d'environ 250mA/mm pour une transconductance maximale de 1S/mm. On peut constater dans la caractéristique la présence d'une conductance de sortie *gd* importante liée aux effets de canal court, qui n'est pas étonnant pour un transistor si court, ainsi que d'un effet kink.

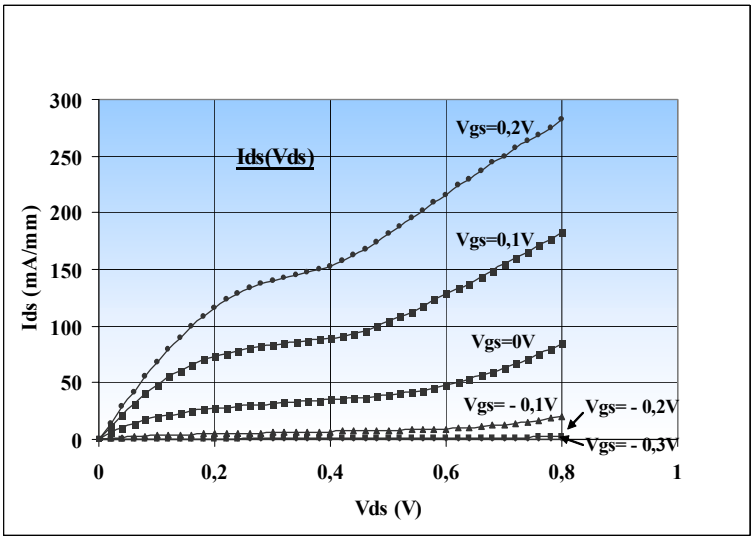


Figure II-9 Caractéristiques $I_d(V_{ds})$ d'un HEMT 20nm pseudomorphique sur InP.

A partir des mesures de paramètres S_{ij} dans la bande 0-110GHz, on aboutit à un f_T de 253GHz et un f_{max} de 380GHz. Le f_T obtenu est en deçà des résultats des travaux de NTT et Fujitsu, et le f_{max} se situe loin de nos propres résultats pour un transistor de longueur de grille 60nm. Ce résultat peut s'expliquer en observant la caractéristique $I_d(V_{ds})$ donnée Figure II-9. Le courant I_d devrait nettement dépasser les 600mA/mm [Réf. 3]. Ceci provient des zones recessées, sous lesquelles le gaz 2D peut être partiellement déserté et donc provoque une limitation du courant. La solution est l'utilisation d'une couche d'InP de passivation (et de l'ingénierie du recess), dont la mise en œuvre est une prochaine étape.

© 2006 Tous droits réservés.

II.2. Variantes : le HEMT métamorphique sur substrat de GaAs

L'activité «HEMT AlInAs/GaInAs métamorphique sur substrat de GaAs » a débuté à l'IEMN par un travail de thèse de P. Win [Réf. 39], en collaboration avec l'équipe EPIPHY, ce qui a donné des premiers HEMTs en 1992 [Réf. 40] et submicronique en 1993 [Réf. 41]. S'appuyant sur ces premiers résultats prometteurs, nous avons repris avec H. Fourré ces travaux [co-direction de thèse Réf. 8]. Le travail de croissance a été repris par Y. Cordier [Réf. 42, Réf. 43, Réf. 44]. Les premiers résultats de HEMTs 100nm ont été présentés en 1998 à International Electron Devices Meeting (IEDM) [Réf. 45]. L'ensemble des travaux sur le métamorphique a donné lieu à un chapitre de livre [Réf. 42], des articles dans des magazines [Réf. 43, Réf. 44, Réf. 46 à Réf. 51] ainsi que plus de 23 communications dans des conférences internationales (Une publications est donnée en annexe 2). Pour ce thème, nous avons travaillé sur deux contrats DGA en collaboration avec Thomson-LCR et PICOGIGA.

II.2.1. Principe

Pour les applications en gamme d'onde millimétrique faible bruit mais aussi de puissance, les HEMTs métamorphiques (MM-HEMTs) utilisant une hétérostructure InAlAs/InGaAs sur substrat de GaAs, constituent une bonne alternative aux HEMTs pseudomorphiques AlGaAs/InGaAs/GaAs (PM-HEMTs) et aux HEMTs InAlAs/InGaAs/InP adaptés en maille (LM-HEMTs). L'avantage du MM-HEMTs est l'utilisation de substrat de GaAs, qui est plus approprié pour une production industrielle faible coût. En effet, un substrat de GaAs présente un diamètre plus grand (8 pouces) et est plus robuste mécaniquement qu'un substrat d'InP (4 pouces). Le second avantage est de réaliser une hétérojonction InAlAs/InGaAs sur un substrat de GaAs, les HEMTs InAlAs/InGaAs présentant les meilleures performances en millimétrique.

L'utilisation de ce concept permet la réalisation d'hétérojonctions $Al_{1-y}In_yAs/Ga_{1-x}In_xAs$ non contraintes, avec des taux d'indium $x \sim y$. Un élément important est l'évolution de la discontinuité de bande de conduction ΔE_c (Figure II-10) entre la matériau $Al_{1-x}In_xAs$ et le $Ga_{1-x}In_xAs$ (d'après [Réf. 41]). On peut constater que ΔE_c augmente avec la diminution du taux d'Indium pour atteindre une valeur maximale de 0.7 eV ($x \sim 0.3$). Ceci va se traduire par une augmentation de la densité d'électrons du gaz bidimensionnel (2DEG). En dessous de x = 0.3, l'énergie de bande interdite de l'AlInAs devient indirecte et les propiétes de transport électronique dans le canal GaInAs se dégradent (mobilité, séparation intervallée $\Delta\varepsilon_{\Gamma L}$).

Pour les forts taux d'indium, la distance intervallée $\Delta\varepsilon_{\Gamma L}$ augmente et les propiétées de transport électronique sont améliorées. Toutefois au-delà d'un taux d'indium de 0.5, le ΔE_c est inférieur à celui de la filière adaptée en maille sur InP, et donc l'utilisation d'une hétérostructure $Al_{1-x}In_xAs/Ga_{1-x}In_xAs$ offre moins d'intérêt. En effet, la densité 2DEG serait inférieure. Par ailleurs, le contact Schottky se dégraderait pour de faible taux d'aluminium dans la barrière AlInAs (fort taux d'indium). De plus, pour des taux d'indium plus élevées, le désaccord de paramètre de maille Δa supérieur à 3% rend difficile la croissance de la couche tampon métamorphique. Une idée, qui n'a pas été étudiée à l'IEMN, est d'utiliser une couche tampon métamorphique AlInAs de taux d'indium 0.5, est de faire croître un canal $Ga_{1-x}In_xAs$ pseudomorphique ($0.5<x<0.8$). Dans ce cas particulier, on retrouve l'avantage du pseudomorphique sur InP (mobilité et densité 2DEG augmentent en même temps avec l'augmentation du taux d'indium du canal x). Cette solution a été exploitée par l'IAF [Réf. 52], qui ont obtenue de très bons résultats en composants et circuits.

© 2006 Tous droits réservés.
http://www.univ-lille1.fr/bustl

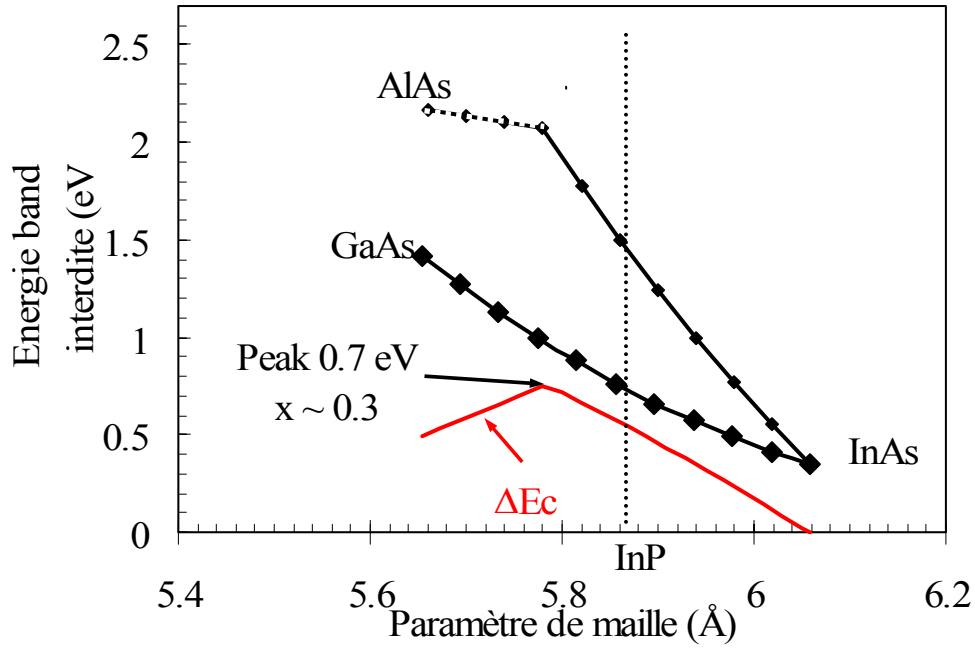


Figure II-10 Energie de bande interdite fonction du paramètre de maille. La discontinuité de bande de conduction $Al_{1-x}In_xAs/Ga_{1-x}In_xAs$ est aussi tracée pour différentes valeurs de taux d'indium x.

Nous nous sommes donc limités à l'hétérojonction $In_xAl_{1-x}As/In_xGa_{1-x}As$ non-contrainte pour des taux d'indium *x* compris entre 0.3 et 0.5. Différentes applications peuvent être envisagées. Pour les faibles taux d'indium (x~0.3), le MM-HEMT est intéressant pour des applications de puissance, parce que son grand gap (Figure II-10) permet de meilleures tenues en tension (HRL [Réf. 53]), et la densités 2DEG est la plus élevée (plus grand courant). De plus, le grand gap *Eg* de l'AlInAs pour des faibles compositions d'indium doit permettre d'obtenir une hauteur de barrière Schottky plus élevée. Les MM-HEMTs à fort taux d'indium (x = 0.5) peuvent être employés dans les applications faible bruit. Un taux d'indium élevé est favorable aux transports des électrons dans le canal GaInAs (masse effective plus faible), ce qui laisse présager de meilleures performances fréquentielles. La valeur intermédiaire $x \sim 0.4$ est la valeur optimale pour les performances fréquentielles et de bruit, et ceci a été démontré par H. Happy et al [Réf. 46]. Afin de comprendre les raisons de ce comportement, nous avons tracé sur la Figure II-11, l'évolution de la densité 2DEG n_s (calculée par Schrödinger-Poisson) ainsi que la mobilité μ de ces charges (valeur de la littérature), en fonction du taux d'indium. On peut constater une évolution antagoniste de ces deux grandeurs lorsque le taux d'indium varie. En effet, si le taux d'indium *x* augmente, le ΔE_c diminue (et donc le n_s). Toutefois la mobilité augmente. Ces effets opposés conduisent à une valeur optimale de taux d'indium d'environ 0.4 pour les performances en fréquence et en bruit [Réf. 46].

© 2006 Tous droits réservés.

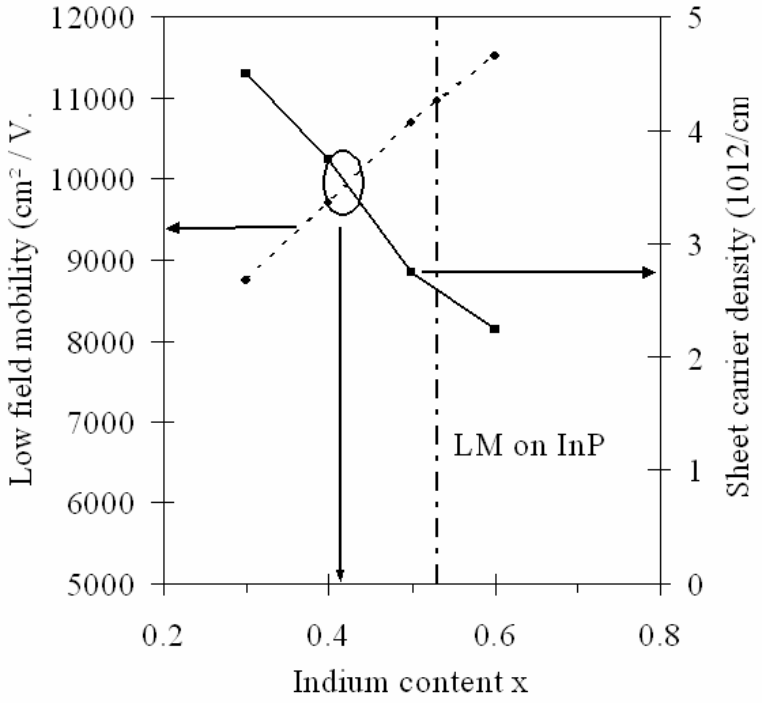


Figure II-11 Evolution de la mobilité μ et de la densité 2DEG fonction du taux d'indium de l'hétérostructure $In_xAl_{1-x}As/In_xGa_{1-x}As$, d'après les calculs de [Réf. 46].

II.2.2. Croissance

Les croissances ont été effectuées à l'IEMN par Epitaxie par Jets Moléculaires. La couche tampon métamorphique sert à accommoder les paramètres de maille de l'hétérojonction $In_xAl_{1-x}As/In_xGa_{1-x}As$ et du substrat de GaAs par la formation de dislocations (« misfit »), et doit bloquer ces dislocations afin qu'elles ne remontent vers les couches actives. Y. Cordier et al ont utilisé une couche tampon AlInAs à taux d'indium à variation linéaire, avec saut de composition en fin de croissance [Réf. 43, Réf. 44].

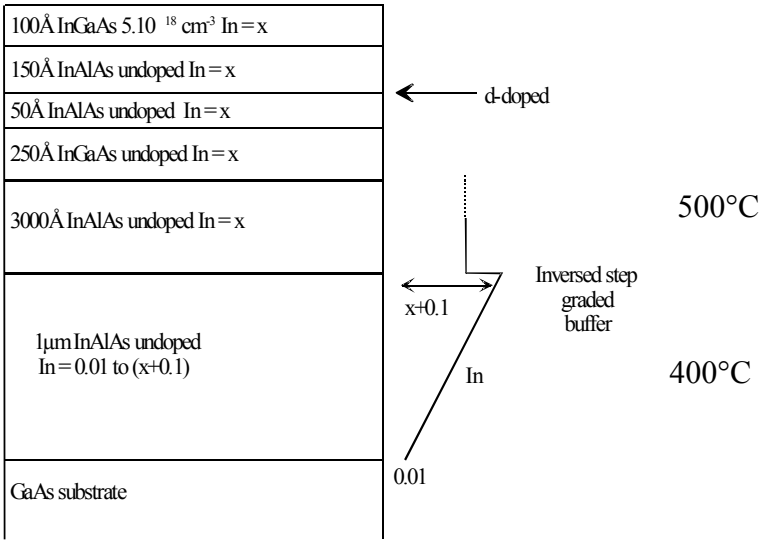


Figure II-12 Structure de couche métamorphique.

© 2006 Tous droits réservés.
http://www.univ-lille1.fr/bustl

II.2.3. Résultats électriques

II.2.3.a) Longueur de grille 100nm

Afin de compléter les données présentées dans cette partie, la Réf. 51 est donnée annexe 2.

II.2.3.a.1) Technologie

Pour la fabrication des HEMTs 100nm, il faut se reporter à la partie II.1.1.a.1). En effet, les procédés de fabrication sont quasiment identiques à ceux des HEMTs AlInAs/GaInAs sur InP (LM-InP). La technologie nitrure a été utilisée pour les grilles. Seules les étapes liées aux contacts ohmiques ont été modifiées.

De plus, pour le développement de MMICs, la technologie est aussi entièrement compatible avec les MMICs sur InP, car l'utilisation d'éléments coplanaires évitent les étapes d'amincissement et de « via hole », dont la mise en œuvre est fortement dépendante du substrat.

II.2.3.a.2) Caractérisation électrique

Les fréquences de transition f_T sont reportées dans le Tableau II-6. Pour $x = 0.4$ et $x = 0.5$, les fréquences f_T sont proches de celle du LM-InP (f_T = 210GHz) réalisé avec la même technologie. La meilleure valeur des MM-HEMTs est obtenue avec 195 GHz pour $x = 0.4$. Ceci confirme les résultats de simulation par Helena publiés par H. Happy et al [Réf. 46]. Pour $x = 0.33$, le MM-HEMT donne un f_T plus faible (160 GHz). Ceci est à relié aux plus faibles paramètres de transport électronique du GaInAs.

Tableau II-6 Comparaison des fréquences de transition f_T du gain en courant H_{21} pour les filières métamorphiques sur GaAs et « Lattice-Matched »sur InP.

Filières	f_T (GHz)
MM 33%	160
MM 40%	195
MM 50%	180
LM-InP	210

II.2.3.b) Longueur de grille 60nm

Des MM-HEMTs de longueur de grille 60 nm utilisant une lithographie bicouche ont été réalisés sur une couche métamorphique de composition d'indium 0.5. La fréquence de coupure intrinsèque $f_c = gm/2\pi C_{gs}$ atteint 360 GHz, le f_T est de 260 GHz et le f_{max} atteint 490 GHz. Ces résultats ont été publiés [Réf. 55, Réf. 56], et constituent encore aujourd'hui (au moment de la rédaction de ce manuscrit soit en 2005) un record mondial de fréquence de transition f_{max} pour un HEMT sur substrat de GaAs (Figure II-13).

© 2006 Tous droits réservés.
http://www.univ-lille1.fr/bustl

RESEARCH REVIEW www.compoundsemiconductor.net

IEMN achieves record f_{max} for MHEMT

Sylvain Bollaert and colleagues from the IEMN in France have reported what they believe to be the highest f_{max} to date for a metamorphic device grown on a GaAs substrate. The InAlAs/InGaAs MHEMT had extrapolated f_t and f_{max} values of 260 and 490 GHz, respectively (*Elec. Lett.* 2002 **38(8)** 389).

A 1.3 µm InAlAs buffer layer was grown on a GaAs substrate, with the In content graded from 1% at the substrate up to 52%. A 25 nm $In_{0.53}Ga_{0.47}As$ channel layer was then grown, followed by a 5 nm $In_{0.52}Al_{0.48}As$ spacer layer, onto which the Si delta-doping was deposited with a coverage of 6×10^{12} atoms/cm^2. A 15 nm $In_{0.52}Al_{0.48}As$ Schottky barrier layer was then grown and capped with a 10 nm Si-doped InAlAs layer. Room-temperature Hall measurements gave values for carrier density and Hall mobility of 4.18×10^{12}/cm^2 and 9180 cm^2/Vs, respectively.

T-gate HEMTs were fabricated with 60 nm gate lengths, and the devices exhibited excellent I-V characteristics, with a pinch-off voltage of –0.8 V demonstrating that short channel effects were minimal. An I_{ds} of more than 600 mA/mm was observed at a drain-source voltage of 1.6 V, with an extrinsic transconductance (g_m) of 850 mS/mm.

An SEM image of the IEMN 60 nm gate length metamorphic HEMT that gave an extrapolated f_{max} value of 490 GHz.

Figure II-13 Article paru dans Compound Semiconductor en 2002.

II.3. HEMT AlInAs/GaInAs à enrichissement sur substrat de GaAs

II.3.1. Objectifs

Cette partie concerne les travaux de V. Roucher, qui a effectué une thèse (en co-direction) financée par une Convention Industrielle de Formation par la Recherche (CIFRE) effectuée chez OMMIC. L'objectif finale de cette thèse consistait en un développement d'une filière 50nm de HEMTs à enrichissement (normaly-OFF, N-OFF) et appauvrissement (normaly-ON, N-ON) AlInAs/GaInAs métamorphiques sur substrat de GaAs, pour développement de circuits numériques DCFL [Réf. 57]. Une application visée était les communications optiques haut débit 80Gbit/s. Un deuxième avantage lié à l'utilisation de transistor à enrichissement d'une filière N-OFF est la suppression de l'alimentation de grille [TriQuint Réf. 58, Motorola Réf. 59], ce qui simplifie la conception de circuit, et présente un intérêt important pour les systèmes mobiles (une seule batterie). TriQuint Semiconductor ont par exemple obtenu une puissance maximale en sortie de 580mW/mm à 35GHz, avec un N-OFF métamorphique sur GaAs de 0.15µm de longueur de grille [Réf. 58]. Cet objectif ambitieux devait conserver un minimum de compatibilité avec les procédés technologiques de la fonderie OMMIC pour la fabrication de circuits réalisés à partir de filière pseudomorphique sur GaAs.

II.3.2. Mise en œuvre

Les transistors N-OFF présentent en général des performances fréquentielles moins bonnes que les N-ON. Le meilleur résultat obtenu est un f_T de 300GHz pour un N-ON de longueur de grille 70nm, et il faut 30nm pour atteindre la même valeur sur le même substrat pour le N-OFF [NTT Réf. 57]. D'après la Figure II-14, on peut constater que les valeurs de f_T et de f_{max} sont plus faibles pour les filières N-OFF, si l'on compare avec les valeurs des HEMTs N-ON (Figure I-2).

© 2006 Tous droits réservés.

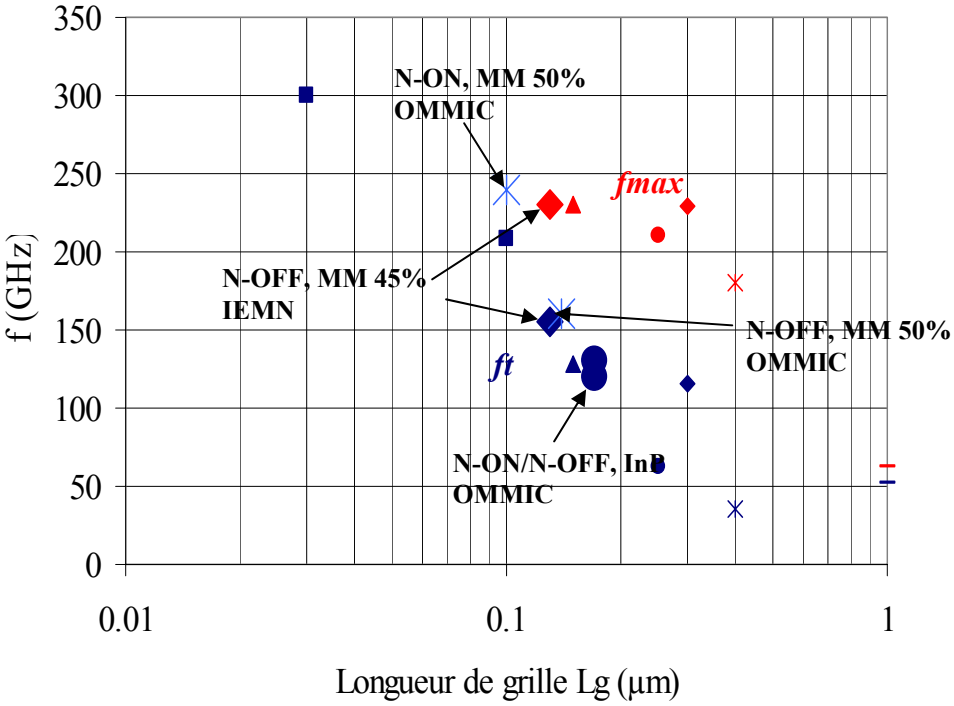


Figure II-14 Etat de l'art des fréquences de coupure f_T et des f_{max} de transistor AlInAs/GaInAs N-OFF et résultats obtenus par V. Roucher.

Pour atteindre un fonctionnement N-OFF, nous avons diminué la distance grille-canal, et utilisé une Schottky à base de platine (suivi d'un recuit pour diffusion du métal). Les travaux ont été effectués dans un premier temps à l'IEMN et ensuite chez OMMIC. Les principaux résultats sont comparés à l'état de l'art des N-OFF (Figure II-14). Les travaux effectués à l'IEMN ont abouti à des fréquences de coupure f_T et f_{max} de 155 et 235GHz pour un MM-HEMT N-OFF à 45% (L_g=0.12µm). On peut préciser que les travaux chez OMMIC ont abouti à des HEMTS N-ON et N-OFF co-intégrés avec des fréquences f_T respectives de 130GHz et 120GHz pour L_g=0.17µm. Enfin les meilleurs résultats obtenus par V. Roucher chez OMMIC sur des HEMTs métamorphiques à 50% fabriqués séparément, sont un f_T de 240GHz (L_g=0.1µm) pour un N-ON et 160GHz pour un N-OFF (L_g=0.14µm). Ces résultats sont proches de l'état de l'art si on les reporte sur la Figure II-14.

II.4. Perspective du HEMT: Transistors à onde plasma

L'ensemble de ces travaux est mené au sein du groupe ANODE en collaboration avec le GES (Groupe d'Etudes des Semiconducteurs) et le LPM (Laboratoire de Physique Mathématique) de Montpellier dans le cadre d'une Action Concertée Incitative "Nanosciences-Nanotechnologies" intitulée « Oscillations Térahertz de plasma bidimensionnels dans les transistors à effet de champ à longueur de grille nanométrique ». A. Shchepetov a débuté une thèse sur ce thème en septembre 2005 (co-direction).

II.4.1. Motivations : détecteurs et sources THz

La gamme de fréquence THz (ou de longueur d'onde sub-millimétrique ou infrarouge lointain), qui s'étale de 300GHz à 3THz (Figure II-15), intéresse la communauté scientifique

© 2006 Tous droits réservés.

« électronicienne » pour la montée en fréquence et « opto-électronicienne » pour la descente. Les principales applications de ces fréquences sont historiquement la radioastronomie et la spectroscopie des gaz, et servent à l'observation terrestre (radiométrie de gaz : H_20, O_2, Cl, N,…observation de la couche d'Ozone), des planètes et de comètes. D'après P. H. Siegel [Réf. 60], la gamme d'observation THz serait susceptible de mettre en évidence la présence de vie extraterrestre ! Les THz peuvent s'avérer intéressant en communication (augmentation des débits) mais aussi pour l'imagerie médicale (T-ray imaging). La faible énergie des rayons THz (1 THz équivaut à environ 4meV d'énergie de photon) permet une observation non-destructive (non ionisant) des cellules observées. La Figure II-16 présente une observation d'une dent faite par la compagnie Teraview [Réf. 61].

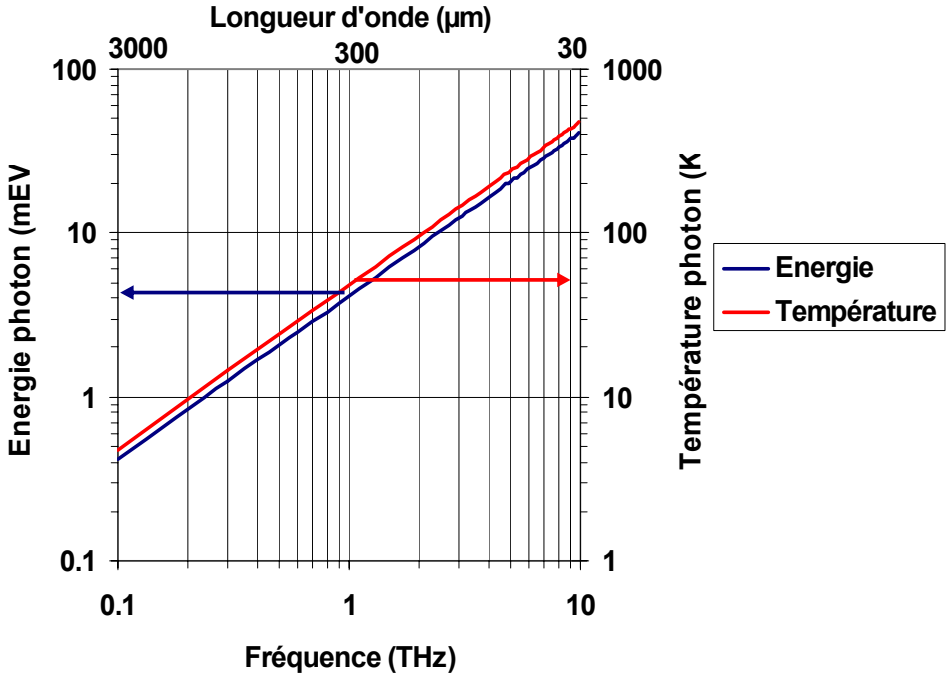


Figure II-15 Gamme de fréquence THz et équivalences en longueur d'onde sub-millimétrique, température et énergie des photons.

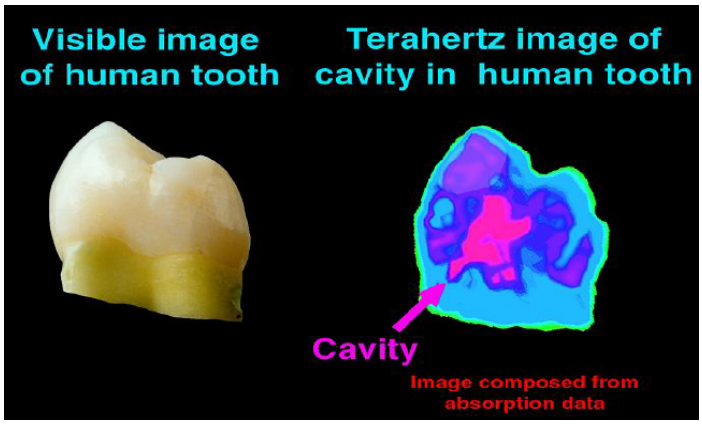


Figure II-16 Observation d'une dent par imagerie T-ray d'après Teraview [Réf. 61]

© 2006 Tous droits réservés.

L'étude des transistors à onde plasma, débutée en 2003, a été motivée par différents facteurs. Les plus hautes fréquences d'amplificateurs faible bruit sont aux alentours de 220GHz avec des HEMTs sur InP de 70nm de longueur de grille. Ces performances pourront être encore améliorées par la réduction des longueurs de grille, mais n'excéderont pas les quelques centaines de GHz (les concepts originaux présentés dans ce manuscrit, double grille, VMT…n'ont pas encore démontrés leur supériorité en terme de fréquence de travail dans un circuit). Un autre facteur est l'absence de sources et détecteurs intégrés faibles coûts dans la gamme de fréquence THz. Les détecteurs (détection hétérodyne ou homodyne) actuellement utilisés sont les diodes Schottky, les diodes SIS, les bolomètres (HEB)…Pour les émetteurs, les travaux actuels pour atteindre le gamme THz sont surtout axés vers la multiplication de fréquence, le photomélange, ou les laser quantiques cascades (QCL).

Une autre solution est basée sur la présence d'onde plasma dans un gaz d'électron bidimensionnel sous la grille d'un transistor à effet de champ. D'après M. Dyakonov et M. Shur [Réf. 62, Réf. 63, Réf. 64, Réf. 65], ce principe peut être utilisé pour la détection, le mélange et la génération de signaux aux fréquences THz. L'obtention de fréquences THz est rendue possible par la vitesse très élevée des ondes de plasma (~10^8cm/s), plus grande que la vitesse de déplacement des électrons, combinée à des longueurs nanométriques de grille. Les avantages de ces dispositifs sont :

- Une compatibilité avec des technologies existantes
- La possibilité d'intégrer sur la même puce un détecteur et un émetteur
- L'accordabilité en fréquence
- Un fonctionnement possible à température ambiante

Des observations expérimentales sont reportées dans différentes publications : de la détection THz non-résonnante avec des HEMTs AlGaAs/GaAs 0.25µm [Réf. 66], des MOSFETS nanometriques à 300K [Réf. 67], résonnante avec un HEMT AlGaAs/GaAs 0.15µm [Réf. 68], et enfin une émission entre 0.4 et 1THz avec un transistor LM-HEMT sur InP de longueur de grille 60nm fabriqué à l'IEMN par T. Parenty [Réf. 69, annexe 3].

II.4.2. Principe de fonctionnent d'un transistor à onde plasma

Un plasma est un mélange sous forme gazeuse d'électrons libres, d'ions et de particules électriquement neutres. Le terme de « plasma » a été introduit par Langmuir et Tonks en 1923. Une des particularités d'un plasma est que les charges qui le constituent peuvent osciller (par exemple si on les écarte de leur position d'équilibre, les charges vont tendre à y revenir du fait du potentiel électrostatique, on aura alors un mouvement pendulaire de charge d'espace du plasma : une perturbation responsable de ce phénomène peut être par exemple l'agitation thermique). La fréquence propre de ces oscillations, aussi appelée fréquence (angulaire) de Langmuir w_0 est donnée par la formule suivante :

$$w_0 = \sqrt{\frac{e^2 n_e}{\varepsilon_0 m_e}} \qquad (2)$$

où e est la charge de l'électron, m_e sa masse, ε_0 la permittivité du vide et n_e la densité électronique.

Dans le cas d'un semiconducteur en volume, on peut retrouver le même type de pulsation plasma w_p d'après Dyakonov et al [Réf. 63] :

$$w_p = \sqrt{\frac{e^2 n}{\varepsilon_0 \varepsilon_r m^*}} \qquad (3)$$

Où ici la densité est remplacée par une densité électronique 3D n, et la masse devient une masse effective m^* des électrons et ε est la permittivité du milieu ($\varepsilon=\varepsilon_0\varepsilon_r$).

© 2006 Tous droits réservés.

Le cas le plus intéressant est lorsque l'on vient placer une grille au dessus d'un gaz bidimensionnel (Figure II-17), comme dans un transistor à effet de champ.

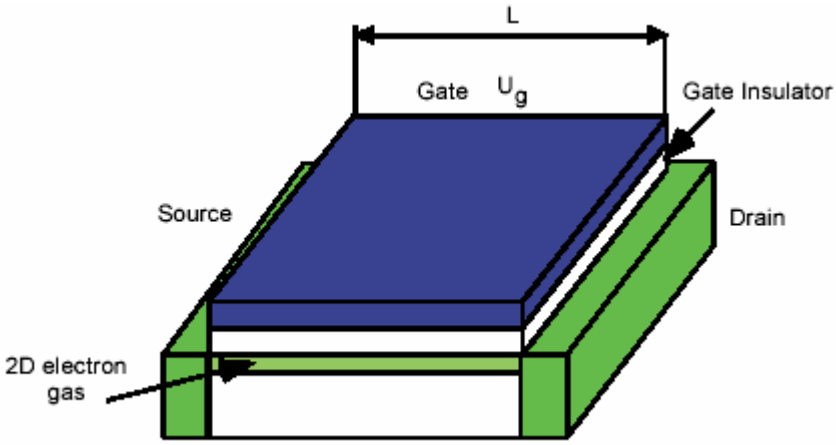


Figure II-17 Structure d'un transistor à effet de champ.

Dans ce cas, nous obtenons une vitesse d'onde plasma s :

$$s = \sqrt{\frac{e^2 n_s d}{\varepsilon m^*}} = \sqrt{\frac{eU}{m^*}} \qquad (4)$$

Où n_s est la densité surfacique de charge, d la distance grille canal, et U l'excursion en tension grille. Par ailleurs, de telles ondes dans un 2DEG avec grille, ont une loi de dispersion du type :

$$w = sk \qquad (5)$$

Où k est le vecteur d'onde, et w la pulsation.

La loi de dispersion de l'onde plasma est de la même forme que celle obtenue pour la propagation des ondes acoustiques, ou des vagues à la surface d'une eau peu profonde. Ainsi le fluide électronique a un comportement identique à l'eau peu profonde (« shallow water »). On pourra d'ailleurs définir une autre relation de dispersion dans le cas d'un système sans grille analogue à une propagation dans une eau profonde (« deep water »).

Si on considère un gaz bidimensionnel dans un canal GaInAs à fort taux d'indium, la vitesse s de l'onde plasma atteint une valeur de l'ordre de $1.5.10^8$cm/s (m^*=0.041, U=0.5V), ce qui est bien supérieur à la vitesse de déplacement de électrons. Ainsi si on choisit une longueur appropriée (aux alentours de 100nm), on peut obtenir des fréquences de fonctionnement de l'ordre du THz.

Différentes dispositifs ont été étudiés par M. Dyakonov et M. Shur. Ces dispositifs sont basés sur une structure de HEMT. Les plus intéressantes sont des détecteurs et des émetteurs THz. Pour les émetteurs, en choisissant des conditions limites adéquates, un court circuit sur la source et un circuit ouvert sur le drain, il est possible de générer un signal de fréquence THz par onde plasma. Une des conditions d'oscillation, appelée instabilité de Shur-Dyakonov, est que la vitesse de l'onde plasma s soit supérieure à la vitesse de déplacement des électrons v_0 [Réf. 62, Réf. 63, Réf. 64]. Dans ce cas la fréquence fondamentale d'oscillation est :

$$f_0 = \frac{(s^2 - v_0^2)}{4sL_g} \qquad (6)$$

© 2006 Tous droits réservés.

Où L_G est la longueur de grille. Ce dispositif se comporte comme une « flute électronique » [Réf. 62], le courant DC correspondant au souffle du musicien, la fréquence générée étant similaire au son émis par l'instrument.

En détection [Réf. 64, Réf. 65], en choisissant les mêmes conditions limites, on peut détecter une onde THz, qui peut être résonnante sous certaines conditions, et dont les fréquences sont :

$$f_0 = (2k+1)\frac{s}{4L_G} \qquad (7)$$

s étant la vitesse de l'onde plasma donnée par la relation (4).

Un des avantages des détecteurs et émetteurs basés sur les ondes plasma, est qu'il est possible d'accorder les fréquences par changement de la tension grille source (de la densité n_s). Toutefois le fonctionnement de ces dispositifs est conditionné par la relation (8).

$$\frac{s\tau}{L_G} = \frac{sm^*\mu}{qL_G} >> 1 \qquad (8)$$

Ce terme traduit l'atténuation des oscillations plasma en fonction de la longueur, due aux interactions subites par les électrons (phonon, impureté…). Il est donc nécessaire de choisir une longueur suffisamment faible afin d'obtenir soit une détection résonnante, ou la génération d'une onde dans le cas de l'émetteur. Dans le cas, du détecteur, on obtiendra une détection non-résonnante (sans pic) de sensibilité très faible. Pour le GaInAs, la longueur doit être inférieure à 500nm à température ambiante. Ce terme d'amortissement peut aussi être traduit par la dégradation du facteur de qualité de la cavité résonnante constituée du canal du transistor.

II.4.3. Résultats expérimentaux

Ces travaux ont débuté par une rencontre avec W. Knap du Groupe d'Etudes des Semiconducteurs de l'Université de Montpellier, spécialisé dans les mesures THz. Ces mesures ont été réalisées à 4.2K avec un détecteur cyclotron InSb accordable par champ magnétique, sur des HEMTs adaptés en maille sur InP de longueur de grille 60nm de l'IEMN. Afin d'obtenir les conditions d'émission (court circuit sur source), la grille et la source ont été reliées par un fil d'or. La Figure II-18 représente le principal résultat de cette expérimentation. Le résultat important est que la fréquence du pic d'émission peut être modifiée (de 0.4 à 1THz) en faisant varier la tension source-drain (grille drain). Ces résultats sont en bon accord avec les démonstrations de M. Dyakonov [Réf. 62] et ont fait l'objet d'une publication [Réf. 69] donnée en annexe 3. Ce résultat est la première démonstration expérimentale d'une émission THz par oscillation plasma et a fait l'objet de citations dans différents magazines.

© 2006 Tous droits réservés.
http://www.univ-lille1.fr/bustl

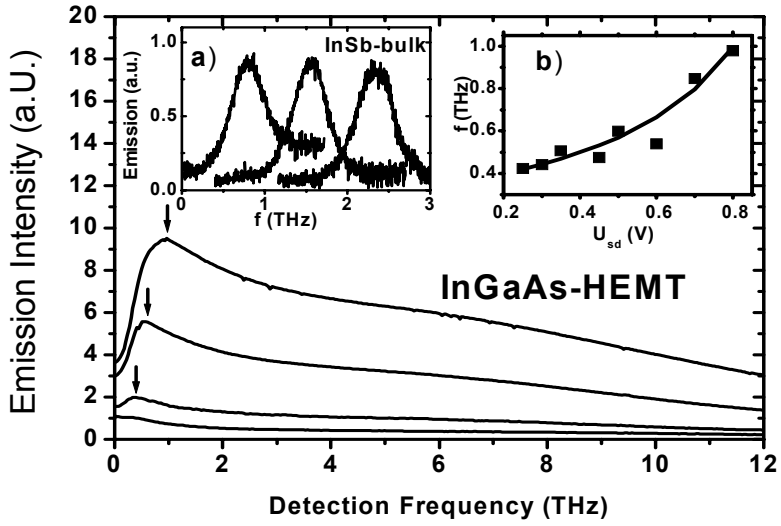


Figure II-18 Spectres d'émission à 4.2K, d'un LM-HEMT de longueur de grille 60nm fabriqué à l'IEMN. Ces mesures ont été effectuées au laboratoire GES de Montpellier. Les figures insérées a) et b) représentent respectivement la calibration du détecteur InSb et l'évolution du pic en fréquence en fonction de la tension source drain (ou gille drain).

II.4.4. Perspectives

Comme nous l'avons vu précédemment, les premiers résultats sont très encourageants. Les futurs travaux vont dans un premier temps s'orienter vers l'optimisation de la structure des HEMTs en vue de l'émission. Les premiers résultats d'émission ont été obtenus sur un HEMT dont la grille et la source étaient en court circuit, empêchant la polarisation U_{gs}, et donc l'accordabilité par cette tension.

Afin de réaliser un court circuit aux fréquences THz, pour respecter la condition limite source-grille, nous avons décidé d'introduire une capacité MIM (Métal-Isolant-Métal) entre la grille et la source comme schématisée Figure II-19. L'isolant utilisé est du nitrure de silicium.

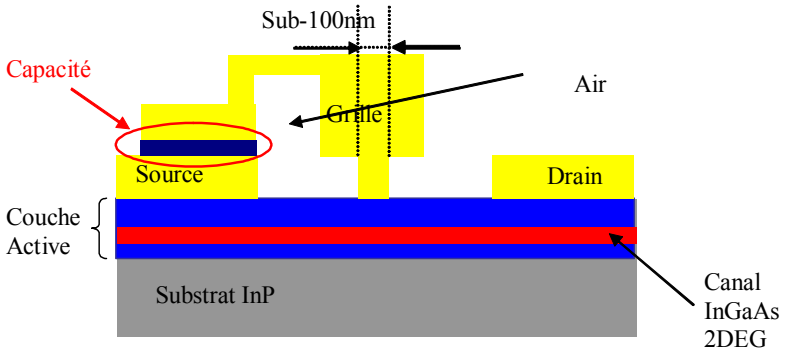


Figure II-19 Topologies de HEMTs avec capacité de condition de bord côté source, pour émission THz par oscillation plasma.

© 2006 Tous droits réservés.

Une autre configuration peut aussi être envisagée dans laquelle la capacité MIM pourra être placée sur les plots d'épaississement (Figure II-20), ce qui éviterait tout risque de couplage de la grille et du canal entre la source et la grille.

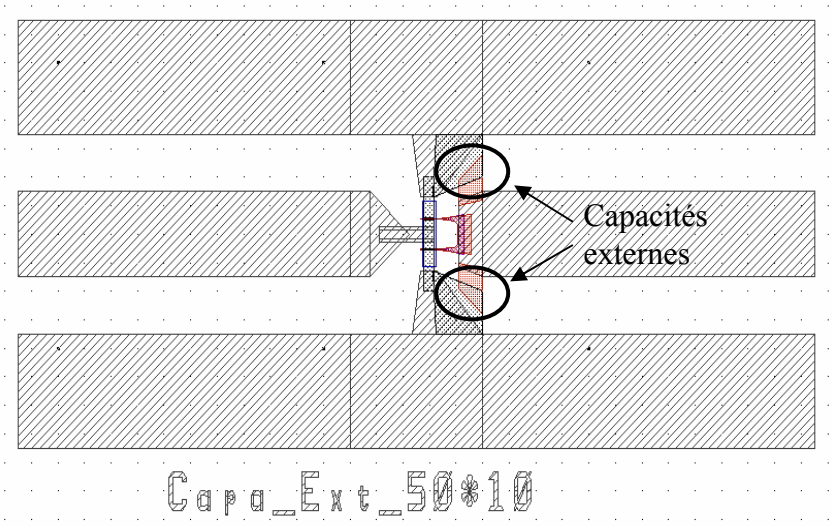


Figure II-20 Topologies de HEMTs pour émission THz par oscillation plasma avec capacités externes.

Afin d'améliorer les niveaux de détection et d'émission, des antennes THz large bande peuvent intégrées au structure. La Figure II-21 présente un exemple d'une antenne spirale placée entre la grille et la source du transistor. Ces conceptions ont été effectuées par Y. Roelens, et la fabrication par A. Shchepetov durant son Master.

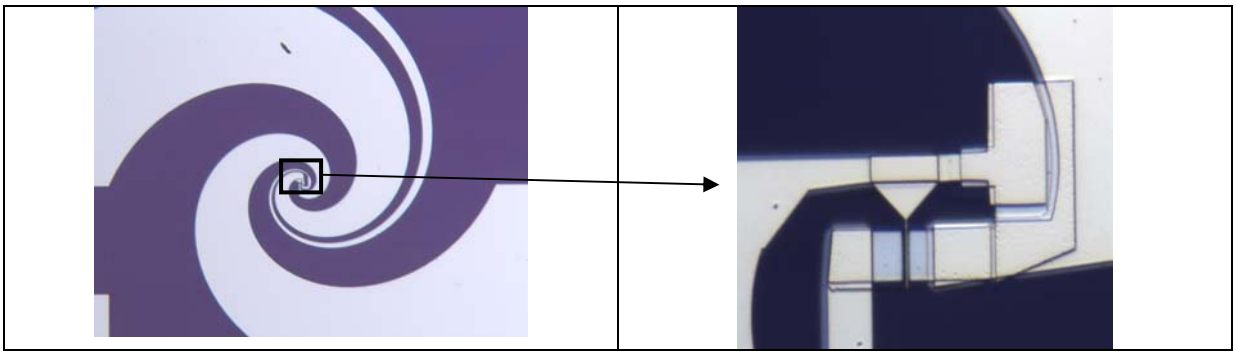


Figure II-21 Transistor pour émission ou détection par oscillation plasma avec antenne large bande THz.

Une structure de type dipôle peut aussi être réalisée (Figure II-22). Cette structure est constituée de deux contacts Schottky déposés sur l'hétérostructure, qui correspondent à deux gaz 2D en configuration « shallow water ». Par des mesures d'impédance, il est possible d'observer des pics de résonance liés aux ondes plasma. Ceci a été démontré expérimentalement par P. J. Burke et al [Réf. 70] et est présenté Figure II-22. L'objectif est de pouvoir utiliser des moyens de mesures hyperfréquences de l'IEMN, entre autre des analyseurs de réseaux vectoriels (jusque 220GHz), avec une possibilité de mesure en basse

© 2006 Tous droits réservés.

température (environ 20K , jusque 50GHz), afin de caractériser les ondes plasma dans nos hétérostructures sur InP. La diminution des fréquences de mesures est possible en augmentant les dimensions des dispositifs.

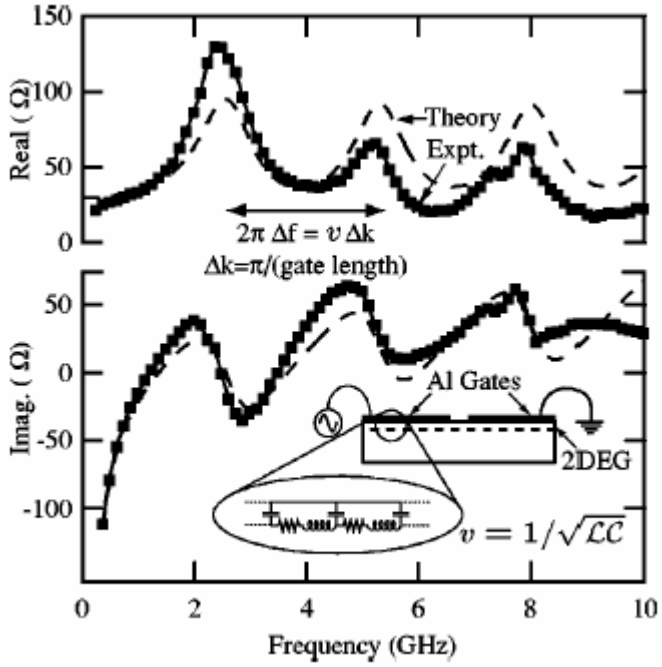


Figure II-22 Evolution de l'impédance dans un dipôle constitué de deux diodes Schottky d'après Burke et al [Réf. 70]

Enfin pour terminer, une récente publication fait état d'une possibilité d'oscillation plasma observée sur la densité spectrale de bruit du courant drain, obtenue par simulation Monte Carlo par B.G. Vasallo et al [Réf. 71] d'un LM-HEMT 100nm. La densité spectrale est donnée Figure II-23. On peut constater pour une fréquence aux alentours de 2THz l'apparition d'un pic dans la densité spectrale. La simulation Monte Carlo pourrait donc être un outil d'optimisation des structures à oscillation plasma. En plus, cet outil permettrait de tenir compte de la topologie complexe d'un HEMT, ce qui n'est pas fait dans le cas des démonstrations analytiques de Dyakonov et Shur. En effet le canal d'un HEMT est constitué, hors contact ohmique, de trois zones différentes : une zone sous la grille, une zone de recess et une zone d'accès non-recessée. Ces deux dernières pouvant avoir un fonctionnement de type onde plasma en « eau profonde », peuvent rendre très difficile les interprétations des observations expérimentales. De plus, nous avons aussi vu que d'après l'équation (8), les interactions des électrons pouvaient avoir un rôle primordial dans la détection et la génération THz par onde plasma. Cet aspect est aussi pris en compte dans les simulations Monte Carlo. Enfin, nous devons vérifier l'absence d'autres phénomènes physiques, et que l'émission THz observée, n'a pas d'autres origines que les ondes de plasma (effet Gunn par exemple).

© 2006 Tous droits réservés.
http://www.univ-lille1.fr/bustl

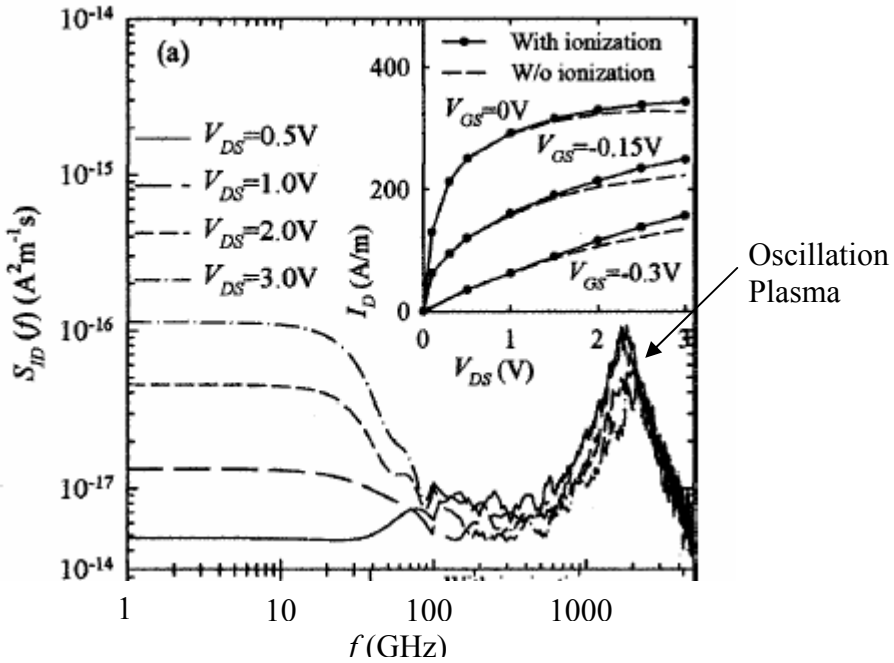


Figure II-23 Densité spectrale de bruit du courant drain dans un LM-HEMT 100nm, calculé par Monte Carlo d'après B.G. Vasallo et al [Réf. 71].

© 2006 Tous droits réservés.

III. Composants rapides alternatifs

III.1. Le HEMT : la fin d'un règne ?

Ces activités, débutées en 2001, sont nées du constat d'une limitation des performances des HEMTs. En effet, la réduction de la longueur de grille, que nous avons aussi entrepris, n'est pas la solution suffisante pour continuer à augmenter les fréquences de coupure, qui semblent limitées pour la filière AlInAs/GaInAs aux environs de 600GHz. La démarche consistant à adapter la structure de couche aux longueurs de grille plus courtes (règle de scaling down : L_g/A constant) devient difficile. Ce constat provient de l'évolution au cours des 15 dernières années des fréquences de coupure (Figure I-2). Pour atteindre un accroissement des fréquences d'environ 6% par an, les longueurs de grille ont connu une diminution annuelle d'environ 12% (Figure III-1). Ainsi pour atteindre 1THz, il faudra réduire la longueur de grille à 6 nanomètres (en 2011 !), et pour conserver un rapport d'aspect de 3, nous devrons réduire la distance grille-canal à 2 nanomètres. Dans cette fine épaisseur, il faut placer la barrière Schottky, le plan de dopage ainsi que l'espaceur. Cette faible distance pose des problèmes de densité de charge du gaz 2D ainsi que de mobilité. De plus, d'un point de vue technologique, le contrôle des zones des extensions de recess va devenir un « verrou technologique ».

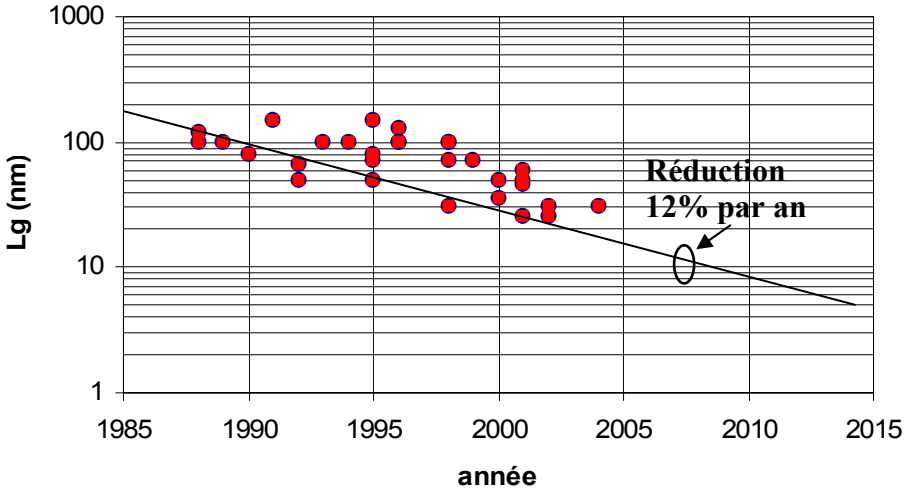
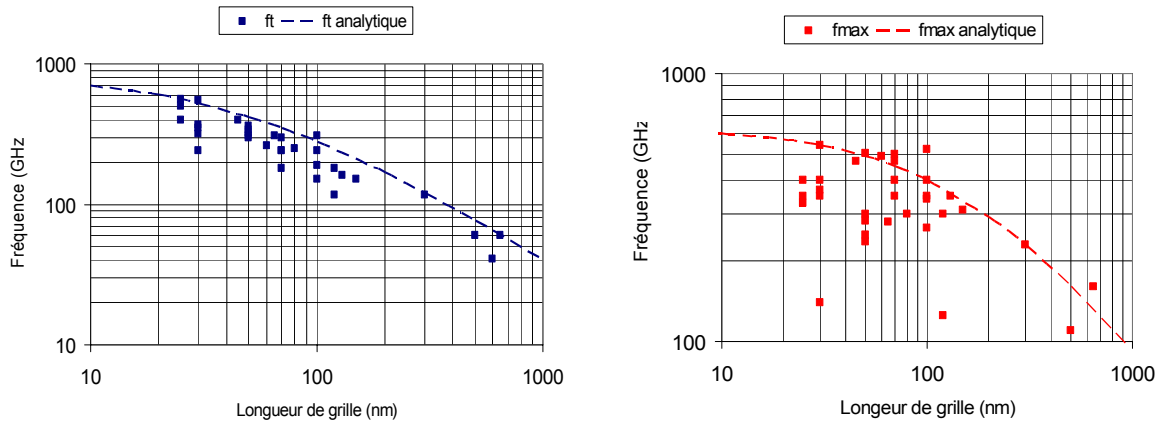


Figure III-1 Evolution des longueurs de grille des HEMTs AlInAs/GaInAs de la littérature.

Ce constat provient aussi des résultats de fréquence de coupure f_T et f_{max} en fonction de la longueur de grille, qui sont reportées respectivement sur les Figure III-2 a) et b). On constate pour les faibles longueurs de grille, une augmentation moins significative des fréquences de coupure.

© 2006 Tous droits réservés.



a) b)

Figure III-2 Evolution des f_T (a) et f_{max} (b) suivant la longueur de grille. Ces données sont issues de la littérature et déduites analytiquement d'après l'équation analytique 9.

Si l'on extrapole, ces courbes par l'équation (9) :

$$f = \frac{\alpha.\bar{v}}{2\pi(L_g + \Delta L_g)} \qquad (9)$$

Où $\bar{v}$ représente une vitesse moyenne des électrons, et $L_g+\Delta L_g$ une longueur de grille effective, avec ΔL_g qui correspond à la dégradation liée aux effets parasites de fonctionnement d'un HEMT (canal court, capacités et résistance parasites…). En principe dans la littérature, les extrapolations sont plutôt présentées en terme de temps de transit intrinsèque et parasite, et sont toujours données pour le f_T. Toutefois, en tant que technologue, l'information sur la dimension limite d'une filière est plus intéressante. On aboutit à partir de l'équation 9, aux résultats présentés dans le Tableau III-1. Pour le f_T, on obtient une vitesse moyenne de 2.6 10^5cm/s, et les effets parasites vont devenir prédominant à partir d'une longueur de grille de 50nm. Pour le f_{max}, les données de la littérature aboutissent à un ratio f_{max}/f_T de 2.5 pour des longueurs de grille de plusieurs centaines de nanomètre. De plus le f_{max} est très vite limité par la contribution des phénomènes parasites d'un HEMT. En effet le ΔL_g est de 170 nanomètres, ce qui signifie qu'à partir d'une longueur de grille avoisinant cette valeur, la fréquence f_{max} est limitée.

Tableau III-1 Paramètres de vitesse et de longueur effective de grille déduits du f_T et du f_{max} d'après équation 9.

	α	$\bar{v}$ x10^5 (m/s)	ΔL_g (nm)
f_T	1	2.6	50
f_{max}	2.5	2.6	170

Ainsi une rupture, en terme de concept, est nécessaire. Il faut développer de nouveaux concepts ou nouvelles voies de fonctionnement. Deux voies ont été abordée : les HEMTs sur substrat transféré et les composants balistiques.

© 2006 Tous droits réservés.

III.2. HEMTs sur substrat transféré

III.2.1. Principe

Le transfert de substrat ou report de substrat, est basé sur deux étapes principales (Figure III-3): le collage (ou bonding) et ensuite la suppression du substrat d'origine.

Il existe beaucoup de techniques issues principalement de l'industrie du silicium. Il existe quatre types principaux de collage :

- Le collage semiconducteur/semiconducteur (exemple :InP/InP).
- Le collage isolant/isolant (exemple : SiO_2/ SiO_2).
- Le collage par métaux (exemple : InPb/Au).
- Le collage utilisant des polymères.

Les deux premiers collages sont basés sur les forces de Van der Waals et nécessitent des traitements de surface adéquate (polissage, nettoyage…), ainsi qu'un recuit après mise en contact des deux substrats. Ces collages sont un peu plus délicats de mise en œuvre, car ils nécessitent des surfaces parfaitement planes et très propres, et des températures importantes pas toujours compatibles avec un post-process. Le collage métallique présente l'avantage de la simplicité, mais va introduire un conducteur supplémentaire sous le composant. Le collage polymère est très simple de mise en œuvre, les recuits sont compatibles avec des technologies sur matériaux III-V. C'est ce collage que nous avons choisi.

L'étape finale est la suppression du substrat de référence (substrat d'InP sur la Figure III-3). Deux principales techniques existent :

- La gravure du substrat
- Des techniques de type Smart cut [Réf. 72].

La technique de type Smart cut présente l'avantage qu'il est possible de récupérer le substrat de départ, et est intéressante pour un développement industriel. La récupération des substrats permet de réduire le coût de fabrication. La technique de gravure est très simple de mise en œuvre, et ne demande que l'insertion de couches d'arrêt. C'est cette solution que nous avons choisie.

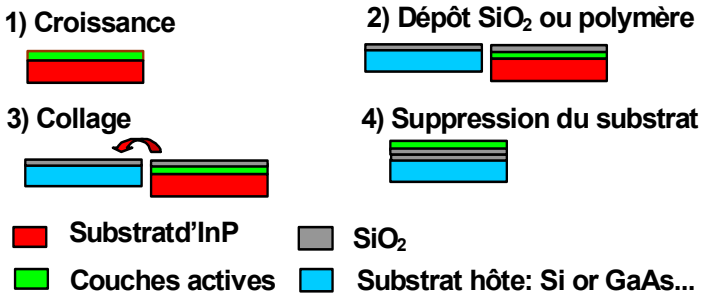


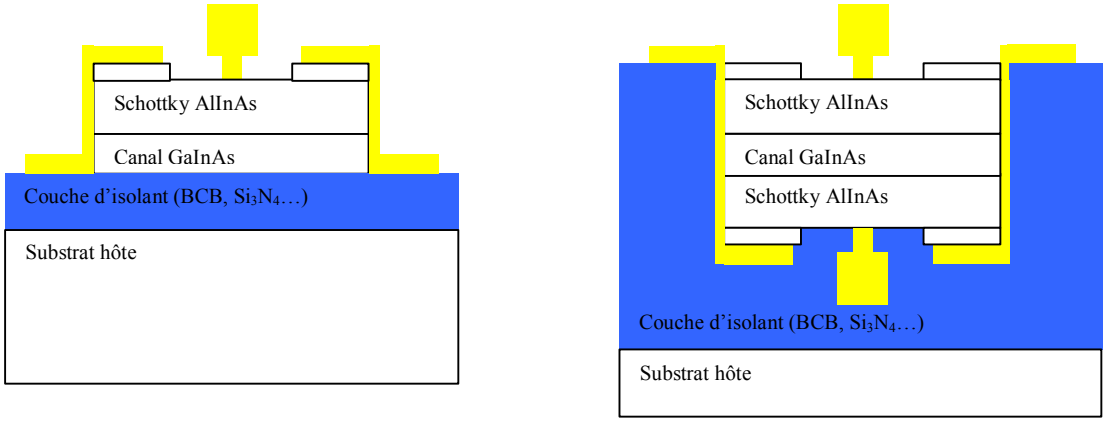
Figure III-3 Technique de report de substrat.

A partir du report de substrat, il est possible de réaliser de nouvelles structures de composants. L'équipe de Rodwell, de l'Université de Santa Barbara, a démontré une fréquence maximale d'oscillation f_{max} supérieure à 1THz [Réf. 73], obtenue avec un transistor bipolaire à hétérojonction (HBT) sur substrat transféré. Cet excellent résultat, jamais dépassé, a été permis par le positionnement du collecteur en vis-à-vis de l'émetteur, permettant ainsi la réduction de la capacité de contre réaction C_{bc}, élément limitatif pour le f_{max}. La réalisation de cette structure a été rendue possible par l'utilisation de la technique de transfert de substrat. Cette technique est aussi largement utilisée dans l'industrie, pour la fabrication des MOSFETs

© 2006 Tous droits réservés.

SOI (Silicon On Insulator) [Réf. 72]. De plus, des études sur des MOSFETs multigrille (double gate, Gate All Around…) ont débuté, et peuvent être une solution pour poursuivre la loi de Moore [ITRS 2003, Réf. 74]. L'essentiel des travaux sur silicium, concerne l'amélioration des caractéristiques sous la tension de seuil.

Différentes possibilités sont offertes par l'utilisation du report de substrat : le HEMT sans couche tampon (Figure III-4-a) et le HEMT double grille (Figure III-4-b). Dans un HEMT sans couche tampon, une réduction de la conductance de sortie est attendue, les électrons ne peuvent plus être injectés dans le substrat. La structure du double grille peut permettre l'augmentation de l'efficacité de commande de charge, ainsi qu'une réduction, comme pour le HEMT sans couche tampon, de la conductance de sortie. Par ailleurs, les caractéristiques de pincement peuvent être améliorées. Le double grille peut aussi permettre le développement du transistor à modulation de vitesse (VMT : Velocity Modulation Transistor [Réf. 75]), que nous aborderons plus en détail dans la partie III.2.4.



a) Sans couche tampon b) Double grille

Figure III-4 Possibilité de nouvelles structures de HEMTs utilisant la technique de report de substrat.

Ces nouvelles structures seront présentées dans les parties suivantes. Mais dans un premier temps, nous allons donner les résultats du premier HEMT reporté sur substrat de silicium (TS-HEMT : Transferred Substrate HEMT).

III.2.2. HEMTs reportés sur silicium

La première étape de ces travaux a consisté à vérifier la compatibilité du transfert de substrat et d'une technologie de HEMT adapté en maille sur InP de longueur de grille 0.12µm (Figure III-5). La structure de couche est identique à celle utilisée pour un HEMT de 100nm (couche tampon classique, seule différence inversion de croissance, voir annexe 4). L'ensemble de ces travaux fut une première mondiale et a fait l'objet de communications internationales (Réf. 76, Réf. 77), dont un article dans Electron Device Letters (Réf. 78) donné en annexe 4. Ces travaux ont été menés en collaboration avec le CEA-LETI, qui s'est occupé de la partie collage SiO_2/SiO_2 sur substrat de silicium. Les épitaxies par jets moléculaires (et le design des couches) ainsi que les technologies, ont été réalisées à l'IEMN.

© 2006 Tous droits réservés.

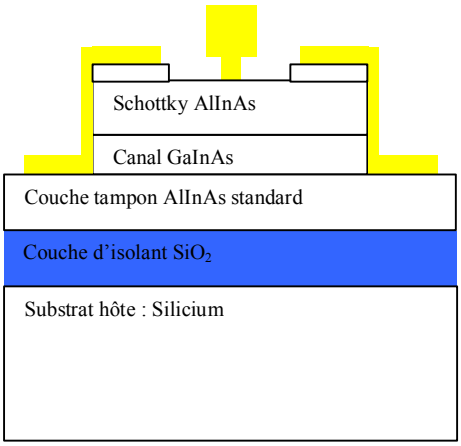


Figure III-5 Premier HEMT adapté en maille reporté sur substrat de silicium.

Des TS-HEMTs de 0.12µm de longueur de grille ont été fabriqués. A partir des mesures des paramètres S_{ij} jusque 50GHz, nous avons obtenu les fréquences f_T et f_{max} de 185GHz et 280GHz respectivement. Ces données sont très proches de l'état de l'art pour un HEMT sur InP de longueur de grille 120nm. De plus, ces performances ont été obtenues sur un substrat de silicium. Ces résultats ont permis de vérifier la quasi absence de dégradation apportée par le transfert de substrat.

III.2.3. HEMTs double grille

III.2.3.a) Motivations

La structure d'un HEMT double grille (DG-HEMT) sur substrat reporté est donnée Figure III-4-b. Deux types de topologie de grille peuvent être réalisés : une topologie simple commande où les deux grilles sont reliées, et une double commande où on peut commander individuellement les deux grilles. L'ensemble des travaux réalisés dans cette partie a été effectué par N. Wichmann au cours d'une thèse de l'Université (co-directeur). Ces travaux ont été en partie financés par l'ESA.

Les principaux avantages attendus d'un DG-HEMT simple commande sont :

- Absence d'effet de substrat : amélioration de la conductance de sortie *gd*
- Une densité de gaz bidimensionnel double (deux plans de dopage)
- Une résistance carrée plus faible et donc de meilleures résistances R_s et R_d
- Deux grilles en parallèle : R_g divisée par 2
- Une meilleure efficacité de commande charge : transconductance *gm* deux fois plus grande que celle d'un HEMT
- Un meilleur pincement du canal

L'ensemble de ces paramètres devraient conduire à une diminution des effets de canal court et donc permettre d'obtenir des f_{max} plus élevées. Toutefois, si l'on néglige l'effet des résistances d'accès, peu de variation est attendue sur le f_T (et surtout le f_c), la double commande des électrons du canal double aussi la capacité C_{gs}, ce qui rend l'augmentation du *gm* peu efficace sur le f_c (et finalement le f_T).

En ce qui concerne le double commande, les électrons n'étant plus modulés en même temps, le comportement de ce composant ressemble à celui d'un HEMT. Toutefois un certains nombres d'avantages peuvent être tirés de cette structure :

- Ce composant peut être une solution idéale pour des applications de mélange.

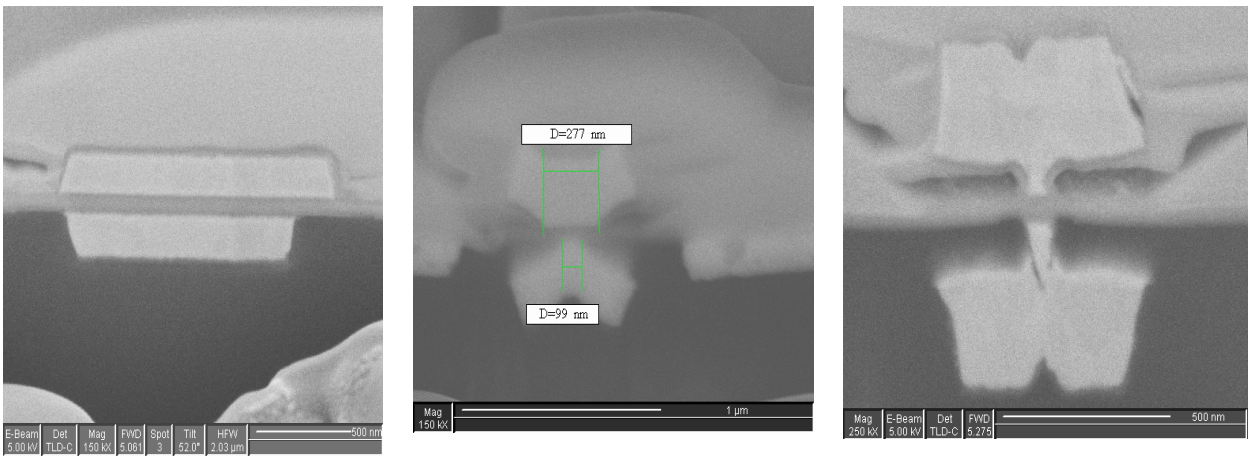
© 2006 Tous droits réservés.

- Pour les circuits numériques, la possibilité de décaler les tensions de pincement par simple contrôle d'un des potentiels de grille pourrait aboutir à une technologie à enrichissement et déplétion.
- Enfin, la structure la plus prometteuse est le transistor à modulation de vitesse, pour lequel nous présenterons quelques éléments de réflexion dans la suite de ce manuscrit.

III.2.3.b) Technologie

Une méthode de collage a été développée à l'IEMN, basée sur une couche de polymère, le BCB (BenzoCycloButene). Cette méthode a été choisie par sa simplicité de mise en œuvre. Le BCB possède une très faible valeur de permittivité diélectrique (ε_r # 2,5) permettant ainsi d'obtenir des capacités parasites les plus faibles possibles. De plus, le BCB possède une très faible valeur de perte diélectrique (tan δ # 5.10^{-4}). Du point de vue technologique, le BCB est très simple d'utilisation. Il se dépose de la même manière qu'une résine optique. Enfin, ce polymère est très résistant aux différents procédés technologiques (acétone, alcool, solution de gravure, recuit…).

Les principales réalisations technologiques sont présentées Figure III-6. La Figure III-6-a correspond à une technologie en lithographie optique [Réf. 79, Réf. 80]. Les longueurs de grille sont de 1.2 et 1.4µm. La Figure III-6-b est une coupe transversale d'un DG-HEMT réalisée en lithographie électronique [Réf. 81]. Les longueurs de grille en T de type bicouche sont de respectivement 280 et 100nm. La dernière photographie correspond à un DG-HEMT de longueur de grilles 100nm [Réf. 82, annexe 5]. Pour l'alignement avant et après collage, en lithographies électronique et optique, nous avons utilisé le même jeu de marques d'alignement. En effet lors de la fabrication du premier HEMT, des marques sont réalisées et permettent ainsi le bon positionnement des différents niveaux. Ensuite lors du retrait du substrat d'InP et des différentes couches d'arrêt, les marques initiales se retrouvent en surface du BCB et peuvent donc de nouveau être utilisées pour le positionnement de la seconde grille.



a) DG-HEMT L_{g1}=1.2µm, L_{g2}=1.4µm b) DG-HEMT L_{g1}=100nm, L_{g2}=280µm c) DG-HEMT L_{g1}~L_{g2}~100nm

Figure III-6 Microscopie électronique de DG-HEMTs. Les coupes transversales ont été réalisées par FIB (« Focused Ion Beam »).

Un problème est cependant apparu durant l'écriture électronique de la seconde grille. Le substrat hôte étant recouvert de BCB sur toute sa surface, les électrons du masqueur

© 2006 Tous droits réservés.

électronique viennent s'accumuler et provoque une déviation du faisceau. Cet effet est schématisé sur la photographie de la Figure III-7, où on peut constater un désalignement important entre les deux grilles. Ce problème a été résolu par modification du procédé de lithographie (Figure III-6.c).

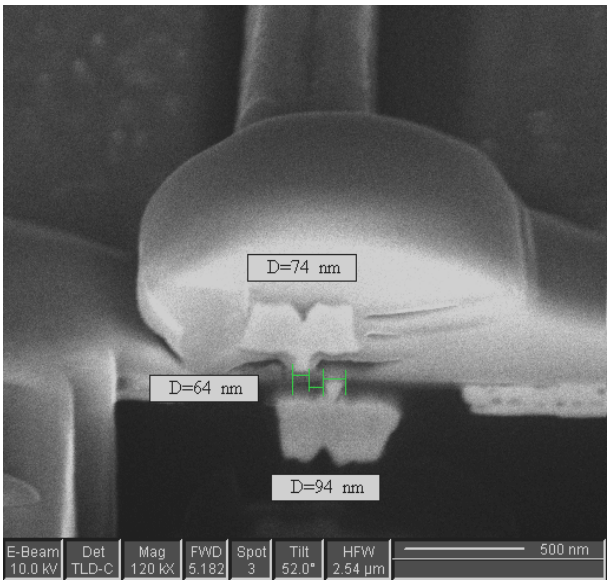


Figure III-7 Désalignement de grille d'un DG-HEMT lié à la déviation du faisceau électronique durant la lithographie de grille. Ce problème a été résolu par modification du procédé de lithographie électronique.

III.2.3.c) Résultats électriques

Les principaux résultats électriques ont fait l'objet de plusieurs communications dans des revues et conférences internationales [Réf. 79 à Réf. 82], avec un papier présenté à IEDM (International Electron Devices Meeting) en 2005, dont une copie est fournie en annexe 5. A notre connaissance, ces résultats constituent des premières mondiales.

Un record mondial de transconductance extrinsèque a été obtenu avec un DG-HEMT [Réf. 81], dont la coupe transversale est présentée Figure III-6-b. Les longueurs de grille sont de 100nm et 280nm. Avec ce composant la transconductance extrinsèque *Gm* atteint 2.65S/mm. Toutefois les performances fréquentielles de ce composant sont limitées par la grille la plus longue, avec un f_T et un f_{max} de 110 et de 200GHz respectivement.

Ce résultat fréquentiel a été amélioré avec un DG-HEMT [Réf. 82] de longueur de grilles 100nm (Figure III-6-c). Ces résultats sont données Figure III-8, et sont comparés avec ceux d'un HEMT adapté en maille sur InP 0.1µm, utilisant le même procédé de fabrication. En utilisant une extrapolation à 6dB/octave, le f_T et le f_{max} du HEMT sont de 209GHz et 220GHz respectivement. Le DG-HEMT présente un f_T et un f_{max} de 192GHz et 288GHz. L'augmentation du f_{max} par la structure double grille est d'environ 30%.

© 2006 Tous droits réservés.

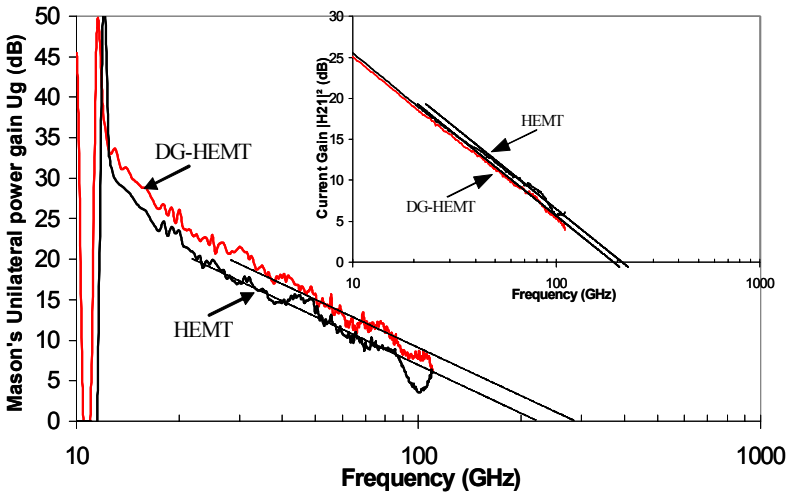


Figure III-8 Evolution du gain unilatéral de Mason *U* en fonction de la fréquence pour un DG-HEMT et un HEMT. Les longueurs de grilles sont de 100nm. La figure insérée représente les gains en courant H_{21}

L'amélioration du f_{max} pour le DG-HEMT, provient d'un meilleur gain en tension *gm/gd*, surtout liée à une transconductance *gm* deux fois plus grande. De plus, lorsque la tension V_{gs} se rapproche de la tension de pincement, le *gm/gd* atteint une valeur 10 fois plus grande que celle du HEMT.

III.2.4. Evolution de l'activité HEMTs sur substrat transféré

L'ensemble des résultats présentés précédemment a démontré les potentialités et la faisabilité des HEMTs sur substrat transféré. Différentes structures sont à l'étude, ou vont être développées :

Nous avons vu qu'il était possible de réaliser des HEMTs sans couche tampon (Figure III-4). Une étude comparative [Réf. 83] de ces composants avec des HEMTs standard par modélisation Monte Carlo, indique une augmentation de 15% des fréquences de coupure, liée à la diminution de la conductance de sortie *gd*. Cette étude doit être confirmée par des réalisations technologiques.

Pour le HEMT double-grille, la structure de couche doit être optimisée. L'utilisation d'une structure de couche, qui a consisté à symétriser celle d'un HEMT, n'est peut être pas l'optimal. On peut faire varier les épaisseurs ou/et les valeurs des plans de dopage. La réalisation d'un canal composite, par introduction au centre du canal d'une fine couche d'InAs, peut permettre d'augmenter les propriétés de transport. Les électrons dans une telle structure sont situés plus au centre du canal, et sont donc écartés des plans de dopage. Cet éloignement des plans de dopage peut réduire les interactions avec impuretés.

Enfin une évolution possible est le DG-HEMT avec double commande. Dans les précédentes études, les grilles étaient connectées ensemble (Figure III-9). Pour séparer les deux grilles, il est nécessaire de les isoler à l'aide du Mésa (Figure III-9). Cette technique requiert un parfait positionnement entre les différents niveaux, qui ne peut être obtenu que par lithographie électronique de tous les niveaux (en particulier le mésa et les grilles).

© 2006 Tous droits réservés.
http://www.univ-lille1.fr/bustl

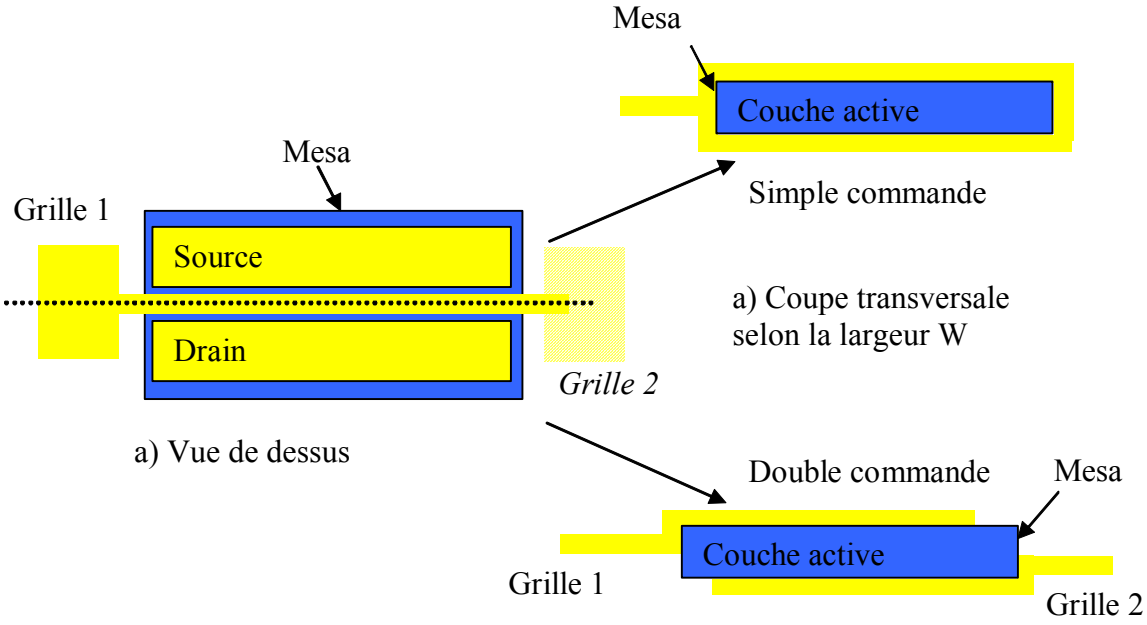


Figure III-9 Technologie double grille pour simple et double commande. Le schéma a) correspond à une vue de dessus du transistor. Le schéma b) est une coupe selon la largeur W sous la grille.

Un DG-HEMT avec deux commandes de grilles rend possible la fabrication de transistor à modulation de vitesse (VMT, [Réf. 75]). La topologie d'un VMT est présentée Figure III-10. L'idée de base est de moduler le courant, par une variation de vitesse entre deux canaux de mobilité différente, sans variation de charge totale. La variation de conductance source drain d'un VMT, lorsque l'on applique une variation de tension entre les deux grilles, peut être mise sous la forme [Réf. 75] :

$$\Delta G = q\mu\Delta N + qN\Delta\mu \qquad (10)$$

Dans l'équation (10), le premier terme correspond à un fonctionnement classique de transistor à effet de champ. Le second terme correspond à la variation de conductance liée à la variation de vitesse du VMT. Dans un transistor à effet (TEC), la modulation du courant se fait par variation de la densité de charge, ce qui requiert une redistribution des charges via les contacts de source ou de drain. Cette variation de charges sous la grille va se faire durant le temps de transit τ_{tr}. Ce temps de transit τ_{tr} est la limitation fréquentielle du transistor. Dans le cas, ou la conductance du canal n'est plus modulée par la variation de charges, c'est-à-dire que la densité de charges N est constante (ΔN=0), la commutation du transistor est limitée par le temps nécessaire aux électrons pour passer d'un canal à un autre. En choisissant une distance faible entre les deux canaux (épaisseur de couche fixée par croissance), on peut atteindre un temps de commutation très inférieur au temps de transit τ_{tr} d'un TEC. De plus ce temps de commutation n'est plus limité par la longueur de grille L_g.

En effet, si l'on néglige les effets transitoires et si l'on suppose que les vitesses et les densités de charges sont constantes le long du canal du transistor, on peut écrire :

$$I_d = qW(n_1 v_1 + n_2 v_2) \qquad (11)$$

© 2006 Tous droits réservés.

Avec W la largeur du transistor et v_1 et v_2 les vitesses respectives des canaux 1 et 2 .

Si l'on suppose qu'en appliquant une variation de tension ΔV_g sur la grille 1 et $-\Delta V_g$ sur la grille 2 (fonctionnement différentiel), et que les lois de commande de charge sont identiques sur les deux grilles, on aura une variation de charges Δn_s dans le canal 1 et $-\Delta n_s$ dans le canal 2. La transconductance peut en première approximation s'écrire :

$$gm = \frac{dI_d}{dV_g} \approx qW \frac{dn_s}{dV_g}(v_1 - v_2) \qquad (12)$$

De la même manière on peut établir que la capacité C_g est :

$$C_g \approx \frac{dn}{dV_g} \approx qW \frac{dn_s}{dV_g}(L_{g1} - L_{g2}) \qquad (13)$$

Où L_{g1} et L_{g2} sont les longueurs de grille 1 et 2. Ainsi la fréquence de coupure vaut :

$$f_c = \frac{gm}{C_{gs}} \approx \frac{\Delta v}{\Delta L_g} \qquad (14)$$

Ainsi si les longueurs de grille sont identiques, la fréquence de coupure d'un VMT idéal est infinie.

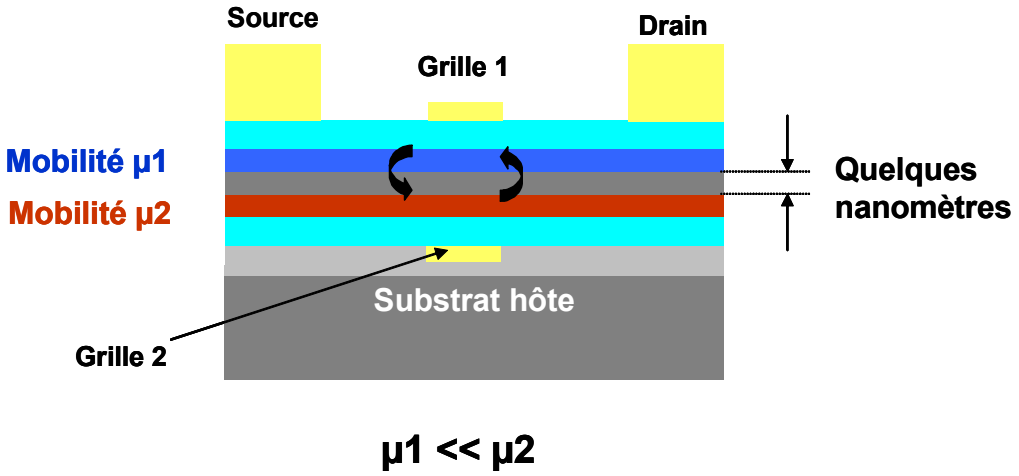


Figure III-10 Topologie d'un Transistor à Modulation de Vitesse

Toutefois ce fonctionnement idéal induit des contraintes de fonctionnement. Tout d'abord la condition nécessaire d'un fonctionnement purement en modulation de vitesse, est que la variation de charges doit être nulle. Ceci va imposer des contraintes au niveau des commandes de grille, qui doivent être en première approximation de signe opposée (fonctionnement push-pull, signaux en opposition de phase). Des simulations Monte Carlo [Réf. 84, Réf. 85] sur des structures AlGaAs/GaAs estiment que le temps de commutation d'un VMT peut atteindre 1/3 du temps de transit d'un TEC. Cette limitation provient de la différence de répartition des électrons dans le canal suivant la direction source-drain, entre l'état haut (électrons dans le canal haute mobilité) et l'état bas (électrons dans le canal à faible mobilité). La carte de vitesse est en effet différente suivant ces deux états. Ainsi afin

© 2006 Tous droits réservés.

d'atteindre le régime permanent, des électrons doivent quand même transiter de la source ou du drain. Ce qui revient, si l'on néglige le temps de passage des électrons entre les deux canaux, à limiter le temps de commutation par une fraction (1/3 d'après Réf. 85) du temps de transit τ_{tr} (comme dans un TEC).

Beaucoup de travaux [Réf. 75, Réf. 84 à Réf. 93] ont été publiés sur des hétérostructures AlGaAs/GaAs. En général, les différences de mobilité sont obtenues par des dopages compensés (accepteurs N_a= donneurs N_d) ou en modifiant la température de croissance. Des travaux sur des VMT à base de silicium ont aussi été publiés [Réf. 94 à Réf. 96]. Ces travaux sont essentiellement des simulations Monte Carlo (avec dopage compensé ou silicium contraint). L'ensemble de ces travaux montre la possibilité de modulation de courant par la différence de mobilité. Toutefois la suprématie fréquentielle du VMT par rapport au TEC n'a pas été clairement établie. En simulation un temps de commutation correspondant au tiers du temps de commutation d'un HEMT peut être obtenue d'après la Réf. 85. Par ailleurs K. Maezawa et T. Mizutani de NTT [Réf. 97] affirment que le f_T d'un VMT est identique à celui d'un TEC, et que le gain unilatéral atteint une valeur de 10dB lorsque celui du TEC est à 0dB, pour un rapport de mobilité supérieur à 100 (7dB pour un rapport de 10).

L'objectif des travaux effectués à l'IEMN sur cette structure est la démonstration de la montée en fréquence avec un VMT. La motivation est d'abord liée à la possibilité de réaliser un « vrai » double grille. Avec notre procédé technologique, les deux grilles sont placées l'une en face de l'autre, comme cela est schématisé Figure III-10, ce qui est plus favorable à une augmentation des performances fréquentielles. Ensuite ces travaux utilisent l'hétérojonction AlInAs/GaInAs, qui présente actuellement les meilleures propriétés de transport pour les HEMTs. La structure finale est à l'étude et n'est pas encore définie, et s'inspire de celle utilisée par le double grille. Toutefois pour le canal faible mobilité, nous nous orientons vers un dopage compensé. De plus en jouant sur l'épaisseur des espaceurs, on peut moduler la mobilité. Enfin il est envisagé de faire varier le taux d'indium entre les deux canaux.

Un autre problème à surmonter est la caractérisation hyperfréquence du VMT. Comme nous l'avons indiqué, il est nécessaire d'appliquer des signaux en opposition de phase (push-pull), afin de préserver une densité de charge constante. Ceci peut être effectué soit en intégrant un circuit passif de déphasage (« balun » faible bande) ou de manière externe par l'utilisation d'un circuit de déphasage (ou un analyseur différentiel de réseaux vectoriels).

Enfin, il nous faudra aussi développer le schéma équivalent petit signal, qui est fortement lié aux conditions et à la compréhension du fonctionnement de ce composant.

III.3. Composants balistiques

L'ensemble de ces travaux a débuté fin 2001 et a fait l'objet d'un financement Européen (IST-FET : NANOTERA) en collaboration avec l'Université de Salamanque (Espagne) et l'Université Catholique de Louvain (Belgique). Ces travaux sont par ailleurs soutenus par une ACI « Jeune Chercheur » (Y. Roelens). Pour l'IEMN, ces travaux ont été développés par un thésard (J.S. galloo) et deux post-docs. Les activités développées sont fortement axées vers la technologie des nano-dispositifs balistiques. Toutefois une partie des travaux de simulation Monte Carlo, ainsi que les caractérisations électriques, ont aussi été faits à l'IEMN. Ces travaux ont fait l'objet de nombreuses communications et publications dans des revues internationales [Réf. 98 à Réf. 109].

Dans cette partie, nous présenterons d'abord le principe de fonctionnement d'un composant balistique ainsi que les structures étudiées à l'IEMN. Ensuite nous donnerons une description des nano technologies développées dans le cadre de cette activité. Enfin nous terminerons par les caractérisations électriques des dispositifs.

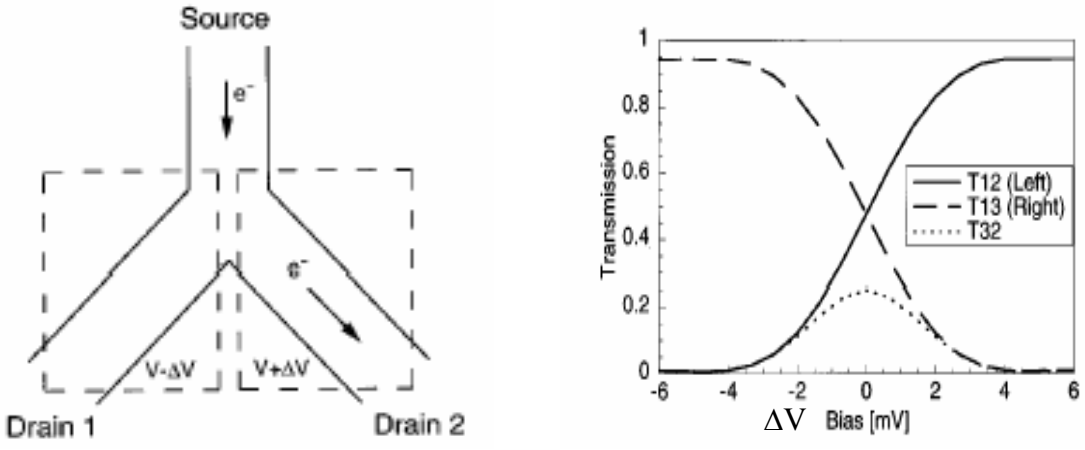
© 2006 Tous droits réservés.
http://www.univ-lille1.fr/bustl

III.3.1. Principe de fonctionnement et fonctionnalités

Le transport balistique est possible lorsque les dimensions du composant sont plus petites que la longueur du libre parcours moyen des électrons. Les électrons, ne subissant plus ou peu d'interactions durant leur déplacement dans la zone active, peuvent atteindre des vitesses très élevées et donc pour des dimensions nanométriques, des temps de transit très faibles. Ces faibles temps de transit laissent présager des fréquences de fonctionnement très élevées.

Les progrès de la nano-lithographie peuvent permettre le développement de composants balistiques ou quasi-balistiques, à température ambiante avec toutefois une condition importante : l'utilisation d'un matériau à très haute mobilité électronique. Le GaInAs à fort taux d'indium est un très bon candidat pour un fonctionnement à température ambiante. En effet dans ce matériau, la longueur de libre parcours moyen à température ambiante est supérieure à 100 nanomètres [Réf. 98].

Basés sur le transport balistique, des comportements intéressants peuvent être exploités. Nous ne nous intéresserons pas aux phénomènes quantiques (quantification de conductance, interférence quantique, stub électronique…). Les composants basés sur la cohérence de phase des électrons imposent trop de contraintes : nécessité d'être monomode, fonctionnement à très basse température et excellente reproductibilité technologique (contrôle dimensions, défauts matériaux…). De récents travaux basés sur des fonctionnements non linéaires de dispositifs balistiques [Réf. 110 à Réf. 126] s'affranchissent de ces contraintes. Un composant très intéressant est la jonction balistique à trois branches, appelée TBJ « Three-terminal Branch Junction » [Réf. 110 à Réf. 123]. Une représentation de cette jonction est donnée Figure III-11-a. La Figure III-11-b correspond à l'évolution des coefficients de transmission calculés par le formalisme de Landauer et Buttiker en fonction de ΔV. Les conditions de polarisation correspondent à un fonctionnement en mode push-pull, c'est-à-dire que le potentiel appliqué sur le drain 1, $V_{D1,}$ est de signe opposé par rapport à celui appliqué sur le drain 2, V_{D2} ($V_{D1}=-V_{D2}=\Delta V$). On constate un changement des coefficients de transmission de la source vers le drain 1 (ou drain 2) suivant la tension ΔV appliqué, indiquant une commutation de l'une des deux branches (drain 1 ou drain 2). La transmission de l'onde électronique se fait vers une branche ou l'autre suivant le ΔV appliqué.



a) b)

Figure III-11 TBJ « Three-terminal Branch Junction » d'après J-O. J. Wesström [Réf. 110].

Différentes travaux ont été publiés sur des réalisations de TBJ et leur caractérisation électrique. Le résultat le plus intéressant [Réf. 115] est donné Figure III-12, ou la structure est

© 2006 Tous droits réservés.
http://www.univ-lille1.fr/bustl

constituée d'une hétérojonction InP/$In_{0.75}Ga_{0.25}As$. La courbe représente l'évolution V_C à température ambiante du potentiel de la branche centrale en fonction du potentiel V_0 appliqué en mode push-pull. Ce relevé indique que le potentiel est négatif et évolue de manière parabolique suivant V_0. Ce comportement est à relier à un transport balistique des électrons dans le canal ainsi qu'un effet de charge d'espace. On peut aussi comprendre ce comportement par les coefficients de transmission présentés précédemment (Figure III-11). Lorsqu'un potentiel V_0 positif est appliqué sur la branche gauche (V_L>0V et V_R<0V), ce qui correspond à ΔV<0, le coefficient de transmission de la branche droite T_{13} est égal à 1, tandis que le gauche T_{12} est nul. Ce qui signifie que la conductance du côté droit est très grande alors que celle du côté gauche est faible. Le côté droit étant fixé à un potentiel négatif, on retrouve un potentiel négatif sur V_c. De plus la forme de ce potentiel est parabolique.

Les applications de ce comportement sont multiples. Dans un TBJ, le comportement non linéaire peut être exploité pour le développement de redresseur ou de multiplieur de fréquence [Réf. 118, Réf. 119].

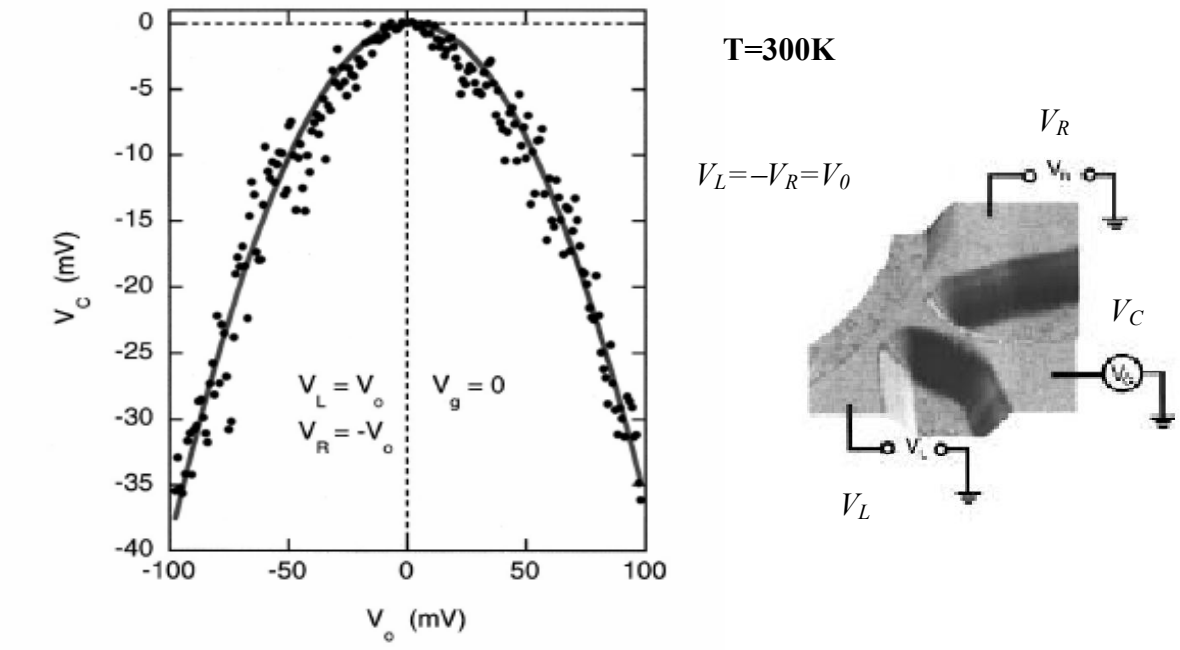


Figure III-12 Evolution du potentiel V_c de la branche centrale en fonction de la tension en mode push-pull V_0. La photographie représente le dispositif [Réf. 115].

© 2006 Tous droits réservés.

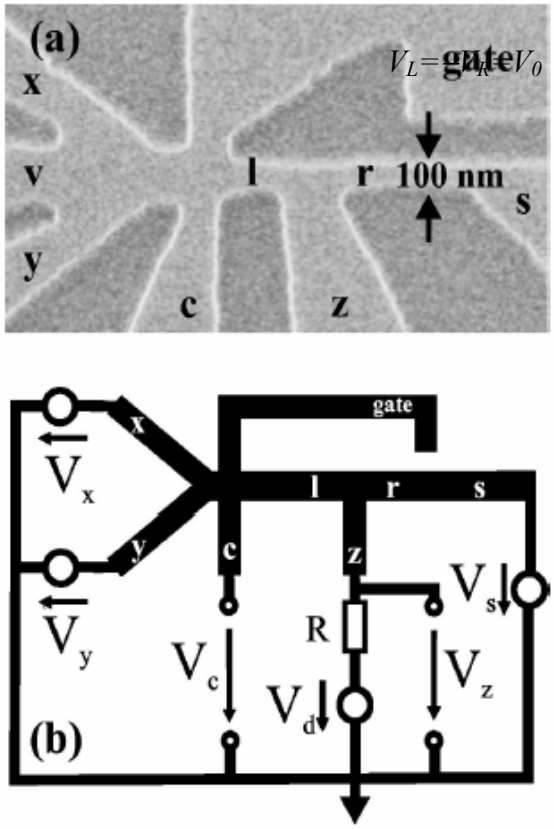


Figure III-13 Demi additionneur 1 bit d'après [Réf. 122]. *X* et *Y* sont les deux bits d'entrée. *C* est la « carry » de sortie.

Par ailleurs un TBJ peut être utilisé pour réaliser des portes logiques [Réf. 120 à Réf. 123]. En effet dès que l'on applique un signal négatif sur une des branches d'entrée droite ou gauche, on obtient un signal négatif en sortie. En considérant ce niveau d'entrée négatif comme un niveau logique haut, on obtient [Réf. 120] une fonction OU (OR), ou un ET (AND) si ce niveau est considéré au niveau logique bas. Ainsi si l'on inverse le signal de sortie, on obtient un NAND [Réf. 123]. Des fonctions plus compliquées ont été réalisées comme par exemple un demi additionneur 1 bit [Réf. 122], dont une photographie est donnée Figure III-13. Un avantage supplémentaire de ce dispositif est son faible encombrement.

III.3.2. Activités à l'IEMN

III.3.2.a) Topologies étudiées

Nous avons vu que les composants balistiques pouvaient offrir des fonctionnalités très intéressantes, et directement utilisables dans des circuits. Notre activité s'est focalisée sur le développement de TBJ [Réf. 98 à Réf. 107] pour applications haute fréquence de redressement et de mélange [Réf. 108 et Réf. 109], ainsi que de TBJ avec grille (composant dit « actif ») [Réf. 99, Réf. 103, Réf. 106, Réf. 107]. La référence 116 est donnée en annexe 6. L'originalité de notre structure avec grille, par rapport aux travaux publiés, est l'utilisation d'un contact Schottky, qui doit permettre d'obtenir une commande de charge plus efficace, et des tensions de commande compatibles avec les tensions des circuits modernes. L'essentiel des travaux de la littérature présentés précédemment utilisent des grilles de type « side gate ». La commande se fait par un effet de champ. La distance entre la grille et le canal étant importante, il faut des tensions de commande élevées.

© 2006 Tous droits réservés.

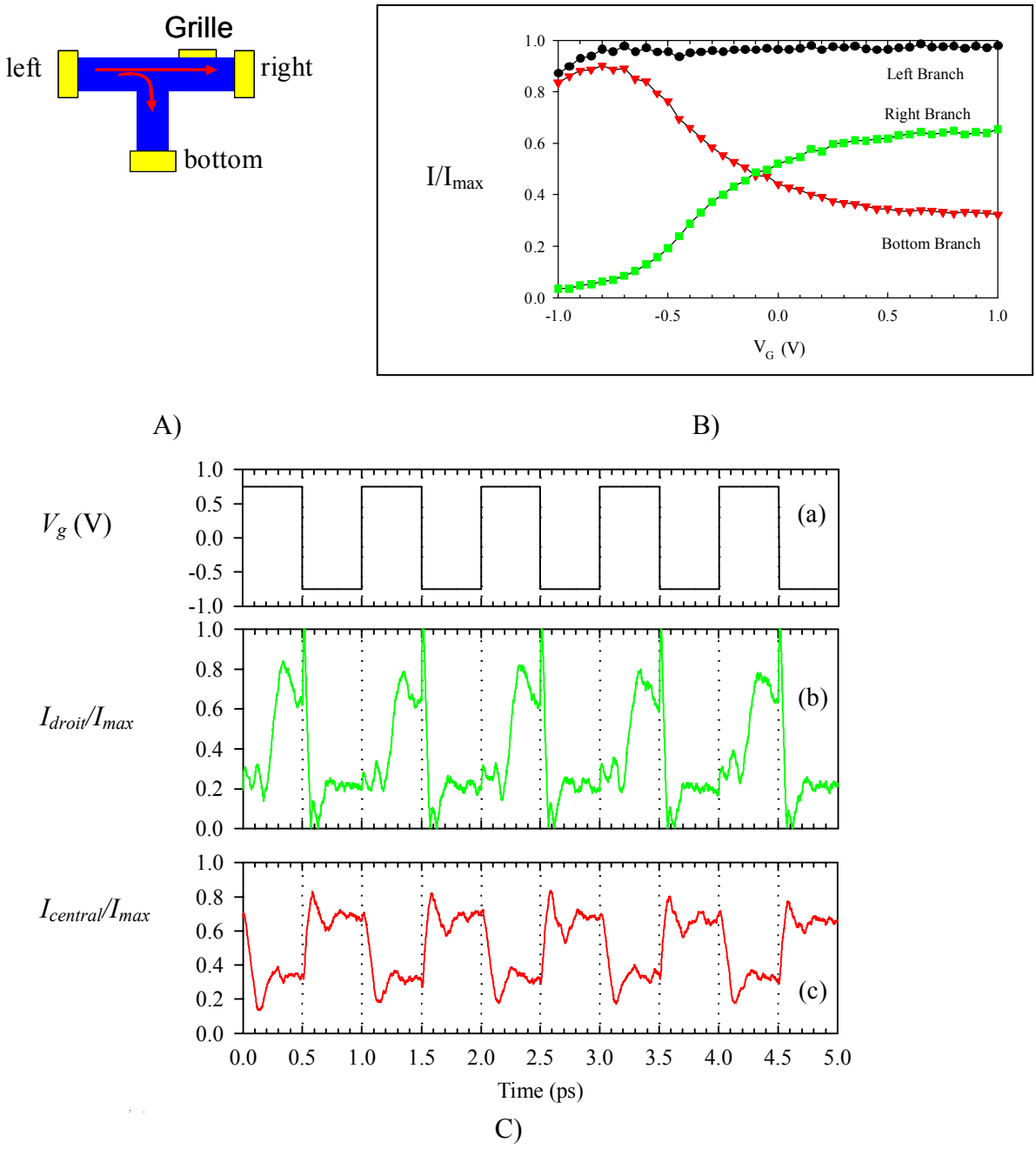


Figure III-14 TBJ avec grille (A), et évolution des courants suivant la tension de grille (B). Caractéristiques temporelles des courants suivant une commande de grille à 1THz (C). Ces résultats sont issus de simulation Monte Carlo [Réf. 103].

La Figure III-14-A est une représentation d'un TBJ avec grille. L'objectif ici, est de réaliser un commutateur de courant basé sur un fonctionnement balistique. En agissant sur le potentiel de la grille, il est possible de dévier le flux d'électrons vers le contact droit ou bas. Cette action est confirmée par l'évolution des courants (Figure III-14-B) obtenue dans les différentes branches suivant le potentiel de grille. Ces caractéristiques ont été obtenues par simulation Monte Carlo [Réf. 103] dans le cadre du projet « Nanotera ». La largeur du TBJ fait 40nm, et la longueur des branches est de 100nm. Les branches droite et basse sont fixées à un potentiel de 0.5V. La branche gauche est fixée à 0V. La Figure III-14-C donne les

© 2006 Tous droits réservés.

caractéristiques temporelles des courants suivant un signal carré de grille à 1THz. On constate bien une commutation des courants des différentes branches à une fréquence de 1THz. Ces résultats confirment la possibilité de fonctionnement haute fréquence des dispositifs balistiques intrinsèques (les éléments parasites ne sont ici pas pris en compte) à température ambiante.

Une idée intéressante [Réf. 117], qui utilise des TBJ avec grille, est de réaliser un inverseur complémentaire balistique utilisant des matériaux III-V. L'avantage d'une porte complémentaire, telle qu'en CMOS, est l'absence de courant durant le régime permanent. Cette structure a été simulée en Monte Carlo (Figure III-15-b) et la caractéristique de transfert est donnée Figure III-15-c. On obtient bien un inverseur, avec toutefois un défaut : lorsque V_g est au niveau haut la tension de sortie n'est pas nulle. Ceci s'explique par la caractéristique de la Figure III-14-b. Lorsque V_g est à +0.5V, un courant non nul traverse la branche du bas (bottom branch), ce qui signifie que cette branche n'est pas totalement fermée. Sur l'inverseur (Figure III-15-a), ce courant de fuite empêche l'isolation totale entre la sortie et l'alimentation V_{DD}. Bien que cet inverseur ne soit pas sans défaut, son fonctionnement peut être étudié. En effet, son faible encombrement et ses potentialités fréquentielles sont des arguments intéressants.

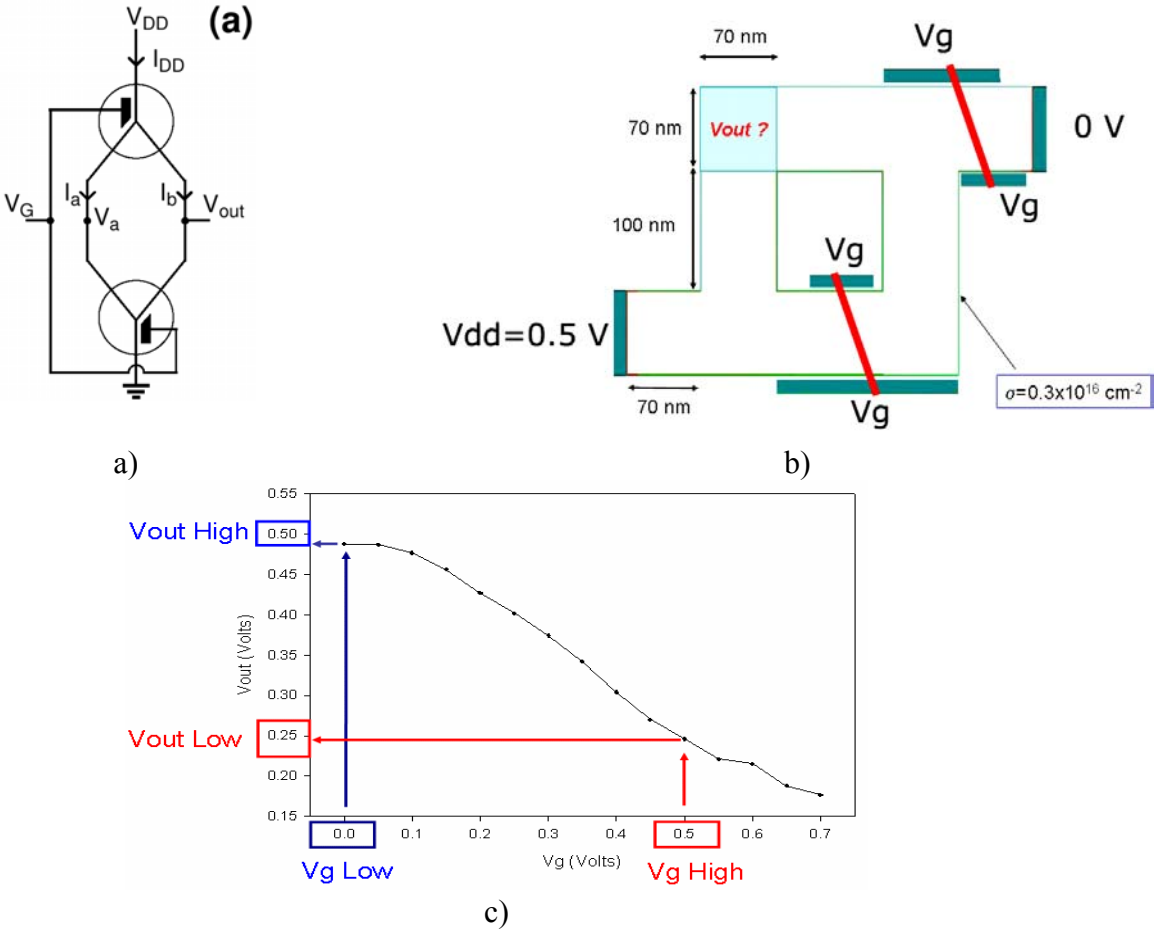


Figure III-15 Inverseur complémentaire (a) utilisant des TBJ avec grille d'après Palm et al [Réf. 117]. En (b), nous donnons la structure simulée en Monte Carlo. La figure (c) est la fonction de transfert du potentiel de sortie V_{out} en fonction de la tension de grille appliquée.

© 2006 Tous droits réservés.

III.3.2.b) Fabrication des composants balistiques

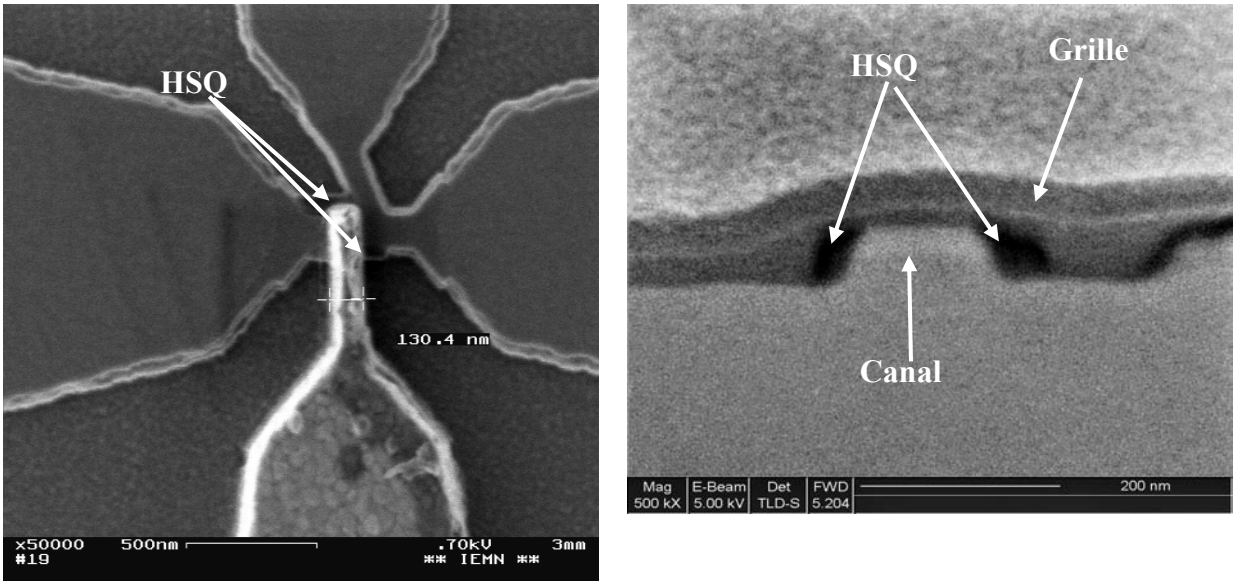
Les détails des procédés de nano-fabrication développés à l'IEMN peuvent être retrouvés dans la Réf. 99, et les Réf. 104 à Réf. 107. (Réf. 106 est donnée en annexe 6).La structure de couche utilisée pour la fabrication des composants balistiques est basée sur une hétérostructure réalisée par MBE sur substrat d'InP. Cette structure a été optimisée pour supprimer tout transport diffusif dans les différentes couches dopées.

La technologie des composants balistiques est similaire à celle utilisée pour la fabrication des HEMTs. Ce qui fait un avantage supplémentaire pour cette filière. Les principales étapes sont :

1. le mésa
2. les contacts ohmiques
3. la grille (dans le cas des actifs)
4. les plots d'épaississement

Les différences sont essentiellement sur la définition de la zone active, qui se fait par l'étape de mésa. Les dimensions des composants balistiques doivent atteindre des largeurs d'environ 100nm pour des longueurs de quelques centaines de nanomètres, avec des résolutions de la dizaine de nanomètres. Ceci demande un soin particulier pour la lithographie électronique et la gravure des mésa. Pour la lithographie électronique, nous avons utilisé une résine négative, la HSQ (Hydrogen SilsesQuioxane, $(HSiO_{3/2})_n$), qui présente une bonne résolution, due à sa faible taille de polymère [Réf. 127 à Réf. 131]. L'utilisation d'une résine négative est motivée pour obtenir des temps d'écriture raisonnables au masqueur électronique. Cette résine se transforme en un oxyde de silicium après traitement adéquat (recuit, exposition). Elle peut être utilisée comme un isolant.

Pour la gravure, nous avons préféré une gravure plasma à partir de gaz $CH_4/H_2/Ar$, à la gravure humide classiquement utilisée pour les mésa des HEMTs. La gravure plasma offre une meilleure reproductibilité, une rugosité de bord moins importante et beaucoup moins de sous-gravure.



a) Vue de dessus b) Coupe transversale au FIB

Figure III-16 Photographie d'un TBJ avec grille.

© 2006 Tous droits réservés.

Pour la réalisation de la grille, afin d'éviter le courant de fuite de grille, entre le canal GaInAs (matériau petit gap) et le métal, une fine couche de HSQ doit être insérée, ce qui donne un contact combinant un effet Schottky et MIS (Metal Insulator Semiconductor), la HSQ étant un oxyde de silicium. Cette technique est schématisée par les photographies de la Figure III-16. Par ailleurs, un soin particulier a été apporté à la lithographie sur la précision d'alignement et donc de positionnement des différents niveaux (résolution alignement<20nm).

III.3.2.c) Caractérisations électriques

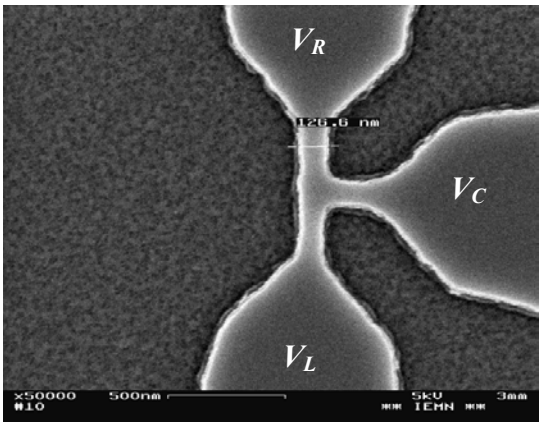
III.3.2.c.1) Composants balistiques passifs

La Figure III-17 présente des résultats de caractérisations électriques en mode puh-pull de TBJ à température ambiante [Réf. 105]. Si l'on mesure la tension V_c sur la branche centrale, on observe bien un potentiel négatif. Ce potentiel évolue en $-V_0^2$ pour une tension $|V_{LR}| = 2V_0 \leq 0.5V$ et ensuite est linéaire. En effet si l'on trace la dérivée $\frac{dV_c}{dV_0}$ (Figure III-17-c), on obtient bien deux zones. La zone parabolique correspond aux prédictions présentées dans la partie III.3.1 et ce résultat a été retrouvé par des simulations Monte Carlo, utilisant un modèle classique (pas d'effet quantique) [Réf. 98, Réf. 101, Réf. 107]. La parabolocité est obtenue si deux conditions sont réunies : un transport quasi-balistique et un phénomène de charge d'espace (le canal doit être presque déserté). Ce qui conduit à des conditions de fonctionnement pour la forme quadratique :

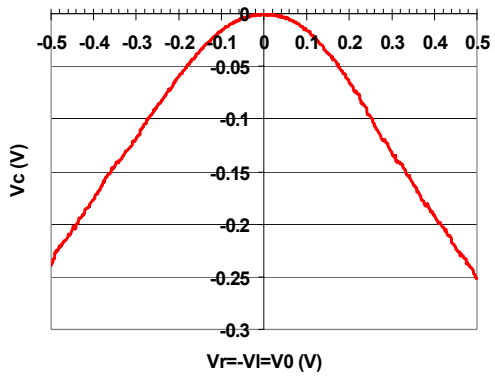
- Si la distance entre les électrodes droite et gauche est trop grande (environ 500nm pour notre hétérostructure à température ambiante), l'effet parabolique s'estompe et le signal au centre du TBJ devient linéaire (nul si les résistances d'accés des deux branches sont identiques). Ceci s'explique par le passage d'un mode quasi-balistique à un mode de transport diffusif. Chaque branche se comporte alors comme une résistance, et l'on obtient un diviseur de tension.
- Un autre élément important pour obtenir une forme parabolique est la largeur des branches. Celles-ci doivent être suffisamment faible, sinon l'effet parabolique disparaît. Ceci indique que le phénomène parabolique est atteint, lorsque le canal est presque déserté.

L'autre résultat des études menées en collaboration avec nos partenaires de l'Université de Salamanque [Réf. 98], est sur la deuxième partie de la courbe, ou l'évolution du potentiel central est linéaire. Cette évolution est due au passage des électrons en vallée latérale L, qui vont venir s'accumuler du côté de l'anode du dispositif, et créent ainsi une charge d'espace. Cette charge d'espace compense pratiquement toute évolution de la tension appliquée V_{RL}. Ainsi on retrouve la quasi valeur du potentiel de la cathode (qui est négatif) sur la branche centrale. Ce comportement indique qu'au-delà d'une certaine tension (ici 0.5V pour le GaInAs), les électrons deviennent lourds, ce qui est antagoniste d'un fonctionnement balistique et donc de la montée en fréquence.

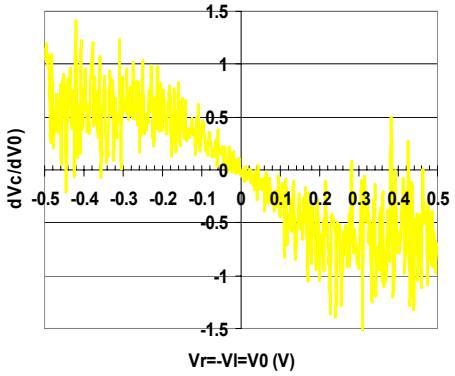
© 2006 Tous droits réservés.



a) SEM d'un TBJ. La largeur est de 120nm



b) V_c=f(V_0)



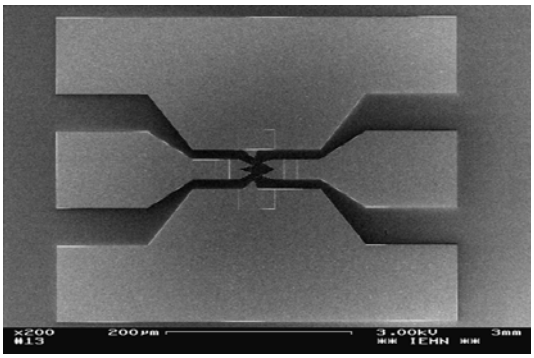
c) Dérivée de V_C fonction de V_0

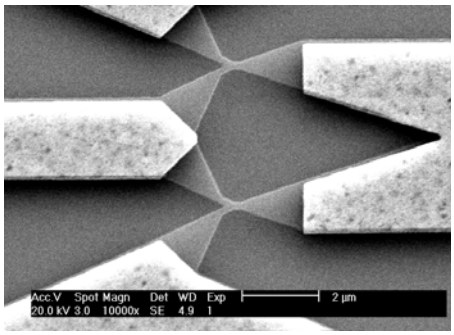
Figure III-17 Caractérisations électriques de TBJ (a) en mode push-pull à température ambiante. La courbe b) représente la tension V_c de la branche centrale et la courbe c) sa dérivée en fonction de V_0.

Si l'on fait varier l'angle entre les branches droite et gauche, on obtient une jonction en Y (YBJ). L'effet parabolique est plus prononcé, les charges provenant de la cathode pénétrant plus loin dans la branche centrale [Réf. 100, Réf. 101, Réf. 106].

Enfin, des résultas préliminaires de mesures hyperfréquences indiquent l'importance des éléments extrinsèques sur le comportement fréquentiel d'un dispositif balistique [Réf. 99, Réf. 108, Réf. 109]. La Figure III-18 présente un résultat de la tension continue mesurée en sortie d'un double TBJ montée en push-fix. Dans un montage push-fix, une des branches des TBJ est connectée au plan de masse coplanaire, ce qui permet de supprimer un port d'accès et de pouvoir effectuer des mesures en quadripôle. En appliquant un signal sinusoïdal sur un port, on peut constater la détection d'un signal continu en sortie, ce qui correspond à un redressement du signal alternatif d'entrée. Toutefois si on observe la dépendance fréquentielle du dispositif (Figure III-18), on constate une diminution du signal détecté. Ce qui a été interprétée par la forte valeur d'impédance du dispositif balistique qui atteint quelques kΩ, associé aux capacités parasites de l'ordre du fF, dues aux couplages entre les différents accès. On voit ici une difficulté importante pour la montée en fréquence. Les capacités parasites pouvant être difficilement réduites, la résistance du dispositif balistique doit être diminuée, ainsi que les résistances d'accès. Elargir les TBJ peut être une solution, toutefois une structure trop large est antagoniste d'un effet parabolique marqué, et donc d'une non-linéarité suffisante pour la détection.

© 2006 Tous droits réservés.





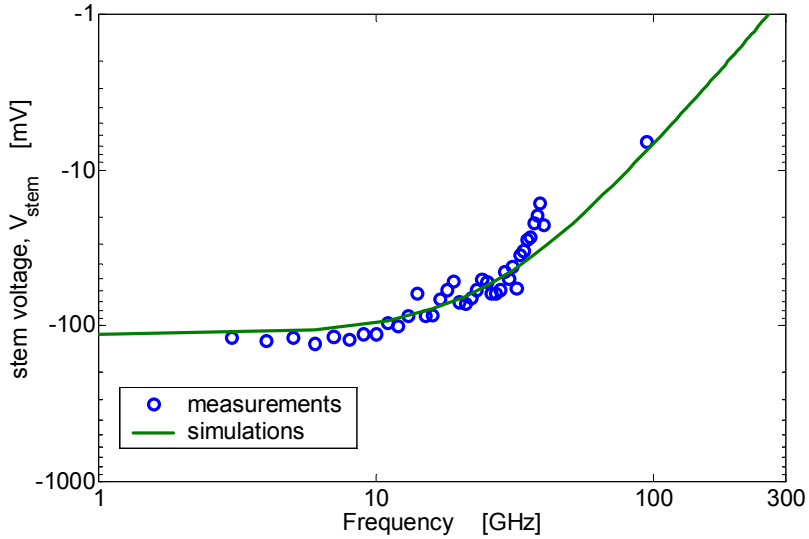
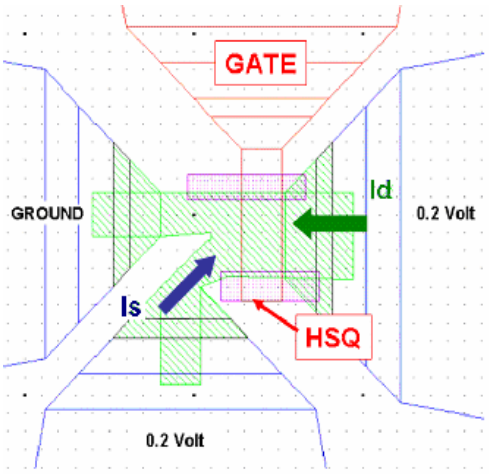


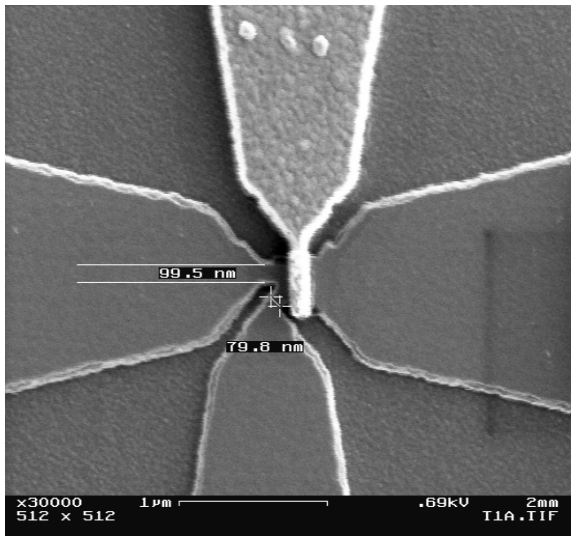
Figure III-18 Mesures de la tension continue détectée en sortie sur un double TBJ (photographies) en mode push-fix.

III.3.2.c.2) Composants balistiques actifs

Nous avons vu qu'un composant actif était constitué d'un TBJ associé à une grille. La Figure III-19 présente des résultats de mesures sur un TBJ avec grille [Réf. 106, Réf. 107]. On constate une évolution similaire à celle obtenue par les simulations Monte Carlo. On obtient une commutation entre les courants des différentes branches.

© 2006 Tous droits réservés.





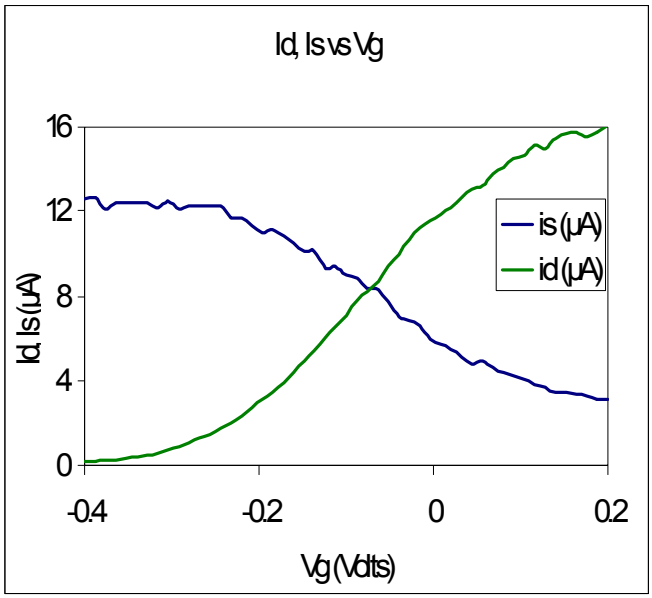


Figure III-19 Mesures de la caractéristique d'un TBJ avec grille.

III.3.2.d) Evolution de l'activité composants balistiques

Les structures balistiques offrent des fonctionnalités intéressantes pour le redressement le mélange ainsi que des fonctions logiques.

Pour les TBJ, des effets liés au comportement quasi-balistique ont été observés à température ambiante, en utilisant des moyens actuels de technologie. Ces effets sont aujourd'hui bien compris. Pour le comportement fréquentiel, les résultats préliminaires indiquent, une limitation à quelques centaines de GHz. Le fonctionnement intrinsèque des dispositifs balistiques semble occulté par les éléments parasites. Toutefois nous avons pu obtenir par simulation des fréquences de fonctionnement de l'ordre du THz. Des investigations doivent être poursuivies afin de mieux comprendre l'origine des éléments limitant le fonctionnement de tels dispositifs. Les éléments parasites capacitifs sont-ils introduits par le composant balistique nanométrique ou par les accès micro-ondes de quelques centaines de micromètres ? Une fonction balistique complètement intégrée subira-t-elle les mêmes limitations ? Par ailleurs, les impédances des dispositifs avoisinant le kΩ comparées au 50Ω des appareils de mesures hyperfréquences, introduisent de nombreuses imprécisions de mesures et rendent difficiles les interprétations des observations expérimentales. Ces

© 2006 Tous droits réservés.

études ouvrent un nouveau champ d'investigation : les mesures hyperfréquences sur dispositifs nanométriques hautes impédances (composants moléculaires, transistors à nanotubes de carbone…).

Une idée consisterait à mettre en parallèle plusieurs composants balistiques. La mise en parallèle peut s'effectuer soit par connexion de plusieurs dispositifs ou par l'utilisation de structure de couche à plusieurs puits. La première solution est compliquée à mettre en œuvre, les dispositifs étant des hexapôles. De plus des connections par pont à air risquent de multiplier les éléments parasites capacitifs. La solution à multipuits semble la plus prometteuse.

Pour les composants actifs, le comportement en fréquence risque de suivre la même règle que les TBJ. Toutefois, des dispositifs doivent être étudiés afin de confirmer ces hypothèses. De plus, ces composants actifs sont intéressants pour le développement d'inverseurs complémentaires.

© 2006 Tous droits réservés.

IV. Conclusion et perspectives

Dans ce manuscrit, des résultats concernant le développement de composants rapides à partir de matériaux III-V ont été présentés, et plus particulièrement l'hétérostructure AlInAs/GaInAs, qui offre encore aujourd'hui des potentialités pour le développement d'applications millimétriques et sub-millimétriques. L'ensemble des étapes technologiques a été mis au point, notamment la lithographie pour atteindre des dimensions de quelques dizaines de nanomètres.

Différentes voies ont été abordées sur ces dix dernières années. Dans une première période, les travaux concernaient le développement de filières de HEMTs AlInAs/GaInAs sur substrat d'InP ou de GaAs. Des composants ont été fabriqués avec des fréquences de coupure à l'état de l'art pour les longueurs de grille 100 et 60 nanomètres. Le meilleur résultat avoisine les 500GHz pour le f_{max} et aux alentours de 300GHz pour le f_T. A partir de ces filières de composants, des démonstrateurs de type circuits intégrés monolithiques ont été réalisés jusqu'à 94GHz avec des performances à l'état de l'art international. Des conceptions de circuits jusque 180GHz ont aussi été engagées démontrant les potentialités de ces filières de HEMTs AlInAs/GaInAs. Avec l'acquisition de ces compétences, nous avons pu collaborer et conseiller des partenaires industriels pour le développement de leur propre filière. Les efforts de recherche se sont poursuivis vers le développement d'une filière sub-50 nanomètres, dont la reproductibilité de fabrication et la robustesse de la grille en T (20 nanomètres) laissent envisager un possible transfert industriel.

Toutefois il faut des solutions alternatives et innovantes pour surpasser les limites de ces composants. En effet, nos travaux de recherche ainsi que les constatations faites sur l'état de l'art des HEMTs AlInAs/GaInAs indiquent des difficultés inhérentes à la structure même du FET ou/et à la limitation des matériaux utilisés, pour atteindre le THz. Si l'on suit une règle d'échelle (rapport d'aspect constant) pour les futures générations de HEMTs AlInAs/GaInAs nanométriques, nous avons constaté que la limite semble déjà atteinte en terme de distance grille canal. Ce qui révèle l'impossibilité de poursuivre cette règle d'échelle.

Ainsi, des études de nouvelles structures ont été engagées depuis le début des années 2000 : les HEMTs doubles grilles et les composants balistiques.

Pour le HEMTs double grille, le fonctionnement reste conventionnel, c'est-à-dire qu'il est basé sur un effet de champ. L'ajout d'une deuxième grille permet un meilleur contrôle des électrons du canal. L'ensemble des étapes technologiques a été mis au point, en particulier la technique de report de substrat ainsi que l'optimisation de la lithographie électronique des deux grilles. Des longueurs de grille de 100 nanomètres ont été obtenues, avec une précision de repositionnement de la deuxième grille de 20 nanomètres. Les résultats électriques sont aussi très encourageants. On obtient des records pour des HEMTs sur les transconductances (gm extrinsèque = 2.65S/mm). De plus les résultats dynamiques indiquent une augmentation de la fréquence maximale d'oscillation de 30% par rapport à une structure simple grille. Ceci provient de la réduction des effets de canal court, ce qui est le point limitatif d'une structure simple grille. La structure double grille pourrait donc être une solution pour poursuivre la montée en fréquence des HEMTs.

Une autre voie a été abordée, et est basée sur le transport balistique. Des topologies formées de trois banches connectées en T (TBJ : Three terminal Ballistic Junction) ont été étudiées. Pour atteindre un transport quasi balistique à température ambiante, nous avons du prendre un soin particulier aux étapes de technologie définissant ces composants ; à température ambiante, les dispositif doivent avoir des dimensions de l'ordre de la centaine de nanomètres, ce qui a nécessité un développement des procédés de lithographie à haute

© 2006 Tous droits réservés.

résolution. En ce qui concerne, le fonctionnement électrique, des effets quasi-balistiques à température ambiante sont observés, se traduisant par la présence de non linéarité sur des TBJ, ainsi que la possibilité de faire commuter le courant dans des TBJ avec grille. Pour le comportement dynamique, bien qu'intrinsèquement d'après des simulations Monte Carlo, des fréquences de fonctionnement au THz peuvent être atteintes, il a été constaté une limitation fréquentielle de ces dispositifs aux alentours de quelques centaines de GHz. Cette limitation est liée aux hautes impédances présentées par ces nano-dispositifs associées à la présence d'éléments parasites (capacités parasites).

Enfin une étude nouvelle et prometteuse a été abordée : les transistors à onde plasma pour détection et émission d'ondes THz. Des premiers résultats d'émission au THz ont été obtenues à partir de HEMTs de longueur de grille 60 nanomètres. Ces résultats encourageants doivent être approfondis.

En ce qui concerne les perspectives de mes activités de recherche, je vais poursuivre les études démarrées récemment, et développer de nouveaux projets. L'objectif principal de mon axe de recherche est de développer des dispositifs industrialisables de fréquences de coupure THz, en utilisant de nouveaux matériaux et de nouveaux modes de fonctionnement.

1. *HEMTs ultimes*

Pour l'activité HEMT, les résultats obtenus pour les filières sub-50 nanomètres sont encore loin des meilleurs résultats présentés dans la littérature. Bien que des lithographies de grille en T à 20 nanomètres aient été développées, mon objectif n'est pas de reproduire les travaux de ces prestigieux laboratoires. Toutefois, les solutions innovantes présentées dans ce manuscrit (en particulier double grille) vont dans un avenir proche, nécessiter la réduction des longueurs de grille pour démontrer l'augmentation significative des performances fréquentielles par l'utilisation des concepts originaux, que nous avons abordés dans ce manuscrit.
La limitation des HEMTs semble en partie liée à la topologie des zones de recess du transistor, qui deviennent essentielles dans le cas d'une grille déca nanométrique et d'une distance grille-canal faible. L'utilisation de structure double recess et de solutions de gravure différentes (« digital recess® ») vont être abordées.

2. *HEMTs double grille*

Pour les HEMTs double grille, la longueur de grille doit être réduite, bien que pour des valeurs de l'ordre de 50 nanomètres, des problèmes de lithographie (alignement des deux grilles) risquent de se poser, du fait de la limitation de nos outils actuels de lithographie (résolution d'alignement de 20 nanomètres). Il faudra donc développer des solutions pour améliorer ces résolutions. Pour ces faibles valeurs de longueur de grille, les effets de canal court sont beaucoup plus pénalisants que sur des HEMTs de 100 nanomètres. Ainsi la réduction de la longueur de grille à quelques dizaines de nanomètres devrait permettre de valider la possibilité d'amélioration des performances fréquentielles offerte par la structure double grille.
Une autre application très intéressante de ces transistors double grille est d'effectuer une fonction de mélange, avec la possibilité de réaliser avec le même transistor les fonctions d'amplification faible bruit, de mélange des signaux et de génération du signal OL.
Dans un même temps, des structures de type transistor à modulation de vitesse vont être fabriquées et étudiées. Les éléments technologiques sont en effet disponibles. Toutefois des études plus approfondies doivent être menées, en particulier en terme de simulation, afin de vérifier la validité du concept, mais aussi de définir la structure requise pour ce nouveau mode de fonctionnement, plus précisément la structure de couche. De plus, cette nouvelle structure

© 2006 Tous droits réservés.
http://www.univ-lille1.fr/bustl

en hexapôle ainsi que la nécessité de fonctionnement en différentiel, exige des outils de caractérisations hyperfréquences indisponibles actuellement. Ce travail reste à engager. N. Wichmann (actuellement ATER) poursuit ces travaux, et nous venons de recruter un étudiant préparant un Master recherche.

3. *Composants balistiques*

En ce qui concerne les composants balistiques, nous sommes aussi confrontés à la caractérisation haute fréquence de système multi-pôles, avec une difficulté supplémentaire : la haute impédance des dispositifs. Beaucoup de questions restent en suspens. Est-il possible de réduire les éléments parasites (les capacités) ? Ces éléments parasites sont-ils indissociables du composant balistique ou sont-ils introduits par les guides d'ondes d'accès ? Si tel était le cas, nous pourrions imaginer des fréquences de travail au THz de fonctions plus étendues et complètement intégrées.

On constate qu'un nouvel axe de recherche se dégage de ces études : la caractérisation hyperfréquence de dispositifs nanométriques haute impédance. Ce thème peut être aussi intéressant pour l'étude d'autres structures hautes impédances. On peut citer comme exemples : les MOSFETs ultimes et alternatifs (FINFET) développés à l'IEMN par E. Dubois du groupe Microélectronique Silicium et les transistors à nanotubes de carbone (H. Happy du groupe ANODE).

4. *Composants à onde plasma*

Enfin pour les transistors à onde plasma, nous devons dans un premier temps valider le concept, en particulier pour l'émission, les travaux sur la détection étant beaucoup plus nombreux. L'émission THz observée sur un HEMT est-elle bien liée à un phénomène d'onde plasma ? Cette émission peut être due à un autre phénomène physique (oscillation Gunn par exemple).

De plus, la structure de type transistor n'est peut être pas optimale pour ce fonctionnement. Bien que dans un premier temps les structures pour la génération-détection de signaux THz par onde plasma sont basées sur des HEMTs, il faut développer des topologies nouvelles.

Ce thème de recherche va nécessiter : des simulations physiques (Monte Carlo), des réalisations technologiques de structures originales et enfin leur caractérisation au THz.

Les premières réalisations technologiques ont débutées dans notre groupe, et ont été effectuées par un doctorant, A. Shchepetov. La caractérisation électro-optique sub-picoseconde développée par J.F. Lampin de du groupe EPIPHY, peut être un outil complémentaire des caractérisations THz effectuées par nos partenaires de l'Université de Montpellier. Pour mener à bien ces travaux, nous avons déjà engagé pour ce thème une collaboration avec l'Université de Salamanque pour les simulations Monte Carlo, et déposé plusieurs demandes de financement auprès d'organismes de recherche (ANR, STREP) avec différents partenaires académiques et industriels.

5. *Nouveaux systèmes de matériaux*

Le HEMTs à hétérojonction d'AlInAs/GaInAs sur substrat d'InP est l'un des candidats potentiels pour des applications en gamme d'onde millimétrique. Celui-ci dépasse les performances fréquentielles de l'ensemble des filières de HEMTs. Cette suprématie en fréquence par rapport aux autres filières de HEMT, a été rendue possible en partie par l'utilisation d'un autre système de matériaux.

C'est pourquoi, il nous semble important pour nos futurs thèmes de recherche de nous intéresser aux matériaux InAs et InSb. Notre motivation principale est la valeur des mobilités électroniques de ces matériaux (InAs ~40000cm^2/Vs, InSb~80000cm2/Vs) liées à la valeur faible des masses effective des électrons (InAs~0.023, InSb~0.014).

© 2006 Tous droits réservés.
http://www.univ-lille1.fr/bustl

Un autre avantage est la faible consommation des transistors utilisant ces matériaux, qui peut s'avérer un atout pour des systèmes portables, déjà démontrée par la réalisation de MMIC (filière InAs) par des laboratoires de réputation mondiale. Des premiers HEMTs InSb ont aussi été présentés en 2005 avec déjà des f_T de 300GHz pour une longueur de grille 100 nanomètres [Réf. 132], ce qui correspond à l'état de l'art des HEMTs sur InP, bien qu'il s'agisse d'un premier résultat.

L'activité autour de ces nouveaux matériaux va se décomposer en plusieurs axes :

- La croissance : cette partie est développée par les membres du groupe EPIPHY, qui ont récemment fait l'acquisition d'un bâti de MBE avec source antimoine. Le premier objectif est la croissance d'InAs. Le choix du substrat s'est dans un premier temps porté sur l'InP, le paramètre de maille de l'InP étant moins éloigné de l'InAs que celui du GaAs, pour la réalisation d'une couche tampon métamorphique. Ensuite des structures à base d'InSb pourront être abordées.
- L'ensemble de l'activité technologique est à développer sur ces nouveaux matériaux antimoniés, en particulier les étapes de gravure, pour la définition de motifs micrométriques et nanométriques (exemple : isolation mesa d'un composant balistique).
- Ces matériaux pourront être utilisés pour l'ensemble des structures HEMTs, DG-HEMTs, VMT et balistiques. Nous espérons par la combinaison d'une structure de composant originale et d'une hétérojonction utilisant cette famille de matériaux atteindre des fréquences au THz.

© 2006 Tous droits réservés.

V. Références

Réf. 1 Thèse de S. Bollaert, « Etude théorique et expérimentale de transistors à effet de champ à canaux quasi-unidimensionnels », Université de Lille 1, janvier 1994.

Réf. 2 S. Bollaert, P. Legry, E. Delos, A. Cappy, P. debray, J. Blanchet , "Design, Fabrication and Characterization of Striped Channel HEMT's", IEEE Transactions on Electron Devices, vol. 41, n°10, pp.1716-1724, Oct. 1994.

Réf. 3 Y. Yamashita, A. Endoh, K. Shinohara, K. Hikosaka, T. Matsui, S. Hiyamizu, T. Mimura, "Pseudomorphic $In_{0.52}Al_{0.48}As/In_{0.7}Ga_{0.3}As$ HEMTs With an Ultrahigh fT of 562 GHz", IEEE Electron Device Letters, vol. 23, no. 10, pp. 573-575, October 2002

Réf. 4 T. Suemistsu, H. Yokoyama, T. Ishii, T. Enoki G. Meneghesso, E. Zanoni, "30-nm Two-Step Recess Gate InP-Based InAlAs/InGaAs HEMTs", IEEE Transactions on Electron Devices, vol. 49, no. 10, pp. 1694-1700, October 2002.

Réf. 5 T. Parenty, « Etude et perspective des transistors à hétérostructure AlInAs/GaInAs de longueur de grille inférieure à 100nm et conception de circuits intégrés en bande G », Thèse de Doctorat de l'Université des Sciences et Technologies de Lille, 20 novembre 2003.

Réf. 6 M. Schlechtweg, A. Leuther, A. Tessmann, C. Schwörer, H. Massler, W. Reinert, M. Lang, U. Nowotny, O. Kappeler, M. Walther, R. Lösch, « Millimeter-wave and mixed signal integrated circuits based on advanced metamorphic HEMT technology », IPRM 2004, pp.609-614, 2004.

Réf. 7 J. B. Hacker, J. Bergman, G. Nagy, G. Sullivan, C. Kadow, H.-K. Lin, A. C. Gossard, M. Rodwell, B. Brar, « An Ultra-low power InAs/AlSb Ka-band low noise amplifier », IEEE Microawe and Wireless Components Letter.

Réf. 8 H. Fourré, "Réalisation et caractérisation de transistors à effet de champ à hétérojonction de la filière AlInAs/GaInAs pour applications en ondes millimétriques", Thèse de Doctorat de l'Université des Sciences et Technologies de Lille, Février 1997.

Réf. 9 V. Hoël, " Conception, réalisation et caractérisation de transistors à effet de champ à hétérojonction sur substrat d'InP pour circuits intégrés coplanaires en bandes V et W", Thèse de Doctorat de l'Université des Sciences et Technologies de Lille, Décembre 1998

Réf. 10 S. R. Bahl, J. A. del Alamo, "Elimination of Mesa-Sidewall Gate Leakage in InAlAs/InGaAs Heterostructures by Selective Sidewall recessing", IEEE Electron Device Letters, vol. 13, no. 4, pp. 195-197, April 1992.

Réf. 11 P. Chevalier, "Conception et réalisation de transistors à effet de champ de la filière AlInAs/GaInAs sur substrat InP. Application à l'amplification faible bruit en ondes millimétriques", Thèse de doctorat de l'Université des Sciences et Technologies de Lille, Novembre 1998

Réf. 12 M. Zaknoune, "Etude de la technologie et des potentialités pour l'amplification hyperfréquence des transistors à effet de champ des filières phosphure AlGaInP/GaInAs et métamorphique AlInAs/GaInAs sur substrat GaAs", Thèse de doctorat de l'Université des Sciences et Technologies de Lille, Février 1999

Réf. 13 H. Fourré, "Selective wet etching of Lattice Matched GaInAs/AlInAs on using succinic acid/ hydrogen peroxide solution", Journal of Vaccum Sciences and Technologies B, vol. 14, no. 5, sept. 1996, pp. 3400-3402

© 2006 Tous droits réservés.
http://www.univ-lille1.fr/bustl

Réf. 14 J. Mateos, T. González, D. Pardo, V. Hoel, S. Bollaert, and A. Cappy, "Design optimization of low-noise HEMTs ", Proceedings of the 25th International Conference on the Physics of Semiconductors, Springer Verlag, 2001, pp. 1777-1778

Réf. 15 J. Mateos, T. Gonzalez, D. Pardo, V. Hoel, S. Bollaert, A. Cappy, "Design optimization of ultra-short gate HEMTs using Monte Carlo simulation", GaAs2000, Paris, pp624-627, Oct. 2000.

Réf. 16 V. Hoel, S. Bollaert, X. Wallart, B. Grimbert, S. Lepilliet, A. Cappy "A new gate process for the realization of lattice-matched HEMT on InP for high yield MMICs", GAAS'98, Amsterdam, Pays Bas, 5-6 octobre 1998.

Réf. 17 V. Hoël, P. Chevalier, S. Bollaert, H. Fourré, J.M. Belquin, S. Lepilliet, A. Cappy, "Influence des capacités parasites liées à la technologie niture sur les performances de HEMT adapté en maille sur InP de longueur de grille submicronique", 6éme Journée III-V, Chantilly, 29-31 janvier 1997

Réf. 18 G. Dambrine, A. Cappy, F. Heliodore, and E. Playez, "A new method of determining the FET small-signal equivalent circuit", IEEE Transactions on Electron Devices, vol. 35 no. 7, pp. 1151-1159, July 1988.

Réf. 19 S. Boret, « Circuits intégrés monolithiques en technologie coplanaire pour applications de réception jusqu'à 110 GHz, Thèse de doctorat, Université de Lille 1, 30 septembre 1999.

Réf. 20 V. Hoel, S. Boret, B. Grimbert, G. Apercé, S. Bollaert, H. Happy, X. Wallaert, A. Cappy, "94GHz Low Noise amplifier on InP in Coplanar Technology", GaAs'99, pp257-262, 1999.

Réf. 21 V. Hoel, S. Boret, B. Grimbert, G. Apercé, S. Bollaert, H. Happy, X. Wallaert, A. Cappy, "94GHz Low Noise amplifier on InP in Coplanar Technology", Worshop on Compound and Semiconductor Devices and integrated Circuits (WOCSDICE'99), 26-28 May 1999, Chantilly - France.

Réf. 22 Dambrine,-G.; Hoel,-V.; Boret,-S.; Grimbert,-B.; Bollaert,-S.; Wallart,-X.; Lepilliet,-S.; Cappy,-A., "94 GHz MMIC CPW low-noise amplifier on InP", Proceedings-of-the-SPIE-The-International-Society-for-Optical-Engineering, 1999.

Réf. 23 K. Shinohara, Y. Yamashita, A. Endoh, K. Hikosaka,T. Matsui, T. Mimura, S. Hiyamizu, "Extremely High-Speed Lattice-Matched InGaAs/InAlAs High Electron Mobility Transistors with 472 GHz Cutoff Frequency", Jpn. J. Appl. Phys. Vol. 41, pp. L437-439, Part 2, No 4B, 15 April 2002.

Réf. 24 T. Enoki, M. Tomizawa, Y. Umeda and Y. Ishii, "0.05-µm-Gate InAlAs/InGaAs High Electron Mobility Transistor and Reduction of Its Short-Channel Effects", Jpn. J. Appl. Phys. Vol. 33, pp. 798-803, Part 1, No 1B, January 1994.

Réf. 25 A. Endoh, Y. Yamashita, K. Shinohara, M. Higashiwaki, K. Hikosaka, T. Mimura, S. Hiyamizu, T. Matsui, "Fabrication Technology and Device Performance of Sub-50-nm-Gate InP-Based HEMTs", IPRM 2001, pp. 448-451.

Réf. 26 A. Endoh, Y. Yamashita, K. Shinohara, K. Hikosaka, T. Matsui, S. Hiyamizu, T. Mimura, « InP-based high electron mobility transistors with a very short gate-channel distance », Jpn. J. Appl. Phys., vol. 42, pp2214-2218, part 1, N°. 4B, April 2003.

Réf. 27 L. D. Nguyen, E. Larson, U. K. Mishra, "Ultra-High-Speed Modulation-Doped Field-Effect Transistors: A Tutorial Review", Proceedings of the IEEE, vol. 80, no. 4, pp. 494-518, April 1992

© 2006 Tous droits réservés.
http://www.univ-lille1.fr/bustl

Réf. 28 T. Suemitsu, H. Yokoyama, T. Ishii, T. Enoki G. Meneghesso, E. Zanoni, "30-nm Two-Step Recess Gate InP-Based InAlAs/InGaAs HEMTs", IEEE Transactions on Electron Devices, vol. 49, no. 10, pp. 1694-1700, October 2002.

Réf. 29 K. Shinohara, T. Matsui, T. Mimura, S. Hiyamizu, "Novel Asymmetric Gate-Recess Engineering for Sub-Millimeter-Wave InP-based HEMTs", IMS 2001.

Réf. 30 K. Shinohara, Y. Yamashita, A. Endoh, K. Hikosaka, T. Matsui, S. Hiyamisu, T. Mimura, « Importance of gate-recess structure to the cutoff frequency of ultra high speed InGaAs/InAlAs HEMTs », IPRM 2002 .

Réf. 31 Javier Mateos, Tomás González, Daniel Pardo, Sylvain Bollaert, Thierry Parenty, Alain Cappy, « Design optimization of AlInAs/GaInAs HEMTs for high frequency applications », IEEE transaction on Electron Devices, vol 51, n°4, pp.521-528, April 2004

Réf. 32 Mateos J. , Gonzales T. , Pardo D. , Bollaert S. , Parenty T. , Cappy A., « Design optimization of AlInAs-GaInAs HEMTs for low-noise applications », IEEE Trans. Electron. Devices, 51, 8, pp.1228-1233, 2004.

Réf. 33 Duszynski, T. Parenty, S. Bollaert, J. Mateos, X. Wallart, A. Cappy, « Amélioration de fmax des HEMTs InAlAs/InGaAs sur substrat d'InP de longueur de grille 70nm par optimisation de la structure de couche", Journée Nationales Microondes, Lille, mai 2003

Réf. 34 T. Parenty, S. Bollaert, J. Mateos, S. Lepilliet, X. Wallart, A. Cappy, "70-nm gate InP-based HEMTs with high f_T and f_{max}", HETECH 2001, Padova, Italie, Oct. 2001.

Réf. 35 T. Parenty, S. Bollaert, J. Mateos, X. Wallart, A. Cappy, "Design and realization of sub-100nm gate length HEMTs", Indium Phosphine and Related Material (IPRM), Nara Japan, pp626-629, May 2001

Réf. 36 T. Parenty, S. Bollaert, J. Mateos, A. Cappy, "Design and realization of sub-100nm gate length HEMTs", HETECH '00, Ulm, Allemagne, septembre 2000.

Réf. 37 S. Bollaert, T. Parenty, X. Wallart, H. Happy, G. Dambrine, A. Cappy, "HEMT's design for applications beyond 100GHz", GaAs2002, pp45-48, Milan, Italy, Sept. 2002.

Réf. 38 I. Duszynski, N. Wichmann, S. Bollaert, X. Wallart, et A. Cappy, "Réalisation de transistors AlInAs/GaInAs de 20 nm de longueur de grille », Journées Nationales Microondes, Nantes, 11-13 mai 2005.

Réf. 39 P. Win, thèse de doctorat de l'Université, « Transistor à effet de champ à couche métamorphique AlInAs/GaInAs/GaAs : un nouveau composant pour l'amplification hyperfréquence et la logique ultra rapide », 8 juillet 1993, USTL.

Réf. 40 P. Win, Y. Druelle, A. Cappy, Y. Cordier, J. Fabre, C. Bouillet, « Metamorphic In0.3Ga0.7As/In0.29Al0.71As layer on GaAs : a new structure for high performance high electron mobility transistor realization », Appl. Phys. Lett. 61 (8), 24 August 1992, pp922-924.

Réf. 41 P. Win, Y. Druelle, P. Legry, S. Lepillet, A. Cappy, Y. Cordier and J. Fabre, "Microwave performance of 0.4 µm gate metamorphic $In_{0.29}Al_{0.71}As/In_{0.3}Ga_{0.7}As$ HEMT on GaAs substrate" Electron Lett., vol.29, pp. 169-173, 1993.

Réf. 42 Cordier Y. , Bollaert S. , Zaknoune M. , Chauveau J.M. , Cappy A, « Metamorphic InAIAs/InGaAs HEMTs : material properties and device performance. (Chap. V of the book : "III-V semiconductor heterostructures : physics and devices") », ISBN : 8177361708 Will Z. CAI, Research signpost, pp. 111-137, 2003.

© 2006 Tous droits réservés.

Réf. 43 Y. Cordier, S. Bollaert, J. Dipersio, D.Ferré, S. Strudel, Y. Druelle, A. Cappy "MBE grown InAlAs/InGaAs lattice mismatched buffer layers for HEMT applications on GaAs substrate", Applied Surface Science, vol. 123/124, pp734-737, janvier 1998.

Réf. 44 Y. Cordier, S. Bollaert, M. Zaknoune, J. Dipersio, D. Ferre, "InAlAs/InGaAs metamorphic HEMT's on GaAs substrate: influence of Indium content on material properties and device performances", Japanese Journal of Applied Physics, Vol. 38, n°3, pp 1164, Feb. 1999.

Réf. 45 S. Bollaert, Y. Cordier, H. Happy, M. Zaknoune, V. Hoel, S. Lepilliet , A. Cappy, "Metamorphic $In_xAl_{1-x}As/In_xGa_{1-x}As$ HEMTs on GaAs substrate: the influence of Indium composition", IEEE International Electron Devices Meeting (IEDM'1998), San Fransisco, USA, 6-9 décembre 1998.

Réf. 46 H. Happy, S. Bollaert, H. Fourré, A. Cappy, "Numerical analysis of device performance of metamorphic InAlAs/$In_xGa_{1-x}As$ ($0.3 \leq x \leq 0.6$) HEMT's on GaAs substrate", IEEE Transactions on Electron Devices, vol. 45, n° 10, pp2089-2095, octobre 1998.

Réf. 47 M. Zaknoune, Y. Cordier, S. Bollaert, D. Ferré, D. Théron, Y.Crosnier , "0.1µm high performance metamorphic $In_{0.32}Al_{0.68}As/In_{0.33}Ga_{0.67}As$ HEMTs on GaAs using inverse step InAlAs buffer", Electronics Letters, vol. 35, n°19, pp1670-1671, Sept. 1999.

Réf. 48 S. Bollaert, Y. Cordier, V. Hoel, M. Zaknoune, H. Happy, S. Lepilliet, A. Cappy, "Metamorphic $In_{0.4}Al_{0.6}As/In_{0.4}Ga_{0.6}As$ HEMTs on GaAs substrate", IEEE Electron Device Letters, vol. 20, n°3, mars 1999.

Réf. 49 C. Gaquières, S. Bollaert, M. Zaknoune, Y. Cordier, D. Théron, Y. Crosnier, "Influence on the power performances at 60 GHz of the Indium composition in the metamorphic HEMT's", Electronics Letters, Vol. 35, n° 17, pp1489-1491, Aug. 1999.

Réf. 50 M. Zaknoune, Y. Cordier, S. Bollaert, D. Ferré, D. Théron, Y.Crosnier, "0.1µm high performance double heterojunction $In_{0.32}Al_{0.68}As/In_{0.33}Ga_{0.67}As$ metamorphic HEMTs on GaAs", Solid-state Electronics 44, pp1685-1688, 2000.

Réf. 51 S. Bollaert, Y. Cordier, M. Zaknoune, H. Happy, V. Hoel, S. Lepilliet, D. Théron, A. Cappy, "The Indium Content in Metamorphic $In_xAl_{1-x}As/In_xGa_{1-x}As$ HEMTs on GaAs Substrate: a New Structure Parameter", Solid State Electronics 44, pp1021-1027, 2000.

Réf. 52 Y. Campos-Roca, C. Schwörer, A. Leuther, M. Seelmann-Eggebert, H. Massler, « A D-band frequency doubler MMIC based on a 100-nm metamorphic HEMT technology », IEEE Microwave and wireless components letters, vol.15, n°7, July 2005.

Réf. 53 D. P. Docter, J. J. Brown, M. Hu, M. Matloubian, J. Speck, X. Wu, D. E. Grider, « InAlAs/InGaAs lattice constant engineered HEMTs on GaAs », Solid State Electronics, vol. 41, n°10, pp. 1629-1634, 1997.

Réf. 54 M. Isler, « DX center in Si-doped $In_xAl_{1-x}As$ ($0.3 \leq x \leq 0.5$) », Solid State Electronics, retrouver n°, 2-11.456V M. Isler: " DX centers in Si-doped InXAl1-xAs (0,3), "Solid State Electronics 46, pp. 585-588, 2002

Réf. 55 S. Bollaert, Y. Cordier, M. Zaknoune, T. Parenty, H. Happy, S. Lepilliet, A. Cappy,."f_{max} of 490GHz metamorphic $In_{0.52}Al_{0.48}As/In_{0.53}Ga_{0.47}As$ HEMTs on GaAs substrate", Electronics Letters 11th April 2002, vol. 38, n°8, pp389-391.

Réf. 56 S. Bollaert, Y. Cordier, M. Zaknoune, T. Parenty, H. Happy, S. Lepilliet, A. Cappy, "0.06µm gate length metamorphic InAlAs/InGaAs HEMTs on GaAs with high ft and fmax", Indium Phosphine and Related Material (IPRM), Nara Japan, pp192-195, May 2001

© 2006 Tous droits réservés.

Réf. 57 D. Xu, T. Suemitsu, J. Osaka, Y. Umeda, Y. Yamane, Y. Ishii, T. Ishii, T. Tamamura « Depletion and enhancement mode modulation field effect transitors for ultra-high speed applications : an electrochemical frabrication technology », IEEE transactions on electron devices, vol.47,n°1, January 2000.

Réf. 58 D.C. Dumka et al, « High performance double recessed enhancement mode metamorphic HEMTs on 4-In GaAs substrates », IEEE electron device letters, vol. 24,n°3, March 2003.

Réf. 59 K. Eisenbeiser et al, « Metamorphic InAlAs/InGaAs enhancement mode HEMT's on GaAs substrate », IEEE Electron device letters, vol.20, n°10, October 1999.

Réf. 60 P. H. Siegel, « Terahertz Technology », IEEE Transaction on microwave theory and techniques, vol. 50, n°3, pp. 910-928, March 2002.

Réf. 61 « Terahertz technologies: State-of-the-art, challenges and applications. Seminar of the Observatory", Observatoire des Micro et Nano Technologies, 19 October 2004, Institut Curie, Paris

Réf. 62 M. Dyakonov, M. Shur, « Shallow water analogy for a ballistic field effect transistor : new mechanism of plasma wave generation by dc current », Physical review Letters, vol. 71, n°15, pp. 2465-2468, October 1993.

Réf. 63 M. I. Dyakonov, M. S. Shur, « Plasma wave electronics : novel terahertz devices using two dimensional electron fluid », IEEE Transactions on Electron devices, vol. 43, n°10, pp. 1640-1645, October 1996.

Réf. 64 M. Shur, V. Ryzhii, "Plasma Wave Electronics", International Journal of High Speed Electronics and Systems 13, 2, 575-600 (2003).

Réf. 65 M. Dyakonov, M. Shur, « Detection, mixing, and frequency multiplication of terahertz radiation by two-dimensional Electronic fluid », IEEE transcations on electron devices, vol. 43, n°3, pp. 380-387, March 1996.

Réf. 66 R. Weikle, J. Q. Lü, M. S. Shur, M. Dyakonov, « Detection of microwave radiation by electronic fluid in high electron mobility transistor », Electronics letters, vol. 32, n°23, pp. 2148-2149, November 1996.

Réf. 67 W. Knap, F. Teppe, Y. Meziani, N. Dyakonova , J. Lusakowski, F. Bœuf, T. Skotnicki, D. Maude, S. Rumyanstsev, M. S. Shur, « plasma wave detection of sub-terahertz and terahertz radiation by silicon field-effect transistor », Applied physic letters, vol. 85, n°4, pp. 675-677, July 2004.

Réf. 68 W. Knap, Y. Deng, S. Rumyanstsev, M. S. Shur, « Resonat detection of subterahertz and terahertz radiation by plasma waves in submicon field-effect transistors », Applied physics letters, vol. 81, n°24, pp. 4637-4639, December 2002.

Réf. 69 W. Knap, J. Lusakowski, T. Parenty, S. Bollaert, A. Cappy, V. V. Popov, M. S. Shur, « Terahertz emission by plasma waves in 60nm gate high electron mobility transistors », Applied physics letters, vol. 84, n°13, pp. 2331-2333, March 2004.

Réf. 70 P. J. Burke, I. B. Spielman, J. P. Eisenstein, L. N. Pfeiffer, K. W. West, « High frequency conductivity of the high mobility two-dimensional elctron gas », Applied physics letters, vol. 76, n°6, pp. 745-747, February 2000.

Réf. 71 B. G. Vasallo, J. Mateos, D. Pardo, T. Gonzales, «Kink-effect related noise in short-channel InAlAs/InGaAs high electron mobility transistors », Journal of Applied Physics, vol. 95, n°12, pp. 8271-8274, June 2004.

© 2006 Tous droits réservés.
http://www.univ-lille1.fr/bustl

Réf. 72 G.K Celler, S. Cristoloveanu, « Frontiers of silicon on insulator », Journal of applied physics, vol. 93, n°9, pp.4955-4978, May 2003.

Réf. 73 Q. Lee, S. C. Martin, D. Mensa, R. P. Smith, J. Guthrie, M. J. W. Rodwell, "Submicron Transferred-Substrate Heterojunction Bipolar Transistors", IEEE Electron Device Letters, vol. 20 n°8, pp.396-398, August 1999.

Réf. 74 « Emerging Research Devices », International Technology Roadmap of Silicon, édition 2003.

Réf. 75 H. Sakaki, « Velocity Modulation Transistor (VMT), a new field effect transistor concept », Japanese Journal of Applied Physics, vol. 21, n°6, pp.L381-L383, June 1982.

Réf. 76 S. Bollaert, X. Wallart, S. Lepilliet, A. Cappy, E. jalaguier, S. Pocas, B. Aspar, J. Mateos , “0.12µm gate length InAlAs/InGaAs HEMTs on transferred substrate", GaAs2001, London England, Oct. 2001

Réf. 77 X. Wallart, S. Bollaert, S. Lepilliet, A. Cappy, E. jalaguier, J. Mateos, "0.12µm gate length InAlAs/InGaAs HEMTs on transferred substrate", International Symposium on Compound Semiconductors, Tokyo Japan,Oct. 2001

Réf. 78 S. Bollaert, X. Wallart, S. Lepilliet, A. Cappy, E. Jalaguier, S. Pocas, B. Aspar, "0.12µm Transferred-Substrate InAlAs/InGaAs HEMTs on Silicon Wafer", IEEE Electron Device Letters, vol. 25, n°2, pp.73-75, February 2002.

Réf. 79 N. Wichmann, I. Duszynski, T. Parenty, S. Bollaert, J. Mateos, X. Wallart, A. Cappy, «Double-gate HEMTs on transferred susbstrate », Indium Phosphine and Related Material (IPRM), Santa Barbara, USA, May 2003

Réf. 80 N. Wichmann, I. Duszynski, X. Wallart, S. Bollaert, A. Cappy, « InAlAs-InGaAs double-gate HEMTs on transferred substrate », IEEE Electron Device Letters,volume: 25 , issue: 6, pp.235 – 237, juin 2004

Réf. 81 N. Wichmann, I. Duszynski, T. Parenty, S. Bollaert, J. Mateos, X. Wallart,A. Cappy, “InAlAs/InGaAs Double-Gate HEMTs with high extrinsic transconductance”, Indium Phosphine and Related Material (IPRM), Japon, Mai 2004

Réf. 82 N. Wichmann, I. Duszynski, S. Bollaert, J. Mateos, X. Wallart, A. Cappy, «100nm InAlAs/InGaAs Double-Gate HEMT using transferred substrate », International Electron Devices Meeting, San Fransisco, Dec. 20004.

Réf. 83 J. Mateos, T. Gonzalez, D. Pardo, S. Bollaert, X. Wallart, A. Cappy, "Improvement of the high frequency performance of HEMTs by bufferless technology", Indium Phosphine and Related Material (IPRM), Stockholm, Sweden, pp173-176, May 2002.

Réf. 84 I.C. Kizilyalli, K. Hess, « Ensemble Monte Carlo simulation of a velocity – modulation field effect transistor (VMT) », Japanese Journal of Applied Physics, vol.26, n°9, pp.1519-1524, Sept. 1987.

Réf. 85 K. Maezawa, T. Mizutani, M. Tomizawa, « Monte Carlo simulation of response time for velocity modulation transistors», Japanese Journal of Applied Physics, vol. 31, part 1, n°3, pp.757-760, March 1992.

Réf. 86 A. Palevski, F. Beltram, F. Capasso, L. Pfeiffer, K.W. West, « Resistance resonance in coupled potential wells », Physical review Letters, vol. 65, n°15, pp.1929-1932, Oct. 1990.

Réf. 87 A. Kurobe, J.E.F. Frost, A.A. Ritchie, G.A.C. Jones, M. Pepper, « Transport properties of closely separated two-dimensional electron gases in a channel doped back gate high electron mobility transistor », Applied Physics Letters 60 (26), pp.3268-3270, June 1992.

© 2006 Tous droits réservés.
http://www.univ-lille1.fr/bustl

Réf. 88 P.M. Owen, M. Pepper, « Electron states in double channel back gate HEMT structure », Semiconductor Science Technology, 8, pp.123-126, 1993.

Réf. 89 Y. Ohno, M. Tsuchiya, H. Sakaki, « new functional field effect transistor based on wavefunction modulation in δ-doped double quantum wells », Electronics letters, vol. 29, n°4, pp.375-376, Feb . 1993.

Réf. 90 N.K. Patel et al, « Lateral transport studies of coupled electron gases », Semiconductor science technology, 11, pp.703-711, 1996.

Réf. 91 A. Kurobe et al, « Transport properties of a wide quantum well velocity modulation transistor structure », Semiconductor science technology 9, pp.1744-1747, 1994.

Réf. 92 E.B. Cohen et al, « Real space transfer in a velocity modulated transistor structure », Applied physics letters, 70 (21), pp.2864-2866, May 1997.

Réf. 93 K.J. Webb et al, « Fabrication and operation of a modulation transistor », IEEE Transactions on electron devices, vol. 48, n°12, pp.2701-2709, Dec. 2001.

Réf. 94 G.C. Grow et al, « Monte Carlo simulation of electron transport in coupled Si quantum wells », Semiconductor science technology 14, pp.1107-1113, 1999.

Réf. 95 G.C. Grow et al, « Performance predictions for a silicon velocity modulation transistor », Journal of applied phycics, vol. 85, n07, pp.1196-1202, Jan. 1999.

Réf. 96 M. Prunnila et al, « Gate bias symmetry dependency of electron mobility and prospect of velocity modulation in double-gate silicon on insulator transistors », APL, vol. 85, n°22, pp.5442-5444, Nov . 2004.

Réf. 97 K. Maezawa, T. Mizutani, « Analysis of microwave characteristics of a double channel FET employing the velocity modulation transistor concept », IEEE Transactions on electron devices, vol.39, n°11, pp.2438-2443, Nov . 1992.

Réf. 98 J. Mateos, B. G. Vasallo, D. Pardo, T. González, E. Pichonat, J. S. Galloo, S. Bollaert, Y. Roelens and A. Cappy, "Non-linear effects in T-branch junctions," IEEE Electron Device Letters **25**, 235-237 (2004)

Réf. 99 S. Bollaert, Invited paper, « Composants balistiques » Journées Nationales Microélectroniques Optoélectroniques, Grande Motte, 8-11 juin 2004 , 27, 2004.

Réf. 100 J.S. Galloo, E. Pichonat, Y. Roelens, S. Bollaert, X. Wallaert, A. Cappy, J. Mateos, T. Gonzalez, H. Boutry, B. Hackens, V. Bayot, L. Bednarz, I. Huynen, « Monte-Carlo Simulation of a ballistic Y-branch junction (YBJ) », TNT 2003 (Trends in NanoTechnology), Salamanca, Spain, September 15-19, 2003, pp. 83-84.

Réf. 101 J. Mateos, B. G. Vasallo, D. Pardo, T. González, J. S. Galloo, S. Bollaert, Y. Roelens and A. Cappy, "Microscopic modelling of nonlinear transport in ballistic nanodevices," IEEE Transactions on Electron Devices **50**, pp. 1897-1905 (2003).

Réf. 102J. Mateos, B.G. Vasallo, D. Pardo, T. Gonzalez, H. Boutry, B. Hackens, V. Bayot, L. Bednarz, P. Simon, I. Huynen, J.S. Galloo, Y. Roelens, X. Wallaert, S. Bollaert, A. Cappy, « Room temperature nonlinear transport in InGas/AlInAs based ballistic nanodevices », IPRM 2003, Santa Barbara, Ca. USA, May 12-16, 2003, pp. 484-487

Réf. 103 J. Mateos, B. G. Vasallo, D. Pardo, T. González, J. S. Galloo, S. Bollaert, and A. Cappy, "Ballistic nanodevices for THz data processing: Monte Carlo simulations," Nanotechnology 14, pp. 117-122 (2003).

© 2006 Tous droits réservés.

Réf. 104 E. Pichonat, J.S. Galloo, Y. Roelens, S. Bollaert, X. Wallart, A. Cappy, T. Gonzalez, H. Boutry, B. Hackens, V. Bayot, L. Berdnarz, I. Huynen. "Fabrication of nano-ballistic devices using high resolution process" TNT 2003 (Trends in NanoTechnology), Salamanca, Spain, September 15-19, 2003.

Réf. 105 J.S. Galloo, Y. Roelens, S. Bollaert, Pichonat E, , X. Wallart, A. Cappy, J Mateos, T. Gonzales « Ballistic GaInAs/AlInAS Devices Technology and Characterisation at Room temperature » IEEE Nano 2004 Conference, Munich, August 17-19, 2004, 3 p (IEEE Catalog Number (CD): 04TH8757C-ISBN: 0-7803-8537-3).

Réf. 106 Galloo, J.S., Roelens Y., Bollaert S., Pichonat E., Wallart X., Cappy A., Mateos J., Gonzales T., "Ballistic devices based on T-branch junctions and Y-branch junctions on GaInAs/AlInAs heterostructure", GaAs 2004, Amsterdam, Pays-bas, 11-12 octobre 2004, pp.219-222, 2004

Réf. 107J. Galloo, E. Pichonat, Y. Roelens, S. Bollaert, X. Wallart, J. Mateos, T. Gonzales, H. Boutry, B. Hackens, L. Bednarz, I. Huynen, « Transition from ballistic to ohmic transport in Tbranch Junctions at room temperature in GaInAs/AlInAs heterostructures », IPRM 2004, Kagoshima, Japan, May 31-June 4, 2004.

Réf. 108 L. Bednarz, Rashmi, B. Hackens, H. Boutry, V. Bayot, I. Huynen, J.S. Galloo, Y. Roelens, S. Bollaert, E. Pichonnat, A. Cappy, « Nanoscaled Double Y-branch junction operating at room temperature as RF to DC rectifier », IEEE Nano 2004 Conference, Munich, August 17-19, 2004, pp. 284-286 (IEEE Catalog Number (CD): 04TH8757C-ISBN: 0-7803-8537-3)

Réf. 109 L. Bednarz, Rashmi, B. Hackens, S. Farhi, V. Bayot, I. Huynen, J.S. Galloo, Y. Roelens, S. Bollaert, A. Cappy, « Room and low temperature of RF to DC rectifyiers based on ballistic transport », Microelectronic Engineering, *In Press Available online 7 April 2005*

Réf. 110 J-O. J. Wesström, « Self gating in the electron Y-branch switch », Physical Review Letters, vol 82, n°12, p 2564-2567, Mach 1999.

Réf. 111 K. Hieke, M. Ulfward, « Non-lienear operation of the Y-branch ballistic switch : ballistic switching mode at room temperature », Phys Rev B, vol 62, n°24, pp.16727-16730, Dec. 2001.

Réf. 112 H.Q. Xu, « Electrical properties of three terminal ballistic junctions », Appied Physics Letters, vol 78, n 14, pp.2064-2066, April 2001.

Réf. 113 A. N. Andriotis, M. Menon, D. Srivastava, L. Chernozatonskii, « Ballistic switching and rectification in a single wall carbon nanotube Y junctions », Applied Physics Letters, vol 79, n 2, pp.266-268, July 2001.

Réf. 114 L. Worscheh, F. fisher, A. Forschel, M. Kamp , H. Schweizer, « High frequency operation of nanoelectronic Y-branch at room temperature », Jpn J. Appl. Phys., vol 40, p L867-L868, August 2001.

Réf. 115 I. Shorubalko, H.Q. Xu, I. Maximov, P. Omling, L. Samuelson, W. Seifert, « Non-linear operation of InGaAs/InP based three terminal ballistic junctions », Appl Phys Let, vol 79, n 9, pp.1384-1386, Aug. 2001.

Réf. 116 R. Leuwen, I. Maximov, I. Shorubalko, L. Saluelson, L. Thylen, Q.Q. Xu, « High frequency characterization of GaInAs/InP electronic waveguide T-branch switch », Jpn J. Appl. Phys., vol 91, n 4, pp.2398-2402, Feb . 2002.

Réf. 117 T. Palm, « Self-consistent calculations of an electron-wave Y-branch swith, J Appl Phys, 74 (5), pp.3551-3557, Sept. 1993.

© 2006 Tous droits réservés.

Réf. 118 I. Shorubalko et al, « A novel frequency multiplication device based on Three-Terminal Ballistic Junction », IEEE Electron device letters, vol .2 », n°7, pp377-379, July 2002

Réf. 119 R. Leuwen et al, « High frequency characterization of a GaInAs/InP waveguide T-branch switch », Journal of applied physics, vol. 91,n°4, pp.2398-2402, Feb. 2002.

Réf. 120 T. Palm, L. Thylen, « Designing logic functions using an electron waveguide Y-branch switch », Jpn J. Appl. Phys., 79 (10), pp.8076-8081, May 1996.

Réf. 121 S. Reitzentein, L. Worschesch, P. Hartmann, A. Forchel, « Logic AND/NAND gates based on three-terminal ballistic junctions », Electronics letters, vol 38 n 17, pp.951-953, AuG. 2002.

Réf. 122 L. Worschech et al, « self switching of branched multiterminal junctions : a ballistic half adder », Applied physics letters, vol. 83,n°12, pp.2462-2464, Sept. 2003.

Réf. 123 H.Q. Xu et al, « Novel nanoelectronic triodes and logic devices with TBJ », IEEE elctron dvice letters, vol. 25, n°4, pp.164-166, April 2004.

Réf. 124 A. M. Song, P. Omling, L. Samuelson, W. Seifert, I. Shorubalko, H. Zirath, « Operation of InGaAs/InP based ballistic rectifiers at room temperature and frequencies up to 50GHz », Jpn J. Appl. Phys., vol 40, pp.L909-L911, Sept. 2001.

Réf. 125 A. M. Song, A. Lorke, A. Kriele, J.P. Kotthaus, W. Wegscheider, M. Bichler, « Nonlinear electron transport asymmetric microjunction : a ballistic rectifier », Phys Rev Let, 80 (17), pp.3831-3834, Apr. 1998.

Réf. 126 A. M. Song, P. Omling, L. Samuelson, W. Seifert, I. Shorubalko, H. Zirath, « Room temperature and 50GHz operation of a functionnal nanomaterial », Appl Phys Let, vol 79, n 9, pp.1357-1359, Aug. 2001

Réf. 127 Falco C.M.J.M. van Delft, J.P. Weterings, A.K. van Langen-Suurling, H. Romijn, "hydrogen silsesquioxane bilayer resist for high aspect ration nanoscale electron beam lithography", J. Vac. Sci. Techno. B 18 (6), pp3419-3423, Nov-Dec 2000

Réf. 128 B.E. Maile, W. Henschel, H. Kurz, B. rienks, R. Polman, P. Kaars, "sub-10nm linewidth and overlay performance achieved with a fine-tuned EBPG-5000 TFE electron beam system", Jpn. J. Appl. Phys., vol.39, part1, n°12B, pp6836-6842, Dec. 2000.

Réf. 129 L. Mollard, G. Cunge, S. Tedesco, B. Dal'Zotto, J. Foucher, "HSQ hybrid lithography for 20nm CMOS development", Microelectronic Engineering 2002

Réf. 130 H. Namatsu, T. Yamaguchi, M. Nagase, K. Yamazaki, K. Kurihara, "nano-paterning of a hydrogen silsesquioxane with reduced linewidth fluctuation", Microelectrnic Engineering, 41/42, pp331-334, 1998.

Réf. 131 M. Peuker, H.M. Lim, H.I. Smith, R. Morton, A.K. van Langen-Suurling, J. Romijn, E.W.J.M van der Drift, F.C.M.J.M van Delft, "Hydrogen silsesquioxane, a high resolution negative tone e-beam resist, investigated for its applicability in photon-based lithographies", Microelectronic Engineering, 2002.

Réf. 132 A.R. Bames, A. Boetti, L. Marchand, J. Hopkins, « An overview of microwave component requirements for future space applications », GaAs 2005, Paris.

© 2006 Tous droits réservés.

© 2006 Tous droits réservés.

© 2006 Tous droits réservés.

VI. Bibliographie des travaux de recherche

VI.1. Annexes

Les publications constituant l'annexe sont :

Annexe 1: T. Parenty, S. Bollaert, J. Mateos, X. Wallart, A. Cappy, "Design and realization of sub-100nm gate length HEMTs", Indium Phosphine and Related Material (IPRM), Nara Japan, pp626-629, May 2001

Annexe 2 : S. Bollaert, Y. Cordier, M. Zaknoune, H. Happy, V. Hoel, S. Lepilliet, D. Théron, A. Cappy, "The Indium Content in Metamorphic $In_xAl_{1-x}As/In_xGa_{1-x}As$ HEMTs on GaAs Substrate: a New Structure Parameter", Solid State Electronics 44, pp1021-1027, 2000.

Annexe 3 : W. Knap, J. Lusakowski, T. Parenty, S. Bollaert, A. Cappy, V. V. Popov, M. S. Shur, « Terahertz emission by plasma waves in 60nm gate high electron mobility transistors », Applied physics letters, vol. 84, n°13, pp. 2331-2333, March 2004.

Annexe 4 : S. Bollaert, X. Wallart, S. Lepilliet, A. Cappy, E. Jalaguier, S. Pocas, B. Aspar, "0.12µm Transferred-Substrate InAlAs/InGaAs HEMTs on Silicon Wafer", IEEE Electron Device Letters, vol. 25, n°2, pp.73-75, February 2002.

Annexe 5 : N. Wichmann, I. Duszynski, S. Bollaert, J. Mateos, X. Wallart, A. Cappy, « 100nm InAlAS/InGaAs double-gate HEMT using transferred substrate », IEDM, San Fransisco, USA, 13-15 décembre 2004 , pp.1023-1026, 2004.

Annexe 6 : Galloo, J.S., Roelens Y., Bollaert S., Pichonat E., Wallart X., Cappy A., Mateos J., Gonzales T., "Ballistic devices based on T-branch junctions and Y-branch junctions on GaInAs/AlInAs heterostructure", GaAs 2004, Amsterdam, Pays-bas, 11-12 octobre 2004, pp.219-222, 2004.

© 2006 Tous droits réservés.

Annexe 1

Design and realization of sub 100nm gate length HEMTs

T. Parenty[1], S. Bollaert[1], J. Mateos[2], X. Wallart[1], A. Cappy[1]

[1]*Institut d'Electronique et de Microélectronique du Nord U.M.R. CN.R.S. n°9929*
Département Hyperfréquences et Semiconducteurs
BP 69, 59652 Villeneuve d'Ascq Cédex, France
[2]*Departamento de Fiscia Aplicada, Universidad de Salamanca.*
Plaza de la Merced s/n, 37008 Salamanca, Spain

Abstract

Standard layer structure InAlAs/InGaAs/InP designed for 100 nanometer gate length High Electron Mobility Transistors (HEMTs) become inadequate, if we reduce the gate length under 100nm. An InAlAs/InGaAs/InP layer structure optimized for 50 nanometer gate length HEMTs has been realized. DC and microwave characteristics are reported on HEMTs realized on a standard layer and an optimized layer, with similar gate length. Comparable cutoff frequencies f_T are obtained for both devices. The main result is a large improvement of maximum oscillation frequency f_{max}, which is 260 GHz and 470 GHz for respectively the standard and the optimized devices. This behavior is attributed to the reduction of short channel effects.

I. Introduction

The demand for higher bit-rate communication is rapidly growing. 40Gbit/s system has been recently developed [1] and intensive research on 80Gbit/s and 160Gbit/s is being done. One way to obtain these bit-rates is the use of InP-based HEMTs and the reduction of gate length to nanometer dimension. With InP-based HEMTs, it is possible to reach f_T higher than 300GHz [2] and f_{max} up to 600GHz [3]. However reduction of gate length will involve an increase of short channel effects. This point will limit microwave performance of the HEMT, particularly the cutoff frequency of extrinsic current gain f_T and the maximum oscillation frequency f_{max}. To avoid this effect, layer structure has to be correctly designed for sub-100 nanometer gate length HEMTs.

In this paper, we present an optimized InAlAs/InGaAs/InP layer structure for sub-100 nanometer gate length HEMTs. HEMTs have been fabricated on such layer structure and on standard structure usually used for 100 nanometer gate length HEMTs. Same gate lithography has been achieved on both layer structures. DC and microwave characteristics are compared.

II. Device design

The increase of the HEMTs performance is possible with obviously the reduction of the gate length, but it's not enough to achieve the best results. The aspect ratio defined as the gate length L_g over the gate-to-channel distance A has to be kept high enough to avoid short channel effects. In this study, we worked to find a good trade-off between a high aspect ratio and several physical limitations as the tunneling current across the Schottky barrier, the increase of the quantum energy levels in the quantum well, or the loss of mobility with the reduction of the spacer layer.

On the figure 1, we present the standard layer structure currently used for 100 nm gate length HEMTs. In this structure the aspect ratio L_g/A is close to 6 for a 100 nm gate length. For a 50 nm gate length, this value is only 3. To keep a constant value for the 50 nm gate length and so avoid short channel effects, the distance of gate-to-channel A has to be reduced. On figure 2, we show the optimized layer structure for 50 nm gate length HEMTs. In this optimized structure, the distance of gate-to-channel A has been fixed at 11.5 nm, which gives an aspect ratio of about 4.5. The gate-to-channel distance can not be further reduced, because of gate tunneling current and depletion from the surface of the carrier in the channel near the recessed region. To improve Schottky characteristics and the confinement of electrons in the channel, aluminum content in the InAlAs layers has been fixed to a higher value of 0.65. In the channel, we choose an indium content of 0.65 to improve carrier transport properties.

Monte-Carlo simulation has been used to confirm choices on this new layer structure. Details and results of simulations are given elsewhere [4]. On figure 3, we give some results of these simulation, concerning the influence of the doping level in the δ–doped layer. These simulations were performed for the standard (figure 1) and the optimized (figure2) structures. On figure 3, evolution of the drain current has been plotted versus the gate voltage for different values of δ-doping in the new layer structure, and for the standard layer structure. A degradation of the drain current is observed with the new structure if the δ-doping is kept at $5x10^{12}cm^{-2}$. The reason of this degradation is the depletion of channel induced by the surface states in the recess. To solve this problem, we

© 2006 Tous droits réservés.

Annexe 2

PERGAMON

Solid-State Electronics 44 (2000) 1021–1027

SOLID-STATE ELECTRONICS

The indium content in metamorphic $In_xAl_{1-x}As/In_xGa_{1-x}As$ HEMTs on GaAs substrate: a new structure parameter

S. Bollaert *, Y. Cordier, M. Zaknoune, H. Happy, V. Hoel, S. Lepilliet, D. Théron, A. Cappy

Institut d'Electronique et de Microelectronique du Nord, UMR CNRS 9929, Département Hyperfréquences et Semiconducteurs, Cité Scientifique, Avenue Poincaré - BP 69, 59652 Villeneuve d'Ascq Cedex, France

Received 24 September 1999; received in revised form 26 November 1999

Abstract

State-of-the art metamorphic $In_xAl_{1-x}As/In_xGa_{1-x}As$ HEMTs (MM-HEMTs) on a GaAs substrate with different indium compositions $x = 0.33$, 0.4 and 0.5 have been realized and characterized. The gate lengths L_g are 0.1 and 0.25 μm. These devices have been compared with lattice matched HEMTs on an InP substrate. DC-characteristics of 0.1 μm gate length MM-HEMTs show drain-to-source current I_{ds} of the order of 550–650 mA/mm, and extrinsic transconductance of about 800 mS/mm. Schottky characteristics exhibit a gate reverse breakdown voltage varying from −14 to −7 V for $x = 0.33$–0.5, with an intermediate value of −10.5 V for $x = 0.4$. A small signal equivalent circuit of our 0.1 μm MM-HEMTs give intrinsic transconductance higher than 1100 mS/mm, with similar values of 1350 and 1450 mS/mm for $x = 0.5$ and the lattice matched HEMT, respectively. The MM-HEMTs with a gate length of 0.25 μm present a cutoff frequency f_T close to 100 GHz. To achieve the same result with pseudomorphic HEMTs on GaAs, a smaller gate length has to be realized, which requires the use of an electron beam lithography and therefore increases the device costs. For $L_g = 0.1$ μm, f_T reaches 160, 195 and 180 GHz for $x = 0.33$, 0.4 and 0.5, respectively. These values are close to $f_T = 210$ GHz obtained for a lattice matched HEMTs on InP realized with the same technological process. The MM-HEMTs are therefore good alternatives to PM-HEMTs on GaAs and LM-HEMTs on InP in the V bands and W bands while maintaining a GaAs substrate. Moreover, metamorphic $In_{0.4}Al_{0.6}As/In_{0.4}Ga_{0.6}As$ HEMTs exhibit a comparable microwave performance with large voltage operation than the MM-HEMT with a 0.5 indium content and the lattice matched HEMTs. These results indicate that a device with indium content $x = 0.4$ is particularly attractive for the realization of low-noise and power circuits on the same wafer. © 2000 Elsevier Science Ltd. All rights reserved.

Keywords: Metamorphic; GaAs; Metamorphic-HEMTs; InP; Lattice matched HEMTs

1. Introduction

For low noise and power applications in the millimeter-wave range, metamorphic High Electron Mobility Transistors (MM-HEMTs) using an $In_xAl_{1-x}As/In_xGa_{1-x}As$ heterostructure grown on GaAs [1,2] constitute a good alternative to pseudomorphic AlGaAs/InGaAs/GaAs (PM-HEMTs) and to lattice matched InAlAs/InGaAs/InP HEMTs (LM-HEMTs). An advantage of the MM-HEMTs is the use of a GaAs substrate, which is more suitable for low cost MMIC production. In fact, a GaAs substrate is larger and mechanically more robust than an InP substrate. However, LM-HEMTs on an InP substrate exhibit higher cutoff frequencies and a better low-noise performance than the PM-HEMTs on a GaAs substrate, especially due to the indium content channel limitation in the PM-HEMTs (high electron effective mass). One solution is therefore

* Corresponding author. Tel.: +33-3-20-19-78-58; fax: +33-3-20-19-78-92.

E-mail address: sylvain.bollaert@iemn.univ-lille1.fr (S. Bollaert).

0038-1101/00/$ - see front matter © 2000 Elsevier Science Ltd. All rights reserved.
PII: S0038-1101(99)00329-9

© 2006 Tous droits réservés.

Annexe 3

APPLIED PHYSICS LETTERS VOLUME 84, NUMBER 13 29 MARCH 2004

Terahertz emission by plasma waves in 60 nm gate high electron mobility transistors

W. Knap and J. Lusakowski[a)]
GES, CNRS-Université Montpellier 2, 34900 Montpellier, France and Electrical, Computer and System Engineering Department, Rensselaer Polytechnic Institute, Troy, New York 12180

T. Parenty, S. Bollaert, and A. Cappy
IEMN-DHS UMR CNRS 8520, Avenue Poincaré, 59652 Villeneuve d'Ascq, France

V. V. Popov
Institute of Radioengineering and Electronics, Russian Academy of Sciences, 410019 Saratov, Russia

M. S. Shur
Center for Broadband Data Transport and Electrical, Computer and System Engineering Department, Rensselaer Polytechnic Institute, Troy, New York 12180

(Received 4 August 2003; accepted 2 February 2004)

We report on the resonant, voltage tunable emission of terahertz radiation (0.4–1.0 THz) from a gated two-dimensional electron gas in a 60 nm InGaAs high electron mobility transistor. The emission is interpreted as resulting from a current driven plasma instability leading to oscillations in the transistor channel (Dyakonov–Shur instability). © *2004 American Institute of Physics.*
[DOI: 10.1063/1.1689401]

Plasma waves in a gated two-dimensional electron gas have a linear dispersion law, similar to that of sound waves. The transistor channel acts as a resonator cavity for plasma waves that can reach THz frequencies for a sufficiently short (nanometer-sized) field effect transistor.[1] As was predicted in Ref. 2, when a current flows through a field effect transistor, the steady state can become unstable against the generation of plasma waves (Dyakonov–Shur instability) leading to the emission of an electromagnetic radiation at plasma wave frequencies. The emission is predicted to have thresholdlike behavior. It is expected to appear abruptly after the device current exceeds a certain threshold value for which the increment of the plasma wave amplitude exceeds losses related to electron collisions with impurities and/or lattice vibrations.

The excitation of plasma waves in a field effect transistor channel can be also used for the detection of terahertz radiation.[3] Recent reports demonstrated a resonant[4] detection in GaAs-based high electron mobility transistors (HEMTs) and in gated double quantum well heterostructures.[5]

This is the first report of resonant THz emission by plasma generation. The terahertz emission (0.4–1.0 THz) was obtained by using an InGaAs HEMT with a 60-nm-long gate. We show that the results can be interpreted assuming that the emission is caused by the current driven plasma instability leading to terahertz oscillations in the channel through Dyakonov–Shur instability.

Lattice-matched InGaAs/AlInAs HEMTs grown by molecular beam epitaxy on an InP substrate were used in this study. The active layers consisted of a 200 nm $In_{0.52}Al_{0.48}As$ buffer, a 20 nm $In_{0.53}Ga_{0.47}As$ channel, a 5-nm-thick undoped $In_{0.52}Al_{0.48}As$ spacer, a silicon planar doping layer of 5×10^{12} cm^{-2}, a 12-nm-thick $In_{0.52}Al_{0.48}As$ barrier layer, and, finally, a 10-nm-silicon-doped $In_{0.53}Ga_{0.47}As$ cap layer. Details of the technological process are given elsewhere.[6] The gate length was 60 nm, and the drain-source separation was 1.3 μm. An InP-based HEMT was chosen for its high InGaAs channel mobility and high sheet carrier density.

Output and transfer characteristics are shown in Fig. 1. The low field, linear output region is marked by the dotted line. The deviation of the $I_d(U_{sd})$ curve from linear behavior indicates the beginning of the saturation region. The arrow indicates the emission threshold voltage, $U_{sd}\sim200$ mV at $I_d\sim4.5$ mA. The horizontal dashed line shows the level of the current saturation ($I_d\sim4.8$ mA). The $I_d(U_{sd})$ characteristic shows an unstable behavior for U_{sd} higher than 300 mV. This well-known phenomenon is related to a self-excitation

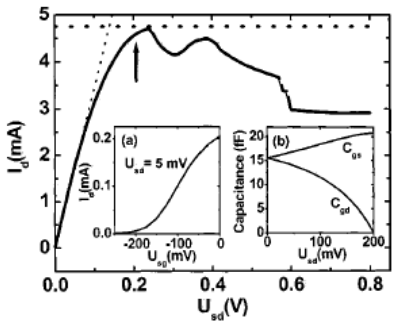


FIG. 1. Output characteristic (drain current I_d vs source-drain voltage U_{sd}). The arrow marks the emission threshold voltage, $U_{sd}\sim200$ mV. The horizontal dashed line shows the saturation current of 4.8 mA, used in the calculation. The slope of the low voltage linear behavior is marked by the dotted line. (a) Transfer characteristic (I_d vs source-gate voltage U_{sg} for $U_{sd}=5$ mV). (b) Calculated source-gate (C_{sg}) and gate-drain (C_{gd}) capacitance vs U_{sd}. The saturation voltage was assumed to be 200 mV.

[a)]Also at: Institute of Experimental Physics, University of Warsaw, Hoza 69, 00-681 Warsaw, Poland; electronic mail: knap@univ-montp2.fr

 © 2004 American Institute of Physics

© 2006 Tous droits réservés. http://www.univ-lille1.fr/bustl

Annexe 4

IEEE ELECTRON DEVICE LETTERS, VOL. 23, NO. 2, FEBRUARY 2002 73

0.12 μm Transferred-Substrate $In_{0.52}Al_{0.48}As/In_{0.53}Ga_{0.47}As$ HEMTs on Silicon Wafer

S. Bollaert, X. Wallaert, S. Lepilliet, A. Cappy, *Senior Member, IEEE*, E. Jalaguier, S. Pocas, and B. Aspar

***Abstract*—New $In_{0.52}Al_{0.48}As/In_{0.53}Ga_{0.47}As$ transferred-substrate high electron mobility transistors (TS-HEMTs) have been successfully fabricated on 2-in Silicon substrate with 0.12 μm T-shaped gate length. These new TS-HEMTs exhibit typical drain currents of 450 mA/mm and extrinsic transconductance up to 770 mS/mm. An extrinsic current gain cutoff frequency f_T of 185 GHz is obtained. That result is the first reported for $In_{0.52}Al_{0.48}As/In_{0.53}Ga_{0.47}As$ TS-HEMTs on Silicon substrate.**

***Index Terms*—High electron mobility transistors (HEMTs), InAlAs/InGaAs, InP, transferred substrate.**

I. Introduction

In the recent few years, high electron mobility transistors (HEMTs) with nanometer gate length are of interest particularly for high-speed optical communication system. InP-based InAlAs/InGaAs HEMTs have the potential to achieve high cutoff frequency f_T of over 300 GHz [1], [2]. A cutoff frequency f_T of 396 GHz has been reported with a 25 nm gate length pseudomorphic InGaAs/InAlAs HEMT on InP [2]. Another HEMTs figure of merit is the maximum oscillation frequency f_{max}. A value of 600 GHz has been achieved with a 0.1 μm LM-HEMT on InP [3]. In sub-0.1 μm gate length device, short-channel effect will be a limiting factor in the improvement of f_{max}. Indeed, injection of carriers in the substrate, when shorting gate length, will drastically degrade the output conductance g_d of the device. The way to suppress injection of these carriers is to replace the substrate with an insulating layer. This can be achieved by a transferred-substrate technique previously used in SOI-MOSFET and TS-HBT [4] technologies.

In this paper, we demonstrate the feasibility of the first transferred-substrate HEMT (TS-HEMT) technology process on 2-in silicon wafer. The basic integration procedure includes wafer scale InP transfer onto silicon via SiO_2–SiO_2 bonding [5] and conventional HEMT technologies. DC and microwave performance of this new device are reported.

Manuscript received September 12, 2001; revised November 12, 2001. The review of this letter was arranged by Editor D. Ritter.

S. Bollaert, X. Wallaert, S. Lepilliet, and A. Cappy are with the Institut d'Electronique et de Microelectronique du Nord, Département Hyperfréquences et Semiconducteurs, Cité Scientifique, 59652 Villeneuve d'Ascq Cedex, France (e-mail: sylvain.bollaert@iemn.univ-lille1.fr).

E. Jalaguier, S. Pocas and B. Aspar are with CEA-LETI, Département des Technologies Silicium, 38054 Grenoble Cedex 9, France.

Publisher Item Identifier S 0741-3106(02)10984-0.

II. Material Growth and Device Fabrication

Lattice-matched InAlAs/InGaAs layers were grown on 2-in InP substrates using a Riber-32P Molecular Beam Epitaxy machine. In comparison to typical structure used for conventional lattice-matched HEMTs on InP substrate, the heterostructure has been reverse grown. First, a 0.4 μm-thick etch-stop layer of InGaAs was grown and was followed by a 100 Å InAlAs layer. These layers are essential to the etching of the InP substrate. Then the reverse FET structure growing was begun. It consists of a 100 Å n^+ InGaAs cap layer, a 120 Å undoped InAlAs Schottky contact layer, a Silicon delta-doping plane of 5×10^{12} cm^{-2}, a 50 Å undoped InAlAs spacer, and a 200 Å undoped InGaAs channel. This was followed by a 0.3μm InAlAs buffer layer. Lastly a 200 Å InP layer was realized to reduce surface oxidation. The sheet resistance of this structure is 130 Ω. The main difficulty associated with the growth of the reverse heterostructure is the Silicon segregation from the cap layer in the Schottky contact layer and more from the delta-doping plane in the channel layer which drastically reduces the electron mobility. This can be overcome by choosing a suitable growth temperature sequence. To this purpose, the substrate temperature was kept at 450 °C during the cap layer growth, and increased to 500 °C for the Schottky contact layer and decreased again to 450 °C during the delta-doping plane. Half of the spacer layer was then grown at 450 °C before raising the temperature to 500 °C during a 1 min growth interruption for the second part of the spacer layer and the channel, to ensure optimal growth conditions for the active interface.

The InP wafer with its heterostructure was bonded onto a 2-in FZ silicon wafer at room temperature by means of SiO_2–SiO_2 bonding (Fig. 1). For this, the two substrates were covered with a layer of PECVD SiO_2. Before bonding, both wafers were polished to ensure a low roughness and then cleaned. The bonded wafers were annealed at 200 °C for 60 min to increase the bonding energy. The total thickness of the SiO_2 film between the heterostructure and Silicon substrate is ~550 nm. The infrared transmission image of the bonded InP/Si wafers shows a good quality bonding on the full wafer (Fig. 2).

After InP substrate removal by Hydrochloric solution, the InGaAs layer was selectively etched by Succinic Acid (SA), ammonia and hydrogen peroxide ($SA:NH_4OH:H_2O_2$) solution (Fig. 1). The 100 Å InAlAs layer was then removed by low etching rate $H_3PO_4:H_2O_2:H_2O$ solution (5:1:300). Hall measurement has been achieved at room temperature. The sheet carrier density and Hall mobility are, respectively,

0741–3106/02$17.00 © 2002 IEEE

© 2006 Tous droits réservés.

Annexe 5

100nm InAlAs/InGaAs Double-Gate HEMT using transferred substrate

N. Wichmann[(1)], I. Duszynski[(1)], S. Bollaert[(1)], J. Mateos[(2)], X. Wallart[(1)], A. Cappy[(1)]

[(1)] IEMN-DHS, UMR CNRS 8520 – Cité scientifique, Av Poincaré, BP 69, 59652 Villeneuve d'ascq – France
Nicolas.wichmann@iemn.univ-lille1.fr
[(2)] Departamento de Fiscia Aplicada, Universidad de Salamanca.
Plaza de la Merced s/n, 37008 Salamanca, Spain

Abstract

100 nm T-gates InP double–gate HEMTs (DG-HEMT) have been fabricated by use of transferred substrate technique. This novel HEMT structure technology allowed to reduce short channel effects due to an higher charge control efficiency. Theses devices have been compared with classic single 100nm T-gate HEMT devices. An improvement of the maximum oscillation frequency (f_{max}) of 30% has been obtained with DG-HEMT devices.

Introduction

InP-based InAlAs/InGaAs high electron mobility transistor (HEMT) is particularly interesting for high bit communication and is the most promising devices in the field of ultra-high frequency microwave applications. The main way for improving microwave performances of HEMT devices is to reduce the gate length (*Lg*). In this way, the state of the art is a cut-off frequency of 562 GHz obtained with a 25nm T-gate InAlAs/InGaAs pseudomorphic HEMT on InP (1). However, the reduction of Lg alone does not lead to maximum RF performances. The so-called "short channel effects" involve a shift of the threshold voltage and a deterioration of the transconductance (*gm*) and the output conductance (*gd*). Indeed, the vertical scaling of the layer structure must be suitable for the gate length in order to keep a high aspect ratio (*Lg/a*) where *a* is the distance between the gate electrode and the two-dimensional electron gas. So, this scaling down rule involves a physical limit for conventional HEMT's structures. Consequently, alternative solutions, based on a rupture of classic HEMT technological process, must be considered. One solution is to made the transferred substrate technique, already used in SOI-MOSFET (2), TS-HBT (3) and TS-HEMT (4). This technique can be used for the fabrication of InAlAs/InGaAs HEMT devices with two gates (DG-HEMT), one gate being placed on each side of the InGaAs channel layer (Fig. 1.a). Theses devices are particularly interesting for improving short channel effects. Indeed, as the buffer layer does not exist, the substrate carrier injection cannot occur and leads to a lower output conductance and a better pinch-off behavior. Moreover, the second gate allows to improve the charge control efficiency and to obtain a higher transconductance.

In this way, we have realized the first 100nm T-gates $In_{0.52}Al_{0.48}As/In_{0.53}Ga_{0.47}As$ DG-HEMT on transferred substrate (Fig. 1.a). Static and microwave characteristics are presented and compared with classic $In_{0.52}Al_{0.48}As/In_{0.53}Ga_{0.47}As$ 100nm T-gate HEMT (Fig. 1.b).

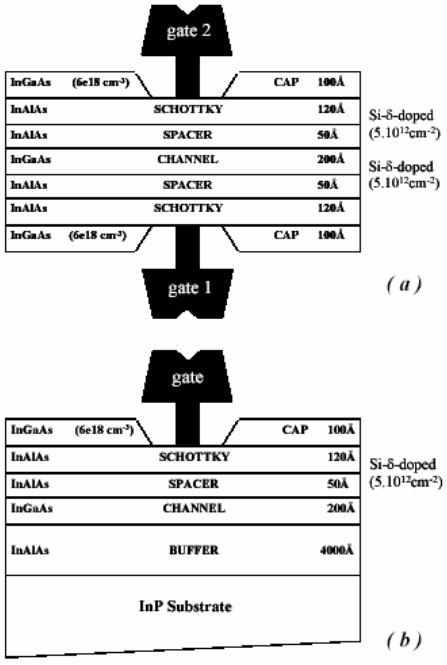


Fig 1: Schematic cross-sectional views of fabricated DG-HEMT (a) and HEMT (b). Theses devices are lattice-matched on InP substrate.

Material Structure and Fabrication Process

A. Material Structure

$In_{0.52}Al_{0.48}As/In_{0.53}Ga_{0.47}As$ DG-HEMT epi-layers are grown by gas source Molecular beam Epitaxy (Riber 32P). Fig. 2 shows the cross section of the layer structure before bonding on GaAs substrate.

© 2006 Tous droits réservés.

Annexe 6

Ballistic devices based on T-Branch Junctions and Y-Branch Junctions on GaInAs/AlInAs heterostructures

Galloo J.S.[(1)], Roelens Y.[(1)], Bollaert S.[(1)], Pichonat E.[(1)], Wallart X.[(1)], Cappy A.[(1)], Mateos J. [(2)], Gonzales T. [(2)]

[(1)] IEMN-UMR CNRS 8520, Villeneuve d'Ascq, BP 69, 59652, France

[(2)] Universidad de Salamanca, Plaza de la Merced s/n, 37008 Salamanca, Spain

***Abstract* – We present our study of the transition between ballistic and ohmic transport in T-Branch Junctions(TBJs) at room temperature by using DC characterization, experimental results for Y-Branch Junctions (YBJs) confirming Monte Carlo Simulations and new process for building active ballistic devices**

I. Introduction

Because of the increasing amount of information to be transmitted, the development of digital/analog electronic devices for data processing at ultra-high bit rates and/or on high frequency carriers is a key issue. One way to reach this goal is to study and develop ballistic devices working at room temperature. In such a device, when the active area is smaller than the electronic mean free path, electrons are quite not scattered and are only diffused by walls of the device. The electronic transport becomes ballistic and leads to attractive behaviour.

The first step was to develop the technological processes to build our devices. These processes are based on GaInAs/AlInAs heterostructure on InP substrate. In section 2, we will detail processes based on HSQ resist developed for building passive and active devices. Passives devices include T-Branch Junctions (TBJs) and Y-Branch Junctions (YBJs). Active devices include TBJs and YBJs with schottky gates.

In section 3, we will present DC Characterization measurements of our passive devices at room temperature. We will first show TBJs DC characterization results. The objective of this part was to observe the transition between ballistic and ohmic transport. Then we experimentally demonstrated results predicted by Monte Carlo simulations on Y-Branch Junctions (YBJs), i.e. that the bottom branch potential in the central branch becomes more negative when the angle between the two others branches decrease.

II. Technological Process

Our devices are based on GaInAs/AlInAs heterostructure on InP substrate (Figure 1). This heterostructure presents advantages of technological compatibility with HEMTs and good transport properties of the InGaAs channel at room temperature. An Indium content of 70% in the GaInAs channel is used in order to obtain high electron mobility and high mean free path.

As mean free path in such materials is still larger than 100 nm at room temperature [4], we should observe ballistic or quasi-ballistic behaviour for device with active area dimension around 100 nm.

Cap Layer	$Ga_{0.47}In_{0.53}As$	100 Å
Schottky	$Al_{0.48}In_{0.52}As$	150 Å
δ-doped	Si	$4\text{-}4{,}5.10^{12}$
Spacer	AlInAs NID	
Channel	**$Ga_{0.3}In_{0.7}As$**	**150 Å**
Buffer	$Al_{0.48}In_{0.52}As$ NID	2000 Å
Substrate	InP SI	

Fig. 1. Cross Section of InAlAs/InGaAs structures on InP Substrate

A. Passive Devices

For the realization of passive ballistic devices, technological process is achieved as following: mesa etching to define the active region, ohmic contact formation and finally bonding pads. The important point of this process is the mesa step, because it defines the active region of ballistic devices. To design the mesa, we used a high resolution negative resist called HSQ (HydrogenSilsesQuioxane). The e-beam machine used is a LEICA EBPG5000+. The minimum resolution of this tool is 7 nm. The etching process used is Reactive Ion Etching (RIE, $CH_4/H_2/Ar$). This etch mixture has been chosen because the etching rate of InGaAs and InAlAs materials are very low (a few 10 nm/mn), what is fundamental for the control of the device dimensions. The HSQ resist is then removed by using buffered fluorhydric acid solution (NH_4F: HF). The Figure 2 shows a SEM pictures of a device realized by RIE.

© 2006 Tous droits réservés.

VI.2. Liste des publications

CONFERENCES INVITEES

1. « Ballistic nanodevices for high frequency applications »
BOLLAERT S.
ICMAT 2005, International Conference on Materials for Advanced Technologies, Materials Research Society, Singapoure, 3-8 juillet 2005, Abstract proceeding of Symposium J, PP.1, 2005.

2. "Trends and Challenge in Micro and Nanoelectronics Device Research in Europe"
ALAIN CAPPY, N. WICHMANN, J.-S. GALLOO, S. BOLLAERT, Y. ROELENS, J. MATEOS, T. GONZÁLEZ, AND W. KNAP
Topical Workshop on Heterostructure Microelectronics (TWHM 2005), Japan, August 2005.

3. « New HEMT structures for THz applications »
CAPPY A. , WICHMANN N. , BOLLAERT S. , WALLART X. , ROELENS Y. , SHCHEPETOV A. , KNAP W.
DRC, Device Research Conference, IEEE EDS, Santa Barbara, USA, 20-22 juin 2005 , 2005.

4. « InP based ballistic nanodevices »
CAPPY A. , GALLOO J.S. , BOLLAERT S. , ROELENS Y. , MATEOS J. , GONZALES T. , KNAP W.
IPRM, Indium Phosphide and related materials, Université de Glasgow, Glasgow, Ecosse, 8-12 mai 2005,, 2005.

5. « HEMTs for millimeter and sub-millimeter waves applications »
BOLLAERT S. , CAPPY A. , DAMBRINE G. , DUSZYNSKI I. , ROELENS Y. , SHCHEPETOV A. , WALLART X. , WIESZT A
GDR THz, Montpellier, 27-28 juin 2005 , PP. 1, 2005.

6. « THz active devices and applications : a survey of recent researchs «
L. CHUSSEAU, J.F. LAMPIN, S. BOLLAERT , L. DUVILLARET, J. MANGENEY
GaAs 2005, Paris, 4 octobe 2005.

7. « Composants balistiques »
S. BOLLAERT
Journée Nationales Microélectroniques optoélectroniques, Grande Motte, juin 2004.

8. « An overview of low noise devices and associated circuits for 100-200 GHz space applications »
DAMBRINE G. , PARENTY T. , BOLLAERT S. , HAPPY H. , CAPPY A. , TAPANI N. , ORLHAC J.C. , TRIER M. , BAUDET P. , LANDRY P.
GAAS 2003, EuMW, Munchen, 6-10 octobre 2003 , pp.157-162, 2003.

9. « HEMT structures on GaAs or InP substrates for millimeter wave power amplification. »

© 2006 Tous droits réservés.
http://www.univ-lille1.fr/bustl

THERON D. , CORDIER Y. , WALLART X. , BOLLAERT S. , ZAKNOUNE M. , BOUDRISSA M. , BONTE B. , GAQUIERE C. , MOLLOT F. , CAPPY A. , FAUQUEMBERGUE R. , DE JAEGER J.C
WOCSDICE'2000, Workshop on Compound Semiconductor Devices and Integrated Circuits held in Europe, Grèce, 29 mai-2 juin 2000 , 2000.

10. « Les matériaux métamorphiques : une voie pour l'intégration de composants pour applications millimétriques sur substrat d'arséniure de gallium. »
CORDIER Y. , CAPPY A. , ZAKNOUNE M. , BOLLAERT S.
Journée Thématique sur l'Electronique Intégrée, Arcueil, France, 30 mars 2000 , 2000.

11. "Status of metamorphic InAlAs/InGaAs HEMTs"
A. Cappy, Y. Cordier, S. Bollaert, M. Zaknoune
IEEE Gallium Arsenide Integrated Circuit Symposium (GaAs IC), Oct 1999.

CHAPITRES DANS LIVRES:

1. « Millimeter waves in communication systems »
S. BOLLAERT, Y. CORDIER, M. ZAKNOUNE, T. PARENTY, H. HAPPY, A. CAPPY
Editeur: NEY M., Innovative technolgy series, Inforamtion systemes and networks, Hermes Penton Science, ISBN 1-9039-9617-1, 2002

2. « Metamorphic InAIAs/InGaAs HEMTs : material properties and device performance »
CORDIER Y. , BOLLAERT S. , ZAKNOUNE M. , CHAUVEAU J.M. , CAPPY A
Chap. V of the book : "III-V semiconductor heterostructures : physics and devices". ISBN : 8177361708 Will Z. CAI, Research signpost, pp. 111-137, 2003.

DIVERS :

1. "IEMN achieves record fmax for MHEMT"
Compound semiconductor, vol. 8 n° 6, pp29, July 2002

2. "Top Developments in Microelectronics in 1998"
Compound semiconductor, vol. 4 n° 9, pp22-24, décembre 1998

ARTICLES DANS REVUES INTERNATIONALES AVEC COMITE DE LECTURE

1. « 100-nm T-gates In0.53Ga0.47As-In0.52Al0.48As DG-HEMTs with two separate gate controls »
WICHMANN N. , DUSZYNSKI I. , WALLART X. , BOLLAERT S. , CAPPY A.
IEEE Electron. Device Lett., 26, 9, pp.601-603, 2005.

2. « Magnetic field effect on the terahertz emission from nanometer InGaAs/AlInAs high electron mobility transistors »
DYAKONOVA N. , NOM INITI. , LUSAKOWSKI J. , KNAP W. , LEVINSHTEIN M.. , NOM INITI. , SHUR M. S. , BOLLAERT S. , CAPPY A
J. Appl. Phys., 97, 11, pp.114313.1-114313.5, 2005.

3. « Dwell-time-limited coherence in open quantum dots »
HACKENS B. , FANIEL S. , GUSTIN C. , WALLART X. , BOLLAERT S. , CAPPY A. , BAYOT V.
Phys. Rev. Lett., 94, 14, pp. 146802.1-146802.4, 2005.

© 2006 Tous droits réservés.
http://www.univ-lille1.fr/bustl

4. « Voltage tunable terahertz emission from a ballistic nanometer InGaAs/InAlAs transistor »
LUSAKOWSKI J. , KNAP W. , DYAKONOVA N. , NOM INITI. , MATEOS J. , GONZALES T. , ROELENS Y. , BOLLAERT S. , CAPPY A. , NOM INITI.
J. Appl. Phys., 97, 6, pp. 64307.1-64307.7, 2005.

5. « Sign reversal and tunable rectification in a ballistic nanojunction »
HACKENS B. , GENCE L. , GUSTIN C. , WALLART X. , BOLLAERT S. , CAPPY A. , BAYOT V
Appl. Phys. Lett., 85, 19, pp.4508-4510, 2004.

6. « Nonlilear effects in T-branch junctions »
MATEOS J. , VASALLO B. G.. , PARDO D.. , GONZALES T.. , PICHONAT E. , GALLOO J.S. , BOLLAERT S. , ROELENS Y. , CAPPY A.
IEEE Electron. Device Lett., 25, 5, pp. 235-237, 2004.

7. « InAlAs-InGaAs double-gate HEMTs on transferred substrate »
WICHMANN N. , DUSZYNSKI I. , WALLART X. , BOLLAERT S. , CAPPY A.
IEEE Electron. Device Lett., 25, 6, pp.354-356, 2004.

8. « Low and room temperature studies of RF to DC rectifiers based on ballistic transport »
BERDNARZ L. , RASHMI R.. , HACKENS B. , NOM INITI. , BAYOT V. , HUYNEN S. , GALLOO J.S. , ROELENS Y. , BOLLAERT S. , CAPPY A.
Microelectron. Eng., 81, pp.194-200, 2005.

9. « InAlAs-InGaAs double-gate HEMTs on transferred substrate »
N. WICHMANN, I. DUSZYNSKI, X. WALLART, S. BOLLAERT, A. CAPPY
IEEE Electron Device Letters, volume: 25 , issue: 6, pp.235 – 237, juin 2004

10. « Nonlinear effects in T-branch junctions
MATEOS, J.; VASALLO, B.G.; PARDO, D.; GONZALEZ, T.; PICHONAT, E.; GALLOO, J.-S.; BOLLAERT, S.; ROELENS, Y.; CAPPY, A.
IEEE Electron Device Letters, Volume: 25 , Issue: 5 , mai 2004, Pages:235 – 237

11. « Design optimization of AlInAs-GaInAs HEMTs for low-noise applications »
MATEOS J. , GONZALES T. , PARDO D. , BOLLAERT S. , PARENTY T. , CAPPY A.
IEEE Trans. Electron. Devices, 51, 8, pp.1228-1233, 2004.

12. « Design optimization of AlInAs/GaInAs HEMTs for high frequency applications »
J. MATEOS, T. GONZÁLEZ, D. PARDO, S. BOLLAERT, T. PARENTY, A. CAPPY
IEEE transaction on Electron Devices, vol 51, n°4, pp.521-528, April 2004

13. "Terahertz emission by plasma waves in 60 nanometer gate high electron mobility transistors"
W. KNAP, J.LUSAKOWSKI, T. PARENTY, S. BOLLAERT, A. CAPPY, V. POPOV, AND M. S. SHUR
Applied Physic letter, volume 84, issue 13 pp. 2331-2333, 29 mars 2004.

© 2006 Tous droits réservés.

14. “Microscopic modelling of nonlinear transport in ballistic nanodevices”
J. MATEOS, B.G. VASALLO, D. PARDO, T. GONZALES, J.-S. GALLOO, S. BOLLAERT, Y. ROELENS, A. CAPPY
IEEE Transaction on electron devices, vol. 50, n°9, pp.1897-1905, Sept. 2003.

15. “ Ballistic nanodevices for terahertz data processing: Monte Carlo simulations”
J. MATEOS, B.G. VASALLO, D. PARDO, T. GONZALEZ, J.S. GALLOO, Y. ROELENS, S. BOLLAERT AND A. CAPPY
Special issue in Nanotechnology 14 (2003), pp117-122.

16. "f_{max} of 490GHz metamorphic $In_{0.52}Al_{0.48}As/In_{0.53}Ga_{0.47}As$ HEMTs on GaAs substrate"
S. BOLLAERT, Y. CORDIER, M. ZAKNOUNE, T. PARENTY, H. HAPPY, S. LEPILLIET, A. CAPPY.
Electronics Letters 11th April 2002, vol. 38, n°8, pp389-391.

17. “Long dephasing time and high-temperature conductance fluctuations in an open InGaAs quantum dot”
B. HACKENS, F. DELFOSSE, S. FANIEL, C. GUSTIN, H. BOUTRY, X. WALLART, S. BOLLAERT, A. CAPPY, V. BAYOT
Physical Review B 66, 241305(R), 2002

18. "0.12µm Transferred-Substrate InAlAs/InGaAs HEMTs on Silicon Wafer"
S. BOLLAERT, X. WALLART, S. LEPILLIET, A. CAPPY, E. JALAGUIER, S. POCAS, B. ASPAR
IEEE Electron Device Letters, vol. 25, n°2, pp.73-75, February 2002.

19. "HEMT's capability for millimeter wave applications"
S. BOLLAERT, Y. CORDIER, M. ZAKNOUNE, T. PARENTY, H. HAPPY, A. CAPPY
Annales des télécommunications, 56, n°1-2, pp15-26, jan-fev. 2001

20. "The Indium Content in Metamorphic $In_xAl_{1-x}As/In_xGa_{1-x}As$ HEMTs on GaAs Substrate: a New Structure Parameter"
S. BOLLAERT, Y. CORDIER, M. ZAKNOUNE, H. HAPPY, V. HOEL, S. LEPILLIET, D. THÉRON, A. CAPPY.
Solid State Electronics 44, pp1021-1027, 2000.

21. "0.1µm high performance double heterojunction In0.32Al0.68As/In0.33Ga0.67As metamorphic HEMTs on GaAs"
M. ZAKNOUNE, Y. CORDIER, S. BOLLAERT, D. FERRÉ, D. THÉRON, Y.CROSNIER
Solid-state Electronics 44, pp1685-1688, 2000.

22. "Influence on the power performances at 60 GHz of the Indium composition in the metamorphic HEMT's"
C. GAQUIÈRES, S. BOLLAERT, M. ZAKNOUNE, Y. CORDIER, D. THÉRON, Y. CROSNIER
Electronics Letters, Vol. 35, n° 17, pp1489-1491, Aug. 1999..

23. "Metamorphic $In_{0.4}Al_{0.6}As/In_{0.4}Ga_{0.6}As$ HEMTs on GaAs substrate"

© 2006 Tous droits réservés.
http://www.univ-lille1.fr/bustl

S. BOLLAERT, Y. CORDIER, V. HOEL, M. ZAKNOUNE, H. HAPPY, S. LEPILLIET, A. CAPPY
IEEE Electron Device Letters, vol. 20, n°3, mars 1999.

24. "0.1µm high performance metamorphic $In_{0.32}Al_{0.68}As/In_{0.33}Ga_{0.67}As$ HEMTs on GaAs using inverse step InAlAs buffer"
M. ZAKNOUNE, Y. CORDIER, S. BOLLAERT, D. FERRÉ, D. THÉRON, Y.CROSNIER
Electronics Letters, vol. 35, n°19, pp1670-1671, Sept. 1999.

25. "InAlAs/InGaAs metamorphic HEMT's on GaAs substrate: influence of Indium content on material properties and device performances"
Y. CORDIER, S. BOLLAERT, M. ZAKNOUNE, J. DIPERSIO, D. FERRE
Japanese Journal of Applied Physics, Vol. 38, n°3, pp 1164, Feb. 1999.

26. "Numerical analysis of device performance of metamorphic InAlAs/$In_xGa_{1-x}As$ ($0.3 \leq x \leq 0.6$) HEMT's on GaAs substrate"
H. HAPPY, S. BOLLAERT, H. FOURRÉ, A. CAPPY
IEEE Transactions on Electron Devices, vol. 45, n° 10, pp2089-2095, octobre 1998.

27. "MBE grown InAlAs/InGaAs lattice mismatched buffer layers for HEMT applications on GaAs substrate"
Y. CORDIER, S. BOLLAERT, J. DIPERSIO, D.FERRÉ, S. STRUDEL, Y. DRUELLE, A. CAPPY
Applied Surface Science, vol. 123/124, pp734-737, janvier 1998.

28. "Design, Fabrication and Characterization of Striped Channel HEMT's"
S. BOLLAERT, P. LEGRY, E. DELOS, A. CAPPY, P. DEBRAY, J. BLANCHET
IEEE Transactions on Electron Devices, vol. 41, n°10, pp.1716-1724, Oct. 1994.

COMMUNICATIONS INTERNATIONALES DANS CONFERENCES AVEC COMITE DE LECTURE

1. "Theoritical and experimental characterization of Y-branch nanojunction rectifier up to 94GHz"
L. Berdnarz, Rashme, Ghanie Farhi, B. Hackens, V. Bayot, I. Huynen, J.S. Galloo, Y. roelens, S. BOLLAERT, A. CAPPY.
EuMC 2005, pp. 301-304, Paris, 3-7 oct. 2005.

1. « Transition from ballistic to ohmic transport in T-branch junctions at room temperature in GaInAs/AlInAs heterostructures »
GALLOO J.S. , PICHONAT E. , ROELENS Y. , BOLLAERT S. , WALLART X. , CAPPY A. , MATEOS J. , GONZALES T. , BOUTRY H. , GALLOO J.S. , BAYOT V. , BERDNARZ L. , HUYNEN S.
IPRM, indium phosphine and related materials, Kagoshima, Japan, 31/05-04/06 2004 , pp.378-381, 2004.

2. « Ballistic GaInAs/AlInAs Devices Technology and Characterization at Room Temperature »
GALLOO J.S. , ROELENS Y. , BOLLAERT S. , PICHONAT E. , WALLART X. , CAPPY A. , MATEOS J. , GONZALES T.
IEEE-NANO 2004, Paolo Lugli, Munich, 16-19 août 2004 , p.17, 2004.

© 2006 Tous droits réservés.
http://www.univ-lille1.fr/bustl

3. « Ballistic devices based on T-branch junctions and Y-branch junctions on GaInAs/AlInAs heterostructure »
GALLOO J.S. , ROELENS Y. , BOLLAERT S. , PICHONAT E. , WALLART X. , CAPPY A. , MATEOS J. , GONZALES T.
GaAs 2004, Amsterdam, Pays-bas, 11-12 octobre 2004 , pp.219-222, 2004.

4. « Nanoscaled Double Y-Branch Junction Operating as Room Temperature RF to DC Rectifier »
LUKASZ L.. , RASHMI R.. , HACKENS B. , BOUTRY H. , BAYOT V. , HUYNEN S. , GALLOO J.S. , ROELENS Y. , BOLLAERT S. , PICHONAT E. , CAPPY A.
IEEE-NANO 2004, Munich, Germany, 16-19 août 2004 , p.38, 2004.

5. « InAlAs/InGaAs double gate HEMTS with high extrinsic transconductance »
WICHMANN N. , DUSZYNSKI I. , PARENTY T. , BOLLAERT S. , MATEOS J. , WALLART X. , CAPPY A.
IPRM'04, Indium phoshine and related material, IEEE, Kagoshima, Japon, 31 mai-4 juin , pp.295-298, 2004.

6. « Submicrometer InAlAs/InGaAs double-gate HEMT's on transferred substrate »
WICHMANN N. , DUSZYNSKI I. , PARENTY T. , BOLLAERT S. , MATEOS J. , WALLART X. , CAPPY A.
GaAs 2004, Amsterdam, Pays bas, 11-12 octobre 2004 , pp.215-218, 2004.

7. « 100nm InAlAS/InGaAs double-gate HEMT using transferred substrate »
WICHMANN N. , DUSZYNSKI I. , BOLLAERT S. , MATEOS J. , WALLART X. , CAPPY A.
IEDM, San Fransisco, USA, 13-15 décembre 2004 , pp.1023-1026, 2004.

8. «Double-gate HEMTs on transferred susbstrate »
N. WICHMANN, I. DUSZYNSKI, T. PARENTY, S. BOLLAERT, J. MATEOS, X. WALLART, A. CAPPY
Indium Phosphine and Related Material (IPRM), Santa Barbara, USA, May 2003

9. "Monte Carlo simulation of a ballistic Y-branch junction (YBJ)"
J.S. GALLOO, E. PICHONAT, Y. ROELENS, S. BOLLAERT, X. WALLART, A. CAPPY, T. GONZALEZ, H. BOUTRY, B. HACKENS, V. BAYOT, L. BERDNARZ, I. HUYNEN.
Proceeding of Trends in NanoTechnology, Salamanca, Spain, September 2003

10. "Fabrication of nano-ballistic devices using high resolution process"
E. PICHONAT, J.S. GALLOO, Y. ROELENS, S. BOLLAERT, X. WALLART, A. CAPPY, T. GONZALEZ, H. BOUTRY, B. HACKENS, V. BAYOT, L. BERDNARZ, I. HUYNEN.
Proceeding of Trends in NanoTechnology, Salamanca, Spain, September 2003

11. "Nonlinear electron transport in InGaAs/InAlAs ballistic devices"
B. HACKENS, L. GENCE, S. FANIEL, C. GUSTIN, H. BOUTRY, L. BERDNARZ, I. HUYNEN, V. BAYOT, X. WALLART, S. BOLLAERT, A. CAPPY, J. MATEOS, T. GONZALEZ.
Proceeding of Trends in NanoTechnology, Salamanca, Spain, September 2003

© 2006 Tous droits réservés.
http://www.univ-lille1.fr/bustl

12. « Room temperature non-linear transport in InGaAs/InAlAs based ballistic nanodevices »
J. MATEOS, B.G. VASALLO, D. PARDO, T. GONZALEZ, H. BOUTRY, B. HACKENS, V. BAYOT, L. BERDNARZ, P. SIMON, J.S. GALLOO, E. PICHONAT, Y. ROELENS, X. WALLART, S. BOLLAERT, A. CAPPY
Indium Phosphine and Related Material (IPRM), Santa Barbara, USA, May 2003

13. "Improvement of the high frequency performance of HEMTs by bufferless technology"
J. MATEOS, T. GONZALEZ, D. PARDO, S. BOLLAERT, X. WALLART, A. CAPPY
Indium Phosphine and Related Material (IPRM), Stockholm, Sweden, pp173-176, May 2002.

14. "HEMT's design for applications beyond 100GHz"
S. BOLLAERT, T. PARENTY, X. WALLART, H. HAPPY, G. DAMBRINE, A. CAPPY
GaAs2002,pp45-48, Milan, Italy, Sept. 2002.

15. "Influence of recess extension on double heterostructure metamorphic HEMT for power application at 60 GHz"
M. ARDOUIN, B. BONTE, M. ZAKNOUNE, D. THÉRON, Y. CORDIER*, S. BOLLAERT, J.C. DE JAEGER.
GaAs 2002, Milan, Italie, septembre 2002.

16. « Long dephasing time and high temperature ballistic transport in an InGaAs open quantum dot »
B. HACKENS, S. FANIEL, F. DELFOSSE, C. GUSTIN, H. BOUTRY, I. HUYNEN, X. WALLART, S. BOLLAERT, A. CAPPY, V. BAYOT
Conférence ICSNN 2002 (Toulouse), proceeding paru dans Physica E17 (2003), pp143-146

17. "0.06µm gate length metamorphic InAlAs/InGaAs HEMTs on GaAs with high ft and fmax"
S. BOLLAERT, Y. CORDIER, M. ZAKNOUNE, T. PARENTY, H. HAPPY, S. LEPILLIET, A. CAPPY
Indium Phosphine and Related Material (IPRM), Nara Japan, pp192-195, May 2001

18. "0.12µm gate length InAlAs/InGaAs HEMTs on transferred substrate"
S. BOLLAERT, X. WALLART, S. LEPILLIET, A. CAPPY, E. JALAGUIER, S. POCAS, B. ASPAR, J. MATEOS
GaAs2001, London England, Oct. 2001

19. "Design and realization of sub-100nm gate length HEMTs"
T. PARENTY, S. BOLLAERT, J. MATEOS, X. WALLART, A. CAPPY
Indium Phosphine and Related Material (IPRM), Nara Japan, pp626-629, May 2001

20. "0.12µm gate length InAlAs/InGaAs HEMTs on transferred substrate"
X. WALLART, S. BOLLAERT, S. LEPILLIET, A. CAPPY, E. JALAGUIER, J. MATEOS
International Symposium on Compound Semiconductors, Tokyo Japan,Oct. 2001

21. "Design optimization of low-noise HEMTs"
J. Mateos, T. González, D. Pardo, V. Hoel, S. Bollaert, and A. Cappy

© 2006 Tous droits réservés.
http://www.univ-lille1.fr/bustl

Proceedings of the 25th International Conference on the Physics of Semiconductors, Springer Verlag, 2001, pp. 1777-1778

22. "Noise optimization of ultra-short gate HEMTs using Monte Carlo simulation"
J. MATEOS, T. GONZÁLEZ, D. PARDO, S. BOLLAERT, T. PARENTY, AND A. CAPPY
Proceedings of the 16th International Conference on Noise in Physical Systems and 1/f fluctuations, World Scientific, 2001, pp. 245-248.

23. "Design optimization of ultra-short gate HEMTs using Monte Carlo simulation"
J. MATEOS, T. GONZALEZ, D. PARDO, V. HOEL, S. BOLLAERT, A. CAPPY
GaAs2000, Paris, pp624-627, Oct. 2000.

24. "Electroluminescence of metamorphic In/sub x/Al/sub 1-x/As/In/sub x/Ga/sub 1-x/As HEMTs on GaAs substrate"
CAVASSILAS N.; ANIEL F.; NOJEH A.; ADDE R.; ZAKNOUNE M.; BOLLAERT S.; CORDIER Y.; THERON D.; CAPPY A.
GAAS-2000, Paris, Conference-Proceedings, Oct. 2000.

25. "Charge control and electron transport properties inInAlAs/InGaAs metamorphic HEMTs: effect of Indium content"
Y. CORDIER, M. ZAKNOUNE, S. BOLLAERT, A. CAPPY
Indium Phosphine and Related Material (IPRM), NJ USA, pp582, 2000

26. "94GHz Low Noise amplifier on InP in Coplanar Technology"
V. HOEL, S. BORET, B. GRIMBERT, G. APERCÉ, S. BOLLAERT, H. HAPPY, X. WALLAERT, A. CAPPY
GaAs'99, pp257-262, 1999.

27. "94 GHz MMIC CPW low-noise amplifier on InP"
DAMBRINE,-G.; HOEL,-V.; BORET,-S.; GRIMBERT,-B.; BOLLAERT,-S.; WALLART,-X.; LEPILLIET,-S.; CAPPY,-A.
Proceedings-of-the-SPIE-The-International-Society-for-Optical-Engineering, 1999.

28. "Metamorphic $In_xAl_{1-x}As/In_xGa_{1-x}As$ HEMTs on GaAs substrate: the influence of Indium composition"
S. BOLLAERT, Y. CORDIER, H. HAPPY, M. ZAKNOUNE, V. HOEL, S. LEPILLIET , A. CAPPY
IEEE International Electron Devices Meeting (IEDM'1998), San Fransisco, USA, 6-9 décembre 1998.

29. "The influence of Indium composition in metamorphic $In_xAl_{1-x}As/In_xGa_{1-x}As$ HEMTs realized on GaAs substrate"
S. BOLLAERT, Y. CORDIER, H. HAPPY, M. ZAKNOUNE, A; CAPPY
Asia Pacific Microwave Conference (APMC'98), Yokohama, Japon, 8-11 décembre 1998.

30. "0.1µm metamorphic $In_{0.4}Al_{0.6}As/In_{0.4}Ga_{0.6}As$ HEMTs on GaAs substrate"
S. BOLLAERT, Y. CORDIER, H. HAPPY, M. ZAKNOUNE, V. HOEL, S. LEPILLIET , A. CAPPY
GAAS'98, Amsterdam, Pays Bas, 5-6 octobre 1998.

© 2006 Tous droits réservés.
http://www.univ-lille1.fr/bustl

31. "A new gate process for the realization of lattice-matched HEMT on InP for high yield MMICs"
V. HOEL, S. BOLLAERT, X. WALLART, B. GRIMBERT, S. LEPILLIET, A. CAPPY
GAAS'98, Amsterdam, Pays Bas, 5-6 octobre 1998.

32. "Power performace capability of metamorphic HEMT on GaAs substrate"
M. ZAKNOUNE, Y. CORDIER, S. BOLLAERT, D. THÉRON, Y. CORDIER
GAAS'98, Amsterdam, Pays Bas, 5-6 octobre 1998.

33. "MBE growth of AlInAs/GaInAs lattice relaxed layers for HEMT application on GaAs substrate"
Y. CORDIER, M. ZAKNOUNE, S. BOLLAERT
40th Electronic Materials Conference (EMC), Charlottesville, USA, 24-26 juin 1998

34. "High performance metamorphic $In_{0.32}Al_{0.68}As/In_{0.33}Ga_{0.67}As$ HEMT's on GaAs substrate with an inverse step InAlAs metamorphic buffer"
M. ZAKNOUNE, Y. CORDIER, S. BOLLAERT, Y. DRUELLE, D. THÉRON, Y. CORDIER
Device Research Conference, (DRC), Charlottesville, USA, 22-24 juin 1998.

35. "InAlAs/InGaAs metamorphic HEMTs on GaAs substrate: from material to device"
Y. CORDIER, S. BOLLAERT, M. ZAKNOUNE J. DIPERSIO, D.FERRÉ, S. STRUDEL,
Indium Phosphine Related Material (IPRM), Université de Tsukuba, Japon, mai 1998.

36. "MBE growth of AlInAs and GaInAs lattice mismatched buffer layers for HEMT application on GaAs substrate"
Y. CORDIER, Y. DRUELLE, S. BOLLAERT, A. CAPPY, S. TRUDEL, J. DI PERSIO ET D. FERRE
39th Electronic materials Conference (EMC), Collorado, USA, juin 1997.

37. "Comparative study of InAlAs and InGaAs lattice-matched buffer layers for HEMT application on GaAs"
Y. CORDIER, S. BOLLAERT, J. DIPERSIO, D.FERRÉ, S. STRUDEL, Y. DRUELLE, A. CAPPY
International Conference on the Formation of Semiconductor Interfaces (ICFSI-6th), Cardiff, Grande Bretagne, 23-27 juin 1997.

38. "DC characteristics I(V) of pseudomorphic GaAs/InGaAs/AlGaAs quantum-wire FETs"
J. BLANCHET, P. DEBRAY, S. BOLLAERT, A. CAPPY
Growth, Processing and Characterization of Semiconductor Heterostructures, Symposium Mater Res. Soc., Pittsburgh, USA, pp 602, 1994.

WORKSHOP

1. "Improvement of performance at 60 GHz of metamorphic HEMT on GaAs using double recess technology"
M. ARDOUIN, B. BONTE, M. ZAKNOUNE, Y. CORDIER, S. BOLLAERT, D. THÉRON AND J.C. DE JAEGER.
WOCSDICE 2002, Chernogolovka, Russie, mai 2002.

© 2006 Tous droits réservés.
http://www.univ-lille1.fr/bustl

2. "70-nm gate InP-based HEMTs with high f_T and f_{max}"
T. PARENTY, S. BOLLAERT, J. MATEOS, S. LEPILLIET, X. WALLART, A. CAPPY.
HETECH 2001, Padova, Italie, Oct. 2001.

3. "Design and realization of sub-100nm gate length HEMTs"
T. PARENTY, S. BOLLAERT, J. MATEOS, A. CAPPY
HETECH '00, Ulm, Allemagne, septembre 2000.

4. "HEMT structure on GaAs and InP substrates for millimeter wave power application"
D. THÉRON, Y. CORDIER, S. BOLLAERT, M. ZAKNOUNE, M. BOUDRISSA, B. BONTE, C. GAQUIÈRE, F. MOLLOT, A. CAPPY, R. FAUQUEMBERGUE, JC. DE-JAEGER
24th Worshop on Compound and Semiconductor Devices and integrated Circuits (WOCSDICE 2000), Ann Arbor USA, pp196, 2000.

5. "94GHz Low Noise amplifier on InP in Coplanar Technology"
V. HOEL, S. BORET, B. GRIMBERT, G. APERCÉ, S. BOLLAERT, H. HAPPY, X. WALLAERT, A. CAPPY
Worshop on Compound and Semiconductor Devices and integrated Circuits (WOCSDICE'99), 26-28 May 1999, Chantilly - France.

6. "The use of an inverse step InAlAs metamorphic buffer to realize high performance $In_{0.32}Al_{0.68}As/In_{0.33}Ga_{0.67}As$ HEMT's on GaAs substrate"
M. ZAKNOUNE, Y. CORDIER, S. BOLLAERT, Y. DRUELLE, D. THÉRON, Y. CROSNIER
HETECH'98.

7. "Device technology for millimeter wave receiver"
S. BOLLAERT, H. HAPPY, V. HOEL, Y. CORDIER, H. FOURRÉ, M. ZAKNOUNE,A. CAPPY
5th International Workshop on Terahertz Electronics, Grenoble, septembre 1997.

COMMUNICATIONS NATIONALES

1. « Realisation de transistors HEMTs AlInAs/GaInAs de longueur de 20nm de grille »
DUSZYNSKI I. , WICHMANN N. , BOLLAERT S. , WALLART X. , CAPPY A.
JNM, Journée Nationales Microondes, Nantes, 11-13 mai 2005 , pp.1, 2005.

2. « Technologie ,simulation et caractérisation à T=300K de dispositifs balistiques de type GaInAs/AlInAs avec grille de commande »
GALLOO J.S. , GARDES C. , TEUKAM Z. , ROELENS Y. , BOLLAERT S. , WALLART X. , CAPPY A.
JNM, Journées Nationales Microondes, Nantes, 11-13 mai 2005 , pp.1, 2005.

3. « HEMT In0.52Al0.48As/In0.53Ga0.47As Double-grille de longueur 100nm »
WICHMANN N. , DUSZYNSKI I. , BOLLAERT S. , WALLART X. , CAPPY A.
Journées Nationales Microondes (JNM), Nantes,, Nantes, 11 Mai-13 Mai , pp, 2005.

4. « HEMT double grille sur substrat reporté »
N. WICHMANN, I. DUSZYNSKI, T. PARENTY, S. BOLLAERT, J. MATEOS, X. WALLART, A. CAPPY

© 2006 Tous droits réservés.
http://www.univ-lille1.fr/bustl

Journée Nationales Microondes, Lille, mai 2003

5. « Amélioration de fmax des HEMTs InAlAs/InGaAs sur substrat d'InP de longueur de grille 70nm par optimisation de la structure de couche"
DUSZYNSKI, T. PARENTY, S. BOLLAERT, J. MATEOS, X. WALLART, A. CAPPY
Journée Nationales Microondes, Lille, mai 2003

6. "HEMTs sur substrat reporté"
7. N. WICHMANN, I. DUSZYNSKI, S. BOLLAERT, X. WALLART, S. LEPILLIET, A. CAPPY, E. JALAGUIER
9èmes Journée Nationales de Microélectronique et Optoélectronique (JNMO), St-Aygulf, France, Octobre 2002.

8. "Performance à 60 GHz de HEMTs Métamorphiques sur GaAs utilisant une Technologie à Double Recess"
M. Zaknoune, M. Ardouin, B. Bonte, Y. Cordier, S. Bollaert, D. Théron and J.C. De Jaeger.
9èmes Journée Nationales de Microélectronique et Optoélectronique (JNMO), St-Aygulf, France, Octobre 2002.

9. "HEMTs sur substrat reporté"
N. WICHMANN, I. DUSZYNSKI, S. BOLLAERT, X. WALLART, S. LEPILLIET, A. CAPPY, E. JALAGUIER
9èmes Journée Nationales de Microélectronique et Optoélectronique (JNMO), St-Aygulf, France, Octobre 2002.

10. "HEMTs métamorphiques à hétérojonction $In_xAl_{1-x}As/InxGa_{1-x}As$ sur substrat GaAs: influence du taux d'Indium x"
S. BOLLAERT, Y. CORDIER, M. ZAKNOUNE, H. HAPPY, V. HOEL, S. LEPILLIET , A. CAPPY
Journée Nationales de Microélectronique et Optoélectronique (JNMO), Egat, France, 6-8 janvier 1999.

11. "Performances en puissance de HEMTs $In_{0.32}Al_{0.68}As/In_{0.33}Ga_{0.67}As$ sur substrat GaAs"
M. ZAKNOUNE, Y. CORDIER, S. BOLLAERT
Journée Nationales de Microélectronique et Optoélectronique, Egat, France, 6-8 janvier 1999.

12. "Optimisation de la croissance par EJM de couches tampons AlInas relaxées pour TEGFET métamorphiques sur substrat GaAs"
Y. CORDIER, M. ZAKNOUNE, S. BOLLAERT
Journée Nationales de Microélectronique et Optoélectronique, Egat, France, 6-8 janvier 1999.

13. « HEMTs métamorphiques à hétérojonction $In_xAl_{1-x}As/In_xGa_{1-x}As$ sur substrat GaAs: influence du taux d'Indium"
S. BOLLAERT, Y. CORDIER, M. ZAKNOUNE, H. HAPPY, V. HOEL, S. LEPILLIET, A. CAPPY
Journée Nationales Microondes (JNM'99), Arcachon, mai 1999.

14. "Etude comparée des couches tampons GaInAs et AlInAs pour TEGFET métamorphique sur substrat GaAs"

© 2006 Tous droits réservés.
http://www.univ-lille1.fr/bustl

Y. CORDIER, Y. DRUELLE, S. BOLLAERT, A. CAPPY, J. DI PERSIO, D. FERRE ET S. TRUDEL
6éme Journée III-V, Chantilly, 29-31 janvier 1997.

15. "Influence des capacités parasites liées à la technologie niture sur les performances de HEMT adapté en maille sur InP de longueur de grille submicronique"
V. HOËL, P. CHEVALIER, S. BOLLAERT, H. FOURRÉ, J.M. BELQUIN, S. LEPILLIET, A. CAPPY
6éme Journée III-V, Chantilly, 29-31 janvier 1997

16. "Etude de transistors à effet de champ à canaux quasi-unidimensionnels"
S. BOLLAERT, P. LEGRY, S. LEPILLIET, P. WIN, H. HAPPY, A. CAPPY
5ème Journée Nationales de Microélectronique et Optoélectronique (JNMO), Ecully France, juin 1994.

© 2006 Tous droits réservés.
http://www.univ-lille1.fr/bustl