

N° d'ordre : 76

50376
1986
241

50376
1986
341

THÈSE

présentée à

L'UNIVERSITE DES SCIENCES ET TECHNIQUES DE LILLE FLANDRES ARTOIS

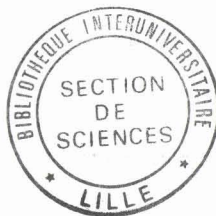
pour obtenir le titre de

DOCTEUR DE L'UNIVERSITE

Spécialité : Composants, Signaux et Systèmes

par

Olivier JOURNEL



MULTIPLICATEUR DE FREQUENCE BANDE X EN CIRCUIT INTEGRE MONOLITHIQUE ASGA : MODELISATION, CONCEPTION ET REALISATION

Soutenue le 12 Décembre 1986 devant la Commission d'Examen

Membres du Jury :

MM. G. SALMER
E. CONSTANT
Y. GARAULT
Y. LEROY
J. MARCOU
E. ALLAMANDO

Président
Directeur de Thèse
Rapporteur
Rapporteur
Rapporteur
Examineur

et mes Parents
et mon Frère
et Maîté

Ce travail a été effectué au "Centre Hyperfréquences et Semi-Conducteurs" (C.H.S.) de l'Université des Sciences et Techniques de Lille, dirigé par Monsieur le Professeur G. SALMER.

Monsieur le Professeur E. CONSTANT a proposé le sujet de ce travail et en a assuré la direction. Son soutien continu, ses encouragements, sa disponibilité m'ont profondément touché. Je désire lui exprimer ici ma profonde gratitude.

Je remercie vivement Monsieur le Professeur G. SALMER qui me fait l'honneur de présider la Commission d'examen.

Que Monsieur Y. GARAUULT, Professeur à l'Université de Limoges, Monsieur Y. LEROY, Professeur à l'Université de Lille, et Monsieur J. MARCOU, Ingénieur et Directeur de service des Etablissements SCHLUMBERGER soient ici remerciés de l'honneur qu'ils me font en jugeant ce travail.

Je tiens à exprimer mes sincères remerciements à Monsieur le Professeur A. ALLAMANDO pour les conseils qu'il m'a donnés tout au long de cette étude, et pour sa participation à ce jury d'examen.

J'exprime mes remerciements à Mesdames A. FATTORINI, et M. MIENS, Mademoiselle P. LEGRIS, Messieurs B. GRIMBERT, A. LEROY et A. VANDERMOERE de l'équipe de technologie dirigée par Messieurs J. VANBREMEERSCH et J.L. LORRIAUX. Leur disponibilité et leur compétence m'ont été d'une aide précieuse.

Je serais heureux d'associer à ce travail Monsieur D. DEPREEUW pour l'aide considérable qu'il m'a apportée, ainsi que Monsieur A. LEROY qui a effectué la majeure partie des réalisations technologiques.

J'adresse mes remerciements à Madame DELOS et Monsieur PLAYEZ de l'équipe de caractérisation pour l'aide constante qu'ils m'ont apportée.

Madame CORNILLE a assuré la dactylographie de ce mémoire, je lui en suis reconnaissant et la remercie pour sa patience et la qualité de son travail.

Je remercie également Monsieur DEHORTER qui a assuré la reproduction de ce manuscrit.

Enfin, que tous les membres du Laboratoire que j'ai cotoyés, et grâce auxquels ce travail a pu être effectué dans une ambiance agréable trouvent ici l'expression de ma reconnaissance et de ma sympathie.

CHAPITRE I : LA MULTIPLICATION DE FREQUENCE A HAUT RANG D'HARMONIQUE DANS UN TRANSISTOR A EFFET DE CHAMP.

1.1. INTRODUCTION	1
1.2. APPROCHE SIMPLIFIEE DU PROBLEME	2
1.2.1. Etude de cas limite	2
1.2.1.1. 1er cas : $V_{gso} \# V_B$	3
1.2.1.2. 2ème cas : $V_{gso} \ll - V_p$	7
1.2.2. Influence des phénomènes physiques négligés	8
1.2.2.1. Etude de l'influence des résistances d'accès	8
1.2.2.2. Influence de la variation de I_d avec la tension drain V_d	9
1.2.2.3. Influence du temps de montée et de descente du courant drain	10
1.2.2.4. Influence du courant direct traversant la diode Schottky grille-source	11
1.2.3. Tableau récapitulatif	11
1.2.4. Conclusion.	12
1.3. MODELE NUMERIQUE DU TEC MONOGRILLE EN FORT SIGNAL	14
1.3.1. Description du modèle	14
1.3.2. Caractérisation d'un TEC MONOGRILLE	16
1.3.2.1. Détermination des résistances d'accès	16
1.3.2.2. Détermination du courant grille-source en polarisation directe	16
1.3.2.3. Détermination de la capacité de grille	17
1.3.2.4. Loi de transfert	17
1.3.3. Traitement numérique	19
1.3.3.1. Le circuit d'entrée	19
1.3.3.2. Le circuit de sortie	20

1.3.4. Méthodologie du traitement numérique	21
1.3.4.1. Principe	21
1.3.4.2. Conditions initiales	22
1.3.4.3. La discrétisation	22
1.3.5. Conclusion	23
1.4. RESULTATS OBTENUS - VALIDATION DU MODELE NUMERIQUE	24
1.4.1. Présentation des résultats obtenus - Comparaison avec la théorie simplifiée.	24
1.4.2. Validation avec l'expérience du modèle numérique	27
1.4.2.1. Dispositif de mesure utilisé pour la comparaison	27
1.4.2.2. Résultats expérimentaux	28
1.5. CONCLUSION	28

**CHAPITRE II : LES PROCÉDES TECHNOLOGIQUES EMPLOYÉS -
 CARACTÉRISATION ÉLECTRIQUES ET HYPER-
 FRÉQUENCES DES ÉLÉMENTS ACTIFS ET
 PASSIFS .**

II.1. DESCRIPTION DE LA TECHNOLOGIE EMPLOYÉE	31
II.1.1. Couches épitaxiées	31
II.1.2. Les masques	31
II.1.3. Etapes technologiques	32
II.1.3.1. La photolithographie	32
II.1.3.2. L'attaque Mesa	33
II.1.3.3. Contacts ohmiques	33
II.1.3.4. Contact Schottky	33
II.1.3.5. Attaques chimiques	34
II.1.3.6. Dépôt d'isolant	34
II.1.4. Conclusion	34
II.2. LE TRANSISTOR A EFFET DE CHAMP	35
II.2.1. La géométrie	35
II.2.2. Le schéma équivalent	36
II.2.3. Caractérisation du TEC	36
II.2.4. Conclusion	38
II.3. LES ÉLÉMENTS PASSIFS	38
II.3.1. La résistance	38
II.3.2. Les capacités	40
II.3.2.1. La capacité MIM	40
II.3.2.2. La capacité Schottky	42
II.3.2.3. La capacité interdigitée	44
II.3.3. Les inductances	46
II.3.4. La charge active	48
II.4. CONCLUSION	50

**CHAPITRE III CONCEPTION ET OPTIMISATION DES
DIFFERENTES PARTIES DU DISPOSITIF.**

III.1. INTRODUCTION	53
III.2. CAO DU MULTIPLICATEUR	53
III.2.1. Rappels des résultats	53
III.2.2. Circuit d'entrée	54
III.2.3. Circuit de sortie	56
III.3. CAO DES CIRCUITS LINEAIRES	59
III.3.1. L'amplificateur 1 GHz	59
III.3.1.1. Définition de la topologie générale de l'amplificateur	59
III.3.1.2. Circuits de polarisation	60
III.3.1.3. Description exacte du circuit et de ses performances	62
III.3.1.4. Etude de la sensibilité à une éventuelle dispersion des valeurs des éléments actifs et passifs.	63
III.3.2. Le filtre actif 10 GHz	64
III.3.2.1. Définition de la topologie générale	64
III.3.2.2. Etude des performances du filtre et de leur sensibilité à une éventuelle dispersion des valeurs des éléments actifs et passifs	65
III.4. PRESENTATION DES RESULTATS DE L'ENSEMBLE	67
III.5. CONCLUSION	67

**CHAPITRE IV : ARCHITECTURE DES DIFFERENTS CIRCUITS
DESCRIPTION DES MASQUES**

IV.1. INTRODUCTION	70
IV.2. LES DIFFERENTS MASQUES ET LES GRANDES ETAPES TECHNOLOGIQUES EMPLOYES	70
IV.3. CONCEPTION DE L'ARCHITECTURE DES DIFFERENTS ELEMENTS DU CIRCUIT	72
IV.3.1. Le filtre actif	72
IV.3.2. L'amplificateur 1 GHz	74
IV.3.3. Le multiplicateur	75
IV.4. LES MOTIFS TEST	76
IV.4.1. Les motifs de contrôle	76
IV.4.2. Les motifs après réalisation	79
IV.5. BOITIERS UTILISES POUR LA CARACTERISATION	80

CHAPITRE V

RESULTATS OBTENUS LORS D'UNE PREMIERE REALISATION

V.1. CARACTERISTIQUES OBTENUES SUR LES DISPOSITIFS D'ESSAIS	82
V.1.1. RESULTATS DES MESURES EFFECTUEES EN COURS DE REALISATION	82
V.1.1.1. La résistance intégrée	82
V.1.1.2. La résistance de grille	82
V.1.1.3. La résistance des contacts ohmiques	82
V.1.1.4. Les capacités	83
V.1.2. RESULTATS DES CARACTERISATIONS DES ELEMENTS ACTIFS	84
V.2. CARACTERISATION DES ELEMENTS ACTIFS DU CIRCUIT	86
V.2.1. L'AMPLIFICATEUR 1 GHz	86
V.2.2. LE MULTIPLICATEUR	86
V.2.3. LE FILTRE ACTIF	87
V.3. PHOTOS DU CIRCUIT	88
V.4. CONCLUSION	90

Introduction

INTRODUCTION

Le développement de la technologie des semi conducteurs III-V permet depuis quelques années la réalisation de circuits intégrés monolithiques sur arseniure de gallium. Dans un proche avenir, il devrait être possible de réaliser des circuits hyperfréquences miniaturisés et de très faible coût, et l'on peut espérer ainsi ouvrir aux hyperfréquences de nouveaux champs d'applications.

Cependant, la transposition sous forme monolithique des circuits actuellement réalisés sous forme hybride pose de nombreux problèmes. Parmi les difficultés les plus sérieuses, et les plus souvent rencontrées, on peut souligner la quasi impossibilité :

- d'associer dans le même circuit intégré des composants du type planar (TEC) et des composants du type Mesa (diode varactor diode snapp off.),
- et/ou de réaliser des circuits de coefficient de qualité élevé.

Compte tenu de ces caractéristiques des circuits intégrés monolithiques, il est généralement difficile de réaliser des sources de fréquence de grande stabilité. La stabilisation de fréquence ne peut en effet être obtenue qu'avec des circuits à haut coefficient de qualité non réalisable sous forme monolithique. Il faut donc souvent recourir à des circuits hybrides extérieurs relativement coûteux et encombrants tels que des résonateurs diélectriques. Par ailleurs, il n'est pas possible non plus de produire le signal stabilisé par multiplication de fréquence puisque les composants habituellement utilisés pour remplir cette fonction (varactor, diode snapp off.) ne sont pas réalisables sous forme monolithique.

Une des rares possibilités permettant de résoudre le problème serait d'utiliser pour la multiplication de fréquence un transistor à effet de champ (TEC) puisque ce composant est très largement utilisé dans les circuits intégrés monolithiques. Dans ce domaine, beaucoup d'études ont été effectuées, mais les taux de multiplication envisagés le plus souvent ne dépassent pas 2 ou 4 [1] . Des travaux préliminaires effectués récemment au Centre Hyperfréquences et Semi-conducteurs (C.H.S.) ont montré cependant qu'il était possible d'obtenir des taux de multiplication beaucoup plus élevés [2] , [3] . Les résultats obtenus semblent indiquer que l'utilisation en multiplication de transistor à effet de champ peut constituer une solution intéressante pour réaliser une source hyperfréquence de bonne stabilité. C'est pourquoi, dans ce travail, nous nous proposons d'étudier plus en détail la faisabilité de ce procédé dans un système monolithique ASGA.

Afin de faire sur ce système une étude aussi réaliste que possible, nous nous sommes fixés volontairement un cahier des charges assez précis, et c'est ainsi que notre objectif sera de sortir une puissance de quelques milliwatts à 10 GHz à partir d'un signal d'entrée de 1 GHz. Le rendement de multiplication visé devra être aussi élevé que possible (proche et même supérieur à 1). Par ailleurs le taux de rejection minimum envisagé pour les autres harmoniques sera de l'ordre de 20 db. Certes, il apparaît difficile d'obtenir de telles performances avec un simple TEC, mais il faut souligner que nous envisageons ici une réalisation monolithique et que, dans ces conditions, il est possible de multiplier les composants actifs afin d'associer, à l'entrée du multiplicateur, un amplificateur 1 GHz et à sa sortie, un filtre actif 10 GHz. C'est donc la modélisation, la conception, la réalisation et la caractérisation finale de cette source de fréquence associant des circuits monolithiques 1 GHz à des circuits 10 GHz que nous nous proposons de décrire dans ce travail.

Au début de cette étude, la chaîne constituée par les différents procédés de conception et de réalisation de circuits intégrés monolithiques était loin d'être constituée au CHS. C'est pourquoi il nous a fallu, tout en poursuivant l'objectif qui nous avait été assigné, participer activement à l'élaboration des différents maillons de la "chaîne circuit intégré". En particulier, nous avons apporté une contribution importante à la caractérisation et la modélisation des principaux éléments actifs et passifs réalisables à partir de notre technologie et cette contribution ne sera exposée que très brièvement dans ce manuscrit.

Ce mémoire est constitué de 5 grandes parties. Dans la première nous nous sommes efforcés d'étudier de façon approfondie les mécanismes de la multiplication de fréquence à haut rang d'harmonique dans un TEC et de déterminer les performances limites susceptibles d'être obtenues. C'est ainsi que nous présentons tour à tour une modélisation analytique très simple puis un modèle plus complet et plus exact qui sera utilisé dans la conception assistée par ordinateur de nos circuits.

La réalisation de cette source étant étroitement liée à la technologie employée, il nous a paru indispensable de décrire dans un second chapitre les procédés technologiques utilisés et les caractéristiques géométriques et hyperfréquences des différents éléments actifs et passifs réalisables.

La conception et l'optimisation généralement sur ordinateur des différentes parties du dispositif (l'amplificateur 1 GHz, le multiplicateur et le filtre actif 10 GHz) seront effectuées dans le troisième chapitre.

L'architecture géométrique des différents circuits sera définie dans le quatrième chapitre. Plus précisément, nous décrirons et nous commenterons la topologie des différents masques qui seront utilisés lors de l'élaboration du circuit.

Les premiers résultats obtenus lors d'un premier essai de réalisation technologique seront enfin présentés dans le cinquième et dernier chapitre.

BIBLIOGRAPHIE DE L'INTRODUCTION

- [1] SWIFT J.B.
"Fully integrated MMIC FET multipliers" - PLESSEY RESEARCH 86.
- [2] RADHY N.E.
"Etude des non linéarités et du bruit dans les transistors bigrilles submicroniques à effet de champ" - Thèse de l'Université de Lille - Sept. 85.
- [3] CONSTANT E., RADHY N.E., ALLAMANDO E.
"Broad band high order frequency multipliers by using dual gate MESFET" - EMC 15 th - PARIS - Sept. 85.
-

Chapitre I

**Chapitre I : La multiplication de fréquence à haut rang d'harmonique
dans un transistor à effet de champ.**

◆ $V_1(t) = V_1 \sin \omega_0 t$

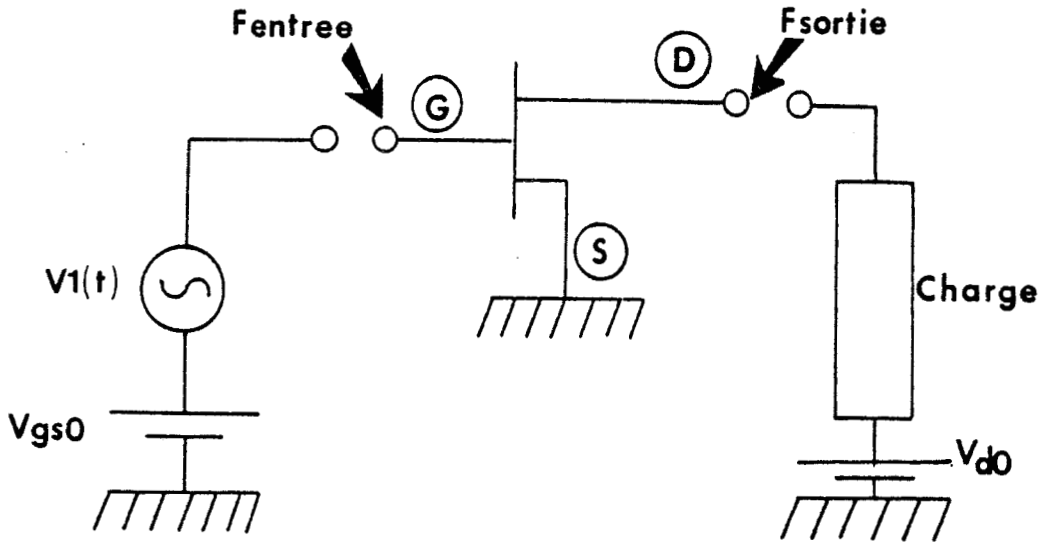


Figure 1 a : Topologie du TEC monté en multiplicateur

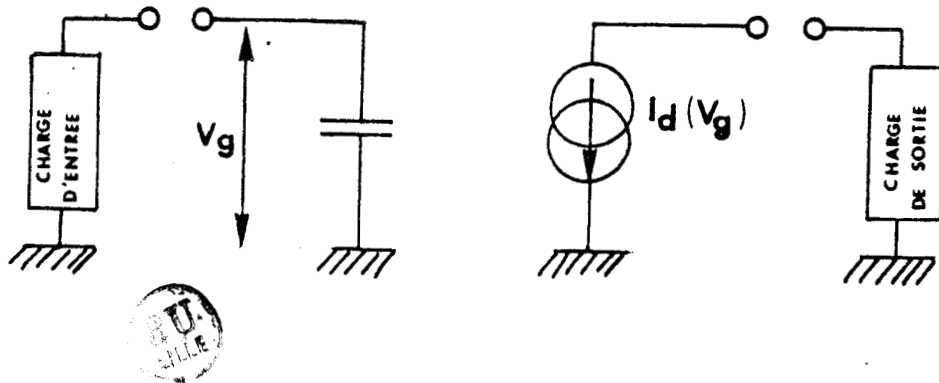


Figure 1 b : Schéma équivalent très simplifié du dispositif.

I.1 INTRODUCTION

Classiquement, la multiplication de fréquence par transistor à effet de champ (TEC) du type monogrille se fait à l'aide d'un composant monté en source commune, où la fréquence d'entrée est appliquée sur la grille et la fréquence de sortie prélevée sur le drain ; la figure 1 illustre cette topologie.

Les avantages d'une telle configuration sont les suivants :

- En premier lieu, l'impédance d'entrée présentée par le TEC est essentiellement capacitive. En conséquence, des tensions grille-source de larges amplitudes peuvent être appliquées sans pour autant provoquer une importante dissipation de puissance à l'entrée.
- En second lieu, si la tension drain-source est maintenue supérieure à la tension de déchet, ou encore si l'on reste dans la région saturée du TEC, le courant drain-source est pratiquement indépendant de la tension drain-source. Ainsi, en première approximation, la puissance de sortie ne dépendra uniquement que des caractéristiques de l'impédance de sortie et du générateur de courant drain-source noté I_D . Le fonctionnement du dispositif est donc particulièrement simple puisque I_D n'est fonction que de la tension appliquée entre la grille et la source.

Cependant, un certain nombre de phénomènes physiques limite les performances du dispositif, en particulier, le rendement de multiplication η (c'est à dire le rapport entre la puissance de sortie à la fréquence désirée et la puissance d'entrée).

En premier lieu, η peut diminuer considérablement compte tenu des éléments parasites d'accès tels que la résistance de source, de grille ou de canal qui peuvent absorber une partie importante de la puissance d'entrée.

Par ailleurs, dans les conditions normales de fonctionnement, la génération d'harmoniques est très faible. Pour que les non linéarités deviennent suffisamment importantes, il est donc nécessaire de fonctionner avec des signaux de très fortes amplitudes. Plusieurs autres phénomènes viennent alors se greffer. Tout d'abord la tension maximale applicable à l'entrée est limitée par les phénomènes de claquage du TEC sur la grille et le drain. Par ailleurs, lorsque la tension d'entrée augmente, la variation de la capacité grille-source C_{gs} avec la tension grille-source V_g et l'effet de détection sur la grille deviennent de plus en plus importants. L'importance de ces deux derniers phénomènes croît avec la tension hyperfréquence appliquée ; leur effet sera d'augmenter de façon significative les pertes de puissance à l'entrée et donc de diminuer le rendement de multiplication.

Avant d'effectuer une étude approfondie de tous ces phénomènes mettant en jeu des équations complexes, il est intéressant, grâce à une étude simplifiée, de définir, même de façon approchée, les performances limites du dispositif.

C'est ce que nous ferons dans la première partie de ce chapitre. Nous présenterons ensuite une modélisation numérique qui nous permettra de tenir compte, de façon plus exacte, de l'ensemble des phénomènes mis en jeu. Nous discuterons alors des résultats obtenus en les comparant à ceux donnés par la théorie simplifiée. Nous comparerons enfin les performances prévues théoriquement à celles fournies par l'expérience.

Nous supposerons connu, dans toute cette étude, le principe de fonctionnement et les principales propriétés électriques du TEC en ASGA. Ceux-ci sont en effet décrits en détail dans de très nombreuses publications [1] ; [2] ; [3] . [4] .

I.2 APPROCHE SIMPLIFIEE DU PROBLEME

1.2.1. ETUDE DE CAS LIMITE

Il est évident que le choix de la polarisation de grille joue un rôle important dans la détermination des harmoniques du signal de sortie et donc du rendement de multiplication. Ainsi, il est intéressant d'étudier les propriétés en multiplication du TEC en fonction de la polarisation continue, V_{gso} , appliquée entre la grille et la source. On peut espérer alors définir les conditions et les zones de fonctionnement les plus intéressantes.

Afin de bien mettre en évidence les phénomènes essentiels, nous ferons, dans cette première étape, un certain nombre d'hypothèses simplificatrices. C'est ainsi que nous négligerons :

- les résistances d'accès,
- les effets paramétriques liés à la variation de la capacité d'entrée grille-source avec la tension V_g .
- la variation du courant drain-source avec la tension drain-source V_d (il en résulte que la conductance de sortie est supposée nulle).
- les couplages entre l'entrée et la sortie liés à la présence de la capacité grille-drain, C_{gd} .
- le courant détecté par la diode Schottky grille-source.

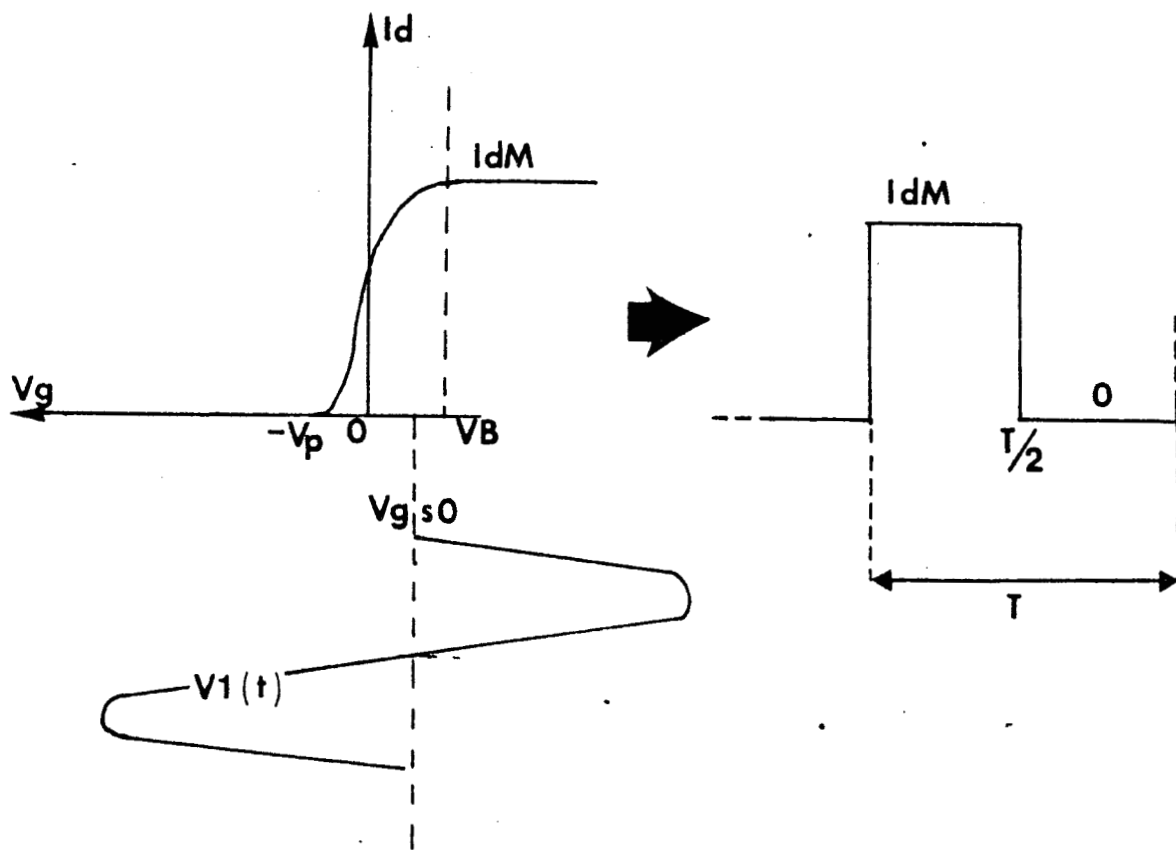


Figure 2 : Caractéristiques de transfert (tension d'entrée V_1 vers le courant de sortie I_d) pour V_{gs0} proche de V_B .



Nous admettrons par ailleurs que la tension sinusoïdale appliquée à l'entrée V_1 est beaucoup plus grande que $V_p + V_B$ où $-V_p$ est la tension de pincement du TEC utilisé et V_B la hauteur de la barrière Schottky entre le semiconducteur et le contact de grille.

La plupart des phénomènes négligés se traduiront par une dissipation de puissance supplémentaire. Il en résulte que les performances théoriques que nous obtiendrons doivent être considérées comme des performances limites ou plus exactement comme donnant un ordre de grandeur des résultats que l'on peut espérer obtenir avec un TEC en multiplication de fréquence.

1.2.1.1. 1er cas : $V_{gso} \neq V_B$.

Supposons que la tension continue de polarisation grille-source, V_{gso} , soit supérieure à la tension de pincement, $-V_p$, ou plus précisément proche de V_B . Il est à noter que V_{gso} ne pourra être supérieure à V_B si l'on veut limiter le courant grille-source à des valeurs suffisamment faibles afin d'éviter des risques de claquage.

Si on applique un signal sinusoïdal de très forte amplitude V_1 ($V_1 \gg V_p + V_B$) sur la grille, l'évolution temporelle du courant drain-source I_d aura, comme nous l'avons représenté en figure 2 en première approximation la forme d'un créneau. En effet, compte tenu que $V_1 \gg V_p + V_B$, les temps de montée et de descente du signal peuvent être considérés comme négligeables. Une simple transformation de Fourier permet alors le calcul des différentes harmoniques du courant drain-source I_n aux différentes fréquences $f = nf_0$.

On a :

$$\left. \begin{aligned} I_n &= \frac{2 \cdot I_{dM}}{\pi \cdot n} && \text{si } n \text{ impair} \\ I_n &= 0 && \text{si } n \text{ pair} \end{aligned} \right\} \quad (1)$$

où n est le rang de l'harmonique et I_{dM} la valeur maximale du courant drain-source en régime de saturation (c'est à dire obtenu pour $V_{gso} \neq V_B$).

Pour en déduire l'expression de la puissance de sortie, deux cas peuvent être envisagés :

Premièrement, supposons que l'impédance de sortie soit purement réelle (charge résistive, notée R_c).

Alors, la puissance de sortie, notée P_n , pour l'harmonique de rang n peut facilement s'écrire sous la forme :

$$P_n = \frac{R_c I_n^2}{2} \quad (2)$$

Soit encore en remplaçant I_n par l'expression (1)

$$\left. \begin{aligned} P_n &= \frac{2 R_c I_{dM}^2}{\pi^2 n^2} && \text{si } n \text{ est impair} \\ P_n &= 0 && \text{si } n \text{ est pair} \end{aligned} \right\} \quad (3)$$

Il s'agit maintenant de rendre maximale cette puissance de sortie pour obtenir le meilleur rendement de multiplication possible. Pour un TEC donné, I_{dM} est fixé ; on ne peut qu'essayer d'augmenter la valeur de R_c .

Cependant, si l'on veut que le courant drain-source soit indépendant de la tension drain-source, il faut et il suffit* que :

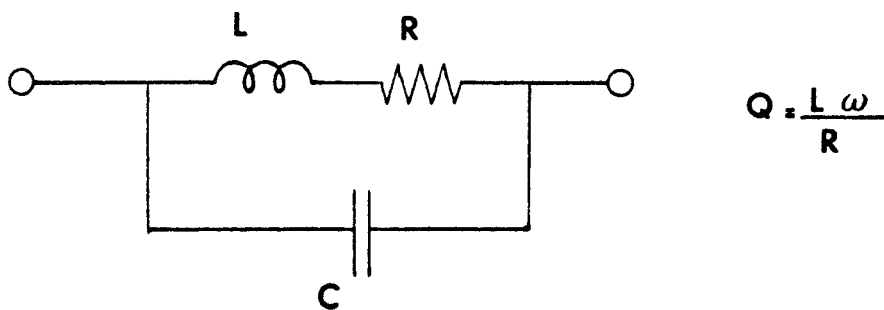
$$R_c I_1 \leq V_{do} \quad (4)$$

où V_{do} est la tension continue de polarisation du drain et I_1 le module du courant drain-source au fondamental.

En remplaçant I_1 dans l'égalité (4) par l'expression (1), nous définissons ainsi une résistance de charge maximale, qui devrait être optimale et que nous noterons R_{Cmax} . On obtient :

$$R_{Cmax} = \frac{V_{do} \cdot \pi}{2 \cdot I_{dM}} \quad (5)$$

* Il est important de noter que cette affirmation (conduisant à l'inégalité (4)) n'est vraie que dans la mesure où la tension de sortie à la fréquence fondamentale est beaucoup plus importante qu'aux fréquences harmoniques (hypothèse assez réaliste compte tenu de la loi en $1/n$ présentée par la relation (1)).



$$Q = \frac{L\omega}{R}$$

Figure 3 : Schéma électrique d'un circuit bouchon.



La puissance maximale s'exprime alors de la façon suivante :

$$P_{n\max} = \frac{V_{do} \cdot I_{dM}}{\pi} \cdot \frac{1}{n^2} \quad \text{pour } n \text{ impair} \quad (6)$$

On remarque donc un comportement du TEC proche du type classe B pour le fondamental. Par ailleurs, cette puissance de sortie est inversement proportionnelle au carré de n , soit donc une évolution fréquentielle en -20 db/décade.

Le cas de charge résistive ayant été abordé, nous considérons maintenant une charge dont l'impédance varie en fonction de la fréquence. Nous avons choisi ici pour sa simplicité, un circuit de charge du type bouchon. Ce circuit, par son rôle filtrant, nous permettra également de sélectionner une raie du spectre de sortie et d'étudier les possibilités d'un multiplicateur délivrant sa puissance de sortie à une seule fréquence f_{ns} .

Soit le circuit de la figure 3 où f_r est la fréquence de résonance du filtre, choisie égale à celle de l'harmonique ns considérée, du signal de sortie.

On a $f_r = 1/2 \pi \sqrt{L_s C}$ et Q , le coefficient de qualité, est égal à $L_s \omega / R_s$.

L'impédance Z_{cc} du filtre varie en fonction de la fréquence et on a notamment :

$$\text{et } \begin{cases} Z_{cc} = (Q^2 + 1) R_s & \text{si } f = f_r = ns \cdot f_0 \\ Z_{cc} \neq R_s & \text{si } f = f_0 \text{ et } ns \gg 1 \end{cases} \quad (7)$$

Si l'on choisit pour valeur de R_s , $R_{C\max}$ définie par la relation (5), la puissance de sortie peut alors s'écrire :

$$P_1 = \frac{V_{do} \cdot I_{dM}}{\pi} \quad (8-1)$$

$$P_{ns} = \frac{(Q^2 + 1) R_s}{R_{C\max}} \cdot \frac{P_1}{ns^2} \quad (8-2)$$

$$\text{Soit si } R_s = R_{C\max} ; P_{ns} = \frac{(Q^2 + 1) P_1}{ns^2} \quad (8-3)$$

Les relations (8-2) et (8-3) étant données pour n_s impair.

P_{n_s} est proportionnelle à $Q^2 + 1$ et pour l'augmenter, il suffit de choisir un circuit résonnant de coefficient de qualité très élevée. On est cependant limité dans cette voie, car pour que le courant drain reste indépendant de la tension drain, en première approximation, il faut, compte tenu que la tension à la fréquence harmonique de sortie n'est plus négligeable, que :

$$(1 + Q^2) \cdot R_s \cdot I_{n_s} \leq V_{do} \quad (9)$$

Soit encore en tenant compte du fait que $R_{Cmax} = R_s$ ainsi qu'en utilisant les relations (1) et (5) :

$$Q \leq \sqrt{n_s - 1} \quad (10-1)$$

Notons cependant que R_{Cmax} constitue la valeur maximale de R_s . Il est possible de choisir des valeurs de R_s plus faibles pour être en mesure d'utiliser des circuits résonnants de coefficient de qualité plus élevée.

Dans le cas où R_s est inférieure à R_{Cmax} , compte tenu de l'égalité (9) on a :

$$(1 + Q^2) R_s \leq n_s R_{Cmax} \quad (10-2)$$

soit

$$Q_{max} \leq \sqrt{n_s \cdot \frac{R_{Cmax}}{R_s} - 1} \quad (10-3)$$

D'après les équations (8-2) et (10-2), la puissance maximale que l'on peut obtenir à l'harmonique n est alors donnée par la relation :

$$P_{n_s} = P_1 \cdot 1/n_s \quad \text{pour } n_s \text{ impair} \quad (11)$$

La puissance de sortie P_{n_s} devient donc dans le cas d'une charge résonnante proportionnelle à l'inverse de n_s .

Nous venons de donner un ordre de grandeur de la puissance fournissable par un TEC en régime fortement non linéaire dans le cas où V_{gso} est proche de V_B et pour deux types de charges à la sortie.

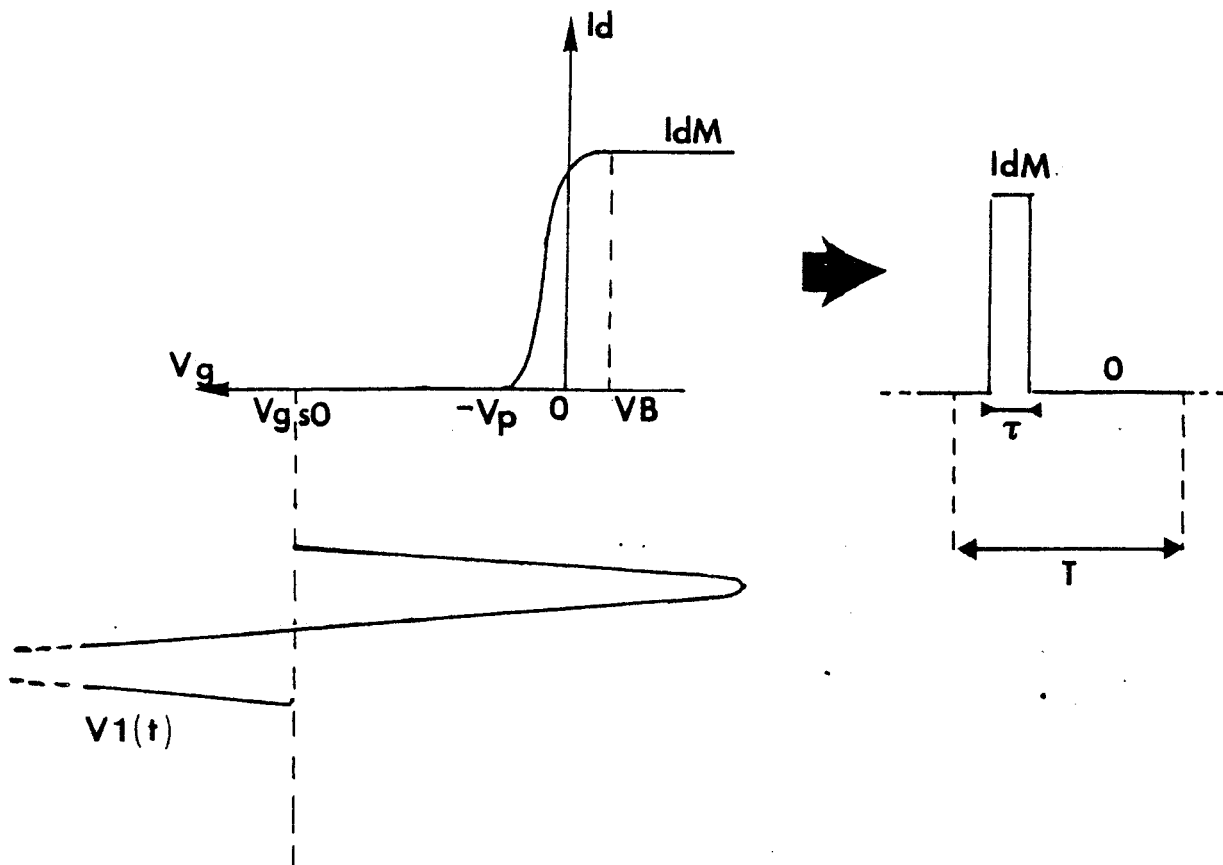


Figure 4 : Caractéristiques de transfert (tension d'entrée V_1 vers le courant de sortie I_d) pour V_{gs0} inférieure à $-V_p$.



Etudions maintenant un deuxième cas limite de polarisation de la grille susceptible de donner lieu à des performances peut être plus intéressantes.

1.2.1.2. 2ème cas : $V_{gso} \ll -V_p$

Nous supposons maintenant que la tension de polarisation de grille V_{gso} est très largement inférieure à la tension de pincement. Dans ce cas, comme le montre simplement la figure 4, l'allure du signal courant drain-source a la forme d'un créneau dont la largeur τ dépend de la tension de pincement, de la tension de polarisation de grille V_{gso} et de l'amplitude V_1 de la tension hyperfréquence.

Dans la mesure où V_1 est très grand devant $V_p + V_B$ les temps de montée et de descente sont en effet négligeables. Le calcul de la transformée de Fourier de ce courant est donc très simple et l'on peut déterminer comme précédemment les différentes harmoniques du courant drain-source. On obtient :

$$I_n = \frac{2 \cdot \sin \pi f_o \tau n}{n \cdot \pi} \cdot I_{dM} \quad (12)$$

Si l'on fait tendre τ vers 0, le courant I_n ne dépend plus de la fréquence.

$$I_n = 2 \cdot f_o \cdot \tau \cdot I_{dM} \quad (13)$$

$\tau \rightarrow 0$

Ainsi, le spectre du signal de sortie est plat. Malheureusement, τ tendant vers 0, le courant et donc la puissance de sortie P_n tendront également vers 0.

Comme précédemment, le but est de rendre P_n aussi grande que possible à un harmonique donné ns . Pour ce faire, on peut agir sur la durée τ de l'impulsion correspondant au courant drain en ajustant le rapport V_1/V_{gso} de façon à égaler $\sin ns \pi f_o \tau$ à 1.

Ainsi I_n est rendu maximal et est égal à :

$$I_{ns} = \frac{2 I_{dM}}{ns \cdot \pi} \quad (14)$$

On note que pour l'harmonique de sortie n s, nous retrouvons le même résultat que celui prévu par la relation (1) correspondant au premier cas considéré ($V_{gso} \neq V_B$). Nous pouvons donc effectuer le même raisonnement que précédemment pour calculer la puissance de sortie dans le cas d'un accord sélectif ou dans le cas d'un accord apériodique résistif.

Les performances à la fréquence harmonique de sortie sont donc équivalentes. Par contre, compte tenu du terme $\sin \pi f_0 \tau n$ dans l'expression du courant de sortie (qui à la fréquence fondamentale est $\ll 1$), la puissance développée à la fréquence fondamentale et aux autres fréquences harmoniques est beaucoup plus faible. Le spectre est plus plat. Le filtrage sélectif de la fréquence de sortie sera donc plus facile et le taux de rejection des autres harmoniques beaucoup plus important.

1.2.2. INFLUENCE DES PHENOMENES PHYSIQUES NEGLIGES

Au terme de cette étude fondée sur des hypothèses simplificatrices très simples, il apparait possible d'obtenir entre drain et source une puissance de sortie aux différentes harmoniques de rang n , n^2 fois plus faible que la puissance récoltée à la fréquence d'entrée. Cette puissance peut être augmentée en accordant le circuit de sortie sur une harmonique donnée et des puissances n fois plus faibles que celle obtenue à la puissance fondamentale peuvent alors être obtenues.

Si, compte tenu des hypothèses utilisées, il faut considérer ces résultats avec circonspection, ils constituent néanmoins des repères précieux permettant une estimation des performances envisageables avec un multiplicateur de fréquence à TEC.

Différents mécanismes physiques négligés jusqu'ici vont bien entendu limiter les puissances obtenues précédemment. Mais, la théorie simplifiée précédente constitue une base de travail appréciable pour étudier la façon dont ces mécanismes interviennent. C'est ce que nous nous proposons de montrer maintenant.

1.2.2.1. Etude de l'influence des résistances d'accès.

Dans le cadre de la théorie simplifiée précédente, il est possible d'appliquer une tension hyperfréquence importante entre grille et source sans pratiquement fournir de puissance puisque les résistances d'accès sont supposées nulles.

Le gain G présenté par le TEC à la fréquence fondamentale d'entrée peut théoriquement atteindre l'infini et il en est de même du rendement de multiplication.

Compte tenu des résistances d'accès, le gain G est en réalité limité et ceci d'autant plus qu'il nous faut travailler avec des tensions hyperfréquences importantes si l'on veut obtenir les non linéarités nécessaires à la multiplication. L'amplificateur constitué par le TEC à la fréquence fondamentale est pratiquement saturé et le gain G n'excède pas quelques dBs.

Lorsqu'aucun accord n'est effectué à la sortie, le rendement de multiplication est égal à G/n^2 , mais il pourrait être égal à G/n si un circuit sélectif est utilisé pour accorder la sortie à la fréquence harmonique désirée. En réalité, nous nous proposons de montrer que ce résultat est optimiste dans la mesure où le courant drain-source varie avec la tension drain-source.

1.2.2.2. Influence de la variation de I_d avec la tension drain V_d .

Les calculs ont été effectués en admettant que I_d ne varierait pas avec V_d . Cette hypothèse n'est valable que si V_{do} est grand devant la tension de déchet V_{so} . En conséquence, il y a lieu de rectifier l'inégalité (4) et les relations (5), (6) et (8) en remplaçant V_{do} par $(V_{do} - V_{so})$. Compte tenu des ordres de grandeur de V_{so} (0,5 à 1 volt) et de V_{do} (3 à 6 volts) il en résulte une diminution par rapport à celles prévues par les relations (6) et (11) de la puissance de sortie au fondamental mais aussi aux harmoniques variant entre 10 et 30 %.

Un autre effet sans doute plus important résulte du fait que même au-delà de la tension de déchet, le courant drain-source I_d augmente légèrement avec V_d . Ce phénomène se traduit par l'apparition d'une conductance moyenne drain-source notée \bar{g}_d (non nulle mais différente du g_d classique du TEC) qui est susceptible d'absorber une partie de la puissance de sortie tant à la fréquence fondamentale qu'aux fréquences harmoniques.

Si la résistance de sortie est R_c , le facteur de réduction de la puissance de sortie est $1/(1 + R_c \cdot \bar{g}_d)^2$

Dans le cas où il n'y a pas d'accord à la sortie et où R_c est donnée par la relation :

$$R_c = R_{cmax} = \frac{(V_{do} - V_{so}) \pi}{2 I_{dM}} \quad (15)$$

on peut donner un ordre de grandeur du facteur de réduction. Pour un TEC classique de 1 mm de largeur de grille, R_{cmax} est de l'ordre de 20 Ω , alors que \bar{g}_d est de quelques ms, il en résulte une perte de puissance dans ce cas de 10 à 15 %.

L'effet est cependant plus important si l'on utilise un accord à la fréquence harmonique de sortie. La partie réelle de l'impédance Z_{cc} du filtre à l'harmonique ns est alors beaucoup plus élevée. Nous avons vu que sa valeur maximale, compte tenu de l'inégalité (9) est en effet égale à $ns \cdot R_{cmax}$. Le facteur de réduction est alors : $1/(1 + ns \cdot R_{cmax} \cdot \bar{g}_d)^2$.

Ainsi, lorsque ns augmente, une partie de plus en plus importante de la puissance est absorbée dans la conductance \bar{g}_d . Un raisonnement simple montre que pour $ns \geq \frac{1}{R_{cmax} \bar{g}_d}$ il faut limiter la valeur de la résistance de sortie à l'harmonique ns à la valeur de $1/\bar{g}_d$. La puissance recueillie est alors maximale et est égale à :

$$P_{ns} = \frac{I_{ns}^2}{8 \bar{g}_d} = \frac{1}{2 \pi^2 ns^2 \bar{g}_d} I_{dM}^2 \quad (16)$$

On constate donc que pour les harmoniques les plus élevées, la puissance recueillie à l'harmonique ns reste toujours proportionnelle à $1/n^2$, le coefficient de proportionnalité étant cependant plus important que dans le cas de la relation (6).

1.2.2.3. Influence du temps de montée et de descente du courant drain.

Afin de simplifier les calculs, nous avons jusqu'ici considéré comme négligeable le temps de montée τ_m et de descente τ_d du courant drain. Cette hypothèse n'est valable que si V_1 est beaucoup plus grand que $V_p + V_B$. Or V_1 est limité par la tension de claquage du transistor. Par ailleurs, $V_p + V_B$ est forcément fini. Il en résulte que τ_m et τ_d ne sont jamais vraiment négligeables. Ainsi, l'amplitude des harmoniques sera en pratique modifiée par rapport à l'amplitude prévue théoriquement.

De la même façon, nous avons négligé le temps de transit τ_t des électrons sous la grille en admettant que I_d suit instantanément les variations de V_g . En réalité, le temps de retard entre courant et tension

Charge résistive

■ $V_{gso} \neq V_B$

$$P_n = \frac{(V_{do} - V_{so}) I_{dM}}{\pi} \cdot \frac{1}{n^2} \cdot \frac{1}{(1 + \bar{g}_d \cdot R_{cmax})^2}$$

$$R_{cmax} = \frac{(V_{do} - V_{so}) \pi}{2 I_{dM}}$$

Polarisation : V_{do} ; $I_{dM}/2$

■ $V_{gso} < -V_p$

V_{gso} choisie tel que $\omega = 1/2 f_o ns$

$$P_{ns} = \frac{(V_{do} - V_{so}) I_{dM}}{\pi} \cdot \frac{1}{ns^2} \cdot \frac{1}{(1 + \bar{g}_d \cdot R_{cmax})^2}$$

Polarisation : V_{do} ; $I_{dM} \cdot \tau / T_o$

Charge active

$$Q < \sqrt{\frac{R_{cmax} \cdot ns}{R_s} - 1}$$

$$ns < \frac{1}{R_{cmax} \cdot \bar{g}_d} \quad P_{ns} = \frac{(V_{do} - V_{so}) I_{dM}}{\pi} \cdot \frac{1}{ns} \cdot \frac{1}{(1 + \bar{g}_d \cdot R_{cmax} \cdot ns)^2}$$

$$ns > \frac{1}{R_{cmax} \cdot \bar{g}_d} \quad P_{ns} = \frac{I_{dM}^2}{2 \pi^2 \bar{g}_d} \cdot \frac{1}{ns^2}$$



TABEAU I : Récapitulatif des formules obtenues dans la théorie simplifiée.

est de l'ordre de τ_t (c'est à dire d'une dizaine de picosecondes pour un TEC de longueur de grille de 1μ). Donc, on ne peut espérer produire des harmoniques de fréquence très supérieure à $1/2\pi\tau_t$, c'est à dire à la fréquence de coupure en courant du transistor.

1.2.2.4. Influence du courant direct traversant la diode Schottky grille-source.

Lorsque la tension instantanée appliquée entre grille-source devient de l'ordre de V_B ou supérieure à cette valeur, le courant grille peut devenir très important. Un courant détecté produit par la tension hyperfréquence apparaît, et ce courant dissipe une partie importante de la puissance d'entrée. On peut représenter simplement ce phénomène en plaçant en parallèle sur la capacité grille-source une conductance g_{diode} dont la valeur dépend de l'amplitude de la tension hyperfréquence sinusoïdale V_1 et de la tension continue V_{gso} apparaissant entre la grille et la source.

Plus V_{gso} est élevé, plus pour une valeur de V_1 donné, le courant détecté I_{cdiode} et la conductance g_{diode} sont importants. Lorsque g_{diode} et I_{cdiode} croient, une partie de plus en plus importante de la puissance d'entrée à la fréquence fondamentale est absorbée, et il en résulte une diminution importante du rendement de multiplication.

Cet effet sera donc beaucoup plus important dans le cas où la polarisation continue de la grille est de l'ordre de V_B (1er cas étudié) que dans le second cas étudié où V_{gso} est inférieur à $-V_p$ et où, par conséquent, le courant détecté I_{cdiode} et g_{diode} sont pratiquement négligeables

1.2.3. TABLEAU RECAPITULATIF

Nous résumons dans le tableau I les différentes formules obtenues pour la puissance de sortie aux différentes harmoniques en tenant compte du facteur correctif lié à l'existence de la tension de déchet V_{so} et d'une conductance de sortie \bar{g}_d . Ces résultats sont donnés dans les deux cas de polarisation étudiés ($V_{gso} \neq V_B$ et $V_{gso} < -V_p$) et pour deux types de charges (résistives et sélectives).

Afin d'obtenir un ordre de grandeur des puissances que l'on peut espérer obtenir, nous avons effectué quelques applications numériques correspondant à un TEC typique de 400μ de largeur. Les résultats sont représentés

Valeurs des paramètres employés :

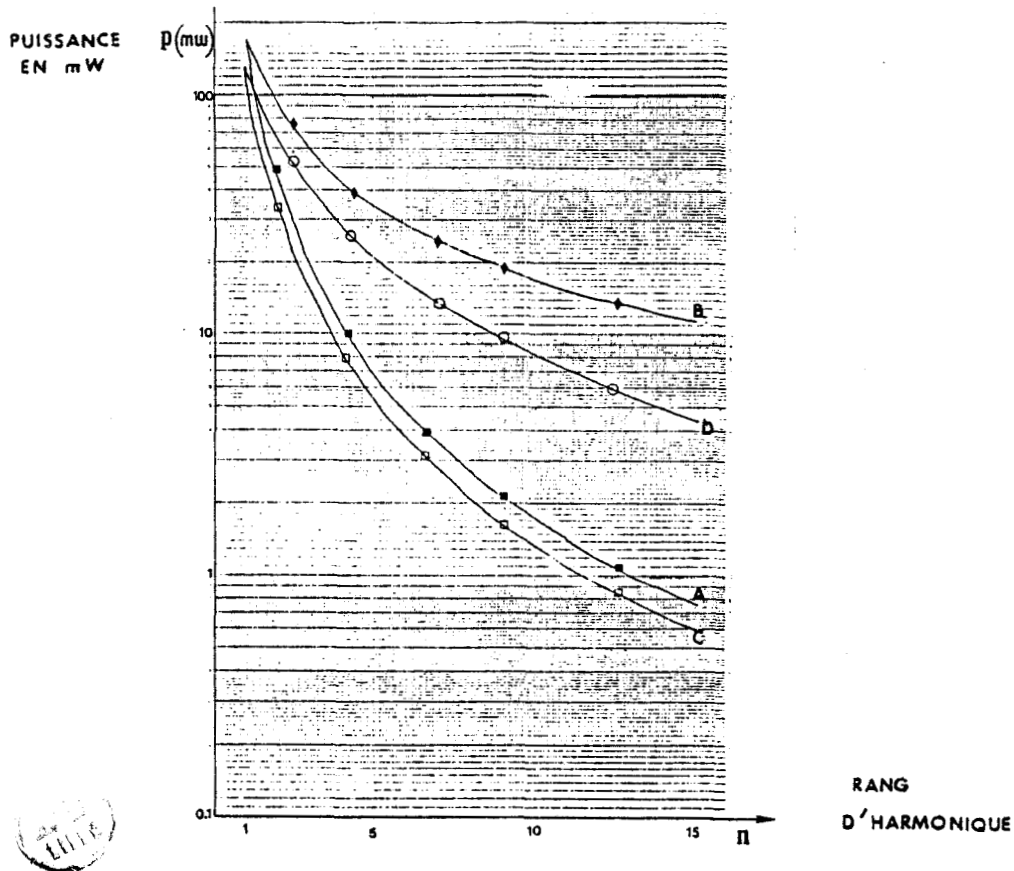
$$V_{so} = 0,6 \text{ v}$$

$$V_{do} = 3,6 \text{ v}$$

$$I_{dM} = 150 \text{ mA}$$

$$\bar{g}_d = 2 \text{ mS}$$

$$R_{cmax} = 31,5 \Omega$$



A : Puissance de sortie sur une résistance (on néglige l'effet de \bar{g}_d et $V_{so} = 0$)

C : Puissance de sortie sur une résistance (on tient compte de \bar{g}_d et $V_{so} = 0,6 \text{ v}$)

B : Puissance de sortie sur une charge sélective (on néglige l'effet de \bar{g}_d et $V_{so} = 0$)

D : Puissance de sortie sur une charge sélective (on tient compte de \bar{g}_d et $V_{so} = 0,6 \text{ v}$)

Figure 5 : Applications numériques des différentes formules du Tableau I obtenues pour la puissance de sortie.

en figure 5. Dans le cas d'une charge sélective, nous avons reporté pour chaque harmonique la puissance maximale susceptible d'être obtenue en supposant donc l'accord réalisé successivement à chaque harmonique.

On note que l'influence du \bar{g}_D sur la puissance de sortie aux harmoniques élevées est plus importante pour une charge réactive que pour une charge résistive. Par ailleurs, on voit qu'il est possible d'améliorer, de façon significative, la puissance de sortie (pour des rangs élevés) obtenue pour une charge résistive à l'aide d'un circuit bouchon.

1.2.4. CONCLUSION

Au terme de cette étude approchée de la multiplication de fréquence à partir d'un TEC, un certain nombre de conclusions peuvent maintenant être formulées sur le type de composant le plus performant dans ce mode de fonctionnement et sur les zones de polarisation les plus favorables.

En ce qui concerne le TEC, on peut remarquer que l'obtention de puissance élevée nécessite un I_{dM} aussi grand que possible. Par ailleurs, la conductance drain-source g_D doit être faible. Enfin, pour diminuer les temps de montée et de descente du courant drain, il faudrait que $V_p + V_B$ puisse être aussi faible que possible, tout en maintenant la tension de claquage de la grille à une valeur maximale.

Ces exigences sont bien sûr dans une certaine mesure contradictoires. Ainsi, pour augmenter I_{dM} , on peut augmenter l'épaisseur de la couche active et son dopage. Mais s'il en est ainsi, on augmente V_p et l'on diminue la tension de claquage.

L'optimisation d'un TEC pour la multiplication de fréquence n'est donc pas aisée, par ailleurs, dans la perspective d'une intégration monolithique il paraît difficile d'utiliser une couche épitaxiée différente pour le TEC multiplicateur et les TEC constituant les étages d'amplification ou de filtrage.

C'est pourquoi, nous nous limiterons dans ce travail à l'utilisation de TEC réalisé sur couches épitaxiées de caractéristiques usuelles.

La théorie de base effectuée permet, par ailleurs, de rechercher la zone de fonctionnement, i.e., de polarisation la plus intéressante. Dans le cas où $V_{gso} \neq V_B$, en toute rigueur, il n'apparaît possible que de produire des harmoniques impaires. De plus, la présence d'un courant détecté important dans la grille se traduit par une diminution importante du rendement de multiplication.

Dans le cas où $V_{gso} \ll -V_p$, la puissance susceptible d'être obtenue à l'harmonique considérée est du même ordre, mais la puissance de sortie à la fréquence fondamentale et aux autres harmoniques est généralement plus faible que dans le premier cas. Par ailleurs, le courant détecté par la grille étant négligeable, le rendement de multiplication est plus élevé. Enfin, pour une même puissance de sortie, la puissance continue fournie au TEC est plus faible (cf. Tableau I). Le fonctionnement correspondant au deuxième type de polarisation apparaît à tout point de vue plus avantageux, et c'est donc dans ces conditions que nous nous placerons pour réaliser notre multiplicateur.

Cependant, cette étude préliminaire et simplifiée ne suffit pas pour la conception d'un circuit monolithique de haute complexité. C'est pourquoi, dans le paragraphe suivant nous proposons un modèle non linéaire du transistor à effet de champ plus complet.

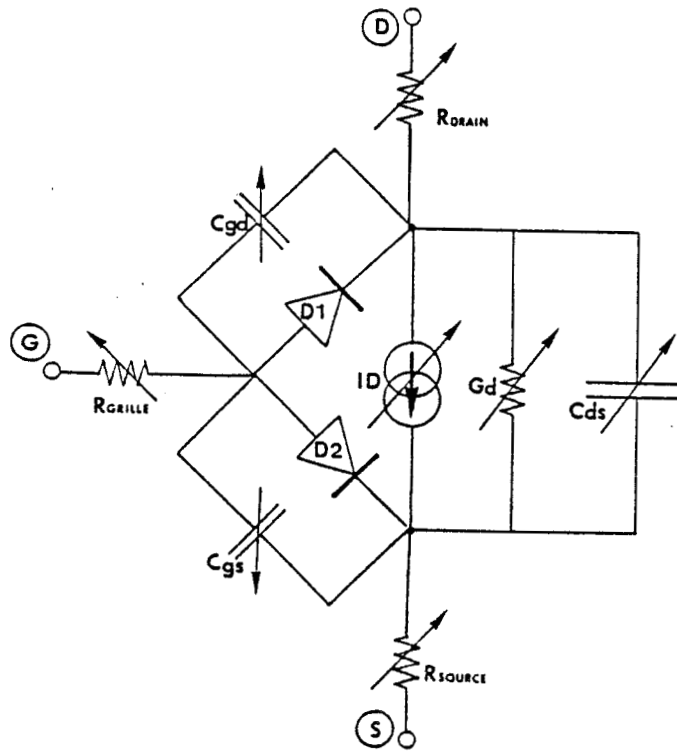


Figure 6 a : Modèle équivalent du TEC en régime non linéaire.

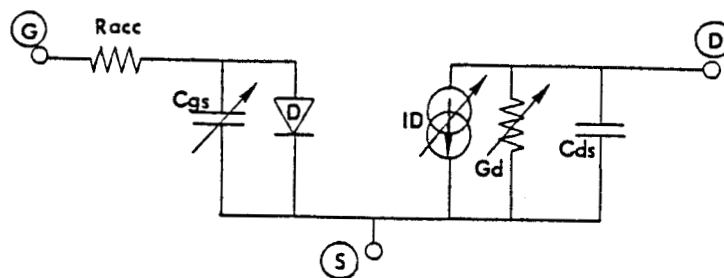


Figure 6 b : Modèle équivalent proposé.

I.3 MODELE NUMERIQUE DU TEC MONOGRILLE EN FORT SIGNAL

I.3.1. DESCRIPTION DU MODELE - Ref [5] [6] [7]

Considérons le schéma de la figure 6a classiquement utilisé pour représenter le fonctionnement d'un TEC monogrille en régime non linéaire. Des études antérieures nous permettent de penser qu'il est possible de simplifier un tel modèle sans pour autant perdre trop d'informations, surtout dans le cas d'un régime fortement non linéaire. Nous admettrons donc qu'un tel schéma peut se ramener au schéma de la figure 6b, correspondant à la représentation que nous étudierons.

Il apparaît dans ce modèle équivalent, l'existence de différentes sources de non linéarités, régies par les équations mathématiques suivantes :

* L'évolution de la capacité grille-source C_{gs} en fonction de la tension grille-source V_g .

Nous prenons ici les équations classiques de la capacité d'une barrière Schottky.

$$C_{gs}(V_g) = C_{gs_0} (1 + V_p/V_B)^{-\gamma} \quad \text{pour } V_g < -V_p$$

$$C_{gs}(V_g) = C_{gs_0} (1 - V_g/V_B)^{-\gamma} \quad \text{pour } -V_p < V_g < V_B - \epsilon$$

$$C_{gs}(V_g) = C_{gs_0} \left(1 - \frac{(V_B - \epsilon)}{V_B}\right)^{-\gamma} \quad \text{pour } V_g > V_B - \epsilon$$

où V_B est la hauteur de barrière de potentiel du contact schottky

• V_p est la tension de pincement

• C_{gs_0} est la valeur de $C_{gs}(V_g)$ à V_g nulle

• ϵ est une petite variation de tension de l'ordre de 0,05 v. ϵ est utilisé de façon à éviter que $C_{gs}(V_g)$ tende vers l'infini quand V_g est supérieure à V_B .

• γ est un paramètre variant selon le profil de concentration en impuretés des couches utilisées. γ est typiquement compris entre 0,2 et 2.

* La deuxième non linéarité vient du courant grille-source de conduction qui peut devenir important pour des valeurs positives de tension grille-source.

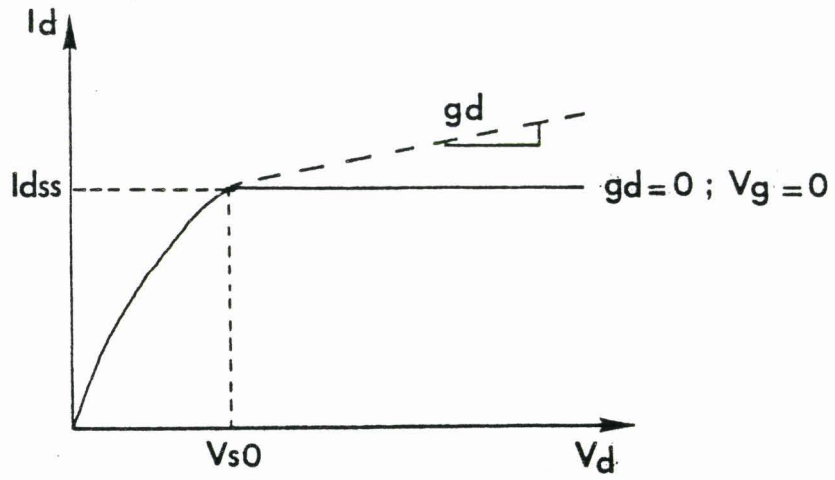


Figure 7 : Définition des paramètres I_{dss} , V_{so} , g_d à partir des caractéristiques statiques.



Ce courant s'exprime classiquement par :

$$I_c = I_{s0} (\exp (q/kT \cdot V_g/m) - 1) \quad (23)$$

où I_{s0} est le courant de saturation

m est le coefficient d'idéalité de la barrière schottky ($m > 1$).

* Enfin, la non linéarité la plus importante est donnée par l'évolution du courant drain-source en fonction de la tension grille-source V_g et la tension drain-source V_d .

$$(24) \quad \begin{aligned} I_d (V_d, V_g) &= I_{dss} (1 + V_g/V_p)^\alpha \text{th}(V_d/V_{s0}) + g_d(V_g)V_d \quad \text{Si } V_d > -V_p \\ I_d (V_d, V_g) &= 0 \quad \text{Si } V_g \leq -V_p \end{aligned}$$

où :

α est un paramètre variable selon le profil du dopage. Typiquement α est compris entre 1 et 3.

V_{s0} est la tension de déchet

g_d est la transconductance drain-source

I_{dss} est le courant de saturation pour V_g nulle et g_d nulle.

La figure 7 illustre la définition de V_{s0} , I_{dss} , et g_d .

Ces différentes équations décrivent les différents phénomènes intervenant dans le fonctionnement du TEC en régime fortement non linéaire. Elles font apparaître divers paramètres dont les valeurs peuvent être déterminées à partir des mesures des caractéristiques du composant.

Plusieurs méthodes de mesures existent pour la détermination de ces différents paramètres :

Tout d'abord les mesures en continu qui présentent quelques inconvénients :

- Les effets liés aux phénomènes de piégeage et de dépiégeage interviennent contrairement à ce qui se passe lors de l'apparition d'une tension hyperfréquence.

- Les caractéristiques électriques obtenues ne sont pas isothermes puisque la température du composant dépend de la puissance qui lui est appliquée (c'est à dire du point de polarisation).

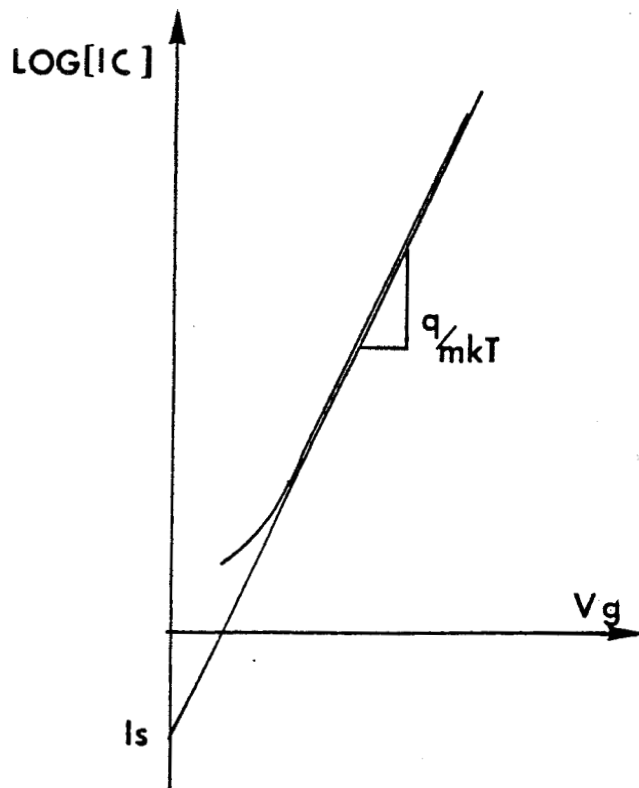


Figure 8 : Evolution du courant de grille en direct en fonction de V_g .



L'utilisation d'un traceur, si elle présente l'avantage d'une mesure instantanée, ne permet malheureusement pas d'éviter les phénomènes précédents.

Les mesures en régime impulsionnel de très courte durée permettent de s'affranchir de tous ces phénomènes. Le composant n'a, en effet, pas le temps durant la mesure de s'échauffer et donc de perturber celle-ci.

Malheureusement, les mesures sont peu commodes et par ailleurs leur précision laisse parfois à désirer, surtout lorsque l'on veut déterminer finement les non linéarités correspondant aux caractéristiques électriques.

C'est pourquoi la plupart des caractérisations effectuées reposeront sur des mesures de courant et de tension effectuées en continu malgré leurs inconvénients.

Dans le paragraphe suivant, nous exposerons donc, très succinctement les différentes méthodes de caractérisation utilisées.

1.3.2. CARACTERISATION D'UN TEC MONOGRILLE

La caractérisation consiste à soumettre l'échantillon à une série de mesures dans un ordre tel que l'on puisse tirer d'une mesure donnée le maximum d'informations. Ces mesures sont faites à l'aide d'un appareillage Hewlett Packard.

1.3.2.1. Détermination des résistances d'accès.

La méthode de détermination des résistances d'accès est basée simplement sur le relevé des caractéristiques courant grille-drain en fonction de la tension drain-source, $I_{gd}(V_d)$, puis courant grille-source en fonction de la tension drain-source $I_{gs}(V_d)$ et enfin de la résistance drain-source R_{ds} en fonction de la tension grille source, $R_{ds}(V_g)$. Il est ainsi possible de déterminer la résistance d'accès à la grille, notée R_{acc} où R_{acc} est égale à $R_{grille} + R_{source} + R_{canal}$.

1.3.2.2. Détermination du courant grille-source en polarisation directe ($V_d = 0$).

On utilise pour ce faire la loi théorique :

$$I_C = I_s \left(\exp\left(\frac{q}{m \cdot kT} V_g\right) - 1 \right) \quad (25)$$

Le tracé dans un système semilog, donne une évolution sensiblement linéaire du courant grille-source, comme le montre la figure 8. La pente a pour valeur $\frac{q}{m \cdot kT}$ (très peu différent de $40/m$ à la température de

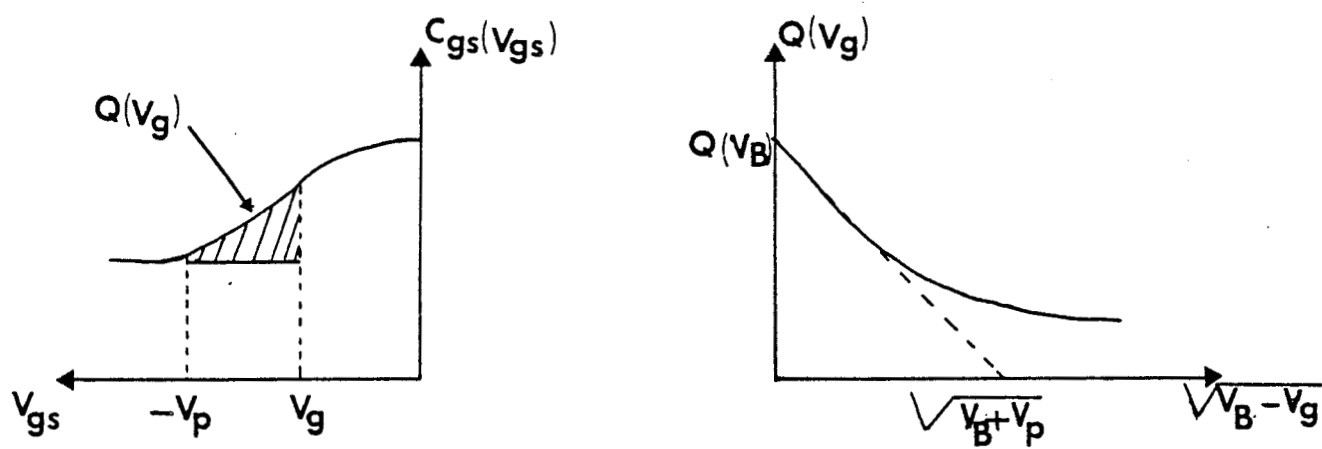


Figure 9 : Détermination de la tension de pincement.



300°K). Elle permet d'accéder à la mesure de m . L'extrapolation de la partie linéaire à tension V_g nulle fournit, en outre, le courant de saturation I_s et la hauteur de la barrière de potentiel V_B . En effet, connaissant I_s nous utilisons pour déterminer V_B la relation théorique :

$$I_s = ZLAT^2 \exp\left(-q \frac{V_B}{k \cdot T}\right) \quad (26)$$

où Z est la largeur du TEC

A la constante de Richardson $A : 8,7 \cdot 10^4 \text{ Am}^{-2} \text{ K}^{-2}$ pour l'AsGa

L la largeur du TEC

T 300°K

V_B Hauteur de la barrière Shottky.

1.3.2.3. Détermination de la capacité de grille ($V_d = 0$) - (f appareillage 500 MHz)

La mesure de l'évolution de la capacité C_{gs} en fonction de la tension grille-source V_g permet tout d'abord de déterminer l'exposant γ de la loi théorique :

$$C_{gs} = C_{gs_0} \left(1 - \frac{V_g}{V_B}\right)^{-\gamma} \quad (27)$$

ainsi que la valeur à zéro volt de C_{gs} : C_{gs_0}

Ensuite, le tracé de la charge $Q(V_g)$ emmagasinée sous la grille :

$$Q(V_g) = \int_{-V_p}^{V_g} (C_{gs}(V_{gs}) - C_{gs}(-V_p)) dV_{gs} \quad (28)$$

permet d'accéder à la connaissance de $V_B + V_p$ (par l'extrapolation de la courbe à charge nulle et donc connaissant V_B , de déterminer V_p la tension de pincement. Les courbes de la figure 9 illustrent ces équations.

1.3.2.4. Loi de transfert (Vgrille-source : fc^t (Idrain-source)).

Enfin, la détermination de la loi de transfert régissant l'évolution du courant drain-source en fonction de la tension grille-source nous permet de déduire les paramètres restant.

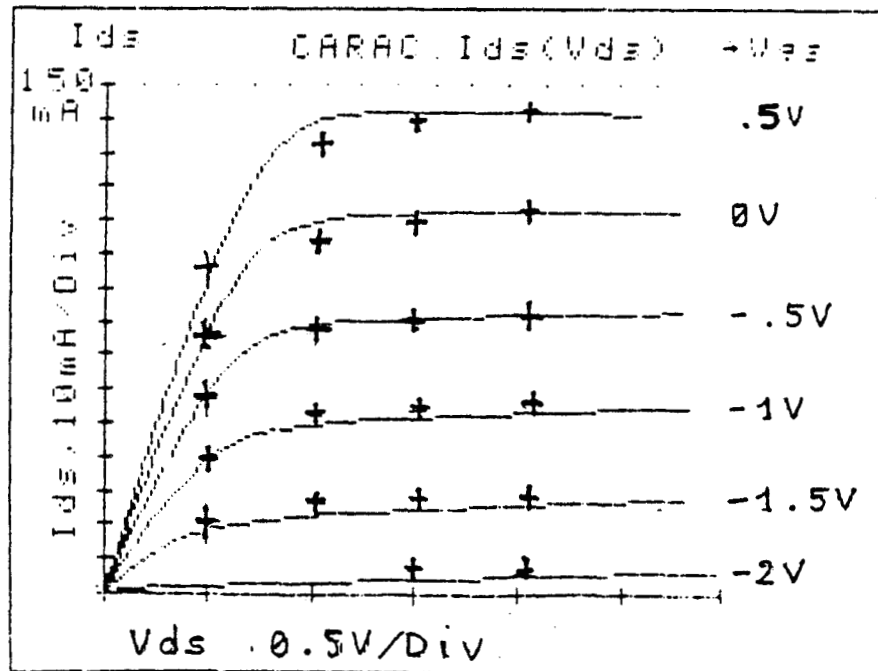


Figure 10 : Caractéristiques statiques mesurées (en trait plein) et calculées (croix) d'un NEC 720.

g_d : 4 mS	V_B : 0,711 v	α : 1,18
g_m : 60 mS	V_p : 2,2 v	γ : 0,5
R_{acc} : 7 Ω	V_{so} : 0,59 v	m : 1,09
C_{gso} : 0,66 pf	I_{dss} : 110 mA	
	I_{so} : 1,36 pA	



TABEAU II : Valeurs des paramètres mesurés du NEC 720.

Cette loi s'écrit sous la forme suivante :

$$\frac{I_d(V_g, V_d)}{I_d(V_d)} = \left(1 + \frac{V_g}{V_p}\right)^\alpha \quad \text{pour } V_g > -V_p \quad (29)$$

$$I_d(V_d) = (I_{dss} + g_d V_d) TH(V_d/V_{s0}) \quad (30)$$

I_{dss} le courant de saturation et V_{s0} la tension de déchet seront directement déduits du réseau de caractéristiques. En décrivant le courant drain-source $I_d(V_g, V_d)$ en fonction de la tension grille source V_g , on en déduit l'évolution de la transconductance g_m tel que :

$$g_m = \frac{d(I_d(V_g, V_d))}{d V_g} = \frac{\alpha}{V_p} \left(1 + \frac{V_g}{V_p}\right)^{\alpha-1} I_d(V_d) \quad (31)$$

En notant g_{m0} la valeur de g_m à V_g nulle on obtient :

$$g_m = g_{m0} \left(1 + \frac{V_g}{V_p}\right)^{\alpha-1} \quad \text{avec } g_{m0} = \frac{\alpha}{V_p} (I_d(V_d)) \quad (32)$$

Il apparaît donc de la relation (32), id est, de la valeur maximal de g_m , qu'il soit possible aisément de déterminer la valeur du paramètre α .

En dérivant le courant drain-source en fonction de V_d , nous obtenons l'expression de g_d^* .

$$g_d = \frac{d(I_d(V_g, V_d))}{d V_d} \quad (33)$$

Nous venons de présenter les différentes étapes permettant de caractériser un transistor à effet de champ du type monogrille. Nous les avons appliquées au cas du transistor N 720 fabriqué par NEC JAPON. La figure 10 montre le bon accord entre les mesures et notre modèle pour la caractéristique $I_d(V_d, V_g)$. Enfin, le tableau II nous donne la valeur mesurée des différents paramètres caractéristiques de ce TEC.

Les équations mathématiques régissant notre modèle étant posées, et la méthode de caractérisations pour mesurer les différents paramètres intrinsèques du TEC mis en jeu, étant exposée, nous allons développer, dans le paragraphe suivant, le traitement numérique nécessaire pour simuler le fonctionnement du TEC en régime fortement non linéaire.

* La détermination de g_d à partir de la caractéristique statique et de la relation (33) peut être fortement erronée compte tenu de l'échauffement du TEC lorsque l'on augmente V_d . C'est pourquoi il est préférable d'utiliser ici la valeur de g_d déterminée en hyperfréquence.

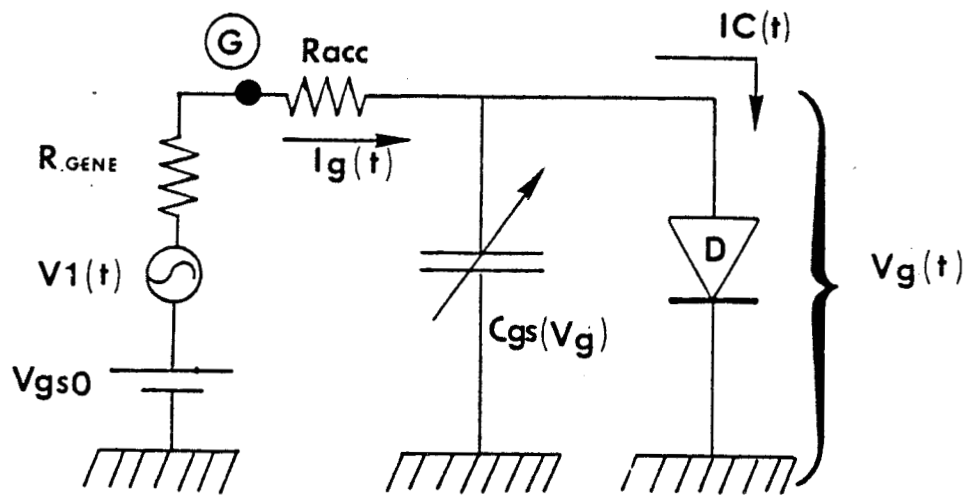


Figure 11 : circuit d'entrée du TEC multiplicateur.



1.3.3. TRAITEMENT NUMERIQUE

Dans ce paragraphe, nous considérons une excitation à l'entrée du TEC du type sinusoïdal, notée $V_1(t)$ et s'écrivant sous la forme :

$$V_1(t) = V_1 \cos \omega_0 t \quad (34-1)$$

où ω_0 est la fréquence de ce signal. Cette excitation est fournie en pratique par un générateur hyperfréquence de résistance interne, $R_{\text{géné}}$ et dont la puissance maximale délivrable est donnée par la relation (34-2) :

$$P_e = \frac{V_1^2}{8 R_{\text{géné}}} \quad (34-2)$$

A cette excitation sinusoïdale nous superposons un générateur continu de tension V_{g0} .

Dans ces conditions, toutes les grandeurs, tensions et courants deviennent des fonctions du temps. Le but ici est de déterminer le signal de sortie $V_d(t)$ en fonction de $V_1(t)$. Etant donnée la topologie simple de notre modèle, il nous est possible de traiter séparément l'entrée et la sortie en régime dynamique.

1.3.3.1. Le circuit d'entrée

La topologie du circuit d'entrée est décrite sur la figure 11. Les équations différentielles régissant le circuit sont :

$$I_{gs}(t) = C_{gs}(V_g(t)) \frac{d V_g(t)}{dt} + I_c(t) \quad (35)$$

$$V_g(t) - (V_1(t) + V_{gs0}) = - R_{gt} I_{gs}(t) \quad (36)$$

$$I_c(t) = I_s \left(\exp\left(40 \frac{V_g(t)}{m}\right) - 1 \right) \quad (37)$$

où $R_{gt} = R_{acc} + R_{géné}$

En remplaçant $I_{gs}(t)$ dans l'équation (36) par l'expression (35) ce système de trois équations peut se mettre sous la forme suivante :

$$R_{gt} C_{gs}(V_g(t)) \frac{d V_g(t)}{dt} + R_{gt} I_c(t) + V_g(t) = V_1(t) + V_{gs0} \quad (38)$$

$$I_c(t) = I_s \left(\exp\left(40 \frac{V_g(t)}{m}\right) - 1 \right) \quad (39)$$

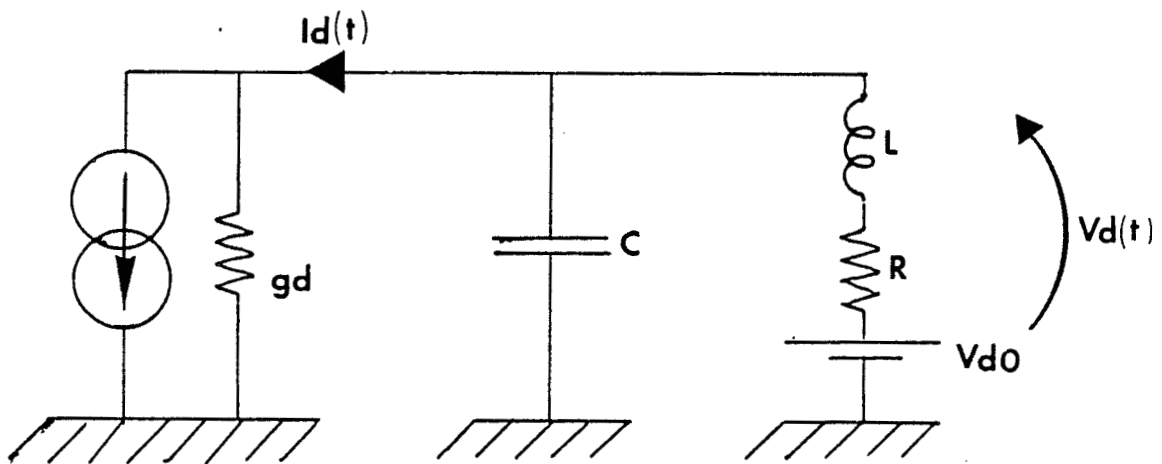


Figure 12 : Circuit de sortie du TEC multiplicateur.



Pour résoudre ce type d'équation, il est intéressant, dans un premier temps, de discrétiser la variable temps t de façon à ce que $t = l \Delta t$, l étant un indice. Ainsi, les équations (38) et (39) peuvent s'écrire en fonction de l sous la forme :

$$Rgt Cgs(V_g(l)) \frac{V_g(l) - V_g(l-1)}{\Delta t} + Rgt I_c(l) + V_g(l) = V_1(l) + V_{gs0} \quad (40)$$

$$I_c(l) = I_s \left(\exp\left(40 \frac{V_g(l)}{m}\right) - 1 \right) \quad (41)$$

Δt étant une fraction aussi petite que possible de la période T_0 .

Nous obtenons ainsi un système d'équations dites transcendantes, id est, il est impossible d'exprimer clairement $V_g(l)$ en fonction de $V_1(l)$. Il existe de nombreuses méthodes pour résoudre ce type d'équation. Nous prendrons la plus simple. Elle consiste à écrire l'une des équations à un instant $l-1$ en laissant l'autre à l'instant l . Les équations (40) et (41) s'écrivent donc sous la forme d'une équation explicite en $V_g(l)$:

$$V_g(l) = \frac{(V_1(l) + V_{gs0}) + Rgt Cgs(V_g(l-1)/\Delta t) - Rgt(I_{s0}(\exp(40 \frac{V_g(l-1)}{m}) - 1))}{1 + Rgt Cgs/\Delta t} \quad (42)$$

Nous avons ainsi l'expression de $V_g(l)$ en fonction de $V_1(l)$ et $V_g(l-1)$. Le cas du circuit d'entrée est donc résolu, nous pouvons aborder le cas du circuit de sortie.

1.3.3.2. Circuit de sortie

Nous considérons ici une charge du type circuit bouchon. De cette façon, nous pourrions traiter à la fois le cas de la charge purement réelle, en annulant L et C et le cas d'une charge filtrante. La capacité C_{ds} drain-source sera comprise dans la capacité de la charge. La topologie du circuit de sortie est décrite en figure 12. Comme précédemment, nous en déduisons les équations différentielles :

$$V_d(t) + R.C. \frac{d V_d(t)}{dt} + LC \frac{d^2 V_d(t)}{dt^2} + R I_d(t) + L \frac{d I_d(t)}{dt} = V_{d0} \quad (43)$$

$$I_d(t) = I_{dss} (1 + V_g(t)/V_p)^{\alpha} \text{th}(V_d(t)/V_{s0}) + g_d(V_g(t)) V_d(t) \quad \text{si } V_g > -V_p$$

$$I_d(t) = 0 \quad \text{si } V_g \leq -V_p \quad (44)$$

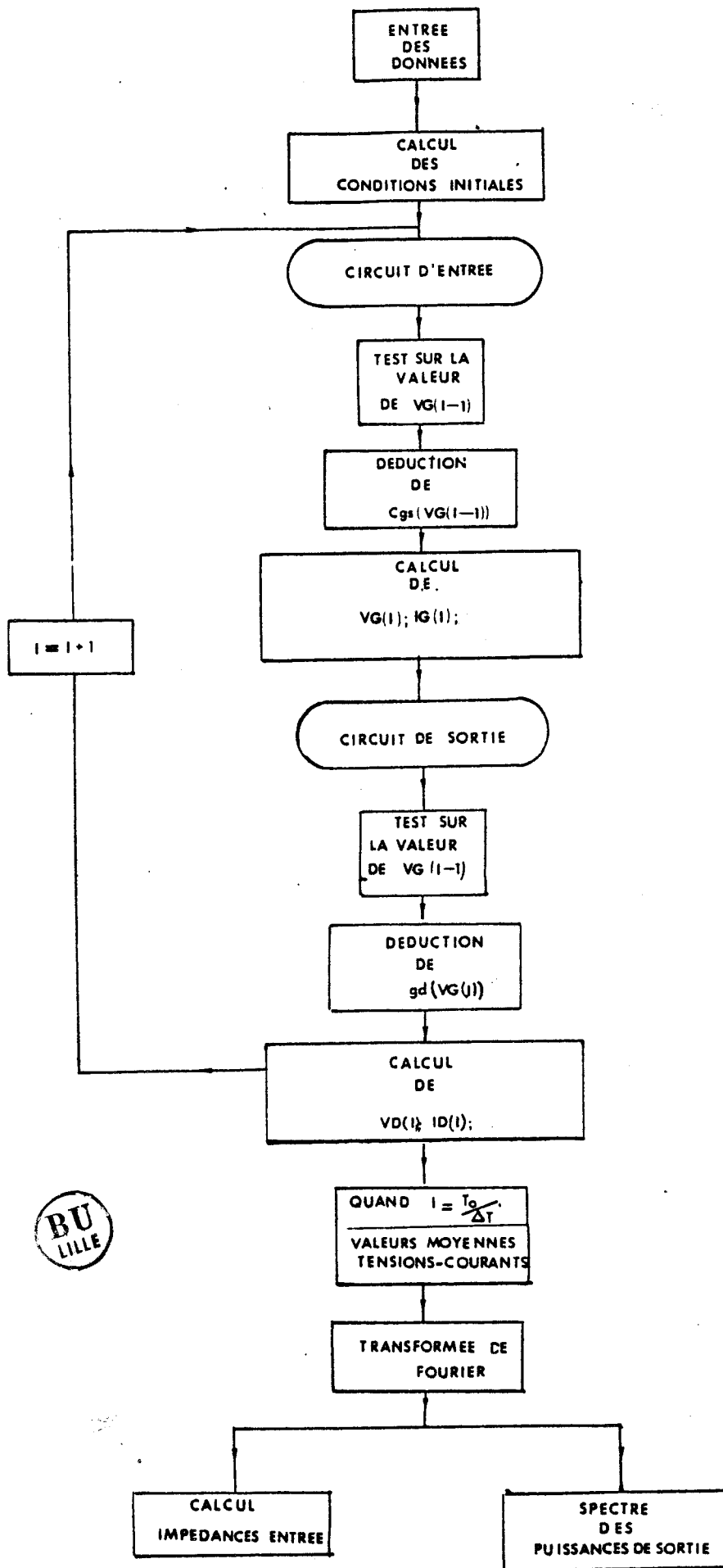


Figure 13 : Méthodologie utilisée.

Nous obtenons encore un système d'équations transcendentes. De la même façon que pour le circuit d'entrée, nous discrétisons la variable temps et nous exprimons l'équation (44) à l'instant $l-1$ de façon à obtenir une équation explicite en $V_d(t)$. L'équation (43) se met ainsi sous la forme :

$$V_d(l) = \frac{V_{d0} - R(I_d(l)) - C \frac{V_d(l-1)}{\Delta t} - L \left(\frac{I_d(l-1) - I_d(l-2)}{\Delta t} + C \frac{(-2V_d(l-1) + V_d(l-2))}{\Delta t} \right)}{1 + RC/\Delta t + LC/\Delta t^2} \quad (45)$$

où V_{d0} est la tension de polarisation du drain.

$V_d(l)$ s'exprime donc en fonction de $V_d(l-1)$, $V_d(l-2)$, $I_d(l-1)$ et $I_d(l-2)$, et $I_d(l)$ est fonction de $V_g(t)$. Il devient donc possible de déterminer l'évolution temporelle de la tension drain-source compte tenu de l'évolution de la tension grille-source. Celle-ci ayant été précédemment explicitée en fonction de la tension appliquée à l'entrée, notre objectif qui était d'exprimer le signal de sortie en fonction de celui d'entrée est donc atteint. Il est alors possible, par une transformation de Fourier, d'obtenir les puissances de sortie aux différentes harmoniques ainsi que les différentes impédances du système.

Connaissant maintenant les équations discrétisées régissant l'ensemble du système, nous allons décrire la méthodologie du traitement numérique utilisé.

1.3.4. METHODOLOGIE DU TRAITEMENT NUMERIQUE

1.3.4.1. Les équations mises en jeu sont les expressions (34), (42), (44), (45). La méthodologie est illustrée à l'aide de l'organigramme présenté en figure 13.

Après l'introduction des données : valeur des charges d'entrée et de sortie, tensions de polarisation et puissance d'entrée, nous déterminons les conditions initiales des équations différentielles (tous les paramètres caractérisant le TEC sont rentrés de façon permanente dans le programme).

Ensuite, nous effectuons le traitement de l'équation (42) à l'instant l , régissant le circuit d'entrée en considérant les trois cas possibles suivants :

$$\begin{aligned} V_g(l-1) &< -V_p \\ -V_p &< V_g(l-1) < 0 \\ V_g(l-1) &> 0 \end{aligned}$$

ce qui conditionne le choix des relations à utiliser dans la résolution, notamment pour $C_{gs}(V_g(t))$.

Ayant déterminé $V_g(t)$ en fonction de $V_p(t)$, nous en déduisons l'expression de $I_{gs}(t)$ puis les valeurs moyennes de $V_g(t)$ et $I_g(t)$. Nous avons alors la possibilité de réaliser une transformée de Fourier sur la tension et le courant grille-source, de façon à déterminer si nécessaire l'impédance d'entrée.

Ensuite, on effectue le traitement du circuit de sortie en déterminant la tension $V_d(t)$ à l'aide des équations (44) et (45). Nous en déduisons également le courant drain-source $I_d(t)$ puis les valeurs moyennes $\langle V_d(t) \rangle$ et $\langle I_d(t) \rangle$.

Il est à noter que les valeurs V_{d0} et V_{gs0} permettent d'ajuster les valeurs moyennes des tensions et des courants appliquées au TEC par les dispositifs de polarisation continue.

Nous connaissons donc l'évolution temporelle de la tension et du courant drain source. Une transformation de Fourier rapide nous permet alors de déduire les impédances et les puissances de sortie aux différentes harmoniques.

1.3.4.2. Conditions initiales.

La résolution numérique des équations différentielles d'entrée et de sortie nécessite l'estimation des valeurs initiales à l'instant zéro. Ces valeurs initiales sont déterminées approximativement à partir de V_{d0} et V_{gs0} (valeurs introduites par l'utilisateur). Etant donné leur imprécision, il en résulte un régime transitoire artificiel. Pour l'éliminer, nous effectuons le calcul sur trois périodes en ne considérant que les résultats fournis par la troisième.

1.3.4.3. La discrétisation.

Nous avons pu observer que les résultats de la décomposition harmonique de la puissance de sortie dissipée dans la charge se modifient selon l'importance du pas de discrétisation de la variable temps. Cela vient de la méthode imprécise utilisée pour résoudre les équations différentielles. Pour s'affranchir de ce problème, important dans le cas d'une charge complexe, nous avons choisi un maximum de points par période (de l'ordre de 4 500 points).

Enfin, ce programme a été écrit en langage Basic puis, afin de réduire les temps calculs, une version compilée a été mise au point.

1.3.5. CONCLUSION

La méthode numérique mise au point pour décrire le fonctionnement d'un TEC en régime fortement non linéaire présente plusieurs avantages.

- En premier lieu, elle est adaptable facilement à n'importe quel type de TEC dès que ses caractéristiques statiques et son schéma équivalent en régime petits signals sont connus.

- En second lieu, elle est facile à mettre en place sur n'importe quel microordinateur et ne nécessite pas de gros temps calculs (quelques minutes pour obtenir un spectre de 1 à 15 GHz sur un IBM PC AT).

- Enfin, ce modèle simple nous permet de bien comprendre le mécanisme physique régissant les phénomènes de multiplication dans un TEC mono-grille et d'étudier le rôle des différentes non linéarités.

- L'inconvénient majeur de cette méthode est qu'il est difficile de traiter le cas de charges, à l'entrée ou à la sortie du TEC complexes, dans la mesure où les équations différentielles mises en jeu deviennent rapidement très compliquées.

Dans le paragraphe suivant, il nous a semblé intéressant, dans un premier temps, d'étudier, à la lumière de la théorie simplifiée exposée au début de ce chapitre, les résultats obtenus à partir de ce modèle numérique. Dans un second temps, nous essaierons dans quelques cas bien choisis, de les vérifier expérimentalement.

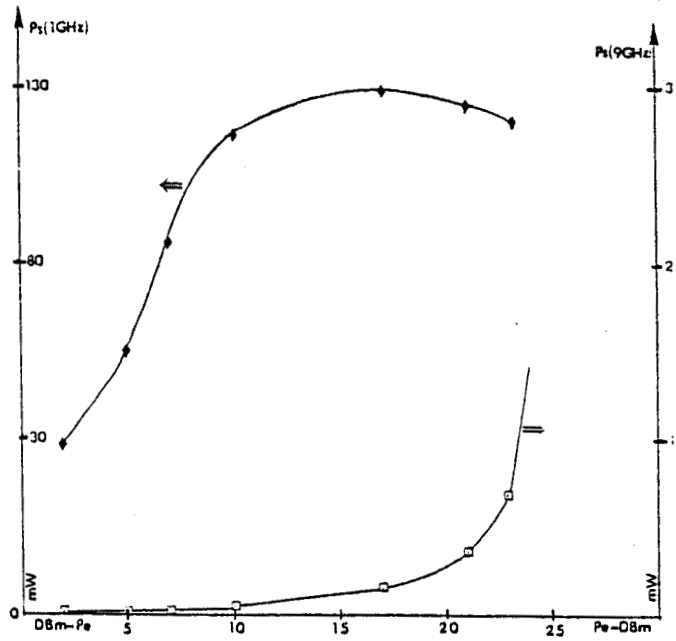


Figure 14 : Evolution de la puissance de sortie à l'harmonique 1 et 9 en fonction de la puissance d'entrée dans le cas où V_{gso} est proche de V_B .

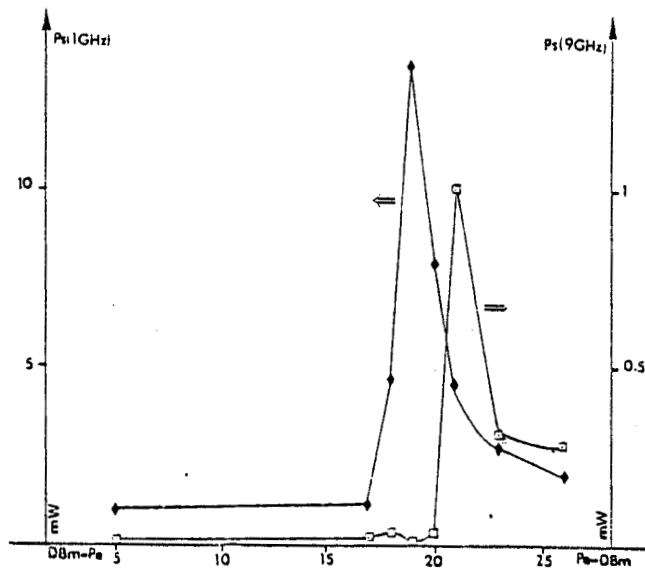


Figure 15 : Evolution de la puissance de sortie à l'harmonique 1 et 9 en fonction de la puissance d'entrée dans le cas où V_{gso} est inférieure à $-V_p$.

I.4. RESULTATS OBTENUS - VALIDATION DU MODELE NUMERIQUE

1.4.1. PRESENTATION DES RESULTATS OBTENUS - COMPARAISON AVEC LA THEORIE SIMPLIFIEE

Il apparaît tout d'abord intéressant d'étudier comment évoluent les puissances de sortie aux différentes harmoniques en fonction de la puissance d'entrée. Nous avons reporté cette évolution sur les figures 14 et 15 pour les deux cas de polarisation étudiés dans la théorie simplifiée.

Dans le cas où V_{gso} est de l'ordre de V_B , on constate comme il fallait s'y attendre, que la production de puissance aux harmoniques élevées n'est possible que pour des puissances d'entrée extrêmement importantes. Ce n'est, en effet, qu'à ce niveau de puissance que les non linéarités deviennent suffisantes pour produire un courant drain de forme rectangulaire (comme prévu dans la théorie simplifiée). Pour de telles puissances d'entrée, le gain à la fréquence fondamentale du TEC devient inférieur à l'unité et l'on ne peut malheureusement pas espérer une amélioration du rendement de multiplication dû à une amplification du signal d'entrée à la fréquence fondamentale.

Dans le cas où la polarisation est inférieure à $-V_p$, les phénomènes observés sont plus complexes, en effet à la fréquence fondamentale, le fonctionnement est de type "classe C" et compte tenu de la polarisation de grille très négative utilisée, le courant drain reste égal à zéro tant que la puissance d'entrée ne dépasse pas un certain seuil. Lorsque la puissance augmente, l'excursion de tension grille-source devient suffisante pour provoquer l'apparition de courant drain et donc la production d'une puissance de sortie à la fréquence fondamentale. Les phénomènes observés aux différentes harmoniques sont assez voisins. Toutefois, comme nous l'avons vu dans la théorie simplifiée, la puissance maximale n'est obtenue que pour un rapport bien précis entre V_{gso} et V_1^* . On constate ainsi que le maximum de puissance obtenu à l'harmonique 9 en fonction de la puissance d'entrée est extrêmement aigu.

Ces différents résultats montrent finalement la nécessité pour obtenir des puissances importantes aux harmoniques élevées d'utiliser des puissances d'entrée élevées, c'est donc ce régime de fonctionnement que l'on va étudier un peu plus en détail.

* On peut calculer ce rapport à partir de la relation :

$$V_{gso} = -V_1 \sin(\pi/2(1 - 1/ns)) + V_B$$

La durée de l'impulsion du courant drain étant donné par :

$$\tau = T_o/2.ns$$

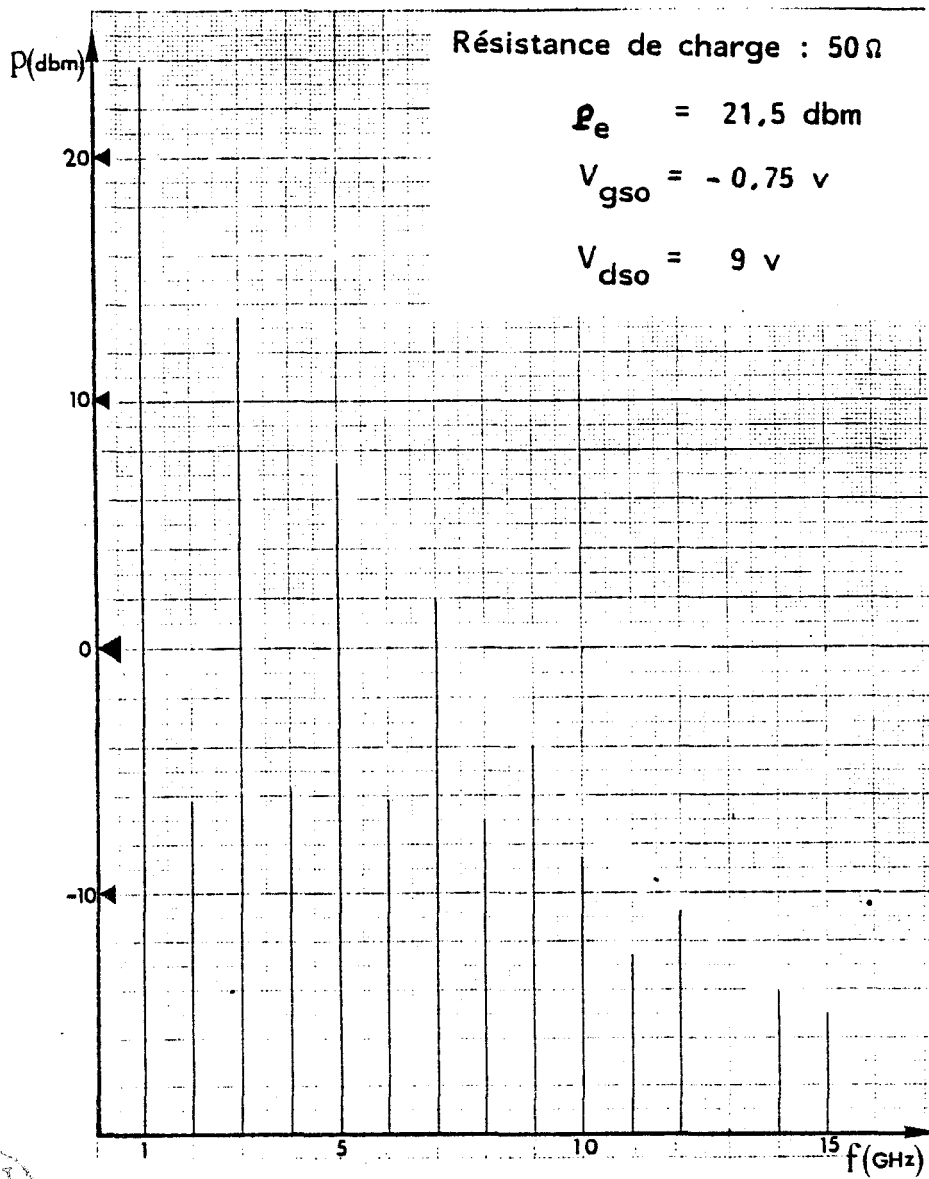


Figure 16 : Evolution de la puissance de sortie en fonction de la fréquence de sortie sur une charge de 50Ω .

Nous avons représenté sur la figure 16 pour une puissance d'entrée fixée de 21,5 dbm dans le cas où V_{gso} est proche de V_B , l'évolution de la puissance obtenue aux différentes harmoniques lorsque l'on utilise une charge non sélective de 50Ω . On constate, comme nous l'avions prévu dans la théorie simplifiée, que l'on n'obtient une puissance appréciable qu'aux harmoniques impaires. (C'est particulièrement vrai pour les rangs de multiplication n pas trop élevés). Par ailleurs, en première approximation, la puissance recueillie décroît en inverse de n au carré. Il est possible d'ailleurs de faire une comparaison plus précise avec la théorie simplifiée et dans ce but il nous faut utiliser une résistance de sortie égale à la résistance maximale prévue par la relation (5).

Les résultats obtenus sont donnés dans le tableau III dans le cas où V_{gso} est proche de V_B . On remarque que si l'accord obtenu est satisfaisant pour les rangs les plus faibles, des divergences apparaissent de plus en plus lorsque le rang d'harmonique augmente. Les puissances prévues par la théorie simplifiée sont plus importantes que celles obtenues à partir du modèle numérique et cet écart peut s'expliquer par le fait que dans la théorie simplifiée les temps de montée et de descente sont négligés. On remarque ainsi que le modèle simplifié n'est pas suffisant pour traiter la multiplication de fréquence à haut rang et qu'il devient dans ce domaine, impératif d'utiliser le modèle numérique.

$$V_{gso} = 0,75 \text{ v} ; V_{do} = 3,6 \text{ v} ; P_{entrée} = 21,5 \text{ dbm}$$

La résistance de charge du drain est $R_{cmax} : 31,5 \Omega$

F(GHz)	1	2	3	4	5	6	7	8	9	10	11	12
Psortie (mw) modèle numérique	123	0,7	14,2	0,24	4	0,13	1,25	0,08	0,35	0,05	0,065	0,04
Psortie(mw) théorie simplifiée	134	0	14,9	0	5,36	0	2,7	0	1,65	0	1,1	0

TABLEAU III

Une autre comparaison dans le deuxième cas de polarisation a été faite. Ici encore, on constate que la puissance est plus faible que celle prévue par le modèle simplifié (Tableau IV). On remarque cependant que pour ce type de polarisation, le peigne constitué par les différentes puissances de sortie est plus "plat" comme nous l'avions prévu dans la théorie simplifiée.

$$V_{do} = 3,6 \text{ v} ; \text{ Pentrée} = 21,5 \text{ dbm}$$

La résistance de charge du drain est $R_{cmax} : 31,5 \Omega$

	modèle numérique	Théorie simplifiée
V_{gso} (v)	- 6,4	- 6,7
P 1 GHz (mw)	4,5	4,1
P 5 GHz (mw)	2	3,4
P 9 GHz (mw)	1,08	1,65

TABLEAU IV

Par ailleurs, la théorie simplifiée prévoit une augmentation appréciable de la puissance lorsque l'on remplace la charge résistive par une charge réactive, accordée à la fréquence de sortie souhaitée. Il paraît intéressant d'étudier dans quelle mesure cette constatation est confirmée par le modèle numérique. Les résultats d'une telle étude sont donnés dans le tableau V. Le coefficient de qualité du circuit bouchon a été obtenu à partir de la relation (10-3). La valeur choisie pour R_s est de 1Ω , de façon à obtenir un coefficient de qualité assez élevé. La puissance obtenue à la fréquence d'accord 10 GHz du circuit bouchon atteint ainsi 5,6 mW. Ici encore le modèle numérique donne des puissances inférieures à celles prévues par la théorie simplifiée. On constate néanmoins d'une part une augmentation sensible de la puissance de sortie à la fréquence d'accord, alors que les puissances obtenues aux autres harmoniques sont fortement atténuées.

f(GHz)	1	2	3	4	5	6	7	8	9	10	11	12
Psortie (mw) Modèle numérique	1,4	1,5	0,76	0,37	0,1	0,001	0,1	0,631	5,747	0,115	0,003	0,006
Psortie (mw) Théorie simplifiée	0,82	-	-	-	-	-	-	-	11,6	-	-	-
	Théorie simplifiée						Modèle numérique					
V_{gso} (v)	- 20,3						- 19,18					
Circuit bouchon ($R = 1 \Omega ; L = 0,3 \text{ nH} ; C = 0,87 \text{ pf}$).												
P entrée = 30 dbm												

TABLEAU V

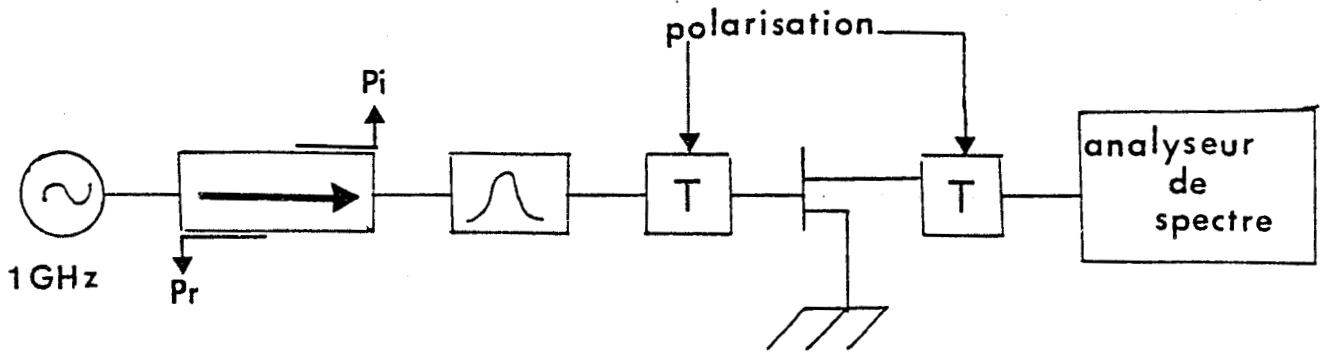


Figure 17 : Dispositif de mesures (structure microonde coaxiale en standart SMA (OSM)).

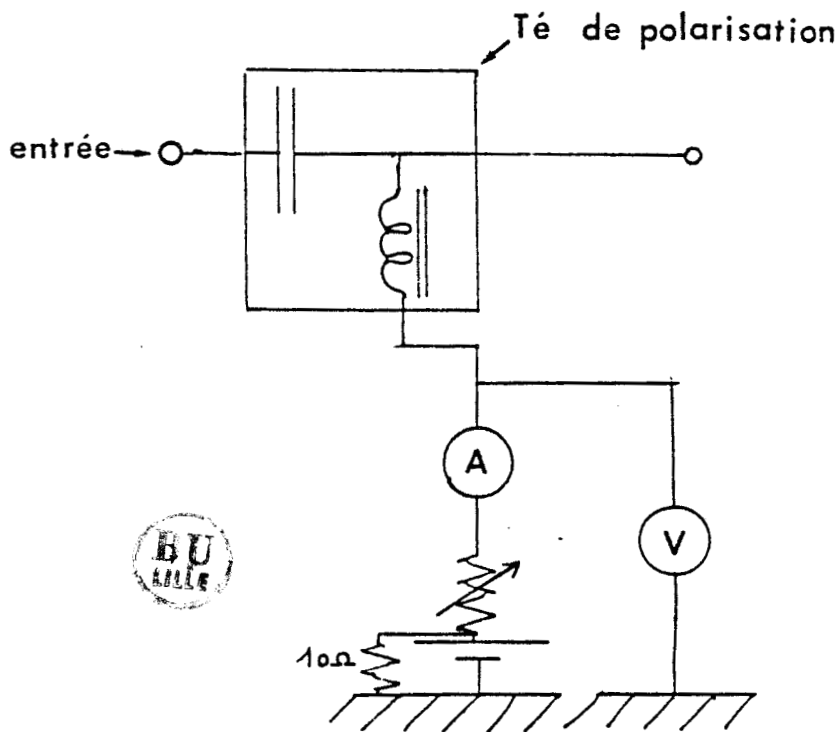


Figure 18 : Schéma électrique du dispositif de polarisation de la grille.

En conséquence, si la théorie simplifiée peut constituer un guide précieux pour l'évaluation des performances d'un multiplicateur de fréquence à TEC, il n'en reste pas moins vrai que le modèle numérique est indispensable pour faire des études quantitatives, surtout aux harmoniques élevées.

1.4.2. VALIDATION AVEC L'EXPERIENCE DU MODELE NUMERIQUE

1.4.2.1. Dispositif de mesure utilisé pour la comparaison.

Le banc de mesure mis en place est très simple. La figure 14 donne un synopsis de celui-ci. Le TEC monogrille reçoit sur sa grille un signal sinusoïdal délivré par une source de fréquence très légèrement supérieure à 1 GHz, dont le niveau d'entrée est variable et peut atteindre 23 dbm.

Le signal de sortie est observé à l'aide d'un analyseur de spectre Hewlett Packard - type 8569 A pouvant aller jusque 40 GHz si nécessaire.

Les polarisations de grille et de drain sont assurées par l'intermédiaire de téles de polarisation ayant une bande passante de 0,1 à 18 GHz (Hewlett Packard - Type 33 150 A).

A l'entrée du TEC est placée une ligne unidirectionnelle pour éviter toute réaction de la charge sur la puissance et la fréquence délivrée par la source, ainsi qu'un filtre 1 GHz passe bas qui permet d'éliminer tous les harmoniques que pourrait délivrer celle-ci.

Enfin, des ampèremètres et voltmètres sont également insérés dans le système de polarisation de façon à mesurer les valeurs moyennes de V_g , I_{gs} , V_d et I_d aux bornes du TEC. Le circuit utilisé pour la polarisation de la grille est donné en figure 18.

Par ailleurs, à l'entrée du TEC sont également prélevées la puissance incidente (venant de la source) et la puissance réfléchiée par le TEC, à l'aide de wattmètres précédés d'un atténuateur de 20 db.

Le banc hyperfréquence décrit figure 17 nous a permis d'obtenir un certain nombre de résultats expérimentaux dont les plus caractéristiques vont ainsi pouvoir être comparés à ceux prévus par notre modèle numérique.

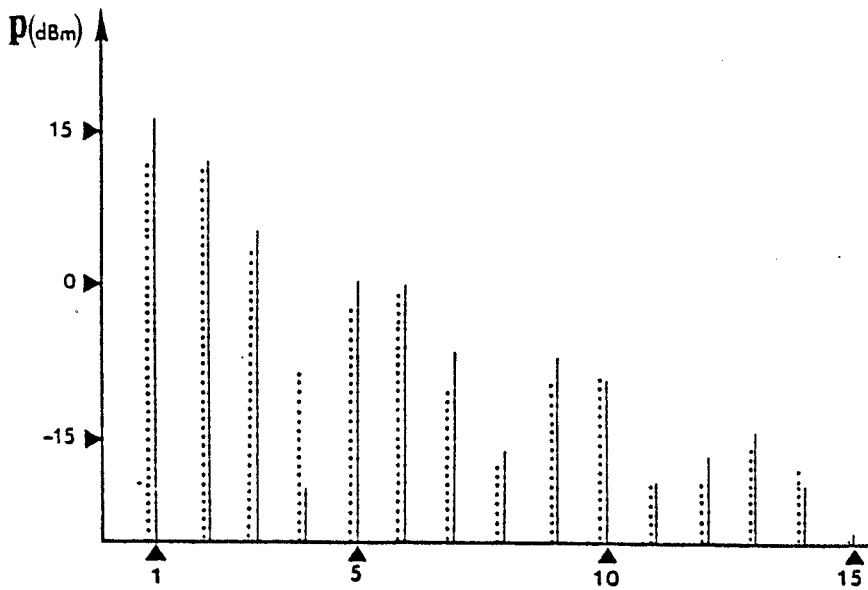
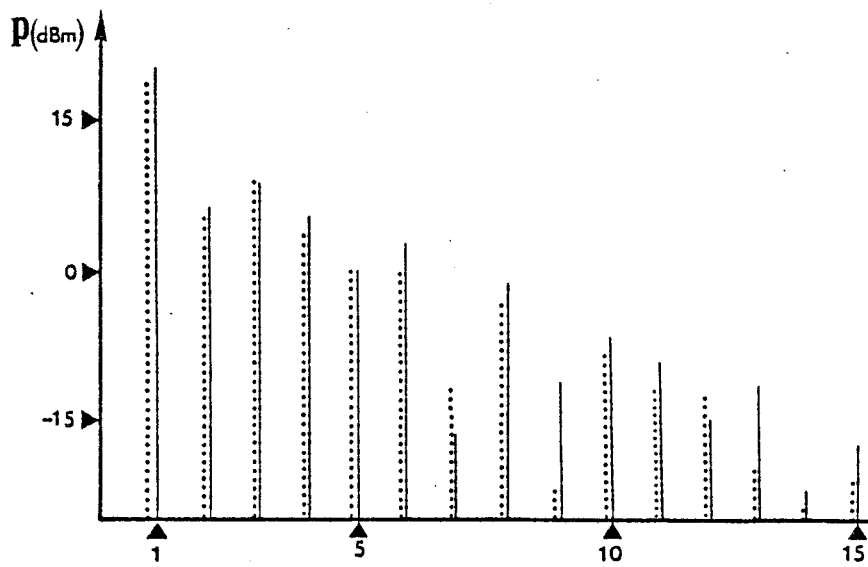


Figure 19 : Comparaison théorie (en pointillé), expérience (en trait plein) des peignes de fréquences obtenus en sortie du TEC.



a : pour V_{gso} proche de V_B

b : pour V_{gso} inférieure à $-V_p$.

		$\langle V_g \rangle$ (v)	$\langle I_{gs} \rangle$ (mA)	$\langle I_d \rangle$ (mA)	$\langle V_d \rangle$ (v)
$V_{gso} < -V_p$	exp	- 6	0	28	3
	th	- 6,7	$7 \cdot 10^{-2}$	21,6	3,5
$V_{gso} \neq V_B$	exp	- 1,91	40	63	3
	th	- 1,95	37,8	63,7	3

1.4.2.2. Résultats expérimentaux

Le composant utilisé pour cette étude expérimentale est un NEC 720, dont nous avons présenté les caractéristiques statiques précédemment (tableau II). Nous présentons sur la figure 19.1 et 19.2, les peignes des fréquences observées expérimentalement en sortie sur le drain du composant, et ceci pour deux points de polarisation très différents. Le TEC est chargé à l'entrée et à la sortie par 50Ω .

La fréquence d'entrée est de 1 GHz et sa puissance associée est de 21,5 dbm. Cette puissance d'entrée a été réglée de façon à obtenir des performances maximales. En effet, toute augmentation de la puissance d'entrée au-dessus de 21,5 dbm se traduit par une diminution de rendement de multiplication.

Par ailleurs, les tensions de polarisation dans les deux cas étudiés ont été également réglées de façon à obtenir un maximum de puissance pour la raie 10 GHz.

Il paraît intéressant d'effectuer pour ce régime de fonctionnement optimal une comparaison par rapport au modèle numérique. A cet effet, sur les figure 19.1 et 19.2, nous avons reporté les puissances calculées par celui-ci, et nous pouvons observer un bon accord entre la mesure (traits pleins) et la théorie numérique (en pointillés).

De plus, le tableau VI donne les valeurs moyennes des tensions et courants d'entrée et de sortie théoriques et mesurées. Là encore, un bon accord peut être observé.

Ces mesures nous permettent de penser que notre modèle est suffisamment complet pour décrire le fonctionnement du TEC.

I.5. CONCLUSION

Une théorie simplifiée nous a permis tout d'abord d'expliquer la multiplication de fréquence à haut rang d'harmoniques à partir d'un TEC.

Un modèle numérique plus exact a ensuite été développé pour obtenir une estimation précise des performances envisageables. Les résultats obtenus ont enfin été comparés avec succès puis validés à l'expérience.

Il apparaît ainsi que le modèle numérique mis au point peut être utilisé pour réaliser la conception assistée par ordinateur (C.A.O.) d'un circuit complexe tel que le système multiplicateur faisant l'objet de ce travail.

Mais avant d'aborder une telle CAO, il est nécessaire de présenter maintenant la technologie que nous nous proposons d'utiliser et de décrire les caractéristiques des éléments discrets passifs et actifs que nous pourrions réaliser.

BIBLIOGRAPHIE DU CHAPITRE I

- [1] SHOCKLEY W.
"Unipolar field effect transistor" Proceeding of the IRE - Vol 40 -
Août 52.
- [2] CHARLES A. LIECHTI
"Microwave field effect transistors" IEEE MTT - 24 n° 6 - Juin 76.
- [3] "Le transistor à effet de champ en arsemime de gallium"
ACTA ELECTRONICA - Vol 23 n° 2 - 1980 - pp. 91-184.
- [4] S.H. SZE
"Physics of Semiconductor devices" WILEY - 2nd edition - 1981.
- [5] RADHY N.E.
"Etude des non linéarités et du bruit dans les transistors bigrilles
submicroniques à effet de champ" - Thèse de l'Université de Lille -
Sept. 85.
- [6] E. ALLAMANDO, O. JOURNEL, E. CONSTANT
"Modélisation en régime de grands signaux du TEC ASGA TYPE
monogrille" - Contrat de collaboration entre la Sté Giers Schlumberge
et le C.H.S. de l'Université de Lille - Rapport n° 3 - Déc. 85.
- [7] TAJIMAY, WRONA B., MISHIMAK
"GAAS FET large signal model and design applications". IEEE E.D.
Vol. 28 n° 2 - Fev. 81.

Chapitre II

**Chapitre II : Les procédés technologiques employés -
Caractérisations électriques et hyperfréquences
des différents éléments actifs et passifs.**

2 - 3 10^{18}	0,15 - 0,25 μm
2 - 3 10^{17}	0,15 - 0,25 μm
Tampon	3 - 4 μm
Semi-isolant	200 - 400 μm

Figure 20 : Caractéristiques classiques d'une couche epitaxiée.

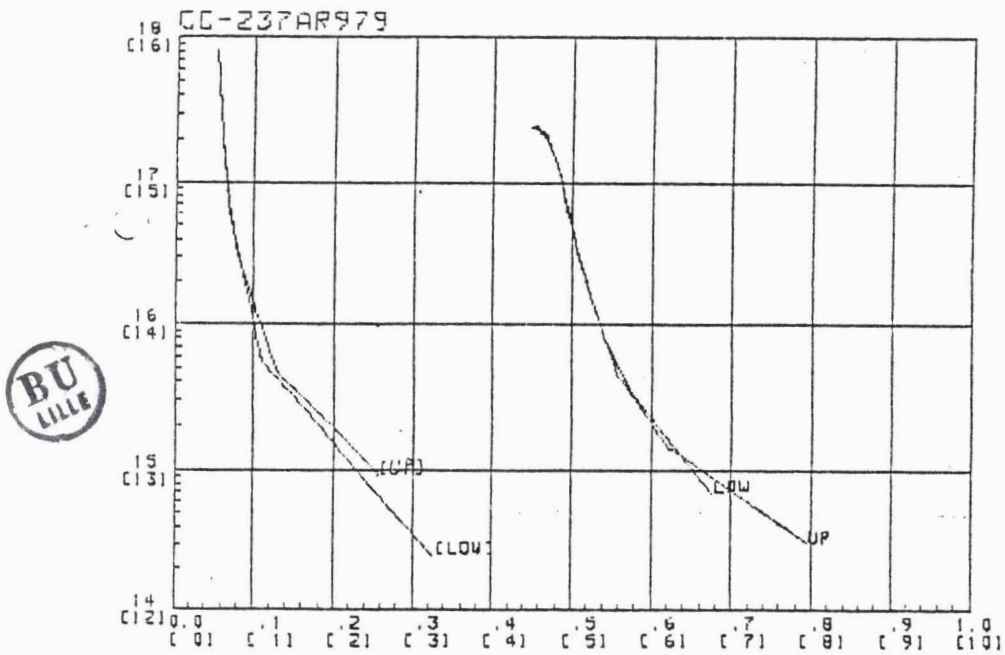


Figure 21 : Profil de concentration en impuretés.

II.1 DESCRIPTION DE LA TECHNOLOGIE EMPLOYEE

Avant d'aborder la conception assistée par ordinateur (C.A.O.) de circuits complexes, il semble utile de présenter brièvement la technologie utilisée. Elle détermine en effet, de façon essentielle, la faisabilité et les performances d'un circuit monolithique (REF. [1],[2],[3]).

II.1.1. COUCHES EPITAXIEES

Les circuits intégrés monolithiques réalisés au laboratoire utilisent des plaquettes circulaires d'ASGA épitaxiées provenant, soit de SUMITOMO (JAPON), soit du banc d'épitaxie par jet moléculaire du laboratoire. Ces plaquettes comportent généralement quatre niveaux. Les valeurs typiques de l'épaisseur et du dopage des différentes couches sont données en figure 20, ainsi que l'évolution du dopage en fonction de la profondeur en figure 21.

La couche inférieure est un substrat semi isolant, dopé au chrome et servant de support à la croissance épitaxiale.

Une couche tampon ou buffer est insérée entre la couche active et le substrat semi-isolant, dans le but d'assurer une meilleure adaptation cristallographique entre les différentes épitaxies et d'éviter une discontinuité de la mobilité au voisinage du substrat.

La couche conductrice ou couche dite active est dopé N, généralement par des atomes de soufre ou de silicium. Enfin, une couche surdopée est déposée à la surface, couche qui permet notamment d'améliorer la qualité du contact ohmique.

Avant d'explicitier les différentes étapes technologiques réalisables sur de telles couches, il est nécessaire de décrire les méthodes permettant la réalisation des masques qui seront utilisés lors de l'élaboration du circuit intégré.

II.1.2. LES MASQUES

La structure planar de nos composants nécessite la réalisation de gravures ou de dépôts localisés. Pour ce faire, il nous faut concevoir et réaliser des jeux de masques qui permettent la localisation et la superposition de ces opérations.

La réalisation de ces masques est faite à l'aide d'un photocomposeur. (GCA MANN) qui permet de graver sur des plaques de verre enduites de gélatine photosensible des rectangles élémentaires. Ces derniers sont générés à l'échelle

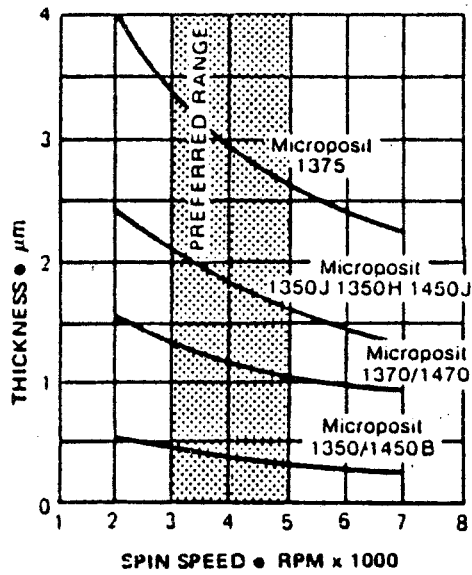


Figure 22 : Hauteur de résine déposée en fonction de la vitesse de rotation de la tournette et du type de résine employée.

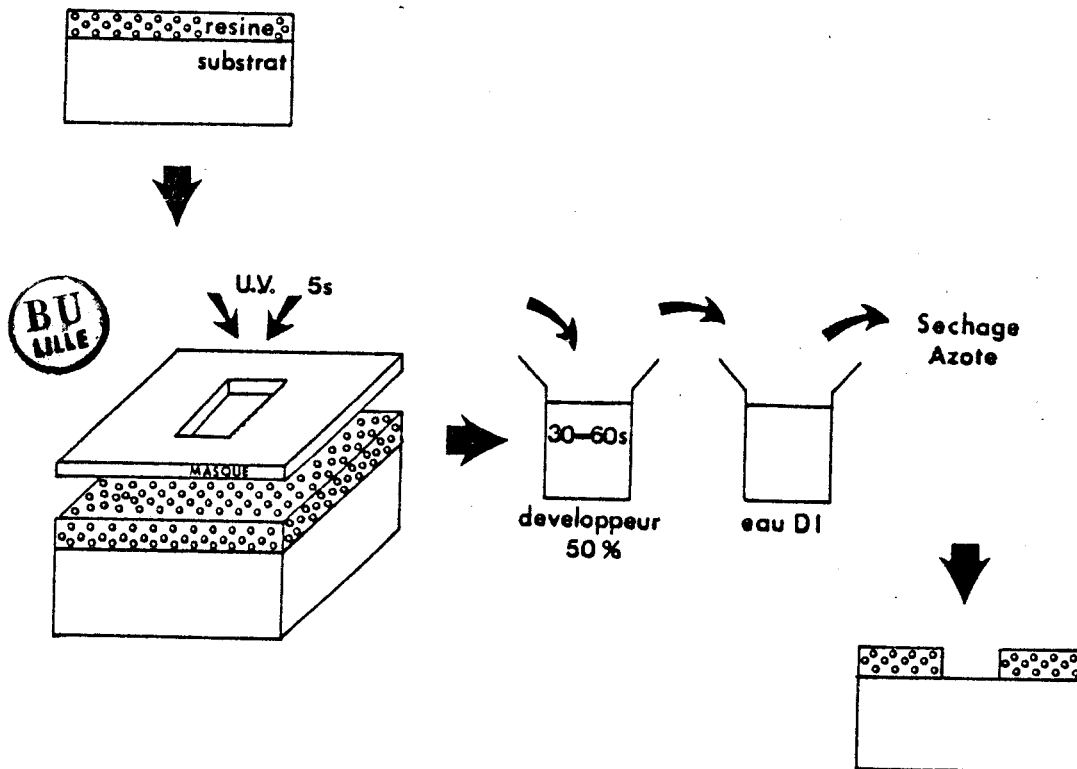


Figure 23 : Attaque de la résine.

dix. Nous obtenons ainsi une photographie positive ou négative de toute figure décomposable en pavés. Le motif de base à l'échelle dix est ensuite réduit à l'échelle 1 et photorépété sur une plaque de verre couverte d'un oxyde de fer. Nous obtenons alors le masque définitif qui permettra la fabrication simultanée de plusieurs composants ou circuits.

Tout masque correspondant à une opération technologique doit d'abord être conçu à l'aide d'un logiciel, de nom CARNAVAL, élaboré au laboratoire et implanté sur IBM AT.

Nous entrons le contour correspondant à l'architecture désirée, la décomposition en rectangles élémentaires se faisant automatiquement. Puis, une conversion des données du format IBM en norme COMMODORE est exécutée. Cette conversion est obligatoire dans la mesure où la commande du photocomposeur se fait par l'intermédiaire d'un VIC 20 COMMODORE.

II.1.3. ETAPES TECHNOLOGIQUES

Nous décrivons dans ce paragraphe les différentes étapes technologiques indispensables à l'élaboration de n'importe quel composant. On trouvera un complément d'informations dans les réf. [1], [2]

II.1.3.1. La photolithographie

Les opérations de dépôt ou de gravures localisées se font par photolithographie. Le matériau est enduit d'une fine couche de laque photosensible, de l'ordre de 1 μm . Cette résine est déposée de façon uniforme grâce à une centrifugation par tournette. Classiquement la vitesse est de 3000 tr/mn avec une accélération au départ de 4000 tr/mn, le tout pendant 60 s. On utilise généralement des résines positives du type SHIPLEY. La figure 22 indique les hauteurs de résine déposée suivant la vitesse de rotation de la tournette.

Nous exécutons alors un recuit pour augmenter l'adhérence

45 mn pour la 1350 H

le plus souvent à 80°C.

20 mn pour la 1470

On ouvre ensuite des fenêtres dans la résine photosensible en la soumettant aux rayons ultraviolets à travers un masque. Cette étape, dite de photomasquage, se fait par l'intermédiaire d'un aligneur de masque du type SETMA 750. Cet alignement se fait par contact (définition d'1 μm). Les temps d'expositions varient entre 5 et 30 s.

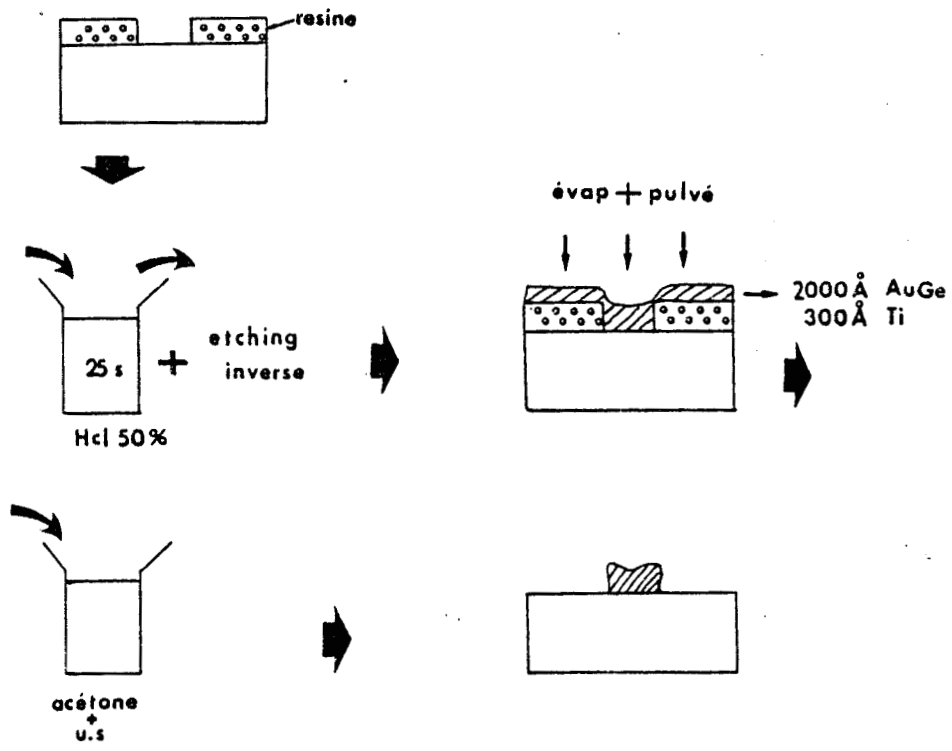


Figure 24 : Réalisation d'un contact ohmique.

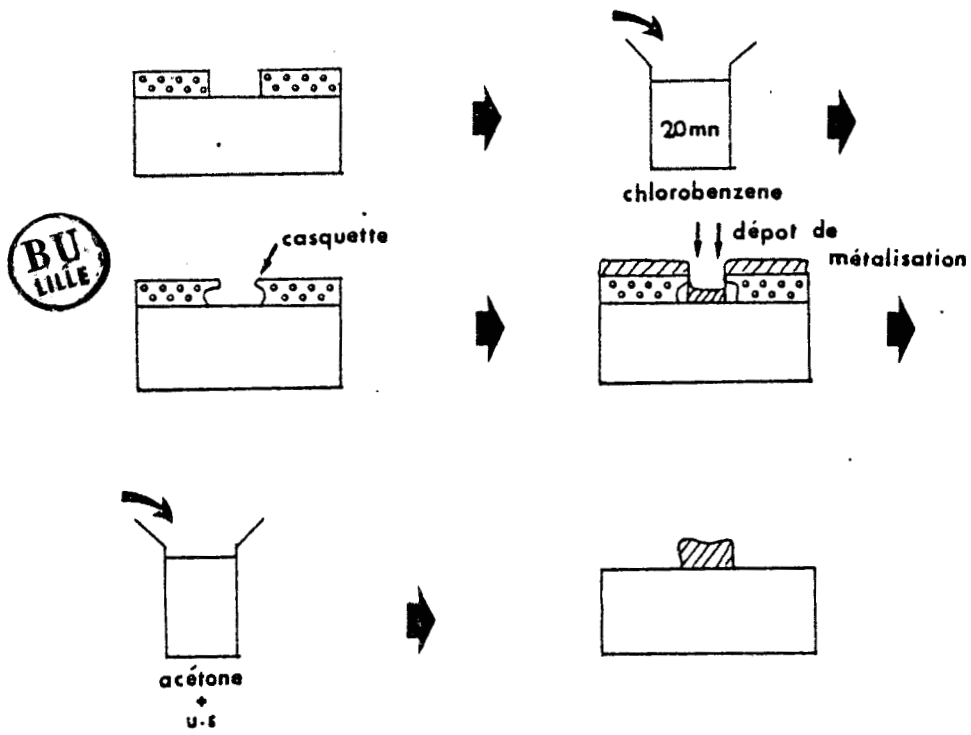


Figure 25 : Réalisation d'un contact Schottky.

Les parties insolées sont alors attaquées chimiquement avec un développeur dilué à 50 % pendant 30 à 40 s. Le principe de la photolithographie est illustré en figure 23.

II.1.3.2. L'Attaque Mesa :

Il s'agit d'un décapage sélectif de la couche active, de façon à accéder à la couche tampon et d'assurer, de ce fait, l'isolement électrique entre différents motifs réalisés sur une même plaquette. L'attaque se fait au moyen d'un usineur ionique du type VEECO, sous pression résiduelle d'argon (9.10^{-3} t). Elle est de 500 Å/mn pour l'ASGA.

II.1.3.3. Contacts ohmiques (figure 24)

De façon à faciliter le passage par effet tunnel des porteurs entre le métal et le semiconducteur, on réalise le dépôt métallique sur une couche fortement dopée. Après avoir résiné et photomasqué la plaquette, on réalise une désoxydation à l'HCl (50 %) pendant 25 s pour un meilleur accrochage du dépôt.

Le dépôt proprement dit se fait dans un bâti Alcatel. On réalise d'abord une évaporation sous vide par effet joule de l'eutectique Au-Ge (88 % - 12 %), puis une pulvérisation de Nickel. L'addition de Nickel permet d'améliorer l'aspect optique du contact qui devient granuleux après recuit. L'étape suivante appelée "Lift off", consiste à supprimer le dépôt de métallisation en excès recouvrant la résine. A cet effet, la plaquette trempée dans l'acétone est soumise à une agitation ultrasonique. Enfin, on recuit la plaquette à une température minimum de 465° pendant 1 mn 30 pour réaliser le contact ohmique proprement dit.

II.1.3.4. Contact Schottky (figure 25) :

C'est une jonction métal-semiconducteur présentant pour l'ASGA une barrière de potentiel de l'ordre de 0,7 - 0,8 v.

La photolithographie se fait, dans ce cas, en utilisant la résine 1470 H. Afin de faciliter l'opération du "lift off", il est nécessaire, compte tenu des dimensions microniques désirées, d'obtenir, après gravure de la résine, un profil en casquette. Dans ce but, on plonge la plaquette enduite de résine dans du chlorobenzène pendant 10 à 20 minutes. Après désoxydation, on dépose successivement une couche de titane pour l'accrochage, une couche de platine pour éviter la diffusion de l'or sous le contact, une deuxième couche de titane

et enfin une épaisse couche d'or ou d'aluminium pour assurer une bonne conductivité électrique. Après lift off, on recuit la barrière formée à 250°C pendant 30 mn. Ce type de contact Schottky est généralement réalisé sur une couche N afin d'obtenir un bon coefficient d'idéalité pour la jonction.

Remarque : toutes les opérations d'épaississement des plots de contacts, de connexions, ou tout simplement de métallisation sur substrat sont identiques.

II.1.3.5. Attaques chimiques

L'attaque ionique a l'avantage d'être précise, mais elle induit souvent des défauts dans le réseau cristallin. C'est pourquoi il peut être parfois préférable, en particulier, lors du creusement de la zone active d'un TEC, d'utiliser une attaque chimique, réalisée à partir de NH_4OH , H_2O et H_2O_2 dont les proportions varient suivant les vitesses d'attaques et l'anisotropie désirées. Une fois que la profondeur souhaitée est atteinte, on rince la plaquette au NH_3 (10 %) pour arrêter l'attaque.

II.1.3.6. Dépôt d'isolant

Nous utilisons ici le polyimide pyralin qui présente une grande facilité d'emploi. Ce polyimide liquide est déposé à la tournette (Accélération : 14 000 tr/mn ; vitesse : 5 000 tr/mn ; temps : 60 s). On aura préalablement déposé un agent promoteur également à la tournette pour assurer une bonne adhérence du polyimide. On dépose ainsi des couches allant de 5 000 à 7 000 Å. La polymérisation du pyralin se fait en deux temps : d'abord un recuit de 10 mn à 120°C, puis un autre plus long de 60 mn à 300°C.

Ce pyralin peut être alors gravé partiellement ou totalement par attaque dans un plasma d'air (Gir 100). La pression est de 50 μB . Cette attaque relativement précise moyennant un bon étalonnage est de 1 000 à 1 500 Å/mn.

II.1.4. CONCLUSION

Nous disposons maintenant d'un certain nombre de procédés technologiques grâce auxquels nous pourrions réaliser divers composants actifs ou passifs. Nous nous proposons, dans la suite de ce chapitre, de définir la structure de ces éléments ainsi que leurs caractéristiques hyperfréquences.

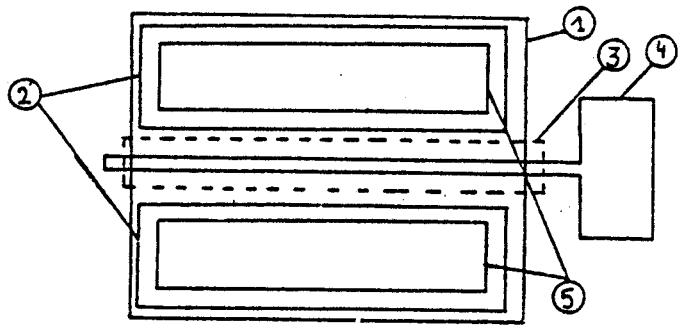


Figure 26 : Masque d'un TEC.

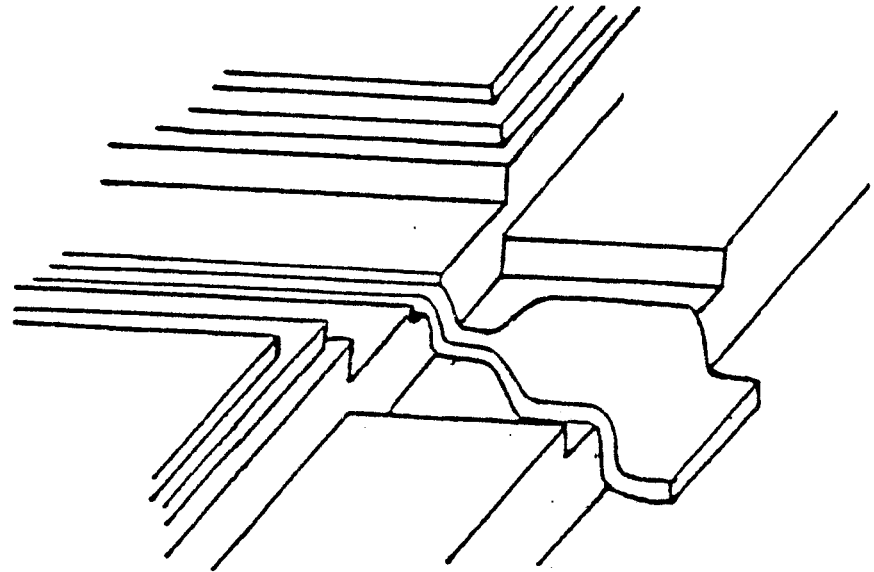


Figure 27 : Coupe d'un TEC (descente de grille).

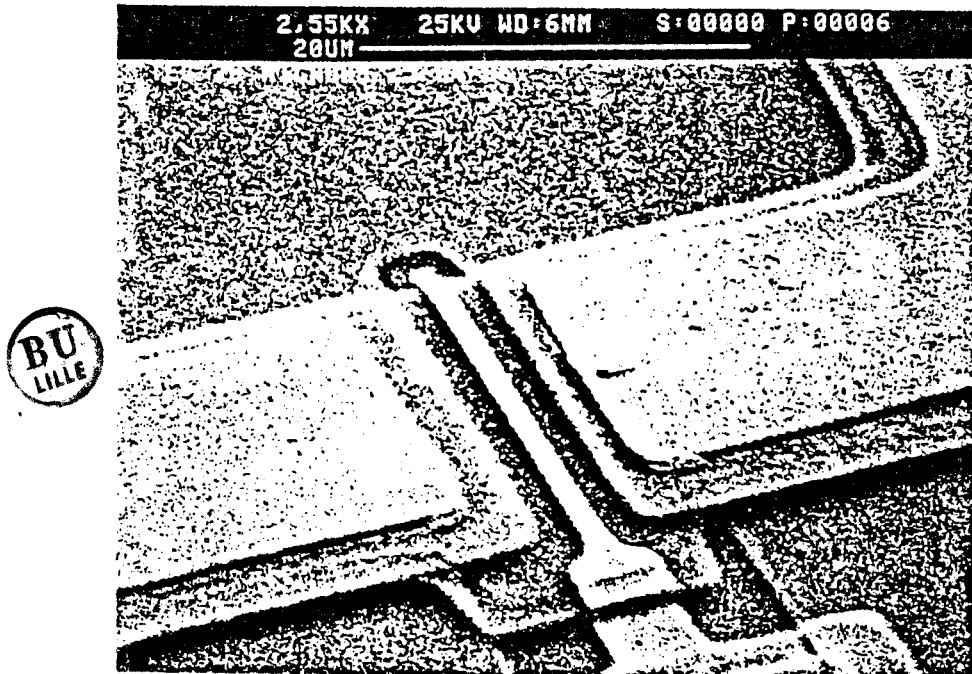


Figure 28 : Photo d'un TEC classique (microscope électronique).

II.2 LE TRANSISTOR A EFFET DE CHAMP (TEC) (REF [4])

II.2.1. GEOMETRIE

Le transistor à effet de champ est un dispositif unipolaire dont le fonctionnement consiste en la modulation de la section d'une résistance semi-conductrice sous l'action d'un champ électrique produit par une jonction polarisée en inverse.

Le TEC est constitué de deux contacts ohmiques communément appelés le drain et la source encadrant un contact redresseur du type Schottky qui forme la grille.

Les masques nécessaires à une telle réalisation sont (cf. Figure 26)

- 1 - Le masque MESA qui délimite la zone active du TEC et permet d'isoler les composants les uns par rapport aux autres. Ils sont souvent au nombre de 2 pour éviter une descente trop brutale de la grille qui peut se traduire par sa rupture.
- 2 - Le masque des contacts ohmiques pour réaliser la source et le drain du TEC.
- 3 - Le masque de gravure du canal par attaque chimique de la couche surdopée.
- 4 - Le masque de grille pour réaliser le contact Schottky. Il permet également de creuser une partie de la couche N par attaque chimique pour obtenir la hauteur de canal désirée. Cette étape est couramment dénommée "Recess N".
- 5 - Le masque de métallisation pour le dépôt des plots d'épaississement qui facilitent les microsoudures et améliorent la conductivité.

Enfin, le composant est passivé par une couche de polyimide.

Une coupe du TEC ainsi qu'une photo au microscope électronique sont présentées respectivement en figure 27 et 28.

Les géométries des TEC sont nombreuses et varient suivant le type d'application désirée. Classiquement, on peut distinguer trois configurations. La première, décrite précédemment, (figure 28) est utilisée en général pour des largeurs de TEC allant de 10 à 150 μm . Pour des largeurs supérieures, on préfère, soit la configuration en π plus couramment utilisée pour les composants discrets, soit la configuration interdigitée préférable pour l'intégration dans un circuit monolithique. Les TEC interdigités nécessitent la fabrication

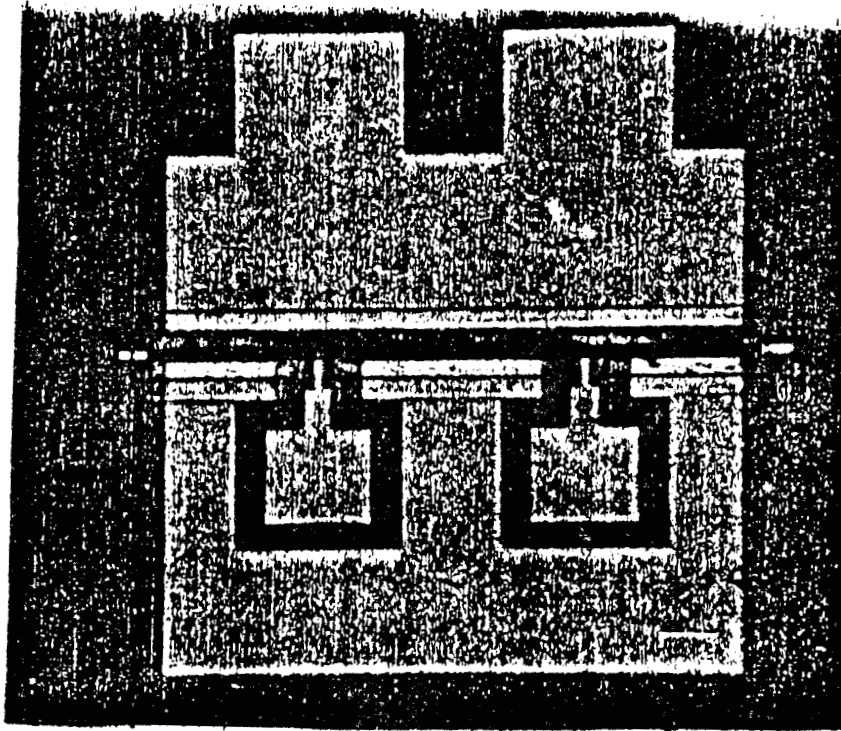


Figure 29 : Photo d'un TEC (configuration en π).

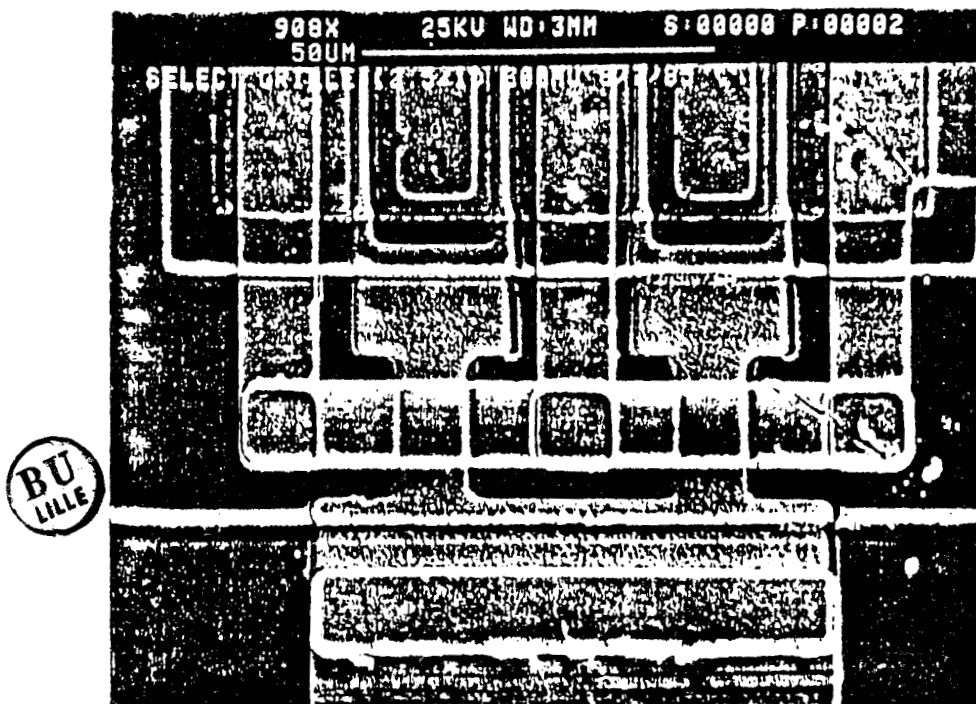


Figure 30 : Photo d'un TEC interdigité (détail).

de "ponts" entre les différents contacts de drain et de source ou de grille et de source.

Ces ponts sont réalisés sur le polyimide en utilisant deux masques supplémentaires. Le premier permet de creuser localement le polyimide afin de prendre contact sur la métallisation inférieure. Le second permet de déposer la métallisation supérieure et donc de réaliser le pont.

Deux photographies de TEC réalisés au laboratoire illustrent ces deux configurations (figures 29 et 30).

Notre intérêt va maintenant se porter sur la caractérisation d'un tel composant.

II.2.2. LE SCHEMA EQUIVALENT

Le schéma équivalent d'un transistor à effet de champ est donné en figure 31. Cette perspective indique les différentes zones responsables de chaque élément du circuit électrique équivalent. La CAO de circuits intégrés nécessite une connaissance aussi précise que possible de ces différents éléments.

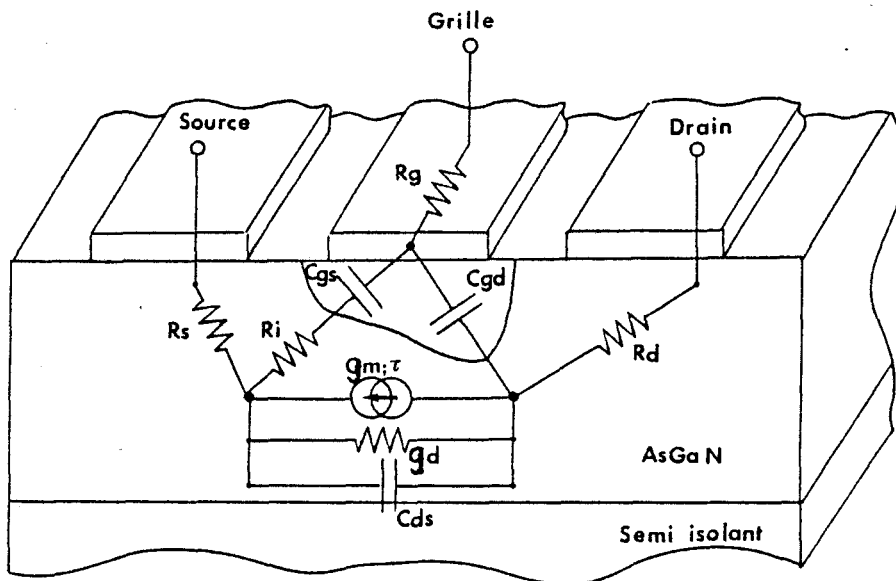


Figure 31 : Schéma équivalent du TEC.

II.2.3. CARACTERISATION DU TEC

Nous avons étudié dans le chapitre I comment il était possible de caractériser en continu le TEC et comment on pouvait déduire la plupart des éléments

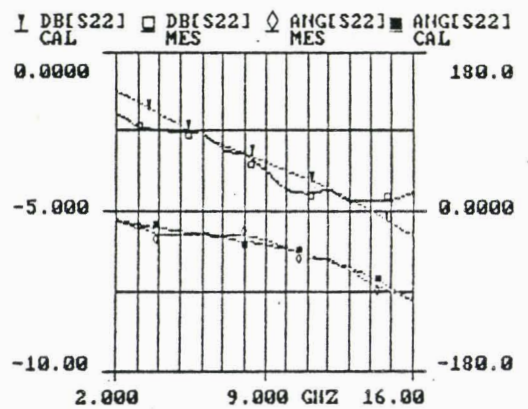
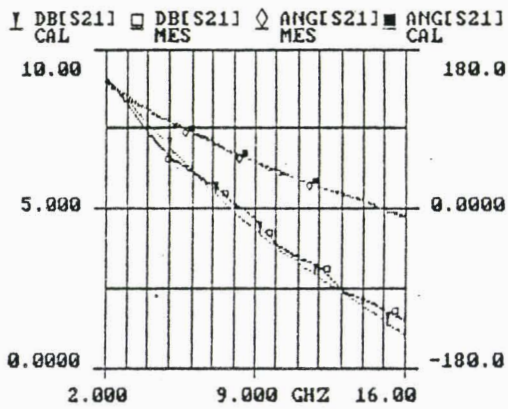
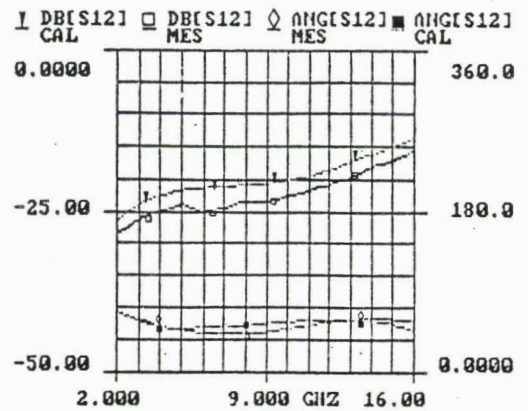
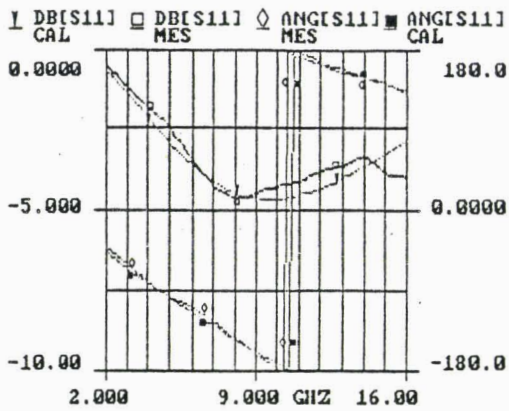


Figure 32 : Comparaison calcul/mesure des paramètres S d'un TEC 300 μm .

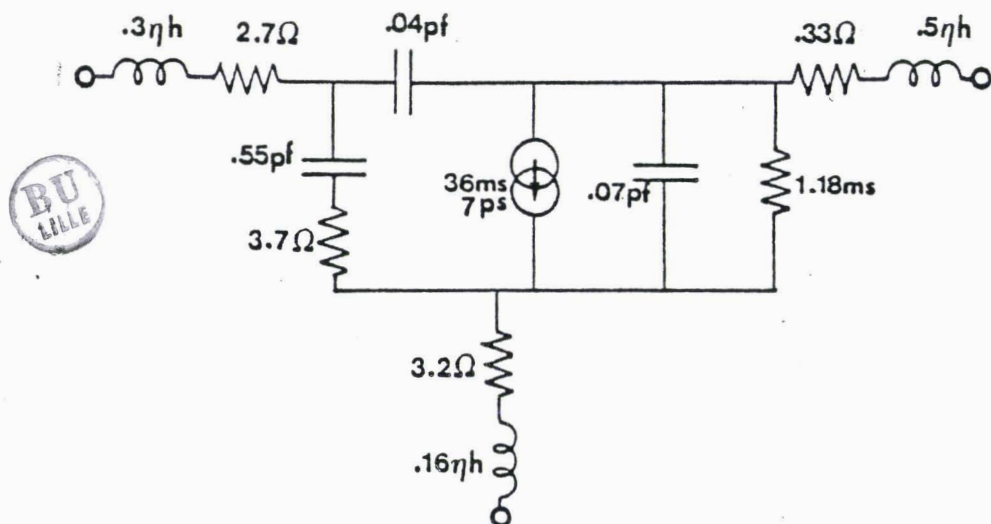


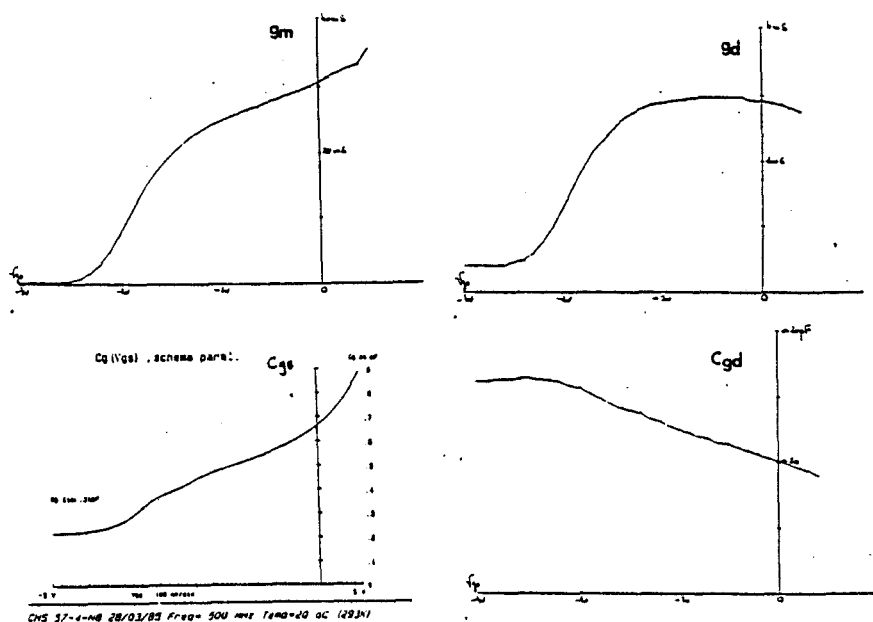
Figure 33 : Valeurs des éléments d'un TEC 300 μm .

de son schéma électrique. Il est cependant utile, notamment dans le cas des circuits linéaires hyperfréquences, de déterminer les paramètres les plus importants non seulement en régime dynamique, mais aussi dans le domaine de fréquences où ils seront effectivement utilisés (soit à $V_D = 0$, soit au point de polarisation choisi).

A partir des paramètres mesurés entre 2 et 4 GHz à l'analyseur de réseaux automatiques, des procédés classiques développés au laboratoire permettent la détermination de différents éléments tels que les capacités, la transconductance g_m et la conductance g_d . A partir de ces informations et des données obtenues en continu, en particulier les résistances d'accès à V_D nulle, un premier schéma équivalent du TEC peut être déterminé.

Malheureusement, les valeurs obtenues par la caractérisation sont parfois imprécises, notamment pour R_g , R_i , et τ . C'est pourquoi il est nécessaire d'utiliser un logiciel d'optimisation en l'occurrence Touchstone de EESOF pour obtenir à partir des paramètres S mesurés, dans la bande de fréquences la plus large possible, des valeurs plus précises des paramètres intrinsèques et extrinsèques du TEC.

La figure 32 montre un bon accord entre schéma équivalent finalement obtenu (figure 33) et les paramètres S mesurés aussi bien du point de vue module que du point de vue phase. Ces résultats sont donnés pour un TEC de 300 μm de large, et 1 μm de long, TEC qui a été réalisé au laboratoire. La polarisation de grille est dans le cas étudié de 0v et celle du drain de 3v. En effet, il est important de noter que les points de polarisation principalement celui de la grille influent de façon notable sur les grandeurs g_m , g_d , C_{gs} , C_{gd} . La figure 34 montre quelques exemples de variation de ces paramètres avec V_g .



_ 500 MHz - $V_D = 3\text{v}$ - TEC 300 μm x 1 μm

Figure 34 : Variation de g_m , g_d , C_{gs} , C_{gd} en fonction de V_g .

	CAS max	CAS moyen	CAS min
Largeur: 75µm - Nb d'échantillons: 5			
Idss (mA)	20	16.25	13
Is0 (pA)	6.8E-2	-	-
Vs0 (V)	0.70	0.62	0.5
Vp (V)	2.20	1.60	1.05
VB (V)	0.75	0.68	0.6
gd (mS)	0.31	0.48	0.65
Rs+Ri ()	18.50	-	-
Cgs0 (pF)	0.20	0.23	0.27
m	1.23	1.33	1.47
Lg (µm)	1.14	1.08	0.98
gm (mS)	-	13.0	-
Largeur: 150µm - Nb d'échantillons: 5			
Idss (mA)	45	38.4	30
Is0 (pA)	6.7E-2	2.6E-1	5E-1
Vs0 (V)	0.7	0.62	0.5
Vp (V)	2.12	1.8	1.4
VB (V)	0.76	0.74	0.72
gd (mS)	1.0	1.1	1.3
Rs+Ri ()	9.0	8.4	9.7
Cgs0 (pF)	0.3	0.35	0.36
m	1.2	1.22	1.28
Lg (µm)	1.07	1.13	1.2
gm (mS)	-	25.0	-
Largeur: 300µm - Nb d'échantillons: 5			
Idss (mA)	95	76.2	68
Is0 (pA)	-	-	-
Vs0 (V)	1.0	0.83	0.75
Vp (V)	2.67	1.95	1.87
VB (V)	0.72	0.74	0.75
gd (mS)	1.9	1.88	1.9
Rs+Ri ()	5.0	5.66	6.0
Cgs0 (pF)	0.78	0.73	0.68
m	1.28	1.24	1.24
Lg (µm)	1.23	1.17	1.27
gm (mS)	-	45.0	-
	TEC 400µm (C.H.S)	TEC 400µm (NEC 720)	
Idss (mA)	100	110	
Is0 (pA)	1.0	1.36	
Vs0 (V)	0.7	0.6	
Vp (V)	1.8	2.2	
VB (V)	0.73	0.711	
gd (mS)	2.6	4.0	
Racc ()	10	7.0	
Cgs0 (pF)	1.0	0.66	
m	1.25	1.09	
Lg (µm)	1.12	1.0	
gm (mS)	60.0	63.0	

BU
III

TABLEAU VII

Dans un deuxième temps, il nous a semblé intéressant de réaliser une étude statistique sur les caractéristiques statiques des TEC conçus et réalisés au laboratoire. Cette étude s'est portée sur une douzaine d'échantillons de largeurs de grilles différentes : 75 μm , 150 μm et 300 μm . Pour chaque largeur de TEC et chaque grandeur électrique caractéristique, nous avons déterminé une valeur moyenne et les valeurs extrêmes correspondant au minimum et au maximum.

Sachant que tous les paramètres intrinsèques du TEC sont proportionnels ou inversement proportionnels à la largeur du TEC, tous les résultats obtenus pour les différentes largeurs ont été normalisés, à l'aide d'une règle de trois, à une largeur de TEC moyen comparable au NEC 720 et proche de celui que nous comptons utiliser en multiplication de fréquence.

Le tableau VII fournit les différentes valeurs obtenues et notamment celles correspondant à un TEC de 400 μm réalisable au laboratoire. On s'aperçoit que les résultats obtenus sont très proches de ceux présentés par le NEC 720.

Ces résultats seront surtout utiles dans l'élaboration et l'optimisation du multiplicateur, ie, la partie non linéaire de notre circuit que nous développons ultérieurement.

II.2.4. CONCLUSION

Nous venons de décrire les différentes étapes technologiques nécessaires à la fabrication d'un transistor à effet de champ. Nous avons également présenté un modèle équivalent petit signal validé par l'expérience, intégrable dans une CAO de circuits monolithiques linéaires.

Après la description de cet élément actif, nous nous attacherons, dans les paragraphes suivants, à étudier de façon tout à fait similaire les différents éléments passifs.

II.3. ELEMENTS PASSIFS (REF [5]).

II.3.1. LA RESISTANCE (REF [1]).

Les résistances sont, le plus souvent, utilisées dans les circuits monolithiques, pour réaliser les dispositifs de contre réaction et les circuits de polarisation des grilles (TEC employés en amplificateur).

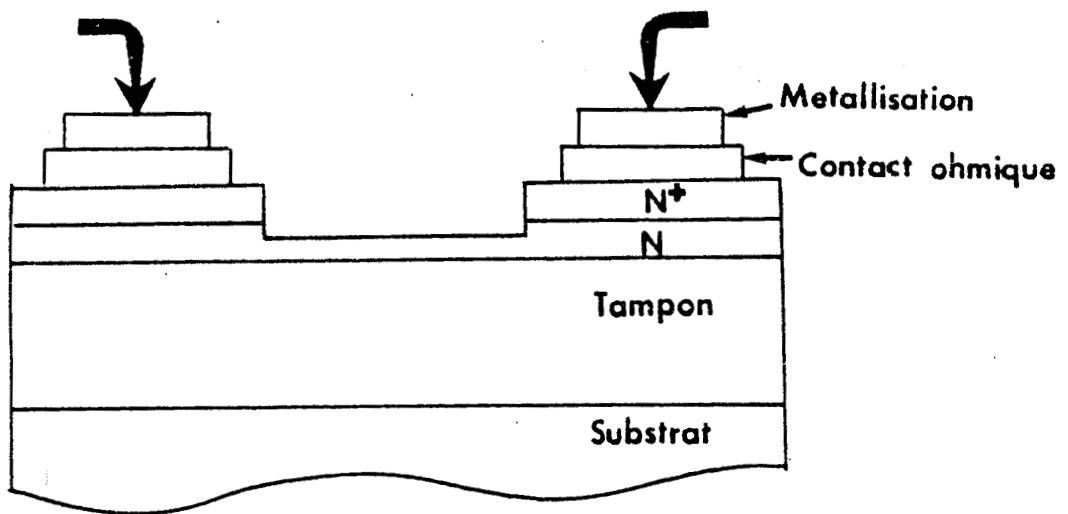


Figure 35 : Coupe d'une résistance.

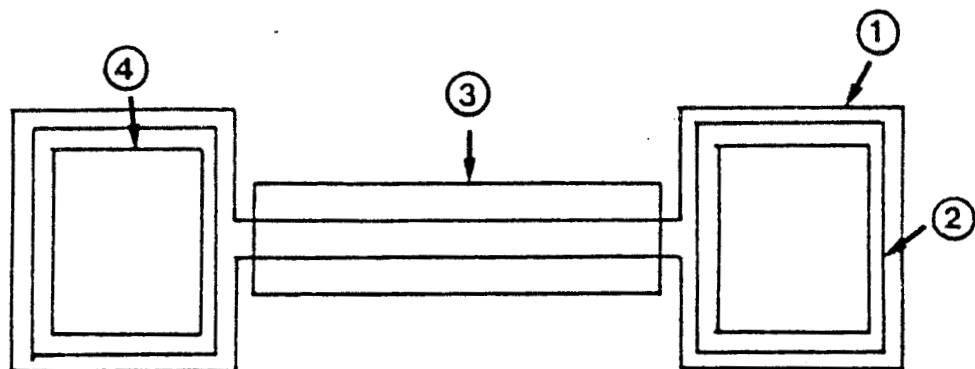


Figure 36 : Masques d'une résistance.



La méthode la plus simple pour réaliser ces résistances est d'utiliser les propriétés résistives des couches épitaxiées ASGA. Dans ce but, deux contacts chimiques sont disposés de part et d'autre d'une zone épitaxiée dont la géométrie (longueur, largeur, épaisseur) est déterminée pour obtenir une résistance de valeur désirée.

Ce procédé de fabrication nécessite quatre masques qui sont numérotés de 1 à 4 sur la figure 36, la figure 35 donnant une coupe d'une telle résistance.

- 1 - Un masque mesa pour définir la largeur de la résistance ainsi que les plots de contacts ohmiques.
- 2 - Un masque de contacts ohmiques.
- 3 - Un masque appelé "Recess" de résistance pour délimiter la zone d'attaque permettant d'ajuster l'épaisseur de la résistance.
- 4 - Un masque pour les plots d'épaississement qui permettent de venir prendre le contact sur la résistance.

La valeur théorique de la résistance est donnée par la formule suivante :

$$R = \frac{1}{q N_D \mu a} \cdot \frac{L}{l} \quad (46)$$

où

- q est la charge de l'électron
- N_D est le dopage de la couche considérée
- μ est la mobilité
- a est l'épaisseur de la couche active restant après attaque
- L et l sont respectivement la longueur et la largeur de la résistance.

Dans le cas de faibles valeurs, inférieures à $1 \text{ k}\Omega$, il peut être important de prendre en compte la résistance présentée par les contacts ohmiques.

Deux problèmes physiques interviennent de façon néfaste dans le comportement de la résistance ASGA. Premièrement, si le champ électrique est trop important, le courant dans la résistance se sature, et nous n'avons donc plus un comportement purement résistif. Pour palier à ce problème, il suffit que la longueur de la résistance soit en général supérieure à $50 \text{ }\mu\text{m}$, ce qui assure des tensions de saturation minimum de l'ordre de 10 à 15 volts. Le deuxième problème est dû à la mauvaise tenue en température du composant. Il est donc nécessaire dans certaines applications de prendre en compte ce phénomène.

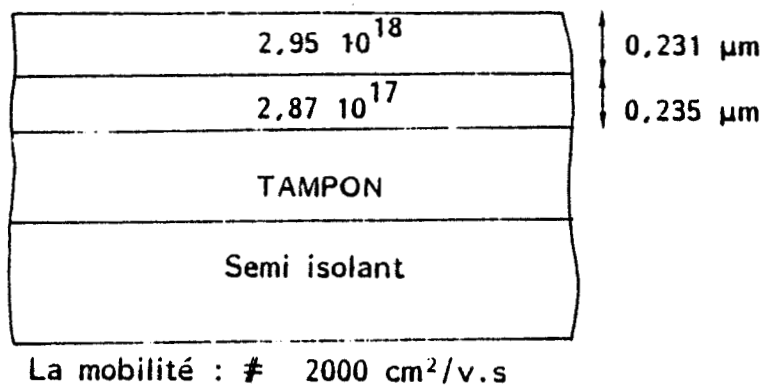


Figure 37 : Caractéristiques de la couche épitaxiée utilisée pour réaliser les résistances.

$L = 100 \mu\text{m}$; sur un ensemble de 7 résistances par largeur

$l(\mu\text{m})$	$\bar{R}(\text{K}\Omega)$	$R_{\text{max}}(\text{K}\Omega)$	$R_{\text{min}}(\text{K}\Omega)$	σ
5	10,5	13,3	8	1,44
3,75	17,8	21,4	14,28	2,66
3,125	24,3	30	20	3,85



TABLEAU VIII.

Une étude statistique a également été réalisée dans le but de déterminer la dispersion des valeurs des résistances obtenues lors de la réalisation technologique. La mesure s'est faite sur des résistances dont les caractéristiques (dopage de l'épithaxie et géométrie) sont données figure 37 et tableau VIII.

Le tableau VIII montre les différents écarts quadratiques moyens obtenus pour différentes largeurs de résistances. La longueur est maintenue constante et est égale à 100 μm .

On peut observer que plus la résistance est large, meilleure est la précision. La dispersion importante des valeurs étant due principalement à l'in-homogénéité de l'attaque chimique, on a une imprécision sur l'épaisseur de la résistance. Les valeurs les plus éloignées de la valeur moyenne sont obtenues au bord de la plaquette.

En conclusion, ce type de résistance est plutôt à employer dans des cas où l'on ne demande pas une grande précision, comme par exemple la polarisation d'une grille d'un TEC.

II.3.2. LES CAPACITES

Les capacités principalement utilisées dans les circuits intégrés monolithiques sont les suivantes :

- capacités Métal Isolant Métal (MIM)
- capacités interdigitées
- capacités Schottky.

Ces capacités sont typiquement employées pour les circuits de liaison entre deux étages, les circuits de découplage ou les circuits d'adaptation. Le choix d'une structure dépend principalement du type d'utilisation, de la valeur nominale de la capacité désirée et des pertes maximales acceptables aux fréquences d'utilisation.

II.3.2.1. La capacité MIM (REF [6]).

Pour réaliser cette capacité, quatre masques sont nécessaires (cf. Figure 38).

- 1 et 2 - Deux masques sont réalisés pour le dépôt sélectif des plots métalliques supérieur et inférieur.
- 3 - Ce masque délimite la zone où sera déposé l'isolant.
- 4 - Ce dernier masque permet de graver l'isolant de façon à obtenir la valeur nominale désirée. La géométrie de ce masque

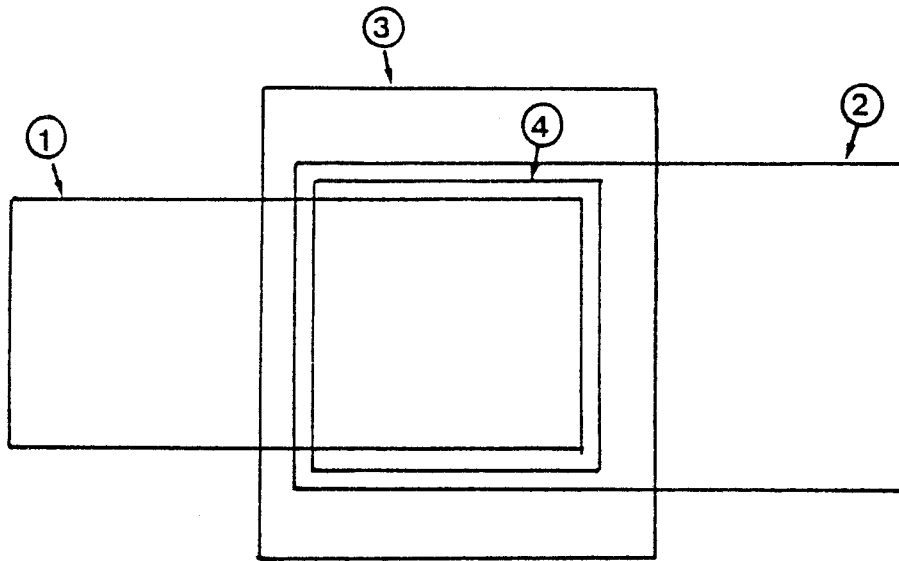


Figure 38 : masques d'une capacité MIM.

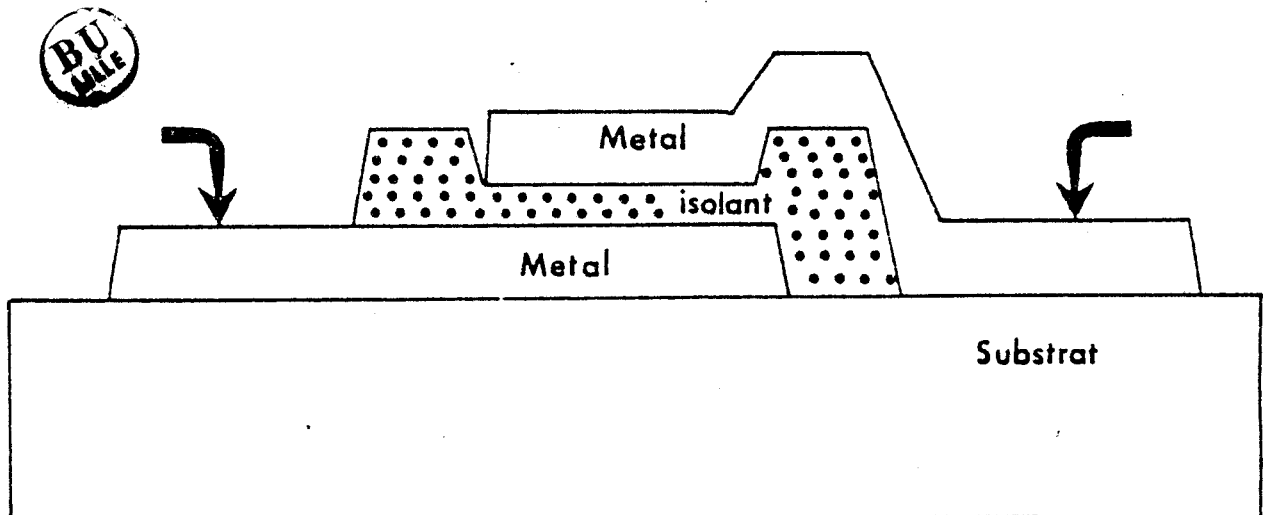


Figure 39 : Coupe d'une capacité MIM.

est conçue de façon à laisser une épaisseur importante d'isolant sur la périphérie de la capacité. On diminue ainsi les effets de bords et l'on augmente la tension de claquage.

La figure 39 donne une coupe d'une capacité MIM.

La formule théorique de la capacité d'un tel élément est donnée par la formule :

$$C = \frac{\epsilon \cdot S}{e} \quad (47)$$

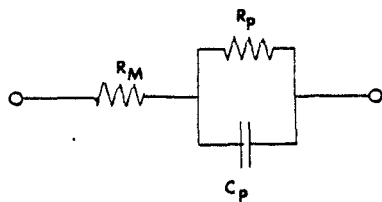
où $\epsilon = \epsilon_0 \epsilon_r$, ϵ_r étant la permittivité du diélectrique

S est la surface commune des deux plans métalliques
 e est l'épaisseur du diélectrique.

Le diélectrique utilisé au laboratoire est le polyimide, dont la permittivité ϵ_r est égale à 3,5. L'épaisseur e de ce diélectrique entre les deux plans métalliques est généralement compris entre 2500 et 3000 Å. Ceci permet d'obtenir des capacités de l'ordre de 125 pf/mm².

Les pertes d'une telle capacité proviennent du diélectrique utilisé mais également des résistances de métallisation des électrodes et d'accès à la capacité.

Les pertes du diélectrique sont caractérisées par $\tan \delta$ où δ est l'angle de perte. Les pertes résistives sont représentées par une résistance unique R_m en série avec la capacité. La figure 40 donne le schéma électrique :



$$\text{où } \tan \delta = \frac{1}{Q} = \frac{1}{R_p C_p \omega} \quad (48)$$

Figure 40 : Schéma équivalent d'une capacité MIM.

Le but ici est de ramener ce schéma sous la forme d'une capacité en série avec une résistance (figure 41) :

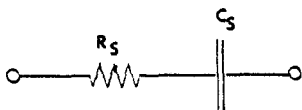


Figure 41 : Schéma électrique simplifié d'une capacité MIM.

F (GHz)	Cs (pf)	Rs (Ω)	Rp (Ω)	Cp (pf)
1	1	5	$5 \cdot 10^3$	1
10	1	7	40	0,85
$R_p = R_s \left(1 + \frac{1}{(R_s C_{sw})^2} \right)$ $C_p = C_s \left(\frac{1}{1 + (R_s C_{sw})^2} \right)$				

TABLEAU IX



Ceci se fait à l'aide des relations suivantes :

$$R_s = \frac{\text{tang } \delta + R_m C_s \omega}{C_s \omega} \quad (49)$$

$$C_s = C_p (1 + \text{tang}^2 \delta) \quad (50)$$

Nous avons réalisé un ensemble de quatre capacités de valeurs différentes (0,7 pf ; 1,4 pf ; 2,3 pf ; 5 pf), mais toutes de géométrie carrée. De ces mesures, il est difficile de distinguer l'effet dû au diélectrique de celui dû à la résistance R_m .

Néanmoins, il s'est avéré que pour l'ensemble des capacités de valeurs comprises entre 0,7 et 5 pf la résistance série R_s est de l'ordre de 4,5 Ω dans la gamme de fréquence 1 - 4 GHz et de 7 à 8 Ω dans la gamme 9 - 11 GHz. Ces valeurs seront utilisées dans la CAO de nos circuits monolithiques. Il faut remarquer que ces pertes qui peuvent sans doute être diminuées dans une réalisation plus optimisée, prennent en compte non seulement l'angle de perte du diélectrique, mais aussi les résistances des plots métalliques, des bras d'accès à la capacité et des fils de connexions. Le tableau IX donne la valeur de la résistance parallèle équivalente pour une capacité de 1 pf et aux fréquences de 1 et 10 GHz.

Ce type de capacité trouve son utilisation préférentielle dans la réalisation de liaison entre étage ou d'isolement de l'alimentation. En effet, dans ce cas, l'impédance présentée en hyperfréquence par la capacité doit être aussi faible que possible et la présence d'une résistance parallèle de valeur très faible ne peut être que favorable.

Pour augmenter la capacité par mm^2 (125 pf/ mm^2) et pour améliorer la tenue en fréquence, il serait souhaitable d'utiliser le nitrure de silicium qui présente un ϵ_r de 8 ou l'oxyde de tantale ($\epsilon_r = 25$) bien que l'utilisation de ce dernier ne peut se faire qu'à partir d'un procédé délicat à maîtriser et coûteux (soit par dépôt direct du Ta_2O_5 , soit par oxydation anodique du Ta).

11.3.2.2. La capacité Schottky (REF. [7]).

On peut également utiliser une capacité Schottky polarisée en inverse. Ce procédé permet de réduire de façon appréciable l'encombrement des condensateurs tout en obtenant des valeurs assez élevées.

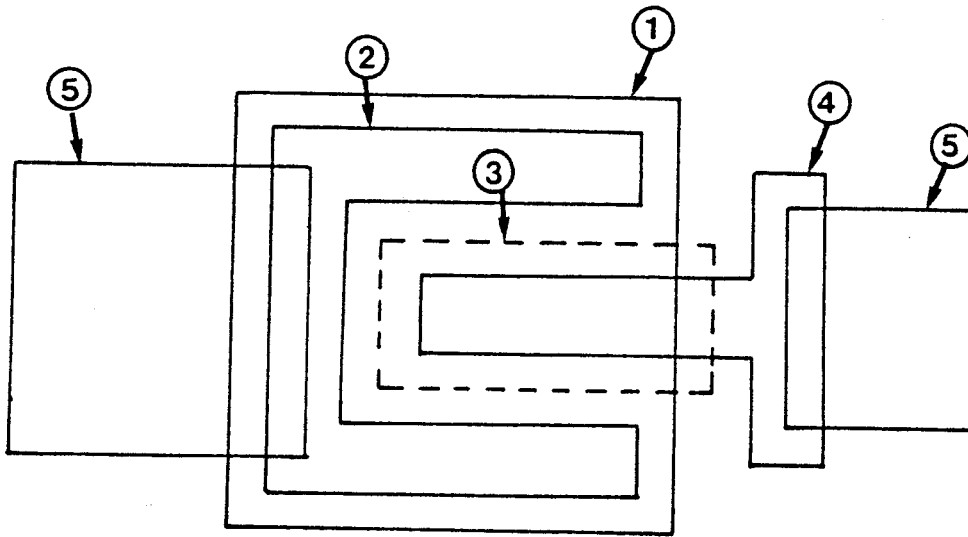


Figure 42 : Masques d'une capacité Schottky.

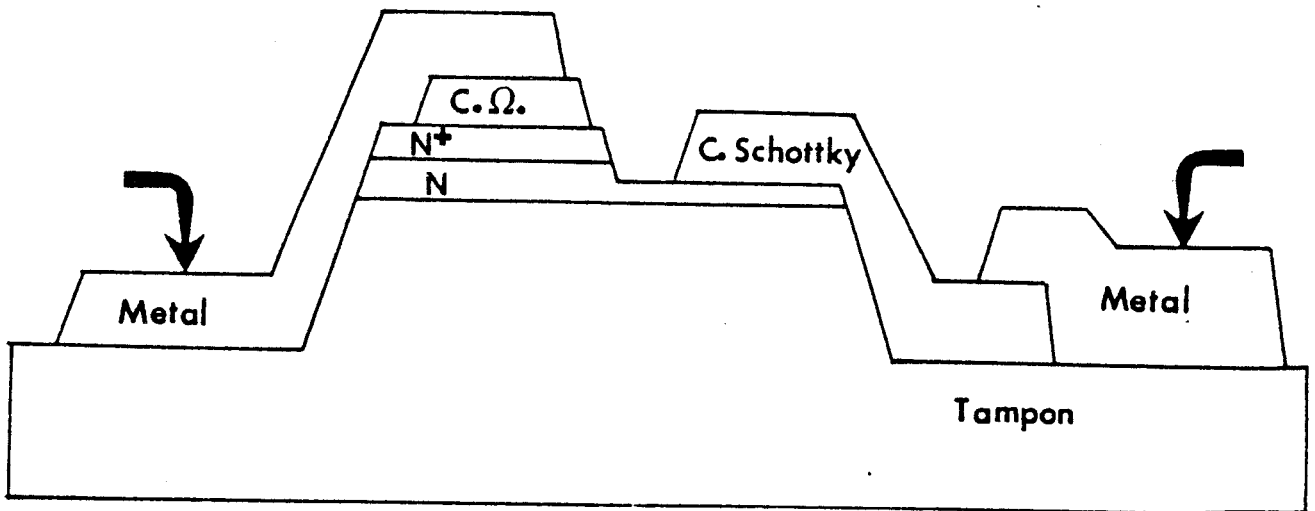


Figure 43 : Coupe d'une capacité Schottky.

Cette méthode nécessite 5 opérations (cf. Figure 42). Il est donc nécessaire d'utiliser successivement :

- 1 - Un masque mesa qui isole la couche active
- 2 - Un masque de contact ohmique qui forme une des deux électrodes de prise de contact de la capacité
- 3 - Un masque dit de "Recess" pour attaquer la couche de dopage élevé.
- 4 - Un masque de contact Schottky permettant la réalisation de la deuxième électrode
- 5 - Un masque permettant la métallisation finale de prise de contacts.

La figure 43 donne une coupe d'une capacité Schottky

La valeur théorique de la capacité est la suivante :

$$C = S \sqrt{\frac{q \cdot \epsilon \cdot N_0}{2(V_B - V_g)}} \quad \text{et} \quad S = W \cdot l \quad (51)$$

où V_g est la tension appliquée

V_B est la hauteur de la barrière de potentiel du contact Schottky

$\left. \begin{array}{l} W \\ l \end{array} \right\}$ sont la largeur et la longueur du contact Schottky.

La résistance parasite, R_{acc} , est placée en série avec la capacité, et est égale à :

$$R_{acc} = R_{source} + R_{canal} + R_{contacts \text{ ohmiques}}. \quad (52)$$

R_{acc} est indépendante de la fréquence, mais dépend des conditions de polarisation. Par ailleurs, elle est inversement proportionnelle à la largeur du contact Schottky, W . En conséquence, pour la rendre minimale pour une surface S donnée (c'est à dire pour une capacité fixée), il faut utiliser une largeur W aussi grande que possible, c'est à dire une longueur aussi petite que possible. Dans ces conditions, la résistance du canal est très faible et l'on obtient une résistance d'accès de valeur totale peu élevée.

Pour déterminer facilement la valeur de la résistance parasite R_{acc} , ainsi que la valeur de la capacité en fonction des dimensions du contact Schottky nous avons établi les formules empiriques suivantes, qui ne sont valables que pour notre technologie et pour les épitaxies habituellement utilisées dans la réalisation d'un TEC :

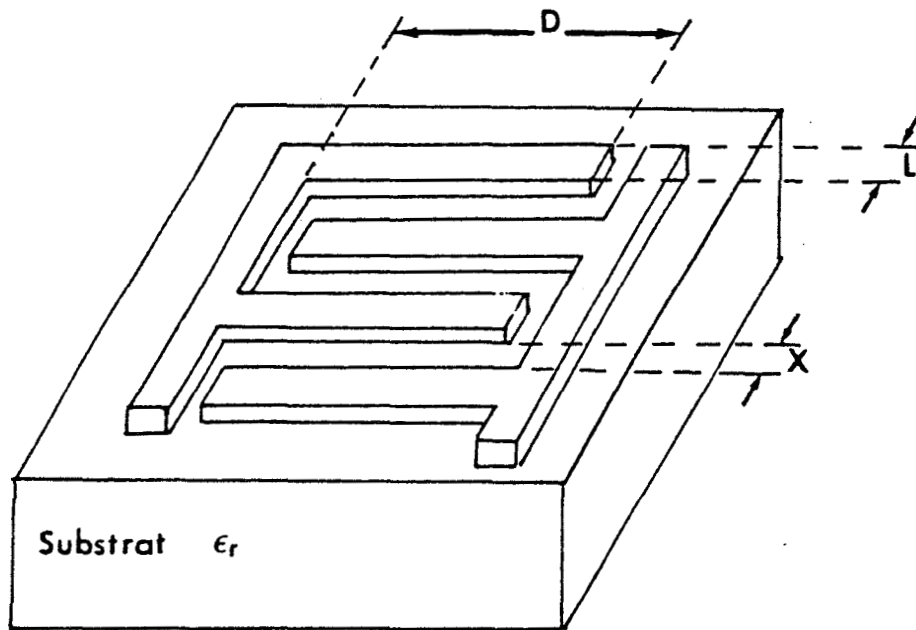


Figure 44 : Vue en perspective d'une capacité interdigité.



$$R_{acc} = \frac{1}{W} (600 + 450 \cdot l \cdot K) \quad (52)$$

$$C = \frac{W \times l}{500} \quad (53)$$

où W et l sont exprimées en microns, et C en picofarads

K est un facteur variant suivant la polarisation

$K = 1$ pour V_g proche de 0

$K = 1/2$ pour V_g proche de la tension de pincement.

Pour l de 1 μm et W de 1 mm, on obtient une capacité de 2 pf et une résistance d'accès de 1,25 Ω ce qui assure un coefficient de qualité de 6 à 10 GHz.

Par ailleurs, la tension de polarisation appliquée doit être faible (proche de la tension de pincement) pour que le courant de fuite reste négligeable.

Le principal avantage de cette capacité, outre son encombrement, est le fait d'avoir une valeur nominale variable (il suffit de faire varier la tension appliquée). Elle est donc particulièrement intéressante à utiliser dans un circuit où l'accord doit être réalisé de façon électronique.

Par contre, par le fait qu'il faille la polariser, elle n'est pas toujours facile à mettre en place dans un circuit intégré monolithique complexe.

III.3.2.3. La capacité interdigitée

Ces capacités résultent du couplage coplanaire entre rubans métalliques (ou doigts). La figure 44 donne une vue en perspective d'un tel élément.

Ce type de capacité présente l'énorme avantage de ne nécessiter pour sa réalisation qu'un seul masque : correspondant à la métallisation des rubans.

Les formules théoriques donnant la valeur de cette capacité sont complexes.

Dans le cas où X l'espacement interdoigt et L la longueur du doigt sont égaux, il est possible d'utiliser la formule donnée par GD ALLEY [8]

$$C(\text{pf}) = D(\epsilon_r + 1) [(N - 3) A_1 + A_2] \quad (54)$$

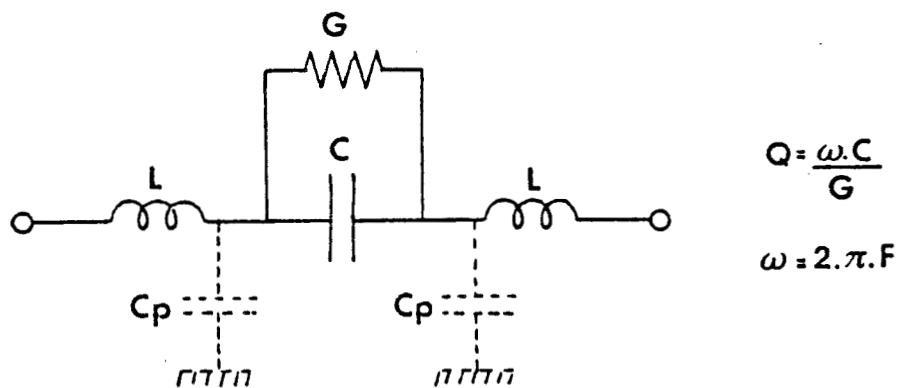


Figure 45 : Schéma équivalent d'une capacité interdigité.

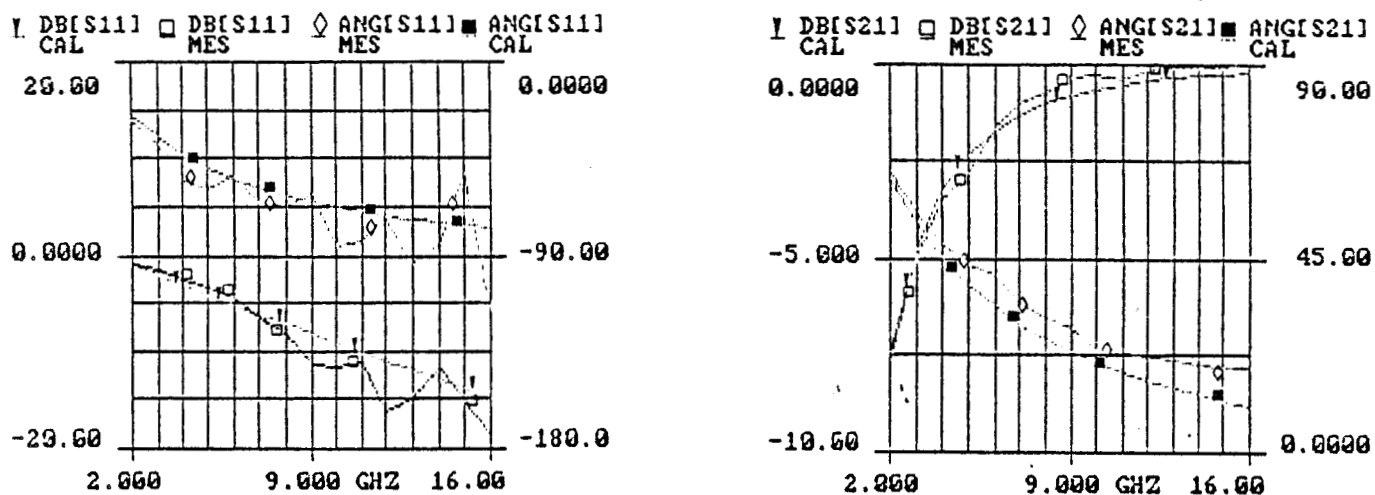


Figure 46 : Comparaison calcul/mesure du paramètre S_{11} d'une capacité interdigité montée en réflexion.

où $A_1 = 0,225$ pf/inch ; $A_2 = 0,252$ pf/inch
 N est le nombre de doigts
 D est la longueur d'un doigt.

On estime ici que la hauteur du substrat est infinie.

On peut également utiliser la formule donnant la capacité entre deux lignes déduite d'une transformation conforme :

$$C = \epsilon_0 \epsilon_r \frac{D}{\pi} \log \left(1 + \frac{2L}{X} + \sqrt{1 + \left(1 + \frac{2L}{X} \right)^2} \right) \quad (55)$$

Par ailleurs, ESFANDIARI [9] donne de bons abbaques qui permettent de tirer à partir des dimensions directement la valeur de la capacité.

Les pertes d'une capacité interdigitée sont essentiellement dues à la résistance des bras de métallisation. Elles sont données par la relation :

$$R_{acc} = \frac{4}{3} \cdot \frac{D}{\left(\frac{L+X}{2}\right) \cdot N} \cdot R_s \quad (56-1)$$

$$\text{et } R_s = \frac{\rho D}{eL} \quad (56-2)$$

où e est l'épaisseur d'un doigt
 ρ est la résistivité du métal utilisé ($\rho = 3 \cdot 10^{-8}$ m. Ω)

Des capacités de ce type ont été réalisées au laboratoire en vue d'être caractérisées. Nous avons prévu, à partir des différentes formules théoriques que nous venons d'exposer ((54), (55), (56)), une capacité d'une valeur de 0,35 pf. Les dimensions des éléments étudiés sont $D = 150 \mu\text{m}$, $L = 10 \mu\text{m}$, $X = 5 \mu\text{m}$ et $N = 24$. La résistance R_{acc} a été évaluée à $1,25 \Omega$, ce qui correspond à un Q de 34,4 à 10 GHz. Les mesures effectuées en transmission de 2 à 16 GHz ont permis de déduire en utilisant Tonchstone un schéma équivalent donné en figure 45. C vaut 0,37 pf et L_s est égal à 0,04 nH (C_p étant négligée). Le coefficient de qualité Q de 34 à 10 GHz. La comparaison entre les grandeurs mesurées et les grandeurs calculées à partir du schéma équivalent est effectuée en figure 46.

En conclusion, la capacité interdigitée présente un encombrement non négligeable. Elle n'est utilisable dans un circuit monolithique que pour des faibles valeurs de capacités (entre 0,1 et 0,5 pf). En contre partie, on peut noter que le coefficient de qualité obtenu est élevé.

	Interdigité	Schottky	MIM (polyimide)
Gamme de valeur	$0,1 < c < 0,5 \text{ pf}$	$0,5 < c < 2 \text{ pf}$	$0,5 \text{ pf} < c < 15 \text{ pf}$
utilisation préférentielle	accord + liaison	capacité variable accord	liaison ou découplage
Remarques	Bonne tenue en fréquence.	Nécessite une polarisation faible en encombrement.	Mauvaise tenue en fréquence.
Perte	très faible	Dépend principalement de la géométrie.	Très importante en haute fréquence.

TABLEAU X : Résumé des caractéristiques des différents types de capacités réalisables en circuit intégré monolithique.



Figure 47 : Différentes topologies de selfs localisées.

Le tableau X résume les caractéristiques principales des différentes capacités étudiées.

II.3.3. LES INDUCTANCES (REF. [10] [11] [12]).

L'utilisation d'éléments selfiques s'est nettement répandue avec le développement des circuits intégrés monolithiques. Les qualités essentielles d'une inductance sont :

- une bonne stabilité en fréquence
- un facteur de qualité important
- une réalisation facile et reproductible
- la possibilité d'atteindre des valeurs élevées
- un encombrement minimum.

Les selfs peuvent être, soit distribuées (lignes de transmission), soit localisées. Une inductance est dite localisée tant que ses dimensions sont inférieures au dixième de la longueur d'onde (A 10 GHz, $\lambda = 0,85$ cm donc la dimension maximale est inférieure à 850 μm).

Les dimensions maximales étant imposées, il est nécessaire de trouver des configurations permettant d'obtenir des valeurs de l'inductance aussi élevées que possible.

La figure 47 présente différentes topologies.

Un masque suffit pour réaliser ces inductances, excepté pour les selfs spirales. Ces derniers nécessitent en effet la réalisation d'un "pont métallique" pour prendre le contact au point milieu.

Les pertes dans les inductances sont de deux types : les pertes résistives et les pertes capacitives.

Les pertes résistives se produisent dans le conducteur. La résistance de perte se déduit de la formule :

$$R = \rho \frac{L}{S} \quad (57)$$

où S est la section du ruban

L est la longueur du ruban

ρ est la résistivité ($3 \cdot 10^{-8}$ $\Omega \cdot \text{m}$ pour le Ti-Au).

En augmentant la section, il est possible de réduire cette résistance parasite qui détermine le coefficient de qualité Q de la self. Cependant, à fréquence élevée, le phénomène d'effet de peau apparaît. Toute augmentation au-delà d'une certaine valeur de la section ne se traduit plus par une diminution de la résistance. En effet, le courant hyperfréquence ne se propage que dans une partie du conducteur. La résistance s'écrit alors :

$$R = \kappa \cdot \rho \frac{L}{2 \delta (W+h)} \quad (58-1)$$

$$\delta = \sqrt{\frac{2}{\sigma \omega \mu}} \quad (58-2)$$

$$\sigma = 1/\rho \quad (58-3)$$

où μ est la mobilité

W est la largeur du ruban

h est la hauteur du ruban

κ est une constante et varie entre 1,3 et 1,8 (typiquement 1,5)

ω est égal à $2\pi f$, où f est la fréquence d'utilisation.

Les couplages capacitifs sont de deux types : du type microstrip (capacité avec le plan de masse) et du type coplanaire (capacité entre deux bras). D'après les mesures effectuées sur différentes selfs spirales, la valeur de la capacité parasite du type coplanaire pour des valeurs d'inductances comprises entre 0,7 et 5 nH, varie entre 0,1 et 0,15 pf.

Etant donné la hauteur du substrat (400 μm), on néglige les capacités du type "microstrip". Ces capacités parasites entrent en résonance avec l'inductance et affectent ainsi la gamme des valeurs et la stabilité en fréquence. Le schéma équivalent est présenté en figure 48. Il tient compte des éléments parasites décrits ci-dessus.

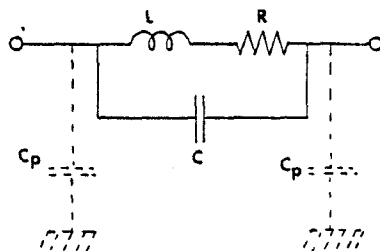


Figure 48 : Schéma équivalent d'un élément inductif.

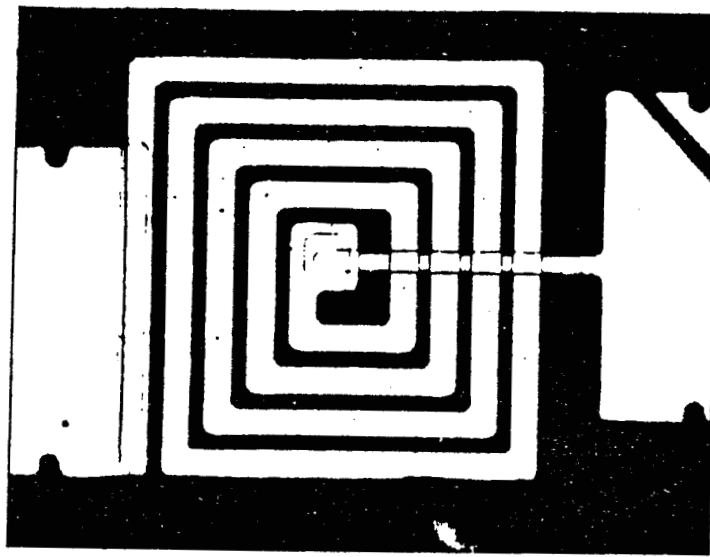


Figure 49 : Photo d'une self en spirale carré.

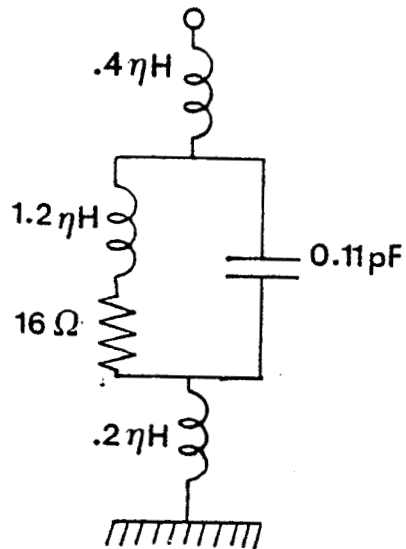


Figure 50 : Valeur des éléments d'une self spirale carré

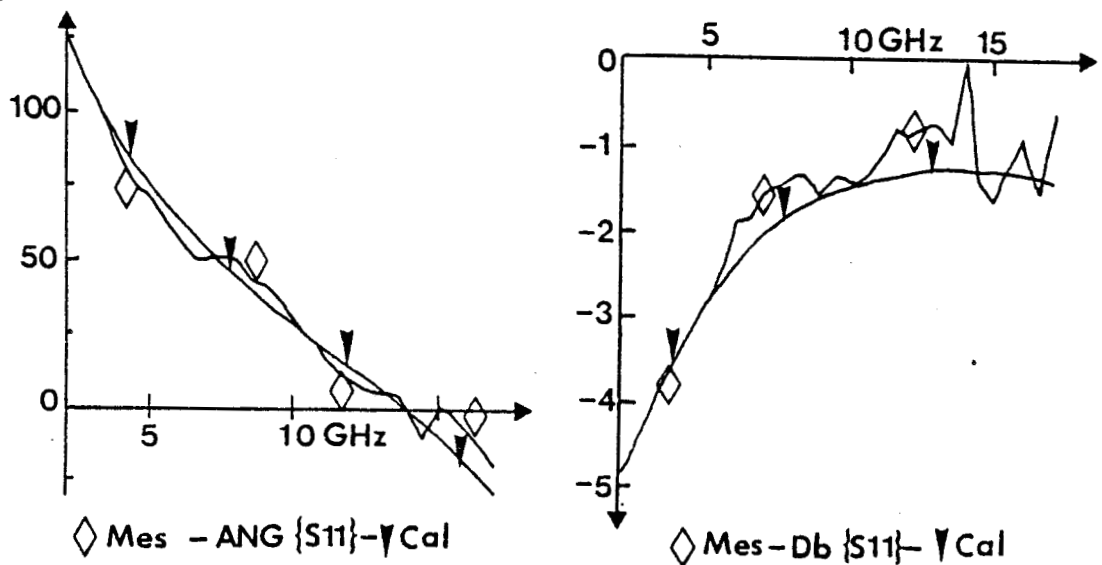


Figure 51 : Comparaison calcul/mesure du paramètre S_{11} d'une self spirale carré montée en réflexion.

La valeur de l'inductance en fonction des dimensions géométriques est donnée dans l'annexe I

Ce modèle a été vérifié par des mesures en hyperfréquences, en réflexion au moyen d'un analyseur de réseau sur des échantillons de selfs localisées de différentes formes et valeurs. Un exemple est donné en figure 49 pour une self spirale carrée de $100 \mu\text{m}$ de côtés. La largeur du ruban ainsi que l'espacement entre rubans est de $5 \mu\text{m}$. La hauteur de métallisation est de $0,5 \mu\text{m}$. La valeur théorique calculée à partir des formules empiriques (annexe I) est de $1,25 \text{ nH}$. On peut donc observer sur la figure 50 et 51 un bon accord entre la théorie et la pratique. L'écart observé sur les différents échantillons est de 5 à 10 % en moyenne.

Ces éléments inductifs sont utilisés généralement pour la polarisation d'un TEC ou dans un circuit d'accord. Toutefois, dans le cas de filtres très sélectifs, il est souhaitable d'employer des selfs de forme simple, telles que des selfs en méandre ou en ruban, de façon à obtenir une bonne précision. Les inductances spirales seront plutôt utilisées comme self de choc : ces dernières, grâce à leur géométrie, peuvent atteindre des valeurs de 5 nH à 10 nH , avec un faible encombrement ($250 \mu\text{m} \times 260 \mu\text{m}$; 5 nH ; $f_c : 5 \text{ GHz}$; $Q : 5$).

max

11.3.4. LA CHARGE ACTIVE

Il peut être parfois intéressant de remplacer la self de choc utilisée pour polariser le drain du TEC par une charge active selon le schéma de la figure 52.

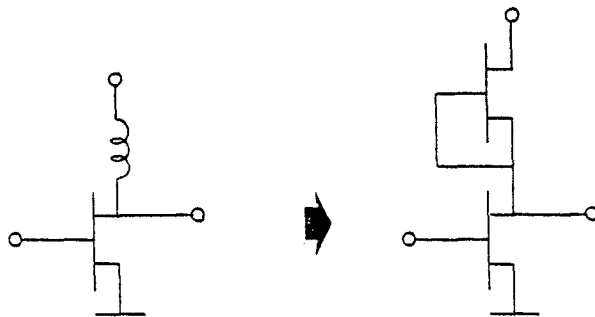


Figure 52 : Charge active (topologie).

Le premier avantage est évidemment le gain de place. En effet, cette charge active est réalisée à l'aide d'un TEC, dont la grille est reliée à la source, ainsi, il est polarisé à V_{gso} nulle. On l'utilise généralement dans la zone

saturée de la caractéristique. Dans ces conditions, ce limiteur présente une impédance continue très faible et il est donc équivalent à la self de choc en continu. Par contre, en régime dynamique, son impédance devient très élevée et le courant hyperfréquence qui peut le traverser devient négligeable.

L'inconvénient de la polarisation par charge active est de fixer le courant traversant le TEC principal. Donc, si l'on veut travailler en régime saturé, la tension grille-source est fixée à une valeur bien précise, en conséquence, aucun réglage n'est possible.

Par ailleurs, des instabilités dues à un effet thermique peuvent se produire. Cet effet d'échauffement est souvent du, dans les circuits monolithiques, à la proximité de la charge active et du TEC et peut conduire parfois à des oscillations en basses fréquences.

Une méthode pour éliminer ces problèmes, souvent critique à V_g nulle, a été proposée par RUMELHARD [13]

La réalisation d'une charge active est la même que celle d'un TEC classique. Il suffit dans la conception du masque de relier la source à la grille pour réaliser ce dipole.

Le schéma dynamique du limiteur est donné en figure 53.

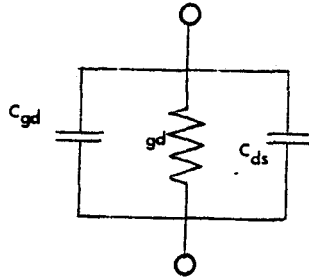


Figure 53.

Compte tenu des caractéristiques effectuées, on prendra en pratique les formules suivantes, pour l égal à $1 \mu\text{m}$, et pour les épitaxies classiquement utilisées :

$$g_d (\text{mS}) = \frac{W}{150} \quad (59-1)$$

$$C_{ds} (\text{pf}) = \frac{W \cdot 10^{-3}}{3} \quad (59-2)$$

$$C_{gd} (\text{pf}) = \frac{W \cdot 10^{-3}}{6} \quad (59-3)$$

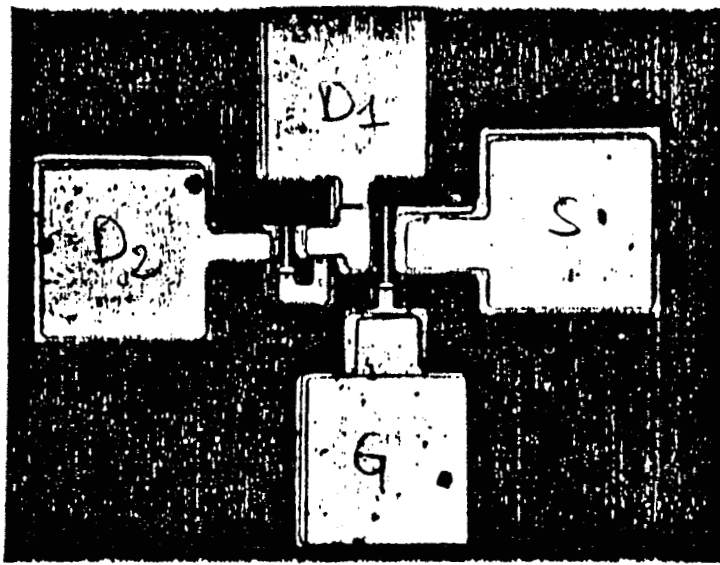


Figure 54 : Photo d'un TEC de 20 μ associé à une charge active (TEC 10 μ).

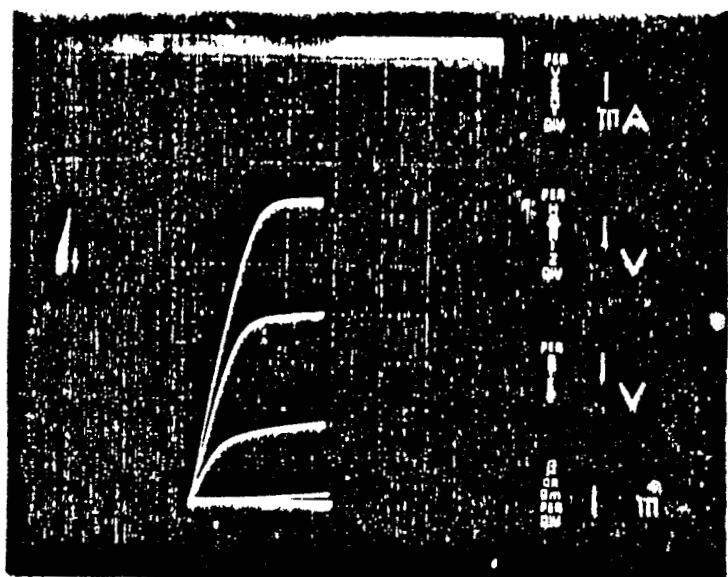


Figure 55 : Caractéristiques statiques d'un TEC 20 μ m.

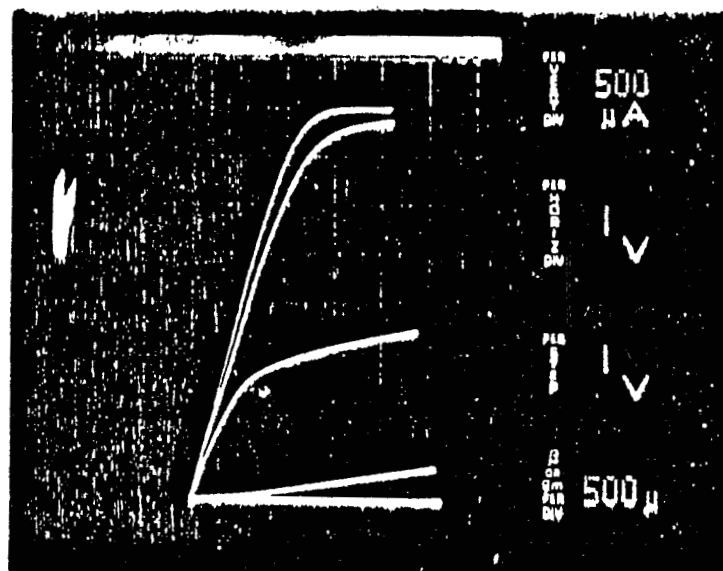


Figure 56 : Caractéristiques statiques du 20 μ m + Charge active.

Pour illustrer le principe du limiteur en continu, les figures ((54), (55), (56)) présentent les résultats obtenus pour un TEC de 20 μm de large avec un limiteur de 10 μm de large (soit donc une polarisation à $I_{dss}/2$).

II.4. CONCLUSION

Après une présentation des différentes étapes technologiques, nous avons décrit un certain nombre d'éléments actifs ou passifs réalisables à partir de celles-ci. Cette étude nous a permis de cerner les performances de ces éléments et d'être ainsi en mesure de concevoir un circuit monolithique complexe.

Il est bien évident que de nombreux essais restent à faire pour obtenir une caractérisation plus fine, plus précise, principalement pour les éléments passifs qui jouent un rôle important dans le bon fonctionnement d'un circuit monolithique.

BIBLIOGRAPHIE DU CHAPITRE II

- [1] RALPH E. WILLIAMS
"Gallium Arsenide processing techniques", ARTECH HOUSE.
- [2] SHIPLEY - Documentation technique.
- [3] PIOTROWSKA A.
"Ohmic contacts to III-V compound Semiconductors - A review of fabrication techniques", Solid State Electron, Vol. 26 - n° 3, 1983.
- [4] SOARES A., GRAFFEUIL J. et OBREGON J.
"Applications des transistors à effet de champ en ASGA", CNET - ENST EYROLLES - 1984.
- [5] GUPTA KC.
"Computer aided design of microwave circuits", ARTECH HOUSE.
- [6] DEPREEUW D.
"Conception et réalisation d'un amplificateur faible bruit" - DEA Université de Lille 1985.
- [7] Haroun FARHAT
"Conception et réalisation en CI monolithique ASGA d'un radiomètre microonde miniature" - Thèse Université de Lille 1984.
- [8] GARY D ALLEY
"Interdigital Capacitors and their application to lumped elements Microwave Integrated circuits" - IEEE MTT - 18 n°12 - Déc. 70.
- [9] ESFANDIARI R.
"Design of interdigitated capacitors and their application to GAAS monolithic filters" - IEEE MTT - 31 n° 1 - Janv. 83.
- [10] DILL H.G.
"Designing inductors for thin-film applications ?" - Electronic Design n° 17 - Fev. 64.

- [11] PARISOT M., ARCHAMBAULT Y.
"Highly accurate design of spiral inductors for MMIC'S with small size and high out of frequency characteristics" - IEEE Symp 84.
- [12] TERZIAN P.A.
"Broad band GAAS monolithic amplifier using negative feedback" - IEEE MTT - 30 n° 11 - Nov. 82.
- [13] RUMELHARD C., CARNEZ B.
"A new biasing circuit for high integration density GAAS MMIC'S"
Thomson - CSF/DHM.

Chapitre III

Chapitre III : Conception et optimisation des différentes parties du dispositif.

III.1. INTRODUCTION

Dans cette troisième partie, nous présentons la conception assistée par ordinateur de notre système.

Dans un premier temps, nous étudions le multiplicateur de fréquence (élément non linéaire) de façon à déterminer les impédances d'entrée et de sortie correspondant au régime de fonctionnement optimal.

A la lumière de ces résultats, nous imaginons une première cellule linéaire, placée à l'entrée du multiplicateur, présentant en sortie l'impédance adéquate pour obtenir le meilleur rendement de multiplication. Puis un filtre actif est placé à la sortie du multiplicateur de façon, d'une part à amplifier la puissance de sortie à la fréquence désirée et, d'autre part, à obtenir un taux de rejection suffisant pour les autres harmoniques.

Nous verrons qu'avec un tel système, il est théoriquement possible d'obtenir des performances conformes au cahier des charges que nous nous sommes proposés.

III.2. C.A.O. DU MULTIPLICATEUR

III.2.1. RAPPELS DES RESULTATS

Nous rappelons ici brièvement les performances d'un TEC de $400 \mu\text{m}$ de large et $1 \mu\text{m}$ de long en régime fortement non linéaire, chargé à l'entrée et à la sortie par une impédance de 50Ω . Le régime considéré proche de l'optimal sera celui que nous avons étudié théoriquement mais aussi vérifié expérimentalement.

Dans le cas d'une tension continue de polarisation V_{gso} proche de V_B , pour une puissance appliquée à l'entrée de 143 mw (soit $21,5 \text{ dbm}$) on obtient une puissance de sortie à la fréquence 10 GHz de $0,22 \text{ mw}$ (soit $-6,5 \text{ dbm}$). Pour la même puissance d'entrée, dans le cas d'une polarisation V_{gso} inférieure à $-V_p$, la puissance récoltée sur le drain à 10 GHz est du même ordre de grandeur : $0,2 \text{ mw}$ (soit -7 dbm).

La différence essentielle entre ces deux points de polarisation est le comportement de l'impédance d'entrée. En effet, dans le cas où V_{gso} est proche de V_B , le courant détecté par la diode Schottky et la puissance absorbée sont importants. A l'aide d'une analyse de Fourier de $V_g(t)$ et $I_{gs}(t)$ nous avons obtenu l'impédance d'entrée suivante :

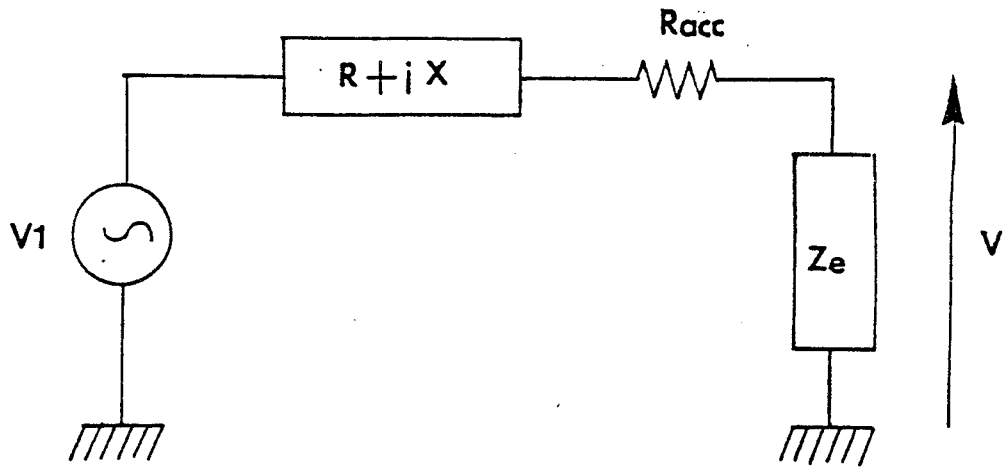


Figure 57 : Circuit équivalent d'entrée du TEC multiplicateur.



$$Z_e \approx 61,7 - j 18 \ \Omega \quad (V_{gso} = 0,2 \text{ v}) \quad (60-1)$$

ainsi que la tension crête grille-source à appliquer

$$V(1 \text{ GHz}) \approx 4 \text{ v} \quad (60-2)$$

On s'aperçoit donc que l'impédance d'entrée présentée par le TEC multiplicateur est proche de $50 \ \Omega$. Etant ainsi proche de l'adaptation, il sera difficile d'améliorer les performances globales du dispositif, ie, le rendement de multiplication.

Par contre, dans l'autre cas étudié, l'impédance d'entrée du TEC est :

$$Z_e \approx 6,15 - j 459,28 \ \Omega \quad (V_{gso} = - 6,7 \text{ v}) \quad (61-1)$$

et

$$V(1 \text{ GHz}) \approx 7,5 \text{ v} \quad (61-2)$$

Le passage en direct dans ce cas ne dure qu'un faible instant de la période. Le courant détecté est donc très faible, ainsi que la puissance dissipée. Il en résulte que la résistance ramenée en série à l'entrée est très faible (de l'ordre de $6 \ \Omega$). Il y a donc désadaptation avec le générateur $50 \ \Omega$ et l'entrée du TEC. On pourra ainsi vraisemblablement à l'aide d'un circuit d'accord améliorer de façon notable le rendement de multiplication.

III.2.2. CIRCUIT D'ENTREE

Tout d'abord, nous essaierons de réaliser l'optimisation la plus simple du circuit d'entrée du TEC multiplicateur de façon à déterminer la puissance d'entrée minimale permettant d'obtenir le régime de fonctionnement précédent. Nous avons choisi pour cette étude le circuit d'accord, le plus élémentaire, constitué par une inductance en série avec la résistance intégrée du générateur d'entrée. La présence d'une self est nécessaire pour annuler la partie capacitive de l'impédance d'entrée du TEC. Le circuit étudié est représenté en figure 57, où Z_e , l'impédance d'entrée du TEC qui dépend du point de polarisation (V_{gso}) s'écrit sous la forme :

$$Z_e = a + jb \quad (62)$$

On peut alors écrire la relation reliant la tension V aux bornes de Z_e et la tension V_1 du générateur :

$$|V| = \frac{\sqrt{a^2 + b^2}}{\sqrt{(a + R_{acc} + R)^2 + (X + b)^2}} \cdot |V_1| \quad (63)$$

Par ailleurs, si R est constitué uniquement par la résistance interne du générateur la puissance maximale délivrable à l'entrée est donné par :

$$P_e = |V_1|^2 / 8.R \quad (64)$$

V est la tension qu'il faut appliquer aux bornes de la grille pour obtenir le régime de fonctionnement correspondant à une puissance de sortie sur 50Ω de $0,2 \text{ mw}$.

Pour l'adaptation en puissance entre le générateur et le TEC il faut et il suffit que :

$$\text{et } \begin{cases} X = -b & (65-1) \\ R = a + R_{acc} & (65-2) \end{cases}$$

Soit donc dans le cas où V_{gso} est proche de V_B

$\left. \begin{array}{l} a = 61,7 \\ b = -18 \\ R_{acc} = 7 \\ V = 4,056 \end{array} \right\} \Rightarrow \left. \begin{array}{l} X = 18 \\ R = 68,7 \end{array} \right\} \Rightarrow V_1 = 8,67 \text{ v}; P_{min} = 136,8 \text{ mw}$

La réactance X de 18Ω correspond à une self à 1 GHz de $2,85 \text{ nH}$

Dans le cas où V_{gso} est inférieure à $-V_p$

$\left. \begin{array}{l} a = 6,15 \\ b = 459,28 \\ R_{acc} = 7 \\ V = 7,5 \end{array} \right\} \Rightarrow \left. \begin{array}{l} X = 459,8 \\ R = 13,15 \end{array} \right\} \Rightarrow V_1 = 0,43 \text{ v}; P_{min} = 1,85 \text{ mw}$

La réactance X de $459,8 \Omega$ correspond à une self à 1 GHz de 73 nH .

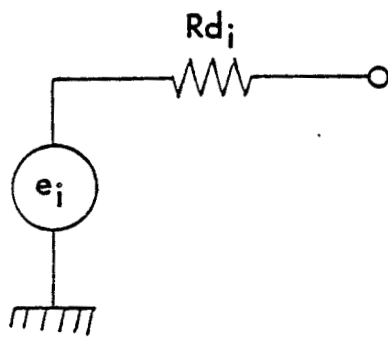


Figure 58 : Circuit équivalent de sortie du TEC multiplicateur.



Il apparaît immédiatement, d'après cette simple application numérique que, contrairement au premier cas où le circuit d'accord ne présente aucune utilité (nous n'avons gagné que 6,8 mw) nous avons pu augmenter dans le deuxième cas le rendement de multiplication de façon fort appréciable. C'est donc dans les conditions de polarisation correspondant à ce 2ème cas que désormais nous allons nous placer. Toutefois, il est à noter la forte valeur de self nécessaire pour cette adaptation : 73 nH, ce qui est rigoureusement impossible à réaliser en monolithique (cf. Chapitre 11.3.3.). Il faudra donc, dans la suite de cette étude, imaginer un circuit d'accord plus sophistiqué.

III.2.3. CIRCUIT DE SORTIE

Etudions dans un deuxième temps l'augmentation de la puissance de sortie que peut apporter une adaptation du circuit de sortie à la fréquence désirée (par exemple 10 GHz). Le rôle de ce circuit de sortie peut être non seulement d'exalter la puissance à la fréquence choisie mais également de filtrer les autres harmoniques, c'est à dire de diminuer la puissance délivrée aux autres fréquences.

Cette étude nécessite la connaissance de l'impédance de sortie du TEC en régime de multiplication et ceci aux différentes harmoniques. Il faut également, pour calculer les puissances délivrées, connaître le générateur de tension développé entre drain et source aux différentes fréquences. Si nous négligeons la capacité drain-source et le couplage entre l'entrée et la sortie, c'est à dire la capacité drain-grille, le TEC dans son régime de fonctionnement optimal en multiplication est représenté à chaque harmonique i par un schéma équivalent linéarisé constitué d'un générateur e_i en série avec une résistance R_{di} (figure 58). Nous nous proposons d'utiliser le modèle numérique précédemment développé pour calculer les différents éléments e_i . Dans ce but, nous supposons que R_{di} peut être supposé indépendant de i , soit donc être égale à R_d . R_d se calcule en déterminant la valeur moyenne de la conductance de sortie sur une période à la fréquence fondamentale. Le calcul de e_i sera faite en déterminant à partir de notre modèle la tension délivrée V_i à l'harmonique i (pulsation ω_i) sur une impédance donnée $Z_s(\omega_i)$ placée à la sortie du multiplieur. En effet, e_i peut facilement se calculer à partir de la relation (66)

$$\left| e_i \right| = \left| V_i \right| \cdot \left| \frac{Z_s(\omega_i) + R_d}{Z_s(\omega_i)} \right| \quad (66)$$

Evidemment, pour que cette détermination et le schéma équivalent de la figure 58 aient un sens, il faut que la valeur obtenue pour e_i ne dépende

pas sensiblement de $Z_S(\omega_i)$. Ceci peut être vérifié à partir du modèle numérique en calculant e_i pour différentes fonctions $Z_S(\omega)$. Nous avons pris en pratique comme charge de sortie, 6 charges réactives constituées par des circuits bou-chons. A chacun de ces circuits correspond une fonction $Z_S(\omega)$. Pour chaque $Z_S(\omega)$ nous avons déterminé la tension délivrée V_i et nous en avons déduit à l'aide de la relation (66) les différentes valeurs de e_i . Les résultats obtenus sont résumés dans le tableau XI. e_i dépend assez peu de $Z_S(\omega_i)$ et nous donnons pour les harmoniques 9, 10 et 11 la valeur moyenne obtenue pour les 6 charges ainsi que son écart quadratique relatif.

Cette façon de procéder permet de représenter le TEC multiplicateur dans un régime de fonctionnement non linéaire choisi comme optimal par un ensemble de schémas équivalents linéaires pour les différentes harmoniques de sortie.

A l'aide de ces schémas équivalents, il est alors possible de calculer les puissances de sortie quelle que soit la charge de sortie.

Rd : 1500 Ω

Circuit bouchon				Modèle numérique V_i aux fréquences 9,10 et 11 GHz	e_9	e_{10} (VOLTS)	e_{11}
R (Ω)	L (nH)	C (pf)	Q (10 GHz)				
6,5	1	0,25	9,6	0,491 0,848 0,225	3,2	2,92	1,2
5	1	0,25	12,5	0,494 1,013 0,256	3,01	2,93	1,3
5	0,5	0,5	6,3	0,243 0,335 0,055	3,3	2,82	0,65
4	1	0,25	15,7	0,49 1,157 0,288	3	2,9	1,4
3	1	0,25	20,9	0,47 1,34 0,327	2,8	2,88	1,5
2,5	0,5	0,5	12,5	0,262 0,565 0,078	3,06	2,7	0,8

$$\bar{e}_9 : 3,06 \pm 0,15$$

$$\bar{e}_{10} : 2,86 \pm 0,08$$

$$\bar{e}_{11} : 1,14 \pm 0,3$$

TABLEAU XI

Détermination du schéma équivalent linéaire de sortie du multiplicateur pour 6 charges différentes.

Le cas le plus intéressant est par exemple celui où l'on place un circuit bouchon accordé à la fréquence de sortie souhaitée entre drain et source. L'adaptation est obtenue lorsque :

$$R_d = (Q^2 + 1) R \quad (67-1)$$

où

$$Q = \frac{L\omega}{R} \quad (67-2)$$

Par ailleurs la fréquence de sortie retenue est de 10 GHz et l'on a donc :

$$\frac{1}{2\pi\sqrt{LC}} = 10^{10} \quad (67-3)$$

Il existe une infinité de solutions pour déterminer les trois éléments caractéristiques de ce circuit (2 équations pour 3 inconnues). Evidemment, plus le coefficient de qualité Q est élevé, plus le filtrage des harmoniques sera important. Malheureusement, compte tenu des possibilités de l'intégration des circuits monolithiques, il ne paraît pas possible de dépasser un coefficient de qualité de l'ordre de 10 - 15.

C'est donc une valeur de Q de 12,5 que nous avons utilisée pour déterminer les puissances délivrées aux différents harmoniques. Ces calculs ont été faits en appliquant les schémas équivalents décrits dans le tableau XI et les résultats sont donnés dans le tableau XII.

Polarisation : $V_{gso} < -V_p$						
entrée :	L	R	P_e			
	73 nH	13,5 Ω	2 mw			
sortie :	R	L	C	P_9	P_{10}	P_{11}
	10 Ω	1,9 nH	0,13 pf	0,31 mw	0,7 mw	0,05 mw

TABLEAU XII

Les performances obtenues en utilisant à l'entrée et à la sortie des circuits d'accord simples montrent :

- d'une part qu'il est difficile en technologie monolithique de réaliser un certain nombre des éléments nécessaires (Self d'entrée trop élevée).

- d'autre part que les performances obtenues ne sont pas satisfaisantes (rendement de multiplication et puissance de sortie trop faible, taux de rejection des autres harmoniques insuffisant).
- Enfin, le système proposé n'est pas normalisé à 50Ω entrée/sortie. On aura donc des difficultés à l'insérer dans un ensemble.

Disposant d'une technologie monolithique, il nous est facile de multiplier les éléments actifs, tels que les TEC. Dans ces conditions, il paraît intéressant de disposer tant à l'entrée qu'à la sortie du multiplicateur des circuits actifs d'adaptation. C'est ainsi que nous nous proposons de concevoir puis de réaliser dans le cas du circuit d'entrée, un amplificateur 1 GHz et dans le cas du circuit de sortie un filtre actif 10 GHz . Nous espérons ainsi diminuer la puissance d'entrée et obtenir une puissance de sortie plus importante ainsi qu'un taux de rejection d'harmoniques plus élevé.

Nous nous proposons de décrire maintenant la CAO de ces deux circuits en utilisant les résultats obtenus dans la modélisation en régime non linéaire du TEC multiplicateur, et nous utiliserons dans ce but les schémas équivalents linéaires représentant aux différents harmoniques le TEC dans son régime de fonctionnement non linéaire choisi comme optimal.

III.3 CAO DES CIRCUITS LINEAIRES (REF. [1] [2] [3]).

III.3.1. L'AMPLIFICATEUR 1 GHz . (REF. [4])

Avant de concevoir à proprement dit l'amplificateur 1 GHz , nous avons établi à la lumière des différentes études précédentes les caractéristiques requises :

- La fréquence centrale d'amplification doit être 1 GHz .
- Un gain linéaire en tension de 15 ou 16 semble suffisant.
- La charge à l'entrée est de 50Ω .
- La charge à la sortie est l'impédance d'entrée du multiplicateur dans son régime de fonctionnement optimal, soit $6,15 - j 460 \Omega$.

III.3.1.1. Définition de la topologie générale de l'amplificateur.

Le premier problème important à résoudre est de définir le nombre de TEC ou d'étages d'amplification nécessaires. Dans le domaine de

fréquences étudié, on peut négliger le couplage entrée-sortie et le gain linéaire en tension maximal que l'on peut espérer obtenir sur une impédance de sortie très élevée vaut g_m/g_d . Compte tenu des caractéristiques des TEC utilisés, ce gain est de l'ordre de 10. En conséquence, il est nécessaire d'utiliser au moins deux TEC pour obtenir le gain souhaité. La configuration que nous proposons est simple et classique : nous monterons ces TEC en cascade, source à la masse.

Si on utilise un montage en cascade, il est nécessaire d'isoler les étages en continu. Pour ce faire, on intercale une capacité, dite de liaison, entre la sortie (drain) du TEC et l'entrée (grille) du TEC suivant. La valeur de ces capacités de liaison C_L doit être grande devant l'impédance d'entrée du TEC (qui est approximativement $1/C_{gs}\omega$), si l'on veut éviter l'atténuation du signal. Il semble que C_L supérieure ou égale à dix fois C_{gs} soit un bon compromis.

Par ailleurs, nous avons vu dans le chapitre II que la structure la plus favorable pour de telles capacités est la structure MIM. Or, le niveau d'intégration n'est que de 125 pf/mm^2 . Aussi, pour limiter au maximum l'encombrement de ces capacités, il serait souhaitable, dans la mesure du possible, qu'elles ne dépassent pas 2 ou 3 pf.

Dans ces conditions, il faut que la capacité C_{gs} des TEC utilisés ne dépasse pas 0,2 ou 0,3 pf. Compte tenu des caractérisations des TEC réalisés au laboratoire, il apparaît nécessaire d'utiliser des TEC d'environ $100 \mu\text{m}$ de large ($C_{gs} = 0,23 \text{ pf}$). Avant de préciser plus exactement les caractéristiques des TEC utilisés, il nous faut au préalable choisir les circuits de polarisation qui seront utilisés.

III.3.1.2. Circuits de polarisation

En ce qui concerne les grilles, l'impédance de l'élément de polarisation n'est pas nécessairement faible en continu puisque le courant grille est nul et n'occasionne aucune chute de tension. Nous avons donc opté pour la solution la plus simple : une résistance dont la valeur est suffisamment grande devant l'impédance d'entrée du TEC (20 à 30 fois supérieure à $1/C_{gs}\omega$). L'encombrement assez faible de cet élément constitue un argument intéressant en faveur de ce choix.

Le problème est légèrement plus difficile à résoudre pour la polarisation des drains. L'élément requis doit supporter un courant assez élevé

(plusieurs dizaines de milliampères). Il doit donc présenter une faible impédance en continu, mais, par contre, en régime dynamique, c'est à dire en hyperfréquence, son impédance doit être élevée. Classiquement, le choix se fait entre une self ou une charge active (cf. Chapitre II). Nous avons opté pour cette dernière solution. L'inductance est trop encombrante et ne présente pas un coefficient de qualité suffisant à 1 GHz.

Enfin, nous polariserons la grille des TEC à zéro volt, de façon à obtenir un g_m maximal. Il en résulte que la largeur du TEC utilisé pour la charge active sera presque identique à celle du TEC amplificateur. On voit que cet élément jouera un rôle non négligeable sur le gain puisqu'approximativement le g_d du TEC principal sera multiplié par deux.

Les TEC amplificateurs verront leurs drains polarisés à 3 volts, de façon à se trouver dans la partie saturée des caractéristiques.

Le schéma complet d'une cellule amplificatrice avec son système de polarisation est représenté sur la figure 59.

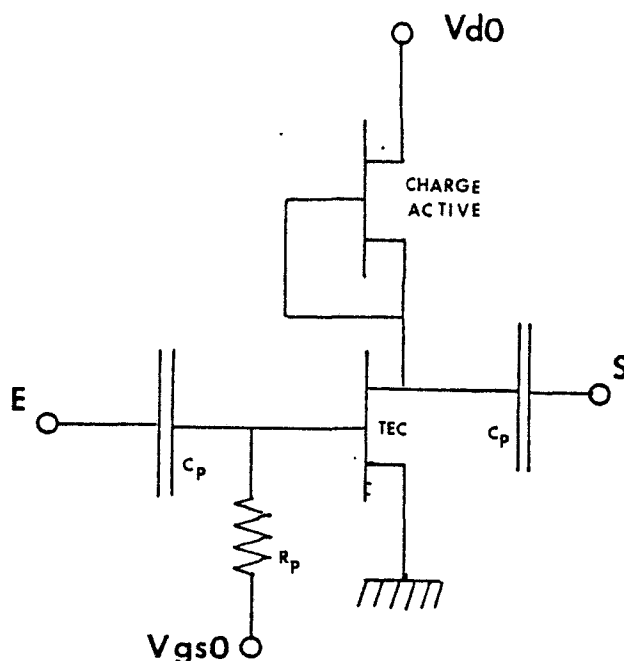


Figure 59 : Cellule amplificatrice complète.

Les caractéristiques principales du circuit sont ainsi fixées. Le choix précis des valeurs des différents éléments : capacités de liaison et résistances de polarisation s'est effectué à l'aide d'un logiciel commercial de conception assistée sur ordinateur (Touchstone) en s'efforçant d'obtenir des performances aussi proches que possible de celles visées.

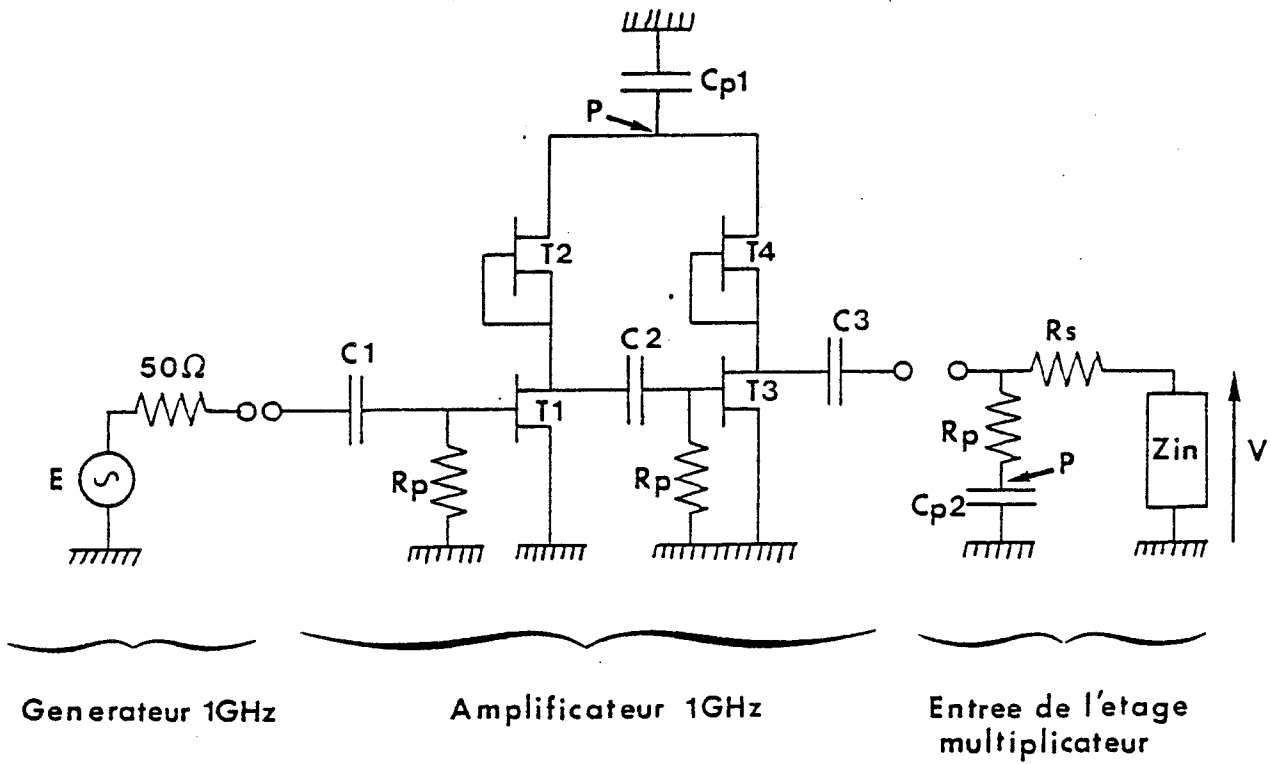


Figure 60 : Schéma électrique de l'amplificateur 1 GHz.

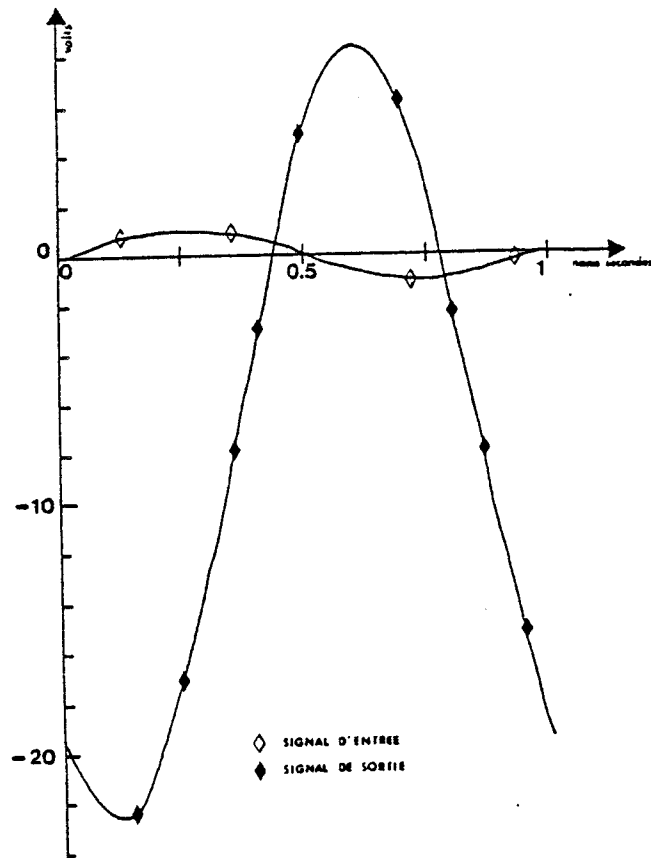


Figure 61 : Réponse temporelle de l'amplificateur 1 GHz (Spice)

III.3.1.3. Description exacte du circuit et de ses performances.

Après une étude quasi systématique sur "Touchstone" des performances du circuit, nous avons opté pour deux TEC en cascade, respectivement de 100 μm et 50 μm de large, ceux-ci s'étant révélés suffisants pour obtenir le gain, étant donné la forte impédance de charge à la sortie. Les critères de sélection, outre les performances en gain, ont été la nécessité d'obtenir un encombrement et une consommation aussi réduite que possible (0,25 w).

Le schéma complet de l'amplificateur 1 GHz est donné en figure 60. Le tableau XIII donne les valeurs des différents paramètres. Les performances finales de cet amplificateur ont été calculées en régime linéaire à l'aide du logiciel Touchstone. On obtient un gain linéaire en tension de 16,1 à 1 GHz, avec un facteur de stabilité K de 4 (stabilité inconditionnelle). Le fonctionnement à plus forte puissance a été déterminé à l'aide du logiciel Spice. La figure 61 donne la réponse temporelle du circuit pour un signal d'entrée de 1 v et en régime permanent. Il est à noter que dans de telles simulations, les éléments parasites des divers éléments actifs ou passifs, ainsi que les fils de

Valeurs des paramètres de l'amplificateur 1 GHz.

$Z_{IN} = 6,15 - j 460 \Omega$											
$R_S = 7 \Omega$											
$C_1 = C_2 = C_3 = 2 \text{ pf}$											
$C_{p1} = 7 \text{ pf}$											
$C_{p2} = 5 \text{ pf}$											
$R_p = 30 \text{ K}\Omega$											
$T_1 = 100 \mu\text{m} \times 1 \mu\text{m} ; T_2 = 95 \mu\text{m} \times 1 \mu\text{m}$											
$T_3 = 50 \mu\text{m} \times 1 \mu\text{m} ; T_4 = 47,5 \mu\text{m} \times 1 \mu\text{m}$											
P : Point de polarisation : 6 v au drain de l'amplificateur. - 6,7 v pour la grille de l'étage multiplicateur.											
TEC 100 μm :	<table border="0"> <tbody> <tr> <td>$C_{gs} : 0,23 \text{ pf}$</td> <td>$R_g = 7 \Omega$</td> </tr> <tr> <td>$C_{ds} : 0,015 \text{ pf}$</td> <td>$R_d = 9,5 \Omega$</td> </tr> <tr> <td>$C_{gd} : 0,025 \text{ pf}$</td> <td>$R_s = 10,8 \Omega$</td> </tr> <tr> <td>$g_m : 0,015 \text{ ms}$</td> <td>$R_i = 9,6 \Omega$</td> </tr> <tr> <td>$R_{ds} : 2100 \Omega$</td> <td></td> </tr> </tbody> </table>	$C_{gs} : 0,23 \text{ pf}$	$R_g = 7 \Omega$	$C_{ds} : 0,015 \text{ pf}$	$R_d = 9,5 \Omega$	$C_{gd} : 0,025 \text{ pf}$	$R_s = 10,8 \Omega$	$g_m : 0,015 \text{ ms}$	$R_i = 9,6 \Omega$	$R_{ds} : 2100 \Omega$	
$C_{gs} : 0,23 \text{ pf}$	$R_g = 7 \Omega$										
$C_{ds} : 0,015 \text{ pf}$	$R_d = 9,5 \Omega$										
$C_{gd} : 0,025 \text{ pf}$	$R_s = 10,8 \Omega$										
$g_m : 0,015 \text{ ms}$	$R_i = 9,6 \Omega$										
$R_{ds} : 2100 \Omega$											
Les paramètres de T3 (50 μm) sont déduits des paramètres de T1 (100 μm) à l'aide d'une règle de 3.											

connexion sont pris en compte. On peut constater par ailleurs que la grille du TEC multiplicateur est polarisée à l'aide d'une résistance. Ceci n'est possible que si l'on se polarise très négativement ($V_{gso} < -V_p$). Sinon, dans le cas où V_{gso} est proche de V_B la grille peut véhiculer des courants importants (quelques dizaines de mA), ce qui exclut totalement la polarisation par résistance à cause de la chute de potentiel qui s'en découlerait.

III.3.1.4. Etude de la sensibilité à une éventuelle dispersion des valeurs des éléments actifs et passifs.

Une étude de sensibilité a été faite également à l'aide du logiciel touchstone. Le principe du calcul est du type Monte-Carlo, i.e., les valeurs sont prises au hasard dans une plage de valeurs fixées. Un écart de plus ou moins 10 % a été donné à l'ensemble des paramètres du circuit. L'étude s'est faite sur 100 essais. Le tableau XIV indique le pourcentage de réussite suivant la valeur du gain minimal désiré. Ce taux de réussite apparaît élevé et donc ce circuit a une probabilité de bon fonctionnement électrique tout à fait acceptable.

Gain	% de réussite pour une variation maximale de 10 % de chacun des éléments du circuit.
> 12	100
> 14	96
> 15	72
> 16	48

TABLEAU XIV

Remarque : les impédances d'entrée et de sortie ne sont pas soumises aux variations.

III.3.2. LE FILTRE ACTIF 10 GHz. (REF [5])

III.3.2.1. Définition de la topologie générale.

Ce filtre actif doit satisfaire le cahier des charges suivant :

- La fréquence centrale est de 10 GHz (correspondant à l'harmonique d'ordre 10).
- La bande passante doit être suffisamment étroite, de façon à atténuer les autres harmoniques et, en particulier, les harmoniques 9 et 11. Il en résulte que la bande passante doit être de 500 MHz au maximum.
- Le taux de rejection souhaitable doit être de 10 à 15 db pour les raies 9 et 11.
- Le gain visé à 10 GHz est supérieur à 5 db (8,5 db).
- L'impédance d'entrée est de l'ordre de 1500 Ω (suite à l'étude effectuée dans le paragraphe III.2.3.).
- L'impédance de sortie est de 50 Ω .

Le principe utilisé ici pour réaliser un tel filtre est de faire fonctionner un TEC à la limite de l'oscillation. Pour ce faire, nous utiliserons deux TEC montés dans la configuration pseudo bigrille représentée sur la figure 62.

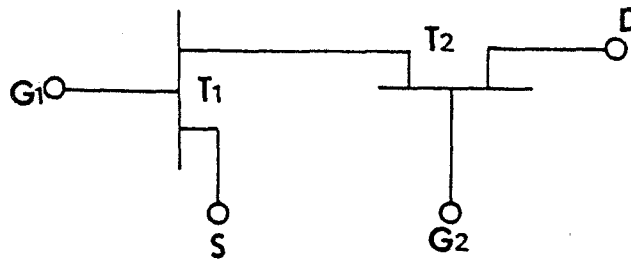


Figure 62 : Schéma électrique d'un pseudo-bigrille.

Pour réaliser une telle configuration, nous aurions pu utiliser un TEC bigrille. Malheureusement, faute de réalisation technologique préalable, nous n'avons pas suffisamment d'informations sur le schéma équivalent de tels composants pour effectuer une CAO significative. L'utilisation du schéma de la figure 62 nous permet, en chargeant la grille du transistor T_2 avec une impédance complexe d'augmenter le gain et de le contrôler en modulant la tension de polarisation.

La polarisation de T_1 et T_2 se fait à l'aide de selfs rubans (ou de lignes microrubans), aussi bien pour les grilles que pour les drains.

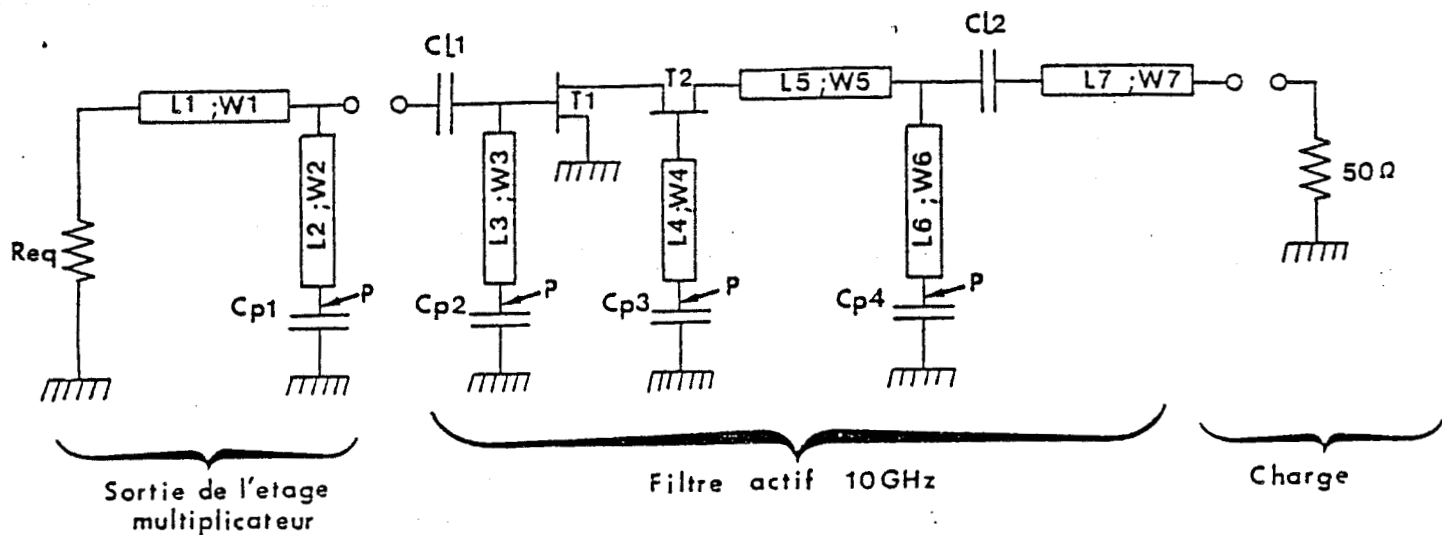


Figure 63 : Schéma électrique du filtre actif 10 GHz.

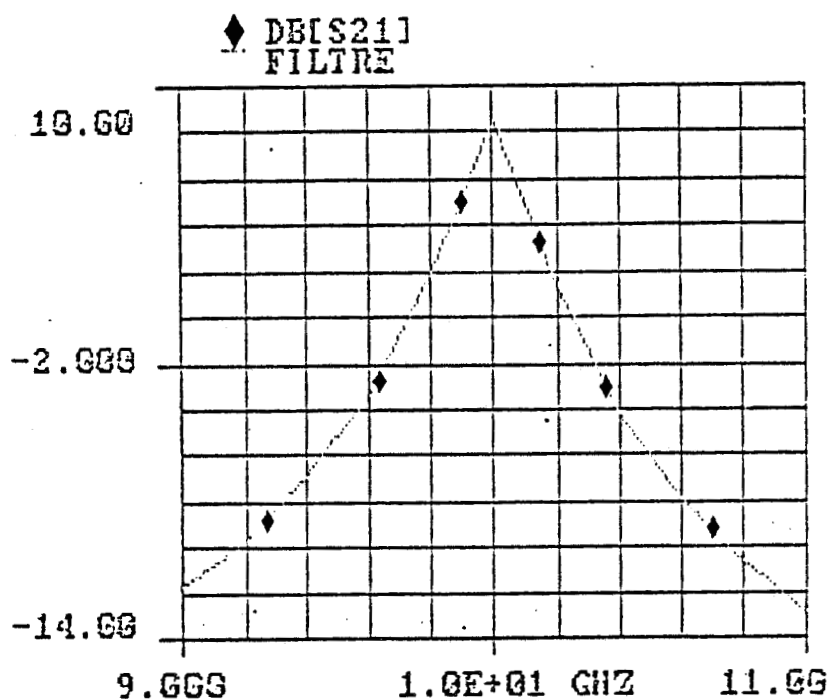


Figure 64 : Courbe de gain théorique du filtre actif (S_{21}).



Valeurs des paramètres du filtre

C_{L1} : 0,14 pf	$(L_1 ; W_1)$: (1446 ; 22,5) ($\mu\text{m} \times \mu\text{m}$)
C_{L2} : 3 pf	$(L_2 ; W_2)$: (1000 ; 20)
C_{P1} : 4 pf	$(L_3 ; W_3)$: (812,5 ; 33,125)
C_{P2} : 4 pf	$(L_4 ; W_4)$: (885 ; 40)
C_{P3} : 2 pf	$(L_5 ; W_5)$: (461,875 ; 25)
C_{P4} : 2 pf	$(L_6 ; W_6)$: (665,625 ; 20)
Req : 1500 Ω	$(L_7 ; W_7)$: (280,625 ; 24,375)
$T_1 = T_2 = 300 \mu\text{m} \times 1 \mu\text{m}$	

Ces différentes lignes microrubans permettront également de réaliser l'accord hyperfréquences des différents circuits. Nous en avons ainsi déduit la configuration et le schéma électrique du filtre actif qui est représenté sur la figure 63. L'impédance d'entrée du filtre sera en pratique constituée par la sortie du TEC multiplicateur (accompagné de son système de polarisation de drain). Une impédance de 50Ω sera par ailleurs branchée à la sortie.

Plusieurs remarques peuvent être effectuées à partir du circuit de la figure 63.

- Les capacités de liaison CL_1 et CL_2 jouent un double rôle en assurant, d'une part, l'isolement en continu des TEC et, d'autre part, l'accord hyperfréquence des circuits.
- La largeur des TEC a été fixée à $300 \mu\text{m}$. Les capacités C_{gs} sont alors suffisamment élevées pour qu'il soit possible d'accorder les circuits à 10 GHz avec des inductances de valeurs pas trop fortes. Par ailleurs, la transconductance g_m est alors suffisamment forte pour assurer un gain total supérieur à 5 db suffisant pour obtenir les performances requises.

III.3.2.2. Etude des performances du filtre et de leur sensibilité à une éventuelle dispersion des valeurs des éléments actifs ou passifs.

Les valeurs exactes des différents éléments du circuit ont été obtenues après optimisation à l'aide du logiciel Touchstone. Elles sont reportées dans le tableau XV. Nous avons représenté, sur la figure 64, l'évolution du gain obtenu après optimisation en fonction de la fréquence. On obtient un gain de $8,5 \text{ db}$ à 10 GHz avec 20 db de réjection à 9 et 11 GHz . Les paramètres S_{11} et S_{22} sont respectivement à 10 GHz de -12 db et -1 db . La bande passante à 3 db est de l'ordre de 200 MHz , ce qui assure un coefficient de qualité du filtre de 25 ($f/2 \cdot \Delta F = Q$). On peut remarquer que ce résultat prend en compte les fils de connexion qui peuvent être représentés de la façon suivante (fig. 65) :

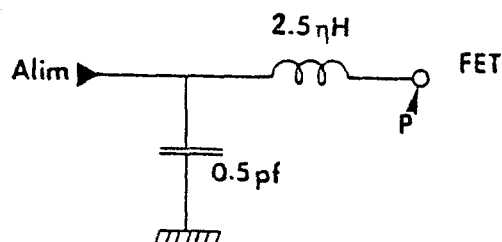


Figure 65 : Schéma électrique équivalent des fils de connexions.

Leur rôle est peu important puisqu'ils n'atténuent le gain intrinsèque que de $0,2 \text{ db}$.

Comme précédemment, nous avons réalisé une étude de la sensibilité des performances à une éventuelle variation des différents paramètres. Les résultats obtenus à partir du procédé de Monte Carlo, sont donnés dans le tableau XVI.

Fréquence considérée : 10 GHz

Gain	% de réussite pour une variation maximale de 10 % de chacun des éléments du circuit.
> 8	19
> 5 db	50
> 2	75

TABEAU XVI

Les pourcentages de réussites sont donnés à la fréquence 10 GHz pour différentes valeurs de gain et pour un écart de $\pm 10\%$ sur les valeurs des différents éléments passifs ou actifs. Par ailleurs, une étude de la sensibilité paramètre par paramètre a été faite. Il s'est avéré que l'élément le plus critique est la ligne microruban placée en série sur la grille de T_2 représentée par le couple (L_4, w_4) (Figure 63). Cet élément selfique résonne en effet avec la capacité C_{gs} et C_{ds} du TEC T_2 à 10 GHz. Un écart de 10 % par rapport à la valeur nominale entraîne non seulement un déplacement de la fréquence de résonance de l'ordre de 200 MHz, mais surtout se traduit suivant le signe de la variation, soit par l'apparition d'une oscillation, soit par une atténuation du gain. Et c'est vraisemblablement cet effet qui explique le pourcentage de réussite relativement faible (50 %) du tableau XVI. Toutefois, on peut noter qu'en modifiant la tension grille et donc C_{gs} , il est possible de réaccorder le circuit à la fréquence de sortie au prix, il est vrai, d'une légère diminution du gain maximal. Par ailleurs, la sensibilité des performances du filtre à une variation de l'impédance de sortie du TEC multiplicateur a également été étudiée. A titre d'exemple, si on double l'impédance de sortie (3000 Ω au lieu de 1500 Ω), on note une perte de 1 db pour le gain

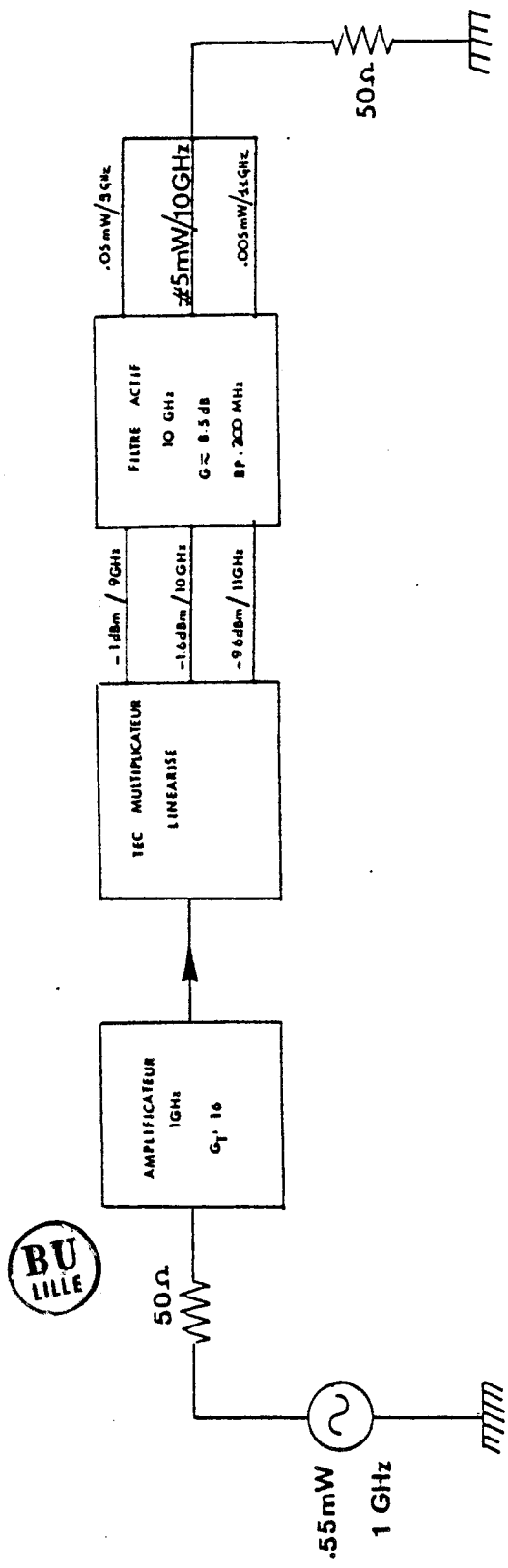


TABLEAU XVII : Performances prévues de l'ensemble du dispositif.

et un rétrécissement de la bande passante de 80 MHz, la rejection à la fréquence 9 et 11 GHz n'est cependant pas modifiée (- 20 db).

Remarquons enfin que la consommation du filtre est de 0,48 w.

III.4. PRESENTATION DES RESULTATS DE L'ENSEMBLE

Nous venons de présenter la CAO des différents étages composant la source de fréquence 10 GHz. Les performances finalement obtenues sont les suivantes :

- L'amplificateur d'entrée 1 GHz est caractérisé par un gain linéaire en tension de 16 et une consommation associée de 0,25 w.
- Le filtre actif de sortie a un gain à 10 GHz de 8,5 db, une bande passante de 200 MHz et une rejection d'harmonique de 20 db pour les raies correspondantes à l'harmonique 9 et 11. Sa consommation est de 0,48 w.
- Ces deux circuits linéaires encadrent un TEC utilisé en régime fortement non linéaire pour réaliser la multiplication à proprement dit dont la consommation est de 0,07 w.

Il est maintenant possible de calculer les performances du système complet qui sont données dans le tableau XVII. Pour une puissance d'entrée à 1 GHz de 0,55 mw, on obtient finalement une puissance de sortie à 10 GHz de l'ordre de 5 mw. Le taux de rejection aux harmoniques 9 et 11 est respectivement de 19 db et 27 db. Enfin, la consommation globale est de l'ordre de 0,8 w.

III.5. CONCLUSION

Dans une première étape, nous avons cherché à optimiser en régime fort signal les performances du TEC utilisé en multiplicateur de fréquence. Cette étude nous a permis d'obtenir aux différents harmoniques les schémas linéaires équivalents de ce composant dans son régime de fonctionnement optimal.

Muni de ces informations, nous avons pu optimiser en régime linéaire les circuits d'entrée et de sortie du TEC multiplicateur. Il nous a été possible ainsi d'améliorer le rendement de multiplication, mais aussi de renforcer le filtrage des autres harmoniques.

Les performances susceptibles d'être obtenues pour le dispositif complet ont pu être estimées. Pour une puissance d'entrée de 0,55 à 1 GHz une raie unique véhiculant une puissance de sortie à 10 GHz de 5 mw devrait pouvoir être obtenue. Le taux de rejection serait de l'ordre de 20 db pour les harmoniques 9 et 11. La consommation de l'ensemble du circuit est de 0,8 w.

BIBLIOGRAPHIE DU CHAPITRE III

- [1] JEFFREY FREY ; KULBHASIN
 "Microwave Integrated Circuits" - ARTECH HOUSE.
- [2] SWIFT J.B.
 "Fully integrated MMIC FET Multipliers" - PLESSEY RESEARCH 86.
- [3] HONJO K.
 "X band low noise GAAS monolithic frequency convecter".
 IEEE MTT 33 n° 11 - Nov. 85.
- [4] PAUKER V. ; BINET M.
 "Amplificateurs large bande integres sur ASGA" - Revue annuelle
 LEP 83.
- [5] T. SUGIURA
 "12 GHz band low noise GAAS monolithic amplifiers " - IEEE MTT 31 -
 n° 12 - Déc. 83.

Chapitre IV

**Chapitre IV : Architecture des différents circuits -
Description des masques.**

Composants Masques	TEC interdigité	Résistances	Selfs Capacités Interdigitées	Capacités MIM	Circuit
Mesa 1	X	X			X
Mesa 2	X	X			X
Contact ohmique	X	X			X
Creusement de la Résistance		X			X
Creusement N+	X				X
Métallisation inférieure	X		X	X	X
Grille	X				X
Gravure du polyimide totale	X			X	X
Gravure du polyimide partielle				X	X
Métallisation supérieure	X			X	X

TABLEAU XVIII

Liste des masques utilisés dans la réalisation des différents éléments du circuit.

IV.1 INTRODUCTION

Les schémas électriques optimum caractérisant les différentes parties de notre système viennent d'être définis dans le chapitre III. Il nous reste maintenant à essayer de réaliser d'un point de vue technologique ces différents circuits.

C'est pourquoi nous nous proposons, dans ce chapitre, de présenter dans leur ordre d'utilisation, les masques qui permettront l'application des différents procédés technologiques. Nous décrirons ensuite plus en détail la topologie correspondant aux trois parties essentielles du circuit ; à savoir, le filtre actif, l'amplificateur 1 GHz, le multiplicateur. Puis, après avoir défini les dispositifs d'essais permettant le contrôle de la technologie utilisée, nous décrirons sommairement les boîtiers employés dans la caractérisation des circuits.

IV.2. LES DIFFERENTS MASQUES ET LES GRANDES ETAPES TECHNOLOGIQUES EMPLOYES.

Il est important, dans un premier temps, de dénombrer les étapes technologiques, c'est à dire les différents masques nécessaires à la réalisation du circuit, ainsi que d'établir le protocole de réalisation, i. e., l'ordre des étapes à suivre. La liste des différents masques est établie Tableau XVIII pour les différents composants dans l'ordre de leur utilisation.

Il apparaît nécessaire d'utiliser dix masques pour la réalisation de l'ensemble du circuit. On peut constater par ailleurs que le protocole choisi est classique dans son ensemble. Notons simplement que nous avons choisi de réaliser la grille après la métallisation inférieure. De cette façon, la grille peut être, immédiatement après sa fabrication, protégée par le dépôt de polyimide. La réalisation des différents éléments constituant le circuit est faite suivant les procédés technologiques décrits dans le chapitre II. Toutefois, il semble intéressant d'apporter quelques précisions.

Le circuit sera réalisé dans une première étape sur une plaquette épitaxiée ASGA provenant de Sumitomo. Les caractéristiques des épitaxies sont les suivantes :

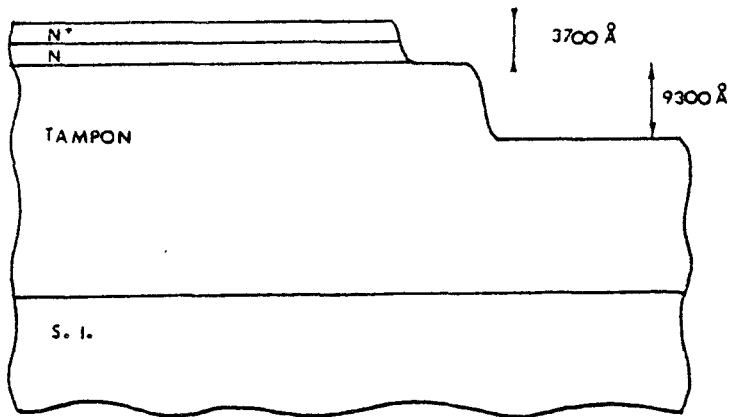


Figure 66 : Profil des Mesas



Couches	Substrat	Tampon	N ⁻	N ⁺
dopant	C _r o	Non	S	Si
Concentration (cm ⁻³)	> 10 ⁷ Ω.m	< 10 ¹⁴	2,95.10 ¹⁷	2,4 7.10 ¹⁸
épaisseur (μm)	400	3 à 4	0,2305	0,248
Surface	2 pouces de diamètre			

TABLEAU XIX

Pour des raisons d'économie, nous n'utilisons que la moitié de la surface de 2 pouces initiale : un clivage approprié permet de couper en deux la plaquette épitaxiée. Il est alors nécessaire, après un nettoyage à l'acétone, d'attaquer les bords de façon à assurer un contact aussi étroit que possible entre la plaquette et le dispositif d'alignement optique. Cette attaque se fait à l'aide d'un mélange de H₂SO₄, H₂O₂, H₂O dans les proportions (1, 1, 8) à 20°C.

Cette demi plaquette est alors soumise aux opérations suivantes :

- Attaques Mesa

* On réalise un premier mesa à l'usineur ionique, dans les conditions suivantes : pression 2.10⁻⁴ t, densité de courant 530 mA/cm², tension 500 v. La hauteur du mesa mesuré est de 9 200 Å.

* Le deuxième mesa est réalisé en combinant une attaque chimique et une attaque ionique. La hauteur totale attaquée est de 3 700 Å. La figure 66 illustre le profil obtenu.

- Le "creusement" des résistances intégrées

Nous avons préféré séparer le "creusement" des résistances et le "creusement" de la zone N⁺ de l'épitaxie de façon à obtenir un degré de liberté supplémentaire.

On réalise donc une attaque chimique de façon à obtenir la valeur nominale désirée. L'attaque se fait en réalité en plusieurs étapes avec contrôle sous pointes à chaque fois. Le temps global nécessaire a été de 3 mn 30 s.

- Le "creusement" de l'épitaxie N⁺

On décape entièrement la couche dopée 10^{18} entre les contacts ohmiques. Cette attaque se fait chimiquement.

- La métallisation inférieure

On dépose successivement du titane, du platine, du titane et de l'or. Ces dépôts ont une épaisseur respective de 300 Å, 200 Å, 200 Å et 3 800 Å, soit une hauteur totale de 4 500 Å.

- Le "creusement" de l'épitaxie N et le dépôt de la grille.

On réalise, dans un premier temps, une attaque chimique de 1 200 Å pour former la hauteur du canal désiré, puis on dépose la grille (dépôt successif de Ti, Pt, Ti, Au) d'une hauteur totale de 3200 Å.

- Dépôt de polyimide et gravure

Le dépôt de polyimide se fait à la tournette, on dépose ainsi en deux couches 1,25 µm. On réalise ensuite à l'aide d'une attaque à plasma d'air une gravure totale puis une gravure partielle. La hauteur restante de polyimide après l'attaque partielle est de 3 000 Å.

- La métallisation supérieure

La métallisation supérieure se fait dans les mêmes conditions que la métallisation inférieure.

IV.3 CONCEPTION DE L'ARCHITECTURE DES DIFFERENTS ELEMENTS DU CIRCUIT

Nous avons choisi de scinder le circuit en trois parties : l'amplificateur 1 GHz, le multiplicateur et le filtre actif 10 GHz, de façon à pouvoir les essayer séparément. Pour ce faire, nous avons prévu des plots de connexion, de façon à pouvoir, dans le cas d'un essai du circuit dans son ensemble, relier les différentes parties.

IV.3.1. LE FILTRE ACTIF

Trois éléments composent essentiellement le filtre actif 10 GHz.

- Les TEC de 300 µm
- Les capacités
- Les lignes microrubans.

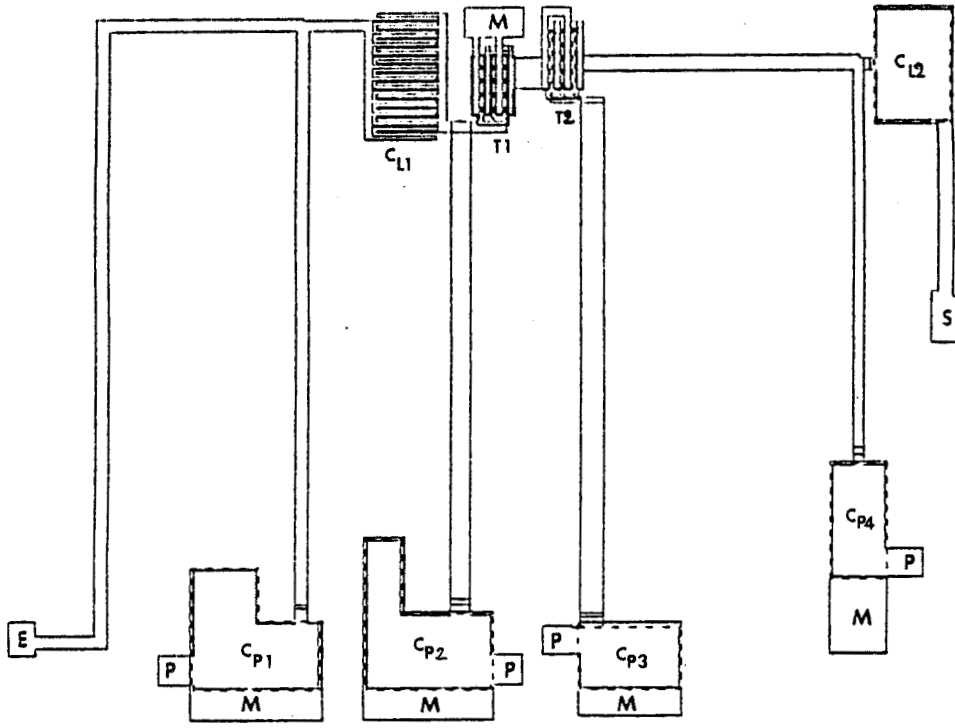


Figure 67 : Les masques du filtre actif

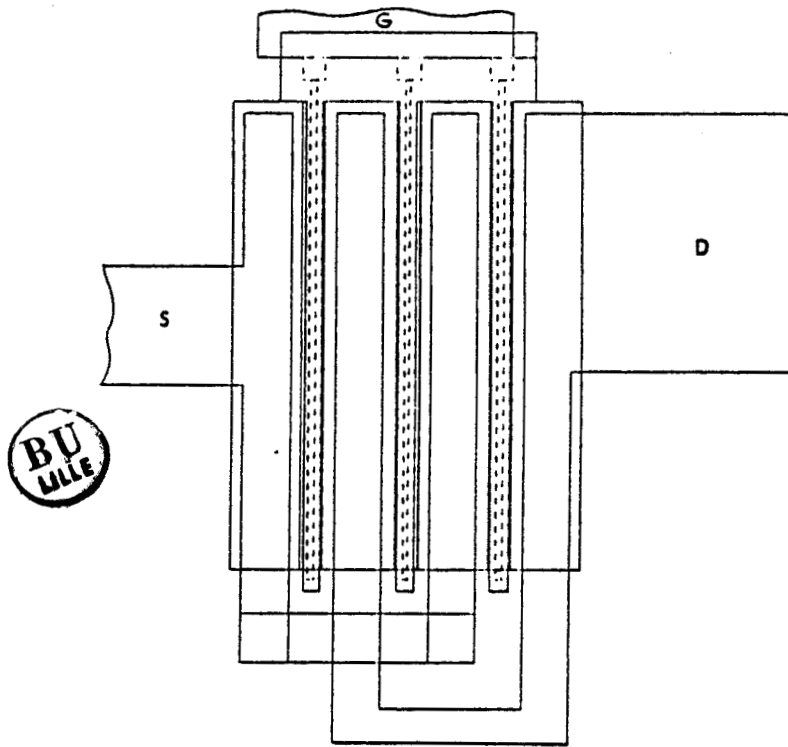


Figure 68 : Les masques d'un TEC interdigité 300 μm

La figure 67 présente les différents masques de ce circuit (REF [1]).

On peut constater que la topologie choisie pour les TEC de 300 μm est classique : les TEC ont une structure interdigitée. La grille de chaque TEC est constituée de trois bras de 100 μm de large. Le croisement nécessaire pour une telle configuration, se fait entre la source et le drain. Les deux TEC sont éloignés de 50 μm de façon à éviter les problèmes d'échauffement éventuels. Un masque plus détaillé d'un TEC interdigité est donné en figure 68.

Les capacités sont toutes constituées par des structures de type MIM exceptée la capacité de faible valeur C_{L1} (0, 14 pf) (Fig. 63). Nous avons préféré, pour cette dernière, utiliser une structure interdigitée car le rôle de C_{L1} est d'assurer le filtrage des harmoniques 9 et 11 et il est donc nécessaire d'avoir un coefficient de qualité aussi élevé que possible. La dimension des différentes capacités MIM est donnée par la formule suivante :

$$S (\mu\text{m}^2) = \frac{36}{35} \pi C(\text{pf}) e (\text{\AA}) \quad (69)$$

où S est la surface de la capacité
e est l'épaisseur du diélectrique
C est la valeur de la capacité.

Le tableau XX donne la surface de chaque capacité pour une hauteur de polyimide de 2 750 \AA .

C(pf)	S(μm^2)	Dimension moyenne (\sqrt{S} μm)
2	27556	132,5
3	26503	162,8
4	35532	188,5

TABEAU XX.

La capacité interdigitée est constituée de :

22 doigts de 101,25 μm par 5 μm espacés de 5 μm ; la largeur des bras de métallisation reliant un ensemble de 11 doigts est de 15 μm .

Les lignes microrubans ont des dimensions imposées par l'optimisation

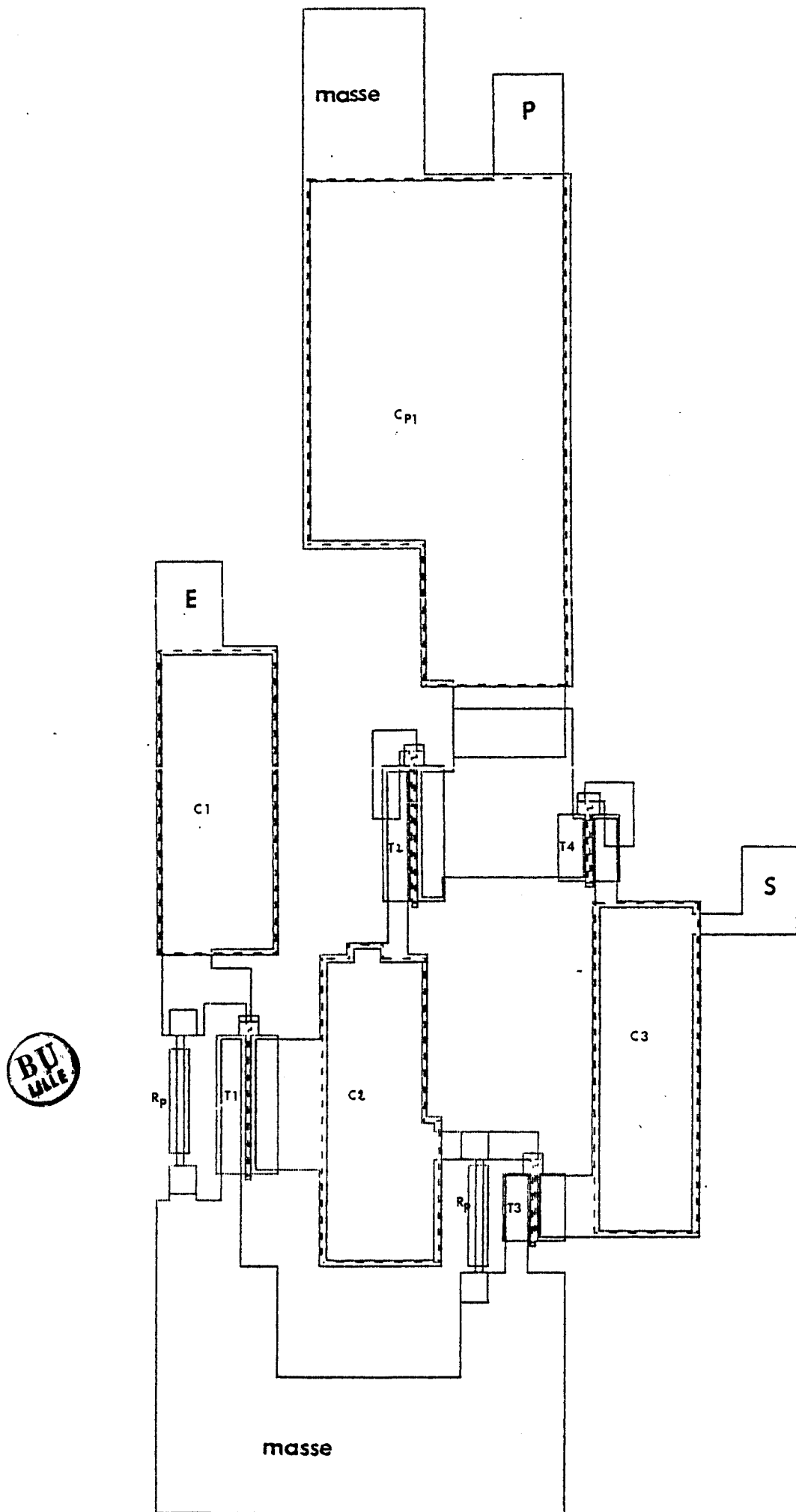


Figure 69 : Les masques de l'amplificateur 1 GHz.

du circuit faite à l'aide du logiciel Touchstone. Les longueurs de chaque ligne sont les suivantes : 1 400 μm , 1 000 μm , 885 μm , 812 μm , 665 μm , 460 μm . Nous nous sommes efforcés de dessiner ces lignes, autant que possible, sans aucun coude. On minimise ainsi les réflexions parasites. Toutefois, étant donnée la longueur importante de la première ligne (1 400 μm), il est nécessaire de réaliser deux coudes à 90°. Il est bien entendu que ces deux coudes sont pris en compte dans l'optimisation finale du circuit qui est présentée dans le chapitre II. Le fait d'utiliser, pour les autres lignes microrubans, une configuration rectiligne impose les dimensions minimales du circuit. Notons qu'il faut également espacer suffisamment les différentes lignes pour éviter tout couplage capacitif ou selfique. C'est ainsi que nous avons choisi un espacement minimal de 300 μm entre les lignes qui ont une largeur maximale de 40 μm .

La dimension totale de ce circuit est de 1 350 μm x 1 600 μm .

IV.3.2. L'AMPLIFICATEUR 1 GHz

La figure 69 donne une vue générale des masques de l'amplificateur 1 GHz.

Ce circuit est composé des éléments suivants :

- Les résistances,
- Les capacités,
- Les TEC accompagnés de leur charge active.

Les résistances utilisées pour polariser les grilles ont les dimensions suivantes : 75 μm x 5 μm . Elles connectent directement la grille des TEC à la masse (polarisation des TEC à V_{gso} nulle).

Les capacités de découplage utilisent, compte tenu de leurs valeurs importantes, une structure du type MIM. Les dimensions des capacités sont données dans le tableau XXI :

C(pf)	S(μm^2)	Dimension moyenne (\sqrt{S} μm)
2	17 556	132,5
7	62 500	250

TABLEAU XXI.

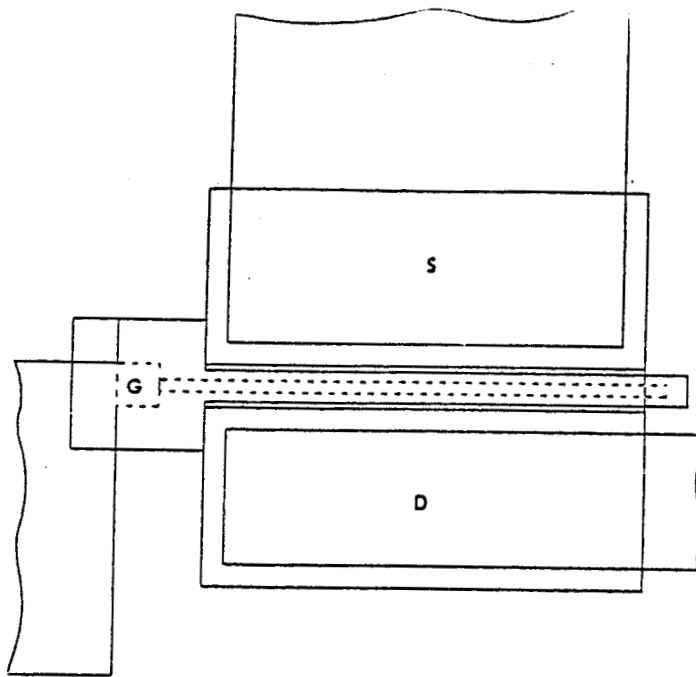


Figure 70 : Les masques d'un TEC de 50 μm .

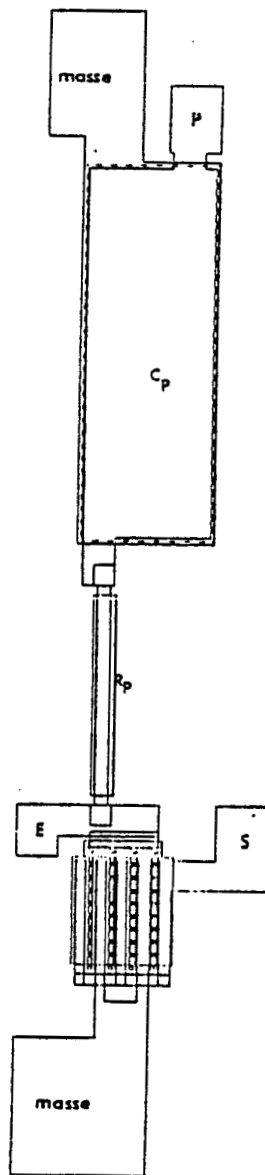


Figure 71 : Les masques du multiplicateur

Les surfaces sont données pour une épaisseur de diélectrique de $2\ 750\ \text{Å}$ et sont calculées à l'aide de la formule (69).

Les TEC, compte tenu de leurs faibles largeurs de grilles $100\ \mu\text{m}$ et $50\ \mu\text{m}$, ont une structure très simple. La figure 70 donne une vue des dessins des masques correspondants à un transistor de largeur de $50\ \mu\text{m}$.

Les TEC qui sont utilisés comme charge active ont la même topologie, mais ont une largeur plus faible que les TEC amplificateurs ($-5\ \%$) de façon à éviter (en cas d'inhomogénéité de l'attaque chimique) qu'ils ne débiterent un courant supérieur au courant de saturation du TEC concerné. On peut remarquer par ailleurs que la charge active est implantée à une distance suffisante du TEC actif de façon à éviter les problèmes d'instabilité qui pourraient survenir en cas d'échauffement (cf. Chapitre II).

Comme on peut le remarquer figure 69 l'amplificateur couvre une surface très "allongée", c'est à dire de largeur bien inférieure à la longueur. Cette topologie a été retenue compte tenu des dimensions importantes des lignes constituant le filtre actif, par ailleurs, il est préférable que les plots d'accès (polarisation, source du TEC, entrée, sortie) soient le plus près possible du bord de la puce, de façon à limiter la longueur des fils de connexion (c'est particulièrement important pour l'électrode de source des TEC). Les dimensions finales de l'amplificateur $1\ \text{GHz}$ sont de $1\ 250\ \mu\text{m}$ par $450\ \mu\text{m}$.

IV.3.3. LE MULTIPLICATEUR

Un dessin des masques du multiplicateur de fréquence est donné en figure 71. Celui-ci est composé d'un TEC, d'une résistance et d'une capacité. Le TEC a une structure interdigitée, il est constitué de quatre composants élémentaires de largeurs $100\ \mu\text{m}$, soit donc une largeur totale de $400\ \mu\text{m}$.

Nous avons choisi par ailleurs une capacité MIM pour réaliser les $5\ \text{pf}$ nécessaires au découplage de l'alimentation qui polarise la grille du TEC de $400\ \mu\text{m}$. Sa surface est donnée dans le tableau XXII pour une hauteur de diélectrique de $2\ 750\ \text{Å}$.

C (pf)	S (μm^2)	Dimension moyenne (\sqrt{S} μm)
5	44 100	210,5

TABEAU XXII

Les dimensions de la résistance sont $10\ \mu\text{m} \times 150\ \mu\text{m}$ afin d'obtenir une valeur de $30\ \text{K}\Omega$. Il est à noter le choix d'une topologie particulièrement allongée. De cette façon, en effet, les plots métalliques utilisés pour l'accès des polarisations ou des masses seront proches du bord du circuit et nous diminuons ainsi la longueur des fils de connexion.

On peut remarquer que l'élément polarisant le drain du TEC multiplicateur est inclus dans le filtre actif. L'endroit choisi pour la coupure entre le multiplicateur et le filtre actif semble être judicieux dans la mesure où le fil de connexion nécessaire par la suite pour relier ces deux parties n'entraîne aucune perturbation importante sur le comportement de l'ensemble. En effet, les impédances mises en jeu précisément à cet endroit du circuit sont très élevées.

Enfin, ce multiplicateur couvre une surface de $250\ \mu\text{m} \times 1\ 250\ \mu\text{m}$.

IV.4. LES MOTIFS DE TEST

Il est impératif d'associer au circuit monolithique un motif de test qui permet d'effectuer des contrôles en cours et à la fin de la réalisation technologique. Les différents éléments du dispositif de test sont en nombre limité, compte tenu de la superficie déjà importante du circuit. Un certain nombre d'entre eux seront utilisés en cours de réalisation afin de contrôler les différentes étapes technologiques, les autres permettront de caractériser individuellement certains éléments du circuit à la fin de la réalisation.

IV.4.1. Les motifs de contrôle

Ces motifs de test ne sont plus utilisés lorsque la réalisation technologique est terminée. En conséquence, afin de gagner de la place, ils sont implantés aux emplacements laissés libres pour la découpe des puces.

Ces éléments sont les suivants :

- une barette de résistance,
- une résistance,
- une ligne de métallisation,
- une gravure totale et partielle du polyimide,
- un TEC de $75\ \mu\text{m}$,
- une croix de centrage.

. *La barette de résistance*

Elle est composée de 4 contacts ohmiques occupant une surface de

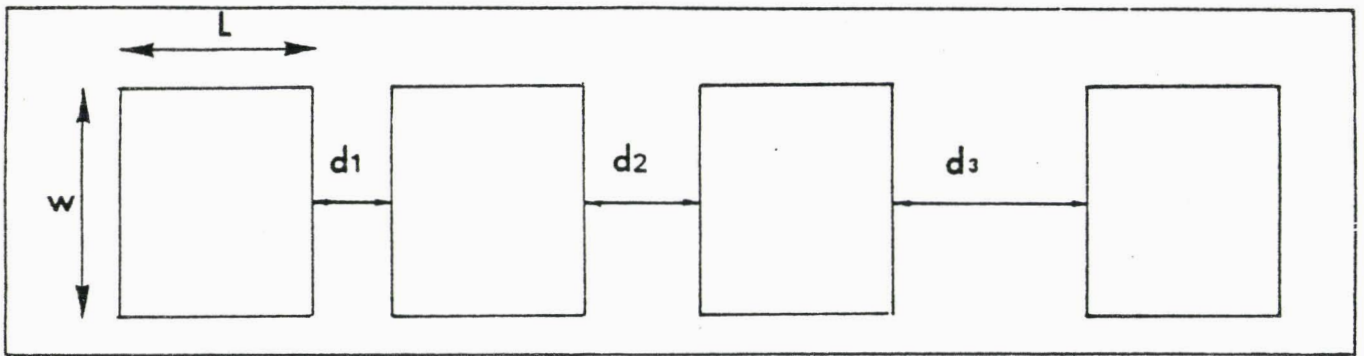


Figure 72 : Schéma de la barette de résistance.

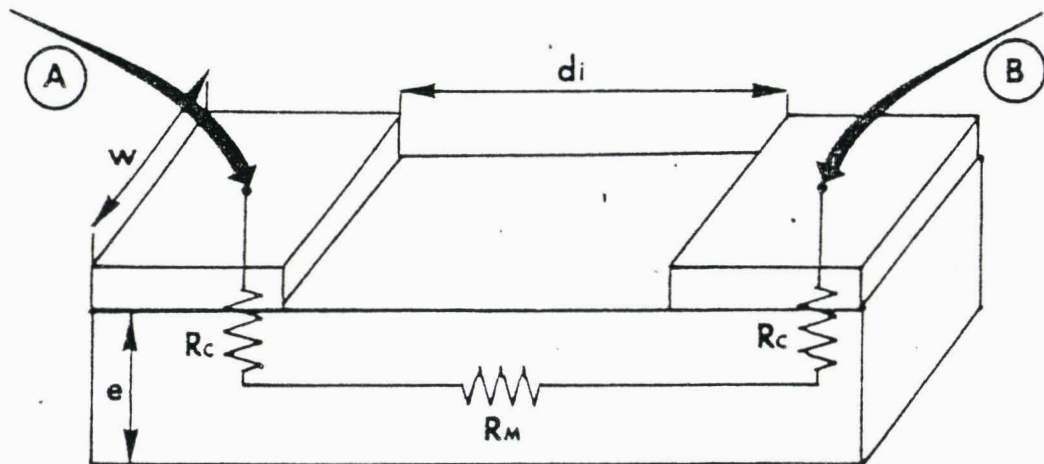


Figure 73 : Définition de la résistance R_{AB} .

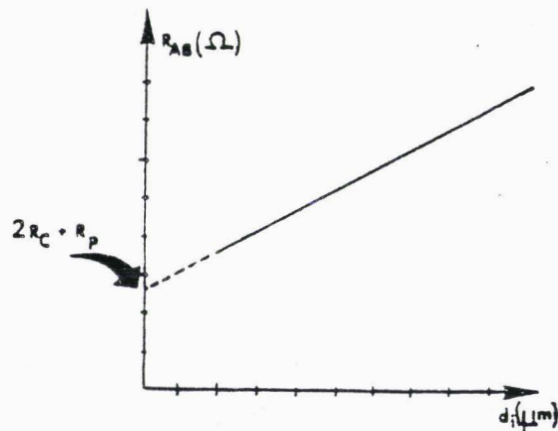


Figure 74 : Calcul de la résistance de contact.

75 μm de long et 45 μm de large chacun, espacés de 5 μm , 10 μm , 20 μm . La figure 72 donne un schéma de cette barette de résistance. A l'aide d'un traqueur, en posant les pointes sur les différents contacts ohmiques, on peut déterminer la résistance de contact R_c . La résistance mesurée entre les plots A et B est égale à (figure 73).

$$R_{AB} = R_p + 2 R_c + R_M \quad (70)$$

où R_p est la résistance des pointes

R_c est la résistance des contacts ohmiques

R_M est la résistance du matériau entre les 2 plots donnée par les relations :

$$R_M = R_{\square} \frac{d_i}{W} \quad (71)$$

où $R_{\square} = \frac{1}{q \cdot N_D \cdot \mu \cdot e} \quad (72)$

Grâce aux mesures sous pointes effectuées sur la barette de résistance il est possible de tracer l'évolution de la résistance R_{AB} en fonction de l'écartement d_i entre deux contacts ohmiques. Connaissant la résistance des pointes et en extrapolant la courbe pour d_i égal à 0, on en déduit la résistance de contact R_c (cf. Figure 74).

- La résistance intégrée

Grâce à cette résistance, il est possible de contrôler les valeurs des "creusements" des résistances intégrées réalisées. Le réglage se fait en prolongement plus ou moins l'attaque chimique qui permet le creusement de l'épitaxie jusqu'à ce que la valeur de la résistance souhaitée soit atteinte.

- La ligne de métallisation

Cette ligne va nous permettre de mesurer, à la fois la hauteur de métallisation déposée et les pertes résistives.

- Gravure du polyimide

Cette gravure totale et partielle va nous permettre de mesurer la hauteur de polyimide déposée ainsi que de contrôler la hauteur restante lors de la réalisation de la capacité. Pour déterminer les tensions de claquage de ces capacités, nous utiliserons celles implantées dans le filtre actif.

- Le TEC de $7,5 \mu\text{m}$

Pour perdre le moins de place possible, ce TEC est intégré dans la barette de résistance. Il va nous permettre dans un premier temps de contrôler l'attaque N et N^+ en mesurant le courant de saturation produit entre deux contacts ohmiques séparés par le canal attaqué. Ce courant suit la loi suivante :

$$I_{dss} = q N_D a V_s Z \quad (73)$$

où a est l'épaisseur de la couche restante après l'attaque,

N_D est le dopage de cette couche,

Z est la largeur de canal du TEC,

V_s est la vitesse de saturation de l'ASGA ($V_s \approx 10^7 \text{ cm/s}$)

q est la charge de l' e^- ($q \approx 1,610^{-19} \text{ c}$).

La relation (73) n'est pas tout à fait exacte car des défauts de surface causés par la rupture de la périodicité du matériau et des phénomènes d'absorption de molécules et d'ions se traduisent par la présence d'un grand nombre d'états de charges superficielles. Un tel phénomène entraîne l'apparition d'un potentiel de surface qui, pour l'ASGA est de l'ordre de 0,5 volt et dont il faut tenir compte. Ainsi, le courant réel de saturation mesuré est :

$$I_{\text{réel}} = I_{dss} \left(\frac{\sqrt{V_T} - \sqrt{0,5}}{\sqrt{V_T}} \right) \quad (74)$$

$$\text{où } V_T = \frac{q N_D a^2}{2 \epsilon} = V_p + V_B \quad (75)$$

L'épaisseur visée a_0 après attaque chimique est imposée par la tension de pincement souhaitée et se calcule par la formule suivante :

$$a_0 = \sqrt{\frac{2\epsilon(V_{p_0} + V_B)}{q N_D}} \quad (76)$$

Où V_B est la hauteur de la barrière Schottky

ϵ est égal à $1,1 \cdot 10^{-12} \text{ F/an}$

V_{p_0} est la tension de pincement désirée.

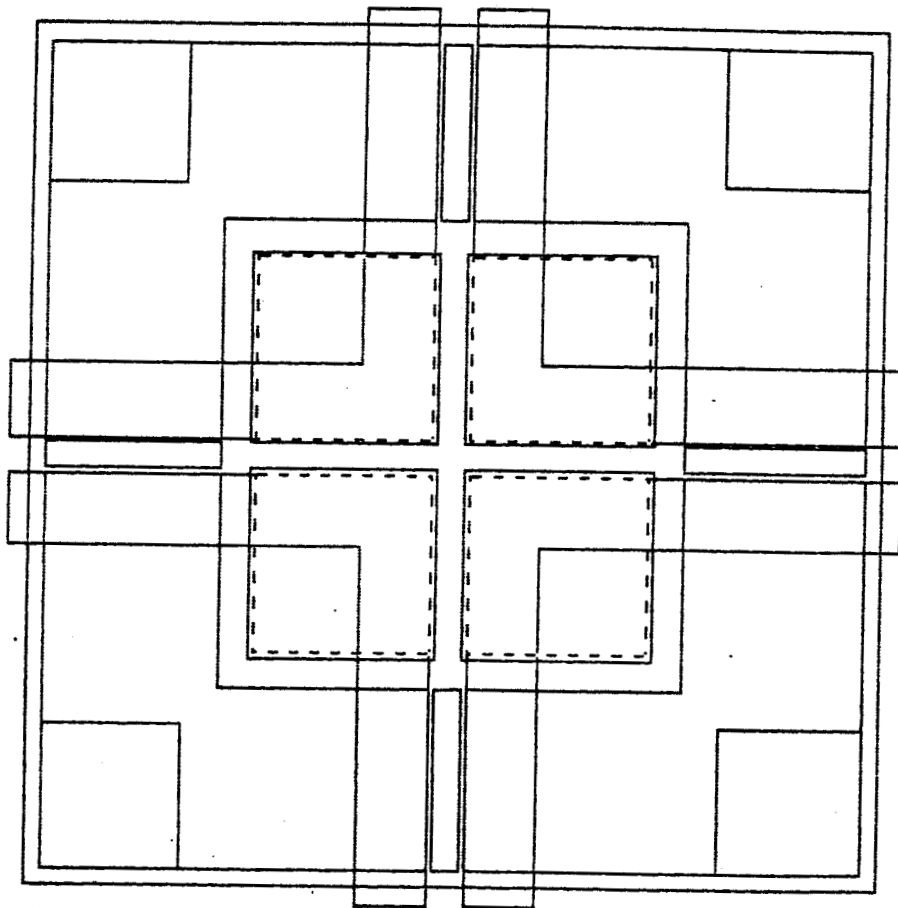


Figure 75 : Les masques de la croix de centrage.

Il en résulte que le courant réel mesuré après attaque chimique doit être :

$$I_{\text{réel}_0} = q N_D a_o V_s Z \cdot \left(\frac{\sqrt{V_T} - \sqrt{0,5}}{\sqrt{V_T}} \right) \quad (77)$$

Dans notre cas, la tension de pincement souhaitée est de - 2 volts, ce qui, compte tenu des épitaxies utilisées (dopage et épaisseur) impose une hauteur de canal après attaque de 0,144 μm et un courant de saturation (avant le dépôt de grille) pour un 75 μm de 23 mA. Une fois la grille déposée, le courant de saturation précédemment mesuré (relation (77)) diminue. En effet, la barrière Schottky métal semi conducteur est plus élevée que le potentiel de surface ; par ailleurs, compte tenu de la tension nécessaire V_{drift} pour saturer la vitesse des électrons le long de la grille, la tension grille drain est différente de zéro. Une expression très approchée pour calculer le nouveau courant de saturation est alors la suivante :

$$I_{\text{SAT}} = q N_D a_o V_s Z \left(1 - \frac{\sqrt{V_B + V_{\text{drift}}}}{\sqrt{V_T}} \right) \quad (78)$$

où $V_{\text{drift}} \approx 0,4 \text{ v}$

$$V_T = V_{p_0} + V_B$$

$$V_B = 0,8 \text{ v}$$

soit donc un courant I_{sat} égal à 17,5 mA.

On peut remarquer que le TEC d'essai comporte, à chaque extrémité de la grille, un plot de prise de contact. Par conséquent, il est possible de contrôler la résistance de métallisation de grille.

- *La croix de centrage*

La figure 75 donne la topologie de la croix du centrage. Ce motif est un repère de centrage pour aligner les différentes zones de marquage l'une par rapport à l'autre.

IV.4.2. LES MOTIFS APRES REALISATION

Ces motifs permettent de caractériser électriquement le fonctionnement de certaines parties du circuit. Nous avons réduit ces motifs à deux éléments qui sont :

- un TEC de 300 μm interdigité,
- un TEC de 150 μm de configuration classique.

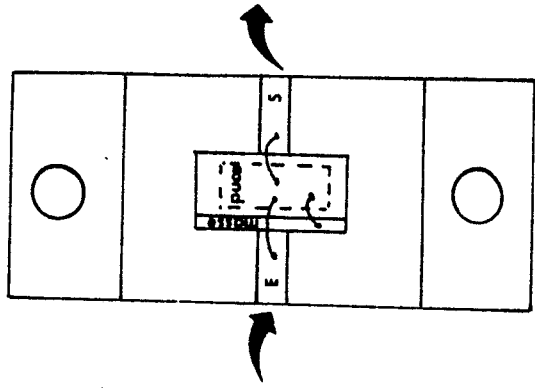


Figure 76 : Le BMH 60.

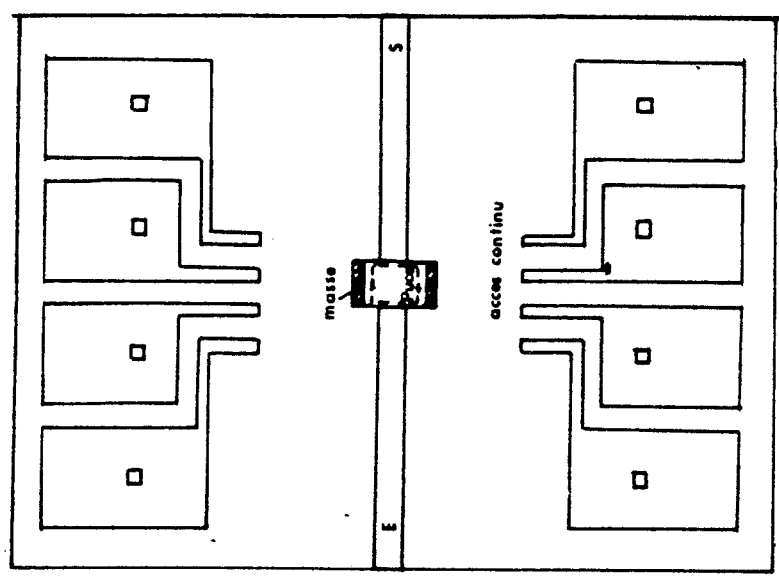
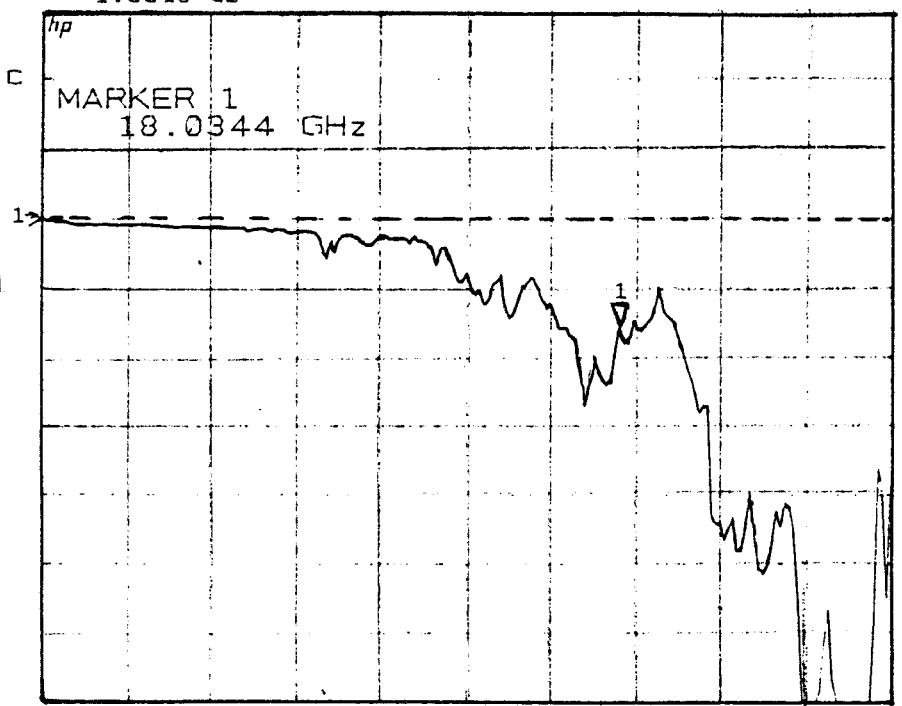


Figure 77 : Boitier pour caractériser les circuits intégrés

S21 log MAG
 REF 0.0 dB
 1 1.0 dB/
 BP 91616 dB



START 0.045000000 GHz
 STOP 26.500000000 GHz

Figure 78 : Réponse en transmission du boitier.

Le TEC de 400 μm utilisé dans le multiplicateur pouvant être testé indépendamment du reste du circuit, nous n'avons pas jugé nécessaire de l'inclure dans les motifs test.

La superficie totale de tous les motifs de test est de 350 μm x 1 350 μm .

IV.5. BOITIERS UTILISES POUR LA CARACTERISATION

Le boîtier employé pour caractériser les TEC individuellement est un BMH60 (figure 76). La largeur maximale de ce boîtier est de 600 μm . Ne possédant pas d'accès continu, il est difficile de l'utiliser pour un circuit intégré nécessitant de nombreuses polarisations. C'est pourquoi un boîtier a été mis au point au laboratoire (REF [2]) dont le schéma est donné en figure 77. Il possède deux accès hyperfréquences et 8 accès pour le continu. L'écartement entre les deux trottoirs de masse est de 1 500 μm . Le substrat utilisé pour le dépôt des lignes d'accès est du duroïd, d'épaisseur 0,635 mm et de permittivité $\epsilon_r = 10,5$. La réponse en transmission de ce boîtier est donnée en figure 78. On s'aperçoit que les pertes d'insertions sont de l'ordre de 0,3 db à 10 GHz, ce qui semble tout à fait satisfaisant.

BIBLIOGRAPHIE DU CHAPITRE IV

- [1] P. LABAUME, M. SCARIOTO
"Logiciel de saisie et de décomposition de contours pour la conception de masques" - publication interne.
- [2] J.C. VANDEVELDE
"Conception et réalisation d'un boîtier pour circuits intégrés" - publication interne.

Chapitre V

Chapitre V : Résultats obtenus lors d'une première réalisation.

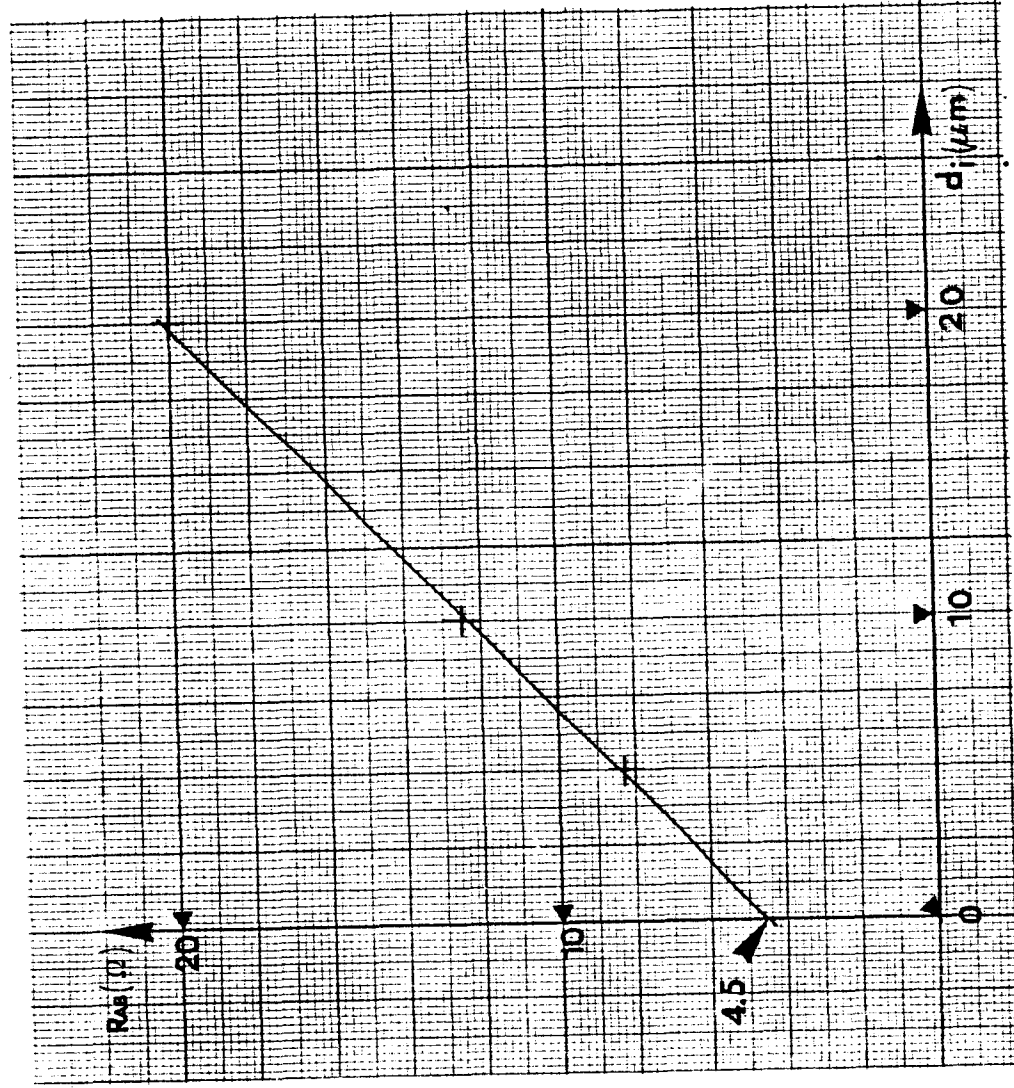


Figure 79 : Détermination de la résistance des contacts ohmiques.



Après avoir défini la technologie utilisée, établi le protocole à suivre et, dans le chapitre IV, l'architecture des masques, nous nous proposons dans ce chapitre de décrire les différents résultats obtenus en statique et en hyperfréquences à l'issue de la première réalisation technologiques.

V. I. CARACTERISTIQUES OBTENUES SUR LES DISPOSITIFS D'ESSAIS.

V. I. 1. RESULTATS DES MESURES EFFECTUEES EN COURS DE REALISATION.

V. 1. 1. 1. La résistance intégrée.

Une mesure quasi systématique de la résistance intégrée du motif test nous a permis d'obtenir sa valeur moyenne sur l'ensemble de la plaquette ainsi que son écart quadratique relatif : $27,5 \text{ K } \Omega \pm 1,5 \text{ K } \Omega$. La valeur théorique désirée est de $30 \text{ K } \Omega$. L'écart constaté entre la valeur souhaitée et la valeur mesurée ne porte pas à conséquence sur les caractéristiques du circuit. En effet, la précision demandée des résistances intégrées utilisées pour la polarisation des grilles des différents TEC composant l'amplificateur 1 GHz et le multiplicateur, est de l'ordre de 20 %.

V. 1. 1. 2. La résistance de grille

Après la découpe de la plaquette, nous avons mesuré sous pointes la résistance de la grille d'une vingtaine de TEC de $150 \mu\text{m}$. Nous avons alors déterminé la valeur moyenne ainsi que l'écart quadratique relatif : $18,25 \Omega \pm 2 \Omega$. Par ailleurs, la longueur de grille a été mesurée aux environs de $1 \mu\text{m}$ au microscope électronique. Connaissant la longueur, la largeur et la résistance de la grille, il nous est possible de déterminer la hauteur de celle-ci. En admettant que la résistivité du métal utilisé pour réaliser la grille est égale à $3 \cdot 10^{-8} \text{ m. } \Omega$, on obtient une hauteur de métallisation de 1700 \AA ce qui est sensiblement plus faible que la valeur visée 3000 \AA .

V. 1. 1. 3. Résistance de contacts

La méthode explicitée dans le chapitre IV nous a permis de déterminer la résistance des contacts ohmiques. L'évolution de la résistance R_{AB} en fonction de l'écartement d_j entre deux contact est donnée en figure 79.

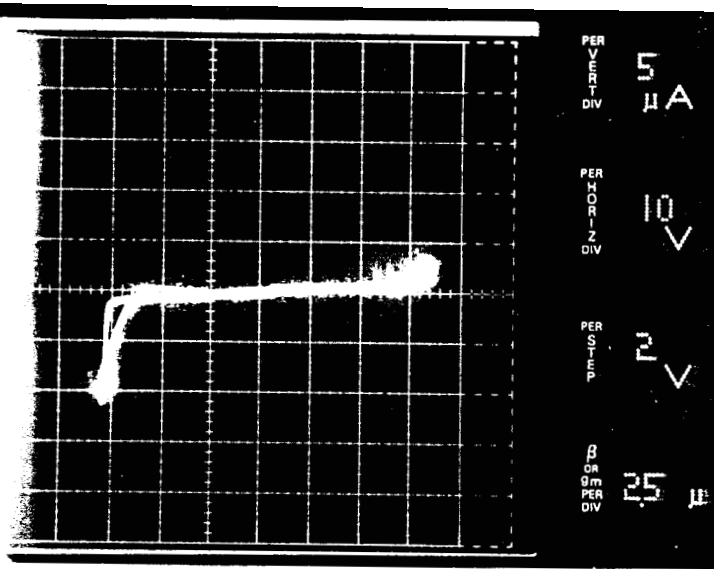


Figure 80 : Caractéristique statique d'une capacité MIM



Figure 81 : Visualisation d'une "liche" au bord de la métallisation.

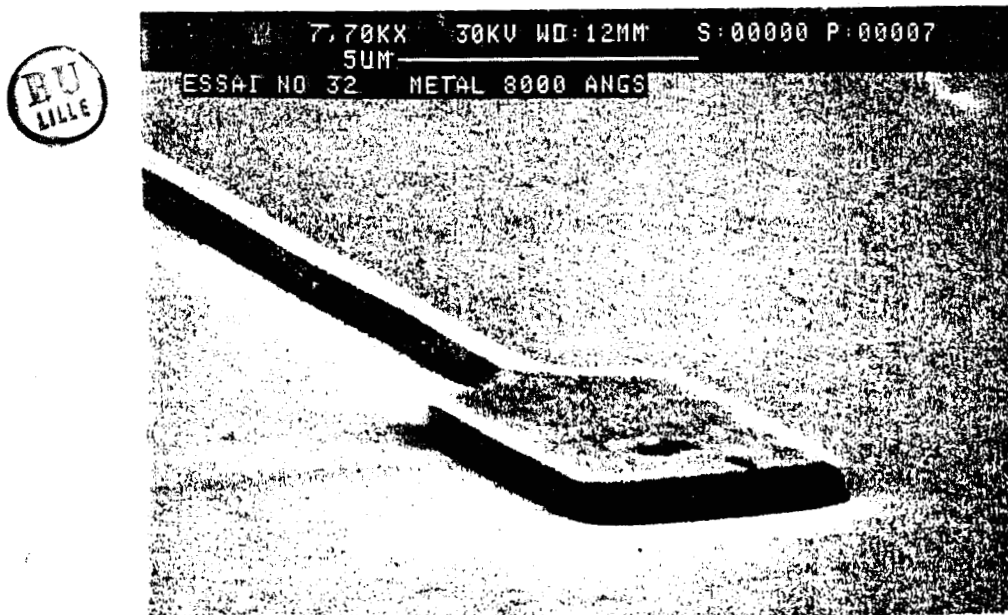


Figure 82 : Optimisation du procédé de dépôt des métallisations : disparition des liches.

Nous obtenons ainsi :

$$2 R_c + R_p = 4,5 \Omega$$

et $R_p = 1,5 \Omega$

soit donc $R_c = 0,1 \Omega/\text{mm}$

Cette valeur apparait tout à fait satisfaisante et montre la bonne qualité des contacts ohmiques.

V.1.1.4. Les capacités.

Lors d'une caractérisation sous pointe en continu, il s'est avéré que la plupart des capacités sont en court-circuit. Cependant, un certain nombre de ces éléments présente des performances tout à fait satisfaisantes en continu (figure 80). On peut en effet observer une tension de claquage de l'ordre de 30 v.

Le fait que ces capacités soient presque toutes en court-circuit peut paraître étonnant dans la mesure où ce phénomène n'avait jamais été observé dans les réalisations antérieures. L'anomalie constatée résulte en fait d'un ensemble de phénomènes. En premier lieu, par rapport aux réalisations précédentes, nous avons augmenté l'épaisseur des métallisations dans le but d'améliorer les coefficients de qualité. Or, les procédés de traitement et de révélation des résines n'étaient pas optimisés pour de telles hauteurs. Il en est résulté une apparition de "lichettes" sur tous les contours comme on peut l'observer sur la photographie, figure 81. Il a donc été nécessaire de réoptimiser le procédé et l'on peut noter maintenant qu'il est possible d'obtenir des métallisations présentant un profil très net, sans aucune lichette (figure 82).

Un deuxième problème est alors apparu. Compte tenu de la hauteur importante de métallisation utilisée, le dépôt de polyimide ne se fait pas avec la même épaisseur sur le substrat semi conducteur et sur la métallisation. Un exemple de résultats obtenus est donné dans la figure 83

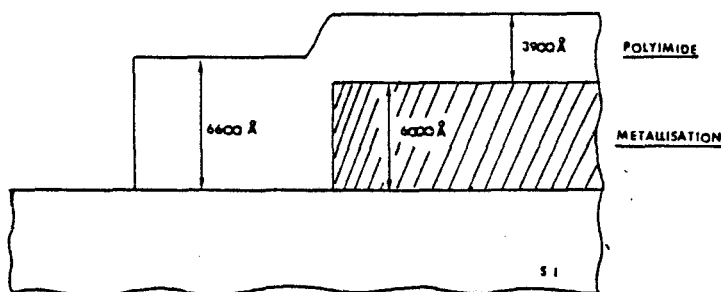


Figure 83 : Profil du dépôt de polyimide.

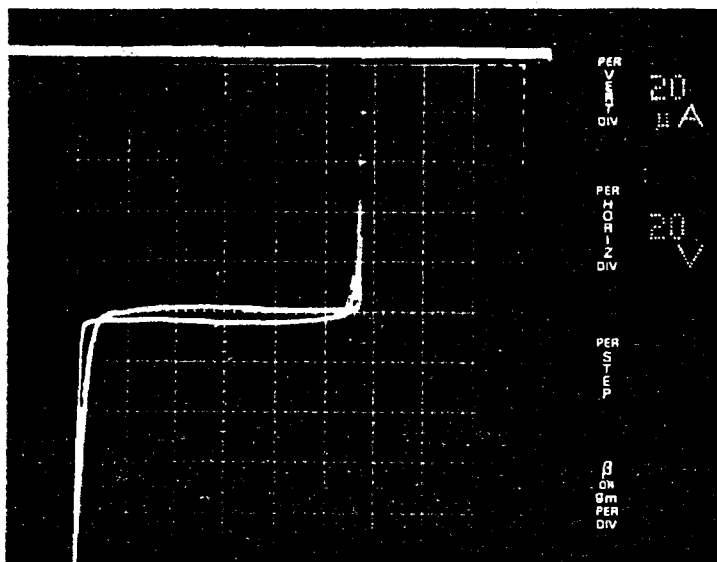


Figure 84 : Caractéristique statique d'une nouvelle capacité MIM.

Zg (micron)	150.000	300.000
N°épi/axie	1152.000	1152.000
C Vg (volt)	0.748	0.750
Q eta	1.144	1.148
N Rg (ohm)	2.400	10.850
Y Rg (ohm)	5.400	6.850
I Ri (ohm)	4.000	2.450
N Rg (ohm)	5.400	3.400
U gm (nS)	25.400	32.000
Vgs (volt)	0.420	0.100
I Mob. l. mes.	3700.000	2800.000
- Mob. l. est.	0.000	0.000
I Cg limite	0.174	0.223
Q DC (0 Volt)	1.735	0.616
Q Qd (pC)	0.969	1.834
Q Voo (volt)	2.990	3.020
M Rg (ohm)	5.500	3.500
h Ra+Rd (ohm)	7.900	18.100
z at (micron)	0.118	0.119
Lt (micron)	1.159	1.092
Ro utilisée	3.749	2.321
Vds=3V, Vgs=	0.500	0.500
Ls (nH)	0.190	0.376
Ld (nH)	0.646	0.502
Lq (nH)	0.156	0.453
Rg (ohm)	4.100	1.920
Z gm (nS)	20.300	46.500
- gd (nS)	1.770	8.000
4 Ri (ohm)	1.000	1.700
G fc (Ghz)	9.500	11.700
h Cgs (pF)	0.430	0.634
z Cgd (pF)	0.029	0.072
Cds (pF)	0.088	0.126
Cpg (pF)	0.046	0.000
P F1 (Ghz)	2.000	2.000
A S2)	7.700	7.300
R Mag	18.600	14.800
A K	0.400	0.400
M F2 (Ghz)	10.000	10.000
E S2)	3.150	2.800
T Mag	8.700	5.100
R K	1.500	1.200
E F3 (Ghz)	18.000	18.000
S S2)	0.630	-1.000
Mag	5.400	3.300
S K	1.150	1.100
H2)	13.500	14.200



TABLEAU XXIII : Valeurs des différents paramètres caractérisant le TEC de 150 μm et 300 μm .

Malheureusement, lors de la réalisation, le contrôle de l'épaisseur du polyimide a été faite sur le substrat semi-conducteur. Dans ces conditions, lors de la gravure partielle du polyimide, nous avons cru que l'épaisseur était plus importante que celle existant réellement sur la métallisation. En conséquence, la profondeur de l'attaque a été trop importante. Ces deux problèmes sont maintenant résolus, mais un temps précieux a été perdu et il ne nous a pas encore été possible de faire une deuxième réalisation technologique complète. Cependant, la figure 84 donne les résultats obtenus lors d'une nouvelle réalisation de capacité MIM avec un procédé optimisé.

V.1.2. RESULTATS DES CARACTERISATIONS DES ELEMENTS ACTIFS

Les TEC de 300 μm et 150 μm de largeur de grille ont tout d'abord été essayés sous pointes en continu. Les caractéristiques obtenues sont données en figure 85 a et 85 b.

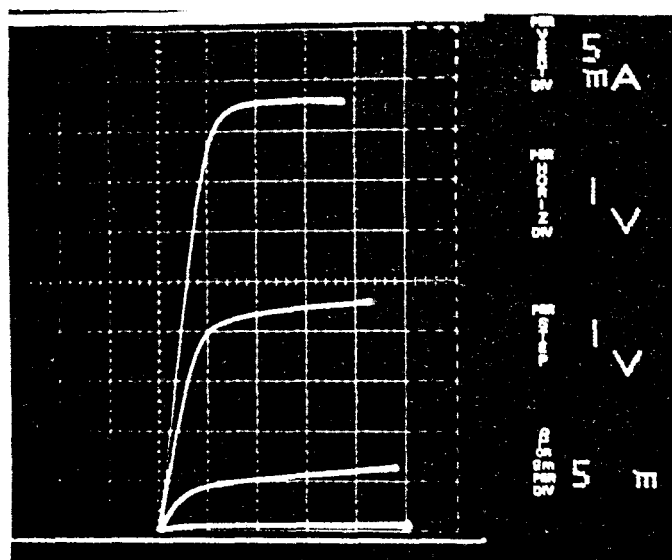
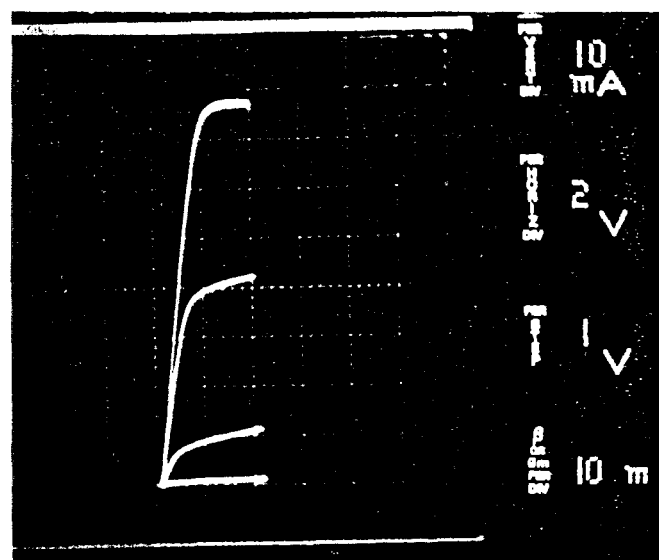


Figure 85 a : Caractéristiques statiques d'un TEC de 300 μm .

Figure 85 b : Caractéristiques statiques d'un TEC de 150 μm .

Après avoir été découpés, ces TEC ont été montés dans un boîtier BMH 60 puis caractérisés en hyperfréquence. Les performances obtenues sont rassemblées dans le tableau XXIII. Nous avons également tracé l'évolution de g_m , C_{gs} , C_{gd} , C_{ds} , τ et f_c en fonction de la tension grille source V_g (figures 86 a - 86 b). Nous avons reporté sur ces figures les valeurs utilisées dans la CAO. On remarque qu'il n'y a pas de différences trop sensibles entre les valeurs mesurées et celles prévues théoriquement.

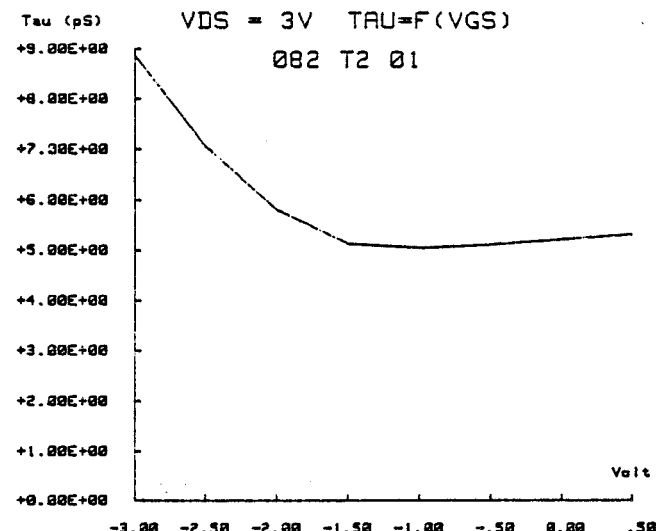
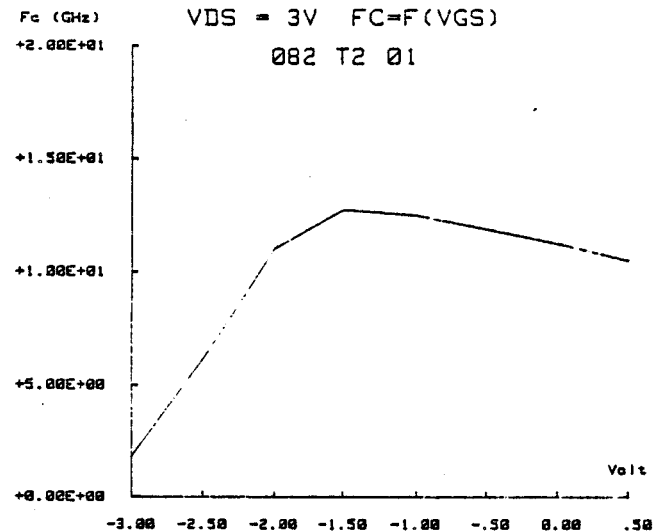
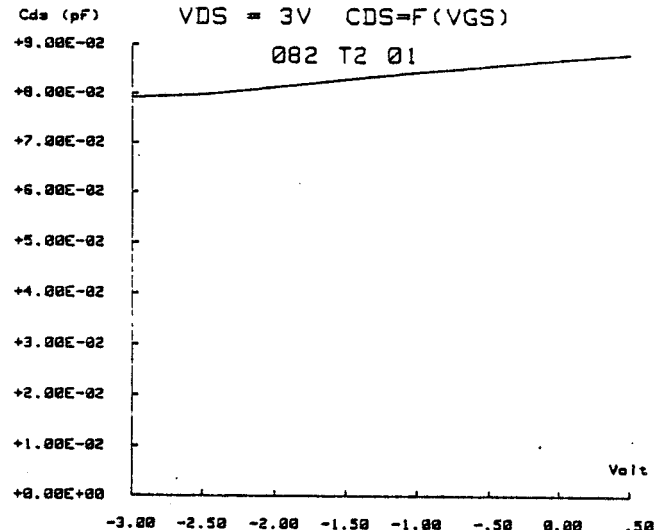
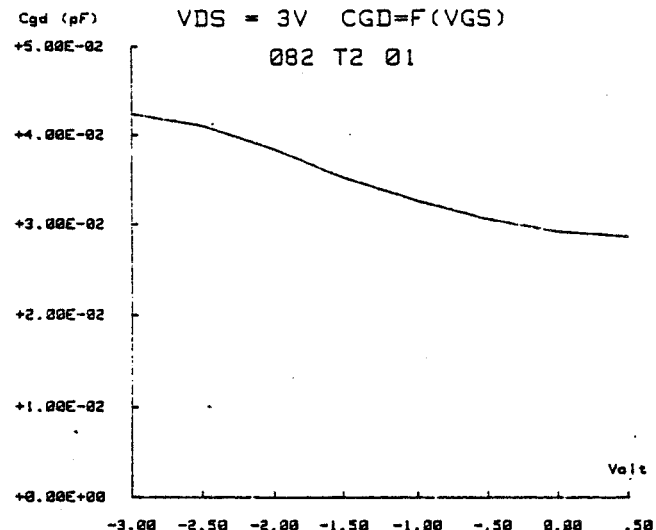
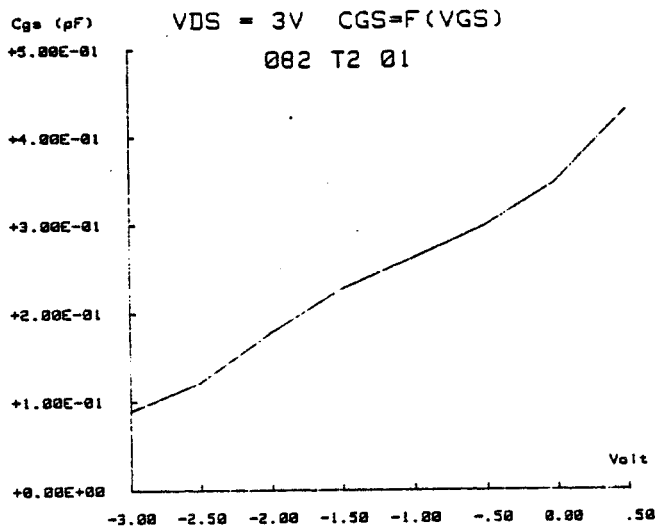
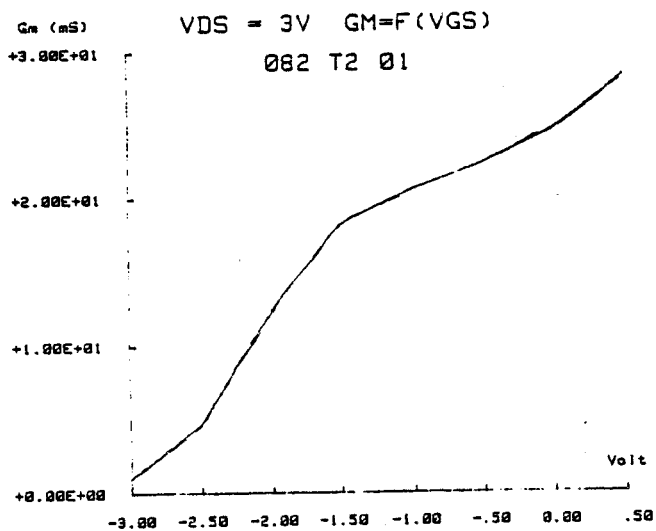


Figure 86-a : Evolution des principaux paramètres d'un TEC de 150 μ m en fonction de la tension grille V_g .
(G_m , C_{gs} , C_{gd} , C_{ds} , F_c (fréquence de coupure), τ).

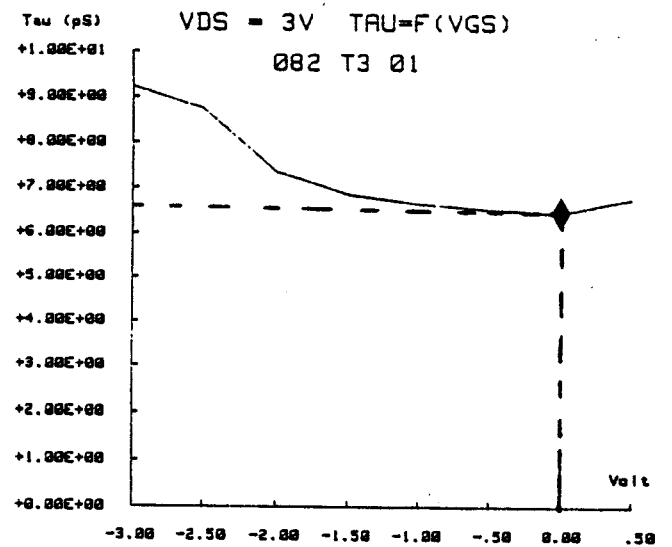
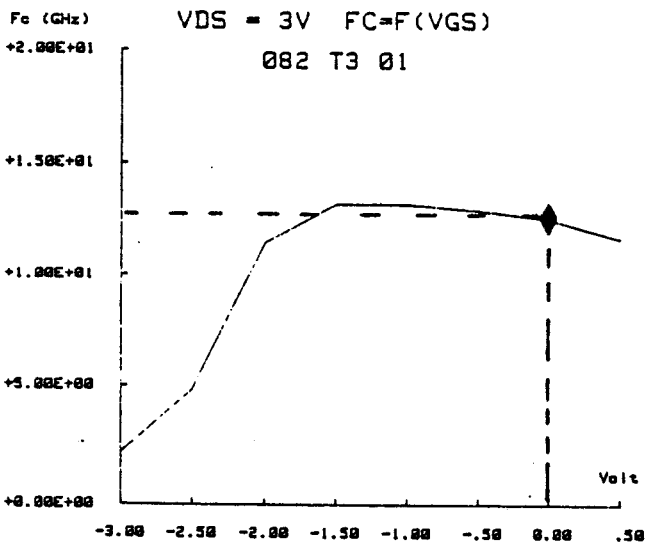
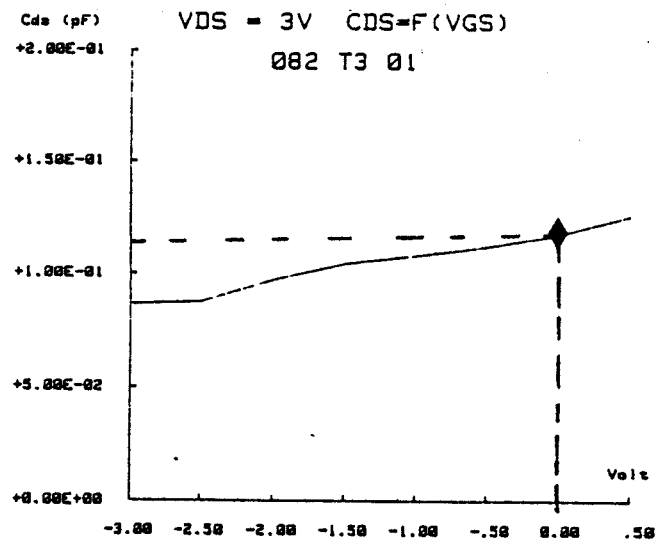
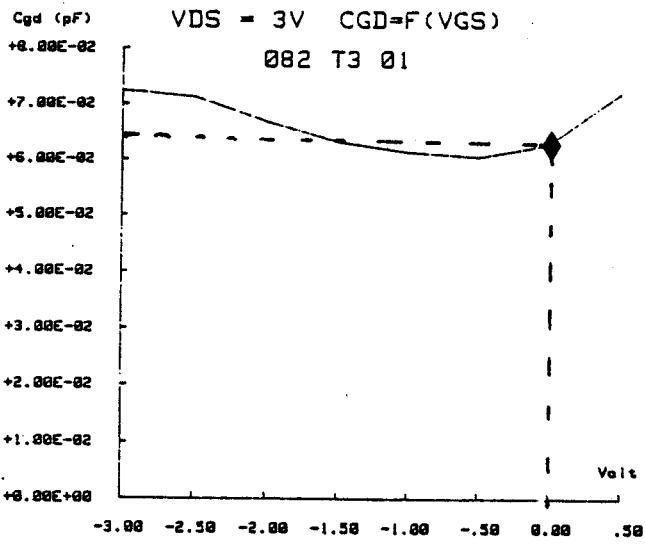
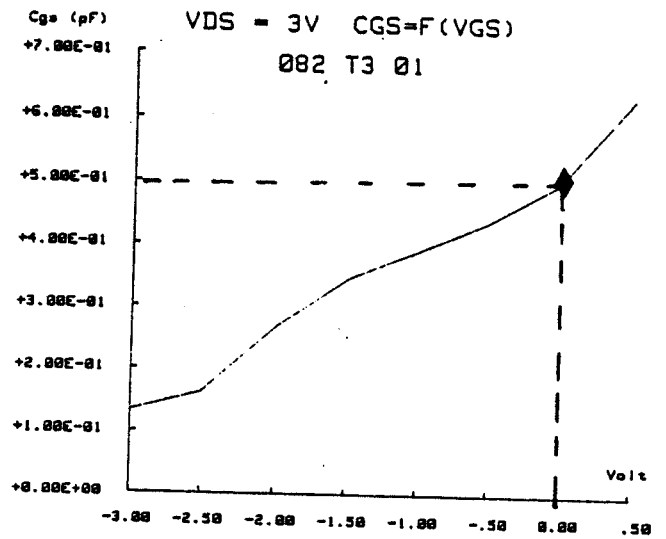
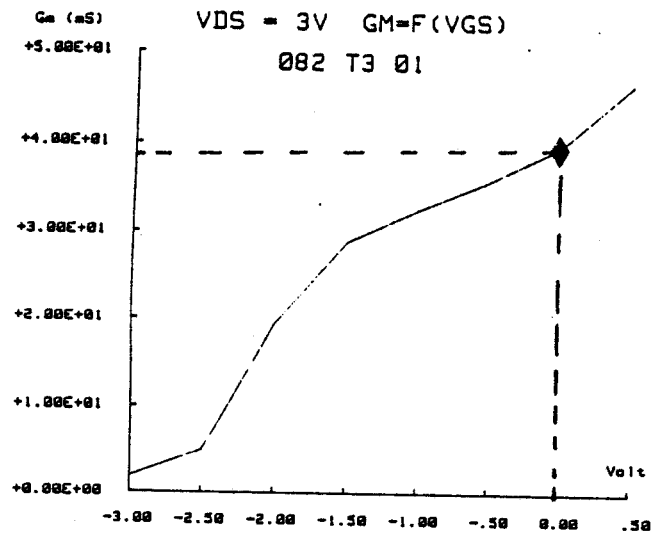


Figure 86-b : Evolution des principaux paramètres d'un TEC de 300 μm en fonction de la tension grille V_g .
(g_m , C_{gs} , C_{gd} , C_{ds} , F_c (fréquence de coupure), τ).

400.000	Zg (micron)
1152.000	N°épitaxie
0.760	C Vb (volt)
1.164	O eta
2.700	N Rs (ohm)
4.000	T Rd (ohm)
2.400	I Ri (ohm)
2.900	N Ro (ohm)
56.400	U gm (mS)
0.320	Vgs (volt)
3500.000	l Mobil. mes.
0.000	- Mobil. est.
0.284	l Cg limite
0.816	0 DC (0 Volt)
2.014	0 Qo (pC)
2.017	0 Woo (volt)
2.900	M Ro (ohm)
7.100	h Rs+Rd (ohm)
0.097	z at (micron)
1.100	Lt (micron)
1.717	Ro utilisée
0.500	Vds=3V, Vgs=
0.390	Ls (nH)
0.590	Ld (nH)
0.450	Lg (nH)
2.800	Rg (ohm)
66.000	2 gm (mS)
3.400	- gd (mS)
3.700	4 Ri (ohm)
11.500	G fc (Ghz)
0.860	h Cgs (pF)
0.076	z Cgd (pF)
0.160	Cds (pF)
0.046	Cpg (pF)
2.000	P F1 (Ghz)
11.600	A S21
17.500	R Mag
0.700	A K
10.000	M F2 (Ghz)
2.000	E S21
5.600	T Mag
1.100	R K
18.000	E F3 (Ghz)
-2.900	S S21
1.900	Mag
0.900	S K
13.700	H21

TABLEAU XXIV : Valeurs des différents paramètres caractérisant le TEC de 400 μm .

Malheureusement, il s'avère que les transistors présentant ces caractéristiques sont en nombre assez réduit. En effet, la plupart des composants ont été trop attaqués lors du creusement du canal et il en est résulté un courant de saturation et une transconductance g_m plus faibles que prévus.

V.2. CARACTERISATION DES DIFFERENTS ELEMENTS DU CIRCUIT.

V.2.1. L'AMPLIFICATEUR 1 GHz.

Il nous a été bien évidemment impossible de caractériser l'amplificateur 1 GHz étant donné que presque toutes les capacités intervenant dans ce circuit sont en court-circuit.

V.2.2. LE MULTIPLICATEUR

Nous avons, dans un premier temps, caractérisé le TEC de 400 μm utilisé comme multiplicateur de fréquence, en continu et en hyperfréquence. La caractéristique continue courant drain en fonction de la tension drain est donnée en figure 87.

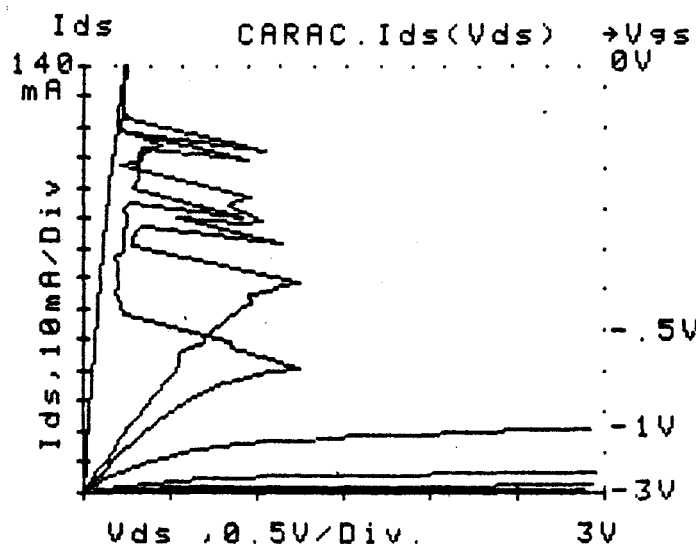


Figure 87 : Caractéristiques statiques mesurées d'un TEC de 400 μm .

On peut constater que le TEC oscille en continu lorsqu'il n'est pas chargé correctement par 50 Ω à l'entrée et à la sortie. Ces oscillations ont disparu dans la mesure hyperfréquence, il a alors été possible de déterminer les différents paramètres qui sont résumés dans le tableau XXIV.

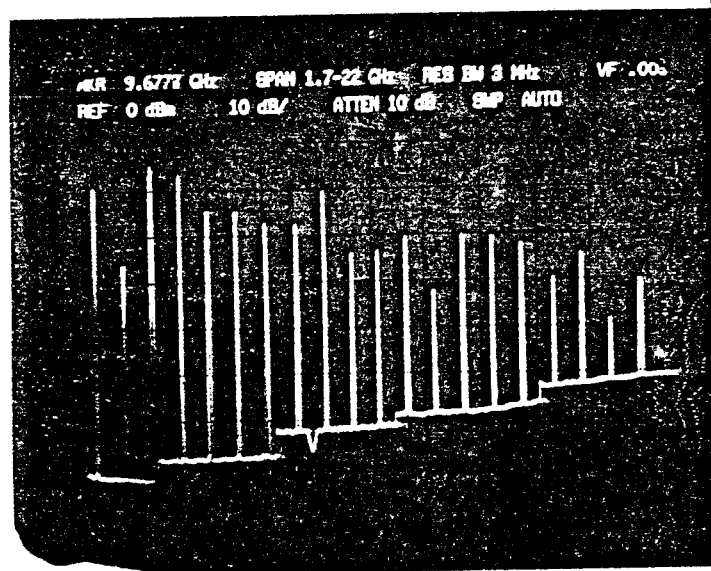
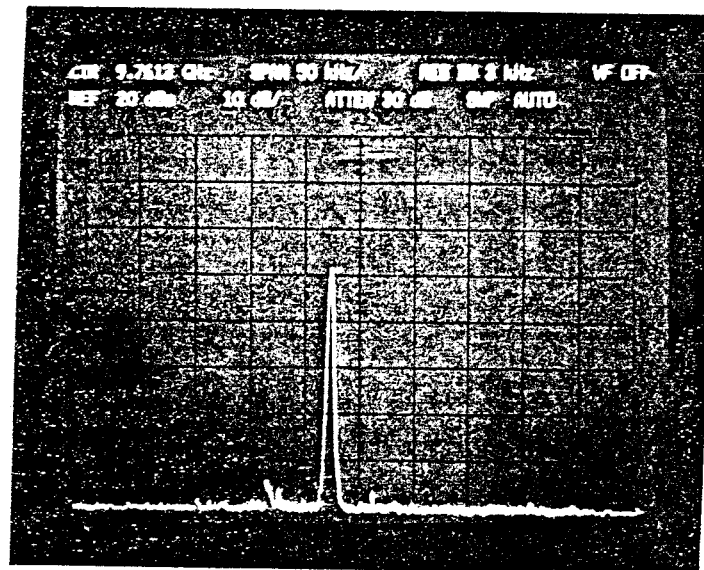


Figure 88 : Peigne de fréquences observé sur le drain (fréquence d'entrée 1 GHz).

(N.B. : la référence doit être diminuée de 10 db).



P^c de polarisation : $V_{gso} = -5 \text{ v}$
 $V_{do} = 3 \text{ v}$

Figure 89 : L'harmonique 10.



Dans un deuxième temps, ce TEC a été inséré dans le banc de mesure décrit dans le chapitre I, de façon à obtenir les différents harmoniques susceptibles d'être fournis par cet élément. On constate qu'il est possible d'obtenir des "raies" de multiplication jusqu'à la fréquence de 22 GHz (figure 88). La puissance recueillie à 10 GHz est cependant plus faible que la puissance prévue théoriquement. Cette différence peut être imputée au fait que le courant de saturation du composant étudié I_{dss} est particulièrement faible (50 mA au lieu de 100 - 110 mA). Par ailleurs le spectre de fréquence correspondant à la raie 10 GHz est représenté sur la figure 89. On constate que la largeur mesurée de la raie est de l'ordre de 20 kHz. Ce résultat qui apparaît assez satisfaisant aurait pu certainement être amélioré en utilisant une source 1 GHz de meilleure qualité.

V.3.2. LE FILTRE ACTIF.

Ce filtre est constitué par l'association de 2 TEC de 300 μm . La transconductance prévue pour ces TEC était de 40 ms ; or, si quelques composants présentent des caractéristiques de cet ordre, la plupart sont caractérisés par une pente beaucoup plus faible (environ 20 ms). Par ailleurs, rappelons que les capacités MIM en court circuit ne peuvent être utilisées*. En conséquence les caractéristiques du filtre doivent être considérablement dégradées. Nous avons néanmoins essayé de le caractériser en hyperfréquence. Les résultats obtenus entre 1,5 et 26,5 GHz sont reportés sur la figure 91.

* Il en résulte que l'utilisation de ce filtre est dans certaines conditions de polarisation assez "acrobatique" suite à des oscillations parasites à 5,5, 11 et 16,5 GHz (figure 90).

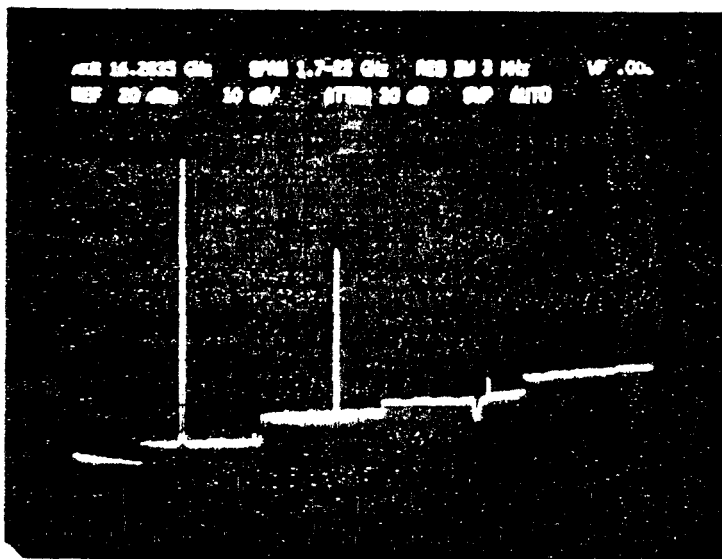
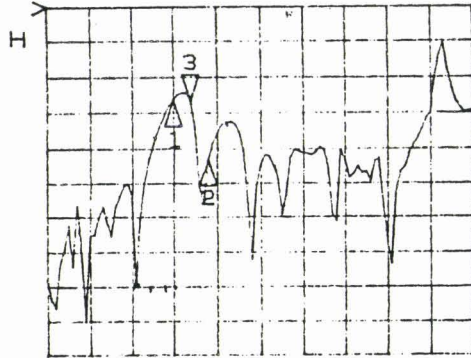


Figure 90 : mise en évidence d'oscillations parasites sous certaines conditions de polarisation pour le filtre actif.

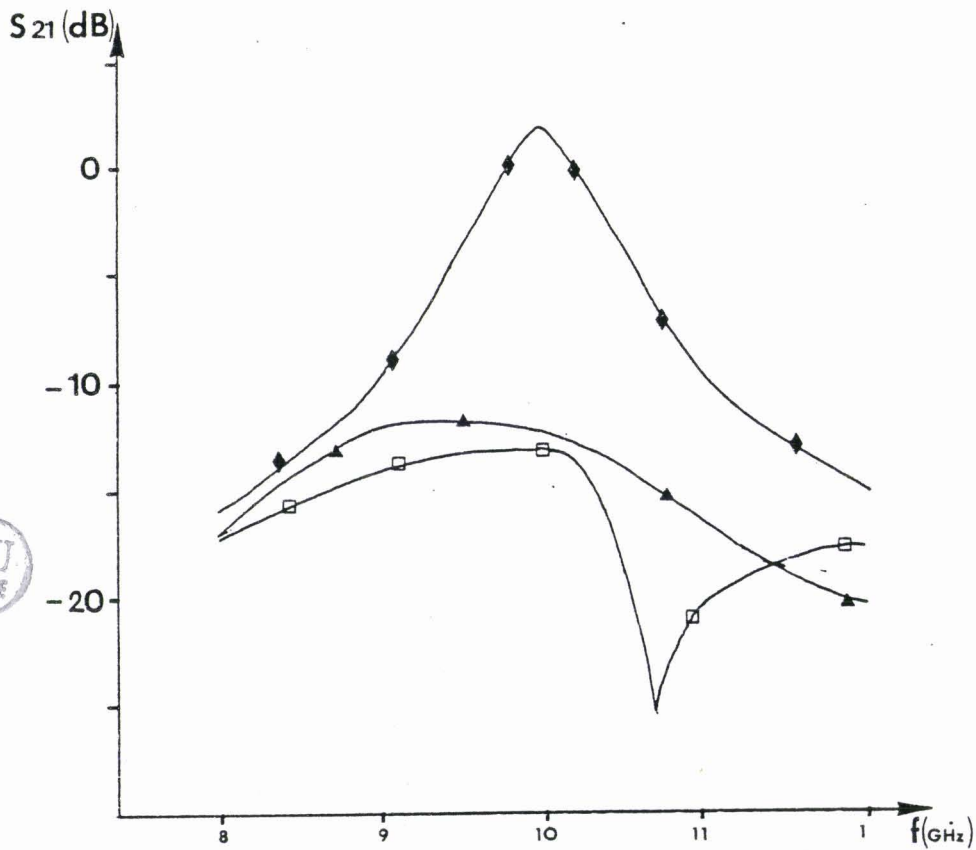
S₂₁/M log MAG
 REF 0.0 dB
 3 5.0 dB/
 ▽ -13.358 dB
 hp

C
 A MARKER 3
 10.0 GHz



START 1.500000000 GHz
 STOP 26.500000000 GHz

Figure 91 : Filtre actif : évolution du paramètre S₂₁ en fonction de la fréquence de 1,5 à 26,5 GHz.



- ◆ : Théorique sur 50 Ω
- ▲ : Théorique sur 50 Ω (g_m et capacités dégradées).
- : mesuré sur 50 Ω

Figure 92 : Filtre actif : comparaison théorie/expérience.

On constate que le coefficient de transmission passe par un maximum pour une fréquence voisine de la fréquence visée (10 GHz), mais le gain obtenu (-13 db) est beaucoup plus faible que celui prévu (8,5 db). Différents facteurs expliquent cette divergence :

- en premier lieu la caractérisation expérimentale a été effectuée en branchant à l'entrée et à la sortie du filtre une résistance de 50 Ω . Or, le filtre a été calculé et optimisé pour une impédance d'entrée de 1 500 Ω . Il en résulte qu'il ne travaille pas ici dans des conditions optimales. Pour tenir compte de ce fait, nous avons recalculé les performances du filtre dans un fonctionnement sur 50 Ω . Les résultats obtenus sont donnés figure 92. On constate que la divergence entre la courbe théorique et expérimentale est un peu plus faible. Néanmoins, les écarts restent encore notables.

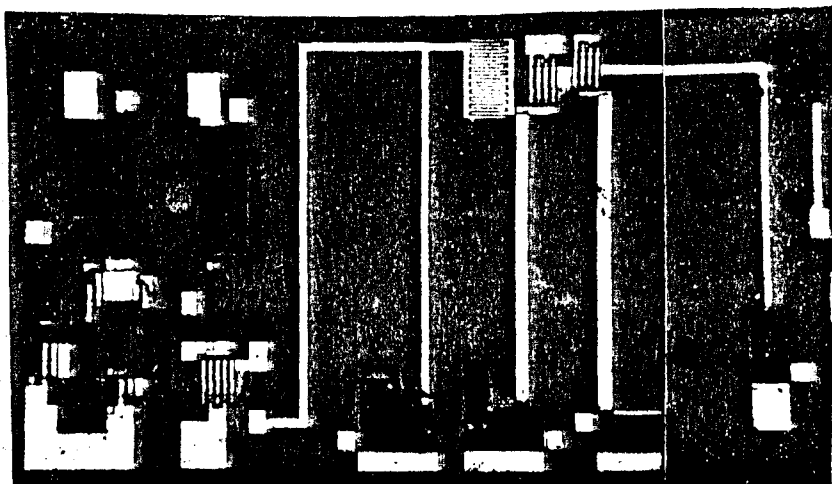
- en second lieu, il faut noter que :

- * d'une part, la transconductance des TEC est deux fois plus faible que la valeur théorique,
- * d'autre part, les capacités en court-circuit n'ont pu être utilisées.

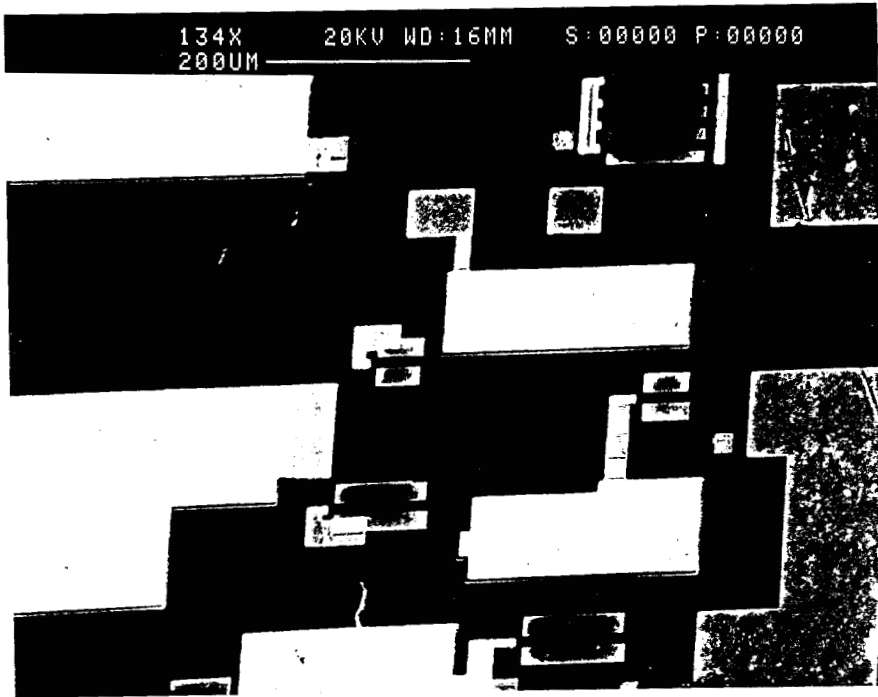
C'est pourquoi les performances du filtre ont été recalculées en tenant compte de ces deux phénomènes. Les résultats obtenus (fig. 92) se comparent maintenant beaucoup mieux aux résultats expérimentaux. Compte tenu de cet accord, on peut donc espérer obtenir les performances prévues à condition de travailler avec une impédance d'entrée de 1 500 Ω et d'utiliser des TEC et des capacités plus performants.

V.3. PHOTOS DU CIRCUIT

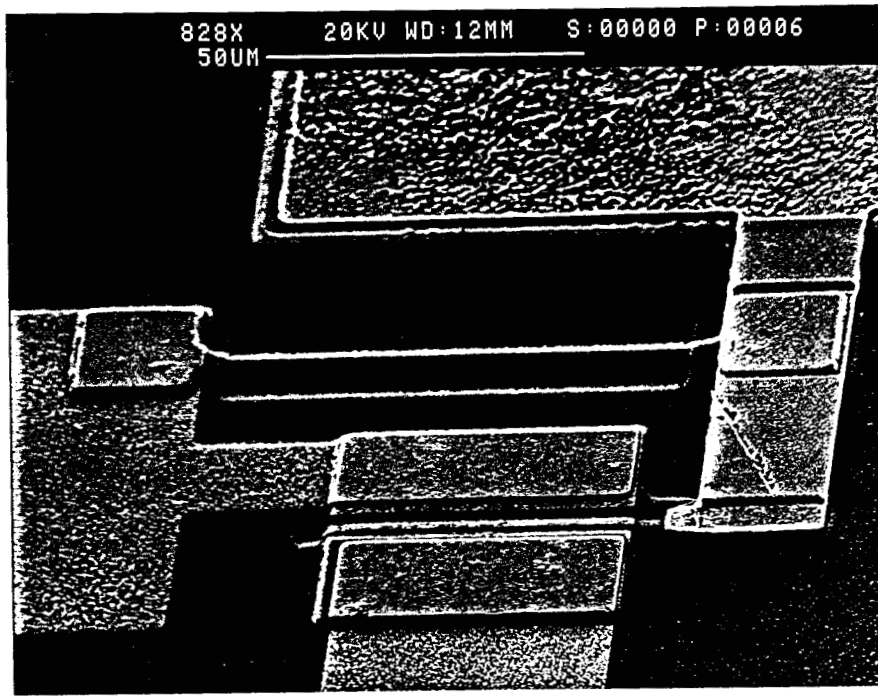
Dans ce dernier paragraphe, nous présentons quelques photos du circuit réalisées à l'aide d'un microscope électronique :



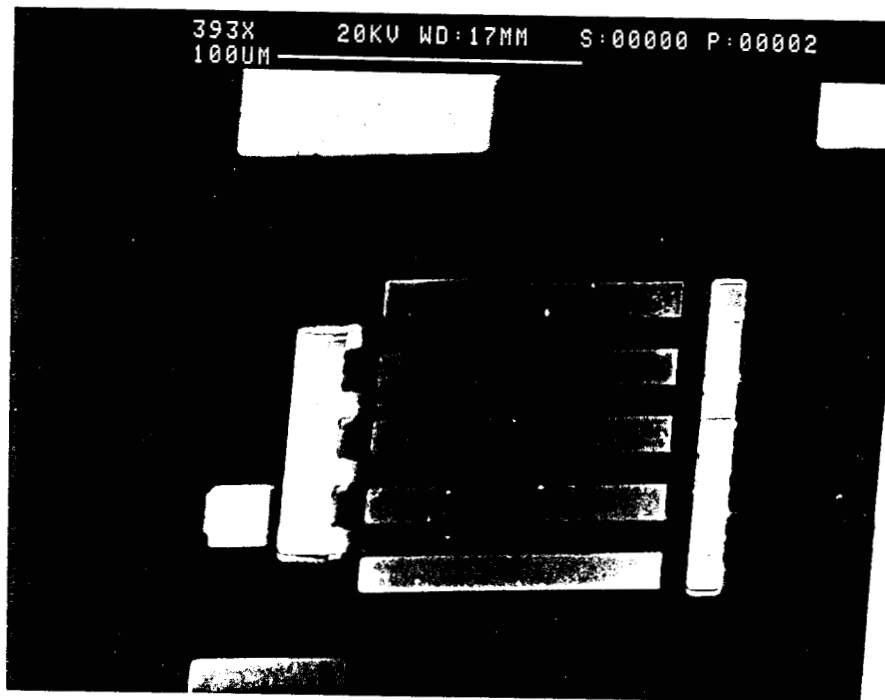
. Une vue d'ensemble du circuit.



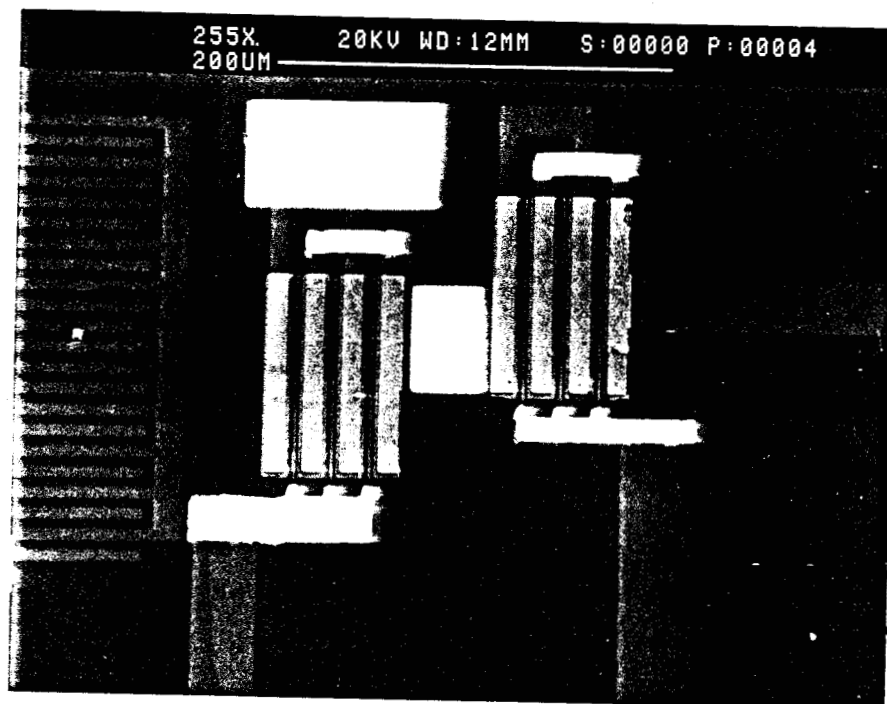
. Un ampli 1 GHz plus un multiplicateur,



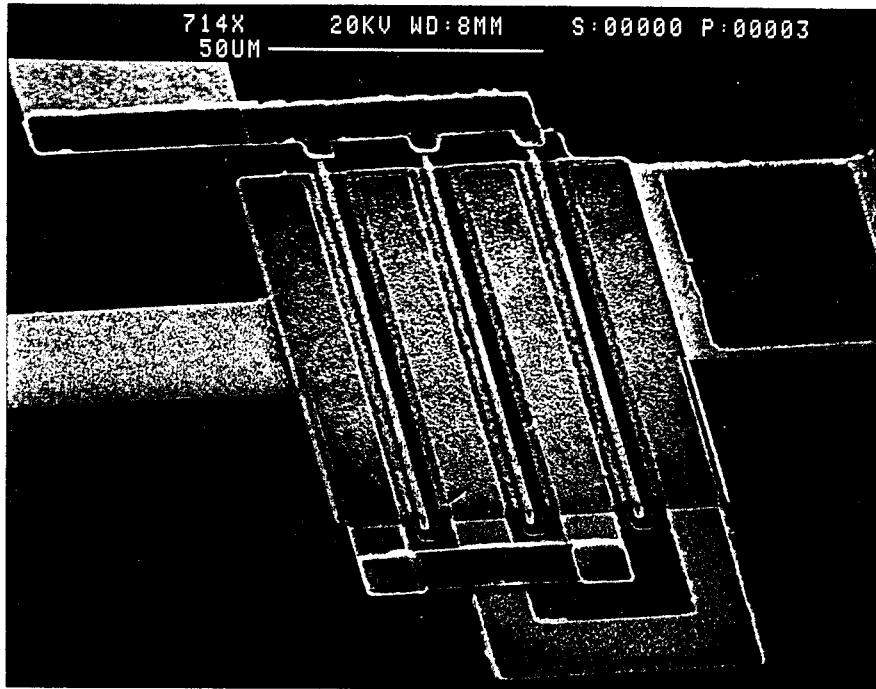
. Un TEC de 50 µm plus sa résistance intégrée de polarisation de grille,



. Le TEC 400 μm du multiplicateur,



. Une capacité interdigitée plus deux TEC de 300 μm (détail du filtre actif);



. Un TEC de 300 μm ,



V. 4. CONCLUSION

Ce premier essai s'est soldé par un échec dans la mesure où les performances visées n'ont pas été atteintes. Ceci est principalement dû aux problèmes technologiques qui sont apparus lors de cette réalisation :

- le canal des TEC a été trop attaqué, ce qui a entraîné une diminution du courant de saturation et du g_m (dans un fonctionnement à tension grille < 0).
- Les capacités MIM sont en court circuit (apparition de "lichettes" importantes sur les contours des métallisations).

Toutefois, les quelques résultats obtenus sont prometteurs et nous espérons, dans une prochaine réalisation, atteindre les performances établies par le cahier des charges.

Conclusion

CONCLUSION

Au terme de cette étude consacrée essentiellement à la réalisation en circuit intégré monolithique ASGA d'une source bande X par multiplication de fréquence, un premier bilan peut être dressé.

Une étude théorique simplifiée nous a permis, dans un premier temps, d'expliquer le phénomène de la multiplication de fréquence à haut rang d'harmoniques à partir d'un transistor à effet de champ monogrille, et d'obtenir un ordre de grandeur des puissances de sortie aux différents harmoniques.

Un modèle numérique plus exact a ensuite été développé pour obtenir une estimation plus précise des performances envisageables. Les résultats obtenus ont enfin été validés par l'expérience.

Dans un deuxième chapitre, nous avons présenté les différentes étapes technologiques nécessaires à la réalisation d'un composant. Puis, nous avons cerné les performances envisageables de ces différents éléments passifs et actifs.

Le chapitre trois décrit l'optimisation du transistor à effet de champ en régime fort signal utilisé en multiplicateur de fréquence. Nous proposons ainsi les schémas équivalents de ce composant dans son régime de fonctionnement optimal pour les différents harmoniques. Muni de ces informations, nous avons optimisé en régime linéaire les circuits d'entrée et de sortie du transistor à effet de champ multiplicateur afin d'améliorer le rendement de multiplication et le filtrage des harmoniques. Nous devrions obtenir ainsi, pour le dispositif complet, un signal de sortie à 10 GHz d'une puissance de l'ordre de 5 mw pour un signal d'entrée à 1 GHz de 0,5 mw. Le taux de rejection attendu est de 20 db pour les harmoniques 9 et 11. La consommation prévue de l'ensemble du circuit est de 0,8 w.

Dans le chapitre IV et V nous présentons successivement l'architecture du dispositif, les masques nécessaires à la fabrication du circuit et les résultats d'une première réalisation. Si, suite à un certain nombre d'incidents technologiques, ce premier essai n'a pas réellement abouti aux résultats prévus, il nous a permis toutefois d'élucider un certain nombre de problèmes technologiques et nous laisse entrevoir des résultats prometteurs.

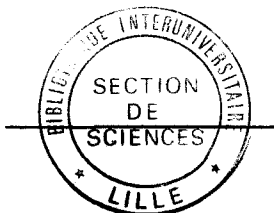
---:---:---:---:---

De façon plus générale, au cours de cette étude, nous avons eu l'occasion d'aborder un grand nombre de domaines de la microélectronique couvrant non seulement l'analyse physique et la modélisation, mais aussi la conception assistée par ordinateur linéaire et non linéaire de circuits ainsi que leur réalisation technologique.

Afin de ne pas trop nous disperser, nous nous sommes concentrés sur la réalisation d'une source bande X par multiplication de fréquence ; il n'en reste pas moins vrai que le travail présenté dans ce mémoire devrait avoir des retombées plus larges.

C'est ainsi qu'au niveau interne, nos travaux concernant la modélisation d'éléments actifs et passifs réalisables à partir de notre technologie seront, nous l'espérons, très utiles pour l'équipe "circuits intégrés".

Par ailleurs, l'intérêt essentiel de ce travail est sans doute d'avoir montré les possibilités, mais aussi les limites du transistor à effet de champ utilisé en mutlicateur de fréquence, et à ce titre, cette étude peut constituer une base de travail intéressante dans la réalisation, en technologie monolithique, de tout générateur de fréquence stabilisé par un signal de fréquence plus basse.

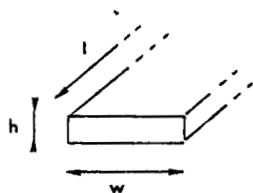


Annexes

ANNEXE 1

Formulaire de selfs localisées en fonction des paramètres géométriques

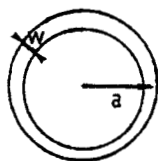
. Ligne inductive



$$L(nH) = 2 l \left[\text{Log} \left(\frac{2 \pi l}{w + h} \right) - 1 + \frac{w}{l \pi} \right]$$

l, w, h en cm.

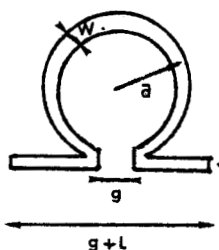
. Anneau selfique



$$L(nH) = 12,57 a \left[\text{Log} \left(\frac{8 \pi a}{w} \right) - 2 \right]$$

w, a en cm.

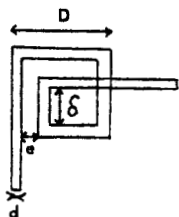
. Self omega :



$$L(nH) = 2l \left[\text{Log} \left(\frac{2 \pi l}{w+h} \right) - 1 + \frac{w}{l \pi} \right] + 12,57a \left[\text{Log} \left(\frac{8 \pi a}{w} \right) - 2 \right] \times \left[1 - \frac{1}{\pi} \text{Arcsin} \frac{g}{2a} \right]$$

g, l, w, h, a en cm.

. Self en spirale carrée



$$L(nH) = 14,1 (D + \delta) N^{5/3} \log_{10} \left[4 \frac{D + \delta}{D - \delta} \right]$$

$$N = \frac{D - \delta}{2(d + e)} \quad \text{Les dimensions sont en cm}$$

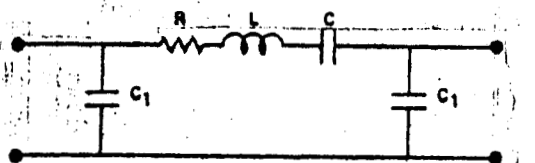
Si on considère $\delta = 0$

$$L(nH) = 2,7 \frac{D^{8/3}}{d^{5/3}} \frac{1}{(1 + 1/r)^{5/3}} \quad \text{où } r = \frac{d}{e}$$

Interdigitated Capacitors

REZA ESFANDIARI,

ESFANDIARI *et al.*, DESIGN OF INTERDIGITATED CAPACITORS

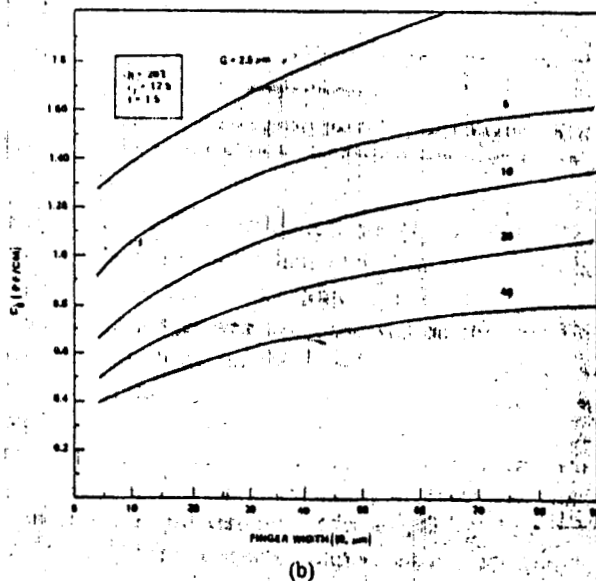
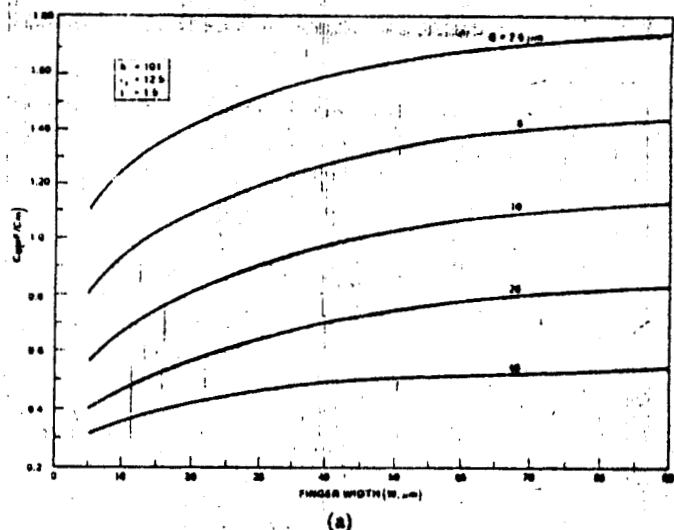


Equivalent circuit model for interdigital capacitors.

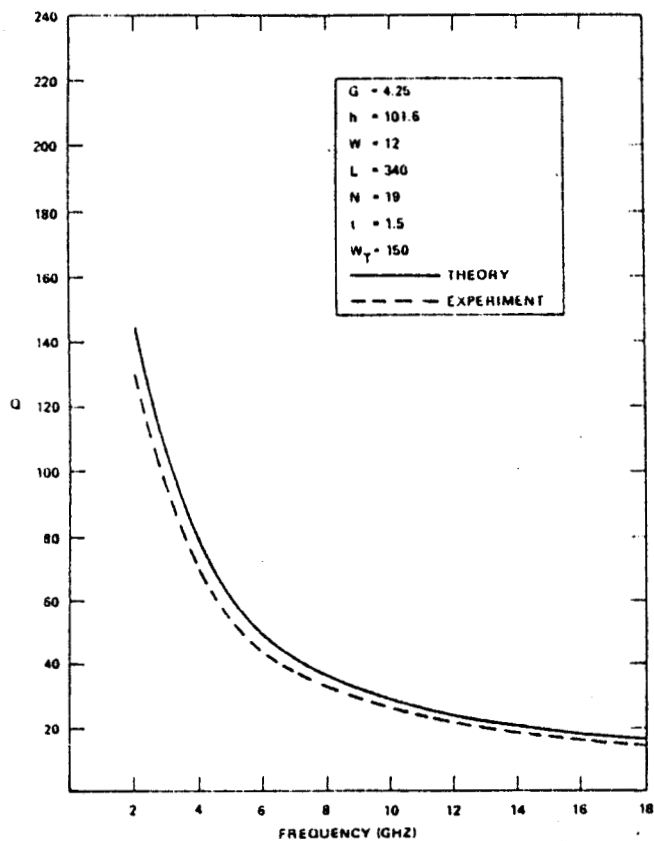
TABLE I
EXPERIMENTAL AND THEORETICAL ELEMENTS VALUES FOR THE
CIRCUIT MODEL OF FIG. 7 FOR TWO SAMPLES OF INTERDIGITAL
CAPACITOR

CAP. 1	R (Ω)	L (nH)	C (pF)	C ₁ (pF)
1*			0.248	0.092
2	1	0.065	0.247	0.075
3	1.122	0.167	0.242	0.073
CAP. 2				
1			0.609	0.100
2	1.019	0.076	0.607	0.149
3	1.062	0.173	0.590	0.177

*1—Calculated static capacitance. 2—From measured S-parameters.
3—From coupled line theory.



Static gap capacitance values for different finger widths and gaps on GaAs semi-insulating substrates. (a) $h = 101 \mu\text{m}$ and (b) $h = 203 \mu\text{m}$.



Variation of Q as function of frequency for a 0.602-pF capacitance.



RESUME

La réalisation de sources microondes miniaturisées et complètement intégrées de haute stabilité semble actuellement quasi-impossible, étant donné la difficulté de réalisation de circuits à fort coefficient de qualité et l'impossibilité d'inclure des éléments tels que résonateurs diélectriques.

Une solution possible consisterait à utiliser un multiplicateur de fréquences à TEC AsGa associé à une source basse fréquence très stable.

Nous nous proposons de présenter une étude tout à la fois théorique, expérimentale et technologique de tels multiplicateurs à très haut rang d'harmoniques.

Après avoir prévu grâce à une théorie simplifiée les performances limites susceptibles d'être obtenues, un modèle numérique - utilisable en C.A.O. - est ensuite décrit. La validation en est faite par comparaison des prévisions théoriques avec les résultats expérimentaux.

Les modèles précédents sont ensuite utilisés pour concevoir et réaliser, en structure monolithique AsGa, une source microonde de fréquence 10 GHz stabilisée en fréquence par un signal à 1 GHz. Le dispositif comprend :

- un amplificateur d'adaptation de l'entrée (à deux TEC)
- le multiplicateur proprement dit
- un filtre actif passe-bande centré sur 10 GHz (à deux TEC)

La conception des différents éléments passifs et actifs, composant le dispositif, est effectuée au moyen d'un logiciel de C.A.O. (Touchstone).

La structure géométrique et les différents masques de réalisation technologique sont ensuite décrits.

Enfin, on présentera les premiers résultats obtenus sur un système qui pour une puissance d'entrée - à 1 GHz - inférieure au milliwatt devrait théoriquement donner une puissance de sortie de l'ordre de 5 mW à 10 GHz.

