

50376  
1991  
52

67139

50376  
1991  
N° d'ordre : 711  
52

**THESE**

présentée à

**l'Université des Sciences et Techniques**

**de Lille Flandres-Artois**

pour obtenir le grade de

**Docteur en Electronique**

par

**Olivier DECLERCK**

**Ingénieur ISEN**



**MODELISATION DE TRANSISTORS M.O.S.  
A SUBSTRAT NON UNIFORMEMENT DOPE  
POUR DES APPLICATIONS ANALOGIQUES**



soutenue le 28 Mars 1991, devant la commission d'examen :

**Président :** E. CONSTANT

**Rapporteurs :** G. MERCKEL  
F. VAN DE WIELE

**Examineurs :** J.P. BARDYN  
J.N. DECARPIGNY  
R. FAUQUEMBERGUE  
A. LORENZI

# TABLE DES MATIERES

INTRODUCTION.....	1
-------------------	---

## Première Partie : Extracteur de Paramètres

### Chapitre 1 : développement d'un outil d'extraction de paramètres adapté à la modélisation du transistor M.O.S.

1. INTRODUCTION .....	6
2. les méthodes d'extraction.....	7
2.1 méthodes graphique et analytique.....	7
2.2 méthode numérique.....	7
3. méthode d'optimisation.....	8
3.1 algorithme d'optimisation.....	8
3.2 paramétrage .....	9
3.2.1 les paramètres du modèle.....	9
3.2.2 les fichiers de mesures.....	10
3.2.3 les paramètres de l'algorithme.....	10
3.3 l'environnement de l'utilisateur.....	10
4. l'extraction de paramètres de transistors M.O.S.....	12
4.1 les mesures .....	12
4.2 les modèles .....	12
4.2.1 schéma équivalent.....	12
4.2.2 les modèles standards.....	13
4.2.3 les nouveaux modèles.....	14
4.2.4 précision des modèles pour des applications analogiques.....	14
5. conclusion.....	18

---

## Deuxième Partie : Modélisation du Transistor M.O.S.

Introduction.....	22
-------------------	----

### Chapitre 2 : Modèle semi analytique pour le calcul de la tension de seuil

1. Potentiel de surface .....	29
1.1 substrat uniformément dopé .....	29
1.2 substrat non-uniformément dopé .....	32

2. Evaluation de la tension de seuil.....	35
2.1 formulation de la tension de seuil .....	35
2.2 détermination du potentiel de surface au seuil d'inversion .....	37
2.3 méthode d'ajustement des profils de dopage.....	38
2.4 calcul de la tension de seuil .....	43
2.5 validation expérimentale.....	45
3. Conclusion.....	49

### **Chapitre 3 : Modèle empirique pour le calcul du courant drain**

1. Introduction.....	52
2. évaluation de la tension de seuil .....	53
3. évaluation du courant drain.....	56
3.1 hypothèses .....	56
3.2 régime de forte inversion .....	56
3.2.1 interprétation graphique .....	56
3.2.2 formulation du courant drain .....	58
3.2.3 effets au second ordre.....	59
3.3 régime de faible inversion.....	59
3.3.1 calcul du courant drain.....	60
3.3.2 comparaison avec les modèles existants .....	62
3.3.3 valeur limite du courant de faible inversion .....	63
3.4 jonction faible/forte inversion .....	64
4. validation du modèle .....	66
5. limitations du modèle .....	74
6. conclusion.....	81

### **Chapitre 4 : Evaluation des charges dans le transistor M.O.S.**

et

#### **Modèle petit signal de sa partie intrinsèque**

1. introduction.....	86
2. évaluation des charges.....	87
2.1 évaluation des charges en régime quasi-statique .....	87
2.2 calcul des charges à l'aide de notre modèle.....	90
2.2.1 régime de forte inversion .....	90
2.2.2 régime de faible inversion.....	92
2.3 comparaison avec le modèle approché de Tsividis.....	94
2.4 adaptation de notre modèle au modèle approché de Tsividis.....	97
2.4.1 mesure de la tension de seuil .....	97
2.4.2 calcul du profil de dopage.....	98

3. Modele petit signal de la partie intrinsèque du transistor MOS.....	101
3.1 régime de forte inversion.....	102
3.2 régime de faible inversion.....	103
3.3 Validité de l'approche .....	103
4. conclusion.....	106
 CONCLUSION GENERALE.....	 108



## INTRODUCTION

Le transistor M.O.S. initialement composant de base de l'électronique digitale connaît ces dernières années un nouvel essor; son utilisation dans le domaine de l'électronique analogique va croissante et favorise ainsi le développement de circuits intégrés mixtes. Les outils de développement qui s'y rapportent se doivent de suivre de très près d'une part cette évolution, d'autre part les progrès technologiques constants visant à augmenter les performances et la densité d'intégration.

Si les phénomènes physiques de base, qui régissent le fonctionnement de ce composant, sont aujourd'hui bien maîtrisés [1] [2], d'autres phénomènes liés, par exemple, à la réduction de la géométrie, sont plus difficiles à modéliser. Des ouvrages récents [3] [4] [5] ont mis en évidence les problèmes de modélisation liés à la simulation analogique; ils ont été nos guides précieux tout au long du travail que nous présentons ici.

Tous nos développements ont été réalisés avec le souci d'une totale compatibilité avec le simulateur électrique SPICE [6], qui apparaît aujourd'hui comme un standard dans le monde de la simulation de circuits.

La première partie de cette thèse est consacrée à la présentation de l'outil d'optimisation de modèles et d'extraction de paramètres que nous avons été amenés à développer. Construit comme la plupart des programmes du même type [7] [8], autour d'un algorithme classique de minimisation, son originalité vient entre autre, et surtout, de la possibilité qu'il offre d'ajuster les paramètres non seulement à partir des caractéristiques du courant drain statique, mais aussi à partir du logarithme du courant drain ou de ses dérivées premières, à savoir la transconductance de grille  $g_m$  et la conductance de sortie  $g_{DS}$ ; ceci afin de garantir la plus grande précision possible pour des applications analogiques [9].

La seconde partie est consacrée à la modélisation du transistor M.O.S. proprement dite. L'importance d'une très exacte prise en compte de l'évolution de la tension de seuil en fonction de la polarisation du substrat y est mise en évidence, particulièrement si le dopage du substrat n'est pas uniforme. Dans un premier temps, nous y montrons comment calculer la tension de seuil à partir de la seule donnée du profil de dopage du substrat, même si le transistor n'existe pas encore.

Dans le chapitre qui suit, nous proposons un modèle de calcul du courant drain statique valide et continu dans tous les régimes de fonctionnement. Sa formulation extrêmement simple est basée sur un ajustement précis de la tension de seuil à l'aide d'une fonction polynomiale à trois paramètres, utilisable quel que soit le type de dopage du substrat et la forme de son profil.

Outre les paramètres géométriques (longueur et largeur de grille, épaisseur d'oxyde) seulement dix autres paramètres permettent de caractériser complètement le comportement statique de transistors M.O.S. pour lesquels les effets au second ordre tels que les effets canaux courts ne sont pas encore visibles.

Le dernier chapitre est consacré à la modélisation petit signal. Les transconductances sont dérivées analytiquement des équations du courant drain statique. Les capacités équivalentes de la partie intrinsèque sont calculées en utilisant une approche quasi-statique basée sur l'évaluation des charges totales présentes dans le transistor. Après comparaison, nous avons validé l'utilisation d'un modèle approché, ce qui permet au modèle complet de conserver tout sa simplicité...

## REFERENCES POUR L'INTRODUCTION

- [1] S.M. Sze  
"Physics of Semiconductor Devices"  
John Wiley, New York, 1981
  
- [2] J.R. Brews  
"Physics of the MOS Transistor"  
Chapitre 1 dans "Silicon Integrated Circuits" Part A  
D. Khang (éditeur), Applied Solid State Science Series, Academic Press, New York, 1981
  
- [3] Y. Tsividis  
"Operation and Modeling of the MOS Transistor"  
McGraw-Hill, New York, 1987
  
- [4] H.C. de Graaff and F.M. Klaassen  
"Compact Transistor Modeling for Circuit Design"  
Computational Microelectronics, S. Selberherr (éditeur), Springer-Verlag, Wien, 1990
  
- [5] C. Enz  
"High Precision CMOS Micropower Amplifiers"  
Thèse de doctorat, Ecole Polytechnique Fédérale de Lausanne, 1989
  
- [6] A. Vladimirescu and S. Liu  
"The Simulation of MOS Integrated Circuits using SPICE2"  
Memo UCB/ERL, M80/7, 1980
  
- [7] S.J. Wang, J.Y. Lee and C.Y. Chang  
"An Efficient and Reliable Approach for Semiconductor Device Parameter Extraction"  
IEEE Trans. Computer-Aided Design, vol. CAD-5, pp. 170-179, 1986
  
- [8] D.E. Ward and K. Doganis  
"Optimized Extraction of MOS Model Parameters"  
IEEE Trans. Computer-Aided Design, vol. CAD-1, pp. 163-168, 1982
  
- [9] Y. Tsividis and G. Masetti  
"Problems in Precision Modeling of the MOS transistors for Analog Applications"  
IEEE Trans. Computer-Aided Design, vol. CAD-3, pp. 72-79, 1984



# **PREMIERE PARTIE**

## **EXTRACTION DE PARAMETRES**

# CHAPITRE 1

## DEVELOPPEMENT D'UN OUTIL D'EXTRACTION DE PARAMETRES ADAPTE A LA MODELISATION DU TRANSISTOR M.O.S.

# 1. INTRODUCTION

Les programmes de simulation de circuits intégrés, maintenant largement répandus, font appel à des modèles plus ou moins complexes pour rendre compte du comportement électrique des composants semi-conducteurs. L'efficacité de tels programmes dépend en grande partie de la complexité des modèles employés. Pour modéliser le mieux possible un nombre maximum d'effets d'ordre élevé, il convient d'ajuster le plus précisément possible les paramètres associés. Différentes solutions ont été proposées, qui privilégient les méthodes d'extraction numériques aux méthodes graphiques ou analytiques, moins précises et souvent plus consommatrices de temps calcul [1.1] [1.2] [1.6] [1.9].

Nous avons, pour notre part, développé notre propre outil d'extraction, ou d'ajustement de paramètres; il utilise un algorithme de minimisation de l'erreur quadratique par la méthode des moindres carrés. Au delà de ses capacités à extraire précisément les paramètres des modèles M.O.S. standards de SPICE [1.10], la modularité de sa structure en fait un outil particulièrement adapté au développement et à l'évaluation de nouveaux modèles; il pourra s'agir bien sûr de modèles M.O.S., mais le coeur du programme pourrait servir à tout type d'ajustement, pourvu que soient connus les équations d'un modèle et les paramètres qui lui sont associés.

Après une rapide revue des principales méthodes d'ajustement de paramètres, nous détaillerons l'algorithme de la méthode numérique et son paramétrage.

Nous montrerons ensuite en quoi ce mode d'ajustement de paramètres devient un outil indispensable de la modélisation du transistor M.O.S.; en particulier pour son utilisation croissante dans le domaine de l'électronique analogique [1.11]. Et c'est là l'une des originalités de notre outil, qui permet bien sûr un ajustement à partir du courant drain statique, mais aussi à partir de son logarithme et de ses dérivées premières : la transconductance  $g_m$  et la conductance de sortie  $g_{DS}$ ...

## 2. LES METHODES D'EXTRACTION

On rencontre principalement trois méthodes d'extraction de paramètres : graphique, analytique et numérique. Le choix de l'une d'entre elle dépend en partie des moyens d'investigation dont on dispose et de la précision souhaitée pour l'ajustement requis [1.1].

### 2.1 méthodes graphique et analytique

La méthode graphique repose d'une part sur un jeu d'équations approximées ou linéarisées correspondant à un modèle donné, et d'autre part sur un jeu de courbes expérimentales [1.2] [1.3].

Avec une méthode analytique, les valeurs des paramètres sont obtenues à partir de formules dérivées des équations du modèle correspondant. Cela nécessite en général beaucoup d'efforts pour isoler un paramètre parmi les autres et requiert souvent un grand nombre de données expérimentales. En outre, bien que la plupart des modèles aient une base théorique physique, il subsiste toujours certains paramètres qui ne sont pas nécessairement associés à un phénomène physique; les données physiques seules ne permettent donc pas de les calculer précisément. Il peut y en avoir d'autres pour lesquels la valeur calculée ne donne pas le meilleur ajustement possible.

A l'aide de ces deux méthodes, les paramètres sont extraits séquentiellement, un à la fois ou par petits groupes. La redondance, ou la corrélation [1.4] [1.5] qui pourrait exister entre différents paramètres, pris individuellement, peut ainsi n'être pas prise en compte. Programmées, ces méthodes sont très consommatrices de temps calcul...

### 2.2 méthode numérique

La méthode numérique appréhende le problème d'optimisation comme un problème de minimisation de l'erreur quadratique par la méthode des moindres carrés [1.6] [1.7] [1.8]. A partir d'une estimation initiale du jeu de paramètres, les valeurs ajustées sont extraites à l'issue d'un certain nombre d'itérations d'un algorithme choisi parmi les plus conventionnels (Gauss, "*steepest descent*" ou Levenberg Marquardt).

Cette méthode permet un ajustement simultané de tous les paramètres du modèle, ce qui réduit généralement les temps de calcul. Elle est la plus appropriée à la conception de circuits intégrés. C'est donc elle que nous avons choisie.

### 3. METHODE D'OPTIMISATION

Un organigramme simplifié de l'outil d'extraction que nous avons développé est représenté sur la figure 1.1.

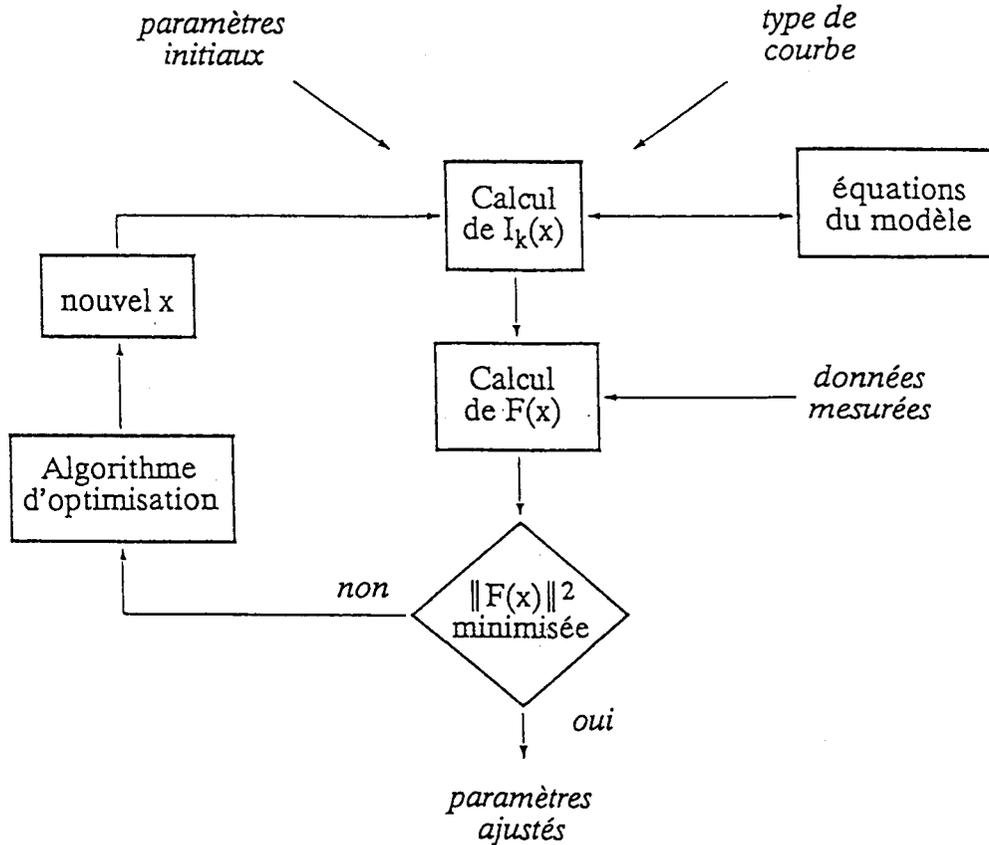


Figure 1.1 : organigramme simplifié de l'outil d'extraction

Il illustre une application de la méthode numérique à l'extraction de paramètres de modèles de transistors M.O.S.. Elle peut être utilisée pour résoudre d'autres problèmes d'optimisation. Nous verrons dans le chapitre suivant que le même noyau algorithmique peut servir à d'autres fins, par exemple à l'ajustement d'un profil de dopage...

#### 3.1 algorithme d'optimisation

L'algorithme d'optimisation permet d'obtenir un jeu de paramètres qui minimise la somme des carrés de  $K$  fonctions données. Appelons  $x$  le jeu des  $N$  paramètres à ajuster; nous avons  $x = (x_1, x_2, x_3, \dots, x_N)$ . Dans le cas présent, les  $K$  fonctions sont les erreurs relatives entre un résultat mesuré et sa contre partie calculée dans les mêmes conditions.

Dans le cas du transistor M.O.S., le courant drain peut s'écrire :  $I_D = f(L, W, V_G, V_D, V_S, x)$ , où  $L$  et  $W$  sont respectivement la longueur et la largeur du canal,  $V_G$ ,  $V_D$  et  $V_S$  sont respectivement les tensions Grille, Drain et Source du transistor référencées au substrat et  $x$  est le vecteur de paramètres à ajuster. Soit  $I_M$  un ensemble de données expérimentales :  $I_M = (I_{m1}, I_{m2}, I_{m3}, \dots, I_{mK})$  où chaque  $I_{mi} = f(L_i, W_i, V_{Gi}, V_{Di}, V_{Si}, x)$ . En utilisant les mêmes  $(L_i, W_i, V_{Gi}, V_{Di}, V_{Si}, x)$ , nous allons calculer  $I_D = (I_{d1}, I_{d2}, I_{d3}, \dots, I_{dK})$ . L'algorithme d'optimisation minimisera la somme des carrés des erreurs relatives que nous pouvons définir de la façon suivante :

$$f_k(x) = \frac{I_{m_k} - I_{d_k}}{\text{Max}(I_{m_k}, I_{d_k})}$$

Cette formulation permet de limiter à 100% la valeur de l'erreur et donc de réduire les risques de non convergence de l'algorithme au cas où les valeurs calculées seraient vraiment très distantes des valeurs mesurées.

Au dénominateur on retrouve souvent dans la littérature [1.9] :  $\text{Max}(I_{\min}, I_{mk})$ , où  $I_{\min}$  est fixé par l'utilisateur.

A chaque itération,  $I_D$  est évalué pour chaque point de mesure à l'aide des équations du modèle. Puis la fonction d'erreur est calculée. Si la minimisation de sa norme n'atteint pas le critère de précision fixé par l'utilisateur, le vecteur de paramètres  $x$  est ajusté pour minimiser encore cette norme.

Les temps de calcul sont dépendants du degré de précision des paramètres du modèle initial et de la complexité des équations.

## 3.2 paramétrage

L'outil est interactif. Avant le démarrage de toute optimisation, l'utilisateur doit paramétrer la tâche d'extraction qu'il va effectuer.

### 3.2.1 les paramètres du modèle

Pour éviter de privilégier l'ajustement d'un ou d'un groupe seulement de paramètres par rapport aux autres, c'est une valeur normalisée de chaque paramètre qui est ajustée. Pour ce faire, nous posons :

$$\text{valeur du paramètre} = \frac{x}{\text{poids}} * \text{valeur initiale}$$

Dans l'algorithme, c'est  $x$  qui est ajusté, et lors de la première itération,  $x = \text{poids}$ . Ainsi, l'ordre de grandeur des variables à ajuster est similaire. Le poids divise le pas d'incrémentación du paramètre auquel il est associé, et permet ainsi de limiter les variations de certains paramètres par rapport aux autres. Cela est particulièrement intéressant au moment de l'ajustement de paramètres traduisant des effets secondaires, pour éviter de trop modifier la valeur déjà ajustée des principaux paramètres, tout en préservant une éventuelle corrélation entre ces paramètres.

### **3.2.2 les fichiers de mesures**

Les limitations d'un modèle sont généralement liées aux phénomènes qui ne sont pas pris en compte. L'utilisateur a donc la possibilité d'exclure les portions de courbes caractéristiques de ces effets non modélisés. Pour l'ajustement de certains paramètres, certaines portions de courbes sont plus importantes que d'autres. En affectant d'un poids les points concernés, l'utilisateur peut augmenter artificiellement le nombre de points dans la zone correspondante. Il pourra, par exemple, affecter d'un poids les points de la zone saturée d'un transistor M.O.S., pour l'ajustement des paramètres modélisant le phénomène de saturation, les autres ayant été préalablement ajustés.

### **3.2.3 les paramètres de l'algorithme**

Ce sont eux qui permettent de fixer les critères de convergence de l'optimisation. L'utilisateur peut ainsi spécifier, entre autre, la précision requise, le pas d'incrémentación des paramètres entre chaque itération, l'écart maximum qui peut séparer valeur initiale et valeur ajustée des paramètres, ou encore le nombre maximum d'appels à la routine de calcul...

## **3.3 l'environnement de l'utilisateur**

Pour le confort de l'utilisateur et dans un souci d'interactivité, chacune des fonctions de l'outil global sera appelée à partir de menus les présentant de manière explicite. Outre l'extraction de paramètres proprement dite, le produit permet de gérer deux bases de données; l'une contiendra l'ensemble des fichiers de mesures, l'autre les différents modèles obtenus... Un post-processeur graphique permet de visualiser rapidement les résultats.

Enfin, un journal d'extraction est tenu à jour, qui laisse une trace de la démarche employée lors de chacune des optimisations effectuées. Quiconque souhaiterait renouveler une extraction antérieure, retrouvera, dans ce journal, l'ensemble des informations nécessaires : les fichiers de mesures utilisés, les valeurs des

paramètres du modèle initial, la liste des paramètres ajustés et leur poids, les paramètres de l'algorithme...

## 4. L'EXTRACTION DE PARAMETRES DE TRANSISTORS M.O.S.

La méthodologie qui a été choisie pour développer l'outil d'extraction qui vient d'être présenté, a été adaptée aux modèles des transistors M.O.S. couramment rencontrés dans les simulateurs électriques tels que SPICE [1.10]. Elle peut être facilement transposée pour résoudre tout problème d'optimisation de paramètres, pourvu que les équations des modèles associés soient connues et implantables d'un point de vue informatique.

Nous allons donc maintenant revenir en détail au cas du transistor M.O.S..

### 4.1 les mesures

Les paramètres vont être ajustés à partir de mesures des caractéristiques statiques des transistors :

$$I_d = f(V_{GS}) \text{ à différents } V_{BS}, V_{DS} \text{ étant fixe, et}$$
$$I_d = f(V_{DS}) \text{ à différents } V_{GS}, V_{BS} \text{ étant fixe.}$$

A chaque mesure, sont associées les caractéristiques géométriques des transistors mesurés : longueur et largeur de grille dessinées, aires, périmètres et nombre équivalent de carreaux des zones de source et drain, au sens de SPICE. Ceci, afin de pouvoir ajuster non seulement les paramètres intervenant dans le calcul du courant du transistor M.O.S. intrinsèque, mais aussi les valeurs des composants parasites tels que les résistances d'accès ( $R_S$  et  $R_D$ ) ou les courants de fuite au substrat des zones diffusées.

### 4.2 les modèles

#### 4.2.1 schéma équivalent

Le schéma équivalent présenté à la figure 1.2 a été intégré au modèle, et illustre ce qui vient d'être dit à propos des composants parasites.

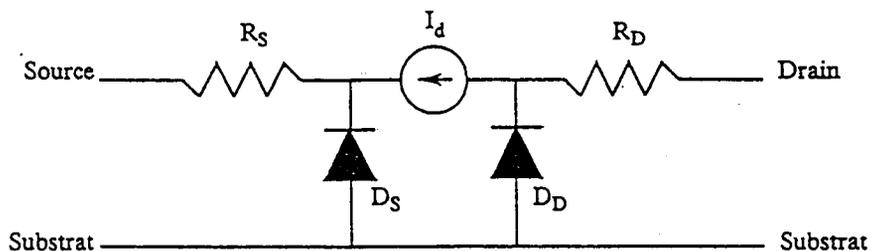


Figure 1.2 : schéma équivalent du transistor M.O.S. utilisé dans l'extracteur de paramètres.

Le courant de la source  $I_D$  correspond au résultat du calcul du courant intrinsèque dans le transistor M.O.S.; les résistances  $R_S$  et  $R_D$  sont les résistances parasites d'accès aux zones de source et drain respectivement. Si  $R_S$  et  $R_D$  ne sont pas données dans la liste des paramètres, mais que la résistance par carreau  $R_{SH}$  est connue ( $R_{SH}$  est aussi un paramètre du modèle), alors :

$$R_S = NRS * R_{SH}$$

et

$$R_D = NRD * R_{SH}$$

où  $NRS$  et  $NRD$  sont respectivement les nombres équivalents de carreaux d'accès aux zones diffusées de source et drain.

Les diodes  $D_S$  et  $D_D$  caractérisent le courant de saturation des jonctions Source/Substrat et Drain/Substrat. Le paramètre du modèle  $J_S$ , multiplié par  $A_S$  et  $A_D$ , - aire des zones diffusées de source et drain (respectivement) - donne la valeur de ce courant; sinon, il est directement fourni par le paramètre  $I_S$ .

L'incorporation du schéma équivalent requiert un peu plus de temps calcul lors de l'extraction des paramètres, mais permet d'obtenir, outre l'ajustement des composants parasites, une évaluation plus précise du courant drain.

#### 4.2.2 les modèles standards

On entend par modèles standards, les trois niveaux de modélisation du transistor M.O.S. dans la version 2G6 du programme SPICE de Berkeley. Ces trois niveaux ont été implantés dans l'outil d'optimisation. L'ensemble des paramètres a été divisé en deux parties. La première comprend les paramètres qui ne font référence qu'à la géométrie du composant ou à ses composants extrinsèques ( $TOX$ ,  $LD$ ,  $RD$ ,  $RS$ ,  $R_{SH}$ ,  $CGSO$ ,  $CGDO$ ,  $I_S$ ,  $J_S$ ,  $CBD$ ,  $CBS$ ,  $PB$ ,  $CJ$ ,  $MJ$ ,  $CJSW$ ,  $MJSW$ ). La seconde est constituée de ceux qui servent directement au calcul du courant intrinsèque du transistor ( $VTO$ ,  $KP$ ,  $GAMMA$ ,  $PHI$ ,  $LAMBDA$ ,  $NSUB$ ,  $NSS$ ,  $NFS$ ,  $TPG$ ,  $XJ$ ,  $UO$ ,  $UCRIT$ ,  $UEXP$ ,  $UTRA$ ,  $VMAX$ ,  $NEFF$ ,  $XQC$ ,  $KF$ ,  $AF$ ,  $FC$ ,  $DELTA$ ,  $THETA$ ,  $ETA$ ,  $KAPPA$ ).

Le premier groupe de paramètres est indépendant du choix du modèle de calcul du courant drain intrinsèque. Le contenu du second groupe est en fait variable. La liste ci-dessus correspond aux paramètres de la version 2G6 de SPICE; si d'autres modèles doivent être utilisés, il conviendra d'adapter cette liste.

### 4.2.3 les nouveaux modèles

En se référant à la figure 1.1, nous constatons que l'ensemble des équations du modèle, dont nous souhaitons ajuster les paramètres, a été placé dans un bloc de programme séparé. Cette modularité permet d'utiliser le logiciel non seulement pour des modèles standards bien connus, mais aussi pour l'étude, le développement et la validation de nouveaux modèles, tels que celui qui sera présenté au chapitre suivant. Disposant des équations mathématiques et d'un éventuel nouveau jeu de paramètres, l'implantation d'un nouveau modèle est très rapide; moins d'une journée de travail a été nécessaire pour implanter les trois modèles de transistor M.O.S. de la version 2G6 de SPICE.

### 4.2.4 précision des modèles pour des applications analogiques

Le développement des circuits mixtes analogiques/digitaux va croissant; les modèles de transistors M.O.S. les plus couramment disponibles, s'il sont suffisamment précis pour le développement de circuits digitaux, manquent parfois de précision dans le domaine analogique [1.11]. Or dans un souci d'une meilleure prise en compte des effets d'ordre plus élevés, il importe de modéliser correctement des phénomènes tels que :

- la pente du logarithme décimal du courant en faible inversion;
- l'évolution du courant au delà de la tension de saturation, c'est à dire la pente  $d I_d / d V_{GS}$ ;

ou encore :

- la zone de transition entre les régimes de faible et forte inversion (dans ces régimes, la transconductance  $g_m$  - ou le rapport  $g_m / I_d$  - est un indicateur précieux des variations exactes du courant drain);

En régime de faible inversion la formulation du courant drain est exponentielle. Le niveau 2 de SPICE, par exemple, propose l'équation suivante :

$$I_d^* = I_{on} \exp \frac{V_{GS} - V_{on}}{n u_T}$$

où :

$$V_{on} = V_{TH} + n u_T \quad \text{et} \quad n = 1 + \frac{q N_{FS}}{C'_{ox}}$$

Du fait des ordres de grandeurs du courant dans ce régime de fonctionnement, nous aurons intérêt, pour favoriser la convergence de l'algorithme d'optimisation, à utiliser non pas le courant mais plutôt son logarithme, pour l'ajustement des paramètres concernés. Cela se justifie d'autant mieux, qu'en faible inversion on cherche surtout à ajuster précisément la pente de la droite  $(V_{GS} - V_{on}) / (n u_t)$  visible sur une caractéristique  $I_d = f(V_{GS})$  en échelle semi-logarithmique (Figure 1.3)

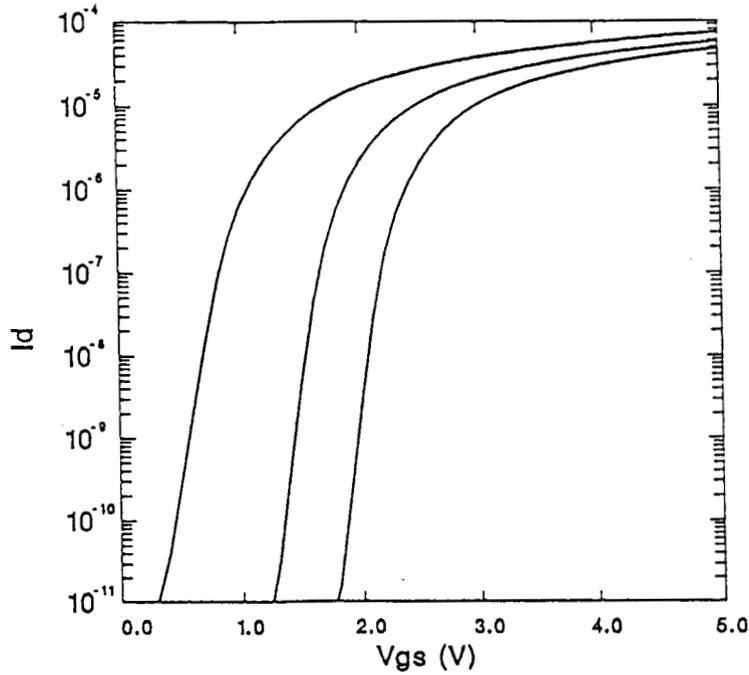
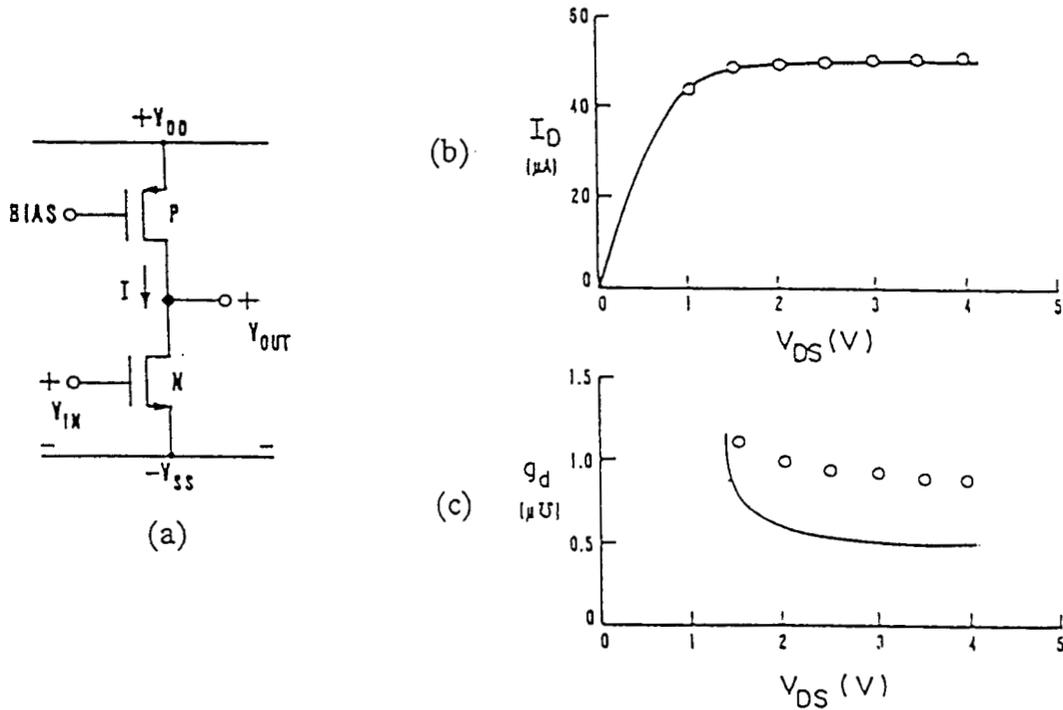


Figure 1.3 : caractéristique  $I_d = f(V_{GS})$  d'un transistor M.O.S. mise en évidence du comportement exponentiel du courant en régime de faible inversion

Prenons maintenant le cas de la conductance de sortie  $g_{DS}$  en zone saturée (figure 1.4); une minimisation de l'erreur relative par la méthode des moindres carrés du courant drain seulement (figure 1.4.b), permet d'obtenir un excellent accord entre les résultats calculés et mesurés. Ce n'est pas forcément le cas pour la conductance de sortie; ce qui peut poser de gros problèmes. Une précision de l'ordre du pour-cent sur le courant peut cacher une erreur de quelques dizaines de pour-cent sur la conductance de sortie (figure 1.4.c).



**Figure 1.4 : (a) schéma de l'inverseur CMOS  
 (b) courbe  $I_d = f(V_{DS})$  pour un  $V_{GS}$  et un  $V_{BS}$  fixe  
 (c) conductance de sortie correspondant à (b)  
 le trait continu représente un modèle  
 les cercles représentent la mesure  
 d'après [4.11]**

Dans le cas d'une chaîne d'inverseurs CMOS, tels que celui de la figure 1.4.a, dont le gain est donné par :

$$\frac{g_{mN}}{g_{DSN} + g_{DSP}}$$

où les indices N et P correspondent respectivement aux transistors de type N et P, ce genre d'erreur, se cumulant, peut fournir des résultats de simulation complètement erronés.

Pour y remédier, il peut être judicieux de développer un modèle spécifique pour la conductance de sortie, qui sera plus précis que les dérivées analytiques des équations de calcul du courant drain.

En conséquence, il devient indispensable de pouvoir ajuster les paramètres des modèles non seulement à partir des caractéristiques statiques du courant drain, mais aussi à l'aide des courbes :

$$-\log_{10}(I_d) = f(V_{GS}) \text{ à différents } V_{BS}$$

-  $g_m = f(V_{GS})$  à différents  $V_{BS}$

-  $g_{DS} = f(V_{DS})$  à différents  $V_{GS}$

C'est pourquoi ces nouvelles fonctionnalités ont été intégrées a l'outil d'optimisation.

## 5. CONCLUSION

Nous avons développé un environnement interactif d'extraction de paramètres, particulièrement adapté à la modélisation de transistors M.O.S.. Compte tenu de l'utilisation croissante de ces dispositifs dans le domaine analogique, nous avons rendu possible l'ajustement des paramètres à partir, non seulement des caractéristiques statiques du courant drain, mais aussi de ses dérivées premières. La précision, pour ce type d'application s'en trouve considérablement améliorée.

Nous avons opté pour une méthode numérique qui utilise un algorithme classique de minimisation de l'erreur quadratique par la méthode des moindres carrés. La modularité de l'outil permet l'ajustement des paramètres des modèles standards, aussi bien que l'évaluation rapide des performances de nouveaux modèles.

Enfin, notons qu'une utilisation la plus efficace possible de l'outil requiert une parfaite connaissance d'une part de l'application pour laquelle est réalisée l'optimisation, d'autre part des effets modélisés et donc du rôle de chacun des paramètres à ajuster...

## REFERENCES POUR LE CHAPITRE 1

- [1.1] S.J. Wang, J.Y. Lee and C.Y. Chang  
"An Efficient and Reliable Approach for Semiconductor Device Parameter Extraction"  
IEEE Trans. Computer-Aided Design, vol. CAD-5, pp. 170-179, 1986
- [1.2] P. Rossel, H. Tranduc, J.L. Sanchez et A. Bellouar  
"Détermination expérimentale des paramètres des transistors MOS"  
Revue Phys. Appl., vol. 18, pp 487-493, 1983
- [1.3] L. Selmi, E. Sangiorgi and B. Ricco  
"Parameter Extraction from  $I$ - $V$  Characteristics of single MOSFET's"  
IEEE Trans. Electron Devices, vol. ED-36, pp. 1094-1101, 1989
- [1.4] B. Ankele, W. Hölz and P. O'Leary  
"Enhanced MOS Parameter Extraction and SPICE Modelling for Mixed Analogue and Digital Circuit Simulation"  
IEEE Conference on Microelectronic Test Structures, Scotland, 1989
- [1.5] C.F. Machala, P.C. Pattnaik and P. Yang,  
"An Efficient Algorithm for the Extraction of Parameters with High Confidence from Nonlinear Models"  
IEEE Electron Device Lett., vol. EDL-7, pp. 214-218, 1986
- [1.6] D.E. Ward and K. Doganis  
"Optimized Extraction of MOS Model Parameters"  
IEEE Trans. Computer-Aided Design, vol. CAD-1, pp. 163-168, 1982
- [1.7] P. Yang and P. Chatterjee  
"An optimal Extraction Program for MOSFET models"  
IEEE Trans. Electron Devices, vol. ED-30, pp. 1214-1218, 1983
- [1.8] K. Doganis and D.L. Scharfetter  
"General Optimization and Extraction of IC Device Model Parameters"  
IEEE Trans. Electron Devices, vol. ED-30, pp. 1219-1228, 1983
- [1.9] P. Conway, C. Cahill, W.A. Lane and S.U. Lidholm  
"Extraction of MOSFET Parameters Using the Simplex Direct Search Optimization Method"  
IEEE Trans. Computer-Aided Design, vol. CAD-4, pp. 694-697, 1985

[1.10] A. Vladimirescu and S. liu

"The Simulation of MOS Integrated Circuits using SPICE2"

Memo UCB/ERL, M80/7, 1980

[1.11] Y. Tsvividis and G. Masetti

"Problem in precision Modeling of the MOS Transistor for Analog Applications"

IEEE Trans. Computer-Aided Design, vol. CAD-3, pp. 72-79, 1984



# **DEUXIEME PARTIE**

## **MODELISATION DU TRANSISTOR M.O.S.**

## INTRODUCTION

Le nombre impressionnant de publications traitant du transistor M.O.S. et de sa modélisation témoigne de l'importance de ce composant en microélectronique.

Initialement composant de base de l'électronique digitale, il a vu récemment augmenter son champ d'utilisation avec le développement des circuits intégrés mixtes analogiques/digitaux.

Les outils de simulation du concepteur de tels circuits ne sont pas toujours adaptés aux dernières évolutions technologiques des procédés de fabrication. En particulier, les modèles disponibles n'apportent pas toujours la grande précision que requiert ce type d'application.

L'objectif premier de notre travail était l'implantation dans un programme de simulation d'un jeu d'équations simples. Le modèle associé se doit de rendre compte, le plus précisément possible, du comportement électrique du transistor dans tous ses régimes de fonctionnement. Malheureusement, les contraintes de simplicité et de précision sont généralement conflictuelles. Un modèle simple ne nécessitera qu'un nombre limité de paramètres, mais n'apportera sûrement pas la précision qui satisfera le concepteur de circuits intégrés analogiques. Un compromis doit donc être établi entre ces deux critères primordiaux, afin d'obtenir un modèle approprié.

Nous avons concentré nos efforts de modélisation sur des transistors dont le substrat n'était pas uniformément dopé. C'est souvent le cas dans les technologies actuelles, où l'on cherche, par ce biais, à contrôler d'avantage certaines caractéristiques du composant.

Dans le chapitre 2, nous proposerons une méthode de calcul de la tension de seuil basée sur les équations théoriques et qui à partir d'un ajustement adéquate du profil de dopage permet un calcul très précis de l'évolution de la tension de seuil en fonction de la polarisation du substrat.

Dans le chapitre 3, nous montrerons qu'un ajustement précis de cette courbe  $V_T(V)$  à l'aide d'une fonction polynomiale facilement intégrable, permet un calcul précis du courant drain statique du transistor dans tous ses régimes de fonctionnement en ne nécessitant, par rapport aux modèles classiques, qu'un nombre très restreint de paramètres.

Enfin, dans le chapitre 4, nous montrerons comment, sans augmenter le nombre de paramètres de base, nous avons adapté à notre modèle, un calcul approché des charges en présence dans le transistor. Nous utiliserons à cette occasion une méthode simple permettant de retrouver le profil de dopage à partir de la courbe  $V_T(V)$ . Du

calcul approché des charges, nous dériverons finalement les capacités du modèle petit signal.

## DEFINITIONS - SYMBOLES

La figure 2.1 représente la coupe d'un transistor M.O.S.. Il se compose d'un substrat de Silicium de type N ou P, dans lequel ont été diffusées les zones de Source et Drain fortement dopées, de type opposé à celui du substrat. La zone de grille entre les zones diffusées est recouverte d'un oxyde de silicium mince. Les surfaces de l'oxyde et des diffusions sont métallisées.

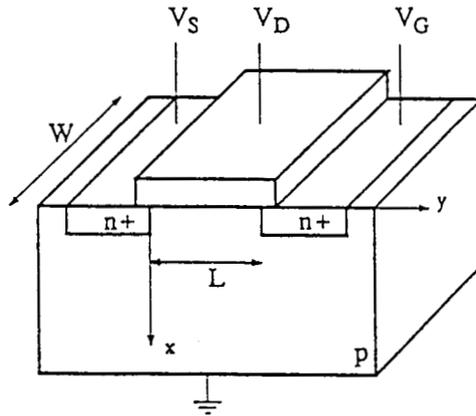


Figure 2.1 : coupe d'un transistor M.O.S.

Pour tenir compte de la structure symétrique du composant, toutes les tensions sont référencées au substrat.

C'est souvent la source qui sert de référence; elle est définie comme étant le point au potentiel le plus proche de celui du substrat. Cela peut poser des problèmes quant à la formulation du courant si la tension drain/source change de signe et que les potentiels de grille et de substrat sont maintenus constants par rapport à une référence extérieure.

Nous présentons dans la table 1 ci-après, la liste des symboles utilisés dans cette deuxième partie.

SYMBOLES	UNITES	DEFINITIONS - RELATIONS
$C_{ox} (C_{ox})$	F/m <sup>2</sup>	Capacité de l'oxyde de grille (par unité de surface)
$C_{bd}$	F	capacité substrat/drain du modèle petit signal
$C_{bs}$	F	capacité substrat/source du modèle petit signal
$C_{gb}$	F	capacité grille/substrat du modèle petit signal
$C_{gd}$	F	capacité grille/drain du modèle petit signal
$C_{gs}$	F	capacité grille/source du modèle petit signal
$D_1$	m	paramètre d'ajustement du profil de dopage
$D_2$	m	paramètre d'ajustement du profil de dopage
$D_A$	m	paramètre d'ajustement du profil de dopage
$D_B$	m	paramètre d'ajustement du profil de dopage
$E_F$	eV	niveau de Fermi
$E_i$	eV	niveau de Fermi intrinsèque
$I_d$	A	courant drain
$I_{d,sat}$	A	courant drain de saturation
$I_{d,SI}$	A	courant drain pour le régime de forte inversion
$I_{WI}$	A	courant drain global pour le régime de faible inversion
$I_{d,WI}$	A	courant drain pour le régime de faible inversion
$I_{lim}$	A	courant de limitation de $I_{d,WI}$
$K_W$		paramètre d'ajustement du courant de faible inversion
$L$	m	longueur du canal
$L_D$	m	diffusion latérale sous la grille
$N_{AB}$	cm <sup>-3</sup>	dopage profond du substrat
$N_A$	cm <sup>-3</sup>	dopage (accepteurs) en un point du silicium
$N_{AB0}$	cm <sup>-3</sup>	paramètre d'ajustement du profil de dopage
$N_{AB1}$	cm <sup>-3</sup>	paramètre d'ajustement du profil de dopage
$N_{AB2}$	cm <sup>-3</sup>	paramètre d'ajustement du profil de dopage
$N_{AS}$	cm <sup>-3</sup>	paramètre d'ajustement du profil de dopage
$N_{AI}$	cm <sup>-3</sup>	dopage superficiel
$N_D$	cm <sup>-3</sup>	dopage (donneurs) en un point du silicium
$Q_B (Q'_B)$	C	charge de déplétion (par unité de surface)
$Q_{B0}$	C	charge de déplétion à polarisation nulle par unité de surface
$Q_D$	C	charge de drain
$Q_G$	C	charge de grille

Table 2.1

SYMBOLES	UNITES	DEFINITIONS - RELATIONS
$Q_n (Q_n)$	C	charge des porteurs minoritaires en surface (par unité de surface)
$Q_S$	C	charge de source
$Q_s$	C	charge totale dans le silicium
T	K	température
$V_A$	V	tension d'Early
$V_B$	V	potentiel du substrat
$V_{BS}$	V	potentiel substrat/source
$V_D$	V	potentiel de drain référencé au substrat
$V_{DS}$	V	potentiel drain/source
$V_{FB}$	V	tension de bandes plates
$V_G$	V	potentiel de grille référencé au substrat
$V_{GS}$	V	potentiel grille/source
$V_S$	V	potentiel de source référencé au substrat
$V_P$	V	tension de pincement
$V_T$	V	tension de seuil
$V_T^*$	V	$V_T - V$
$V_{TO}$	V	tension de seuil à polarisation nulle
W	m	largeur du canal
$g_{DS}$	A/V	conductance de sortie petit signal
$g_m$	A/V	transconductance de grille petit signal
k	J/K	constante de Boltzmann ( $1.38 \cdot 10^{-23}$ J/K)
n	cm <sup>-3</sup>	concentration en électrons en un point du silicium
$n_i$	cm <sup>-3</sup>	concentration intrinsèque
$n_s$	cm <sup>-3</sup>	concentration en électrons en surface
p	cm <sup>-3</sup>	concentration en trous en un point du silicium
q	C	charge de l'électron ( $1.602 \cdot 10^{-19}$ C)
$x_d$	m	extension de la zone de charge d'espace
$x_{d,max}$	m	extension maximale de la zone de charge d'espace
$z_W$		paramètre d'ajustement du courant de faible inversion
$\alpha$		paramètre du modèle approché de Tsividis
$\delta$		paramètre du modèle approché de Tsividis
		pente de la tension de seuil
$\epsilon_s$	F/m	permittivité du silicium ( $1.04 \cdot 10^{-10}$ F/m)
$\xi$	V/m	champ électrique en un point du silicium
$\Phi$	V	Potentiel en un point du silicium

Table 2.1 (suite)

SYMBOLES	UNITES	DEFINITIONS - RELATIONS
$\Phi_B$	V	$(E_F - E_i)/q$ en volume
$\Phi_F$	V	$(E_i - E_F)/q$ en volume
$\Phi_s$	V	potentiel en surface
$\gamma$		effet substrat
$\mu$	$\text{cm}^2/\text{Vs}$	mobilité des porteurs dans le canal
$\theta$	$\text{V}^{-1}$	paramètre de réduction de mobilité par le champ électrique de grille
$\theta_C$	$\text{V}^{-1}$	paramètre de réduction de mobilité par $V_S$
$\rho$		pente de la courbe $V_T - V_S = f(V_S)$ à l'origine
$\rho'$		$\rho/C_{\text{ox}}$
$\sigma$	$\text{V}^{-1}$	écart $V_T - V_{T0}$ pour les forts $V_S$
$\psi$	V	$\Phi - \Phi_B$
$\psi_s$	V	potentiel de surface
$\psi_{s,\text{inv}}$	V	potentiel de surface au seuil d'inversion
$\psi_{s,0}$	V	potentiel de surface au seuil d'inversion à polarisation nulle

Table 2.1 (suite)

## **CHAPITRE 2**

### **MODELE SEMI ANALYTIQUE POUR LE CALCUL DE LA TENSION DE SEUIL**

# 1. POTENTIEL DE SURFACE

## 1.1 substrat uniformément dopé

Nous allons d'abord définir les différents potentiels qui vont intervenir dans la suite de ce chapitre. On s'intéresse, en premier lieu, à la structure unidimensionnelle Grille/Oxyde/Semiconducteur d'un transistor (figure 2.2), indépendamment des zones de source et drain [2.1]. Nous considérons que le dopage de son substrat est constant dans tout le volume.

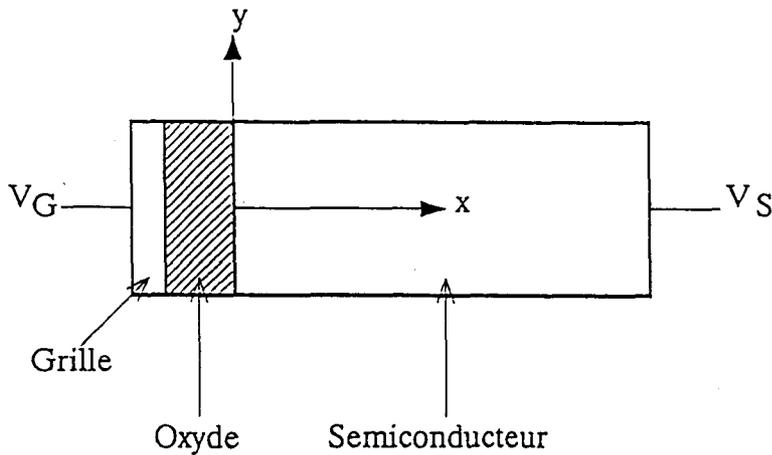


Figure 2.2 : structure Grille/Oxyde/Semiconducteur du transistor M.O.S.

La figure 2.3 donne une représentation de sa structure de bandes dans la partie semi-conductrice.

On définit l'évolution du potentiel dans le semi-conducteur de la façon suivante :

$$\Phi(x) = \frac{E_F - E_i(x)}{q} \quad (2.1)$$

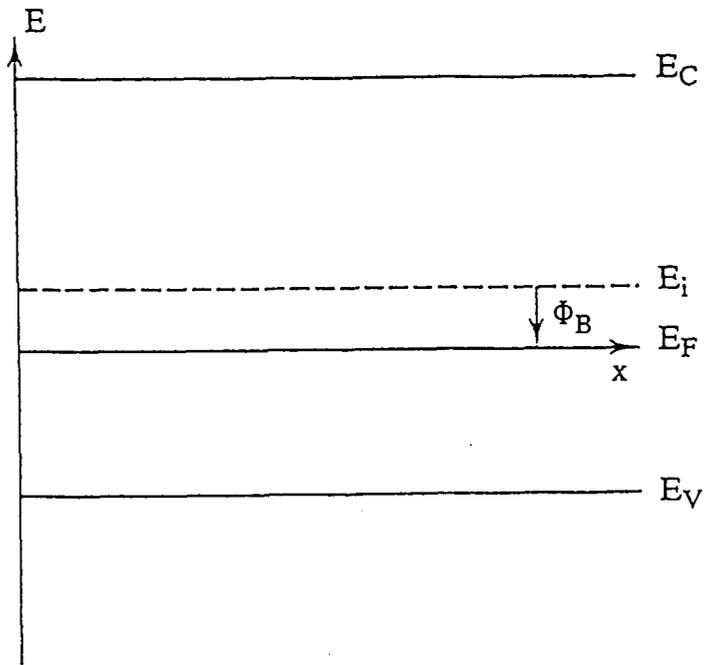
que l'on peut aussi écrire en fonction des concentrations en électrons  $n(x)$  :

$$\Phi(x) = \frac{kT}{q} \text{Ln} \frac{n(x)}{n_i} \quad (2.2)$$

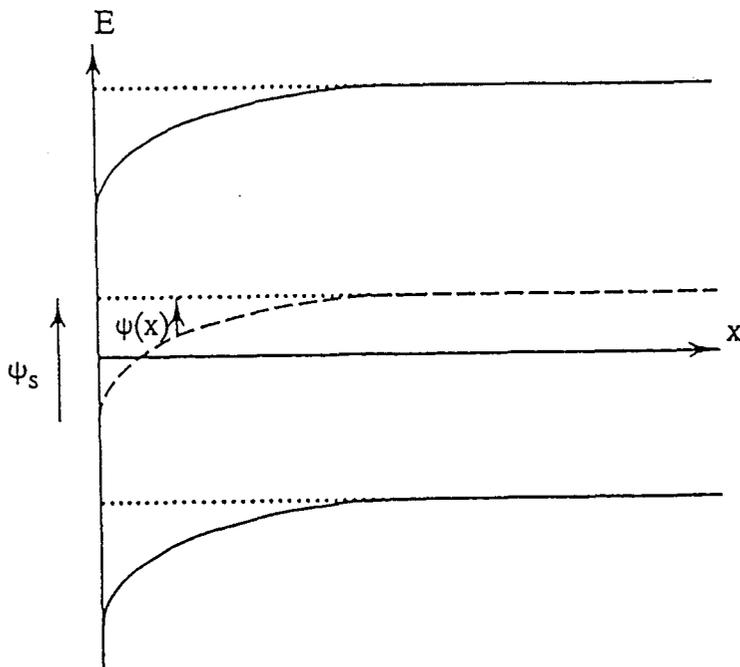
et en trous  $p(x)$  :

$$\Phi(x) = - \frac{kT}{q} \text{Ln} \frac{p(x)}{n_i} \quad (2.3)$$

où  $q$  est la charge de l'électron,  $k$  la constante de Boltzmann,  $T$  la température en Kelvin et  $n_i$  la concentration intrinsèque de porteurs.



(a) à la condition de bandes plates



(b) au seuil d'inversion

Figure 2.3 : structure de bandes dans la partie semi-conductrice d'un transistor dont le substrat de type p est uniformément dopé

La tension de seuil d'un transistor dont le substrat est uniformément dopé, c'est à dire dont la concentration d'impuretés  $N_{AB}$  est constante en volume, est souvent définie comme la tension grille pour laquelle débute le phénomène d'inversion de porteurs à l'interface oxyde/semiconducteur. En termes de concentration, cela revient à dire qu'au seuil d'inversion, la concentration de porteurs minoritaires en surface égale celle des porteurs majoritaires en volume :

$$n(x=0) = p(x=\infty) \quad (2.4)$$

Compte tenu des équations (2.2) et (2.3), on a une condition équivalente sur les potentiels :

$$\Phi(x=0) = -\Phi(x=\infty) \quad (2.5)$$

En posant :

$$\begin{aligned} \Phi_B &= \Phi(\infty) = -\Phi_F \\ \Phi_S &= \Phi(0) \\ \psi(x) &= \Phi(x) - \Phi_B \\ \psi_S &= \Phi_S - \Phi_B \end{aligned}$$

on retrouve la condition classique :

$$\psi_{s,inv} = 2 \Phi_F = -2 \Phi_B \quad (2.6)$$

$\psi_{s,inv}$  étant le potentiel de surface  $\psi_s$  au seuil d'inversion.

La table 2.2 ci-après donne le signe des potentiels significatifs pour les régimes d'accumulation, de bandes plates et d'inversion en fonction du type de substrat.

Substrat	Type n	Type p
	$\Phi_B > 0$	$\Phi_B < 0$
Accumulation	$\Phi_S > 0$ $\psi_S > 0$	$\Phi_S < 0$ $\psi_S < 0$
Bandes plates	$\Phi_S = \Phi_B$ $\psi_S = 0$	
Inversion	$\Phi_S < -2\Phi_B < 0$	$\Phi_S > -2\Phi_B > 0$

Table 2.2

## 1.2 substrat non-uniformément dopé

Une implantation ionique locale dans le silicium, de même nature que le dopage du substrat, vient modifier la concentration d'impuretés à la surface du semi-conducteur. Elle modifie, par conséquent, les propriétés électriques du composant [2.2] [2.3]. En particulier, c'est un moyen d'ajustement de la tension de seuil du transistor M.O.S. et de contrôle de l'effet "*punch through*". Les mécanismes régissant le courant drain dans le transistor sont les mêmes que dans le cas d'un substrat uniformément dopé, mais l'influence des tensions grille, source et drain référencées au substrat est différente.

La concentration d'impuretés dans le substrat répond dans ce cas à une équation de la forme :

$$N_A(x) = N_{AB} + N_{AI}(x) \quad (2.7)$$

La difficulté du problème vient de la définition de  $N_{AI}(x)$  dont l'équation exacte n'est pas simple; a fortiori, son intégration le sera d'autant moins. La figure 2.4 donne un exemple réel de profil de dopage.

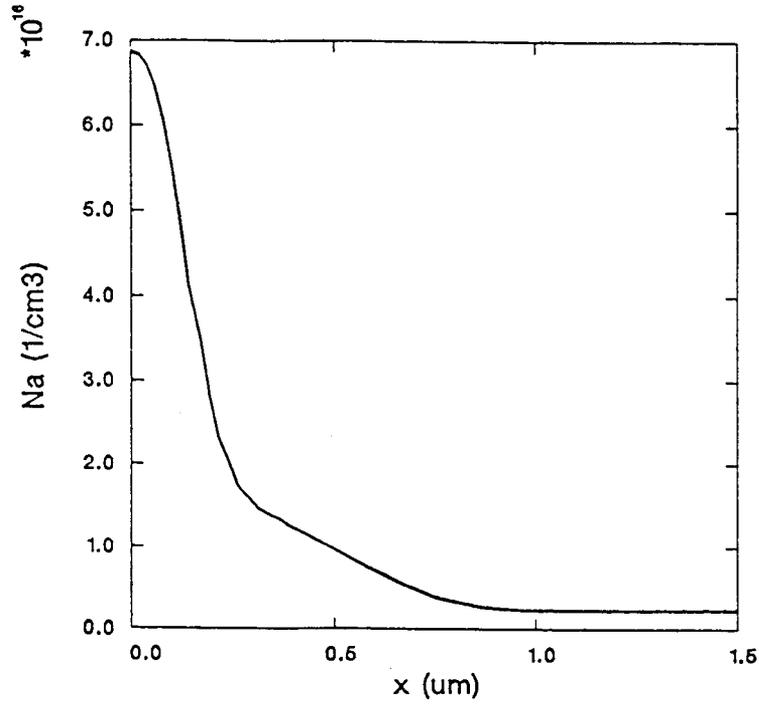


Figure 2.4 : exemple de profil de dopage substrat de type p

La structure de bande associée est représentée sur la figure 2.5.

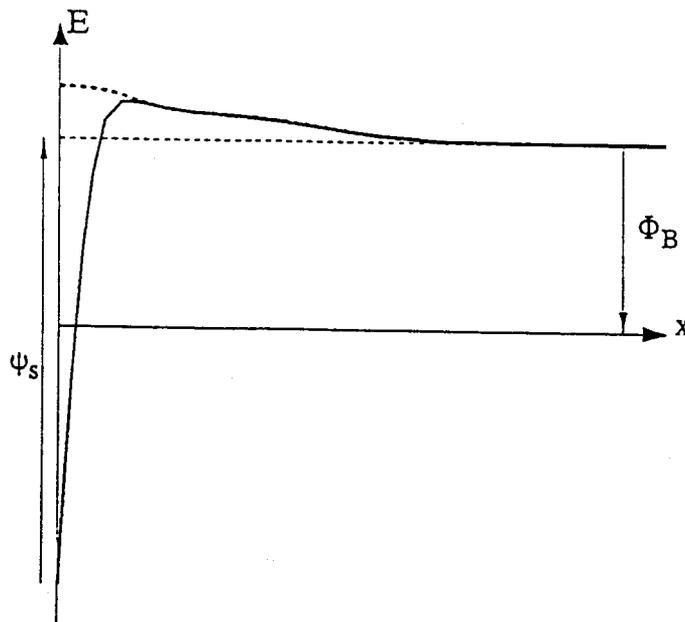


Figure 2.5 : Structure de bandes de la partie semi-conductrice d'un transistor dont le dopage du substrat est donné par le profil de la figure 2.4

Nous voyons que cette fois le potentiel  $\Phi(x)$  n'est plus constant :

$$\Phi(x) = - \frac{kT}{q} \text{Ln} \frac{N_A(x)}{n_i} \quad (2.8)$$

l'implantation d'impuretés en surface venant en augmenter la valeur absolue.

En ce qui concerne le potentiel de surface au seuil d'inversion  $\psi_{s,inv}$ , la valeur donnée par l'équation (2.6) n'est plus valide dans ce cas; le problème va donc consister à en déterminer une définition appropriée qui permettra d'évaluer la tension de seuil correspondante.

## 2. EVALUATION DE LA TENSION DE SEUIL

La tension de seuil d'un transistor est la variable qui va permettre de qualifier l'état électronique du semi-conducteur sous la grille.

### 2.1 formulation de la tension de seuil

Considérons la relation entre le potentiel de surface  $\psi_s$  et la tension appliquée sur la grille  $V_G$

$$V_G - V_{FB} = \psi_s - \frac{Q'_s}{C'_{ox}} \quad (2.9)$$

où  $V_{FB}$  est la tension de bandes plates (*Flat Band*),  $Q'_s$  est la charge d'espace par unité de surface et  $C'_{ox}$  est la capacité de l'oxyde de grille par unité de surface.

$Q'_s$  est donnée exactement par la relation :

$$Q'_s = q \int_0^{x_d} [p(x) - n(x) + N_D(x) - N_A(x)] dx \quad (2.10)$$

$x_d$  représente l'extension de la zone de charge d'espace dans le substrat à partir de l'interface oxyde/semiconducteur,

$N_D(x)$  représente la concentration en atomes donneurs, et peut être négligée dans le cas d'un substrat de type p,

$N_A(x)$  représente la concentration en atomes accepteurs; elle est donnée par la formule (2.7).

$Q'_s$  peut être divisée en deux termes :

$$Q'_s = Q'_n + Q'_B \quad (2.11)$$

où  $Q'_n$  est la charge par unité de surface des porteurs minoritaires en surface, et  $Q'_B$  est la charge de déplétion par unité de surface, due à la différence entre la concentration de porteurs majoritaires et la concentration d'impuretés :

$$Q'_n = q \int_0^{x_d} n(x) dx \quad (2.12)$$

$$Q'_B = q \int_0^{x_d} [p(x) - N_A(x)] dx \quad (2.13)$$

Pour déterminer  $\psi_{s,inv}$ , on peut poser les hypothèses suivantes [2.4] :

A. au seuil d'inversion, la charge des porteurs minoritaires sous la grille est négligeable :

$$Q'_n(\psi_{s,inv}) = 0 \quad (2.14)$$

B. pour des tensions de grille  $V_G$  supérieures à la tension de seuil  $V_T$ , on peut considérer que le potentiel de surface reste à peu près constant et égal à  $\psi_{s,inv}$  :

$$\psi_s(V_G > V_T) = \psi_{s,inv} \quad (2.15)$$

comme  $Q'_B$  varie très peu en fonction du potentiel de surface s'il est proche de  $\psi_{s,inv}$ , on a :

$$Q'_B(V_G > V_T) = Q'_B(\psi_{s,inv}) \quad (2.16)$$

On peut donc réécrire la relation (2.9) lorsque  $V_G = V_T$  :

$$V_T - V_{FB} = \psi_{s,inv} - \frac{Q'_s(\psi_{s,inv})}{C'_{ox}} \quad (2.17)$$

et obtenir ainsi une formulation de la tension de seuil du transistor M.O.S..

En retranchant (2.9) de (2.17), et compte tenu des hypothèses A et B, on obtient une relation simplifiée pour la charge d'inversion :

$$Q'_n = - C'_{ox} (V_G - V_T) \quad (2.18)$$

C'est cette relation simple que l'on intégrera pour calculer le courant drain dans le transistor.

En appliquant l'approximation de déplétion au cas d'un substrat non uniformément dopé, on peut poser :

$$Q'_B = - q \int_0^{x_d} N_A(x) dx - \epsilon_s \xi(x_d) \quad (2.19)$$

et

$$\psi_s = \frac{q}{\epsilon_s} \int_0^{x_d} x N_A(x) dx + x_d \xi(x_d) + \psi(x_d) \quad (2.20)$$

où  $x_d$  est la largeur de la zone déplétée,  $\xi(x_d)$  et  $\psi(x_d)$  sont respectivement le champ électrique et le potentiel à la limite de la zone déplétée. Ces deux dernières valeurs ne sont pas obligatoirement nulles, du fait de la concentration non uniforme du substrat.

Au seuil d'inversion,  $x_d$  atteint sa valeur maximale  $x_{d,max}$ , et le potentiel de surface devient constant :

$$\psi_{s,inv} = \psi_s(x_d = x_{d,max}) \quad (2.21)$$

où  $\psi_s(x)$  est donné par la relation (2.20).

On a alors :

$$\psi_{s,inv} = \frac{q}{\epsilon_s} \int_0^{x_{d,max}} x N_A(x) dx + x_{d,max} \xi(x_{d,max}) + \psi(x_{d,max}) \quad (2.22)$$

$\psi_{s,inv}$  et  $x_{d,max}$  sont donc liés; la seule équation (2.22) ne suffit pas à les déterminer l'un et l'autre. Néanmoins, l'ensemble de ces calculs permet d'écrire l'équation suivante pour  $V_T$  :

$$V_T = V_{FB} + \psi_{s,inv} + \frac{q}{C_{ox}} \int_0^{x_{d,max}} N_A(x) dx + \frac{\epsilon_s \xi(x_{d,max})}{C_{ox}} \quad (2.23)$$

Seule une détermination correcte du potentiel de surface au seuil d'inversion nous permettra d'évaluer la tension de seuil correspondante. On a vu qu'une seule équation ne suffisait pas; on va donc s'efforcer d'écrire  $\psi_{s,inv}$  d'une autre façon.

## 2.2 détermination du potentiel de surface au seuil d'inversion

On va choisir une condition utilisant la concentration moyenne dans la zone déplétée. Pour définir la condition d'inversion, on utilise le critère de Tobey et Gordon [2.5] qui posent que la forte inversion commence quand une petite variation du potentiel de surface provoque des variations de  $Q'_n$  et  $Q'_B$  qui soient égales :

$$\frac{d Q'_n}{d \psi_s} = \frac{d Q'_B}{d \psi_s} \quad (2.24)$$

Il conduit, selon Feltl [2.6], et compte tenu de l'approximation de déplétion, à une condition sur la concentration de porteurs minoritaires en surface :

$$n_s(\psi_{s,inv}) = \frac{1}{x_{d,max}} \int_0^{x_{d,max}} N_A(x) dx \quad (2.25)$$

Ce qui revient à calculer la concentration moyenne du substrat dans toute la zone de déplétion.

Le potentiel de surface correspondant est donné par :

$$\psi_{s,inv} = \frac{kT}{q} \text{Ln} \left[ \frac{N_{AB} n_s(\psi_{s,inv})}{n_i^2} \right] + V_S \quad (2.26)$$

On peut décomposer cette seconde formulation de  $\psi_{s,inv}$  de la façon suivante :

$$\psi_{s,inv} = \frac{kT}{q} \text{Ln} \frac{N_{AB}}{n_i} + \frac{kT}{q} \text{Ln} \frac{n_s(\psi_{s,inv})}{n_i} + V_S \quad (2.27)$$

qui s'écrit encore :

$$\psi_{s,inv} = \Phi_F + \frac{kT}{q} \text{Ln} \frac{n_s(\psi_{s,inv})}{n_i} + V_S \quad (2.28)$$

Le seuil d'inversion est donc atteint lorsque le potentiel de surface est tel que la courbure de bande compense d'une part une fois le potentiel en volume  $\Phi_F$ , et d'autre part un potentiel dû à la concentration moyenne d'impuretés dans la zone de déplétion. C'est dans ce second terme qu'intervient l'effet du dopage non uniforme.

Pour une concentration de substrat plus grande en surface qu'en volume, on aura :

$$\psi_{s,inv} = 2 \Phi_F + V_S + \Delta\psi > 2 \Phi_F + V_S \quad (2.29)$$

### 2.3 méthode d'ajustement des profils de dopage

On dispose maintenant de deux formulations distinctes du potentiel de surface au seuil d'inversion : (2.22) et (2.28). Elles font intervenir l'intégrale de  $N_A(x)$  ou de  $x N_A(x)$ .

Malheureusement les expressions exactes de  $N_A(x)$  sont généralement difficiles à intégrer. Il s'est donc avéré indispensable d'en simplifier la formulation.

Une méthode largement répandue, consiste à approximer le profil de dopage réel à l'aide d'une fonction du type "marche d'escalier" (*step doping profile*) [2.7]. La figure 2.6 en donne un exemple. L'erreur commise en utilisant cette méthode sera d'autant plus importante que l'extension de la zone de charge d'espace sous la grille n'aura pas encore atteint la limite du dopage profond.

C'est pourquoi nous avons choisi d'ajuster la courbe du profil de dopage, tracée en échelle linéaire, à l'aide de polynômes simples, en puissance de  $x$ , qui s'intégreront beaucoup plus facilement que l'expression exacte de  $N_A(x)$ .

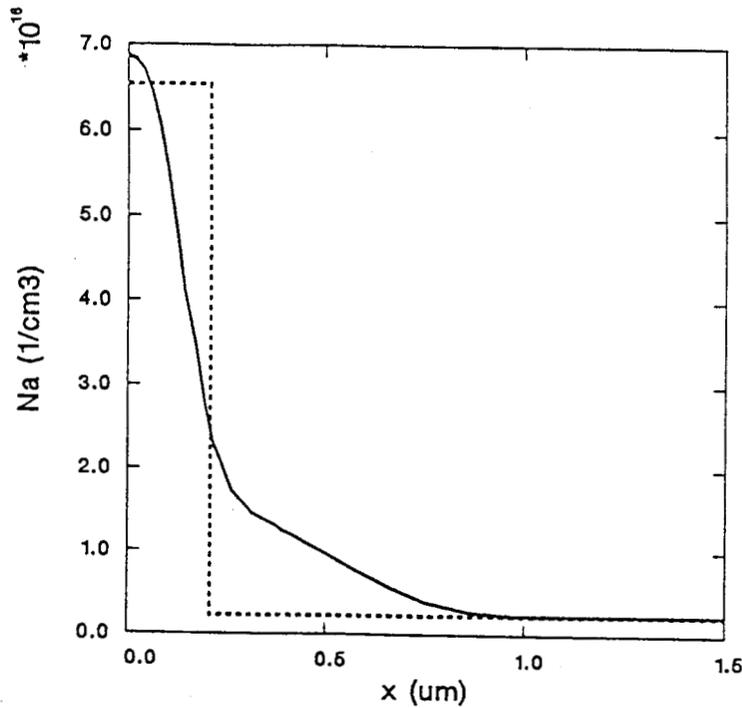
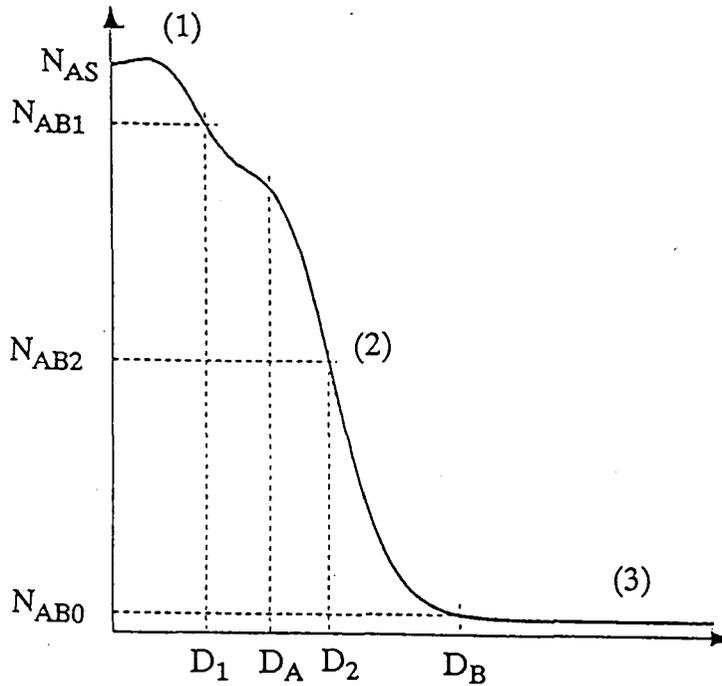


Figure 2.6 : approximation d'un profil de dopage par une fonction du type "marche d'escalier"



**Figure 2.7 : illustration de la méthode d'ajustement des profils de dopage non uniforme à l'aide de polynômes en  $x^2$**   
 (1) : ajustement de tension de seuil  
 (2) : anti-"punch through"  
 (3) : dopage profond

La figure 2.7 met en évidence d'une part les paramètres caractérisant notre ajustement, d'autre part les effets que l'on cherche à contrôler :

zone 1 : l'ajustement de tension de seuil

zone 2 : l'anti "*punch through*".

Pour 2 profils de dopage différents, nous avons utilisé deux polynômes en  $x^2$  dans chaque zone d'implantation. La formulation globale du profil non uniforme fait ainsi intervenir cinq polynômes dont les équations sont résumées ci-après :

zone (a) : ( $x < D_1$ )

$$N_A(x) = N_{AB3} + N_{A0} \left(1 - \frac{x^2}{2 D_1^2}\right) \quad (2.30)$$

zone (b) : ( $D_1 < x < D_A$ )

$$N_A(x) = N_{AB3} + N_{A0} \frac{(2 D_1 - x)^2}{2 D_1^2} \quad (2.31)$$

zone (c) : ( $D_A < x < D_3$ )

$$N_A(x) = N_{AB0} + N_{AB4} \left(1 - \frac{(x + 2 D_3 - D_B)^2}{2 D_3^2}\right) \quad (2.32)$$

zone (d) : ( $D_3 < x < D_B$ )

$$N_A(x) = N_{AB0} + N_{AB4} \frac{(D_B - x)^2}{2 D_3^2} \quad (2.33)$$

zone (e) : ( $D_B < x$ )

$$N_A(x) = N_{AB0} \quad (2.34)$$

avec :

$$N_{AB3} = 2 N_{AB1} - N_{AS}$$

$$N_{A0} = 2 (N_{AS} - N_{AB1})$$

$$N_{AB4} = 2 (N_{AB2} - N_{AB0})$$

$$D_3 = D_B - D_2$$

Huit paramètres permettent donc de caractériser complètement ce type de profil. Les figures 2.8 et 2.9 montrent le bon ajustement qui a pu être réalisé à l'aide de l'outil d'extraction de paramètres présenté au chapitre 1.

De plus, les paramètres  $D_A$  et  $D_B$  correspondent respectivement aux limites des zones d'ajustement de tension de seuil et d'anti-"*punch through*". La méthode permet ainsi de maîtriser les effets que l'on cherche à contrôler technologiquement par une implantation ionique dans le substrat.

Les valeurs correspondantes des paramètres sont données dans la table 2.3.

paramètres	profil n°1	profil n°2
$N_{AS}$ ( $\text{cm}^{-3}$ )	$6.86 \cdot 10^{16}$	$3.9 \cdot 10^{16}$
$N_{AB1}$ ( $\text{cm}^{-3}$ )	$4.20 \cdot 10^{16}$	$3.4 \cdot 10^{16}$
$N_{AB2}$ ( $\text{cm}^{-3}$ )	$1.45 \cdot 10^{16}$	$1.8 \cdot 10^{16}$
$N_{AB0}$ ( $\text{cm}^{-3}$ )	$2.30 \cdot 10^{15}$	$1.0 \cdot 10^{15}$
$D_1$ ( $\mu\text{m}$ )	0.145	0.15
$D_A$ ( $\mu\text{m}$ )	0.285	0.26
$D_2$ ( $\mu\text{m}$ )	0.310	0.36
$D_B$ ( $\mu\text{m}$ )	1.100	0.58

Table 2.3

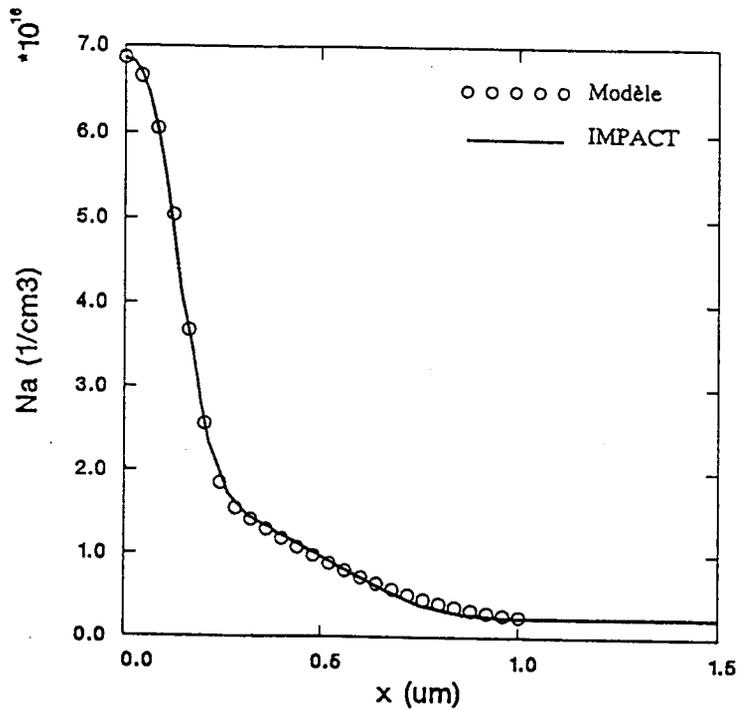


Figure 2.8 : ajustement du profil de dopage n°1

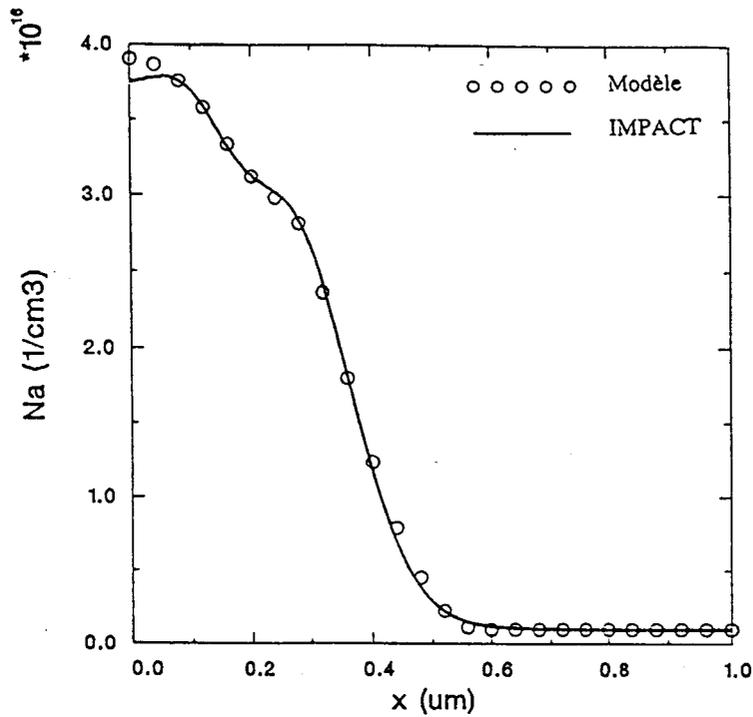


Figure 2.9 : ajustement du profil de dopage n°2

## 2.4 calcul de la tension de seuil

Nous pouvons maintenant facilement calculer les deux expressions (2.22) et (2.28) du potentiel de surface au seuil d'inversion  $\psi_{s,inv}$  en fonction de  $x_{d,max}$ .

A l'aide d'un algorithme de Newton Raphson (figure 2.10) sur la différence des deux expressions de  $\psi_{s,inv}$ , on en détermine très précisément la valeur, ainsi que celle de :

$x_{d,max}$  : l'extension maximale de la zone de déplétion;

$Q'_B$  : la charge déplétée par unité de surface avec l'équation (2.19);

$V_T$  : la tension de seuil avec l'équation (2.23).

L'algorithme ne nécessite en moyenne que 2 itérations pour converger, même si le critère de précision  $\epsilon$  est très sévère.

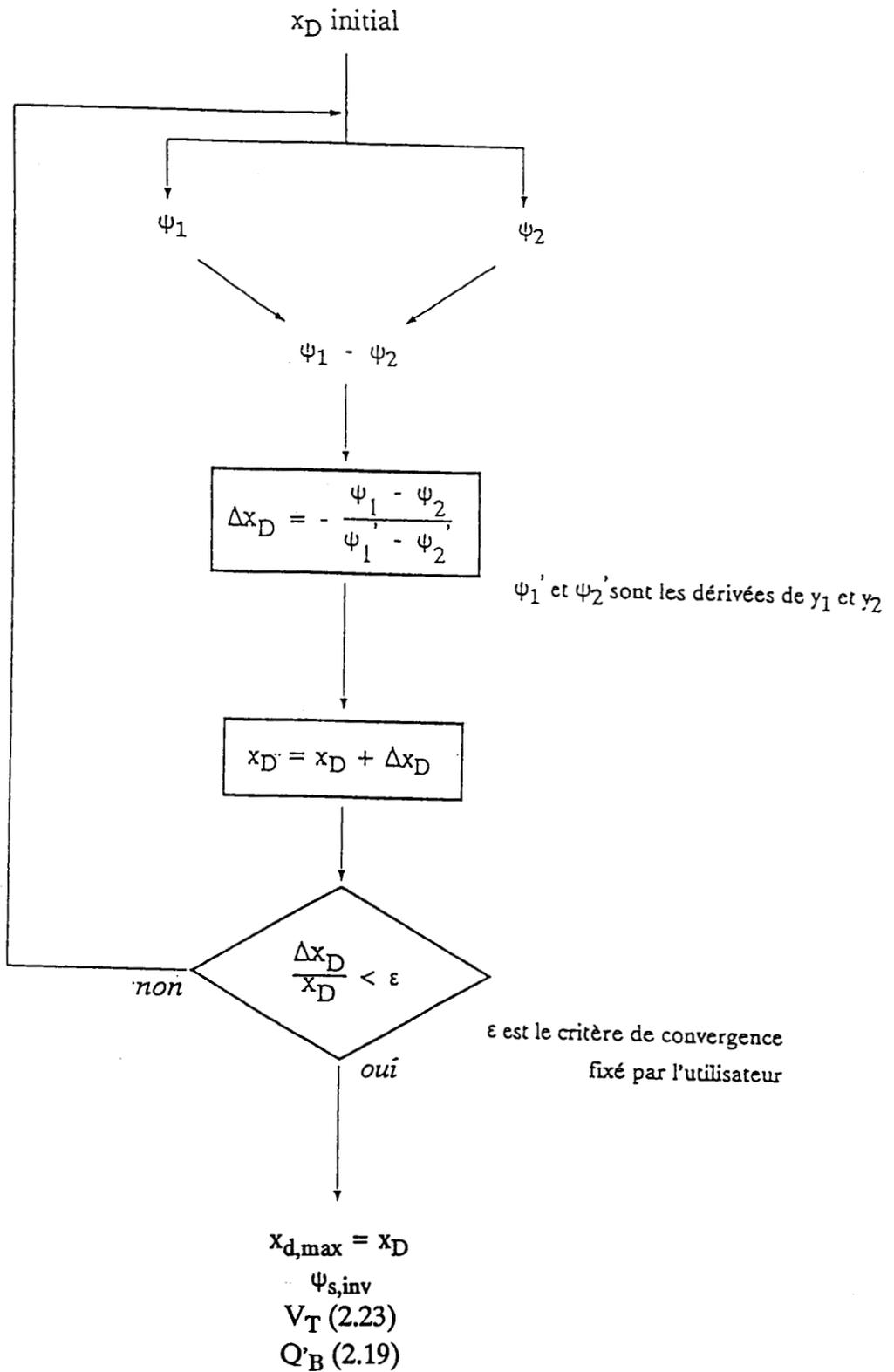


Figure 2.10 : organigramme simplifié de l'algorithme de Newton Raphson pour le calcul de la tension de seuil

## 2.5 validation expérimentale

Pour valider notre modèle semi-analytique d'évaluation de la tension de seuil, nous avons comparé les résultats de nos calculs à des résultats de simulation I.M.P.A.C.T. [2.8], eux-mêmes préalablement validés [2.9] à partir de mesures du dispositif concerné...

L'implantation de substrat du transistor étudié correspond au profil de dopage n°1, présenté plus haut. Les valeurs I.M.P.A.C.T. des tensions de seuil en fonction de la polarisation source-substrat ont été extrapolées à partir des courbes  $I_d = f(V_{GS})$  en zone linéaire de la figure 2.11. Les dimensions du transistor sont respectivement pour la largeur  $W$  et la longueur  $L$  du canal de  $20 \mu\text{m}$  et  $3.9 \mu\text{m}$ .

Dans la table 2.4, les valeurs des tensions de seuil calculées à l'aide de notre modèle sont comparées aux valeurs extrapolées sur la figure 2.11.

VBS (V)	$V_T(V)-V_S$ I.M.P.A.C.T.	$V_T(V)-V_S$ Modèle
0	0.817	0.819
-1	1.215	1.214
-2	1.441	1.442
-3	1.603	1.602
-4	1.725	1.723

Table 2.4

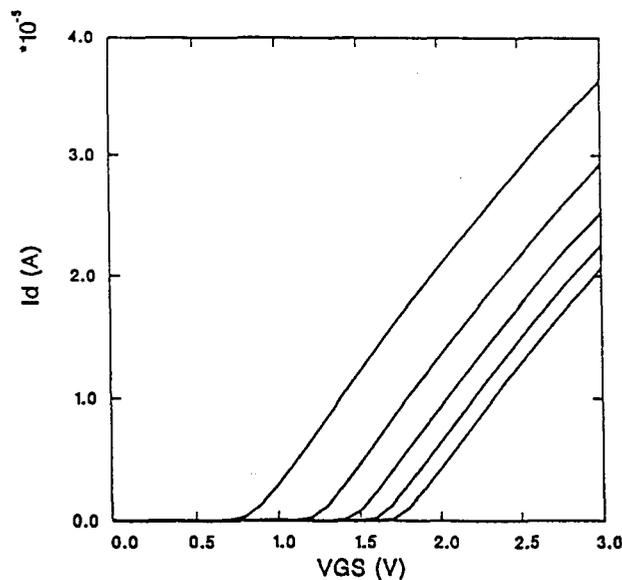


Figure 2.11 : Résultats I.M.P.A.C.T.  
Courbes  $I_d = f(V_{GS})$  à  $V_{DS} = 50 \text{ mV}$   
 $V_{BS}$  variant de 0 à -4 V par pas de -1 V.

La figure 2.12 en donne une représentation graphique.

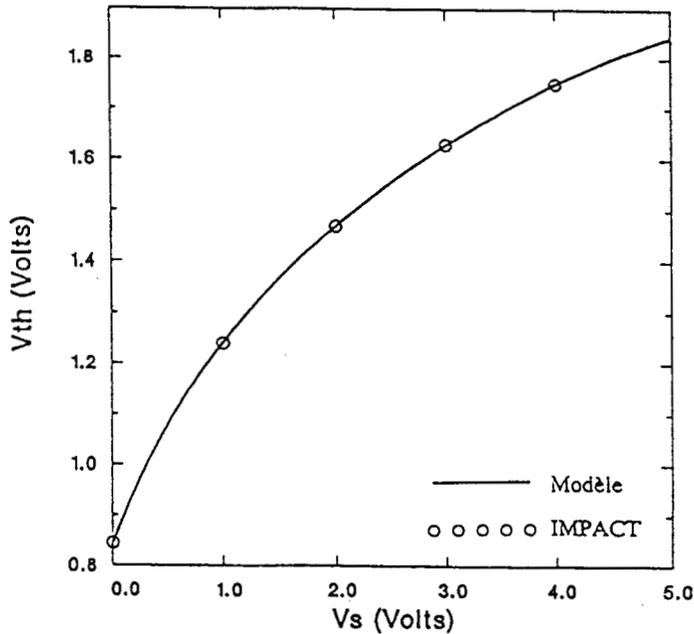


Figure 2.12 : Ajustement de la tension de seuil  
( $V_{FB} = -0.837$  V)

A titre de comparaison, nous avons également calculé et tracé (Figure 2.13) l'évolution de la tension de seuil avec l'approximation en "marche d'escalier". Les valeurs ont été ajustées à l'aide de l'outil d'ajustement de paramètres. Le "step" de la figure 2.7 correspond à ces valeurs. L'erreur sur la tension de seuil est d'environ 5%, soit presque 10 fois plus importante que celle résultant de notre modèle.

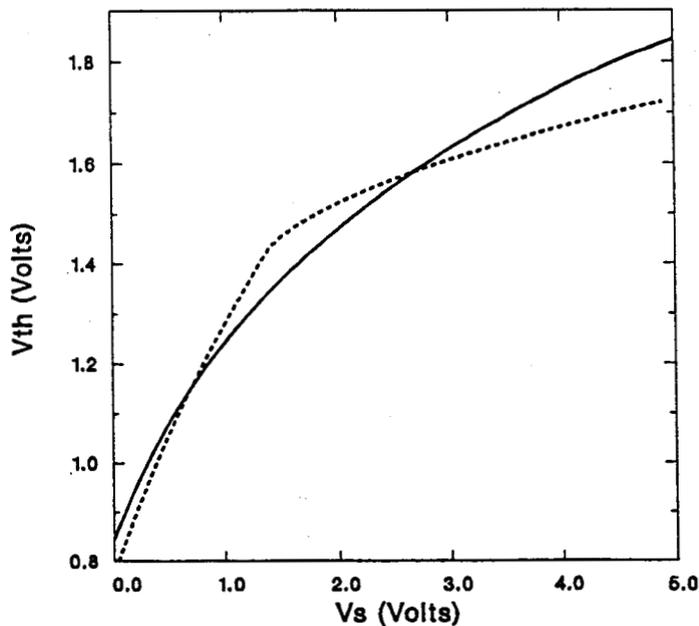


Figure 2.13 : Ajustement de la tension de seuil avec  
l'approximation de la marche d'escalier

On peut également comparer les valeurs du potentiel de surface  $\psi_{s,inv}$  et de l'extension maximale de zone déplétée  $x_{d,max}$ . Sur la figure 2.14, on a représenté l'évolution du potentiel dans la partie semi-conductrice du transistor, calculée par I.M.P.A.C.T.. Les calculs sont effectués au seuil d'inversion, à  $V_{DS} = 50$  mV et pour différentes valeurs de  $V_{BS}$ . Les valeurs sont celles du potentiel au milieu du canal. Sur les courbes, on a placé une droite verticale au point  $x = x_{d,max}$  évalué avec notre modèle qui en illustre encore le bon accord.

On a également extrait la valeur de  $\psi_{s,inv}$  (compte tenu des 50 mV de polarisation Drain/Source) que l'on compare au résultat de notre calcul dans la table 2.5. La figure 2.15 donne l'évolution du potentiel de surface au seuil d'inversion, en fonction de la polarisation source/substrat.

VBS	$\psi_{s,inv}$ I.M.P.A.C.T.	$\psi_{s,inv}$ Modèle
0	0.716	0.704
-1	1.715	1.696
-2	2.714	2.689
-3	3.711	3.683

Table 2.5  
les valeurs sont données en Volts

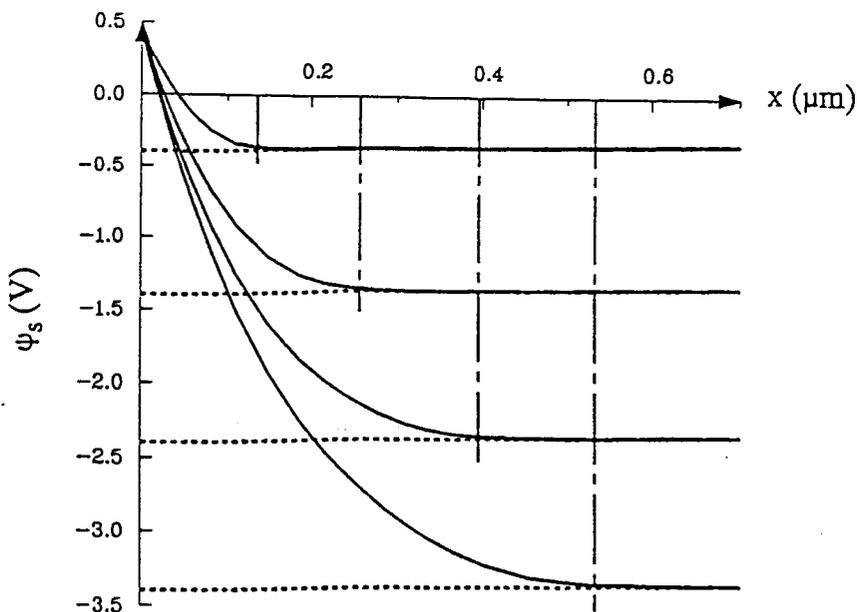
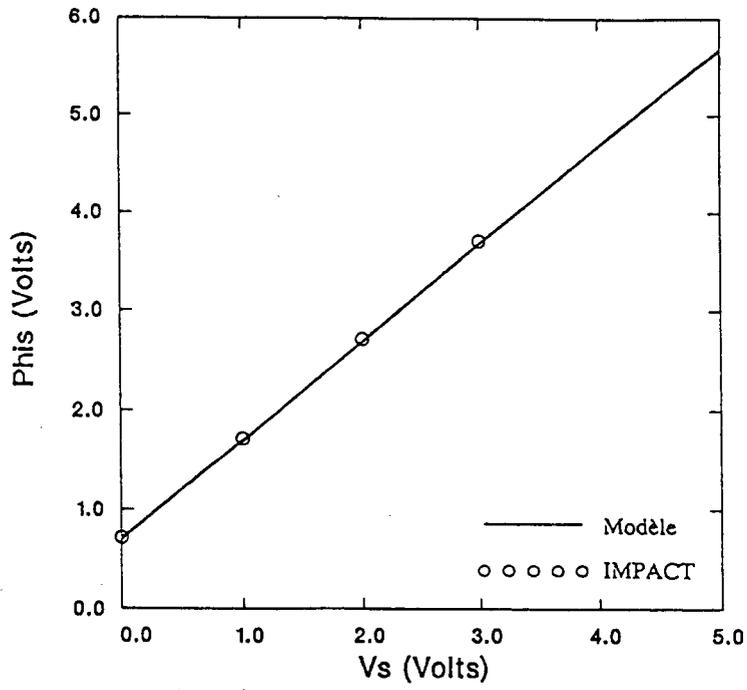


Figure 2.14 : Evolution du potentiel dans le semi-conducteur



**Figure 2.15 : Potentiel de surface au seuil d'inversion, en fonction de la polarisation Source/Substrat.**

### 3. CONCLUSION

Nous disposons maintenant d'un modèle qui permet de calculer avec une grande précision la tension de seuil d'un transistor long et large, même si le transistor n'existe pas encore. Seule la connaissance du profil de dopage de son substrat est nécessaire.

A l'aide de fonctions polynomiales simples facilement intégrables, nous avons pu ajuster très précisément la courbe de ce profil. Cette grande précision vient du fait que, contrairement à l'approximation en marche d'escalier, c'est ici la valeur exacte de la concentration du substrat qui est prise en compte, quelle que soit la polarisation.

Au delà de l'obtention précise de l'évolution de la tension de seuil, cette méthode nous indique également les évolutions du potentiel de surface au seuil d'inversion, de la profondeur maximale de la zone de déplétion et de sa charge par unité de surface.

## REFERENCES POUR LE CHAPITRE 2

- [2.1] S.M. Sze  
"Physics of Semiconductor Devices".  
John Wiley and Sons, New York, 1981
- [2.2] J. R. Brews  
"Threshold Shifts Due to Nonuniform Doping Profiles in Surface Channel MOSFET's"  
IEEE Trans. Electron Devices, vol. ED-26, n°11, pp. 1696-1710, 1979
- [2.3] R.V. Booth, M.H. White, H.S. Wong and T.J. Krutsick  
"The effect of Channel Implants on MOS Transistor Characterization"  
IEEE Trans. Electron Devices, vol. ED-34, n°12, pp. 2501-2509, 1987
- [2.4] E. Démoulin et F. Van de Wiele  
"Ion Implanted MOS Transistors"  
NATO Advanced Study Institute on Process and Device Modeling for Integrated Circuit Design  
Université Catholique de Louvain, July 19-29, 1977
- [2.5] M.C. Tobey and N. Gordon  
"Concerning the Onset of Heavy Inversion in MIS Devices"  
IEEE Trans. Electron Devices, vol. ED-21, pp. 649-650, 1974
- [2.6] H. Feltl  
"Onset of Heavy Inversion in MOS devices doped nonuniformly near the Surface"  
IEEE Trans. Electron Devices, vol. ED-24, pp. 288-289, 1977
- [2.7] V.L. Rideout, F.H. Gaensslen and A. Leblanc  
"Device Design Consideration for Ion Implanted n-channel MOSFET's"  
IBM J. Res, Dev, pp 50, 1975
- [2.8] D. Collard, B. Baccus, E. Dubois and D. Morel  
"IMPACT 1-2-3: an integrated 2D process/device simulator for MOS Technology"  
in lecture notes of the software forum  
NASECODE VI conference, 16-31 July 1989
- [2.9] G. Bracmard, B. Mercier et D. Collard  
"Simulation with IMPACT of CMOS process"  
Rapport de projet étudiants ISEN 5° année, Août 1990

## **CHAPITRE 3**

### **MODELE EMPIRIQUE POUR LE CALCUL DU COURANT DRAIN**

## 1. INTRODUCTION

On ne peut envisager d'implanter tel quel, dans un simulateur tel que SPICE, le calcul semi-analytique de la tension de seuil que nous avons présenté au chapitre 2. Etant données les équations et le mode de résolution, les temps de calculs deviendraient trop importants. Néanmoins, comme une bonne connaissance de la tension de seuil est indispensable au calcul le plus précis possible du courant drain dans le transistor, ce modèle peut servir de base au modèle empirique que nous proposons maintenant.

Dans un premier temps, nous allons ajuster la courbe  $V_T(V)$  à l'aide d'une équation empirique ne nécessitant que trois paramètres. Nous verrons que cette équation relativement simple permet de reproduire la tension de seuil de n'importe quel transistor M.O.S.. En outre, elle servira de base à tous les calculs ultérieurs, du courant drain dans tous ses régimes d'inversion, aux charges et capacités du modèle petit signal qui seront abordées au chapitre 4.

Nous concluons ce chapitre en traitant des limites de validité de notre modèle en termes de géométrie.

## 2. EVALUATION DE LA TENSION DE SEUIL

A partir d'une courbe  $V_T = f(V_S)$  résultant soit directement d'une mesure, soit du calcul semi-analytique du chapitre 2, nous reprenons un modèle empirique universel proposé par Wright [3.1], qui après ajustement de trois paramètres seulement, rend compte très précisément de l'évolution de la tension de seuil en fonction de la polarisation source/substrat. Nous posons :

$$V_T = V_{TO} + V_S + \frac{\rho V_S}{1 + \sigma V_S} \quad (3.1)$$

où :  $V_{TO}$  est la tension de seuil à polarisation nulle,  $\rho$  est la pente à l'origine de la courbe  $V_T - V_S = f(V_S)$  et  $\rho/\sigma$  donne l'écart de tension de seuil par rapport à  $V_{TO}$  pour des valeurs de  $V_S$  relativement grandes.

Cette formulation nous a permis d'ajuster correctement les variations de tensions de seuil des différents transistors que nous avons pu mesurer. Une extension de l'outil d'extraction de paramètres a été spécifiquement développée à cet effet. La figure 3.1 présente les résultats obtenus pour trois transistors différents. La table 3.1 donne la valeur des paramètres et les dimensions des transistors correspondants.

Dans chaque cas, la précision obtenue est excellente (inférieure au pour-cent).

On peut rapprocher l'équation empirique (3.1) de l'équation théorique (2.17) que l'on rappelle ci-dessous :

$$V_T = V_{FB} + \psi_{s,inv} - \frac{Q'_B}{C'_{ox}}$$

Tr	canal	W	L	VTO	$\rho$	$\sigma$
		$\mu\text{m}$	$\mu\text{m}$	V		V-1
1	n	20	20	0.884	0.442	0.286
2	n	50	50	0.869	0.558	0.167
3	p	50	50	-0.986	-0.300	0.215

Table 3.1

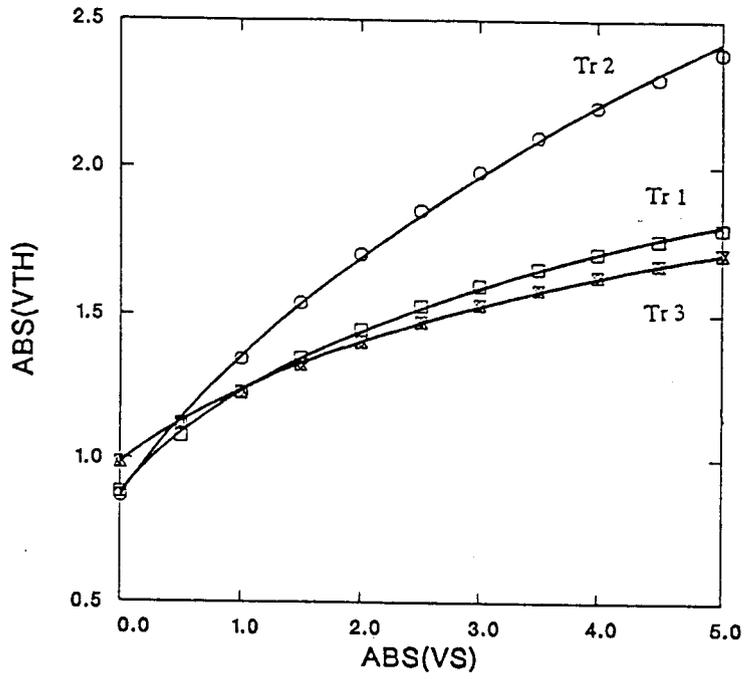


Figure 3.1 : Ajustement de la tension de seuil par le modèle empirique.

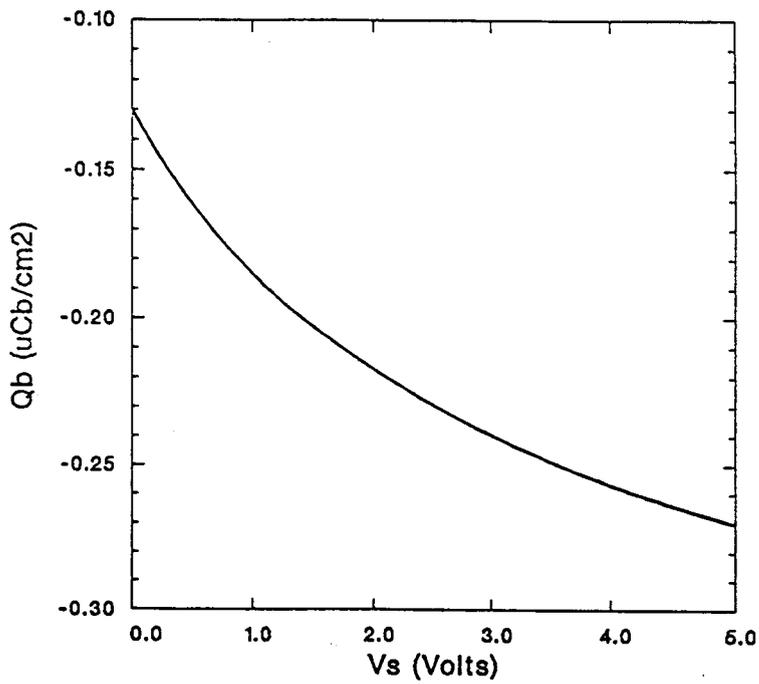


Figure 3.2 : Evolution de la charge de la zone dépliée en fonction de la polarisation source/substrat

Nous avons vu au chapitre 2 (2.14) qu'au seuil d'inversion, la charge des porteurs minoritaires  $Q_n$  était négligeable et donc que la charge totale dans le semi-conducteur  $Q_s$  était égale à la charge de la zone déplétée sous la grille  $Q_B$ . La figure 2.15 nous a montré que le potentiel de surface au seuil d'inversion  $\psi_{s,inv}$  variait quasiment linéairement avec la polarisation source/substrat. On peut donc poser :

$$\psi_{s,inv} = \psi_{s0} + V_S \quad (3.2)$$

Le modèle semi-analytique nous permet également de tracer  $Q'_B = f(V_S)$  (Figure 3.2). On constate ainsi qu'il est possible de mettre cette dernière équation sous une forme identique au modèle empirique posé pour la tension de seuil, et on obtient :

$$Q'_B = Q'_{B0} - \frac{\rho' V_S}{1 + \sigma V_S} \quad (3.3)$$

Nous pouvons donc réécrire  $V_T$  :

$$V_T = V_{FB} + \psi_{s0} + V_S - \frac{1}{C'_{ox}} \left( Q'_{B0} - \frac{\rho' V_S}{1 + \sigma V_S} \right) \quad (3.4)$$

Par analogie, nous obtenons donc :

$$V_{TO} = V_{FB} + \psi_{s0} - \frac{Q'_{B0}}{C'_{ox}} \quad (3.5)$$

et

$$\rho = \frac{\rho'}{C'_{ox}} \quad (3.6)$$

### 3. EVALUATION DU COURANT DRAIN

#### 3.1 hypothèses

Nous considérons le cas d'un transistor canal n, long et large pour négliger les effets parasites dus aux canaux courts et étroits par exemple. Nous négligeons le champ électrique longitudinal au profit du champ électrique transversal, et considérons ainsi que le courant est constant le long du canal. Pour tenir compte de la symétrie du composant, nous rappelons que toutes les tensions sont référencées au substrat.

Classiquement, l'expression du courant est donnée en intégrant de la source au drain, la charge par unité de surface  $Q'_n$  de la couche d'inversion.

$$I_d = - \mu \frac{W}{L} \int_{V_S}^{V_D} Q'_n(V_G, V) dV \quad (3.7)$$

Dans un premier temps, nous supposons que la mobilité est constante pour pouvoir la sortir de l'intégrale.

#### 3.2 régime de forte inversion

En régime de forte inversion, la tension appliquée sur la grille est supérieure à la tension de seuil, de sorte qu'il existe entre la source et le drain un canal d'inversion qui permet le passage du courant et qui est électriquement isolé du substrat par la zone de charge d'espace.

##### 3.2.1 Interprétation graphique

Compte tenu de la définition du seuil d'inversion que nous avons faite au chapitre 2 et de l'équation (2.18) que nous rappelons ici :

$$Q'_n = - C'_{ox} (V_G - V_T)$$

nous pouvons réécrire l'expression du courant de la façon suivante :

$$I_d = \mu C'_{ox} \frac{W}{L} \int_{V_S}^{V_D} (V_G - V - V_T^*(V)) dV \quad (3.8)$$

où  $V_T^* = V_T - V$

La surface S de la figure 3.3, inspirée du diagramme de Memelynck [3.1] [3.2], représente exactement la valeur de l'intégrale ci-dessus.

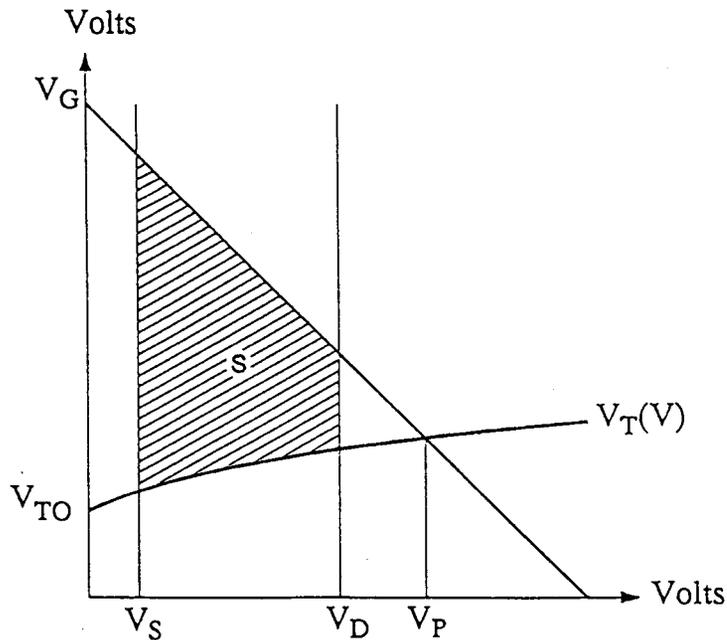


Figure 3.3 : Représentation graphique permettant le calcul du courant drain d'un transistor M.O.S.

En outre, cette représentation illustre parfaitement l'influence de chacun des membres de l'intégrale : les limites \$V\_S\$ et \$V\_D\$, la droite \$V\_G - V\$, la courbe \$V\_T^\* = f(V)\$. L'intersection de ces deux dernières courbes permet de calculer la tension de pincement du canal \$V\_P\$ qui représente la frontière entre les régimes linéaire et saturé.

$$V_G - V_P = V_{TO} + \frac{\rho V_P}{1 + \sigma V_P} \quad (3.9)$$

donc :

$$V_P = \frac{-(1+\rho+\sigma(V_{TO}-V_G)) + \sqrt{(1+\rho+\sigma(V_{TO}-V_G))^2 - 4\sigma(V_{TO}-V_G)}}{2\sigma} \quad (3.10)$$

La figure 3.4 valide ce modèle de calcul de la tension de pincement. Les valeurs mesurées proviennent de l'intersection des courbes mesurées de la conductance de sortie \$g\_{DS}\$ en régime linéaire avec l'axe \$g\_{DS} = 0\$. Le transistor mesuré a un substrat correspondant au profil n° 1 de la figure 2.8.

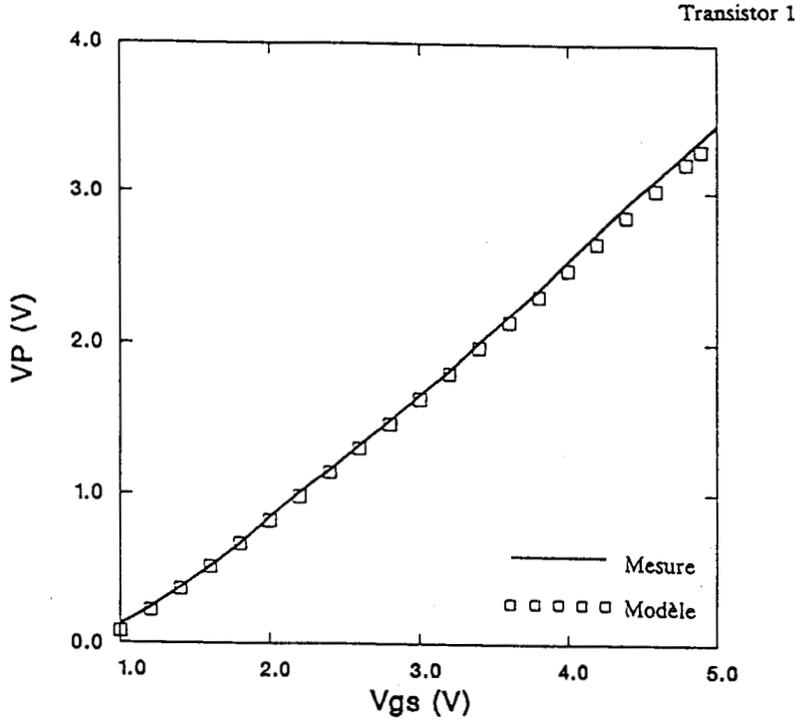


Figure 3.4 : Comparaison des valeurs mesurées et calculées de la tension de pincement en fonction de la polarisation appliquée sur la grille.

### 3.2.2 Formulation du courant drain

Pour ce qui va suivre, nous supposons que  $V_S$  est toujours inférieure à  $V_D$ . La formulation que nous avons choisie reste néanmoins tout à fait valable dans le cas contraire.

En régime linéaire,  $V_D$  est inférieure à  $V_P$ ; en intégrant (3.8) de la source au drain et en remplaçant  $V_T$  par son expression (3.1), le courant est donné par :

$$I_{d,SI} = \mu C'_{ox} \frac{W}{L} [F_{SI}(V_D) - F_{SI}(V_S)] \quad (3.11)$$

avec :

$$F_{SI}(V) = (V_G - V_{TO} - \frac{V}{2}) V - \frac{\rho}{\sigma^2} (\sigma V - \ln(1 + \sigma V)) \quad (3.12)$$

En régime saturé,  $V_D$  est alors supérieure à  $V_P$ , et le courant drain est donné par :

$$I_{d,SI} = \mu C'_{ox} \frac{W}{L} [F_{SI}(V_P) - F_{SI}(V_S)] \quad (3.13)$$

### 3.2.3 Effets au second ordre

Même si nos hypothèses initiales nous amènent à négliger la plupart de ces effets, il nous apparaît néanmoins nécessaire d'inclure dans notre modèle l'augmentation du courant drain en régime saturé et la réduction de mobilité par le champ électrique de grille. Pour ces deux effets la littérature propose d'innombrables solutions plus ou moins complexes [3.3] [3.4] [3.5] [3.6] [3.7] [3.8] [3.9] [3.10] [3.11] [3.12]. Nous nous contenterons d'utiliser les plus classiquement répandues.

Nous avons pris en compte l'augmentation du courant drain au delà de la tension de pincement  $V_P$ , due à la réduction de la longueur effective du canal, en introduisant une tension  $V_A$  assimilable à un effet Early [3.6], telle que dans ce régime de fonctionnement :

$$I_{d,SI} = I_{d,SI} \left( 1 + \frac{V_D - V_P}{V_A - V_P} \right) \quad (3.14)$$

Pour assurer la continuité lors de la transition entre les régimes linéaire et saturé, nous appliquons le modèle Early dans les deux modes de fonctionnement. Pour des transistors canaux longs, l'erreur ainsi commise en régime linéaire est négligeable. En outre, pour de tels transistors, l'effet de la saturation de vitesse des porteurs [3.8] est négligeable.

En ce qui concerne la mobilité, nous ne pouvons pas la considérer constante; le champ électrique transversal impose un canal très proche de la surface. Des effets bidimensionnels font que la mobilité dépend de la polarisation du transistor.

La prise en compte de la réduction de mobilité est donc assurée en introduisant deux paramètres et en remplaçant le terme de mobilité  $\mu$ , par l'équation suivante [3.13]:

$$\mu = \frac{\mu_0}{1 + \theta (V_G - V_S - V_{TO}) + \theta_c V_S} \quad (3.15)$$

où  $\mu_0$  représente la mobilité en surface.

Les corrections apportées par les paramètres  $V_A$ ,  $\theta$  et  $\theta_c$  ne sont sans doute pas les plus affinées qui soient, mais l'erreur qu'elles entraînent n'est pas critique compte tenu des hypothèses que nous avons posées, notamment quant à la géométrie du composant.

### 3.3 régime de faible inversion

Quand la tension appliquée sur la grille est inférieure à la tension de seuil, la surface du semi-conducteur est dans un régime de faible inversion. L'effet de la non

uniformité du dopage du substrat  $y$  est particulièrement remarquable. C'est un mode de fonctionnement particulièrement important, notamment pour des applications micro-puissance, et qui suscite un vif intérêt quant à sa modélisation [3.14] [3.15] [3.16] [3.17] [3.18] [3.19].

Dans un simulateur électrique, pour des raisons de vitesse de calcul, il faut bannir les modèles nécessitant d'innombrables exponentiations ou mises à la puissance... Aussi nous proposons une solution qui ne fait pas intervenir de nouveau paramètre, mais qui exploite les calculs, déjà obtenus, du régime de forte inversion, notamment le calcul de la tension de pincement  $V_P$ .

### 3.3.1 Calcul du courant drain

En régime de faible inversion, c'est surtout un mécanisme de diffusion qui gouverne le courant dans le transistor :

$$I_d = \mu W u_T \frac{dQ'_n}{dy} \quad (3.16)$$

On rappelle que  $u_T = kT/q$  et que l'axe  $y$  est parallèle à la surface du semi-conducteur (Figure 2.1).

Comme dans le semi-conducteur le courant est constant de la source au drain, la dérivée de  $Q'_n$  par rapport à  $y$  est, elle aussi, constante. En conséquence nous pouvons écrire [3.20] :

$$I_d = - \mu \frac{W}{L} u_T (Q'_n(0) - Q'_n(L)) \quad (3.17)$$

puisque nous avons fixé l'origine de l'axe  $y$  en surface, à l'extrémité de la jonction source/substrat.

Or,  $Q'_n$  est fonction de la densité de porteurs libres en surface (2.2), qui varie exponentiellement avec  $\psi_s - V(y)$ . De plus, comme le montre la courbe de la figure 3.5, le potentiel de surface  $\psi_s$  en faible inversion est indépendant de la tension  $V(y)$  le long du canal, et comme par ailleurs,  $\psi_s$  varie linéairement avec la tension de pincement  $V_P$  dans ce régime (Figure 3.6), nous pouvons écrire [3.20]:

$$Q'_n(V) = - C'_{ox} u_T K_w \exp\left(\frac{V_P - V}{u_T}\right) \quad (3.18)$$

$K_w$  dépend de la technologie et sera assimilé à un paramètre du modèle.

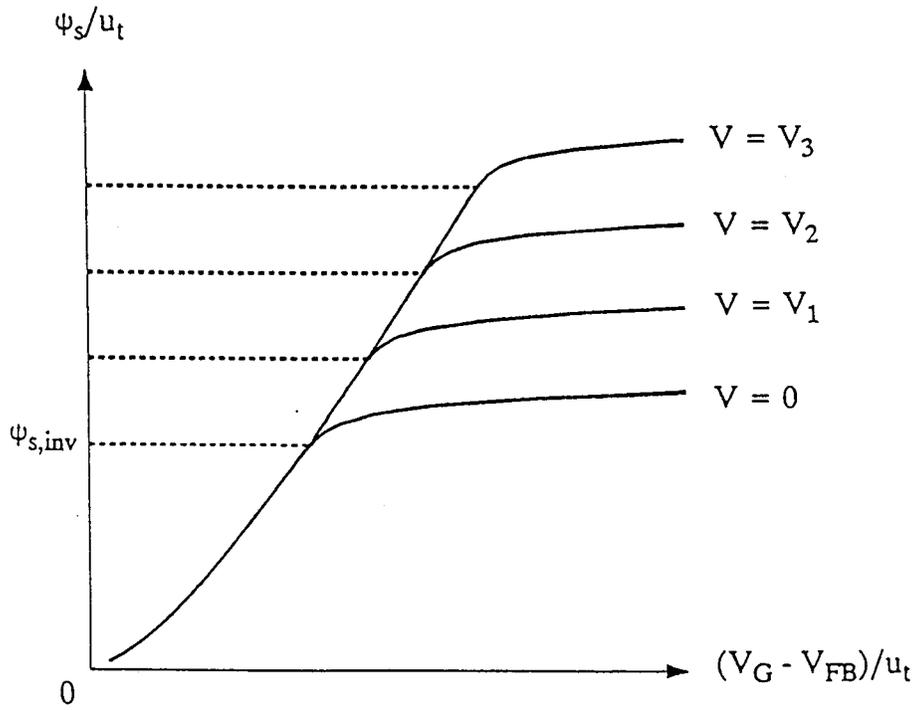


Figure 3.5 : évolution du potentiel de surface en fonction de la tension grille

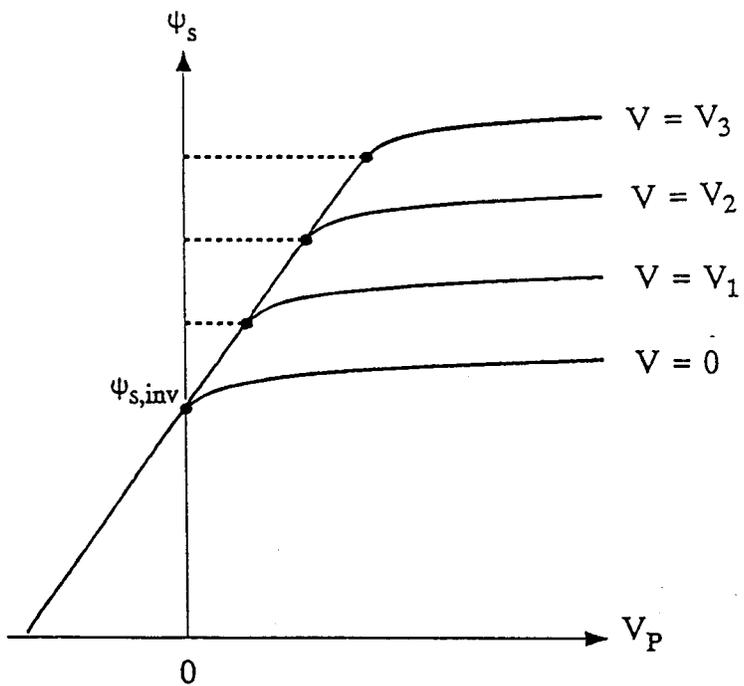


Figure 3.6 : évolution du potentiel de surface en fonction de la tension de pincement

En combinant (3.17) et (3.18), le courant est donné par :

$$I_{WI} = \mu C'_{ox} \frac{W}{L} K_w u_T^2 [F_{WI}(V_S) - F_{WI}(V_D)] \quad (3.19)$$

avec :

$$F_{WI}(V) = \exp\left(\frac{V_P - V}{u_T}\right) \quad (3.20)$$

### 3.3.2 Comparaison avec les modèles existants

Cette formulation du courant drain en régime de faible inversion est sensiblement différente des expressions plus classiques en :

$$\exp\left(\frac{V_{GS} - V_{TO}}{n u_T}\right) \quad (3.21)$$

que l'on retrouve par exemple dans le modèle BSIM [3.21].

Dans ce type de modèle, le paramètre "n" peut être évalué à partir de la courbe  $\text{Log}(I_d)$  en fonction de la tension grille; il est inversement proportionnel à la pente de la portion droite de cette courbe, et souvent considéré constant. C'est d'autant moins le cas quand le substrat n'est pas uniformément dopé.

"n" est parfois introduit dans des modèles approximatifs de calcul du courant en régime de forte inversion [3.22]. Représentant alors la pente de la courbe  $V_T = f(V)$ , il permet de relier la tension de pincement du canal à la tension appliquée sur la grille :

$$V_P - V_S = \frac{V_{GS} - V_{TO}}{n} \quad (3.22)$$

Cette méthode sous-estime en général la valeur du courant.

Sur la figure 3.7, nous avons tracé les variations de "n" en fonction de la polarisation source/substrat; d'une part en dérivant simplement la courbe mesurée  $V_T = f(V)$ ; d'autre part en dérivant l'équation (3.1) donnant la tension de seuil dans notre modèle, et en utilisant les paramètres  $V_{TO}$ ,  $\rho$  et  $\sigma$  ajustés pour un transistor dont le dopage du substrat correspond au profil n°1 de la figure 2.8. Le bon accord que l'on peut y lire valide encore le choix que nous avons fait.

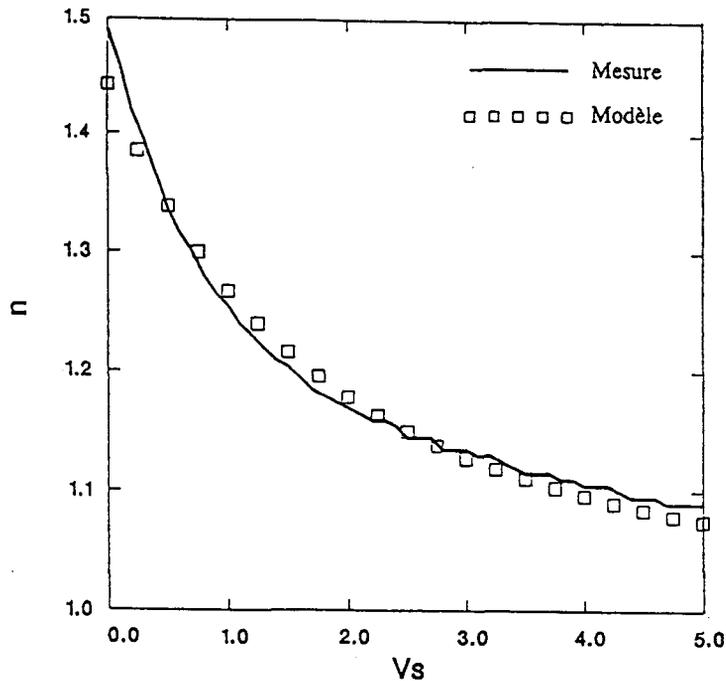


Figure 3.7 : pente de la courbe  $V_T = f(V)$  en fonction de la polarisation source/substrat.

Dans notre modèle, nous n'avons cependant pas jugé utile de faire intervenir "n" comme paramètre supplémentaire. D'une part, étant dépendant des conditions de polarisation il nécessiterait un surcroît de calcul; d'autre part, l'équation (3.22) reste valable avec un "n" variable, et donc, toute l'information que ce paramètre apporterait est déjà contenue dans l'expression de la tension de pincement. C'est donc le terme  $V_P$  qui apparaît dans l'expression du courant drain en régime de faible inversion.

### 3.3.3 Valeur limite du courant de faible inversion

Lorsque la tension grille atteint et dépasse la tension de seuil, le courant de faible inversion tend vers une constante. Comme cela est proposé dans le modèle BSIM [3.22], elle peut être calculée comme étant le courant drain de forte inversion, pour une tension grille dépassant la tension de seuil de  $3 u_T$ . Le calcul exact de ce courant limite nécessiterait un calcul complet de courant. Cela augmenterait les temps de simulation, sans améliorer de façon notable la précision. Nous avons préféré choisir la formulation suivante :

$$I_{lim} = \mu C'_{ox} \frac{W}{L} (3 u_T)^2 z_W \tag{3.23}$$

où  $z_W$  devient un paramètre du modèle à ajuster. Il prendrait la valeur  $1/2$  dans un modèle simplifié classique où le courant de saturation répondrait à l'équation classique :

$$I_{d,sat} = \mu C_{ox} \frac{W}{L} \frac{(V_{GS} - V_{TH})^2}{2} \quad (3.24)$$

Finalement, le courant global en régime de faible inversion est donné par :

$$I_{d,WI} = \frac{I_{WI} I_{lim}}{I_{WI} + I_{lim}} \quad (3.25)$$

### 3.4 jonction faible/forte inversion

Le courant drain total est obtenu par addition des courants de faible et forte inversion.

$$I_d = I_{d,WI} + I_{d,SI} \quad (3.26)$$

De cette façon, la continuité est assurée lors de la transition entre les deux régimes. Cette zone intermédiaire correspond au régime d'inversion modérée [3.4] [3.23]; il est très difficile de le modéliser avec précision, c'est pourquoi nous avons recours à un artifice mathématique qui permet un passage progressif de la faible à la forte inversion sans introduire d'équations spécifiques pour la zone d'inversion modérée proprement dite.

La figure 3.8 donne une représentation graphique de la contribution de chaque terme participant au courant drain total. La figure 3.9 met d'avantage en évidence les trois régimes d'inversion que fait aussi apparaître notre modèle.

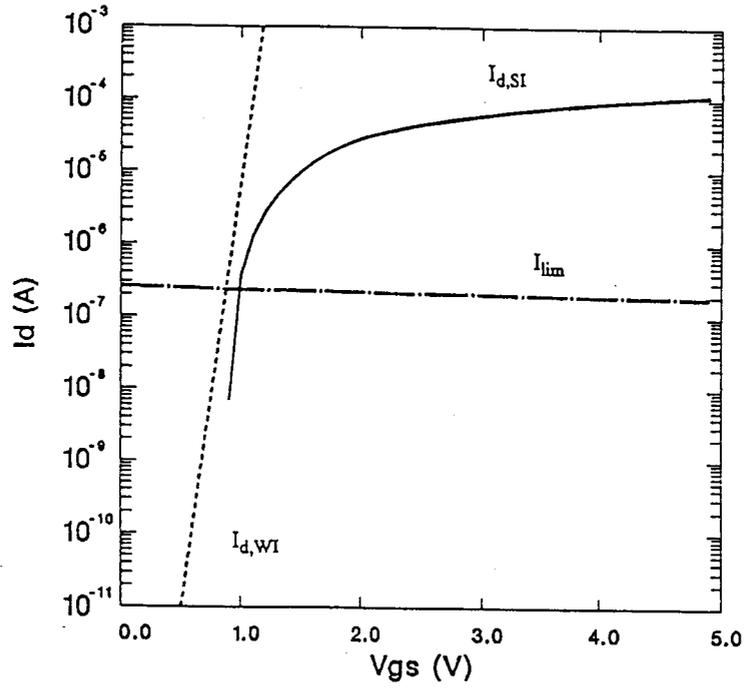


Figure 3.8 : illustration des différentes composantes du courant drain total.

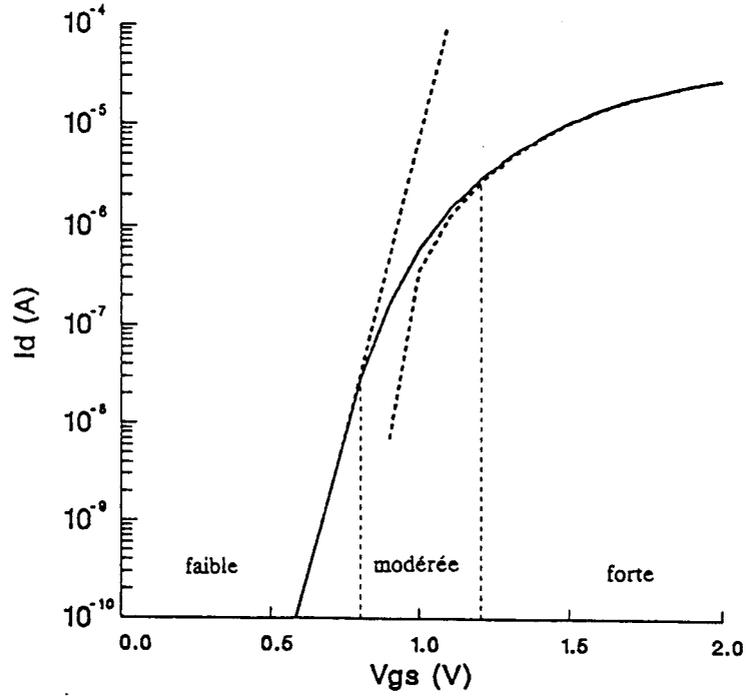


Figure 3.9 : mise en évidence des trois régimes d'inversion

## 4. VALIDATION DU MODELE

Nous venons de présenter un nouveau modèle de calcul du courant drain d'un transistor M.O.S., dans tous ses régimes de fonctionnement. Pour le valider nous avons intégré ses équations dans l'outil d'extraction de paramètres que nous avons présenté au chapitre 1.

Pour deux technologies différentes, nous avons mesuré des transistors unitaires longs et larges. Ces mesures ont permis l'ajustement du jeu de paramètres correspondant à notre modèle.

La table 3.2 donne les principales caractéristiques des deux technologies.

Technologie n°1	Technologie n°2
puits p 1.2 $\mu\text{m}$ double métal grille polysilicium LDD	puits p 3 $\mu\text{m}$ double métal double poly

Table 3.2

Pour chacune d'elles, nous donnons dans la table 3.3 d'une part les dimensions du transistor mesuré, d'autre part, les valeurs des paramètres ajustés .

paramètres	unités	technologie 1 canal n	technologie 2 canal n	technologie 2 canal p
W	$\mu\text{m}$	20.	50.	50.
L	$\mu\text{m}$	20.	50.	50.
$T_{\text{ox}}$	nm	25.3	46.	46.
$V_{\text{TO}}$	V	0.884	0.869	-0.986
$\rho$		0.443	0.558	-0.312
$\sigma$	1/V	0.287	0.167	0.237
$\mu_0$	$\text{cm}^2/\text{Vs}$	572.	643.4	218.1
$\theta$	1/V	0.0525	0.04931	0.09394
$\theta_C$	1/V	0.0137	0.009345	0.02879
$V_A$	V	175.	185.	175.
$K_W$		2.307	2.12	2.032
$z_W$		0.6965	0.531	0.525

Table 3.3

Les courbes 3.10 à 3.23 montrent l'excellent accord que permet notre modèle. Dans chaque cas, quel que soit le régime de fonctionnement, l'erreur est inférieure à 3%. Dans le régime de faible inversion, il s'agit bien sûr de l'erreur calculée sur les courbes en échelle semi-logarithmique.

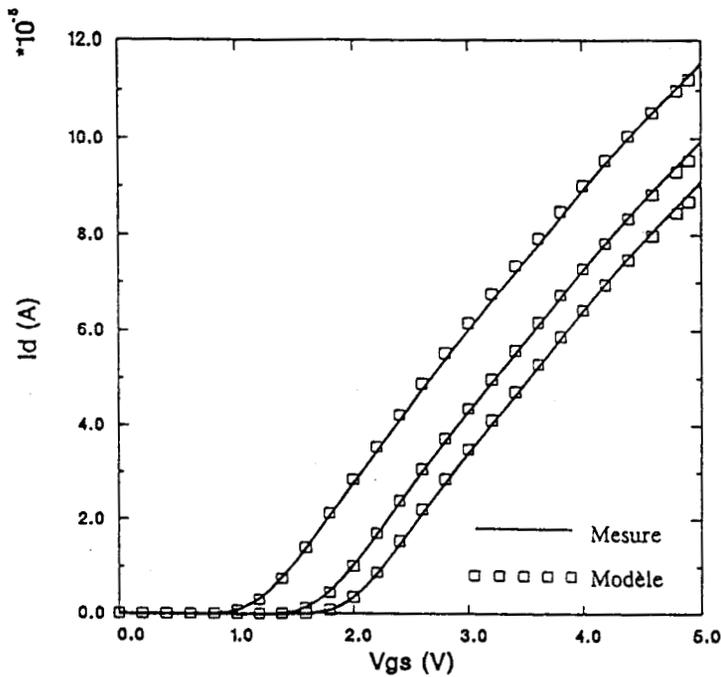


Figure 3.10 : technologie n°1 / canal n  
 $I_d = f(V_{GS}) / V_{DS} = 0.5 \text{ Volt} / V_S = 0., 2., 4. \text{ Volts}$

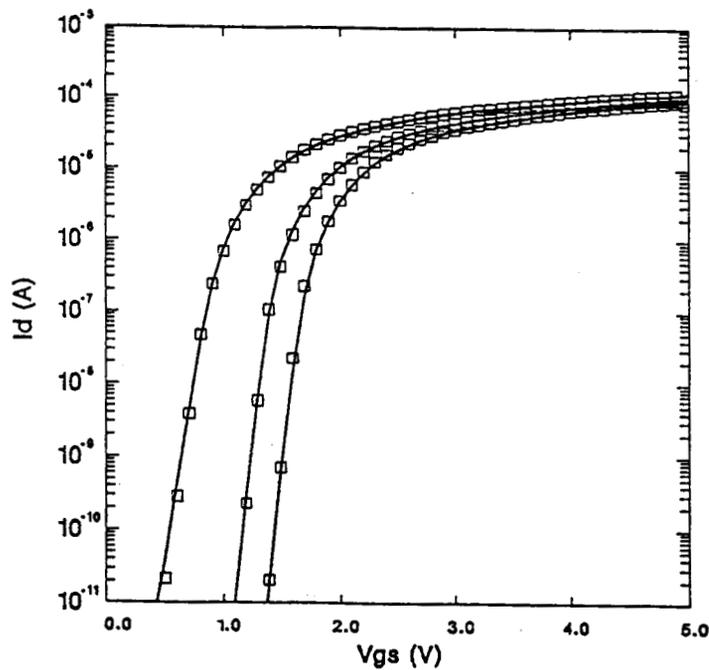


Figure 3.11 : technologie n°1 / canal n  
 $\text{Log}(I_d) = f(V_{GS}) / V_{DS} = 0.5 \text{ Volt} / V_S = 0., 2., 4. \text{ Volts}$

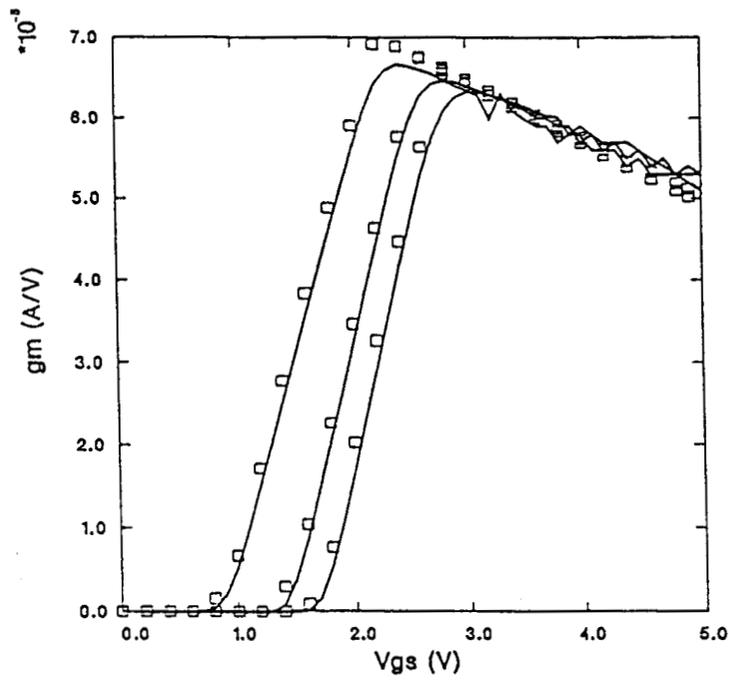


Figure 3.12 : technologie n°1 / canal n  
 $g_m = f(V_{GS}) / V_{DS} = 0.5 \text{ Volt} / V_S = 0., 2., 4. \text{ Volts}$

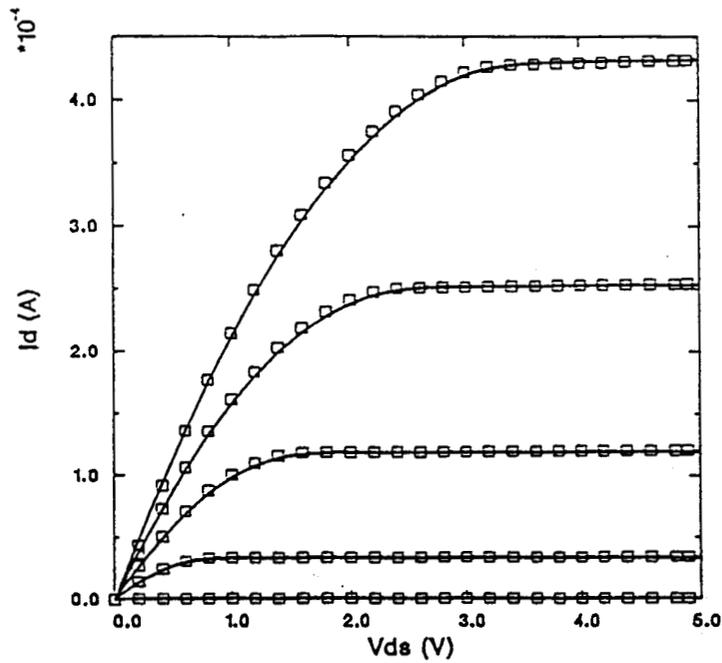


Figure 3.13 : technologie n°1 / canal n  
 $I_d = f(V_{DS}) / V_S = 0 \text{ Volt} / V_{GS} = 1., 2., 3., 4., 5. \text{ Volts}$

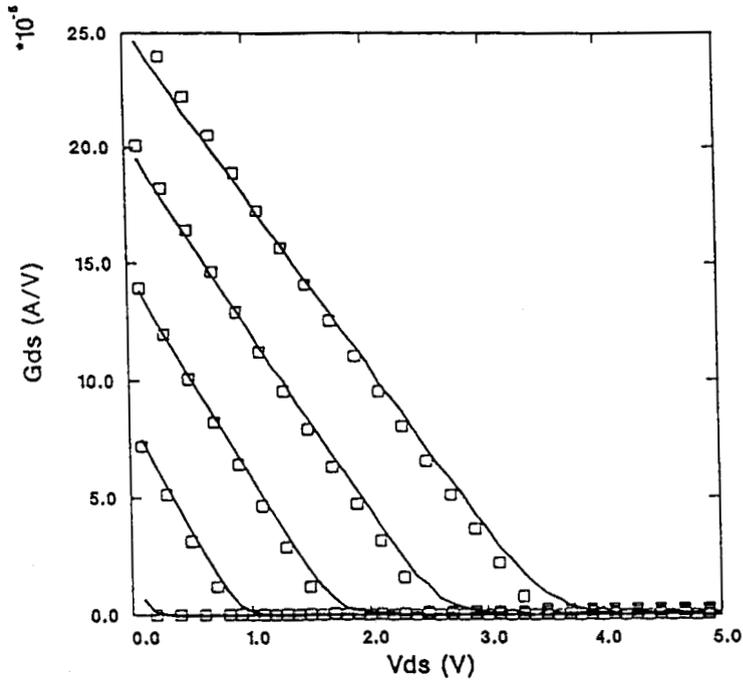


Figure 3.14 : technologie n°1 / canal n  
 $g_{DS} = f(V_{DS}) / V_S = 0 \text{ Volt} / V_{GS} = 1., 2., 3., 4., 5. \text{ Volts}$

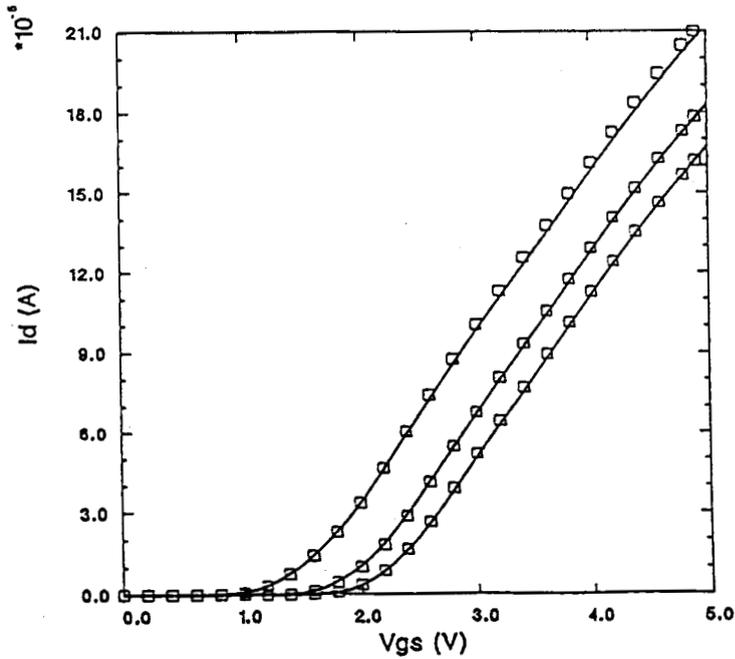


Figure 3.15 : technologie n°1 / canal n  
 $I_d = f(V_{GS}) / V_{DS} = 1. \text{ Volt} / V_S = 0., 2., 4. \text{ Volts}$

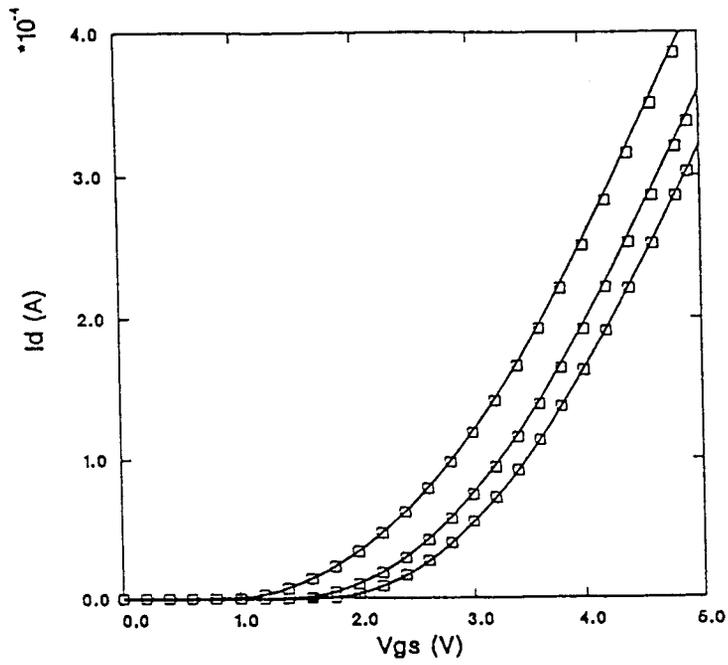


Figure 3.16 : technologie n°1 / canal n  
 $I_d = f(V_{GS}) / V_{DS} = 3. \text{ Volts} / V_S = 0., 2., 4. \text{ Volts}$

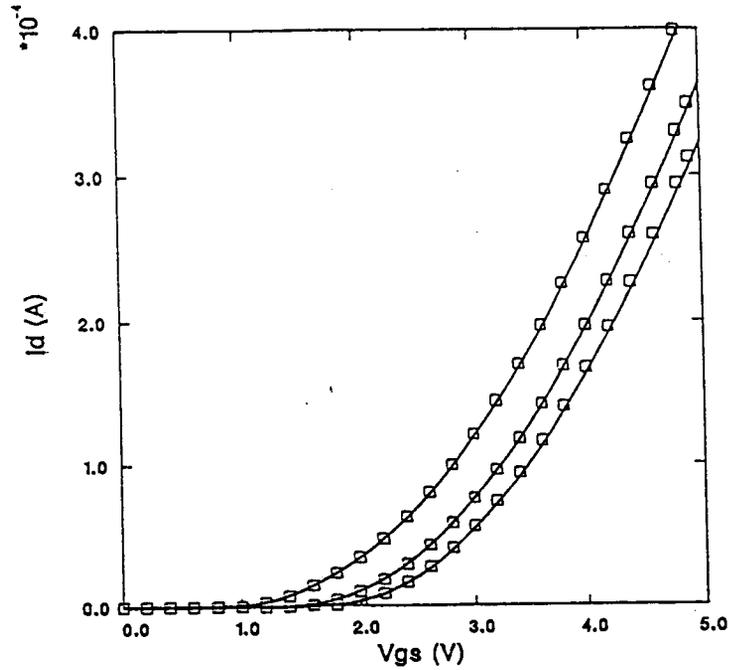


Figure 3.17 : technologie n°1 / canal n  
 $I_d = f(V_{GS}) / V_{DS} = 5. \text{ Volts} / V_S = 0., 2., 4. \text{ Volts}$

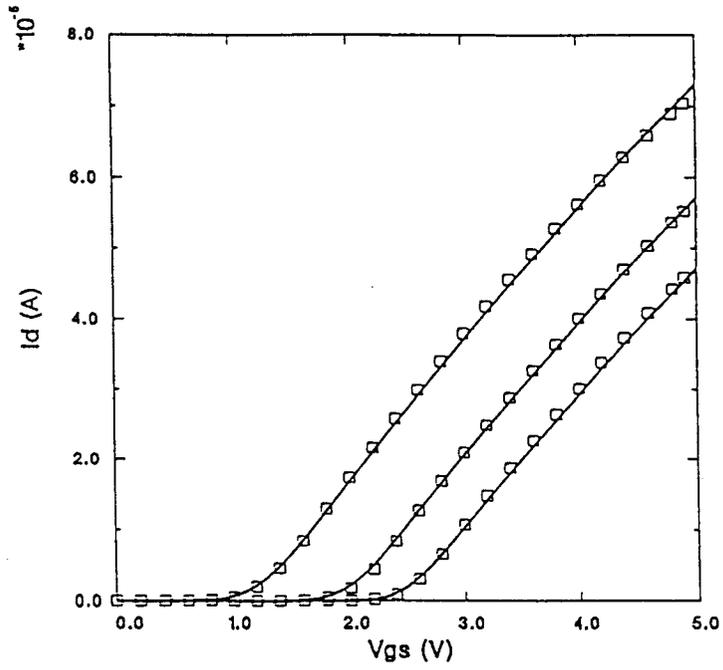


Figure 3.18 : technologie n°2 / canal n  
 $I_d = f(V_{GS}) / V_{DS} = 0.5 \text{ Volt} / V_S = 0., 2., 4. \text{ Volts}$

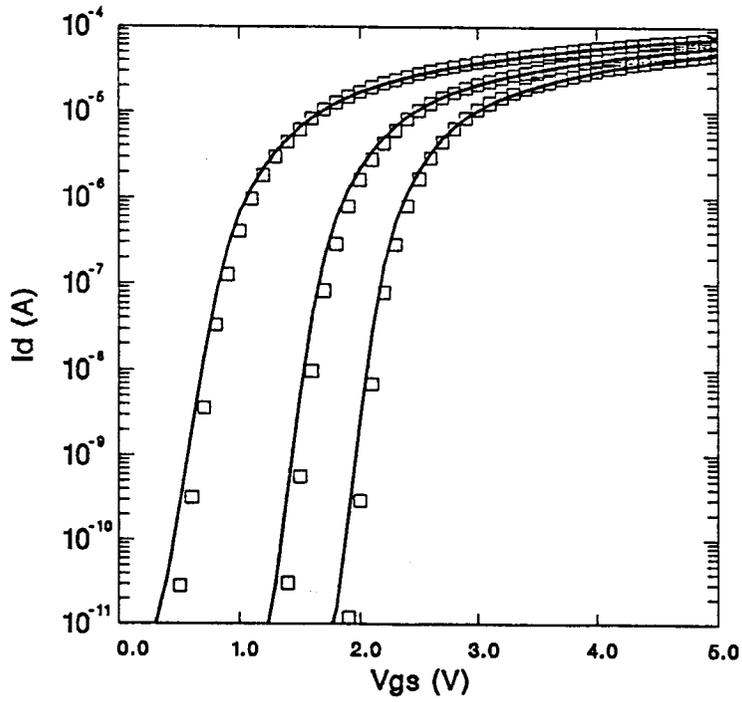


Figure 3.19 : technologie n°2 / canal n  
 $\text{Log}(I_d) = f(V_{GS}) / V_{DS} = 0.5 \text{ Volt} / V_S = 0., 2., 4. \text{ Volts}$

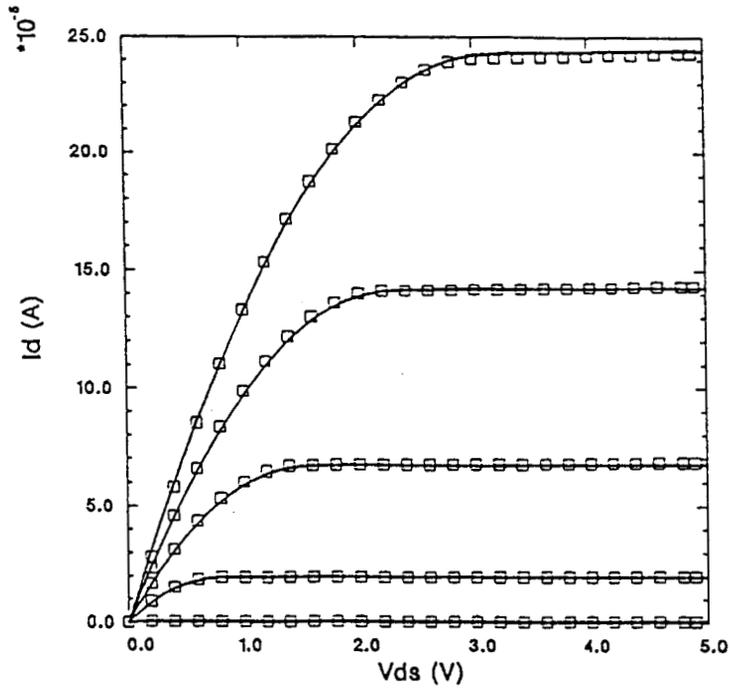


Figure 3.20 : technologie n°2 / canal n  
 $I_d = f(V_{DS}) / V_S = 0 \text{ Volt} / V_{GS} = 1., 2., 3., 4., 5. \text{ Volts}$

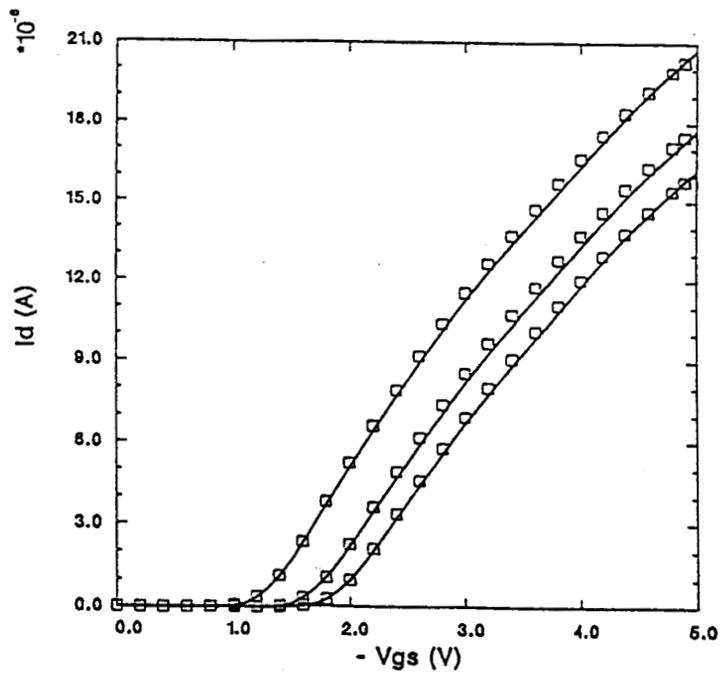


Figure 3.21 : technologie n°2 / canal p  
 $I_d = f(-V_{GS}) / -V_{DS} = 0.5 \text{ Volt} / -V_S = 0., 2., 4. \text{ Volts}$

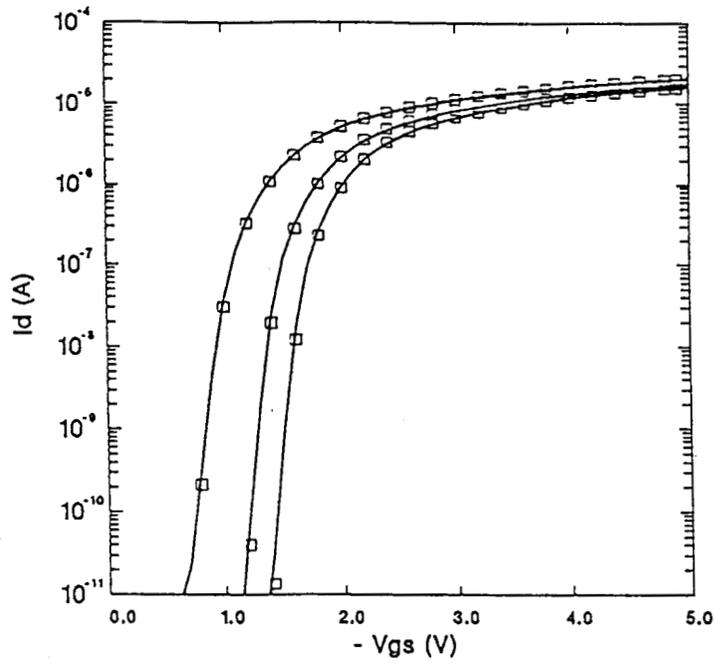


Figure 3.22 : technologie n<sup>2</sup> / canal p  
 $\text{Log}(I_d) = f(-V_{GS}) / -V_{DS} = 0.5 \text{ Volt} / -V_S = 0., 2., 4. \text{ Volts}$

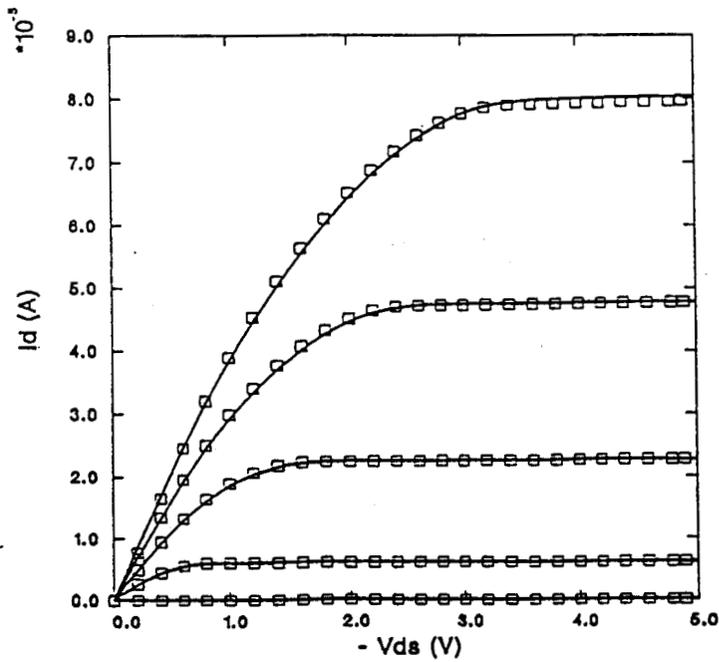


Figure 3.23 : technologie n<sup>2</sup> / canal p  
 $I_d = f(-V_{DS}) / -V_S = 0 \text{ Volt} / -V_{GS} = 1., 2., 3., 4., 5. \text{ Volts}$

## 5. LIMITATIONS DU MODELE

Jusqu'à maintenant, nous avons supposé que le canal du transistor était suffisamment long et large pour pouvoir négliger certains effets secondaires. Ce qui revient à ne considérer que la composante selon l'axe transversal  $x$ , et donc à n'effectuer une analyse qu'à une seule dimension en utilisant l'approximation du canal graduel. Notre but à présent, n'est pas de modéliser les effets liés à la réduction de la géométrie du transistor, mais plutôt de considérer, dans ce domaine, ce que sont les limites de notre modèle.

Dans la technologie n°2 présentée plus haut, nous avons pu mesurer des transistors canal n de largeur  $50 \mu\text{m}$  et de longueur  $50 \mu\text{m}$ ,  $6 \mu\text{m}$ ,  $4 \mu\text{m}$  et  $3 \mu\text{m}$ . Notre modèle étant basé sur une correcte évaluation de la tension de seuil en fonction de la polarisation source/substrat, nous en présentons la mesure sur la figure 3.24, pour les 4 longueurs de grille. La figure met en évidence la réduction de la tension de seuil lorsque la longueur du canal diminue. Comme cela est souvent proposé dans la littérature, l'idée de "partage de charges" peut justifier ce phénomène : lorsque  $L$  devient petit, de l'ordre du micron, la charge de la zone déplétée sous la grille n'est plus seulement contrôlée par la grille elle-même, mais aussi par les zones diffusées de source et de drain (Figure 3.25 - d'après Tsividis [3.4]).

Plusieurs méthodes ont été proposées, qui permettent de calculer l'écart de tension de seuil dû à la diminution de la longueur de canal [3.4].

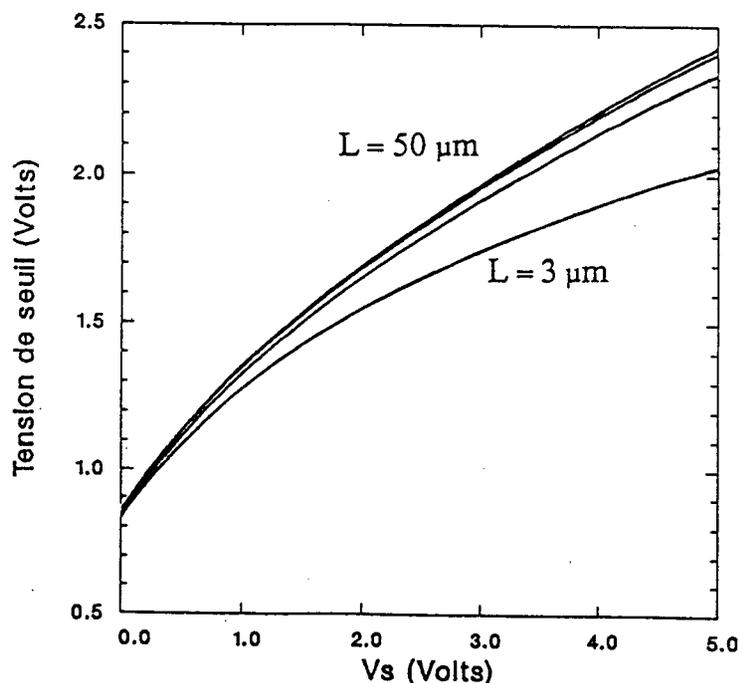
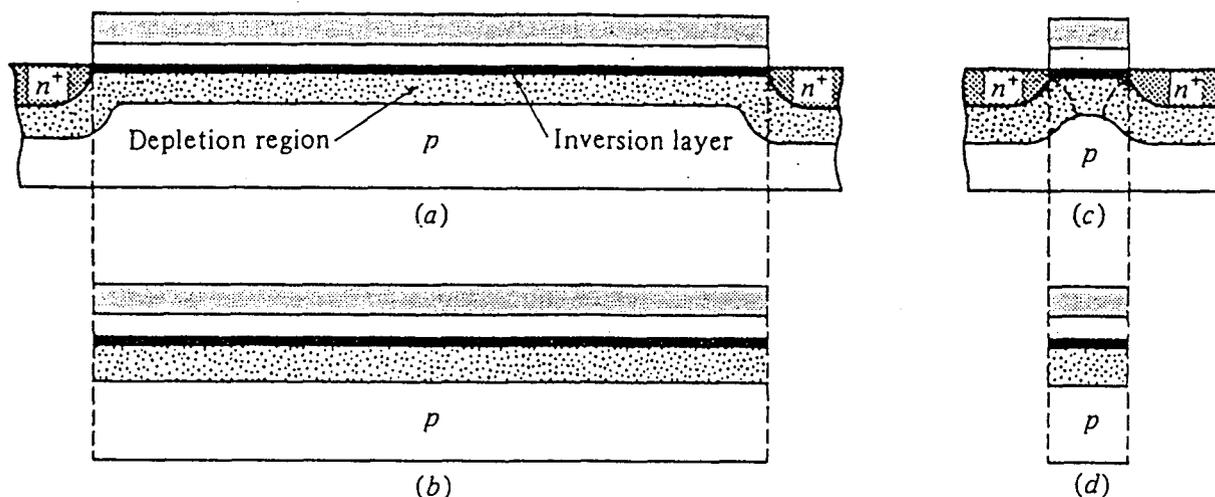


Figure 3.24 : technologie n°2 / canal n  
évolution de la tension de seuil en fonction de la polarisation source/substrat  
pour 4 longueurs de canal



**Figure 3.25**  
 (a) transistor canal long  
 (b) le canal de (a) en négligeant les effets de bords  
 (c) transistor canal court  
 (d) le canal de (c) en négligeant les effets de bords  
 d'après Tsividis [3.4]

Nous préférons, quant à nous, ajuster un jeu de paramètres pour chaque taille de transistor. Ainsi, nous n'avons pas à établir la dépendance géométrique de chacun des paramètres.

Notre modèle de calcul de la tension de seuil (3.1) le permet facilement; au regard des courbes mesurées, il suffit d'ajuster le paramètre  $\sigma$ . On rappelle que le rapport  $\rho/\sigma$  traduit l'écart de tension de seuil par rapport à  $V_{TO}$  pour de grandes valeurs de  $V_S$ . La table 3.4 donne les valeurs des paramètres ajustés; les courbes 3.26 à 3.28 en montrent le bon ajustement.

W	50 $\mu\text{m}$			
V <sub>TO</sub>	0.869 Volts			
$\rho$	0.558			
L	50 $\mu\text{m}$	6 $\mu\text{m}$	4 $\mu\text{m}$	3 $\mu\text{m}$
$\sigma$	0.167 V <sup>-1</sup>	0.172 V <sup>-1</sup>	0.191 V <sup>-1</sup>	0.296 V <sup>-1</sup>

Table 3.4

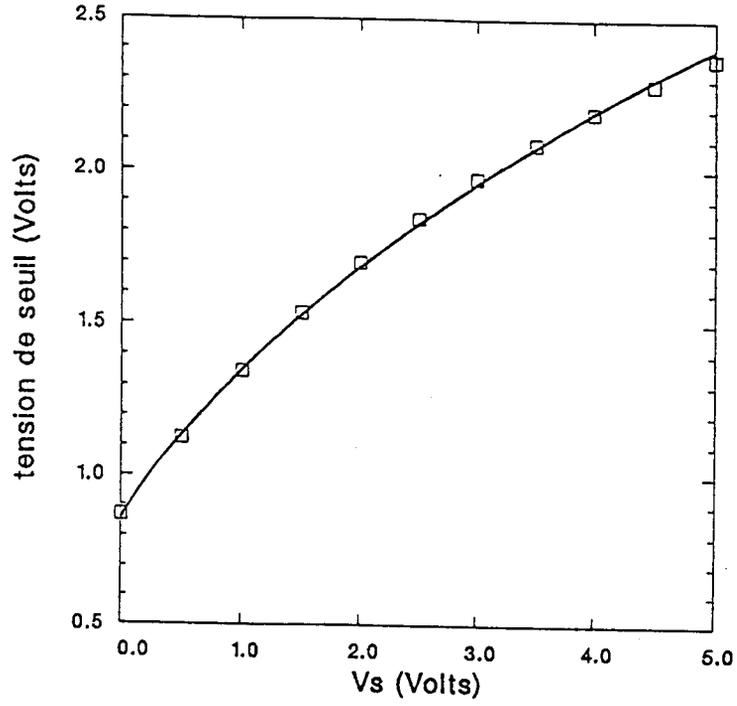


Figure 3.26 : technologie n°2 / canal n  
ajustement de la tension de seuil  
L = 6 microns

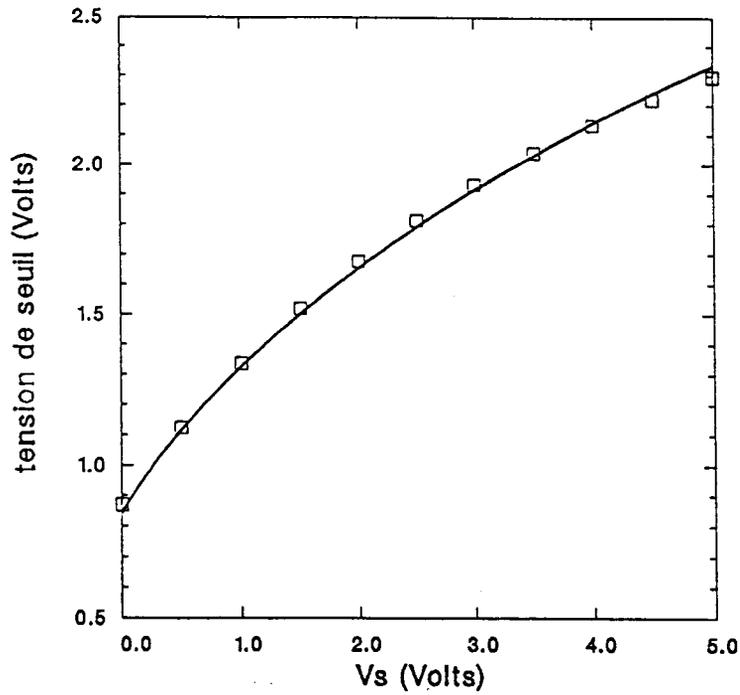
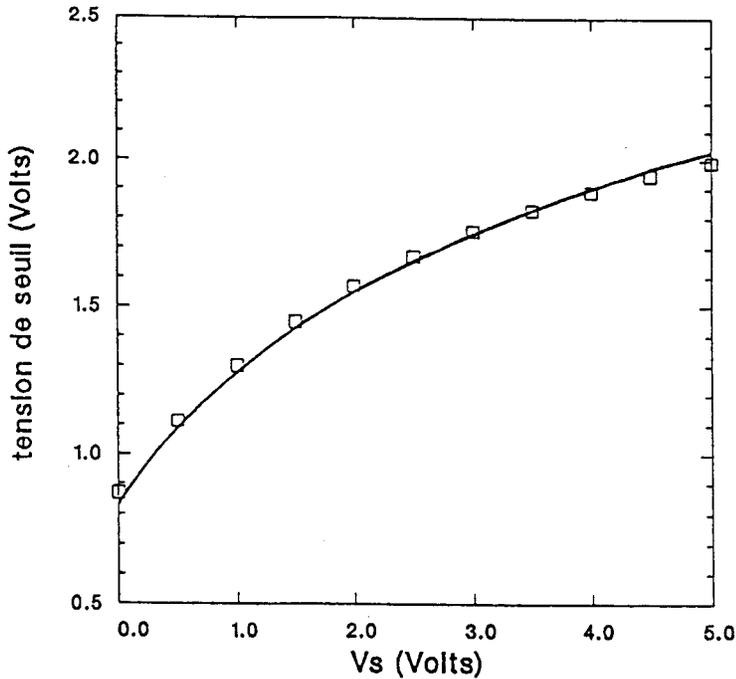


Figure 3.27 : technologie n°2 / canal n  
ajustement de la tension de seuil  
L = 4 microns



**Figure 3.28 : technologie n°2 / canal n**  
**ajustement de la tension de seuil**  
**L = 3 microns**

Le bon accord obtenu valide encore notre modèle de calcul de la tension de seuil.

Pour le calcul du courant, les figures (3.29), (3.30) et (3.31) montrent que notre modèle permet un ajustement satisfaisant jusqu'à des longueurs de canal de 6 microns. En particulier, la figure (3.30) en échelle semi-logarithmique montre la bonne modélisation du courant de faible inversion et de l'effet de la concentration non uniforme.

Pour des transistors plus petits, les effets canaux courts deviennent importants, particulièrement en régime de saturation. Toutefois le régime linéaire peut encore être ajusté avec une précision correcte, ce qu'illustre la figure (3.32) pour un canal de 4 microns.

La table 3.5 donne les valeurs des paramètres pour les ajustements des figures (3.29) à (3.32).

W	μm	50.	50.
L	μm	6.	4.
L <sub>D</sub>	μm	0.603	0.08424
T <sub>ox</sub>	nm	46.	46.
V <sub>TO</sub>	V	0.869	0.869
ρ		0.558	0.558
σ	V <sup>-1</sup>	0.172	0.191
μ <sub>0</sub>	cm <sup>2</sup> /Vs	658.4	675.6
θ		0.0631	-.0229
θ <sub>C</sub>		-0.0249	0.004799
V <sub>A</sub>	V	81.	52.
k <sub>W</sub>		1.271	1.570
z <sub>W</sub>		0.385	0.490

Table 3.5

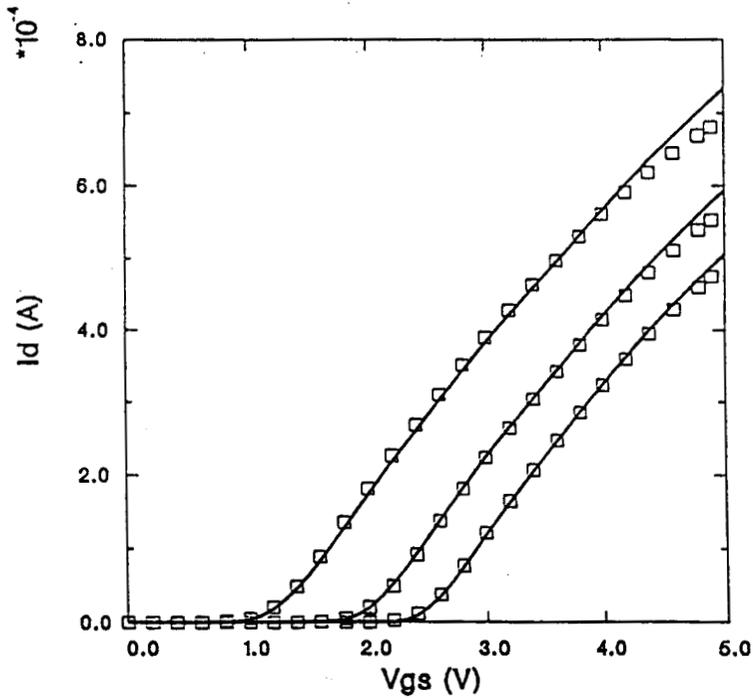


Figure 3.29 : technologie n<sup>2</sup> / canal n  
 $I_d = f(V_{GS}) / V_{DS} = 0.5 \text{ Volt} / V_S = 0., 2., 4. \text{ Volts}$   
 $L = 6 \text{ microns}$

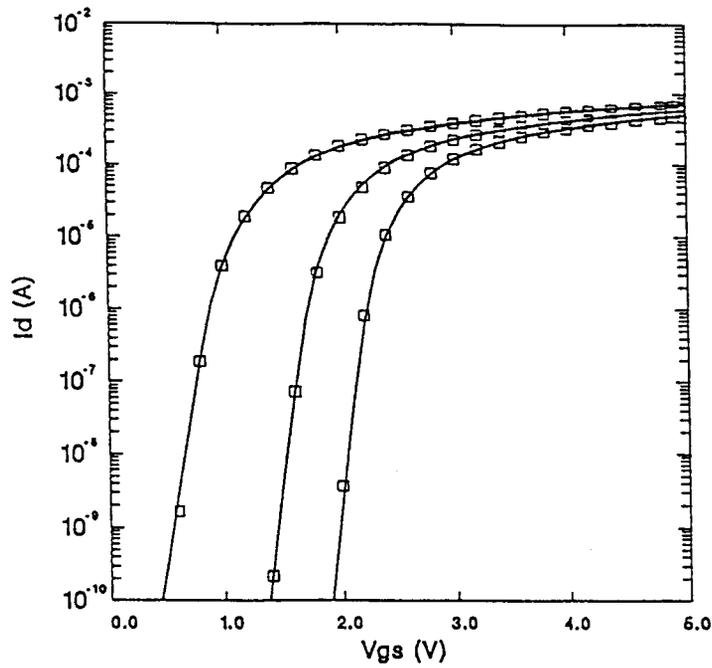


Figure 3.30 : technologie n<sup>2</sup> / canal n  
 $\text{Log}(I_d) = f(V_{GS}) / V_{DS} = 0.5 \text{ Volt} / V_S = 0., 2., 4. \text{ Volts}$   
 $L = 6 \text{ microns}$

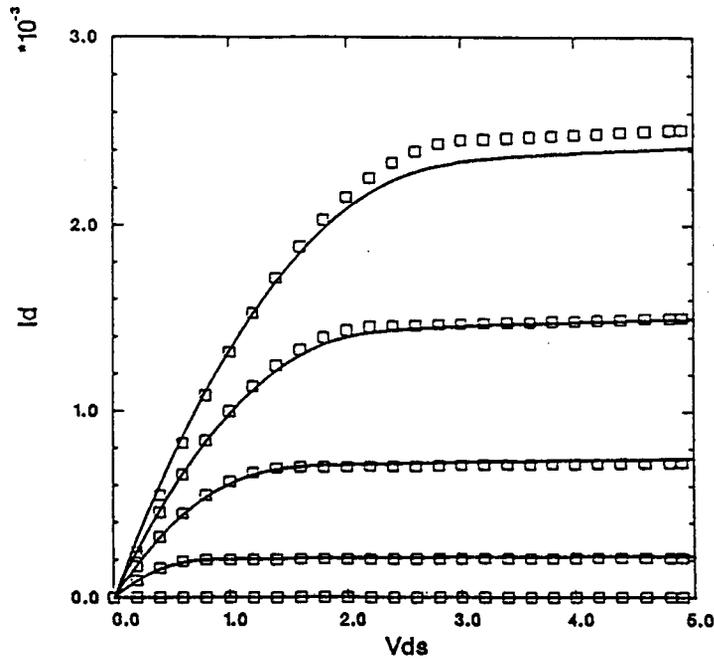


Figure 3.31 : technologie n<sup>2</sup> / canal n  
 $\text{Log}(I_d) = f(V_{DS}) / V_S = 0. \text{ Volt} / V_{GS} = 1., 2., 3., 4., 5. \text{ Volts}$   
 $L = 6 \text{ microns}$

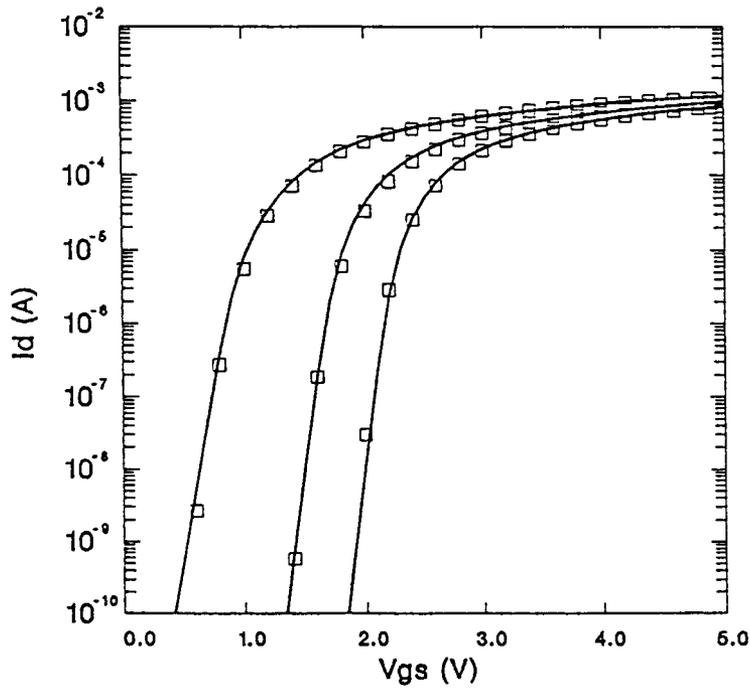


Figure 3.32 : technologie n°2 / canal n  
 $\text{Log}(I_d) = f(V_{GS}) / V_{DS} = 0.5 \text{ Volt} / V_S = 0., 2., 4. \text{ Volts}$   
 $L = 4 \text{ microns}$

Ces dernières courbes ne remettent pas en cause la validité de notre modèle de concentration non uniforme, et l'on peut penser que les méthodes classiquement utilisées pour caractériser les effets bi-dimensionnels pourront continuer à s'appliquer à des substrats de ce type...

## 6. CONCLUSION

Le modèle que nous venons de présenter offre de nombreux avantages. Outre le nombre minimal de paramètres qui le caractérisent, il permet un passage continu du régime de faible inversion au régime de forte inversion. L'équation empirique qui modélise la tension de seuil est universelle et s'applique donc à tout type de transistors. C'est elle qui contient toutes les informations relatives à la non uniformité éventuelle de son substrat.

Pour une analyse statique, toutes ces qualités permettent une réduction des temps de calcul de 70 pour-cent par rapport au modèle niveau 2 implanté dans la version 2G6 de SPICE.

## REFERENCES POUR LE CHAPITRE 3

- [3.1] G.T. Wright  
"Physical and CAD Models for the Implanted-Channel VLSI MOSFET"  
IEEE Trans. Electron Devices, vol. ED-34, pp. 823-833, 1987
- [3.2] J.A. Van Nielen and O.W. Memelink  
"Influence of the Substrate upon the DC Characteristics of MOS Transistors"  
Philips Research Reports, Vol. 22, pp 55-71, 1967
- [3.3] P. Antognetti and G. Massobrio  
"Semiconductor Device Modeling with SPICE"  
McGraw-Hill Book Company, New York, 1988
- [3.4] Y.P. Tsividis  
"Operation and modeling of the MOS transistor"  
McGraw-Hill Book Company, New York, 1987
- [3.5] Y.A. El-Mansy and A.R. Boothroyd  
"A simple two-dimensional model for IGFET operation in the saturation region"  
IEEE Trans. Electron Devices, vol. ED-24, pp. 254-262, 1977
- [3.6] H. Shichman and D.A. Hodges  
"Modeling and Simulation of insulated-gate field-effect transistor switching circuits"  
IEEE Journal of Solid-State Circuits, vol. SC-3, pp. 285-289, 1968
- [3.7] D. Frohman-Bentchkowsky and A.S. Grove  
"Conductance of MOS transistors in saturation"  
IEEE Trans. Electron Devices, vol. ED-16, pp. 108-113, 1969
- [3.8] G. Merckel , J. Borel and N.Z. Cupcea  
"An accurate large-signal MOS Transistor model for use in computer-aided design"  
IEEE Trans. Electron Devices, vol. ED-19, pp. 681-690, 1972
- [3.9] M. El Nokali and H. Miranda  
"A simple model for MOS transistor in saturation"  
Solid State Electronics, vol 29, pp 591-596, 1986
- [3.10] S. Liu and L.W Nagel  
"Small Signal MOSFET models for Analog Circuit Design"  
IEEE Journal of Solid-State Circuits, vol. SC-17, pp. 983-998, 1982

- [3.11] T.J. Krutsick, M.H. White, H.S. Wong and R.V. Booth  
"An Improved Method of MOSFET Modeling and Parameter Extraction"  
IEEE Trans. Electron Devices, vol. ED-34, pp. 1676-1680, 1987
- [3.12] J.S. Kang, D.K. Schroder and A.R. Alvarez  
"Effective and Field-Effect Mobilities in Si MOSFETs"  
Solid State Electronics, vol 32, pp 679-681, 1989
- [3.13] H.C. de Graaf and F.M. Klaassen  
"Compact Transistor Modeling for Circuit Design"  
Springer-Verlag Wien New York, 1989
- [3.14] S.M. Sze  
"Physics of Semiconductor Devices"  
John Wiley and Sons, New York, 1981
- [3.15] R.J. van Overstraten, G.J. Declerck and P.A. Muls  
"Theory of the MOS Transistor in Weak Inversion -  
New Method to Determine the Number of Surface States"  
IEEE Trans. Electron Devices, vol. ED-22, pp. 282-288, 1975
- [3.16] J.R. Brews  
"Subthreshold Behavior of Uniformly and Nonuniformly Doped Long-Channel  
MOSFET"  
IEEE Trans. Electron Devices, vol. ED-26, pp. 1282-1291, 1979
- [3.17] R.M. Swanson and J.D. Meindl  
"Ion Implanted Complementary MOS Transistor in Low-Voltage Circuits"  
IEEE Journal of Solid-State Circuits, vol. SC-14, 1979
- [3.18] P. Antognetti, D. Caviglia and E. Profumo  
"CAD Model for Threshold and Subthreshold Conduction in MOSFET's"  
IEEE Journal of Solid-State Circuits, vol. SC-17, 1982
- [3.19] A. Silburt, A. Boothroyd and M. Digiovanni  
"Automated Parameter Extraction and Modeling of the MOSFET Below  
Threshold"  
IEEE Trans. Computer-Aided Design, vol. CAD-7, pp. 484-488, 1988
- [3.20] E.A. Vittoz  
"MOS transistor"  
Intensive Summer Course on CMOS VLSI Design, Analog & Digital  
Lausanne (EPFL), Switzerland, September 1988

[3.21] A.H.-C. Fung

"A Subthreshold Conduction Model for BSIM"

Memorandum n° UCB/ERL M85/22, 20 March 1985

[3.22] J.P. Bardyn

"Amplificateurs CMOS Faible Bruit pour applications SONAR"

Thèse de doctorat, Université des Sciences et Techniques de Lille Flandres-Artois, 1990

[3.23] V. Altschul and Y. Shacham-Diamand

"Modeling of the MOSFET Inversion Charge and Drain Current in Moderate Inversion"

IEEE Trans. Electron Devices, vol. ED-37, pp. 1909-1915, 1990

# **CHAPITRE 4**

## **EVALUATION DES CHARGES DANS LE TRANSISTOR M.O.S.**

**ET**

**MODELE PETIT SIGNAL DE SA  
PARTIE INTRINSEQUE**

## 1. INTRODUCTION

Dans les chapitres précédents, nous avons déterminé les caractéristiques statiques d'un transistor M.O.S. long et large. Nous avons donné les équations du courant drain et de ses dérivées lorsque les tensions à ses bornes restaient constantes dans le temps.

Nous nous proposons maintenant d'étudier son comportement lorsque la fréquence de ces signaux augmentent. Cela va entraîner une variation des charges en présence dans le transistor. Dans un premier temps, nous procéderons à l'évaluation de ces charges en nous aidant de l'approximation quasi-statique.

Parler de régime quasi-statique revient à considérer que les variations, dans le temps, des tensions aux bornes du transistor sont suffisamment lentes; de sorte que les variations de charges qui en résultent sont les mêmes que celles qui pourraient être observées entre deux états statiques successifs, séparés par les mêmes variations de tension.

Les équations obtenues pour les charges nous permettront, après dérivation, de calculer ensuite les capacités équivalentes du modèle petit signal.

Nous ne considérons dans ce chapitre que la partie intrinsèque du transistor; c'est à dire la portion comprise entre les zones diffusées définissant les zones de source et de drain (Figure 4.1).

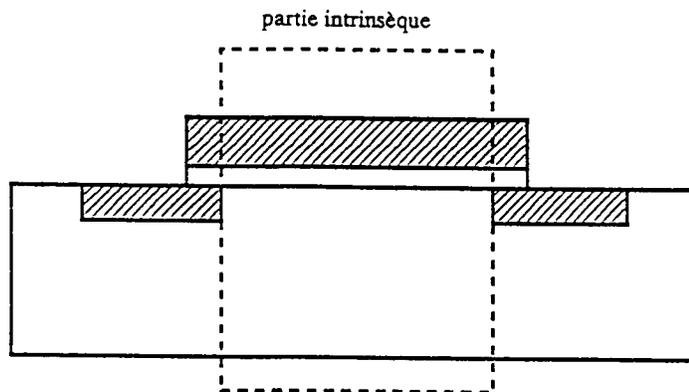


Figure 4.1 : partie intrinsèque du transistor MOS

La partie extrinsèque sera responsable des effets parasites. Nous ne l'aborderons pas ici. L'approche classique qui est faite dans SPICE [4.1] reste applicable.

## 2. EVALUATION DES CHARGES

### 2.1 Evaluation des charges en régime quasi-statique

La figure 4.2 permet de repérer les charges stockées dans la partie intrinsèque du transistor, si celui-ci est piloté par les 4 tensions continues  $V_D$ ,  $V_G$ ,  $V_B$  et  $V_S$ , que nous référençons arbitrairement à la masse.

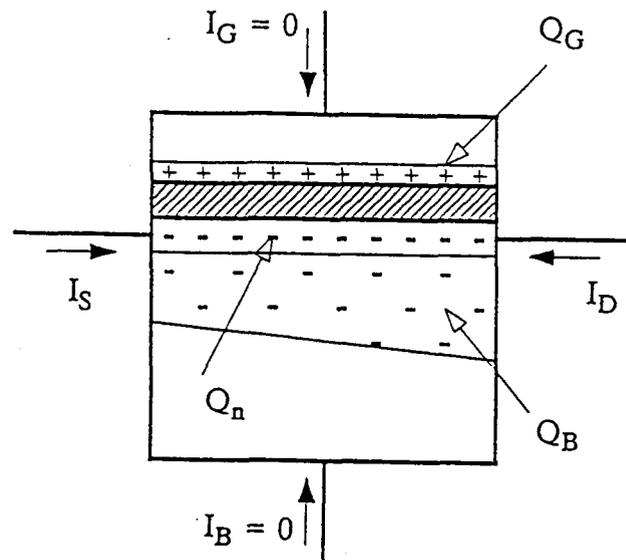


Figure 4.2 : charges présentes dans la partie intrinsèque du transistor MOS

Selon une convention classique, les quatre courants continus  $I_D$ ,  $I_G$ ,  $I_B$  et  $I_S$  sont choisis comme entrant dans le composant. Nous avons vu que le courant dans le transistor correspondait à un transport de porteurs dans la couche d'inversion, de la source vers le drain, de sorte que :

$$I_D = - I_S$$

$I_D$  pourra bien sûr être calculé à l'aide de l'équation (3.26).

Si nous négligeons les très faibles courants de fuite à travers l'oxyde et la zone de déplétion, nous aurons :

$$I_G = 0$$

$$I_B = 0$$

Dans les chapitres précédents, nous avons déjà évoqué les charges par unité de surface, de la zone de déplétion  $Q'_B$  (3.3) et de la couche d'inversion  $Q'_n$  (2.18). Ces quantités dépendent en général de la position "y" le long du canal. Les charges totales correspondantes seront déterminées par intégration de la source au drain, du produit largeur  $W$  par charge par unité de surface  $Q'_x$ . Ce qui conduit aux expressions suivantes :

$$Q_n = W \int_0^L Q'_n dy \quad (4.1)$$

$$Q_B = W \int_0^L Q'_B dy \quad (4.2)$$

En négligeant la charge des états d'interface, l'équation de neutralité s'écrit :

$$Q_G = - (Q_n + Q_B) \quad (4.3)$$

$Q_G$  et  $Q_B$  peuvent être considérées comme des charges stockées dans le composant.  $Q_n$  est due à la présence de charges dans la couche d'inversion. Dans le cas d'un transistor de type n, les électrons traversent le transistor de la source vers le drain sans être réellement stockés.  $Q_n$  est une représentation de leur charge à un instant donné.

Compte tenu de l'approximation quasi-statique, comme les charges  $Q_n$ ,  $Q_G$  et  $Q_B$  peuvent être exprimées en fonction des quatre tensions  $V_D$ ,  $V_G$ ,  $V_B$  et  $V_S$  de la façon suivante :

$$Q_n = f_n(V_D, V_G, V_B, V_S) \quad (4.4)$$

$$Q_G = f_G(V_D, V_G, V_B, V_S) \quad (4.5)$$

$$Q_B = f_B(V_D, V_G, V_B, V_S) \quad (4.6)$$

Nous pouvons poser :

$$q_n(t) = f_n(v_D(t), v_G(t), v_B(t), v_S(t)) \quad (4.7)$$

$$q_G(t) = f_G(v_D(t), v_G(t), v_B(t), v_S(t)) \quad (4.8)$$

$$q_B(t) = f_B(v_D(t), v_G(t), v_B(t), v_S(t)) \quad (4.9)$$

avec :

$$V_D = v_D(t)$$

$$V_G = v_G(t)$$

$$V_B = v_B(t)$$

$$V_S = v_S(t)$$

Ces équations vont permettre le calcul des courants créés par les variations de charges dans le transistor. Puisque nous négligeons les courants de fuite par l'oxyde et la zone de déplétion, seule la connaissance des variations des charges  $q_G$  et  $q_B$  est nécessaire pour le calcul des courants de grille et de substrat :

$$i_G(t) = \frac{dq_G}{dt} \quad (4.10)$$

$$i_B(t) = \frac{dq_B}{dt} \quad (4.11)$$

La variation de charge de la couche d'inversion est quant à elle équivalente à la somme des courants de source et de drain :

$$i_D(t) + i_S(t) = \frac{dq_n}{dt} \quad (4.12)$$

Les courants  $i_D(t)$  et  $i_S(t)$  peuvent être attribués chacun à une variation d'une fraction de la charge  $q_n(t)$ . Nous pouvons ainsi réécrire l'équation (4.12) :

$$\frac{dq_n}{dt} = \frac{dq_D}{dt} + \frac{dq_S}{dt} \quad (4.13)$$

$q_D$  et  $q_S$  peuvent être déterminées en utilisant le modèle proposé par Ward [4.2], basé sur la distribution des charges dans la structure M.O.S. :

$$Q_D = W \int_0^L \frac{y}{L} Q'_n dy \quad (4.14)$$

$$Q_S = W \int_0^L \left(1 - \frac{y}{L}\right) Q'_n dy \quad (4.15)$$

## 2.2 calcul des charges à l'aide de notre modèle

### 2.2.1 régime de forte inversion

Les expressions des charges par unité de surface (2.18) et (3.3) ne sont pas connues en fonction de la variable "y" qui apparaît dans les intégrales du calcul des charges totales (4.1) et (4.2), mais en fonction du potentiel le long du canal. Il est donc nécessaire de procéder à un changement de variable. En dérivant l'équation (3.7), nous pouvons poser :

$$dy = - \frac{\mu W}{I_D} Q'_n dV \quad (4.16)$$

où V représente l'évolution du potentiel de la source au drain,  $\mu$  est la mobilité, W la largeur du canal,  $I_D$  le courant drain linéaire (3.11) ou saturé (3.13), calculé en régime de forte inversion.

Si  $V_S$  est le potentiel en  $y = 0$ , et  $V_D$  le potentiel en  $y = L$ , les équations (4.1), (4.2), (4.14) et (4.15) peuvent s'écrire :

$$Q_n = - \frac{\mu W^2}{I_d} \int_{V_S}^{V_D} Q'_n{}^2 dV \quad (4.17)$$

$$Q_B = - \frac{\mu W^2}{I_d} \int_{V_S}^{V_D} Q'_B Q'_n dV \quad (4.18)$$

$$Q_D = - \frac{\mu W^2}{I_d} \int_{V_S}^{V_D} \frac{x}{L} Q'_n{}^2 dV \quad (4.19)$$

$$Q_S = Q_n - Q_D \quad (4.20)$$

avec :

$$y = - \frac{\mu W}{I_d} \int_{V_S}^V Q'_n dV \quad (4.21)$$

Ces expressions valables en régime linéaire peuvent facilement être adaptées au régime de saturation en remplaçant  $V_D$  par  $V_P$  (3.10) la tension de pincement.

Pour le transistor canal n de  $20\ \mu\text{m}$  sur  $20\ \mu\text{m}$  ayant un substrat dont le profil de dopage correspond au profil de la figure 2.8 et dont les paramètres ont été donnés dans la table 3.3, nous avons tracé sur la figure 4.3, l'évolution de  $Q_n$ ,  $Q_B$ ,  $Q_D$  et  $Q_S$  en fonction de  $V_{DS}$ .

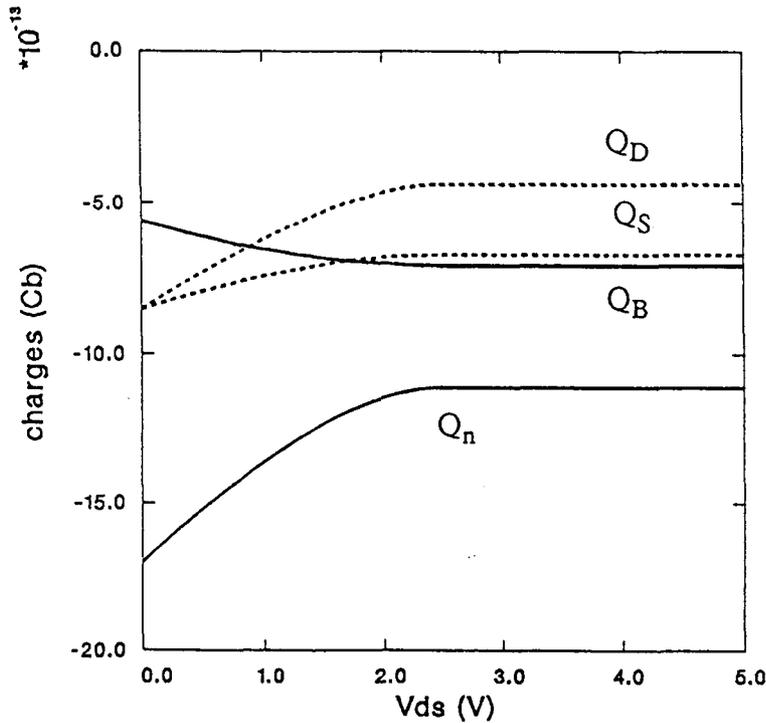


Figure 4.3 : évolution de  $Q_n$ ,  $Q_B$ ,  $Q_S$  et  $Q_D$  en fonction de  $V_{DS}$   
 $V_S = 0. \text{ V}$ ;  $V_{GS} = 4. \text{ V}$

Il est intéressant de constater que la répartition entre  $Q_D$  et  $Q_S$ , de la charge totale  $Q_n$  dans le canal, est conforme à ce que suggère Tsividis [4.3] (Figure 4.4). Si nous traçons (Figure 4.5) l'évolution en fonction de  $V_{DS}$  des rapports  $Q_n/Q_n(V_{DS}=0)$ ,  $Q_D/Q_n(V_{DS}=0)$  et  $Q_S/Q_n(V_{DS}=0)$  nous retrouvons exactement les mêmes tendances, avec une équirépartition quand  $V_{DS} = 0$ , et un rapport 2/5 côté drain, 3/5 côté source en régime de saturation.

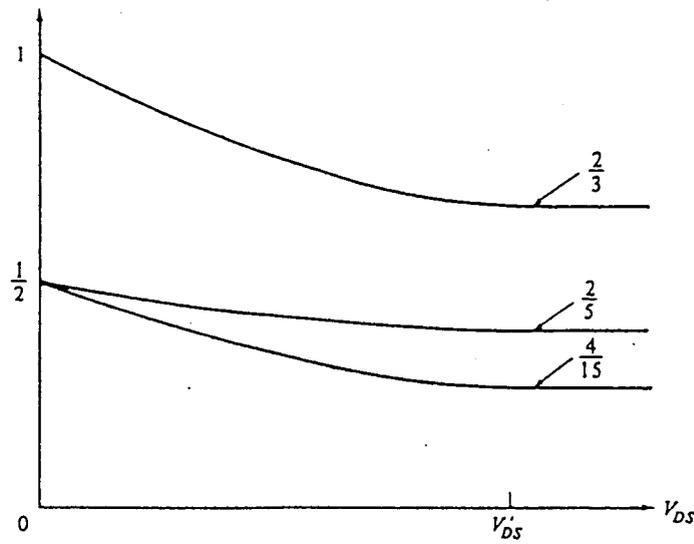


Figure 4.4 : évolution de  $Q_n/Q_n(0)$ ,  $Q_s/Q_n(0)$  et  $Q_d/Q_n(0)$  en fonction de  $V_{DS}$  d'après Tsividis [4.3]

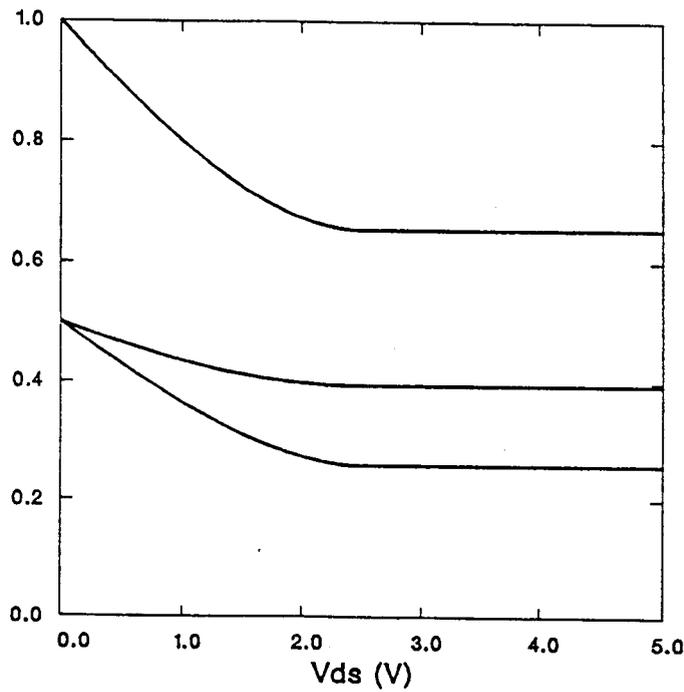


Figure 4.5 : évolution de  $Q_n/Q_n(0)$ ,  $Q_s/Q_n(0)$  et  $Q_d/Q_n(0)$  en fonction de  $V_{DS}$  d'après la figure 4.3

### 2.2.2 régime de faible inversion

En régime de faible inversion, le calcul des charges est beaucoup plus simple. Au premier ordre, et sans que l'erreur commise soit préjudiciable, la charge totale dans le canal peut être négligée :

$$Q_n = 0 \quad (4.22)$$

et par conséquent :

$$Q_D = 0 \quad (4.23)$$

$$Q_S = 0 \quad (4.24)$$

En ce qui concerne la charge de déplétion, qui sera donc la seule à intervenir, nous pouvons réécrire l'équation (2.9) reliant la tension de grille du transistor au potentiel de surface :

$$V_G = V_{FB} + \psi_s - \frac{Q'_B}{C'_{ox}} \quad (4.25)$$

Nous avons vu précédemment (Figure 3.5) qu'en faible inversion le potentiel de surface était proportionnel à la tension de pincement  $V_P$ . Nous pouvons donc établir pour la charge de déplétion :

$$Q'_B = - C'_{ox} (V_G - V_{FB} - V_P - \psi_{s0}) \quad (4.26)$$

et utiliser cette relation dans l'intégrale (4.18).

Nous sommes donc maintenant capable de tracer  $Q_B$ ,  $Q_n$ ,  $Q_D$  et  $Q_S$  en fonction de  $V_{GS}$ ; c'est ce qu'illustre la figure 4.6.

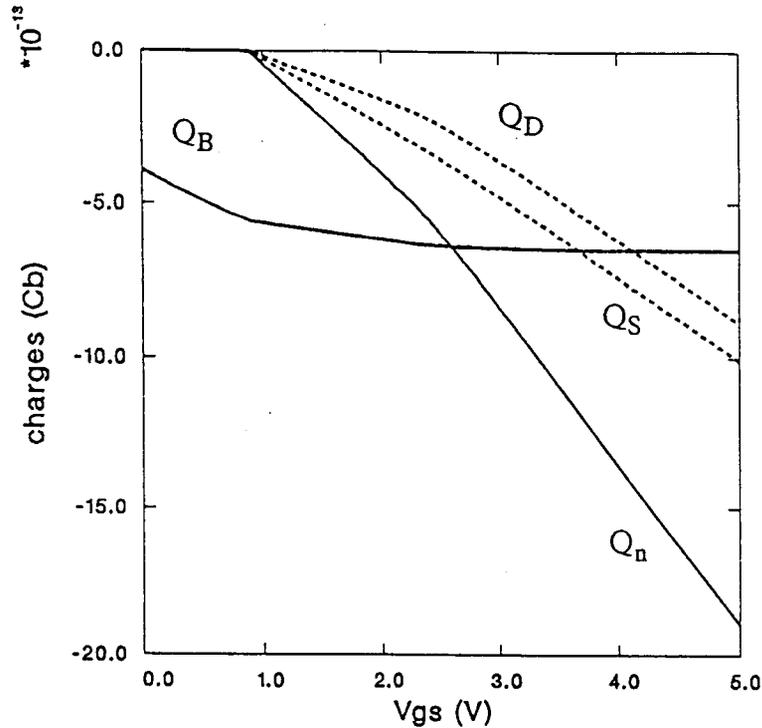


Figure 4.6 : évolution de Q<sub>n</sub>, Q<sub>B</sub>, Q<sub>S</sub> et Q<sub>D</sub> en fonction de V<sub>GS</sub>  
V<sub>DS</sub> = 1. V; V<sub>S</sub> = 0. V

### 2.3 comparaison avec le modèle approché de Tsividis

Le développement analytique des intégrales (4.17), (4.18) et (4.19) du produit des charges par unités de surface Q'<sub>n</sub> et Q'<sub>B</sub>, conduit à des expressions que nous n'avons pas reportées ici, du fait de leur complexité et de leur longueur. Si, comme c'est le cas, l'objectif est d'implanter ce modèle de charge dans un simulateur tel que SPICE, il convient de simplifier ces expressions ou d'utiliser un jeu spécifique d'équations, pour réduire les temps de calcul et garder tout son intérêt au modèle.

C'est pourquoi nous avons comparé les courbes précédentes à celles que nous pouvons obtenir en utilisant le modèle approché de Tsividis [4.3]. Ce modèle est brièvement rappelé ci-après.

Le courant drain est donné par :

$$I_D = I'_D (1 - \alpha^2) \quad (4.27)$$

avec :

$$I'_D = \mu C'_{ox} \frac{W}{L} \frac{(V_{GS} - V_T)^2}{2(1 + \delta)} \quad (4.28)$$

$$\alpha = 1 - \frac{V_{DS}}{V'_{DS}} \quad \text{si } V_{DS} < V'_{DS} \quad (4.29)$$

$$\alpha = 0 \quad \text{si } V_{DS} > V'_{DS} \quad (4.30)$$

où :

$$V'_{DS} = \frac{V_{GS} - V_T}{1 + \delta} \quad (4.31)$$

En forte inversion, les charges par unité de surface sont données par :

$$Q'_n = - C'_{ox} (V_G - V_S - V_T - (1 + \delta)(V - V_S)) \quad (4.32)$$

$$Q'_B = - C'_{ox} (\gamma \sqrt{2 \Phi_F + V_S} + \delta (V - V_S)) \quad (4.33)$$

où  $\delta$  est la pente de  $Q'_B$  en fonction de  $V$ , et  $\gamma$  représente l'effet substrat. Cette expression de  $Q'_B$  est en faite une approximation de l'expression exacte classique :

$$Q'_B = - \gamma C'_{ox} \sqrt{2 \Phi_F + V} \quad (4.34)$$

En faible inversion, seule  $Q'_B$  intervient, et :

$$Q'_B = - \gamma C'_{ox} (\sqrt{\gamma^2/4 + V_G - V_{FB}} - \gamma/2) \quad (4.35)$$

En ajustant les paramètres de ce modèle aux caractéristiques du transistor utilisé au paragraphe 2.2 de ce chapitre, nous pouvons comparer l'évolution des charges en fonction de  $V_{DS}$  (Figure 4.7) et de  $V_{GS}$  (Figure 4.8) avec notre modèle.

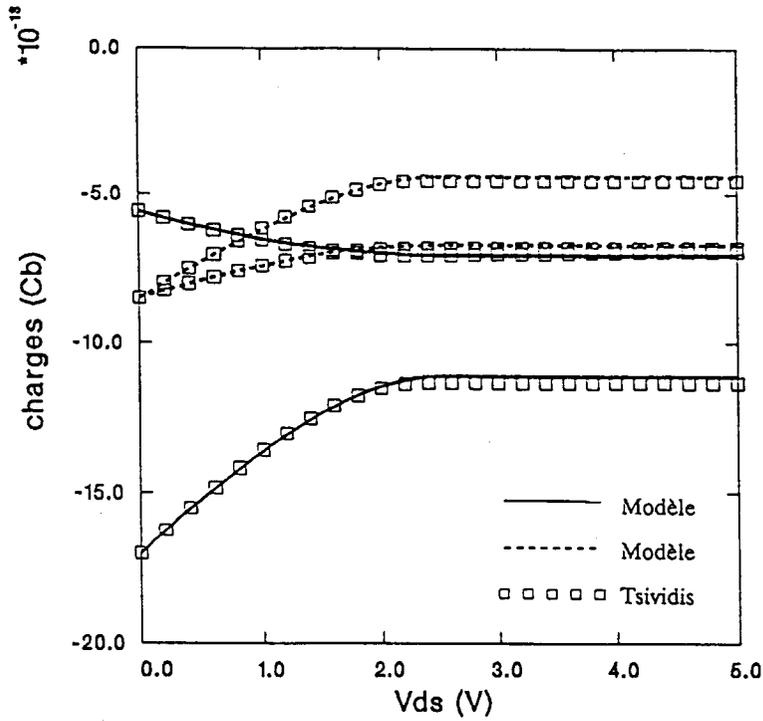


Figure 4.7 : comparaison de l'évolution de  $Q_n$ ,  $Q_B$ ,  $Q_S$  et  $Q_D$  en fonction de  $V_{DS}$  calculées à l'aide de notre modèle et par le modèle approché de Tsividis

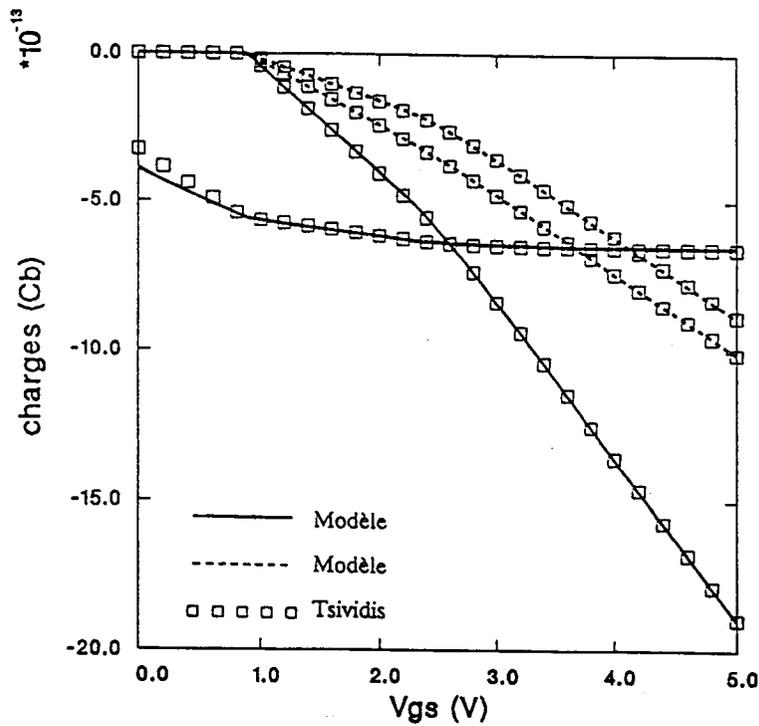


Figure 4.8 : comparaison de l'évolution de  $Q_n$ ,  $Q_B$ ,  $Q_S$  et  $Q_D$  en fonction de  $V_{GS}$  calculées à l'aide de notre modèle et par le modèle approché de Tsividis

La comparaison prouve que le modèle approché de Tsividis peut être utilisé en lieu et place de notre modèle aux équations analytiques longues et complexes, sans engendrer d'erreur importante.

## 2.4 adaptation de notre modèle au modèle approché de Tsividis

Le modèle approché de Tsividis que nous avons choisi d'utiliser, fait apparaître les paramètres  $\delta$ ,  $\gamma$ ,  $V_{FB}$  et  $\Phi_F$  qui n'appartiennent pas au jeu de paramètres de notre modèle de concentration non uniforme du substrat.

Un parallèle entre notre équation de  $Q'_B$  (3.3) et celle de Tsividis (4.27) permet d'établir les relations suivantes :

$$\delta = \frac{\rho}{(1 + \sigma V)^2} \quad (4.36)$$

et :

$$\gamma = - \frac{Q'_{B0}}{C_{ox} \sqrt{\psi_{s0}}} \quad (4.37)$$

en posant :  $\psi_{s0} = 2 \Phi_F$

Le paramètre  $\delta$  prendra la valeur moyenne de la pente de la tension de seuil ajustée (équation (3.1)) entre  $V_D$  et  $V_S$ .

Pour connaître  $\gamma$ , il faut connaître  $Q'_{B0}$  et  $\psi_{s0}$ . Nous avons vu au chapitre 2, que ces paramètres pouvaient être déterminés à partir du profil de dopage. La méthode de Shannon [4.4] reprise par Brews [4.5] permet, à partir d'une mesure continue de la tension de seuil, de retrouver le profil de dopage correspondant. C'est en quelque sorte la démarche réciproque de celle du chapitre 2.

### 2.4.1 Mesure de la tension de seuil

Comme le montre la figure 4.9, illustrant la mesure de la tension de seuil, un courant constant voisin de la limite supérieure du régime de faible inversion, attaque le drain d'un transistor monté en diode. Si la tension  $V_{BS}$  diminue, le courant aura tendance lui aussi à diminuer; pour rester constant, la tension  $V_{GS}$  doit augmenter. Du fait de la valeur du courant, c'est immédiatement la tension de seuil qui est mesurée.

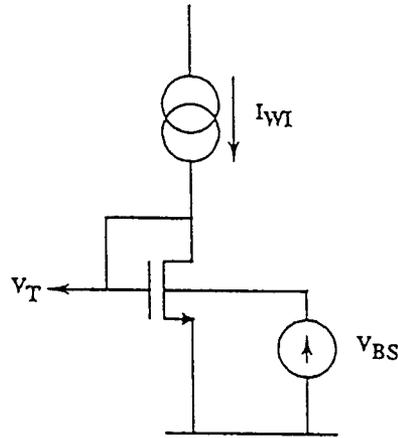


Figure 4.9 : Méthode de mesure de la tension de seuil d'un transistor MOS

### 2.4.2 Calcul du profil de dopage

En régime de faible inversion, nous avons [4.6] :

$$\frac{d V_T^*}{d V_S} = \frac{C'_D}{C'_{ox}} \quad (4.38)$$

où  $C'_D$  est la capacité de déplétion.

D'après (2.17) et (4.28), nous pouvons écrire aussi :

$$\frac{d V_T^*}{d V_S} = \frac{\gamma}{2 \sqrt{\psi_{s0} + V_S}} \quad (4.39)$$

avec :

$$\gamma C'_{ox} = \sqrt{2 \epsilon_s q N_A} \quad (4.40)$$

En combinant (4.32) et (4.33) élevées au carré, et après une seconde dérivation, nous pouvons extraire :

$$N_A = \frac{2 C'_{ox}{}^2}{q \epsilon_s} \frac{1}{\frac{d}{dV} \left[ \frac{dV_T^*}{dV_S} \right]^{-2}} \quad (4.41)$$

Par ailleurs, la valeur de la profondeur  $x_d$  de la zone déplétée peut être aisément calculée :

$$x_d = \frac{\epsilon_s}{C_D} = \frac{\epsilon_s}{C_{ox} \frac{dV_T^*}{dV_S}} \quad (4.42)$$



nous pouvons donc retracer la courbe du profil de dopage  $N_A(x)$ .

Les avantages de la méthode que nous venons d'utiliser sont les suivants : elle permet de donner automatiquement un profil de dopage à partir d'une mesure facile; elle peut être utilisée sur des dispositifs petits pour lesquels les mesures de capacités sont difficiles et peu fiables; enfin la surface du composant mesuré n'a pas besoin d'être connue.

Compte tenu de l'équation (3.1) que nous avons choisie pour l'ajustement empirique de la tension de seuil, nous pouvons établir, en la dérivant, une relation utilisant les paramètres de notre modèle pour tracer le profil de dopage :

$$N_A = \frac{\rho^2 C_{ox}'^2}{2 q \epsilon_s \sigma (1 + \sigma V_S)^3} \quad (4.43)$$

et

$$x = \frac{\epsilon_s (1 + \sigma V_S)^2}{\rho C_{ox}'} \quad (4.44)$$

La figure 4.10 montre l'efficacité de cette méthode.

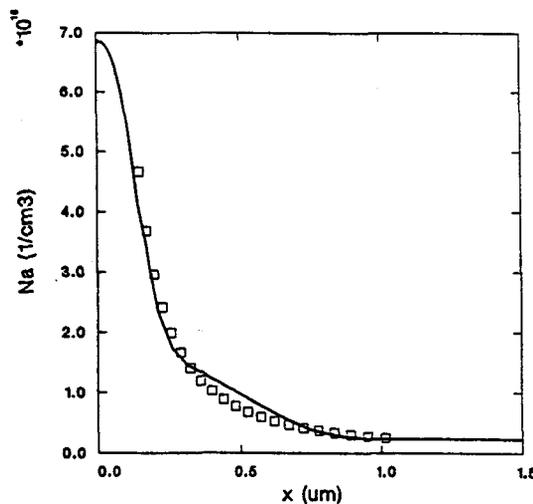


Figure 4.10 : Tracé du profil de dopage par la méthode de Shannon

La méthode de Shannon ne permet pas de reproduire le profil complet. En ce qui nous concerne, ce n'est pas gênant, puisque le premier point qui peut être obtenu correspond à  $V_{BS} = 0$ ; toute l'information en deçà de ce point est donc contenue dans le paramètre  $V_{TO}$ .

Au chapitre 2, nous avons montré comment déterminer la tension de seuil à partir du profil de dopage ; nous venons de montrer que la démarche réciproque était possible.

### 3. MODELE PETIT SIGNAL DE LA PARTIE INTRINSEQUE DU TRANSISTOR MOS

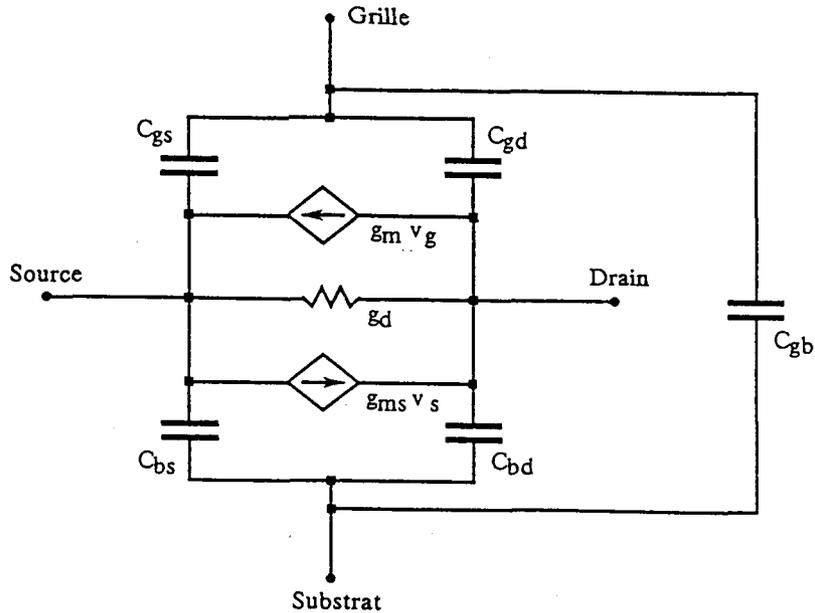


Figure 4.11 : Schéma équivalent du modèle petit signal de la partie intrinsèque du transistor.

Le schéma équivalent de la figure 4.11 est le plus répandu. Il fait apparaître trois conductances *petit signal* :  $g_m$ ,  $g_{ms}$  et  $g_d$ , correspondant aux dérivées partielles du courant drain, et que nous pouvons calculer analytiquement à l'aide des équations proposées au chapitre 3. Nous calculons donc ainsi :

la transconductance de grille :

$$g_m = \left. \frac{\delta I_D}{\delta V_G} \right|_{V_D, V_S} \quad (4.45)$$

la transconductance de source :

$$g_{ms} = \left. \frac{\delta I_D}{\delta V_S} \right|_{V_G, V_D} \quad (4.46)$$

la conductance de sortie :

$$g_d = \left. \frac{\delta I_D}{\delta V_D} \right|_{V_G, V_S} \quad (4.47)$$

Apparaissent également cinq capacités équivalentes qui permettent la prise en compte de l'approche quasi-statique que nous avons mentionnée plus haut et qui reste valable tant que la fréquence n'est pas trop élevée. Inspiré du modèle de Meyer [4.7] qui n'utilisait que trois capacités ( $C_{gs}$ ,  $C_{gd}$  et  $C_{gb}$ ) posant ainsi le problème de conservation de la charge, ce modèle a été corrigé efficacement par Ward [4.2] qui rajouta l'effet capacitif des jonctions Source/Substrat et Drain/Substrat et apporta la notion de partage de la charge dans le canal entre source et drain.

En reprenant le formalisme de Tsvividis [4.3], nous pouvons écrire pour les cinq capacités :

$$C_{gs} = - \left. \frac{\delta Q_G}{\delta V_S} \right|_{V_G, V_D} \quad (4.48)$$

$$C_{bs} = - \left. \frac{\delta Q_B}{\delta V_S} \right|_{V_G, V_D} \quad (4.49)$$

$$C_{gd} = - \left. \frac{\delta Q_G}{\delta V_D} \right|_{V_G, V_S} \quad (4.50)$$

$$C_{bd} = - \left. \frac{\delta Q_B}{\delta V_D} \right|_{V_G, V_S} \quad (4.51)$$

$$C_{gb} = - \left. \frac{\delta Q_G}{\delta V_B} \right|_{V_G, V_D, V_S} \quad (4.52)$$

Chacune des capacités  $C_{xy}$ , met en relation une cause : la variation de tension  $\delta V_Y$ , et son effet : la variation de charge associée  $\delta Q_X$ .

### 3.1 régime de forte inversion

Compte tenu des conclusions du paragraphe 2, nous allons utiliser le modèle approché de Tsvividis pour le calcul des capacités. Tout calcul fait leurs expressions sont données ci-après :

$$C_{gs} = \frac{2}{3} C_{ox} \frac{1 + 2 \alpha}{(1 + \alpha)^2} \quad (4.53)$$

$$C_{bs} = \delta_1 C_{gs} \quad (4.54)$$

$$C_{gd} = \frac{2}{3} C_{ox} \frac{\alpha + 2\alpha^2}{(1 + \alpha)^2} \quad (4.55)$$

$$C_{bd} = \delta_1 C_{gd} \quad (4.56)$$

$$C_{gb} = \frac{\delta_1}{3(1 + \delta_1)} C_{ox} \frac{(1 - \alpha)^2}{(1 + \alpha)^2} \quad (4.57)$$

où :  $C_{ox} = C'_{ox} W L$ , et  $\delta_1$  est la pente de  $V_T(V)$  en  $V = V_S$ . Cette fois  $\delta$  est remplacé par une constante  $\delta_1$  pour simplifier le calcul des dérivées des charges. De cette façon, la dérivée de  $V_T$  par rapport à  $V_S$ , qui apparaît souvent, est systématiquement remplacée par la constante  $\delta_1$ , sans que l'erreur commise ne soit préjudiciable.

### 3.2 régime de faible inversion

En faible inversion, compte tenu des charges en présence, seule la capacité Grille/Substrat n'est pas nulle et vaut :

$$C_{gb} = C_{ox} \frac{\gamma}{2\sqrt{\gamma^2/4 + V_G - V_{FB}}} \quad (4.58)$$

$$C_{gd} = C_{gs} = C_{bd} = C_{bs} = 0 \quad (4.59)$$

### 3.3 Validité de l'approche

Nous avons vu que le calcul des charges à partir des équations de notre modèle de concentration non uniforme du substrat, conduisait à des expressions longues et complexes. Elles produiront le même genre d'équations longues et complexes si nous calculons les capacités à l'aide des relations (4.48) à (4.52). C'est ce qui nous a poussé à utiliser le modèle approché de Tsvividis. Après ajustement des paramètres de ce modèle, les figures 4.7 et 4.8 ont montré la validité de cette approche pour les charges. Les figures 4.12 et 4.13 la confirment pour les capacités.

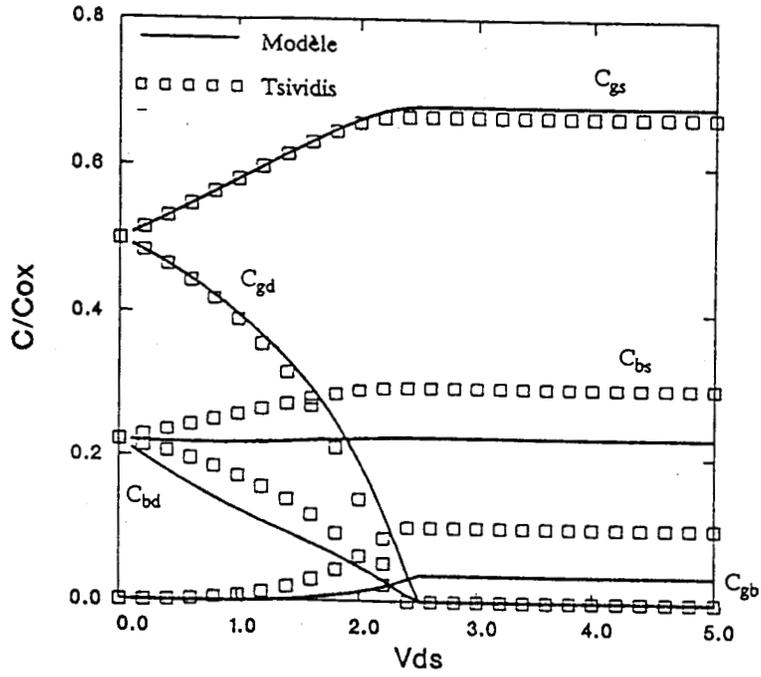


Figure 4.12 : comparaison de l'évolution des capacités du modèle petit signal en fonction de  $V_{DS}$  calculées à l'aide de notre modèle et par le modèle approché de Tsividis

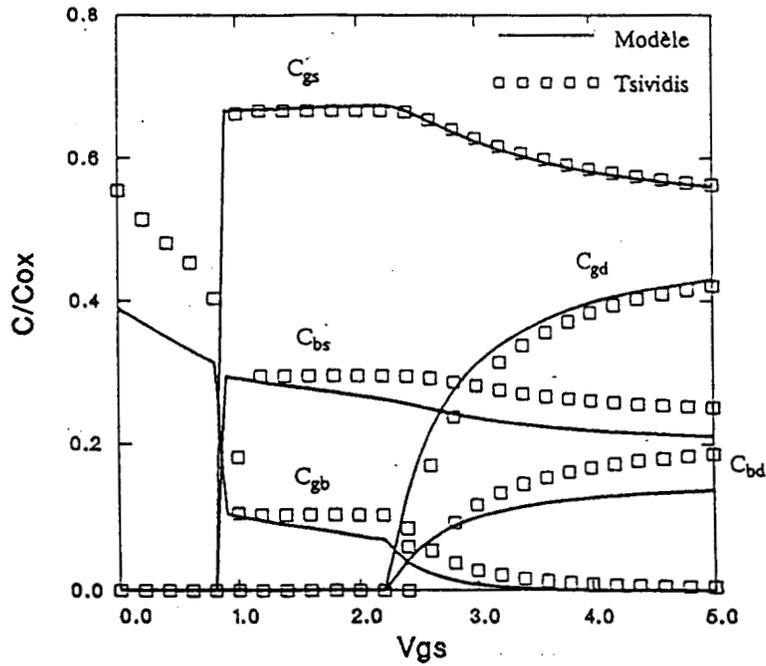


Figure 4.13 : comparaison de l'évolution des capacités du modèle petit signal en fonction de  $V_{GS}$  calculées à l'aide de notre modèle et par le modèle approché de Tsividis

Le modèle simplifié de Tsvividis fait apparaître une discontinuité dans le calcul des capacités, lors du passage de la faible à la forte inversion. Lorsque le modèle est implanté dans un simulateur, pour prévenir le risque de non convergence lié à cette discontinuité, nous avons recours à un artifice mathématique qui assure, par le biais d'une fonction de mixage, une transition continue entre les deux régimes (Figure 4.14).

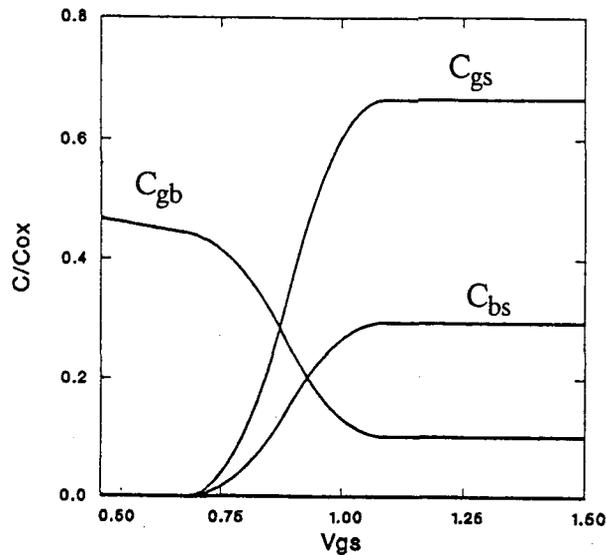


Figure 4.14 : illustration de la transition continue entre les régimes de faible et forte inversion

La figure 4.15 extraite de [4.3] montre qualitativement les erreurs qui sont faites lorsque l'on utilise le modèle approché. Elles sont négligeables pour  $C_{gs}$  et  $C_{gd}$ . Les conséquences des erreurs plus importantes sur les trois autres capacités,  $C_{bs}$ ,  $C_{bd}$  et  $C_{gb}$ , ne sont finalement pas critiques : d'une part leur valeur est moindre et d'autre part elles sont généralement mises en parallèle avec les capacités extrinsèques du transistor ou d'autres capacités d'autres transistors auxquels elles sont connectées.

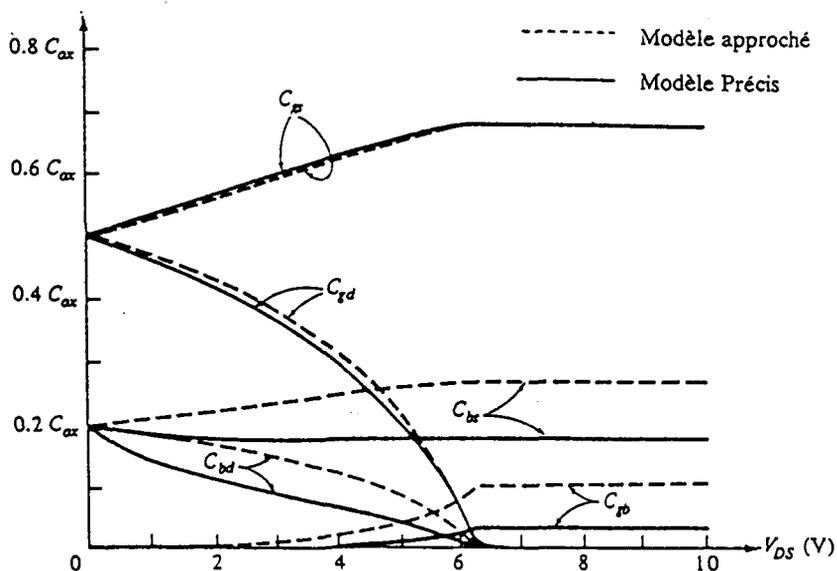


Figure 4.15 : comparaison des modèles approché et précis de Tsvividis pour les capacités du modèle petit signal [4.3]

## 4. CONCLUSION

La méthode que nous avons utilisée pour le calcul des charges en présence dans la partie intrinsèque du transistor et des capacités du modèle petit signal conduit à des expressions longues et complexes très consommatrices de temps calcul. C'est pourquoi nous avons préféré utiliser un modèle approché relativement simple dont nous avons montré la validité. Les erreurs ainsi commises ne sont pas critiques compte tenu de la valeur sous estimée de ces capacités, d'autant qu'elles sont généralement associées en parallèle à d'autres capacités, plus importantes, de la partie extrinsèque du transistor.

Nous avons également montré comment retrouver aisément les valeurs des paramètres propres au modèle approché, sans que cela ne nécessite d'ajustement supplémentaire. Ce fut l'occasion d'utiliser une démarche réciproque à celle du chapitre 2, permettant, à partir d'une mesure de la tension de seuil, de retrouver le profil de dopage du substrat du transistor mesuré.

Nous n'avons pas présenté ici la modélisation de la partie extrinsèque, génératrice d'effets parasites, considérant que l'approche classique de SPICE restait applicable.

## REFERENCES POUR LE CHAPITRE 4

- [4.1] P. Antognetti and G. Massobrio  
"Semiconductor Device Modeling with SPICE"  
McGraw-Hill Book Company, New York, 1988
- [4.2] D.E. Ward  
"A Charge Oriented Model for MOS Transistor Capacitances"  
IEEE Journal of Solid States Circuits, Vol. SC-13, n°5, pp 703-707.
- [4.3] Y.P. Tsividis  
"Operation and Modeling of the MOS transistor"  
McGraw-Hill Book Company, 1987
- [4.4] J.M. Shannon  
"DC measurement of the space charge capacitance and impurity profile beneath the gate of an MOS"  
Solid States Electronics, Vol 14, pp 1099-1106, 1971
- [4.5] J.R. Brews  
"Physics of the MOS Transistor"  
"Silicon Integrated Circuits - Part A"  
Applied Solid State Science Series, Academic Press, New York, 1981
- [4.6] J.P. Bardyn  
"Amplificateurs CMOS Faible Bruit pour applications SONAR"  
Thèse de doctorat, Université des Sciences et Techniques de Lille Flandres-Artois, 1990
- [4.7] J.E. Meyer  
"M.O.S. Models and Circuit Simulation"  
R.C.A. Review, Vol. 32, pp 42-63, 1971

## CONCLUSION GENERALE

Un travail de modélisation consiste la plupart du temps à solutionner un problème particulier relatif au composant étudié. Dans notre cas, nous avons cherché à modéliser des transistors M.O.S. à substrat non uniformément dopé. Nous nous sommes attachés à établir un modèle valide et continu dans tous les régimes de fonctionnement, en tenant spécialement compte de l'utilisation croissante de ce composant dans le domaine de l'électronique analogique.

Parce que la précision d'un modèle ne dépend pas exclusivement du jeu d'équations employé, mais aussi de la précision des paramètres auxquels il fait appel, nous avons d'abord développé un outil interactif d'extraction de paramètres, particulièrement adapté à l'utilisation du transistor M.O.S. dans un contexte analogique.

L'importance de l'évolution de la tension de seuil du transistor, en fonction de la polarisation du substrat a été démontrée. C'est pourquoi, nous avons développé une méthode semi-analytique pour la déterminer, à partir de la seule donnée du profil de dopage du substrat, sans qu'il soit nécessaire de mesurer, et même de fabriquer, un transistor. Nous avons montré par la suite comment mettre aisément en oeuvre la démarche réciproque.

Un modèle simple de calcul du courant drain statique a été proposé. Il est basé sur un ajustement empirique, le plus précis possible, de la tension de seuil, à l'aide d'une fonction polynomiale universelle ne nécessitant seulement que trois paramètres. Le modèle reste valide, tant que les effets multidimensionnels ne viennent pas perturber le comportement du dispositif.

Pour le fonctionnement dynamique, l'utilisation d'une approche quasi statique et d'un modèle approché connu a facilité le calcul des charges en présence dans le transistor et par dérivation, des capacités équivalentes du modèle petit signal. Tout l'intérêt de la simplicité du modèle est ainsi préservé.

Comme la finalité de toute modélisation reste l'implantation dans un simulateur, nous terminerons en insistant sur le fait que, dans ce domaine, l'emploi d'un modèle, quel qu'il soit, requiert, pour être efficace, une connaissance parfaite d'une part de l'application simulée, d'autre part des effets modélisés et du rôle exact de chacun des paramètres mis en jeu...

