

200 2004520

50 376

1995

245

N° d'ordre : 1559

THESE

Présentée à

L'UNIVERSITE DES SCIENCES ET TECHNOLOGIES DE LILLE

pour obtenir le titre de

DOCTEUR DE L'UNIVERSITE

Spécialité : ELECTRONIQUE

par

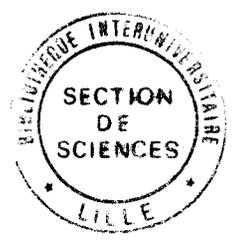
Yves MOUQUET

CONTRIBUTION A LA MODELISATION NON-LINEAIRE DES TECs POUR AMPLIFICATION DE PUISSANCE EN CLASSE B EN BANDES Ku ET Ka.

Soutenue le 17 Juillet 1995 devant la commission d'examen

Membres du jury : MM. E. CONSTANT
 H. GERARD
 Y. CROSNIER
 J. GRAFFEUIL
 R. QUERE
 P. DUEME
 M. GLOANNEC
 P.A. ROLLAND
 H. VERRIELE

Président
 Directeur de thèse
 Co-directeur de thèse
 Rapporteur
 Rapporteur
 Examinateur
 Examinateur
 Examinateur
 Examinateur



A Françoise
A mes parents

Ce travail a été réalisé au Département Hyperfréquences et Semiconducteurs (DHS-IEMN) de l'Université des Sciences et Technologies de Lille I, dirigé par Monsieur le Professeur G.SALMER.

Je remercie vivement Monsieur le Professeur E.CONSTANT Directeur de l'IEMN, de me faire l'honneur de présider la commission d'examen.

Je tiens à exprimer ma reconnaissance envers Monsieur le Professeur Y.CROSNIER et Monsieur H.GERARD qui ont assuré la direction de ce travail. Je leur exprime ma gratitude pour l'aide qu'ils m'ont apportée.

Je remercie sincèrement Monsieur le Professeur J.GRAFFEUIL de l'Université de Toulouse et Monsieur le Professeur R.QUERE de l'Université de Limoges qui me font l'honneur de juger ce travail et d'en être les rapporteurs.

J'exprime également mes plus vifs remerciements à Messieurs P.DUEME Ingénieur responsable de la CAO MMIC à DASSAULT ELECTRONIQUE, M.GLOANNEC Responsable Conception à Thomson TCS, P.A.ROLLAND Professeur à l'USTL et H.VERRIELE Chef de division "Composants Hyperfréquence" à la DRET qui me font l'honneur de participer à la commission d'examen.

Que tous mes camarades du laboratoire veuillent bien trouver ici l'expression de ma reconnaissance pour la sympathie qu'ils m'ont témoignée.

Je voudrais également remercier Mesdames E.DELOS et S.LEPILLET et Monsieur D.VANDERMOERE qui m'ont aidé à réaliser l'expérimentation des composants.

Je remercie également Messieurs JENNEQUIN, MICHON et ANDRIES de l'atelier de mécanique et Monsieur DEHORTER pour la reproduction de ce manuscrit.

Table des matières.

INTRODUCTION GENERALE.....	1
I AMPLIFICATION DE PUISSANCE EN CLASSE B.	5
1) Introduction.	5
2) Fonctionnement d'un étage amplificateur de puissance.	6
a) Amplification de puissance.	6
a-1) Amplification de puissance à gain constant.	8
a-2) Amplification très grand signal : puissance maximale et rendement.	11
b) Principales caractéristiques du composant idéal pour la classe B.	18
3) Etudes antérieures réalisées au laboratoire.	21
a) Modélisations des différentes non-linéarités.	21
b) Simulations d'étages classe B et push-pull classe B.	24
c) Réalisations d'un push-pull classe B et de montages cascades classe A / classe B et classe B / classe B à 12 GHz.	26
4) Bibliographie de l'amplification classe B : résultats marquants.....	30
a) Etudes théoriques classe B.	30
b) Travaux expérimentaux classe B.	33
5) Conclusion	36
BIBLIOGRAPHIE PARTIE I.....	37
II CARACTERISATIONS DE TECS.....	39
1) Introduction.	39
2) Caractérisation statique.	40
a) Les réseaux de caractéristiques $I_{DS}(V_{DS})$ pour différentes valeurs de V_{GS} et les caractéristiques de transfert $I_{DS}(V_{GS})$ pour différentes valeurs de V_{DS}	40
b) Caractéristiques $I_{GS}(V_{GS})$ avec le drain en l'air.	40
c) Caractéristique $V_{DS}=f(I_{GS})$ et $V_{DS}=f(I_{GD})$	41
d) Caractéristique $I_{GD}(V_{DS}, V_{GS})$	41
e) Conclusion.	42
3) Caractérisation impulsionnelle.....	43
a) Description du banc et de la méthode de mesure.	43
b) Mise en évidence des phénomènes de pièges.	45
c) Relevés de réseaux impulsionnels.	46
d) Conclusion.	49
4) Caractérisation hyperfréquence.	51
a) Cellule de mesure et calibrage.	51
b) Schéma équivalent petit signal.	53

c) Détermination des résistances et des selfs d'accès.....	54
d) Détermination des capacités de plots.....	58
d-1) Méthode trois configurations.....	61
d-2) Méthode de « Scaling ».....	66
d-3) Méthode usuelle.....	67
e) Mesures des éléments intrinsèques en fonction des tensions internes.....	69
e.1) Détermination des potentiels externes.....	70
e-2) Extraction des valeurs des éléments intrinsèques.....	71
e-2) Variation des éléments intrinsèques en fonction de la fréquence.....	73
e.3) Variations des éléments intrinsèques en fonction des conditions de polarisations.....	76
5) Conclusion.....	78
BIBLIOGRAPHIE PARTIE II.....	79
III MODELISATION NON-LINEAIRE DE TECS.....	81
1) Introduction.....	81
2) Modèle non-linéaire.....	82
3) Source de courant de drain I_{DS}.....	84
a) Expressions usuelles.....	84
b) Intégration de la transconductance hyperfréquence.....	88
c) Comparaison entre courant impulsionnel et courant déduit du g_m hyperfréquence.....	83
4) Les sources de courant I_{GD} et I_{GS}.....	95
5) Les capacités C_{GS} et C_{GD}.....	98
a) Modèles non-linéaires de capacité en fonction d'une variable.....	98
b) Modèles non linéaires de capacité en fonction de deux variables.....	100
b 1) Eléments théoriques.....	100
b 2) Expression des charges non linéaires.....	106
c) Conclusion.....	113
6) Conclusion.....	114
BIBLIOGRAPHIE PARTIE III.....	115
IV SIMULATION ET VALIDATION EXPERIMENTALE DU MODELE NON-LINEAIRE.....	116
1) Introduction.....	116
2) Circuit de simulation.....	117
3) Etude comparative des différents modèles.....	120
a) Influence de la modélisation de la source de courant I_{DS}	120
b) Influence de la modélisation des capacités C_{GS} et C_{GD}	130
c) Influence de la modélisation de la source de courant I_{GD}	134
d) Conclusion.....	135

4) Banc à charge active	138
a) Principe de la méthode.....	138
b) Système "load-pull à charge active" avec adaptation en entrée.....	139
5) Comparaisons mesures/simulations en fonctionnement classe A et classe B.....	144
a) Réponse en puissance et gain.....	144
b) Courant drain d'alimentation et rendement en puissance ajoutée.	147
c) Impédance de charge.	149
6) Conclusion.	153
 CONCLUSION GENERALE.....	 155
ANNEXE.....	158

INTRODUCTION GENERALE

Les applications des micro-ondes font appel de plus en plus aux circuits intégrés MMICs. En plein développement dans les domaines des télécommunications, des radars et des contres-mesures, les circuits monolithiques remplacent progressivement les circuits hybrides et les tubes à ondes progressives pour l'amplification basse et moyenne puissance.

L'utilisation de tels circuits permet d'accroître la fiabilité et les performances des systèmes tout en réduisant leurs poids et leurs encombrements. En contre partie, il est impossible après une réalisation d'effectuer des modifications pour atteindre les objectifs du cahier des charges. C'est pourquoi la conception d'un MMIC nécessite l'utilisation de modèles beaucoup plus fiables, précis et représentatifs du comportement des éléments actifs intégrés dans le circuit (généralement des transistors à effet de champs).

Deux principaux types de modélisation des composants à effet de champ sont actuellement à la disposition des concepteurs :

- un modèle où tous les éléments sont déduits des paramètres S mesurés en petit signal ;
- un modèle où le générateur de courant drain-source est extrait de la caractérisation impulsionnelle et où les autres éléments constitutifs sont tirés des mesures des paramètres S.

Si le premier modèle est classiquement utilisé pour simuler les fonctionnements en régime petit signal et linéaire du composant, le second est destiné aux applications non-linéaires. Parmi celles-ci l'amplification de puissance à haut rendement, dite classe B, est sans doute l'exemple qui connaît la demande la plus forte. Le laboratoire est actuellement impliqué dans plusieurs études portant sur ce sujet, en bandes K et Ka.

C'est dans ce contexte que nous avons été amenés à nous intéresser au problème de la modélisation non-linéaire des transistors à effet de champ et à rechercher les modélisations envisageables pour l'objectif particulier de la classe B.

Notre contribution a porté essentiellement sur les principales sources de non-linéarités : le générateur de courant drain-source et les capacités grille-source et grille-drain.

Le générateur de courant I_{DS}

Au stade préliminaire de cette étude le générateur de courant extrait des caractéristiques impulsionnelles nous est apparu intéressant. Si des impulsions de tensions très courtes et de faible taux de répétition sont utilisées pour caractériser le composant autour d'un point de polarisation fixé, les évolutions du courant drain obtenues sont très proches de celles du fonctionnement hyperfréquence. Simple à mettre en oeuvre, ce procédé de caractérisation permet de définir l'intégralité du réseau de caractéristiques et en conséquence de définir un modèle non-linéaire de générateur de courant drain-source.

Plusieurs problèmes nous sont cependant apparus à ce stade de l'étude. En effet, si en amplification grand signal classe A le point moyen de fonctionnement évolue relativement peu avec le niveau de puissance hyperfréquence, il n'en est pas du tout de même en classe B où c'est le signal alternatif qui impose la valeur du courant moyen de drain (théoriquement nul en absence de signal). Il y a donc de fortes raisons pour que la température en fonctionnement grand signal ne soit pas celle du composant au repos. En conséquence le réseau des caractéristiques impulsionnelles relevé à partir du point de repos perd très certainement sa validité lorsque le composant est à pleine puissance et que son courant moyen est alors très supérieur au courant de repos. Une autre question, à ne pas négliger, concerne les effets de piège. Il est généralement admis que ceux-ci sont essentiellement imposés par la polarisation et ne subissent pas de modification lorsqu'un signal hyperfréquence est superposé. Cette hypothèse est-elle encore vraie dans le cas d'un fonctionnement aussi complexe que la classe B ?

Pour tenter d'apporter des réponses à ces questions nous avons décidé de ne pas limiter notre étude à la seule utilisation de modèles basés sur la caractérisation impulsionnelle mais d'explorer une autre voie. Notre choix s'est arrêté sur un modèle de générateur de courant drain-source bâti à partir de caractérisations hyperfréquences

en de multiples points de polarisation. Le principe de ce modèle est de construire le réseau $I_{DS}(V_{GS}, V_{DS})$ à partir de l'intégration de la transconductance hyperfréquence petit signal. Son intérêt majeur est de mieux tenir compte de l'évolution de température accompagnant la variation du courant moyen en régime grand signal.

Les capacités grille-source et grille-drain : C_{GS} et C_{GD}

Une simulation précise du fonctionnement classe B nécessite de traduire le plus correctement possible les évolutions des capacités grille-source et grille-drain en fonction des tensions appliquées sur ces électrodes. Une modélisation des capacités en fonction de deux tensions s'impose donc.

Actuellement nous n'avons pas encore trouvé dans la littérature un modèle de capacité susceptible de traduire les évolutions des capacités des composants utilisés dans cette étude. Ces composants de type pseudomorphique présentent en effet des évolutions très particulières de C_{GS} et C_{GD} avec les tensions V_{GS} et V_{DS} .

Dans cette étude, d'une part nous démontrons que la modélisation des deux capacités en fonction des tensions V_{GS} et V_{DS} n'est possible qu'en modifiant le schéma équivalent grand signal du TEC, et d'autre part nous proposons une modélisation originale de C_{GS} et C_{GD} .

L'ensemble du travail présenté dans ce mémoire se décompose en quatre chapitres.

Dans le premier chapitre, nous présentons une analyse théorique des principales caractéristiques d'un amplificateur hyperfréquence fonctionnant en classe B. Les performances de ce type d'étage (rendement élevé, puissance continue consommée très faible) sont ensuite abordées à travers les études réalisées antérieurement au laboratoire et celles relatées dans la littérature scientifique.

Le second chapitre présente les caractérisations des transistors à effet de champ qui sont les outils essentiels à la modélisation des non-linéarités des

composants. Pour améliorer la précision des modèles, les capacités parasites de plots des TECs sont déterminées par une nouvelle méthode et la mesure des paramètres S s'effectue en fonction des tensions internes et pour de nombreux points de polarisation.

Le troisième chapitre est consacré à la modélisation des non-linéarités des transistors à effet de champs. Celle-ci consiste à définir et à décrire mathématiquement les non-linéarités des éléments constitutifs du schéma équivalent intrinsèque en fonction des grandeurs électriques internes des composants. Les principales originalités de notre modélisation concernent le générateur de courant drain qui est simulé à partir de l'intégration de la transconductance hyperfréquence et les capacités C_{GS} et C_{GD} qui sont décrites par des expressions analytiques très spécifiques.

Dans le dernier chapitre, nous étudions tout d'abord l'influence des différentes modélisations des non-linéarités du TEC sur les résultats de simulations d'étages amplificateurs. Puis, pour valider notre modèle non-linéaire, nous comparons les résultats obtenus en simulation avec les mesures de puissance effectuées sur un banc à charge active. Une étude comparative des résultats obtenus avec les modèles usuels non-linéaires des TECs est également effectuée dans ce dernier chapitre.

CHAPITRE I

AMPLIFICATION DE PUISSANCE EN CLASSE B.

1) Introduction.

Dans le domaine audiofréquence, les étages qui fonctionnent en classe B sont caractérisés par de bonnes performances de rendement et une faible puissance électrique consommée en régime statique. Ces potentialités sont mises à profit pour réaliser les configurations push-pull des étages amplificateurs de puissance. Ces intéressantes performances se retrouvent-elles dans le domaine de l'amplification de puissance en hyperfréquences ? Des éléments de réponse à cette question seront apportés dans la première partie de ce chapitre. Les seconde et troisième parties présentent respectivement les études qui ont été effectuées antérieurement sur le fonctionnement classe B au laboratoire et celles relatées dans la littérature.

2) Fonctionnement d'un étage amplificateur de puissance.

Dans cette partie, nous allons au préalable rappeler les caractéristiques essentielles d'un amplificateur de puissance et plus particulièrement celles d'un étage classe B. Ces caractéristiques sont prises en compte pour définir un transistor à effet de champ susceptible d'assurer une amplification classe B performante.

a) Amplification de puissance.

De manière très générale, le bilan de puissance d'un étage amplificateur peut être effectué suivant le schéma de la figure I-1.

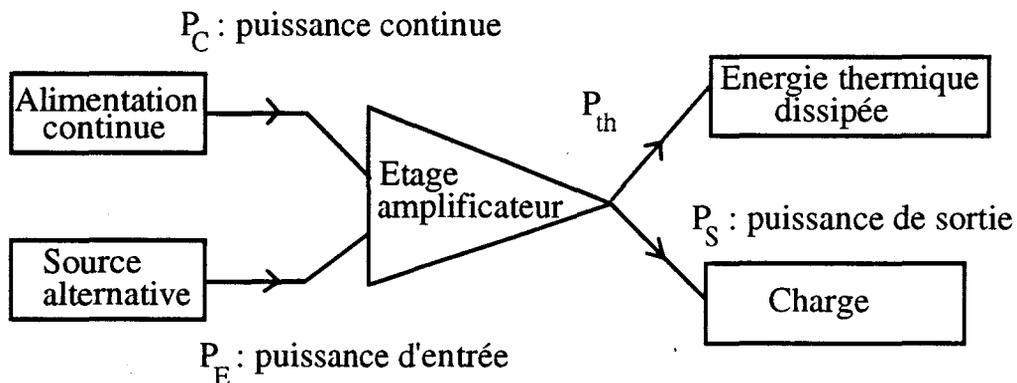


Figure I-1 : Bilan de puissance sur un étage amplificateur.

Le gain en puissance est défini comme le rapport :

$$G = \frac{P_S}{P_E}$$

Une relation simple, entre la puissance thermique dissipée et les puissances appliquées sur l'étage amplificateur, peut être obtenue en prenant en compte le principe de conservation de l'énergie et la définition du gain en puissance. Cette relation, qui précise les limites physiques du fonctionnement de l'étage amplificateur s'écrit :

$$P_{th} = P_C - P_E \cdot (G - 1)$$

En régime d'amplification et à niveau de puissance continue constant, il apparaît clairement qu'une augmentation de la puissance d'entrée au delà d'un certain niveau n'est possible qu'au détriment du gain. Ce phénomène est appelé compression du gain, il procure à la caractéristique $P_S = f(P_E)$ des étages amplificateurs de puissance l'allure typique de la figure I-2.

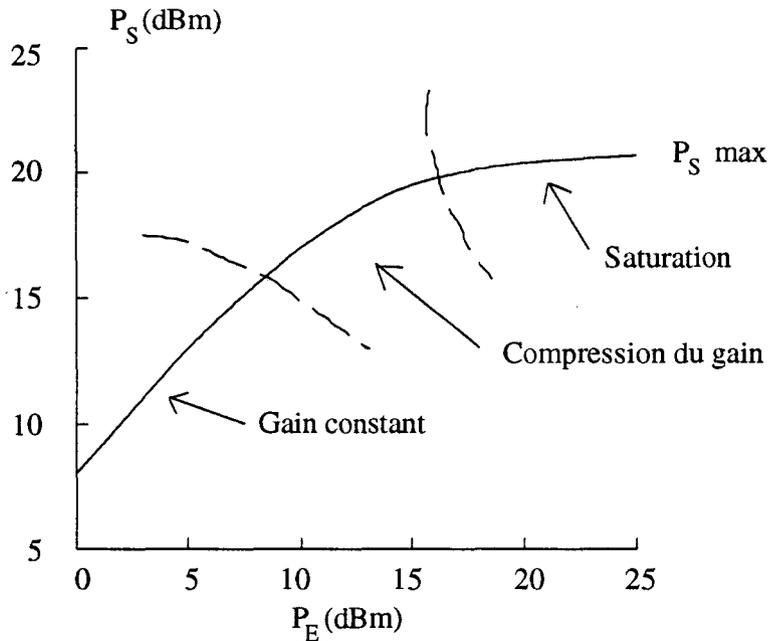


Figure I-2 : Caractéristique typique $P_S=f(P_E)$ des étages amplificateurs.

Cette caractéristique $P_S = f(P_E)$, généralement composée de trois régions, permet d'envisager plusieurs types d'études. En effet : à chacune des régions correspond un comportement particulier de l'élément actif inséré dans l'étage amplificateur.

Pour les niveaux de puissance les plus faibles, où le gain peut être considéré constant, le schéma équivalent du composant actif est linéaire. Une étude qui utilise les paramètres S petits signaux est envisageable pour analyser les performances de l'amplificateur.

Pour les niveaux de puissance moyens, dans la région où l'effet de compression de gain a lieu, l'étude simple proposée précédemment ne suffit plus : des phénomènes de non-linéarité des éléments du schéma équivalent apparaissent.

Pour les niveaux les plus élevés, en plus du phénomène de compression du gain, apparaît celui de saturation de la puissance de sortie. Dans ce régime de fonctionnement très grand signal, en plus des non-linéarités précitées, l'étude des performances de l'amplificateur doit également tenir compte des limites du réseau des caractéristiques statiques de l'élément actif.

Dans le cas où l'élément actif utilisé est un transistor à effet de champ, nous allons décrire succinctement les différentes études possibles.

a-1) Amplification de puissance à gain constant.

Comme signalé précédemment pour ce type de fonctionnement, le gain de l'étage amplificateur peut être défini à l'aide des paramètres S petit signal. Le schéma simplifié de cet étage est celui de la figure I-3.

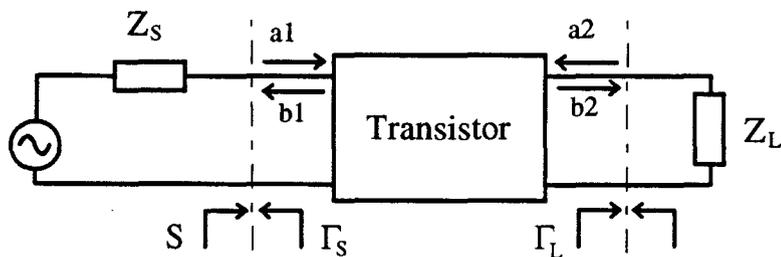


Figure I-3 : Schéma synoptique d'un étage amplificateur.

Pratiquement, l'élément actif de cet étage est un transistor à effet de champ. Celui-ci est inséré entre une source d'impédance \$Z_S\$ et une charge d'impédance \$Z_L\$.

Une définition possible du gain en puissance est d'effectuer le rapport entre la puissance absorbée par la charge et celle absorbée par le transistor. Ce rapport exprimé dans le formalisme "onde" peut s'écrire :

$$G = \frac{P_S}{P_E} = \frac{|b_2|^2 - |a_2|^2}{|a_1|^2 - |b_1|^2}$$

Dans cette expression a_1 et b_1 sont respectivement les puissances hyperfréquences incidente et réfléchie sur l'entrée du transistor ; les puissances b_2 et a_2 sont relatives à la charge. Cette relation peut également s'écrire :

$$G = \frac{|S_{21}|^2 \cdot (1 - |\Gamma_L|^2)}{|1 - S_{22} \cdot \Gamma_L|^2 \cdot (1 - |S'_{11}|^2)}$$

où Γ_S et Γ_L sont respectivement les coefficients de réflexion de la source et de la charge et S'_{11} celui de l'entrée du transistor chargé par Z_L . Cette expression du gain en puissance présente un inconvénient majeur : elle ne fait pas intervenir la nature de la source. Le gain de transducteur en puissance G_T est un concept plus complet. Il tient compte de la puissance disponible de la source P_{AVS} et a pour expression. :

$$G_T = \frac{P_S}{P_{AVS}} = \frac{|S_{21}|^2 (1 - |\Gamma_S|^2) (1 - |\Gamma_L|^2)}{|1 - S'_{11} \Gamma_S|^2 |1 - S_{22} \Gamma_L|^2} = \frac{|S_{21}|^2 (1 - |\Gamma_S|^2) (1 - |\Gamma_L|^2)}{|1 - S'_{11} \Gamma_S|^2 |1 - S'_{22} \Gamma_L|^2}$$

où S'_{22} est le coefficient de réflexion de sortie du transistor compte tenu du coefficient de réflexion Γ_S de l'impédance de source Z_S .

De manière très générale l'obtention d'un maximum de gain en puissance nécessite deux transferts optimaux de puissance :

- le premier est celui de la source vers l'entrée du transistor. Il est maximum pour la condition d'adaptation :

$$S'_{11} = \Gamma_S^*$$

- le second transfert est celui de la sortie du transistor vers la charge. Il est maximum pour la condition d'adaptation :

$$S'_{22} = \Gamma_L^*$$

La mise en application de ces deux dernières remarques permet de déduire les coefficients Γ_S et Γ_L qui rendent maximum les transferts de puissance ; ces valeurs sont :

$$\begin{cases} \Gamma_S = \frac{1}{2C_1} \left[B_1 \pm 2|S_{12}S_{21}| \sqrt{K^2 - 1} \right] \\ \Gamma_L = \frac{1}{2C_2} \left[B_2 \pm 2|S_{12}S_{21}| \sqrt{K^2 - 1} \right] \end{cases}$$

avec $B_1 = 1 + |S_{11}|^2 - |S_{22}|^2 - |\Delta|^2$

$$B_2 = 1 + |S_{22}|^2 - |S_{11}|^2 - |\Delta|^2$$

$$C_1 = S_{11} - \Delta S_{22}^*$$

$$C_2 = S_{22} - \Delta S_{11}^*$$

$$\Delta = S_{11}S_{22} - S_{12}S_{21}$$

$$K = \frac{1 + |\Delta|^2 - |S_{11}|^2 - |S_{22}|^2}{2|S_{12}S_{21}|}$$

La valeur maximale du gain s'obtient en introduisant les valeurs idéales des coefficients de réflexion dans l'expression du gain G_T . Ce maximum, appelé MAG s'écrit :

$$\text{MAG} = \frac{|S_{21}|}{|S_{12}|} \left(K \pm \sqrt{K^2 - 1} \right)$$

avec signe + si $B_1 < 0$

signe - si $B_1 > 0$

L'existence du MAG est étroitement liée à la valeur de K. K est un paramètre caractéristique du transistor, il est représentatif de sa stabilité : s'il est supérieur à l'unité, l'amplificateur est dit inconditionnellement stable. Dans le cas contraire, l'adaptation idéale entrée-sortie est impossible et une recherche d'impédances de source et de charge qui garantissent la stabilité sans trop amoindrir le gain doit être entreprise.

Le MAG constitue un objectif à atteindre ; très souvent le gain effectivement obtenu lui est inférieur.

Comme nous l'avons signalé dans l'introduction de cette partie, l'usage des paramètres S pour déterminer les performances d'un amplificateur n'est possible que

dans la région de la caractéristique $P_S = f(P_E)$ où le gain demeure constant. Au delà, en fonctionnement très grand signal, il est nécessaire de s'intéresser à d'autres caractéristiques notamment la puissance maximale et le rendement.

a-2) Amplification très grand signal : puissance maximale et rendement.

Les caractéristiques de puissance maximale et de rendement sont déduites à partir de la figure I-5.

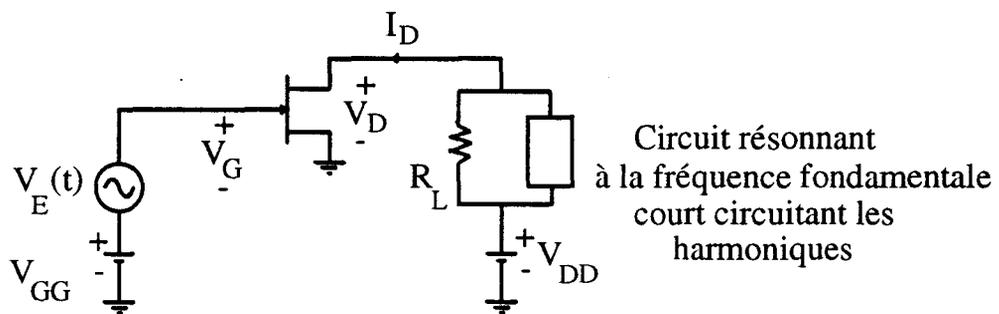


Figure I-5 : Circuit électrique idéalisé d'un étage amplificateur.

Ce circuit idéalisé est constitué des éléments suivants :

- un élément actif : c'est un transistor à effet de champ idéal.
- deux alimentations continues : elles sont destinées à assurer la polarisation du composant.
- un générateur idéal de tension sinusoïdale : il assure la commande alternative de la grille, c'est un court circuit pour le continu
- un filtre idéal : c'est un circuit résonnant parallèle pour la fréquence fondamentale d'étude et un court-circuit pour les autres fréquences.
- une résistance de charge R_L : compte tenu des propriétés du filtre, il ne circule dans cet élément que le signal alternatif utile.

Classiquement, compte tenu de ces conditions, le point de fonctionnement se déplace sur une droite de charge au rythme de la tension d'excitation. Ce déplacement

s'effectue autour d'un point de polarisation fixé ; deux cas sont envisagés ici : des polarisations de types classe A et classe B.

a-2-1) Le fonctionnement en classe A.

Pour un composant à effet de champ idéal polarisé en classe A (point de polarisation au milieu de la droite de charge dynamique), les variations temporelles du point de fonctionnement dans le réseau de caractéristiques sont celles de la figure I-6.

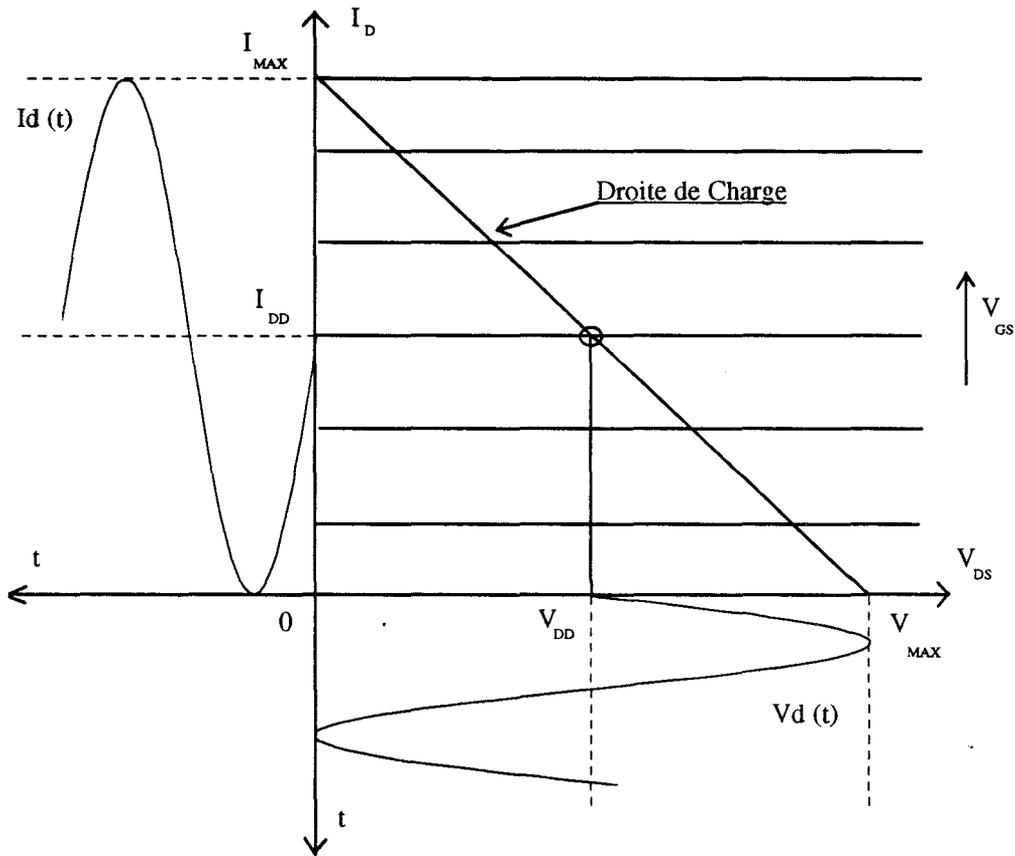


Figure I-6

Compte tenu des limites physiques des excursions de tension et de courant présentées sur la figure I-6, les résultats essentiels obtenus avec un étage de puissance idéal sont :

- puissance maximale délivrée par le drain.

$$P_L = \frac{1}{2} V_{DD} I_{DD} = \frac{V_{MAX} \cdot I_{MAX}}{8}$$

- puissance continue fournie par l'alimentation.

$$P_{DD} = V_{DD} \cdot I_{DD}$$

Cette puissance continue reste la même quelque soit la puissance délivrée par le drain.

- rendement maximum de drain :

$$\eta_{DR} = \frac{\text{Puissance utile délivrée par le drain}}{\text{Puissance continue de drain}} = \frac{P_L}{P_{DD}} = 50\%$$

En pratique, les limitations des excursions de courant et de tension sont imposées par le réseau des caractéristiques (figure I-7).

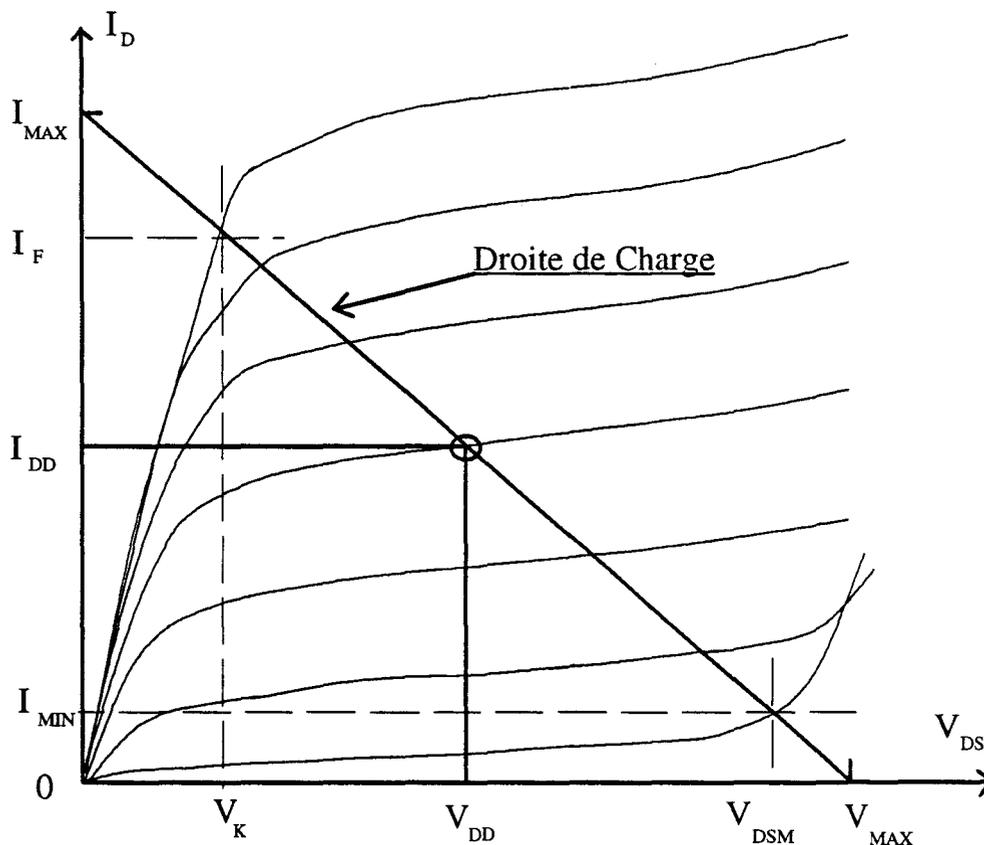


Figure I-7

La puissance maximale que peut délivrer le drain est donnée par la relation :

$$(P_L)_{MAX} = \frac{1}{8} (I_F - I_{MIN}) \cdot (V_{DSM} - V_K)$$

Cette limitation du niveau maximum de puissance amoindrit évidemment le rendement maximum de drain.

Si l'étage amplificateur est considéré comme un convertisseur d'énergie, il est possible de définir un rendement qui dépend à la fois de celui du drain et du gain (G) de l'étage. Ce rendement, appelé rendement en puissance ajoutée, s'exprime comme suit :

$$\eta_{AJ.} = \frac{P_L - P_E}{P_C} = \eta_{DR.} \cdot \left(1 - \frac{1}{G}\right)$$

L'influence du niveau de puissance d'entrée P_E fait que ce rendement n'atteindra 50% que si le gain en puissance est très important.

Actuellement, en fonctionnement hyperfréquence, les valeurs de gain en puissance obtenues ne permettent pas de réduire l'écart entre rendement en puissance ajoutée et rendement de drain.

Pour obtenir un rendement plus élevé, il convient donc d'accroître le rendement de drain. Cette possibilité ne peut être envisagée qu'en réduisant la puissance continue fournie par les sources qui assurent la polarisation ; c'est à dire en changeant de classe de fonctionnement.

a-2-2) Le fonctionnement en classe B.

Le fonctionnement de l'amplificateur en classe B est obtenu lorsqu'on polarise la grille au pincement, le drain reste polarisé comme précédemment. Dans ces conditions, le courant de drain au repos est nul ; le transistor ne dissipe alors aucune puissance en absence de tension alternative de grille. Cette remarquable caractéristique fait de la classe B un régime de fonctionnement tout à fait intéressant.

Comme le montre la figure I-8, pendant une demi-période, lorsque la tension grille $V_g(t)$ est supérieure à la tension de pincement V_p , un courant de drain apparaît ; durant l'autre demi période le composant demeure bloqué.

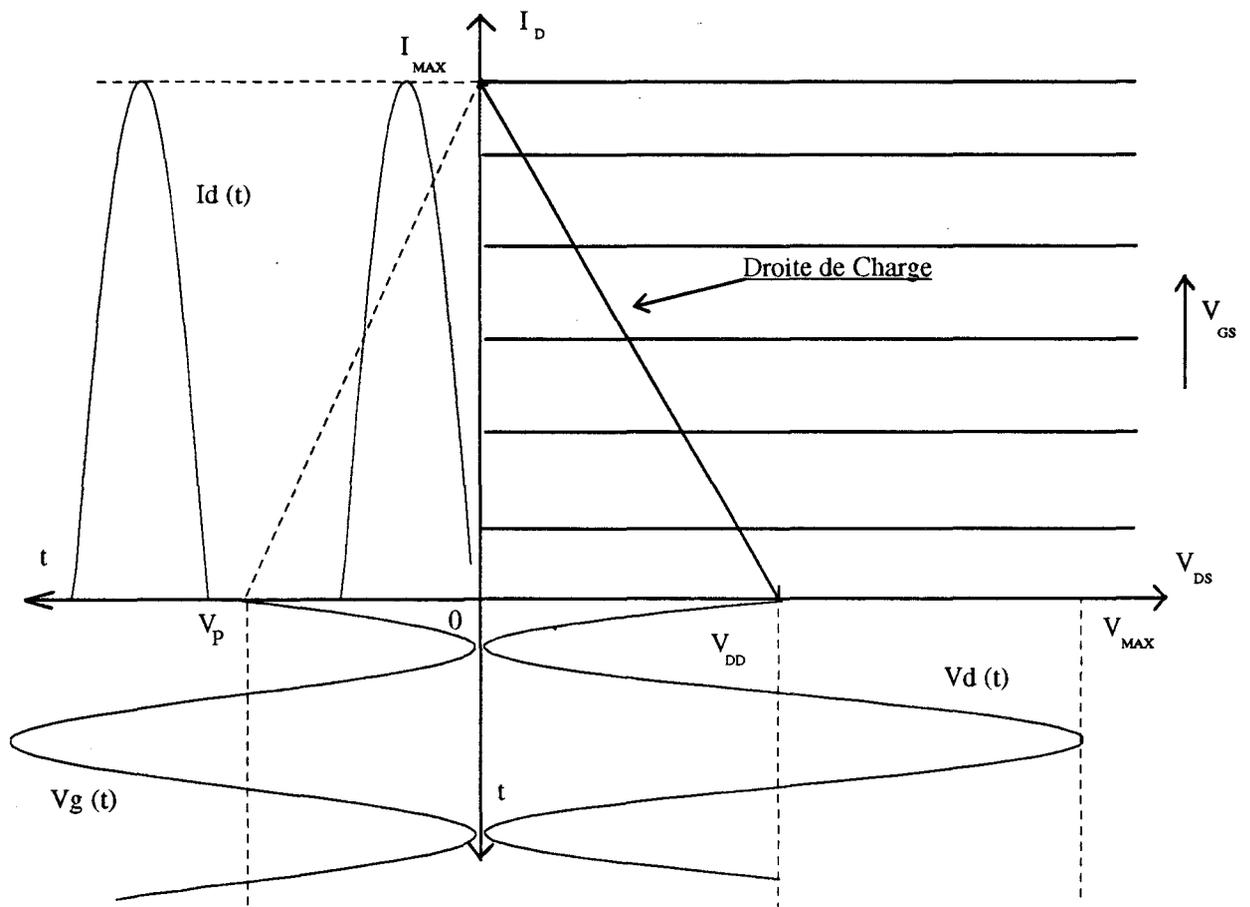


Figure I-8

Comme dans le cas précédent il est possible de dégager les performances essentielles d'un étage de puissance idéal fonctionnant en classe B ; ces performances sont :

- puissance maximale délivrée par le drain.

$$P_L = \frac{1}{2} V_{DD} \cdot I_{DD} = \frac{V_{MAX} \cdot I_{MAX}}{8}$$

- puissance continue fournie par l'alimentation.

$$P_{DD} = V_{DD} \cdot \frac{I_{MAX}}{\pi}$$

- rendement maximum de drain.

$$\eta_{DR} = \frac{\text{Puissance utile délivrée par le drain}}{\text{Puissance continue de drain}} = \frac{P_L}{P_{DD}} = \frac{\pi}{4} = 78.5\%$$

Ce rendement est supérieur de plus de 25% à celui de la classe A et il est envisageable d'obtenir une augmentation substantielle du rendement en puissance ajoutée.

Comme pour le fonctionnement classe A des limitations d'excursions de courant et de tension sont imposées par le réseau de caractéristiques réel ; ces limitations viennent amoindrir quelque peu les performances de rendement.

a-2-3) Remarques sur les fonctionnements classe A et classe B.

Dans le cas où un composant idéal est utilisé pour réaliser des étages de puissance en classe A ou B, les réseaux de caractéristiques idéalisées des figures I-6 et I-8 montrent que dans la charge le niveau théorique de puissance maximum est le même dans les deux cas :

$$(P_L)_{MAX, A} = (P_L)_{MAX, B} = \frac{V_{MAX} \cdot I_{MAX}}{8}$$

Toutefois une analyse plus fine des caractéristiques des composants dans les deux classes de fonctionnement permet de mettre en évidence une limitation additionnelle qui est causée par la tension d'avalanche grille drain.

Cette limitation s'explique parfaitement en considérant la comparaison des excursions de tensions en classes A et B sur la figure I-9.

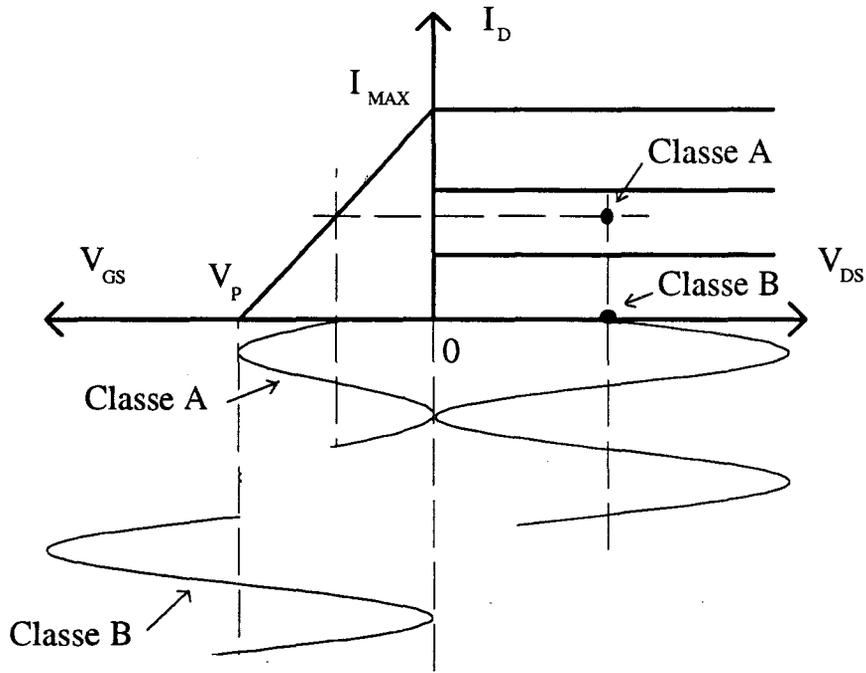


Figure I-9

En classe A et à pleine excursion grille source la tension maximum entre grille et drain est donnée par :

$$(V_{GD}) = V_{MAX, A} + V_P$$

En classe B, cette même relation s'écrit :

$$(V_{GD}) = V_{MAX, B} + 2 \cdot V_P$$

Lorsque la tension d'avalanche grille drain n'est pas suffisamment importante, elle affecte au premier lieu l'excursion maximale disponible en classe B. Cette dernière se trouve réduite de V_P vis à vis de celle disponible en classe A. Néanmoins avec une tension d'avalanche grille drain correcte, le niveau de puissance maximum est très peu affecté par ce phénomène.

L'examen de la figure I-9 permet d'effectuer également une autre constatation : à plein régime, l'excursion de la tension grille-source de la classe B est double de celle de la classe A. Dans l'hypothèse où l'impédance d'entrée est la même dans les deux

classes de fonctionnement, une puissance d'entrée en classe B de 6 dB supérieure à celle de la classe A est nécessaire à l'obtention d'un même niveau de sortie.

Concrètement les mesures et les simulations ont montré que cette différence entre les classes A et B est comprise entre 2 et 4 dB selon le type de transistor étudié. Ce comportement est étroitement lié au fait que l'impédance d'entrée du transistor subit des variations dans le passage de l'état conducteur à l'état bloqué.

A l'issue de ce paragraphe plusieurs remarques s'imposent :

- les niveaux de puissance maximum disponibles en classes A et B sont très voisins pour des composants qui possèdent des tensions de claquage grille drain correctes.

- l'infériorité du gain de la classe B par rapport à celui de la classe A est une question importante. Il est clair qu'un transistor, pour être intéressant en classe B et profiter pleinement de la supériorité en rendement drain de ce type de polarisation, doit présenter un très bon gain en classe A.

- la consommation au repos est négligeable en classe B.

Globalement il est donc possible de dire qu'en amplification de puissance la classe B offre des potentialités très intéressantes.

La comparaison préliminaire entre les classes A et B étant effectuée, il est utile de s'interroger sur les propriétés du transistor susceptibles d'optimiser les performances de la classe B.

b) Principales caractéristiques du composant idéal pour la classe B.

Les caractéristiques du composant susceptible de fournir de bonnes performances en classe B sont déduites de la relation donnant la puissance maximale :

$$(P_L)_{MAX} = \frac{1}{8} \cdot I_{MAX} \cdot V_{MAX}$$

L'obtention d'excursions importantes de courant et de tension est possible (figure I-7) si le composant possède :

- un courant I_{DSS} élevé
- une tension d'avalanche importante
- une tension de coude réduite
- une tension de pincement la plus petite possible pour bénéficier d'une excursion maximale de tension grille-drain.

Généralement en amplification de puissance des excursions maximales de tension et de courant sont obtenues sur le drain lorsque les excursions de la tension de commande, appliquées sur la grille, sont elles aussi maximales. En classe B, si la tension de polarisation de la grille est exactement celle du pincement, le contact grille source doit supporter en inverse une tension double de cette tension de pincement. En conséquence la tension de claquage grille-source d'un composant de puissance fonctionnant en classe B doit être au minimum le double de sa tension de pincement.

En plus des critères de tension exposés ci-dessus, il est indispensable de conserver de bonnes performances de gain en puissance afin de maintenir le rendement en puissance ajoutée voisin du rendement de drain. Cette condition, pour être remplie, nécessite que le gain prenne sa valeur maximale dès que le composant devient conducteur. Ceci implique, au minimum, que le profil de la transconductance soit celui schématisé sur la figure I-10 ; cette forme rectangulaire du g_m en fonction de la tension V_{GS} assure une excellente linéarité du gain en puissance. Avec comme objectif la réalisation d'un tel composant, une étude patronnée par la DRET a été entreprise dans la centrale technologie de notre laboratoire.

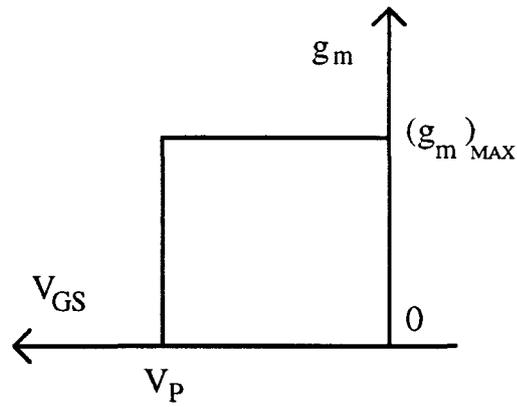


Figure I-10

Dans cette première partie, nous avons mis en évidence les particularités liées à la classe B en amplification de puissance micro onde à transistor à effet de champ. Nous allons maintenant rappeler les résultats des différents travaux effectués sur ce sujet antérieurement à la présente étude.

3) Etudes antérieures réalisées au laboratoire.

L'étude de l'amplification hyperfréquence classe B a débuté au laboratoire en Novembre 1986. Elle rentrait dans le cadre d'un contrat avec l'ESA intitulé "*Potentialités de l'amplification push-pull classe B, à TEC AsGa, en bande X*" [-1-].

L'axe principal de cette étude préliminaire a été la simulation sur le logiciel de CAO Microwave Spice d'un push-pull classe B. Pour mener à bien ce travail, un transistor test a été sélectionné, puis caractérisé et modélisé au laboratoire. Les simulations grand signal ont permis de dégager les principaux avantages offerts par un montage push-pull classe B en comparaison de la mise en parallèle de deux transistors classe A. Cette étude a été complétée par une simulation de l'intermodulation d'ordre 3 de l'étage push-pull.

Compte tenu des résultats tout à fait intéressants de cette phase théorique, une prolongation du contrat a été réalisée avec pour objectif la réalisation d'un prototype [-2-]. Les résultats expérimentaux obtenus avec ce prototype ont été dans leur ensemble conformes à ceux des simulations. L'intérêt d'un étage driver précédant l'étage classe B a fait l'objet d'un complément d'étude [-3-].

Toutes les simulations numériques qui concernent ces premières études reposaient sur l'utilisation du logiciel Microwave Spice. Ce qui suit présente les principaux aspects relatifs à la modélisation des composants et à la simulation du fonctionnement d'étages de puissance. Les résultats expérimentaux essentiels sont également présentés.

a) Modélisations des différentes non-linéarités.

Le modèle non-linéaire, retenu pour effectuer cette première simulation grand signal sur le logiciel de CAO MSpice, est représenté sur la figure I-11. Il est composé de deux modèles symétriques de Curtice-Ettenberg mis en parallèle. Le deuxième a été ajouté pour simuler les évolutions de la résistance drain-source en fonction de la

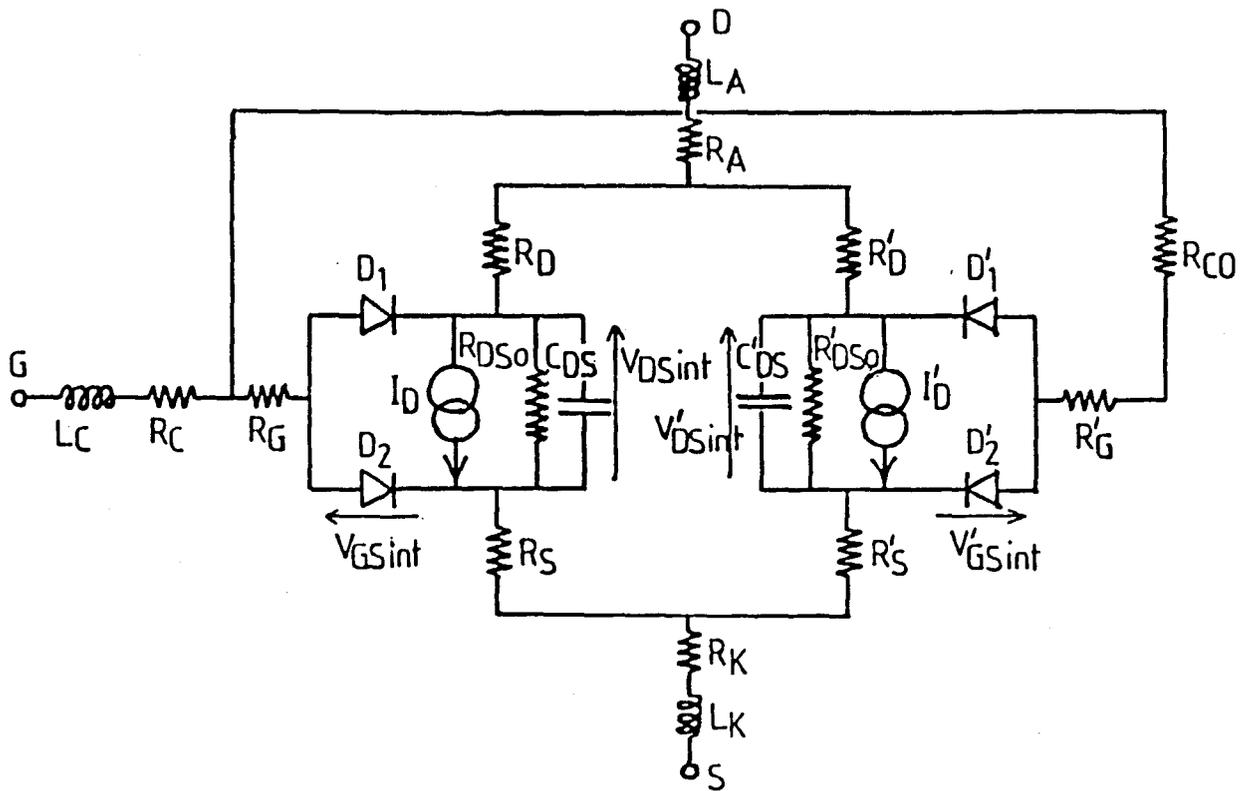


Figure I-11 : Modèle de TEC Curtice-Ettenberg modifié.

tension grille-source ; tous les éléments de ce second modèle à l'exception du générateur de courant sont neutralisés.

Les générateurs I_{DS} et I_{DS}' sont tous deux définis par l'expression analytique dite de "Curtice Cubique" :

$$I_{DS} = (a_0 + a_1 V + a_2 V^2 + a_3 V^3) \cdot \text{th}(\gamma V_{DS\text{int}})$$

$$\text{avec : } V = V_{GS\text{int}} (1 + \beta (V_{DS\text{int}} - V_{DS0\text{int}}))$$

Les coefficients a_i et γ de I_{DS} sont déduits des caractéristiques quasi-statiques relevées en pulsant la tension de drain, la grille étant polarisée en continu.

L'évaluation des coefficients a_i est une opération longue pour laquelle des logiciels basés sur des méthodes algorithmiques de moindres carrés ont été mis au point [-1-].

Les coefficients de I_{DS}' sont déduits des évolutions de la résistance drain-source en fonction de la tension grille-source. Ces évolutions sont obtenues à partir des paramètres S mesurés.

Les modèles de diode grille-source et grille-drain sont définis par un même modèle : celui d'une diode Schottky idéale. La capacité de jonction grille-source a alors l'expression suivante :

$$C_{GS} = C_{GS0} / \sqrt{1 - V_{GS}/V_{BI}} \quad \text{pour } V_{GS} < F_C \cdot V_{BI}$$

$$C_{GS} = \frac{C_{GS0}}{\sqrt{1 - F_C}} (1 + (V_{GS} - F_C \cdot V_{BI}) / 2V_{BI}(1 - F_C)) \quad \text{pour } V_{GS} \geq F_C \cdot V_{BI}$$

F_C étant un paramètre d'ajustement.

Et le courant s'exprime de la façon suivante :

$$I_{GS} = I_S \cdot \exp\left(\frac{V_{GS}}{\eta V_T} - 1\right) \quad \text{pour } V_{GS} \geq -5 \cdot \eta \cdot V_T$$

$$I_{GS} = -I_S \quad \text{pour } -V_{BR} + 50 \cdot V_T < V_{GS} < -5 \cdot \eta \cdot V_T$$

$$I_{GS} = -I_S \left(1 + \exp \left(\frac{-V_{BR} + V_{GS}}{V_T} \right) \right) \quad \text{pour } V_{GS} \leq -V_{BR} + 50 \cdot V_T$$

Les expressions de la capacité C_{GD} et du courant I_{GD} s'obtiennent en remplaçant la tension grille-source V_{GS} par la tension grille-drain V_{GD} .

Les coefficients V_{BI} , η et V_{BR} sont déduits de la caractérisation statique des jonctions mises en direct et en inverse. Les coefficients C_{GS0} et C_{GD0} sont obtenus à partir de la mesure des paramètres S du transistor pour des tensions nulles de grille et de drain.

Les éléments parasites résistifs R_S , R_D et R_G et selfiques L_S , L_D et L_G sont accessibles par la mesure des paramètres S lorsque la grille est légèrement polarisée en direct, la tension drain étant nulle.

Dans le cadre de ces contrats, plusieurs transistors commerciaux de puissance (NEC NE900, TOSHIBA S8851 et S8853) sont modélisés en utilisant la méthodologie présentée ci-dessus.

Cette modélisation revêt néanmoins quelques inconvénients.

- Le courant de drain simulé augmente de nouveau après le pincement : l'expression analytique du courant qui est un polynôme d'ordre 3 en V_{GS} ne convient pas totalement ou bien son ordre est insuffisant.

- Le modèle non-linéaire de TEC, défini dans le logiciel Microwave Spice n'autorise qu'une modélisation de type Schottky idéale pour les capacités C_{GS} et C_{GD} . Ce modèle est insuffisant compte tenu de l'amplitude des non-linéarités des éléments en fonction des tensions de grille et de drain.

- La résistance R_i ne peut être introduite dans le modèle, or celle-ci influence de manière importante les performances amplificatrices du transistor simulé.

La conclusion essentielle de cette partie concerne les limitations des modèles et leur incapacité à représenter fidèlement les non-linéarités du transistor.

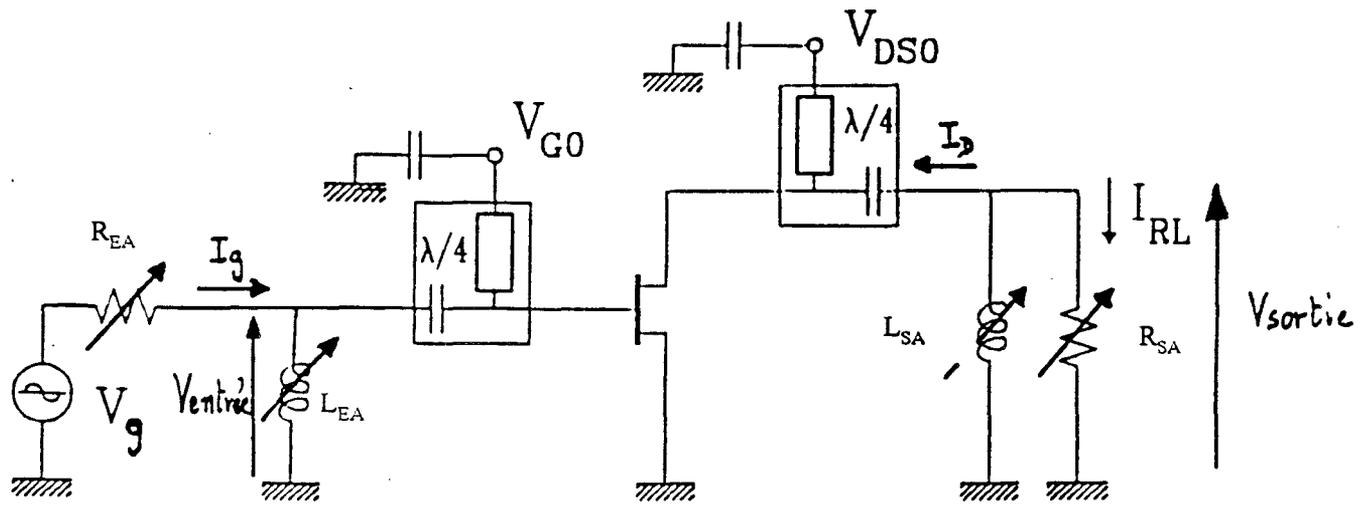


Figure I-12 : Schéma électrique d'un amplificateur classe B à un seul transistor.

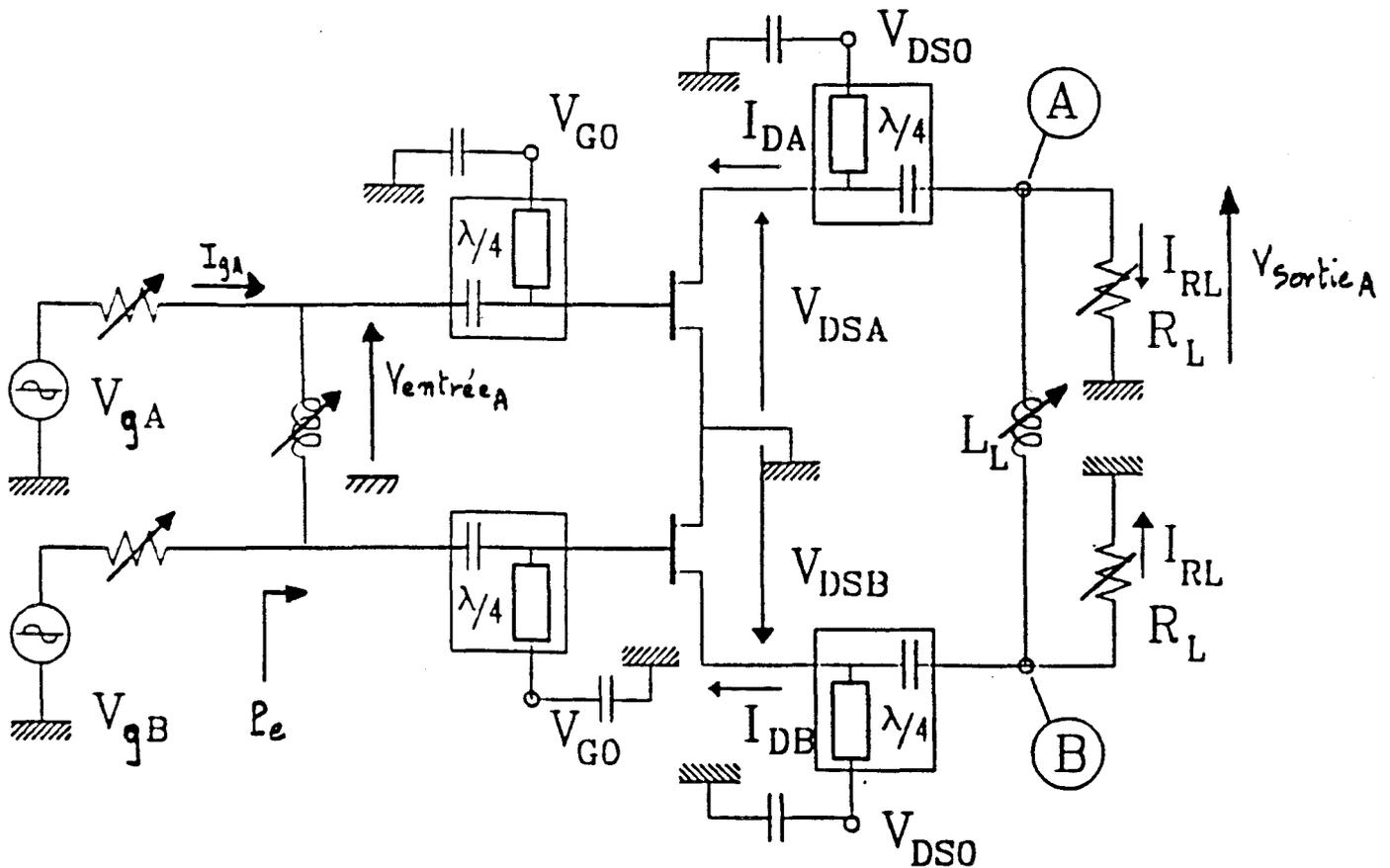


Figure I-13 : Schéma de simulation d'un push-pull idéal.

Néanmoins, de nombreuses simulations d'étages classe B et de push-pull ont pu être effectuées avec ce logiciel ; les principaux résultats obtenus sont résumés ci-dessous.

b) Simulations d'étages classe B et push-pull classe B.

Le circuit de simulation d'un étage amplificateur à un seul transistor est représenté figure I-12. L'adaptation entrée-sortie est réalisée directement par les impédances de la charge et de la source.

La procédure de recherche de l'adaptation au maximum de puissance de sortie s'effectue par variation des quatre éléments (R_{EA} , L_{EA} , R_{SA} et L_{SA}). L'analyse temporelle utilisée par le logiciel Microwave Spice et le manque de performance des outils informatique de l'époque conduisaient à des durées prohibitives de calcul : à titre indicatif 185 heures dans le cas de l'adaptation du transistor S8853 pour un niveau donné de tension d'entrée

Seule l'influence de la self L_S a pu être prise en compte, celles des selfs d'entrée L_G , L_D et les capacités de plots C_{PD} , C_{PG} n'ont pu être introduites dans les circuits de simulation car les temps de calcul devenaient démesurés.

Des lignes de longueur $\lambda/4$ ont été insérées dans les circuits de polarisation pour éliminer les composantes harmoniques de rangs pairs.

L'adaptation de l'étage push-pull idéal (figure I-13) a pu être accélérée en prenant comme valeurs initiales celles des éléments adaptateurs déterminés pour l'étage à transistor unique.

Pour simuler l'étage push-pull réalisé au laboratoire, il convenait d'adjoindre au circuit précédent des baluns en entrée et en sortie. Côté entrée, ces circuits, préalablement optimisés sur le logiciel Touchstone [-4-], permettent d'obtenir à partir d'un générateur unique des signaux déphasés de 180° sur les grilles des TECs. Et en sortie, ils recombinent les deux signaux amplifiés par les TECs vers une charge 50Ω .

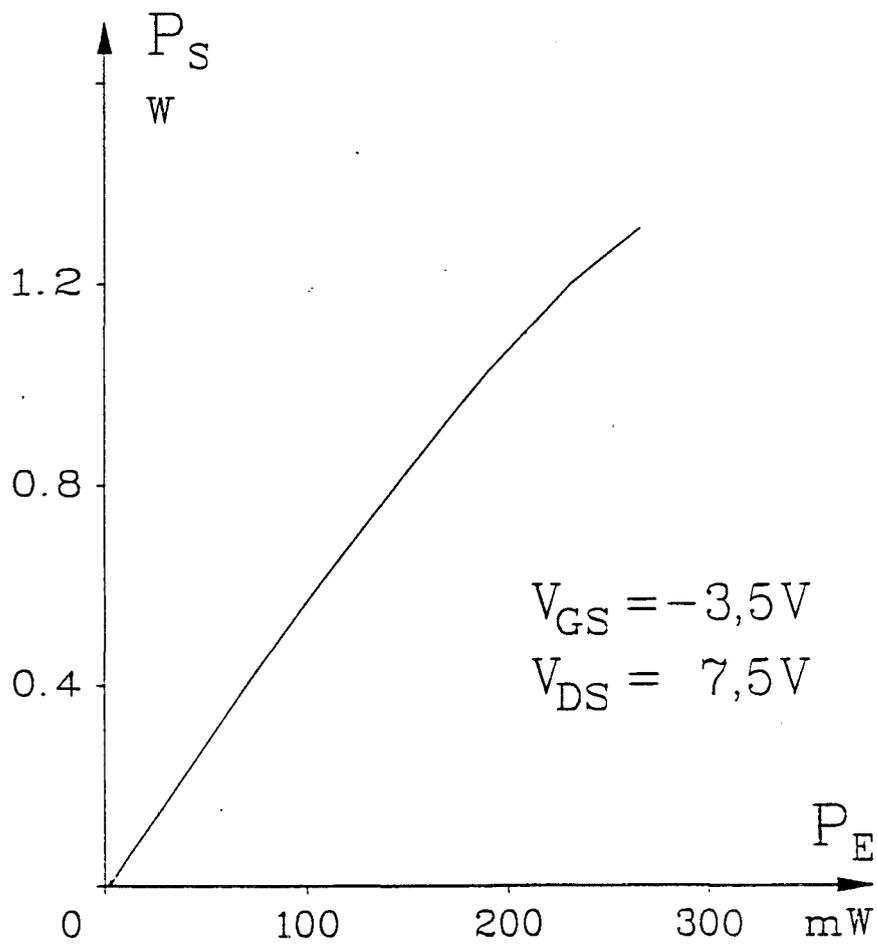


Figure I-14 : Performances théoriques du push-pull adapté (FET TOSHIBA S8853).

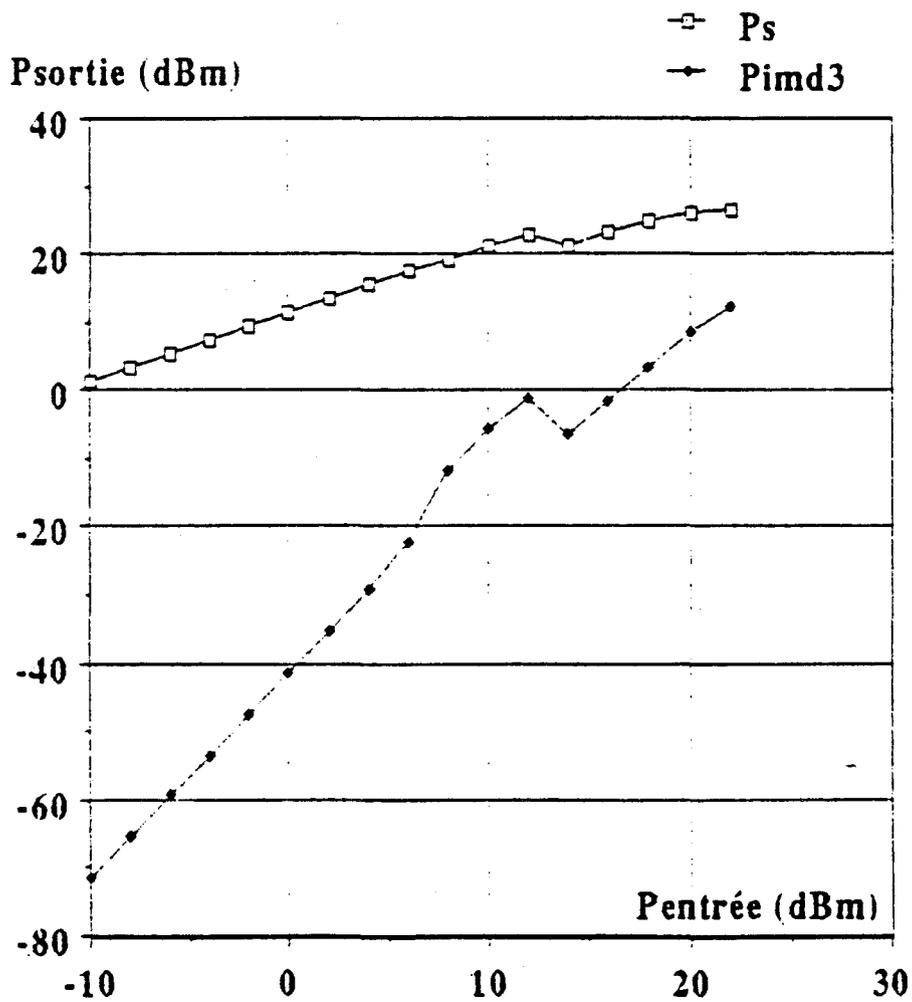


Figure I-15 : Simulation du produit d'intermodulation d'ordre 3 par le montage push-pull (FET TOSHIBA S8853).

La figure I-14 nous montre l'évolution de la puissance délivrée dans la charge en fonction de celle appliquée à l'entrée du montage dans le cas du push-pull utilisant des transistors TOSHIBA S8853.

Pour le point de compression à 1 dB, les résultats essentiels sont résumés dans le tableau suivant.

Puissance d'entrée	185 mW
Puissance de sortie	1,1 W
Gain	7,7 dB
Rdt en puissance ajoutée	31,9 %

Pour le transistor NEC 900, une comparaison théorique push-pull classe B / étages classe A en parallèle a été effectuée. Pour une amplitude HF maximale appliquée en entrée, les résultats sont les suivants :

	push-pull	Etages Classe A
Tension de grille	-4,5 V	-1,5 V
Puissance d'alimentation	0,86 W	1,98 W
Puissance de sortie	550 mW	480 mW
Gain	8 dB	15 dB
Rdt en puissance ajoutée	58 %	25 %

Ces résultats montrent nettement les avantages du montage push-pull : un rendement élevé et une puissance d'alimentation plus faible. Ils révèlent également un gain inférieur à celui obtenu avec des étages classe A.

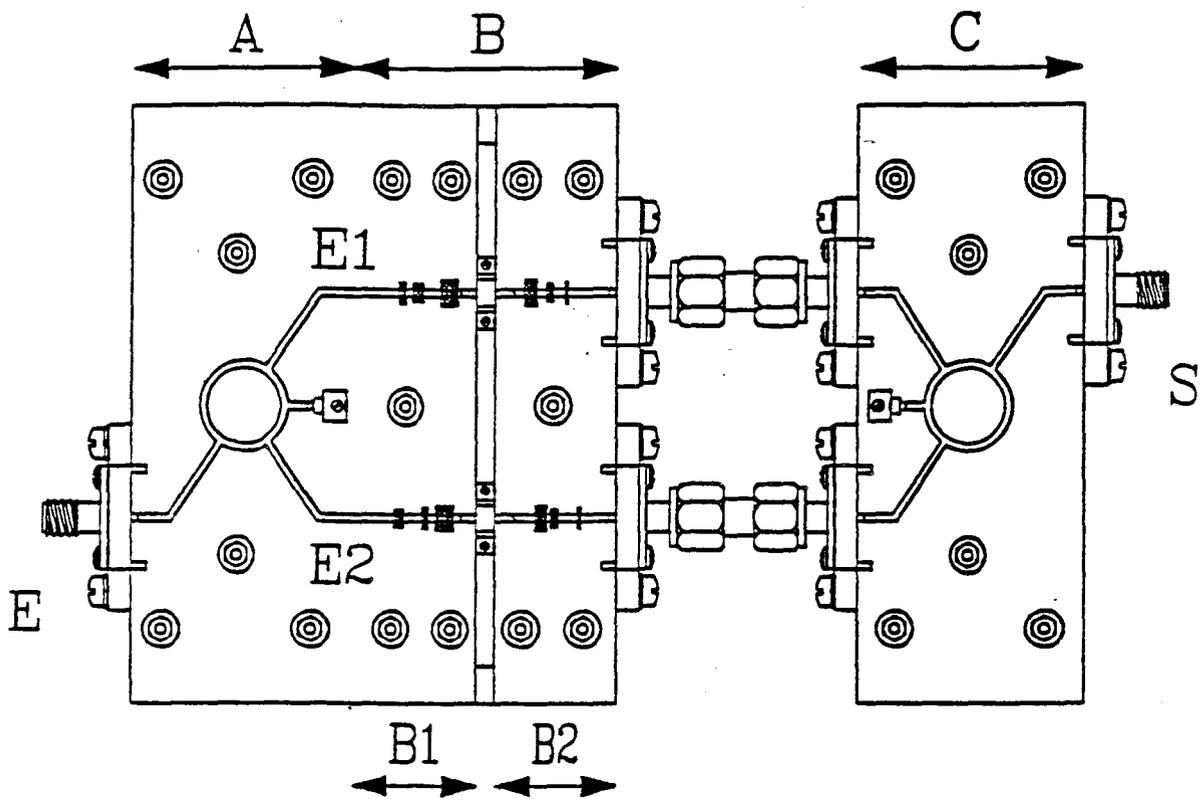


Figure I-16 : Schéma du prototype push-pull.

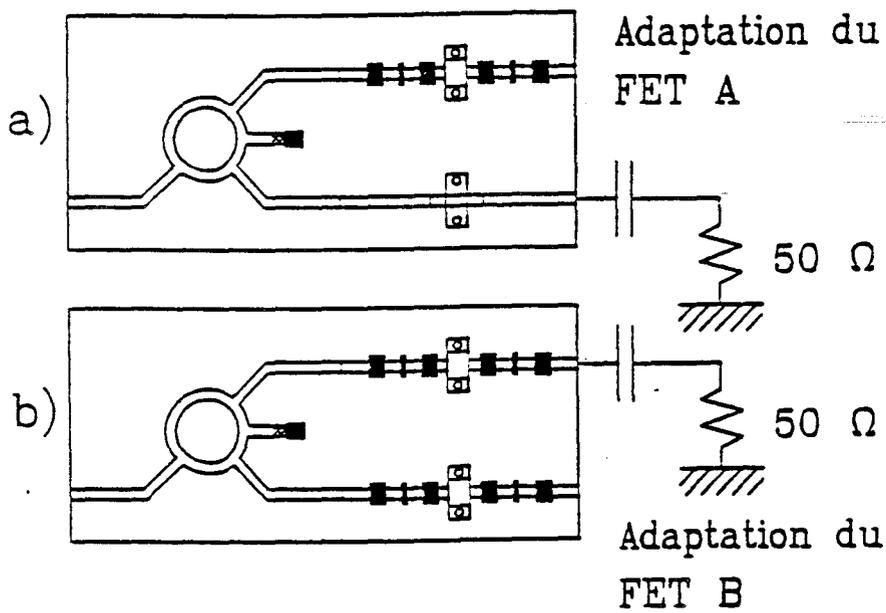


Figure I-17 : Procédure d'adaptation du montage push-pull.

En ce qui concerne l'intermodulation d'ordre 3 [-5-], les résultats obtenus avec le montage push-pull classe B utilisant des transistors S8853 sont représentés sur la figure I-15. On peut remarquer qu'à faibles niveaux d'entrée la pente du produit d'intermodulation est très voisine de 3. Lorsque le niveau de puissance croît, les phénomènes non-linéaires du produit d'intermodulation apparaissent bien avant le phénomène de compression du fondamental.

Bien que le modèle du transistor à effet de champ implanté dans le logiciel Microwave Spice soit relativement grossier, les résultats obtenus par ces simulations devaient se révéler, par la suite, assez conformes aux résultats expérimentaux.

Le principale défaut de cette approche préliminaire concernait directement le logiciel Microwave Spice :

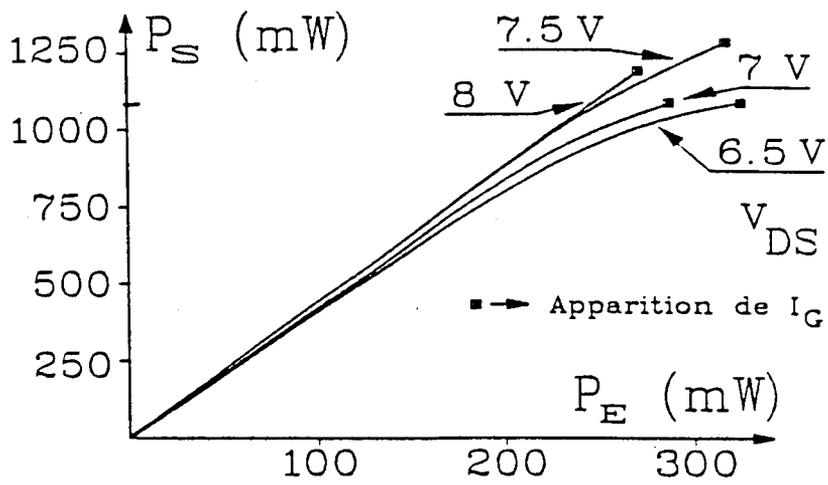
- son temps de calcul prohibitif,
- de fréquentes instabilités pour les fonctionnements très fortement non-linéaires, comme le montre l'exemple de la figure I-15.

c) Réalisations d'un push-pull classe B et de montages cascades classe A / classe B et classe B / classe B à 12 GHz.

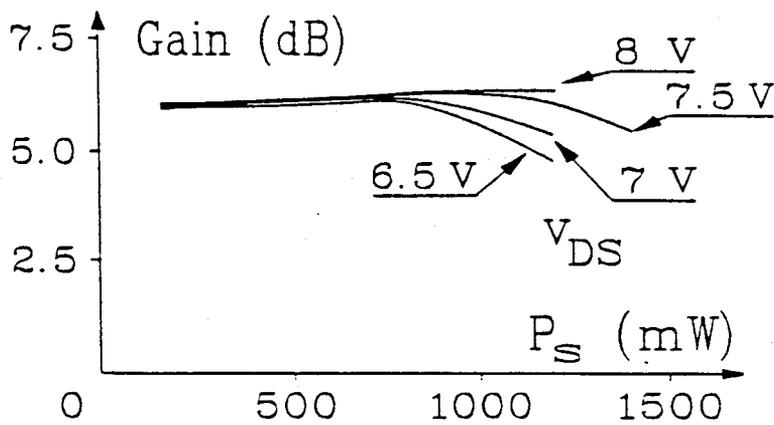
L'élément actif choisi pour la réalisation du push-pull à 12 GHz fut le TOSHIBA S8853. La caractérisation en puissance du composant, réalisée sur l'un des bancs à charge active du laboratoire qui couvre la gamme 8-18 GHz, permet d'optimiser la tension drain ; la tension de grille fut choisie pour avoir un courant de drain au repos voisin de 10% de I_{DSS} . Le régime de fonctionnement du composant s'apparentait donc à la classe AB.

Le circuit du prototype push-pull est représenté schématiquement sur la figure I-16. Il comporte trois parties essentielles :

- La partie A où le balun d'entrée assure la division par deux de la puissance hyperfréquence appliquée sur l'entrée E. Les deux sorties du balun



Evolution de P_S a V_{DS} variable.



Evolution du gain a V_{DS} variable.

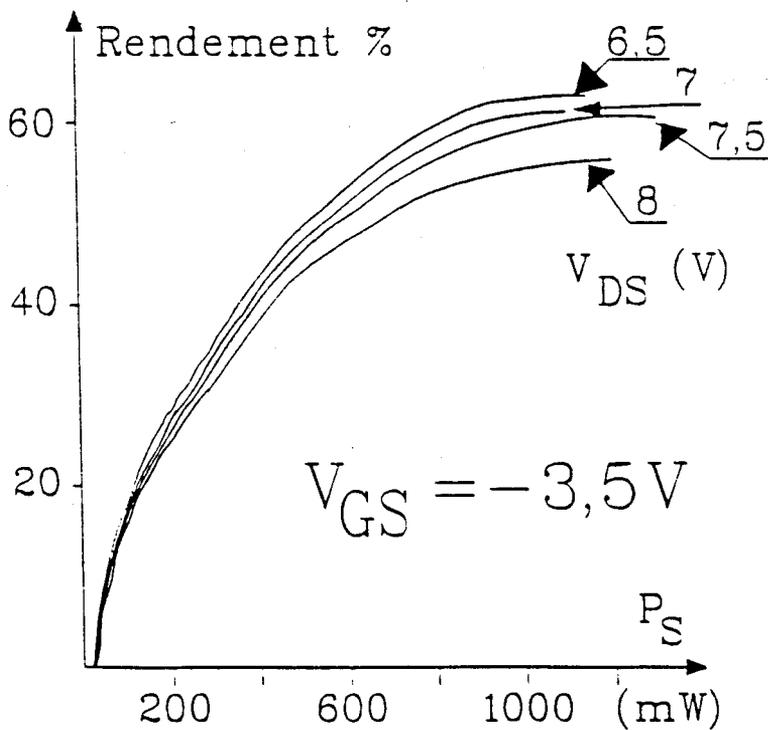


Figure I-18 : Performances de l'amplificateur push-pull.

sont déphasées de 180°. L'impédance caractéristique de ce circuit est au standard 50 ohms.

- La partie B qui est constituée de deux transistors S8853 avec leurs circuits d'adaptation de grille et de drain ; l'ensemble est au standard 50 ohms.

- La partie C qui réalise l'addition des deux signaux hyperfréquences amplifiés. Déphasés de 180° à l'entrée, ils sont remis en phase au niveau de la sortie.

L'adaptation fut réalisée avec des pastilles métalliques judicieusement placées sur les lignes d'accès des composants de façon à obtenir le maximum de puissance de sortie.

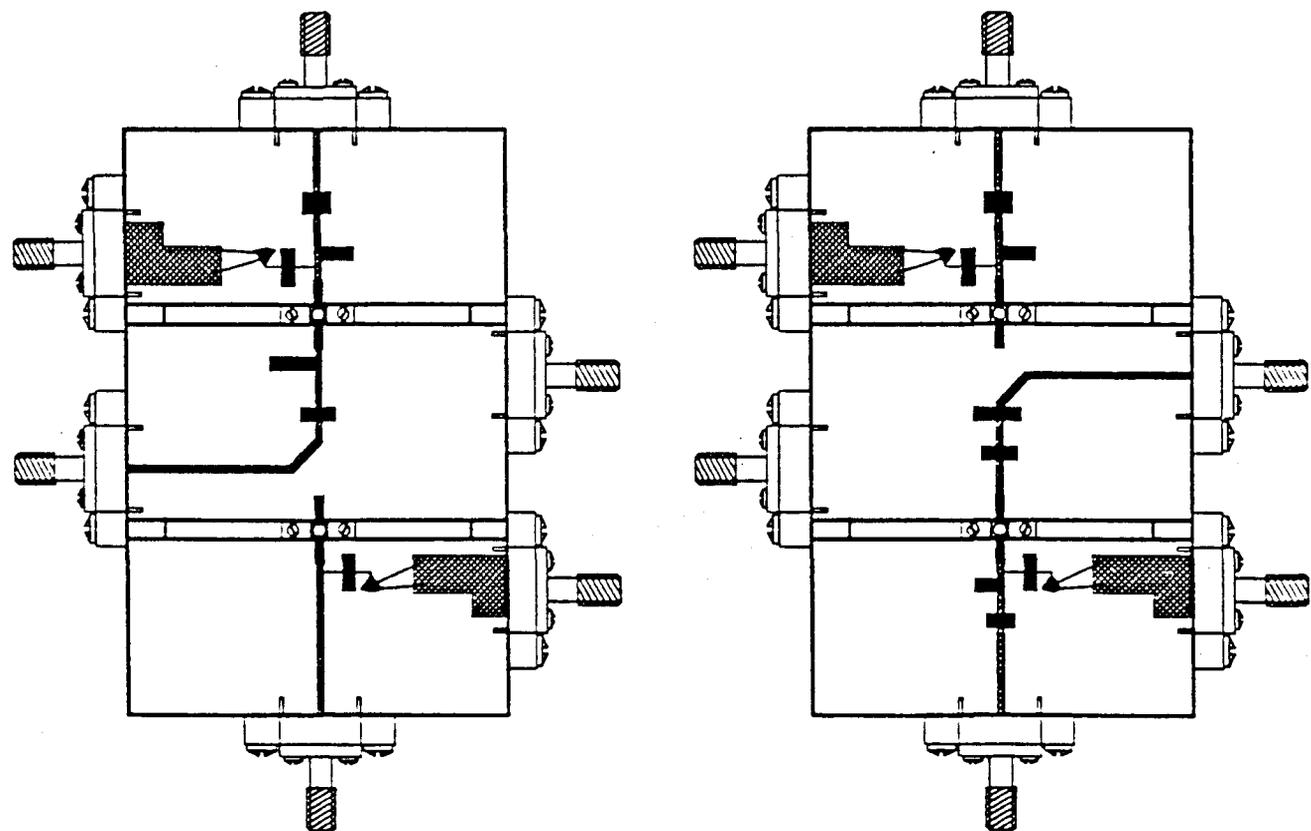
Une procédure d'adaptation en deux étapes fut utilisée (figure I-17).

- La première consistant à adapter le premier transistor en remplaçant le second par une ligne de transmission fermée sur 50 Ω à travers la capacité du Té de polarisation.

- La seconde étant l'adaptation du second transistor avec le circuit du premier en place.

Les résultats en puissance de sortie, gain et rendement en puissance ajoutée en fonction de la puissance de sortie sont représentés sur la figure I-18. Au point de compression du gain de 1dB, les performances obtenues sont celles du tableau suivant :

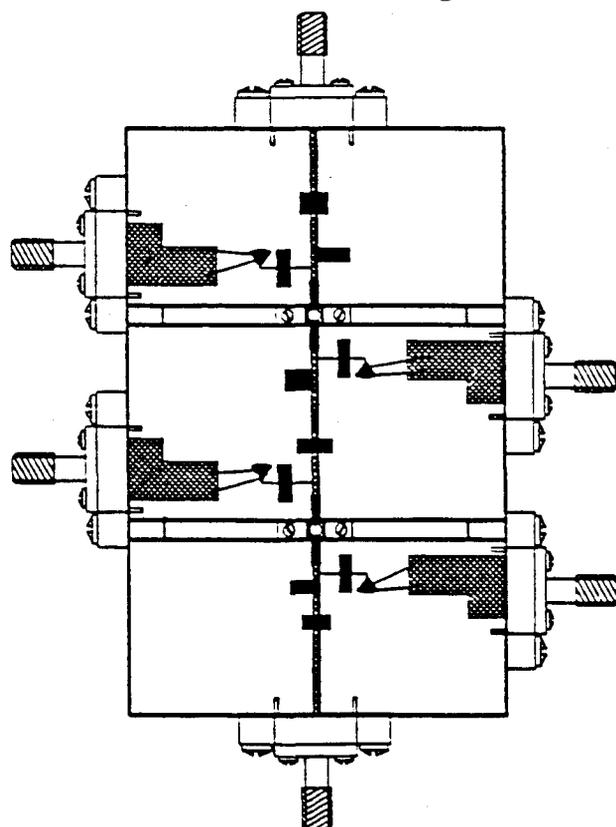
Puissance d'entrée	320 mW
Puissance de sortie	1.3 W
Gain	6.0 dB
Rdt en puissance ajoutée	60 %



adaptation de l'entrée du driver adaptation du drain de sortie

Figure I-19 : Procédure d'adaptation de l'entrée de l'étage driver

et de la sortie de l'étage classe B.



adaptation
drain du driver/
grille de l'étage
de sortie.

Figure I-20 : Procédure d'adaptation de l'étage cascade.

Pour pallier à la faible valeur du gain, défaut inhérent au fonctionnement classe B, il fut décidé d'ajouter un étage driver à l'étage classe B [-3-]. Deux types d'associations furent réalisées : driver classe A - étage classe B et driver classe B - étage classe B.

Comme pour le montage Push-pull, une procédure d'adaptation en plusieurs étapes fut utilisée (figure I-19) :

- avec, dans un premier temps, l'adaptation de l'entrée du driver (la sortie de celui-ci étant fermée par un circuit d'adaptation provisoire)
- dans un deuxième temps, l'adaptation de la sortie de l'étage de puissance classe B (son entrée étant fermée sur un circuit d'adaptation provisoire)
- enfin dans un troisième temps, l'adaptation inter-étage entre le driver et l'étage de puissance classe B.

Le montage cascade final est représenté sur la figure I-20 ; les connexions axiales sont les entrées et sortie hyperfréquences, les connexions latérales concernent la polarisation.

Les performances qui furent obtenues pour les deux types de cascades, à 1dB de compression du gain, sont regroupées dans le tableau ci-dessous :

	Classe A/Classe B	Classe B/Classe B
Puissance d'entrée	11.5 mW	26.3 mW
Puissance de sortie	600 mW	620 mW
Gain	17.1 dB	13.7 dB
Rdt en puissance ajoutée	30.25 %	42.5%

Après l'adjonction de l'étage driver, les gains obtenus étaient tout à fait satisfaisants. Les différences de gain (3.4 dB) et de rendement (12 %) entre les deux montages étaient conformes aux écarts prévus par la prévision théorique entre la classe B et la classe A.

Après ce résumé des études réalisées antérieurement au laboratoire, nous allons maintenant passer en revue les études réalisées dans d'autres laboratoires et ayant fait l'objet d'articles marquants de la littérature.

4) Bibliographie de l'amplification classe B : résultats marquants.

Dans un premier temps, nous nous intéresserons aux études théoriques menées sur l'amplification en régime classe B. Puis dans un deuxième temps, nous évoquerons les principales réalisations d'amplificateurs en régime classe B.

a) Etudes théoriques classe B.

La répercussion sur le fonctionnement classe B du profil de transconductance du transistor et de la nature des charges présentées aux différentes composantes fréquentielles est la question la plus traitée dans la littérature.

Ainsi L.J. Kushner [-6-] s'est penché sur l'aspect puissance et rendement d'un étage amplificateur en envisageant des transconductances et des charges particulières.

En ce qui concerne la transconductance g_m , deux cas particuliers sont envisagés : dans l'un g_m reste constant quelque soit la tension grille-source, dans l'autre g_m est proportionnel à cette même tension grille-source.

En ce qui concerne la charge, elle peut rester la même quelque soit la fréquence de fonctionnement ou devenir un court-circuit pour les fréquences harmoniques. Quel que soit le cas envisagé une valeur optimale peut être déterminée pour obtenir une excursion maximale de la tension de drain.

Kushner utilise la transformée de Fourier directe et inverse pour déduire, à partir des signaux du courant drain, les expressions théoriques de la puissance et du rendement en fonction des caractéristiques du transistor (V_K , V_{BR} , V_P et I_{MAX}) (Figure I-8).

En régime de fonctionnement classe B, pour une même puissance d'entrée, les principaux résultats obtenus sont regroupés dans le tableau suivant :

g_m	Charge	P_S (dB) (1)	Rdt (%) (2)
Constant	Résistive	0	58
Constant	Résistive + C.C. aux fréquences harmoniques.	0	78.5
Linéaire	Résistive	-1,4	48
Linéaire	Résistive + C.C. aux fréquences harmoniques.	-0,71	85

(1) Puissance relative par rapport à $(V_{BR} + 2 \cdot V_P - V_K) \cdot I_{MAX} / 8$.

(2) Rendement maximum obtenu lorsque $V_K = 0$ (tension de coude nulle).

La conclusion de L.J. Kushner, en ce qui concerne les étages amplificateurs classe B, porte sur deux points :

- Le premier concerne le composant qui procure les meilleures performances de gain : il doit posséder une transconductance constante sur toute l'excursion de tension grille-source.

- Le deuxième est relatif aux charges qui sont présentées aux fréquences harmoniques : leurs natures peuvent améliorer notablement les performances d'un étage classe B.

Cette question des charges a fait l'objet d'une étude plus poussée de la part de D.M. Snider [-7-]. L'article de cet auteur montre qu'un transistor fonctionnant en classe B peut avoir un rendement proche 100 % s'il est chargé par une impédance particulière qui répond aux critères suivants :

- être un court-circuit pour les fréquences harmoniques paires,
- être un circuit-ouvert pour les fréquences harmoniques impaires,

- être purement résistive au fondamental ; sa valeur est alors déterminée pour recueillir une puissance de sortie maximale.

D'autres auteurs [-8,9-] se sont, en plus, intéressés à l'impédance du générateur qui attaque le composant. Leurs travaux ne tiennent compte que des trois premières fréquences harmoniques ; celles de rangs supérieurs, qui sont naturellement très atténuées, sont considérées comme négligeables. Le transistor est schématisé par un modèle physique à partir des équations des semi-conducteurs appliquées à la région située sous la grille. Ce modèle est inséré dans un programme qui permet de simuler le transistor en régime non-linéaire grand signal.

L.C. Hall [-8-] prenant, dans un premier temps, des impédances de charge et de source égales aux impédances conjuguées du transistor à la fréquence fondamentale obtient un rendement maximum en puissance ajoutée voisin de 47%. Après optimisation des impédances aux fréquences harmoniques, il trouve que le rendement atteint une valeur maximale de 80,5%. Les valeurs optimisées des impédances de source et de charge pour le second harmonique s'avèrent très faibles ; pour le troisième harmonique elles sont très grandes. Ces résultats sont très proches de ceux obtenus par S.M. Snider, même pour les impédances de source.

L'article de L.H. Hall montre également que si le rendement est très sensible aux impédances de source et de charge au second harmonique, il l'est nettement moins pour le troisième harmonique.

Avec une procédure de simulation assez similaire, l'article de T.A. Winslow [-9-] porte non seulement sur l'optimisation des impédances de charge et de source aux fréquences harmoniques 2 et 3, mais aussi sur l'optimisation des profils de dopage du composant pour obtenir un maximum de rendement en régime de fonctionnement classe B.

Cette optimisation du profil de dopage a comme conséquence essentielle de réduire fortement la tension de pincement ; dans l'exemple présenté dans la publication cette tension passe de -4 V à -1.5 V.

Un autre résultat est qu'un courant I_{DSS} élevé n'est pas indispensable pour obtenir un bon rendement en classe B ; par contre le composant doit posséder une tension de claquage élevée.

Les rendements en puissance ajoutée obtenus dans ces travaux sont sensiblement les mêmes quel que soit le type de dopage ; leurs valeurs sont de l'ordre de 70 à 75%.

Les valeurs des impédances de charge et de source aux fréquences harmoniques sont voisines de celles obtenues par S.M. Snider et L.H. Hall.

b) Travaux expérimentaux classe B.

Toutes les réalisations relatées dans ce qui suit ont deux caractéristiques communes:

- Le transistor est polarisé légèrement avant le pincement pour assurer un gain acceptable à l'étage amplificateur ; le courant drain au repos représente 5 à 10% du courant I_{DSS} .

- Les composantes aux fréquences harmoniques du courant drain sont réduites ou éliminées pour réduire la distorsion et pour augmenter le rendement en puissance ajoutée.

Dans son article de 1983 , K. Chiba [-10-] décrit un amplificateur pour des applications de téléphone mobile dans la bande 900 MHz : son rendement est proche de 70 % et sa puissance de sortie voisine de 2W. Cet amplificateur est constitué de deux transistors en cascade ; les circuits d'adaptation entrée-sortie sont réalisés en technologie microstrip et un tronçon de ligne de longueur $\lambda/4$ (placé sur le drain du second transistor) permet de court-circuiter les harmoniques de rangs pairs.

Dans un article de 1987, pour un même type d'application mais dans la bande 1.7 GHz, Nojima [-11-] indique une puissance de sortie de 1,5 W avec un rendement en puissance ajoutée de 68%. L'originalité de son circuit est la possibilité d'ajuster

l'impédance présentée aux composantes harmoniques du courant de drain sans perturber l'adaptation réalisée au fondamental.

Les premières réalisations en bande X ont été relatées en 1986 par l'article de J.R. Lane [-12-]. Plusieurs types d'étages amplificateurs en régime classe B, en technologie microruban, y sont décrits :

- Un étage à un seul transistor délivrant une puissance de 1 W pour un gain de 5,8 dB et un rendement en puissance ajoutée de 45 %.

- Un étage push-pull avec une puissance de sortie de 2 W, un gain de 5,4 dB et un rendement de 40 %.

- Un double push-pull en parallèle délivrant 4 W avec un rendement de 35 % et un gain de 5 dB.

Dans ces réalisations, le filtrage des harmoniques est simplement assuré par un tronçon de ligne de longueur $\lambda/4$ connecté au drain de chaque transistor. Dans la configuration push-pull, des coupleurs hybrides [0-180°] déduits des travaux de March [-13-] sont utilisés en entrée et en sortie pour diviser et collecter la puissance. Des coupleurs de type Wilkinson sont utilisés pour la mise en parallèle des deux étages push-pull.

Une première réalisation quasi-monolithique a été rapportée en 1988 par l'article de B.D. Geller et P.E. Goethe [-14-] à propos d'un amplificateur à 4 GHz. Seuls les circuits d'adaptations et de polarisations sont des circuits monolithiques : leurs pertes et leurs dimensions sont de ce fait réduites ; le transistor sélectionné pour obtenir des performances optimales est connecté aux circuits d'entrée et de sortie par fils thermocompressés. Les performances obtenues pour cet étage amplificateur sont : 1 W de puissance de sortie, 13,4 dB de gain et 65,4 % de rendement en puissance ajoutée.

Une réalisation complètement monolithique a fait l'objet en 1989 de l'article de I.J. Bahl [-15-] et a conduit à une puissance de sortie de 1,7 W dans la bande 5 à 6 GHz avec un rendement de 70 %. Une particularité de ce montage est d'avoir, dans le

circuit de drain, deux tronçons de lignes de longueur respectives $\lambda/4$ et $\lambda/6$ pour court-circuiter toutes les composantes harmoniques.

Pour terminer cette liste non exhaustive, il faut signaler l'article de M.A. Khatibzadeh [-16-] en 1990 qui relate, à 10 GHz, un rendement en puissance ajoutée de 61 % pour une puissance délivrée de 450 mW avec un gain de 7 dB ; ces performances étant obtenues avec un filtrage des harmoniques pairs.

Une première conclusion qui se dégage de cette revue est que toutes ces réalisations présentent des performances tout à fait comparables à celles obtenues avec les prototypes mis au point au laboratoire.

Une deuxième conclusion est que la fréquence d'utilisation de ces amplificateurs est très souvent limitée à la bande X (fréquences inférieures à 15 GHz). Ceci peut être la conséquence directe de deux phénomènes :

- la montée en fréquence diminue le gain intrinsèque des composants,
- le gain en classe B est un peu plus limité qu'en fonctionnement classe A.

La perspective de réalisations d'amplificateur classe B à fréquence plus élevée ne s'est dessinée que récemment. On doit cette possibilité à l'amélioration permanente des performances intrinsèques des composants discrets et à leur montée en fréquence d'abord en bande Ku, mais également en bande Ka. A ce titre le HEMT pseudomorphique représente un apport considérable. Entre autres exemples significatifs on peut citer les travaux de S. Shanfield [-17-] sur un composant à double recess délivrant à 18 GHz une puissance de 970 mW avec un gain de 6.8 dB et un rendement en puissance ajoutée de 48 % et les travaux de J.C. Huang [-18-] aboutissant, pour un composant assez voisin, à une puissance de 500 mW, pour un gain de 6 dB et un rendement de 35 % à 33 GHz.

5) Conclusion

Dans ce premier chapitre, nous avons présenté les concepts liés à un amplificateur fonctionnant en classe B. Le composant, polarisé au pincement, conduit pendant une demi-période ; il est bloqué durant l'autre demi-période.

Cette caractéristique tout à fait particulière permet d'obtenir des rendements en puissance ajoutée plus élevés qu'en régime classe A avec un gain en puissance qui, bien que plus faible, peut être encore très appréciable.

Ces considérations théoriques très intéressantes ont déjà été expérimentalement confirmées par des travaux effectués au sein de notre laboratoire mais aussi par de nombreux articles dans la littérature.

En ce qui concerne nos travaux antérieurs une première expérience a été acquise concernant les simulations d'étages amplificateurs classe B avec l'utilisation du logiciel Microwave Spice. Ces simulations, quoique donnant des résultats assez conformes aux mesures, ont fait apparaître deux principaux inconvénients :

- des temps de calcul très importants
- des modèles de TEC offerts par ce logiciel empêchant de prendre en compte correctement toutes les non-linéarités du composant.

Cette thèse entre dans le cadre d'un contrat DRET dont l'objectif est de porter l'utilisation de la classe B au delà de 30 Ghz. En conséquence nous ne pouvions pas rester à un stade de conception aussi rudimentaire. C'est pourquoi nous avons opté pour le choix du logiciel de CAO Microwave Design System de Hewlett Packard moins limitatif dans la prise en compte des non-linéarités que MWSpice et beaucoup plus rapide grâce à l'utilisation de la procédure d'équilibrage harmonique.

Le chapitre qui suit aborde la phase préliminaire à l'élaboration de modèles non-linéaires spécifiques aux composants millimétriques, phase qui consiste en la caractérisation très fine des ces composants.

BIBLIOGRAPHIE PARTIE I

[1] Y.CROSNIER, H.GERARD, G.SALMER.

"Potentialités de l'amplification push-pull classe B, en bande X". "Assistance technique pour la réalisation d'un prototype d'étage push-pull bande X à TEC AsGa".

Rapports ESA au 1/07/87 et 30/11/87.

[2] H.GERARD, Y.CROSNIER, G. SALMER.

"Assistance technique pour la réalisation d'un prototype d'étage push-pull bande X à TEC AsGa".

1, 2, et 3^{èmes} rapports ESTEC du contrat n° 76 38.88 NL-HG.

[3] H.GERARD, Y.CROSNIER, G. SALMER.

"Assistance technique pour la réalisation d'un prototype d'étage push-pull bande X à TEC AsGa".

Rapport final ESTEC du contrat n° 76 38.88 NL-HG.

[4] D. CHAUVEL.

"Conception et réalisation des circuits passifs d'adaptation d'entrée et de sortie d'un amplificateur de puissance push-pull classe B pour la bande X".

Rapport de stage ISEN 1988.

[5] L. FOUSSET.

"Amplification technique pour la réalisation d'un prototype d'étage push-pull bande X à TECs AsGa. Etude de l'intermodulation."

DEA Electronique. LILLE 1991.

[6] L.J. KUSHNER.

"Output performance of idealized microwave power amplifiers".

Microwave Journal, October 1989, pp 103-116.

[7] D.N. SNIDER.

"A theoretical analysis and experimental confirmation of the optimally loaded and overdriven RF power amplifier".

IEEE Trans. Electron Devices, Vol. ED-14, December 1967, pp 851-857.

[8] L.C. HALL and R.J. TREW.

"Maximum efficiency tuning of microwave amplifiers"

IEEE MTT-S Digest 1991, pp 123-126.

[9] T.A. WINSLOW and R.J. TREW.

"Doping profiles for optimum class B performance of GaAs MESFET amplifiers".

IEEE Cornell Conference 1991, pp 188-197.

- [10] **K. CHIBA and N. KANMURI.**
"GaAs FET power amplifier module with high efficiency".
Electronics Letters, vol. 19, n°24, November 1983, pp 1025-1026.
- [11] **T.NOJIMA, S.NISHIKI, K. CHIBA.**
"High-efficiency quasimicrowave GaAs FET power amplifier".
Electronics Letters, vol. 23, n°10, May 1987, pp 512-513.
- [12] **J.R. LANE, R.G FREITAG, H.K. HAHN, J.E. DEGENFORD, M. COHN.**
"High-efficiency 1-, 2-, 4-W Class-B FET Power Amplifier".
IEEE Trans. Microwave Theory Tech., vol.MTT-34, December 1986, pp 1318-1325.
- [13] **S.MARCH.**
"A wideband stripline hybrid ring".
IEEE Trans. Microwave Theory Tech., vol.MTT-16, June 1968, pp 361-372.
- [14] **B.D. GELLER and P.E. GOETHE.**
"Quasi-monolithic 4 GHz power amplifiers with 65-percent power-added efficiency".
IEEE MTT-S Digest 1988, pp 835-838.
- [15] **I.J. BAHL, E.L. GRIFFIN, A.E. GEISSGERGER, C. ANDRICOS, T.F. BRUKIEWA.**
"Class-B power MMIC amplifiers with 70 percent power-added efficiency".
IEEE Trans. Microwave Theory Tech., vol.MTT-37, September 1989, pp 1315-1320.
- [16] **M.A. KHATIBZADEH and H.Q. TSERNG.**
"Harmonic tuning of power FETs at X-band".
IEEE MTT-S Digest 1990, pp 989-992.
- [17] **S.SHANFIELD, et al.**
"One watt, very high efficiency 10 and 18 GHz pseudomorphic HEMTs fabricated by dry first recess etching".
IEEE MTT-S Digest 1992, pp 639-641.
- [18] **J.C. HUANG, et al.**
"A double-recessed AlGaAs/InGaAs pseudomorphic HEMT for Ka and Q Band power applications".
IEEE Electron Device Letters, Vol. EDL-14, n°9, September 1993, pp 851-857.

CHAPITRE II

CARACTERISATIONS DE TECs.

1) Introduction.

La caractérisation d'un transistor à effet de champ a pour objectif de connaître ses diverses propriétés et son comportement lorsqu'il est soumis à certaines conditions particulières de fréquences et de polarisations.

Ce chapitre porte essentiellement sur la caractérisation hyperfréquence du composant car celle-ci constitue le fondement de notre modélisation des non-linéarités.

Nous avons modifié la caractérisation hyperfréquence classique en y apportant les perfectionnements suivants :

- les capacités de plots sont déterminées par une nouvelle méthode originale.

- les paramètres S sont mesurés en fonction des tensions internes et pour de nombreux points de polarisation.

Déduites de cette caractérisation, les évolutions des éléments intrinsèques du schéma équivalent petit signal en fonction des tensions internes sont les outils de base de la modélisation non-linéaire du composant.

En complément d'information le réseau des caractéristiques $I_{DS}(V_{DS}, V_{GS})$, relevé à partir de mesures en impulsions, a été également utilisé.

Enfin une caractérisation statique complète nous a servi à établir deux limites de fonctionnement que sont la mise en direct du contact Schottky de grille et la mise en avalanche du composant.

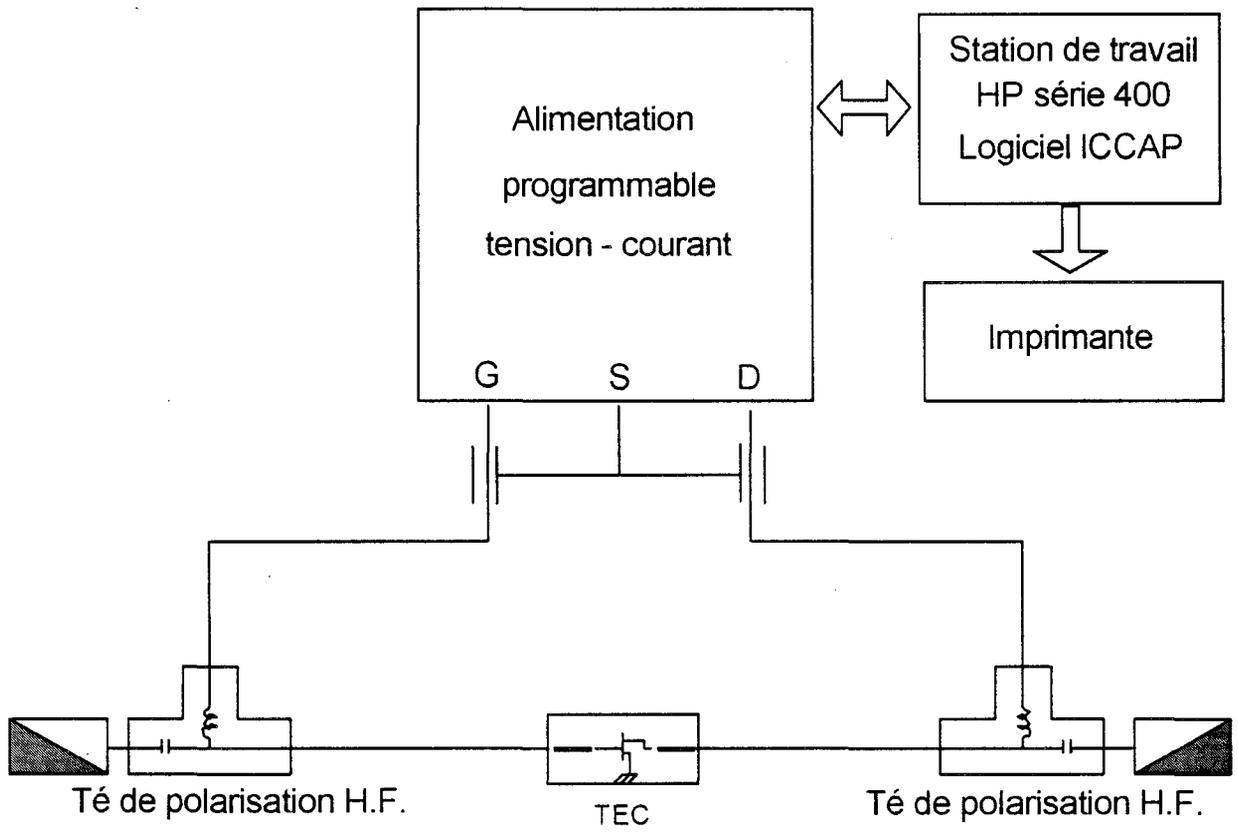


Figure II-1 : Banc automatique de mesures statiques.

2) Caractérisation statique.

Cette caractérisation est réalisée au laboratoire sur un banc automatisé ; son schéma synoptique est représenté sur la figure II-1.

Elle permet une vérification rapide du bon fonctionnement d'un composant et la détermination de ses principales caractéristiques statiques (I_{DSS} , V_P , V_{BR}).

a) Les réseaux de caractéristiques $I_{DS}(V_{DS})$ pour différentes valeurs de V_{GS} et les caractéristiques de transfert $I_{DS}(V_{GS})$ pour différentes valeurs de V_{DS} .

Un exemple typique de ces caractéristiques, relevé pour le composant DHS 689, est donné sur la figure II-2. Ces tracés permettent de connaître la tension de pincement V_P et le courant de saturation I_{DSS} ; ils sont également utiles pour choisir les points de polarisations autour desquels sont effectuées les mesures de puissance et les simulations.

L'exploitation des mesures statiques par le logiciel ICCAP donne les évolutions extrinsèques de la transconductance g_m et de la conductance de sortie g_{DS} en fonction des tensions de grille et de drain (figure II-3).

b) Caractéristiques $I_{GS}(V_{GS})$ avec le drain en l'air.

Une autre caractéristique intéressante est celle de la figure II-4. C'est un outil essentiel pour modéliser le courant de mise en direct de la jonction grille-source.

L'application de la relation tension-courant de la diode Schottky [-1-] à ces mesures permet de déterminer d'une part la hauteur de la barrière V_B de la jonction métal-semiconducteur et d'autre part son coefficient d'idéalité η .

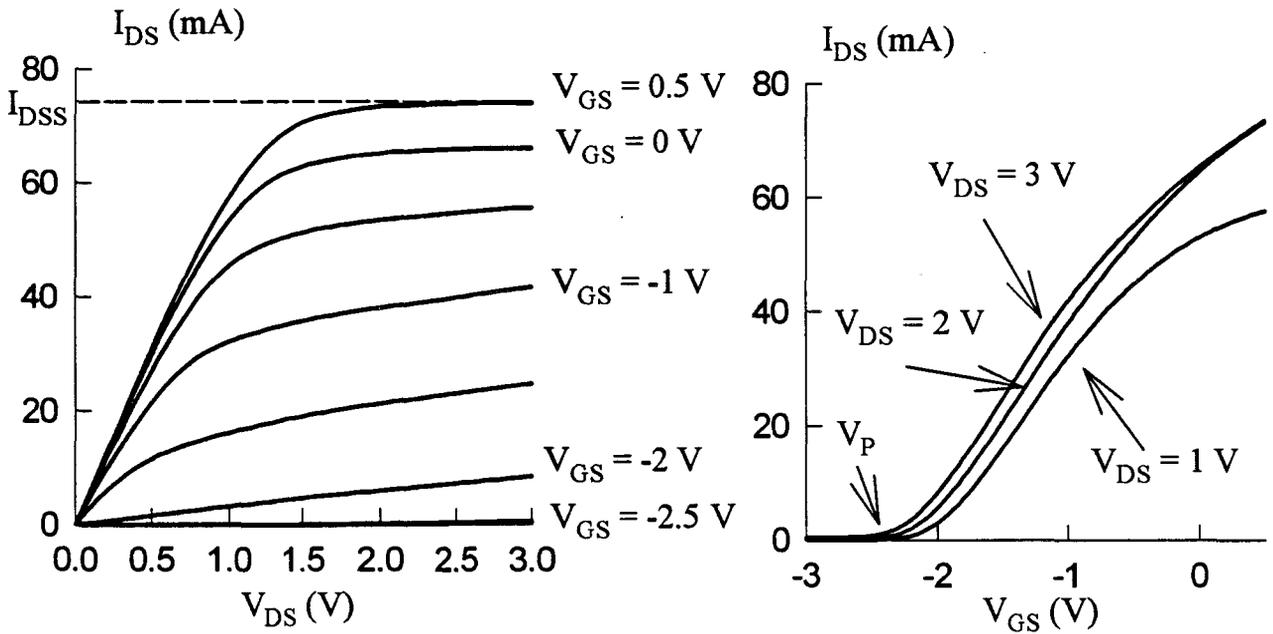


Figure II-2 : Caractéristiques statiques $I_{DS}(V_{DS})$ et $I_{DS}(V_{GS})$ du DHS 689 ($2 \times 75 \mu\text{m}$).

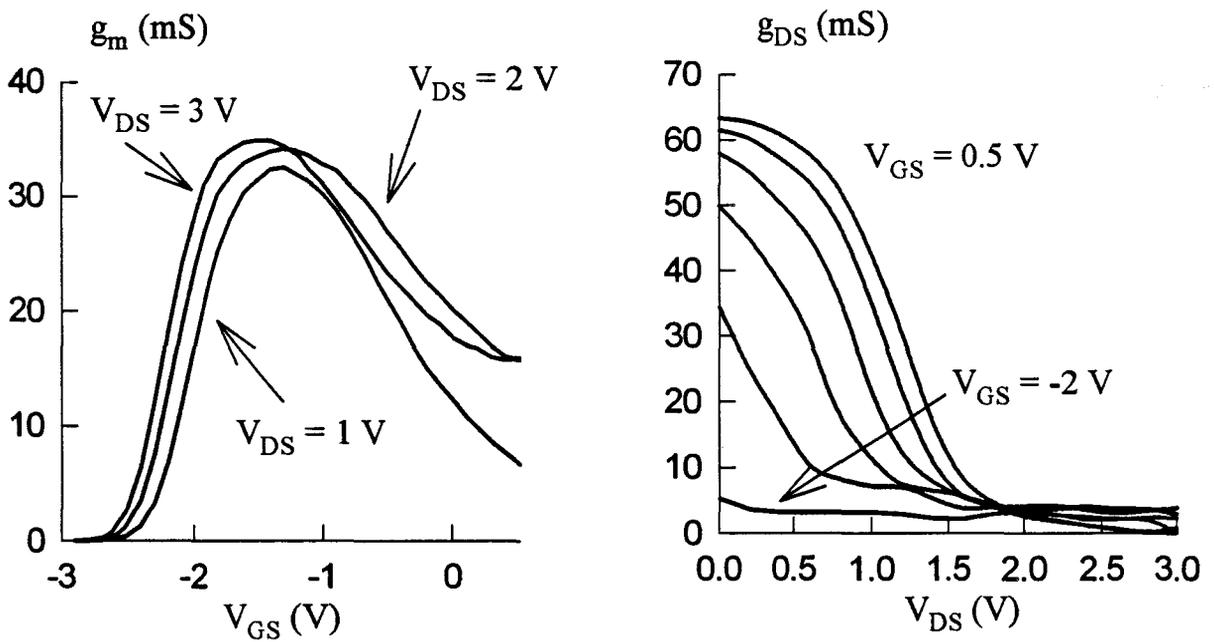


Figure II-3 : Evolutions des caractéristiques statiques, de la transconductance et de la conductance de sortie du DHS 689 ($2 \times 75 \mu\text{m}$).

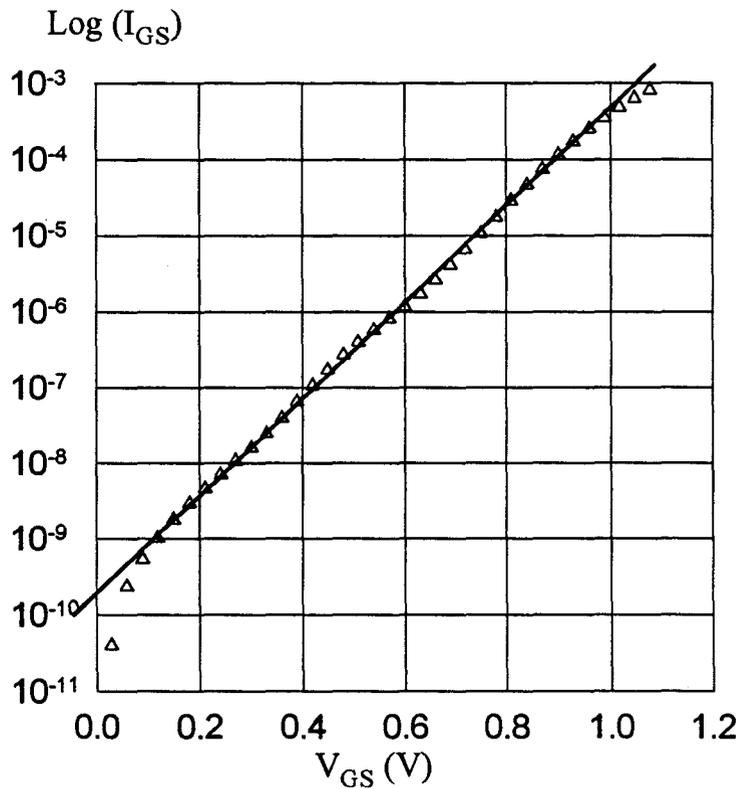
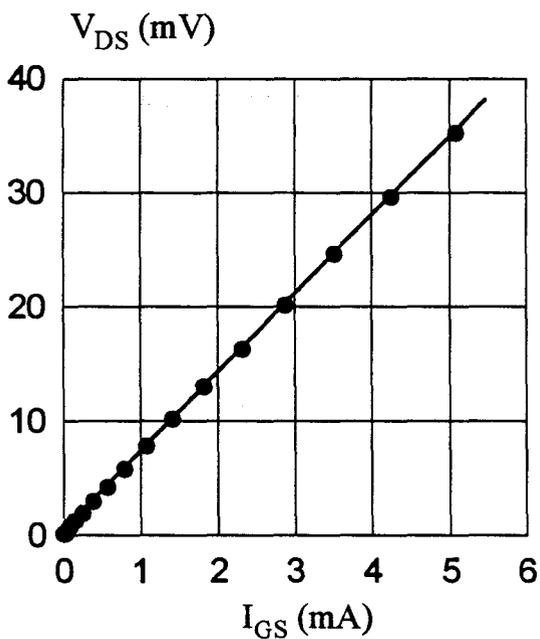
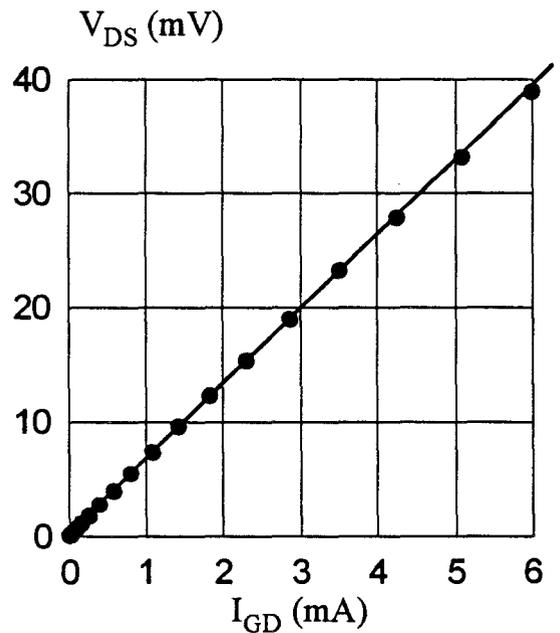


Figure II-4 : Evolution de $\text{Log}(I_{GS})$ en fonction de V_{GS} du DHS 689 ($2 \times 75 \mu\text{m}$) drain en l'air.

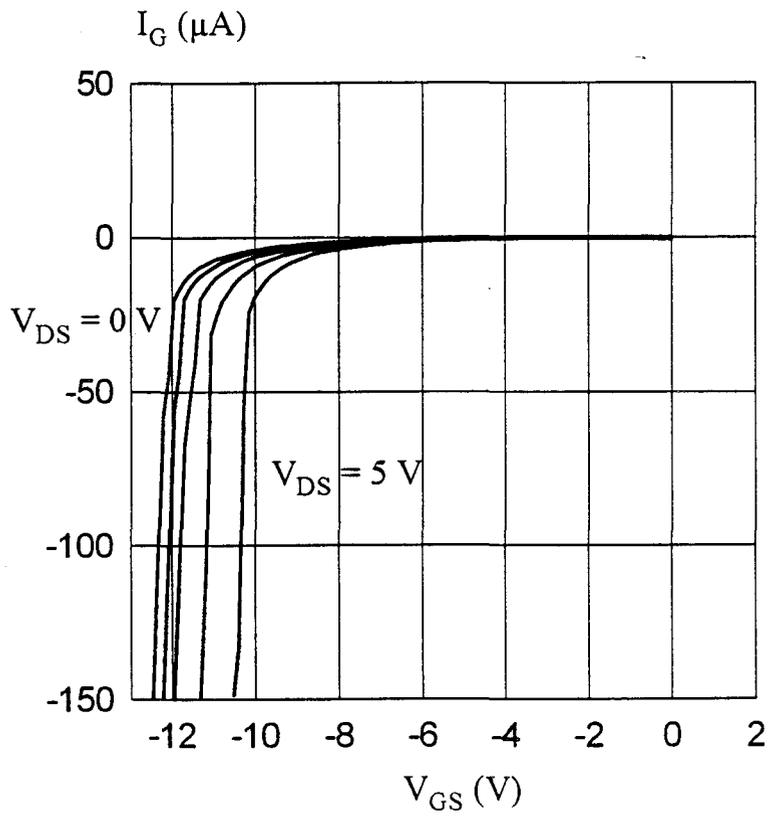


a) Caractéristiques statiques $V_{DS}(I_{GS})$, drain en l'air, du DHS 689 ($2 \times 75 \mu\text{m}$).



b) Caractéristiques statiques $V_{DS}(I_{GD})$, source en l'air, du DHS 689 ($2 \times 75 \mu\text{m}$).

Figure II-5 : Détermination des résistances d'accès R_S et R_D .



*Fig. II-6a : DHS 689 (2*75 μm).*

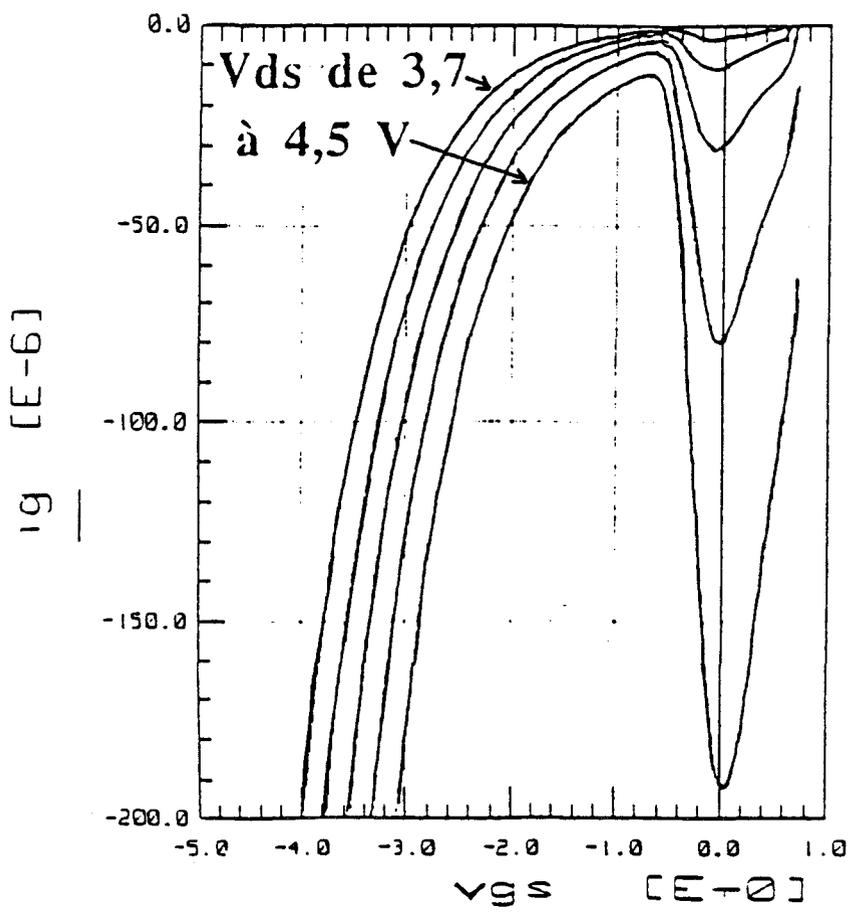


Fig. II-6b : Thomson TA33210.

Figure II-6 : Caractéristiques statiques $I_G(V_{DS}, V_{GS})$.

c) Caractéristique $V_{DS}=f(I_{GS})$ et $V_{DS}=f(I_{GD})$.

Lors de la mesure du courant de grille précédente le drain est isolé. La tension V_{DS} représente donc la tension développée par le courant de grille dans la résistance R_S et une portion α de la résistance du canal R_C localisée sous la grille [-2-].

En première approximation le terme α , qui représente l'effet de distribution du courant de grille dans le canal, peut-être considéré proche de 0.5. Cette relation linéaire entre tension et courant se retrouve sur les mesures de la figure II-5a.

Une démarche similaire est effectuée lors de la caractérisation de la jonction grille-drain avec la source isolée ; les résultats obtenus sont ceux de la figure II-5b.

Les résistances de canal des composants réalisés dans notre centrale de technologie sont aisément déterminables à partir des paramètres technologiques ; les valeurs des résistances de source et de drain peuvent en conséquence être déduites des pentes des courbes II-5a et II-5b. Les valeurs ainsi obtenues sont des éléments de comparaison avec la caractérisation hyperfréquence.

d) Caractéristique $I_{GD}(V_{DS}, V_{GS})$.

Cette caractéristique, représentée sur la figure II-6, est utilisée pour modéliser le courant d'avalanche de la jonction grille-drain en fonction des tensions de drain et de grille. Son relevé nécessite la limitation du courant de grille à 1mA par millimètre de développement de grille pour éviter une destruction du transistor.

L'allure de la caractéristique $I_{GD}(V_{DS}, V_{GS})$ n'est pas rigoureusement la même pour tous les composants : deux cas typiques sont présentés sur la figure II-6.

La figure II-6a concerne le DHS 689. Son claquage apparaît uniquement en dessus du pincement. Ce type de comportement est attribué à de l'effet tunnel à travers le contact Schottky de grille.

La figure II-6b est relative à un composant réalisé dans un laboratoire industriel. Si son comportement est proche du DHS 689 en dessous du pincement, un

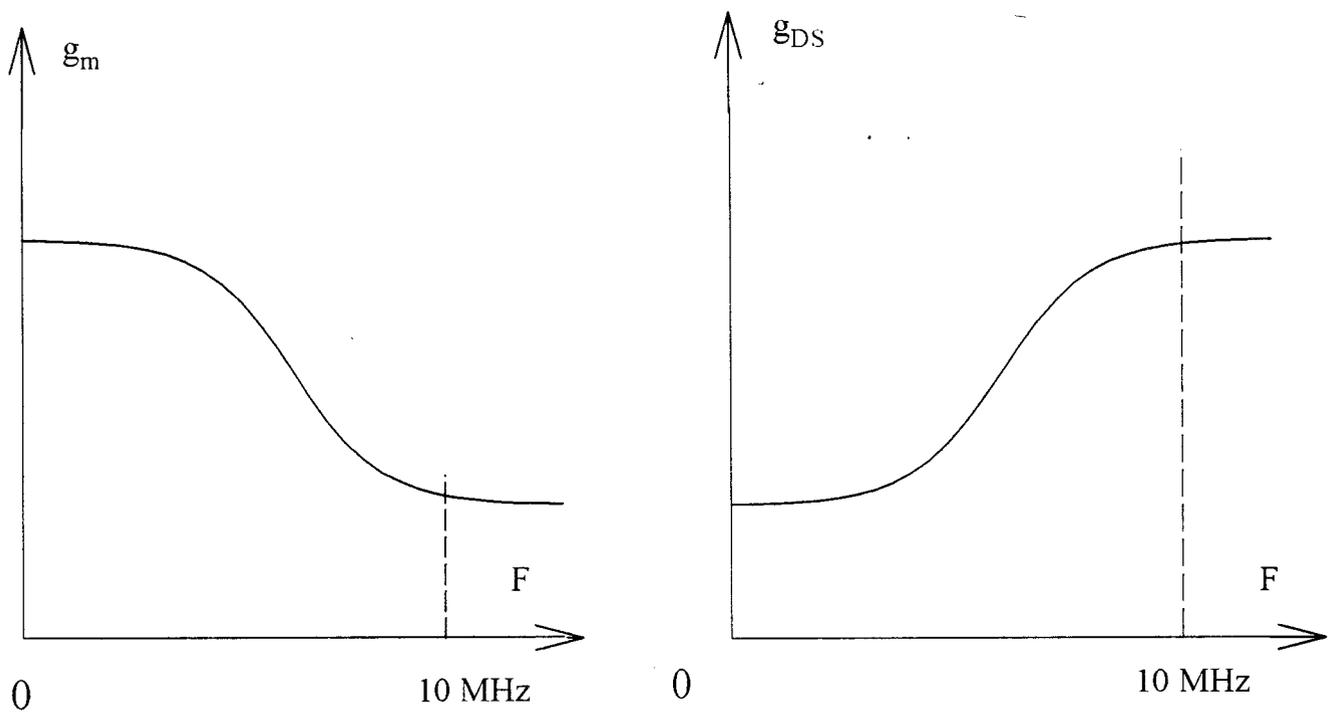


Figure II-7 : Evolutions fréquentielles de la transconductance et de la conductance d'un TEC.

accroissement du courant apparaît à nouveau au dessus du pincement. Une étude effectuée au laboratoire [-3-] a montré que cette seconde zone de claquage pouvait être attribuée à un phénomène d'ionisation dans le canal.

e) Conclusion.

Simple à mettre en oeuvre, la caractérisation statique permet de fixer les points de polarisation utilisés en modélisation et en expérimentation grand signal ; elle permet également de connaître les limites de fonctionnement du transistor à effet de champ étudié.

Au niveau de la simulation, si cette caractérisation facilite la modélisation de la mise en direct du contact Schottky de grille et la mise en avalanche de l'espace grille-drain, elle ne peut pas être utilisée pour modéliser l'essentiel du fonctionnement hyperfréquence. Deux raisons justifient cette limitation :

La première est relative aux variations, en fonction de la fréquence, de la transconductance (g_m) et de la conductance (g_{DS}) des composants à effet de champ de type MESFET et HEMT (figure II-7). Deux effets de piège dans le composant expliquent très souvent ces variations fréquentielles : les pièges d'électrons à l'interface canal/substrat responsables de la variation de g_{DS} [-4,5-] et les états de surface dans les espaces grille-source et grille-drain responsables de celles de g_m [-6,7-].

La seconde concerne les effets thermiques qui risquent d'influencer les excursions du courant de drain. En effet si la température évolue lors du relevé des caractéristiques statiques, en fonctionnement hyperfréquence il est possible d'admettre qu'elle est pratiquement constante si les conditions de polarisation ne changent pas.

La caractérisation impulsionnelle, décrite dans la partie suivante permet de clarifier ces problèmes.

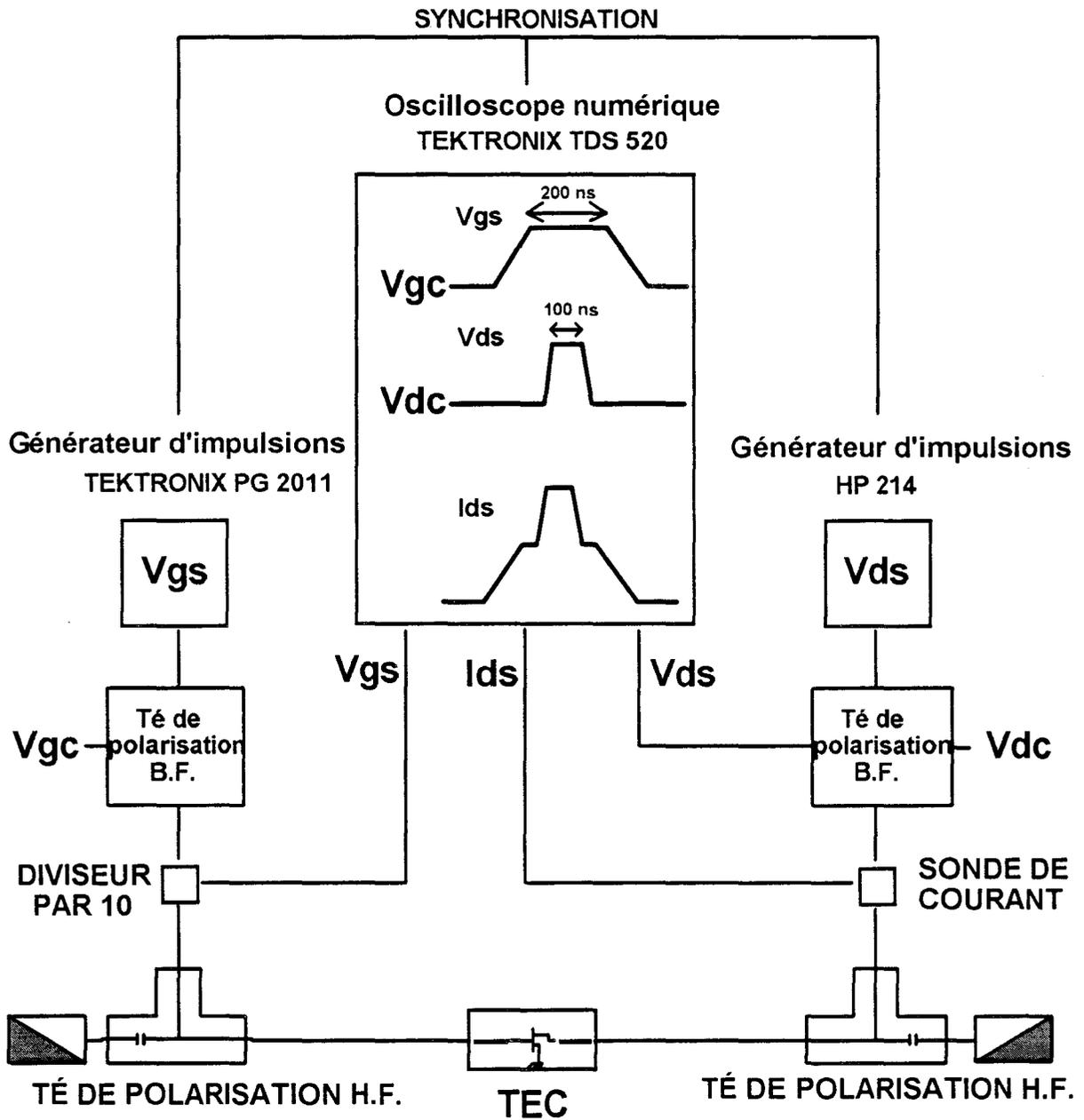


Figure II-8 : Banc manuel de mesures en impulsions.

3) Caractérisation impulsionnelle.

L'objectif principal des mesures impulsionnelles est de décrire l'essentiel du réseau des caractéristiques du composant dans des conditions voisines de celles rencontrées en fonctionnement hyperfréquence grand signal.

Pour ce faire, des impulsions parfaitement synchrones sont appliquées sur le drain et la grille du transistor autour d'un point de polarisation continue.

La durée et le taux de répétition des impulsions doivent être tels que :

- la température du composant soit liée uniquement aux conditions de polarisation initiales,
- le piégeage des électrons soit très voisin de celui rencontré en fonctionnement hyperfréquence,
- la mesure des tensions et des courants puisse être assurée avec toute la précision souhaitable.

Pour respecter ces conditions les valeurs typiques de durée et de périodicité des impulsions les plus appropriées sont voisines respectivement de 300 ns et de 100 μ s.

a) Description du banc et de la méthode de mesure.

Le schéma synoptique du banc de mesure impulsionnelle mis au point au laboratoire [-8-] est représenté sur la figure II-8.

L'usage de tés de polarisations permet de présenter en haute fréquence au transistor une charge de 50 Ω qui limite les éventuelles oscillations hyperfréquences. La bande passante de leur accès polarisation doit s'étendre du continu à quelques centaines de MégaHertz pour éviter de déformer les impulsions.

Les tés de polarisation B.F., insérés dans les circuits de grille et de drain, permettent de polariser le composant.

Le générateur des impulsions de grille est le Tektronix PG 2011; il est susceptible de délivrer sur une charge 50Ω tous les niveaux de tensions compris entre $-9,5 \text{ V}$ et 10 V avec une résolution de $0,5 \text{ V}$.

L'impédance présentée par la grille étant essentiellement capacitive le générateur impulsionnel est pratiquement fermé sur un circuit ouvert ; sa résolution devient proche de 1 V ce qui limite la précision des mesures. Cette constatation justifie la présence d'un diviseur de tension par 10 qui procure aux impulsions appliquées sur la grille une résolution voisine de $0,1 \text{ V}$.

Le générateur d'impulsions de drain est le HP 214B. Chargé par 50Ω , il peut délivrer des niveaux de tensions compris entre -100 V et à 100 V . Sa résolution de $0,3 \text{ V}$ est tout à fait suffisante pour obtenir une bonne précision de mesure.

Les impulsions de grille et de drain sont synchronisées : l'impulsion de tension doit être appliquée sur le drain après que le potentiel de grille soit établi pour éviter des surintensités accidentelles dans le transistor.

Des sondes de tension permettent les mesures directes de V_{DS} et V_{GS} aux bornes du composant.

Le courant I_{DS} est mesuré par un convertisseur courant-tension. Cette sonde est insensible aux niveaux continus aussi la mesure directe du courant drain continu qui assure la polarisation est impossible. Pour déterminer cette valeur, nous avons recours à l'artifice suivant : à la composante continue V_{DS0} est superposée une composante impulsionnelle de même amplitude et de polarité opposée ; cette dernière annule la tension V_{DS} et la mesure de l'impulsion du courant drain correspond à la valeur recherchée I_{DC} .

La valeur I_{DC} sera prise en compte dans la détermination du courant de drain total ; ce courant est obtenu par la relation $I_{DS} = I_{DC} + I_{DI}$ où I_{DI} est la valeur impulsionnelle fournie par la sonde.

De manière générale, les transistors caractérisés avec ce banc impulsionnel doivent être montés dans une cellule de mesure.

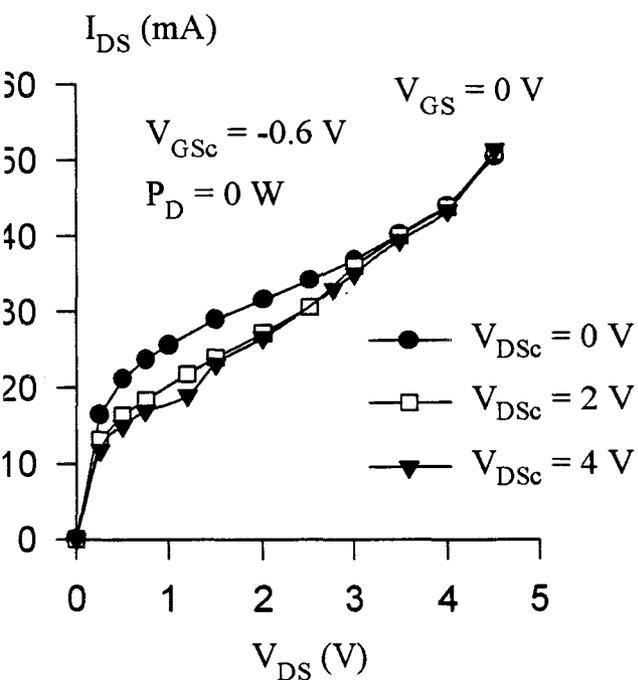


Figure II-9 : Thomson TA33420.

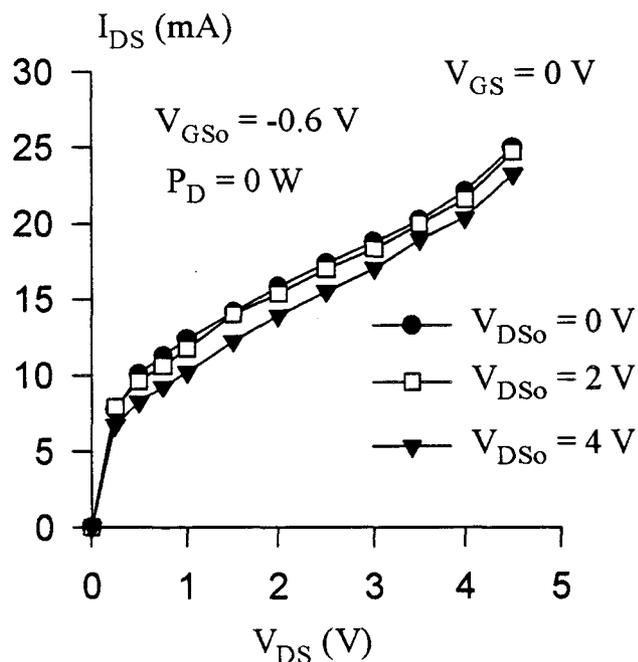


Figure II-10 : Daimler-Benz R568 (6*20 μ m).

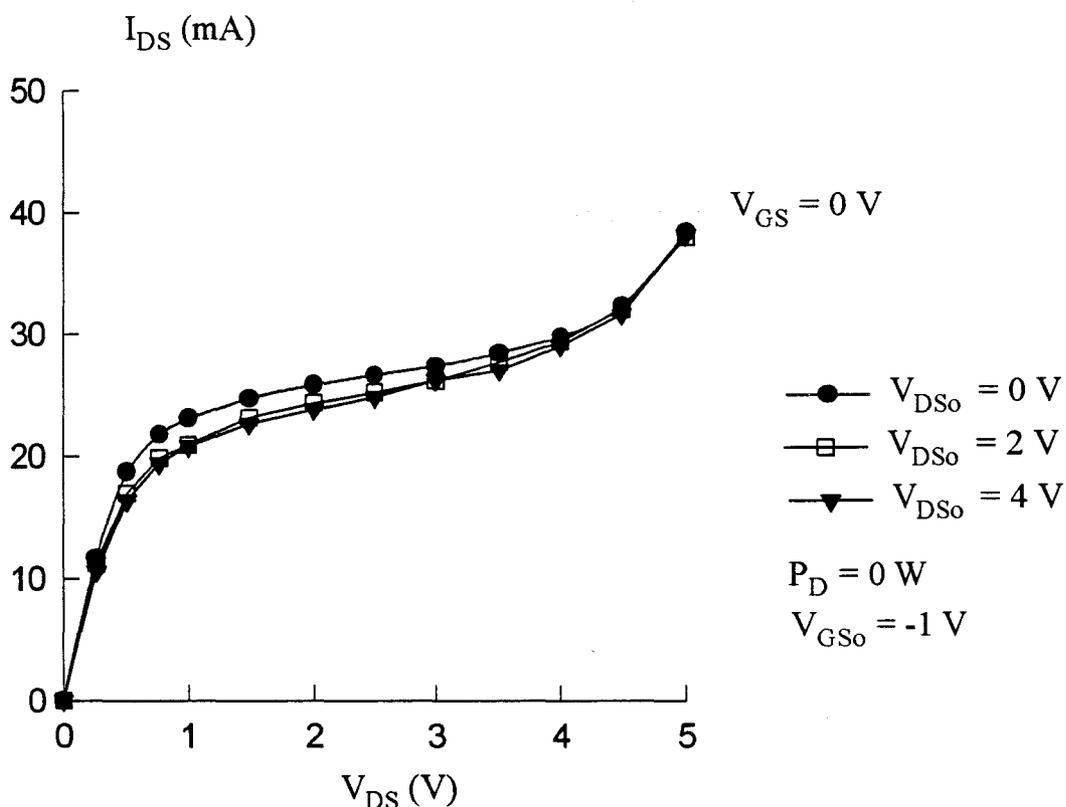


Figure II-11 : CHS 579 (2*50 μ m).

Courant impulsif de drain en fonction de la tension de polarisation de drain

b) Mise en évidence des phénomènes de pièges.

Ce travail a porté sur de très nombreux composants, nous nous limitons ici à la présentation des caractéristiques les plus typiques.

Sur la figure II-9 sont relevés, pour le transistor Thomson TA33420, les évolutions du courant impulsionnel de drain pour différentes tensions continues de polarisation du drain.

En continu la polarisation de la grille est inférieure à la tension de pincement et quelque soit la tension de drain le composant reste pratiquement dans le même état thermique.

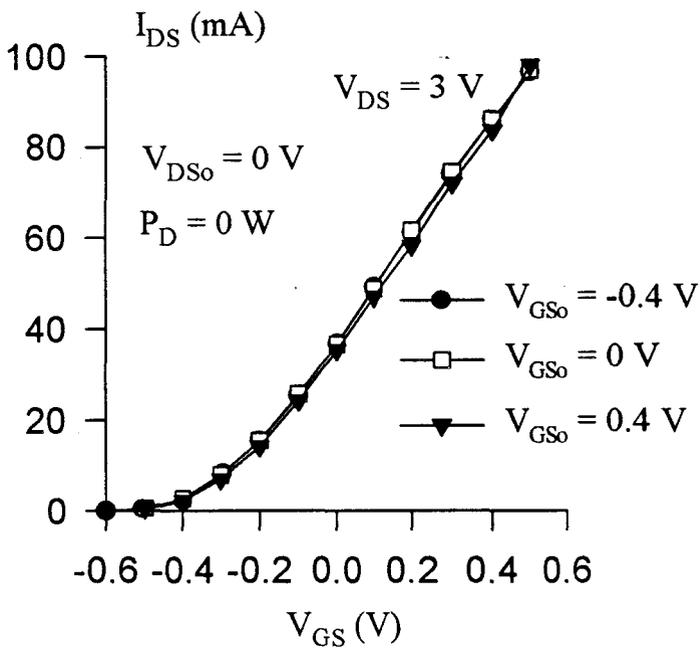
Les effets de pièges peuvent expliquer les écarts irréguliers entre les différents tracés de la figure II-9. Cette dispersion des valeurs du courant de drain pour une tension V_{DS} démontre l'importance du phénomène de piégeage dans ce type de transistors hyperfréquences.

Pour le transistor Daimler-Benz DBR568 (Figure II-10), des écarts subsistent mais ils sont plus réduits et aussi plus réguliers. On peut constater qu'une augmentation de la tension continue de drain provoque une diminution du courant drain et donc a priori un accroissement des états de pièges. Ce type de comportement est également observé sur le transistor CHS 579 (Figure II-11).

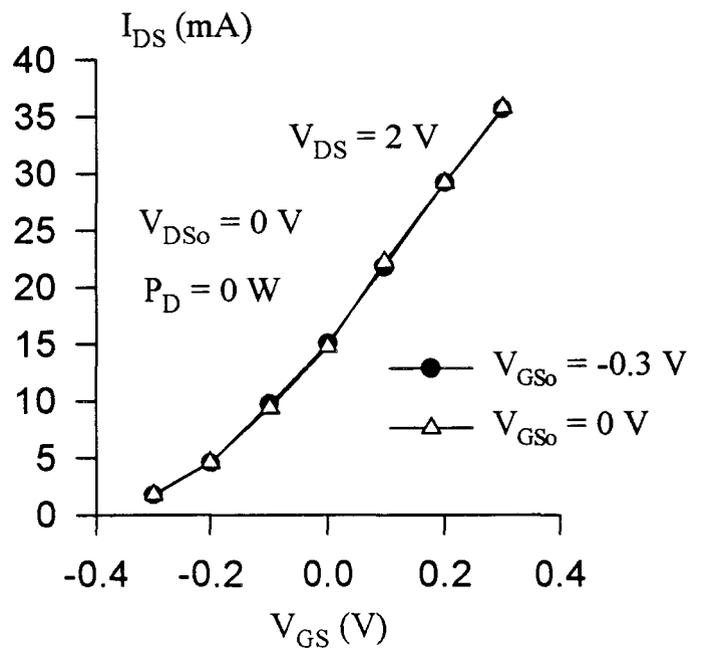
Après avoir mis en évidence les effets de pièges associés à la tension drain, il est possible de s'intéresser à ceux qui sont associés à la tension de grille.

Pour cette étude, le transistor est polarisé en continu à une tension drain-source nulle ; côté grille les tensions continues appliquées sont différentes. L'état thermique du transistor reste ici encore pratiquement stable et la puissance continue dissipée peut être considérée comme négligeable.

Sur les composants industriels étudiés, le courant drain évolue très peu en fonction des conditions de polarisation (Figures II-12). Il ne semble donc pas y avoir d'effets de pièges associés à la tension grille.



a) Thomson TA33420.



b) Daimler-Benz R568 ($6 \times 20 \mu\text{m}$).

Figure II-12 : Courant impulsionnel de drain en fonction de la tension de polarisation de grille.

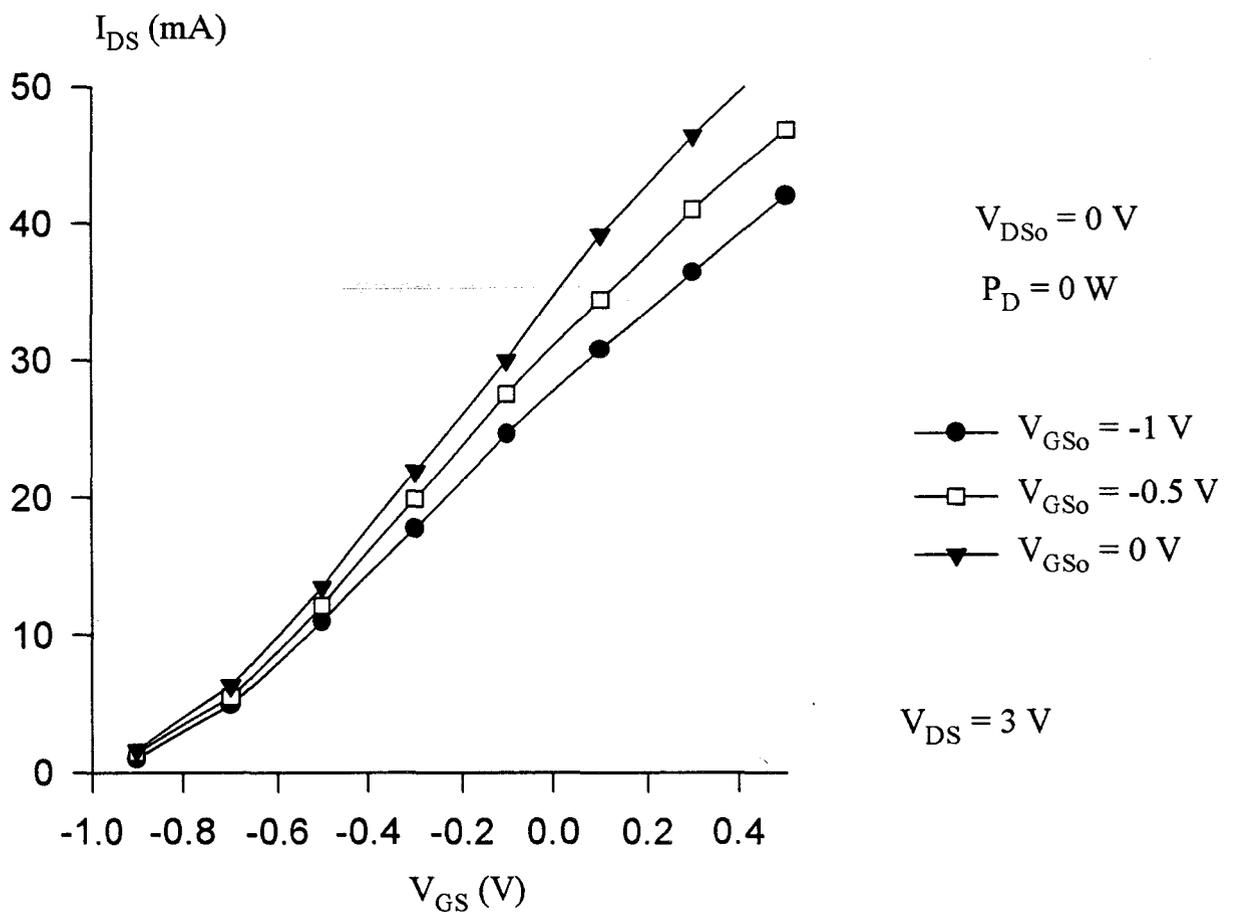


Figure II-13 : Courant impulsionnel de drain en fonction de la tension de polarisation de grille du CHS 579 ($2 \times 50 \mu\text{m}$).

En revanche sur la figure II-13 qui concerne le transistor CHS 579, une importante dispersion apparaît entre les différentes courbes. Les états de pièges sont donc pour ce composant très sensibles à la tension continue de grille-source.

La caractérisation impulsionnelle permet donc, sous certaines conditions de polarisation, de mettre en évidence les effets de pièges dans les composants hyperfréquences. Les phénomènes observés semblent liés à la technologie du composant ; ces effets entrent donc dans le cadre des caractéristiques propres du transistor à effet de champ.

Les effets de pièges doivent être sérieusement pris en considération lors de l'élaboration technologique des transistors à effet de champ de puissance, en effet : ils influencent parfois notablement l'amplitude des excursions du courant de drain et en conséquence les performances en puissance de ces composants.

Les informations, recueillies lors de ces mesures, sont donc des éléments essentiels pour l'élaboration de composants ayant un minimum d'effet de pièges.

c) Relevés de réseaux impulsionnels.

Dans cette partie, nous ne présentons que les réseaux des composants dont la modélisation non-linéaire est complètement décrite dans le chapitre suivant. Comme nous le verrons ultérieurement ces réseaux permettent de déduire, à titre comparatif, une modélisation de la source de courant I_{DS} du transistor à effet de champ.

Les points de polarisation continue, autour desquels sont tracés les réseaux, correspondent à des fonctionnements de types classe A ($I_{DC}=I_{DSS}/2$) et classe B ($I_{DC}=I_{DSS}/10$).

Sur la figure II-14, pour le transistor Thomson TA33420, il est possible de constater que quelle que soit la classe de fonctionnement les deux réseaux sont pratiquement confondus. Cette constatation simplifie la procédure de modélisation du générateur de courant I_{DS} de ce composant. Quelle que soit la classe de

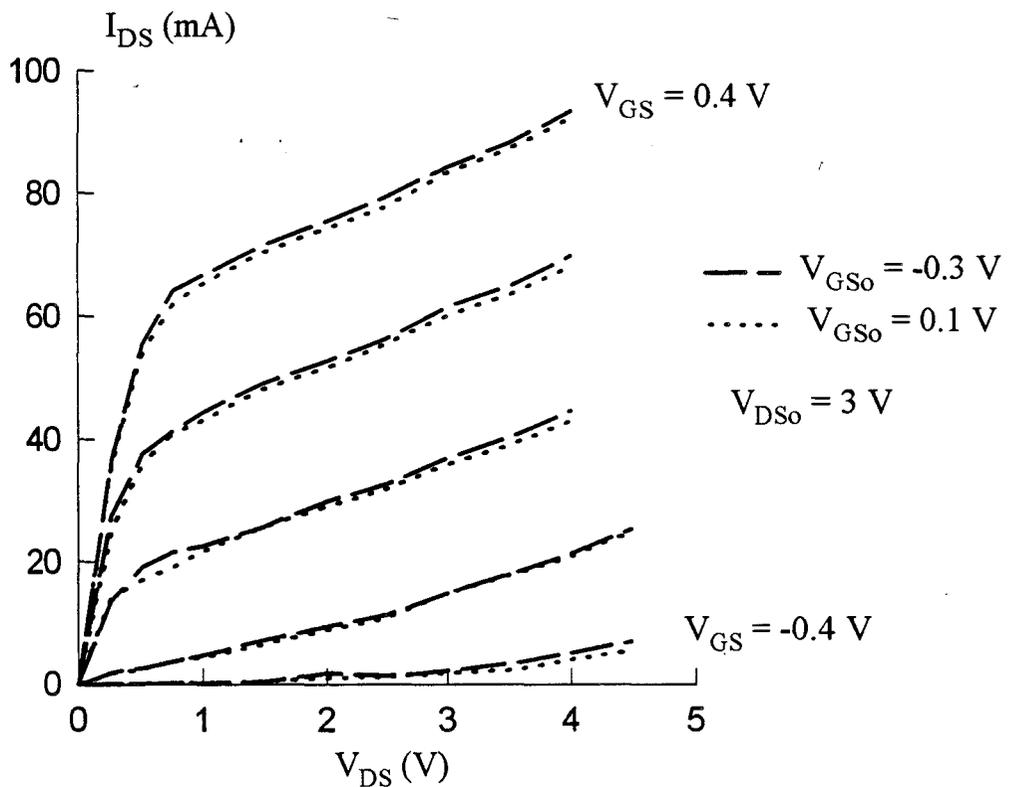


Figure II-14 : Courants impulsionnels de drain du transistor TA33420 mesurés pour des tensions de polarisation qui correspondent aux fonctionnements classe A et classe B.

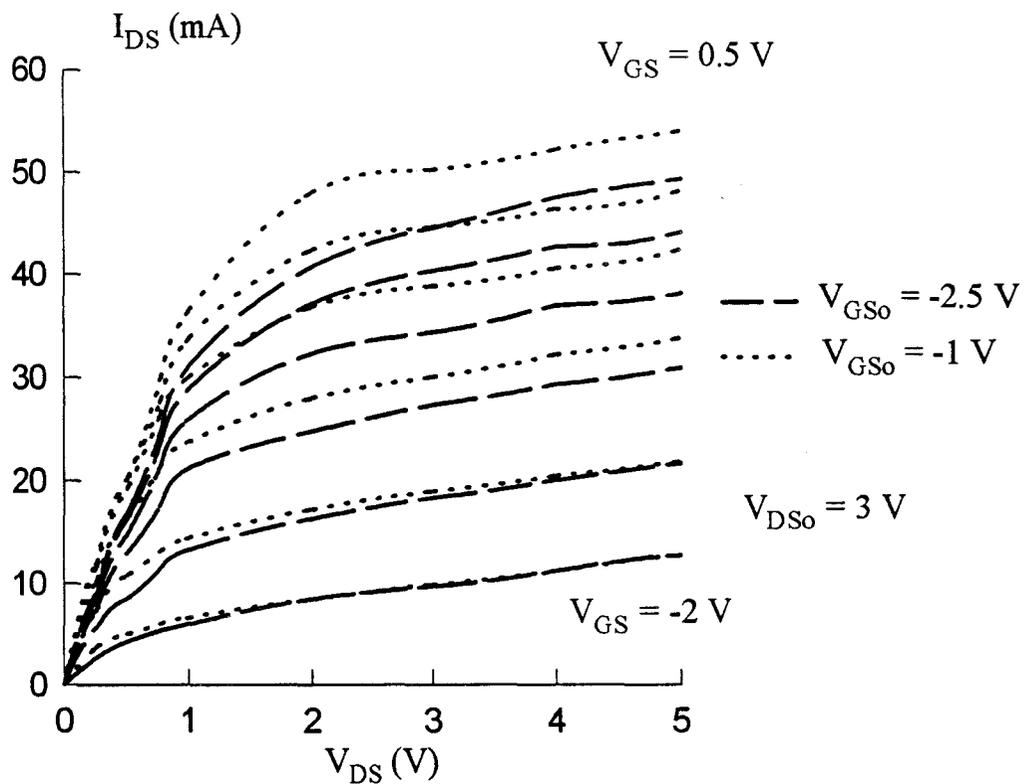


Figure II-15 : Courants impulsionnels de drain du DHS 689 ($2 \times 50 \mu\text{m}$) mesurés pour des tensions de polarisation qui correspondent aux fonctionnements classe A et classe B.

fonctionnement considérée, le générateur peut effectivement être défini à partir d'un unique réseau impulsionnel.

La figure II-15, qui concerne le transistor DHS 689, montre que les caractéristiques relevées pour une utilisation classe B sont généralement inférieures à celles obtenues en classe A [-9-]. Cette différence est probablement causée en grande partie par les effets de pièges associées à la tension grille de ce composant. Ces effets semblent avoir beaucoup plus d'importance que les effets thermiques puisqu'un échauffement du composant provoque très souvent un tassement du réseau impulsionnel et, en conséquence, les courants impulsionnels relevés pour une polarisation de type classe A devraient être inférieurs à ceux mesurés pour une classe B. Pour ce type de composant, ces remarques montrent qu'à chaque point de polarisation correspond un modèle différent du générateur I_{DS} .

Ces remarques, spécifiques aux composants modélisés, peuvent être complétées par d'autres plus générales qui concernent la classe d'amplification de puissance étudiée. Comme il a été signalé précédemment dans la partie description du banc et de la méthode de mesure, les réseaux impulsionnels sont mesurés autour de courants moyens de drain fixés exclusivement par une polarisation continue. En amplification ce courant moyen, qui est initialement fixé par la polarisation, peut cependant évoluer avec les variations du niveau de puissance hyperfréquence ; les évolutions dépendent également de la classe de fonctionnement de l'amplificateur.

Si la composante moyenne du courant de drain reste pratiquement constante en classe A lorsque le niveau de puissance hyperfréquence augmente, en classe B cette composante continue croît de manière très significative : de l'ordre de quelques milliampères à faible niveau, elle peut atteindre des valeurs voisines de $I_{DSS}/2$ à pleine puissance.

Ces dernières constatations montrent que les réseaux impulsionnels du courant de drain peuvent très vraisemblablement servir de base à une modélisation de la source de courant I_{DS} d'un transistor fonctionnant en classe A et ceci quel que soit le niveau de puissance hyperfréquence délivré par le transistor. En revanche, dans les conditions opératoires de l'amplification en classe B, lorsque le niveau de puissance délivré par le

composant devient très important, le courant moyen de drain évolue et plusieurs réseaux impulsionnels devraient alors être utilisés. Un réseau impulsionnel unique est donc insuffisant pour bâtir un modèle de générateur I_{DS} .

Idéalement, en classe B, pour les moyens et forts niveaux de signal hyperfréquence, la modélisation du générateur I_{DS} peut être réalisée à partir de réseaux impulsionnels fonctions de la valeur moyenne du courant drain. Cette méthode de mesure n'est actuellement pas accessible puisque, lors du relevé des réseaux impulsionnels, seule une variation de la tension continue qui polarise la grille est susceptible d'apporter une modification de la valeur moyenne du courant de drain.

En conséquence la modélisation comparative de I_{DS} , que nous utiliserons par la suite, est déduite du réseau impulsionnel mesuré dans les conditions classiques qui sont définies précédemment.

Une autre grandeur, qui peut influencer le comportement du transistor à effet de champ de puissance est la température.

Un bilan thermodynamique simple du composant peut être écrit comme suit :

$$P_E + P_{DC} = P_{DISS} + P_S$$

Dans cette expression P_E , P_{DC} , P_{DISS} et P_S sont respectivement la puissance d'entrée hyperfréquence, la puissance continue délivrée par les circuits de polarisation, la puissance dissipée par effet Joule au niveau du composant et la puissance hyperfréquence fournie par le transistor.

La puissance dissipée par effet Joule peut également s'exprimer sous une forme qui prend en compte le rendement en puissance ajoutée :

$$P_{DISS} = P_{DC}(1 - \eta_{Aj})$$

Cette expression conduit à la constatation classique, qu'en fonctionnement classe A et dans la région où la caractéristique $P_S(P_E)$ est linéaire, la puissance

dissipée par effet Joule diminue avec l'augmentation du niveau d'entrée. Le composant est donc plus froid en fonctionnement à pleine puissance qu'en fonctionnement purement statique. Ce comportement ne se retrouve généralement pas en classe B où la puissance continue P_{DC} croît beaucoup plus rapidement que le rendement en puissance ajoutée.

En classe B, la température du composant s'accroît avec l'augmentation du niveau de puissance RF.

Lors de la caractérisation impulsionnelle, le transistor est dans un état thermique qui dépend essentiellement des conditions de polarisation continue. Pour retrouver des conditions thermiques équivalentes à celles obtenues en amplification classe B il conviendrait de chauffer ou refroidir le composant durant les mesures du courant impulsionnel. Une telle caractérisation est envisageable en plaçant par exemple le composant dans une enceinte à température régulée.

d) Conclusion.

La caractérisation impulsionnelle du transistor à effet de champ permet de mettre en évidence les effets de pièges associés aux tensions continues de grille et de drain.

Les réseaux obtenus dans cette caractérisation, qui présentent des imperfections induites par les influences du courant moyen de drain et de la température, serviront toutefois d'information complémentaire pour la modélisation du courant de drain I_{DS} qui génère l'essentiel des non-linéarités de comportement du transistor à effet de champ.

Les mesures impulsionnelles réalisées manuellement sont délicates et fastidieuses ; aussi une automatisation de ce banc, actuellement en cours d'étude au laboratoire, devrait permettre d'obtenir d'une part une représentation plus précise des évolutions du réseau impulsionnel en fonction des conditions de polarisations et d'autre part le relevé du courant de grille sans risque de détérioration du composant.

Couplé à une étuve, ce banc de mesures permettrait de prendre en compte l'influence de la température sur les courants impulsionnels et d'améliorer la modélisation du transistor en fonctionnement grand signal.

Une autre caractérisation est à la base de notre modélisation, c'est la caractérisation hyperfréquence.

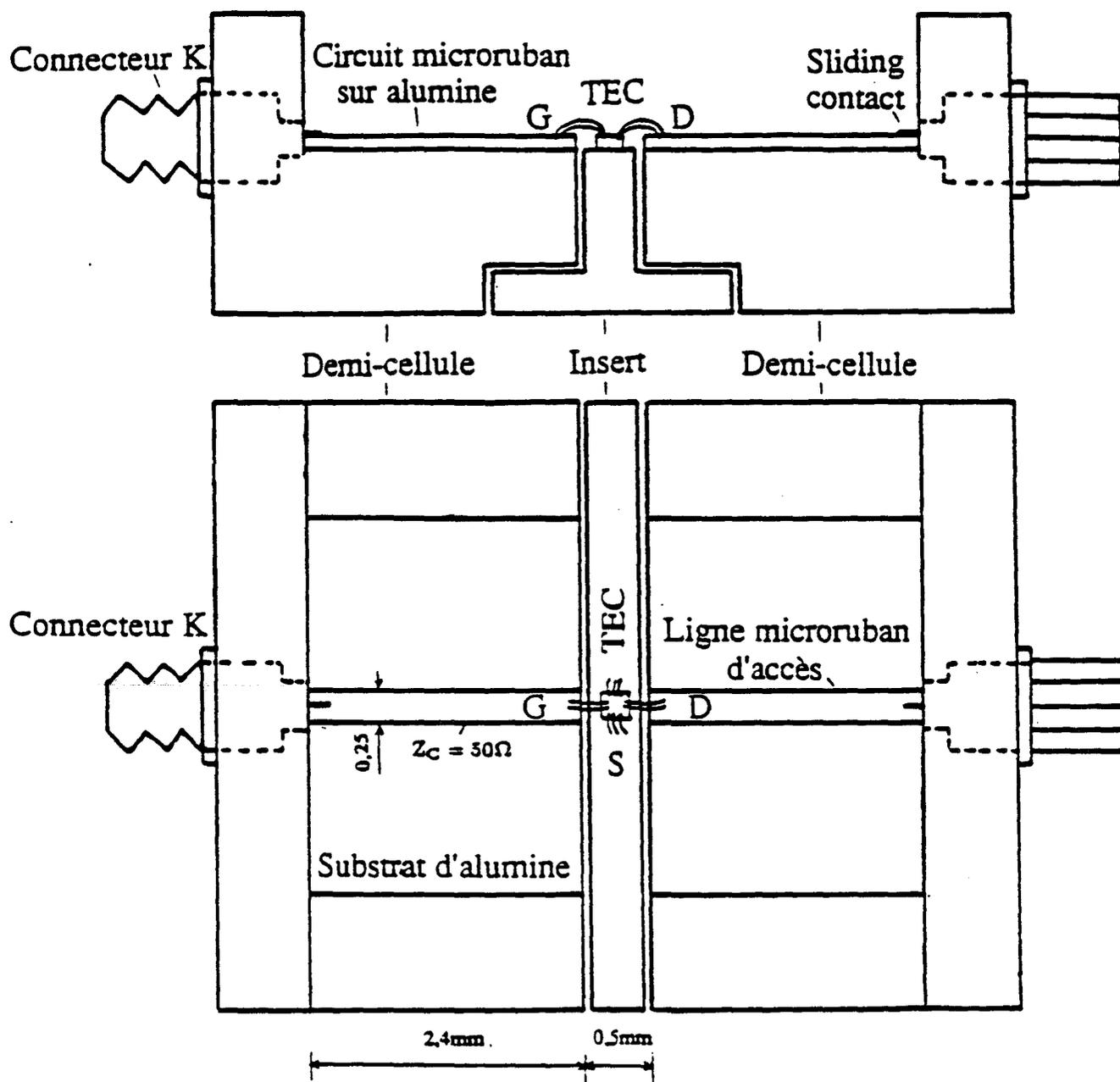


Figure II-16 : Cellule de mesure.

4) Caractérisation hyperfréquence.

La caractérisation hyperfréquence est effectuée entre 45 MHz et 40 GHz avec un analyseur de réseau HP85107A. Les mesures des paramètres S sont réalisées en de nombreux points de polarisation et une procédure de dépouillement informatisée permet d'accéder aux valeurs de tous les éléments du schéma équivalent petit signal.

Les évolutions ainsi obtenues pour les éléments intrinsèques en fonction des tensions de polarisation sont utilisées, dans la troisième partie de ce mémoire, pour élaborer un modèle grand signal.

Les bancs de caractérisation impulsionnelle et de mesure de puissance sont indépendants du système de mesure sous pointes associé à l'analyseur de réseau. En conséquence, pour rendre plus aisées les différentes mesures, les transistors sont généralement insérés dans la cellule de mesure décrite ci-dessous.

a) Cellule de mesure et calibrage.

La cellule de mesure, représentée sur la figure **II-16**, est du type classiquement utilisé au laboratoire [-10-] jusqu'à 40 GHz.

Elle est constituée de trois blocs :

- Deux demi-boîtiers identiques ou "demi-cellules" qui sont les supports des lignes microruban d'impédance caractéristique 50 ohms. La liaison entre le connecteur K et la ligne microruban est réalisée par une pièce métallique coulissante « sliding contact » (Figure **II-17**).

- Un « insert » sur lequel est collé le transistor "en puce" ; suivant l'épaisseur du composant sa face supérieure peut être plane ou dotée d'une cavité.

Pour mesurer avec la meilleure précision possible les paramètres S d'un composant, il convient au préalable de connaître les erreurs introduites par la cellule de mesure et son environnement.

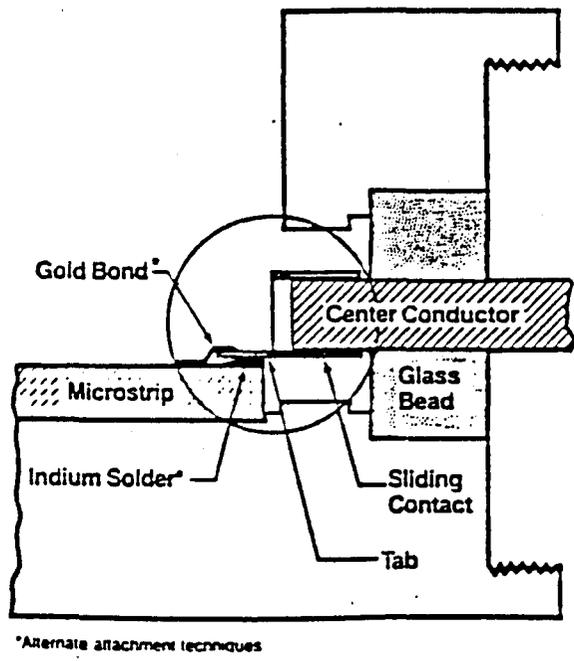


Figure II-17 : Installation du « sliding contact ».

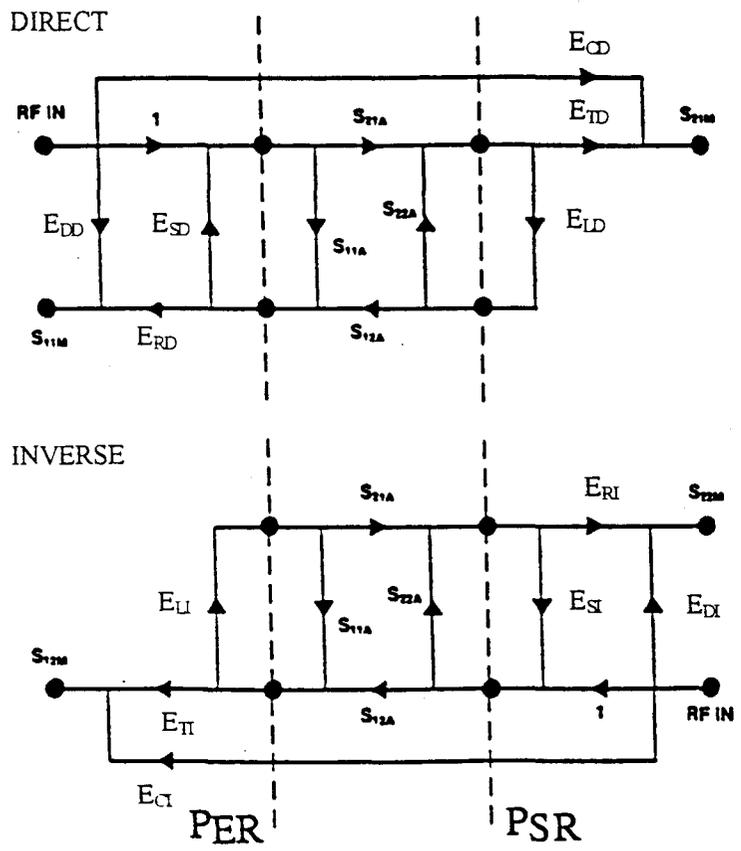


Figure II-18 : Modèle d'erreur à 12 termes « en sens direct et en sens inverse » équivalent au système de mesure des paramètres S.

Sur l'analyseur HP85107A, les erreurs sont modélisées par 12 termes appelés "termes d'erreurs" (Figure II-18) : six termes pour la mesure en sens direct (indice D) et six termes pour la mesure en sens inverse (indice I). Ils sont regroupés dans le tableau suivant :

Directivité	E_{DD} et E_{DI}
Couplage	E_{CD} et E_{CI}
Désadaptation de source	E_{SD} et E_{SI}
Désadaptation de charge	E_{LD} et E_{LI}
Réponse fréquentielle en transmission	E_{TD} et E_{TI}
Réponse fréquentielle en réflexion	E_{RD} et E_{RI}

Plusieurs méthodes de calibrage (T.R.L, T.S.D, L.R.L, L.R.M, ...) permettent d'obtenir les différents termes d'erreurs. Nous avons utilisé ici la méthode T.R.L. "Thru Reflect Line" qui est basée sur les trois étalons standards suivants:

- une connexion directe entre les deux demi-boitiers : la "Thru".
- l'insertion d'une ligne microruban d'impédance caractéristique 50 ohms entre les deux demi-boitiers : le "Delay".
- les étalons " Reflect" constitués par les lignes d'accès des demi-boitiers en circuit ouvert.

Cette méthode de calibrage permet d'obtenir huit des douze termes d'erreurs : les termes de directivité, de désadaptation de source et de réponse fréquentielle.

Les termes correctifs manquants sont obtenus en considérant d'une part que l'isolation entre les deux portes du système de mesure est très importante ($E_{CD} = E_{CI} = 0$) et d'autre part que l'impédance des portes d'accès de l'analyseur est la même dans les deux sens de mesure ($E_{LD} = E_{SI}$ et $E_{LI} = E_{SD}$).

Pour valider notre calibrage, nous mesurons ensuite un élément test qui peut être une ligne longue de 4.8 mm. Les paramètres S mesurés dans les plans de

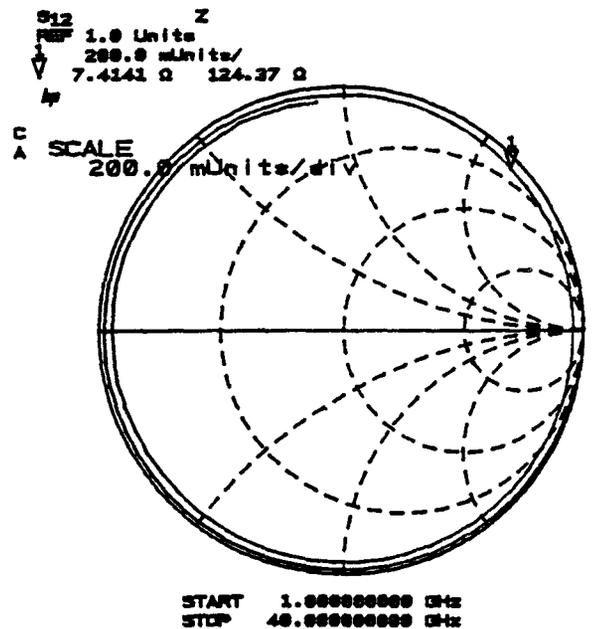
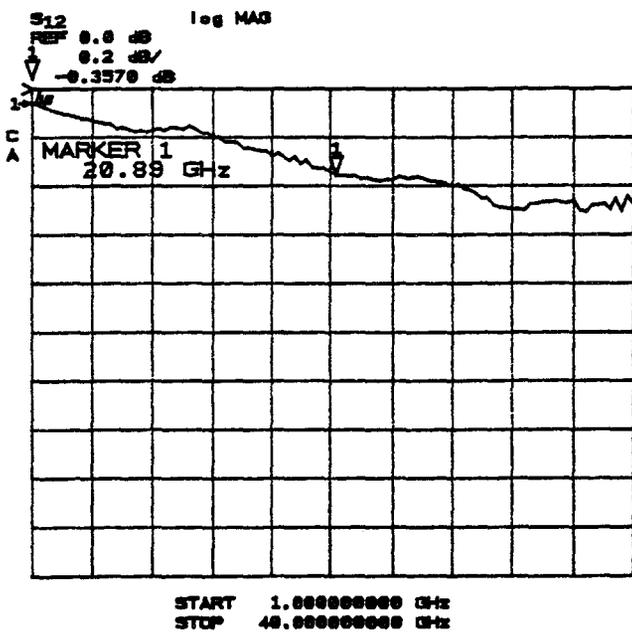
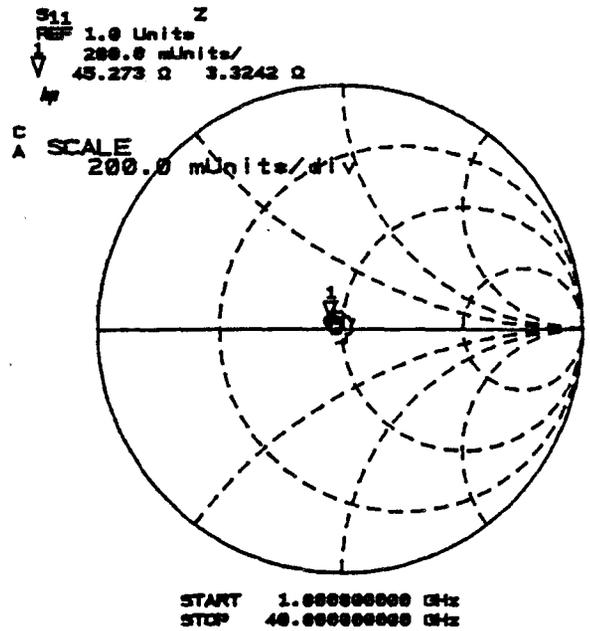
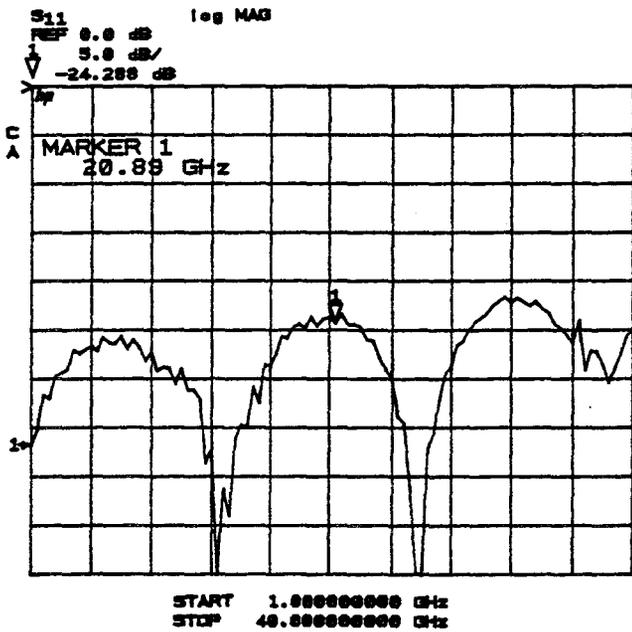


Figure II-19 : Evolution des coefficients de transmission et de réflexion mesurés dans les plans de références (PER, PSR) d'une ligne longue de 4.8 mm (mesure effectuée après calibrage TRL).

références P_{ER} et P_{SR} (Figure II-18) ne montrent aucune résonance et leurs évolutions sont très régulières (Figure II-19).

La procédure de calibrage effectuée, il est maintenant possible de mesurer précisément les paramètres S du transistor inséré dans la cellule et de déduire les valeurs des éléments du schéma équivalent petit signal.

b) Schéma équivalent petit signal.

Une représentation possible d'un schéma équivalent petit signal d'un transistor à effet de champ est représentée sur la figure II-20. Ce schéma équivalent est essentiellement constitué de deux catégories d'éléments :

- les éléments intrinsèques qui modélisent la zone active du composant. Leurs valeurs dépendent des tensions appliquées aux bornes du composant.

- Les éléments extrinsèques qui représentent les éléments parasites d'accès à la zone active. Ils sont généralement indépendants des tensions appliquées au composant.

Les selfs L_G , L_D et L_S sont essentiellement représentatives des fils de connexions du transistor inséré dans la cellule de mesures. Une contribution à ces éléments selfiques est également apportée par les métallisations des électrodes du transistor ; cette contribution est mise en évidence par des mesures sous pointes.

Les plots de métallisation introduisent, par rapport au substrat, des capacités parasites C_{PG} , C_{PD} et C_{PS} .

Les valeurs des résistances R_S et R_D sont liées à la qualité des contacts ohmiques de source et de drain et aux accès à la zone active sous la grille

R_G est constituée par les éléments résistifs des doigts de grille.

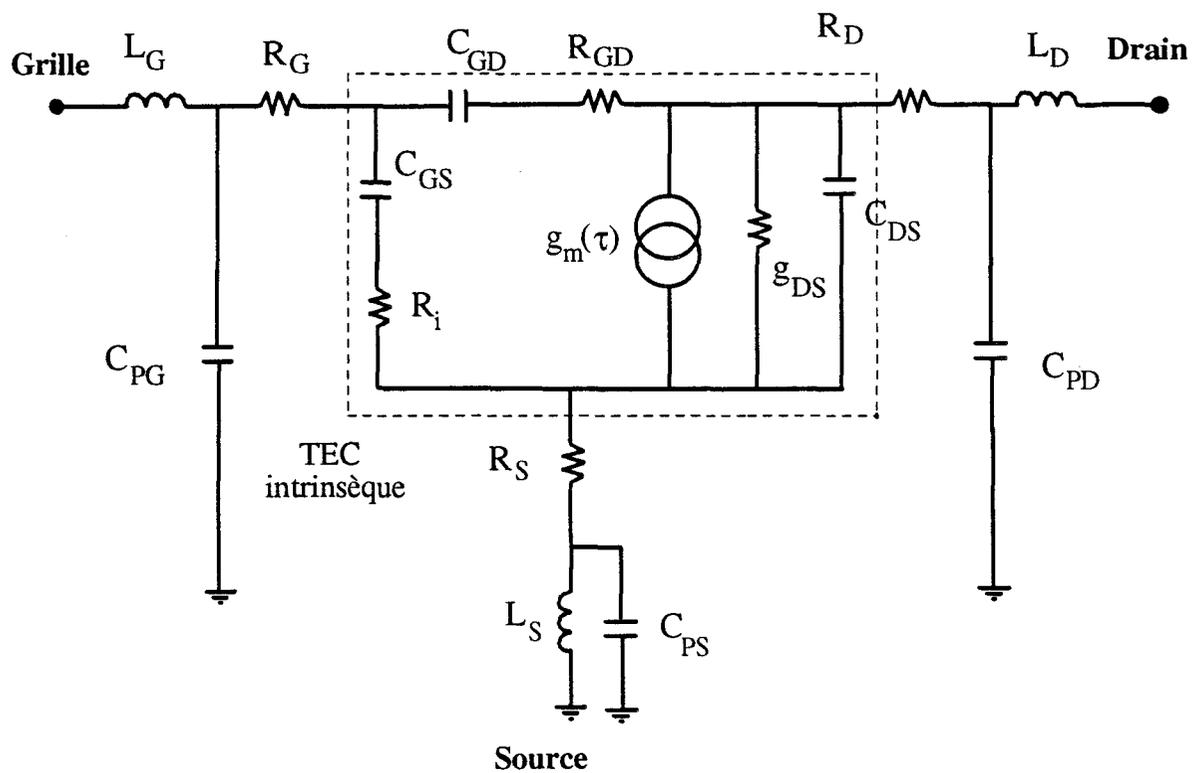


Figure II-20 : Schéma électrique équivalent petit signal du TEC.

La transconductance g_m et la conductance de sortie g_{DS} sont respectivement définies par les relations suivantes où I_D représente le courant drain :

$$g_m = \left. \frac{\partial I_D}{\partial V_{GS}} \right|_{V_{DS} = \text{cst}} \qquad g_{DS} = \left. \frac{\partial I_D}{\partial V_{DS}} \right|_{V_{GS} = \text{cst}}$$

Le temps de transit des porteurs dans le canal est introduit par le terme τ .

Les capacités C_{GS} , C_{GD} et C_{DS} correspondent aux charges réparties de part et d'autre de la zone désertée de grille.

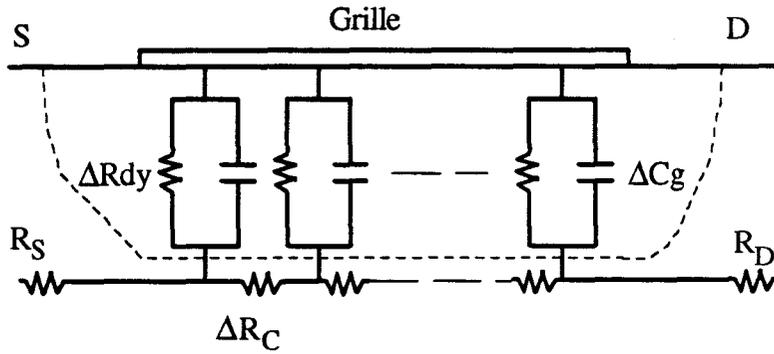
La résistance R_i modélise la résistance distribuée du canal sous la zone désertée entre grille et source.

Une résistance R_{GD} peut-être éventuellement introduite dans le schéma pour prendre en compte un effet de résistance distribuée dans le canal entre la grille et le drain.

L'obtention des éléments intrinsèques nécessite au préalable une connaissance précise des éléments parasites d'accès. L'extraction des éléments extrinsèques est rendue possible en polarisant le transistor dans les conditions particulières décrites ci-après.

c) Détermination des résistances et des selfs d'accès.

La détermination de ces éléments est basée sur la méthode de F.Diamant et M. Laviron [-11-] ; elle fait appel à l'analyse des paramètres de la matrice d'impédance Z du transistor mesurés à tension V_{DS} nulle et V_{GS} suffisamment positive pour que le contact Schottky soit conducteur. Pour cette polarisation, le canal conducteur sous la grille est équivalent à un réseau RC distribué (Figure II-21).



ΔC_g = capacité linéique de grille.

ΔR_C = résistance linéique du canal.

ΔR_{dy} = résistance dynamique de la jonction Schottky.

Figure II-21 : Réseau RC distribué sous la grille du TEC polarisé à $V_{DS}=0$ V et V_{GS} positive.

Les expressions des paramètres de la matrice Z se réduisent à :

$$Z_{11} = R_G + R_S + \frac{R_C}{3} + j\omega(L_S + L_G) + Z_{dy}.$$

$$Z_{12} = Z_{21} = R_S + \frac{R_C}{2} + j\omega L_S.$$

$$Z_{22} = R_D + R_S + R_C + j\omega(L_S + L_D).$$

Z_{dy} représente l'impédance dynamique de la barrière de Schottky ; en toute première approximation elle est égale à $\frac{R_{dy}}{1 + j\omega C_g R_{dy}}$ où $R_{dy} = \eta \frac{kT}{qI_g}$. Si la fréquence

n'est pas trop grande et si la grille est suffisamment polarisée en direct seule la résistance dynamique est à prendre en considération.

Pratiquement, il est possible de s'assurer que la mise en direct de la jonction grille-canal est correcte (densité de courant grille voisine de $3 \cdot 10^8$ A/m²) en observant les évolutions de la partie imaginaire de Z_{11} avec le courant de grille. Si les valeurs

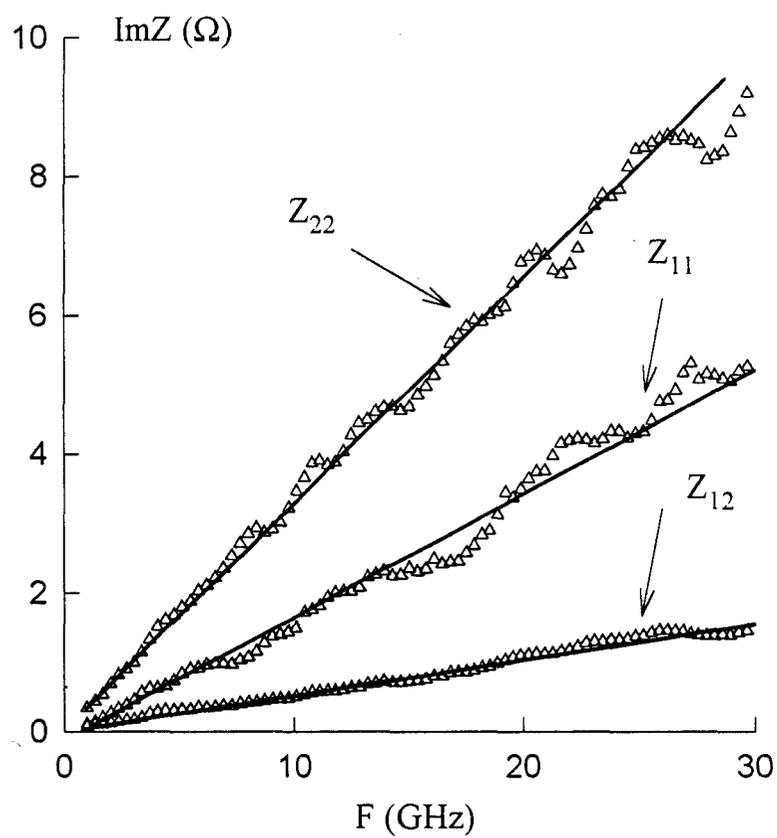
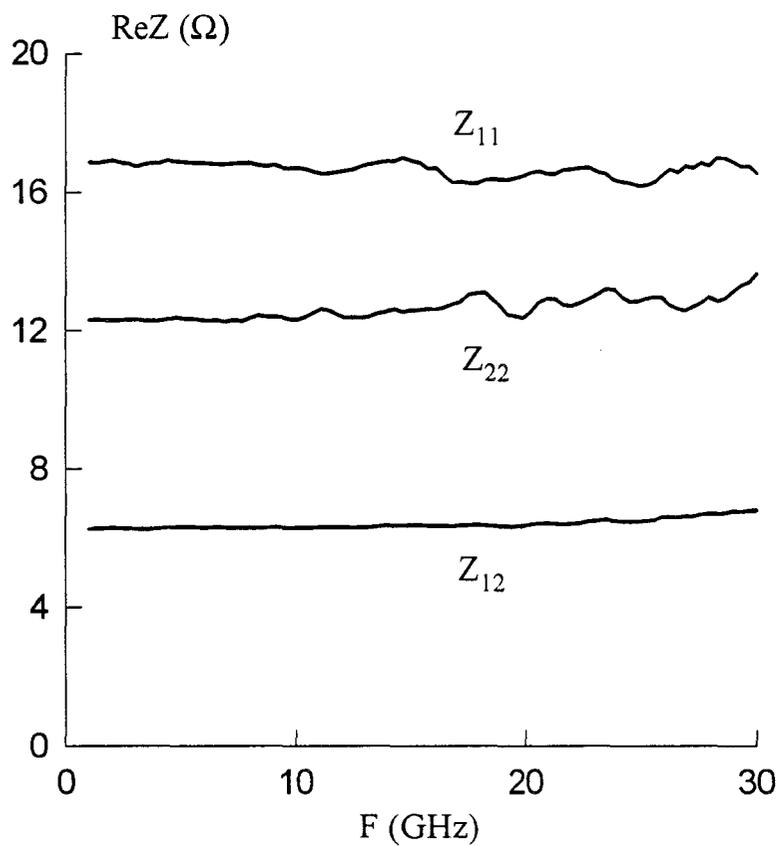


Figure II-22 : Evolutions fréquentielles des parties réelles et imaginaires du CHS 579 ($2 \times 35 \mu\text{m}$) mesuré sous pointes.

prises par Z_{11} se stabilisent quand le courant de grille croît, il est possible d'admettre qu'une densité de courant suffisante est atteinte.

L'expression de Z_{11} devient alors :

$$Z_{11} = R_G + R_S + \frac{R_C}{3} + \eta \frac{kT}{qI_g} + j\omega(L_S + L_G).$$

L'extrapolation de la courbe qui représente les évolutions de la partie réelle de Z_{11} en fonction de $1/I_g$, donne la quantité $R_G + R_S + \frac{R_C}{3}$. Pour la plupart des transistors étudiés la résistance R_C est un paramètre connu ; en conséquence la détermination des résistances R_G , R_D et R_S à partir des parties réelles des paramètres Z est immédiate.

Les inductances L_S , L_D et L_G sont déterminées à partir des parties imaginaires des paramètres Z suivantes :

$$\begin{cases} \text{Im}(Z_{11}) = (L_S + L_G) \cdot \omega \\ \text{Im}(Z_{12}) = \text{Im}(Z_{21}) = L_S \cdot \omega \\ \text{Im}(Z_{22}) = (L_S + L_D) \cdot \omega \end{cases}$$

Une application de cette méthode est présentée pour le transistor CHS 579 dans les deux cas respectifs de caractérisation : sous pointes et dans la cellule de mesures. Les matrices impédances sont déduites directement des paramètres S mesurés à l'analyseur de réseau.

Pour les mesures sous pointes, les évolutions des parties réelles et imaginaires des paramètres Z du CHS 579 sont représentées sur la figure II-22. Ces évolutions sont conformes à celles prévues par la théorie : les parties réelles sont constantes en fonction de la fréquence et les parties imaginaires sont proportionnelles à la fréquence.

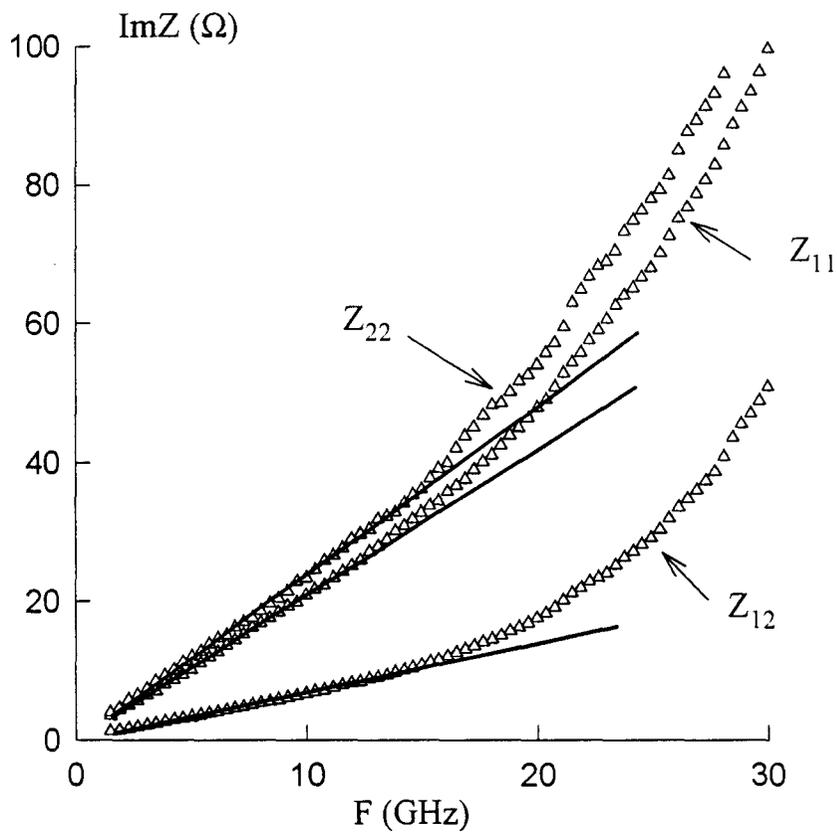
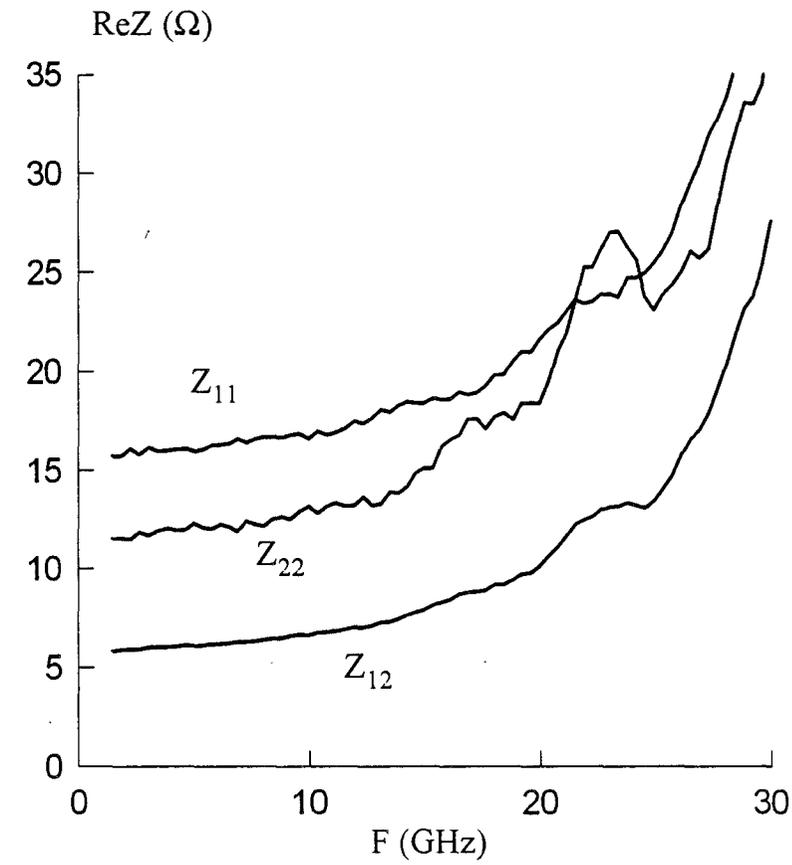


Figure II-23 : Evolutions fréquentielles des parties réelles et imaginaires du CHS 579 ($2 \times 35 \mu\text{m}$) mesuré en cellule K.

Les évolutions présentées sur la figure II-23, qui sont déduites des mesures en cellule, s'écartent quelque peu des prévisions théoriques lorsque la fréquence devient supérieure à 15 GHz. Ces divergences peuvent être expliquées par les incertitudes introduites par l'utilisation de la cellule.

Dans le tableau suivant sont regroupés à titre comparatif les résultats obtenus pour le transistor CHS 579 lors des mesures sous pointes et en cellule K. Ces résultats représentent les valeurs moyennes des mesures réalisées sous pointe entre 1 et 30 GHz et en cellule K entre 1 et 15 GHz.

	$R_G(\Omega)$	$R_D(\Omega)$	$R_S(\Omega)$	$L_G(\text{pH})$	$L_D(\text{pH})$	$L_S(\text{pH})$
Sous pointes	2.05	5	5.3	16	45	8
En cellule K	2.8	4.8	4.95	227	260	105

Les fils de connexions thermocompressés entre les plots du transistor et la cellule de mesure augmentent les valeurs des selfs. Les connexions du côté drain et du côté grille sont effectuées au moyen d'un ou deux fils d'or ; elles induisent des selfs de l'ordre de 200 pH.

La connexion du plot de source au plan de masse est réalisée par thermocompression de plusieurs fils disposés, si la topologie le permet, à 90° degrés les uns par rapport aux autres ; globalement la valeur typique de la self de source se situe entre 50 et 100 pH.

Les valeurs des résistances R_S et R_D obtenues sont très voisines : l'écart relatif entre les valeurs est situé entre 3 et 7%. En ce qui concerne la résistance R_G , l'écart est plus important ; il est de l'ordre de 40%.

Des écarts similaires ont été relevés pour différents transistors testés sous pointes et en cellule K. A titre d'exemple, les résultats obtenus avec le transistor DBR 568 de Daimler-Benz sont présentés dans le tableau suivant :

	$R_S (\Omega)$	$R_D (\Omega)$	$R_G (\Omega)$
Sous pointes	3.2	5	1.3
En cellule K	3	5	0.85
Ecart relatif	6.3%	0%	34%

La détermination des éléments parasites séries (selfs et résistances) est effectuée, il convient maintenant d'extraire les valeurs des capacités de plots.

d) Détermination des capacités de plots.

La détermination des éléments parasites capacitifs est effectuée en polarisant le TEC à des tensions V_{DS} nulle et V_{GS} inférieure à la tension de pincement.

Dans ces conditions de polarisation, un schéma possible de coupe transversale du TEC est représenté sur la figure II-24. Nous avons indiqué sur cette figure la localisation possible des différentes capacités intervenant dans la construction d'un schéma équivalent.

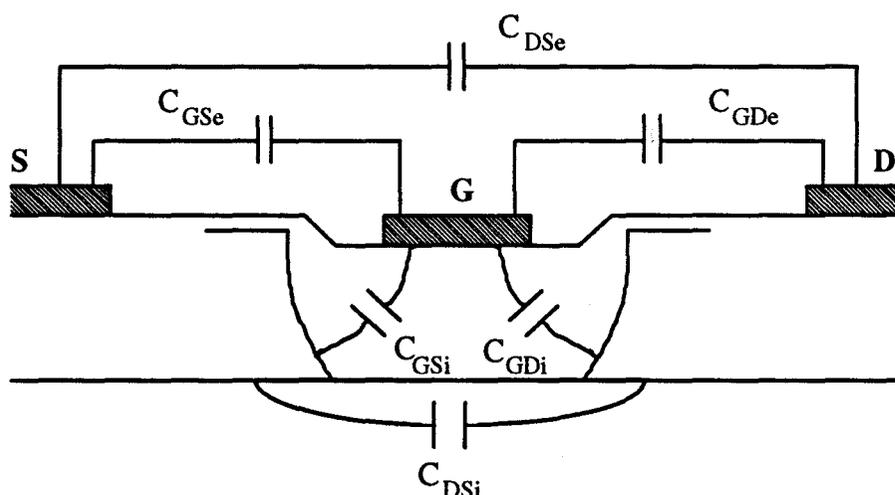


Figure II-24 : Schéma en coupe du TEC en bloqué.

C_{GSe} , C_{GDe} et C_{DSe} représentent les capacités parasites de couplage d'origine électrostatique introduites par les plots de métallisation et les éléments métalliques interdigités.

Les capacités C_{GSi} et C_{GD_i} représentent l'influence de l'extension de la zone désertée de grille respectivement côté source et côté drain.

La capacité C_{DSi} est une capacité de couplage entre la source et le drain interne au semi-conducteur.

Aux différentes capacités ainsi définies s'ajoutent les capacités introduites par les plots métalliques où sont thermocompressés les fils de connexion. Sur la figure II-25 est représenté un schéma équivalent possible du composant au pincement.

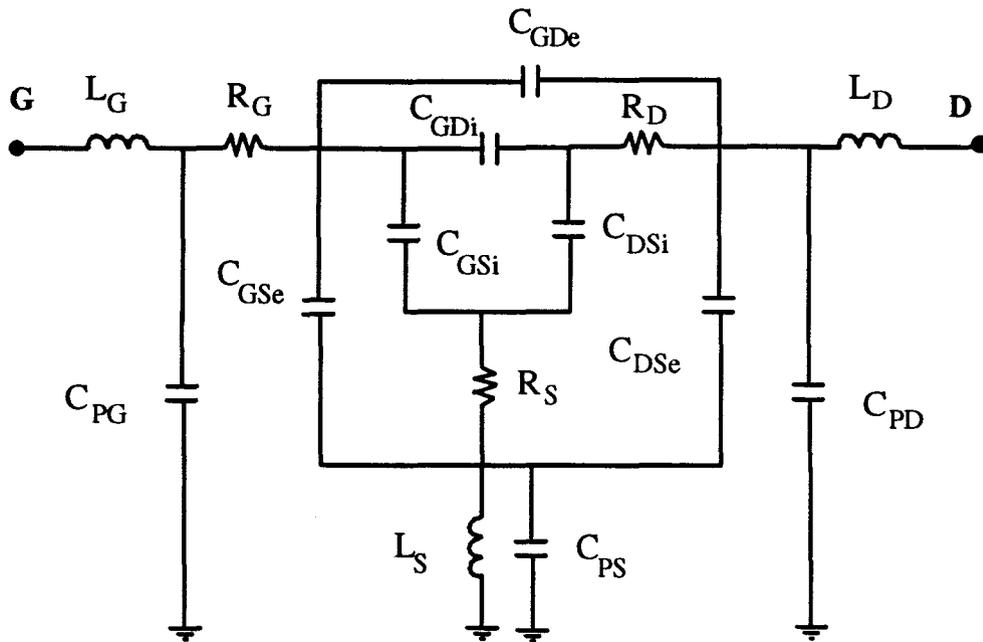


Figure II-25 : Schéma électrique équivalent complet du TEC en bloqué.

Comme nous l'avons signalé dans le chapitre précédent, les selfs liées aux fils de connexion ont des valeurs de l'ordre de 100 à 200 pH. Leurs effets ne sont pas a priori négligeables et il convient d'une part de défalquer les selfs L_D et L_G et d'autre part de caractériser le transistor dans une bande de fréquence suffisamment basse pour

pouvoir négliger l'effet de la self L_S et des résistances parasites d'accès. Dans ces conditions, les parties imaginaires des paramètres admittance s'écrivent :

$$\begin{aligned} \text{IM}(Y_{11}) &= \omega \cdot (C_{PG} + C_{GSe} + C_{GSi} + C_{GDe} + C_{GD_i}) \\ \text{IM}(Y_{12}) = \text{IM}(Y_{21}) &= -\omega \cdot (C_{GDe} + C_{GD_i}) \\ \text{IM}(Y_{22}) &= \omega \cdot (C_{PD} + C_{DSe} + C_{DSi} + C_{GDe} + C_{GD_i}) \end{aligned}$$

Pour simplifier les équations et les représentations ultérieures, nous utilisons les changements de variables suivant:

$$\begin{aligned} C_1 &= C_{GSe} + C_{GSi} \\ C_2 &= C_{GDe} + C_{GD_i} \\ C_3 &= C_{DSe} + C_{DSi} \end{aligned}$$

Le système d'équations peut alors se réduire à :

$$\begin{aligned} \text{IM}(Y_{11}) &= \omega \cdot (C_{PG} + C_1 + C_2) \\ \text{IM}(Y_{12}) = \text{IM}(Y_{21}) &= -\omega \cdot (C_2) \\ \text{IM}(Y_{22}) &= \omega \cdot (C_{PD} + C_2 + C_3) \end{aligned}$$

Ces expressions, qui décrivent le modèle présenté à la figure **II-25**, montrent que les capacités parasites introduites par les plots interviennent au même titre que les éléments capacitifs purement intrinsèques. Comme nous le verrons ultérieurement, à proximité du pincement les valeurs de ces deux types de capacités sont voisines. Une connaissance précise des évolutions des capacités intrinsèques en fonction des conditions de polarisation requiert donc la détermination expérimentale précise des capacités parasites introduites par les plots. La mesure des évolutions des parties imaginaires des paramètres Y en fonction de ω permet d'évaluer C_2 , $C_{PG}+C_1$ et $C_{PD}+C_3$ mais, avec uniquement la configuration source commune, il est impossible d'extraire individuellement C_{PG} et C_{PD} .

Pour pallier cet inconvénient majeur nous avons mis au point la méthode de mesure originale décrite ci-dessous.

d-1) Méthode trois configurations.

Principe théorique.

Cette méthode de mesure originale [-12,13-] s'applique particulièrement aux transistors en puce et sans via-hole.

Le composant peut être inséré dans une cellule de mesure, comme celle décrite précédemment ou collé sur un "chip-carrier" (fig II-27).

L'idée de base est de caractériser le composant dans ses trois configurations possibles : source commune, drain commun et grille commune. Les éléments capacitifs des schémas équivalents du transistor, dans les trois configurations et dans les conditions de polarisations $V_{DS} = 0$ V et $V_{GS} < V_P$, sont indiqués sur la figure II-26.

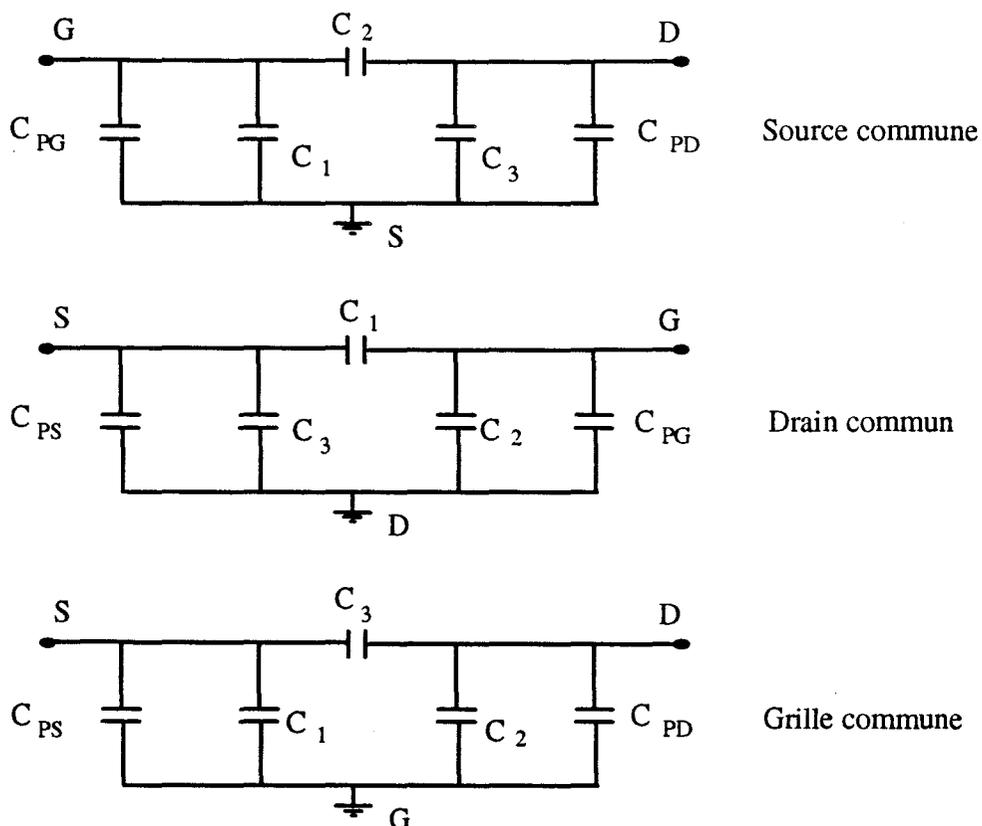
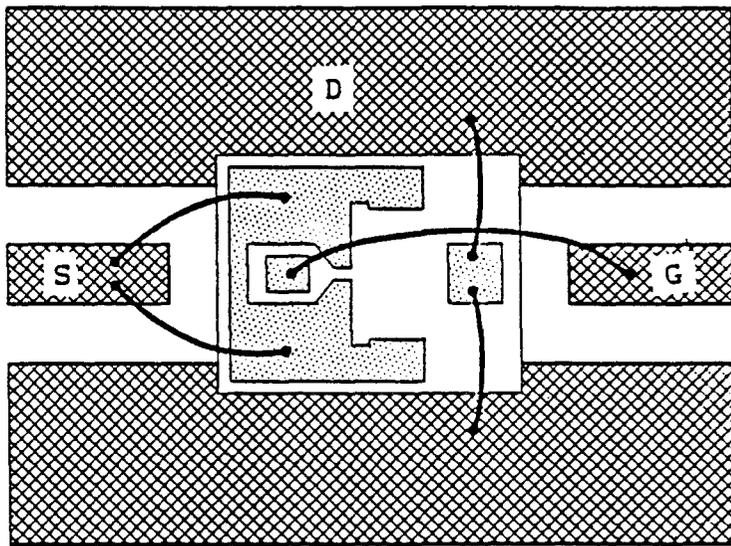
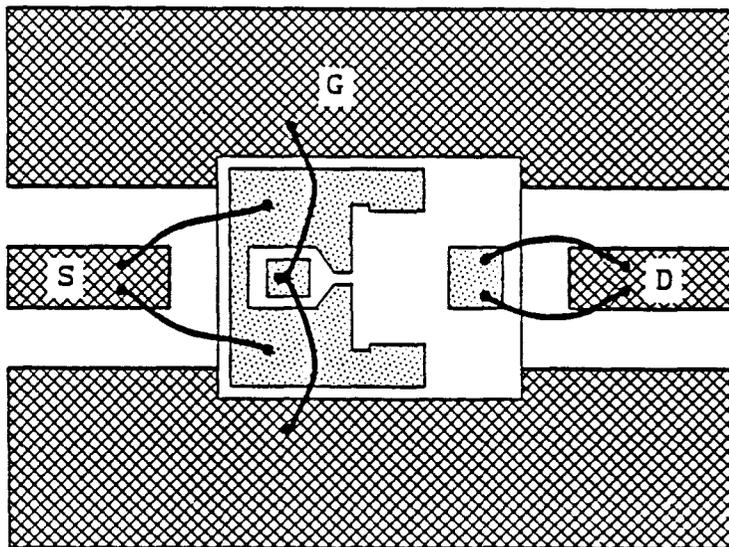


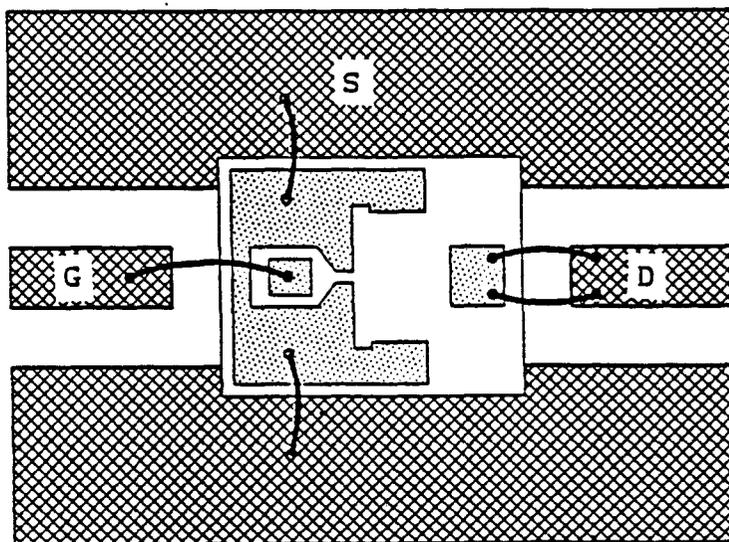
Figure II-26 : Schémas équivalents du TEC en bloqué dans les trois configurations.



DRAIN COMMUN.



GRILLE COMMUNE.



SOURCE COMMUNE.

Figure II-27 : Méthode trois configurations : connexions électriques puce-« chip carrier ».

Les équations des parties imaginaires de la matrice admittance dans les trois configurations sont résumés dans le tableau suivant :

	Source Commune	Drain commun	Grille commune
$IM(Y_{11})$	$\omega.(C_{PG}+C_1+C_2)$	$\omega.(C_{PS}+C_1+C_3)$	$\omega.(C_{PS}+C_1+C_3)$
$IM(Y_{12})=IM(Y_{21})$	$-\omega.C_2$	$-\omega.C_1$	$-\omega.C_3$
$IM(Y_{22})$	$\omega.(C_{PD}+C_2+C_3)$	$\omega.(C_{PG}+C_1+C_2)$	$\omega.(C_{PD}+C_2+C_3)$

D'après ce système d'équations, nous remarquons que les capacités C_1 , C_2 et C_3 peuvent être déterminées par le calcul des pentes des parties imaginaires des paramètres Y_{12} et Y_{21} dans les trois configurations. Ces trois valeurs, introduites dans les autres équations restantes permettent de déduire les valeurs des capacités des plots : C_{PG} , C_{PD} et C_{PS} .

Une simple observation des systèmes d'équations permet de remarquer qu'il existe des équations redondantes : celles-ci permettront ultérieurement une validation des mesures.

Après avoir résumé la base théorique sur laquelle repose la méthode trois configurations, nous présentons quelques résultats expérimentaux obtenus avec cette nouvelle méthode de caractérisation.

Expérimentation.

La caractérisation du composant dans les trois configurations impose de souder et de dessouder les fils de connexions ; il est donc impératif de réduire au minimum le nombre de ces opérations pour éviter la détérioration des plots de métallisation du transistor.

Nous préconisons donc d'effectuer les montages dans l'ordre suivant : drain commun, grille commune et source commune. Ceci permet de laisser une connexion

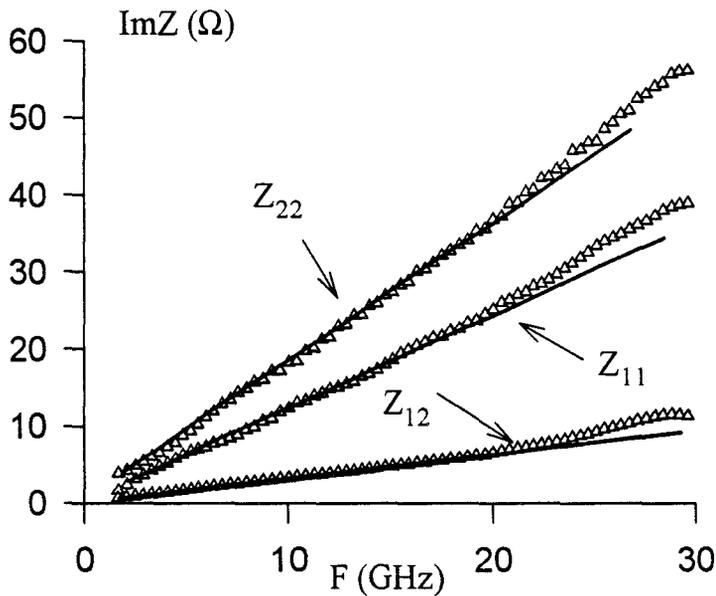
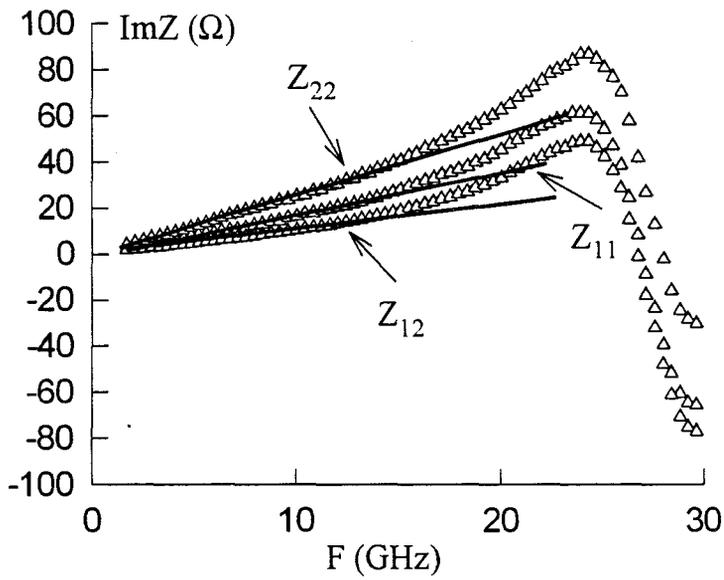
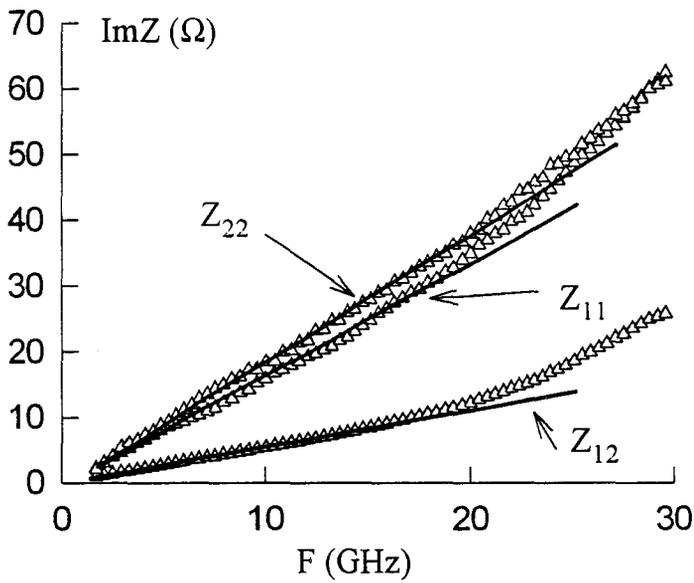


Figure II-28 : Evolutions fréquentielles des parties imaginaires des paramètres Z du FHX06X dans les trois configurations (jonction grille-source en direct).

intacte entre chaque montage et de passer directement, à la fin de la phase caractérisation, à la mesure effective en source commune.

Les schémas synoptiques qui permettent de réaliser les trois configurations sont représentés sur la figure II-27.

Le transistor est ici collé sur un "chip-carrier" qui permet une caractérisation sous pointes.

De nombreux échantillons de transistors en puce ont été caractérisés avec cette méthode. (Toshiba S8851 et S8850, Fujitsu FHX06X, Daimler-Benz DBR168, etc...) Nous limiterons l'exposé des résultats obtenus à ceux obtenus avec le transistor HEMT faible bruit de Fujitsu : le FHX06X.

La première phase expérimentale de chaque configuration est la détermination des éléments selfiques d'accès en polarisant typiquement le transistor à $V_{DS} = 0$ V et à jonction grille canal en direct.

Les évolutions des parties imaginaires des paramètres Z pour les montages des trois configurations sont représentées sur la figure II-28. Ces évolutions, comme celles du CHS 579 (figure II-23), s'écartent des prévisions théoriques quand la fréquence devient trop grande (10 à 15 GHz). L'extraction des éléments selfiques peut être néanmoins effectuée en basse fréquence dans la région où les évolutions des courbes sont linéaires.

Les valeurs des selfs mesurées pour les trois configurations sont regroupées dans le tableau suivant :

	L_G (pH)	L_D (pH)	L_S (pH)
Drain commun	162	85	209
Grille commune	151	244	195
Source commune	143	240	54

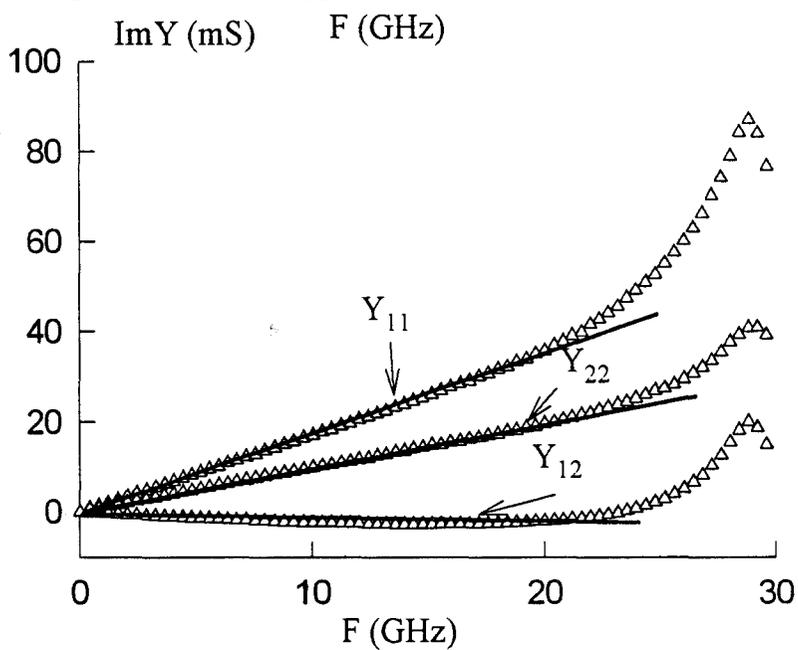
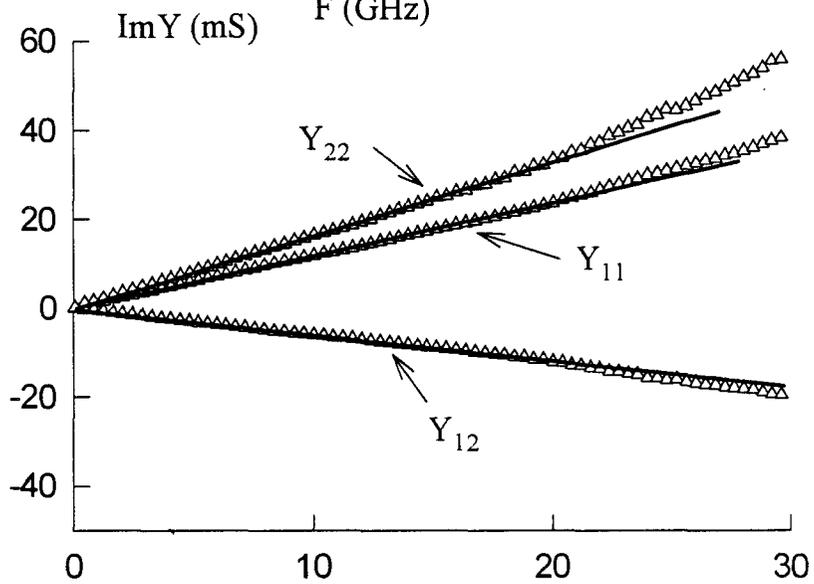
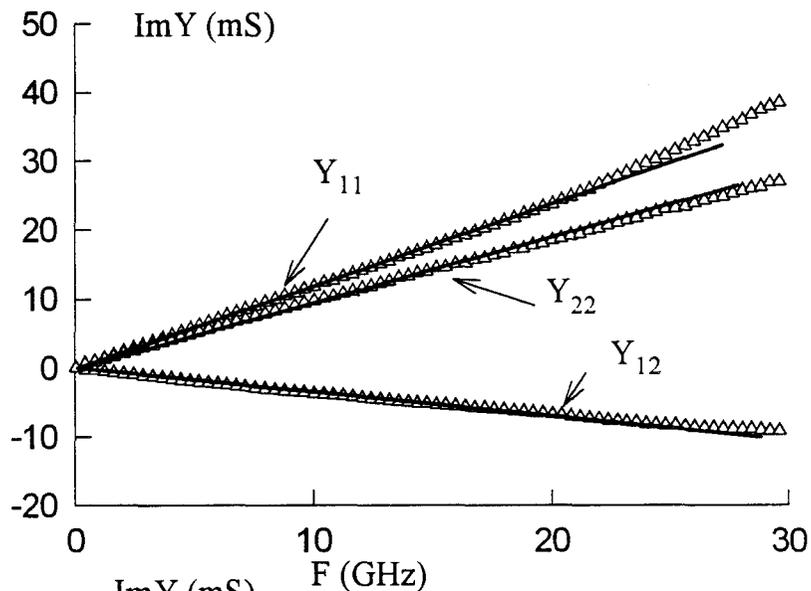


Figure II-29 : Evolutions fréquentielles des parties imaginaires des paramètres Y du FHX06X dans les trois configurations (jonction grille-source en bloqué).

On peut constater que la self introduite par la connexion restée intacte entre deux montages consécutifs conserve pratiquement la même valeur ; ceci constitue un élément de validation important de nos mesures.

Ensuite, pour chaque configuration, les éléments selfiques d'entrée et de sortie sont défalqués des paramètres Z du transistor mesuré à canal pincé ($V_{DS} = 0$ et $V_{GS} < V_P$). Les évolutions des parties imaginaires des paramètres Y correspondants sont représentées sur la figure II-29 ; quelque soit la configuration étudiée, ces évolutions fréquentielles pour les trois configurations sont pratiquement linéaires jusqu'à 20 GHz.

Nous avons regroupé dans le tableau suivant les capacités C_{11} , C_{12} (ou C_{21}) et C_{22} qui sont respectivement déduites des pentes des parties imaginaires Y_{11} , Y_{12} (ou Y_{21}) et Y_{22} dans les trois configurations.

	C_{11} (fF)	C_{12} (fF)	C_{22} (fF)
Drain commun	260	98	188
Grille commune	269	43	162
Source commune	187	64	160

Nous avons volontairement indiqué, dans une même police de caractère, les valeurs des capacités qui correspondent aux équations redondantes signalées dans l'étude théorique ; ceci constitue un autre élément important de validation.

La simple observation de ces couples de valeurs permet d'estimer la précision des mesures : elle est en général meilleure que 5%.

Déduites des valeurs ci-dessus, les capacités de plots du FHX06X sont alors les suivantes :

C_{PG} (fF)	C_{PD} (fF)	C_{PS} (fF)
26	54	126

A titre de comparaison, nous avons estimé la valeur des capacités de plots par l'expression empirique suivante qui est déduite des travaux de A.Higashisama [-14-] :

$$C = 1.3\epsilon_r\epsilon_0 S / H + 0.92\epsilon_r\epsilon_0 P / \log(10^4 H)$$

Celle-ci prend en compte la surface (S) et le périmètre (P) des plots, mais aussi l'épaisseur du substrat (H). Le premier terme est relatif à la seule surface S et le second terme traduit la contribution liée aux effets de bords.

Les valeurs calculées avec cette formule sont regroupées dans le tableau suivant :

	capacité liée à la surface	capacité liée aux effets de bord	capacité de plot
C_{PG} (fF)	13	20	33
C_{PD} (fF)	25	38	63
C_{PS} (fF)	71	79	150

La partie capacitive due aux effets de bord est loin d'être négligeable : plus la surface du plot est réduite et plus sa valeur à de l'importance vis à vis de celle liée à la surface.

Les ordres de grandeurs des capacités obtenues à partir de la formulation de Higashisama sont assez proches des résultats expérimentaux obtenus avec notre méthode de mesures.

Nous avons donc mis au point et réalisé une méthode expérimentale fiable de détermination des capacités de plots d'un composant ; dépourvue de toute hypothèse simplificatrice, elle peut être utilisée pour tout composant en puce et sans via-hole. Cette méthode donne des résultats reproductibles qui correspondent assez bien aux estimations théoriques des éléments mesurés.

Pour les composants avec via-hole, où la source est toujours connectée définitivement au plan de masse, cette méthode n'est évidemment pas applicable. Néanmoins il est possible d'extraire les capacités parasites de plots par le biais d'une loi d'échelle.

d-2) Méthode de « Scaling ».

L'hypothèse de base de cette méthode est que des relations peuvent être établies entre les valeurs des éléments capacitifs d'un composant et les dimensions géométriques de ses électrodes métalliques. La relation la plus intéressante est celle qui lie la largeur totale de grille W aux capacités puisque cette relation peut être considérée comme linéaire. Les capacités grille-source et drain-source peuvent généralement s'écrire sous la forme :

$$C_{\text{mesurée}} = C_{\text{plot}} + k \cdot W$$

où k représente un coefficient de proportionnalité.

Avec des topologies de TECs où la géométrie du plot est fixée, des mesures de capacités avec différentes largeurs de grille permettent d'obtenir la valeur de la capacité du plot considéré par une simple extrapolation.

Les premiers travaux sur cette méthodologie sont apparus vers 1989. R.Anholt [-15-] met en évidence la loi d'échelle et présente des mesures de capacités parasites de MESFETs. Ces mesures sont obtenues avec des développements de grille de $2*20 \mu\text{m}$, $2*35 \mu\text{m}$ et $2*50 \mu\text{m}$.

La méthode de « Scaling » a été ensuite appliquée avec succès [-16,17-] sur des transistors de type HEMT avec des développements de grille pouvant aller jusque $2*100 \mu\text{m}$.

Récemment [-18-] la méthode de « Scaling » a été étendue aux transistors de puissance de développement de grille de $12*50 \mu\text{m}$.

d-3) Méthode usuelle.

Les méthodes d'extraction évoquées ci-dessus sont d'une mise en oeuvre assez lourde. La méthode simplifiée présentée ci-dessous constitue une approche qui est assez souvent suffisante.

Comme indiqué au début de ce chapitre, lorsque les éléments selfiques d'accès sont défalqués, les parties imaginaires des paramètres Y du transistor schématisé figure II-25 s'écrivent :

$$\begin{aligned} \text{IM}(Y_{11}) &= \omega \cdot (C_{PG} + C_{GSe} + C_{GSi} + C_{GDe} + C_{GDi}) \\ \text{IM}(Y_{12}) &= \text{IM}(Y_{21}) = -\omega \cdot (C_{GDe} + C_{GDi}) \\ \text{IM}(Y_{22}) &= \omega \cdot (C_{PD} + C_{DSe} + C_{DSi} + C_{GDe} + C_{GDi}) \end{aligned}$$

Pour réduire le nombre de variables, une hypothèse simplificatrice consiste à supposer que la somme des capacités C_{GDe} et C_{GDi} est égale à la somme des capacités C_{GSe} et C_{GSi} ; quant aux capacités C_{DSe} et C_{DSi} , leurs effets peuvent être inclus dans celui de la capacité C_{PD} .

En posant $C_{GSe} + C_{GSi} = C_{GDe} + C_{GDi} = C_B$, le système précédent peut alors s'écrire :

$$\begin{aligned} \text{IM}(Y_{11}) &= \omega \cdot (C_{PG} + C_B + C_B) = \omega \cdot (C_{PG} + 2C_B) \\ \text{IM}(Y_{12}) &= \text{IM}(Y_{21}) = -\omega \cdot (C_B) \\ \text{IM}(Y_{22}) &= \omega \cdot (C_{PD} + C_B) \end{aligned}$$

C'est ce dernier système d'équations qui est utilisé dans notre extraction usuelle pour déterminer les capacités de plots [-10-].

Les valeurs des capacités C_{PG} et C_{PD} sont alors aisément déduites. Pour l'ensemble des transistors mesurés, les valeurs obtenues avec cette méthode sont en général plus élevées que celles de la méthode des trois configurations.

Par exemple, pour le transistor FHX06X, nous avons obtenu les valeurs suivantes :

$$C_{PG} = 59 \text{ fF} \text{ et } C_{PD} = 96 \text{ fF.}$$

Cette surestimation a comme premier effet de réduire les valeurs des capacités intrinsèques C_{GS} et C_{DS} et, lors de l'extraction des éléments intrinsèques, il est fréquent d'obtenir des valeurs négatives pour la capacité C_{DS} .

Dans les tableaux suivants, nous avons regroupés les valeurs des capacités C_{PG} et C_{PD} déterminées à l'aide des trois méthodes pour différents transistors.

C_{PG} (fF)			
Transistor	Trois configurations	Usuelle	Estimation
FHX06X	26	59	45
DBR168	25	39	32
T8851	21	65	28
T8850	20	60	27

C_{PD} (fF)			
Transistor	Trois configurations	Usuelle	Estimation
FHX06X	54	96	66
DBR168	25	57	32
T8851	50	180	62
T8850	35	100	42

Comme les valeurs estimées par la formule de A.Higashisama sont plus proches de celles obtenues avec la méthode des trois configurations, qui ne fait appel à aucune hypothèse simplificatrice, nous préconisons donc pour la détermination des capacités de plots de transistor avec via-hole l'utilisation de la formule de A.Higashisama.

Suite à la présentation de différentes méthodes pour la détermination des capacités de plots, il nous reste à envisager l'extraction des valeurs des capacités parasites interélectrodes C_{GSe} , C_{GDe} et C_{DSe} .

Compte tenu des ordres de grandeur des résistances d'accès (quelques ohms) ces capacités parasites sont, aux fréquences de caractérisation hyperfréquence, quasiment en parallèle avec les capacités intrinsèques du transistor (fig II-25). L'extraction de leurs valeurs par une méthode directe de mesures est donc a priori très délicate.

La méthode classique basée sur l'optimisation des éléments du schéma équivalent et réalisée sur le logiciel MDS n'a pas donné de résultats acceptables : les valeurs soit des capacités externes, soit des capacités internes convergeaient vers des valeurs nulles.

R.Anholt et S.Swirhun, grâce à une méthode d'extraction basée sur la mesure des paramètres S du transistor avec et sans passivation [-15-], ont apporté quelques indications sur ce problème. Les ordres de grandeurs des capacités interélectrodes qu'ils ont obtenus sont les suivants : $C_{GSe} \approx C_{GSi} / 2$, $C_{GDe} \approx C_{GDi} / 2$ et $C_{DSe} \approx C_{DSi} / 7$.

Après détermination des éléments extrinsèques du schéma petit signal du transistor, il est maintenant possible d'extraire les éléments intrinsèques.

e) Mesures des éléments intrinsèques en fonction des tensions internes.

Usuellement, les éléments intrinsèques du schéma équivalent petit signal du TEC sont déterminés pour des tensions de polarisation fixées qui sont directement appliquées au composant.

Pour faciliter la modélisation non linéaire du transistor à effet de champ il est beaucoup plus pratique d'extraire les valeurs des éléments du schéma équivalent du composant non pas en fonction de la polarisation extérieure mais en fonction des tensions intrinsèques. En effet la plupart des outils de CAO, et plus particulièrement le logiciel MDS (Microwave Design System) de Hewlett-Packard que nous utilisons, modélisent les non-linéarités en fonction des tensions internes indiquées i sur la figure II-30.

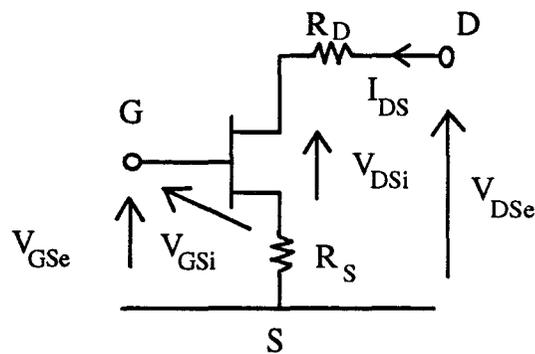


Figure II-30.

e.1) Détermination des potentiels externes.

L'extraction des éléments intrinsèques du schéma équivalent en fonction des tensions internes désirées suppose d'appliquer au transistor des tensions de polarisation externes judicieusement choisies.

A cet effet A.Peden et R.A.Périchon [-19-] ont mis au point un algorithme qui détermine le couple des tensions de commande externes à appliquer (V_{GSe} , V_{DSe}) en fonction du couple de tensions internes désirées (V_{DSi} , V_{GSi}). Nous avons donc implanté leur algorithme dans le programme qui pilote les mesures automatiques des paramètres S à l'analyseur de réseau. Le synoptique simplifié de cet algorithme et le principe de correction des tensions sont précisés en annexe.

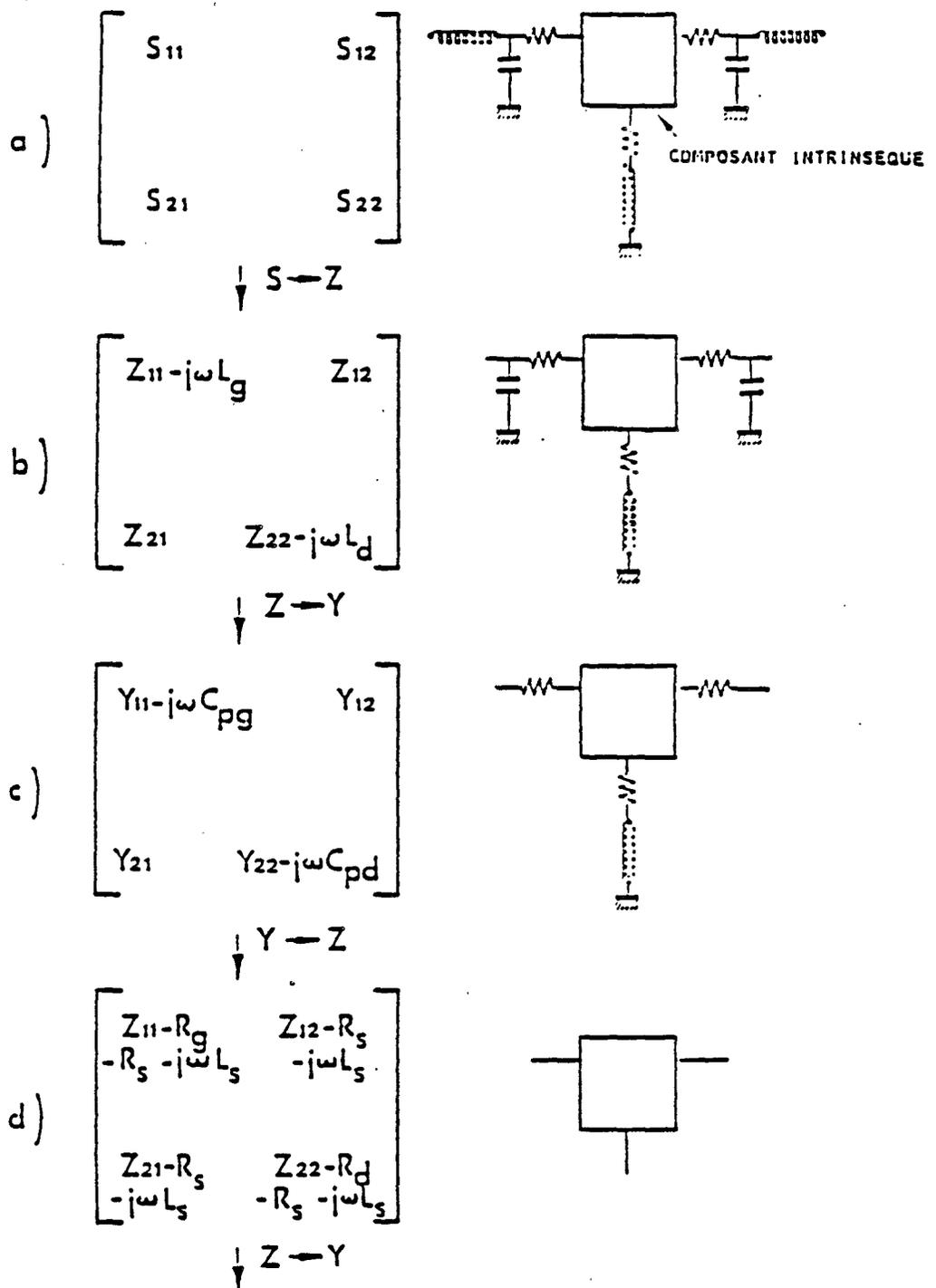


Figure II-31 : Procédure numérique de détermination des paramètres intrinsèques.

Des potentiels intrinsèques donnés peuvent donc être appliqués au composant ; il devient donc possible d'extraire les valeurs des éléments intrinsèques du schéma équivalent pour chaque polarisation.

e-2) Extraction des valeurs des éléments intrinsèques.

Pour accéder à la matrice admittance du composant intrinsèque, différentes opérations matricielles sont nécessaires pour défalquer les influences des éléments parasites d'accès. Les différentes étapes qui permettent d'accéder aux paramètres Y_{ij} sont résumés sur le diagramme de la figure II-31.

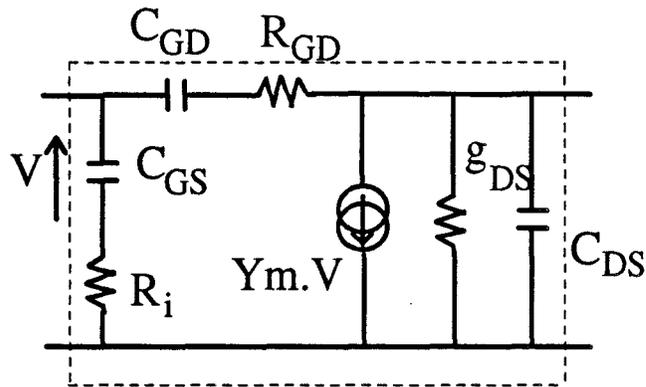


Fig. II-32 : Schéma électrique intrinsèque du TEC.

Sur un plan théorique les paramètres Y_{ij} intrinsèques peuvent être exprimés en fonction des éléments constitutifs du composant intrinsèque (fig. II-32) par les quatre relations suivantes :

$$Y_{11} = \frac{R_i C_{GS}^2 \omega^2}{D_1} + \frac{R_{GD} C_{GD}^2 \omega^2}{D_2} + j\omega \left(\frac{C_{GS}}{D_1} + \frac{C_{GD}}{D_2} \right)$$

$$Y_{12} = -\frac{R_{GD} C_{GD}^2 \omega^2}{D_2} - j\omega \frac{C_{GD}}{D_2}$$

$$Y_{21} = \frac{g_m e^{-j\omega\tau}}{1 + j\omega R_i C_{GS}} - \frac{j\omega C_{GD}}{1 + j\omega R_{GD} C_{GD}}$$

$$Y_{22} = g_{DS} + \frac{R_{GD} C_{GD}^2 \omega^2}{D_2} + j\omega \left(C_{DS} + \frac{C_{GD}}{D_2} \right)$$

$$\text{avec : } D_1 = 1 + \omega^2 C_{GS}^2 R_i^2 \quad \text{et} \quad D_2 = 1 + \omega^2 C_{GD}^2 R_{GD}^2$$

Réciproquement, par un développement théorique littéral, chacun des éléments du schéma intrinsèque peut s'exprimer en fonction des paramètres Y_{ij} comme suit :

$$C_{GD} = -\frac{\text{Im}(Y_{12})}{\omega} \left[1 + \left(\frac{\text{Re}(Y_{12})}{\text{Im}(Y_{12})} \right)^2 \right]$$

$$R_{GD} = -\frac{\text{Re}(Y_{12})}{\omega \cdot C_{GD} \text{Im}(Y_{12})}$$

$$C_{GS} = \frac{\text{Im}(Y_{11}) + \text{Im}(Y_{12})}{\omega} \left(1 + \frac{(\text{Re}(Y_{11}) + \text{Re}(Y_{12}))^2}{(\text{Im}(Y_{11}) + \text{Im}(Y_{12}))^2} \right)$$

$$R_i = \frac{\text{Re}(Y_{11}) + \text{Re}(Y_{12})}{\omega \cdot C_{GS} (\text{Im}(Y_{11}) + \text{Im}(Y_{12}))}$$

$$g_m = \sqrt{\left((\text{Re}(Y_{11}) + \text{Re}(Y_{12}))^2 + (\text{Im}(Y_{11}) + \text{Im}(Y_{12}))^2 \right) \cdot D_1}$$

$$\tau = \frac{1}{\omega} \text{Arcsin} \left(\frac{\text{Im}(Y_{12}) - \text{Im}(Y_{21}) - \omega \cdot C_{GS} R_i (\text{Re}(Y_{21}) - \text{Re}(Y_{12}))}{g_m} \right)$$

$$C_{DS} = \frac{\text{Im}(Y_{22}) + \text{Im}(Y_{12})}{\omega}$$

$$g_{DS} = \text{Re}(Y_{22}) + \text{Re}(Y_{12})$$

Les éléments intrinsèques du schéma équivalent, déduits des expressions théoriques précédentes, sont par définition indépendants de la fréquence de fonctionnement ; expérimentalement, comme nous le verrons ci-dessous, ceci n'est pas toujours le cas.

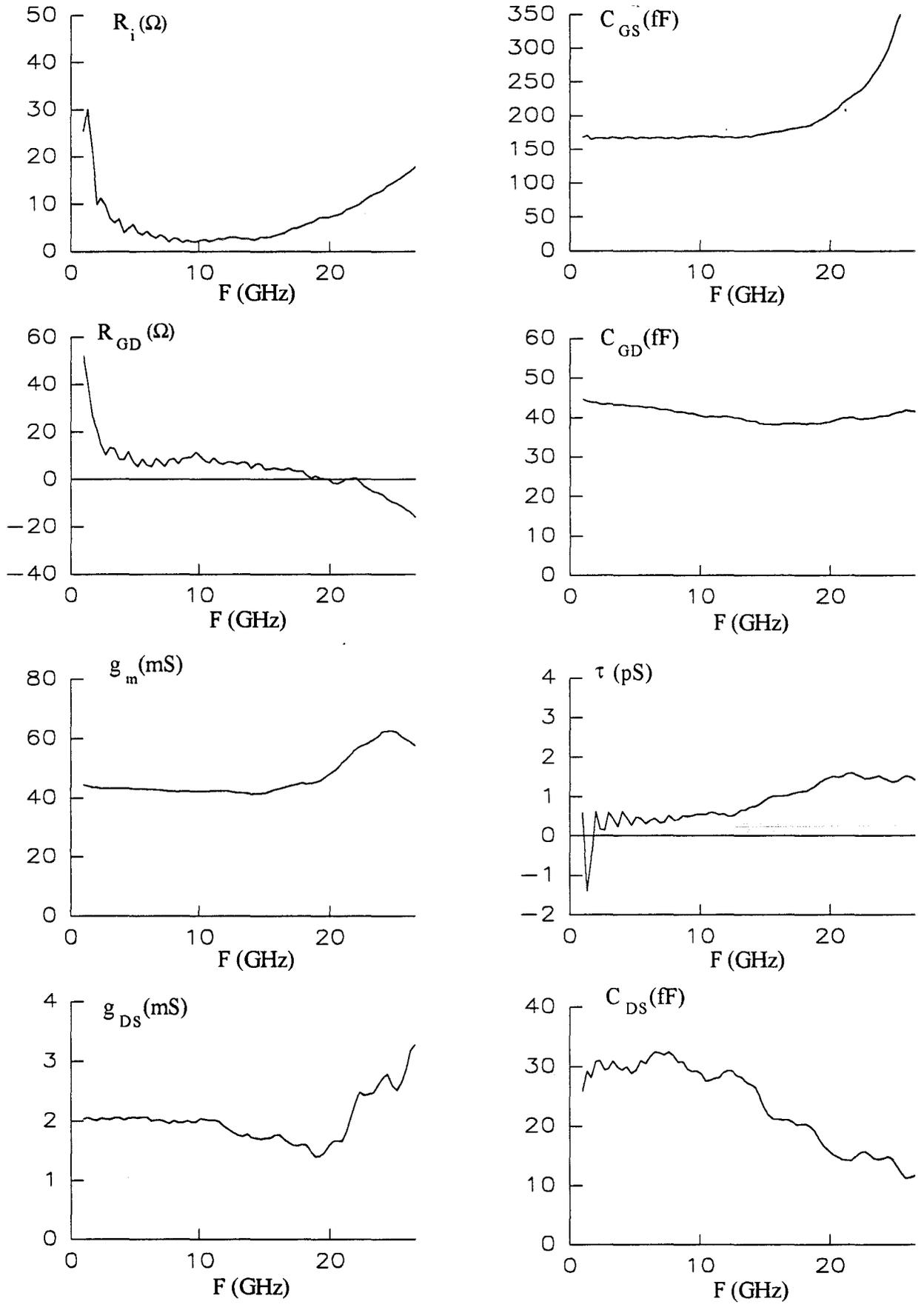


Figure II-33 : Evolutions fréquentielles des éléments intrinsèques du transistor CHS 579 ($2 \times 35 \mu\text{m}$) mesuré en cellule K.

e-2) Variation des éléments intrinsèques en fonction de la fréquence.

La figure II-33 montre les évolutions fréquentielles des éléments intrinsèques du transistor CHS 579 mesuré dans une cellule K.

Plusieurs remarques peuvent être faites :

- Les éléments suivants (g_m , C_{GS} , C_{GD} , g_{DS} et C_{DS}) sont relativement stables jusqu'à environ une quinzaine de GHz.

- Les éléments R_i , R_{GD} et τ présentent une valeur pratiquement constante dans une bande de fréquence plus restreinte comprise entre 5 et 15 GHz. Lorsque la fréquence devient trop inférieure à 5 GHz ces éléments sont très difficiles à extraire : les valeurs des résistances R_i et R_{GD} sont en effet très petites comparées aux termes $1/C_{GS}\cdot\omega$ et $1/C_{GD}\cdot\omega$ (figure II-32) et il en est de même pour le $g_m\cdot\sin(\omega\cdot\tau)$ qui est négligeable comparé à $g_m\cdot\cos(\omega\cdot\tau)$.

En général, lorsque la fréquence de fonctionnement devient supérieure à 15 GHz, les éléments du schéma équivalent évoluent de manière non-linéaire en fonction de la fréquence. Comme nous le verrons par la suite ces variations s'amenuisent lorsque une méthode de mesures sous pointes est utilisée. Cette dernière remarque permet de mettre en cause des défauts de calibrage qui sont inhérents à l'usage d'une cellule de mesures.

Dans le tableau suivant, nous avons regroupé les valeurs des éléments intrinsèques du CHS 579 ($2*35\mu\text{m}$) mesuré dans la cellule K et les bandes de fréquence où elles sont déterminées. Le transistor est polarisé à $V_{DS} = 2 \text{ V}$ et $V_{GS} = 0 \text{ V}$.

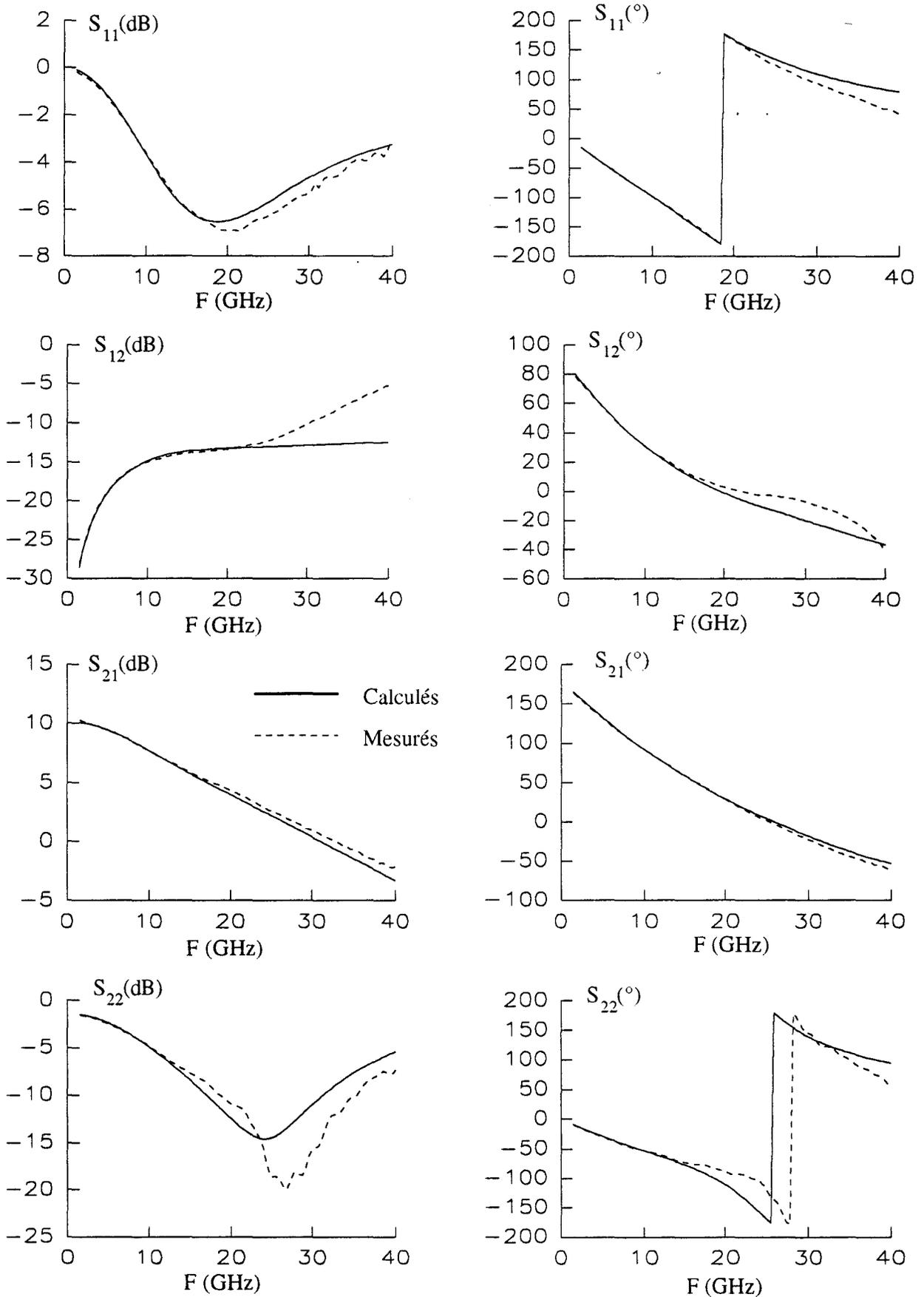


Figure II-34 : Evolutions fréquentielles des modules et des phases des paramètres S mesurés et simulés du CHS 579 ($2 \times 35 \mu\text{m}$) monté en cellule K.

C_{GS} (fF)	R_i (Ω)	C_{GD} (fF)	R_{GD} (Ω)
167	2.5	42	8
1-15 GHz	7.5-15GHz	1-15 GHz	7.5-15GHz

g_m (mS)	τ (ps)	g_{DS} (mS)	C_{DS} (fF)
43	0.5	2	30
1-15 GHz	7.5-15GHz	1-15 GHz	1-15GHz

Sur la figure II-34 sont représentés à titre comparatif les paramètres S mesurés et ceux calculés avec les éléments du schéma équivalent petit signal déterminés ci-dessus.

Il est possible de constater que, jusqu'à 15 GHz, il y a quasi similitude entre les paramètres mesurés et calculés. Par contre, en haute fréquence, des écarts apparaissent. Ces écarts sont certainement causés par les erreurs de mesure engendrées par le calibrage de la cellule en haute fréquence.

Une tentative de validation des mesures effectuées en cellule K peut être réalisée par des mesures sous pointes. Les évolutions des éléments intrinsèques déduits de ces mesures sont représentées sur la figure II-35, elles montrent une excellente stabilité en fonction de la fréquence.

Comme observé lors des mesures en cellule K en basse fréquence, les valeurs des éléments R_i et τ sont entachés d'erreur ; en effet, leur extraction des expressions déduites des paramètres Y repose sur la détermination d'un terme réel (imaginaire) petit devant un terme imaginaire (réel) grand.

L'évolution de la résistance R_{GD} en fonction de la fréquence montre que pour le CHS 579 il est impossible d'attribuer une valeur précise de cet élément. En

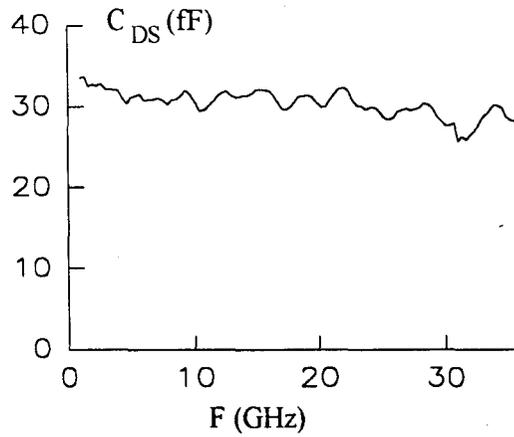
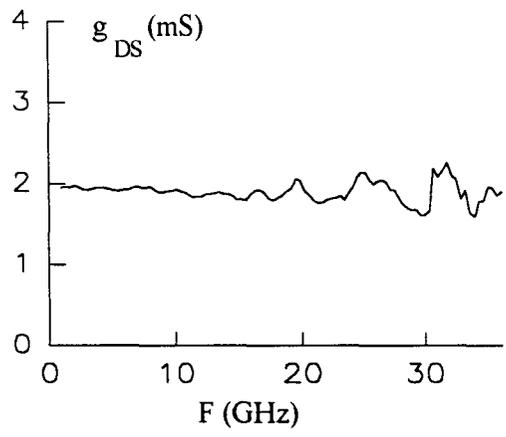
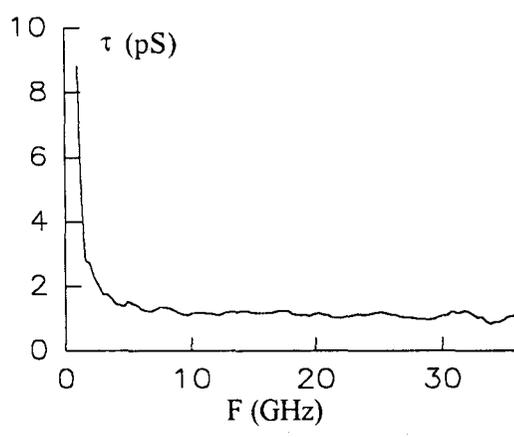
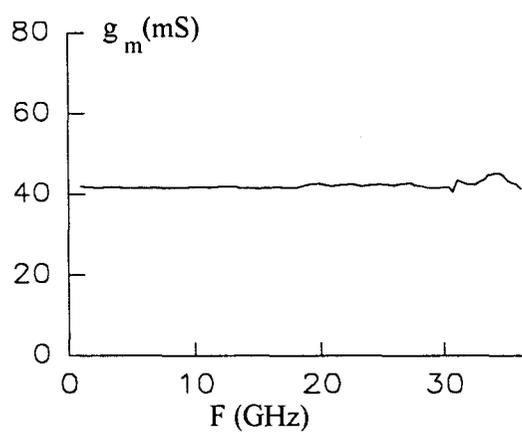
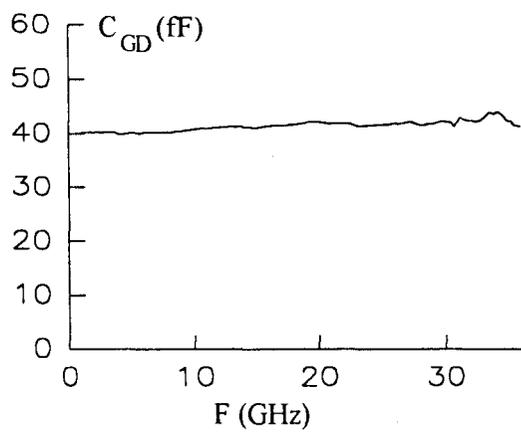
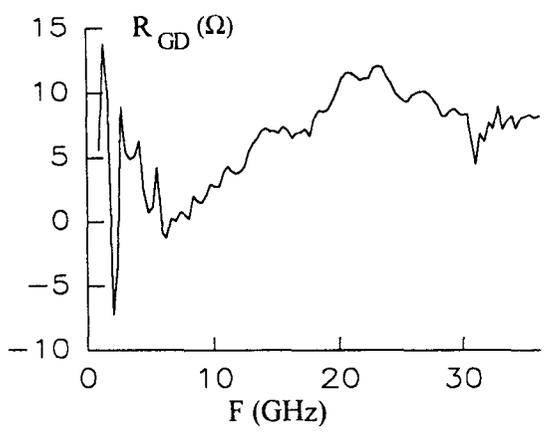
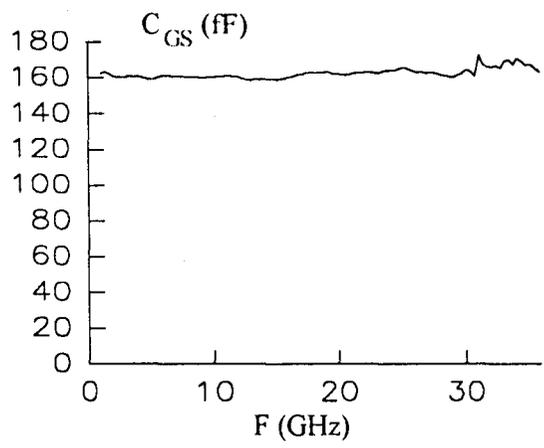
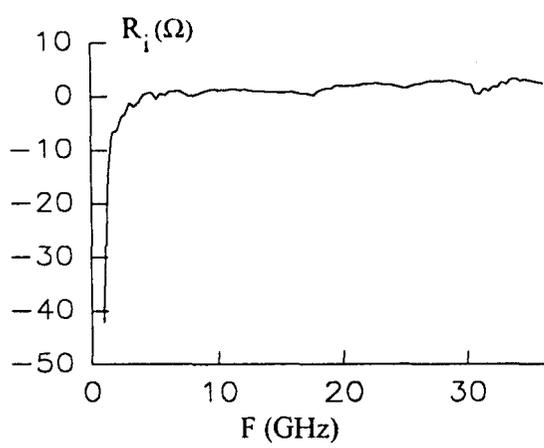


Figure II 35 : Evolutions fréquentielles des éléments intrinsèques du transistor CHS 579 ($2 \times 35 \mu\text{m}$) mesuré sous pointes ($V_{ds}=2 \text{ V}$, $V_{gs}=0 \text{ V}$).

conséquence, pour ce composant, nous considérons qu'il est préférable de ne pas prendre en compte la résistance R_{GD} dans le schéma équivalent.

Les valeurs des éléments intrinsèques sont déterminées, comme pour les mesures en cellule K, en effectuant une moyenne dans la bande de fréquence où ils restent pratiquement constants.

Dans le tableau suivant, nous avons regroupé les valeurs des éléments intrinsèques du CHS 579 ($2 \times 35 \mu\text{m}$) mesuré sous pointes et les bandes de fréquence où elles sont déterminées. Le transistor est polarisé dans les mêmes conditions que lors des mesures en cellule K.

C_{GS} (fF)	R_i (Ω)	C_{GD} (fF)	g_m (mS)
162	0.8	41	42
1-36 GHz	5-36 GHz	1-36 GHz	1-36 GHz

τ (ps)	g_{DS} (mS)	C_{DS} (fF)
1.1	1.9	30
5-36 GHz	1-36 GHz	1-36 GHz

Sur la figure II-36 nous pouvons constater une similitude parfaite entre les modules et les phases des paramètres S mesurés et ceux calculés avec les éléments du schéma équivalent proposé ci-dessus (figure II-32). Ce schéma équivalent reproduit parfaitement jusqu'à 36 GHz le comportement du transistor en régime petit signal.

Les valeurs des éléments intrinsèques du transistor mesuré sous pointes et celles où le transistor est mesuré dans une cellule K sont pratiquement identiques. Pour les éléments R_i et τ des écarts de l'ordre de 50 % ont été constatés.

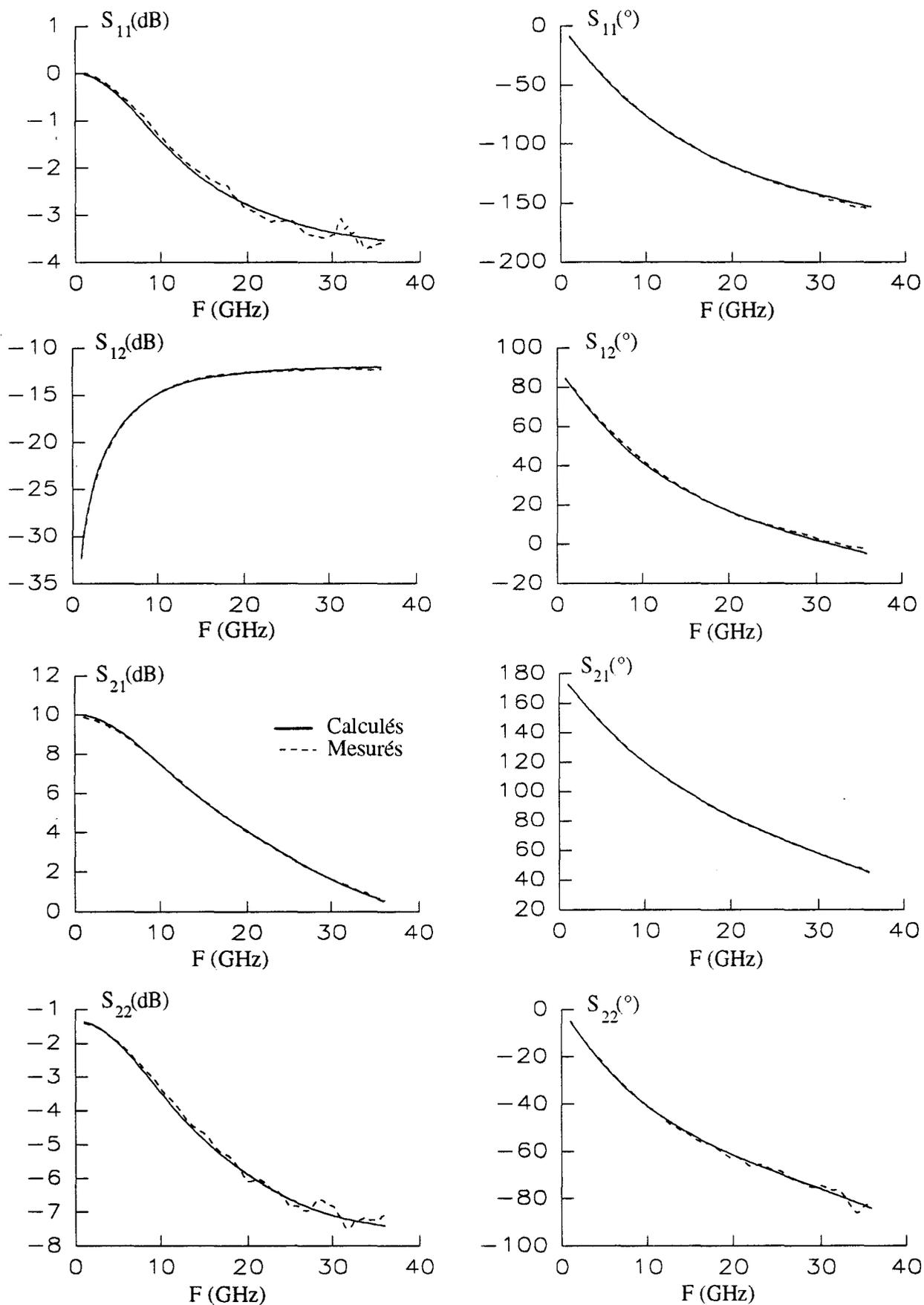


Figure II-36 : Evolutions fréquentielles des modules et des phases des paramètres S du CHS 579 ($2 \times 35 \mu\text{m}$) mesuré sous pointes.

Une conclusion relative à la comparaison des deux méthodes de caractérisation sous pointes et en cellule K peut être tirée ; elle fait intervenir deux points essentiels :

- les deux méthodes fournissent pratiquement le même schéma équivalent
- comparée à la caractérisation en cellule K, la méthode sous pointes donne des mesures fiables dans une plage de fréquence plus grande.

Ces mêmes conclusions apparaissent pour tous les composants testés.

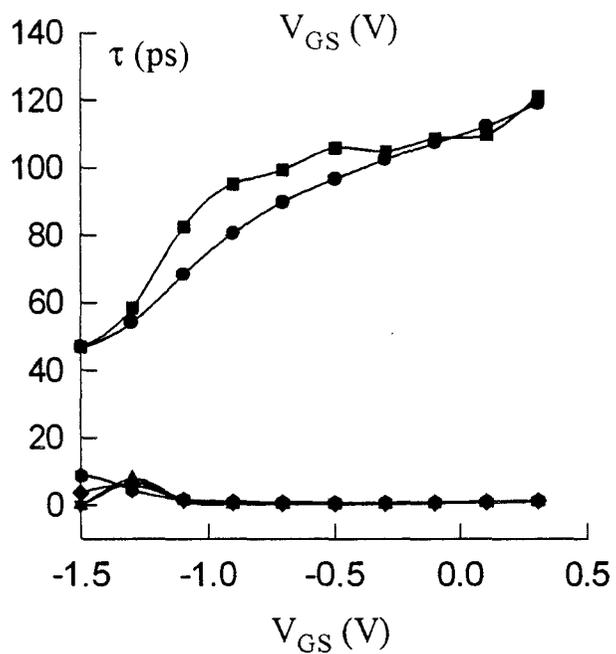
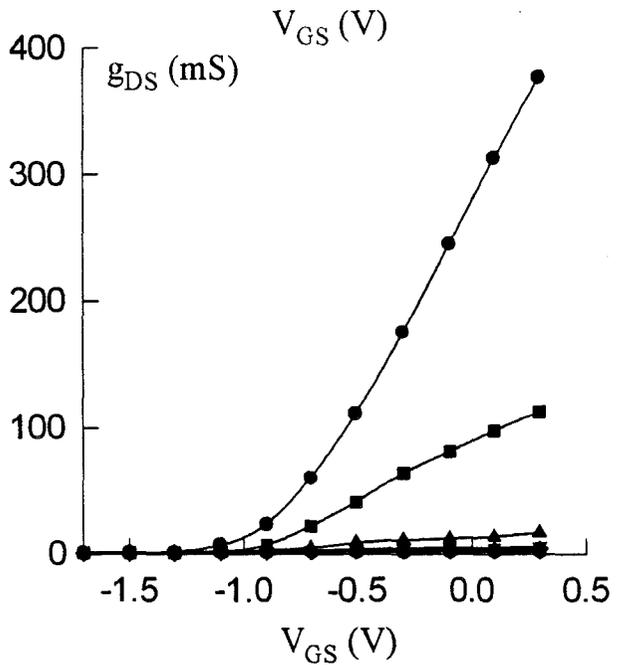
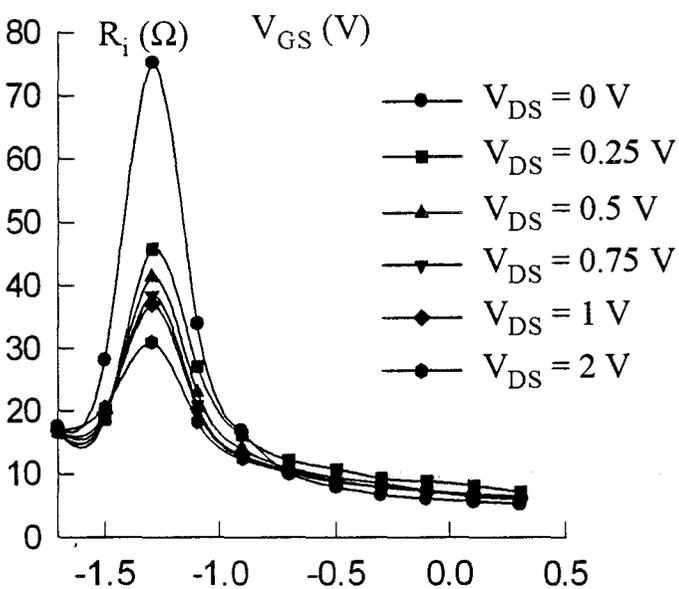
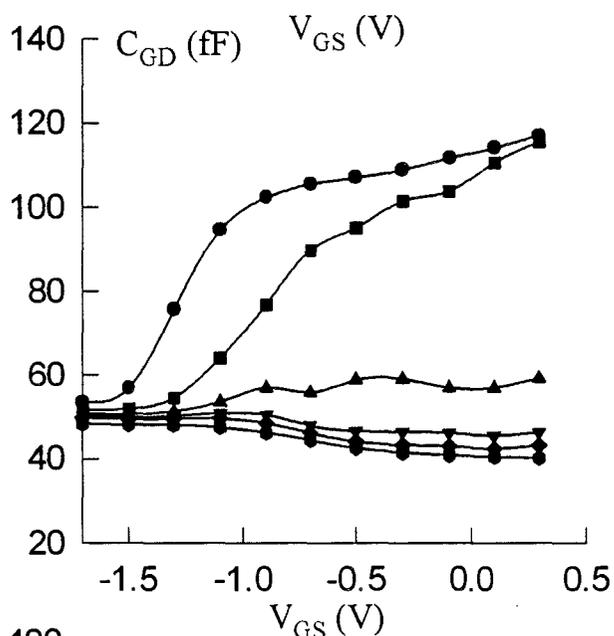
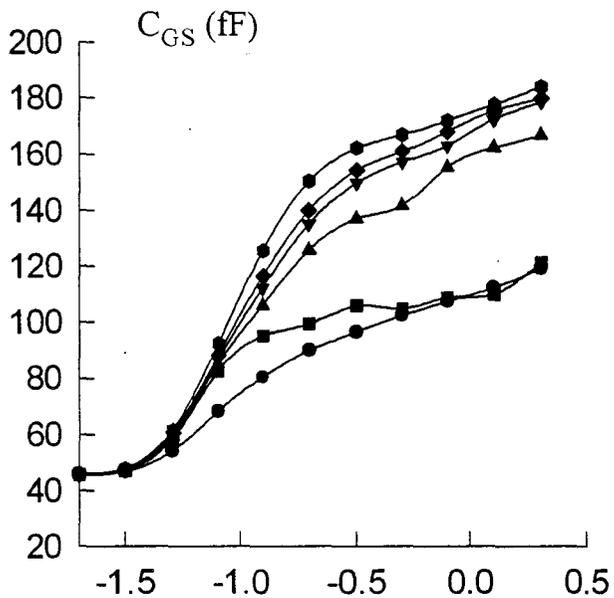
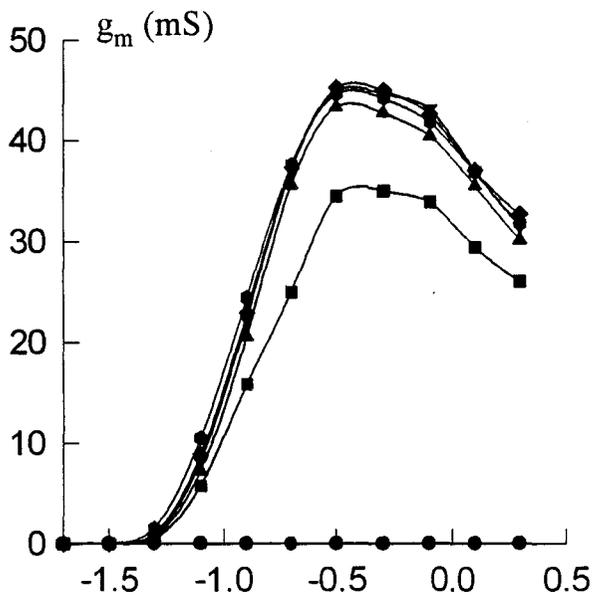
Un schéma équivalent correct jusque une trentaine de GigaHertz ayant été défini, il convient maintenant d'analyser les évolutions des éléments constitutifs de ce schéma équivalent en fonction des conditions de polarisation.

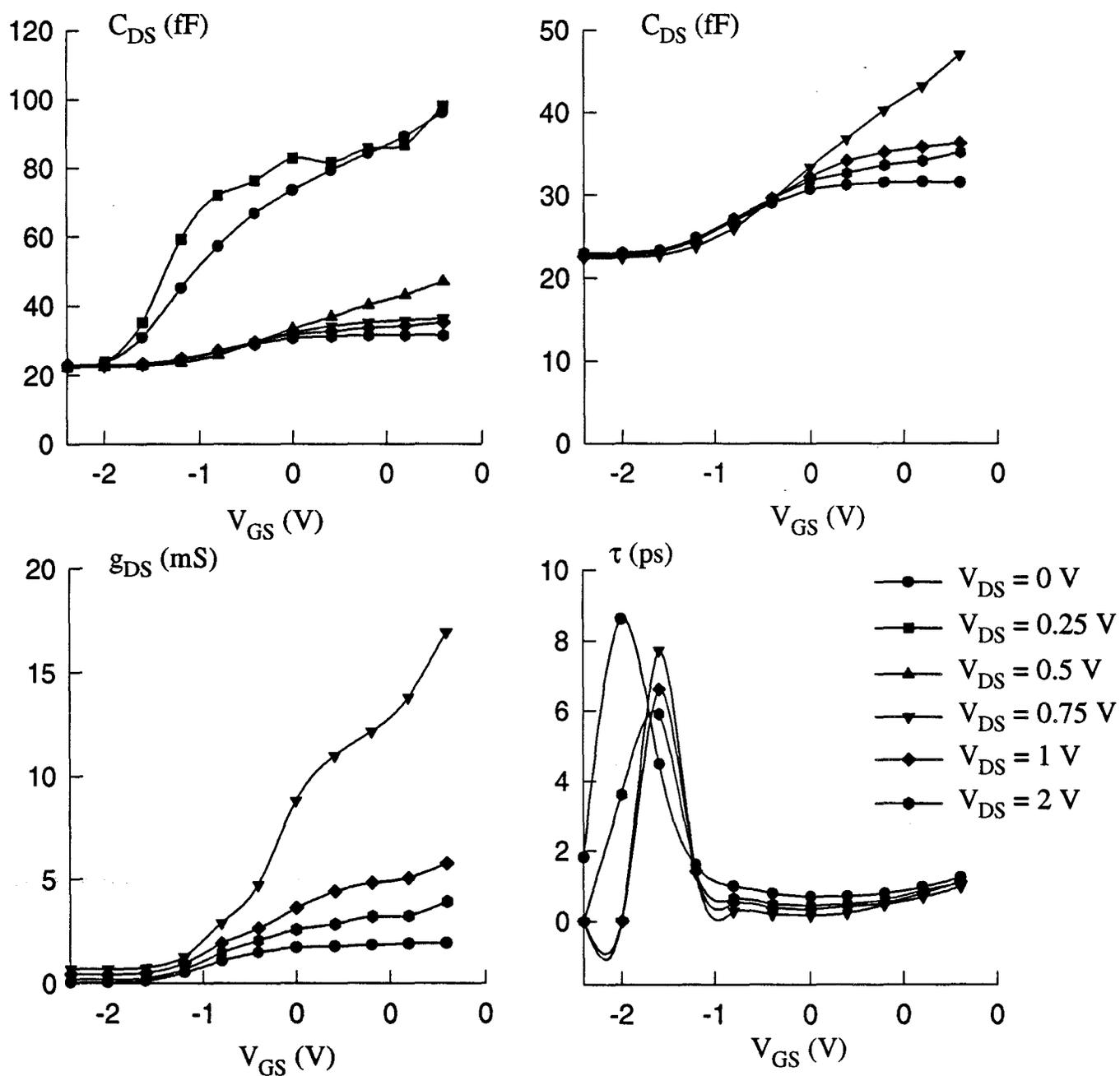
e.3) Variations des éléments intrinsèques en fonction des conditions de polarisations.

Plusieurs transistors ont été caractérisés en fonction des tensions internes ; nous ne présentons ici que les résultats obtenus pour deux transistor réalisés au laboratoire : le CHS 579 et le DHS 689 (Figures II-37 et II-38).

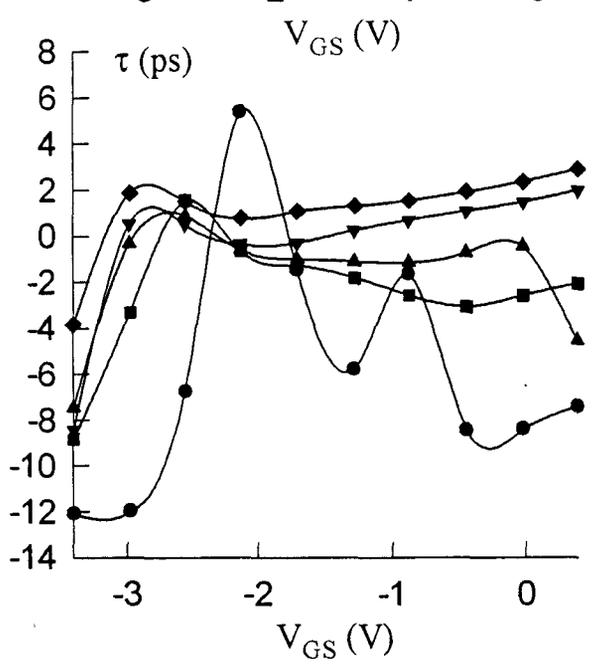
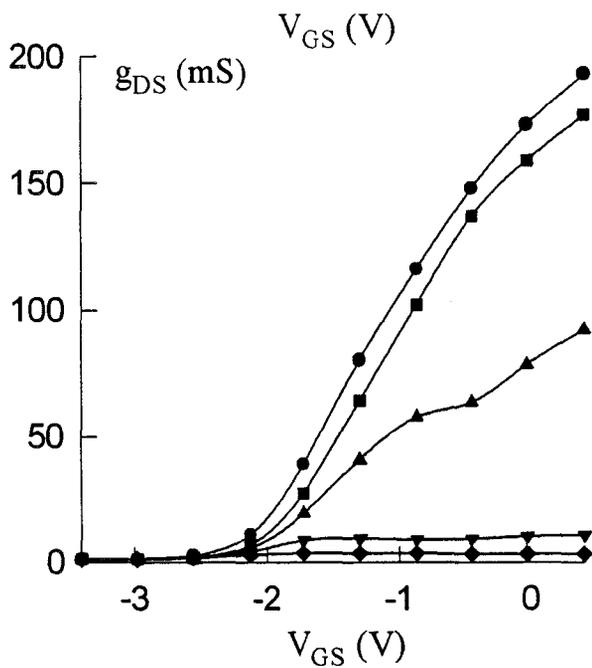
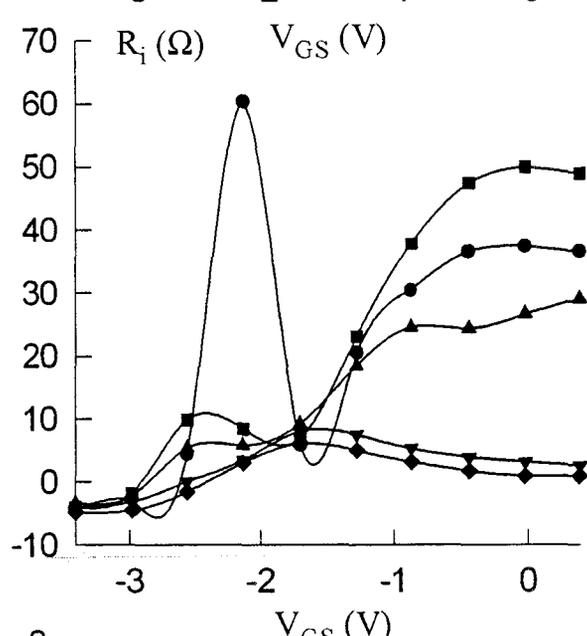
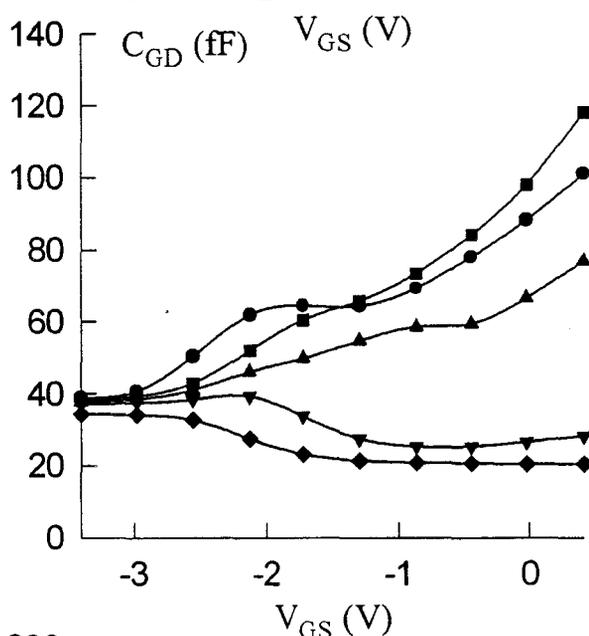
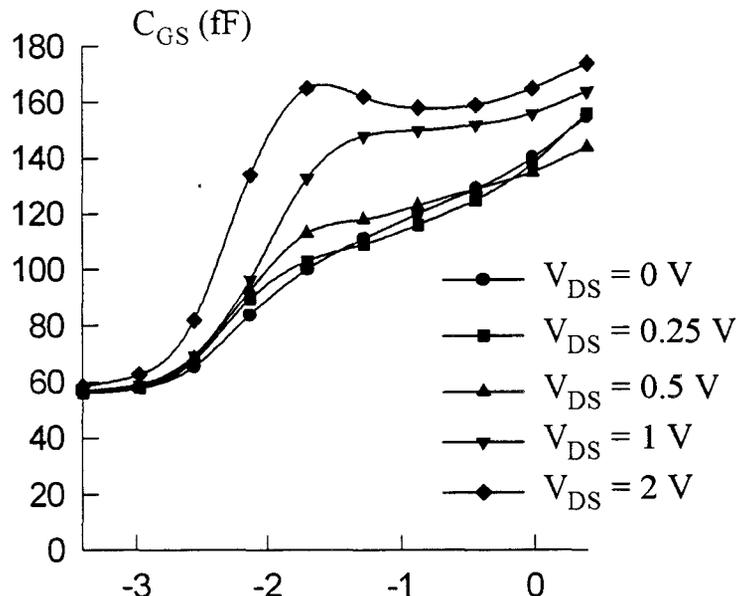
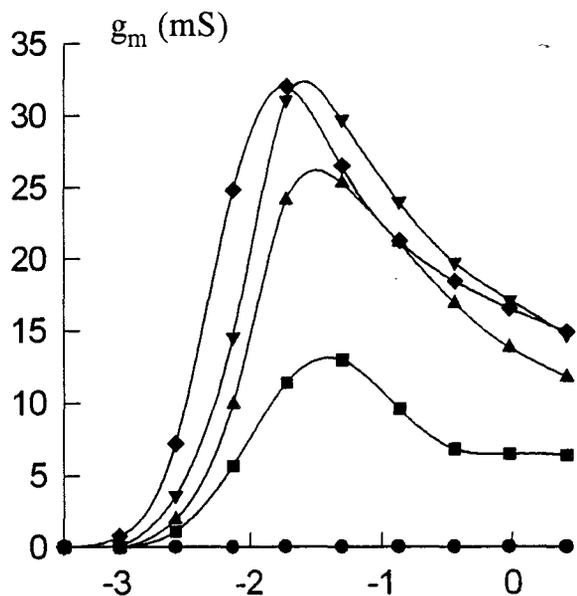
Les éléments intrinsèques sont déterminés comme indiqué précédemment par calcul de leur valeur moyenne dans une plage de fréquence. A cet effet, nous avons mis au point un programme en Turbo Pascal qui permet, pour un point de polarisation donné, de visualiser les évolutions fréquentielles des éléments intrinsèques. L'utilisateur, par simple observation, choisit la bande de fréquence où il désire effectuer le calcul de la valeur moyenne.

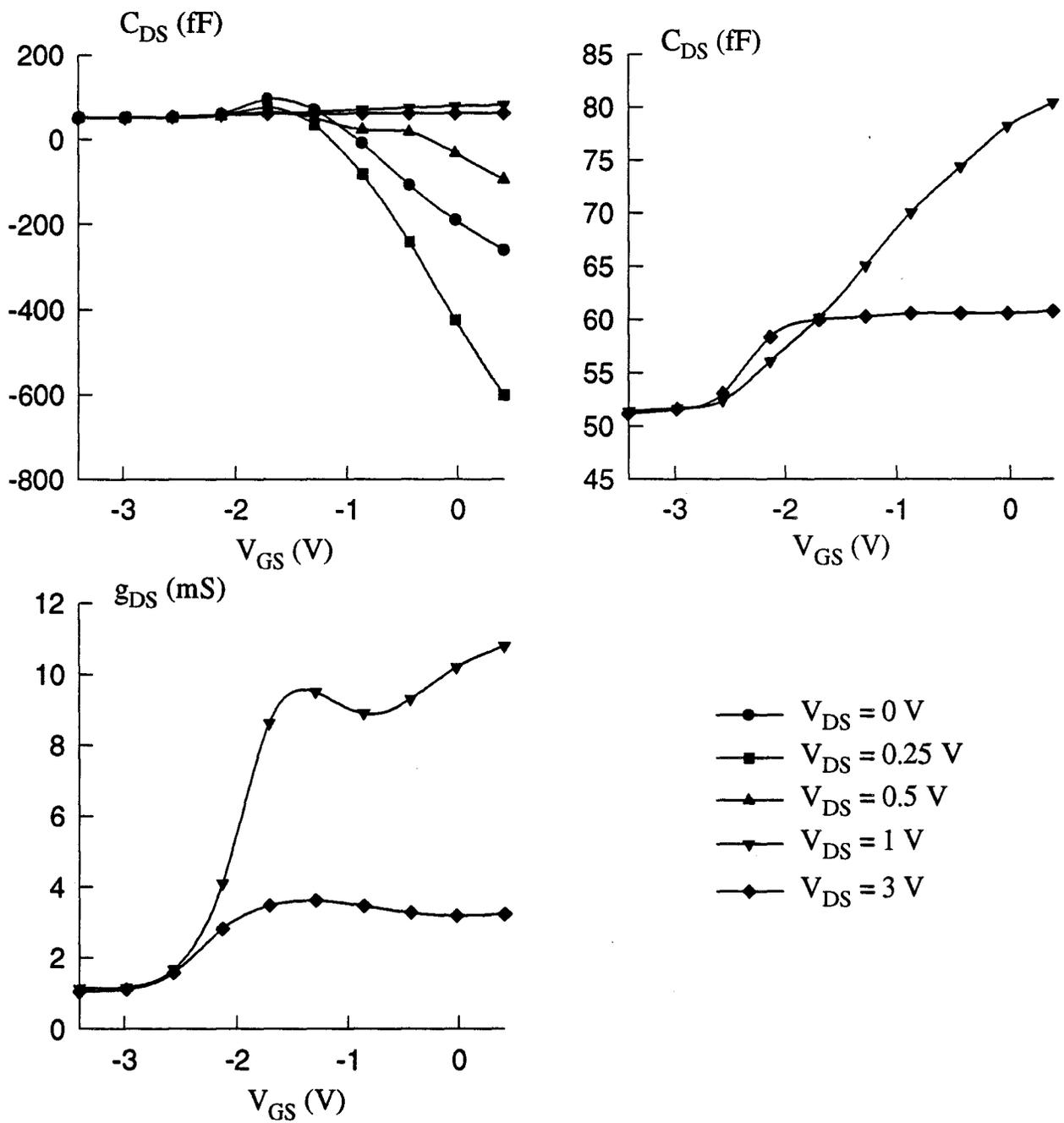
Pour chacun des points de polarisation choisis dans le réseau des caractéristiques il convient de vérifier si la bande de fréquence, dans laquelle sont déterminés les éléments du schéma équivalent, reste la même ou doit être ajustée.





*Figure II-37 : Evolutions des éléments intrinsèques du CHS 579 (2*35 μ m) en fonction des tensions internes.*





*Figure II-38 : Evolutions des éléments intrinsèques du DHS 689 (2*50 μm) en fonction des tensions internes.*

Les évolutions de l'élément g_m en fonction de la tension grille sont typiquement celles obtenues avec les composants de la famille des HEMT. Après une croissance assez rapide, dès que le composant n'est plus pincé, le g_m culmine puis au fur et à mesure de l'ouverture du canal il se réduit quelque peu. Ce comportement de type HEMT se retrouve également sur les variations en fonction de V_{GS} des éléments du schéma équivalent g_{DS} , C_{GS} et C_{GD} .

Les évolutions des éléments R_i , τ et C_{DS} semblent raisonnables ; elles ne sont cohérentes que dans la zone de saturation. Par contre, dans la zone ohmique et lorsque le transistor est pincé, les valeurs obtenues pour ces éléments paraissent surprenantes : par exemple, pour le DHS 689, les valeurs de R_i sont très élevées et peuvent être discontinues en zone ohmique, de plus l'expérimentation a donné des valeurs négatives dans la région du pincement. La capacité C_{DS} et le temps de transit ont des valeurs anormalement élevées et négatives en zone ohmique.

Ces dernières remarques semblent mettre en évidence certaines faiblesses du schéma équivalent en zone ohmique et au voisinage du pincement. Une tentative d'explication peut être la suivante :

A canal pincé des définitions du temps de transit et la résistance R_i ne sont plus possibles : le courant de conduction étant nul, aucun porteur ne transite à travers le canal et il n'y a donc plus d'effet de distribution sous la grille.

En zone ohmique, où l'effet de distribution sous la grille est un phénomène très important, le schéma équivalent à éléments localisés ne semble plus suffisant.

Les anomalies constatées dans les évolutions des éléments R_i , τ et C_{DS} ont été observées sur la majorité des transistors caractérisés. Seules les valeurs obtenues dans la zone de saturation sont utilisées pour modéliser le régime grand signal du transistor. Pour les autres éléments intrinsèques, l'ensemble des valeurs déduites de la caractérisation hyperfréquence est exploitable pour effectuer une modélisation.

5) Conclusion.

Dans cette deuxième partie, nous avons décrit les différentes caractérisations qui permettent de mettre en évidence et de mesurer les non-linéarités du transistor.

Le courant continu de grille en direct et en inverse a été mesuré sur le banc automatique utilisant le logiciel ICCAP.

Sur un banc récemment réalisé au laboratoire, nous avons mesuré le courant impulsionnel de drain autour de points de polarisation continue.

Pour faciliter leurs modélisations, les éléments intrinsèques du transistor ont été déterminés en fonction des tensions internes.

L'extraction des capacités parasites de plots a fait l'objet d'une vaste investigation et de la proposition d'une nouvelle méthode qui utilise les trois configurations naturelles du transistor : source commune, drain commun et grille commune.

L'extraction des éléments intrinsèques a fait l'objet d'une attention toute particulière : la valeur des éléments est en effet déduite par calcul d'une moyenne dans la bande de fréquence où l'élément est stable en fonction de la fréquence.

Après la présentation des méthodes d'extraction des non-linéarités du transistor, il convient maintenant de décrire les différentes techniques mises en oeuvre pour modéliser ces non-linéarités.

BIBLIOGRAPHIE PARTIE II

[-1-] H.FUKUI

« Determination of the basic device parameter of a GaAs MESFET »
Bell. Syst. Tech. J., vol.58, pp 771-797, 1979.

[-2-] K.LEE et al.

« Source, drain and gate series resistances and electron saturation velocity in ion-implanted GaAs FET's »
IEEE Trans. Electron Devices, vol ED-32, n°5, 1985, pp 987-992.

[-3-] B.BONTE, C.GAQUIERE, Y.CROSNIER.

« Transistors de puissance millimétriques »
Rapport final du contrat DRET n°90.34.426. Novembre 1993.

[-4-] P.C.CANFIELD and al.

« Modeling of frequency and temperature effects in GaAs MESFET's »
IEEE J. Solid-State Circuits, vol 25, n°1, Februar 1990, pp 299-306.

[-5-] M.LEE and L.FORBES.

« A self-backgating GaAs MESFET interface considerations »
IEEE Trans. Electron Devices, vol ED-37, May 1990, pp 2148-2157.

[-6-] P.H.LADBROOKE and S.A.BLIGHT.

« Low-frequency dispersion of transconductance in GaAs MESFET's with implications for other rate dependent anomalies »
IEEE Trans. Electron Devices, vol ED-35, March 1988, pp 257-267.

[-7-] H.KAWASAKI and S.KASAHARA.

« Low frequency dispersion of transconductance in GaAs JFET's and MESFET's with an ion-implanted channel layer »
IEEE Trans. Electron Devices, vol ED-37, August 1990, pp 1789-1795.

[-8-] L.RULLIER.

« Contribution à la modélisation non-linéaire de TEC en GaAs : Mise au point et utilisation d'un banc de mesure en impulsions »
Rapport DEA Lille 1993.

[-9-] R.PLATZKER, A.PALEVSKY, S.NASH, W.STRUBBE, Y. TAJIMA.

« Characterization of GaAs devices by versatile pulsed I-V measurement system »
IEEE MTT-S Digest 1990, pp 1137-1140.

[-10-] G.DAMBRINE.

« Caractérisation des transistors à effet de champ : mesure précise de la matrice de répartition et détermination directe du schéma équivalent »
Thèse Lille Mars 1989.

[-11-] F.DIAMANT and M.LAVIRON.

« Measurement of extrinsic series elements of microwave MESFET under zero current »
Proc. of the 12th EUMC 1982, pp 451-456.

[-12-] H.GERARD and Y.MOUQUET.

« New three-configuration FET embedding Method »
Microwave and Optical Tech. Letters., vol.6, n°14, Nov. 1993, pp.823-826.

[-13-] H.GERARD, Y.MOUQUET et L.RULLIER.

« Méthode des trois configurations. Application à la détermination des capacités des plots d'un TEC »
8^{èmes} Journées Nationales Micro-ondes Mai 1993 BREST.

[-14-] A.HIGASHISAMA and F.HASEGAWA.

« A estimation of fringing capacitance of electrode on S.I. GaAs substrate »
Electronic Letters, vol.16, n°11, May 1980, pp 411-412.

[-15-] R.ANHOLT and S.SWIRHUM.

« Measurement and analysis of GaAs MESFET parasitic capacitances »
IEEE Trans. Micro. Theory Tech., vol.39, July 1991, pp 1247-1251.

[-16-] M.FENG, C.L.LAU and C.ITO.

« A technique for correction of parasitic capacitance on microwave f_t measurements of MESFET and HEMT devices »
IEEE Trans. Micro. Theory Tech., vol.39, November 1991, pp 1880-1882.

[-17-] M.SCHLECHTWEG, W.REINER, P.J.TASKER and R.BOSCH

« Design and characterization of high performance 60 Ghz pseudomorphic MODFET LNAs in CPW-Technology based on accurate S-Parameter and noise models »
IEEE Trans. Micro. Theory Tech., vol.40, December 1992, pp 2445-2452.

[-18-] C.GAQUIERE, B.BONTE, D.THERON, J.FAVRE and Y.CROSNIER.

« Analysis of the source inductance effect on the power performance of high development HEMT's in the Ka band »
IEEE Microwave and Guided Wave Letters, à paraître.

[-19-] A.PEDEN et R.A.PERICHON.

« Modélisation non-linéaire de transistors MESFET »
Annales Télécommunication, 47, n°5-6, 1992, pp 180-192.

CHAPITRE III

MODELISATION NON-LINEAIRE DE TECs.

1) Introduction

La définition d'un modèle non-linéaire de transistor à effet de champ consiste à décrire, par des expressions mathématiques les plus simples possibles, les variations des éléments de schéma équivalent en fonction des grandeurs électriques du TEC. Les paramètres introduits dans les équations sont déduits de la phase caractérisation du composant qui a été décrite au chapitre précédent.

Dans cette partie, les comportements en fonction des grandeurs électriques de tous les éléments constitutifs de notre modèle sont définis et décrits mathématiquement. Les principales originalités de notre modélisation sont détaillées ; elles concernent plus particulièrement deux éléments :

- la source qui génère le courant de drain I_{DS} . Sa modélisation est essentiellement basée sur l'intégration de la transconductance hyperfréquence. Les résultats obtenus avec notre modèle sont comparés à ceux qui sont usuellement implantés dans les logiciels de CAO courants (modèles de Curtice, Materka, Statz, etc ...).

- les capacités C_{GD} et C_{GS} : leurs variations avec les tensions de grille et de drain sont décrites et confrontées avec celles obtenues par les modélisations usuelles des logiciels de CAO.

Avant d'aborder la modélisation des éléments du schéma équivalent, il convient de présenter au préalable l'élément fondamental de la modélisation non-linéaire : le schéma équivalent grand signal retenu pour notre étude.

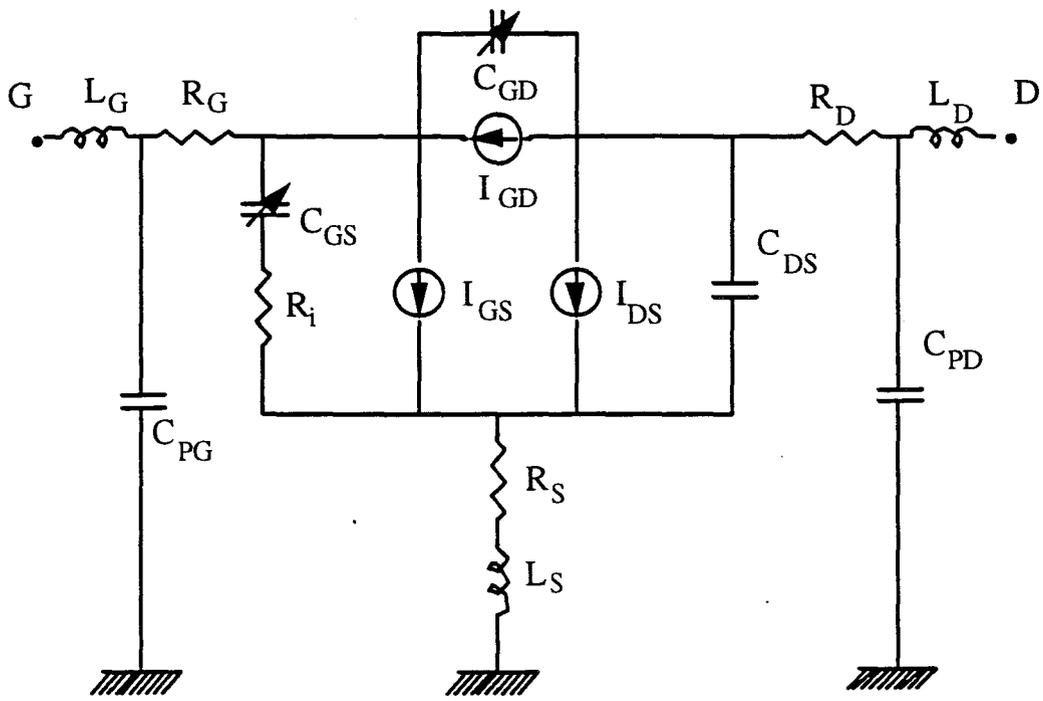


Figure III-1 : Schéma non-linéaire du TEC.

2) Modèle non-linéaire.

Le schéma électrique du TEC retenu pour la suite de l'étude est celui représenté sur la figure III-1 où les éléments considérés comme non-linéaires sont dotés d'une flèche. Une explication de ce schéma est proposée dans ce qui suit.

Les éléments non-linéaires :

Ils apportent une contribution plus ou moins importante aux non-linéarités du TEC et il est possible d'observer essentiellement quatre types d'éléments non-linéaires :

- *la source de courant I_{DS} .*

Elle traduit les effets de pincement du canal et de saturation de la vitesse des porteurs sur le courant de drain ; c'est elle qui représente le fait que le TEC soit un composant actif. Compte tenu de son rôle essentiel il semble, a priori, qu'elle soit la principale source de non-linéarité de fonctionnement du composant considéré.

- *le générateur de courant I_{GD} .*

Sa présence permet de traduire un phénomène d'avalanche dans la région localisée entre la grille et le drain. La présence de ce phénomène limite la puissance délivrée à la charge par écrêtage de l'amplitude disponible en sortie.

- *le générateur de courant I_{GS} .*

Il modélise la liaison de contact grille-canal qui est généralement assimilable à une jonction de type Schottky. Un écrêtage de la tension grille-source apparaît lorsque cette tension devient trop positive ce qui affecte la puissance d'entrée mais également le fonctionnement du transistor à effet de champ.

- *les capacités C_{GD} et C_{GS} .*

Elles simulent les variations des charges accumulées sous la grille côté drain et côté source.

Les éléments fixes :

Deux types d'éléments peuvent être considérés comme linéaires : ce sont, de manière générale, tous les éléments d'accès au composant intrinsèque (L_G , R_G , C_{PG} , R_S , L_S , R_D , L_D et C_{PD}) et les éléments intrinsèques R_i , C_{DS} et τ .

S'il est probable que les éléments d'accès sont des éléments linéaires, il n'en est pas de même pour R_i , C_{DS} et τ . Cependant nous avons constaté des incertitudes de mesures de ces éléments lors de la caractérisation hyperfréquence du composant. Ces incertitudes s'accroissent d'autant plus que le point de polarisation du TEC se situe dans la région ohmique des caractéristiques ou après le pincement du canal. Compte tenu de cette dernière remarque, nous avons choisi pour R_i , C_{DS} et τ des valeurs constantes qui sont les valeurs mesurées moyennes de ces trois éléments dans la zone de saturation des caractéristiques.

La description qualitative du schéma équivalent du TEC étant faite, nous allons présenter de façon plus détaillée les éléments non-linéaires constitutifs de ce schéma.

3) Source de courant de drain I_{DS} .

a) Expressions usuelles.

La source de courant I_{DS} peut être modélisée dans le logiciel MDS par plusieurs expressions analytiques déduites de modèles non-linéaires usuels.

Les paramètres des différentes expressions mathématiques sont obtenus par optimisation avec le logiciel commercial Sigma Plot 5.0. Celui-ci utilise l'algorithme de Levenberg-Marquardt pour minimiser une fonction d'erreur du type "moindres carrés" qui traduit l'écart entre le modèle simulé et les points introduits par l'utilisateur.

Les modèles les plus courants sont :

- le modèle de Curtice quadratique [-1-] :

$$I_{DS} = \beta \cdot (V_{GS} - V_{T0})^2 \cdot (1 + \lambda \cdot V_{DS}) \cdot \tanh(\alpha \cdot V_{DS})$$

- le modèle de Curtice cubique [-2-] :

$$I_{DS} = (a_0 + a_1 V1 + a_2 V1^2 + a_3 V1^3) \cdot \text{th}(\alpha \cdot V_{DS})$$

avec $V1 = V_{GS} \cdot (1 + \beta \cdot (V_{DS0} - V_{DS}))$

- le modèle de Statz [-3-] :

$$I_{DS} = \frac{\beta \cdot (V_{GS} - V_{T0})^2}{1 + b \cdot (V_{GS} - V_{T0})} \cdot (1 + \lambda \cdot V_{DS}) \cdot \tan(\alpha \cdot V_{DS})$$

- le modèle de Materka [-4-] :

$$I_{DS} = I_{DSS} \cdot (1 - V_{GS}/V_P)^2 \cdot \tanh(\alpha \cdot V_{DS}/(V_{GS} - V_P))$$

avec $V_P = V_{P0} + \gamma \cdot V_{DS}$

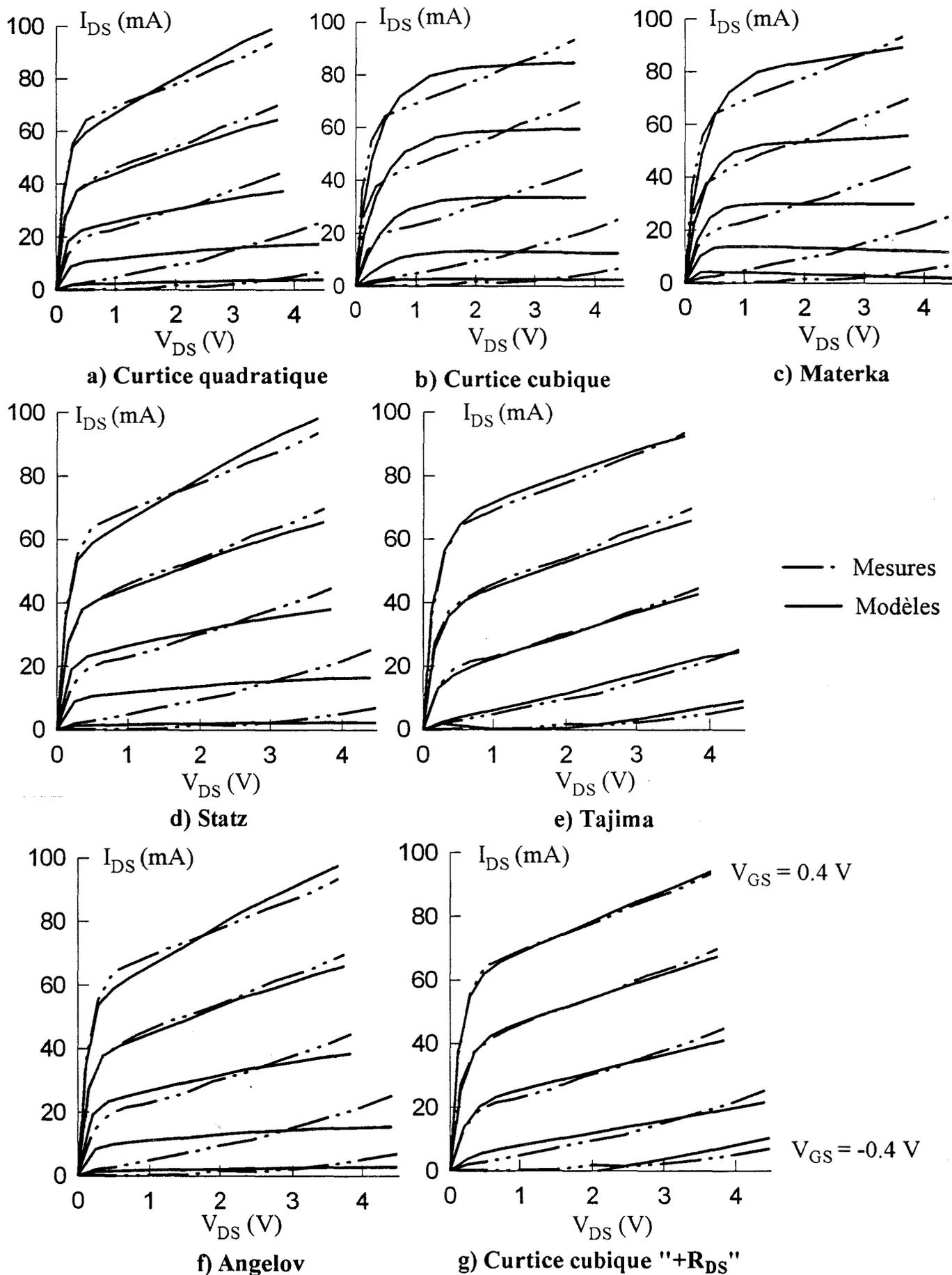


Figure III-2 : Courant drain impulsionnel du TA33420 mesuré et simulé par différents modèles.

- le modèle de Tajima [-5-] :

$$\begin{aligned}
 I_{DS} &= I_{D1} \cdot I_{D2} \\
 I_{D1} &= (1/k) \cdot [V_{GSN} - (1 - \exp(-m \cdot V_{GSN})) / m] \\
 I_{D2} &= I_{DSS} \cdot \left(1 - \exp\left(-V_{DS}/V_{DSS} - a \cdot [V_{DS}/V_{DSS}]^2 - b \cdot [V_{DS}/V_{DSS}]^3\right) \right) \\
 k &= 1 - [1 - \exp(-m)] / m \\
 V_p &= V_{P0} + p \cdot V_{DS} + V_{\Phi} \\
 V_{GSN} &= 1 + (V_{GS} - V_{\Phi}) / V_p
 \end{aligned}$$

Une tentative de comparaison des différents modèles peut être une simulation du courant impulsionnel d'un transistor autour d'un point de polarisation continu. Le véhicule test de cette comparaison est le transistor Thomson TA33420 qui est caractérisé au point de polarisation : $V_{DSC} = 3 \text{ V}$ et $V_{GSC} = -0.4 \text{ V}$.

Sur la figure III-2, nous avons représenté les résultats obtenus avec les différents modèles de générateurs de courant drain proposés sur le logiciel MDS. En plus de ces modèles nous avons également utilisé une expression récemment relevée dans la littérature [-6-] :

$$\begin{aligned}
 I_{DS} &= I_{PK} \cdot (1 + \tan(\Psi)) \cdot (1 + \lambda \cdot V_{DS}) \cdot \tan(\alpha \cdot V_{DS}) \\
 \text{avec } \Psi &= P_1(V_{GS} - V_{PK}) + P_2(V_{GS} - V_{PK})^2 + P_3(V_{GS} - V_{PK})^3
 \end{aligned}$$

Les différents réseaux obtenus (figures III-2) permettent de déduire les évolutions des transconductances par dérivation en fonction de V_{GS} . Pour une tension drain-source fixée à 2 volts les différents g_m sont représentés sur la figure III-3. Les évolutions des g_m obtenues traduisent assez bien la dérivation des expressions mathématiques descriptives des modèles avec cependant un maintien plus ou moins brutal à 0 du g_m (modèle d'Angelov excepté) en deçà d'une tension V_{GS} . Cet effet est induit par les butées du logiciel de simulation MDS qui, lorsque la tension V_{GS} décroît, viennent limiter les évolutions du courant de drain : pour une tension V_{DS} donnée, le courant ne peut effectivement pas s'inverser ou augmenter lorsque la tension V_{GS} diminue.

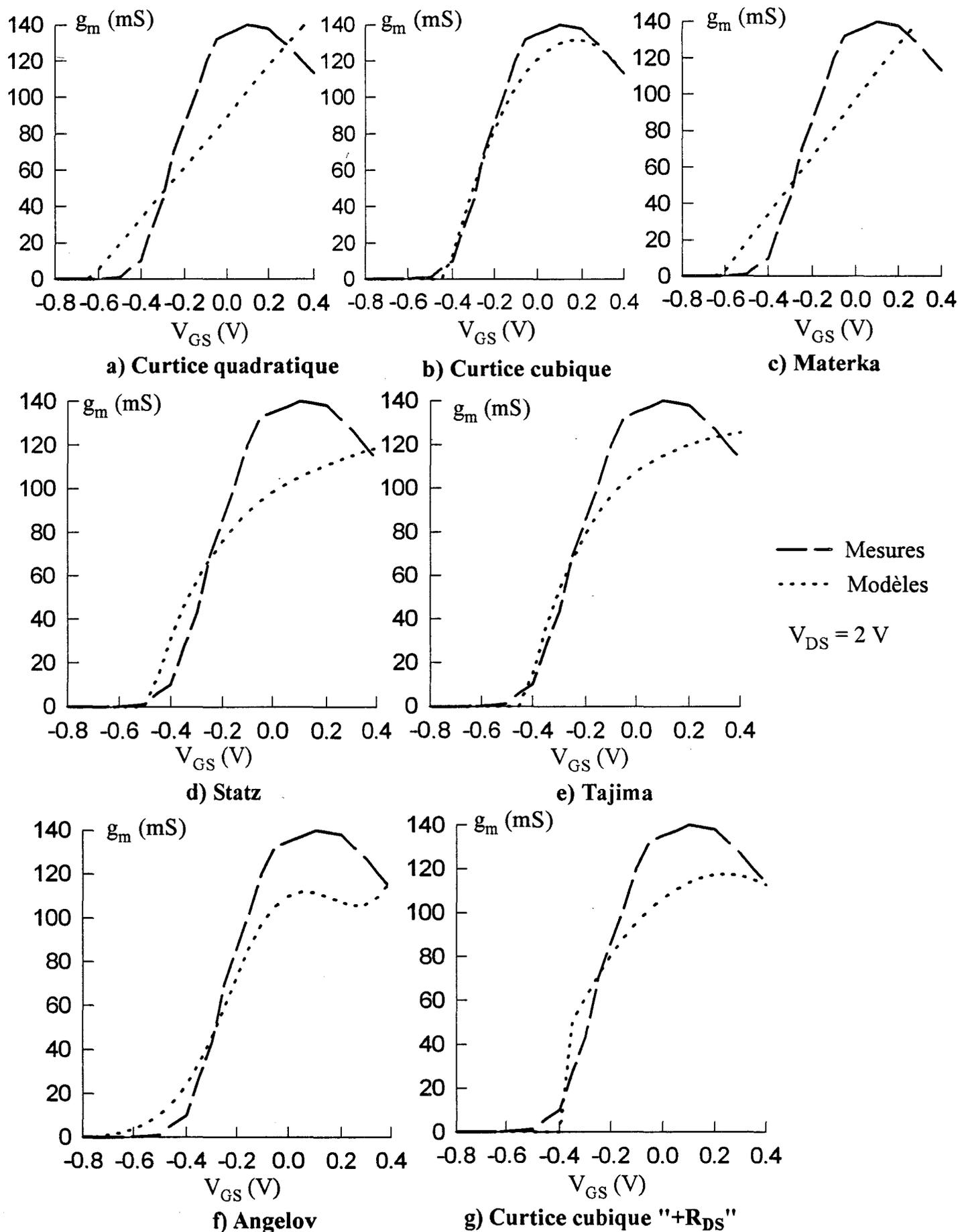


Figure III-3 : Evolutions de la transconductance du TA33420 mesurée en hyperfréquence et simulée par différents modèles.

A ce niveau des remarques concernant les modèles de simulation peuvent être faites en considérant simultanément les réseaux de caractéristiques de la figure III-2 et les évolutions des transconductances de la figure III-3 :

- Le modèle de Curtice quadratique

La représentation des caractéristiques (figure III-2a) est assez correcte à canal ouvert mais le fonctionnement à canal pincé n'est pas très bien simulé par ce modèle.

Le g_m de la figure III-3a ne suit absolument pas les évolutions expérimentales.

- Le modèle de Curtice cubique

Les caractéristiques simulées (figure III-2b) ne reproduisent pas très fidèlement le réseau expérimental.

Le g_m de la figure III-3b suit assez correctement celui relevé pratiquement. Cependant, au voisinage du pincement, il peut être fixé brutalement à 0 par le logiciel de simulation comme indiqué précédemment.

- Le modèle de Materka

En ce qui concerne le réseau de caractéristiques (figure III-2c) une remarque analogue à celle du modèle de Curtice cubique peut être effectuée.

L'évolution du g_m en fonction de V_{GS} (figure III-3c) s'apparente à celle du modèle de Curtice quadratique.

- Le modèle de Statz

Le réseau de caractéristiques obtenu avec ce modèle (figure III-2d) présente pratiquement les mêmes défauts que ceux du modèle de Curtice quadratique.

Quoiqu'un peu incurvée dès que le composant n'est plus pincé, l'évolution du g_m de la figure III-3d est différente de celle relevée expérimentalement.

- Le modèle de Tajima

Les huit paramètres du modèle de Tajima lui confèrent plus de souplesse et ce type de modélisation donne une bonne représentation des variations du courant expérimental de drain en fonction des tensions V_{GS} et V_{DS} (figure III-2e).

La variation de transconductance déduite de ce modèle (figure III-3e) présente les mêmes défauts que celle obtenue à partir du modèle de Statz.

- Le modèle d'Angelov

Le réseau de caractéristiques calculé avec le modèle d'Angelov (figure III-2f) ressemble à celui tracé avec le modèle de Curtice quadratique.

Les évolutions de la transconductance (figure III-3f) sont plus proches des résultats expérimentaux au voisinage du pincement. Cependant, la relation polynomiale qui définit ce modèle ne permet pas d'obtenir une bonne correspondance modélisation-expérimentation à canal ouvert.

- Le modèle de Curtice cubique avec résistance drain-source R_{DS}

Le réseau modélisé sur la figure III-2g suit bien les évolutions de celui relevé expérimentalement.

La transconductance obtenue avec ce modèle (figure III-3g) présente sensiblement les mêmes défauts que celle de la modélisation cubique.

Cet ensemble de remarques nous permet de constater que les évolutions des transconductances simulées g_m sont plus ou moins proches des variations expérimentales : l'écart observé entre les deux résultats peut être induit soit par la modélisation elle-même soit par une limitation imposée par le logiciel de simulation. La limitation logicielle brutale, qui se produit pour des tensions grille-source proches de la tension de pincement, risque d'introduire des erreurs très importantes lors des simulations numériques du fonctionnement classe B petit signal.

Pour éviter ces inconvénients, il nous est apparu intéressant d'opter pour une démarche opposée : déduire le réseau de caractéristiques d'un TEC à partir de la

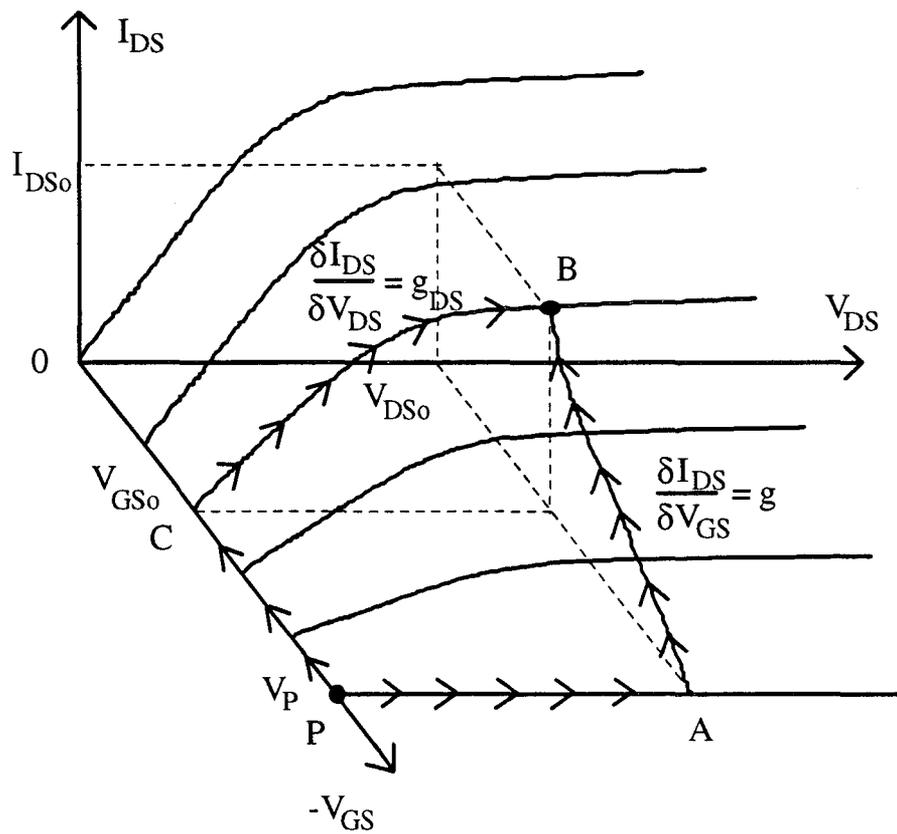


Figure III-4 : Obtention du courant I_{DS} à partir de la transconductance et de la conductance hyperfréquence.

transconductance hyperfréquence expérimentale et d'aboutir à un autre type de modélisation.

b) Intégration de la transconductance hyperfréquence.

Par définition, la transconductance g_m et la conductance g_{DS} sont respectivement le gradient de I_{DS} avec V_{GS} comme variable et le gradient de I_{DS} avec V_{DS} comme variable. La figure III-4 montre qu'il est possible d'obtenir la valeur de I_{DS0} (point B) en intégrant le gradient de I_{DS} le long d'un trajet quelconque entre P et B :

$$I_{DS0} = \int_{V_p,0}^{V_{GS0},V_{DS0}} \text{grad} I_{DS} \partial V_{GS} \partial V_{DS}$$

Le point P représentatif de la tension de pincement a été retenu comme borne inférieure de l'intégration car il permet, comme il sera montré par la suite, des simplifications très importantes des calculs : en effet, au pincement g_m et g_{DS} sont nulles quelle que soit la valeur de la tension drain-source.

A partir de ce point P deux trajets sont particulièrement intéressants : ce sont les trajets PAB et PCB ; ils suivent des caractéristiques bien définies et des axes de référence. Les relations qui permettent le calcul de I_{DS} selon les trajets PAB et PCB sont respectivement les suivantes :

$$I_{DS}(V_{GS}, V_{DS}) = \int_0^{V_{DS0}} g_{ds}(V_p, V_{DS}) dV_{DS} + \int_{V_p}^{V_{GS0}} g_m(V_{GS}, V_{DS0}) dV_{GS}$$

$$I_{DS}(V_{GS}, V_{DS}) = \int_{V_p}^{V_{GS0}} g_m(V_{GS}, 0) dV_{GS} + \int_0^{V_{DS0}} g_{ds}(V_{GS0}, V_{DS}) dV_{DS}$$

Des remarques intéressantes peuvent être faites sur ces deux relations :

- en ce qui concerne la première expression : le premier terme du second membre est une intégration suivant le trajet PA. La tension grille-source conserve donc

une valeur égale à celle de la tension de pincement ce qui induit une conductance g_{DS} nulle.

- pour la seconde expression, la première partie de l'intégration est faite suivant le trajet PC. La tension drain-source reste nulle en tout point du trajet et en conséquence la transconductance g_m conserve également une valeur nulle.

Compte tenu de ces deux remarques simplificatrices les expressions mathématiques précédentes peuvent s'écrire :

$$I_{DS}(V_{GS}, V_{DS}) = \int_{V_p}^{V_{GS0}} g_m(V_{GS}, V_{DS0}) dV_{GS}$$

$$I_{DS}(V_{GS}, V_{DS}) = \int_0^{V_{DS0}} g_{ds}(V_{GS0}, V_{DS}) dV_{DS}$$

Pratiquement la valeur de la source de courant I_{DS} peut être définie soit par l'intégration de la transconductance par rapport à V_{GS} , soit par l'intégration de la conductance par rapport à V_{DS} .

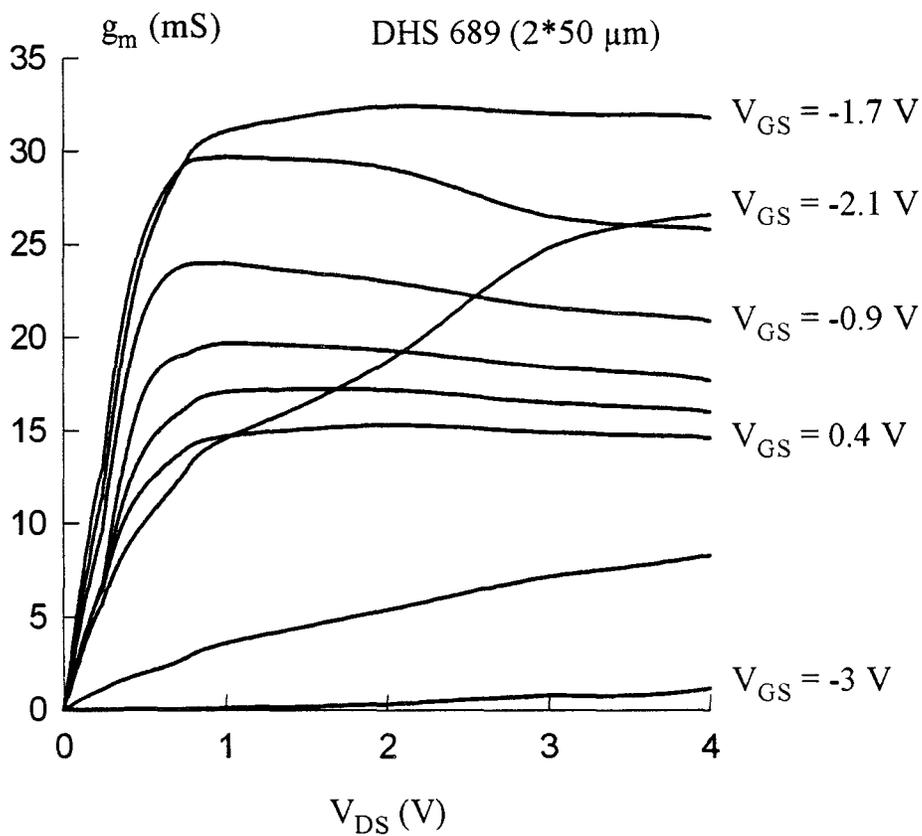
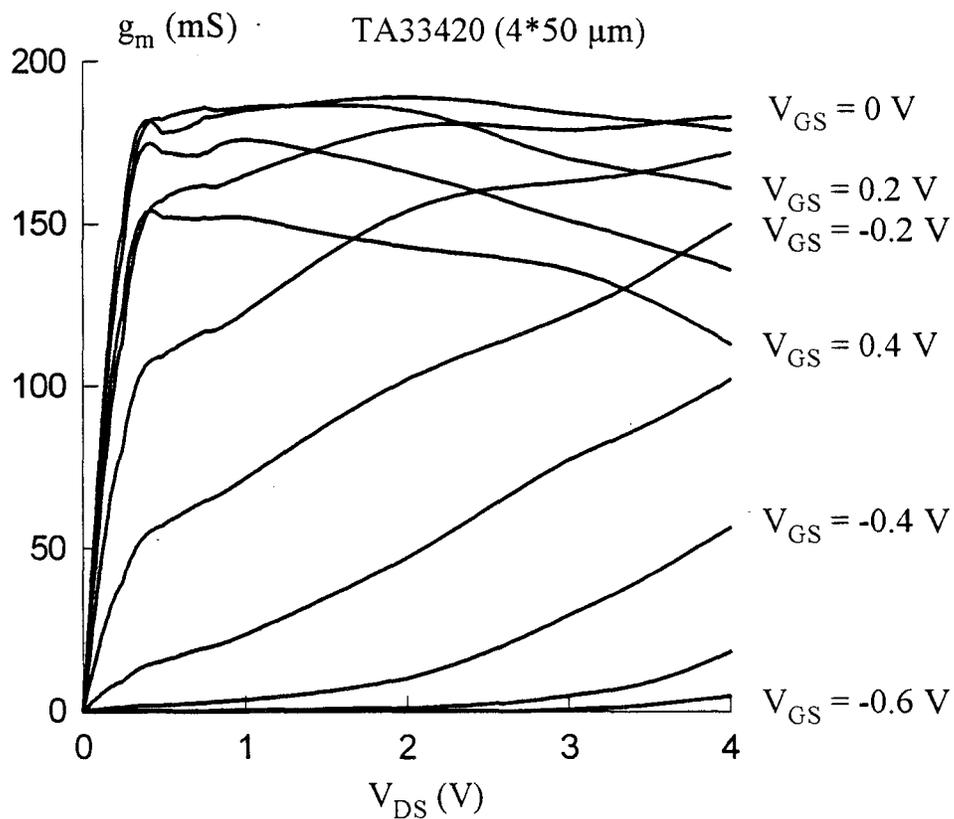
Concrètement, deux raisons limitent l'usage de l'intégration de la conductance :

- l'extraction de valeurs expérimentales précises de g_{DS} dans la zone ohmique qui est très délicate,

- la modélisation de g_{DS} par des fonctions simples et mathématiquement intégrables par rapport à V_{DS} qui n'est pas immédiate.

En revanche, la modélisation de la transconductance hyperfréquence par des expressions analytiques facilement intégrables pose, comme nous le verrons ci-dessous, moins de difficultés.

Deux exemples expérimentaux d'évolutions de transconductances sont tracés sur la figure III-5. Le choix d'une expression mathématique qui soit représentative des évolutions de g_m en fonction de V_{DS} et V_{GS} , repose sur l'observation des courbes



*Figure III-5 : Evolutions des transconductances mesurées du TA33420 et de DHS 689 (2*50 μm).*

expérimentales. Globalement les évolutions de la transconductance en fonction de V_{DS} ressemblent quelque peu à celles d'un courant de drain dans un réseau de caractéristiques statiques : une croissance rapide suivie d'un coude puis une portion plus ou moins plate lorsque V_{DS} croît. Compte tenu de ces constatations, nous avons pensé faire usage (tout comme dans le modèle de TEC de Curtice cubique) d'une formulation qui contient deux types de termes :

- un terme en tangente hyperbolique traduisant les processus de croissance rapide et de coude
- un terme polynomial qui dépend de V_{GS} et V_{DS} pour représenter les évolutions plus ou moins linéaires du g_m au-dessus de la tension de coude. Pour un type de composant étudié, les degrés des polynômes en V_{GS} et V_{DS} sont fixés en fonction des non-linéarités d'évolution de la transconductance.

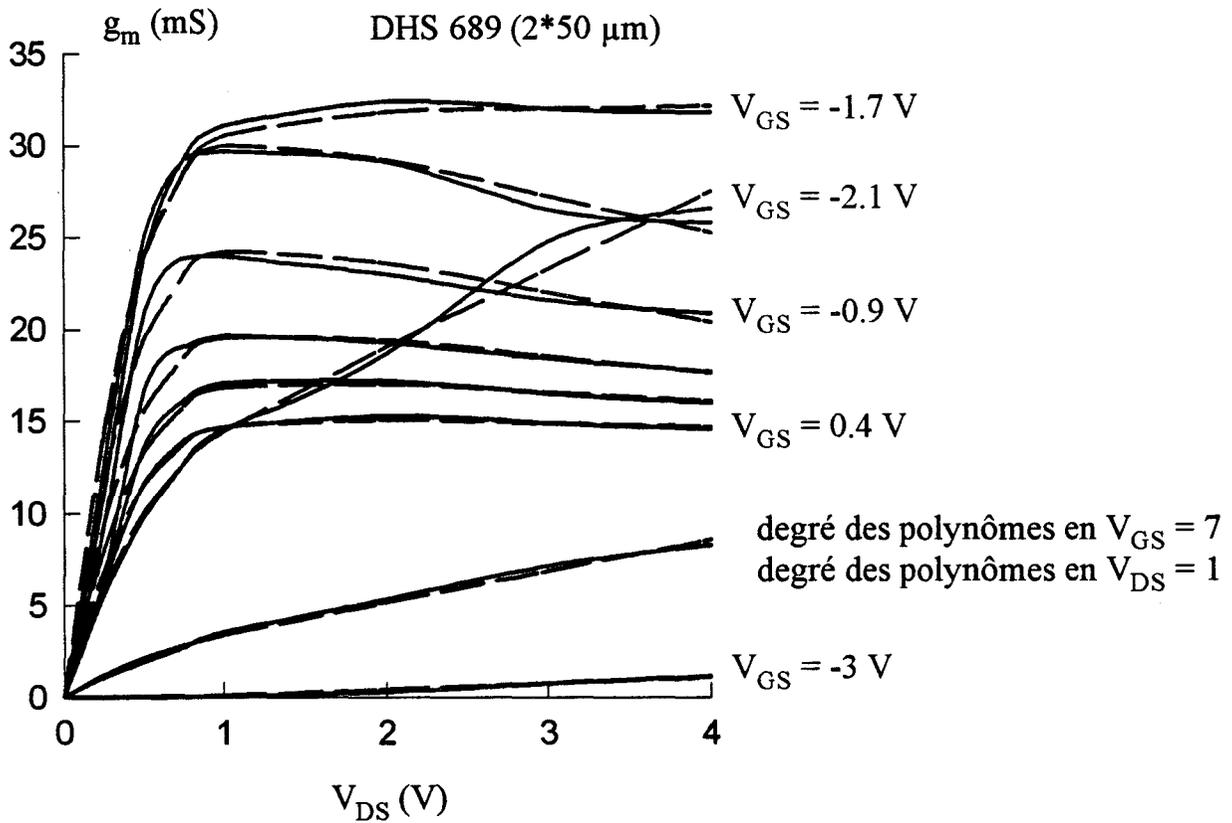
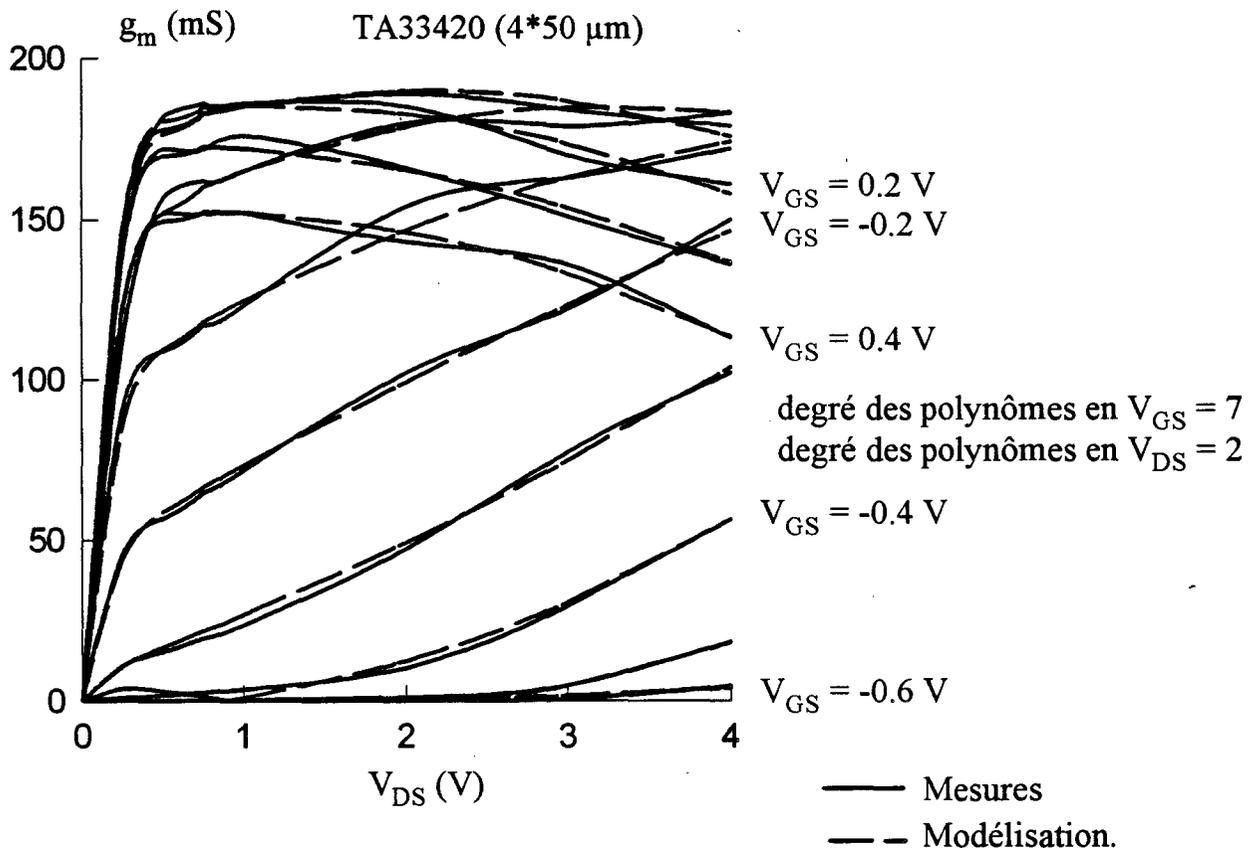
Ces dernières remarques permettent d'établir pour le g_m la formulation suivante :

$$g_m(V_{GS}, V_{DS}) = F_1(V_{GS}) \cdot \tanh(\alpha \cdot V_{DS}) + \sum_{k=2}^n F_k(V_{GS}) \cdot V_{DS}^{k-1} \quad (*)$$

Les termes $F_i(V_{GS})$, multiplicateurs des termes $\tanh(\alpha V_{DS})$ et V_{DS}^{k-1} , sont des polynômes de V_{GS} de degrés m ; ces termes peuvent s'écrire :

$$F_i(V_{GS}) = \sum_{p=0}^m a_p \cdot V_{GS}^p$$

Tous les coefficients a_p des fonctions $F_i(V_{GS})$ sont calculés par optimisation avec le logiciel Sigma Plot version 5. A titre indicatif, les temps de calcul sur un compatible PC 486/66 MHz avoisinent une demi-heure pour optimiser une vingtaine de paramètres.



*Figure III-6 : Evolutions des transconductances mesurées et simulées du TA33420 et de DHS 689 (2*50 μm).*

A titre d'exemple, une comparaison des évolutions du g_m expérimentales et simulées est donnée sur la figure III-6 pour deux HEMTs pseudomorphiques dont l'un est de filière industrielle (Thomson TA33420) et l'autre provient du laboratoire (DHS 689). Cette comparaison met en évidence la bonne correspondance qui peut être obtenue entre les résultats issus de la simulation et ceux donnés par l'expérimentation.

Pour les simulations du fonctionnement classe B, l'obtention de temps de calcul raisonnables nous a conduit à limiter volontairement à 6 ou 7 l'ordre des polynômes $F_i(V_{GS})$. Cette limitation présente toutefois un inconvénient majeur : si des degrés de polynômes voisins d'une vingtaine permettent de représenter les évolutions de g_m en fonction de V_{GS} dans une plage de tension de 0 à $2V_P$, un degré proche de 7 réduit la plage de V_{GS} à $0-V_P$. Pour des tensions inférieures à la tension de pincement il convient donc d'assurer une valeur nulle à la transconductance g_m .

La méthode mise en oeuvre pour réaliser l'annulation de la transconductance est illustrée sur la figure III-7. La courbe en trait plein est obtenue avec les polynômes précédents (figure III-6) pour une tension V_{DS} constante de 2 volts. Comparés à la courbe expérimentale, les résultats de la simulation présentent une divergence marquée lorsque la tension V_{GS} devient inférieure à la tension de pincement. La correction des défauts introduits par la relation polynomiale s'effectue à l'aide de simples multiplications des termes F_i de la relation (*) par les fonctions Step disponibles dans le logiciel MDS.

De manière générale, compte tenu de ces corrections, la relation qui donne le g_m en fonction des tensions V_{DS} et V_{GS} peut s'écrire :

$$g_m(V_{GS}, V_{DS}) = F_1(V_{GS}) \cdot \tanh(\alpha \cdot V_{DS}) \cdot \text{Step}(V_{GS} + V_{F_1}) \\ + \sum_{k=2}^n F_k(V_{GS}) \cdot V_{DS}^{k-1} \cdot \text{Step}(V_{GS} + V_{F_k})$$

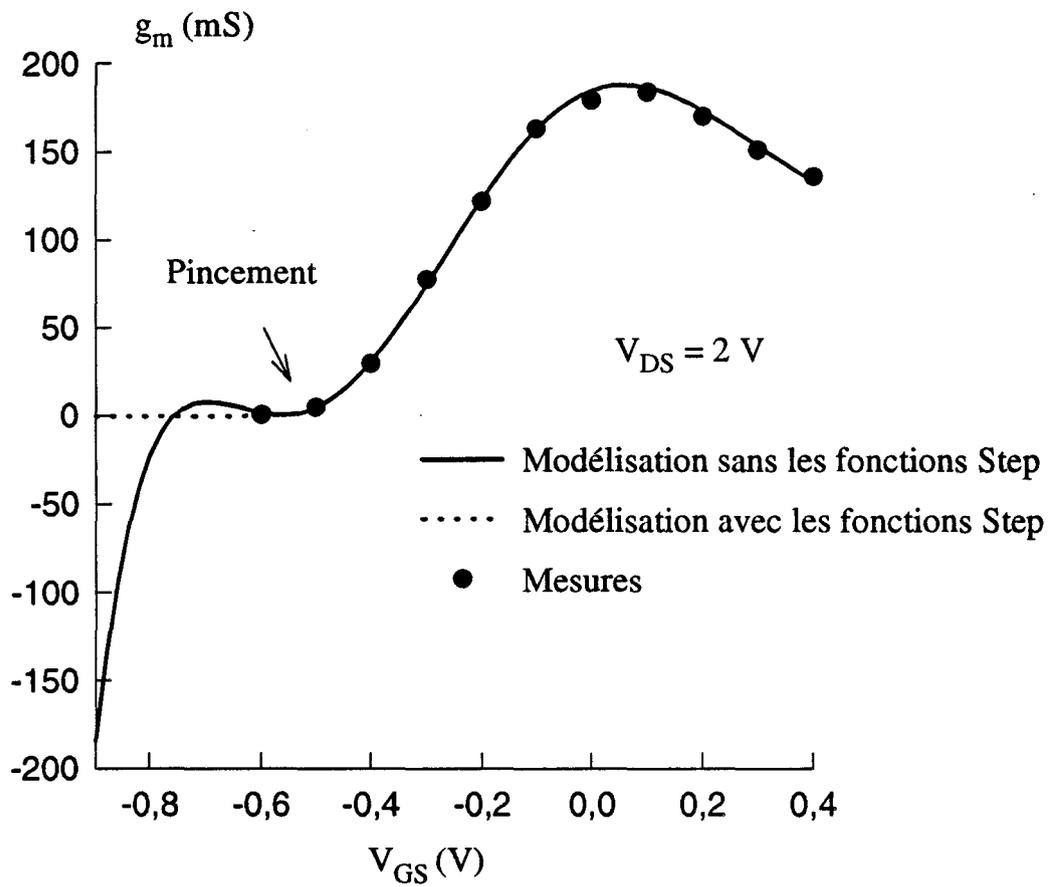
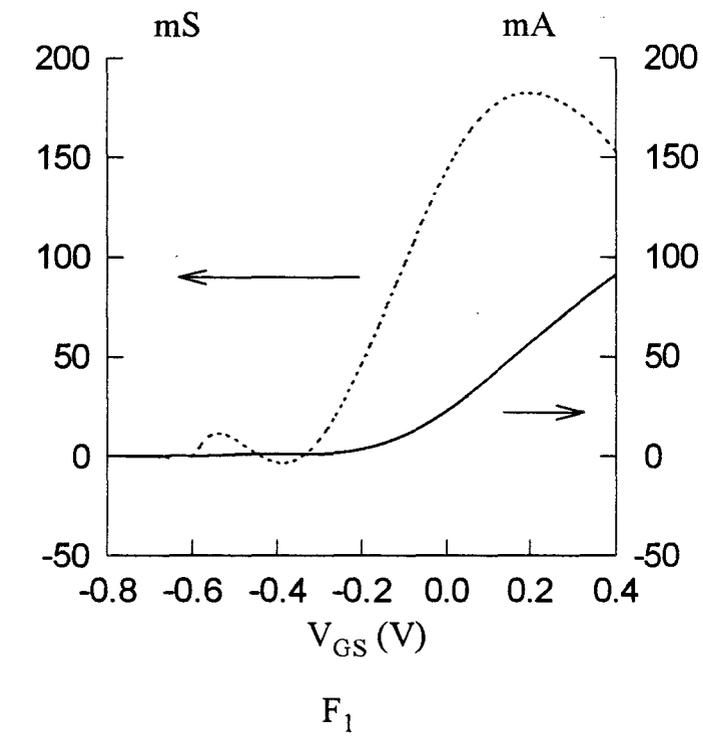


Figure III-7 : Evolution du g_m du TA33420 mesuré et modélisé avec ou sans les fonctions Step.



..... Fonction F_1
 ——— Composantes du courant de drain introduites par l'intégration des fonctions F_i

Thomson TA33420
 $V_{DS} = 2 \text{ V}$

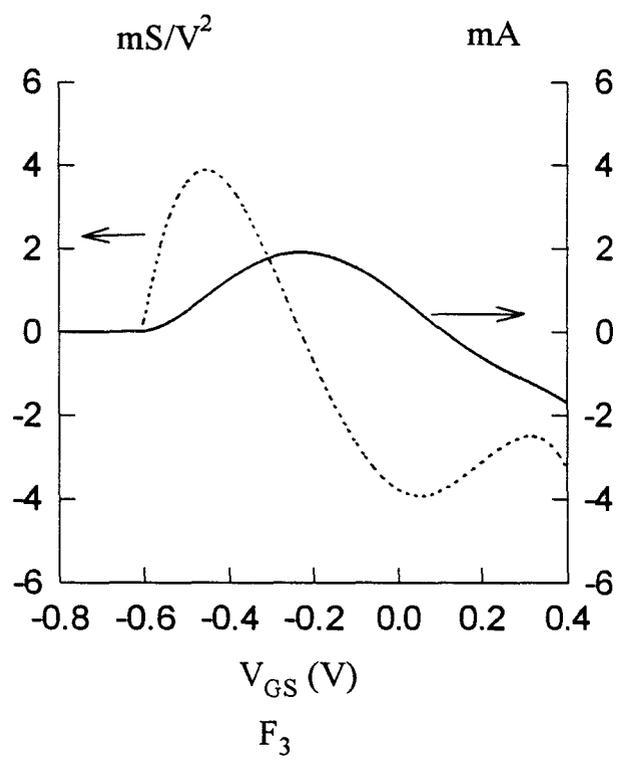
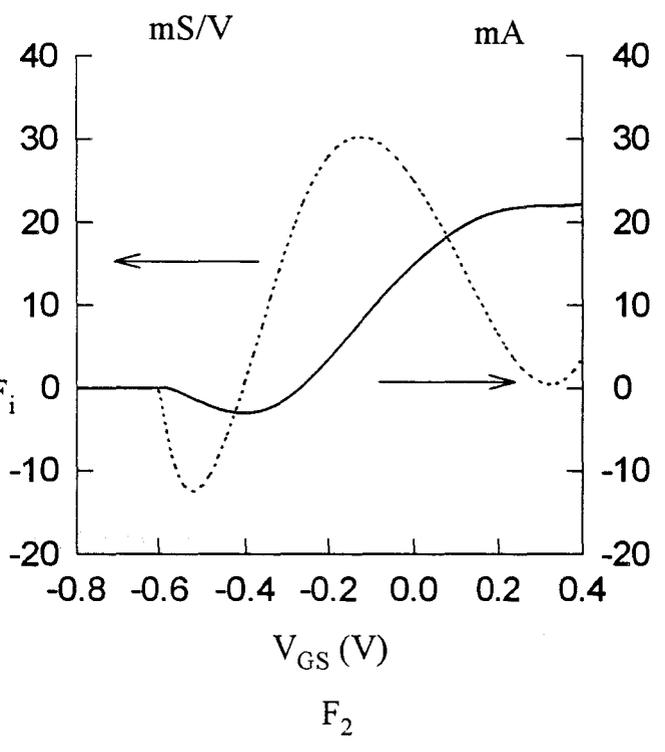


Figure III-8 : Evolutions des fonctions F_i et des composantes correspondantes du courant de drain.

V_{F_1} et V_{F_k} sont des valeurs particulières de V_{GS} en dessous desquelles les fonctions Step s'annulent et entraînent les annihilations successives des deux termes intervenant dans l'expression de la transconductance g_m . Les tensions V_{F_1} et V_{F_k} sont bien évidemment supérieures ou à la rigueur égales à la tension de pincement V_p .

La figure III-7 montre l'efficacité de cette correction par les fonctions Step : les résultats de la simulation finalement obtenus sont effectivement très proches des résultats expérimentaux. De plus, l'utilisation de ces fonctions Step a très peu d'influence sur les temps de calcul des simulations du fonctionnement non-linéaire grand signal.

Cette décomposition des évolutions de g_m sous forme polynomiale a comme objectif initial de faciliter le calcul du courant drain-source I_{DS} en utilisant une simple intégration. Cette intégration de la transconductance en fonction de V_{GS} (figure III-4) s'effectue numériquement depuis la borne inférieure qui correspond à la tension de pincement V_p , jusqu'à la borne supérieure V_{GS0} (tension continue de grille assurant le point de polarisation du composant). Si les propriétés des fonctions Step sont prises en compte, la source de courant I_{DS} peut être définie de la manière suivante :

$$I_{DS0} = \int_{V_p}^{V_{GS0}} g_m \cdot dV_{GS} = \tanh(\alpha V_{DS}) \cdot \int_{V_{F_1}}^{V_{GS0}} F_1(V_{GS}) \cdot dV_{GS} + \sum_{k=2}^n V_{DS}^{k-1} \cdot \int_{V_{F_k}}^{V_{GS0}} F_k(V_{GS}) \cdot dV_{GS}$$

Compte tenu de la diversité des bornes inférieures, les intégrales sont calculées de façon indépendante. Les constantes d'intégration sont obtenues en considérant que chaque intégrale possède une valeur nulle pour la borne d'intégration inférieure car au voisinage de la tension de pincement le courant de drain est effectivement négligeable.

Pour le transistor à effet de champ TA33420 la figure III-8 présente à titre d'exemple les fonctions F_1 et F_k calculées pour une tension continue drain-source de 2 volts et leurs contributions respectives au courant de drain. Pour ce composant trois fonctions F sont définies, la dernière (F_3) apporte une contribution au courant de drain voisine de 4%. Si la valeur résultante du courant de drain n'est que très peu influencée par l'introduction d'une fonction F_4 , en revanche les temps de calcul des simulations

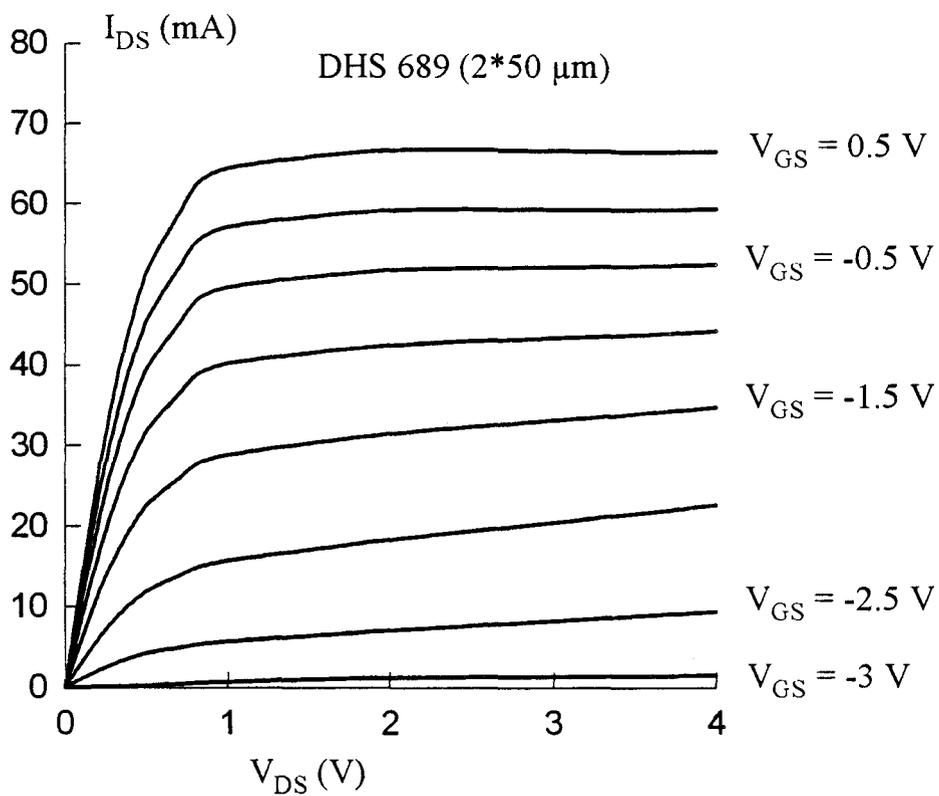
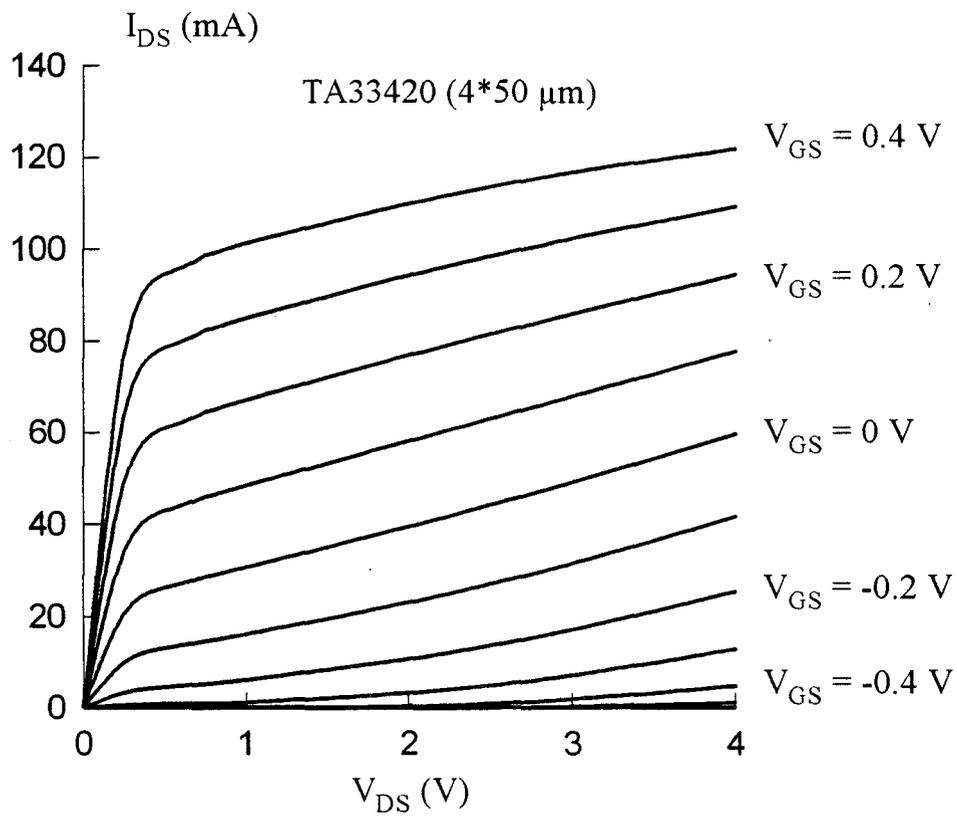


Figure III-9 : Evolution du courant drain modélisé par l'intégration de la transconductance hyperfréquence.

non-linéaires sont augmentés considérablement. Un compromis doit être réalisé entre la détermination précise de I_{DS} et la durée des simulations du fonctionnement grand signal.

Pour deux familles de composants étudiés, les caractéristiques obtenues par intégration du g_m mesuré en hyperfréquence sont représentées sur la figure III-9. Ces caractéristiques possèdent l'allure attendue.

Pour valider cette modélisation du générateur de courant de drain, nous avons comparé les réseaux de caractéristiques obtenus par simulation avec les réseaux mesurés en régime pulsé.

c) Comparaison entre courant impulsionnel et courant déduit du g_m hyperfréquence.

Pour obtenir une comparaison judicieuse entre simulation et mesures le composant doit être placé dans les mêmes conditions de fonctionnement. Ces conditions sont :

- même état de température et de pièges : les tensions continues qui assurent la polarisation doivent rester les mêmes.
- mêmes effets de pièges dans les caractérisations impulsionnelle et hyperfréquence : la durée des impulsions doit être suffisamment courte.

Ces conditions sont respectées dans la comparaison, représentée sur la figure III-10, entre le courant déduit du g_m hyperfréquence et le courant impulsionnel. Dans cette comparaison le courant de drain calculé est obtenu pour une polarisation de la grille et du drain donnée et, pour ce même point de polarisation, une mesure du courant de drain est effectuée.

La figure III-10 permet de constater que les évolutions (en fonction de la tension V_{GS}) des courants de drain simulés et mesurés sont très proches. Notre modélisation de la source de courant I_{DS} reproduit assez correctement le comportement avec la polarisation du transistor à effet de champ.

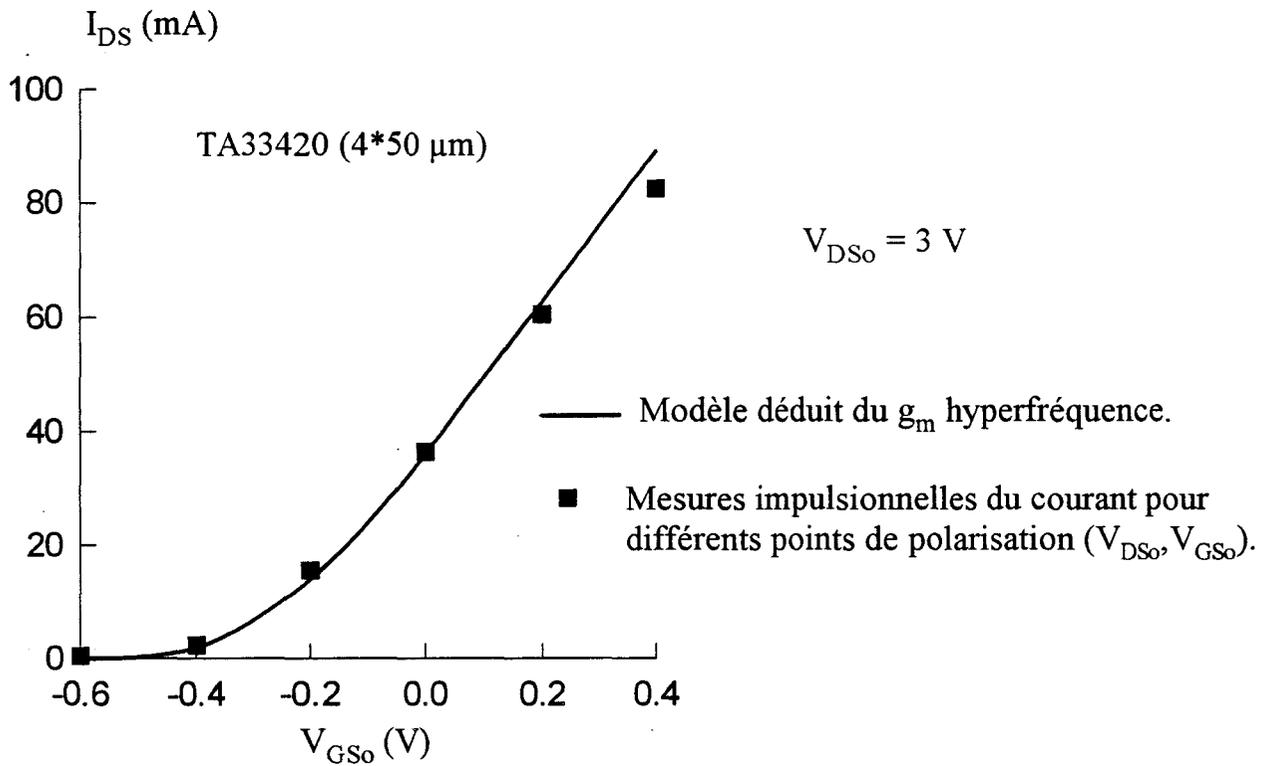


Figure III-10 : Comparaison entre le courant déduit du g_m hyperfréquence et le courant impulsionnel mesuré aux points de polarisation continue.

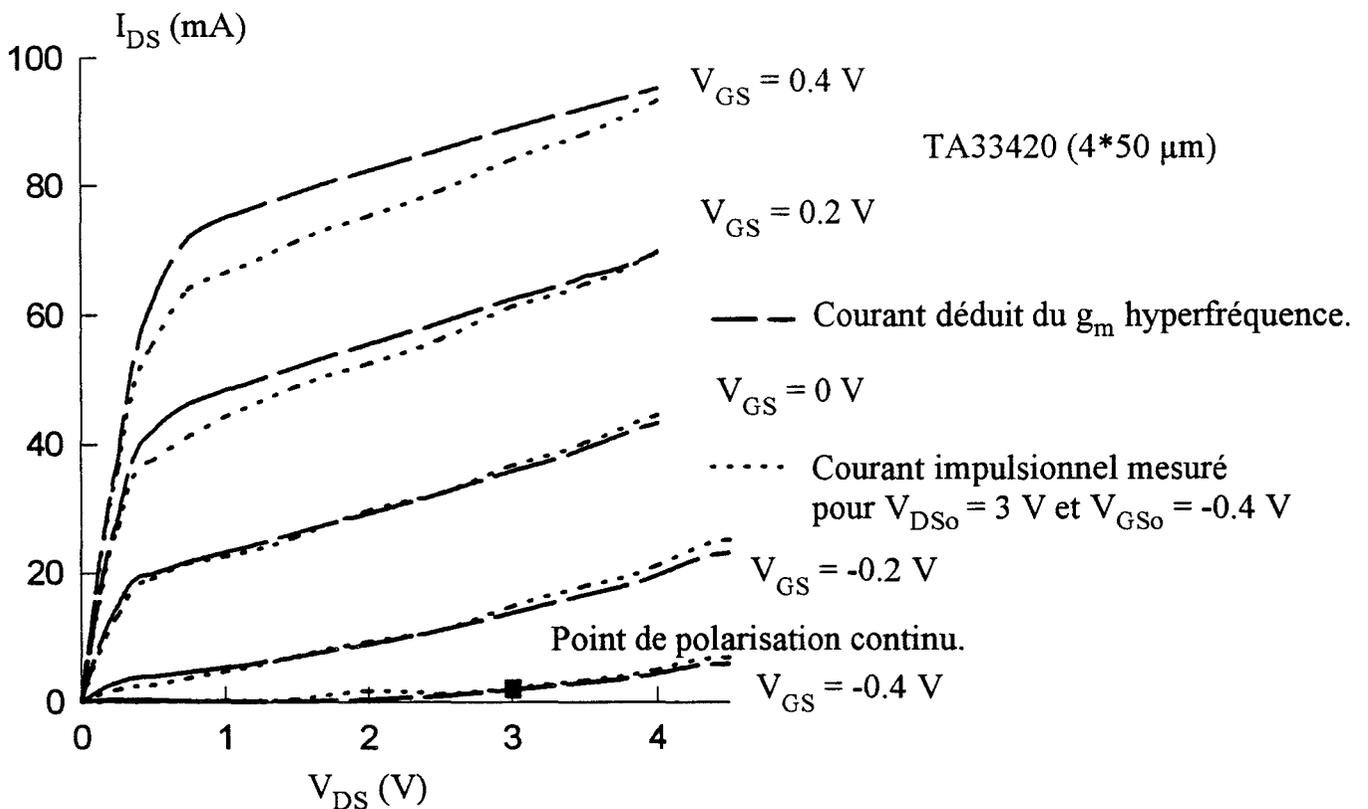


Figure III-11 : Evolutions du courant drain déduit de la transconductance hyperfréquence et mesuré sur le banc impulsionnel.

Les conditions dans lesquelles est réalisée la comparaison représentée sur la figure III-11 sont quelque peu différentes de celles décrites précédemment. Si dans la comparaison précédente (figure III-10) le point de polarisation évolue dans le réseau des caractéristiques pour garantir des conditions de fonctionnement analogues pour l'expérimentation et la simulation, dans le cas présent il demeure fixe dans le réseau et la caractérisation impulsionnelle s'effectue autour de ce point. Cette dernière comparaison est toutefois intéressante car ces conditions expérimentales servent de base à la définition des modèles de simulation implantés dans MDS (Modèles de Curtice, Materka, Tajima, etc...). Cette comparaison permettra ultérieurement d'expliquer certains écarts entre les résultats de simulations utilisant les modèles usuels et notre modélisation. La figure III-11 montre clairement que le courant impulsionnel mesuré autour d'un point de polarisation fixe s'écarte d'autant plus des courants simulés qu'on s'écarte du point de polarisation. Cette observation est prévisible en considérant les conditions idéales définies au début de cette partie : plus les caractéristiques impulsionnelles s'éloignent du point de polarisation fixé et plus les effets thermiques et de pièges interviennent.

La modélisation originale du générateur de courant I_{DS} d'un TEC par intégration du g_m hyperfréquence que nous avons mise au point donne des résultats qui sont conformes aux caractéristiques habituellement obtenues avec de tels composants. Une validation possible des résultats de notre modélisation est pratiquement obtenue par les mesures impulsionnelles des courants de drain en fonction de la polarisation.

La source de courant principale du TEC étant modélisée, nous allons définir les modèles des autres sources de courant.

4) Les sources de courant I_{GD} et I_{GS} .

Avec le logiciel MDS, la source de courant I_{GD} qui simule le phénomène d'avalanche entre grille et drain peut être modélisée soit par un des deux modèles pré définis soit par un modèle défini par l'utilisateur.

Les deux modèles pré définis sont :

- un modèle de jonction linéaire.
- un modèle de jonction PN inverse.

La relation qui décrit le fonctionnement d'une jonction linéaire est déduite des travaux de Curtice et Ettenberg [-2-]. Cette relation s'exprime comme suit :

$$\begin{cases} I_{GD} = \frac{-V_{GD} + V_B}{R1} & \text{pour } V_{GD} > V_B \\ I_{GD} = 0 & V_{GD} \leq V_B \end{cases}$$

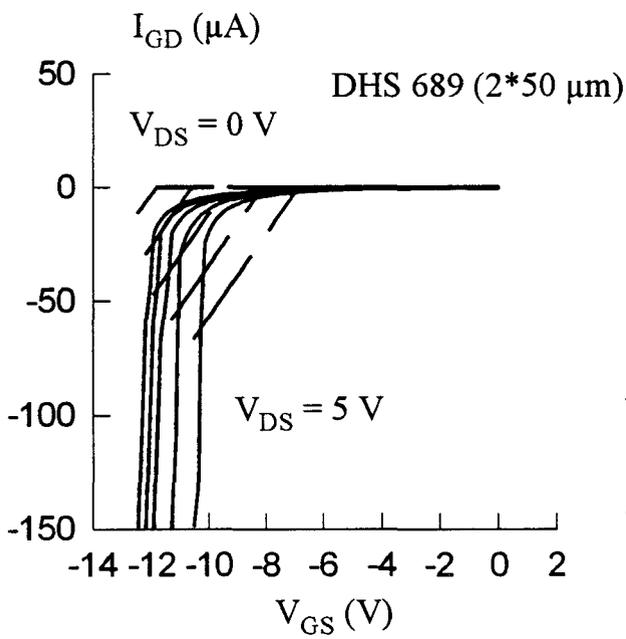
Dans cette expression $V_B = V_{BR} + R2 \cdot I_{DS}$ où V_{BR} représente la tension d'avalanche.

Les valeurs des résistances $R1$ et $R2$ sont obtenues par une optimisation sur le logiciel Sigma Plot à partir des caractéristiques mesurées.

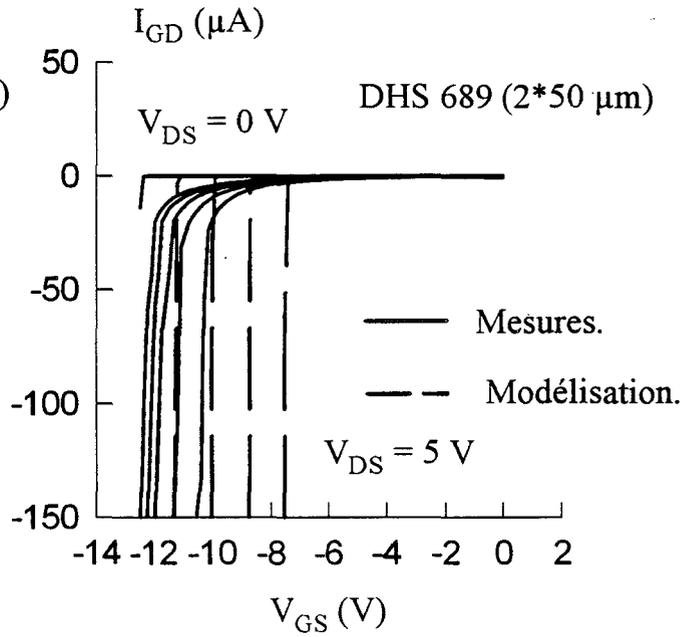
Le modèle de la jonction PN en inverse est décrit par la formule analytique suivante :

$$I_{GD} = I_R \cdot (1 - \exp(-40 \cdot (V_{GD} + V_{BR})))$$

I_R et V_{BR} représentent respectivement le courant inverse et la tension d'avalanche.



Modèle jonction linéaire.



Modèle jonction PN en inverse.

Figure III-12 : Evolutions des courants mesurés et simulés de la jonction grille-drain en inverse.

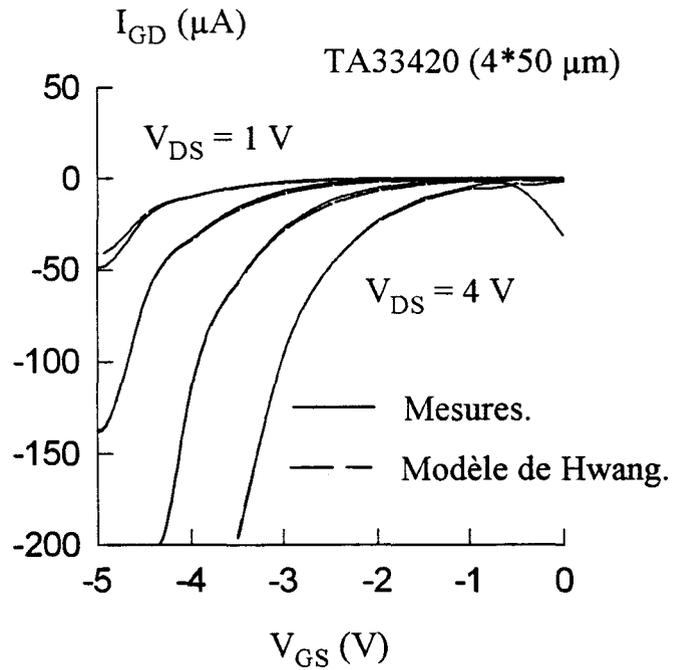
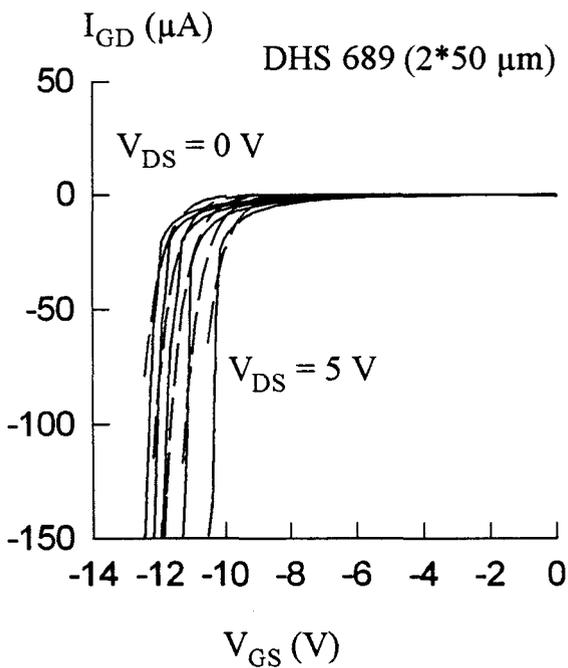


Figure III-13 : Mesure et simulation par le modèle de Hwang du courant I_{GD} .

La figure III-12 présente une comparaison entre le courant inverse de la jonction grille-drain et les simulations numériques faites avec les deux modèles pré définis du logiciel MDS.

Le modèle de jonction linéaire ne reproduit pas correctement les variations brutales du courant qui apparaissent au voisinage de l'avalanche. Le modèle de jonction PN inverse donne quant à lui des variations beaucoup trop brutales du courant d'avalanche. Ces dernières risquent d'induire des instabilités numériques et des erreurs importantes dans les résultats de simulations du fonctionnement grand signal. Les deux modèles pré définis ne reproduisent pas de manière satisfaisante les évolutions du courant d'avalanche grille-drain.

Pour obtenir un modèle de jonction grille-drain plus proche de l'expérimentation, nous avons opté pour une définition de modèle par l'utilisateur dans MDS. Ce modèle utilise la formulation déduite des travaux de Hwang [-7-] :

$$I_{GD}(V_{GS}, V_{DS}) = I_R \cdot \exp(a \cdot V_{DS} + b \cdot V_{GS})$$

La figure III-13, où sont représentés les courants mesurés et modélisés des transistors DHS 689 et du TA33420, montre que cette dernière expression permet de suivre de plus près les évolutions du courant expérimental. Une optimisation sur le logiciel Sigma Plot permet de déterminer les coefficients I_R , a et b .

En ce qui concerne la source de courant I_{GS} qui permet de traduire l'éventuelle mise en direct de la jonction grille-source, le logiciel MDS propose à l'utilisateur deux modèles pré définis.

Le modèle de jonction linéaire :

$$\begin{cases} I_{GS} = \frac{V_{GS} + V_{BI}}{R_F} & \text{pour } V_{GS} > V_{BI} \\ I_{GS} = 0 & V_{GS} \leq V_{BI} \end{cases}$$

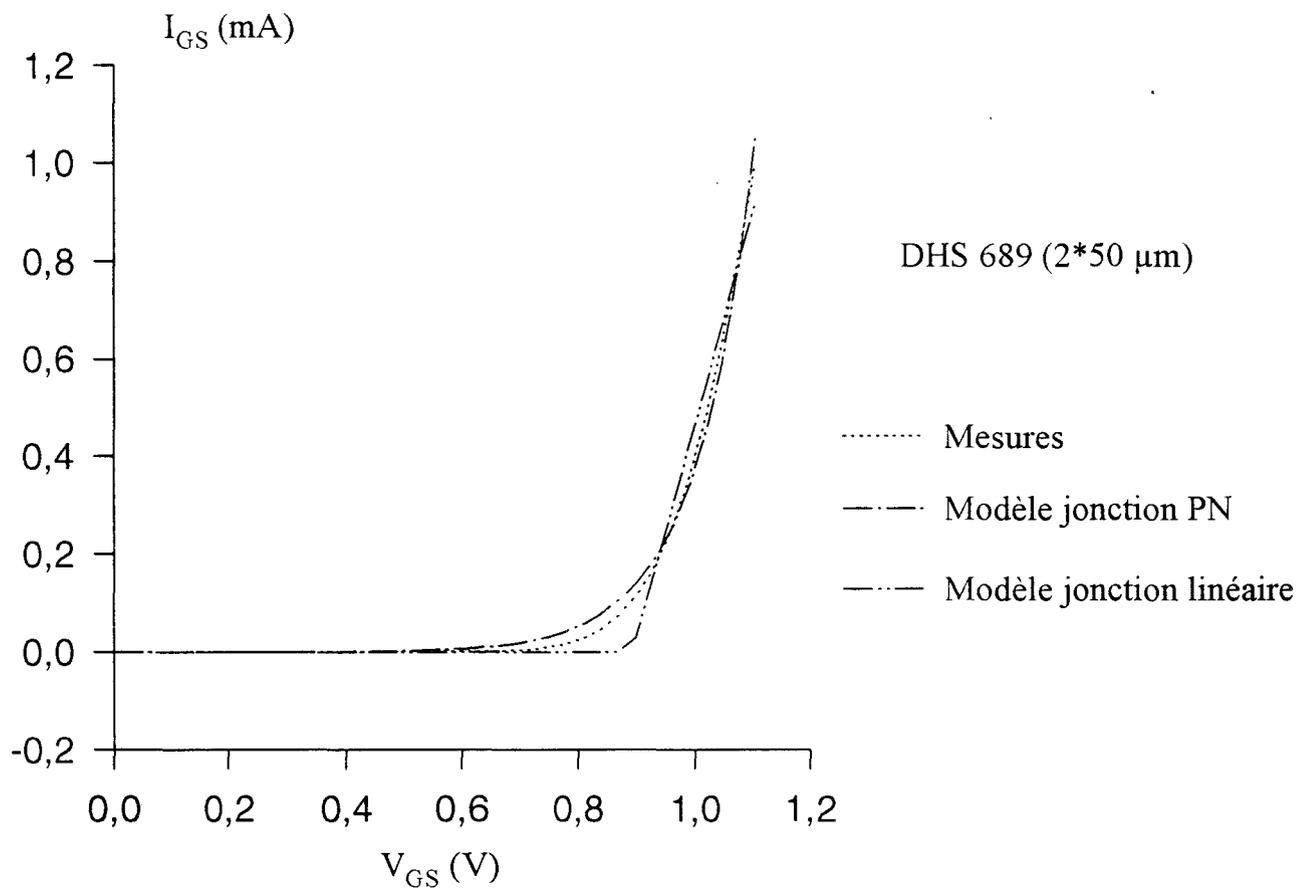


Figure III-14 : Evolutions du courant I_{GS} mesuré et simulé par les modèles de jonctions linéaire et PN.

Le modèle de la jonction PN en direct :

$$I_{GS} = I_S \cdot \left(\exp\left(\frac{q \cdot V_{GS}}{NkT}\right) - 1 \right) \text{ avec } \frac{kT}{q} = 25.69 \text{ mV et } T=25^\circ\text{C}$$

Le coefficient d'idéalité N et le courant I_S sont les paramètres à ajuster.

Sur la figure **III-14**, les courants I_{GS} mesurés et simulés avec les deux modèles présentent des allures très voisines. Si la mise en conduction de la jonction linéaire est plus abrupte que les relevés expérimentaux, les évolutions du courant de la jonction PN s'apparentent plus aux variations du courant mesuré.

C'est donc ce dernier modèle que nous utiliserons lors des simulations des transistors en amplificateur.

5) Les capacités C_{GS} et C_{GD} .

Dans le logiciel MDS, l'introduction d'un modèle non-linéaire de capacité s'effectue à partir de l'équation qui caractérise la charge de cette capacité.

Concrètement l'expérimentation nous fournit les valeurs des éléments capacitifs en fonction des conditions de polarisation. Nous proposons dans cette partie une représentation des évolutions des capacités en fonction de tensions. Ces évolutions traduites sous formes de variations de charge peuvent alors être introduites dans MDS pour simuler un effet capacitif non-linéaire.

Par rapport à la source de courant I_{DS} , les modèles non linéaires de capacités C_{GS} et C_{GD} sont peu nombreux et, comme nous le verrons ci-dessous, leurs implantations dans le logiciel de simulation MDS ne sont pas aisées.

Ces modèles peuvent se regrouper dans deux catégories :

- les modèles où les capacités non linéaires dépendent d'une seule tension : la tension à leurs bornes.
- les modèles où les capacités sont fonction de deux tensions : la tension à leurs bornes et une autre tension localisée ailleurs qu'à leurs bornes.

Dans un premier temps, nous présentons la première catégorie de modèles.

a) Modèles non-linéaires de capacité en fonction d'une variable.

Dans le logiciel MDS, un modèle non-linéaire de capacité dépendant d'une variable est pré défini : c'est le modèle de la capacité d'une jonction Schottky. Appliquées à la jonction grille-source les équations qui caractérisent ce modèle sont les suivantes :

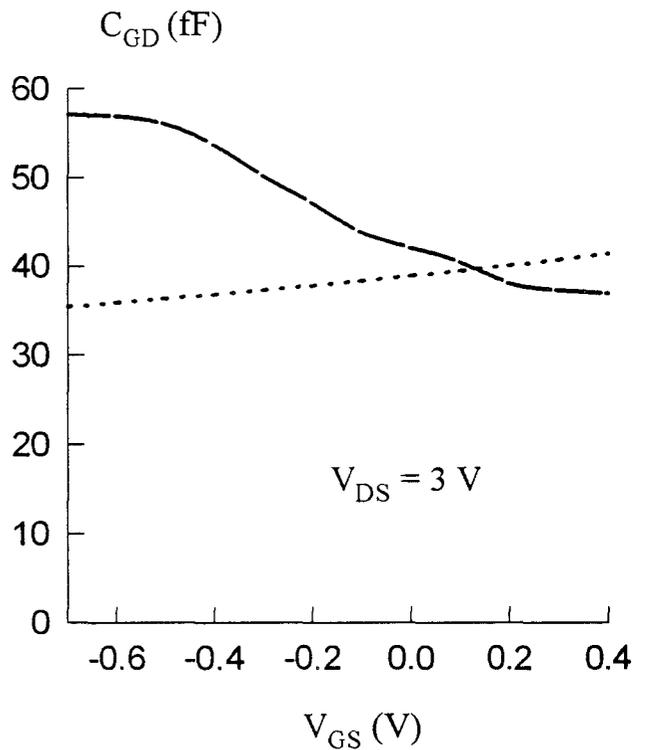
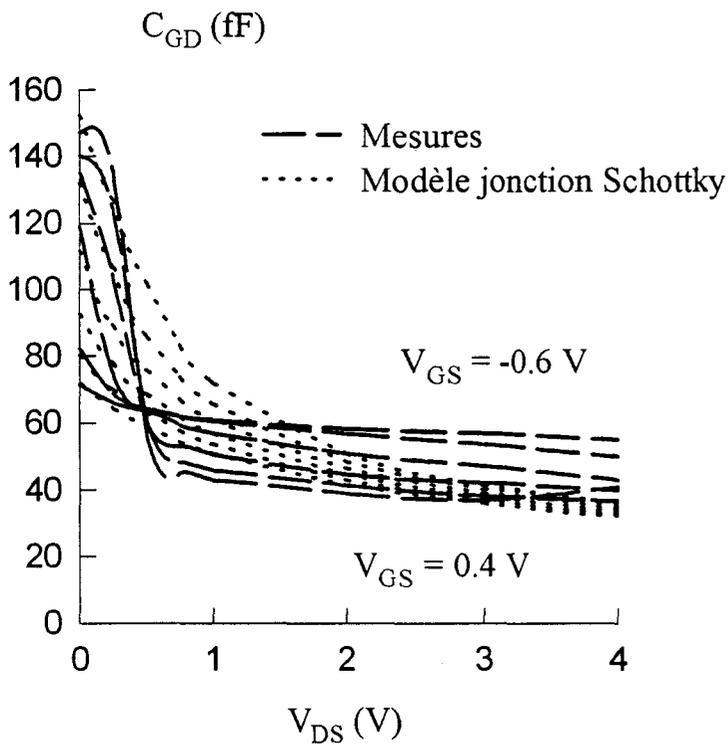
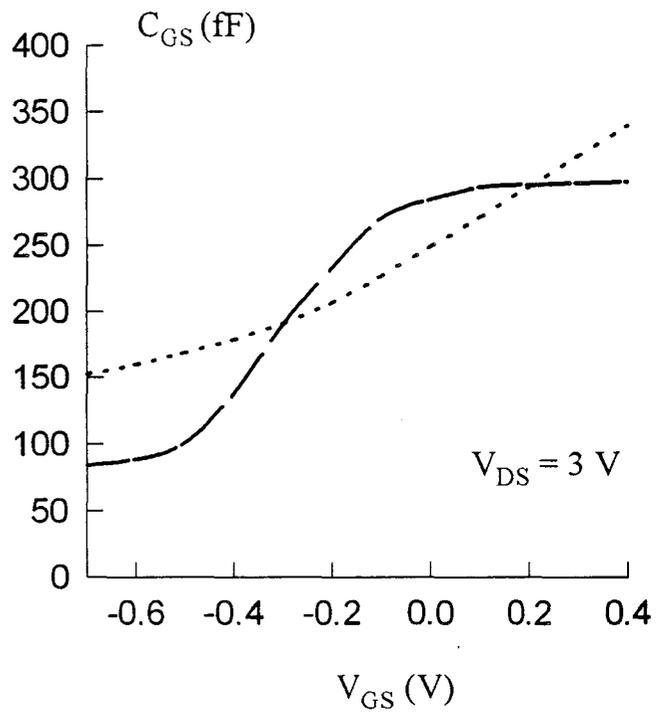
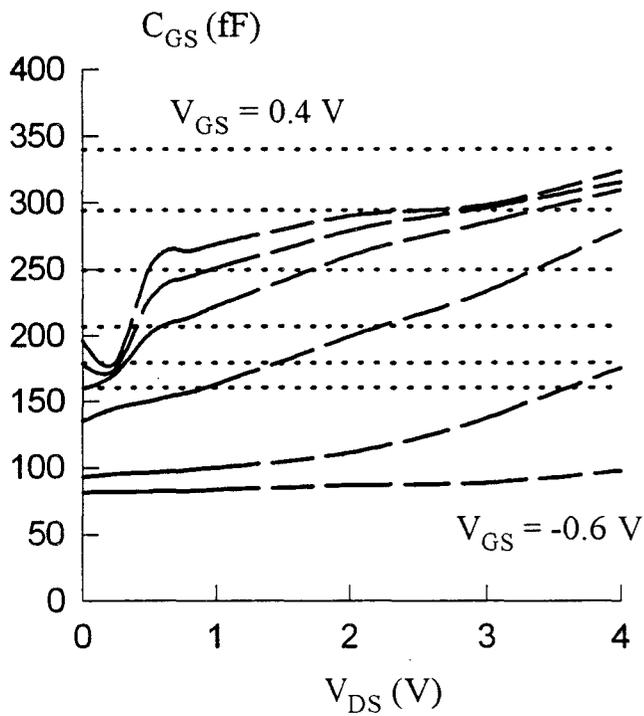


Figure III-15 : Evolutions des capacités C_{GS} et C_{GD} du TA33420 mesurées et simulées par la modélisation de capacité d'une jonction Schottky.

$$C_{GS} = C_{GS_0} \cdot (1 - V_{GS}/V_{BI})^{-1/2} \text{ lorsque } V_{GS} < V_{BI} \cdot F_C$$

$$C_{GS} = \frac{C_{GS_0}}{\sqrt{1 - F_C}} \cdot (1 + (V_{GS} - F_C V_{BI})/2 \cdot V_{BI} (1 - F_C)) \text{ pour } V_{GS} \geq F_C \cdot V_{BI}$$

En ce qui concerne les évolutions de la capacité C_{GD} , elles sont décrites par des expressions tout à fait semblables. Dans les relations ci-dessus, il suffit de remplacer la tension V_{GS} par V_{GD} et la capacité C_{GS_0} par C_{GD_0} .

Les paramètres C_{GS_0} , C_{GD_0} , V_{BI} et F_C sont optimisés sur le logiciel Sigma Plot pour ajuster les expressions analytiques précédentes aux points expérimentaux.

Des tentatives de modélisation qui utilisent cette méthode ont été effectuées sur tous les échantillons de transistors étudiés. Un exemple typique d'évolutions des capacités C_{GS} et C_{GD} en fonction des tensions de polarisation est donné sur la figure III-15 pour le transistor Thomson TA33420. La simple observation des évolutions expérimentales et simulées des capacités met en évidence une certaine faiblesse du modèle Schottky à simuler correctement les variations de C_{GS} et C_{GD} avec les tensions de polarisation V_{GS} et V_{DS} .

Une tentative de modélisation plus précise des évolutions de la capacité C_{GS} avec V_{GS} à tension drain-source constante est illustrée par la figure III-16. Pour cette modélisation nous avons établi la formulation empirique suivante :

$$F(V_{GS}) = C_{lim} + (a_0 + a_1 \cdot V_{GS} + a_2 \cdot V_{GS}^2 + \dots + a_i \cdot V_{GS}^i) \cdot \text{Step}(V_{GS} + V_P)$$

Dans cette relation les propriétés de la fonction Step du logiciel MDS permettent une limitation de l'ordre du polynôme et suppriment les éventuelles divergences induites par la représentation polynomiale lorsque la tension V_{GS} devient inférieure à celle du pincement.

Les coefficients du polynôme sont obtenus avec le logiciel Sigma Plot par optimisation.

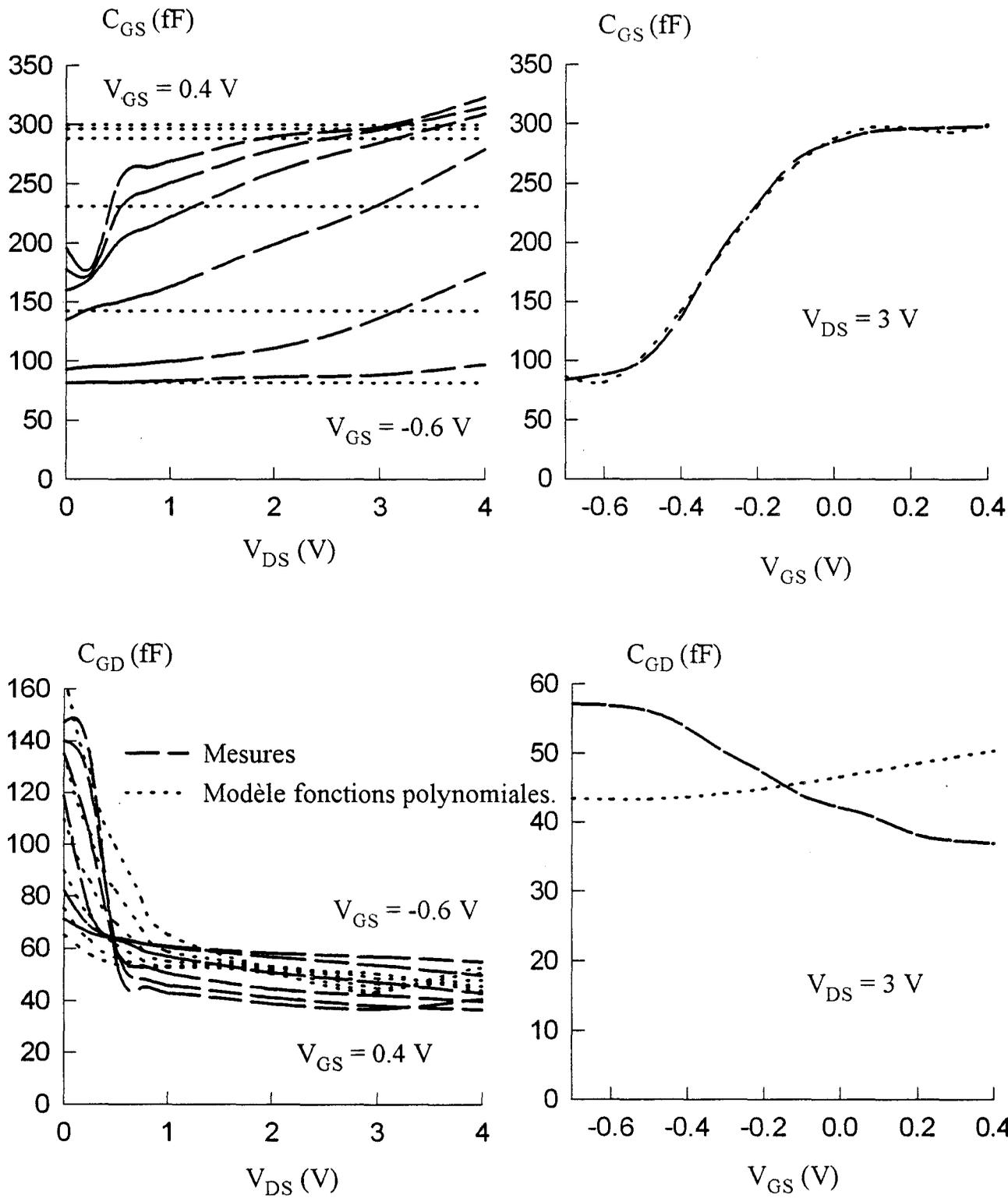


Figure III-16 : Evolutions des capacités C_{GS} et C_{GD} du TA33420 mesurées et simulées par le modèle à base de fonctions polynomiales.

Pour le composant étudié un polynôme d'ordre 5 suffit et la figure III-16 montre que, pour une tension V_{DS} fixée, les évolutions simulées de C_{GS} avec V_{GS} suivent de très près les variations expérimentales.

Ce type de modélisation par formulation empirique donne des résultats corrects avec tous les composants que nous avons étudiés. Les ordres des polynômes sont typiquement de 5 à 7 selon la nature plus ou moins brutale des variations de C_{GS} avec V_{GS} .

Nous avons également modélisé les évolutions de la capacité C_{GD} avec V_{GD} par une expression polynomiale analogue à celle utilisée pour la capacité C_{GS} . La figure III-16 montre clairement que les évolutions mesurées de cette capacité en fonction des tensions V_{DS} et V_{GS} ne correspondent pas aux résultats des simulations numériques ; cependant les ordres de grandeurs obtenus par la modélisation sont tout à fait acceptables.

Suite à ces essais de simulations effectués avec des modèles non-linéaires de capacité en fonction d'une seule variable, il est possible de conclure que ces modèles sont insuffisants car ils ne permettent pas de traduire toutes les évolutions de C_{GS} et C_{GD} avec les conditions de polarisation. Une nouvelle modélisation de ces capacités, qui utilise comme variables les tensions V_{GS} et V_{GD} , est donc mise en oeuvre.

b) Modèles non linéaires de capacité en fonction de deux variables.

b 1) Eléments théoriques.

Comme indiqué précédemment, les capacités non-linéaires sont remplacées dans le simulateur MDS par des équations qui caractérisent leurs charges. La modélisation des capacités C_{GS} et C_{GD} , en fonction des tensions de grille et de drain,

passé donc par la définition des relations entre les charges respectives des capacités Q_{GS} et Q_{GD} et des tensions V_{GS} et V_{GD} .

Les capacités induites par les variations de charge sont de deux types :

- une capacité non-linéaire dont la valeur est fonction de la tension présente à ses bornes : $\frac{\partial Q_{GS}}{\partial V_{GS}}$ et $\frac{\partial Q_{GD}}{\partial V_{GD}}$

- une capacité non-linéaire dont la valeur est fonction d'une tension entre deux points du schéma équivalent : $\frac{\partial Q_{GS}}{\partial V_{GD}}$ et $\frac{\partial Q_{GD}}{\partial V_{GS}}$. La dénomination de ces éléments capacitifs est réalisée par analogie à la transconductance : ces éléments sont appelés transcapacités.

Sur le schéma équivalent du TEC (figure III-17), les capacités non-linéaires C_{GS} et C_{GD} ont une représentation particulière.

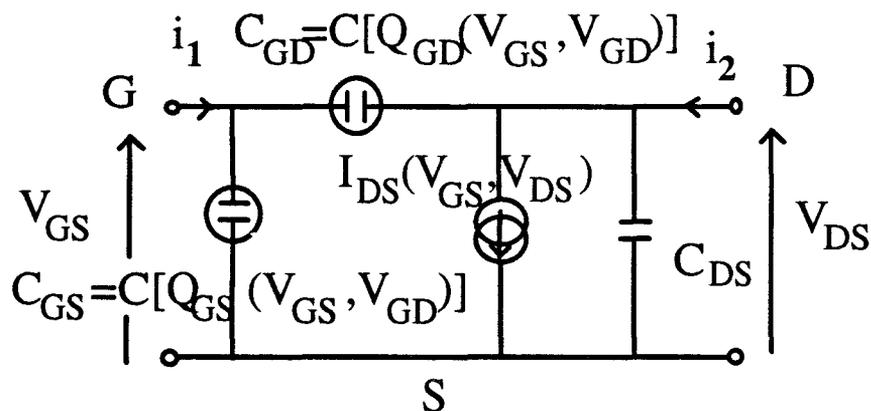


Figure III-17 : Modèle non-linéaire du TEC intrinsèque.

La détermination de la matrice admittance à partir du schéma de la figure III-17 s'effectue à partir du calcul des courants i_1 et i_2 .

$$i_1 = \frac{dQ_{GS}}{dt} + \frac{dQ_{GD}}{dt} = \frac{\partial Q_{GS}}{\partial V_{GS}} \cdot \frac{dV_{GS}}{dt} + \frac{\partial Q_{GS}}{\partial V_{GD}} \cdot \frac{dV_{GD}}{dt} + \frac{\partial Q_{GD}}{\partial V_{GS}} \cdot \frac{dV_{GS}}{dt} + \frac{\partial Q_{GD}}{\partial V_{GD}} \cdot \frac{dV_{GD}}{dt}$$

En exprimant V_{GD} en fonction de V_{GS} et V_{DS} il vient :

$$i_1 = \left(\frac{\partial Q_{GS}}{\partial V_{GS}} + \frac{\partial Q_{GS}}{\partial V_{GD}} + \frac{\partial Q_{GD}}{\partial V_{GS}} + \frac{\partial Q_{GD}}{\partial V_{GD}} \right) \cdot \frac{dV_{GS}}{dt} - \left(\frac{\partial Q_{GS}}{\partial V_{GD}} + \frac{\partial Q_{GD}}{\partial V_{GD}} \right) \cdot \frac{dV_{DS}}{dt}$$

Compte tenu de la forme sinusoïdale des tensions il s'ensuit :

$$i_1 = \left(\frac{\partial Q_{GS}}{\partial V_{GS}} + \frac{\partial Q_{GS}}{\partial V_{GD}} + \frac{\partial Q_{GD}}{\partial V_{GS}} + \frac{\partial Q_{GD}}{\partial V_{GD}} \right) \cdot j\omega V_{GS} - \left(\frac{\partial Q_{GS}}{\partial V_{GD}} + \frac{\partial Q_{GD}}{\partial V_{GD}} \right) \cdot j\omega V_{DS}$$

Un calcul analogue nous permet d'établir l'expression de i_2 :

$$i_2 = \left(\frac{\partial I_{DS}}{\partial V_{GS}} - j\omega \left(\frac{\partial Q_{GD}}{\partial V_{GS}} + \frac{\partial Q_{GD}}{\partial V_{GD}} \right) \right) \cdot V_{GS} + \left(\frac{\partial I_{DS}}{\partial V_{DS}} + j\omega \left(C_{DS} + \frac{\partial Q_{GD}}{\partial V_{GD}} \right) \right) \cdot V_{DS}$$

La simple observation des deux dernières expressions nous permet d'écrire la matrice admittance M_1 suivante :

$$\left[\begin{array}{l} Y_{11} = j\omega \left(\frac{\partial Q_{GS}}{\partial V_{GS}} + \frac{\partial Q_{GS}}{\partial V_{GD}} + \frac{\partial Q_{GD}}{\partial V_{GD}} + \frac{\partial Q_{GD}}{\partial V_{GS}} \right) \quad Y_{12} = -j\omega \left(\frac{\partial Q_{GD}}{\partial V_{GD}} + \frac{\partial Q_{GS}}{\partial V_{GD}} \right) \\ Y_{21} = \frac{\partial I_{DS}}{\partial V_{GS}} - j\omega \left(\frac{\partial Q_{GD}}{\partial V_{GD}} + \frac{\partial Q_{GD}}{\partial V_{GS}} \right) \quad Y_{22} = \frac{\partial I_{DS}}{\partial V_{DS}} + j\omega \left(\frac{\partial Q_{GD}}{\partial V_{GD}} + C_{DS} \right) \end{array} \right]$$

Les mesures des paramètres S, qui sont effectuées en petit signal en différents points de polarisation, nous permettent-elles de déduire les évolutions des charges Q_{GS} et Q_{GD} en fonction des tensions V_{GS} et V_{GD} ?

Des éléments de réponse à cette question peuvent être apportés en considérant le schéma équivalent petit signal simplifié de la figure III-18. Ses éléments constitutifs sont extraits à partir des paramètres S. En conséquence, une réponse à la question posée peut être apportée si nous pouvons établir des relations simples entre sa matrice admittance M_2 et la matrice M_1 calculée à partir des variations de charge.

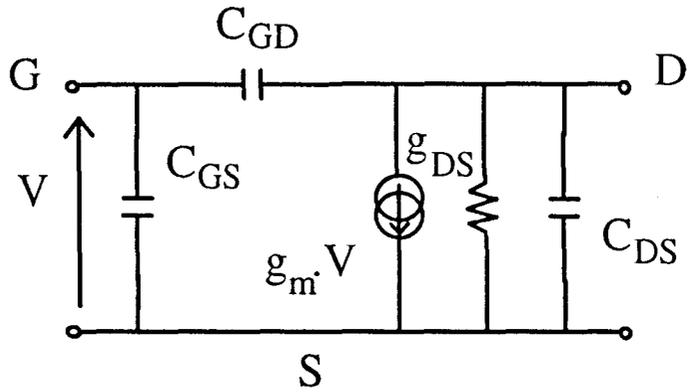


Figure III-18 : Schéma équivalent du TEC intrinsèque.

La détermination de la matrice admittance du schéma ci-dessus est classique ; elle a la forme suivante :

$$\left[\begin{array}{cc} Y_{11} = j\omega(C_{GS} + C_{GD}) & Y_{12} = -j\omega C_{GD} \\ Y_{21} = g_m - j\omega C_{GD} & Y_{22} = g_{DS} + j\omega(C_{GD} + C_{DS}) \end{array} \right]$$

En considérant les matrices M_1 et M_2 la simple comparaison des éléments imaginaires des paramètres Y_{12} , Y_{21} et Y_{22} nous permet de déduire trois solutions possibles pour C_{GD} :

$$C_{GD} = \frac{\partial Q_{GD}}{\partial V_{GD}} + \frac{\partial Q_{GS}}{\partial V_{GD}}$$

$$C_{GD} = \frac{\partial Q_{GD}}{\partial V_{GD}} + \frac{\partial Q_{GD}}{\partial V_{GS}}$$

$$C_{GD} = \frac{\partial Q_{GD}}{\partial V_{GD}}$$

Ces trois solutions de C_{GD} , introduites dans la partie imaginaire de Y_{11} , conduisent également à trois solutions pour la capacité C_{GS} :

$$C_{GS} = \frac{\partial Q_{GS}}{\partial V_{GS}} + \frac{\partial Q_{GD}}{\partial V_{GS}}$$

$$C_{GS} = \frac{\partial Q_{GS}}{\partial V_{GS}} + \frac{\partial Q_{GS}}{\partial V_{GD}}$$

$$C_{GS} = \frac{\partial Q_{GS}}{\partial V_{GS}} + \frac{\partial Q_{GS}}{\partial V_{GD}} + \frac{\partial Q_{GD}}{\partial V_{GS}}$$

La seule condition qui permet d'obtenir des solutions uniques pour C_{GS} et C_{GD} est :

$$\frac{\partial Q_{GD}}{\partial V_{GS}} = \frac{\partial Q_{GS}}{\partial V_{GD}} = 0$$

Les charges Q_{GS} et Q_{GD} ne dépendent alors plus que d'une seule variable qui est la tension présente respectivement aux bornes de C_{GD} et C_{GS} . Une réponse favorable ne peut pas être apportée à la question posée précédemment.

Cette dernière constatation souligne la difficulté d'obtenir que les capacités soient fonctions des tensions grille-source et grille-drain. Une solution à ce problème est toutefois possible en introduisant une charge variable additionnelle entre drain et source comme le montre le schéma de la figure III-19.

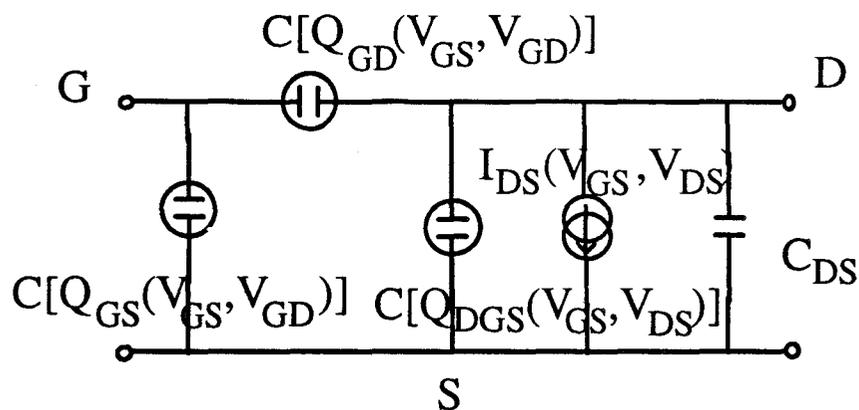


Figure III-19 : Modèle non linéaire corrigé du TEC intrinsèque.

Nous utilisons une méthode de calcul analogue à celle utilisée précédemment (figure III-17) pour définir les paramètres admittance du quadripôle de la figure III-19.

La matrice admittance de ce schéma s'écrit :

$$\left[\begin{array}{l} Y_{11} = j\omega \left(\frac{\partial Q_{GS}}{\partial V_{GS}} + \frac{\partial Q_{GS}}{\partial V_{GD}} + \frac{\partial Q_{GD}}{\partial V_{GD}} + \frac{\partial Q_{GD}}{\partial V_{GS}} \right) \quad Y_{12} = -j\omega \left(\frac{\partial Q_{GD}}{\partial V_{GD}} + \frac{\partial Q_{GS}}{\partial V_{GD}} \right) \\ Y_{21} = \frac{\partial I_{DS}}{\partial V_{GS}} - j\omega \left(\frac{\partial Q_{GD}}{\partial V_{GD}} + \frac{\partial Q_{GD}}{\partial V_{GS}} - \frac{\partial Q_{DGS}}{\partial V_{GS}} \right) \quad Y_{22} = \frac{\partial I_{DS}}{\partial V_{DS}} + j\omega \left(\frac{\partial Q_{GD}}{\partial V_{GD}} + \frac{\partial Q_{DGS}}{\partial V_{DS}} + C_{DS} \right) \end{array} \right]$$

La comparaison de cette matrice à celle relative au schéma équivalent du TEC (figure III-18) permet d'établir pour les capacités C_{GS} et C_{GD} les relations suivantes :

$$C_{GS} = \frac{\partial Q_{GS}}{\partial V_{GS}} + \frac{\partial Q_{GD}}{\partial V_{GS}} \quad (A)$$

$$C_{GD} = \frac{\partial Q_{GD}}{\partial V_{GD}} + \frac{\partial Q_{GS}}{\partial V_{GD}} \quad (B)$$

$$C_{GD} = \frac{\partial Q_{GD}}{\partial V_{GD}} + \frac{\partial Q_{GD}}{\partial V_{GS}} - \frac{\partial Q_{DGS}}{\partial V_{GS}} \quad (C)$$

$$C_{GD} = \frac{\partial Q_{GD}}{\partial V_{GD}} + \frac{\partial Q_{DGS}}{\partial V_{DS}} \quad (D)$$

L'obtention d'une solution unique de capacité C_{GD} passe par le respect des conditions exprimées ci-dessous :

$$\frac{\partial Q_{GS}}{\partial V_{GD}} = \frac{\partial Q_{GD}}{\partial V_{GS}} - \frac{\partial Q_{DGS}}{\partial V_{GS}} = \frac{\partial Q_{DGS}}{\partial V_{DS}} \quad (E)$$

Dans ces conditions, les expressions des capacités C_{GS} et C_{GD} retenues pour la suite de l'étude sont les relations A et B. La procédure qui est utilisée pour définir les évolutions des différentes charges comporte deux phases consécutives :

- la définition des expressions analytiques des charges Q_{GS} et Q_{GD} en fonction des tensions V_{GS} et V_{GD} . Ces expressions sont définies à partir des évolutions expérimentales des capacités C_{GS} et C_{GD} par des traitements numériques.

- la déduction de l'expression analytique de la charge Q_{DGS} en fonction des tensions V_{GS} et V_{DS} . Cette expression est obtenue à l'aide des relations E et, compte tenu des évolutions de Q_{GS} et Q_{GD} , en fonction des tensions V_{GS} et V_{GD} .

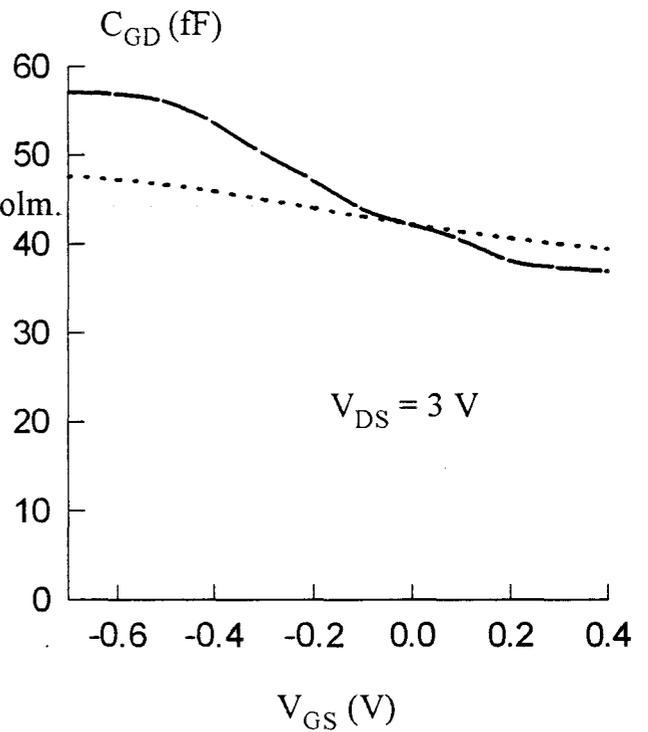
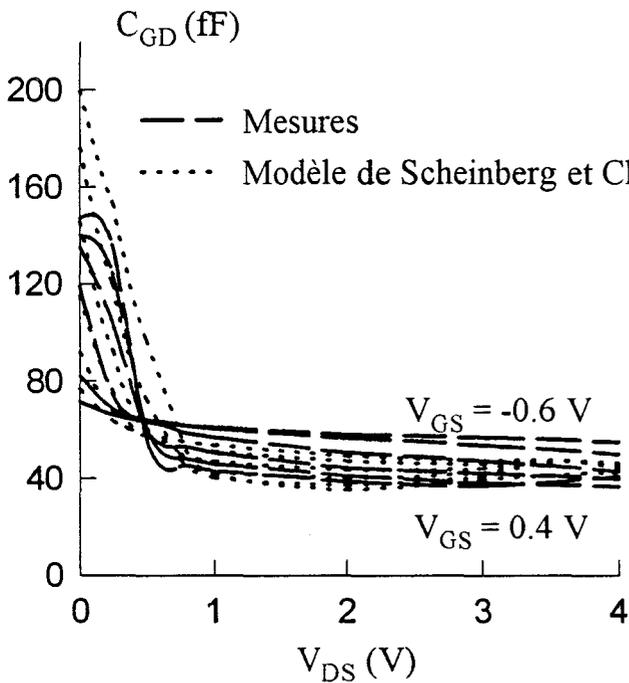
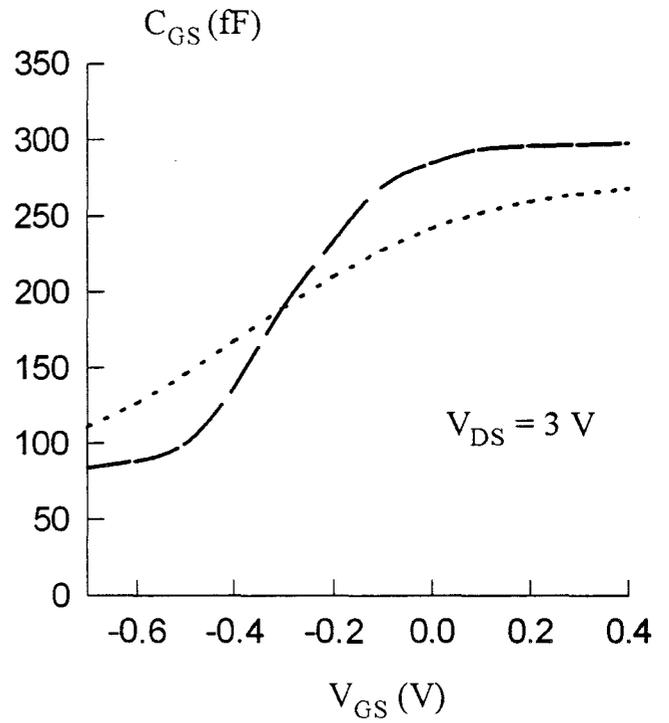
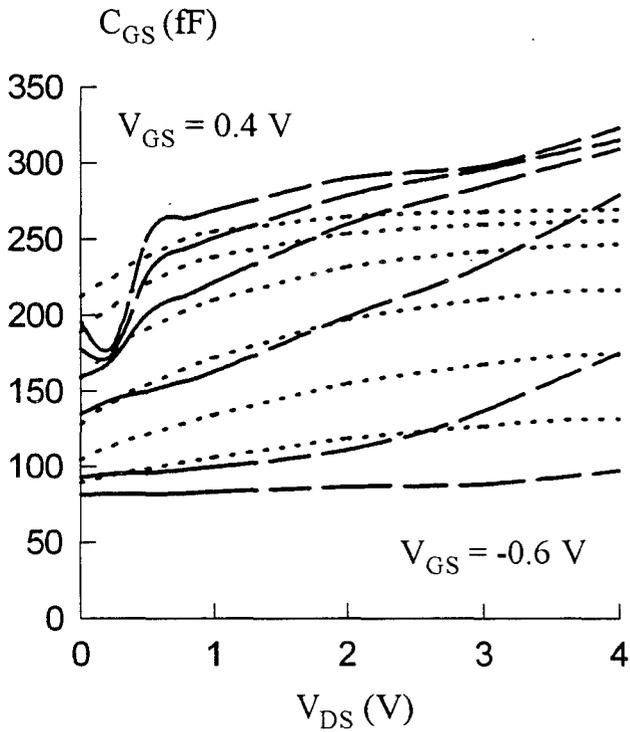


Figure III-20 : Evolutions des capacités C_{GS} et C_{GD} du TA33420 mesurées et simulées par le modèle de Scheinberg et Chisholm.

Le détail de ces deux étapes est exposé dans la partie suivante pour deux modélisations possibles des charges.

b 2) Expression des charges non linéaires.

b2-1) Modèle de Scheinberg et Chisholm modifié

Une modélisation possible des charges Q_{GS} et Q_{GD} dans les composants de type MESFET a été proposée par N.Scheinberg et E.Chisholm [-8-]. Les évolutions de ces charges avec les tensions V_{GS} et V_{GD} , données par ces auteurs, ont pour expressions :

$$Q_{GS} = C_{GS_0} \cdot V_{GS} + \frac{C_f \cdot \ln[\cosh(S_g(V_{GS} - D_C \cdot \tanh(D_K \cdot V_{GD})))]}{S_g} \quad (SC_1)$$

$$Q_{GD} = C_{GD_0} \cdot V_{GD} + \frac{C_f \cdot \ln[\cosh(S_g(V_{GD} - D_C \cdot \tanh(D_K \cdot V_{GS})))]}{S_g} \quad (SC_2)$$

L'optimisation des différents coefficients C_{GS_0} , C_{GD_0} , C_f , S_g , D_C et D_K est réalisée à l'aide du logiciel Sigma Plot. Les valeurs de ces coefficients, introduites dans les expressions de Q_{GS} et Q_{GD} , permettent de déduire les évolutions des capacités correspondantes.

La figure III-20 représente ces évolutions pour le transistor Thomson TA33420.

En ce qui concerne les évolutions de la capacité C_{GS} avec la tension drain-source, les résultats des simulations numériques sont un peu plus proches des mesures que ceux obtenus avec les modèles non-linéaires à une seule variable (figures III-15 et III-16).

Globalement les variations simulées de la capacité C_{GD} en fonction de V_{GS} présentent des évolutions semblables à celles relevées expérimentalement : la capacité

décroit lorsque la tension grille-source augmente. Les résultats des simulations s'approchent des valeurs expérimentales lorsque V_{GS} croît.

La mise au point de modèles de simulation qui donnent des résultats encore plus proches de l'expérimentation semble possible en effet : les relations SC_i sont spécifiques aux composants de type MESFET [-8-] et a priori ne sont pas directement applicables aux composants étudiés. Une première tentative d'amélioration peut être effectuée par des modifications simples des relations SC_i . Les relations modifiées que nous proposons sont :

$$Q_{GS} = C_{GS_0} \cdot V_{GS} + \frac{C_f \cdot \ln[\cosh(S_g(V_{GS} - D_C \cdot \tanh(D_K \cdot V_{GD})) + \Delta)]}{S_g} \quad (SCM_1)$$

$$Q_{GD} = C_{GD_0} \cdot V_{GD} + \frac{C_{f1} \cdot \ln[\cosh(S_{g1}(V_{GD} - D_{C1} \cdot \tanh(D_{K1} \cdot V_{GS})) + \Delta_1)]}{S_{g1}} \quad (SCM_2)$$

Une forme polynomiale est retenue pour représenter $C_{GS_0}(V_{GS})$:

$$C_{GS_0}(V_{GS}) = C_0 + (a_0 + a_1 \cdot V_{GS} + \dots + a_4 V_{GS}^4) \cdot \text{Step}(V_{GS} + V_P) \quad (SCM_3)$$

Lorsque la tension grille-source devient égale à la tension de pincement V_P le polynôme de V_{GS} contenu dans la parenthèse s'annule. Lorsque la tension V_{GS} est inférieure à V_P , l'utilisation de la fonction Step permet à la capacité C_{GS_0} de conserver une valeur constante et égale à C_0 .

La valeur de C_{GD_0} est maintenue fixe ; son évolution avec la tension V_{GD} peut être éventuellement envisagée si les évolutions simulées de C_{GS} et C_{GD} ne reproduisent pas suffisamment bien les évolutions expérimentales.

Les différents coefficients des relations SCM_i sont déterminés numériquement par une procédure d'optimisation avec le logiciel Sigma Plot.

Les relations ci-dessus ont permis de modéliser les évolutions de C_{GS} et C_{GD} de tous les composants étudiés en fonction des tensions V_{GS} et V_{DS} .

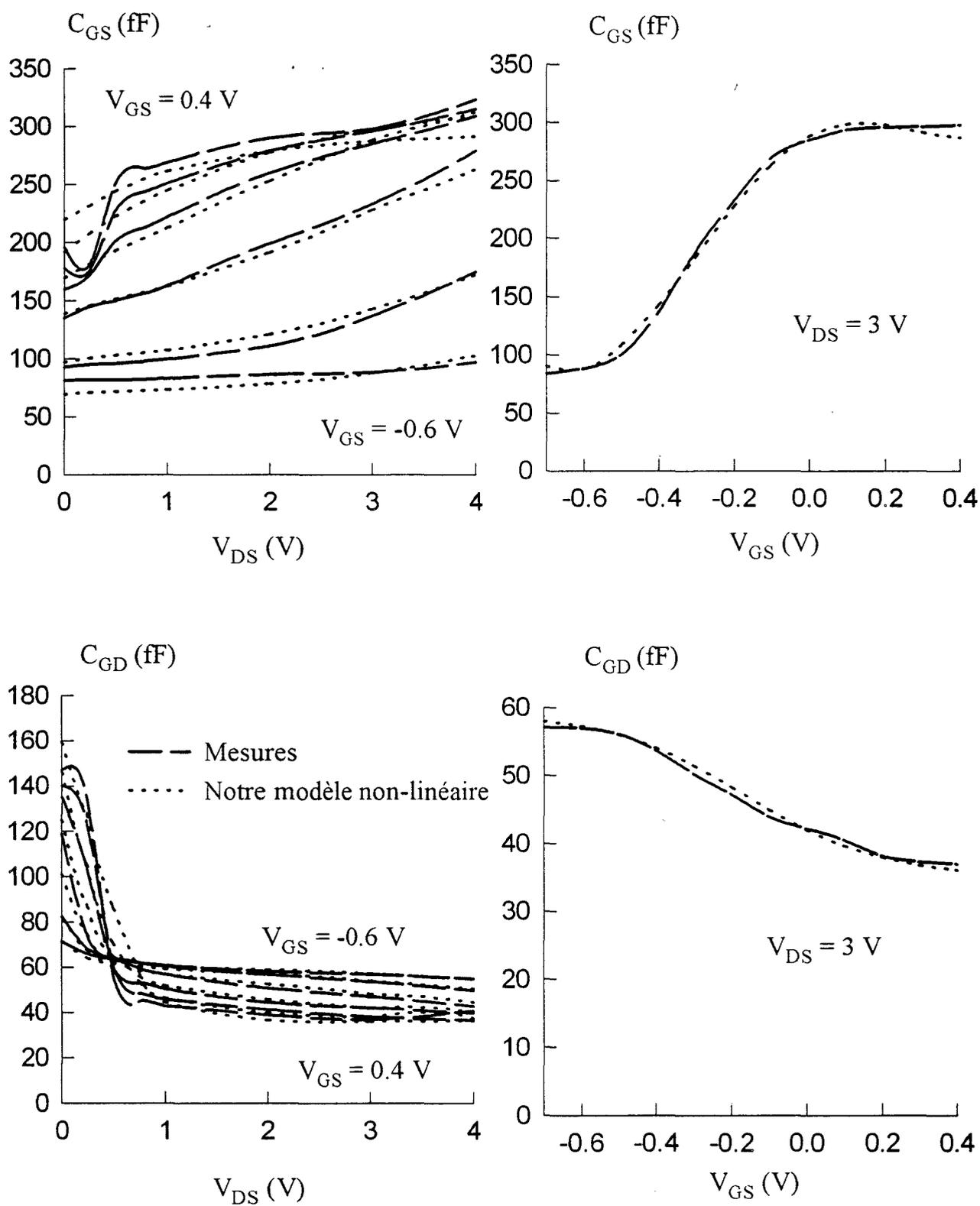


Figure III-21 : Evolutions des capacités C_{GS} et C_{GD} du TA33420 mesurées et simulées par notre modèle non-linéaire.

Les figures **III-21** et **III-22** présentent deux résultats typiques obtenus avec des échantillons de transistors TA33420 et DHS 689. Les évolutions des capacités C_{GS} et C_{GD} avec la tension V_{GS} sont très proches de celles obtenues expérimentalement. En ce qui concerne les évolutions expérimentales en fonction de la tension V_{DS} , celles de la capacité C_{GD} sont relativement bien représentées ; pour la capacité C_{GS} une petite différence apparaît pour les tensions V_{GS} élevées à V_{DS} faible. Cet écart entre modélisation et expérience ne devrait avoir qu'une faible influence sur les résultats des simulations de l'amplification grand signal, en effet : les tensions instantanées V_{GS} et V_{DS} ne parcourent cette région du réseau que pendant un laps de temps très court vis à vis de la période du signal hyperfréquence.

La modélisation des capacités C_{GS} et C_{GD} par les relations SCM_i est plus proche des valeurs expérimentales que celle obtenue à partir des relations SC_i . Cette remarque est facilement illustrée par une simple comparaison des figures **III-20** et **III-21**.

Nous avons donc mis au point des équations des charges Q_{GS} et Q_{GD} représentatives des évolutions de C_{GS} et C_{GD} avec la polarisation. La première phase de la définition des charges est donc achevée. La seconde phase concerne la définition de la charge Q_{DGS} . Comme nous l'avons vu au début, l'introduction de cette charge permet de remédier à la non-équivalence du modèle non-linéaire avec la représentation usuelle petit signal. Cette non-équivalence se situe au niveau des éléments capacitifs C_{12} , C_{21} et $C_{22}-C_{DS}$ qui devraient être tous égaux à C_{GD} et ne le sont pas.

Les valeurs des éléments capacitifs C_{12} , C_{21} et $C_{22}-C_{DS}$ sont calculées par le logiciel des simulation MDS à partir des expressions SCM_i qui définissent le comportement des charges. Les résultats obtenus sont représentés en fonction des tensions habituelles sur la figure **III-23**.

Nous retrouvons sur les courbes présentées la prévision théorique effectuée : les éléments capacitifs C_{21} et $C_{22}-C_{DS}$ (respectivement représentatifs des parties imaginaires de paramètres Y_{21} et Y_{22}) possèdent des valeurs différentes de la capacité C_{12} ; seule cette dernière capacité est équivalente à C_{GD} (figures **III-21** et **III-22**).

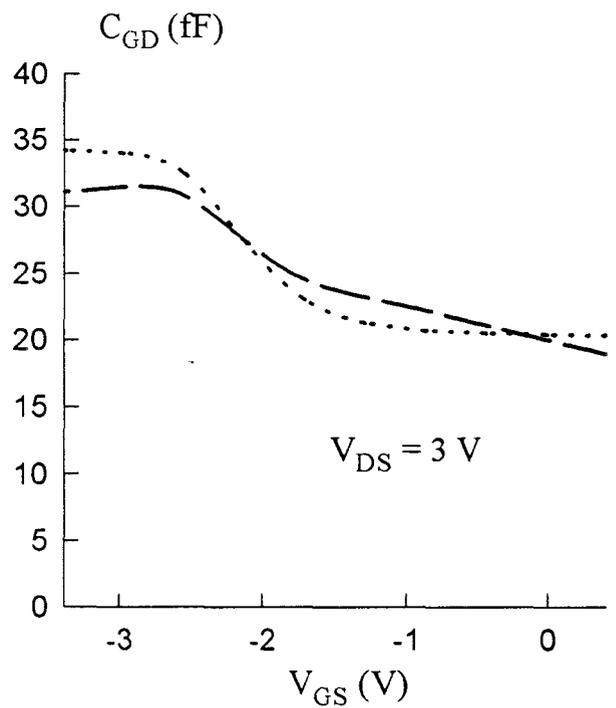
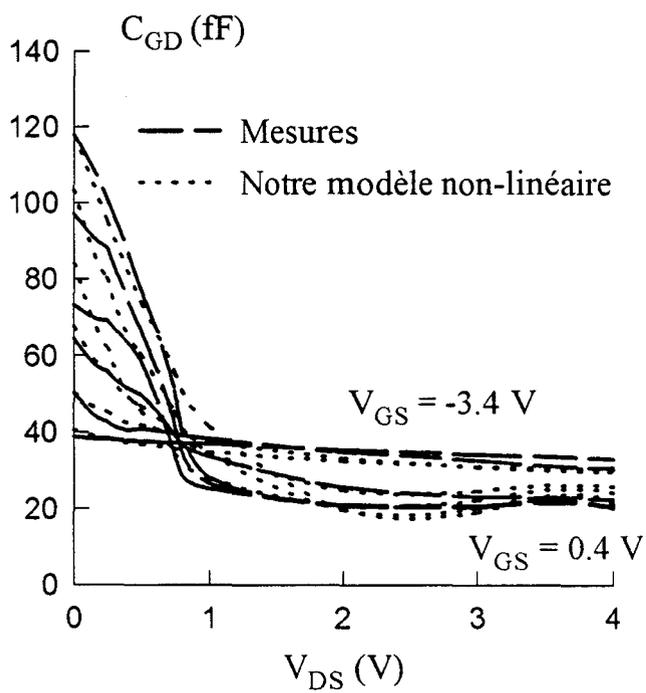
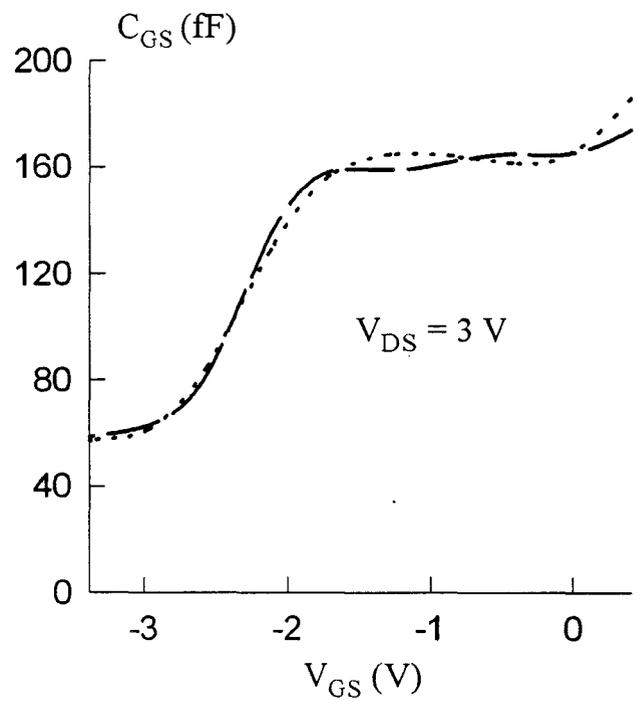
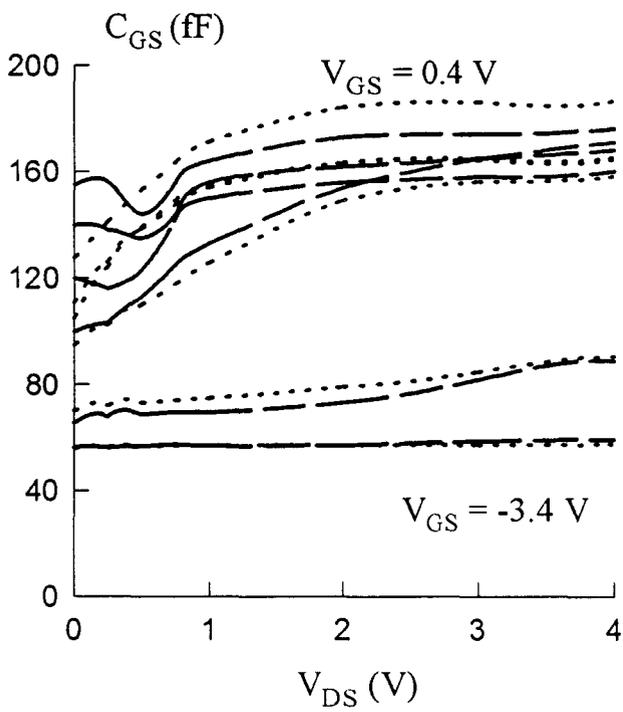


Figure III-22 : Evolutions des capacités C_{GS} et C_{GD} du DHS 689 ($2 \times 50 \mu\text{m}$) mesurées et simulées par notre modèle non-linéaire.

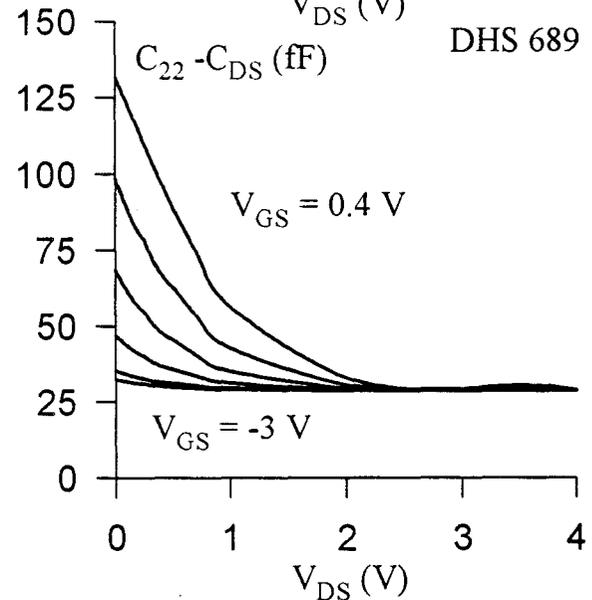
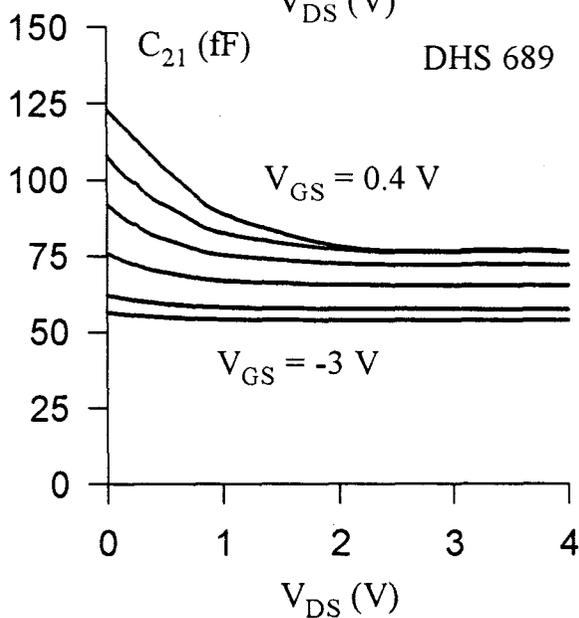
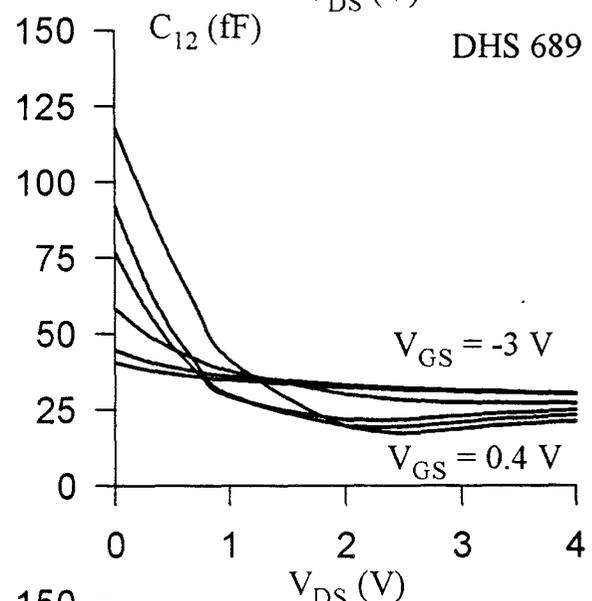
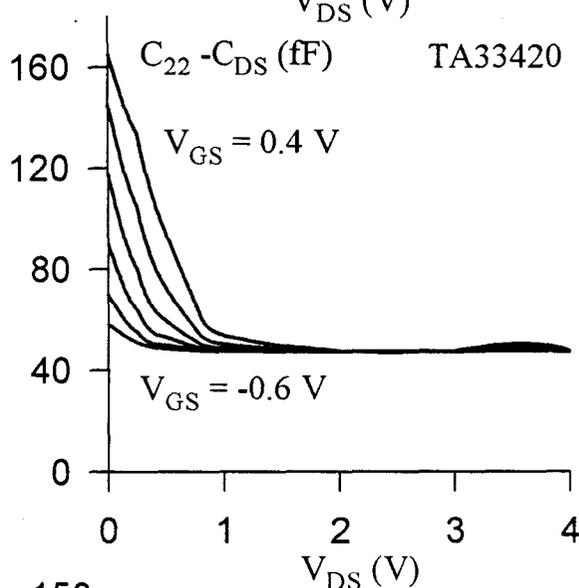
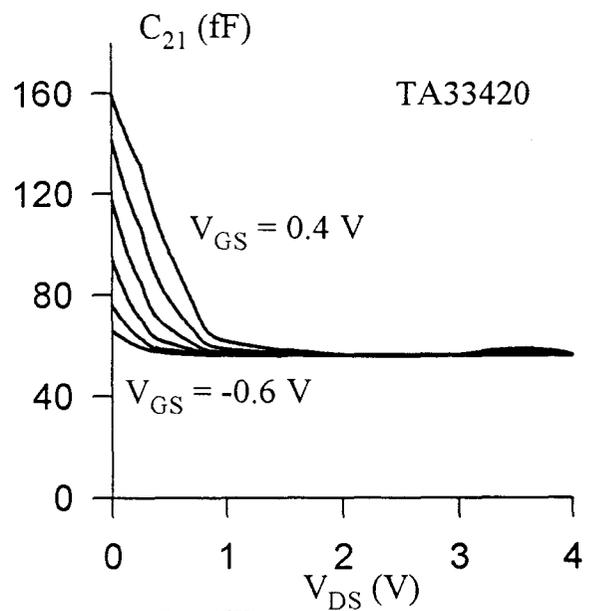
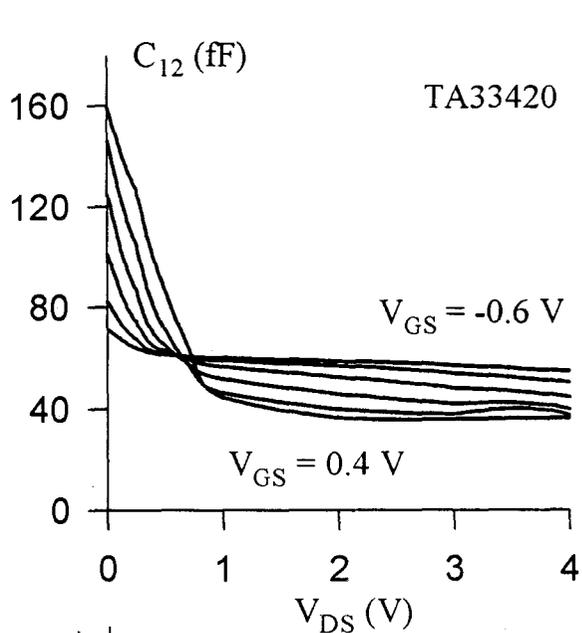


Figure III-23 : Evolutions des capacités C_{12} , C_{21} et $C_{22} - C_{DS}$ des transistors TA33420 et DHS689 ($2 \times 50 \mu\text{m}$) simulées par notre modèle non-linéaire sans la charge Q_{DGS}

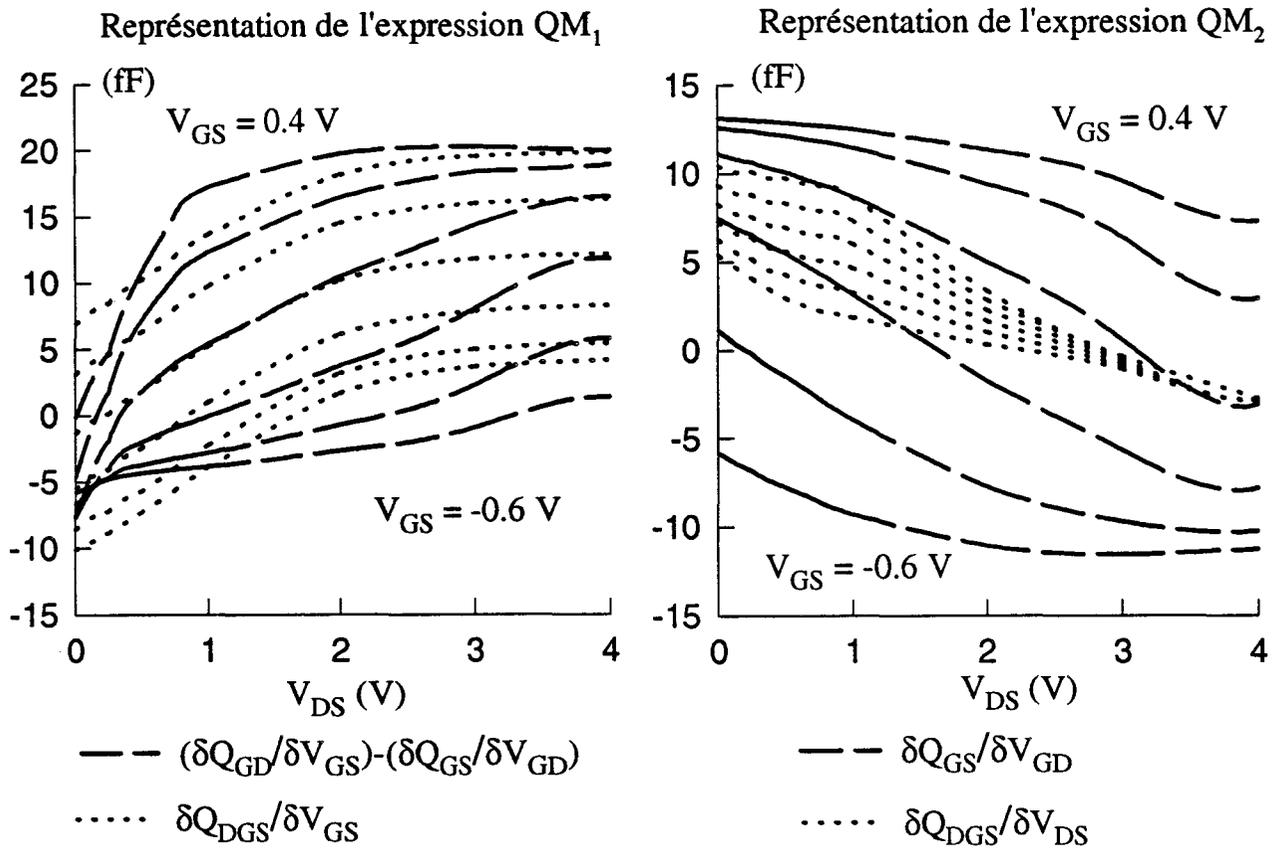


Fig. III-24a : Comparaison des expressions qui simulent les dérivées de la charge Q_{DGS} du transistor TA33420 par rapport aux tensions V_{GS} et V_{DS} .

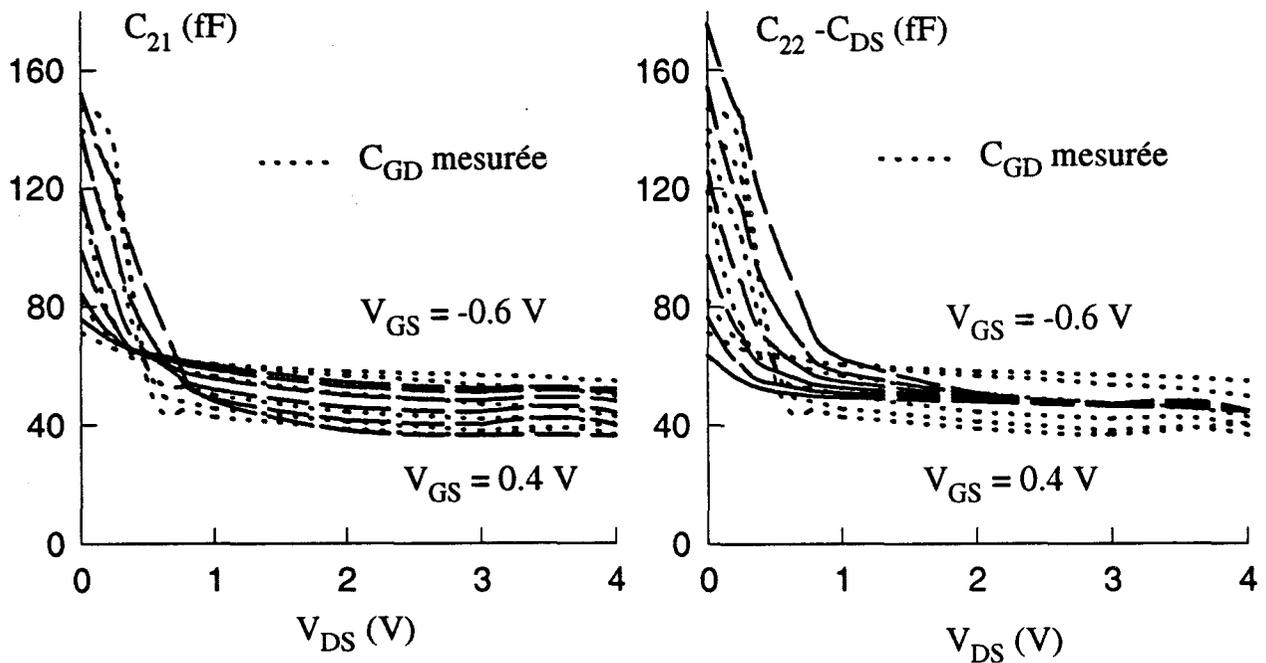


Fig. III-24b : Evolutions de la capacité C_{GD} mesurée et des capacités C_{21} et $C_{22} - C_{DS}$ du transistor TA33420 après la prise en compte de la charge Q_{DGS} dans notre modèle non-linéaire.

La détermination des évolutions de la charge Q_{DGS} en fonction de la polarisation passe par la réalisation des conditions issues de la relation E :

$$\begin{cases} \frac{\partial Q_{DGS}}{\partial V_{GS}} = \frac{\partial Q_{GD}}{\partial V_{GS}} - \frac{\partial Q_{GS}}{\partial V_{GD}} & (QM_1) \\ \frac{\partial Q_{DGS}}{\partial V_{DS}} = \frac{\partial Q_{GS}}{\partial V_{GD}} & (QM_2) \end{cases}$$

Les évolutions des charges Q_{GD} et Q_{GS} étant connues, il convient de s'intéresser maintenant à leurs dérivées en fonction de V_{GS} et V_{GD} .

Les évolutions avec V_{DS} des seconds membres des relations ci-dessus sont représentées sur la figure III-24a et III-25a respectivement pour le transistor Thomson et le DHS 689. Une simple comparaison entre ces deux figures met en évidence qu'à un type de transistor correspond une évolution particulière de la dérivée des charges : une modélisation spécifique à chaque famille de composants est donc nécessaire.

La charge Q_{DGS} a été introduite afin d'obtenir une égalité entre les capacités C_{12} , C_{21} et $C_{22}-C_{DS}$. La détermination de cette charge, qui doit satisfaire le système d'équations QM_i , s'avère très délicate à obtenir numériquement. Nous avons choisi de donner une priorité à la réalisation de la première égalité : en effet, cette équation assure l'égalité de C_{12} avec C_{21} ce qui équilibre du point de vue circuit passif le transfert énergétique entrée-sortie du modèle non-linéaire.

Compte tenu de ces différentes remarques les fonctions que nous proposons pour décrire les évolutions de Q_{DGS} sont :

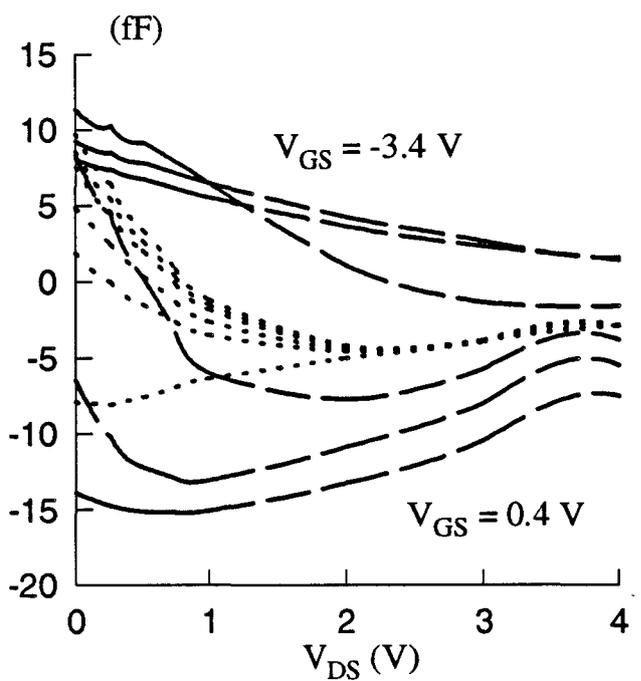
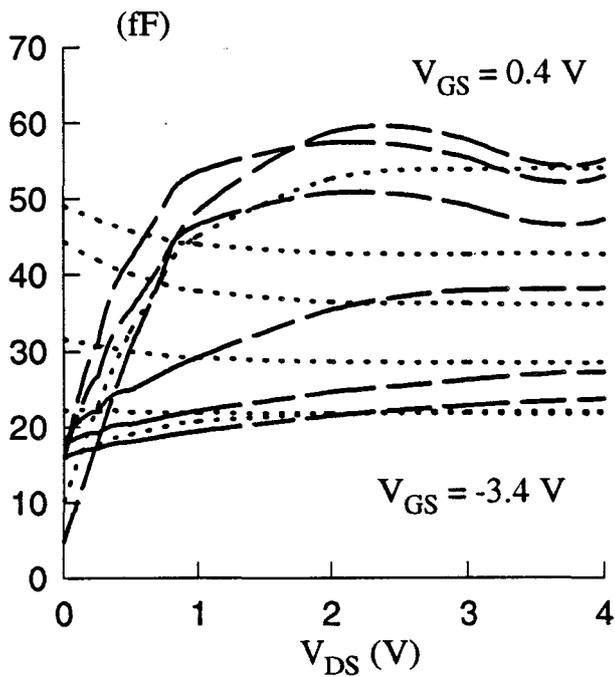
- pour le transistor Thomson TA33420 :

$$Q_{DGS} = F_1(V_{GS}) + F_2(V_{DS}) + C_f \cdot \ln[\cosh(S_g V_{DS} + a_0 + a_1 \cdot V_{GS})]$$

avec $F_1(V_{GS}) = B_0 \cdot V_{GS} + (b_0 \cdot V_{GS} + b_1 \cdot V_{GS}^2 + \dots + b_4 V_{GS}^5) \cdot \text{Step}(V_{GS} + V_P)$

Représentation de l'expression QM_1

Représentation de l'expression QM_2



$$(\delta Q_{GD}/\delta V_{GS}) - (\delta Q_{GS}/\delta V_{GD})$$

$$\delta Q_{DGS}/\delta V_{GS}$$

$$\delta Q_{GS}/\delta V_{GD}$$

$$\delta Q_{DGS}/\delta V_{DS}$$

Fig. III-25a : Comparaison des expressions qui simulent les dérivées de la charge Q_{DGS} du transistor DHS 689 par rapport aux tensions V_{GS} et V_{DS} .

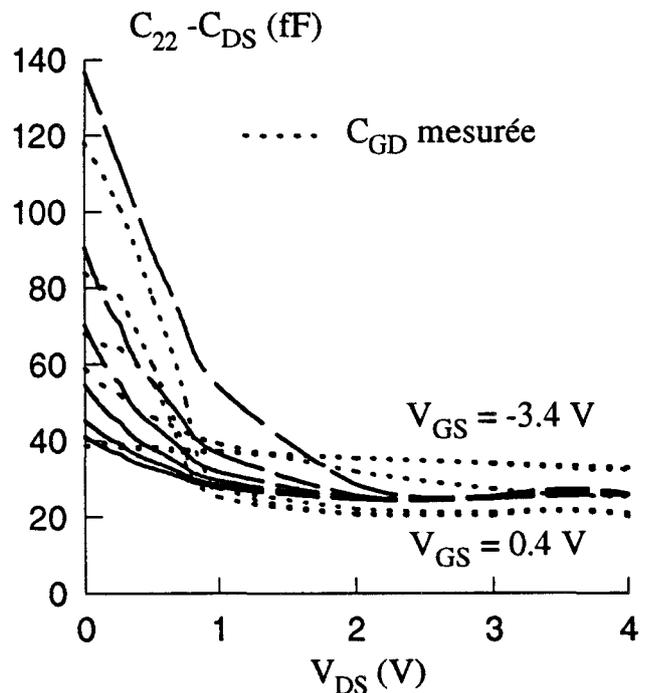
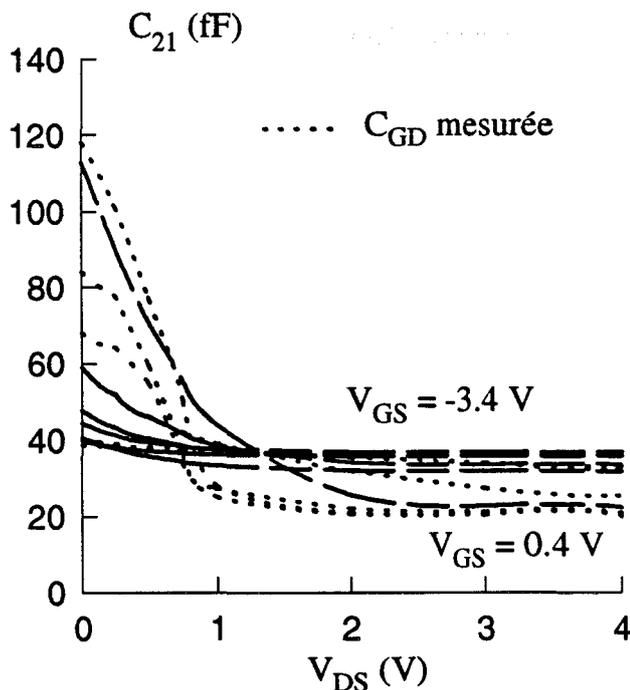


Fig. III-25b : Evolutions de la capacité C_{GD} mesurée et des capacités C_{21} et $C_{22} - C_{DS}$ du DHS 689 ($2 \times 50 \mu\text{m}$) après la prise en compte de la charge Q_{DGS} dans notre modèle non-linéaire.

$$\text{et } F_2(V_{DS}) = C_0 \cdot V_{DS} + (c_0 \cdot V_{DS} + c_1 \cdot V_{DS}^2 + \dots + c_4 V_{DS}^5) \cdot \text{Step}(V_{DS_{\max}} - V_{DS})$$

- pour le composant DHS 689

$Q_{DGS} = G_1(V_{GS}) + G_2(V_{DS}) + G_3(V_{GS}) \cdot \tanh(S_g V_{DS} + \Delta)$ où les fonctions G_1 et G_3 possèdent la même forme que la fonction F_1 ; quant à G_2 , elle est de même nature que F_2 .

Les valeurs des différents coefficients sont obtenues par optimisation avec le logiciel Sigma Plot. Les évolutions des capacités C_{21} et $C_{22}-C_{DS}$, déduites des évolutions de Q_{DGS} pour les deux types d'échantillons, sont représentées sur les figures **III-24b** et **III-25b**.

Ces deux figures montrent que les évolutions expérimentales de l'élément capacitif C_{21} sont relativement bien simulées par la modélisation que nous avons mise au point.

Comme signalé précédemment, l'hypothèse simplificatrice effectuée sur le système d'équations QM_i fait que les évolutions expérimentales de $C_{22}-C_{DS}$ ne sont pas très correctement simulées. Cependant l'effet non-linéaire principal de $C_{22}-C_{DS}$ semble relativement bien modélisé : cet effet est la diminution de la valeur de $C_{22}-C_{DS}$ lorsque la tension drain-source V_{DS} croît.

Dans le simulateur MDS, le modèle de charge non-linéaire Q_{DGS} est introduit dans le schéma équivalent grand signal du TEC par l'intermédiaire d'une SDD (« Symbolic Defined Device »). Cet artifice permet de définir un composant par l'équation du courant qui le parcourt exprimée en fonction de diverses grandeurs. Une illustration de l'usage d'une SDD est présentée sur la figure **III-26**.

$$\text{EQUATION } Q_{ds} = F1(_V1) + F2(_V2) + F3(_V1) * \text{TANH}(Sg*_v2 + Del)$$

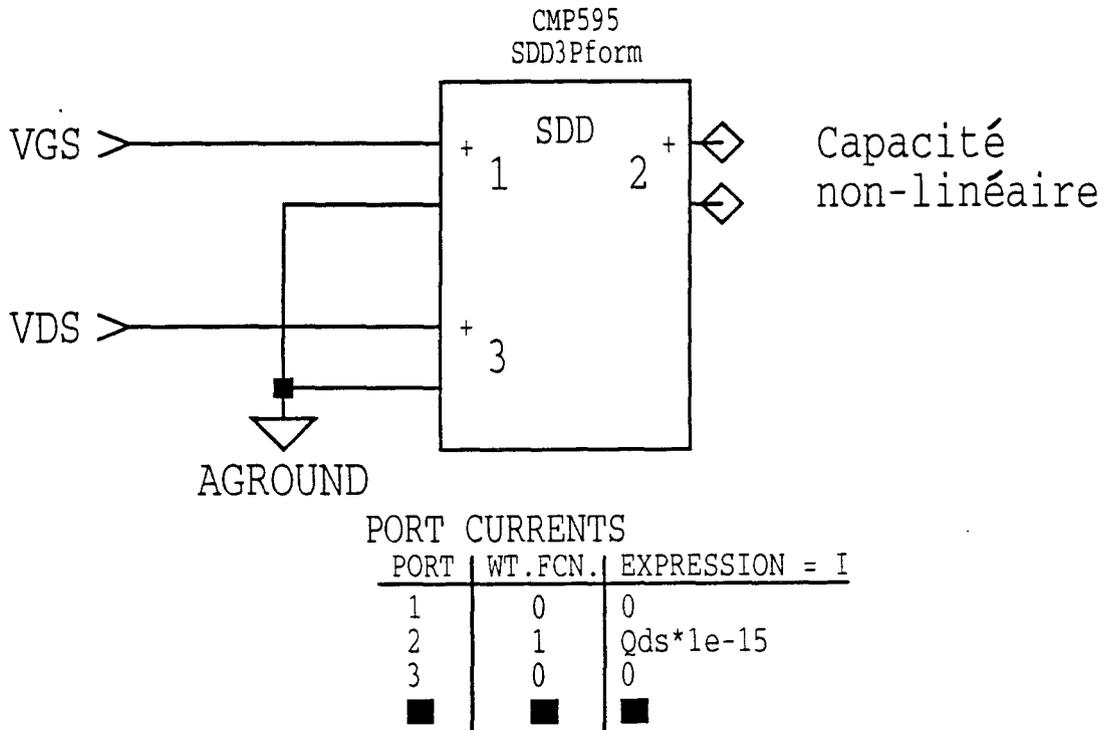


Figure III-26 : "Symbolically Defined Device" représentant une capacité qui dépend de deux variables.

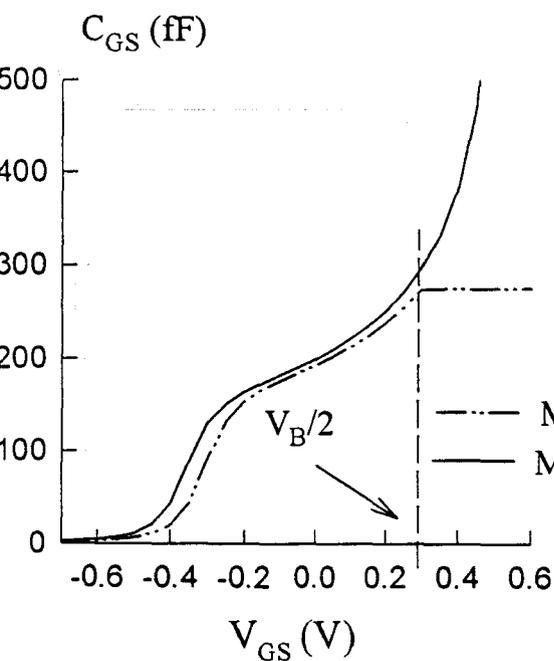


Figure III-27 : Evolutions de la capacité C_{GS} du modèle théorique de Statz et du modèle de Statz implanté sur MDS.

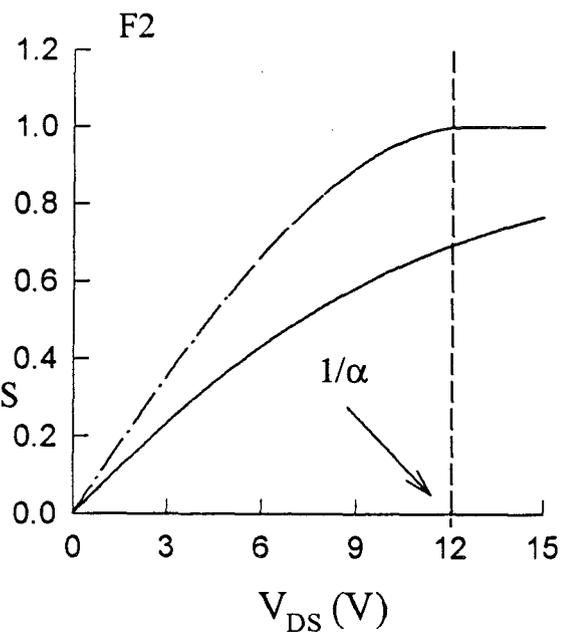


Figure III-28 : Evolutions de la fonction F_2 du modèle théorique de Statz et du modèle de Statz implanté sur MDS.

b2-2) Modèle de Statz.

L' autre modélisation possible des capacités non-linéaires C_{GS} et C_{GD} est disponible dans le simulateur MDS. Elle est basée sur le modèle de Statz [-3-] dans lequel les évolutions des capacités avec la polarisation sont exprimées comme suit :

$$C_{GS} = \frac{C_{GS_0}}{\sqrt{1 - V_{new} / V_B}} \cdot \frac{1}{4} \cdot [1 + F_1] \cdot [1 + F_2] + \frac{C_{GD_0}}{2} \cdot [1 - F_2]$$

$$C_{GD} = \frac{C_{GS_0}}{\sqrt{1 - V_{new} / V_B}} \cdot \frac{1}{4} \cdot [1 + F_1] \cdot [1 - F_2] + \frac{C_{GD_0}}{2} \cdot [1 + F_2]$$

où

$$F_1 = \frac{V_{EFF1} - V_T}{\sqrt{(V_{EFF1} - V_T)^2 + \delta^2}}$$

$$F_2 = \frac{V_{GS} - V_{GD}}{\sqrt{(V_{GS} - V_{GD})^2 + (1/\alpha)^2}}$$

$$V_{new} = \frac{1}{2} \left(V_{EFF1} + V_T + \sqrt{(V_{EFF1} - V_T)^2 + \delta^2} \right)$$

La tension V_{EFF1} étant définie par l'expression :

$$V_{EFF1} = \frac{1}{2} \left(V_{GS} + V_{GD} + \sqrt{(V_{GS} - V_{GD})^2 + (1/\alpha)^2} \right)$$

Une application de ces relations à la modélisation de la capacité C_{GS} est représentée sur la figure III-27. Un défaut spécifique à ce type de modèle apparaît clairement : la capacité C_{GS} tend vers une valeur nulle lorsque la tension grille-source devient très inférieure à la tension de pincement du canal. Pour pallier ce défaut nous avons placé en parallèle sur C_{GS} une autre capacité C_{GSb} qui a pour rôle la modélisation de la capacité de bord de la zone désertée côté grille.

La détermination des coefficients des expressions ci-dessus n'est pas immédiate et une méthode numérique d'optimisation avec le logiciel Sigma Plot est effectuée. Les simulations réalisées avec les valeurs de ces coefficients n'ont pas

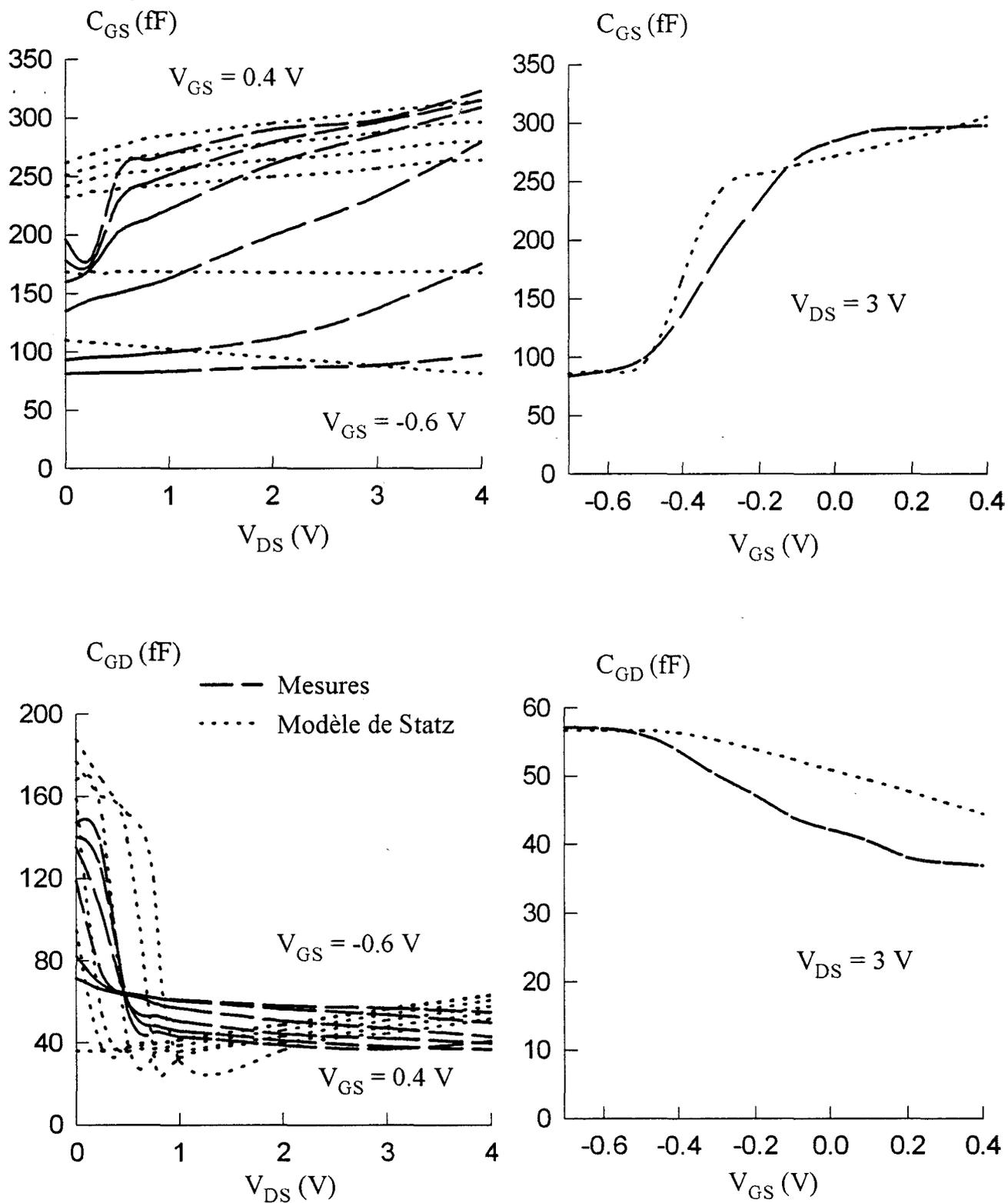


Figure III-29 : Evolutions des capacités C_{GS} et C_{GD} du TA33420 mesurées et simulées par le modèle de Statz.

donné de résultats satisfaisants. Une comparaison entre le modèle de Statz théorique et celui implanté dans le logiciel MDS a donc été entreprise et, comme le montre la figure III-27, les résultats obtenus ne sont pas identiques. Une tentative d'explication de ces écarts est réalisée avec une comparaison plus fine entre les simulations d'un même modèle. Ce procédé nous a permis de dégager les constatations suivantes :

- dans le logiciel MDS une condition supplémentaire complète les formulations précédentes [-3-] : elle a pour rôle d'éviter une éventuelle divergence du modèle lorsque la tension V_{NEW} devient supérieure à V_B . Lorsque la tension de grille dépasse $V_{B/2}$ les capacités C_{GS} et C_{GD} ont pour butées les valeurs calculées à $V_{B/2}$ (figure III-27).

- sur la figure III-28, un écart important apparaît entre les simulations de la fonction F_2 . Si globalement la fonction F_2 simulée sur MDS possède une allure semblable à celle calculée à partir des expressions théoriques, la première atteint plus rapidement 1 quand la tension V_{DS} s'approche de la valeur de $1/\alpha$.

Compte tenu de toutes ces remarques il apparaît que le modèle de Statz mis en oeuvre dans MDS ne possède pas exactement la même formulation que celle du modèle théorique. En conséquence les paramètres utiles à MDS (C_{GS0} , C_{GD0} , δ , α , V_T et V_B) ne peuvent pas être obtenus avec le logiciel Sigma Plot. Les valeurs des différents coefficients qui définissent le modèle sont néanmoins obtenues par une méthode de tâtonnement utilisant des simulations successives.

La figure III-29 présente à titre comparatif les évolutions expérimentales et simulées avec le modèle de Statz des éléments capacitifs. Dans la zone de saturation les capacités modélisées possèdent des évolutions assez semblables à celles relevées expérimentalement. En revanche, pour les tensions drain-source plus petites le modèle de Statz semble moins précis que la modélisation mise au point à partir de Scheinberg et Chisholm (figure III-21).

Une remarque, analogue à celle faite lors de la modélisation décrite dans la partie précédente, peut être effectuée ; elle concerne les parties capacitives des

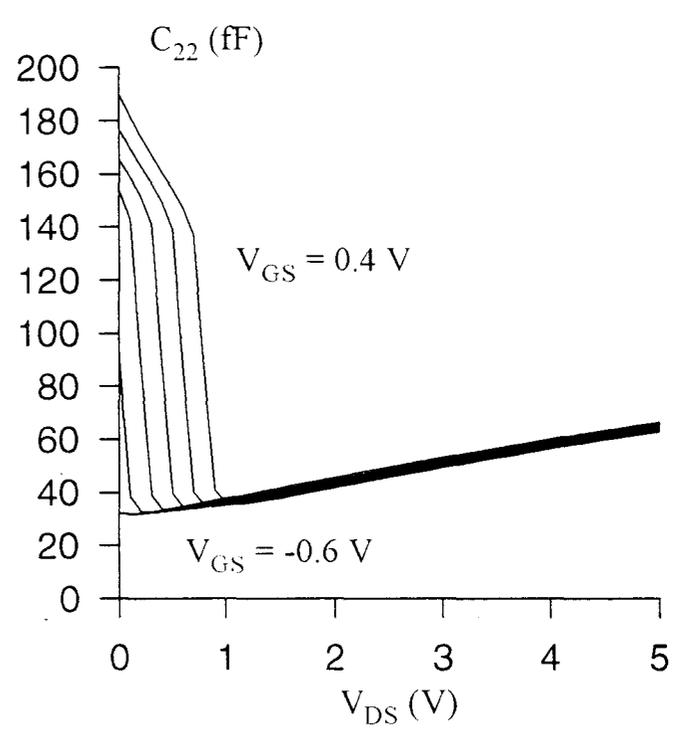
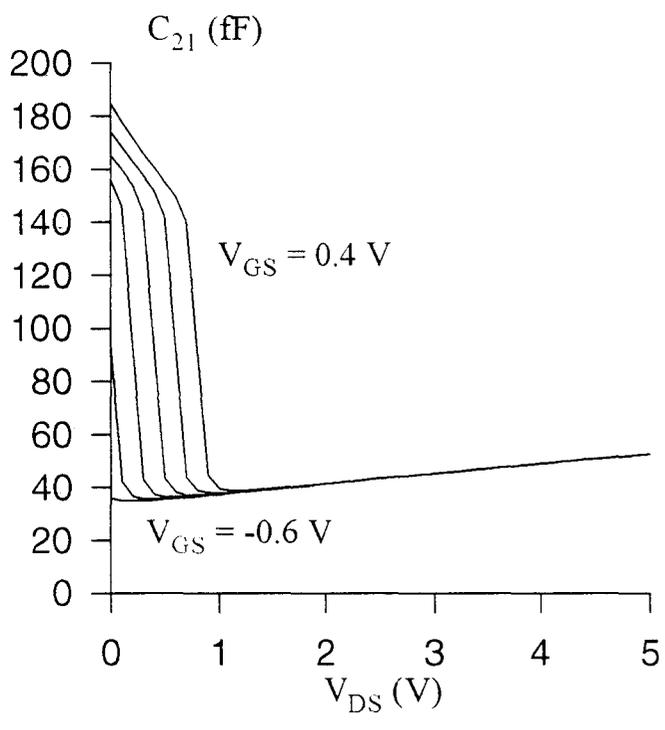


Figure III-30 : Evolutions des capacités C_{21} et C_{22} du TA33420 simulées par le modèle de Statz.

paramètres Y_{21} et Y_{22} (figure III-30) qui sont différentes de la capacité C_{12} théoriquement équivalente à C_{GD} .

c) Conclusion.

Dans ce chapitre, nous avons présenté des modèles de capacités non-linéaires à une variable et à deux variables.

Outre les deux modèles pré définis dans le simulateur MDS : modèle de capacité de la jonction Schottky et modèle de Statz, deux modèles originaux ont été proposé :

- un modèle à une variable où la charge est simulée par une expression polynomiale fonction de la tension à ces bornes.

- un modèle à deux variables dans lequel les équations des charges $Q_{GS}(V_{GS}, V_{GD})$ et $Q_{GD}(V_{GS}, V_{GD})$ sont déduites des travaux de S.Scheinberg. Pour ce modèle nous avons introduit une charge additionnelle Q_{DGS} pour permettre d'obtenir une correspondance entre le schéma grand signal non-linéaire et le schéma équivalent intrinsèque du TEC.

Dans la partie suivante, où une étude comparative des modélisation grand signal est entreprise, les différents modèles de capacités sont utilisés pour simuler le fonctionnement du transistor en amplificateur de puissance.

6) Conclusion.

Après avoir décrit les principales non-linéarités du transistor à effet de champ, que sont les sources de courant I_{DS} , I_{GS} et I_{GD} et les capacités C_{GS} et C_{GD} , nous avons présenté leurs différentes modélisations possibles. Ces dernières sont directement implantables sur le logiciel de CAO MDS de Hewlett-Packard en vue des simulations numériques.

Compte tenu de la relative insuffisance de ces modèles pour simuler correctement la transconductance des TECs, nous avons bâti une modélisation originale du courant drain à partir de l'intégration du g_m qui constitue la caractéristique principale des composants actifs hyperfréquence.

Pour améliorer de façon significative la modélisation des capacités C_{GS} et C_{GD} en fonction des tensions de grille et de drain, nous avons proposé un modèle basé sur la définition d'expressions analytiques originales des charges Q_{GS} et Q_{GD} en fonction des tensions V_{GS} et V_{GD} . Pour obtenir une quasi-équivalence entre le schéma électrique petit signal du TEC et notre modèle, il est indispensable d'introduire une charge additionnelle qui est fonction des tensions V_{GS} et V_{DS} ; nous avons opté pour l'introduction d'une charge Q_{DGS} au niveau du composant intrinsèque. Les éléments capacitifs simulés dans ces conditions présentent des évolutions avec les tensions V_{GS} et V_{DS} très proches de celles obtenues expérimentalement.

Dans la partie suivante, nous simulons sur le logiciel MDS le fonctionnement du transistor en amplificateur classe A et classe B. Les résultats de simulations obtenus sont alors comparés à ceux relevés lors des mesures de puissance effectuées sur un banc à charge active.

BIBLIOGRAPHIE PARTIE III

- [-1-] W.R.CURTICE.**
"A MESFET model for use in the design of GaAs integrated circuits"
IEEE Trans. Microwave Theory Tech., vol.MTT-28, n°5, May 1980, pp 448-456.
- [-2-] W.R.CURTICE and M.ETTENBERG.**
"A nonlinear GaAs FET model for use in the design of output circuits for power amplifiers"
IEEE Trans. Microwave Theory Tech., vol MTT-33, Dec. 1985, pp 1383-1394.
- [-3-] H.STATZ, P.NEWMAN, I.W.SMITH, R.A.PUCCEL, H.A.HAUS.**
"GaAs FET device and circuit simulation in Spice"
IEEE Trans. Electron Devices, vol.ED-34, n°2, February 1987, pp 160-168.
- [-4-] A.MATERKA and T.KACPRZAK.**
"Computer Calculation of large-signal GaAs FET amplifiers characteristics"
IEEE Trans. Microwave Theory Tech., vol.MTT-33, n°2, Feb. 1985, pp 129-135.
- [-5-] Y.TAJIMA, B.WRONA, K.MISHIMA.**
"GaAs FET large-signal model and its application to circuit designs"
IEEE Trans. Electron Devices, vol.ED-28, February 1985, pp 171-175.
- [-6-] I.LANGELOV, H.ZIRIAN, N.RORSMAN.**
"A new empirical nonlinear model for HEMT devices"
IEEE MTT-S Digest 1992, pp 1583-1586.
- [-7-] V.D.HWANG, Y.SHIH, H.MINH LE, T.ITOH.**
"Nonlinear modeling and verification of MMIC amplifiers using the Waveform-Balance method"
IEEE Trans. Microwave Theory Tech., vol.MTT-37, Dec. 1985, pp 2125-2132.
- [-8-] N.SCHEINBERG and E.CHISHOLM.**
"A capacitance model for GaAs MESFET's"
IEEE J. Solid-State Circuits, vol.26, n°10, Oct. 1991, pp 1467-1470.

CHAPITRE IV

SIMULATION ET VALIDATION EXPERIMENTALE DU MODELE NON-LINEAIRE.

1) Introduction

Après avoir, dans la partie précédente, décrit et modélisé les principales non-linéarités du transistor à effet de champ, des simulations du comportement du composant en amplificateur classes A et B sont entreprises sur le logiciel de CAO MDS.

Dans un premier temps, nous étudions l'influence des différentes modélisations des non-linéarités du TEC sur les résultats de simulations de l'étage amplificateur. Ces nombreuses simulations nous permettent alors de déterminer les modèles les plus adaptés à simuler le composant en fonctionnement grand signal.

Ensuite, dans un deuxième temps, nous comparons les résultats des simulations obtenus et les mesures de puissance effectuées sur un banc à charge active. Cette étude comparative permet alors de déduire le modèle non-linéaire qui semble le plus apte à simuler le comportement du transistor en amplificateur classe A et classe B.

Avant de présenter les résultats des simulations du TEC en fonctionnement amplificateur, il convient au préalable de décrire le circuit de simulation utilisé pour notre étude.

2) Circuit de simulation.

Pour étudier l'influence des non-linéarités du transistor sur ses performances et comparer les différents modèles utilisés en simulation, le composant est inséré dans le circuit de simulation représenté sur la figure IV-1.

Ce circuit schématise un étage amplificateur idéal : il est essentiellement constitué des éléments suivants :

- deux tés de polarisation qui assurent l'alimentation continue du composant,
- un générateur de puissance d'entrée dont l'impédance interne $R_{GEN} + j.X_{GEN}$ peut être ajustée,
- une charge qui est composée d'une résistance R_{CH} et d'une réactance X_{CH} .

Pour obtenir le maximum de puissance dans la charge R_{CH} , le transistor est adapté en entrée et en sortie. Les valeurs attribuées aux éléments adaptateurs (R_{GEN} , X_{GEN} , R_{CH} et X_{CH}) sont déterminées par une procédure manuelle dont l'organigramme est schématisé sur la figure IV-2.

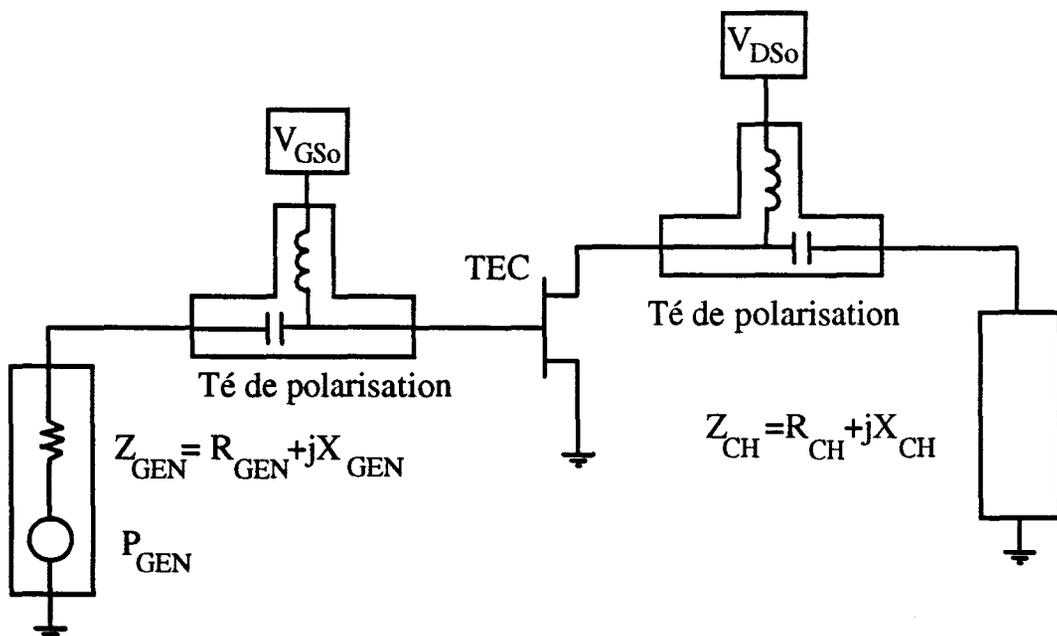


Figure IV-1 : Circuit de simulation utilisé.

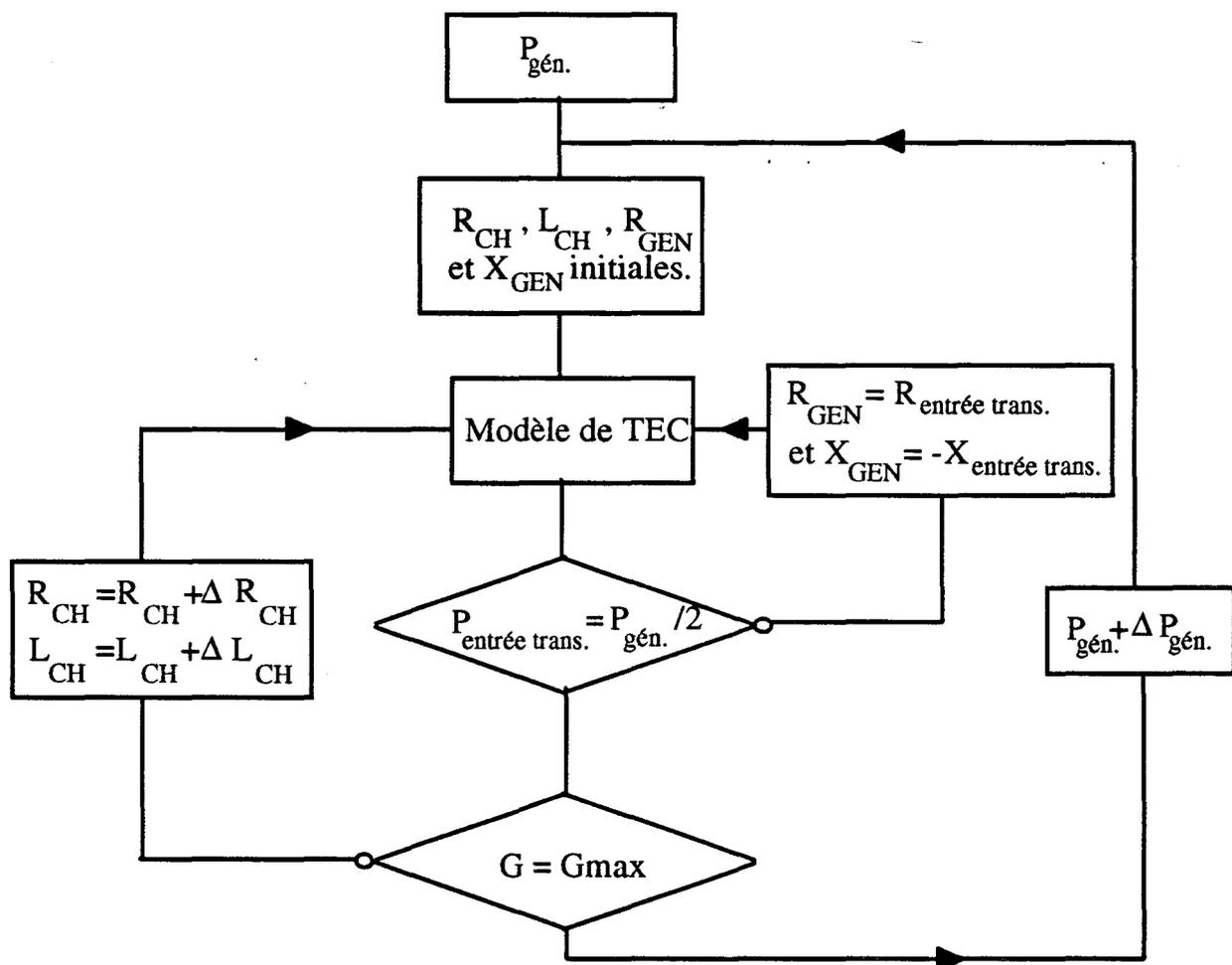


Figure IV-2.: Organigramme utilisé pour déterminer les éléments adaptateurs.

Pour une charge donnée et un niveau de puissance fixé au niveau du générateur, un maximum de puissance est transféré sur l'entrée du transistor si les conditions classiques qui définissent l'adaptation sont remplies ($R_{GEN} = R_{ent. trans.}$ et $X_{GEN} = -X_{ent. trans.}$). Après chaque simulation effectuée avec le modèle de TEC, de nouvelles valeurs sont attribuées à l'impédance interne du générateur. Cette opération est répétée typiquement 2 ou 3 fois jusqu'à ce que la condition d'adaptation soit réalisée ($P_{entrée trans.} = P_{GEN}/2$).

La détermination de l'impédance de charge optimale (R_{CH}, L_{CH}), qui procure un gain maximum à l'étage amplificateur, est plus délicate. De manière générale, une

dizaine d'itérations est nécessaire pour obtenir une valeur d'impédance de charge correcte.

Pour chaque niveau de puissance d'entrée l'adaptation entrée-sortie d'un étage amplificateur demande, sur une station Hewlett-Packard 715, un temps calcul de l'ordre de 5 à 10 minutes.

Avec le logiciel MDS, l'adaptation peut également être effectuée à l'aide d'un optimiseur non-linéaire. Ce procédé d'optimisation automatique n'a pas été retenu dans cette étude pour les raisons suivantes :

- l'allongement considérable des temps de calcul. En effet deux types d'optimisations sont indispensables pour aboutir au résultat : un tirage aléatoire des valeurs des impédances de charge et du générateur suivi d'une procédure qui utilise la méthode du gradient. Le premier type d'optimisation évite aux résultats d'être étroitement liés aux valeurs initialement introduites (valeurs indispensables au bon fonctionnement du programme). La méthode du gradient, consécutive à cette première étape, permet d'affiner les valeurs d'impédances obtenues.

- lorsque le niveau de puissance devient important et que les expressions analytiques qui décrivent les non-linéarités du TEC sont très complexes, l'optimisation non-linéaire des éléments adaptateurs ne donne pas toujours un résultat stable.

Notre méthode manuelle peut paraître fastidieuse puisqu'elle demande une participation active de l'utilisateur, mais elle a toujours donné d'excellents résultats. Quel que soit le niveau de puissance appliqué au TEC et quel que soit le niveau de complexité des expressions analytiques qui décrivent les non-linéarités du composant, des valeurs optimales de la charge et de l'impédance interne du générateur sont obtenues. Ces impédances permettent de simuler le comportement des TECs dans des conditions voisines de leurs utilisations.

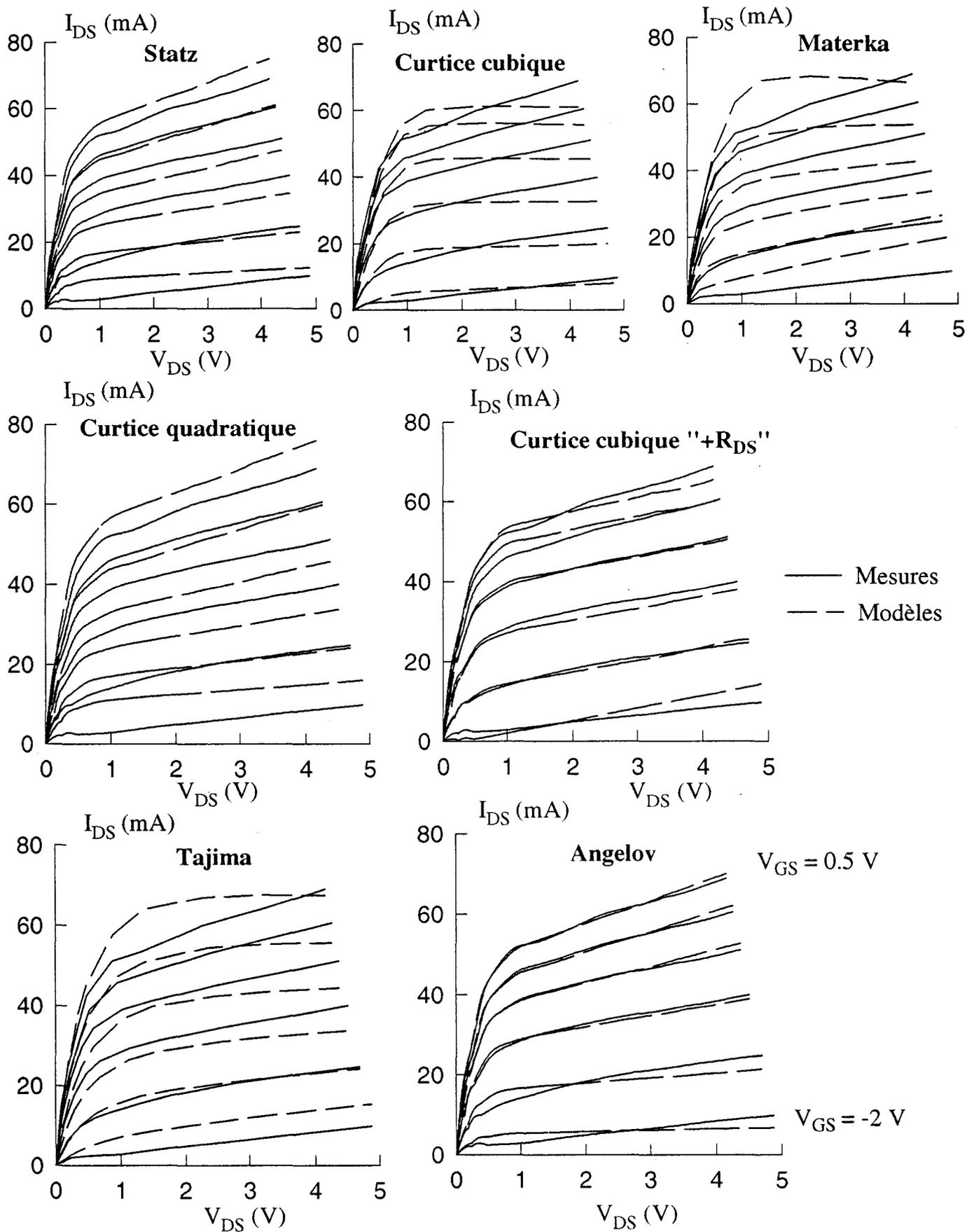


Figure IV-3 : Courants impulsionnels de drain du DHS 689 ($2 \times 75 \mu\text{m}$) mesurés à $V_{DS0} = 3 \text{ V}$ et $V_{GS0} = -1.5 \text{ V}$ (classe A) et simulés par différents modèles.

3) Etude comparative des différents modèles.

Dans le chapitre précédent, les principales non-linéarités du TEC (I_{DS} , I_{GD} , I_{GS} , C_{GS} et C_{GD}) ont été simulées avec les modèles disponibles dans le logiciel MDS (Curtice cubique, Statz, Tajima, ...), et aussi avec notre modèle original où la source de courant I_{DS} est obtenue par intégration de la transconductance hyperfréquence et où les capacités C_{GS} et C_{GD} sont modélisées par des expressions analytiques spécifiques.

Dans ce qui suit des simulations de transistors, adaptés pour des régimes grand signal classe A et classe B, sont effectuées sur le logiciel de CAO ; elles permettent d'étudier l'influence des non-linéarités du composant et de comparer les différents modèles de simulation.

a) Influence de la modélisation de la source de courant I_{DS} .

Dans cette étude, les évolutions des capacités C_{GS} et C_{GD} en fonction des différentes grandeurs électriques ne sont pas prises en considération. Les valeurs constantes de ces capacités sont celles déterminées en caractérisation hyperfréquence pour des tensions de drain et de grille qui correspondent à celles fixées en simulation.

Les sources de courant I_{GS} et I_{GD} sont respectivement simulées par un modèle de jonction Schottky et un modèle de jonction linéaire inverse.

Les transistors (Thomson TA33420, DHS 689 (2*50 μm) et (2*75 μm)) sont simulés en régime grand signal dans deux classes de fonctionnement. En classe A le courant de drain I_{DS0} qui assure la polarisation est fixé à une valeur proche de $I_{DSS}/2$; en classe B ce même courant est voisin de $I_{DSS}/10$. Les fréquences auxquelles s'effectuent les simulations sont choisies en fonction du composant étudié (33 GHz pour le TA33420 et 15 GHz pour les transistors DHS 689).

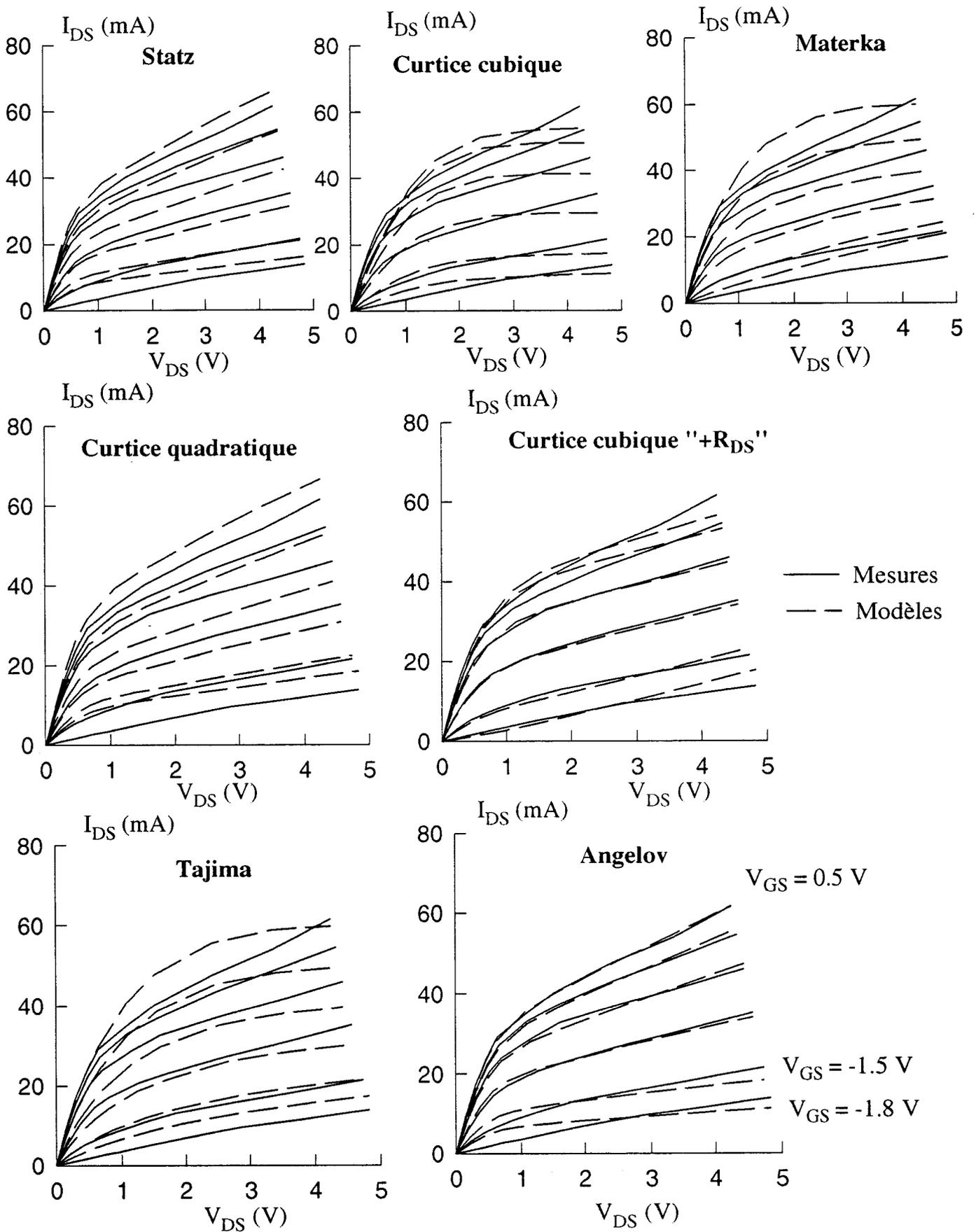


Figure IV-4 : Courants impulsionnels de drain du DHS 689 ($2 \times 75 \mu\text{m}$) mesurés à $V_{DS0} = 3 \text{ V}$ et $V_{GS0} = -2.3 \text{ V}$ (classe B) et simulés par différents modèles.

Nous avons réalisé la modélisation de la non-linéarité I_{DS} à partir de réseaux de caractéristiques impulsionnelles du courant drain pour les modèles offerts par MDS. Notre modèle original est le seul à ne pas utiliser ces réseaux impulsionnels puisqu'il repose sur l'intégration de la transconductance hyperfréquence.

Pour le transistor TA33420, les réseaux impulsionnels du courant drain, relevés pour les tensions de polarisation qui correspondent au fonctionnement classe A et classe B du composant, sont globalement très proches (fig. II-15). Un même réseau peut en conséquence servir de base à la modélisation de la source I_{DS} du transistor TA33420.

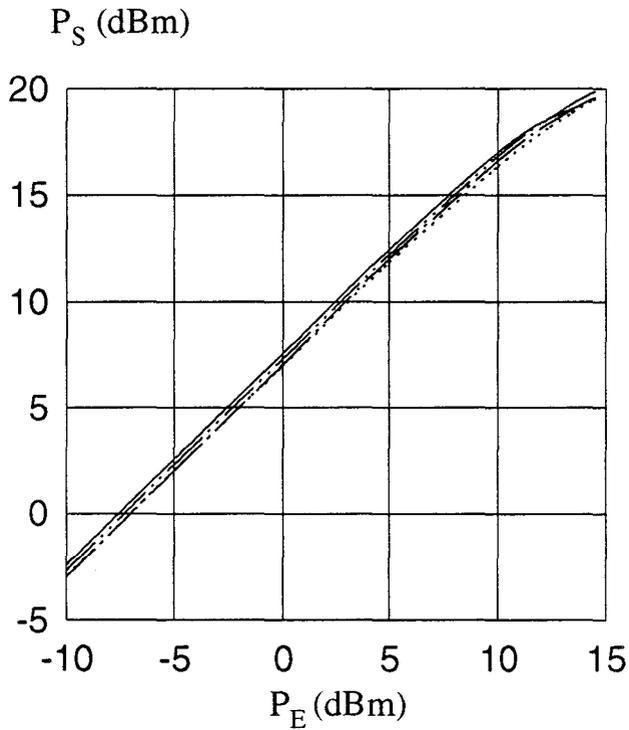
Par contre deux réseaux sont nécessaires pour simuler les fonctionnements des transistors DHS 689 en classe A et en classe B. Les figures IV-3 et IV-4 représentent les réseaux mesurés et simulés avec les différents modèles du transistor DHS 689 ($2 \times 75 \mu\text{m}$). Ces réseaux montrent que les courants impulsionnels de drain évoluent en fonction de la tension de polarisation grille-source (fig. II-16).

Cas du TA33420 :

Une simulation des performances en puissance est effectuée pour chaque modélisation du générateur de courant I_{DS} . A titre comparatif les différentes caractéristiques $P_S = f(P_E)$ sont représentées sur la figure IV-5. Les tracés de ces caractéristiques sont réalisés pour $V_{DS} = 3 \text{ V}$ dans les deux classes de fonctionnement étudiées, c'est à dire : pour $V_{GS} = 0.1 \text{ V}$ en classe A et $V_{GS} = -0.3 \text{ V}$ en classe B.

En fonctionnement classe A, seules les modélisations des générateurs I_{DS} de Materka et de Curtice cubique conduisent à des performances en puissance qui diffèrent des résultats obtenus avec les autres modélisations de I_{DS} :

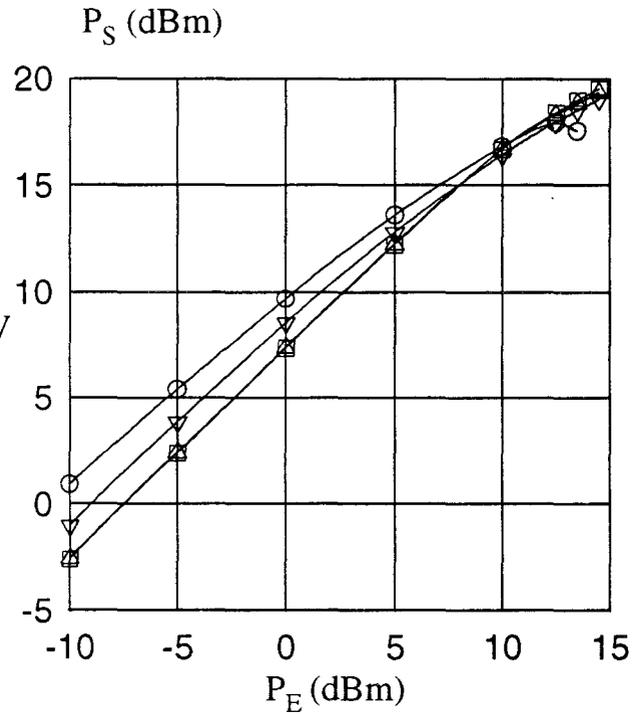
- à faible niveau de signal, le gain est respectivement de 9.5 et de 11 dB pour les modèles de Materka et de Curtice cubique. Il est proche de 7.5 dB pour tous les autres modèles.



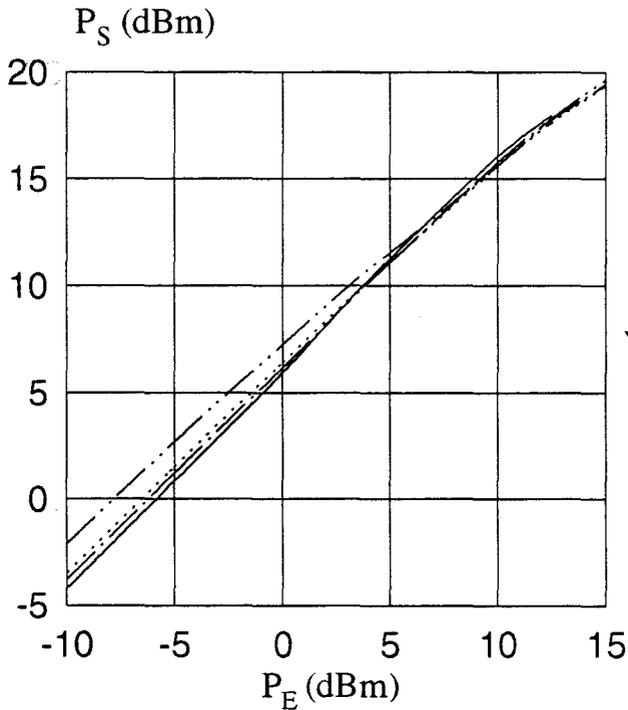
- Curtice cubique "+R_{DS}"
- .-.- Tajima
- .-.- Angelov
- Notre modèle

$V_{GS} = 0.1 \text{ V}$
Classe A

$V_{DS} = 3 \text{ V}$
 $F = 33 \text{ GHz}$



- Curtice cubique
- Curtice quadratique
- △— Statz
- ▽— Materka



$V_{GS} = -0.3 \text{ V}$
Classe B

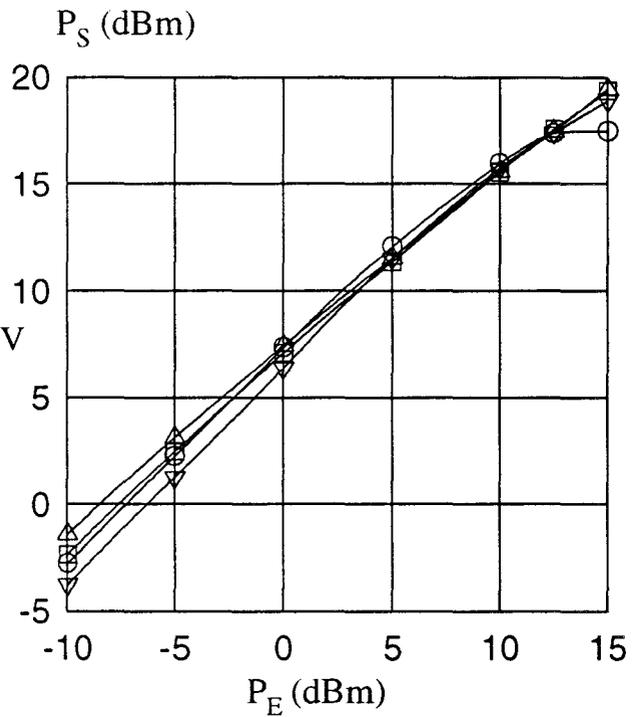


Figure IV-5 : Evolutions de la puissance de sortie du TA33420 simulé en classe A et en classe B ; le courant I_{DS} est modélisé par différentes expressions.

- généralement, à fort niveau de puissance, le décibel de compression est atteint pour une puissance d'entrée voisine de 12.5 dBm ; ce niveau de puissance se réduit respectivement à 4 dBm et 0 dBm pour les modèles de Materka et de Curtice cubique.

Les différences entre les résultats des simulations peuvent s'expliquer par le fait que les réseaux de caractéristiques $I_{DS}(V_{DS}, V_{GS})$ simulés par les modèles de Curtice cubique et de Materka diffèrent fortement de ceux obtenus avec les autres modèles (figure III-2). En effet, pour ces deux modèles particuliers, le courant I_{DS} atteint la région de saturation pour des tensions drain-source assez élevées (entre 1 et 2 Volts) et les pentes des caractéristiques sont faibles dans la région où se situe le point de polarisation en classe A ($V_{DS}=3$ V, $V_{GS}=0.1$ V).

Les cycles de charge, présentés sur la figure IV-6, permettent de mettre en évidence et d'analyser de façon plus concrète les écarts de comportement lorsque sa source I_{DS} est simulée avec les modèles de Materka, de Curtice cubique, les autres modèles (par exemple : Tajima) et notre modèle déduit de l'intégration de la transconductance hyperfréquence.

Les réseaux de caractéristiques $I_{DS}(V_{DS}, V_{GS})$ et les cycles de charges sont relevés au niveau du composant intrinsèque. La tension drain-source est prise aux bornes du générateur I_{DS} et le courant calculé en simulation représente le courant de conduction généré par la source I_{DS} .

Pour les faibles puissances d'entrée ($P_E = -5$ dBm), la forme géométrique des cycles de charges du transistor à effet de champ s'apparente à celle d'une ellipse. Dans le réseau des caractéristiques, la surface et l'inclinaison de cette quasi-ellipse dépendent très fortement de la modélisation choisie pour le générateur de courant I_{DS} .

L'inclinaison du cycle de charge est directement liée aux pentes des caractéristiques du courant I_{DS} dans la région où se déplace le point de fonctionnement : plus les pentes sont faibles et plus l'inclinaison du cycle de charge est faible.

Pour une excursion donnée du courant drain (ΔI_{DS}), l'excursion de tension drain-source ΔV_{DS} est d'autant plus importante que l'inclinaison du cycle de charge est faible dans le réseau $I_{DS}(V_{DS}, V_{GS})$. En simulation, dans la région proche du point de polarisation, la puissance fournie par un transistor est donc d'autant plus importante que les pentes des caractéristiques sont faibles.

Cette constatation permet de confirmer le fait que pour les faibles niveaux de puissance les gains de l'amplificateur simulé avec les modèles de Materka et de Curtice cubique sont plus importants que ceux obtenus avec les autres modèles (Fig. IV-5).

Pour une puissance d'entrée de 5 dBm, les formes et les inclinaisons des cycles de charges, calculées avec les modèles de Materka et Curtice cubique, sont assez différentes de celles obtenues pour le niveau de puissance d'entrée de -5 dBm. Ces modifications des cycles de charge sont induites par le fait que le point de fonctionnement, au cours d'une période du signal, traverse des zones non-linéaires des réseaux de caractéristiques simulés. Ces zones non-linéaires sont :

- le coude de saturation pour les faibles valeurs de la tension V_{DS}
- le pincement du canal pour des tensions V_{DS} plus élevées.

La plus grande verticalité du cycle de charge s'accompagne d'une compression de gain de l'amplificateur simulé. En effet, pour une excursion donnée du courant drain ΔI_{DS} , l'excursion de la tension drain-source ΔV_{DS} est d'autant plus faible que la pente moyenne du cycle de charge s'approche de la verticale ; en conséquence, la puissance fournie par le TEC (proportionnelle à $\Delta I_{DS} \cdot \Delta V_{DS}$) diminue.

En régime d'amplification classe A, les modèles de Materka et de Curtice cubique induisent un phénomène de compression du gain pour des niveaux de puissance inférieurs à ceux obtenus en simulation avec les autres modélisations du transistor.

Avec ces autres modèles, l'inclinaison du cycle de charge reste pratiquement inchangée lorsque la puissance d'entrée appliquée au transistor passe de -5 dBm à

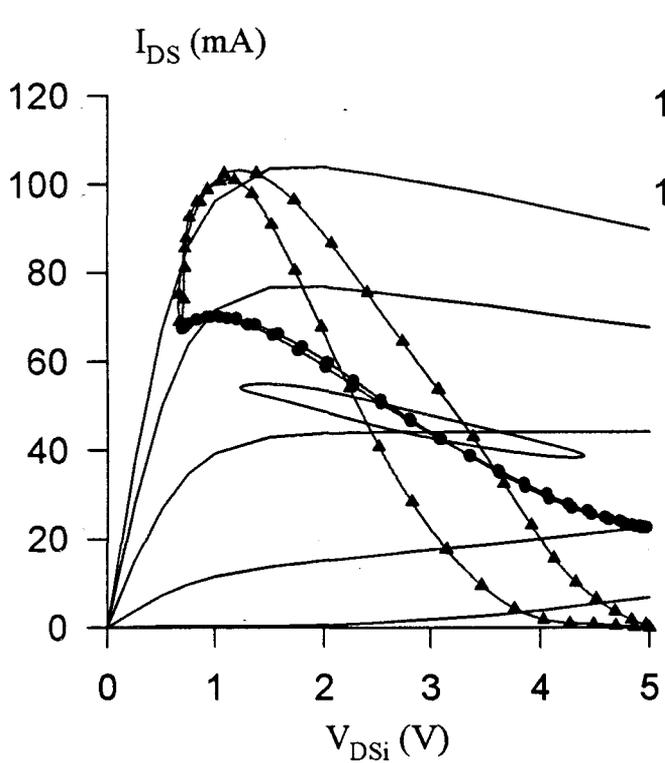


Fig. 6a : Modèle Curtice cubique

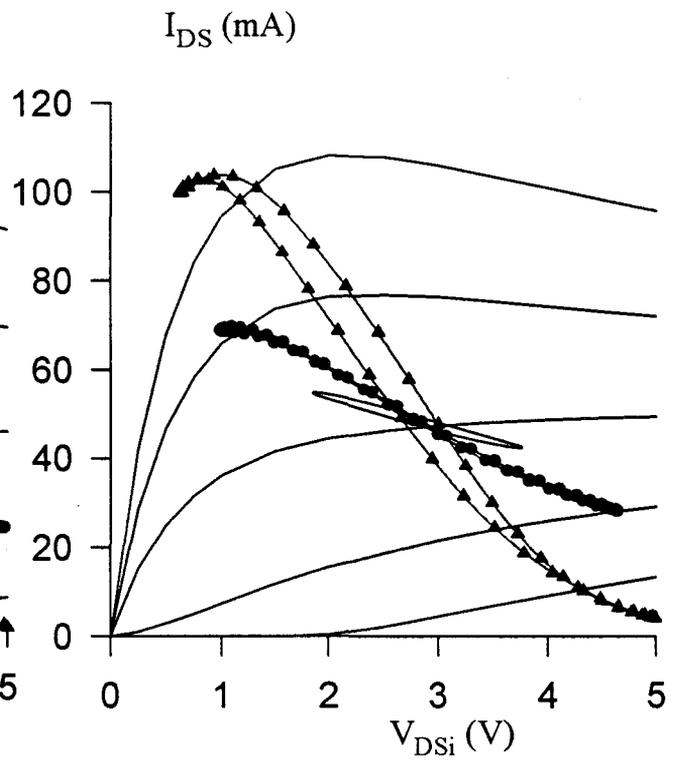


Fig. 6b : Modèle de Materka

- $P_E = -5 \text{ dBm}$
- $P_E = 5 \text{ dBm}$
- ▲ $P_E = 12.5 \text{ dBm}$

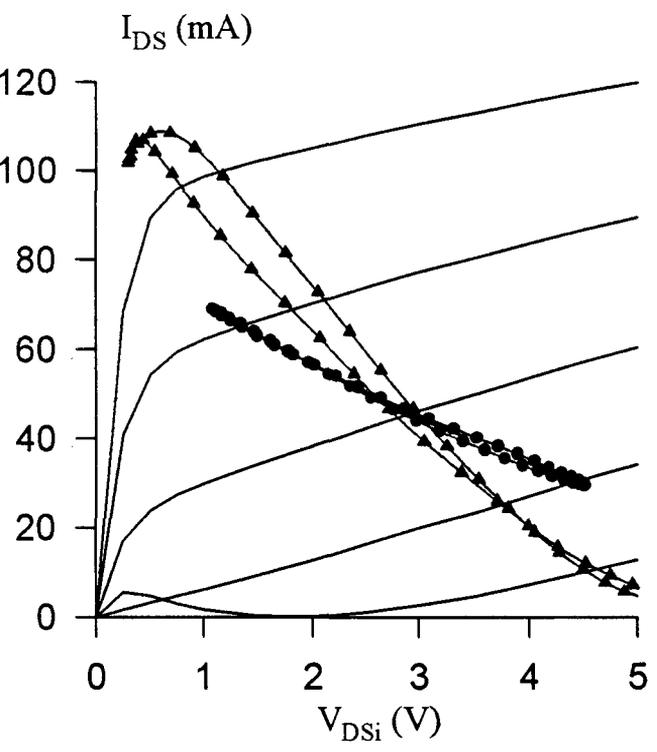


Fig. 6c : Modèle de Tajima

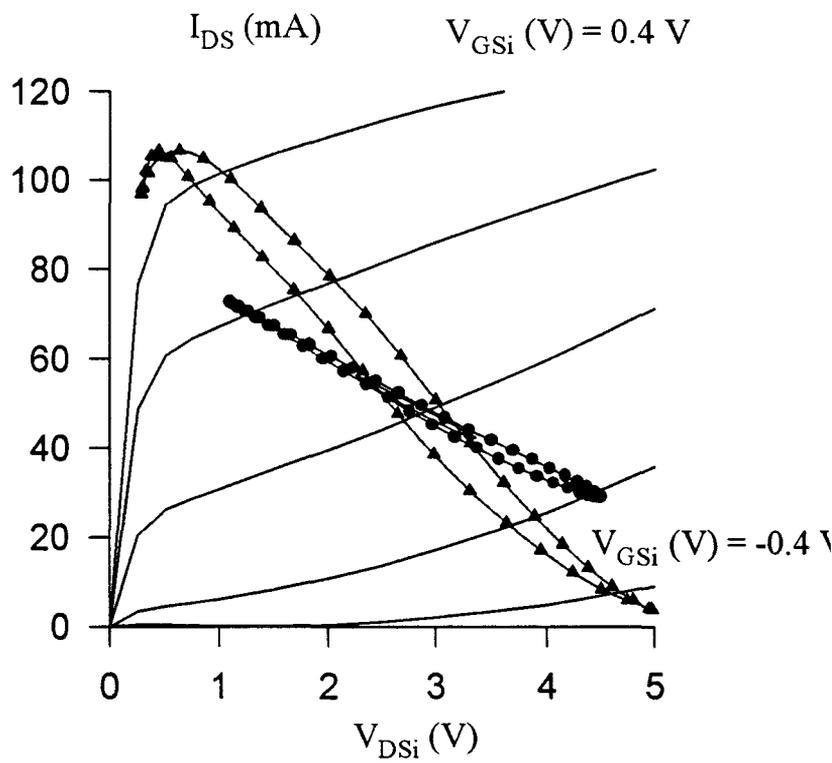


Fig. 6d : Notre modèle

Figure IV-6 : Cycles de charge du TA33420 simulé en classe A pour différents niveaux de puissance P_E .

5 dBm (fig. IV-6c et IV-6d) : l'étage amplificateur conserve une même valeur de gain. Par contre, pour un niveau de puissance d'entrée voisin de 12.5 dBm, la déformation observée sur les cycles de charge s'apparente à celle obtenue avec les modèles de Materka et de Curtice cubique pour une puissance d'entrée de 5 dBm : un phénomène de compression de gain apparaît.

Pour le niveau de puissance 12.5 dBm, la puissance maximale que peut délivrer l'amplificateur est quasiment atteinte pour les modèles de Materka et de Curtice cubique. En effet, les excursions des courants et des tensions de drain atteignent les limites des réseaux impulsions simulés (fig. IV-6a et IV-6b).

Comparées à la classe A, les réponses en puissance simulées en classe B ($V_{DS0} = 3 \text{ V}$, $V_{GS0} = -0.3 \text{ V}$) présentent des évolutions beaucoup plus diversifiées selon le modèle utilisé (fig. IV-5).

Les modèles de Curtice quadratique, Statz et Angelov ont comme particularité de donner un gain en petit signal classe B supérieur à celui obtenu en classe A. Ce résultat non conforme à la théorie est la conséquence d'une modélisation imprécise du réseau $I_{DS}(V_{DS}, V_{GS})$ dans la région proche du pincement (fig III-2). En conséquence, ces modèles semblent particulièrement inadaptés pour simuler le TA33420 dans un fonctionnement classe B.

Ces dernières remarques peuvent être vérifiées sur les cycles de charge représentés sur la figure IV-7.

A faible signal d'entrée ($P_E = -5 \text{ dBm}$), les caractéristiques du courant drain simulées par le modèle de Statz possèdent des pentes très faibles dans la région proche du point choisi pour obtenir un fonctionnement du type classe B (fig. IV-7a). Le gain de l'étage amplificateur est alors plus élevé que celui obtenu lorsque la source de courant I_{DS} est modélisée, par exemple avec le modèle de Tajima (fig. IV-7c). A ce niveau de puissance, les cycles de charge sont des ellipses incurvées de dimensions plus ou moins importantes.

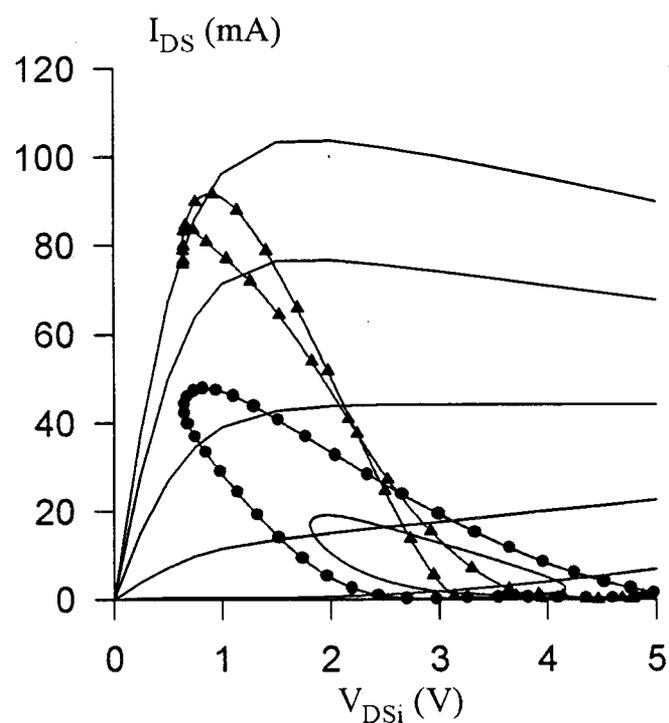


Fig. 7a : Modèle Curtice cubique

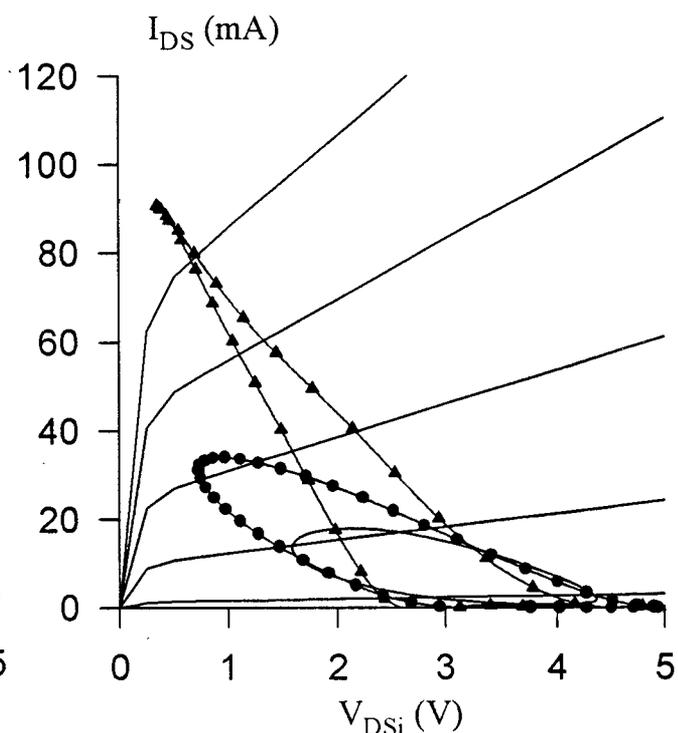


Fig. 7b : Modèle de Statz

- $P_E = -5 \text{ dBm}$
- $P_E = 5 \text{ dBm}$
- ▲— $P_E = 12.5 \text{ dBm}$

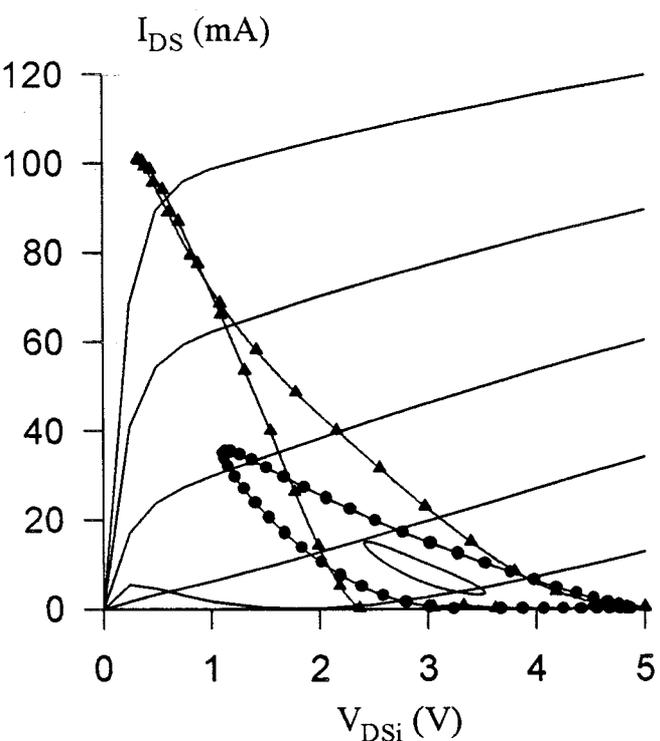


Fig. 7c : Modèle de Tajima

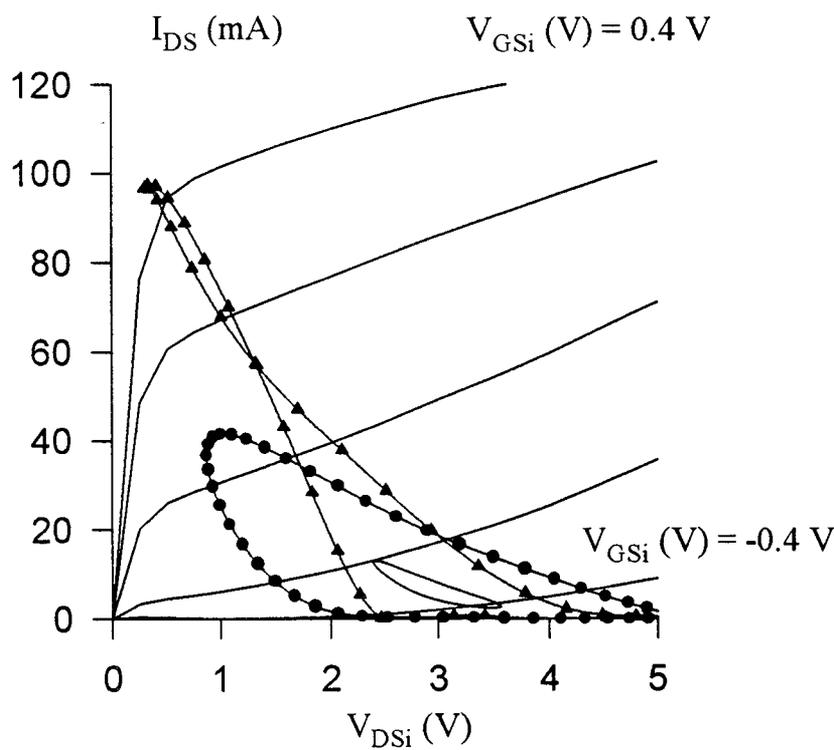


Fig. 7d : Notre modèle

Figure IV-7 : Cycles de charge du TA33420 simulé en classe B pour différents niveaux de puissance

A moyenne puissance ($P_E = 5$ dBm), puisque le courant drain s'annule après le pincement, les cycles de charge ont des formes très particulières. Toutefois, ces cycles possèdent des formes très voisines quel que soit le modèle utilisé. Cette remarque justifie le fait que les différentes modélisations étudiées donnent pratiquement un même niveau de puissance délivrée par le transistor (fig. IV-5).

Comme nous l'avons déjà observé en fonctionnement classe A et à forte puissance d'entrée (12.5 dBm), la pente moyenne des cycles de charge devient plus importante qu'en petit signal. En conséquence les gains des amplificateurs simulés par les différents modèles deviennent moins importants : le phénomène de compression du gain apparaît.

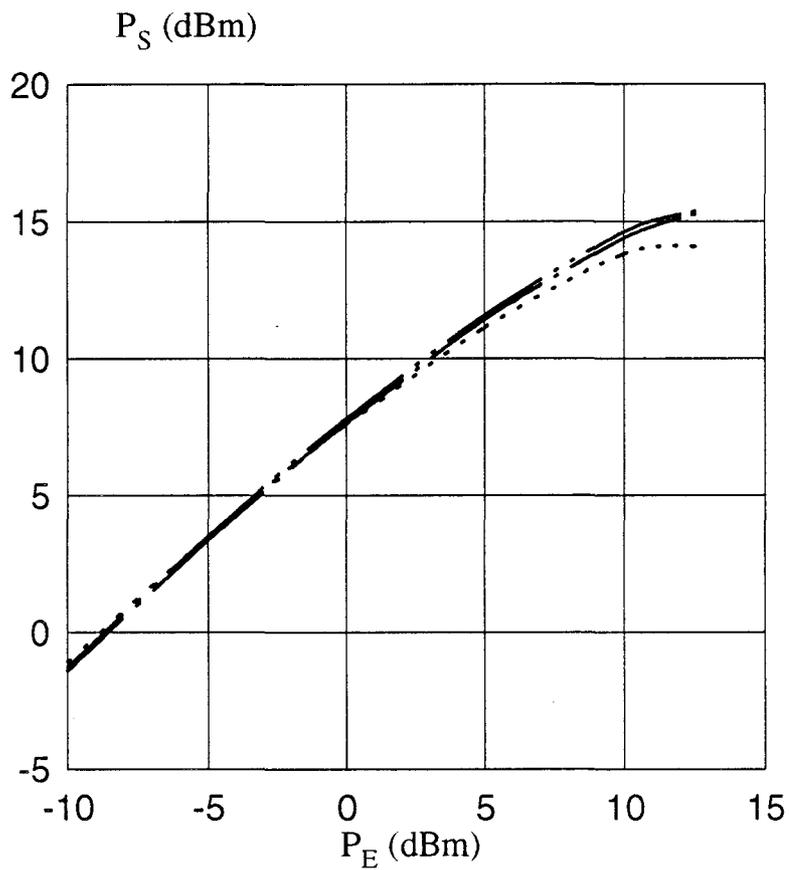
Les simulations du transistor TA33420 en amplifications classe A et classe B qui sont présentées ci-dessus mettent en évidence la nécessité de disposer d'une modélisation très précise du réseau de caractéristiques $I_{DS}(V_{DS}, V_{GS})$. En effet, dès que les réseaux modélisés s'écartent de ceux relevés expérimentalement, des divergences importantes apparaissent au niveau des résultats des simulations.

La prise en compte de ces remarques permet de déduire que les modèles de Tajima et de Curtice cubique "+ R_{DS} ", qui sont définis à partir des caractéristiques impulsionnelles du courant I_{DS} , semblent les plus appropriés pour modéliser la source de courant I_{DS} du TA33420.

Les simulations précédentes ont également permis de constater que notre modèle déduit de l'intégration de la transconductance a donné des résultats de simulations très proches de ceux obtenus avec les modèles de Tajima et de Curtice cubique "+ R_{DS} " (fig. IV-5).

Cas du DHS 689 :

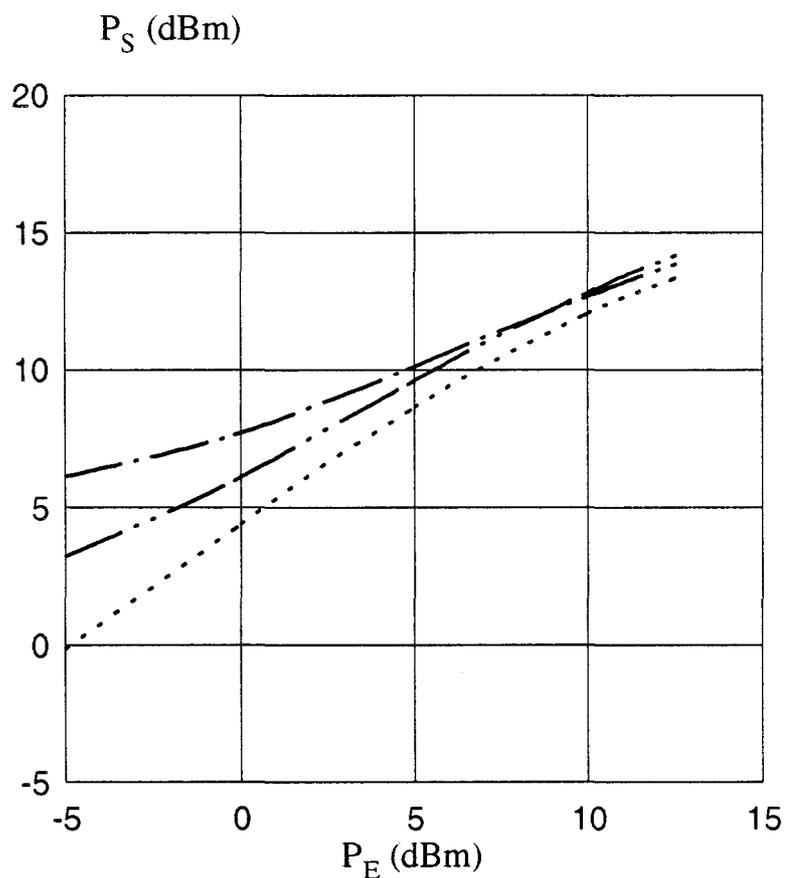
Pour simuler les comportements des transistors DHS 689 en amplifications classe A et classe B, nous avons pris en compte les remarques formulées ci-dessus. En conséquence seuls les modèles d'Angelov et de Curtice cubique "+ R_{DS} " ont été



$V_{GS} = -1 \text{ V}$

Classe A

- Curtice Cubique "+ R_{DS} "
- . — Angelov
- .. — Notre modèle



$F = 15 \text{ GHz}$

$V_{DS} = 3 \text{ V}$

$V_{GS} = -2.5 \text{ V}$

Classe B

Figure IV-8 : Evolutions de la puissance de sortie du DHS 689 ($2 \times 50 \mu\text{m}$) simulé en classe A et en classe B ; le courant I_{DS} est modélisé par différentes expressions.

retenus pour la suite de cette étude car ils permettent d'obtenir des réseaux impulsions simulés très voisins de ceux relevés expérimentalement (fig. IV-3 et IV-4). Notre modèle, déduit de l'intégration de la transconductance hyperfréquence, a été également utilisé pour comparaison.

En classe A, lorsque les niveaux de puissance d'entrée sont inférieurs à 5 dBm, les réponses en puissance obtenues pour le DHS 689 ($2 \times 50 \mu\text{m}$) avec les trois types de modélisations de I_{DS} diffèrent très peu (fig. IV-8).

A niveaux de puissance d'entrée plus élevés, la modélisation de Curtice cubique "+ R_{DS} " donne une puissance de sortie inférieure à celle obtenue avec les autres modèles.

En classe B, la figure IV-8 montre que les réponses en puissance possèdent des évolutions très différentes selon le modèle utilisé.

Comparés au modèle de Curtice cubique "+ R_{DS} ", le modèle d'Angelov et notre modèle déduit de l'intégration du g_m donnent des valeurs de gains en fonctionnement petit signal plus élevées (proches de 10 dB). En classe B la possibilité d'obtenir un gain petit signal très supérieur à celui du fonctionnement grand signal peut être expliquée par l'apparition d'instabilités.

Une analyse paramètre S petit signal effectuée sur le logiciel MDS confirme cette hypothèse : le coefficient de stabilité k de l'amplificateur obtenu par calcul est inférieur à l'unité. En classe B et pour de faibles niveaux de puissance, les conditions d'adaptation entrée-sortie de l'étage amplificateur deviennent impossibles à réaliser.

Pour des niveaux plus élevés ($P_E > -5 \text{ dBm}$) du signal d'entrée, les valeurs moyennes de la transconductance et de la conductance intrinsèque du composant sont en général supérieures à celles obtenues en petit signal. L'adaptation de l'amplificateur devient alors possible.

Des constatations analogues peuvent être effectuées lorsqu'on utilise le modèle de Curtice cubique "+ R_{DS} " pour des puissances d'entrée inférieures à -10 dBm

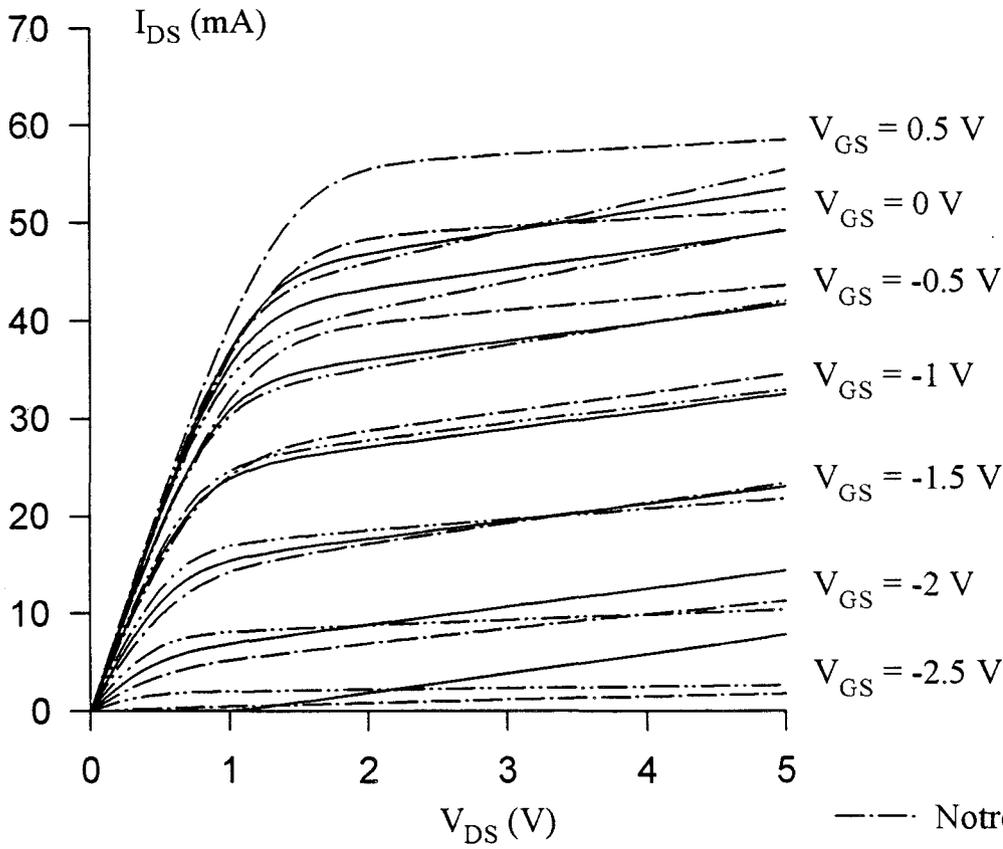


Fig. 9a : Classe A

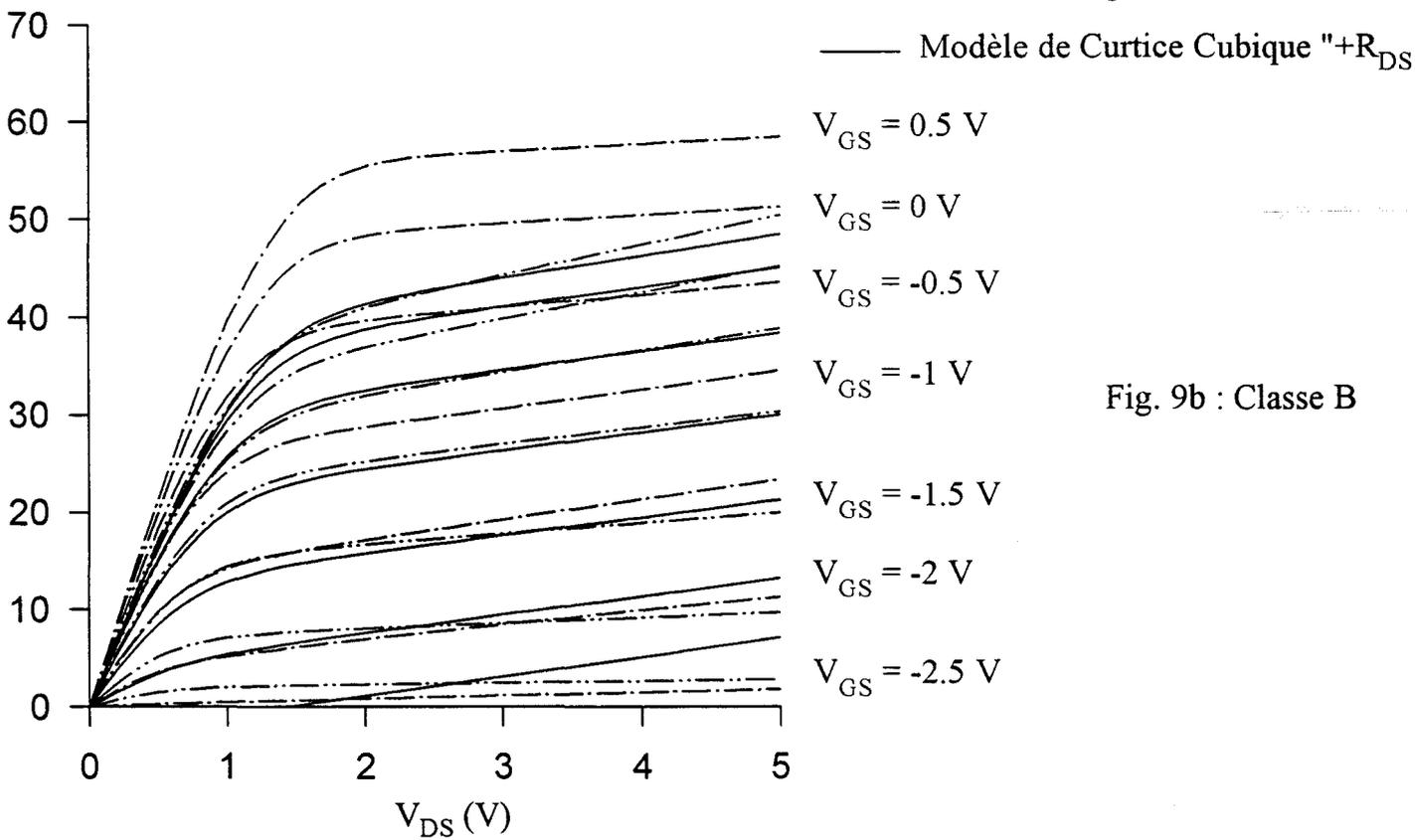


Fig. 9b : Classe B

Figure IV-9 : Réseaux du courant drain du DHS 689 ($2 \times 50 \mu\text{m}$) simulé par différents modèles.

($k = 0.933$). Pour les niveaux de puissances envisagés dans cette étude (-5 dBm - 15 dBm) l'adaptation du transistor est cependant possible.

Comme en fonctionnement de type classe A, la puissance maximale que délivre le transistor simulé avec le modèle de Curtice cubique "+ R_{DS} " demeure inférieure à celles obtenues avec les autres modèles. Cette limitation de puissance résulte du fait que le courant I_{DS} simulé avec ce modèle atteint la région dite de saturation pour des valeurs de tensions de grille inférieures à celles observées dans le cadre des autres modélisations (fig. IV-9).

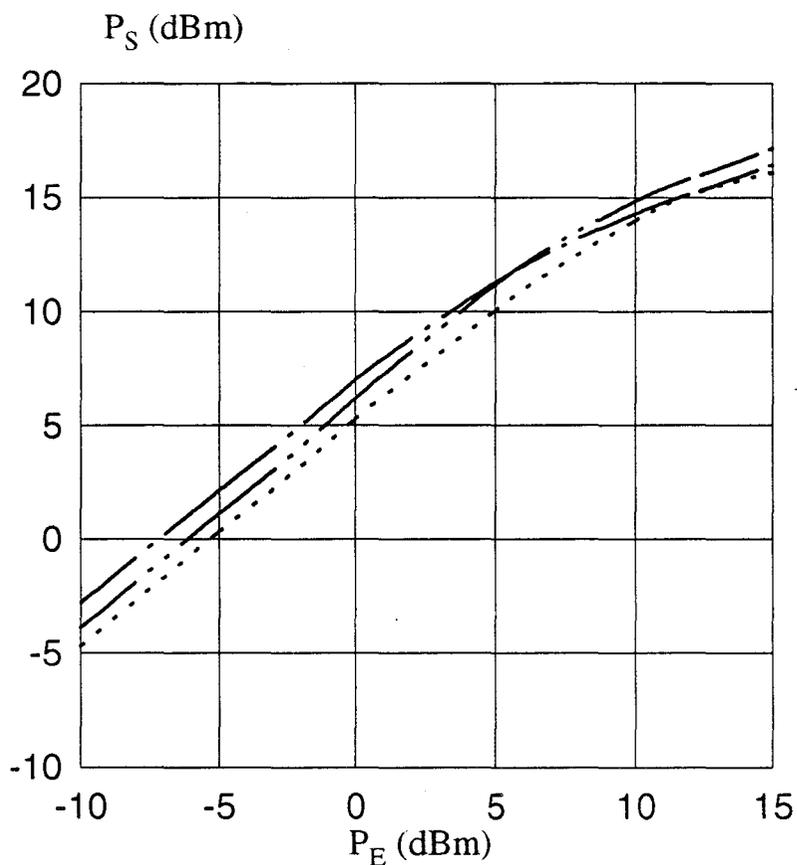
Une étude semblable à la précédente est réalisée avec un transistor possédant un développement de grille différent ($2 \times 75 \mu\text{m}$).

Pour une tension grille-source égale à -1.5 Volts, qui polarise le transistor en classe A, les réponses en puissance possèdent globalement la même allure ; mais, pour une même puissance appliquée en entrée, les niveaux obtenus en sortie dépendent quelque peu du modèle de générateur retenu pour les simulations (fig. IV-10).

La figure IV-11a montre que les allures des réseaux impulsionnels du courant de drain modélisés par les formules de Curtice cubique "+ R_{DS} " et d'Angelov sont très proches. Toutefois, pour la tension grille-source de polarisation (-1.5 V) choisie pour le fonctionnement en classe A, les pentes des caractéristiques simulées avec ces modèles sont différentes.

Comme indiqué précédemment pour le transistor TA33420, une faible inclinaison des caractéristiques se traduit par un gain intrinsèque du composant plus important. Le modèle d'Angelov conduit donc à un gain petit signal de l'amplificateur plus élevé que celui obtenu avec les autres modèles.

A canal très ouvert les caractéristiques simulées avec notre modèle s'écartent de celles obtenues avec les modélisations d'Angelov et de Curtice cubique "+ R_{DS} ". Cependant les performances en puissance obtenues pour ce composant sont localisées entre celles fournies par les deux autres modèles.



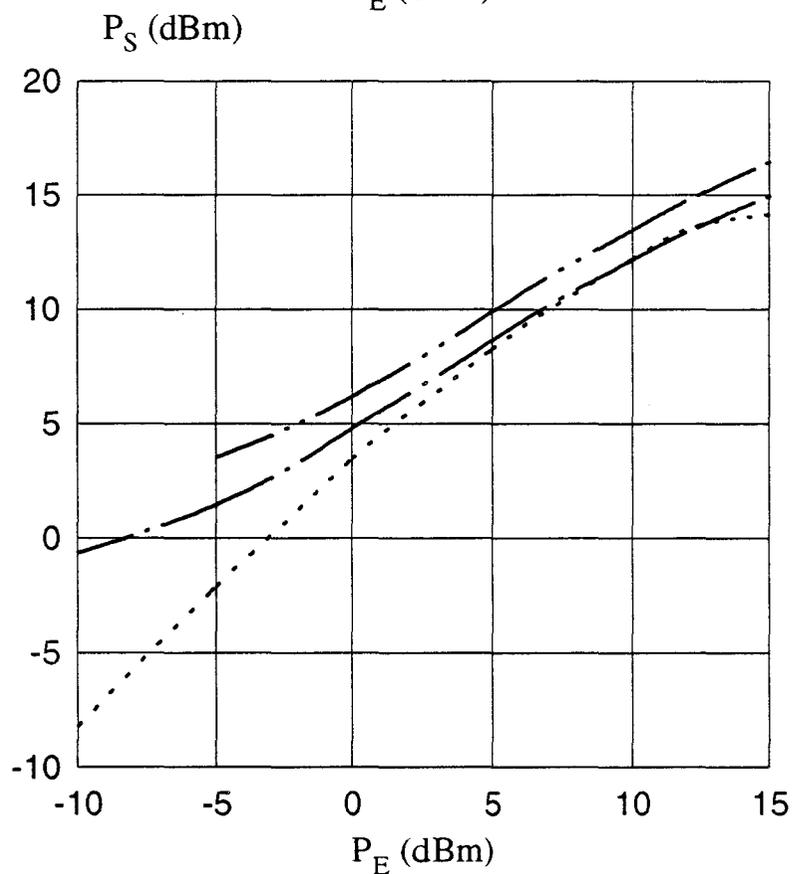
$V_{GS} = -1.5 \text{ V}$

Classe A

..... Curtice cubique "+ R_{DS} "

— · — Angelov

— · · — Notre modèle



$F = 15 \text{ GHz}$

$V_{DS} = 3 \text{ V}$

$V_{GS} = -2.3 \text{ V}$

Classe B

Figure IV-10 : Evolutions de la puissance de sortie du DHS 689 ($2 \times 75 \mu\text{m}$) simulé en classe A et en classe B ; le courant I_{DS} est modélisé par différentes expressions.

Comme pour le DHS 689 (2*50 μm) (fig. IV-8), les réponses en puissance du DHS 689 (2*75 μm) en classe B présentent des évolutions très diverses selon le modèle utilisé.

Pour les faibles niveaux de puissance, les différences observées entre les modèles d'Angelov et de Curtice cubique "+ R_{DS}" sont dues au fait que, dans la région proche du pincement, les caractéristiques simulées du courant I_{DS} par la formule d'Angelov ne sont pas parfaitement équivalentes à celles simulées par le modèle de Curtice cubique "+ R_{DS}" (fig. IV-11b).

Si le gain petit signal classe B reste inférieur au gain petit signal classe A pour le modèle de Curtice cubique "+ R_{DS}", les gains obtenus avec le modèle d'Angelov (9.3 dB) et notre modèle (12.5 dB) sont, pour une puissance P_E égale à -10 dBm, supérieurs à ceux de la classe A (6.3 et 5.9 dB). Comme dans le cas du DHS 689 (2*50 μm), ceci peut être parfaitement expliqué en utilisant une analyse des paramètres S en petit signal.

En effet, cette analyse montre que le coefficient de stabilité k des amplificateurs simulés est légèrement supérieur à l'unité (1.006 et 1.009) et que la valeur du MAG est de 3.3 dB pour le modèle d'Angelov et de 4.3 dB pour notre modèle.

Pour des valeurs de puissance d'entrée plus faibles, comprises entre -20 et -10 dBm, l'adaptation de l'étage amplificateur est impossible : une analyse « harmonic balance » montre que les amplificateurs deviennent instables.

Pour une puissance d'entrée de -10 dBm qui est la limite de la zone d'instabilité, les gains des amplificateurs sont alors particulièrement élevés.

Pour les moyens et forts niveaux de puissance d'entrée, les étages amplificateurs simulés avec les modèles de Curtice cubique "+ R_{DS}" et d'Angelov délivrent des puissances plus faibles que celles obtenues lorsque le composant est simulé avec le modèle déduit de l'intégration du g_m. Cette différence s'explique par le fait que le réseau impulsionnel (fig. IV-4) du courant drain du composant, relevé

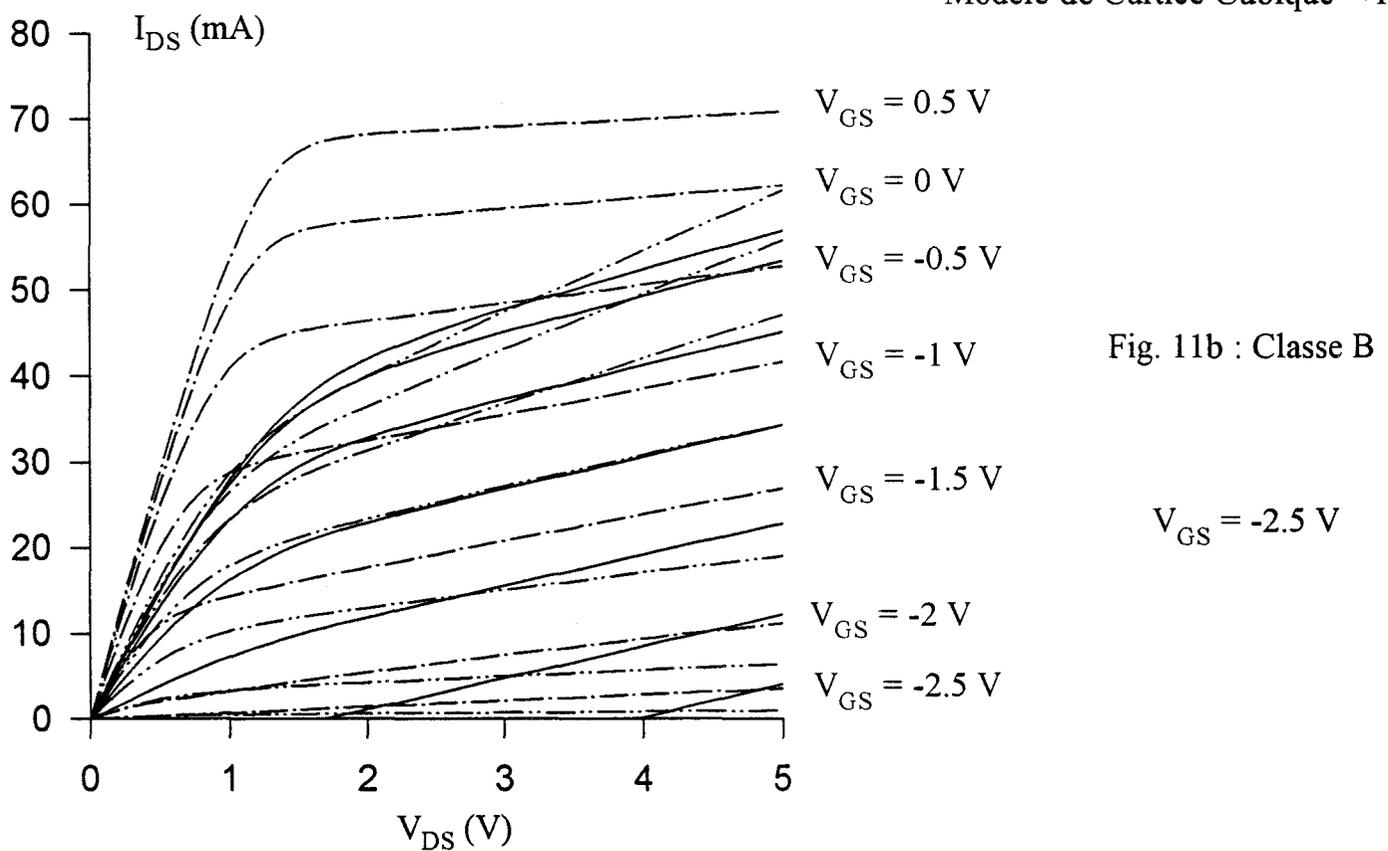
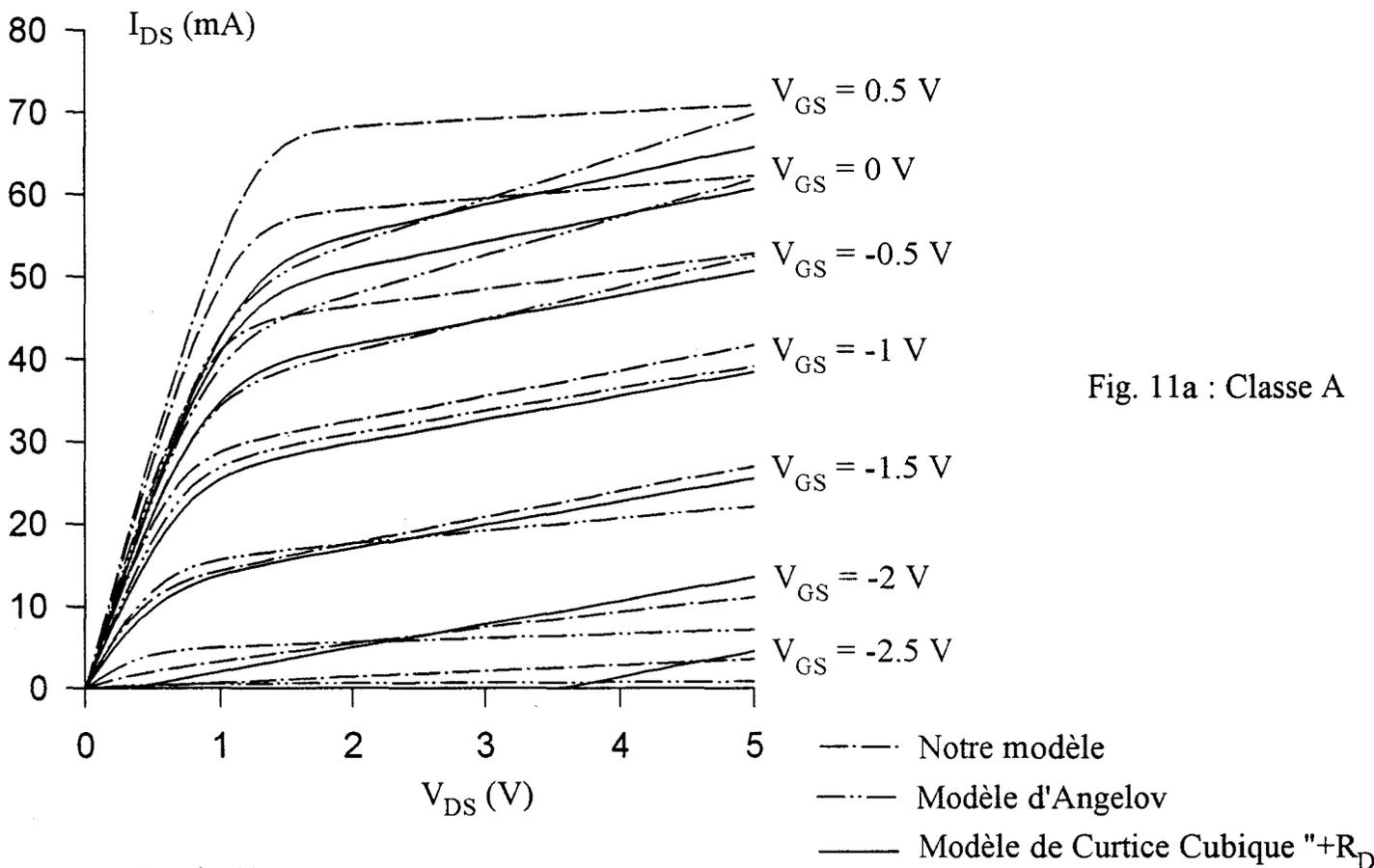


Figure IV-11 : Réseaux du courant drain du DHS 689 (2*75 μm) simulé par différents modèles.

autour du point de polarisation classe B ($V_{DS} = 3 \text{ V}$ et $V_{GS} = -2.3 \text{ V}$), n'est pas équivalent au réseau du courant drain déduit de notre modèle (fig. IV-11b). En effet notre modèle fournit à canal ouvert un courant drain maximum nettement plus élevé que celui obtenu avec les mesures impulsionnelles.

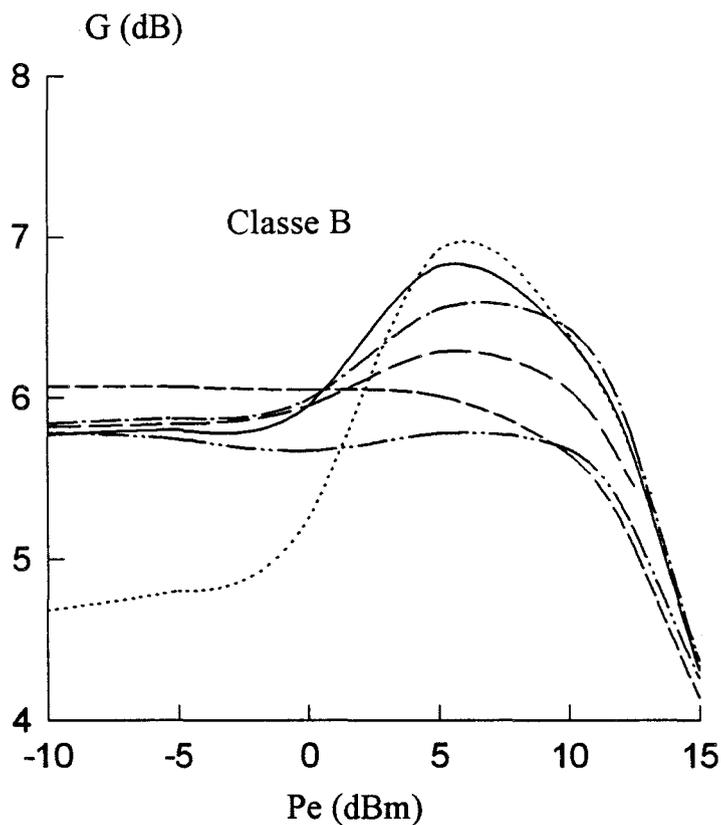
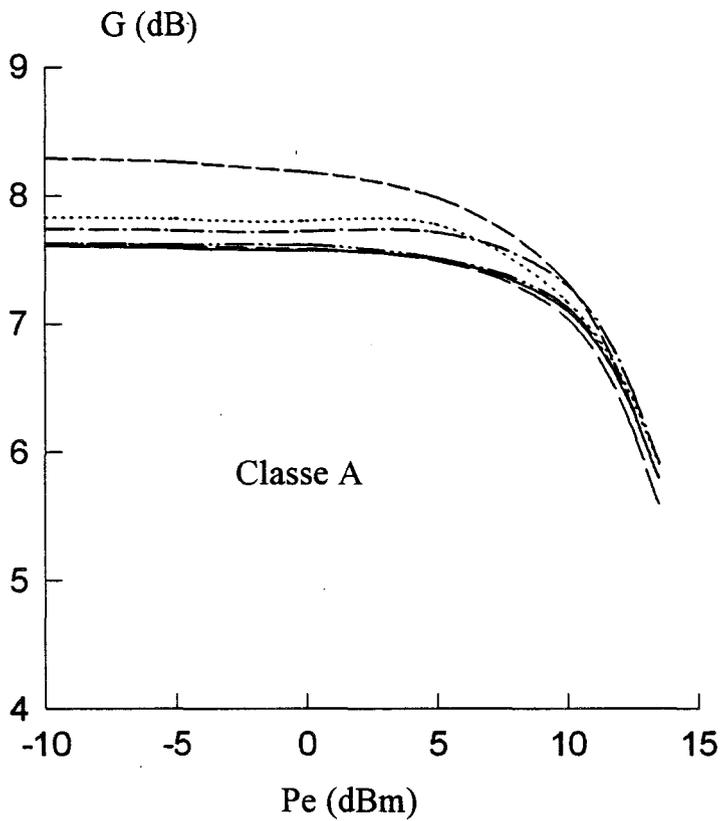
En résumé, les simulations des transistors TA33420 et DHS 689 ($2 \times 50 \mu\text{m}$ et $2 \times 75 \mu\text{m}$) en amplifications classes A et B, réalisées avec les différentes modélisations de la source de courant I_{DS} (Tajima, Statz, Angelov ...), ont permis de mettre en évidence les points suivants :

- la modélisation des réseaux impulsionnels du courant drain doit être la plus précise possible et plus particulièrement dans la région du réseau proche du pincement.

- les modèles qui s'ajustent le mieux aux réseaux pulsés et qui donnent, par conséquent, les résultats de simulations les plus cohérents peuvent être différents selon le transistor étudié. Les modèles de Tajima et Curtice cubique "+ R_{DS} " semblent convenir pour le transistor TA33420 ; pour les autres composants étudiés les modèles les plus appropriés sont ceux d'Angelov et de Curtice cubique "+ R_{DS} ".

- notre modèle déduit de l'intégration de la transconductance hyperfréquence a donné des résultats très proches de ceux obtenus avec les modèles qui simulent le plus précisément les réseaux impulsionnels du courant I_{DS} . Cependant pour les transistors DHS 689 fonctionnant en classe B des écarts apparaissent. Les résultats expérimentaux présentés dans les chapitres suivants permettront de déterminer de façon plus certaine le modèle le plus apte à simuler le fonctionnement en classe B des transistors DHS 689.

- enfin, le fonctionnement des transistors pseudomorphiques DHS 689 en classe B est particulièrement délicat puisque l'amplificateur est instable pour de faibles niveaux de puissance. Nous verrons dans la partie suivante si la prise en compte d'effets non-linéaires additionnels permet de réduire ces phénomènes d'instabilité indésirables.



- — C_{GS} et C_{GD} constantes.
- - - - Modèle de la jonction PN.
- Modèle de Statz.
- · - · Modèle de Scheinberg
- · - · Modèle fonctions polynomiales
- — Notre modèle

Figure IV-12 : Evolutions du gain en puissance du TA33420 simulé en classe A et en classe B, les capacités C_{GS} et C_{GD} étant modélisées par différentes expressions et la source de courant I_{DS} étant décrite par notre modèle.

b) Influence de la modélisation des capacités C_{GS} et C_{GD} .

L'idée de base de cette étude est d'analyser en classe A et en classe B l'influence des différentes modélisations des éléments capacitifs C_{GS} et C_{GD} sur le comportement d'un transistor à effet de champ dont la source de courant I_{DS} est simulée avec un unique modèle.

Ce modèle unique est celui que nous avons construit à partir de l'intégration de la transconductance hyperfréquence.

Comme dans la partie précédente, la source de courant I_{GS} est simulée par le modèle de la jonction Schottky et la source I_{GD} par celui de la jonction linéaire inverse.

Six modélisations de C_{GS} et C_{GD} ont été envisagées : valeurs fixes, modèle de jonction PN, modèle de Statz, modèle de Scheinberg, modèle des fonctions polynomiales et, enfin, notre modèle. Leurs caractéristiques ont été discutées dans le chapitre III.

Cas du TA33420 :

Pour ces différents modèles, les gains en puissance du transistor TA33420 sont représentés sur la figure IV-12.

En classe A, quel que soit le modèle utilisé, les évolutions des gains sont très proches.

Toutefois, à faibles et à moyens niveaux de puissance, les valeurs de gain obtenues avec le modèle de la jonction PN sont plus élevées. Cette caractéristique peut être liée au fait que la valeur de la capacité simulée avec ce modèle est très inférieure à celle relevée expérimentalement et à celles obtenues avec les autres modèles (fig. III-15). En effet, si on considère, la formulation simplifiée du MAG :

$$\text{MAG} = \frac{g_m^2}{4 \cdot \omega^2 \cdot C_{GS}^2 \cdot (R_S + R_G + R_{in}) \cdot g_d}$$

une faible valeur de C_{GS} entraîne en toute première approximation un gain petit signal élevé.

Pour de forts niveaux de puissance ($P_E > 10$ dBm), les valeurs des différents gains paraissent tendre vers une limite unique.

La même observation peut être faite lorsque le transistor fonctionne en classe B. Cependant la convergence des différents gains vers une même limite se produit pour des niveaux de puissance d'entrée plus élevés ($P_E > 12.5$ dBm).

Ces constatations tendent à prouver que les différences de modélisations utilisées pour les capacités non-linéaires C_{GS} et C_{GD} ont peu de répercussion sur le niveau de la puissance de saturation de l'amplificateur ; la source de courant I_{DS} est l'élément dominant de cette limite en puissance.

Par contre, en fonctionnement classe B et pour de faibles et moyens niveaux de puissance ($P_E < 10$ dBm), les non-linéarités des capacités C_{GS} et C_{GD} ont une réelle importance (fig. IV-12). En effet, suivant le modèle utilisé pour simuler ces capacités, les gains en puissance peuvent présenter des valeurs et des évolutions assez différentes.

Le modèle basé sur des fonctions polynomiales et le modèle de la jonction PN conduisent à un comportement du gain d'abord plat puis décroissant en fonction de la puissance injectée au composant. Cette caractéristique peut être due au fait que la capacité C_{GD} simulée avec ces modèles ne reproduit pas le sens d'évolution relevé expérimentalement (fig. III-15 et III-16). En effet, pour une tension V_{DS} de 3 V, la capacité C_{GD} ainsi modélisée ne décroît pas en fonction de la tension grille-source, contrairement à la réalité expérimentale.

Par contre, avec les autres modèles, la capacité C_{GD} modélisée décroît avec V_{GS} ce qui conduit à une remontée plus ou moins prononcée du gain en fonction de la puissance P_E .

Avec le modèle de Statz, les valeurs du gain sont relativement peu élevées à faibles niveaux de puissance. Ceci est certainement dû au fait que la valeur de la

capacité C_{GS} simulée avec ce modèle est supérieure à celles simulées avec les autres modèles au point de polarisation considéré ($V_{DS} = 3 \text{ V}$, $V_{GS} = -0.3 \text{ V}$). En effet, d'après la formule approchée du MAG présentée ci-dessus, à une valeur élevée de la capacité C_{GS} correspond un gain petit signal peu important.

En résumé, les simulations du transistor TA33420 présentées ci-dessus, où les capacités non-linéaires C_{GS} et C_{GD} sont décrites par différentes modélisations, nous permettent de faire les remarques suivantes :

- Aux points de polarisation choisis pour simuler le transistor en amplificateur, les valeurs des capacités modélisées doivent être si possible très voisines de celles relevées expérimentalement. Dans le cas contraire, nous avons constaté que les gains à faible signal sont soit trop élevés (modèle de la jonction PN en classe A) soit trop faibles (modèle de Statz en classe B).

- Lorsque le niveau de puissance injectée dans le transistor augmente, le type de modélisation choisi pour les capacités C_{GS} et C_{GD} a relativement peu d'importance en classe A mais, par contre, influe fortement sur les résultats en classe B.

- Enfin, à très fort signal lorsqu'on arrive à la saturation, le choix de la modélisation non-linéaire des capacités C_{GS} et C_{GD} semble relativement indifférent.

Compte tenu de ces remarques notre modèle de capacité non-linéaire (défini dans la troisième partie de ce mémoire) est donc le plus apte à simuler le comportement du transistor en amplification. En effet, il permet d'obtenir des valeurs de capacités très proches de celles relevées expérimentalement et il modélise très précisément les évolutions des capacités en fonction des tensions de grille et de drain (fig. III-21).

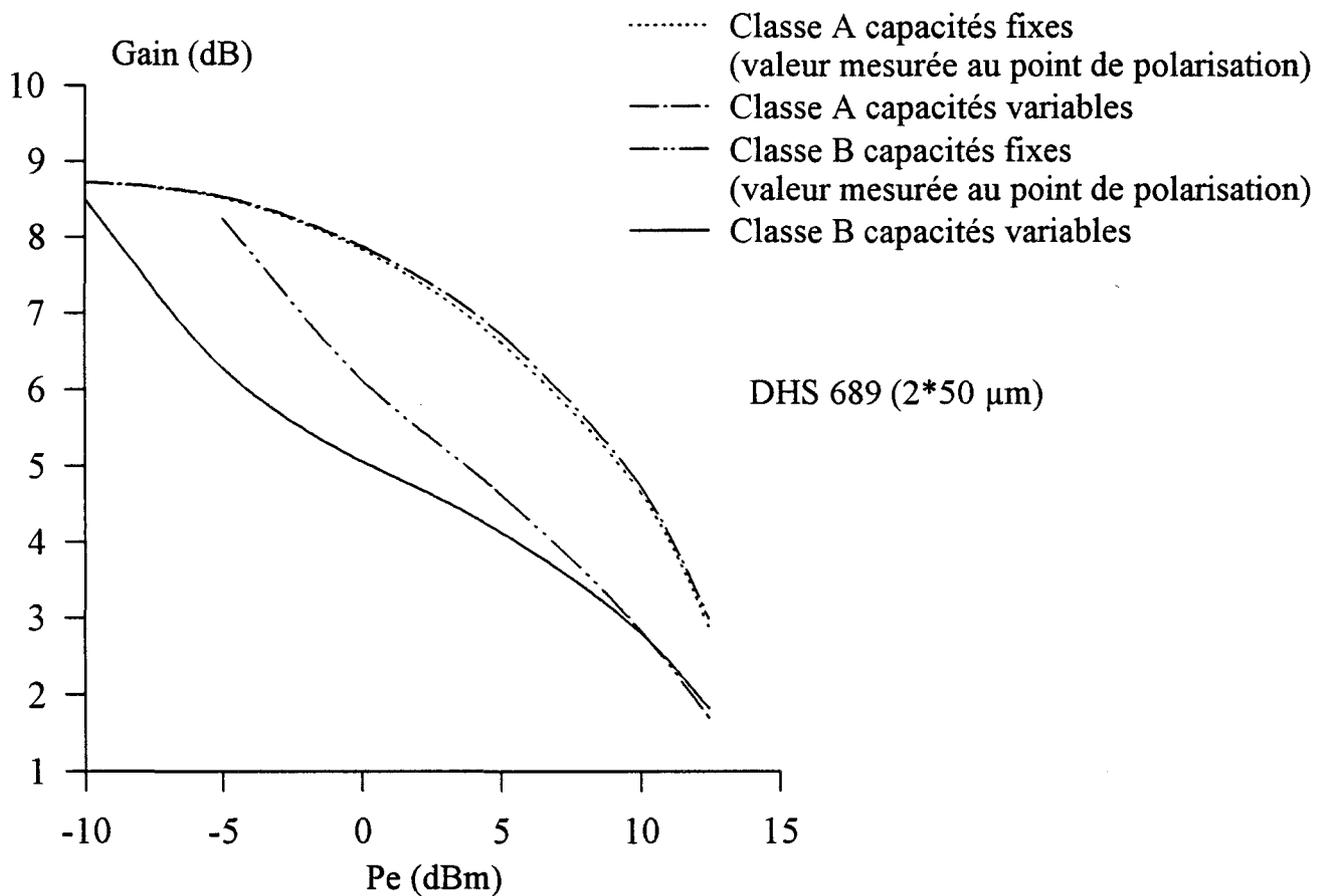
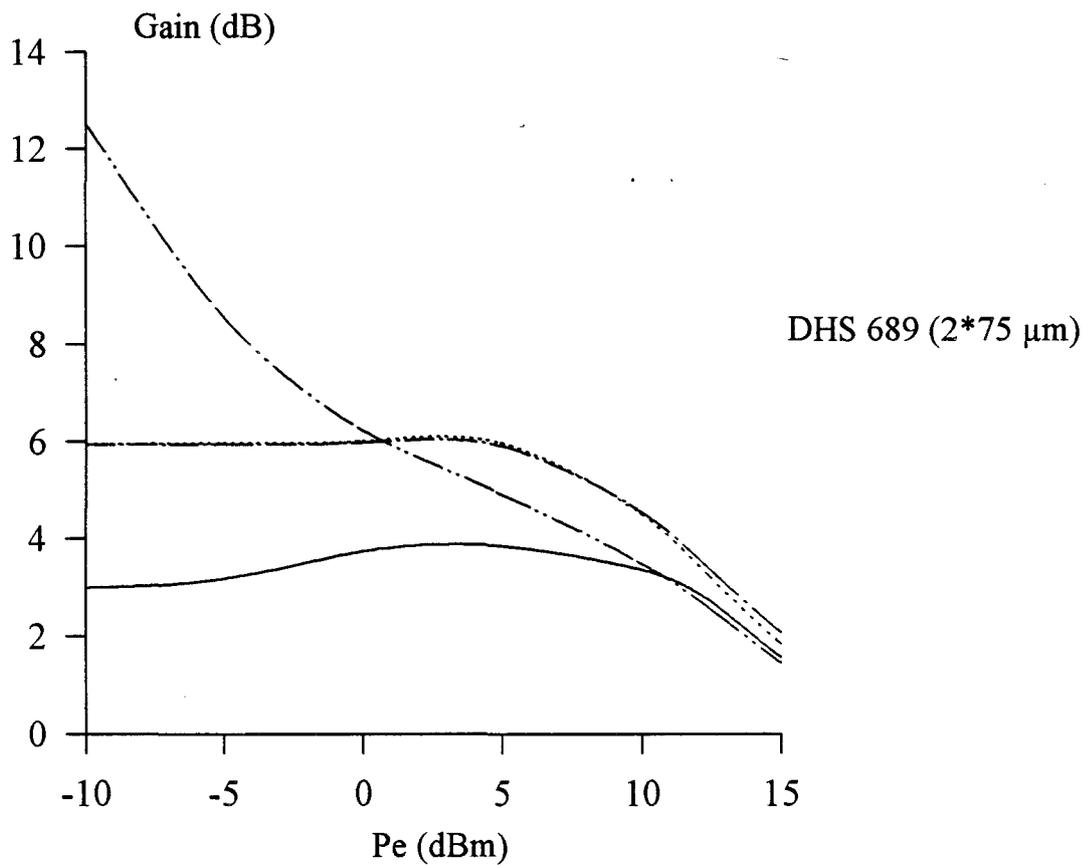


Figure IV-13 : Evolutions du gain en puissance des DHS 689 simulés en classe A et en classe B, les capacités C_{GS} et C_{GD} sont fixes ou modélisées par notre modèle et la source de courant I_{DS} étant décrite par notre modèle.

Cas du DHS 689 :

Pour les transistors pseudomorphiques DHS 689 ($2*50 \mu\text{m}$ et $2*75 \mu\text{m}$), nous avons limité la confrontation des différentes modélisations des capacités C_{GS} et C_{GD} à seulement deux cas : celui où elles sont fixes et celui de notre modèle. Les résultats des simulations correspondants sont présentés sur la figure IV-13.

En classe A, comme constaté pour le transistor TA33420 à 33 Ghz, les gains des transistors DHS 689 dont les capacités C_{GS} et C_{GD} sont simulées par notre modèle non-linéaire, ont des évolutions en fonction de la puissance d'entrée P_E très voisines de celles relevées lorsque les capacités C_{GS} et C_{GD} sont considérées comme constantes.

Par contre, en classe B, les résultats obtenus avec une modélisation non-linéaire des capacités C_{GS} et C_{GD} sont très différents de ceux relevés avec des capacités fixes.

- Pour le DHS 689 ($2*75 \mu\text{m}$), la prise en compte de la non-linéarité des capacités C_{GS} et C_{GD} améliore nettement la stabilité du composant à faibles niveaux de signal. L'accroissement rapide de la valeur moyenne de la capacité C_{GS} avec le niveau du signal d'entrée conduit à réduire le gain petit signal de l'amplificateur. Le gain obtenu en classe B est d'environ 3 dB inférieur à celui de la classe A.

- Pour le DHS 689 ($2*50 \mu\text{m}$), la modélisation non-linéaire des capacités C_{GS} et C_{GD} permet de réduire légèrement le gain. Toutefois, cette diminution est insuffisante et l'amplificateur reste instable pour les faibles niveaux de puissance d'entrée ; en conséquence le gain obtenu en faible signal (7,5 dB pour $P_E = -5 \text{ dBm}$) est également plus élevé.

En classe B, la modélisation des capacités C_{GS} et C_{GD} par notre modèle non-linéaire a donc permis de constater une amélioration de la stabilité du transistor DHS 689 ($2*75 \mu\text{m}$) tandis que le DHS 689 ($2*50 \mu\text{m}$) demeure instable à faibles niveaux.

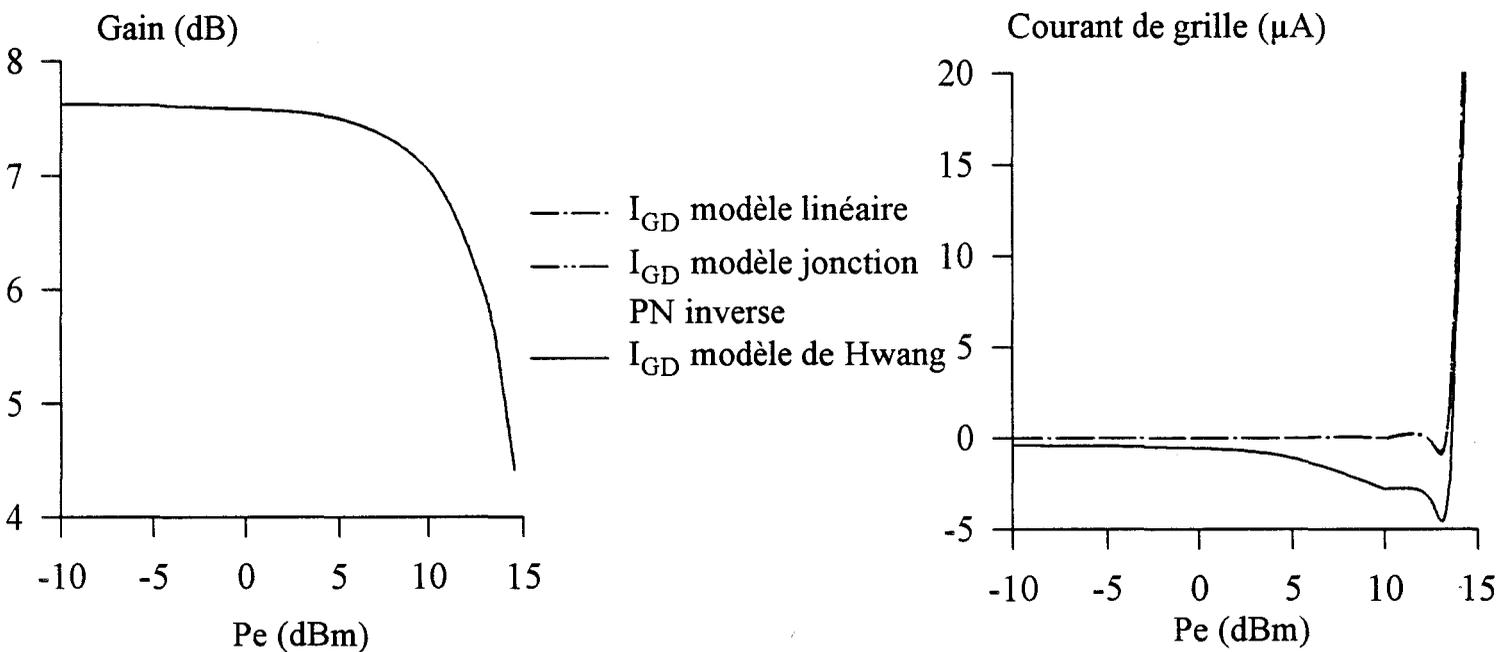


Figure IV-14 : Evolutions du gain et du courant de grille du TA33420 simulé en classe A pour différentes modélisations de la source de courant I_{GD} .

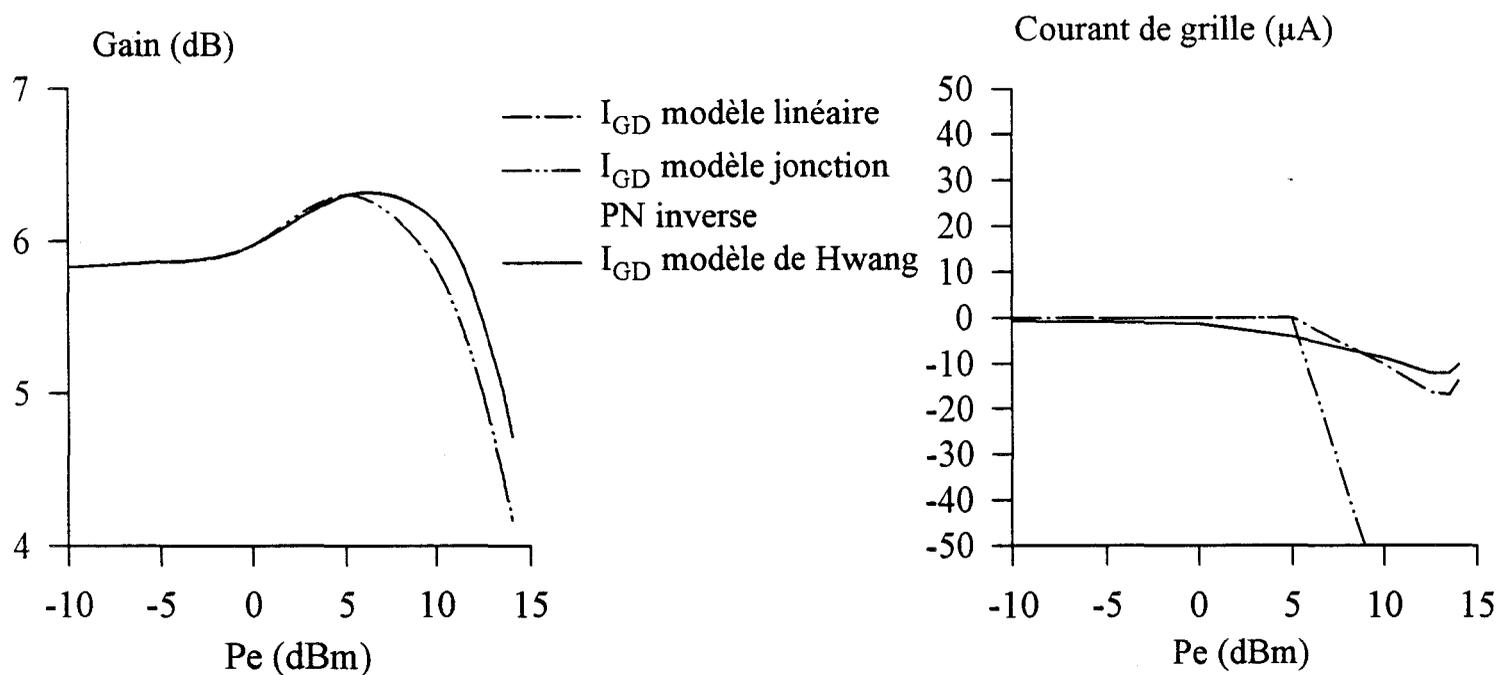


Figure IV-15 : Evolutions du gain et du courant de grille du TA33420 en classe B pour différentes modélisations de la source de courant I_{GD} .

Nous verrons par la suite si les résultats expérimentaux présentés sont conformes à ces indications.

Après l'étude de l'influence des modélisations de la source de courant I_{DS} et des capacités C_{GS} et C_{GD} , il convient maintenant d'étudier l'influence des effets non-linéaires de la source I_{GD} sur les simulations des transistors en amplificateurs classe A et classe B.

c) Influence de la modélisation de la source de courant I_{GD} .

Dans cette étude, la source de courant I_{DS} est modélisée par notre modèle déduit de l'intégration de la transconductance hyperfréquence. Les capacités C_{GS} et C_{GD} sont considérées fixes : leurs valeurs sont celles déterminées en caractérisation hyperfréquence aux points de polarisation choisis.

Trois types de modèles ont été comparés pour la source de courant I_{GD} : le modèle linéaire, le modèle jonction PN inverse et le modèle de Hwang.

Cas du TA33420 :

Les gains en puissance et les courants de grille obtenus avec les trois modèles de I_{GD} sont représentés sur les figures IV-14 et IV-15 respectivement pour les fonctionnements classe A et classe B.

En classe A (fig. IV-14), quel que soit le modèle utilisé, les gains en puissance obtenus présentent des évolutions identiques. Les courants de grille obtenus avec les différents modèles ont également des allures équivalentes. Jusqu'à des niveaux de puissance d'entrée de l'ordre de 13 dBm, le courant grille est légèrement négatif (courant inverse de la jonction grille-drain). Pour un niveau de puissance d'entrée un peu supérieur à 13 dBm le courant de grille s'inverse et croît fortement ; ce phénomène résulte de la mise en direct de la jonction grille-source.

La simple comparaison des figures IV-14 et IV-15 montre qu'en classe B les courants de grille apparaissent pour des niveaux de puissance d'entrée inférieurs à ceux obtenus en classe A ; les valeurs de ces courants sont généralement négatives et plus élevées qu'en classe A. Suivant le modèle utilisé les courants de grille évoluent plus ou moins rapidement avec le niveau de puissance injectée au composant. Pour le modèle linéaire et le modèle de Hwang, les courants de grille augmentent lentement et atteignent des valeurs de l'ordre de -10 à -15 μA .

Avec le modèle de la jonction PN en inverse, le courant croît très fortement et des valeurs inférieures à -200 μA ont été relevées. Cette particularité est liée au fait que les caractéristiques du courant I_{GD} simulées avec ce modèle varient brutalement au voisinage du pincement (fig. III-12). Cette brutale apparition d'un courant dans la jonction grille-drain en inverse s'accompagne (pour des niveaux de puissance P_{E} supérieurs à 7.5 dBm) d'une chute de 0.5 à 0.6 dB du gain en puissance par rapport aux gains obtenus avec les autres modèles.

Cette dernière remarque confirme la nécessité de modéliser précisément la source de courant I_{GD} lorsqu'on désire simuler un transistor à effet de champ en fonctionnement classe B. Compte tenu des résultats de simulation présentés sur la figure IV-15, le modèle de Hwang et le modèle de la jonction linéaire en inverse semblent être les plus appropriés pour modéliser la source de courant I_{GD} .

d) Conclusion

A l'issue de cet ensemble de simulations il est possible d'effectuer la synthèse des poids respectifs qu'il faut accorder aux différentes non-linéarités du composant sur ses performances en puissance.

Le générateur de courant I_{DS} apparaît comme la non-linéarité la plus importante. Dans les classes de fonctionnement étudiées, ce générateur influence considérablement la valeur du gain et le niveau de puissance maximale que délivre l'amplificateur.

Les non-linéarités des capacités C_{GS} et C_{GD} présentent des influences importantes dans le cas du fonctionnement en classe B. Pour le DHS 689 ($2 \times 75 \mu\text{m}$), l'intervention de ces éléments non-linéaires améliore, pour des faibles niveaux de puissance, la stabilité des étages classe B.

La source de courant I_{GD} joue un rôle déterminant dans le fonctionnement grand signal en classe B.

Dans cette partie, différentes modélisations des non-linéarités du composant ont été comparées.

Lorsque le générateur I_{DS} est modélisé à partir des mesures impulsionnelles, deux constatations peuvent être effectuées :

- il n'existe pas un modèle donné (Angelov, Tajima, Curtice, etc...) représentatif de tous les types de réseau pulsé $I_{DS}(V_{GS}, V_{DS})$.

- pour certains transistors deux modélisations de I_{DS} sont nécessaires : une pour la classe A et une pour la classe B.

Notre modélisation du générateur I_{DS} , basée sur la transconductance hyperfréquence, est applicable à tous les types de transistors ; elle permet de simuler le comportement du composant quelle que soit la classe de fonctionnement de l'amplificateur.

En classe A, les résultats des simulations obtenus avec notre modèle sont comparables à ceux calculés avec les modèles qui simulent le plus correctement les mesures de courant impulsionnelles.

En classe B, les résultats peuvent différer avec le type de transistor étudié. Les écarts les plus conséquents sont observés avec des composants dont le réseau pulsé correspondant à la classe B est très différent du réseau pulsé correspondant à la classe A et du réseau simulé par notre modèle non-linéaire. La comparaison entre les résultats de simulations et les mesures de puissance, présentée dans la partie suivante, permettra de mettre en évidence la modélisation de I_{DS} la mieux adaptée.

Les performances des amplificateurs classe B sont très sensibles aux éléments capacitifs non-linéaires C_{GS} et C_{GD} ; ces derniers doivent donc être modélisés de façon

très précises. Notre modélisation fine de ces capacités en fonction des tensions V_{GS} et V_{DS} semble bien appropriée.

En ce qui concerne la source de I_{GD} , ce sont les modèles de Hwang et de la jonction linéaire en inverse qui semblent les mieux adaptés.

Nous allons dans ce qui suit comparer les résultats fournis par ces simulations avec ceux relevés expérimentalement. Au préalable, nous décrivons le banc de puissance à charge active d'où sont issues les mesures.

4) Banc à charge active

a) Principe de la méthode

Cette méthode a été proposée à l'origine par Takayama [-1-]. Son principe de base consiste à injecter en entrée et en sortie du transistor des signaux parfaitement synchrones : en général ces signaux sont issus d'une même source. Le signal appliqué côté sortie est réglable en amplitude et en phase grâce à un atténuateur et un déphaseur variables. On dispose ainsi d'un moyen permettant de simuler électriquement une charge variable dans le plan de sortie du composant.

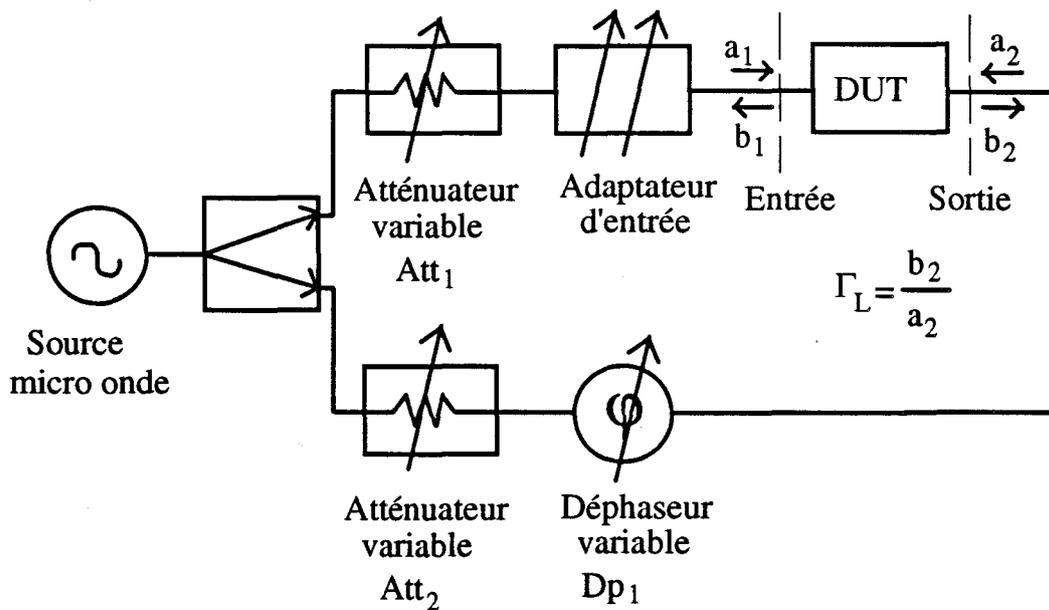


Figure IV-16 : Schéma de principe de la méthode à charge active.

Sur la figure IV-16 est représenté le schéma de principe de la méthode à charge active.

Deux ondes incidentes cohérentes $a_1(t)$ et $a_2(t)$ excitent les deux accès du composant sous test.

Dans la voie d'entrée, l'atténuateur variable permet d'ajuster le niveau de l'onde incidente a_1 et, en conséquence, l'onde transmise par le composant.

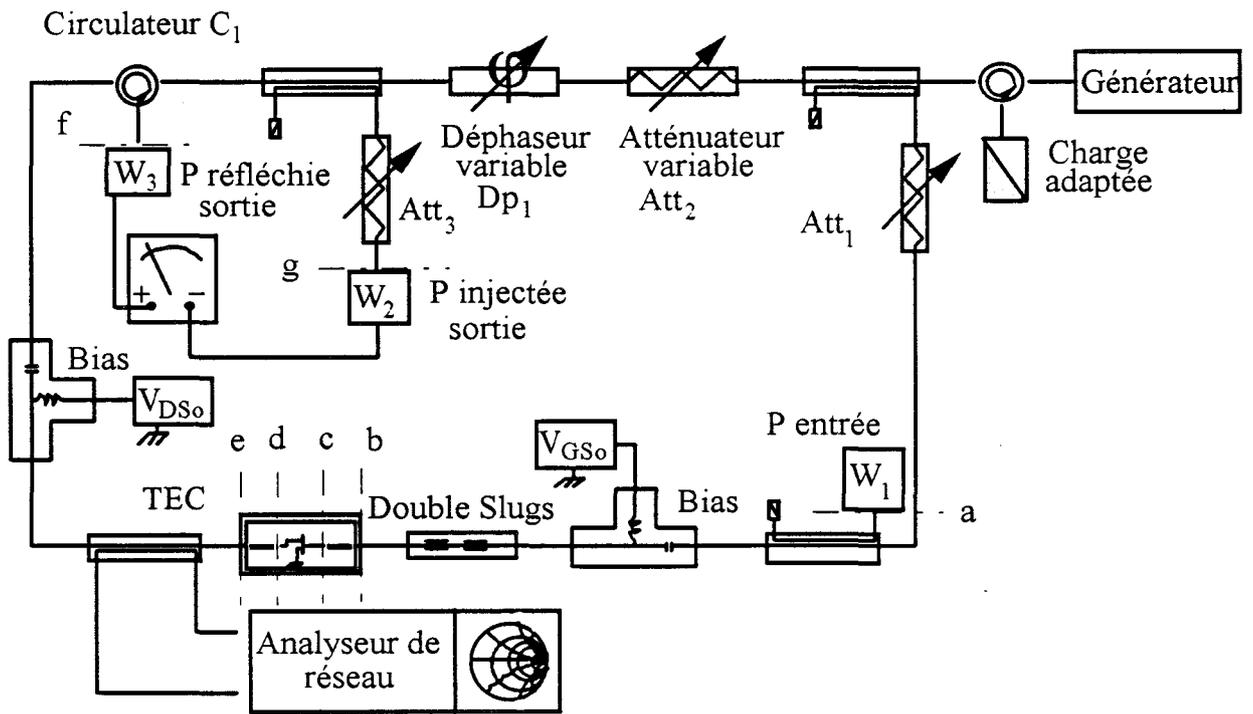


Figure IV-17 : Schéma synoptique du banc à charge active

Dans la voie de sortie, le composant qui émet l'onde b_2 voit arriver une onde incidente a_2 . Cette onde a_2 possède une amplitude et un déphasage par rapport à b_2 parfaitement contrôlables respectivement par l'atténuateur Att_2 et le déphaseur Dp_1 . Du point de vue hyperfréquence la sortie du composant est fermée sur la charge fictive de coefficient de réflexion Γ_L .

Cette méthode à charge active présente les avantages suivants :

- la possibilité de compenser avec précision les pertes de la ligne de transmission entre la charge simulée et le composant ; ceci est impossible en utilisant l'ensemble adaptateur-charge 50Ω des bancs de puissance classiques.

- la possibilité de couvrir entièrement l'abaque de Smith par simulation électrique de la charge (possibilité d'appliquer une amplitude de a_2 du même ordre de grandeur que l'onde émise b_2).

Après cette présentation générale du principe mis en oeuvre pour réaliser une méthode à charge active, nous présentons maintenant sa réalisation pratique.

b) Système "load-pull à charge active" avec adaptation en entrée.

Ce système "load-pull à charge active" a été réalisé dans notre laboratoire par H.Gérard. Sa première version remonte à une douzaine d'année. Sa version actuelle permet la caractérisation en puissance de transistors à effet de champ entre 2 et 18 GHz.

Description du banc

La figure IV-17 montre le schéma synoptique du banc réalisé. Il est composé des éléments suivants :

- un générateur hyperfréquence de puissance, constitué d'un générateur dont la sortie est amplifiée par un tube à ondes progressives, permet d'alimenter le composant testé côté entrée et côté sortie.

- des atténuateurs variables Att_1 et Att_2 qui règlent respectivement les niveaux des puissances des signaux d'entrée et de sortie injectés sur le transistor.

- des milliwattmètres :

- W_1 pour mesurer la puissance d'entrée au transistor.

- W_2 et W_3 pour mesurer respectivement les puissances incidente et réfléchie côté sortie du transistor. La séparation de ces puissances est réalisée par le circulateur C_1 .

- un adaptateur du type "double slugs" assure l'adaptation d'entrée du transistor. Les pertes d'insertion de cet élément, spécialement conçu pour ce banc, sont à la fréquence de travail pratiquement constantes quelle que soit la position des slugs.

- un déphaseur (Dp_1) et un atténuateur (Att_2) variables sur la voie de sortie du transistor permettent d'ajuster la phase et l'amplitude de la charge active.

- un atténuateur (Att_3) équilibre les pertes dans le circuit de sortie. Ces pertes sont dues à la différence de parcours entre puissances incidente et réfléchie côté sortie du composant.

- un analyseur de réseau du type HP 841 mesure "in situ" l'impédance vue par le transistor sur abaque de Smith.

- deux tés de polarisation du transistor.

Les mesures des puissances par les milliwattmètres et de l'impédance de charge par l'analyseur de réseau sont effectuées à travers des coupleurs.

Un voltmètre effectue une mesure différentielle des tensions provenant des sorties analogiques des wattmètres W_3 et W_2 , et affiche donc une valeur proportionnelle à « $W_3 - W_2$ ».

La cellule de mesure des transistors utilisée est du type "cellule K" décrite dans la deuxième partie de ce mémoire.

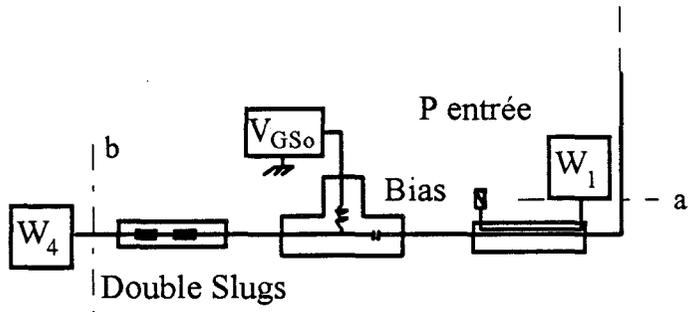


Figure IV-18 : Calibrage du circuit d'entrée

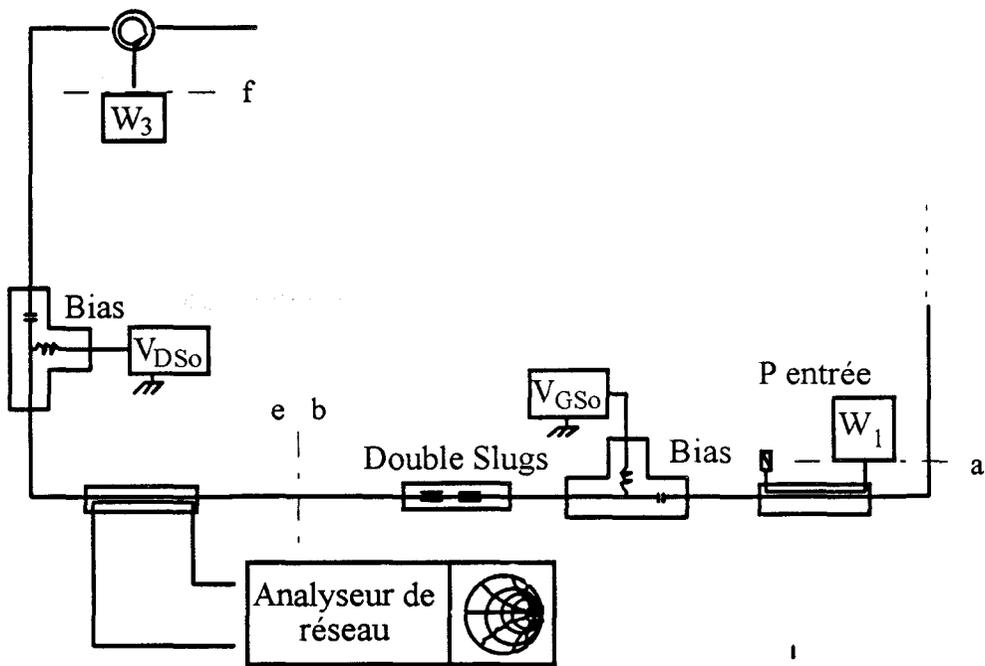


Figure IV-19 : Détermination des pertes dans le circuit de sortie

Calibrage

Le calibrage est la procédure qui permet de déterminer l'ensemble des pertes introduites par les éléments constitutifs du banc. Ces pertes ainsi que les coefficients de couplages des coupleurs sont prises en compte lors de l'exploitation des mesures. Toutes les mesures effectuées avec les milliwattmètres sont exprimées en dBm.

Le calibrage en puissance se déroule en plusieurs étapes :

Première étape : Détermination des pertes dans le circuit d'entrée (fig. IV-18).

Après le réglage du « double slugs » pour obtenir une puissance W_4 maximale (adaptation sur 50Ω), les indications des wattmètres W_1 et W_4 permettent de déterminer les pertes P_{ab} par l'égalité suivante : $P_{ab} = W_1 - W_4$.

Deuxième étape : Détermination des pertes dans le circuit de sortie (fig. IV-19).

Le réglage des « double slugs » effectué dans la première étape est conservé ; dans ces conditions les pertes P_{ef} sont déduites de l'expression suivante :

$$P_{ef} = W_1 - W_3 + P_{ab}$$

Troisième étape : Equilibrage des pertes dans le plan de sortie du transistor.

La configuration est celle de la figure IV-20. On utilise la réflexion sur la moitié de la cellule de mesure en circuit ouvert. les expressions des puissances W_2 et W_3 sont alors les suivantes :

$$W_2 = W_{inj_d} - P_{ge} + P_{1/2cell}$$

$$W_3 = W_{réf_d} - P_{ef} - P_{1/2cell}$$

$P_{1/2cell}$ étant les pertes d'insertion dues à la demi-cellule de mesure.

Si on considère que dans le plan d se trouve un circuit ouvert idéal, l'égalité suivante est vérifiée : $W_{inj_d} = W_{réf_d}$

L'équilibrage des pertes consiste à régler l'atténuateur Att_3 de manière à obtenir $W_2 = W_3$.

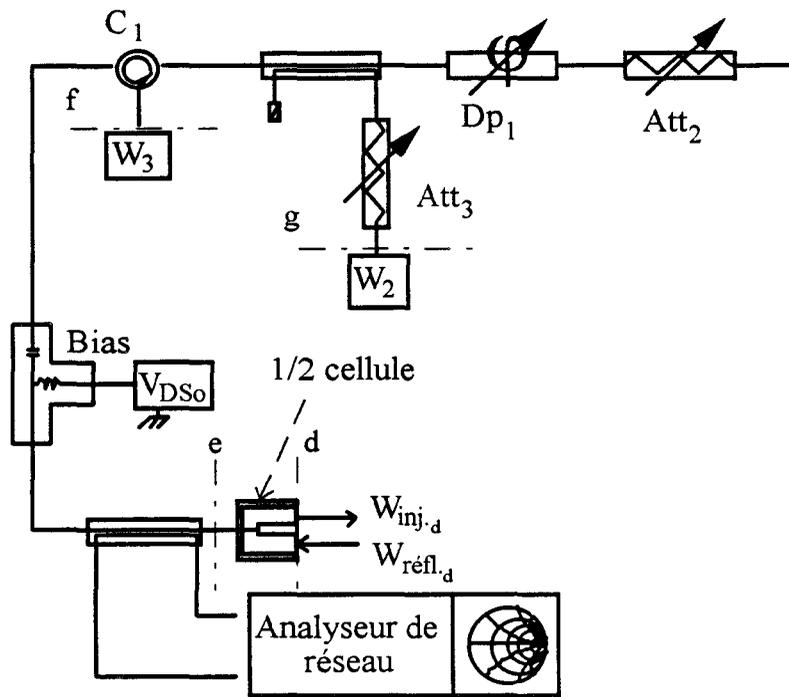


Figure IV-20 : Equilibrage des pertes dans le circuit de sortie

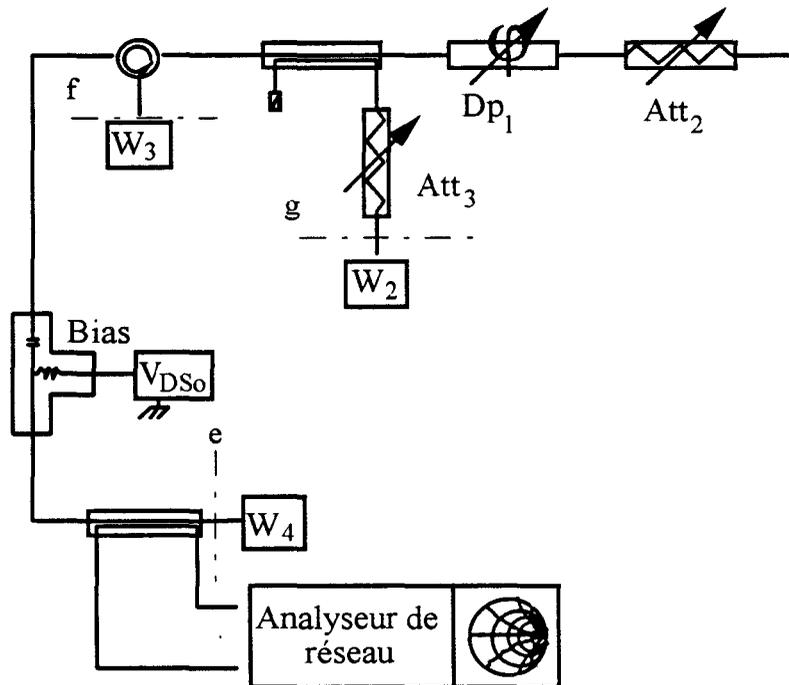


Figure IV-21 : Détermination des pertes P_{ge}

Le système précédent se réduit donc à l'équation suivante :

$$P_{ef} + P_{1/2cell} = P_{ge} - P_{1/2cell}$$

L'étape précédente a permis de mesurer les pertes P_{ef} la suivante permet de chiffrer les pertes P_{ge} .

Quatrième étape : Détermination des pertes P_{ge} et $P_{1/2cell}$.

Dans la configuration de la figure IV-21, les indications des wattmètres W_2 et W_4 permettent de déduire les pertes P_{ge} par la relation suivante :

$$P_{ge} = W_4 - W_2$$

Et, dans l'hypothèse où la cellule de mesures est considérée comme symétrique, de déterminer alors les pertes de la demi-cellule :

$$P_{1/2cell} = (P_{ge} - P_{ef}) / 2$$

Le calibrage en puissance, présenté ci-dessus, permet alors de déterminer la puissance P_E fournie au transistor et la puissance P_S délivrée par le transistor par les relations suivantes :

$$P_E = W_1 + P_{ab} - P_{1/2cell}$$

$$P_S = P_{réf_d} - P_{inj_d}$$

avec $P_{réf_d} = W_3 + P_{ef} + P_{1/2cell}$

et $P_{inj_d} = W_2 + P_{ge} - P_{1/2cell}$

Le calibrage de l'analyseur de réseau dans le plan de référence de sortie du composant est réalisé à partir de deux références : le circuit ouvert et la charge adaptée de 50 Ω .

L'élément de référence « circuit ouvert » est obtenu dans la configuration de la figure IV-20. Tandis que la charge adaptée est obtenue dans la configuration de la figure IV-19.

Les dispositifs de contrôle de l'analyseur sont alors ajustés manuellement pour permettre de visualiser correctement sur l'abaque de Smith les éléments de référence (50 Ω et CO).

Méthode de mesure : adaptation optimale du composant

Pour une puissance d'entrée P_E donnée, le composant est considéré comme adapté lorsque sa puissance de sortie P_S est maximale. Pour atteindre cet état, il faut ajuster alternativement les réglages de l'adaptateur d'entrée du transistor, de l'atténuateur Att_2 et du déphaseur Dp_1 en cherchant une déviation maximale de l'aiguille du voltmètre. Cet optimum correspond au gain maximum du transistor et il est obtenu après de multiples réglages.

Après la présentation du banc à charge active, de son calibrage et de la méthode de mesure, nous comparons, dans le chapitre suivant, résultats de simulations et mesures.

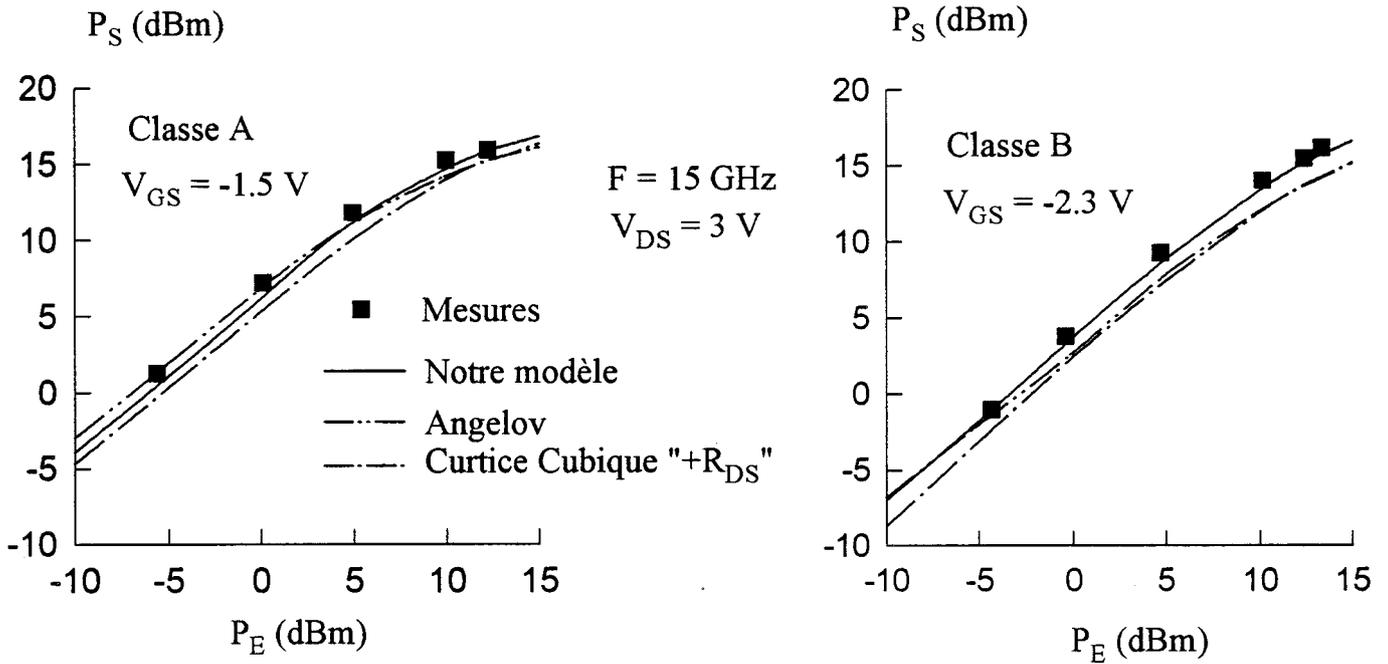


Figure IV-22 : Evolutions de la puissance de sortie du DHS 689 ($2 \times 75 \mu\text{m}$) mesuré en classe A et en classe B, et simulé avec différents modèles de générateur I_{DS}

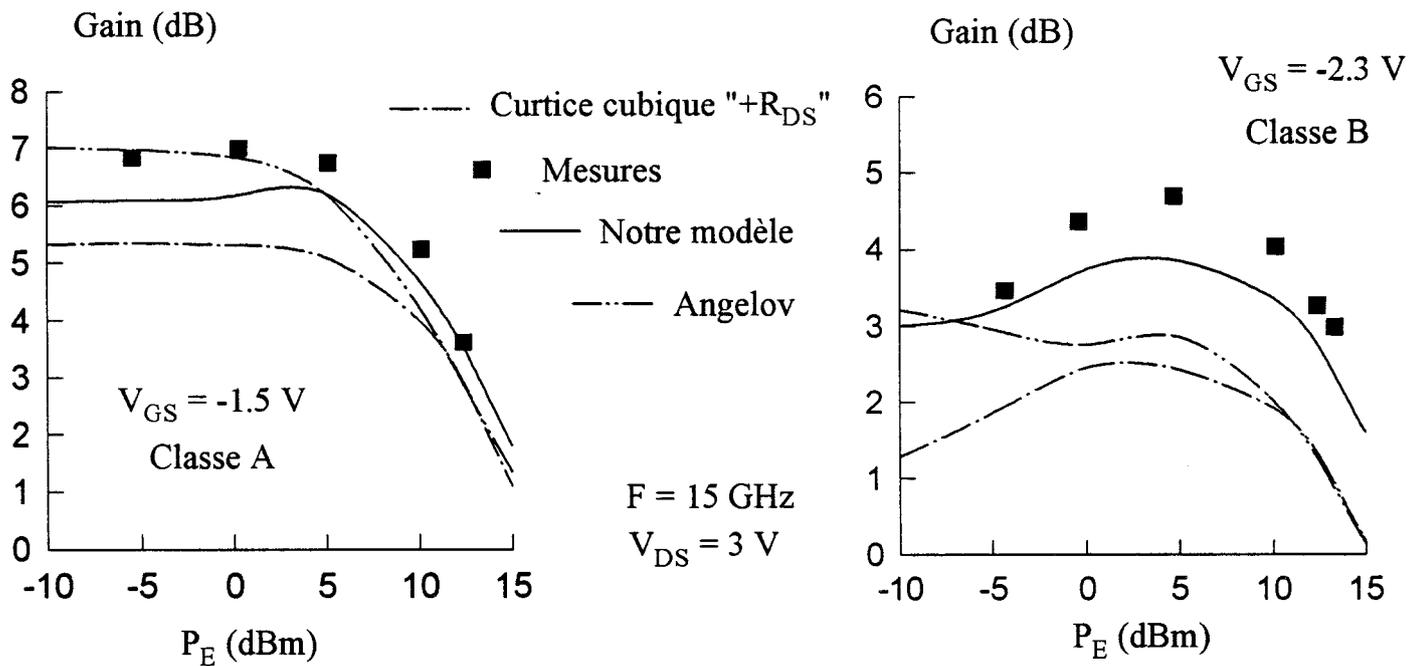


Figure IV-23 : Evolutions du gain en puissance du DHS 689 ($2 \times 75 \mu\text{m}$) mesuré en classe A et en classe B, et simulé avec différents modèles du générateur I_{DS}

5) Comparaisons mesures/simulations en fonctionnement classe A et classe B.

Pour se placer dans des conditions optimales de comparaison, en classe A et en classe B, les mesures de puissance sont réalisées dans les mêmes conditions de polarisation que celles définies lors des simulations

Les simulations sont effectuées en prenant en compte toutes les non-linéarités des composants, c'est à dire :

- les capacités C_{GS} et C_{GD} avec les expressions analytiques que nous avons établies dans la troisième partie de ce mémoire,
- la source de courant I_{GD} avec le modèle de Hwang,
- la source de courant I_{GS} avec le modèle de la jonction PN
- et la source de courant I_{DS} est modélisée soit avec notre modèle déduit de l'intégration de la transconductance hyperfréquence, soit, pour comparaison, avec les modèles d'Angelov et de Curtice cubique "+ R_{DS} ".

Les deux premières caractéristiques étudiées en fonction de la puissance du générateur sont la réponse en puissance et le gain de l'amplificateur.

a) Réponse en puissance et gain

Cas du DHS 689 (2*75 μm) :

Les évolutions de la réponse en puissance et du gain mesurées en classe A et en classe B, et simulées par les différents modèles de la source de courant I_{DS} sont représentées sur les figures IV-22 et IV-23.

En classe A ($V_{GS} = -1.5$ V), deux modèles donnent des résultats de simulations particulièrement proches des mesures :

- à faibles niveaux de signal : le modèle d'Angelov
- à forts niveaux de signal : notre modèle.

Par contre, le modèle de Curtice cubique "+R_{DS}" donne des valeurs de puissances simulées en moyenne inférieures de 1.7 dB aux valeurs expérimentales.

Paradoxalement, comme le montrent les figures IV-3 et IV-4, le modèle de Curtice est celui qui, dans la région du point de polarisation ($V_{DS} = 3 \text{ V}$ et $V_{GS} = -1.5 \text{ V}$), s'ajuste le mieux aux caractéristiques du courant impulsionnel.

En classe B, le gain, qui est mesuré en fonction de la puissance P_E , présente une évolution caractéristique : très souvent sa valeur passe par un maximum pour un niveau donné de P_E (Fig. IV-23). Si cette particularité est observée lorsque la source I_{DS} est simulée avec notre modèle ou avec le modèle de Curtice cubique "+R_{DS}", en revanche cet effet de maximum est gommé avec la modélisation d'Angelov.

Par rapport au fonctionnement en classe A, les écarts entre valeurs simulées et mesurées en classe B sont relativement plus importants. La modélisation de I_{DS} avec les relations de Curtice cubique "+R_{DS}" donne en général des performances de gain inférieures de 2 dB aux résultats expérimentaux.

A faible signal, le modèle d'Angelov et notre modèle I_{DS} fournissent des résultats voisins des mesures. Ensuite, lorsque le niveau de puissance augmente, seul notre modèle permet d'obtenir les valeurs de puissance et de gain les plus proches des relevés expérimentaux. Pour des niveaux de puissance proches de la saturation de l'amplificateur, les modèles déduits des mesures impulsionnelles du courant drain (Angelov et Curtice) donnent des valeurs de puissance et de gain inférieures d'environ 2 dB aux valeurs relevées sur le banc à charge active.

Ces écarts, observés à forts niveaux de puissance, peuvent être attribués au fait que le réseau de caractéristiques du courant impulsionnel relevé autour du point de polarisation considéré ($V_{DS} = 3 \text{ V}$, $V_{GS} = -2.3 \text{ V}$) sont plus rapprochées les unes des autres que celles déduites à partir de notre modélisation de I_{DS} (fig. IV-11b).

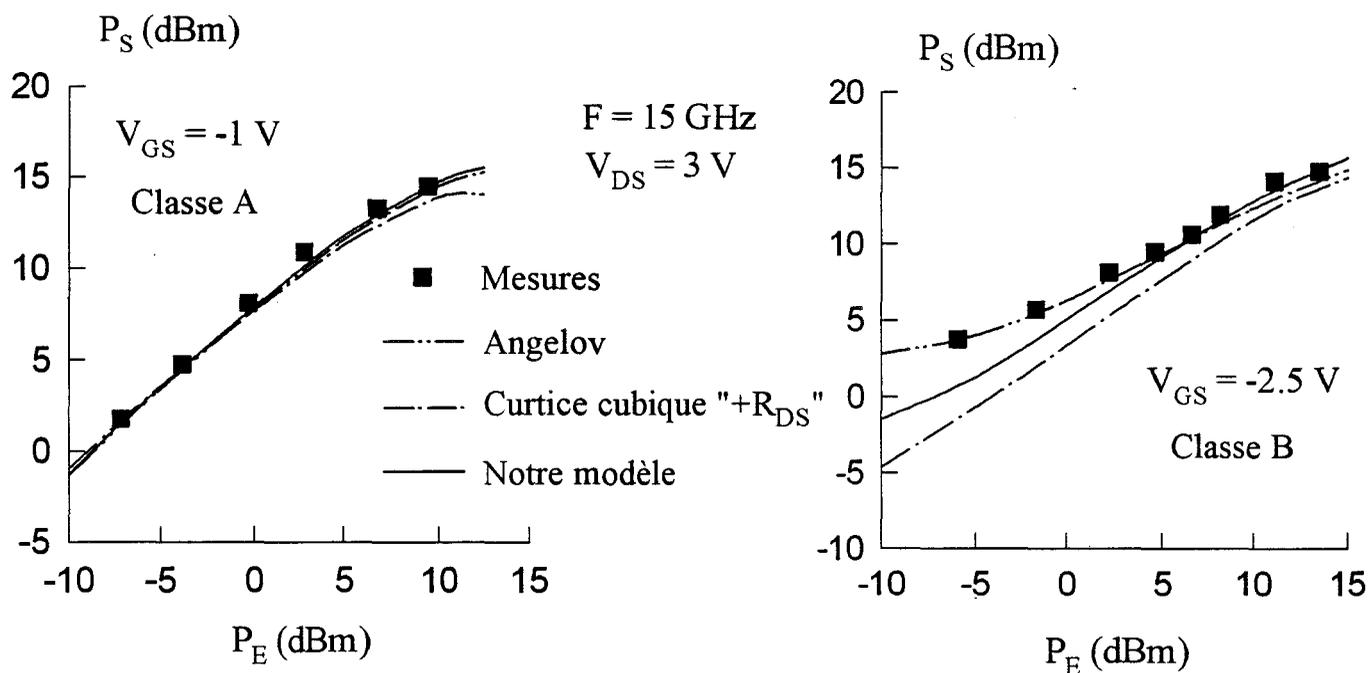


Figure IV-24 : Evolutions de la puissance sortie du DHS 689 ($2 \times 50 \mu\text{m}$) mesuré en classe A et en classe B, et simulé avec différents modèles de générateur I_{DS}

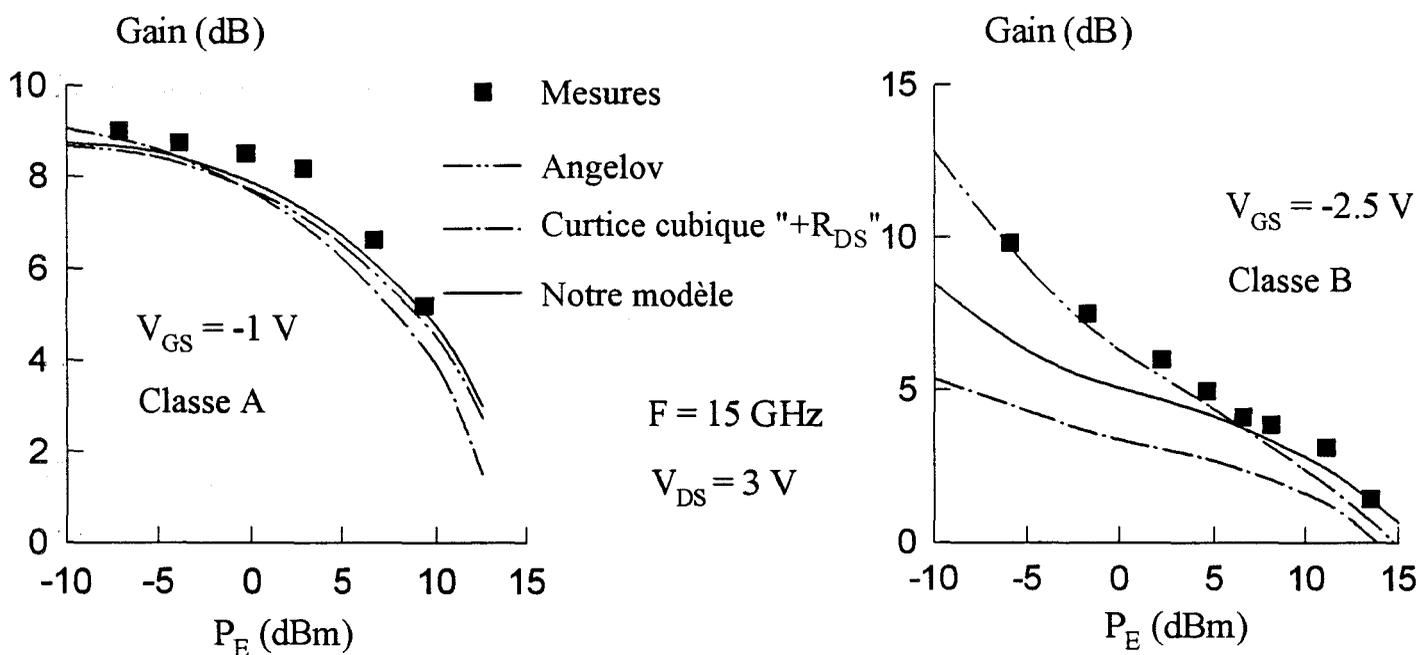


Figure IV-25 : Evolutions du gain en puissance du DHS 689 ($2 \times 50 \mu\text{m}$) mesuré en classe A et en classe B, et simulé avec différents modèles de générateur I_{DS}

Cas du DHS 689 (2*50 μm) :

En classe A, les évolutions simulées de la réponse en puissance et du gain du DHS 689 (2*50 μm) sont particulièrement conformes aux mesures (fig. IV-24 et IV-25). Toutefois, pour des niveaux de puissance d'entrée supérieurs à 5 dBm, le modèle de Curtice sous évalue la puissance disponible en sortie du composant.

En classe B, les mesures révèlent une zone d'instabilité du composant à faible niveau de puissance d'entrée. Des valeurs de gains de l'ordre de 10 dB sont alors mesurées pour une puissance P_E égale à -6 dBm. D'un point de vue pratique, l'adaptation du composant pour ces bas niveaux de puissance s'est révélée très délicate à réaliser.

Malgré l'instabilité du composant à bas niveaux de puissance, les simulations effectuées avec le modèle d'Angelov sont assez proches des mesures.

Notre modèle, qui à faibles niveaux de puissance donne des résultats de simulations relativement éloignés des relevés expérimentaux, permet pour des niveaux de puissances plus importants ($P_E > 5$ dBm) de simuler correctement le fonctionnement du composant en classe B.

Les résultats de simulations obtenus avec le modèle de Curtice montrent clairement la faiblesse relative de ce modèle à simuler le DHS 689 (2*50 μm) en classe B.

La comparaison mesures/simulations présentée ci-dessus permet de mettre en évidence les points suivants :

- En ce qui concerne les modèles où la source I_{DS} est modélisée à partir du réseau impulsionnel du courant drain, le modèle d'Angelov semble le plus performant. En effet, le modèle de Curtice sous estime généralement le gain en puissance de l'amplificateur.

- Enfin, quelle que soit la classe de fonctionnement, les modèles d'Angelov et de Curtice sous évaluent la puissance maximale de l'amplificateur.

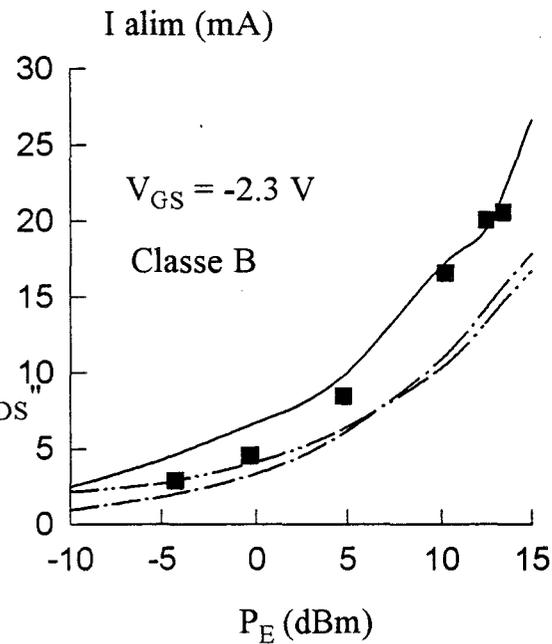
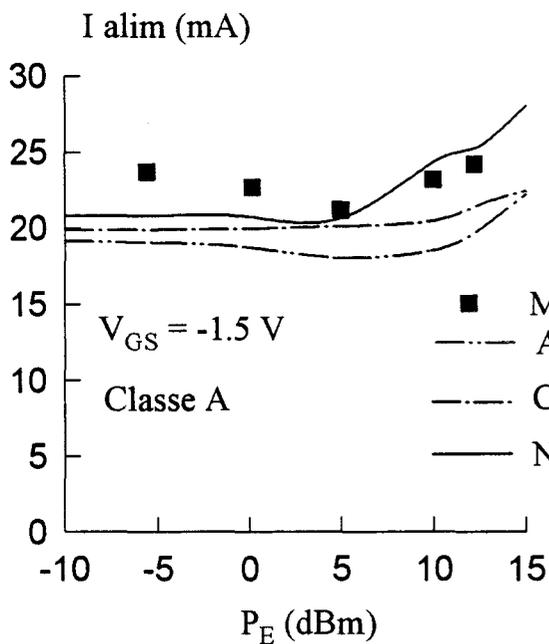


Figure IV-26 : Evolutions du courant drain d'alimentation du DHS 689 ($2 \times 75 \mu\text{m}$) mesuré en classe A et en classe B et simulé avec différents modèles de générateur I_{DS}

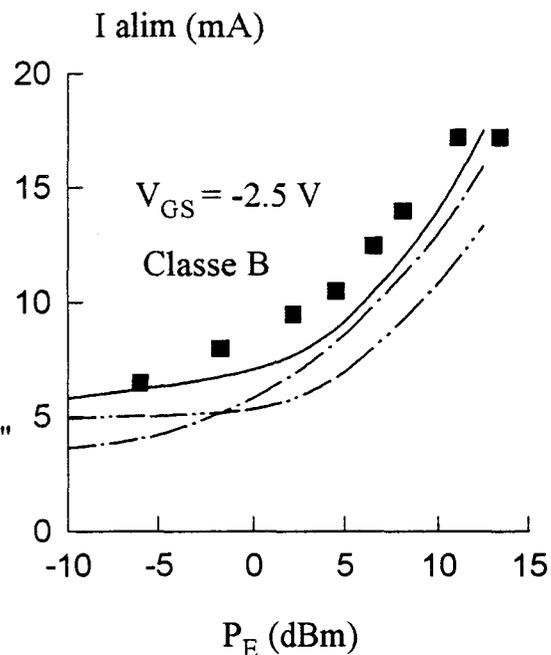
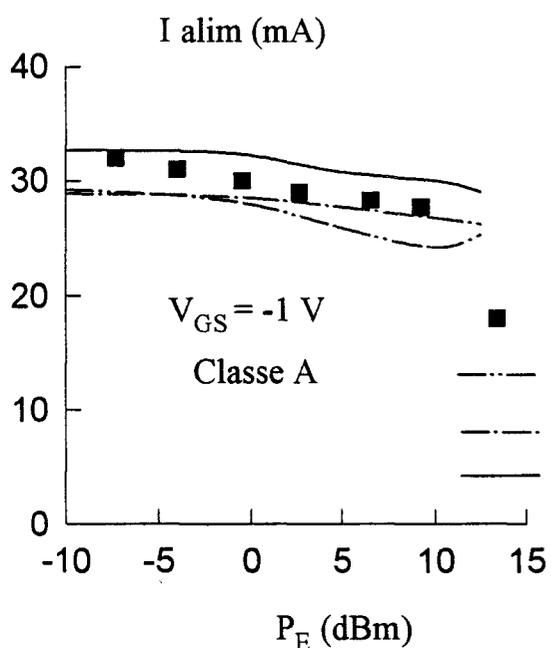


Figure IV-27 : Evolutions du courant drain d'alimentation du DHS 689 ($2 \times 50 \mu\text{m}$) mesuré en classe A et en classe B et simulé avec différents modèles de générateur I_{DS}

- Globalement, notre modèle non-linéaire où la source de courant I_{DS} est modélisée à partir du g_m hyperfréquence simule correctement le transistor en classe A et en classe B : les résultats de simulations sont très proches des relevés expérimentaux.

Après la comparaison entre les caractéristiques expérimentales et simulées de l'amplificateur (puissance et gain), la même démarche est effectuée en ce qui concerne le courant de drain et le rendement en puissance ajoutée.

b) Courant drain d'alimentation et rendement en puissance ajoutée.

Une observation rapide des évolutions du courant drain d'alimentation sur les figures IV-26 et IV-27 permet de constater que notre modèle non-linéaire de I_{DS} est le modèle qui donne les résultats de simulations les plus proches des relevés expérimentaux. Les valeurs des écarts entre courants mesurés et simulés sont de l'ordre de quelques milliampères.

Contrairement à la comparaison des réponses en puissance évoquée précédemment, les résultats de simulation obtenus avec le modèle d'Angelov sont, pour le courant drain d'alimentation, les résultats simulés les plus éloignés des points expérimentaux.

Et, en général, ce modèle et le modèle de Curtice sous estiment le courant drain d'alimentation et donc la puissance continue absorbée par le composant.

Toutefois, quelle que soit la classe de fonctionnement, les évolutions théoriques du courant drain d'alimentation en fonction de P_E possèdent des allures semblables à celles des évolutions expérimentales :

- En classe A, le courant est stable ou décroît légèrement en fonction du niveau de puissance injectée au composant.
- En classe B, le courant croît fortement en fonction de la puissance P_E .

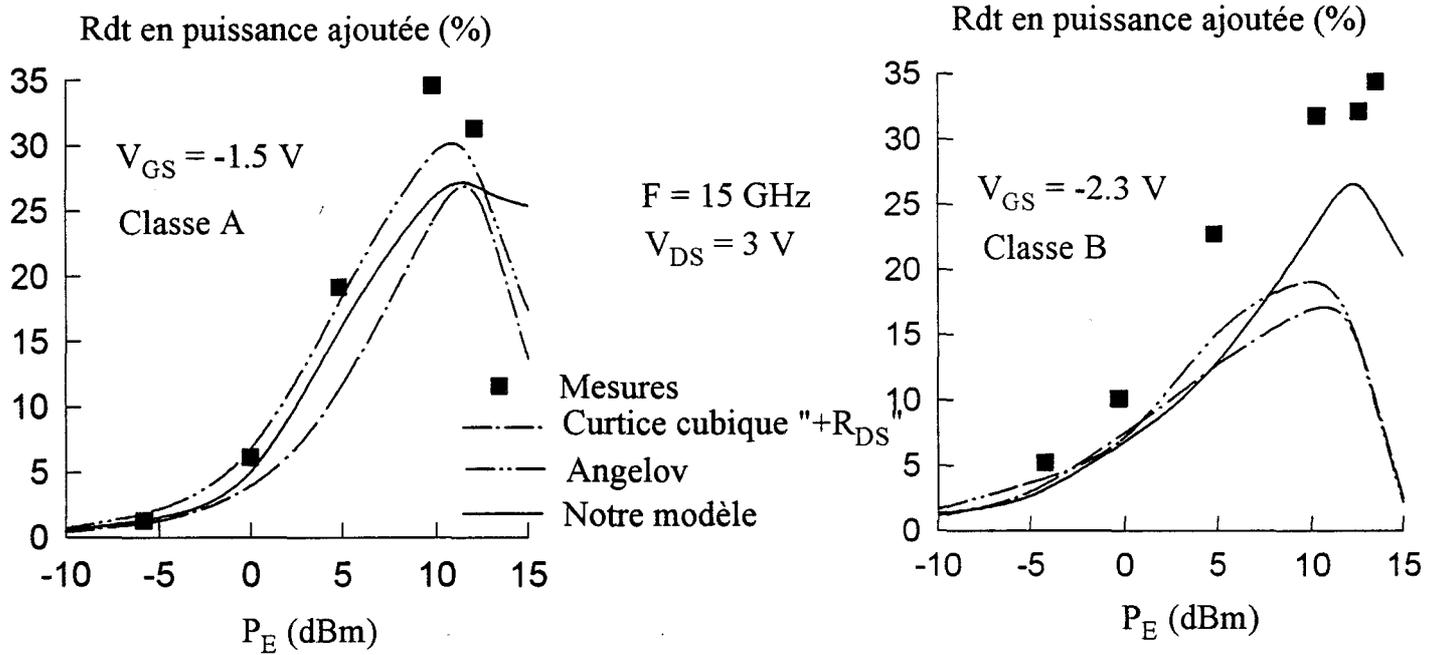


Figure IV-28 : Evolutions du rendement en puissance ajoutée du DHS 689 ($2 \times 75 \mu\text{m}$) mesuré en classe A et en classe B et simulé avec différents modèles de générateur I_{DS}

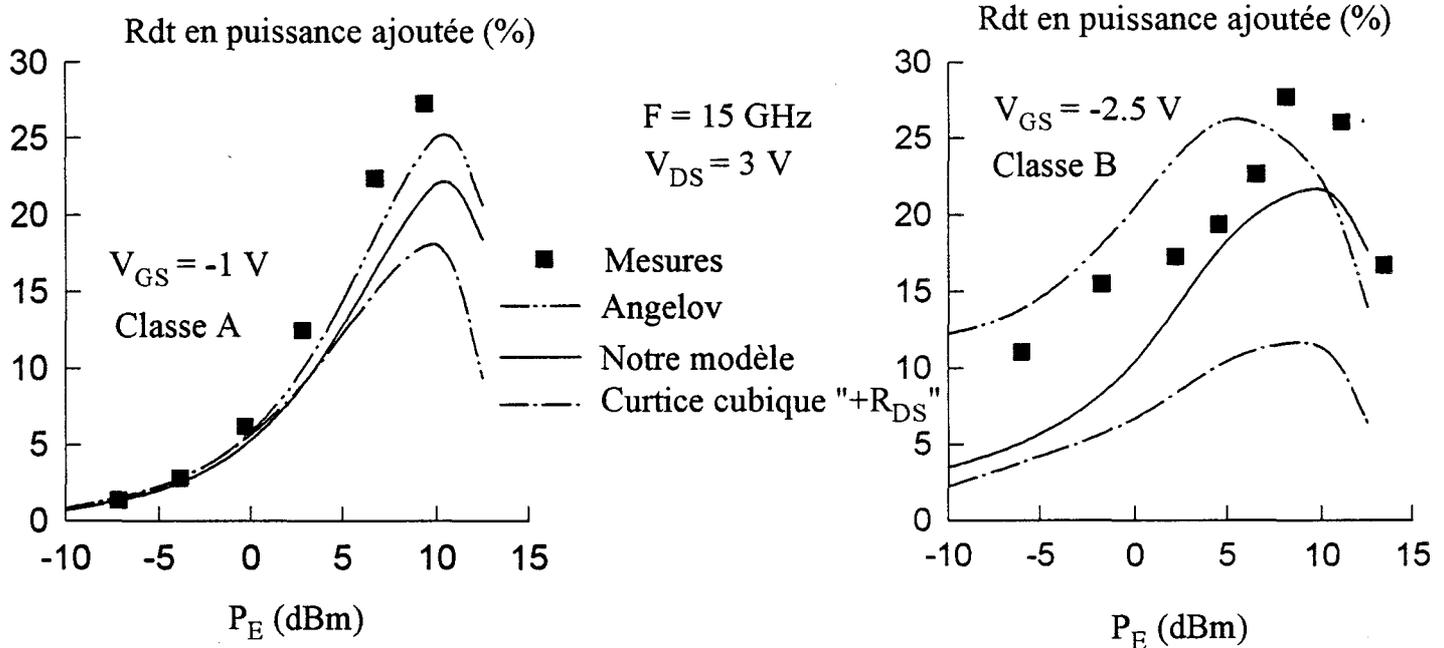


Figure IV-29 : Evolutions du rendement en puissance ajoutée du DHS 689 ($2 \times 50 \mu\text{m}$) mesuré en classe A et en classe B et simulé avec différents modèles de générateur I_{DS}

Voyons maintenant ce qu'il en est en ce qui concerne le rendement en puissance ajoutée :

$$\eta_{\text{Ajoutée}} = \frac{P_S - P_E}{V_{\text{DS0}} \cdot I_{\text{DS0}}}$$

Par rapport aux comparaisons précédentes, les écarts entre valeurs mesurées et simulées du rendement en puissance ajoutée sont plus importants (fig. IV-28 et IV-29).

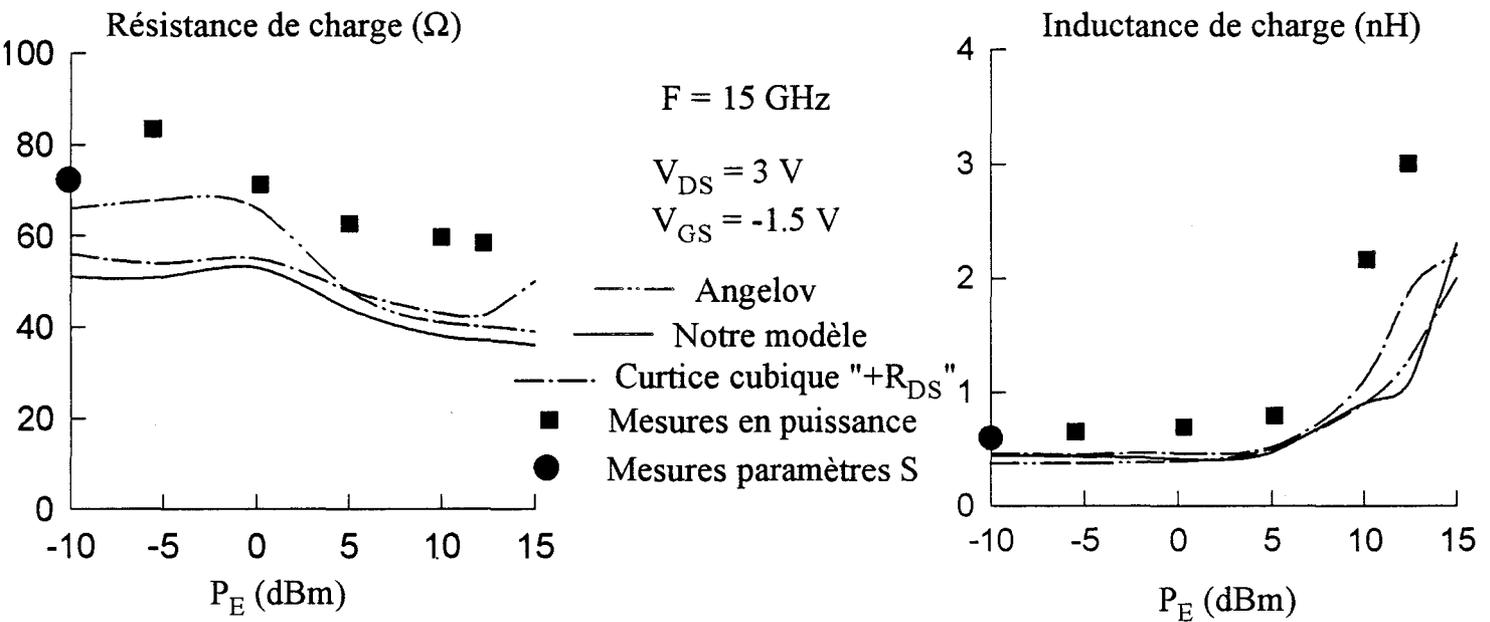
Des écarts de l'ordre de 10 % sont observés. Ces valeurs élevées sont induites par les écarts théorie-expérience des réponses en puissance qui peuvent s'ajouter à ceux des courants de drain fournis par l'alimentation.

Une réponse en puissance sous-estimée et un courant d'alimentation sur-estimé conduisent alors à un rendement simulé inférieur à celui obtenu expérimentalement. Ce phénomène explique qu'en classe B le DHS 689 (2*75 μm) simulé avec notre modèle possède, pour une puissance P_E de 5 dBm, un rendement de 10 % inférieur à la mesure.

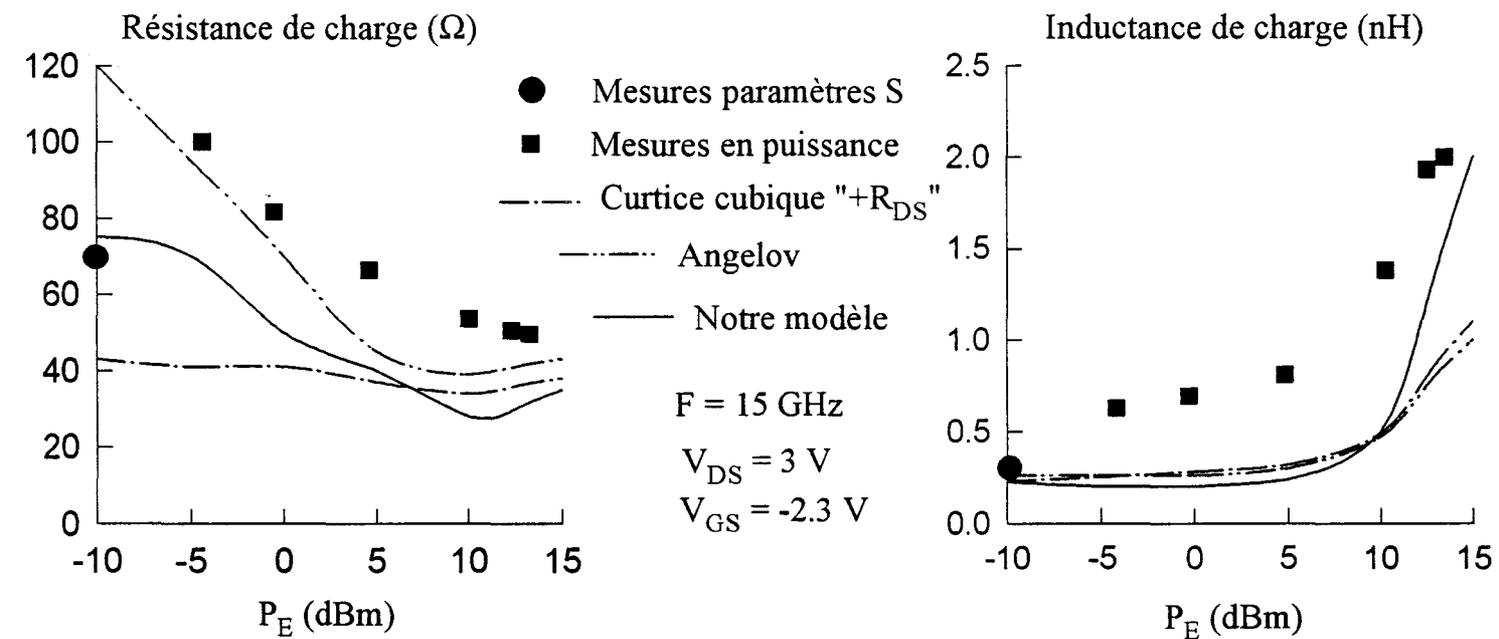
A l'inverse, les écarts peuvent se compenser et permettre ainsi d'obtenir des résultats de simulations proches des mesures. Par exemple, en classe A, le modèle d'Angelov sous estime, pour P_E égale à 12.5 dBm, d'une part la puissance P_S du DHS 689 (2*50 μm) de 0.7 dB et d'autre part le courant drain d'alimentation de 3.6 mA ; un effet de compensation permet de constater que la valeur simulée du rendement est seulement de 3 % inférieure à la mesure.

Les résultats de la comparaison théorie-expérimentation qui concernent le rendement en puissance ajoutée sont donc difficilement exploitables.

Comme indiqué lors de la présentation du banc à charge active, les valeurs de l'impédance de charge des transistors sont accessibles par la mesure. La comparaison théorie-expérience de l'impédance de charge est donc envisageable.



*Figure IV-30 : Evolutions de la résistance et de l'inductance de charge du DHS 689 (2*75 μm) mesuré en classe A et simulé avec différents modèles de générateur I_{DS}*



*Figure IV-31 : Evolutions de la résistance et de l'inductance de charge du DHS 689 (2*75 μm) mesuré en classe B et simulé avec différents modèles de générateur I_{DS}*

c) Impédance de charge.

Cette impédance représente l'impédance de charge optimale qui permet d'obtenir, pour un niveau de puissance P_E donné, un maximum de puissance dans sa partie résistive.

Pour les transistors DHS 689, la réactance de cette impédance est positive à 15 Ghz : elle peut être représentée sous forme d'un élément selfique.

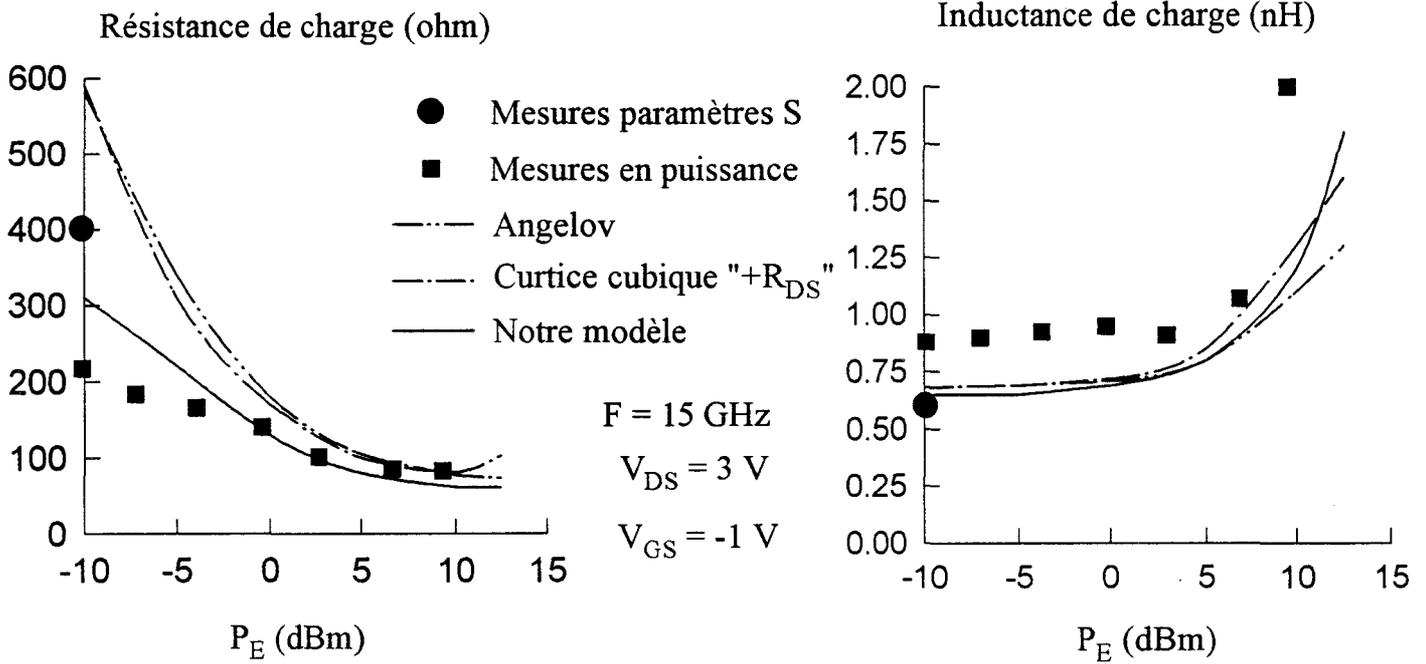
Les parties résistive et réactive de la charge optimale des transistors DHS 689 sont représentées sur les figures IV-30 à IV-33. A titre de comparaison, nous avons également indiqué sur ces figures les valeurs des résistances et inductances déduites du coefficient de réflexion Γ_L calculé à partir des paramètres S_{ij} mesurés lors de la caractérisation hyperfréquence du composant. Γ_L représente le coefficient de réflexion de la charge qui assure l'adaptation optimale du transistor ; il est impossible de le calculer pour le DHS 689 ($2 \times 50 \mu\text{m}$) qui est instable en fonctionnement classe B petit signal.

Les évolutions obtenues pour la charge en fonction de la puissance P_E sont très caractéristiques :

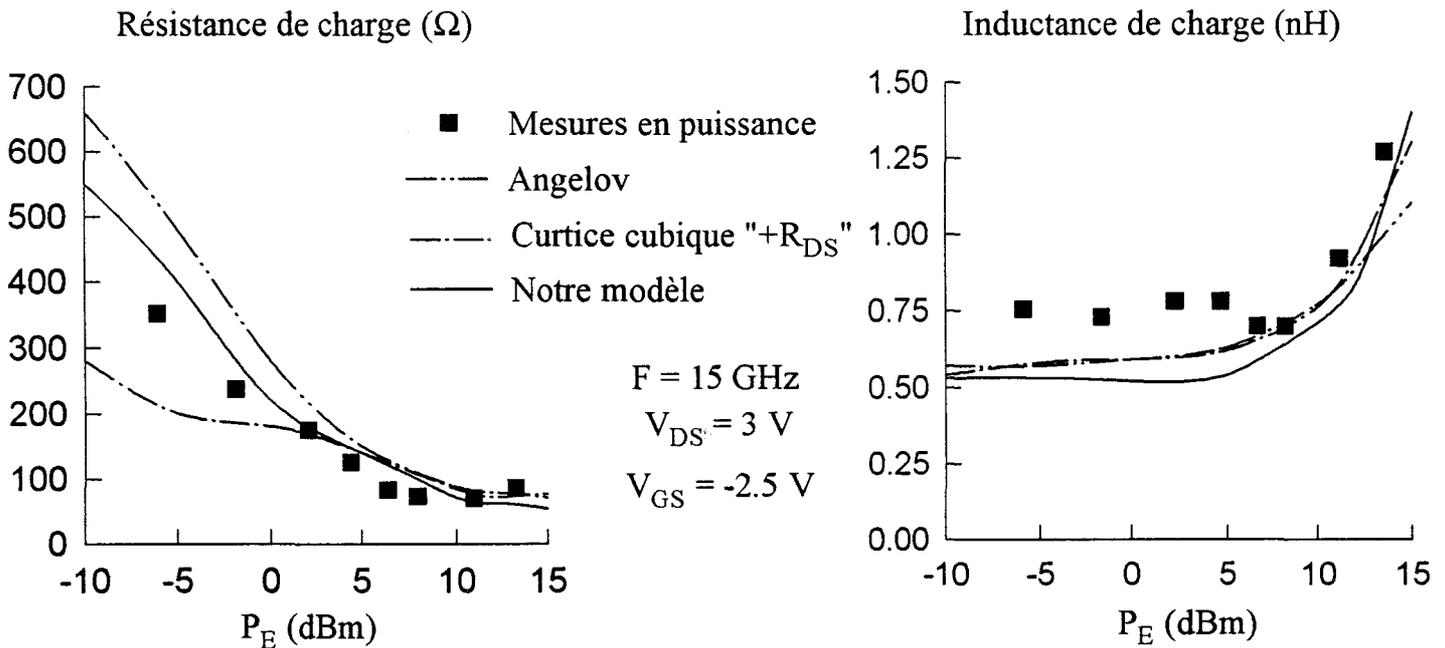
- Pour des puissances P_E comprises entre -10 et 5 dBm, les éléments résistifs décroissent plus ou moins rapidement selon la classe de fonctionnement et le modèle de simulation choisi. Ensuite, pour $P_E > 5$ dBm, les résistances n'évoluent pratiquement plus.

- Par contre, les inductances sont constantes pour $P_E < 5$ dBm, puis croissent rapidement.

- A faibles niveaux de puissance, les résistances de charge en classe B sont plus importantes qu'en classe A. Par contre, à forte puissance, les résistances de charge sont pratiquement les mêmes que celles obtenues en classe A.



*Figure IV-32 : Evolutions de la résistance et de l'inductance de charge du DHS 689 (2*50 μm) mesuré en classe A et simulé avec différents modèles de générateur I_{DS}*



*Figure IV-33 : Evolutions de la résistance et de l'inductance de charge du DHS 689 (2*50 μm) mesuré en classe B et simulé avec différents modèles de générateur I_{DS}*

Ces caractéristiques peuvent être corrélées aux évolutions du cycle de charge dans le réseau $I_{DS}(V_{DS}, V_{GS})$ en fonction de la puissance P_E . Sur la figure IV-34, sont représentés les cycles de charges obtenus lorsque la source de courant I_{DS} du DHS 689 ($2*75 \mu\text{m}$) est simulée avec le modèle d'Angelov.

Ces évolutions conduisent aux remarques suivantes :

- Les inductances de charge semblent être corrélées à la surface des cycles de charges. En effet, comme les inductances, les surfaces évoluent peu lorsque P_E croît de -5 dBm à 5 dBm ; puis elles s'accroissent considérablement pour des niveaux de puissance d'entrée supérieurs ($P_E = 12.5 \text{ dBm}$).

- Pour une puissance P_E comprise entre -5 et 5 dBm, les pentes moyennes des cycles de charge augmentent plus ou moins rapidement selon la classe de fonctionnement. Pour la classe A cette augmentation est relativement peu importante ; en revanche elle est plus conséquente en classe B. La relation qui lie pente des cycles de charge et résistances de charge apparaît clairement.

- Pour des niveaux de puissance supérieurs à 5 dBm, les résistances de charge évoluent beaucoup moins en fonction de la puissance d'entrée. Il n'en est pas de même en ce qui concerne les pentes des cycles de charge. Ces dernières semblent liées à l'inductance de charge qui voit sa valeur croître rapidement avec le niveau de puissance d'entrée. Cette inductance, par effet de transformation d'impédance à travers les éléments réactifs d'accès, ramène au niveau du composant intrinsèque une partie résistive décroissante quand P_E augmente.

- A faible signal ($P_E = -5 \text{ dBm}$), la pente du cycle de charge en classe B est plus faible que celle obtenue en classe A. Les résistances de charge en classe B, comme indiqué précédemment, sont plus importantes qu'en classe A.

En fonction du niveau de puissance d'entrée appliqué une double corrélation existe :

- la première entre surfaces du cycle de charge et inductances

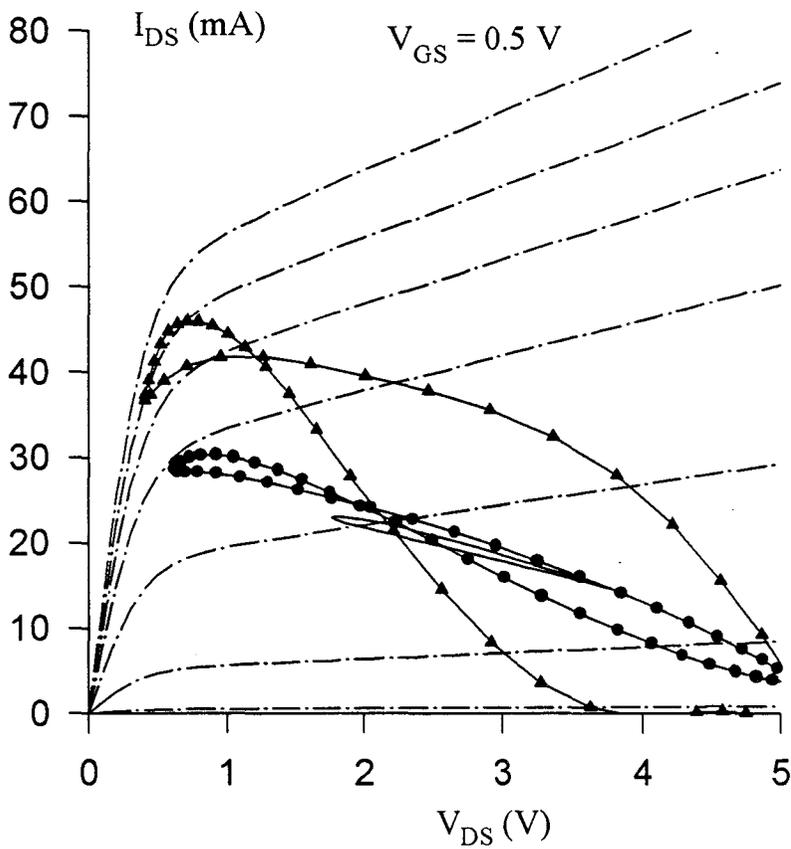


Fig. 34a : Classe A

$V_{GS} = -2.5 \text{ V}$

- $P_E = -5 \text{ dBm}$
- $P_E = 5 \text{ dBm}$
- ▲— $P_E = 12.5 \text{ dBm}$

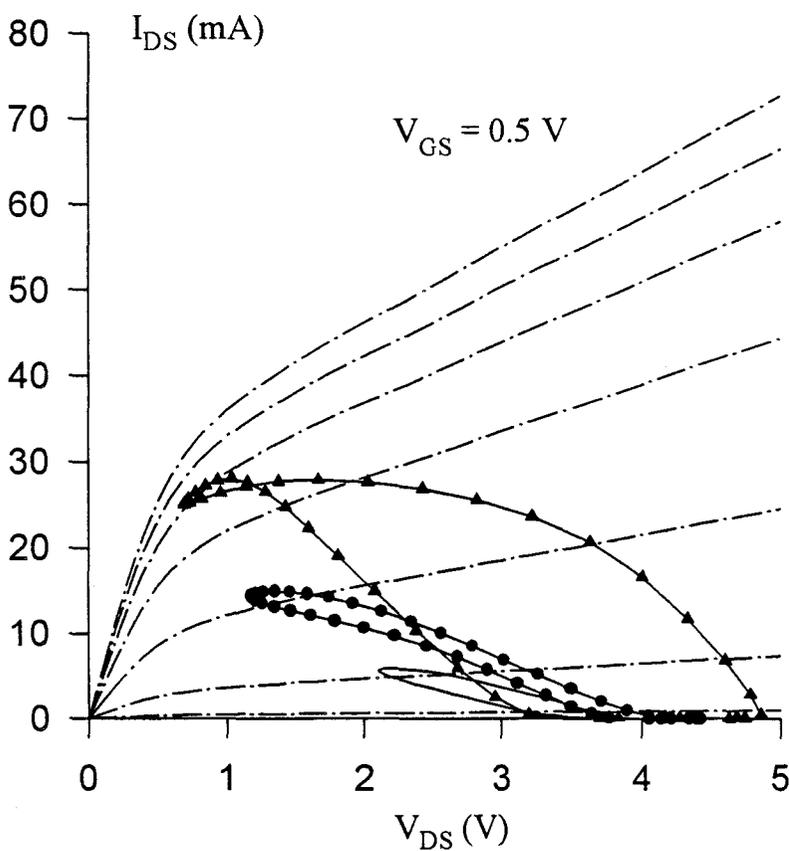


Fig. 34b : Classe B

$V_{GS} = -2.5 \text{ V}$

Figure IV-34 : Cycles de charge du DHS 689 ($2 \times 75 \mu\text{m}$) simulé en classe A et en classe B pour différents niveaux de puissance P_E et avec le générateur I_{DS} d'Angelov.

- la seconde entre pentes du cycle de charge et valeurs des éléments de l'impédance de charge.

Comme les surfaces et les pentes des cycles de charge dépendent des réseaux de caractéristiques ; les valeurs optimales de la charge sont très liées aux réseaux I_{DS} modélisés.

A faibles niveaux de puissances d'entrée, selon la modélisation choisie pour le générateur de courant I_{DS} , les figures IV-30, 31, 32 et 33 mettent en évidence une dispersion assez importante des valeurs des résistances de charge optimale. Cette dispersion peut être expliquée en considérant les réseaux de caractéristiques simulés par les différents modèles et la dépendance des éléments résistifs de charge avec ces réseaux. L'importance des écarts prouve une très forte sensibilité des valeurs optimales des résistances de charge aux allures des réseaux I_{DS} modélisés.

Pour $P_E > 5$ dBm, ce sont les valeurs optimales des inductances de charge qui sont étroitement liées aux réseaux I_{DS} modélisés : les évolutions des inductances de charge diffèrent donc selon le modèle choisi pour I_{DS} et la classe de fonctionnement étudiée.

La comparaison entre les mesures et les simulations met en évidence les points suivants :

- Les évolutions simulées des éléments de la charge optimale avec le niveau de puissance appliquée à l'entrée sont comparables à celles relevées en mesure.

- Les valeurs des inductances déduites des mesures sont le plus souvent supérieures aux résultats issus des simulations : 0.25 nH pour le $2*50 \mu\text{m}$ et 0.4 nH pour le $2*75 \mu\text{m}$.

- Pour le $2*75 \mu\text{m}$, les valeurs des résistances déduites des mesures sont supérieures aux valeurs obtenues en simulation. En ce qui concerne le $2*50 \mu\text{m}$, les points expérimentaux sont ici très proches des valeurs obtenues en simulation.

Une grande partie de ces écarts a certainement comme origine les erreurs de mesure induites par la procédure manuelle de calibrage de l'analyseur de réseau.

Les imprécisions de mesure peuvent être corrigées en utilisant une méthode de calibrage plus rigoureuse (méthode TRL par exemple) du même type que celle employée lors de la caractérisation hyperfréquence du composant. L'utilisation d'un analyseur de réseaux automatisé est a priori souhaitable pour avoir des mesures plus précises.

6) Conclusion.

Dans cette partie, nous avons tout d'abord étudié les influences des différentes non-linéarités du composant sur les performances d'étages amplificateurs simulés. Nous avons ensuite comparé les résultats de simulations avec les mesures effectuées au banc à charge active afin de déduire le modèle le mieux adapté pour simuler le transistor en amplifications classe A et classe B.

En classe A, les résultats de simulation montrent que les performances des amplificateurs sont peu sensibles aux effets non-linéaires des capacités C_{GS} et C_{GD} et de la source de courant I_{GD} . Malgré une plus grande sensibilité vis à vis de la source de courant non-linéaire I_{DS} , les résultats de simulations obtenus avec les différents modèles sont assez proches les uns des autres ; en outre ils sont comparables aux mesures relevées sur le banc de puissance.

En classe B, les non-linéarités du composant influencent fortement les performances des amplificateurs simulés. Les éléments non-linéaires nécessitent en conséquence une modélisation très précise. Notre modélisation non-linéaire très fine des capacités C_{GS} et C_{GD} (en fonction des tensions V_{DS} et V_{GS}) et les modèles de Hwang et de jonction linéaire en inverse de la source de courant I_{GD} sont de ce fait des modèles performants. En ce qui concerne la source de courant I_{DS} , la comparaison entre les mesures et les simulations montre que notre modélisation utilisant la transconductance hyperfréquence donne globalement, sur l'ensemble des grandeurs étudiées, les résultats les plus satisfaisants. En effet, c'est elle qui permet d'obtenir, en fonction du niveau, les évolutions les plus proches de celles qui sont relevées expérimentalement.

Un fait important est à noter : en classe A comme en classe B, et surtout dans le second cas, les performances en puissance mesurées sont systématiquement supérieures aux prédictions fournies par les simulations et ce quel que soit le modèle

utilisé pour la source de courant I_{DS} . Cet état de fait indique une probable sous estimation des potentialités en courant drain par les différents modèles.

Pour les modèles où la source de courant I_{DS} est extraite de la caractérisation impulsionnelle, les états de température et de piège du composant simulé correspondent à ceux du point de polarisation autour duquel le réseau pulsé $I_{DS}(V_{DS}, V_{GS})$ est mesuré. En simulation grand signal, quel que soit le niveau de puissance injectée, la température et l'état de piège du composant sont donc invariants. Dans ces conditions, la sous estimation du courant drain doit être attribuée à un piégeage au point de repos plus important que sur l'ensemble du cycle dynamique de fonctionnement.

Pour notre modèle non-linéaire, la base de la modélisation de la source I_{DS} est la transconductance hyperfréquence déduite des paramètres S mesurés en de nombreux points de polarisation. A chaque point du réseau simulé correspond donc un état de piège particulier et une température donnée. En simulation grand signal, le point instantané de fonctionnement voit donc à chaque instant sa température et son état de piège évoluer. Dans ce cas, la sous estimation du courant drain serait donc imputable à une surestimation de l'effet d'échauffement.

CONCLUSION GENERALE

Le principal objectif de ce travail était l'élaboration d'un modèle non-linéaire qui soit représentatif des HEMTs de puissance actuels, en particulier les HEMTs pseudomorphiques, et permette leurs simulations non seulement en classe A mais aussi en classe B et ce jusqu'en bande Ka. Le caractère très spécifique de ces composants et la particularité des conditions de fonctionnement visées nous ont entraînés à réexaminer très largement les possibilités des modèles existants de TECs et à tenter d'apporter des améliorations tant en matière d'extraction de ces modèles que de leur formulation électrique. Les propositions que nous avons faites ont donné lieu à de nombreux tests de validité mettant en oeuvre le logiciel MDS et un banc de « load-pull » à charge active.

Sur le plan de la caractérisation hyperfréquence petit signal trois améliorations importantes ont été apportées à la procédure développée au laboratoire :

- la première est relative à la mesure des capacités parasites introduites par les plots d'accès à la partie active du composant. Cette méthode de mesure originale utilise les trois configurations source commune, drain commun et grille commune d'un TEC sans trous métallisés ou « via-hole ». La précision des mesures ainsi effectuées est voisine de 5% et leur reproductibilité excellente. Cette méthode pourrait être très facilement appliquée aux processus de réalisation industrielle moyennant l'ajout sur le « wafer » d'un motif test dépourvu de « via-hole ».

- la deuxième est la mesure des paramètres S petit signal en fonction des tensions internes du composant. Ce procédé de caractérisation permet d'extraire des valeurs d'éléments du schéma équivalent petit signal directement exploitables pour la modélisation.

- la dernière amélioration est la définition des plages de fréquences dans lesquelles les valeurs des éléments peuvent être extraites avec précision, y compris dans les conditions de polarisation les plus extrêmes. Les fréquences maximales que nous avons atteintes sont voisines de 15 Ghz et 36 Ghz pour les mesures respectivement effectuées en cellule et sous pointes. Cette méthodologie donne des résultats beaucoup plus satisfaisants que ceux obtenus avec un procédé d'optimisation

automatique large bande classique. En conséquence la fiabilité et la précision du modèle obtenu sont notablement améliorées, à l'exception de quelques points délicats comme par exemple les évolutions de R_i au-delà du pincement et de C_{DS} en zone ohmique.

Sur le plan de la construction du modèle nous avons cherché à surmonter les insuffisances de la caractérisation impulsionnelle. Celle-ci est actuellement utilisée par tous les concepteurs pour établir le réseau $I_{DS}(V_{DS}, V_{GS})$ mais, de toute évidence n'est pas a priori adaptée à décrire le fonctionnement classe B dans la mesure où elle ne permet pas de prendre en compte l'échauffement lié au courant moyen de drain. Notre apport, sur ce problème, est la mise au point d'un nouveau modèle non-linéaire qui possède les particularités suivantes :

- le générateur de courant I_{DS} est décrit par intégration de la transconductance petit signal hyperfréquence en fonction de V_{GS} . Les valeurs de g_m sont celles mesurées en de nombreux points du réseau des caractéristiques ; elles sont représentatives de l'éventuel échauffement du composant.

- les capacités grille-source et grille-drain sont modélisées en fonction des tensions V_{GS} et V_{DS} . Cette modélisation n'est possible qu'en modifiant le schéma équivalent intrinsèque par l'introduction d'une charge supplémentaire entre drain et source.

Ainsi constitué, le modèle tient compte de manière approchée des variations de température et permet de traduire le comportement du composant quel que soit le niveau de puissance hyperfréquence auquel il est soumis.

Sur le plan de la confrontation simulations-mesures de la dernière partie de ce travail, la comparaison des résultats obtenus avec tous les modèles mis en oeuvre a montré que c'est notre modèle qui fournit globalement les résultats les plus satisfaisants. Cependant, en ce qui concerne les performances de puissance notre modèle, comme les modèles impulsionnels, a conduit à des résultats inférieurs à ceux relevés au banc de charge active. L'explication de cette observation tient probablement

à une surestimation des effets de pièges dans le cas des modèles impulsionsnels et à une surévaluation de l'effet d'échauffement dans le cas de notre modèle.

A l'issue de ce travail, il nous apparaît clairement qu'une réflexion ultérieure, pour parfaire la modélisation du fonctionnement classe B devra prendre en compte de manière beaucoup plus fine l'effet de température lié au courant moyen.

Idéalement il serait souhaitable de disposer d'un réseau de caractéristiques $I_{DS}(V_{DS}, V_{GS})$ en fonction de la température du composant, c'est à dire fonction du niveau de puissance. Conjointement aux mesures pulsées du réseau, la superposition d'une petite composante hyperfréquence rendrait possible la détermination des autres éléments du schéma équivalent.

Dans la perspective de cette caractérisation doublement pulsée, à la fois en polarisation et en hyperfréquence, la question qui se pose est celle du moyen pratique à utiliser pour obtenir les évolutions du modèle en fonction de la température.

Deux possibilités peuvent s'offrir :

- soit en prenant pour point de repos celui correspondant au régime classe B et en portant la température à la valeur voulue par un système de chauffage extérieur.

- soit en prenant un courant drain de repos tel que la température souhaitée résulte de la puissance continue imposée au composant.

Il est impossible a priori de savoir laquelle de ces deux alternatives donnera les résultats les plus satisfaisants. Seules, les mesures de puissance en hyperfréquence permettront de les départager. Ce type étude présente un caractère très exploratoire et doit être envisagé à long terme. Il importe également d'y associer le problème de l'influence des pièges. En effet, même si l'amélioration constante de la technologie permet de penser que l'importance de ce problème continuera à diminuer, la disparition totale des effets de pièges apparaît physiquement très improbable.

ANNEXE

Nous détaillons dans cette annexe les étapes du programme de pilotage (fig. A) de l'analyseur de réseau qui permettent de mesurer les paramètres S du TEC en fonction des potentiels internes désirés.

(1) Calcul de V_{GSi} et V_{DSi} .

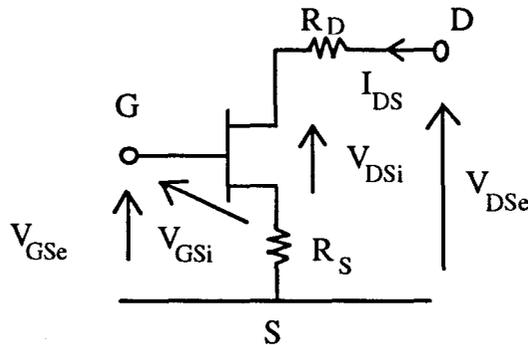


Figure B

D'après la figure B, les équations suivantes peuvent être établies :

$$(Ia) \quad V_{GSe} = V_{GSi} + R_S \cdot I_{DS}$$

$$(Ib) \quad V_{DSe} = V_{DSi} + (R_S + R_D) \cdot I_{DS}$$

On obtient alors les expressions de V_{DSi} et de V_{GSi} :

$$(IIa) \quad V_{GSi} = V_{GSe} - R_S \cdot I_{DS}$$

$$(IIb) \quad V_{DSi} = V_{DSe} - (R_S + R_D) \cdot I_{DS}$$

(2) Calcul de ϵ .

L'erreur est définie par : $\epsilon = \sum_{i=1}^2 |\epsilon_i|^2$

$$\text{avec} \quad \epsilon_1 = \Delta V_{GSi} = V_{GSi} - V_{GSi\text{objectif}}$$

$$\epsilon_2 = \Delta V_{DSi} = V_{DSi} - V_{DSi\text{objectif}}$$

Les valeurs V_{GSi} et V_{DSi} sont déduites du système (II) et les tensions $V_{GSi\text{objectif}}$ et $V_{DSi\text{objectif}}$ sont les tensions internes désirées.

L'erreur ϵ_{\max} est imposée par la sensibilité des alimentations, typiquement de 1 à 10 mV.

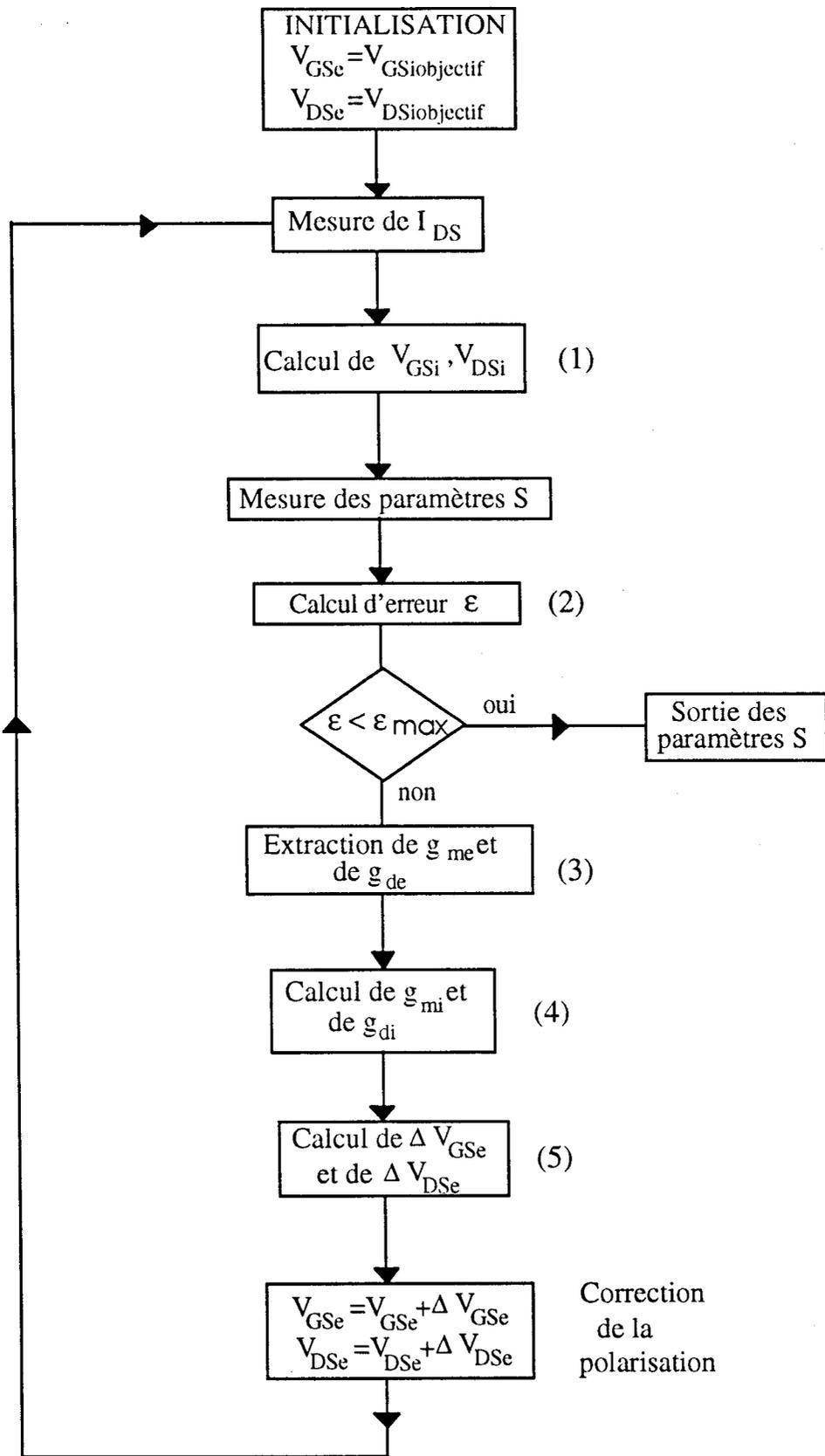


Fig. A : Synoptique du programme de pilotage de l'analyseur de réseau permettant de mesurer les paramètres S du TEC en fonction des potentiels internes désirés.

(3) Extraction de g_{me} et de g_{de} .

La matrice S mesurée est ensuite transformée en une matrice admittance Y. La transconductance externe g_{me} est déduite de la partie réelle du paramètre Y_{21} en basse fréquence et la conductance externe g_{de} de la partie réelle du paramètre Y_{22} .

(4) Calcul de g_{mi} et de g_{di} .

Les grandeurs g_{mi} et g_{di} sont liées aux grandeurs g_{de} et g_{me} par les relations suivantes :

$$g_{mi} = \frac{g_{me}}{1 - Do} \quad \text{et} \quad g_{di} = \frac{g_{de}}{1 - Do}$$

$$\text{avec} \quad Do = R_S \cdot g_{me} + (R_S + R_D) \cdot g_{de}$$

(5) Calcul de ΔV_{GSe} et de ΔV_{DSe} .

Dans le système d'équations (I), le courant I_{DS} est fonction des tensions V_{DSi} et V_{GSi} . De manière assez générale il est possible d'exprimer V_{GSe} et V_{DSe} en fonction des tensions internes sous la forme :

$$V_{GSe} = f(V_{DSi}, V_{GSi}) \quad \text{et} \quad V_{DSe} = g(V_{DSi}, V_{GSi}).$$

Dans ces conditions, les variations des tensions V_{GSe} et V_{DSe} autour d'un point de repos peuvent s'écrire :

$$\Delta V_{GSe} = \left. \frac{\partial V_{GSe}}{\partial V_{GSi}} \right|_{V_{DSi} = \text{cst}} \cdot \Delta V_{GSi} + \left. \frac{\partial V_{GSe}}{\partial V_{DSi}} \right|_{V_{GSi} = \text{cst}} \cdot \Delta V_{DSi}$$

$$\Delta V_{DSe} = \left. \frac{\partial V_{DSe}}{\partial V_{GSi}} \right|_{V_{DSi} = \text{cst}} \cdot \Delta V_{GSi} + \left. \frac{\partial V_{DSe}}{\partial V_{DSi}} \right|_{V_{GSi} = \text{cst}} \cdot \Delta V_{DSi}$$

Les dérivées partielles sont déduites des équations du système (I) :

$$\left. \frac{\partial V_{GSe}}{\partial V_{GSi}} \right|_{V_{DSi} = \text{cst}} = \left. \frac{\partial (V_{GSi} + R_S \cdot I_{DS})}{\partial V_{GSi}} \right|_{V_{DSi} = \text{cst}} = 1 + R_S \cdot \left. \frac{\partial I_{DS}}{\partial V_{GSi}} \right|_{V_{DSi} = \text{cst}} = 1 + R_S \cdot g_{mi}$$

$$\left. \frac{\partial V_{GSe}}{\partial V_{DSi}} \right|_{V_{GSi} = \text{cst}} = \left. \frac{\partial (V_{GSe} + R_S \cdot I_{DS})}{\partial V_{DSi}} \right|_{V_{GSi} = \text{cst}} = R_S \cdot \left. \frac{\partial I_{DS}}{\partial V_{DSi}} \right|_{V_{GSi} = \text{cst}} = R_S \cdot g_{di}$$

$$\left. \frac{\partial V_{DSe}}{\partial V_{GSi}} \right|_{V_{DSi} = \text{cst}} = \left. \frac{\partial (V_{DSi} + (R_S + R_D) \cdot I_{DS})}{\partial V_{GSi}} \right|_{V_{DSi} = \text{cst}} = (R_S + R_D) \cdot g_{mi}$$

$$\left. \frac{\partial V_{DSe}}{\partial V_{GSi}} \right|_{V_{GSi} = \text{cst}} = 1 + (R_S + R_D) \cdot g_{di}$$

Ces derniers systèmes d'équations permettent de déduire les expressions suivantes pour ΔV_{GSe} et ΔV_{DSe} :

$$(IIIa) \quad \Delta V_{GSe} = (1 + R_S \cdot g_{mi}) \cdot \Delta V_{GSi} + R_S \cdot g_{di} \cdot \Delta V_{DSi}$$

$$(IIIb) \quad \Delta V_{DSe} = (R_S + R_D) \cdot g_{mi} \cdot \Delta V_{GSi} + (1 + (R_S + R_D) \cdot g_{di}) \cdot \Delta V_{DSi}$$

En conséquence les tensions externes à appliquer au transistor sont donc :

$$V_{GSe} = V_{GSi} + \Delta V_{GSe}$$

$$V_{DSe} = V_{DSi} + \Delta V_{DSe}$$

En pratique, les tés de polarisation de l'analyseur de réseau ne sont pas parfaits : leurs résistances internes induisent des chutes de tensions. Côté grille, ces chutes peuvent être négligées puisque le courant est relativement faible ; ce n'est pas le cas du côté drain où le courant est plus important. Les expressions mathématiques IIb et IIIb doivent donc être modifiées pour tenir compte de la chute de tension introduite par le té de polarisation de drain ; elles deviennent :

$$V_{DSi} = V_{DSe} - (R_S + R_D + R_{bias}) \cdot I_{DS}$$

$$\Delta V_{DSe} = (R_S + R_D + R_{bias}) \cdot g_{mi} \cdot \Delta V_{GSi} + (1 + (R_S + R_D + R_{bias}) \cdot g_{di}) \cdot \Delta V_{DSi}$$

où R_{bias} est la résistance interne du té de polarisation de drain mesurée à l'ohmètre.

Les éléments intrinsèques du schéma équivalent petit signal sont ensuite déterminés à partir des mesures de la matrice scattering du transistor en fonction des tensions internes.

Résumé

L'étude que nous présentons a pour objet l'élaboration d'un modèle non-linéaire représentatif des HEMTs pseudomorphiques qui permette leurs simulations en amplification de puissance classe B dans les bandes Ku et Ka. Le caractère très spécifique de ces composants et la particularité des conditions de fonctionnement nous ont amené à tenter d'améliorer la définition des modèles et leur formulation électrique.

Sur le plan de la caractérisation hyperfréquence des composants, les capacités parasites des plots sont déterminées par une nouvelle méthode dite : « Des trois configurations ». Les éléments du schéma équivalent sont extraits des paramètres S mesurés directement en fonction des tensions internes du composant et dans des bandes de fréquences spécialement optimisées pour accroître la précision.

Sur le plan de la construction du modèle, pour décrire plus précisément le fonctionnement classe B et prendre en compte d'une manière approchée l'échauffement lié au courant moyen de drain, nous proposons un nouveau modèle non-linéaire ayant comme spécificités :

- un générateur I_{DS} défini par intégration en fonction de V_{GS} de la transconductance hyperfréquence, mesurée en de nombreux points de polarisation

- des capacités C_{GS} et C_{GD} modélisées en fonction des tensions V_{GS} et V_{DS} par l'artifice d'une charge électrique additionnelle dans le schéma intrinsèque du composant.

Une tentative de validation de notre modèle est effectuée par comparaison entre les résultats des simulations obtenus avec le logiciel MDS et les mesures réalisées sur un banc de puissance à charge active. Une comparaison systématique est effectuée avec les modèles usuels basés sur la détermination impulsionnelle du générateur I_{DS} . De cette étude, il résulte que pour parfaire la simulation du fonctionnement classe B, l'effet de température lié à l'évolution du courant moyen de drain avec le niveau de puissance devra être pris en compte de manière beaucoup plus rigoureuse dans la modélisation des transistors.

Mots Clés :

- Transistor à effet de champ
- Caractérisations de TECs
- Mesure des capacités des plots
- Modélisation non-linéaire
- Simulation grand signal
- Mesure de puissance
- Amplification classe B
- Effet thermique