

THÈSE

présentée à

L'UNIVERSITÉ DES SCIENCES ET TECHNOLOGIES DE LILLE

pour obtenir le titre de

DOCTEUR DE L'UNIVERSITÉ

Spécialité : ÉLECTRONIQUE

par

Christophe GAQUIÈRE

ANALYSE ET OPTIMISATION DE TRANSISTORS

À EFFET DE CHAMP À HÉTÉROJONCTION

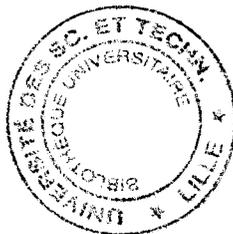
POUR L'AMPLIFICATION DE PUISSANCE DANS LA BANDE Ka

soutenue devant la commission d'examen le 13 novembre 1995

Membres du jury :

MM. E. CONSTANT
B. BONTE
Y. CROSNIER
J. OBREGON
D. PAVLIDIS
Y. DRUELLE
P. DUEME
J. FAVRE
P. FRIJLINK
G. LEMEUR
H. VERRIELE

Président
Directeur de thèse
Co-directeur de thèse
Rapporteur
Rapporteur
Examineur
Examineur
Examineur
Examineur
Examineur
Examineur



*à catherine et marie,
à mes parents,
à mes grands-parents*

*à ceux qui ont su répondre
à mes "pourquoi ?" et à mes "comment ?".*

à tous ceux qui me sont chers.

Remerciements

Ce travail a été effectué au Département Hyperfréquences et Semiconducteurs (D.H.S.) de l'Institut d'Électronique et de Microélectronique du Nord (I.E.M.N.) à l'Université des Sciences et Technologies de Lille, dirigé par Monsieur le Professeur G. SALMER.

Je remercie Monsieur le Professeur E. CONSTANT, Directeur de l'I.E.M.N., de me faire l'honneur de présider la commission d'examen.

La direction de ce travail a été assurée par Monsieur le Professeur Y. CROSNIER et Monsieur B. BONTE à qui j'exprime ma plus vive reconnaissance. Leurs compétences scientifiques et pédagogiques ainsi que leur disponibilité m'ont permis de mener ce travail dans de très bonnes conditions.

Monsieur J. OBREGON, Professeur à l'Université de Limoges (I.R.C.O.M.) et Monsieur D. PAVLIDIS, Professeur à l'Université de Michigan, me font l'honneur de juger ce travail et d'en être les rapporteurs. Je leur exprime toute ma reconnaissance.

Mes remerciements vont également à Messieurs

Y. DRUELLE, Professeur à l'Université de Lille ; P. DUEME, Ingénieur responsable de la CAO MMIC à Dassault Électronique ;

J. FAVRE, Docteur, Ingénieur de projet au Laboratoire Thomson CSF ;

P. FRIJLINK, Ingénieur, responsable de la division développement de procédé avancé à Philips Microwave Limeil ;

G. LEMEUR, Ingénieur d'étude hyperfréquence, responsable des bancs de test TR module à Thomson RCM Elancourt ;

H. VERRIELE, Chef de division "Composants Hyperfréquence" à la D.R.E.T. qui me font l'honneur de participer à la commission d'examen.

La partie expérimentale de cette étude a fait appel de nombreuses fois aux compétences de l'ensemble du personnel du D.H.S. Je tiens ici à leur exprimer toute ma gratitude et en particulier à :

Babette et Sylvie de la Centrale de Caractérisation,

V.D. de la Microélectronique,

Messieurs J.C. ANDRIES, P. MICHON et J.C. JENNEQUIN de l'atelier de mécanique,

Monsieur J.P. Dehorter du service de reprographie.

Enfin, je ne saurais oublier mes collègues et amis qui m'ont supporté...

TABLE DES MATIÈRES

	page
INTRODUCTION GÉNÉRALE.....	1
CHAPITRE 1	
Les principaux paramètres des dispositifs de puissance et état de l'art.....	5
I - Introduction.....	7
II - Rappel des principales grandeurs caractérisant un amplificateur de puissance microonde	8
II.1 - Les paramètres S_{ij}	8
II.2 - Expression des principaux types de gains utilisés.....	9
II.2.1 - Gain de transducteur.....	9
II.2.2 - Gain en puissance	13
II.2.3 - Gain en puissance disponible	15
II.3 - Rappel des principales performances hyperfréquences des transistors à effet de champ en petit signal.....	16
II.3.1 - Les gains et fréquences de coupure en courant	17
II.3.2 - Gain maximum disponible (MAG) et fréquence de coupure du MAG ...	18
II.4 - Autres critères des amplificateurs de puissance	20
II.4.1 - Facteur de compression	20
II.4.2 - Intermodulation d'ordre 3	22
II.4.3 - Rendement drain et rendement en puissance ajoutée.....	24
III - État de l'art des composants et circuit de puissance	28
III.1 - Les familles de FET de puissance.....	28
III.1.1 - Le MESFET GaAs	28
III.1.2 - Le HFET conventionnel AlGaAs/GaAs.....	29
III.1.3 - Le HFET pseudomorphique sur GaAs.....	30
III.1.4 - Le HFET AlInAs/GaInAs sur InP.....	31
III.1.5 - Le HFET canal InP sur InP.....	32
III.1.6 - Le MISFET InP	33
III.2 - Puissance absolue des FET's discrets.....	34
III.3 - Rendements en puissance ajoutée des FET's discrets	35
III.4 - Densité de puissance des FET's discrets	36
III.5 - Les amplificateurs hyperfréquence de puissance.....	37
III.6 - Analyse des différents résultats présentés et perspectives ...	39
IV - Conclusion	41
Bibliographie.....	43
Annexe 1	51
Annexe 2	57

CHAPITRE 2

Caractérisation des TEC en statique et hyperfréquence petit signal en vue d'une utilisation en puissance	59
I - Introduction	61
II - Les composants mesurés et leurs technologies	63
II.1 - Croissance de la couche	63
II.2 - La réalisation de transistors à effet de champ (process)	67
II.2.1 - Le contact ohmique	68
II.2.2 - L'isolation	69
II.2.3 - La gravure du recess et le dépôt de grille	70
II.2.3.1 - Utilisation du Nitrure	70
II.2.3.2 - Utilisation du procédé tricouche	71
II.2.4 - La passivation	71
II.2.5 - Épaissement des contacts ohmiques	72
II.3 - Présentation des composants mesurés	74
III - Caractérisation statique	76
III.1 - Présentation d'ICCAP	76
III.2 - Caractérisation classique	77
III.2.1 - Réseaux de caractéristiques	77
III.2.2 - Courant de grille I_g en fonction de la tension de grille V_g à tension drain source nulle	78
III.2.3 - Analyse de cette caractérisation standard	80
III.3 - Caractérisations spécifiques	83
III.3.1 - Intérêt	83
III.3.2 - Étude en fonctionnement diode	83
III.3.3 - Étude en fonctionnement transistor canal pincé	85
III.3.4 - Étude en fonctionnement transistor à canal ouvert	87
III.3.4.1 - Procédure de mesure et exemples typiques obtenus	87
III.3.4.2 - Étude en température	89
III.3.4.3 - Coefficient d'ionisation	94
III.3.5 - Étude de l'effet du recess en fonctionnement transistor	97
III.3.6 - Corrélation ionisation dans le canal avec la diode en inverse	99
III.3.7 - Point de polarisation optimal	101
III.3.8 - Analyse complémentaire	105
IV - Caractérisation hyperfréquence petit signal jusque 40 GHz	110
IV.1 - Caractérisation standard	110
IV.1.1 - La nécessité d'un bon calibrage	110
IV.1.2 - Caractérisation hyperfréquence	111
IV.2 - Caractérisation spécifique	118
IV.2.1 - Les transistors étudiés	120
IV.2.2 - Étude en fonction du développement	120
IV.2.2.1 - Caractérisation statique	122
IV.2.2.2 - Détermination des éléments extrinsèques	124
IV.2.2.3 - Détermination des éléments intrinsèques	132
IV.2.2.4 - Évolution des fréquences de coupure	134
IV.2.3 - Étude en fonction de la tension drain source	136
V - Conclusion	142
Bibliographie	145

CHAPITRE 3

Caractérisation des transistors à effet de champ en fonctionnement de puissance dans la bande de fréquence 26-40 GHz	151
I - Introduction	153
II - Le banc de puissance à adaptateurs passifs	155
II.1 - Description du système load-pull à adaptateurs manuels	155
II.2 - Description de la cellule.....	156
II.3 - Problème de dégénérescence du banc	159
II.3.1 - Présentation du problème.....	159
II.3.2 - Modélisation du banc de mesure	163
III - Présentation et analyse des résultats de puissance.....	168
III.1 - Les composants mesurés	168
III.2 - Influence de la polarisation	168
III.2.1 - Influence de la tension drain source.....	168
III.2.1.1 - Premier cas typique.....	169
III.2.1.2 - Second cas typique	172
III.2.1.3 - Comparaison entre le transistor 992 centré et le transistor 992 décentré	175
III.2.1.4 - Étude du MESFET double recess.....	179
III.2.2 - Influence de la tension grille source	182
III.2.2.1 - Premier cas typique.....	182
III.2.2.2 - Second cas typique.....	185
III.2.2.3 - Troisième cas typique.....	187
III.3 - Influence de la longueur de grille	189
III.4 - Synthèse des différents cas observables.....	192
III.5 - Influence du développement	196
IV - Le banc de puissance à charge active.....	200
IV.1 - Description du banc	200
IV.2 - Calibrage du banc	202
IV.3 - Les limitations du banc	203
IV.3.1 - Problèmes de stabilité des sources	203
IV.3.2 - Influence de la localisation des plans d'adaptation.....	203
IV.3.3 - Principe de la correction	204
IV.3.4 - Simulation de la correction	205
IV.4 - Exemples de résultats	209
V - Conclusion	211
Bibliographie	213

CHAPITRE 4

Réalisation d'un système automatisé de mesures grand signal dans la bande de fréquence 26-40 GHz.....	215
I - Introduction	217
II - Approche du problème.....	218
II.1 - La technique des deux générateurs synchrones (Takayama)	218
II.2 - La technique de boucle active	220
II.3 - Orientation choisie	222
III - Définition du cahier des charges et mise en oeuvre du système..	223
III.1 - Le cahier des charges	223
III.1.1 - Ce que doit faire le banc.....	223
III.1.2 - Le transfert switch.....	225
III.1.3 - Mode d'utilisation de ce système	226
III.1.4 - Estimation des niveaux de puissance	228
III.1.4.1 - Les éléments du système les plus sensibles	228
III.1.4.2 - Calcul des niveaux de puissance.....	229
III.1.4.3 - La dynamique de mesure	230
III.1.5 - Principe de la procédure de mesure.....	232
III.2 - Choix du matériel	234
III.2.1 - Source hyperfréquence.....	235
III.2.2 - Analyseur de réseau	236
III.2.3 - Convertisseur de fréquence.....	236
III.2.4 - Les ponts réflectométriques.....	237
III.2.5 - Le transfert switch.....	238
III.2.6 - Atténuateur et déphaseur programmables.....	238
III.3 - Automatisation du système de mesure	239
III.3.1 - Présentation.....	239
III.3.2 - Choix et intérêt du logiciel.....	240
III.3.3 - Présentation du mode opératoire	241
III.3.3.1 - Mesure des paramètres S_{ij} petits et grands signaux.....	242
III.3.3.2 - Mesure load-pull	243
IV - Étalonnage du système.....	248
IV.1 - Intérêt de l'étalonnage	248
IV.2 - Étalonnage en impédance	249
IV.2.1 - Choix du calibrage.....	250
IV.2.2 - Détermination des paramètres S dans les plans de référence du composant	251
IV.2.3 - Validation du calibrage en impédance.....	255
IV.3 - Étalonnage en puissance.....	257
IV.4 - Traitement des données expérimentales	262
V - Résultats obtenus	266
VI - Conclusion	275
Bibliographie	277
Annexe 1.....	279
Annexe 2.....	281
CONCLUSION GÉNÉRALE.....	289

INTRODUCTION

Dans les systèmes de communication hyperfréquence, l'amplificateur de puissance de l'émetteur est un élément essentiel.

Il y a une vingtaine d'années, seuls les tubes à vide et les diodes semiconductrices étaient utilisés pour amplifier ou générer les signaux de fréquence supérieure à 1 GHz. L'amélioration permanente des performances des transistors à effet de champ, en termes de fréquence, puissance ou rendement, a conduit ces composants à remplacer progressivement les tubes à vide dans les amplificateurs hyperfréquences. Les principaux intérêts des systèmes intégrés, à base de transistors, vis-à-vis des amplificateurs à tube à onde progressive (TWT) sont essentiellement une miniaturisation importante des équipements, une diminution du poids et une plus grande fiabilité. Mais, pour être effectivement concurrentiels face aux TWT, les amplificateurs de puissance à l'état solides (SSPA) doivent fournir des puissances chiffrables en Watts, avec des rendements d'au moins 50 % et ce, jusqu'en gamme millimétrique.

Depuis quelques années, un autre avantage est apparu, lié à l'extraordinaire explosion des applications "grand public" comprenant des circuits de puissance hyperfréquences. Ces applications nécessitent des productions en grande quantité qui permettent de faire chuter les prix et augmenter les rendements de fabrication. En effet, le prix de revient de ce type de circuit dépend essentiellement de la quantité produite et non plus de la conception comme c'était le cas lors de fabrication plus confidentielle (militaire, spatiale).

Parmi les nombreuses applications récentes, nous pouvons citer : les systèmes de radiocommunication sans fil, les systèmes de télécommunication par satellite, mais également dans le domaine de l'automobile, les systèmes d'anti-collision, d'auto-péage, et de surveillance de la circulation.

Dans cette perspective, un important effort d'optimisation des amplificateurs de puissance est lancé afin d'augmenter encore la puissance délivrée et le rendement. Notre laboratoire y apporte sa contribution depuis plusieurs années et, grâce à son potentiel tant technologique que d'équipements de mesure, il coopère avec les grands laboratoires industriels au sein d'actions contractuelles, dans le cadre des programmes nationaux (DRET) et internationaux (ESPRIT). C'est dans ce contexte que s'inscrit le travail présenté dans ce document. En effet, celui-ci offre une panoplie très complète de procédures originales de caractérisation des composants avec en particulier,

un banc de mesures réflectométriques qui nous confère une expertise de niveau international. Cette étude est réalisée avec un souci aigu de la technologie utilisée lors de la réalisation des composants afin d'identifier les paramètres importants et de déterminer les améliorations à apporter tant au niveau de la couche épitaxiée, qu'au niveau du process de fabrication pour aboutir à un comportement optimal en puissance.

Ce présent mémoire est divisé en quatre grandes parties

Dans le premier chapitre, nous définissons, de façon succincte, les différents paramètres et critères de qualité utilisés pour l'amplification de puissance hyperfréquence. Puis, nous présentons un état de l'art des différents composants à effet de champ de puissance de 1 à 100 GHz.

Le second chapitre traite des caractérisations statiques et hyperfréquences petit signal. Nous y présentons les caractérisations standard, effectuées habituellement au laboratoire, mais également, les caractérisations statiques et hyperfréquences petit signal spécifiques que nous avons mises en oeuvre et grâce auxquelles il est possible d'effectuer un premier diagnostic sur l'aptitude des composants à fonctionner en puissance en bande Ka (26-40 GHz).

Dans une troisième partie, une caractérisation grand signal est effectuée sur les transistors présentant les meilleures prédispositions à travailler en amplification de puissance. Le premier banc utilisé est un banc classique en ligne avec adaptateurs mécaniques en entrée et en sortie. Après une analyse détaillée des caractéristiques de ce banc, nous exposons les problèmes rencontrés et les solutions apportées afin de réaliser une exploitation efficace. Cette étude a également été effectuée à l'aide d'un banc load-pull manuel à charge active dont nous présentons les principales limitations.

Enfin, le dernier chapitre est consacré à la description d'un banc de mesure grand signal automatique en bande Ka permettant, à l'aide du même système, de mesurer des paramètres S_{ij} petit et grand signal, mais aussi d'effectuer une étude en puissance (load-pull à charge active) en fonction des impédances de charge présentées. Nous présentons les méthodes de calibrage spécifiques en puissance et impédance de ce banc, mais également les premiers résultats qu'il a permis d'obtenir.

Chapitre 1

*Les principaux paramètres
des dispositifs de puissance
et état de l'art*

I - INTRODUCTION

Il nous a paru nécessaire dans ce premier chapitre de replacer dans le vaste domaine des mesures en puissance les principaux termes utilisés pour la caractérisation de l'aptitude des composants à amplifier des signaux hyperfréquence.

C'est pourquoi nous effectuons d'abord un rappel des expressions des différents gains et fréquences de coupure basés sur les mesures des paramètres scattering petits signaux ou du schéma électrique équivalent. Ceci nous permet d'établir les différentes notations qui sont utilisées dans les chapitres suivants.

Puis, différents aspects liés au comportement non-linéaire du transistor sont présentés. Ceux-ci sont propres au fonctionnement en puissance, et compliquent fortement les problèmes d'adaptation et de prédiction de comportement du quadripôle sous test. Les performances optimales en puissance, rendement ou intermodulation ne peuvent être déterminées à partir de simples mesures de paramètres scattering en certains points de polarisation, mais nécessitent une étude beaucoup plus approfondie.

Enfin, une présentation des composants et circuits est réalisée, l'objectif étant de dresser un panorama des résultats essentiels des composants discrets de puissance mais aussi des circuits monolithiques existants afin de montrer tout l'intérêt des transistors à effet de champ pour les applications de puissance couvrant le domaine de fréquence 1 à 100 GHz. Cette étude nous permet de présenter d'abord la grande diversité des familles de transistors à effet de champ, mais aussi de voir les évolutions de celles-ci et d'effectuer une analyse des principaux avantages et limitations de chacune d'elles.

Puis, une projection vers les technologies émergentes ou futures susceptibles d'apporter des progrès importants est abordée. Ces technologies passent obligatoirement par une maîtrise de la croissance de nouveaux matériaux propices aux applications de puissance.

II - RAPPEL DES PRINCIPALES GRANDEURS CARACTERISANT UN AMPLIFICATEUR DE PUISSANCE MICROONDE

II.1 - Les paramètres S_{ij}

Pour caractériser des quadripôles linéaires, les matrices les plus utilisées sont les matrices impédance ou admittance. La détermination de chacun des paramètres d'une matrice requiert des mesures soit avec le quadripôle fermé sur un court-circuit, soit avec le quadripôle fermé sur un circuit ouvert.

Mais, au-delà de 100 MHz, il devient difficile de réaliser ces conditions. Théoriquement, un circuit ouvert doit présenter une impédance infinie, alors qu'en pratique, le niveau de l'impédance est limité et ceci est d'autant plus vrai que la fréquence augmente. Dans le même ordre d'idée, il est difficile de réaliser un court circuit aux fréquences élevées en raison des pertes et effets parasites de celui-ci. Ces éléments, placés en entrée ou sortie du circuit actif risquent également de le faire osciller, ce qui peut engendrer une détérioration du quadripôle.

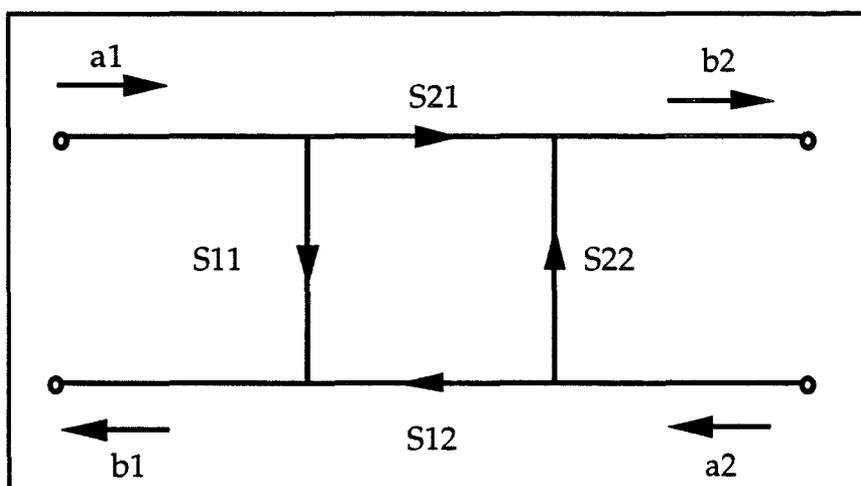


Figure 1 : Représentation de la matrice de répartition d'un quadripôle

Afin de réaliser des mesures fiables au-delà de 100 MHz, la solution passe par l'utilisation des paramètres de répartition (paramètres $[S_{ij}]$). Les paramètres $[S_{ij}]$ sont naturellement définis pour les hautes fréquences car ils sont vraiment associés au concept d'onde (Fig. 1). Pour la détermination de ces quantités, il faut fermer le second port du quadripôle sur une impédance

caractéristique. L'impédance 50 Ω est la plus largement utilisée aux fréquences très élevées.

La connaissance des paramètres S permet de calculer simplement les grandeurs les plus communément recherchées telles que : le gain, l'atténuation, les facteurs de réflexion ; leur intérêt pratique est donc très grand et la souplesse d'utilisation est équivalente à celle des matrices admittance ou impédance.

Par ailleurs, le passage des paramètres scattering du quadripôle aux paramètres impédance, admittance, transfert ou encore hybride se fait aisément à partir des matrices de conversion [1].

II.2 - Expression des principaux types de gains utilisés

II.2.1 - Gain de transducteur

Le gain de transducteur est défini comme le rapport entre la puissance absorbée par la charge en sortie du transistor et la puissance disponible de source à l'entrée du transistor (Fig. 2).

$$G_T = \frac{P_s}{P_{avs}}$$

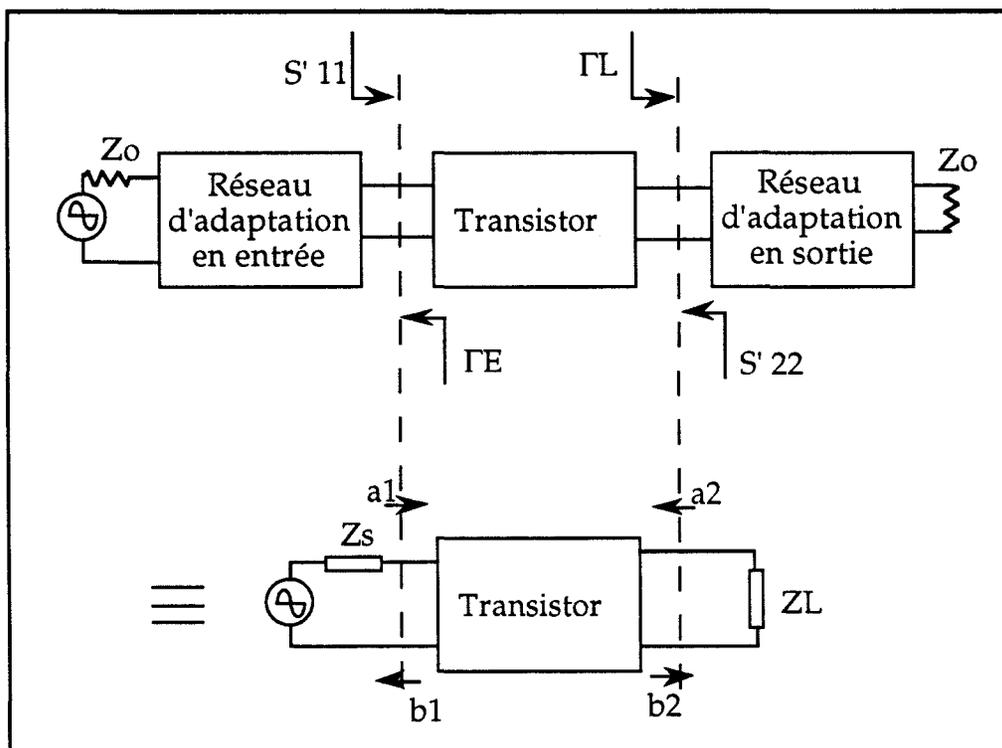


Figure 2 : Schéma d'étage amplificateur à transistor

La puissance disponible P_{avs} est définie comme la puissance maximale que peut fournir la source. Elle est reliée à la puissance P_E , absorbée à l'entrée du transistor, par la relation:

$$P_{avs} = \frac{P_E |1 - \Gamma_E S'_{11}|^2}{(1 - |\Gamma_E|^2)(1 - |S'_{11}|^2)}$$

où : Γ_E : est le coefficient de réflexion de l'impédance de source Z_E vue par l'entrée du transistor.

S'_{11} : est le coefficient de réflexion présenté par l'entrée du transistor non plus chargé par 50Ω mais par une charge Z_L .

et $P_E = |a_1|^2 (1 - |S'_{11}|^2)$ la puissance absorbée par l'entrée du transistor.

a_1 : étant l'onde incidente globale sur le transistor.

La puissance absorbée par la charge Z_L du transistor s'écrit :

$$P_S = |b_2|^2 (1 - |\Gamma_L|^2)$$

b_2 : étant l'onde incidente globale sur la charge Z_L .

Γ_L : étant le coefficient de réflexion de l'impédance de charge Z_L présentée en sortie du transistor.

on en déduit:

$$G_T = \frac{P_S}{P_{avs}} = \frac{|S_{21}|^2 (1 - |\Gamma_L|^2) (1 - |\Gamma_E|^2)}{(|1 - S'_{11} \Gamma_E|^2) (|1 - S_{22} \Gamma_L|^2)} \quad (1.1)$$

Nous constatons que ce gain est fonction des coefficients de réflexion vus en entrée Γ_E et sortie Γ_L par le transistor.

Pour obtenir un gain transducteur maximum, il est nécessaire de réaliser une adaptation optimale simultanément à l'entrée et à la sortie du quadripôle, ce qui revient à satisfaire les deux conditions suivantes :

$$S'_{11} = S_{11} + \frac{S_{12} S_{21} \Gamma_L}{1 - S_{22} \Gamma_L} = \Gamma_E^*$$

$$\text{et } S'_{22} = S_{22} + \frac{S_{12} S_{21} \Gamma_E}{1 - S_{11} \Gamma_E} = \Gamma_L^*$$

La résolution de ce système de deux équations à deux inconnues donne $\Gamma_L \text{ opt}$ et $\Gamma_E \text{ opt}$

$$\Gamma_E \text{ opt} = \frac{B_1 \pm \sqrt{B_1^2 - 4|C_1|^2}}{2C_1}$$

$$\Gamma_L \text{ opt} = \frac{B_2 \pm \sqrt{B_2^2 - 4|C_2|^2}}{2C_2}$$

avec :

$$B_1 = 1 + |S_{11}|^2 - |S_{22}|^2 - |\Delta|^2$$

$$B_2 = 1 + |S_{22}|^2 - |S_{11}|^2 - |\Delta|^2$$

$$C_1 = S_{11} - \Delta S_{22}^*$$

$$C_2 = S_{22} - \Delta S_{11}^*$$

et

$$\Delta = S_{11} S_{22} - S_{12} S_{21}$$

le signe + est pris si B_1 ou B_2 est négatif

le signe - est pris si B_1 ou B_2 est positif.

Ces deux expressions peuvent également être exprimées sous une autre forme où l'on fait intervenir K , coefficient de stabilité du transistor.

$$\Gamma_E \text{ opt} = \frac{1}{2C_1} \left[B_1 \pm 2 |S_{12} S_{21}| \sqrt{K^2 - 1} \right] \quad (1.2)$$

$$\Gamma_L \text{ opt} = \frac{1}{2C_2} \left[B_2 \pm 2 |S_{12} S_{21}| \sqrt{K^2 - 1} \right] \quad (1.3)$$

avec

$$K = \frac{1 + |\Delta|^2 - |S_{11}|^2 - |S_{22}|^2}{2 |S_{12} S_{21}|} \quad (1.4)$$

Nous remarquons, suivant les valeurs du coefficient K , qu'il sera possible ou non de réaliser ces conditions optimales.

Influence de la valeur du coefficient de stabilité

♦ Des valeurs de $K < -1$ supposent d'avoir soit $|\Gamma_{L \text{ opt}}|$ ou $|\Gamma_{E \text{ opt}}| > 1$, ce qui n'a pas de signification physique lorsque l'adaptation est réalisée à partir d'impédances passives.

♦ Pour des valeurs de K comprises entre -1 et $+1$, $\Gamma_{L \text{ opt}}$ et $\Gamma_{E \text{ opt}}$ deviennent :

$$\Gamma_{E \text{ opt}} = \frac{1}{2C_1} \left[B_1 \pm j \sqrt{4|C_1|^2 - B_1^2} \right]$$

$$\Gamma_{L \text{ opt}} = \frac{1}{2C_2} \left[B_2 \pm j \sqrt{4|C_2|^2 - B_2^2} \right]$$

Lorsqu'on calcule $|\Gamma_{E \text{ opt}}|$ ou $|\Gamma_{L \text{ opt}}|$, on obtient :

$$|\Gamma_{L \text{ opt}}|^2 = 1 \quad ; \quad |\Gamma_{E \text{ opt}}|^2 = 1 .$$

Donc, lorsque K est compris entre -1 et $+1$, les valeurs des modules de $\Gamma_{L \text{ opt}}$ et $\Gamma_{E \text{ opt}}$ sont égales à 1 , ce qui signifie une partie résistive nulle. Ceci est sans intérêt pour l'amplification de puissance, car la charge ne consommera pas alors de puissance active.

♦ Le dernier cas, où $K > 1$, présente un couple de solutions où nous avons $|\Gamma_{L \text{ opt}}| < 1$ et $|\Gamma_{E \text{ opt}}| < 1$, ce qui signifie des impédances à parties résistives non nulles donc capables de consommer de la puissance active.

Il est nécessaire d'avoir le coefficient de stabilité supérieur à 1 pour réaliser les conditions d'adaptation optimale en entrée et en sortie du transistor en fonctionnement de puissance. Lorsqu'il est possible de réaliser les deux conditions simultanément, le gain de transducteur maximum est encore appelé le gain en puissance disponible maximum [2] ou MAG (Maximum Available Gain).

$$G_{T \text{ max}} = \text{MAG}$$

Il peut s'exprimer sous la forme :

$$\text{MAG} = \frac{|S_{21}|}{|S_{12}|} (K \pm \sqrt{K^2 - 1}) \quad (1.5)$$

avec

le signe + si B_1 est négatif

le signe - si B_1 est positif.

Dans le cas où le coefficient de stabilité est inférieur à 1, il est nécessaire de réaliser un compromis entre un gain transducteur élevé et une impédance de charge suffisamment résistive de façon à consommer de la puissance active.

II.2.2 - Gain en puissance

Le gain en puissance est défini comme le rapport entre la puissance absorbée par la charge présentée en sortie du transistor et la puissance absorbée en entrée par le transistor soit :

$$G_P = \frac{P_S}{P_E} = \frac{|S_{21}|^2 (1 - |\Gamma_L|^2)}{|1 - S_{22} \Gamma_L|^2 (1 - |S'_{11}|^2)} \quad (1.6)$$

Les notations sont identiques à celles utilisées dans le paragraphe précédent. Nous constatons que cette quantité est uniquement fonction de la charge présentée en sortie du transistor, donc le gain en puissance est identique selon que l'on présente en entrée du transistor une impédance 50Ω ou toute autre impédance.

En posant dans l'expression du gain en puissance $g_p = \frac{G_P}{|S_{21}|^2}$, on obtient l'équation complexe suivante en fonction de Γ_L :

$$|\Gamma_L|^2 [1 - g_p (|\Delta|^2 - |S_{22}|^2)] + \Gamma_L [g_p (\Delta S_{11}^* - S_{22})] + \Gamma_L^* [g_p (\Delta^* S_{11} - S_{22}^*)] = 1 + g_p (|S_{11}|^2 - 1) \quad (1.7)$$

La comparaison terme à terme de cette équation (1.7) avec l'équation d'un cercle en complexe obéissant à la relation :

$$|\Gamma_L|^2 - \Gamma_L^* C - \Gamma_L C^* = |R|^2 - |C|^2 \quad (1.8)$$

permet de déduire les coordonnées des cercles, lieux des coefficients de réflexion Γ_L (c'est-à-dire aussi des impédances Z_L) permettant de réaliser des gains en puissance constants (Fig. 3).

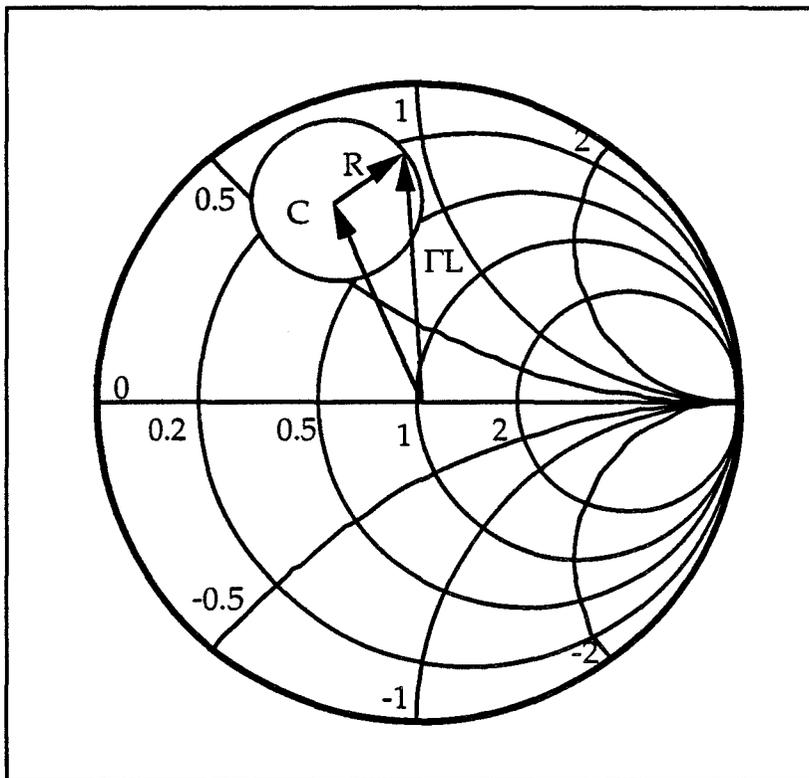


Figure 3 : Cercle des coefficients de réflexion Γ_L à gain en puissance constante

Le centre de ce cercle a pour valeur :

$$C = \frac{g_p (S_{22}^* - S_{11} \Delta^*)}{1 + g_p (|S_{22}|^2 - |\Delta|^2)} \tag{1.9}$$

et le rayon a pour valeur :

$$R = \frac{\sqrt{1 - 2K g_p |S_{12} S_{21}| + g_p^2 |S_{12} S_{21}|^2}}{1 + g_p (|S_{22}|^2 - |\Delta|^2)} = 0 \text{ si adapté} \tag{1.10}$$

L'adaptation optimale en sortie est obtenue lorsque le rayon est égal à zéro. Dans ce cas, il est possible de montrer (calcul développé en annexe 1) que l'expression du gain en puissance est égale à celle du gain maximum disponible et de plus que l'impédance de charge optimale du gain en puissance

Adaptation \Rightarrow MAG = G_p
 et cercle coeff Γ_L rayon = 0.

est identique à l'impédance de charge optimale du gain en puissance maximum disponible.

Ces résultats sont très importants et ils seront mis à profit dans le cadre du chapitre IV pour le développement du banc de load pull automatique à charge active.

II.2.3 - Gain en puissance disponible

Le gain en puissance disponible est défini comme le rapport de la puissance de sortie disponible à la sortie du transistor sur la puissance disponible à l'entrée du transistor

$$G_{av} = \frac{P_{S_{av}}}{P_{av S}}$$

La puissance disponible à l'entrée du transistor a été définie dans le paragraphe II.2.1. La puissance disponible à la sortie du transistor est la puissance maximum que peut délivrer la sortie du transistor à la charge. Pour cela, il faut vérifier $\Gamma_L = S'_{22}^*$.

Pour obtenir l'expression de ce gain, on prend la définition du gain transducteur (1.1) dans laquelle on remplace Γ_L par S'_{22}^* , on obtient ainsi :

$$G_{av} = \frac{|S_{21}|^2 (1 - |\Gamma_E|^2)}{|1 - S_{11} \Gamma_E|^2 (1 - |S'_{22}|^2)} \quad (1.11)$$

Les notations sont encore identiques à celles déjà exprimées au paragraphe II.2.1. Cette quantité G_{av} est uniquement fonction de la charge présentée en entrée du transistor.

En posant, dans l'expression du gain en puissance disponible $g_{av} = \frac{G_{av}}{|S_{21}|^2}$, on obtient l'équation complexe suivante en fonction de Γ_E

$$|\Gamma_E|^2 [1 - g_{av} (|\Delta|^2 - |S_{11}|^2)] + \Gamma_E [g_{av} (\Delta S_{22}^* - S_{11})] + \Gamma_E^* [g_{av} (\Delta^* S_{22} - S_{11}^*)] = 1 + g_{av} (|S_{22}|^2 - 1) \quad (1.12)$$

En réalisant une identification des équations (1.8) et (1.12), on en déduit les coordonnées des cercles, lieux des coefficients de réflexion Γ_E (c'est-à-dire également le lieu des impédances Z_E) permettant de réaliser des gains en puissance disponible constants de centre :

$$C = \frac{g_{av} (S_{11}^* - S_{22} \Delta^*)}{1 + g_{av} (|S_{11}|^2 - |\Delta|^2)} \quad (1.13)$$

et de rayon

$$R = \frac{\sqrt{1 - 2K g_{av} |S_{12} S_{21}| + g_{av}^2 |S_{12} S_{21}|^2}}{1 + g_{av} (|S_{11}|^2 - |\Delta|^2)} \quad (1.14)$$

Comme précédemment, l'adaptation optimale en entrée est obtenue lorsque le rayon est égal à zéro.

D'une manière similaire à celle développée en annexe 1, il est possible de montrer que l'expression du gain en puissance disponible dans les conditions optimales d'adaptation est identique à celle du MAG. L'impédance optimale présentée en entrée du transistor pour réaliser le gain en puissance disponible maximum est identique à celle à réaliser pour obtenir le gain en puissance maximum disponible.

II.3 - Rappel des principales performances hyperfréquences des transistors à effet de champ en petit signal

Le choix de composants adéquats pour la conception de circuits monolithiques ou hybrides nécessite la définition de critères d'évaluation hyperfréquences. Ces critères d'évaluations sont exprimés directement à partir des paramètres S_{ij} (en particulier les gains) ou alors à partir du schéma électrique équivalent du transistor à effet de champ.

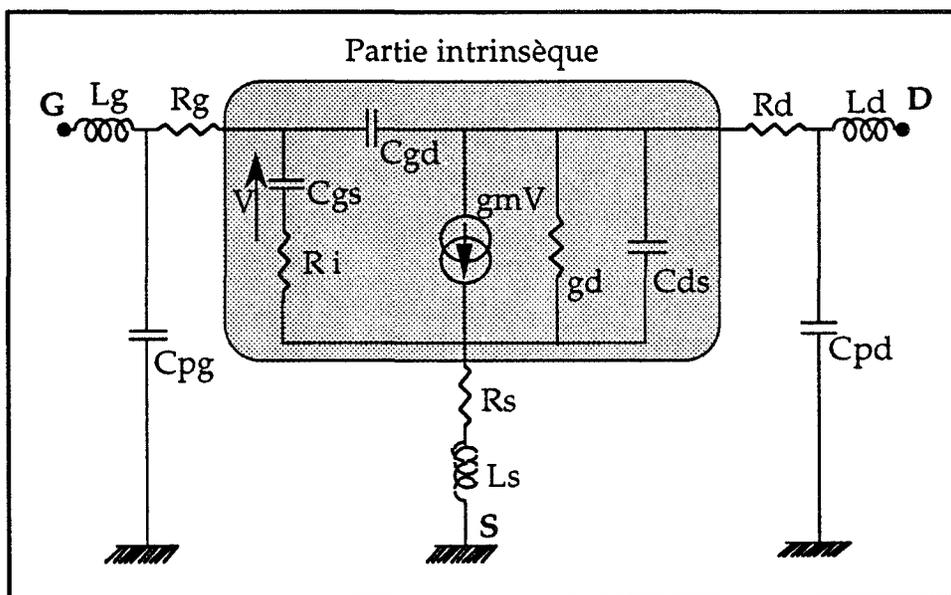


Figure 4 : Schéma électrique équivalent du transistor à effet de champ hyperfréquence petit signal

Ce schéma (Fig. 4) permet de représenter le fonctionnement électrique du composant sur une très large bande de fréquence en supposant la largeur unitaire de grille faible devant la longueur d'onde [3]. Il assure une bonne correspondance avec les paramètres physiques. Il se compose d'une partie extrinsèque (modélisant les zones d'accès) et d'une partie intrinsèque (concernant uniquement la zone active). La zone extrinsèque est indépendante du point de polarisation, ce qui n'est pas le cas de la zone intrinsèque.

Ce paragraphe définit les principaux gains ou fréquences de coupure usuellement utilisés et déterminés à partir des paramètres S_{ij} ou des éléments du schéma électrique équivalent.

II.3.1 - Les gains et fréquences de coupure en courant

Le gain en courant à sortie court-circuitée $|H_{21}|$ est obtenu par conversion des paramètres S_{ij} mesurés en paramètres H_{ij}

$$|H_{21}|^2 = \left| \frac{-2 S_{21}}{(1-S_{11})(1-S_{22}) + S_{12} S_{21}} \right|^2 \quad (1.14)$$

Les gains déterminés à partir des paramètres S_{ij} mesurés correspondent à des gains extrinsèques. En traçant l'évolution de $|H_{21}|$ (dB) en fonction de la fréquence (en coordonnées logarithmiques), on obtient une droite. L'extrapolation de cette droite, conduit pour $|H_{21}| = 0$ dB, à la fréquence de coupure en courant extrinsèque.

Néanmoins, dans le cadre de la réalisation de circuits monolithiques, on s'affranchit d'une bonne partie des éléments extrinsèques. De ce fait, des gains et des fréquences de coupure intrinsèques doivent être déterminés. Ils sont alors exprimés en fonction des éléments du schéma électrique équivalent intrinsèque.

L'expression du gain en courant de court-circuit intrinsèque est :

$$|H_{21}|_{int}^2 = \frac{g_m^2}{\omega^2 (C_{gs} + C_{gd})^2} \quad (1.15)$$

Toutefois, lorsque l'on travaille aux fréquences millimétriques et submillimétriques, il est nécessaire de vérifier les hypothèses simplificatrices (développées en annexe II) pour établir l'expression de $|H_{21}|_{int}^2$.

À partir de cette expression, il est encore possible de calculer la fréquence de coupure en courant intrinsèque classiquement appelée F_T

$$F_T = \frac{g_m}{2\pi (C_{gs} + C_{gd})} \quad (1.16)$$

On définit également la fréquence de coupure et de transit des porteurs F_c . L'expression de cette quantité est :

$$F_c = \frac{g_m}{2\pi C_{gs}} = \frac{1}{2\pi\tau} (1 + \epsilon(V_{gs})) \quad (1.17)$$

où τ représente le temps de transit des électrons sous la grille, $\epsilon(V_{gs})$ représente un terme correctif qui dépend des variations de la vitesse moyenne et de l'épaisseur du canal conducteur avec la tension V_{gs} [4].

II.3.2 - Gain maximum disponible (MAG) et fréquence de coupure du MAG

Le MAG correspond au maximum de transfert de puissance entrée sortie réalisé dans les conditions d'adaptations optimales en entrée et sortie.

Ces conditions sont réalisables si le coefficient de stabilité K est supérieur à 1. Cette quantité a déjà été établie dans le paragraphe II.2.1. Elle s'exprime avec les paramètres S_{ij} par l'expression :

$$MAG = \frac{|S_{21}|}{|S_{12}|} (K \pm \sqrt{K^2 - 1}) \quad (1.18)$$

Comme précédemment, celle-ci peut être tracée (dB) en fonction de la fréquence (coordonnées logarithmiques). Son évolution est approximativement une droite. En extrapolant cette droite, nous obtenons pour $MAG = 0$ dB la fréquence de coupure du Maximum Available Gain : F_{MAG} .

Lorsque le transistor est instable ($K < 1$), le gain MAG ne peut être calculé. Dans ce cas, le gain stable maximum

$$MSG = \frac{|S_{21}|}{|S_{12}|}$$

est utilisé comme critère d'évaluation des possibilités d'amplification du transistor. Il est encore possible d'utiliser la fréquence maximale d'utilisation (F_U) du composant après neutrodynage ($S'_{12}=0$) ; le gain lui correspondant est encore appelé gain de MASON.

Le MAG peut également s'exprimer en fonction des éléments du schéma électrique équivalent localisé du TEC. Pour cela, on exprime le MAG à partir du schéma électrique équivalent et ensuite, certaines simplifications sont usuellement appliquées [5]. Ce qui permet d'écrire :

$$MAG = \left(\frac{F_c}{f}\right)^2 \frac{1}{4gd (R_g+R_s+R_i+\pi F_c L_s) + 4\pi F_c C_{gd} (2R_g+R_i+R_s+2\pi F_c L_s)} \quad (1.19)$$

À partir de cette expression, il est possible de calculer la fréquence de coupure du gain maximum disponible lorsque le MAG = 1 en linéaire.

$$F_{MAG} = \frac{F_c}{2\sqrt{gd}} \frac{1}{\sqrt{(R_s+R_i+R_g) + \pi F_c L_s + \pi F_c \frac{C_{gd}}{gd} (R_s+2R_g+R_i+2\pi F_c L_s)}} \quad (1.20)$$

La seule restriction d'application de cette expression concerne la valeur du coefficient de stabilité qui doit être supérieure à 1.

Cette quantité F_{MAG} est intéressante car elle fait intervenir beaucoup d'éléments du schéma équivalent. D'abord, la fréquence de coupure F_c , les rapports g_m/g_d (gain en tension) et C_{gs}/C_{gd} (facteur d'aspect) qui doivent être les plus élevés possibles ainsi que les résistances d'accès que l'on désire les plus faibles possibles. Comme nous le verrons dans les prochains chapitres, l'amélioration de ces quantités constitue un critère pour guider les évolutions technologiques des composants.

II.4 - Autres critères des amplificateurs de puissance

L'amplification faible bruit se caractérise par un comportement toujours linéaire alors qu'en régime d'amplification de puissance, un fonctionnement non-linéaire apparaît. Ces non-linéarités sont traduites par les différents phénomènes cités ci-après.

II.4.1 - Facteur de compression

La somme des puissances entrant dans l'amplificateur est égale à la somme des puissances qui en sortent (Fig. 5).

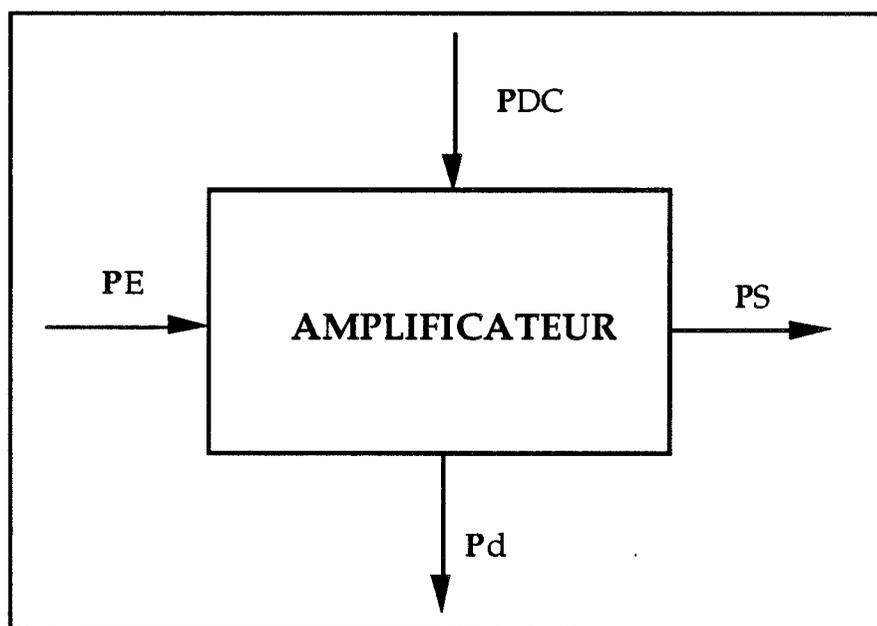


Figure 5 : Bilan des puissances présentes en entrée et en sortie du transistor

On a donc :

$$P_E + P_{DC} = P_S + P_d$$

où P_E représente la puissance absorbée en entrée par le transistor,
 P_S : la puissance absorbée par la charge,
 P_{DC} : la puissance fournie par l'alimentation,
 P_d : la puissance dissipée par le transistor.

On peut encore écrire :

$$P_d = P_{DC} - P_E (G_p - 1) \quad (1.21)$$

Si le gain en puissance G_p restait constant et supérieur à 1, une augmentation progressive de P_E à P_{DC} constante, entraînerait une puissance dissipée négative, ce qui physiquement n'est pas acceptable. Par conséquent, au-delà d'une région d'opération linéaire du composant, le gain G_p diminue nécessairement avec le niveau du signal d'entrée.

Il est également possible d'observer la saturation à partir de considérations sur le schéma équivalent du transistor où, en régime fort signal, les éléments ne sont plus constants mais deviennent fonction des valeurs instantanées des tensions V_{ds} et V_{gs} .

Ainsi, il est possible d'exprimer la source de courant drain non-linéaire sous forme polynomiale, c'est-à-dire :

$$I_{ds}(t) = a_1 V_{gs} + a_2 V_{gs}^2 + a_3 V_{gs}^3 + \dots \quad (1.22)$$

avec $V_{gs} = V_{gs}(t) + V_{gs0}$

Si on suppose à l'entrée du transistor un signal sinusoïdal de la forme :

$$V_{gs}(t) = A \cos \omega t$$

alors, $I_{ds}(t)$ peut se mettre sous la forme :

$$I_{ds}(t) = \frac{1}{2} a_2 A^2 + (a_1 A + \frac{3}{4} a_3 A^3) \cos \omega t + \frac{1}{2} a_2 A^2 \cos 2\omega t + \dots \quad (1.23)$$

avec $a_1 > 0$ et $a_3 < 0$.

Lorsque l'amplitude du signal $V_{gs}(t)$ devient importante, les harmoniques apparaissent ainsi que la compression à la fréquence fondamentale.

Classiquement, la puissance de sortie d'un transistor est donnée pour 1 dB de compression, cela signifie que l'on prend la valeur de la puissance de sortie lorsque le gain a chuté de 1 dB par rapport au gain de la zone linéaire (Fig. 6).

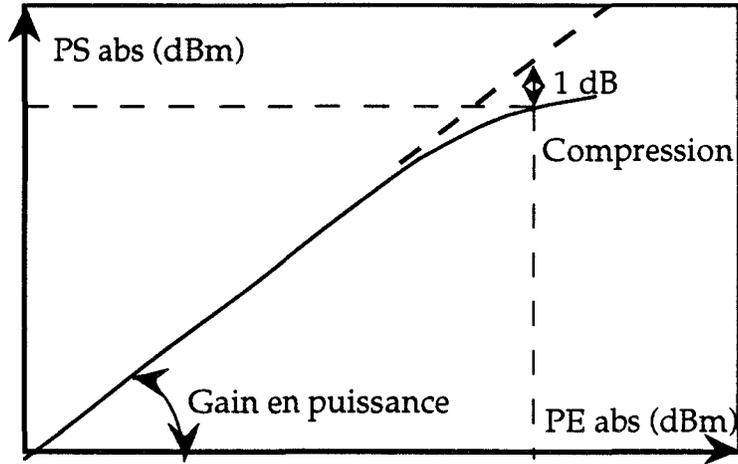


Figure 6 : Evolution typique de la puissance de sortie PS_{abs} en fonction de la puissance d'entrée PE_{abs} d'un amplificateur

II.4.2 - Intermodulation d'ordre 3

L'intermodulation résulte de l'effet d'interférence entre deux signaux de fréquence voisine dans la bande passante de l'amplificateur, du fait de la non linéarité de celui-ci (Fig. 7).

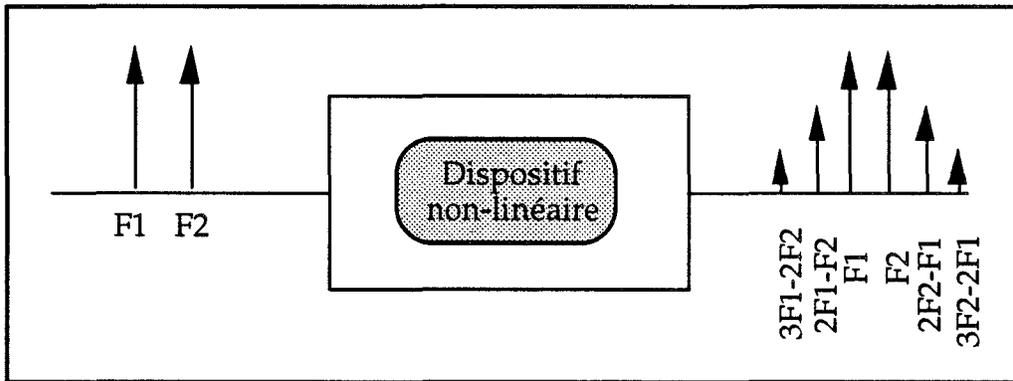


Figure 7 : Schématisation de l'effet de l'intermodulation entre deux signaux

Une loi courant tension identique à celle précédemment exprimée est utilisée mais avec V_{gs} comportant deux signaux de fréquences proches f_1 et f_2 .

$$V_{gs}(t) = A (\cos 2\pi f_1 t + \cos 2\pi f_2 t)$$

Ce signal V_{gs} donne une expression du courant I_{ds} où apparaissent des termes en $\omega_1 - \omega_2$, ω_1 , ω_2 , $2\omega_1 - \omega_2$, $2\omega_2 - \omega_1$, $2\omega_1$, $2\omega_2$, ... Ce sont les termes en $2\omega_2 - \omega_1$ et $2\omega_1 - \omega_2$ qui sont gênants car très proches des pulsations ω_1 et ω_2 . Dans

le développement polynomial (1.22) de I_{ds} , c'est le coefficient du troisième ordre a_3 qui en est à l'origine. Pour cette raison, les raies correspondantes sont appelées raies d'intermodulation du troisième ordre.

Ce problème est crucial pour tous les systèmes de télécommunications multiporteuses où beaucoup de fréquences très proches sont appliquées simultanément.

Cette intermodulation peut se quantifier par le rapport d'intermodulation C/I (porteur/intermodulation) par (Fig. 8) :

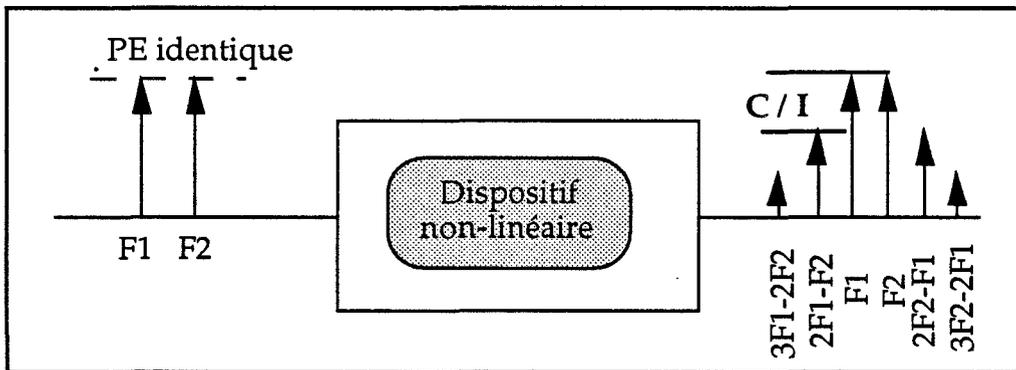


Figure 8 : Quantification du rapport d'intermodulation

$$\left(\frac{C}{I}\right)_{dB_c} = 10 \log \left(\frac{P_{S1}}{P_{Si}}\right) \quad (1.24)$$

dans le cas de signaux d'excitation de même amplitude.

P_{S1} : puissance de sortie de chacune des porteuses

P_{Si} : puissance de sortie sur la raie d'ordre 3

Ce rapport C/I traduit l'écart en dB_c entre la puissance du signal utile sur la porteuse (à ω_1 ou ω_2) et la puissance du signal parasite sur la raie d'ordre trois (à $2\omega_1-\omega_2$ ou $2\omega_2-\omega_1$).

L'intermodulation peut aussi se quantifier par l'IP₃, c'est à dire le point d'interception d'intermodulation d'ordre 3 qui correspond au point fictif où le prolongement des réponses linéaires en puissance de la porteuse et de la raie d'intermodulation se rejoindraient (Fig. 9). Ce point est souvent précisé par les constructeurs car il est indépendant de l'amplitude du signal en entrée de l'amplificateur.

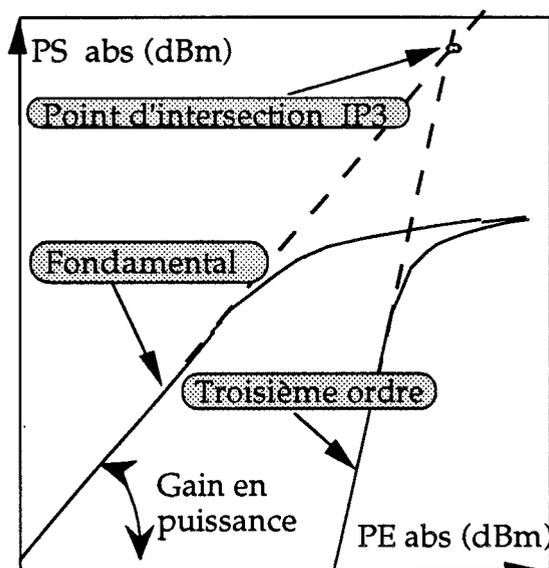


Figure 9 : Détermination du point d'intermodulation (IP3)

II.4.3 - Rendement drain et rendement en puissance ajoutée

Les rendements traduisent l'aptitude des transistors à transformer l'énergie des alimentations continues en énergie hyperfréquence. Deux types de rendement sont à considérer :

* Le rendement drain qui traduit la quantité de puissance de sortie absorbée par la charge par rapport à la puissance continue P_{DC} délivrée par l'alimentation

$$\eta_D = \frac{P_S}{P_{DC}} \quad (1.25)$$

* Le rendement en puissance ajoutée qui est donné par :

$$\eta_{PAE} = \frac{P_S - P_E}{P_{DC}} \quad (1.26)$$

où P_E représente la puissance absorbée par l'entrée du transistor. La relation reliant le rendement en puissance ajoutée et le rendement drain est :

$$\eta_{PAE} = \eta_D \left(1 - \frac{1}{G_p}\right) \quad (1.27)$$

où G_p représente le gain en puissance précédemment défini (1.6).

Il est également possible d'exprimer le rendement en puissance ajoutée en fonction de la puissance dissipée :

$$\eta_{PAE} = 1 - \frac{P_d}{P_{DC}} \quad (1.28)$$

Cette équation montre l'importance de la puissance dissipée sur le rendement en puissance ajoutée. Cette quantité sera nettement supérieure en régime de forte puissance puisque la puissance dissipée dans le transistor décroît lorsque le niveau d'entrée augmente.

Le rendement en puissance ajoutée est lié à l'utilisation optimale du réseau I(V) (impédance de charge) mais aussi à la valeur du gain aux fréquences de mesure. Le choix du point de repos en continu permet de placer le composant dans différentes classes de fonctionnement :

* La classe A : Les tensions de commande et de sortie sont sinusoïdales (Fig. 10), le transistor fournit constamment un courant I_D (sur toute la période). La classe A admet un rendement drain maximum de 50 %.

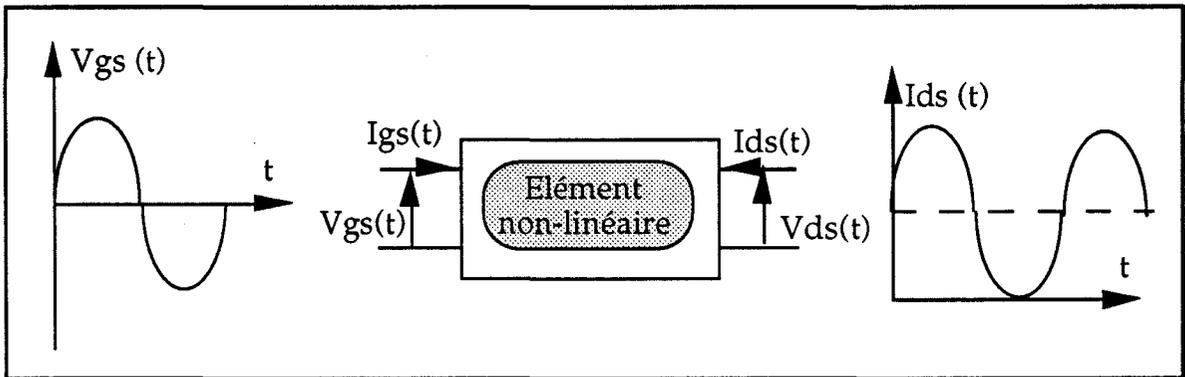


Figure 10 : Evolution des signaux de commande de tension en entrée et courant de sortie du quadripôle en classe A

* La classe B : Le point de repos est situé au pincement du composant. Seule une alternance de courant existe (Fig. 11). Un circuit de filtrage est nécessaire pour obtenir une tension de sortie sinusoïdale. Le rendement drain maximum peut atteindre la valeur théorique de 78 %.

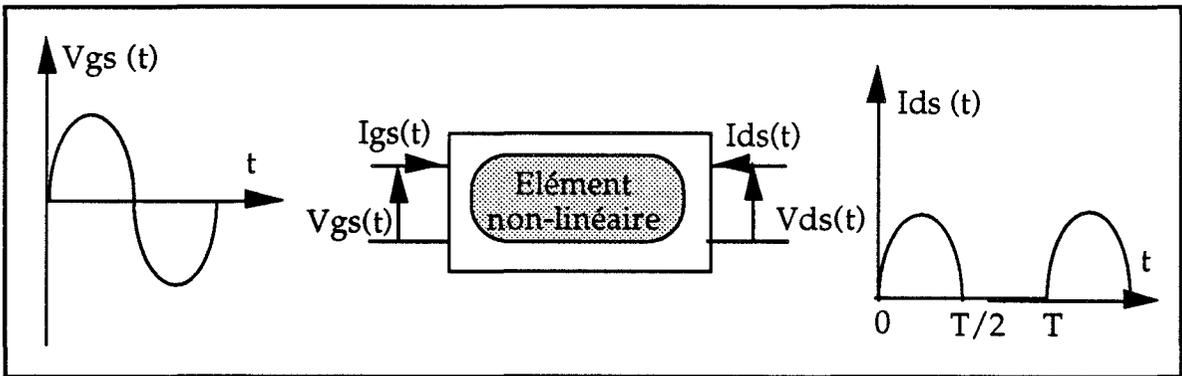


Figure 11 : Evolution des signaux de commande de la tension en entrée et courant en sortie du quadripôle en classe B

* La classe AB : Le point de fonctionnement se situe entre celui de la classe A et celui de la classe B. Le rendement drain maximum varie entre 50 % et 78 % suivant le point de polarisation choisi (Fig. 12).

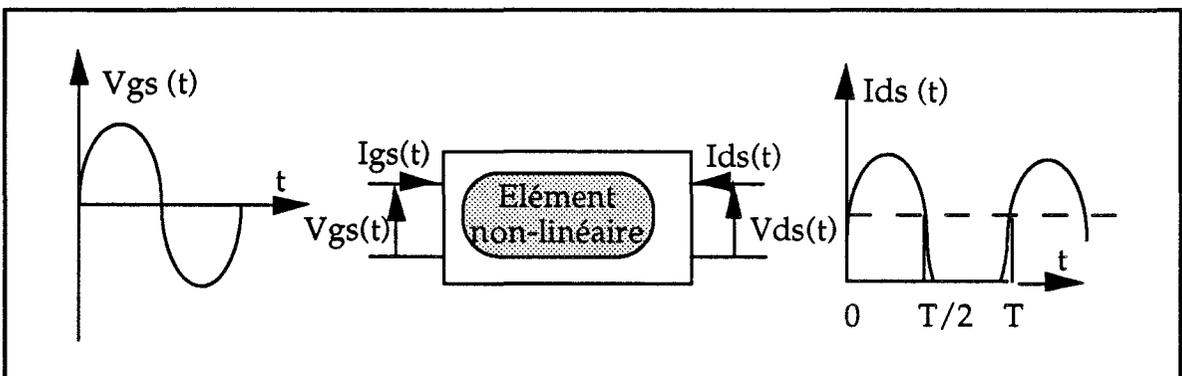


Figure 12 : Evolution des signaux de commande de la tension en entrée et courant en sortie du quadripôle en classe AB

* Pour mémoire, il existe aussi d'autres classes de fonctionnement mais elles ne peuvent pas être utilisées aux fréquences millimétriques avec lesquelles on travaille. Notons la classe C où le temps de conduction du transistor est inférieur à la demi-période avec un rendement drain théorique pouvant atteindre 100 % (Fig. 13). Citons encore la classe F (Fig. 14) où le point

de repos étant au pincement, on s'efforce d'avoir une tension $V_{ds}(t)$ rectangulaire par un traitement judicieux des harmoniques. Le rendement peut alors dépasser celui de la classe B [6].

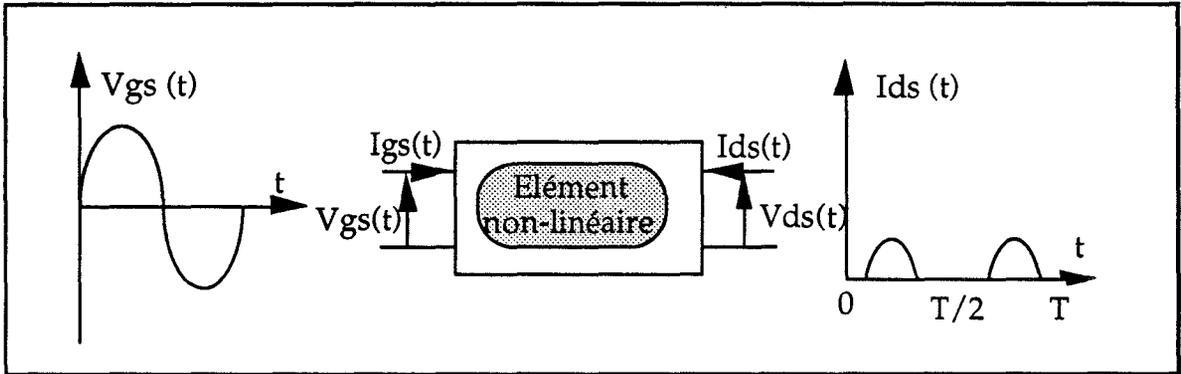


Figure 13 : Evolution des signaux de commande de la tension en entrée et courant en sortie du quadripôle en classe C

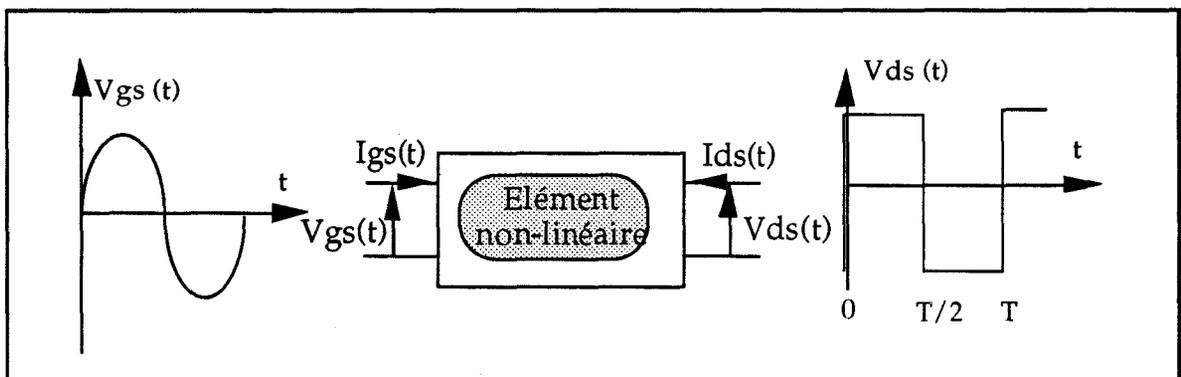


Figure 14 : Evolution des signaux de commande de la tension en entrée et en sortie du quadripôle en classe F

Remarque : L'optimisation simultanée des trois critères précédemment décrits (puissance, intermodulation, rendement) n'est pas possible. C'est l'un ou l'autre de ces critères qui est choisi en fonction de l'application visée.

III - ÉTAT DE L'ART DES COMPOSANTS ET CIRCUIT DE PUISSANCE

III.1 - Les familles de FET de puissance

Avant de faire une présentation des différents résultats obtenus avec des transistors à effet de champ, une rapide description des différentes familles de composants à effet de champ s'impose.

III.1.1 - Le MESFET GaAs

L'origine du MESFET GaAs dans les années 70 est liée à deux avantages décisifs du matériau Arsénium de Gallium vis-à-vis du matériau Silicium. Le premier avantage est une résistance intrinsèque beaucoup plus élevée (facteur 500), ce qui résout le problème du substrat semi-isolant, et le second une mobilité électronique environ cinq fois plus élevée, permettant alors l'utilisation à des fréquences plus élevées (Fig. 15). Ce composant présente quand même des limitations pour monter en fréquence. En effet, pour améliorer les performances en fréquence des MESFET, il est nécessaire de diminuer la longueur de grille.

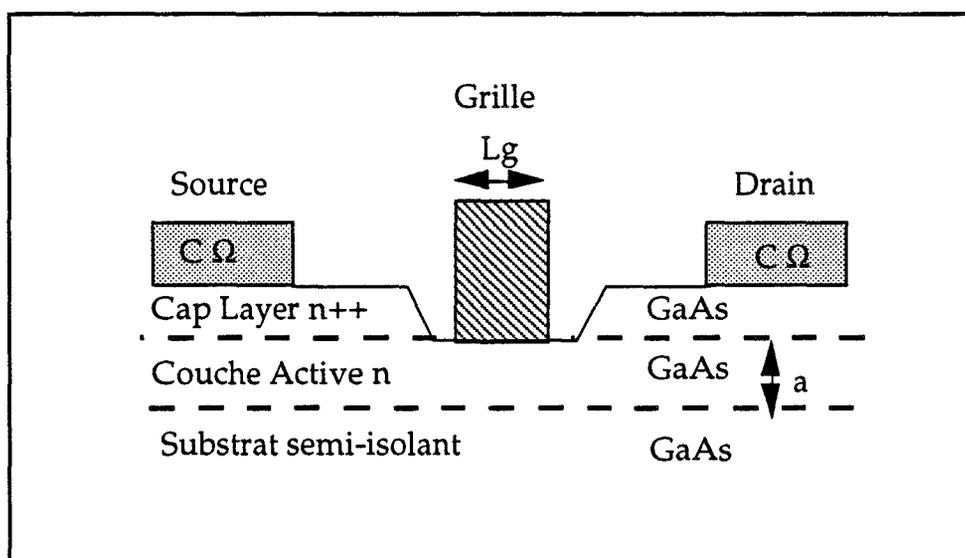


Figure 15 : Structure schématique du MESFET à canal creusé

Différentes études [7] ont montré l'amélioration de la fréquence de coupure F_c lorsque la longueur de grille L_g diminue. Cependant, il faut

diminuer l'épaisseur "a" du canal pour garder un rapport de forme L_g/a d'environ 5 et conserver ainsi une commande correcte du canal (pas de problème de pincement). Corrélativement, la diminution de l'épaisseur du canal nécessite des dopages plus élevés pour obtenir les mêmes valeurs de courant drain et on est alors confronté à des champs électriques plus élevés, et, par voie de conséquence, à des tensions de claquage plus faibles.

Les travaux sur le MESFET ont été très nombreux mais sont maintenant quelque peu dépassés par l'avènement des hétérojonctions. Cependant, des performances très honorables en puissance ont été obtenues, et l'on peut citer l'exemple de la société Thomson réalisant 0,53 W/mm à 18 GHz avec un MESFET de développement de 600 μm [8].

III.1.2 - Le HFET conventionnel AlGaAs/GaAs

Les premiers HFET datent du début des années 80 et sont réalisés à partir d'hétérojonctions n AlGaAs/i GaAs, les deux matériaux possédant les mêmes paramètres de maille. Mais, cette version initiale est peu favorable à un fonctionnement en puissance puisque la quantité de charge transférée dans le puits est faible ($< 10^{12}$ atm/cm²), et la tenue en tension médiocre car la grille est déposée sur une couche dopée (Fig. 16).

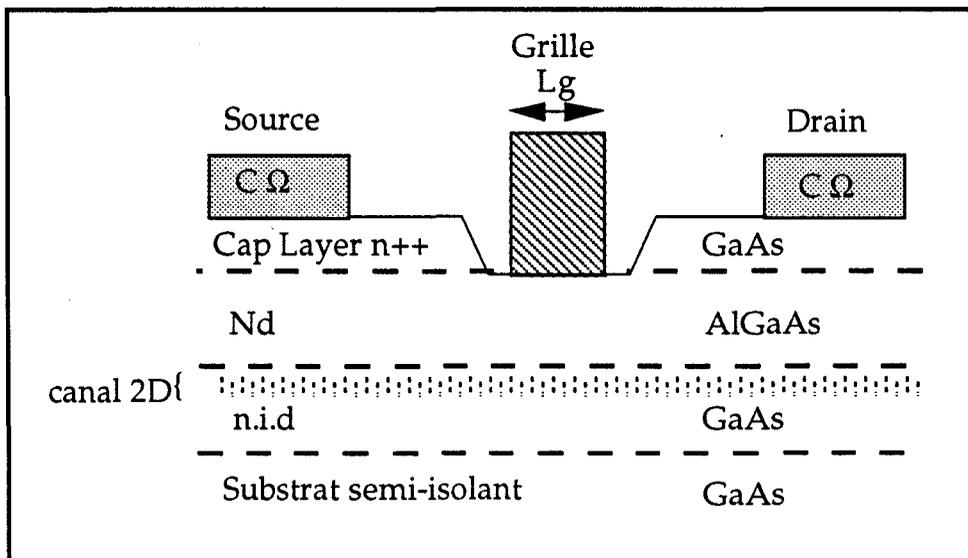


Figure 16 : Structure schématique du HEMT AlGaAs/GaAs à dopage volumique

Successivement, des améliorations sont apportées en utilisant d'abord une épitaxie multipuits qui a permis 0,6 W/mm à 32,5 GHz [9], puis des plans

de dopage (face avant et/ou face arrière) pour augmenter la quantité de charge transférée dans le puits [10] et améliorer également la tenue en tension puisque la grille est alors déposée sur une couche non dopée d'AlGaAs. La possibilité d'obtenir des barrières plus élevées avec d'autres matériaux rend le HEMT conventionnel moins attractif actuellement.

III.1.3 - Le HFET pseudomorphique sur GaAs

Le double intérêt du matériau $\text{In}_y \text{Ga}_{1-y} \text{As}$ réside d'une part dans les meilleures propriétés de transport par rapport au GaAs et une hauteur de barrière AlGaAs/InGaAs plus élevée que la barrière AlGaAs/GaAs. Par contre, la maille cristalline est différente de celle du GaAs. Ceci limite l'épaisseur possible de la couche d'InGaAs (épaisseur critique). Pour conserver l'accord de maille avec le GaAs, l'InGaAs est alors contraint. Cette épaisseur critique est d'autant plus faible que le pourcentage d'Indium augmente et classiquement la teneur en indium est d'environ 20 % pour une épaisseur de 120 Å, ce qui donne une hauteur de barrière de 0,3 eV.

Pour le fonctionnement en puissance, le HEMT pseudomorphique est un candidat très intéressant puisqu'il présente des densités de charge très élevées (jusqu'à $4 \cdot 10^{12}$ electron/cm² pour un transistor à double hétérojonction à 2 plans de dopage [11]), soit un courant de l'ordre de l'ampère par millimètre de développement de grille (Fig. 17).

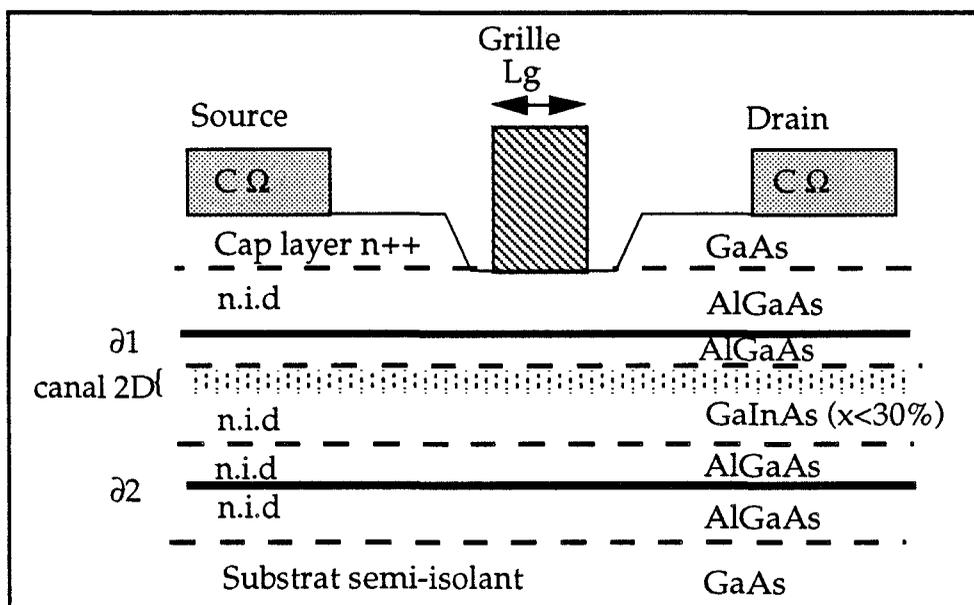


Figure 17 : Structure schématique du HEMT AlGaAs/GaInAs pseudomorphique à double plan de dopage

L'un des résultats les plus marquants en puissance a été présenté par la Société Martin Marietta où une puissance vraie de 800 mW a été mesurée à 44,5 GHz avec un transistor de développement total de 1800 μm [12].

III.1.4 - Le HFET AlInAs/GaInAs sur InP

La maille plus importante du Phosphore d'Indium (InP) permet la croissance de l'hétérojonction AlInAs/GaInAs sans contrainte en respectant le taux élevé d'Indium (0,52 dans l'AlInAs et 0,53 dans le GaInAs) (Fig. 18). Ce type de composant est très attrayant pour les applications de puissance puisque la hauteur de barrière élevée permet un meilleur confinement des porteurs (plus de $4,5 \cdot 10^{12}$ atm/cm^2 [13]) donc une conductance de sortie plus faible, ce qui peut atténuer les effets de grille ultra courte. De plus, le substrat InP possède une meilleure conductivité thermique que le GaAs ($0,68 \text{ Wcm}^{-1}\text{K}^{-1}$ à 300 K contre $0,44 \text{ Wcm}^{-1}\text{K}^{-1}$ pour le GaAs).

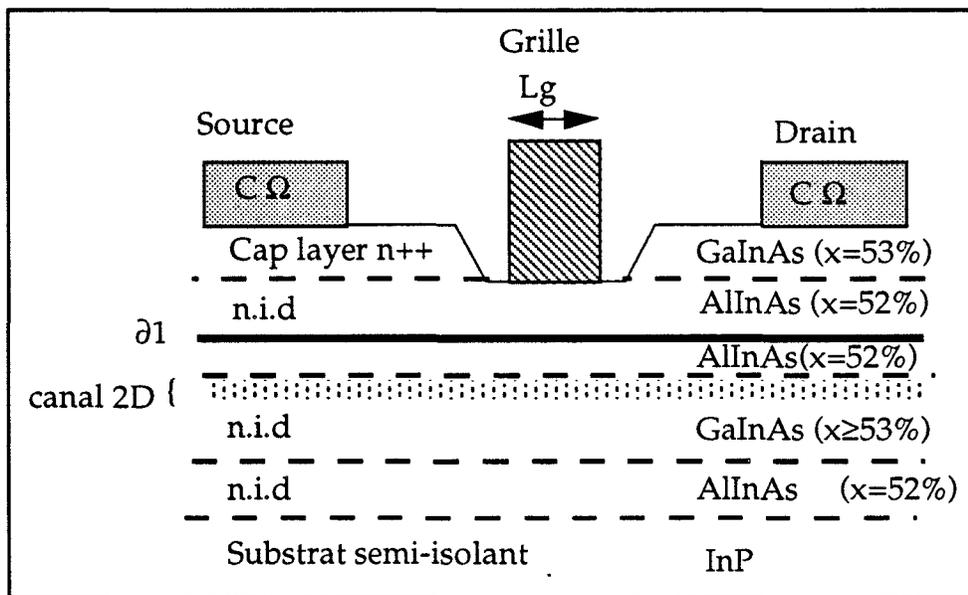


Figure 18 : Structure schématique du HEMT AlInAs/GaInAs adapté ou pseudomorphique à simple plan de dopage sur InP

L'un des résultats les plus intéressants en puissance sur cette filière a été présenté par la Société Hughes où une puissance vraie de 155 mW a été mesurée à 59 GHz avec un développement total de 448 μm [14].

Ce type de composant existe également en version pseudomorphique avec un pourcentage d'Indium supérieur à 0,53 dans le GaInAs. Ce pourcentage peut notamment atteindre 80 % et permettre ainsi de réaliser des performances hyperfréquences impressionnantes ($f_T = 305$ GHz, $L_g = 0,1$ μm [15]). Toutefois, à notre connaissance, aucun résultat intéressant de puissance n'a été publié.

III.1.5 - Le HFET canal InP sur InP

Une faiblesse du composant que nous venons de détailler est l'élévation de son coefficient d'ionisation lorsque le taux d'Indium augmente, ce qui lui confère une faible tenue en tension drain source.

Une solution, afin de garder des discontinuités de bande élevées et d'être moins pénalisé par ce problème d'ionisation consiste à réaliser le canal en InP. L'inconvénient majeur reste que ces types de couches, parce qu'elles comportent du phosphore, ne peuvent être réalisées à partir d'un bâti MBE classique mais doivent être élaborées à partir d'une croissance par MOCVD ou à l'aide d'un bâti MBE gaz.

Des résultats très prometteurs ont été réalisés par la Société Allied Signal Aerospace (Fig. 19) où une densité de puissance de 1,45 W/mm a été obtenue à 30 GHz avec une longueur de grille de 0,3 μm [16].

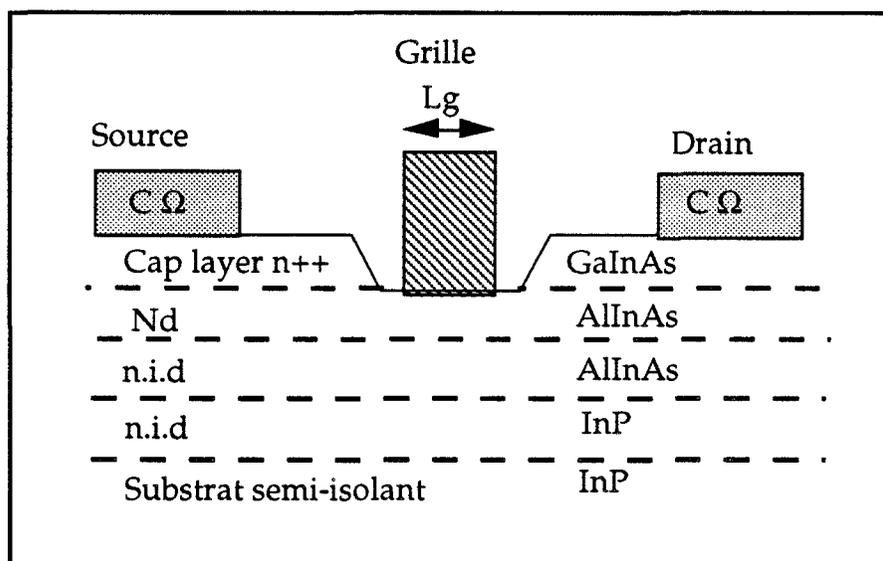


Figure 19 : Structure schématique du HFET canal InP sur InP

III.1.6 - Le MISFET InP

La réalisation de contacts métal-isolant-semiconducteur sur InP s'est avérée être une solution très prometteuse grâce notamment à l'obtention d'une interface isolant-semiconducteur de bonne qualité présentant peu d'états d'interface (Fig. 20).

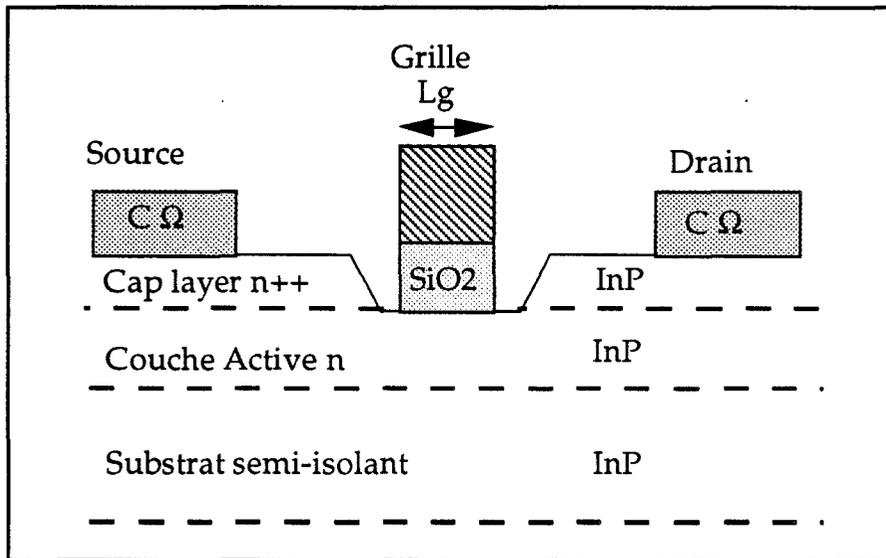


Figure 20 : Structure schématique du MISFET InP

Cette structure présente deux avantages importants si on veut réaliser un composant de puissance :

- d'une part, la possibilité de fonctionner en modes de désertion et accumulation, ce qui autorise une large excursion de la tension d'entrée,
- d'autre part, une excellente tenue en tension de claquage.

Néanmoins, la présence de l'isolant est un handicap à l'obtention d'une transconductance élevée, car celui-ci a un effet "tampon" préjudiciable à une commande énergétique de la grille.

Des résultats très intéressants ont été obtenus entre autre par Saunier avec une densité de puissance de 1,8 W/mm à 30 GHz [17]. Malheureusement, ces composants souffrent d'un grave handicap qui est la rapide dégradation de ses performances en fonctionnement. Pour cette raison, nous n'en parlerons pas dans la suite de ce chapitre.

III.2 - Puissance absolue des FET's discrets

Les principaux résultats de l'état de l'art en puissance absolue des FET's discrets sont représentés (Fig. 21). Pour chaque résultat sont indiqués la société d'origine et le développement du composant mesuré (en mm). Cet état de l'art ne mentionne qu'un très faible nombre de résultats sur MESFET GaAs et HEMT conventionnel puisque ces composants sont maintenant dépassés par les PMHEMT's. Cependant, l'antériorité de ces composants fait qu'ils sont aujourd'hui commercialisés et largement employés dans les systèmes intégrés.

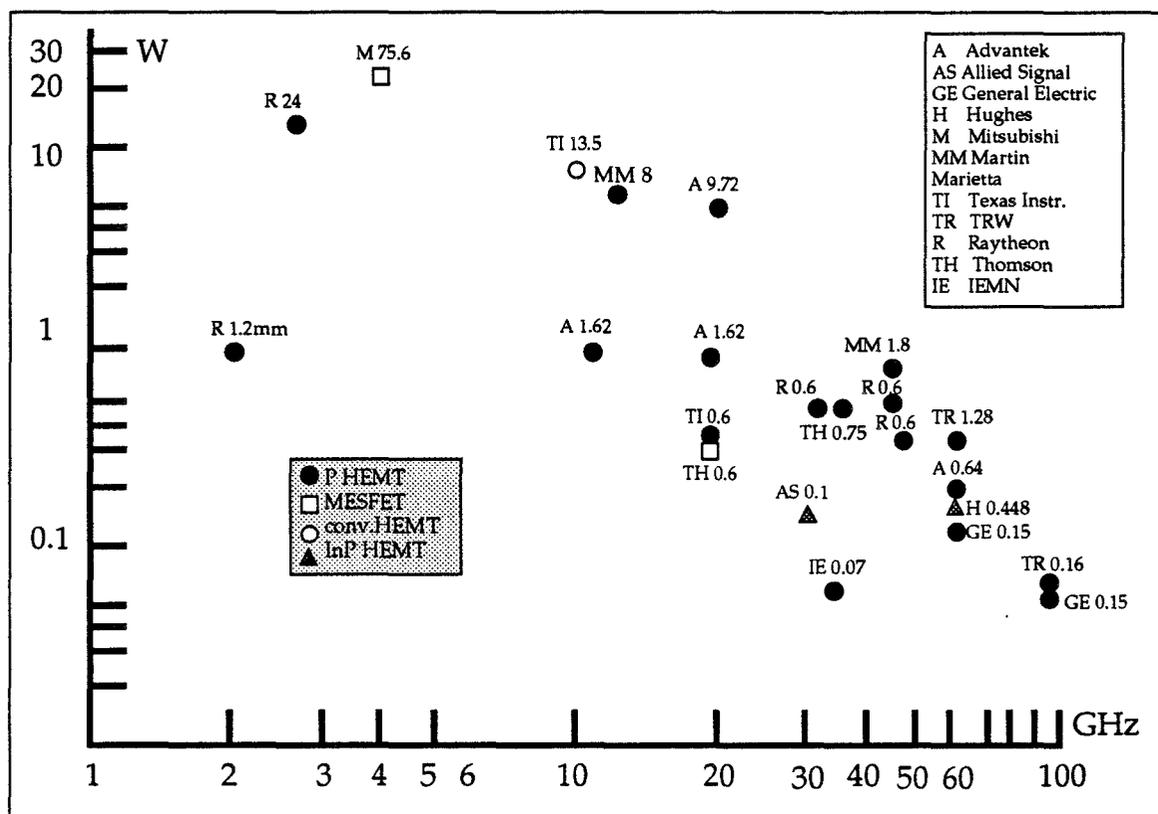


Figure 21 : Présentation de l'état de l'art des puissances absolues des transistors discrets

De cette figure ressortent clairement plusieurs indications :

- Une décroissance de la puissance absolue en fonction de la fréquence, indépendamment du développement considéré. Cette décroissance peut être considérée comme linéaire avec la fréquence, le produit $P_{out} \times f^2$ apparaissant grossièrement être une constante. Les nouveaux matériaux utilisés,

l'amélioration de la qualité de croissance et des procédés technologiques ont permis d'augmenter substantiellement la quantité $P_{out} \times f^2$ entre 1988 et 1994 (d'un facteur 2 à 3).

- Les meilleurs résultats sont : une puissance de plusieurs dizaines de Watts en deça de 10 GHz, de quelques Watts à 20 GHz, de l'ordre de 0,5 Watt à 60 GHz et de 100 milli-Watts à 94 GHz.

- Le nombre impressionnant de résultats publiés à partir de composants PMHFET montre tout l'intérêt de cette filière dans un domaine de fréquence très large.

III.3 - Rendements en puissance ajoutée des FET's discrets

Les rendements en puissance ajoutée présentés sur la figure 22 correspondent aux rendements obtenus avec les puissances présentées sur la figure précédente.

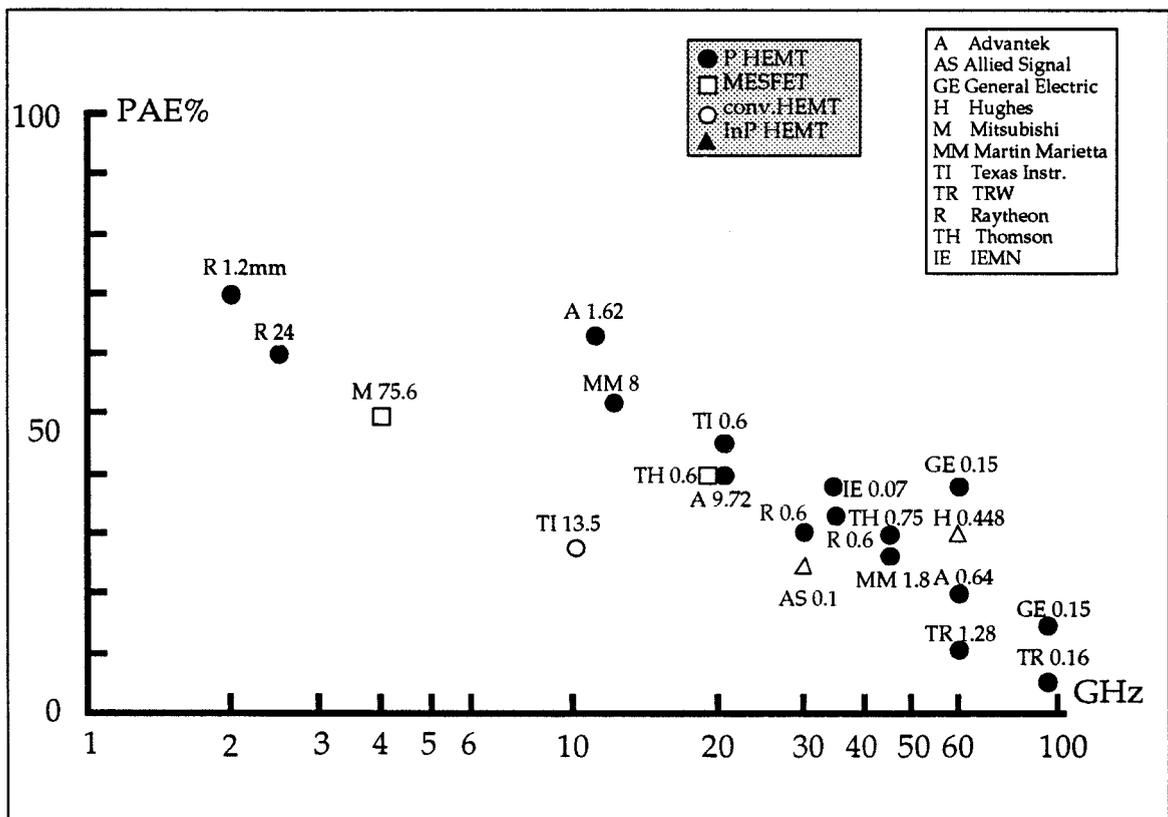


Figure 22 : Présentation de l'état de l'art des rendements en puissance ajoutée des transistors discrets

Les informations obtenues sur cette figure sont tout d'abord la possibilité d'obtenir des rendements en puissance ajoutée supérieurs à 50 % jusqu'à la bande Ku. Mais en bande W, réaliser plus de 15 % devient exceptionnel. Pour une fréquence fixée, nous constatons une diminution de η_{PAE} lorsque le développement augmente pour une même famille de composants ; de même pour un développement total de grille donné, nous avons une décroissance en fonction de la fréquence.

Ces deux évolutions sont sensiblement liées à la même origine qui est la diminution du gain du dispositif.

Dans le cas de l'augmentation du développement, cela est plus lié à une augmentation des effets parasites, autrement dit, les grands développements sont incompatibles avec des rendements élevés à hautes fréquences.

Dans le cas de développements constants, la dégradation des performances en fonction de la fréquence est plus liée au comportement intrinsèque du transistor car le gain en puissance de celui-ci varie comme le carré du rapport de la fréquence de coupure du gain en courant intrinsèque (F_c) sur la fréquence de travail (II.3.1).

Pour les fréquences élevées (> 60 GHz), les rendements en puissance ajoutée les plus importants sont réalisés à l'aide des couches AlInAs/GaInAs sur InP. Cela est lié aux excellentes propriétés de transport électronique autorisant des fréquences de coupure en courant F_T aussi élevées que 340 GHz [18] et des fréquences de coupure de gain maximum disponible F_{MAG} de l'ordre de 600 GHz [19].

De ce fait, ces transistors présentent des gains en puissance élevés même au-delà de 60 GHz et donc de biens meilleurs rendements en puissance ajoutée.

III.4 - Densité de puissance des FET's discrets

En terme de densité de puissance, la barre du Watt par millimètre a été pendant très longtemps considérée comme une barrière infranchissable (Fig. 23). L'ensemble des améliorations technologiques a repoussé cette limitation et le record de densité de puissance appartient à Allied Signal avec 1,45 W/mm à 30 GHz avec un HEMT InP [16].

Il est à remarquer que les densités de puissance maximum sont toujours obtenues à partir des développements les plus faibles puisque ces

transistors sont moins pénalisés par les effets parasites que les grands développements.

Au-delà de 40 GHz, même pour des faibles développements, la densité maximum de puissance diminue pour être de l'ordre de 0,5 W/mm pour des fréquences proches de 100 GHz.

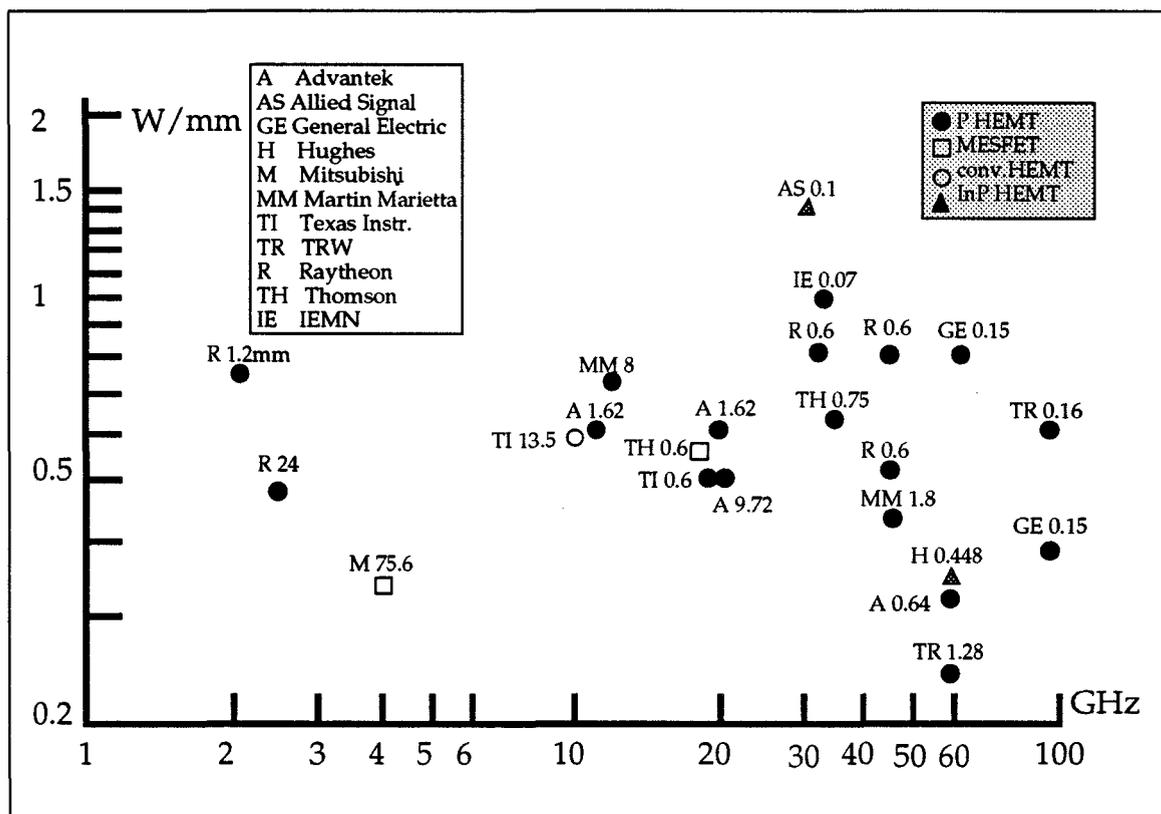


Figure 23 : Présentation de l'état de l'art en densité de puissance des transistors discrets

III.5 - Les amplificateurs hyperfréquence de puissance

Ces quatre dernières années, nous avons assisté à un développement impressionnant de circuits hybrides et MMIC (Microwave Monolithic Integrated Circuits) pour applications hyperfréquences de puissance. Une sélection des circuits les plus marquants est présentée sur le tableau ci-après.

Compagnie	Fréq. (GHz)	MMIC	hybride	dévelop. (mm)	puiss. (W)	gain (dB)	η PAE (%)	FET
TRW	93.5	oui	non	0.32	0.1	9	6.6	PM HEMT
TRW	59.5-63.5	oui	non	1.28	0.29	6	11	PM HEMT
TRW	59.5-63.5	oui	oui	3.84	0.8	13		PM HEMT
AVANTEK	55	non	oui	2.56	0.75	3	14	PM HEMT
TRW	44.5	oui	non	2.88	1	7	15	PM HEMT
MARIETTA	44.5	non	oui	1.8	0.8	6	23	PM HEMT
RAYTHEON	41-44	oui	non	1.92	0.63	20	14	PM HEMT
THOMSON	20-30	oui	non	2.4	0.7	13	20	PM HEMT
AVANTEK	18-21	non	oui	9.72	4.7	7.5	38	PM HEMT
TEXAS	17-21	oui	oui	7.2	4	14	35	PM HEMT
TEXAS	8-10.5	oui	oui	13.5	6.3	17	28	conv HEMT
AVANTEK	8.5-10.5	non	oui	32.4	12	7	42	PM HEMT
RAYTHEON	2.3-2.6	non	oui	76.8	43	13	57	PM HEMT
THOMSON	1.7	oui	non	2	0.32	20	58	MESFET
THOMSON-IRCOM	1.7	non	oui	2	0.28	11	70	MESFET

Présentation des plus intéressants circuits monolithiques de puissance

Ces réalisations couvrent la totalité de la bande 1 GHz-94 GHz. Les niveaux de puissance de sortie peuvent aller de plusieurs dizaines de Watts à quelques centaines de milli-Watts en fonction de la fréquence. Par exemple, Texas Instruments présente un circuit fournissant 4W de puissance sur 4 GHz de bande passante autour de 19 GHz avec un rendement de 35 %.

Le problème principal des concepteurs de circuits MMIC est de diminuer les dimensions des circuits afin de réduire au maximum les pertes liées aux différentes inter-connexions et circuits d'adaptation sur semiconducteur.

Pour déjouer cette limitation, les concepteurs combinent plusieurs circuits MMIC de développement unitaire plus faible à l'aide de circuits hybrides qui présentent beaucoup moins de pertes.

Actuellement, tous les circuits nécessitant des développements totaux de grille importants utilisent ce procédé. Ceci est d'autant plus vrai que les fréquences de travail sont élevées.

La quasi totalité des transistors utilisés est de type pseudomorphique.

III.6 - Analyse des différents résultats présentés et perspectives

Dans ce paragraphe, nous allons dégager les principales tendances et perspectives prises dans le domaine hyperfréquence pour les différentes applications de puissance.

Le transistor pseudomorphique sur GaAs est à l'heure actuelle le plus performant et le plus utilisé pour les applications en puissance. L'accroissement de ses performances passe par une amélioration de la tension de claquage qui, pour des structures classiques, est de l'ordre de 6 à 7V. Une solution intéressante est d'élargir le recess du côté drain (double recess, recess asymétrique, anti recess). Certains résultats présentés dans l'état de l'art utilisent le procédé de double recess.

Malgré les caractéristiques hyperfréquence très favorables de l'épithaxie AlInAs/GaInAs/InP, très peu de résultats en puissances ont été publiés. Les raisons majeures sont la faible tension de barrière de la diode Schottky, ainsi qu'une faible tension de claquage grille drain en fonctionnement transistor, inhérent à la faible largeur de la bande interdite du GaInAs. Afin de ne pas être pénalisé par ces effets, des épithaxies optimisées pour la puissance sont réalisées :

- pour que les trous générés par l'ionisation dans le canal ne puissent atteindre la grille [20] ;

- pour améliorer la hauteur de la diode Schottky [21].

Des résultats prometteurs dans une optique d'application de puissance ont été obtenus [22] avec ces épithaxies optimisées.

Les transistors HFET à canal InP sont des candidats très intéressants car ce matériau bénéficie de bonnes qualités de transport électronique (vitesse de saturation, mais également un coefficient d'ionisation par impact modéré) sans en avoir les désavantages. Ceci se traduit par les performances précitées obtenues en puissance en bande millimétrique.

Les transistors MISFET InP ont présenté des résultats flatteurs en bande millimétrique. Malheureusement, ce composant est pénalisé par une dégradation rapide de son comportement hyperfréquence en fonction du temps, lié à une évolution de l'oxyde de silicium, ce qui aujourd'hui a fortement ralenti son développement.

Un certain nombre de nouvelles épithaxies et matériaux semblent prometteurs pour les applications de puissance. Parmi ceux-ci, il y a la filière

métamorphique [23], la filière basse température qui présente une solution novatrice au problème du claquage avec la croissance d'une couche de GaAs à une température d'environ 200°C, alors que classiquement, les températures de croissance sont de l'ordre de 600°C [24,25]. Cependant, cette filière n'est pas actuellement applicable au fonctionnement en gamme millimétrique.

Les matériaux à grand gap tels que les phosphures et les nitrures présentent des largeurs de bande interdite ainsi que des discontinuités de bande importantes tout comme le Carbure de Silicium SiC. Le gros problème actuel de tous ces nouveaux matériaux est le choix d'un substrat ainsi que la réalisation de couches de qualité avec des dimensions de wafer raisonnables [26].

IV - CONCLUSION

Après un rapide rappel des propriétés de la matrice de répartition ou "scattering", nous avons présenté dans ce chapitre les différentes grandeurs caractéristiques des transistors à effet de champ hyperfréquence pour un fonctionnement en puissance. Celles-ci seront couramment utilisées dans les chapitres suivants et permettront ainsi d'uniformiser les différentes appellations. Ces grandeurs se regroupent en trois parties essentielles : les gains, les fréquences de coupure et les critères de linéarité.

Ensuite, une revue des meilleurs résultats publiés a montré les progrès impressionnants accomplis ces dernières années dans le domaine des transistors à effet de champ de puissance. Il en ressort que le transistor à effet de champ pseudomorphique est un composant de puissance mature puisque son développement s'étend maintenant jusqu'au module amplificateur de puissance monolithique et ce jusque 60 GHz. La limitation de puissance en fonctionnement millimétrique a été déjouée par un recours à une association de plusieurs circuits MMIC de base à l'aide de circuits hybrides sur un substrat à faibles pertes.

Les progrès futurs passeront très probablement par les nouvelles filières technologiques HFET sur InP, HEMT métamorphique, HEMT avec les phosphures... pour lesquelles un cheminement méthodique analogue à celui suivi pour le PM HEMT doit être mis en oeuvre.

Bibliographie Chapitre 1

- [1] Les micro-ondes
R. Badoual
Editions Masson.

- [2] Amplificateurs et oscillateurs micro-ondes
C. Gentili
Editions Masson.

- [3] Caractérisation en petit signal, en puissance et en impédances des transistors à effet de champ millimétrique. Étude et réalisation d'un banc de "Load Pull à charge active" 26,5-40 GHz
A. Amairi
Thèse d'Université, Lille - Septembre 91.

- [4] Sur un nouveau modèle de transistor à effet de champ à grille submicronique
A. Cappy
Thèse d'Université, Lille - Juin 81.

- [5] GaAs microwave power FET
F. Masumi
IEEE Transactions on Electron Device ED 32 - NO4 - April 76.

- [6] Optimisation expérimentale des conditions de fonctionnement des transistors de puissance pour systèmes de télécommunications microondes
P. Bouysse
Thèse d'Université, Limoges - Juillet 92.

- [7] Simulation bidimensionnelle de composants submicroniques.
Application à l'étude des potentialités des transistors à effet de champ conventionnel et à l'hétérojonction
M. Pernisek
Thèse d'état, Lille - Février 90.

- [8] Breakdown analysis of an asymmetrical double recessed power MESFET
C. Gaquière, B. Bonte, D. Théron, Y. Crosnier, P. Arsène-Henri,
T. Pacou
IEEE Electron Device Vol. 42, n° 2, February 95.
- [9] High efficiency millimeter wave GaAs/GaAlAs power HEMT's
P. Saunier, J.W. Lee
IEEE Electron Device Letters, Vol. 7, n° 9 - September 86.
- [10] Élaboration par épitaxie par jet moléculaire de dopage planaire
silicium dans les couches de GaAs et AlGaAs. Application à la
réalisation de transistors à effet de champ microondes
B. Splingart
Thèse d'Université, Lille - Juin 93.
- [11] Optimization of a power pseudomorphic double heterojunction FET
C. Gaquière, D. Théron, B. Bonte, Y. Crosnier
Microwave and Optical Technology Letters, Vol. 7, n° 18 - December 94.
- [12] A high power Q-band PHET for communication terminal applications
P.M. Smith et al.
IEEE Microwave Theory and Techniques Digest - 1994.
- [13] Submicron pseudomorphic double heterojunction InAlAs/In_{0.7}Ga_{0.3}As
HEMT's with high cutt off and current drive capability
Y. Kwon et al.
Indium Phosphide and Related Materials (IEDM) - 1992.
- [14] V-band high efficiency high-power AlInAs/GaInAs/InP HEMT's
M. Matloubian et al.
IEEE Microwave Theory and Techniques, Vol. 41, n° 12 - December 93.
- [15] 0.1 μm graded InGaAs channel InP HEMT with 305 GHz FT and
340 GHz F_{max}
M. Wojtowicz et al.
IEEE Microwave Theory and Techniques, Vol. 15, n° 11 - November 94.

- [16] A 1.45 W/mm, 30 GHz InP-channel power HEMT
O. Aina et al.
IEEE Electron Device Letters, Vol. 13, n° 5 - May 92.
- [17] An InP MISFET with a power density of 1.8 W/mm at 30 GHz
P. Saunier et al.
IEEE Electron Device Letters, Vol. 11, n° 1 - January 90.
- [18] 650 Å self-aligned gate pseudomorphic Al₄₈In₅₂As/Ga₂₀In₈₀As
high electron mobility transistors
L.D. Nguyen et al.
IEEE Electron Device Letters, Vol. 13, n° 3 - March 92.
- [19] W - Band high efficiency InP- based power HEMT with 600 GHz F_{max}
P. M. Smith et al.
IEEE Microwave and guided wave letters, Vol. 5, n° 7 - July 95.
- [20] Physics of breakdown in InAlAs/n⁺ InGaAs heterostructure field
effect transistors
R. Bahl, A. del Alamo
Indium Phosphide and Related Materials (IPRM) - 1993.
- [21] InP-based HEMT's with Al_{0.48}In_{0.52}As_xP_{1-x} Schottky layers
L.M. Jelloian
IEEE Electronic Device Letters, Vol. 15, n° 5 - May 94.
- [22] Drastic reduction of gate leakage in InAlAs/InGaAs HEMT's using a
pseudomorphic InAlAs hole barrier layer
C. Heedt et al.
IEEE Electron Device, Vol. 41, n° 10 - October 94.
- [23] Transistor à effet de champ à couche métamorphique.
AlInAs/GaInAs/GaAs ; un nouveau composant pour l'amplification
hyperfréquence et la logique ultra rapide
P. Win
Thèse d'Université, Lille - Juillet 93.

- [24] Device performance of submicrometer MESFET's with LTG passivation
L.W. Yin et al.
IEEE Electronics Letters, Vol. 29, n° 7, August 93.

- [25] Réalisation et caractérisation de TEC GaAs à grille isolée par GaAs épitaxie à basse température
E. Bourcier, C. Robert, C. Gaquière, B. Boudart, D. Théron, G. Salmer
Journées Nationales Microélectronique et Optoélectronique III-V, - 94.

- [26] Silicon carbide : a breakthrough in microwave power technology
S. Tyc, C. Arnodo
European Microwave Conference (EMC) - 1994.

Complément bibliographie État de l'Art

High power V-band pseudomorphic InGaAs HEMT

K.L. Tan et al.

IEEE Electron Device Letters, Vol. 12, n° 5 - May 91.

Microwave and mm-wave power amplification using pseudomorphic HEMT's

P.M. Smith et al.

Microwave Journal - May 90.

Ku band high power high efficiency pseudomorphic HEMT

S.T. Fu et al.

IEEE Microwave Theory and Techniques, Digest 1994.

60 GHz power amplifier using PHEMT

J. Goel et al.

IEEE Microwave Theory and Techniques, Digest 1992.

A 0,1 W W-band pseudomorphic HEMT MMIC power amplifier

T.H. Chen et al.

GaAs Integrated Circuits Symposium - 1992.

Ka band high efficient 1 Watt power amplifier

G.S. Dow et al.

IEEE Microwave Theory and Techniques, Digest 1992.

One watt Q-band class A pseudomorphic HEMT MMIC amplifier

T.H. Chen

Microwave Theory and Techniques, Digest 1994.

Power FET's families capabilities and limitations from 1 to 100 GHz

Y. Crosnier

European Microwave Conference (EMC) - 1994.

High gain W band pseudomorphic InGaAs power HEMT's

C. Streit et al.

IEEE Electron Device Letters, Vol. 12, n° 4 - April 91.

Millimeter wave high power amplifiers using pseudomorphic HEMTS

A.K. Sharma et al.

IEEE Microwave Theory and Techniques, Digest 1994.

A high power Q-band GaAs pseudomorphic HEMT monolythic amplifier

W. Boulais et al.

IEEE Microwave Theory and Techniques, Digest 1994.

A double-recessed Al₂₄GaAs/In₁₆GaAs pseudomorphic HEMT for Ka- and Q-band power applications

J.C. Huang et al.

IEEE Electron Device Letters, Vol. 14, n° 9 - September 93.

Power P-HEMT module delivers 4 watts, 38 % P.A.E. over the 18.0 to 21.2 GHz band

B. Kraemer et al.

IEEE Microwave Theory and Techniques, Digest 1994.

8 watt high efficiency X-band power amplifier using AlGaAs/GaAs HFET technology

S. Cooper et al.

GaAs Integrated Circuits Symposium - 1992.

High efficient C-band 27 watt internally-matched GaAs FET for space application

M. Kohno et al.

IEEE Microwave Theory and Techniques, Digest 1994.

1 W/mm power pseudomorphic HFET with optimised recess technology

C. Gaquière, D. Théron, B. Bonte, Y. Crosnier

IEE Electronics Letters, Vol. 30, n° 11 - May 94.

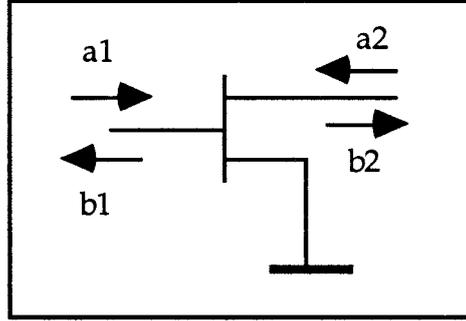
Design of high power-added efficiency FET amplifiers operating with very low drain bias for use in mobile telephones at 1.7 GHz

S. Dietsche et al.

European Microwave Conference (EMC) - 1993.

ANNEXE I

CALCUL DE L'IMPÉDANCE OPTIMALE DANS LE CAS DU GAIN EN PUISSANCE



$$G_p = \frac{P_S}{P_E} = \frac{|b_2|^2 (1 - |\Gamma_L|^2)}{|a_1|^2 (1 - |S'_{11}|^2)}$$

$$G_p = \frac{|S'_{21}|^2 (1 - |\Gamma_L|^2)}{(1 - |S'_{11}|^2)}$$

avec $S'_{11} = S_{11} + \frac{S_{12} S_{21} \Gamma_L}{1 - S_{22} \Gamma_L}$ et $S'_{21} = \frac{S_{21}}{1 - S_{22} \Gamma_L}$

Soit $G_p = \frac{|S_{21}|^2 (1 - |\Gamma_L|^2)}{|1 - S_{22} \Gamma_L|^2 - |S_{11} - S_{11} S_{22} \Gamma_L + S_{12} S_{21} \Gamma_L|^2}$

$$G_p = \frac{|S_{21}|^2 (1 - |\Gamma_L|^2)}{|1 - S_{22} \Gamma_L|^2 - |S_{11} - \Delta \Gamma_L|^2} \quad \text{avec } \Delta = S_{11} S_{22} - S_{12} S_{21}$$

On pose $g_p = \frac{G_p}{|S_{21}|^2}$

on obtient alors :

$$g_p \left[(1 - S_{22} \Gamma_L) (1 - S_{22}^* \Gamma_L^*) - (S_{11} - \Delta \Gamma_L) (S_{11}^* - \Delta^* \Gamma_L^*) \right] = 1 - |\Gamma_L|^2$$

$$g_p \left[1 - S_{22} \Gamma_L - S_{22}^* \Gamma_L^* + |S_{22} \Gamma_L|^2 - |S_{11}|^2 - |\Delta \Gamma_L|^2 + S_{11} \Delta^* \Gamma_L^* + S_{11}^* \Delta \Gamma_L \right] = 1 - |\Gamma_L|^2$$

$$|\Gamma_L|^2 (1 + g_p (|S_{22}|^2 - |\Delta|^2)) - \Gamma_L g_p (S_{22} - \Delta S_{11}^*) - \Gamma_L^* g_p (S_{22}^* - \Delta^* S_{11}) = 1 - g_p (1 - |S_{11}|^2)$$

L'équation d'un cercle complexe s'écrit de la façon suivante :

$$R + C = \Gamma \text{ soit } R = \Gamma - C \Rightarrow |R|^2 = |\Gamma - C|^2 = (\Gamma - C) (\Gamma^* - C^*)$$

$$\text{d'où } |\Gamma|^2 - \Gamma_C^* - C \Gamma^* = |R|^2 - |C|^2$$

En réalisant une identification, on obtient pour le centre du cercle :

$$C = \frac{g_p(S_{22}^* - S_{11} \Delta^*)}{1 + g_p(|S_{22}|^2 - |\Delta|^2)}$$

Calcul du rayon

$$\text{on a } |R|^2 - |C|^2 = \frac{1 - g_p(1 - |S_{11}|^2)}{1 + g_p(|S_{22}|^2 - |\Delta|^2)}$$

$$|R|^2 = \frac{|g_p(S_{22}^* - S_{11} \Delta^*)|^2}{|1 + g_p(|S_{22}|^2 - |\Delta|^2)|^2} + \frac{1 - g_p(1 - |S_{11}|^2)}{1 + g_p(|S_{22}|^2 - |\Delta|^2)}$$

$$|R|^2 = \frac{g_p^2(S_{22}^* - S_{11} \Delta^*)(S_{22} - S_{11}^* \Delta) + (1 - g_p(1 - |S_{11}|^2))(1 + g_p(|S_{22}|^2 - |\Delta|^2))}{(1 + g_p(|S_{22}|^2 - |\Delta|^2))^2}$$

$$|R|^2 = \frac{g_p^2(|\Delta|^2 + |S_{11} S_{22}|^2 - S_{11} S_{22} \Delta^* - S_{11}^* S_{22}^* \Delta) + g_p(|S_{22}|^2 - |\Delta|^2 - 1 + |S_{11}|^2) + 1}{(1 + g_p(|S_{22}|^2 - |\Delta|^2))^2}$$

$$\text{on a : } K = \frac{1 + |\Delta|^2 - |S_{11}|^2 - |S_{22}|^2}{2|S_{12} S_{21}|}$$

\Rightarrow pour le terme en facteur de g_p au numérateur on obtient $-2K g_p |S_{12} S_{21}|$

Quant au terme en facteur de g_p^2 , au numérateur, il devient

$$g_p^2(|\Delta|^2 + |S_{11} S_{22}|^2 - S_{11} S_{22} \Delta^* - S_{11}^* S_{22}^* \Delta) =$$

$$g_p^2 [(S_{11} S_{22} - S_{12} S_{21})(S_{11}^* S_{22}^* - S_{12}^* S_{21}^*) - S_{11} S_{22} (S_{11}^* S_{22}^* - S_{12}^* S_{21}^*) - S_{11}^* S_{22}^* (S_{11} S_{22} - S_{12} S_{21}) + |S_{11} S_{22}|^2] =$$

$$g_p^2 [|S_{11} S_{22}|^2 + |S_{12} S_{21}|^2 - S_{11} S_{22} S_{12}^* S_{21}^* - S_{11}^* S_{22}^* S_{12} S_{21} - |S_{11} S_{22}|^2 + S_{11} S_{22} S_{12}^* S_{21}^* - |S_{11} S_{22}|^2 + S_{11}^* S_{22}^* S_{12} S_{21} + |S_{11} S_{22}|^2] =$$

$$g_p^2 |S_{12} S_{21}|^2$$

On obtient alors pour

$$R = \frac{\sqrt{1 - 2K g_p |S_{12}S_{21}| + g_p^2 |S_{12}S_{21}|^2}}{1 + g_p (|S_{22}|^2 - |\Delta|^2)}$$

Si on suppose, maintenant, que l'on réalise l'adaptation optimale cette condition entraîne : $\underline{R = 0}$

$$\text{d'où } 1 - 2K g_p |S_{12}S_{21}| + g_p^2 |S_{12}S_{21}|^2 = 0$$

$$\text{soit: } g_p = \frac{2K |S_{12}S_{21}| \pm \sqrt{4K^2 |S_{12}S_{21}|^2 - 4|S_{12}S_{21}|^2}}{2|S_{12}S_{21}|^2}$$

$$\text{ou encore: } g_p = \frac{2|S_{12}S_{21}| [K \pm \sqrt{K^2 - 1}]}{2|S_{12}S_{21}|^2}$$

$$\text{d'où } G_p = \frac{|S_{21}|}{|S_{12}|} [K \pm \sqrt{K^2 - 1}]$$

Cette expression correspond au gain en puissance maximum que l'on peut espérer atteindre. Expression qui n'est autre que celle du gain maximum disponible (MAG).

Maintenant nous allons calculer l'expression du centre du cercle lorsque $R = 0$ soit $C = \Gamma_{Lopt}$

$$\text{on a : } \Gamma_{Lopt} = C = \frac{g_p(S_{22}^* - S_{11} \Delta^*)}{1 + g_p(|S_{22}|^2 - |\Delta|^2)} \quad \text{avec } g_p = \frac{(1 - |\Gamma_{Lopt}|^2)}{|1 - S_{22} \Gamma_{Lopt}|^2 - |S_{11} - \Delta \Gamma_{Lopt}|^2}$$

soit :

$$\Gamma_{Lopt} = \frac{(1 - |\Gamma_{Lopt}|^2) (S_{22}^* - S_{11} \Delta^*)}{|1 - S_{22} \Gamma_{Lopt}|^2 - |S_{11} - \Delta \Gamma_{Lopt}|^2 + (1 - |\Gamma_{Lopt}|^2) (|S_{22}|^2 - |\Delta|^2)}$$

$$\Gamma_{Lopt} [(1 - S_{22} \Gamma_{Lopt})(1 - S_{22}^* \Gamma_{Lopt}^*) - (S_{11} - \Delta \Gamma_{Lopt})(S_{11}^* - \Delta^* \Gamma_{Lopt}^*) + (1 - |\Gamma_{Lopt}|^2)(|S_{22}|^2 - |\Delta|^2)] = (1 - |\Gamma_{Lopt}|^2) (S_{22}^* - S_{11} \Delta^*)$$

$$\Gamma_{Lopt} [1 - S_{22}^* \Gamma_{Lopt}^* - S_{22} \Gamma_{Lopt} + |S_{22} \Gamma_{Lopt}|^2 - |S_{11}|^2 - |\Delta \Gamma_{Lopt}|^2 + S_{11} \Delta^* \Gamma_{Lopt}^* + S_{11}^* \Delta \Gamma_{Lopt}] + |S_{22}|^2 - |\Delta|^2 - |\Gamma_{Lopt} S_{22}|^2 + |\Delta \Gamma_{Lopt}|^2 - S_{22}^* + S_{11} \Delta^* + S_{22}^* |\Gamma_{Lopt}|^2 - |\Gamma_{Lopt}|^2 S_{11} \Delta^* = 0$$

$$(\Gamma_{\text{Lopt}})^2 [S_{11}^* \Delta - S_{22}] + \Gamma_{\text{Lopt}} [1 - |S_{11}|^2 + |S_{22}|^2 - |\Delta|^2] + S_{11} \Delta^* - S_{22}^*$$

$$\Gamma_{\text{Lopt}} = \frac{(1 - |S_{11}|^2 + |S_{22}|^2 - |\Delta|^2) \pm \sqrt{(1 - |S_{11}|^2 + |S_{22}|^2 - |\Delta|^2)^2 - 4(S_{11} \Delta^* - S_{22}^*)(S_{11}^* \Delta - S_{22})}}{2(S_{22} - S_{11}^* \Delta)}$$

Or l'expression du coefficient de reflexion de l'impédance qui permet de réaliser le Maximum Available Gain est:

$$\Gamma_{\text{MAG}} = \frac{(1 + |S_{22}|^2 - |S_{11}|^2 - |\Delta|^2) \pm 2|S_{12}S_{21}| \sqrt{K^2 - 1}}{2(S_{22} - \Delta S_{11}^*)}$$

Nous allons voir que, en fait, Γ_{MAG} est identique à Γ_{Lopt} , ce qui signifie que l'on a:

$$\underbrace{\pm \sqrt{(1 - |S_{11}|^2 + |S_{22}|^2 - |\Delta|^2)^2 - 4(S_{11} \Delta^* - S_{22}^*)(S_{11}^* \Delta - S_{22})}}_{\text{terme A}} = \underbrace{\pm 2|S_{12}S_{21}| \sqrt{K^2 - 1}}_{\text{terme B}}$$

Pour cela, nous allons développer le terme A puis le terme B et faire une comparaison systématique.

Terme A :

$$(1 - |S_{11}|^2 + |S_{22}|^2 - |\Delta|^2)(1 - |S_{11}|^2 + |S_{22}|^2 - |\Delta|^2) - 4(S_{11} \Delta^* - S_{22}^*)(S_{11}^* \Delta - S_{22}^*)$$

$$1 - |S_{11}|^2 + |S_{22}|^2 - |\Delta|^2 - |S_{11}|^2 + |S_{11}|^4 - |S_{11}S_{22}|^2 + |S_{11}\Delta|^2 + |S_{22}|^2 - |S_{11}S_{22}|^2 + |S_{22}|^4 - |\Delta S_{22}|^2 - |\Delta|^2 + |\Delta S_{11}|^2 - |\Delta S_{22}|^2 + |\Delta|^4 - 4|S_{11}\Delta|^2 + 4\Delta^* S_{11} S_{22} + 4S_{22}^* S_{11}^* \Delta - 4|S_{22}|^2$$

$$\text{soit : } 1 + |S_{11}|^4 + |S_{22}|^4 + |\Delta|^4 - 2|S_{11}|^2 - 2|S_{22}|^2 - 2|\Delta|^2 - 2|S_{11}\Delta|^2 - 2|\Delta S_{22}|^2 - 2|S_{11}S_{22}|^2 + 4\Delta^* S_{11} S_{22} + 4S_{22}^* S_{11}^* \Delta$$

Terme B

$$B = 4|S_{12}S_{21}|^2 (K^2-1) \quad \text{avec} \quad K = \frac{1+|\Delta|^2-|S_{11}|^2-|S_{22}|^2}{2|S_{12}S_{21}|}$$

soit :

$$\begin{aligned} B &= (1+|\Delta|^2-|S_{11}|^2-|S_{22}|^2)^2 - 4|S_{12}S_{21}|^2 \\ &= (1+|\Delta|^2-|S_{11}|^2-|S_{22}|^2)(1+|\Delta|^2-|S_{11}|^2-|S_{22}|^2)-4|S_{12}S_{21}|^2 \\ &= 1+|\Delta|^2-|S_{11}|^2-|S_{22}|^2+|\Delta|^2+|\Delta|^4-|S_{11}\Delta|^2-|S_{22}\Delta|^2-|S_{11}|^2-|\Delta S_{11}|^2+|S_{11}|^4 \\ &\quad +|S_{11}S_{22}|^2-|S_{22}|^2-|S_{22}\Delta|^2+|S_{11}S_{22}|^2+|S_{22}|^4-4|S_{12}S_{21}|^2 \\ &= 1+|S_{11}|^4+|S_{22}|^4+|\Delta|^4-2|S_{11}|^2-2|S_{22}|^2+2|\Delta|^2-2|S_{11}\Delta|^2-2|S_{22}\Delta|^2+2|S_{11}S_{22}|^2 \\ &\quad -4|S_{12}S_{21}|^2 \end{aligned}$$

Maintenant, nous allons comparer les termes A et B. Il reste alors :

$$A - B = 4|\Delta|^2 + 4|S_{11}S_{22}|^2 - 4|S_{12}S_{21}|^2 - 4(\Delta^*S_{11}S_{22}+S_{22}^*S_{11}\Delta)$$

Il faut donc montrer que ceci est nul.

$$4 [(S_{11}S_{22}-S_{12}S_{21})(S_{11}^*S_{22}^*-S_{12}^*S_{21}^*)+|S_{11}S_{22}|^2-|S_{12}S_{21}|^2-(\Delta^*S_{11}S_{22}+S_{22}^*S_{11}\Delta)]$$

$$4 [|S_{11}S_{22}|^2+|S_{12}S_{21}|^2-S_{11}S_{22}S_{12}^*S_{21}^*-S_{12}S_{21}S_{11}^*S_{22}^*+|S_{11}S_{22}|^2-|S_{12}S_{21}|^2 \\ -(\Delta^*S_{11}S_{22}+S_{22}^*S_{11}\Delta)]$$

$$4 [2|S_{11}S_{22}|^2-S_{11}S_{22}S_{12}^*S_{21}^*-S_{12}S_{21}S_{11}^*S_{22}^* - [(S_{11}^*S_{22}^*-S_{12}^*S_{21}^*)(S_{11}S_{22}) \\ +(S_{22}^*S_{11}^*)(S_{11}S_{22}-S_{12}S_{21})]]$$

$$4 [2|S_{11}S_{22}|^2-S_{11}S_{22}S_{12}^*S_{21}^*-S_{12}S_{21}S_{11}^*S_{22}^* - [|S_{11}S_{22}|^2-S_{12}^*S_{21}^*S_{11}S_{22} \\ +|S_{11}S_{22}|^2-S_{12}S_{21}S_{11}^*S_{22}^*]]$$

$$= 0$$

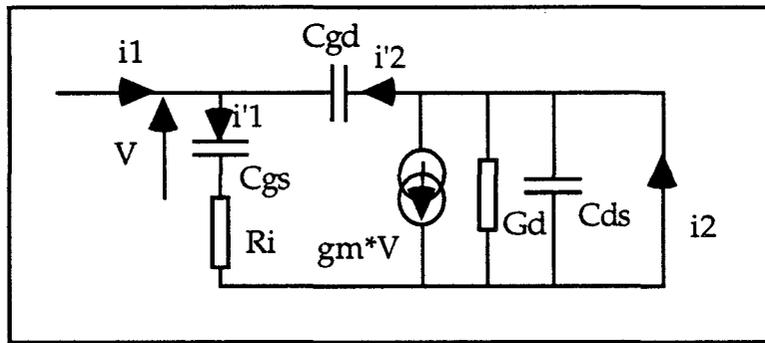
Nous venons de démontrer que lorsqu'on prend pour impédance de charge celle qui rend maximum le gain en puissance, (c'est-à-dire indépendamment de l'entrée), l'impédance ainsi définie se confond avec celle qui permet de réaliser le Maximum Available Gain.

ANNEXE I I

DÉTERMINATION DU GAIN EN COURANT H_{21} INTRINSÈQUE DU TEC

Le gain en courant intrinsèque étant défini comme le rapport entre le courant i_2 de court-circuit et le courant d'entrée i_1 .

On part du schéma équivalent intrinsèque du TEC avec en sortie un court-circuit



$$i_2 = gmV + i'2$$

$$i_1 = i'1 - i'2$$

$$V = \frac{i'1}{jC_{gs}\omega}$$

$$i'1 \left(\frac{1}{jC_{gs}\omega} + R_i \right) = - \frac{i'2}{jC_{gd}\omega} = \frac{i_1 - i'1}{jC_{gd}\omega}$$

$$\Rightarrow i'1 = \frac{jC_{gs}\omega i_1}{j(C_{gs} + C_{gd})\omega - R_i C_{gs} C_{gd} \omega^2}$$

$$i_2 = \frac{gm i'1}{jC_{gs}\omega} + i'1 - i_1$$

$$\rightarrow \frac{i_2}{i_1} = \frac{gm + R_i C_{gs} C_{gd} \omega^2 - jC_{gd}\omega}{j(C_{gs} + C_{gd})\omega - R_i C_{gs} C_{gd} \omega^2}$$

dans l'hypothèse où l'on a les inégalités :

$$R_i C_{gs} C_{gd} \omega^2 \ll g_m$$

$$C_{gd} \omega \ll g_m$$

et $R_i C_{gs} C_{gd} \omega^2 \ll (C_{gs} + C_{gd}) \omega$

alors le gain en courant intrinsèque se réduit à :

$$|H_{21}|_{\text{intrinsèque}}^2 = \frac{g_m^2}{\omega^2 (C_{gs} + C_{gd})^2} \quad \text{ou} \quad |H_{21}| = \frac{g_m}{\omega (C_{gs} + C_{gd})}$$

Chapitre 2

*Caractérisation des TEC
en statique et hyperfréquence petit signal
en vue d'une utilisation en puissance*

I - INTRODUCTION

Les mesures statique et hyperfréquence petit signal d'un transistor sont des étapes préalables indispensables avant de procéder à tout autre type de mesure et ceci, quelles que soient les applications visées (bruit, puissance,...).

Nous allons, dans un premier temps, présenter succinctement la réalisation de la couche épitaxiée ainsi que la conception du transistor à effet de champ en sachant que les qualités du composant seront essentiellement fonction de ces deux étapes préliminaires.

Dans un second temps, nous détaillerons la caractérisation statique où, en plus des mesures habituellement effectuées, nous présenterons plusieurs procédures spécifiques que nous avons développées afin de déterminer les prédispositions du composant à travailler en puissance. Celles-ci sont essentiellement axées sur les études du courant de grille en fonctionnement diode et transistor du composant. En effet, nous avons constaté une forte corrélation entre le comportement du courant de grille et les performances en puissance. Grâce à cette étude, il nous est possible, entre autre, de définir l'origine du courant de grille en fonctionnement transistor, de déterminer si le composant est plus apte à travailler en classe A ou B, de savoir si la grille est centrée dans le recess, d'étudier l'effet du recess...

La dernière partie de ce chapitre sera axée sur la caractérisation hyperfréquence petit signal jusqu'à 40 GHz.

Comme précédemment, nous réaliserons une étude standard petit signal où, en plus des mesures habituellement effectuées, nous présenterons deux procédures spécifiques que nous avons développées toujours dans une optique application de puissance :

Tout d'abord, une étude en fonction du développement total de grille en vue d'augmenter la puissance vraie délivrée par le composant en étant le moins possible pénalisé par les éléments extrinsèques. Différentes solutions seront proposées suivant les développements désirés, c'est-à-dire le niveau de puissance envisagé.

Puis, une étude du comportement hyperfréquence petit signal en fonction de la tension drain source sera présentée. En effet, dans la seconde partie de ce chapitre on étudie les moyens d'augmenter la tension de polarisation drain source sans être en présence d'effet limitatif du courant de grille. Après cela, il est nécessaire de vérifier si les performances

hyperfréquence du composant ne se dégradent pas pour ces tensions. À partir de cette étude, il sera possible d'expliquer l'effet de cette tension sur le comportement intrinsèque du composant, mais aussi, nous verrons que la fréquence de coupure F_{MAG} est le bon critère d'évaluation pour les performances en puissance du composant.

II - LES COMPOSANTS MESURÉS ET LEURS TECHNOLOGIES

Les mesures statiques et hyperfréquence de transistor à effet de champ sont l'aboutissement d'une succession d'étapes depuis la caractérisation des matériaux épitaxiés (la couche) en passant par toutes les étapes technologiques nécessaires à la réalisation du composant.

Nous allons effectuer une présentation succincte de ces différentes étapes car elles sont déterminantes pour les qualités des TEC.

II.1 - Croissance de la couche

- Epitaxie par Jets Moléculaires

Le principe utilisé pour la croissance des couches est celui de l'Epitaxie par Jets Moléculaires (EJM, ou MBE en anglais, pour Molecular Beam Epitaxy) de matériaux III-V [1]. Cette méthode consiste à produire sous ultravide (pression de l'ordre de 10^{-10} Torr) des flux thermiques d'atomes ou de molécules dont l'interaction avec un substrat monocristallin entraîne une croissance régulière du matériau désiré. Par souci d'uniformité des épaisseurs et de la qualité de la couche épitaxiée sur la surface du substrat, celui-ci est monté sur un support rotatif. Dans le cas des matériaux III-V, la température du substrat (T_S) doit se situer entre la température de l'élément III (T_3) et la température de l'élément V (T_5), ceci est appelé "la méthode des trois températures" ($T_3 > T_S > T_5$). La température du substrat T_S et le flux d'Arsenic sont les deux principaux paramètres de la croissance. L'EJM est une technique de croissance permettant un contrôle très précis des épaisseurs déposées, grâce d'une part, aux faibles vitesses de croissance, celles-ci étant comprises entre 0,1 et quelques $\mu\text{m/h}$, et, d'autre part, au mode de croissance bidimensionnel (monocouche par monocouche). De plus, la manipulation des caches des cellules permet d'obtenir les interfaces abruptes nécessaires pour la qualité des hétérojonctions et des plans de dopage. Un autre atout de l'EJM est le fonctionnement sous ultravide de la chambre de croissance qui permet la mise en oeuvre de méthodes d'analyses in-situ avant et pendant la croissance, c'est notamment le cas du "RHEED".

- Le RHEED (Reflective High Energy Electron Diffraction) consiste à émettre des électrons à incidence rasante. La diffraction résultante de ce

faisceau est projetée sur un écran fluorescent qui restitue une image du réseau d'atomes constituant la surface de l'échantillon (Fig. 1).

Deux RHEED sont réalisables :

Le statique [2] qui permet de connaître la qualité du substrat utilisé, de savoir s'il est totalement désoxydé et si l'on peut commencer la croissance ;

Le dynamique [3] qui permet de contrôler une à une la croissance des couches. La vitesse de croissance peut être contrôlée par la mesure de la période d'oscillation de l'intensité du spot réfléchi.

D'autres méthodes de caractérisation des couches épitaxiées sont possibles après la croissance, en voici quelques-unes :

- La photoluminescence est une méthode de caractérisation rapide et non destructrice. Un rayon laser dont l'énergie est supérieure à la bande interdite du matériau est émis. L'excitation produite engendre une création de paires électrons trous (Fig. 2). Lorsque ces paires se recombinent de manière radiative, un détecteur récupère ces signaux. L'analyse spectrale de ces rayonnements permet d'accéder à l'énergie des différents niveaux [4] et, aussi, d'évaluer la qualité de la croissance cristalline (finesse des raies).

- La diffraction des rayons X permet, grâce aux longueurs d'ondes mises en jeu, de travailler aux dimensions atomiques des matériaux étudiés (très précis pour aboutir aux paramètres de maille des matériaux épitaxiés [4]). La double diffraction des rayons X permet d'atteindre une précision plus importante (première diffraction sur un cristal parfaitement pur, faisceau plus monochromatique) (Fig. 3).

- La spectroscopie de masse d'ions secondaires. Cette méthode consiste, à l'aide d'un faisceau d'ions, à éroder la surface de l'échantillon (Fig. 4), puis une analyse des ions produits est effectuée à l'aide d'un spectromètre de masse. Avec cette méthode, on peut déterminer le profil de concentration dans l'échantillon.

- Mesure par effet Hall à bas champ. Elle nécessite de réaliser des contacts ohmiques sous forme d'un trèfle [5] (trèfle de Van der Pauw) sur un morceau de l'épitaxie. Le passage d'un courant dans l'échantillon perpendiculairement à un champ magnétique génère une force de Lorentz déviant les électrons. Cette déviation produit un champ électrique qui exerce sur les électrons une force s'opposant à celle du champ magnétique (Fig. 5). Avec cette méthode, il est possible de déterminer la mobilité de Hall et la densité des porteurs majoritaires.

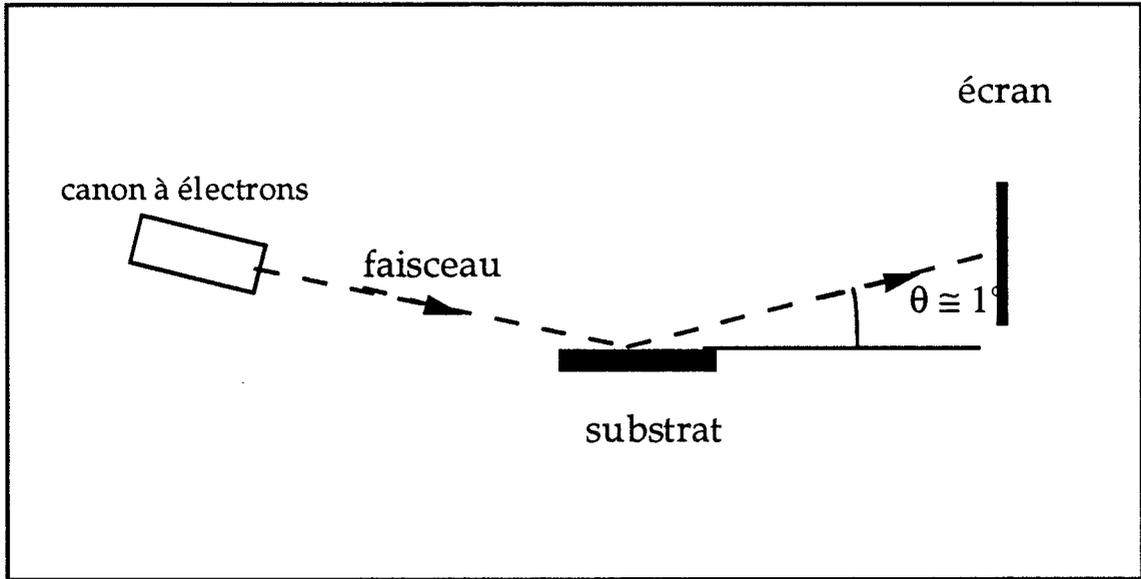


Figure 1 : Schéma de principe de la manipulation du RHEED

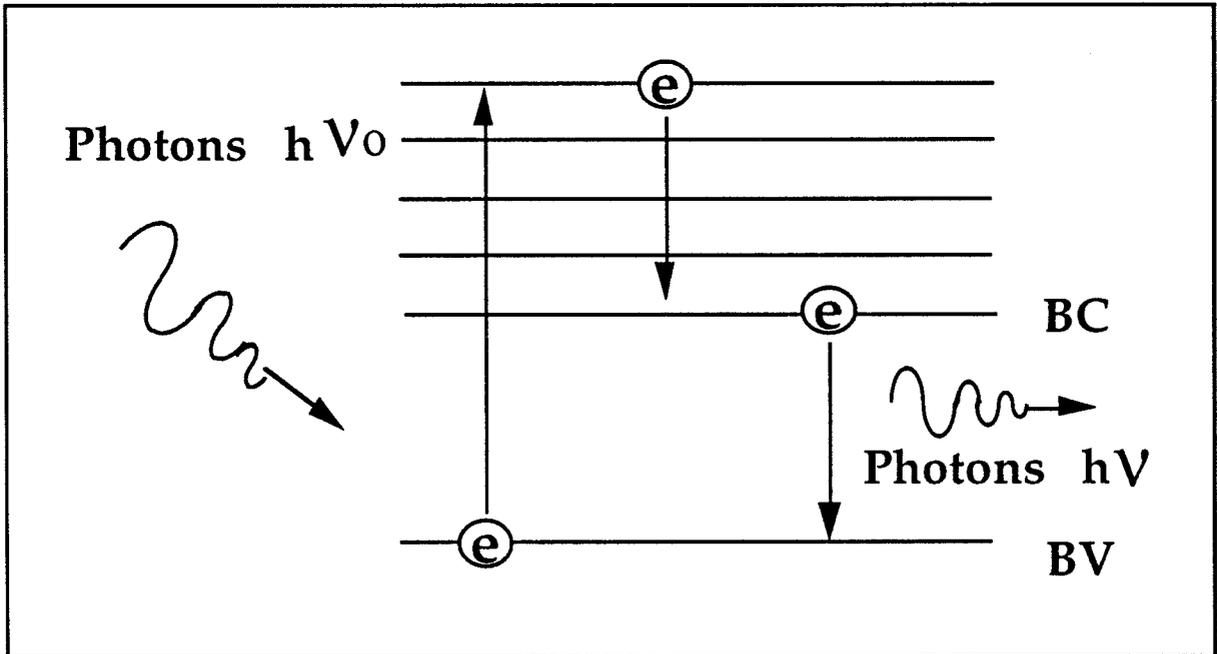


Figure 2 : Schéma de principe de la photoluminescence

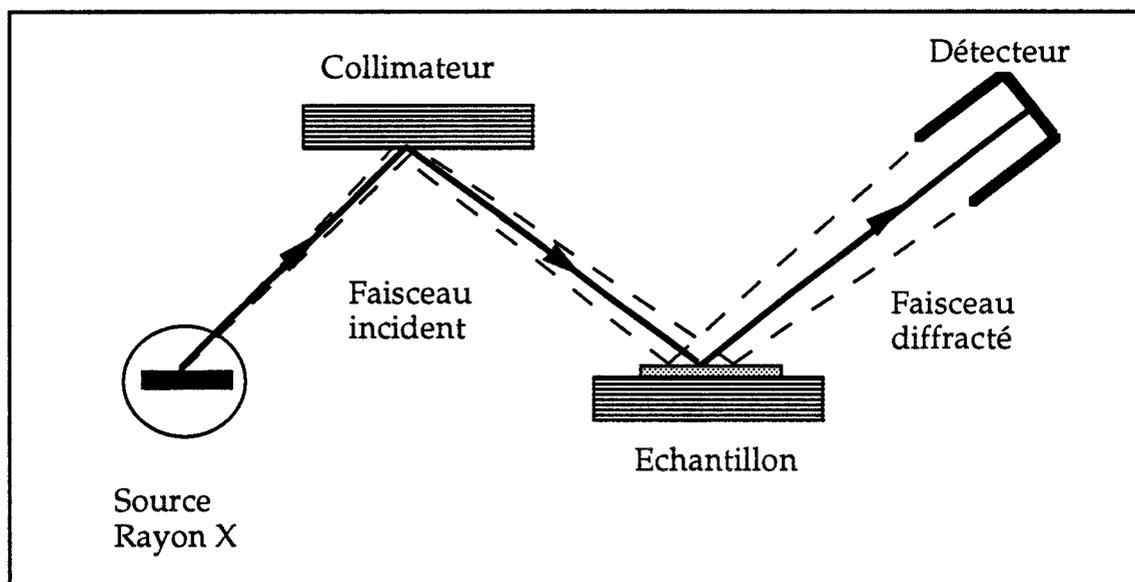


Figure 3 : Schéma de principe de la manipulation de la double diffraction des rayons X (DDX)

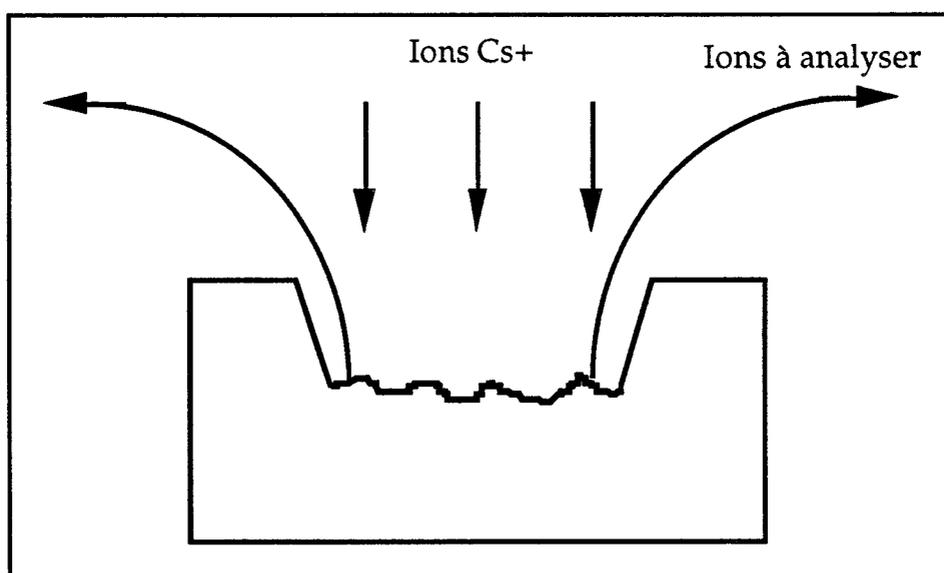


Figure 4 : Schéma de principe de la spectroscopie de masse des ions secondaires

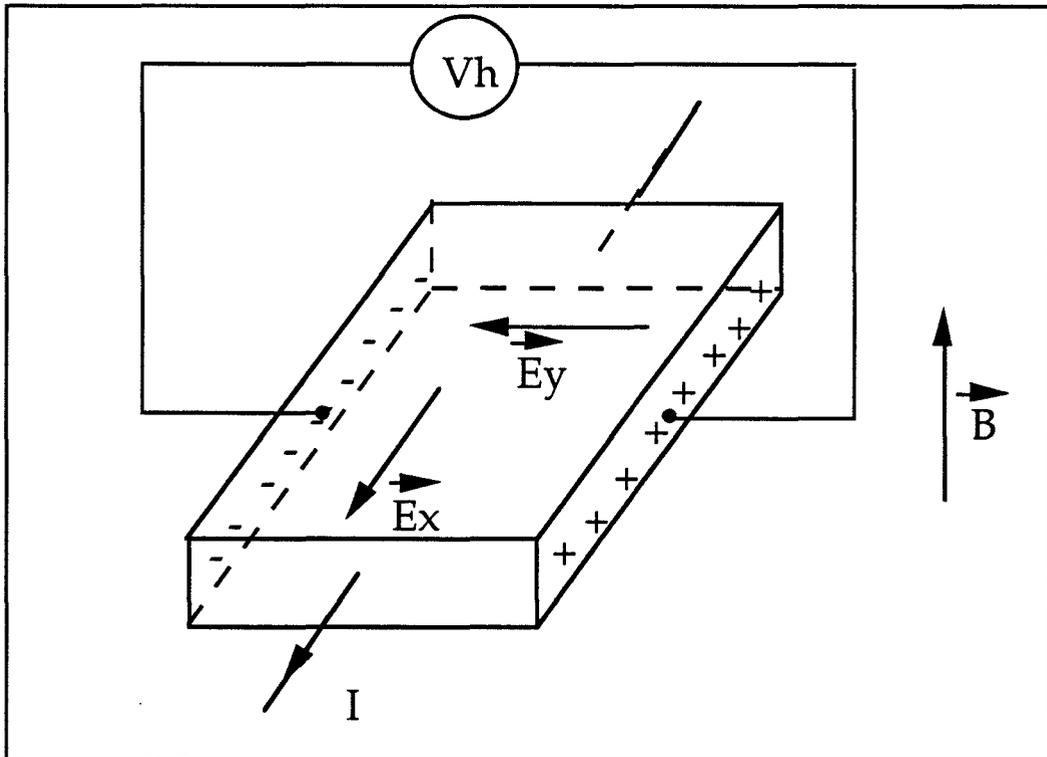


Figure 5 : Schéma de principe de l'effet Hall sur un barreau de semiconducteur

Beaucoup d'autres types de caractérisation des couches existent mais ne seront pas présentés dans ce mémoire tels que : la microscopie électronique par transmission [6], l'effet Shubnikov de Haas, la spectroscopie Raman, etc.

Au laboratoire, le bâti utilisé est un système RIBER 32P. L'EJM convient parfaitement pour les laboratoires de recherche car elle permet de réaliser une grande diversité de couches (comme nous le verrons dans la suite de ce chapitre).

II.2 - La réalisation de transistors à effet de champ (process)

La réalisation d'un transistor à effet de champ comporte essentiellement 5 étapes :

- le contact ohmique,
- l'isolation des composants,
- la gravure du recess et le dépôt de grille,
- la passivation,
- l'épaississement des contacts ohmiques et de grille.

Ces 5 étapes sont décrites ci-après, mais pour chacune d'elles, les procédés peuvent varier selon le laboratoire de réalisation.

II.2.1 - Le contact ohmique

Cette première étape (Fig. 6) de la réalisation d'un composant peut s'effectuer selon un procédé optique ou électronique. Dans le premier cas, une résine optique est déposée puis insolée aux U.V., alors que dans le second cas, une résine électro-sensible (PMMA) est utilisée puisque l'insolation s'effectue au masqueur électronique.

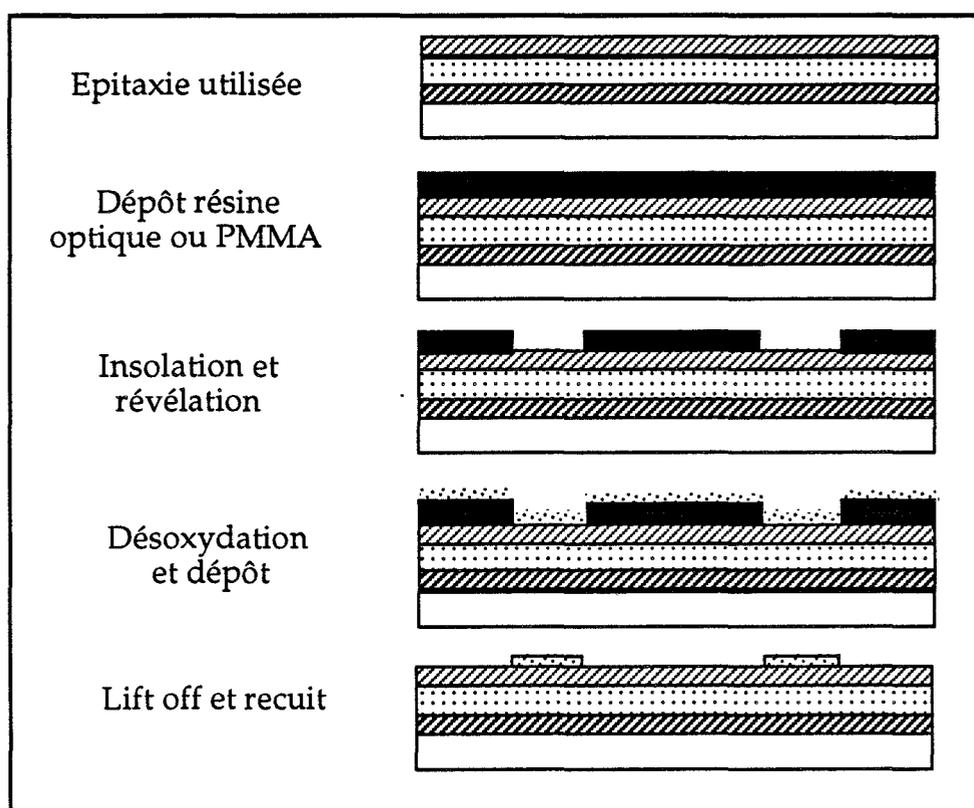


Figure 6 : Exemple d'une étape de réalisation de contact ohmique

Lorsque l'ouverture est effectuée après dissolution de la résine à l'endroit du contact ohmique, la plaquette subit une désoxydation puis un dépôt séquentiel de Ni, AuGe, Ni en épaisseur respective 20 Å - 1500 Å - 500 Å. C'est l'eutectique AuGe qui rendra le contact ohmique mais il est précédé d'un dépôt de nickel qui sert de mouillant et suivi d'un autre dépôt de nickel qui empêchera l'or de l'épaississement de diffuser dans la couche.

Le lift off est nécessaire pour éliminer le dépôt du contact ohmique là où la résine est restée, puis le recuit va permettre une diffusion du matériau préalablement déposé.

Ce procédé a été utilisé pour les composants du laboratoire dont les mesures sont présentées dans ce mémoire. Cependant, il n'est pas figé dans le temps. D'autres laboratoires utilisent des dépôts de matériaux différents et des méthodes de recuit différentes.

II.2.2 - L'isolation

Au laboratoire, les composants sont isolés par la technique du MESA (Fig. 7). Les zones où se trouvent les composants sont protégées et la plaquette subit une attaque chimique profonde (2500 Å typiquement). Une seconde méthode, utilisée en particulier dans le procédé de fabrication de Thomson TCS, consiste à isoler les composants par amorphisation de la couche. Une implantation d'ions Bore, localisée à l'extérieur des zones actives, permet cette isolation avec la possibilité que cette étape d'isolation soit effectuée avant le contact ohmique.

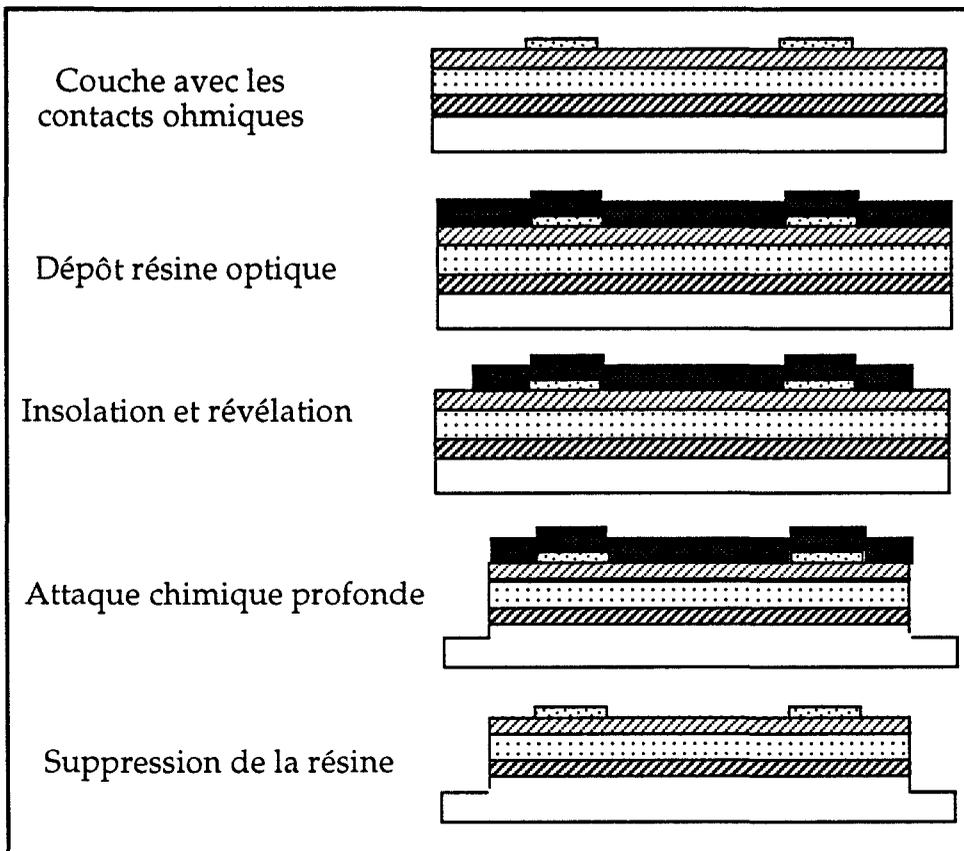


Figure 7 : Exemple d'une étape de la réalisation de l'isolation des composants

II.2.3 - La gravure du recess et le dépôt de grille

Nous décrirons uniquement les procédés utilisés pour les composants étudiés, à savoir le dépôt de grille en T par la méthode "nitruire" ou par la méthode "tricouche".

II.2.3.1 - Utilisation du nitruire

Le composant est recouvert d'une couche de Nitrure de Silicium (Si_3N_4) (800\AA - 275°C) et d'une résine électro-sensible. L'ouverture du recess (zone creusée dans la couche destinée à recevoir la grille) dans la résine est dessinée au masqueur électronique, puis une attaque par plasma (CF_4) réalise la même ouverture dans le Nitrure de Silicium (Fig. 8). L'ouverture de recess effectuée, la résine est dissoute.

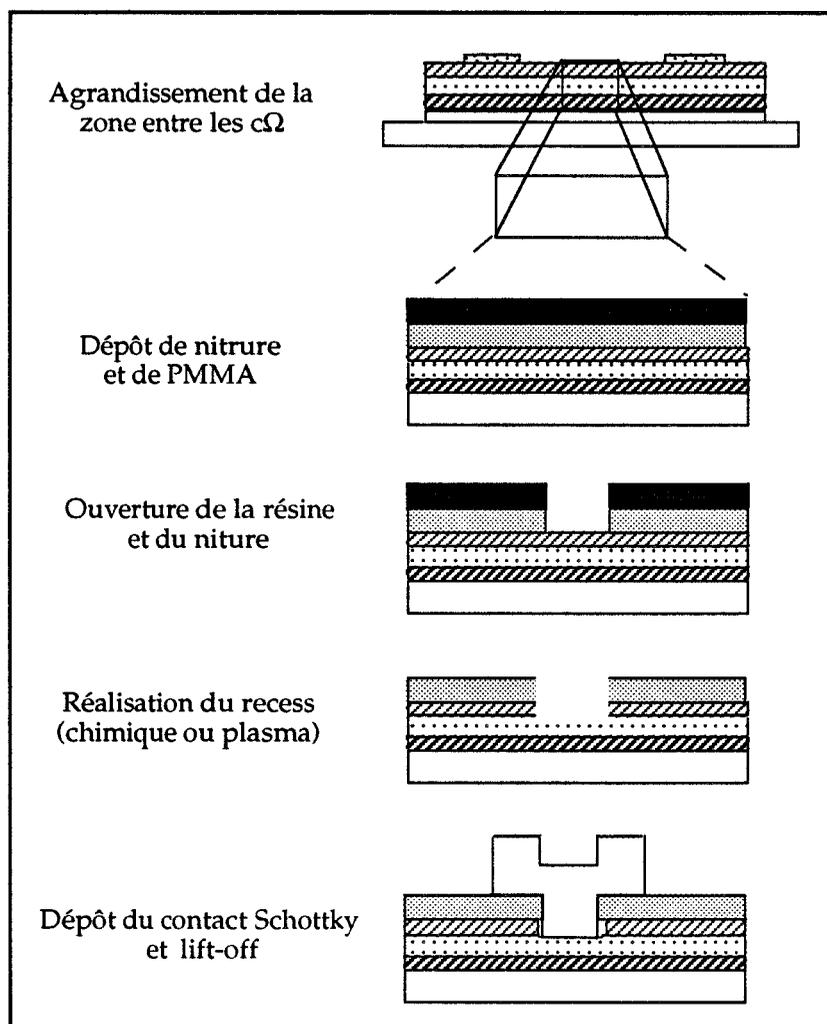


Figure 8 : Exemple de réalisation de grille en T avec du nitruire

Le point critique, pour un composant de puissance, est le creusement du recess dans la couche. Ce creusement est soit humide (attaque chimique), soit sec (attaque plasma). L'avantage de cette dernière est la grande sélectivité entre les matériaux attaqués et donc la possibilité de gravures latérales (élargissement du recess sous le nitrure). La plaquette doit être désoxydée puis attaquée au Fréon 12 ($C Cl_2 F_2$) selon les conditions opératoires établies pour réaliser le creusement et la sous gravure voulue [7]. La gravure chimique n'a pas de sélectivité aussi élevée mais permet de mesurer le courant durant l'attaque, ce qui nous donne la possibilité de contrôler cette dernière.

Après la réalisation de ce recess, une résine électro-sensible est à nouveau déposée puis écrite au masqueur électronique pour délimiter la partie supérieure du T de la grille. La grille est alors déposée par évaporation (Ti Pt Au ou Ti Al ou Al Ni).

II.2.3.2 - Utilisation du procédé tricouche

Le principe repose sur la sensibilité électronique différente des résines utilisées. La couche de résine inférieure définit la longueur de grille, la couche intermédiaire, à forte sensibilité, détermine l'élargissement supérieur de la grille, et la couche supérieure, favorise l'étape du lift-off après le dépôt de la grille (Fig. 9). Après révélation des résines, l'attaque du recess peut avoir lieu selon les procédés décrits précédemment.

Cette étape de gravure du recess est la plus délicate de l'ensemble du process technologique puisque la tenue en tension du composant dépendra essentiellement de la qualité de la gravure et du dépôt.

L'ensemble des paramètres constituant le mode opératoire a fait l'objet de nombreux travaux tant au laboratoire qu'au sein de groupes industriels [7, 8, 9, 10, 11].

II.2.4 - La passivation

Cette étape de passivation (Fig. 10) est nécessaire pour éviter les évolutions dans le temps des composants (évolution principalement liée au phénomène d'oxydation).

Au laboratoire, une couche de nitrure de silicium (1000 Å) est déposée dans les mêmes conditions que précédemment (bâti plasma Lab 80 de Plasma Technologie). Dans le cas d'une grille en aluminium, un usinage préalable permet de supprimer l'oxydation de la grille.

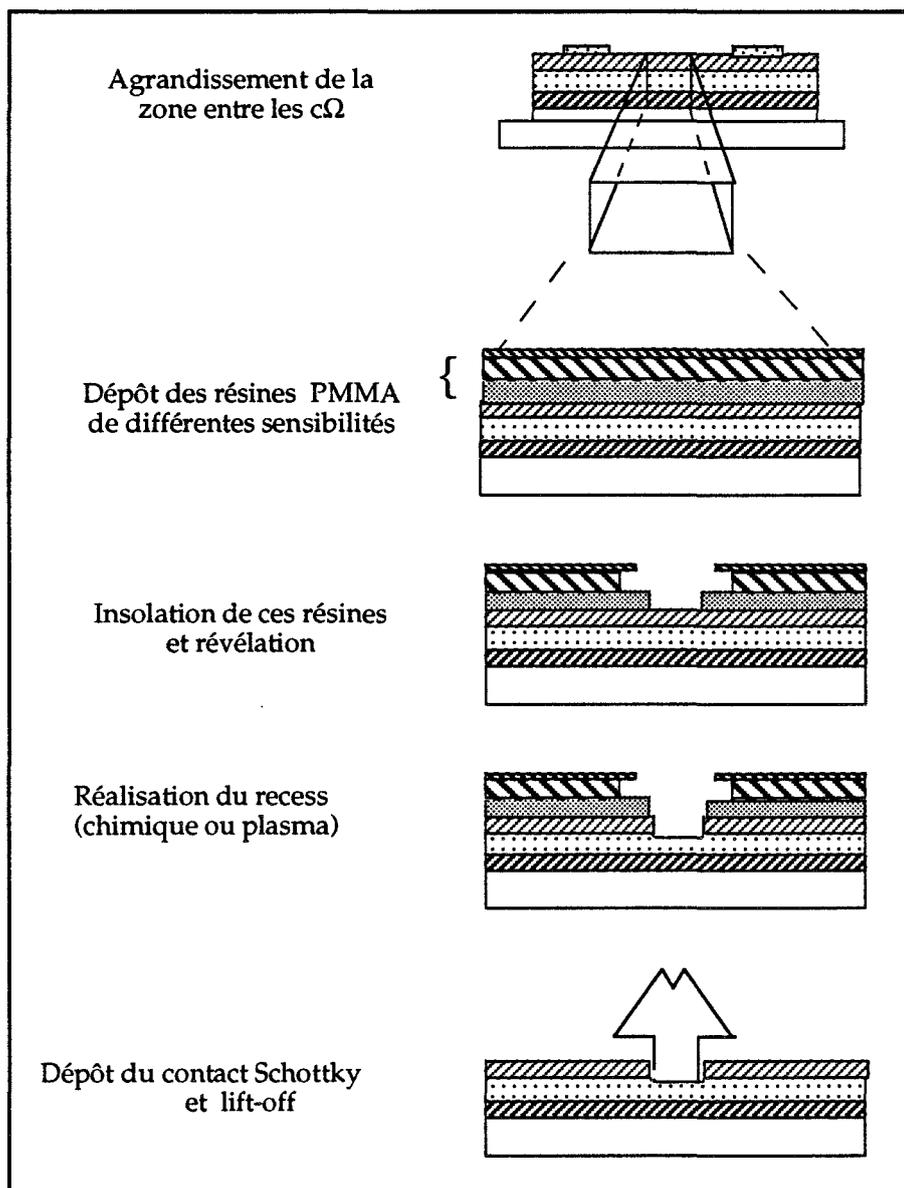


Figure 9 : Exemple de réalisation de grille en T avec plusieurs résines

II.2.5 - Épaissement des contacts ohmiques

Cette étape, dans le cas d'une étude de composants discrets, est tout aussi importante que les autres car ces composants seront montés sur des cellules à l'aide de thermo-compression stressante pour ces composants.

Si cette étape est mal réalisée, les plots d'épaissement se décollent lors du montage, les rendant inutilisables.

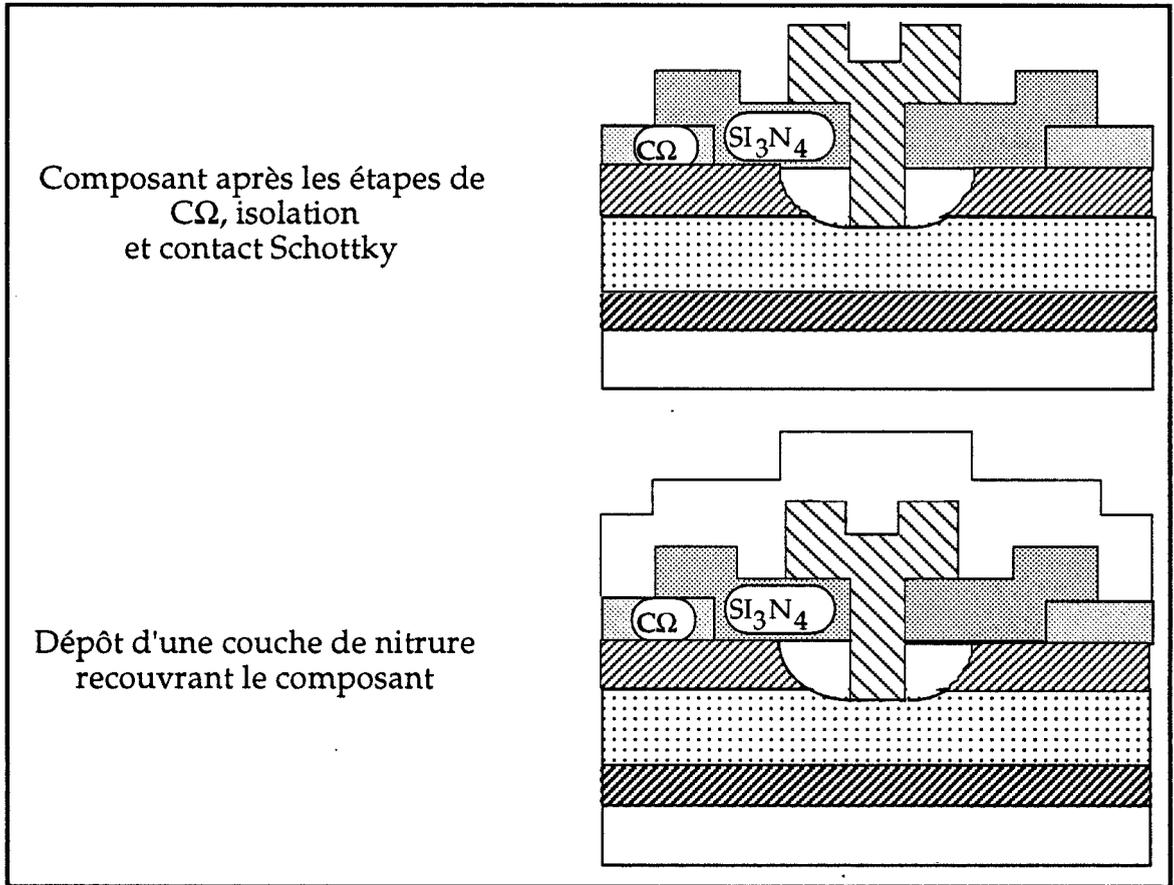


Figure 10 : Passivation du composant avec grille en T

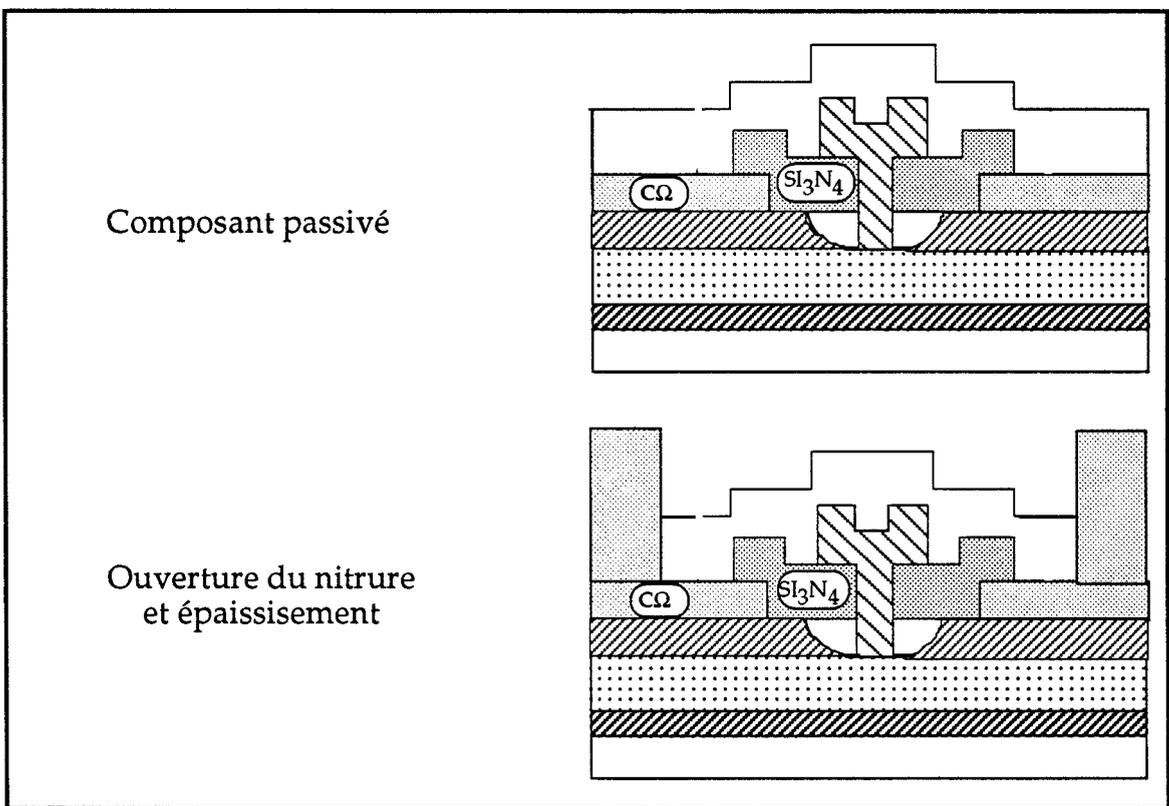


Figure 11 : Réalisation de l'épaissement du contact ohmique

Une résine optique ou PMMA est déposée suivant le cas (Fig. 11), une ouverture du nitrure est réalisée à l'aide du plasma CF₄ aux emplacements des métallisations, suivie d'un lift off. Puis, une autre résine est déposée, insolée et révélée, ensuite, une attaque plasma Argon (90 secondes, 40V) est effectuée de façon à enlever l'oxydation et surtout pour permettre un bon accrochage de ces épaissements sur les contacts ohmiques. Le dépôt se compose généralement de 1000 Å de Ti et 4000 Å d'Au pour le procédé utilisé au laboratoire [12].

II.3 - Présentation des composants mesurés

Les principaux composants mesurés lors de ce travail sont reportés dans le tableau I. Ils proviennent soit du laboratoire, soit de la Société Thomson (du LCR ou de TCS).

La grande diversité des couches épitaxiées au laboratoire s'explique par les nombreux axes de recherche. On trouve dans ce tableau des épitaxies optimisées pour obtenir des densités de courant élevées pour un fonctionnement en puissance ou pour obtenir des profils de transconductance spécifiques à certaines applications (classe B, mélange). De plus, de nombreuses variantes technologiques sont utilisées lors de la fabrication du composant et principalement lors de l'étape du recess de grille. Nous possédons donc comme base de travail un nombre impressionnant de composants différents permettant une analyse fine de l'implication des choix technologiques sur les performances des composants.

À l'opposé, les composants en provenance de Thomson, ont été réalisés selon un process relativement figé sur une épitaxie pseudomorphique à 1 ou 2 plans de dopage.

Cependant, le jeu de masque est riche de nombreuses topologies et propice à une étude de lois d'échelle.

Le tableau I résume les composants mesurés avec la nature des épitaxies correspondantes (nombre et nature des puits - nombre de plans de dopage). Les numéros ou noms de série d'origine des composants sont conservés. Pour chaque étape de caractérisation, un exemple typique sera détaillé.

NOM	V _p (V)	I _d (0,5V) (mA/mm)	V _{break} diode (V) V _{ds} = 0V	∂1 (10 ¹²) (At/cm ²)	∂2 (10 ¹²) (At/cm ²)	V _{built} (V)	η	η x V _{built} (eV)	Type	Métal contact Schottky
Double recess	-2,5	420	8	volumique		0,68	1,51	1	MESFET	Ti/W/Au
430 (DHS)	-0,25	190	6	2,5	1,5	0,7	1,3	0,91	2*GaAs	Ti/Pt/Au
432 (DHS)	-0,9	350	6	2,5	1,5	0,7	1,3	0,91	2*GaAs	Ti/Pt/Au
470 (DHS)	-3,3	700	7	4	2,4	0,7	1,4	0,98	2*GaAs	Ti/Pt/Au
471 (DHS)	-1,6	700	7,8	3	4	0,63	1,6	1	Hybride	Ti/Pt/Au
496 (DHS)	-3,8	1000		3	4	0,68	1,5	1	Hybride	Ti/Pt/Au
562 (DHS)	-4	1200	4,5	4	4				2*InGaAs	Ti/Pt/Au
497 (DHS)	-1,9	930	6,7	4	2	0,6	1,7	1	1*InGaAs	Ti/Pt/Au
Toutatis 0.25 μm	-0,4	475	7,5	5	0	0,78	1,4	1,1	1*InGaAs	Al/Ni
Toutatis 0.15 μm	-0,5	490	5,5	5	0	0,78	1,42	1,11	1*InGaAs	Al/Ni
Gringo 0.15 μm	-0,6	570	7	5	0	0,79	1,47	1,15	1*InGaAs	Al/Ni
992	-0,9	600	7,5	5	1,5	0,61	1,52	0,92	1*InGaAs	Ti/Al
992 décentré	-0,8	580	7,9	5	1,5	0,57	1,68	0,95	1*InGaAs	Ti/Al
Kirk	-0,3	480	9	5	1,5	0,55	1,8	1	1*InGaAs	Ti/Al
E2503	-0,1	340	9,4	5	0	0,66	1,51	1	1*InGaAs	Ti/Al

Tableau I : Principaux composants mesurés

III - CARACTÉRISATION STATIQUE

Les caractérisations statiques continues sont effectuées avec les transistors placés sous pointes ou bien montés en boîtier type BMH60, ou encore montés en cellule K.

Toutes les mesures effectuées en fonction de la température se font à partir de composants montés en boîtier BMH60 puisque ces boîtiers ne subissent pas de dégradation dans la gamme de températures utilisées (100°C à -196°C) liée à la nature des connecteurs.

III.1 - Présentation d'ICCAP

Ce système est un outil précieux pour la caractérisation des composants en statique et particulièrement pour les caractérisations spécifiques de claquage. Il comprend trois alimentations programmables HP4142 permettant de réaliser 3 points chauds indépendants et un logiciel installé sur une station de travail.

L'intérêt essentiel de ces manipulations est de connaître, en fonctionnement transistor, la polarisation pour laquelle apparaît le courant de grille et son origine.

Pour bien comprendre l'utilité de ce système par rapport aux premières mesures de claquage effectuées, il est nécessaire de se remémorer la procédure de mesure en mode manuel. Cette manipulation était très délicate car le courant de grille I_g pouvait varier très rapidement sur une très faible plage de tension, de ce fait on risquait de détruire ou d'endommager le composant. Pour cette étude, on fixait V_{ds} et on faisait varier V_{gs} en relevant la valeur du courant de grille I_g . Ce relevé devait s'effectuer pour plusieurs températures afin de mettre en évidence l'origine physique du courant de grille en s'affranchissant de toute évolution du contact Schottky.

L'intérêt de ce nouveau système réside dans la limitation très précise des grandeurs électriques (courant et tension) et la rapidité des mesures.

Pour ne pas dépasser des densités de courant trop importantes dans la grille, nous avons fixé pour la suite de ce travail, une densité de courant de grille limitée à 1mA/mm de développement.

III.2 - Caractérisation classique

III.2.1 - Réseaux de caractéristiques

Le réseau de caractéristiques $I_{ds} = f(V_{ds})$ est la première mesure statique effectuée. Ce réseau donne des informations sur le courant drain maximum que peut délivrer le composant, sur sa tension de pincement et sur la tension de déchets (reliée aux résistances d'accès) et la conductance extrinsèque

$$g_{d \text{ ext}} = \left(\frac{dI_{ds}}{dV_{ds}} \right)_{V_{gs}=\text{cst}}$$

Le second réseau de caractéristique $I_{ds} = f(V_{gs})$, en plus de la valeur maximale du courant et de la tension de pincement, permet de déduire la transconductance extrinsèque $g_{m \text{ ext}} = \left(\frac{dI_{ds}}{dV_{gs}} \right)_{V_{ds}=\text{cst}}$

À titre d'exemple, la figure 12 montre le réseau de caractéristiques $I_{ds} = f(V_{ds})$ pour le composant 497. Le courant maximum atteint 930 mA/mm à $V_{gs} = 0,5 \text{ V}$ avec une tension de pincement de $-1,9\text{V}$. La transconductance extrinsèque maximale est de 520 mS/mm à $V_{ds} = 3\text{V}$. Pour les autres composants mesurés, les valeurs des courants sont reportées dans le Tableau I.

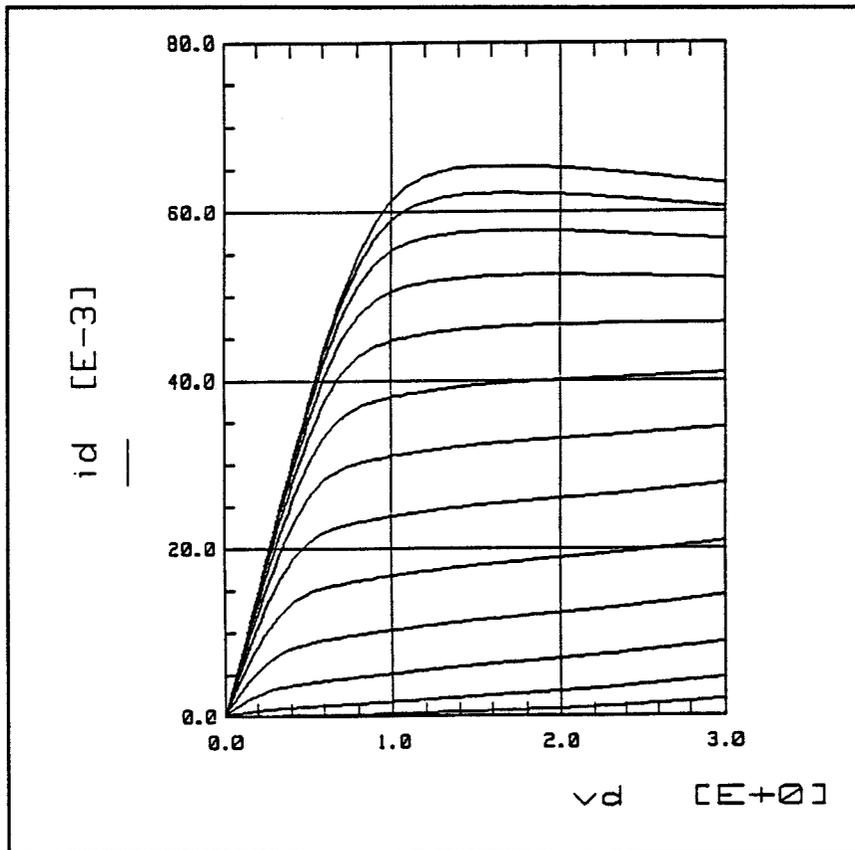


Figure 12 : Exemple de réseau de caractéristique $I_{ds} f(V_{ds})$ du composant 497.
Développement $2 \times 35 \times 0,3 \mu\text{m}^2$, V_{gs} de 0.6 à -1.8V par pas de 0.2V

III.2.2 - Courant de grille I_g en fonction de la tension de grille V_g à tension drain source nulle

♦ Étude de la diode Schottky en direct

Cette caractéristique permet de juger la qualité du contact "Schottky". De cette mesure, on déduit le coefficient d'idéalité " η ", la hauteur de barrière V_b et la tension de built-in ϕ_B . Il est également possible d'avoir une estimation de R_s et R_d [13].

La détermination des grandeurs η et ϕ_B s'obtient par identification de la mesure du courant de grille traversant la diode avec la relation physique reliant la tension appliquée et le courant créé par effet thermoïonique.

Cette relation est :

$$I_g = I_s e^{\frac{q V_g}{\eta kT}}$$

où I_s est le courant de saturation donné par la relation :

$$I_s = AT^2 S e^{-\frac{q V_b}{kT}}$$

A : constante de Richardson (8,7 A/cm²/K²)

T : température absolue

S : surface de la jonction grille ($L_g \times$ développement total)

À partir de la pente de la caractéristique $\ln I_g = f(V_g)$, on déduit η par la relation :

$$\eta = \frac{q}{kT} \frac{\Delta V_g}{\Delta(\ln I_g)}$$

Ce coefficient traduit la qualité de l'interface métal-semiconducteur. Par extrapolation de cette caractéristique pour $V_g = 0V$, on obtient le courant de saturation I_s .

La tension de built in V_b et la hauteur de barrière ϕ_b sont données par :

$$V_b = \frac{kT}{q} \ln \left(\frac{AT^2S}{I_s} \right) \quad \text{et} \quad \phi_b = \eta V_b$$

À titre d'exemple, nous représentons $\text{Log } I_g = f(V_{gs})$ pour le transistor TOUTATIS $0,25 \mu\text{m}$ (Fig. 13). Les résultats déduits de cette caractéristique sont : $V_b = 0,78 \text{ V}$, $\eta = 1,4$ et $\phi_b = 1,1 \text{ eV}$.

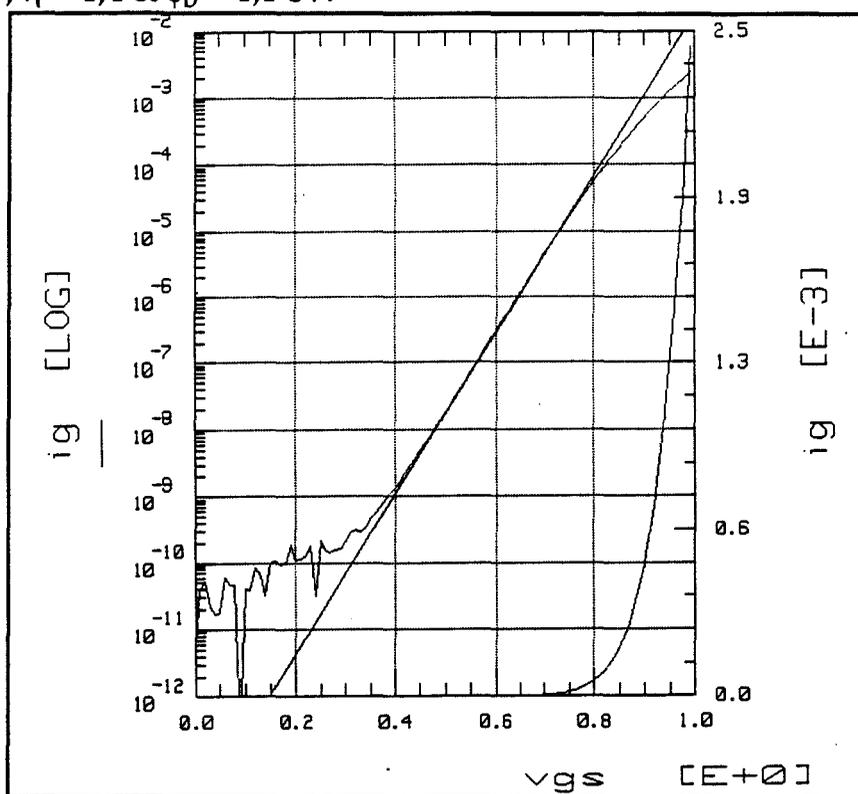


Figure 13 : Exemple de caractéristique d'une diode Schottky en direct où l'on présente I_g et $\text{Log } I_g f(V_{gs})$ du composant TOUTATIS $2 \times 50 \times 0,25 \mu\text{m}^2$

Ces paramètres peuvent être considérés comme une représentation en termes électriques d'une étape technologique délicate qui est le dépôt de la grille dans son recess.

Le fait d'avoir des tensions de built-in de cet ordre permet de réaliser des réseaux I(V) avec des tensions de grille de l'ordre de +0,8V sans être limité par le courant de grille en direct. Il s'agit d'un avantage pour l'excursion grand signal comme nous le verrons dans la suite de ce chapitre. Le but est donc d'avoir un coefficient d'idéalité le plus proche de l'unité avec une tension de built-in la plus élevée possible pour appliquer des tensions de grille positives sans limitation prématurée due au courant de grille en direct.

D'après les résultats expérimentaux, la tendance serait à ce que le dépôt d'Aluminium permette d'avoir une tension de built-in supérieure à celle du dépôt de Titane, cette supériorité étant de l'ordre de 0,1V. En théorie, il semblerait qu'il y ait pour les matériaux III-V GaAs et GaAlAs, une indépendance, de la hauteur de barrière par rapport aux matériaux utilisés pour réaliser la grille [14].

◆ Étude de la diode Schottky en inverse à $V_{ds} = 0V$

L'obtention de cette caractéristique donne des renseignements préliminaires sur les tensions inverses qui pourront être appliquées au composant. L'origine de ce courant est un effet tunnel pur, qui fait que les électrons sont émis à travers la barrière de potentiel. En effet, des mesures complémentaires en fonction de la température ont mis en évidence une invariance des caractéristiques courant-tension. Un exemple typique est proposé figure 14 pour un composant TOUTATIS $0,25 \mu m$, avec une tension inverse maximale de $-6V$.

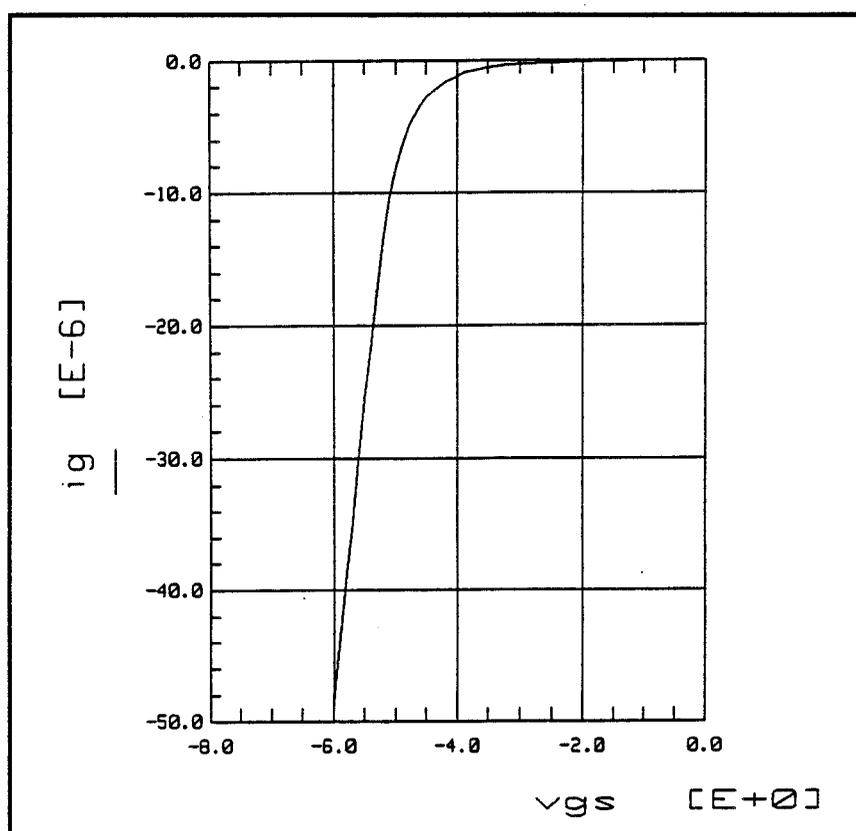


Figure 14 : Exemple de caractéristique d'une diode Schottky en inverse où l'on présente $I_g f(V_{gs})$ du composant TOUTATIS $2x50x0.25 \mu m^2$

III.2.3 - Analyse de cette caractérisation standard

Sur la figure 15, nous avons présenté la densité de courant drain de tous les transistors étudiés pour une valeur du potentiel de grille de $0,5V$. Plusieurs remarques s'imposent :

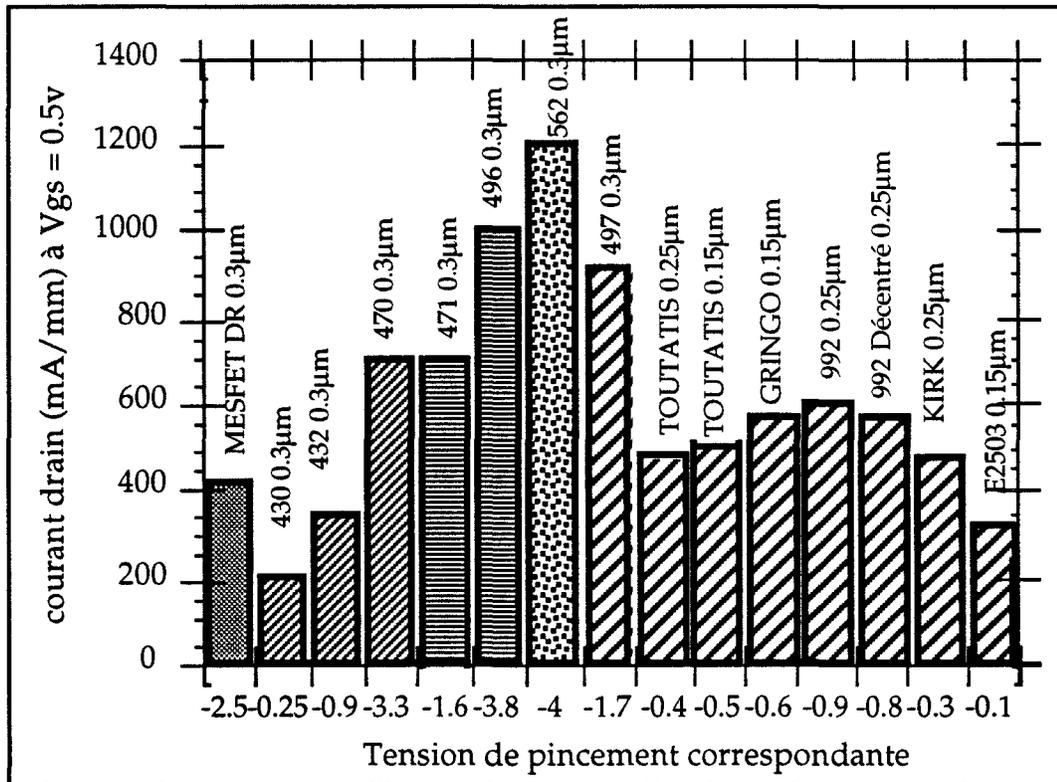


Figure 15 : Évolution des densités de courant drain pour les différentes épitaxies étudiées

- À quantité de charge identique dans les plans de dopage et à tension de pincement identique, le courant drain d'un double puits pseudomorphique est supérieur à celui d'un double puits hybride. Le composant 562 (double puits pseudomorphique), délivre un courant drain maximum de 1,2 A/mm contre 1 A/mm pour le composant 496 (double puits hybride). De même, un double puits hybride délivre un courant plus élevé qu'un double puits GaAs. Les composants 470 et 471 délivrent le même courant, mais le 471 a une tension de pincement plus faible (-1,7V contre -3V). Ces deux exemples confirment l'intérêt du puits InGaAs par rapport au puits GaAs pour obtenir des densités de courant élevées.

- Il est possible d'obtenir des courants drain très élevés, supérieurs à l'ampère par millimètre, avec des épitaxies contenant suffisamment de charges. De plus, à épitaxie donnée, il est possible de faire varier le courant maximum en fixant la tension de pincement. Les composants 497 et KIRK présentent des courants de 980 mA/mm avec $V_p = -1,7V$, et 480 mA/mm avec $V_p = -0,3V$ respectivement alors qu'ils sont réalisés à partir d'épitaxies similaires.

Une récapitulation des tensions de claquage en diode (à $V_{ds} = 0V$) pour tous les transistors étudiés (Fig. 16) est également très instructive. La remarque principale qui s'impose est la grande diversité des tensions de claquage obtenue et l'absence de corrélation claire avec l'épitaxie utilisée. Ceci confirme la complexité du phénomène de claquage. Cependant, les composants qui présentent des courants très élevés ont des tensions de pincement élevées également. Il est nécessaire, pour les utiliser en puissance, d'avoir une tenue en tension supérieure au moins de quelques volts à la tension de pincement. Le cas typique à éviter est le composant 562 qui délivre un courant très élevé mais a une tension de claquage identique à la tension de pincement, ce qui le rend inutilisable.

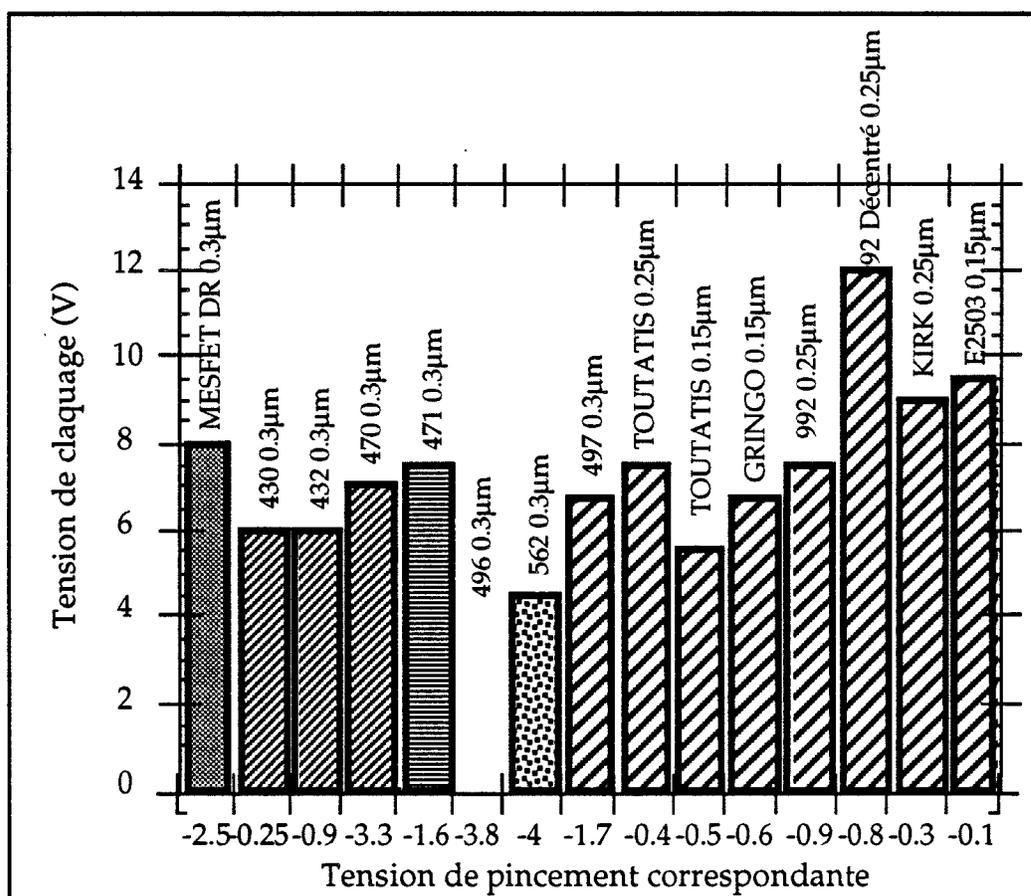


Figure 16 : Évolution des tensions de claquage pour les différentes épitaxies étudiées

III.3 - Caractérisations spécifiques

III.3.1 - Intérêt

L'intérêt essentiel de ces caractérisations spécifiques est d'obtenir une prédiction du comportement du transistor lors de son fonctionnement en puissance.

Après des caractérisations spécifiques de claquage, un premier tri est effectué qui permet de décider si le composant peut être considéré apte ou non à travailler pour une application en puissance.

Nous obtenons un gain de temps considérable car les caractérisations spécifiques sont effectuées sous pointes (hormis les mesures en température). Les composants ne satisfaisant pas à nos critères, n'ont pas à être triés, découpés et montés en cellule. Par contre, s'ils satisfont à nos critères, cette étude permet :

- de déterminer la polarisation optimale du composant, c'est-à-dire de définir entre les classes A, AB, ou B celle qui est la plus propice et pour quelle tension V_{ds} ;

- de donner des prédictions beaucoup plus précises que les caractérisations standard puisque beaucoup plus complètes. En effet, cette étude de claquage est réalisée sur la totalité du réseau I(V) et l'ensemble des données ainsi fourni est indispensable pour prévoir l'excursion possible du point de fonctionnement dans une utilisation hyperfréquence de puissance ;

- de réaliser des comparaisons de toutes les mesures effectuées afin d'appréhender les différents mécanismes de claquage et leurs origines. Et d'en tirer le maximum d'enseignements quant à l'épitaxie optimale et la géométrie du recess (forme, profondeur, largeur) qui permettront d'obtenir un fonctionnement de puissance en bande millimétrique optimale.

III.3.2 - Étude en fonctionnement diode

Le système de mesure comporte trois sources indépendantes, les mesures des diodes grille source et grille drain avec la 3ème électrode en l'air (haute impédance) sont possibles. La comparaison de ces deux mesures débouchera sur une information technologique : la grille est-elle centrée ou non dans son recess ?

La démonstration expérimentale se base sur les composants 992. Ils sont réalisés sur une même épitaxie et présentent une tension de pincement identique. Le seul point qui les différencie est la configuration du

recess de grille. Le premier composant a une grille champignon (T) centrée dans son recess avec une distance grille cap layer évaluée à 500 Å. Les caractéristiques de ses diodes grille source et grille drain en inverse sont identiques et la tension maximale est de -7,5V (Fig. 17).

Pour le second composant, la grille est volontairement décentrée, la distance grille source étant très inférieure à la distance grille drain (ces distances sont évaluées à 600 Å et 0,5 µm respectivement). On obtient (Fig. 18) une nette supériorité de la tension de la diode grille drain par rapport à la tension de la diode grille source (-12V contre -7,8V), cet écart devant se répercuter sur la puissance maximale que peut délivrer le composant. Ces mesures ont été vérifiées sur plusieurs composants. Il faut à ce niveau rester prudent puisqu'il s'agit de mesures en diode. La conclusion finale ne peut être faite qu'après l'étude en fonctionnement transistor.

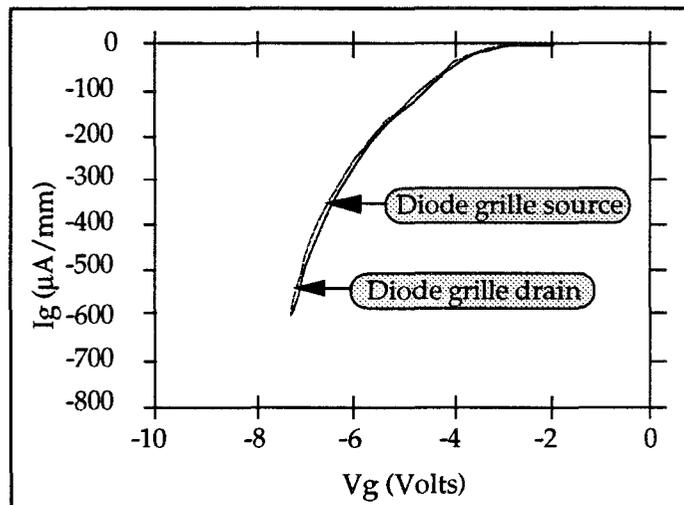


Figure 17 : Comparaison des diodes grille source et grille drain sur un composant à grille centrée (992 centré)

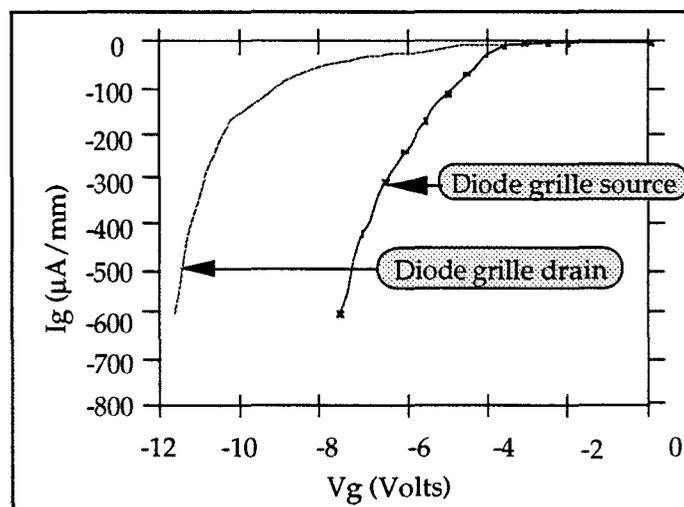


Figure 18 : Comparaison des diodes grille source et grille drain sur un composant à grille décalée (992 décentré)

III.3.3 - Étude en fonctionnement transistor canal pincé

Afin d'avoir toutes les informations nécessaires sur le courant de grille quelle que soit la localisation du point de fonctionnement instantané hyperfréquence sur le réseau $I(V)$, une étude à canal ouvert ou fermé en fonctionnement transistor est effectuée.

La caractérisation à canal fermé est très intéressante car elle permet, pour les transistors très instables, d'être caractérisés sans risque d'oscillations.

Nous avons défini la tension de claquage au pincement comme :

La tension drain source maximum que peut atteindre le transistor pour un courant drain donné. Des critères différents ont été utilisés par d'autres auteurs. Par exemple, certains ont choisi de fixer la tension V_{gs} à sa valeur de pincement et de faire croître V_{ds} [14]. L'inconvénient majeur de cette méthode est le décalage que subit la tension de pincement lorsque V_{ds} augmente. Ceci est d'autant plus marqué que les transistors ont une faible longueur de grille ou un faible rapport d'aspect.

Dans notre principe de mesure, on injecte un courant constant de 1mA/mm dans le drain et la tension V_{gs} est décrémentée de zéro Volts au-delà du pincement, les tensions V_{ds} , V_{dg} et le courant de grille sont relevés puis tracés en fonction de V_{gs} . Les tensions maximum drain source V_{ds}^B et grille drain V_{gd}^B sont déterminées sans ambiguïté. V_{ds}^B correspond au maximum de la courbe $V_{ds} = f(V_{gs})$ et V_{gd}^B correspond au maximum de la courbe $V_{gd} = f(V_{gs})$, c'est-à-dire quand $I_s = 0$ [15].

Deux exemples représentatifs des courbes obtenues sont présentés figures 19 et 20 correspondant à deux transistors TOUTATIS 0,25 μm qui étaient prévus semblables mais ont été réalisés sur des plaquettes différentes. Comme nous pouvons le remarquer, la figure 19 présente une tension V_{ds}^B de 6,5V et une tension V_{gd}^B de -7,4V. Ces deux valeurs se lisent sans ambiguïté. L'observation des figures 19a et b montre trois régions bien distinctes :

- La région I qui correspond au comportement linéaire du transistor. C'est la zone ohmique où V_{ds} est très faible et V_{gd} suit la même évolution que V_{gs} .

- La région II correspond à la saturation du transistor où V_{ds} et V_{gd} augmentent rapidement avec une pente qui est approximativement déterminée par la conductance de sortie du transistor.

- La région III correspond au claquage avec recul de la tension drain source lorsque V_{gs} augmente (inverse). Dans cette zone, la tension V_{ds} diminue avec une pente unitaire qui implique une tension $V_{gd} = V_{gs} - V_{ds}$ constante.

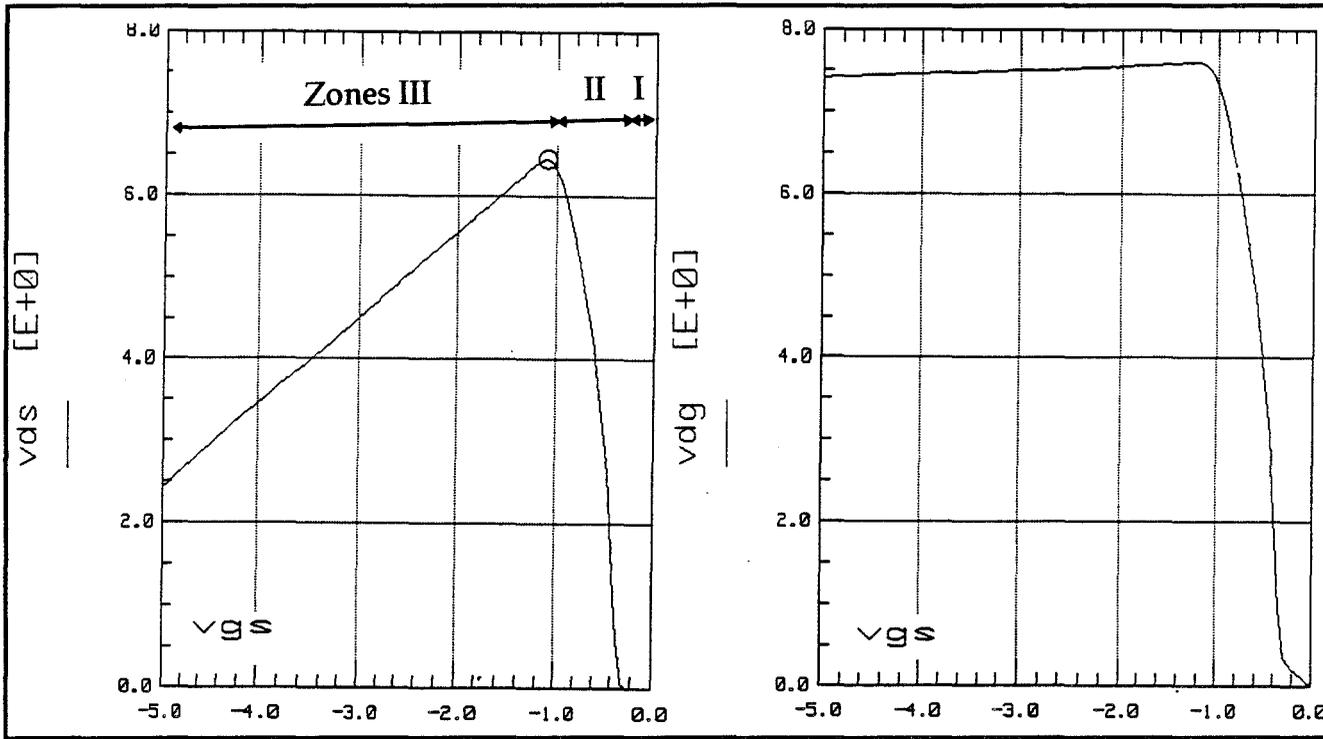


Figure 19 : Évolution des tensions drain source (a) et grille drain (b) en fonction de la tension grille source pour un transistor TOUTATIS $2 \times 50 \times 0.25 \mu\text{m}^2$ au pincement $I_d = 1 \text{mA/mm}$

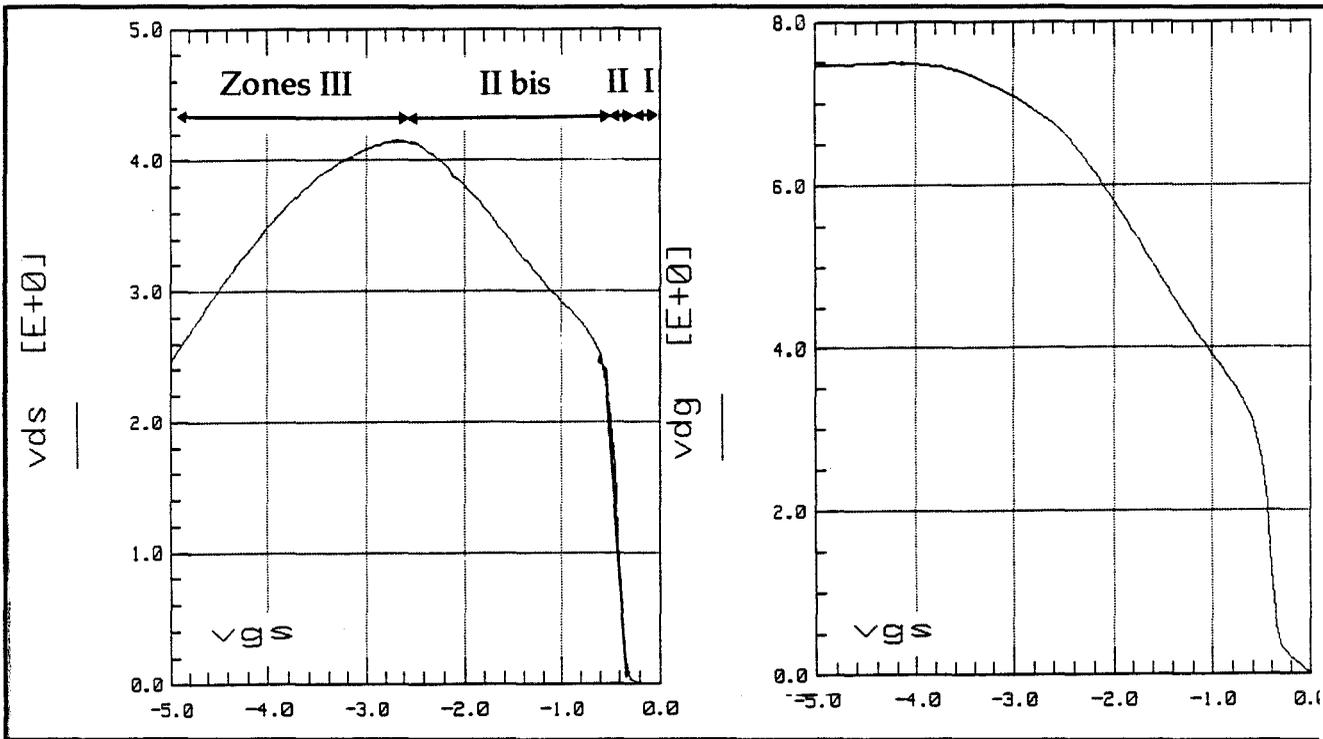


Figure 20 : Évolution des tensions drain source (a) et grille drain (b) en fonction de la tension grille source pour un autre transistor TOUTATIS $2 \times 50 \times 0.25 \mu\text{m}^2$ au pincement $I_d = 1 \text{mA/mm}$

Sur le second composant (Fig. 20), nous avons une zone supplémentaire appelée région II bis où l'on a une rapide diminution de la pente de la tension V_{ds} en fonction de V_{gs} mais l'inversion n'est pas aussi franche que précédemment. Cet endroit de changement de pente est classiquement appelé pré-claquage [16]. Ensuite, lorsqu'on diminue encore V_{gs} , on retrouve la zone III identique à la précédente.

Pour ce second transistor, les tensions de claquage au pincement sont $V_{ds}^B = 4,2V$ et $V_{gd}^B = -7,5V$. Contrairement au premier cas, ces deux tensions n'interviennent pas pour la même valeur de V_{gs} . Une explication plausible pourrait être liée à une moins bonne qualité de la couche buffer. En effet, les diodes étaient de qualité identique, cela se retrouve d'ailleurs pour les tensions V_{gd}^B qui ont quasiment la même valeur pour les deux composants. Cela signifie qu'il faut augmenter beaucoup plus la tension de pincement V_{gs} pour parvenir à garder le courant injecté I_d à 1 mA/mm lorsque V_{ds} augmente par rapport au cas précédent. Cette différence de comportement n'est pas liée au courant de grille car ce courant a des valeurs identiques pour les deux composants en fonction de V_{gd} .

Pour des transistors devant fonctionner en puissance, il est nécessaire que cette tension de claquage V_{gd}^B soit bien supérieure à celle que l'on obtient à canal ouvert. Ceci est encore plus vrai si l'on désire travailler en classe B.

III.3.4 - Étude en fonctionnement transistor à canal ouvert

De toutes les études que nous avons instaurées sur le claquage, celle-ci est certainement la plus intéressante car en plus de la détermination des tensions limites et la compréhension des phénomènes physiques qui interviennent, elle permet d'envisager le point de polarisation optimum en fonctionnement de puissance (ainsi, il est possible de savoir si un transistor est plus apte à travailler en classe A ou en classe B).

III.3.4.1 - Procédure de mesure et exemples typiques obtenus

Ces mesures consistent à relever le courant de grille en fonction de la tension V_{gs} pour plusieurs valeurs de la tension V_{ds} . Le composant est mesuré en transistor depuis la mise en direct jusqu'au-delà du pincement. Nous allons

présenter les deux exemples de courbes que l'on rencontre classiquement sur une épitaxie mono-canal comportant un ou deux plans de dopage.

Pour le premier exemple, donné sur la figure 21, on retrouve, pour des faibles valeurs de V_{ds} l'allure d'une diode inverse où la tension grille drain, correspondant au courant de $1\text{mA}/\text{mm}$ ($V_{gd} = V_{gs} - V_{ds}$), est identique à la tension de claquage en fonctionnement diode avec la source en l'air. Par contre, pour des valeurs de V_{ds} plus élevées, un courant grille inverse existe lorsque la polarisation V_{gs} correspond à un canal ouvert. Ce courant s'annule lorsque la tension V_{gs} devient égale la tension de pincement ou à la tension de mise en direct. À l'intérieur de cet intervalle de tension, le courant prend une valeur qui peut devenir rapidement élevée (voir dangereusement !) quand V_{ds} croît. En deçà de la tension de pincement, on retrouve une allure exponentielle de diode polarisée en inverse avec un décalage de la courbe qui permet de conserver la valeur de V_{gd} constante.

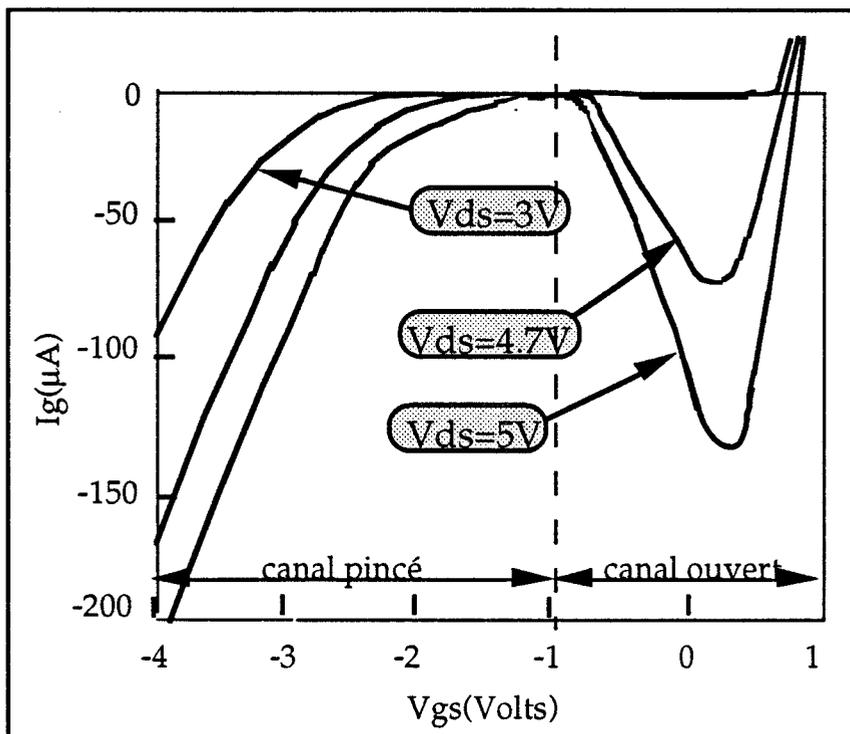


Figure 21 : Exemple typique de l'allure du courant de grille en fonctionnement transistor ($4 \times 50 \mu\text{m}$) dans le cas d'une diode de bonne qualité

Dans le cas du deuxième exemple, donné sur la figure 22, nous obtenons la même allure que précédemment avec une différence au niveau de

la tension correspondant au pincement. En effet, contrairement au premier exemple, le courant de grille ne s'annule pas. Ce comportement est directement relié à la moins bonne qualité de la diode grille drain. L'apparition de la courbe en cloche a lieu pour des tensions V_{ds} plus faibles. L'origine de ce courant prématuré sera discutée dans les prochains paragraphes.

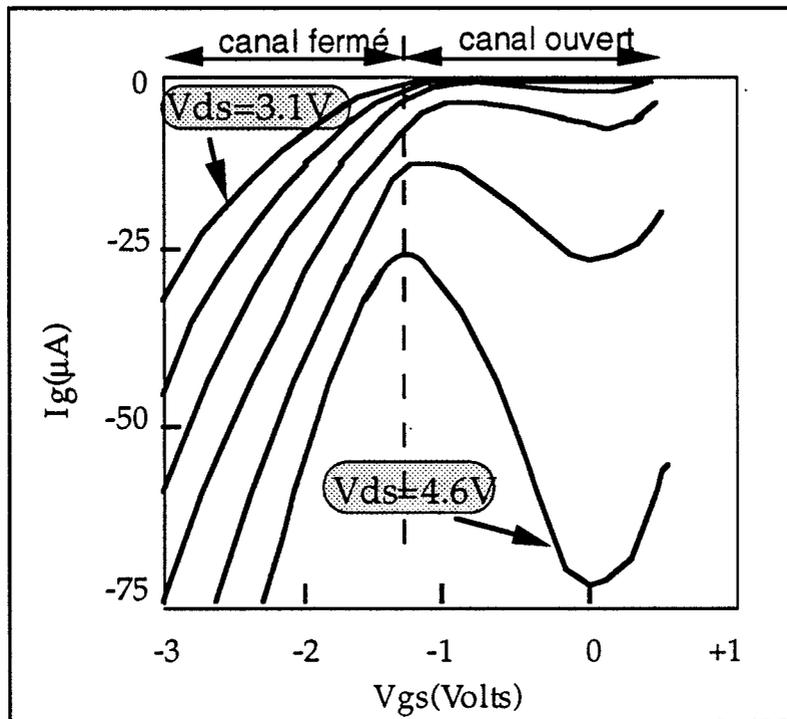


Figure 22 : Exemple typique de l'allure du courant de grille en fonctionnement transistor ($2 \times 35 \mu\text{m}$) dans le cas d'une diode de qualité médiocre

III.3.4.2 - Étude en température

Les mesures en fonction de la température sont à notre connaissance le moyen expérimental le plus convaincant et le plus facile à mettre en oeuvre pour discerner les phénomènes de claquage dans le composant. Ces phénomènes de claquage peuvent être de trois ordres :

- soit une ionisation des porteurs dans le canal,
- soit un phénomène d'effet tunnel pur, au niveau du contact Schottky de grille,

- soit un phénomène d'effet tunnel assisté thermiquement, toujours au niveau du contact Schottky de grille.

Les deux derniers effets cités se déclenchent lorsque la barrière de potentiel du contact de grille est abrupte [17].

L'évolution de ces phénomènes est différente lorsque la température évolue. Le raisonnement simplifié est le suivant : lorsque la température augmente, les chocs dans le réseau sont plus importants et le libre parcours moyen diminue, donc, la probabilité qu'un porteur ionise un autre porteur diminue. D'où une baisse du courant si l'on est en présence d'un effet d'ionisation par impact. Pour l'effet tunnel assisté thermiquement, l'augmentation de température apportera une énergie supplémentaire aux porteurs qui verront ainsi une barrière encore plus étroite, ce qui augmentera la probabilité de passage des électrons et une augmentation du courant si l'on est en présence d'effet tunnel assisté thermiquement. Quant à l'effet tunnel pur, il n'est pas sensible aux fluctuations de températures [17]. Les composants actuels, prévus pour travailler aux fréquences millimétriques sont complexes (épitaxies à plan de dopage, multicanaux, recess très étroits) et souvent plusieurs phénomènes peuvent être présents simultanément. Ce qu'il faut donc, c'est dégager certaines tendances plutôt que d'affirmer la présence unique de tel ou tel effet. Notons qu'en plus de ces phénomènes, dans le cas d'un matériau tel que l'InGaAs, lorsque le pourcentage d'Indium augmente, il est susceptible d'être le siège d'un effet tunnel bande à bande car sa largeur de bande interdite diminue.

C'est notamment le cas des composants à base d'AlInAs/GaInAs avec un pourcentage d'Indium ≥ 52 %.

Pour illustrer ces études en température, nous présentons deux exemples : un composant monopuits InGaAs (E 2503) et un composant double puits hybride (471).

* Le composant monopuits InGaAs

Le composant E2503 a été mesuré à 20°C et 100°C pour différentes tensions V_{ds} . Seules les tensions significatives $V_{ds} = 3V$ et $V_{ds} = 5V$ ont été conservées sur la figure 23. L'analyse de cette figure montre, pour des valeurs de V_{ds} faibles, une indépendance du courant en fonction de la température, ce qui privilégie l'hypothèse d'un courant d'origine tunnel pur. Des études en température ont été également effectuées en fonctionnement diode et présentent exactement la même invariance en température.

Pour des tensions V_{ds} plus élevées où une courbe en cloche apparaît à canal ouvert, on observe une forte diminution du courant lorsque la température augmente, ceci signifie une origine du courant de grille de type ionisation par impact. Dans ce cas, il est possible d'affirmer qu'à canal ouvert, il y a uniquement du courant lié à un effet d'ionisation car au pincement le courant de grille s'annule. Ceci est lié à la bonne qualité de la diode grille drain. Au-delà du pincement, on retrouve le même comportement de diode inverse avec une invariance en fonction de la température.

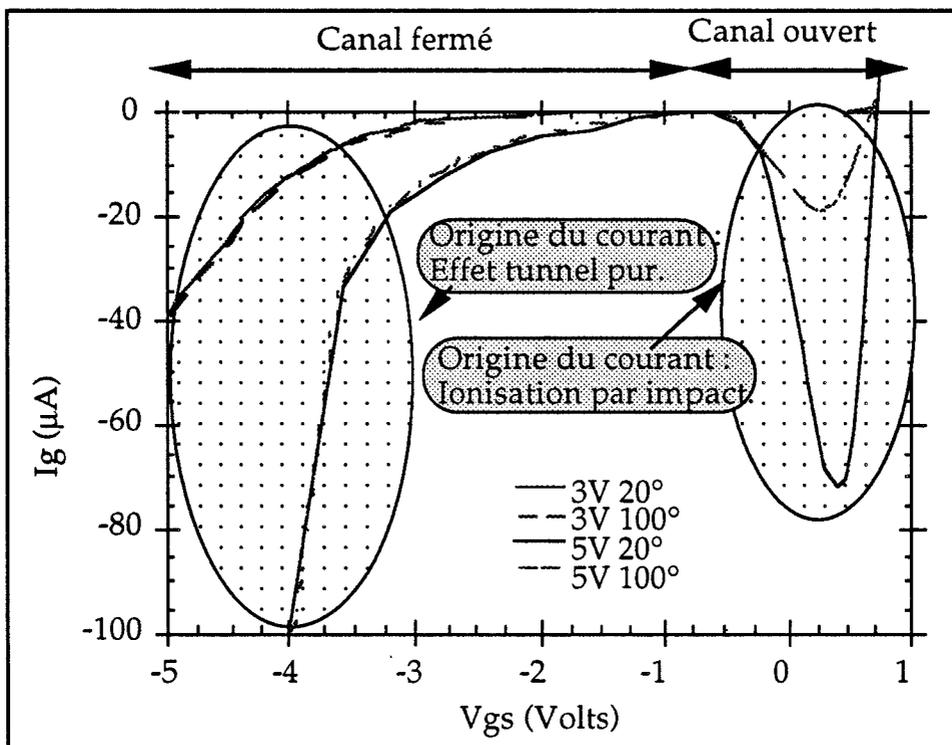


Figure 23 : Évolution du courant de grille pour le composant E2503 en fonction de la température en fonctionnement transistor ($2 \times 50 \mu m$)

L'interprétation de l'allure de la courbe pour une tension drain source suffisamment élevée en fonction de V_{gs} est la suivante : pour des tensions $V_{gs} < V_p$, le courant est d'origine tunnel, puis lorsque V_{gs} augmente, le canal s'ouvre, ce qui engendre une ionisation par impact liée aux électrons qui se déplacent dans un champ électrique longitudinal élevé entre la grille et le drain. Une certaine quantité de trous ainsi créés est collectée par la source et l'autre par la grille. La proportion entre les deux effets est fonction de la

hauteur de la barrière (bande de Valence) que doivent franchir les trous pour atteindre la grille. Lorsque l'on ouvre encore plus le canal et que l'on s'approche de la mise en direct de la grille, une diminution du courant de grille est observée et différentes interprétations sont envisageables :

- soit une diminution du champ électrique longitudinal grille drain qui engendre un taux d'ionisation par impact insuffisant pour créer autant de paires électrons-trous ;

- soit un transfert de charge et donc une conduction parallèle dans AlGaAs, où les coefficients d'ionisation sont plus faibles à cause de la largeur de la bande interdite ;

- soit encore un renforcement du confinement des trous dans le canal décrit précédemment qui les empêche de passer la barrière et d'être collectés par la grille.

- en plus de tous ces mécanismes, dans le cas où V_{gs} devient positive, la mise en direct de la grille et l'inversion obligatoire du courant de grille interviennent.

Ces formes de courbes ont également été observées sur le MESFET GaAs ainsi que pour les courants de substrat dans les systèmes MOS [18]. Pour ces épitaxies relativement simples, une étude réalisée par Canali et al. [19] a montré à l'aide du programme modifié HFIELDS (Hybride FInite Elements Device Simulator) [20] que l'origine de cette diminution de courant de grille n'était pas due à une variation des charges collectées par la grille, mais bien par une diminution du champ électrique longitudinal qui engendre une énergie accumulée par les électrons pendant le libre parcours moyen insuffisant pour engendrer une ionisation par impact.

Dans notre cas, l'épithaxie est beaucoup plus compliquée, entre autres les trous ont une barrière à franchir de façon à atteindre la grille. Une étude expérimentale de Zanoni et al. [21] à l'aide d'une étude de l'émission spectrale engendrée par l'ionisation par impact semble privilégier la dernière solution à savoir une augmentation de la barrière de valence que doivent franchir les trous.

* Le composant double puits hybride

Pour le second exemple typique, nous avons choisi de montrer un composant double canal qui présente des allures de courant grille inverse différentes (Fig. 24).

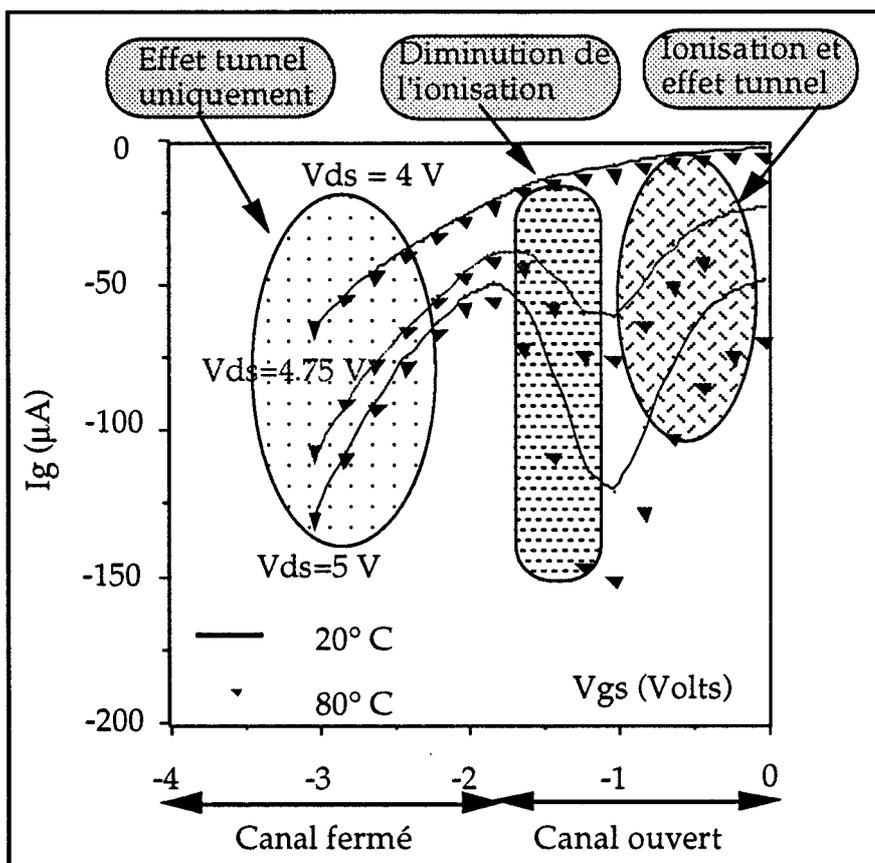


Figure 24 : Évolution du courant de grille pour le composant 471 en fonction de la température en fonctionnement transistor ($4 \times 50 \mu\text{m}$)

Ces types de courbes s'obtiennent également avec des épitaxies mono-canal lorsque la tension de pincement est assez élevée et que la qualité de la diode grille drain n'est pas excellente. De même que précédemment, pour des valeurs de V_{ds} faibles, nous retrouvons l'allure de la diode grille drain avec $V_{gd} = V_{gs} + V_{sd} \approx -7,8\text{V}$. Puis pour des V_{ds} de l'ordre de 5V , on obtient à nouveau, pour V_{gs} supérieure à la tension de pincement, ces courbes en forme de cloche avec deux différences par rapport au cas précédent :

Lorsque la tension V_{gs} est égale à la tension de pincement ($\approx -2\text{V}$), le courant de grille ne s'annule pas, ce qui signifie qu'il n'y a pas séparation des effets tunnels et d'ionisation.

Puis, une étude en température montre qu'à canal ouvert, nous obtenons une augmentation du courant de grille. Ceci signifie que l'on a la présence de deux effets simultanés : l'ionisation par impact et le tunnel assisté thermiquement avec une prédominance de l'effet tunnel sur l'ionisation en fonction de la température.

Nous avons également obtenu des courbes de ce type, c'est-à-dire ne revenant pas à zéro au pincement, mais qui en fonction de la température présentaient un courant de grille constant. Une interprétation possible réside dans la compensation de l'effet d'ionisation par l'effet tunnel assisté thermiquement. En dessous de la tension de pincement, nous retrouvons un courant de grille lié au tunnel pur, c'est-à-dire constant en fonction de la température.

Après l'expérience acquise lors de nombreuses mesures sur tous les composants, il n'est plus nécessaire de pratiquer une étude systématique en fonction de la température pour déterminer l'origine du courant de grille. Lorsqu'on obtient pour un transistor un courant de grille à fort V_{ds} (forme de cloche) qui revient à zéro pour la tension de pincement, on peut admettre que les phénomènes d'ionisation et de tunnel sont bien séparés en fonction de la tension appliquée sur la grille. Par contre, lorsque le courant ne revient pas à zéro, une étude en température doit être réalisée afin de déterminer la prédominance d'un effet physique sur l'autre.

Une autre méthode envisageable pour déterminer l'origine du courant de grille est la mesure du facteur de bruit en basse fréquence. En effet, lorsque l'on a une ionisation par impact, cela a pour conséquence une importante augmentation de la puissance de bruit en basse fréquence [22].

Pour compléter cette analyse sur l'effet d'ionisation à canal ouvert, pour des tensions drain source élevées, une méthode approchée de détermination du coefficient d'ionisation des électrons a été réalisée.

III.3.4.3 - Coefficient d'ionisation

Hui et al. [23] ont présenté une méthode simple pour mesurer le courant d'ionisation par impact dans les transistors et ainsi évaluer le coefficient d'ionisation α_n des électrons. Pour cela, on suppose le coefficient d'ionisation de la forme :

$$\alpha_n = A \exp^{-\left(\frac{B}{E}\right)^m}$$

où A et B sont des constantes,
E représente le champ électrique,
m représente un facteur compris entre 1 et 3 suivant les matériaux [24].

Il peut être montré que la majeure partie de l'ionisation survient dans la zone de champ électrique maximum, ce qui permet d'écrire [23] :

$$I_g \cong I_{\text{hole}} = \alpha_n (E_{\text{max}}) \times I_{\text{ds}} \times l \quad (1)$$

où I_{ds} représente le courant drain et l la longueur caractéristique de fort champ électrique.

Afin d'obtenir le coefficient d'ionisation, il est nécessaire de connaître le champ électrique maximum (E_{max}). Pour cela, cette méthode suppose que :

$$E_{\text{max}} = \frac{V_{\text{ds}} - V_{\text{dsat}}}{l} \quad (2)$$

avec V_{dsat} tension de saturation.

Il est à noter que l'équation (2) peut constituer une limitation importante pour les longueurs de grille submicroniques où les effets bidimensionnels sont importants. Toutefois, l'auteur de la publication a vérifié la relation reliant E_{max} à V_{ds} à l'aide d'un simulateur bidimensionnel pour une longueur de grille de $0,5 \mu\text{m}$. Pour des longueurs de grille de $0,15 \mu\text{m}$, il serait nécessaire de vérifier à l'aide de simulateur 2D la relation liant E_{max} à V_{ds} mais alors cette méthode perdrait son originalité qui est la simplicité et la rapidité d'obtention du résultat. La valeur de V_{dsat} a été prise égale à $0,5\text{V}$ d'après le réseau $I(V)$ du transistor.

À partir de ces deux équations et en accord avec les théories classiques sur l'ionisation par impact [25], nous avons présenté l'évolution de $\text{Log}(I_g/I_d)$ en fonction de $\frac{1}{V_{\text{ds}} - V_{\text{dsat}}}$ pour le transistor TOUTATIS $0,25 \mu\text{m}$ (Fig. 25) pour une valeur de V_{gs} correspondant au maximum du courant de grille à canal ouvert ; dans ce cas, $V_{\text{gs}}=0$.

La zone intéressante se situe en début de caractéristique pour les faibles valeurs de $\frac{1}{V_{\text{ds}} - V_{\text{dsat}}}$ où la variation du rapport I_g/I_d est linéaire et s'étend sur plusieurs ordres de grandeur.

À température plus faible, cette zone linéaire augmente en accord avec le fait que le courant grille d'ionisation apparaît pour des champs électriques plus faibles.

De façon à déterminer α_n , nous avons utilisé une pseudo-longueur de grille l comme paramètre ajustable de façon à obtenir un accord raisonnable avec les données reportées dans la littérature pour le GaInAs [26] ou le GaAlAs [27]. La valeur de l obtenue est de $0,2 \mu\text{m}$, soit légèrement plus faible que la longueur de grille nominale afin d'être en accord (Fig. 26) avec le coefficient d'ionisation du GaInAs. Par contre, des valeurs irréalisables de l sont nécessaires pour être en accord avec les valeurs d'ionisation du GaAlAs [27]. Cela suppose que l'ionisation par impact n'apparaît pas de façon significative dans l'AlGaAs où l'énergie et la vitesse de déplacement des électrons sont plus faibles que dans le GaInAs. De plus, l'énergie de seuil pour déclencher cette ionisation est plus élevée. Cette analyse permet de compléter l'étude réalisée au paragraphe III.3.4.2 sur l'origine de la forme en cloche de courant de grille à canal ouvert.

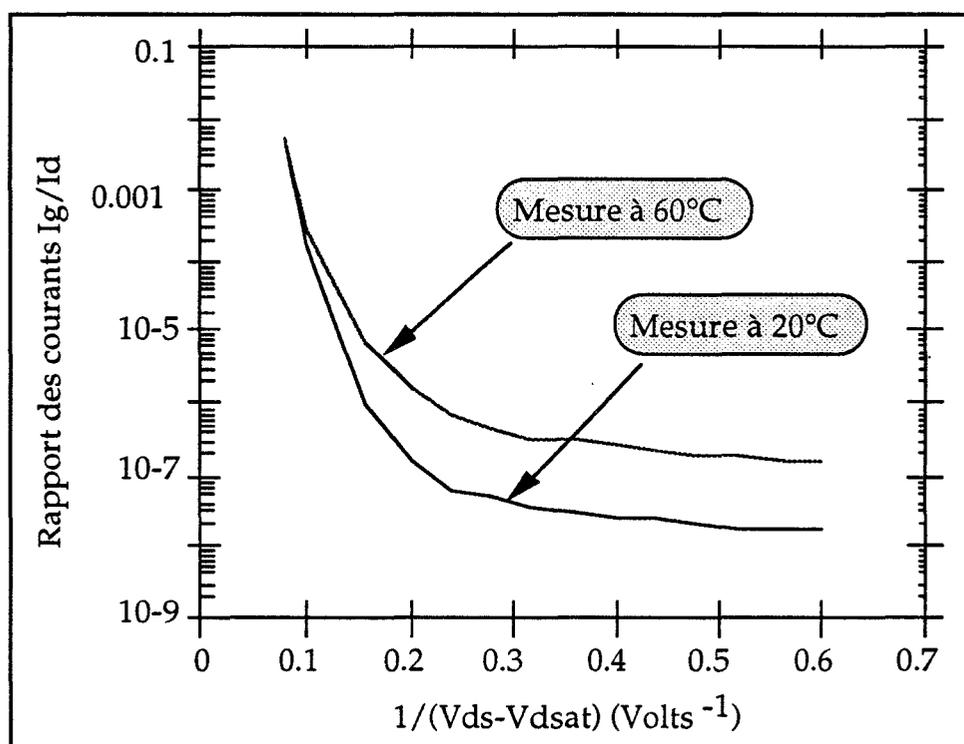


Figure 25 : Comparaison des rapports I_g/I_d du transistor TOUTATIS $0,25 \mu\text{m}$ pour deux températures à une tension V_{gs} de 0V

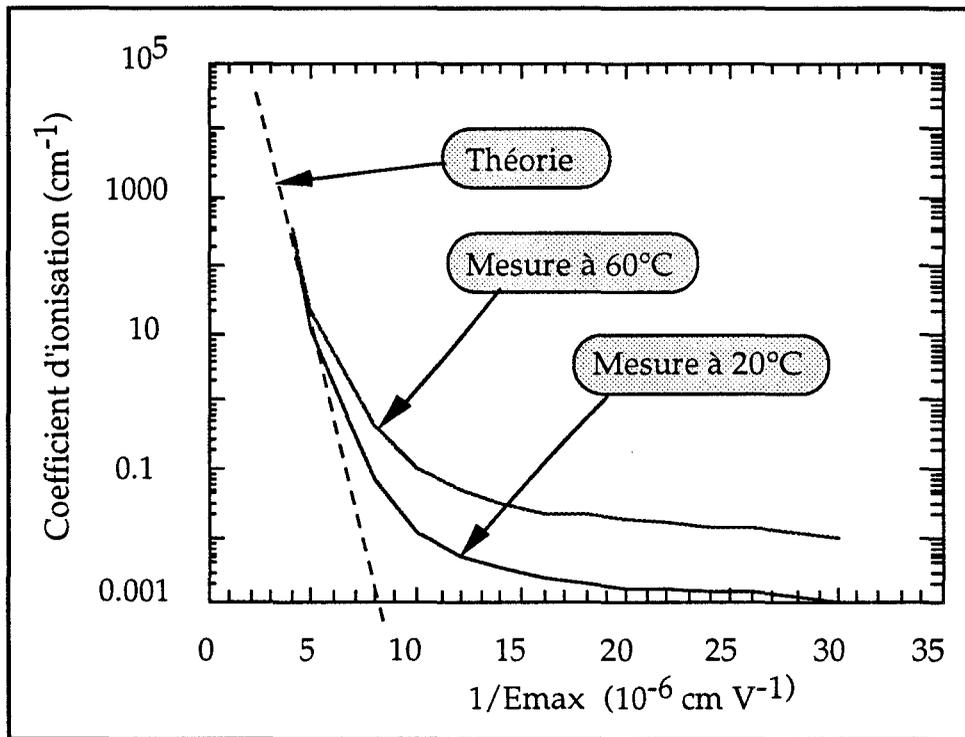


Figure 26 : Évolution des coefficients d'ionisation pour deux températures avec une pseudo-longueur de grille de 0.2 μm pour le GaInAs

Lorsque cette méthode est utilisée, il faut être certain de l'origine du courant de grille, c'est-à-dire qu'il n'y ait que l'effet d'ionisation par impact qui soit présent à canal ouvert pour des fortes tensions V_{ds} (c'est-à-dire qu'au pincement, I_g doit s'annuler sinon le résultat est faussé).

III.3.5 - Étude de l'effet du recess en fonctionnement transistor

Pour étudier l'influence du positionnement de la grille dans son recess, nous disposons de deux composants, les 992 à grille centrée ou décentrée. Nous avons fait état du comportement en diode de ces composants au paragraphe III.2.3. Ces deux composants présentent des caractéristiques de courant grille inverse très différentes (Fig. 27a et b), bien que, rappelons le, il s'agisse de la même épitaxie.

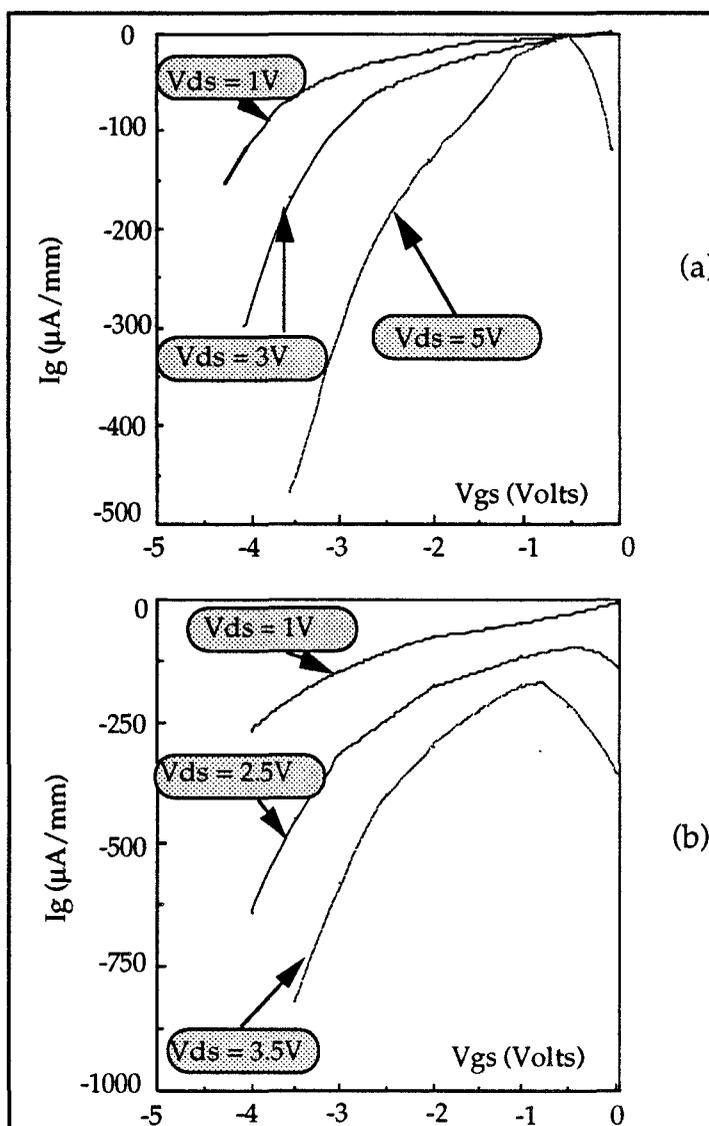


Figure 27 : Influence sur le courant de grille du positionnement de la grille dans son recess pour les transistors 992 décentré (a) et centré (b)

*** Le transistor 992 à grille décentrée**

Il présente un faible courant de grille à canal ouvert, même à forte tension V_{ds} . Ce courant s'annule au pincement puis augmente à nouveau au-delà de cette tension. Conformément aux études précédentes, on a un effet d'ionisation par impact à canal ouvert et un effet tunnel pur au-delà du pincement.

* Le transistor 992 à grille centrée

Ce composant présente, à canal ouvert, un courant d'ionisation plus élevé bien que les tensions V_{ds} soient plus faibles. De plus, ce courant ne s'annule pas au pincement, ce qui privilégie l'hypothèse d'une présence simultanée des effets d'ionisation et tunnel.

L'amélioration de la tension de claquage constatée sur le composant 992 décentré est directement lié à l'effet du recess élargi du côté drain qui permet un étalement des équipotentielles et donc un champ électrique plus faible dans la zone entre grille et drain. Les phénomènes physiques qui donnent naissance au courant grille sont donc retardés.

III.3.6 - Corrélation ionisation dans le canal avec la diode en inverse

Puisque le courant grille en configuration transistor à canal ouvert est un des facteurs limitatifs essentiels en fonctionnement de puissance, il faut essayer de comprendre l'origine de ce courant et de trouver une ou plusieurs corrélations avec les autres caractéristiques du transistor.

À partir des multiples mesures effectuées sur tous ces transistors, nous avons constaté qu'il était possible de relier la rapidité (faible valeur de V_{ds}) avec laquelle apparaît le courant de grille à canal ouvert à la tension de claquage de la diode grille drain. Afin d'illustrer ce propos, un cas typique rencontré est présenté :

Cet exemple présente deux transistors ayant des tensions de claquage en diode différentes. Le E2503 et le GRINGO présentent respectivement -9,4V et -7V de tenue en tension (Fig. 28). Le transistor E2503 a une tension de claquage élevée par rapport au GRINGO, ceci se traduit par un retour à zéro du courant de grille au pincement à V_{ds} donné, phénomène qui a déjà été évoqué mais également une tension V_{ds} applicable plus élevée (de l'ordre de 1V) sans apparition de l'effet d'ionisation limitatif (Fig. 29). Ce comportement influencera directement les performances en puissance du composant. Cette différence de comportement en fonctionnement diode se répercute sur le claquage en fonctionnement transistor.



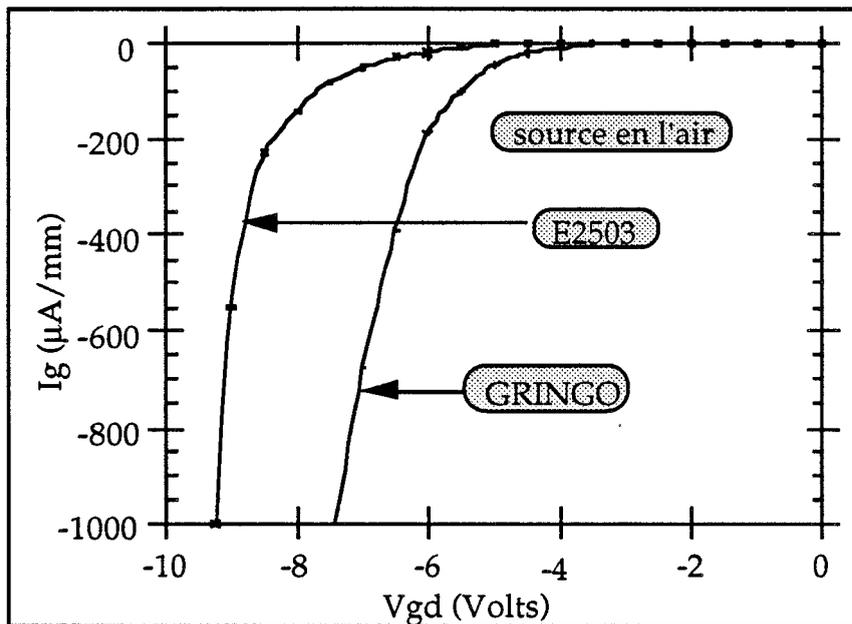


Figure 28 : Comparaison de l'allure des courants de grille des diodes grille drain pour les deux composants E 2503 et GRINGO ($2 \times 50 \mu\text{m}$)

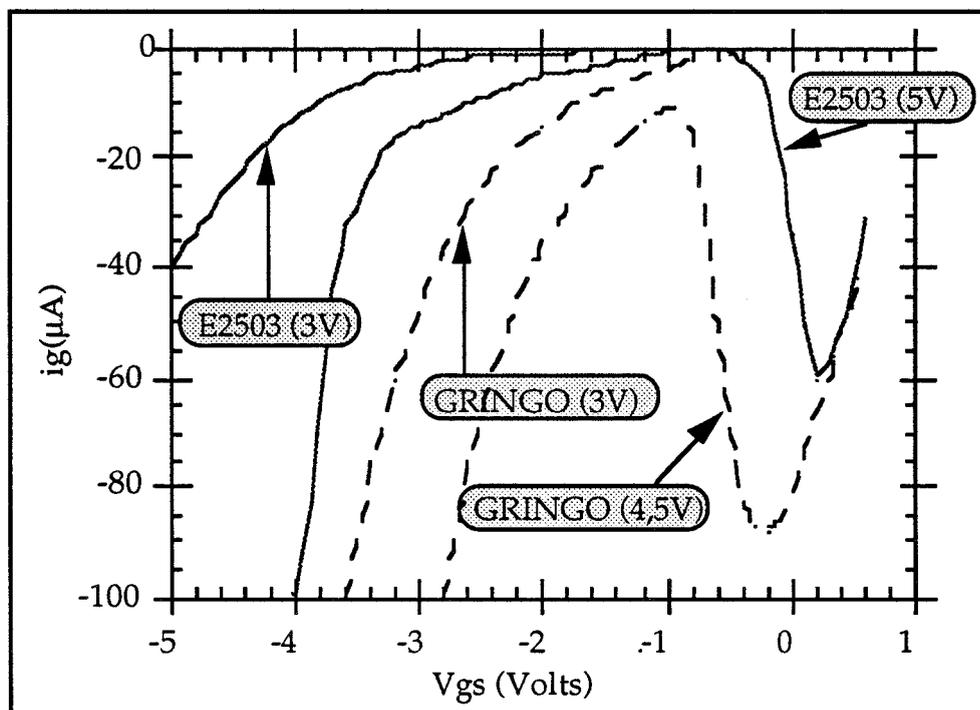


Figure 29 : Comparaison de l'allure des courants de grille en fonctionnement transistor pour les deux composants 2503 et GRINGO ($2 \times 50 \mu\text{m}$)

Comme il en sera discuté dans le chapitre 3, cette différence de tension peut amener un composant à être médiocre ou bon pour l'amplification de puissance.

III.3.7 - Point de polarisation optimal

En plus de toutes les informations apportées par le réseau $I_g = f(V_{gs})$ avec V_{ds} comme paramètre, on peut obtenir également une information sur l'aptitude du composant à travailler en classe A, ou une prédisposition à mieux fonctionner en classe AB ou B. Comme il le sera justifié dans le prochain chapitre, un composant présentera un comportement en puissance d'autant meilleur que l'évolution du courant de grille apparaîtra tardivement.

À partir du réseau de caractéristiques du courant de grille, nous allons étudier trois cas de composants et déterminer le point de polarisation optimum pour retarder l'apparition ou l'évolution du courant grille. Pour simplifier le raisonnement, l'impédance de charge est prise uniquement résistive afin de pouvoir supposer une simple droite de charge. Les points de fonctionnement analysés seront successivement en classe A, AB profonde ou B.

* Cas du transistor GRINGO

Polarisation classe A :

Soit un point de polarisation à $V_{ds} = 3V$, $V_{gs} = 0,1V$. Supposons une excursion maximale du signal hyperfréquence en entrée du composant qui permette d'atteindre le point $V_{ds} = 4,5V$; $V_{gs} = -0,5V$ sur le réseau de caractéristique $I_{ds} = f(V_{gs})$ (Fig. 30). Par ce point, le courant de grille donné par l'autre réseau (en courant grille) sera déjà très important et on est donc en présence d'une limitation.

Polarisation classe AB :

En abaissant le point de polarisation à $V_{gs} = -0,4V$ et en gardant $V_{ds} = 3V$ (Fig. 30), l'excursion maximale du signal peut atteindre le point $V_{ds} = 4,5V$; $V_{gs} \cong -0,8V$ sans limitation liée à ce courant car on se trouve sur la gauche de la cloche du courant de grille. La zone où le courant de grille est élevé à canal ouvert, n'est pas excursionné par le signal. La limitation dans ce cas sera le terme de tenue en tension de la diode grille drain. Ce composant se présente

comme un meilleur candidat pour un fonctionnement de puissance en classe AB ou B.

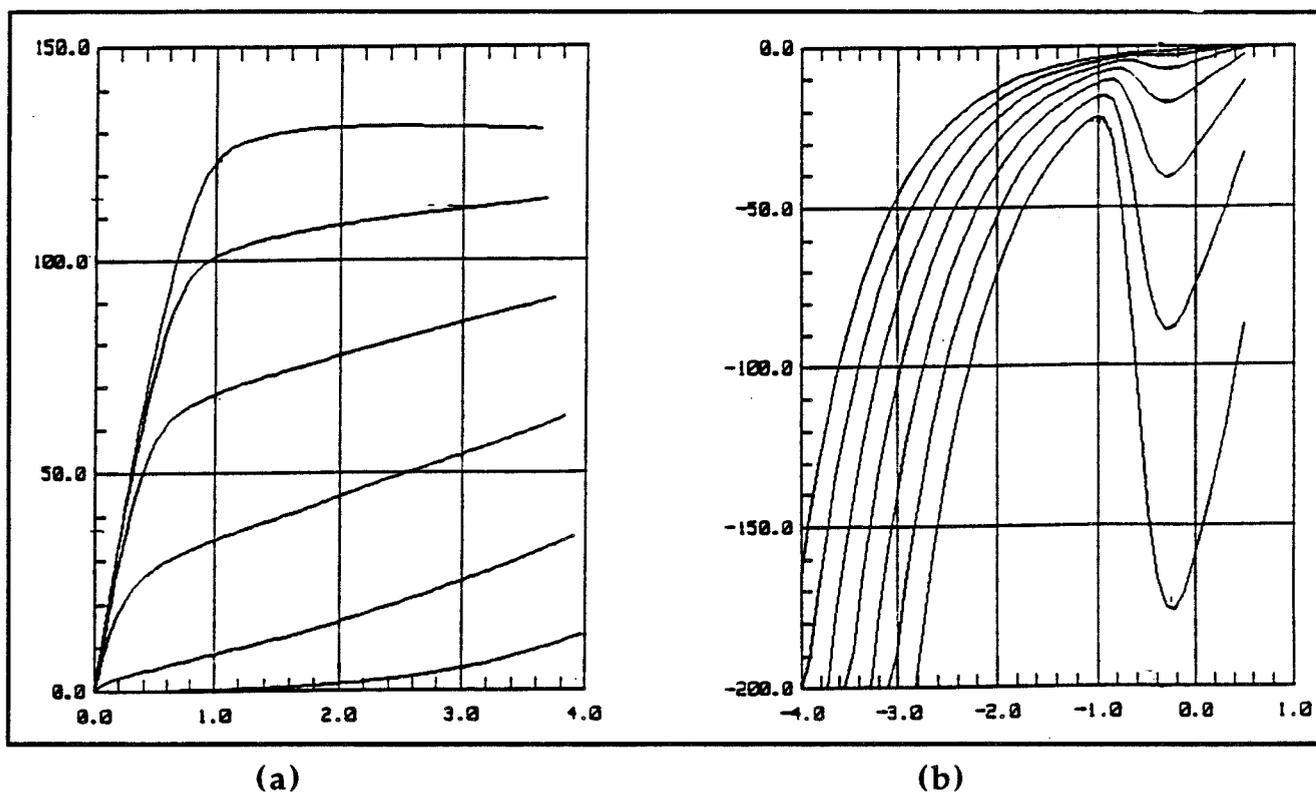


Figure 30 : Étude en fonction du point de polarisation choisi de l'apparition du courant de grille en fonctionnement grand signal GRINGO $4 \times 50 \times 0,15 \mu\text{m}^2$
 (a) V_{gs} de 0,75 à -0,5V pas de 0,25V ; (b) V_{ds} de 3 à 4,5V pas de 0,25V

* Cas du transistor TOUTATIS $0,15 \mu\text{m}$

Polarisation classe A

Avec un point de fonctionnement à $V_{ds} = 3\text{V}$, $V_{gs} = 0,15\text{V}$, le signal peut atteindre le point $V_{ds} = 5\text{V}$; $V_{gs} = -0,5\text{V}$ (Fig. 31) où il n'y a pas encore de courant d'ionisation. Ce phénomène apparaît plus tardivement qu'avec le composant précédent.

Polarisation classe AB

Avec $V_{ds} = 3\text{V}$ et $V_{gs} = -0,3\text{V}$, lorsque le signal hyperfréquence en entrée du composant va augmenter, un courant grille va apparaître prématurément et c'est la qualité insuffisante de la diode grille drain qui en est la cause. Contrairement à ce qui se passait pour le composant précédent, c'est la classe A qui semble la plus intéressante pour le fonctionnement en puissance.

Parmi l'ensemble des transistors mesurés, celui-là apparaît comme un cas atypique.

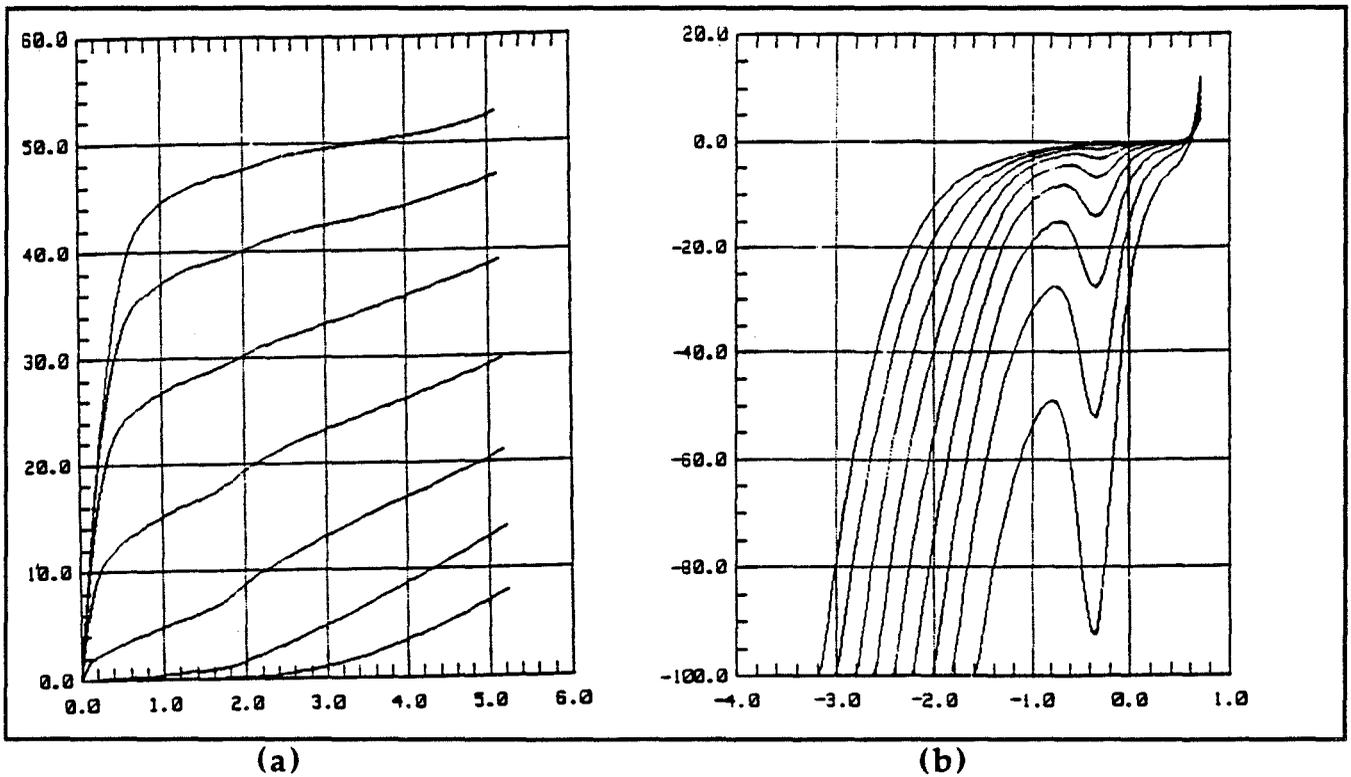
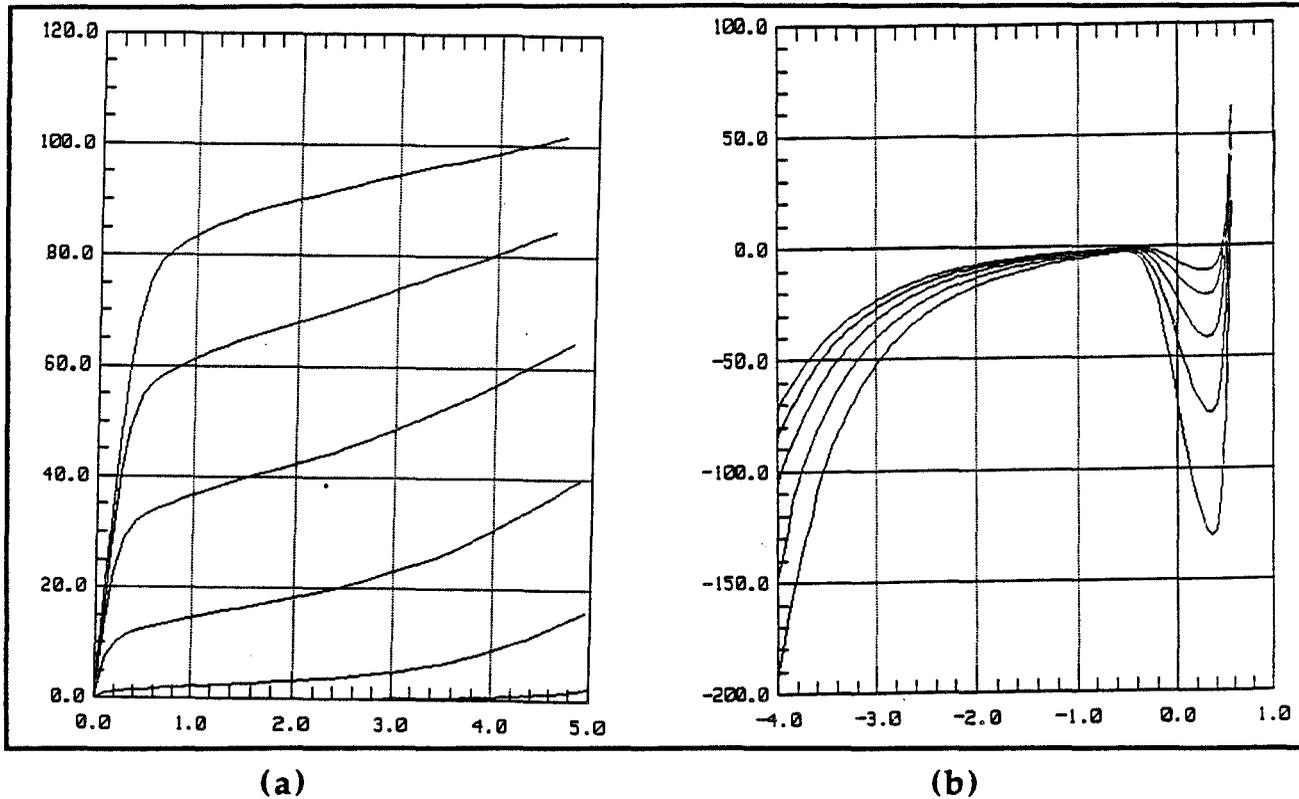


Figure 31 : Étude en fonction du point de polarisation choisi de l'apparition du courant de grille en fonctionnement grand signal TOUTATIS $2 \times 50 \times 0,15 \mu\text{m}^2$
(a) V_{gs} de 0,7 à -0,5V pas de 0,2V ; (b) V_{ds} de 3,25 à 5,25V pas de 0,25V

* Cas du transistor KIRK

Polarisation classe A

Avec $V_{ds} = 3\text{V}$ et $V_{gs} = 0,2\text{V}$, le courant de grille reste toujours très faible sur toute l'excursion du signal (Fig. 32). Cependant, en augmentant la tension de polarisation V_{ds} à 5V, le courant de grille sera présent même sans signal hyperfréquence puisque le courant grille statique augmente très vite (on passe de $5 \mu\text{A}$ à $V_{ds} = 3\text{V}$; $V_{gs} = 0,2\text{V}$ à $132 \mu\text{A}$ à $V_{ds} = 4,8\text{V}$; $V_{gs} = 0,2\text{V}$).



*Figure 32 : Étude en fonction du point de polarisation choisi de l'apparition du courant de grille en fonctionnement grand signal KIRK $4 \times 50 \times 0,25 \mu\text{m}^2$
 (a) V_{gs} de 0,6 à -0,4V pas de 0,2V ; (b) V_{ds} de 4 à 4,8V pas de 0,2V*

Polarisation classe B

On se retrouve avec le même type d'évolution que le premier transistor, à savoir un courant qui revient correctement à 0 pour une tension V_{gs} qui correspond à la tension de pincement. En d'autres termes, le point de polarisation se trouve à gauche de la cloche de courant grille, ce qui signifie qu'à partir de cette analyse simplifiée, la zone dangereuse du courant grille ne sera pas parcourue par le point de fonctionnement instantané.

Ce troisième composant s'avère être un bon candidat pour la classe A comme pour la classe B. Toutes ces analyses seront confirmées par les mesures en puissance présentées dans le troisième chapitre.

Actuellement, nous ne sommes pas parvenus à corréler le lieu où survient le maximum de courant inverse de grille I_g en fonction de V_{gs} avec les paramètres connus du composant.

III.3.8 - Analyse complémentaire

Afin de compléter l'ensemble des analyses qui ont été effectuées, nous proposons de présenter les études faites sur un composant MESFET à double recess asymétrique, réalisé par la société Thomson. La structure du composant est représentée figure 33. L'intérêt hyperfréquence du second recess sera détaillé dans la prochaine partie et nous ne développerons ici que l'aspect statique.

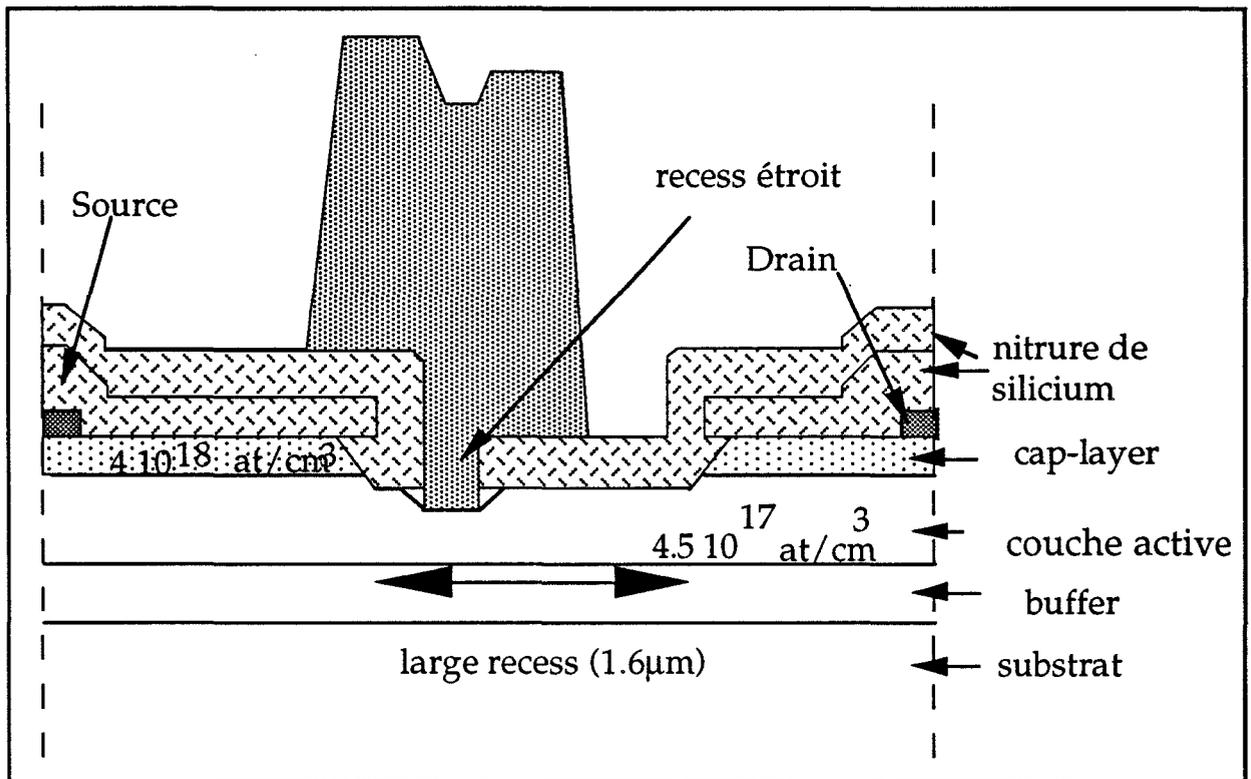


Figure 33 : Présentation de la structure MESFET double recess asymétrique réalisée pour confirmer les analyses précédentes

Les tensions inverses des diodes grille drain et grille source sont toutes deux de -8V, ce qui indique que seul le recess étroit intervient dans le mécanisme de claquage en diode, sans effet du large recess et que la grille est centrée dans le recess étroit (Fig. 34).

Ensuite, le courant de grille a été relevé en configuration transistor normale (source à la masse) puis en configuration inversée (drain à la masse). Cette mesure a permis d'étudier l'effet du recess avec une diode Schottky identique pour les deux configurations.

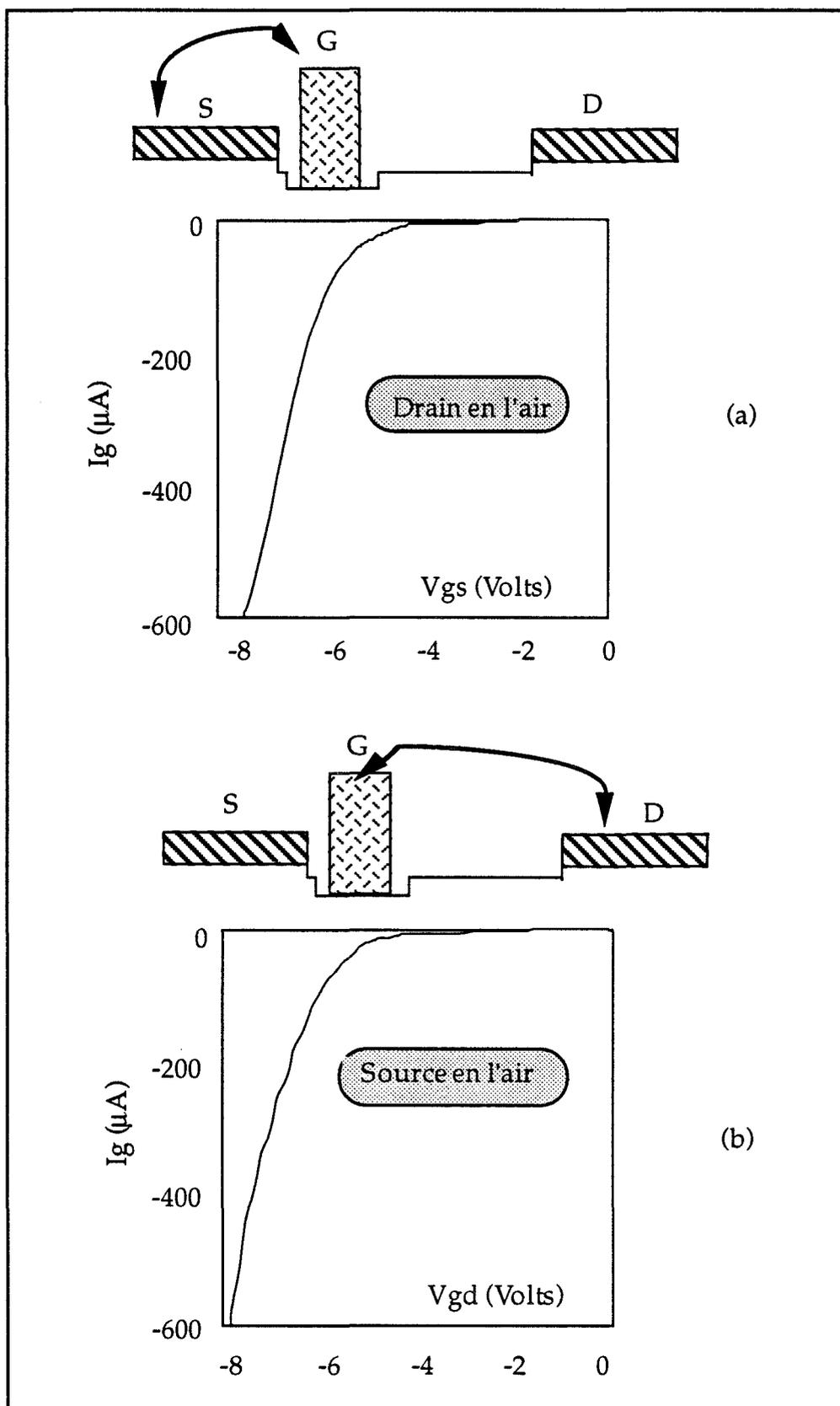


Figure 34 : Comparaison des diodes grille source (a) et grille drain (b) sur un même composant (600 μm) le troisième contact étant en l'air

Lorsque le drain est à la masse, on est en présence d'un recess étroit et on retrouve une allure de courant de grille (Fig. 35) caractéristique avec phénomène d'ionisation à canal ouvert et un phénomène tunnel en dessous du pincement. Cette interprétation est d'ailleurs confirmée par des études en fonction de la température. Puis, nous avons réalisé la même étude mais cette fois en polarisant le composant de façon classique, soit la source à la masse (Fig. 36) (large recess). À $V_{ds} = 0V$, nous retrouvons la même courbe que dans le cas précédent, par contre, lorsqu'on augmente la tension V_{ds} , un tout autre comportement est obtenu. En effet, nous constatons une importante augmentation de la tension de claquage grille drain lorsque V_{ds} augmente, ceci est interprété comme un étalement de la zone désertée sous la grille du côté drain [28]. Cette amélioration atteint 100 % au pincement pour une tension drain source de 18V. Ce progrès passe par deux conditions : une suppression de l'ionisation par impact à canal ouvert et un recul important du courant de grille lié à l'effet tunnel au pincement.

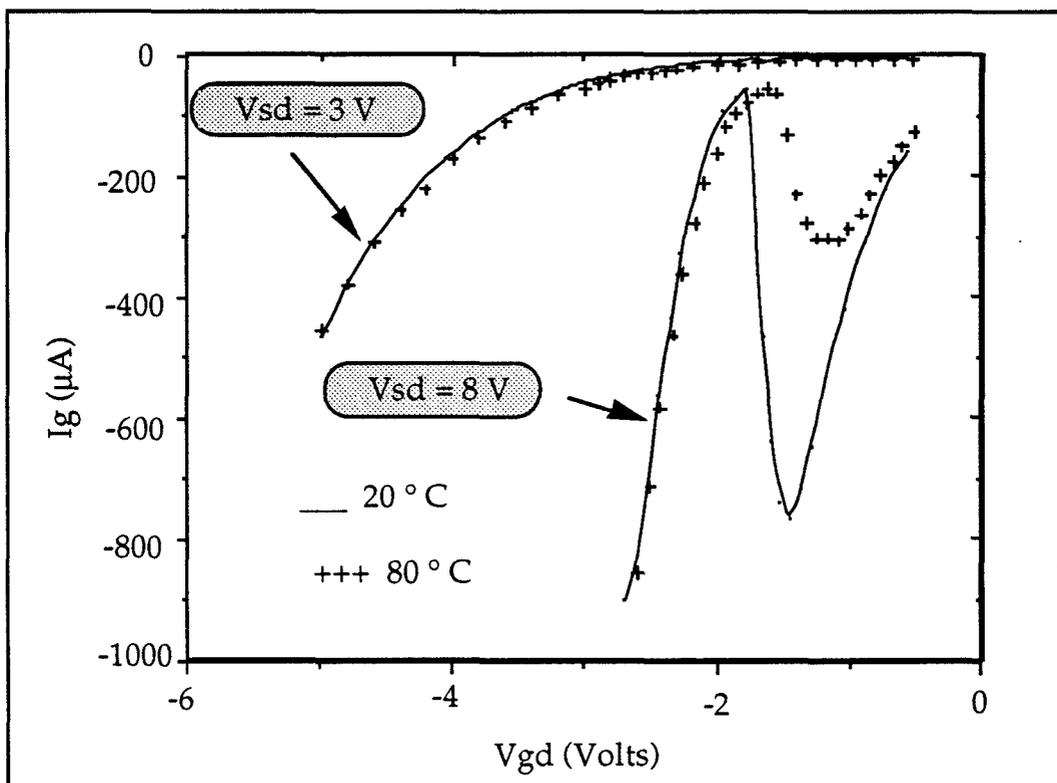


Figure 35 : Évolution des courants de grille en fonctionnement transistor (600 µm), configuration inversée (recess étroit)

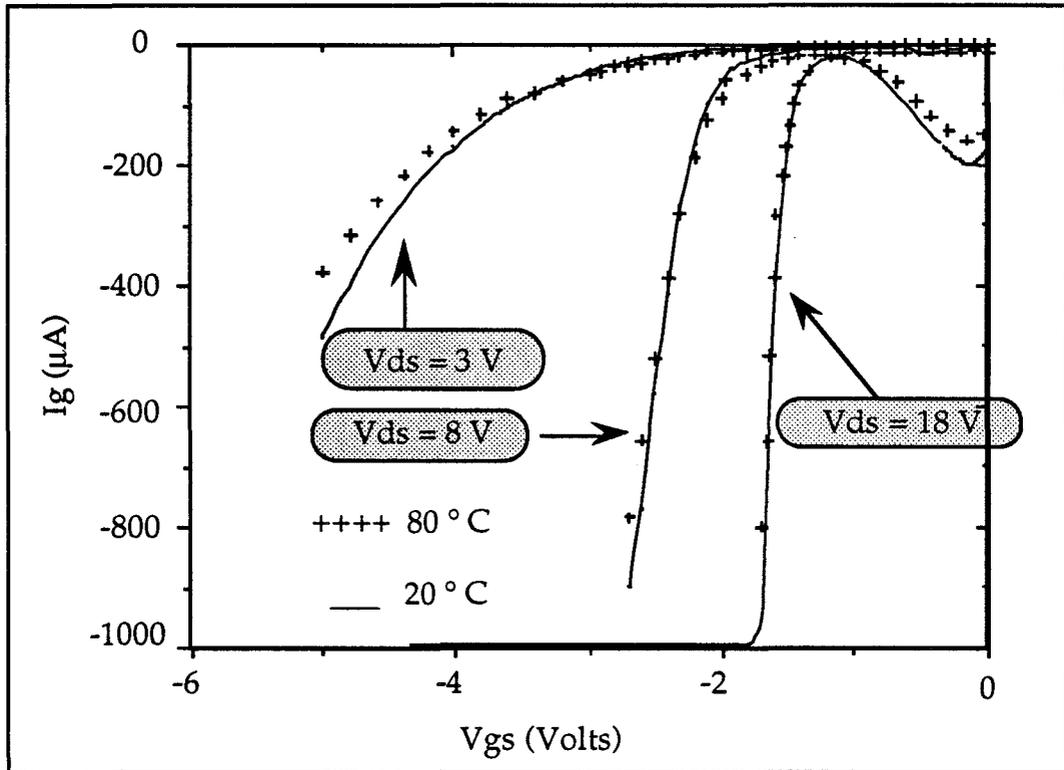
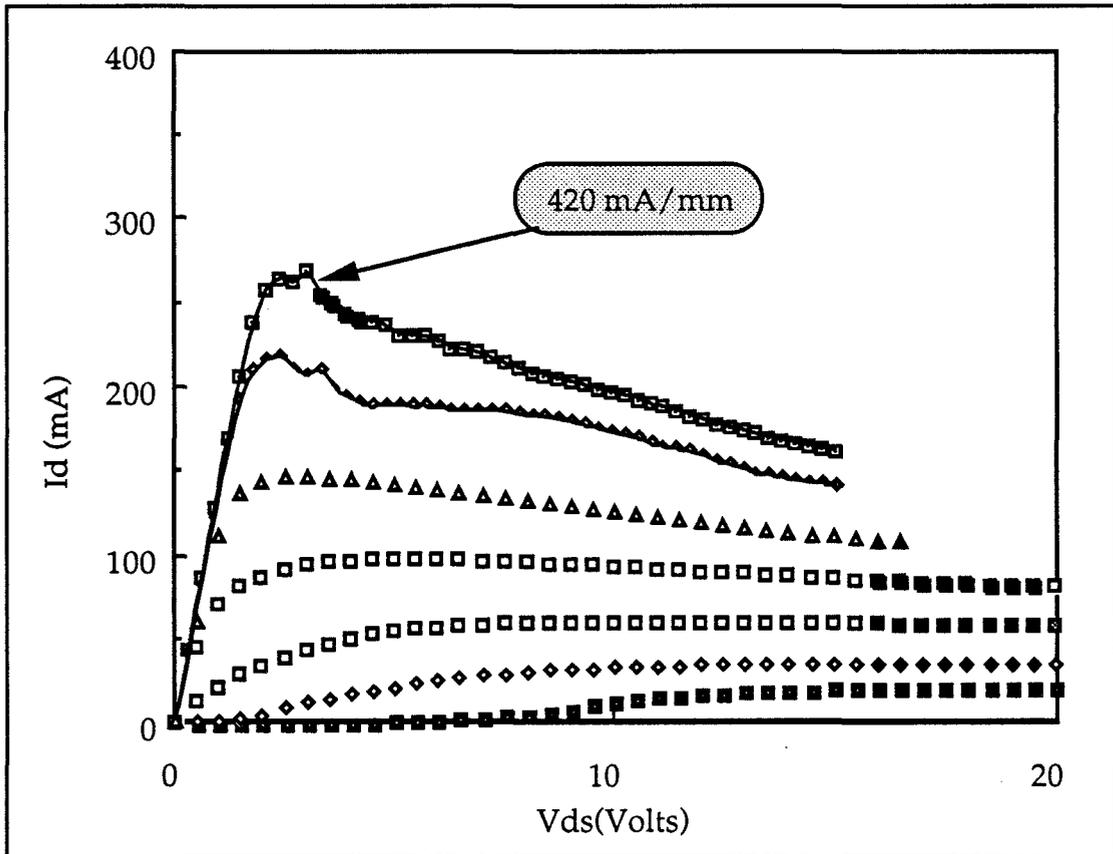


Figure 36 : Évolution des courants de grille en fonctionnement transistor (600 μm), configuration normale (large recess)

Une étude en température a été effectuée et pour les tensions considérées, elle montre que c'est un courant de grille lié à l'effet du tunnel pur.

Ce type de composant a été mesuré afin de confirmer les études réalisées précédemment car il n'est pas pensable d'utiliser ce type d'épitaxie avec des dimensionnements aussi importants du large recess pour un fonctionnement en bande millimétrique. Cependant, ces potentialités en puissance seront étudiées à plus basse fréquence (18 GHz) pour savoir s'il est possible de transposer cette topologie aux structures HEMT avec des dimensions plus réduites pour le large recess. De telles tensions de claquage permettent de présenter un réseau I(V) avec des tensions drain source allant jusque 20V (Fig. 37). L'effet de la conductance négative est lié aux effets thermiques dans le composant. Il sera intéressant de voir comment ce composant va se comporter en fonctionnement hyperfréquence pour de telles tensions.



*Figure 37 : Réseau I(V) statique du MESFET Thomson double recess,
de développement 600 μm ,
(V_{gs} de +0.5 à -2.5 pas de 0.5 V)*

IV - CARACTÉRISATION HYPERFRÉQUENCE PETIT SIGNAL JUSQUE 40 GHz

Les caractérisations hyperfréquence ont été réalisées avec l'aide d'un analyseur de réseau HP85107 dans une bande de fréquence comprise entre 100 MHz et 40 GHz. Comme pour la caractérisation statique, seuls les résultats les plus significatifs seront présentés pour ne pas surcharger cette présentation.

IV.1 - Caractérisation standard

IV.1.1 - La nécessité d'un bon calibrage

La mesure de signaux hyperfréquence nécessite la mise en oeuvre d'un système de réflectométrie (Fig. 38) mais lorsqu'on réalise les rapports d'onde, on constate qu'on ne caractérise pas uniquement le quadripôle sous test mais le système global.

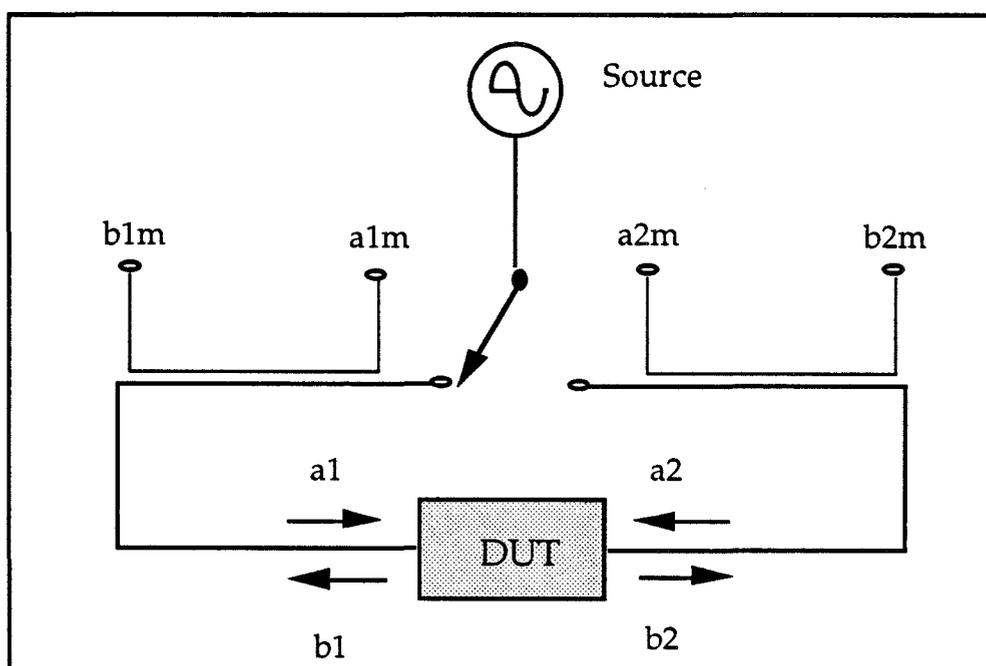


Figure 38 : Présentation simplifiée d'une chaîne de mesures hyperfréquence

Pour cela, il est nécessaire de réaliser un calibrage préalable afin de tenir compte de l'effet apporté par le système de mesure. La validité de tous les paramètres mesurés dépend de la précision de cet étalonnage, ce qui signifie un

choix d'une méthode de calibrage adaptée, où il existe une grande précision des étalons pour le support accompagnant le quadripôle étudié.

Dans notre cas, nous avons utilisé deux systèmes de caractérisation :

- Le système sous pointes qui permet actuellement de réaliser des mesures jusqu'à 120 GHz. La mesure sous pointes est le seul système permettant des mesures de quadripôle à ces fréquences car, par simples contacts, elles permettent de propager l'onde hyperfréquence provenant par exemple de l'analyseur de réseau vers un dispositif planaire tel qu'un transistor avec une grande reproductibilité. De plus, elles n'amènent pas d'effets parasites qui masqueraient le composant à mesurer (comme c'est le cas du "bounding").

- Le second système utilisé est une cellule de mesure, partie basique d'un banc de mesure en puissance quand on ne travaille pas sous pointes. Cette deuxième possibilité, moins performante d'utilisation sera développée plus en détail dans les troisième et quatrième chapitres.

Les sondes coplanaires utilisées possèdent trois contacts (masse, signal, masse). En calibrage sous pointes, il y a un plus grand choix de types de calibrage que dans le cas de la cellule car les constructeurs de pointes hyperfréquences fournissent également des éléments de calibrage sur substrat. Ils comprennent, d'une part des charges 50Ω , des courts-circuits, des circuits ouverts, différentes lignes de transmission et d'autre part, des atténuateurs permettant de réaliser des calibrages ou de vérifier la qualité de ceux-ci.

Le calibrage utilisé pour toutes les mesures présentées dans ce chapitre est le mode TRM (Thru Reflect Match).

IV.1.2 - Caractérisation hyperfréquence

La mesure des paramètres S est effectuée sur une large bande de fréquence - classiquement 100 MHz-40 GHz - en étant toujours en régime petit signal. À partir de ces mesures, nous pouvons déterminer les différents gains et fréquences de coupure, mais aussi le schéma électrique équivalent localisé du composant.

Pour l'extraction du schéma équivalent, nous avons utilisé la méthode développée par G. Dambrine [29], où de manière générale, on considère le schéma équivalent du transistor (Fig. 39) comme constitué d'éléments intrinsèques auxquels on ajoute les éléments d'accès (éléments extrinsèques).

Le mode opératoire consiste à déterminer, dans un premier temps, les éléments d'accès.

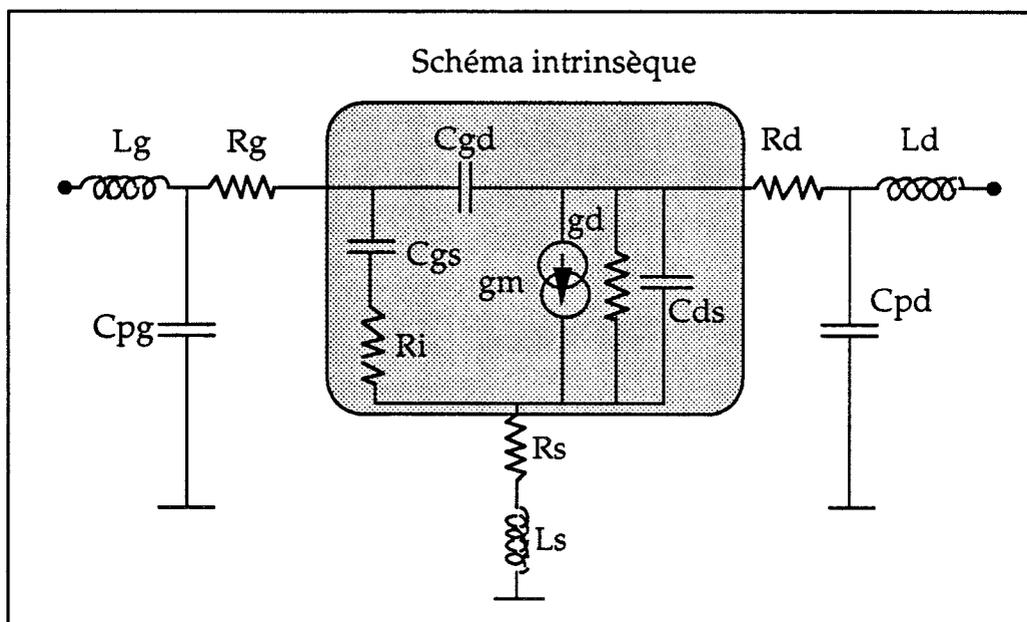


Figure 39 : Schéma électrique équivalent petit signal localisé d'un transistor à effet de champ

* Éléments extrinsèques

Pour ceux-ci, la tension drain source est nulle et la grille est polarisée soit en direct, soit en inverse. En polarisation directe, le courant de grille injecté dans le composant est de l'ordre de 2mA/5 μm^2 de surface de grille, valeur suffisante pour que la résistance dynamique de la jonction court-circuite la capacité de grille. Les éléments séries (selfs et résistances) deviennent alors prépondérants et la matrice impédance globale du transistor s'écrit :

$$\left\{ \begin{array}{l} Z_{11} = R_s + R_g + \frac{R_c}{3} + \frac{\eta kT}{qI_g} + j \omega (L_g + L_s) \\ Z_{12} = Z_{21} = R_s + \frac{R_c}{2} + j \omega L_s \\ Z_{22} = R_d + R_s + R_c + j \omega (L_d + L_s) \end{array} \right.$$

On en déduit rapidement L_g , L_d , L_s . Pour le calcul des résistances R_s , R_d , R_g , il faut ajouter une relation supplémentaire qui peut provenir soit de

mesures effectuées en statique [30], soit d'une mesure de la résistance de canal par effet Hall.

Puis, la grille est polarisée en inverse en-dessous du pincement ($V_{gs} < V_p$) et l'on peut ainsi déterminer les capacités de plots grille et drain (C_{pg} et C_{pd}) et de bords grille source et grille drain (C_{bs} et C_{bd}) dues à l'extension de la zone désertée de part et d'autre du contact Schottky. La méthode utilisée suppose que ces deux capacités de bord sont identiques, on les appellera C_b .

La contribution des éléments selfiques étant négligeable dans les parties imaginaires des paramètres de la matrice admittance, celles-ci s'écrivent :

$$\begin{cases} I_M(Y_{11}) = \omega (C_{pg} + 2C_b) \\ I_M(Y_{12}) = I_M(Y_{21}) = -\omega C_b \\ I_M(Y_{22}) = \omega (C_{pd} + C_b) \end{cases}$$

d'où les valeurs de C_{pg} , C_{pd} et C_b .

La détermination des éléments extrinsèques est toujours effectuée aux fréquences assez basses (inférieures à 15 GHz) [31].

Ensuite, il reste à déterminer les éléments intrinsèques du transistor à effet de champ. Pour une polarisation quelconque (V_{ds} et $V_{gs} \neq 0$), on mesure l'évolution des paramètres S_{ij} du composant en fonction de la bande de fréquence.

La connaissance de tous les éléments parasites permet de déduire la matrice admittance du schéma dit intrinsèque. Cette méthode dite "deembedding" consiste en des transformations de matrice impédance en matrice admittance et vice-versa, en extrayant à chaque fois les éléments extrinsèques, conformément à une procédure bien au point (Fig. 40).

* Les éléments intrinsèques du schéma équivalent sont calculés à partir des évolutions fréquentielles des paramètres de cette matrice intrinsèque par simple régression linéaire. Une limitation pour la détermination de ces éléments est fixée lorsque les paramètres $[Y]$ intrinsèques ne suivent plus une loi en f ou f^2 à partir d'une certaine fréquence.

Cette fréquence limite est fonction de beaucoup de paramètres et, entre autres : de la topologie, du développement total et unitaire, de la longueur de grille, etc.... . Pour ces raisons, il faut toujours être attentif à la validité des expressions des paramètres admittance intrinsèques, en fonction de la

fréquence, lorsqu'on détermine un schéma électrique équivalent car les valeurs des éléments du schéma équivalent dépendent étroitement de cette fréquence limite.

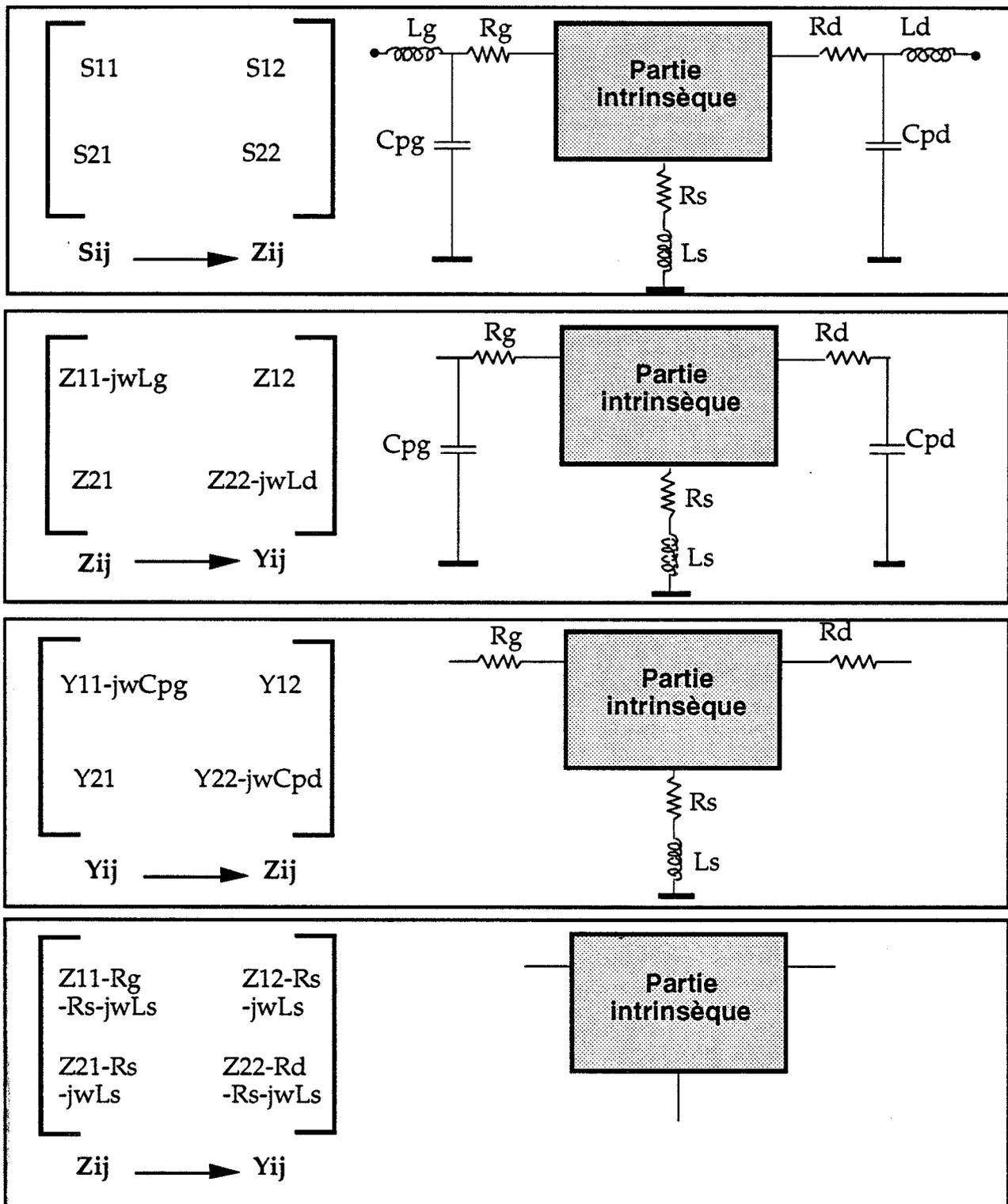


Figure 40 : Méthode d'extraction du schéma équivalent électrique des transistors à effet de champ

Les expressions de ces paramètres sont [33] :

$$C_{gd} = \frac{-I_m(Y_{12})}{\omega} \left[1 + \left(\frac{R_e(Y_{12})}{I_m(Y_{12})} \right)^2 \right]$$

$$C_{gs} = \left(\frac{I_m(Y_{11}) + I_m(Y_{12})}{\omega} \right) \left(1 + \frac{[R_e(Y_{11}) + R_e(Y_{12})]^2}{[I_m(Y_{11}) + I_m(Y_{12})]^2} \right)$$

$$R_i = \frac{R_e(Y_{11}) + R_e(Y_{12})}{\omega C_{gs} [I_m(Y_{11}) + I_m(Y_{12})]}$$

$$g_m = \sqrt{D_1 \left[[R_e(Y_{21}) - R_e(Y_{12})]^2 + [I_m(Y_{21}) - I_m(Y_{12})]^2 \right]}$$

$$\tau = \frac{1}{\omega} \arcsin \left(\frac{I_m(Y_{12}) - I_m(Y_{21}) - \omega R_i C_{gs} [R_e(Y_{21}) - R_e(Y_{12})]}{g_m} \right)$$

$$C_{ds} = \frac{I_m(Y_{22}) + I_m(Y_{21})}{\omega}$$

$$g_d = R_e(Y_{22}) + R_e(Y_{12})$$

avec $D_1 = 1 + (R_i C_{gs} \omega)^2$

À titre d'illustration les évolutions des éléments du schéma équivalent ainsi déterminés sont présentées pour deux transistors du laboratoire : le 497 et le 471, pour une tension drain source de 2V.

- Le transistor 497

La structure de ce composant comprend un canal pseudomorphique double hétérojonction avec deux plans de dopage ($4 \cdot 10^{12}$ atm/cm² en face avant et $2 \cdot 10^{12}$ atm/cm² en face arrière). Le développement étudié est de $2 \times 50 \mu\text{m}$ avec une longueur de grille de $0,3 \mu\text{m}$.

Les valeurs des éléments extrinsèques déterminés par la méthode décrite au IV.1.2 sont résumées dans le tableau ci-dessous.

$R_s = 3 \Omega$	$L_s = 138 \text{ pH}$	$C_{pg} = 35 \text{ fF}$
$R_d = 3,4 \Omega$	$L_d = 480 \text{ pH}$	$C_{pd} = 70 \text{ fF}$
$R_g = 4 \Omega$	$L_g = 365 \text{ pH}$	

Ensuite, il est possible d'obtenir les évolutions des éléments intrinsèques.

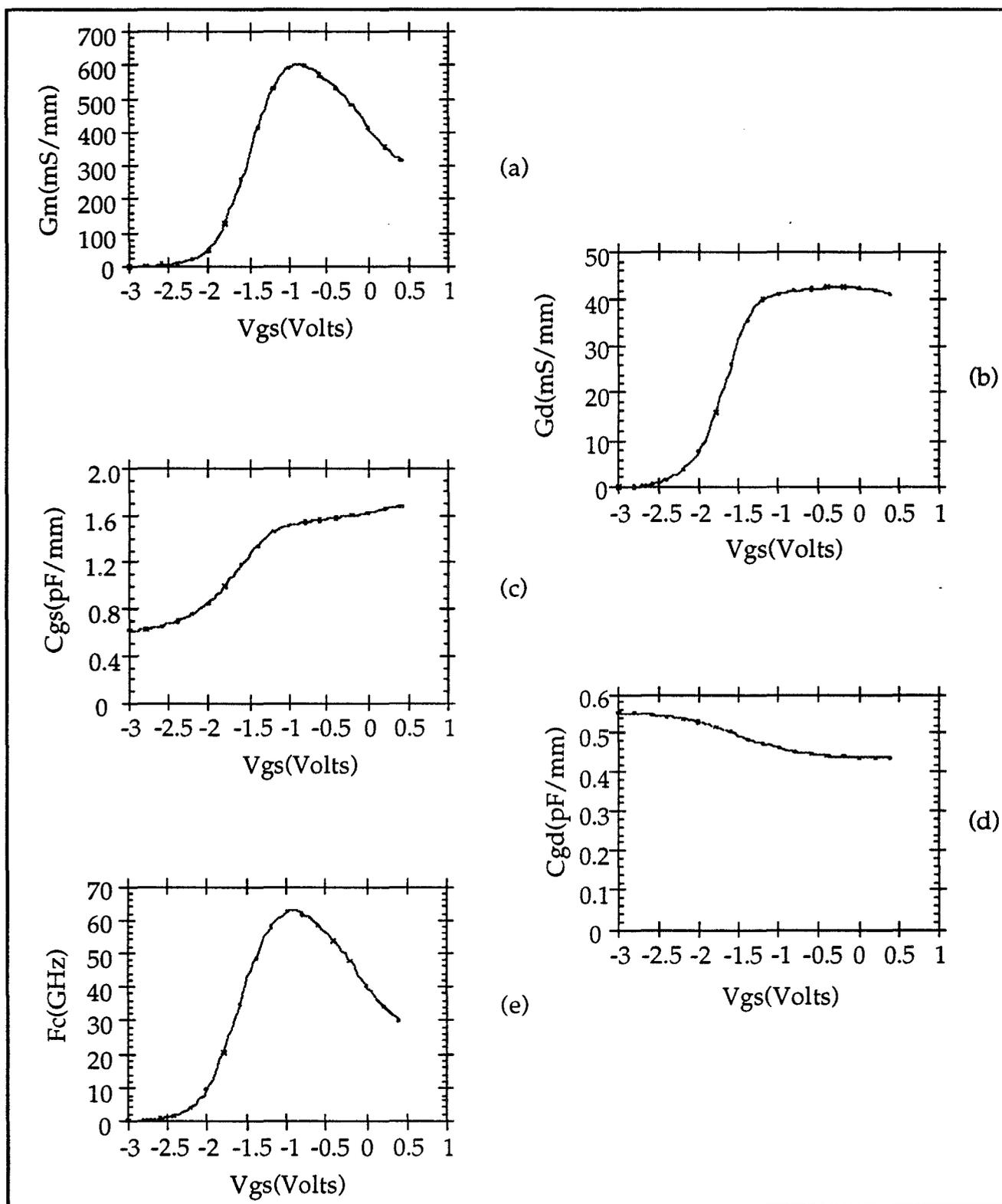


Figure 41 : Évolutions des éléments du schéma équivalent intrinsèques du transistor 497 ($0.3 \times 2 \times 50 \mu\text{m}^2$)

La figure 41a représente l'évolution de la transconductance intrinsèque avec une allure typique d'un transistor HEMT ayant une épaisseur d'AlGaAs importante sous la grille (230 Å).

Pour le maximum de transconductance 600 mS/mm, nous avons une conductance drain source de 40 mS/mm, une capacité grille source et grille drain de 1,5 pF/mm et 0,45 pF/mm respectivement (Fig. 41b-c-d). Les évolutions de ces courbes sont classiques avec une augmentation de g_d et C_{gs} et une diminution de C_{gd} lorsqu'on va vers la mise en direct de la grille.

Lorsqu'on regarde les capacités limites (C_{gs} et C_{gd}), au pincement, on constate que celles-ci tendent toutes les deux vers une valeur identique. Cette dernière, de l'ordre de 0,55 pF/mm correspond aux capacités de bord évoquées précédemment.

À partir de ces différents éléments du schéma électrique équivalent, il est possible de tracer les différentes fréquences de coupure développées au premier chapitre. Ceci permet d'avoir de plus amples informations sur le comportement hyperfréquence car les expressions font intervenir plusieurs éléments du schéma électrique. Comme exemple, nous avons représenté F_c en fonction de V_{gs} où on atteint une valeur maximale de l'ordre de 60 GHz (Fig. 41e), ce qui est honorable pour une longueur de grille de 0,3 μm .

Il est également possible de représenter les évolutions de certaines quantités extrinsèques telles que le MSG, MAG et le $|H_{21}|^2$. Ainsi, sur la figure 42, nous avons représenté l'évolution de $|H_{21}|^2$ en fonction de la fréquence, la décroissance de ce gain a une pente de l'ordre de 20 dB par décade avec une fréquence de coupure du courant extrinsèque de 38 GHz.

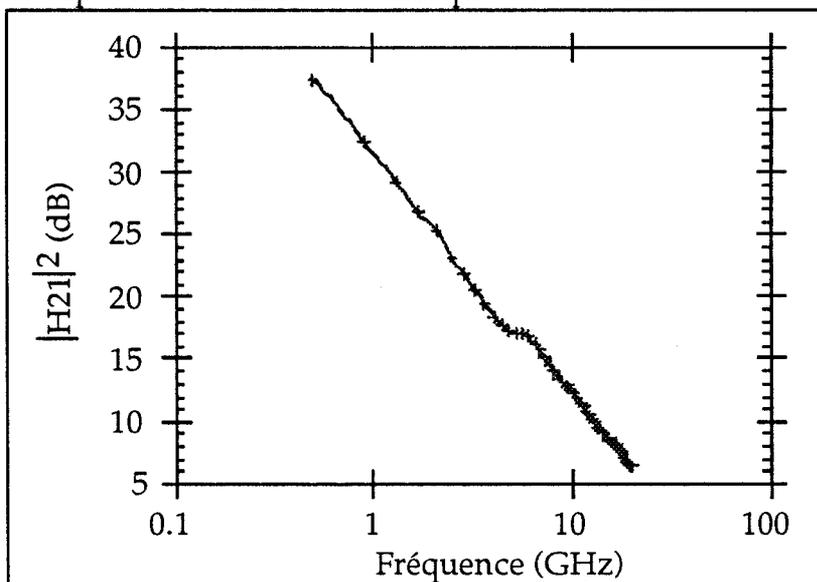


Figure 42 : Évolution de la fréquence de coupure du gain en courant extrinsèque du transistor 497 (0.3x2x50 μm^2)

- Le transistor 471

Ce transistor est composé d'une couche hybride comprenant deux puits (GaAs, InGaAs). Il comprend deux plans de dopage ($3 \cdot 10^{12}$ atm/cm² et $4 \cdot 10^{12}$ atm/cm² avant et arrière, respectivement).

L'intérêt d'une telle structure est sa flexibilité permettant de moduler plus ou moins les évolutions des différents éléments du schéma électrique équivalent en fonction de V_{gs} [34] ainsi que les différentes fréquences de coupure et gain.

Cette possibilité peut présenter des intérêts tant pour des applications non linéaires telles que le mélange ou la multiplication de fréquence, que dans le cas d'application de puissance nécessitant un fonctionnement linéaire du composant le plus longtemps possible en fonction du niveau de puissance injecté en entrée.

Le développement du composant étudié est de $2 \times 75 \mu\text{m}$, la longueur de grille est de $0,3 \mu\text{m}$. Les valeurs des éléments extrinsèques sont approximativement du même ordre de grandeur que le transistor précédemment décrit.

L'évolution de la transconductance intrinsèque en fonction de V_{gs} est caractéristique d'une structure double-puits où deux maximums de transconductance apparaissent liés à la commande des deux canaux (Fig. 43a). Ceci se retrouve également sur l'évolution des autres termes du schéma équivalent comme le g_d , C_{gs} et C_{gd} (Fig. 43 b,c,d). Comme pour le transistor 497, il est possible de tracer les différentes fréquences de coupure intrinsèque et extrinsèque. Pour exemple, la figure 43e représente F_c en fonction de la tension V_{gs} . Sur cette courbe, nous retrouvons les deux pics avec celui correspondant au puits InGaAs beaucoup plus marqué que le puits GaAs grâce à une meilleure dynamique dans le matériau bien que celui-ci se trouve plus éloigné du contact Schottky. Cette fréquence de coupure est insuffisante pour espérer utiliser ce composant dans la bande de fréquence millimétrique.

IV.2 - Caractérisation Spécifique

Dans la première partie de ce chapitre, ont été présentées des caractérisations statiques de comportement au claquage, d'abord standard puis spécifiques pour répondre à nos préoccupations de fonctionnement en puissance. Nous avons procédé d'une manière analogue pour la caractérisation hyperfréquence.

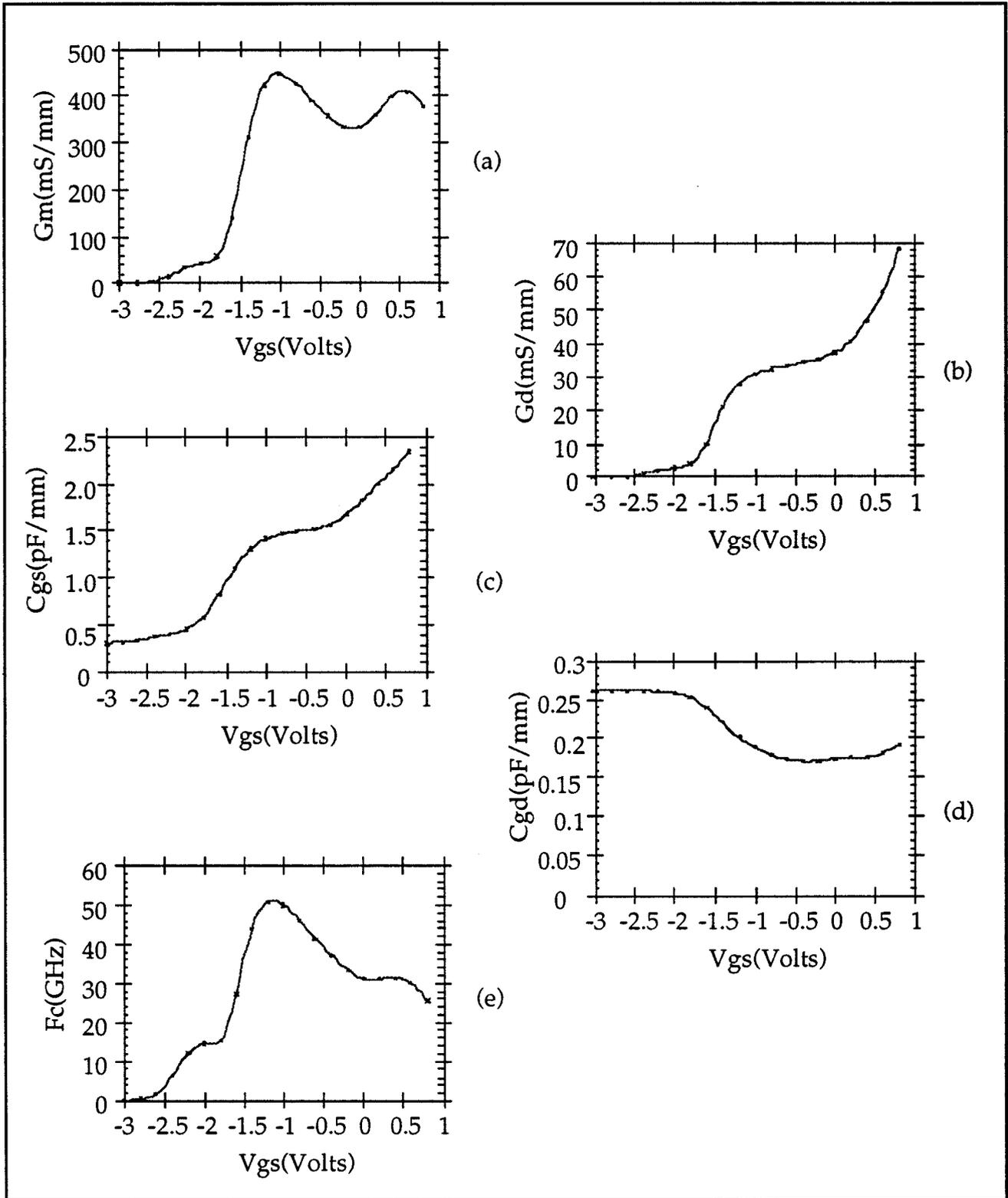


Figure 43 : Évolutions des éléments du schéma équivalent intrinsèques
du transistor 471 ($0.3 \times 2 \times 75 \mu\text{m}^2$)

Pour tous les composants étudiés, nous avons déterminé un schéma équivalent standard, tel celui présenté dans le paragraphe précédent, mais pour les composants les plus intéressants des mesures supplémentaires ont été effectuées.

Dans la partie caractérisation statique, nous avons montré l'importance d'avoir une tension drain source élevée pour polariser le composant à des tensions V_{ds} élevées afin d'envisager des niveaux de puissance importants. Encore faut-il s'assurer que les composants conservent leurs performances hyperfréquences pour ces tensions. Pour cela, nous avons effectué des caractérisations, non seulement en fonction de V_{gs} , mais aussi en fonction de V_{ds} .

D'autre part, un point important pour l'amplification de puissance en bande millimétrique est l'augmentation de la puissance vraie délivrée par le transistor. Chaque fois que cela était permis par la disponibilité des composants, des études comportementales en fonctionnement hyperfréquence ont été réalisées en fonction du développement total de grille.

IV.2.1 - Les transistors étudiés

Assez peu de composants ont été soumis à ces mesures spécifique. En effet, il est nécessaire que ces composants aient une tension de claquage à canal ouvert et fermé suffisante pour que l'excursion dans le réseau I-V n'entraîne pas l'apparition prématurée de courant de grille. De plus, le comportement hyperfréquence déduit des premières mesures doit indiquer de bonnes potentialités pour le fonctionnement en bande Ka.

Un autre critère a dû être retenu, loin des considérations technologiques évoquées ci-dessus. Il s'agit des charges contractuelles de l'équipe puissance qui ont absorbé une part importante de notre investissement dans ces mesures et leur interprétation.

Pour ne pas surcharger la présentation, seuls les résultats les plus significatifs seront développés dans l'une et l'autre des études.

IV.2.2 - Étude en fonction du développement

L'obtention de puissance importante passe nécessairement par l'association du plus grand nombre possible de cellules élémentaires, la cellule élémentaire étant définie par un seul doigt de grille.

Pour cette étude, nous présentons des composants correspondant à une topologie en peigne, de longueur de grille $0,25 \mu\text{m}$, sur couche pseudomorphique à 1 plan de dopage. Le nombre de cellules élémentaires mises en parallèle est de deux, quatre, six ou huit avec une largeur unitaire de grille de $30, 50, 75$ ou $100 \mu\text{m}$ quelque soit le nombre de cellules. Nous disposons donc de 16 topologies différentes de transistors réalisés sur la même couche. Tous les composants sont pourvus de deux via holes aux extrémités du pont de source. Celui-ci est simple pour les développements unitaires de grille de 30 et $50 \mu\text{m}$, et double pour les composants de 75 et $100 \mu\text{m}$. La figure 44 présente quelques topologies de ces composants (nommés TOUTATIS 0,25).

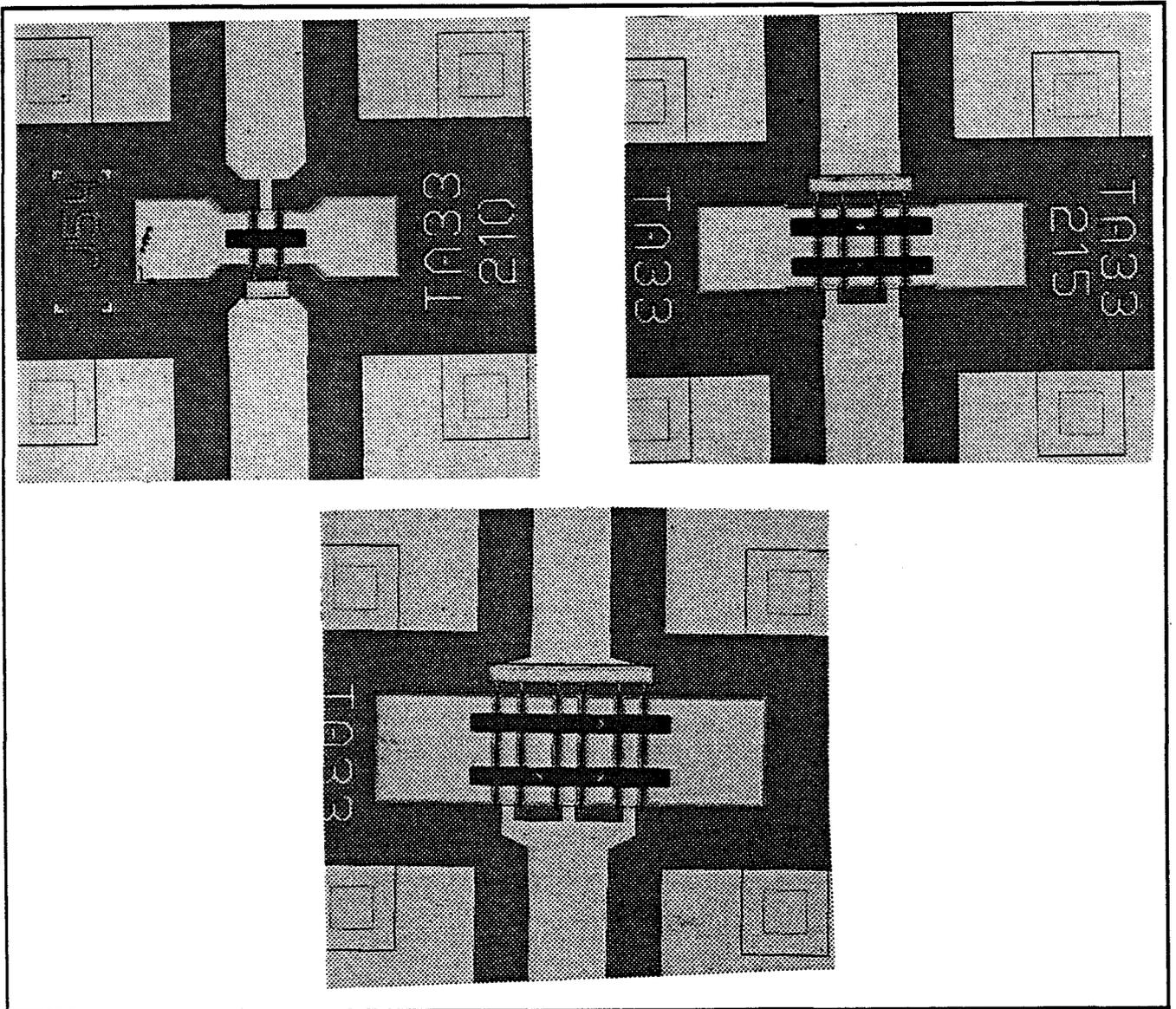


Figure 44 : Photographies de quelques topologies pour l'étude en fonction du développement

À partir d'un éventail aussi vaste de composants réalisés sur une même plaquette, notre but est de connaître l'évolution comparée des éléments du schéma intrinsèque et des éléments d'accès en fonction du développement (loi d'échelle). Au cas où une dégradation serait constatée, il serait nécessaire d'en définir l'origine et les différentes solutions envisageables.

Pour chaque composant, nous avons repris un certain nombre de mesures statiques (caractéristique I-V, résistances d'accès, diode en direct). Nous avons ensuite mesuré les paramètres S_{ij} afin de déterminer quelques paramètres extrinsèques du composant (tel que MAG, MSG, H_{21}) et les éléments équivalents du schéma électrique extrinsèque et intrinsèque, en prenant soin de mesurer deux composants de chaque développement pour contrôler la reproductibilité des mesures.

IV.2.2.1 - Caractérisation statique

Un retour sur les mesures statiques s'impose pour être complet dans cette étude. Les principaux résultats sont reportés dans le tableau II. Il apparaît que la densité de courant drain I_{dss} en fonction du développement total de la grille ne présente qu'une fluctuation de 15% autour de la valeur moyenne de 300 mA/mm (Fig. 45). Cette variation est attribuée à la variation de la tension de pincement. Le recess de ces composants a été réalisé chimiquement et l'inhomogénéité d'une attaque sur une plaquette complète constitue l'un des principaux inconvénients de cette méthode.

Par contre, la bonne homogénéité du contact Schottky se traduit par un coefficient d'idéalité presque constant quel que soit le développement considéré. Le produit $\eta \cdot V_B$ ne diffère au plus que de 40meV par rapport à une moyenne de 1,23eV. De même, une bonne homogénéité de réalisation est observée sur les résistances d'accès $R_s + \frac{R_c}{2}$ et $R_d + \frac{R_c}{2}$ puisqu'on obtient une loi d'échelle parfaite.

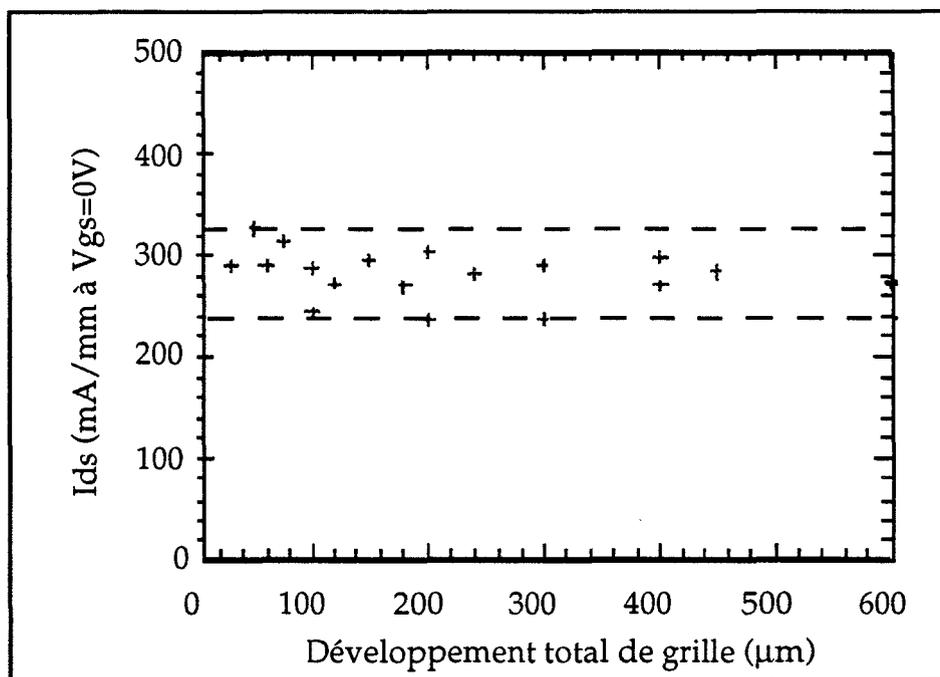


Figure 45 : Évolutions des différentes densités de courant en fonction du développement total de grille pour une même plaquette transistors TOUTATIS 0.25 μm

Dévelop. (μm)	η	V _b (V)	η*V _b (eV)	R _s +R _c /2 (Ω)	R _d + R _c /2 (Ω)	I _{ds} (mA) (V _{gs} : 0V)
1*30	1,56	0,78	1,23	13,5	14,28	8,7
2*30	1,77	0,72	1,27	7,4	7,6	17,4
4*30	1,67	0,73	1,22	3,45	4	32,7
6*30	1,54	0,79	1,21	2,37	2,8	48,4
8*30	1,56	0,77	1,2	1,7	2,32	67,9
1*50	1,55	0,78	1,2	7,5	8,83	16,3
2*50	1,54	0,775	1,19	4,3	4,8	28,6
4*50	1,54	0,78	1,2	2,1	2,66	46,2
6*50	1,53	0,77	1,18	1,3	1,95	70,2
8*50	1,53	0,8	1,21	1,1	1,59	108,3
1*75	1,55	0,77	1,19	5	6,1	23,5
2*75	1,53	0,77	1,18	2,56	3,3	44,2
4*75	1,6	0,74	1,23	1,4	1,9	86,7
6*75	1,56	0,77	1,21	0,89	1,46	127,5
8*75	1,7	0,7	1,23	0,77	1,24	165
1*100	1,53	0,77	1,18	4,35	4,55	24,3
2*100	1,64	0,73	1,21	1,87	2,63	60,7
4*100	1,74	0,72	1,25	1,0	1,6	119,1
6*100	1,74	0,7	1,25	0,7	1,24	162,4

Tableau II : Présentation des composants pour l'étude en fonction du développement total de grille

IV.2.2.2 - Détermination des éléments extrinsèques

* Les résistances d'accès

L'extraction des résistances de source et de drain n'a pas posé de problème particulier et nous obtenons une parfaite loi d'échelle pour l'une comme pour l'autre des résistances (Fig. 46a et b).

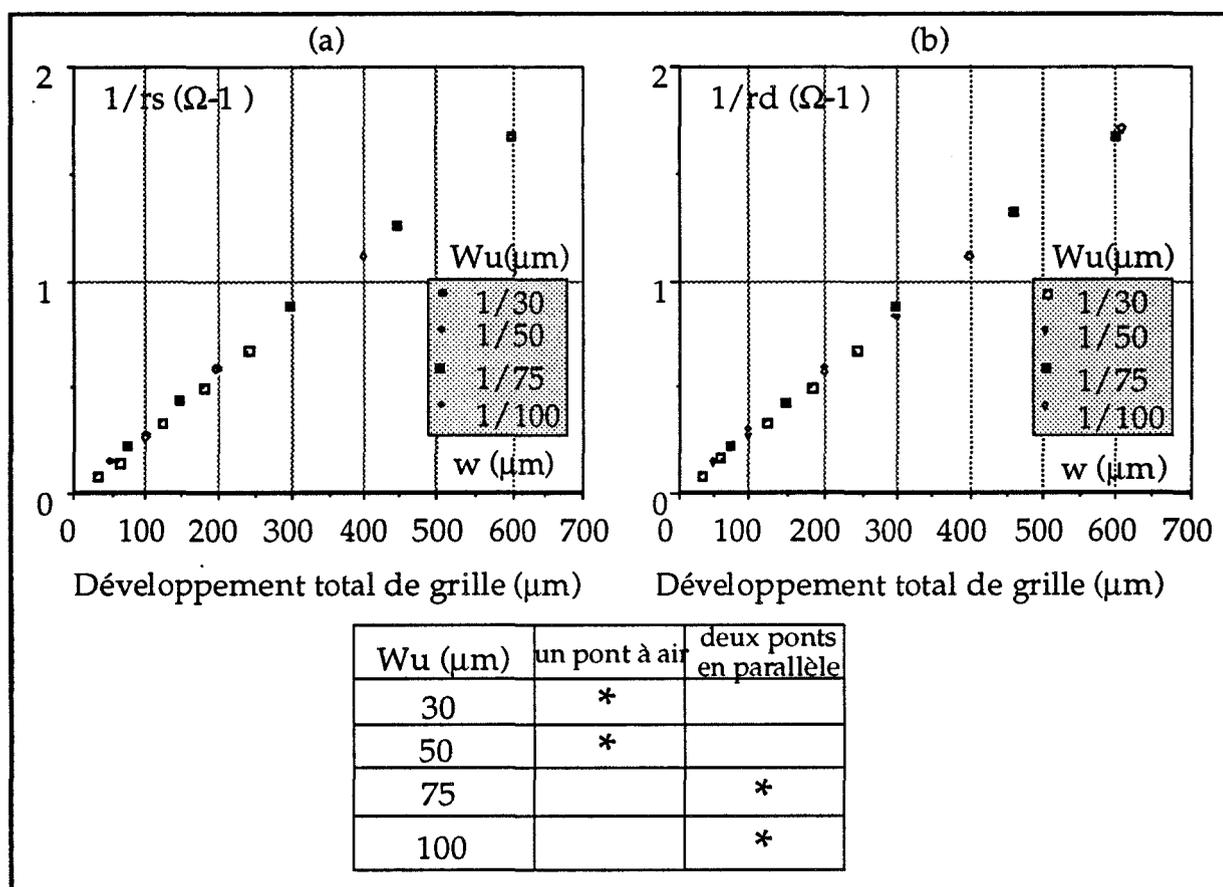


Figure 46 : Évolutions des résistances d'accès drain et source en fonction du développement total de grille transistors TOUTATIS 0.25 μm

Par contre, pour les résistances de grille, nous avons été confrontés à des comportements différents. Pour une largeur unitaire de grille donnée, la loi d'échelle est respectée (Fig. 47) mais, pour un nombre identique de doigts, la résistance de grille diminue lorsqu'on augmente la largeur unitaire (Fig. 48). L'explication probable vient de la forte résistivité de la grille (à cause des très faibles longueurs), donc une équi-répartition du potentiel non parfaite sur toute la largeur de la grille. Des mesures complémentaires faites sur des composants à longueur de grille encore plus faible (0,15 μm) permettent de

confirmer cette hypothèse en accentuant encore ce phénomène. On passe en effet d'une résistance de 208 Ω/mm à 135 Ω/mm pour des développements de $2 \times 50 \mu\text{m}$ et $2 \times 75 \mu\text{m}$ respectivement.

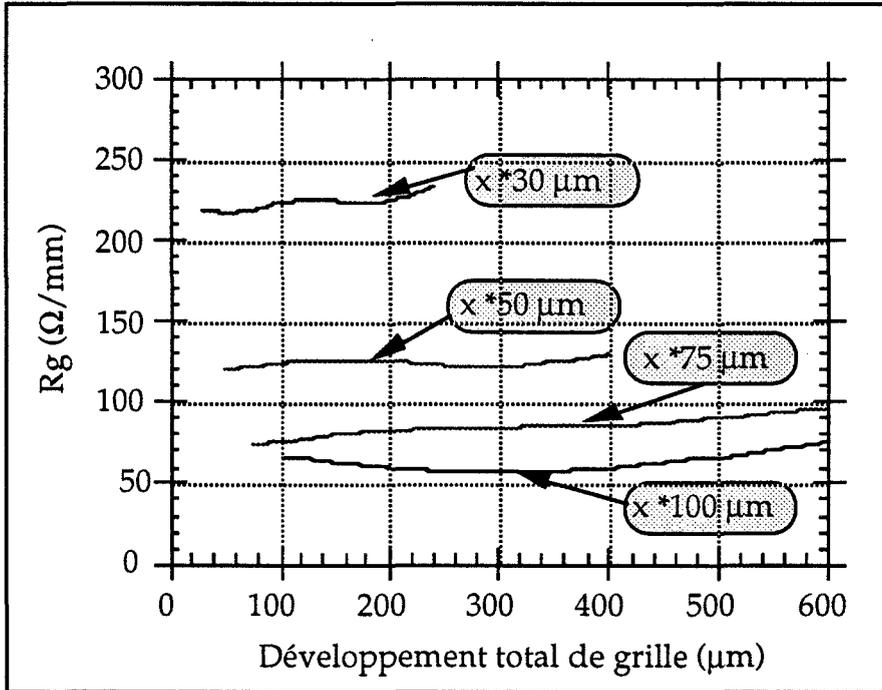


Figure 47 : Évolutions des résistances de grille en fonction du nombre de doigts en parallèle pour des largeurs unitaires données transistors TOUTATIS $0.25 \mu\text{m}$

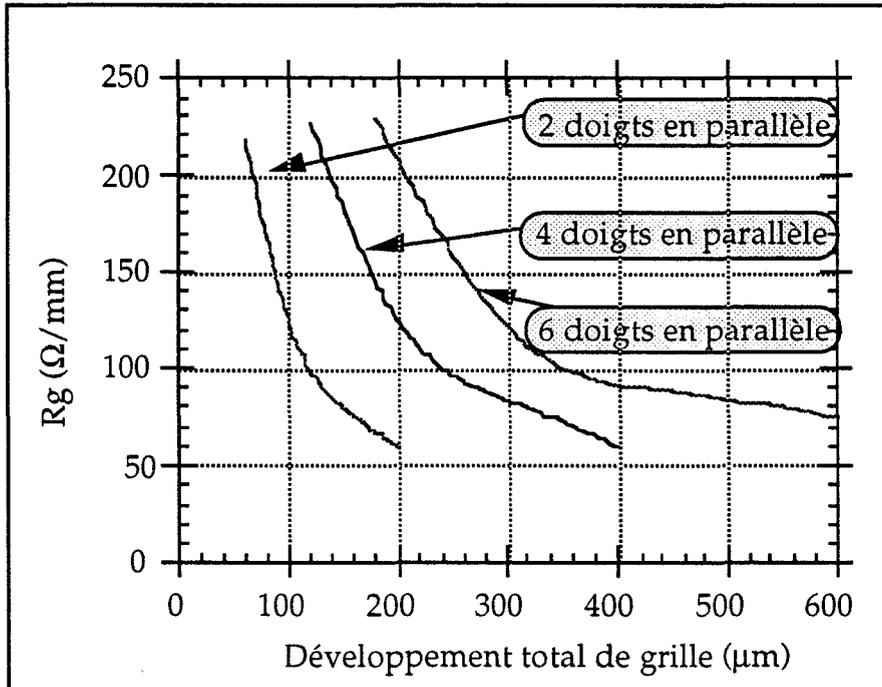


Figure 48 : Évolutions des résistances de grille en fonction des largeurs unitaires de doigts pour un nombre de doigts en parallèle donné transistors TOUTATIS $0.25 \mu\text{m}$

Une autre méthode consiste à déterminer la résistance R_g par une mesure statique sur un élément test, puis à en déduire la résistance hyperfréquence $R_{g\text{hyper}}$ par la relation classique :

$$R_{g\text{hyper}} = \frac{R_{g\text{statique}}}{3}$$

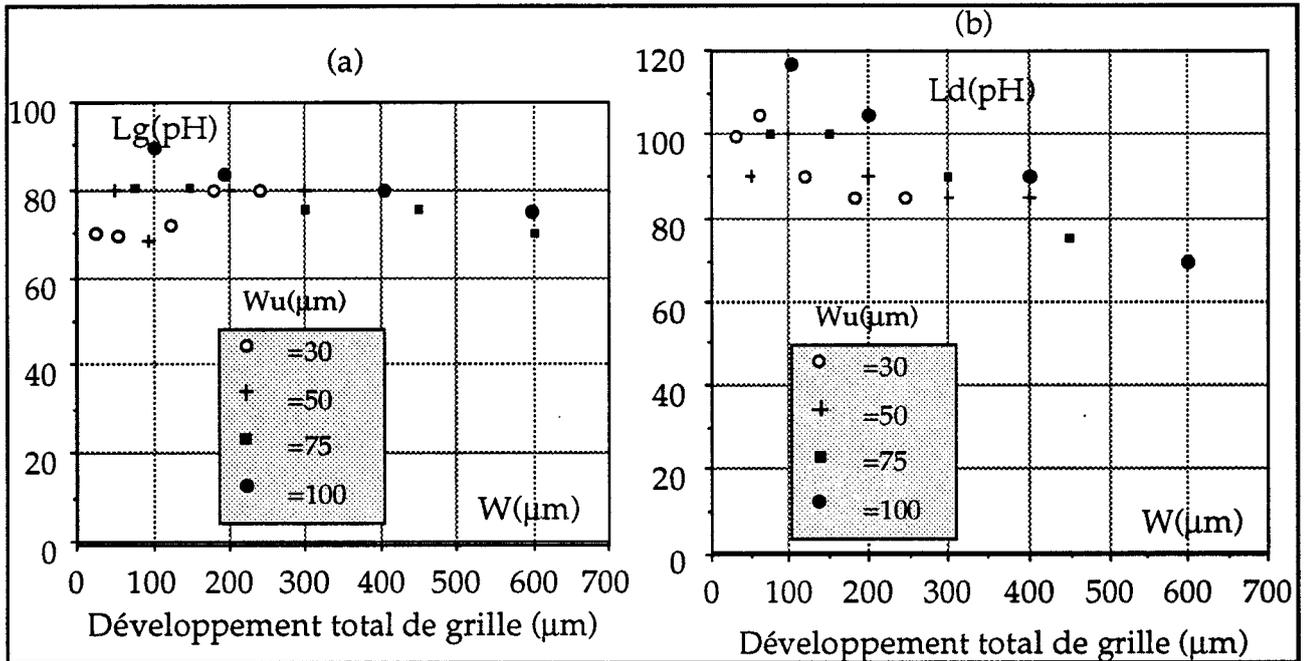
Les résultats obtenus chez Thomson TCS par cette méthode se sont avérés en bonnes concordances avec nos propres mesures dans le cas des largeurs unitaires faibles.

** Les selfs d'accès*

Pour déterminer les selfs d'accès, nous avons toujours pris la précaution de placer les pointes aux mêmes endroits sur les lignes d'accès, aux extrémités de celles-ci. La variation de la self sur une ligne est de l'ordre de 35 pF pour 100 μm . Pour l'inductance de grille L_g (Fig. 49a), nous constatons une valeur de self à peu près constante, de l'ordre de 80 pF, les écarts observés peuvent être attribués à la précision de mesure. Il s'agit là d'un résultat conforme à ce que l'on pouvait attendre : la self L_g dépend essentiellement des métallisations d'accès et il n'y a pratiquement pas de contribution de la zone active du composant.

Par contre, assez curieusement pour la self de drain L_d (Fig. 49b), une légère diminution est constatée lorsqu'on augmente le nombre de doigts en parallèle. Cette diminution peut s'expliquer par la mise en parallèle des selfs dues à la métallisation des contacts de drain dans la zone dite active du composant. On ne voit pas, toutefois, pourquoi le même effet n'existerait pas pour L_g . La valeur moyenne de L_d reste de l'ordre de 80 - 100 pF et rejoint ce qui a été trouvé pour L_g .

Les évolutions les plus significatives ont été obtenues pour la self de source L_s . Ce terme tient compte des métallisations de sources, des vias holes utilisés pour rendre la face arrière conductrice, mais surtout du pont à air nécessaire pour relier les plots de source entre eux. En fait, l'inductance est proportionnelle au nombre de doigts de grille et l'extrapolation des courbes (Fig. 50) indique une origine à environ 4 pF : la valeur de L_s est essentiellement fixée par la longueur du pont à air. Les valeurs obtenues pour les doigts de largeurs 75 et 100 μm sont plus faibles puisque deux ponts à air sont en parallèle sur le composant.



W_u (μm)	un pont à air	deux ponts en parallèle
30	*	
50	*	
75		*
100		*

Figure 49 : Évolutions des selfs d'accès drain et source en fonction du développement total de grille - transistors TOUTATIS 0.25 μm

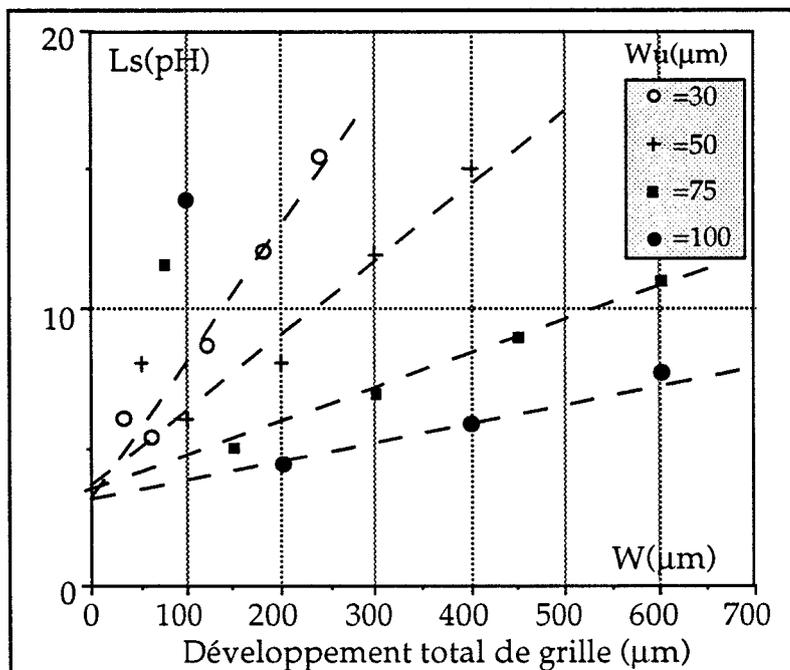


Figure 50 : Évolutions de l'inductance de source en fonction du développement total de grille - transistors TOUTATIS 0.25 μm

Bien que les valeurs obtenues pour L_s soient relativement faibles (< 20 pH), comparées aux valeurs de L_g et L_d , il est à noter que ce terme L_s intervient dans la contre réaction appliquée au composant et conditionne en partie le gain maximum disponible [35], cette contribution sera développée ultérieurement.

** Les capacités plots*

Lorsque le composant est polarisé en inverse, à $V_{ds} = 0V$, on fait apparaître uniquement les capacités de la structure à partir des paramètres admittances puisque les éléments selfiques sont négligeables jusqu'à quelques gigahertz. La topologie (Fig. 51) comporte les capacités suivantes :

- C_{pg} qui représente la capacité due à la métallisation du plot d'accès à la grille,
- C_{pd} qui représente la capacité due à la métallisation du plot d'accès au drain,
- $C'_{1(w)}$ qui est la somme de trois termes :
 - $C_{gsex(w)}$ la capacité grille source électrostatique liée aux électrodes correspondantes et situées hors du semiconducteur,
 - $C_{bs(w)}$ la capacité d'extension (de bord) côté source, à l'intérieur du semiconducteur,
 - $C_{gpont(w)}$ la capacité électrostatique entre l'électrode de grille et le pont de source,
- $C'_{3(w)}$ qui est la somme de trois termes :
 - $C_{ds\ int(w)}$ la capacité drain source résiduelle à l'intérieur du semiconducteur,
 - $C_{ds\ ext(w)}$ la capacité drain source électrostatique liée aux électrodes correspondantes et situées hors du semiconducteur,
 - $C_{d\ pont(w)}$ la capacité électrostatique entre l'électrode de drain et le pont de source,
- $C_{gd\ ext(w)}$ la capacité grille drain électrostatique liée aux électrodes correspondantes et situées à l'extérieur du semiconducteur,
- $C_{bd(w)}$ la capacité d'extension (de bord) côté drain, située dans le semiconducteur.

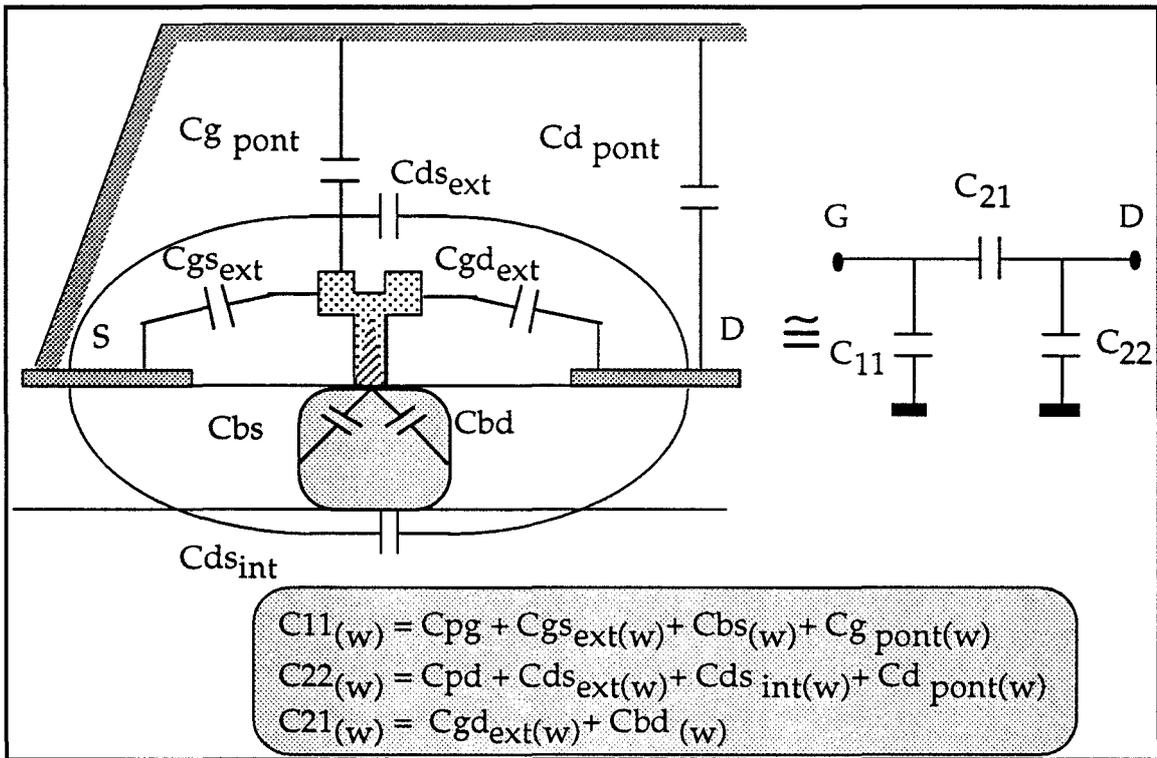


Figure 51 : Représentation schématique localisée des différentes capacités de la structure lorsque le transistor est polarisé au pincement

À partir des paramètres admittance, il est possible d'extraire les capacités C_{11}, C_{12}, C_{21} du circuit équivalent en Π globalisant l'ensemble de ces capacités, en fonction du développement, avec :

$C_{11}(w)$ qui est la somme de deux termes : $C_{pg} + C'_{1(w)}$

$C_{21}(w)$ la somme de deux termes : $C_{bd(w)} + C_{gd_ext(w)}$

$C_{22}(w)$ la somme de deux termes : $C_{pd} + C'_{3(w)}$

où des termes dépendent du développement et d'autres sont constants.

Des lois presque parfaitement linéaires sont obtenues lorsqu'on reporte les évolutions de ces trois quantités (C_{11}, C_{21}, C_{22}) en fonction du développement total (W) (Fig. 52a, b, c). Lorsqu'on extrapole ces droites à l'origine ($W = 0 \mu\text{m}$), il est possible de déterminer les termes constants quel que soit le développement.

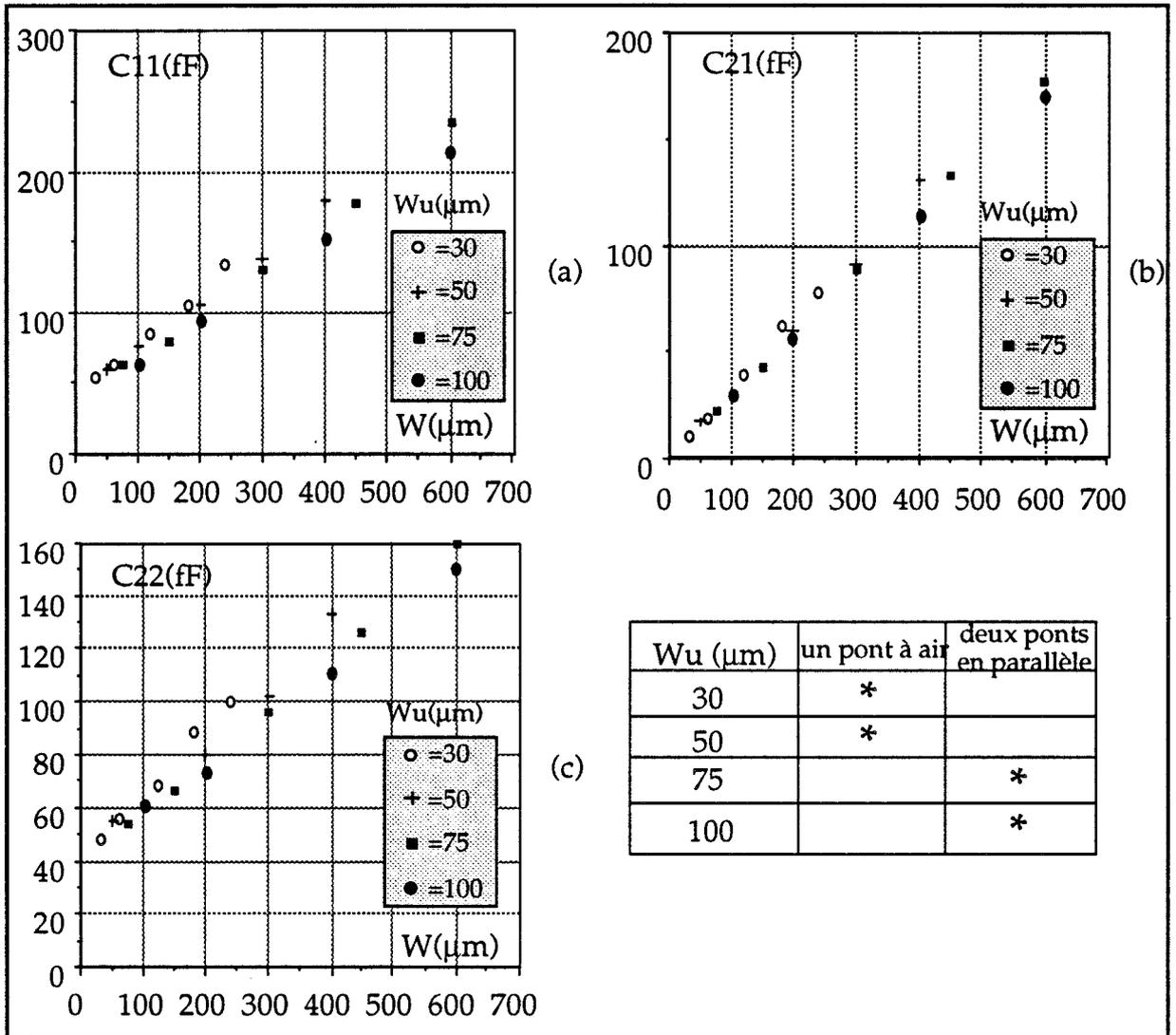


Figure 52 : Évolutions des capacités C11 (a) C21 (b) et C22 (c) en fonction du développement total de grille transistors TOUTATIS 0.25 μm

La capacité C_{pg} est obtenue à l'origine de la courbe C_{11} et la capacité C_{pd} à partir de l'origine de C_{22} . Nous constatons également que la droite C_{21} passe parfaitement à l'origine, ce qui est normal puisque cette quantité ne contient aucun élément indépendant du développement total. Les quantités obtenues pour C_{pg} et C_{pd} liées aux zones d'accès métalliques de la grille et du drain ont une valeur quasiment identique de 45 fF.

En ce qui concerne les valeurs des capacités engendrées par les ponts de source ($C_{g \text{ pont}(w)}$ et $C_{d \text{ pont}(w)}$) sur les quantités C_{11} et C_{22} , celles-ci peuvent être négligées. En effet, la technologie utilisée par la société Thomson permet de réaliser des ponts à air présentant une hauteur importante du tablier de source

par rapport à la grille ou au contact ohmique de drain (de l'ordre de 6 μm). Ceci permet de réduire considérablement ces capacités qui sont évaluées par calcul à 0,6 fF pour un pont passant au-dessus d'un plot de drain. Pour la grille, ces quantités sont beaucoup plus faibles vu les surfaces en regard. Ces deux valeurs de capacités comparées aux valeurs mises en jeu dans $C_{11(w)}$ et $C_{22(w)}$ peuvent être négligées.

Si on compare les pentes des droites des capacités $C_{11(w)}$ et $C_{21(w)}$ en fonction du développement, nous obtenons une égalité, ce qui nous permet d'écrire $C_{gs\ ext(w)} + C_{bs(w)} = C_{gd\ ext(w)} + C_{bd(w)}$. Cette somme est classiquement appelée C_b pour ces transistors. Il est donc possible pour ces composants, de faire l'approximation présentée dans le paragraphe IV.1.2.

Ce résultat était prévisible pour deux raisons :

- Premièrement, nous avons vérifié que la grille était centrée dans son recess grâce à la caractérisation spécifique statique, ce qui permet de laisser présager que $C_{bs(w)} = C_{bd(w)}$.

- Deuxièmement, une discussion avec les technologues de Thomson a confirmé que le chapeau de grille est bien centré sur le pied de grille. Ceci a été démontré à l'aide d'une photo réalisée au microscope électronique perpendiculairement à la largeur de celle-ci. Donc, on pouvait s'attendre également à ce que les capacités électrostatiques soient identiques ($C_{gs\ ext(w)} = C_{gd\ ext(w)}$). Toutes ces mesures confirment la concordance des pentes de C_{11} et C_{21} en fonction du développement total de grille.

Afin de déterminer la proportion de la capacité $C_{gs\ ext(w)}$ par rapport à $C_{bs(w)}$ ou encore de $C_{ds\ ext(w)}$ par rapport à $C_{d\ int(w)}$ et $C_{gd\ ext(w)}$ par rapport à $C_{bd(w)}$, il serait nécessaire de réaliser un composant sans zone active afin d'annuler une partie des capacités ($C_{bs(w)} = C_{bd(w)} = C_{d\ int(w)} = 0$), ce qui est actuellement en étude au laboratoire [35].

Pour montrer l'intérêt de déterminer précisément les différentes capacités, nous avons comparé pour les transistors étudiés ci-dessus, les capacités plots déterminées pour un développement 8x50 μm par la méthode standard ($C_{pd} = 130$ fF et $C_{pg} = 55$ fF) par rapport à celles obtenues avec l'étude en fonction du développement ($C_{pd} = C_{pg} = 45$ fF). Ceci va avoir comme effet direct de diminuer les capacités C_{gs} et C_{ds} , ces erreurs seront d'autant plus importantes que la longueur de grille sera faible. Il est donc très difficile de déterminer les capacités plots précisément sans réaliser :

- soit une étude des lois d'échelle,

- soit des éléments tests (transistor sans grille, sans zone active,...).

De cette étude globale sur les éléments extrinsèques, on peut en conclure que :

Plus on désire monter en fréquence, plus le dimensionnement des composants diminue, essentiellement concernant la zone active. Ce qui entraîne donc une forte diminution de la valeur des éléments intrinsèques. De ce fait, il faut une grande précision pour déterminer les éléments extrinsèques, sinon cela se répercute de façon non négligeable sur les valeurs intrinsèques et affecte ainsi la validité du schéma électrique équivalent.

IV.2.2.3 - Détermination des éléments intrinsèques

Lorsque la détermination des éléments extrinsèques a été effectuée précisément, il n'y a pas de difficulté par rapport à la méthode décrite au paragraphe IV.1.2 pour évaluer les éléments intrinsèques. On peut en trouver un exemple concernant le composant TOUTATIS 0,25 μm (Fig.53a à 53d). Le point de polarisation est choisi à $V_{ds} = 2\text{V}$ et $V_{gs} = 0\text{V}$, valeur qui donne le maximum de la transconductance g_m . Tous ces éléments suivent une loi linéaire remarquable en fonction du développement de grille et quelle que soit la largeur unitaire d'un doigt de grille.

Un dernier exemple justifiant parfaitement l'intérêt de déterminer précisément les éléments extrinsèques est de présenter l'évolution des capacités intrinsèques C_{gs} et C_{gd} (TOUTATIS 2x50 μm) et ceci pour deux longueurs de grille 0,25 μm et 0,15 μm (Fig. 54).

Comme nous pouvons le constater : plus L_g diminue et plus l'évolution des capacités de canal pincé à canal ouvert se restreint. Ainsi, il est nécessaire d'obtenir une détermination très précise des capacités extrinsèques sinon les erreurs absolues sur ces valeurs sont rapidement plus élevées que les variations totales de celles-ci en fonction de V_{gs} .

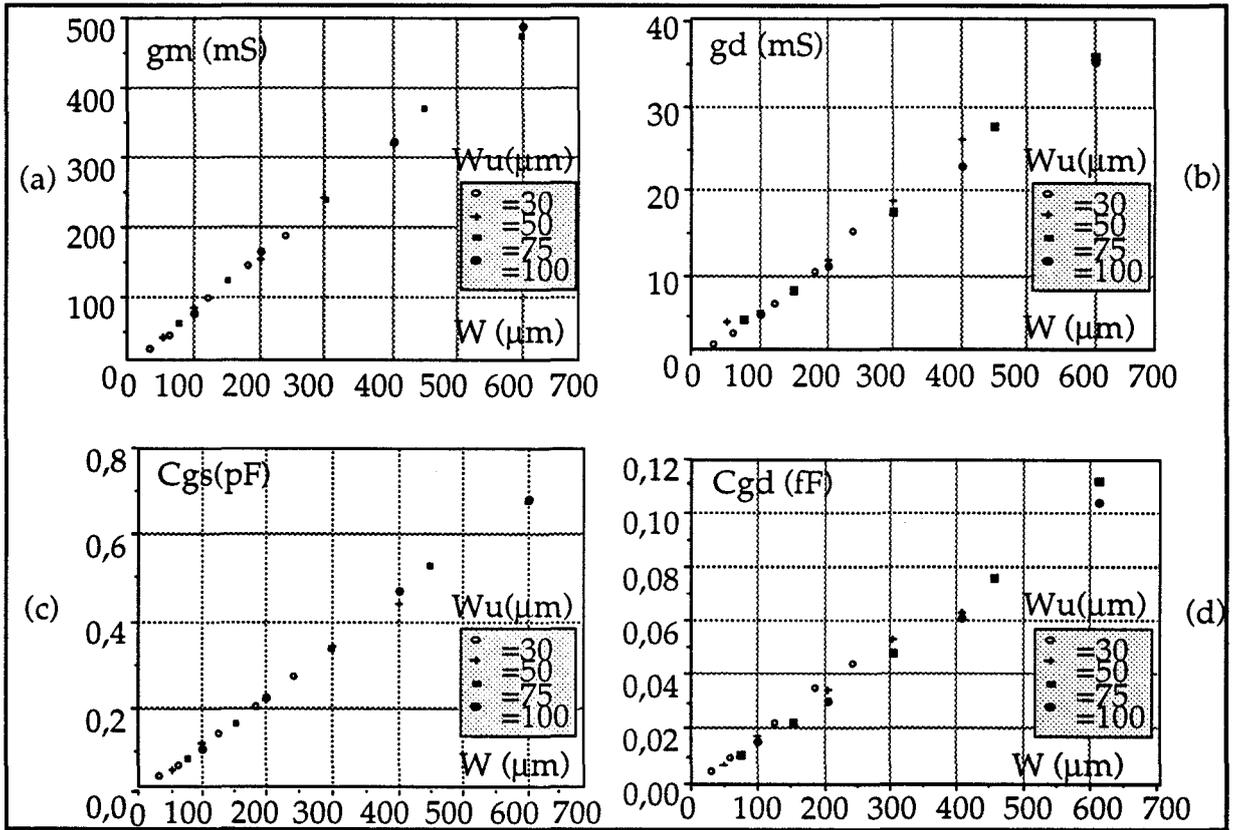


Figure 53 : Évolutions des principaux éléments intrinsèques du schéma électrique équivalent en fonction du développement total de grille transistors TOUTATIS $0.25 \mu\text{m}$

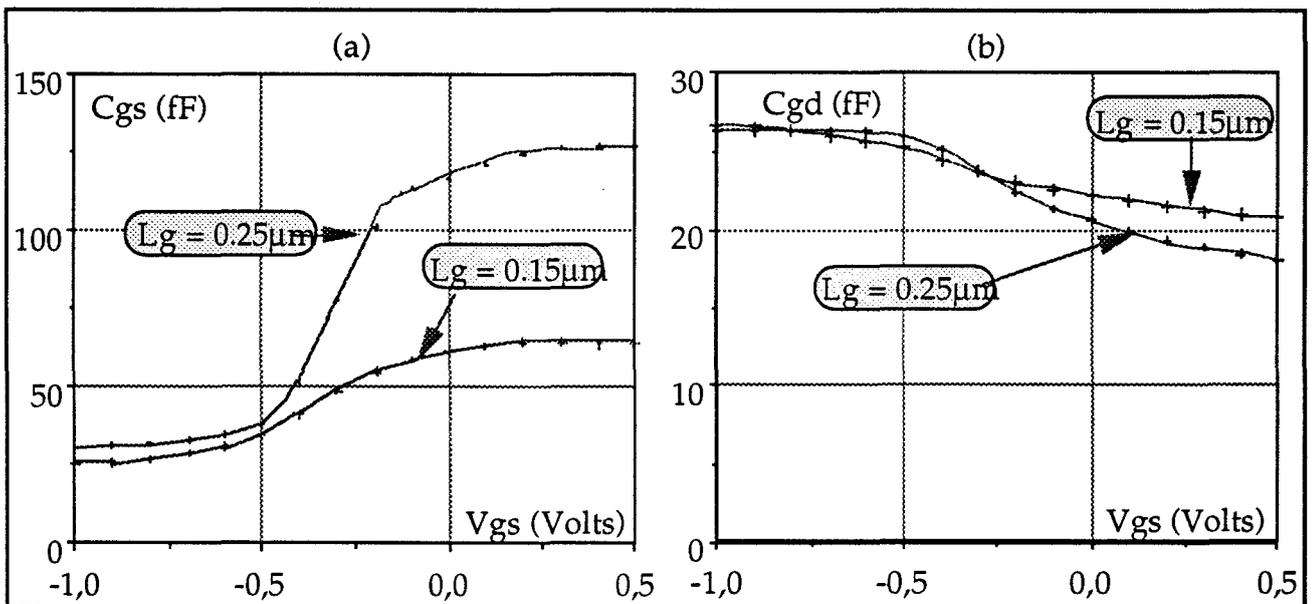


Figure 54 : Évolutions des capacités C_{gs} (a) et C_{gd} (b) à $V_{ds} = 2V$ pour deux longueurs de grille avec un développement de $2 \times 50 \mu\text{m}$ transistors TOUTATIS $0.25 \mu\text{m}$ et $0.15 \mu\text{m}$

IV.2.2.4 - Évolution des fréquences de coupure

Pour terminer cette étude, nous avons calculé certaines fréquences de coupure pour tous les transistors car elles permettent de traduire un comportement global. En effet, ces expressions reflètent le comportement de plusieurs éléments du schéma électrique équivalent.

Ainsi, nous avons d'abord représenté la fréquence de coupure du gain en courant intrinsèque F_c en fonction du développement (Fig. 55). Aucune dégradation n'est observée, ce qui est conforme à la loi d'échelle que l'on vient de présenter. Puis nous avons représenté la fréquence de coupure du gain maximum disponible F_{MAG} en fonction du développement (Fig. 56). L'avantage de cette fréquence est qu'elle fait intervenir la plupart des éléments extrinsèques R_s , L_s et R_g .

Pour des applications en puissance, cette fréquence de coupure est certainement la plus significative. De cette évolution, nous pouvons faire plusieurs remarques :

* pour des largeurs unitaires de grille fixées, nous observons une décroissance linéaire de cette fréquence de coupure en fonction du développement que l'on attribue en grande partie à l'effet de la self de source dans l'expression de F_{MAG}

$$F_{MAG} = \frac{F_c}{2\sqrt{gd}} \frac{1}{\sqrt{(R_s+R_i+R_g) + \pi F_c L_s + \pi F_c \frac{C_{gd}}{gd} (R_s+2R_g+R_i+2\pi F_c L_s)}}$$

L_s est le seul terme qui ne suit pas une loi d'échelle conventionnelle.

* pour des faibles développements totaux de grille $< 100 \mu\text{m}$, il est préférable d'utiliser des largeurs de grille unitaires faibles ;

* mais, si les niveaux de puissance désirés nécessitent des développements importants (supérieurs à $100 \mu\text{m}$), il sera préférable, avec cette topologie, d'opter pour des développements unitaires de $75 \mu\text{m}$ (voir $100 \mu\text{m}$) pour ne pas trop allonger le développement total du pont à air qui est très pénalisant en fonctionnement hyperfréquence.

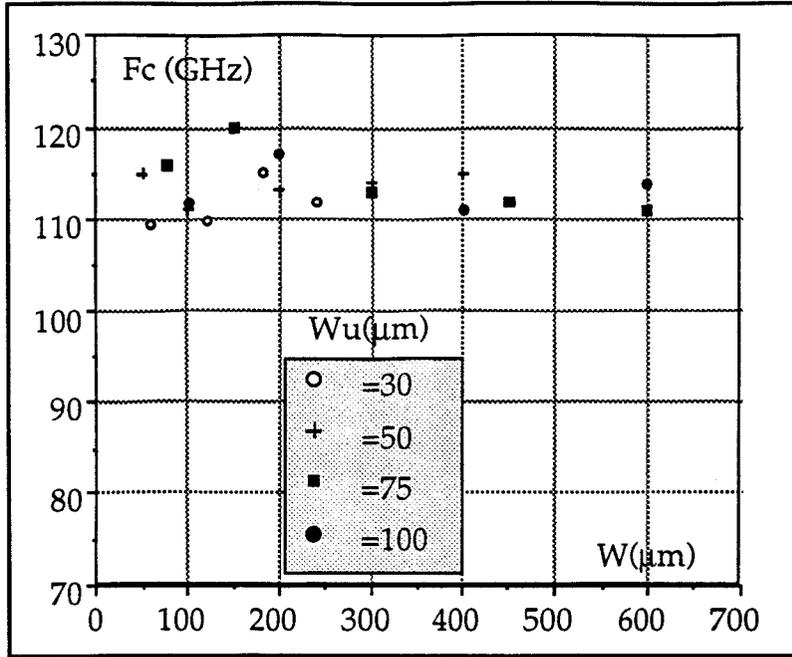


Figure 55 : Évolutions de la fréquence de coupure en courant intrinsèque en fonction du développement total de grille pour différentes largeurs unitaires transistors TOUTATIS $0.25 \mu\text{m}$

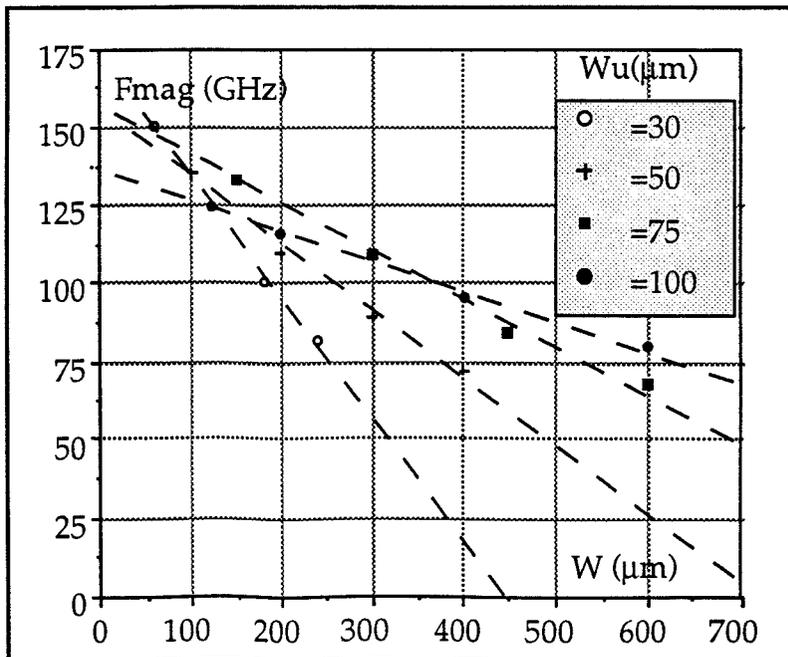


Figure 56 : Évolutions de la fréquence de coupure extrinsèque du gain maximum disponible en fonction du développement total de grille pour différentes largeurs unitaires - transistors TOUTATIS $0.25 \mu\text{m}$

Il faut cependant insister sur cette forte diminution du gain en puissance liée à l'effet du pont de source. Effectivement, par le biais d'une contre réaction interne, cette self se traduit à l'entrée du transistor par une résistance série équivalente additionnelle ayant pour expression :

$$R_{\text{equi}} = \frac{g_m L_s}{C_{gs}}$$

Celle-ci est à l'origine de la dissipation d'une partie de la puissance absorbée à l'entrée du transistor, ce qui se traduit par une dégradation du gain en puissance [35].

La diminution de cet effet passerait par l'utilisation de via holes sous chaque plot de source mais aux prix de grandes complications technologiques [35], ce qui ne semble pas être le chemin choisi par les industriels actuellement. Une solution intermédiaire serait d'intercaler un via hole entre quatre doigts de grille, soit par exemple, huit doigts de grille pour trois via holes.

IV.2.3 - Étude en fonction de la tension drain source

Dans la troisième partie de ce chapitre, nous avons montré l'importance de disposer d'une tension de polarisation drain source élevée pour une application en puissance. Mais classiquement les transistors ne sont mesurés en paramètres S_{ij} qu'à une seule tension de polarisation drain source. Dans cette partie, nous montrons l'importance de l'étude en fonction de V_{ds} pour expliquer le comportement en puissance. Deux transistors très différents sont présentés :

- l'un ayant un recess symétrique réalisé par une étape standard de recess de grille (chimique) GRINGO 0,15 μm ;
- l'autre étant le MESFET double recess présentant une forte dissymétrie de celui-ci. Pour cette étude, les éléments extrinsèques sont supposés constants.

* Composant GRINGO 0,15 μm

L'observation (Fig. 57a à 57d) de l'évolution en fonction de V_{gs} des principaux éléments du schéma équivalent (g_m , g_d , C_{gs} , C_{gd}) pour quatre tensions V_{ds} (1, 2, 3 et 4V) est particulièrement révélatrice. La valeur maximale de la transconductance chute légèrement (10 à 15 %) et on observe une translation des courbes vers les tensions négatives, signe d'un décalage de la tension de pincement. La conductance de sortie suit à peu près le même type d'évolution, exceptée la courbe $V_{ds} = 1\text{V}$ où on se trouve encore dans le coude

de la caractéristique I-V à canal ouvert. La diminution des valeurs de g_m ou g_d avec V_{ds} s'explique par un allongement de la longueur effective de grille. Le décalage de la tension de pincement est lié au fait que les électrons ont une énergie plus importante, et donc qu'une largeur de zone désertée dans le canal plus importante est nécessaire pour bloquer les électrons.

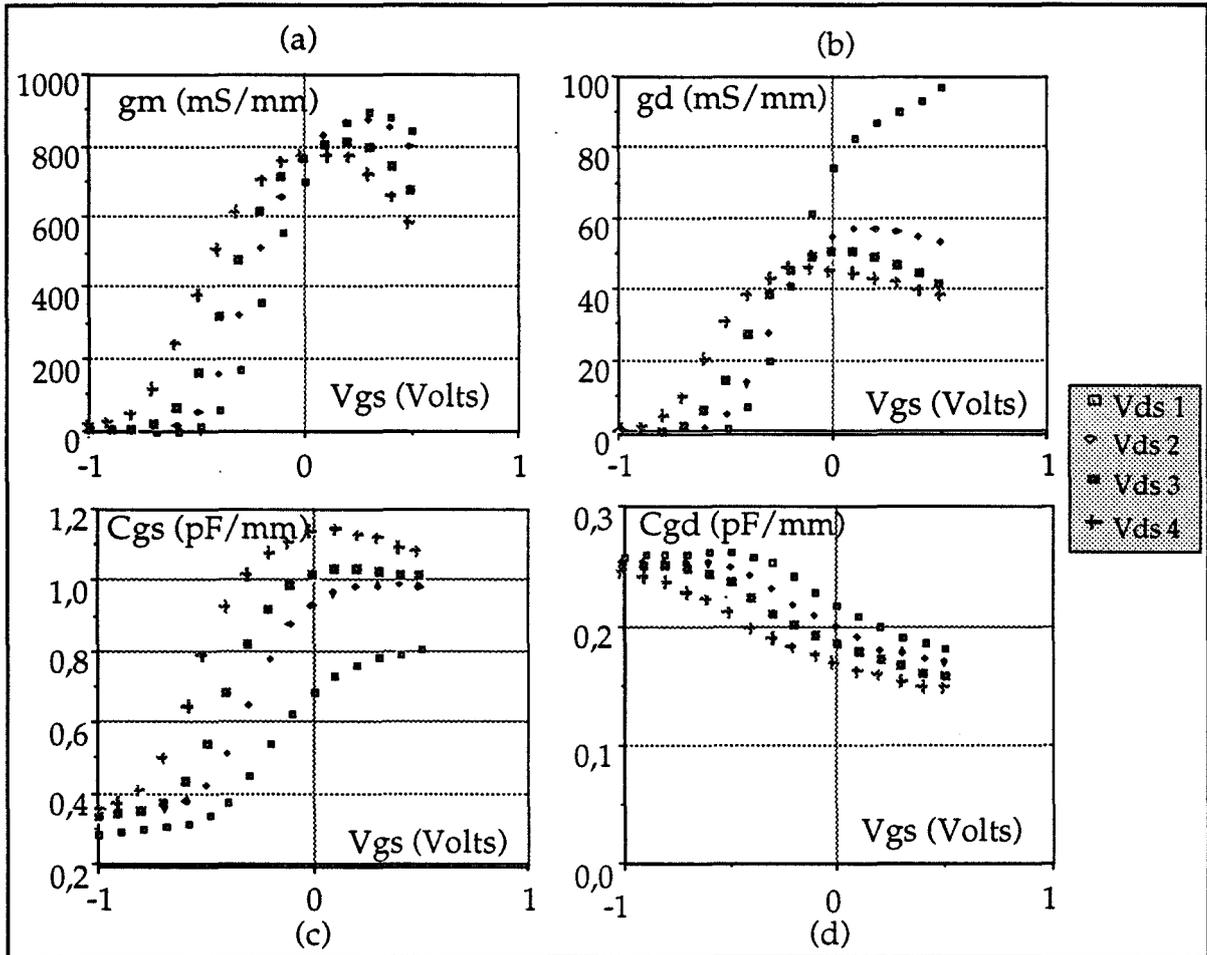


Figure 57 : Évolutions des principaux éléments intrinsèques du schéma électrique équivalent en fonction de la tension drain source transistor GRINGO $2 \times 50 \times 0.15 \mu\text{m}^2$

Dans certains cas, nous avons observé une rapide augmentation de la conductance g_d en fonction de V_{ds} . Cette évolution atypique s'explique par une qualité insuffisante de la couche tampon qui permet alors une forte injection des électrons dans cette couche à tension V_{ds} élevée.

Cette hypothèse sur la longueur effective de grille est confirmée par les évolutions des capacités grille source et grille drain où l'on constate une augmentation de la capacité grille source et une diminution de la capacité grille drain.

Après avoir étudié l'évolution des paramètres intrinsèques du composant, il est intéressant de connaître l'influence de V_{ds} sur le comportement hyperfréquence du composant. Pour cela, nous avons tracé l'évolution des fréquences de coupure du gain en courant intrinsèque F_C et du gain en puissance disponible maximum F_{MAG} .

Lorsqu'on trace l'évolution du maximum de F_C en fonction de V_{ds} (Fig. 58), nous observons une chute importante. Celle-ci est directement liée aux évolutions observées précédemment de g_m et C_{gs} et, physiquement peut être interprété par une forte augmentation du temps de transit des électrons de la source au drain [36].

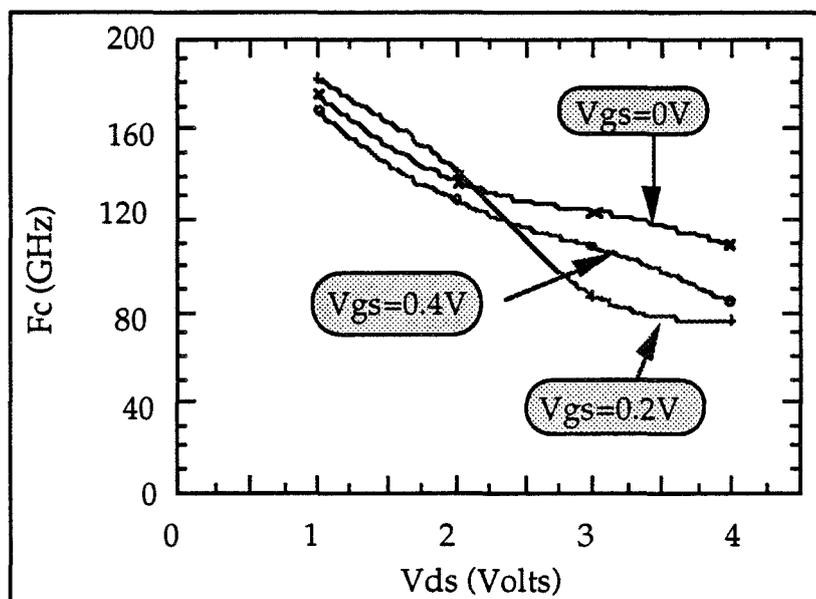


Figure 58 : Évolutions des fréquences de coupure en courant intrinsèque en fonction de la tension drain source transistor GRINGO $2 \times 50 \times 0.15 \mu m^2$

Nous avons également tracé l'évolution de F_{MAG} en fonction de V_{ds} (Fig. 59). On obtient une valeur quasi constante, sinon croissante, de cette fréquence de coupure. Ce résultat s'explique par les évolutions de g_d et C_{gd} en fonction de V_{ds} . En effet, les rapports $\frac{C_{gs}}{C_{gd}}$ et $\frac{g_m}{g_d}$ ont une influence importante sur cette fréquence F_{MAG} [37]. Lorsqu'on représente ces quantités en fonction de V_{ds} (Fig. 60), on constate une nette amélioration de ces rapports, largement suffisante pour compenser la forte décroissance de la fréquence de coupure du gain en courant intrinsèque.

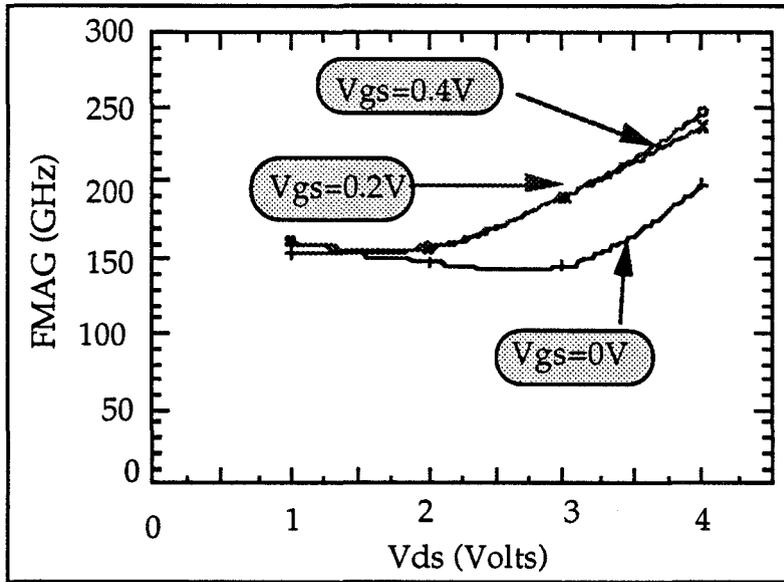


Figure 59 : Évolutions des fréquences de coupure du gain maximum disponible en fonction de la tension drain source transistor GRINGO $2 \times 50 \times 0.15 \mu\text{m}^2$

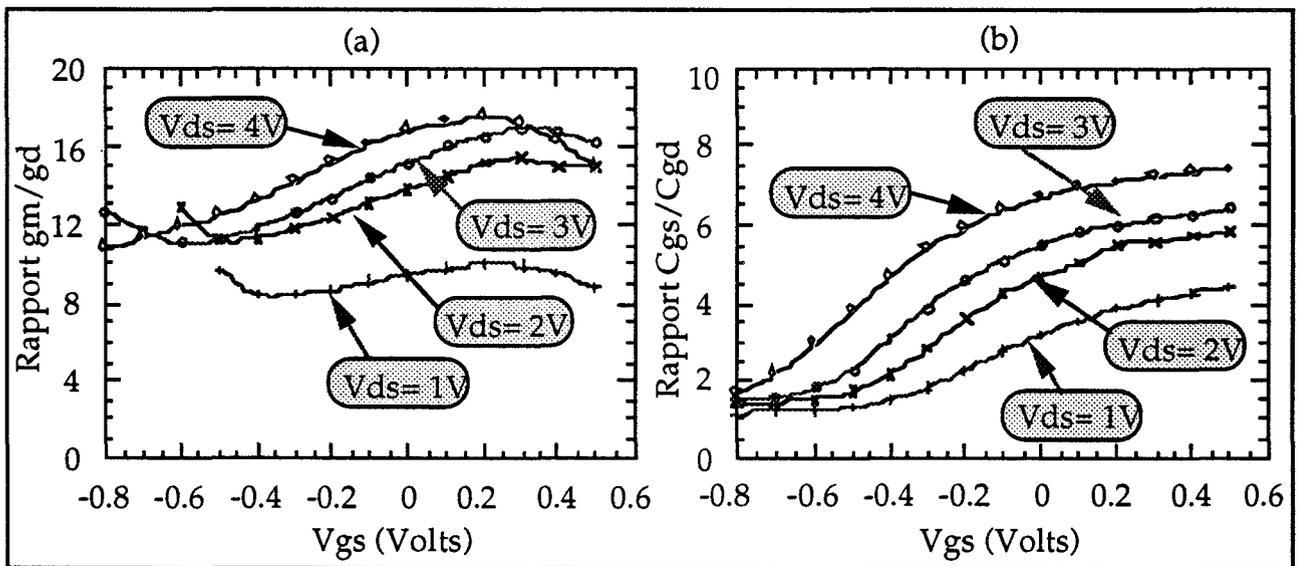


Figure 60 : Évolutions des rapports g_m/g_d (a) et C_{gs}/C_{gd} (b) en fonction de la tension drain source - transistor GRINGO $2 \times 50 \times 0.15 \mu\text{m}^2$

* *Le MESFET double recess*

Le second exemple choisi est le MESFET double recess bien qu'il ne soit pas destiné à fonctionner en bande Ka, les polarisations très élevées auxquelles il peut être soumis permettent d'extrapoler l'étude précédente. Nous présentons uniquement les évolutions de F_C et du gain maximum disponible (à 14 GHz). Les éléments intrinsèques présentent les mêmes sens d'évolution que précédemment. La décroissance de F_C en fonction de V_{ds} est très fortement prononcée puisqu'on passe de 53 GHz à 15 GHz pour des tensions V_{ds} de 3 et 17V (Fig. 61). Par contre, dans ce cas encore, le gain maximum disponible ne subit pas de décroissance significative en fonction de la tension drain source (Fig. 62). La raison en est l'amélioration des deux rapports présentés précédemment. Ces évolutions sont résumées dans le tableau ci-dessous.

V_{ds}	$\frac{g_m}{g_d}$	$\frac{C_{gs}}{C_{gd}}$
3V	7,5	8,6
17V	21,9	38,9

La conclusion qui ressort d'une telle étude est qu'elle permet de déterminer les performances hyperfréquence sur toute la partie du réseau de caractéristique $I(V)$ qui sera balayé lors du fonctionnement en puissance. Elle complète les investigations réalisées préalablement lors des caractérisations statiques spécifiques.

Ce qu'il faut retenir également de cette étude est que les composants que nous avons étudiés ne présentent pas de dégradation du comportement hyperfréquence en fonction de la tension drain source. La fréquence de coupure du gain en courant intrinsèque n'est pas la quantité qu'il faut relever lorsqu'on réalise une étude en fonction de V_{ds} pour un comportement en puissance, mais plutôt la fréquence de coupure du gain en puissance disponible maximum, comme cela sera confirmé dans le troisième chapitre.

Il convient cependant d'observer que toutes ces mesures sont faites en régime hyperfréquence petit signal pour une polarisation continue donnée. Les effets thermiques qui interviennent dans ces mesures sont donc exclusivement dus à la polarisation. En régime hyperfréquence grand signal, la dissipation du transistor dépend aussi du niveau de puissance fourni à la charge en sortie. Par conséquent, les caractérisations présentées ci-dessus peuvent ne pas être tout à fait représentatives. Elles constituent, néanmoins une bonne base d'évaluation.

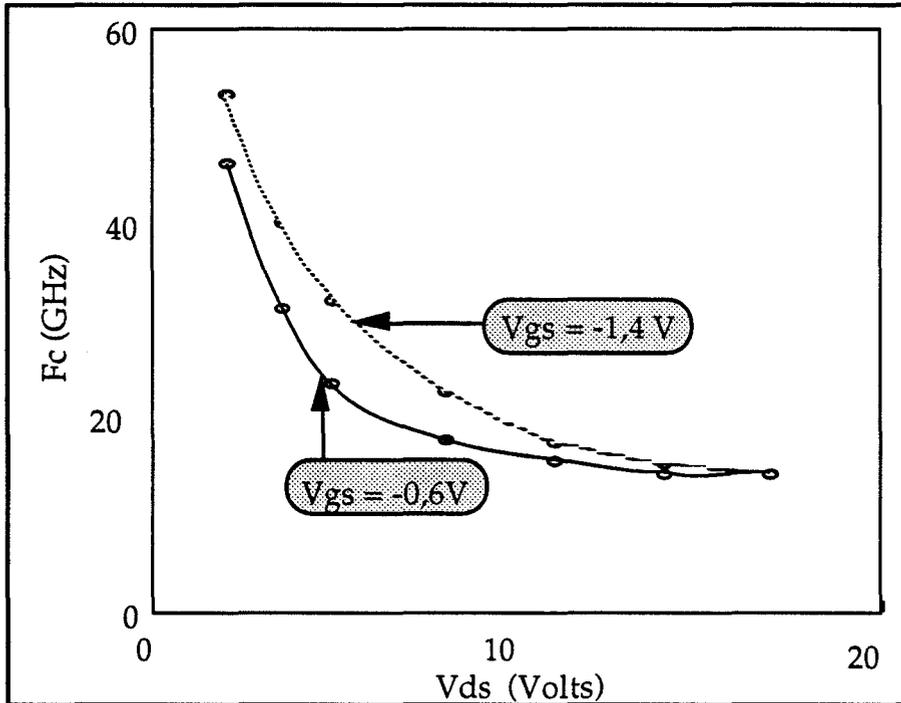


Figure 61 : Évolutions de la fréquence de coupure intrinsèque en courant en fonction de la tension drain source transistor MESFET Double Recess $0.3 \mu m$

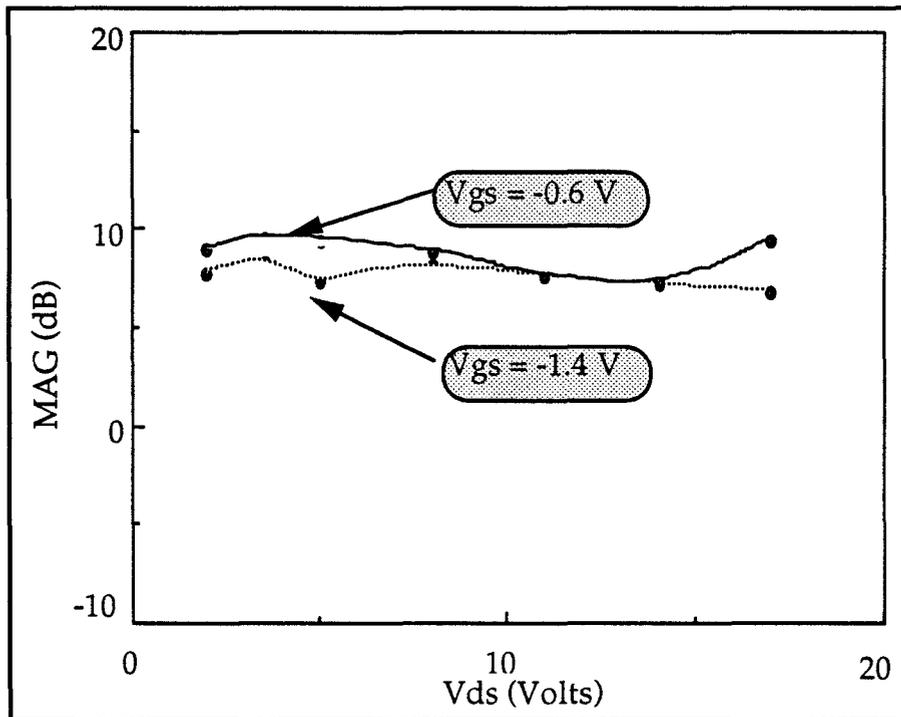


Figure 62 : Évolutions du gain maximum disponible à la fréquence de 14 GHz en fonction de la tension drain source transistor MESFET Double Recess $0.3 \mu m$

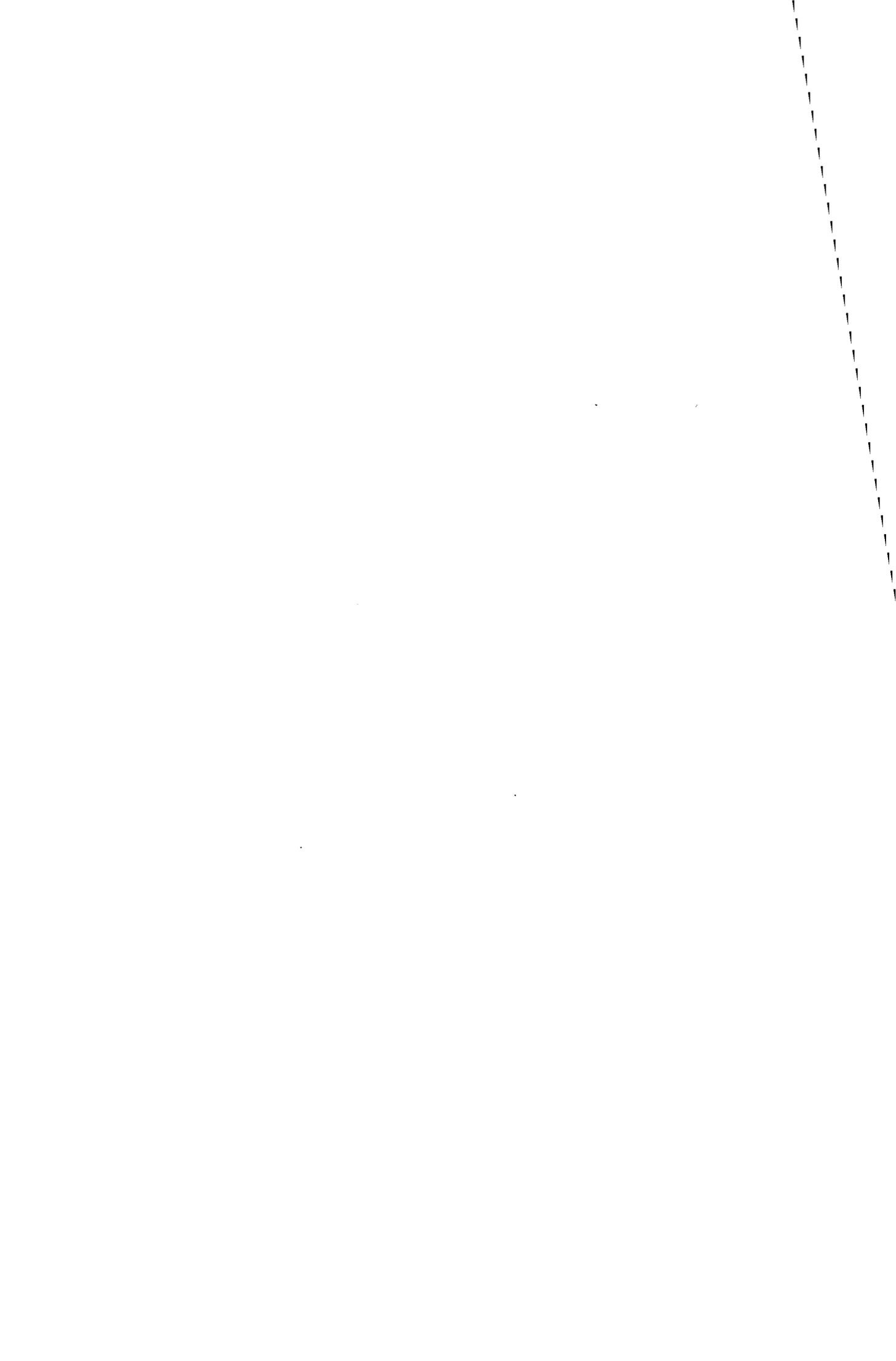
V - CONCLUSION

Les HFET utilisés à l'origine pour les applications de puissance avaient des dopages volumiques élevés dans la couche d'AlGaAs. De ce fait leur utilisation était limitée par l'apparition de courant dû à l'effet tunnel au niveau du contact de grille [38]. Cette limitation inhérente à cette topologie a pu être évitée en remplaçant le dopage volumique par une couche d'AlGaAs non dopée et un plan de dopage inséré dans cette couche. Dans ce cas, comme nous venons de le voir, les champs électriques mis en jeu dans les structures millimétriques permettent à tous les phénomènes physiques générant le courant de grille d'être présents, et font que celui-ci peut être dû soit à de l'ionisation, soit de l'effet tunnel, ou à un mélange des deux effets.

Nous avons réalisé des études approfondies afin de déterminer l'origine du courant de grille dans les différentes conditions opératoires, et également, les paramètres à modifier afin de reculer cette limitation. En effet, des études expérimentales ont montré l'effet néfaste de ce courant de grille sur la durée de vie des composants [39]. L'étude des multi- ou mono-canaux montre un avantage actuel vers les structures de type mono-canal, au regard des tensions de claquage réalisables à l'heure actuelle. En effet, cette structure est celle qui réalise le mieux le compromis entre un transfert maximum de porteurs dans le canal c'est-à-dire un courant important, et une tension de pincement peu élevée, c'est-à-dire dans la gamme -0,6 à -1,5V.

L'étude en fonctionnement hyperfréquence nous a montré l'importance d'une détermination très précise des éléments extrinsèques avec les problèmes que cela sous-entend. Ceci est d'autant plus vrai que la longueur de grille diminue. L'influence du développement total de grille sur les performances hyperfréquences du composant rencontre une limitation due au nombre de doigts de grille en parallèle à une fréquence de travail donnée. Cette limitation est essentiellement imputable à l'effet de l'inductance de source. De ce fait, l'obtention de puissances importantes nécessite d'avoir recours à des associations de plusieurs transistors interdigités. Cela nécessite une technique d'association de cellules élémentaires assurant au maximum la mise en phase de celles-ci. Le débat est ouvert entre structures à branches symétriques ou structures à branches asymétriques avec compensation de déphasage en entrée/sortie pour assurer une compacité maximum. Une dernière étude a montré le bon comportement en puissance hyperfréquence en fonction de la

tension drain source, ceci étant également vérifié dans le cas des recess asymétriques. Toute cette étude nous permet de conclure que, actuellement, le composant le mieux adapté à un fonctionnement en puissance, aux bandes millimétriques, est un transistor pseudomorphique HEMT mono-canal double plan de dopage, avec un double recess de grille soigneusement dimensionné pour les fréquences de travail envisagées.



Bibliographie Chapitre 2

- [1] Progress in Solid State Chem
J.R. Arthur and al.
Edition Pergamon Press, Vol. 10, n° 3 - 1975.

- [2] Surface studies for RHEED
K. Ploog
Molecular beam epitaxy of III V compounds - 1979.

- [3] Simultaneous observation of RHEED oscillations during GaAs growth
with modulated electron beam
H. Suguira, M. Kawashima and Y. Horikovsky
JJAP Vol. 25, n° 6 - 1986.

- [4] Photoluminescence of AlGaAs grown by molecular beam epitaxy
G. Wicks and al.
JAP Vol. 52, n° 9 - 1992.

- [5] Elaboration par épitaxie par jets moléculaires d dopage planaire
silicium dans les couches de GaAs et GaAlAs
Application à la réalisation de transistors à effet de champ microondes
B. Splingart
Thèse, Université de Lille - 1993.

- [6] A method of measuring specific resistivity and hall effect of discs of
arbitrary shape
J.L. Van der Pawn
Philips Research Reports, Vol. 13 n° 1 - 1958.

- [7] Selective etching of GaAs on AlGaAs by reactive ion etching with
important underetch
D. Théron, Y. Borgeaud, B. Grimbert, C. Gaquière, B. Bonte, D. Adam
and Y. Crosnier
Device Technology, Cardiff - 1992.

- [8] Modern GaAs processing methods
R. Williams
Artech House.

- [9] Etude de procédés de gravure de l'emplacement de la grille pour des transistors à effet de champ hyperfréquence de puissance
Y. Borgeaud
DEA, Université de Lille - 1992.

- [10] Application de la gravure plasma ou creusement de la grille de transistor à effet de champ de puissance en GaAs
C. Forestier
DEA, Université de Lille - 1994.

- [11] Amélioration des performances des transistors à effet de champ en Arséniure de Gallium par l'optimisation de leurs zones d'accès
F. Murgadella
Thèse, Université Paris XI Orsay - 1992.

- [12] Transistor de puissance millimétrique
B. Bonte, C. Gaquière et Y. Crosnier
Rapport final de contrat DRET, tranche optionnelle n° 90-34-426 - 1993.

- [13] Caractérisation des transistors à effet de champ. Mesure précise de la matrice de répartition et détermination directe du schéma équivalent
G. Dambrine
Thèse, Université de Lille - 1989.

- [14] Microwave power double heterojunction HEMT's
K. Hikosaka and al.
IEEE Trans. Electron. Devices, Vol. 33 n° 5 - 1986.

- [15] A new drain-current injection technique for the measurement of off-state breakdown voltage in FET's
R. Bahl and al.
IEEE Trans. Electron. Devices, Vol. 40 n° 8 - 1993.

- [16] Prebreakdown phenomena in GaAs epitaxial layers and FET's
C. Tsironis
IEEE Trans. Electron. Devices, Vol. 27 n° 1 - 1980.

- [17] Normalized thermoionic field emission in metal-semiconductor
barriers
C.R. Crowell and V.L. Rideout
Solid State Electronics, Vol. 12, p. 89-105 - 1969.

- [18] Experimental study of hot carriers in small size Si-MOSFET's
A. Toriumi
Solid State Electron, Vol. 32 n° 12, p. 1519-1525 - 1989.

- [19] Dependence of ionization current on gate bias in GaAs MESFET's
C. Canali and al.
IEEE Transactions on Electron Devices, Vol. 40 n° 3 - 1993.

- [20] HFIELDS A highly-flexible 2D semiconductor device analysis program
G. Baccarini and al.
4th Conference on Numerical Analysis of Semiconductor Devices and
Integrated Circuits, Dublin - 1985.

- [21] Impact ionization and light emission in high power pseudomorphic
AlGaAs/InGaAs HEMT's
E. Zanoni and al.
IEEE Trans. Electron Devices, Vol. 40 n° 7 - 1993.

- [22] Avalanche noise in GaAs MESFET's
C. Tsironis and al.
Electron. Lett., Vol. 13, p. 438-439 - 1977.

- [23] Impact ionization in GaAs MESFET's
K. Hui and al.
IEEE Electron Device Letters, Vol. 11 n° 3 - 1990.

- [24] The band structure dependence of impact ionization by hot carriers
in semiconductors GaAs
T.P. Pearsall and al.
Solid State Electron., Vol. 21 p. 297 - 1978.

- [25] Enhanced breakdown voltages in strained InGaAs/GaAs structures
J.P.R. David and al.
Appl. Phys. Lett., p. 2042-2044 - 1992.
- [26] Impact ionization in $\text{Al}_x\text{Ga}_{1-x}\text{As}$ for $x=0,1$ to $0,4$
V.M. Robbins and al.
Appl. Phys. Lett., Vol. 52 n° 4, p. 296-298 - 1988.
- [27] Breakdown analysis of an asymmetrical double recessed power MESFET's
C. Gaquière, B. Bonte, D. Théron, Y. Crosnier, T. Pacou and
P. Arsène-Henri
IEEE Trans. Electron. Devices, Vol. 42 n° 2 - 1995.
- [28] A new method for determining the FET small signal equivalent circuits
G. Dambrine, A. Cappy, F. Heliodore and E. Playez
IEEE Trans. Microwave Theory and Techniques, Vol. 36 n° 7 - 1988.
- [29] New method to measure the source and drain resistance of the GaAs MESFET
L. Yang and al.
IEEE Electron Device Letters, Vol. 7 n° 2 - 1986.
- [30] Broad band determination of the FET small signal equivalent circuit
M. Berroth and al.
IEEE Trans. Microwave Theory and Techniques, Vol. 38 n° 7 - 1990.
- [31] Characterization of GaAs and InGaAs double quantum well heterostructure FET's
D. Théron, B. Bonte, C. Gaquière, E. Playez and Y. Crosnier
IEEE Trans. Electron Devices Vol. 40 n° 11 - 1993.
- [32] Analysis of the source inductance effect on the power performance of high development HEMT's in the Ka-Band
C. Gaquière, B. Bonte, D. Théron, Y. Crosnier and J. Favre
IEEE MGWL, Vol. 5 n° 8 - 1995.

- [33] Étude de l'évolution des éléments d'accès des transistors à grands développements de grille
F. Diette, B. Bonte, D. Théron, C. Gaquière and Y. Crosnier
Journées Nationales Microondes, Paris - 1995.

- [34] A double-recessed Al₂₄GaAs/In₁₆GaAs pseudomorphic HEMT for Ka-band and Q-band power applications
J.C. Huang and al.
IEEE Electron Device Letters, Vol. 14 n° 9 - 1993.

- [35] An AlGaAs/InGaAs pseudomorphic high electron mobility transistor with improved breakdown voltage for X and Ku-band power applications
J.C. Huang and al.
IEEE Trans. Microwave Theory and Techniques, Vol. 41 n° 5 - 1993.

- [36] Double recessed GaAs MESFET for power applications
C. Gaquière, B. Bonte, D. Théron, P. Arsène-Henri and Y. Crosnier
WOCSDICE, Parme (Italie) - 1993.

- [37] Avalanche and tunneling breakdown mechanisms in HEMT power structure
Y. Crosnier, F. Temcamani, D. Lippens and G. Salmer
J. Physique, Vol. 9 n° 49 - 1988.

- [38] Hot electron induced degradation in AlGaAs/GaAs HEMT's
C. Tedesco and al.
WOCSDICE, San Rafael (Espagne) - 1992.

Chapitre 3

*Caractérisation des
Transistors à Effet de Champ
en fonctionnement de puissance
dans la bande de fréquence 26-40 GHz*

I - INTRODUCTION

Dans le chapitre précédent, des études statiques et hyperfréquences petit signal ont été présentées. Leur finalité était de déterminer si le composant était apte à travailler en puissance en bande 26-40 GHz (Ka). Le présent chapitre aborde, maintenant, le fonctionnement grand signal dans cette bande.

Dans la première partie de ce chapitre, nous détaillons le banc de puissance en ligne qui a été utilisé pour réaliser une grande partie des mesures. L'avantage de celui-ci est qu'il permet d'effectuer rapidement l'étude grand signal des composants. Malheureusement, il ne permet pas de connaître l'impédance de charge présentée en sortie du composant. Un autre problème avec ce type de banc, est qu'il est impossible d'adapter isolément le transistor. En effet, pour des raisons de localisation des plans d'adaptation, c'est un ensemble, comportant non seulement le composant mais aussi des éléments amont et aval, qui se trouve être traité dans cette mesure. Pour contourner ce problème, une procédure simple de correction a été développée. Elle associe les mesures et le simulateur électrique MDS pour remonter aux performances vraies du composant seul.

Après la description précise de cette méthode de correction, une seconde partie est consacrée à une analyse du comportement en puissance des transistors à partir des mesures. Celle-ci est effectuée en fonction des polarisations drain source et grille source, mais tient aussi compte des effets de la longueur de grille et du développement total de grille.

Comme nous le verrons dans cette partie, les performances obtenues en puissance sont en parfait accord avec l'analyse spécifique effectuée dans le second chapitre.

Dans la dernière partie, nous présenterons un banc à charge active de type TAKAYAMA avec adaptateur en entrée qui a été la version originelle et manuelle du banc sophistiqué, mis au point par la suite, faisant l'objet du quatrième chapitre. Celui-ci présente comme avantage, par rapport au banc précédent, de pouvoir connaître, en plus des données de puissance, l'impédance de charge présentée en sortie du transistor. Ce banc, comme le précédent, a un problème de dégénérescence qui impose l'utilisation d'un algorithme de correction. Pour terminer, un exemple typique de résultat est présenté.

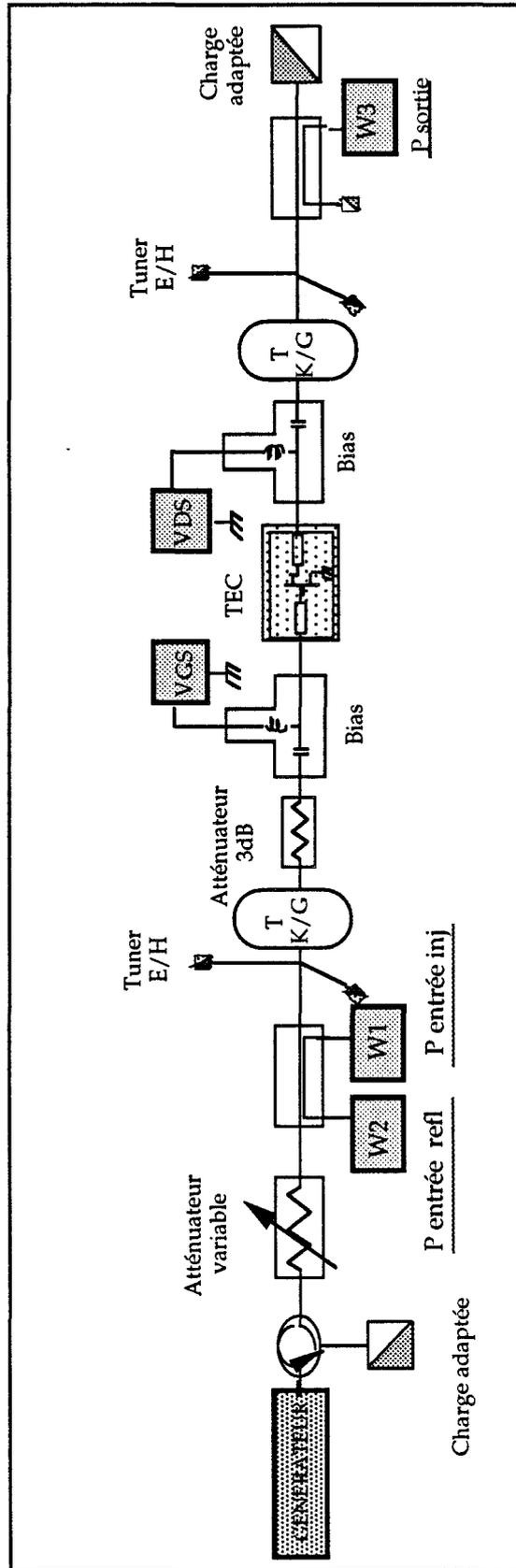


Figure 1 : Présentation du banc de puissance à adaptateurs manuels passifs en bande de fréquence Ka

II - LE BANC DE PUISSANCE À ADAPTATEURS PASSIFS

II.1 - Description du système "load-pull" à adaptateurs manuels

Dans ce type de banc de puissance, la méthode de mesure consiste à caractériser le composant sous test pour plusieurs niveaux de puissance du signal d'excitation en faisant varier les impédances présentées en entrée et en sortie du dispositif. Ces impédances sont optimisées suivant les applications visées (rendement, puissance, intermodulation) développées dans le chapitre 1. Elles sont réalisées en utilisant des adaptateurs mécaniques variables et les différents bancs de mesure se distinguent par le type de réalisation de ces adaptateurs ou tuners mais également par la sophistication plus ou moins importante apportée aux problèmes de leur pilotage.

Il s'agit du banc de mesure le plus élémentaire mais l'avantage que possède ce système est sa facilité de mise en oeuvre avec des résultats en puissance rapidement obtenus. Classiquement, pour des fréquences inférieures à la bande Ka, les tuners sont de type coaxial. À partir de cette bande de fréquence, il est raisonnable de se poser la question afin de choisir soit un tuner coaxial, soit un tuner en guide (plan E/plan H) qui a l'avantage de présenter beaucoup moins de pertes (35:1) mais qui amène des effets indésirables en deçà de la fréquence de coupure du guide. C'est ce type de banc, avec une structure en guide d'onde WR28, couvrant la bande 26-40 GHz, qui a d'abord été utilisé dans ce travail.

Ce banc comprend les éléments suivants (Fig. 1) :

- Une source microonde dans la bande de fréquence 26-40 GHz. Pour nos applications, nous avons utilisé soit un vobulateur HP, soit deux sources Gunn, pour obtenir des niveaux de puissance plus élevés. La première diode Gunn utilisée a sa fréquence centrale autour de 33 GHz et la seconde autour de 35 GHz, pour des puissances de 350 et 650 mW, respectivement ;
- Un atténuateur variable permettant de contrôler l'amplitude du signal RF incident ;
- Des coupleurs de mesures pour prélever une partie des signaux hyperfréquences ;

- Deux adaptateurs plan E/plan H pour réaliser les impédances nécessaires aux adaptations en entrée et sortie du transistor ;
- Deux transitions WR28/connecteur K pour accéder à la cellule de mesure, elle-même étant terminée par des connecteurs K ;
- Deux tés de polarisation ;
- La cellule de mesure, qui sera décrite plus en détail ultérieurement ;
- Un atténuateur de 3 dB, en connecteur K, nécessaire pour éviter les velléités d'oscillation en deçà de la fréquence de coupure du guide (21 GHz). En effet, le guide d'onde présente alors un fort coefficient de réflexion (proche de 1) [1], lié à sa nature passe haut.

La procédure de caractérisation consiste à minimiser la puissance réfléchie en entrée et à maximiser la puissance fournie en sortie par adaptation simultanée avec les deux tuners.

À partir des relevés des différentes puissances, des tensions drain source, grille source ainsi que des courants drain et grille, nous avons procédé à une étude complète du comportement du transistor en puissance qui fera l'objet de la seconde partie de ce chapitre.

L'un des inconvénients majeurs de cette technique est qu'il n'est pas possible de connaître les véritables impédances présentées en entrée et sortie du transistor. C'est pour cette raison, que d'autres bancs, plus sophistiqués, ont été développés par la suite.

II.2 - Description de la cellule

Notre choix s'est fixé sur une structure en boîtier constituée de 3 parties (Fig. 2), en technologie microruban avec entrée et sortie coaxiales en connecteurs K permettant de réaliser des mesures hyperfréquences jusqu'à 40 GHz.

La structure microruban de la cellule se prête parfaitement pour être reliée à la structure planaire du transistor à effet de champ.

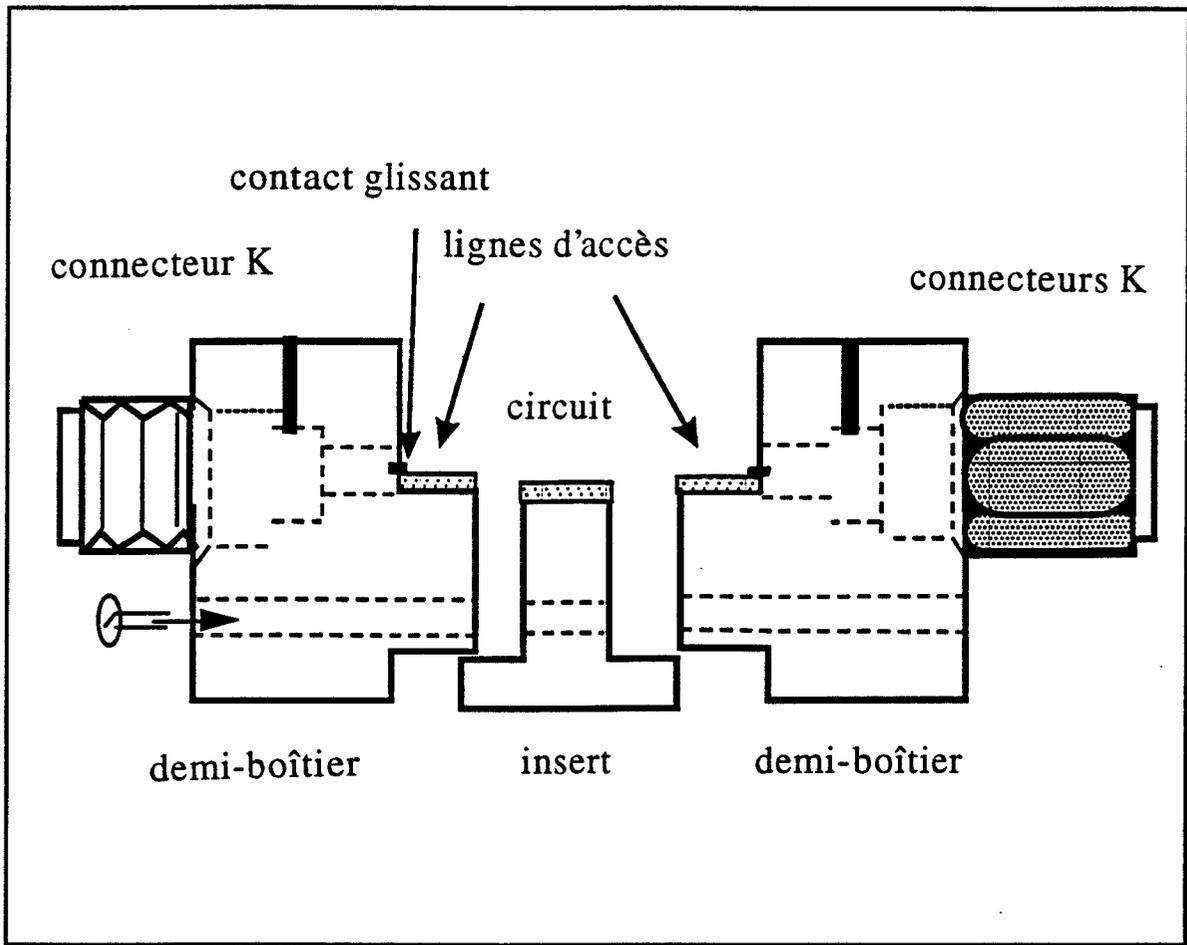


Figure 2 : Présentation de la cellule de mesure

Cette cellule est constituée de :

- Deux demi-boîtiers mécaniques appelés "demi-cellules". Celles-ci comportent la transition coaxiale-microruban ainsi que la ligne microruban qui est reliée au composant. La ligne microruban de 50Ω est réalisée sur une alumine d'épaisseur $h = 254 \mu\text{m}$ avec une métallisation de $5,16 \mu\text{m}$. Les qualités de l'alumine se prêtent parfaitement pour les mesures hyperfréquence puisque ce matériau présente de faibles pertes. L'alumine est un isolant difficile à découper mais en contrepartie, les lignes réalisées sur ce type de substrat ne se dégradent pas rapidement (thermocompression), ce qui permet de réaliser beaucoup de mesures sans dégradation des lignes d'accès 50Ω ;

- Un support mécanique pour le composant à tester qu'on appelle "insert". Ce support est réalisé de telle sorte que le composant à tester se trouve toujours au même niveau que les lignes d'accès. Ceci permet de minimiser les longueurs de connexions reliant le composant à mesurer et par conséquent les selfs L_d et L_g .

Toutes les pièces sont dorées pour éviter l'oxydation et faciliter les thermocompressions. L'assemblage des trois parties de la cellule est effectué par deux vis de façon à assurer une continuité des différents plans de masse. Dans cette optique, le serrage est toujours effectué de la même façon (force identique).

Cette cellule de mesure a été conçue antérieurement au laboratoire par G. Dambrine [5] dans le but de caractériser les transistors pour une bande de fréquence allant de 1 à 40 GHz. Nous l'avons légèrement modifiée afin d'optimiser son comportement hyperfréquence dans la bande de fréquence 26-40 GHz. Le but essentiel des modifications était d'améliorer au maximum le facteur de réflexion de la cellule c'est-à-dire de diminuer ses pertes. Comme il n'est pas possible de modifier aisément la transition coaxiale-microruban, nous avons joué sur la longueur du substrat. L'augmentation du facteur de réflexion qui a lieu environ tous les $(2n+1) \lambda_g/4$ a un effet non négligeable dès lors que les pertes de la cellule augmentent [5]. Nous avons donc réduit la longueur du substrat, espérant ainsi réduire ces pertes.

Il a été nécessaire de faire un compromis sur la réduction de cette longueur pour permettre le montage des composants (réalisation des thermocompressions). Nous avons choisi une longueur de substrat d'alumine de 1,9 mm pour chaque demi-cellule. Le résultat obtenu (Fig. 3) traduit une légère amélioration des performances surtout au-delà de 38 GHz. Il faut bien avoir en mémoire que cette diminution de la longueur du substrat est une amélioration ultime et qu'avant tout, la précision de réalisation mécanique des supports, la pose de la perle de verre et du contact coulissant (sliding contact), permettant de réaliser la transition coaxiale microruban, sont de première importance.

Comme nous le verrons dans le quatrième chapitre, il est primordial de couvrir toute la bande de fréquence avec une cellule de bonne qualité pour réaliser un calibrage TRL (Thru Reflect Line) correct, et connaître avec précision les paramètres scattering du transistor sous 50Ω .

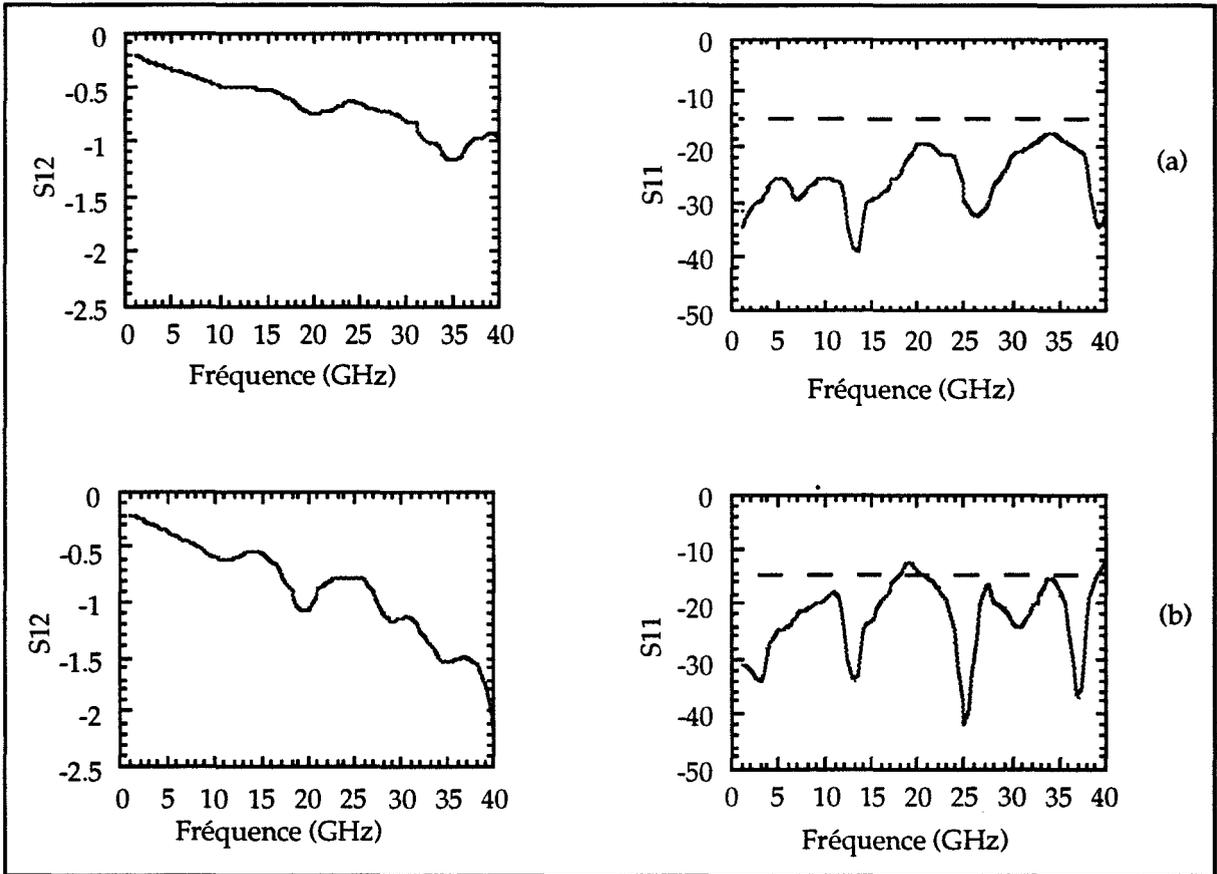


Figure 3 : Comparaison des paramètres Scattering pour la cellule modifiée pour des applications de puissance (a) et la cellule standard (b)

II.3 - Problème de dégénérescence du banc

II.3.1 - Présentation du problème

Le banc de mesure utilisé pour toute une partie de ce travail est celui décrit figure 1. Si l'on examine attentivement la position des deux adaptateurs, on se rend compte qu'ils ne se trouvent pas directement dans les plans d'entrée/sortie du transistor. Entre le tuner d'entrée et la grille du transistor, la transition K/guide, l'atténuateur 3 dB, le té de polarisation et la demi-cellule d'entrée doivent être insérés. Du côté sortie, on retrouve le té de polarisation, la demi-cellule et la transition K/guide. L'adaptation avec les tuners ne se fait donc pas au niveau des plans d'entrée et de sortie du transistor mais à travers des quadripôles comportant l'ensemble des éléments cités ci-dessus (Fig. 4).

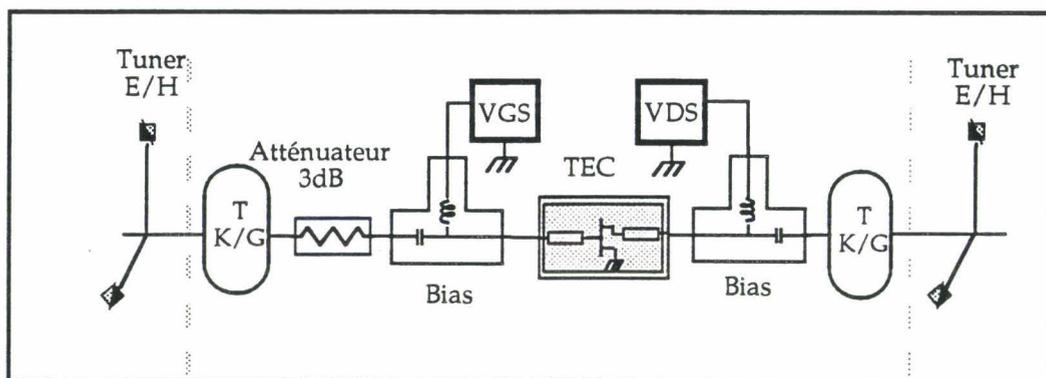


Figure 4 : Ensemble des éléments du banc placés entre les deux tuners d'adaptation

Le principe de cette méthode consiste à considérer l'ensemble constitué de la demi-cellule d'entrée, de l'atténuateur de 3 dB, du té de polarisation et de la transition K/guide comme une simple ligne à perte au vu des faibles coefficients de réflexion présentés par ces différentes parties. Il en est de même en sortie (Fig. 5). De plus, les adaptateurs en guide plan E/H peuvent être considérés sans perte ([35:1]). Ces deux considérations permettent alors de passer du schéma présenté à trois quadripôles (Fig. 5a) à un autre schéma à un seul quadripôle (Fig. 5b).

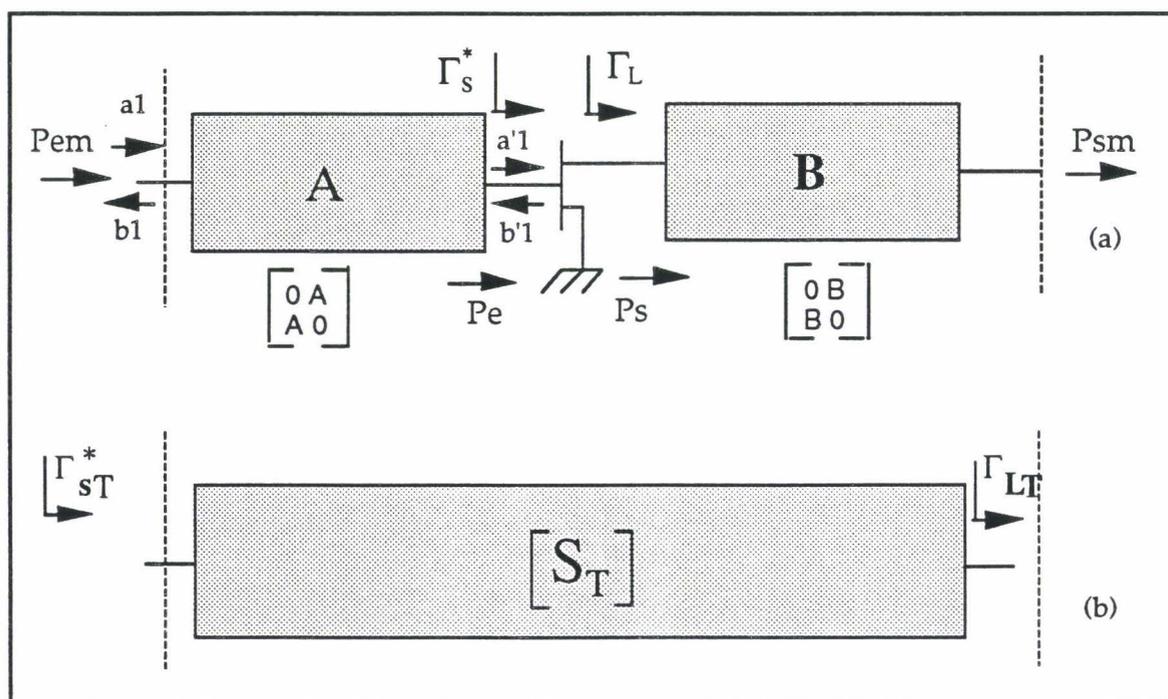


Figure 5 : Simplification du banc de mesure en ligne afin de pouvoir définir une procédure de correction simple pour déterminer les performances du transistor adapté seul

Comme nous avons considéré que les atténuateurs A et B étaient de simples lignes à pertes, il est possible d'écrire leur matrice scattering comme suit :

$$[A] = \begin{bmatrix} 0 & A \\ A & 0 \end{bmatrix} \quad [B] = \begin{bmatrix} 0 & B \\ B & 0 \end{bmatrix}$$

Ceci permet d'écrire simplement la matrice globale sous la forme:

$$\begin{aligned} S_{T11} &= A^2 S_{11} & S_{T12} &= AB S_{12} \\ S_{T21} &= AB S_{21} & S_{T22} &= B^2 S_{22} \end{aligned}$$

Puisque

$$P_e = |a'_1|^2 - |b'_1|^2 \quad \text{et} \quad P_{e \text{ mes}} = |a_1|^2 - |b_1|^2$$

on obtient alors en entrée :

$$\frac{P_e}{P_{e \text{ mes}}} = \frac{|A|^2 (1 - |\Gamma_S^*|^2)}{(1 - |\Gamma_{ST}^*|^2)} = \frac{|A|^2 (1 - |\Gamma_{ST}|^2 / A^4)}{(1 - |\Gamma_{ST}|^2)} = \Delta_1$$

et en sortie :

$$\frac{P_s}{P_{s \text{ mes}}} = \frac{(1 - |\Gamma_L|^2)}{|B|^2 (1 - |\Gamma_{LT}|^2)} = \frac{1 - B^4 |\Gamma_{LT}|^2}{|B|^2 (1 - |\Gamma_{LT}|^2)} = \Delta_2$$

où Γ_S et Γ_L sont respectivement les coefficients de réflexion des impédances de source et de charge présentées au transistor. Γ_{ST} et Γ_{LT} sont les coefficients de réflexion optimum des impédances présentées par les tuners à l'entrée et à la sortie de l'ensemble pour une application en puissance. Ces deux valeurs peuvent être calculées à partir des paramètres S_{Tij} (chapitre 1 § II.2.1). Donc, pour obtenir une estimation de la puissance absorbée par l'entrée ou en sortie du transistor, on écrit :

$$P_{e(\text{dBm})} = P_{emes(\text{dBm})} - 10 \log \Delta_1$$

$$P_{s(\text{dBm})} = P_{smes(\text{dBm})} + 10 \log \Delta_2$$

On peut alors obtenir une estimation du gain en puissance. On l'obtient à partir du gain maximum disponible du transistor seul qui s'écrit :

$$MAG = \frac{S_{21}}{S_{12}} (K \pm \sqrt{K^2 - 1})$$

En effet, le gain maximum disponible de l'ensemble de mesure est :

$$MAG_T = \frac{S_{T21}}{S_{T12}} (K_T \pm \sqrt{K_T^2 - 1})$$

où K_T représente le coefficient de stabilité de la matrice S_T

$$\text{d'où : } MAG = MAG_T \frac{K \pm \sqrt{K^2 - 1}}{K_T \pm \sqrt{K_T^2 - 1}}$$

$$\text{soit : } MAG_{(dB)} = MAG_{T(dB)} + \Delta G_{(dB)}$$

$$\text{avec } \Delta G_{(dB)} = 10 \log \left(\frac{K \pm \sqrt{K^2 - 1}}{K_T \pm \sqrt{K_T^2 - 1}} \right)$$

À partir de ces considérations, il est possible de remonter approximativement aux performances du composant s'il était adapté isolément.

Pour réaliser l'estimation de la correction du gain en puissance, il est nécessaire que le transistor seul soit stable. Au début de ce travail, les composants mesurés étaient stables ($K > 1$) dans la bande Ka. Mais actuellement avec les diminutions de longueur de grille et les améliorations technologiques, ils sont tous instables (avec $K < 0,5$ en général, pour une fréquence de 30 GHz).

Pour contourner cette impossibilité mathématique de correction, lorsque $K < 1$, nous avons décidé de réaliser une modélisation plus précise du banc de mesure qui permette une correction fiable dans tous les cas.

De plus, la méthode présentée suppose une adaptation simultanée du système global et du transistor seul, ce qui n'est pas très rigoureux.

II.3.2 - Modélisation du banc de mesure

Le but de cette étude est d'établir un mode de correction simple, rapide mais fiable afin de revenir aux performances vraies dans les plans d'entrée et de sortie du transistor. L'aspect simple des corrections est imposé par la méthode de mesure. En effet, toutes les acquisitions sont manuelles et il est nécessaire de pouvoir revenir aux performances vraies du composant sans avoir à mettre en oeuvre durant la mesure, une méthode programmée. Un second objectif de cette modélisation est de quantifier préalablement l'effet des deux atténuateurs A et B insérés en amont et en aval du transistor pour fiabiliser les corrections apportées et mieux comprendre leurs effets.

Avant d'effectuer le relevé expérimental sur le banc de puissance, il est nécessaire de simuler ce banc de mesure à l'aide du logiciel Microwave Design System (MDS) de chez Hewlett Packard. Les simulations sont toutes faites en régime linéaire et doivent conduire à la mise en place d'une procédure de correction [6]. La notion du gain utilisée est celle du "gain en puissance" qui a l'avantage d'être toujours défini, quelle que soit la valeur du coefficient de stabilité K.

On mesure dans un premier temps les paramètres S_{ij} petit signal du transistor. Ces données sont entrées dans le simulateur MDS et représentent un quadripôle. On réalise une adaptation de celui-ci afin d'obtenir un gain en puissance maximum. À ce stade, on connaît le gain en puissance du composant seul, nommé G1 (Fig. 6a) .

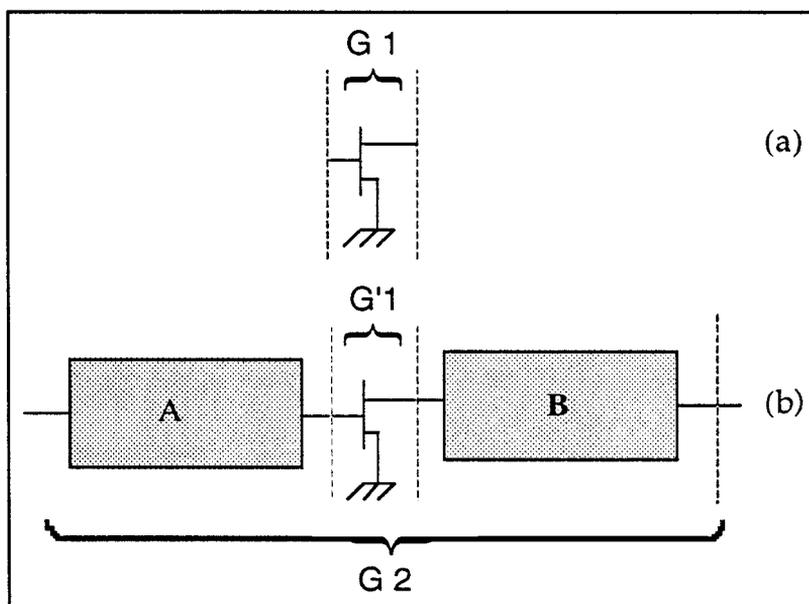


Figure 6 : Présentation de la procédure de correction

L'étape suivante consiste à ajouter les atténuateurs A et B qui représentent exactement (dans le cas pratique) les atténuations amont et aval insérées entre le transistor et les plans d'adaptations. On a donc un nouveau quadripôle formé du transistor et des atténuateurs A et B. On adapte l'ensemble et on relève les puissances absorbées et les gains en puissance de l'ensemble et du transistor seul, appelés G_2 et G_1 respectivement (Fig. 6b).

Ensuite, un recouplement de ces informations avec les mesures réalisées sur le banc de puissance permet de déduire les performances vraies du composant comme s'il pouvait être adapté seul. Une procédure simple et rapide de correction des mesures effectuées a été établie (Fig. 7). Cette méthode présente néanmoins une faiblesse puisque l'on considère que les facteurs correctifs déterminés à partir des simulations linéaires demeurent valables lorsque le transistor est en fonctionnement non linéaire.

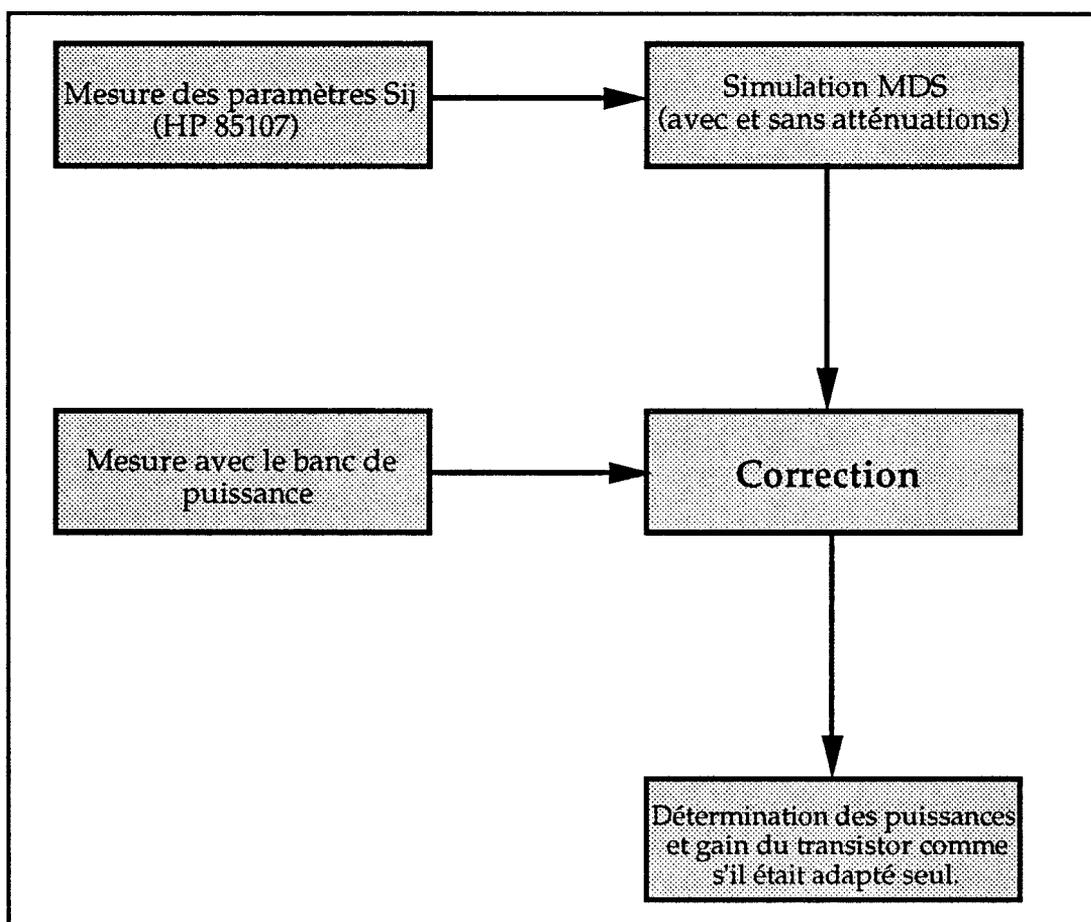


Figure 7 : Présentation de la procédure de correction afin de déterminer les performances du transistor

Cette procédure consiste donc à ajouter au gain en puissance mesuré expérimentalement la différence entre les deux gains ($G1 - G2$) fournis par les simulations sans et avec les atténuateurs A et B. De même pour les puissances mesurées, il faut soit additionner pour la sortie, ou soustraire pour l'entrée les "offsets" déterminés par la simulation.

Concernant le composant KIRK (Thomson TCS) de développement total de grille $900 \mu\text{m}$, les atténuateurs placés en amont et en aval du composant sont de 4 et 1 dB respectivement. La correction à apporter sur le gain est de 9,4 dB. Pour les puissances absorbées, il faut soustraire 7,6 dBm en entrée du composant et additionner 1,8 dBm pour la puissance de sortie.

En plus de ces corrections, on a étudié la sensibilité d'adaptation du composant sur le gain en puissance ($G1 - G'1$) en fonction des atténuations A et B. Cette étude a le double avantage de quantifier les effets des atténuateurs A et B pour les corrections, et de permettre la compréhension des effets de ceux-ci, particulièrement dans le cas d'atténuations élevées.

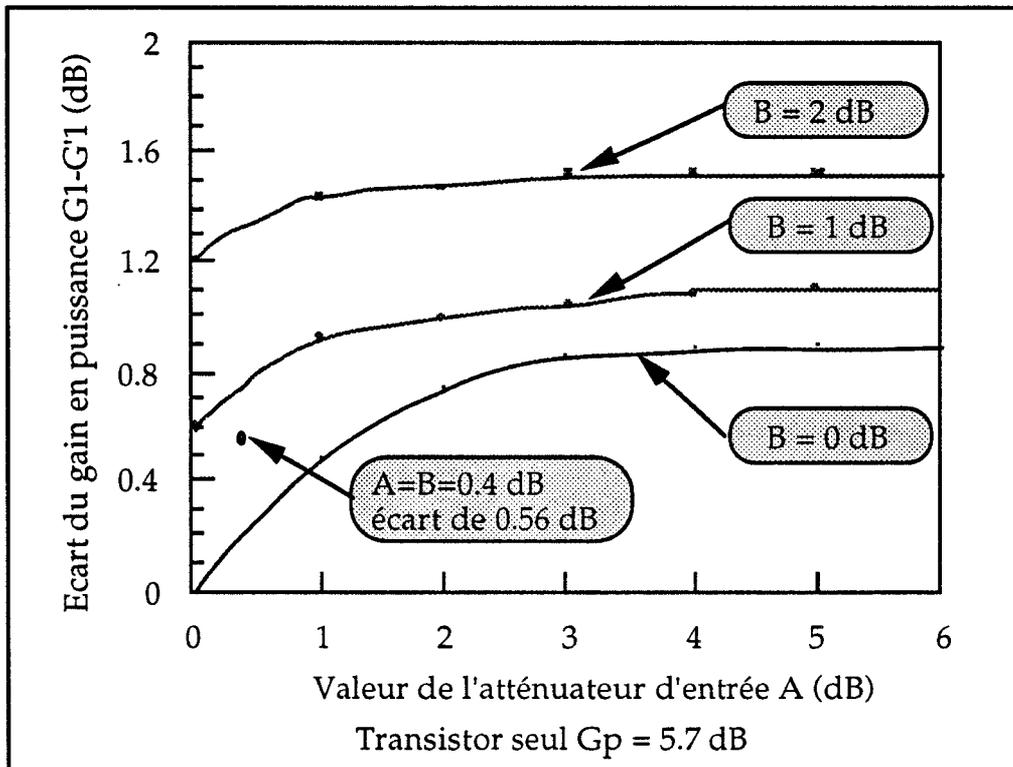


Figure 8 : Évolution de l'écart du gain en puissance en fonction des atténuateurs A et B pour un transistor de $900 \mu\text{m}$ de développement ($L_g = 0.25 \mu\text{m}$, $F = 33$ GHz)

L'observation des résultats (Fig. 8) fournis par ces simulations permet les remarques suivantes :

* L'augmentation des valeurs des atténuateurs A et B entraîne une augmentation de l'écart sur le gain, phénomène compréhensible puisque les impédances présentées s'écartent des données optimales pour le transistor seul ;

* Pour les valeurs minimales de A et B (0,4 dB, correspondant à chaque demi-cellule), un écart sur le gain de 0,56 dB est constaté pour un gain initial de 5,7 dB. On constate donc que même la cellule seule dans cette bande de fréquence a des effets non négligeables sur le gain en puissance et les adaptations optimales ;

* La valeur de l'atténuateur B étant maintenue fixe, l'écart du gain en puissance se sature lorsque l'atténuation A augmente. Ce gain étant uniquement fonction de l'impédance de sortie (chapitre 1, § II.2.2), l'atténuateur B a un effet direct sur cette quantité. Par contre, lorsqu'on fait varier l'atténuateur A, en amont du transistor, indirectement on fait varier S'_{22} ($S'_{22} = S_{22} + \frac{S_{12}S_{21}\Gamma_{in}}{1-S_{11}\Gamma_{in}}$) car le module de Γ_{in} évolue avec celui-ci. La saturation de l'écart du gain en fonction de l'atténuateur A survient lorsque la valeur de celui-ci est trop élevée, c'est-à-dire lorsque Γ_{in} tend vers zéro (50Ω). On a alors, en effet, $S'_{22} = S_{22}$ et ceci quelle que soit la valeur de A supérieure à celle de saturation.

En comparant les caractéristiques des simulations effectuées sur un autre composant (Fig. 9) de $125\ \mu\text{m}$ de développement total de grille où le coefficient de qualité passe de 2 à 0,06, nous avons :

- un écart du gain en puissance moitié plus faible en fonction des atténuateurs A et B ;
- une saturation de l'écart du gain en puissance plus tardive en fonction de A.

Pour chaque composant étudié nous avons pu vérifier que plus le coefficient de qualité externe (X/R de l'impédance de sortie du transistor) en sortie du composant est élevé, plus la chute du gain en puissance est affectée par la charge lorsque celle-ci s'écarte de sa valeur optimale.

Ainsi, à partir des performances mesurées de l'ensemble adapté en puissance et de facteurs correctifs déterminés à partir de la simulation, il est

possible de revenir facilement aux performances en puissance qu'aurait le transistor s'il était adapté seul.

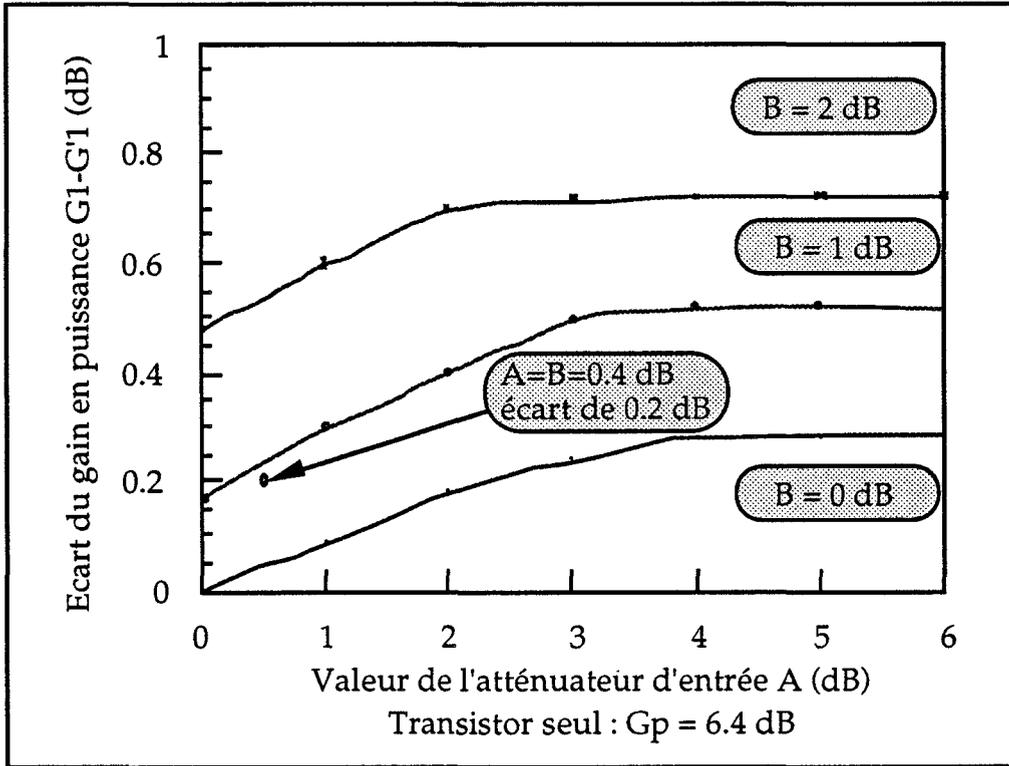


Figure 9 : Évolution de l'écart du gain en puissance en fonction des atténuateurs A et B pour un transistor de 125 μm de développement ($L_g = 0.25$ μm , $F = 33$ GHz)

III - PRÉSENTATION ET ANALYSE DES RÉSULTATS DE PUISSANCE

III.1 - Les composants mesurés

Lorsque les composants ont passé avec "succès" les différentes étapes de caractérisation décrites dans le chapitre précédent, ils peuvent être découpés et montés pour caractérisation sur banc de puissance. Le succès signifie qu'avec les caractéristiques en courant et en tension, le transistor doit fournir au moins 300 mW/mm avec un gain d'au moins 4 dB à la fréquence de mesure. Cependant, certains composants qui auraient pu être étudiés en puissance n'ont pu l'être à cause de problèmes de découpe ou de décollement des plots d'épaississement de métallisation lors des thermocompressions (chapitre 1). Les différents transistors étudiés sont résumés dans le tableau qui suit où on retrouve essentiellement des composants pseudomorphiques avec un ou deux plans de dopage.

Transistors	497	KIRK	E2503	TOUTATIS	TOUTATIS	GRINGO
plan $\partial 1$	4 10^{12}	5 10^{12}	5 10^{12}	5 10^{12}	5 10^{12}	5 10^{12}
plan $\partial 2$	2 10^{12}	1,5 10^{12}	0	0	0	0
longueur de grille	0.25 μm	0.25 μm	0.15 μm	0.15 μm	0.25 μm	0.15 μm

Tableau I : Présentation des composants étudiés en puissance

III.2 - Influence de la polarisation

III.2.1 - Influence de la tension drain source

Dans le second chapitre, nous avons montré l'importance d'avoir une tension drain source élevée afin d'obtenir des densités de puissance importantes. L'étude du comportement hyperfréquence des TEC en fonction de cette tension a également été effectuée afin de vérifier les éventuelles dégradations des performances du composant. Les mesures en puissance en fonction de V_{DS} permettent de confirmer ces différentes analyses.

III.2.1.1 - Premier cas typique

L'exemple pris ici correspond au composant TOUTATIS TA 33210 de développement total $2 \times 50 \mu\text{m}$ et de longueur de grille $0,25 \mu\text{m}$.

Pour toutes les études réalisées, nous avons pris comme limite de mesure en puissance une valeur de courant de grille de $1\text{mA}/\text{mm}$, courant limite acceptable, puis qu'aucune dégradation du composant n'est constatée, gage également de la durée de vie de celui-ci.

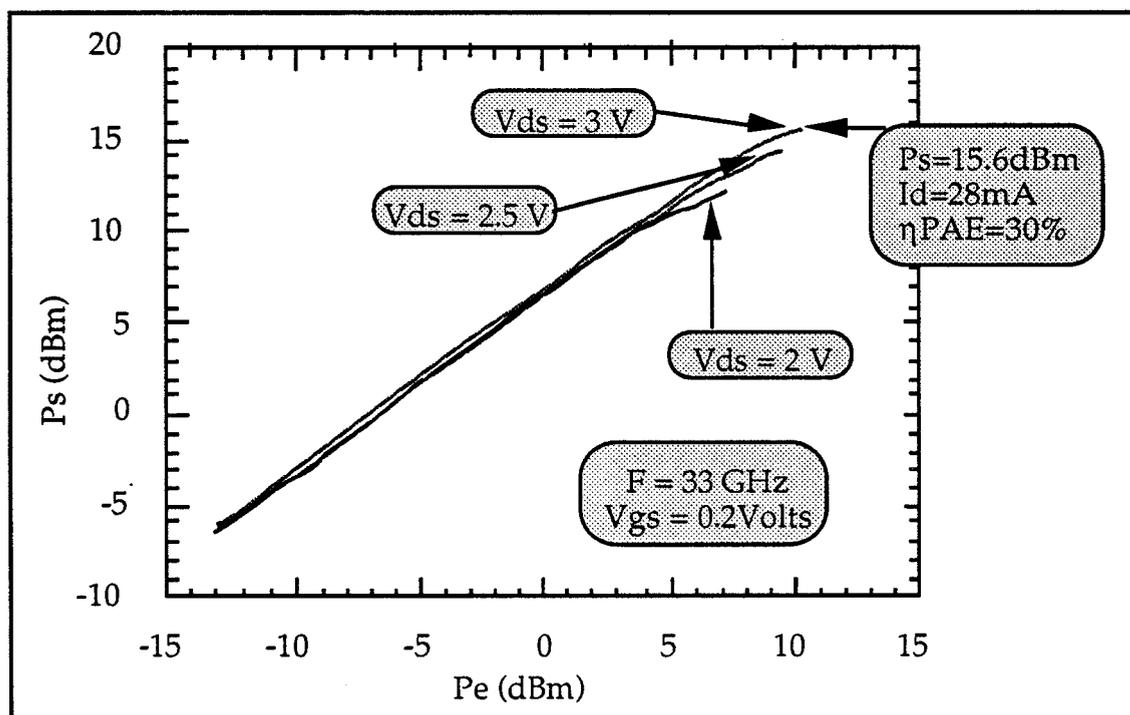


Figure 10 : Évolution de la puissance de sortie en fonction de la puissance d'entrée pour différentes tensions drain source Transistor TOUTATIS $0.25 \times 2 \times 50 \mu\text{m}^2$

La valeur de V_{gs} est fixée à $+0,2\text{V}$, polarisation de grille correspondant à une valeur optimale du gain en puissance. L'allure des réponses (Fig. 10) en puissance est conforme à nos attentes puisqu'on augmente la dynamique de sortie lorsque la tension V_{ds} passe de 2 à 3V sans dégradation du gain en puissance en fonction de V_{ds} , à faible niveau de la puissance d'entrée. La puissance de sortie passe de 11,5 à 15,6 dBm soit une valeur plus que doublée. L'observation des courants de grille et drain relevés pendant la mesure (Fig. 11 et 12) permet de comprendre les processus limitatifs. À $V_{ds} = 2\text{V}$, le courant drain est d'abord constant mais diminue en régime de forte compression, ce qui signifie un écrêtage de l'alternance positive du signal.

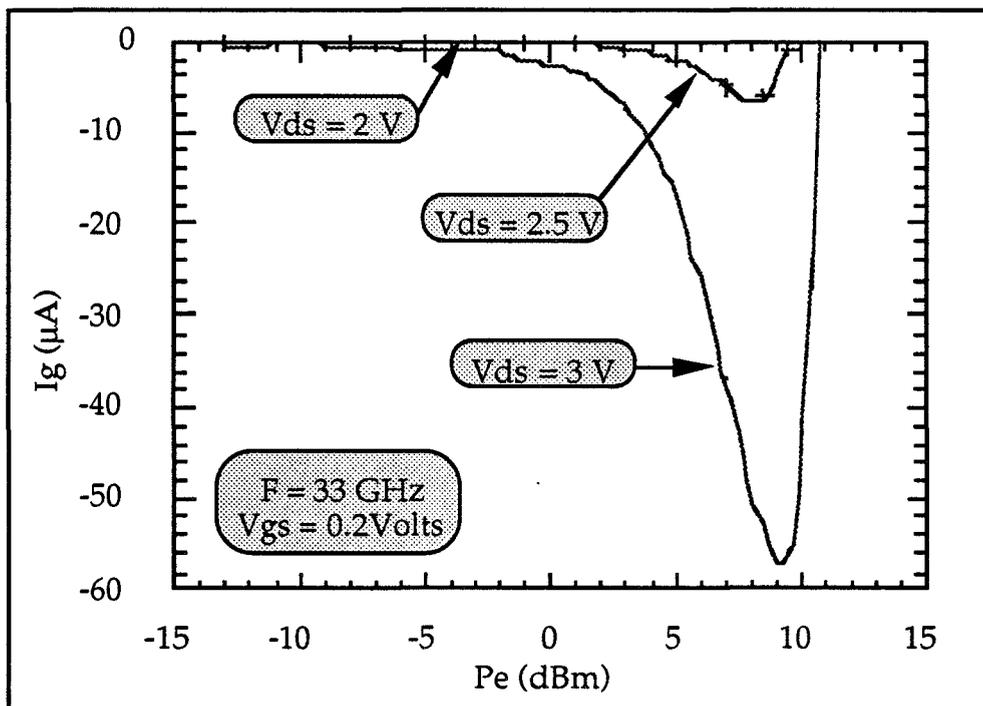


Figure 11 : Évolution du courant de grille en fonction de la puissance d'entrée pour différentes tensions drain source Transistor TOUTATIS $0.25 \times 2 \times 50\ \mu\text{m}^2$

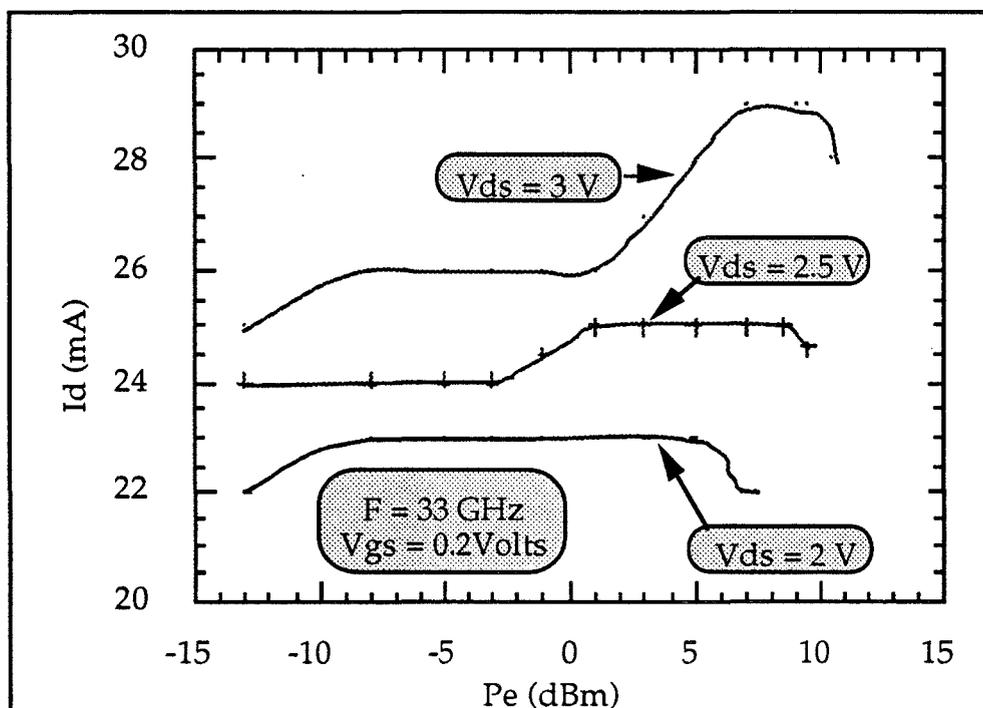


Figure 12 : Évolution du courant de drain en fonction de la puissance d'entrée pour différentes tensions drain source Transistor TOUTATIS $0.25 \times 2 \times 50\ \mu\text{m}^2$

Ceci est confirmé par le passage du courant de grille en direct. Comme on pouvait s'y attendre, ce point de polarisation n'est pas le meilleur puisqu'on ne bénéficie pas d'une grande dynamique. L'expérience montrera qu'une plus grande dynamique est obtenue lorsqu'on a d'abord un écrêtage vers le bas du réseau car l'évolution du courant de grille inverse en fonction de la puissance en entrée est alors moins rapide.

Les polarisations à $V_{ds} = 2,5V$ et $V_{ds} = 3V$ donnent de meilleurs résultats, la zone linéaire est plus importante. L'écrêtage se fait d'abord par le bas (le courant de drain augmente et le courant de grille est négatif), puis ensuite, lorsque la puissance croît encore par le haut du réseau. Les variations du courant grille étant plus rapides en direct qu'en inverse, le courant grille moyen passe par un maximum puis sa pente change de sens. Souvent les mesures sont stoppées lorsque I_g passe par 0, et l'on évite ainsi d'aller dans la zone opératoire où le courant I_g varie très vite pour de faibles variations de P_e ou des adaptateurs. Entre $V_{ds} = 2,5V$ et $3V$, le courant de grille maximum passe de $10 \mu A$ à $66 \mu A$ et montre donc une limitation de ce composant à travailler à V_{ds} plus élevée. En effet, à $V_{ds} = 3,5V$, la puissance d'entrée maximale admissible est de 4,2 dBm pour une puissance de sortie de 11 dBm : le transistor n'est pas encore au dB de compression et le courant de grille atteint la limite fixée des $100 \mu A$. Le courant de grille inverse est trop important et ne peut être contrebalancé par le courant de mise en direct de la diode car la dynamique du signal n'est pas suffisante pour balayer cette zone.

Cette limitation est engendrée par l'excursion du signal hyperfréquence sur le réseau I(V) où le signal passe par des points de tensions V_{ds} supérieurs, c'est-à-dire là où il existe les courbes de courant de grille en forme de cloche, donc un courant d'ionisation non négligeable (cette partie a été détaillée dans le chapitre II).

Il est possible, pour cette tension V_{gs} , de tracer la puissance de sortie maximale en fonction de V_{ds} (Fig. 13). La puissance de sortie atteint son maximum pour $V_{ds} = 3V$ alors que les tensions de claquage en diode grille drain et en fonctionnement transistor au pincement sont de $-7,5V$ avec $V_p \cong -0,4V$. Les valeurs de puissance obtenues pour des tensions supérieures sont limitées par le courant de grille en inverse dû à l'ionisation, celles obtenues pour des tensions inférieures sont limitées par le courant de grille de mise en direct du contact Schottky. La relativement bonne tension de claquage en fonctionnement transistor au pincement n'est en fait pas réellement mise à profit.

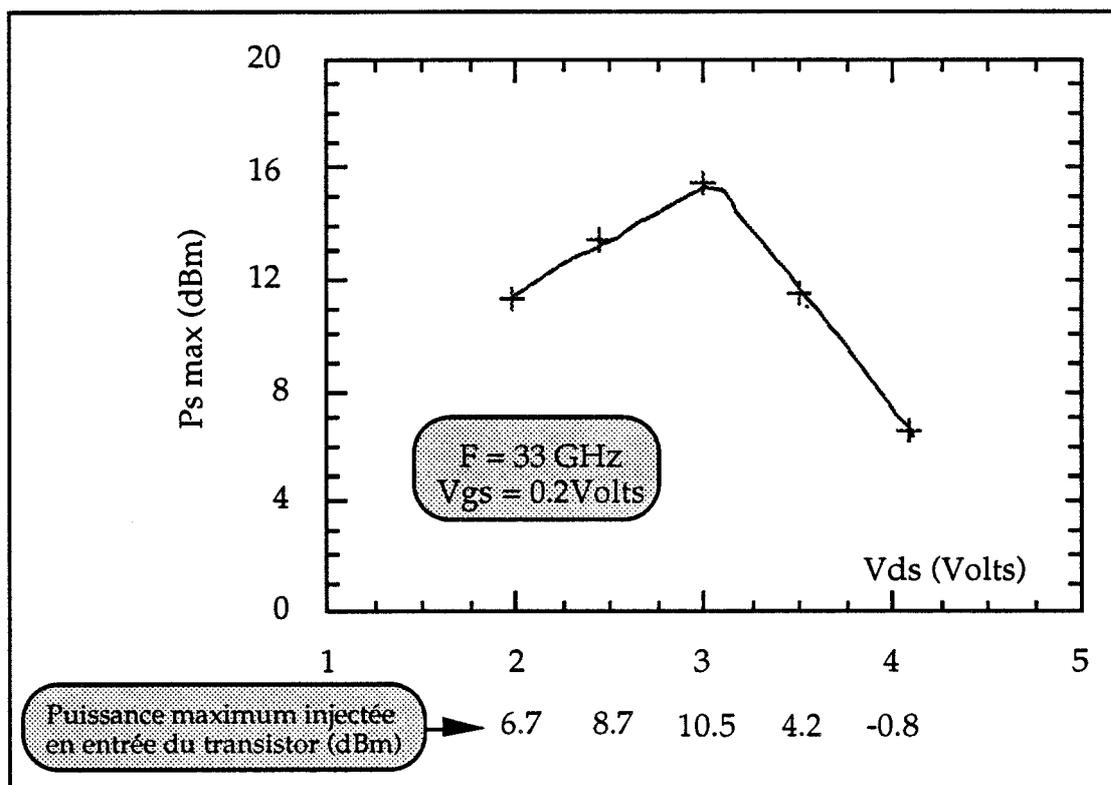


Figure 13 : Évolution de la puissance de sortie maximum délivrable par le composant sans limitation de courant de grille pour différentes tensions drain source Transistor TOUTATIS 0.25x2x50 μm^2

III.2.1.2 - Second cas typique

Le second composant présenté correspond au transistor KIRK de développement total $4 \times 50 \mu\text{m}$ et de longueur de grille $0,25 \mu\text{m}$. Pour rappel, ce composant présente une bonne tension de claquage en diode grille drain, de 9V, mais surtout un réseau d'ionisation où les courbes en forme de cloche obtenues pour des tensions V_{DS} élevées, sont situées sur la droite (le courant maximum d'ionisation est obtenu à canal très ouvert) (Fig. 14). Les mêmes études que dans le cas précédent montrent qu'en classe A ($V_{gs} = 0,1\text{V}$), il est possible d'obtenir des performances (Fig. 15) nettement plus intéressantes. Il est possible de polariser ce composant avec des tensions drain source plus élevées. Comme dans le premier cas, lorsqu'on augmente la tension de polarisation, on augmente la dynamique du signal de sortie.

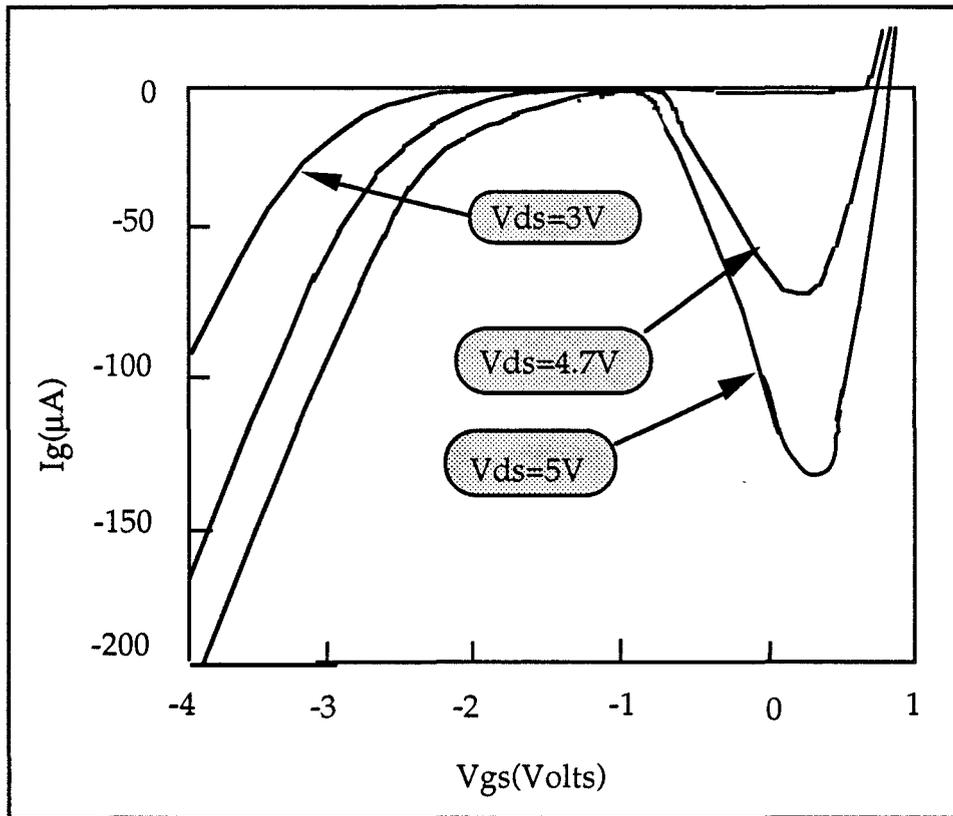


Figure 14 : Caractéristique de l'allure du courant de grille en fonctionnement transistor pour le composant KIRK $0.25 \times 4 \times 50 \mu\text{m}^2$

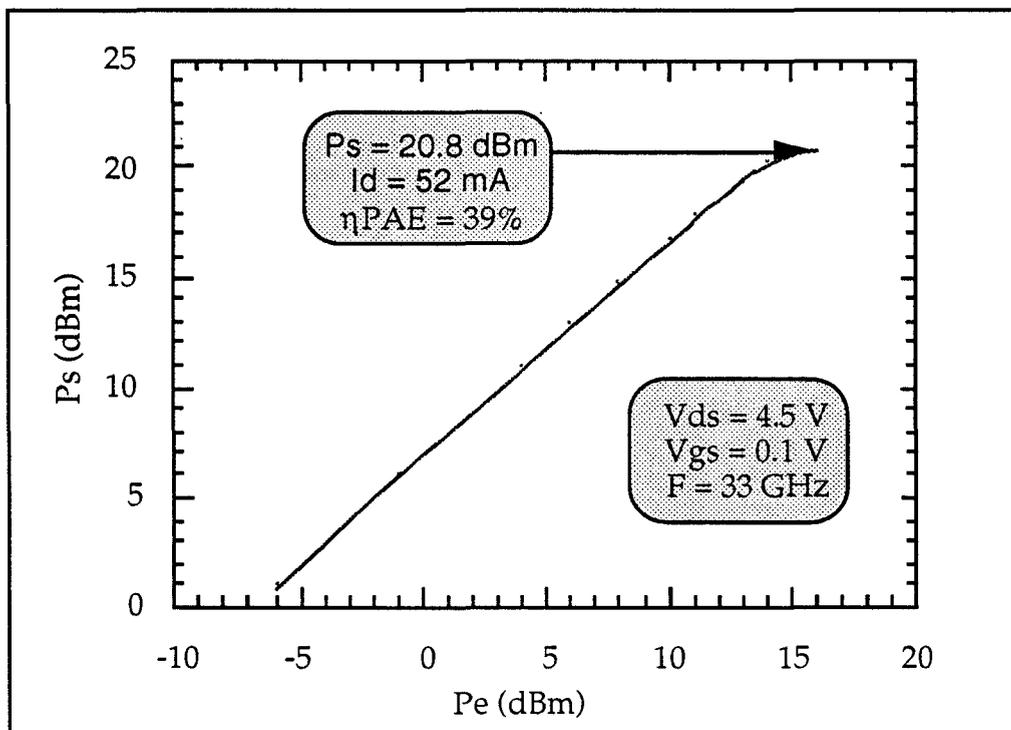


Figure 15 : Évolution de la puissance de sortie en fonction de la puissance d'entrée - Transistor KIRK $0.25 \times 4 \times 50 \mu\text{m}^2$

Les valeurs de $P_s \text{ max}$ en fonction de V_{ds} sont résumées dans le tableau ci-dessous :

V_{ds} (V)	$P_s \text{ max}$ (dBm)	I_d (mA)	$G_{\text{linéaire}}$ (dB)
3	18	58	7,1
4	20	60	7,1
4,5	20,8	64	7,1

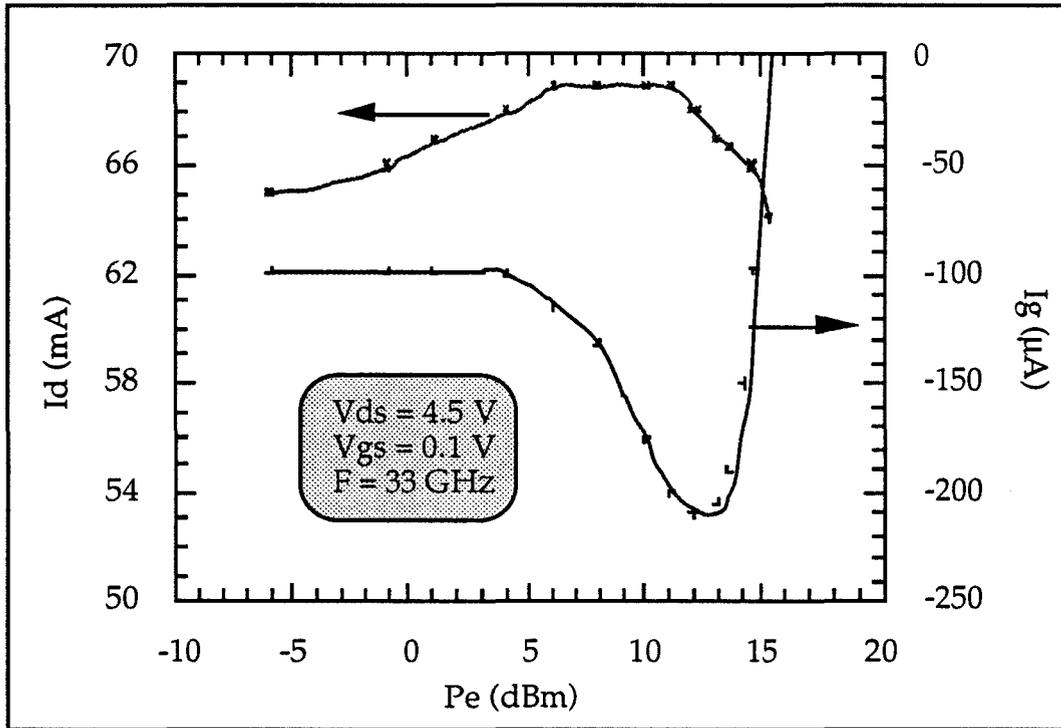
Tableau II : Évolution de la puissance de sortie maximum en fonction de polarisation drain source

On remarque également dans ce tableau que le gain linéaire est de valeur constante, quelle que soit la tension drain source. Ceci est en plein accord avec l'étude en fonction de la tension drain source sur le Maximum Available Gain présentée au chapitre II.

L'observation des courants de grille et drain associés à ces résultats (Fig. 16) permet de comprendre pourquoi il est possible d'atteindre ces polarisations. Le processus limitatif arrive beaucoup plus tard que dans le cas du composant précédent et le fonctionnement est par conséquent plus linéaire avec l'augmentation de P_e . La valeur maximum de puissance est obtenue pour $V_{ds} = 4,5V$, ensuite une chute très brutale est constatée. Au-delà de $V_{ds} = 4,5V$, l'ionisation dans le canal est trop importante et l'excursion du signal hyperfréquence ne fait qu'augmenter le courant de grille et diminuer ainsi considérablement la dynamique maximum du signal d'entrée.

Le fait que l'on puisse atteindre la tension de polarisation $V_{ds} = 4,5V$, est clairement lié à la nette séparation existant entre la partie Tunnel et la partie ionisation de la caractéristique $I_g(V_{gs}, V_{ds})$ et la bonne tension de claquage en diode.

Les résultats sont très satisfaisants puisqu'on obtient une puissance délivrée de 120 mW soit 600 mW/mm. Ce composant aurait pu présenter des résultats supérieurs s'il n'avait pas été aussi attaqué lors du recess de grille (tension de pincement trop faible en valeur absolue). Son courant drain à $V_{gs} = +0,5V$ est de 480 mA/mm, ce qui est insuffisant pour obtenir des puissances de l'ordre du Watt par millimètre. Sinon il est nécessaire de réaliser des tensions de claquage de l'ordre de 15V si on désire conserver des courants de cet ordre de grandeur.



*Figure 16 : Évolution des courants drain et grille en fonction
de la puissance d'entrée
Transistor KIRK 0.25x4x50 μm^2*

III.2.1.3 - Comparaison entre le transistor 992 centré et le transistor 992 décentré

Il s'agit d'une étude comparative en puissance entre deux composants qui, comme on l'a vu au chapitre II, sont identiques en tous points sauf celui du recess où l'un est étroit avec une grille en T centrée, l'autre plus large avec une grille standard décalée vers la source. Les études statiques et hyperfréquences de deux composants donnaient des performances identiques mais des meilleures tenues en tension en diode comme en transistor pour le composant à grille décalée. Les résultats en puissance présentés correspondent au point de polarisation offrant le niveau de puissance en sortie le plus élevé, pour un développement de $2 \times 50 \mu\text{m}$.

Transistor 992 centré

Le point de polarisation est choisi à $V_{ds} = 3,2V$, $V_{gs} = 0V$. L'observation de la réponse en puissance (Fig. 17) et des évolutions correspondantes des courants de drain et grille (Fig. 18) montre qu'après un régime de fonctionnement linéaire, survient l'écrêtage de l'alternance négative puis enfin celle de l'alternance positive. Lorsque l'alternance négative seule est écrêtée, on a une augmentation du courant drain et le courant de grille inverse augmente. L'écrêtage de l'alternance positive se traduit par une diminution du courant drain et par une inversion du courant grille qui passe en positif. Ces allures ressemblent à celles présentées précédemment mais le courant grille moyen existe déjà à très faible niveau de signal hyperfréquence (lié à une diode Schottky inverse médiocre).

En fait, ce composant a un comportement linéaire tant que l'évolution du courant de grille est faible en fonction de P_e , la compression du gain intervient en même temps que les variations très rapides du courant de grille.

Il est évident qu'il est préférable, pour une faible puissance d'entrée, d'avoir un courant de grille moyen nul, car ainsi nous serons moins vite limités par la valeur maximum de 1 mA/mm. La puissance maximum obtenue est de l'ordre de 570 mW/mm avec un rendement en puissance ajoutée correspondant de 47 %. Ces mesures sont comparables aux premiers résultats présentés. Il est clair, au vu des performances obtenues que ce composant est affecté par une caractéristique $I_g(V_{gs}, V_{ds})$ insuffisamment favorable qui l'empêche d'être polarisé à des tensions drain source plus importantes.

Transistor 992 décentré

Le transistor 992 à grille décentrée semble à priori plus favorable puisque, comme on l'a vu, il présente des courants de grille beaucoup plus faibles que ce soit en fonctionnement diode (effet tunnel 12V) ou en fonctionnement transistor (ionise pour des tensions V_{ds} élevées 5V) chapitre II.

Malgré ces bonnes prédispositions et le bon comportement hyperfréquence petit signal, les résultats obtenus en puissance sont très décevants. Quelle que soit la tension drain source choisie, les performances ont toujours été médiocres. Les réponses obtenues (Fig. 19 et 20) montrent un gain linéaire similaire au transistor 992 centré, une compression très rapide qui n'apparaît pas particulièrement reliée à l'évolution du courant de grille.

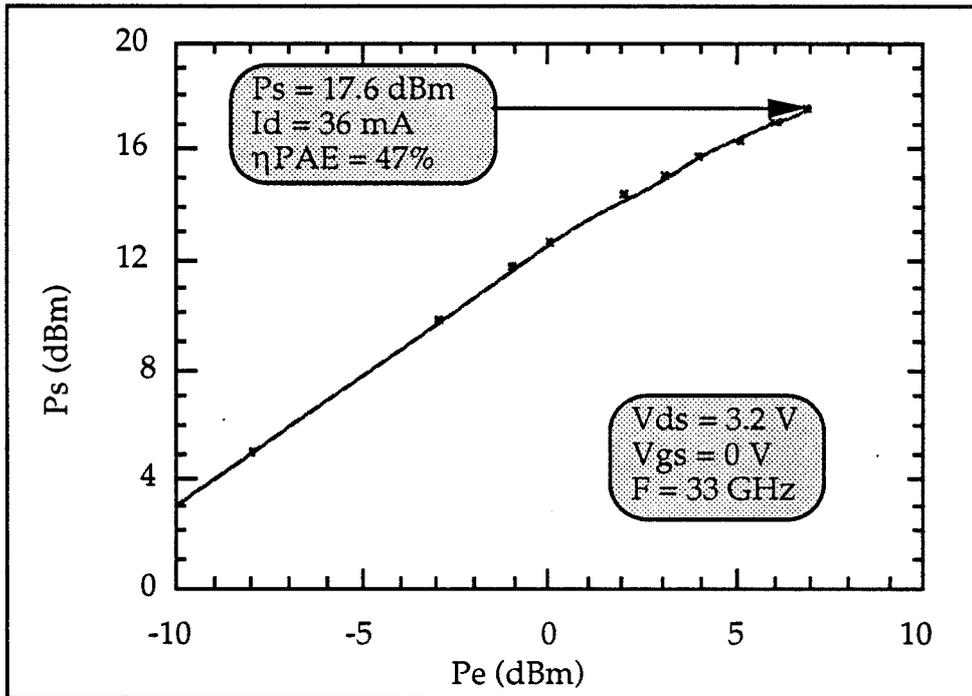


Figure 17 : Évolution de la puissance de sortie
en fonction de la puissance d'entrée
Transistor 992 à grille centrée $0.25 \times 2 \times 50 \mu\text{m}^2$

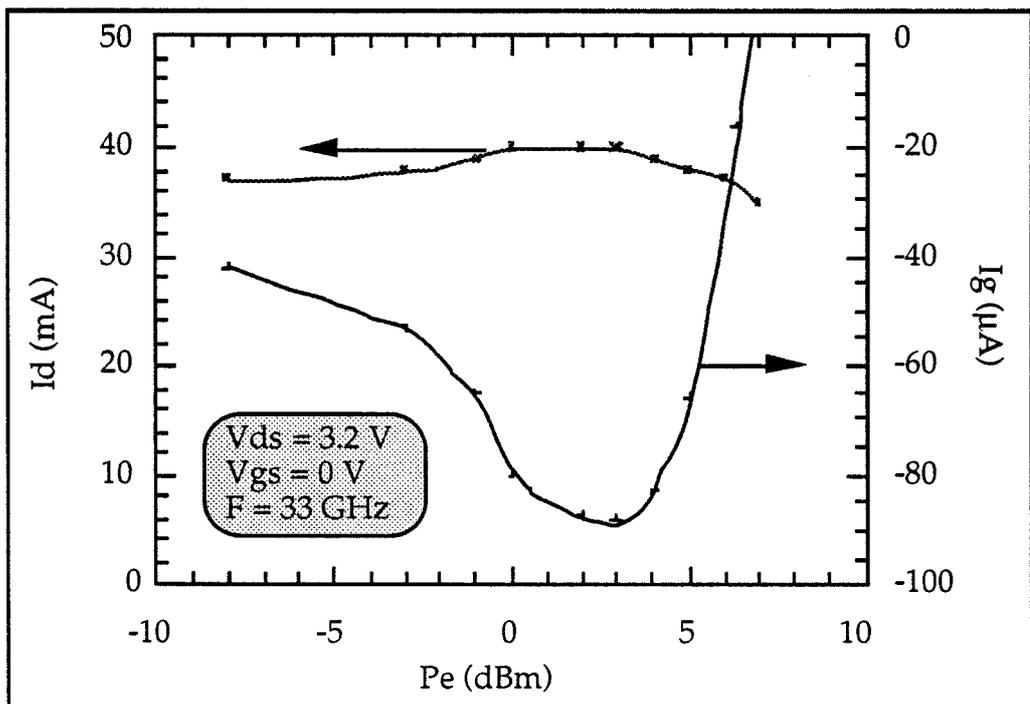
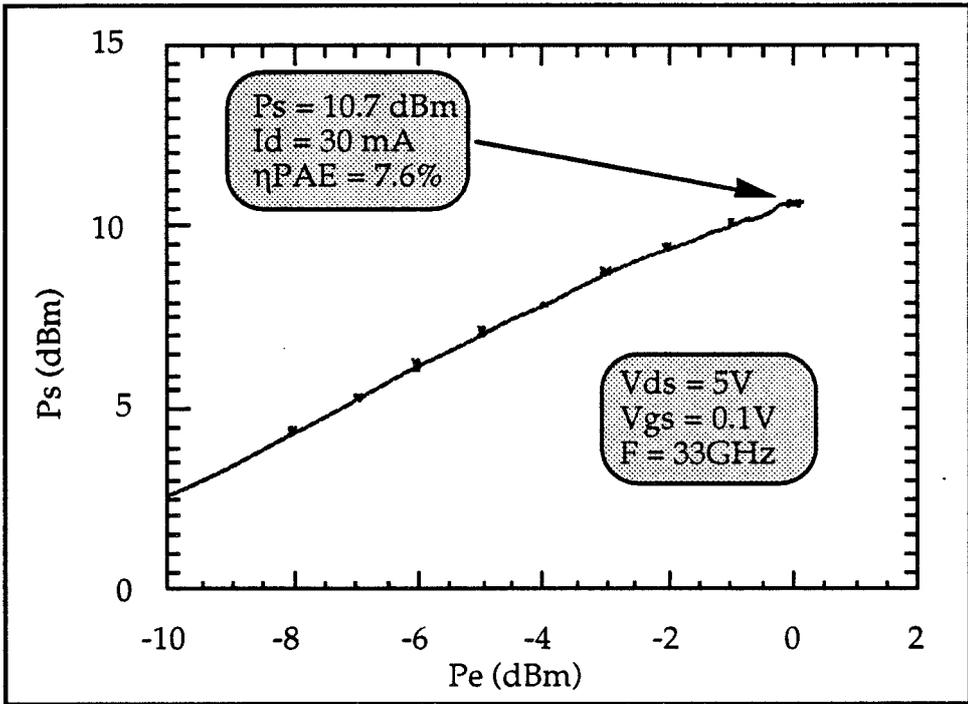
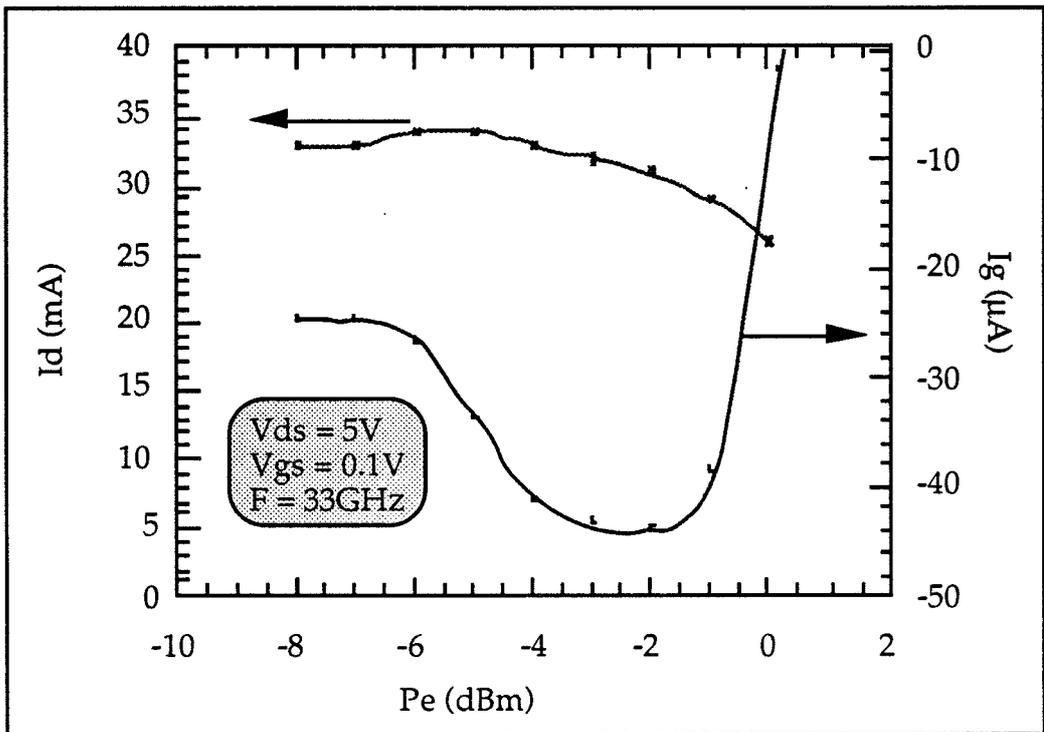


Figure 18 : Évolution des courants de grille et drain
en fonction de la puissance d'entrée
Transistor 992 à grille centrée $0.25 \times 2 \times 50 \mu\text{m}^2$



*Figure 19 : Évolution de la puissance de sortie en fonction de la puissance d'entrée
Transistor 992 à grille décentrée $0.25 \times 2 \times 50 \mu\text{m}^2$*



*Figure 20 : Évolution des courants de grille et drain en fonction de la puissance d'entrée
Transistor 992 à grille décentrée $0.25 \times 2 \times 50 \mu\text{m}^2$*

La puissance maximum obtenue est de l'ordre de 120 mW/mm avec un rendement en puissance correspondant de 7,8 %. Une décroissance prématurée du courant de drain est constatée signifiant une mise en direct de la grille mais qui n'est pas immédiatement suivie par l'évolution du courant de grille, ce qui a toujours été le cas pour les autres transistors. Il est clair que nous sommes en présence d'un phénomène physique qui échappe aux interprétations qu'il est possible de faire avec les caractérisations effectuées jusque là. Une explication possible serait que le dimensionnement du recess côté drain trop important engendrerait un effet de surface. Celui-ci, en s'exerçant dans la zone grille drain empêcherait le canal d'être modulé correctement en fonctionnement hyperfréquence grand signal, en raison d'un temps de piégeage, dépiégeage de l'ordre de la milliseconde [7]. Cet effet de surface aurait tendance, de plus, à augmenter lorsqu'on augmente la tension grille drain, car à forte tension V_{gd} , les électrons peuvent passer par effet tunnel du contact Schottky vers le drain, en surface, et ainsi former un état de surface plus important [8]. Il est possible de mettre en évidence ce phénomène physique à l'aide d'un réseau I(V) pulsé où le point de repos est tel que la tension V_{gd} soit élevée de façon à exalter le phénomène (soit V_{ds} élevée et V_{gs} proche du pincement). Cela se traduit par un écroulement du réseau I(V) pulsé par rapport au réseau statique [7]. Cette manipulation n'a malheureusement pas pu être effectuée par manque de composant. Cet effet de surface ne peut être mis en évidence à l'aide d'analyseur de réseau classique car les niveaux hyperfréquence mis en jeu sont beaucoup trop faibles. Cependant, à partir d'un système (A.R.) spécial où les niveaux de puissance mis en jeu peuvent être beaucoup plus élevés de façon à moduler cette zone, il serait possible dans ce cas de mettre cet effet en évidence. Ce système sera développé et amplement détaillé dans le quatrième chapitre.

III.2.1.4 - Étude du MESFET double recess

Ces transistors réalisés par THOMSON, n'étaient pas destinés à travailler en bande millimétrique. Le but recherché était de montrer qu'à partir d'une couche épitaxiée simple, et avec un large recess il était possible de réaliser des transistors ayant des tensions de claquage élevées, sans pour autant être pénalisé en fonctionnement hyperfréquence grand signal (comme c'était le cas pour le composant précédent). Le principe de ce composant était d'utiliser un second recess et que la profondeur de celui-ci soit suffisante de

façon à réaliser un "écranage" de l'effet de surface (zone déplétée) par rapport au canal.

L'excellent comportement en claquage de ce composant a été montré au chapitre 2. En préalable à l'étude grand signal hyperfréquence, nous avons effectué une comparaison des réseaux $I(V)$ statique et pulsé. Pour le réseau pulsé, le point de polarisation a été choisi de façon à exalter les effets de surface: $V_{ds} = 4V$ et $V_{gs} = -2V$ (proche du pincement). Pour assurer une température constante du composant, la durée des impulsions sur la grille et le drain a été fixée à 300 ns et 150 ns respectivement, avec des temps de montée et descente de 30 ns et une période de répétition de 10 ms. Les impulsions étaient suffisamment longues pour obtenir des tensions stabilisées, mais suffisamment courtes pour que les éventuels états de surface puissent être mis en évidence (temps de piégeage et dépiégeage de l'ordre de la micro seconde).

La différence entre ces deux réseaux (Fig. 21 a et b) est nette. Elle démontre que les états de surface, s'ils sont présents, n'affectent pas la dynamique du courant de drain. Le courant maximum (à $V_{gs} = +0,5V$, $V_{ds} = 2V$) est identique dans les deux cas. La diminution du courant drain en fonction de V_{ds} sur le réseau statique est attribuée aux effets thermiques. Les caractéristiques $I(V)$ présentent un comportement remarquable, en particulier à tension drain source élevée et même à canal totalement ouvert, ce qui confirme les études de claquage du chapitre 2 [9]. Ces excellents résultats ont été confirmés par des mesures en puissance en classe A réalisées au laboratoire Thomson à 18 GHz. Pour une tension drain source de 10V, une puissance de 0,53 W/mm (Fig. 22) a été obtenue avec un transistor de développement total $8 \times 75 \mu\text{m}$ ($600 \mu\text{m}$) avec un gain linéaire de 9,5 dB, ce qui correspond à l'état de l'art pour un MESFET de longueur de grille $0,3 \mu\text{m}$ avec un tel développement.

Cette topologie semble applicable pour la bande Ka qui nous concerne, sur des structures PMHEMT avec des dimensionnements adaptés. Actuellement, dans notre laboratoire, des simulations physiques sont réalisées sur ces topologies double recess appliquées aux structures PMHEMT par J. Hédoire, dans le cadre de son travail de thèse. Il utilise un modèle hydrodynamique bidimensionnel avec, pour objectif, de mieux définir les dimensionnements de cette topologie mais aussi d'approfondir la compréhension physique (évolution des paramètres tels que : l'énergie, le champ électrique, la répartition de la concentration de charge et du potentiel entre grille et drain) de celle-ci.

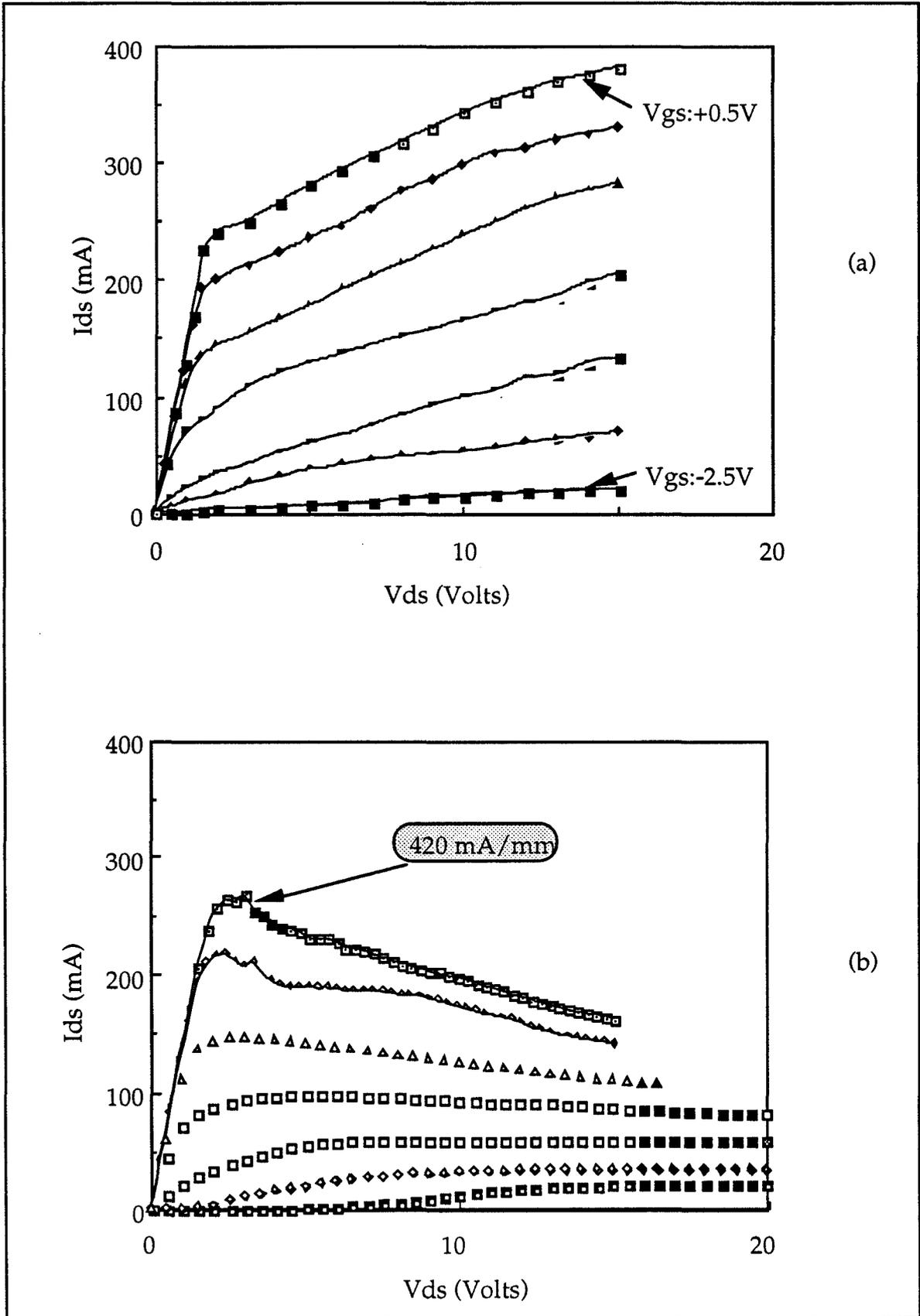
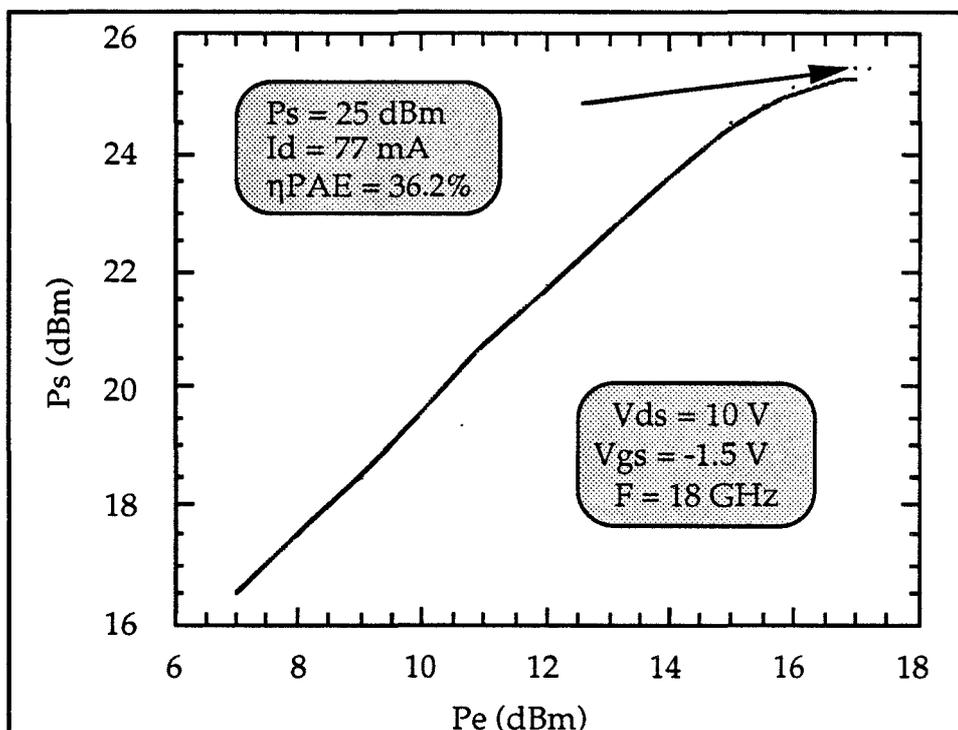


Figure 21 : Comparaison des réseaux $I(V)$ réalisés
(a) en mode pulsé (point de repos $V_{ds} = 4V$, $V_{gs} = -2V$) (b) en mode statique
pour le MESFET double recess ($8 \times 75 \times 0.3 \mu m^2$)



*Figure 22 : Évolution de la puissance de sortie en fonction de la puissance d'entrée
Transistor MESFET double recess 0.3x8x75 μm^2*

III.2.2 - Influence de la tension grille source

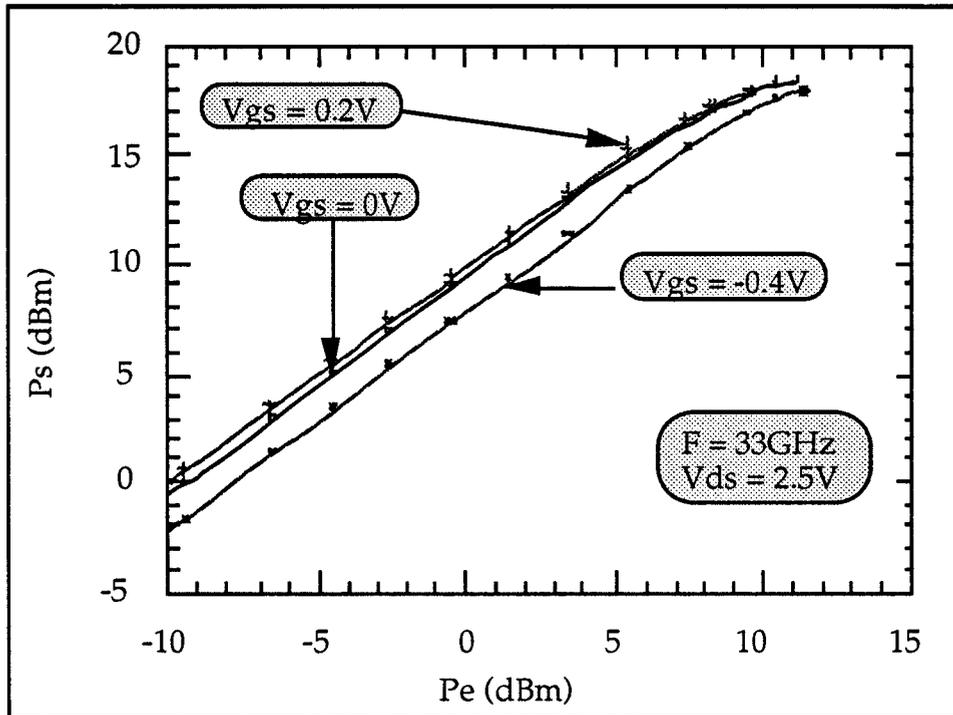
Après l'étude en fonction de la tension drain source, l'étude de l'évolution des courbes de réponse en puissance en fonction du potentiel de grille apparaît indispensable pour savoir ce que l'on peut attendre du transistor en classe A ou en classe AB profonde, à une fréquence de 33 GHz.

III.2.2.1 - Premier cas typique

Nous présentons d'abord un cas régulièrement rencontré représenté par le composant GRINGO ($L_g = 0,15 \mu\text{m}$, $W = 4 \times 50 \mu\text{m}$), transistor PHEMT à un plan de dopage supérieur de $5 \cdot 10^{12} \text{ cm}^{-2}$.

La réponse $P_s = f(P_e)$, pour une tension V_{ds} donnée, en fonction de V_{gs} (Fig. 23), permet de vérifier qu'il y a une perte du gain en puissance de l'ordre de 3 dB entre la classe A et la classe AB profonde, pour un niveau de puissance injectée à l'entrée du transistor de -10 dBm. Mais, ce n'est pas pour cette raison que la puissance maximum délivrée par le composant est systématiquement

inférieure. Celle-ci est en effet fortement fonction du niveau de la puissance maximum que l'on peut injecter en entrée du composant, sans rencontrer de limitation par le courant de grille.



*Figure 23 : Évolution de la puissance de sortie en fonction de la puissance d'entrée pour différentes valeurs de V_{gs}
Transistor GRINGO $0.15 \times 4 \times 50 \mu m^2$*

En effet, si l'on représente l'évolution de la puissance de sortie maximum en fonction de V_{ds} , comme précédemment, mais avec V_{gs} comme paramètre supplémentaire, on constate que la puissance de sortie optimale est approximativement identique en classe B et en classe A (Fig. 24). Elle est de l'ordre de 400mW/mm, mais les tensions drain source correspondantes sont différentes. En classe A, le point optimal est ($V_{ds} = 2,5V$, $V_{gs} = 0V$) et en classe B ($V_{ds} = 3V$, $V_{gs} = -0,4V$). Ce comportement peut aisément être expliqué à partir du relevé du courant de grille pendant les mesures de puissance. Ainsi, pour une tension drain source donnée on constate que (Fig. 25) le courant de grille présente une évolution beaucoup plus rapide en fonction de la puissance d'entrée en classe A qu'en classe B, malgré une tension V_{gd} plus faible. Cette différence de comportement est directement fonction de la position du point de repos par rapport à la partie en forme de cloche du courant grille, partie, rappelons le, qui correspond à la présence d'ionisation dans le canal, conformément à ce qui a été décrit dans le second chapitre.

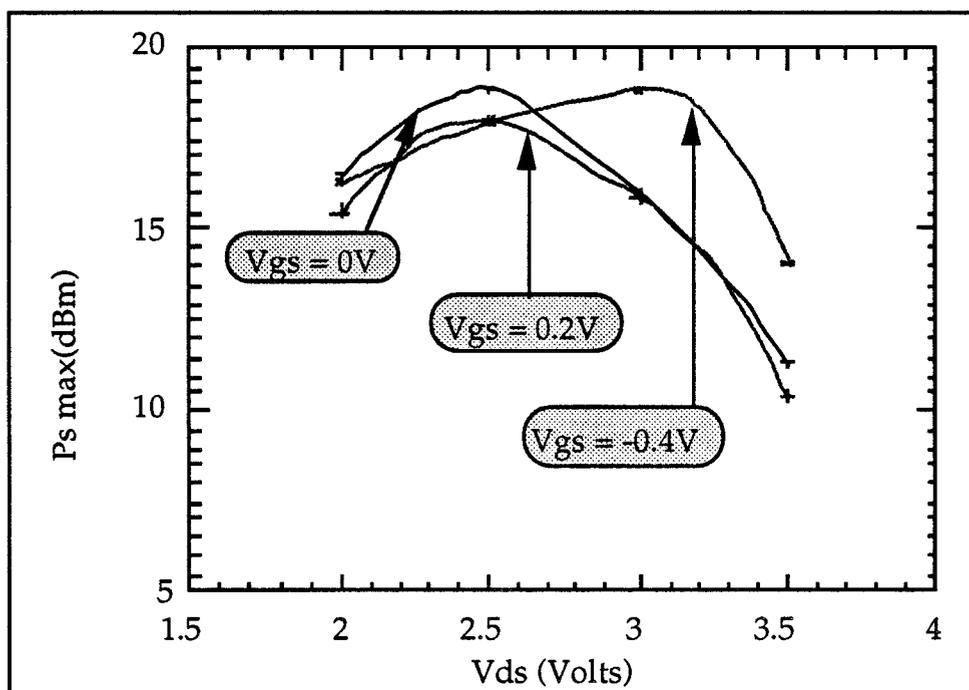


Figure 24 : Évolution de la puissance de sortie maximum en fonction de la tension drain source pour différentes valeurs de V_{gs}
 Transistor GRINGO $0.15 \times 4 \times 50 \mu\text{m}^2$

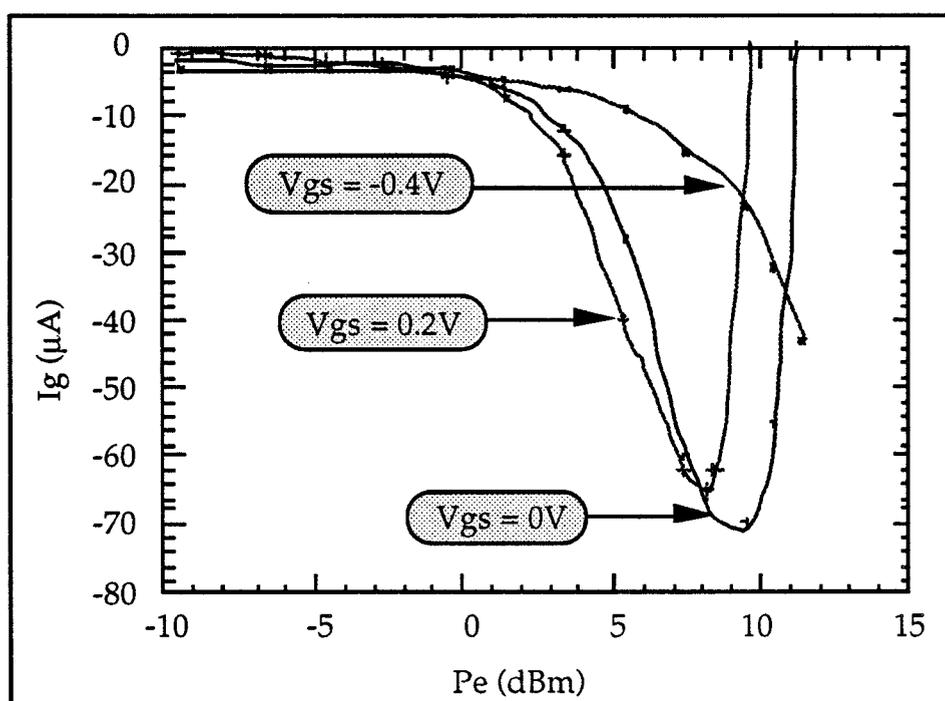


Figure 25 : Évolution des courants grille et drain en fonction de la puissance d'entrée pour différentes tensions de V_{gs} pour une tension V_{ds} de 2.5V
 Transistor GRINGO $0.15 \times 4 \times 50 \mu\text{m}^2$

Lorsqu'en polarisation classe A la puissance maximum est inférieure à celle de la classe B, cela signifie qu'on ne bénéficie pas en totalité de la bonne tenue en tension en configuration transistor à canal fermé et qu'on est limité par l'effet d'ionisation à canal ouvert.

III.2.2.2 - Second cas typique

Le second composant présenté correspond au TOUTATIS ($L_g = 0,25 \mu\text{m}$, $W = 2 \times 50 \mu\text{m}$), transistor PM HEMT à un plan de dopage supérieur de 5.10^{12}cm^{-2} .

Les courbes de réponses en puissance pour $V_{ds} = 3\text{V}$ et $V_{gs} = 0,2\text{V}$ et $-0,4\text{V}$ montrent (Fig. 26) qu'il est nécessaire d'atteindre une puissance injectée d'entrée importante pour obtenir l'écart théorique minimum de gain de 3dB entre classe A et classe B. Le comportement apparaît, dû au fait que le courant de drain en classe B augmente relativement lentement avec le niveau de puissance d'entrée (Fig. 27) et que celui-ci doit donc devenir important pour assurer une autopolarisation correcte du transistor. En ce qui concerne le courant drain en classe A, on retrouve une allure standard où l'on devine qu'il y a d'abord écrêtage de l'alternance négative puis ensuite, écrêtage de l'alternance positive. Pour ce composant, la puissance de sortie maximum est plus élevée en classe A 15,6 dB (365 mW/m) qu'en classe B 14,8 dB (300mW/mm) . Ce résultat découle du fait que le courant de grille en classe A survient plus tardivement que dans le cas du composant précédent. La conséquence est que la compression du gain en puissance survient pour un niveau de puissance d'entrée plus élevé.

Il y a cependant, dans le cas présent, un léger avantage de la classe B concernant le rendement en puissance ajoutée (Fig. 28). On a, en effet, $\eta_{PAE \text{ max}}$ classe A de 23 % et $\eta_{PAE \text{ max}}$ classe B de 29 %. Mais il faut noter que l'adaptation est réalisée dans une optique de maximaliser la puissance de sortie et non le rendement en puissance ajoutée.

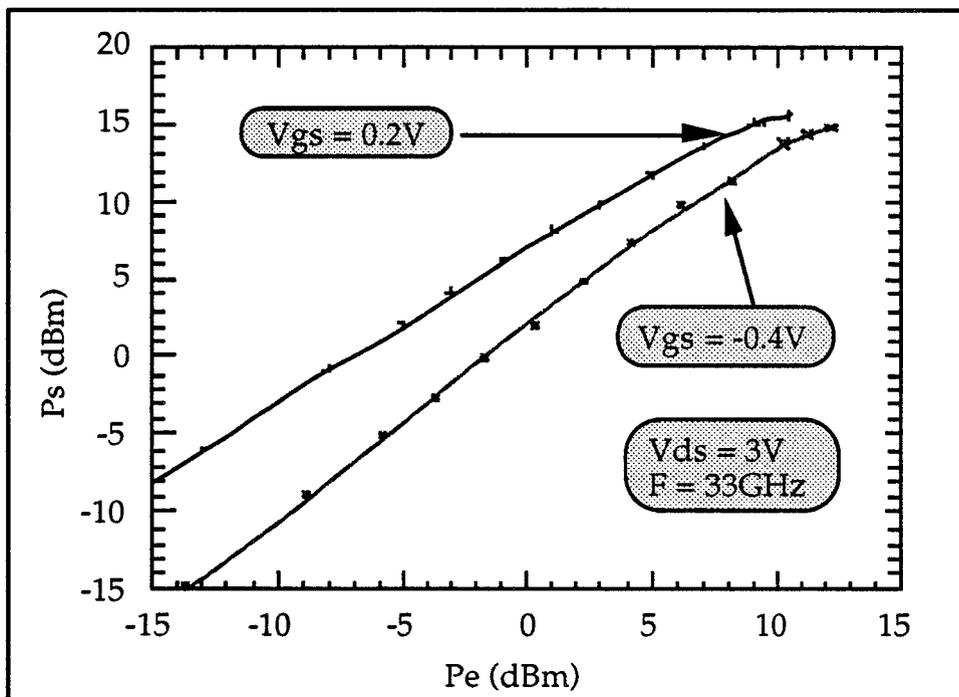


Figure 26 : Évolution de la puissance de sortie en fonction de la puissance d'entrée pour deux points de polarisation classes A et B
 Transistor TOUTATIS $0.25 \times 2 \times 50 \mu\text{m}^2$

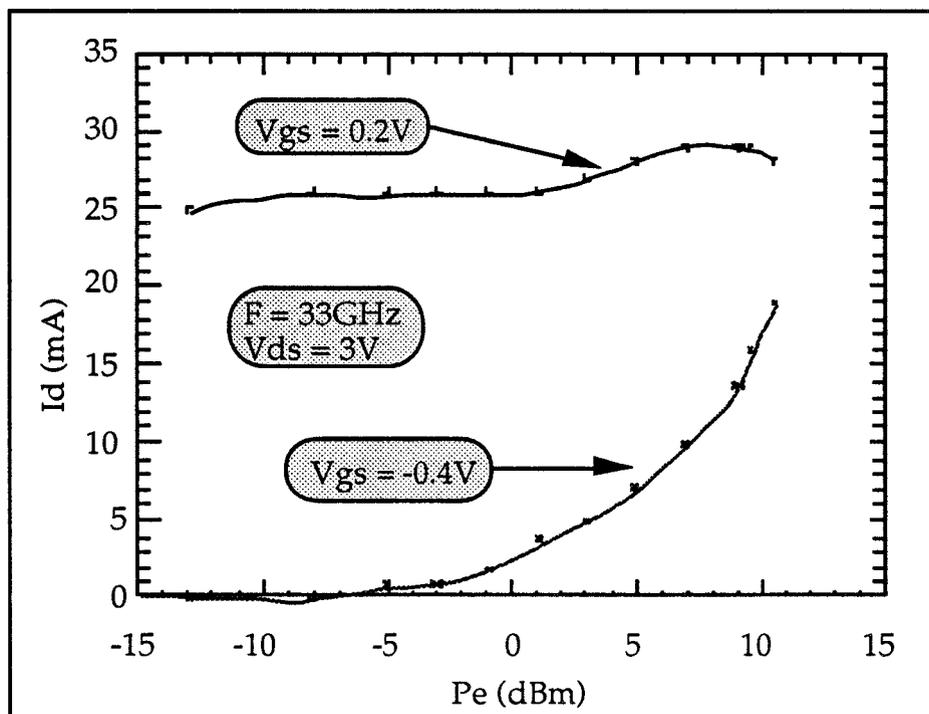


Figure 27 : Évolution des courants de drain en fonction de la puissance d'entrée pour deux points de polarisation classes A et B
 Transistor TOUTATIS $0.25 \times 2 \times 50 \mu\text{m}^2$

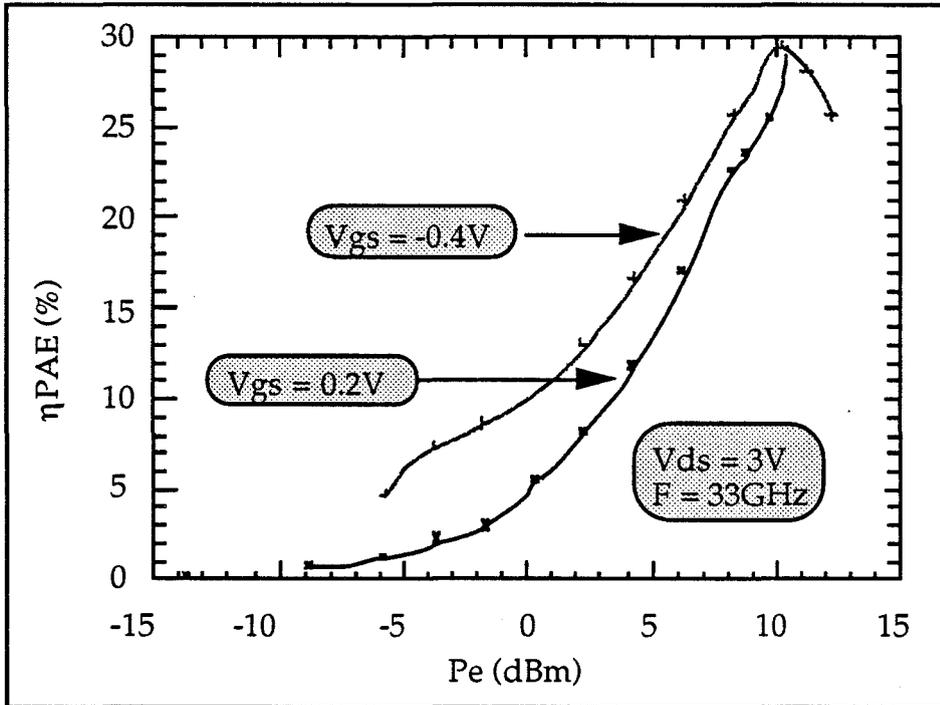


Figure 28 : Évolution des rendements en puissance ajoutée en fonction de la puissance d'entrée pour deux points de polarisation classes A et B
Transistor TOUTATIS $0.25 \times 2 \times 50 \mu m^2$

III.2.2.3 - Troisième cas typique

Ce dernier composant présenté correspond au transistor PMHEMT E2503 ($L_g = 0,15 \mu m$, $W = 2 \times 50 \mu m$) ayant un plan de dopage supérieur de $5 \cdot 10^{12} cm^{-2}$.

Il faut se souvenir que ce composant présente d'excellentes tensions de claquage, tant en transistor qu'en diode (chapitre 2, § III.3.4.2). Sa réponse $P_s = f(P_e)$ à $V_{ds} = 4,5V$ pour $V_{gs} = 0,2$ et $-0,3V$ (Fig. 29) montre une différence de gain entre classe A et classe B qui demeure de 3 dB sur toute la dynamique de P_e , ce qui traduit une autopolarisation rapide du composant en classe B. Par ailleurs, la puissance de sortie en classe B est nettement supérieure à celle de la classe A. La limitation ne provient pas du courant de grille inverse mais du courant de grille direct engendré par une mise en direct de la diode Schottky (Fig. 30). Celle-ci se produit plus tard en classe B qu'en classe A et, de ce fait, alors que la puissance est limitée à 500 mW/mm en classe A, elle atteint 700 mW/mm en classe B.

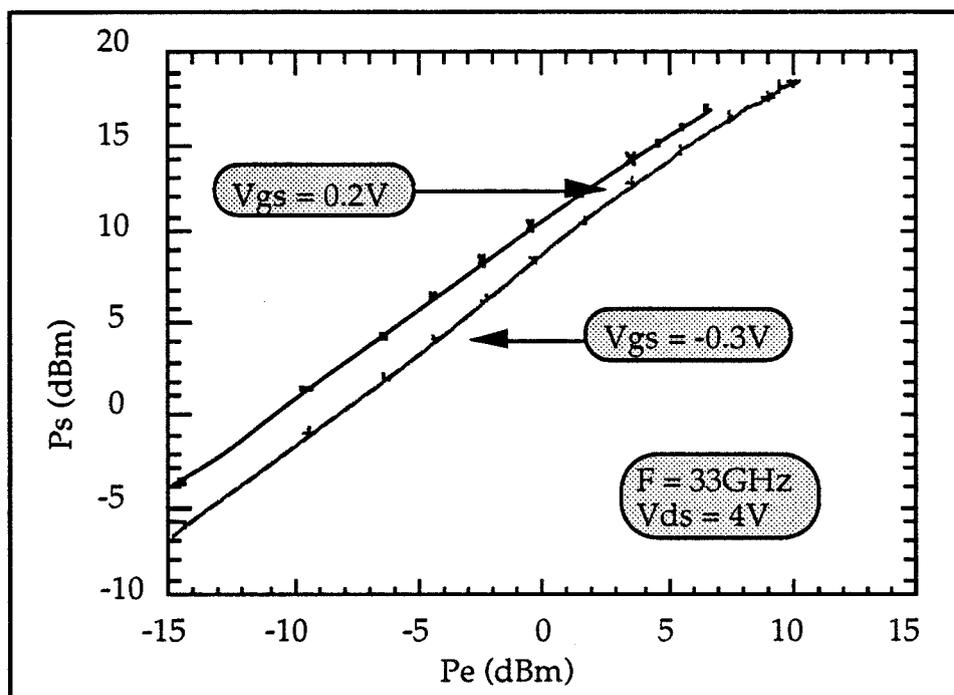


Figure 29 : Évolution de la puissance de sortie en fonction de la puissance d'entrée pour deux points de polarisation classes A et B
Transistor E2503 $0.15 \times 2 \times 50 \mu m^2$

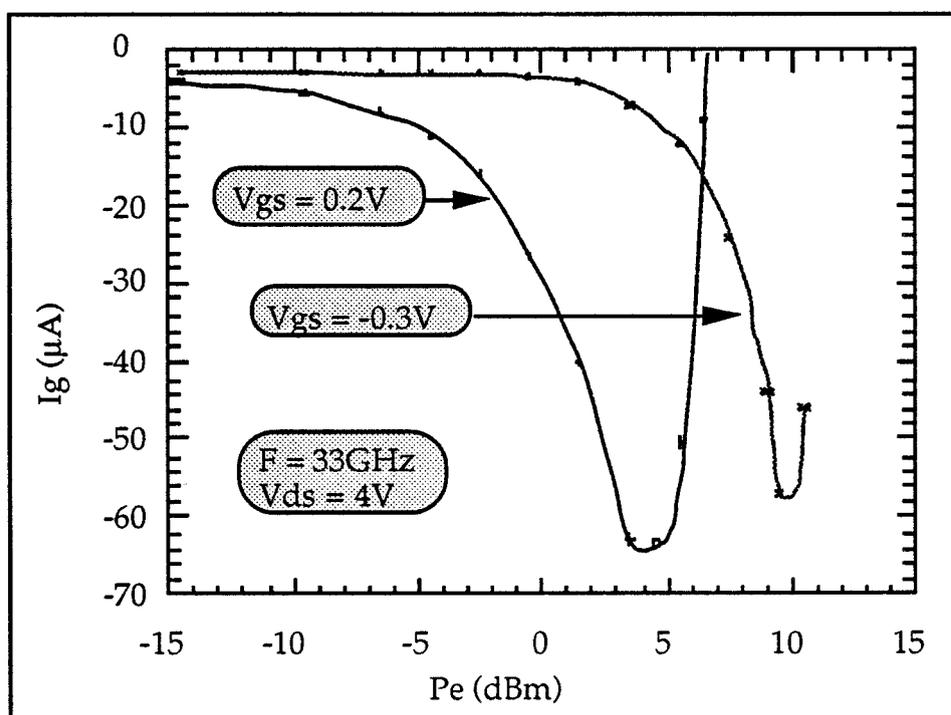


Figure 30 : Évolution des courants de grille en fonction de la puissance d'entrée pour deux points de polarisation classes A et B
Transistor E2503 $0.15 \times 2 \times 50 \mu m^2$

Ce type de composant, malgré son impédance de charge non optimale pour le rendement en puissance ajoutée, permet d'atteindre 39 % en classe A et 58 % en classe B, ce qui est un résultat très honorable.

À l'aide de ces trois cas, nous avons présenté les différentes réponses que peut engendrer un transistor en fonction des classes de polarisation. Comme nous avons pu le constater, nous observons toujours une chute de gain en puissance entre la classe B et la classe A. Ceci est inhérent au fonctionnement à excursion d'entrée nécessairement plus élevée de la classe B. Par contre, les comportements de η_{PAE} et $P_{s\ max}$, sont fortement liés au composant et principalement au moment où survient la limitation du courant de grille en fonction de P_e .

III.3 - Influence de la longueur de grille

L'influence sur les performances en puissance de la longueur de la grille est un sujet très délicat. En effet, la diminution de cette longueur intervient sur un nombre important de paramètres tant électriques que technologiques qui influencent directement le comportement en puissance.

En premier lieu, la vitesse moyenne des porteurs augmente, ce qui permet d'accroître la densité du courant. Toutefois, cette augmentation n'est pas dans le rapport des longueurs en raison des effets bidimensionnels qui minimisent les avantages des faibles longueurs de grille. Le deuxième avantage d'une grille plus courte est d'augmenter les fréquences de coupure du composant, donc son gain. Il faut cependant insister sur la difficulté de mise en oeuvre d'une technologie 0,15 μm , particulièrement lors de l'ouverture du recess de grille et du dépôt de celle-ci, qui peut entraîner des tensions de claquage plus faibles.

L'amélioration de la fréquence de coupure constitue la seule certitude prouvée expérimentalement. Par contre, les évolutions du courant drain et de la tension de claquage et leurs répercussions sur les performances en puissance sont très difficilement prédictibles. En pratique, nous avons observé trois cas de figure résumés schématiquement sur les figures 31 a-b-c. On a toujours un gain petit signal supérieur avec $L_g = 0,15\ \mu\text{m}$ par rapport à 0,25 μm , pour des composants ayant une même tension de pincement.

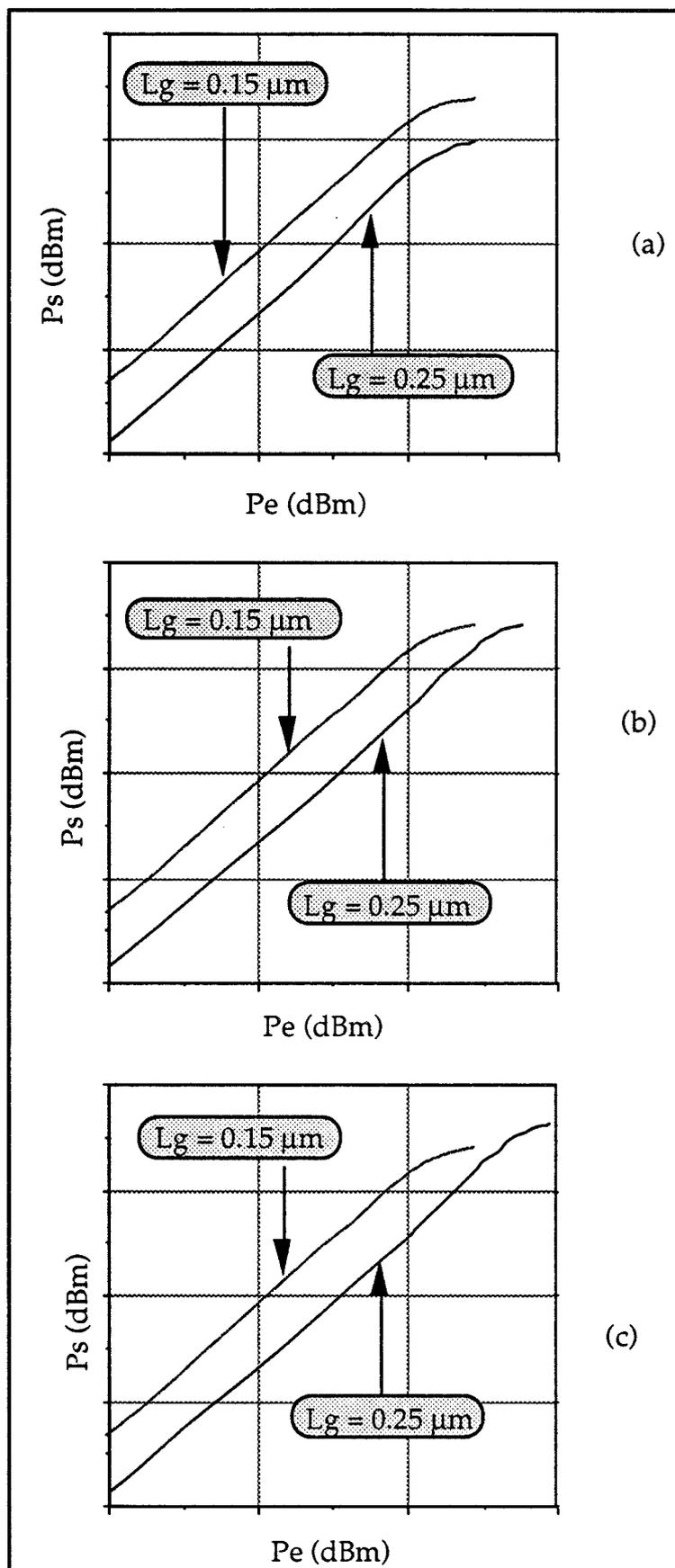


Figure 31 : Représentation schématique des différents types de comportements en puissance (a,b,c) pour deux longueurs de grille différentes

Par contre, la densité de puissance peut être supérieure, égale ou inférieure suivant la qualité de réalisation des différentes étapes technologiques.

À titre d'exemple de comparaison entre composants de longueurs de grille différentes, il est intéressant de considérer les transistors TOUTATIS de longueur de grille $0,25 \mu\text{m}$ et GRINGO de longueur de grille $0,15 \mu\text{m}$. Ces deux composants, réalisés sur la même épitaxie, ont le même développement total de grille de $2 \times 50 \mu\text{m}$. La tension de pincement, les tensions de claquage en diode sont à peu près du même ordre.

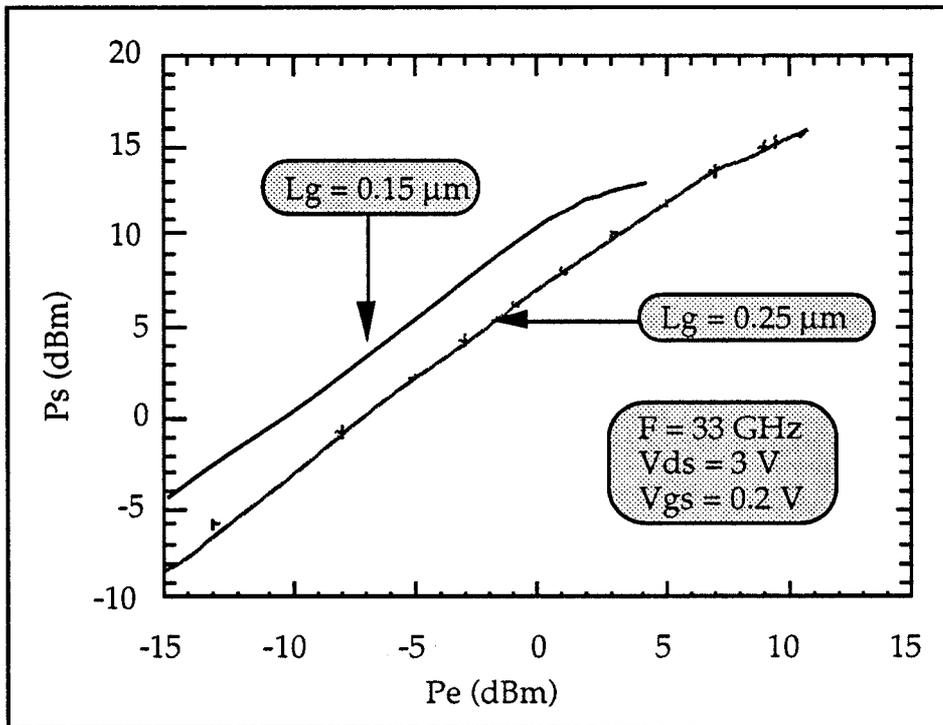


Figure 32 : Évolution de la puissance de sortie en fonction de la puissance d'entrée pour deux longueurs de grille Transistors TOUTATIS $0,25 \mu\text{m}$ et GRINGO $0,15 \mu\text{m}$ ($2 \times 50 \mu\text{m}$)

Leurs réponses en puissance pour $V_{ds} = 3\text{V}$ avec $V_{gs} = 0,2\text{V}$ pour le TOUTATIS et $V_{gs} = 0\text{V}$ pour le GRINGO (Fig. 32) montrent que le gain en puissance de ce dernier est supérieur de 3,5 dB. Par contre, c'est le composant à grille la plus longue qui présente la puissance de sortie la plus élevée puisqu'on a : 15,6 dBm et 13,5 dBm pour les longueurs de grille $0,25 \mu\text{m}$ et $0,15 \mu\text{m}$, respectivement. Cet écart de 2 dB se traduit par une densité de puissance de 360 mW/mm contre 225 mW/mm. Cet écart en défaveur du transistor GRINGO est dû à sa moins bonne tenue en tension drain source.

En réalité, le composant GRINGO peut quand même atteindre une puissance de sortie maximale pour une tension $V_{ds} = 2,5V$ de l'ordre de 16 dBm (400 mW/mm). En effet, en diminuant la tension V_{ds} , le courant grille limite survient moins vite, permettant ainsi d'augmenter le niveau de puissance injectée en entrée, d'où la puissance de sortie.

Cet exemple démontre l'intérêt des grilles courtes pour le gain en puissance. Par contre, en ce qui concerne les niveaux de puissance, ceux-ci sont fortement dépendants de la maturité de la technologie considérée. Les composants à grille de $0,25 \mu m$, basés sur une technologie plus mature, permettent, de manière générale, une meilleure maîtrise de la tension de claquage, c'est-à-dire un courant de grille retardé dans la caractéristique de réponse en puissance. Ce courant de grille est synonyme de compression du gain et de limitation en puissance. Pour terminer, il faut souligner la très forte instabilité des composants à grille très courte ($0,15 \mu m$). Ceux-ci présentent des velléités d'oscillation difficilement contrôlables, et sont d'une utilisation très délicate.

III.4 - Synthèse des différents cas observables

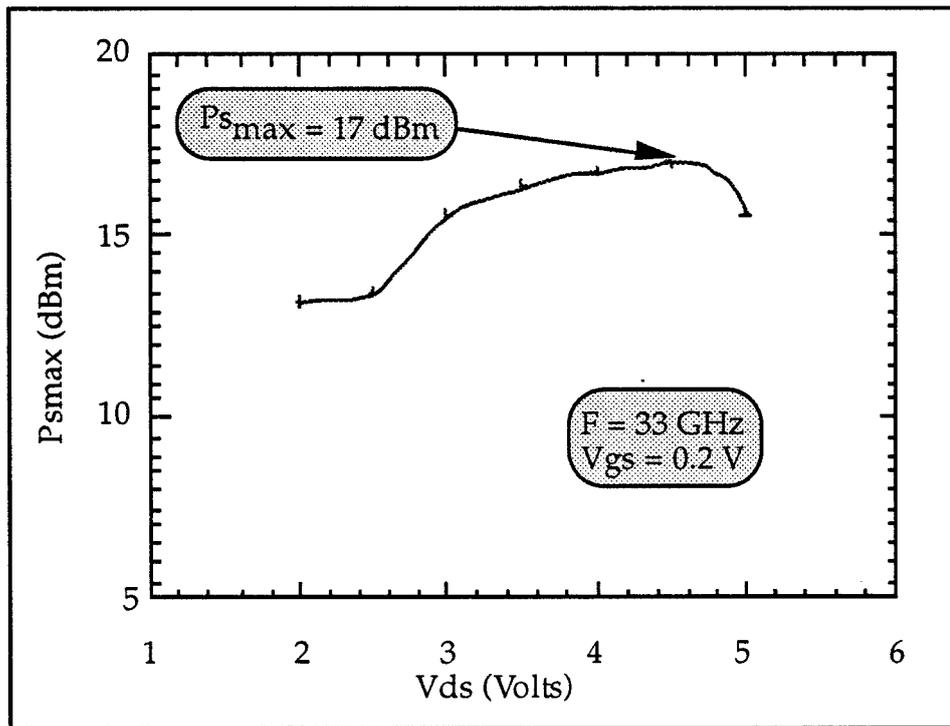
À l'issue de l'analyse précédente, il apparaît intéressant de dégager les grandes lignes d'une synthèse concluant sur la corrélation entre caractéristiques en courant (drain et grille) et réponses en puissance. Cette synthèse se base sur quatre transistors provenant de séries différentes.

- Il y a tout d'abord le transistor GRINGO ($0,15 \mu m$) pour lequel la densité de puissance maximum atteinte est de 400 mW/mm avec une tension de polarisation de $V_{ds} = 2,5V$. Ce composant est pénalisé par un courant de grille à canal ouvert (ionisation) qui survient pour de faibles tensions V_{ds} . De plus, le maximum de courant de grille est atteint pour des valeurs de V_{gs} négatives, donc rapidement balayées par le signal hyperfréquence. De ce fait, ce composant ne présente pas une densité de puissance élevée malgré sa faible longueur de grille.

- Ensuite, il y a le composant E2503 dont les mesures en puissance montrent que l'on obtient une augmentation de la puissance maximale délivrée en faisant croître la tension V_{ds} jusqu'à $4,5V$ (Fig. 33). Ainsi, la puissance maximale passe de 13,7 dBm à 17 dBm pour V_{ds} passant de 2 à $4,5V$

soit une augmentation de la densité de puissance de 210 à 500 mW/mm. L'évolution du réseau de courant de grille en fonctionnement statique, pouvait laisser pressentir à de tels résultats. En effet, le maximum de la cloche se produit pour des V_{gs} fortement positifs, ce qui signifie que le point de polarisation demeure sur la gauche de la cloche.

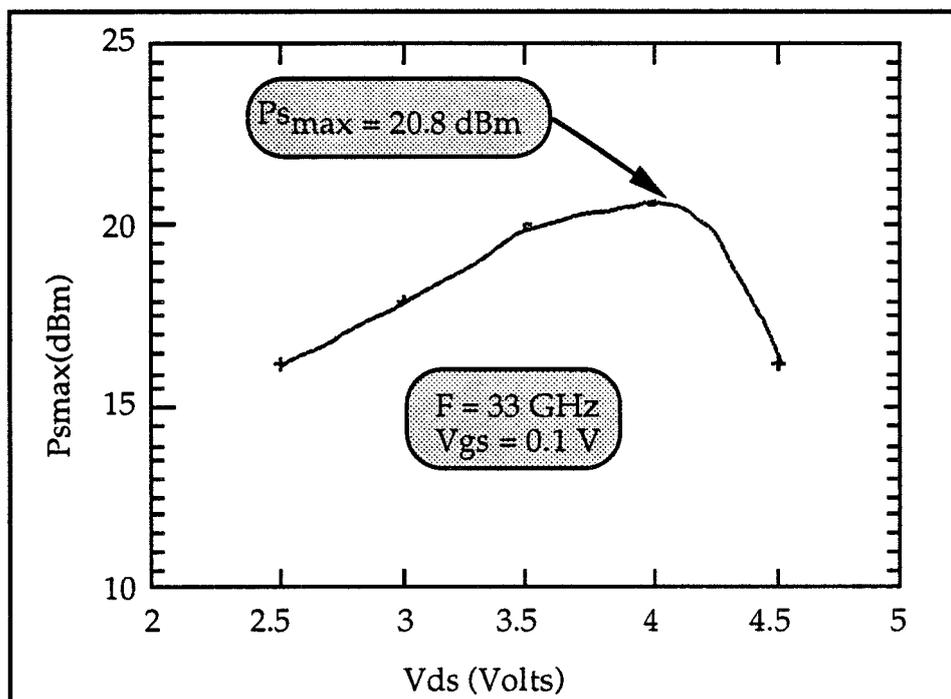
L'augmentation du niveau de signal hyperfréquence, n'entraîne pas d'excursion dans la zone dangereuse. Ce composant est cependant pénalisé par un faible courant drain à canal ouvert lié au fait qu'il n'a qu'un seul plan de dopage mais surtout à une profondeur du recess de grille trop importante.



*Figure 33 : Évolution de la puissance de sortie maximum
en fonction de la tension drain source
Transistor E2503 $0,15 \times 2 \times 50 \mu m^2$*

- Le troisième composant est le KIRK, il présente les mêmes avantages que le E2503 en ce qui concerne l'évolution du réseau de courant de grille (cloche fortement sur la droite, pour V_{gs} positif et survenant pour des V_{ds} élevés). Cela permet d'obtenir une puissance de sortie qui augmente lorsque V_{ds} croît jusque 4,5V, comme précédemment (Fig. 34), ce qui donne des résultats en densité de puissance de 600 mW/mm. Cette amélioration est liée à

la présence d'un second plan de dopage, en face arrière qui a permis une densité de courant plus élevée. Malheureusement, la profondeur de creusement du recess est encore trop importante ($V_p = -0,3V$).



*Figure 34 : Évolution de la puissance de sortie maximum en fonction de la tension drain source
Transistor KIRK $0.25 \times 4 \times 50 \mu m^2$*

- Le dernier composant est un transistor du laboratoire : le 497. Il comporte deux plans de dopage et une tension de pincement beaucoup plus élevée, d'où une densité de courant plus importante de l'ordre de 900 mA à 1A/mm. Comme le maximum de la cloche d'ionisation survient pour $V_{gs} = 0V$ et que la tension à appliquer à la grille pour être en polarisation classe A est de -0,5V, il n'y a pratiquement pas d'excursion de la zone dangereuse. Ce composant nous a permis d'atteindre la barre enviée du 1W/mm et ceci à 33 GHz [10].

Les évolutions de $P_s = f(P_e)$ et celles des courants de grille et drain (Fig. 35) montrent un comportement linéaire de ce composant pour une importante dynamique de P_e . Simultanément, il n'y a quasiment pas de variation du courant de grille. L'apparition du renversement de I_g , du sens inverse au sens direct coïncide avec la compression du gain du composant.

Ceci confirme parfaitement tout l'intérêt des différentes études et analyses du courant de grille en fonctionnement diode et transistor présentées dans le second chapitre. Ce transistor présente une synthèse de ce qui doit être

effectué tant au point de vue courant que tension. Une réalisation d'un tel composant avec une longueur de grille plus faible permettrait de dépasser le 1W/mm mais cela nécessite de maîtriser complètement les différentes étapes technologiques.

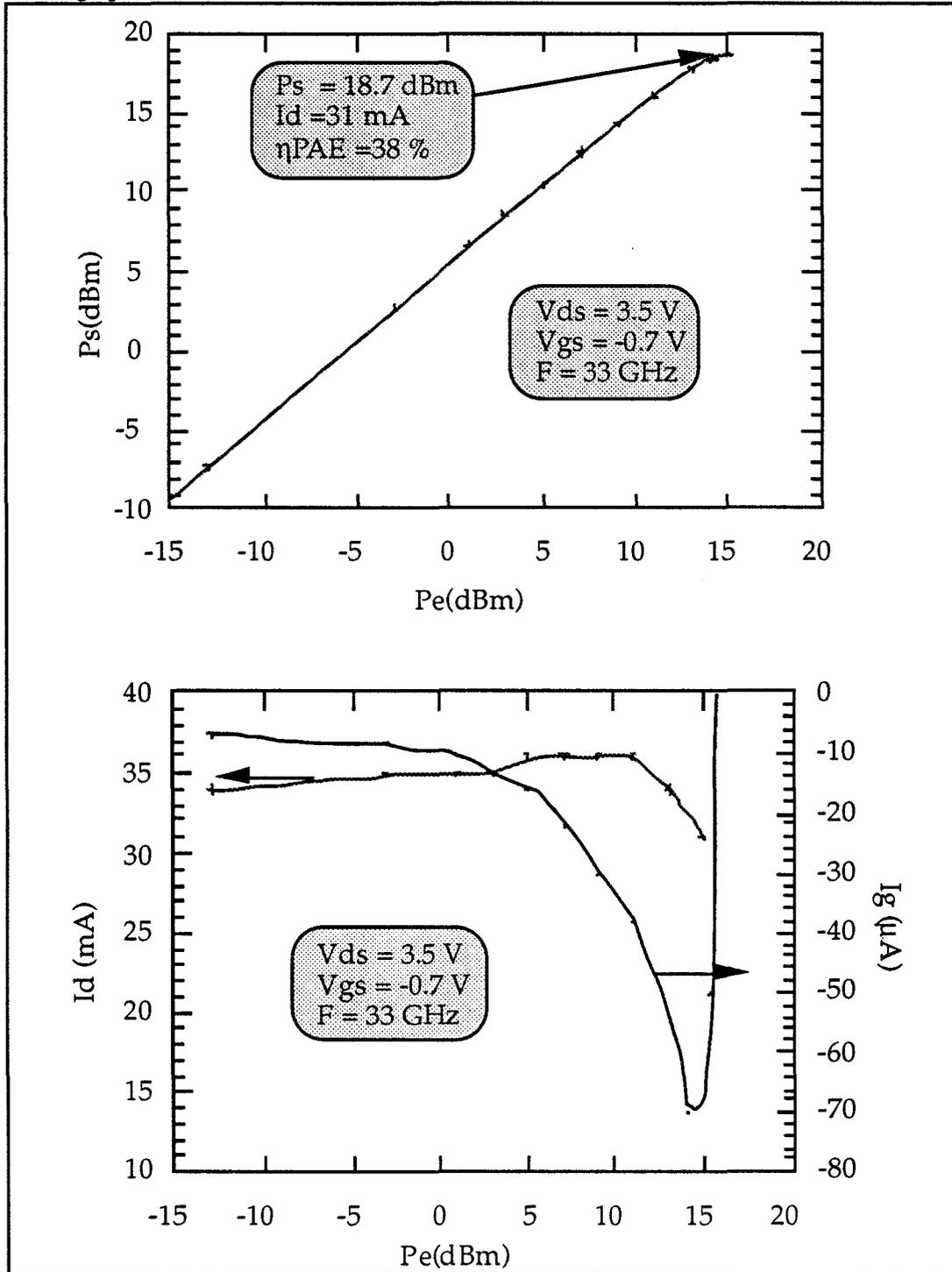


Figure 35 : Évolution de la puissance de sortie et des courants de grille et drain en fonction de la puissance d'entrée
Transistor 497 de développement $0.3 \times 2 \times 35 \mu\text{m}^2$

III.5 - Influence du développement

Les résultats de puissance présentés jusqu'ici concernent de faibles développements de grille. La mise en parallèle de transistors unitaires permet d'augmenter la puissance absolue mais augmente également les effets parasites, néfastes à la puissance.

La question qu'il est nécessaire de se poser lorsqu'on veut augmenter la puissance de sortie est : faut-il alors accroître la largeur unitaire des doigts de grille au risque d'avoir des effets distribués sur chaque doigt ? ou alors faut-il augmenter le nombre de doigts en parallèle au risque cette fois d'avoir des effets parasites plus importants liés à la complexité croissante de la structure ? Nous avons, au chapitre 2, partiellement répondu à cette question à partir de considérations petit signal. Nous complétons ici cette étude préliminaire par des mesures en grand signal faites sur des composants TOUTATIS 0,25 μm pour 3 développements de grille différents (2x50 μm , 4x50 μm et 8x50 μm). Cette série a été choisie parce que les composants étaient en puce et possédaient la même tension de pincement.

Les gains en puissance obtenus en fonctionnement petit signal à partir du banc en ligne sont reportés dans le tableau ci-dessous

Développement (en μm)	Gain en puissance (dB)
2x50	6,8
4x50	6,3
8x50	4,3

pour un point de fonctionnement fixé à $V_{ds} = 3\text{V}$, $V_{gs} = 0,2\text{V}$.

Nous constatons une chute du gain en puissance pas très prononcée entre les composants 2x50 et 4x50 μm mais beaucoup plus marquée pour le composant 8x50 μm .

Pour confirmer l'étude du chapitre précédent où nous mettions en cause l'effet de la self de source L_s sur la dégradation du gain en puissance, nous allons examiner l'impact de cette inductance de source sur l'impédance d'entrée du transistor à effet de champ [11].

Bien que les valeurs de self de source restent relativement faibles, l'effet de cette self sur le gain en puissance est dramatique car elle induit à l'entrée du composant une résistance équivalente. Pour le démontrer, nous utilisons une configuration simplifiée du schéma électrique équivalent (Fig. 36).

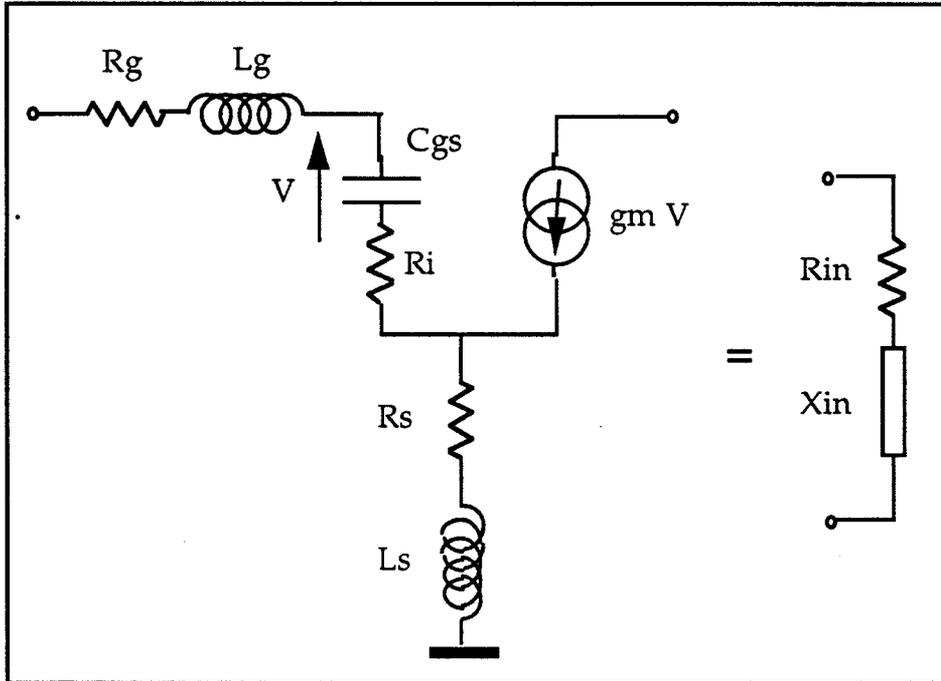


Figure 36 : Présentation de la configuration du schéma électrique équivalent simplifiée

Remarque : Il est possible de négliger la capacité C_{gd} car celle-ci n'intervient dans l'expression de la fréquence de coupure F_{MAG} que par le rapport $\frac{C_{gs}}{C_{gd}}$, lequel est constant en fonction du développement, comme cela a été démontré dans le chapitre 2. Ce n'est donc pas ce terme qui peut engendrer la dégradation du gain en puissance.

À partir de ce circuit, il est possible d'écrire que la puissance disponible qui peut être délivrée par le générateur au composant s'exprime de la façon suivante :

$$P_{in} = \frac{|V_{gs}|^2 \times R_{in} \times C_{gs}^2 \times \omega^2}{4}$$

où V_{gs} correspond à l'excursion crête à crête de la tension entre la grille et la source ;

ω est la pulsation du signal injecté ;

R_{in} est la partie résistive présentée par l'entrée du dispositif sous test. Elle comprend une partie purement résistive $R = R_g + R_s + R_i$ et un terme de contre réaction dû à l'inductance de source $\frac{g_m L_s}{C_{gs}}$.

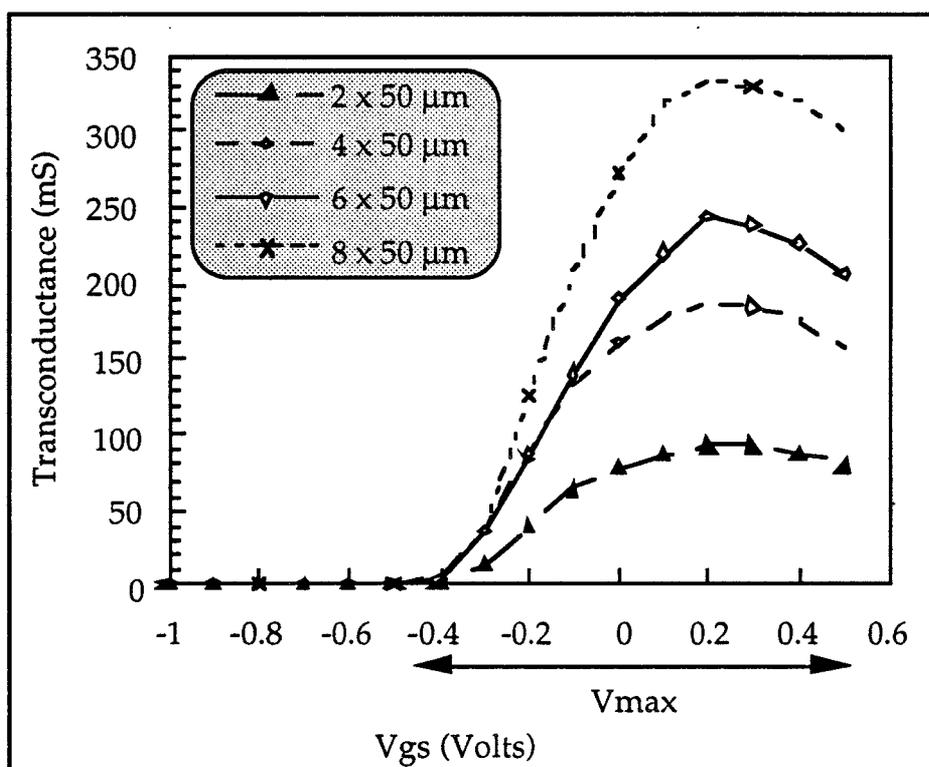


Figure 37 : Présentation de l'évolution des transconductances intrinsèques en fonction de la tension V_{gs} pour une tension $V_{ds} = 3V$

L'intérêt d'avoir la même tension de pincement (Fig. 37) permet d'écrire, qu'au maximum d'excursion du signal en entrée, et si on ne s'occupe pas de la limitation du courant de grille, on a : $|V_{gs \text{ max}}| = |V_{\text{max}}|$ où V_{max} est l'étendue de l'excursion totale possible de V_{gs} au-dessus du pincement. Donc, la puissance maximum que peut délivrer le générateur à l'entrée du DUT, à saturation, n'est fonction que de C_{gs} et R_{in} . C_{gs} suit parfaitement les lois d'échelle, c'est-à-dire que si le développement double la capacité, C_{gs} double également. Ceci implique que la résistance R_{in} doit diminuer d'un facteur 2 si on désire que le terme P_{in} double également, ce qui serait vérifié dans le cas idéal.

En réalité, le tableau ci-dessous montre les variations des deux termes inclus dans R_{in} où R suit la loi d'échelle alors qu'il n'en est pas de même pour le second facteur $\frac{g_m L_s}{C_{gs}}$.

	$\frac{g_m L_s}{C_{gs}}$ (Ω)	$R=R_g+R_i+R_s$ (Ω)	$R_e=R + \frac{g_m L_s}{C_{gs}}$ (Ω)
2x50 μm	1,5	13,8	15,3
4x50 μm	6	6,4	12,4
6x50 μm	8,5	4,3	12,8
8x50 μm	11,8	3,3	15,1

De plus, ce terme devient prépondérant par rapport à R quand le développement augmente. Le résultat final est, qu'après une légère diminution, l'impédance globale subit une augmentation qui est la raison fondamentale de la dégradation du gain en puissance pour les grands développements.

Donc, il est nécessaire de réaliser un compromis entre le nombre de via holes, la longueur et le nombre de ponts à air nécessaires aux interconnexions de source. Il est clair qu'une optimisation précise sur la largeur, la longueur et la position des ponts de la structure doit être réalisée de façon à repousser la dégradation du gain avec lorsque le développement augmente. Une étude fine de ces éléments d'accès est en cours au laboratoire dans le cadre du travail de thèse de F. Diette.



IV - LE BANC DE PUISSANCE À CHARGE ACTIVE

Cette méthode a été proposée à l'origine par Takayama [12]. Son principe de base consiste à injecter à la sortie du transistor un signal cohérent avec celui de l'entrée mais réglable en amplitude et en phase grâce à un atténuateur et un déphaseur variables. On dispose ainsi d'un moyen permettant de simuler de façon électrique une charge variable dans le plan de sortie du composant. L'avantage essentiel par rapport aux différents systèmes de caractérisation grand signal présentés précédemment est qu'il est possible de couvrir la totalité de l'abaque de Smith. C'est un atout primordial pour des adaptations en puissance lorsque les impédances se situent sur les bords d'abaque.

Cette limitation est fréquemment rencontrée pour des systèmes d'adaptation passifs lorsque les pertes des tuners sont trop importantes aux fréquences de travail ou lorsque le développement total du composant augmente.

IV.1 - Description du banc

Plusieurs versions sont possibles pour mettre en oeuvre un banc à charge active mais nous restreignons pour le moment la présentation du seul banc utilisé lors du début de ce travail. Les autres systèmes seront présentés dans le prochain chapitre quand il sera question de développer un nouveau système de mesure.

Le banc utilisé ici a été développé initialement par A. Amairi [1] dans son travail de thèse. C'est un banc à charge active manuel, en guide d'onde WR 28, avec adaptateur en entrée. L'avantage principal de cet adaptateur est qu'il permet d'accéder directement au gain maximum, ce qui est très intéressant puisque ce système n'est pas automatisable.

La figure 38 montre le schéma synoptique du banc réalisé. Il comprend essentiellement :

- un coupleur pour diviser le signal d'entrée en deux ondes cohérentes où l'une est injectée en entrée du transistor et l'autre à la sortie à travers un atténuateur et un déphaseur ;
- des milliwattmètres pour effectuer les relevés des différents niveaux de puissance ;
- un tuner plan E/H qui assure l'adaptation d'entrée du composant ;

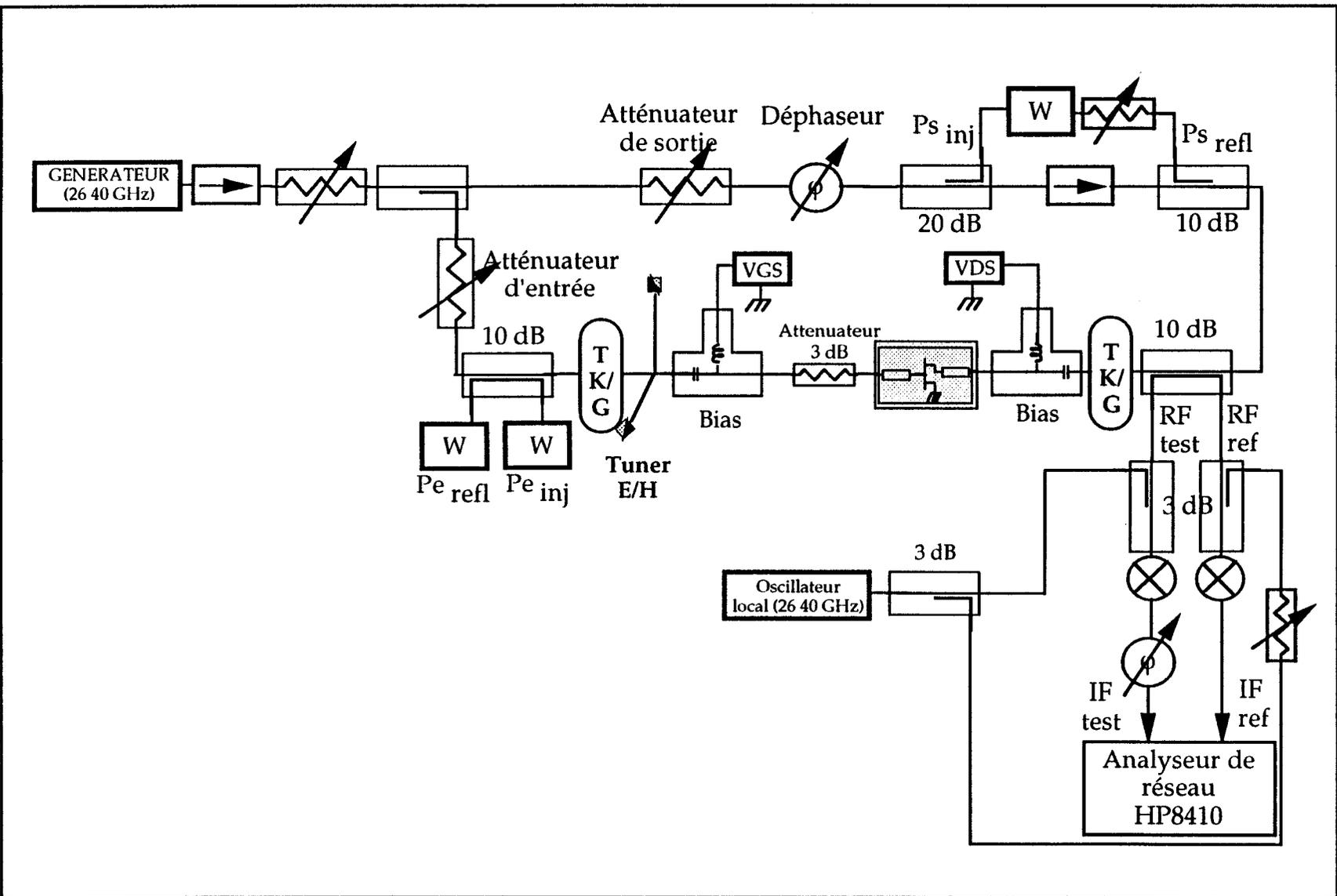


Figure 38 : Présentation du banc load-pull à charge active manuel (TAKAYAMA) dans la bande de fréquence 26-40 GHz

- un analyseur de réseau de type HP 8410 permettant la mesure "in-situ" sur abaque de Smith de l'impédance présentée en sortie du transistor ;
- et des mélangeurs pour abaisser les fréquences afin d'effectuer le traitement du signal nécessaire.

Comme pour le banc en ligne, deux tés de polarisation, un atténuateur de 3 dB anti-oscillation, une cellule de mesure et deux transitions guide/connecteur K sont utilisés. Un atténuateur A est utilisé pour régler le niveau de puissance injecté à l'entrée du transistor, puis on règle le tuner plan E/H, l'atténuateur B et le déphaseur pour avoir une puissance de sortie absorbée par la charge maximale.

IV.2 - Calibrage du banc

Cette partie est très délicate et nous rappelons les principales étapes du calibrage, le détail se trouve dans la thèse de M. Amairi [1].

L'étalonnage en puissance dans les plans de référence du transistor est très difficile à réaliser. Pour cela, on effectue le calibrage dans le plan d'accès guide du banc, juste avant les transitions, comme dans le cas du banc en ligne. Nous accédons à :

- la puissance injectée et réfléchiée en entrée du quadripôle ($P_{e\ inj}$, $P_{e\ ref}$)
- la puissance injectée et réfléchiée en sortie du quadripôle ($P_{s\ inj}$, $P_{s\ ref}$).

La puissance absorbée en sortie par la charge est alors donnée par :

$$P_s = P_{s\ ref} - P_{s\ inj}$$

Le calibrage en impédance est effectué par visualisation sur l'abaque de Smith de l'analyseur de réseau 8410 d'un étalon "charge adaptée" et un étalon "circuit ouvert". L'étalon "charge adaptée" est réalisé en remplaçant l'ensemble (atténuateur 3 dB, tés de polarisation, cellule et transition) par une liaison directe en guide et en réglant l'atténuateur B à sa valeur maximum. On doit obtenir ainsi le centre de l'abaque. L'étalon "circuit ouvert" est constitué par le demi-boîtier côté sortie de la cellule de mesure du transistor avec le té de polarisation et la transition K/WR 28. Il sert à positionner sur l'abaque le point circuit ouvert. La ligne microruban de la cellule matérialisant cet étalon par

son extrémité ouverte présente une capacité de bout dont il est nécessaire de tenir compte. La correction à introduire a été soigneusement étalonnée. Elle est de -12° à 30 GHz et -25° à 40 GHz [1].

Il est à noter qu'il serait préférable d'utiliser le terme de normalisation plutôt que calibrage de l'analyseur de réseau puisqu'aucun calcul des termes d'erreurs n'est effectué.

IV.3 - Les limitations du banc

IV.3.1 - Problèmes de stabilité des sources

La précision du calibrage du banc en puissance et la validité de la mesure du coefficient de réflexion de la charge présentée au transistor dépendent très étroitement de la stabilité en niveau et en fréquence des signaux OL et RF fournis par les sources. Par exemple, une variation des fréquences intermédiaires de l'ordre de 20 MHz des signaux IF test et IF référence à la sortie des mélangeurs se traduit par une variation de la phase du coefficient de réflexion mesuré de l'ordre de 10 degrés. On a remarqué de même qu'une variation de l'amplitude de ces signaux IF produit une variation de l'amplitude du coefficient de réflexion mesuré. Afin d'éviter toutes ces incertitudes et d'assurer une bonne précision des mesures, il serait nécessaire d'avoir des sources hyperfréquences très stables du type synthétiseur de fréquence et non pas des sources Gunn, comme c'est le cas.

IV.3.2 - Influence de la localisation des plans d'adaptation

En raison du problème de localisation des plans de calibrage en puissance (juste avant les transitions K/WR28), l'adaptation que l'on réalise porte sur un système qui comprend non seulement le transistor mais aussi la cellule, l'atténuateur 3dB, les tés de polarisation et les deux transitions.

Ainsi, comme dans le banc en ligne présenté en début de chapitre, on adapte un système global, et on se heurte à nouveau au problème de dégénérescence, lié à l'endroit où il est possible de réaliser les calibrages en puissance. La mesure de l'impédance présentée dans le plan de sortie du transistor est donc effectuée dans ces conditions erronées d'adaptation.

À partir de cette indication et en utilisant une méthode de correction, il est possible de revenir à l'impédance à présenter au transistor si on l'adapte seul, ainsi qu'à ses performances en puissance.

IV.3.3 - Principe de la correction

La méthode de correction mise au point dans ce travail pour ce banc à charge active s'apparente fortement à celle utilisée pour le banc en ligne mais en plus des informations nécessaires sur le gain et les différentes puissances à corriger, nous nous intéressons également aux impédances présentées à l'ensemble adapté et au transistor seul.

Comme nous venons de l'évoquer en pratique, nous n'adaptions pas uniquement le transistor mais un système comportant en plus des éléments que l'on peut, en première approximation, assimiler à des atténuateurs A en amont et B en aval du transistor. Ces pseudo-atténuateurs présentent des coefficients de réflexion meilleurs que -15 dB, ce qui permet de les considérer comme de simples lignes à pertes. De manière analogue à ce qui a été fait pour le banc en ligne, on mesure d'abord les paramètres S_{ij} du composant que l'on va étudier, puis on insère ces paramètres S_{ij} dans le simulateur (MDS) et on réalise l'adaptation en absence des atténuateurs. On relève, en plus des indications en puissance et en gain, l'impédance qu'on présente en sortie du transistor (simulation linéaire).

Après quoi, on modifie le circuit en ajoutant A et B qui correspondent exactement aux pertes amenées par les atténuateurs en pratique. On adapte ce nouveau quadripôle et on relève toujours, en plus des autres informations, l'impédance présentée en sortie du transistor. Ceci permet de déterminer l'écart en module de l'impédance apportée par l'adjonction de ces atténuateurs.

Comme expérimentalement, le calibrage ainsi que les mesures en impédance sont réalisés dans le plan de sortie du transistor, c'est aussi dans ce plan qu'on relève les impédances lors de la simulation. Ces indications permettent de savoir où se situerait l'impédance présentée au transistor si on l'adaptait seule. Cette méthode de correction qui n'est pas très rigoureuse, est de plus assez lourde. Nous allons examiner dans le paragraphe suivant, les résultats que l'on peut en espérer.

IV.3.4 - Simulation de la correction

Cet exemple de simulation porte sur deux transistors présentant des développements de 900 μm et 125 μm , respectivement.

Dans un premier temps, on regarde l'évolution de l'impédance de charge en fixant la valeur de l'atténuateur B à une valeur de 1dB qui correspond à la valeur expérimentale pour une fréquence de 33 GHz (bias +1/2 cellule + transition K/WR28).

On peut constater (Fig. 39) que le module de l'impédance que l'on présente en sortie du transistor lorsqu'on adapte l'ensemble est beaucoup trop à l'intérieur de l'abaque par rapport au cas idéal ($A=B=0$). Une forte évolution entre le cas idéal et $A = 1\text{dB}$ ($B = 1\text{dB}$) est constatée, puis cette évolution est beaucoup moins prononcée et va jusqu'à s'annuler lorsque A augmente. Cette saturation ne survient pas pour les mêmes valeurs d'atténuation pour les deux transistors. En effet, pour le composant de 900 μm , on constate une invariance du module de Z_L lorsque A varie entre 2 et 3dB, alors que dans l'autre cas (composant de 125 μm), il y a encore une légère évolution de cette impédance. Par ailleurs, la phase de l'impédance Z_L apparaît complètement indépendante des longueurs électriques des atténuateurs A et B. Ce comportement a également été vérifié expérimentalement.

Dans une seconde étude, tout en faisant évoluer la valeur de l'atténuation en amont du transistor, on fait aussi varier celle en aval.

Les résultats fournis par cette simulation peuvent se résumer comme suit (Fig. 40) : lorsqu'on prend la valeur $B = 0$, on observe que l'écart du module de l'impédance de sortie par rapport au cas idéal augmente quand la valeur d'atténuation A croît. Ceci est dû à une interaction de l'entrée sur la sortie plus ou moins prononcée suivant les paramètres scattering des composants. Cette interaction se fait de moins en moins sentir lorsqu'on augmente la valeur de l'atténuation en sortie B. Une saturation est toujours obtenue quelle que soit la valeur de B étudiée lorsqu'on augmente l'atténuation A.

Il est possible de montrer par une analyse simple pourquoi nous obtenons une saturation et également de confirmer les valeurs obtenues en simulation.

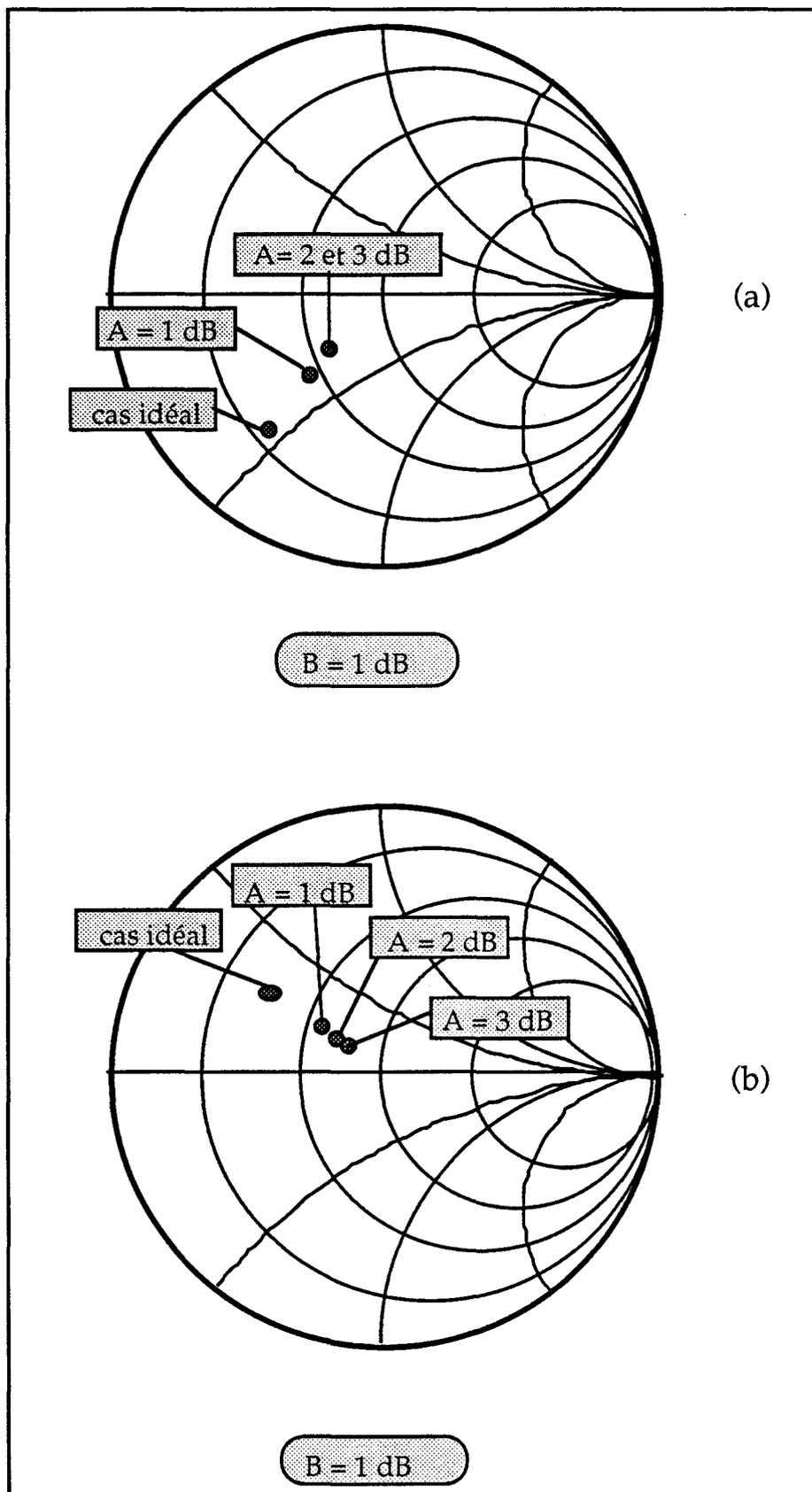


Figure 39 : Simulation de l'évolution du module de l'impédance présentée en sortie du transistor en fonction des valeurs de l'atténuateur A pour deux transistors de développement $900 \mu\text{m}$ (a) et $125 \mu\text{m}$ (b)

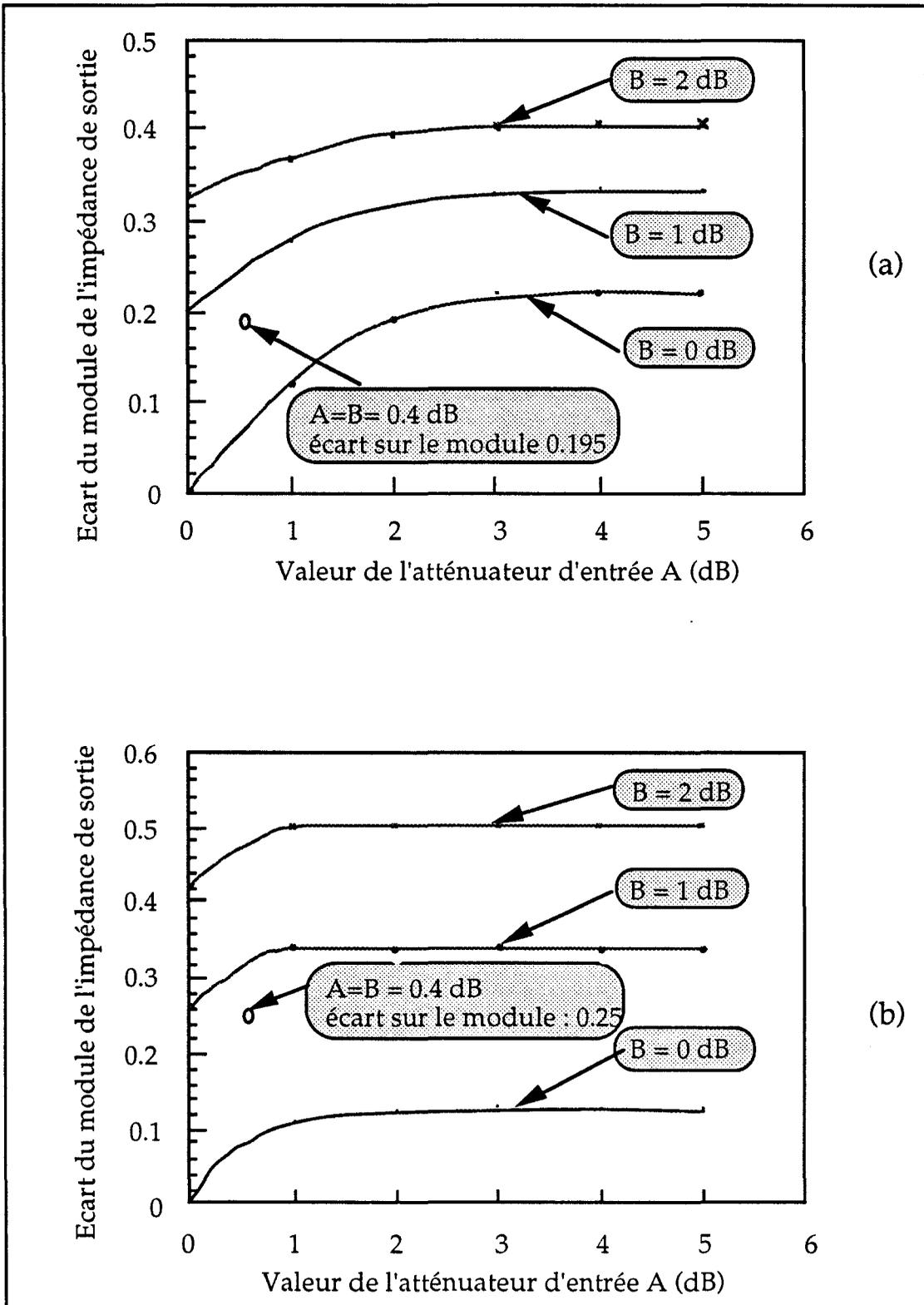


Figure 40 : Simulation de l'évolution du module de l'impédance en fonction des atténuateurs A et B pour deux transistors de développement :
 (a) 125 μm avec le module de l'impédance de charge optimale de 0.52
 (b) 900 μm avec le module de l'impédance de charge optimale de 0.74

La quantité à analyser est la différence des modules des coefficients de réflexion sans et avec atténuateur :

$$\Delta |\rho_L| = |\rho_L|_{\text{sans atténuateur}} - |\rho_L|_{\text{avec atténuateur}}$$

À partir de la figure 5, et en faisant l'hypothèse que le transistor est stable on peut écrire :

$$\Delta |\rho_L| = |S'_{22_0}| - B^4 |S'_{22_1}|$$

où S'_{22_0} correspond au coefficient de réflexion présenté par la sortie du transistor quand il est adapté isolément

et S'_{22_1} correspond au coefficient de réflexion présenté par la sortie du transistor quand il est adapté avec les atténuateurs A et B.

On peut alors écrire :

$$\Delta |\rho_L| = \left| S_{22} + \frac{S_{12}S_{21} S'_{11_0}}{1 - S_{11} S'_{11_0}} \right| - B^4 \left| S_{22} + \frac{S_{12}S_{21} S'_{11_1}}{1 - S_{11} S'_{11_1}} \right|$$

où S'_{11_0} correspond au coefficient de réflexion présenté par l'entrée du transistor quand il est adapté isolément

et S'_{11_1} correspond au coefficient de réflexion présenté par l'entrée du transistor lorsqu'il est adapté avec les atténuateurs A et B.

Lorsqu'on augmente l'atténuateur A, l'impédance présentée à l'entrée du transistor tend vers 50Ω et on a alors S'_{11_1} qui tend vers 0. Alors :

$$\Delta |\rho_L| = \left| S_{22} + \frac{S_{12}S_{21} S'_{11_0}}{1 - S_{11} S'_{11_0}} \right| - B^4 |S_{22}|$$

Connaissant les paramètres S_{ij} du transistor, il est possible de calculer les différents écarts en fonction de B. La concordance est parfaite puisqu'on obtient en simulation un écart de 0,34 pour $B = 1$ dB et $A = 6$ dB et que par le calcul, nous obtenons 0,347.

Pour $B = 2$ dB, les écarts deviennent très importants et atteignent 0,4 pour un module de 0,52 quand le transistor est seul. Une telle différence n'est pas acceptable puisque les impédances présentées sont alors toutes proches du

centre de l'abaque. De ce fait, les évolutions du module et de la phase en fonction de la puissance sont très incertaines. La valeur maximale de l'atténuation en sortie que l'on peut admettre pour pouvoir relever correctement des modules de l'ordre de 0,5 ne doit pas dépasser 1 dB.

Une dernière remarque concerne le point où on a $A = B = 0,4$ dB, ce qui correspond aux pertes de chaque demi-cellule seule. Comme nous pouvons le constater, le fait d'adapter non pas le transistor seul mais le transistor dans sa cellule engendre une évolution sur l'écart du module de l'impédance présentée au transistor qui est loin d'être négligeable. Cet écart est de 0,2 sur un module optimal de 0,52. Il n'est donc pas possible, même dans cette configuration, de négliger les atténuateurs A et B qui seraient restreints aux demi-cellules.

Comme nous venons de le montrer, la seule influence d'une demi-cellule entraîne des erreurs importantes qui nécessitent l'utilisation de la procédure de correction précédemment décrite. Or, cette procédure est contraignante et de plus pas très rigoureuse puisqu'on suppose toujours un régime linéaire. C'est l'ensemble de ces problèmes qui nous a incités à développer le nouveau concept de banc de mesure à charge active qui fera l'objet du chapitre IV.

IV.4 - Exemples de résultats

Tous les transistors que nous avons présentés précédemment ont été mesurés sur le banc à charge active en augmentant le niveau de la puissance d'entrée jusqu'à la compression. Pour chacun d'eux, le point représentant l'impédance de charge optimale en puissance se déplace vers l'intérieur de l'abaque lorsque le niveau croît. Ces résultats sont conformes à ce que l'on obtient usuellement avec les bancs de load-pull classiques à fréquence plus basse et à ce qui a pu être observé antérieurement sur un banc à charge active 8-18 GHz réalisé au D.H.S. De plus, les réponses en puissance d'un même composant testé sur le banc classique et sur ce banc Takayama ont donné une bonne concordance.

À titre d'exemple, nous donnons les résultats concernant le transistor E2503, de développement de grille $2 \times 25 \mu\text{m}$. Grâce à son excellent comportement au claquage, il a été polarisé à $V_{ds} = 4\text{V}$, $V_{gs} = +0,2\text{V}$.

L'évolution de la courbe P_s en fonction de P_e (Fig. 41) ainsi que l'évolution de l'impédance de charge optimale obtenue après avoir réalisé les

différentes étapes de correction citées ci-dessus, présentent une remarquable continuité. Ceci démontre le fonctionnement correct du banc. Tous les composants étudiés présentent des évolutions similaires. Toutefois, à cause de l'importance de ses pertes, ce banc ne nous a pas permis d'adapter des transistors de grand développement. La puissance dont nous disposions avec les diodes Gunn comme sources étaient en effet insuffisantes.

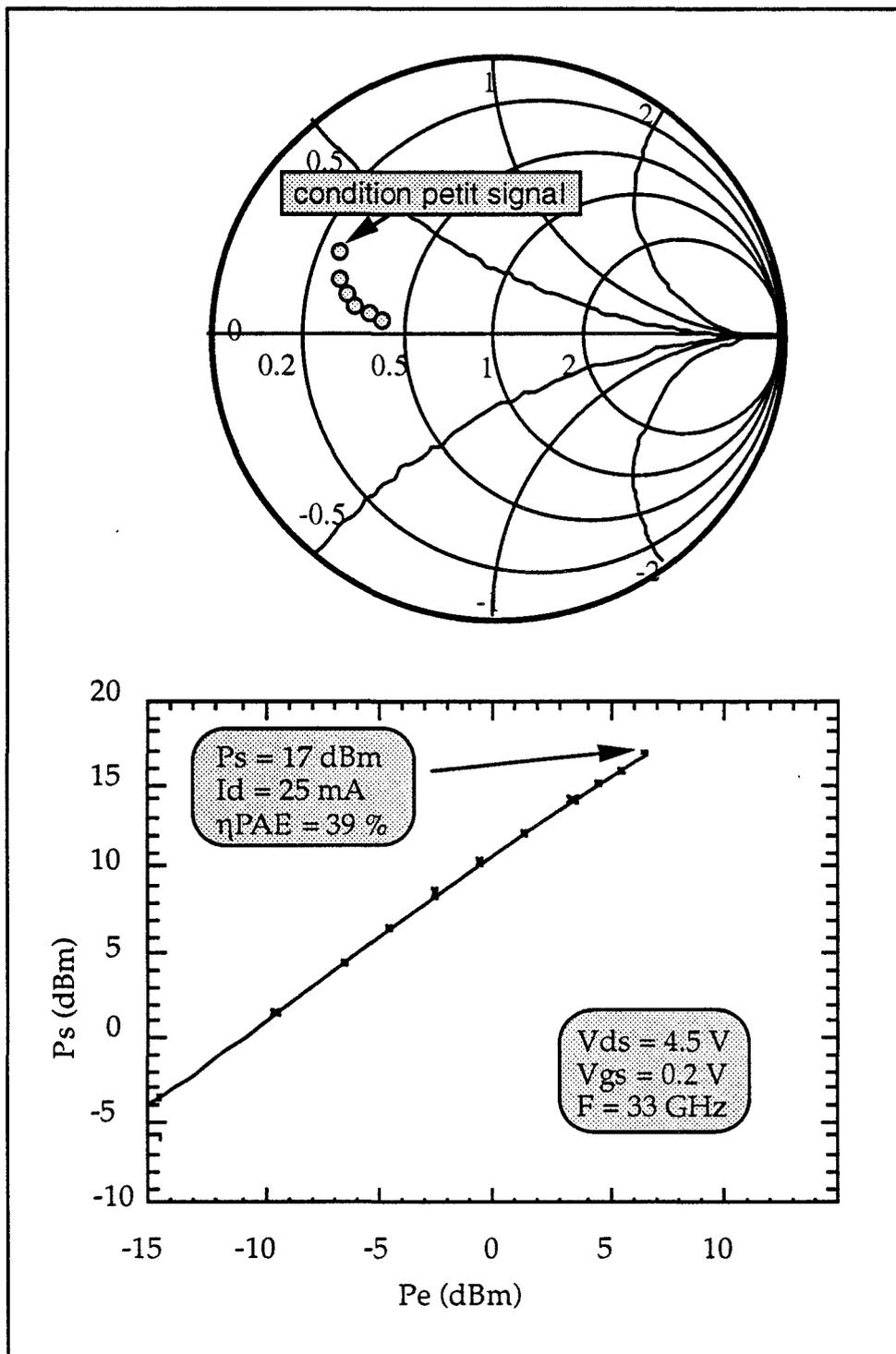


Figure 41 : Résultat typique obtenu à l'aide du banc TAKAYAMA manuel
 Transistor E2503 0.15x2x50 μm^2

V - CONCLUSION

Dans ce chapitre, nous venons de présenter des mesures en puissance réalisées sur deux bancs. Après avoir décrit les bancs utilisés, une analyse de ceux-ci a été effectuée afin de définir leurs qualités et inconvénients. Un algorithme de correction simple et rapide basé sur une simulation électrique linéaire a été développé. Cela permet de remonter aux performances qu'aurait le transistor s'il était adapté isolément.

Différentes analyses des mesures ont été effectuées où nous avons montré l'influence sur les performances en puissance de différents caractéristiques des composants tels :

- le comportement en claquage en fonctionnement transistor ;
- la longueur de grille ;
- le développement ;

et confirmé parfaitement toutes les études préliminaires réalisées dans le second chapitre.

Toutefois, il serait nécessaire de réaliser, au moins une fois, des simulations non-linéaires de façon à vérifier si les facteurs de correction déterminés en petit signal pour le gain, les puissances et impédances évoluent avec le niveau d'entrée et quantifier cette évolution. Il apparaît également indispensable de définir une autre technique de mesure permettant de traiter le transistor sans dégradation de l'opération d'adaptation. Ceci sera réalisé dans le prochain chapitre.

Un dernier enseignement important à retenir de ce chapitre est que le principal mécanisme de saturation pour tous les transistors étudiés a été le courant de grille qu'il soit direct ou inverse. C'est-à-dire, soit dû à la mise en direct du contact Schottky de grille, soit dû au claquage de la diode grille drain par ionisation dans le canal ou en effet Tunnel. Il est donc nécessaire de modéliser de façon très précise, sur les modèles de simulation électrique des transistors, les générateurs de courant de grille en direct et inverse. Ceux-ci sont aussi importants que les capacités C_{gs} et C_{gd} .



Bibliographie Chapitre 3

- [1] Caractérisation en petit signal en puissance et en impédances des transistors à effet de champ millimétriques. Étude et réalisation d'un banc de load-pull à charge active 26,5-40 GHz
A. Amairi
Thèse, Université de Lille - 1991.

- [2] Accurate measurement of high power GaAs FET terminating impedances improve device characterization
A.M. Khilla
Microwave Journal, p. 255-263 - May 1985.

- [3] Harmonic Load Pull
R.B. Stancliff, D.D. Poulin
Digest Technical Paper IEEE International Symposium - 1979.

- [4] Synthèse expérimentale d'impédance par la technique de la charge active : Application à la conception d'un système de caractérisation de composants microondes de puissances fortement désadaptées
J.M. Coupat
Thèse, Université de Limoges - 1994.

- [5] Caractérisation des transistors à effet de champ : mesure précise de la matrice de répartition et détermination directe du schéma équivalent
G. Dambrine
Thèse, Université de Lille - 1989.

- [6] Mesure de puissance et d'impédance dans la bande Ka
C. Gaquière, B. Bonte, D. Théron et Y. Crosnier
Journées Nationales Microondes - 1993.

- [7] An AlGaAs/InGaAs pseudomorphic high electron mobility transistor for X and Ku band power applications
J.C. Huang et al.
IEEE MTT's Digest, p. 713-716 - 1991.

- [8] The role of the device surface in the high voltage behaviour of the GaAs MESFET
T.M. Barton and P.M. Ladbrooke
Solid State Electronics, Vol. 29 n° 8, p. 807-813 - 1986.

- [9] Breakdown analysis of an asymmetrical double recessed power MESFET's
C. Gaquière, B. Bonte, D. Théron, Y. Crosnier, H. Arsène, T. Pacou
IEEE Trans. on Electron Devices, Vol. 42 n° 2 - 1995.

- [10] 1W/mm power pseudomorphic HFET with optimised recess technology
C. Gaquière, B. Bonte, D. Théron, Y. Crosnier
IEE Electronics Letters, Vol. 30 n° 11 - 1994.

- [11] Analysis of the source inductance effect on the power performance of high development HEMT's in the Ka band
C. Gaquière, B. Bonte, D. Théron, J. Favre, Y. Crosnier
IEEE MGWL, Vol. 5 n° 8 - 1995.

- [12] A new load-pull characterisation method for microwave power transistors
Y. Takayama
IEEE MTT's Digest Int. Microwave Symp., p. 218-220 - 1976.

Chapitre 4

*Réalisation d'un système automatisé
de mesures grand signal
dans la bande de fréquence 26-40 GHz*

I - INTRODUCTION

Dans le chapitre précédent, nous avons présenté deux types de bancs de puissance qui nous ont permis de réaliser une très grande quantité de mesures et d'analyses très intéressantes.

Toutefois, ces deux bancs sont pénalisés par le même problème qui est la dégénérescence d'adaptation. En effet, il n'est pas possible d'adapter uniquement le transistor seul, mais un ensemble. De ce fait, nous étions obligés d'utiliser un algorithme de correction.

Afin d'avoir une panoplie complète de caractérisation des transistors à effet de champ en bande millimétrique, c'est-à-dire une caractérisation spécifique en continu, hyperfréquence petit signal, mais aussi grand signal, nous avons décidé de développer un nouveau banc permettant la mesure du transistor seul.

Nous avons tout d'abord défini ce que nous désirions réaliser avec ce nouveau système. Après cela, une étude de la faisabilité a été entreprise qui nous a permis, après une longue prospection sur l'existence et la disponibilité du matériel, de concevoir ce système en bande millimétrique (Ka).

Ce banc nous permet entre autres, de mesurer des paramètres S_{ij} petit et grand signaux, mais aussi de réaliser une étude load-pull à charge active sans effectuer de montage-démontage.

Puis, nous avons entrepris l'étude de l'étalonnage vectoriel du système en impédance et en puissance. Ces étapes sont très importantes car toute la précision des mesures sera fonction de celles-ci. Des comparaisons des paramètres scattering mesurés avec ce système et un analyseur de réseau standard seront effectuées.

Enfin, les premiers résultats, très encourageants, seront présentés où une comparaison des résultats obtenus pour un même composant avec le banc de mesures et le simulateur électrique a permis de valider le modèle. À partir de ce seul composant, des analyses très intéressantes ont déjà pu être effectuées grâce à la quantité des points mesurés mais aussi à la rapidité d'exploitation de ces données.

II - APPROCHE DU PROBLÈME

Le nouveau système envisagé doit permettre, dans sa configuration finale, de caractériser de façon très précise et très complète des quadripôles en fonctionnement grand et petit signal. Les buts essentiellement visés sont l'obtention d'informations pour la conception de circuits intégrés hyperfréquence (MMIC) ou de circuits hybrides hyperfréquence (MHMIC) et pour la validation des modèles non linéaires insérés dans les différents simulateurs électriques.

En parallèle sur ces informations de type "circuit", ce système doit aussi permettre de comprendre les comportements physiques et électriques des composants en fonctionnement de puissance. En plus de l'évolution de l'impédance de charge optimale à présenter au transistor en fonction du niveau de puissance, il est prévu de pouvoir tracer les différents cercles à gains, puissances ou rendements constants. Toujours pour mieux appréhender le comportement du composant testé, il est aussi prévu d'étudier les évolutions des courants drain et grille pour cerner et mieux comprendre ses principales limitations. L'obtention de ces informations doit permettre un retour vers la technologie, pour essayer de toujours repousser plus loin les limitations rencontrées.

Les différentes configurations de bancs ont été présentées dans le précédent chapitre et il en ressort que les bancs à charges passives ne sont pas à retenir. Le nouveau système doit donc s'appuyer sur une structure à charge active. Deux configurations, discutées dans la suite de ce paragraphe, répondent à nos attentes.

II.1 - La technique des deux générateurs synchrones (Takayama)

Avec cette technique, les signaux d'excitations en entrée et en sortie du quadripôle sont obtenus à partir d'une source de puissance unique et d'un diviseur de puissance (chapitre 3). Deux options existent selon que l'on utilise ou non un tuner en entrée du quadripôle. Si ce tuner existe, il est possible d'accéder directement à l'impédance de charge optimale à présenter au

composant. C'est cette technique qui a été utilisée pour le banc de puissance décrit au chapitre 3.

Si ce tuner en entrée n'existe pas, on maintient une impédance de 50 Ω en entrée du quadripôle, mais alors la détermination de la charge optimale n'est pas immédiate. Cette configuration nécessite un système d'acquisition pour faire les calculs et déterminer le moment où l'impédance optimale est réalisée. Ce système possède cependant l'avantage de présenter 50 Ω au transistor, donc minimise le risque d'oscillation (dans la bande passante du guide !). L'absence de tuner peut aussi être considérée comme un avantage puisque, à niveau de puissance injectée fixé, deux éléments sont à faire varier (atténuateur et déphaseur) contre trois dans l'autre configuration.

L'inconvénient majeur de ce type de banc est sa complexité de mise en oeuvre et qu'il est en fait plus un outil destiné à la recherche qu'à l'industrie. Il est en effet difficile de contrôler la synthèse des impédances de charge car toute modification du niveau de puissance à l'entrée du composant se traduit automatiquement par une modification de l'impédance de fermeture présentée en sortie du composant. Il est clairement montré par un graphe de fluence classique (Fig. 1) que le coefficient de réflexion de l'impédance de charge Γ_L dépend des modules et phases des ondes présentes en entrée et en sortie par la relation :

$$\Gamma_L = \frac{a_{s2}}{S_{21} a_{s1} - S_{22} a_{s2}} \quad (4.1)$$

où a_{s1} et a_{s2} sont les ondes correspondant aux deux générateurs d'entrée et de sortie.

Pour déterminer cette expression, nous avons supposé que les deux générateurs en entrée et en sortie du quadripôle ont des impédances internes de 50 Ω . Avec ce type de banc, il n'est pas aisé de travailler à impédance de charge constante, et seul le recours à un logiciel de pilotage permet de résoudre le problème.

Cette technique de banc Takayama a été utilisée à l'I.R.C.O.M. de Limoges pour réaliser un banc à charge active jusqu'à 18 GHz [1]. La structure actuelle a cependant été modifiée puisque maintenant, le générateur d'excitation en sortie du transistor a une impédance interne non plus égale à 50 Ω mais ajustable pour diminuer le niveau de puissance à injecter en sortie du composant sous test [2].

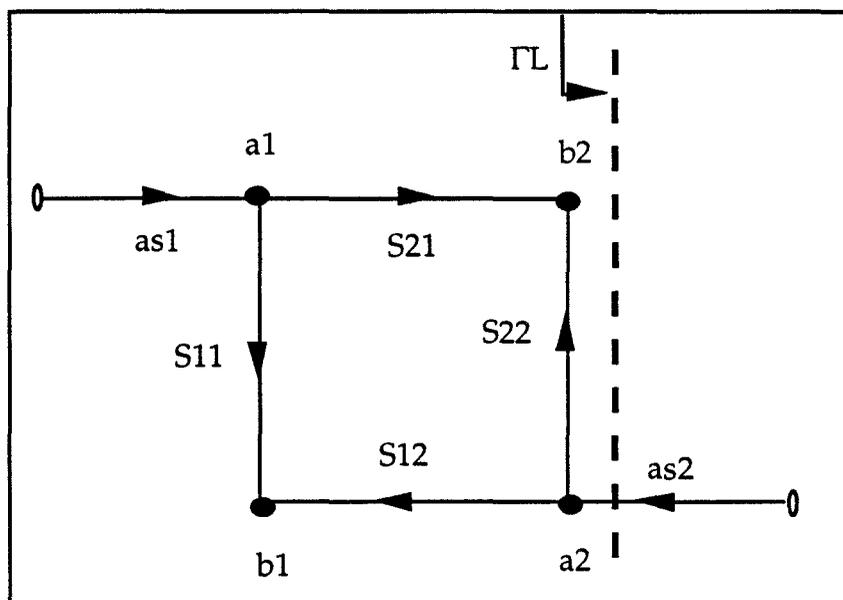


Figure 1 : Graphe de fluence représentant l'impédance de charge présentée au transistor (les deux générateurs sont supposés fermés sur 50 Ω)

II.2 - La technique de boucle active

Cette solution permet de surmonter la difficulté rencontrée précédemment, à savoir la variation des impédances de charge en fonction du niveau présenté à l'entrée du transistor. Ici, une source microonde excite l'entrée du dispositif et le composant actif génère une onde b_2 en sortie. Une partie de cette onde est prélevée au moyen d'un coupleur unidirectionnel, puis déphasée, amplifiée et ré-injectée sur la sortie du composant (Fig. 2).

Le coefficient de réflexion de la charge présentée au transistor peut être complètement indépendant du dispositif sous test et des conditions d'excitation à l'entrée de celui-ci. Il ne dépend que des paramètres de la boucle et s'écrit :

$$\Gamma_{ch} = C \times I \times \sqrt{G} \times e^{j\varphi}$$

où C et I représentent le couplage et l'insertion du coupleur, φ la valeur du déphaseur et G la valeur du gain de l'amplificateur inséré dans la boucle.

Cette technique se prête bien à la caractérisation à impédance de charge constante, pourvu que l'amplificateur soit sollicité dans son fonctionnement linéaire. L'inconvénient majeur de cette technique reste cependant la synthèse d'impédances de charge dont les coefficients de réflexion se situent à proximité des bords de l'abaque de Smith. Il peut y avoir risque d'oscillations à cause de cette boucle, et donc être dangereux pour les composants.

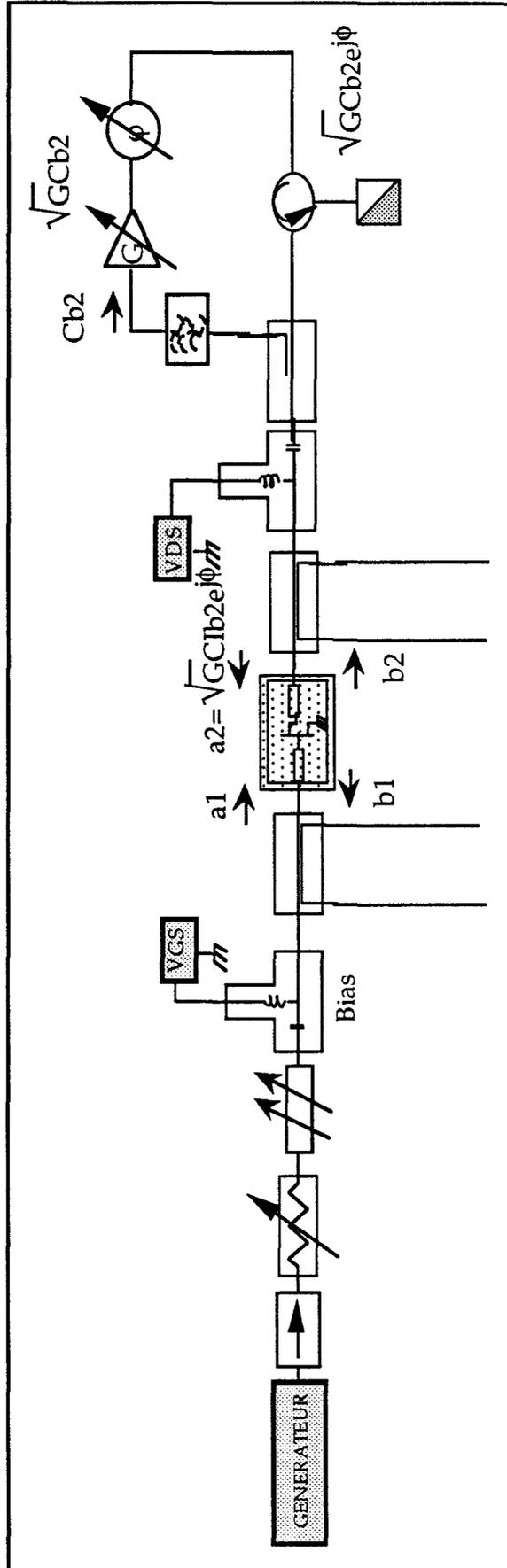


Figure 2 : Présentation du banc load-pull par la technique de la boucle active

II.3 - Orientation choisie

Parmi les différentes possibilités présentées, nous avons opté pour la configuration utilisant deux générateurs synchrones avec l'entrée du dispositif sous test chargée sur 50Ω . Ce choix a été influencé par la flexibilité maximale que donne ce système. En effet, nous avons signalé que notre objectif ne se limite pas à travailler à impédance de charge constante, mais que nous voulons pouvoir présenter n'importe quelle impédance en sortie du composant. Ceci doit, en effet, permettre d'avoir le maximum d'informations pour valider les modèles électriques mais aussi pour corrélérer les résultats obtenus avec les caractéristiques technologiques (courant grille notamment).

De plus, il est possible, si nécessaire, de passer de cette configuration à la configuration utilisant une boucle active à l'aide de deux switchs (interrupteurs). Cette modification a d'ailleurs déjà été effectuée à l'I.R.C.O.M. [3] pour une étude multifréquences.

III - DÉFINITION DU CAHIER DES CHARGES ET MISE EN OEUVRE DU SYSTÈME

Le but fixé est la réalisation d'un système de mesure complet et de son système de pilotage informatique associé. Nous allons donc définir dans cette partie de chapitre, les différentes mesures qui seront effectuées, la méthodologie de mesure envisagée, les diverses dynamiques nécessaires, le choix du matériel et du logiciel de pilotage. Il convient en effet de s'assurer que le matériel nécessaire existe et convienne.

III.1 - Le cahier des charges

III.1.1 - Ce que doit faire le banc

La structure de base de ce nouveau banc a été déterminée et justifiée dans la partie précédente de ce chapitre, elle est basée, rappelons le, sur l'utilisation de deux générateurs synchrones, et l'entrée est maintenue sur une impédance de 50 Ω . Les composants qui doivent être caractérisés seront, dans un premier temps, montés en cellule K (cellule déjà présentée). Lorsque cette cellule aura été insérée dans le banc, il faudra être capable d'effectuer toute la caractérisation, sans montage ni démontage de celle-ci. C'est en effet un point délicat, lié notamment aux effets de serrage. La caractérisation complète comprend principalement les mesures de paramètres S_{ij} (petit et grand signal), et les mesures en configuration load-pull. Pour permettre d'effectuer ces deux types de mesure sur le même banc, reprenons le principe de chacune des mesures avant de trouver comment les concilier.

*** La mesure des paramètres S_{ij}**

Pour la mesure à l'analyseur de réseau vectoriel des paramètres de répartition (scattering) d'un quadripôle, deux configurations sont nécessaires et sont classiquement appelées : mesures en direct et en inverse. Les synoptiques de ces deux configurations sont fournies sur la figure 3. Dans une configurations, le signal hyperfréquence est injecté sur le port 1 avec le port 2 fermé sur 50 Ω , et dans l'autre, le signal est injecté sur le port 2 avec le port 1 fermé sur 50 Ω .

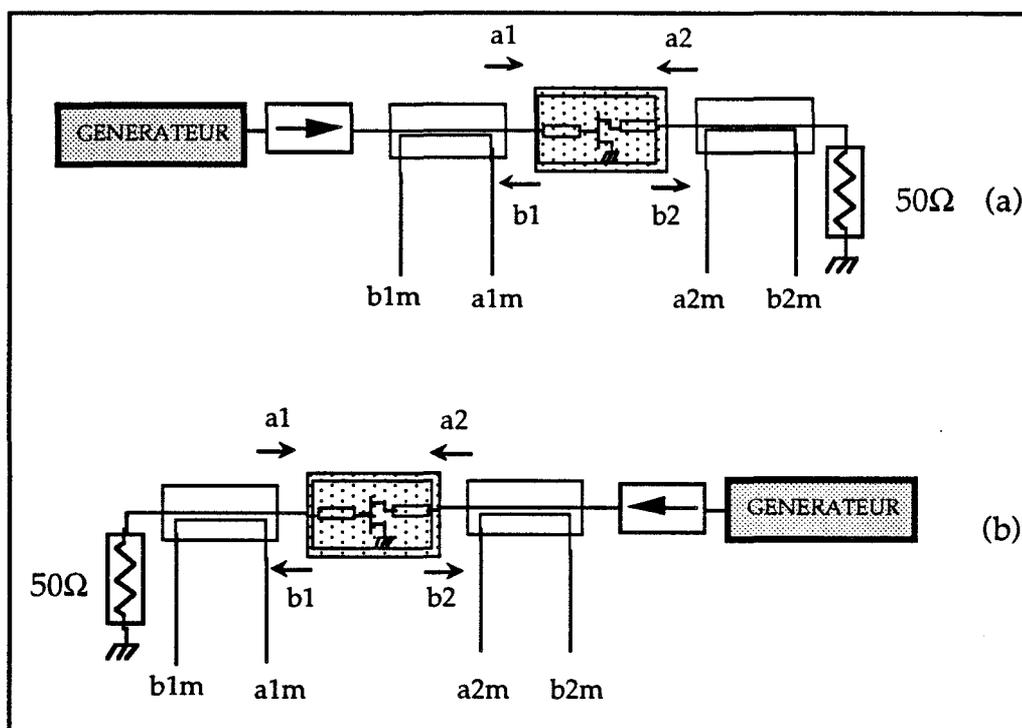


Figure 3 : Présentation systématique du principe de mesure des paramètres "scattering"

*** Le principe à charge active**

La configuration nécessaire (Fig. 4) comprend deux réflectomètres placés avant et après le dispositif sous test et deux générateurs injectant simultanément un signal hyperfréquence aux ports **1** et **2** du quadripôle. En fait, un seul générateur est utilisé et le signal délivré est séparé par un diviseur de puissance vers les deux voies (entrée et sortie du dispositif).

Il faut donc arriver à concilier les deux systèmes, l'un ayant besoin d'une source qui injecte son signal alternativement en entrée ou en sortie et l'autre ayant besoin d'une même source, qui injecte son signal simultanément en entrée et en sortie. La solution passe par l'utilisation d'un "transfert switch" dont la structure est détaillée dans le paragraphe suivant. C'est la certitude de pouvoir se procurer cet élément qui nous a permis de réaliser le banc sous la forme envisagée.

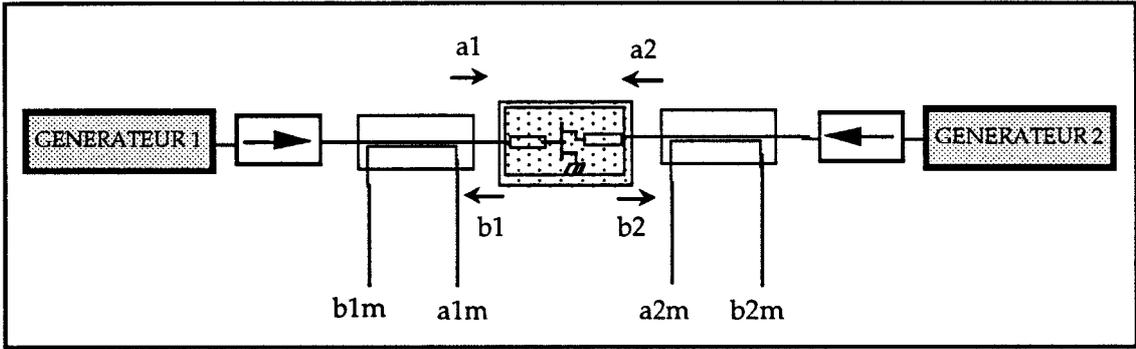


Figure 4 : Présentation systématique du principe de mesure en mode load-pull

III.1.2 - Le transfert switch

Usuellement, cet élément se trouve à l'intérieur des analyseurs de réseau standard dans le "Test Set". C'est lui qui permet simultanément d'injecter le signal hyperfréquence sur un port et de fermer l'autre sur 50Ω . Cet élément est constitué de deux diviseurs par deux et d'un commutateur qui est commandé par l'analyseur de réseau (Fig. 5).

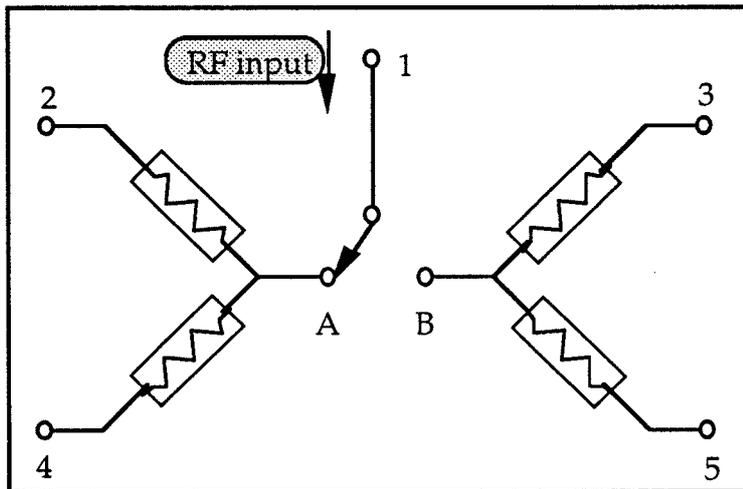


Figure 5 : Présentation schématique du transfert switch

Il comporte donc cinq connecteurs K et le connecteur central est relié au commutateur. C'est par ce connecteur qu'est amené le signal hyperfréquence. Les deux diviseurs de puissance aboutissent aux connecteurs 2 et 4 ou 3 et 5.

Lorsque le système est utilisé en analyseur de réseau, le commutateur passe du port **A** au port **B**, les ports **2** et **3** sont reliés l'un en entrée, l'autre en sortie du système à mesurer alors que les ports **4** et **5** sont reliés à une charge 50Ω extérieure (Fig. 6a). Ainsi, lorsque le commutateur est positionné en A, le signal hyperfréquence est injecté en entrée (via le connecteur **2**) et la sortie du dispositif sous test est bien fermée sur 50Ω via les connecteurs **3** puis **5** et inversement lorsque le commutateur est positionné en B.

Pour être capable de travailler en configuration load-pull, le commutateur est bloqué soit en position A ou B, les deux charges 50Ω sont retirées et remplacées par un court-circuit hyperfréquence (usuellement appelé jumper) (Fig. 6b). On récupère un simple diviseur de puissance avec un couplage dissymétrique sans importance pour l'application visée.

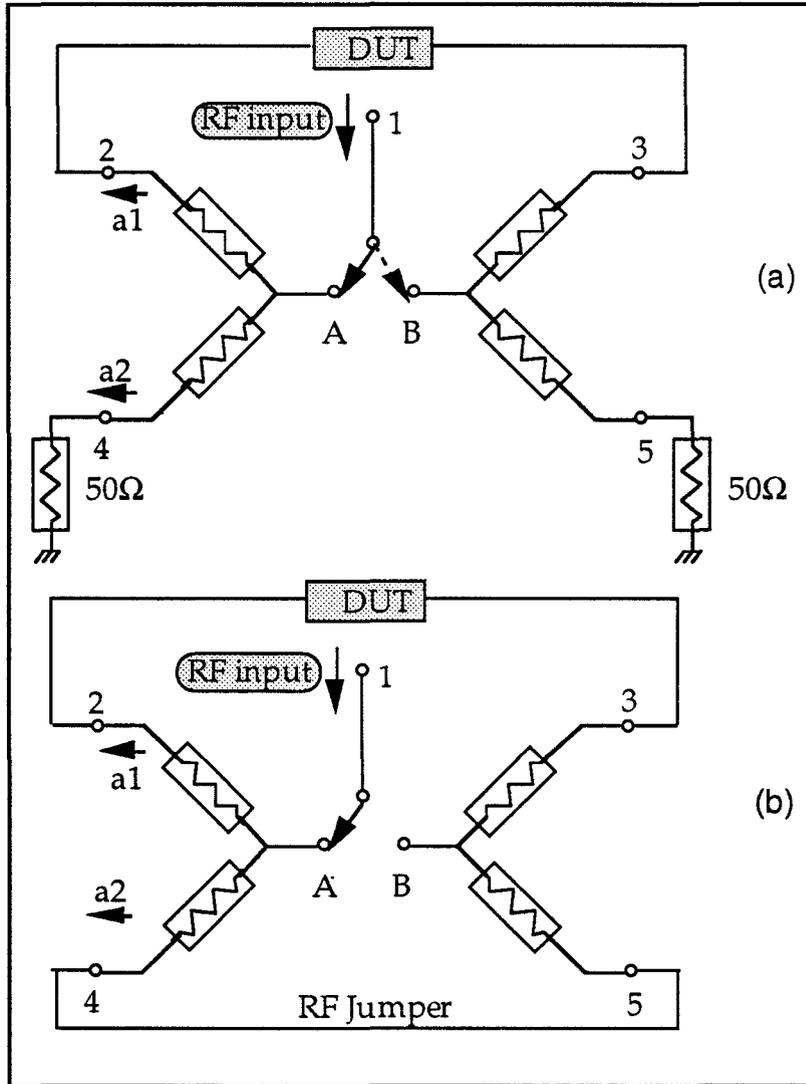
Il y a donc très peu de montage-démontage pour passer d'une configuration à l'autre (temps estimé proche d'une minute !), la commutation ou le blocage du commutateur relié au connecteur **1** s'effectue par l'analyseur de réseau 360B.

Après avoir mieux cerné la configuration du banc, nous allons définir la méthodologie expérimentale envisagée pour mettre à profit toutes ses possibilités et caractériser complètement un composant.

III.1.3 - Mode d'utilisation de ce système

Lorsque le composant est inséré dans une cellule, il est nécessaire de mesurer ses paramètres S_{ij} en petit signal dans la bande Ka. Cela sous-entend bien évidemment un calibrage correct du système qui sera détaillé ultérieurement. Après avoir stocké ces premières données, il faut faire un choix entre une étude plus poussée des paramètres S_{ij} ou une étude de type load-pull.

Si l'on reste en configuration analyseur de réseau, il est possible de faire une étude sur l'évolution des paramètres S_{ij} en fonction de la puissance injectée essentiellement S_{11} et S_{21} et analyser l'effet du niveau de courant grille sur les paramètres scattering. Ce type d'étude permettra de confirmer un certain nombre de comportements remarquables en fonctionnement de puissance lors de l'apparition de l'évolution du courant de grille.



*Figure 6 : Présentation du transfert switch
(a) en mode analyseur de réseau ; (b) en mode load-pull*

Si on choisit le mode load-pull, un premier traitement des paramètres S_{ij} est réalisé par le micro-ordinateur qui pilote l'ensemble du banc. Il s'agit d'obtenir les principaux paramètres concernant le comportement hyperfréquence du transistor (MSG , $|H_{21}|^2$, K , $MAG...$). La représentation sur abaque de Smith des cercles à gain en puissance constante et des zones de stabilité permettent de délimiter la zone de mesure utile et surtout d'éviter les zones d'instabilités, dangereuses pour le composant testé. Ainsi, en évitant complètement les zones d'instabilité et celles où le composant est passif, on aboutit à une réduction conséquente des temps de mesure et des tailles de fichiers résultats. L'étude load-pull peut alors avoir lieu en fonction du niveau de puissance injecté.

III.1.4 - Estimation des niveaux de puissance

Cette étude est primordiale puisqu'il faut sélectionner les éléments du banc pourqu'ils répondent à la double exigence suivante : ils doivent supporter les niveaux de puissance mis en oeuvre lors des mesures et permettre également une caractérisation précise de tout composant dans la gamme de développement de grille usuelle. Après avoir cerné les limitations des éléments les plus sensibles et défini les niveaux de puissance mis en oeuvre, nous définirons la dynamique maximale du système de mesure.

III.1.4.1 - Les éléments du système les plus sensibles

Le convertisseur de fréquence est l'élément de tête le plus sensible du système de réflectométrie que nous avons à constituer. C'est lui qui limitera la dynamique de l'ensemble du banc. Il contient des mélangeurs pour abaisser la fréquence, des amplificateurs pour compenser les pertes de conversion et des filtres pour supprimer les fréquences indésirables. Le convertisseur de fréquence doit travailler en permanence en fonctionnement linéaire afin d'assurer la validité du calibrage de l'ensemble mais aussi pour éviter toute détérioration des mélangeurs. Pour le convertisseur que nous avons retenu (Wiltron) 3630, le constructeur indique une puissance maximale de -10 dBm pour rester dans la zone linéaire des mélangeurs. Le niveau minimum est fixé à -40 dBm et ce niveau correspond à la puissance minimale qui peut être appliquée sur les entrées références (R_A et R_B) du convertisseur pour qu'il y ait toujours un verrouillage de phase entre le convertisseur et la source hyperfréquence. La dynamique au niveau du convertisseur est donc de 30 dB.

Les autres éléments "sensibles" sont les coupleurs. Leur limitations n'est pas due à un niveau de puissance (leur structure est en guide), mais à la valeur du couplage qui doit être figée quel que soit le composant testé. Il n'est pas envisageable de changer les coupleurs lorsque l'on passe de la caractérisation d'un composant de faible développement à un autre de plus grand développement. Il serait nécessaire de refaire un calibrage complet, ce qui serait très peu pratique. Une étude des niveaux de puissance nécessaire dans les plans d'entrée et de sortie des transistors donnera la valeur optimale du couplage.

III.1.4.2 - Calcul des niveaux de puissance

L'objectif initialement fixé est la mesure de tous les transistors de puissance envisageables dans la bande de fréquence 26-40 GHz. Lorsqu'on examine l'état de l'art des transistors à effet de champ de puissance dans cette gamme de fonctionnement, on constate que le développement de chaque transistor élémentaire ne dépasse jamais le millimètre. Ce développement constituera notre limite haute. Par contre, nous voulons, avec ce banc, être capable de caractériser également de plus faibles développements et un développement de 50 μm constituera notre limite basse.

Pour parvenir à chiffrer les niveaux de puissances en présence, nous avons pris trois cas de développement total de grille de 50 μm , 500 μm et 1000 μm . Nous avons de plus supposé un cas technologiquement optimiste mais pessimiste pour la détermination des éléments du banc, c'est le cas où les composants délivreraient une densité de puissance d'un watt par millimètre de grille même pour les grands développements. Le chiffrage s'est fait à partir d'un banc simplifié (Fig. 7) qui comprend les tés de polarisation extérieurs, la cellule, l'atténuateur anti-oscillation de 3 dB et les coupleurs du pont réflectométrique. Cette quantification a permis le choix optimal des coupleurs pour rester dans les niveaux de puissance compatibles avec ceux du "test set".

Nous avons considéré des valeurs couramment rencontrées pour les modules des coefficients de réflexion $|S_{11}|$ et $|\Gamma_L|$, sachant que l'on peut écrire les relations suivantes

$$P_s = P_{s\text{ del}} - P_{s\text{ inj}} \quad (4.2)$$

$$P_s = P_{s\text{ del}} (1 - |\Gamma_L|^2) \quad (4.3)$$

$$G_p = \frac{P_s}{P_e} \quad (4.4)$$

$$P_e = P_{e\text{ del}} (1 - |S'_{11}|^2) \quad (4.5)$$

Avec l'hypothèse simplificatrice $|S'_{11}|^2 \cong |S_{11}|^2$, il est possible de déterminer les divers niveaux de puissance mis en jeu. Ceux-ci sont reportés dans le tableau ci-contre. Les valeurs corrigées (dans les plans des réflectomètres) Pa_{1m} et Pa_{2m} tiennent compte d'une correction de 4 dB en entrée et de 1 dB en sortie. Les puissances peuvent donc atteindre 10 watts. La valeur optimale des coupleurs est de 40 dB et les niveaux de puissance sur les

entrées du test set sont toujours dans l'intervalle -40 dBm, -10 dBm. Les deux exceptions sont les composants de petit développement de grille à très faible niveau et les plus gros (1000 μm) à très fort niveau. Pour ce dernier cas, l'estimation d'une densité de puissance d'un watt par millimètre peut être ramenée à 500 mW/mm, ce qui est plus réaliste pour ce genre de transistor [4]. Avec cette nouvelle valeur, les niveaux de puissance entrent parfaitement dans le gabarit imposé.

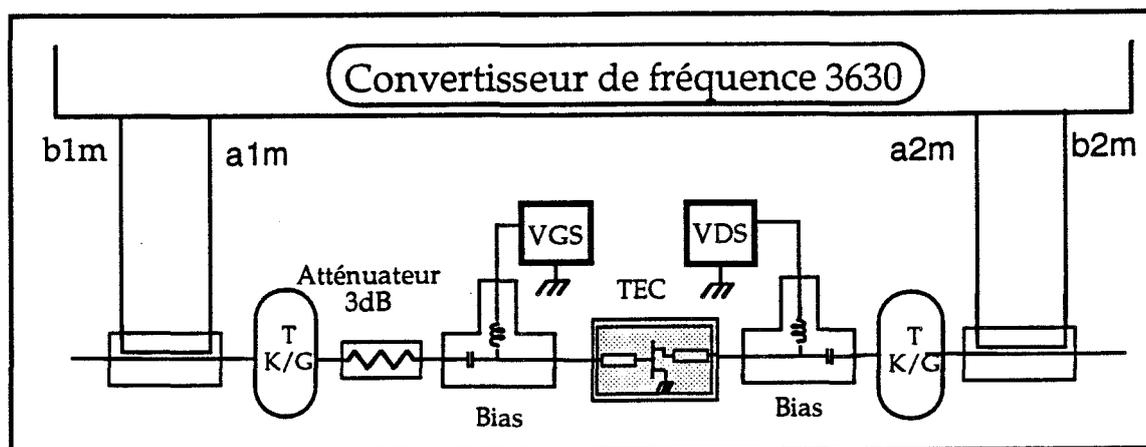


Figure 7 : Présentation du banc de mesure simplifié pour le calcul des différentes puissances

Pour l'autre cas, nous pouvons bénéficier d'une option sur l'analyseur de réseau qui permet d'asservir la phase de l'ensemble non plus de façon standard, mais à partir d'une fréquence de 10 MHz générée par le synthétiseur hyperfréquence. Il est alors possible de gagner 20 dB de dynamique vers les bas niveaux.

III.1.4.3 - La dynamique de mesure

Le système, ainsi conçu, doit donc permettre la mesure des paramètres S_{ij} petits et grand signaux ou la mesure en mode load-pull jusqu'à la compression, pour des composants de 50 μm à 1000 μm de développement de grille, et ce, sans problème de dynamique, ni montage-démontage des coupleurs.

Dévelop. (μm)	P_s fixé (mW)	$ \Gamma_L $ (fixé)	P_s del (mW)	P_s inj (mW)	G_P (fixé) (dB)	P_e (mW)	$ S_{11} $ (fixé)	$P_{e\text{inj}}$ (mW)	$Pa1_m$ (dBm)	$Pa2_m$ (dBm)
50	1	0,5	1,33	0,33	12	0,063	0,5	0,084	-46,7	-43,8
50	50	0,5	66,6	16,6	10	5	0,5	6,6	-27,8	-2,7
500	10	0,75	22,8	12,8	10	1	0,8	2,7	-31,7	-28
500	500	0,75	1142	641	8	79,5	0,8	220	-12,6	-11
1000	20	0,85	72	52	8	3,16	0,9	16,6	-23,8	-21,9
1000	1000	0,85	3600	2600	6	250	0,9	1332	-4,8	-4,9
1000	500	0,85	1800	1300	6	125	0,9	661	-7,8	-7,9

Détermination des divers niveaux de puissance mis en jeu
dans les plans du convertisseur de fréquence 3630

III.1.5 - Principe de la procédure de mesure

La répartition des impédances de charge présentées à un transistor lors d'une caractérisation de type load-pull à charge active peut être analysée en première approche par le graphe de fluence qui traduit les différentes ondes en présence (Fig. 8).

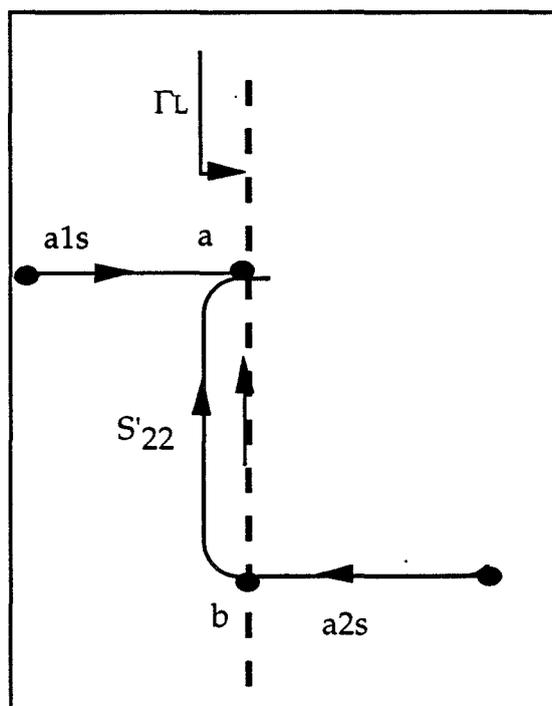


Figure 8 : Présentation du graphe de fluence associé à la technique load-pull en sortie du composant

D'après les règles de calcul des graphes de fluence, on a :

$$\begin{aligned} b &= a_{2s} \\ a &= a_{1s} + S'_{22} b \\ \Gamma_L &= b/a \end{aligned}$$

- S'_{22} représentant le coefficient de réflexion de sortie du transistor, et Γ_L celui de la charge,
- a_{1s} étant l'onde progressive délivrée par la sortie du transistor,
- et a_{2s} l'onde progressive délivrée par le générateur d'excitation.

Le composant, voit en entrée une impédance de source de 50Ω , on peut poser : $S'_{22} \# S_{22}$.

De ces équations, il vient immédiatement :

$$\Gamma_L = \frac{a_{2s}}{a_{1s} + S_{22} a_{2s}} \quad (4.6)$$

Cette impédance de charge Γ_L est fonction de a_{2s} (terme fixé par la valeur de l'atténuateur et du déphaseur) et de a_{1s} (fonction de la puissance injectée à l'entrée du transistor mais aussi fonction de l'impédance de charge présentée en sortie du composant, c'est-à-dire de Γ_L). Le lieu des coefficients de réflexion Γ_L pour a_{1s} et a_{2s} constants, est une famille de cercles. Le détail des calculs se trouve en annexe 1, le centre C des cercles se met sous la forme :

$$C = \frac{S_{22}^* \frac{|a_{2s}|^2}{|a_{1s}|^2}}{1 - \frac{|a_{2s}|^2}{|a_{1s}|^2} |S_{22}|^2}$$

Soit encore :

$$C = \frac{S_{22}^* \frac{P_2}{P_1}}{1 - \frac{P_2}{P_1} |S_{22}|^2}$$

puisque $\frac{1}{2} |a_{1s}|^2$ représente la puissance P_1 que fournirait le transistor à une charge 50Ω et $\frac{1}{2} |a_{2s}|^2$ représente la puissance P_2 que délivrerait le générateur d'excitation de la sortie à une charge 50Ω .

Le rayon s'écrit :

$$R = \frac{\sqrt{\frac{P_2}{P_1}}}{|1 - \frac{P_2}{P_1} |S_{22}|^2|}$$

Ces deux expressions sont valables si $\frac{P_2}{P_1} |S_{22}|^2 \neq 1$.

Pour constater l'évolution de la répartition des impédances sur une abaque de Smith, nous avons fixé une valeur de coefficient de réflexion typiquement rencontrée pour l'un des transistors étudiés ($S_{22} = -0,45 - j 0,536$). La valeur de P_1 est fixée à 20 dBm (100 mW), et P_2 varie par l'intermédiaire de l'atténuateur. Les différents cercles (Fig. 9) ont des centres qui se déplacent sur une droite passant par 50Ω et S_{22}^* . Ainsi donc, peu d'impédances sont

synthétisées dans la zone à priori intéressante du fonctionnement actif du composant, c'est-à-dire proche du point $S'^{*}22$.

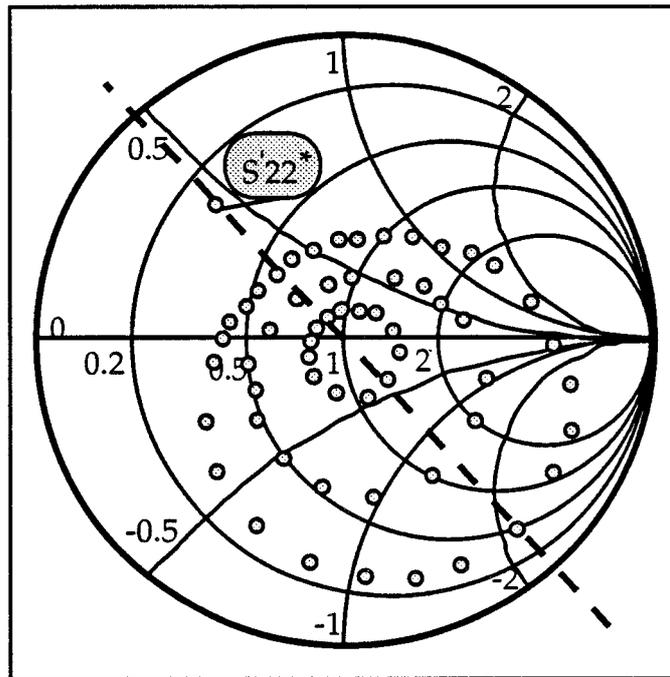


Figure 9 : Évolution de la répartition des impédances de charge en fonction de la valeur de puissance injectée P_2 pour une puissance P_1 constante

Pour y parvenir, il faudrait augmenter fortement la puissance injectée P_2 en sortie du composant mais alors il y aurait des impédances synthétisées avec un coefficient de réflexion en module supérieur à 1 dans la zone inintéressante, ce qui est inutile et peut même être très dangereux.

Afin d'éviter une perte de temps engendrée par des mesures sans intérêt et éventuellement dangereuses, il est nécessaire de prévoir une délimitation de la zone d'étude pour ne pas couvrir toute l'abaque. Cette restriction sur le nombre de points étudiés est donc nécessaire, elle est établie après la mesure des paramètres S_{ij} en petit signal décrite dans la partie (II.1.3).

III.2 - Choix du matériel

Après avoir décrit les éléments sensibles du système, nous allons présenter les différents matériels choisis et leurs principales caractéristiques. Si certains de ces éléments peuvent être considérés comme usuels pour les fréquences inférieures, il n'en est pas de même pour la bande de fréquence Ka.

Une caractérisation rigoureuse de chacun de ces éléments s'avère donc indispensable avant l'assemblage du banc.

III.2.1 - Source hyperfréquence

Les diodes Gunn utilisées pour les résultats présentés au chapitre 3 ne sont plus envisageables pour essentiellement deux raisons :

- le banc doit couvrir la totalité de la bande de fréquence 26-40 GHz et les diodes Gunn sont à bande étroite ;
- une grande stabilité de la source est requise pour que le banc ne soit pas pénalisé par les incertitudes en amplitude et fréquence (chapitre 3, § III.3.1).

Tenant compte de ces deux considérations, il ne restait que la possibilité d'utiliser un vobulateur ou un synthétiseur. Le synthétiseur, malgré la différence de coût, s'imposait clairement puisqu'il offre d'une part une grande dynamique (27 dB) et surtout il possède une stabilité fréquentielle suffisante pour permettre à notre système d'être synchronisé sur un signal de 10 MHz provenant du Wiltron 360.

Pour délivrer suffisamment de puissance, il est nécessaire d'ajouter au synthétiseur un amplificateur (10 watts sont nécessaires). Pour couvrir toute la bande de fréquence, seul un A.T.O.P. (Amplificateur à Tube à Ondes Progressives) peut répondre à nos besoins. Deux A.T.O.P. sont donc insérés dans le système. Nous avons pris la précaution d'installer un circulateur en sortie de chaque A.T.O.P. pour, d'une part, protéger cet amplificateur et, d'autre part, présenter 50 Ω au dispositif sous test (le troisième port du circulateur est chargé par 50 Ω).

Ces A.T.O.P. ont été caractérisés pour connaître leurs gains, leurs zones de fonctionnement linéaire et de saturation. Ils présentent à la fréquence de 33 GHz (Fig. 10), un gain de 50 dB en fonctionnement linéaire, une puissance de sortie qui passe par un maximum de 40 dBm pour une puissance d'entrée de -10 dBm.

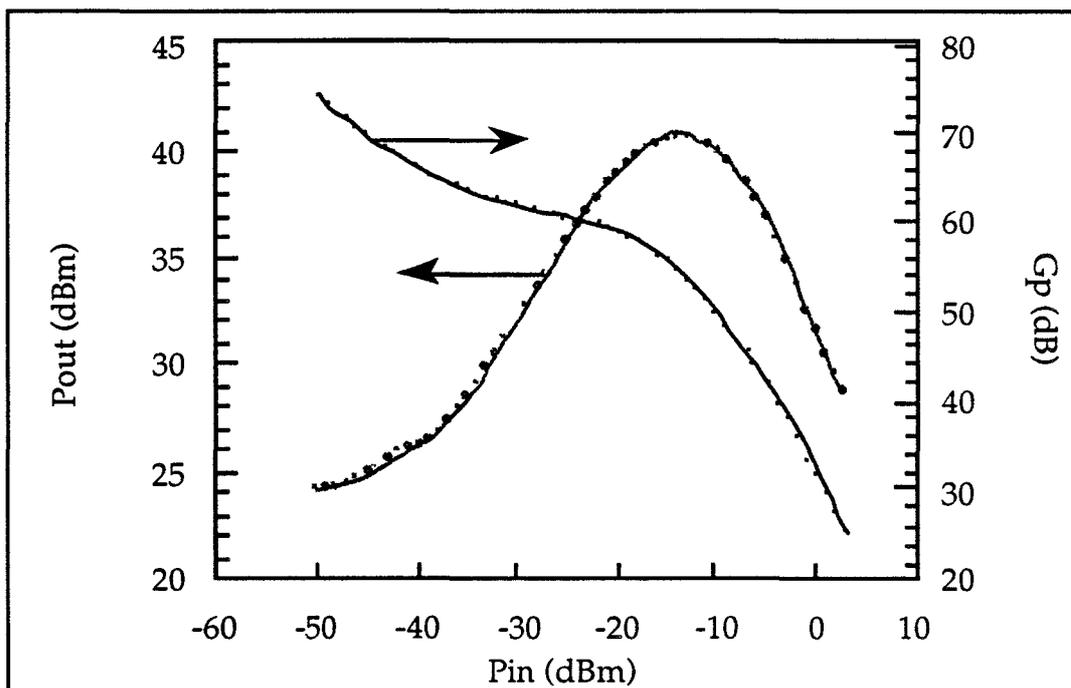


Figure 10 : Présentation d'une courbe standard de réponse en puissance de l'un des ATOP à une fréquence de 33 GHz

III.2.2 - Analyseur de réseau

C'est l'analyseur de réseau Wiltron 360 qui constitue le cœur de tout le système. Cet appareil permet de réaliser tous les traitements numériques après que le convertisseur ait abaissé les fréquences. C'est lui également qui commande le transfert switch. À partir de la face avant de l'appareil, il sera possible de commander le synthétiseur, de définir le type de verrouillage (standard ou 10 MHz externe), mais aussi les différents rapports d'onde que l'on désire observer.

III.2.3 - Convertisseur de fréquence

Le convertisseur de fréquence Wiltron 3630 est commandé par le Wiltron 360. Il comporte quatre accès en connecteur K (appelés T_A , T_B , R_A , R_B) qui sont reliés aux entrées des mélangeurs. La fréquence des signaux est abaissée à 83 kHz $1/3$ par ce convertisseur, puis les signaux sont envoyés au Wiltron 360 pour être traités.

Pour nous assurer de la bonne linéarité de ce convertisseur, nous avons mesuré les paramètres scattering de différents éléments passifs à l'aide

du pont réflectométrique, avec différents niveaux de puissance. Il s'avère que la limite haute de la zone de fonctionnement linéaire est bien de -10 dBm à l'entrée du convertisseur et la limite basse en deçà de -55 dBm avec l'utilisation du signal de synchronisation 10 MHz externe. Il est même possible d'aller encore en-deçà en augmentant le nombre de mesures par point de fréquence (averaging).

III.2.4 - Les ponts réflectométriques

Pour réaliser les ponts réflectométriques, nous nous sommes demandés s'il était préférable, à la sortie de l'A.T.O.P. de rester en guide d'onde ou de passer en câble coaxial. Nous avons choisi de rester en guide d'onde WR28 tant que cela était possible, malgré la rigidité et les dimensions de ceux-ci. Les raisons de ce choix sont les suivantes :

- les guides ne présentent pas de limitation en puissance pour nos applications ;
- la directivité des coupleurs en guide est bien meilleure que celle des coupleurs en coaxial (40 dB/16 dB) ;
- le coût des coupleurs en guide est nettement moins élevé.

Nous avons également privilégié l'utilisation de deux coupleurs trois ports, avec le quatrième fermé sur 50Ω pour chaque pont réflectométrique plutôt qu'un unique coupleur 4 ports. En effet, comme on a pu l'éprouver avec le banc manuel présenté au chapitre précédent, la solution du coupleur unique est défavorable car elle entraîne la présence de coefficients de réflexion souvent trop importants sur les entrées R_A , R_B , T_A , T_B et par conséquent génère des perturbations de fonctionnement.

Classiquement, les coupleurs utilisés pour ce nouveau banc présentent une directivité supérieure à 40 dB, des pertes d'insertion de l'ordre de 0,3 dB et un coefficient de réflexion de 30 dB (Fig. 11). Le choix de ces coupleurs est essentiel pour obtenir un test set d'excellente qualité.

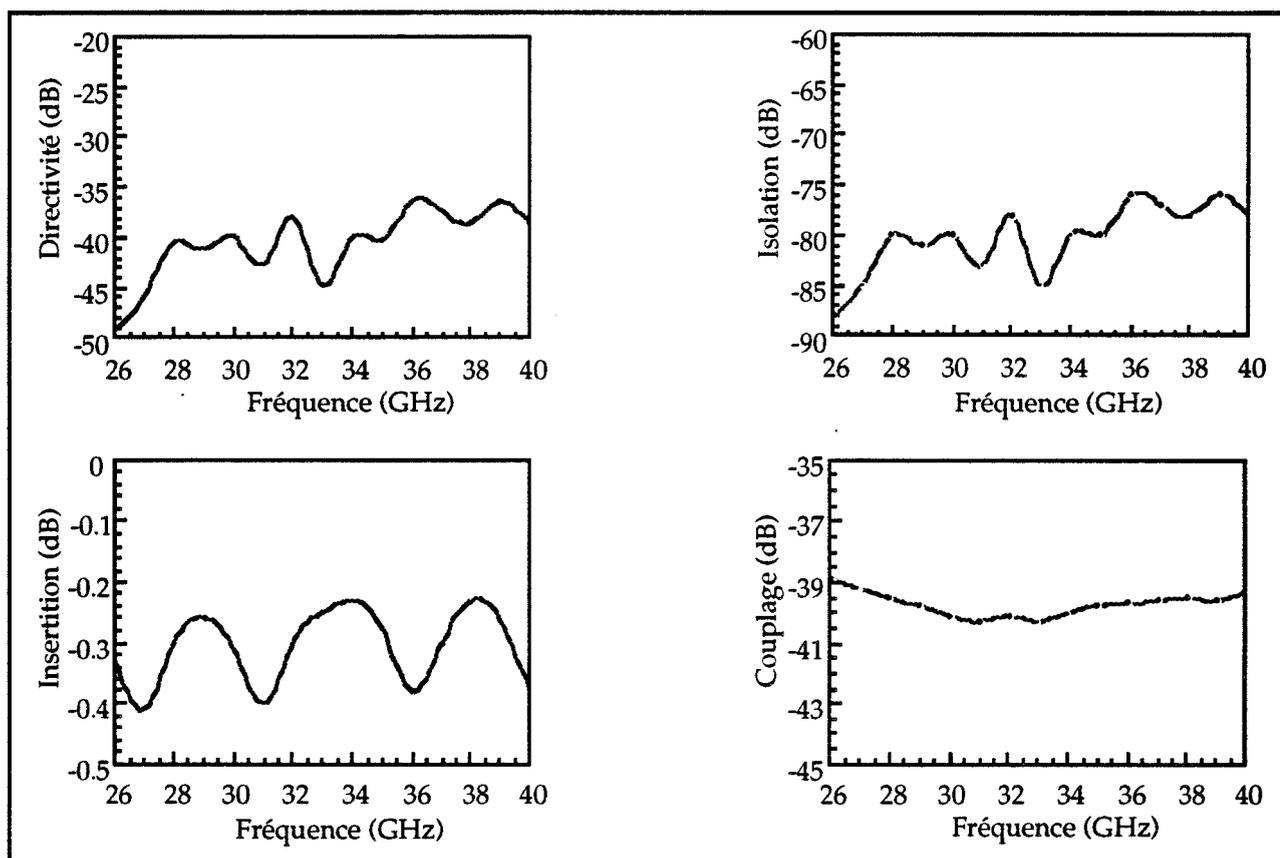


Figure 11 : Évolution des principaux paramètres de l'un des coupleurs utilisé pour le pont réflectométrique

III.2.5 - Le transfert switch

Cet élément, qui rappelons le, permet de disposer d'un banc qui offre la double fonction d'analyseur de réseau et de banc à charge active, a déjà été largement présenté au paragraphe II.1.2. Les caractéristiques de cet élément, mesuré au laboratoire, indiquent un coefficient de réflexion de l'ordre de 14 dB sur ses quatre ports (2, 3, 4 et 5) et des pertes d'insertion de l'ordre de 13 dB entre le port 1 et les quatre autres accès sur toute la bande Ka.

III.2.6 - Atténuateur et déphaseur programmables

Ce que nous recherchions pour ces deux dispositifs, était :

- la possibilité de réaliser manuellement une valeur d'atténuation ou de phase bien définie ;
- une grande dynamique d'atténuation et de déphasage possible ;

- un faible pas d'incrément pour réaliser un grand nombre de points de mesure dans une zone délimitée ;
- une rapidité d'incrément entre deux points de mesure en fonctionnement automatique ;
- une bonne reproductibilité du positionnement.

Après une large prospection, nous avons trouvé un matériel qui satisfaisait à toutes ces exigences. En effet, l'atténuateur choisi a une dynamique d'atténuation de 0 à 60 dB avec un pas d'incrément de 0,1 dB. Quant au déphaseur, il peut varier de 0 à 640° avec un pas d'incrément de 0,2°. La variation de 0 à 60 dB ou de 0 à 380° prend moins d'une seconde, avec une très grande précision de repositionnement (0,01 dB sur une variation de 60 dB). Ces deux appareils sont contrôlés par un processeur qui permet, soit par la face avant de l'appareil, soit par un ordinateur, via une carte GPIB, de positionner l'atténuateur et/ou le déphaseur aux valeurs désirées.

Les liaisons hyperfréquences entre tous ces appareils et le reste du banc sont réalisées soit en guide d'onde WR28, soit à l'aide de câbles semi-rigides (0,118" - connecteur radial 2.4 mm) de notre propre fabrication. Tous ces câbles ont, bien sûr, été soigneusement caractérisés à l'analyseur de réseau avant installation et utilisation dans le banc. L'ensemble du banc regroupant ces différents éléments est représenté schématiquement figure 12.

III.3 - Automatisation du système de mesure

III.3.1 - Présentation

Comme nous l'avons décrit dans la première partie de ce chapitre, l'utilisation de ce type de banc nécessite un système d'acquisition de données et le développement du logiciel associé pour déterminer l'impédance optimale, les cercles à puissance, rendements et gains constants et autres données. Cette automatisation présente trois principaux avantages :

- elle évite une manipulation fastidieuse et répétitive des éléments du banc (en particulier atténuateur et déphaseur) ;
 - elle permet de diminuer les risques d'erreurs, que ce soit les erreurs de relevé, de précision ou les erreurs de manipulation qui pourraient détériorer ou détruire le composant sous test ;
 - elle permet aussi l'archivage et le traitement des données de mesure.
- En effet, pour un composant testé, un fichier peut contenir plus de 80 000

points de mesure. Dans ces conditions, seul un traitement informatique était concevable.

III.3.2 - Choix et intérêt du logiciel

L'objectif ultime visé lorsque toute l'automatisation du système sera terminée est l'utilisation de ce banc par le plus grand nombre de personnes. Il est donc impératif de lui apporter le maximum de convivialité, particulièrement au niveau de la présentation du programme, c'est-à-dire la visualisation sur l'écran de l'ordinateur. Nous avons donc opté pour des logiciels "orientés objet". Deux sociétés commercialisent ce type de logiciel : Hewlett Packard (le logiciel HP VEE) et National Instrument (les logiciels Labview et Labwindow CVI). Les deux logiciels HP VEE et Labview sont fort semblables au niveau performances et simplicité d'utilisation et se distinguent surtout par l'étendue des possibilités de commande des appareils (en anglais : drivers). L'offre de National Instrument est beaucoup plus diversifiée que celle de Hewlett Packard qui est, essentiellement orientée vers les appareils de la même marque.

Notre choix s'est porté sur le logiciel Labwindow CVI plus complexe à mettre en oeuvre, mais, qui en plus des possibilités des logiciels précédents, possède une méthodologie de programmation plus évoluée, mieux adaptée aux systèmes complexes tel que celui que nous désirons développer. Le langage de développement est le langage C (Basic également accepté) où on a la possibilité de développer les commandes d'appareils spécifiques.

Les différents appareils programmables du banc de mesure sont :

- l'alimentation continue pour la polarisation de la grille et du drain du transistor ;
- un micro ampèremètre pour relever le niveau du courant de grille ;
- un mesureur de puissance pour contrôler le niveau de puissance à l'entrée du transistor ;
- l'atténuateur et le déphaseur ;
- l'analyseur de réseau Wiltron 360 (synthétiseur, transfert switch, convertisseur).

La commande de ces appareils est effectuée par l'intermédiaire du Bus IEEE GPIB (General Programmable Interface Bus). La commande des trois

premiers de ces appareils n'a posé aucun problème majeur car ils sont largement répandus, et leurs systèmes de commande sont usuels.

En revanche, nous avons dû développer entièrement les logiciels de commande de l'atténuateur et du déphaseur. Quant au pilotage de l'analyseur de réseau 360, le travail était considérable vu la complexité et l'étendue possible des instructions. Nous avons bénéficié pour ce développement, d'une aide importante de la Société THOMSON RCM et nous tenons à remercier plus particulièrement Monsieur LEMEURE pour son aide et ses conseils.

III.3.3 - Présentation du mode opératoire

L'ensemble du programme de notre système de mesure a donc été développé sur le logiciel Labwindow CVI en utilisant le langage C. Le but pratique est une convivialité maximum mais le but scientifique reste bien sûr la caractérisation complète d'un composant lorsqu'il est monté sur le banc.

La procédure de mesure (Fig. 13) à suivre est la suivante :

- calibrage vectoriel en impédance (détaillé dans la partie 4),
- calibrage vectoriel en puissance (détaillé dans la partie 4),
- entrée des références du composant à tester (type, développement, nom),
- montage et polarisation du composant,
- mesure des paramètres S_{ij} petit signal dans la bande 26-40 GHz au point de polarisation désiré. Acquisition des quatre paramètres S_{ij} par l'ordinateur sous la forme d'un fichier S2P.

À partir du fichier S2P, il est possible de travailler directement sur le simulateur électrique MDS (compatibilité des formats), ou bien d'obtenir le schéma électrique équivalent du composant. Après ces premières mesures, l'expérimentateur a le choix entre continuer les mesures de paramètres S_{ij} petit signal pour un autre point de polarisation, ou effectuer une étude des paramètres S_{ij} en grand signal, ou, encore, passer à une étude load-pull à charge active (Takayama).

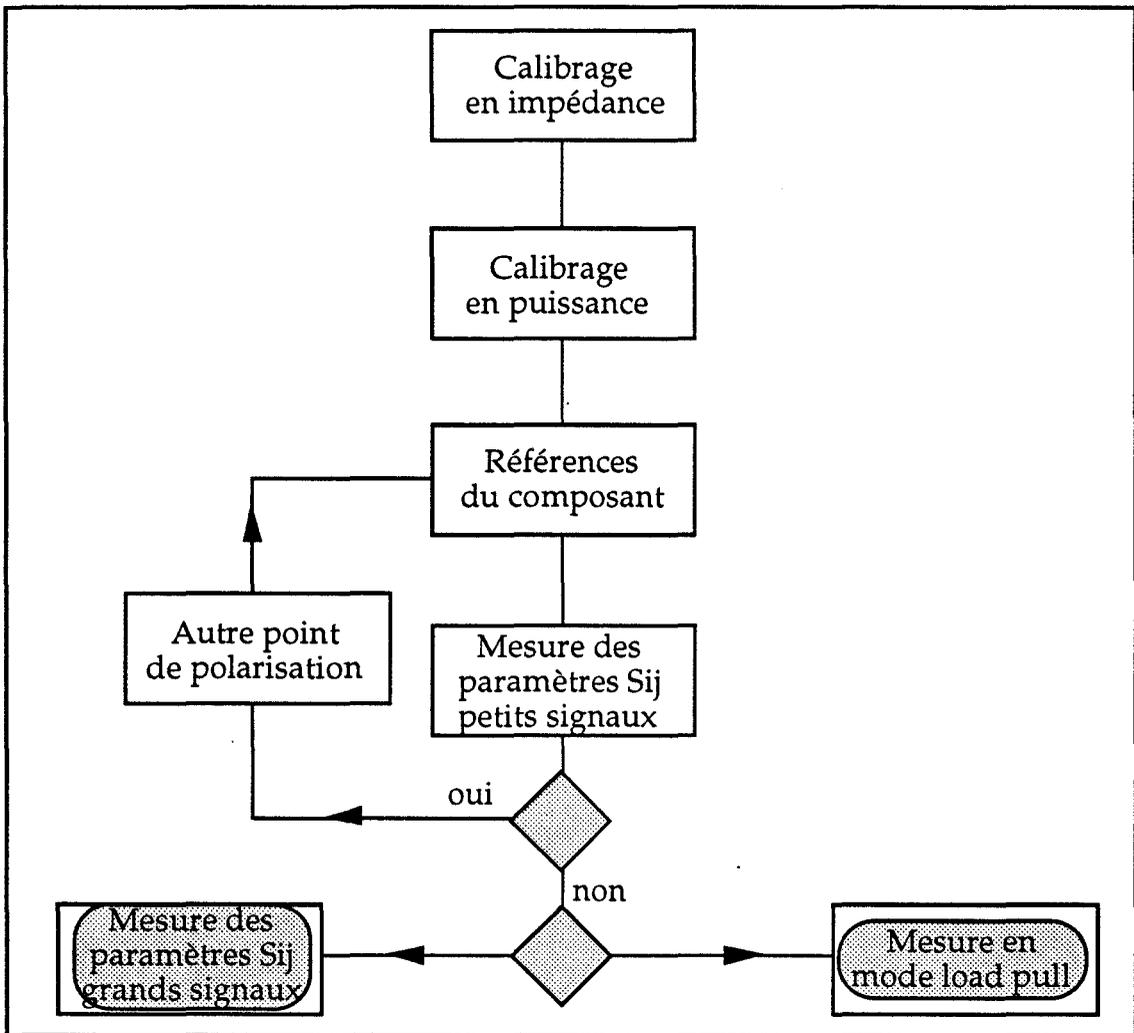


Figure 13 : Présentation de l'algorithme du mode opératoire

III.3.3.1 - Mesure des paramètres S_{ij} petits et grands signaux

Pour ce type de mesures, le transfert switch est placé en configuration analyseur de réseau pour présenter des impédances terminales de 50Ω en entrée ou en sortie du DUT. L'atténuateur et le déphaseur ne sont pas commandés. L'utilisateur dispose alors d'un menu, de l'ordinateur, où il peut définir exactement l'état de l'analyseur de réseau 360 (bande de fréquence, nombre de points de mesure, moyenne (averaging)).

Lorsque cet état convient, la mesure peut commencer. Elle comprend l'acquisition des quatre paramètres S_{ij} , du courant drain I_d , du courant grille I_g et la puissance injectée en entrée du composant $P_{e\ inj}$.

Le but des mesures en grands signaux (Fig. 14) est de constater l'effet du niveau de puissance injecté sur les paramètres S_{ij} mais plus particulièrement,

l'effet du courant de grille (dû au niveau élevé de la puissance injectée en entrée du composant) sur les paramètres S_{21} et S_{11} .

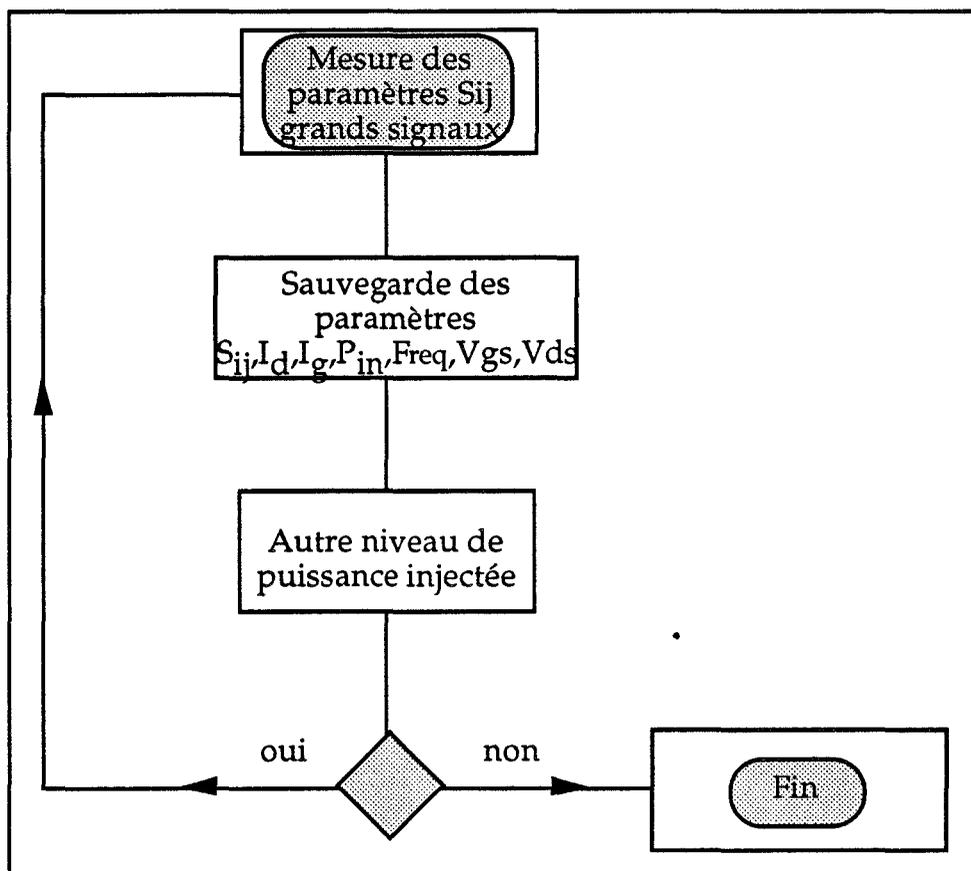


Figure 14 : Présentation de l'algorithme des mesures de paramètres scattering grands signaux

III.3.3.2 - Mesure load-pull

Pour ce type de mesure, le transfert switch est bloqué, l'atténuateur et le déphaseur sont pilotés. L'utilisateur visualise à l'écran un autre menu. Le programme va automatiquement rechercher le fichier des paramètres S_{ij} mesurés en petits signaux (fichier S2P), pour le point de polarisation choisi, et calcule alors les différentes grandeurs caractéristiques que sont les zones d'instabilité, les cercle à gains constants, K , MAG , MSG , $|h_{21}|^2$. Celles ci sont stockées dans des nouveaux fichiers (nom.RES et nom.CGC). La procédure prévoit la visualisation systématique sur abaque de Smith de certaines des grandeurs mesurées et laisse la possibilité à l'utilisateur la visualisation ou non d'autres données.

Pour la fréquence de travail choisie, les représentations systématiques incluent :

- les cercles à gain en puissance constant, représentant les zones d'impédance où le transistor a un comportement actif ;
- les cercles d'instabilité (qui délimitent une partie de la zone d'étude en mode load-pull) ;
- les impédances optimales en entrée et en sortie du composant lorsqu'elles sont calculables.

Les représentations facultatives sont :

- l'évolution du coefficient de stabilité K en fonction de la fréquence ;
- l'évolution de MAG en fonction de la fréquence ;
- l'évolution de MSG en fonction de la fréquence ;
- l'évolution du gain en courant extrinsèque $|h_{21}|^2$ en fonction de la fréquence.

Par extrapolation de certaines de ces courbes, on peut déterminer les fréquences de coupure correspondantes.

Remarque : Pour toutes les visualisations sur abaque de Smith, nous avons développé notre propre logiciel graphique, tandis que les représentations cartésiennes sont représentées à partir de l'utilitaire EXCELL qui présente toutes les facilités graphiques (changement d'échelle, titre, couleur...).

Après cette étude et ces représentations préliminaires, la procédure de mesure de load-pull commence véritablement (Fig. 15). L'utilisateur choisit le cercle à gain en puissance constant minimum qu'il désire réaliser en vérifiant que celui-ci n'ait pas de point d'intersection avec le cercle d'instabilité en entrée. Les équations du centre et du rayon de ce cercle sont déjà connues et on a donc la limitation de la zone des impédances à présenter au transistor correspondant à l'aire globale de ce cercle.

Une autre limitation doit intervenir lors des mesures. En effet, les niveaux de puissance élevés peuvent induire, selon les impédances de charge présentées, des courants de grille néfastes au composant testé. Pour cela, une limite de courant grille sera fixée qui peut être de 1mA/mm (chapitre 2) afin de garantir la longévité du composant. La procédure de mesure doit donc tenir compte de ce nouveau paramètre et l'algorithme complet est présenté figure 15.

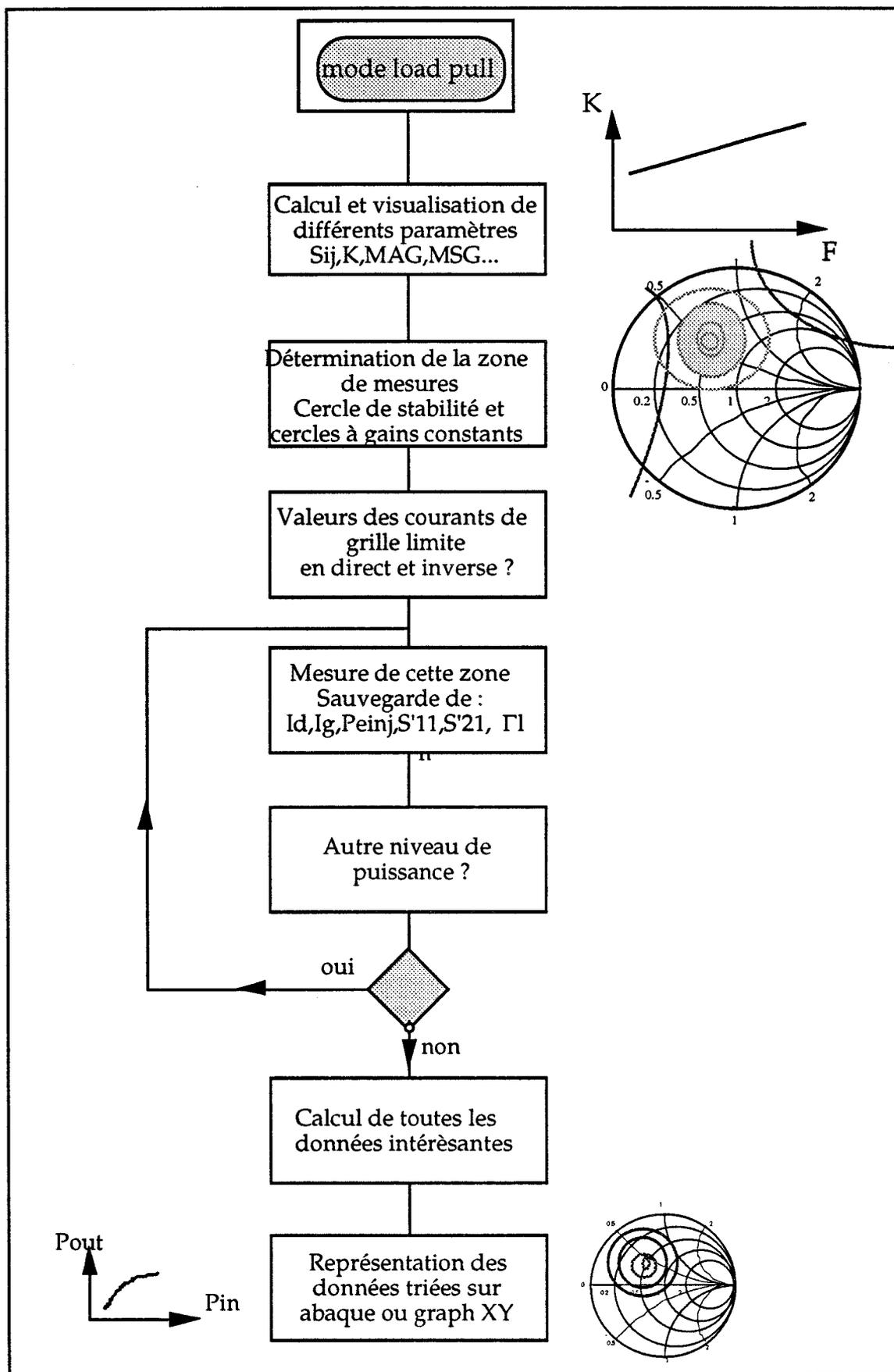


Figure 15 : Présentation de l'algorithme des mesures en mode load-pull

Les mesures automatisées peuvent donc être effectuées dans la zone délimitée par les calculs préliminaires définis ci-dessus. Pour chaque niveau de puissance injectée en entrée du composant, on générera un nouveau fichier qui contiendra en en-tête les valeurs des tensions grille source et drain source de polarisation et la fréquence de travail. Pour chaque point de mesure, c'est-à-dire chaque Γ_L réalisé, il faut stocker :

- le niveau de puissance disponible à l'entrée du composant ;
- S'_{11} en module et phase ;
- S'_{21} en module et phase ;
- Γ_L en module et phase ;
- le courant drain ;
- le courant grille ;
- les valeurs du déphaseur et de l'atténuateur programmables.

Comme point de départ, nous réalisons pour une faible valeur de la puissance injectée, l'impédance de coefficient de réflexion $\Gamma_{L \text{ opt}}$ (si $K > 1$) ou l'impédance Γ_L correspondant au centre du cercle qui délimite la zone d'étude du gain en puissance le plus faible.

Pour chaque niveau de puissance injectée supplémentaire, cette impédance sera aussi le point de départ de la mesure.

- Cas où les courants de grille sont très faibles

La seule limitation prise en compte sera celle donnée par l'équation du cercle à gain en puissance minimum choisi. Les impédances de charge couvrant la totalité de l'aire du cercle seront réalisées par variation de l'atténuateur et déphaseur programmables. Le nombre de points réalisé sera fonction des pas d'incrémentations fixés pour l'atténuateur et le déphaseur par l'utilisateur.

- Cas où les courants de grille sont élevés

Il y a là une réelle difficulté puisque en tout état de cause, il faut d'abord réaliser l'impédance de charge, donc la mesure pour savoir si le courant de grille est trop élevé. Mais dans ce cas, il est possible que le composant soit déjà endommagé.

La procédure retenue consiste, pour une puissance P , à effectuer la mesure M correspondant à une impédance Z_L si le courant $|I_g|$ est inférieur à 90 % de la valeur limite pour l'impédance précédente ($M-1$). Si le courant $|I_g|$ est supérieur à 90 % de sa valeur limite, le programme exécutera un test sur le

fichier précédent (celui correspondant au précédant niveau de puissance P-1) pour vérifier la valeur et l'évolution qu'avait alors le courant de grille. Si le résultat de ce test implique un risque d'augmentation brutale du courant de grille, l'impédance M n'est pas réalisée pour le niveau de puissance P. Dans le cas contraire la mesure est effectuée.

Si l'impédance n'est pas réalisée, le fichier enregistrera un caractère spécial pour communiquer l'information de courant de grille trop élevé pour les niveaux de puissance injectée suivants.

Pour la description, nous avons séparé les deux cas lorsque le test sur le courant grille est effectué ou non, mais cette séparation n'est qu'un artifice de présentation puisque ce test existe en permanence. Actuellement, cette méthode est opérationnelle.

IV - ÉTALONNAGE DU SYSTÈME

IV.1 - Intérêt de l'étalonnage

Comme tout système de mesure ou matériel hyperfréquence (analyseur de réseau, coupleur, atténuateur, cellule de mesure,...) le présent banc présente un certain nombre d'imperfections qui peuvent être systématiques, aléatoires, ou dues aux dérives d'environnement.

* Les erreurs systématiques

Ces erreurs sont liées à la séparation des signaux, aux câbles, aux transitions et aux convertisseurs de fréquence. Elles comprennent :

- la directivité qui est d'autant plus sensible sur la précision des mesures que le coefficient de réflexion à mesurer est faible ;
- la désadaptation de source, qui a d'autant plus d'importance que le coefficient de réflexion à mesurer est élevé ;
- la désadaptation de charge qui intervient lors d'une mesure en quadripôle et prend une importance considérable lorsque l'interaction de la sortie sur l'entrée est élevée ;
- les réponses en fréquence de tous les éléments du système en transmission et en réflexion ;
- l'isolation qui correspond au couplage entre les deux ports A et B du transfert switch.

Toutes ces erreurs systématiques peuvent être déterminées par les mesures de calibrage, ce qui permet ensuite de revenir aux paramètres du dispositif sous test seul.

* Les erreurs aléatoires

Ce type d'erreur comprend principalement le bruit du système de mesure et la répétabilité des connexions. Elles ne peuvent pas être considérées lors du calibrage, et ne sont donc pas prises en compte dans le calcul. Cependant, pour minimiser leurs effets, il est possible d'utiliser les ressources de l'analyseur de réseau telles que le moyennage ou la largeur de la bande passante (I.F. bandwidth), ou encore d'utiliser une clé dynamométrique pour assurer une bonne reproductibilité du serrage.

* Les erreurs de dérive d'environnement

Ce type d'erreur est lié aux évolutions de la température et de l'humidité du local où se trouve le banc. Là non plus, ce type d'erreur ne peut être pris en compte par le calibrage, mais il est possible de les minimiser en plaçant le banc de mesure dans une salle climatisée. La température est le paramètre essentiel car elle peut agir sur une dérive de la fréquence et surtout sur la longueur des câbles semi-rigides utilisés dont certains ont une longueur supérieure au mètre. À la fréquence de 30 GHz, un mètre de câble est équivalent à $140 \lambda_g$ et s'il subit une élongation de $100 \mu\text{m}$ (0,1 ‰), une erreur de l'ordre de 5° sur la phase du facteur de transmission est commise.

Un dernière cause d'erreur qui intervient sur les facteurs de réflexion et de transmission, indépendante de toutes celles citées précédemment est liée à la dynamique de l'ensemble. Pour éviter ce type de problème, il faut absolument rester dans la zone linéaire du système pour que les convertisseurs de fréquence fonctionnent correctement. De façon à éviter cette erreur, des mesures de paramètre S_{ij} sur des éléments passifs sont effectuées en fonction du niveau de puissance injectée. L'apparition d'une variation dans les résultats de ces mesures permet de définir le niveau limite à ne pas dépasser.

IV.2 - Étalonnage en impédance

Après avoir décrit les différents types d'erreur et les façons de les minimiser, il est nécessaire de choisir la méthode de calibrage la mieux adaptée au quadripôle à mesurer pour tenir compte des erreurs systématiques. La précision de ce calibrage dépend des performances des étalons utilisés. Dans notre cas, compte tenu de la nature dispersive du milieu et de l'utilisation d'une cellule pour effectuer les mesures, les étalons de meilleure qualité seront des tronçons de ligne d'impédance caractéristique connue, mais de longueur et de constante de propagation inconnues.

La méthode d'étalonnage retenue est le calibrage TRL (Thru, Reflect, Line) puisqu'une longue expérience de cette méthode a été acquise au laboratoire.

IV.2.1 - Choix du calibrage

Le calibrage TRL peut être effectué de deux façons :

1ère méthode : "Cascade"

Ce type de méthode nécessite deux étapes. Il y a d'abord un calibrage de l'analyseur de réseau seul (avant les plans d'entrée et de sortie de la cellule), avec la possibilité d'utiliser un calibrage SOLT (Short, Open, Load, Thru). Les dipôles étalons (CC, CO, Z_0) sont d'excellente qualité puisque de réalisation plus facile (milieu non dispersif coaxial). La seconde étape consiste à cascader la monture de test puis à réaliser un autre calibrage de type TRL. L'avantage de cette méthode est qu'elle permet non seulement de remonter aux paramètres mêmes du dispositif sous test après correction, mais qu'elle permet aussi d'accéder aux paramètres des demi-boîtiers de la cellule. Ces paramètres sont nécessaires pour le calibrage en puissance.

2ème méthode : "Autocalibrage"

Avec cette méthode, une seule étape est nécessaire car, dans ce cas, c'est tout l'ensemble analyseur de réseau plus cellule qui est calibré avec la méthode TRL.

Pour l'étalonnage en impédance du banc, il a donc fallu choisir entre l'autocalibrage et la cascade. Nous avons l'avantage au laboratoire, de disposer des deux méthodes sur le système HP85107, et donc de pouvoir comparer leurs résultats dans la bande de fréquence qui nous intéresse (26-40 GHz). Plusieurs calibrages ont été effectués avec les deux méthodes sur une même cellule. Nous avons toujours obtenu de meilleurs résultats à partir de la méthode d'autocalibrage. Ce résultat était en fait prévisible puisqu'un calibrage avec deux étapes peut engendrer deux fois plus d'erreurs. Une comparaison de ces deux méthodes est présentée (Fig. 16) où l'élément mesuré est une ligne d'un millimètre n'ayant pas servi au calibrage.

L'analyseur de réseau WILTRON 360 possède une procédure interne d'autocalibrage qu'il est possible d'utiliser. Les deux types de mesure "load-pull" ou "paramètres S_{ij} " utilisant la même chaîne de mesure, lorsque le calibrage en impédance est effectué pour le système en mode analyseur de réseau, il l'est aussi pour le système en mode load-pull.

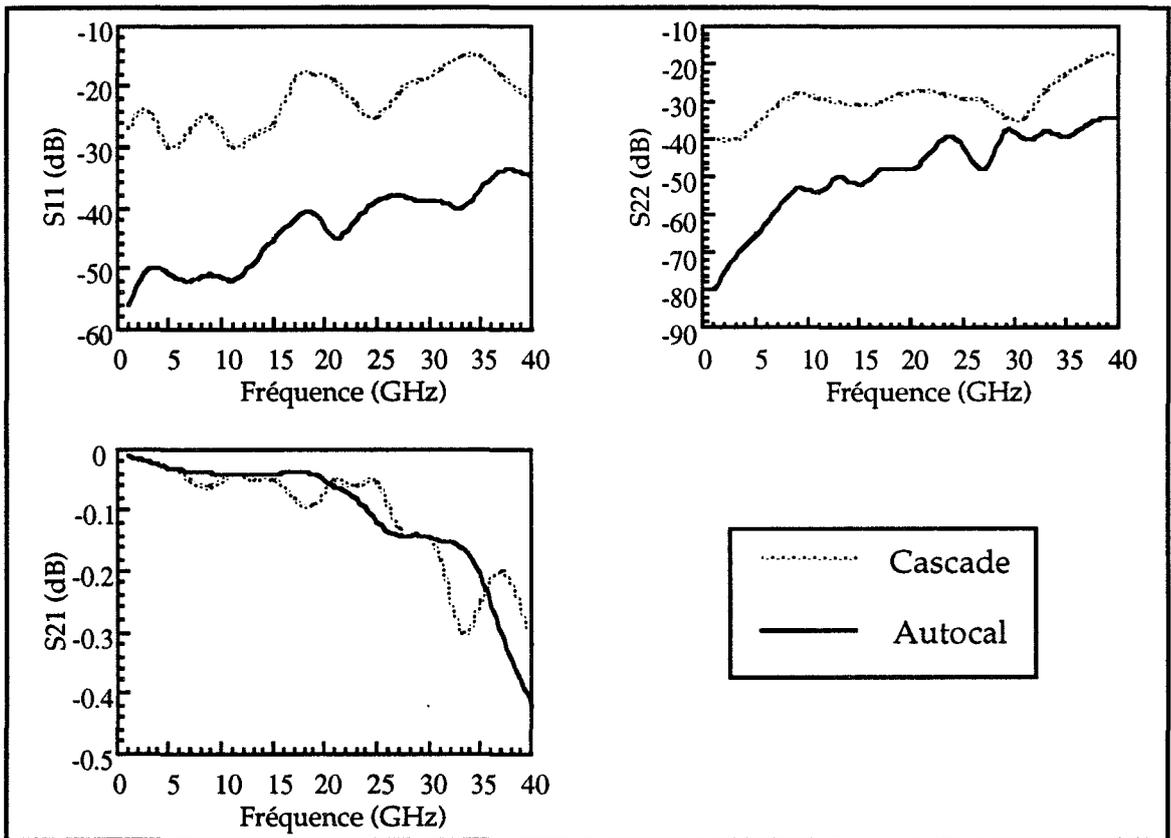


Figure 16 : Comparaison des deux méthodes de calibrage utilisées pour la cellule sur une ligne 50 Ω de longueur 1 mm

IV.2.2 - Détermination des paramètres S dans les plans de référence du composant

Lorsque le calibrage est terminé, un fichier est créé où l'on sauve l'état d'instrument ainsi que les 12 termes d'erreurs du système de mesure pour tous les points de fréquence réalisés. Dans notre cas, les deux termes d'isolation ont été négligés.

* Pour le système en configuration paramètre S_{ij} , nous pouvons utiliser la procédure interne à l'analyseur de réseau basée sur le graphe de fluence standard, (Fig. 17). Les termes caractérisant le système de mesure étant indicés dans le sens direct avec "un F" (forward) et dans le sens inverse avec "un R" (Reverse), sont :

EDF et EDR pour la directivité
EXF et EXR : pour l'isolation
ESF et ESR : pour l'adaptation d'impédance de source
ELF et ELR : pour l'adaptation d'impédance de charge
ETF et ETR : pour la réponse fréquentielle en transmission
et ERF et ERR : pour la réponse fréquentielle en réflexion.

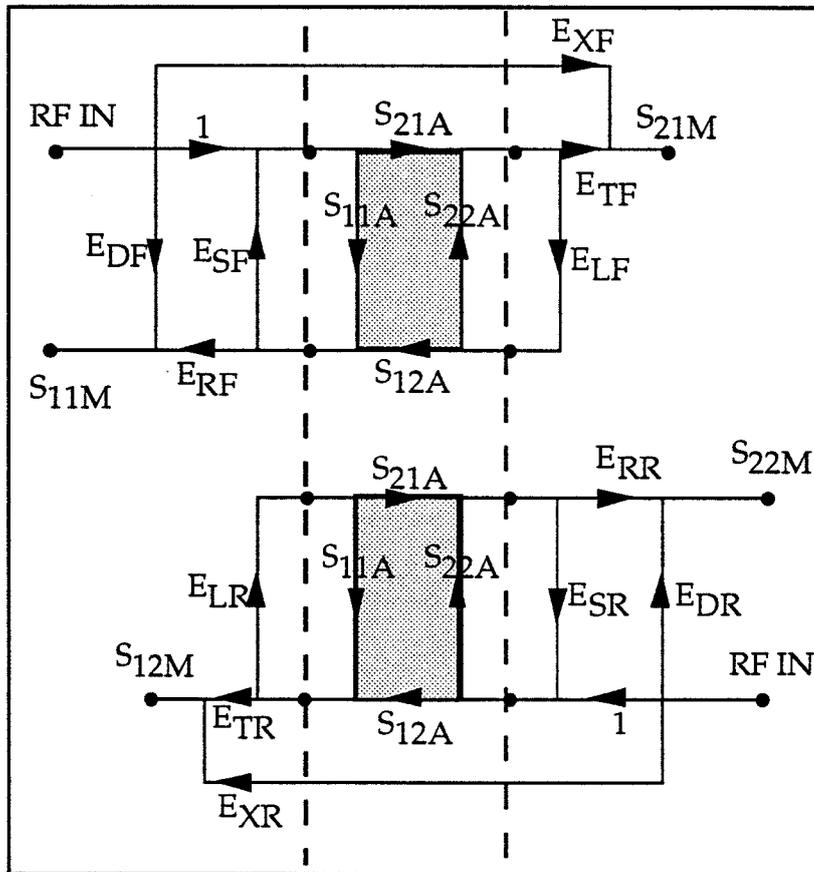


Figure 17 : Présentation du graphe de fluence 12 termes d'erreur
en mode analyseur de réseau
(a) en sens direct ; (b) en inverse

Les paramètres S_{ij} de l'élément à mesurer dans les plans de références (P_{ER} et P_{SR}) sont alors déduits à partir des paramètres S_{ij} bruts mesurés par les détecteurs de l'analyseur de réseau dans les plans (P_{EM} et P_{SM}) et des douze termes du modèle d'erreur par [5] :

$$S_{11A} = \frac{\left[\left(\frac{S_{11M} - EDF}{ERF} \right) \left[1 + \left(\frac{S_{22M} - EDR}{ERR} \right) E_{SR} \right] \right] - \left[\left(\frac{S_{21M} - EXF}{ETF} \right) \left(\frac{S_{12M} - EXR}{ETR} \right) E_{LF} \right]}{\left[1 + \left(\frac{S_{11M} - EDF}{ERF} \right) E_{SF} \right] \left[1 + \left(\frac{S_{22M} - EDR}{ERR} \right) E_{SR} \right] - \left[\left(\frac{S_{21M} - EXF}{ETF} \right) \left(\frac{S_{12M} - EXR}{ETR} \right) E_{LF} E_{LR} \right]}$$

$$S_{21A} = \frac{\left[1 + \left(\frac{S_{22M-EDR}}{ERR} \right) (E_{SR}-E_{LF}) \right] \left(\frac{S_{21M-EXF}}{ETF} \right)}{\left[1 + \left(\frac{S_{11M-EDF}}{ERF} \right) E_{SF} \right] \left[1 + \left(\frac{S_{22M-EDR}}{ERR} \right) E_{SR} \right] - \left[\left(\frac{S_{21M-EXF}}{ETF} \right) \left(\frac{S_{12M-EXR}}{ETR} \right) E_{LF} E_{LR} \right]}$$

$$S_{12A} = \frac{\left[1 + \left(\frac{S_{11M-EDF}}{ERF} \right) (E_{SF}-E_{LR}) \right] \left(\frac{S_{12M-EXR}}{ETR} \right)}{\left[1 + \left(\frac{S_{11M-EDF}}{ERF} \right) E_{SF} \right] \left[1 + \left(\frac{S_{22M-EDR}}{ERR} \right) E_{SR} \right] - \left[\left(\frac{S_{21M-EXF}}{ETF} \right) \left(\frac{S_{12M-EXR}}{ETR} \right) E_{LF} E_{LR} \right]}$$

$$S_{22A} = \frac{\left[\left(\frac{S_{22M-EDR}}{ERR} \right) \left[1 + \left(\frac{S_{11M-EDF}}{ERF} \right) E_{SF} \right] \right] - \left[\left(\frac{S_{21M-EXF}}{ETF} \right) \left(\frac{S_{12M-EXR}}{ETR} \right) E_{LR} \right]}{\left[1 + \left(\frac{S_{11M-EDF}}{ERF} \right) E_{SF} \right] \left[1 + \left(\frac{S_{22M-EDR}}{ERR} \right) E_{SR} \right] - \left[\left(\frac{S_{21M-EXF}}{ETF} \right) \left(\frac{S_{12M-EXR}}{ETR} \right) E_{LF} E_{LR} \right]}$$

* Pour le système en configuration load-pull

Dans cette configuration, le signal est injecté simultanément en entrée et en sortie du quadripôle. De ce fait, il n'est plus possible d'utiliser la procédure de correction interne à l'analyseur de réseau. Le traitement spécifique que l'on effectue, alors, consiste à stocker les paramètres mesurés bruts et à effectuer une correction avec l'ordinateur à l'aide des expressions qui vont être présentées dans la suite de ce paragraphe.

Les trois paramètres que l'on désire relever sont : S'_{11} , S'_{21} et Γ_L (Fig. 18)

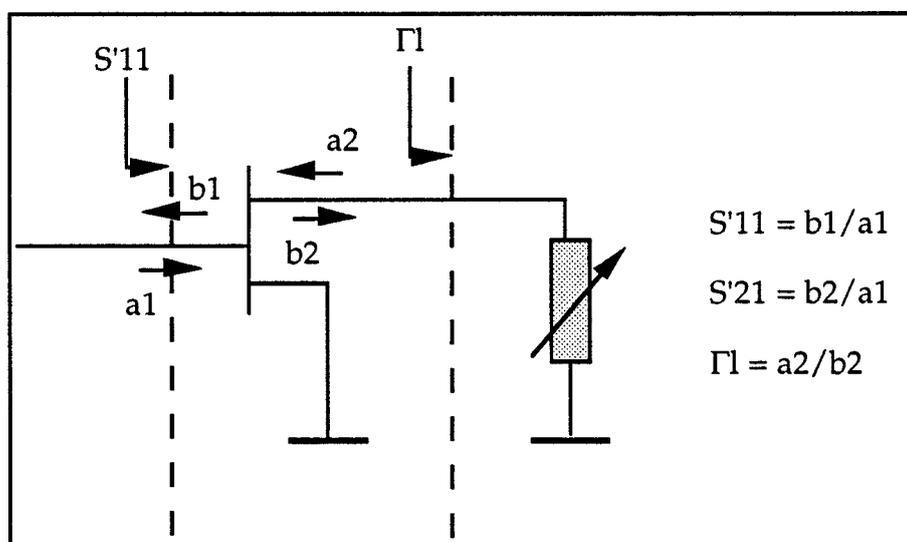


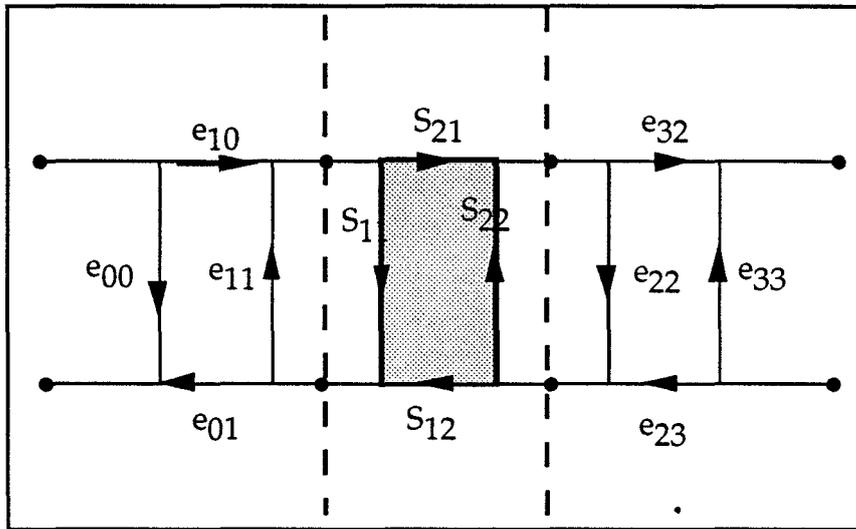
Figure 18 : Représentation des rapports d'ondes mesurés avec l'analyseur de réseau en configuration load-pull

$$S'_{11} = \left(\frac{b_1}{a_1} \right)$$

$$S'_{21} = \left(\frac{b_2}{a_1} \right)$$

$$\Gamma_L = \left(\frac{a_2}{b_2} \right)$$

Une caractérisation de type charge active peut être modélisée à nouveau par un graphe de fluence (Fig. 19) [6].



*Figure 19 : Présentation du graphe de fluence en mode load-pull
calibrage en impédance*

L'identification entre les deux graphes de fluence associés aux mesures des paramètres S (Fig. 17) et aux mesures en configuration load-pull (Fig. 19), conduit à :

$$e_{00} = E_{DF}$$

$$e_{11} = E_{LR}$$

$$e_{01} e_{10} = E_{RF}$$

$$e_{10} e_{32} = E_{TF}$$

$$e_{23} e_{32} = E_{RR}$$

$$e_{32} e_{01} = E_{TR}$$

$$e_{22} = E_{DR}$$

$$e_{33} = E_{SR}$$

On obtient ainsi les équations de correction entre les rapports d'ondes mesurées et les rapports d'ondes exactes :

$$S'_{11} = \frac{S'_{11 \text{ mes}} - E_{DF}}{S'_{11 \text{ mes}} E_{LR} - E_{LR} E_{DF} + E_{RF}}$$

$$\Gamma_L = E_{SR} + \frac{E_{RR} \Gamma_{L \text{ mes}}}{1 - E_{DR} \Gamma_{L \text{ mes}}}$$

$$S'_{21} = \frac{E_{RF}}{E_{TF}} \frac{1 - E_{DR} \Gamma_{L \text{ mes}}}{ELR S'_{11 \text{ mes}} - [ELR EDF - E_{RF}]} S'_{21 \text{ mes}}$$

Il est donc possible de connaître l'évolution de ces trois paramètres en module et phase.

En conclusion, les termes d'erreurs associés sont identiques quelle que soit l'utilisation du système : paramètre S ou load-pull. Seules diffèrent les équations de correction en fonction du standard utilisé.

IV.2.3 - Validation du calibrage en impédance

Afin de valider la qualité de calibrage en impédance, nous avons réalisé sur une même cellule deux calibrages TRL :

- l'un sur l'analyseur de réseau HP85107,
- l'autre sur notre système en configuration analyseur de réseau.

Ensuite, nous avons relevé les paramètres S_{ij} de quadripôles passifs, mais aussi de transistors, car ce sont des éléments bien adaptés pour une validation de calibrage. En effet, pour ce type de dispositif, le facteur de réflexion S_{11} est proche de 1 et le facteur de transmission S_{12} est proche de 0. Ceci correspond à des cas qui sont très sensibles aux erreurs d'étalonnage.

Les résultats de cette comparaison se sont avérés très satisfaisants (Fig. 20) sur toute la plage de fréquence et pour les quatre paramètres S_{ij} .

Ces comparaisons ont été recommencées plusieurs fois avec des calibrages différents afin de vérifier également la reproductibilité de la qualité du calibrage. Pour tous les essais effectués, nous avons obtenu d'excellents résultats.

Ceci permet de conclure que même avec notre système, malgré l'apparence assez lourde (câbles semi-rigides, A.T.O.P.), il est tout à fait possible de réaliser un analyseur de réseau effectuant des mesures précises dans la bande de fréquence 26-40 GHz.

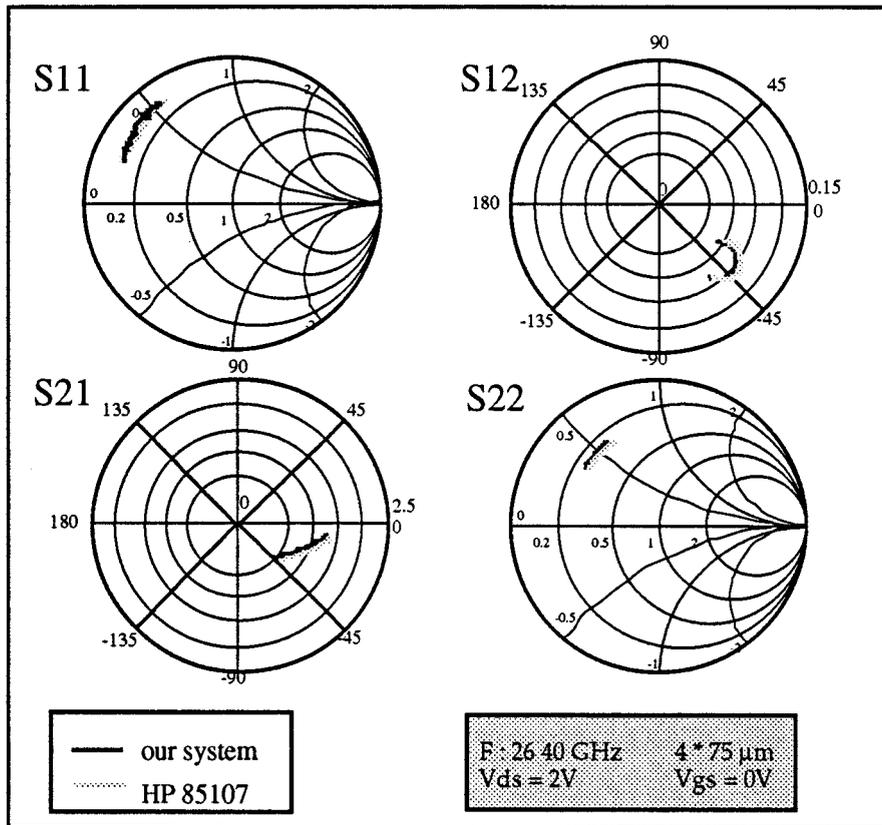


Figure 20 : Comparaison des paramètres scattering d'un même transistor mesuré avec notre système et avec un analyseur de réseau classique

Remarques sur le calibrage en impédance :

- Pour réaliser des calibrages TRL que l'on puisse considérer de suffisamment bonne qualité pour mesurer des éléments actifs jusqu'à 40 GHz, il est nécessaire, lorsqu'on mesure la cellule seule montée en "Thru", que celle-ci présente des coefficients de réflexion inférieurs ou égaux à -15 dB. Sinon, comme nous l'avons constaté par expérience, cette imperfection va se traduire par des ondulations ou des petites boucles des paramètres S_{ij} mesurés en fonction de la fréquence. On peut expliquer cela en considérant que le composant n'est plus chargé par l'impédance standard 50 Ω mais une autre impédance qui s'écarte de cette dernière en raison de la mauvaise qualité de la cellule.

- La ligne utilisée pour le calibrage TRL a été choisie de longueur 1 mm, de façon à amener un déphasage compris dans l'intervalle 18°-162° [7] vis-à-vis de la liaison directe, pour assurer une bonne précision de l'étalonnage.

IV.3 - Étalonnage en puissance

Réaliser une caractérisation de composants à partir des paramètres scattering (S_{ij}), consiste à effectuer des rapports d'ondes. Par contre, pour réaliser une mesure de puissance, il est nécessaire d'effectuer une mesure absolue de l'onde de puissance $|a_1|^2$ qui est injectée sur l'entrée du composant et qui joue le rôle de puissance de référence. Comme nous le verrons dans la suite de ce chapitre avec cette puissance et les autres paramètres mesurés, il est possible de déterminer toutes les grandeurs qui nous intéressent.

Pour cette raison, il est nécessaire de connaître cette puissance avec la plus grande précision possible. De ce fait, nous ne réaliserons pas de corrections scalaires (détermination d'un offset constant quels que soient les composants mesurés) mais vectorielles.

Cette puissance n'est pas prélevée à l'aide d'une sonde de puissance large bande en raison du niveau de bruit trop élevé qui pourrait en résulter (pour exemple, l'ATOP 26-40 GHz produit une puissance de bruit de l'ordre de 5 à 6 dBm) et de l'imprécision qui en découlerait. Pour relever ce niveau de puissance, nous utilisons l'analyseur de réseau. Celui ci permet de relever S'_{11} , S'_{21} et Γ_L , et également de mesurer la référence représentant quantitativement l'onde incidente sur le transistor, appelée $\frac{a_{1m}}{1}$ dans la dénomination du Wiltron 360.

Cette procédure présente deux avantages très importants :

- un filtre passe bas de fréquence de coupure 100 KHz, interne au convertisseur de fréquence, qui supprime le bruit généré par l'ATOP ;
- un gain de temps au niveau transfert des données de l'analyseur de réseau 360 par rapport à ce que l'on aurait si on utilisait un mesureur de puissance (par exemple HP 438).

Il est nécessaire de réaliser un calibrage précis de façon à ce que cette quantité $|\frac{a_{1m}}{1}|^2$, après correction, puisse représenter la mesure absolue de la puissance incidente sur le composant.

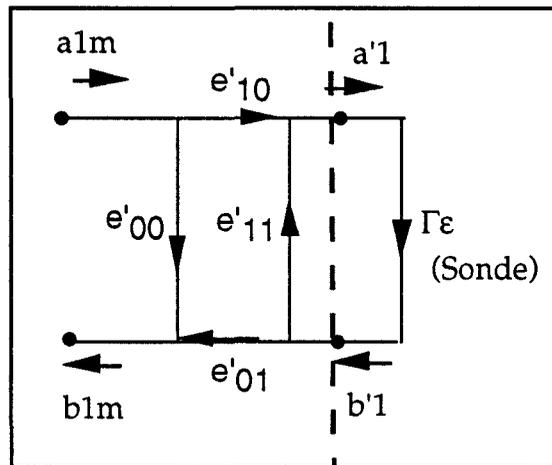
Cet étalonnage en puissance s'effectue en deux étapes :

- Dans un premier temps, la cellule K est enlevée et un calibrage "un port" est effectué dans ce plan (plan d'entrée de la cellule) dans le but de :

- déterminer les termes d'erreur du système de mesure ;
- mesurer le coefficient de réflexion de la sonde de puissance (proche de 50 Ω) qui est placé dans ce plan, pour connaître précisément un niveau de puissance absolu.

Le graphe de fluence représentant le système de mesure (Fig. 21) fait intervenir :

- e'_{00} , la directivité du système de mesure,
 e'_{11} , la désadaptation de source du système de mesure,
 e'_{01} e'_{10} , la réponse fréquentielle du système de mesure,
 Γ_ε , le facteur de réflexion mesuré de la sonde de puissance,
 a_{1m} et b_{1m} , les ondes mesurées par les mélangeurs de conversion,
 et a'_1 , l'onde globale qui arrive sur la sonde de puissance.



*Figure 21 : Graphe de fluence utilisé pour la première partie du calibrage
Détermination du niveau de puissance absolue à l'entrée de la cellule*

À partir de ce graphe, nous pouvons écrire a'_1 en fonction de a_{1m}

$$a'_1 = \frac{e'_{10} a_{1m}}{1 - e'_{11} \Gamma_\varepsilon}$$

La puissance absorbée par la sonde est donc :

$$P_\varepsilon = |a'_1|^2 (1 - |\Gamma_\varepsilon|^2)$$

ceci peut encore se mettre sous la forme :

$$P_\varepsilon = \frac{|e'_{10}|^2 |a_{1m}|^2}{|1 - e'_{11} \Gamma_\varepsilon|^2} (1 - |\Gamma_\varepsilon|^2)$$

Les deux quantités e'_{11} et Γ_ε sont connues.

Donc, à partir de l'équation ci-dessus, on en déduit $|e'_{10}|^2$

$$|e'_{10}|^2 = \frac{P_\varepsilon |1 - e'_{11} \Gamma_\varepsilon|^2}{|a_{1m}|^2 (1 - |\Gamma_\varepsilon|^2)}$$

Remarque : Le "cal factor" du mesureur de puissance est mis sur 100 % de façon à ne pas tenir compte de la désadaptation de la sonde car celle-ci est prise en compte de façon beaucoup plus précise par notre méthode.

Maintenant qu'il est possible de connaître la puissance incidente à l'entrée de la cellule, nous allons représenter le graphe de fluence global du système en associant un quadripôle d'erreur correspondant à la demi-cellule d'entrée. Dans le but de translater le plan de référence en puissance de l'entrée de la demi-cellule à l'entrée du DST (Fig. 22) [6].

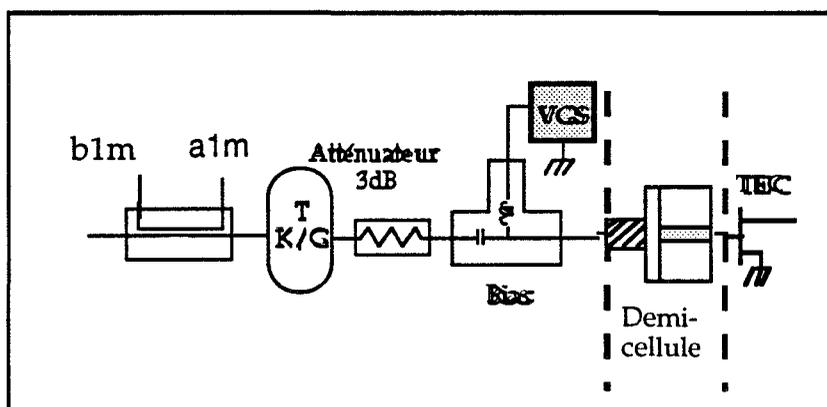


Figure 22 : Translation du plan de référence de la demi-cellule d'entrée à l'entrée du transistor

Pour pouvoir réaliser ceci, une seconde étape est nécessaire. Un calibrage TRL cascade (décrit précédemment) est effectué de façon à connaître les termes d'erreurs de la demi-cellule d'entrée qui, seule, nous intéresse.

Connaissant l'évolution de ces termes en fonction de la fréquence (Fig. 23 et 24), il est possible de réaliser le décalage du plan de référence en puissance de l'entrée de la cellule K à l'entrée du composant. C'est-à-dire qu'il sera possible, à partir du rapport $a_{1m}/1$ mesuré par l'analyseur de réseau, de connaître la puissance incidente à l'entrée du composant.

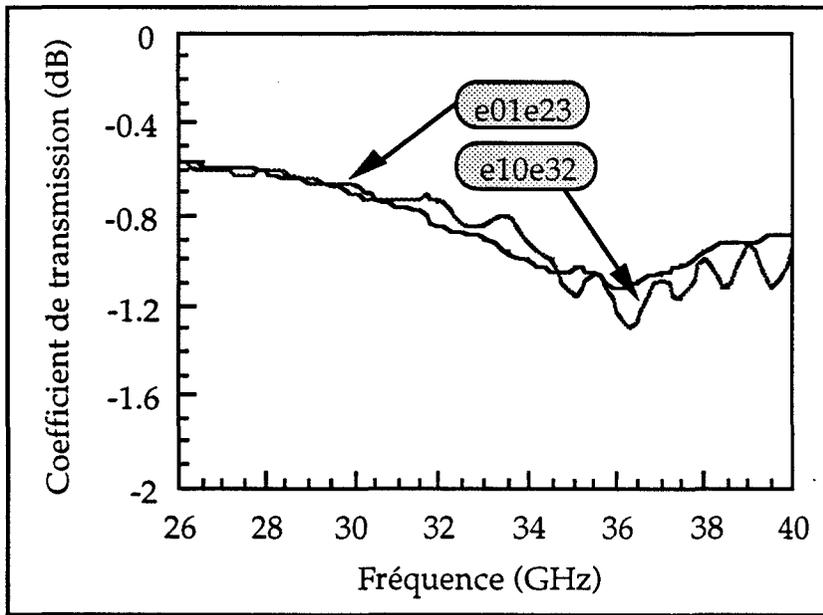


Figure 23 : Exemple d'évolution fréquentielle des paramètres de transmission de la cellule

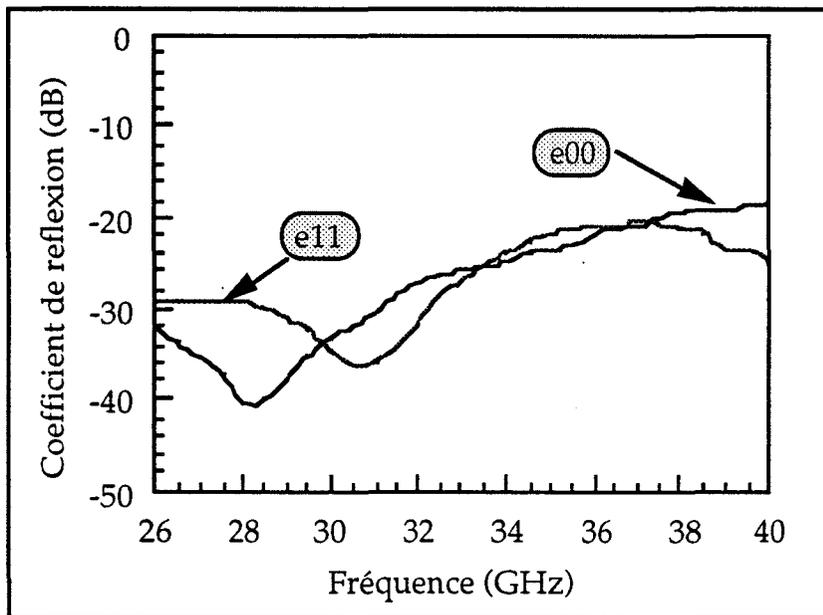


Figure 24 : Exemple d'évolution fréquentielle des paramètres de réflexion de la cellule

En appliquant les règles de calcul des graphes de fluence sur la figure 25 représentant le système global avec :

e_{00} , représente la directivité de la demi-cellule d'entrée,
 e_{11} , la désadaptation de source de la demi-cellule
 et $e_{01}e_{10}$, les pertes par réflexion de la demi-cellule

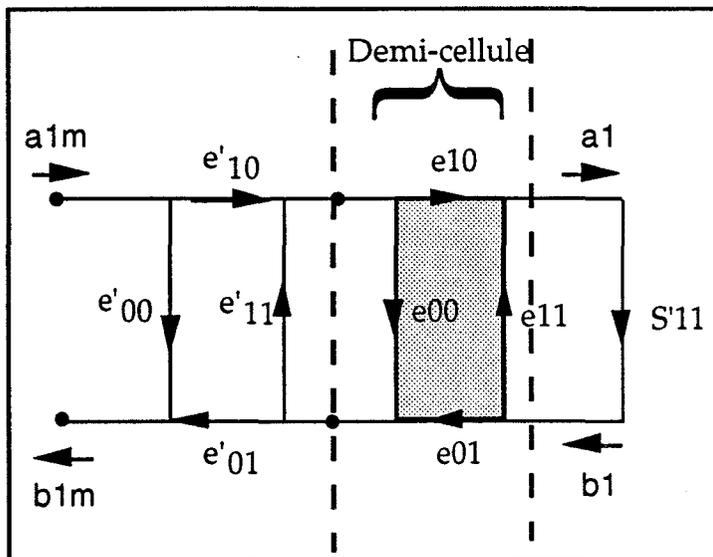


Figure 25: Graphe de fluence correspondant à la seconde étape de calibrage en puissance

On peut écrire, sachant que l'on désire exprimer a_1 en fonction de a_{1m} :

$$\begin{aligned}
 a_1 &= e_{11} b_1 + e_{10} a'_1 \\
 b_1 &= s'_{11} a_1 & \Rightarrow a_1 &= \frac{e_{10} a'_1}{1 - e_{11} s'_{11}} \\
 a'_1 &= e'_{10} a_{1m} + e'_{11} b'_1 \\
 b'_1 &= e_{00} a'_1 + e_{01} b_1 = e_{00} a'_1 + e_{01} s'_{11} a_1 \\
 a'_1 &= e'_{10} a_{1m} + e'_{11} e_{00} a'_1 + e_{01} e'_{11} s'_{11} a_1 \\
 a'_1 &= \frac{e'_{10} a_{1m} + e_{01} e'_{11} s'_{11} a_1}{1 - e'_{11} e_{00}}
 \end{aligned}$$

En remplaçant a'_1 dans a_1 , nous obtenons :

$$a_1 = \frac{e'_{10} e_{01} a_{1m}}{1 - e'_{11} e_{00} - e_{11} s'_{11} + e_{11} e'_{11} e_{00} s'_{11} - e_{10} e_{01} e'_{11} s'_{11}}$$

En terme de puissance, l'expression devient :

$$P_1 = \frac{|e'_{10}|^2 |e_{01}|^2 P_{1 \text{ mes}}}{|1 - e'_{11} e_{00} - e_{11} s'_{11} + e_{11} e'_{11} e_{00} s'_{11} - e_{10} e_{01} e'_{11} s'_{11}|^2}$$

Une seule hypothèse est nécessaire pour déterminer cette quantité P_1 qui est de supposer que $|e_{01}|^2 = \frac{|e_{01} e_{10}|^2}{2}$. Sinon, tous les autres termes sont déterminés de façon précise pendant les deux phases de calibrage.

Ainsi, il est possible, à partir du seul rapport $\frac{a_{1m}}{1}$ mesuré avec l'analyseur de réseau, de connaître avec précision la puissance incidente à l'entrée du composant par la méthode de correction vectorielle décrite ci-dessus et, comme nous le verrons dans le prochain paragraphe, d'en déduire les autres puissances (disponibles et absorbées en entrée et sortie du DST).

IV.4 - Traitement des données expérimentales

Lorsque les mesures en mode load-pull sont terminées, un traitement des données est nécessaire de façon à calculer les différents paramètres représentatifs du comportement du composant en puissance.

Cela peut comprendre les puissances disponibles et absorbées en entrée et sortie du composant, les différents gains (disponible, transducteur et puissance) et les rendements (drain et puissance ajoutée), ces différentes grandeurs ont été définies dans le chapitre 1.

Dans un premier temps, nous allons présenter comment nous pouvons déterminer les différentes puissances connaissant uniquement celle injectée à l'entrée du composant : $P_{e \text{ disp}}$.

* en entrée :

Nous pouvons écrire que :

$$P_{e \text{ abs}} = P_{e \text{ disp}} \frac{(1 - |\Gamma_e|^2) (1 - |S'_{11}|^2)}{|1 - \Gamma_e S'_{11}|^2}$$

Dans notre cas l'impédance de source est maintenue à 50 Ω donc le coefficient de réflexion Γ_e est égal à zéro

$$P_{e \text{ abs}} = P_{e \text{ disp}} (1 - |S'_{11}|^2)$$

Si on réalise une comparaison avec l'expression bien connue

$$P_{e \text{ abs}} = |a_1|^2 (1 - |S'_{11}|^2)$$

Nous pouvons alors écrire que

$$P_{e \text{ injectée}} = P_{e \text{ disp}}$$

d'où
$$P_{e \text{ abs}} = P_{e \text{ disp}} (1 - |S'_{11}|^2)$$

* en sortie :

La puissance absorbée par la charge est donc donnée par :

$$P_{s \text{ abs}} = P_{s \text{ disp}} \frac{(1 - |S_{22}|^2) (1 - |\Gamma_L|^2)}{|1 - S_{22} \Gamma_L|^2}$$

Cette puissance absorbée peut aussi se mettre sous la forme :

$$P_{s \text{ abs}} = |b_2|^2 (1 - |\Gamma_L|^2)$$

soit :
$$P_{s \text{ abs}} = |S'_{21}|^2 P_{e \text{ injectée}} (1 - |\Gamma_L|^2)$$

ou encore

$$P_{s \text{ abs}} = |S'_{21}|^2 (1 - |\Gamma_L|^2) P_{e \text{ disp}}$$

On connaît la puissance de sortie absorbée par la charge. Pour déterminer P_s disponible, on remplace $P_{s \text{ abs}}$ dans l'expression décrite ci-dessus, soit :

$$P_{s \text{ disp}} = P_{e \text{ disp}} \frac{|S'_{21}|^2 (1 - |\Gamma_L|^2) |1 - S_{22} \Gamma_L|^2}{(1 - |S_{22}|^2) (1 - |\Gamma_L|^2)}$$

en remplaçant S'_{21} par $\frac{S_{21}}{1 - S_{22} \Gamma_L}$, on obtient finalement :

$$P_{s \text{ disp}} = \frac{P_{e \text{ disp}} |S_{21}|}{(1 - |S_{22}|^2)}$$

À partir de ces quatre puissances, il est possible de déterminer tous les gains.

Récapitulatif :

Nous venons de démontrer qu'il est possible de calculer toutes les données intéressantes pour une caractérisation de composant en puissance.

Donc, à partir des différents fichiers de mesure pour un point de polarisation fixé et une fréquence de travail donnée, un fichier unique est créé regroupant toutes les données nécessaires pour le composant, c'est-à-dire :

- P_e disponible
- P_e absorbée
- P_s disponible
- P_s absorbée
- G_T
- G_P
- G_{av}
- S'_{11}
- Γ_L
- I_D
- I_G
- rendement drain
- rendement en puissance ajoutée

À partir de ce fichier unique, il a été nécessaire de développer un logiciel de tri des données permettant d'aboutir à une analyse rapide des mesures au vu de la quantité de mesures effectuées. Cette procédure de tri est opérationnelle, elle permet deux types de représentations :

- sur abaque de Smith, où il est possible de visualiser, pour une puissance d'entrée constante (disponible ou absorbée), les coefficients de réflexion S'_{11} et Γ_L correspondant :

- aux gains constants (G_P , G_T , G_{av})
- aux puissances de sortie constante ($P_{s\ abs}$, $P_{s\ dis}$)
- aux courants de grille et drain constants
- aux rendements constants (η_{PAE} , η_D)

ou alors, de représenter Γ_L optimal et S'_{11} optimal pour l'application visée (rendement, gain ou puissance) en fonction de la puissance d'entrée (disponible ou absorbée).

- sur repère cartésien. Dans ce cas, il est possible de visualiser les puissances de sortie, les gains, les rendements et les courants en fonction de la puissance d'entrée (disponible ou absorbée) pour des coefficients de réflexion (Γ_L et S'_{11}) constants ou optimaux pour l'application visée.

Quelques exemples de ces possibilités de représentation seront présentés dans le prochain paragraphe pour un composant.

V - RÉSULTATS OBTENUS

Cette partie de chapitre, n'a pas pour but d'apporter des interprétations de mesures, comme dans les précédents chapitres. En effet, ceci nécessite une grande quantité d'investigations, qui par manque de temps, n'ont pas encore été effectuées. Nous nous efforcerons plutôt de donner sur un exemple particulier de composant, un échantillon des possibilités du système de mesure.

Dans ce qui suit nous présenterons successivement :

- des exemples typiques d'exploitation du banc en mode load-pull,
- un exemple d'application à la modélisation non-linéaire de HEMT,
- un exemple typique d'utilisation du banc en mode analyseur de réseau grand signal.

Exemples d'exploitation en mode load-pull :

Cette étude a été réalisée sur le transistor PMHEMT GRINGO ($L_g = 0,15 \mu\text{m}$, $W = 4 \times 50 \mu\text{m}$) à un plan de dopage supérieur de $5 \cdot 10^{12} \text{ cm}^{-2}$.

Nous avons tout d'abord monté ce composant dans la cellule K après avoir calibré le banc en impédance et puissance. Une mesure des paramètres scattering petits signaux pour le point de polarisation optimal en classe A (ce point est déduit de l'étude statique en claquage présentée dans le chapitre 2) a été effectuée (2.6V, +0.1V).

Puis, nous sommes passés en mode load-pull, ce qui signifie

- bloquer le commutateur du transfert switch,
- mettre le court-circuit hyperfréquence (jumper) sur le transfert switch, à la place des charges 50Ω ,
- analyser le fichier de paramètre S_{ij} précédemment mesuré pour connaître les performances du composant et déterminer la zone d'étude.

Dans le cas présent, le transistor étant instable à 30 GHz, le point de départ des mesures correspond au centre du cercle du gain en puissance minimum. Une fois les étapes de mesures terminées pour les différents niveaux de puissance injectée, le calcul de toutes les quantités intéressantes est effectué suivi du tri.

Une première exploitation de ces mesures concerne la présentation sur abaque de Smith des zones utiles de charges explorées. La procédure d'exploration ayant été décrite précédemment, nous ne revenons pas sur ce point. Un exemple de fichiers de mesures, illustrant cette procédure est donné en annexe 2. À faible niveau de puissance injectée la zone utile des impédances de charge se confond avec le cercle de gain en puissance minimum fixé préalablement (Fig. 26a). À niveau élevé cette zone se réduit très nettement (Fig. 26b) en raison de l'intervention de la limitation inhérente au courant grille.

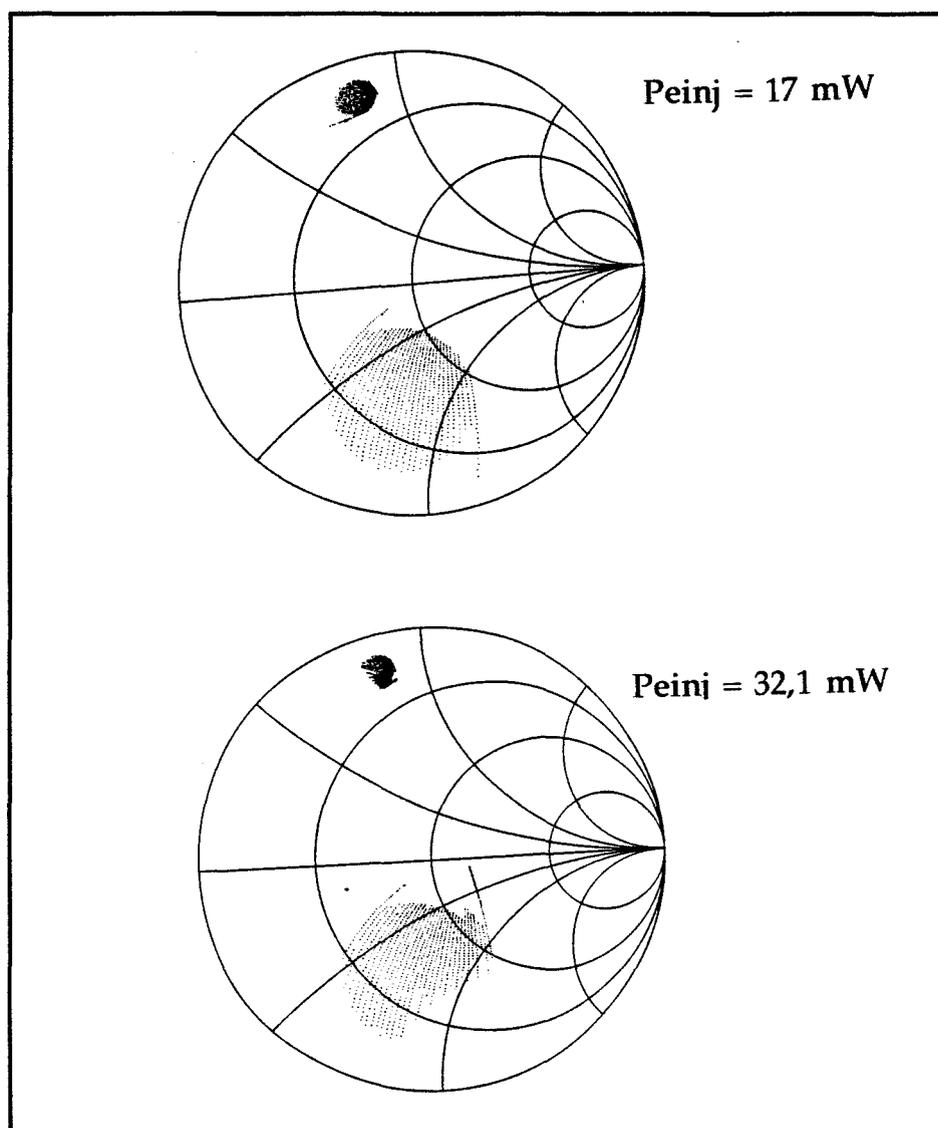


Figure 26 : Présentation d'une zone de mesure effectuée pour deux niveaux de puissances injectées (a) faible niveau ; (b) niveau élevé
 Transistor GRINGO $0,15 \times 4 \times 50 \mu\text{m}^2$

Une autre exploitation consiste à représenter les contours d'impédances donnant un gain de transducteur constant, à puissance d'entrée injectée donnée. En l'occurrence, pour le présent transistor en faible signal, le gain transducteur maximal est de 5,5 dB (Fig. 27a). Cette valeur peut sembler faible pour une longueur de grille de $0,15\mu\text{m}$, à 30 GHz. Cependant, il ne faut pas oublier que ce gain est fonction des impédances d'entrée et de sortie, et que l'entrée n'est pas adaptée. À titre d'information, avec l'entrée adaptée, le G_T maximum serait de 11,2 dB. Aussi longtemps que le niveau de puissance injectée correspond à un comportement linéaire (Fig. 27b) c'est-à-dire qu'il n'y a pas de compression, on constate :

- que l'impédance optimale n'évolue pas,
- que les rayons correspondant à un G_T constant diminuent, entraînant une diminution de la zone d'impédance utile. Cette remarque est également valable pour les impédances présentées en entrée du composant.

Lorsqu'on augmente encore la puissance injectée en entrée du composant (Fig. 27c), le G_T maximum chute avec un décalage de l'impédance optimale et toujours une diminution de la zone utile d'impédances.

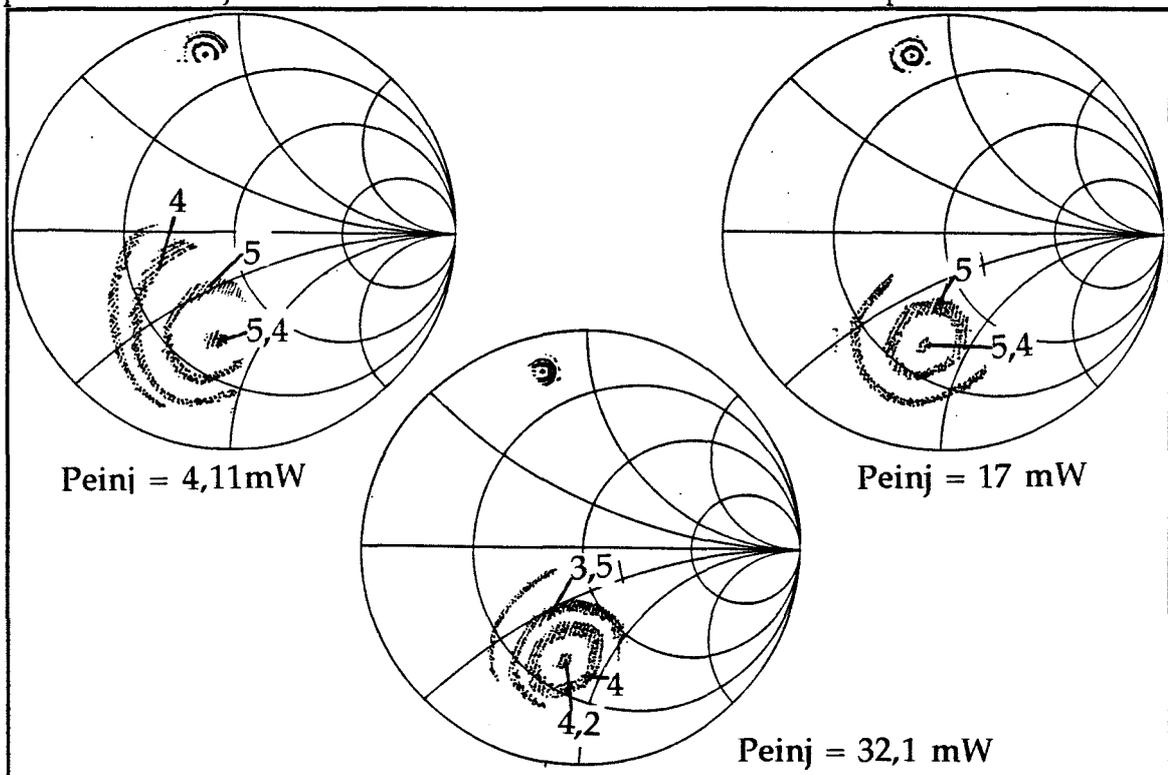


Figure 27 : Présentation de l'évolution du gain transducteur en fonction des impédances de charge présentées pour trois niveaux de puissances injectées avec les impédances d'entrée du transistor correspondantes (S'_{11})

Transistor GRINGO $0,15 \times 4 \times 50 \mu\text{m}^2$

Pour le niveau de puissance injectée le plus élevé (32 mW), une densité de puissance maximum de 400 mW/mm a été obtenue en sortie.

La troisième exploitation consiste en une représentation de l'évolution des courants de grille en fonction des impédances réalisées pour les mêmes niveaux de puissance injectée que précédemment. Pour chaque niveau de puissance (Fig. 28a,b,c), on constate qu'à la zone des impédances utiles, il est possible d'associer un réseau de courbes équi-courants de grille présentant une allure très typique et une convergence similaire vers le même endroit de l'abaque de Smith. Pour le plus faible niveau (Fig. 28a) tous les courants de grille sont des courants inverses. Ils passent par une valeur minimale pour l'impédance correspondant au gain de transducteur maximum.

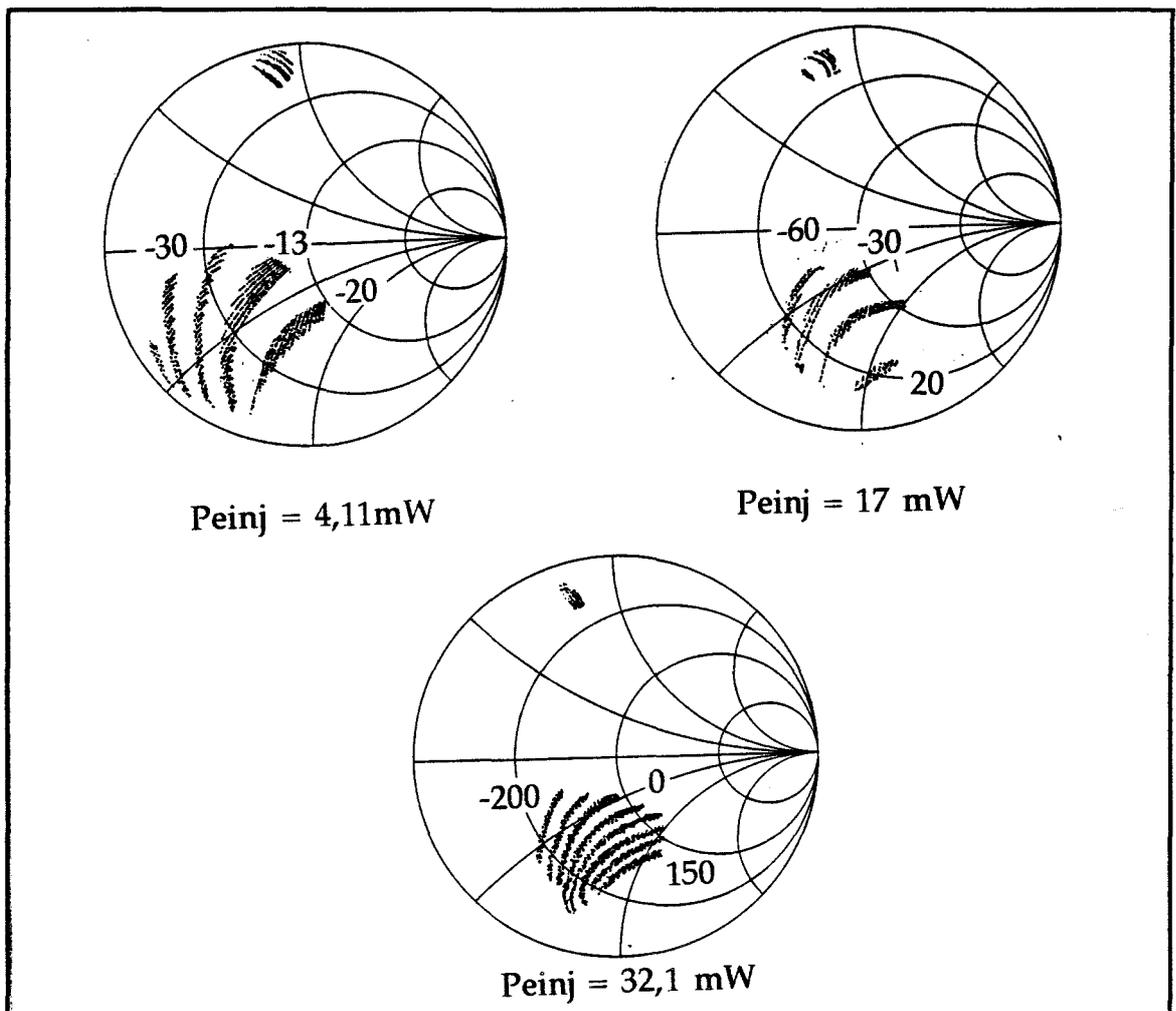


Figure 28 : Présentation de l'évolution des courants de grille en fonction des impédances de charge présentées pour trois niveaux de puissances injectées
Transistor GRINGO $0,15 \times 4 \times 50 \mu\text{m}^2$

Lorsque le niveau de puissance injectée augmente (Fig. 28b), on constate :

- une forte concentration des courbes équi-courants de grille avec une rapidité de variation telle qu'un écart relativement faible hors de la zone des impédances utiles peut devenir très dangereux pour le composant ;

- l'apparition de courants de grille de mise en direct du contact Schottky.

Ces deux constatations sont révélatrices d'une part de l'augmentation d'excursion de la tension V_{gs} et, d'autre part, du redressement de l'ellipse de charge donc d'un fonctionnement plutôt de "mode courant". Lorsque $P_{e\ inj}$ continue à augmenter, les courbes équi-courants de grille se concentrent encore plus fortement (Fig. 28c) avec apparition de valeur particulièrement élevées. Ce comportement, est bien évidemment accompagné par la compression du gain.

Des réseaux similaires équi-courants de drain peuvent être aussi construits (Fig. 29). On constate que toutes les courbes, convergent dans la même zone de l'abaque que dans le cas du courant de grille. Ce type de réseau est utile pour déterminer si l'écrêtage est prédominant sur l'alternance positive ou négative.

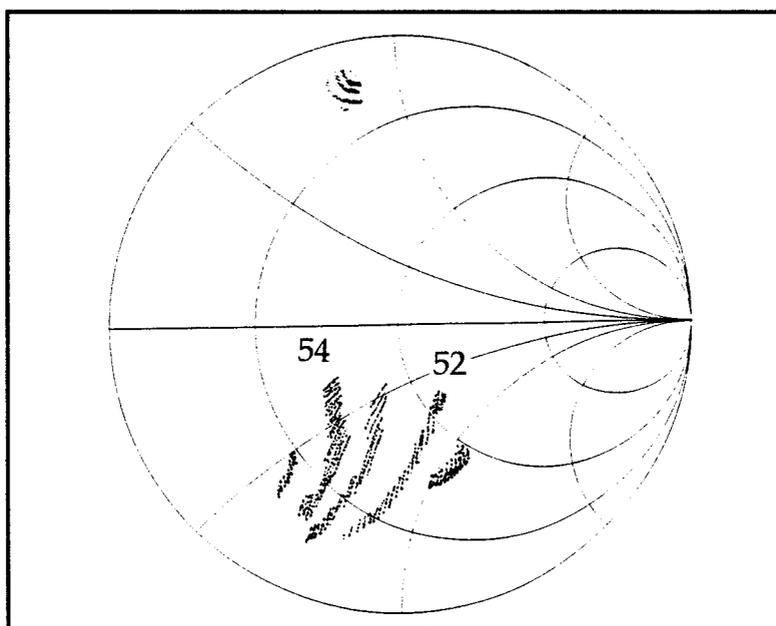
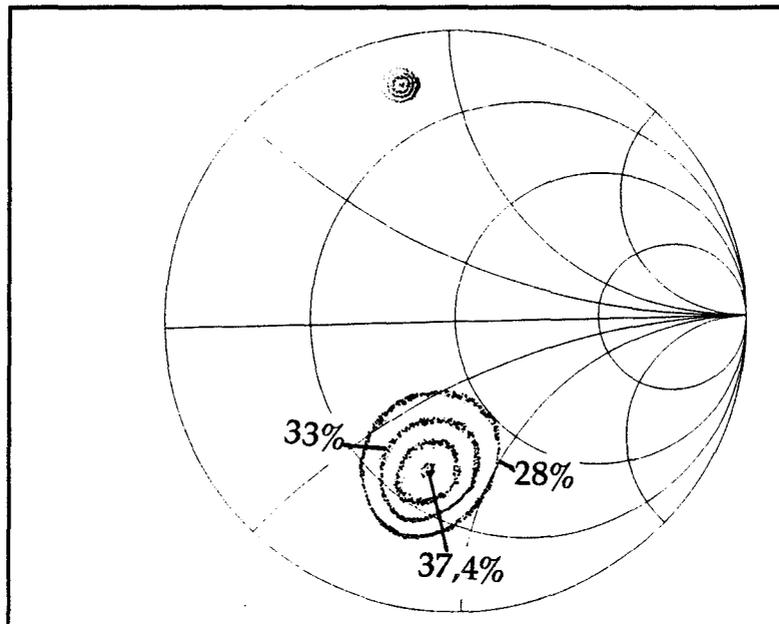


Figure 29 : Présentation de l'évolution du courant de drain en fonction des impédances de charge présentées pour un niveau de puissance injectée
Transistor GRINGO $0,15 \times 4 \times 50 \mu m^2$

Une autre exploitation sur l'abaque de Smith concerne l'évolution du rendement en puissance ajoutée en fonction des impédances de charge pour une puissance injectée donnée (Fig. 30). Pour le présent composant, une valeur maximale de 37,4 %, est atteinte avec une impédance sensiblement différente de celle correspondant à la puissance de sortie optimale, puisque des variations de 15° sur la phase et de 0,05 sur le module sont observées.



*Figure 30 : Présentation de l'évolution du rendement en puissance ajoutée en fonction des impédances de charge présentées pour un niveau de puissance injectée
Transistor GRINGO 0,15x4x50 μm^2*

D'autres types de représentations sur abaque de Smith sont encore possibles. De façon à ne pas surcharger cette présentation, nous nous limiterons à ce qui a été décrit ci-dessus.

Il est aussi possible d'effectuer des représentations dans un repère cartésien. La plus intéressante est celle donnant la puissance de sortie absorbée en fonction de la puissance d'entrée absorbée à l'impédance de charge optimale, pour tous les niveaux de puissance injectée (Fig. 31). Ce type de représentation permet de bien corrélérer impédance de charge et saturation.

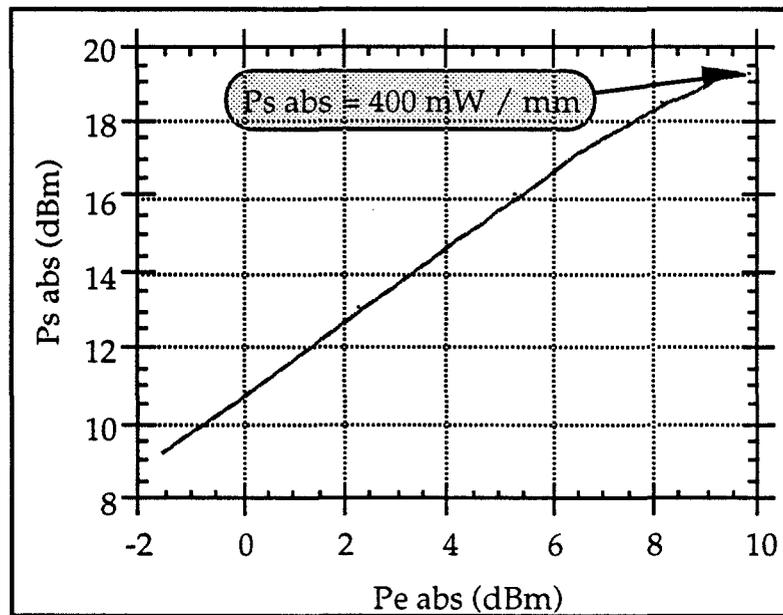


Figure 31 : Présentation de l'évolution de la puissance de sortie absorbée par la charge en fonction de la puissance d'entrée absorbée à l'impédance de charge optimale - Transistor GRINGO $0,15 \times 4 \times 50\ \mu m^2$

Exemple d'application à la modélisation non linéaire :

Nous avons validé un modèle non-linéaire développé au laboratoire [8] et implanté sur le simulateur MDS. La source de courant drain est modélisée par le modèle de Tajima. Tous les autres éléments sont considérés constants sauf les capacités C_{gs} et C_{gd} . Celles-ci, avec la dernière version du logiciel MDS, peuvent être insérées sous forme de table. Le générateur de courant grille source est basé sur le modèle de la jonction PN en direct pré-défini par le logiciel. Par contre, le générateur de courant grille drain, traduisant le claquage en inverse de la diode, utilise une description polynomiale, retranscrivant au mieux les comportements décrits dans le second chapitre [9].

Nous avons effectué une simulation avec ce modèle, en laissant l'entrée de celui-ci fermée sur l'impédance $50\ \Omega$ du générateur d'excitation, en faisant varier la charge et le niveau de puissance injectée. Nous avons comparé les puissances absorbées en entrée et en sortie du composant, le rendement en puissance ajoutée et le gain en puissance. Une parfaite concordance a été obtenue entre le modèle de simulation et les mesures (tableau ci-après).

	Pinj = 5 dBm Zl=26,1-j36,9				Pinj = 12 dBm Zl=26,1-j36,9			
	Gp	Id	η_{pae}	S'11	Gp	Id	η_{pae}	S'11
Simulation	10,1	53	8,5	8,1+j31,8	9,5	55	32	7,4+j36,9
Mesure	10,2	53	8,2	8+j31	9,4	54	33	7,1+j38

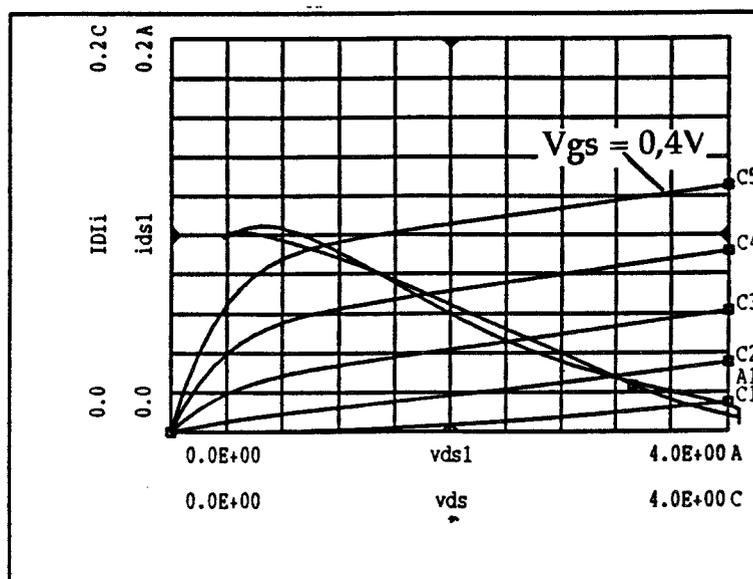


Figure 32 : Présentation de l'ellipse de charge intrinsèque pour l'impédance de charge optimale

Pour nous assurer que cette concordance n'était pas fortuite, nous avons extrait par simulation l'ellipse de charge intrinsèque sur le réseau I(V) pour l'impédance optimale, à puissance maximale. Nous avons constaté que, comme cela devait être, cette ellipse se réduisait à une droite occupant de manière optimale le réseau I(V) du composant (Fig. 32).

Exemple d'utilisation en analyseur de réseau grand signal :

Une dernière possibilité de ce banc est l'étude des paramètres S en fonctionnement grand signal (chargé sur 50 Ω). Un seul exemple de mesure est présenté pour montrer la faisabilité, cette étude étant poursuivie par Eric Bourcier [10].

Cet exemple montre l'évolution des paramètres S_{11} et S_{21} en fonction du niveau de puissance injectée, et comment celle-ci est corrélée avec

l'évolution du courant de grille (Fig. 33 a,b,c). On peut y constater que l'évolution du paramètre S_{21} est d'autant plus chahutée que le niveau de puissance injectée est important. On observe également une forte décroissance de celui-ci, par rapport à la valeur petit signal, cette diminution étant d'autant plus marquée que la valeur du courant de grille est élevée. Par contre il apparaît que l'évolution du paramètre S_{11} reste peu sensible au courant de grille, sans doute parce que celui-ci est encore relativement faible devant le courant d'entrée usuel.

Cette aperçu rapide montre bien la richesse des informations qu'une telle approche peut apporter sur le plan de la compréhension physique et sur le plan technologique.

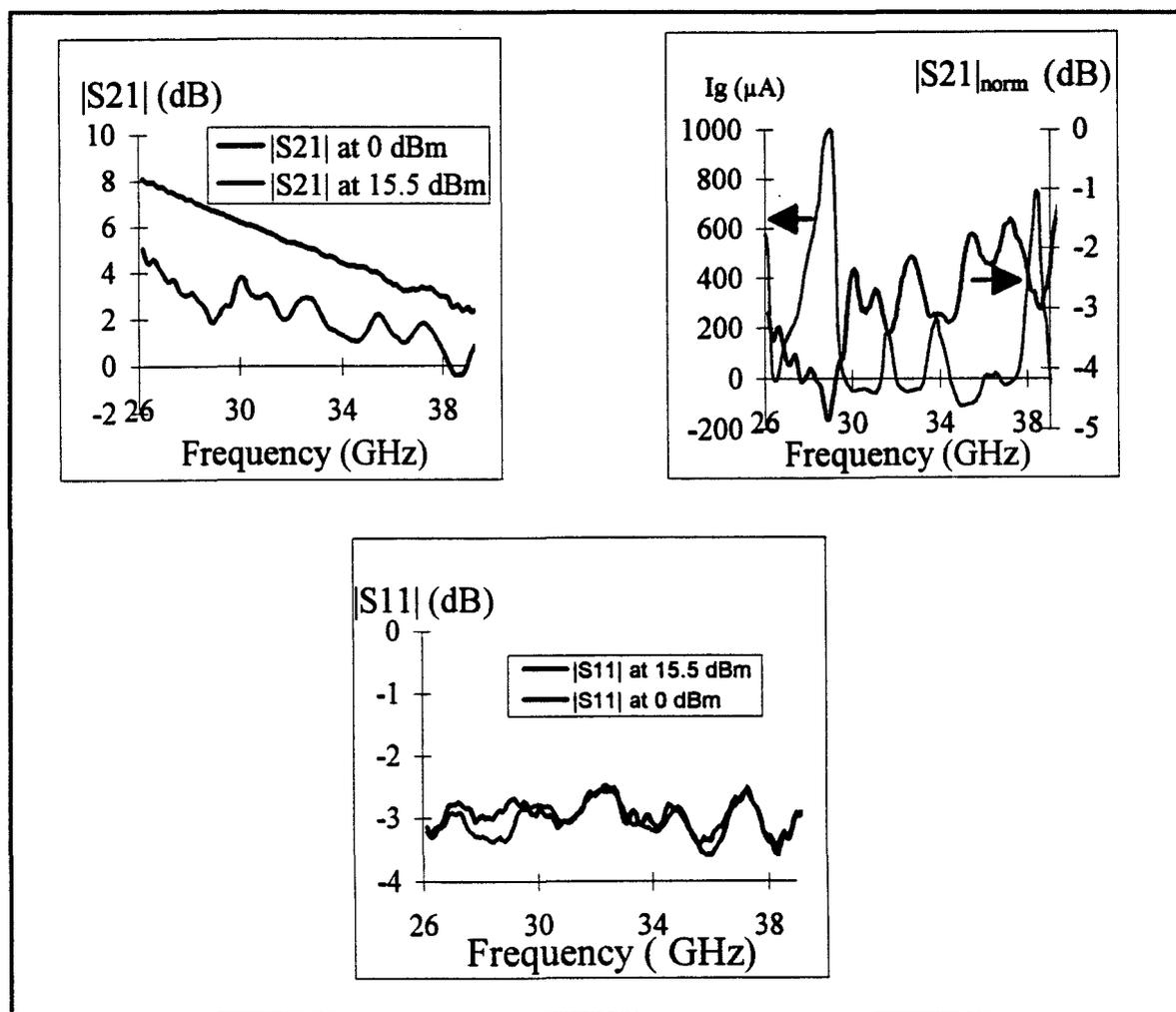


Figure 33: Présentation de l'évolution des paramètres S_{21} et S_{11} en fonction de la fréquence pour deux niveaux de puissances injectées
Transistor GRINGO $0,15 \times 2 \times 75 \mu m^2$; $V_{ds} = 2,5V$, $V_{gs} = 0V$

VI- CONCLUSION

Dans ce chapitre, nous avons présenté un système automatisé de mesures en grand signal dans la bande de fréquence 26-40 GHz. Dans le cahier des charges que nous nous étions imposé, il fallait être capable d'aborder des mesures de paramètres S_{ij} petit ou grand signal, des mesures en load pull, quels que soient les développements de grille des composants à étudier.

L'étape suivante a été de vérifier l'existence du matériel et s'il convenait vis à vis des exigences fixées dans le cahier des charges. Le pilotage de tout le système est assuré par un logiciel que nous avons rendu le plus convivial possible. Ce logiciel commande l'instrumentation et assure les entrées sorties des grandeurs nécessaires à l'analyse du composant.

L'étude du courant de grille a été soigneusement prise en compte, puisque le logiciel agit comme un système expert : il restreint la zone mesurée sur l'abaque de Smith pour que le courant de grille n'atteigne jamais la valeur critique pour le composant testé.

L'étalonnage s'effectue en deux étapes: en impédance puis en puissance. La validité des mesures dépend de la qualité du calibrage. Une confrontation de résultats obtenus avec notre système et avec un autre analyseur de réseau standard a permis de valider les mesures.

La caractérisation complète de composants en grand signal a débuté, avec des premiers résultats forts encourageants. Citons les analyses du courant de grille en fonction de l'impédance de charge présentée, les confrontations avec les simulations non linéaires ou encore l'évolution des paramètres S_{ij} avec le niveau de puissance injecté.

Bibliographie Chapitre 4

- [1] Optimisation expérimentale des conditions de fonctionnement des transistors de puissance pour systèmes de télécommunications microondes
P. Bouysse
Thèse, Université de Limoges - 1992.

- [2] A novel accurate load-pull setup allowing the characterization of highly mismatched power transistors
P. Bouysse et al.
IEEE Trans. Microwave Theory and Technics, Vol. 42 n° 2, 1994.

- [3] Synthèse expérimentale d'impédance par la technique de la charge active : application à la conception d'un système de caractérisation de composants microondes de puissance fortement désadaptés
J.M. Coupat
Thèse, Université de Limoges - 1994.

- [4] A high power Q-band PHEMT for communication terminal applications
P.M. Smith et al.
IEEE MTT Symposium Digest - 1994.

- [5] Accuracy enhancement fundamentals for vector network analysers
J. Williams
Microwave Journal, p. 99-114 - march 1989.

- [6] A novel 26-40 GHz active load-pull system
C. Gaquière, E. Bourcier, B. Bonte and Y. Crosnier
EMC Bologne - 1995.

- [7] LRL calibration of vector automatic network analyzers
A. Maury et al.
Microwave Journal - may 1987.

- [8] Contribution à la modélisation non-linéaire des TECs pour amplification de puissance en classe B en bandes Ku et Ka
Y. Mouquet
Thèse, Université de Lille - 1995

- [9] Mise en oeuvre d'une méthodologie de conception d'amplification de puissance en classe B en bande Ka
L. Rullier, Y. Mouquet, H. Gerard
JNM Paris - 1995

- [10] Paramètres S_{ij} grand signal dans la bande de fréquence 26 - 40 GHz
E. Bourcier, C. Gaquiere, B. Bonte, Y. Crosnier
JNM Paris - 1995

ANNEXE I

CALCUL DU CENTRE ET DU RAYON DU CERCLE DES IMPEDANCES PRESENTEES EN SORTIE DU TRANSISTOR POUR LE BANC TAKAYAMA

Nous avons montré, dans le paragraphe III.1.4, que l'impédance de charge présentée en sortie du transistor pour le banc TAKAYAMA à charge active pouvait se mettre sous la forme :

$$\Gamma_L = \frac{a_{2s}}{a_{1s} + S_{22} a_{2s}} \quad (1)$$

Pour étudier la répartition des impédances de charges présentées en sortie du transistor, nous avons étudié cette équation en supposant :

- l'onde a_{1s} constante quelque soit la charge,
- et a_{2s} qui varie par l'intermédiaire de l'atténuateur et du déphaseur placés en sortie du composant.

Nous pouvons montrer, à partir de cette équation, que le lieu des coefficients de réflexion Γ_L est une famille de cercle pour a_{1s} et a_{2s} constants.

Nous avons montré dans le premier chapitre que l'équation d'un cercle dans le plan complexe pouvait se mettre sous la forme :

$$|\Gamma_L|^2 - C\Gamma_L^* - C^*\Gamma_L = |R|^2 - |C|^2 \quad (1.8)$$

De façon à pouvoir réaliser une comparaison, nous mettons l'équation (1) sous la forme :

$$a_{2s} = \frac{\Gamma_L a_{1s}}{1 - \Gamma_L S_{22}} \quad (2)$$

Identifions l'équation (2) à l'équation (1.8) :

$$|a_{2s}|^2 = \frac{|\Gamma_L a_{1s}|^2}{|1 - \Gamma_L S_{22}|^2} = \frac{|\Gamma_L a_{1s}|^2}{(1 - \Gamma_L S_{22})(1 - \Gamma_L^* S_{22}^*)}$$

Après développement, nous obtenons :

$$|\Gamma_L|^2 - \frac{\Gamma_L S_{22} |a_{2s}|^2}{|a_{1s}|^2 - |a_{2s} S_{22}|^2} - \frac{\Gamma_L^* S_{22}^* |a_{2s}|^2}{|a_{1s}|^2 - |a_{2s} S_{22}|^2} = \frac{-|a_{2s}|^2}{|a_{1s}|^2 - |a_{2s} S_{22}|^2}$$

donc

$$C = - \frac{S_{22}^* \frac{|a_{2s}|^2}{|a_{1s}|^2}}{1 - \frac{|a_{2s}|^2}{|a_{1s}|^2} |S_{22}|^2}$$

ceci peut encore se mettre sous la forme :

$$C = \frac{S_{22}^* \frac{P_2}{P_1}}{1 - \frac{P_2}{P_1} |S_{22}|^2} \quad \text{si} \quad \frac{P_2}{P_1} |S_{22}|^2 \neq 1$$

car $\frac{1}{2} |a_{1s}|^2$ représente la puissance délivrée par le DST à une charge de 50Ω

et $\frac{1}{2} |a_{2s}|^2$ représente la puissance délivrée par le générateur d'excitation de sortie à un charge de 50Ω

$$R = \frac{\sqrt{\frac{P_2}{P_1}}}{|1 - \frac{P_2}{P_1} |S_{22}|^2|} \quad \text{si} \quad \frac{P_2}{P_1} |S_{22}|^2 \neq 1$$

ANNEXE I I

LES DIFFÉRENTS FICHIERS CRÉES SOIT PAR LES MESURES OU PAR LES EXPLOITATIONS DE CELLES-CI

- Première étape : Fichier .S2P

Ce fichier contient les paramètres Scattering du transistor que l'on désire étudier (configuration analyseur de réseau).

- Seconde étape : Fichier. CGC

Détermination de la zone d'étude du composant pour une configuration en mode load pull. Calculs et représentations sur abaque de Smith des zones de stabilité et des cercles à gain constant.

Fichier. RES

Calculs et représentations de différents paramètres (K, MAG, MSG, etc ...) permettant au première ordre de connaître les performances hyperfréquences du composant.

- Troisième étape : Fichier. MES

Sauvegarde des paramètres mesurés (S'11, S'21, $a_{lm}/1$, Γ_L , I_g , I_d) pour toutes les impédances présentées en sortie du transistor dans la zone d'étude.

- Quatrième étape : Fichier. CON

Calcul de toutes les grandeurs nécessaires à l'exploitations (G_{av} , G_t , G_p , Pe_{abs} , P_{edisp} , Ps_{abs} , P_{sdisp} , η_{pae} , η_d) à partir du fichier .MES

- Cinquième étape : Fichier. CUØ

Tri du fichier précédent (.CON) pour un paramètre fixé. Dans le cas du fichier présenté, le paramètre fixé est le rendement en puissance ajoutée, qui créera un fichier .CUØ. Ensuite, il est possible de représenter graphiquement les grandeurs désirées soit dans un repère cartésien soit sur abaque de Smith.

GHZ	S	DB	R	50					
26	-1.826	102.569	6.01	-13.467	-21.778	-62.51	-6.511	102.775	
26.084	-1.78	101.89	6.022	-13.728	-21.996	-61.55	-6.587	102.753	
26.168	-1.78	101.607	5.912	-13.399	-21.934	-61.76	-6.53	101.853	
26.252	-1.739	101.15	5.743	-13.815	-21.756	-62.19	-6.446	102.294	
26.336	-1.873	101.176	5.658	-14.655	-22.032	-61.185	-6.486	101.793	
26.42	-1.85	99.998	5.663	-15.75	-21.97	-61.825	-6.343	101.567	
26.504	-1.788	100.251	5.729	-16.003	-21.989	-61.718	-6.365	101.685	
26.588	-1.82	100.113	5.702	-15.797	-22.033	-61.001	-6.362	101.041	
26.672	-1.932	99.749	5.502	-15.797	-22.162	-62.12	-6.265	101.068	
26.756	-1.854	99.082	5.374	-16.54	-21.769	-61.42	-6.27	101.133	
26.84	-1.818	98.737	5.4	-17.737	-22.096	-63.986	-6.233	100.359	
26.924	-1.818	98.96	5.475	-17.498	-21.982	-63.165	-6.133	101.059	
27.008	-1.809	98.354	5.398	-17.527	-22.217	-61.161	-6.192	100.522	
27.092	-1.859	97.781	5.195	-17.896	-22.368	-63.538	-6.097	100.038	
27.176	-1.844	97.377	5.122	-18.768	-21.956	-63.151	-6.144	100.785	
27.26	-1.741	96.835	5.17	-19.484	-22.347	-62.045	-6.114	100.03	
27.344	-1.894	96.755	5.154	-19.104	-22.087	-62.774	-5.996	100.312	
27.428	-1.92	96.249	5.035	-18.846	-22.362	-64.002	-6.025	100.063	
27.512	-1.786	95.53	4.915	-19.866	-22.166	-64.746	-5.922	99.853	
27.596	-1.721	95.954	4.943	-20.818	-21.926	-64.908	-5.992	99.879	
27.68	-1.821	96.314	4.945	-20.629	-21.926	-62.704	-5.938	99.754	
27.764	-1.878	95.623	4.883	-20.272	-22.064	-62.949	-5.834	100.335	
27.848	-1.89	94.671	4.708	-20.893	-22.333	-63.165	-5.88	99.652	
27.932	-1.786	95.216	4.722	-21.806	-22.144	-63.84	-5.797	99.922	
28.016	-1.799	95.693	4.806	-22.012	-22.37	-62.667	-5.83	99.597	
28.1	-1.887	94.901	4.698	-21.886	-22.219	-65.132	-5.752	99.346	
28.184	-1.843	94.479	4.525	-22.217	-22.508	-64.534	-5.774	99.507	
28.268	-1.84	94.826	4.527	-22.969	-22.593	-65.292	-5.782	99.08	
28.352	-1.926	94.692	4.597	-23.347	-22.472	-63.345	-5.7	99.237	
28.436	-1.893	93.781	4.495	-22.927	-22.178	-64.629	-5.734	98.871	
28.52	-1.906	93.716	4.351	-23.478	-22.42	-63.661	-5.663	98.746	
28.604	-1.95	93.618	4.359	-24.589	-22.183	-64.67	-5.723	98.436	
28.688	-1.945	93.26	4.397	-24.282	-22.201	-64.591	-5.625	98.121	
28.772	-1.975	92.711	4.281	-24.159	-22.254	-63.999	-5.636	98.106	
28.8	-1.875	92.873	4.346	-24.763	-22.404	-64.193	-5.585	98.226	
28.856	-1.885	92.332	4.158	-25.191	-22.379	-64.597	-5.587	97.632	
28.94	-1.864	92.492	4.224	-25.81	-22.363	-64.192	-5.531	97.766	
29.024	-1.861	92.128	4.235	-25.242	-22.325	-63.019	-5.535	97.15	
29.108	-1.884	92.12	4.03	-25.727	-22.173	-63.314	-5.497	97.187	
29.192	-1.853	92.177	4.034	-26.929	-22.104	-63.645	-5.507	96.753	
29.276	-2.014	91.39	4.076	-26.916	-22.243	-64.515	-5.434	96.4	
29.36	-1.969	91.181	3.964	-26.561	-22.139	-62.481	-5.436	96.568	
29.444	-1.915	91.208	3.815	-27.539	-22.227	-63.582	-5.384	96.161	
29.528	-1.928	91.286	3.886	-28.154	-22.059	-64.954	-5.379	96.148	
29.612	-2.101	91.018	3.826	-27.585	-22.178	-62.774	-5.373	96.069	
29.696	-2.03	90.475	3.658	-28.192	-22.154	-63.044	-5.386	96.112	
29.78	-1.957	90.202	3.696	-29.632	-22.075	-62.216	-5.305	95.815	
29.864	-1.972	89.413	3.694	-28.875	-21.99	-64.99	-5.295	95.615	
29.948	-1.896	89.019	3.497	-29.098	-22.008	-63.579	-5.3	95.255	
30.032	-1.929	89.786	3.508	-30.308	-21.932	-63.438	-5.258	95.35	
30.116	-1.946	89.472	3.526	-30.133	-21.947	-63.007	-5.294	95.052	
30.2	-2.014	88.321	3.441	-29.692	-21.934	-65.218	-5.181	95.266	
30.284	-2.026	87.951	3.354	-30.814	-22.018	-61.639	-5.198	95.029	
30.368	-1.883	87.36	3.438	-31.683	-21.826	-65.159	-5.146	94.849	
30.452	-1.962	88.532	3.323	-30.687	-21.826	-64.709	-5.151	94.864	
30.536	-1.87	87.071	3.222	-31.684	-22.033	-64.622	-5.097	94.752	
30.62	-1.868	86.888	3.325	-32.074	-22.128	-63.762	-5.087	95.273	
30.704	-1.94	87.339	3.169	-31.183	-22.054	-64.812	-5.063	95.115	

- Seconde étape :

Fichier. CGC

Frequence: 35 GHz

Zone de stabilite In:

Centre.module:3.058983 Centre.phase:-137.290054 Rayon:2.181245

Zone de stabilite Out:

Centre.module:1.277247 Centre.phase:-109.243561 Rayon:0.320388

Cercle a gain constant Gp(db)=10.000000

Centre.module:0.9232003 Centre.phase:-137.290054 Rayon:0.194735

Cercle a gain constant Gp(db)=8.000000

Centre.module:0.9058980 Centre.phase:-137.290054 Rayon:0.288124

Cercle a gain constant Gp(db)=6.000000

Centre.module:0.8858983 Centre.phase:-137.290054 Rayon:0.351245

Nom	du	transistor	=	TOUTATIS					
Developpement=		2*75 µm							
Polarisation	Vds=	2.5 V	,	Vgs=	0 V				
frequence	et	K	lineaire,	le	reste	en	dB.		
frequence	K	MSG	MAG	IH21I2	U	Glopt.module	Glopt.phase	Geopt.module	Geopt.phase
37.34	1.109477	11.8405	9.826425	6.903213	12.968702	0.799964	-113.989975	0.894437	-106.597878
37.424	1.143743	11.8325	9.530942	6.76362	12.393678	0.776518	-112.366386	0.880045	-106.199104
37.507999	1.061463	11.6295	10.114517	6.682641	13.538923	0.845183	-113.180359	0.919137	-105.477379
37.591999	1.041417	11.339	10.09333	6.715005	12.946641	0.871515	-112.62149	0.928685	-106.288956
37.675999	1.197127	11.3915	8.707499	6.541783	11.234134	0.747034	-112.55349	0.853367	-105.865501
37.759998	1.287739	11.609	8.388714	6.651598	11.107781	0.70246	-112.152985	0.826835	-105.581917
37.844002	1.419682	11.599	7.747585	6.719699	10.08855	0.657579	-111.949768	0.787535	-105.095146
37.928001	1.346764	11.546	8.026381	6.529781	10.270749	0.679684	-110.304031	0.811974	-103.688316
38.012001	1.353188	11.569	8.018615	6.555301	10.37223	0.68108	-108.893097	0.805165	-103.668823
38.096001	1.382136	11.617	7.931838	6.636324	10.235549	0.674737	-109.648613	0.796552	-104.118164
38.18	1.479123	11.6475	7.549881	6.511966	9.696331	0.650349	-108.348579	0.782046	-102.939919
38.264	1.579694	11.319	6.84343	6.1658	8.654329	0.613538	-107.263428	0.759745	-101.625198
38.348	1.584733	11.3445	6.851084	5.987485	8.658387	0.623977	-105.322281	0.765383	-99.999237
38.431999	1.290588	11.334001	8.098504	6.299081	10.822659	0.704772	-107.178772	0.823705	-101.117279
38.515999	1.414642	11.5045	7.674883	6.300907	9.915309	0.667169	-106.66346	0.799416	-100.030571
38.599998	1.545855	11.609501	7.25632	6.11937	9.082457	0.640668	-104.630852	0.782102	-99.58815
38.683998	1.595484	11.547999	7.016815	6.209614	8.803105	0.621408	-105.126907	0.770305	-99.229317
38.768002	1.546933	11.19	6.83285	5.782968	8.623445	0.623069	-103.244995	0.779927	-98.347687
38.852001	1.311288	11.518	8.174451	6.158173	10.560243	0.69966	-104.81105	0.83399	-98.414116
38.936001	1.354533	11.693	8.136217	5.993153	10.45421	0.693094	-104.784729	0.828574	-99.730972
39.02	1.467505	11.590501	7.539513	5.708407	9.668985	0.663097	-104.293953	0.807085	-98.877884
39.104	1.523951	11.5885	7.317019	5.721657	9.066752	0.647312	-102.656601	0.806762	-97.555069
39.188	1.350704	11.5595	8.020973	6.228118	9.818829	0.687773	-104.110222	0.833248	-97.411987
39.271999	1.36585	11.287	7.676908	5.960256	9.540604	0.673498	-102.410469	0.817816	-98.412468
39.355999	1.281142	11.1095	7.924757	5.414215	10.2285	0.721004	-103.488235	0.851255	-97.732201
39.439999	1.314262	11.5925	8.233768	6.007217	10.924384	0.708868	-104.748085	0.845929	-96.984161
39.523998	1.381791	11.813001	8.129409	6.053477	10.635995	0.678662	-103.215538	0.829785	-97.606522
39.608002	1.411302	11.818	8.002914	5.579526	9.854207	0.682722	-100.232964	0.835246	-97.523537
39.692001	1.25505	11.4675	8.42812	5.662368	11.00176	0.741084	-101.953499	0.861036	-97.952477
39.776001	1.399485	11.3735	7.610386	5.987306	9.857783	0.67492	-102.4925	0.816244	-98.226379
39.860001	1.416576	11.285	7.447	5.506576	9.523306	0.674701	-101.867889	0.819811	-98.236328
39.944	1.480827	11.466001	7.361597	5.513564	9.200858	0.669506	-100.473846	0.815624	-96.374573
40	1.384202	11.566	7.871451	5.729926	10.00287	0.696045	-100.829483	0.833749	-96.202957

!NAME:	c:\cvl\trava106.MES												
!DATE:	07/07/1995												
!Vds:	2.6	Vgs:	0.1										
#	Hz	S	MA	R									
ATTENUATEUR:		9.30E+00	DEPHASEUR	2.92E+02									
28000MHZ	0.864654	101.86	1.876009	-30	2.92E+02	10	0.563844	-114.46	-1.75E-06	5.28E-02			
ATTENUATEUR:		9.60E+00	DEPHASEUR	2.92E+02									
28000MHZ	0.862996	101.71	1.855059	-29.59	2.92E+02	10	0.547731	-114.52	-6.44E-06	5.28E-02			
ATTENUATEUR:		9.90E+00	DEPHASEUR	2.92E+02									
28000MHZ	0.859813	101.56	1.835554	-29.42	2.92E+02	10	0.532918	-114.38	-9.69E-06	5.28E-02			
ATTENUATEUR:		1.02E+01	DEPHASEUR	2.92E+02									
28000MHZ	0.858775	101.56	1.820011	-29.06	2.92E+02	10	0.51959	-114.6	-2.98E-06	5.29E-02			
ATTENUATEUR:		1.05E+01	DEPHASEUR	2.92E+02									
28000MHZ	0.853329	101.46	1.794789	-28.78	2.92E+02	10	0.504368	-114.7	-9.59E-06	5.29E-02			
ATTENUATEUR:		1.08E+01	DEPHASEUR	2.92E+02									
28000MHZ	0.85292	101.24	1.777298	-28.7	2.92E+02	10	0.489974	-114.63	-5.74E-06	5.30E-02			
ATTENUATEUR:		1.11E+01	DEPHASEUR	2.92E+02									
28000MHZ	0.849204	101.13	1.766034	-28.47	2.92E+02	10	0.475558	-114.48	-1.03E-05	5.31E-02			
ATTENUATEUR:		1.14E+01	DEPHASEUR	2.92E+02									
28000MHZ	0.844854	100.93	1.737329	-28.22	2.92E+02	10	0.461631	-114.51	-1.54E-05	5.31E-02			
ATTENUATEUR:		1.17E+01	DEPHASEUR	2.92E+02									
28000MHZ	0.846316	100.96	1.723034	-28.05	2.92E+02	10	0.446998	-114.22	-7.72E-06	5.32E-02			
ATTENUATEUR:		1.20E+01	DEPHASEUR	2.92E+02									
28000MHZ	0.844854	100.73	1.71391	-27.75	2.92E+02	10	0.432055	-114.49	-7.88E-06	5.33E-02			
ATTENUATEUR:		1.23E+01	DEPHASEUR	2.92E+02									
28000MHZ	0.841032	100.71	1.697178	-27.46	2.92E+02	10	0.42043	-114.42	-1.36E-05	5.34E-02			
ATTENUATEUR:		1.26E+01	DEPHASEUR	2.92E+02									
28000MHZ	0.840643	100.6	1.677323	-27.45	2.92E+02	10	0.406872	-114.26	-1.93E-05	5.35E-02			
ATTENUATEUR:		1.29E+01	DEPHASEUR	2.92E+02									
28000MHZ	0.838778	100.34	1.667335	-27.25	2.92E+02	10	0.39424	-114.17	-1.28E-05	5.36E-02			
ATTENUATEUR:		1.32E+01	DEPHASEUR	2.92E+02									
28000MHZ	0.837997	100.42	1.654008	-27.03	2.92E+02	10	0.38301	-113.68	-1.74E-05	5.37E-02			
ATTENUATEUR:		1.35E+01	DEPHASEUR	2.92E+02									
28000MHZ	0.835823	100.25	1.633873	-26.77	2.92E+02	10	0.367998	-113.53	-2.13E-05	5.38E-02			
ATTENUATEUR:		1.38E+01	DEPHASEUR	2.92E+02									
28000MHZ	0.834816	100.12	1.619937	-26.75	2.92E+02	10	0.357596	-113.22	-1.77E-05	5.39E-02			
ATTENUATEUR:		1.41E+01	DEPHASEUR	2.92E+02									
28000MHZ	0.831274	100.17	1.614691	-26.29	2.89E+02	10	0.346628	-113.37	-1.92E-05	5.41E-02			
ATTENUATEUR:		1.44E+01	DEPHASEUR	2.92E+02									
28000MHZ	0.83134	99.96	1.599044	-26.18	2.89E+02	10	0.333648	-113.02	-2.35E-05	5.42E-02			
ATTENUATEUR:		1.47E+01	DEPHASEUR	2.92E+02									
28000MHZ	0.826947	99.95	1.581971	-25.96	2.89E+02	10	0.320211	-112.71	-2.82E-05	5.43E-02			
ATTENUATEUR:		1.50E+01	DEPHASEUR	2.92E+02									
28000MHZ	0.830211	99.92	1.572667	-25.97	2.89E+02	10	0.310782	-112.51	-2.53E-05	5.44E-02			
ATTENUATEUR:		1.53E+01	DEPHASEUR	2.92E+02									
28000MHZ	0.826992	99.97	1.563801	-25.66	2.89E+02	10	0.299654	-112.09	-3.32E-05	5.45E-02			
ATTENUATEUR:		1.56E+01	DEPHASEUR	2.92E+02									
28000MHZ	0.825555	99.8	1.555893	-25.52	2.89E+02	10	0.289568	-111.61	-3.23E-05	5.46E-02			
ATTENUATEUR:		1.59E+01	DEPHASEUR	2.92E+02									

- Troisième étape :

Fichier: MES

Nom	du	transistor	=	ta12420										
Developpement	=	4*50	µm											
Polarisation	Vds	=	2.600000,	Vgs	=	0.1								
Pedisp(mW)	Peabs(mW)	Psdisp(mW)	Psabs(mW)	Gp(db)	Gt(db)	Gav(db)	Ed(%)	Epaε(%)	Id(A)	Ig(A)	S'11(2°lin)		GammaL(2°lin)	
START														
30.836617	7.782343	93.978264	74.023872	9.782614	3.803051	4.839607	53.9218242	48.2528672	5.28E-02	-1.75E-06	0.864654	101.860001	0.563844	-114.459999
30.987577	7.909205	94.438332	74.644089	9.748626	3.818078	4.839607	54.3736133	48.6122461	5.28E-02	-6.44E-06	0.862996	101.709999	0.547731	-114.519997
31.027466	8.089532	94.559898	74.850159	9.662693	3.824464	4.839607	54.5237227	48.6309961	5.28E-02	-9.69E-06	0.859813	101.559998	0.532918	-114.379997
30.668524	8.050655	93.465981	74.161644	9.643481	3.834865	4.839607	53.9200547	48.0667383	5.29E-02	-2.98E-06	0.858775	101.559998	0.51959	-114.599998
31.100145	8.45394	94.781395	74.696907	9.462435	3.805402	4.839607	54.3092266	48.1626914	5.29E-02	-9.59E-06	0.853329	101.459999	0.504368	-114.699997
30.914953	8.425175	94.217003	74.209602	9.448812	3.802915	4.839607	53.853125	47.7390664	5.30E-02	-5.74E-06	0.85292	101.239998	0.489974	-114.629997
31.043486	8.656555	94.608719	74.92424	9.372772	3.826519	4.839607	54.269332	47.9991914	5.31E-02	-1.03E-05	0.849204	101.129997	0.475558	-114.480003
31.123184	8.908132	94.851616	73.920677	9.189793	3.756819	4.839607	53.5424258	47.0900664	5.31E-02	-1.54E-05	0.844854	100.93	0.461631	-114.510002
30.983183	8.791455	94.424942	73.605179	9.228477	3.757823	4.839607	53.2136914	46.8578125	5.32E-02	-7.72E-06	0.846316	100.959999	0.446998	-114.220001
30.702322	8.787671	93.568985	73.352211	9.215394	3.78242	4.839607	52.9313125	46.5900859	5.33E-02	-7.88E-06	0.844854	100.730003	0.432055	-114.489998
30.83489	8.982787	93.973	73.117767	9.106118	3.749805	4.839607	52.663332	46.1934492	5.34E-02	-1.36E-05	0.841832	100.709999	0.42043	-114.419998
31.079039	9.116084	94.717072	72.963219	9.032957	3.706364	4.839607	52.4537891	45.900168	5.35E-02	-1.93E-05	0.840643	100.599998	0.406872	-114.260002
30.864094	9.149705	94.062004	72.466522	8.987304	3.706839	4.839607	51.9995156	45.4339961	5.36E-02	-1.28E-05	0.938778	100.339996	0.39424	-114.169998
31.003143	9.231526	94.485771	72.374306	8.943109	3.681787	4.839607	51.8366367	45.2247422	5.37E-02	-1.74E-05	0.837997	100.419998	0.38301	-113.68
31.152052	9.389226	94.93959	71.899712	8.840974	3.632405	4.839607	51.4009961	44.6886523	5.38E-02	-2.13E-05	0.835823	100.25	0.367998	-113.529999
31.085682	9.421519	94.73732	71.143532	8.780145	3.59575	4.839607	50.766043	44.0431094	5.39E-02	-1.77E-05	0.834816	100.120003	0.357596	-113.220001
30.800903	9.516973	93.869423	70.656235	8.706516	3.60587	4.839607	50.2319375	43.4659922	5.41E-02	-1.92E-05	0.831274	100.169998	0.346628	-113.370003
30.889021	9.540809	94.13797	70.189133	8.666847	3.584657	4.839607	49.8077852	43.0374141	5.42E-02	-2.35E-05	0.83134	99.959999	0.333648	-113.019997
31.145285	9.846853	94.918968	69.953079	8.515094	3.514145	4.839607	49.5488594	42.5741797	5.43E-02	-2.82E-05	0.826947	99.949997	0.320211	-112.709999
30.753637	9.556684	93.725372	68.715881	8.567498	3.491606	4.839607	48.5830586	41.8263555	5.44E-02	-2.53E-05	0.830211	99.919998	0.310782	-112.510002
31.046028	9.813161	94.61647	69.104996	8.477005	3.475034	4.839607	48.7685273	41.8432188	5.45E-02	-3.32E-05	0.826992	99.970001	0.299654	-112.089996
31.235798	9.947318	95.194817	69.27536	8.428278	3.459262	4.839607	48.7992109	41.7920859	5.46E-02	-3.23E-05	0.825555	99.800003	0.289568	-111.810001
31.133896	10.004115	94.884254	67.984795	8.322331	3.391783	4.839607	47.8025586	40.7683047	5.47E-02	-3.15E-05	0.823817	99.720001	0.279743	-111.470001
30.835983	9.890451	93.976334	67.448807	8.337582	3.399165	4.839607	47.3391406	40.3974961	5.48E-02	-3.53E-05	0.82417	99.639999	0.269919	-110.75
31.066404	10.131425	94.678566	67.174492	8.215339	3.349134	4.839607	47.0607344	39.962918	5.49E-02	-4.23E-05	0.820901	99.629997	0.25973	-110.379997
31.095251	10.023451	94.766479	66.682625	8.229954	3.313186	4.839607	46.631207	39.6218008	5.50E-02	-3.86E-05	0.823197	99.720001	0.249649	-109.650002
31.239491	10.207409	95.20607	66.450867	8.135852	3.277967	4.839607	46.3848008	39.259707	5.51E-02	-4.67E-05	0.82052	99.43	0.238728	-109.330002
30.771948	10.113983	93.781181	65.079834	8.085242	3.252914	4.839607	45.3454805	38.2983906	5.52E-02	-4.23E-05	0.819344	99.559998	0.230854	-108.959999
31.190149	10.306242	95.055695	65.37352	8.023015	3.213844	4.839607	45.4677461	38.2996797	5.53E-02	-4.90E-05	0.818271	99.25	0.221176	-108.459999
30.862356	10.239575	94.056709	64.662773	8.003724	3.212253	4.839607	44.8922383	37.7833945	5.54E-02	-4.81E-05	0.817446	99.339996	0.213487	-107.519997
31.156576	10.435843	94.953377	64.047569	7.879751	3.129529	4.839607	44.3850117	37.1529648	5.55E-02	-5.23E-05	0.815507	99.209999	0.204636	-106.480003
30.947504	10.289476	94.316208	63.741776	7.920309	3.137985	4.839607	44.0936484	36.9758594	5.56E-02	-5.32E-05	0.817018	99.07	0.196861	-105.980003
31.146624	10.329969	94.92305	63.564541	7.891159	3.098039	4.839607	44.2095859	37.0250195	5.53E-02	-6.43E-05	0.817523	99.120003	0.200527	-110.360001
30.861546	10.183112	94.054237	63.866451	7.973923	3.158551	4.839607	44.4195664	37.3371406	5.53E-02	-5.61E-05	0.818559	99.239998	0.20873	-111.339996
31.180449	10.218245	95.026131	64.826347	8.023753	3.178692	4.839607	45.1688594	38.049125	5.52E-02	-6.09E-05	0.819931	99.160004	0.217706	-112.029999
31.049068	10.122815	94.625732	64.887291	8.068583	3.201111	4.839607	45.293375	38.227332	5.51E-02	-5.35E-05	0.820959	99.349998	0.22751	-112.610001
30.842365	9.991312	93.995781	65.112282	8.140404	3.245152	4.839607	45.5330664	38.5461367	5.50E-02	-4.92E-05	0.822224	99.18	0.238004	-113.300003
31.103762	10.008576	94.792419	65.945915	8.188156	3.26375	4.839607	46.2000273	39.1882734	5.49E-02	-5.57E-05	0.823541	99.379997	0.245468	-113.870003
31.098972	10.034736	94.777824	66.249268	8.196752	3.28435	4.839607	46.4972383	39.454332	5.48E-02	-5.35E-05	0.823	99.449997	0.255355	-114.089996
31.128368	10.007982	94.867409	66.817337	8.245426	3.317328	4.839607	46.9816758	39.9447031	5.47E-02	-4.39E-05	0.823707	99.459999	0.266547	-114.709999
30.782415	9.745209	93.81308	66.98008	8.371545	3.37643	4.839607	47.1823633	40.3176055	5.46E-02	-4.22E-05	0.82669	99.470001	0.275496	-115.650002
31.108635	9.783938	94.807274	67.538086	8.39035	3.366678	4.839607	47.6627344	40.7580469	5.45E-02	-4.89E-05	0.827944	99.650002	0.2861	-115.720001
31.020685	9.591534	94.539238	67.740074	8.489576	3.391943	4.839607	47.8931523	41.1118047	5.44E-02	-4.05E-05	0.831145	99.510002	0.297608	-115.839996
30.822929	9.524342	93.936546	68.245827	8.552411	3.452022	4.839607	48.2507227	41.5168867	5.44E-02	-3.94E-05	0.831263	99.610001	0.307961	-116.269997

Nom	du	transistor	=	ta12420										
Developpement	=	4*50	µm;	0.15	µm									
Polarisation	Vds	=	2.600000,	Vgs	=	0.1								
Pedisp(mW)	Peabs(mW)	Psdisp(mW)	Psabs(mW)	Gp(db)	Gt(db)	Gav(db)	Ed(%)	Epaε(%)	Id(A)	Ig(A)	S'11	phase	GammaL	
START														
10.2241	2.6747	39.304001	34.796875	11.142651	5.329401	5.858366	21.506371	19.85326	0.06223	-0.000022	0.858938	99.699997	0.549972	
10.2182	2.992989	39.304001	35.102657	10.692348	5.367398	5.858366	21.712805	19.861486	0.06218	-0.000021	0.840577	99	0.476313	
10.2266	2.947562	39.304001	35.119385	10.76084	5.369467	5.858366	21.72315	19.899932	0.06218	-0.00002	0.843222	99.120003	0.491162	
10.2726	2.907634	39.304001	35.380531	10.852246	5.401642	5.858366	21.902297	20.102328	0.06213	-0.00002	0.84554	99.43	0.50629	
10.2564	2.856228	39.304001	35.189152	10.906159	5.378086	5.858366	21.783824	20.015678	0.06213	-0.000019	0.848515	99.57	0.519373	
10.2979	2.861385	39.304001	34.993542	10.874117	5.353877	5.858366	21.676688	19.904207	0.06209	-0.000019	0.848217	99.75	0.536394	
10.2277	2.797292	39.304001	35.016174	10.975309	5.356685	5.858366	21.708188	19.974014	0.06204	-0.000019	0.851913	99.989998	0.550333	
10.2091	2.747137	39.304001	34.925648	11.042642	5.345443	5.858366	21.652066	19.948984	0.06204	-0.000019	0.854794	100.18	0.566616	
10.2545	2.691617	39.304001	34.797192	11.11531	5.329441	5.858366	21.57243	19.90377	0.06204	-0.000018	0.857972	100.35	0.583829	
10.2951	2.671792	39.304001	34.477543	11.107337	5.289361	5.858366	21.471168	19.807289	0.06176	-0.000015	0.859104	101.17	0.618503	
10.2966	2.719788	39.304001	34.756916	11.065062	5.32441	5.858366	21.64515	19.951381	0.06176	-0.000016	0.856361	100.9	0.604217	
10.2599	2.774786	39.304001	34.808487	10.984557	5.33085	5.858366	21.677266	19.949246	0.06176	-0.000016	0.853207	100.65	0.588657	
10.2645	2.842009	39.304001	35.081661	10.914547	5.364799	5.858366	21.829715	20.061262	0.06181	-0.000016	0.849336	100.43	0.57096	
10.2125	2.887819	39.304001	35.215385	10.861626	5.381323	5.858366	21.912926	20.115967	0.06181	-0.000016	0.846688	100.13	0.554519	
10.2156	2.928937	39.304001	35.329315	10.814252	5.39535	5.858366	21.969602	20.148236	0.06185	-0.000017	0.844304	99.839996	0.539206	
10.2412	2.935344	39.304001	35.348972	10.807178	5.397766	5.858366	21.96407	20.140195	0.0619	-0.000017	0.843932	99.730003	0.524618	
10.2567	3.016599	39.304001	35.332752	10.686599	5.395773	5.858366	21.936273	20.063424	0.06195	-0.000018	0.839199	99.419998	0.493161	
10.2658	3.039641	39.304001	35.434486	10.666039	5.40826	5.858366	21.985238	20.099301	0.06199	-0.000018	0.837852	99.080002	0.477575	
10.2789	3.043247	39.304001	35.314323	10.646137	5.393507	5.858366	21.910682	20.022508	0.06199	-0.000019	0.837641	98.93	0.465265	
10.2025	3.091694	39.304001	35.174721	10.560342	5.376305	5.858366	21.788918	19.873773	0.06209	-0.000019	0.834801	98.739998	0.450664	
10.2549	3.111775	39.304001	35.164566	10.530971	5.375051	5.858366	21.782627	19.855045	0.06209	-0.00002	0.833621	98.589996	0.439208	
10.2559	3.179026	39.304001	35.179802	10.439993	5.376933	5.858366	21.792066	19.822824	0.06209	-0.000019	0.829657	98.650002	0.427068	
10.2255	3.164531	39.304001	35.276844	10.471804	5.388896	5.858366	21.869789	19.907945	0.06204	-0.000018	0.830513	98.800003	0.440477	
10.2658	3.144169	39.304001	35.343628	10.508053	5.39711	5.858366	21.911191	19.961973	0.06204	-0.000018	0.831714	98.910004	0.454792	
10.2254	3.12765	39.304001	35.404995	10.538465	5.404644	5.858366	21.96694	20.026397	0.06199	-0.000017	0.832687	99.160004	0.469622	
10.2545	3.101415	39.304001	35.529716	10.590319	5.419916	5.858366	22.094221	20.165602	0.06185	-0.000016	0.83423	99.519997	0.49709	
10.2012	2.851362	39.304001	35.165565	10.910652	5.375175	5.858366	21.931602	20.153301	0.06167	-0.000014	0.848796	100.89	0.587808	
10.2544	2.804797	39.304001	35.067368	10.970017	5.36303	5.858366	21.888104	20.137426	0.06162	-0.000013	0.851481	101.02	0.603687	
10.2129	2.795605	39.304001	34.541298	10.918628	5.297385	5.858366	21.559746	19.814805	0.06162	-0.000013	0.85201	101.37	0.621558	
10.2545	2.857906	39.304001	34.565086	10.825896	5.300375	5.858366	21.673074	19.881104	0.06134	-0.000011	0.848418	101.72	0.625226	
10.2654	2.920461	39.304001	34.990929	10.785041	5.353553	5.858366	21.922219	20.092516	0.06139	-0.000011	0.844796	101.53	0.608476	
10.2598	2.955335	39.304001	35.151272	10.753343	5.373409	5.858366	22.022676	20.171123	0.06139	-0.000012	0.84277	101.27	0.594404	
10.2678	2.981049	39.304001	35.19273	10.720839	5.378528	5.858366	22.016373	20.151445	0.06148	-0.000012	0.841273	100.84	0.578199	
10.2544	3.05901	39.304001	35.300747	10.62203	5.391837	5.858366	22.083947	20.170248	0.06148	-0.000012	0.836718	100.52	0.561315	
10.2212	3.239049	39.304001	35.593658	10.409551	5.427725	5.858366	22.148307	20.132795	0.06181	-0.000016	0.826103	99.220001	0.458676	
10.2191	3.21709	39.304001	35.404606	10.415965	5.404596	5.858366	22.016422	20.015867	0.06185	-0.000017	0.827405	98.82	0.446674	
10.2975	3.253905	39.304001	35.384514	10.364083	5.402131	5.858366	22.003928	19.980481	0.06185	-0.000017	0.825221	98.790001	0.431824	
10.2987	3.325116	39.304001	35.312572	10.261226	5.393292	5.858366	21.923744	19.859352	0.06195	-0.000016	0.82098	98.800003	0.422593	
10.2179	3.337019	39.304001	35.34227	10.249357	5.396943	5.858366	21.959906	19.886449	0.0619	-0.000016	0.820269	99.029999	0.4342	
10.2353	3.299586	39.304001	35.354935	10.299906	5.398499	5.858366	21.985533	19.93368	0.06185	-0.000015	0.822503	99.050003	0.448597	
10.2757	3.017284	39.304001	34.954987	10.638929	5.34909	5.858366	21.949758	20.055074	0.06125	-0.00001	0.839159	101.62	0.612319	

- Cinquième étape :

Fichier: CUØ

CONCLUSION

La caractérisation et l'analyse des transistors à effet de champ à hétérojonction ont été au centre de ce travail. L'objectif visé était l'optimisation de ces structures pour un fonctionnement en puissance en bande Ka (26-40 GHz). Pour cela, un nombre important de caractérisations a été mis au point, que ce soit sur les mesures en continu, petit signal ou grand signal.

Dans une première étape, nous avons rappelé les différentes grandeurs qui caractérisent un amplificateur de puissance (gains, fréquences de coupures...). Ces définitions nous semblaient indispensables puisque largement utilisées dans tout ce travail. Ce premier chapitre a également permis de présenter les différents systèmes de caractérisations grand signal. Enfin, nous avons reporté l'état de l'art sur les composants et les circuits de puissance afin d'inscrire les résultats de nos travaux dans le plus large contexte possible.

La seconde partie de ce travail consistait à caractériser les composants en fonctionnement statique puis en fonctionnement hyperfréquence petit signal. Cependant, il a fallu décrire au préalable l'ensemble des composants mesurés (épitaxie et topologie de surface) et leurs origines : de la centrale de technologie de l'IEMN ou des salles blanches de THOMSON.

Nous avons mis au point une méthode de caractérisation spécifique du phénomène de claquage dans les composants à partir d'un banc de mesure nouveau et de son logiciel de pilotage ICCAP. Cette méthode permet de distinguer clairement l'effet d'ionisation par impact dans le canal du composant et le franchissement de la barrière canal-grille par effet tunnel. Puis la caractérisation en petit signal des composants a été réalisée jusqu'à 40 GHz, avec une étude précise en fonction du développement total de la grille pour aboutir à des lois d'échelle, et aussi une étude complète sur les éléments d'accès qui peuvent tenir un rôle prépondérant dans la bande de fréquence retenue. Nous avons ainsi mis en évidence le rôle important de la self de source L_s sur les performances en puissance des composants de grand développement de grille.

Les caractérisations petit signal en fonction de la tension V_{ds} ont montré la dégradation importante de la fréquence de coupure du gain en courant F_C , alors que la valeur de la fréquence de coupure du MAG, F_{MAG} conservait une

valeur relativement constante. Ce comportement favorable au régime de puissance est attribué aux variations de la conductance de sortie et de la capacité grille-drain en fonction de la tension V_{ds} .

Le troisième chapitre traite de la caractérisation en puissance des composants dans la bande de fréquence 26-40 GHz. Nous avons pu mener deux types de caractérisation, tout d'abord sur banc de puissance à adaptateurs passifs puis sur un banc à charge active (TAKAYAMA).

Le relevé des performances en puissance pose cependant des problèmes qu'il a fallu résoudre avant d'aborder la phase des mesures. Il s'agit principalement de la cellule de mesure, qui doit être performante dans toute la bande de fréquence et également des corrections à apporter pour revenir aux performances vraies du composant. Pour la cellule, des modifications ont été apportées à un exemplaire déjà existant, et pour les corrections, une méthode originale a été mise au point, basée sur des simulations (logiciel MDS) du composant seul et du composant dans son environnement de mesure.

Les principaux composants caractérisés dans la phase précédente ont été mesurés sur le banc en ligne, puis une analyse des résultats a été menée en corrélant les performances obtenues en puissance et les caractéristiques du composant (claquage en particulier). La synthèse des composants a abouti à la définition d'une structure qui a été réalisée dans notre centrale de technologie. Avec ce composant, nous avons obtenu une densité de puissance d'un Watt par millimètre de développement de grille, ce qui correspond à l'état de l'art avec ce type de composant.

Enfin, ce chapitre se termine sur quelques mesures sur banc de puissance à charge active où nous décrivons les limites d'un tel banc qui a amené à la réalisation d'un système automatisé.

Le quatrième chapitre décrit la réalisation d'un système automatisé de mesures grand signal dans la bande Ka. L'expérience des mesures en puissance faites précédemment a influencé la structure de ce nouveau banc.

Il a une structure en guide d'onde rectangulaire WR28, deux ATOP et l'entrée du dispositif sous test est laissée sous 50 Ω . La charge est simulée par un signal dont l'atténuation et le déphasage sont programmables. Les signaux sont récupérés sur un analyseur de réseau WILTRON 360 par l'intermédiaire d'un convertisseur de fréquence.

Une phase essentielle concerne le calibrage qui se fait en impédance et aussi en puissance. La validité des mesures, qui dépend de la qualité du calibrage, a été

confirmée par une confrontation réussie de résultats provenant de notre système et ceux provenant d'un autre analyseur de réseau.

Un soin particulier a été apporté pour donner un maximum de convivialité lors de la procédure de mesure. Le manipulateur a la possibilité d'effectuer des mesures de paramètres S_{ij} et des mesures en load pull sans montage ni démontage du composant. Cette souplesse est due à l'utilisation pour le banc de mesure d'un "transfer switch" qui permet l'une ou l'autre des configurations du banc. Le pilotage de l'ensemble du système de mesure est assuré par le logiciel Labwindow CVI. Plusieurs procédures de contrôle ont d'ailleurs été écrites spécifiquement pour ce banc, notamment celle qui permet de guider les mesures en fonction de la valeur du courant de grille.

Aujourd'hui, lors de la mesure d'un composant, nous avons accès à toutes les grandeurs caractéristiques d'un transistor de puissance (lieux des impédances à gains ou à puissance constants, rendements...). Il est également possible de mesurer les paramètres S_{ij} en grand signal.

Nous disposons donc d'un outil très performant, que ce soit au niveau matériel ou logiciel. Une analyse systématique des composants de puissance est possible sur toute la bande de fréquence 26-40 GHz et a d'ailleurs débuté. Ces analyses ont pour objectifs l'amélioration de la technologie pour les applications de puissance ("reverse engineering") et la validation des modèles non linéaires utilisés pour la conception de circuits hybrides ou monolithiques.

L'amélioration envisagée est le passage à une station sous pointe qui évitera le montage (thermo-compression) des composants et l'utilisation de la cellule de mesure.

