

N° d'ordre :

THESE

présentée à

**L'UNIVERSITE DES SCIENCES ET TECHNOLOGIES DE
LILLE**

pour obtenir le titre de

DOCTEUR DE L'UNIVERSITE

spécialité : Electronique

par

Sawsan SADEK – HAGE CHEHADE

**MICROCAPTEURS HYBRIDES ET MONOLITHIQUES
EN TECHNOLOGIES MESFET ET HEMT
APPLICATIONS CINEMOMETRIQUES**



Soutenance prévue le 13 juin 1996 devant le jury d'examen :

Président	G. SALMER	Professeur à l'U.S.T.L.
Directeur de thèse	J. VINDEVOGHEL	Professeur à l'U.S.T.L.
Rapporteurs	C. RUMELHARD	Professeur au C.N.A.M. Paris
	P. GELIN	Professeur à l'E.N.S.T. Bretagne
Examineurs	R. CROCHE	Directeur scientifique et technique SILEC groupe SAGEM
	R. LEBLANC	Customer Support Manager Philips-P.M.L.
	P.-A. ROLLAND	Professeur à l'E.U.D.I.L.
	J. VANBREMEERSCH	Ingénieur CNRS à l'IEMN

Avec de la volonté, on vient à bout de tout.

AVANT - PROPOS

J'adresse toute ma reconnaissance à Monsieur le professeur E. CONSTANT, directeur de l'Institut d'Electronique et de Microélectronique du Nord de m'avoir permis d'y effectuer ce travail dans de bonnes conditions.

Mes remerciements vont à Monsieur le professeur G. SALMER, directeur du Département Hyperfréquences et Semiconducteurs de l'IEMN, qui me fait l'honneur de présider le jury d'examen.

Ce travail a été effectué au sein de l'équipe "Systèmes Intégrés", sous la direction de Monsieur le Professeur J. VINDEVOGHEL. Son soutien constant, ses conseils et sa clairvoyance ont été déterminants tout au long de ce travail sans oublier la qualité de ses relations humaines. Je tiens à lui exprimer sincèrement toute ma reconnaissance.

Monsieur le professeur C. RUMELHARD du CNAM (Paris) me fait l'honneur de juger ce travail, je lui en suis vraiment reconnaissante.

Je remercie également Monsieur le professeur P. GELIN de l'ENST (Bretagne) qui me fait l'honneur d'examiner ce travail et d'en assurer la tâche de rapporteur.

Je remercie également Monsieur R. LEBLANC, Customer Support Manager de Philips Microwave Limeil, ainsi que Monsieur R. CROCHE directeur scientifique et technique, SILEC, groupe SAGEM, d'avoir accepté de participer au jury d'examen.

Mes sincères remerciements vont également à Monsieur le professeur P.A. ROLLAND, d'avoir accepté d'examiner ce travail, avec qui, j'ai eu de nombreuses discussions fructueuses sur mes recherches, sans oublier ses conseils précieux concernant les circuits intégrés.

Monsieur J. VANBREMEERSH, ingénieur CNRS et responsable de la centrale de technologie du laboratoire central de l'IEMN, a manifesté beaucoup d'intérêt pour mes recherches et mes travaux technologiques. Je tiens à lui exprimer mes sincères remerciements pour sa participation au jury de cette thèse.

Une partie de ce travail n'aurait pu aboutir sans l'aide précieuse de Monsieur H. FAWAZ, chargé de recherche CNRS à l'IEMN. Je tiens à lui témoigner ma plus vive gratitude pour son active participation, ses conseils et ses compétences qu'il m'a prodigués pour les réalisations technologiques ainsi que son expérience bénéfique.

Je remercie vivement Monsieur J. F. PAILLOTIN, ingénieur de CMP Grenoble, pour sa disponibilité et son aide concernant les problèmes de bibliothèque de composants D02AH.

Je remercie chaleureusement Mademoiselle F. BOUAZZA pour sa précieuse amitié, Monsieur P. DESCAMPS, Maître de conférences à l'Université de Lille I, pour ses encouragements, sa sympathique collaboration et son aide efficace, ainsi que Monsieur F. CARREZ, Monsieur F. DOOM, Monsieur E. VANABELLE, Mademoiselle M. GRZESKOWIAK avec lesquels j'ai eu beaucoup de plaisir à travailler.

Mes sincères remerciements vont également à Monsieur le professeur A. CAPPY et Monsieur G. DAMBRINE, chargé de recherche CNRS à l'IEMN, pour leur conseils et les discussions intéressantes sur mon travail.

De nombreuses discussions ont été déterminantes pour la réalisation de cette étude. Messieurs M. FRANCOIS, M. MULLER, B. GRIMBERT, A. LEROY, P. TILMANT, J.L. LORRIAUX, J.L. CAUDRON, Mesdames P. LEGRY, A. FATORINI m'ont apporté une aide constante et efficace. Je les remercie très sincèrement de leur disponibilité. Je joins vivement mes remerciements à Monsieur D. VANDERMOERE pour la qualité de son travail dans le montage des réalisations technologiques.

Que Mesdames E. DELOS et S. LEPILLIET et Monsieur E. PLAYEZ, de la centrale de caractérisation trouvent ici l'expression de ma reconnaissance pour leur disponibilité et leur aide précieuse.

J'associe mes remerciements à Mesdames N. CASTELEIN, M. MIENS et C. COCARDON, du service DAO de l'IEMN pour leur sympathie et leur aide.

Je remercie chaleureusement Messieurs P. MICHON, J.C. JENNEQUIN et J.C. ANDRIES de l'atelier de mécanique et Monsieur J.P. DEHORTER qui a assuré la reproduction de ce manuscrit.

Que toutes celles et ceux que j'ai côtoyés au laboratoire et qui m'ont apporté le soutien moral trouvent ici le témoignage de ma grande sympathie et de ma reconnaissance.

Je ne saurais terminer cet avant-propos sans remercier mes chers parents de m'avoir soutenue et encouragée tout au long de ces années, et mon cher époux pour sa grande patience, son aide et son soutien constants.

TABLE DES MATIERES

TABLE DES MATIERES

Introduction générale

CHAPITRE 1

Oscillateurs - Etude et réalisation d'une source hybride en bande K à base de MESFET

Introduction

I - Méthodes d'analyse petit signal.....	I-1
I.1 - Cercles de stabilité et paramètres [S]	I-1
I.2 - Résistance différentielle négative.....	I-4
I.3 - Résonance série ou parallèle.....	I-6
I.4 - Stabilité de l'oscillation.....	I-7
II - Méthodes d'analyse grand signal.....	I-7
II.1 - Analyse dans le domaine temporel	I-7
II.2 - Equilibrage harmonique	I-8
- <i>Méthode de Newton</i>	I-10
II.3 - Séries de Volterra.....	I-11
III - Modèles des MESFETS.....	I-12
III.1 - Introduction.....	I-12
III.2 - Méthodes analytiques.....	I-13
III.3 - Discussion sur les modèles disponibles sur MDS	I-14
III.4 - Schéma équivalent de Curtice Cubic	I-17
III.5 - Modèle de bruit.....	I-19
IV - Choix de la configuration de l'oscillateur.....	I-20
IV.1 - Structures possibles d'oscillateurs et choix de la configuration.....	I-20
IV.2 - Analyse analytique d'un oscillateur source commune avec une contre réaction série	I-21
V - Conception de l'oscillateur en structure hybride.....	I-23
V.1 - Structure hybride.....	I-23
V.2 - Choix du MESFET EC1840.....	I-23
V.3 - Caractérisation du transistor	I-24
<i>V.3.1 - Description de la cellule K</i>	I-24
<i>V.3.1.a - Insert</i>	I-25

<i>V.3.1.b - Demi-boitier</i>	I-26
<i>V.3.2 - Calibrage de la cellule</i>	I-27
<i>V.3.2.a - Connexion Thru</i>	I-28
<i>V.3.2.b - Connexion Reflect</i>	I-29
<i>V.3.2.c - Connexion Line</i>	I-29
<i>V.3.3 - Caractérisation effective du transistor EC1840</i>	I-30
<i>V.3.3.a - Caractérisation statique</i>	I-30
<i>V.3.3.b - Caractérisation dynamique</i>	I-32
V.4 - Modélisation non-linéaire du transistor EC1840	I-32
V.5 - Simulation de l'oscillateur	I-38
<i>V.5.1 - Simulation linéaire du schéma physique</i>	I-38
<i>V.5.2 - Simulation non-linéaire</i>	I-40
<i>V.5.3 - Etude de sensibilité</i>	I-41
<i>V.5.3.a - Loi uniforme</i>	I-45
<i>V.5.3.b - Loi gaussienne</i>	I-45
VI - Réalisation de l'oscillateur et montage	I-45
VII - Résultats	I-47
VII.1 - Test du circuit	I-47
VII.2 - Etude de stabilité	I-48
<i>VII.2.a - Pushing</i>	I-48
<i>VII.2.b - Pulling</i>	I-50
<i>VII.2.c - La température</i>	I-52
Conclusion	I-54
Bibliographie du chapitre 1	I-55

CHAPITRE 2

Conception et réalisation d'une source monolithique intégrée en technologie MESFET

Introduction

I - Choix de la filière technologique	II-1
I.1 - Procédé classique de réalisation d'un MESFET	II-1
I.2 - Gravure humide	II-3
I.3 - Gravure sèche	II-4
I.4 - Choix de l'épitaxie	II-6

I.5 - Réalisation des MESFETs et modélisation non-linéaire	II-7
I.5.1 - Réalisation et caractérisation des transistors	II-7
I.5.2 - Modélisation non-linéaire du MESFET plasma.....	II-10
I.6 - Eléments passifs	II-13
I.6.1 - Les capacités dans les MMICs	II-13
I.6.2 - Réalisation des capacités MIM.....	II-14
I.6.3 - Modèle de capacité MIM.....	II-15
II - Etude d'une source monolithique intégrée	II-17
II.1 - Conception et simulation de l'oscillateur monolithique intégré.....	II-17
II.2 - Etude de sensibilité	II-19
II.3 - Layout du circuit	II-20
III - Conception d'un amplificateur MMIC.....	II-21
III.1 - Introduction.....	II-21
III.2 - Généralités sur les amplificateurs	II-22
III.2.1 - Stabilité des amplificateurs.....	II-22
III.2.2 - Amplificateur de puissance.....	II-24
III.2.2.1 - Analyse linéaire.....	II-24
III.2.2.2 - Analyse non-linéaire.....	II-26
III.3 - Choix de la configuration de l'amplificateur	II-27
III.4 - Montage complet de l'amplificateur.....	II-30
III.4.1 - Analyse linéaire de l'amplificateur	II-31
III.4.2 - Analyse non-linéaire de l'amplificateur	II-34
III.4.3 - Etude de sensibilité.....	II-35
III.4.4 - Layout de l'amplificateur.....	II-38
IV - Réalisation technologique des 2 circuits	II-40
V - Caractérisation des circuits.....	II-43
V.1- Caractérisation de la capacité test.....	II-43
V.2 - Caractérisation des transistors	II-43
V.3 - Caractérisation de l'oscillateur.....	II-45
V.4 - Rétro simulation de l'oscillateur	II-48
V.5 - Caractérisation de l'amplificateur	II-49
V.6 - Rétro simulation de l'amplificateur.....	II-51
Conclusion	II-53
Bibliographie du chapitre 2	II-54

CHAPITRE 3

Oscillateur et amplificateur monolithiques en technologie HEMT

Introduction

I - Présentation du HEMT	III-1
I.1 - HEMT conventionnel sur GaAs.....	III-1
I.2 - HEMT pseudomorphique	III-1
I.3 - Présentation de la technologie D02AH	III-2
I.3.1 - Les transistors.....	III-3
I.3.2 - Les inductances	III-5
I.3.3 - Les capacités.....	III-6
I.3.4 - Les résistances	III-6
I.3.5 - Les lignes de transmission et les via holes.....	III-7
I.3.6 - Règles de dessin propres au procédé D02AH.....	III-8
II - Oscillateur MMIC (HEMT).....	III-8
II.1 - Simulation initiale de l'oscillateur.....	III-9
II.2 - Choix de la taille de la varactor	III-9
II.3 - Simulation linéaire de l'oscillateur	III-12
II.4 - Analyse non linéaire.....	III-13
II.5 - Bande d'accord.....	III-15
II.6 - Etude de sensibilité	III-16
II.7 - Layout de l'oscillateur	III-18
III - Etude de l'amplificateur (HEMT).....	III-18
III.1 - Simulation linéaire de l'amplificateur	III-19
III.2 - Analyse non linéaire.....	III-23
III.3 - Etude de sensibilité	III-23
III.4 - Layout définitif de l'oscillateur et de l'amplificateur	III-25
IV - Réalisation des circuits.....	III-27
V - Résultats de caractérisation	III-27
V.1 - Caractérisation de l'oscillateur.....	III-27
V.2 - Caractérisation de l'amplificateur	III-30
V.2.1 - Paramètres $[S]$	III-30
V.2.2 - Mesures en puissance de l'amplificateur.....	III-33
Conclusion	III-35
Bibliographie du chapitre3	III-36

Annexe I.....	III-38
Annexe II.....	III-39

CHAPITRE 4

Applications cinémométriques des différentes sources réalisées

Introduction

I - Architecture générale d'un radar Doppler.....	IV.1
II - Mesures de vitesse.....	IV.2
II.2 - Résultats des essais.....	IV.3
II.2.1 - Radar de référence.....	IV.3
II.2.2 - Essais avec la source hybride à base de MESFET.....	IV.5
II.2.3 - Essais avec l'oscillateur monolithique à base de MESFET.....	IV.7
II.2.4 - Essais avec les circuits monolithiques à base de HEMT.....	IV.9
III - Conclusion.....	IV.11
Bibliographie du chapitre 4.....	IV.12

Conclusion générale

INTRODUCTION GENERALE

INTRODUCTION GENERALE

Les applications des microondes dans le domaine grand public, sont actuellement en pleine expansion particulièrement dans les transports terrestres. L'électronique automobile est un grand espace qui offre un champ d'opportunités et un marché potentiel. En effet, la voiture du futur sera équipée d'un ensemble de capteurs intelligents, permettant une conduite plus automatique et plus sûre. Une information précise de la vitesse de déplacement est exigée pour les futurs systèmes de contrôle de trafic embarqués, et ceci afin d'optimiser les systèmes de freinage à anti-bloquage de roues (ABS), anti-patinage (ASS), contrôle des suspensions actives (ASC), ..., .

C'est un capteur hyperfréquence sans contact, utilisant l'effet Doppler, qui permet d'accéder à la vitesse. Outre sa rapidité de réponse, il assure une large plage et une bonne précision de mesure. Généralement, la partie analogique d'un capteur est essentiellement constituée d'une source de signal microonde, d'un mélangeur et d'une antenne.

Notre objectif consiste à développer la source microonde du capteur Doppler, composée d'un oscillateur et d'un amplificateur. Nous avons choisi d'intégrer la tête hyperfréquence sur l'Arséniure de Gallium (GaAs) en bande K, afin de privilégier plusieurs critères tels que le faible coût, le faible encombrement et l'intégration facile sur les véhicules. La bande de fréquence de fonctionnement étant fixée, il est important de sélectionner la filière technologique adéquate. Celle-ci doit être fiable, reproductible et de faible coût. Après avoir passé en revue les technologies disponibles, notre choix s'est porté sur des filières faisant appel à des transistors à effet de champ : MESFET et HEMT. En effet, la faisabilité des MICs (Microwave Integrated Circuits) et des MMICs (Monolithic Microwave Integrated Circuits) sur GaAs a été démontrée ainsi que la réalisation de plusieurs fonctions spécifiques sur une même puce avec la même technologie. De nos jours, elles se présentent comme une bonne alternative dans la bande K. Elles sont parmi les plus appropriées et les plus mûres.

Certes à l'heure actuelle, la filière des transistors bipolaires à hétérojonction (HBT) figure parmi les technologies fiables pour des MMICs dans certaines fonderies aux Etats-Unis. Néanmoins, lors du commencement de ce travail nous ne l'avions pas retenue car elle était en pleine évolution. Aussi, nous avons écarté les transistors bipolaires ainsi que les diodes, les uns ne pouvant pas être utilisés en bande K et la structure des autres ne permettant pas une intégration monolithique.

Dans ce travail, nous effectuons l'élaboration d'un microcapteur intégré utilisant l'effet Doppler, et ceci en utilisant deux technologies distinctes, dans la bande K. Ce présent mémoire est divisé en quatre parties.

Le premier chapitre expose la conception et la réalisation d'une source hybride à base de MESFET, en bande K. Par ailleurs, nous décrivons les différentes méthodes d'analyse des oscillateurs ainsi que les modèles non-linéaires des transistors à effet de champ disponibles sur le logiciel de simulation Microwave Design System (MDS), ce dernier étant utilisé tout au long de notre étude.

Dans le deuxième chapitre, nous fixons le choix de la filière technologique adaptée à l'intégration de fonctions complexes : elle est à base de MESFET. Ainsi, nous effectuons l'étude d'un oscillateur et d'un amplificateur monolithiques en bande K, et nous réalisons ces systèmes dans la centrale de technologie du laboratoire.

Dans la troisième partie, nous présentons la conception et la modélisation d'un oscillateur et d'un amplificateur à base de HEMT avec les principaux résultats de caractérisation. La réalisation de ces deux circuits est entreprise dans la fonderie PML (Philips Microwave Limeil).

Enfin, dans la dernière partie, nous validons l'utilisation des différentes réalisations, dans des mesures de vitesse sur site au laboratoire. En effet, des essais sur banc de simulation routier sont effectués avec la source hybride d'une part, et les sources monolithiques à base de MESFET et HEMT d'autre part.

CHAPITRE I

Oscillateurs - Etude et réalisation d'une source hybride en bande K à base de MESFET

INTRODUCTION

Les oscillateurs microondes à base de transistors à effet de champ, transformant l'énergie continue en une énergie hyperfréquence, constituent les sources d'un grand nombre de capteurs hyperfréquences.

A l'état actuel, il existe différents types d'oscillateurs dont les caractéristiques sont adaptées au domaine d'application dans lequel ils seront utilisés. On peut distinguer plusieurs familles de sources microondes parmi lesquelles :

1- Les VCOs (Voltage Controlled Oscillators), qui possèdent une large bande d'accord de fréquence grâce à la varactor qui est une capacité variable en fonction de l'alimentation.

2- Les DROs (Dielectric Resonator Oscillators) sont des sources très stables, utilisant un résonateur diélectrique.

3- Les oscillateurs à YIG qui sont extrêmement stables et couvrent une large bande de fréquence grâce au résonateur ferromagnétique le YIG (Yithrium Iron Garnet).

Cependant, le YIG est très encombrant.

Pour les applications envisagées dans notre travail, nous n'avons pas besoin d'une stabilité extrême ni d'une large bande d'accord de fréquence, d'où le choix d'utiliser des oscillateurs microondes libres qui peuvent bénéficier d'une structure simple, peu encombrante et peu coûteuse.

Dans ce chapitre, nous exposons les différentes méthodes d'analyse petit signal et grand signal des oscillateurs. Ensuite, nous justifions le choix de la topologie du circuit qui sera validée par une réalisation hybride, à base de MESFET.

Il nous a semblé également indispensable d'examiner les modèles non-linéaires utilisés par le logiciel de simulation Microwave Design System (MDS).

Une fois le MESFET choisi, il est caractérisé et modélisé et la conception peut être entreprise. Nous terminons en exposant les différents résultats de la caractérisation de l'oscillateur, son spectre, la puissance de sortie, son bruit de phase ainsi que sa stabilité.

I METHODES D'ANALYSE PETIT SIGNAL

Pour qu'un oscillateur oscille, il doit être instable, d'où la nécessité d'étudier sa stabilité ou son instabilité.

Plusieurs auteurs ont élaboré des méthodes d'études dans ce domaine, par exemple Nyquist [1], Bode [2], etc...

A l'état actuel, la méthode employée a été développée par Bodway [3], elle découle du formalisme des paramètres [S] et est donc particulièrement bien adaptée aux circuits hyperfréquences.

I.1 Cercles de stabilité et paramètres [S]

Considérons un quadripôle actif, caractérisé par la matrice [S] de répartition et chargé en entrée et en sortie par 2 charges de coefficients de réflexion respectifs Γ_G et Γ_L (Fig I.1) :

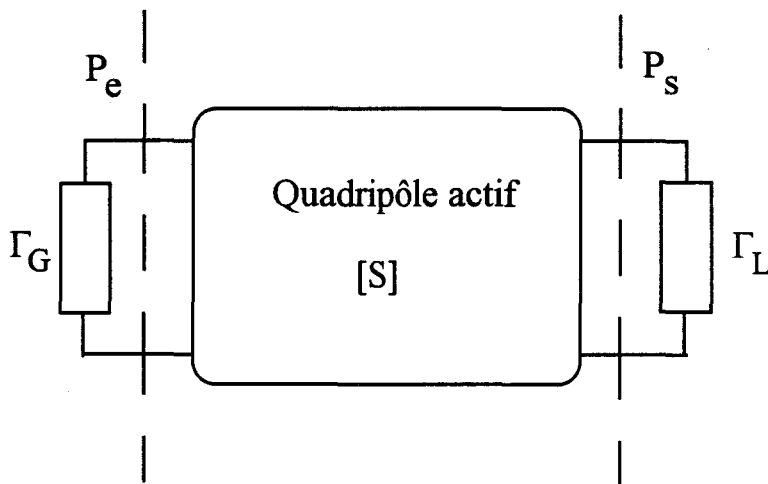


Figure I.1 : Quadripôle actif chargé en entrée et en sortie

Les coefficients de réflexion ramenés dans les plans P_e et P_s sont donnés par les relations suivantes :

$$\begin{aligned} S'_{11} &= S_{11} + \frac{S_{12} S_{21} \Gamma_L}{1 - S_{22} \Gamma_L} \\ S'_{22} &= S_{22} + \frac{S_{12} S_{21} \Gamma_G}{1 - S_{11} \Gamma_G} \end{aligned} \tag{I.1}$$

$$\text{Soit } \Delta = S_{11}S_{22} - S_{12}S_{21}$$

Les relations (I.1) seront transformées de la manière suivante :

$$S'_{11} = \frac{S_{11} - \Delta \Gamma_L}{1 - S_{22} \Gamma_L} \tag{I.2}$$

$$S'_{22} = \frac{S_{22} - \Delta \Gamma_G}{1 - S_{11} \Gamma_G}$$

Le quadripôle actif est instable si dans l'un des 2 plans P_e ou P_s nous avons :

$$S'_{11} > 1 \text{ ou } S'_{22} > 1$$

autrement dit :

$$\text{Instabilité en entrée : } \Gamma_L \leq \frac{1 - S_{11}}{S_{22} - \Delta} \tag{I.3}$$

$$\text{Instabilité en sortie : } \Gamma_G \leq \frac{1 - S_{22}}{S_{11} - \Delta}$$

Les relations (I.3) sont les lieux d'impédance à présenter sur l'accès du quadripôle pour concevoir un oscillateur. Le calcul de Γ_L et Γ_G étant fastidieux, on peut se contenter de déterminer les contours de ces régions sur l'abaque de Smith. Ce sont des cercles dits "cercles de stabilité" [4, 5, 6] dont les rayons R_e et R_s , et les centres C_e et C_s sont définis respectivement en entrée et en sortie par :

$$R_e = \left| \frac{S_{12} S_{21}}{|S_{22}|^2 - |\Delta|^2} \right| \tag{I.4}$$

$$C_e = \frac{S_{22} - S_{11} \Delta}{|S_{22}|^2 - |\Delta|^2} \tag{I.5}$$

$$R_s = \left| \frac{S_{12} S_{21}}{|S_{11}|^2 - |\Delta|^2} \right|$$

$$C_s = \frac{S_{11} - S_{22} \Delta}{|S_{11}|^2 - |\Delta|^2}$$

Il y a instabilité en entrée, si le coefficient de réflexion de l'impédance de sortie est à l'intérieur du cercle de centre C_e et de rayon R_e ; par analogie, si Γ_G est à l'intérieur du cercle de centre C_s et de rayon R_s , nous avons instabilité en sortie.

Nous pouvons aussi définir un coefficient de stabilité du quadripôle :

$$K = \frac{1 + |\Delta|^2 - |S_{11}|^2 - |S_{22}|^2}{2 \cdot |S_{12}|^2 \cdot |S_{21}|^2} \quad (I.6)$$

Pour assurer une stabilité inconditionnelle, il faut que :

$$K > 1 \text{ et } |\Delta| < 1$$

Si l'une de ces conditions n'est pas vérifiée, il existera des régions instables à l'intérieur du cercle unité.

Par exemple, dans le cas d'un quadripôle où $K < 1$ et $|\Delta| < |S_{22}|$, dans le plan d'entrée P_e , on aura une instabilité si Γ_L , le coefficient de réflexion de la charge en sortie est situé dans la zone hachurée de la figure I.2.

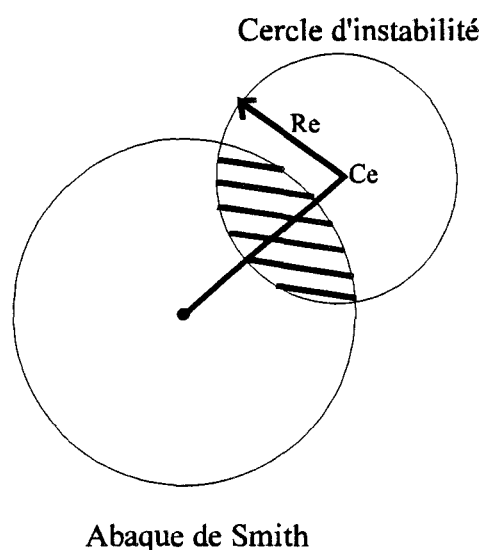


Figure I.2 : Exemple de cercle d'instabilité dans le cas d'un quadripôle où $|\Delta| < |S_{22}|$ et $K < 1$

Une fois les lieux d'instabilité déterminés, nous pouvons affiner l'étude et fixer précisément Γ_G et Γ_L afin de vérifier les conditions d'oscillations qui sont les suivantes :

$$K < 1$$

$$S'_{11} \Gamma_L = 1 \text{ et } S'_{22} \Gamma_G = 1 \quad (I.7)$$

Γ_L et Γ_G étant dans le cas extrême égaux à l'unité, les pertes résistives dans le circuit ainsi que le comportement non linéaire de l'élément actif ne font que diminuer davantage ces 2 paramètres ; il est d'usage de s'imposer les conditions de démarrage des oscillations comme :

$$S'_{11} \geq 1.2 \quad S'_{22} \geq 1.2 \quad (I.8)$$

Ainsi, à partir du formalisme des paramètres [S] et des cercles de stabilité, on pourra trouver les conditions qui assurent le démarrage des oscillations, de même que nous pourrons repérer la bande de fréquence possible d'oscillation.

I.2 Résistance différentielle négative

Cette méthode est surtout utilisée lors de la conception des oscillateurs à diode. En effet, à une polarisation bien déterminée, son schéma équivalent est une réactance en série avec une résistance différentielle négative.

Plus généralement, c'est le cas aussi d'un oscillateur à transistor, rendu suffisamment instable avec une contre-réaction.

Ainsi, le schéma équivalent de l'élément actif chargé par une charge Z_L se présente sur la figure I.3 :

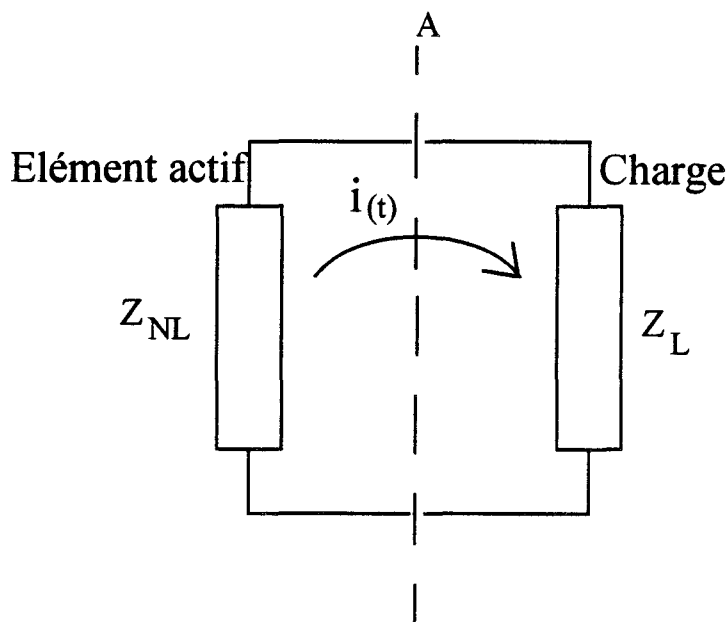


Figure I.3 : Schéma équivalent du transistor fermé sur une charge Z_L .

En appliquant la loi des noeuds au point A, nous aurons :

$$i(t) = [Z_{NL} + Z_L] = 0 \quad (I.9)$$

$$\text{où : } Z_{NL} = R_d + j X_d \text{ avec } R_d < 0 \text{ et } Z_L = R_L + j X' \quad (I.10)$$

Pour qu'une oscillation prenne naissance ($i(t) \neq 0$), il faut que :

$$Z_{NL} + Z_L = 0 \quad (I.11)$$

$$\text{Autrement dit : } R_d + R_L = 0 \text{ et } X_d + X' = 0 \quad (I.12)$$

Etant donné le comportement non-linéaire de l'élément actif, $|R_d|$ est une fonction décroissante de l'amplitude du courant hyperfréquence (Fig I.4). Les conditions de démarrage des oscillations s'expriment donc de la manière suivante :

$$|R_d| \geq 1.2 R_L \quad [7] \quad (I.13)$$

Pendant le régime transitoire (Fig I.5), l'amplitude du courant croît exponentiellement jusqu'à la stabilisation des oscillations. Au régime établi, la somme des résistances et la somme des réactances deviennent nulles en chaque point du circuit à la fréquence d'oscillation.

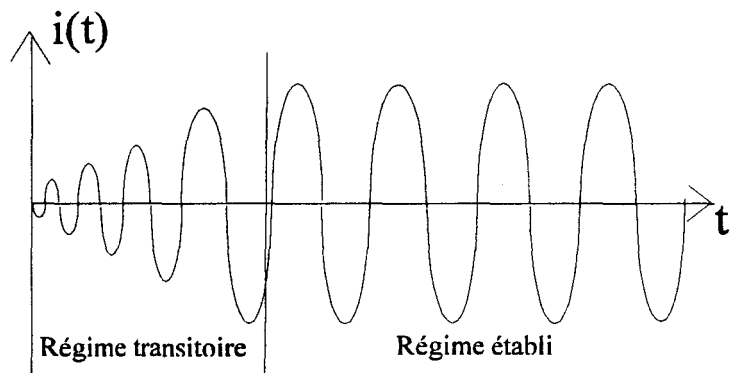
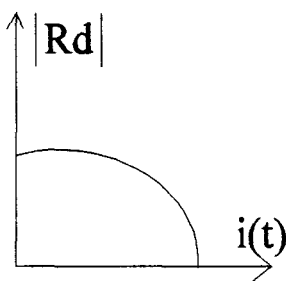


Figure I.4 : Résistance différentielle en fonction de $i(t)$

Figure I.5 : Démarrage et stabilisation des oscillations

Cette méthode nous permet aussi de déterminer le circuit résonant (X') et donc la fréquence d'oscillation.

I.3 Résonance série ou parallèle

Cette méthode est assez simple et rapide à mettre en oeuvre pour les oscillateurs à base de transistors, le but étant de déstabiliser l'élément actif avec une contre-réaction série (Fig I.6) ou parallèle (Fig I.7).

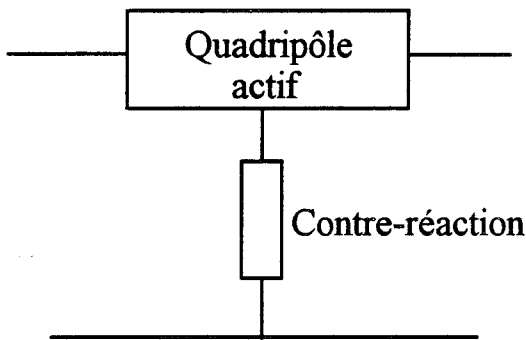


Figure I.6 : Contre-réaction série

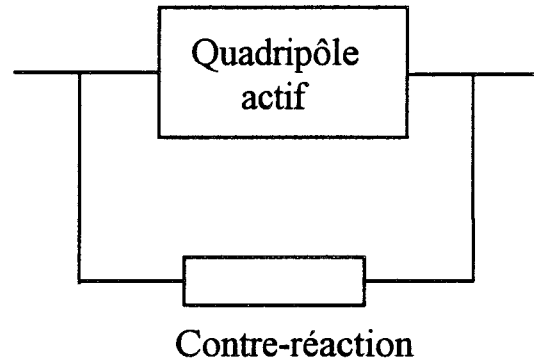


Figure I.7 : contre-réaction parallèle

Connaissant les paramètres $[S]$ du quadripôle actif, ainsi que ceux du quadripôle de contre-réaction, nous pouvons étudier l'oscillateur soit par le biais du formalisme $[S]$ soit par la méthode de la résistance différentielle négative. Il suffit de charger l'ensemble (quadripôle + contre-réaction) en entrée par le circuit résonant qui déterminera la fréquence d'oscillation et en sortie par Z_L précédée par un quadripôle d'adaptation afin d'optimiser la puissance de sortie. Nous aurons le schéma de principe suivant : (Fig I.8)

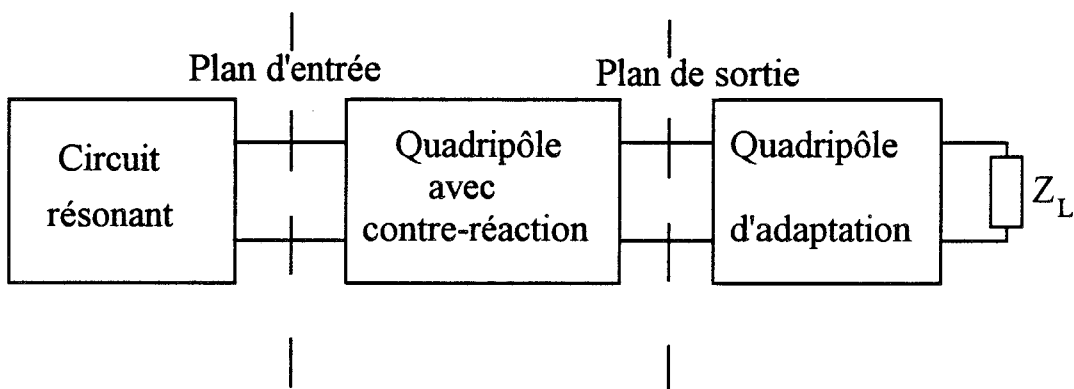


Figure I.8 : Schéma de principe de l'oscillateur

Ces différentes méthodes d'analyse petit signal nous permettent d'affirmer le démarrage de l'oscillation et nous renseignent sur l'ordre de grandeur de sa fréquence.

Néanmoins, il existe une méthode approximative qui nous fournit les conditions d'obtention de la puissance maximale en fonction des caractéristiques du circuit oscillateur [8, 9]. Cependant, la puissance de sortie ainsi que la distorsion harmonique ne peuvent être déterminées qu'à partir d'une analyse non linéaire.

Toutefois, il est important d'étudier la stabilité des oscillations avant de passer à cette analyse.

I.4 Stabilité de l'oscillation

Les oscillations sont stables lorsque l'oscillateur est en régime établi. D'après la méthode de la résistance différentielle négative, si Z_T est la somme totale des résistances et des réactances du circuit en un point donné, on peut écrire :

$Z_T(A, \omega) = 0$, où A et ω sont respectivement l'amplitude et la pulsation du courant hyperfréquence qui circule dans le circuit. Une oscillation est stable si à la fois, son amplitude et sa fréquence sont stables. Il en découle deux conditions de stabilité où interviennent l'amplitude du courant hyperfréquence et sa fréquence ainsi que les parties réelles et imaginaires de l'impédance Z_T . La démonstration figure dans plusieurs ouvrages parmi lesquels celui de Kurokawa [10].

II METHODES D'ANALYSE GRAND SIGNAL

II.1 Analyse dans le domaine temporel

Pour un circuit non linéaire, il est possible d'établir un système d'équations différentielles dans le domaine temporel, régissant les lois des courants et tensions dans les boucles et les noeuds en faisant intervenir les non-linéarités de l'élément actif. La résolution de ce système fait appel aux techniques numériques [11, 12]. A l'aide de la transformée inverse de Fourier, la solution peut être transcrite dans le domaine fréquentiel afin de déterminer le spectre du signal ainsi que ses harmoniques .

Un grand avantage de cette méthode est sa capacité de déterminer le régime transitoire du signal, qui est une phase importante pour un oscillateur. Cela nous permettra de connaître le temps du démarrage jusqu'à la stabilisation des oscillations. A titre d'exemples, des logiciels tels que SPICE (de EESOF) et Philpac (de PHILIPS) utilisent cette méthode.

Cependant, quelques problèmes peuvent surgir rendant impossible la résolution temporelle. En effet, certains circuits contiennent des structures dispersives comme les lignes de transmission. Ces dernières sont difficiles à caractériser dans le domaine temporel, elles sont définies par l'intermédiaire des paramètres $[S]$ ou $[Y]$ dans le domaine fréquentiel, ce qui n'est pas envisageable pour les parties non linéaires du circuit.

D'autre part, le circuit peut contenir des constantes de temps extrêmement différentes, ce qui implique des milliers d'itérations. Par ailleurs, le nombre important d'équations à résoudre fait que les algorithmes utilisés deviennent compliqués et que des problèmes de convergence apparaissent, entraînant une croissance considérable du temps de calcul. D'où la nécessité d'utiliser d'autres méthodes comme l'équilibrage harmonique.

II.2 Equilibrage Harmonique [7, 13]

Le principe de cette méthode consiste à diviser le circuit en 2 parties, l'une regroupant les éléments linéaires, l'autre les éléments non linéaires.

La première est assimilée à un multipôle et caractérisée par les paramètres $[Y]$ dans le domaine fréquentiel. La deuxième est décrite par les équations de charge dans le domaine temporel, qui peuvent être établies dans le domaine fréquentiel avec la transformée de Fourier.

Ainsi, nous obtenons un système d'équations matriciel à résoudre, afin de déterminer des vecteurs de tensions et courants de composantes continues, fondamentales et des harmoniques. La figure I.9 schématise cette partition en deux sous-circuits, l'un linéaire et l'autre non linéaire.

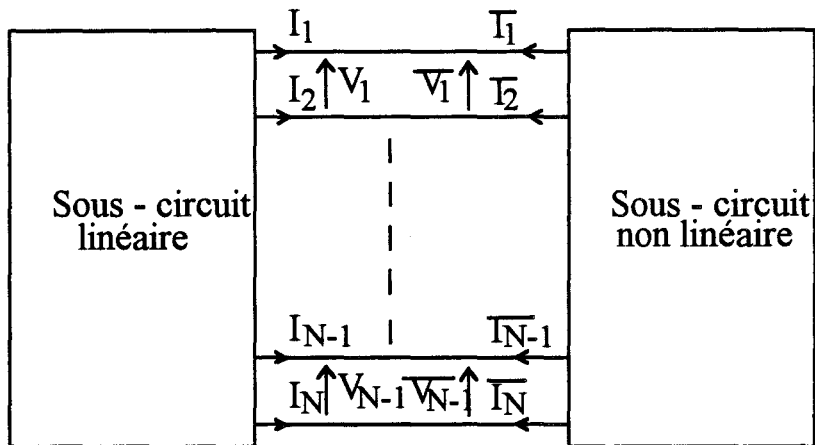


Figure I.9 : Circuit microonde non linéaire, partagé en 2 sous-circuits lors de l'utilisation de la méthode de l'équilibrage harmonique.

Selon les lois de Kirchoff, à l'interface des deux parties, nous avons :

$$I_i + \bar{I}_i = 0$$

(I.14)

$$V_i = \bar{V}_i$$

C'est l'idée globale de la méthode "Harmonic Balance", les dimensions des matrices intervenant dans le système d'équations dépendent de 2 facteurs :

- N : le nombre des ports du multipôle linéaire
- K : le nombre d'harmoniques considérés avec le fondamental et le continu

N dépend de la complexité du circuit considéré. Par contre, le facteur K est à choisir judicieusement par l'utilisateur, et donc les harmoniques supérieures seront négligées.

Considérons les deux cas extrêmes :

- K faible, de sérieuses imprécisions de la solution calculée se posent, ainsi que des problèmes de convergence. Généralement, cette situation est franchie en considérant au moins 3 harmoniques (K = 5).

– K grand, le temps de calcul et la mémoire utilisée deviennent très importants.

Aussi, des problèmes de convergence peuvent apparaître. Il est possible alors de se limiter à 5 harmoniques ($K = 7$).

Il est également possible de déterminer la valeur du facteur K en calculant les susceptances des capacités les plus faibles, et en examinant la fréquence à partir de laquelle elles deviennent un court circuit.

La méthode d'équilibrage harmonique est assez efficace dans le domaine fréquentiel, néanmoins, pour un circuit oscillateur, elle ne permet pas de déterminer le signal en régime transitoire.

Le signal temporel obtenu par la transformée de Fourier inverse représente les oscillations en régime établi.

Un grand nombre d'algorithmes a été proposé pour résoudre l'équation de l'équilibrage harmonique, ils dérivent des techniques numériques comme la méthode d'optimisation [14], les méthodes de relaxation [15, 16] et la méthode de Newton [7], etc. C'est cette dernière qui est utilisée par Harmonic Balance du logiciel Microwave Design System de Hewlett Packard, que nous employons tout au long de ce travail. Pour cette raison, nous rappellerons brièvement son principe ainsi que ses avantages et ses limitations.

Méthode de Newton

Le principe de cette méthode repose sur la première dérivée de la fonction dont on recherche la solution. La figure I.10 illustre la démarche à suivre pour un problème réduit à une seule dimension. En démarrant d'une solution approchée initiale, la première dérivée est extrapolée sur l'axe de la variable et ainsi de suite.

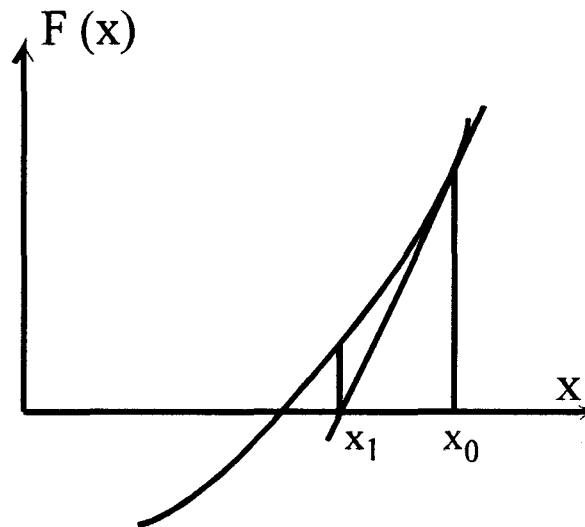


Figure I.10 : Méthode de Newton appliquée à un problème à une dimension.

C'est un algorithme assez puissant, il assure la convergence de la solution même avec un grand nombre de variables. L'amplitude des tensions et courants peut être déterminée à n'importe quel endroit du circuit avec les composantes harmoniques.

Le temps de calcul et la mémoire utilisée dépendent de la complexité du circuit. Cependant, la grande limitation de cette méthode est le problème de convergence spécialement dans le cas des signaux de haut niveau. Il est donc plus judicieux d'effectuer le calcul pour un niveau auquel la convergence est assurée, puis de l'augmenter progressivement.

II.3 Séries de Volterra

Contrairement à la méthode d'équilibrage harmonique, le principe de cette méthode s'efforce d'analyser aussi bien les parties linéaires que non-linéaires dans le domaine fréquentiel.

Les non linéarités du circuit sont incluses dans une fonction de transfert, cette dernière est représentée par des séries de puissance où les variables sont la fréquence, la tension et/ou le courant. A titre d'exemple, c'est la résistance différentielle négative qui peut être exprimée ainsi pour un oscillateur [17]. Le système obtenu est résolu au moyen d'algorithmes numériques. Plusieurs circuits non-linéaires sont traités par cette méthode comme les amplificateurs [18], etc.

Cependant, l'utilisation de cette méthode se limite aux circuits faiblement non-linéaire, avec des excitations de faible niveau.

III MODELES DES MESFETS

III.1 Introduction

Les transistors à effet de champ sont utilisés pour réaliser de nombreux circuits actifs microondes non linéaires, comme les oscillateurs, les amplificateurs, les mélangeurs, etc. En régime petit signal, un schéma équivalent suffisamment complet pour concevoir des circuits linéaires, est mis au point.

Cependant, un FET soumis à un grand signal, a un comportement non linéaire dû aux éléments parasites et aux différentes interactions entre le transistor et le circuit externe. Par suite, la conception des circuits non linéaires ne peut être accomplie avec précision qu'à 2 conditions :

- D'une part, les caractéristiques grand signal du FET sont à déterminer
- D'autre part, un modèle non linéaire adéquat doit être associé au composant.

Plusieurs méthodes ont été développées permettant de décrire le comportement non linéaire des transistors ; elles peuvent se grouper en 4 catégories :

- Méthodes de Monte- Carlo [19, 20]
- Méthodes bidimensionnelles[21, 22]
- Méthodes quasi-bidimensionnelles[23]
- Méthodes analytiques unidimensionnelles

L'emploi de chacune de ces méthodes repose sur la résolution d'équations différentielles. Une équation importante, dite " Equation de Transport de Boltzmann ", décrit le mouvement des charges dans le semi-conducteur. Elle se traduit par une fonction, représentant la probabilité à l'instant t , de trouver une charge à une distance r avec un vecteur d'onde k .

La deuxième équation différentielle est celle de Poisson appliquée à un semi-conducteur, elle relie la différence de potentiel électrostatique à la charge d'espace.

A ces équations, il faut ajouter la géométrie du composant ainsi que les paramètres du substrat, afin d'accomplir la modélisation.

Dans notre laboratoire, les 3 premières méthodes ont été développées amplement. Cependant, elles ne fonctionnent pas en temps réel, et demandent parfois un temps de calcul important. Dans ce travail, nous nous intéresserons uniquement aux méthodes analytiques.

Bien qu'elles soient moins précises que les autres, elles sont facilement intégrées dans un logiciel de simulation tel que MDS.

III.2 Méthodes analytiques

Le premier modèle analytique a été créé par Shockley [24] en 1952, pour des composants réalisés sur Si ou Ge, avec des longueurs de grille supérieures au micron. Or, comparativement au Silicium, pour les matériaux III-V la vitesse de saturation survient pour des champs électriques très faibles. Un deuxième handicap pour ce modèle est dû à la longueur de grille qui diminue de plus en plus avec l'augmentation des fréquences d'utilisation des FETs et donc, l'évolution du champ électrique devient bidimensionnelle.

Des efforts ultérieurs pour développer et étendre le modèle de Shockley ont été entrepris ; ils consistent à :

a- Introduire la vitesse de saturation ainsi que le champ électrique [25].

b- Essayer de résoudre numériquement l'équation partielle différentielle décrivant le transport des charges [26, 27]

Le but étant de remonter aux différents courants instantanés à partir des tensions grille-source et drain-source appliquées au transistor ainsi que de leurs dérivées temporelles, nous pouvons résumer le principe des méthodes analytiques ainsi :

- Déterminer le schéma équivalent grand signal en ajoutant des éléments non-linéaires au schéma petit signal.

III.3 Discussion sur les modèles disponibles sur MDS

Sur le logiciel MDS, 5 modèles non linéaires pour les MESFETs sont disponibles. Il est également possible de personnaliser les modèles d'étude en introduisant les équations de courant et de charges.

Les 5 modèles sont les suivants :

- 1- Statz
- 2- Materka
- 3- Tajima
- 4- Curtice Quadratic
- 5- Curtice Cubic

Le point commun entre ces différents modèles est la prise en compte de la principale non linéarité d'un FET qui est le courant drain-source en fonction des 2 tensions grille-source V_{gs} et drain-source V_{ds} . Ajoutons à cela, les 2 capacités grille-source C_{gs} et grille-drain C_{gd} qui évoluent non linéairement avec les tensions V_{gs} et V_{gd} .

Le modèle de base est également commun, c'est celui d'un JFET développé sur SPICE [28], dans lequel nous avons :

$$I_{ds} = I_p \left[1 + \frac{V_{gs} + V_{bi}}{V_p} \right]^N \quad (I.15)$$

où I_{ds} : courant drain-source

I_p : courant drain-source pour $V_{gs} = -V_{bi}$ avec V_{bi} : tension de seuil

V_p : tension de pincement, $V_p = \frac{qN_0 a^2}{2\epsilon}$

N_0 : nombre de porteurs, a : épaisseur de la couche active

$2 < N < 2.25$: il dépend de la distribution de charge.

La relation (I.15) peut également s'écrire :

$$I_{ds} = \beta (V_{gs} - V_{T0})^2 \quad (I.16)$$

$$\text{où : } \beta = \frac{I_p}{V_p} \text{ et } V_{T0} = |V_p + V_{bi}|$$

Cependant, entre le MESFET et le JFET, résident certaines différences fondamentales citées ci-après concernant la vitesse de saturation et les longueurs de grille.

La première différence se concrétise par le courant de saturation qui n'est pas pris en compte sur SPICE. Pour y remédier, Van Tuyl et Liechti [29] ont introduit la fonction tangente hyperbolique et la forme de l'équation devient :

$$I_{ds} = \beta (V_{gs} - V_{T0})^2 \tanh(\gamma V_{ds}) \quad (I.17)$$

La deuxième liée à la longueur de grille est prépondérante lors des simulations temporelles. En effet, un changement de la tension V_{gs} ne doit pas entraîner un changement instantané de I_{ds} . C'est l'effet de la zone de déplétion sous la grille : pour une grille de $1 \mu\text{m}$ de longueur le temps de transit des porteurs sous la grille est $\tau = 10 \text{ ps}$ à la vitesse 10^7 cm/s . D'où la nécessité d'introduire un délai dans l'expression du courant :

$$I_{ds}(V_{gs}(t), V_{ds}) \rightarrow I_{ds}(V_{gs}(t-\tau), V_{ds})$$

où τ : temps de transit sous la grille.

Le modèle résultant est "Curtice Quadratic"[30] dont les équations sont les suivantes :

$$I_{ds} = \beta (V_{gs} - V_T)^2 (1 + \lambda V_{ds}) \tanh(\gamma V_{ds}) \text{ si } V_{gs} > V_T \quad (I.18)$$

et $I_{ds} = 0$ si $(V_{gs} - V_{T0}) \leq 0$,
en tenant compte de la tension de pincement.

Statz [31] a remplacé la fonction " $\tanh(\gamma V_{ds})$ " par l'expression : $\left[1 - \left(1 - \frac{aV_{ds}}{3} \right)^3 \right]$,

pour tenir compte du courant de saturation dans le but de gagner en temps de calcul. Afin d'améliorer le modèle précédent pour des faibles V_{gs} , il a également introduit une autre expression au dénominateur du courant I_{ds} avec un paramètre b lié au profil du dopage.

la relation obtenue est :

$$I_{ds} = \frac{b(V_{gs} - V_T)^2}{1 + b(V_{gs} - V_T)} \left[1 - \left(1 - \frac{aV_{ds}}{3} \right)^3 \right] (1 + \lambda V_{ds}) \quad (I.19)$$

Le modèle de Materka [32] est le modèle modifié de Taki [33]. Ce dernier est assez semblable à Curtice Quadratic avec seulement 3 paramètres à déterminer, ce qui constitue d'ailleurs, son principal avantage. Cependant, un écart relativement important avec les mesures pratiques existe et une modification s'avérait nécessaire. C'est donc Materka, qui a introduit un paramètre supplémentaire à déterminer. L'expression du courant est alors la suivante :

$$I_{ds} = I_{dss} \left(1 - \frac{V_g}{V_p} \right)^2 \tanh \left(\frac{aV_d}{V_g - V_p} \right) \text{ avec } V_p = V_{p0} + \gamma V_{ds} \quad (I.20)$$

Ce modèle reste, malgré tout, peu performant. Ainsi, une comparaison a été réalisée [32] entre ces 2 derniers modèles et celui de Tajima [34] lequel est en très bon accord avec la pratique. Malheureusement, c'est un modèle assez compliqué à mettre en oeuvre avec un grand nombre de paramètres à déterminer.

Notre attention s'est alors portée sur le modèle Curtice Quadratic dont la non-linéarité dépend uniquement de V_{gs} .

Pour cette raison, nous avons choisi "Curtice Cubic" [35] où le courant $I_{ds}(V_{gs}, V_{ds})$ vérifie la relation suivante :

$$I_{ds} = (A_0 + A_1 V_1 + A_2 V_1^2 + A_3 V_1^3) \tanh(\gamma V_{ds}) \quad (I.21)$$

$$V_1 = V_{gs} [1 + \beta_2 (V_{ds0} - V_{ds})]$$

V_{ds0} : tension drain-source pour laquelle les paramètres A_i ont été déterminés.

La forme cubique apporte plus de précision et fait intervenir davantage V_{ds} dans la non linéarité. C'est une fonction polynomiale et donc facile à traiter pour ajuster les courbes pratiques et les courbes simulées.

Son inconvénient majeur réside dans une certaine incertitude qui se manifeste pour des tensions voisines de la tension de pincement. Néanmoins, nous pouvons surmonter ce défaut en choisissant judicieusement la zone de fonctionnement statique selon les circuits à étudier.

III.4 - Schéma équivalent de Curtice Cubic

Le schéma intrinsèque du modèle Curtice Cubic est présenté figure I.11 :

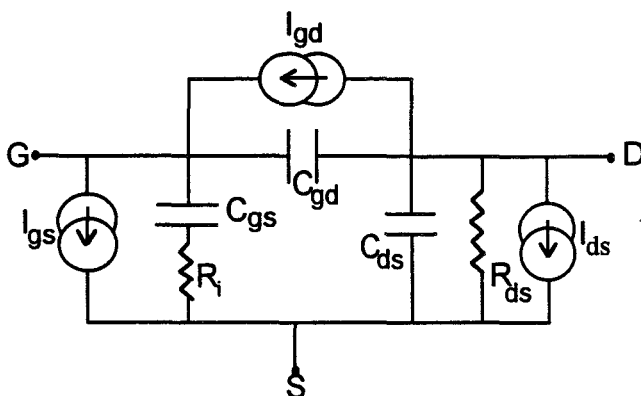


Figure I.11 : Schéma équivalent grand signal du modèle Curtice Cubic.

Les sources de courant dépendantes représentent :

- I_{gs} : la polarisation grille-source
- I_{ds} : la forme grand signal de la transconductance g_m
- I_{gd} : le courant avalanche qui peut survenir en grand signal

Les capacités C_{gs} et C_{gd} peuvent être modélisées indépendamment, nous avons choisi la loi de jonction de courant PN :

$$C_{gs} = C_{gs0} \left(1 - \frac{V_{gs}}{V_{bi}} \right)^{-1/2} \quad C_{gd} = C_{gd0} \left(1 - \frac{V_{gs}}{V_{bi}} \right)^{-1/2} \quad (I.22a)$$

où C_{gs0} et C_{gd0} sont respectivement les capacités grille-source et grille-drain du schéma équivalent petit signal déterminé à $V_{gs} = 0$; V_{bi} est la tension de seuil. Les courants I_{gs} et I_{gd} correspondant sont donnés par les formules I.22b où $V_T = 25$ mV.

$$I_{gs} = I_s \left(e^{\frac{V_{gs}}{V_T}} - 1 \right) \quad \text{et} \quad I_{gd} = I_s \left(e^{\frac{V_{gd}}{V_T}} - 1 \right) \quad (I.22b)$$

Les autres éléments figurent également dans le schéma petit signal qu'il est nécessaire de déterminer afin de compléter le modèle Curtice Cubic. La figure I.12 représente ce schéma, où sont ajoutés à la partie intrinsèque les éléments extrinsèques du transistor : R_s , R_g , R_d , L_s , L_g , L_d , ainsi que les capacités de plot sur la grille et le drain, C_{pg} et C_{pd} . Le modèle Curtice Cubic ne tient pas compte de ces deux dernières capacités ; il est toutefois possible de les rajouter.

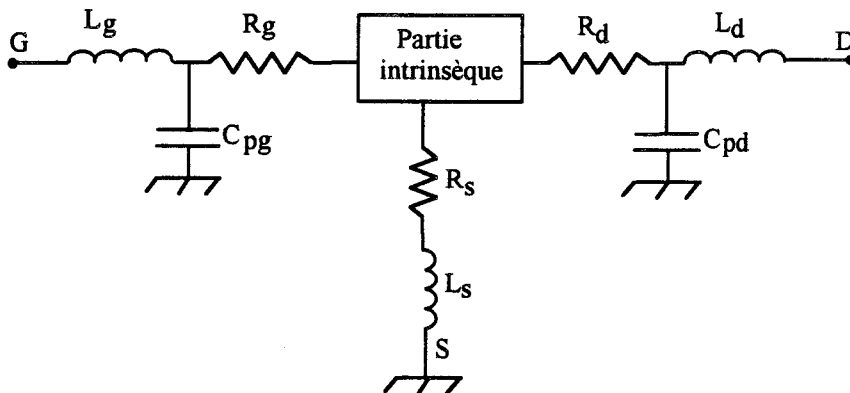


Figure I.12 : Schéma équivalent petit signal d'un Mesfet.

Une méthode rapide et assez précise a été développée au laboratoire par Gilles Dambrine [36, 37], dans le but de déterminer les éléments de ce schéma à partir des mesures des paramètres [S]. Elle passe par deux phases :

1- Mesure à froid pour déterminer la partie extrinsèque : ($V_{ds} = 0$)

Les résistances et les selfs sont à déduire des parties réelles et imaginaires des paramètres Z_{ij} de la matrice impédance convertie à partir de la matrice [S], pour une

tension continue grille-source élevée. Par contre, c'est pour une tension V_{gs} inférieure ou égale au pincement (pas de courant de conduction dans le canal), que l'on peut accéder aux 2 capacités de plot C_{pg} et C_{pd} à partir des paramètres Y_{ij} de la matrice $[Y]$.

Dans les expressions des paramètres Z_{ij} et Y_{ij} interviennent 2 paramètres supplémentaires, qui sont respectivement R_c et C_b . R_c est la résistance du canal qui peut être déterminée par les caractéristiques technologiques du canal. C_b est la capacité de bord résultante dans la zone de déplétion de chaque côté de la grille.

2- Mesure à chaud pour déterminer la partie intrinsèque : ($V_{ds} \neq 0$)

Une fois les paramètres extrinsèques calculés, la matrice $[S]$ mesurée nous permet d'accéder aux éléments intrinsèques ainsi qu'à leur évolution avec la polarisation, et ceci en séparant les parties réelles et imaginaires des paramètres Y_{ij} de la matrice admittance $[Y]$.

Le modèle Curtice Cubic est ainsi complet et nous pouvons entamer la conception du circuit non linéaire. Néanmoins, il reste 3 paramètres concernant le bruit hyperfréquence du MESFET : il est impératif de les déterminer afin de simuler en bruit certains circuits.

III.5 Modèle de bruit [38]

Le modèle d'Alain CAPPY est à la base de la modélisation du bruit dans "Curtice Cubic". Il y a 3 paramètres à définir :

- P, R : paramètres sans dimension, ils dépendent des paramètres technologiques du composant ainsi que de la polarisation.
- C : corrélation entre les deux sources de bruit en courant : sur la grille $\langle i_g^2 \rangle$ et sur le drain $\langle i_d^2 \rangle$.

Après avoir déterminé le schéma équivalent du transistor, on procède aux mesures de bruit [39], qui nous fournissent les 3 paramètres concernant le bruit :

- F_{min} : facteur minimum de bruit
- g_n : conductance de bruit

- Z_{opt} : impédance optimale de bruit

A partir de ces paramètres, nous procédons à une optimisation de P, R et C afin d'ajuster le modèle de bruit avec les mesures. Nous pouvons aussi les déduire analytiquement, au moyen des formules suivantes :

$$F_{min} = 1 + 2\sqrt{A} \frac{f}{f_c} \sqrt{g_m(R_s + R_g) + \frac{PR(1-C^2)}{A}} \quad (I.23)$$

$$g_n = g_m \sqrt{A} \left(\frac{f}{f_c} \right)^2 \quad (I.24)$$

$$Z_{opt} = \sqrt{\frac{g_m(R_s + R_g) + \frac{PR(1-C^2)}{A}}{A}} \cdot \frac{1}{C_{gs}\omega} + \frac{1}{C_{gs}\omega} \left(\frac{P - C\sqrt{PR}}{A} \right) \quad (I.25)$$

$$\text{avec } A = P + R - 2C\sqrt{PR}$$

où R_s , R_g , g_m et C_{gs} sont des éléments du schéma équivalent du transistor pour une polarisation donnée, f_c est la fréquence de coupure du transistor : $\frac{g_m}{2\pi C_{gs}}$.

IV CHOIX DE LA CONFIGURATION DE L'OSCILLATEUR

IV.1 Structures possibles d'oscillateurs et choix de la configuration

Diverses configurations possibles s'offrent afin de construire un oscillateur microonde à base de transistors à effet de champ. La plupart des topologies peuvent se grouper en 3 familles qui découlent des possibles montages du MESFET :



Chacune de ces topologies présente des avantages et des inconvénients selon les spécifications demandées au circuit. Elles sont liées à la puissance de sortie, la simplicité de la mise en oeuvre, la stabilité...

Dans notre cas, l'oscillateur à réaliser sera la source d'un capteur Doppler. Il doit donc délivrer une puissance suffisante pour pouvoir traiter le signal retrodiffusé (signal émis atténué d'environ 50 dB). Il doit être le plus stable possible par rapport aux variations de charge et aux conditions extérieures, sans négliger la simplicité du circuit, le faible coût et les dimensions réduites.

L'ensemble de ces raisons nous amène à choisir de monter le MESFET en source commune. Par ailleurs, une contre-réaction sur la source doit être prévue pour déstabiliser le composant, avec le circuit résonant. La nature de ce dernier ainsi que celle de la contre-réaction seront déterminées par un simple calcul préliminaire avant d'entamer la conception à l'aide du logiciel MDS.

IV.2 Analyse analytique d'un oscillateur source commune avec une contre-réaction série

Afin de déterminer la contre-réaction et le circuit résonant, considérons le schéma équivalent simplifié d'un MESFET figure I.13 où :

Z_1 sur la grille représente l'impédance du circuit résonant, $Z_1 = a+jb$

Z_2 sur la source représente celle de la contre-réaction, $Z_2 = c+jd$

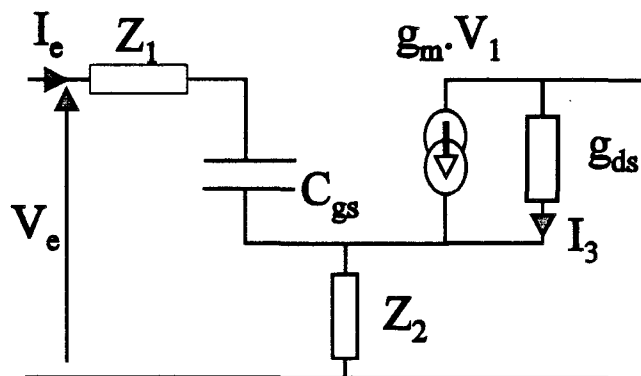


Figure I.13 : Schéma simplifié du circuit équivalent de l'oscillateur.

$$\text{Nous avons : } Z_e = \frac{V_e}{I_e} = Z_1 + \frac{1}{jC_{gs}\omega} + Z_2 \left(1 + \frac{g_m}{jC_{gs}\omega} \right) + \frac{Z_2 I_3}{I_e} \quad (\text{I.26})$$

où : Z_e est l'impédance d'entrée,

C_{gs} est la capacité grille source du transistor,

g_m est sa transconductance,

I_3 est le courant parcourant la conductance g_{ds} , que nous négligeons afin de simplifier le calcul.

A partir de (I.26), nous pouvons déduire les parties réelles et imaginaires de Z_e :

$$\text{Re}(Z_e) = a + c + \frac{dg_m}{C_{gs}\omega} \quad (\text{I.27})$$

$$\text{Im}(Z_e) = b + d - \frac{(1 + cg_m)}{C_{gs}\omega} \quad (\text{I.28})$$

Le démarrage des oscillations implique les conditions suivantes :

$$\text{Re}(Z_e) < 0 \text{ et } \text{Im}(Z_e) = 0 \quad (\text{I.29})$$

Les relations (I.27) et (I.29) imposent : $a = c = 0$ et $d < 0$, en d'autres termes la contre-réaction Z_2 est une capacité pure C_S .

De la même manière, les relations (I.28) et (I.29) montrent que le circuit résonant Z_1 est une self pure L_T .

Ainsi, connaissant les éléments du schéma équivalent du transistor et en tenant compte cette fois-ci de la conductance g_{ds} , nous pouvons déterminer correctement les valeurs de C_S et L_T avant d'entamer l'optimisation du circuit.

Nous allons dans un premier temps valider cette configuration en structure hybride avant de passer à l'étude en technologie monolithique.

V CONCEPTION DE L'OSCILLATEUR EN STRUCTURE HYBRIDE

V.1 Structure hybride

Afin de valider la configuration choisie, une réalisation en structure hybride a été faite dans un premier temps. Elle présente un certain nombre d'avantages par rapport à d'autres technologies, parmi lesquels : la simplicité de la réalisation technologique, la reproductibilité et la rapidité de production. Par ailleurs, nous pouvons aisément intervenir sur le circuit pour effectuer des rectifications en cas de dysfonctionnement.

La réalisation hybride fait appel à des lignes microrubans ; ces dernières sont déposées sur un substrat céramique d'alumine Al_2O_3 que nous avons choisi du fait de ses excellentes propriétés électriques ($\epsilon_r = 9.6$ et $\text{tg } \delta = 0.001$).

V.2 Choix du MESFET EC1840

Dans le but de réaliser en structure hybride un oscillateur stable dans la bande K avec une puissance de sortie de l'ordre de 10 mW, notre choix s'est porté sur un MESFET EC1840 de Thomson Composant Microondes. Ce transistor est conçu spécialement pour la réalisation d'amplificateurs faible bruit et d'oscillateurs jusqu'à 40 GHz.

La figure I.14 montre la topologie du transistor. Il est composé de deux cellules dont chacune comporte deux doigts de grille de $0.25 \mu\text{m} \times 39 \mu\text{m}$. Les deux cellules peuvent être montées en parallèle afin d'obtenir un maximum de puissance de sortie.

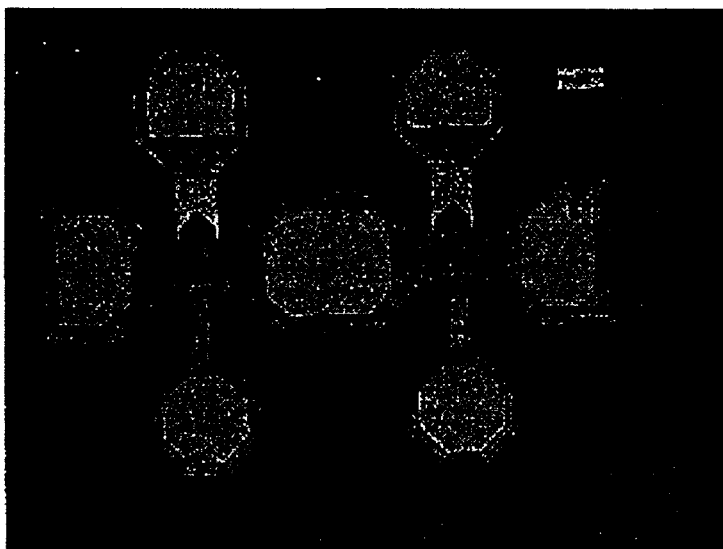


Figure I.14 : Photo du transistor EC1840

D'après la notice du constructeur, ce transistor possède un gain associé élevé (11.5 dB à 18 GHz pour une cellule), un gain disponible maximum de 10 dB à 40 GHz et une fréquence de coupure de 50 GHz.

V.3 Caractérisation du transistor

Avant d'entamer la conception du circuit, le transistor sélectionné doit être caractérisé en statique et en hyperfréquence et ensuite modélisé. Sa structure ne favorise pas une caractérisation sous-pointes coplanaires, nous avons donc besoin de le monter dans un boîtier d'étude.

Une cellule K a été élaborée dans notre laboratoire par Gilles Dambrine [36] qui permet de caractériser des FETs en puce.

V.3.1 Description de la cellule K

La figure (I.15) présente les différentes parties du boîtier nommé "cellule K" en référence à la bande d'utilisation en fréquence. Cette cellule a un comportement hyperfréquence fiable jusqu'à 40 GHz.

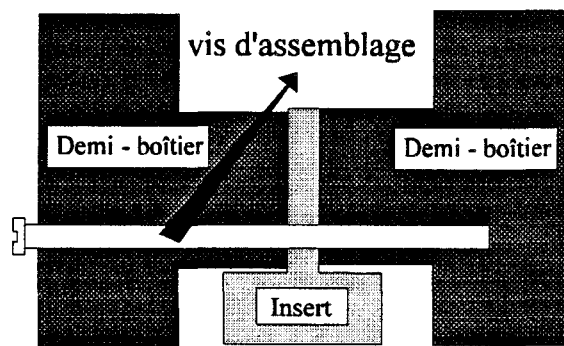


Figure I.15 : Vue de face de la cellule K rassemblée.

Les 3 parties de la cellule sont :

- 2 demi-boîtiers qui assurent la transition : composant à caractériser - appareil de mesure
- 1 support mécanique pour le composant ou "insert"

Le tout est assemblé mécaniquement à l'aide de 2 vis afin d'éliminer tout gap d'air entre les différents plans de masse. L'ensemble est doré afin, d'une part de favoriser les liaisons en thermo-compression et d'autre part d'empêcher l'oxydation.

V.3.1.a Insert (figure I.16)

dégagement pour l'emplacement du quadripôle

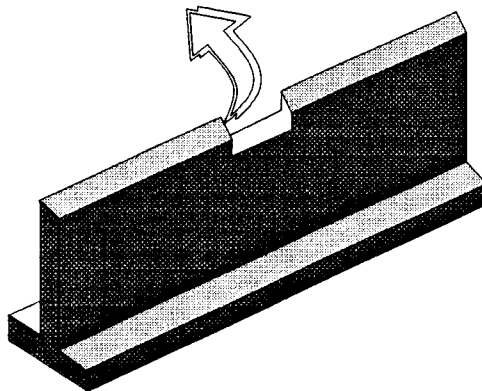


Figure I.16 : Insert ou support du quadripôle.

La largeur de l'insert est déterminée par les dimensions du transistor (distance entre plot de grille et plot de drain). Un dégagement est réalisé dans l'insert afin d'aligner le composant avec les deux demi-boîtiers, ce qui permet de minimiser les liaisons entre le composant et les lignes de propagation.

Cette cellule peut aussi être utilisée pour caractériser des quadripôles hyperfréquences monolithiques tels des comme amplificateurs et des oscillateurs. Il suffira d'apporter de simples modifications géométriques au dégagement réalisé sur l'insert, en fonction des dimensions du circuit.

V.3.1.b Demi boîtier : (figure I.17)

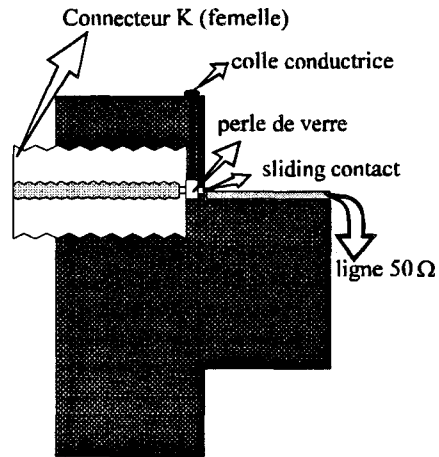


Figure I.17 : Vue de face du demi-boîtier avec le connecteur K

Chaque demi-boîtier est un support mécanique de deux interfaces :

- 1 - composant - cellule
- 2 - cellule - appareil de mesure

La première est assurée par des fils de thermo-compression qui relient le transistor à la ligne de propagation (ligne microruban), réalisée sur céramique d'alumine. C'est une ligne d'impédance caractéristique 50Ω et de longueur $\lambda_g/2$ afin de minimiser les erreurs provenant du changement de plans de référence et pour optimiser la procédure de calibrage dont on parlera dans le paragraphe suivant.

L'interface cellule-appareil de mesure est assez délicate à réaliser étant donnée la fréquence de travail ($< 40 \text{ GHz}$) : c'est une transition ligne microruban - ligne coaxiale.

Un connecteur de type K (Wiltron) a été choisi dont le diamètre intérieur est de 2.92 mm, il est équivalent au connecteur SMA2.9 (Radiall). Le processus de montage de ces connecteurs accompagnés d'une perle de verre et d'un contact coulissant (sliding

contact) est bien figé au laboratoire. Il est reproductible et permet d'avoir des cellules dont les caractéristiques hyperfréquences sont excellentes.

Comme pour l'insert, des modifications peuvent être apportées sur la géométrie du demi-boîtier et sur la structure de propagation dans le but de caractériser d'autres quadripôles monolithiques dans la bande K.

V.3.2 Calibrage de la cellule

Caractériser un quadripôle en cellule K, c'est mesurer sa matrice de répartition [S]. Un transistor en source commune peut être considéré comme quadripôle actif avec la grille en entrée et le drain en sortie.

L'appareil de mesure utilisé est un analyseur de réseaux vectoriel.

Comme tout appareil de mesure, ce dernier présente des imperfections qui limitent la précision des mesures. D'où l'apparition de diverses erreurs qui peuvent être :

- systématiques, elles proviennent du principe de fonctionnement de l'analyseur de réseaux ainsi que des performances hyperfréquences de chacun de ses éléments.
- aléatoires, elles sont dues à la non reproductibilité de la connectique et au niveau de bruit du système.

- erreurs dues aux dérives d'environnement principalement la température.

Dans le but d'annuler toutes ces erreurs, une procédure d'étalonnage (ou calibrage) doit être entreprise. Celle-ci consiste à caractériser des éléments particuliers dont les paramètres [S], sont parfaitement connus tels que :

- court-circuit, circuit ouvert ou charge adaptée qui sont fiables en structures coaxiales.

- des lignes de transmission de longueur bien déterminée et qui peuvent être facilement réalisables en structures microruban.

Un tel calibrage nous permet d'accéder aux paramètres [S] du quadripôle situé entre les plans d'entrée et de sortie de l'analyseur de réseau. Ces paramètres dépendent principalement des plans de mesure ou encore "plans de référence". Etant donné que le composant à caractériser est situé sur l'insert entre les deux demi-boîtiers K de la

cellule (fig I.18), il y a changement de plans de référence dont il faut tenir compte en plus des erreurs apportées par l'appareil de mesure, dans la procédure d'étalonnage.

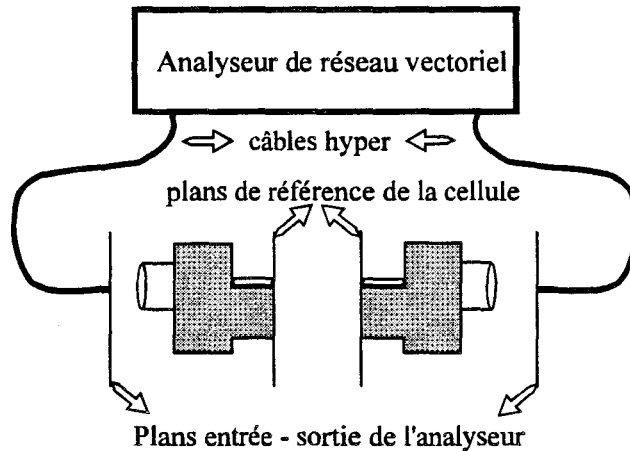


Figure I.18 : Connexion de la cellule K avec l'analyseur de réseau

Plusieurs méthodes de calibrage existent telles que LRL (Line-Reflect-Line) ou encore TRL (Thru-Reflect-Line) et OSLT (Open-Short-Line-Thru) [40], etc.

Notre but n'étant pas de commenter chaque méthode ou d'en justifier l'utilisation, nous allons nous contenter d'exposer brièvement la méthode TRL utilisée dans la centrale de caractérisation du laboratoire. Elle consiste en trois étapes :

V.3.2.a Connexion Thru (figure I.19)

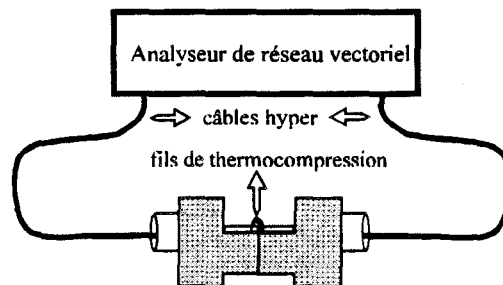


Figure I.19 : Schéma de cellule en position Thru.

Les deux demi-boîtiers sont reliés respectivement aux deux entrées de l'analyseur de réseau vectoriel, à travers les connecteurs K, les deux lignes micro-ruban réalisées sur alumine et collées sur les deux demi-boîtiers, sont directement reliées par des fils de thermo-compression.

V.3.2.b Connexion Reflect (figure I.20)

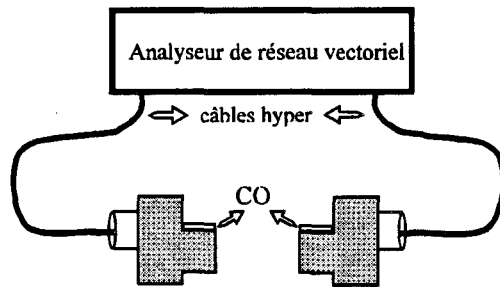


Figure I.20 : Schéma de la cellule en position Reflect.

Les deux demi-soutiens de la cellule K sont toujours reliés à l'analyseur de réseau, par contre, les deux lignes de transmission sont complètement séparées l'une de l'autre. Ainsi, la charge réfléchissante dans les deux plans est un circuit ouvert qui est assez reproductible à réaliser, à défaut du court circuit.

V.3.2.c Connexion Line (figure I.21)

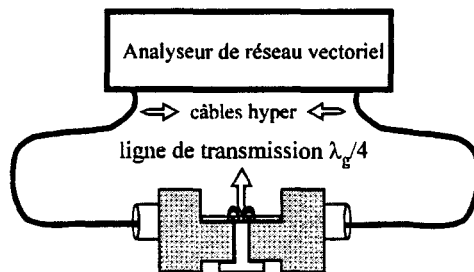


Figure I.21 : Schéma de la cellule en position Line.

A cette étape, une ligne de transmission en micro-ruban, réalisée sur alumine et collée sur "insert", est introduite entre les deux demi-boîtiers qui sont eux-mêmes reliés à l'analyseur. Cette ligne a une longueur bien déterminée, de $\lambda_g/4$ (1 mm pour une fréquence de 24 GHz). Les différentes liaisons entre les lignes sont réalisées par des fils de thermo-compression.

Durant les différentes démarches, plusieurs précautions sont à prendre afin d'obtenir un étalonnage fiable parmi lesquelles :

- reproduire la bonne connectique entre les différents éléments
- reproduire les même liaisons en thermocompression

Afin de valider l'étalonnage, nous pouvons, soit le refaire une deuxième fois et le comparer avec le premier, soit mesurer la réponse d'une charge bien connue ou déjà utilisée lors du calibrage. Ce procédé a été mis au point au laboratoire dans la centrale de caractérisation, par Gilles Dambrine [36]. Il est assez fiable et a prouvé son efficacité à chaque fois qu'il a été utilisé pour la caractérisation des transistors jusque 40 GHz.

V.3.3 Caractérisation effective du transistor EC 1840

Une caractérisation statique et dynamique du EC 1840 a été entreprise.

V.3.3.a Caractérisation statique

Les résultats des mesures sont résumés dans le tableau suivant I.1 :

V_{gs} (pincement)	V_{gs} (max)	V_{ds} (max)	I_{ds} (max)	G_m (max)
-1.2 V	0.5 V	3.5 V.	40 mA	35 mS

Tableau I.1 : Caractéristiques statiques du EC 1840.

La variation du courant drain-source I_{ds} , en fonction de la tension drain-source V_{ds} à différentes tensions grille-source V_{gs} , est représentée sur la figure (I.22).

L'ensemble de ces données nous permet de choisir le point de fonctionnement du transistor, afin d'avoir un maximum de puissance de sortie tout en restant loin de la zone de saturation.

La polarisation drain-source est donc fixée à 2.5 V. Une polarisation grille-source nulle nous a semblé judicieuse car elle nous permet de bien simplifier la topologie du circuit oscillateur.

Cette polarisation permet d'avoir un courant $I_{ds} = 26$ mA.

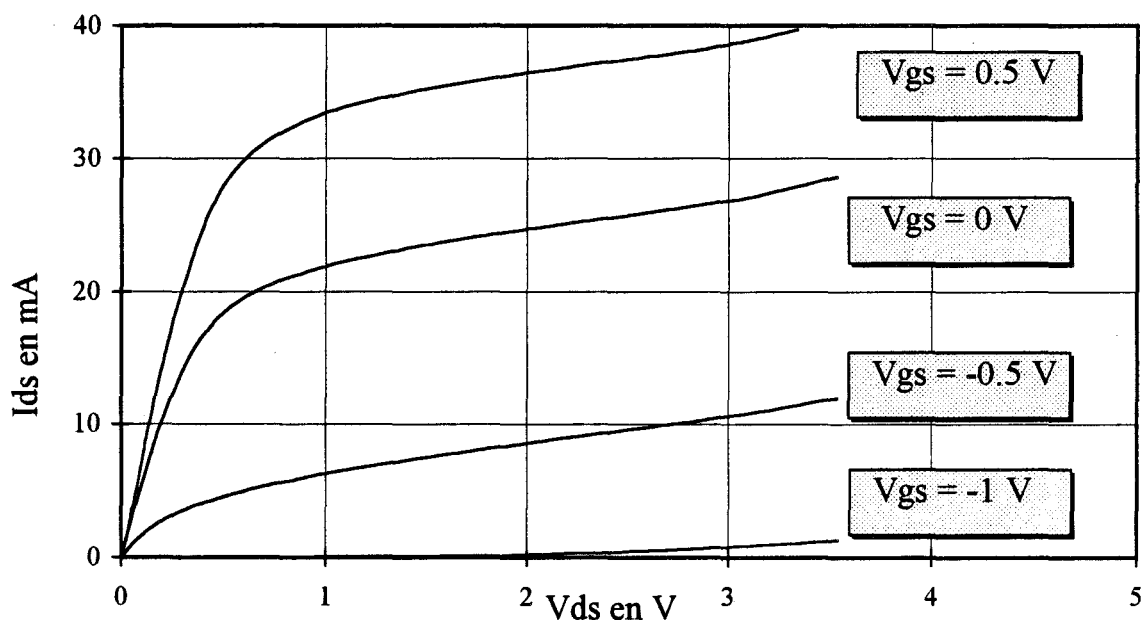


Figure I.22 : Caractéristiques statiques du EC1840.

V.3.3.b Caractérisation dynamique

Cette caractérisation nous a fourni les paramètres [S] entre 1 et 40 GHz du transistor à différents points de fonctionnement. Les différents éléments du schéma équivalent ont alors été déterminés, en particulier pour $V_{ds} = 2.5$ V et $V_{gs} = 0$ V (figure I.23)

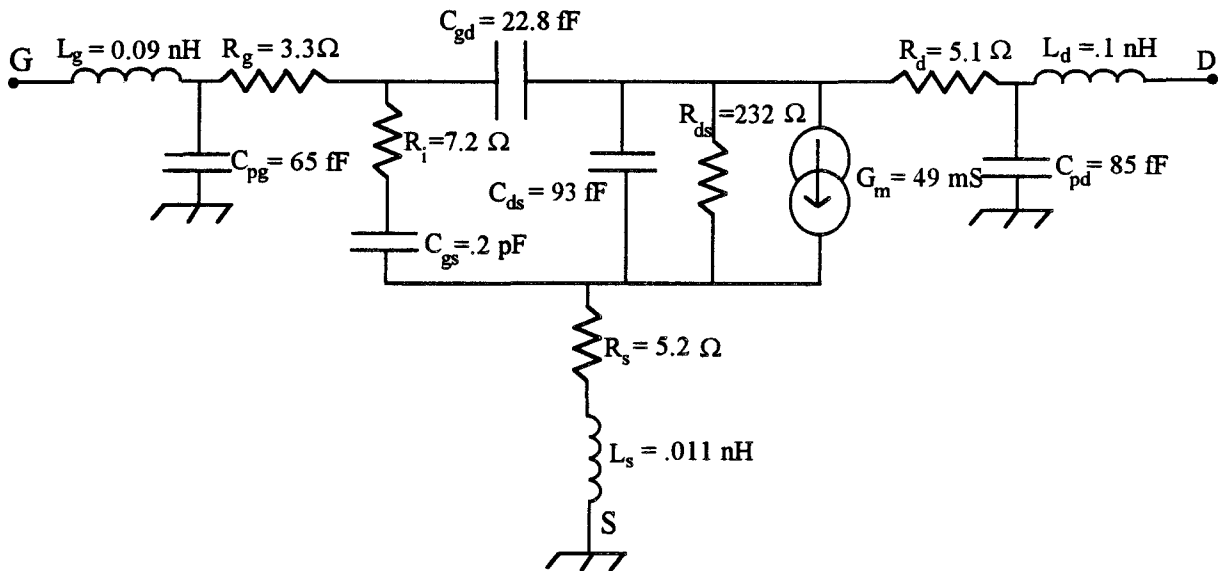


Figure I.23 : Schéma équivalent pour $V_{ds} = 2.5$ V et $V_{gs} = 0$ V.

V.4 Modélisation non linéaire du transistor EC1840

Une fois le transistor caractérisé, nous disposons de toutes les données indispensables à sa modélisation non linéaire. En effet pour concevoir un oscillateur, la détermination du schéma équivalent ne suffit pas pour décrire le transistor, étant donné les différents phénomènes non-linéaires qui peuvent survenir.

Nous avons précédemment (paragraphe III.3 et III.4) décrit le modèle Curtice Cubic et nous avons également justifié ce choix. Nous procédons maintenant à la détermination de tous les éléments du modèle. Le résultat est présenté dans le tableau I.2 :

MODELE "CURTICE CUBIC" D'UN MESFET			
MODELE = EC1840			
Modèle de I_{ds}	Modèle de grille	Eléments parasites	Claquage
NFET = oui	RIN = 7 Ω	RG = 3.3 Ω	VBI = 0.8 V
IDSMOD = 2	GSCAP = 2	RD = 5.1 Ω	N = 1.2
BETA2 = 0	CGS0 = 1.3 10^{-13} F	RS = 5.2 Ω	IMAX = 1
RDS0 = 232 Ω	GDCAP = 1	LG = 0	
VDS0 = 0 V	CGD0 = 7 10^{-15} F	LD = 0	
VSDC = 2.5 V		LS = 1.12 10^{-11} H	
TAU = 0.871 ps			
GAMMA2 = 7			
A0 = 0.03106			
A1 = 0.02988			
A2 = -0.00704			
A3 = -0.01141			

Tableau I.2 : Tableau des éléments du modèle du transistor EC1840, tirés de "Curtice Cubic".

Dans notre démarche, nous avons concentré nos efforts autour du point de polarisation ($V_{ds} = 2.5$ V et $V_{gs} = 0$ V) en statique et autour de 24 GHz en dynamique.

Les figures (I.24a, I.24b, I.24c) montrent la relative concordance entre les courbes de caractérisation et celles du modèle en statique. Néanmoins, l'imperfection du modèle est nette dans la zone de pincement (figure I.24b), comme c'était prévu, mais étant donné que $V_{gs} = 0$ V, en régime non-linéaire cette tension variera au grand maximum entre - 0.5 V et + 0.5 V et donc le transistor fonctionnera dans tous les cas hors de la zone du pincement.

Nous notons également une différence de 4 mS sur la transconductance entre le modèle et la mesure (figure I.24c) à $V_{gs} = 0$ V.

Les figures I.25, I.26, I.27 et I.28 comparent (pour $V_{ds} = 2.5$ V et $V_{gs} = 0$ V) les paramètres S_{11} , S_{22} , S_{12} et S_{21} entre 19 et 29 GHz. Ces figures révèlent un bon accord des mesures avec le modèle.

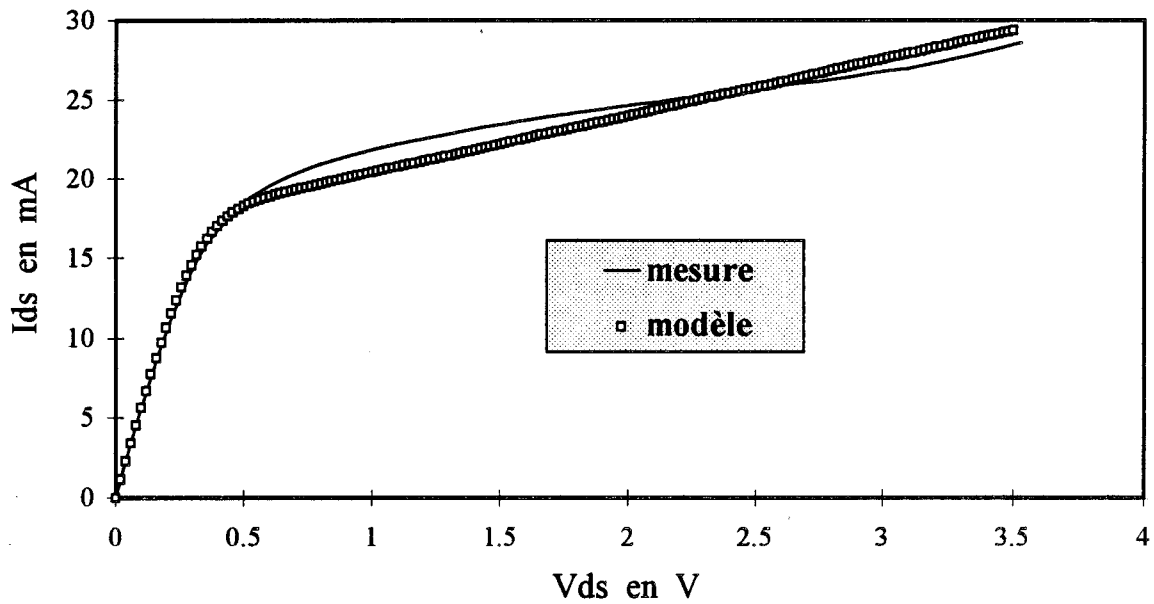


Figure I.24a : Comparaison des caractéristiques théoriques et pratiques du courant I_{ds} en fonction de V_{ds} à $V_{gs} = 0$ V

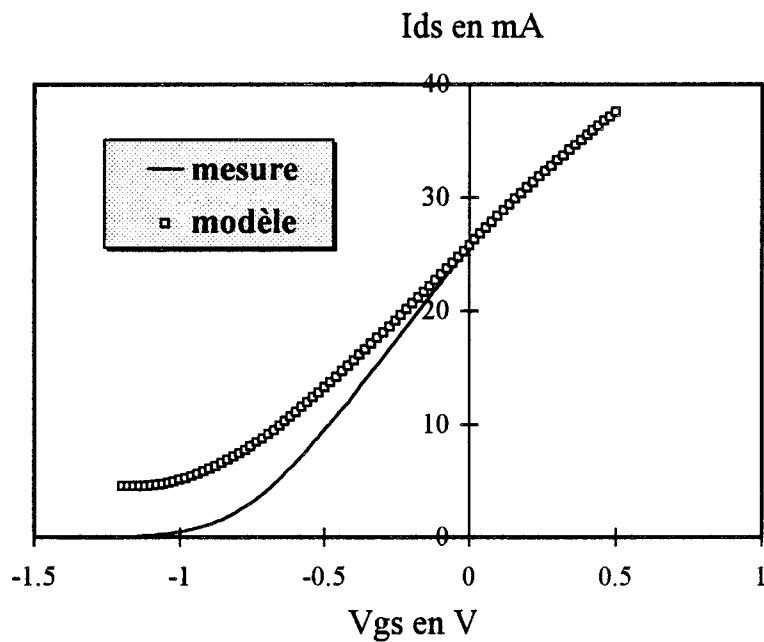


Figure I.24b : Comparaison des caractéristiques théoriques et pratiques du courant I_{ds} en fonction de V_{gs} à $V_{ds} = 2.5$ V.

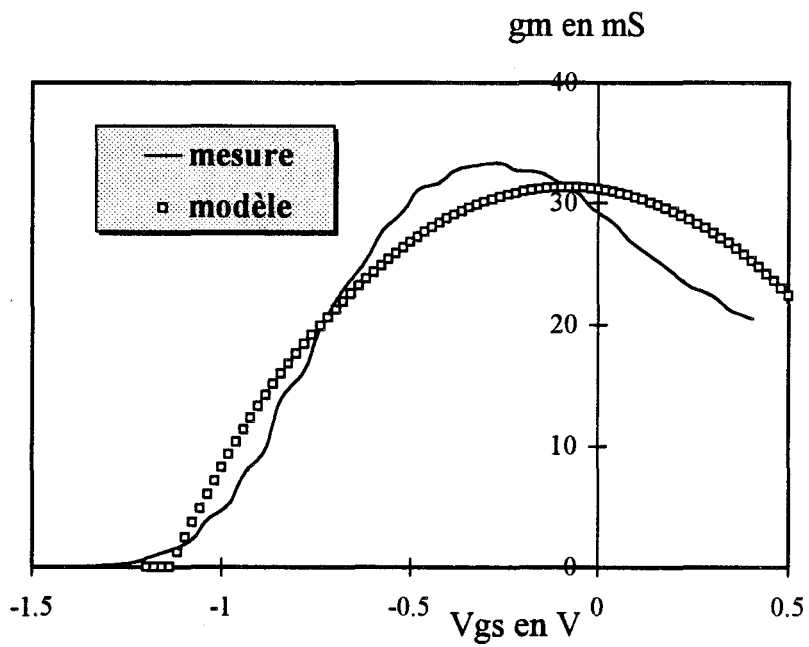


Figure I.24c : Comparaison des caractéristiques théoriques et pratiques de la transconductance G_m en fonction de la tension V_{gs} à $V_{ds} = 2.5$ V.

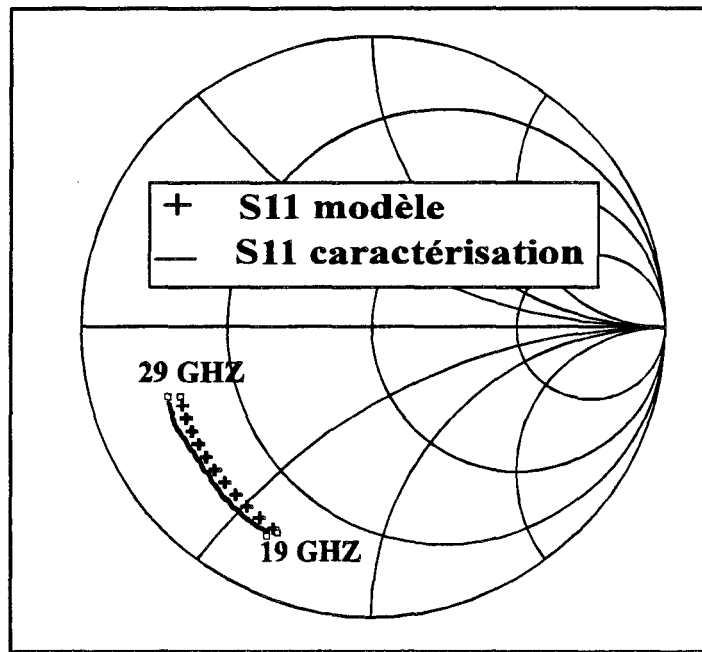


Figure I.25 : S_{11} caractérisé et modélisé du EC1840.

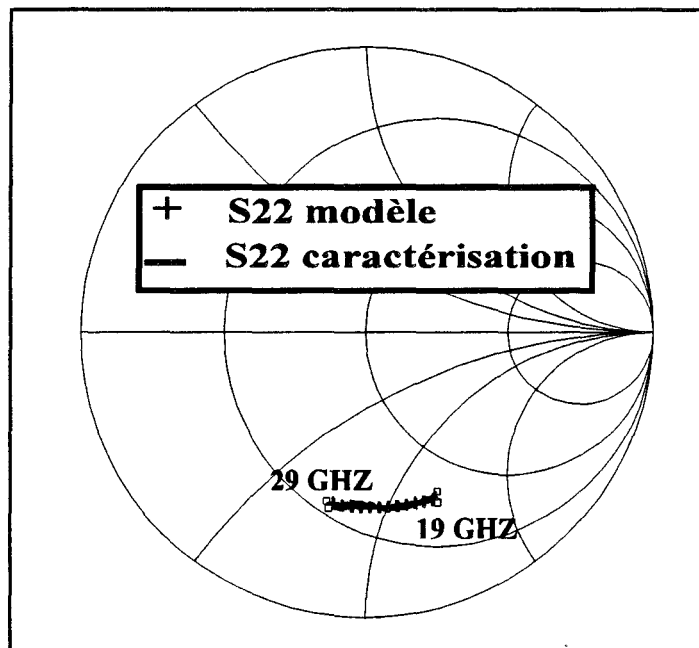


Figure I.26 : S_{22} caractérisé et modélisé du Ec1840.

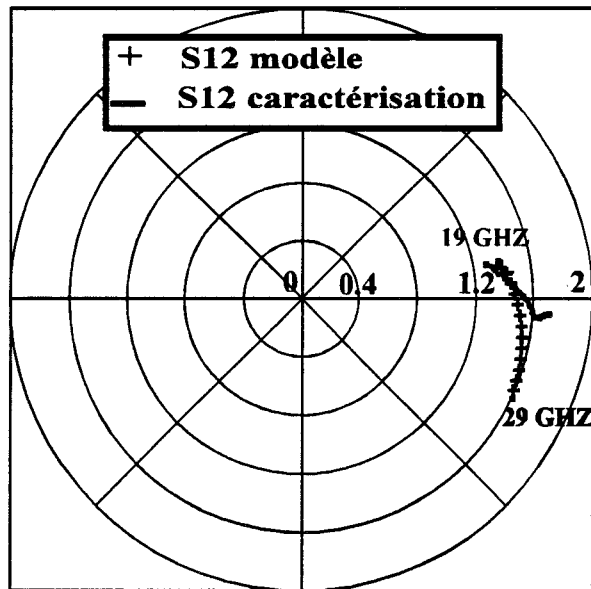


Figure I.27 : S₁₂ caractérisé et modélisé du EC1840.

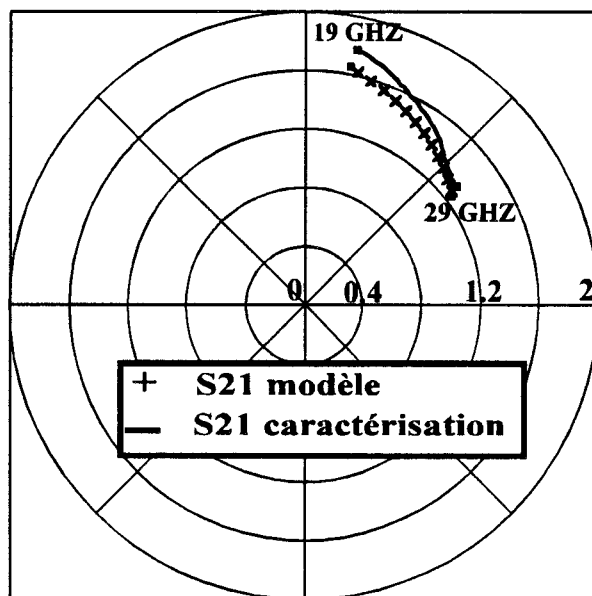


Figure I.28 : S₂₁ caractérisé et modélisé du EC1840.

V.5 Simulation de l'oscillateur

Nous commençons par simuler le circuit physique, avec des éléments passifs purs en régime petit signal. Une fois les conditions de démarrage des oscillations obtenues, nous entreprenons l'étude du circuit réel en tenant compte d'un grand nombre de facteurs susceptibles d'affecter son fonctionnement en régime grand signal. Nous terminerons par une étude de sensibilité du circuit.

V.5.1 Simulation linéaire du schéma physique

La structure simple de l'oscillateur est montrée sur la figure (I.29) où le transistor EC1840 est monté en source commune avec une contre-réaction capacitive C_s sur la source et un circuit résonant selfique L_r sur la grille. L_c est une self de choc dont le rôle est d'assurer la polarisation du transistor à $V_{ds} = 2.5$ V et $V_{gs} = 0$ V. L'ensemble est fermé sur une résistance de charge 50Ω .

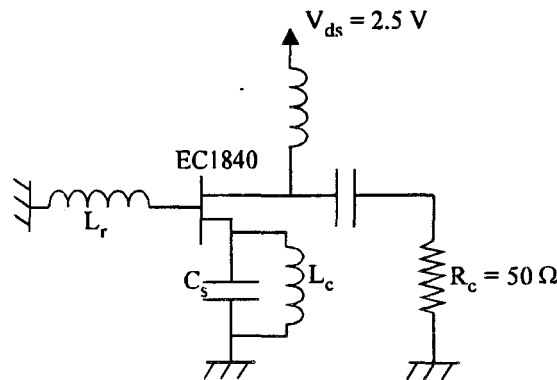


Figure I.29 : Schéma physique simulé de l'oscillateur.

Les valeurs théoriques déduites de l'analyse théorique (paragraphe IV.2) sont les suivantes : $C_s = 0.4$ pF

$$L_r = 0.31 \text{ nH}$$

En tenant compte de la valeur de la self extrinsèque du transistor, les conditions d'oscillation du circuit sont vérifiées en simulation pour :

$$C_s = 0.3 \text{ pF}$$

$$L_r = 0.16 \text{ nH}$$

En effet, dans le plan d'entrée du circuit nous avons :

- $|S_{11}| = 2.5 > 1$ à 24.3 GHz (figure, I.30)

- La phase de S_{11} passe par zéro autour de 24.25 GHz (figure I.31)

Nous pouvons donc passer à l'étude grand signal du schéma réel de l'oscillateur.

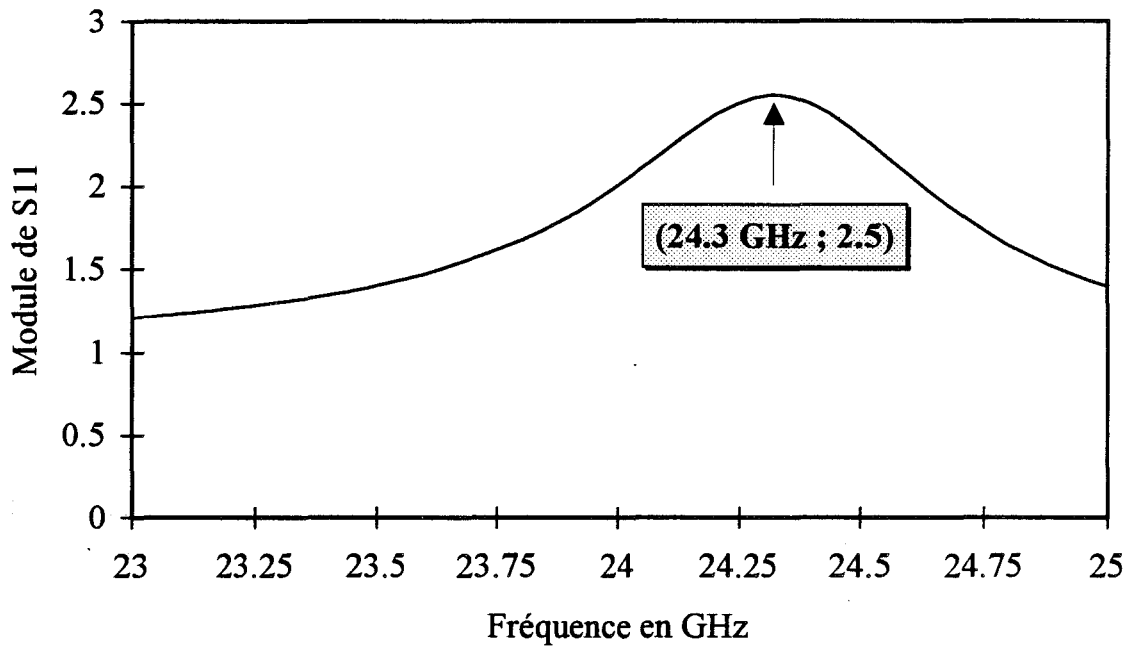


Figure I.30 : Module de S_{11} en fonction de la fréquence de l'oscillateur.

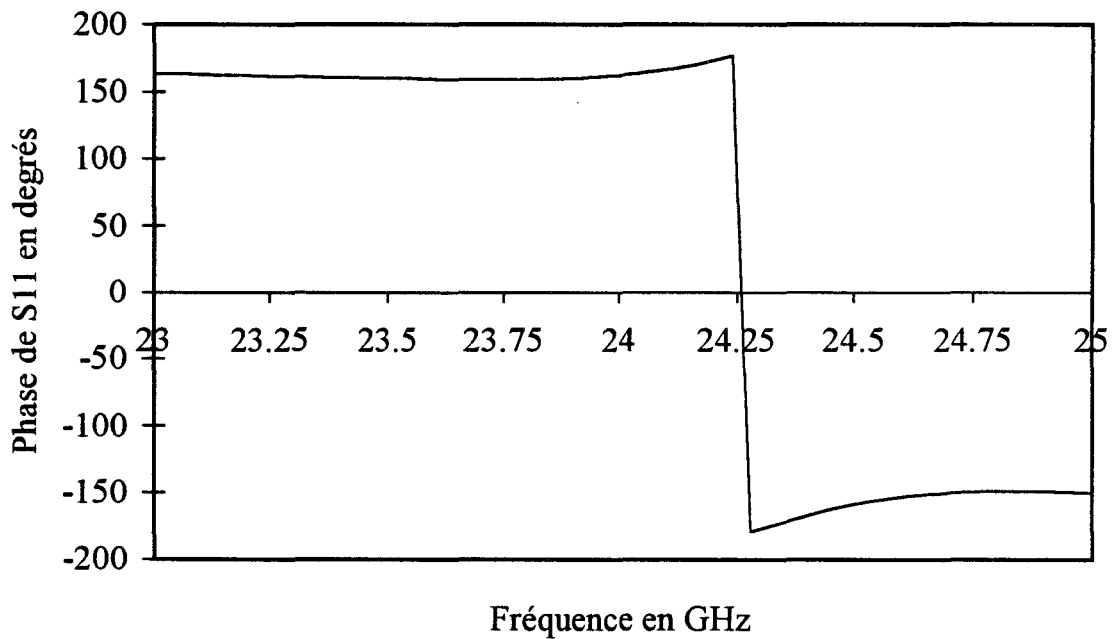


Figure I.31 : Phase de S_{11} en fonction de la fréquence de l'oscillateur.

V.5.2 Simulation non linéaire

Etant donné que l'oscillateur sera réalisé en structure hybride la self L_T et la capacité C_S sont obtenues à l'aide de lignes microrubans. La liaison entre le drain du composant et la résistance de charge est assurée par une ligne microruban d'impédance caractéristique 50Ω .

Le substrat diélectrique sur lequel les lignes seront réalisées est une céramique d'alumine dont les caractéristiques sont les suivantes :

- permittivité diélectrique relative : $\epsilon_r = 9.6$
- perméabilité magnétique relative : $\mu_r = 1$
- pertes diélectriques : $\text{tg } \delta = 0.01$
- épaisseur du substrat : $254 \mu\text{m}$

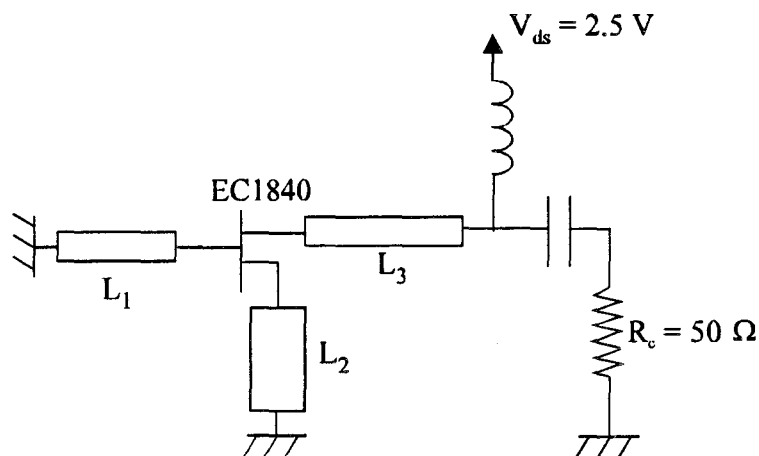


Figure I.32 : Schéma réel de l'oscillateur.

Le schéma simulé du circuit est représenté sur la figure (I.32), il garantit une polarisation grille-source nulle. Il suffit de polariser le drain à 2.5 V , la source étant à la masse. Les longueurs et largeurs des 3 lignes L_1 , L_2 , L_3 sont résumées sur le tableau I.3.

L ₁		L ₂		L ₃	
l(mm)	w (µm)	l(mm)	w (µm)	l(mm)	w (µm)
2.72	248	1.9	395	5	248

Tableau I.3 : Longueurs et largeurs des lignes micro-ruban de l'oscillateur

De même que lors des mesures de caractéristiques du transistor en cellule K, les différentes lignes seront reliées au transistor par des fils d'or de thermocompression dont nous tiendrons compte en les assimilant aux selfs extrinsèques l_g , l_d et l_s

L'analyse grand signal "Harmonic Balance" de l'oscillateur ainsi optimisé, nous permet de déterminer la puissance de sortie de l'oscillateur, les harmoniques ainsi que la forme temporelle du signal émis (figure I.33 et I.34).

La figure (I.34) montre qu'une puissance de sortie de 8.3 dBm est obtenue et que la puissance du 1er harmonique est de -10 dBm. Cette analyse est entreprise avec un ordre de 5, le 4ème harmonique n'apparaît pas sur le spectre ayant une puissance inférieure à -40 dBm.

V.5.3 Etude de sensibilité

Il est évident qu'entre la conception d'un circuit et sa réalisation, il existe souvent des dispersions. Ces dernières sont liées, entre autres, à la méthode technologique utilisée lors de la réalisation et surtout à l'impossibilité de pouvoir reproduire à 100 % le circuit simulé. Dans notre cas, 2 étapes essentielles peuvent conditionner un bon ou mauvais fonctionnement du circuit :

- 1 - Elaboration et réalisation technologique des lignes micro-rubans
- 2 - Montage du circuit et les différentes liaisons de thermocompression.

Pour ces deux raisons, il est indispensables d'entreprendre une étude de sensibilité du circuit. Il s'agit de faire varier de manière aléatoire, les valeurs des longueurs et largeurs des lignes ainsi que les selfs extrinsèques du transistor autour de leurs valeurs nominales.

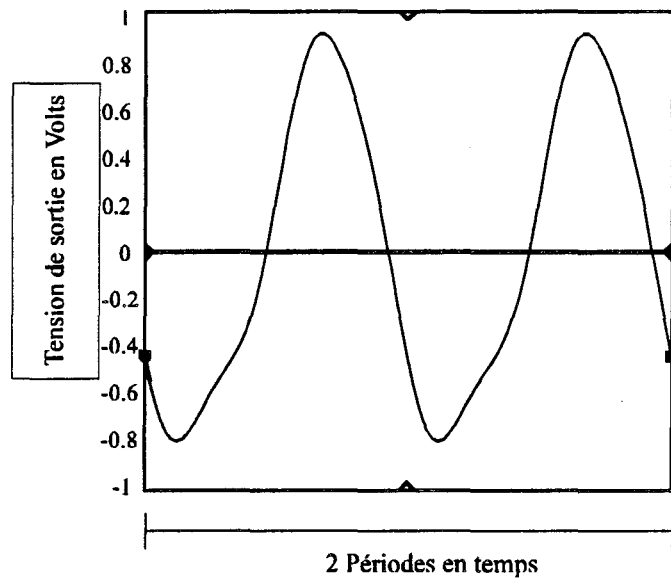


Figure I.33 : Tension de sortie de l'oscillateur

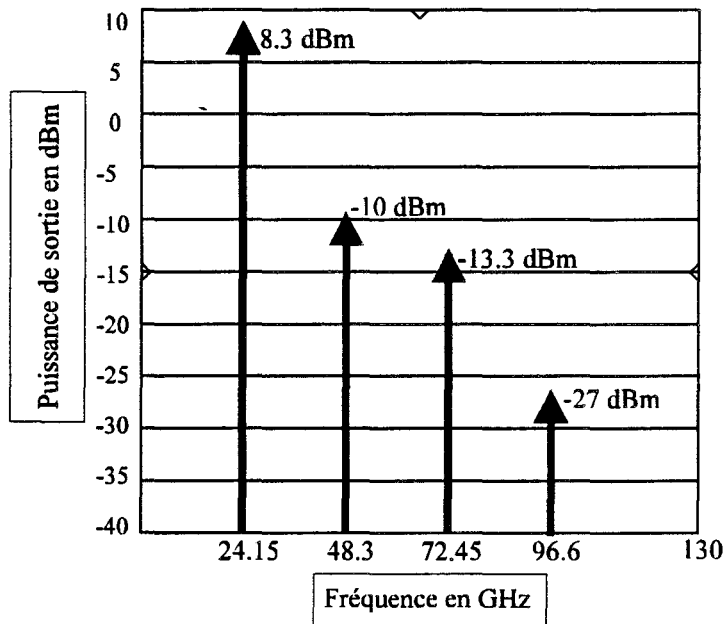


Figure I.34 : Spectre de sortie de l'oscillateur

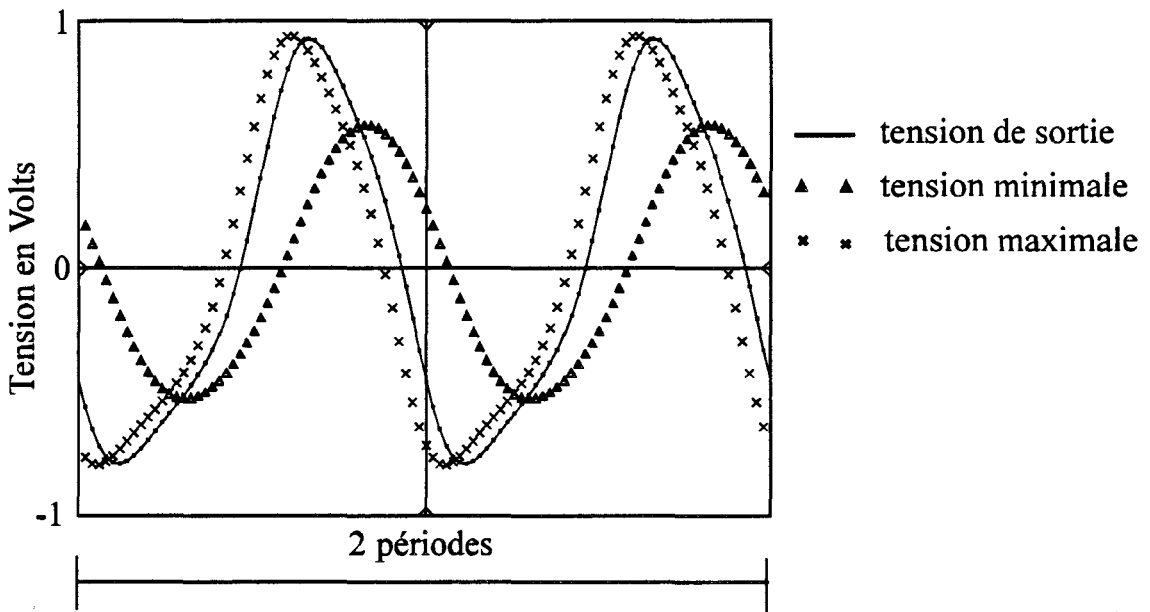


Figure I.35a : Tension de sortie après une étude de sensibilité avec une loi uniforme.

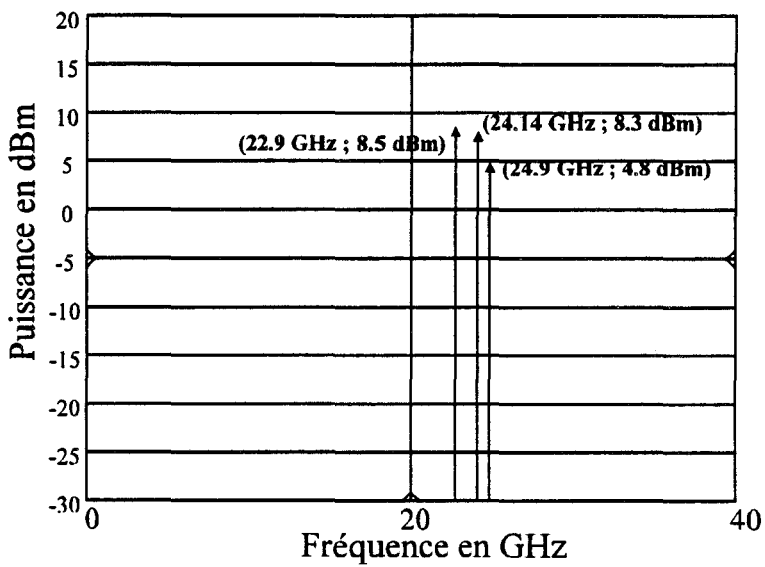


Figure I.35b : Spectre de sortie après une étude de sensibilité avec une loi uniforme.

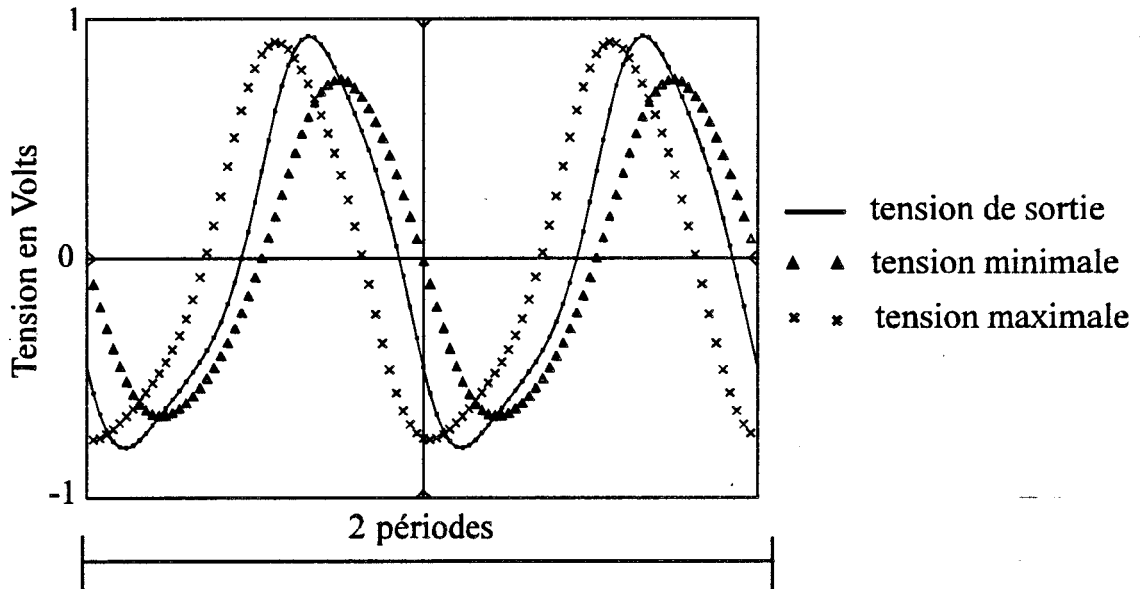


Figure I.36a : Tension de sortie après une étude de sensibilité avec une loi gaussienne.

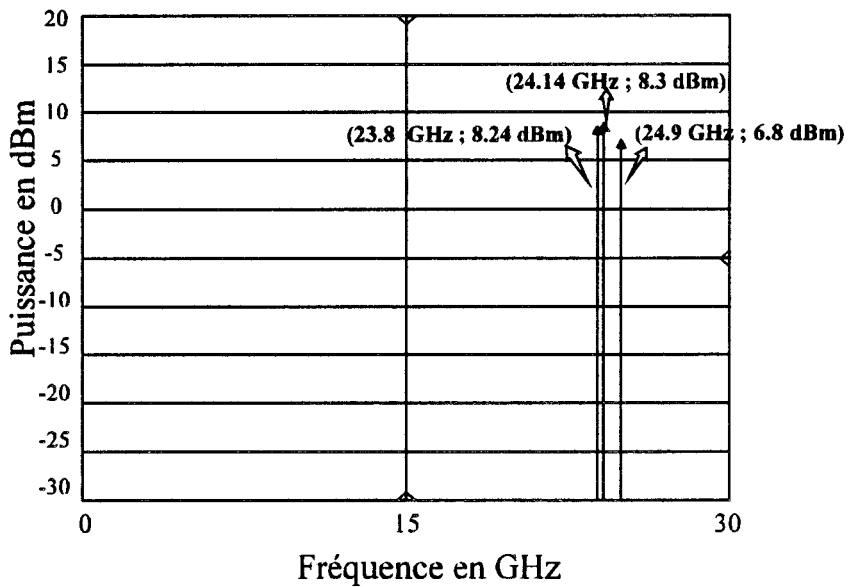


Figure I.36b : Spectre de sortie après une étude de sensibilité avec une loi gaussienne.

Sur le logiciel MDS, c'est une simulation "Monte Carlo" qui assure cette étude avec différentes lois de variation des éléments en question.

Nous avons décidé d'utiliser séparément deux types de variation, l'un uniforme et l'autre gaussien avec un pourcentage de variation de $\pm 10\%$.

L'analyse "Monte Carlo" est faite en régime grand signal.

V.5.3.a Loi uniforme

A la fin de l'étude de sensibilité nous avons fait un tri des résultats et comparé les deux cas extrêmes par rapport au résultat obtenu pour les valeurs nominales des lignes et des selfs. La figure (I.35a) montre le signal de sortie temporel minimal et maximal de l'oscillateur comparé au signal nominal. Les trois spectres correspondants sont montrés sur la figure (I.35b) avec les fréquences et puissances respectives.

V.5.3.b Loi gaussienne

De même que pour la loi uniforme, les deux figures (I.36a) et (I.36b) montrent les cas extrêmes comparés au signal nominal.

Cette étude montre que l'une ou l'autre loi de variation est suffisante pour nous montrer les possibles dispersions de résultats pratiques par rapport à la simulation.

VI REALISATION DE L'OSCILLATEUR ET MONTAGE

Le tracé des lignes s'effectue à l'aide d'un logiciel de dessin nommé MASTEK [41]. Ensuite le masque est élaboré par un masqueur optique. Une fois les lignes réalisées sur alumine, elles sont découpées par une scie diamantée, de manière très précise. La dernière phase de la réalisation est le montage du transistor avec les lignes dans le boîtier test (cellule K). Le schéma du montage final est représenté sur la figure I.37.

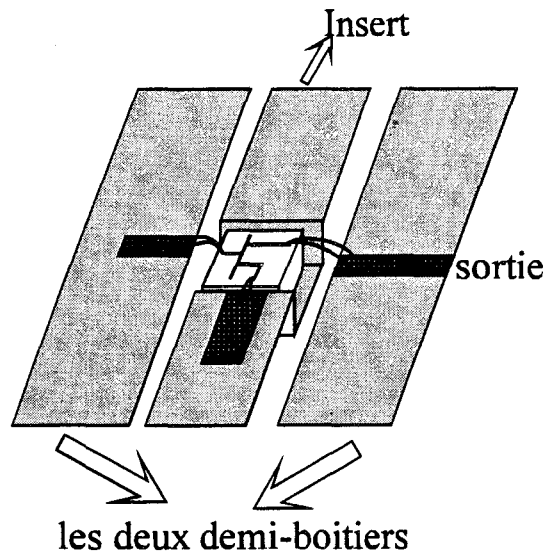


Figure I.37 : Montage final de l'oscillateur dans la cellule K.

La photographie du circuit est montrée sur la figure I.38.

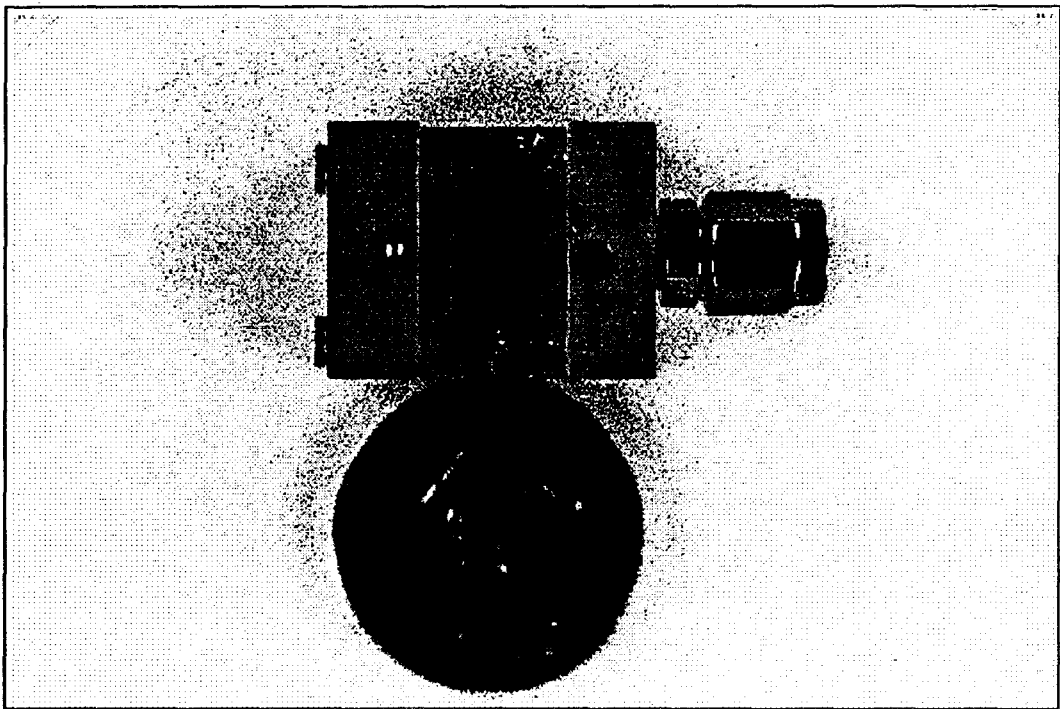


Figure I.38 : Circuit final de l'oscillateur.

VII RESULTATS

VII.1 Test du circuit

Nous avons testé l'oscillateur avec un analyseur de spectre Hewlett Packard où on peut injecter une onde électromagnétique entre 50 KHz et 26.5 GHz. Il a une bande de résolution de 10 Hz à 300 KHz et un niveau de bruit minimal de -130 dBm.

Le spectre de l'oscillateur est montré sur la figure (I.39). Il oscille à 21.77 GHz avec une puissance de sortie de 7 dBm environ. Son bruit de phase est de -90 dBc/Hz à 500 KHz de la porteuse. Il a un rendement de 7.7 % ; en effet, pour une polarisation V_{ds} de 2.5 V, le courant I_{ds} vaut 29 mA et donc la puissance continue est 65 mW.

Nous constatons un décalage de la fréquence d'oscillation supérieur à 2 GHz. Comme la structure hybride présente l'avantage de permettre des modifications, nous avons pu ajuster l'oscillation à 24 GHz en diminuant la longueur de la ligne de self. Néanmoins, de ce fait, nous avons modifié les conditions d'oscillation et par conséquent, nous avons perdu de la puissance. Le spectre de l'oscillateur ainsi ajusté à 24 GHz est présenté sur la figure (I.40).

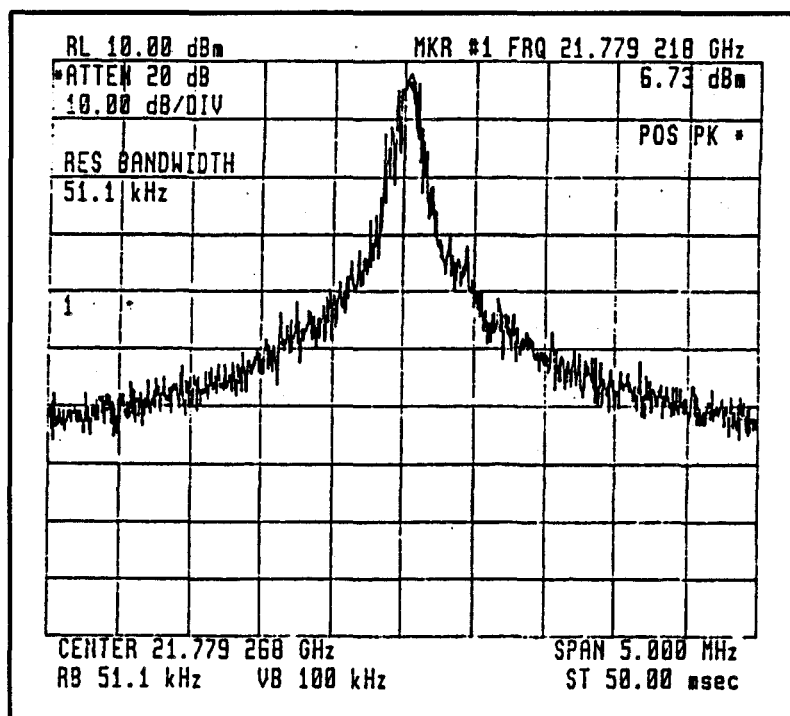


Figure I.39 : Spectre de l'oscillateur hybride.

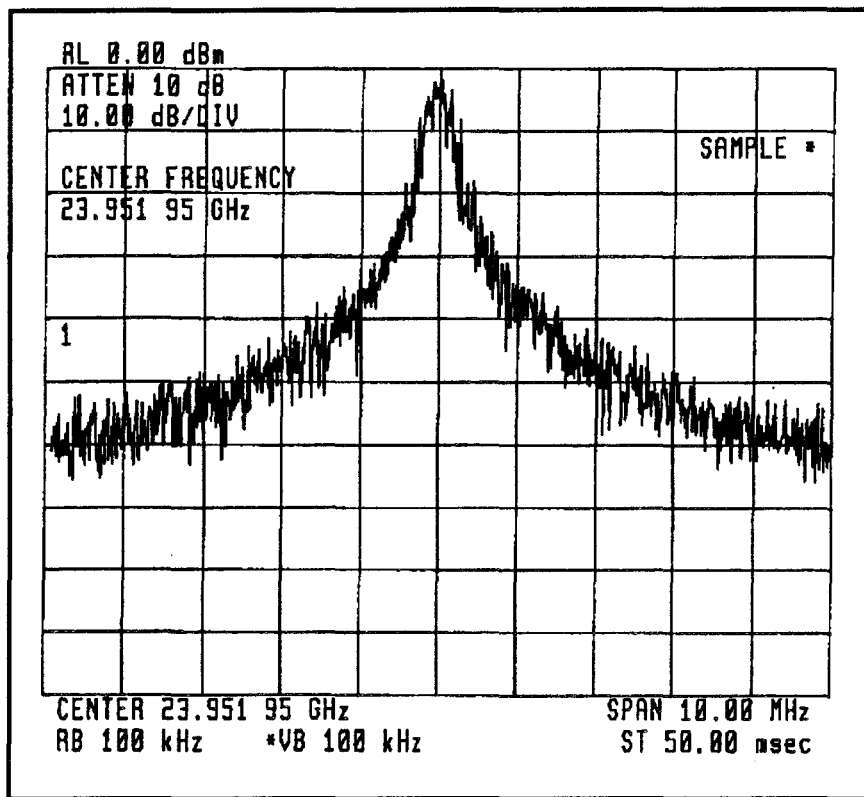


Figure I.40 : Spectre de l'oscillateur ajusté à 24 GHz.

VII.2 Etude de stabilité

Elle a été entreprise en fonction de :

- a- la tension de polarisation V_{ds} (Pushing)
- b- la charge (Pulling)
- c- la température

VII.2.a Pushing

Le pushing étant caractéristique de la variation de la fréquence d'oscillation en fonction de la tension d'alimentation, nous avons fait varier la polarisation drain-source V_{ds} de 1.5 à 3 V, V_{gs} étant fixée à 0 V via les lignes microrubans. La fréquence d'oscillation varie avec V_{ds} de 43 MHz/V. Cette variation est montrée sur la figure (I.41) où est représentée également la variation théorique (simulation).

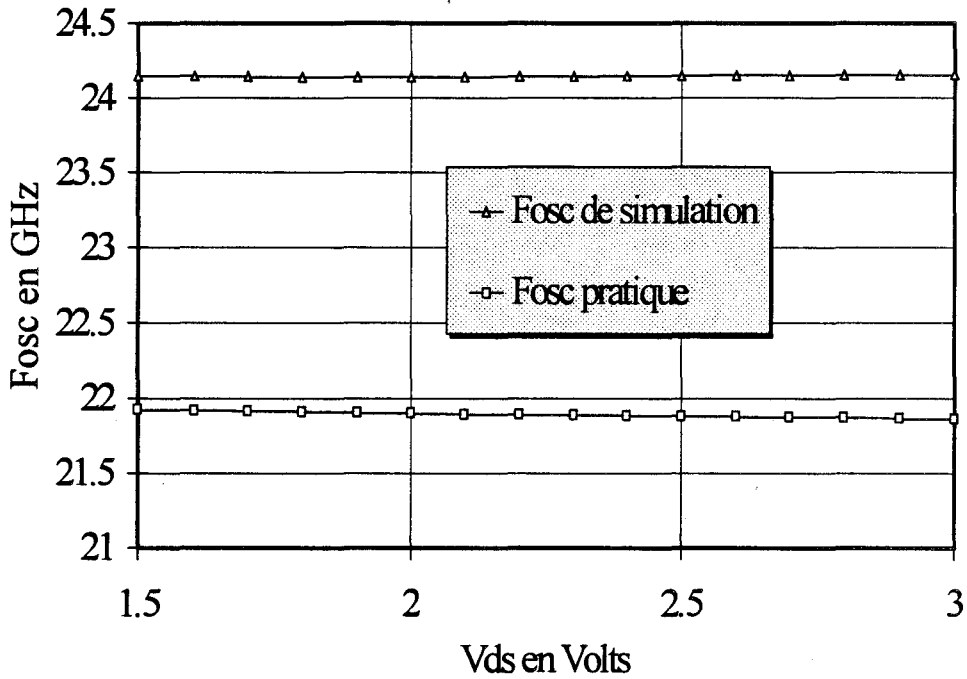


Figure I.41 : Variation de la fréquence d'oscillation en fonction de la tension d'alimentation.

La variation de la puissance de sortie en fonction de V_{ds} , en pratique et en simulation est représentée figure (I.42) .

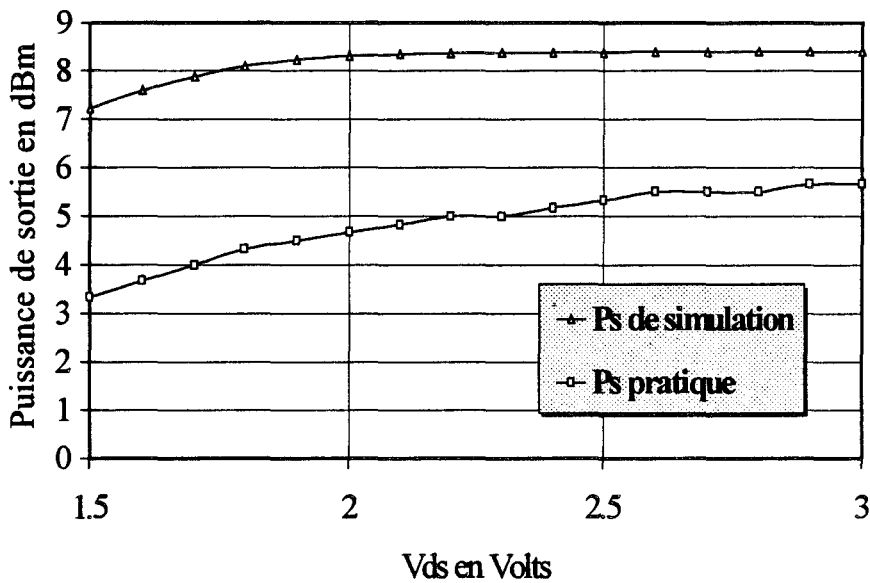


Figure I.42 : Variation de la puissance de sortie en fonction de la tension d'alimentation.

VII.2.b Pulling

Etant donné l'application visée, il est nécessaire de prévoir l'évolution de la fréquence d'oscillation en fonction des variations de la charge, spécialement dans le cas d'une antenne dont l'impédance d'entrée peut différer de 50Ω . Pour cela, une mesure assez précise doit être effectuée, c'est la méthode du court-circuit variable qui sera adoptée. Cette dernière nous permet de déterminer un paramètre important pour les oscillateurs qui est le coefficient de qualité externe Q_{ext} ou coefficient de surtension.

Afin d'effectuer la mesure, l'oscillateur sera couplé à l'analyseur de spectre via un coupleur 3 dB ; sur la voie directe de ce dernier, sera placé un atténuateur variable suivi d'un piston court-circuit. Le montage est montré figure (I.43).

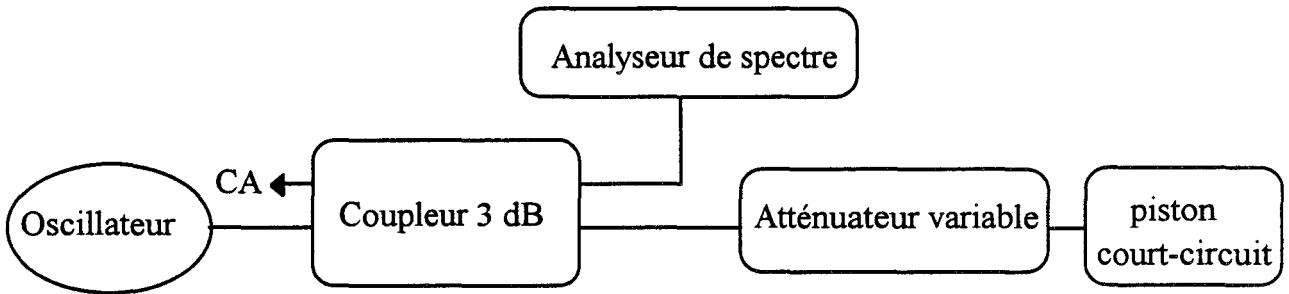


Figure I.43 : Montage de la méthode du court-circuit variable.

Pour une atténuation donnée, on peut déterminer le TOS correspondant, le court-circuit variable intervient sur la phase du coefficient de réflexion de la charge. Cet effet entraîne une variation de fréquence d'oscillation entre F_{\min} et F_{\max} . Le tableau I.4 résume les mesures effectuées pour trois atténuations différentes.

Atténuation en dB	TOS	$2*\Delta f$ en MHz	Q_{ext}
10	1.22	75	117
12	1.13	52	102
15	1.06	36	146

Tableau I.4 : Mesure de Pulling par la méthode du court-circuit variable.

$$Q_{\text{ext}} \text{ est donné par : } Q_{\text{ext}} = \frac{F_{\text{osc}}}{2\Delta F} \left(S - \frac{1}{S} \right) \quad [42] \quad (\text{I.30})$$

Rappelons qu'une forte diminution de l'atténuation entraîne un fort TOS qui peut provoquer l'arrêt des oscillations.

La mesure de Q_{ext} est également possible en employant la méthode de synchronisation : le principe (figure I.44) est de déterminer la plage de synchronisation Δf de l'oscillateur sur celle d'un wobulateur.

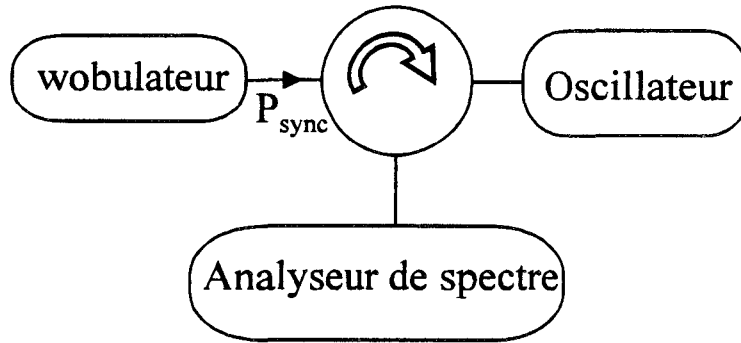


Figure I.44 : Synoptique de la méthode de synchronisation.

La validité de cette méthode est conditionnée par la puissance P_{sync} de l'onde du générateur, qui doit être très faible. Nous avons fait la mesure pour une puissance de -15 dBm, ce qui donne un coefficient de surtension de 150 environ pour un ΔF de 23 MHz. En effet :

$$Q_{ext} = \frac{2F_{osc}}{\Delta F} \sqrt{\frac{P_{sync}}{P_{osc}}} \quad [43] \quad (I.31)$$

Cette méthode confirme le résultat précédent. Nous pouvons en déduire que l'oscillateur étudié a un facteur de qualité de l'ordre de 150.

VII.2.c La température

La température étant un facteur important de l'environnement du capteur Doppler, nous avons testé la réaction de l'oscillateur à des variations de température. L'évolution de la fréquence est montrée sur la figure (I.45) pour des températures variant de -20 et +50°C. La variation de fréquence mesurée est d'environ 1 MHz/°C.

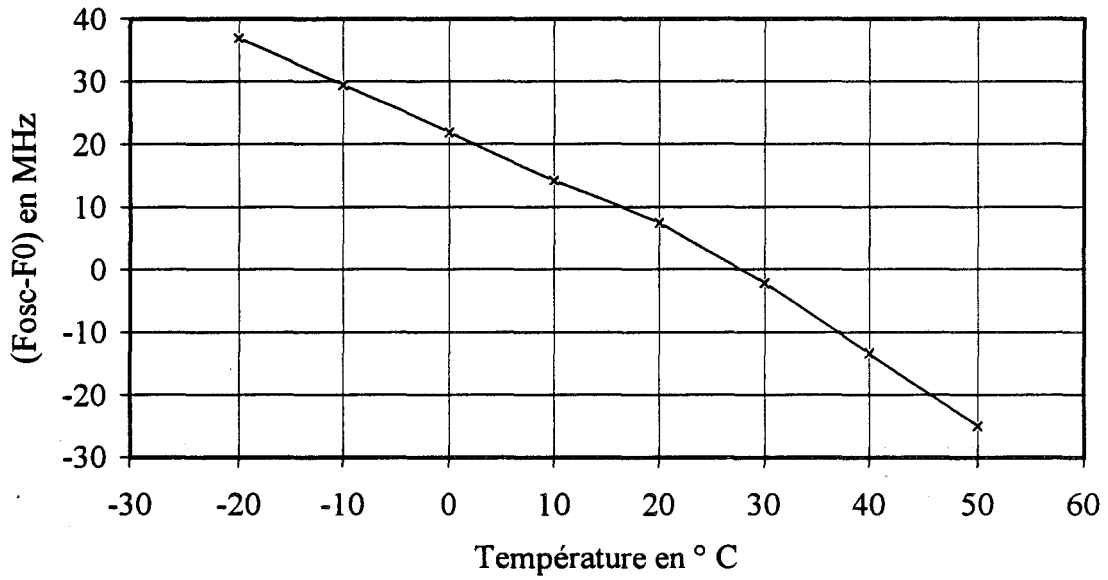


Figure I.45 : Variation de la fréquence d'oscillation en fonction de la température.

CONCLUSION

La configuration en source commune du transistor EC1840 avec une contre-réaction série a été validée. Nous avons réalisé un oscillateur à 22 GHz ayant une puissance de sortie de 7 dBm et un rendement de 7.7 %. La stabilité de cet oscillateur a été testée, par rapport à la tension d'alimentation, à la charge et à la température.

Ces résultats sont très satisfaisants et permettent d'envisager l'utilisation de cet oscillateur comme source d'un capteur Doppler. Des mesures de vitesse par effet Doppler sur un banc de simulation ont été entreprises : les résultats figurent dans le dernier chapitre de ce travail.

L'ensemble de ces résultats nous a conforté dans l'idée de réaliser l'oscillateur en structure monolithique, en gardant la même topologie.

BIBLIOGRAPHIE DU CHAPITRE 1

- [1] NYQUIST,
"Regeneration theory"
B.S.T.J. January 1932.
- [2] H. W. BODE,
"Network analysis and feedback amplifier design"
VanNostrand, 1945.
- [3] BODWAY,
"Two-port power flow analysis using generalised scattering parameters"
Microwave Journal, Vol.10, n°6, pp. 61-69, May 1969
- [4] LINVILLE and GIBBONS,
"Transistor and active circuits"
Mc. Graw-Hill Book Co., INc. New-York, 1961
- [5] S. F. ADAM,
"Microwave theory and applications"
Prentice Hall, Inc.New Jersey 1969
- [6] R. W. ANDERSON,
"S-parameters techniques for faster, more accurate network design"
HP Journal, February 1967.
- [7] G. VENDELIN, A. M. PAVIO, U. L. ROHDE,
"Microwave circuit design using linear and nonlinear techniques"
Wiley-Interscience, 1990.
- [8] C. RAUSHER,
"Large Signal technique for designing single frequency and voltage controlled GaAs
FET oscillators"
IEEE Trans. on MTT, vol.29, N°4, April 1981.
- [9] K. JOHNSON,
"Large signal mesfet oscillators design"
IEEE MTT, vol.29, N°3, March 1979, pp.217-226.
- [10] K. KUROKAWA,
"Some basic characteristics of broadband negative resistance oscillator circuits"
Bell System Technical Journal, July 1969.

- [11] S. W. DIRECTOR and K. W. CURRENT,
"Optimisation of forced nonlinear periodic currents"
IEE Trans.Circ. Syst. , Vol. CAS-23, 1976, p.329.
- [12] F. R. COLON and T. N. TRICK,
"Fast periodic steady-state analysis for large signal electronic circuits"
IEEE J. Solid State circuits, Vol.SC-8, 1973, p. 260
- [13] S. A. MAAS,
"Nonlinear microwave circuits"
Artech House.
- [14] K. C. GUPTA, R. GARG, and R. CHADHA,
"Computer-aided design of microwave circuits"
Artech House, Norwood, MA. 1981.
- [15] R. G. HICKS and P. J. KHAN,
"Numerical analysis of nonlinear solid-state device excitation in microwave circuits"
IEEE Trans. Microwave Theory Tech. Vol. MTT-30, 1982, p. 251.
- [16] A. R. KERR,
"A technique for determining the local oscillator waveforms in a microwave mixer"
IEEE Trans. Microwave Theory Tech. Vol. MTT-23, 1975, p. 828.
- [17] K. K. M. CHENG and J. K. A. EVERARD,
"A new and efficient approach to the analysis and design of GaAs mesfet microwave oscillators"
IEEE MTT-S Digest, 1990, p. 1283 - 1286.
- [18] G. W. RHYNE, M. B. STEER and B. D. BATES,
"Frequency-domain nonlinear circuit analysis using generalised power series"
IEEE MTT-Trans. Vol. 36, N°2, Feb., p 379 - 387.
- [19] Jean-Luc THOBEL,
"Simulation Monte Carlo de composants submicroniques à effet de champ et à hétérojonctions, application au TEGFET et à ses structures dérivées"
Thèse de l'Université, Lille 1988.
- [20] Y. AWANG, K. TOMIZAWA, N. HASHIZUM, M. KAWASHIMA,
"Monte Carlo particle simulation of GaAs short-channel MESFET"
Electronics letters, Vol. 19, N° 1, Jan. 1987.

- [21] R. K. COOK, J. FREY,
"Two-dimensional numerical simulation of energy transports effects in Si and GaAs MESFET's"
IEEE Trans. on Elect. Dev. , Vol. ED-29, N° 6, Jun. 1982.
- [22] Imad MOUATAKIF,
"Simulation hydrodynamique bidimensionnelle de structures Misfet InP, Analyse physique et étude expérimentale pour l'amplification de puissance hyperfréquence"
Thèse de l'Université, Novembre 1993, Lille.
- [23] Henri HAPPY,
"HELENA : un logiciel convivial de simulation des composants à effet de champ"
Thèse de l'Université, Juin 1992, Lille.
- [24] W. SHOKLEY,
"An unipolar field effect transistor"
Proc. IRE, vol. 40, Nov. 1952, pp.1365-1376.
- [25] M. S. SHUR and L. F. EASTMAN,
"Current-voltage characteristics, Small-signal parameters, and switching times of GaAs FET's"
IEEE Trans. Electron Devices, vol.ED-25, pp.606-611 June 1978.
- [26] A. MADJAR and Fred. J. ROSENBAUM,
"A large-signal model of the GaAs Mesfet"
IEEE Trans. on MTT-29, No. 8, August 1981.
- [27] Darell L. PETERSON, Antony M. PAVIO, Bumman KIM,
"A GaAs FET model for large-signal applications"
IEEE Trans. on MTT, vol. MTT-32, No. 3, March 1984.
- [28] L. W. NAGEL,
"SPICE 2 : A computer program to simulate semiconductor circuits"
Electronics Research Laboratory, University of California, Berkeley, Me. No. EPL-M520, May 9, 1975.
- [29] R. VAN TUYL and C. A. LIECHTII,
"Gallium arsenide digital integrated circuits"
Air Force Avionics Lab., AFSC, WPAFB, Tech. Rept. AFAL-TR-74-40, Mar. 1974.
- [30] W. R. CURTICE,
"A Mesfet model for use in the design of GaAs integrated circuits"
IEEE Trans. on MTT-28, pp. 448-458, May.1980[Quadratic]

- [31] Hermann STATZ, Paul NEWMAN, Irl W. SMITH, Robert A. PUCEL,
"GaAs FET Device and circuit simulation in spice"
IEEE Trans. on Electron Devices, Vol. ED-34, No. 2, February 1987.
- [32] Tomasz KACPRZAK and Andrzej MATERKA,
"Compact dc Model of GaAs Fet's for large signal Computer Calculation"
IEEE J. Solid-State circuits, Vol. SC-18, No.2, April 1983.
- [33] T. TAKI,
"Approximation of junction field -effect transistor characteristics by a hyperbolic
function"
IEEE J. Solid-State Circuits, Vol. SC-13, pp. 724-726, Oct. 1978.
- [34] Y. TAJIMA, B. WRONA, K. MISHIMA,
"GaAs Fet large-signal Model and its Applications to circuit Designs"
IEEE Trans. on Electron Devices, Vol. ED-28, No. 2, February 1981
- [35] W. R. CURTICE,
"GaAs Mesfet Modeling and Nonlinear CAD"
IEEE Trans. on MTT, Vol. 36, No. 2, February 1988.
- [36] Gilles DAMBRINE,
"Caractérisation des transistors à effet de champ : mesure précise de la matrice de
répartition et détermination directe du schéma équivalent"
Thèse de l'université, mars 1989, Lille.
- [37] Gilles DAMBRINE, Alain CAPPY, Frederic HELIODORE, Edouard PLAYEZ,
"A New Method for Determining the FET Small Signal Equivalent Circuit"
IEEE Trans. on MTT, Vol. 36, No. 7, July 1988.
- [38] Alain CAPPY,
"Noise Modeling and Measurement Techniques"
IEEE Trans. on MTT, Vol. 36, No. 1, January 1988.
- [39] Gilles DAMBRINE, Henri HAPPY, François DANNEVILLE, and Alain CAPPY,
"A New Method for On Wafer Noise Measurement"
IEEE Trans. on MTT, Vol. 41, No. 3, March 1993.
- [40] Hewlett Packard,
"Automating the HP8410B microwave network analyser"
Application Note 221A, June 1980.

[41] MASTEK,
"Logiciel de dessin des masques"
CNET-LANNION.

[42] J. OBREGON and A. P. S. KHANNA,
"Extract derivation of the nonlinear negative-resistance oscillator pulling figure"
IEEE Transactions on Microwave Theory and Techniques, Vol. MTT-30, No. 7, July
1982, PP. 1109-1111.

[43] K. KUROKAWA,
"Injection locking of microwave solid state oscillators"
Proceedings of IEEE, Vol. 61, 1973, p.1386.

CHAPITRE 2

Conception et réalisation d'une source monolithique intégrée en technologie MESFET

INTRODUCTION

Notre but consiste à intégrer de façon monolithique la source hyperfréquence destinée à alimenter un capteur Doppler en bande K. Actuellement, ce sont les technologies de transistors à effet de champ (MESFET, HEMT) qui sont les mieux adaptées pour réaliser des fonctions telles que l'oscillation et l'amplification en bande K.

Dans ce chapitre, nous étudions et réalisons un oscillateur et un amplificateur monolithiques intégrés à base de MESFET. Cette technologie étant bien figée au laboratoire, la réalisation sera menée dans la centrale de technologie de l'IEMN.

Après avoir passé en revue les différentes étapes technologiques nécessaires à l'élaboration d'un composant, ainsi que les types de gravure pour le recess de grille, notre choix s'est porté sur une filière à base de gravure sèche. Celle-ci assure l'homogénéité indispensable pour la réussite des MMICs.

Une série de transistors utilisant cette filière est donc réalisée, caractérisée et modélisée ainsi qu'une échelle de capacités MIM. Afin d'augmenter les pourcentages de réussite, nous avons décidé d'éviter l'utilisation de résistances, de selfs et de vias-holes.

Ensuite, nous entamons la conception d'un oscillateur dont la structure a été validée au premier chapitre, ainsi que celle d'un amplificateur. Le cahier des charges de ce dernier est défini d'une part, en fonction des résultats de simulation de l'oscillateur et de l'application visée d'autre part. L'amplificateur sera composé de 3 étages, les 2 premiers ont une structure cascode, le dernier est à base d'un transistor en source commune.

Dans la dernière partie de ce chapitre, nous présentons les différentes étapes technologiques de la réalisation des 2 circuits après l'élaboration des différents niveaux de masquage, ainsi que les résultats de caractérisation.

I CHOIX DE LA FILIERE TECHNOLOGIQUE

I.1 Procédé classique de réalisation d'un MESFET

La réalisation d'un MESFET comporte 5 étapes essentielles [1] :

1 - Le dépôt des contacts ohmiques (Figure II.1) : ces derniers sont réalisés sur une couche très dopée, de faible résistivité, afin d'assurer une résistance de contact R_c faible.

2 - La réalisation des Mésas (Figure II.2) qui permet de séparer électriquement les composants les uns des autres sur la plaquette.

3 - Le recess ou l'ouverture de grille (Figure II.3) qui consiste à graver totalement la couche dopée N^+ jusqu'à la couche active.

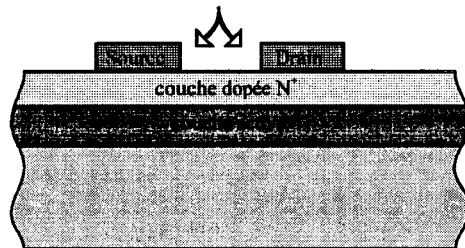


Figure II.1 : Réalisation des contacts ohmiques.

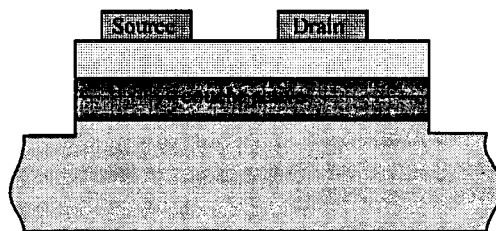


Figure II.2 : Réalisation du Mésa.

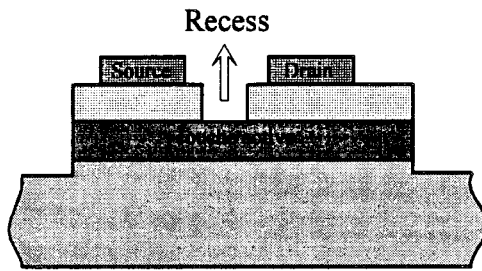


Figure II.3 : Réalisation du Recess.

4 - Le dépôt de grille (Figure II.4) sur la couche active pour créer le contact Schottky ; elle a une forme classique en champignon ou grille en T.

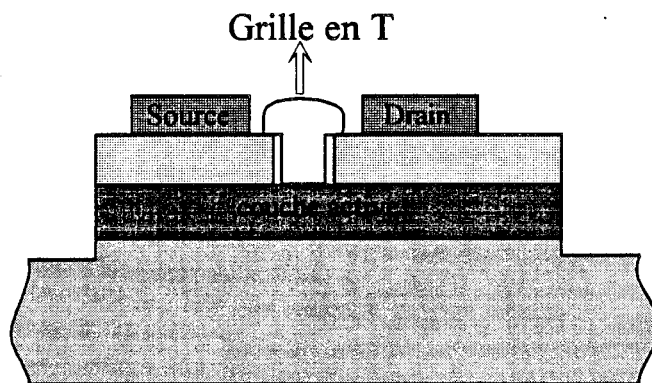


Figure II.4 : Dépôt de la grille.

5 - L'épaississement des plots de source, grille et drain permettra une caractérisation complète du transistor via des pointes coplanaires.

L'élément final est illustré par la figure (II.5).

Parmi ces étapes, les plus critiques concernent la réalisation des contacts ohmiques et du recess de grille.

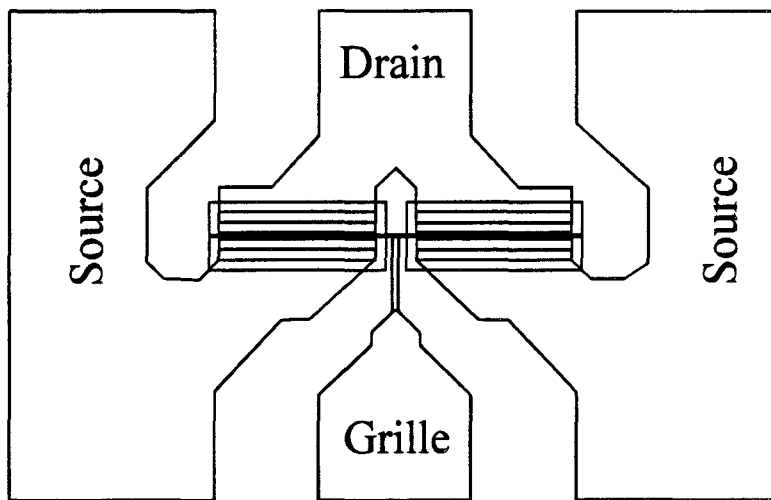


Figure II.5 : Forme géométrique finale du transistor.

La qualité des contacts ohmiques est caractérisée par la résistance de contact R_c . Elle est en relation directe avec la valeur de la résistance carrée, caractéristique majeure de l'épitaxie.

Le recess est l'étape cruciale lors de la réalisation du transistor. Il dépend de plusieurs paramètres qui sont essentiellement le type de gravure (gravure humide ou gravure sèche), la sélectivité et la vitesse de gravure.

I.2 Gravure humide [2, 3]

La gravure humide ou chimique du GaAs consiste en une oxydoréduction. La solution d'attaque la plus répandue contient de l'acide sulfurique (H_2SO_4), du peroxyde d'hydrogène (H_2O_2), qui est l'agent oxydant, et de l'eau désionisée. Cette technique simple à mettre en oeuvre et qui nécessite peu de matériel est utilisée couramment pour le recess de grille.

Néanmoins, à cause de son caractère isotrope, ce type de procédé est difficile à contrôler et demande un travail intensif d'optimisation [4]. De ce fait, il est difficile d'assurer l'obtention de composants de caractéristiques uniformes sur l'ensemble du substrat.

I.3 Gravure sèche

C'est une gravure utilisant des gaz ou plutôt des "plasmas".

Le principe de base de la gravure sèche est simple. Une fois le plasma créé, des espèces (ions atomiques) réagissent chimiquement avec le matériau solide à graver, et provoque la formation d'un produit volatil, qui désorbe dans la phase gazeuse et est évacué par pompage [5], (Figure II.6).

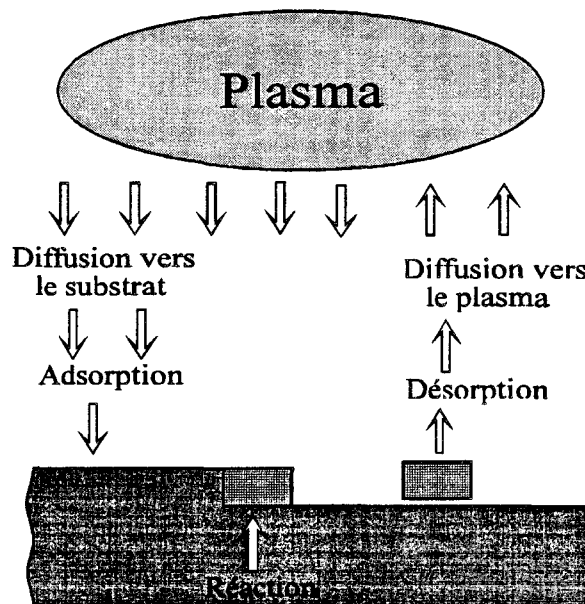


Figure II.6 : Principe de fonctionnement de la gravure sèche.

Il existe plusieurs techniques et procédés de gravure sèche [6, 7]. La technique la plus utilisée pour un recess de grille d'un transistor à effet de champ est la gravure ionique. Cette gravure est anisotrope, c. à. d. que la vitesse de gravure verticale est supérieure à la vitesse de gravure horizontale (Figure II.7). Elle est devenue, depuis quelques années, le facteur clé de la fabrication des composants électroniques et des circuits intégrés. Ses principaux avantages sont la définition précise du recess, une sélectivité élevée, une bonne reproductibilité et homogénéité [6].

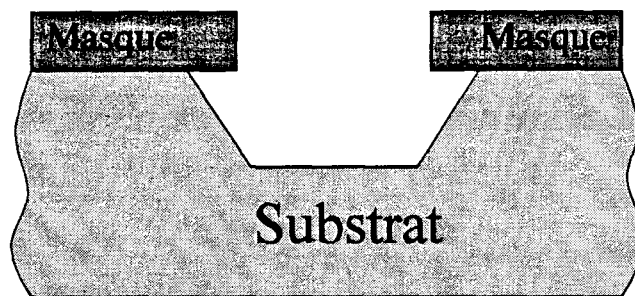


Figure II.7 : Profil obtenu par gravure ionique réactive.

Plusieurs travaux ont été effectués dans ce domaine afin d'optimiser les conditions opératoires de gravure d'une part et le plasma utilisé d'autre part. C'est le Fréon 12 CCl_2F_2 qui est à la base du plasma utilisé pour la gravure du GaAs. Hilton et al. [8], après avoir déterminé les paramètres de gravure (pression, débit, puissance RF, autopolarisation résultante) du Fréon 12, ont fabriqué un composant en utilisant d'une part la technique de gravure ionique réactive, et d'autre part la gravure chimique. Une comparaison d'homogénéité montre qu'il existe 6% de dispersion par rapport à la moyenne sur le substrat pour les composants réalisés par gravure ionique réactive contre 16% pour ceux réalisés par gravure humide.

Par ailleurs, afin d'augmenter le rendement de ce procédé, une fine couche de $\text{Ga}_{1-x}\text{Al}_x\text{As}$ peut être intercalée entre la couche active et la couche dopée N^+ (x étant de l'ordre de 0.25 à 0.3, et l'épaisseur de la couche pouvant varier de 30 à 60 Å). C'est une couche d'arrêt qui permet, comme son nom l'indique, d'arrêter la gravure assistée par plasma, compte tenu de la grande sélectivité de la gravure ionique réactive du GaAs par rapport au GaAlAs (sélectivité jusqu'à 1000, [9]).

Néanmoins, un grand défaut peut surgir, lié à l'emploi de la gravure ionique réactive : c'est l'endommagement que subit la couche d'arrêt GaAlAs qui peut parfois détériorer les caractéristiques du transistor. En effet la cause est double :

- 1 - Une physique, liée aux bombardements et aux interactions plasma / semiconducteur qui induisent inévitablement une dégradation des propriétés électriques de la surface exposée.

2 - Une chimique, liée aux différents polymères qui se forment à la surface et qui peuvent être identifiés par une analyse de la composition de la surface.

Au laboratoire, une étude a été menée pour la mise en oeuvre et l'optimisation des conditions opératoires de la gravure ionique réactive de l'arséniure de gallium [10]. Plusieurs réalisations de transistors à effet de champ ont été comparées avec des composants réalisés en utilisant la gravure chimique [11].

Ces réalisations nous ont incité à choisir cette technique de recess afin d'obtenir l'uniformité et la reproductibilité nécessaires pour les composants intervenant dans les circuits intégrés monolithiques, et nous avons choisi la couche épitaxiale en conséquence.

C'est une gravure ionique réactive assistée par plasma $\text{CCl}_2\text{F}_2 / \text{O}_2$ suivi d'un trempage dans une solution diluée d'ammoniaque qui est actuellement employée dans la centrale de technologie de l'IEMN.

I.4 Choix de l'épitaxie [12]

La composition de l'épitaxie que nous allons employer est représentée sur la figure (II.8).

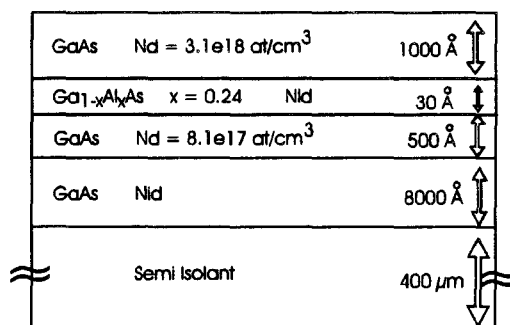


Figure II.8 : Couche épitaxiale sélectionnée pour la réalisation de transistors.

Cette épitaxie est réalisée à la centrale de technologie de l'IEMN par EJM (Epitaxie par Jet Moléculaire). C'est une technique de croissance sous ultravide. Son principe consiste à condenser sur un substrat les constituants chimiques du matériau recherché.

I.5 Réalisation des MESFETs et modélisation non-linéaire

I.5.1 Réalisation et caractérisation des transistors

Ayant choisi les couches épitaxiales ainsi que le procédé technologique, nous procédons ensuite à la réalisation des MESFETs.

Ce sont des transistors ayant des masques standards disponibles au laboratoire, avec deux doigts de grille de $75 \mu\text{m}$ de largeur chacun. La longueur de grille est de $0.25 \mu\text{m}$ en raison de la bande de fréquence prévue (bande K) pour le fonctionnement des circuits.

La géométrie du transistor final déjà présenté figure (II.5) offre l'avantage de ne pas devoir monter le composant dans une cellule K pour la caractérisation.

Tout au long de ce travail, nous appellerons ces composants "MESFET plasma", lié au procédé technologique sélectionné pour le recess de grille.

Sur l'ensemble des transistors réalisés, nous avons sélectionné un composant représentatif et dont les caractéristiques sont moyennes par rapport aux autres composants. La figure (II.9) illustre le réseau de caractéristiques statiques du transistor I_{ds} en fonction de V_{ds} pour des tensions V_{gs} allant de -1 V à 0.5 V par pas de 0.25 V .

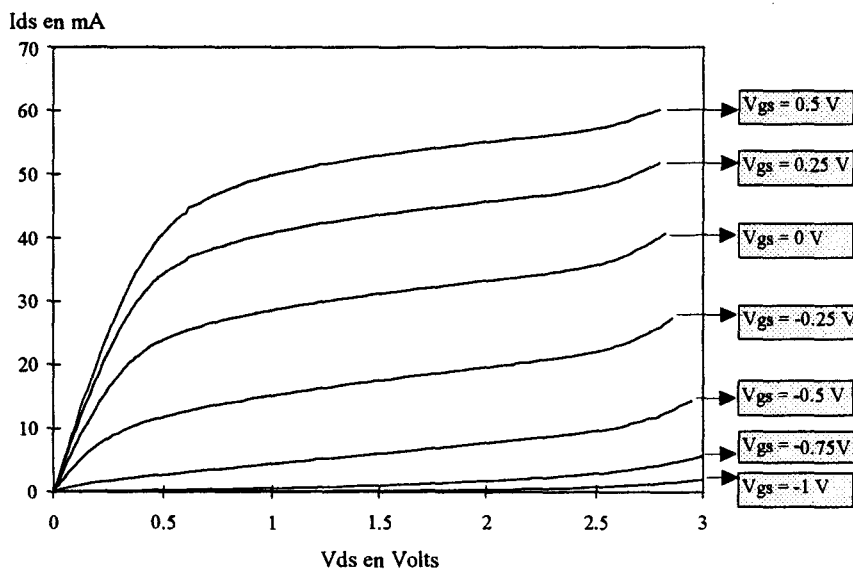


Figure II.9 : Le courant I_{ds} en fonction de V_{ds} à différents V_{gs} du MESFET plasma.

Le tableau (II.1) résume les principaux paramètres du MESFET plasma de dimensions (150 x 0.3 μm^2) avec 2 doigts de grille de 75 μm de largeur chacun.

$I_{ds}(\text{max})$ en mA	$V_{\text{pincement}}$ en V	$V_{ds}(\text{saturation})$ en V	$G_m(\text{max})$ en mS	$V_{gs}(\text{max})$ en V
60	-1	3	55	0.5

Tableau II.1 : Principales caractéristiques statiques du MESFET plasma.

La plage de fonctionnement de la tension grille-source est semblable à celle du composant EC1840 (Chap I, §V.2), et par conséquent, nous choisirons une polarisation grille-source de 0 V. D'autre part, la tension drain-source sera fixée à 1.5 V, ce qui implique un courant drain-source de 30 mA environ.

Ayant choisi le point de fonctionnement, nous pouvons entamer la caractérisation dynamique qui se traduit par la mesure des paramètres [S] en régime petit signal sur une bande de fréquence de 2 GHz à 40 GHz, ainsi que le schéma équivalent moyen sur cette bande.

Les valeurs des éléments intrinsèques et extrinsèques du schéma équivalent sont présentés dans les tableaux II.2 et II.3 respectivement, à $V_{gs} = 0$ V et $V_{ds} = 1.5$ V.

C_{gs}	C_{gd}	g_m	g_d
0.16 pF	36 fF	58 mS	9 mS

Tableau II.2 : Eléments intrinsèques du schéma équivalent du MESFET plasma.

R_g	R_d	R_s	l_g	l_d	l_s	C_{pg}	C_{pd}
17.5 Ω	4.6 Ω	4.6 Ω	0.015 nH	0.13 nH	25 pH	25 fF	50 fF

Tableau II.3 : Eléments extrinsèques du schéma équivalent du MESFET plasma.

Nous constatons qu'il existe une résistance d'accès de grille non négligeable.

L'étape suivante consiste à effectuer la modélisation non-linéaire du composant avant de procéder à la simulation de l'oscillateur monolithique.

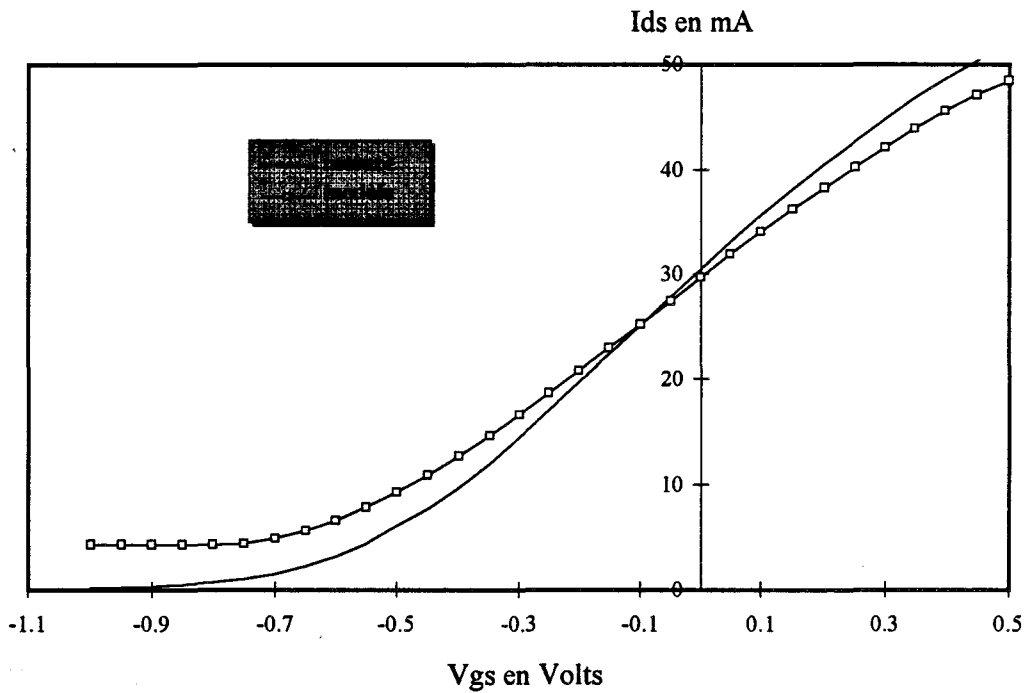


Figure II.10a : Caractéristiques théoriques et pratiques du courant I_{ds} en fonction de V_{gs} à $V_{ds} = 1.5$ v.

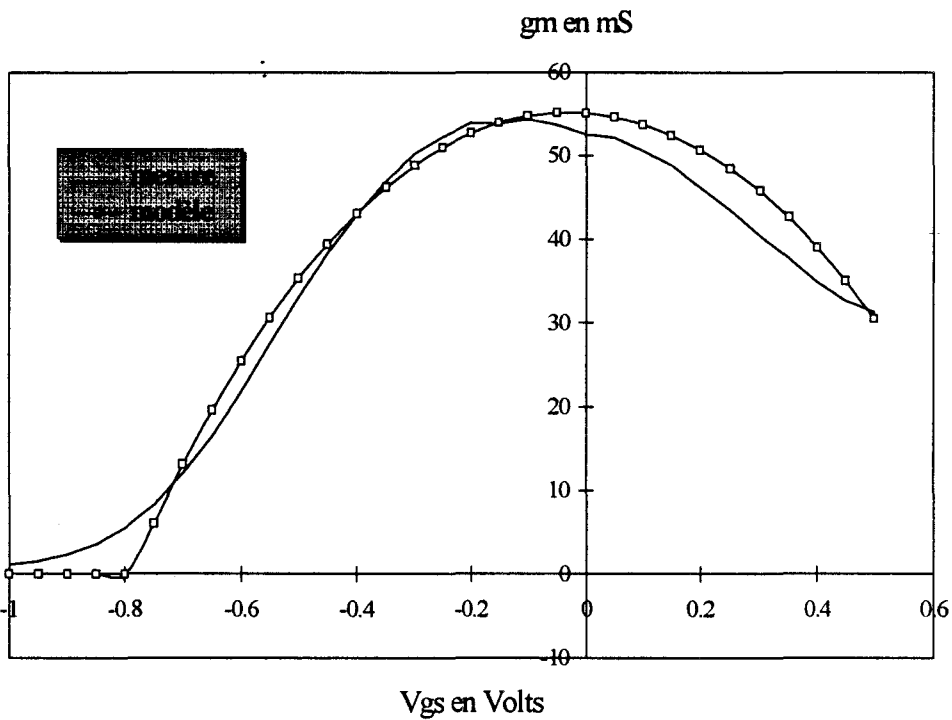


Figure II.10b : Caractéristiques théoriques et pratiques de la transconductance g_m en fonction de V_{gs} à $V_{ds} = 1.5$ V.

I.5.2 Modélisation non-linéaire du MESFET plasma

Nous avons déterminé les paramètres indispensables pour la modélisation non-linéaire dans le modèle "Curtice Cubic", d'une part pour la modélisation statique concernant le courant I_{ds} et la transconductance g_m , d'autre part, pour la modélisation des paramètres [S].

Les paramètres du modèle sont donnés dans le tableau II.4 :

MODELE "CURTICE CUBIC" D'UN MESFET			
MODELE = MESFET plasma			
Modèle de I_{ds}	Modèle de grille	Eléments parasites	Claquage
NFET = oui	RIN = 0.179 Ω	RG = 17 Ω	VBI = 0.5 V
IDSMOD = 2	GSCAP = 2	RD = 4.6 Ω	N = 1.8
BETA2 = 0.1	CGS = 0.11 pF	RS = 4.6 Ω	IMAX = 1 A
RDS0 = 230 Ω	GDCAP = 2	LG = 0	
VDS0 = 1.8 V	CGD = 0.054 pF	LD = 0	
VSDC = 1.5 V		LS = 35 pH	
GAMMA2 = 1.5		Cds = 9 10^{-15} F	
A0 = 0.0385			
A1 = 0.04			
A2 = -0.02			
A3 = -0.025			

Tableau II.4 : Paramètres du modèle non-linéaire du MESFET plasma tirés de "Curtice Cubic".

Les courbes II.10a et II.10b montrent une comparaison entre les résultats issus du modèle et ceux issus de la mesure concernant I_{ds} et g_m en fonction de V_{gs} pour $V_{ds} = 1.5$ V. La différence maximale entre le modèle et la mesure n'excède pas 5% si nous ne prenons pas en compte la zone de pincement. En effet, étant donné le choix du point de polarisation à $V_{gs} = 0$ V, le transistor fonctionnera toujours hors cette zone.

Afin d'avoir des paramètres [S] le plus proche possible de la réalité à partir du modèle au point de polarisation choisi ($V_{ds} = 1.5$ V et $V_{gs} = 0$ V), nous avons dû retoucher les valeurs des éléments du schéma équivalent réel, et nous avons rajouté des éléments extrinsèques au modèle Curtice Cubic (Tableau II.5).

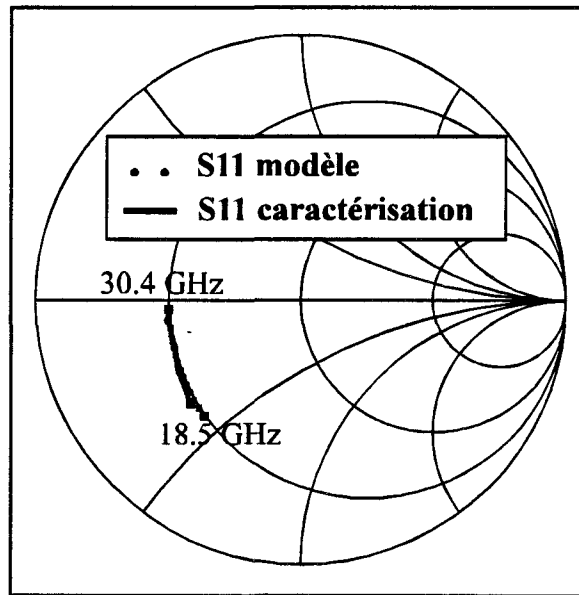


Figure II.11 : S_{11} caractérisé et modélisé du MESFET plasma.

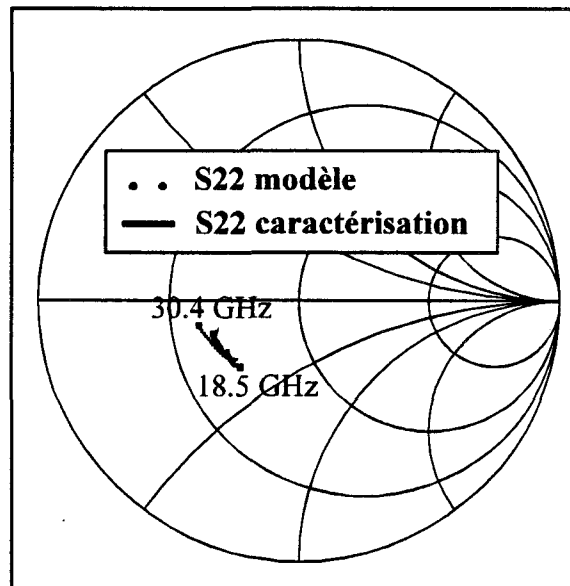


Figure II.12 : S_{22} caractérisé et modélisé du MESFET plasma.

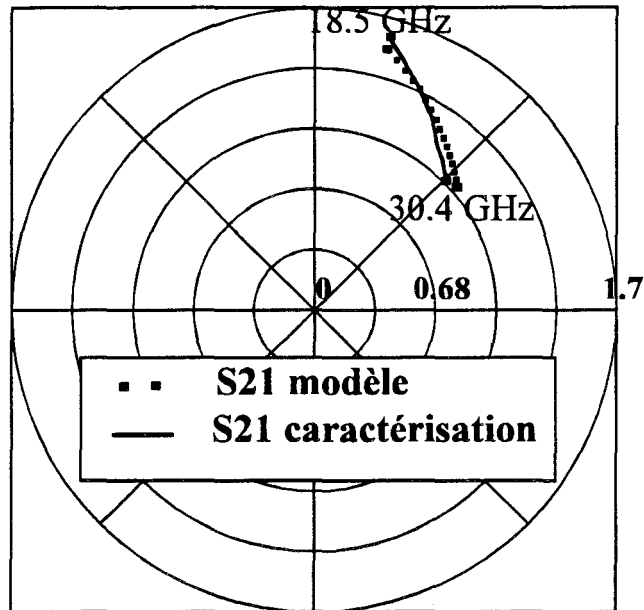


Figure II.13 : S_{21} caractérisé et modélisé du MESFET plasma.

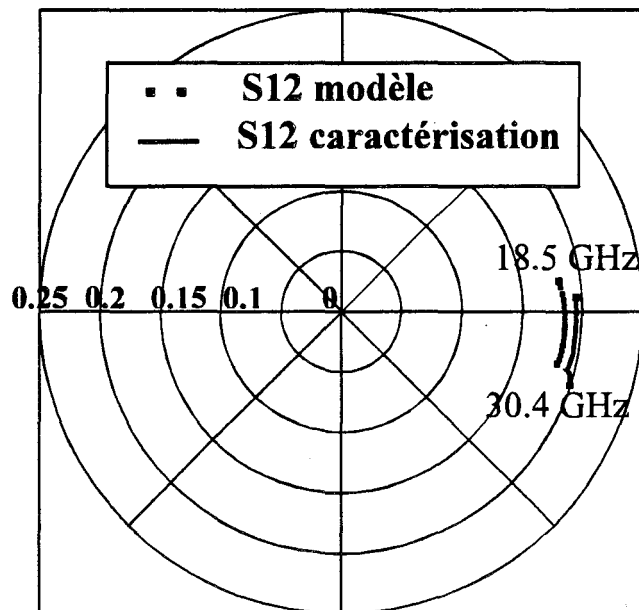


Figure II.14 : S_{12} caractérisé et modélisé du MESFET plasma.

l_g	l_d	C_{pg}	C_{pd}
0.1 nH	0.08 nH	36 fF	36 fF

Tableau II.5 : Eléments extrinsèques rajoutés au modèle “ Curtice Cubic ”.

Les figures II.11, II.12, II.13 et II.14 montrent un bon accord entre les paramètres [S] mesurés et modélisés entre 18 GHz et 30 GHz.

I.6 Eléments passifs

Afin d'éviter l'emploi de résistances et d'inductances lors de la réalisation de nos circuits, nous aurons recours aux lignes de transmission en structure microruban ; nous ferons également appel à des capacités simples à mettre en oeuvre. De même, dans un souci de simplicité nous avons écarté l'emploi des via-holes.

I.6.1 Les capacités dans les MMICs

Il existe plusieurs types de capacités susceptibles d'être employées dans les MMICs ; leur choix dépend de multiples paramètres tels que la valeur à obtenir, la bande de fréquence des circuits, la surface disponible.... Parmi ces différents types, nous distinguerons :

1 - Les stubs ou lignes de transmission en court-circuit ou circuit ouvert, en structure microruban dont la longueur et la largeur déterminent la valeur de la capacité.

2 - Les capacités interdigitées utilisent les lignes couplées ; elles sont prévues pour de faibles valeurs (< 1 pF) qui dépendent de la distance entre les lignes (ou doigts) et de leur nombre. Des éléments parasites inductifs, résistifs et aussi capacitifs doivent être pris en compte lors de la modélisation. Ces capacités sont décrites dans plusieurs ouvrages [13], et sont surtout utilisées dans les circuits fonctionnant au delà de 18 GHz.

3 - Les diodes Schottky dont la capacité est fonction de la surface de la diode, du profil de dopage ainsi que de la tension appliquée. Ces éléments sont utilisés essentiellement dans les VCOs (Voltage Controlled Oscillators). La variation de la tension qui leur est

appliquée implique une variation de la capacité et par suite de la fréquence d'oscillation.

4 - Les capacités MIM (Métal - Isolant - Métal), qui sont les plus répandues dans la fabrication des MMICs sur GaAs. On réalise 2 métallisations inférieure et supérieure entre lesquelles est déposé un film de diélectrique. La valeur de la capacité est donnée par la formule suivante :

$$C = \varepsilon_0 \varepsilon_r \frac{S}{e} \quad (\text{II.1})$$

avec ε_0 : permittivité diélectrique du vide (8.84 pF/m)

ε_r : permittivité relative de l'isolant

S : Surface commune entre les deux métallisations

e : épaisseur du diélectrique

C'est ce type de capacité que nous utiliserons pour réaliser des circuits monolithiques. Pour cela, une réalisation d'une échelle de capacités s'avère nécessaire après avoir choisi l'isolant, afin de déterminer ε_r précisément.

1.6.2 Réalisation des capacités MIM

Certains diélectriques (SiO_2 , Si_3N_4 , polyimide, ...) sont couramment utilisés lors de la réalisation de circuits monolithiques. Le nitrure de silicium (Si_3N_4) présente un intérêt puisqu'il est utilisé aussi bien pour la réalisation des capacités que pour la passivation du circuit. Sa permittivité relative est comprise entre 5 et 7.5 [14, 15]. Cette valeur étant très importante lors du calcul de la capacité, une échelle a ainsi été réalisée pour 2 épaisseurs différentes de Si_3N_4 : 2000 Å et 4000 Å. Le nitrure de silicium est déposé par PECVD (Plasma Enhanced Chemical Vapor Deposition).

Les capacités réalisées sont cascadables et possèdent la géométrie présentée dans la figure (II.15) où la surface $S = axb$. Cette dernière varie entre 15000 μm^2 et 135 μm^2 .

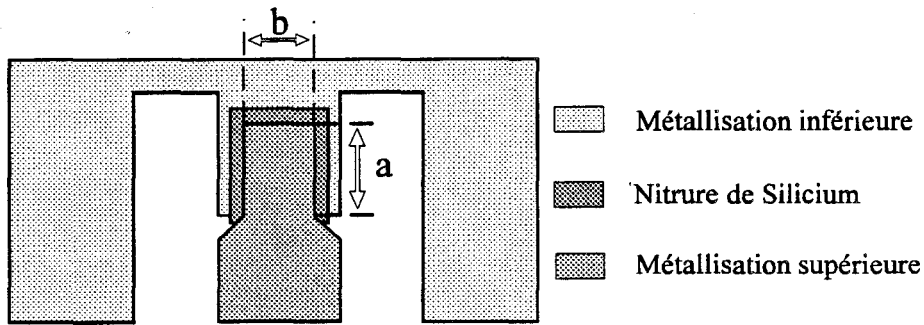


Figure II.15 : Géométrie des capacités réalisées.

Plusieurs capacités dont les valeurs varient entre 5 pF et 0.2 pF, ont été caractérisées en dipôle. La valeur moyenne de la permittivité relative déterminée après la caractérisation est de 7.38. C'est sa plage de variation qui doit être prise en compte lors de la simulation : elle varie de 7 à 7.5. La tension de claquage est assez grande (>20 V), cette dernière est liée au courant de fuite qui peut subvenir dans la zone de fuite représentée sur la figure (II.16).

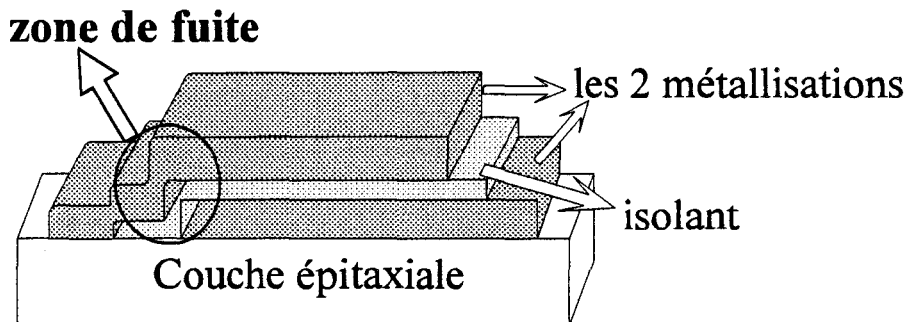


Figure II.16 : Structure d'une capacité MIM.

1.6.3 Modèle de capacité MIM

Afin de modéliser une capacité MIM en hyperfréquences, il faut déterminer les différents éléments de son schéma équivalent (Fig. II.17) en tenant compte des éléments parasites [14].

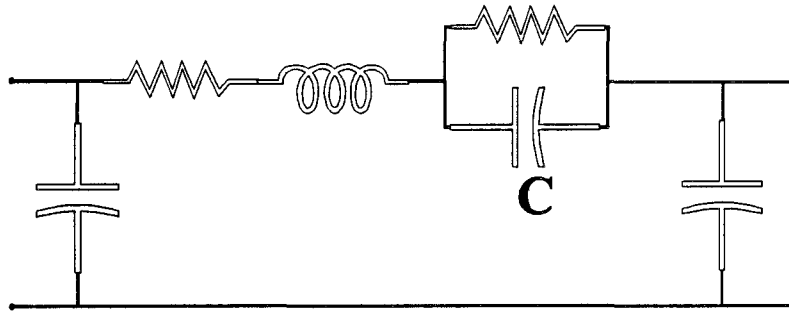


Figure II.17 : Schéma équivalent d'une capacité MIM.

Le logiciel de simulation MDS possède un modèle de capacité MIM (Capacitor Thin Film) illustré sur la figure (II.18). Le diélectrique entre les 2 métallisations est le nitrure de silicium dont la permittivité relative est $\epsilon_r = 7.38$, et les pertes telles que $\text{tg}\delta = 0.001$.

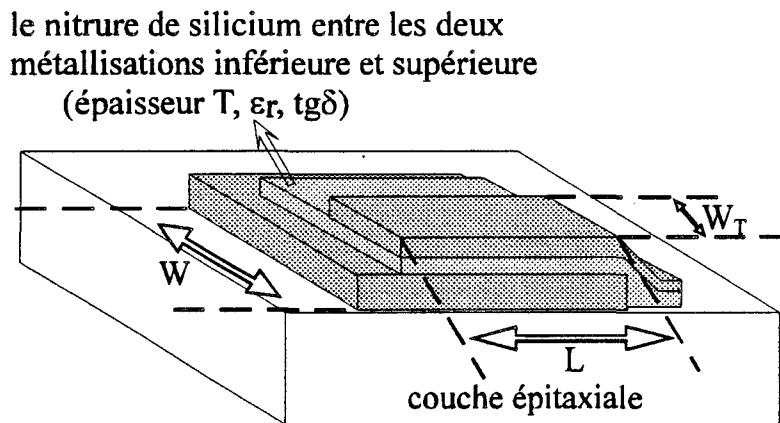


Figure II.18 : Modèle de capacité MIM dans le logiciel MDS.

Nous avons comparé les résultats obtenus à l'aide de ce modèle avec ceux issus de la caractérisation pour différentes dimensions de capacités. A titre d'exemple, la figure (II.19) illustre cette comparaison pour une capacité de dimensions $10\ \mu\text{m} \times 30\ \mu\text{m}$, où l'épaisseur de nitrure de silicium est de $2000\ \text{\AA}$. L'étude est faite dans la bande 20-30 GHz. La capacité vaut $0.1\ \text{pF}$.

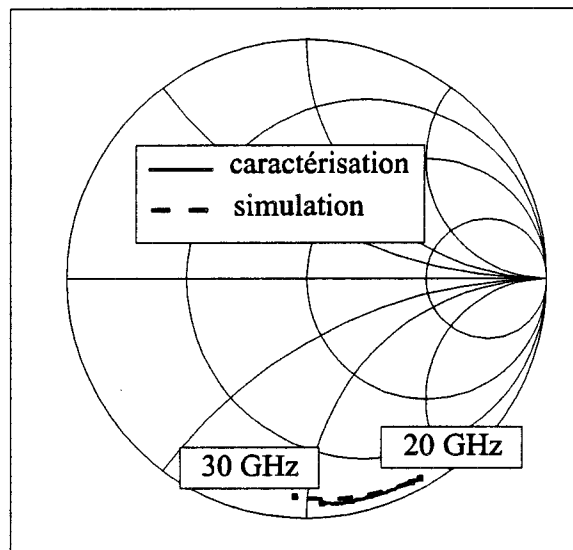


Figure II.19 : S11 modélisé et caractérisé d'une capacité MIM.

Ces courbes reflètent une très bonne concordance entre les valeurs issues de la mesure et de la simulation : le modèle précédent pourra donc être utilisé pour simuler des capacités MIM ≥ 0.1 pF. A noter que pour les faibles valeurs de capacités, les pertes résistives sont prises en compte en rajoutant une résistance en série. Elle vaut 3Ω dans le cas de la figure (II.19).

II ETUDE D'UNE SOURCE MONOLITHIQUE INTEGREE

II.1 Conception et simulation de l'oscillateur monolithique intégré

La configuration de l'oscillateur utilisée lors de la réalisation hybride décrite au chapitre I (§IV.2) est conservée pour la version monolithique.

Dans un premier temps, le schéma de base utilisé pour la simulation est le même que celui représenté figure (I.29). Les résultats de simulation en régime grand signal ont montré l'intérêt d'utiliser un quadripôle d'adaptation en sortie afin d'augmenter la puissance de sortie. Cette première approche nous a renseigné sur l'ordre de grandeur

des éléments constituant le circuit tels que : la contre-réaction, le circuit d'accord et le quadripôle d'adaptation.

La deuxième étape consiste à introduire ou à remplacer les éléments du schéma électrique par les éléments réels. A cet effet la polarisation grille-source est assurée par une ligne microruban . La contre-réaction ainsi que le circuit d'adaptation sont faits à l'aide de capacités MIM de dimensions bien déterminées. Le schéma représentatif est illustré sur la figure (II.20) où on remarque aussi la simplicité de l'oscillateur.

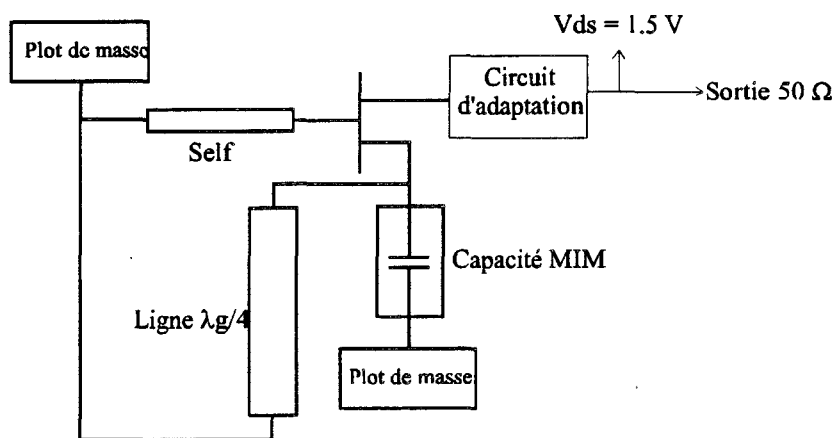


Figure II.20 : Topologie de l'oscillateur monolithique intégré.

L'étude en régime grand signal de l'oscillateur utilisant l'équilibrage harmonique nous a permis de déterminer sa fréquence d'oscillation et sa puissance de sortie.

La figure II.21 représente le spectre du signal de sortie . On peut en tirer :

Fréquence d'oscillation : 24.3 GHz

Puissance de sortie : -1.5 dBm

Puissance du premier harmonique : -32 dBm

Il est important de préciser que ce sont les résultats définitifs de simulation, en d'autres termes, le circuit simulé représente parfaitement le layout de l'oscillateur, et où on

tient compte des différentes liaisons entre le circuit et, soit la masse, soit la sortie. Ces dernières sont des inductances représentant les fils de thermocompression.

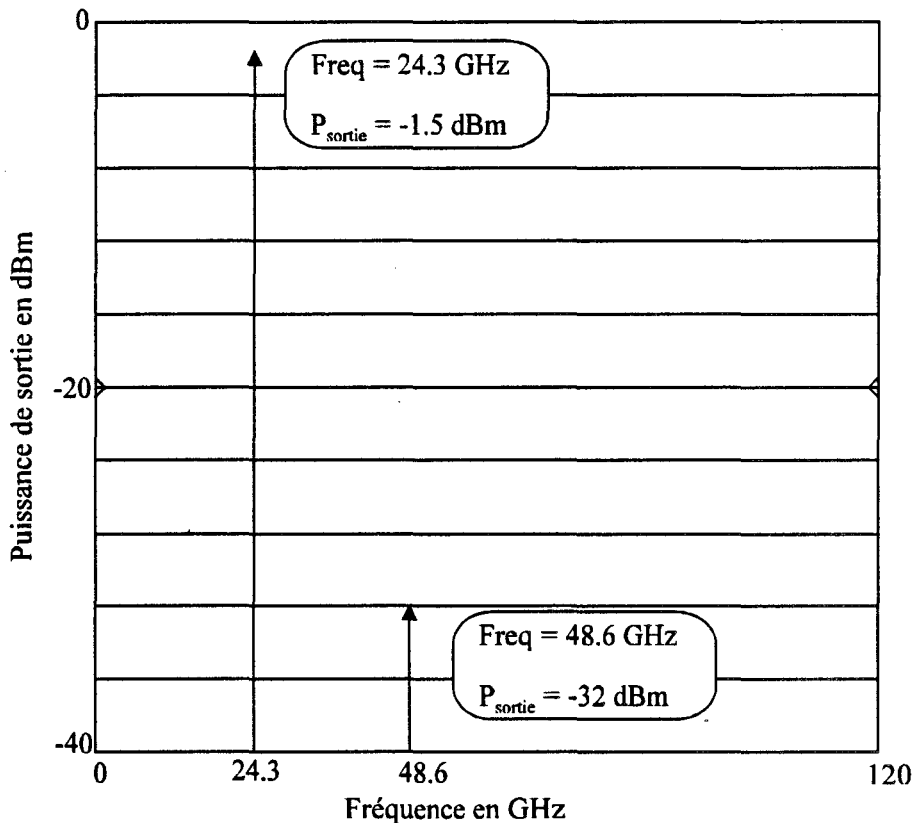


Figure II.21 : Spectre de sortie de l'oscillateur.

II.2 Etude de sensibilité

L'étude de sensibilité des circuits intégrés monolithiques est très importante.

Nous avons donc entrepris une analyse " Monte Carlo " avec une loi uniforme sur les longueurs de ligne de transmission, les dimensions des capacités MIM et les fils de thermocompression de +/- 5 %, et sur quelques éléments du modèle représentant le transistor de +/- 10 %. Ces éléments sont les suivants :

Les coefficients A_i intervenant dans la loi non-linéaire du courant I_{ds} (Eq. I.21)

Les capacités C_{gs} et C_{gd}

Les résistances extrinsèques R_g , R_s et R_d

Après avoir effectué le tri des 10 itérations, nous représentons les 2 cas extrêmes sur le spectre de sortie de l'oscillateur que nous comparons au cas normal (Fig. II.22).

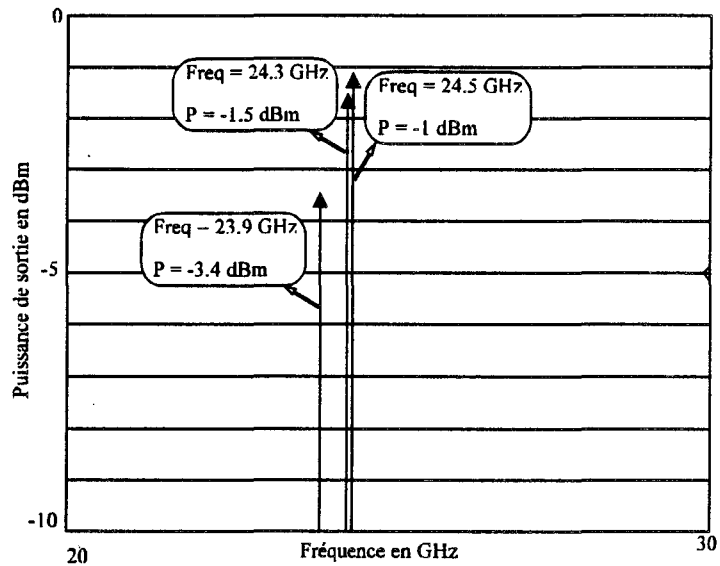


Figure II.22 : Spectre de sortie après une analyse Monte Carlo.

II.3 Layout du circuit oscillateur

Le layout définitif est présenté sur la figure (II.23) : il contient 9 niveaux de masquage ; ses dimensions sont $1280 \times 420 \mu\text{m}^2$.

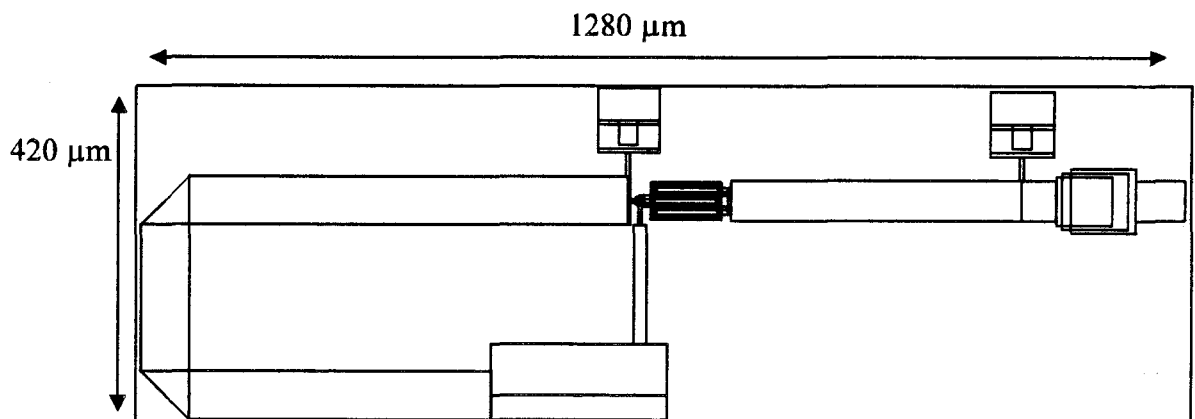


Figure II.23 : Layout final de l'oscillateur.

III CONCEPTION D'UN AMPLIFICATEUR MMIC

III.1 Introduction

Lors de la conception de l'oscillateur monolithique intégré à base de "MESFET plasma", nous nous sommes aperçus que la puissance de sortie n'excédera pas 1 mW. Cependant, pour les applications envisagées dans le cadre de ce travail (mesure de la vitesse des véhicules par effet Doppler), la puissance envoyée vers l'antenne doit être au moins de 10 mW, d'où la nécessité d'amplifier la puissance de sortie de l'oscillateur. La conception et la réalisation d'un amplificateur en bande K s'avère obligatoire ; celui-ci fera appel au même composant actif que l'oscillateur.

Cet amplificateur possédera les caractéristiques suivantes :

1 - un gain en puissance supérieur à 15 dBm en raison des dispersions possibles lors de la réalisation.

2 - un niveau de puissance maximum à l'entrée de 1 mW.

3 - une bande passante de 3 à 4 GHz environ centrée sur 24 GHz.

4 - une bonne adaptation en entrée et en sortie ; en effet, l'amplificateur sera la charge de l'oscillateur, optimisée sur 50Ω , par ailleurs c'est une antenne adaptée qui chargera l'amplificateur.

5 - une stabilité inconditionnelle afin d'éviter des oscillations qui risquent de perturber le fonctionnement du circuit.

6 - une topologie bénéficiant d'une structure simple et dans laquelle nous nous efforcerons de ne pas utiliser de résistances ni d'inductances.

Etant donné l'application visée, l'étude du facteur de bruit de l'amplificateur n'est pas indispensable puisque l'amplitude du signal d'entrée est bien supérieure au niveau de bruit. Cependant, le comportement en régime grand signal du circuit sera pris en compte. Son rôle étant d'amplifier la puissance émise par l'oscillateur, ce "bloc de

gain" sera étudié en tant qu'amplificateur de puissance et optimisé pour respecter le cahier des charges que nous nous sommes fixés.

III.2 Généralités sur les amplificateurs

III.2.1 Stabilité des amplificateurs

Avant d'entamer la conception de tout type d'amplificateurs, certaines considérations doivent être prises en compte. La plus importante est liée à la stabilité de l'amplificateur non seulement sur sa bande de fréquence, mais aussi à l'extérieur de cette bande. D'autre part, il doit être stable pour différentes terminaisons.

Le schéma synoptique classique d'un amplificateur est présenté figure II.24 : le quadripôle actif Q est connecté en entrée et en sortie à des quadripôles d'adaptation Q_e et Q_s .

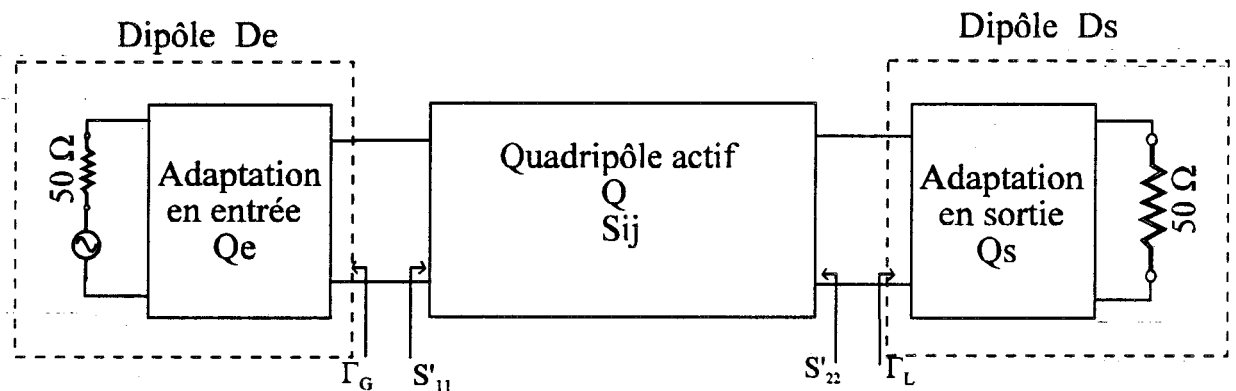


Figure II.24 : Synoptique habituel d'un amplificateur.

En appelant :

Γ_G = coefficient de réflexion du dipôle D_e à l'entrée de Q .

Γ_L = coefficient de réflexion du dipôle D_s à la sortie de Q .

S'_{11} = coefficient de réflexion à l'entrée de Q chargé par D_s .

S'_{22} = coefficient de réflexion en sortie de Q précédé par D_e .

On obtient, [16] :

$$S'_{11} = S_{11} + \frac{S_{12}S_{21}\Gamma_L}{1 - S_{22}\Gamma_L}$$
$$S'_{22} = S_{22} + \frac{S_{12}S_{21}\Gamma_G}{1 - S_{11}\Gamma_G}$$

(II.2)

Pour que l'amplificateur soit inconditionnellement stable, il faut que :

$$|S'_{11}| < 1$$
$$|S'_{22}| < 1$$

(II.3)

Nous pouvons exprimer l'ensemble de ces 2 conditions par l'intermédiaire du facteur de stabilité K. En effet, la condition de stabilité inconditionnelle peut alors s'écrire [17] :

$$K = \frac{1 - |S_{11}|^2 - |S_{22}|^2 + |\Delta|^2}{2|S_{12}S_{21}|} > 1$$

(II.4)

$$\text{où } \Delta = S_{11}S_{22} - S_{12}S_{21}$$

Il faut préciser que cette condition doit être valable quelle que soit la fréquence d'étude.

Cependant, si $|S'_{11}|$ ou $|S'_{22}|$ est supérieur à 1, l'amplificateur est conditionnellement stable. Dans ce cas, il est important d'étudier les zones de stabilité ou plutôt cercles de stabilité (Chap I, § I.1) afin de déterminer quelles sont les impédances de charges Γ_G , Γ_L à présenter en entrée et en sortie afin d'empêcher les risques d'oscillations et donc le dysfonctionnement du circuit.

III.2.2 Amplificateur de puissance

Différents paramètres sont à déterminer concernant un amplificateur de puissance, tels que les gains (sous différentes formes : gain disponible, gain de transducteur, ...), les adaptations en entrée et en sortie. Leur détermination passe obligatoirement par celles des paramètres de la matrice de répartition [S] du quadripôle résultant. C'est une analyse en régime petit signal qui nous y donne accès.

Néanmoins, le comportement non-linéaire du FET nécessite une analyse en régime grand signal afin d'identifier le comportement global du circuit exposé à des niveaux de puissance non négligeables.

Ainsi, à l'aide de l'analyse "Harmonic Balance" (Chap. I, § II.2) on accède à l'évolution de la puissance de sortie en fonction de la puissance d'entrée, au point de compression, à l'intermodulation, ...

En conclusion, l'étude d'un amplificateur de puissance sera entreprise en 2 étapes :

- 1 - Analyse linéaire (Détermination des paramètres [S])
- 2 - Analyse non-linéaire (équilibrage harmonique, puissance)

III.2.2.1 Analyse linéaire

Considérons le schéma de la figure II.25; nous pouvons définir le gain transducteur G_T défini comme étant le rapport de la puissance absorbée par la charge en sortie de l'élément actif sur la puissance disponible de la source à son entrée.

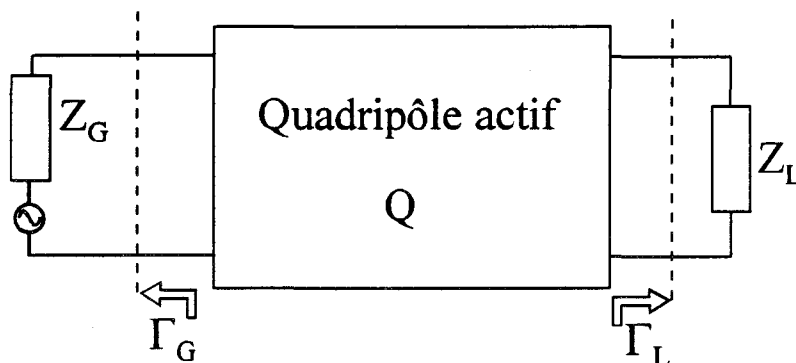


Figure II.25 : Schéma d'étage amplificateur .

$$G_T = \frac{P_c}{P_s} \quad (\text{II.5})$$

où : P_c : puissance absorbée sur la charge en sortie de Q
 P_s : puissance disponible sur la source à l'entrée de Q

G_T est donné par : [18]

$$G_T = \frac{|S_{21}|^2 (1 - |\Gamma_L|^2) (1 - |\Gamma_G|^2)}{|1 - S'_{11} \Gamma_G|^2 \cdot |1 - S'_{22} \Gamma_L|^2} \quad (\text{II.6})$$

Afin d'obtenir un gain G_T maximum, il est nécessaire d'assurer un transfert maximum de puissance entre les différentes parties du montage, c'est à dire qu'il faut avoir une adaptation de puissance en entrée et en sortie du quadripôle actif Q. Cela se traduit par les 2 équations suivantes : [18]

$$\Gamma_G = S'_{11}{}^* = \left(S_{11} + \frac{S_{12} S_{21} \Gamma_L}{1 - S_{22} \Gamma_L} \right)^* \quad (\text{II.7})$$

$$\Gamma_L = S'_{22}{}^* = \left(S_{22} + \frac{S_{12} S_{21} \Gamma_G}{1 - S_{11} \Gamma_G} \right)^*$$

dont la résolution permet d'accéder à Γ_{Gopt} et Γ_{Lopt} .

Par ailleurs, dans le cas de stabilité inconditionnelle ($K > 1$), nous pouvons déterminer le gain transducteur maximum ou MAG (Maximum Available Gain). Le cas échéant, c'est un gain maximum stable qui sera défini dans la limite de stabilité MSG (Maximum Stable Gain). Le MAG et le MSG sont donnés par les formules suivantes :

$$MAG = \frac{S_{21}}{S_{12}} \left| K - \sqrt{K^2 - 1} \right| \quad (\text{II.8})$$

$$MSG = \frac{S_{21}}{S_{12}}$$

La détermination de Γ_{Gopt} et Γ_{Lopt} n'est pas suffisante pour effectuer la synthèse des 2 quadripôles Q_e et Q_s . En effet, il faut considérer également les critères d'adaptation en impédance en entrée et en sortie de l'amplificateur.

Ainsi, Q_e est un quadripôle ayant $S_{11} = 0$ et $S_{22} = \Gamma_{\text{Gopt}}$

Q_s est un quadripôle ayant $S_{11} = \Gamma_{\text{Lopt}}$ et $S_{22} = 0$ (Fig. II.34).

Les paramètres $[S]$ de l'élément actif étant déterminés ainsi que les quadripôles d'adaptation d'entrée Q_e et de sortie Q_s , une analyse linéaire peut être entreprise, elle nous permet d'accéder au gain global de l'amplificateur (S_{21g}), aux coefficients de réflexion entrée - sortie (S_{11g} , S_{22g}) ainsi qu'à l'isolation (S_{12g}) (Fig. II.26).

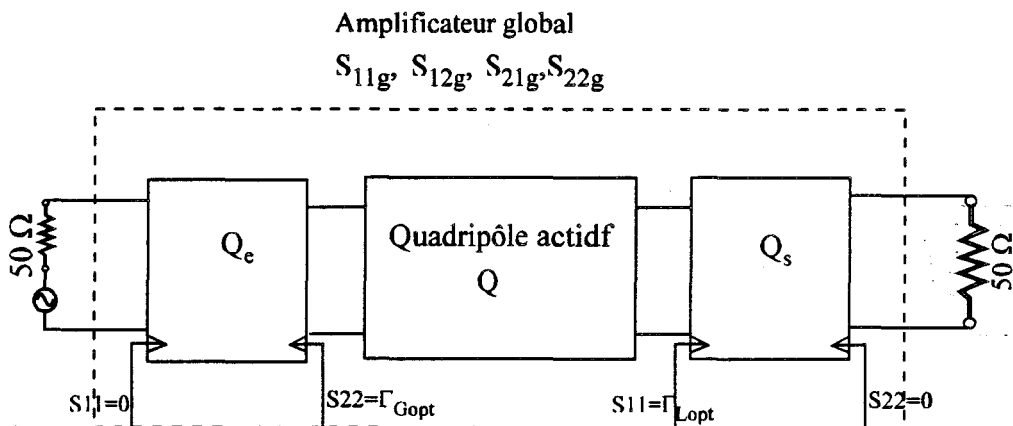


Figure II.26 : Schéma global d'un amplificateur de puissance.

III.2.2.2 Analyse non-linéaire

Lorsque le niveau du signal à l'entrée d'un FET augmente, plusieurs phénomènes commencent à apparaître en raison essentiellement du caractère non-linéaire du composant. Ces phénomènes (essentiellement la compression et l'intermodulation) peuvent être caractérisés au moyen d'une analyse non-linéaire.

III.3 Choix de la configuration de l'amplificateur

Notre but étant de simplifier au maximum le montage, nous avons décidé d'étudier, dans un premier temps, un montage classique qui consiste à monter le MESFET en source commune et à optimiser les 2 quadripôles d'adaptation Q_e et Q_s en entrée et en sortie afin d'obtenir une adaptation en puissance inter-étage et une adaptation globale du circuit (Figure II.27).

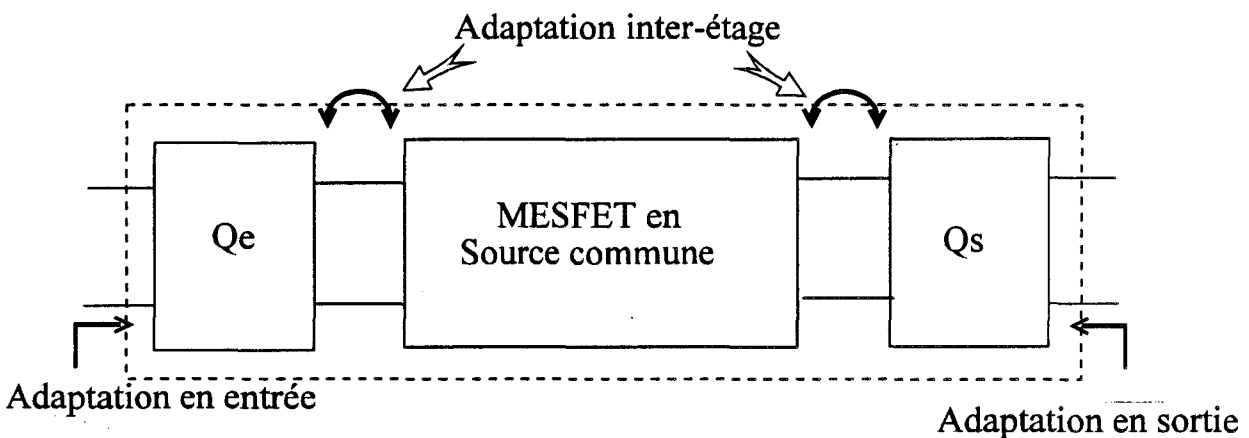


Figure II.27 : Synoptique d'un amplificateur avec le MESFET en source commune.

Le MESFET plasma est polarisé à $V_{ds} = 1.5 \text{ V}$ et $V_{gs} = 0 \text{ V}$, qui est une polarisation similaire à celle de l'oscillateur. Les quadripôles Q_e et Q_s sont à base de lignes de transmission en technologie microruban. L'étude préliminaire de ce montage, dans une bande de fréquence entre 22 GHz et 26 GHz, nous renseigne sur les paramètres [S] en régime petit signal du circuit, autrement dit sur le gain, l'adaptation entrée-sortie, l'isolation. Ils sont illustrés sur la figure II.28.

En résumé, à 24 GHz, nous obtenons :

- Un gain de 4 dB
- Une adaptation en entrée de -15 dB
- Une adaptation en sortie $< -20 \text{ dB}$
- Une isolation de -14 dB

Le gain de cet étage unique étant modeste, nous sommes donc amenés à choisir une autre configuration qui pourra nous procurer un meilleur gain avec une bonne adaptation en entrée et en sortie.

Nous avons opté pour un montage cascode [19, 20] illustré sur la figure II.29. Il utilise 2 transistors, le premier en source commune suivi de l'autre en grille commune. L'ensemble est adapté en puissance via 2 quadripôles Q_e et Q_s . Ce montage possède 2 avantages importants ; d'une part, le gain est supérieur à celui d'un montage source commune, d'autre part, il assure une autopolarisation des transistors étant donné que c'est le même courant drain source qui circule.

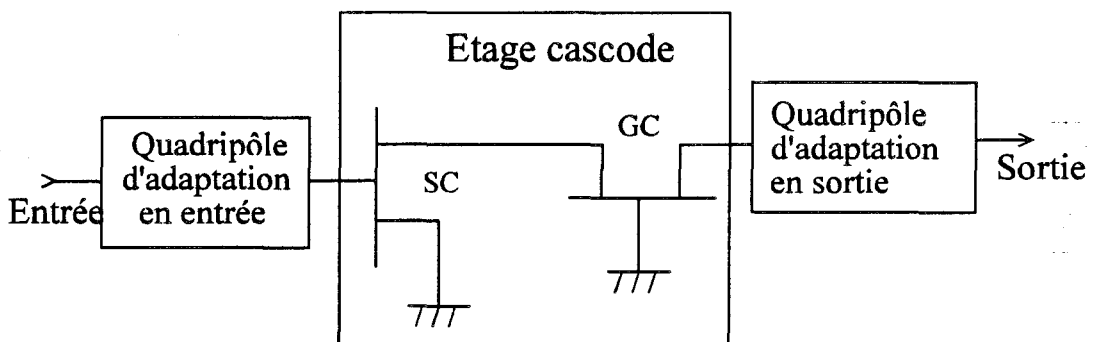


Figure II.29 : Amplificateur de puissance avec un montage cascode.

Afin de valider l'efficacité de ce montage, nous avons comparé 3 montages :

- 1 - source commune avec un FET de 2 doigts de grille de largeur $75 \mu\text{m}$ (SC150)
- 2 - source commune avec un FET de 4 doigts de grille (SC300)
- 3 - cascode utilisant 2 FETs de 2 doigts de grille chacun (CAS 150)

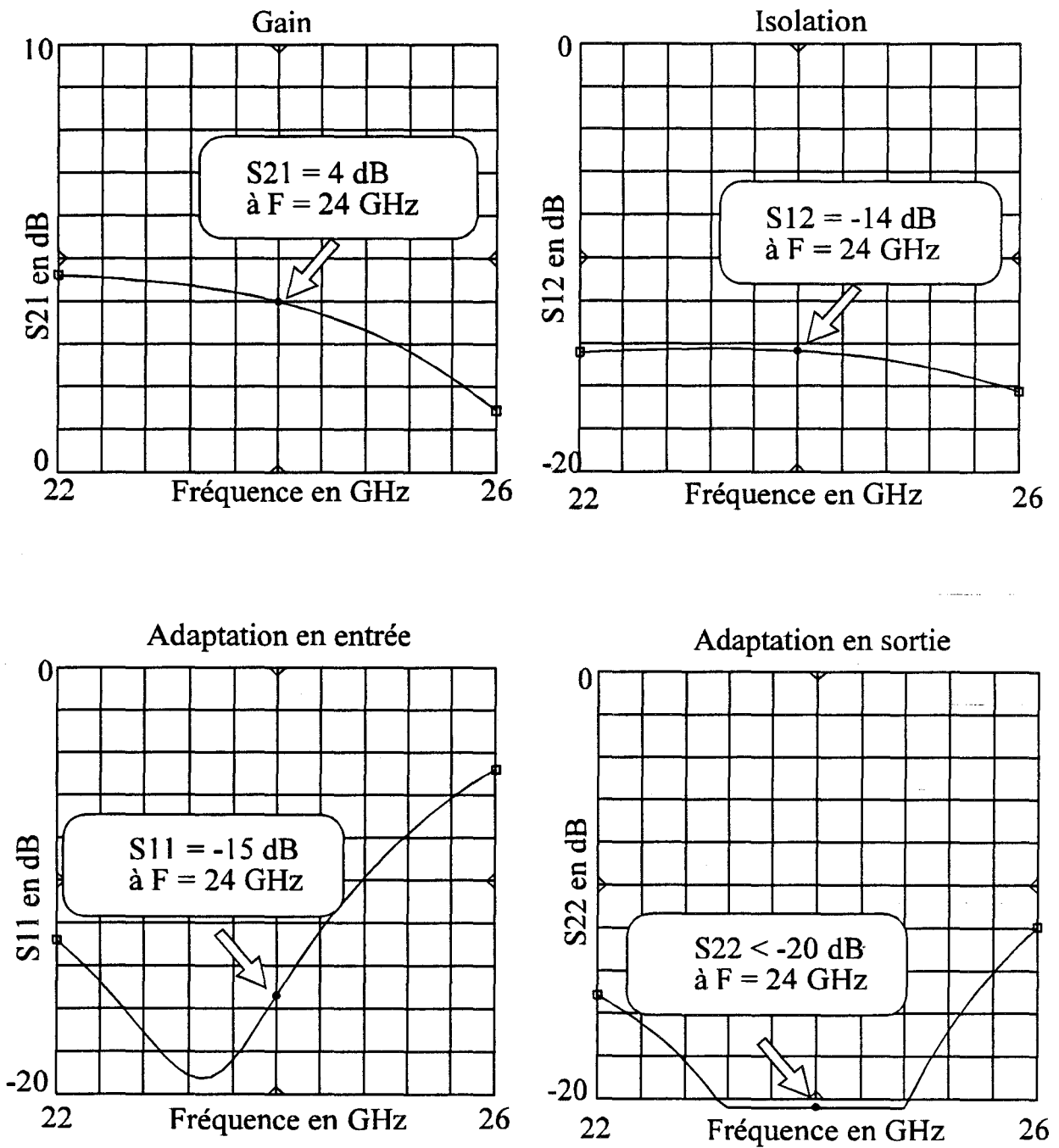


Figure II.28 : Paramètres [S] de l'amplificateur avec le MESFET plasma en source commune.

La figure II.30 montre l'évolution du gain en petit signal de ces 3 montages en fonction de la fréquence.

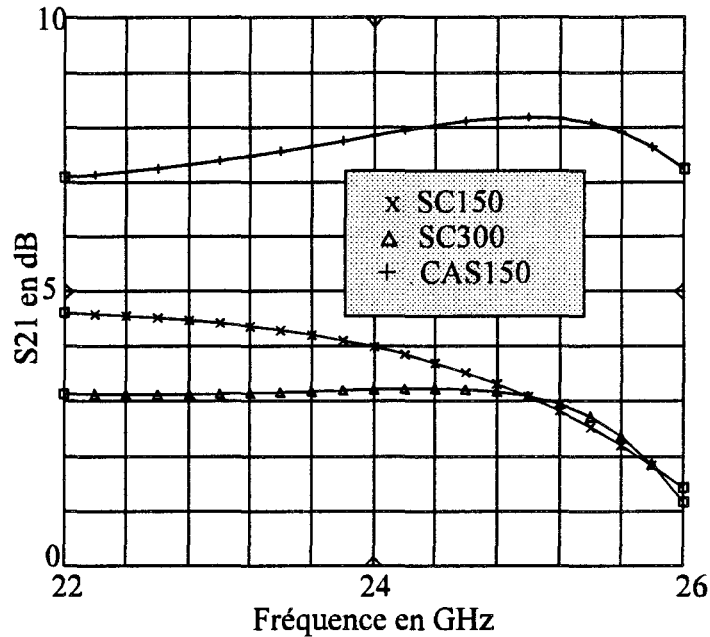


Figure II.30 : Gain petit signal des 3 montages.

Le tableau II.6 donne la valeur des gains pour $f = 24$ GHz, et nous constatons que le montage cascode est le plus avantageux (gain de 8 dB), de plus, sa bande passante est supérieure à 4 GHz avec une fluctuation de 1 dB entre 22 GHz et 26 GHz.

SC150	SC300	CAS150
4 dB	3.2 dB	8 dB

Tableau II.6 : Gain des 3 montages à 24 GHz.

III.4 Montage complet de l'amplificateur

Afin de satisfaire le cahier des charges déjà défini (§ III.1.), nous avons décidé de concevoir l'amplificateur de 3 étages en cascade :

-2 étages cascodes

-1 étage source commune avec un FET formé de 4 doigts de grille de largeur 75 μm chacun.

Il est nécessaire que le dernier étage supporte une grande puissance à l'entrée étant donné le gain important qui sera apporté par les étages cascodes. Pour cette raison, nous avons opté pour un transistor de largeur de grille de 300 μm .

Le synoptique du montage complet de l'amplificateur est donné sur la figure II.31a et le schéma électrique sur la figure II.31b.

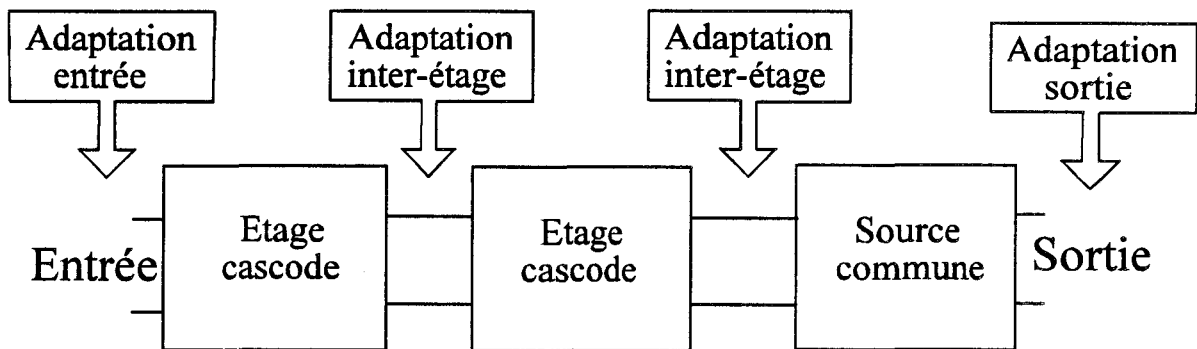


Figure II.31a : Synoptique du montage complet de l'amplificateur.

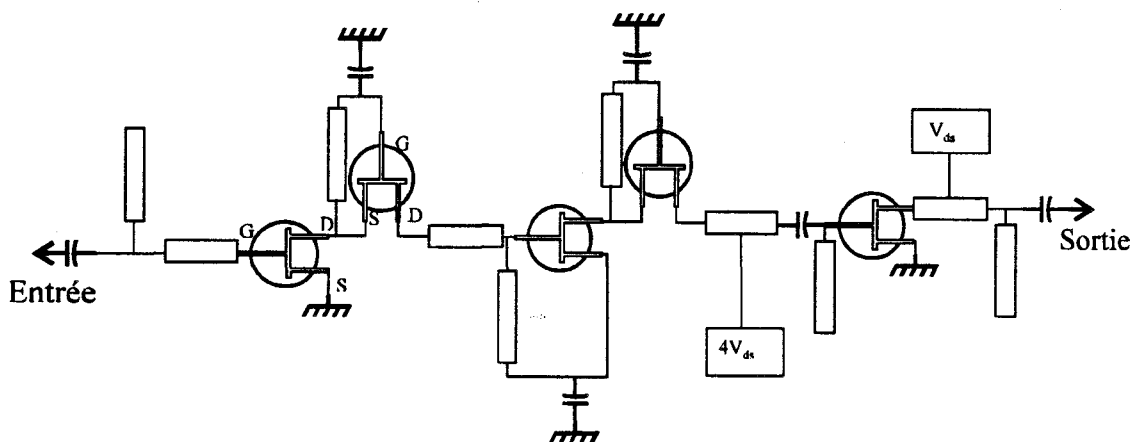


Figure II.31b : Schéma électrique simulé de l'amplificateur.

III.4.1 Analyse linéaire de l'amplificateur

Avant d'entamer l'analyse linéaire de l'amplificateur, il est nécessaire de bien définir le modèle utilisé pour le composant formé de 4 doigts de grille (largeur totale de grille = 300 μm). Pour ce fait, nous avons considéré le modèle "Curtice Cubic" propre au MESFET plasma dont la largeur totale de grille est de 150 μm , et nous avons appliqué la loi simple d'échelle. En effet, elle consiste à doubler les paramètres A_i qui interviennent dans l'équation de courant (Chap. I, équation I.21), ainsi que les capacités C_{gs} , C_{gd} et les capacités extrinsèques C_{pg} et C_{pd} . A l'inverse, toutes les résistances intervenant dans le modèle valent la moitié. Nous gardons les mêmes selfs extrinsèques.

Les deux étages cascodes sont autopolarisés sous une tension de 6.8 V, ce qui donne une tension drain source de 1.7 V pour chaque transistor avec un courant I_{ds} de 31 mA. Le troisième étage source commune est polarisé sous une tension $V_{ds} = 1.7$ V avec un courant $I_{ds} = 65$ mA. La tension grille source des différents composants est nulle, elle est assurée par des lignes de transmission qui interviennent aussi sur l'adaptation inter-étage.

Des capacités de découplage sont utilisées pour bien séparer le fonctionnement en continu et en hyperfréquence et aussi entre le deuxième et le troisième étage. Tous les quadripôles d'adaptation sont réalisés à l'aide de lignes de transmission en technologie microruban.

L'analyse linéaire permet d'obtenir les paramètres [S] en régime petit signal de l'amplificateur. Les figures II.32 et II.33 montrent respectivement l'adaptation en entrée et en sortie ainsi que le gain linéaire entre 20 et 28 GHz.

Ces courbes nous permettent de conclure qu'à 24 GHz, nous avons :

- $|S_{11}| < -20$ dB
- $|S_{22}| < -20$ dB
- $|S_{21}| = 18.4$ dB
- Bande passante située entre 21 GHz et 24.8 GHz.

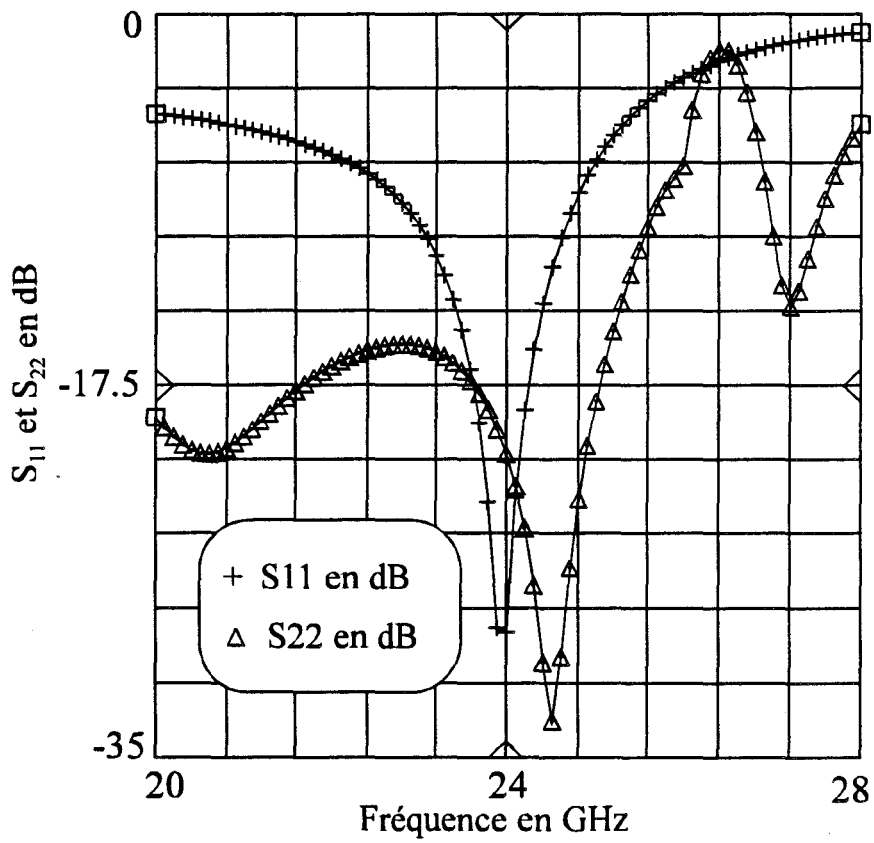


Figure II.32 : S_{11} et S_{22} de l'amplificateur.

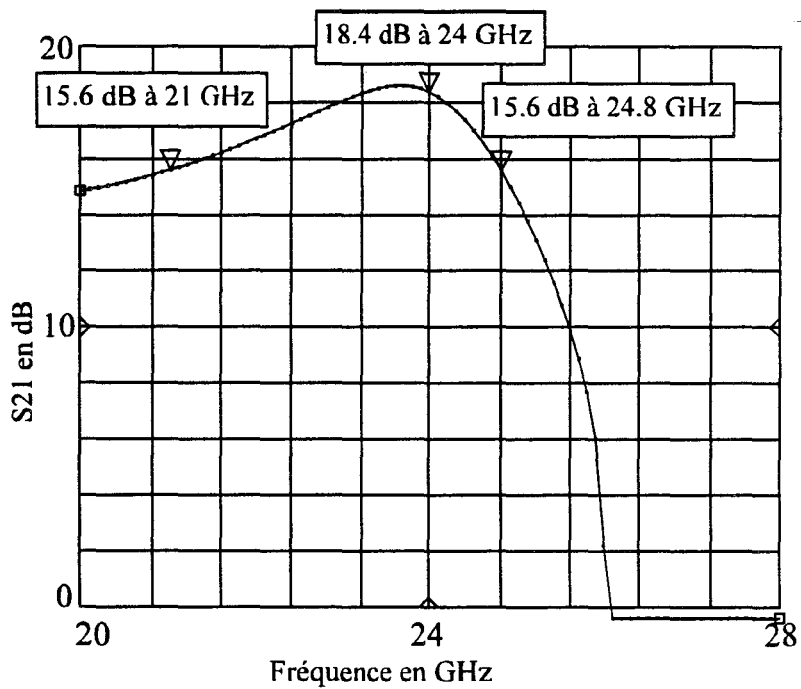


Figure II.33 : Gain de l'amplificateur.

Par ailleurs, le coefficient de stabilité K de l'amplificateur est représenté sur la figure II.34 de 0 à 50 GHz. Nous constatons que sur toute la plage, $K > 1$ et donc l'amplificateur présente un stabilité inconditionnelle.

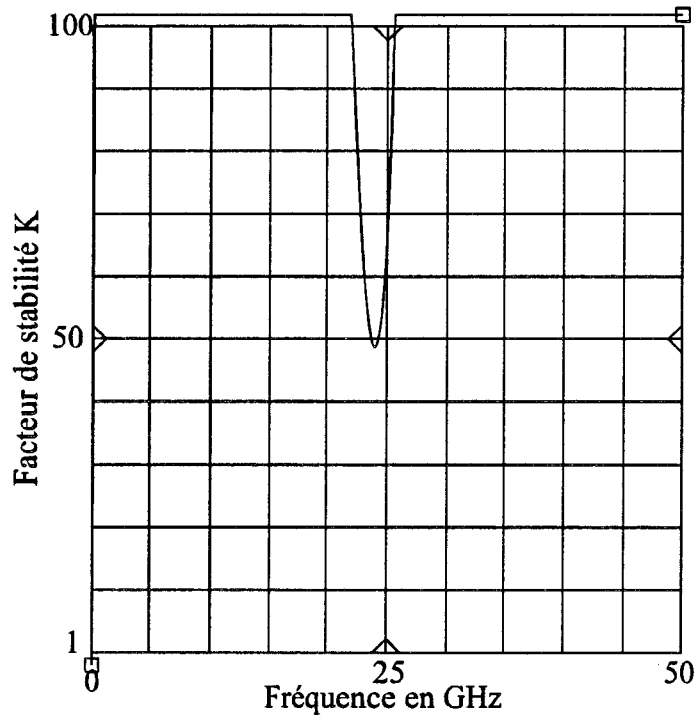


Figure II.34 : Coefficient de stabilité K de l'amplificateur.

III.4.2 Analyse non-linéaire de l'amplificateur

L'analyse non-linéaire effectuée à l'aide de l'équilibrage harmonique nous permet de déterminer l'évolution de la puissance disponible sur la charge en sortie de l'amplificateur en fonction de celle absorbée à son entrée. Elle est illustrée sur la figure II.35.

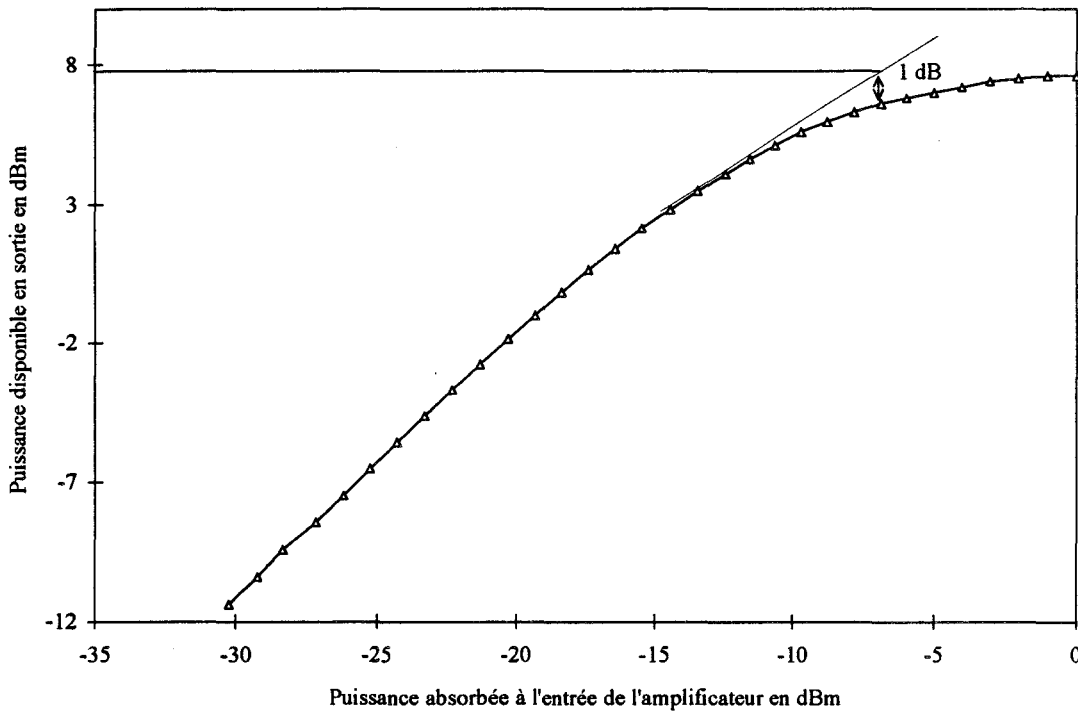


Figure II.35 : Puissance de sortie en fonction de la puissance d'entrée à 24 GHz.

A partir de cette courbe, le point de 1 dB de compression peut être déterminé. A ce point, la puissance de sortie vaut $(8-1) = 7$ dBm. Cette puissance est assez faible par rapport au cahier des charges, elle reflète une limitation en puissance liée principalement au comportement des composants actifs en régime grand signal.

III.4.3 Etude de sensibilité

L'analyse de l'amplificateur ne peut être complète sans effectuer l'étude de sensibilité afin de connaître le comportement du circuit en fonction de la variation de ses éléments, qui peuvent être groupés en 3 ensembles :

- 1 - Composants actifs
- 2 - Capacités MIM
- 3 - Lignes de transmission en structure microruban

Nous avons choisi d'effectuer une analyse Monte Carlo des paramètres [S] avec une variation aléatoire uniforme de +/- 10 % des différentes longueurs des lignes de transmission, des paramètres de la capacité MIM (les dimensions, l'épaisseur du diélectrique, et sa permittivité diélectrique relative) ainsi que certains paramètres du modèle Curtice Cubic des transistors.

Concernant les 5 transistors, les paramètres variant sont :

- Les coefficients A_i intervenant dans la loi du courant (Chap. I, équation I.21)
- Les capacités C_{gs} et C_{gd}
- Les résistances R_g et R_{ds}

Il est à noter que ces paramètres propres à un transistor varient ensemble et indépendamment de ceux d'un autre transistor. Ceci reflète le cas réel de transistors non identiques formant l'amplificateur.

Après 20 itérations, un tri des résultats est réalisé. La figure II.36 montre le cas extrême de S_{11} comparé au cas normal. Nous pouvons donc nous attendre à une dégradation jusqu'à -10 dB à 24 GHz. Toutefois, cette valeur reste acceptable.

Cette comparaison est également réalisée pour S_{22} (Fig. II.37). Il atteint une valeur maximale de -14 dB à 24 GHz. Concernant le gain petit signal S_{21} , il peut varier entre 12 dB et 26 dB à 24 GHz (Fig.II.38) par rapport à 18 dB dans le cas normal.

L'isolation traduite par le paramètre S_{12} reste supérieure à 50 dB dans tous les cas.

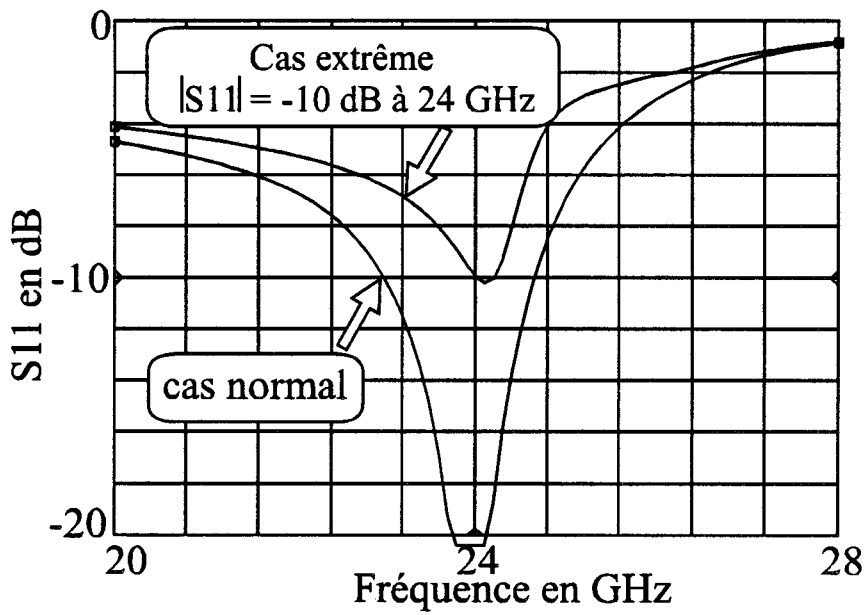


Figure II.36 : S_{11} maximum et normal après une analyse Monte Carlo.

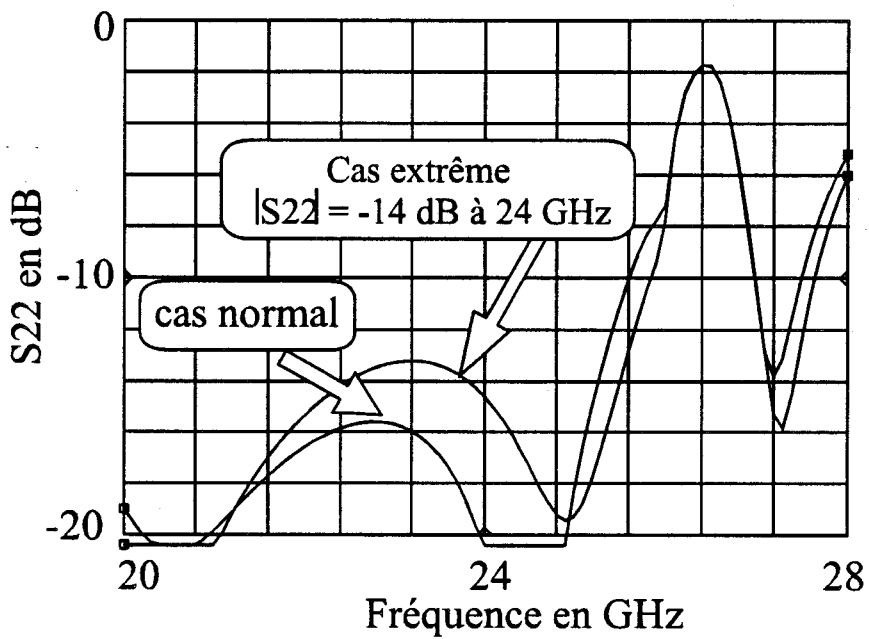


Figure II.37 : S_{22} maximum et normal après une analyse Monte Carlo.

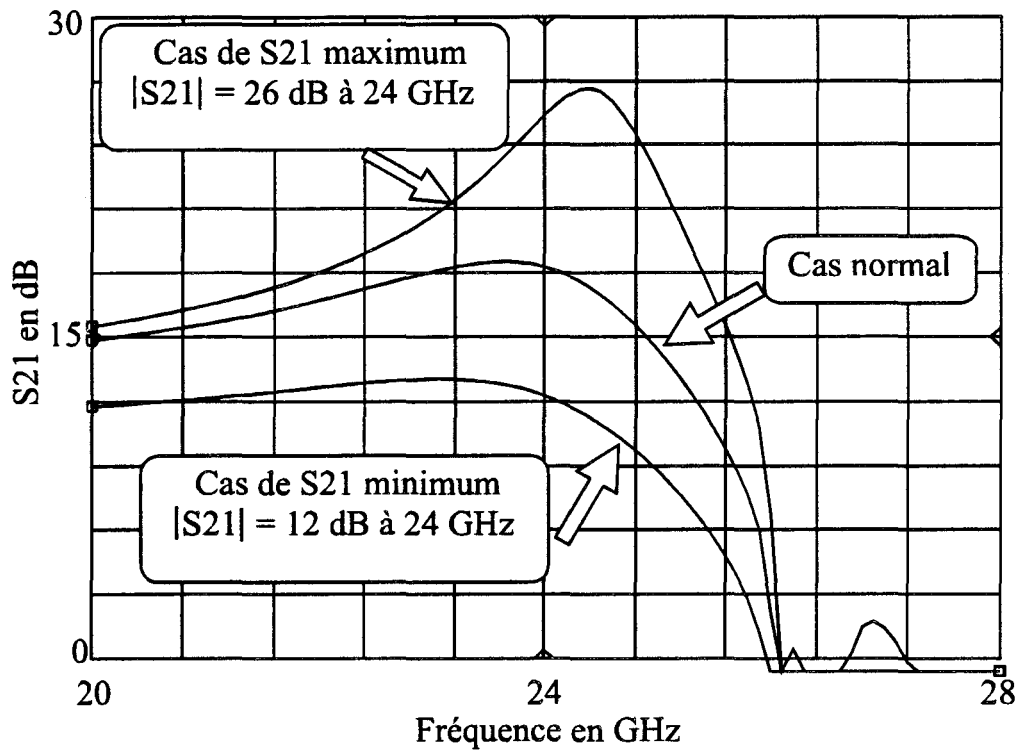


Figure II.38 : S_{21} Maximum, minimum et normal après une analyse Monte Carlo.

III.4.4 Layout de l'amplificateur

La figure II.39 illustre le layout définitif de l'amplificateur, il contient 9 niveaux de masques ; ses dimensions sont de 2.7 x 0.8 mm².

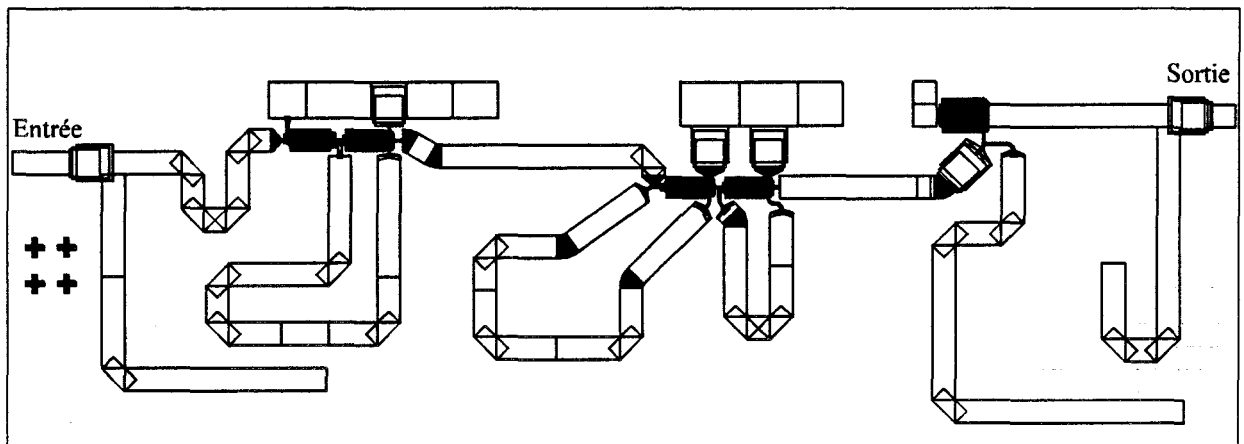
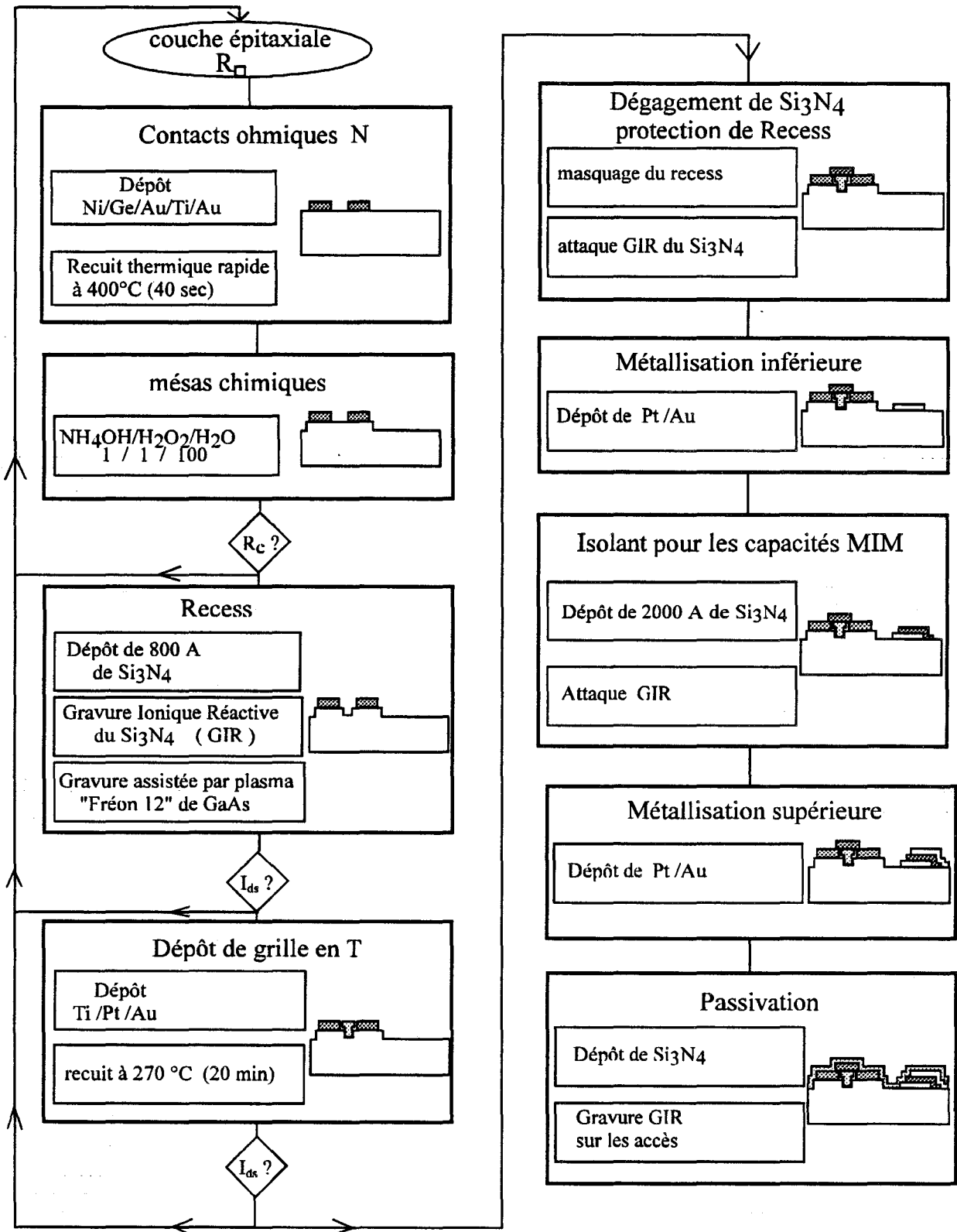


Figure II.39 : Layout de l'amplificateur.



IV REALISATION TECHNOLOGIQUE DES 2 CIRCUITS

L'organigramme ci-contre montre l'ordre suivi des opérations technologiques lors de la réalisation d'un circuit monolithique intégré à base de MESFET classique. Afin de réduire le nombre de niveaux de masquage, il aurait été intéressant de réaliser la métallisation inférieure en même temps que le dépôt de grille. Or, nos essais ont montré qu'un très mauvais contact Schottky se produit dans ce cas.

Par contre, nous pouvons réaliser la passivation et le dépôt du Si_3N_4 (l'isolant des capacités) en un seul niveau de masquage. Nous décrivons ci-dessous la suite des opérations technologiques intervenant lors de la réalisation du circuit monolithique :

1 - Contacts ohmiques type N (Fig. II.40) : C'est la première étape dans une réalisation d'un MESFET classique, le niveau de masquage approprié est effectué au masqueur électronique, il renferme des marques de repérage.

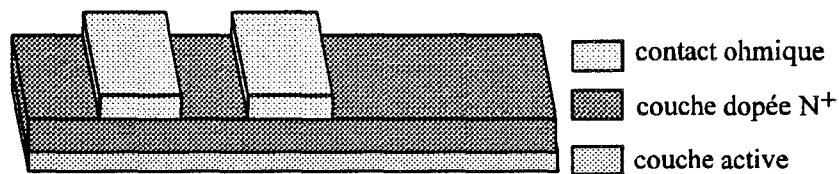


Figure II.40 : Contacts ohmiques.

2 - Mésas chimiques (Fig. II.41) : Il s'agit d'un masque optique aligné par rapport aux contacts ohmiques via les marques de repérage. A l'issue de cette opération, nous mesurons la résistance de contact R_c ainsi que la résistance du matériau R_{\square} . Nous avons obtenu : $R_c = 0.072 \Omega \cdot \text{mm}$ et $R_{\square} = 82 \Omega$

Lorsque ces 2 résistances sont importantes, il est nécessaire de recommencer le processus avec une nouvelle couche épitaxiale.

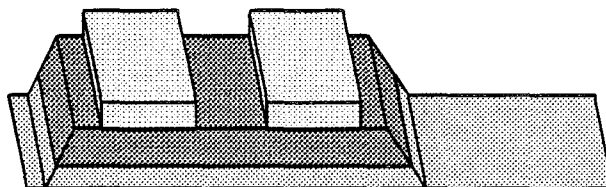


Figure II.41 : Mésas.

3 - Recess de grille (Fig. II.42) : Avant d'effectuer l'ouverture de la grille, un film de nitrure de silicium (Si_3N_4), de 800 Å d'épaisseur est déposé par PECVD. Ensuite, une ouverture de 0.3 μm dans le canal, par écriture directe est réalisée, elle est suivie par une gravure ionique réactive du Si_3N_4 et ensuite de la couche dopée N^+ . Le bon déroulement de cette opération conditionne la valeur du courant de saturation.

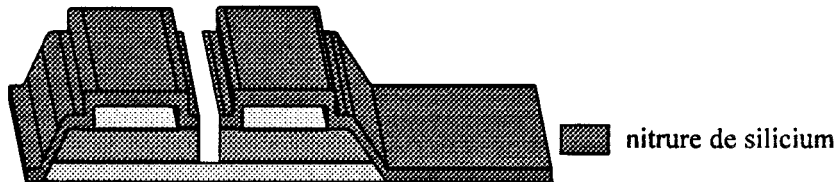


Figure II.42 : Recess de la grille du MESFET.

4 - Dépôt de grille (Fig. II.43) : C'est un niveau de masquage électronique. Des tests du contact Schottky et de la commande en tension V_{gs} sont réalisés.

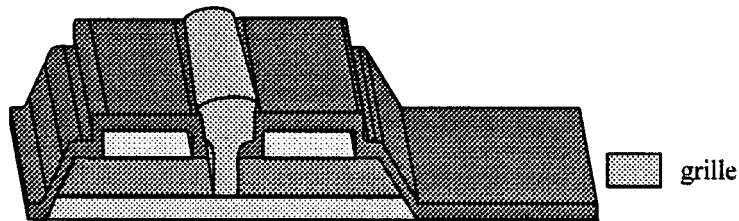


Figure II.43 : Dépôt de grille des transistors.

5 - Gravure du Si_3N_4 précédant la métallisation inférieure (Fig. II.44) : Avant de déposer la métallisation inférieure, une gravure du Si_3N_4 est nécessaire afin de protéger les grilles de transistors. Cette gravure nécessite un niveau de masquage optique.

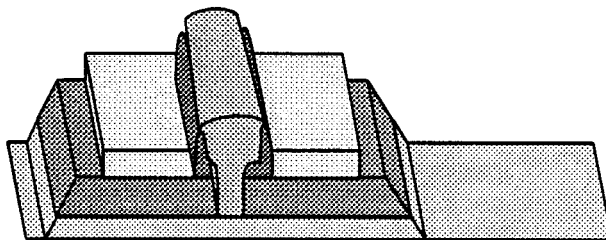


Figure II.44 : Gravure du Si_3N_4 avec protection du recess.

6 - Dépôt de la métallisation inférieure (Fig. II.45) : Cette étape permet de déposer les électrodes inférieures des capacités. Il s'agit d'un niveau de masquage électronique.

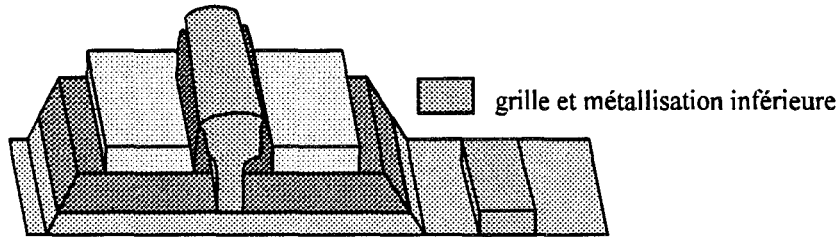


Figure II.45 : Dépôt de la métallisation inférieure.

7 - Dépôt de nitrure de silicium et passivation (Fig. II.46) : 2000 Å de Si_3N_4 sont déposés et ensuite gravés, d'une part pour les capacités MIM et les ponts diélectriques des transistors, d'autre part, pour protéger la couche active. C'est un niveau de masquage optique.

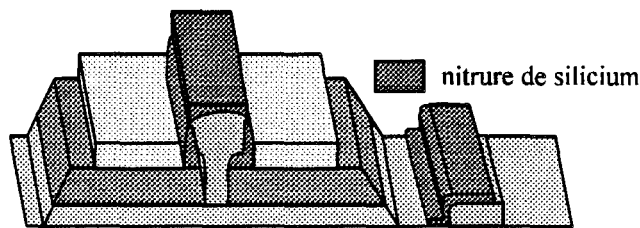


Figure II.46 : Dépôt de Si_3N_4 et passivation de la couche active.

8 - Métallisation supérieure (Fig. II.47) : Cette dernière étape consiste à achever les capacités MIM d'une part, et à réaliser les lignes de transmission et les différentes liaisons entre les éléments passifs et le composant actif d'autre part, moyennant un niveau de masquage électronique.

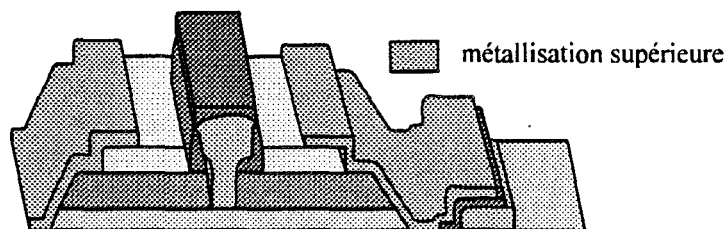


Figure II.47 : Métallisation supérieure.

9 - **Découpe et montage du circuit** : La réalisation étant terminée, les 2 circuits sont découpés et montés dans une cellule d'étude qui est une cellule K dont les dimensions sont modifiées afin de l'adapter à l'oscillateur et l'amplificateur réalisés.

V CARACTERISATION DES CIRCUITS

V.1 Caractérisation de la capacité test

Une capacité de dimensions $23 \times 24 \mu\text{m}^2$ cascadable est également réalisée dans chaque motif. La cartographie effectuée reflète une bonne homogénéité sur la plaquette. Cette capacité est caractérisée en dipôle dans la bande 1 - 40 GHz. La valeur de la capacité et le coefficient de réflexion représentés respectivement sur la figure II.48 (a) et (b) montrent la concordance entre la réalité et le modèle MIM utilisé sur le logiciel MDS pour les mêmes dimensions.

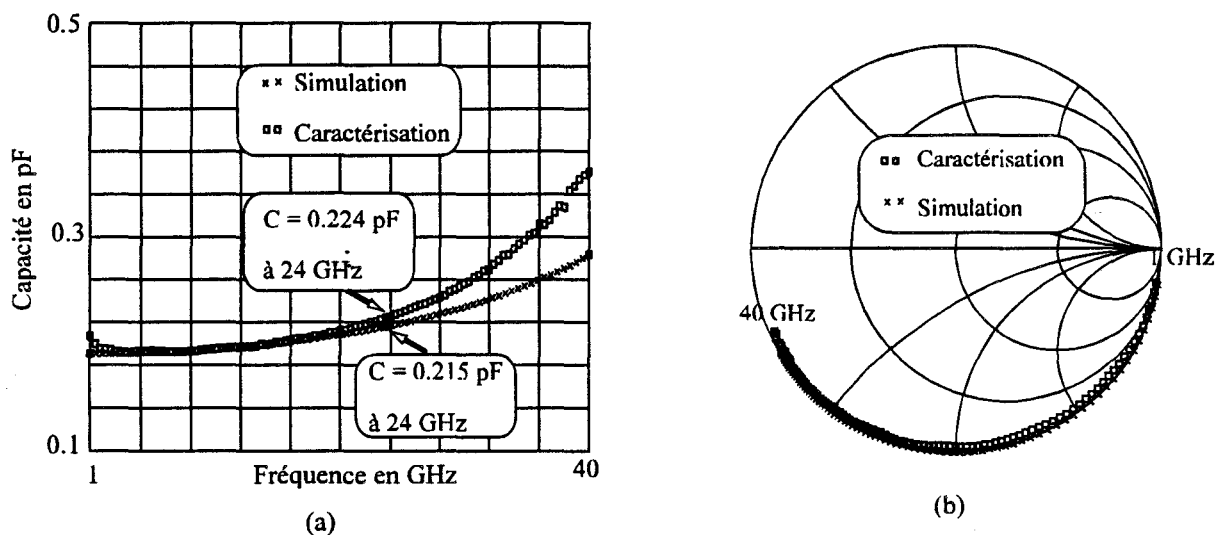


Figure II.48 : (a) Valeur de la capacité , (b) Coefficient de réflexion de la capacité en dipôle.

V.2 Caractérisation des transistors

La figure II.49 montre la capacité test avec un transistor test $2 \times 75 \times 0.25 \mu\text{m}^2$ cascadable. Ce dernier possède la même structure que les transistors incorporés dans les circuits. Nous avons procédé à une caractérisation statique sur tout le substrat qui contient 60 motifs et donc 60 transistors tests.

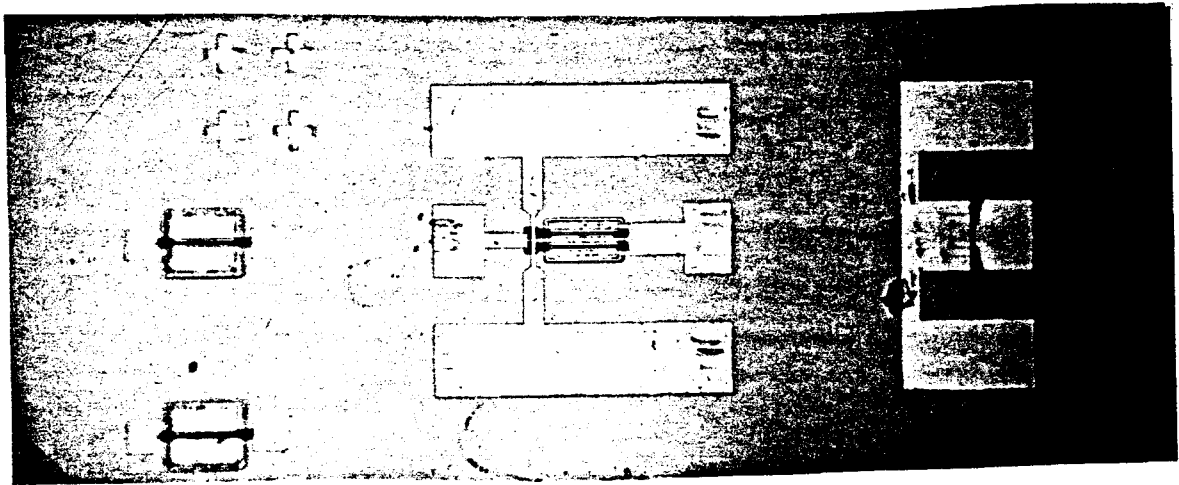


Figure II.49 : Transistor et capacité tests cascadables.

Le pourcentage de réussite des composants sur la plaquette est de 85 % : 51 transistors sur 60 fonctionnent. Dans le tableau II.7, nous présentons la valeur moyenne ainsi que l'écart type correspondant aux principales caractéristiques statiques des transistors.

	I_{ds}	$g_m(\max)$	V_p
valeur moyenne	37 mA	63 mS	-0.86 V
écart type	4 mA	2.3 mS	0.07 V

Tableau II.7 : Valeur moyenne et écart type des principales caractéristiques statiques des transistors.

avec I_{ds} = courant drain source à $V_{ds} = 1.5$ V et $V_{gs} = 0$ V

$g_m(\max)$ = transconductance maximale

V_p = tension de pincement

Une caractérisation hyperfréquence petit signal a été menée pour quelques transistors, et les paramètres du schéma équivalent pour $V_{ds} = 1.5$ V et $V_{gs} = 0$ V ainsi que les paramètres [S] ont été déterminés.

Dans le tableau II.8, nous comparons les principales caractéristiques du transistor simulé et réalisé avec les écarts relatifs correspondants.

	paramètre	composant simulé	composant réalisé	écart relatif
paramètres statiques à $V_{ds} = 1.5 \text{ V}$ et $V_{gs} = 0 \text{ V}$	I_{ds}	30 mA	45 mA	50 %
	g_m	45 mS	62 mS	38 %
	V_p	-1 V	-0.93 V	7 %
	$V_{ds \text{ max}}$	3 V	3.5 V	16 %
paramètres dynamiques à $V_{ds} = 1.5 \text{ V}$ et $V_{gs} = 0 \text{ V}$	C_{gs}	0.16 pF	0.18 pF	12 %
	C_{gd}	36 fF	25 fF	30 %
	R_g	17.5 Ω	6.9 Ω	60 %
	R_s	4.6 Ω	2.9 Ω	37 %
	R_d	4.6 Ω	2.9 Ω	37 %
	G_m	58 mS	70 mS	21 %
	G_d	8.6 mS	10 mS	16 %
	F_c	55 GHz	60 GHz	9 %

Tableau II.8 : Comparaison des paramètres des transistors simulés et réalisés.

Etant donné les grandes dispersions entre les données simulées et les caractéristiques pratiques du composant qui peuvent aller jusqu'à 60 %, une rétro simulation s'impose afin de prévoir correctement les résultats pratiques.

V.3 Caractérisation de l'oscillateur

La figure II.50 montre le circuit final à la fin de la réalisation.

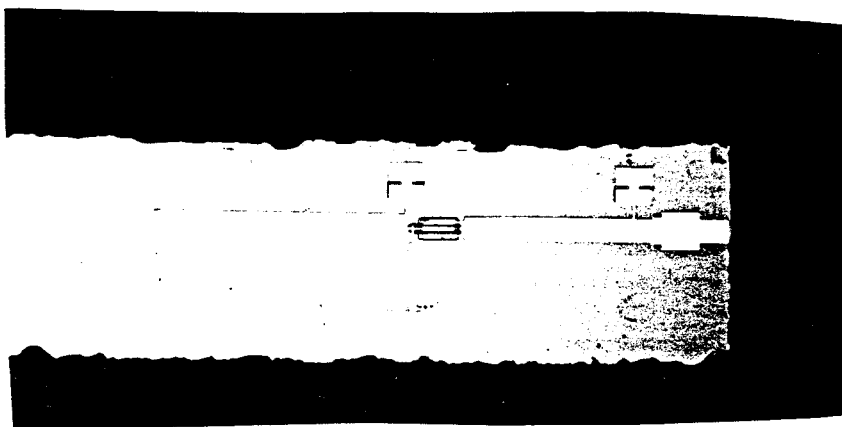


Figure II. 50 : Oscillateur en MMIC en technologie MESFET.

La figure II.51 illustre le circuit oscillateur monté dans une cellule K avec une ligne d'impédance caractéristique 50Ω réalisée sur le céramique d'alumine. Elle est la liaison hyperfréquence entre le circuit et le connecteur K. L'alimentation est ramenée via un by-pass monté sur la cellule à travers un dégagement correspondant.

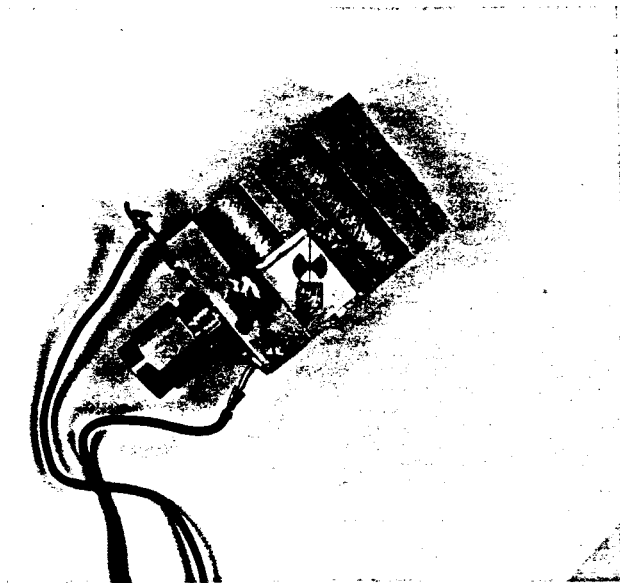


Figure II.51 : Photo du circuit oscillateur monté dans une cellule K.

Le spectre de sortie de l'oscillateur est montré sur la figure II.52, il est mesuré avec un analyseur de spectre Tektronix 494AP. Nous avons une fréquence d'oscillation de 16.37 GHz avec une puissance de sortie de 7.2 dBm et ceci pour une tension de 1.5 V avec un courant de 30mA. Ainsi, nous obtenons un rendement de 11.6 %.

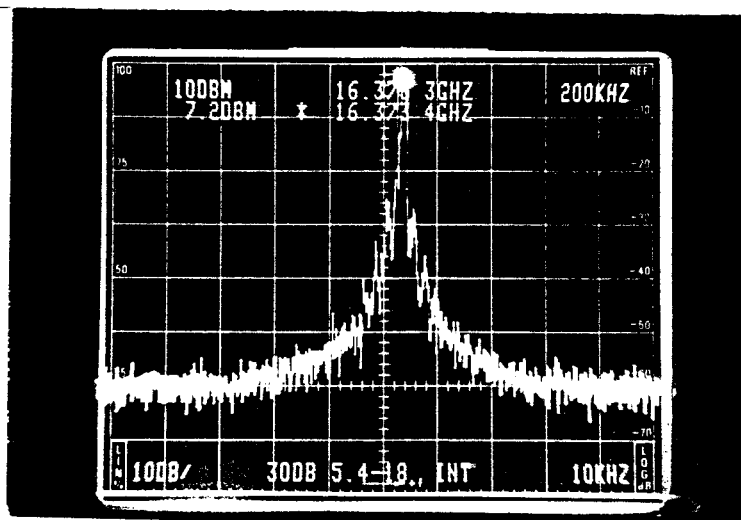


Figure II.52 : Spectre de sortie de l'oscillateur.

A partir de la figure II.53 peut être déterminé le bruit de phase avec une bande de résolution de 10 KHz.

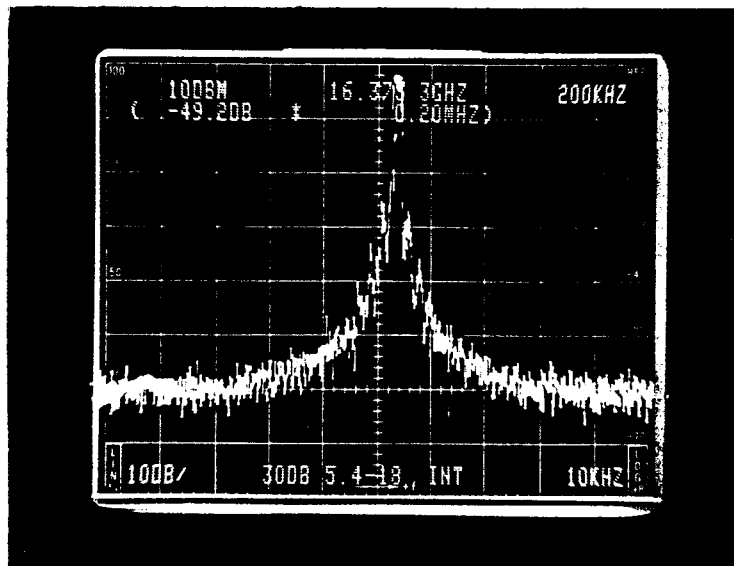


Figure II.53 : Bruit de phase de l'oscillateur.

Le bruit de phase de l'oscillateur est de -90 dBc /Hz à 200 KHz de la porteuse.

D'autre part, la mesure du coefficient de qualité par la méthode de l'atténuateur étalonné (Chap. I, § VII.2.b) a été entreprise et ceci pour 2 charges différentes. Les résultats de mesure sont résumés dans le tableau II.9.

Atténuation	TOS	ΔF	Q_{ext}
-12 dB	1.13	9.2 MHz	431
-10 dB	1.22	15 MHz	436

Tableau II.9 : Mesure du coefficient de qualité.

Nous pouvons donc déduire un coefficient de qualité de l'ordre de 430.

Ces résultats rassemblés attirent notre attention sur le décalage important de la fréquence d'oscillation qui peut être dû, d'une part, à la grande dispersion des caractéristiques des 2 transistors simulés et réalisés, d'autre part, à la sous-estimation de l'effet des fils de thermocompression qui relie le circuit à la masse du boîtier, ceux-ci étant difficiles à minimiser en pratique.

Néanmoins, la puissance de sortie obtenue ainsi que la bonne qualité du spectre vont nous permettre de mettre en oeuvre l'application envisagée (mesure de vitesse). Le rendement est également très satisfaisant.

V.4 Rétro simulation de l'oscillateur

Une fois les paramètres [S] du transistor déterminés, nous pouvons effectuer une rétro simulation petit signal de l'oscillateur en majorant l'importante valeur des fils de thermocompression.

La figure II.54 représente le paramètre S_{22} de l'oscillateur en dB ainsi que sa phase. La condition d'oscillation est vérifiée à la fréquence 17.1 GHz ($S_{22} = 15.6$ dB et la phase passe par 0) : le décalage fréquentiel constaté précédemment est ainsi interprété.

La puissance de sortie ne peut être vérifiée avec cette analyse, elle peut être attribuée au bon g_m du transistor.

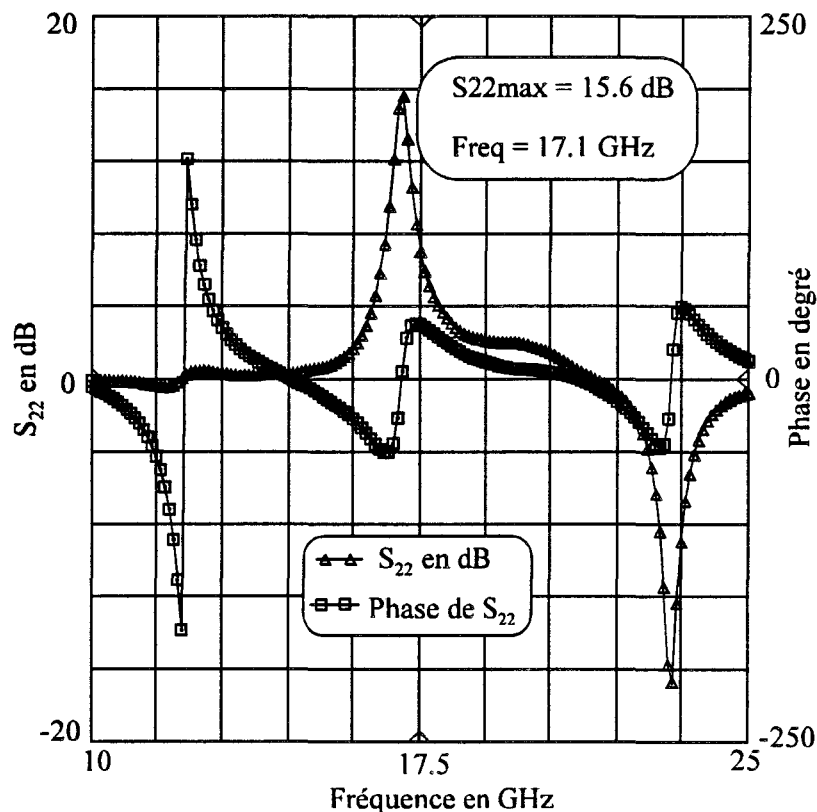


Figure II.54 : Module et phase de S_{22} de l'oscillateur avec le transistor réalisé.

V.5 Caractérisation de l'amplificateur

L'amplificateur réalisé est illustré sur la figure II.55.

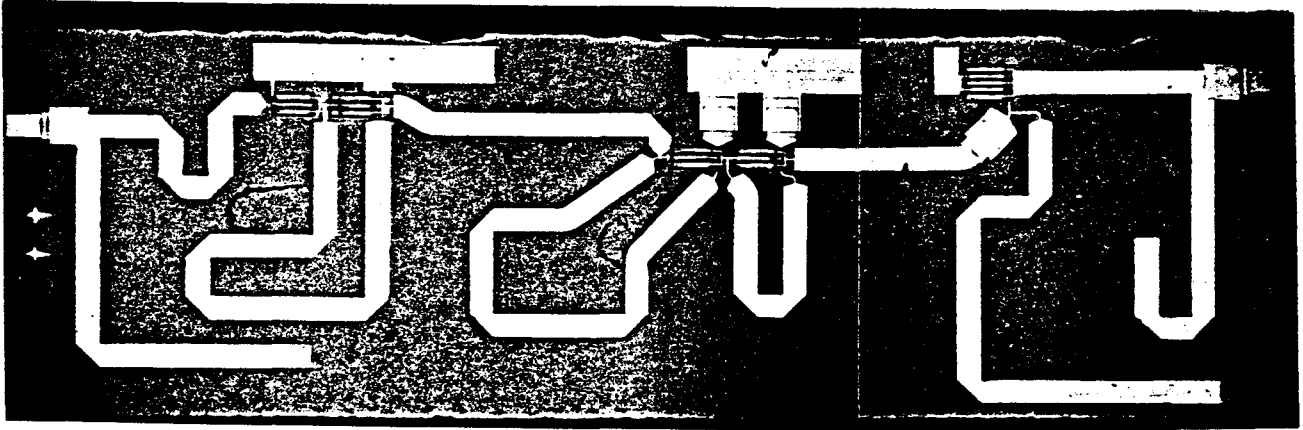


Figure II.55 : L'amplificateur final en technologie MESFET.

Nous avons mené plusieurs essais sur l'amplificateur, après l'avoir monté dans une cellule K. Cette cellule a été calibrée auparavant dans la bande [1 - 40 GHz] selon la méthode développée au premier chapitre (§ V.3.2). Nous avons mesuré les paramètres [S] du quadripôle avec et sans calibrage de la cellule, et ceci pour une tension de 6.5 V pour les deux premiers étages et 1.5 V pour le troisième. Le courant circulant dans les deux premiers est de 32 mA, celui du dernier est de 120 mA. La figure II.56 représente le gain S_{21} en dB entre 20 GHz et 28 GHz. S_{11} est représenté sur la figure II. 57. Cependant, S_{22} est > 0 vers 26 GHz (Figure II.58) : nous avons donc des risques d'oscillation. Des mesures sur chaque étage de l'amplificateur sont prévues ainsi qu'une série d'études en simulation afin de déterminer la charge sur laquelle le risque d'oscillation peut être supprimée.

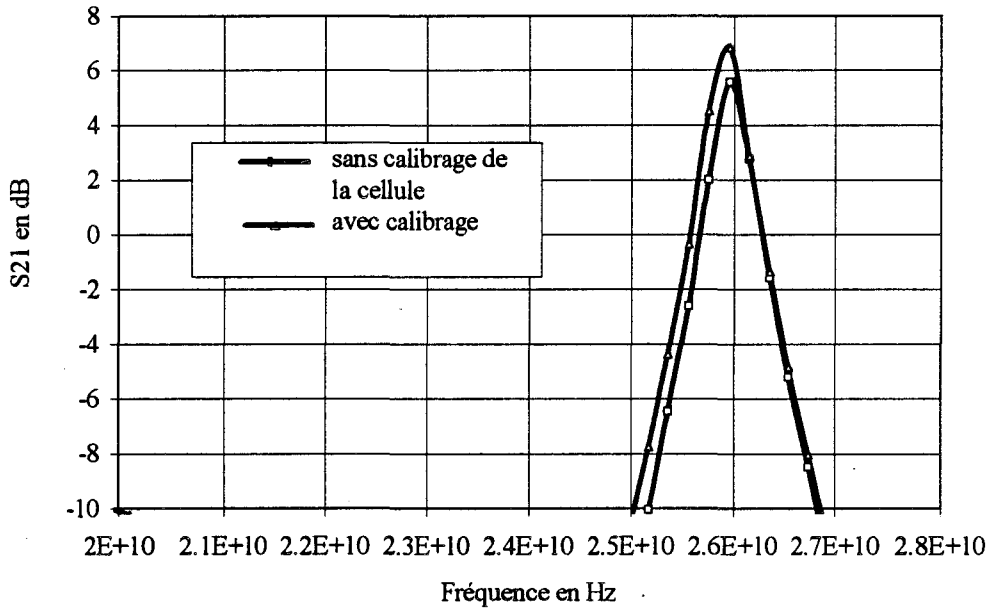


Figure II.56 : S_{21} de l'amplificateur réalisé avec et sans calibrage de la cellule.

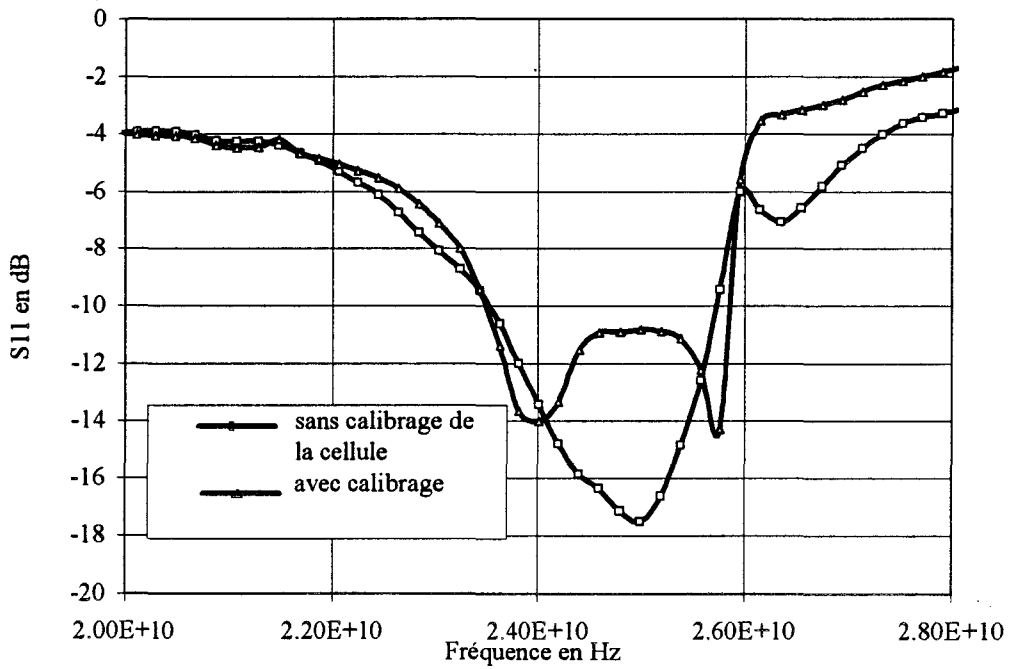


Figure II.57 : S_{11} de l'amplificateur avec et sans calibrage de la cellule.

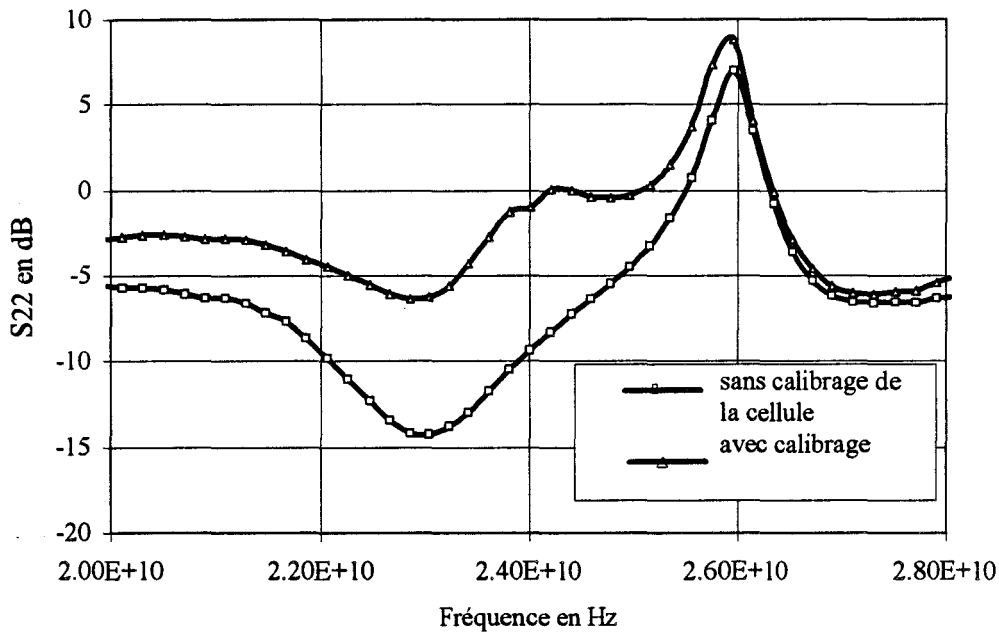


Figure II.58 : S_{22} de l'amplificateur avec et sans calibrage de la cellule.

V.6 Rétro simulation de l'amplificateur

Après avoir injecté les paramètres [S] pour les quatre composants existant dans les deux premiers étages, nous avons pu mener une analyse petit signal de l'amplificateur. Le dernier transistor, étant à 4 doigts de grille, nous ne disposons pas de ses paramètres [S]. Or, en considérant le schéma équivalent déterminé en pratique pour un composant $2 \times 75 \times 0.25 \mu\text{m}^2$, et en appliquant une loi d'échelle, les paramètres C_{gs} , C_{gd} , R_g , R_s et R_d sont modifiés. Ainsi, cette rétro simulation reflète le plus possible la réalité.

Le problème d'instabilité est bien retrouvé, S_{11} est bien positif (Figure II.60) avec un pic de gain à la fréquence 24 GHz (Figure II.59).

Après plusieurs études, nous nous sommes aperçus que ce sont essentiellement les résistances d'accès qui rendent l'amplificateur instable. Rappelons que les dispersions entre la théorie et la pratique concernant R_g , R_s et R_d sont de 60% pour R_g et 37 % pour R_s et R_d ce qui est très important.

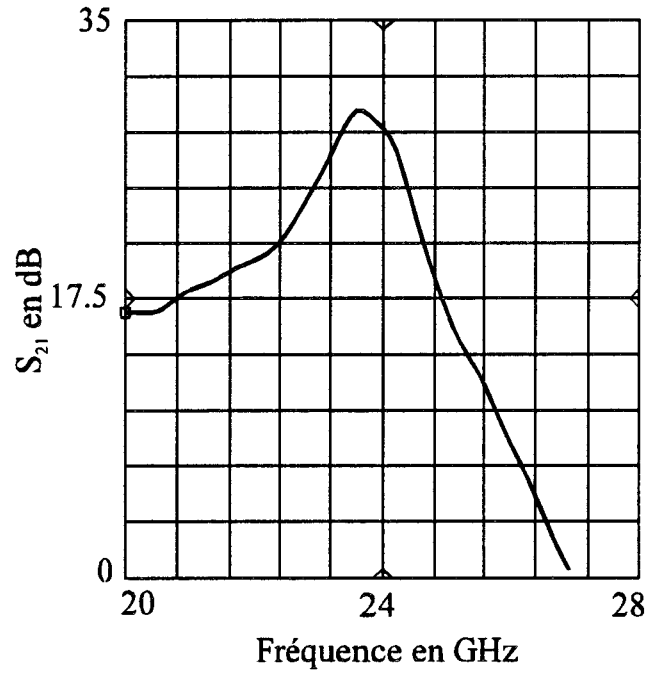


Figure II.59 : S_{21} de l'amplificateur après une rétro simulation.

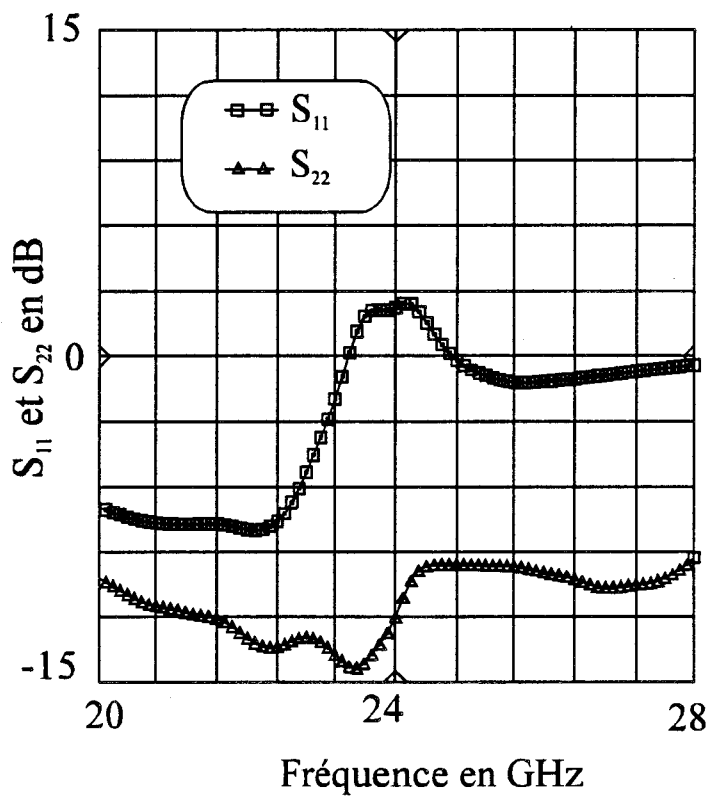


Figure II.60 : S_{11} et S_{22} de l'amplificateur après une rétro simulation.

CONCLUSION

Ce chapitre a été consacré à l'élaboration de deux MMICs : un oscillateur et un amplificateur. A cet effet, un MESFET utilisant une gravure sèche, ainsi qu'une capacité MIM ont été réalisés caractérisés et modélisés.

Concernant l'oscillateur, nous avons obtenu une fréquence d'oscillation de 16 GHz environ ce qui correspond à un décalage important par rapport à la simulation certes, mais une puissance de 7 dBm est disponible en sortie. De ce fait, cet oscillateur peut parfaitement être la source d'un capteur Doppler. Des essais sur site ont été menés au laboratoire et seront résumés dans le dernier chapitre de ce travail.

L'oscillateur possède également un bon bruit de phase (-90 dBc / Hz à 200 KHz de la porteuse) avec un coefficient de qualité externe de 430 et un rendement de 11.6 %.

D'autre part, nous avons montré une bonne concordance entre la rétro simulation et la caractérisation de l'amplificateur qui ont révélé des risques d'oscillation. Ces problèmes sont liés à l'importante dispersion des caractéristiques entre le composant simulé et réalisé.

BIBLIOGRAPHIE DU CHAPITRE 2

- [1] J. VANBREMEERSCH, P. GODTS, E. CONSTANT, I. VALIN,
"Optimisation théorique et expérimentale des caractéristiques géométriques et électriques du transistor à effet de champ à grille submicronique"
Annales des Télécommunications, Vol. 45, No. 5-6, 1990, pp. 321-328.
- [2] Ralph WILLIAMS,
"Gallium arsenide processing techniques"
Artech House, 1984, chap5, pp. 101-123.
- [3] S. ADACHI AND K. OE,
"Chemical etching characteristics of (001) GaAs"
J. Electrochem. soc., Solid-State Science and Technology, Dec. 1983, pp. 2427-2435.
- [4] EDWARD Y. CHANG, JAMES M. VAN HOVE AND KRISHNA P. PANDE,
"A selective dry-etch technique for GaAs mesfet gate recessing", IEEE Transactions on Electron Devices, Vol. 35, No. 10, October 1988, pp. 1580-1584.
- [5] G. TURBAN,
"La gravure plasma"
Rapport interne, CNRS, 1987.
- [6] J. FANOSH,
"Advances in dry etching processes"
Solid State Technology, January 1985, pp. 150-158.
- [7] E. WILLIAMS,
"Gallium arsenide processing techniques"
Artech house, 1984, chap. 9, pp. 183-198.
- [8] K. P. HILTON, J. WOODWARD, J. R. DAWSEY, G. BALL, S. S. GILL,
"Damage-free reactive ion etching of GaAs gate recess"
Electronics Letters, 23rd November 1989, Vol. 25, No. 24.

- [9] J. VATUS, J. CHEVRIER, P. DELESCLUSE and J. F. ROCHETTE,
"Highly selective reactive ion etching applied to the fabrication of low noise AlGaAs Fet's"
IEEE Transactions on Electron Devices, Vol. ED-33, No. 7, July 1986, pp. 934-937.
- [10] Michel CERAN,
"Mise en oeuvre des techniques de dépôt et gravure assistés par plasma, application aux composants microondes"
Mémoire CNAM, Lille; Décembre 1988.
- [11] P. WIN, B. GRIMBERT, J. VANBREMEERSH, Y. CORDIER,
"Application de la gravure assistée par plasma Fréon 12/Hélium à la réalisation de composants à effet de champ performants"
Le Vide, Les Couches Minces-Supplément No. 256, Mars-Avril 1991.
- [12] R. CASTAGNE, J. P. DUCHEMIN, M. GLOANEC, CH. RUMELHARD,
"Circuits intégrés en arséniure de gallium - physique, technologie et règles de conception"
Edition Masson 1989.
- [13] R. ESFANDIARI, D. W. MAKI, SIRACUSA,
"Design of interdigitated capacitors their application to gallium arsenide monolithic filters"
IEEE MTT, Vol. MTT-31, No. 1, Jan 1983, pp. 57-65.
- [14] E. WILLIAMS,
"Gallium arsenide processing techniques"
Artech house, 1984, chap.14, pp. 303 - 319.
- [15] T. GIRMA,
"Conception, réalisation de condensateurs en couches minces pour circuits intégrés, hyperfréquences sur arséniure de gallium"
Thèse, Université de Bordeaux I, Octobre 1985.

[16] R. BADOUAL,
"Les micro-ondes"
Editions Masson

[17] S. F. ADAM,
"Microwave theory and applications"
Prentice Hall, Inc. New Jersey 1969

[18] George D. VENDELIN, Anthony M. PAVIO, Ulrich L. ROHDE,
"Microwave circuit design using linear and nonlinear techniques"
Wiley Interscience, Chap.4.

[19] E. HEANEY, F. MCGRATH, P. OSULLIVAN, C. KERMARREC,
"Ultra low power low noise amplifiers for wireless communications"
IEEE GaAs Symposium, 1993, pp. 49 - 51.

[20] Masashi NAKATSUGAWA, Yo YAMAGUCHI, and Masahiro MURAGUCHI,
"An L-band ultra low power consumption monolithic low noise amplifier"
IEEE GaAs Symposium, 1993, pp. 45 - 48.

CHAPITRE 3

Oscillateur et amplificateur monolithique en technologie HEMT

INTRODUCTION

Dans ce chapitre, après avoir présenté brièvement le HEMT (High Electron Mobility Transistor), nous décrivons la bibliothèque du process D02AH. Ce process a été développé dans la fonderie PML (Philips Microwave Limeil), il comporte des éléments actifs (transistor, diodes) et passifs (selfs, capacités et résistances) ainsi que des via holes.

Ensuite, nous présentons les résultats de simulation relatifs à un VCO et à un amplificateur cascode à 24 GHz ainsi que les layouts de ces circuits. La réalisation pratique des deux MMICs faisant l'objet de ce travail est effectuée, dans le cadre d'un projet multiutilisateurs, dans la fonderie PML.

Dans la dernière partie, sont présentés les principaux résultats de caractérisation sous pointes de l'oscillateur et de l'amplificateur.

I PRESENTATION DU HEMT

Il existe plusieurs types de HEMTs ; nous nous limiterons à la présentation des types suivants :

- HEMT conventionnel sur GaAs
- HEMT pseudomorphique

I.1 HEMT conventionnel sur GaAs [1, 2]

La structure type d'un HEMT est présentée sur la figure III.1.

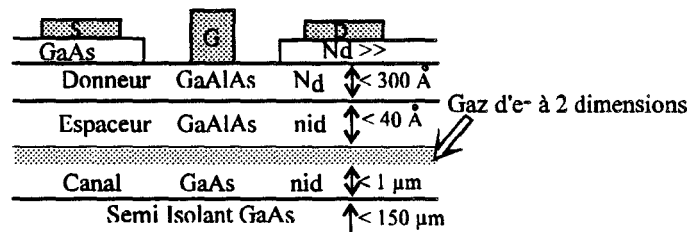


Figure III.1 : Structure type d'un HEMT conventionnel sur GaAs

La caractéristique principale de l'hétérojonction GaAlAs (dopé) / GaAs (non dopé) est la discontinuité dans la bande de conduction. Le matériau GaAlAs devient donc donneur d'électrons, qui circulent dans un canal non dopé de GaAs. Toutefois, ils restent proches du GaAlAs et forment ainsi une limite : ils sont connus comme gaz d'électrons à 2 dimensions. Afin de séparer spatialement les charges ionisées des électrons du canal, une couche de GaAlAs non dopée est introduite entre les 2 composants de l'hétérojonction. C'est un espaceur de faible épaisseur.

I.2 HEMT pseudomorphique [1, 2]

Afin d'améliorer le HEMT conventionnel, l'idée est d'augmenter le plus possible la discontinuité dans la bande de conduction d'une part, et la mobilité électronique d'autre part. C'est le matériau ternaire GaInAs qui possède ces 2 propriétés vis-à-vis du GaAlAs. Cependant, l'accord en maille n'est pas respecté, pour cela, il faut diminuer le pourcentage d'indium.

Des améliorations successives ont été apportées, en utilisant un plan de dopage avant et/ou après la couche de GaAlAs dopée qui sera une fine couche de GaAlAs non intentionnellement dopée : elle permet l'augmentation du nombre de donneurs [4]. La structure résultante d'un HEMT pseudomorphique sur GaAs peut être illustrée par la figure III.2.

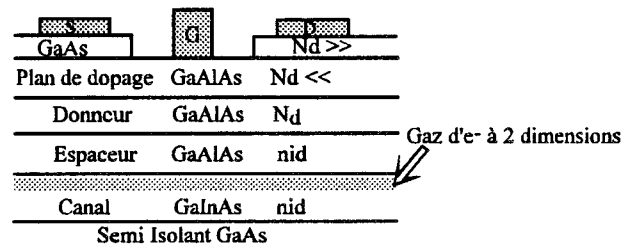


Figure III.2 : Structure épitaxiale d'un HEMT pseudomorphique sur GaAs.

Ce composant est fréquemment utilisé pour réaliser différents circuits analogiques tels que : amplificateurs à faible bruit et de puissance, oscillateurs et mélangeurs. Il est donc bien adapté à notre application.

I.3 Présentation de la technologie D02AH

Cette filière technologique développée par la fonderie PML, fait appel à des HEMTs pseudomorphiques.

La signification de D02AH est la suivante :

- D = déplétion
- 02 = longueur de grille de 0.2 μm
- A = technologie type PML
- H = HEMT pseudomorphique

Les différentes couches épitaxiales mises en jeu dans ce process sont illustrées sur la figure III.3.

	GaAs	Nd >>
Plan de dopage	GaAlAs	Nd <<
Donneur	GaAlAs	Nd
Espaceur	GaAlAs	nid
Canal	GaInAs	nid
Tampon	GaAs	nid
Semi Isolant	GaAs	

Figure III.3 : Structure épitaxiale utilisée dans la technologie D02AH.

La bibliothèque des éléments actifs (transistors, diodes) et passifs (capacités, selfs, lignes de transmission en structure microruban, via-holes, ...) a été implantée sur le logiciel de simulation MDS ainsi que les modèles et layouts correspondants.

Les niveaux de masquage nécessités par cette technologie sont au nombre de 11, chacun d'entre eux correspondant à une opération technologique.

1.3.1 Les Transistors [4]

La technologie D02AH permet la réalisation de HEMTs pseudomorphiques dont la longueur de grille est de 0.2 μm en mode de déplétion. La largeur de grille peut varier de 15 μm à 50 μm , ou plus, le nombre de doigts de grille de 2 à 6 ou plus.

Ces transistors sont modélisés et possèdent essentiellement les caractéristiques suivantes :

- Tension de pincement $V_p = -0.9 \text{ V}$
- $V_{dsmax} = 7.5 \text{ V}$
- $V_{gsmax} = 0.6 \text{ V}$
- $I_{ds} = 210 \text{ mA/mm}$ et $g_m = 400 \text{ mS/mm}$ pour $V_{ds} = 3 \text{ V}$ et $V_{gs} = 0 \text{ V}$
- Fréquence de transition = 62 GHz
- Facteur de bruit = 0.5 à 0.9 dB à 12 GHz selon la taille du transistor
- Gain associé de 11.5 dB

Ces caractéristiques montrent que ce composant est bien adapté pour notre application. Les figures III.4a, III.4b et III.4c illustrent les caractéristiques statiques d'un transistor 0.2x3x50 μm^2

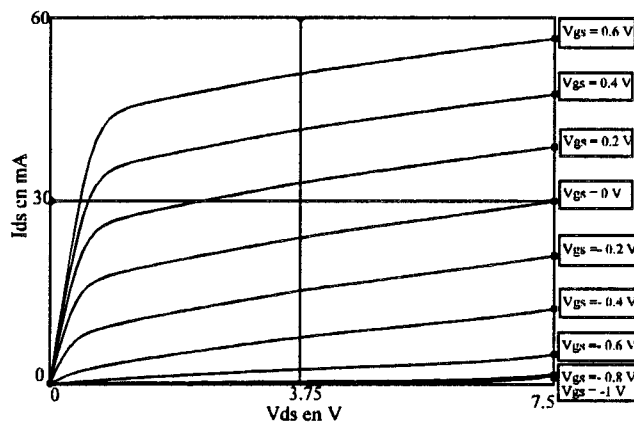


Figure III.4a : I_{ds} en fonction de V_{ds} pour différents V_{gs} pour le modèle du transistor utilisé sur MDS.

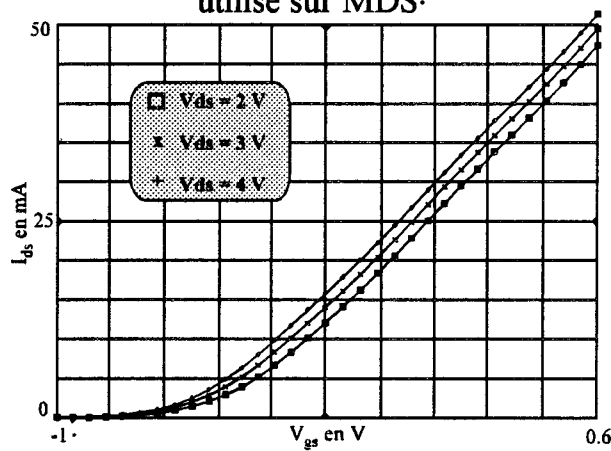


Figure III.4b : I_{ds} en fonction de V_{gs} à $V_{ds} = 2, 3, 4$ V pour le modèle du transistor utilisé sur MDS.

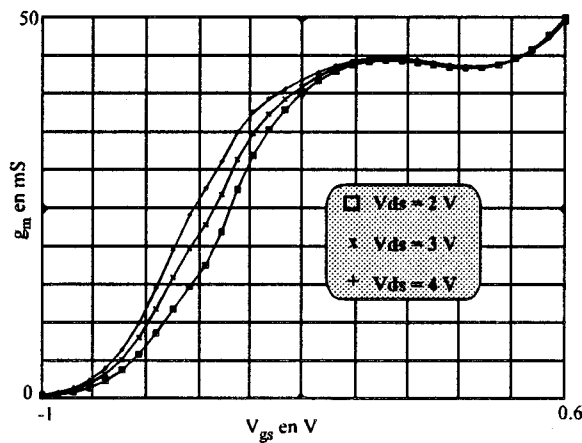


Figure III.4c : G_m en fonction de V_{gs} à $V_{ds} = 2, 3, 4$ V pour le modèle du transistor utilisé sur MDS.

I.3.2 Les inductances [4]

La forme des inductances est représentée sur la figure III.5, où W est la largeur du ruban, G est l'espacement entre 2 rubans et L est la longueur totale entre 1 et 2.

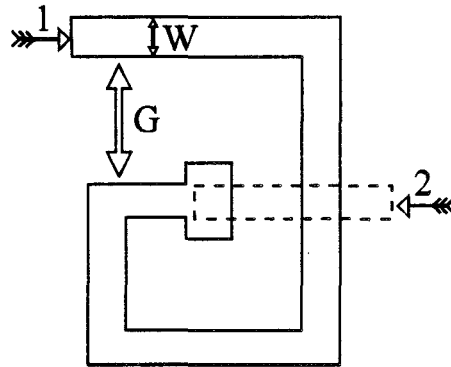


Figure III.5 : Layout simplifié d'une inductance.

Ces inductances peuvent être utilisées pour W et G variant entre 5 et 15 μm et pour une longueur totale inférieure à 0.5 mm. Elles possèdent un modèle bien déterminé dont le schéma équivalent est présenté figure III.6, où sont introduites les capacités parasites et les résistances de pertes.

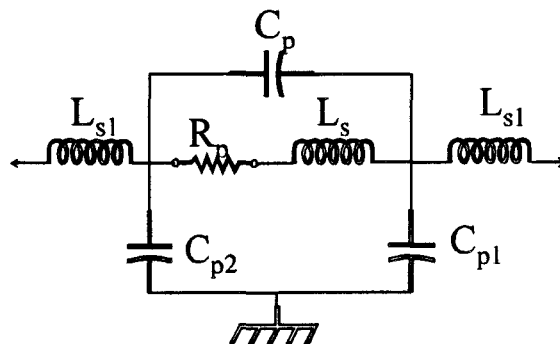


Figure III.6 : Schéma équivalent d'une inductance de la technologie D02AH.

Les inductances obtenues sont inférieures à 15 nH et le modèle utilisé est valable pour des fréquences inférieures à 25 GHz.

I.3.3 Les Capacités [4]

Les capacités utilisées par le procédé D02AH sont des capacités MIM dont la surface est celle de la métallisation sur le niveau TE (Top Electrodes), (Fig. III.7).

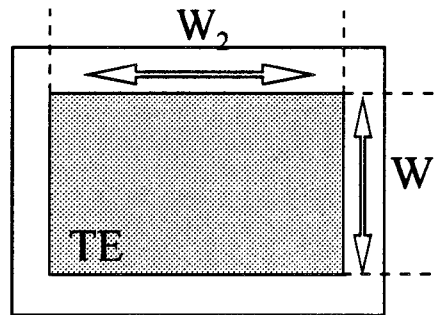


Figure III.7 : Schéma d'une capacité MIM du procédé D02AH.

Le diélectrique utilisé est un film de 1500 Å de nitrure de silicium (Si_3N_4). La valeur de la capacité est fonction des largeurs W_1 et W_2 ainsi que des caractéristiques du Si_3N_4 . Il est ainsi possible d'obtenir des capacités comprises entre 0.1 et 50 pF.

Afin d'obtenir des capacités inférieures à 0.1 pF, il est nécessaire d'utiliser 2 isolants (Nitrure de silicium et Silice).

Nous disposons des modèles et des schémas équivalents propres à ces capacités qui sont par ailleurs utilisables jusqu'à des tensions de 20 V.

I.3.4 Les Résistances [4]

Les résistances sont fabriquées sur la couche active (Fig. III.8). La valeur de la résistance, qui dépend du process technologique D02AH, est également fonction de la longueur L et de la largeur W . Son modèle tient compte des capacités parasites de plots qui interviennent dans le schéma équivalent. Les valeurs minimales des dimensions L et W sont 12 μm .

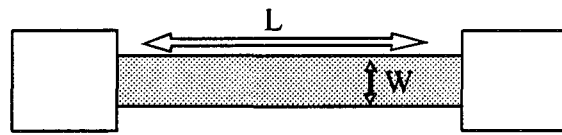


Figure III.8 : Schéma correspondant à une résistance du procédé D02AH.

I.3.5 Les Lignes de transmission et les "via-holes" [4]

Il est possible d'employer le modèle des lignes de transmission utilisés dans le logiciel MDS ; il suffit d'introduire les paramètres propres au substrat qui sont :

- Une épaisseur du substrat : $H = 100 \mu\text{m}$
- Une permittivité diélectrique relative $\epsilon_r = 12.9$ pour le niveau de métallisation BE (Bottom Electrode) et 12.3 pour le niveau de métallisation IN (IntercoNnexion Metal)
- Des pertes $\text{tg}(\delta) = 0.006$
- Une épaisseur de métallisation $T = 1.25 \mu\text{m}$ pour IN et $0.65 \mu\text{m}$ pour BE
- Une résistivité $\rho = 3.75 \mu\Omega.\text{cm}$ pour IN et $5 \mu\Omega.\text{cm}$ pour BE

Avec le procédé D02AH, nous pouvons utiliser des via-holes (trous métallisés), ce qui permet d'inclure des entrées et des sorties en structure coplanaire, et de ce fait, permet de tester le circuit intégré monolithique à l'aide de pointes coplanaires directement sur le substrat.

La géométrie des via-holes ainsi que le schéma équivalent sont représentés respectivement sur la figure III.9a et III.9b. Au delà de deux accès au via-hole, le modèle correspondant sera très complexe à mettre en oeuvre.

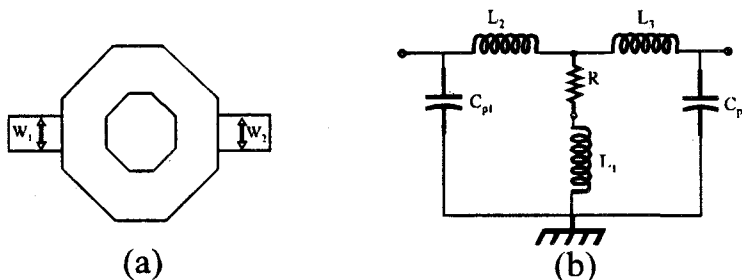


Figure III.9 : Layout et schéma équivalent d'un via-hole du procédé D02AH.x

1.3.6 Règles de dessin propres au procédé D02AH [4]

L'achèvement du layout des circuits monolithiques intégrés est aussi important et délicat que la conception elle-même.

Plusieurs contraintes sont liées à la taille du circuit ainsi qu'à la disposition de ses différents éléments :

- $600 \mu\text{m} \times 600 \mu\text{m} < \text{taille du circuit final} < 4 \text{ mm} \times 4 \text{ mm}$
- Longueur L et largeur l du circuit : multiples de $10 \mu\text{m}$
- Rapport $L/l < 3$
- 1/2 chemin de découpe de largeur $50 \mu\text{m}$ entourant le circuit à une distance minimale de $30 \mu\text{m}$.
- Grilles de transistor déposées horizontalement

Des distances bien déterminées sont à respecter entre certains éléments tels que via-holes mais aussi entre les lignes se situant sur le même niveau ou sur deux niveaux distincts. D'autre part, chaque niveau doit être aligné sur une grille bien précise (par exemple, elle est de $0.1 \mu\text{m}$ pour le niveau des grilles (GM)). Des PCMs (Process Control Monitor) contrôlant tous les paramètres électriques importants (DC et RF) sont répartis à l'identique sur 9 sites de la plaque. Cette dernière est considérée comme bonne si moins de 3 valeurs sur 9 sortent des fenêtres de garantie.

II OSCILLATEUR MMIC (HEMT)

La configuration source commune avec contre-réaction capacitive, utilisée précédemment (Chap. 1, § IV.2) est conservée. Nous avons, de plus, jugé utile de prévoir une possibilité de variation de la fréquence d'oscillation et donc de réaliser un VCO.

Dans ce cas, la contre-réaction série est assurée par un varactor. Cette dernière peut être réalisée en utilisant une diode dont la capacité équivalente est fonction de la tension d'alimentation, ou un transistor dont la source et le drain sont reliés et la grille est directement liée à la masse ; une tension variable appliquée à la source de ce transistor entraîne une variation de la capacité. Nous avons choisi d'utiliser cette dernière possibilité.

II.1 Simulation initiale de l'oscillateur

Dans un premier temps, une simulation avec des éléments discrets idéaux est effectuée. Le transistor d'oscillation possède 2 doigts de grille de 50 μm de largeur (un transistor plus large serait plus difficile à rendre instable). Le schéma de base est donné figure III.10. Les caractéristiques statiques du transistor (Fig. III.4a, b, c) nous permettent une polarisation grille source nulle, la tension V_{ds} est de 3.5 V, le courant I_{ds} est de 23 mA.

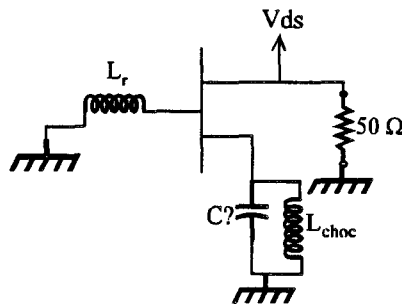


Figure III.10 : Schéma de base pour la simulation préliminaire de l'oscillateur.

Cette simulation est entreprise dans le but de déterminer l'ordre de grandeur de la capacité, afin de pouvoir choisir judicieusement le composant représentant la varactor. Les résultats de la simulation montrent qu'une capacité de l'ordre de 0.15 pF est nécessaire.

II.2 Choix de la taille du varactor [5, 6]

Le varactor est réalisée à partir d'un transistor. Afin d'en effectuer le choix, nous avons considéré tous les transistors disponibles dans le procédé D02AH : la largeur d'un doigt de grille peut être 15, 30 ou 50 μm , le nombre de doigts de grille étant de 2, 4 et 6.

Le transistor est monté selon la figure III.11. Une simulation linéaire en paramètres [S] nous donne accès à l'impédance d'entrée du composant à 24 GHz. L'impédance équivalente est une capacité en série avec une résistance.

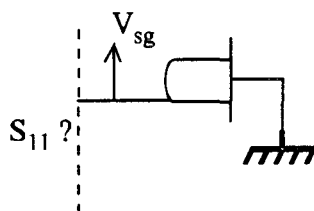


Figure III.11 : Montage d'un transistor représentant une varactor.

La figure III.12 montre l'évolution de la capacité en fonction du nombre de doigts de grille pour les 3 largeurs possibles de doigts et ceci à 24 GHz avec une tension source grille de 0 V.

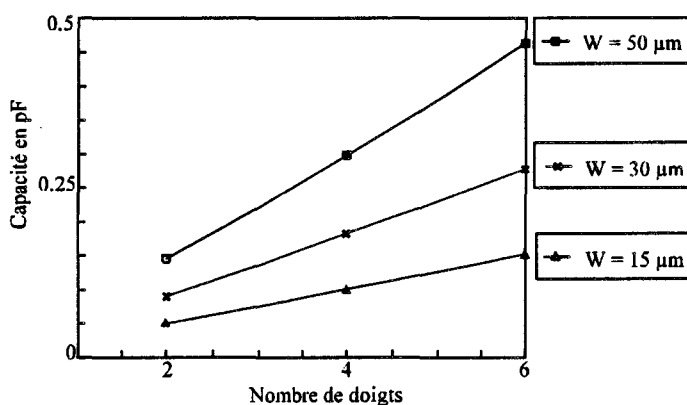


Figure III.12 : Evolution de la capacité résultante pour différentes dimensions possibles d'un transistor du procédé D02AH ($F = 24$ GHz, $V_{gs} = 0$ V).

L'évolution de la résistance est illustrée figure III.13.

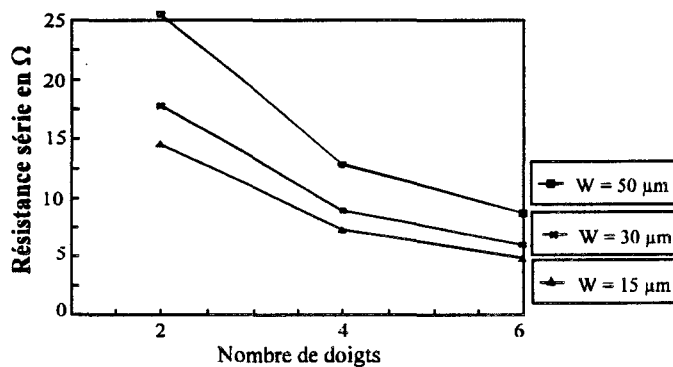


Figure III.13 : Evolution de la résistance série pour différentes dimensions de transistor à $V_{ds} = V_{gs} = 0$ V.

Rappelons que l'étude préliminaire (§II.1) a montré qu'un varactor de capacité voisine de 0.15 pF était nécessaire.

L'examen des figures III.12 et 13 montre qu'un transistor possédant 6 doigts de grille de 15 μm de largeur chacun convient : un tel transistor possède en effet une capacité de l'ordre de 0.1 pF tout en présentant une résistance série la plus faible possible (voisine de 5 Ω).

Ayant fixé la taille du transistor, il est intéressant de déterminer l'évolution de la capacité et de la résistance en fonction de la tension source grille V_{sg} ($V_{sg} = \text{Varactor}$) qui varie à l'inverse de V_{gs} (de -0.5 V à +1 V). Les évolutions respectives à 24 GHz sont données sur les figures III.14a et III.14b.

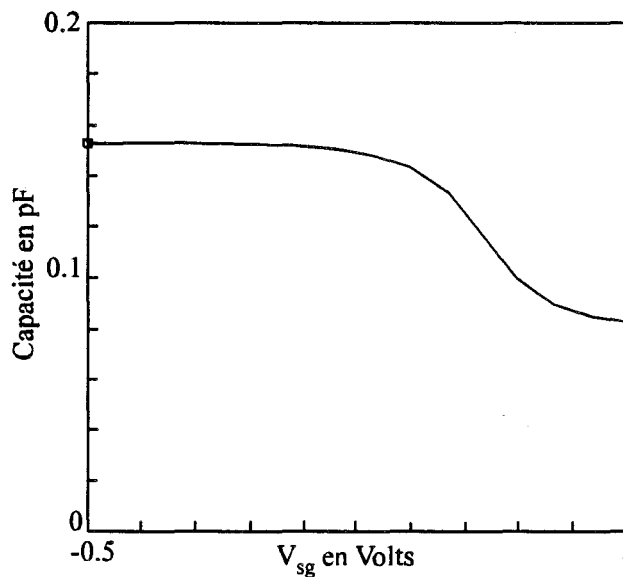


Figure III.14a : Evolution de la capacité en fonction de V_{sg} à 24 GHz pour un transistor de 6 x 15 μm de largeur.

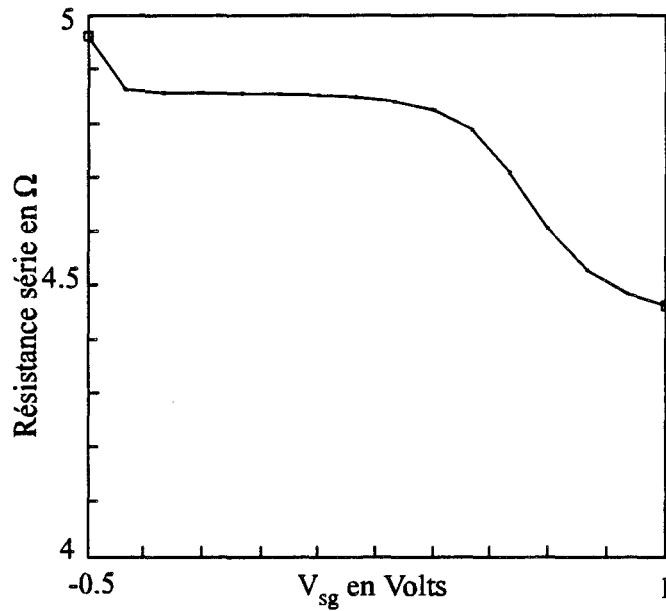


Figure III.14b : Evolution de la résistance série en fonction de Vsg à 24 GHz pour un transistor de 6 x 15 μm de largeur.

La plage de variation de la capacité est comprise entre 0.08 pF et 0.16 pF pour Vsg variant de +1 à -0.5 V ; la variation de la résistance correspondante est de 0.5 Ω .

II.3 Simulation linéaire de l'oscillateur

Cette simulation est entreprise en tenant compte des plots d'alimentation des 2 transistors et des lignes d'accès (Fig. III.15).

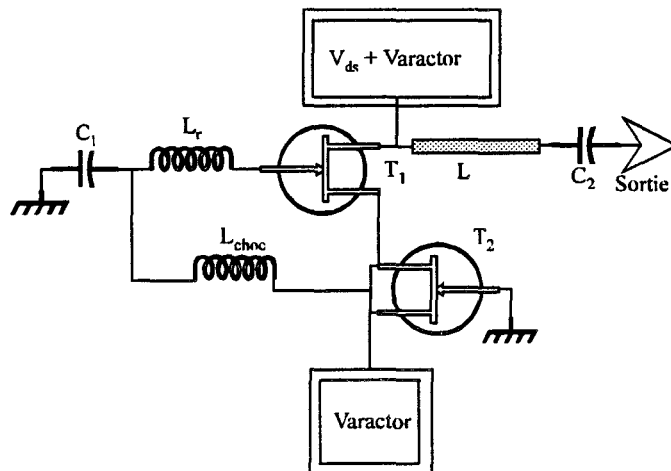


Figure III.15 : Schéma représentatif du circuit oscillateur définitif.

- T₁ de largeur 2 x 50 μm est le transistor d'oscillation, polarisé à V_{ds} = 3.5 V et I_{ds} = 24 mA.
- T₂ de largeur 6 x 15 μm est le varactor, polarisée entre -0.2 V et +2 V.
- La self L_{choc} assure la polarisation de T₁ à V_{gs} = 0 V.
- La self L_r est utilisée dans le circuit résonant de l'oscillateur.
- C₁ et C₂ sont 2 capacités de découplage.
- Les 2 plots d'alimentation et une ligne d'adaptation en sortie L figurent également sur ce schéma.

Les différentes valeurs des éléments passifs issues de la simulation sont résumées dans le tableau III.1 :

L _r	L _{choc}	C ₁	C ₂	L
0.55 nH	1 nH	0.5 pF	3 pF	longueur = 245 μm largeur = 7 μm

Tableau III.1 : Valeurs des différents éléments passifs du circuit.

Lors de la simulation, nous avons également tenu compte des différentes liaisons entre ces éléments, des via holes et de l'accès coplanaire sur la sortie.

II.4 Analyse non linéaire

L'analyse non linéaire du montage final permet de déterminer le spectre de puissance de sortie. La fréquence d'oscillation de 24 GHz est obtenue dans les conditions suivantes :

- Transistor T1 : V_{gs} = 0 V, V_{ds} = 3.5 V (I_{ds} = 24 mA)
- Transistor T2 (varactor) : polarisé à V_{sg} = 0.3 V

La puissance de sortie est alors de 9.12 dBm et le premier harmonique a une puissance de -10 dBm (Fig. III.16).

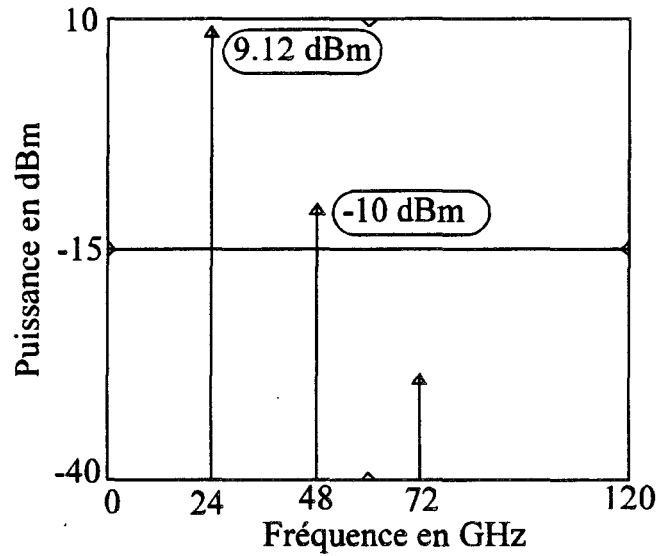


Figure III.16 : Spectre de la puissance de sortie de l'oscillateur pour une tension $V_{\text{varactor}} = 0.3 \text{ V}$.

D'autre part, pour la même polarisation de T_2 ($V_{\text{varactor}} = 0.3 \text{ V}$), le signal temporel est illustré sur la figure III.17.

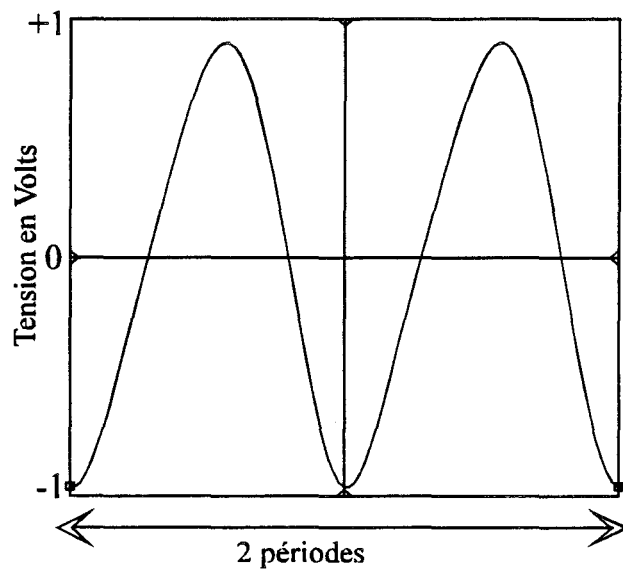


Figure III.17 : Signal temporel en sortie de l'oscillateur.

II.5 Bande d'accord

La figure III.18 représente la variation de la fréquence en fonction de la tension Varactor du transistor T₂, nous pouvons constater que pour une tension variant entre -0.5V et 2 V, l'oscillateur fonctionne toujours, et que la plage de variation est de 1.7 GHz. La variation de puissance correspondante est illustrée sur la figure III.19 qui montre une variation entre 3 et 11 dBm.

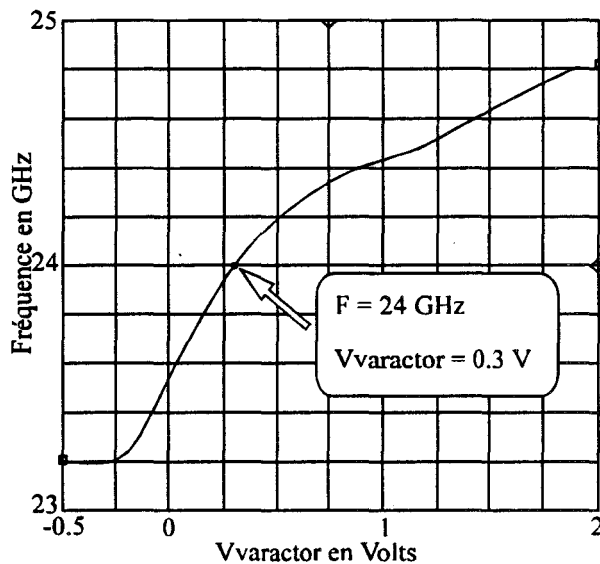


Figure III.18 : Variation de la fréquence en fonction de Vvaractor.

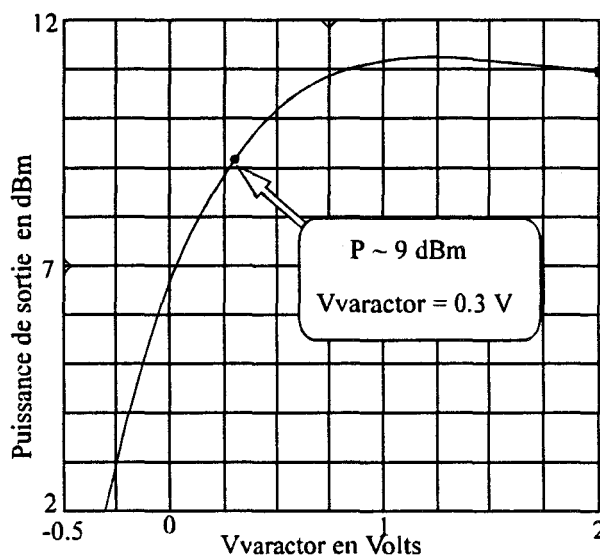


Figure III.19 : Variation de la puissance de sortie en fonction de la tension Vvaractor.

II.6 Etude de sensibilité

L'étude de l'oscillateur ne peut être achevée sans une étude de sensibilité. Une simulation Monte Carlo en régime non linéaire est entreprise, en variant d'une part les valeurs des éléments passifs et d'autre part certains paramètres des 2 transistors indépendamment les uns des autres.

Concernant les éléments passifs, une variation aléatoire uniforme autour des valeurs nominales de +/- 5 % a été effectuée pour les éléments passifs suivants :

- Les 2 capacités C_1 et C_2
- Les 2 selfs L_T et L_{choc}
- La longueur de 2 lignes microrubans, celle d'adaptation en sortie ainsi que la ligne arrivant sur le plot d'alimentation du transistor d'oscillation.

La même variation est appliquée à certains paramètres intervenant dans le modèle non linéaire des 2 transistors de la bibliothèque D02AH, lesquels sont fournis pour un transistor de largeur de 1 mm :

- K , K_b , K_c , K_d et i_s qui sont des coefficients prépondérants dans l'équation du courant drain source.
- Les capacités C_{gs} et C_{gd} .
- Les résistances d'accès R_s , R_d et R_g .

Nous avons en outre fait varier la largeur de doigt de grille pour chaque composant de +/- 5 %, cette largeur est de 50 μm pour le transistor d'oscillation et de 15 μm pour le transistor représentant la varactor.

Cette étude de sensibilité est effectuée pour une tension varactor de 0.3 V qui assure une fréquence d'oscillation de 24 GHz. Après 20 itérations, nous avons pu déterminer les cas extrêmes concernant la fréquence d'oscillation ainsi que la puissance de sortie. Dans la figure III.20 on constate que la fréquence peut varier de 23.3 à 24.7 GHz avec un variation de puissance correspondante de 0.5 dBm.

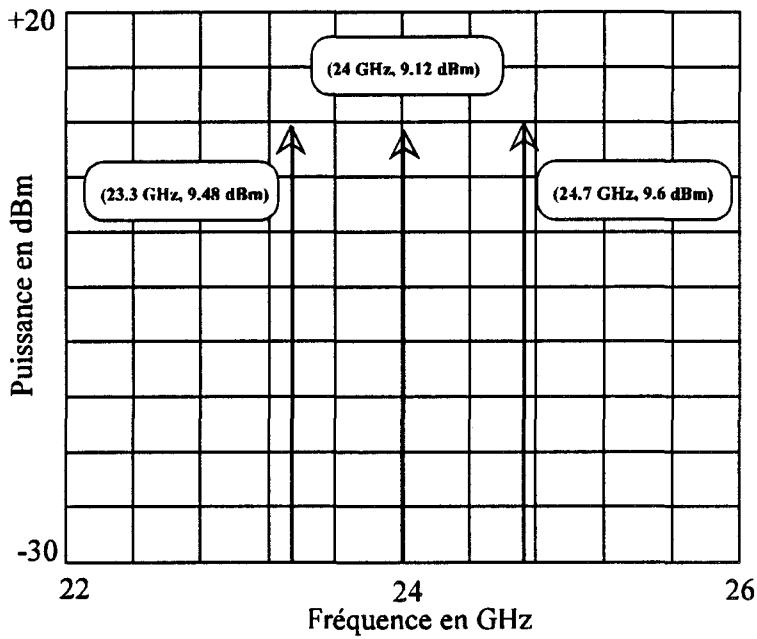


Figure III.20 : Spectre de sortie après une analyse Monte Carlo.

La figure III.21 représente 3 signaux temporels ; celui du cas nominal et 2 autres obtenus aux fréquences $F_1 = 23.9$ GHz et $F_2 = 23.56$ GHz qui fournissent respectivement une puissance minimale et maximale.

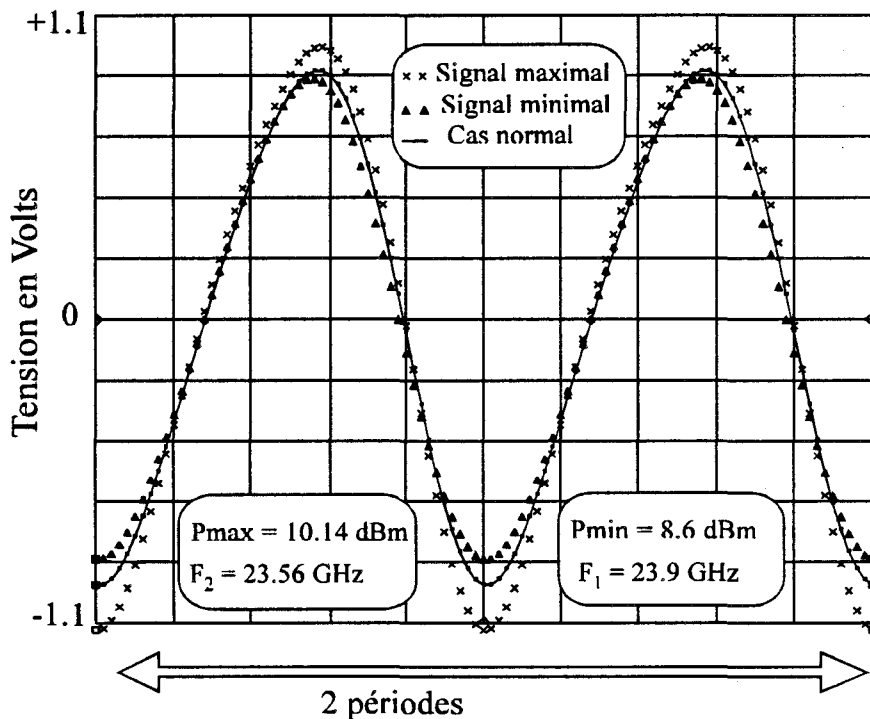


Figure III.21 : Signaux temporels après une analyse Monte Carlo.

II.7 Layout de l'oscillateur

Le coût étant un facteur important pour ce type de réalisation, nous nous sommes efforcés tout au long de la conception du circuit d'examiner également le layout correspondant, et de réduire au minimum sa surface. Le layout définitif de l'oscillateur est illustré sur la figure III.22, ses dimensions sont de $690 \times 440 \mu\text{m}^2$, sa surface est donc de 0.3 mm^2 .

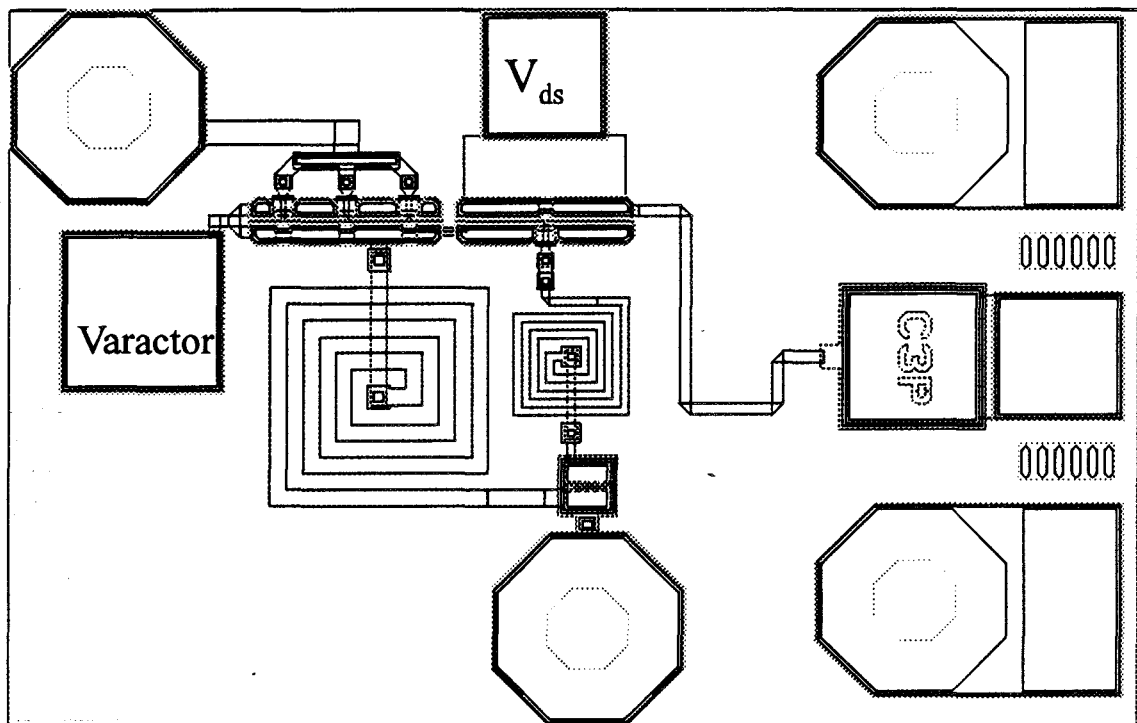


Figure III.22 : Layout de l'oscillateur.

III ETUDE DE L'AMPLIFICATEUR (HEMT)

Les principales caractéristiques demandées à l'amplificateur sont les suivantes :

- Une bonne adaptation en entrée et en sortie (-20 dB) à 24 GHz.
- Un gain maximal de 10 dB à 24 GHz.
- Une puissance d'entrée maximale $\geq 10 \text{ dBm}$.
- Une stabilité inconditionnelle.

Dans ce but, nous avons décidé de garder la configuration "cascode", avec un seul étage et où les dimensions des composants utilisés sont judicieusement choisies. Cette configuration a déjà été étudiée auparavant (chap. II, § III.3).

III.1 Simulation linéaire de l'amplificateur [7, 8, 9, 10]

Dans le but de travailler avec une puissance d'entrée la plus grande possible, nous avons choisi de concevoir l'amplificateur avec le composant le plus large possible : 2 transistors de largeur $6 \times 50 \mu\text{m}$ chacun sont donc sélectionnés et montés l'un en source commune T_3 suivi de l'autre en grille commune T_4 pour former un montage cascode (Fig. III.23). Une polarisation grille source nulle est assurée par des selfs de choc et une capacité de découplage sur la grille du second composant pour le fonctionnement hyperfréquence. C'est le même courant qui circule entre les 2 transistors, il est de 70 mA pour une tension globale de 7 V appliquée sur le drain du deuxième transistor. Les quadripôles d'adaptation en entrée et en sortie sont réalisés par des lignes de transmission microrubans avec des capacités qui bloquent le continu.

Une simulation préliminaire montre que le coefficient de stabilité peut être < 1 pour des fréquences de l'ordre de 3 à 6 GHz. Pour y remédier, une résistance de 5Ω est placée sur la grille du second transistor.

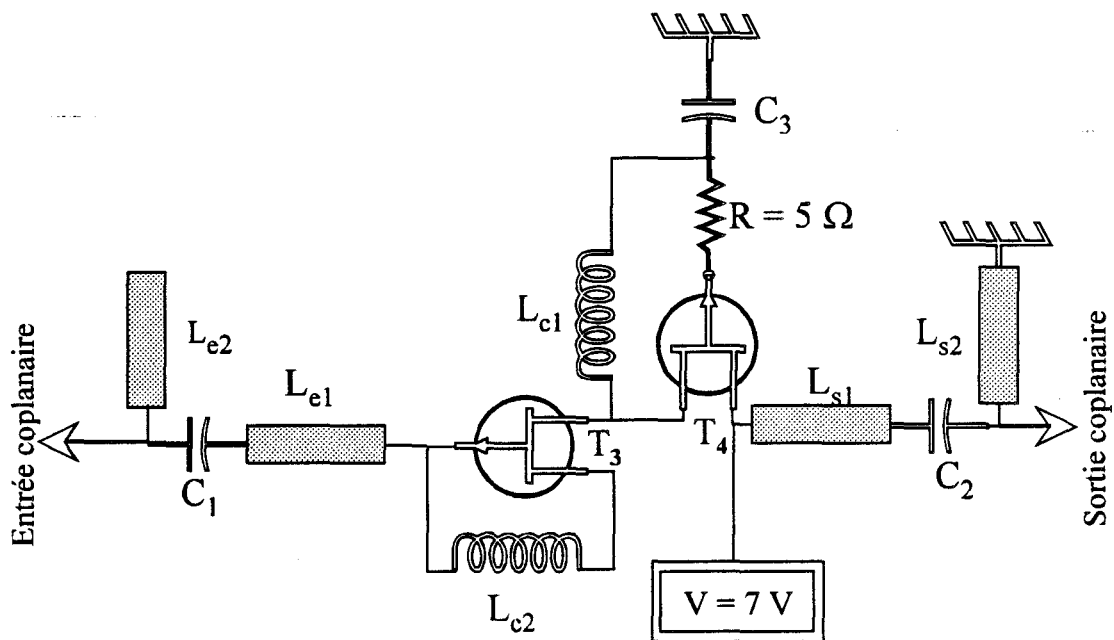


Figure III.23 : Schéma de l'amplificateur simulé.

Les valeurs des éléments passifs discrets issus de la simulation sont données dans le tableau III.2 :

L_{c1}	L_{c2}	C_1	C_2	C_3
1 nH	1.4 nH	1 pF	1 pF	3 pF

Tableau III.2 : Valeurs des éléments passifs discrets du circuit.

Par ailleurs, les longueurs l et largeurs w des lignes d'adaptation en entrée et en sortie sont données sur le tableau III.3

L_{e1}	L_{e2}	L_{s1}	L_{s2}
$w = 10 \mu\text{m}$	$w = 50 \mu\text{m}$	$w = 10 \mu\text{m}$	$w = 10 \mu\text{m}$
$l = 300 \mu\text{m}$	$l = 605 \mu\text{m}$	$l = 210 \mu\text{m}$	$l = 150 \mu\text{m}$

Tableau III.3 : Valeurs des largeurs et longueurs des lignes d'adaptation.

L'étude du coefficient de stabilité de l'amplificateur a été effectuée dans une bande s'étendant de 0 à 60 GHz. La figure III.24 montre que K est toujours supérieur à 1 ; il y a donc stabilité inconditionnelle.

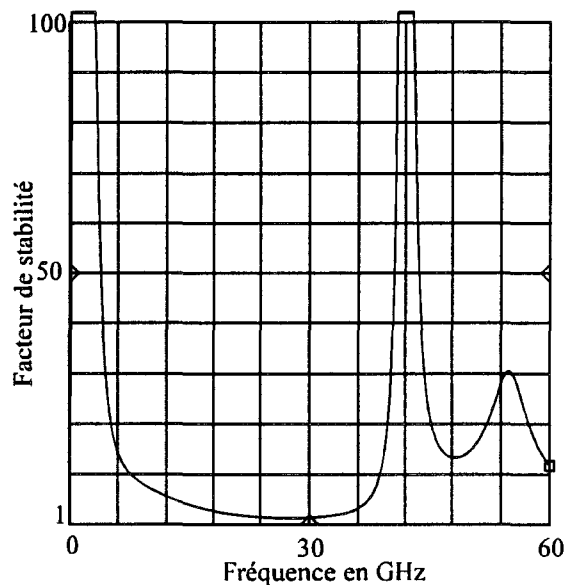


Figure III.24 : Facteur de stabilité K jusqu'à 60 GHz.

D'autre part, la bande passante de l'amplificateur est de 6.7 GHz, tel que l'illustre la figure III.25.

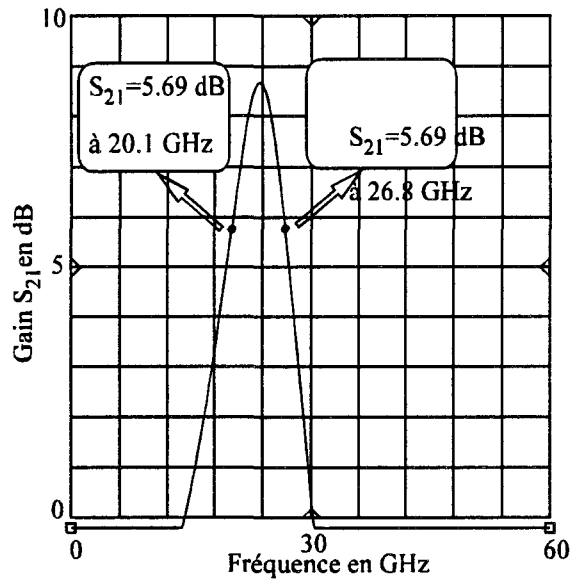


Figure III.25 : Gain linéaire de l'amplificateur jusqu'à 60 GHz.

Une simulation linéaire des paramètres [S] dans la bande [20 - 28 GHz] est ensuite effectuée. Elle tient compte des différentes liaisons entre les éléments cités ci-dessus, l'entrée et la sortie en structure coplanaire, le plot d'alimentation et les différents via holes. Les figures III.26a, b, c illustrent respectivement le gain S_{21} , l'adaptation en entrée et en sortie ainsi que le coefficient de stabilité K, l'isolation est supérieure à 20 dB dans la bande étudiée.

Nous pouvons retenir qu'à 24 GHz :

- $|S_{21}| = 8.6$ dB
- $|S_{22}| = -27$ dB
- $|S_{11}| = -26$ dB
- $K = 2.44$

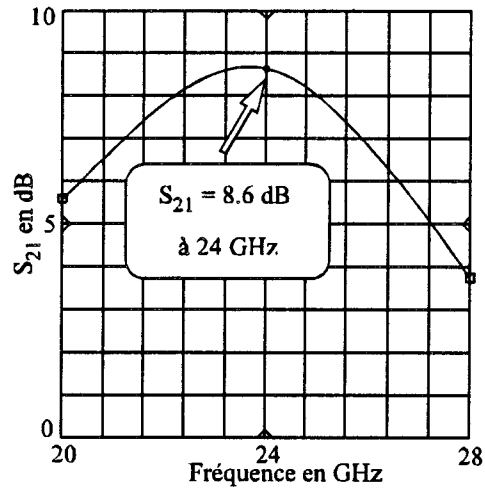


Figure III.26a : Gain de l'amplificateur en régime petit signal.

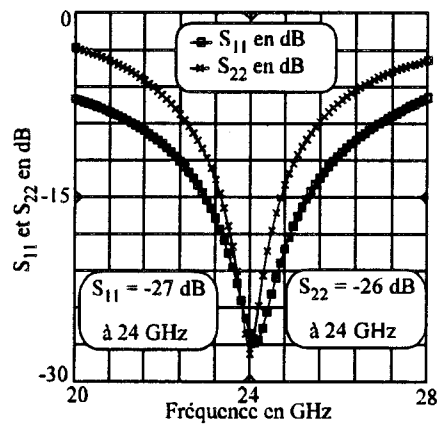


Figure III. 26b : Adaptation en entrée et en sortie de l'amplificateur en régime petit signal.

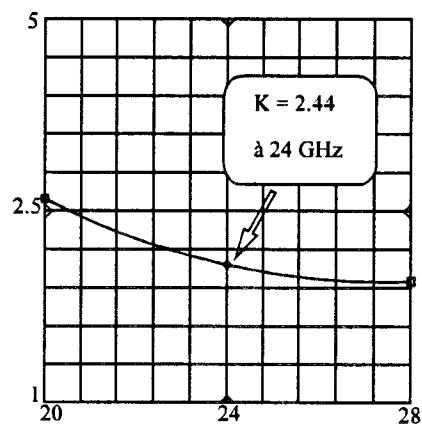


Figure III.26c : Facteur de stabilité K de l'amplificateur.

III.2 Analyse non linéaire

L'équilibrage harmonique nous permet de déterminer l'évolution de la puissance de sortie en fonction de la puissance d'entrée : elle est illustrée sur la figure III.27 pour une fréquence de 24 GHz. Nous pouvons en déduire le point de compression à 1 dB caractérisé par une puissance de sortie de 18 dBm, elle correspond à une puissance d'entrée > 10 dBm.

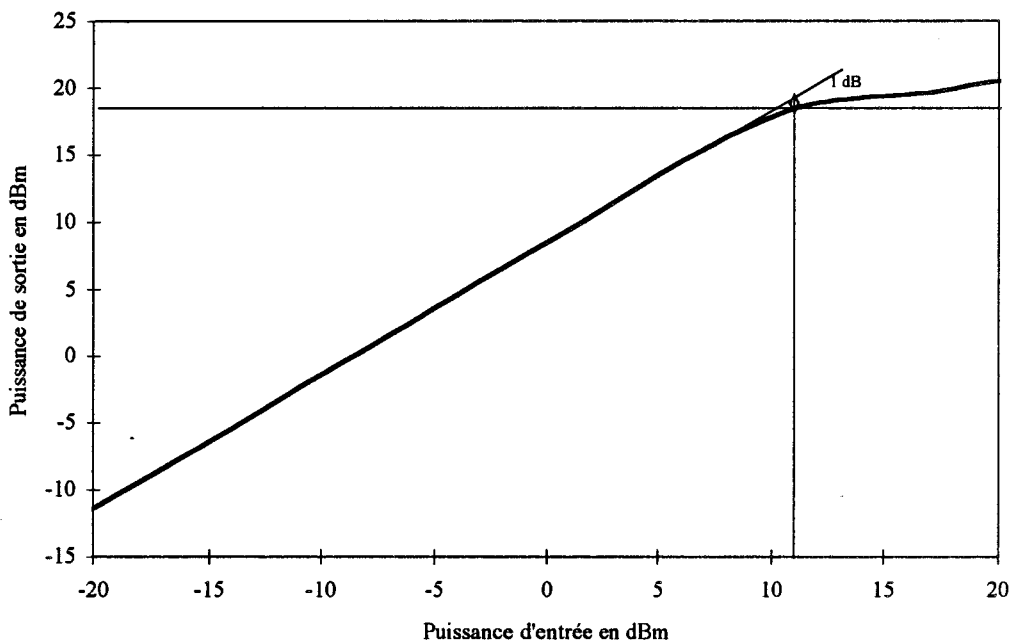


Figure III.27 : Puissance de sortie en fonction de la puissance d'entrée.

L'ensemble de ces études montre que les résultats de simulation linéaire et non linéaire de l'amplificateur à base de HEMTs répondent parfaitement au cahier des charges.

III.3 Etude de sensibilité

Une analyse Monte Carlo des paramètres [S] est entreprise dans la bande [20 - 28 GHz]. Une variation uniforme de +/- 10 % est appliquée sur certains paramètres des transistors (§ II.5), ainsi que sur les valeurs des éléments passifs, les capacités et les selfs d'une part, et les longueurs des lignes d'adaptation en entrée et en sortie d'autre part.

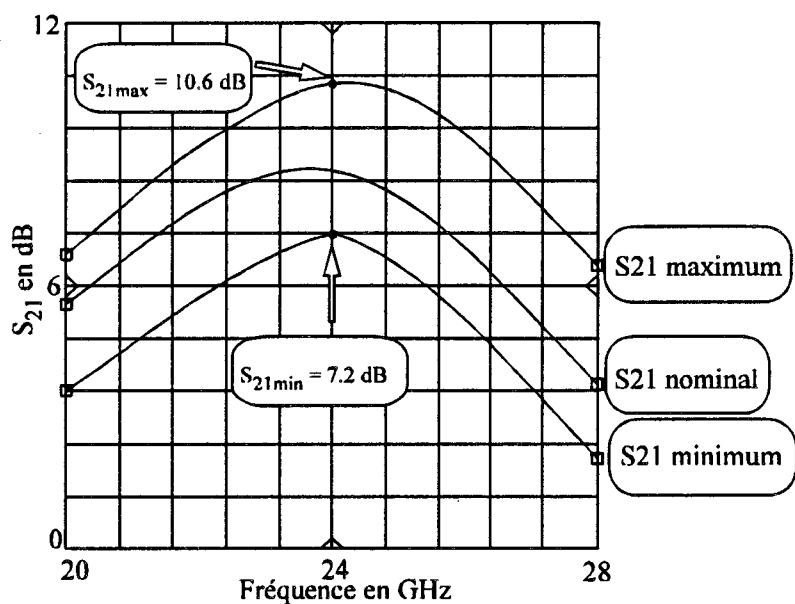


Figure III.28 : Gain linéaire de l'amplificateur après une analyse Monte Carlo.

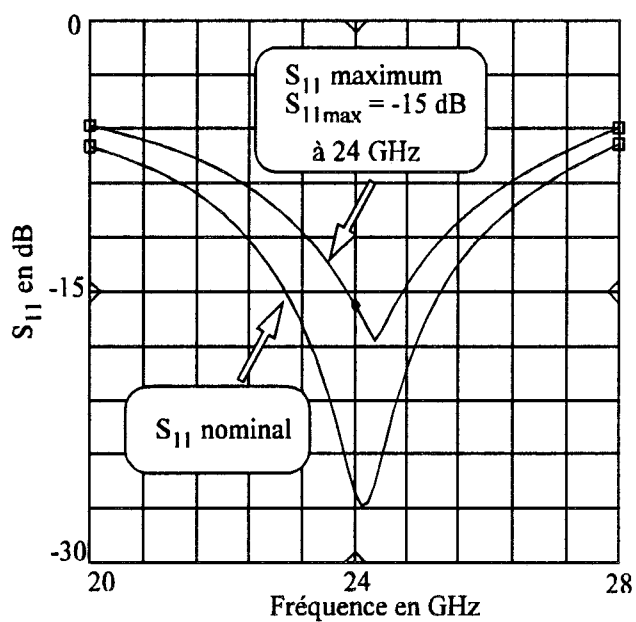


Figure III.29 : Adaptation en entrée de l'amplificateur après une analyse Monte Carlo.

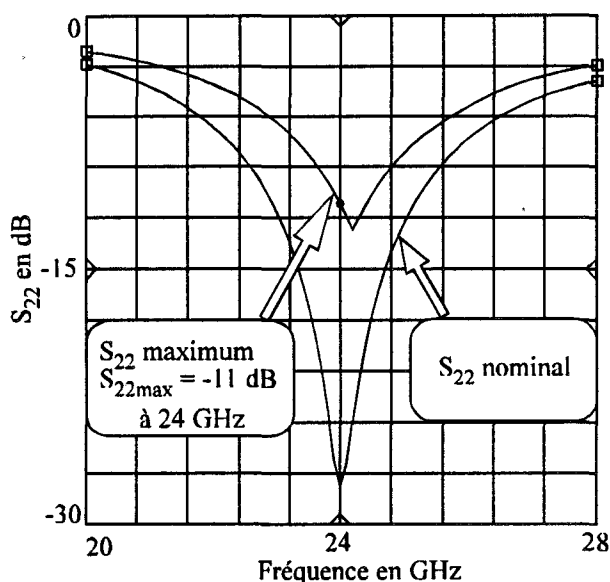


Figure III.30 : Adaptation en sortie de l'amplificateur après une analyse Monte Carlo.

Les résultats de cette analyse , après 20 itérations, sont illustrés figure III.28, 29 et 30 et sont résumés dans le tableau III.4 :

$ S_{21} $	$ S_{11} $	$ S_{22} $	$ S_{12} $	K
$ S_{21} _{\max} = 10.6 \text{ dB}$ $ S_{21} _{\min} = 7.2 \text{ dB}$	$ S_{11} _{\max} = -15 \text{ dB}$	$ S_{22} _{\max} = -11 \text{ dB}$	$< -20 \text{ dB}$	> 1

Tableau III.4 : Résultats d'une analyse Monte Carlo en paramètres [S] après 20 itérations.

III.4 Layout définitif de l'oscillateur et de l'amplificateur

Les dimensions finales de l'amplificateur sont de $840 \times 740 \mu\text{m}^2$. Notre but étant de minimiser sa surface afin que les dimensions de l'ensemble (oscillateur et amplificateur) soient de 1 mm en largeur et 1.5 mm en longueur, le chemin de découpe de $50 \mu\text{m}$ de largeur et la distance entre ce dernier et les circuits sont inclus conformément aux directives du fondeur. Le layout final des 2 circuits est illustré sur la figure III.31, la partie supérieure représente l'amplificateur, la partie inférieure représente l'oscillateur.

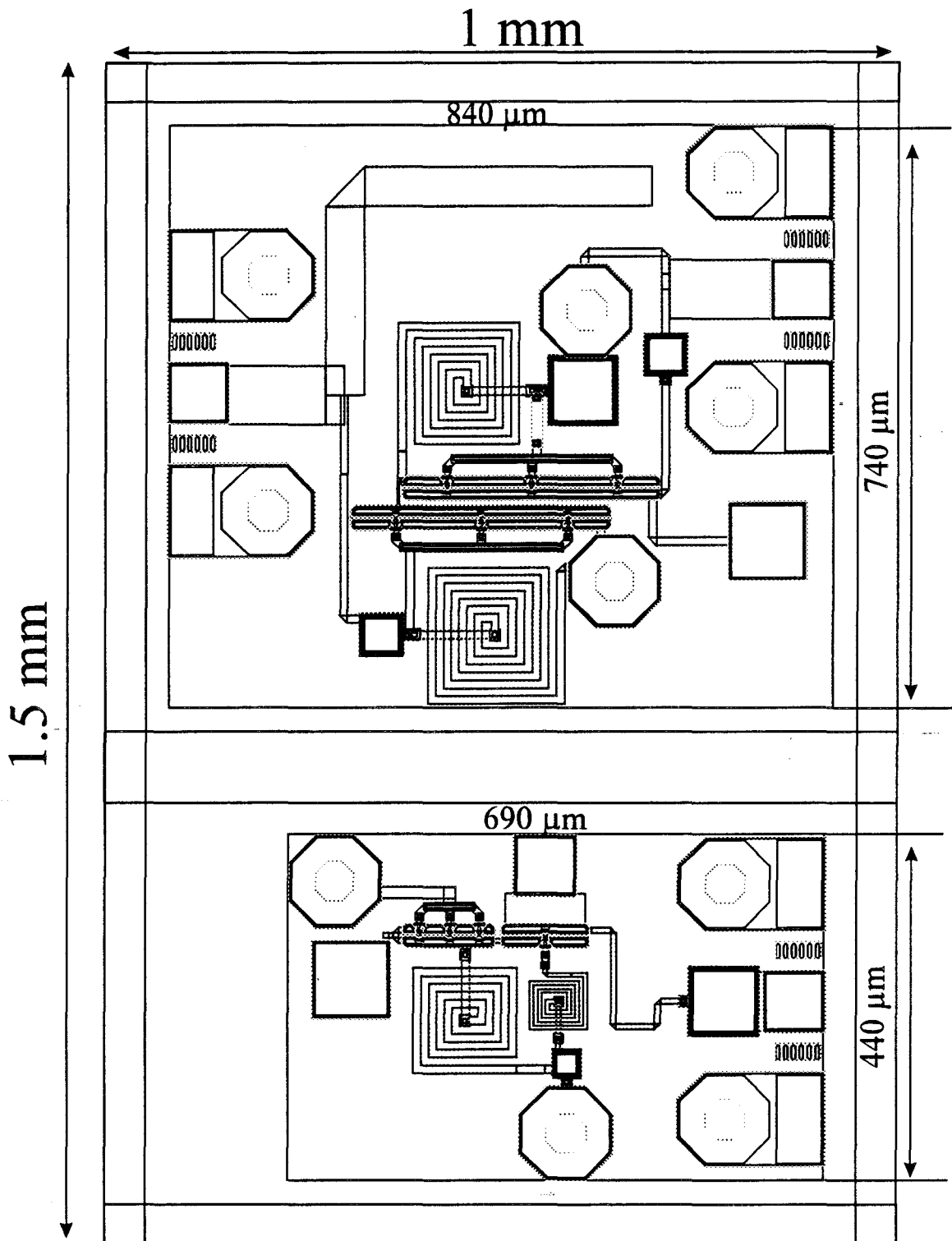


Figure III.31 : Layout final de l'amplificateur et de l'oscillateur.

IV REALISATION DES CIRCUITS

La réalisation de l'oscillateur et de l'amplificateur à base de HEMT du procédé D02AH s'effectue à la fonderie de Philips Microwave Limeil dans le cadre d'un projet multiutilisateurs.

V RESULTATS DE CARACTERISATION

Les deux circuits monolithiques ont été fournis avec les caractéristiques correspondantes aux motifs PCMs ainsi que celles d'un transistor $6 \times 15 \times 0.2 \mu\text{m}^2$. Nous pouvons donc procéder à leur caractérisation sous pointes.

V.1 Caractérisation de l'oscillateur

L'oscillateur réalisé est testé sous pointes via deux câbles hyperfréquences. Sa photo est présentée sur la figure III.32.

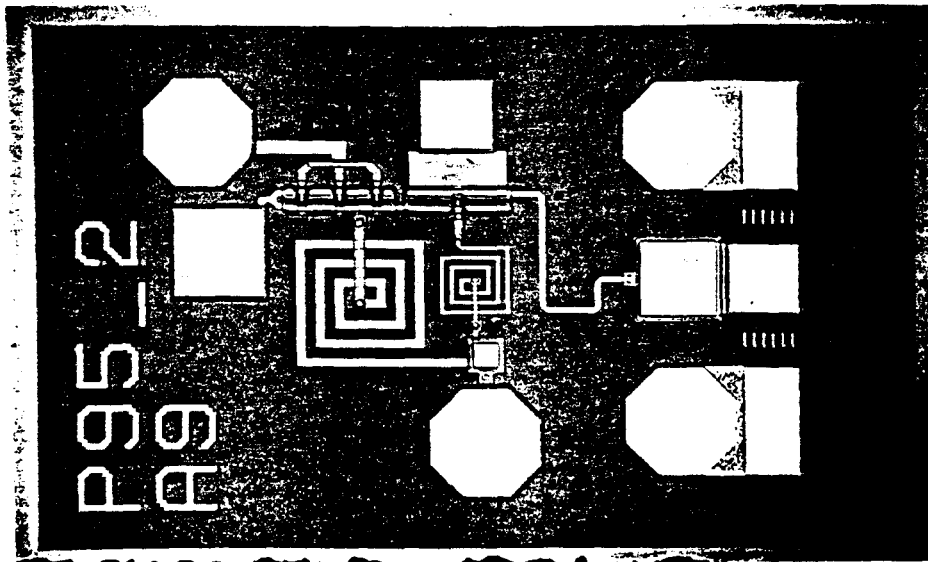


Figure III.32 : Oscillateur intégré en technologie HEMT.

Une tension nulle est appliquée au varactor, le circuit oscille à partir d'une tension de 2.27 V avec un courant de 26 mA appliquée sur le transistor d'oscillation. Pour une tension de 3.5 V, le courant obtenu est de 27 mA. Le spectre correspondant est visualisé sur un analyseur de spectre Hewlett Packard 8563E. Il est représenté sur la figure III.33.

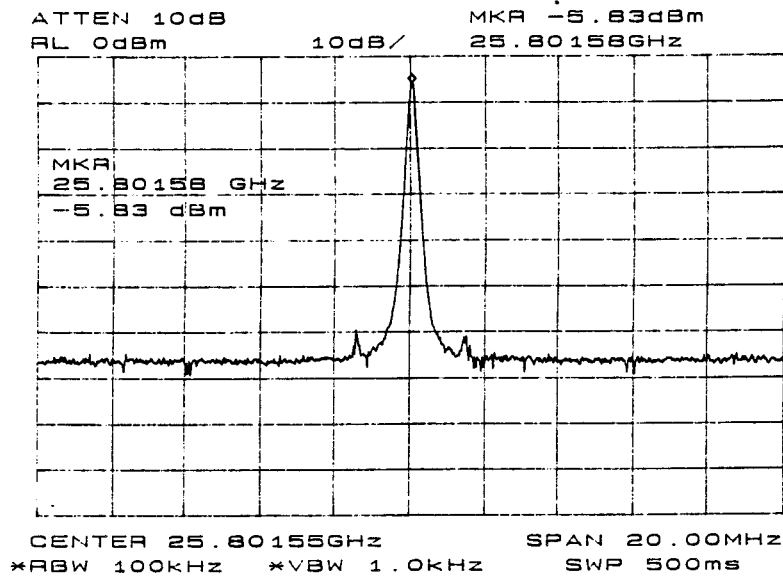


Figure III.33 : Spectre de l'oscillateur.

La fréquence d'oscillation est de 25.8 GHz. Les pertes de puissance dans les câbles hyperfréquences ont été mesurées, elles sont de 5.5 dBm à 25.8 GHz. Il en résulte une puissance de sortie de l'oscillateur de 0 dBm environ.

Le bruit de phase est de -70 dBc / Hz à 100 KHz de la porteuse et -80 dBc / Hz à 200 KHz de la porteuse, il est illustré sur la figure III.34 avec une bande de résolution de 10 KHz.

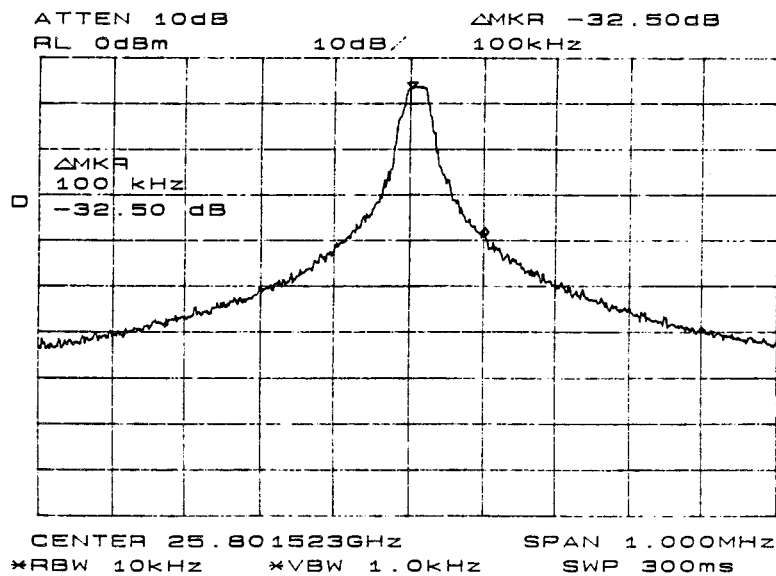


Figure III.34 : Bruit de phase de l'oscillateur.

Le coefficient de qualité externe est également évalué , il est supérieur à 10^4 selon la méthode de l'atténuateur étalonné (Chap. I, § VII.2.b). Ceci reflète la grande stabilité du spectre de l'oscillateur.

D'autre part, nous avons fait varier la tension $V_{varactor}$ afin de déterminer la plage d'accord du circuit. C'est entre -0.2 V et 0.2 V que le circuit fonctionne ; la variation totale de fréquence est de 400 MHz, elle varie entre 25.6 GHz et 26 GHz. Le tableau III.5 résume la comparaison entre les caractéristiques prévues en simulation et les résultats pratiques.

	F_{osc} (Varac = 0)	P_{sortie} (Varac = 0)	Bande d'accord	V_{ds}	V_{gs}	I_{ds}
Simulation	23.5 GHz	6.5 dBm	1.7 GHz	3.5 V	0 V	24 mA
Pratique	25.8 GHz	0 dBm	400 MHz	3.5 V	0 V	27 mA

Tableau III.5 : Résumé des caractéristiques pratique et théoriques du VCO.

Nous pouvons remarquer un décalage fréquentiel de 9 %, celui-ci est attribué aux différentes dispersions retrouvées sur les paramètres technologiques du procédé D02AH sur les motifs tests PCMs (annexe I) et les caractéristiques du composant (annexe II) ainsi qu'aux modèles insuffisants des lignes de transmission, les coudes et les pas en largeur disponibles sur le logiciel de simulation MDS. Ce décalage de fréquence entraîne automatiquement une diminution en puissance dû à la désadaptation des lignes optimisées pour 24 GHz.

D'autre part, ne disposant pas du modèle adapté pour une utilisation en varactor du transistor $6 \times 15 \times 0.2 \mu m^2$, c'est le modèle normal qui a été employé pour une polarisation $V_{ds} = 0 V$; ce dernier s'avère incomplet pour une telle utilisation. Ceci explique la faible bande d'accord obtenue en pratique par rapport à la simulation.

V.2 Caractérisation de l'amplificateur

V.2.1 Paramètres [S]

L'amplificateur est lui aussi testé sous pointes, l'analyseur de réseau vectoriel Hewlett Packard 8510 ayant été calibré dans la bande [20 - 26.5 GHz]. L'amplificateur réalisé est présenté sur la figure III.35.

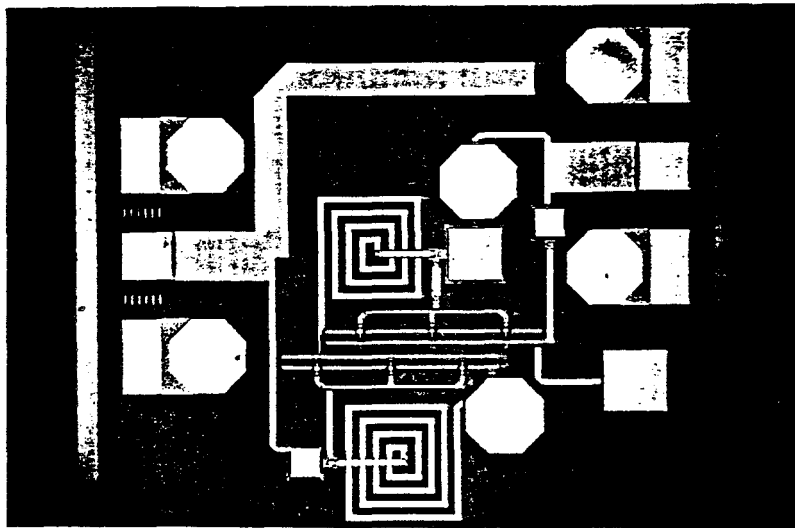


Figure III.35 : Amplificateur intégré en technologie HEMT.

Nous avons mesuré les paramètres [S] de l'amplificateur, entre 20 GHz et 26.5 GHz, et ceci pour différentes polarisations continues. Les figures III.36, III.37 et III.38 illustrent respectivement le gain S_{21} , l'adaptation en entrée S_{11} ainsi que l'adaptation en sortie S_{22} pour des tensions de 4 V, 6 V et 7 V. La consommation du courant correspondante est respectivement de 82, 81 et 74 mA.

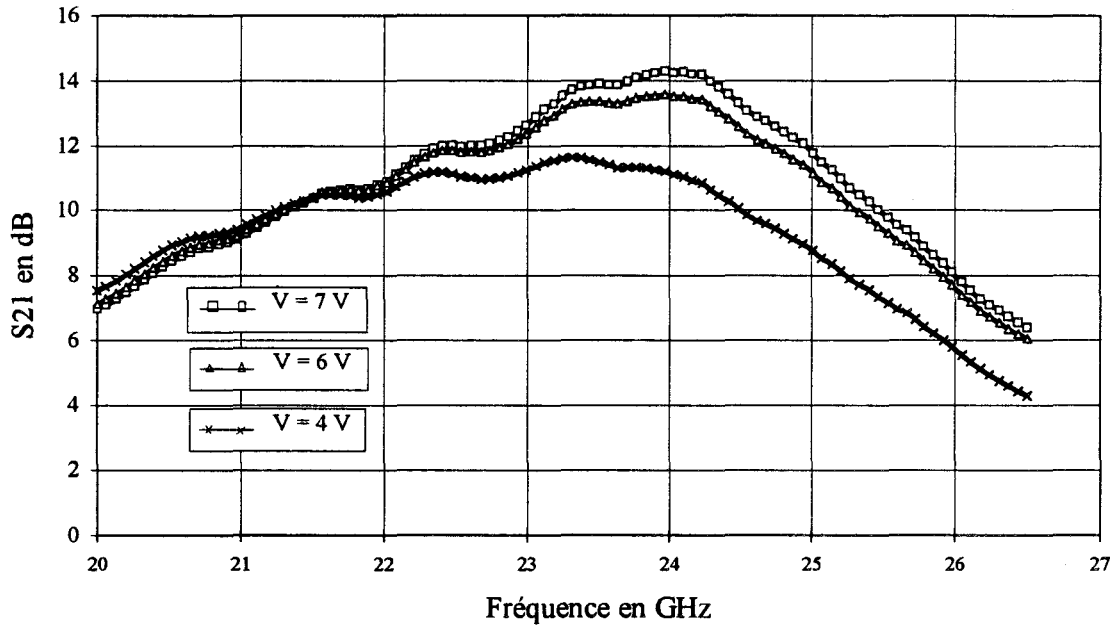


Figure III.36 : S_{21} de l'amplificateur pour différentes polarisations.

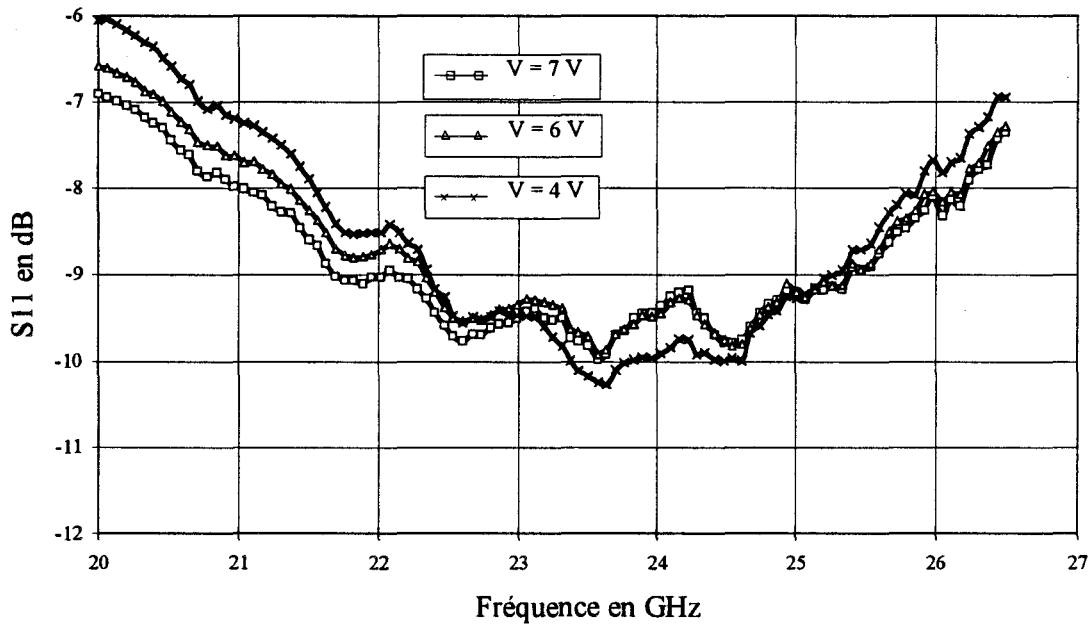


Figure III.37 : S_{11} de l'amplificateur à différentes polarisations.

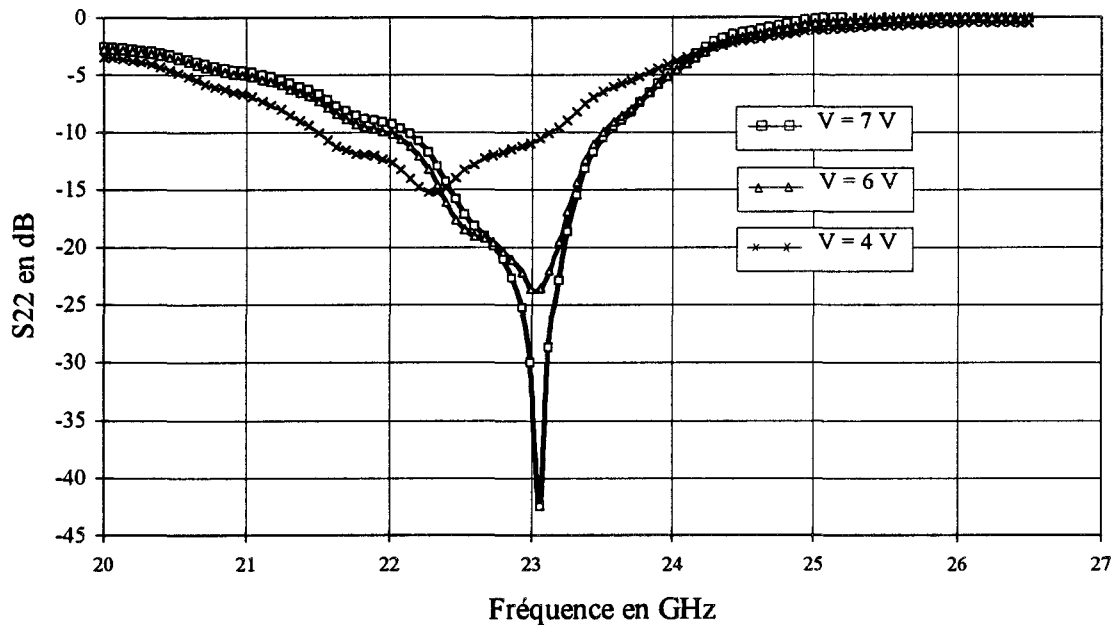


Figure III.38 : S_{22} de l'amplificateur.

Le tableau III.6 compare les caractéristiques simulées et expérimentales de l'amplificateur pour une tension appliquée de 7 V.

	$S_{21\text{max}}$	$S_{11\text{ min}}$	$S_{22\text{min}}$	Bande passante	Fréquence centrale	Tension continue	I_{ds}
Simulation	8.6 dB	< -20 dB	< -20 dB	6 GHz	24 GHz	7 V	70 mA
Pratique	14.4 dB	-10 dB	-19 dB	3.5 GHz	24 GHz	7 V	82 mA

Tableau III.6 : Résumé des caractéristiques théoriques et pratiques de l'amplificateur.

Le gain obtenu est bien plus important que celui prévu en simulation, ce qui peut être expliquée par la sous estimation dans le modèle de la transconductance g_m du composant.

L'ensemble des résultats en régime petit signal est très satisfaisant. Des mesures en puissance sont prévues après le montage du circuit dans une cellule K.

V.2.2 Mesures en puissance de l'amplificateur

Afin de déterminer le gain en puissance de l'amplificateur, nous avons mené une série de mesures de la puissance de sortie de l'amplificateur en fonction de la puissance d'entrée et ceci en fonction de la fréquence et en tenant compte des pertes dans les câbles hyperfréquences employés dans la manipulation.

La meilleure linéarité de l'amplificateur est obtenue à la fréquence de 23 GHz (Fig. III.39), la compression de 1 dB est atteinte pour une puissance de sortie de 11 dBm, elle correspond à une puissance d'entrée de 3 dBm environ.

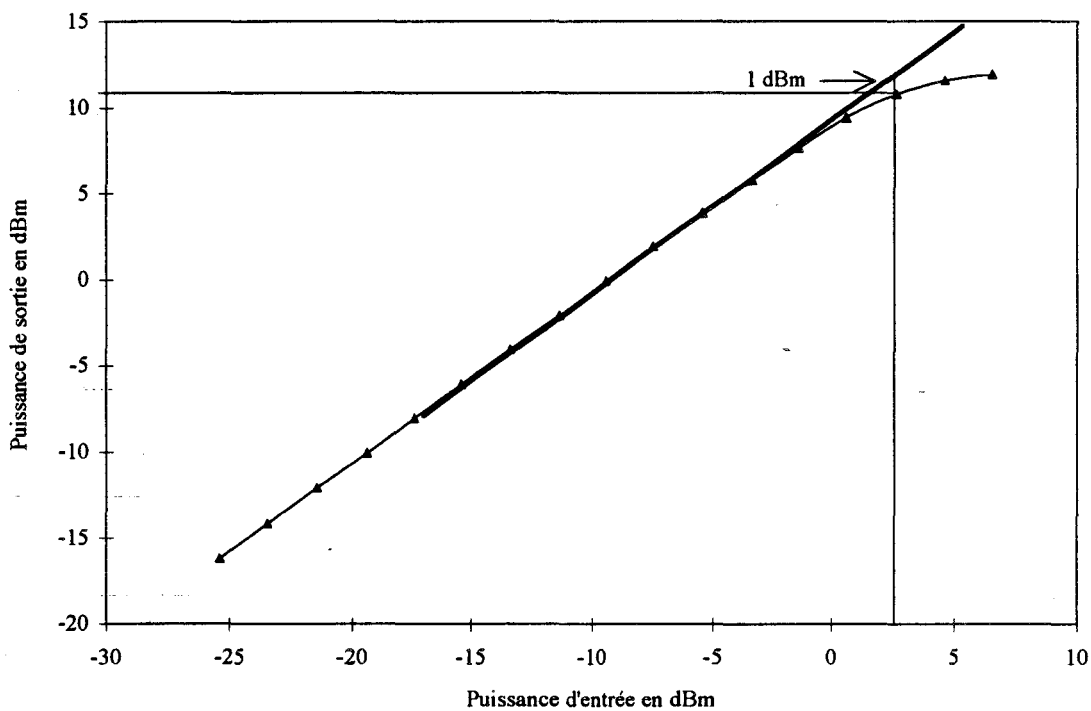


Figure III.39 : Puissance de sortie de l'amplificateur en fonction de la puissance d'entrée à 23 GHz.

Par ailleurs, le meilleur gain linéaire correspond à une fréquence de 24 GHz (Fig. III.40), il vaut 13 dB, ce qui est relativement conforme à S_{21} . Pour la fréquence 25.5 GHz (~ la fréquence d'oscillation de l'oscillateur), la réponse en puissance de l'amplificateur est satisfaisante (Fig. III.40) tant en linéarité qu'en valeur de gain (9 dB).

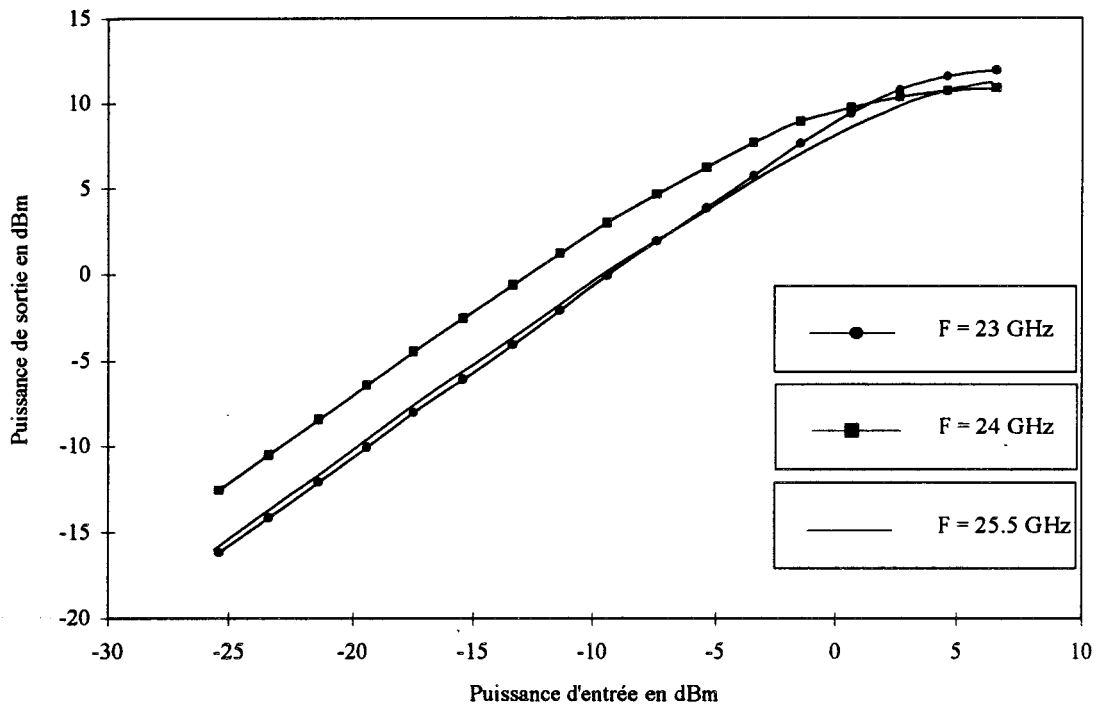


Figure III.40 : Réponse en puissance de l'amplificateur pour les fréquences 23 GHz, 24 GHz et 25.5 GHz.

CONCLUSION

Un VCO et un amplificateur en bande K ont été réalisés dans le cadre d'un projet multiutilisateurs, utilisant le process D02AH à base de technologie HEMT de la fonderie PML .

Les premiers résultats obtenus concernant le VCO sont concluants. En effet, nous avons une fréquence d'oscillation de 25.8 GHz avec une puissance de sortie de 0 dBm et une bande d'accord de 400 MHz autour de la fréquence d'oscillation. Le décalage des performances pratiques par rapport à celles obtenues en simulation est attribué au modèle insuffisant des lignes de transmission sur le logiciel de simulation MDS ainsi qu'au modèle incomplet du transistor utilisé à $V_{ds} = 0$ V.

D'autre part, des performances meilleures que prévues sont obtenues pour l'amplificateur, avec un gain maximum de 14.4 dB à la fréquence 24 GHz, et de bonnes adaptations en entrée et en sortie.

BIBLIOGRAPHIE DU CHAPITRE 3

[1] Ralph WILLIAMS,

“ Modern GaAs Processing Methods ”

Artech House, London-Boston, chap. 3, pp. 70-72.

[2] Pascal WIN,

“ Transistor à effet de champ à couche métamorphique AlInAs/GaInAs/GaAs : un nouveau composant pour l'amplification de puissance et la logique ultra-rapide ”

Thèse d'Université, Lille, Juillet 93.

[3] Bertrand SPLINGART,

“ Elaboration par épitaxie par jet moléculaire de dopage planaire silicium dans les couches de GaAs et GaAlAs. Application à la réalisation de transistors à effet de champ microondes ”

Thèse d'Université, Lille, Juin 93.

[4] D02AH Design Manual, -APD V1.1-,

Philips Microwave Limeil, GaAs Foundry and ASIC Design Centre

Document Number PML-G-SC-0008-E / APD V1.1.

[5] J. F. SAUTEREAU,

"Oscillateurs micro-ondes à TEC AsGa"

Thèse de Doctorat d'Etat, Université Paul Sabatier, Toulouse 1981.

[6] Bentley N. SCOTT, G. E. BREIHM,

"Monolithic voltage controlled oscillator for X and Ku bands"

IEEE MTT , Vol. 30, No. 12, December 1985.

[7] W. LAM, M. MATLOUBIAN, A. KURDOGHLIAN, L. LARSON, A. IGAWA, C. CHOU, L. JELLOIAN, A. BROWN, B. THOMPSON AND C. NGO,

“ High efficiency InP-based HEMT MMIC C power amplifier for Q-band applications ”

IEEE Microwave and guided letters, November 1993, Volume 3, N° 11, pp. 420-423.

- [8] R. HEILIG, D. HOLLMANN, G. BAUMANN,
"A monolithic 1-55 GHz HEMT distributed amplifier in coplanar waveguide
technology"
23rd European Microwave Conference , September 1993, Madrid, PP. 364-368.
- [9] E. HEANEY, F. MCGRATH, P. OSULLIVAN, C. KERMARREC,
"Ultra low power low noise amplifiers for wireless communications"
IEEE GaAs IC Symposium, 15th Annual, Technical Digest 1993, San Jose, California,
October 10-13, pp. 49 - 51.
- [10] Masashi NAKATSUGAWA, Yo YAMAGUCHI, and Masahiro MURAGUCHI,
"An L-band ultra low power consumption monolithic low noise amplifier"
EEE GaAs IC Symposium, 15th Annual, Technical Digest 1993, San Jose, California,
October 10-13, pp. 45 - 48.

ANNEXE I

GaAs FOUNDRY PHILIPS MICROWAVE Limeil Brévannes

Customer : M.C.P.	Date : 951218
Mask Name : MCP 09	Batch : 0756
Process : D02AH	Wafer : 87213

PCM Wafer probing report

PCM Unité	R _{DN} Ω/□	R _{cN} Ω.mm	R _{oh} Ω/□	R _{gm} Ω/□	R _{in} Ω/□	R _{be} Ω/□	R _{te} Ω/□	OH-IN Ω/int	GM-TE Ω/int	TE-IN Ω/int	BE-IN Ω/int	OH-TE Ω/int	BE-TE Ω/int	C MIM pF/mm ²	C SiO ₂ pF/mm ²	V _t V	V _{bdg} V
1	207	.381	1.58	.111	.0272	.0675	.248	1.63	.417	.312	.114	1.86	.638	392	47.1	-1.04	-7.94
2	208	.561	1.52	.112	.0269	.0658	.247	1.61	.416	.309	.114	1.84	.638	391	47.2	-.641	-7.91
3	204	.463	1.47	.111	.0275	.0667	.25	1.59	.42	.312	.114	1.84	.673	391	47.3	-.892	-7.73
4	207	.333	1.47	.112	.0269	.0692	.247	1.59	.418	.311	.116	1.84	.668	388	46.4	(-.43)	-8*
5	207	.493	1.47	.112	.0278	.0683	.246	1.59	.418	.308	.116	1.84	.642	386	46	-.894	-7.94
6	(210)	.463	1.56	.113	.0278	.0667	.247	1.62	.418	.31	.116	1.86	.633	388	46.5	-.575	-8*
7	(210)	.486	1.46	.112	.0272	.0692	.248	1.61	.42	.311	.117	1.82	.623	387	45.7	-.659	-8*
8	(210)	.352	1.52	.114	.0267	.0675	.25	1.59	.419	.31	.117	1.83	.634	385	45.5	-.897	-7.96
9	206	.58	1.5	.113	.0278	.0683	.247	1.58	.42	.311	.117	1.81	.663	388	45.6	-.695	-8*

\bar{X}_i	206	.457	1.5	.112	.0273	.0677	.248	1.6	.418	.31	.116	1.84	.646	389	46.4	-.787	-7.94
σ_{X_i}	1.04	.0817	.0391	.0009	.0003	.001	.0011	.0146	.0014	.0013	.0012	.0158	.0168	2.24	.653	.154	.0801

Guaranteed specifications

Min	180		1	.01	.02	.05	.05	.02			.05			320	40	-1.3	
Typ.	195	.45	1.6	.1	.03	.075	.25	2	.5	.3	.2	2	.5	400	50	-.9	-7.5
Max	210	.9	2.2	.3	.04	.1	.5	3	1	1	.3	5	2	480	60	-.5	-5

Yield/9	6	9	9	9	9	9	9	9	9	9	9	9	9	9	9	8	9
---------	---	---	---	---	---	---	---	---	---	---	---	---	---	---	---	---	---

(*) : Source Monitor Unit is limited to -8 volts to prevent damage

ANNEXE II

FET RF PCM MEASUREMENT RESULTS

<i>PROJECT</i>	MCP09	<i>PROCESS</i>	D02AH
<i>BATCH</i>	0756	<i>FETS</i>	6 × 15µm
<i>WAFER</i>	87213	<i>Date</i>	20/12/95

Microwave equivalent circuit: values scaled to 1mm

<i>V_{gs} = 0.00 V V_{ds} = 3.0 V R_s = 0.3 Ω R_d = 0.5 Ω R_g = 240 Ω.NBD²</i>													
<i>PCM</i>	<i>G_m</i>	<i>C_{gs}</i>	<i>C_{ds}</i>	<i>C_{gd}</i>	<i>R_{gs}</i>	<i>R_{gd}</i>	<i>R_{ds}</i>	<i>τ</i>	<i>G_{gs}</i>	<i>G_{gd}</i>	<i>F_{text}</i>	<i>I_{ds}</i>	<i>I_{dss}</i>
<i>Unit.</i>	<i>mS</i>	<i>fF</i>	<i>fF</i>	<i>fF</i>	<i>Ω</i>	<i>Ω</i>	<i>Ω</i>	<i>ps</i>	<i>mS</i>	<i>mS</i>	<i>GHz</i>	<i>mA</i>	<i>mA</i>
1	314	864	317	163	0.8	0.8	56	0.0	0.1	0.1	52.3	132	132
2	272	727	323	142	0.8	0.0	50	0.0	0.1	0.1	53.6	168	168
3	325	842	334	170	0.8	0.7	51	0.1	0.1	0.1	55.2	142	142
4	338	878	326	172	0.8	0.7	53	0.1	0.1	0.1	55.3	107	106
5	320	835	320	160	0.8	0.8	55	0.1	0.1	0.1	54.8	137	137
6	302	822	314	165	0.7	0.8	58	0.0	0.1	0.1	51.7	120	120
7	318	862	319	162	0.7	0.8	57	0.1	0.1	0.1	52.8	122	122
8	304	817	323	157	0.7	1.0	52	0.0	0.1	0.1	53.1	148	148
9	325	818	334	166	0.7	0.9	49	0.1	0.1	0.1	56.4	156	156
<i>Moy</i>	318	842	323	164	0.8	0.8	54	0.1	0.1	0.1	53.9	133	133

Guaranteed windows

<i>MIN</i>	330	-	-	-	-	-	-	-	-	-	46.0	-	100
<i>TYP</i>	450	-	-	-	-	-	-	-	-	-	53.0	-	210
<i>MAX</i>	900	-	-	-	-	-	-	-	-	-	80.0	-	320

PCM Yield ("-" = not included)

<i>* 9</i>	1	-	-	-	-	-	-	-	-	-	9	-	9
------------	---	---	---	---	---	---	---	---	---	---	---	---	---

CHAPITRE 4

Applications cinémométriques des différentes sources réalisées

INTRODUCTION

Les MMICs décrits dans les chapitres précédents sont utilisés pour réaliser des systèmes de mesures de la vitesse de mobiles, par effet Doppler.

Dans ce chapitre, nous présentons rapidement l'architecture générale d'un tel capteur cinémométrique, puis nous présentons les résultats de quelques mesures de vitesse obtenues en utilisant les différentes sources hyperfréquences que nous avons réalisées.

I ARCHITECTURE GENERALE D'UN RADAR DOPPLER [1, 2]

Les vitesses de déplacement de mobiles peuvent être mesurées sans contact à l'aide de radars hyperfréquences utilisant l'effet Doppler.

L'architecture générale de tels radars est décrite figure IV.1, et nous rappelons que la vitesse de déplacement V de la cible peut être déduite de la fréquence Doppler F_d obtenue par mélange des fréquences F_0 (émise) et F_r (rétrodiffusée) :

$$F_d = \frac{2V}{C} F_0 \cos \alpha \quad [3] \quad (\text{IV.1})$$

où : F_0 est la fréquence émise

V est la vitesse de déplacement

C est la vitesse de la lumière

α est l'angle d'incidence du faisceau d'énergie par rapport au déplacement.

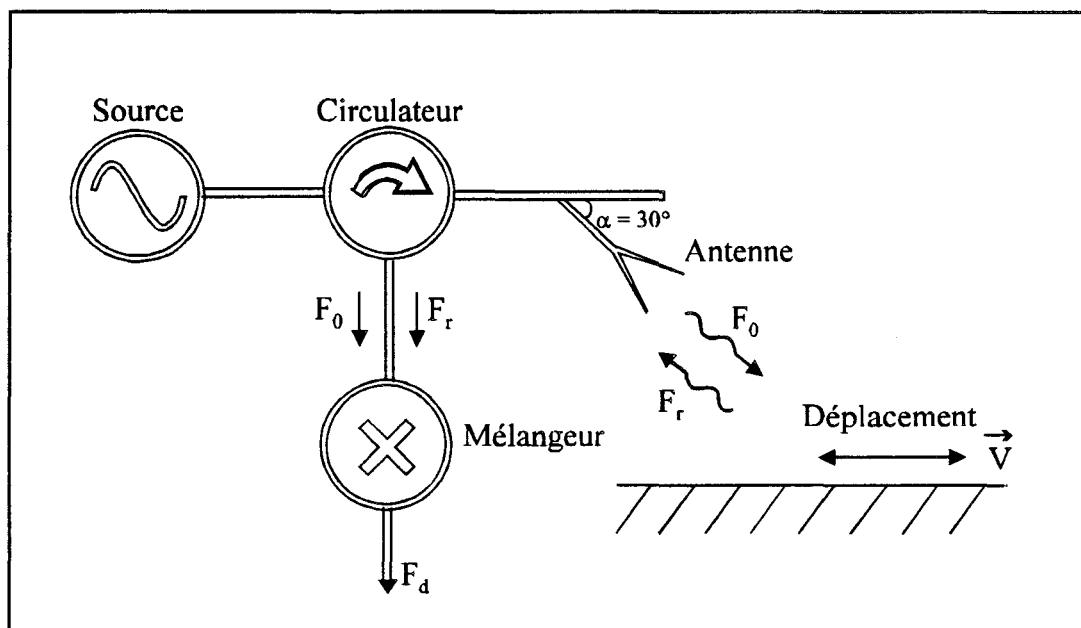


Figure IV.1 : Principe de fonctionnement d'un radar Doppler.

De nombreux travaux antérieurs [4, 5] ont montré que dans le cadre des applications envisagées ici, le fonctionnement dépendait de plusieurs paramètres, parmi lesquels les plus importants sont :

- La fréquence de travail
- Les caractéristiques de l'antenne (angle d'ouverture, gain, niveau des lobes secondaires par rapport aux lobes principaux)
- La position et l'angle d'incidence du capteur par rapport à la cible.

Nous ne nous étendrons pas sur ces différents points et nous ne rappellerons ici que les résultats principaux [4, 5]. Dans le cadre des applications envisagées dans ce travail, le fonctionnement optimum du radar peut être obtenu lorsque les conditions suivantes sont réalisées :

- Angle de visée voisin de 30°
- Hauteur du capteur par rapport au sol voisine de 30 cm
- Angle d'ouverture de l'antenne voisin de 15°
- Rapport du niveau des lobes secondaires sur le lobe principal $\frac{L_s}{L_p} < -20 \text{ dB}$
- Fréquence d'oscillation : 10 GHz [6, 7] et 24 GHz sont des valeurs convenables

II MESURES DE VITESSE

II.1 Le banc de simulation

Les essais sont réalisés au laboratoire en utilisant un banc de simulation (Figure IV.2). Ce banc de simulation est un tapis roulant dont la surface est rugueuse ; sa vitesse de défilement est réglable.

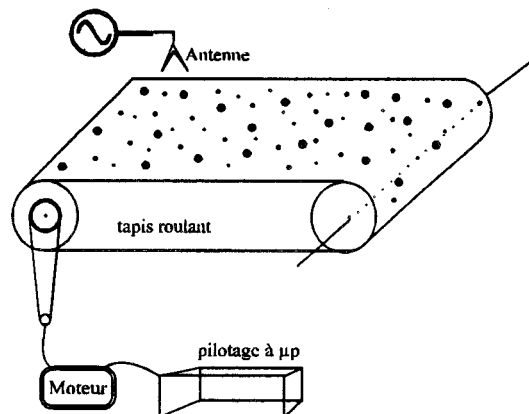


Figure IV.2 : Banc de simulation routier.

Le banc de mesure complet est décrit sur la figure IV.3.

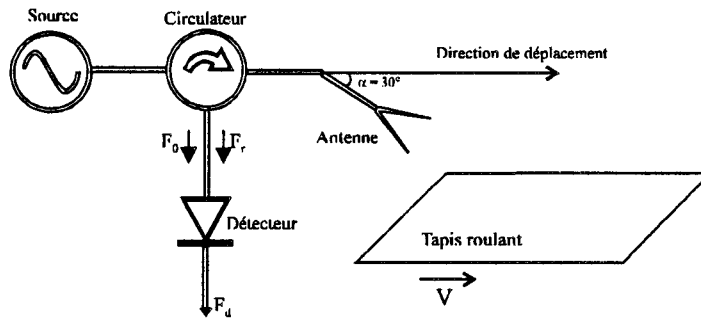


Figure IV.3 : Montage effectué pour les mesures de vitesse du tapis roulant.

Dans ce cas, la relation entre la fréquence Doppler mesuré et la vitesse de défilement du tapis est donnée par la relation IV.1 :

$$F_d = \frac{2V}{C} F_0 \cos \alpha \quad (IV.1)$$

où $\alpha = 30^\circ$.

II.2 Résultats des essais

II.2.1 Radar de référence

Afin de valider les radars Doppler objets de ce travail, nous avons utilisé un radar de référence dont les caractéristiques sont parfaitement connus [8, 9, 10] :

- Fosc = 10 GHz
- Pémise = 10 dBm
- Antenne : G = 22 dB
- $\frac{L_s}{L_p} = -20$ dB
- Angle de visée : $\alpha = 30^\circ$
- Précision obtenue sur la vitesse = 10^{-3} pour $0 < V < 160$ Km/h

Les différents essais que nous mènerons sur chacun des radars concernés par ce travail seront effectués à des vitesses affichées de 1.2 m/s, 1.6 m/s et 2 m/s.

Les spectres obtenus sont représentés sur la figure IV.4a, b, c et le signal temporel correspondant à la vitesse 1.6 m/s est illustré figure IV.5.

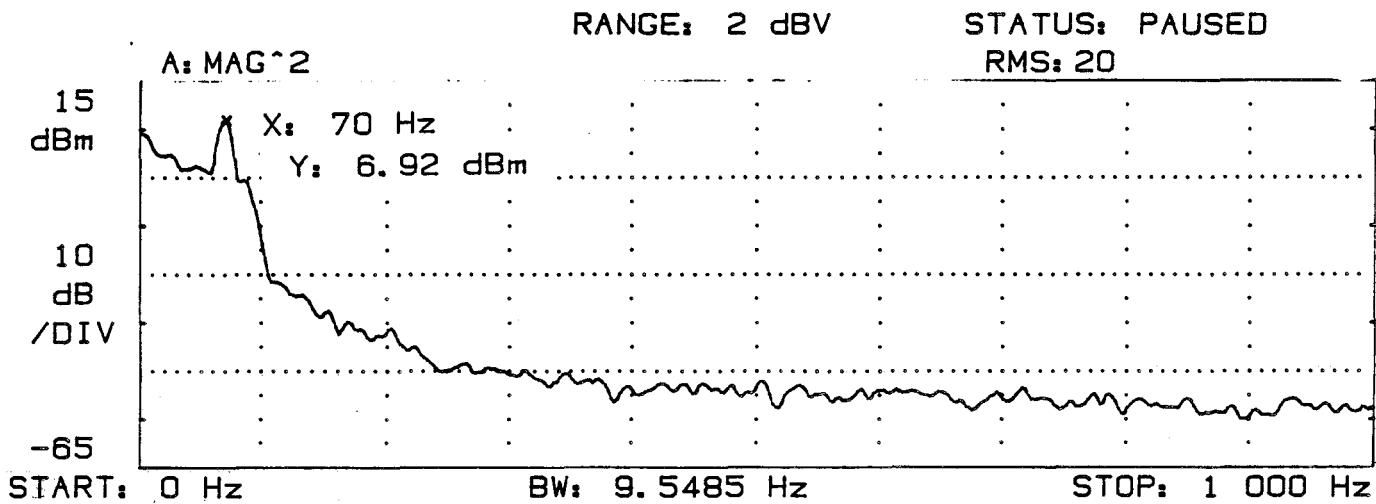


Figure IV.4a : Spectre Doppler du radar de référence pour une vitesse de 1.2 m/s.

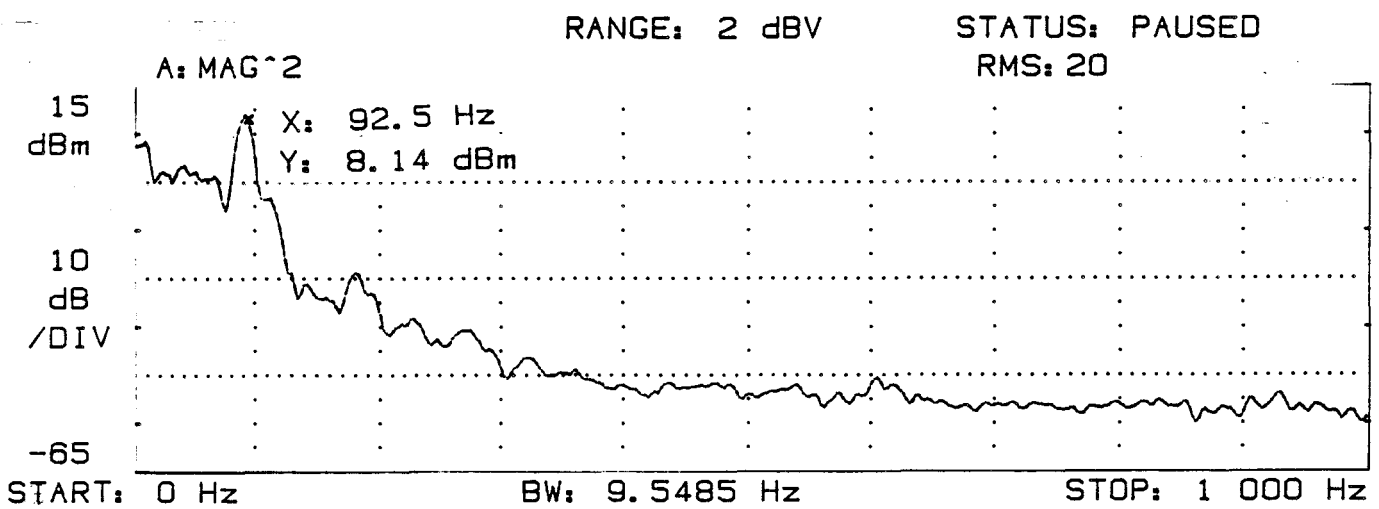


Figure IV.4b : Spectre Doppler du radar de référence pour une vitesse de 1.6 m/s.

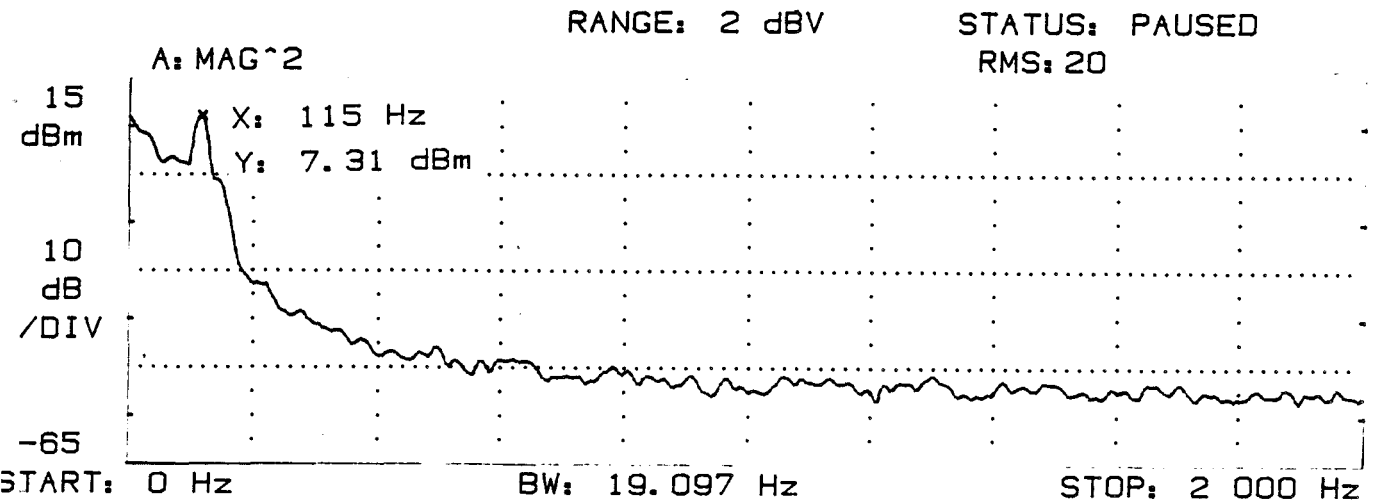


Figure IV.4c : Spectre Doppler du radar de référence pour une vitesse de 2 m/s.

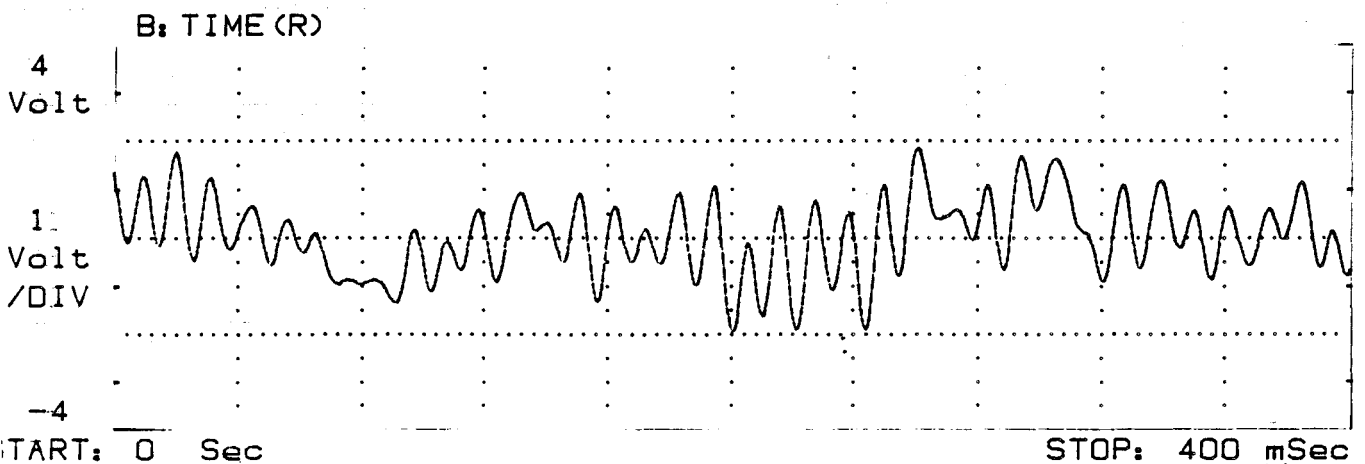


Figure IV.5 : Signal temporel pour une vitesse de 1.6 m/s avec le radar de référence.

II.2.2 Essais avec la source hybride à base de MESFET [11, 12, 13]

Des essais avec la source hybride à base de MESFET (Chap.1) sont effectués. La fréquence d'oscillation est de 23.95 GHz. L'antenne utilisée est un cornet fonctionnant dans la bande 18 - 26 GHz, elle est inclinée de 30° par rapport à l'horizontale. Les résultats de mesure sont présentés sur la figure IV.6a, b, c avec les vitesses correspondantes. Pour la vitesse de 2m/s, le signal temporel est illustré sur la figure IV.7.

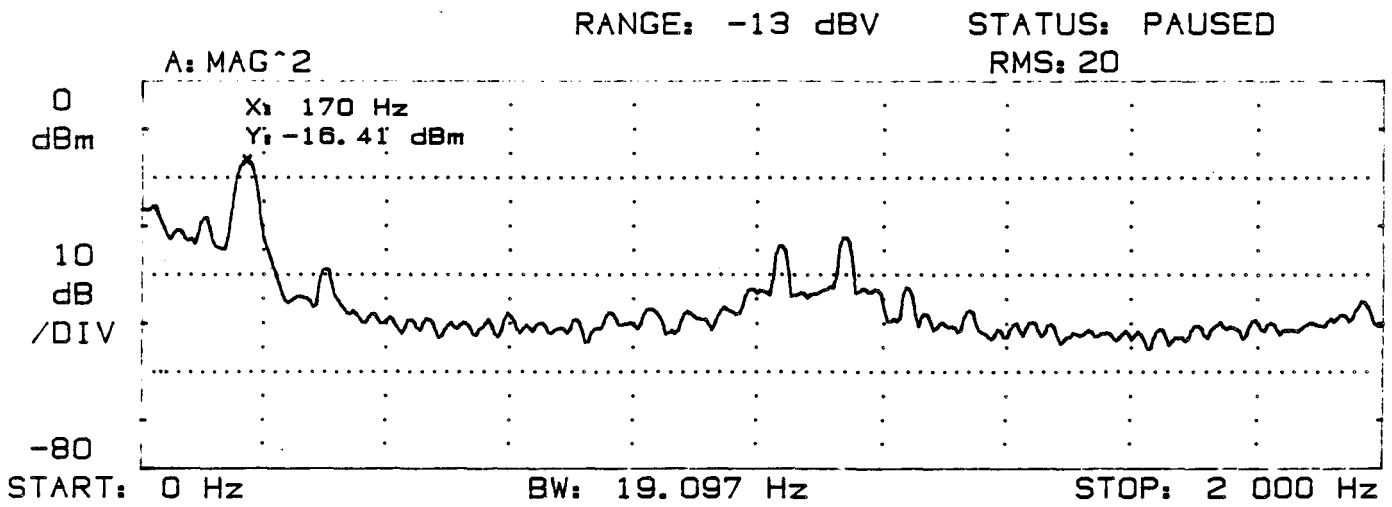


Figure IV.6a : Spectre Doppler pour une vitesse de 1.2 m/s avec la source hybride.

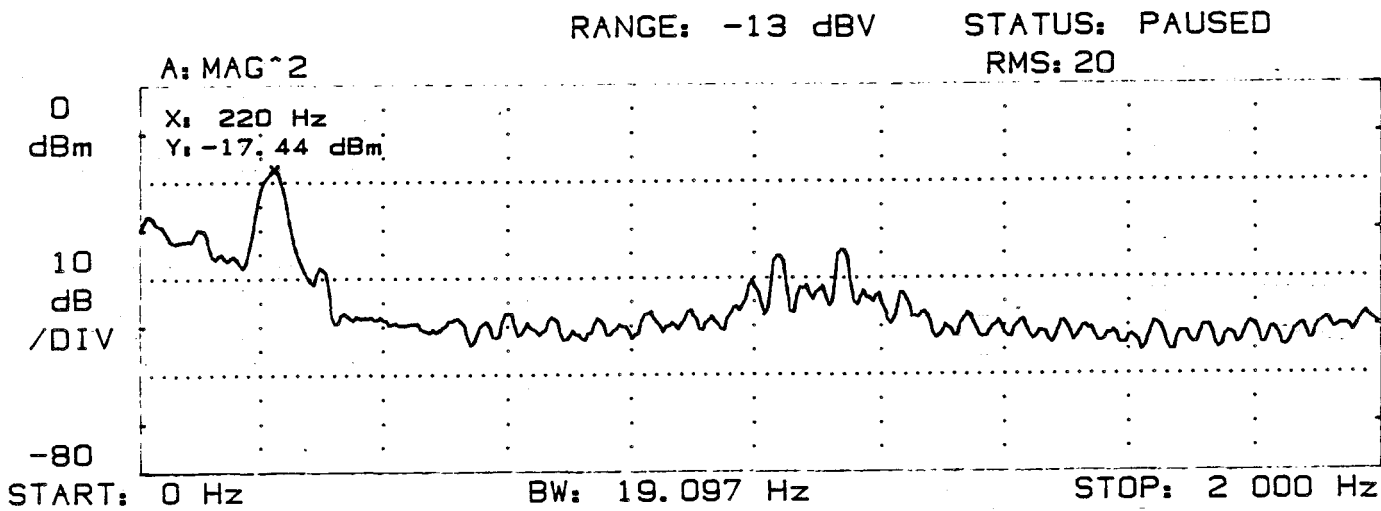


Figure IV.6b : Spectre Doppler pour une vitesse de 1.6 m/s avec la source hybride.

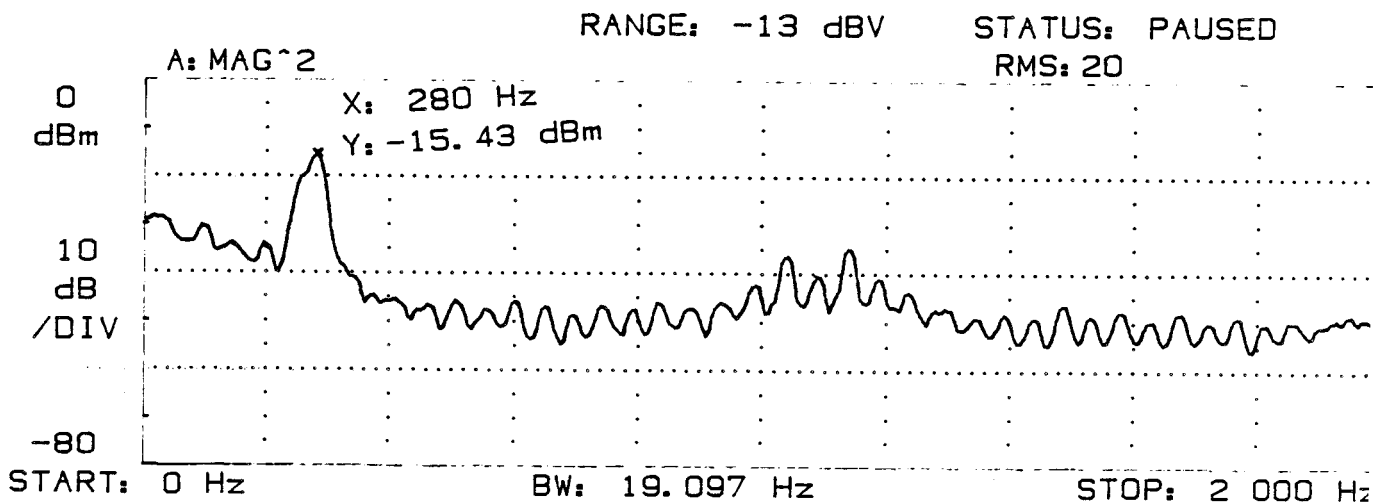


Figure IV.6c : Spectre Doppler pour une vitesse de 2 m/s avec la source hybride.

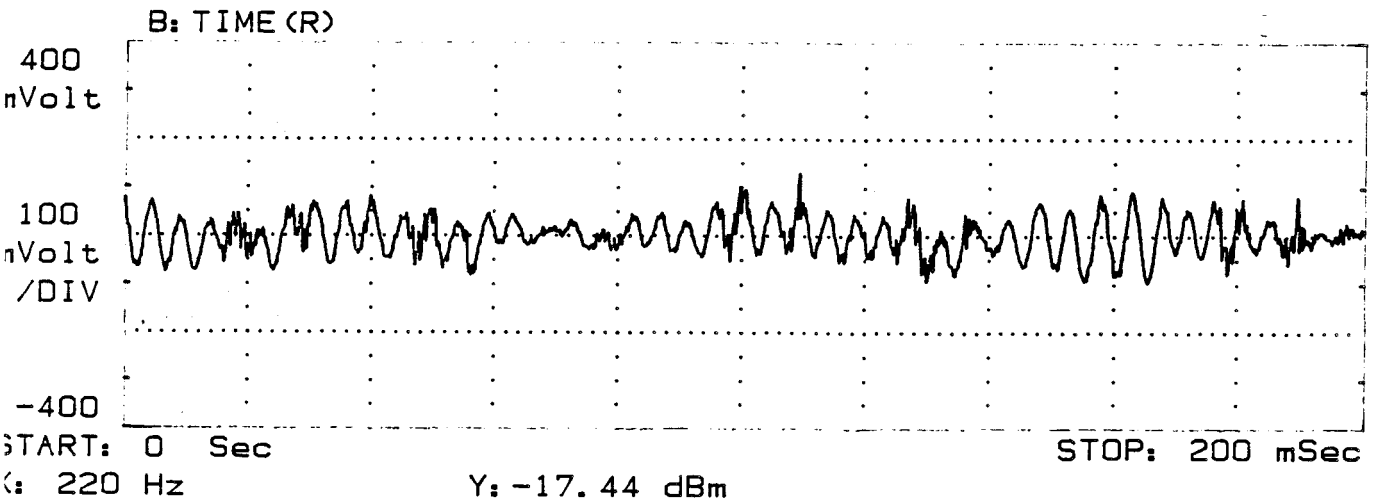


Figure IV.7 : Signal temporel pour une vitesse de 1.6 m/s avec la source hybride.

II.2.3 Essais avec l'oscillateur monolithique à base de MESFET

Les mêmes mesures ont été effectuées en utilisant l'oscillateur monolithique à base de MESFET réalisé au laboratoire. La fréquence d'oscillation est de 16.37 GHz ; le cornet utilisé fonctionne dans la bande 2 - 18 GHz, et est incliné de 30° par rapport à l'horizontale.

Les figures IV.8a, b, c montrent respectivement les spectres Doppler correspondant aux vitesses 1.2, 1.6 et 2 m/s. Le signal temporel est représenté sur la figure IV.9.

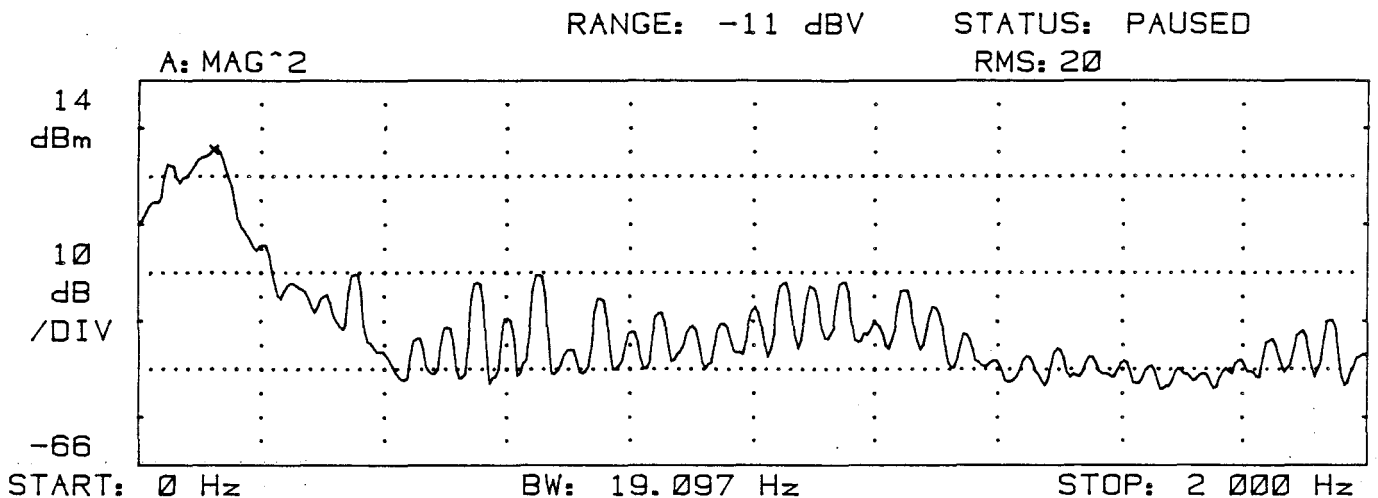


Figure IV.8a : Spectre Doppler pour une vitesse de 1.2 m/s avec la source monolithique MESFET.

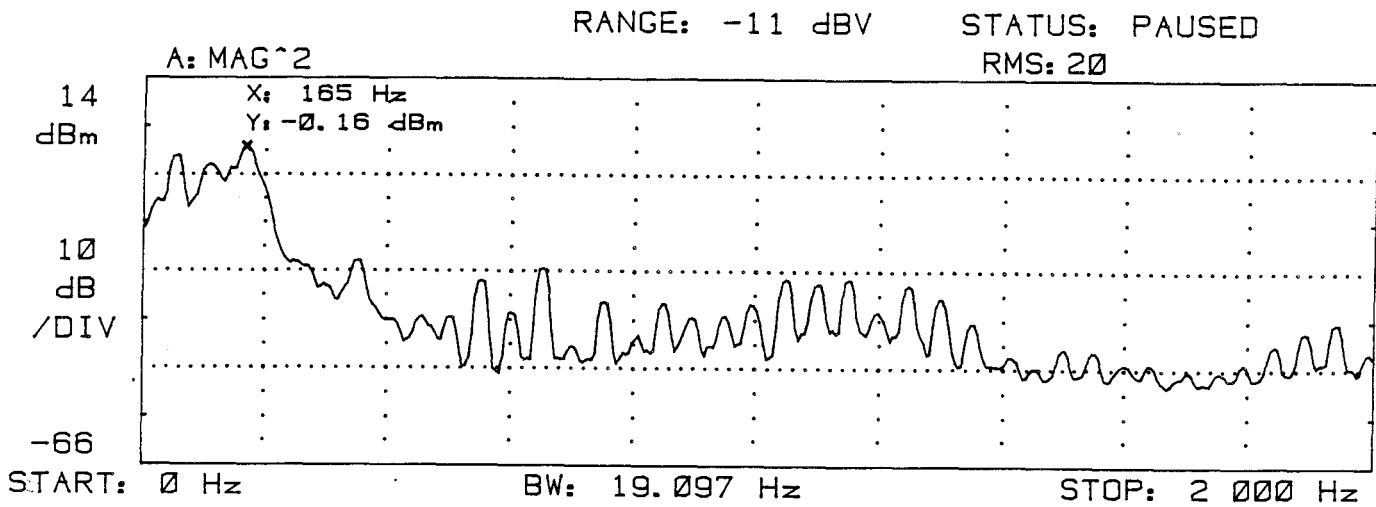


Figure IV.8b : Spectre Doppler pour une vitesse de 1.6 m/s avec la source

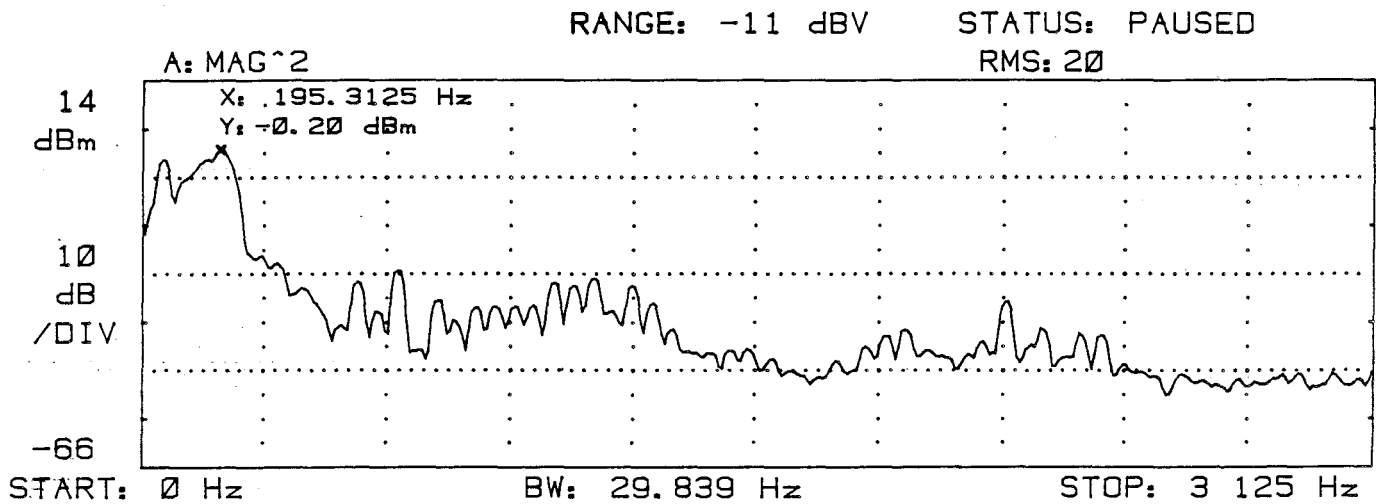


Figure IV.8c : Spectre Doppler pour une vitesse de 2 m/s avec la source monolithique MESFET.

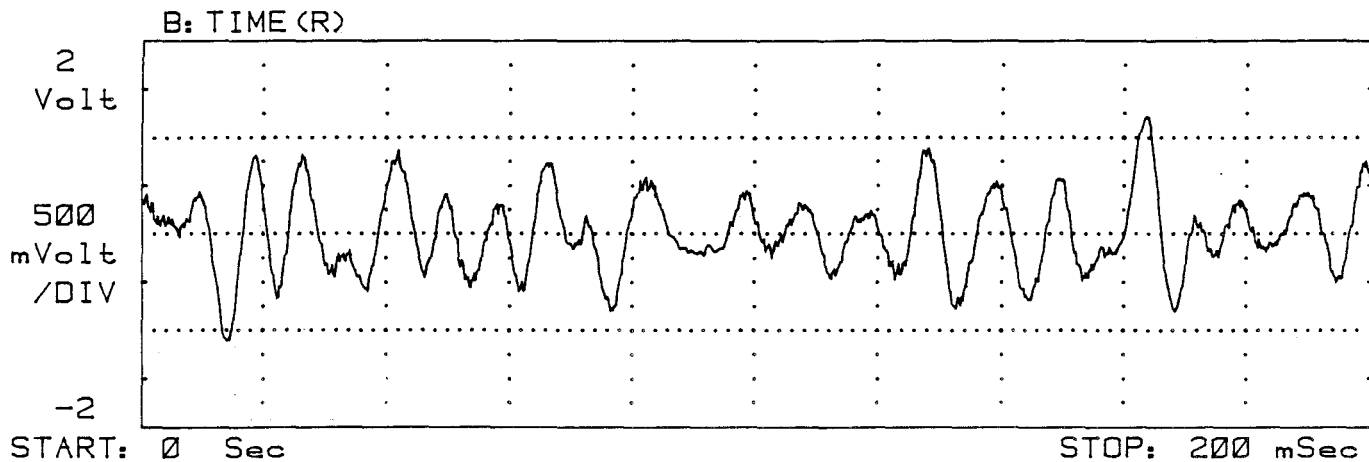


Figure IV.8 : Signal temporel pour une vitesse de 1.2 m/s avec la source monolithique MESFET.

II.2.4 Essais avec les circuits monolithiques à base de HEMT

Des mesures de vitesse ont été menées avec les circuits monolithiques à base de HEMT, avec une fréquence d'oscillation de 25.8 GHz. Les spectres Doppler correspondant aux vitesses 1.2, 1.6 et 2 m/s sont représentés sur les figures IV.9a, b, c. Nous avons sélectionné un signal temporel correspondant à la vitesse 1.6 m/s, il est illustré sur la figure IV.10.

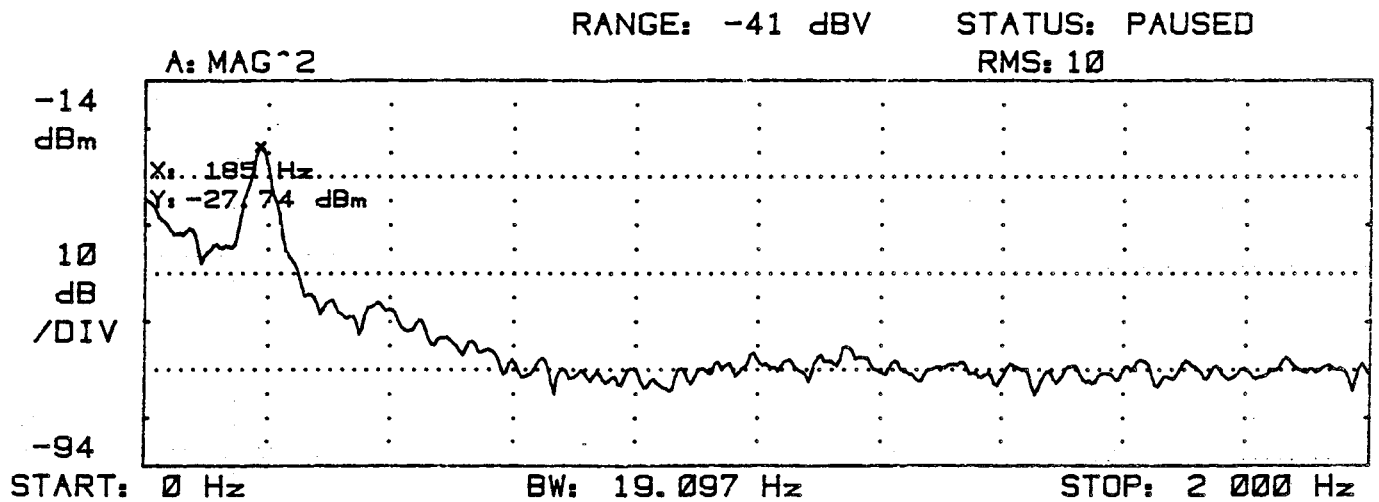


Figure IV.8b : Spectre Doppler pour une vitesse de 1.2 m/s avec les circuits monolithiques HEMT.

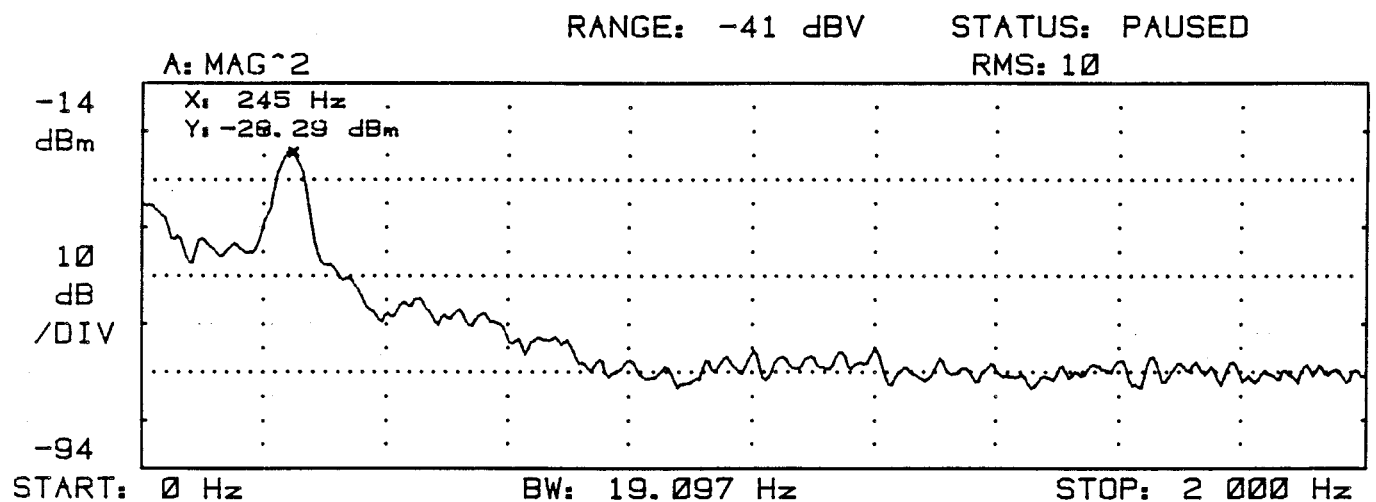


Figure IV.8b : Spectre Doppler pour une vitesse de 1.6 m/s avec les circuits monolithiques HEMT.

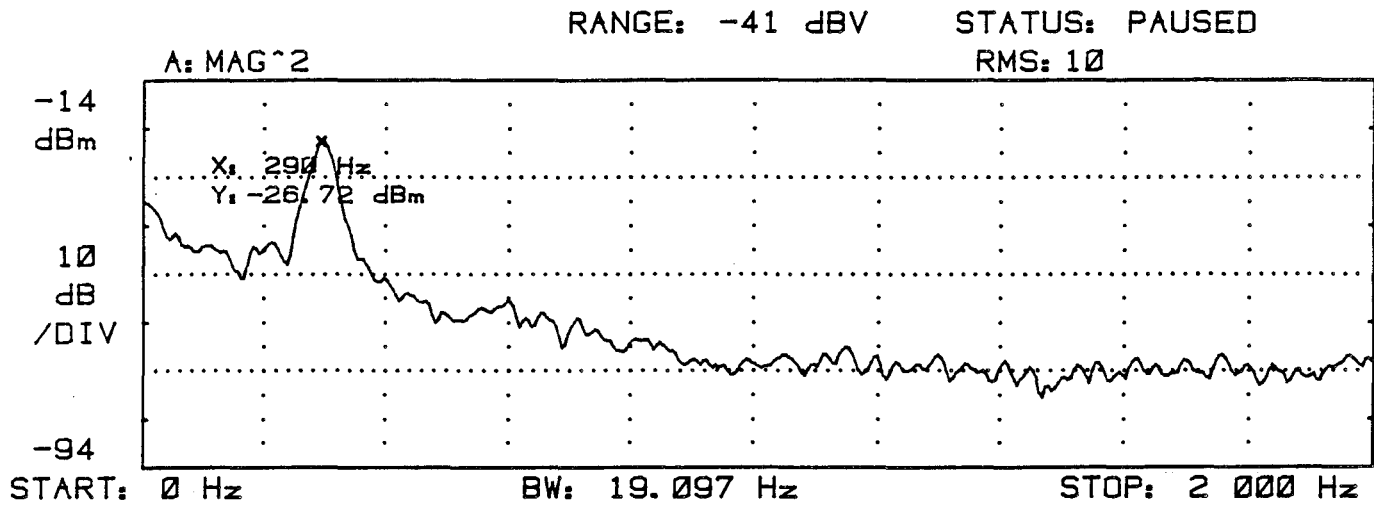


Figure IV.8b : Spectre Doppler pour une vitesse de 2 m/s avec les circuits monolithiques HEMT.

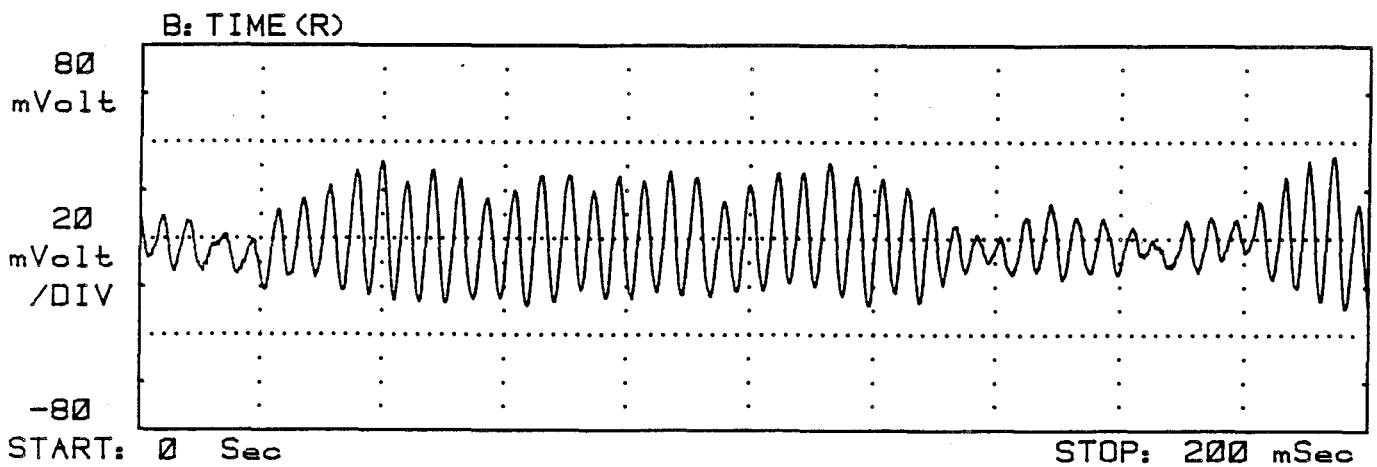


Figure IV.8b : Signal temporel pour une vitesse de 1.6 m/s avec les circuits monolithiques HEMT.

III CONCLUSION

Dans le tableau IV.1, sont résumés les différents résultats précédents.

	Vitesse en m/s		
Radar de référence	1.2	1.6	2
Source hybride	1.22	1.59	2.02
Source monolithique MESFET	1.26	1.7	2.06
Source monolithique HEMT	1.24	1.64	1.95

Tableau IV.1 : Résumé des résultats de mesure de vitesse des différents capteurs.

Ce tableau montre que nous avons obtenu un très bon accord entre les différentes mesures avec une erreur maximale de 6 %, pouvant être attribuée essentiellement aux conditions de mesures (positionnement de l'antenne par rapport au banc de simulation).

BIBLIOGRAPHIE DU CHAPITRE 4

- [1] Fouzia BOUAZZA,
"Antennes microrubans mono et multicouches à lobe unique incliné en bandes X et K - Applications"
Thèse d'Université, Lille, Janvier 1996.
- [2] Mohammed BENLAMLIH,
"Contribution à la conception et à la réalisation d'un radar anticollision en structure quasioptique"
Thèse d'Univesité, Lille, Mai 1993.
- [3] L. TOUREL,
"Initiation aux techniques modernes des radars"
Editions CEPADUS, 1982.
- [4] Guy DUMOULIN,
"Etude et réalisation d'une centrale cinémométrique hyperfréquence pour applications ferroviaires"
Thèse d'Université, Lille, Février 1989.
- [5] Moulhime EL BEKKALI,
"Capteurs cinémométriques à antennes plaquées en bande X - Applications"
Thèse d'Université, Lille, 1991.
- [6] P. DESCAMPS, J. VINDEVOGHEL, V. PAUKER,
"A 10 GHz GaAs MMIC for radar applications"
21st EuMC, Stuttgart, September 1991.
- [7] P. DESCAMPS, M. EL BEKKALI, J. VINDEVOGHEL,
"An integrated microwave Doppler cinemometer for transport applications"
Review of scientific Instruments, August 1991.
- [8] J. VINDEVOGHEL, M. EL BEKKALI, P. DESCAMPS, E. CONSTANT,
"Integrated microwave Doppler cinemometer"
20th EuMC, Budapest, September 1990.

- [9] J. VINDEVOGHEL, M. EL BEKKALI, C. SEMET, J. BAUDET,
"Réalisation d'un premier prototype, première évaluation expérimentale"
Rapport de contrat M.E.L.A.T.T. 226 - 75 - 01 - 1987, Avril 1989.
- [10] J. VINDEVOGHEL, M. EL BEKKALI, P. DESCAMPS, R. GABILLARD, J.
BAUDET, N. EL SALEOUS, C. SEMET,
"Cinémomètre à effet Doppler à tête hyperfréquence intégrée en vue d'application à la
SNCF"
Rapport final du contrat M.E.L.A.T.T. 226 - 75 - 01 - 1987, Octobre 1990.
- [11] S. SADEK, P. DESCAMPS, J. VINDEVOGHEL,
"Tête Doppler dans la bande K"
Huitièmes Journées Nationales Microondes, Brest, Mai 1993.
- [12] J. VINDEVOGHEL, P. DESCAMPS, F. BOUAZZA, S. SADEK,
"Microwave Doppler sensors for automotive applications"
Autronics 93, Sindelfingen(D), October 1993.
- [13] P. DESCAMPS, F. BOUAZZA, S. SADEK, J. VINDEVOGHEL,
"Advanced Microwave Sensors for transportation applications"
7th Symposium IFACs on Transportation Systems, Tianjin (China), August 1994.

CONCLUSION GENERALE

CONCLUSION GENERALE

Afin d'automatiser la conduite des véhicules terrestres, il est nécessaire de connaître leur vitesse réelle de déplacement, à tout instant. Ce paramètre peut être déterminé par effet Doppler, utilisant un capteur microonde sans contact physique avec le sol.

L'objectif de ce travail était de concevoir et de réaliser la source hyperfréquence de ce capteur, en technologie monolithique, en bande K, en respectant des critères tels que le faible coût et le faible encombrement.

Un oscillateur hybride utilisant un MESFET EC1840 de Thomson, monté en source commune a tout d'abord été réalisé. La fréquence d'oscillation obtenue est de 22 GHz avec une puissance de sortie de 7 dBm et un rendement de 7.7 %. Ayant prévu un circuit de réglage, nous avons pu décaler la fréquence d'oscillation jusqu'à 24 GHz. Nous avons testé la stabilité des oscillations par rapport à des variations de la tension d'alimentation, de la charge et de la température. Cette source hybride présente des performances très satisfaisantes qui permettent d'envisager l'application cinémométrique.

Cette première étude n'ayant pour but que la validation de la topologie de l'oscillateur, nous nous sommes alors penchés sur les problèmes liés à son intégration monolithique sur GaAs. Dans un premier temps, une réalisation d'un oscillateur et d'un amplificateur dans la centrale de technologie de l'IEMN a été menée. Une série de MESFETs de longueur de grille 0.25 μm , utilisant un procédé de gravure sèche, a été réalisée, caractérisée et modélisée ainsi qu'une échelle de capacités MIM. Afin de mener à terme la réalisation monolithique, une série de 9 étapes successives était établie, pour lesquelles rigueur et précaution sont indispensables. Les premières mesures effectuées sur les composants tests ont révélé une grande dispersion par rapport aux caractéristiques théoriques. Une rétrosimulation des circuits est donc nécessaire afin de pouvoir évaluer les résultats pratiques.

Concernant l'oscillateur, nous avons obtenu une fréquence d'oscillation de 16.37 GHz, une puissance de sortie de 7 dBm et un bruit de phase de -90 dBc/Hz à 200 KHz de la porteuse, le coefficient de qualité externe est de 430. Cet oscillateur constitue donc une bonne source pour un capteur Doppler. D'autre part, nous avons décelé des paramètres d'instabilité pour l'amplificateur suivis d'un étage source commune. Ces problèmes ont été confirmés par la rétro-simulation.

La troisième partie du travail concerne la réalisation d'un VCO et d'un amplificateur en bande K dans le cadre d'un projet multi-utilisateurs, utilisant le processus D02AH à base de technologie HEMT de la fonderie PML. Les résultats de test des 2 circuits ont été très satisfaisants. La fréquence d'oscillation de l'oscillateur, pour une polarisation nulle de la varactor est de 25.8 GHz avec une puissance de 0 dBm, d'autre part, de bonnes performances pour l'amplificateur ont été obtenues, avec un gain maximum de 14.4 dB et de bonnes adaptations en entrée et en sortie.

Enfin, des mesures de vitesse sur banc de simulation routier ont été très concluantes et permettent d'envisager l'intégration totale du capteur Doppler en bande K.

Nous avons donc montré qu'il est possible de réaliser à moindre coût, en faisant appel à des technologies bien connues (MESFET et HEMT), des systèmes intégrés complexes, en bande K..

