

50376
1996
246

Numéro d'ordre : 1827

THESE

Présentée à
l'Université des Sciences et Technologies de Lille

Pour obtenir le titre de

DOCTEUR DE L'UNIVERSITE

SPECIALITE : ELECTRONIQUE

par

François DUHAMEL



**Analyse de transistors à effet de champ pour
l'amplification de puissance et le mélange à partir
d'une modélisation quasi-bidimensionnelle.
Application au PM-HEMT mono ou bigrille
et au MISFET GaAs basse température**

Soutenue le 14 octobre 1996 devant la commission d'examen

Membres du jury : MM. G. SALMER
J.C. DE JAEGER
D. GASQUET
C. RUMELHARD
A. CAPPY
J. FAVRE
M. LEFEBVRE

Président
Directeur de thèse
Rapporteur
Rapporteur
Examineur
Examineur
Examineur

Un petit oiseau est passé dans le ciel
J'ai reçu sa fiente en plein dans mon œil
Je suis courageux, je n'ai pas pleuré
Heureusement, les vaches ne savent pas voler.

Chet Raymo, *Chattanooga*.

Ce travail a été effectué au sein du Département Hyperfréquences et semi-conducteurs de l'Institut d'Electronique et de Microélectronique du Nord dirigé par Monsieur le Professeur E. Constant.

J'exprime mes sincères remerciements à Monsieur le Professeur G. Salmer, Directeur du DHS, qui me fait l'honneur de présider la commission d'examen.

Toute ma gratitude va également à Monsieur le Professeur J. C. De Jaeger qui a assuré la direction de cette thèse et dont les précieux conseils ont permis l'aboutissement de ce travail.

Messieurs D. Gasquet, Directeur de recherche au C.N.R.S à l'Université des Sciences et Technologies du Languedoc à Montpellier, et C. Rumelhard, Professeur au Conservatoire National des Arts et Métiers à Paris, me font l'honneur de juger ce travail en qualité de rapporteurs. Je leur exprime toute ma reconnaissance.

Monsieur le Professeur A. Cappy a accepté de participer au jury. Qu'il trouve ici l'expression de mes remerciements.

Monsieur J. Favre, de la société Thomson CSF, a bien voulu faire partie de la commission d'examen, je lui en suis très reconnaissant.

Je tiens à remercier Monsieur le Professeur M. Lefebvre pour ses encouragements et sa participation au jury.

J'adresse mes plus vifs remerciements aux membres du DHS pour toute la sympathie qu'ils m'ont témoignée et les encouragements qu'ils m'ont prodigués. Qu'il me soit permis de délivrer une mention spéciale à mes camarades du laboratoire pour toutes les discussions (scientifiques ou pas... mais toujours enrichissantes !) que nous avons eues, les nombreux conseils techniques qu'ils m'ont donnés et l'amitié dont ils ont bien voulu m'honorer.

Je ne saurais terminer ces lignes sans remercier mes parents pour le soutien constant qu'ils m'ont apporté, ma petite sœur Fabienne pour son aide précieuse (tous les beaux dessins de ce mémoire sont d'elle...), ma petite sœur Florence qui m'a permis de rafraîchir mes

connaissances du programme de mathématique du Collège ainsi que mon petit frère Franck qui a pris sur son temps déjà compté pour assurer une partie de la frappe du manuscrit et sa relecture.

Enfin, un grand merci à Monsieur Dehorter qui s'est chargé de la reprographie de ce mémoire.

SOMMAIRE

INTRODUCTION GENERALE 1

BIBLIOGRAPHIE DE L'INTRODUCTION 4

CHAPITRE 1 : MISE EN PERSPECTIVE DES COMPOSANTS ETUDIES

I.1 INTRODUCTION 5

I.2 LE HEMT PSEUDOMORPHIQUE POUR L'AMPLIFICATION DE PUISSANCE 6

I.2.1 LIMITATIONS DUMESFET GAAS	6
I.2.2 AVANTAGES DES TRANSISTORS A EFFET DE CHAMP A HETEROJONCTION	7
I.2.3 GAINAS PSEUDOMORPHIQUE SUR GAAS	8
I.2.3.1 Profil de la bande de conduction deGaAlAs/GaInAs/GaAs	9
I.2.3.2 Avantages des HEMTs pseudomorphiques	10
I.2.4 NOUVELLES STRUCTURES POUR L'AMPLIFICATION AU DELA DE30 GHZ	11
I.2.4.1 La filière InP	12
I.2.4.2 Le HEMT métamorphique sur GaAs	16
I.2.5 NOUVEAUX MATERIAUX POUR L'AMPLIFICATION DE PUISSANCE	17
I.2.5.1 Le carbure de silicium	18
I.2.5.2 Le nitrure de gallium	19

I.3 LE TRANSISTOR BIGRILLE 20

I.3.1 STRUCTURE ET FONCTIONNEMENT STATIQUE	21
I.3.1.1 Schéma cascode	21
I.3.1.2 Caractéristiques de sortie	22
I.3.2 PRINCIPALES APPLICATIONS DUTEC BIGRILLE	24

I.3.2.1 Amplificateur à gain contrôlé	24
I.3.2.2 Déphaseur actif	25
I.3.2.3 Amplificateur de puissance	26
I.3.2.4 Mélangeur	27
I.4 LE MISFET GAAS BT	30
I.4.1 LE GAAS EPITAXIE A BASSE TEMPERATURE	30
I.4.2 LES UTILISATIONS DU GAAS EPITAXIE A BASSE TEMPERATURE	32
I.4.3 LE MISFET GAAS BT	32
I.4.4 LA CONCURRENCE DU MISFET GAAS BT	33
I.4.4.1 Le MESFET GaAs	33
I.4.4.2 Le TBH GaAlAs/GaAs	34
I.4.4.3 Le TBH GaInP/GaAs	36
I.5 CONCLUSION	36
BIBLIOGRAPHIE DU PREMIER CHAPITRE	37

CHAPITRE 2 : MODELISATION DES STRUCTURES

II.1 INTRODUCTION	43
II.2 LES MODÈLES BIDIMENSIONNELS	43
II.2.1 MÉTHODE DE MONTE CARLO	43
II.2.2 MODÈLE HYDRODYNAMIQUE BIDIMENSIONNEL	44
II.3 MODÉLISATION QUASI-BIDIMENSIONNELLE (Q2D)	46
II.3.1 PRINCIPE	46
II.3.2 STRUCTURES DE TYPE HEMT	46
II.3.2.1 La commande de charge	46
II.3.2.2 Analyse du transistor	53

II.3.2.3 Spécificité du transistor bigrille	58
II.3.3 LE CAS DU MISFET GAAS BT	60
II.3.3.1 La commande de charge	61
II.3.3.2 Particularités de la commande	63
II.3.3.3 Modifications introduites dans le modèle	66
II.3.3.4 Le claquage dans les MISFET GaAs BT	67
II.4 CONCLUSION	69

BIBLIOGRAPHIE DU DEUXIÈME CHAPITRE	70
---	-----------

CHAPITRE 3 : ETUDE DU HEMT PSEUDOMORPHIQUE ALGAAS/INGAAS POUR L'AMPLIFICATION DE PUISSANCE

III.1 INTRODUCTION	73
---------------------------	-----------

III.2 VALIDATION DU MODÈLE : COMPARAISON THÉORIE EXPÉRIENCE	73
--	-----------

III.2.1 LE TRANSISTOR	74
III.2.2 COMPARAISON DES CARACTÉRISTIQUES STATIQUES	74
III.2.3 CARACTÉRISTIQUES DYNAMIQUES	75
III.2.4 CONCLUSION ET ENSEIGNEMENTS	78

III.3 STRUCTURES ENVISAGÉES POUR L'AMPLIFICATION DE PUISSANCE À 60 GHZ	78
---	-----------

III.3.1 PARAMÈTRES TECHNOLOGIQUES	78
III.3.1.1 Le recess de grille	79
III.3.1.2 Structure de l'épitaxie	79
III.3.1.3 Longueur de grille	81
III.3.2 OPTIMISATION DE L'ÉPITAXIE	83
III.3.2.1 Les commandes de charge	84
III.3.2.2 Le courant Ids	86
III.3.2.3 Eléments du schéma équivalent	88
III.3.3.3 Caractéristiques dynamiques	91
III.3.3.4 Conclusion et enseignements	94

III.4 INFLUENCE DES PRINCIPAUX PARAMÈTRES TECHNOLOGIQUES SUR LES PERFORMANCES HYPERFRÉQUENCES	94
--	-----------

III.4.1	EPAISSEUR DE LA COUCHE DE GAALAS	96
III.4.1.1	Analyse statique	96
III.4.1.2	Analyse dynamique	98
III.4.2	VALEUR DU DOPAGE PLAN	103
III.4.2.1	Caractéristiques statiques	103
III.4.2.2	Caractéristiques dynamiques	105
III.4.3	LONGUEUR DE LA GRILLE	109
III.4.3.1	Caractéristiques statiques	110
III.4.3.2	Caractéristiques dynamiques	110

III.5 CONCLUSION **115**

BIBLIOGRAPHIE DU TROISIÈME CHAPITRE **117**

CHAPITRE 4 : ETUDE DU TRANSISTOR BIGRILLE

PSEUDOMORPHIQUE

IV.1 INTRODUCTION **119**

IV.2 ANALYSE DU TRANSISTOR BIGRILLE **120**

IV.2.1	APPROCHE PHYSIQUE	121
IV.2.1.1	Champ électrique dans le canal	121
IV.2.1.2	Vitesse des porteurs dans le canal	122
IV.2.1.3	Energie des porteurs	124
IV.2.1.4	Potentiel	125
IV.2.1.5	Courbes $V_{ms}=f(V_{g1s})$ et $V_{dm}=f(V_{g2s})$	126
IV.2.1.6	Influence de V_{ds}	128
IV.2.1.7	Le réseau composite	130
IV.2.2	LES ELEMENTS DU SCHEMA ÉQUIVALENT CASCODE	131
IV.2.2.1	Les transconductances g_{m1} et g_{m2}	132
IV.2.2.2	Les conductances de sortie g_{d1} et g_{d2}	134
IV.2.2.3	Les capacités c_{gs1} et c_{gs2}	136
IV.2.2.4	Les capacités c_{gd1} et c_{gd2}	137
IV.2.2.5	Les fréquences de coupure	138
IV.2.3	ÉLÉMENTS DU SCHÉMA DE TYPE HEXAPOLE	139
IV.2.3.1	Les transconductances g_{m1h} et g_{m2h}	140
IV.2.3.2	La conductance g_{dh}	142
IV.2.3.3	Les capacités C_{gs1h} et C_{gs2h}	143
IV.2.3.4	Les capacités C_{gd1h} et C_{gd2h}	144
IV.2.3.5	Conclusion	145

IV.3 VALIDATION DU MODELE **146**

IV.3.1 COMPARAISON AVEC LE MODELE HYDRODYNAMIQUE BIDIMENSIONNEL	146
IV.3.1.1 Les courbes $V_{ms}=f(V_{g1s})$	147
IV.3.1.2 Caractéristiques $I_{ds}=f(V_{ms})$	148
IV.3.1.3 Caractéristiques $g_{m1}=f(V_{g1s})$	148
IV.3.1.4 Conclusion	149
IV.3.2 COMPARAISON AVEC LES MESURES	149
IV.3.2.1 Le réseau composite	150
IV.3.2.2 Les transconductances g_{m1} et g_{m2}	151
IV.3.2.3 Les conductances g_{d1} et g_{d2}	152
IV.3.2.4 Les capacités C_{gs1} et C_{gs2}	154
IV.3.2.5 Conclusions	155

IV.4 ETUDE PARAMETRIQUE : INFLUENCE DES PRINCIPAUX PARAMETRES TECHNOLOGIQUES SUR LES PERFORMANCES DES HEMTS BIGRILLES **155**

IV.4.1 LA DISTANCE INTERGRILLE	156
IV.4.1.1 Analyse physique	157
IV.4.1.2 Calcul de la résistance intergrille	159
IV.4.1.3 Caractéristiques statiques	160
IV.4.1.4 Eléments du schéma équivalent cascode	162
IV.4.1.5 Conclusion	167
IV.4.2 INFLUENCE DU RECESS DE GRILLE	168
IV.4.2.1 Caractéristiques statiques	168
IV.4.2.2 Les éléments du schéma équivalent cascode	170
IV.4.2.3 Conclusion	176
IV.4.3 INFLUENCE DE LA LONGUEUR DE LA GRILLE	176
IV.4.3.1 Caractéristiques statiques	177
IV.4.3.2 Les éléments du schéma équivalent cascode	178
IV.4.3.3 Conclusion	185

IV.5 CONCLUSION **186**

BIBLIOGRAPHIE DU QUATRIÈME CHAPITRE **187**

CHAPITRE 5 : ETUDE DU MISFET GAAS BASSE

TEMPERATURE

<u>V.1 INTRODUCTION</u>	189
--------------------------------	------------

<u>V.2 APPROCHE THEORIQUE</u>	190
--------------------------------------	------------

V.2.1 HYPOTHÈSES PRÉLIMINAIRES	190
V.2.2 POSSIBILITES DU MODELE	194
V.2.3 COMPARAISON THEORIE-EXPERIENCE	196
V.2.3.1 Caractéristiques statiques	196
V.2.3.2 Caractéristiques dynamiques	198

<u>V.3 INFLUENCE DE LA COUCHE DE GAAS BT</u>	201
---	------------

V.3.1 LES COMMANDES DE CHARGE	201
V.3.2 LES ELEMENTS DU SCHEMA EQUIVALENT PETIT SIGNAL	202

<u>V.4 INFLUENCE DE LA COUCHE D'ALAS</u>	206
---	------------

V.4.1 IMPACT SUR LES COMMANDES DE CHARGE	207
V.4.2 LE COURANT DRAIN-SOURCE	208
V.4.3 LES PRINCIPAUX ELEMENTS DU SCHEMA EQUIVALENT	208
V.4.3.1 En hyperfréquence	208
V.4.3.2 En basse fréquence	212

<u>V.5 LE CLAQUAGE</u>	215
-------------------------------	------------

<u>V.6 CONCLUSION</u>	218
------------------------------	------------

<u>BIBLIOGRAPHIE DU CINQUIÈME CHAPITRE</u>	220
---	------------

<u>CONCLUSION GENERALE</u>	221
-----------------------------------	------------

INTRODUCTION GENERALE

Introduction générale

L'électronique hyperfréquence a connu ces dernières années un développement important : aux applications orientées télécommunication grand public (téléphone mobile, communication par satellite) et relativement « basses fréquences » se sont ajoutées des réalisations plus variées fonctionnant à des fréquences supérieures (60 GHz et au delà) telles que le radar anti-collision destiné à l'automobile, le télépéage ou même les liaisons intersatellites. Ainsi, c'est maintenant sur un très large éventail fréquentiel que doivent s'opérer des fonctions essentielles telles que l'amplification de puissance ou le mélange. Il s'avère donc nécessaire d'élaborer des composants nouveaux permettant la montée en fréquence et l'obtention de puissances toujours plus élevées.

Pour répondre à ces diverses sollicitations, les filières traditionnelles de composants sont sans cesse améliorées : la gamme d'ondes centimétriques voit émerger des transistors de puissance basés sur de nouveaux matériaux semi-conducteurs (SiC, GaN) qui s'annoncent d'ores et déjà comme des concurrents prometteurs face aux familles de composants arrivées à maturité telles que le MESFET GaAs ou le transistor bipolaire à hétérojonction [1]. Au delà de 30 GHz, l'amplification de puissance à l'état solide est réalisée à l'heure actuelle par des transistors de type HEMT [2], pseudomorphiques ou métamorphiques, dont les derniers avatars tirent profit de dimensions réduites et de structures épitaxiales faisant appel, aussi bien sur substrat GaAs que sur substrat InP, aux techniques du dopage plan [3] [4]. Ces avancées ont été obtenues grâce aux progrès réalisés par les différentes techniques de croissance de semi-conducteurs. De son côté, le mélange en très hautes fréquences, longtemps réalisé au moyen de diodes Schottky, est désormais de plus en plus assuré par des transistors à effet de champ à grille ultra-courte, ceci ayant l'avantage de procurer des gains de conversion plus importants et des rendements meilleurs [5].

Dans ce contexte, notre travail consiste à apporter quelques éléments d'appréciation concernant les performances de nouveaux composants aussi bien pour l'amplification de puissance que pour le mélange. Pour l'amplification de puissance à 60 GHz, notre choix s'est porté sur la structure pseudomorphique GaAlAs/GaInAs sur GaAs. En ce qui concerne l'amplification en bande X, nous avons étudié un nouveau type de transistor basé sur la croissance du GaAs à basse température (MISFET GaAs BT). Par ailleurs, nous mettons en œuvre une étude du HEMT pseudomorphique bigrille GaAlAs/GaInAs/GaAs qui constitue un composant prometteur pour le mélange en bande V.

Afin d'appréhender les possibilités des filières envisagées et de réaliser leur optimisation en fonction de l'application souhaitée, notre méthodologie s'appuie sur une modélisation de type quasi-bidimensionnel associée à des résultats issus de la caractérisation expérimentale de composants. L'ensemble de ce travail s'inscrit dans le cadre de collaborations contractuelles européennes CLASSIC (contrat ESPRIT n° 6016) pour ce qui concerne l'amplification de puissance et le mélange en bande V (50-75 GHz) et TAMPFET (contrat n° 6849) pour ce qui a trait à l'étude du MISFET GaAs BT. Dans les deux cas, il constitue une des nombreuses tâches qui ont été menées parallèlement et qui ont fait l'objet d'autres thèses au laboratoire [6] [7] [8] [9] [10].

Ce manuscrit est scindé en cinq parties :

Le premier chapitre est consacré à une mise en perspective, tant du point de vue de leurs performances que de leurs applications, des composants que nous avons été amenés à étudier. Cette partie est également l'occasion de mettre l'accent sur les nouvelles filières de composants destinés à l'amplification de puissance micro-onde et sur les principales fonctions remplies par le transistor bigrille.

Dans la deuxième partie, nous exposons les différents modèles mis au point à partir des équations physiques des semi-conducteurs que nous avons utilisées ainsi que les techniques et algorithmes mis en place pour les résoudre.

Le troisième chapitre rassemble les résultats concernant les potentialités des HEMT pseudomorphiques sur GaAs pour l'amplification de puissance à 60 GHz. Plusieurs structures épitaxiales sont envisagées et leurs avantages discutés. En outre, une étude de l'influence des principaux paramètres technologiques sur les performances des transistors est conduite.

La quatrième partie est consacrée à l'analyse des fonctionnements statique et dynamique en bande V du HEMT bigrille pseudomorphique. Après avoir validé notre modèle en effectuant une comparaison théorie - expérience, nous avons étudié l'influence des principaux paramètres technologiques sur les éléments du schéma équivalent cascode qui est la représentation la plus utilisée par les concepteurs de circuits micro-ondes.

Le cinquième et dernier chapitre a trait au MISFET GaAs BT. Nous y exposons les principales hypothèses physiques que nous avons été amenés à formuler. Nous décrivons les résultats d'une analyse de la dispersion occasionnée sur les caractéristiques statiques et dynamiques par une variation de la topologie du transistor. Enfin, nous entreprenons une étude du mécanisme spécifique du claquage qui permet au MISFET GaAs BT de présenter des tensions de claquage très élevées.

Bibliographie de l'introduction générale

- [1] **H. Morkoç, S. Strite, G. B. Gao, M. E. Liu, B. Sverdlov et M. Burns**
« Large-band-gap, III-V nitride, and II-VI ZnSe-based semiconductor device technologies »
Journal of applied physics, vol.76, n°3, août 1994.
- [2] **P. M. Smith, D. W. Ferguson, W. F. Kopf, P. C. Chao, W. Hu, P. Ho et J. M. Ballingall**
« A high power, high efficiency millimeter wave pseudomorphic HEMT »
IEEE MTT digest, 1991, pages 717-720.
- [3] **P. Ho, P. M. Smith, K.-C. Hwang, S. C. Wang, M. Y.Kao, P. C. Chao et S. M. J. Liu**
« 60 GHz power performance of 0.1 μm gate length InAlAs/InGaAs HEMTs »
Actes de l'InP and related materials symposium, 1994.
- [4] **M. Chertouk, H. Heiss, D. Xu, S. Kraus, W. Klein, G. Böhm, G. Tränkle et G. Weinman**
« Metamorphic InAlAs/InGaAs HEMTs on GaAs substrates with composite channels and 350-GHz f_{max} with 160-GHz f_T »
Microwave and optical technology letters, vol.11, n°3, février 1996.
- [5] **Stephen A. Maas**
« Design and performances of a 45 GHz HEMT mixer »
IEEE transaction on MTT, vol.34, n°7, juillet 1984.
- [6] **Dominique Langrez**
« Transistors à effet de champ bigrille : nouvelle méthode de caractérisation et étude expérimentale des potentialités en ondes millimétriques »
Thèse de doctorat, Lille, juillet 1996.
- [7] **Christophe Kolanowski**
« Conception, réalisation et analyse de mélangeurs millimétriques en technologie hybride et intégrée utilisant des transistors à effet de champ HEMT de type monogrille et bigrille »
Thèse de doctorat, Lille, mars 1996.
- [8] **Jérôme Hédoire**
Thèse de doctorat, Lille, à paraître.
- [9] **Jean François Kruck**
« Conception et réalisation d'une cellule de test de circuits planaires dans la bande V »
Thèse de doctorat, Lille, janvier 1995.
- [10] **Christophe Gaquière**
« Analyse et optimisation de transistors à effet de champ à hétérojonction pour l'amplification de puissance dans la bande Ka. »
Thèse de doctorat, Lille, novembre 1995.

CHAPITRE 1

Mise en perspective des composants étudiés

Chapitre 1

Mise en perspective des composants étudiés

I.1 Introduction

L'ensemble de ce travail a consisté à étudier différents types de transistors à effet de champ en vue d'applications hyperfréquences grand signal. Concernant l'amplification de puissance, deux voies ont été exploitées : le HEMT pseudomorphique de la filière GaAlAs/GaInAs sur GaAs pour des applications en bande V et le MISFET GaAs épitaxié à basse température pour des opérations en bande X. Quant à la fonction mélange, elle est réalisée par des HEMT bigrilles pseudomorphiques GaAlAs/GaInAs sur GaAs.

Dans cette première partie, nous nous proposons de rappeler les principales étapes qui ont mené aux HEMT pseudomorphiques sur GaAs que nous avons largement étudiés. Nous replacerons également ce type de composants dans le contexte actuel où nous assistons à l'émergence de nouvelles structures cristallines basées sur l'arséniure de gallium (le HEMT métamorphique), ainsi qu'au développement de toute une génération de transistors conçus à partir de substrats au phosphore d'indium.

Nous nous attacherons ensuite à exposer les principaux aspects qui régissent le fonctionnement du transistor bigrille puis, ensuite, à décrire les applications ayant donné

lieu aux plus nombreux développements. Nous terminerons ce chapitre par le MISFET GaAs BT. A partir de la structure épitaxiale de ces composants, nous décrirons schématiquement leur principe de fonctionnement. Dans un second temps, nous dégagerons leurs potentialités face à leurs concurrents, principalement les TBH (transistors bipolaires à hétérojonction).

1.2 Le HEMT pseudomorphique pour l'amplification de puissance

1.2.1 Limitations du MESFET GaAs

Le MESFET GaAs est longtemps resté le composant à effet de champ prépondérant pour l'amplification de puissance micro-onde [1]. En effet, les propriétés de transport électronique de l'arséniure de gallium permettent d'obtenir des densités de porteurs dont la vitesse moyenne dans le canal est bien supérieure à celle du silicium. Avantage supplémentaire, le GaAs permet le dépôt de contacts ohmiques de bonne qualité par rapport à la plupart des autres composés III-V.

Pour fournir une puissance de sortie élevée, le TEC doit pouvoir délivrer un courant drain-source le plus élevé possible tout en supportant des tensions V_{ds} de grande amplitude. Cependant, l'obtention d'un fort courant I_{ds} nécessite l'emploi de dopages élevés qui entraînent une dégradation de la tension de claquage. D'autre part, si l'on veut privilégier un fonctionnement à de très hautes fréquences, il convient de réduire la longueur de grille. La nécessité de garder un facteur d'aspect (le rapport entre la longueur de grille L_g et l'épaisseur de la couche active a) raisonnable contraint alors à diminuer l'épaisseur de cette couche active, ce qui se traduit par une diminution du courant drain-source. C'est pourquoi, en raison de ces évolutions contradictoires, parallèlement à la mise au point de géométries adaptées au mieux à des utilisations en puissance (grille enterrée, caissons N^+ sous les

électrodes de drain et de source), de nouveaux concepts de composants de puissance ont été élaborés.

1.2.2 Avantages des transistors à effet de champ à hétérojonction

Grâce au développement des techniques modernes de dépôt de semi-conducteurs telles que l'épithaxie par jets moléculaires (E.J.M ou M.B.E pour Molecular Beam Epitaxy) ou le dépôt en phase vapeur d'organo métalliques (en anglais M.O.C.V.D pour Metal Oxyd Chemical Vapor Deposition), il est maintenant possible d'obtenir des structures épithaxiales d'excellente qualité tant du point de vue des profils de dopage que du point de vue des interfaces entre matériaux. En effet, du fait des faibles vitesses de croissance et du vide poussé régnant dans les enceintes (jusqu'à quelques 10^{-11} Torr en E.J.M), la croissance monocouche par monocouche de cristal semi-conducteur est maintenant réalisable.

Profitant de ces avancées technologiques, des composants basés sur les effets quantiques ont pu voir le jour. Ceux-ci mettent à profit les propriétés électriques des jonctions entre deux semi-conducteurs différents pour séparer les donneurs ionisés des porteurs majoritaires. Ce phénomène, mis en évidence par R. Dingle et al en 1978 [2] dans les superréseaux GaAlAs/GaAs, permet d'accumuler d'importantes quantités de charges (allant jusqu'à 10^{12} cm⁻²) dans des puits de potentiel localisés à l'interface des deux matériaux et dus à la différence de bande interdite. Ces puits de potentiel sont le siège d'effets quantiques traduits par une discrétisation des niveaux d'énergie. De plus, la séparation spatiale entre porteurs libres et impuretés ionisées présente l'avantage de diminuer les effets d'interactions. Ces phénomènes physiques sont à la base du fonctionnement du transistor HEMT de la filière GaAlAs/GaAs. L'ensemble de ces facteurs contribue à améliorer les propriétés de transport par rapport au MESFET GaAs. Outre l'accroissement des performances en bruit induit par la discrimination entre atomes donneurs et porteurs du

puits, ce sont des courants et des transconductances plus élevés qui sont dès lors envisageables [3]. Une augmentation significative des performances a été obtenue avec l'avènement des transistors à hétérojonction pseudomorphiques (PM-HEMT pour Pseudo-Morphic HEMT) dans lesquels on intercale entre la couche GaAlAs dopée et le substrat GaAs un matériau tel que GaInAs qui constitue le canal. De tels composants permettent d'atteindre des valeurs de charge accumulée nettement plus élevées pouvant aller jusqu'à quelques 10^{12} cm^{-2} .

I.2.3 GaInAs pseudomorphique sur GaAs

La présence d'atomes d'indium dans l'alliage GaInAs a pour effet de rendre sa maille atomique plus grande que celle de GaAs. C'est pourquoi la croissance de GaInAs sur GaAs est délicate à maîtriser : l'obtention de GaInAs pseudomorphique sur GaAs passe par une adaptation du paramètre de maille dans le plan de croissance de GaInAs sur celui de GaAs (figure I.1). Celle-ci s'effectue par déformation élastique de la maille cristalline du matériau épitaxié. C'est alors le substrat qui impose son paramètre de maille dans le plan de croissance. Cependant, l'obtention de GaInAs pseudomorphique sur GaAs est soumise à deux conditions :

- Son épaisseur est limitée à une centaine d'Angström. Au delà, il apparaît des dislocations qui nuisent au fonctionnement des composants hyperfréquences en introduisant des niveaux de piège dans le puits notamment [4].
- Le taux d'indium ne doit pas être trop élevé (inférieur à 25 %) afin de préserver le caractère pseudomorphique de la couche.

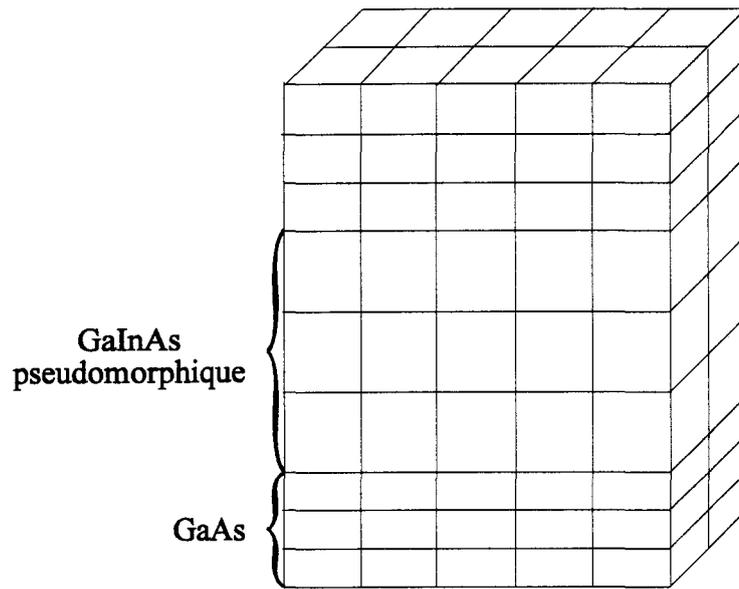


Figure I.1 : GaInAs pseudomorphique épitaxié sur GaAs. Le GaInAs adopte le paramètre de maille de l'arséniure de gallium dans le plan de croissance.

I.2.3.1 Profil de la bande de conduction de GaAlAs/GaInAs/GaAs

Le profil de la bande de conduction est caractérisé par deux discontinuités

(figure I.2) :

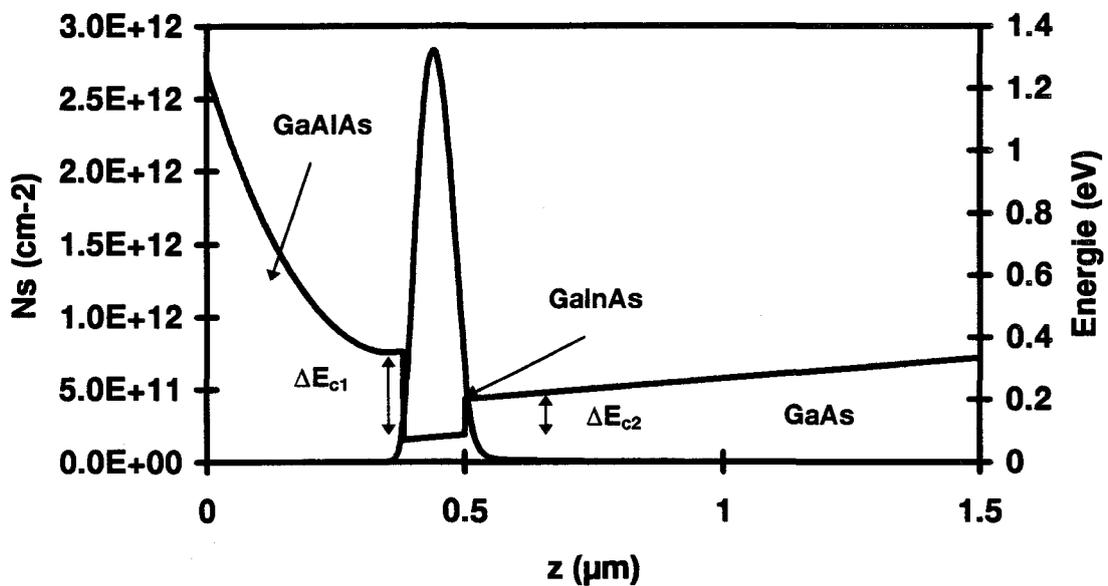


Figure I.2 : Profil de bande de conduction et densité de porteurs dans une structure GaAlAs/GaInAs/GaAs.

ΔE_{c1} et ΔE_{c2} dues à la jonction de deux matériaux de largeur de bande interdite différente :

ΔE_{c1} résulte de l'hétérojonction GaAlAs/GaInAs

ΔE_{c2} a pour origine l'interface GaInAs/GaAs.

Les valeurs de ΔE_{c1} et ΔE_{c2} dépendent des semi-conducteurs utilisés. Elles sont donc liées au taux d'aluminium de l'alliage GaAlAs et au taux d'indium de l'alliage GaInAs. Le puits de potentiel créé entre ces deux discontinuités a la largeur de la couche contrainte GaInAs.

Sous l'action du champ électrique régnant à l'interface GaAlAs/GaInAs dû à la discontinuité ΔE_{c1} , les électrons issus des donneurs ionisés de la couche GaAlAs s'accumulent dans le matériau GaInAs. La longueur d'onde de de Broglie étant du même ordre de grandeur que la largeur du puits de potentiel, l'énergie des porteurs se trouve quantifiée dans la direction perpendiculaire à la grille tandis que leur mouvement est libre dans le plan de croissance. On a alors création d'un gaz d'électrons bidimensionnel.

1.2.3.2 Avantages des HEMT pseudomorphiques

Les transistors à gaz d'électrons bidimensionnel tirent leurs avantages des effets quantiques générés par la présence des hétérojonctions. Les propriétés de transport qui en résultent font apparaître des mobilités comparables à celles de l'arséniure de gallium non dopé. A elle seule, cette remarque explique l'engouement qu'ont suscité les HEMT tant pour l'amplification de puissance que pour les applications faible bruit [6] [7]. Ces qualités de dynamique électronique alliées à la réduction des longueurs de grille ont permis de réaliser des amplificateurs fonctionnant à des fréquences sans cesse croissantes. De plus, le transistor à effet de champ pseudomorphique a l'intérêt de présenter, à structure identique, une densité de charge accumulée dans le canal N_s , nettement supérieure à celle d'un HEMT

conventionnel GaAlAs/GaAs grâce à une discontinuité des bandes de conduction entre GaAlAs et GaInAs plus élevée (figure I.3).

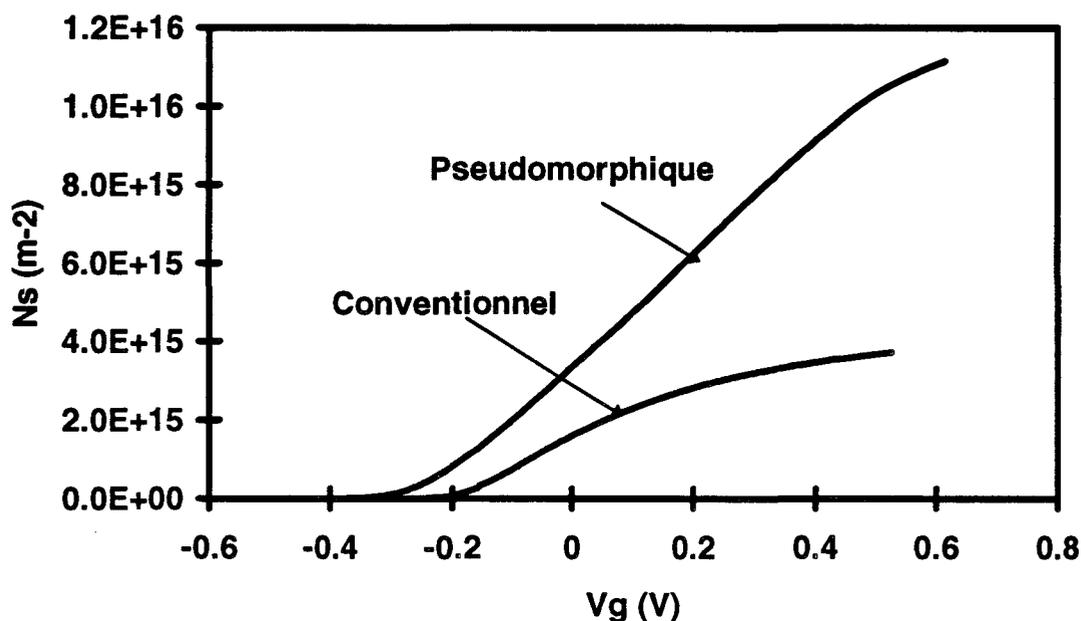


Figure I.3 : Evolutions de la densité de porteurs du puits dans le cas d'un HEMT pseudomorphique GaAlAs/GaInAs/GaAs et d'un HEMT conventionnel GaAlAs/GaAs. Dans les deux hypothèses, le dopage de la couche de GaAlAs est de 10^{18} cm^{-3} .

Rappelons ici que le développement durant ces dernières années des techniques de dopage plan des couches de GaAlAs a encore permis d'augmenter notablement la densité du gaz bidimensionnel dans le canal. A propriétés de transport équivalentes, ceci concourt à accroître le courant de sortie I_{ds} . D'autre part, la présence de la discontinuité ΔE_{c2} , en limitant l'injection des porteurs dans le substrat, contribue à diminuer la conductance de sortie g_d . Ces multiples avantages ont permis au HEMT pseudomorphique de s'imposer comme le composant privilégié pour les applications de puissance aux fréquences supérieures à 30 GHz [8].

I.2.4 Nouvelles structures pour l'amplification au delà de 30 GHz

Les épitaxies sur GaAs ont permis de fabriquer les premiers composants actifs fonctionnant au delà de 30 GHz. Après le HEMT conventionnel sont apparus les transistors pseudomorphiques. Aujourd'hui, les nouveaux composants hyperfréquences tirent parti à la fois des avancées réalisées dans la maîtrise des procédés lithographiques mais aussi de l'émergence de nouvelles filières telles les dépôts de semi-conducteurs sur des substrats au phosphore d'indium (InP), ou des matériaux métamorphiques sur arséniure de gallium. Ces nouveaux transistors se présentent maintenant comme des alternatives aux HEMT. Nous nous proposons d'explicitier les principaux aspects et caractéristiques de ces filières.

I.2.4 1 La filière InP

- Le HEMT adapté en maille sur InP

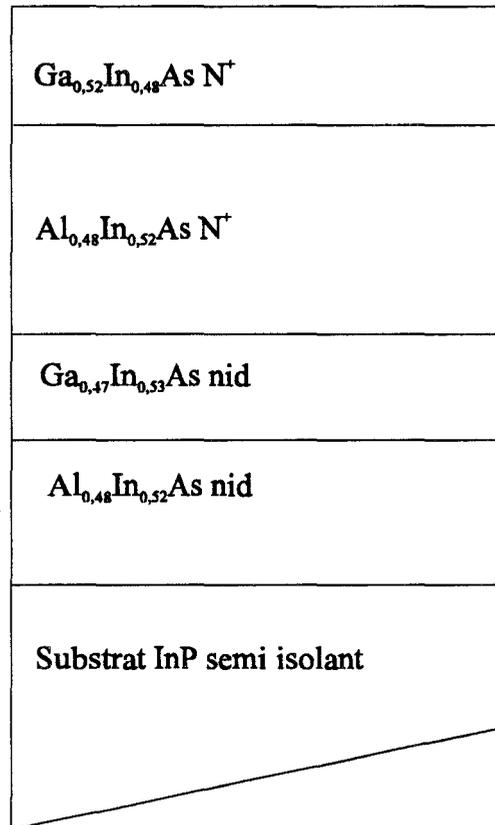


Figure I.4 : Structure schématique de l'épitaxie d'un HEMT adapté en maille sur InP

La structure schématique d'un HEMT adapté en maille sur InP est représentée sur la figure I.4. A l'image d'un transistor pseudomorphique épitaxié sur GaAs, le canal est formé par une couche de GaInAs dont l'épaisseur avoisine 150 Å. Remarquons que pour obtenir l'accord des mailles cristallines, le taux d'indium est égal à 53% pour le GaInAs et 52 % pour l'AlInAs. En raison de la très grande discontinuité de bande de conduction à l'interface $\text{Al}_{0,48}\text{In}_{0,52}\text{As}/\text{Ga}_{0,47}\text{In}_{0,53}\text{As}$ (environ 0,5 eV), il est possible d'obtenir des concentrations d'électrons très élevées dans le puits quantique. En outre, des mobilités extrêmement intéressantes de l'ordre de $10000 \text{ cm}^2/\text{V.s}$ ont été observées et permettent d'obtenir des densités de courant importantes. Si l'on ajoute à ces avantages le fait que la conductivité thermique du phosphure d'indium est meilleure que celle de l'arséniure de gallium, on comprendra dès lors que des composants de puissance aient été fabriqués. La principale limitation pour les applications en amplification de puissance réside dans la faible tension de claquage des transistors due à l'ionisation élevée dans le GaInAs. Cependant, des performances intéressantes ont été obtenues en bande V grâce à l'introduction d'une couche barrière d'AlInAs dont le taux d'aluminium est de 60 %. De cette manière, la tension de claquage a pu être portée aux environs de 7 V [9] [10]. Rappelons que cette filière connaît un développement très important en bande W dans le domaine de l'amplification faible bruit [11].

• Le HEMT pseudomorphique sur InP

Parallèlement au HEMT adapté en maille sur InP, il est possible de considérer une filière pseudomorphique. Sur le substrat en phosphure d'indium, on fait d'abord croître une couche tampon d'AlInAs sur laquelle est déposé le canal GaInAs. Signalons que le taux d'indium de l'AlInAs est de 53 % alors que celui du puits quantique doit être supérieur à cette valeur afin d'assurer le caractère pseudomorphique de la couche. Viennent ensuite le « spacer » et la couche supérieure d'AlInAs qui sert de réservoir d'électrons. Afin d'obtenir

des résistances de contact aussi faibles que possible, une couche de GaInAs très dopée est finalement déposée (figure I.5).

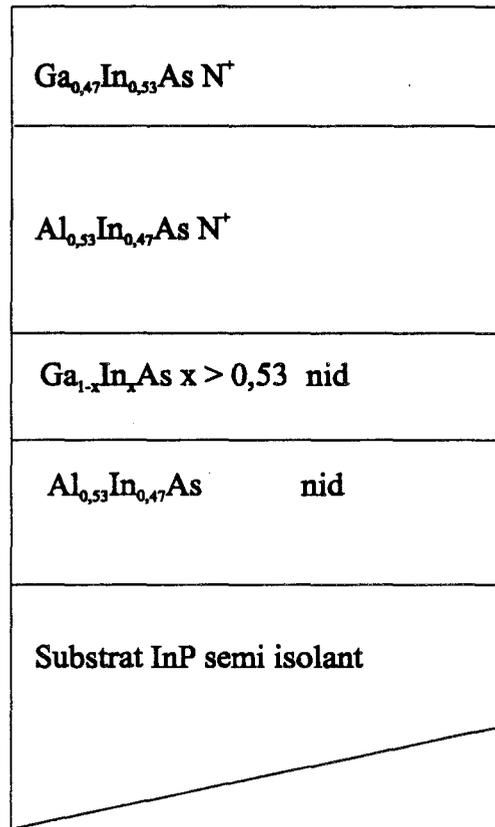


Figure I.5 : Epitaxie d'un HEMT pseudomorphique sur InP.

A l'intérieur de la filière InP, le HEMT pseudomorphique représente, par rapport au HEMT adapté en maille, une avancée technologique similaire à celle qui, pour la filière GaAs, présida au passage du HEMT « conventionnel » - qui n'est autre qu'un « HEMT adapté en maille sur GaAs » - au HEMT pseudomorphique. Les effets sur les performances hyperfréquences sont similaires [12]: concentration et confinement des porteurs dans le puits accrus, propriétés de transport améliorées (la littérature fait part de mobilité en champ faible allant jusqu'à 12200 cm²/Vs à 300 K). Cependant, ce type de composant est encore essentiellement utilisé pour des applications faible bruit. [13]. En effet, la modeste tenue au claquage du canal ainsi que la petite valeur de la barrière Schottky n'autorisent pas une utilisation en grand signal [14].

• Limitations des HEMTs sur InP

Le principal handicap des HEMTs sur InP par rapport à leurs homologues de la filière GaAs tient en deux points :

- Les contacts Schottky réalisés sur l' $\text{Al}_{0,48}\text{In}_{0,52}\text{As}$ souffrent d'une hauteur de barrière insuffisante (0,66 eV contre environ 1 eV pour le GaAlAs).

- La bande interdite du matériau $\text{Ga}_{1-x}\text{In}_x\text{As}$ ($E_g=0,73$ eV pour $\text{Ga}_{0,47}\text{In}_{0,53}\text{As}$) est peu élevée.

Ces deux facteurs se traduisent par des performances en claquage en retrait par rapport aux HEMT épitaxiés sur GaAs. D'une part, la faible barrière Schottky entraîne l'existence d'un courant d'émission thermoélectronique important qui donne naissance à un courant de fuite non négligeable. D'autre part, la largeur de la bande interdite de $\text{Ga}_{1-x}\text{In}_x\text{As}$ est telle que l'ionisation par chocs intervient dans le canal dès que la tension drain-source excède quelques volts.

En fait, le claquage dans ces composants est décrit comme une combinaison de ces deux effets. Dans un premier temps, les électrons sont injectés, par émission thermoélectronique, de la grille dans la région de la couche de AlInAs où règne un champ électrique intense. Ensuite, ils sont entraînés dans le puits où, en raison de leur énergie élevée, ils produisent des paires électron-trou par ionisation. Les électrons migrent alors vers le drain alors que les trous partent soit vers la source, soit vers la grille [15]. Afin de tenter de pallier ces inconvénients, de nombreux travaux ont été menés en vue d'augmenter la tension de claquage. Ceux-ci tendent à améliorer la qualité de la jonction métal-semi-conducteur, d'agrandir la bande interdite du matériau utilisé pour le canal ou de réduire le pic de champ électrique dans l'espace grille-drain. Ainsi, des tensions de claquage drain-source de 13 V ont été observées sur une structure $\text{Al}_{0,25}\text{In}_{0,75}\text{P}/\text{Al}_{0,48}\text{In}_{0,52}\text{As}/\text{Ga}_{0,35}\text{In}_{0,65}\text{As}$ où, dans le canal, le semi-conducteur présente un taux d'indium graduel [16].

1.2.4.2 Le HEMT métamorphique sur GaAs

La fabrication de transistors pseudomorphiques sur GaAs est maintenant bien maîtrisée. Toutefois, outre l'émergence des transistors issus de la filière InP utilisés notamment dans le domaine de l'amplification faible bruit en gamme millimétrique, d'autres voies sont également explorées. Parmi ces axes de recherche, le HEMT métamorphique sur GaAs constitue sans conteste un composant très prometteur à l'heure actuelle. L'idée qui a prévalu à sa création était de combiner les avantages des HEMTs pseudomorphiques sur GaAs (tensions de claquage élevée) avec ceux des transistors épitaxiés sur InP (dynamique très favorable et densité du gaz d'électrons très importante).

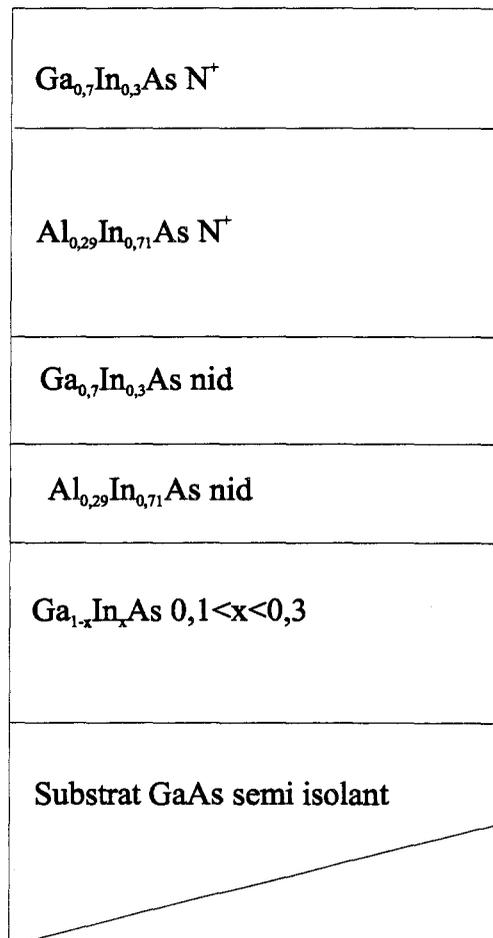


Figure 1.6 : Schéma de l'épitaxie du HEMT pseudomorphique $\text{Al}_{0,29}\text{In}_{0,71}\text{As}/\text{Ga}_{0,7}\text{In}_{0,3}\text{As}$ sur GaAs.

La structure schématique d'un HEMT métamorphique sur GaAs est représentée sur la figure I.6. Sur le substrat GaAs, on fait croître une couche de GaInAs dont la composition en indium varie de 10 à 30 %. Celle-ci a un double but : en premier lieu, elle sert à compenser le désaccord de maille (2 %) entre le substrat et la couche active. Ensuite, elle permet de piéger les dislocations et d'empêcher qu'elles se propagent dans l'ensemble de la structure épitaxiale. Une fois cette couche tampon déposée, on procède à l'épitaxie d'une épaisseur d' $\text{Al}_{0,29}\text{In}_{0,71}\text{As}$, du canal $\text{Ga}_{0,7}\text{In}_{0,3}\text{As}$ relaxé, du « spacer » d'AlInAs puis de la couche donneuse et enfin du « cap layer » en $\text{Ga}_{0,7}\text{In}_{0,3}\text{As}$.

L'un des intérêts majeurs de ce type de structure réside dans la très grande valeur de la discontinuité de la bande de conduction à l'interface $\text{Al}_{0,29}\text{In}_{0,71}\text{As}/\text{Ga}_{0,7}\text{In}_{0,3}\text{As}$. Celle-ci, calculée par J.L Shieh et al. atteint 0,7 eV [17] et apparaît donc meilleure que celle obtenue sur des épitaxies basées sur le phosphore d'indium. Par conséquent, il est possible d'obtenir une densité de porteurs injectés dans le puits quantique plus importante ainsi qu'un confinement supérieurs. Par ailleurs, le caractère non contraint du canal laisse présager de bonnes propriétés de transport [18][19]. Ajoutons que la largeur de la bande interdite d' $\text{Al}_{0,29}\text{In}_{0,71}\text{As}$ (2 eV) autorise des contacts Schottky de bonne qualité [20]. C'est ainsi que des études menées au laboratoire ont permis de réaliser des transistors métamorphiques ayant une longueur de grille de 0,4 μm dont les performances hyperfréquences sont supérieures à celles de HEMT pseudomorphiques de géométrie identique [21].

I.2.5 Nouveaux matériaux pour l'amplification de puissance

Récemment, des matériaux tels le nitrure de gallium (GaN) ou le carbure de silicium (SiC) ont connu un regain d'intérêt dans l'optique de conception de composants de puissance destinés à fonctionner à des fréquences inférieures à 10 GHz [22]. A l'origine, la grande largeur de leur bande interdite (plus de 3 eV pour le GaN) [23] les destinait à des

applications en optoélectronique et des diodes émettrices de lumière bleue ont ainsi été fabriquées [24]. Mais, le SiC aussi bien que le GaN montrent une excellente tenue au claquage [25][26]. Il a alors été envisagé d'étudier les possibilités de réaliser des transistors capables de délivrer des puissances élevées.

1.2.5.1 Le carbure de silicium

Suivant l'arrangement des liaisons Si-C, le carbure de silicium peut prendre plusieurs structures cristallines, de type cubique (3C-SiC) ou hexagonal (2H-SiC, 4H-SiC, 6H-SiC). Ces différents polytypes entraînent une large dispersion des caractéristiques physiques suivant les arrangements. Ainsi, la hauteur de bande interdite passe de 2,2 eV pour le 3C-SiC à 3,3eV pour le 2H-SiC en passant par 2,9 eV pour le 6H-SiC. Cependant, ces différents types possèdent des propriétés communes qui sont d'un grand intérêt pour les applications de puissance micro-ondes.

Le carbure de silicium fait preuve d'une très bonne conductivité thermique ($\lambda=4,5$ W/cm.K pour le 6H-SiC). Cette caractéristique, alliée à une tension de claquage élevée et à une haute vitesse de saturation (supérieure à 2.10^7 cm/s) suggère une utilisation en tant que composant de puissance capable de fonctionner à hautes températures [27]. Si des transistors à effet de champ MOSFET, MESFET et JFET ont été fabriqués et atteignent des performances intéressantes [28][29] (Pour un JFET ayant une grille de longueur $0,6 \mu\text{m}$, représenté sur la figure I.7, G. Kelner et al. obtiennent une transconductance maximum de 20 mS/mm, une fréquence de coupure de 4,5 GHz, et un gain en puissance de 13,5 dB), à l'heure actuelle, peu d'articles ont mis l'accent d'un point de vue expérimental sur le composant bipolaire à base de carbure de silicium.

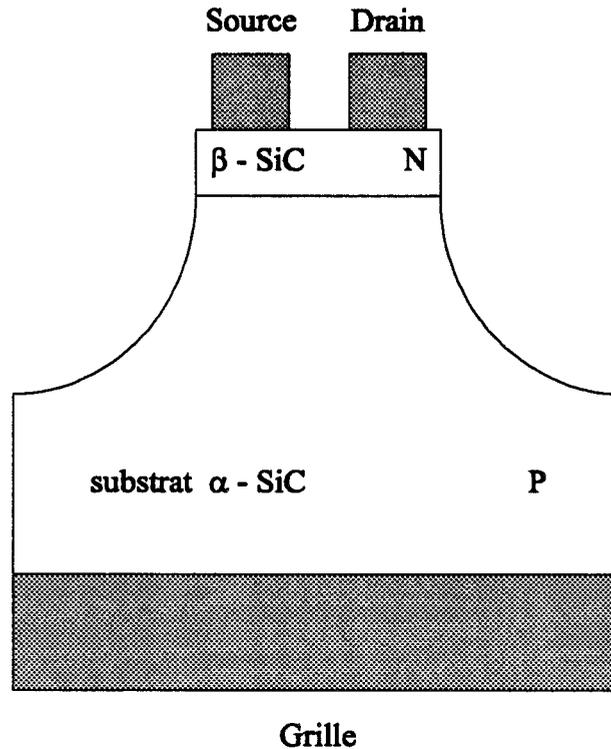


Figure I.7 : Structure schématique d'un TEC à jonction sur SiC à grille inversée. D'après Kelner.

En revanche, des simulations ont mis en évidence les potentialités de ces transistors bipolaires à hétérojonction (6H/3C-SiC) face au TBH GaAlAs/GaAs. Toutefois, leurs performances sont encore limitées par les procédés de contacts ohmiques sur SiC qui doivent encore être améliorés [30].

1.2.5.2 Le nitrure de gallium

A l'image du carbure de silicium, le nitrure de gallium présente des caractéristiques attrayantes pour l'amplification de puissance micro-onde à haute température. En raison des très hautes tensions de claquage de films GaN ainsi que d'une mobilité en champ faible intéressante ($\mu=100 \text{ cm}^2/\text{Vs}$ pour un dopage de 10^{17} cm^{-3}) [31], le MESFET GaN se présente comme une alternative aux composants à base de SiC [32]. D'autre part, des transistors à hétérojonction GaAlN/GaN épitaxiés sur du saphir ont déjà été réalisés (figure I.8).

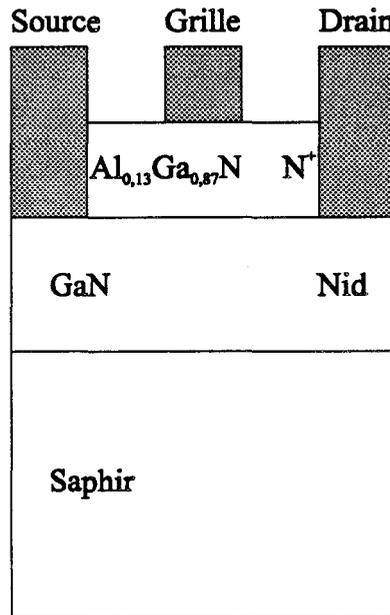


Figure I.8 : Coupe schématique d'un transistor à hétérojonction GaAlN/GaN. D'après M. A. Khan.

Ainsi, un HEMT ayant une grille de longueur $0,25 \mu\text{m}$ a atteint une transconductance de 25 mS/mm à 300 K , alors que la fréquence de coupure du gain en courant s'élevait à 11 GHz [33]. A l'instar des composants basés sur le carbure de silicium, les performances des transistors au GaN sont fortement dégradées par des résistances d'accès encore très élevées.

1.3 Le transistor bigrille

Le transistor bigrille est apparu au début de la décennie soixante dix [34]. Celui-ci se caractérise par la présence dans l'espace source drain de deux grilles parallèles. Un nombre important de fonctions électroniques peuvent être réalisées à partir de ce composant. La présence de la deuxième grille a conduit dans un premier temps à envisager des applications du type amplificateur à gain contrôlé et faible bruit. D'autres études ont également été développées notamment au laboratoire [35] pour la conception de transistors pour l'amplification de puissance. Il a été aussi envisagé des déphaseurs actifs. Les concepteurs de circuits mettent à profit le faible encombrement du transistor bigrille pour l'intégrer dans

des MMICs afin de réaliser des fonctions linéaires et non linéaires sur un même substrat semi-isolant. Les avancées technologiques opérées dans la maîtrise des techniques de croissance et de lithographie ont permis le développement de structures de type bigrille conventionnel puis pseudomorphique. Dans le même temps, l'amélioration des procédés de gravure rendait possible la fabrication de structures à grilles submicroniques enterrées. Le domaine fréquentiel des applications initiales s'est donc trouvé élargi et le transistor bigrille est maintenant utilisé en bande V et au delà [36].

I.3.1 Structure et fonctionnement statique

I.3.1.1 Schéma cascode

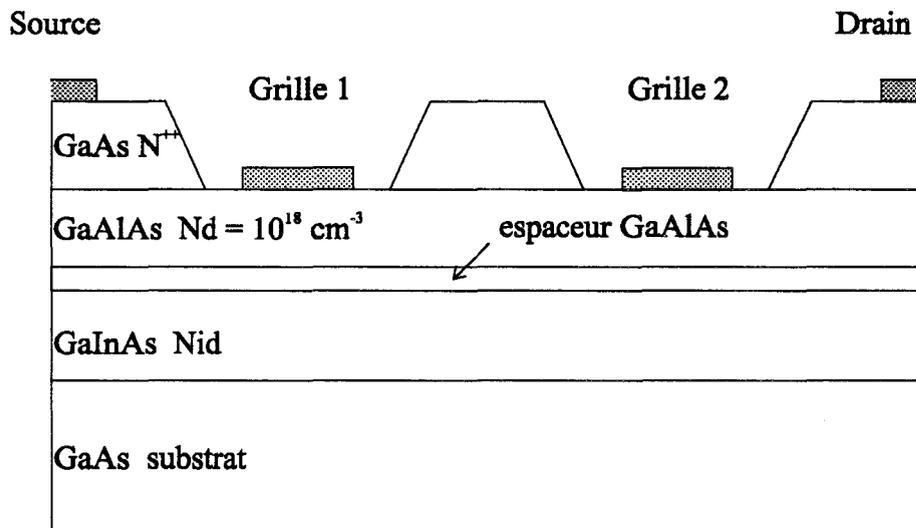


Figure I.9 : Coupe schématique d'un HEMT pseudomorphique bigrille.

La structure d'un transistor bigrille est reproduite sur la figure I.9. Dans un souci de simplification, les concepteurs de circuits utilisent usuellement un schéma équivalent (figure I.10) du transistor bigrille de type cascode. Ceci revient à distinguer deux TECs équivalents monogrilles où le drain du premier est relié à la source du second. Cette connexion, habituellement nommée M, a un potentiel flottant qui dépend des tensions externes

appliquées au composant. On peut alors écrire les relations suivantes liant ces potentiels appliqués aux électrodes à celui de M :

$$V_{ds} = V_{dm} + V_{ms}$$

Dans cette égalité, V_{dm} représente la tension drain-source supportée par le second transistor et V_{ms} est la tension drain-source du premier transistor.

$$V_{g2s} = V_{g2m} + V_{ms}$$

V_{g2m} apparaît ici comme étant la tension de commande du TEC₂. Elle joue un rôle identique à celui tenu par V_{g1s} pour le premier transistor.

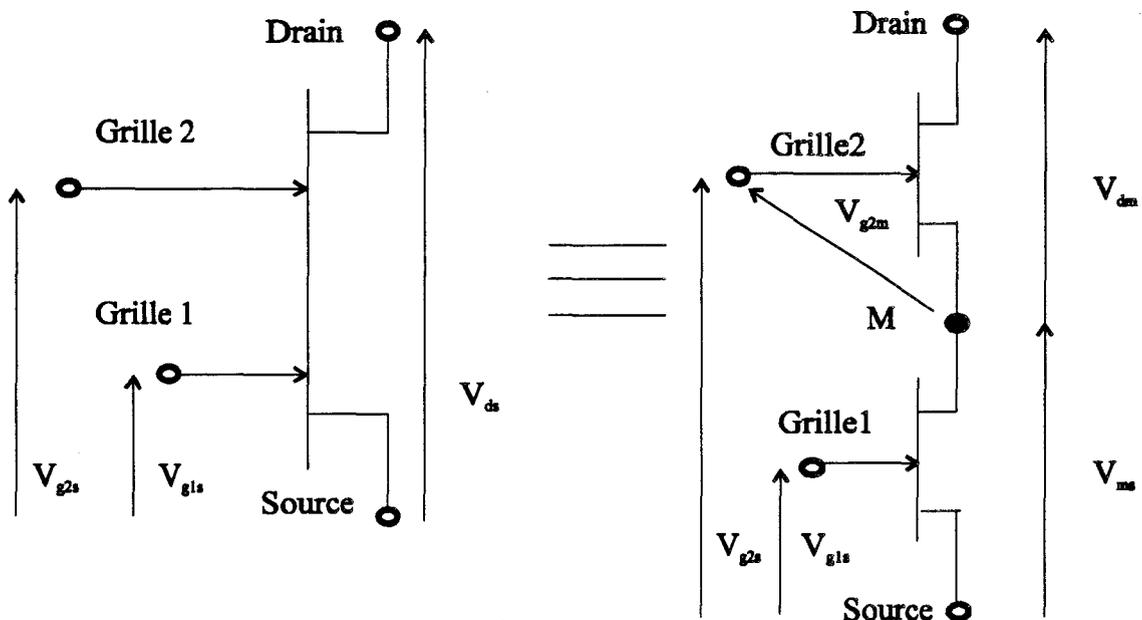


Figure I.10 : Equivalence entre le transistor bigrille et le schéma cascode. Le point M est situé au milieu de l'espace intergrille.

1.3.1.2 Caractéristiques de sortie

Alors que les caractéristiques de sortie courant-tension d'un TEC monogrille sont tracées pour plusieurs tensions V_{ds} , celles d'un transistor bigrille le sont pour une tension drain-source donnée. L'ensemble des courbes est appelé réseau composite. On y dénombre les faisceaux suivants:

$$I_{ds} = f(V_{g2s})$$

$$I_{ds} = f(V_{ms}) \Big|_{V_{g1s}=cste}$$

$$I_{ds} = f(V_{dm}) \Big|_{V_{g2m}=cste}$$

Un exemple de réseau composite, issu de mesures effectuées au laboratoire [37], est présenté sur la figure I.11.

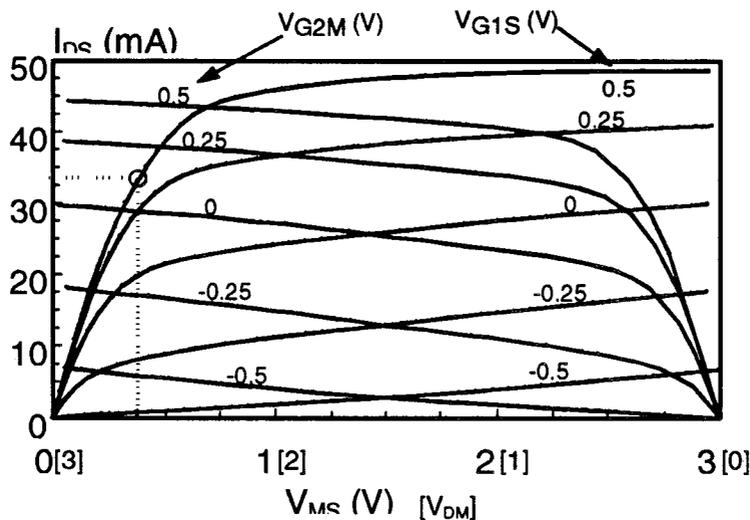


Figure I.11 : Réseau composite déduit des mesures effectuées au laboratoire. Les deux grilles ont un développement de $75 \mu\text{m}$ pour une longueur de $0,15 \mu\text{m}$. $V_{ds}=3\text{V}$.

Le potentiel du point M conditionne le régime de fonctionnement du transistor bigrille car il fixe le potentiel drain-source de chacun des transistors. On distingue habituellement quatre types d'états différents :

- régime ohmique-saturé

Le potentiel de M est faible. Par conséquent, V_{ms} est peu élevée et, de ce fait, le premier transistor est en régime ohmique. La plus grande partie de la tension V_{ds} se trouve reportée aux bornes du second transistor qui est alors en régime saturé.

• régime saturé-saturé

Le potentiel de M a une valeur médiane. V_{ms} a augmenté de manière à ce que le premier transistor soit en régime saturé tandis que V_{dm} a diminué mais reste suffisante pour que le second transistor soit saturé. Ceci nécessite naturellement une tension drain-source suffisamment élevée.

• régime saturé-ohmique

Le potentiel de M a encore augmenté. Cette fois, la majeure partie de la tension drain-source se situe aux bornes du premier transistor. Il ne reste qu'une faible tension entre M et D : le second transistor est en régime ohmique.

• régime ohmique-ohmique

Nous mentionnons ce type de fonctionnement pour mémoire. Il n'est possible que si l'on applique une tension drain-source suffisamment faible au composant.

En pratique, il n'est jamais utilisé.

Remarquons que l'on passe du régime ohmique-saturé au régime saturé-ohmique en se déplaçant de gauche à droite sur le réseau composite.

I.3.2 Principales applications du TEC bigrille

Parmi la grande variété d'applications du transistor bigrille, nous nous proposons de rappeler les plus importantes.

I.3.2.1 Amplificateur à gain contrôlé

Chronologiquement, l'amplificateur à gain contrôlé est le premier dispositif à transistor bigrille ayant vu le jour. Le gain du montage est réglé par une source de tension externe appliquée sur la deuxième grille. Un schéma synoptique est représenté sur la figure I.12. A mesure que la tension V_{g2s} augmente, le gain de l'amplificateur va croître puis se

saturer lorsque V_{g2s} sera largement positive. Des réalisations à base de MESFETs bigrilles sur GaAs ont fait état de gains variant dans la plage -30dB +10dB pour des tensions V_{g2s} allant de -3,5V à 0 V, ceci dans la gamme de fréquences 4-8 GHz [38].

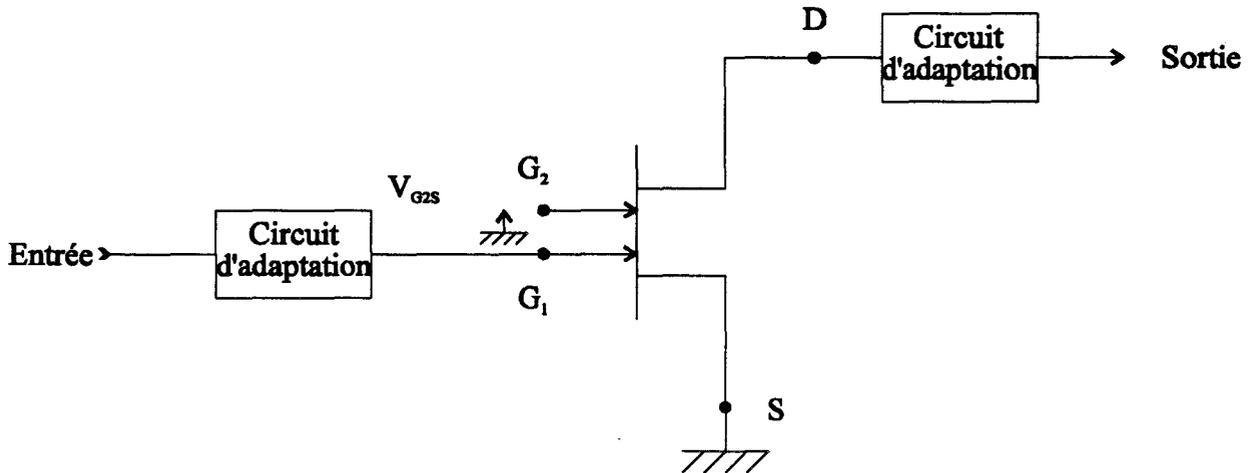


Figure I.12 : synoptique d'un amplificateur à gain contrôlé réalisé au moyen d'un transistor bigrille.

I.3.2.2 Déphaseur actif

Dans son principe de base, un déphaseur actif à transistor bigrille est réalisé en connectant une charge inductive à l'une des deux grilles. En pratique, la configuration offrant les performances maxima est celle dans laquelle la charge est reliée à la première grille et le signal injecté sur la seconde (figure I.13). Dans ce cas, l'amplitude de variation de la phase est la plus importante et le gain maximum. Sur G_1 se trouve un circuit résonnant parallèle, formé de la capacité C_{gs1} et de la charge inductive, dont la phase est modifiée par l'intermédiaire de la tension V_{g1s} . Le signal, déphasé par le premier transistor et amplifié par le second, est recueilli sur le drain [39]. Signalons que des réalisations faisant intervenir deux transistors bigrilles en vue de fabriquer des déphaseurs numériques ont également été proposées [40].

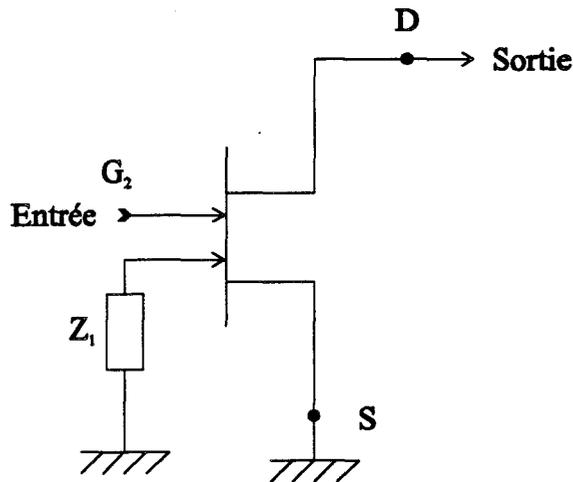


Figure I.13 : Schéma de principe d'un déphaseur actif réalisé à l'aide d'un transistor bigrille.

I.3.2.3 Amplificateur de puissance

L'amplification de puissance est une application naturelle pour un composant actif. A ce titre, le TEC bigrille possède une supériorité potentielle par rapport au transistor monogrille en termes de tenue au claquage. Celle-ci tient à la présence de la deuxième grille dont la polarisation permet de répartir une partie du potentiel dans l'espace grille2-drain de manière à diminuer la valeur maximale du champ électrique. Jacques Wyrwinski, au moyen d'une étude expérimentale comparée du claquage des MESFET bigrilles et monogrilles GaAs, a montré qu'une polarisation positive de la deuxième grille avait pour conséquence un accroissement important de la tension de claquage du bigrille par rapport à celle d'un monogrille [35]. Par ailleurs, le même auteur démontre que le TEC bigrille présente un gain petit signal supérieur à celui du transistor monogrille. Cependant, en régime grand signal, la puissance de sortie à saturation est du même ordre de grandeur que celle d'un transistor ne disposant que d'une grille. Cette limitation a deux causes :

- L'impédance de sortie est beaucoup plus réactive que résistive ce qui nuit à une utilisation optimale des possibilités d'excursion offertes par le réseau I-V.

- Le fonctionnement interne du composant est très fortement non linéaire. Il s'ensuit une génération d'harmoniques qui pénalise l'amplitude de la composante fondamentale.

I.3.2.4 Mélangeur

De toutes les fonctions remplies par le transistor bigrille, le mélange est certainement celle qui a donné lieu au plus grand nombre de travaux. Plus particulièrement, il est à l'origine de nombreuses études menées au laboratoire [41].

La conception de récepteurs super-hétérodynes engendre des besoins pour lesquels le TEC bigrille a constitué une réponse intéressante [42]. Le but du mélangeur dans la chaîne de réception est d'abaisser la fréquence du signal capté à une valeur qui autorise un traitement plus aisé. Le signal radio-fréquence (RF) est mélangé avec un signal plus puissant de fréquence inférieure provenant d'un oscillateur local (OL). A la sortie du mélangeur, on recueille une tension dont la fréquence (FI) est la différence entre celle du signal radio-fréquence et celle de l'oscillateur.

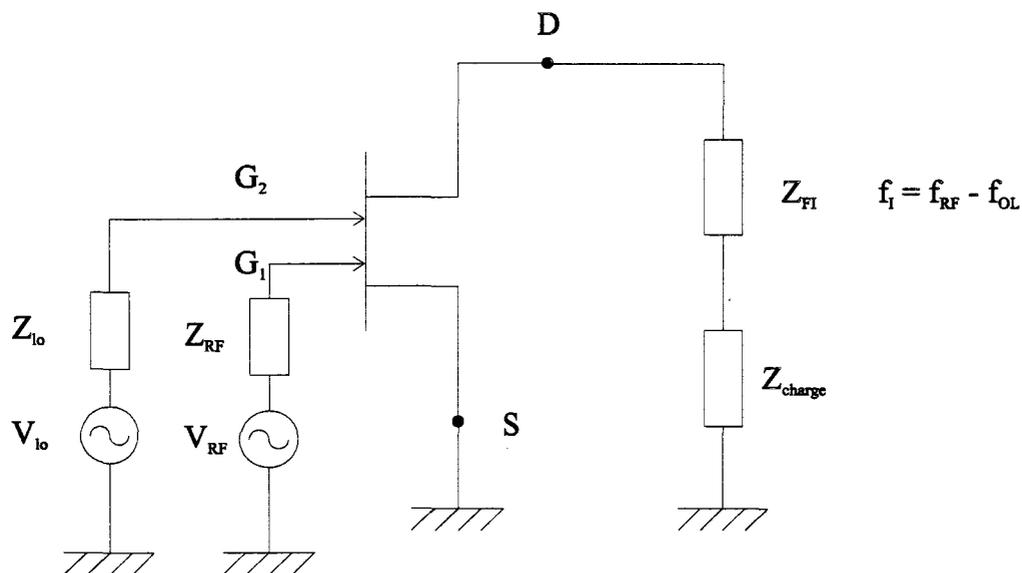


Figure I.14 : Représentation schématique d'un mélangeur conçu à partir d'un transistor bigrille.

• Constitution d'un mélangeur à transistor bigrille

La configuration la plus répandue consiste à injecter le signal de l'oscillateur local sur la seconde grille alors que le signal radio-fréquence est appliqué sur la première. Le signal de sortie est alors récupéré sur le drain (figure I.14) [43].

Ce montage présente l'avantage de dissocier voie RF et voie OL, ce qui n'est pas le cas des mélangeurs à TEC monogrille. Le transistor bigrille apporte une isolation naturelle entre les deux entrées et il est alors possible d'adapter les deux ports séparément.

• Les différents types de mélangeurs à transistor bigrille

A partir des trois domaines principaux de polarisation représentés par les parties hachurées sur la figure I.15, nous pouvons définir un type de mélangeur différent.

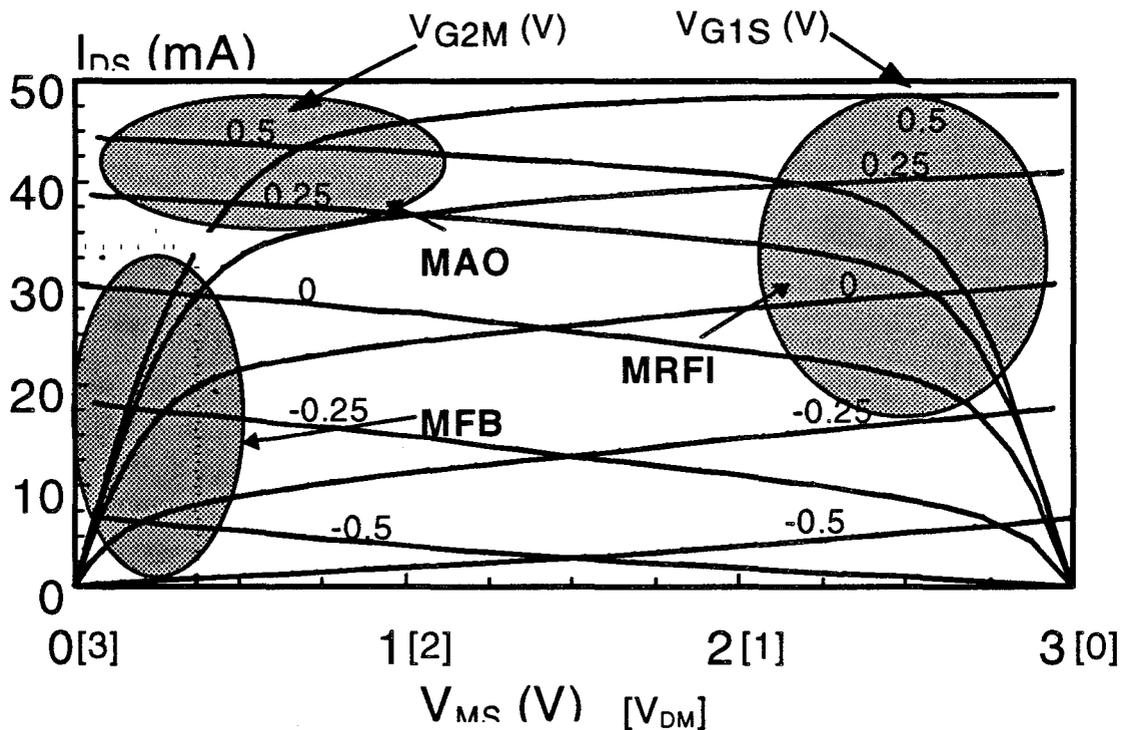


Figure I.15 : Domaines de polarisation correspondant aux trois types de fonctionnement en mélangeur du transistor bigrille. MAO : mélangeur auto-oscillant, MFB : mélangeur faible bruit, MRFI : mélangeur à réjection de fréquence image.

- mélangeur faible bruit (MFB)

Les polarisations de grille sont déterminées de manière à ce que le premier transistor soit linéaire et le second saturé (V_{g2s} doit être faible) tout en imposant un faible courant dans la structure, ce qui permet de bonnes performances en bruit.

- mélangeur auto-oscillant (MAO)

Le premier transistor est polarisé à la limite du régime saturé par le choix de V_{g2s} tandis que V_{g1s} est fixée de manière à obtenir un courant élevé dans le composant et par suite des transconductances importantes. Il suffit alors de ramener une impédance adaptée sur la grille 2 afin de satisfaire les conditions d'oscillation. Dans cette configuration, on relève généralement un gain de conversion important.

- mélangeur à réjection de fréquence image (MRFI)

V_{g2s} est telle que le second transistor est à la limite du régime ohmique alors que V_{g1s} permet de délivrer un courant important. L'élimination de la fréquence image f_i ($f_i = f_{OL} + f_{RF}$) est obtenue en insérant, sur la même puce à hauteur du point M (soit juste avant que ne s'effectue le processus de mélange), un circuit LC résonnant à la fréquence image.

Remarquons que dans le cas des mélangeurs faible bruit et auto-oscillant, le mélange a lieu dans le premier transistor tandis que le second sert essentiellement d'amplificateur FI. Dans le cas du mélangeur à réjection de la fréquence image, le TEC_1 sert d'amplificateur RF alors que le TEC_2 effectue le mélange.

I.4 Le MISFET GaAs BT

I.4.1 Le GaAs épitaxié à basse température

Habituellement, l'arséniure de gallium est épitaxié à une température proche de 600 °C. Dans le cas de l'arséniure de gallium basse température, la croissance s'effectue à 200-250 °C. Cette distinction est pourtant à l'origine de caractéristiques et d'un comportement notablement différent par rapport au GaAs « classique ». D'un point de vue cristallographique, les couches épitaxiées à basse température présentent une excellente qualité exempte de dislocations [44]. En outre, le paramètre de maille du GaAs BT augmente par rapport à celui de l'arséniure de gallium classique. Il passe ainsi de 5,653 Å à 5,659 Å (GaAs BT), soit un désaccord de maille de 0,1 %, généralement expliqué par un excès d'arsenic chiffré à plus de un pour cent. Celui-ci est redistribué lorsque l'on effectue un recuit à 600 °C des couches ou que la température de croissance est supérieure aux 200 °C fatidiques. Le paramètre de maille des couches épitaxiées à basse température redevient alors celui de l'arséniure de gallium. Cet écart par rapport aux proportions stoechiométriques crée des défauts antisites responsables de niveaux de piège profonds.

Nous regroupons dans le tableau I.1 les principales différences entre GaAs classique et GaAs BT [45]. Le GaAs BT non recuit se comporte comme un assez bon conducteur ($\rho=14 \Omega \cdot \text{cm}$). Cependant, plus la température de recuit est haute, plus la résistivité va s'accroître pour atteindre une valeur proche de $10^6 \Omega \cdot \text{cm}$ à 600 °C. Le GaAs BT se conduit alors comme un semi-isolant. Pour expliquer ce phénomène, deux théories s'affrontent :

	GaAs non dopé	GaAs BT
Température de croissance	600 °C	200 °C
Stoechiométrie	GaAs stoechiométrique	Arsenic en excès (plus de 1%)
Densité de pièges	inférieure à 10^{15} cm^{-3}	environ 10^{19} cm^{-3}
Champ électrique de claquage	300 kV/cm	500 kV/cm
Durée de vie des photons excités	environ 1 ns.	150 fs.
Paramètre de maille	5,653 Å	5,659 Å

Tableau I.1

D.C Look et al.[46] considèrent un niveau profond situé à 0,75eV sous le bas de la bande de conduction (donc près du milieu de la bande interdite). La densité importante des défauts responsables de ces niveaux de piège rend alors possible une conduction de type « hopping », les électrons passant d'un état à l'autre par bonds successifs. Après recuit, la densité volumique de défauts diminue, rendant ainsi impossible la conduction par sauts.

Pour leur part, A.C. Warren et al. [47] expliquent la variation de résistivité du GaAs BT en fonction de la température de recuit par l'existence de précipités d'arsenic de diamètres compris entre 20 et 100 Å. Ceux-ci créent autour d'eux des zones désertées sphériques. Le recouvrement de ces zones est à l'origine du comportement semi-isolant du GaAs BT après recuit.

1.4.2 Les utilisations du GaAs épitaxié à basse température

La première utilisation du GaAs BT, était celle de couche tampon des TECs GaAs. Celle-ci visait à éliminer le « backgating » ou le « sidegating » [48], effet indésirable qui consiste en une réduction du courant I_{ds} dans les circuits intégrés lorsqu'une tension négative est appliquée sur le substrat (« backgating »), ou dans une région latérale (« sidegating »).

Par la suite, le GaAs BT a été exploité en tant que couche de passivation afin d'augmenter la tension de claquage de MESFET GaAs [49]. D'autre part, la durée de vie extrêmement courte des photons a été mise à profit dans la réalisation de photodétecteurs ultra-rapides [50]. Cependant, l'utilisation ayant donné lieu au plus grand nombre de travaux est celle dans laquelle la couche de GaAs BT sert d'isolant de grille dans la fabrication de MISFET. C'est sur cette application que nous porterons notre attention.

1.4.3 Le MISFET GaAs BT

La structure est représentée sur la figure I.16. Elle comprend une zone active en GaAs et une couche de GaAs BT sous la grille. Un film d'AlAs est introduit entre ces deux couches afin d'éviter la diffusion de l'arsenic en excès dans la zone de GaAs. Les phénomènes physiques mis en jeu dans ce type de structure sont complexes et font l'objet d'une partie de ce travail. Ils seront développés dans le chapitre 5. Le principal avantage est l'obtention de tensions de claquage très élevées.

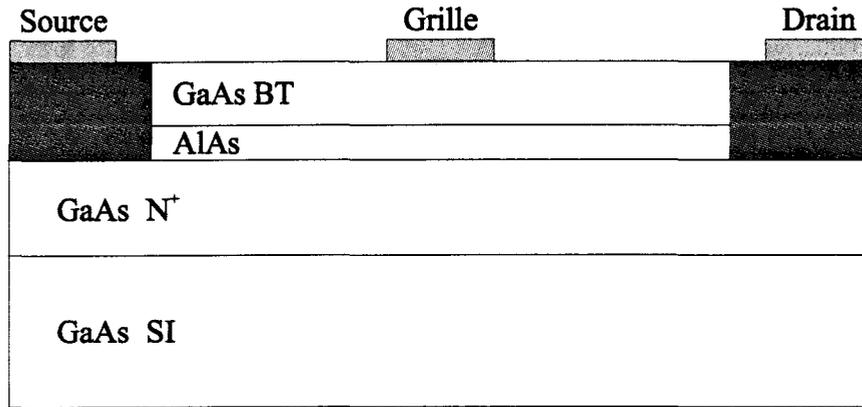


Figure 1.16 : Coupe schématique d'un MISFET GaAs BT.

A l'aide de tels transistors, Lipka et al.[51] ont obtenu une puissance de sortie de 1,5 W/mm. Le canal ayant une épaisseur de 625 Å et un dopage de $8.10^{17} \text{ cm}^{-3}$, il a été mesuré un courant maximum de 720 mA/mm et une tension de claquage de 34 V.

De leur côté, C.-L. Chen et al. ont élaboré des MISFETs GaAs BT ayant une longueur de grille de 1,5 µm et un développement de 600 µm. Ceux-ci ont délivré 940 mW (soit une densité de puissance de 1,57 W/mm) avec un gain de 4,4 dB et un rendement en puissance ajoutée de 27,3 % à 1,1 GHz. De plus, la tension inverse de claquage de la grille a été mesurée à 42 V alors que la tension drain-source maximale obtenue est de 43 V [52].

1.4.4 La concurrence du MISFET GaAs BT

Actuellement, le champ d'application du MISFET GaAs BT se situe essentiellement dans l'amplification de puissance micro-onde en bande X. Ce faisant, il vient en concurrence avec des transistors tels que le MESFET GaAs et le transistor bipolaire à hétérojonction GaAlAs/GaAs ou GaInP/GaAs.

1.4.4 1 Le MESFET GaAs

La technologie du MESFET GaAs est maintenant arrivée à maturité. On enregistre une certaine saturation des performances en puissance. Cependant, nous pouvons encore

observer des résultats qui restent au niveau des nouvelles filières de transistors conçus pour l'amplification. Ainsi B. Kim et al. font état de MESFET de longueur de $0,25 \mu\text{m}$ spécialement dessinés pour des applications en puissance. Ceux-ci sont capables de délivrer un courant maximum de 650 mA/mm et possèdent une tension de claquage de 10 V . A 35 GHz , les auteurs relèvent un rendement en puissance ajoutée maximum de 41% associé à une densité de puissance de $0,6 \text{ W/mm}$ et un gain de $5,6 \text{ dB}$ [53]. D'autre part, des études ont établi le rôle important de la couche de passivation sur la tension de claquage des MESFET GaAs [54]. C'est pourquoi, à côté du classique nitrure de silicium (Si_3N_4), ont été testés d'autres composés. L. W. Lin et al. ont ainsi obtenu, après utilisation de couches GaAs BT, des tensions de claquage allant jusqu'à $34,85 \text{ V}$ alliées à des courants maximum de 248 mA/mm et à une transconductance de 144 mS/mm pour un transistor ayant une grille longue de $1,25 \mu\text{m}$ et un développement de $75 \mu\text{m}$ [55].

1.4.4 2 Le TBH GaAlAs/GaAs

Outre le MESFET GaAs, le transistor bipolaire à hétérojonction (TBH) GaAlAs/GaAs se présente comme un concurrent naturel au MISFET GaAs BT dans le domaine de l'amplification micro-onde. Le TBH GaAlAs/GaAs (figure I.17) diffère du transistor bipolaire classique par le fait que la jonction émetteur-base est une hétérojonction GaAlAs/GaAs. Les électrons injectés dans la base bénéficient alors d'une vitesse plus élevée limitant ainsi le temps de transit dans la base. On accroît de ce fait la fréquence de coupure du gain en courant du transistor et donc sa fréquence de travail.

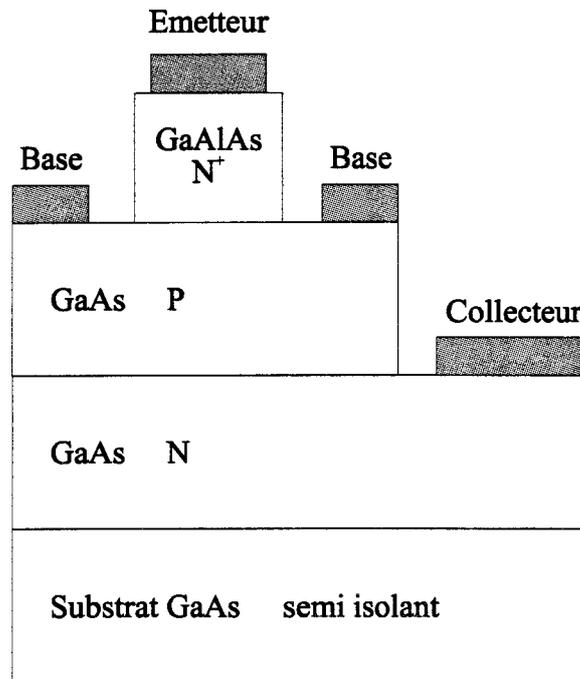


Figure I.17 : Structure schématique d'un transistor bipolaire NPN à hétérojonction GaAlAs/GaAs.

Des performances intéressantes en puissance ont été obtenues. Par exemple, en bande X à 10 GHz, des puissances de sortie supérieures à 2 W (équivalentes à des densités de puissance de 3,1 W/mm) associées à un gain de 5,8 dB et un rendement en puissance ajoutée de 30 % ont été obtenus à partir de TBH à quarante doigts d'émetteur [56]. Pour sa part, Stephen I. Long [57] met en évidence les plus hauts niveaux de puissance atteints par les TBH GaAlAs face aux MESFET GaAs. Si les gains et rendements en puissance ajoutée lui paraissent similaires pour les deux technologies, l'impédance d'entrée des transistors bipolaires est, quant à elle, beaucoup plus faible que celle des TEC et, de ce fait, rend difficile son adaptation à une ligne 50 Ω . Autre désavantage du TBH : sa résistance thermique. Sa grande valeur empêche une dissipation optimale de la chaleur et gêne son fonctionnement à fort niveau de courant (effet « crunch »).

1.4.4 3 Le TBH GaInP/GaAs

Parallèlement au transistor bipolaire GaAlAs/GaAs s'est développé le TBH GaInP/GaAs. Il est de conception plus récente, mais des résultats encourageants sont déjà été obtenus. Ainsi, des premières réalisations technologiques ont mis en évidence des fréquences de coupure maximales du gain en courant allant jusqu'à 37 GHz, des gains en courant maximums de 600 ainsi que des densités de courant collecteur égales à $2,5 \cdot 10^4 \text{ A/cm}^2$ [58]. Ajoutons que des transistors faisant appel à une double hétérojonction GaInP/GaAs ont montré des fréquences de coupure f_T de 53 GHz ainsi qu'une tension de claquage V_{CE} proche de 20 V [59].

1.5 Conclusion

Tout au long de ce chapitre, nous nous sommes efforcés de situer la place des transistors que nous avons été amenés à étudier par rapport aux autres technologies.

Ainsi, nous avons souligné les avantages des HEMT pseudomorphiques sur GaAs pour l'amplification de puissance à 60 GHz. Ce type de transistor est maintenant concurrencé par les HEMT réalisés sur InP (adaptés en maille et pseudomorphiques) ainsi que par les HEMT métamorphiques épitaxiés sur GaAs.

Dans un second temps, nous nous sommes intéressés au transistor bigrille et avons passé en revue ses principaux développements et applications, notamment la fonction mélange qui constitue l'application actuellement la plus fructueuse et engendre de nombreuses études au laboratoire.

Enfin, nous avons décrit la genèse de l'arséniure de gallium épitaxié à basse température. Après avoir évoqué ses caractéristiques physiques fondamentales, nous avons mis l'accent sur son utilisation dans les transistors à effet de champ de type MISFET GaAs BT.

Bibliographie du chapitre 1

- [1] **A. Higashisaka, Y. Takayama, F. Hasegawa**
« A high-power GaAs MESFET with an experimentally optimized pattern »
IEEE transactions on electron devices, vol.27, n°6, juin 1980
- [2] **R. Dingle et al.**
« Electron mobility in modulation doped semiconductor heterojunction superlattices »
Applied physics letters vol.33, pages 665-668, octobre 1978.
- [3] **P. M. Smith, U. K. Mishra, P. C. Chao, S. C. Palmateer et J. C. Hwang**
« Power performance of microwave high electron mobility transistors »
IEEE electron device letters, vol.6, n°2, février 1985
- [4] **Yvon Cordier**
« Croissance par épitaxie par jets moléculaires de structures contraintes GaInAs sur substrat GaAs; réalisation et caractérisation de HEMT pseudomorphiques GaAlAs/GaInAs/GaAs »
Thèse de doctorat, Lille, février 1992.
- [5] **P. M. Smith et al.**
« Pseudomorphic InGaAs HEMT's for millimeterwave power applications. »
IEEE MTT-s dig. coll 2, pages 927-930, avril 1988.
- [6] **P. C. Chao, P. Ho, K. H. G. Duh, P. M. Smith, J. M. Ballingall**
« Very low noise $\text{Al}_{0,3}\text{Ga}_{0,7}\text{As}/\text{Ga}_{0,65}\text{In}_{0,35}\text{As}/\text{GaAs}$ single quantum well pseudomorphic HEMT's. »
Electronic letters, vol. 26, n°1, janvier 1990.
- [7] **Dwight C Streit, K. L. Tan, P. M. Dia, J. K. Liu, A. C. Han, J. R. Velebi, S. K. Wang, T. Q. Trinh, P. M. Chow, P. H. Liu, H. C. Yen**
« High-gain W-band pseudomorphic InGaAs power HEMT's. »
IEEE electron device letters vol. 12, n°4, avril 1994.
- [8] **K. L. Tan, D. C. Streit, R. M. Dia, S. K. Wang, A. C. Han, P. M. D. Chow, T. Q. Trinh, P. H. Liu, J. R. Velebi, H. C. Yen**
« High power V-band pseudomorphic InGaAs HEMT »
IEEE electron device letters, vol.12, n°5, mai 1991.
- [9] **M. Matloubian, L. M. Jelloian, A. S. Brown, L. D. Nguyen, L. E. Larson, M. J. Delaney, M. A. Thompson, R. A. Rhodes**
« V-band high efficiency high power AlInAs/GaInAs/InPHEMT's »
IEEE transactions on MTT, vol.41, n°12, décembre 1993.
- [10] **M. Matloubian, A. S. Brown, L. D. Nguyen, M. A. Melendez, L. E. Larson, M. J. Delaney, J. E. Pence, R. A. Rhodes, M. A. Thompson**
« High power V-band AlInAs/GaInAs on InPHEMT's »
IEEE electron device letters, vol.14, n°4, avril 1993.

- [11] **H. Wang, T. N. Ton, R. Lai, D. C. W. Lo, S. Chen, D. Streit, G. S. Dow, K. L. Tan, et J. Berenz**
« Low noise and high gain 94 GHz monolithic InP-based HEMT amplifiers »
IEDM 1993, pages 239-242.
- [12] **Y. Kwon, D. Pavlidis, T. L. Brock et D. C. Streit**
« Experimental and theoretical characteristic of high performance pseudomorphic double heterojunction InAlAs/In_{0,7}Ga_{0,3}As/InAlAs HEMT's »
IEEE transactions on electron devices, vol.42, n°6, juin 1995.
- [13] **K. B. Chough, T. Y. Chang, M. D. Feuer, N. J. Sauer, B. Lalevic**
« High performance highly strained Ga_{0,23}In_{0,77}As/Al_{0,28}In_{0,52}As MODFET's obtained by selective and shallow etch gate recess techniques »
IEEE electron device letters, vol.13, n°9, septembre 1992.
- [14] **J. Dickmann, S. Schildberg, A. Geiger, B. E. Maile, A. Schurr, S. Heuthe, P. Narozny**
« Breakdown mechanism in onstate mode of operation of InAlAs/In_xGa_{1-x}As pseudomorphic HEMT's »
Proceedings InP and related compounds 1994.
- [15] **S. R. Bahl, J. A. del Alamo, J. Dickmann, S. Schildberg**
« Off-state breakdown in InAlAs/InGaAs MODFET's »
IEEE transactions on electron devices, vol.42, n°1, janvier 1995.
- [16] **K. B. Chough, C. Carneau, W. P. Hong, et J. I. Song**
« Al_{0,25}In_{0,75}P/Al_{0,48}In_{0,52}As/Ga_{0,35}In_{0,65}As graded channel pseudomorphic HEMT's with high channel breakdown voltage »
IEEE electron device letters vol.45, n°1, janvier 1994.
- [17] **J. L. Shieh, J. I. Chyi, R. J. Lin, R. M. Lin et J. W. Pan**
« Band offsets of In_{0,3}Ga_{0,7}As/In_{0,29}Al_{0,71}As heterojunction grown on GaAs substrate »
Electronic letters, vol.30, n°25, décembre 1994.
- [18] **J. Chen, J. M. Fernandez et H. H. Wieder**
« Composition dependent transport properties of strained relaxed In_xGa_{1-x}As (x<0,45) epilayers »
Applied physic letters, vol.61, n°9, août 1992.
- [19] **P. Win, Y. Druelle, A. Cappy, Y. Cordier, J. Favre et C. Bouillet**
« Metamorphic In_{0,3}Ga_{0,7}As/In_{0,29}Al_{0,71}As layer on GaAs : a new structure for high performance high electron mobility transistor realization »
Applied physics letters, vol.61, n°8, août 1992.

[20] Pascal Win

« Transistors à effet de champ à couche métamorphique AlInAs/GaInAs/GaAs : un nouveau composant pour l'amplification hyperfréquence et la logique ultra rapide »

Thèse de doctorat, Lille, mars 1993

[21] P. Win, Y. Druelle, P. Legry, S. Lepilliet, A. Cappy, Y. Cordier, et J. Favre

« Microwave performance of 0,4 micron gate metamorphic $\text{In}_{0,3}\text{Ga}_{0,7}\text{As}/\text{In}_{0,29}\text{Al}_{0,71}\text{As}$ HEMT on GaAs substrate »

Electronic letters, vol.29, n°2, janvier 1993.

[22] H. Morkoç, S. Stute, G. B. Gao, M.-E. Lin, B. Sverdlov et M. Burns

« Large-band-gap SiC, III-V nitride, and II-VI ZnSe-based semiconductor device technologies »

Journal of applied physics, vol.76, n°3, août 1994.

[23] D. E. Lacklison, J. W. Orton, I. Harrison, T. S. Cheng, L. C. Jenkins, C. T. Foxon et S. E. Hooper

« Band gap of GaN films grown by molecular-beam epitaxy on GaAs and GaP substrates »

Journal of applied physics vol.78, n°3, août 1995.

[24] S. Nakamura, T. Mukai et M. Senoh

« high-power GaN P-N junction blue-light-emitting diodes »

Japanese journal of applied physics, vol.30, pages 1998-2001, 1991.

[25] M. Asif Khan, R. A. Skogman, J. M. Van Hove, D. T. Olson et J. N. Kuznia

« Atomic layer epitaxy of GaN over sapphire using switched metalorganic chemical vapor deposition »

Applied physics letters, vol.60, n°11, mars 1992.

[26] R. Raghunathan, D. A. Look, B. J. Baliga

« High voltage 4H-SiC Schottky barrier diodes »

IEEE electron device letters, vol.16, n°6, juin 1995.

[27] M. Ruff, H. Mittlehner et R. Helbig

« SiC devices : physics and numerical simulation »

IEEE transactions on electron devices, vol.41, n°6, juin 1994.

[28] J. W. Palmour, H. S. Kong et C. H. Carter

« Field effect transistors in 6H-siliconcarbide »

Actes International Semiconductor Device Research Symposium, page 491, 1991.

[29] G. Kelner, M. S. shur, S. binari, K. J. Sleger et H. S. Kong

« High transconductance β -SiC buried gate JFET's »

IEEE transactions on electron devices, vol.36, page 1405, 1989.

[30] G. B Gao, J. Sterner et H. Morkoç

« High frequency performance of SiC heterojunction bipolar transistors »

IEEE transactions on electron devices, vol.41, n°7, juillet 1994.

[31] **B. Gelmont, K. Kim, M. Shur**

« Monte Carlo simulation of transport in gallium nitride »
Journal of applied physics, vol.74, n°3, août 1993.

[32] **M. W. Shin et R. J. Trew**

« GaN MESFETs for high power and high temperature microwave applications »
Electronic letters, vol.31, n°6, mars 1995.

[33] **M. Asif khan, J. N. Kuznia, D. T. Olson, W. J. Schaff, J. W. Burn, M. S. Schur**
« Microwave performance of a 0,25 μm gate AlGaIn/GaN heterostructure field effect transistor »

Applied physics letters, vol.65, n°9, août 1994.

[34] **J. Turner, A. Waller, E. Kelly, D. Parker**

« Dual-gate GaAs microwave FET »
Electronic letters, vol.7, pages 661-662, 1971.

[35] **Jacques Wyrwinski**

« Etude théorique et expérimentale de divers fonctionnements en amplification de puissance du transistor à effet de champ bigrille en arséniure de gallium »
Thèse de 3ème cycle, Lille, novembre 1986.

[36] **J. Wenger, P. Narozny, H. Dämbkes, J. Splettstösser et C. Werres**

« Low-noise pseudomorphic dual-gate cascode HEMT's with extremely low noise »
IEEE microwave and guided wave letters, vol.2, n°2, février 1992.

[37] **Dominique Langrez**

« Transistors à effet de champ bigrille : nouvelle méthode de caractérisation et étude expérimentale des potentialités en onde millimétriques »
Thèse de doctorat, Lille, juillet 1996.

[38] **M. Kumar, H.-C. Huang**

« Dual-gate MESFET variable-gain constant output power amplifier »
IEEE transactions on MTT, vol.29, n°3, mars 1981.

[39] **C. Tsironis, P. Harrop**

« Dual-gate GaAs MESFET phase shifter with gain at 12 GHz »
Electronic letters, vol.16, n°16, juillet 1980.

[40] **J. L. Vorhaus, R. A. Pucel, Y. Tajima**

« Monolithic dual-gate GaAs fet digital phase shifter »
IEEE transactions on electron devices, vol.29, n°7, juillet 1982.

[41] **Christophe Kolanowski**

« Conception, réalisation et analyse de mélangeurs millimétriques en technologie hybride et intégrée utilisant des transistors à effet de champ HEMT de type monogrille et bigrille »
Thèse de doctorat, Lille, mars 1996.

- [42] **T. Sugiura, K. Honjo et T. Tsuji**
« 12 GHz band GaAs dual-gate MESFET monolithic mixers »
IEEE transactions on MTT, vol.33, n°2, février 1985.
- [43] **C. Tsironis, R. Meierer et R. Stahlmann**
« Dual-gate MESFET mixers »
IEEE transactions on MTT, vol.32, n°3, mars 1984.
- [44] **M. Kaminska, Z. Lilienthal-Weber, E. R. Weber, T. George, J. B. Kortright, F. W. Smith, B. Y. Tsaur et A. R. Calawa**
« Structural properties of As rich GaAs grown by molecular beam epitaxy at low temperatures »
Applied physics letters, vol.54, n°19, mai 1989.
- [45] **F. W. Smith**
« Device applications of low temperature grown GaAs »
Material Research Symposium Proceedings, vol.241, 1992.
- [46] **D. C Look, D. C. Walters, M. O. Manasreh, J. R. Szelove, C. E. Stutz, K. R. Evans**
« Anomalous Hall effect results in low temperature molecular beam epitaxy GaAs : hopping in a dense EL2 like band »
Physical review B, vol.42, n°6, août 1990.
- [47] **A. C. Warren, J. M. Woodall, J. L. Freeouf, D. Grishkowski, D. T. McIntuff, M. R. Melloch et N. Otsuka**
« Arsenic precipitates and the semi insulating properties of GaAs buffer layers grown by low temperature molecular beam epitaxy »
Applied physics letters, vol.57, n°13, septembre 1990.
- [48] **F. W. Smith, A. R. Calawa, C.-L. Chen, M. J. Manfra et L. J. Mahoney**
« New MBE buffer used to eliminate backgating in GaAs MESFET's »
IEEE electron device letters, vol.9, n°2, février 1988.
- [49] **C.-L. Chen, L. J. Mahoney, M. J. Manfra, F. W. Smith, D. H. Temme, A. R. Calawa**
« High breakdown-voltage MESFET with a low temperature grown GaAs passivation layer and overlapping gate structure »
IEEE electron device letters, vol.13, n°6, juin 1992.
- [50] **A. C Warren, J. M. woodall, J. H. Burroughs, P. D. Kirchner, H. K. Heinrich, G. Arjavalingam, N. Katzenellenbogen, D. Grischowsky, M. R. Melloch, F. H. Pollak, et Y. Yin**
« The electrical and optical properties of GaAs with As precipitates (GaAs : As) »
Material Research Society symposium, vol.241, 1992.
- [51] **M. Lipka, B. Splingart et E. Kohn**
« High I-V product LT GaAs MISFET structure »
Electronic letters, vol.29, n°13, 1993.

[52] C.-L. Chen, F. W. Smith, B. J. Clifton, L. J. Mahoney, M. J. Manfra et A. R. Calawa

« High power density GaAs MISFET's with a low temperature grown epitaxial layer as the insulator »

IEEE electron device letters, vol.12, n°6, juin 1991.

[53] B. Kim, M. Wurtele, H. D. Shih et H. Q. tserng

« GaAs power MESFET with 41-percent power-added efficiency at 35 GHz »

IEEE electron devices letters, vol.9, n°2, février 1988.

[54] T. M. Barton et P. H. Ladbrooke

« The role of the device surface in the high voltage breakdown behaviour of the GaAs MESFET »

Solid-state electronics, vol.29, n°8, pages 807-813, 1986.

[55] L. W. Yin, Y. Hwang, J. H. Lee, R. M. Kolbas, R. J. Trew et U. K. Mishra

« Improved breakdown voltage in GaAs MESFET's utilizing surface layers of GaAs grown at a low temperature by MBE »

IEEE electron device letters, vol.41, n°12, décembre 1990.

[56] Thomson, Daimler-Benz

« Proposal for microwave power transistors »

Programme européen IEPG TA1/RFP8.

[57] S. I. Long

« A comparison of the GaAs MESFET and the AlGaAs/GaAs heterojunction bipolar transistor for power microwave amplification »

IEEE transactions on electron devices, vol.36, n°7, juillet 1989.

[58] Yue-Fei Yang, Chung Chi Hsu, Edward S. Yang et Y.K. Chen

« Comparison of GaInP/GaAs heterostructure emitter bipolar transistors and heterojunction bipolar transistors »

IEEE transactions on electron devices, vol.42, n°7, juillet 1995.

[59] Jong-In Song, Catherine Caneau, Kyung-Bae Chough, et W.-P. Hong

« GaInP/GaAs double heterojunction bipolar transistor with high f_T , f_{max} and breakdown voltage »

IEEE electron device letters, vol.15, n°1, janvier 1994.

CHAPITRE 2

Modélisation des structures

Chapitre 2

Modélisation des structures

II.1 Introduction

L'analyse physique des transistors à effet de champ peut être envisagée de différentes manières à partir de simulations plus ou moins précises ou complexes.

Les modèles les plus complets sont de type bidimensionnel. Ils permettent de rendre compte d'un grand nombre de phénomènes physiques intervenant au sein des composants. Cependant ils nécessitent des temps de calcul importants.

A l'opposé, des simulations unidimensionnelles de type drift diffusion ou électriques peuvent être employées. Elles sont destinées à la conception de systèmes et doivent être validées soit par l'expérience, soit par d'autres types de modèles bien adaptés à l'étude en fonction des nombreux paramètres technologiques.

Dans cette optique, des modélisations de type quasi-bidimensionnel, grâce à la prise en compte des principaux phénomènes physiques apparaissant dans les transistors à effet de champ, constituent un bon compromis entre précision des résultats et temps de calcul.

II.2 Les modèles bidimensionnels

Ils se classent principalement en deux catégories.

II.2.1 Méthode de Monte Carlo

Le modèle de Monte Carlo est une simulation microscopique qui consiste à suivre les évolutions d'un paquet de porteurs soumis, dans l'espace géométrique et réciproque, à

des perturbations extérieures (champ électrique) et à des interactions diverses liées au réseau cristallin. Dans l'espace réel, on calcule la répartition du champ électrique, des porteurs et de leur vitesse. L'ensemble de ces données permet alors de déduire en tout point du composant les tensions, courants et temps de transit qui donnent accès aux performances fréquentielles des structures simulées. Cette analyse, en raison de son approche microscopique des phénomènes physiques, est très rigoureuse. Aussi, nombre de ses résultats, notamment ceux concernant le transport électronique, sont utilisés dans des modèles moins universels. En contrepartie, les temps de calcul nécessaires à la caractérisation complète d'un transistor sont très importants car la grande précision des résultats oblige à prendre en compte un grand nombre de porteurs [1].

II.2.2 Modèle hydrodynamique bidimensionnel

La modélisation hydrodynamique, quant à elle, résout un système d'équations de conservation déduit de l'équation de transport de Boltzmann (E.T.B) moyennant quelques simplifications concernant la répartition de la population électronique visant à en atténuer la complexité. Celle-ci est supposée se trouver dans une vallée unique et est obtenue en effectuant des moyennes dans les différentes vallées Γ , L et X.

Si l'on considère uniquement les porteurs majoritaires (électrons) les équations hydrodynamiques utilisées sont :

Conservation de la charge :

$$\frac{\partial n}{\partial t} + \text{div}(n\vec{v}_n) = 0 \quad (2.1)$$

Conservation du moment :

$$\frac{\partial(nm^*\vec{v})}{\partial t} + \text{grad}\vec{(nm^*v^2)} + \text{grad}\vec{(nkT)} = qn\vec{E} - n\frac{m^*}{\tau_m(w)}\vec{v} \quad (2.2)$$

Conservation de l'énergie :

$$\frac{\partial(nw)}{\partial t} + \text{div}(nw\vec{v}) + \text{div}(nkT(w)\vec{v}) = qn\vec{v}\vec{E} - \frac{n(w-w_0)}{\tau_w(w)} \quad (2.3)$$

A ces équations vient s'ajouter l'équation de Poisson :

$$\Delta V = \frac{q}{\epsilon}(N_d - n) \quad (2.4)$$

Dans ces équations, E est le champ électrique, w l'énergie des porteurs, v la vitesse, τ_m est le temps de relaxation du moment, et τ_w le temps de relaxation de l'énergie.

La résolution de ces équations nécessite au préalable la connaissance des évolutions de $v(E)$, $w(E)$ et $kT(w)$ qui sont déterminées à l'aide de calculs de type Monte Carlo pour le matériau considéré.

A l'image des modèles de type Monte Carlo, la modélisation hydrodynamique bidimensionnelle est très rigoureuse et permet de rendre compte de nombreux effets (potentiel de surface, grille enterrée, injection de porteurs dans le substrat, dynamique non stationnaire etc.) [2]. Cependant, cette précision requiert des temps de calcul relativement longs.

Dans ce contexte, la modélisation quasi-bidimensionnelle constitue une alternative intéressante. Située entre les deux extrêmes que sont les modèles analytiques unidimensionnels et les modèles rigoureux (Monte Carlo et hydrodynamiques), elle réalise un compromis entre précision des résultats et temps de calcul. Sa principale caractéristique est la prise en compte des phénomènes de dynamique électronique non stationnaire qui revêtent une grande importance dans la détermination des performances d'un composant à grille submicronique. C'est ce dernier type de modélisation, qui fait actuellement l'objet de nombreuses études [3] [4] [5], que nous avons choisi dans le cadre de ce travail.

II.3 Modélisation quasi-bidimensionnelle (Q2D)

II.3.1 Principe

La modélisation quasi-bidimensionnelle repose sur une analyse du transistor scindée en deux parties distinctes.

Dans un premier temps, on considère le transistor en régime froid ($V_{ds} = 0$) et l'on calcule la répartition des porteurs dans chaque couche de semi-conducteur dans le sens transversal en fonction de la tension appliquée sur la grille. Cette première étape est appelée « commande de charge ». Elle peut être établie de façon plus ou moins rigoureuse et doit tenir compte des spécificités physiques de la structure que l'on désire modéliser.

Dans un second temps, l'analyse longitudinale du composant est effectuée à partir des équations des semi-conducteurs. Celle-ci a pour objet de déterminer les caractéristiques statiques et dynamiques du transistor. A l'instar des modèles hydrodynamiques bidimensionnels, elle s'appuie sur les équations de conservation du courant, de l'énergie et du moment et a donné naissance au logiciel HELENA développé au laboratoire [4].

II.3.2 Structures de type HEMT

II.3.2.1 La commande de charge

Dans notre étude, elle est le résultat d'un calcul mettant en œuvre une procédure de résolution des équations de Schrödinger et de Poisson. Les discontinuités de la bande de conduction liées à la présence des hétérojonctions créent un puits de potentiel dans lequel les électrons de la couche de GaAlAs à dopage planaire ou volumique viennent s'accumuler sous l'action du champ électrique d'interface et de la polarisation de la grille. Or, la largeur du puits (une centaine d'Angström) est de l'ordre de grandeur de la longueur d'onde de de Broglie. La couche contrainte est donc le siège d'effets quantiques traduits par une discrétisation de l'énergie dans le canal [6] [7]. Afin de rendre compte le plus complètement

possible de ces phénomènes physiques, nous avons opté pour une technique de résolution utilisant l'équation de Schrödinger :

$$-\frac{\hbar^2}{2m^*} \Delta \Psi_i + V \Psi_i = E_i \Psi_i \quad (2.5)$$

couplée à l'équation de Poisson :

$$\Delta V = \frac{\rho}{\varepsilon} \quad (2.6)$$

où $\hbar = \frac{h}{2\pi}$; Ψ_i : Enveloppe de la fonction d'onde d'indice i ; E_i : niveau d'énergie d'indice i ;

V : potentiel électrostatique; m^* : masse effective; ε : permittivité électrique; ρ : densité volumique de charge.

• Méthode de résolution

Elle consiste à résoudre les équations suivantes en considérant uniquement l'axe transversal

O_y :

l'équation de Schrödinger :

$$\frac{\hbar^2}{2} \frac{d}{dy} \left(\frac{1}{m^*(y)} \frac{d}{dy} \right) \Psi_i(y) + (E_i - V(y)) \Psi_i(y) = 0 \quad (2.7)$$

et l'équation de Poisson :

$$\frac{d}{dy} \left(\varepsilon(y) \frac{dV}{dy} \right) + q(Nd^+(y) - n(y)) = 0 \quad (2.8)$$

Avec

$$Nd^+ = \frac{Nd(y)}{1 + 2 \exp\left(\frac{E_f - E_c(y) - E_d}{kT}\right)} \quad (2.9)$$

où

E_f : niveau de Fermi

E_f : niveau de Fermi

E_d : différence entre le bas de la bande de conduction et le niveau d'énergie des atomes donneurs

T : température en Kelvin et k : constante de Boltzmann

La densité totale de porteurs $n(y)$ dans le puits est égale à la somme des populations électroniques de chaque sous-bande, soit :

$$n(y) = \sum_i n_i(y) = \sum_i N_i |\Psi_i(y)|^2 \quad (2.10)$$

N_i étant la densité totale d'électrons que peut contenir chaque sous-bande :

$$N_i = \frac{m^* kT}{\pi \hbar^2} \ln \left(1 + \exp \left(\frac{E_f - E_i}{kT} \right) \right) \quad (2.11)$$

Le carré du module de la fonction d'onde représente donc la probabilité de présence au point d'abscisse y d'un électron de la sous-bande i .

Ces équations sont résolues après discrétisation, avec un pas de calcul constant de l'ordre de 2 Å. L'équation de Poisson est traitée à l'aide de la méthode de Runge-Kutta. Dans le cas de l'équation de Schrödinger, le calcul se ramène à un problème de recherche de valeurs propres et de vecteurs propres dont sont issus les niveaux d'énergie E_i et les fonctions d'onde $\Psi_i(y)$ correspondantes. L'organigramme de la procédure numérique est représenté sur la figure II.1. Les paramètres physiques introduits dans le programme ont fait l'objet de nombreuses études [8] [9] [10] [11]. Ils concernent essentiellement les discontinuités de bande de conduction, les différences de bande interdite et les grandeurs liées aux contraintes engendrées par la nature des différentes couches dans la structure cristalline.

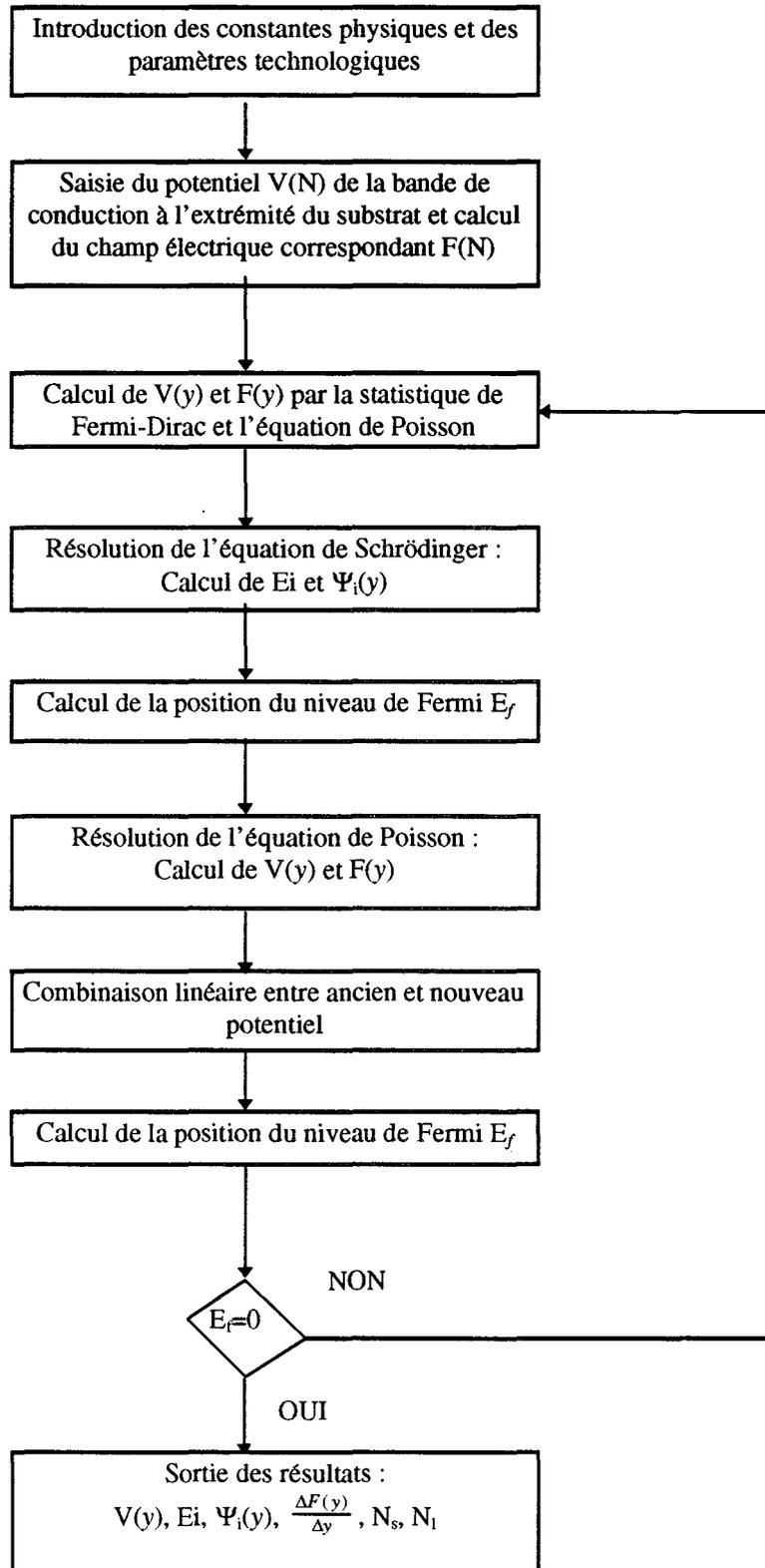


Figure II.1 : Organigramme général de la procédure de résolution des équations de Schrödinger et Poisson pour un point de calcul.

Pour les matériaux pseudomorphiques de la filière GaAlAs/GaInAs, les discontinuités de bande ont été établies par plusieurs auteurs. Elles sont données par les relations suivantes :

$$\Delta E_c \text{ Ga}_{1-y}\text{Al}_y\text{As} / \text{Ga}_{1-x}\text{In}_x\text{As} = 0,7 \left[\Delta E_g^1 - 2a \left(\frac{C_{11} - C_{12}}{C_{11}} \right) e_r + b \left(\frac{C_{11} + 2C_{12}}{C_{11}} \right) e_r \right] + 0,65 \Delta E_g \quad (2.12)$$

Où ΔE_g^1 représente la différence de largeur de bande interdite entre les matériaux GaAs et GaInAs relaxés :

$$\Delta E_g^1 = 1,548 \cdot x_{In} - 0,478 \cdot x_{In}^2 \quad (\text{en eV})$$

ΔE_g est la différence de bande interdite entre GaAlAs et GaAs qui dépend du taux d'aluminium selon la formule : $\Delta E_g = 1,087 \cdot y_{Al} + 0,438 \cdot y_{Al}^2$ (en eV). (2.13)

a et b sont les potentiels de déformation :

$$\begin{aligned} a &= -8,4 + 2,4 \cdot x_{In} \\ b &= -1,7 - 0,1 \cdot x_{In} \end{aligned} \quad (\text{a et b sont en eV}) \quad (2.14)$$

e_r est le coefficient de déformation relative de la maille :

$$e_r = \frac{-0,405 \cdot x_{In}}{5,6533 + 0,405 \cdot x_{In}} \quad (2.15)$$

C_{11} et C_{12} sont les coefficients d'élasticité.

$$C_{11} = 11,88 - 3,55 \cdot x_{In} \quad (10^{10} \text{ Pa}) \quad (2.16)$$

$$C_{12} = 5,37 - 0,84 \cdot x_{In} \quad (10^{10} \text{ Pa}) \quad (2.17)$$

Les valeurs de la masse effective et de la permittivité sont données par les relations suivantes :

$$m_{\Gamma_{\text{GaInAs}}}^* = m_{\Gamma_{\text{GaAs}}}^* \frac{E_{g\Gamma}^1 + 2a \left(\frac{C_{11} - C_{12}}{C_{11}} \right) e_r}{E_{g\Gamma}^1} \quad (2.18)$$

$$\varepsilon_r = (12,9 + 1,85 \cdot x_{In}) \cdot \exp(-17,3 \cdot 10^{12} \cdot P) \quad (2.19)$$

Où

$$E_{g\Gamma}^1 = 1,508 - \Delta E_g^1 = 1,508 - 1,548 \cdot x_{In} + 0,478 \cdot x_{In}^2 \quad (2.20)$$

$$m_{\Gamma_{0\Gamma}}^* = 0,063 - 0,041 \cdot x_{In} \quad (2.21)$$

et

$$P = -\frac{2}{3} \cdot \left(C_{11} + C_{12} - 2 \frac{C_{12}^2}{C_{11}} \right) e_r \quad (2.22)$$

• Hypothèses du modèle

Quelques hypothèses ont été formulées dans le programme :

- Approximation de la masse effective : l'électron dans le réseau cristallin est considéré comme une quasi-particule libre de masse effective m^* .
- Le niveau de Fermi est choisi comme niveau de référence et demeure constant dans la structure entière.
- Nous ne tenons compte que des six premières sous-bandes d'énergie qui traduisent correctement les effets quantiques et permettent de déterminer la quasi-totalité de la population électronique du puits.
- Le piégeage des électrons dans les couches de GaAlAs est pris en compte par le biais de l'énergie d'activation des donneurs E_d .
- Nous nous plaçons dans l'approximation unipolaire : seuls les électrons seront considérés dans nos calculs.
- Les plans de dopage seront modélisés par l'introduction d'un dopage volumique déposé sur une épaisseur de 20Å.

- Discussion : validité du modèle

Afin d'établir la validité de ce modèle, nous avons confronté nos résultats à ceux issus d'une modélisation bidimensionnelle. La figure II.2 montre un exemple de ces comparaisons sur une structure ayant un plan de dopage. On remarquera le bon accord sur la tension de pincement ainsi que sur l'évolution de N_s avec la tension de grille pour des valeurs de V_{gs} inférieures à 0,5 V pour lesquelles le courant de grille peut être négligé.

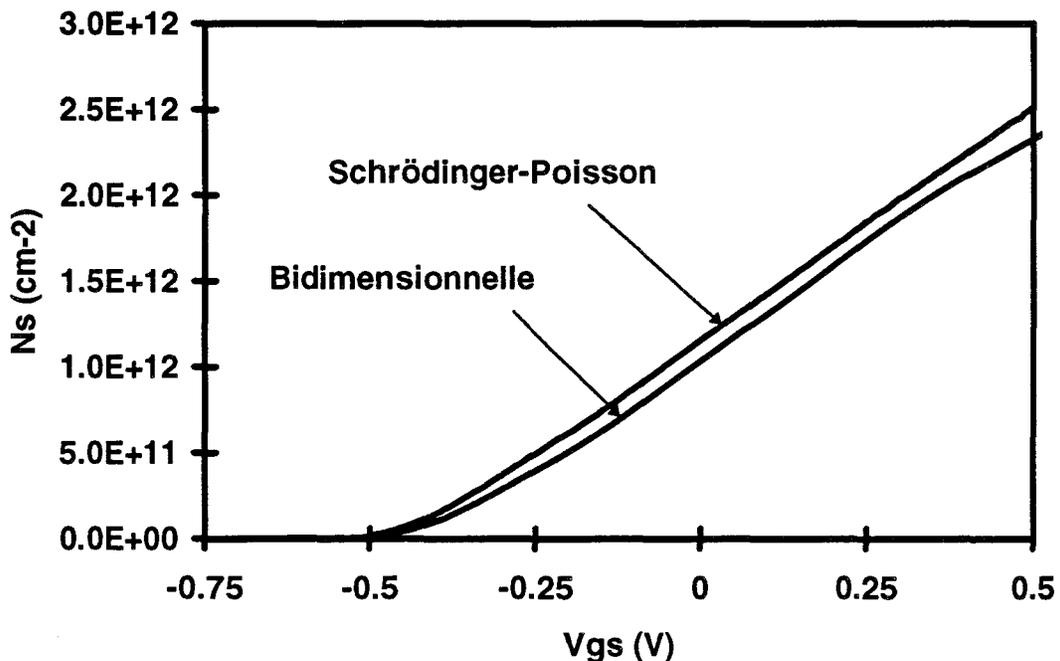


Figure II.2 : Comparaison entre commande de charge autocoherente et commande de charge bidimensionnelle pour une structure à plan de dopage ($\delta=4,5.10^{12} \text{ cm}^{-2}$).

Toutefois, nous constatons que la détermination à partir du modèle 2 D donne une densité plus faible qui peut être expliquée par les approximations introduites :

- Dans le modèle bidimensionnel utilisé, l'hétérojonction est modélisée par un champ électrique imposé sur quelques pas de maillage. Cette technique peut amoindrir quelque peu l'efficacité d'injection des porteurs dans le puits.
- Dans ce même modèle, la quantification des niveaux d'énergie dans le puits n'est pas traitée de manière aussi rigoureuse que dans notre programme. Ceci peut traduire une sous-

estimation de la population électronique du gaz bidimensionnel et ce, plus particulièrement à canal largement ouvert.

II.3.2.2 Analyse du transistor

La modélisation du transistor dans le sens longitudinal O_x est obtenue pour chaque tranche de la source vers le drain à partir de la connaissance de la commande de charge et des équations des semi-conducteurs.

• Principales hypothèses et caractéristiques

La principale caractéristique du modèle est la prise en compte des effets de dynamique électronique non stationnaire qui sont d'une grande importance dans les structures ayant une longueur de grille inférieure à 0,3 micron. D'autres phénomènes physiques sont introduits comme le potentiel de surface, l'effet d'écran et l'injection des porteurs dans le substrat. De plus, il est possible de tenir compte du fossé de grille.

Afin de simplifier la méthode de résolution, plusieurs hypothèses simplificatrices sont formulées :

- le phénomène de diffusion est supposé négligeable
- on considère que les équipotentielles dans le canal sont perpendiculaires à l'axe longitudinal
- l'influence des porteurs minoritaires n'est pas prise en compte.

• Les équations fondamentales

Les équations introduites dans le modèle sont les suivantes :

Equation de conservation du courant :

$$I_{ds} = qZn(x)v(x) \quad (2.24)$$

Equation de conservation du moment :

$$m^*(w) \frac{dv(x)}{dt} = qE_x - \frac{m^*(w)v(x)}{\tau_m(w)} \quad (2.25)$$

Equation de conservation de l'énergie :

$$\frac{dw}{dx} = qE_x - \frac{w - w_0}{v(x)\tau_w(w)} \quad (2.26)$$

Avec :

Z : largeur du transistor; $n(x)$: densité de porteurs à l'abscisse x ; $v(x)$: vitesse des porteurs à l'abscisse x ; m^* : masse effective des porteurs; E_x : champ électrique longitudinal; w : énergie des porteurs; w_0 : énergie à l'équilibre thermodynamique.

Les temps de relaxation du moment $\tau_m(w)$ et de l'énergie $\tau_\epsilon(w)$ sont déterminés en régime stationnaire.

$$\tau_m(w) = \frac{m^*(w) v_{ss}(w)}{q E_{ss}} \quad (2.27)$$

$$\tau_\epsilon(w) = \frac{w - w_0}{q E_{ss} v_{ss}(w)} \quad (2.28)$$

où $v_{ss}(w)$ et E_{ss} sont les valeurs en régime stationnaire de la vitesse et du champ électrique.

Remarquons que ces relations ne sont que l'écriture, en régime indépendant du temps, suivant l'axe O_x des équations de conservation dérivées de l'E.T.B.

Dans les couches de GaAlAs, le transport est supposé ne dépendre que du champ électrique longitudinal E_x suivant la formule :

$$v(E) = \mu(E)E \quad (2.29)$$

avec

$$\mu(E) = \frac{\mu}{\sqrt{1 + \left(\frac{\mu E}{v_s}\right)^2}} \quad (2.30)$$

Dans ces égalités,

$v(E)$: vitesse des porteurs en fonction du champ électrique longitudinal

μ : mobilité des porteurs à faible champ électrique

v_s : vitesse de saturation.

L'effet d'écran observé dans les transistors HEMT pseudomorphiques constitue une limitation physique importante qu'il nous semble utile d'introduire dans la modélisation. Observé expérimentalement, celui-ci se caractérise par une saturation voire une décroissance de la mobilité des électrons dans le puits lorsque la densité du gaz bidimensionnel augmente. Les causes de ce phénomène sont encore mal déterminées. Certains auteurs avancent l'hypothèse d'une distribution non uniforme des cations In et Ga dans le puits [12], d'autres parlent d'une corrélation dans l'arrangement des impuretés donneuses de la couche GaAlAs induisant des dipôles d^+DX^- dans les régions dopées qui expliquerait l'évolution de μ avec N_s [13].

Celle-ci dépend de la technologie utilisée par la fabrication des transistors. Aussi avons-nous considéré une évolution proche de celle relative aux transistors fabriqués par Thomson TCS dont nous avons pu disposer. L'effet d'écran est pris en compte sous la forme d'une fonction $\mu(N_s)$ ayant la forme suivante où α , N_0 et n sont des paramètres.

$$\mu(N_s) = \mu_0 \frac{1 + \alpha \left(\frac{N_s}{N_0} \right)^n}{1 + \left(\frac{N_s}{N_0} \right)^n} \quad (2.31)$$

Lorsque N_s sera élevé, la mobilité tendra vers une valeur de saturation $\alpha\mu_0$. En revanche, près du pincement (N_s faible), la mobilité vaut μ_0 (figure II.3).

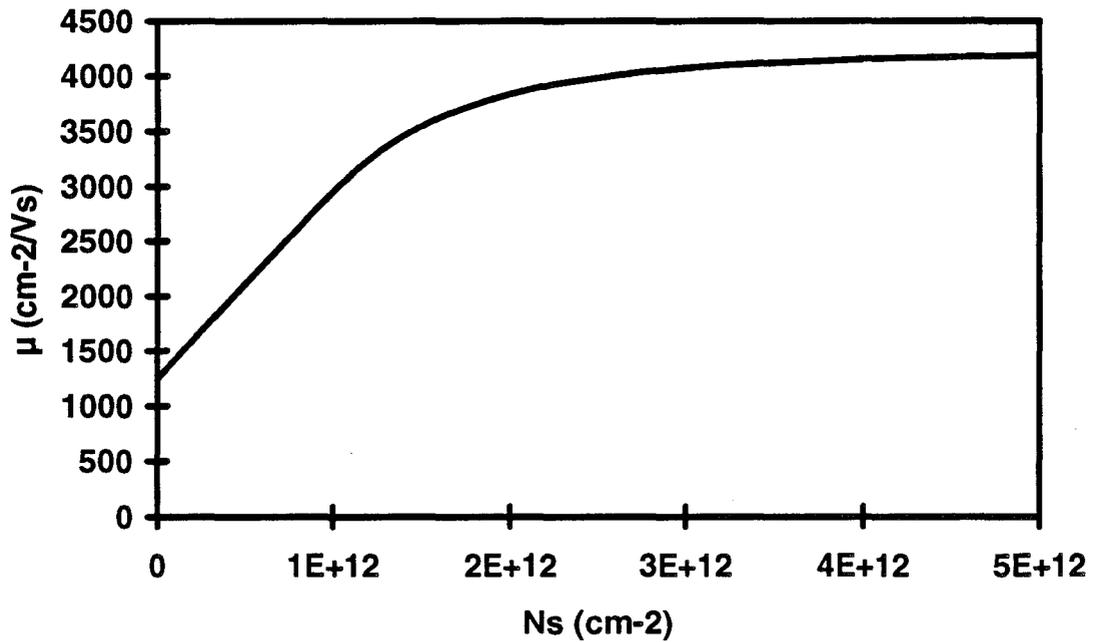


Figure II.3 : Evolution de la mobilité en fonction de la densité du gaz d'électrons présent dans le puits telle qu'elle est introduite dans nos simulations.

• Méthode de résolution

Les équations fondamentales des semi-conducteurs exposées précédemment sont écrites sous forme de différences finies dépendant uniquement de l'axe longitudinal du composant. Elles sont ensuite combinées à chaque pas afin d'obtenir une équation quadratique dont l'inconnue est le champ électrique et qui est résolue en allant de la source vers le drain. Une méthode de tir est alors employée afin de converger en fonction des conditions liées aux polarisations de grille et de drain fixées [3]. Les autres grandeurs longitudinales dans la structure sont alors déterminées à partir des équations données dans le paragraphe précédent.

• Possibilités du modèle

Cette simulation du composant ne donne que l'évolution moyenne des principales grandeurs physiques telles que le champ électrique et la vitesse longitudinale des porteurs, la densité de porteurs et leur énergie. Cependant, leur analyse permet d'obtenir des informations utiles

sur le comportement interne d'un transistor à effet de champ en fonction des différents régimes de fonctionnement.

Il est également possible de déduire les caractéristiques courant-tension $I_{ds} = f(V_{ds}, V_{gs})$ du composant ainsi que l'ensemble des éléments qui forment son schéma équivalent petit signal.

Deux méthodes sont alors envisageables :

La voie la plus simple consiste à introduire des excursions de tension ΔV_{gs} ou ΔV_{ds} (par l'intermédiaire d'une variation sur le champ électrique dans le cas d'une méthode de tir).

Les variations correspondantes sur le courant et la charge dans la structure permettent alors de calculer la transconductance g_m , la conductance de sortie g_d ainsi que les capacités C_{gs} et C_{gd} .

Une seconde possibilité consiste à utiliser la technique de la ligne active [4]. Son principe consiste à subdiviser l'axe drain-source en segments Δx à l'intérieur desquels on considère un quadripôle élémentaire, représenté sur la figure II.4, caractérisé par sa matrice admittance. L'association de ces matrices élémentaires de la source vers le drain nous conduit à la matrice admittance globale du transistor. Par identification avec le schéma naturel du TEC, il est alors possible de déduire les éléments du schéma équivalent : g_m , g_d , C_{gs} , C_{gd} , r_i , r_{gd} , C_{gd} et τ . La connaissance de ces paramètres permet d'évaluer les performances potentielles d'un composant en fonctionnement dynamique.

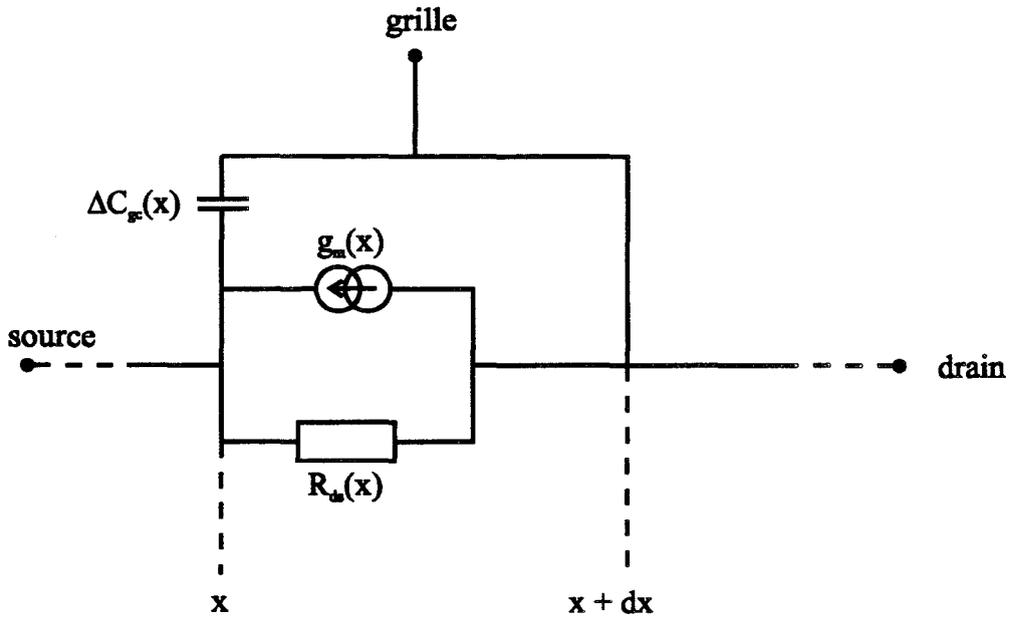


Figure II.4 : Schéma d'une cellule élémentaire de la ligne active. Les matrices Y de ces quadripôles sont sommées le long de l'axe drain-source afin de déterminer la matrice Y totale. De cette dernière sont déduits les éléments du schéma équivalent petit signal du transistor.

II.3.2.3 Spécificité du transistor bigrille

- Modélisation

Dans le cadre de notre travail, nous avons été amené à modéliser des composants de type HEMT bigrille. La simulation de telles structures ne diffère de celles de transistors monogrilles que par l'analyse longitudinale, l'étape de la commande de charge restant en tout point identique.

Il s'agit dans ce cas de tenir compte de la géométrie particulière d'un TEC bigrille, c'est-à-dire de la présence de la deuxième grille et du creusement du canal qui y est associé.

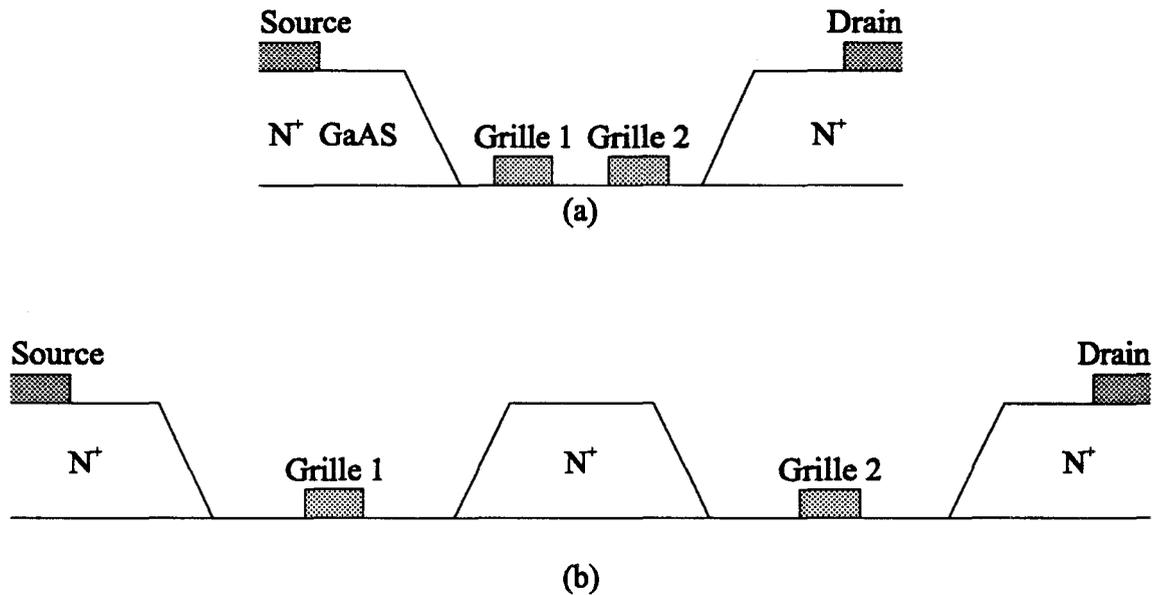


Figure II.5 : Topologie d'un transistor bigrille avec un seul fossé de grille (a) ou avec deux recess séparés (b).

Deux possibilités sont envisageables : soit un fossé commun à l'ensemble des deux grilles, soit deux « recess » de grille séparés (figure II.5). Le mode de résolution des équations des semi-conducteurs et les méthodes utilisées pour le traitement relatif à chaque grille sont identiques à ceux développés pour l'étude d'un transistor simple grille. La méthode de tir sur le champ électrique a été conservée bien qu'elle ait nécessité des modifications au niveau de la procédure numérique pour que le programme converge. Ce problème, associé à l'obligation d'utiliser un nombre de points plus important suivant l'axe longitudinal, entraîne des temps de calcul plus longs. Il faut en effet introduire en particulier un espace intergrille de l'ordre d'un micron. Pour cette raison, le logiciel a été implanté sur station de travail.

• Possibilités du modèle

Comme pour le transistor monogrille, il est possible d'analyser les principales grandeurs physiques du transistor (vitesse, énergie des électrons) ainsi que les grandeurs électriques (potentiel interne, champ électrique, pseudo-tension drain-source V_{ms} et V_{dm} des transistors équivalents, courant drain-source). Le réseau composite est obtenu en considérant le

transistor bigrille dans son schéma cascode. La séparation entre les deux TEC est fixée au milieu de l'espace intergrille. Le potentiel relevé en ce point détermine V_{ms} et V_{dm} la tension drain-source de chaque transistor simple grille équivalent.

De la même manière que pour le transistor monogrille, le schéma équivalent petit signal peut être établi à partir de la détermination des principaux paramètres. Ceux-ci sont calculés de la même manière que pour un transistor monogrille : soit par une méthode utilisant des excursions de tension autour d'un point de fonctionnement donné, soit en utilisant la méthode de la ligne active. Dans ce dernier cas, le transistor bigrille est séparé en deux zones limitées par le point milieu de la zone intergrille. Ainsi pour chaque triplet (V_{g1s} , V_{g2s} , V_{ds}), c'est l'ensemble des éléments du schéma équivalent du transistor qui est accessible. Celui-ci peut être établi suivant la configuration cascode définie au premier chapitre ou en hexapole. Dans cette dernière hypothèse, on considère trois accès formés par les deux grilles et le drain. Ceux-ci seront explicités et comparés en détail dans le chapitre consacré à l'étude du transistor bigrille.

II.3.3 Le cas du MISFET GaAs BT

La structure du MISFET GaAs BT est très différente de celle des composants de type HEMT. Il faut notamment tenir compte de la spécificité de la zone épitaxiée à basse température. Celle-ci est à l'origine du comportement particulièrement complexe du transistor et rend délicate l'explication des phénomènes physiques intervenant au sein du composant. En particulier, une dispersion des résultats selon que l'on se trouve en régime statique ou dynamique a été constatée. De plus le MISFET GaAs BT présente une tension de claquage beaucoup plus élevée que le classique MESFET GaAs.

Notre démarche a consisté à essayer d'expliquer cette structure particulière à partir d'une modélisation quasi-bidimensionnelle. Ceci nécessite la mise en œuvre d'une commande de charge particulière et l'introduction de phénomènes physiques nouveaux dans le modèle.

II.3.3.1 La commande de charge

Nous représentons sur la figure II.6 le schéma typique de l'épitaxie d'un MISFET GaAs BT. Afin de calculer la répartition des porteurs dans les trois principales couches (GaAs BT, canal dopé, substrat), nous avons adopté une méthode issue des travaux menés au laboratoire par J. Coufal [14].

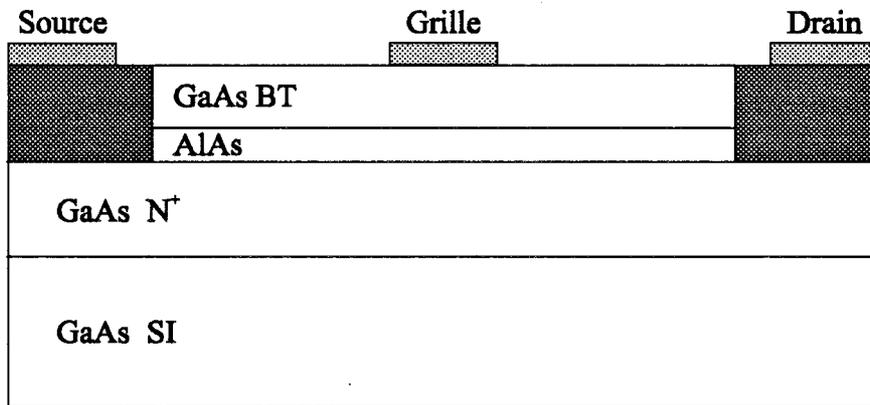


Figure II.6 : Coupe schématique d'un MISFET GaAs BT.

Ce modèle repose sur la résolution suivant l'axe perpendiculaire au plan de la grille de trois équations différentielles :

L'équation de Poisson :

$$\frac{dE}{dy} = \frac{q}{\epsilon} [Nd^+(y) - Na^-(y) + p(y) - n(y)] \quad (2.32)$$

L'équation reliant l'énergie d'un électron de la bande de conduction au champ électrique :

$$E(y) = q \frac{d\epsilon_c}{dy} \quad (2.33)$$

L'équation de continuité du courant :

$$J = q \left[n(y) \mu_n(y) E(y) + D_n \frac{dn}{dy} \right] \quad (2.34)$$

Cette relation décrit le courant comme la somme d'un courant de conduction et d'un courant de diffusion. Dans l'approximation de Boltzmann de la statistique de Fermi-Dirac, cette égalité devient :

$$J = n(y) \mu_n(y) \frac{d\epsilon_F}{dy} \quad (2.35)$$

Avec

$$n(y) = N_c \exp\left(-\frac{\epsilon_c - \epsilon_F}{kT}\right) \quad (2.36)$$

$$p(y) = N_A \exp\left(\frac{\epsilon_v - \epsilon_F}{kT}\right)$$

D'autre part, nous pouvons introduire la présence d'un niveau donneur et d'un niveau d'accepteur dont la probabilité d'occupation est donnée par :

$$N_D^+(z) = \frac{N_D}{1 + 2 \exp\left(\frac{\epsilon_F + \epsilon_D - \epsilon_c}{kT}\right)} \quad (2.37)$$

$$N_A^-(z) = \frac{N_A}{1 + \frac{1}{4} \exp\left(\frac{\epsilon_v + \epsilon_A - \epsilon_F}{kT}\right)}$$

Une fois discrétisées, les équations différentielles sont résolues en utilisant la méthode de Runge-Kutta d'ordre 2. Auparavant, nous aurons pris soin de fixer les conditions aux limites :

- Loin de la grille, le champ électrique est nul : $E(\infty) = 0$.
- Loin de la grille, l'énergie du bas de la bande de conduction est égale à la moitié de la

bande interdite : $\epsilon_c(\infty) = \frac{\epsilon_g}{2}$.

- Loin de la grille, la valeur du niveau de Fermi est nulle : $\varepsilon_F(\infty) = 0$.

Ces trois égalités fixent les valeurs du champ électrique, de l'énergie et du niveau de Fermi au point d'abscisse N situé au bas du substrat. Une fois choisie la densité de courant, les différentes grandeurs physiques (énergie, densité de porteurs, champ électrique, potentiel) sont calculées en « remontant » jusqu'à la grille. Si la condition $\varepsilon_c(0) - \varepsilon_F(0) = \Phi_B$ est réalisée, on calcule alors le nombre d'électrons présents dans le canal et la tension correspondante appliquée à la grille. L'organigramme est représenté sur la figure II.7. Ce processus, reproduit un nombre convenable de fois, permet d'obtenir la commande de charge.

II.3.3.2 Particularités de la commande

- Dispersion de la transconductance

Les mesures effectuées sur des structures MIS GaAs BT/AlAs/GaAs ont mis en évidence une diminution de la transconductance aux environs de quelques dizaines de mégahertz. Ainsi, aux très basses fréquences et en statique g_m présente des valeurs élevées équivalentes à celles que l'on relèverait pour un MESFET GaAs. Après une phase de pallier, celle-ci décroît d'un facteur deux environ pour se stabiliser aux hautes fréquences à une valeur beaucoup plus modeste correspondant alors à un fonctionnement de type MISFET. Afin de décrire cette transition, Lipka et al. [15] ont élaboré un modèle électrique de la structure MIS GaAs BT/AlAs. Chaque couche est représentée par un dipôle RC parallèle (figure II.8).

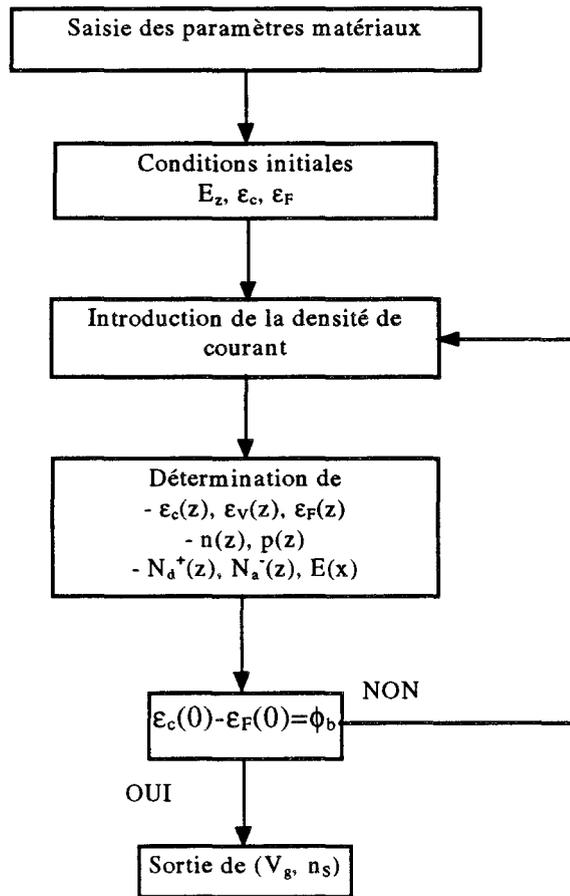


Figure II.7 : Organigramme de la procédure de calcul d'un point de la commande de charge d'un MISFET GaAs BT.

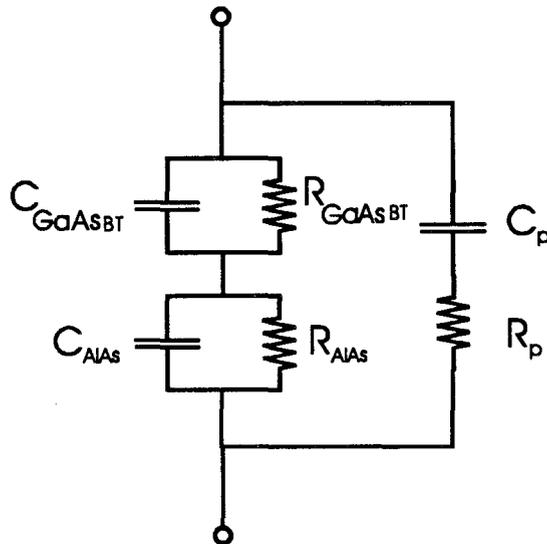


Figure II.8 : Schéma électrique équivalent du sandwich GaAs BT/AlAs d'après K.-M. Lipka. C_p et R_p sont des éléments parasites. Chaque couche de semi-conducteur est représentée par un dipôle RC parallèle.

Aux basses fréquences, le circuit se comporte comme une simple résistance : on obtient un fonctionnement de type MESFET qui explique les valeurs élevées de la transconductance. A l'opposé, en hautes fréquences, les couches ont un effet capacitif et l'on a alors affaire à un fonctionnement de type MISFET ce qui explique la diminution de la transconductance. Pour notre part, notre modélisation prendra en compte les deux cas extrêmes : en hyperfréquences et en régime statique. Dans ce premier cas, la commande de charge dynamique doit inclure une couche d'arséniure de gallium BT. Dans le second cas, les couches de GaAs BT et d'AlAs se comportent du point de vue électrique comme des résistances. Nous considérerons que celles-ci sont très faibles, ce qui revient à admettre que la grille repose directement sur le canal GaAs dopé. On détermine dans ce cas la commande de charge statique. Aux fréquences micro-ondes, les éléments du schéma équivalent petit signal seront calculés par la méthode de la ligne active en considérant la commande de charge dynamique alors qu'aux basses fréquences et en régime statique, c'est la commande de type MESFET qui est introduite. Nous déterminons ainsi les deux valeurs extrêmes de la zone de transition.

• Modélisation de la couche d'AlAs

Le film d'AlAs joue un rôle particulier au sein de l'épitaxie. Couche tampon entre le canal GaAs N⁺ et le GaAs BT, sa présence a pour but d'empêcher la diffusion de l'arsenic en excès du GaAs BT dans le GaAs dopé N. La prise en compte de ce matériau dans la commande de charge nous a conduit à modéliser l'hétérojonction GaAs/AlAs. Nous avons donc considéré une barrière de potentiel ΔE_c calculée par la relation suivante :

$$\Delta E_c = \chi_{GaAs} - \chi_{AlAs} \quad (2.38)$$

où χ représente l'affinité électronique du matériau considéré. Dans le cas de l'hétérojonction GaAs/AlAs, nous obtenons une barrière de potentiel de 0,57 eV.

II.3.3.3 Modifications introduites dans le modèle

Le comportement très différent de la zone GaAs BT suivant que l'on est en régime statique ou dynamique a nécessité l'introduction d'une commande de charge mixte dans le programme. En pratique, on opère en deux temps :

- Dans une première phase, on calcule les caractéristiques statiques $I_{ds} = f(V_{ds}, V_{gs})$ en tenant compte d'une zone GaAs BT très conductrice. On considère dans ce cas que la chute de tension dans cette couche est négligeable.
- Dans un second temps, autour d'un point de fonctionnement donné $(V_{gs0}, I_{ds0}, n_{s0})$, on considère des excursions dynamiques ΔV_{gs} qui entraînent des variations Δn_s et ΔI_{ds} en tenant compte du caractère capacitif de la zone de GaAs BT et du comportement associé de la commande Δn_s avec ΔV_{gs} .

Cette méthode est utilisée pour chaque tranche du composant allant de la source vers le drain. Il est alors possible, en utilisant le concept de la ligne active, d'établir les principaux paramètres dynamiques de la structure en hyperfréquences. Pour obtenir le comportement du transistor en régime statique ou pour des fréquences très basses, on admet que la commande de charge reste inchangée. On déduit alors les principaux paramètres en régime statique.

Les mécanismes de transport dans le GaAs BT sont complexes et mal connus. Lorsque l'arséniure de gallium épitaxié à basse température n'est pas recuit, ils sont conditionnés par la présence de deux bandes d'énergie que sont la bande de conduction et la pseudo-bande créée par les défauts antisites. La conductivité totale de la couche se ramenant à la somme d'une conductivité dans la bande de conduction et d'une autre dans la pseudo-bande de type « hopping ». La mobilité μ_y est habituellement chiffrée à quelques centaines de cm^2/Vs . Dans la suite de nos travaux, nous opterons pour une valeur de $1000 \text{ cm}^2/\text{Vs}$.

II.3.3.4 Le claquage dans les MISFET GaAs BT

Le claquage est sans doute le phénomène physique le plus limitatif des transistors de puissance. Dans le cas du transistor MISFET GaAs basse température, des tensions de claquage drain-source très élevées peuvent être obtenues grâce à la couche GaAs BT. Des mesures de caractéristiques courant-tension en fonction de la température montrent que la tension de claquage croît avec cette température, ce qui met en évidence un processus de génération par effet tunnel.

Comme pour tout composant à effet de champ, c'est dans l'espace grille-drain, siège des champs électriques les plus intenses, que sont générés les porteurs responsables du claquage.

Dans le cas du MISFET GaAs BT, c'est l'effet tunnel qui est le facteur prépondérant. Plus précisément, il semble qu'il s'agisse d'une génération d'électrons par effet tunnel de la « mini-bande », formée par les pièges présents dans le GaAs BT, vers la bande de conduction. Si l'on considère que ces porteurs ont une durée de vie l'ordre de 200 fs [16], et que les conditions de transport leur confèrent une vitesse moyenne d'environ $3 \cdot 10^5$ m/s, ils peuvent franchir une distance proche de 600 Å avant de se recombiner. Ce parcours est loin d'être négligeable en regard des dimensions des transistors. La présence de ces électrons en grande quantité dans l'espace grille-drain a pour conséquence un étalement et une uniformisation du champ électrique local. Ce mécanisme peut expliquer les tensions de claquage importantes obtenues sur les composants à effet de champ de type GaAs BT. A tension drain-source et géométrie équivalentes, il peut en résulter alors un champ électrique maximum moindre que dans des structures habituelles à base d'arséniure de gallium [17].

Pour déterminer le nombre de porteurs dans la zone GaAs basse température dû à l'effet tunnel, il faut établir une probabilité de passage de ces porteurs dans la bande de conduction. Celle-ci dépend de la différence d'énergie entre la mini-bande située dans la

zone interdite et le bas de la bande de conduction ainsi que de la forme de la barrière qui est mal connue. Si l'on considère que le phénomène physique mis en jeu est similaire à celui d'une génération par effet tunnel bande à bande, les limites sont soit une barrière triangulaire, soit une barrière parabolique.

En admettant que la barrière de potentiel qu'ont à franchir les électrons est triangulaire, la probabilité de passage d'un électron de la mini-bande vers la bande de conduction est donnée par :

$$p = \exp \left[- \frac{4(2m^*)^{\frac{1}{2}}}{3\hbar q E_x} \cdot (q\Delta E_g)^{\frac{3}{2}} \right] \quad (2.39)$$

m^* étant la masse effective des électrons

$\hbar = \frac{h}{2\pi}$; q : charge de l'électron;

$\Delta E_g = 0,3$ eV (Différence d'énergie entre la mini-bande et la bande de conduction);

E_x : champ électrique longitudinal.

Si N représente la densité de porteurs présents dans la pseudo-bande, la population électronique générée par l'effet tunnel est exprimée par la relation suivante :

$$n = N \cdot \exp \left[- \frac{4(2m^*)^{\frac{1}{2}}}{3\hbar q E_x} \cdot (q\Delta E_g)^{\frac{3}{2}} \right] \quad (2.40)$$

Dans le cas d'une barrière parabolique, nous avons :

$$p = \exp \left[- \frac{\pi (m^*)^{\frac{1}{2}}}{2\sqrt{2} q \hbar E_x} \cdot (q\Delta E_g)^{\frac{3}{2}} \right] \quad (2.41)$$

De cette expression, on déduit l'ensemble n des porteurs générés :

$$n = N \exp \left[- \frac{\pi (m^*)^{\frac{1}{2}}}{2 \sqrt{2} q \hbar E_x} \cdot (q \Delta E_g)^{\frac{3}{2}} \right] \quad (2.42)$$

II.4 Conclusion

A partir d'un logiciel de simulation quasi-bidimensionnelle existant au laboratoire, nous avons introduit les modifications nécessaires à l'étude des différentes structures que nous avons à étudier. Suivant les cas, les modifications sont apportées soit sur la commande de charge soit dans l'étude suivant l'axe longitudinal. Le but est de permettre de décrire et d'analyser de manière aussi précise que possible le comportement des différents transistors en comparant avec les résultats issus des données expérimentales.

Nous nous proposons maintenant d'exposer les résultats relatifs à ces différentes structures et de les examiner.

Bibliographie du chapitre 2

[1] Philippe Bourel

« Simulation Monte-Carlo bidimensionnelle et étude expérimentale de transistors à effet de champ à hétérojonction AlInAs/GaInAs adapté en maille sur InP »
Thèse de 3ème cycle, Lille, décembre 1991.

[2] Jérôme Hédoire

Thèse de 3ème cycle, Lille, à paraître.

[3] Alain Cappy

« Sur un nouveau modèle de transistors à effet de champ à grille submicronique. »
Thèse de 3ème cycle, Lille, décembre 1981.

[4] Henri Happy

« Helena : un logiciel convivial de simulation des composants à effet de champ »
Thèse de 3ème cycle, Lille, juin 1992.

[5] C.G. Morton, C.M. Snowden et M.J. Howes

« HEMT physical model for MMIC CAD. »
Actes de l'EuMC, Bologne, septembre 1995.

[6] Jocelyn Alamkan

« Etude théorique des couches actives AlGaAs/InGaAs/GaAs à l'aide d'un modèle autocohérent des équations de Schrödinger et Poisson. »
Thèse de 3ème cycle, Lille, février 1993.

[7] Y. Fu et M. Willander

« Subband structure and ionized impurity scattering of the two dimensionnal electron gas in δ -doped field effect transistor. »
Journal of applied physics, vol.78, n°5, septembre 1995.

[8] J. Y. Marzin, M. N. Charasse, B. Sernage

« Optical investigation of a new type of valence band configurations in $\text{In}_x\text{Ga}_{1-x}\text{As}/\text{GaAs}$ strained supperlattice. »
Physical Review, vol.31, n°12, juin 1985.

[9] C. P. Kuo et al.

« Effect of mismatch strain on bandgap in III-V semiconductors. »
Journal of applied physics, vol.57, n°12, juin 1985.

[10] S. Adachi

« Material parameters of $\text{In}_{1-x}\text{Ga}_x\text{As}_y\text{P}_{1-y}$ and related binaries. »
Journal of applied physics, vol.53, n°12, décembre 1982.

[11] **S. Adachi**

« GaAs, AlAs, Al_xAlGa_{1-x}As Material parameters for use in research and device application »

Journal of applied physics, vol.58, n°3, août 1985.

[12] **H. Ohno, J.K. Luo, K. Matsuzaki et H. Hasegawa**

Applied physic Letters, vol.54, n°36, 1989.

[13] **E. Litwin-Staszewska, T. Suski, C. Skierbiszewski, F. Kobbi, J. L. Robert, et V. Mosser**

« Two-dimensionalelectron gas mobility anomalies (andenhancement) in pseudomorphic AlGaAs/InGaAs/GaAs heterostructures »

Journal of applied physics, vol.77, n°1, janvier 1995.

[14] **Jiri Coufal**

« Modélisation du contrôle de charge d'une structure MIS où l'isolant est constitué de GaAs épitaxié à basse température (200 °C). »

Mémoire de D.E.A. Lille, octobre 1993.

[15] **K.-M. Lipka, B. Splingart, U. Erben, E. Kohn**

« LT GaAs MIS-diode characteristics and equivalent circuit model. »

IEEE Cornell conference Ithaca, New York, 1993.

[16] **E. S. Harmon, M. R. Melloch, J. M. Woodall, D. D. Nolte, N. Otsuka et C. L. Chang**

« Carrier lifetime versus anneal in low temperature growth GaAs »

Applied physic letters, vol.63, n°16, octobre 1993.

[17] **D. Théron, J. C. De Jaeger, M. Lefebvre, F. Duhamel, K. sherif, G. Salmer et E. Kohn**

« Power LT GaAs MISFET's : potentialities and limitations »

Non Stoichiometric workshop, Nouvelle Orléans, 1995.

CHAPITRE 3

Etude du HEMT pseudomorphique AlGaAs/InGaAs
pour l'amplification de puissance

Chapitre III

Etude du HEMT pseudomorphique AlGaAs / InGaAs pour l'amplification de puissance

III.1 Introduction

Ce troisième chapitre est consacré à la modélisation de composants à effet de champ monogrilles destinés à l'amplification de puissance.

Dans un premier temps, nous confrontons les résultats issus de nos simulations à celles déduites de mesures faites sur des transistors fabriqués au laboratoire afin de valider le modèle. Ensuite, nous présentons une étude complète afin de déterminer les potentialités de structures à plans de dopage et leur optimisation en vue d'amplification de puissance à 60 GHz. Enfin, nous entreprenons une étude systématique des principaux paramètres technologiques dont la dispersion peut être due à une étape critique de la fabrication du transistor afin d'évaluer leur influence sur les performances hyperfréquences d'amplificateurs de puissance.

III.2 Validation du modèle : comparaison théorie expérience

Nous venons d'exposer dans le chapitre 2 l'ensemble des procédures qui nous permettent de décrire le comportement de transistors à effet de champ de type pseudomorphique. Afin de les valider, nous nous sommes efforcés de comparer nos résultats issus des simulations avec ceux déduits de mesures effectuées sur un transistor représentatif de la plaquette.

III.2.1 Le transistor

Les composants simulés ont été fabriqués au laboratoire. Il s'agit de HEMT pseudomorphiques ayant une longueur de grille de 0,15 micron et un développement de 80 microns ($2 \times 40 \mu\text{m}$). La topologie et la structure épitaxiale sont illustrées figure III.1. Ils possèdent un seul plan de dopage d'environ $6 \cdot 10^{12} \text{ cm}^{-2}$ situé au dessus du puits. Ce dernier a une épaisseur de 120 Å tandis que celle de la zone de barrière GaAlAs placée sous la grille est en moyenne de 120 Å.

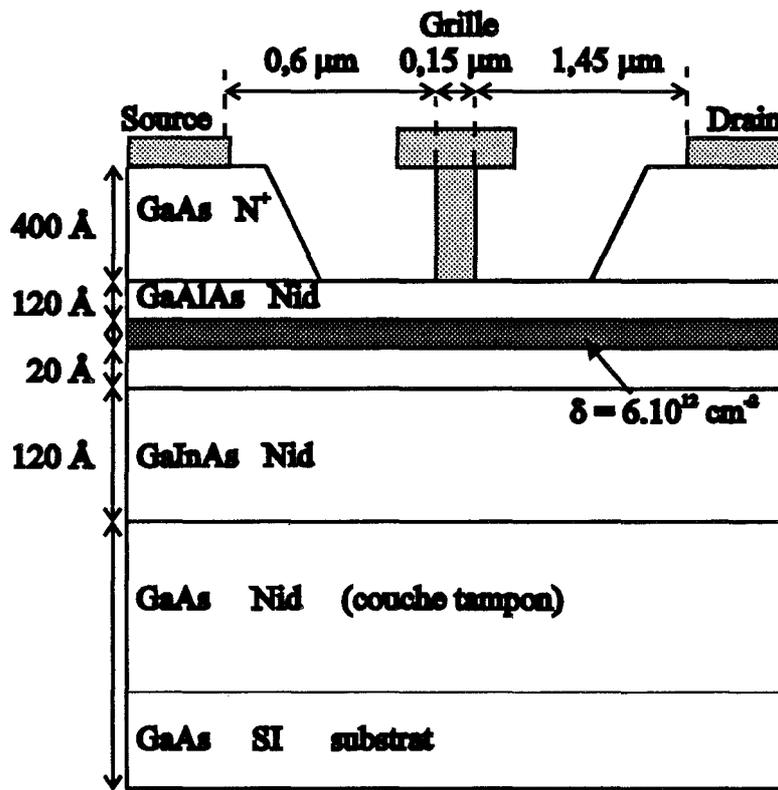


Figure III.1 : Coupe schématique du transistor SIMPLET fabriqué au laboratoire.

III.2.2 Comparaison des caractéristiques statiques

L'examen des caractéristiques de sortie $I_{ds} = f(V_{ds}, V_{gs})$ fait apparaître un bon accord quant à la valeur du courant de saturation avec cependant de légers écarts à canal largement ouvert. D'autre part, nos simulations pèchent par une sous-estimation de la conductance de sortie g_d en régime de saturation (figure III.2) qui se traduit par des courbes

théoriques plus plates. Nous attribuons ce défaut à la modélisation de l'injection des porteurs dans le substrat. Celle-ci repose en effet sur le postulat que les porteurs peuvent être injectés dans le GaAs sur une épaisseur équivalente Y_s , constante sur l'ensemble de l'axe source-drain, et dépendante de la longueur de grille. Remarquons pour terminer que la tension de pincement est correctement estimée.

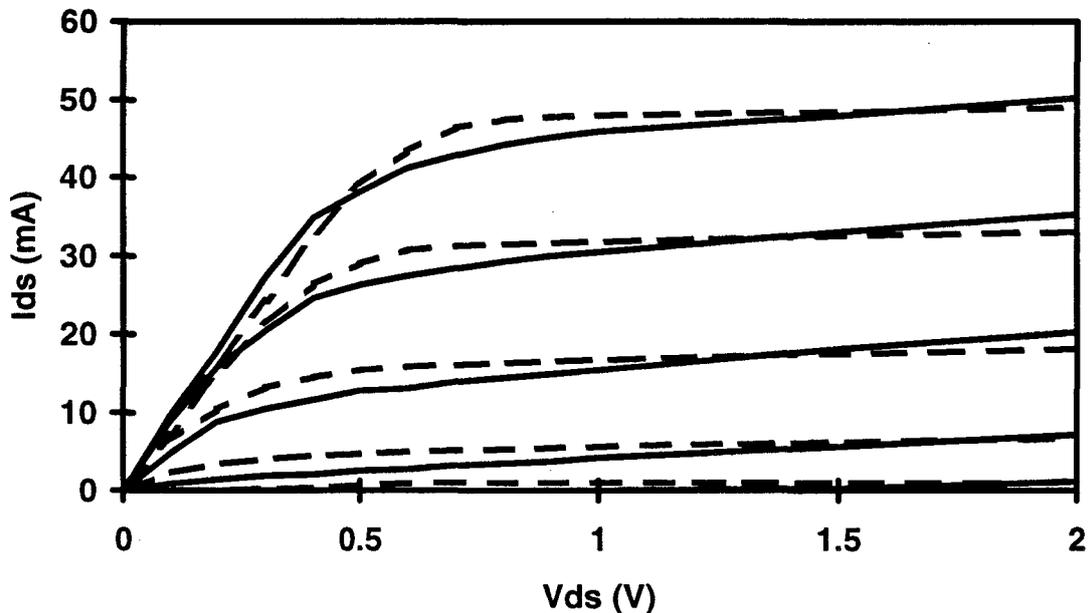


Figure III.2 : Caractéristiques de sortie théoriques (pointillés) et expérimentales (traits pleins). V_{gs} varie de $+0,5V$ à $-0,3V$ par pas de $0,2V$. Développement : $2 \times 40 \mu m$.

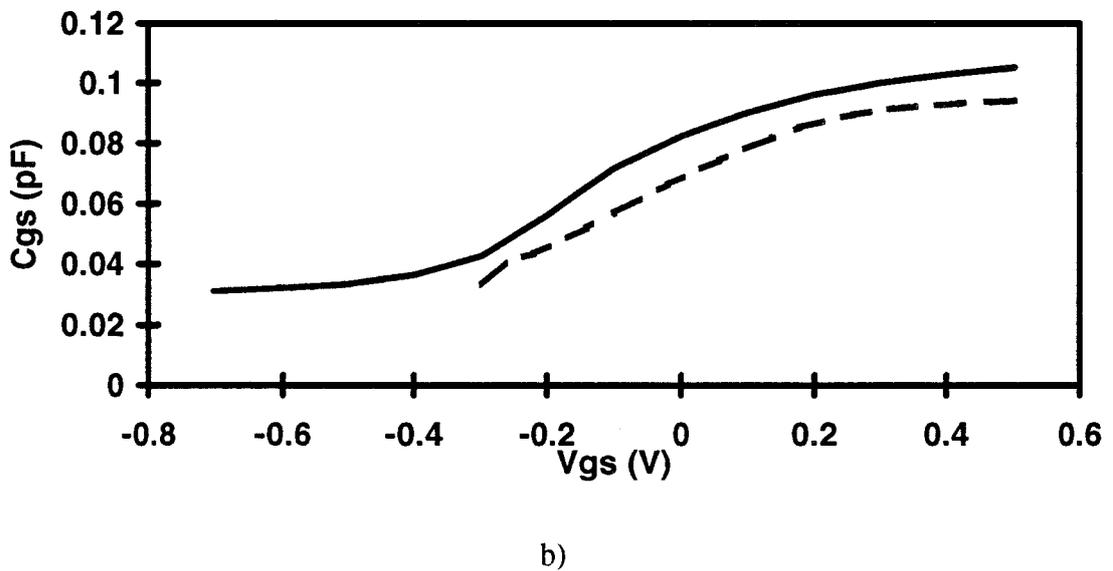
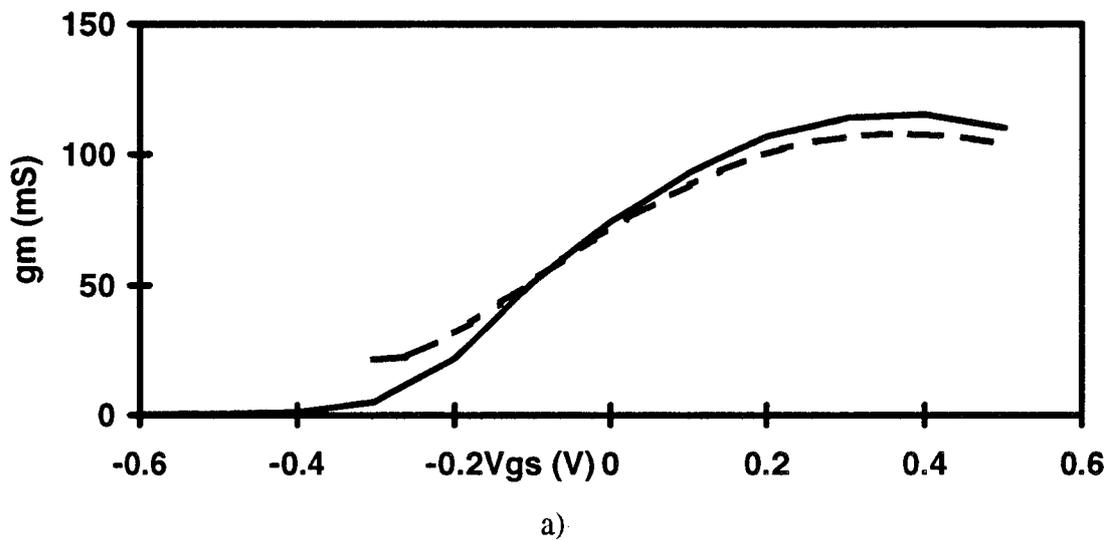
III.2.3 Caractéristiques dynamiques

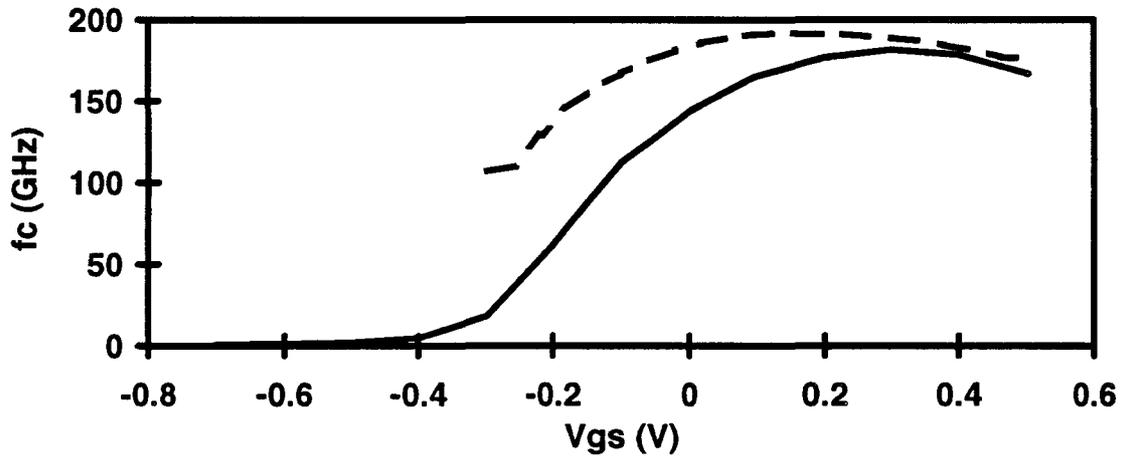
Nous nous sommes appliqués à tracer les évolutions des principaux éléments du schéma équivalent petit signal en fonction de la tension appliquée sur la grille pour une tension drain-source fixée à 3 Volts.

- Transconductance

Notons tout d'abord que l'allure générale de la courbe (figure III.3.a) est conforme aux mesures. Près du pincement, la transconductance est faible en raison du petit nombre de porteurs présents dans le puits. A canal largement ouvert, les électrons libres des couches de GaAlAs ne sont plus négligeables face à ceux du gaz bidimensionnel. Leurs

propriétés de transport dans ces matériaux étant largement inférieures à celles de ceux présents dans la couche contrainte, la transconductance diminue alors à mesure que la proportion porteurs libres/gaz 2D augmente. Toutefois, lorsque g_m atteint sa valeur maximale, nous observons un léger écart entre les simulations et les mesures qui peut être due à la prise en compte d'une dynamique électronique dans le puits trop favorable pour de telles longueurs de grille.





c)

Figure III.3 : Evolution de la transconductance (a), de la capacité C_{gs} (b) et de la fréquence de coupure (c) en fonction de V_{gs} pour une tension V_{ds} fixée à 2 V. Traits pleins : mesures, pointillés, courbes théoriques.

- Capacité C_{gs} .

La figure représentant les variations de la capacité C_{gs} en fonction de V_{gs} montre que les tendances sont les mêmes (figure III.3.b). Près du pincement, les courbes théoriques et expérimentales sont proches alors qu'elles tendent à s'écarter à mesure que le canal s'ouvre. La différence atteint alors près de 10 fF lorsque V_{gs} vaut +0,5 V. La différence observée a certainement pour origine le caractère unidimensionnel du logiciel utilisé qui, pour les petites longueurs de grille considérées, peine à rendre compte d'effets physiques dont l'aspect bidimensionnel tend à devenir de plus en plus important notamment en sortie de grille.

- La fréquence de coupure f_c .

Les remarques formulées pour la transconductance et la capacité C_{gs} justifient l'allure de la courbe $f_c = f(V_{gs})$ représentée sur la figure III.3.c : la sous-estimation de C_{gs} induit une valeur de f_c un peu trop optimiste.

III.2.4 Conclusion et enseignements

A la lueur des résultats que nous venons d'examiner, nous pouvons conclure à une relativement bonne adéquation des procédures de simulation avec les résultats des mesures. Cependant, il conviendra de se montrer prudent sur les valeurs maximales de la capacité C_{gs} . Nos comparaisons avec l'expérience montrent que sa valeur peut être sous-estimée de quelques 10 %. Par conséquent, les fréquences de coupure du gain en courant seront quelque peu optimistes. Toutefois, une précision de 10 % sur les performances déterminées par notre logiciel montre que, compte tenu de la précision des différentes grandeurs technologiques, la fiabilité des prédictions théoriques est bonne et que les hypothèses formulées dans le modèle sont encore valables pour le type de composant étudié.

III.3 Structures envisagées pour l'amplification de puissance à 60 GHz

Un transistor à effet de champ de puissance doit pouvoir délivrer un courant I_{ds} important tout en ayant une tension de claquage suffisamment élevée [1]. Afin de satisfaire à ces deux impératifs, il est nécessaire d'une part de choisir une structure épitaxiale à même de fournir des densités de porteurs importantes et, d'autre part, d'évaluer les paramètres technologiques (profondeur et largeur de recess, longueur de grille, etc.) compatibles avec une bonne tenue du composant au claquage [2].

III.3.1 Paramètres technologiques

III.3.1.1 Le recess de grille

Nous représentons sur la figure III.4 le schéma du transistor à effet de champ que nous nous proposons d'étudier.

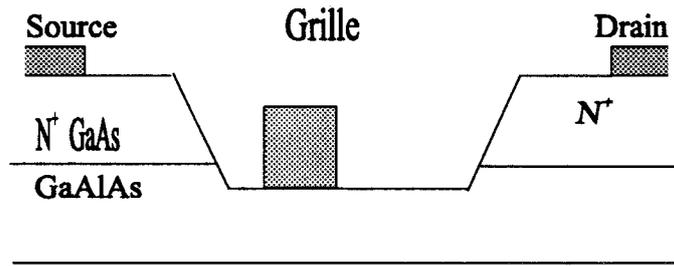


Figure III.4 : Géométrie type des HEMT que nous étudions dans ce chapitre.

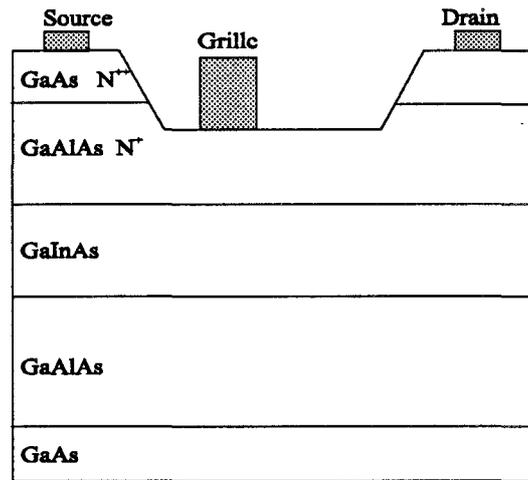
Des zones superficielles très dopées en GaAs côté source et drain ont pour objet principal de réduire les résistances d'accès R_S et R_D .

Comme tout transistor de puissance, il utilise la technique de la grille enterrée (« recess de grille ») qui consiste, par une attaque sélective, à creuser la couche superficielle très dopée et à y déposer la grille [3] [4]. De cette manière, l'épaisseur de la couche active sous la grille étant plus faible que sous les contacts de source et de drain, la densité de charge sous le drain diminue entraînant ainsi le recul du domaine de champ élevé vers la grille. On observe alors une amélioration du claquage à canal ouvert.

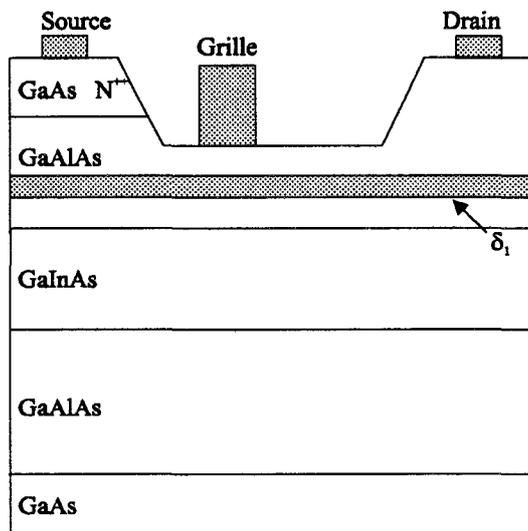
Signalons que des topologies plus complexes de recess de grille peuvent être envisagées : des travaux récents, aussi bien théoriques qu'expérimentaux, relatifs à des structures à double recess font apparaître des tensions de claquage supérieures à celles de composants à fossé de grille simple [5] [6]. De telles études, au demeurant fort délicates à mener, ne sont pas du domaine de ce présent travail.

III.3.1.2 Structure de l'épitaxie

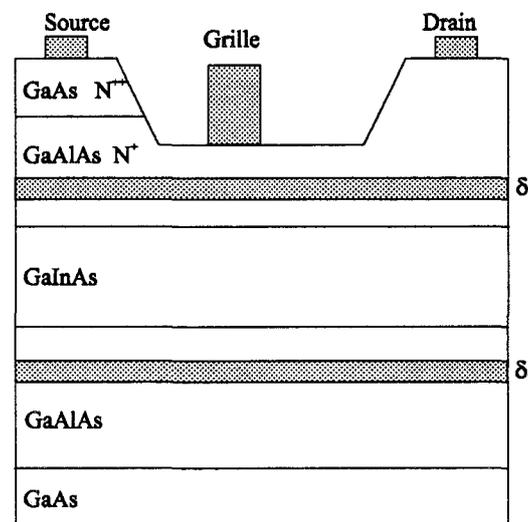
Pour la conception de structures de type HEMT, différentes configurations de couches donneuses sont envisageables :



a)



b)



c)

Figure III.5 : Différentes configurations de couches donneuses. a) GaAlAs à dopage volumique. b) Dopage plan de la couche de GaAlAs supérieure. c) Dopage plan des couches de GaAlAs situées de part et d'autre du puits localisé dans la couche de GaInAs.

- On peut utiliser une zone GaAlAs fortement dopée sous la grille (figure III.5.a)

Cependant, toute augmentation de la densité de porteurs dans le puits nécessite une élévation du dopage de cette zone GaAlAs. Ceci entraîne une détérioration du contact Schottky de grille et du claquage.

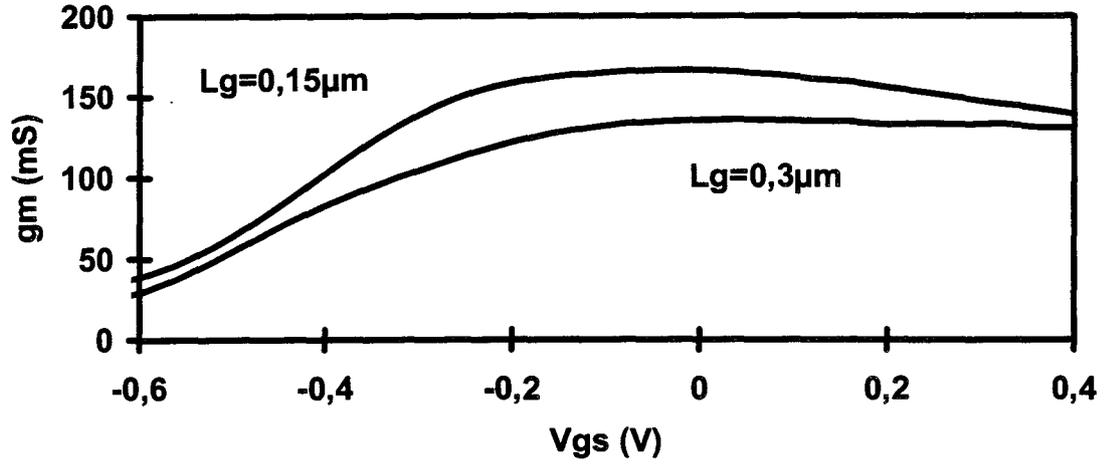
- Une seconde solution, (figure III.5.b) rendue possible par les techniques d'épitaxie par jets moléculaires, consiste à introduire un plan de dopage fortement dopé proche du puits et une zone de barrière faiblement dopée entre la grille et ce plan. Cette méthode a l'avantage d'améliorer la qualité du contact Schottky de grille ainsi que la tension de claquage.

- Pour augmenter la densité de porteurs dans le puits, on peut envisager d'introduire deux plans de dopage de part et d'autre du canal (figure III.5.c).

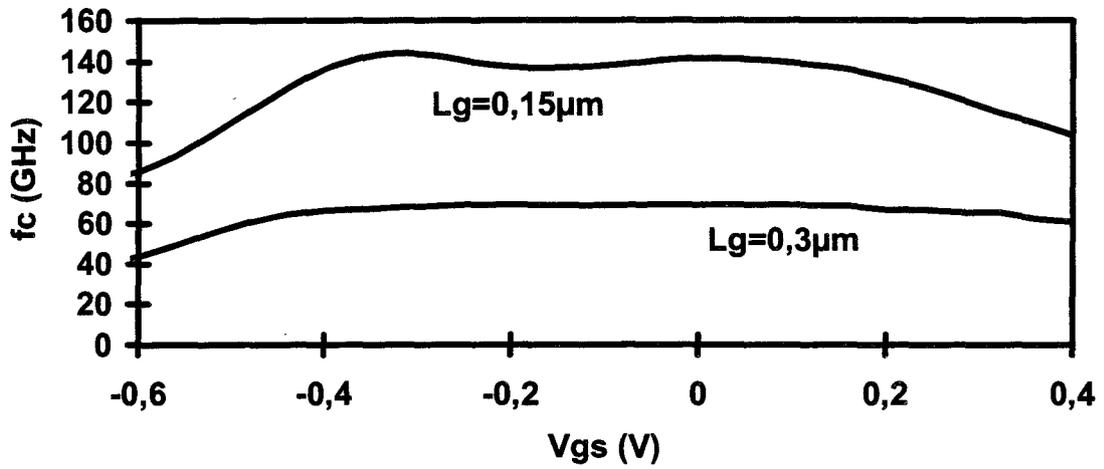
Des études antérieures ont montré que des structures à plan de dopage permettent d'obtenir des densités de porteurs dans le puits plus intéressantes et mieux confinées [7] [8]. C'est pour cette raison que nous avons considéré dans notre étude des composants à un seul ou à deux plans de dopage pour la conception de composants de puissance à 60 GHz

III.3.1.3 Longueur de grille

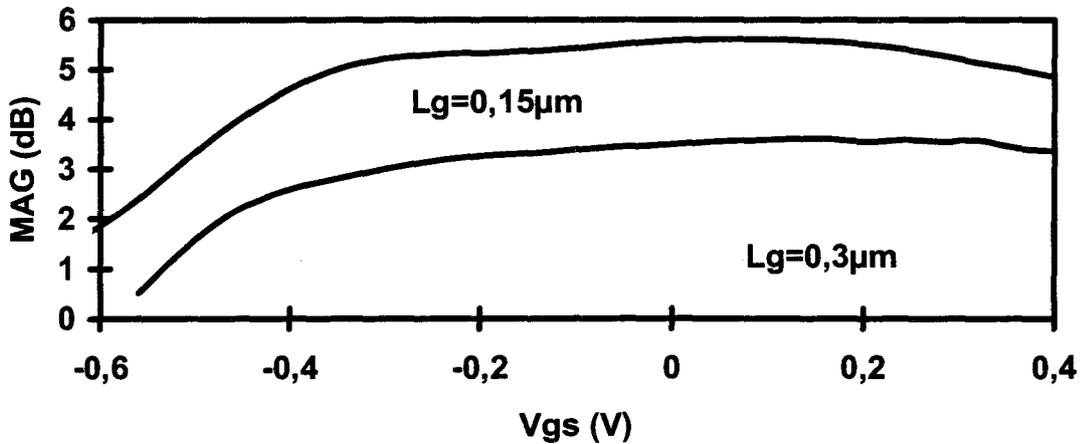
La montée en fréquence de tout composant électronique est conditionnée par une réduction de ses dimensions, notamment la longueur de grille [9]. Dans l'hypothèse d'un fonctionnement à 60 GHz, le choix de la longueur de grille est dicté par l'obtention, d'une part d'une transconductance et d'une fréquence de coupure du gain en courant suffisantes et, d'autre part, par des performances dynamiques acceptables notamment en ce qui concerne la fréquence f_{\max} et le gain maximum (MAG, dont le mode de calcul est détaillé page 91) obtenu par le composant. L'ensemble de ces considérations, étayé par les courbes de la figure III.6, dans lesquelles apparaissent



a)



b)



c)

Figure III.6 : Evolutions en fonction de V_{gs} de la transconductance (a), de la fréquence de coupure (b) et du MAG à 60 GHz (c) pour un même composant (CAS_1). $V_{ds}=3V$. Développement : 150 μm .

des résultats concernant la structure 1, nous a donc amené à choisir une longueur de grille de 0,15 μm .

Dans ce cas, la fréquence de coupure du gain en courant est proche de 200 GHz et le MAG est de l'ordre de 7 dB ($L_s=5\text{pF}$, $C_b=50\text{fF}$, $R_s=1,5\Omega$, $R_g=3\Omega$).

III.3.2 Optimisation de l'épitaxie

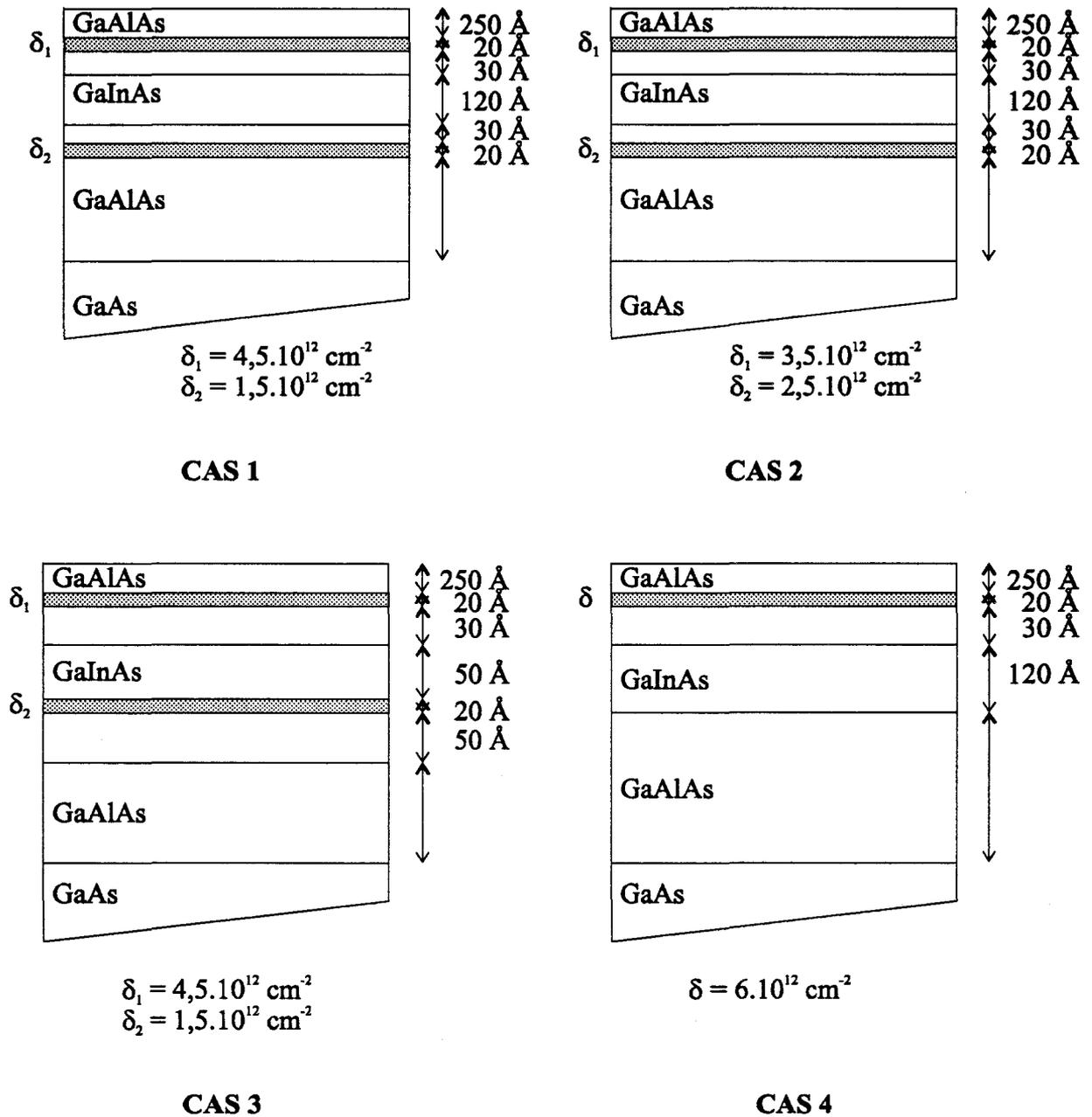


Figure III.7 : Structure schématique des épitaxies des quatre configurations utilisées.

En considérant des structures à un ou deux plans de dopage, nous avons cherché à déterminer les valeurs optimales permettant d'obtenir la densité de porteurs dans le puits et par suite le courant I_{ds} maximum ainsi que les performances dynamiques les meilleures. Celles-ci ont été choisies de manière à ce que la somme des dopages soit égale à $6.10^{12} \text{ cm}^{-2}$ qui correspond à une valeur maximale admissible [10] [11]. La figure III.7 donne le détail de ces épitaxies

$$\text{Cas 1 : } \begin{cases} \delta_1 = 4,5.10^{12} \text{ cm}^{-2} \\ \delta_2 = 1,5.10^{12} \text{ cm}^{-2} \end{cases}$$

$$\text{Cas 2 : } \begin{cases} \delta_1 = 3,5.10^{12} \text{ cm}^{-2} \\ \delta_2 = 2,5.10^{12} \text{ cm}^{-2} \end{cases}$$

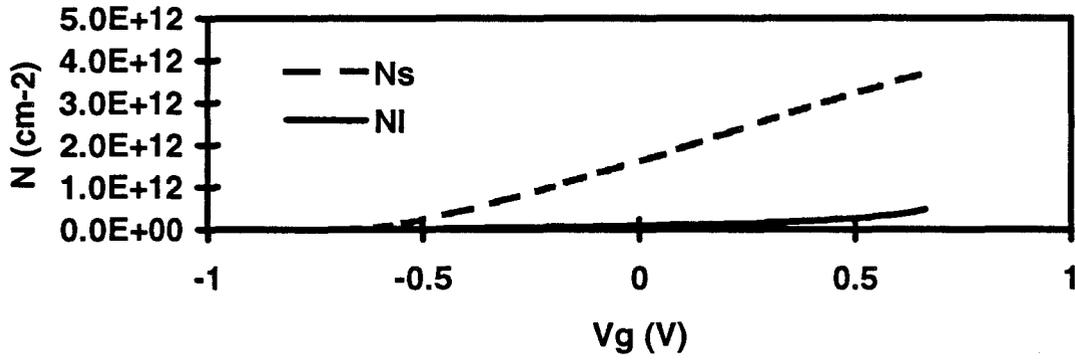
$$\text{Cas 3 : } \begin{cases} \delta_1 = 4,5.10^{12} \text{ cm}^{-2} \\ \delta_2 = 1,5.10^{12} \text{ cm}^{-2} \end{cases} \quad \delta_2 \text{ est ici un plan de dopage dans le puits.}$$

Cas 4 : $\delta = 6.10^{12} \text{ cm}^{-2}$ Un seul plan de dopage en face avant.

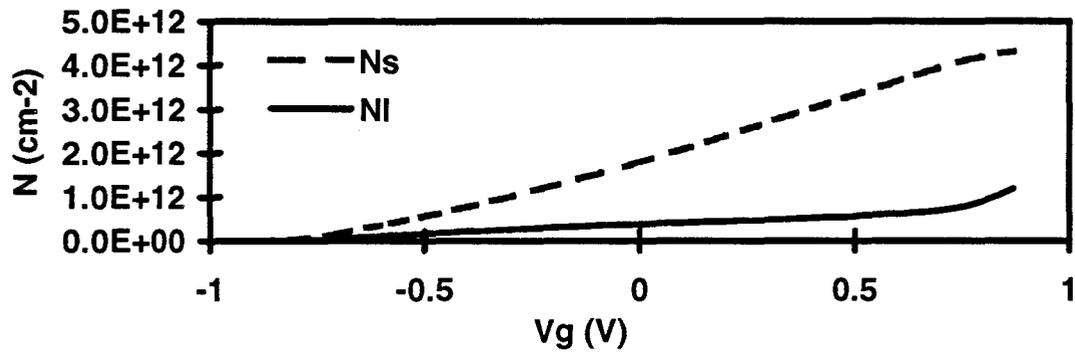
III.3.2.1 Les commandes de charge

L'examen des commandes de charge permet de préciser les densités de porteurs que l'on peut attendre à partir des différents cas considérés.

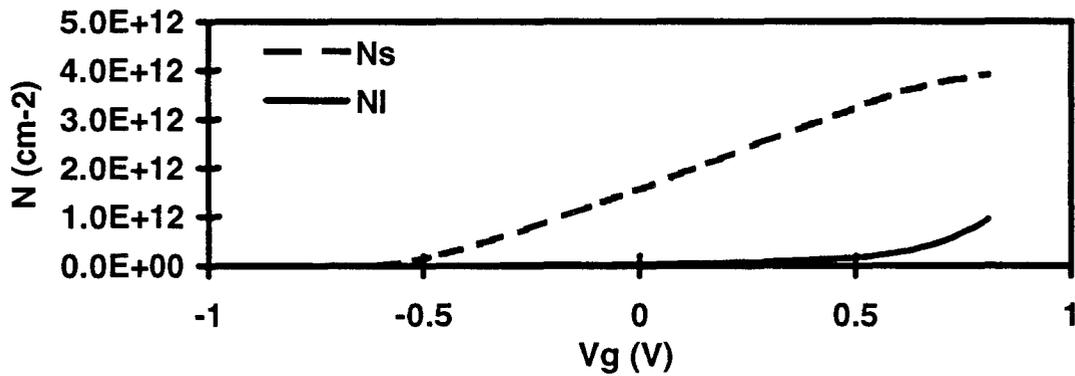
Dans chacune des quatre configurations envisagées, nous avons admis que les plans de dopage étaient totalement ionisés. D'autre part, dans le cas du plan de dopage dans le canal, la mobilité des porteurs est fixée à $3000 \text{ cm}^2/\text{Vs}$. Précisons en outre que la densité de porteurs dans le puits est notée N_s , alors que la densité surfacique d'électrons libres des couches de GaAlAs est notée N_f . L'examen des commandes de charge nous renseigne sur la répartition des porteurs dans les différentes couches en fonction de la tension appliquée sur la grille. Nous les présentons sur la figure III.8. Le premier enseignement que nous en tirerons est la mauvaise adaptation de la structure 4.



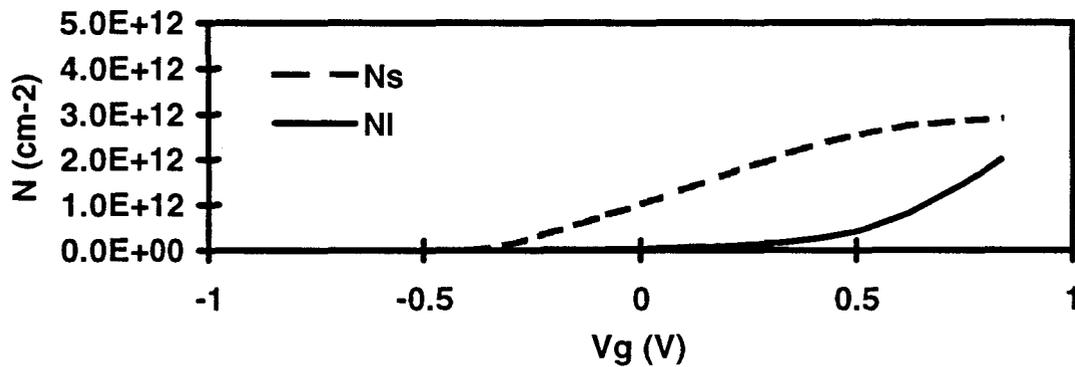
a) Commande de charge cas 1



b) Commande de charge cas 2



c) Commande de charge cas 3



d) Commande de charge cas 4

Figure III.8 : Commandes de charge des quatre configurations envisagées.

En effet, à dopage total identique (et donc à « réservoir d'électrons » équivalent), la densité du gaz bidimensionnel est moins grande que dans les trois autres cas. Qui plus est, le nombre de porteurs libres N_l est loin d'être négligeable, particulièrement à canal ouvert. Ce comportement se traduira par une transconductance moins importante, les propriétés de transport des électrons des couches de GaAlAs étant moins favorables que celle du gaz 2D. De même, le courant drain-source sera moins élevé que dans les autres configurations.

Les mêmes considérations nous amènent à écarter la structure numéro 2. Si l'on compare les structures 2 et 3, on observe des densités N_s très proches. Cependant, une densité N_l plus importante est observée dans le cas n°2, ce qui laisse à penser qu'une conduction parallèle a lieu dans le buffer GaAlAs à cause d'un dopage du plan inférieur trop élevé.

Si l'on compare les structures relatives aux deux dernières solutions envisagées (cas 1 et cas 3) où les deux plans de dopage sont similaires, les deux densités d'électrons dans le puits sont très proches. Cependant, nous pouvons observer que l'épithaxie numéro 1 présente l'avantage d'avoir un N_l moins important que le cas numéro 3. Ajoutons que dans les deux cas, la présence d'un plan de dopage en face arrière a pour conséquence de faire reculer la tension de pincement. En outre, plus la densité de donneurs y sera importante, plus V_p diminuera. L'analyse de ces diverses structures montre que la topologie relative au cas n°1 est la mieux adaptée du point de vue de la commande de charge.

III.3.2.2 Le courant I_{ds}

Toutes les observations faites précédemment lors de l'étude des différentes commandes de charge se trouvent confirmées par l'examen des courbes $I_{ds} = f(V_{gs})$, tracées sur la figure III.9 pour un composant ayant une longueur de grille de 0,15 μm , un développement de 150 μm et une tension drain-source de 3V.

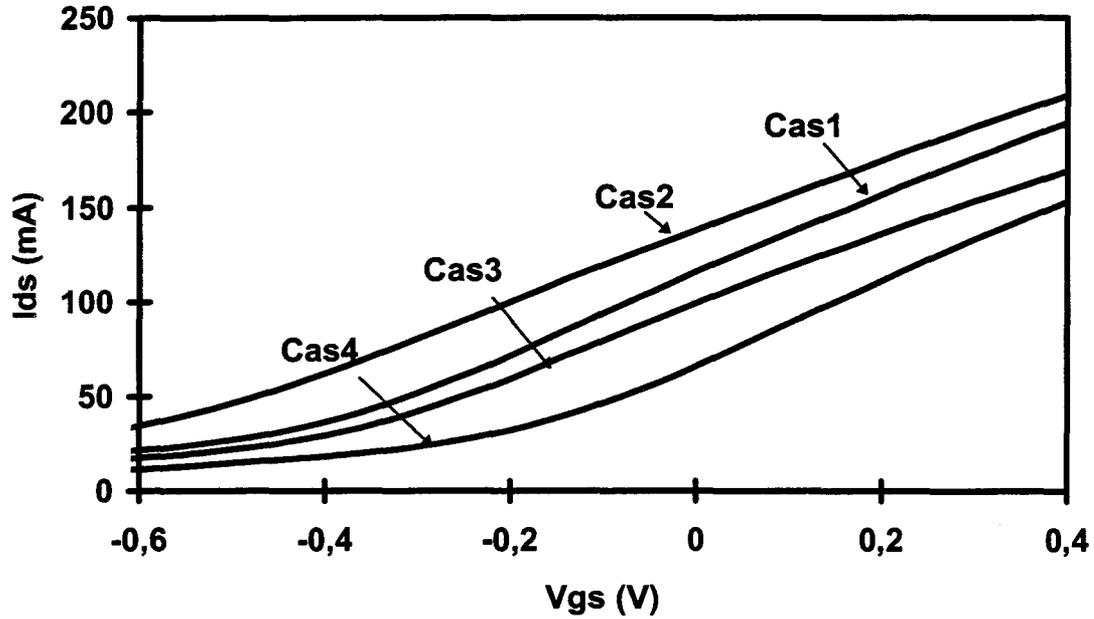


Figure III.9 : Evolution du courant I_{ds} en fonction de V_{gs} pour les quatre épitaxies envisagées. $V_{ds}=3V$. Développement : $150 \mu m$.

On peut constater que les structures 1 et 2 délivrent le courant le plus élevé.

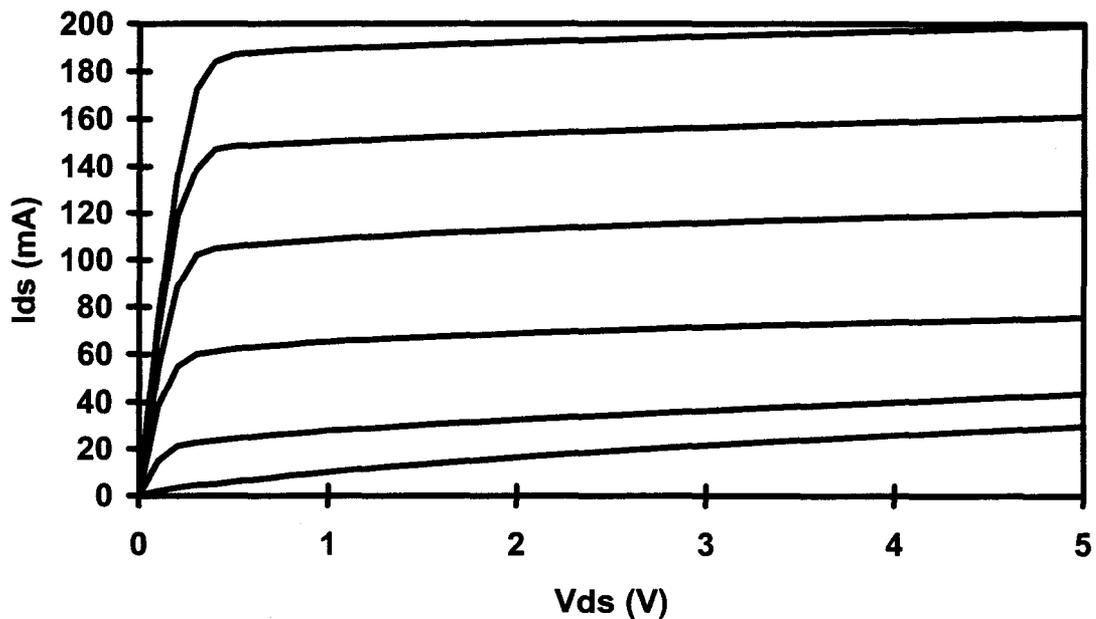


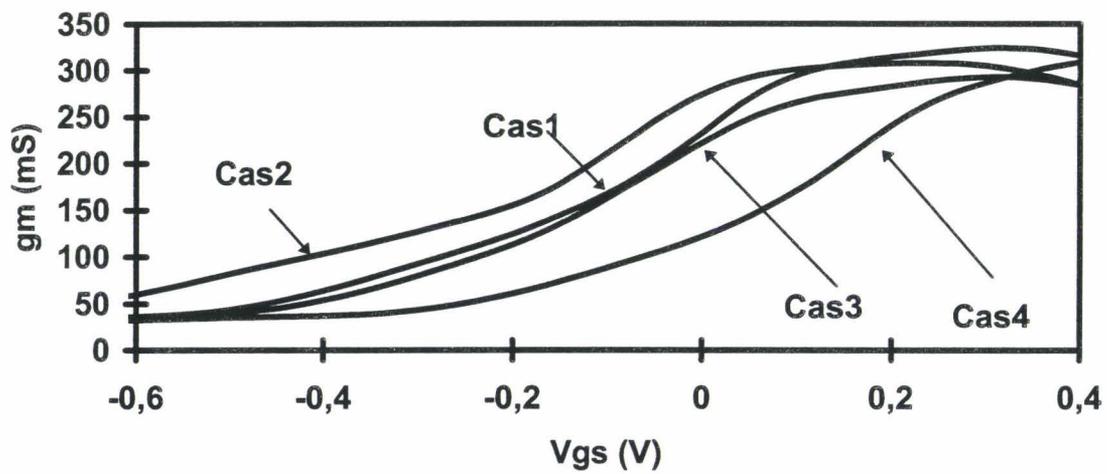
Figure III.10 : Caractéristiques de sortie du transistor utilisant l'épitaxie n°1. V_{gs} varie de $+0,4V$ à $-0,6V$ par pas de $0,2V$. Développement : $150 \mu m$.

A titre d'exemple, nous représentons sur la figure III.10 la caractéristique de sortie issue de nos simulations correspondant au cas optimum pour un composant de longueur de grille $0,15 \mu\text{m}$ et un développement de 150 microns.

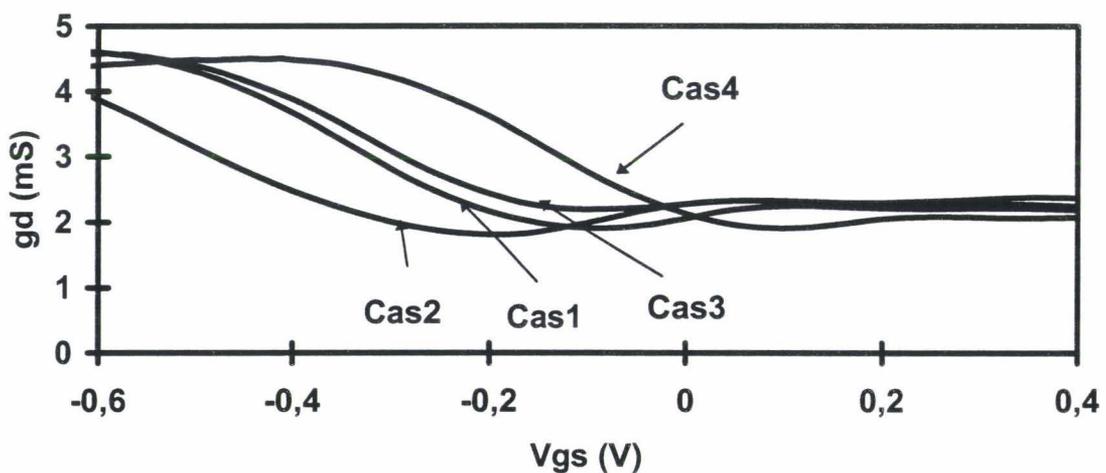
III.3.2.3 Eléments du schéma équivalent

Dans un second temps, nous proposons d'analyser l'influence de la topologie des couches de composant sur les principaux éléments de son schéma équivalent petit signal.

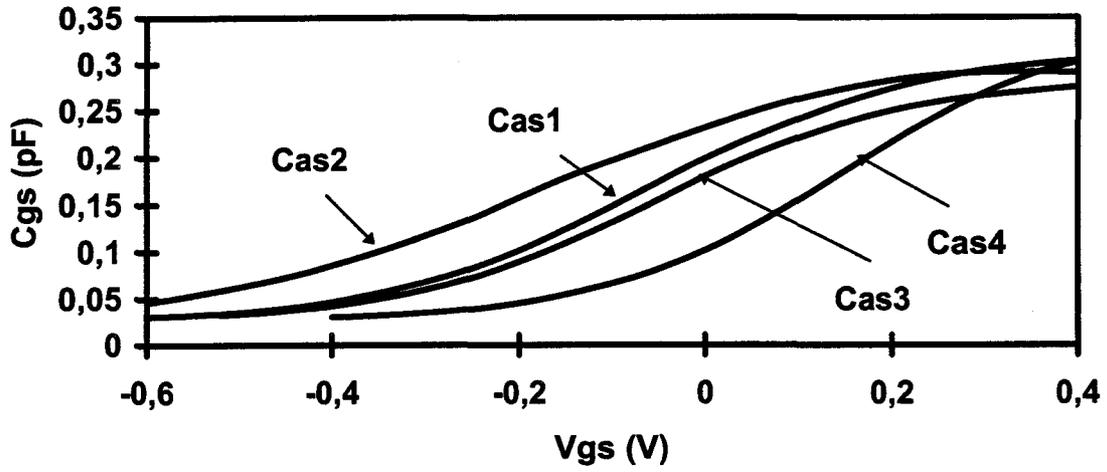
Ceux-ci sont tracés pour une tension drain-source de 3 volts sur la figure III.11.



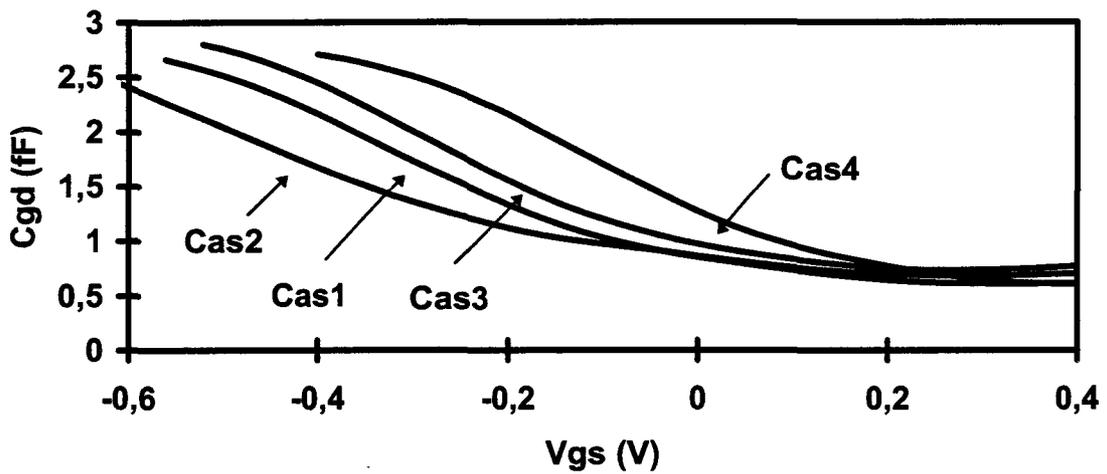
a)



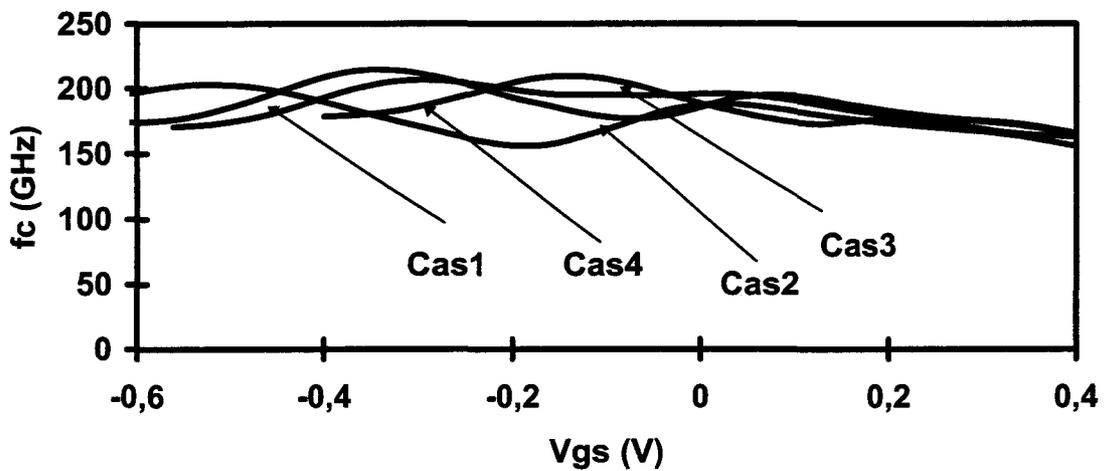
b)



c)



d)



e)

Figure III.11 : Evolution de la transconductance (a), de la conductance de sortie (b) et de la capacité grille-source (c) capacité grille-drain (d) et de la fréquence de coupure du gain en courant f_c (e) des quatre structures envisagées. $V_{ds}=3V$. Développement : $150 \mu m$.

- Transconductance g_m

On peut tout d'abord remarquer que les quatre structures que nous avons choisi d'étudier présentent peu de dispersion quant à la valeur maximale de g_m . Pour un développement de grille de 150 microns, celle-ci se situe dans la fourchette 270 mS-310 mS. Cependant les deux structures donnant la valeur optimale sont celles relatives au cas n°1 (pour un composant à deux plans de dopage) et au cas n°4 (pour un composant à un seul plan de dopage). Dans les deux hypothèses, la valeur maximale est proche de 310 mS avec cependant une meilleure linéarité pour la structure à deux plans. Dans tous les cas, la courbe $g_m = f(V_{gs})$ présente la forme en cloche caractéristique des transistors pseudomorphiques : près du pincement, la transconductance est faible en raison du petit nombre de porteurs présents dans le puits alors qu'à canal ouvert, la conduction dans l'AlGaAs se fait sentir et entraîne un fléchissement de la courbe.

- Conductance de sortie g_d

Les quatre configurations présentent des évolutions similaires. A mesure que la tension appliquée sur la grille approche de la tension de pincement, la conductance augmente. De plus, on observe une dispersion de modeste amplitude sur les quatre cas envisagés. Ainsi, le type de structure (un ou deux plans) et le dopage du ou des plans associés n'ont que peu d'influence sur la conductance de sortie.

- Capacité C_{gs}

Les évolutions obtenues sont typiques pour des structures de type HEMT : on observe une croissance avec V_{gs} correspondant à la phase de commande linéaire du gaz 2D et une augmentation plus légère à canal très ouvert. Les valeurs maximales obtenues pour les quatre cas envisagés sont très proches et de l'ordre de 0,28 pF. On retrouve

naturellement un décalage des courbes dû aux tensions de pincement différentes. La topologie des quatre structures n'a donc que peu d'influence sur la capacité C_{gs} .

- Capacité C_{gd}

Nous observons également peu de dispersion compte tenu d'un décalage naturel dû aux différentes tensions de pincement. On obtient une décroissance en fonction de V_{gs} , la capacité C_{gd} passant d'environ 3 fF à 1 fF. De plus, le rapport C_{gs}/C_{gd} reste toujours supérieur à 10.

III.3.3.3 Caractéristiques dynamiques

- Fréquence de coupure f_c

La fréquence de coupure du gain en courant f_c est obtenue à partir de la formule :

$$f_c = \frac{g_m}{2\pi \cdot (C_{gs} + C_{gd})}. \text{ On peut remarquer que les valeurs maximales se situent autour de}$$

200 GHz. (figure III.11).

En outre, nous observons que le type de dopage de la couche (un ou deux plans) n'apporte pas de modification fondamentale sur la valeur maximale de f_c et sur le profil de la courbe

$f_c = f(V_{gs})$. Dans tous les cas, l'évolution de la fréquence de coupure avec V_{gs} reste stable.

- Gain maximum disponible

Afin d'évaluer les performances potentielles en tant qu'amplificateur de puissance à 60 GHz du HEMT pseudomorphique, nous avons calculé le gain maximum disponible (MAG pour Maximum Available Gain). Celui-ci est obtenu à partir d'une expression analytique qui peut être déduite de la connaissance des éléments du schéma équivalent :

$$MAG = \left(\frac{f_c}{f} \right)^2 \cdot \frac{1}{4g_d(R_s + R_g + \pi \cdot f_c \cdot L_s) + 4\pi \cdot f_c \cdot C_{gd}(R_s + 2R_g + 2\pi \cdot f_c \cdot L_s)} \quad (3.2)$$

où

g_d est la conductance de sortie, C_{gd} est la capacité grille-drain, L_s est l'inductance due au câblage de la source, R_s est la résistance de source, R_g est la résistance de grille et

$$f_c = \frac{g_m}{2\pi \cdot (C_{gs} + C_{gd})} : \text{fréquence de coupure du gain en courant}$$

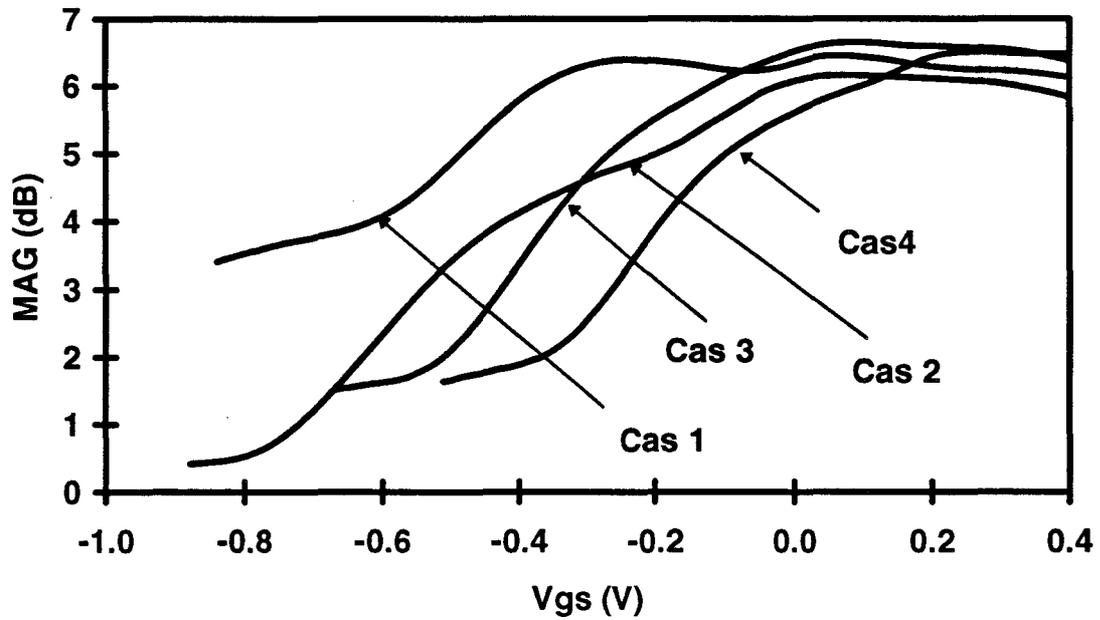
A partir de la relation 3.2, nous pouvons déduire la fréquence de coupure du MAG, f_{MAG} sous la forme :

$$f_{MAG} = \frac{f_c}{2\sqrt{g_d \cdot (R_s + R_g + \pi \cdot f_c \cdot L_s) + \pi \cdot f_c \cdot C_{gd} \cdot (R_s + 2R_g + 2\pi \cdot f_c \cdot L_s)}} \quad (3.3)$$

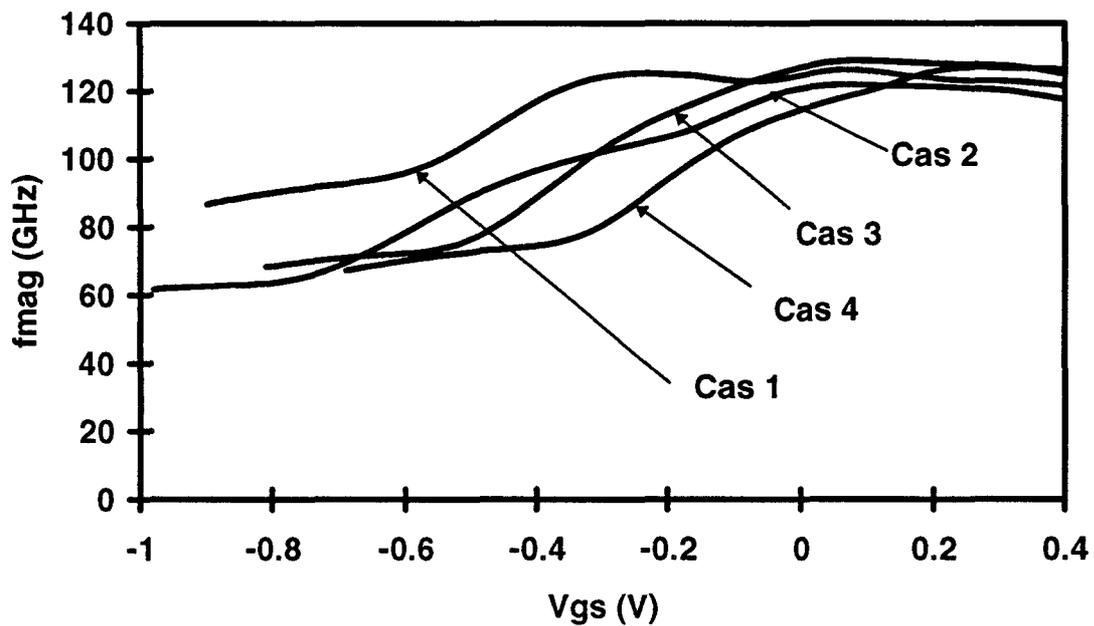
Pour un amplificateur de puissance, il est important que l'évolution du gain maximum disponible soit la plus linéaire possible en fonction de V_{gs} . En ce qui concerne les éléments d'accès, nous utilisons des valeurs typiques. Pour un composant ayant deux doigts de grille de 75 μm soit au total 150 μm , nous obtenons :

$$R_s = 1,5\Omega \quad R_g = 3\Omega \quad L_s = 5\text{pF} \quad C_b = 50 \text{fF}$$

A la vue de la courbe III.12.a, où nous représentons l'évolution du MAG avec la tension V_{gs} , on peut constater que la valeur maximale du gain dépend peu de la configuration envisagée. Pour les quatre cas, nous relevons une valeur maximale comprise entre 6 et 6,5 dB. Pourtant, la tension de pincement joue ici un rôle important : plus elle sera reculée, plus longtemps le gain maximum disponible restera constant. Dans ce cas, ce sont les épitaxies à deux plans de dopage qui, possédant une tension de pincement plus faible, présentent une meilleure linéarité. Cette propriété est le gage de performances amplificatrices intéressantes sur de larges plages de tension.



a)



b)

Figure III.12 : Evolution en fonction de V_{gs} du MAG et de sa fréquence de coupure pour les quatre structures étudiées. $V_{ds}=3V$. Développement : 150 μm .

En ce qui concerne la fréquence de coupure du MAG, nous observons qu'elle suit les évolutions du gain avec la tension V_{gs} . Des valeurs maximales variant entre 115 et 125 GHz sont ainsi obtenues (figure III.12.b).

III.3.3.4 Conclusion et enseignements

L'analyse des caractéristiques statiques des principaux éléments du schéma équivalent et des possibilités hyperfréquences permet de conclure quant à la topologie optimale des plans de dopage pour l'amplification de puissance à 60 GHz.

Concernant le dopage du plan supérieur, la valeur maximale est de l'ordre de $4,5 \cdot 10^{12} \text{ cm}^{-2}$ et pour le dopage inférieur elle est de $1,5$ à $2 \cdot 10^{12} \text{ cm}^{-2}$. Au-delà, une conduction parallèle dans l'AlGaAs affecte les performances hyperfréquences. Dans ces conditions, une structure à deux plans de dopage permet d'obtenir, notamment, un courant plus important et d'une meilleure linéarité. Elle s'avère donc plus apte pour l'amplification de puissance.

III.4 Influence des principaux paramètres technologiques sur les performances hyperfréquences

Les performances obtenues par les transistors diffèrent de l'un à l'autre. Ces écarts sont la conséquence de dispersions sur la valeur des principaux paramètres causées par la précision des différentes étapes technologiques. Compte tenu de sa souplesse d'emploi ainsi que sa rapidité de mise en œuvre (quelques minutes pour l'analyse statique et dynamique sur station de travail), la modélisation quasi-bidimensionnelle est bien adaptée à l'étude de la sensibilité des principaux paramètres technologiques sur les performances potentielles des HEMT. Nous avons porté notre attention sur un transistor de puissance réalisé par la société THOMSON TCS dont le schéma est représenté sur la figure III.13. Il s'agit d'un HEMT pseudomorphique doté d'un seul plan de dopage en face avant.

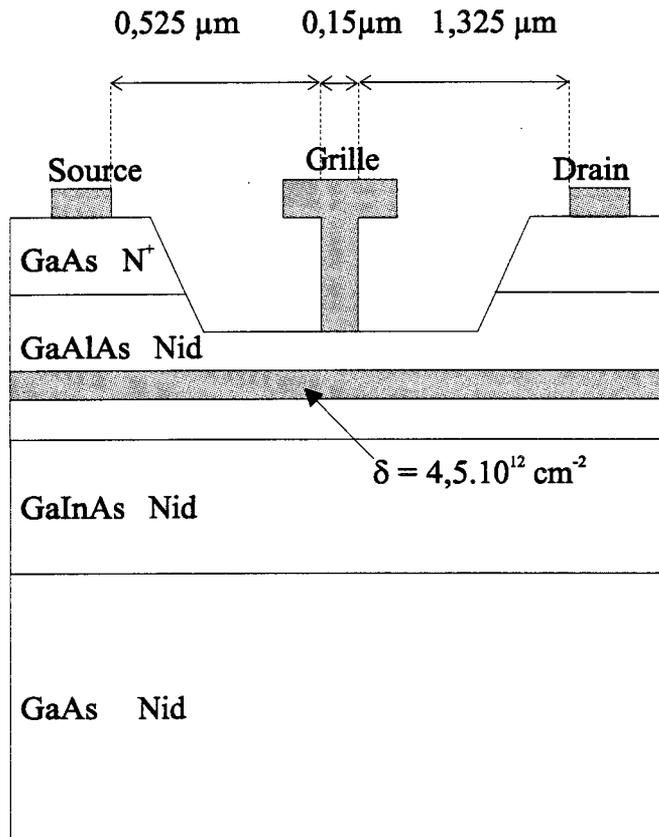


Figure III.13 : Coupe schématique et principales caractéristiques du transistor GRINGO.

Plus particulièrement, nous nous sommes attachés à dégager les conséquences sur les performances du composant d'une variation de la longueur de grille, de l'épaisseur de la couche supérieure de barrière GaAlAs et du dopage du plan.

III.4.1 Epaisseur de la couche de GaAlAs

L'épaisseur de la couche de barrière en GaAlAs est l'un des paramètres technologiques les plus difficiles à maîtriser, particulièrement si l'on n'introduit pas de couche sélective pour la réalisation du recess de grille. Dans le cas de l'attaque chimique, qui est la plus couramment utilisée, la précision est telle que nous pouvons envisager un écart de 20 % autour de la valeur nominale. En ce qui concerne notre structure, cela nous amène à considérer des épitaxies comportant des épaisseurs de 120, 150, et 180 Å de la couche GaAlAs non dopée sous la grille représentant chacune une profondeur de recess.

III.4.1.1 Analyse statique

Les trois commandes de charge associées à ces épaisseurs sont représentées sur la figure III.14.

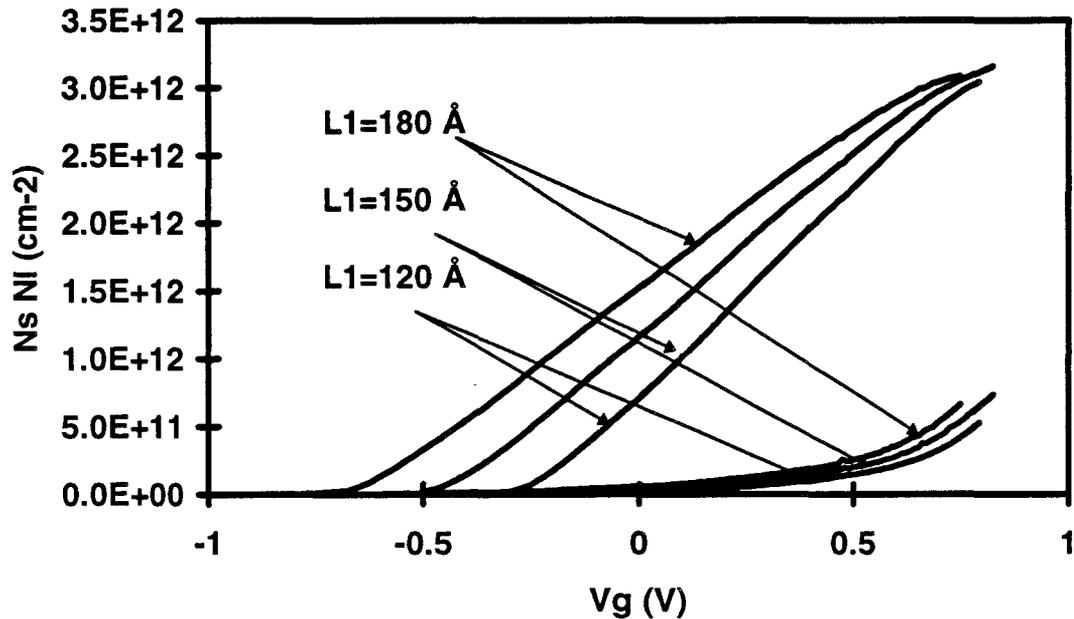


Figure III.14 : Les commandes de charge pour trois épaisseurs de GaAlAs sous la grille (L_1) différentes : 120 Å, 150 Å et 180 Å.

Nous remarquons que la tension de pincement varie linéairement avec la profondeur de recess. Cette évolution est en accord avec la relation donnée par Jocelyn Alamkan :

$$V_p = \Delta E_{c1} + \frac{q \cdot N_{2D}}{\epsilon_1} L_1 \quad (3.4)$$

ΔE_{c1} est la différence d'énergie entre la bande de conduction de la couche de GaAlAs supérieure et celle du canal GaInAs.

N_{2D} est la densité du plan de dopage.

L_1 est l'épaisseur de GaAlAs située entre la grille et le plan.

Nous consignons dans le tableau 3.5 les tensions de pincement déduites de nos calculs et prédites par la relation 3.4.

L_1 (Å)	120	150	180
V_p théorique (V)	-0,316	-0,503	-0,697
V_p calculée (V)	-0,31	-0,52	-0,69

(tableau3.5)

Ainsi, à une précision de 20 % sur l'épaisseur de la couche de GaAlAs correspond une variation d'environ 200 mV autour de la tension de pincement nominale, ce que laissait prévoir une simple dérivation de la relation 3.4.

Par ailleurs, lorsque la tension appliquée sur la grille est très positive, les trois courbes représentant N_s tendent vers la même valeur $N_{s,max}$ puisque la valeur du plan de dopage est identique dans les trois hypothèses. Nous avons représenté sur la figure III.15 l'évolution du courant I_{ds} en fonction de V_{gs} ($V_{ds}=3V$) pour les trois profondeurs de recess que nous avons envisagées.

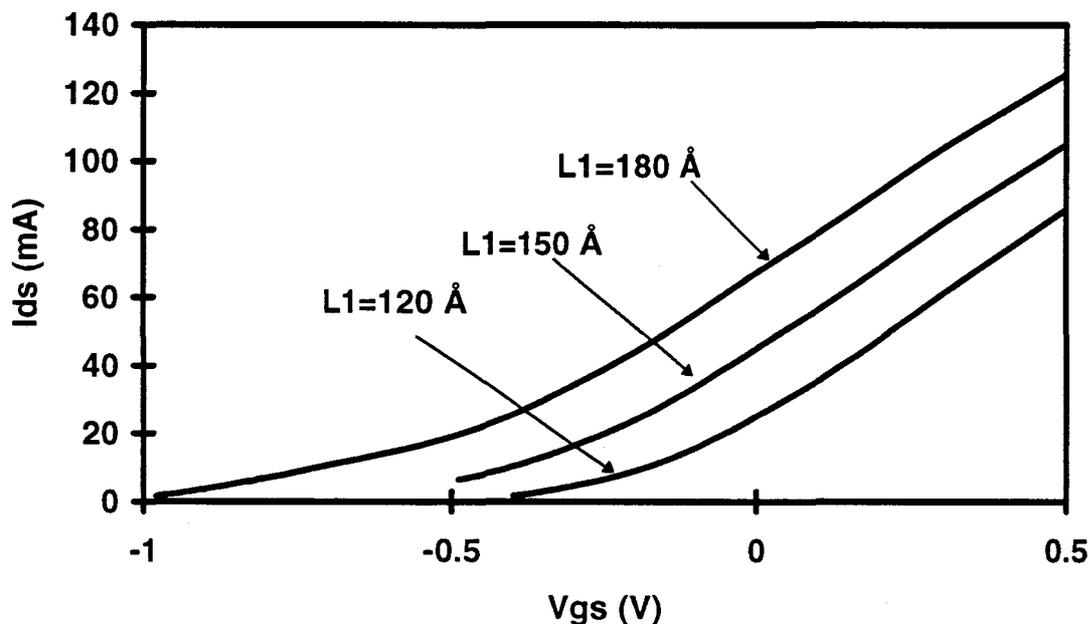
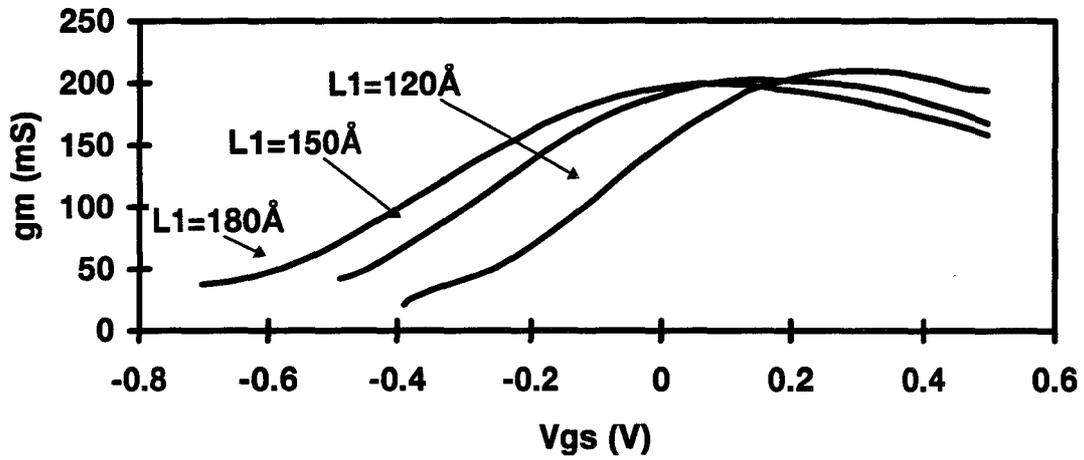


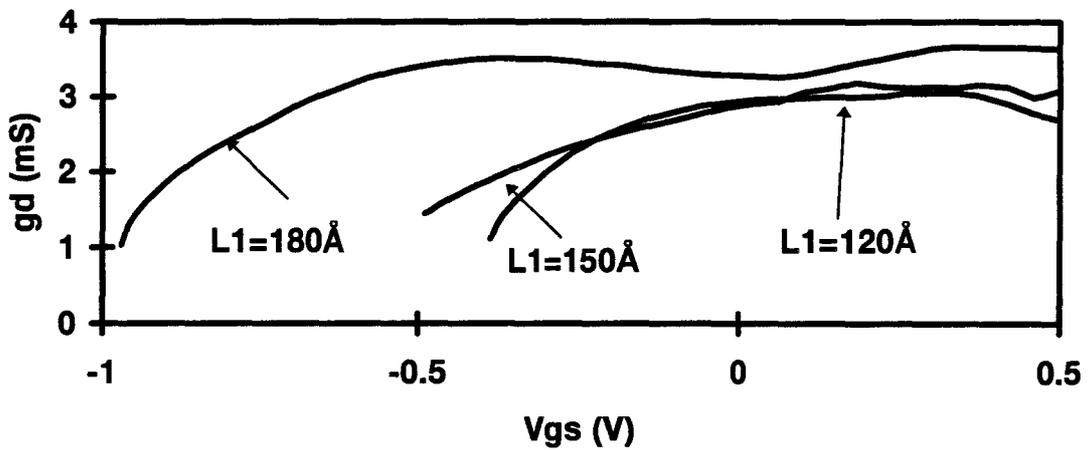
Figure III.15 : Evolution du courant I_{ds} en fonction de V_{gs} pour épaisseurs de GaAlAs sous la grille. $V_{ds}=3V$. Développement : 150 μm .

Comme nous pouvons nous y attendre à la vue des commandes de charge, l'épaisseur de la couche de GaAlAs conditionne quasiment de manière linéaire la valeur du courant drain-source pour une tension V_{gs} fixée.

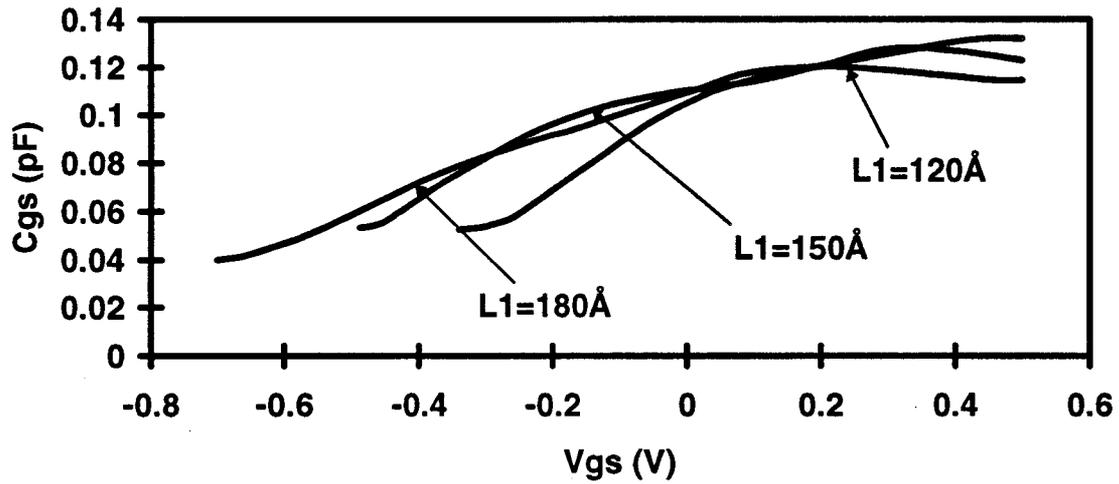
III.4.1.2 Analyse dynamique



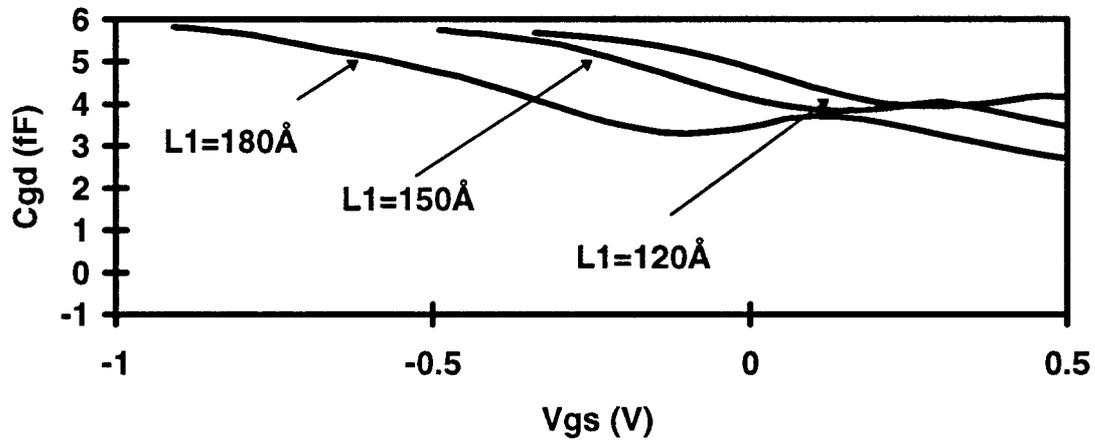
a)



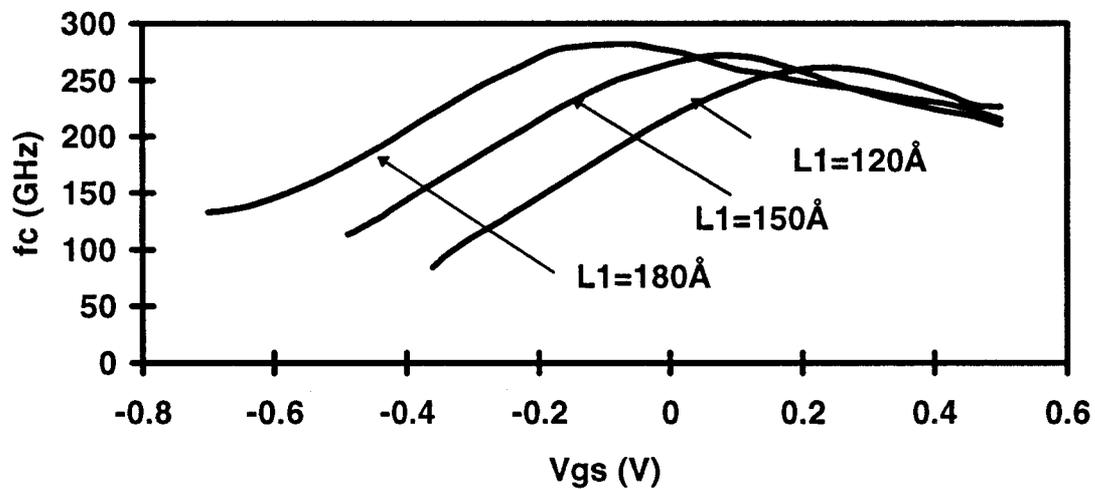
b)



c)



d)



e)

Figure III.16 : Evolution en fonction de V_{gs} des transconductances (a), des conductances de sortie (b), des capacités C_{gs} (c), C_{gd} (d), et des fréquences de coupure (e) pour trois épaisseurs de GaAlAs sous la grille. $V_{ds}=3V$. Développement : 150 μm .

• Transconductance g_m

Les évolutions de la transconductance en fonction de la tension grille-source sont représentées sur la figure III.16.a. Le maximum le plus important est obtenu pour la structure ayant la plus faible épaisseur puis décroît lorsque L_I augmente. Ce fait peut s'expliquer à partir de l'analyse de la commande de charge. En effet, la densité de charges N_{smax} est atteinte plus rapidement que dans les autres cas en raison de la tension de pincement plus élevée. Si l'on considère que la pente de cette courbe $\left(\frac{\partial N_s}{\partial V_g}\right)$ nous instruit sur l'évolution de la transconductance, il nous faut remarquer que celle-ci est nécessairement plus grande lorsque L_I vaut 120 Å. Par voie de conséquence, g_m atteindra un pic légèrement plus élevé. Autre fait marquant, l'étalement des tensions de pincement dû à la variation de l'épaisseur de GaAlAs sous la grille entraîne un décalage identique des valeurs maximales de la transconductance.

• Conductance g_d

Les différentes conductances, tracées sur la courbes III.16.b, ne sont guère influencées par la profondeur du recess. Nous pouvons observer une saturation à canal ouvert accompagnée d'une décroissance rapide lorsque V_{gs} s'approche de la tension de pincement V_p .

• Capacité C_{gs}

Les courbes $C_{gs} = f(V_{gs})$, représentées pour les trois profondeurs de recess figure III.16.c, font apparaître le même décalage dû à l'évolution de la tension de pincement. De même nous pouvons noter que le palier habituellement observé dans les HEMT se situe à une valeur d'autant plus élevée que la structure a une plus petite épaisseur de GaAlAs. A

canal ouvert, la capacité C_{gs} est d'autant plus importante que L_I est faible, ce qui peut s'expliquer par une extension moins prononcée de la zone désertée.

• Capacité C_{gd}

Les variations de C_{gd} en fonction de V_{gs} sont peu influencées par la valeur de L_I quant à leur valeur maximale ou minimale. Cependant, nous pouvons enregistrer un glissement des courbes occasionné par l'étalement de la tension de pincement (figure III.16.d).

• Fréquence de coupure f_c

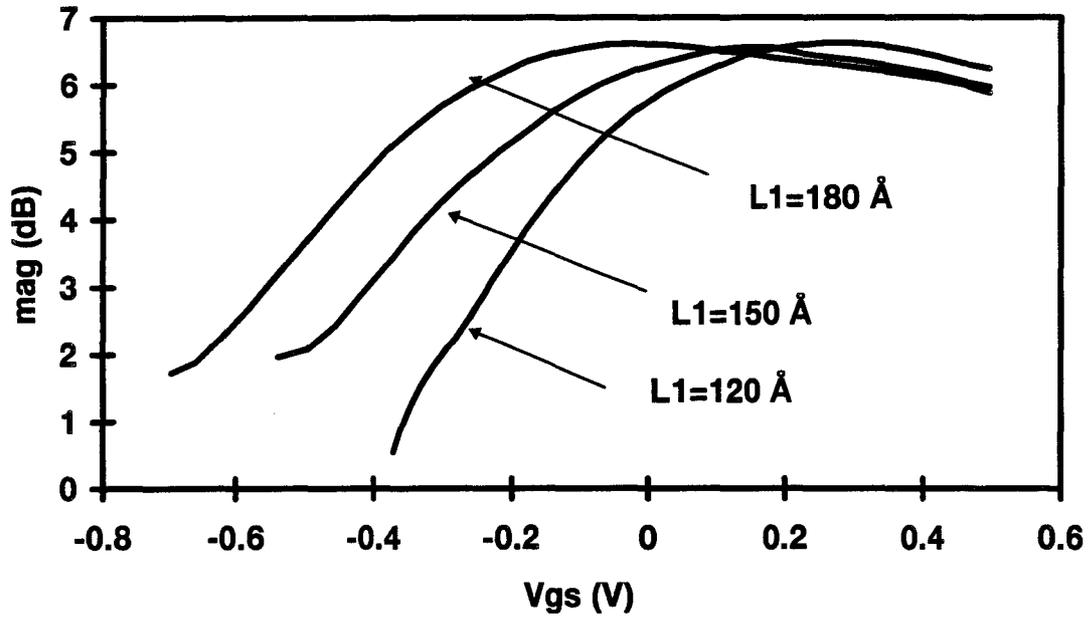
L'évolution de f_c en fonction de V_{gs} met en relief le décalage des tensions de pincement qui se traduit ici par un glissement des maxima à mettre en relation avec les variations de g_m en fonction de V_{gs} (figure III.16.e). Signalons en outre que l'augmentation de la transconductance g_m pour des épaisseurs plus faibles de la couche de GaAlAs est compensée par celle de la capacité C_{gs} . Les valeurs maximales obtenues pour la fréquence de coupure dépendent donc peu de L_I .

• MAG et f_{MAG}

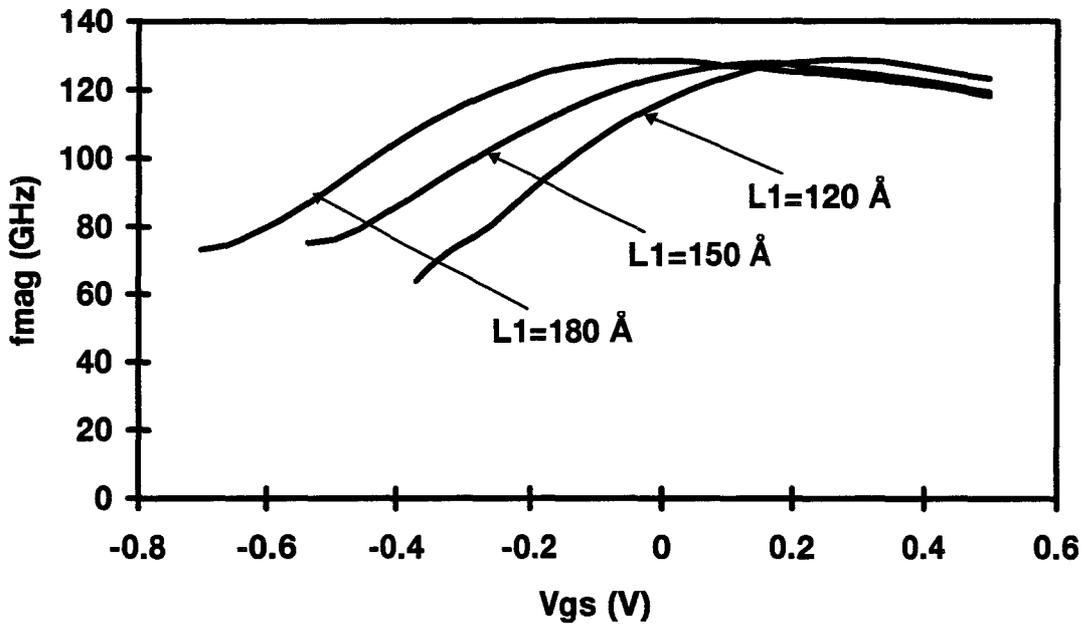
Afin d'évaluer la répercussion d'une variation du recess de grille sur les performances en fonctionnement en grand signal, nous avons calculé le gain maximum disponible ainsi que sa fréquence de coupure f_{MAG} pour les trois cas que nous avons considérés. Leurs évolutions en fonction de V_{gs} sont consignées sur les figures III.17.a et b. Le gain est déterminé à la fréquence de 60 GHz en considérant que les éléments extrinsèques ont les valeurs suivantes pour un développement de 150 microns ($2 \times 75 \mu\text{m}$).

$$R_s=1,7 \Omega \quad R_g=3 \Omega \quad L_s=5 \text{ pF}, \quad C_b=50 \text{ fF}.$$

Celles-ci sont déduites de mesures effectuées sur les transistors.



a)



b)

Figure III.17 : Evolutions du gain maximum disponible et de sa fréquence de coupure en fonction de V_{gs} pour les trois épaisseurs de GaAlAs sous la grille. $V_{ds}=3V$.

On observe, lorsque L_1 diminue, une légère croissance du gain maximal consécutive à un accroissement de la transconductance. De plus, les variations de la tension de pincement conduisent à une décroissance du gain en fonction de V_{gs} plus ou moins tardive.

Les mêmes constatations peuvent être effectuées pour f_{MAG} : la valeur maximale dépend peu de la profondeur du recess et la tension de pincement conditionne le début de la diminution de cette fréquence.

• Conclusion

L'étude que nous venons de mener sur le paramètre sensible qu'est la profondeur de recess nous a permis de mettre en évidence la dépendance quasi linéaire de la tension de pincement avec l'épaisseur de la couche de GaAlAs située sous la grille. En outre, cet effet se traduit au niveau du fonctionnement dynamique par un décalage similaire des pics de transconductance et des évolutions des autres principaux paramètres du schéma équivalent. Les valeurs maximales évoluent peu, mais un décalage très important avec la tension V_{gs} fait que l'épaisseur de la couche située sous la grille constitue un paramètre très critique. Pour le maîtriser avec une précision acceptable, il apparaît clairement que l'introduction d'une couche sélective s'avère indispensable.

III.4.2 Valeur du dopage plan

Le dopage nominal du plan dans les structures GRINGO est de $4,5 \cdot 10^{12} \text{ cm}^{-2}$. Afin d'étudier l'influence d'une dispersion de cette valeur du plan de dopage sur les performances du transistor, nous avons admis une variation de $5 \cdot 10^{11} \text{ cm}^{-2}$ autour de cette moyenne correspondant à une tolérance d'environ 10 %. Nous nous proposons d'en établir l'influence sur les performances statiques et dynamiques.

III.4.2 1 Caractéristiques statiques

Pour chacune des configurations envisagées, nous avons tracé sur la figure III.18 l'évolution des différentes densités de porteurs en fonction de la tension appliquée sur la grille.

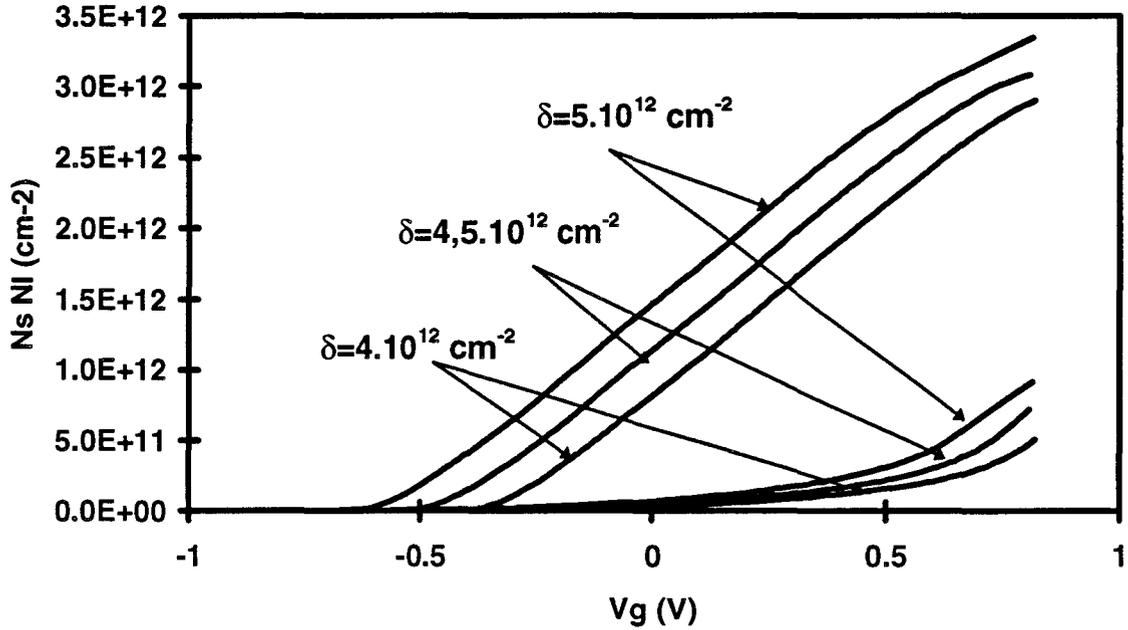


Figure III.18 : Commande de charge pour trois valeurs de dopage du plan.

L'examen de ces commandes de charge met en évidence le recul de la tension de pincement avec l'augmentation du dopage du plan. Cette évolution est à mettre en rapport avec la relation 3.4 qui prévoit une dépendance linéaire de la tension de pincement V_p avec le dopage du plan N_{2D} (tableau 3.6).

	$N_{2D}=4.10^{12} \text{ cm}^{-2}$	$N_{2D}=4,5.10^{12} \text{ cm}^{-2}$	$N_{2D}=5.10^{12} \text{ cm}^{-2}$
V_p (modèle)	-0,42V	-0, 51 V	-0,66 V
V_p (théorique)	-0,389 V	-0,503 V	-0,636 V

(tableau 3.6)

D'autre part, nous observons que plus N_{2D} est élevé, plus la densité de porteurs injectés dans le puits mais aussi dans les couches de GaAlAs sera importante. En outre, comme nous l'avons déjà souligné précédemment, les écarts entre les différentes courbes $N_s = f(V_{gs})$ sont constants quelle que soit la tension appliquée V_{gs} .

La lecture des courbes $I_{ds} = f(V_{gs})_{V_{ds}=cste}$, figure III.19, tracées pour $L_g=0,15 \mu\text{m}$ et $z=150 \mu\text{m}$, vient confirmer les évolutions des commandes de charge. Le composant délivrant le plus de courant est celui bénéficiant du plan de dopage le plus important.

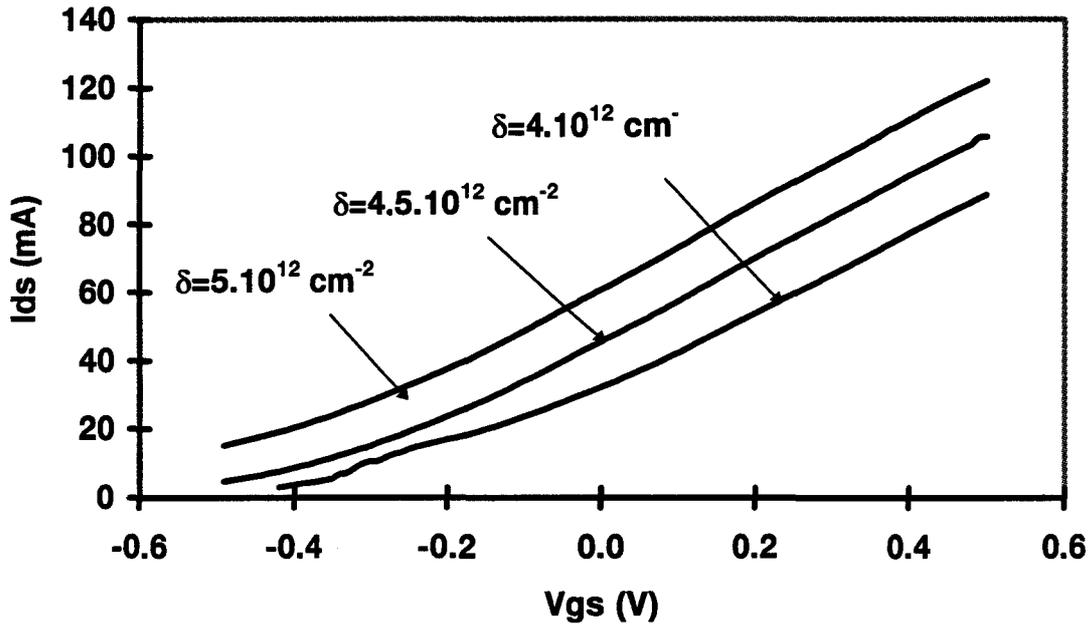
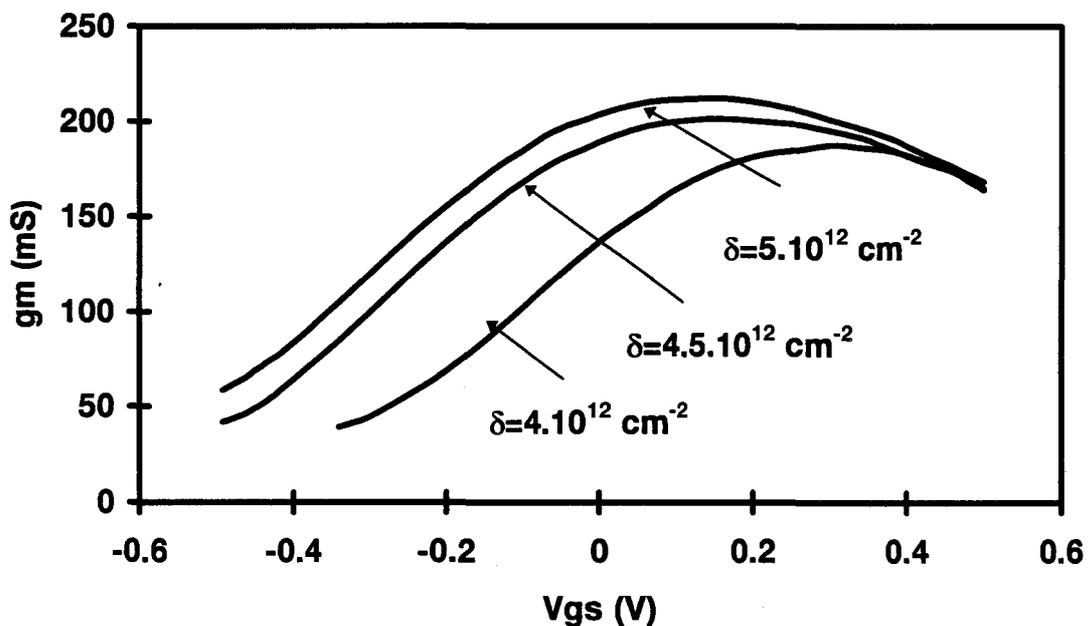
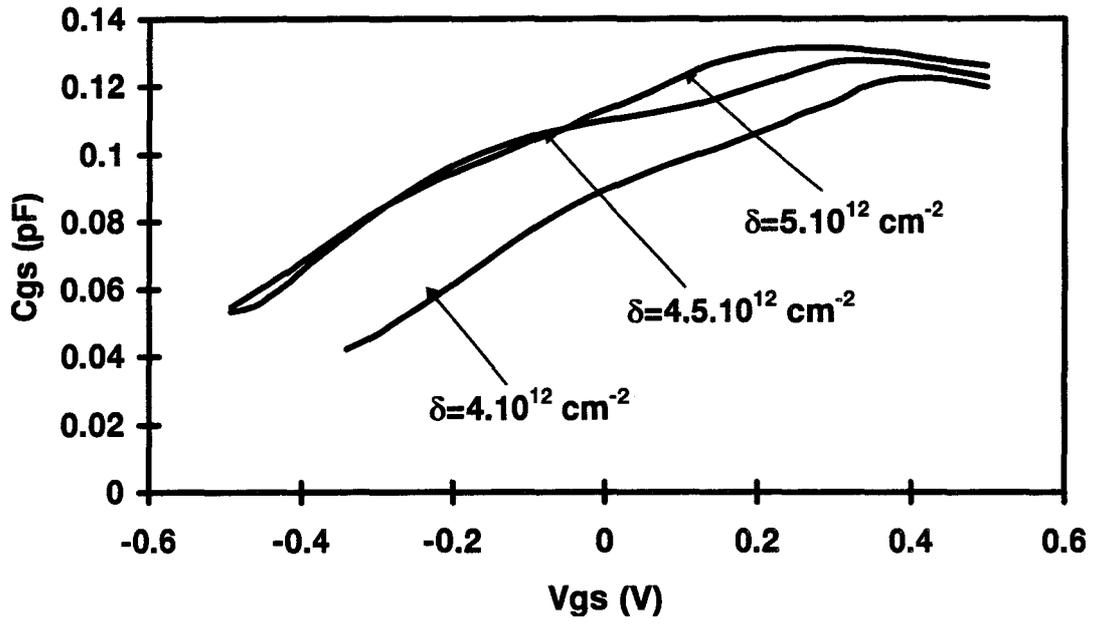


Figure III.19 : Evolution du courant I_{ds} en fonction de V_{gs} pour les trois dopages du plan. $V_{ds}=3\text{V}$.

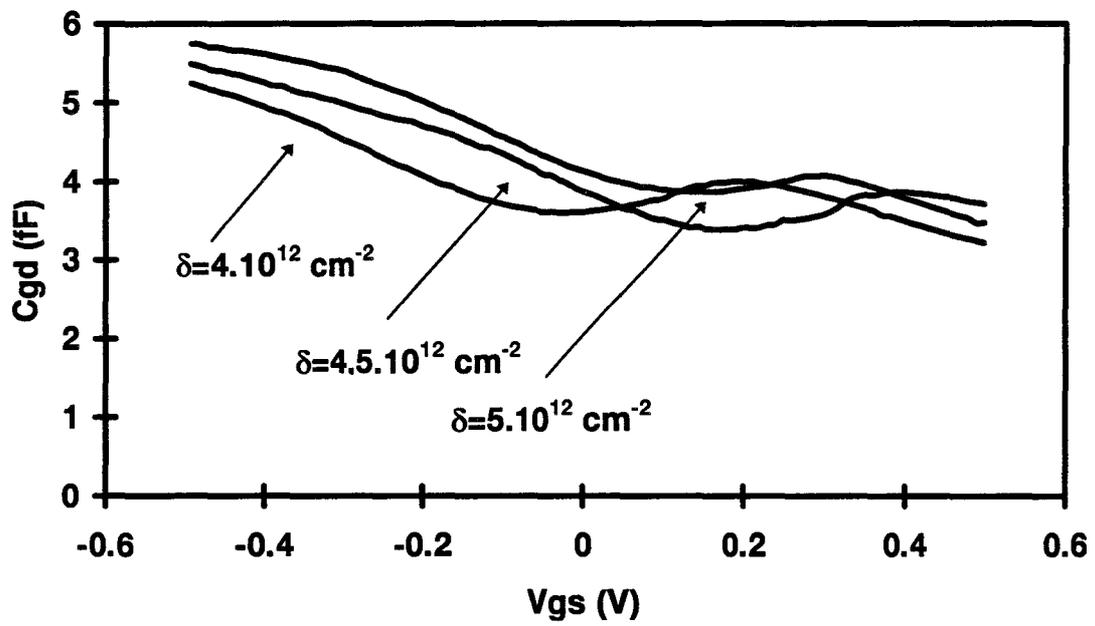
III.4.2 2 Caractéristiques dynamiques



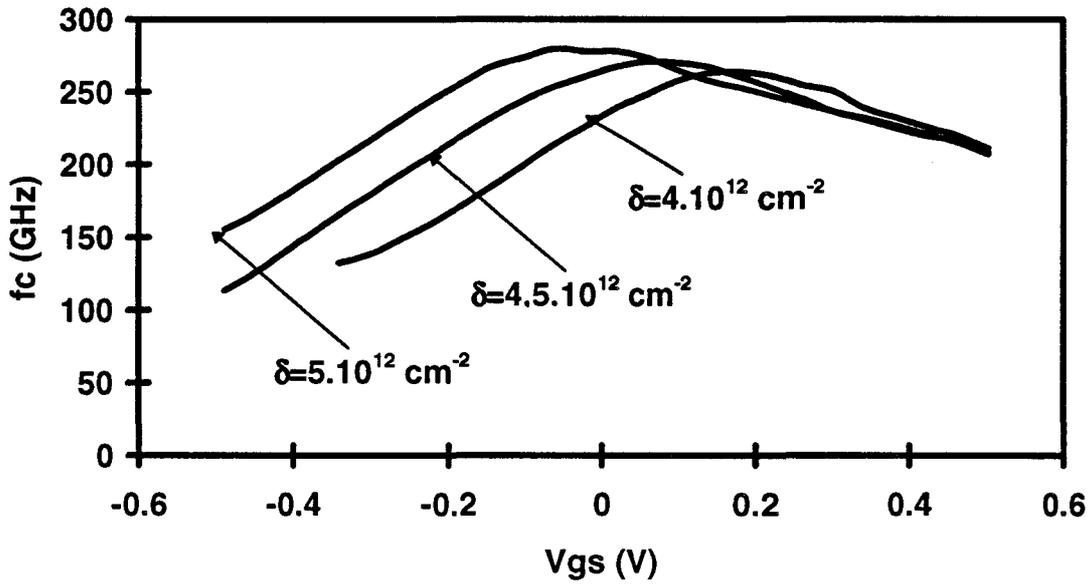
a)



b)



c)



d)

Figure III.20 : Evolution de la transconductance (a), de la capacité grille-source (b), de la capacité grille-drain (c) et de la fréquence de coupure (d) en fonction de V_{gs} pour trois dopages du plan. $V_{ds}=3V$. Développement : $150 \mu\text{m}$.

• La transconductance

Les courbes représentant les variations des transconductances en fonction de V_{gs} sont regroupées figure III.20.a. On observe un décalage des valeurs maximales dû à l'évolution de la tension de pincement de même qu'une augmentation de ces pics lorsque le dopage croît. Cependant, une saturation commence à apparaître lorsque le dopage dépasse $4,5 \cdot 10^{12} \text{ cm}^{-2}$. Ce résultat vient confirmer l'étude développée au paragraphe III.3.2 montrant qu'il n'est pas nécessaire de doper le plan au-delà de $4,5 \cdot 10^{12} \text{ cm}^{-2}$.

• La capacité C_{gs}

Nous retrouvons les mêmes tendances en ce qui concerne l'évolution de la capacité C_{gs} en fonction de la tension V_{gs} . Notons que la dispersion est plus élevée lorsque le dopage du plan diminue de 10% que lorsqu'il augmente de 10%. Ceci est une conséquence de cette valeur maximale de $4,5 \cdot 10^{12} \text{ cm}^{-2}$. Un dopage supérieur n'apporte pas de modification significative de la répartition des porteurs dans la structure.

• La capacité C_{gd}

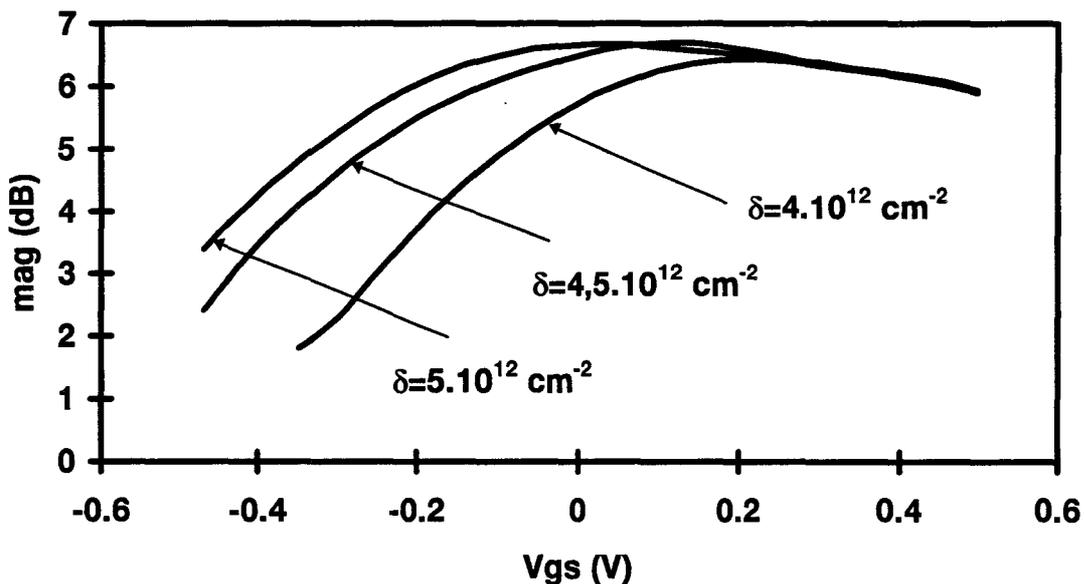
La valeur du dopage plan a peu d'influence sur les évolutions de C_{gd} avec V_{gs} . Nous notons toutefois une légère augmentation de C_{gd} lorsque le dopage du plan augmente.

• La fréquence de coupure f_c

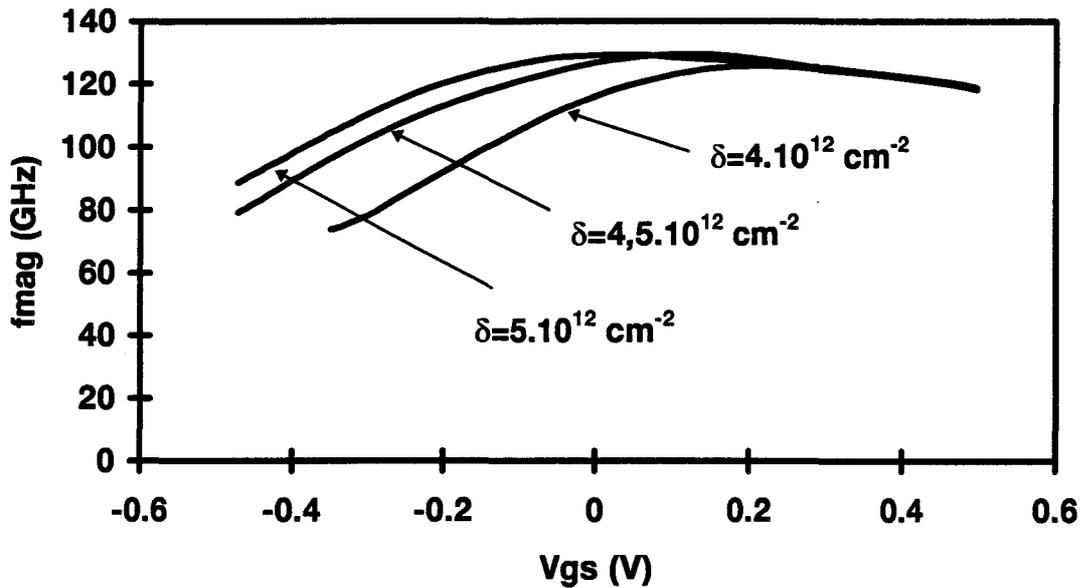
La dispersion de la fréquence de coupure est essentiellement causée par les variations de la transconductance. Par conséquent, on observe des évolutions avec la tension V_{gs} similaires à celles de g_m .

• MAG et f_{MAG}

En ce qui concerne le MAG et sa fréquence de coupure, nous remarquons peu de variations quant aux valeurs maximales. Celles-ci restent proches de 7dB à 60 GHz. La dispersion est essentiellement due à l'évolution de la tension de pincement avec le dopage du plan (figure III.21).



a)



b)

Figure III.21 : Evolutions du gain maximum disponible et de sa fréquence de coupure en fonction de V_{gs} pour les trois valeurs du plan de dopage. $V_{ds}=3V$. $z= 150 \mu\text{m}$.

• Conclusion

La sensibilité des performances du composant « Gringo » en fonction du dopage de son plan est surtout observée au niveau d'une évolution de la tension de pincement. Les valeurs maximales de la transconductance et de la fréquence de coupure du gain en courant sont également affectées, mais on remarque peu de variations sur les performances potentielles maximales pour l'amplification de puissance.

III.4.3 Longueur de la grille

Nous nous attachons également à étudier les variations induites par l'incertitude qui entache la valeur de la longueur de grille L_g . En théorie, les transistors GRINGO ont une grille longue de 0,15 micron. Nous examinerons le cas où L_g est égale à 0,12, 0,15 et 0,18 micron, soit une tolérance de 20 %.

III.4.3.1 Caractéristiques statiques

L'évolution du courant drain-source I_{ds} en fonction de V_{gs} est représentée sur la figure III.22. A la lumière de ce graphe, nous constatons une dispersion de l'ordre de 3 %. Le courant augmente légèrement pour une grille inférieure de 20 %. Cette variation s'explique dans ce cas par un accroissement des phénomènes de dynamique électronique non stationnaire.

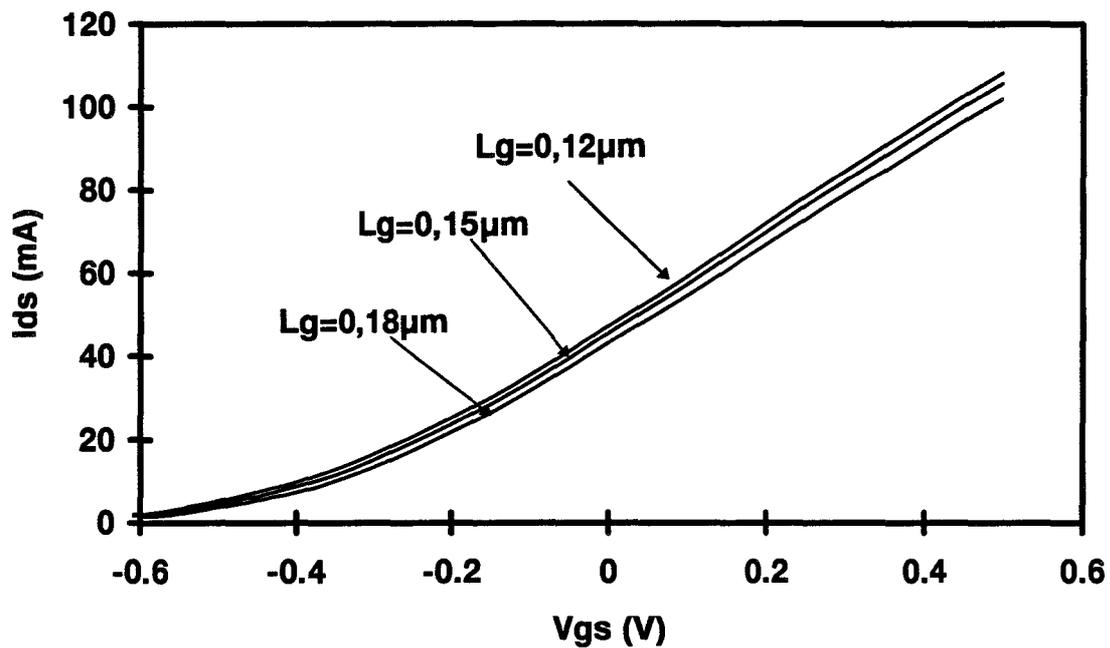
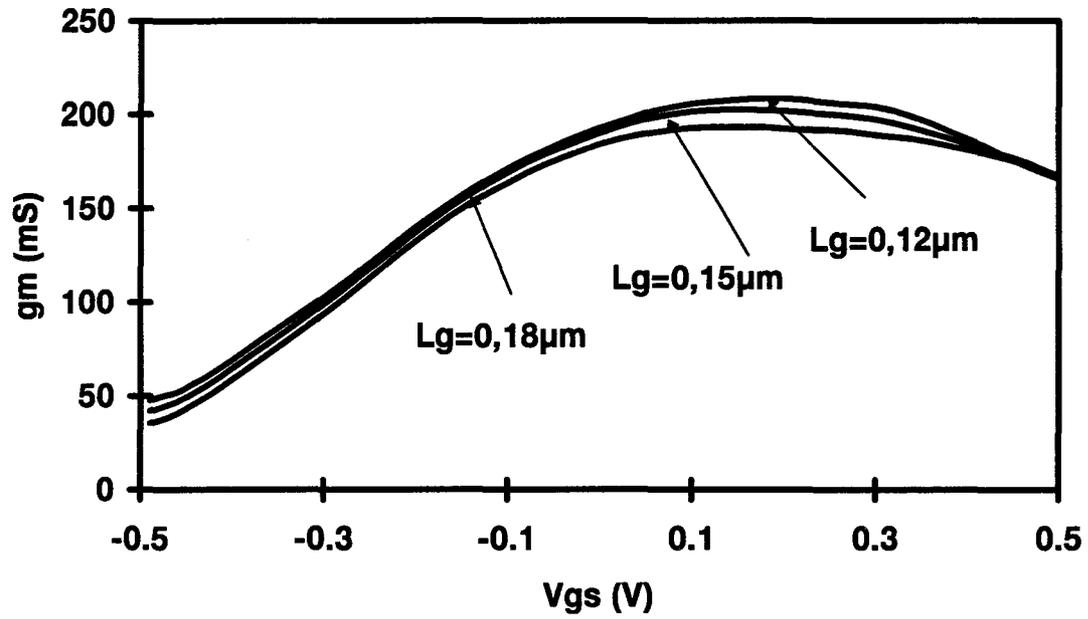


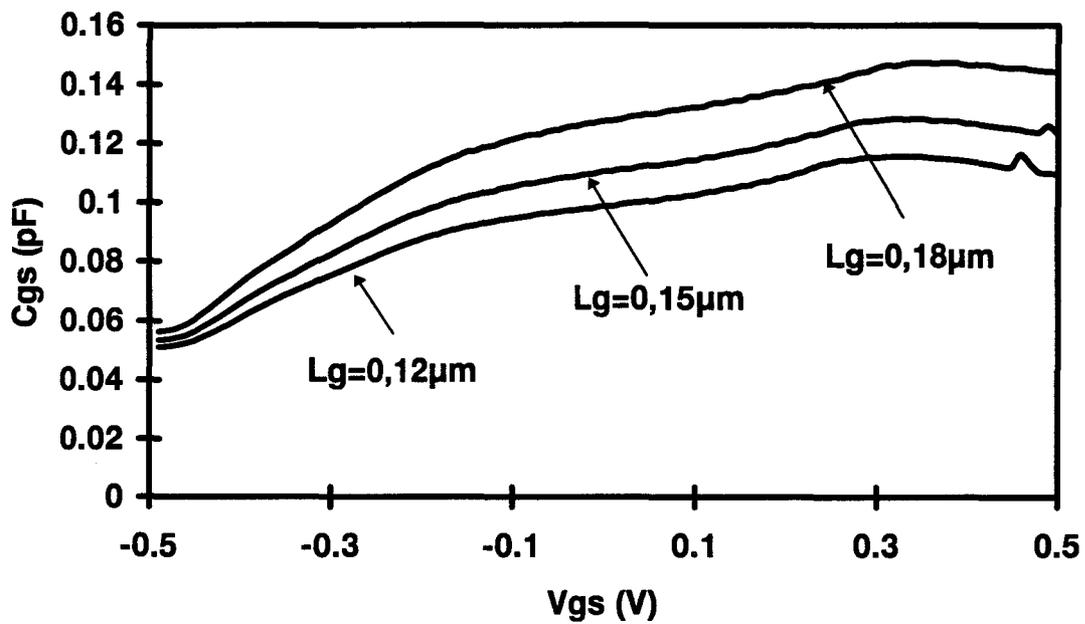
Figure III.22 : Evolutions du courant drain-source en fonction de V_{gs} pour les trois longueurs de grille. $V_{ds}=3V$. Développement : $150\mu m$.

III.4.3.2 Caractéristiques dynamiques

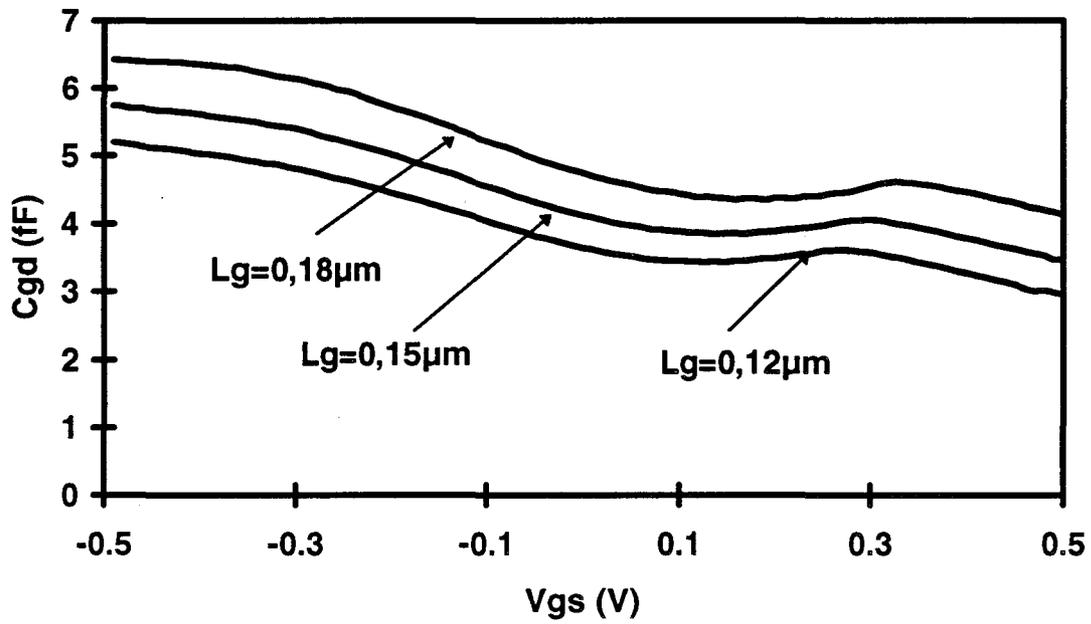
Nous avons regroupé les évolutions des principaux éléments du schéma équivalent petit signal sur la figure III.23.



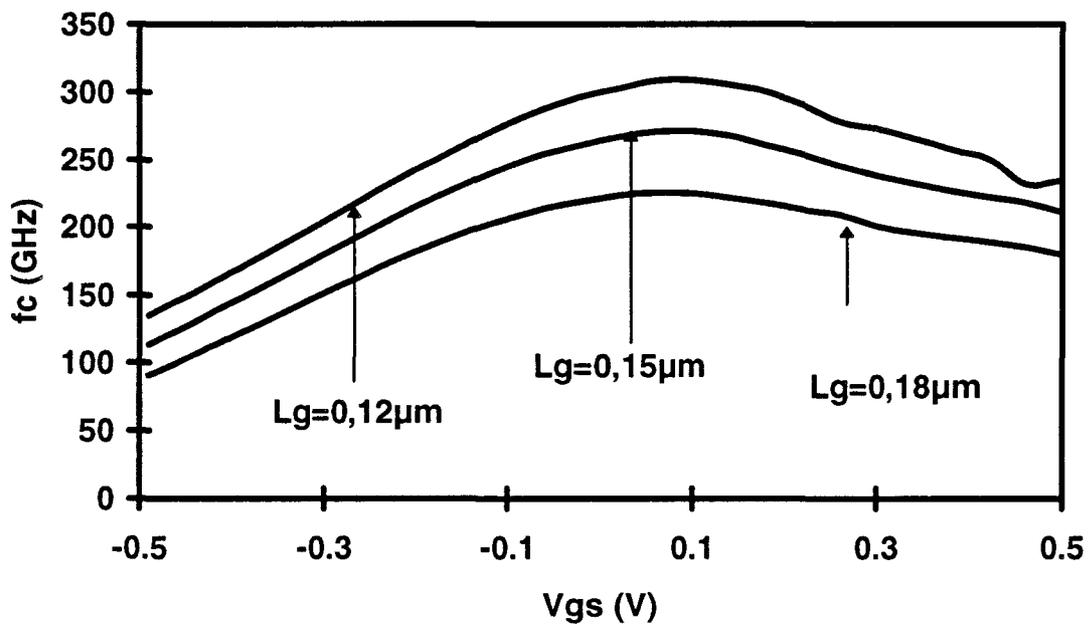
a)



b)



c)



d)

Figure III.23 : Evolution en fonction de V_{gs} de la transconductance, de la capacité grille-source (b), de la capacité C_{gd} (c) et de la fréquence de coupure (d). $V_{ds}=3V$. $z=150\mu\text{m}$.

- La transconductance

La lecture de la courbe $g_m = f(V_{gs})$ nous enseigne que la dispersion que nous avons envisagée sur la longueur de grille a peu d'influence sur la transconductance.

- La capacité C_{gs}

Contrairement à la transconductance, la capacité C_{gs} est affectée par une variation de la longueur de grille. Faible au pincement, l'écart entre les extrêmes s'accroît à mesure que la tension appliquée sur la grille augmente. La dépendance de la capacité C_{gs} avec la longueur de grille est liée à la zone désertée. Celle-ci décroît avec L_g , d'où la diminution de C_{gs} .

- La capacité C_{gd}

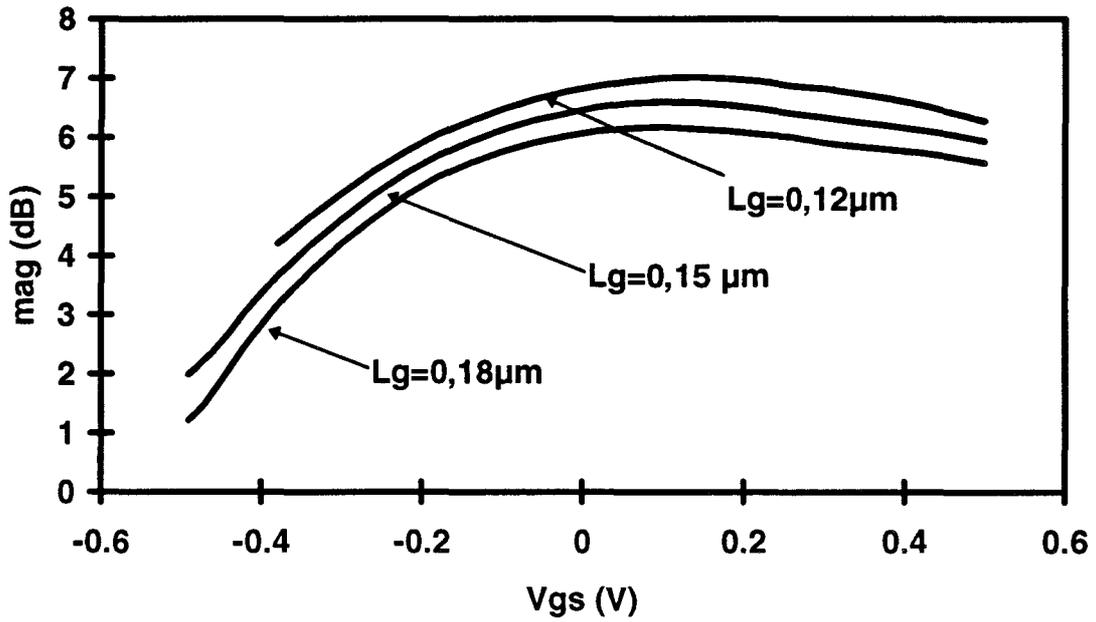
A la lecture de la courbe III.23.c, nous notons que C_{gd} évolue de manière quasiment linéaire avec la longueur de grille. Comme dans tous les autres cas que nous avons évoqués, C_{gd} reste faible.

- La fréquence de coupure f_c

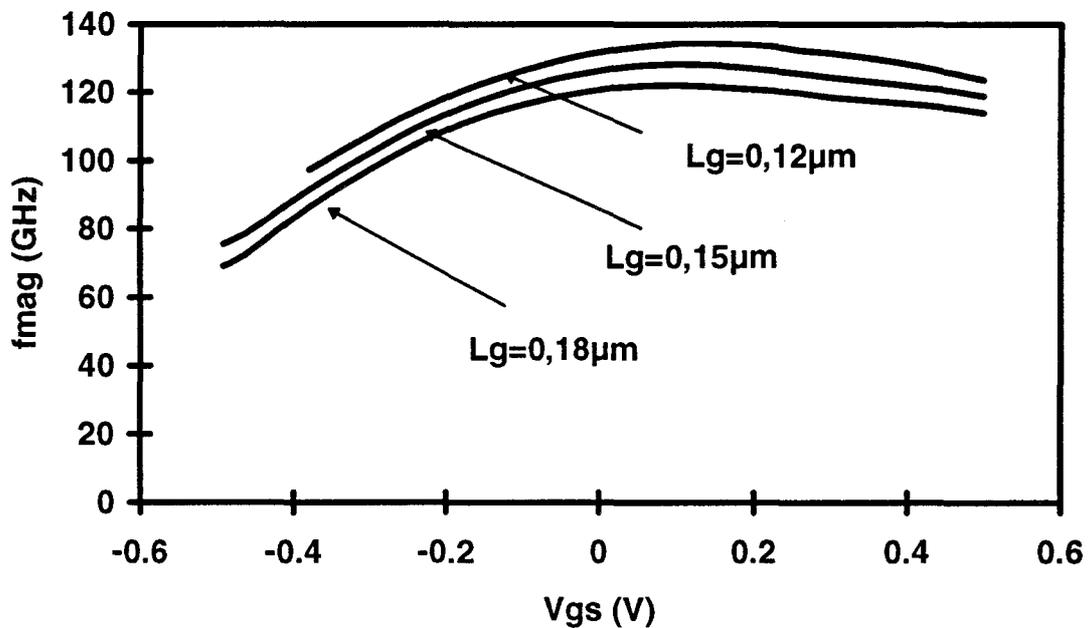
Les variations importantes que nous pouvons remarquer sur les courbes $f_c=f(V_{gs})$ sont directement liées à la dispersion élevée que nous avons enregistrée sur les évolutions de C_{gs} en fonction de V_{gs} . Ce paramètre est logiquement très sensible à la valeur de la longueur de grille. Son maximum passe de 230 GHz à environ 300 GHz lorsque L_g passe elle-même de 0,18 μm à 0,12 μm .

- MAG et f_{MAG}

A l'image de la transconductance, le gain maximum disponible varie peu autour de sa valeur moyenne (celle pour laquelle L_g vaut 0,15 micron). Cette constatation reste valable si l'on considère f_{MAG} dont le maximum se situe dans une fourchette de quelques pour-cent autour de 120 GHz suivant la longueur de grille (figure III.24).



a)



b)

Figure III.24 : Evolutions du gain maximum disponible (a) et de sa fréquence de coupure (b) en fonction de V_{gs} pour les trois longueurs de grille. $V_{ds}=3V$. Développement : $150 \mu m$.

- Conclusion

La dispersion des performances potentielles du composant liée aux variations de la longueur de grille se fait sentir essentiellement sur la fréquence de coupure et, par conséquent, sur son aptitude à fonctionner à très hautes fréquences. Dans le cas de l'amplification de puissance à 60 GHz, les résultats sont très peu influencés par une dispersion sur la longueur de L_g .

III.5 Conclusion

L'étude développée dans ce chapitre permet de définir les principaux critères à respecter pour l'optimisation de la topologie des composants du type HEMT pseudomorphique sur GaAs destinés à l'amplification de puissance à 60 GHz. De plus, elle permet d'une part d'évaluer et de chiffrer la dispersion des performances en fonction des valeurs des paramètres technologiques, ce qui constitue une information intéressante lors de la conception des composants et d'autre part, de cerner la précision que l'on peut attendre lors de l'élaboration de circuits utilisant des PM-HEMT.

En ce qui concerne la topologie des couches, deux voies s'offrent au concepteur : structure à simple plan de dopage ou structure à double plan de dopage. Dans le premier cas, la valeur maximale du dopage plan est de l'ordre de $4,5 \cdot 10^{12} \text{ cm}^{-2}$, tandis que dans l'hypothèse d'une épitaxie possédant deux plans, des dopages de $4,5 \cdot 10^{12} \text{ cm}^{-2}$ pour le plan supérieur et des valeurs de l'ordre de $1,5$ à $2 \cdot 10^{12} \text{ cm}^{-2}$ pour le plan inférieur semblent devoir être retenues. Au-delà, une conduction parallèle dans le GaAlAs affecte les performances hyperfréquences. De plus, la structure à deux plans, si elle est en pratique plus complexe à réaliser, s'avère mieux adaptée à une utilisation en puissance : le courant drain-source y est plus élevé, et le composant présente une meilleure linéarité.

Pour des applications à 60 GHz, des performances dynamiques acceptables sont obtenues si l'on choisit une grille ayant une longueur de 0,15 μm .

En ce qui concerne la sensibilité des caractéristiques statiques et petits signaux aux dispersions des paramètres technologiques, il apparaît que la profondeur du fossé de grille constitue le facteur le plus critique. Sa maîtrise passe donc par l'introduction d'une couche sélective dans l'épitaxie.

Bibliographie du chapitre 3

[1] Farid Temçamani

« Optimisation théorique et expérimentale des transistors à effet de champ multicanaux à gaz bidimensionnel d'électrons AlGaAs/GaAs pour l'amplification de puissance en hyperfréquences »

Thèse de doctorat en électronique, Lille, octobre 1990.

[2] J. Hédoire, M. Lefebvre, J.C. De Jaeger, K. Sherif, I. Mouatakif

« Modélisation bidimensionnelle de HEMT pseudomorphiques. Aspect spécifiques à des composants de puissance. »

5^{èmes} Journées nationales de microélectronique et optoélectronique III-V. Lyon, juin 1994.

[3] C. Gaquière, B. Bonte, D. Théron, Y. Crosnier, P. Arsène-Henri et T. Pacou

« Breakdown analysis of an asymmetrical double recessed power MESFET's »

IEEE transactions on electron devices, vol.42, n°2, février 1995.

[4] C. Gaquière, D. Théron, B. Bonte, et Y. Crosnier

« 1W/mm power pseudomorphic InGaAs power HEMT with optimized recess technology »

Electronic letters, vol.30, n°11, mai 1994.

[5] Y. Butel, J. Hédoire, J. C. de Jaeger, M. Lefebvre et G. Salmer

« HFET breakdown study by 2D and quasi 2D simulations : topology influence »

Simulation of semiconductor devices and processes, vol.6, septembre 1995.

[6] John C. Huang, P.Saledas, John Wendler, Aryeh Platzker, W. Boulais, Stanley Shanfield, W. Hoke, P. Lyman, L. Aucoin, C. Bedard, D. Atwood

« A double-recessed Al_{0,24}GaAs/In_{0,16}GaAs pseudomorphic HEMT for Ka-and Q-band power applications »

IEEE electron device letters, vol.14, n°9, septembre 1993.

[7] Nick Moll, Mark R. Hueschen, et Alice Fischer-Colbrie

« Pulse-doped AlGaAs/InGaAs pseudomorphic MODFET's »

IEEE Transactions on electron devices, vol.35, n°7, juillet 1988.

[8] J. Dickmann, H. Daembkes, H. Nickel, W. Schlapp, et R. Lösch

« Double-side planar doped AlGaAs/InGaAs/AlGaAs MODFET with current density of 1 A/mm »

Electron device letters, vol.12, n°6, juin 1991

[9] Frédéric Diette, D. Langrez, J. L. Codron, E. Delos, D. Théron, G. Salmer

« 1510 mS/mm 0.1µm gate length pseudomorphic HEMTs with intrinsic gain cutoff frequency of 220 GHz »

Electronic letters, vol.32, n°9, avril 1996.

[10] Frédéric Diette

« Transistors normally off et normally on pseudomorphiques GaAlAs/GaInAs/GaAlAs pour amplification de puissance »

DEA d'électronique, Lille, juillet 1993.

[11] M.J. Kao, W. C. Hsu, H. M. Shieh, W. C. Liu, C. Y. Chang

« High carrier density and mobility in GaAs/GaInAs/GaAs double deltadoped channel heterostructures »

Japanese journal of applied physics, vol.34, n°1, janvier 1995.

CHAPITRE 4

Etude du transistor bigrille pseudomorphique

Chapitre 4

Etude du transistor bigrille pseudomorphique

4.1 Introduction

Notre propos dans ce quatrième chapitre est d'analyser, à l'aide du logiciel que nous avons mis au point, les possibilités et les modes de fonctionnement du transistor bigrille.

Dans une première partie, nous proposons une étude physique du comportement du composant en traçant les évolutions des principales grandeurs (vitesse des porteurs, énergie, champ électrique, potentiel) accessibles à la formulation mathématique que nous avons choisie. La détermination des principaux éléments du schéma équivalent et leurs évolutions en fonction des conditions de polarisation sont ensuite développées. Cette étude a pour but de permettre la détermination des conditions à respecter pour une application en mélangeur dans la bande V. Par ailleurs, elle permet d'apporter les éléments nécessaires à l'élaboration de schémas électriques utilisés pour la conception de systèmes utilisant des transistors bigrilles.

Dans un second temps, une validation des résultats obtenus est proposée à partir d'une double confrontation avec d'une part des données issues d'une modélisation hydrodynamique bidimensionnelle réputée pour sa précision et, d'autre part des valeurs expérimentales.

La dernière partie est consacrée à l'influence d'une dispersion des paramètres technologiques sur les performances du transistor, ceci afin d'apporter des éléments d'appréciation en vue d'une optimisation des composants bigrilles hyperfréquences.

4.2 Analyse du transistor bigrille

Avant de nous intéresser aux évolutions des grandeurs accessibles à la mesure, il nous a semblé important d'analyser les variations des paramètres physiques que sont le champ électrique dans la structure E_x , l'énergie moyenne $w(x)$ et la vitesse de dérive des porteurs v_x ainsi que la distribution du potentiel V . Dans ce but, nous utiliserons un HEMT pseudomorphique à grilles enterrées ayant une longueur de $0,3 \mu\text{m}$ (figure IV.1). L'épitaxie est classiquement composée du canal GaInAs contraint, de l'espaceur GaAlAs nid et de la couche donneuse GaAlAs ($N_d=10^{18} \text{ cm}^{-3}$) déposés sur substrat GaAs.

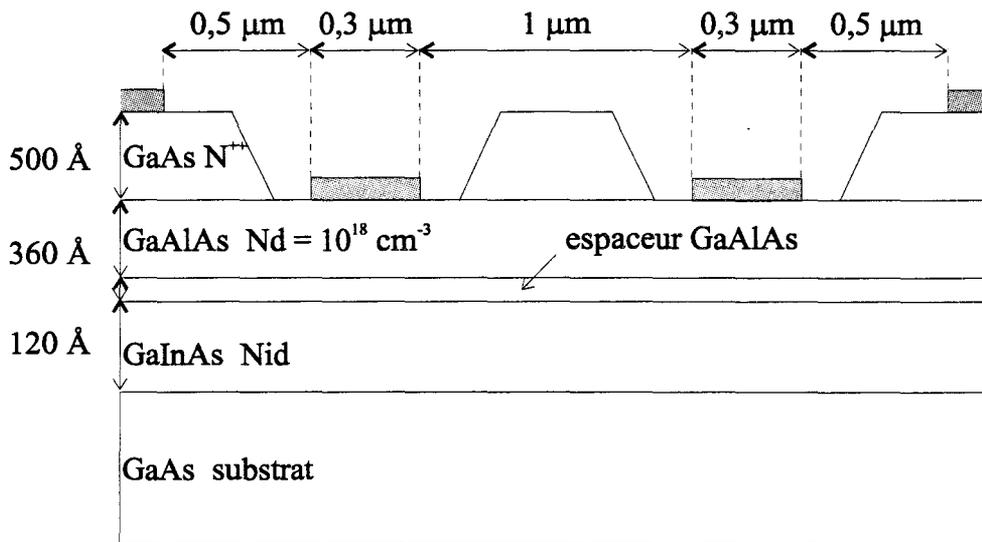


Figure IV.1 : Coupe schématique du transistor pseudomorphique bigrille sur GaAs utilisé pour l'analyse physique.

4.2.1 Approche physique

4.2.1.1 Champ électrique dans le canal

Nous représentons sur la figure IV.2 (a-b-c) l'évolution du champ électrique E_x le long de l'axe drain-source.

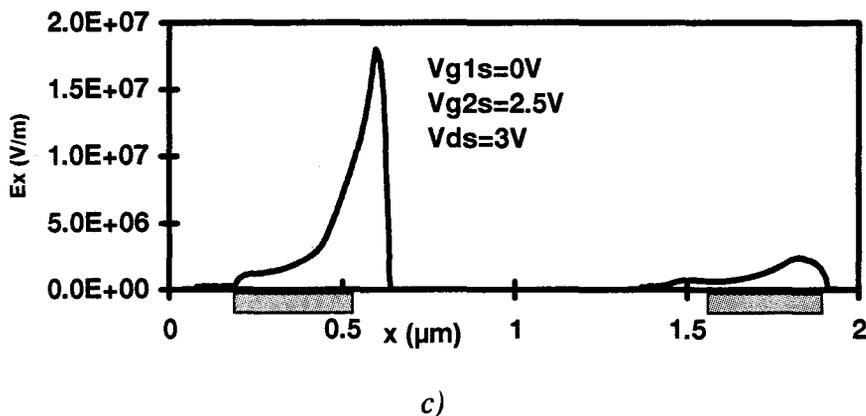
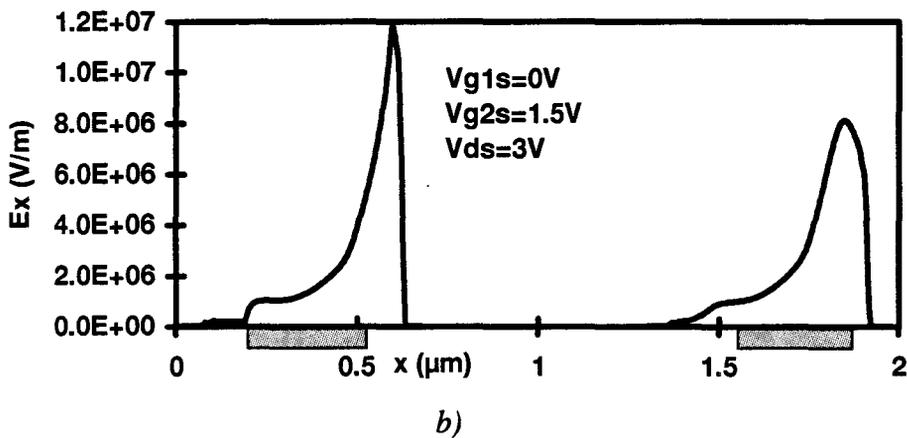
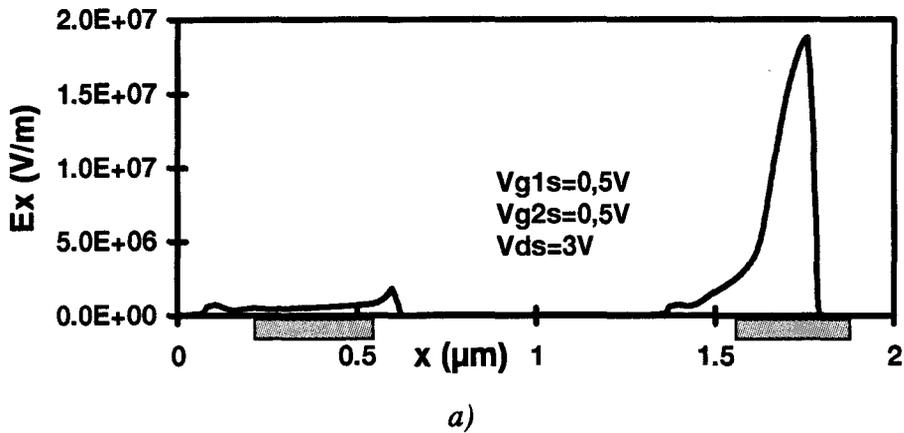


Figure IV.2 : Evolution du champ électrique le long de l'axe Ox dans trois régimes de fonctionnement : ohmique-saturé (a), saturé-saturé (b), et saturé-ohmique (c).

Pour une même tension de polarisation drain-source, trois couples de polarisation de grille V_{g1s} et V_{g2s} sont envisagées. Celles-ci régissent la tension drain-source équivalente de chaque transistor et donc leur régime de fonctionnement.

Dans le premier cas, le champ électrique du premier est faible sous la grille entraînant ainsi un fonctionnement en zone linéaire alors que le second transistor est saturé. Le troisième cas présente la situation inverse, tandis que dans le deuxième, l'évolution du champ électrique au niveau de chacune des deux grilles montre que les deux transistors équivalents sont saturés.

Par ailleurs, la faible valeur du champ électrique dans l'espace intergrille montre que l'on a un bon découplage des deux TEC pour la géométrie considérée dans la figure IV.1. Dans cette configuration, on peut alors utiliser le schéma équivalent de type cascode.

4.2.1.2 Vitesse des porteurs dans le canal

La lecture des variations de la vitesse de dérive des électrons suivant l'axe Ox (figures IV.3 a-b-c), appelle plusieurs remarques :

- La vitesse des porteurs s'élève de manière importante à leur passage sous les grilles. Les valeurs maximales atteintes sont nettement supérieures à celles que l'on pourrait attendre au vu des relations reliant la vitesse au champ électrique dans le canal (la vitesse pic étant dans ce cas proche de $2 \cdot 10^5$ m/s). Il s'agit là du phénomène de survitesse expliqué par le fait que les variations de champ électrique sont de l'ordre de grandeur des temps de relaxation. L'énergie des électrons ne pouvant croître instantanément, ceux-ci gardent des caractéristiques de dynamique de la vallée centrale (électrons froids, mobilité élevée) avant d'accéder aux vallées supérieures (électrons chauds) où les propriétés de transport sont moins favorables (masse effective importante). Entre-temps, ils auront atteint des vitesses élevées.

- Dans l'espace intergrille, la vitesse est constante et de faible valeur conséquence d'un champ électrique très faible dans cette zone.

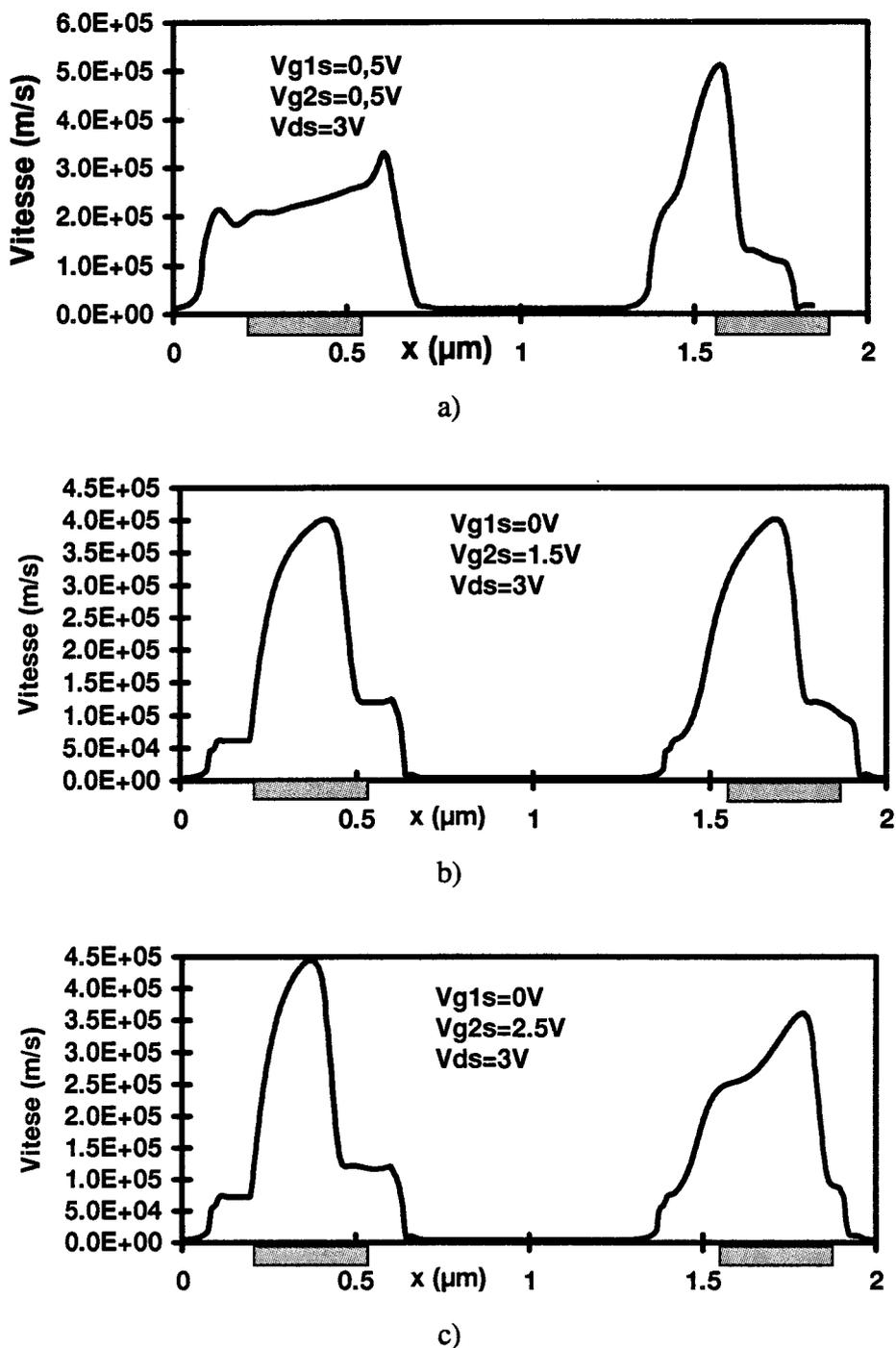


Figure IV.3 : Evolution de la vitesse des porteurs du puits le long de l'axe Ox dans trois régimes de fonctionnement : ohmique-saturé (a), saturé-saturé (b), saturé-ohmique (c).

4.2.1.3 Energie des porteurs

L'énergie moyenne des porteurs (figure IV.4 a-b-c) suit globalement les variations du champ électrique avec un temps de retard dû au phénomène de dynamique non stationnaire.

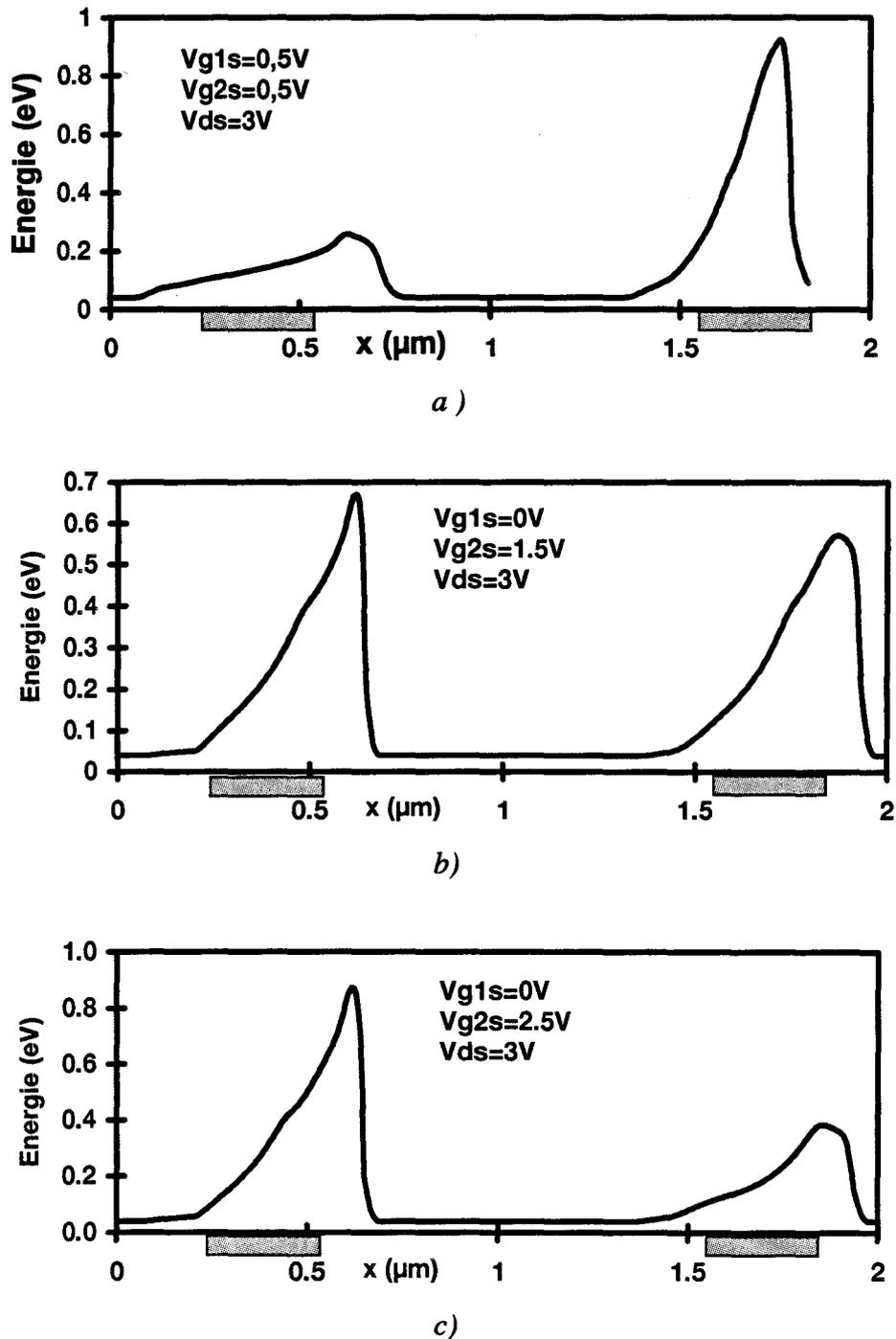
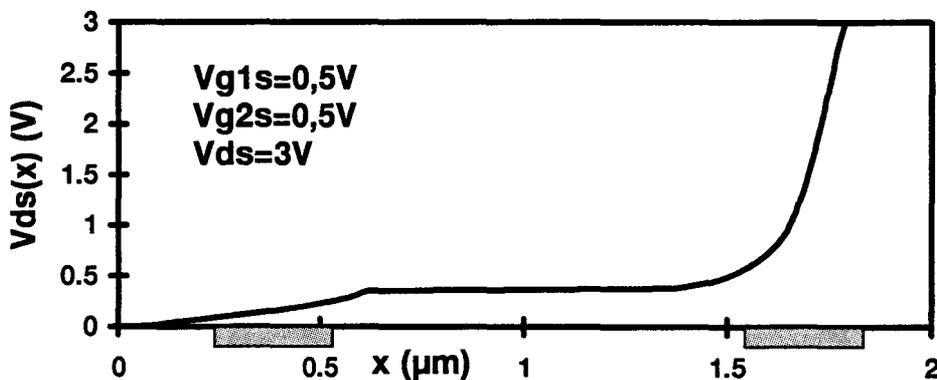


Figure IV.4 : Evolution de l'énergie des porteurs du puits le long de l'axe Ox pour trois régimes de fonctionnement : ohmique-saturé (a), saturé-saturé (b) et saturé-ohmique (c).

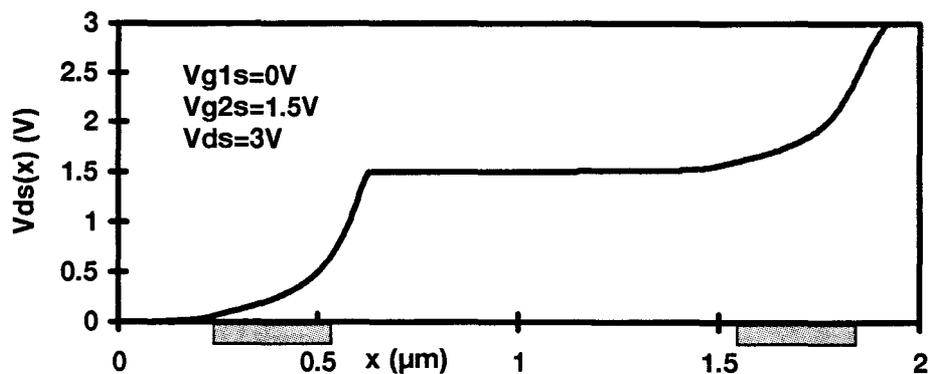
Elle est, d'autre part, d'autant plus élevée que le champ électrique devient important.

4.2.1.4 Potentiel

La répartition du potentiel local au long du transistor permet d'établir le régime de fonctionnement de chaque transistor et de vérifier les conditions de distance intergrille à respecter pour pouvoir les découpler. Les figures IV.5 (a-b-c) montrent ainsi que le potentiel croît sous les deux grilles, ce qui est une conséquence directe de l'élévation du champ électrique. Cette croissance dépend du régime de fonctionnement de chaque transistor. Elle est relativement faible en régime linéaire et augmente à mesure que le régime de saturation est plus marqué. Remarquons que dans l'espace intergrille, il existe une zone dans laquelle le potentiel reste pratiquement constant. Ceci est une conséquence du faible champ électrique observé dans cette région.



a)



b)

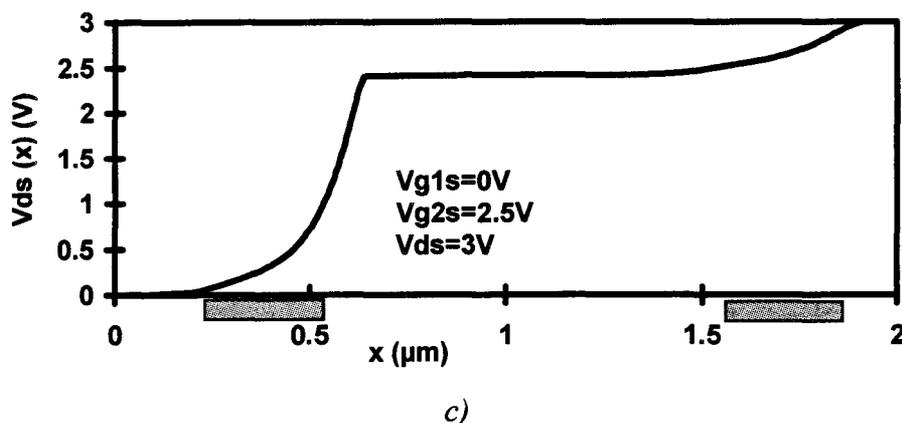


Figure IV.5 : Evolution du potentiel le long de l'axe Ox dans trois régimes de fonctionnement : ohmique-saturé (a), saturé-saturé (b), saturé-ohmique (c).

Ajoutons que le fait de ne pas tenir compte de résistances d'accès, dans ce cas, implique que les chutes de tensions sont nulles dans les zones d'accès à la région active du composant. Ceci se traduit sur les courbes IV.5 par un potentiel nul à l'origine des abscisses ainsi qu'à une valeur maximale atteinte en sortie de la seconde grille.

4.2.1.5 Courbes $V_{MS}=f(V_{g1s})$ et $V_{DM}=f(V_{g2s})$

L'observation d'une tension constante dans le canal au niveau de la distance intergrille permet d'établir une tension drain-source équivalente supportée par chaque transistor. Dans ce but, il est nécessaire de fixer le potentiel d'un point fictif que nous baptiserons M situé entre les deux grilles à égale distance de chacune d'elle. La tension V_{ms} correspond donc à la tension supportée par le premier transistor et V_{dm} à celle correspondant au second transistor. La connaissance des pseudo-tensions drain-source V_{ms} et V_{dm} de chaque transistor nous permet de déterminer le régime de fonctionnement du transistor bigrille.

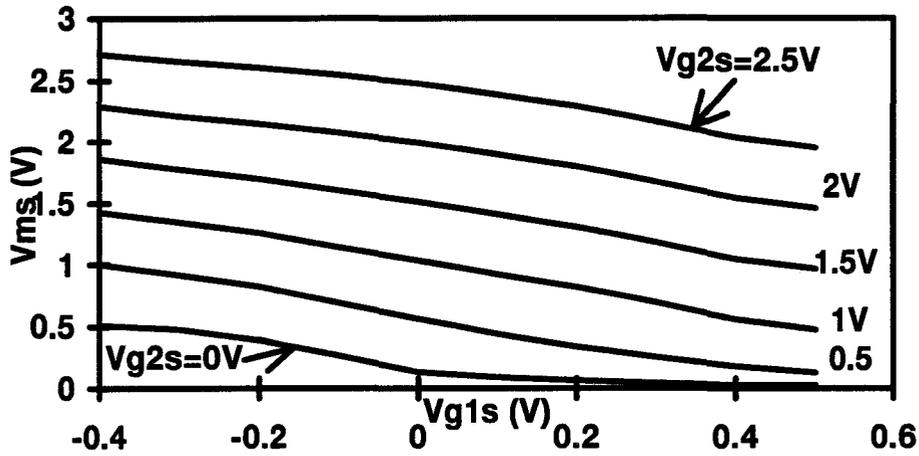


Figure IV.6.a : Evolution de la pseudo-tension drain-source du premier transistor. La polarisation de la seconde grille influence fortement le potentiel du point M. $V_{ds}=3V$.

Pour une tension V_{ds} fixée à 3V, nous avons tracé les évolutions de ces grandeurs en fonction des polarisations appliquées sur les deux grilles (figure IV.6 a et b). Celles-ci mettent en relief l'influence prépondérante de V_{g2s} sur le potentiel du point M. V_{g2s} « tire » littéralement V_{ms} .

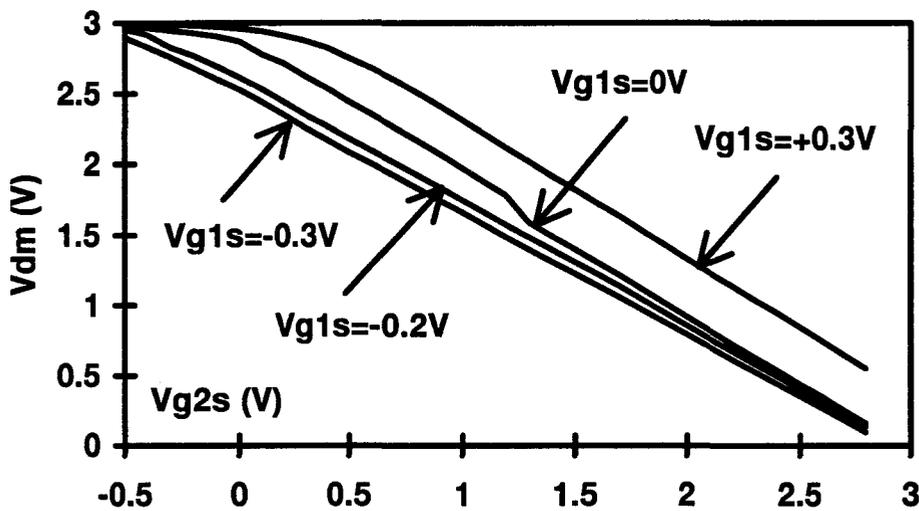


Figure IV.6.b : Evolution de la pseudo-tension drain-source du second transistor. La polarisation de la première grille influence peu le régime de fonctionnement du composant. $V_{ds}=3V$.

Ainsi, pour des tensions V_{g1s} et V_{ds} données, une faible valeur de V_{g2s} aura pour conséquence de mettre le composant dans son état « ohmique-saturé », une valeur médiane

(proche de $\frac{V_{ds}}{2}$) définira le régime « saturé-saturé » et , lorsque V_{g2s} sera proche de V_{ds} , le transistor passera à l'état « saturé-ohmique ».

En revanche, l'influence de la tension appliquée à la première grille sur V_{ms} et V_{dm} est, elle, beaucoup moins déterminante sur le régime de fonctionnement de chaque transistor équivalent. Nous pouvons néanmoins noter que V_{ms} augmente de façon quasi linéaire à mesure que l'on s'approche du pincement du premier transistor.

4.2.1.6 Influence de V_{ds}

Nous avons tracé sur la figure IV.6.c les variations de V_{dm} en fonction de V_{g2s} et sur la figure IV.6.d celles de V_{ms} en fonction de V_{g1s} pour deux tensions drain-source différentes de 3 et 5 V. De l'examen de ces courbes, il ressort essentiellement que le second transistor supporte la quasi intégralité de la tension drain-source additionnelle. En effet, nous relevons un écart très proche de 2 V entre les deux faisceaux de courbes de la figure IV.6.c, et ce plus particulièrement lorsque le premier transistor est ouvert. La figure IV.6.d vient renforcer cette constatation : le régime de fonctionnement du TEC_1 se trouve très peu modifié et l'on relève un écart maximum de 0,3 V sur les tensions V_{ms} pour des tensions drain-source différant de 2 V.

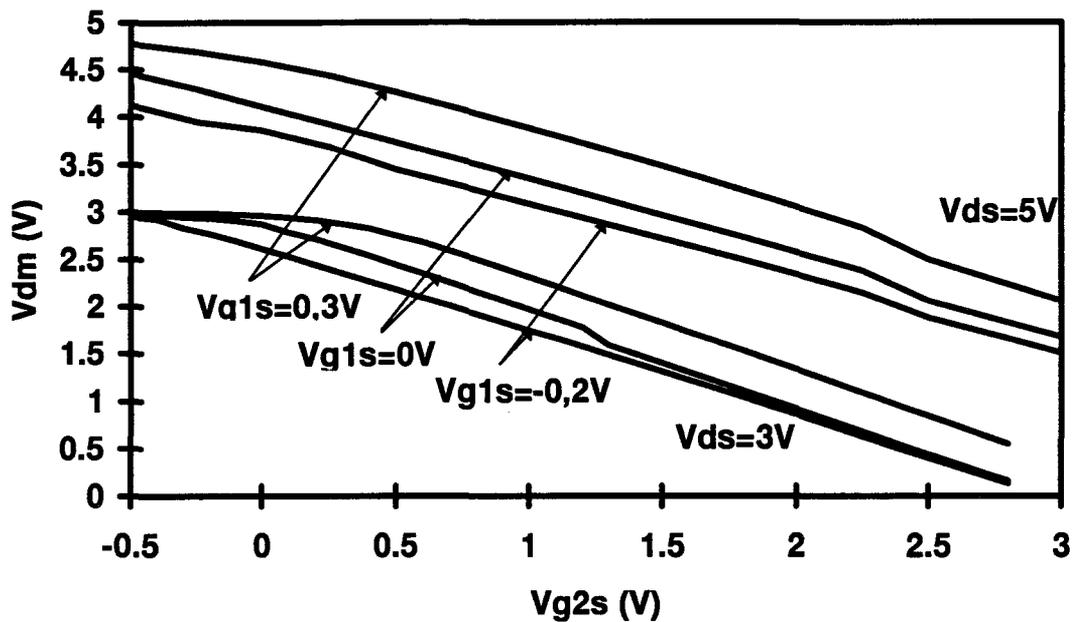


Figure IV.6.c : Evolution de V_{dm} en fonction de V_{g2s} pour deux tensions drain-source V_{ds} . La tension drain-source additionnelle est en majorité reportée aux bornes du second transistor équivalent.

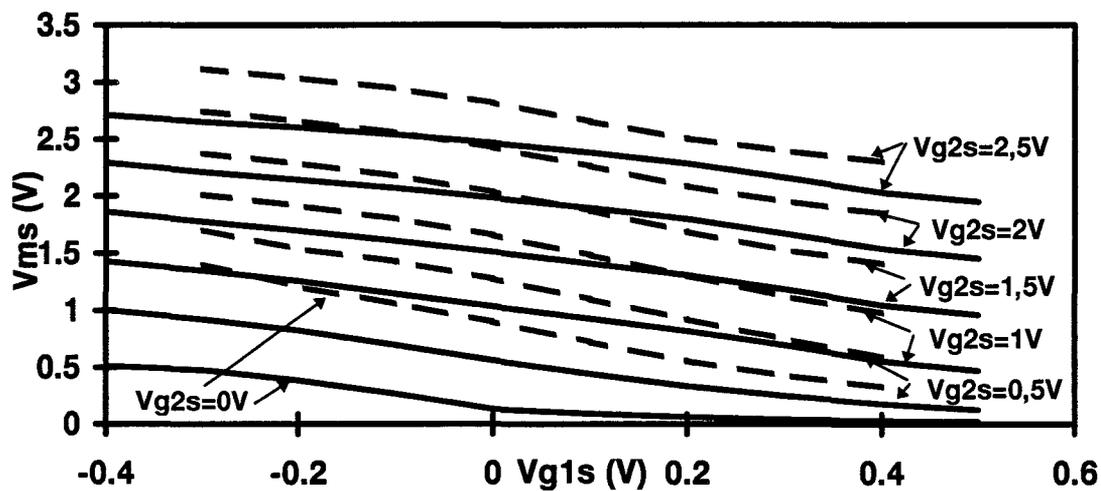


Figure IV.6.d : Evolution de V_{ms} en fonction de V_{g1s} pour deux tensions drain-source différentes : $V_{ds}=3V$ (traits pleins), $V_{ds}=5V$ (pointillés).

4.2.1.7 Le réseau composite

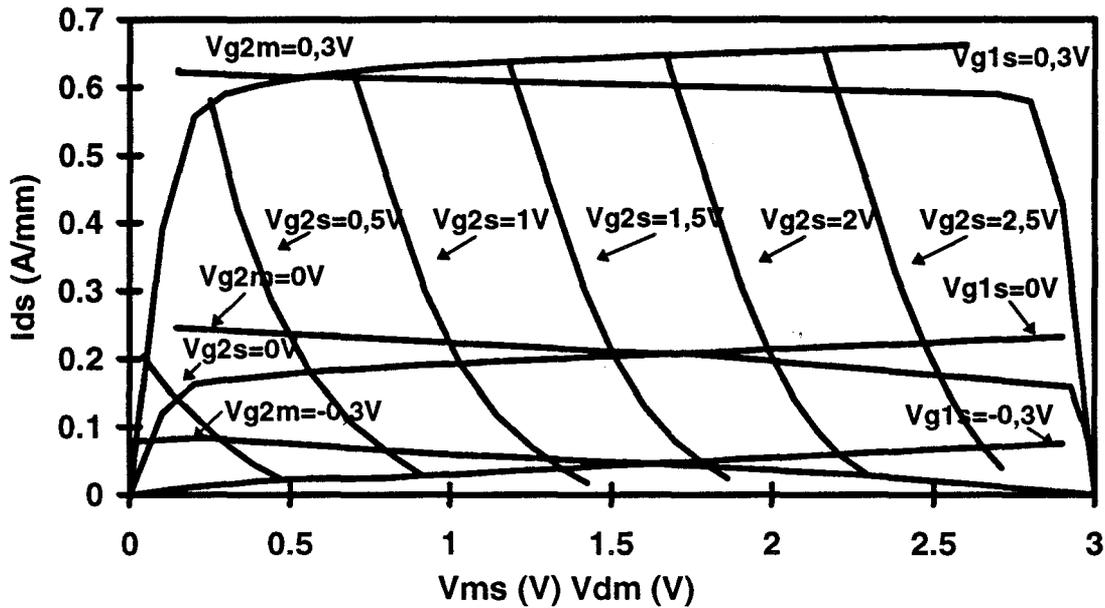


Figure IV.7 : Réseau composite déduit de nos simulations. La tension drain-source est de 3 Volts.

Nous traçons sur la figure IV.7 le réseau composite représentant les caractéristiques de sortie du transistor bigrille que nous avons entrepris d'étudier. Nous noterons que les faisceaux de courbes $I_{ds} = f(V_{ms})_{V_{g1s}=cste}$ et $I_{ds} = f(V_{dm})_{V_{g2m}=cste}$ sont symétriques, ceci est dû à la topologie du composant considéré. D'autre part, la saturation du courant drain-source intervient rapidement en raison de la non prise en compte des résistances d'accès R_s et R_D . En outre, nous retrouvons des évolutions en adéquation avec les résultats obtenus à partir des courbes donnant V_{ms} et V_{dm} en fonction de V_{g1s} et V_{g2s} : le positionnement des courbes tracées à tension V_{g2s} constante indique que le potentiel de la deuxième grille conditionne le régime de fonctionnement de chaque transistor équivalent au transistor bigrille. Par ailleurs, le réseau composite permet de connaître la valeur du courant drain-source pour des conditions de polarisation de drain et de grilles du transistor fixées. Ces évolutions sont, de plus, en accord avec les résultats expérimentaux rencontrés dans la littérature.

4.2.2 Les éléments du schéma équivalent cascode

La manière la plus naturelle de concevoir le schéma équivalent petit signal du transistor bigrille consiste à considérer que l'on a affaire à deux TEC équivalents connectés suivant le montage cascode [1] [2]. La figure IV.8 montre ainsi l'origine physique des différents éléments que l'on est amené à envisager. Cependant notre modèle ne permet d'établir que les éléments intrinsèques du composant g_{m1} , g_{m2} , g_{d1} , g_{d2} , C_{gs1} , C_{gs2} , R_{i1} , R_{i2} , τ_1 , τ_2 , C_{ds1} , C_{ds2} (figure IV.9). Ceux-ci sont obtenus en utilisant le concept de la ligne active. Nous proposons de déterminer et d'analyser les évolutions de ces paramètres en fonction des différentes polarisations adoptées.

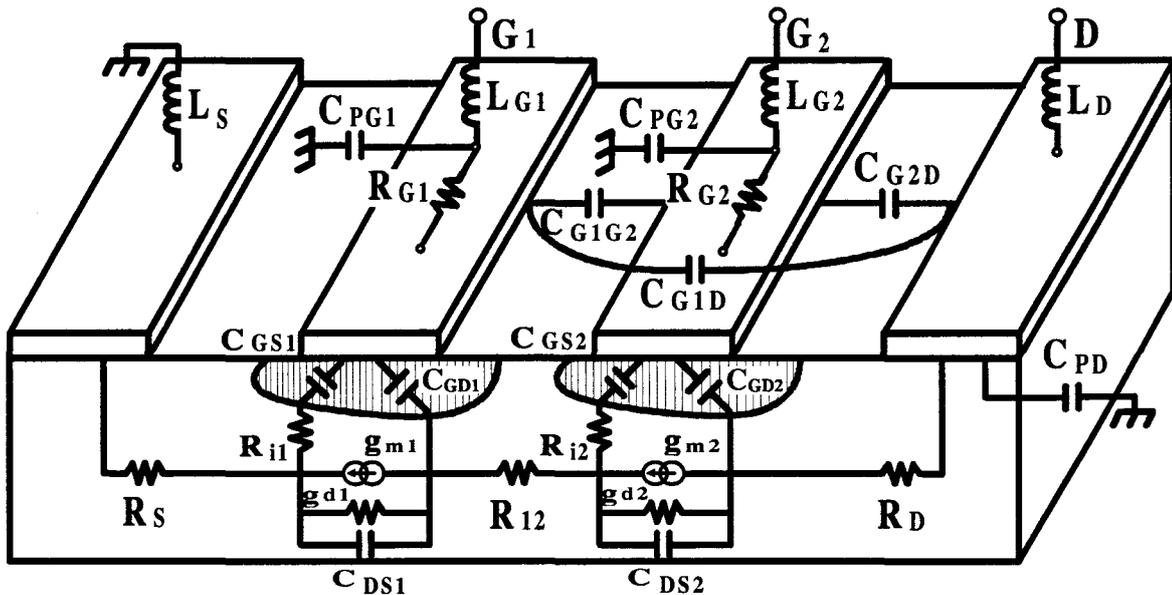


Figure IV.8 : Représentation schématique de l'origine des paramètres du schéma équivalent cascode ainsi que des éléments parasites d'un transistor bigrille.

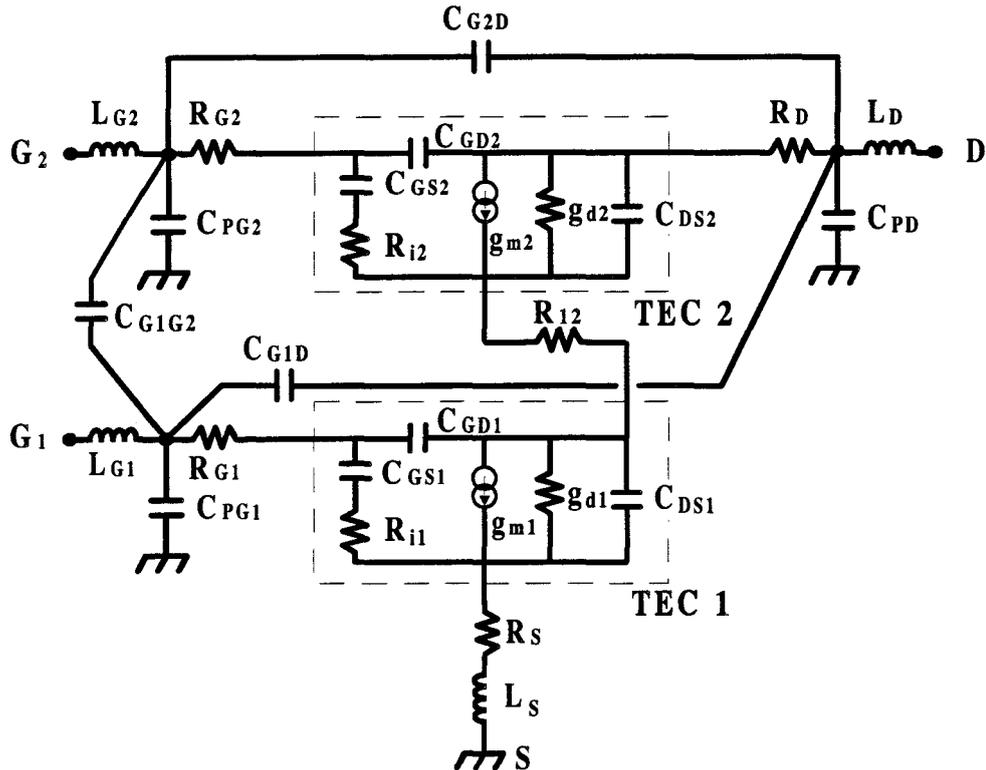


Figure IV.9 : Schéma équivalent cascode et éléments d'accès d'un transistor bigrille. On considère le transistor comme l'association de deux TEC monogrilles (TEC1 et TEC2) dans laquelle le drain du premier est connecté à la source du second.

4.2.2.1 Les transconductances g_{m1} et g_{m2}

● Transconductance g_{m1}

Les évolutions de la transconductance du premier transistor sont représentées sur la figure IV.10. On observe une allure classique typique de g_m d'un TEC pseudomorphique : près du pincement, ($V_{g1s} = -0,3V$), g_{m1} est faible en raison du petit nombre de porteurs présents dans le canal. Il s'ensuit une augmentation qui correspond à la phase de commande du gaz d'électrons. Enfin, la courbe s'infléchit lorsque l'on commence à commander les porteurs des couches de GaAlAs. Par ailleurs, la valeur de V_{g2s} modifie de façon importante le maximum de g_{m1} . Cette évolution est la conséquence du fait que V_{g2s} influence le régime de fonctionnement du premier transistor : V_{g2s} peu élevée impose au TEC₁ d'être linéaire d'où la plus petite valeur maximale de g_{m1} observée. En revanche, dès que V_{g2s} est

supérieure à 1 V, le premier transistor passe au régime saturé et g_{m1} plafonne alors à des valeurs plus importantes. Dans ce dernier cas, les variations avec V_{g2s} restent faibles et on observe une légère décroissance lorsque la pseudo-tension drain-source du premier transistor augmente.

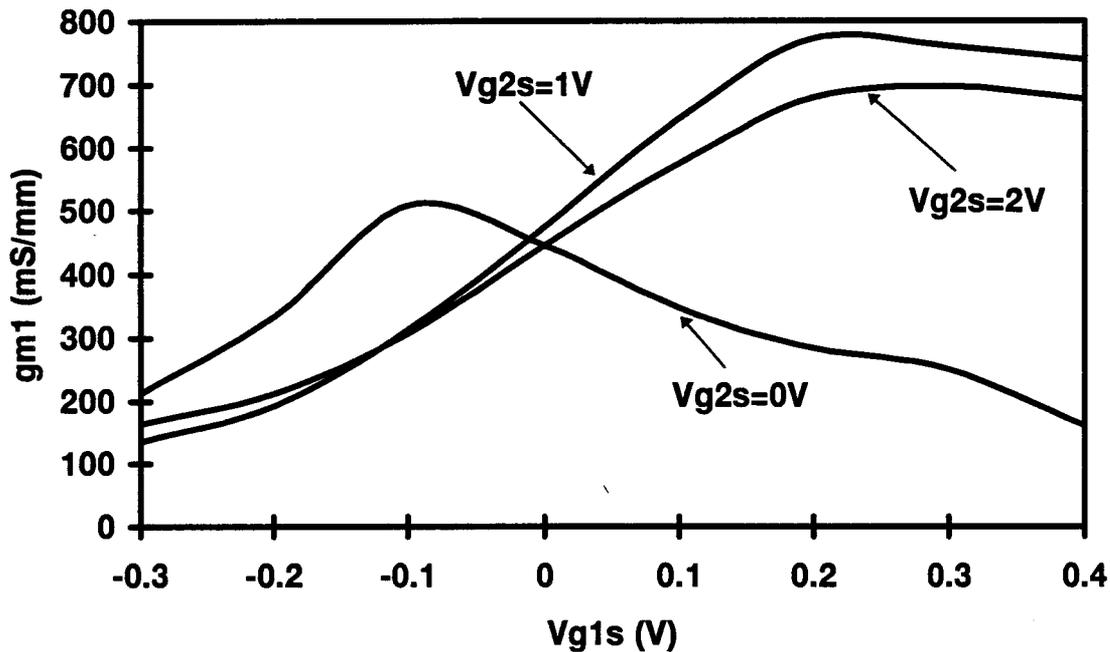


Figure IV.10.a : Evolution de g_{m1} en fonction de V_{g1s} . $V_{ds}=3V$.

● Transconductance g_{m2}

L'évolution de g_{m2} en fonction de V_{g2s} n'est pas symétrique à celle de g_{m1} en fonction de V_{g1s} . Nous notons que les valeurs maximales atteintes par g_{m2} sont légèrement inférieures à celles enregistrées pour g_{m1} . D'autre part, nous observons des évolutions différentes suivant que le premier transistor est linéaire ou saturé. En effet, si le TEC_1 est en régime ohmique, la transconductance du TEC_2 dépend peu de la tension de polarisation adoptée sur la première grille. La situation inverse se produit lorsque le premier transistor est saturé : V_{g2s} influence peu g_{m2} , à l'inverse de V_{g1s} . Ceci est dû au fait que V_{g1s} commande le courant dans le transistor.

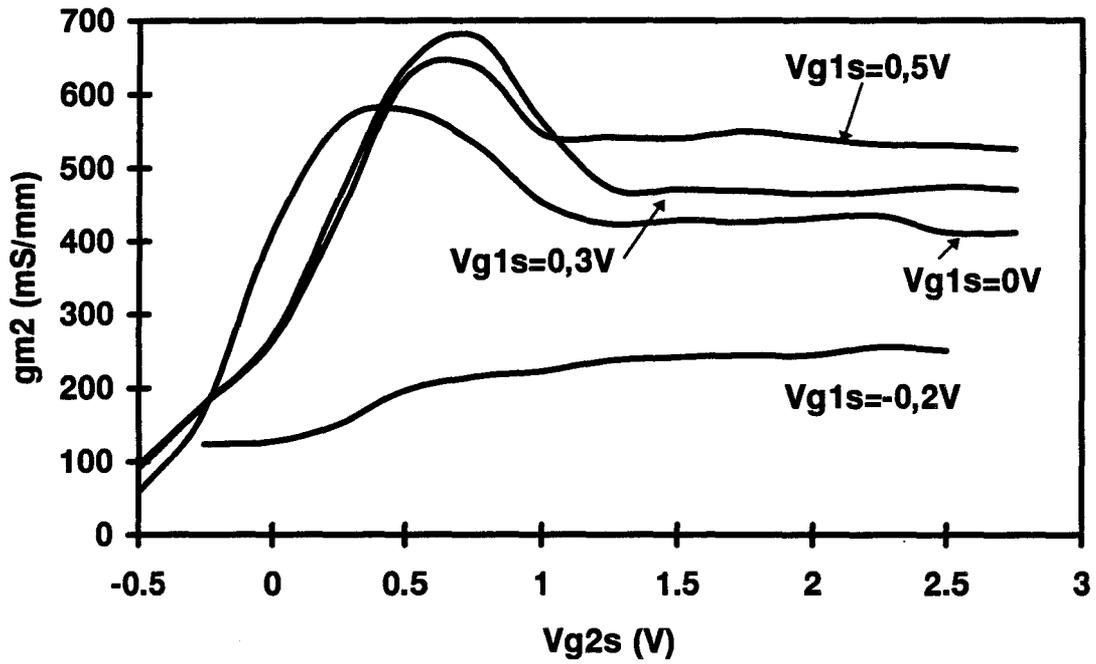


Figure IV.10.b : Evolution de g_{m2} en fonction de V_{g2s} . $V_{ds}=3V$.

4.2.2.2 Les conductances de sortie g_{d1} et g_{d2} .

Les évolutions des conductances de sortie g_{d1} et g_{d2} sont représentées sur les figures IV.11 a et b. On notera que leurs valeurs sont directement reliées au régime de fonctionnement du TEC. En effet, g_{d1} est très importante lorsque le TEC_1 est en régime ohmique (V_{g2s} faible) et diminue lorsque V_{g2s} impose un régime saturé au premier transistor ($V_{g2s}=2V$). De son côté, g_{d2} demeure peu élevée lorsque le second transistor est saturé et s'accroît lorsque celui-ci devient linéaire, c'est à dire quand V_{g2s} est proche de V_{ds} .

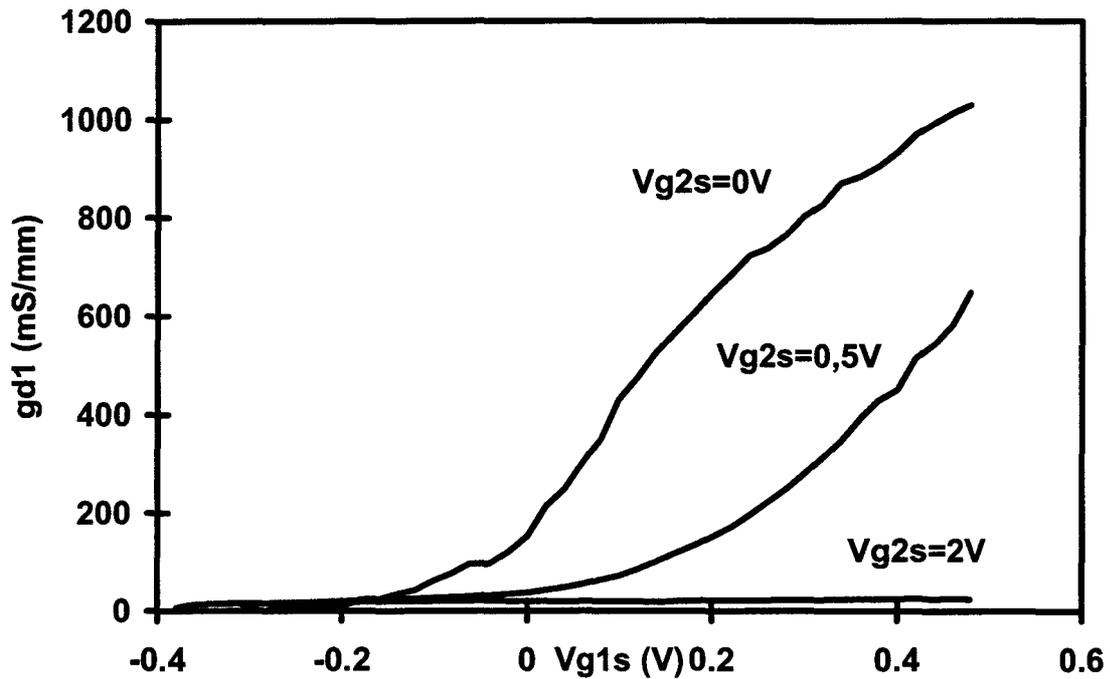


Figure IV.11.a : Evolution de la conductance de sortie du premier transistor en fonction de V_{g1s} . $V_{ds}=3V$.

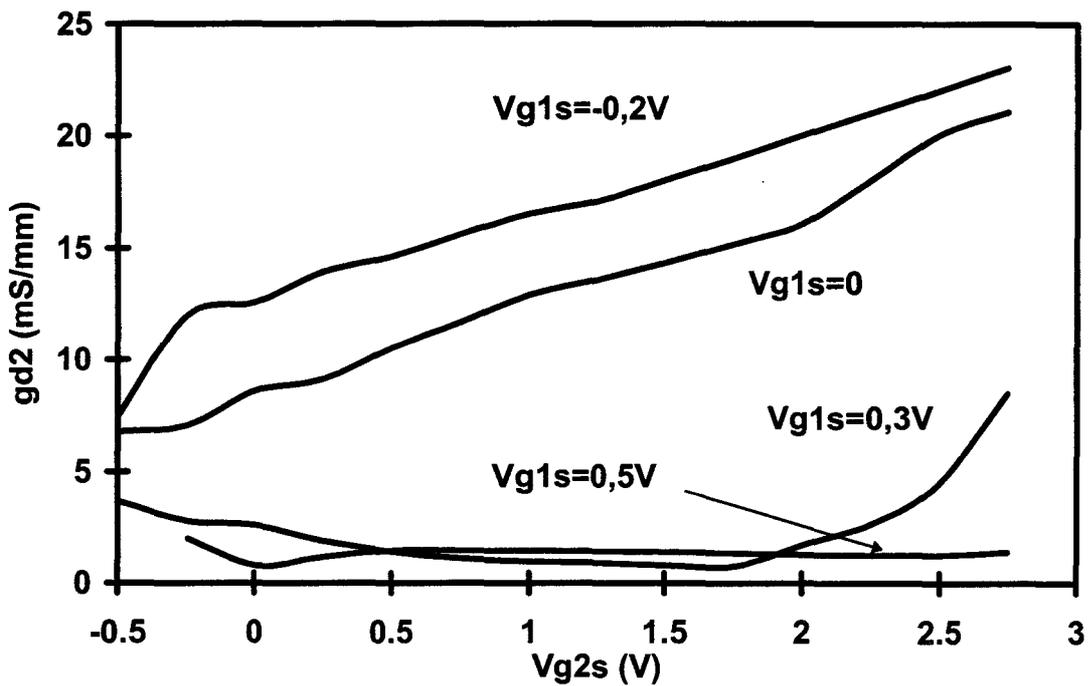


Figure IV.11.b : Evolution de la conductance de sortie du second transistor en fonction de V_{g2s} . $V_{ds}=3V$.

4.2.2.3 Les capacités C_{gs1} et C_{gs2}

Les figures IV.12 a et b représentent les évolutions des capacités grille-source de chaque transistor équivalent C_{gs1} et C_{gs2} . Les variations générales sont semblables à celles d'un transistor monogrille.

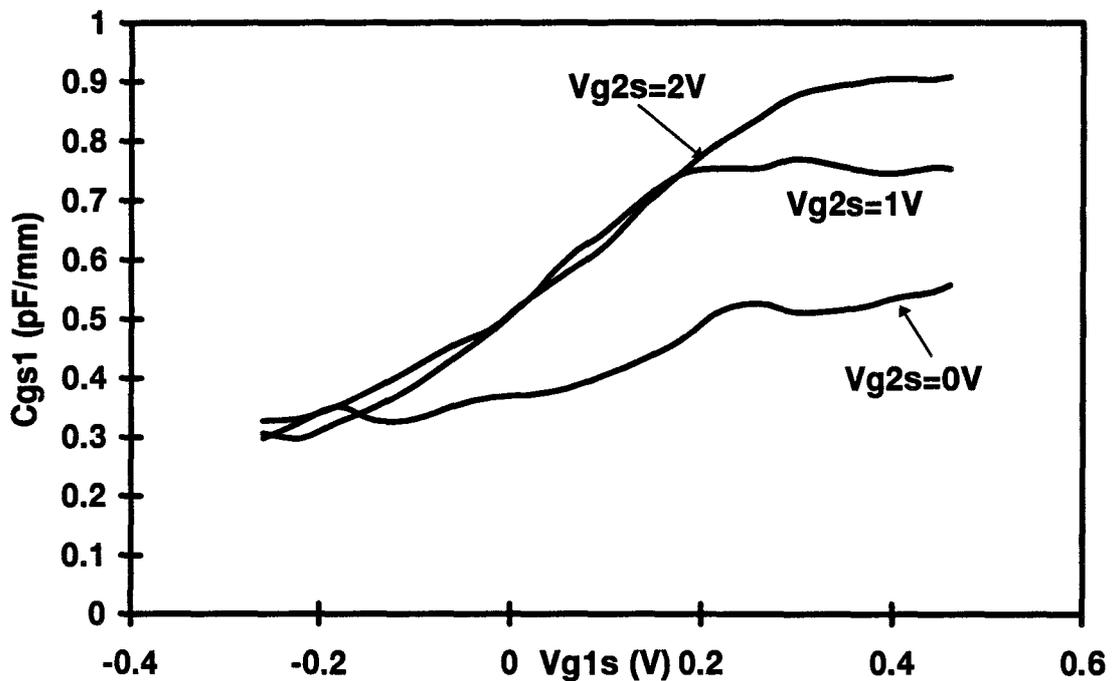


Figure IV.12.a : Evolution de la capacité C_{gs1} en fonction de V_{g1s} . $V_{ds}=3V$.

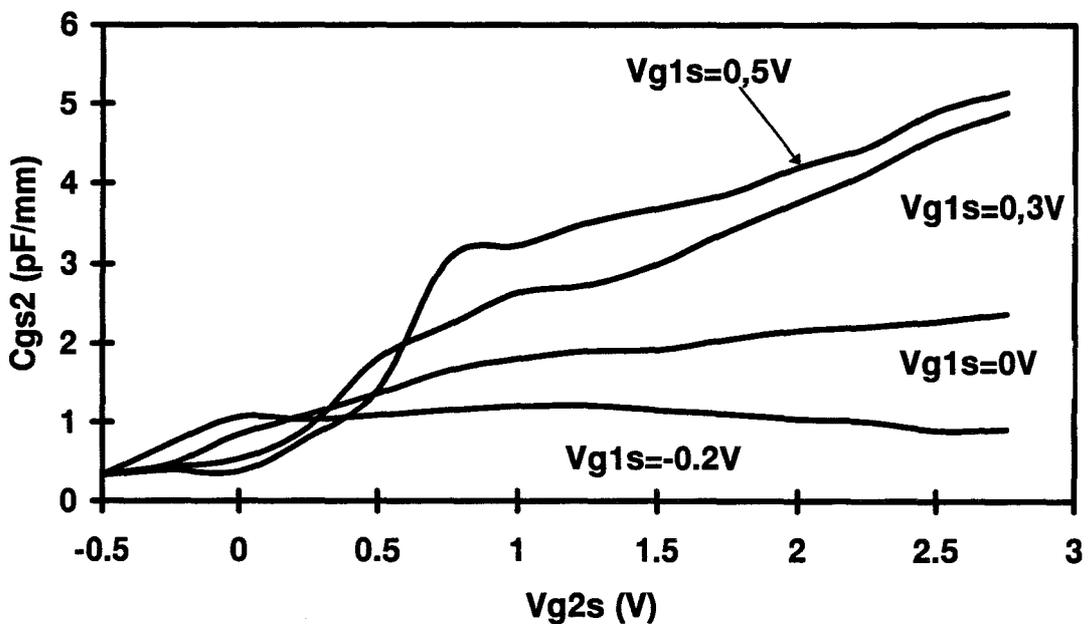


Figure IV.12.b : Evolution de la capacité C_{gs2} en fonction de V_{g2s} . $V_{ds}=3V$.

Les capacités diminuent à mesure que la zone désertée sous chaque grille s'étend. Pour le premier transistor, on observe une diminution lorsque V_{g2s} diminue due à une décroissance de la tension drain source équivalente V_{ms} .

4.2.2.4 Les capacités Cgd1 et Cgd2

Les évolutions de C_{gd1} et C_{gd2} sont illustrées sur les figures IV.13 a et b. Celles-ci sont très largement tributaires des régimes de fonctionnement du transistor auquel elles sont rattachées. C_{gd1} est élevée lorsque le TEC_1 est ohmique et diminue à mesure que la pseudo-tension drain-source V_{ms} augmente. A faible V_{ms} on a $C_{gs1} \approx C_{gd1}$. La capacité C_{gd2} est en revanche peu sensible à V_{g2s} tant que le second transistor est saturé. Toutefois, elle augmente lorsque l'on se rapproche du pincement du premier transistor. Enfin, C_{gd2} croît lorsque V_{g2s} est proche de V_{ds} , c'est à dire quand le second TEC devient ohmique.

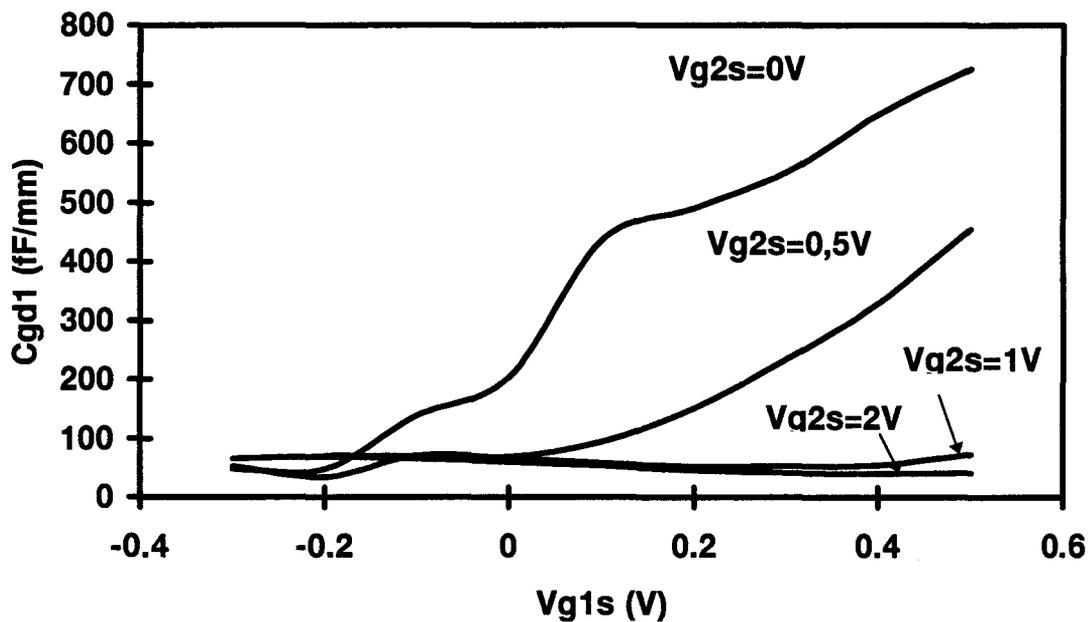


Figure IV.13.a : Evolution de C_{gd1} en fonction de V_{g1s} . $V_{ds}=3V$.

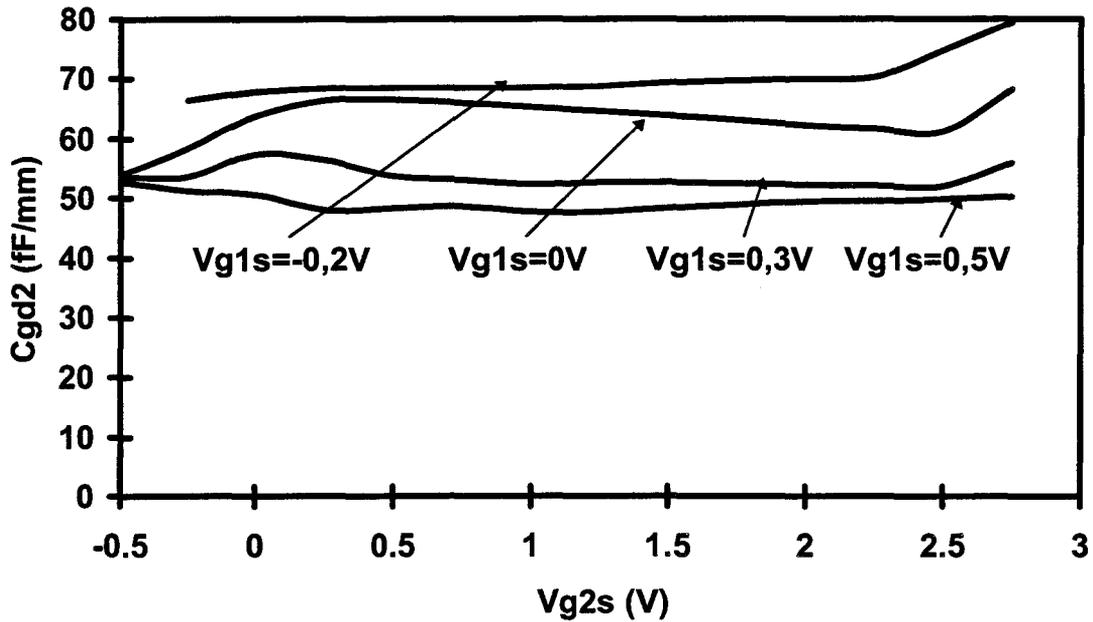


Figure IV.13.b : Evolution de C_{gd2} en fonction de V_{g2s} . $V_{ds}=3V$.

4.2.2.5 Les fréquences de coupure f_{c1} et f_{c2}

Nous pouvons calculer la fréquence de coupure du gain en courant pour chaque transistor à l'aide de la formule déjà utilisée pour les composants monogrilles. Les évolutions sont reproduites sur la figure IV.14 a et b. Nous remarquons qu'elles sont très fortement liées à l'allure des courbes $g_{m1}(V_{g1s})$ et $g_{m2}(V_{g2s})$. Pour le premier transistor, les valeurs maximales peuvent atteindre 150 GHz alors que pour le second, elles plafonnent à moins de 100 GHz en raison de la plus faible valeur de g_{m2} . Cette valeur relativement faible de la fréquence de coupure du second transistor équivalent constitue une limitation du transistor bigrille dans le cadre de la montée en fréquence.

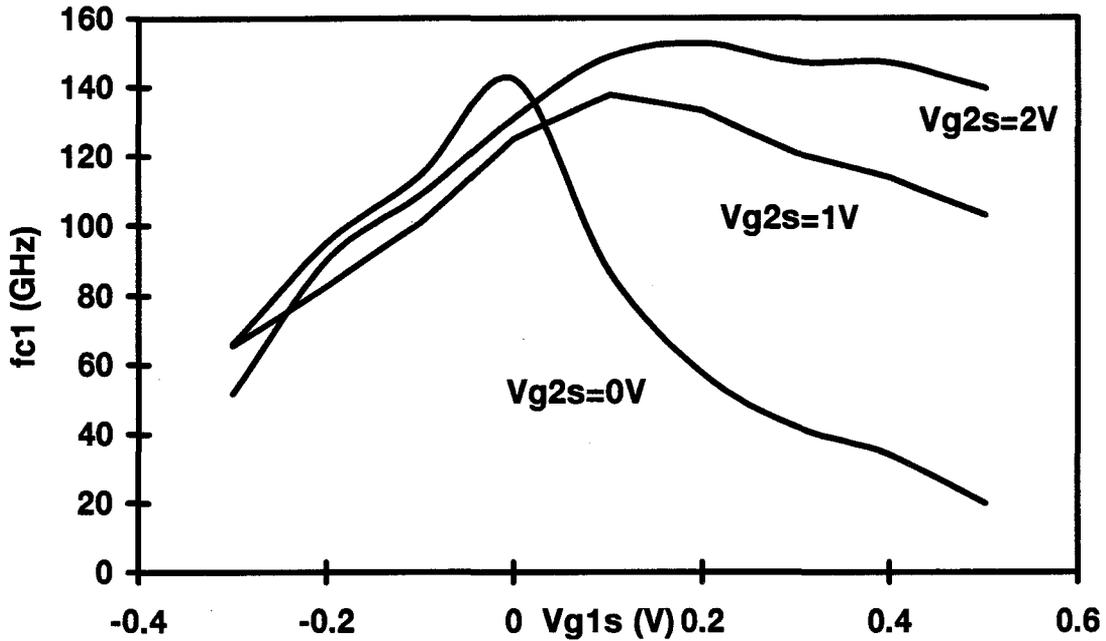


Figure IV.14.a : Evolution de la fréquence de coupure du premier transistor équivalent en fonction de V_{g1s} . $V_{ds}=3V$.

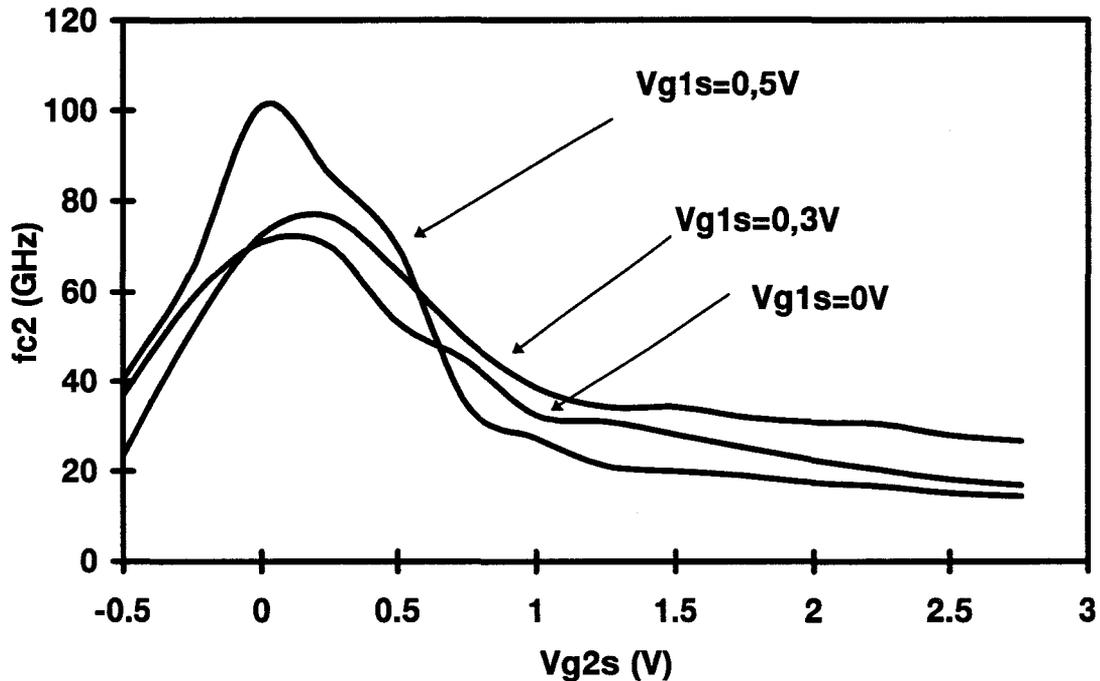


Figure IV.14.b : Evolution de la fréquence de coupure du second transistor en fonction de V_{g2s} . $V_{ds}=3V$.

4.2.3 Eléments du schéma de type hexapole

Le schéma hexapole revient non plus à considérer le transistor bigrille comme le montage de deux TEC monogrilles, mais plutôt comme un seul composant ayant un schéma

équivalent propre dont les caractéristiques électriques sont déterminées à partir des définitions d'un schéma 3 ports [3] [4] (figure IV.15). Son avantage principal est de faire appel à des grandeurs directement liées aux tensions de polarisation extérieures sans avoir à définir un point milieu inaccessible à l'expérimentateur. D'autre part, il est possible de déterminer les éléments du schéma hexapole à partir de ceux du schéma naturel. Cependant, ceci n'est réalisable qu'en utilisant l'approximation des basses fréquences, ce qui limite d'emblée le champ d'application du schéma hexapole et le rend donc mal adapté à la conception de circuits hyperfréquences.

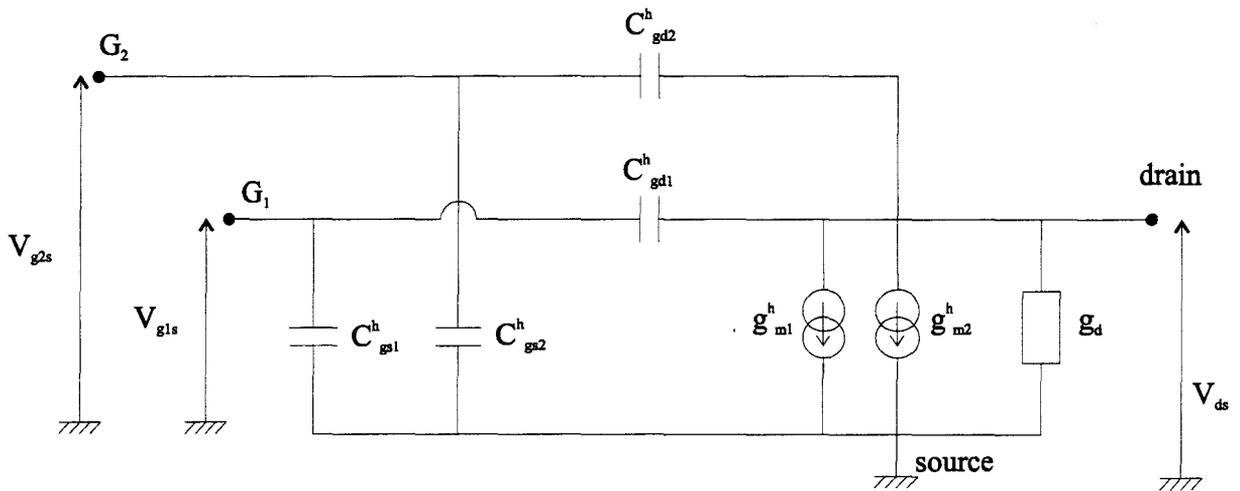


Figure IV.15 : Schéma équivalent hexapole approché d'un transistor bigrille.

4.2.3.1 Les transconductances g_{m1}^h et g_{m2}^h

g_{m1}^h est calculée au moyen de la relation $g_{m1}^h = \left(\frac{\partial I_{ds}}{\partial V_{g1s}} \right)_{V_{g2s}=cste, V_{ds}=cste}$ en considérant une excursion

de tension autour d'un point de fonctionnement. La transconductance g_{m2}^h est obtenue de

manière analogue grâce à la relation : $g_{m2}^h = \left(\frac{\partial I_{ds}}{\partial V_{g2s}} \right)_{V_{g1s}=cste, V_{ds}=cste}$

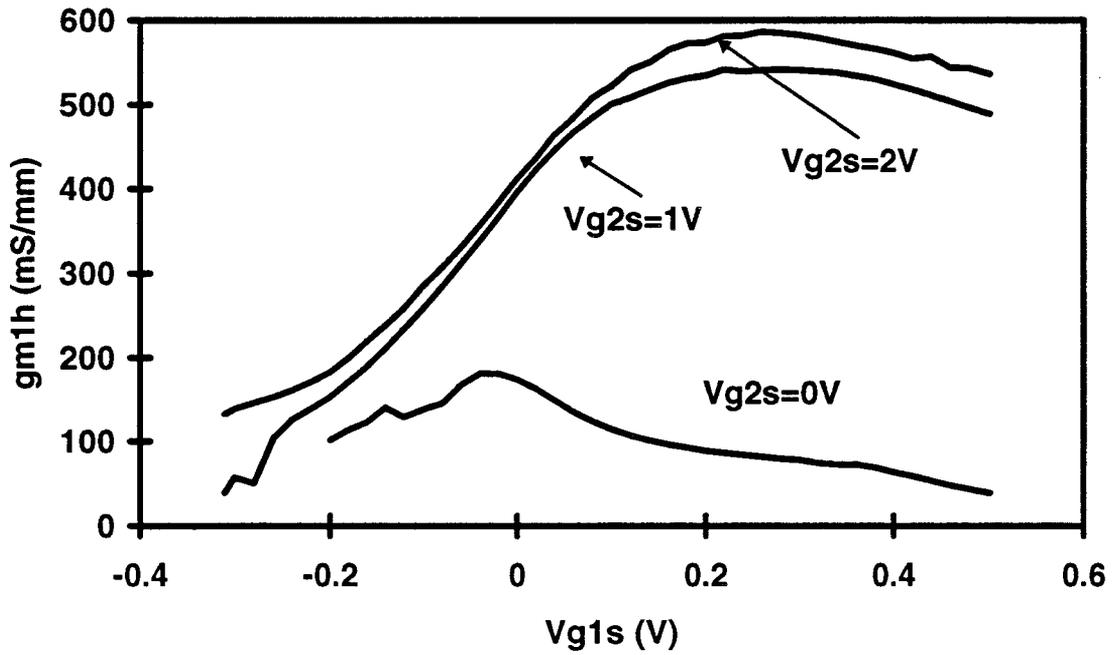


Figure IV.16.a : Evolution de la transconductance type hexapole du premier transistor en fonction de V_{g1s} , $V_{ds}=3V$.

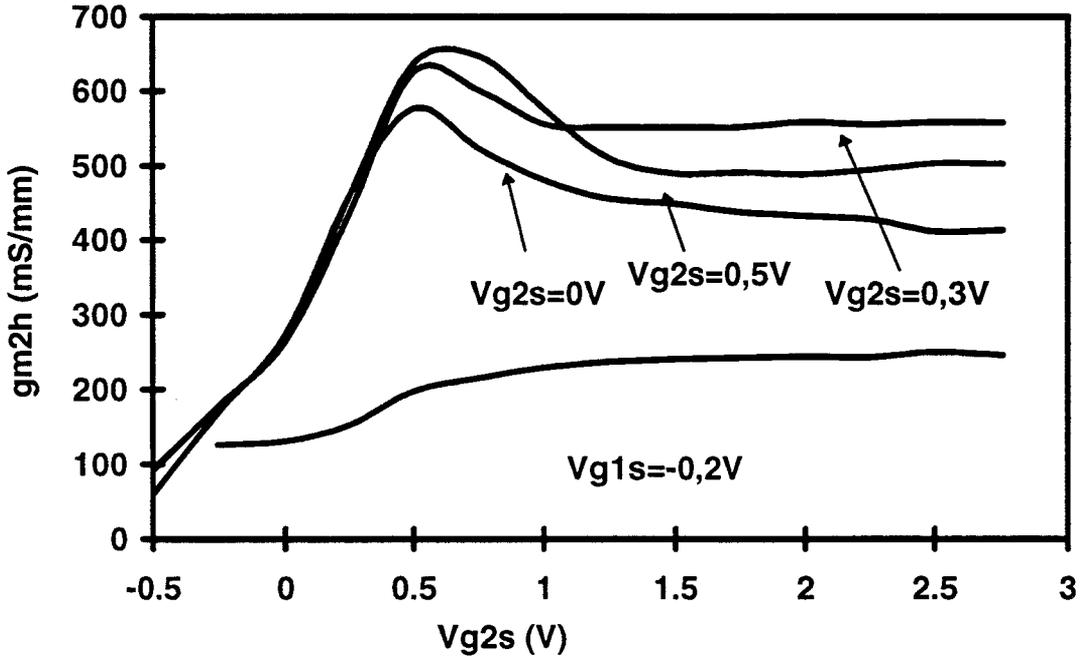


Figure IV.16.b : Evolution de la transconductance type hexapole du second transistor en fonction de V_{g2s} , $V_{ds}=3V$.

Les figures IV.16 a et b montrent les variations de g_{m1}^h et g_{m2}^h en fonction des tensions appliquées sur chaque grille. g_{m1}^h varie peu dès que le premier transistor est dans son régime

saturé ($V_{ms} > 1$ V). L'allure des courbes est similaire à celle que nous avons notée dans le cas du schéma cascode. Les mêmes remarques peuvent être formulées quant à l'évolution de g_{m2}^h .

4.2.3.2 La conductance g_d^h

La conductance g_d^h est calculée à l'aide de la relation $g_d^h = \left(\frac{\partial I_{ds}}{\partial V_{ds}} \right)_{V_{g1s}=cste, V_{g2s}=cste}$. Son évolution en fonction de V_{g2s} pour différentes tensions V_{g1s} est représentée sur la figure IV.17. Son comportement est relié au régime de fonctionnement de chaque transistor équivalent de la configuration cascode. Pour V_{g2s} faible, c'est la mise en régime linéaire du premier transistor qui entraîne une augmentation de g_d . Lorsque V_{g2s} est proche de V_{ds} , c'est alors le second TEC qui se trouve ohmique et conditionne la remontée de la conductance de sortie. Dans l'intervalle, les valeurs médianes de V_{g2s} polarisent le composant dans le régime « saturé-saturé » et expliquent alors la modeste valeur de g_d^h .

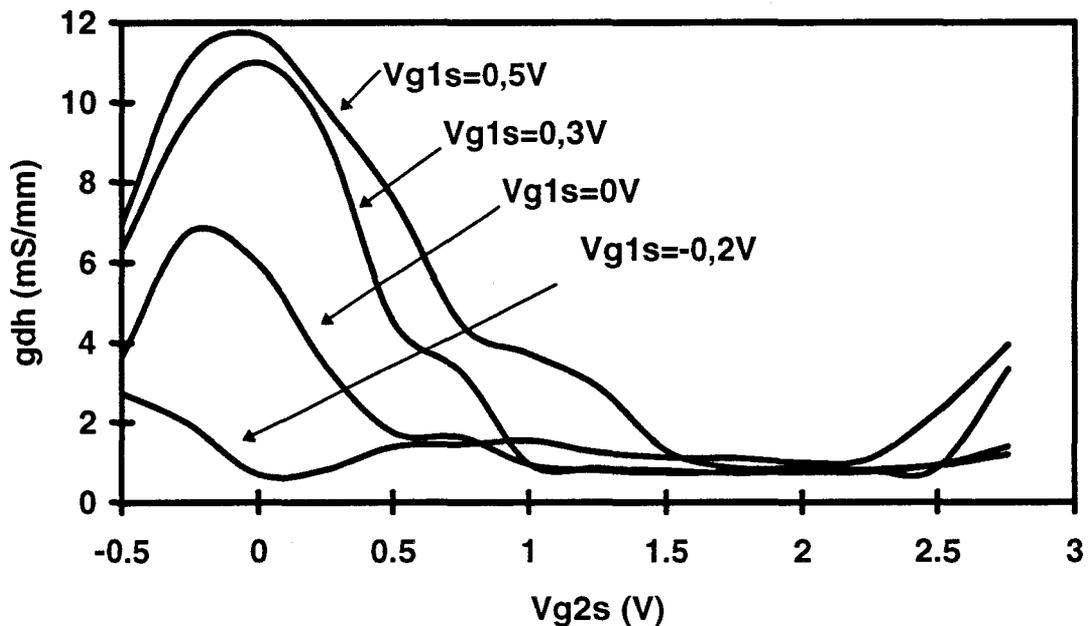


Figure IV.17 : Evolution de la conductance globale g_d^h en fonction de V_{g2s} . $V_{ds}=3V$.

Si on néglige la résistance intergrille R_{12} dans le schéma cascode, nous pouvons considérer que les conductances de sortie g_{d1} et g_{d2} sont associées en série. Ceci explique l'évolution de la figure IV.17 : dès que l'un des transistors équivalent est en régime ohmique, g_{d1} ou g_{d2} augmente et entraîne ainsi une augmentation de g_d^h .

4.2.3.3 Les capacités C_{gs1}^h et C_{gs2}^h

Celles-ci sont définies par les relations suivantes : $C_{gs1}^h = \left(\frac{\partial Q_1}{\partial V_{g1s}} \right)_{V_{g2s}=cste, V_{ds}=cste}$ et

$C_{gs2}^h = \left(\frac{\partial Q_2}{\partial V_{g2s}} \right)_{V_{g1s}=cste, V_{ds}=cste}$ où Q_1 et Q_2 sont les charges totales emmagasinées sous chacune des

grilles. Nous observons des évolutions semblables à celles relevées pour C_{gs1} et C_{gs2} du schéma cascode (figures IV.18 a et b) : les capacités augmentent suivant une évolution classique enregistrée pour les structures HEMT. C_{gs1}^h est peu influencée par V_{g2s} alors que V_{g1s} agit de manière importante sur les variations de C_{gs2}^h . Cette tendance vient confirmer le fait que la tension de polarisation de grille du premier transistor commande l'ensemble du dispositif.

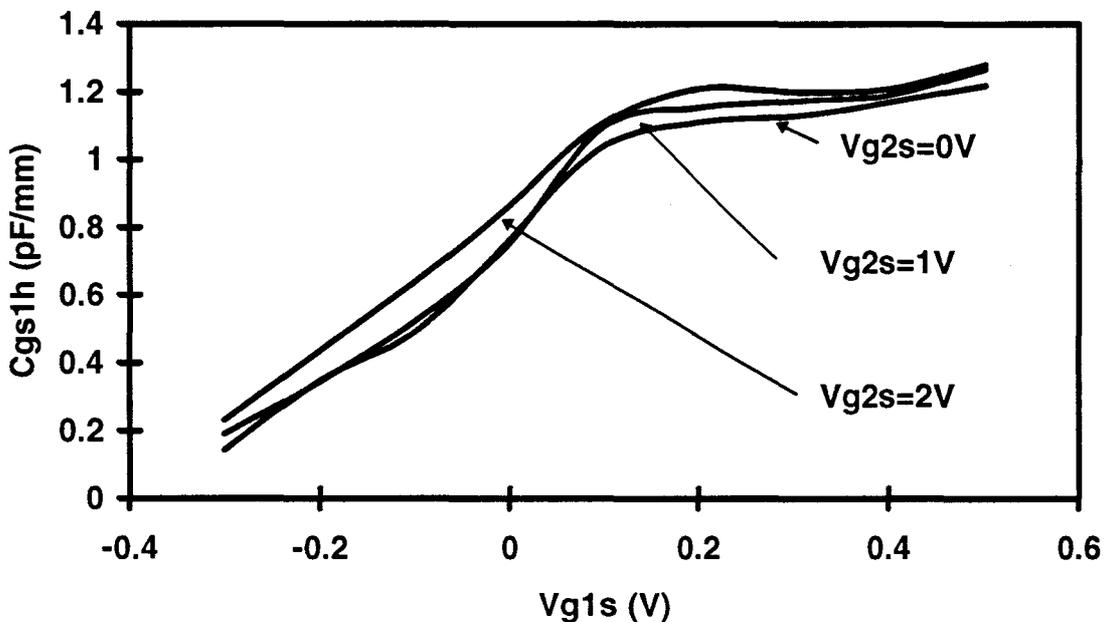


Figure IV.18.a : Evolution de la capacité hexapole C_{gs1}^h en fonction de V_{g1s} . $V_{ds}=3V$.

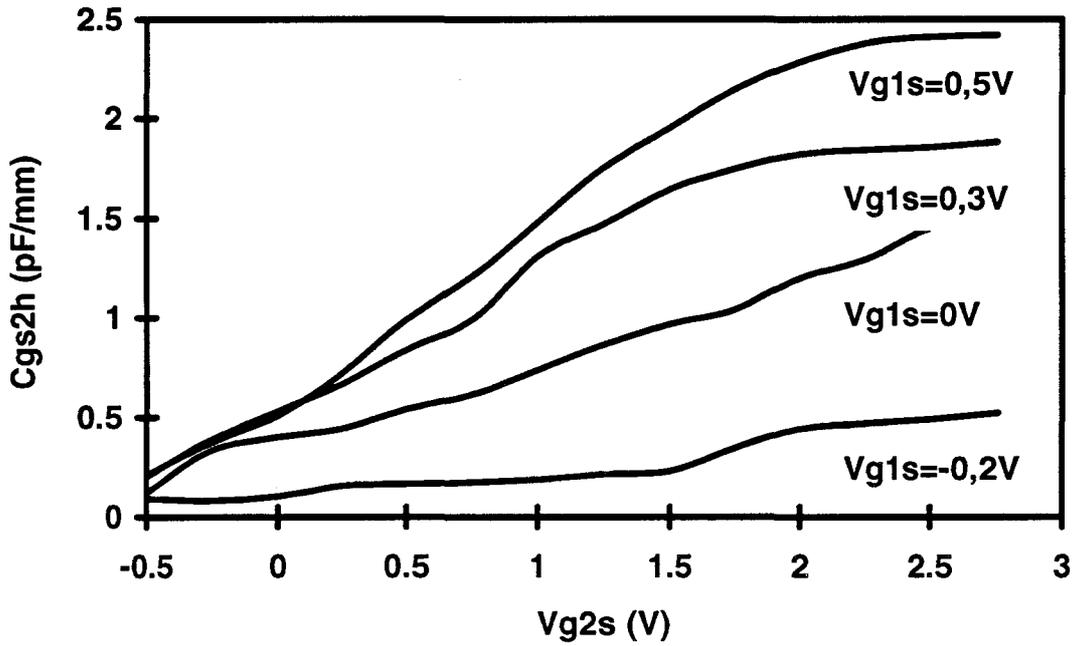


Figure IV.18.b : Evolution de la capacité hexapole C_{gs2}^h en fonction de V_{g2s} . $V_{ds}=3V$.

4.2.3.4 Les capacités C_{gd1}^h et C_{gd2}^h

Les évolutions de C_{gd1}^h et C_{gd2}^h sont représentées sur les figures IV.19 a et b. Celles-ci sont

calculées au moyen des relation suivantes : $C_{gd1}^h = \left(\frac{\partial Q_1}{\partial V_{ds}} \right)_{V_{g1s}=cste, V_{g2s}=cste}$ et $C_{gd2}^h = \left(\frac{\partial Q_2}{\partial V_{ds}} \right)_{V_{g1s}=cste, V_{g2s}=cste}$.

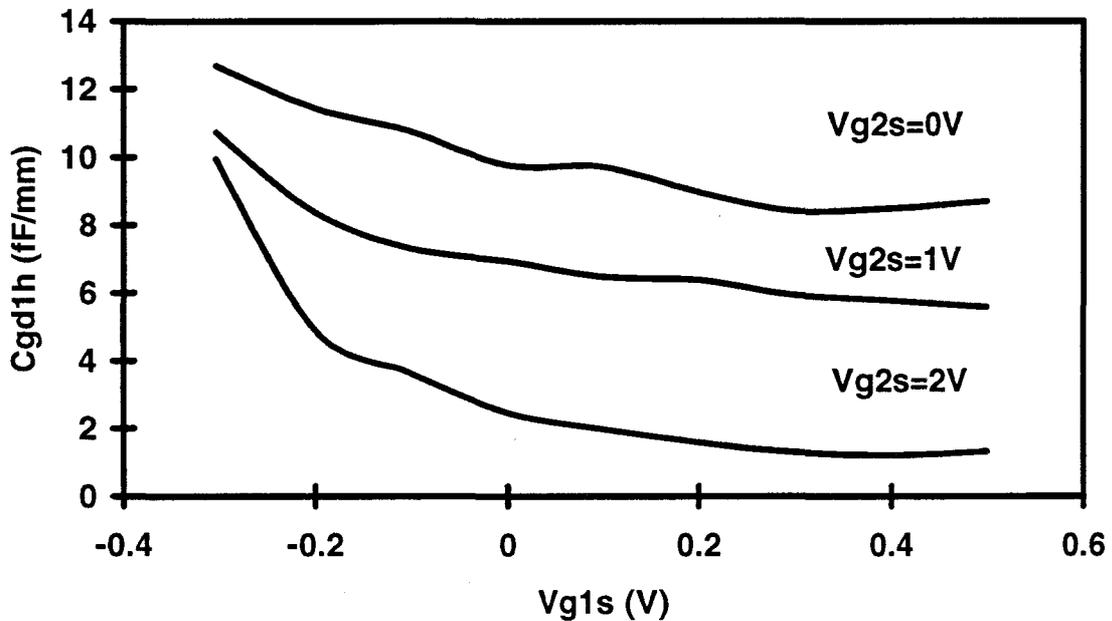


Figure IV.19.a : Evolution de la capacité hexapole C_{gd1}^h en fonction de V_{g1s} . $V_{ds}=3V$.

A faible V_{g2s} , on observe une augmentation de la capacité C_{gd1}^h . Quant à la capacité C_{gd2}^h , elle croît lorsque V_{g2s} est proche de V_{ds} . Nous retrouvons des évolutions qui sont à rapprocher des pseudo-tensions drain-source supportées par chaque transistor du schéma cascode.

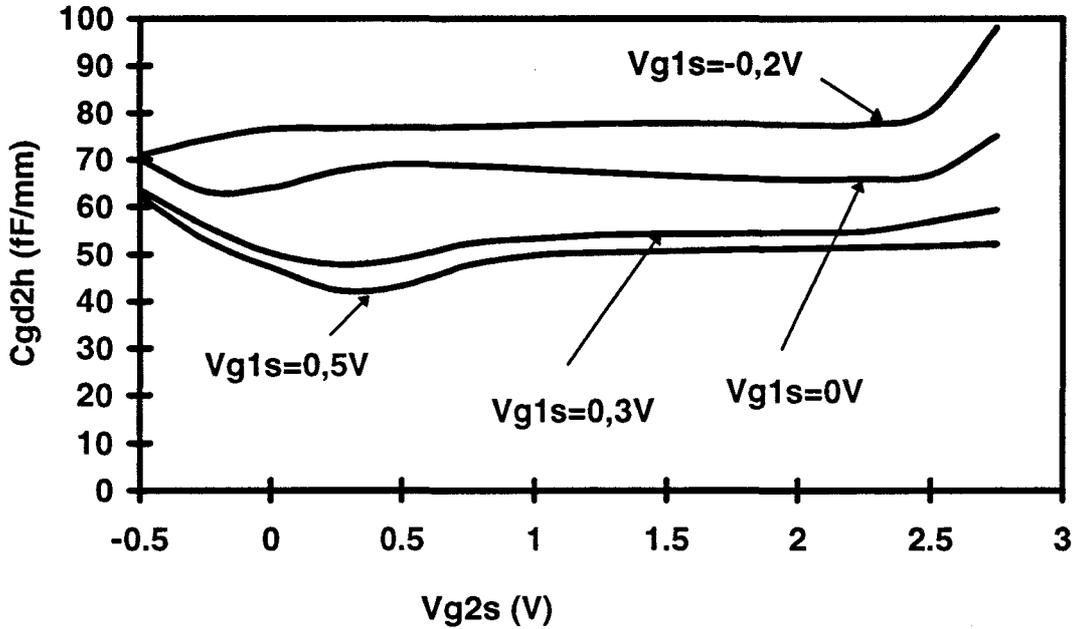


Figure IV.19.b : Evolution de la capacité hexapole C_{gd2}^h en fonction de V_{g2s} . $V_{ds}=3V$.

4.2.3.5 Conclusion

Cette première partie nous a permis de mettre en lumière les possibilités de notre modèle. L'ensemble des caractéristiques statiques et dynamiques peut être calculé rapidement, ce qui constitue un atout certain de notre programme en raison du grand nombre de paramètres à déterminer et de leurs évolutions en fonction des deux polarisations de grille.

Cependant, une meilleure compréhension du champ d'application de notre logiciel et sa validation nécessitent la mise en place de comparaisons avec des méthodes de calcul plus fines mais aussi avec des données recueillies à partir de mesures effectuées au laboratoire.

C'est sur cette tâche que nous allons maintenant porter notre attention dans la suite de ce travail.

4.3 Validation du modèle

4.3.1 Comparaison avec le modèle hydrodynamique bidimensionnel

Il existe très peu de travaux théoriques à propos du fonctionnement du transistor bigrille [5] [6]. Toutefois, il a été mené au laboratoire une étude physique d'un HEMT conventionnel bigrille à l'aide d'un modèle hydrodynamique bidimensionnel [7]. La structure ayant servi à ces calculs est représentée sur la figure IV.20. Nous nous proposons d'en confronter les résultats avec ceux de notre travail.

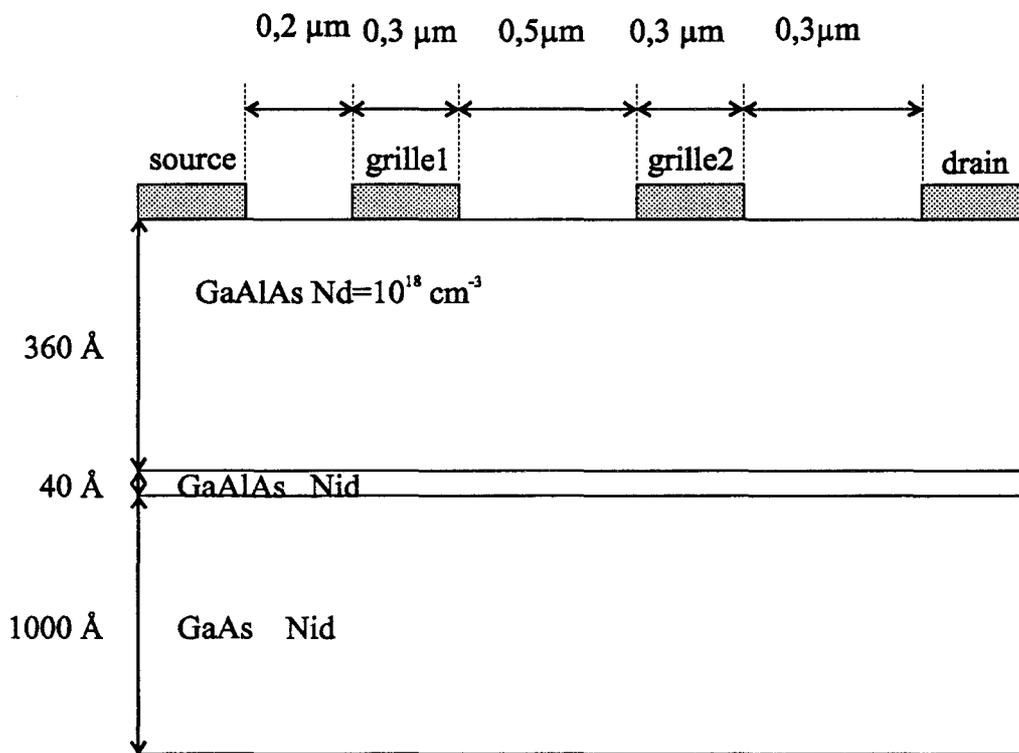


Figure IV.20 : Coupe schématique du transistor bigrille servant de support à la comparaison avec le modèle hydrodynamique bidimensionnel mis au point au laboratoire.

Afin de nous conformer le plus possible aux hypothèses formulées lors de cette étude, nous avons adopté les postulats suivants :

- Nous considérons un simple niveau profond dans la couche de GaAlAs dopée.
- Les mobilités sont fixées à :
 - 1750 cm²/Vs pour le GaAlAs
 - 7500 cm²/Vs pour le puits
- La tension de diffusion des contacts Schottky de grille est fixée à 0,8 V.

4.3.1.1 Les courbes $V_{ms}=f(V_{g1s})$

Les courbes $V_{ms}=f(V_{g1s})$ tracées pour différentes tensions V_{g2s} sont reproduites sur la figure IV.21. Ces évolutions permettent d'établir le régime de fonctionnement de chaque transistor dans la configuration de type cascode. Remarquons que l'on obtient des variations similaires et très proches avec cependant une légère différence d'environ 0,2 V, le modèle quasi-2D surestimant la tension drain-source équivalente du premier transistor

V_{ms} .

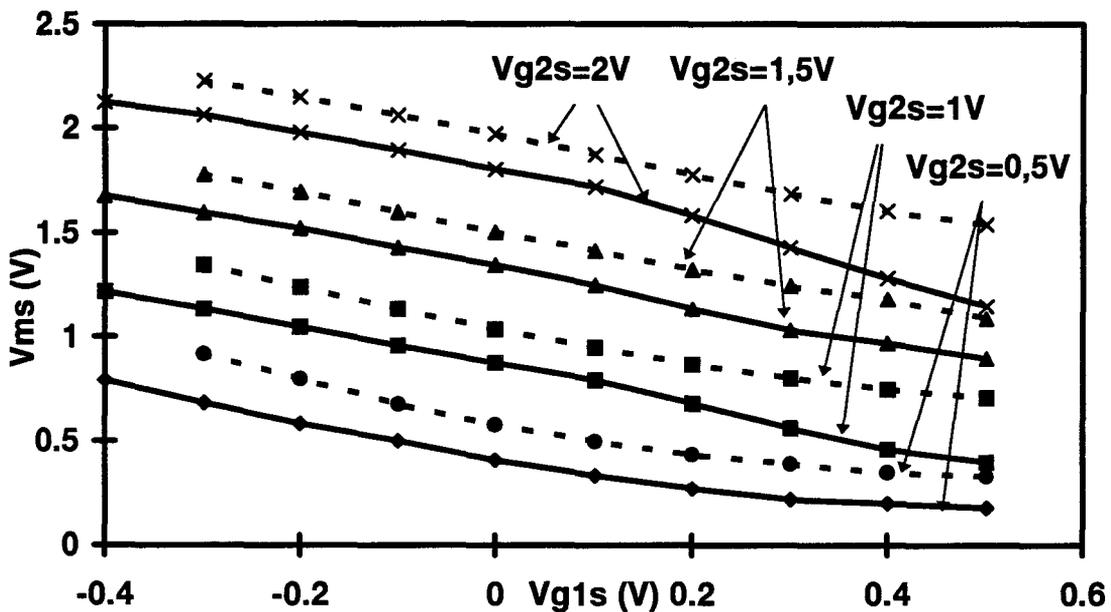


Figure IV.21 : Evolution de V_{ms} en fonction de V_{g1s} . En traits pleins les résultats du modèle bidimensionnel, en pointillés ceux issus de notre programme. $V_{ds}=3V$.

4.3.1.2 Caractéristiques $I_{ds}=f(V_{ms})$

La figure IV.22, représente l'évolution du courant drain-source en fonction de V_{ms} , ce qui constitue la partie relative au premier transistor équivalent du réseau composite. Nous observons un bon accord s'agissant des caractéristiques $I_{ds}=f(V_{ms})$ avec toutefois une légère dispersion à canal ouvert. En outre, la conductance de sortie en régime de saturation est, comme nous l'avons déjà constaté, plus faible dans le cas de la modélisation quasi bidimensionnelle.

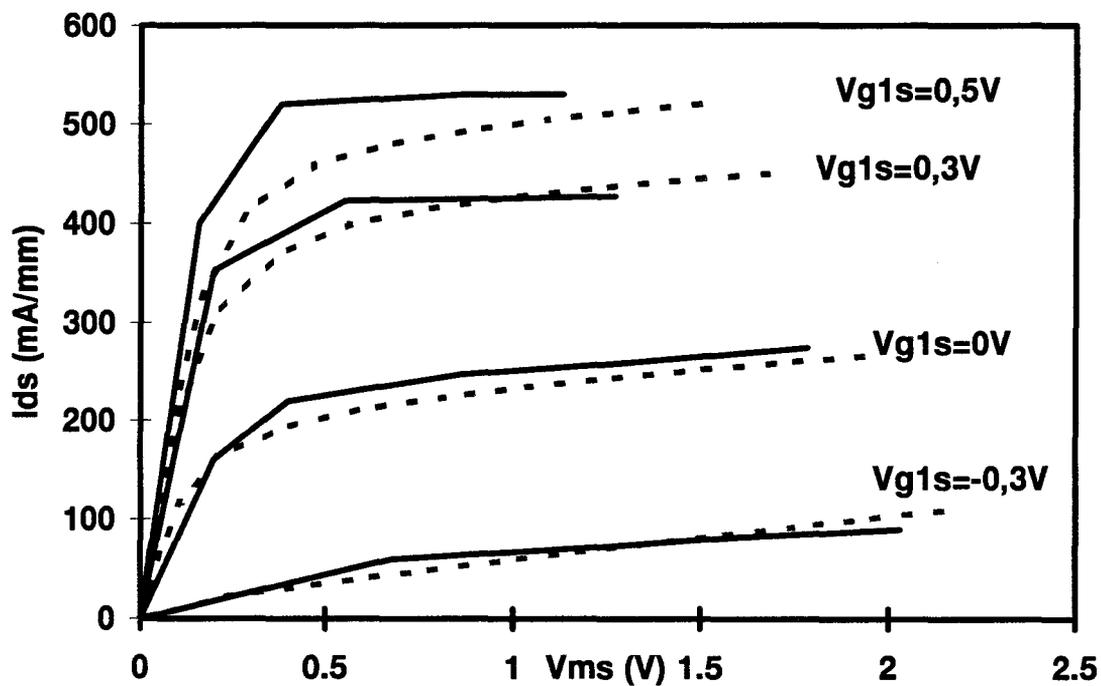


Figure IV.22 : Caractéristiques $I_{ds}-V_{ms}$ suivant le modèle bidimensionnel (traits pleins) et notre programme (pointillés). $V_{ds}=3V$.

4.3.1.3 Caractéristique $g_{m1}=f(V_{g1s})$

La courbe IV.23 représente, à titre d'exemple, l'allure des évolutions des transconductances g_{m1} calculées pour $V_{g2s}=2V$. Nous constatons que les variations globales sont identiques.

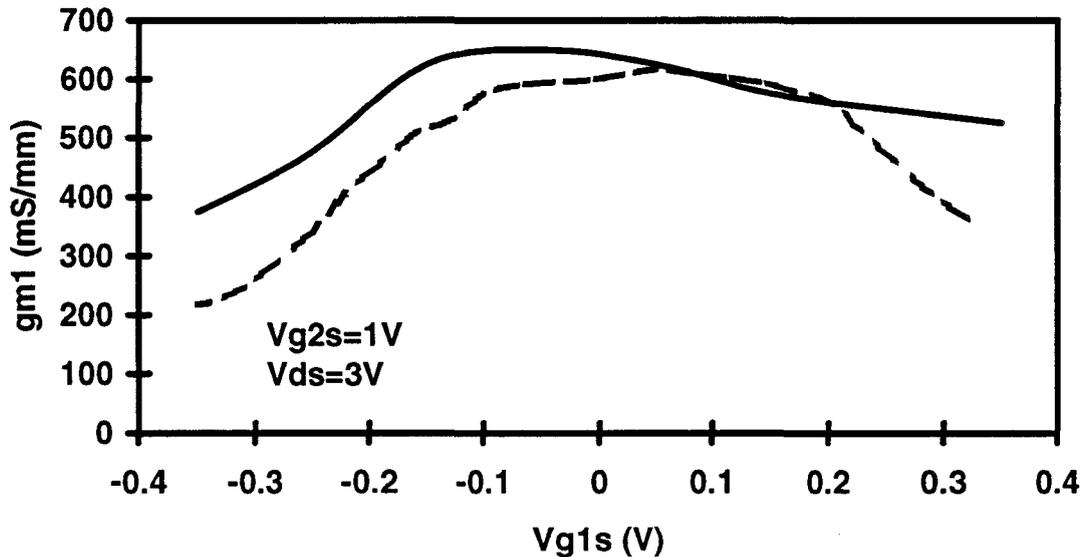


Figure IV.23 : Transconductance du premier transistor calculée par le modèle 2D (trait plein) et notre modèle (pointillés).

4.3.1.4 Conclusion

A l'examen des résultats présentés dans ce paragraphe, nous pouvons conclure à une bonne adéquation de notre modèle avec les simulations hydrodynamiques bidimensionnelles. Cependant, il convient de signaler les limites de notre programme pour les longueurs de grille de l'ordre de $0,15 \mu\text{m}$. Dans ce cas, les effets bidimensionnels aux extrémités de la grille entraînent généralement une sous-estimation des capacités C_{gs} .

4.3.2 Comparaison avec les mesures

Si notre comparaison avec les résultats des simulations hydrodynamiques bidimensionnelles nous a permis de mettre en lumière le bon comportement de notre programme, il n'en demeure pas moins que la confrontation avec les mesures constitue le point clé de toute validation, et ce malgré la part d'incertitude que comporte toute réalisation technologique. Afin de réaliser cette comparaison, nous avons utilisé un composant bigrille fabriqué par la société Thomson TCS, dont la topologie est proposée sur la figure IV.24. Il s'agit d'un HEMT pseudomorphique épitaxié sur un substrat en arséniure

de gallium dont la couche supérieure en GaAlAs est dotée d'un plan de dopage de $4,5 \cdot 10^{12} \text{ cm}^{-2}$.

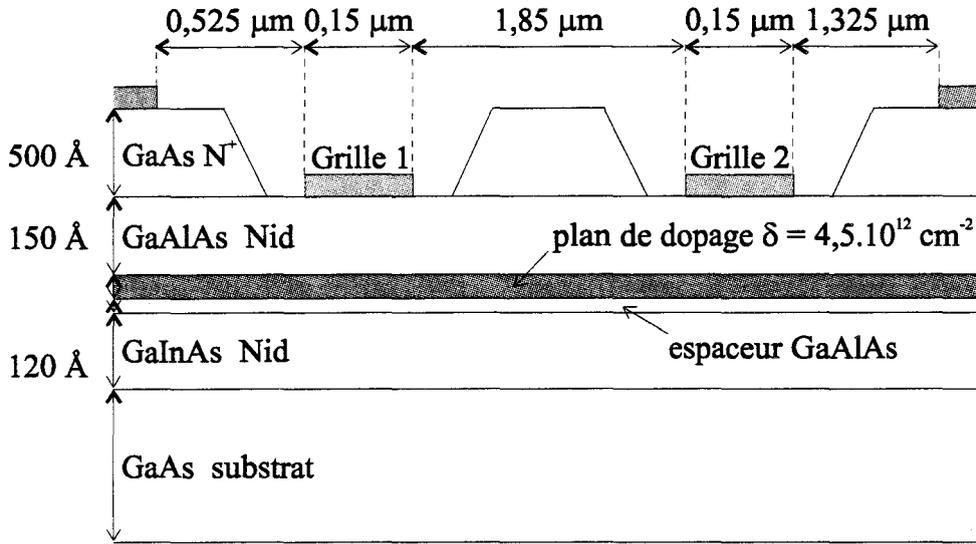


Figure IV.24 : Coupe schématique du transistor bigrille GRINGO.

Celui-ci a été caractérisé grâce aux procédures mises au point au laboratoire [8]. D'autre part, notre modélisation tient compte des résistances d'accès côté source et côté drain, R_S et R_D . Pour une configuration à trois doigts de grille, les mesures ont donné :

$$\begin{cases} R_S = 2\Omega \\ R_D = 2,1\Omega \end{cases}$$

4.3.2.1 Le réseau composite

La figure IV.25 montre les réseaux de courbes $I_{ds} = f(V_{ms})$ tracées pour différentes tensions V_{g1s} et V_{g2s} . A la lecture de ces résultats, nous pouvons remarquer que le problème de la sous-estimation de la conductance de sortie, que nous avons déjà rencontré, se pose avec acuité. Cette série de composants, présente une conductance de sortie très élevée qui peut être causée par des fuites non prises en compte dans nos simulations. Cependant, compte tenu de la complexité d'un tel réseau, paramétré par des tensions de grille interdépendantes, les ordres de grandeurs sont respectés.

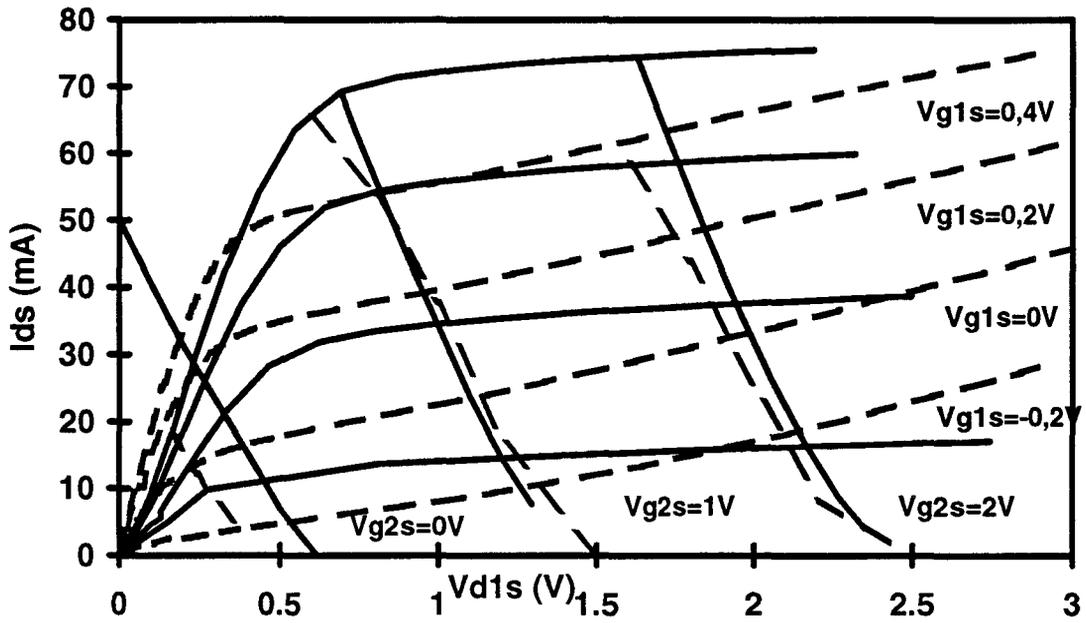


Figure IV.25 : Réseau composite déduit des mesures (pointillés) et de nos calculs (traits pleins). $V_{ds}=3V$. Développement : $150 \mu m$.

4.3.2.2 Les transconductances g_{m1} et g_{m2}

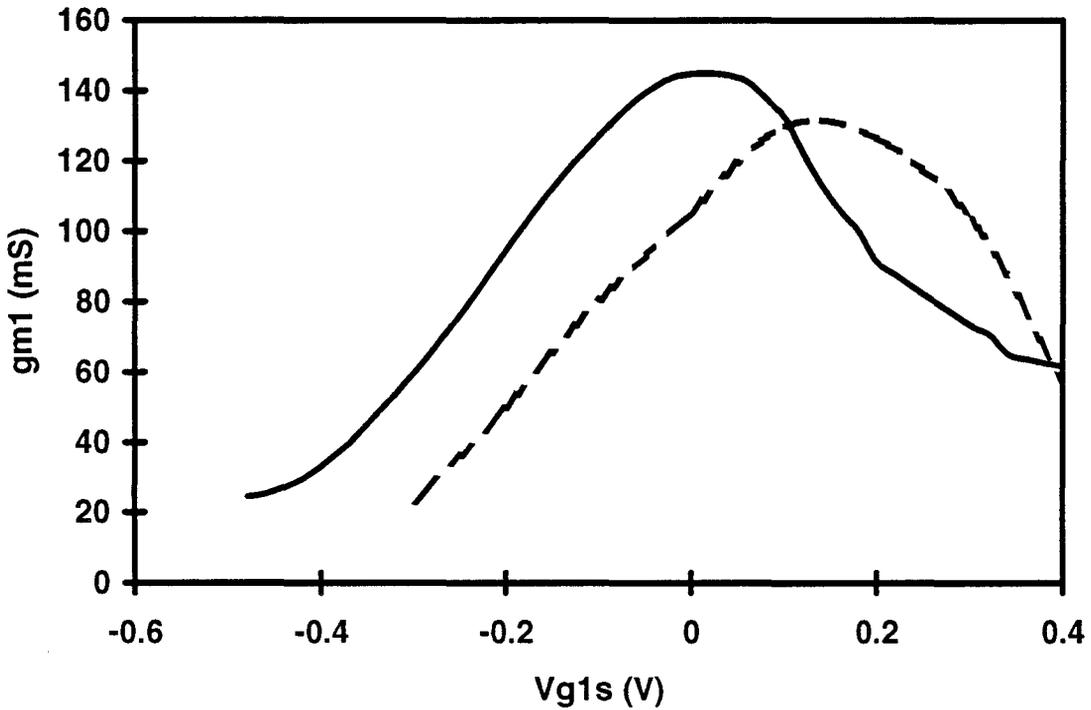


Figure IV.26. a : Evolutions des transconductances g_{m1} en fonction de V_{g1s} pour $V_{g2s}=0V$ et $V_{ds}=3V$. Mesures : pointillés, modèle : traits pleins. Développement : $150 \mu m$.

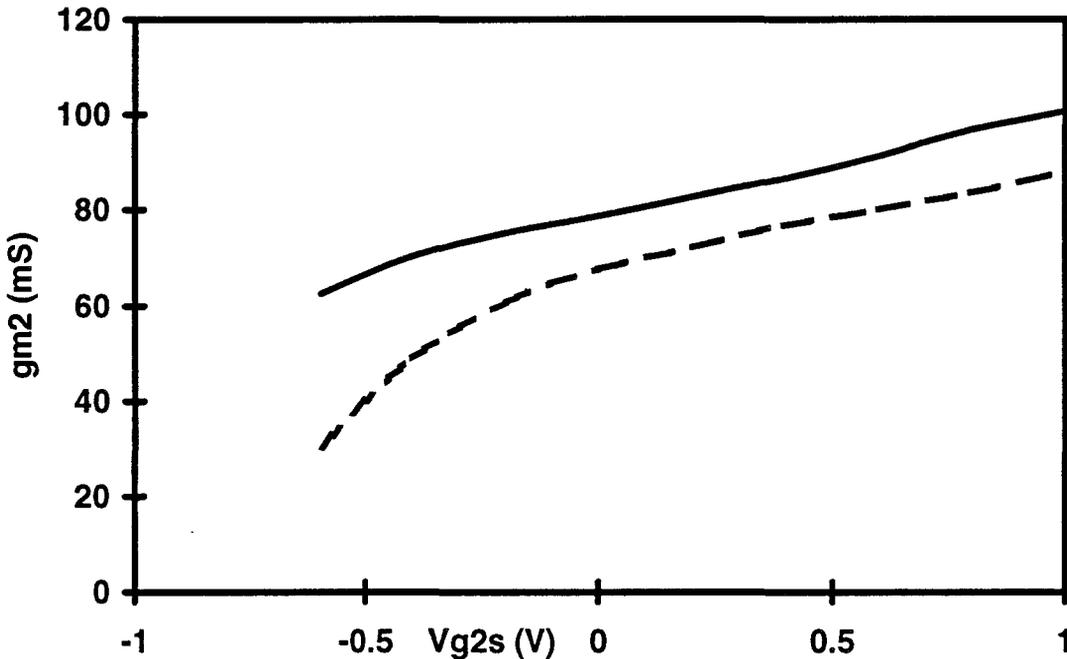


Figure IV.26.b : Evolutions des transconductances g_{m2} en fonction de V_{g2s} pour $V_{g1s}=0V$ et $V_{ds}=3V$. Mesures : pointillés, modèle : traits pleins. Développement : $150 \mu m$.

Les évolutions des transconductances g_{m1} et g_{m2} en fonction de V_{g1s} et V_{g2s} sont représentées sur les figures IV.26 a et b. A l'examen de la courbe $g_{m1} = f(V_{g1s})$, nous remarquons une bonne concordance entre simulations et mesures. Un décalage sur les tensions V_{g1s} pour lesquelles on obtient le maximum apparaît et a vraisemblablement pour origine une différence sur la valeur de la tension de pincement occasionnée par une dispersion de l'épaisseur de la zone de barrière. De plus, la valeur maximale est correctement estimée. Nous notons également que g_{m2} calculée par notre programme est supérieure aux valeurs expérimentales d'environ 15%. Ajoutons que la transconductance du second transistor est inférieure à celle du premier ainsi que nous l'avons remarqué au début de ce chapitre.

4.3.2.3 Les transconductances g_{d1} et g_{d2}

Les variations des conductances de sortie g_{d1} et g_{d2} en fonction des tensions appliquées à la grille de chacun des transistors sont présentées sur la figure IV.27.a et b. Dans les deux cas, les évolutions simulées et expérimentales sont similaires et du même ordre de grandeur, ce

qui constitue un résultat intéressant compte tenu des difficultés de détermination aussi bien expérimentales que théoriques.

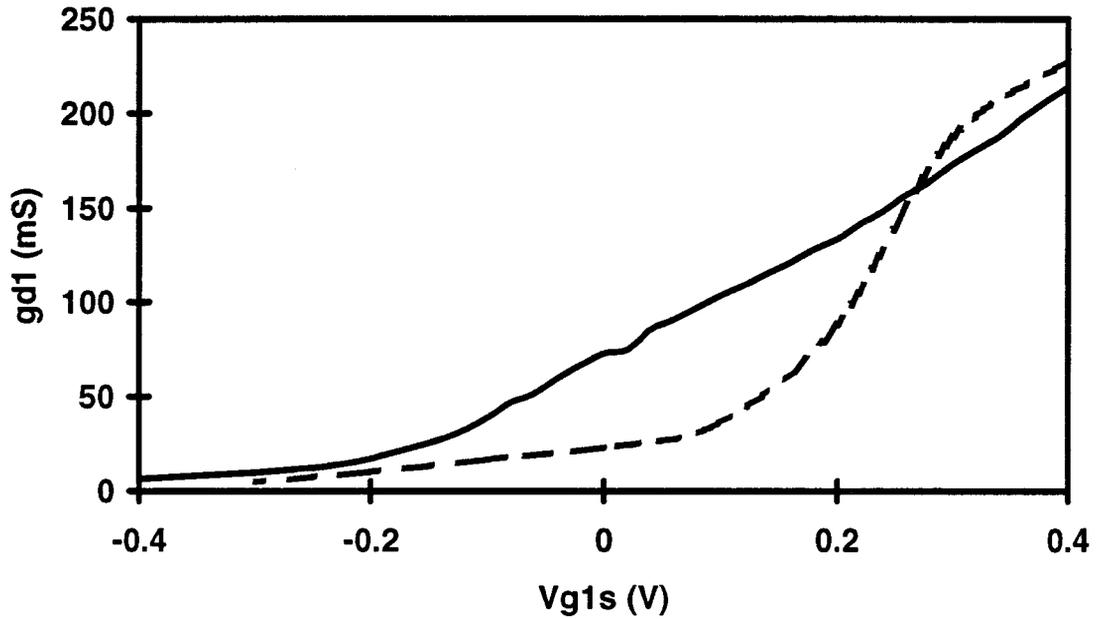


Figure IV.27.a : Evolution des conductances de sortie du premier transistor (g_{d1}) déduites des mesures (pointillés) et de nos calculs (traits pleins). $V_{g2s}=0V$, $V_{ds}=3V$. $z=150 \mu m$.

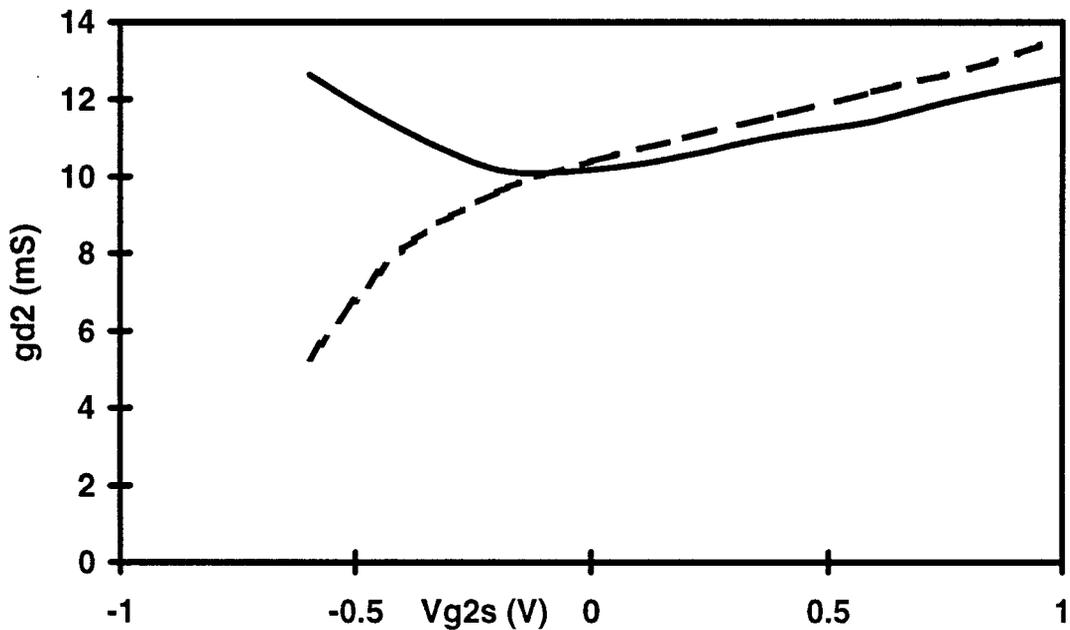


Figure IV.27.b : Evolution des conductances de sortie du second transistor (g_{d2}) déduites des mesures (pointillés) et de nos calculs (traits pleins). $V_{g1s}=0V$, $V_{ds}=3V$. $z=150 \mu m$.

4.3.2.4 Les capacités C_{gs1} et C_{gs2}

Une dispersion est obtenue pour ces paramètres. Dans le cas de l'évolution de C_{gs1} en fonction de V_{g1s} , les valeurs sont proches pour $V_{g1s} < 0$ mais pour $V_{g1s} > 0$, la décroissance due au passage en régime linéaire du premier transistor est beaucoup plus marquée expérimentalement. En ce qui concerne la détermination de C_{gs2} , notre modèle nous livre des valeurs optimistes en regard des résultats expérimentaux, notamment lorsque le premier transistor équivalent devient linéaire (figures IV.28.a et b). Nous retrouvons le même problème que celui noté pour la capacité C_{gs1} . La modélisation donne des valeurs de la capacité grille-source plus élevées en régime linéaire.

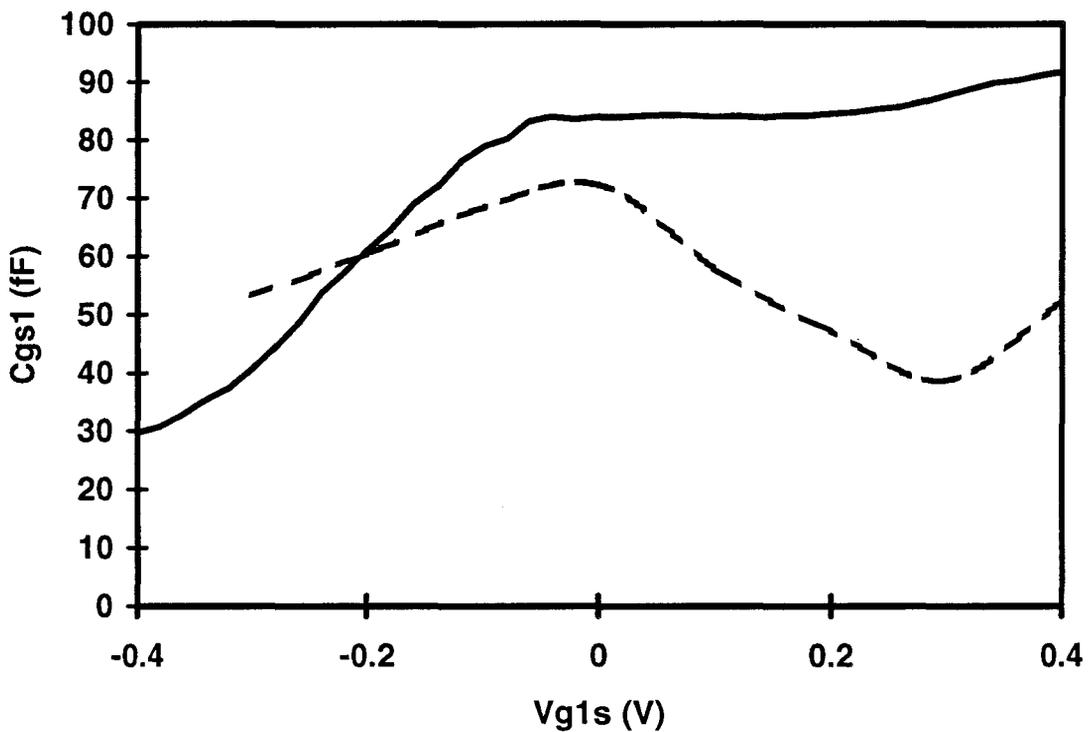


Figure IV.28.a : Evolutions des capacités C_{gs1} en fonction de V_{g1s} pour $V_{g2s}=0V$ et $V_{ds}=3V$. Mesures : pointillés, modèle : traits pleins. Développement : $150 \mu m$.

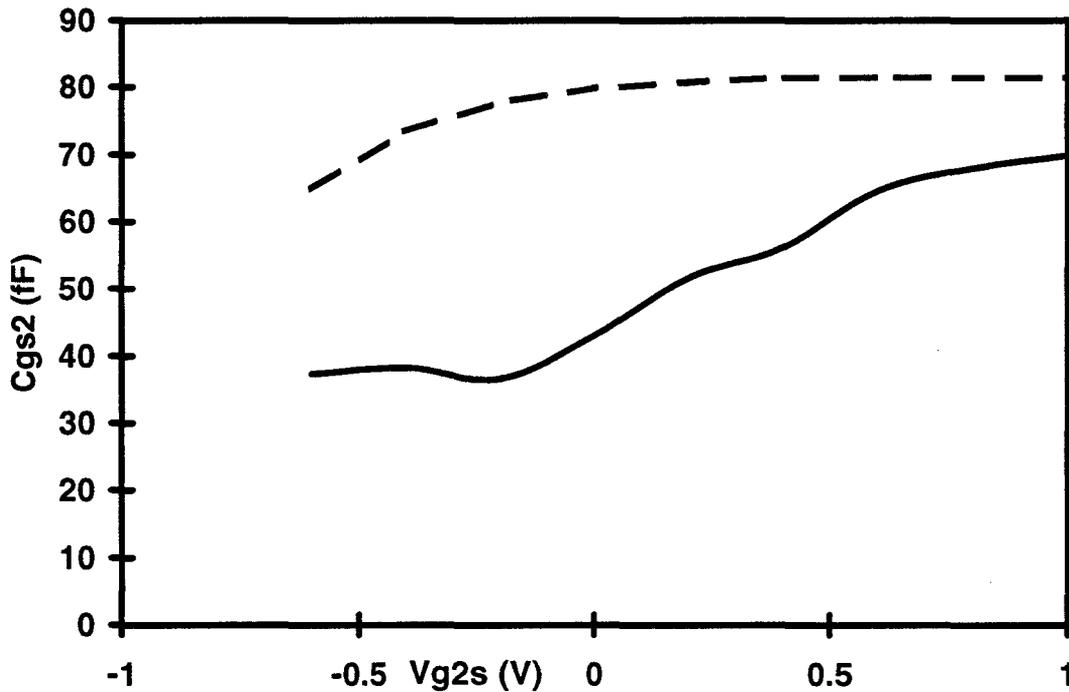


Figure IV.28.b : Evolution des capacités C_{gs2} en fonction de V_{g2s} pour $V_{g1s}=0V$ et $V_{ds}=3V$. Mesures : pointillés, simulation traits pleins. Développement : $150 \mu m$.

4.3.2.5 Conclusion

Les comparaisons que nous avons entreprises nous ont permis de tester la fiabilité de nos simulations face à des données expérimentales. L'accord est généralement satisfaisant compte tenu de la complexité de la détermination des différentes grandeurs d'un point de vue théorique mais aussi des incertitudes qui entourent les paramètres technologiques. Toutefois, nous devons déplorer une plus grande difficulté à modéliser les capacités lorsque les transistors équivalents sont en régime fortement ohmique.

4.4 Etude paramétrique : influence des principaux paramètres technologiques sur les performances des HEMTs bigrilles

Nous proposons dans cette partie d'effectuer une étude systématique des performances du transistor bigrille en fonction des principaux paramètres de sa topologie dans le but de dégager quelques éléments d'appréciation pouvant guider les concepteurs.

4.4.1 La distance intergrille

La distance intergrille constitue un élément important qui détermine les conditions pour lesquelles on peut considérer le transistor bigrille comme étant équivalent à deux transistors simple grille associés suivant la configuration cascode. Cette analyse peut être faite à partir de l'étude de l'évolution des grandeurs physiques dans le composant déterminées à partir de la simulation. Pour cette étude, nous proposons d'utiliser un composant dont l'épitaxie comporte deux plans de dopage (figure IV.29). Les grilles ont une longueur de $0,15 \mu\text{m}$ et quatre distances intergrilles L_{gg} seront considérées : $0,5$, 1 , $1,5$ et $2 \mu\text{m}$. Dans un second temps, nous étudions l'influence de cette distance intergrille sur les principaux paramètres du schéma équivalent du transistor. Le développement est fixé à $150 \mu\text{m}$.

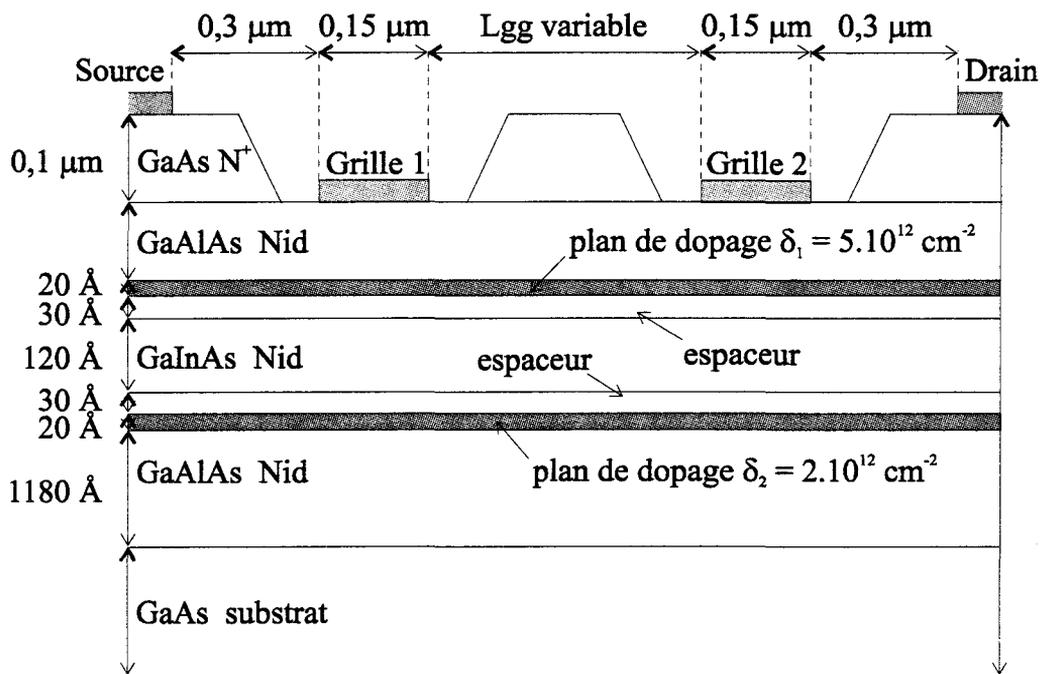


Figure IV.29 : Coupe schématique du HEMT bigrille pseudomorphique à deux plans de dopage utilisé lors de l'étude de l'influence de la distance intergrille L_{gg} sur les performances du composant. Développement : $150 \mu\text{m}$.

4.4.1.1 Analyse physique

Dans les quatre cas que nous avons envisagés, la distance intergrille n'influe pas sur les grandeurs physiques : champ électrique, potentiel, vitesse et énergie des porteurs demeurent pratiquement inchangés, tant au niveau des profils que des valeurs maximales. Dans ces configurations, on peut alors toujours assimiler le transistor bigrille à un schéma équivalent cascade. En revanche, si l'on s'intéresse à des distances intergrilles plus courtes, on observe des variations. Dans le régime saturé-ohmique, le potentiel supporté par le premier transistor diminue très nettement au point que l'on passe dans l'état saturé-saturé lorsque L_{gg} vaut $0,2 \mu\text{m}$ (figure IV.30.a).

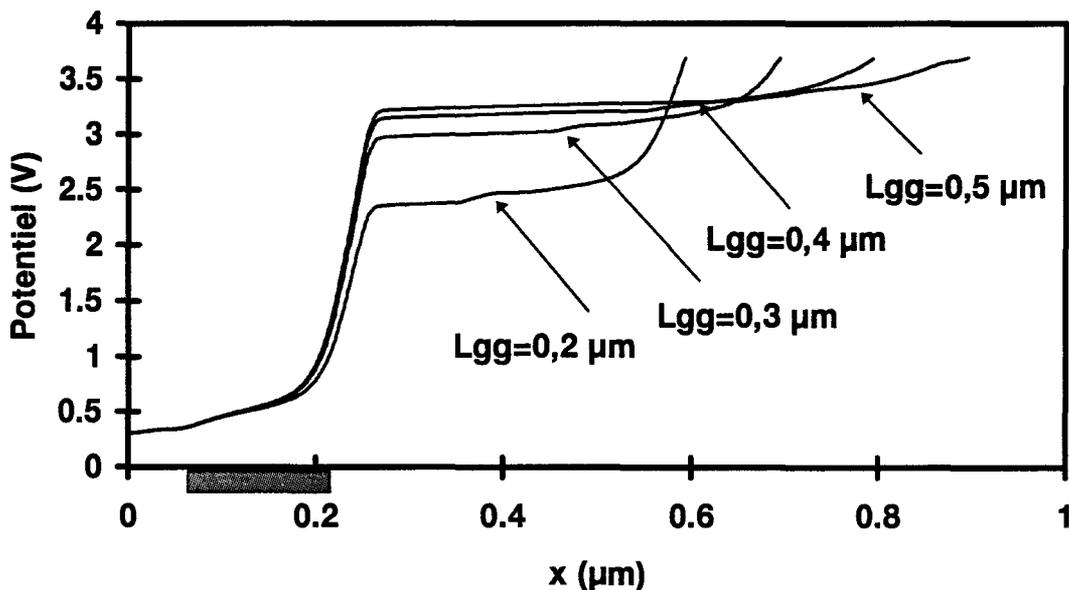


Figure IV.30.a : Evolution du potentiel le long de l'axe drain-source pour quatre distances intergrilles. $V_{g1s} = 0,4 \text{ V}$, $V_{g2s} = 3,5 \text{ V}$, $V_{ds} = 4 \text{ V}$ (régime saturé-ohmique).

Dans ce dernier cas, il devient alors problématique de considérer que le composant est encore équivalent à un montage cascade : si nous pouvons encore définir une plage à l'intérieur de laquelle le potentiel évolue très peu, il nous faut cependant noter un déplacement du régime de fonctionnement. De plus, nous remarquons une évolution du potentiel dans l'espace intergrille en particulier lorsque L_{gg} vaut $0,2 \mu\text{m}$. Cette évolution du

potentiel se retrouve également dans les autres régimes de polarisation pour les mêmes distances intergrilles avec une amplitude toutefois moindre (figures IV.30 b et c).

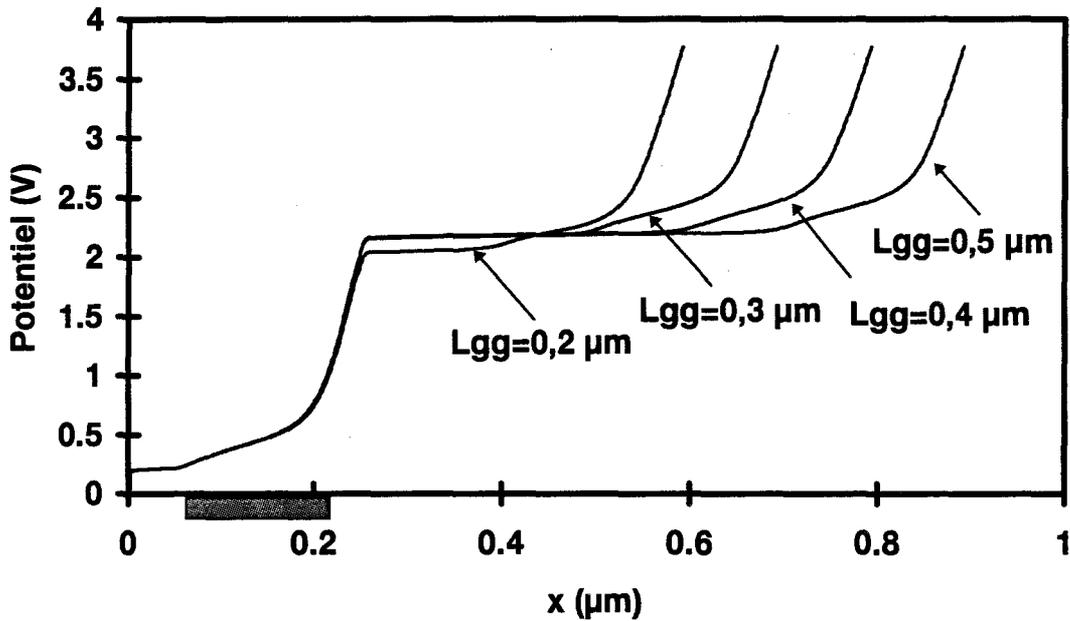


Figure IV.30.b : Evolution du potentiel le long de l'axe drain-source pour quatre distances intergrilles. $V_{g1s}=0V$, $V_{g2s}=2V$, $V_{ds}=4V$ (régime saturé-saturé).

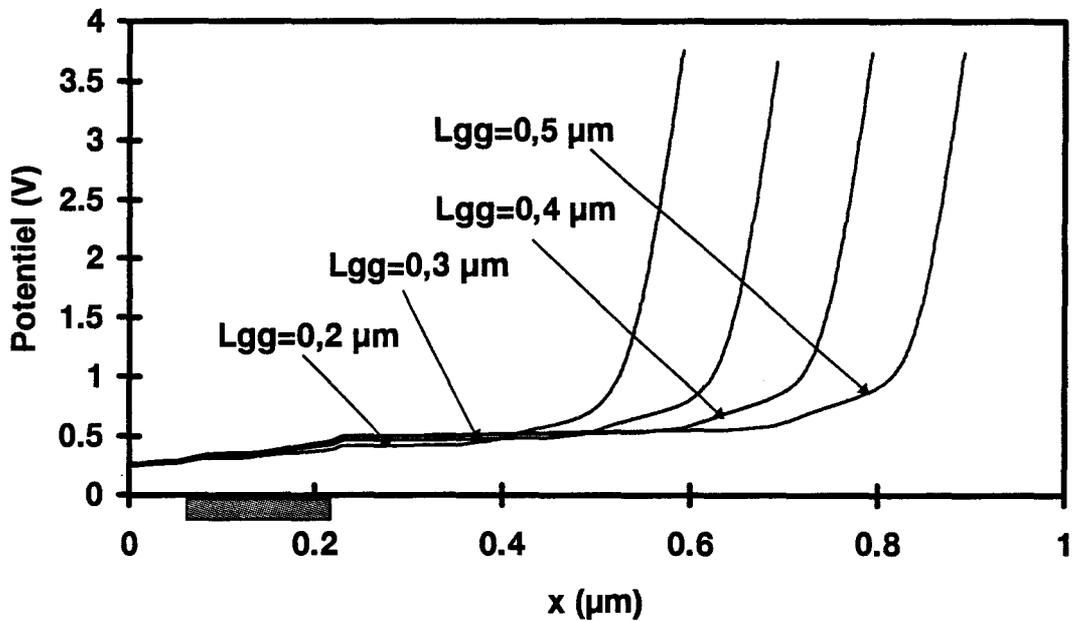


Figure IV.30.c : Evolution du potentiel le long de l'axe drain-source pour quatre distances intergrilles. $V_{g1s}=0,4V$, $V_{g2s}=0,5V$, $V_{ds}=4V$ (régime ohmique-saturé).

Une distance intergrille de $0,3 \mu\text{m}$ semble donc constituer la valeur limite en dessous de laquelle le fonctionnement du transistor n'obéit plus à un schéma classique de type cascode. Enfin, signalons qu'en pratique l'utilisation de grilles en T oblige à considérer des distances L_{gg} plus grandes qui sont généralement de l'ordre de $1,5 \mu\text{m}$. Par conséquent, le schéma équivalent cascode se justifie alors pleinement.

4.4.1.2 Calcul de la résistance intergrille

La résistance intergrille R_{12} constitue un élément parasite spécifique au transistor bigrille. Ce faisant, elle influence les potentialités du composant. Afin de chiffrer sa valeur, nous avons adopté deux techniques de calcul :

- dans la première, nous considérons l'association de trois résistances en parallèle. La première a pour origine le barreau de semi-conducteur du canal, la deuxième la couche de GaAlAs et la troisième la couche de GaAs surdopée.

- dans la seconde, on considère l'évolution du potentiel dans la zone où celui-ci varie de moins de $2 \cdot 10^{-4} \text{ V}$ entre deux pas de calcul consécutifs. La résistance est alors déduite de la

relation $R_{12} = \frac{\Delta V}{I_{ds}}$. Son évolution en fonction de la distance intergrille pour différentes

conditions de polarisation est représentée sur la figure IV.31. Elle varie peu avec les conditions de polarisation et l'on observe une augmentation quasi linéaire de la résistance avec la distance intergrille, sa valeur étant voisine de 1Ω pour les distances intergrilles habituellement utilisées.

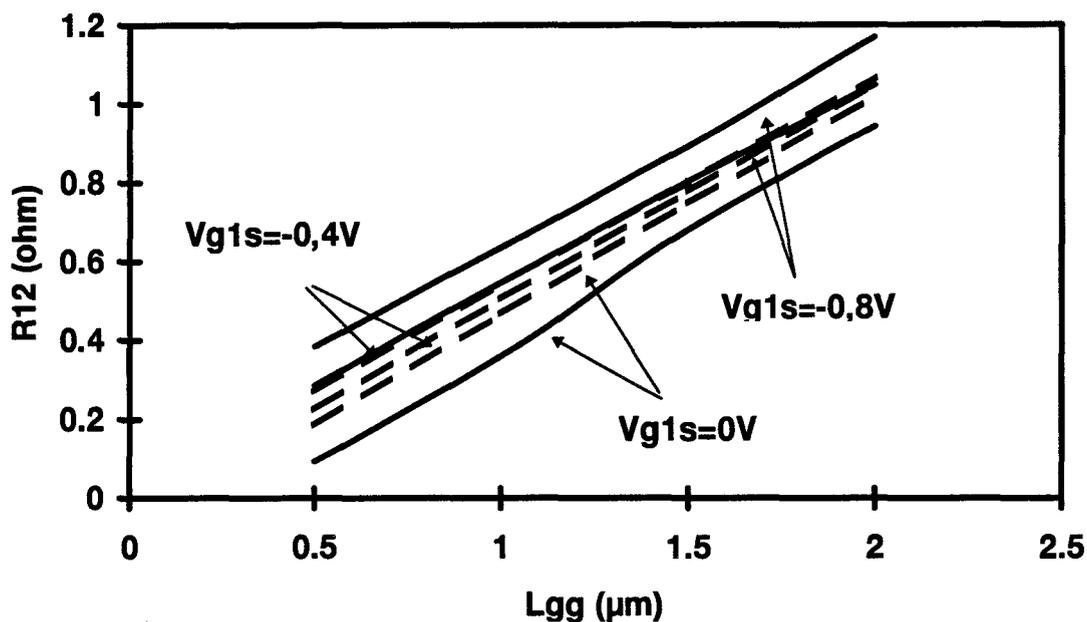


Figure IV.31 : Evolution de la résistance R_{12} en fonction de V_{g1s} pour les quatre distances intergrilles considérées. En pointillés, R_{12} est calculée grâce à l'association en parallèle de trois résistances. En traits pleins, R_{12} est déduite des variations du potentiel interne. $V_{ds}=4V$, $V_{g2s}=0V$.

4.4.1.3 Caractéristiques statiques

Nous avons tracé sur la figure IV.32 l'évolution du courant drain-source en fonction de V_{ms} à tension V_{g1s} et V_{g2s} constantes. A la lecture de cette figure, nous remarquons que I_{ds} varie essentiellement lorsque le premier transistor fonctionne en régime linéaire. Dans ce cas, plus la distance intergrille est petite, plus le courant drain-source a tendance à augmenter, et ce d'autant plus que l'on se situe à canal ouvert. Cependant, les écarts sont minimes et, une fois le TEC_1 saturé, les variations de I_{ds} avec L_{gg} deviennent insignifiantes. D'autre part, I_{ds} ne subit pas de variations lorsque que l'on s'approche de la tension de pincement. Toutefois, si les évolutions de I_{ds} en fonction de V_{ms} sont faibles, les variations montrent que les pseudo-tensions drain-source de chaque transistor ont évolué en raison d'une chute de tension différente entre les deux transistors.

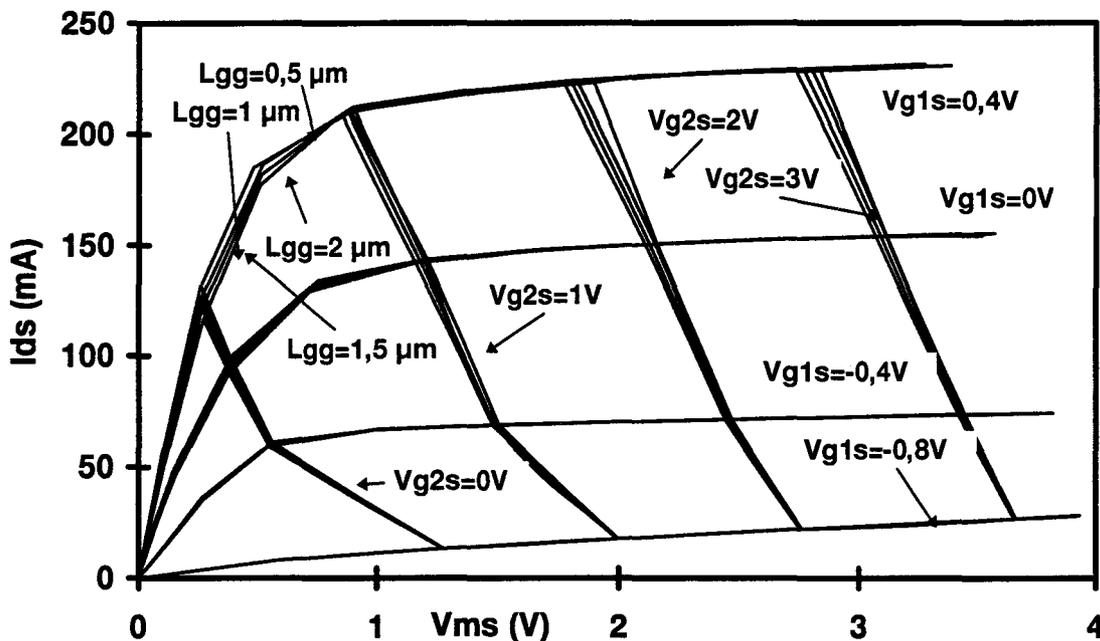


Figure IV.32 : Réseau composite tracé pour les quatre distances intergrilles. $V_{ds}=4V$.

Nous avons reproduit les variations de V_{dm} en fonction de V_{g2s} pour plusieurs valeurs de la tension V_{g1s} (figure IV.33).

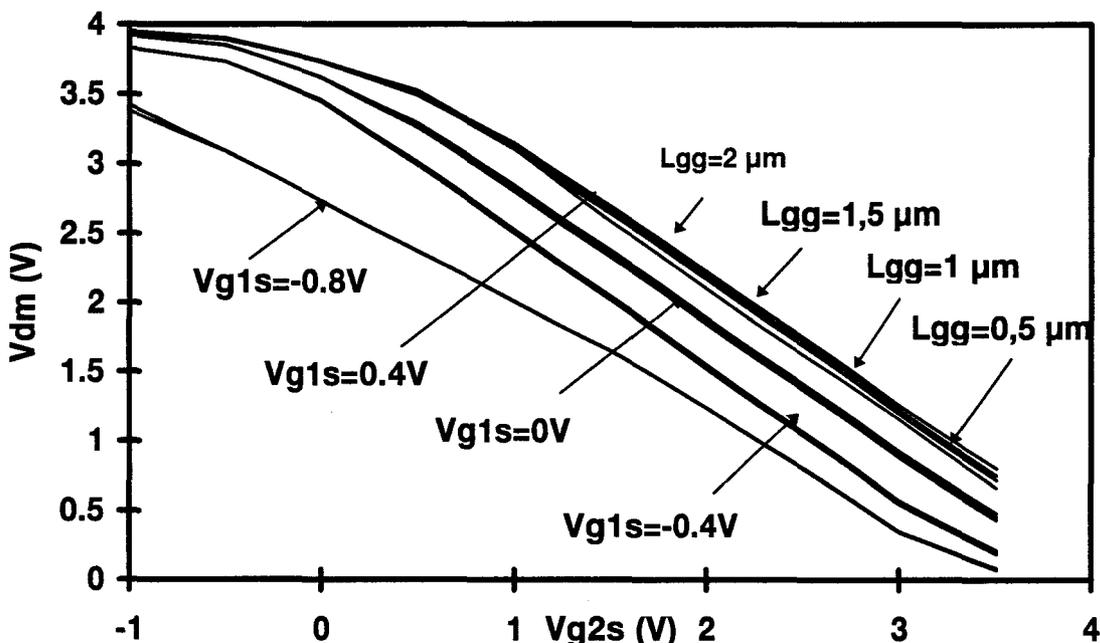


Figure IV.33 : Evolution du pseudo-potentiel drain-source du second transistor en fonction de V_{g2s} pour quatre longueurs de grille. $V_{ds}=4V$.

Ces courbes nous livrent deux enseignements :

La distance intergrille a un impact sur le potentiel du point milieu lorsque le premier transistor équivalent se trouve ouvert et autorise un courant important dans le composant. V_{ms} augmente alors à mesure que L_{gg} diminue. Cette influence disparaît ensuite lorsque le TEC_1 est pincé, ce qui s'explique par une chute de tension insignifiante dans ce cas.

4.4.1.4 Eléments du schéma équivalent cascode

• Les transconductances $gm1$ et $gm2$

La figure IV.34.a nous indique que la transconductance g_{m1} subit quelques variations lorsque V_{g2s} est faible ($V_{g2s} \approx 0$ V) et le TEC_1 polarisé à canal ouvert. A mesure que le premier transistor passe dans son état saturé, cette tendance s'estompe ainsi que le montre les courbes tracées à $V_{g2s}=2$ V.

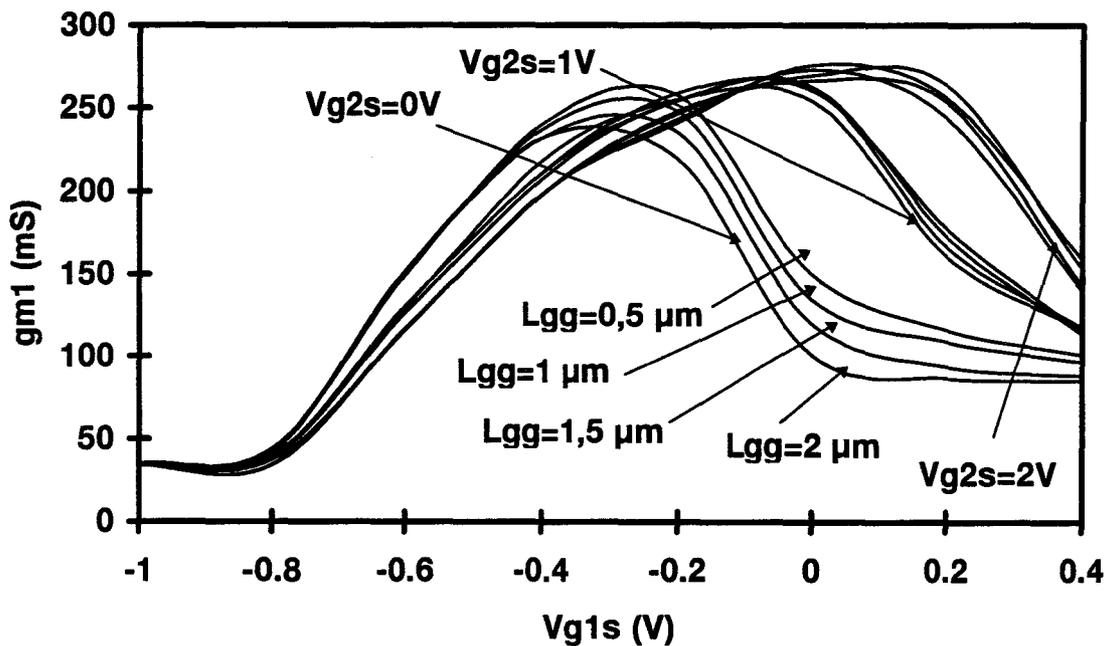


Figure IV.34.a : Evolution de la transconductance du premier transistor équivalent en fonction de V_{g1s} pour quatre distances intergrilles. $V_{ds}=4$ V.

La transconductance du second transistor équivalent subit une légère diminution avec l'augmentation de la distance intergrille notamment dans le domaine de polarisation dans lequel nous avons enregistré des variations du courant drain-source (figure IV.34.b).

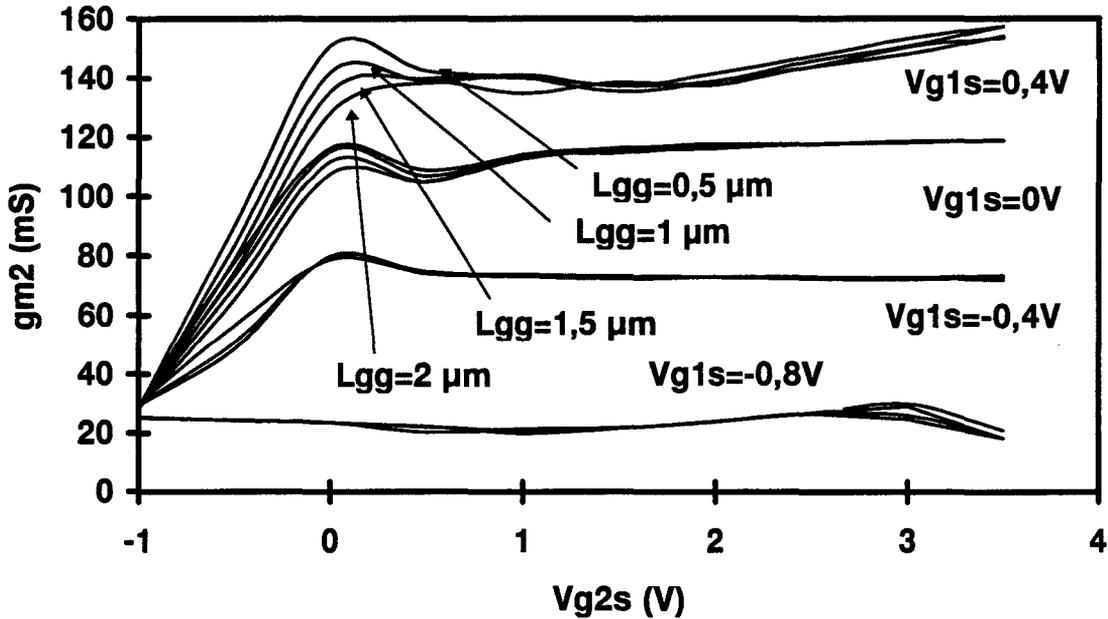


Figure IV.34.b : Evolution de la fréquence de coupure du premier transistor en fonction de V_{g1s} pour quatre distances intergrilles. $V_{ds}=4V$.

• Les conductances g_{d1} et g_{d2}

La conductance de sortie du premier transistor évolue uniquement à canal ouvert et ceci dans le cas où le TEC_1 se trouve en régime linéaire D'autre part, les répercussions d'une augmentation de L_{gg} demeurent très faibles sur les valeurs de g_{d2} (figures IV.35.a et b).

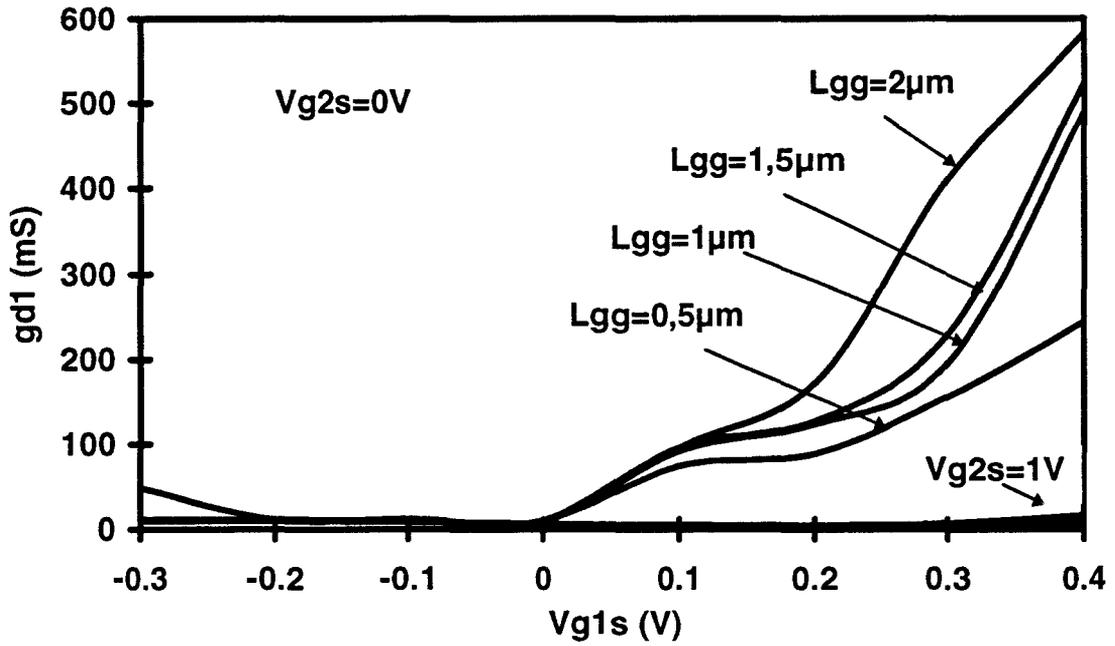


Figure IV.35.a : Evolution de la conductance de sortie du premier transistor équivalent en fonction de V_{g1s} . $V_{ds}=4V$.

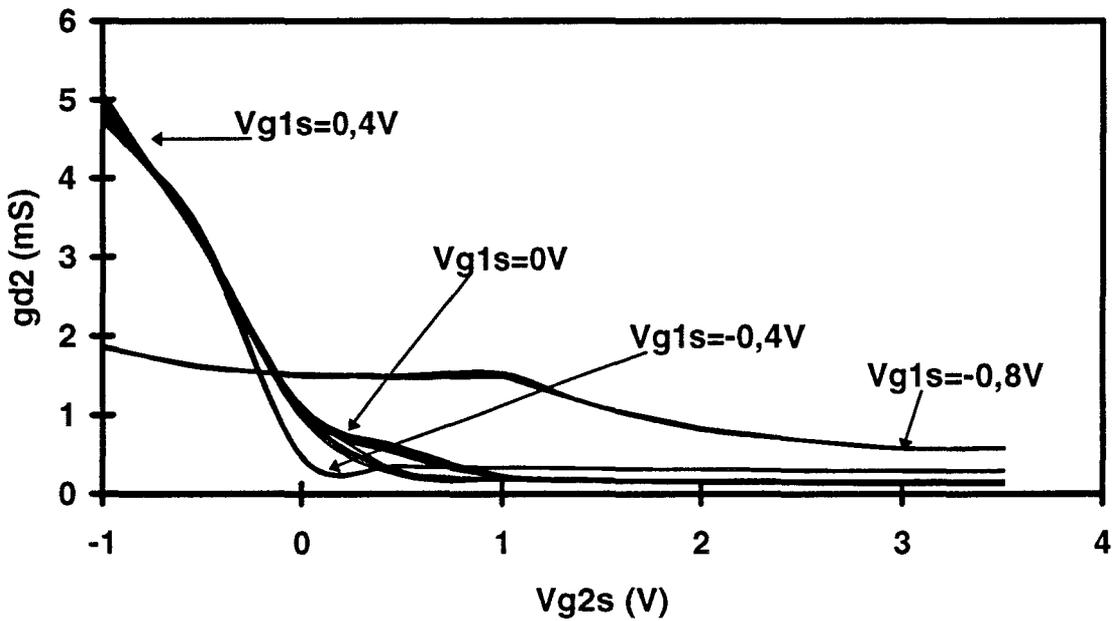


Figure IV.35.b : Evolution de la conductance de sortie du second transistor équivalent en fonction de V_{g2s} pour quatre distances intergrilles. $V_{ds}=4V$.

• Les capacités C_{gs1} et C_{gs2}

Une variation de C_{gs1} existe bien lorsque V_{g1s} devient positive mais demeure peu élevée même lorsque V_{g2s} est faible. Il apparaît que la capacité grille-source du TEC_1 est peu influencée par la distance intergrille (figure IV.36.a).

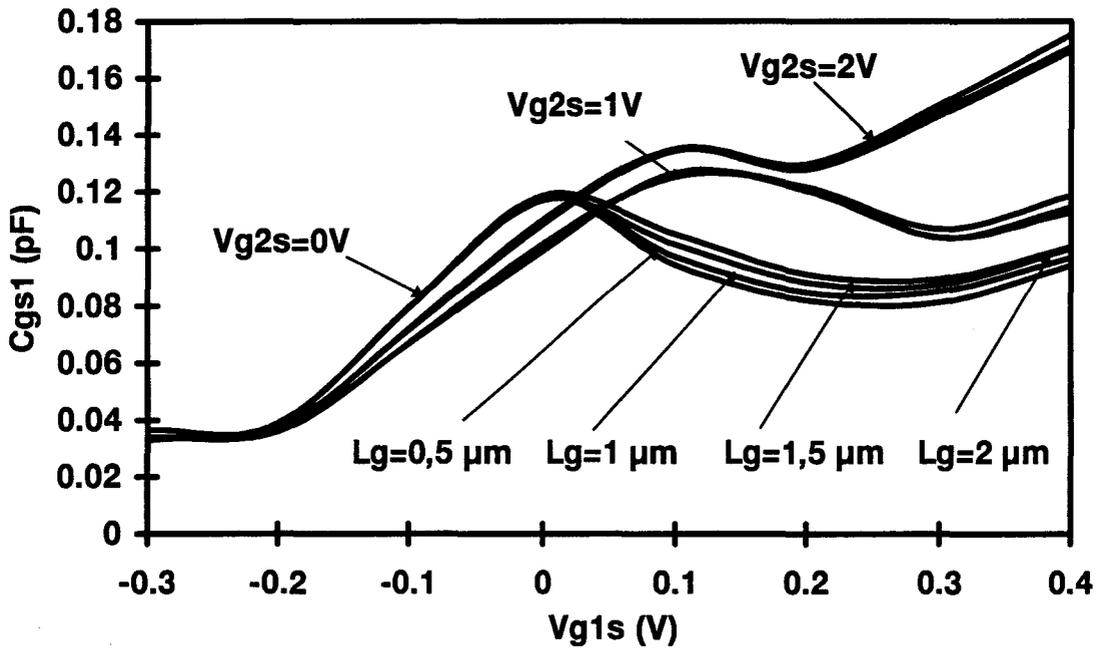


Figure IV.36.a : Evolution de la capacité grille-source du premier transistor en fonction de V_{g1s} pour quatre distances intergrilles. $V_{ds}=4V$.

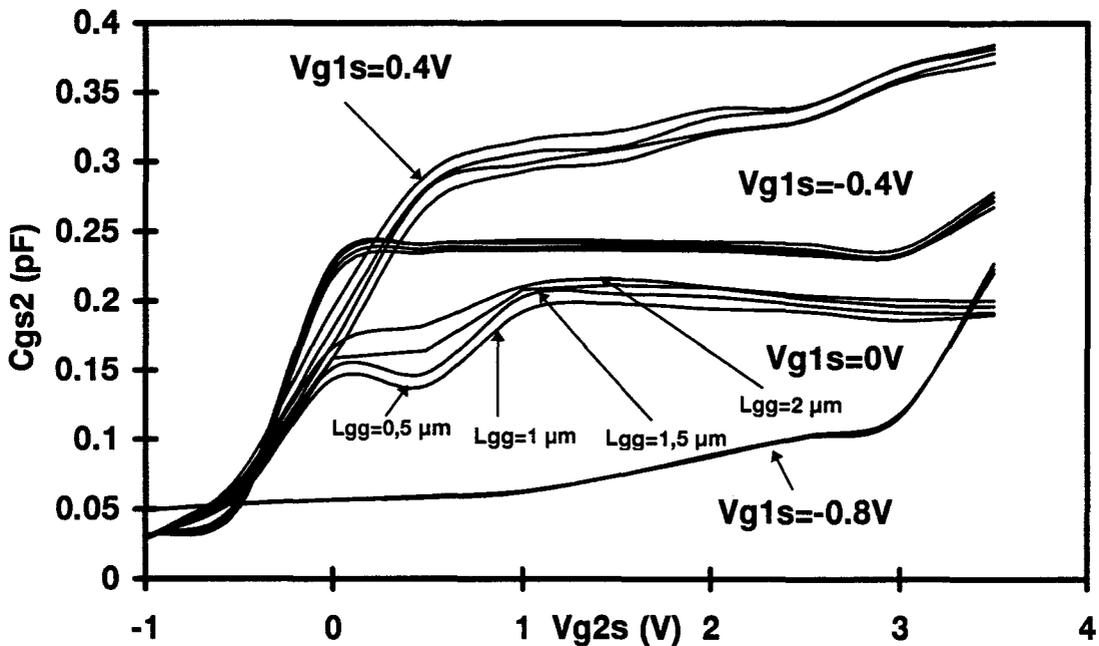


Figure IV.36.b : Evolution de la capacité grille-source du second transistor équivalent en fonction de V_{g2s} pour quatre distances intergrilles. $V_{ds}=4V$.

A l'inverse, la capacité C_{gs2} subit des variations plus marquées en fonction de L_{gg} dans le régime de polarisation que nous avons déjà évoqué, c'est à dire lorsque le premier transistor impose un courant important et que V_{g2s} est suffisamment faible (figure IV.36.b).

• Les capacités C_{gd1} et C_{gd2}

En revanche, C_{gd1} évolue d'avantage que C_{gs1} . Particulièrement, à canal ouvert lorsque le TEC_1 est linéaire, nous notons que la capacité grille-drain du premier transistor varie de manière importante (figure IV.37.a). En revanche, les courbes de la figure IV.37.b nous enseignent que la capacité C_{gd2} reste pratiquement insensible aux variations de L_{gg} et ce, quel que soit le régime de polarisation adopté.

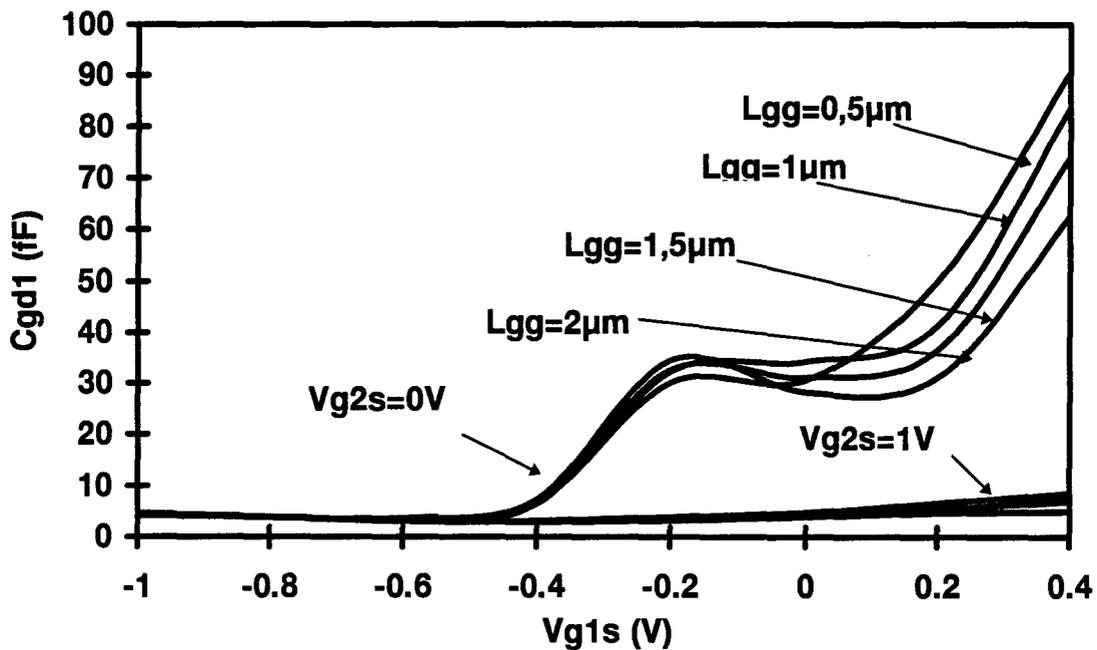


Figure IV.37.a : Evolution de la capacité grille-drain du premier transistor en fonction de V_{g1s} pour quatre distances intergrilles. $V_{ds}=4V$.

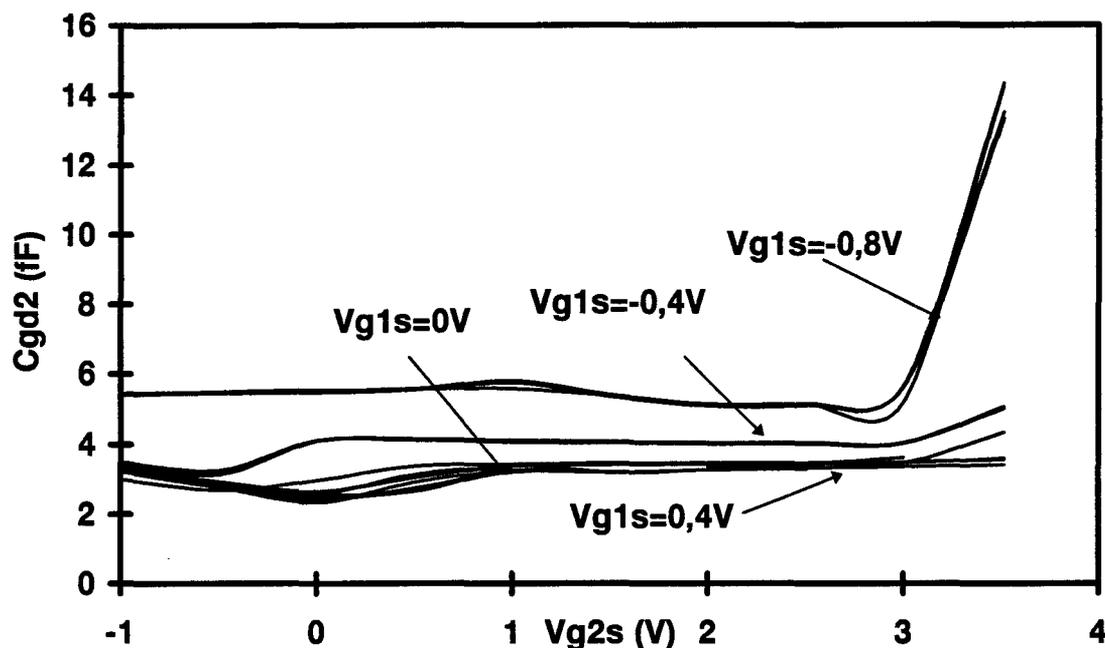


Figure IV.37.b : Evolution de la capacité grille-drain du second transistor équivalent en fonction de V_{g2s} pour quatre distances intergrilles. $V_{ds}=4V$.

4.4.1.5 Conclusion

L'influence de la distance intergrille se fait donc sentir essentiellement dans un régime de fonctionnement bien déterminé : celui où un courant drain-source important traverse le composant alors que le premier transistor équivalent fonctionne dans son régime ohmique. Pour ce type de polarisation on observe alors des variations des transconductances ainsi que des capacités grille-source de chacun des transistors équivalents. Ces dispersions demeurent cependant très peu prononcées en regard de l'amplitude de variation importante des distances intergrilles que nous avons choisies. Au vu de ces résultats, on peut alors conclure que la distance intergrille ne constitue pas un paramètre déterminant dans l'évaluation des performances d'un transistor bigrille. Par conséquent, une valeur de l'ordre de 1,5 à 2 μm constitue un bon compromis. D'une part, elle tient compte des contraintes d'ordre technologique et notamment de la présence des grilles champignons et, d'autre

part, elle assure une bonne séparation entre les deux transistors équivalents. Quant à la résistance intergrille, elle demeure acceptable.

4.4.2 Influence du recess de grille

Ce paragraphe est consacré à l'étude de l'influence de la profondeur du recess de grille sur les performances du composant bigrille. Ce paramètre était le plus critique dans la conception de transistors monogrilles (chapitre 3). La structure envisagée est représentée sur la figure IV.38. Il s'agit d'un HEMT pseudomorphique bigrille doté d'un plan de dopage. Nous avons supposé une profondeur du fossé identique pour chaque grille et une dispersion similaire à celle relative au transistor monogrille ($h_r=620, 650, 680 \text{ \AA}$) ce qui correspond à une couche de GaAlAs sous la grille (L_1) dont l'épaisseur vaut respectivement 180, 150 et 120 \AA .

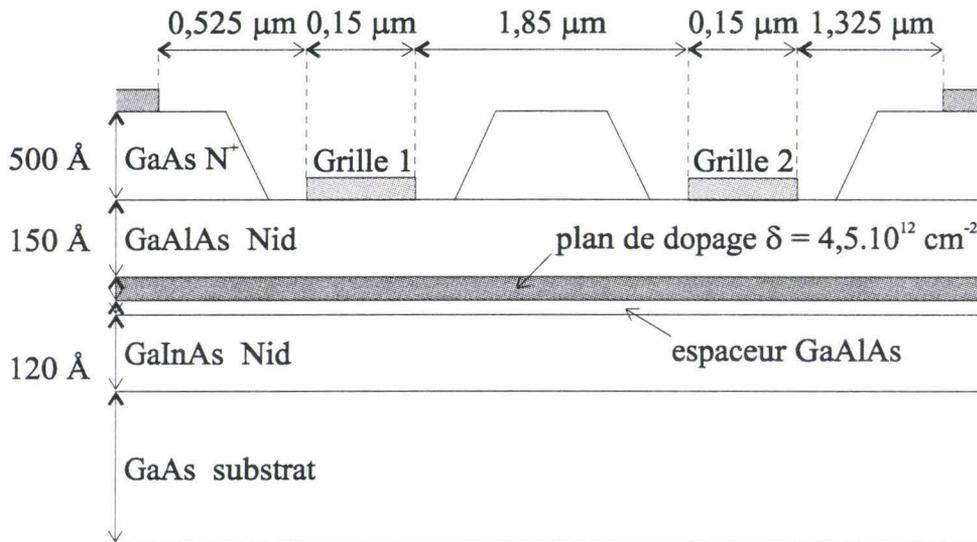


Figure IV.38 : Coupe schématique du transistor bigrille servant à l'étude de l'influence de la profondeur de recess. Développement : 1 mm.

4.4.2.1 Caractéristiques statiques

A l'image de ce que nous avons enregistré pour le transistor monogrille, nous notons une baisse du courant drain-source lorsque l'épaisseur de GaAlAs sous la grille diminue, soit

lorsque la profondeur du fossé s'accroît. Cette tendance s'estompe lorsque l'on s'approche du pincement (figure IV.39).

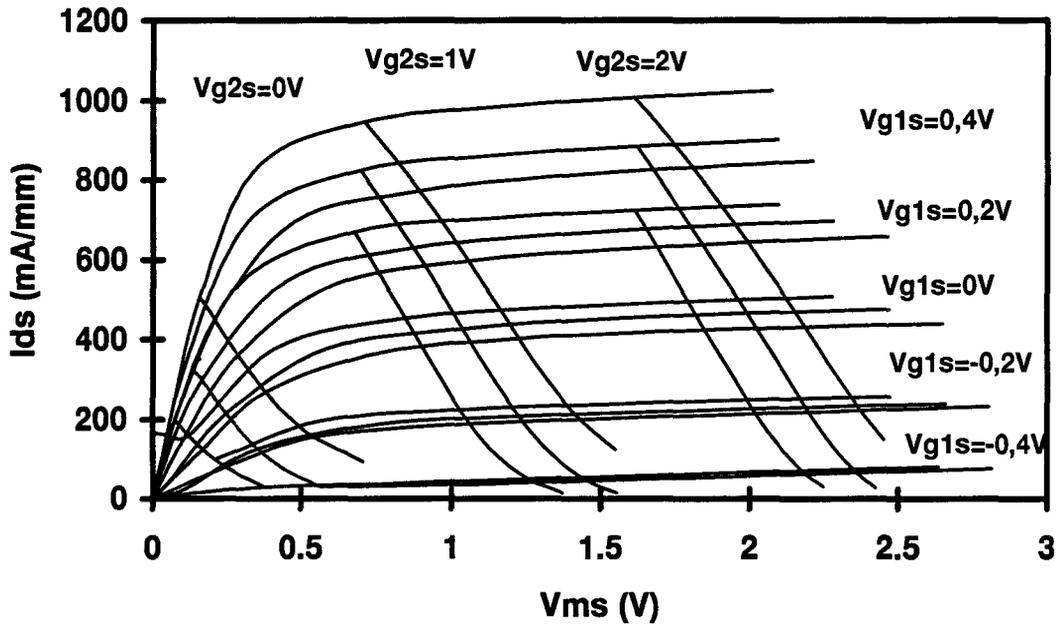


Figure IV.39 : Réseau composite tracé pour les trois épaisseurs de GaAlAs sous la grille (L_1). $V_{ds}=3V$. Le courant I_{ds} diminue avec L_1 .

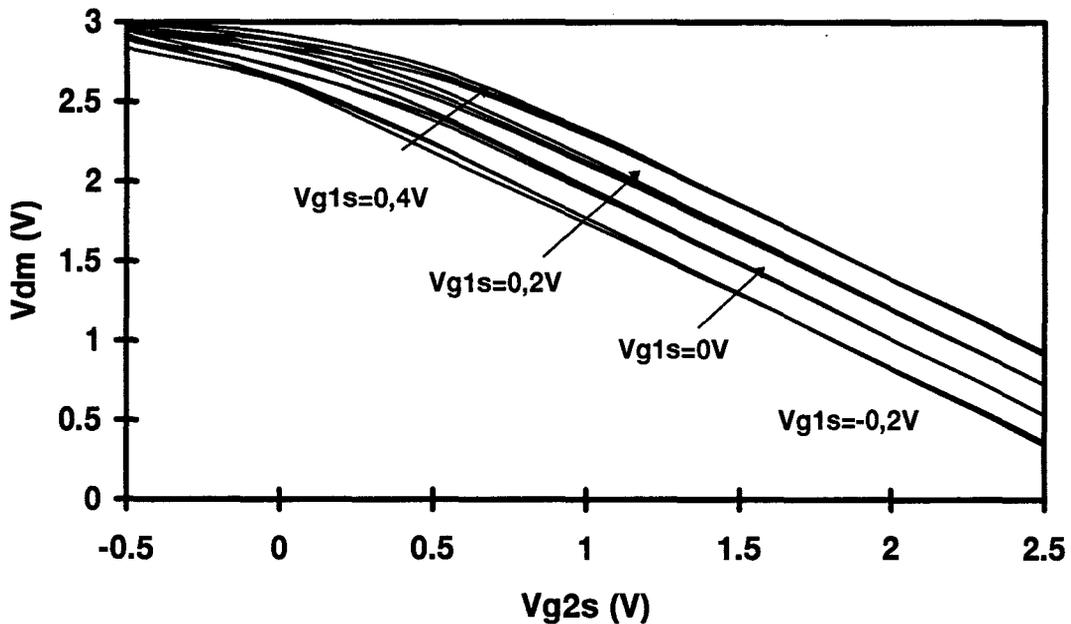


Figure IV.40 : Evolution de la pseudo-tension drain-source du second transistor en fonction de V_{g2s} pour les trois épaisseurs de GaAlAs sous la grille. $V_{ds}=3V$.

Par conséquent, le potentiel du point M diminue légèrement à mesure que la profondeur du recess augmente. Cette variation est significative quand V_{g2s} est faible (TEC_1 ohmique) et disparaît dès que le premier transistor équivalent passe dans son régime saturé (figure IV.40).

4.4.2.2 Les éléments du schéma équivalent cascode

Les effets d'un creusement plus ou moins prononcé de la couche de GaAlAs supérieure se révèlent différents si l'on s'intéresse au premier ou au deuxième transistor équivalent.

• Les transconductances $gm1$ et $gm2$

Dans le cas du TEC_1 , les évolutions des principales grandeurs en fonction de la profondeur du fossé de grille sont en tous points semblables à celles que nous avons relevées pour le transistor monogrille. Les évolutions de la transconductance $gm1$ en fonction de V_{g1s} font apparaître un décalage des maximums dû au recul de la tension de pincement et une légère augmentation pour des épaisseurs de la zone non dopée plus faibles (figure IV.41.a).

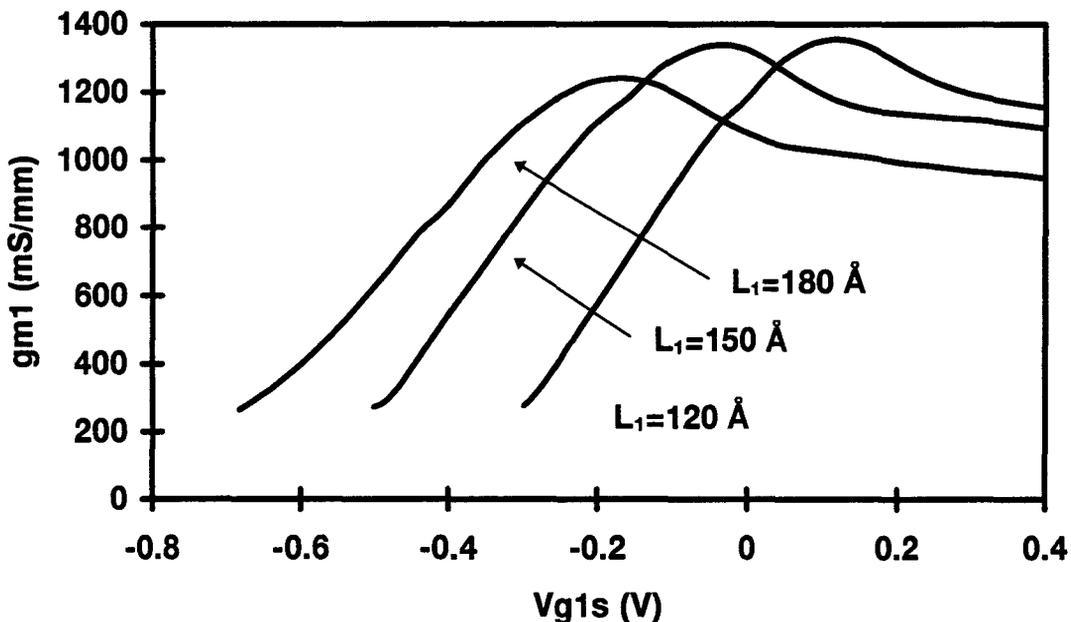


Figure IV.41.a : Evolution de la transconductance $gm1$ en fonction de V_{g1s} pour trois profondeurs de recess. $V_{g2s}=2V$, $V_{ds}=3V$.

En ce qui concerne la transconductance g_{m2} , nous pouvons constater que la valeur maximale est très affectée par la profondeur de recess de grille (figure IV.41.b). De plus, on observe que les maxima sont d'autant moins élevés que la profondeur du fossé de grille est importante, ce qui apparaît comme une évolution opposée à celle du premier transistor.

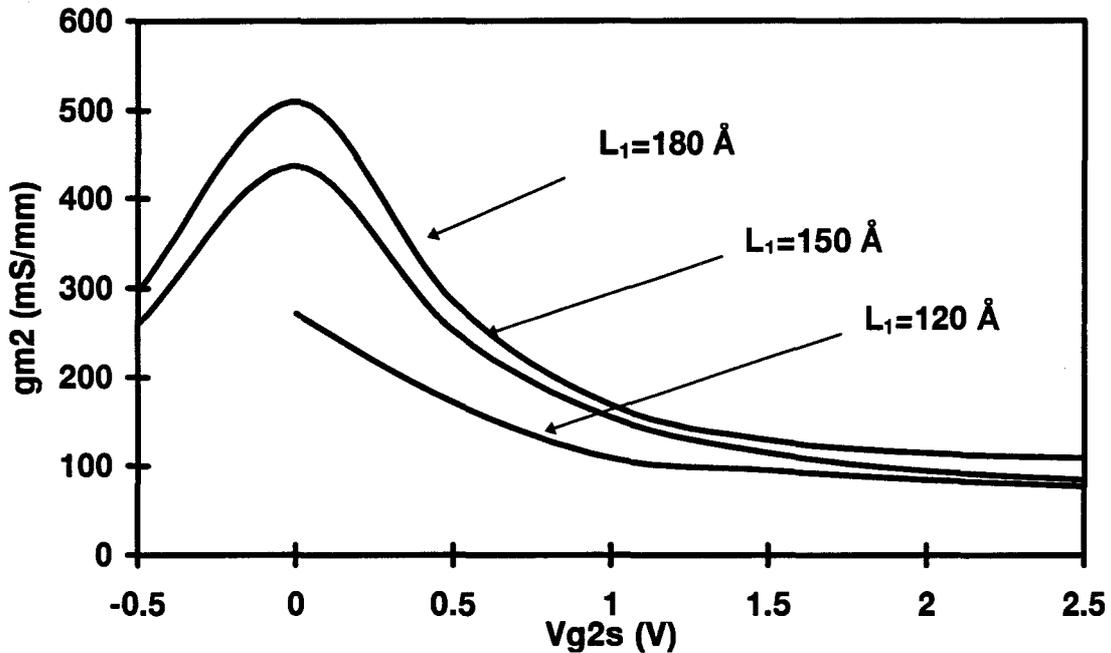


Figure IV.41.b : Evolution de la transconductance g_{m2} en fonction de V_{g2s} pour trois profondeurs de recess. $V_{g1s}=0V$, $V_{ds}=4V$.

• Les conductances g_{d1} et g_{d2}

La conductance g_{d1} a tendance à augmenter lorsque la profondeur du recess est la plus faible (figure IV.42.a). En revanche, g_{d2} ne varie pratiquement pas lorsque le fossé de grille s'approfondit (figure IV.42.b).

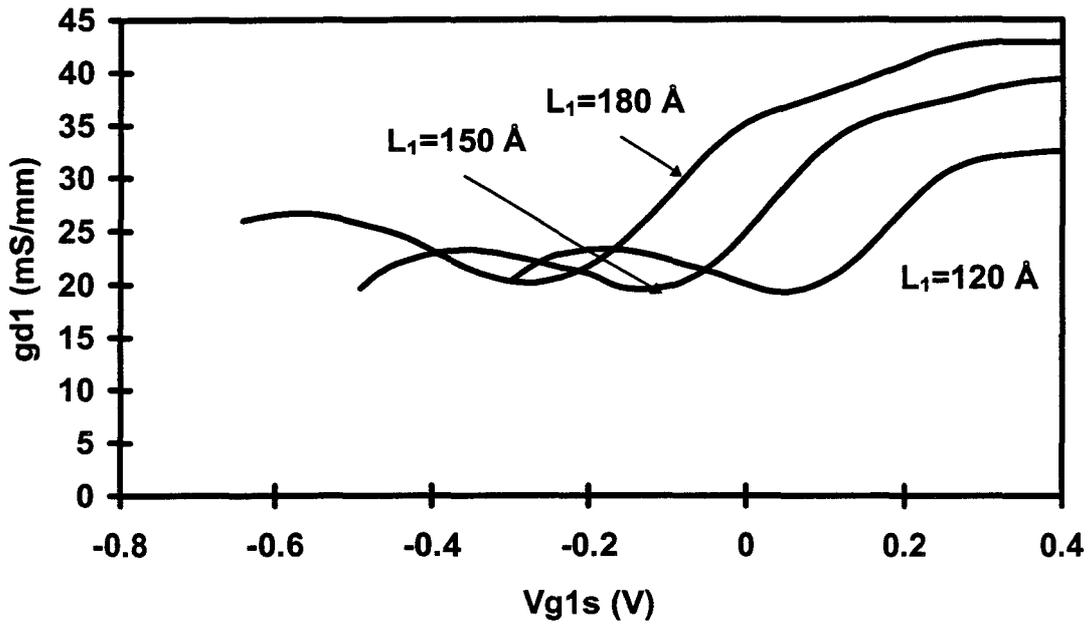


Figure IV.42.a : Evolution de la conductance g_{d1} en fonction de V_{g1s} pour trois profondeurs de recess. $V_{g2s}=2V$, $V_{ds}=3V$.

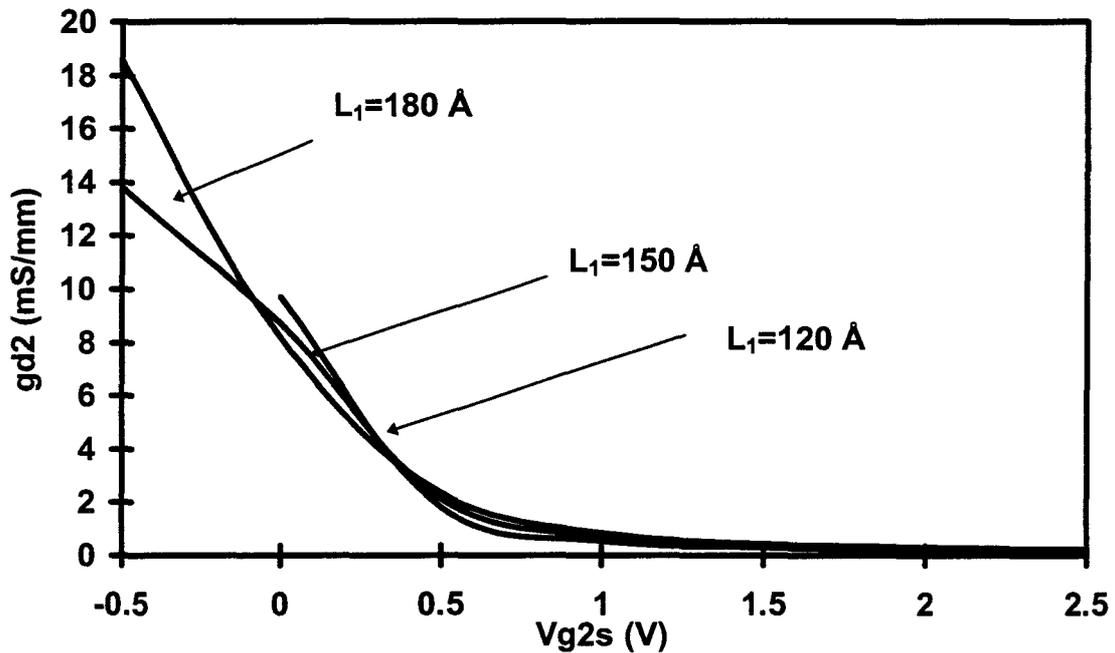


Figure IV.42.b : Evolution de la conductance g_{d2} en fonction de V_{g2s} pour trois profondeurs de recess. $V_{g1s}=0V$, $V_{ds}=4V$.

• Les capacités C_{gs1} et C_{gs2}

L'évolution de la capacité C_{gs1} est surtout affectée par la tension de pincement qui varie avec l'épaisseur de la couche de GaAlAs (figure IV.43.a). A l'image de ce que nous avons

noté pour C_{gs1} , la capacité C_{gs2} est d'autant plus faible que le fossé de grille est profond (figure IV.43.b).

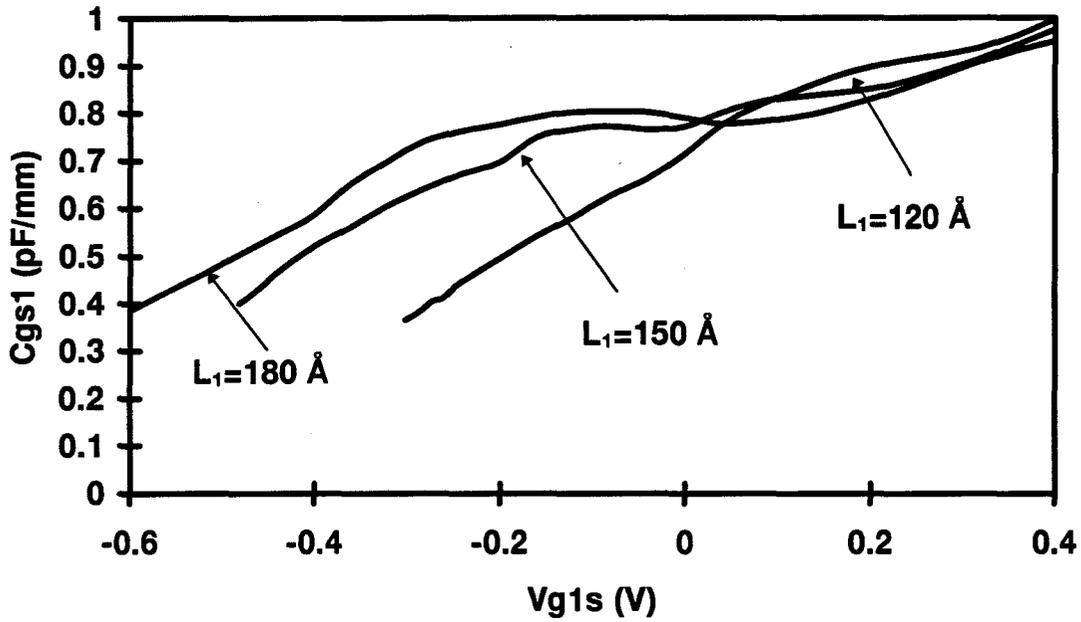


Figure IV.43.a : Evolution de la capacité C_{gs1} en fonction de V_{g1s} pour trois profondeurs de recess. $V_{g2s}=2V$, $V_{ds}=3V$.

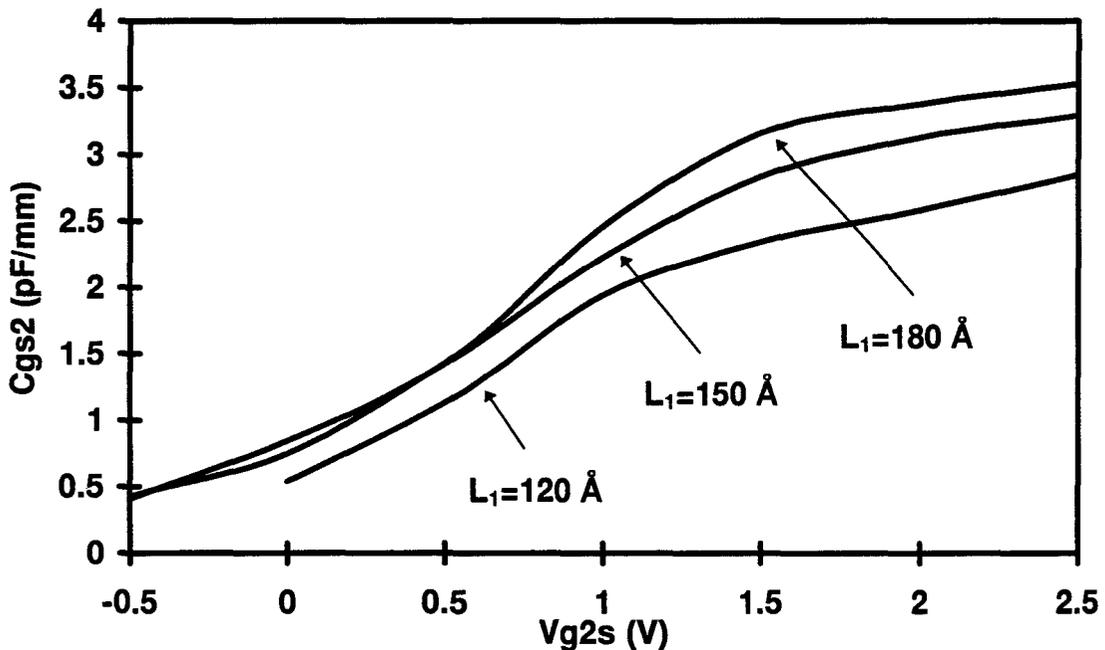


Figure IV.43.b : Evolution de la capacité C_{gs2} en fonction de V_{g2s} pour trois profondeurs de recess. $V_{g1s}=0V$, $V_{ds}=4V$.

• Les capacités C_{gd1} et C_{gd2}

Les courbes des figures IV.44.a et b nous enseignent que les capacités C_{gd1} et C_{gd2} augmentent avec la profondeur du recess.

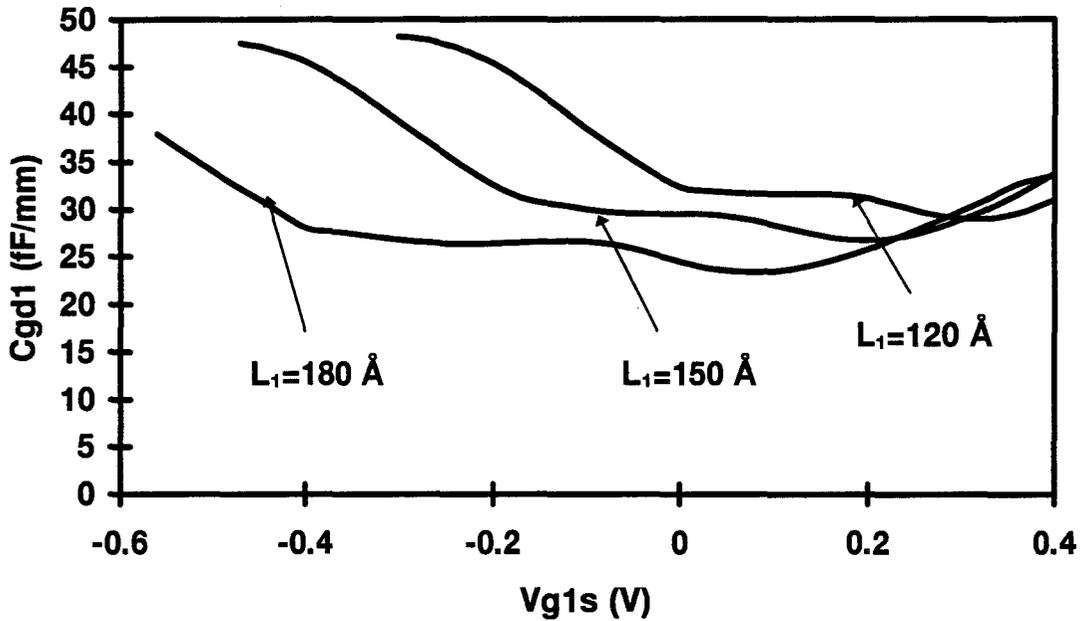


Figure IV.44.a : Evolution de la capacité C_{gd1} en fonction de V_{g1s} pour trois profondeurs de recess. $V_{g2s}=2V$, $V_{ds}=3V$.

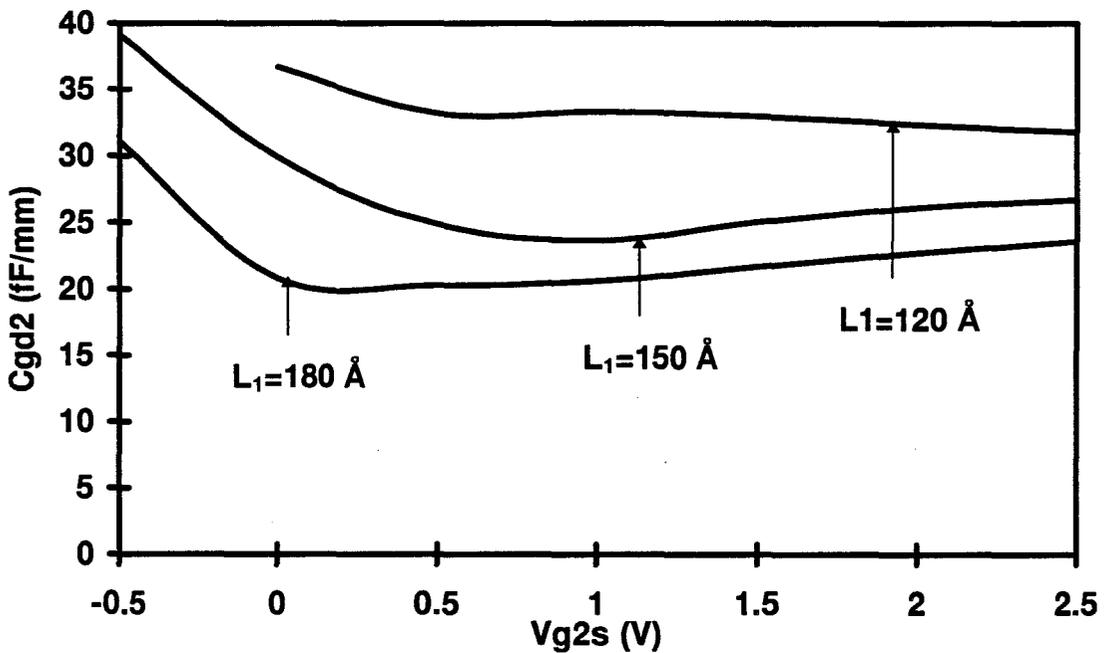


Figure IV.44.b : Evolution de la capacité C_{gd2} en fonction de V_{g2s} pour trois profondeurs de recess. $V_{g1s}=0V$, $V_{ds}=4V$.

Les évolutions de C_{gd2} en fonction de V_{g2s} sont analogues à celles de C_{gd1} en fonction de V_{g1s} .

• Les fréquences de coupure f_{c1} et f_{c2}

Enfin, les variations de la fréquence de coupure du gain en courant du premier transistor montrent un décalage des pics dû aux variations de g_{m1} en fonction de V_{g1s} et à l'évolution de la tension de pincement (figure IV.45.a).

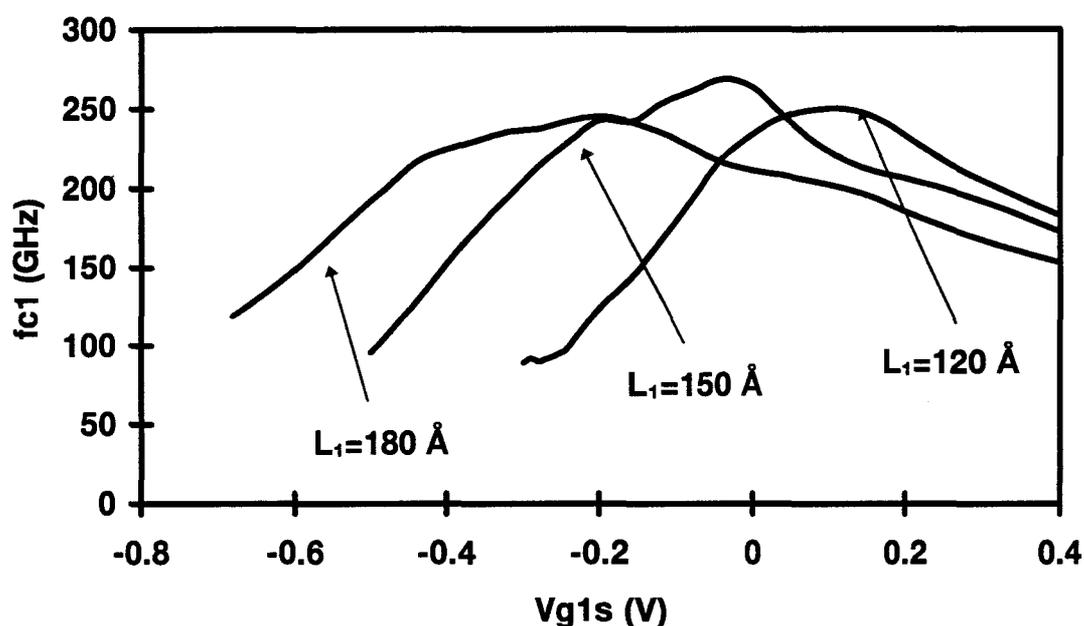


Figure IV.45.a : Evolution de la fréquence de coupure f_{c1} en fonction de V_{g1s} pour trois profondeurs de recess. $V_{g2s}=2V$, $V_{ds}=3V$.

D'autre part, les valeurs de ces maximums sont très proches, ce qui indique que la modification du creusement n'a guère d'influence sur la fréquence de travail maximale du TEC_1 . Nous avons également déterminé la fréquence de coupure du gain en courant du second transistor (figure IV.45.b). Les courbes nous apprennent que la profondeur du recess a finalement peu de répercussions sur la fréquence de fonctionnement, la baisse de g_{m2} étant en partie compensée par celle de C_{gs2} .

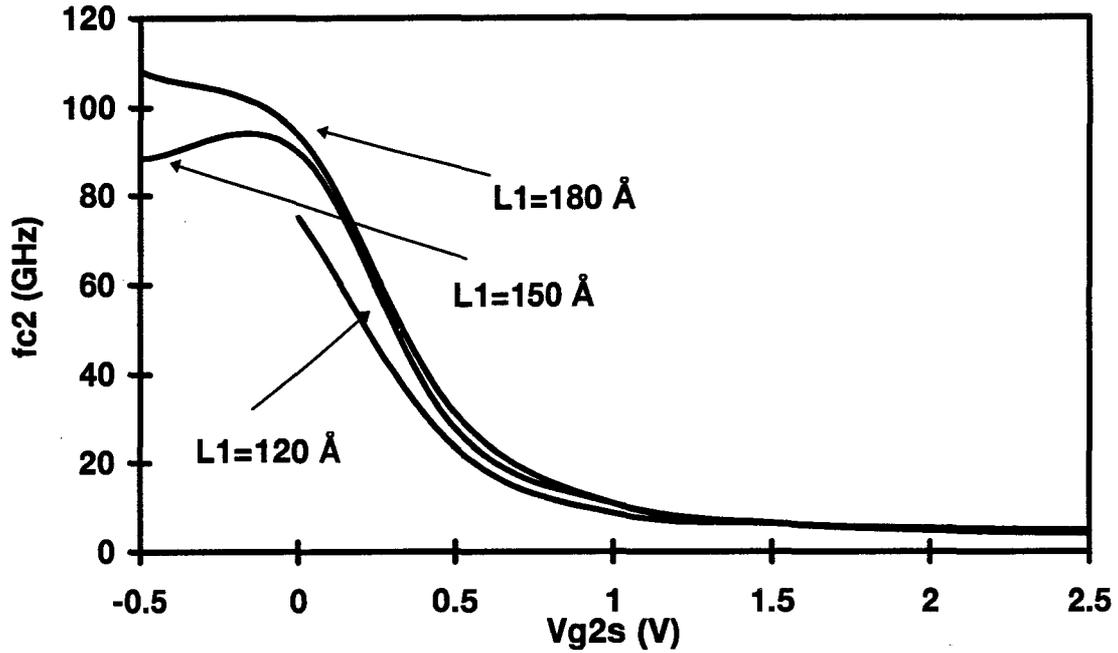


Figure IV.45.b : Evolution de la capacité C_{gs2} en fonction de V_{g2s} pour trois profondeurs de recess. $V_{g1s}=0V$, $V_{ds}=4V$.

4.4.2.3 Conclusion

Ainsi que nous l'avons noté pour le transistor monogrille, la profondeur du recess apparaît, au travers de son action sur la tension de pincement, comme un élément essentiel dans la détermination du fonctionnement du transistor bigrille. Les maxima des transconductances et des fréquences de coupure en dépendent étroitement. Le comportement du premier transistor équivalent est en tout point similaire à celui d'un transistor monogrille. En revanche, celui du second TEC est différent, notamment en ce qui concerne la transconductance maximale. Ceci vient entériner le fait que la tension de grille du premier transistor commande l'ensemble de la structure.

4.4.3 Influence de la longueur de grille

La longueur de grille est le dernier paramètre technologique auquel nous nous intéressons. L'étude qui suit est basée sur le transistor bigrille que nous avons utilisé lors du paragraphe 4.2. Toutes les autres distances étant maintenues constantes, nous avons envisagé quatre

structures dont les deux grilles auront une longueur identique fixée successivement à 0,3 μm puis 0,25 μm , 0,2 μm et 0,15 μm .

4.4.3.1 Caractéristiques statiques

4.4.3.1.1 Répartition du potentiel

La courbe IV.46 met en exergue le peu d'influence de la longueur de grille sur le potentiel du point milieu.

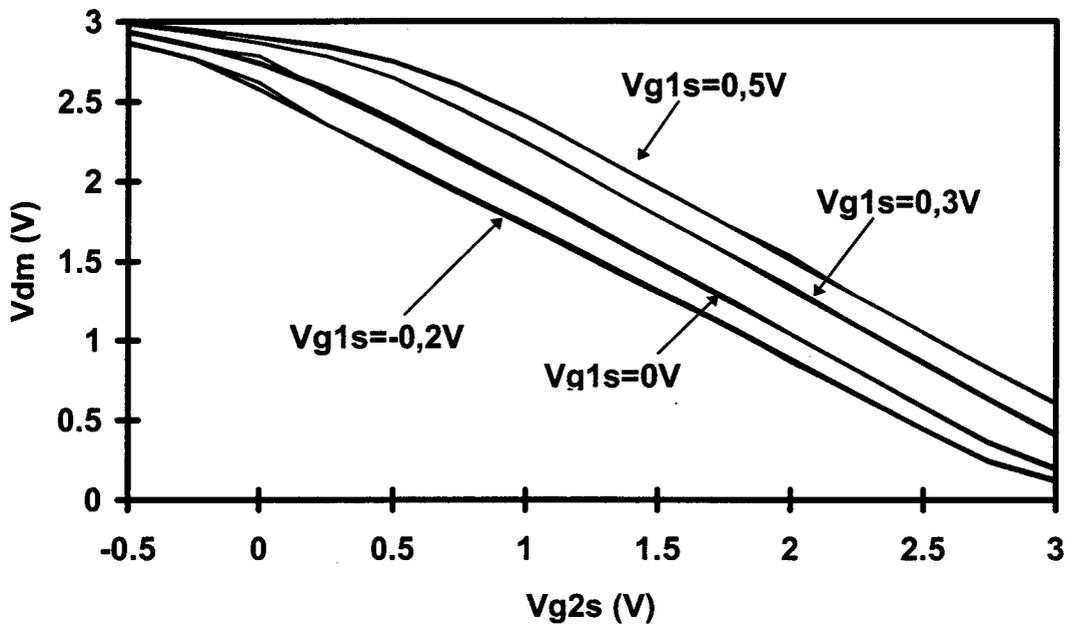


Figure IV.46 : Evolution de la tension drain-source du second transistor équivalent en fonction de V_{g2s} pour les quatre longueurs de grille. $V_{ds}=3V$.

Nous pouvons donc conclure qu'une dispersion symétrique de la longueur des deux grilles ne change pas le régime de fonctionnement du transistor, le potentiel se répartissant de la même façon à l'intérieur du composant. Cette remarque revêt une grande importance dans le cas d'une utilisation en mélange de fréquences, pour laquelle la connaissance du point de polarisation conditionne le type de mélangeur.

4.4.3.1.2 Réseau composite

L'examen des courbes constituant le réseau composite (figure IV.47) appelle deux remarques :

- Le courant drain-source augmente lorsque la longueur de grille diminue. Cette évolution, plus particulièrement sensible à canal ouvert, est la conséquence d'une vitesse moyenne des électrons augmentée par les effets de dynamique non stationnaire dans le cas des grilles ultra courtes.
- Les variations de la longueur de grille influencent peu le régime de fonctionnement du transistor bigrille. Une légère dispersion du point de fonctionnement est observée.

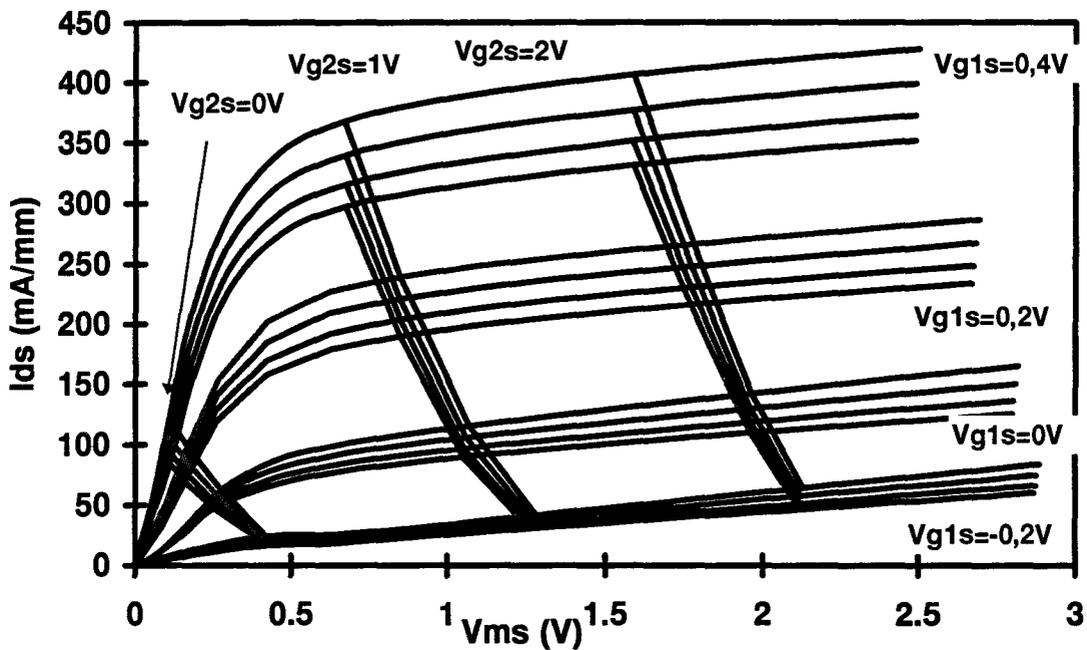


Figure IV.47 : Evolution du courant drain-source en fonction de V_{ms} pour V_{g1s} et V_{g2s} fixées et les quatre longueurs de grille envisagées. $V_{ds}=3V$.

4.4.3.2 Les éléments du schéma équivalent cascode

Pour chaque longueur de grille envisagée, nous avons tracé les évolutions des principaux éléments du schéma équivalent cascode.

• Les transconductances g_{m1} et g_{m2}

Nous observons une augmentation de la transconductance du premier transistor similaire à celle d'un transistor monogrille lorsque L_g diminue (figure IV.48.a).

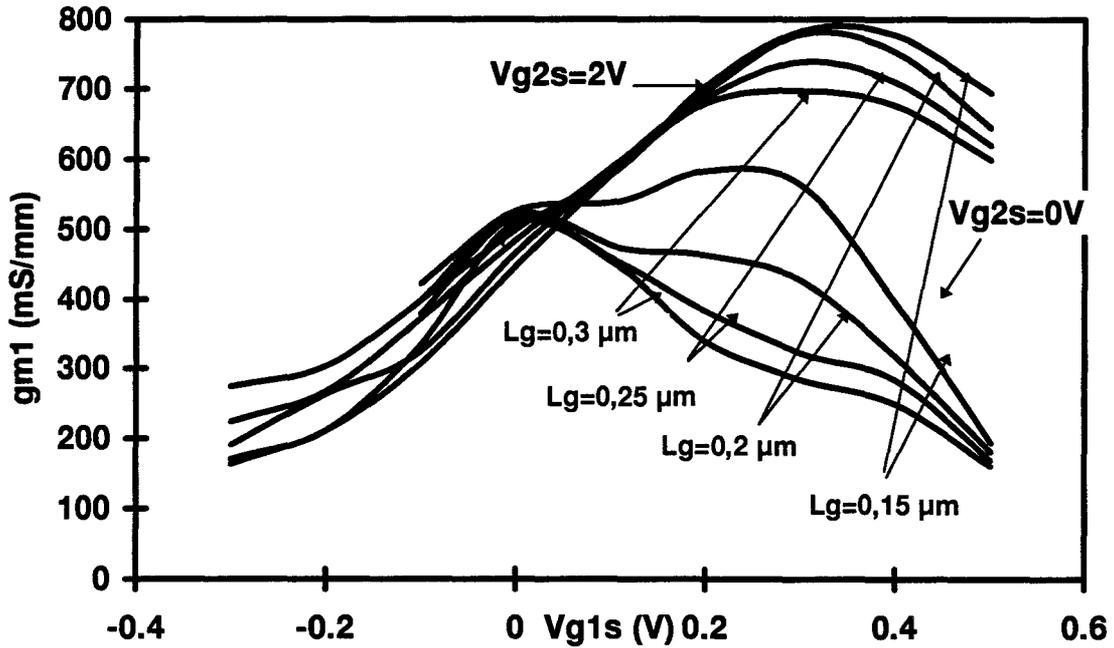


Figure IV.48.a : Evolution de la transconductance du premier transistor équivalent pour les quatre longueurs de grille. $V_{ds}=3V$.

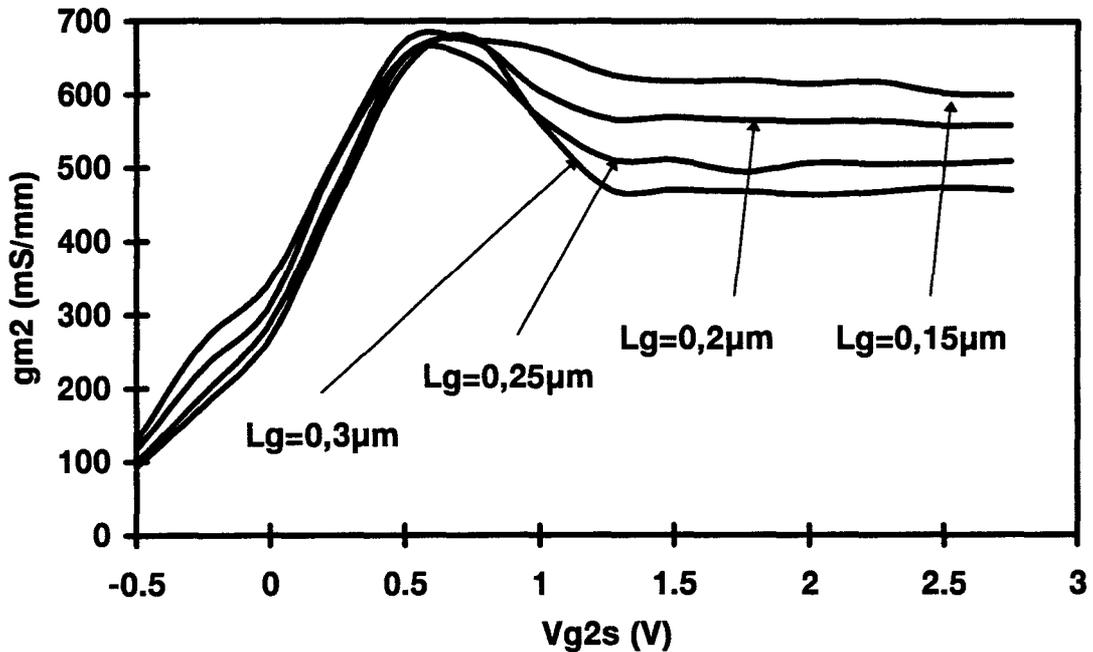


Figure IV.48.b : Evolution de la transconductance g_{m2} en fonction de V_{g2s} pour les quatre longueurs de grille. $V_{g1s}=0,5V$ $V_{ds}=3V$.

Cette variation est une conséquence de l'augmentation du courant drain-source et elle est plus marquante lorsque le TEC_1 est en régime linéaire ($V_{g2s}=0 V$) que lorsqu'il est en régime saturé ($V_{g2s}=2 V$). En ce qui concerne le second transistor, nous notons une

augmentation de la transconductance g_{m2} lorsque les deux transistors sont en régime de saturation. Lorsque le premier est linéaire, les variations sont faibles (figure IV.48.b).

• Les conductances de sortie g_{d1} et g_{d2}

La conductance de sortie du premier transistor équivalent accuse une nette augmentation avec la diminution de la longueur de grille lorsque celui-ci est en régime ohmique et polarisé de manière à imposer un courant important (figure IV.49.a). Le même type d'évolution en fonction de L_g est observé pour g_{d2} dans des proportions toutefois moins importantes. (figure IV.49.b).

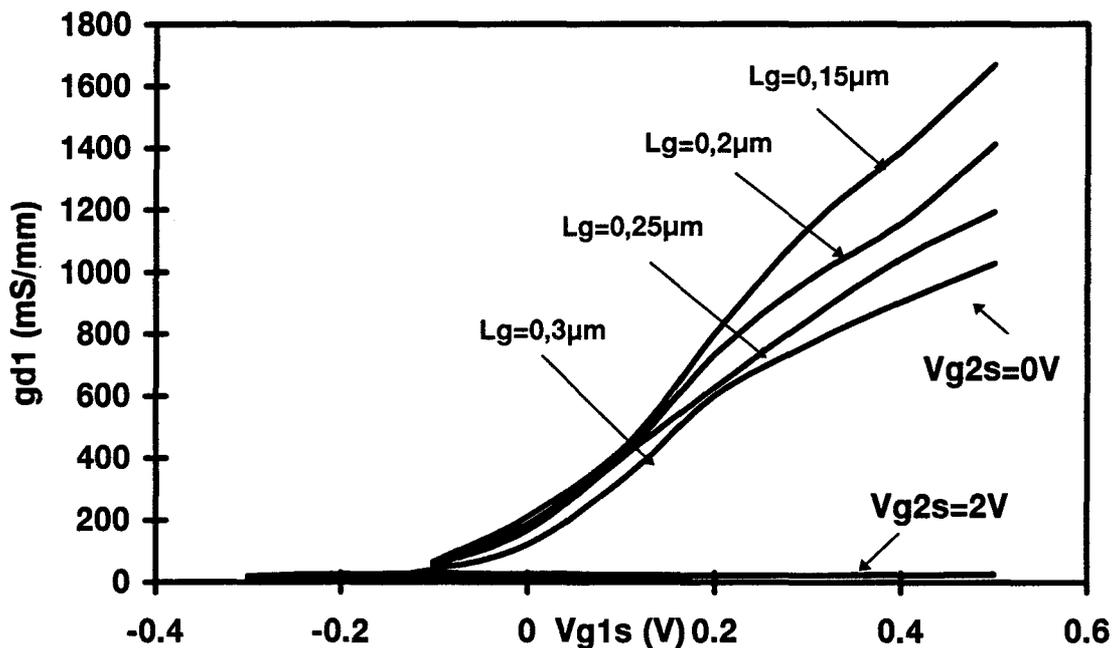


Figure IV.49.a : Evolution de la conductance g_{d1} en fonction de V_{g1s} pour les quatre longueurs de grille. $V_{ds}=3V$.

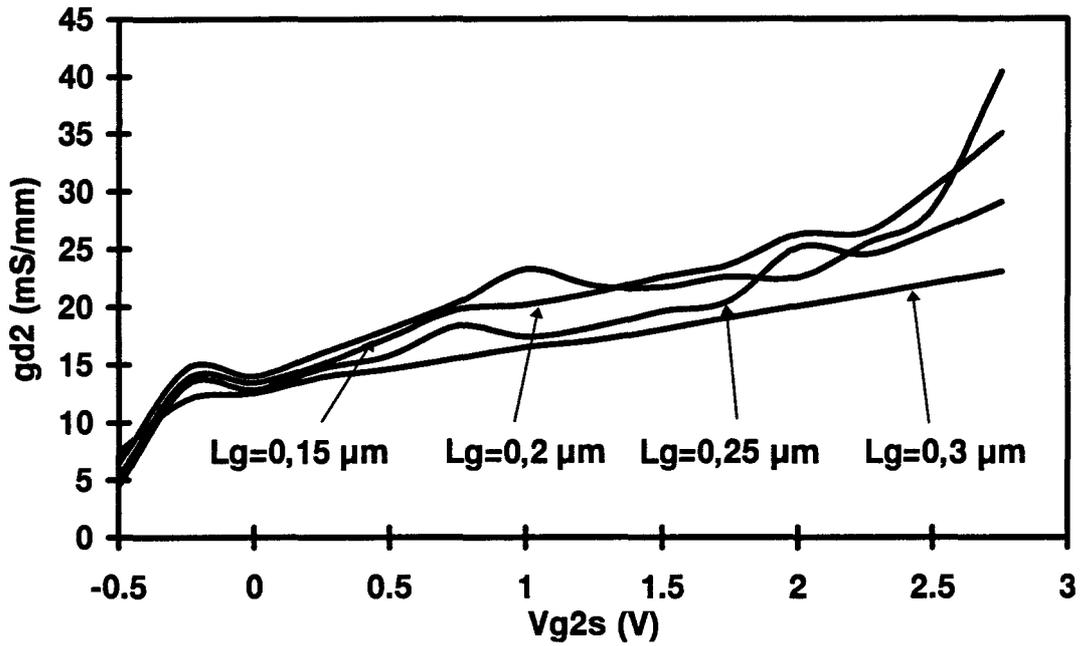


Figure IV.49.b : Evolution de la conductance g_{d2} en fonction de V_{g2s} pour les quatre longueurs de grille. $V_{g1s} = 0,5V$, $V_{ds} = 3V$.

• Les capacités C_{gs1} et C_{gs2}

L'évolution de la capacité C_{gs1} avec la longueur de grille est analogue à celle de la capacité grille-source d'un transistor monogrille (figure IV.50.a).

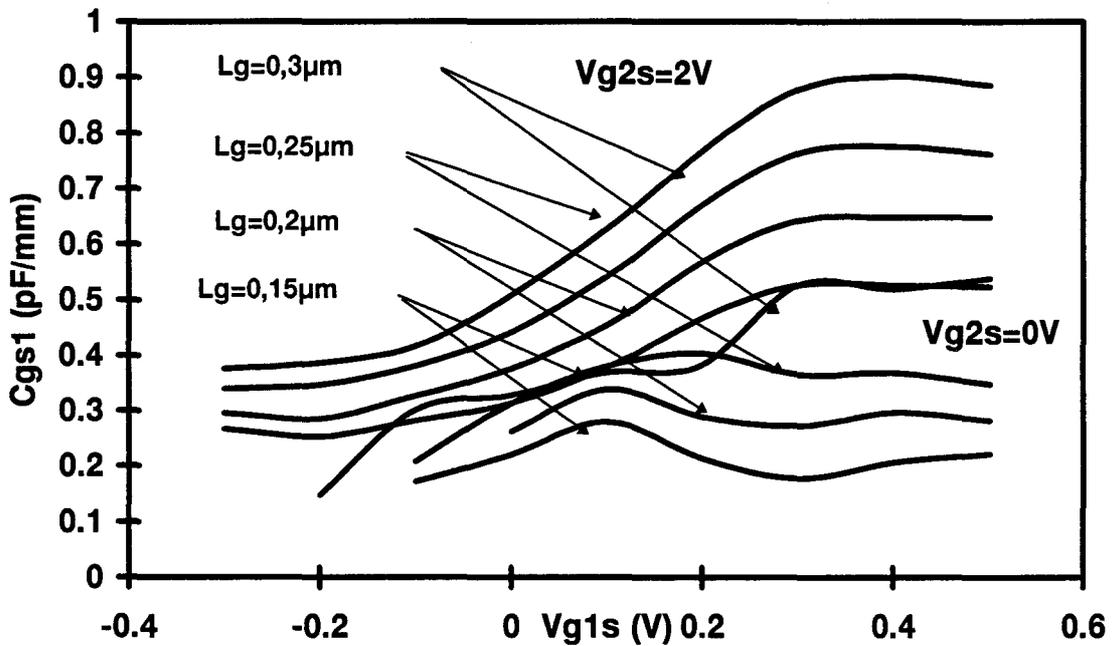


Figure IV.50.a : Evolution de la conductance C_{gs1} en fonction de V_{g1s} pour les quatre longueurs de grille. $V_{ds} = 3V$.

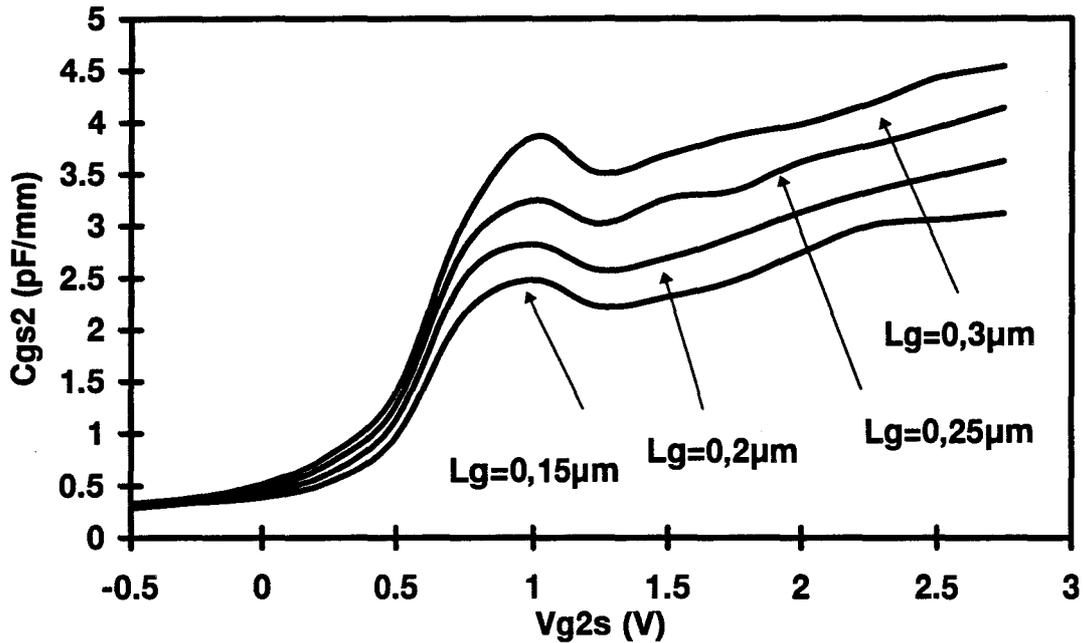


Figure IV.50.b : Evolution de la capacité C_{gs2} en fonction de V_{g2s} pour les quatre longueurs de grille. $V_{g1s}=0,5\text{V}$, $V_{ds}=3\text{V}$.

Lorsque chaque grille voit sa longueur décroître, C_{gs1} diminue également et ce, plus particulièrement à canal ouvert. Tant que le transistor bigrille fonctionne dans son régime « ohmique-saturé » (V_{g2s} faible), nous n'enregistrons pas de différences marquées sur les valeurs de C_{gs2} . Cependant, dès que V_{g2s} dépasse 1V, nous observons une évolution du même type que pour C_{gs1} (figure IV.50.b)

• Les capacités C_{gd1} et C_{gd2}

Le sens de variation de C_{gd1} est identique à celui de C_{gs1} en fonction de L_g . Plus la grille voit sa longueur diminuer, plus la capacité C_{gd1} baisse et ce, plus particulièrement quand le premier transistor est ohmique.

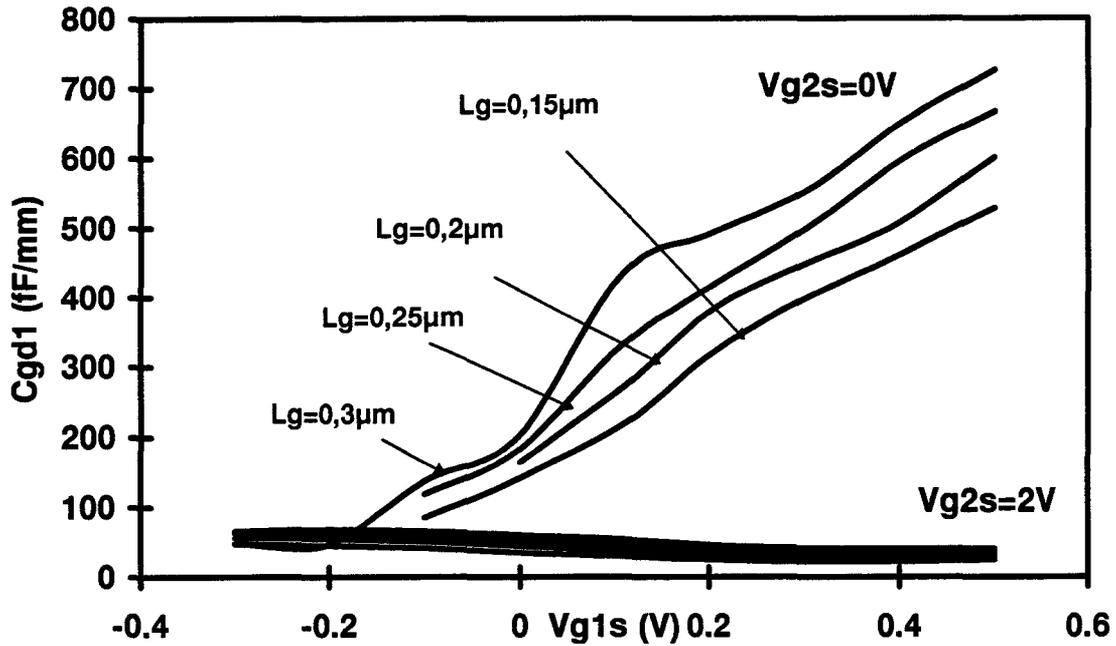


Figure IV.51.a : Evolution de la capacité C_{gd1} en fonction de V_{g1s} pour les quatre longueurs de grille. $V_{ds}=3\text{V}$.

Dès que celui-ci devient saturé, la dispersion perd de son amplitude. Notons que la fourchette de variation est cependant moins large que pour la capacité C_{gs1} (figure IV.51.a). La capacité C_{gd2} évolue de manière quasi linéaire avec L_g . A l'image de ce que nous avons noté pour les différentes capacités, la diminution de la longueur de grille entraîne une diminution de C_{gd2} (figure IV.51.b).

• Les fréquence de coupure f_{c1} et f_{c2}

La longueur de grille a un effet déterminant sur la fréquence de coupure du gain en courant de chaque transistor équivalent. Nous relevons un facteur supérieur à 2 sur les valeurs maximales de f_{c1} . Celle-ci passe d'environ 120 GHz pour une longueur de 0,3 μm à près de 280 GHz pour une longueur de grille de 0,15 μm (figure IV.52.a).

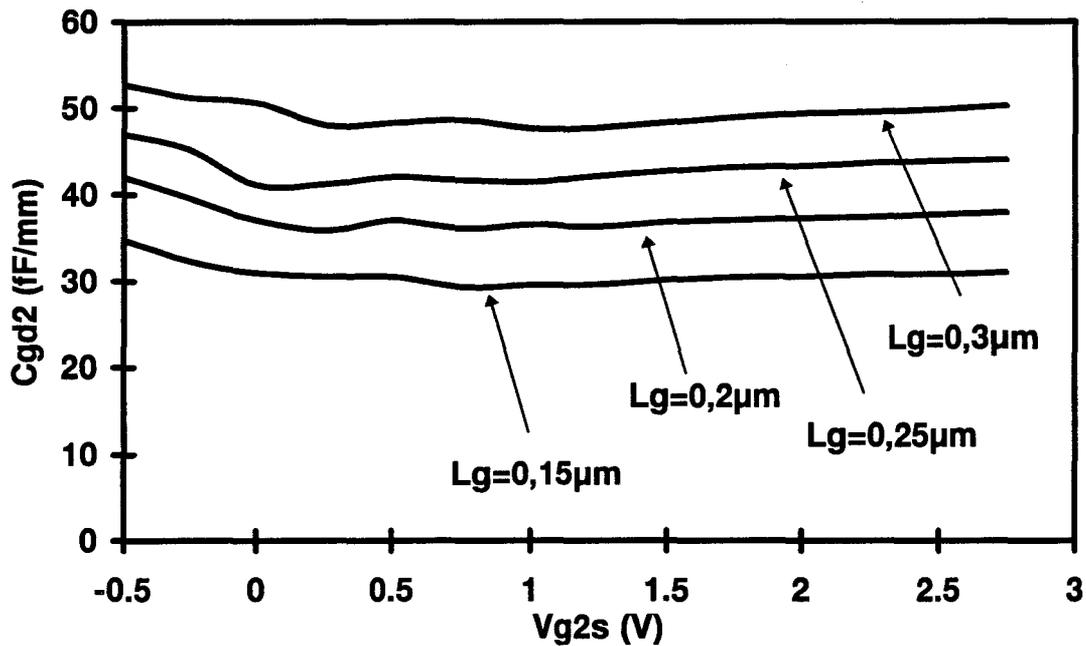


Figure IV.51.b : Evolution de la capacité C_{gd2} en fonction de V_{g2s} pour les quatre longueurs de grille. $V_{g1s}=0,5V$, $V_{ds}=3V$.

Les variations de f_{c2} font apparaître deux zones : A V_{g2s} faible, f_{c2} est tributaire de L_g de façon importante puisque son maximum passe de 80 GHz à près de 150 GHz. En revanche, dès que V_{g2s} est supérieure à 1V (saturation des deux transistors), la longueur de grille n'influence plus f_{c2} qui est alors faible (figure IV.52.b). D'autre part, il nous faut noter que la fréquence de coupure du gain en courant est toujours plus faible pour le second transistor. Par conséquent, c'est la valeur de f_{c2} qui fixe le choix de la longueur de grille pour une application donnée. En particulier, si l'on envisage un fonctionnement à 60 GHz où le premier transistor est linéaire et le second saturé, un composant ayant des longueurs de grille de $0,15\mu m$ s'impose.

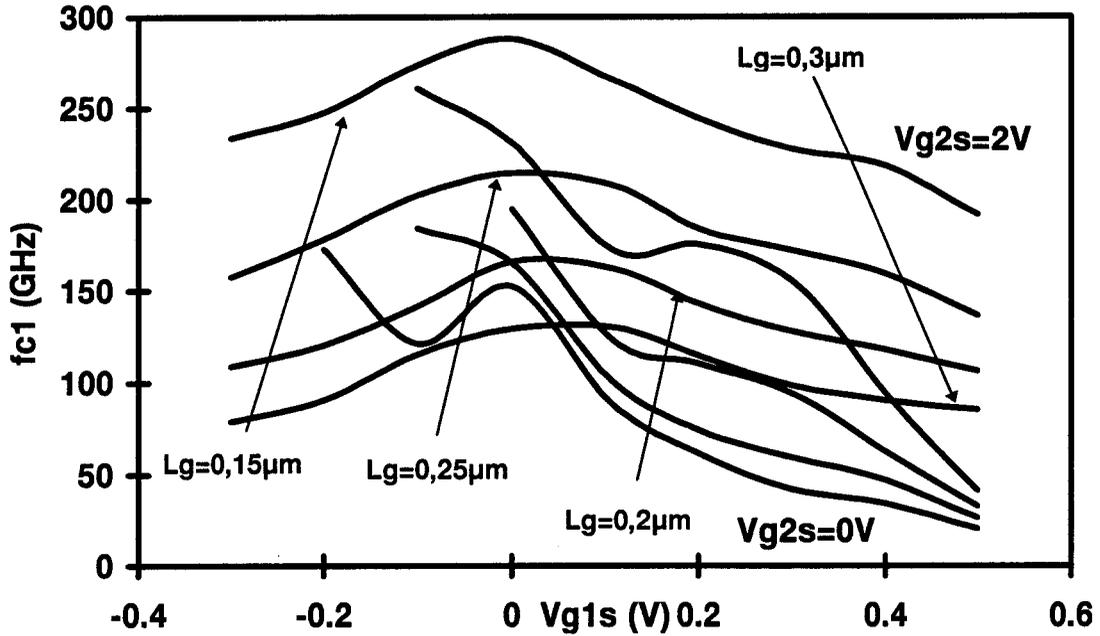


Figure IV.52.a : Evolutions de la fréquence de coupure f_{c1} en fonction de V_{g1s} pour les quatre longueurs de grille. $V_{ds}=3V$.

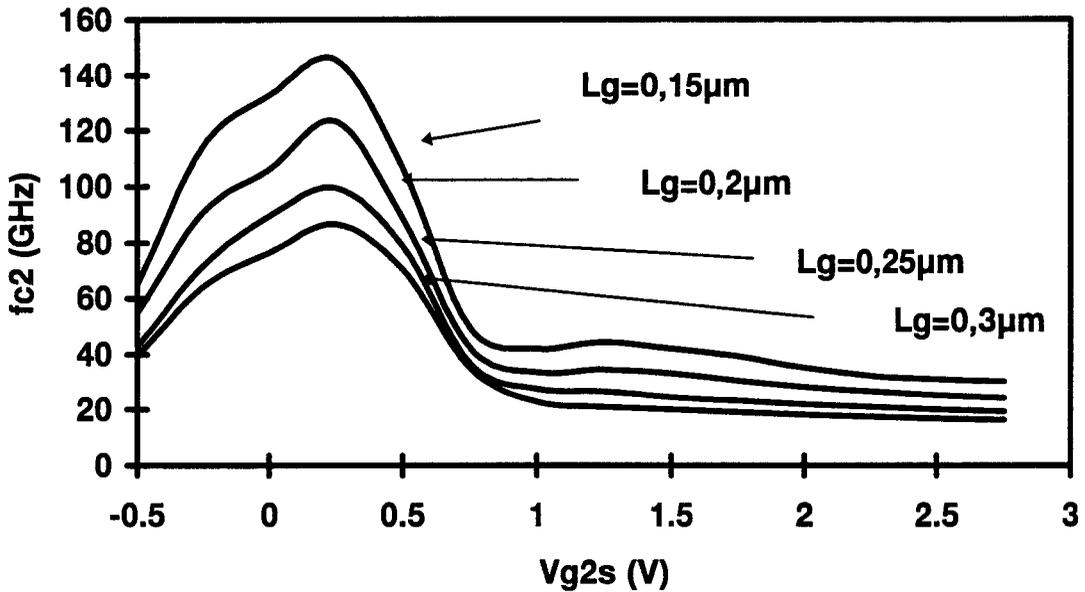


Figure IV.52.b : Evolution de la fréquence de coupure f_{c2} en fonction de V_{g2s} pour les quatre longueurs de grille. $V_{g1s}=0,5V$, $V_{ds}=3V$.

4.4.3.3 Conclusion

Cette étude met en évidence l'impact important de la longueur des deux grilles sur les performances du transistor bigrille. Si l'on considère le fonctionnement statique, la diminution des longueurs de grille va de pair avec une augmentation du courant drain-

source. En régime dynamique, les conséquences sont aussi étendues et sont traduites par une augmentation des transconductances et une diminution des capacités grille-source et grille-drain lorsque la longueur de grille baisse, entraînant ainsi des variations de grande amplitude des valeurs des fréquences de coupure du gain en courant.

4.5 Conclusion

L'étude développée tout au long de ce chapitre montre que le modèle quasi-bidimensionnel que nous avons mis au point pour les transistors bigrilles constitue un outil essentiel dans l'analyse de leur fonctionnement et de leurs performances. Nous avons montré que, compte tenu des simplifications introduites dans le logiciel, les prédictions étaient fiables. Il est possible de déterminer le régime de fonctionnement de chaque transistor équivalent en fonction des polarisations, ce qui s'avère très utile pour les différentes applications du composant. Dans les différentes configurations envisagées, la connaissance des principaux éléments du schéma équivalent cascode et leurs évolutions avec les conditions de polarisation est une aide précieuse à la conception de modèles électriques non linéaires. Dans le cadre du projet « CLASSIC », la détermination des éléments du schéma équivalent déduite de notre modélisation a été utilisée pour la conception d'un modèle non linéaire au début de l'étude. En effet, la procédure expérimentale développée par D. Langrez, qui a pour objet l'extraction de ces paramètres, n'était pas encore efficace à cette époque [9]. C'est donc ce modèle qui est à l'origine de la conception d'un mélangeur dont les performances se sont révélées intéressantes malgré la réalisation d'un seul processus, validant ainsi notre approche [10]. L'étude des possibilités du transistor bigrille en fonction des variations de la topologie a permis de mettre en évidence les paramètres qui ont une influence importante sur les performances du transistor. La profondeur du fossé de grille et la longueur des grilles se révèlent être les éléments les plus critiques.

Bibliographie du chapitre 4

[1] **C. Tsironis, R. Meierer**

« Equivalent circuit of GaAs dualgate MESFETs »
Electronic letters, vol.17, n°13, juin 1981.

[2] **C. Tsironis, R. Meierer**

« Microwave wide-band model of GaAs dual gate MESFET's »
IEEE transactions on microwave theory and techniques, vol.30, n°3, mars 1982.

[3] **Mohamed Bouhess**

« Modélisation et caractérisation des transistors à effet de champ de type bigrilles submicroniques »
Thèse de 3^{ème} cycle, Lille, septembre 1983.

[4] **Nour-Eddine Radhy**

« Etude des non linéarités et du bruit dans les transistors bigrilles submicroniques à effet de champ. Applications en micro-ondes: amplification à gain contrôlé, multiplication de fréquences »
Thèse de doctorat, Lille, septembre 1985.

[5] **Yves Butel**

« Modélisation hydrodynamique bidimensionnelle de transistors à effet de champ bigrilles »
Mémoire de DEA, Lille, juillet 1992.

[6] **P. Dollfus, P. Hesto**

« Monte Carlo study of a 50nm-dual-gate HEMT providing against short-channel effects »
Solid state Electronics, vol.36, n°5, mai 1993.

[7] **Khaled Sherif, Adel Refky, Tarek Shawki, Osman El Sayed et Georges Salmer**

« Two dimensional hydrodynamic simulation of a submicrometer dual gate modfet's »
Solid state Electronics, vol.38, n°4, mai 1995.

[8] **Dominique Langrez**

« Caractérisation sous pointes des transistors à effet de champ de type bigrille: extraction du schéma équivalent jusqu'à 26,5 GHz. »
Mémoire de DEA, Lille, juillet 1992.

[9] **Dominique Langrez**

« Transistors à effet de champ bigrille : nouvelle méthode de caractérisation et étude expérimentale des potentialités en ondes millimétriques »
Thèse de doctorat, Lille, juillet 1996.

[10] **Christophe Kolanowski**

« Conception, réalisation et analyse de mélangeurs millimétriques en technologie hybride et intégrée utilisant des transistors à effet de champ HEMT de type monogrille et bigrille. »
Thèse de doctorat, Lille, mars 1996.

CHAPITRE 5

Etude du MISFET GaAs basse température

Chapitre 5

Etude du MISFET GaAs basse température

V.1 Introduction

Ce dernier chapitre est consacré à l'étude du fonctionnement du MISFET GaAs BT. Les origines des phénomènes physiques qui interviennent dans ce type de composants se révèlent être très complexes et encore controversées à l'heure actuelle. Les deux traits marquants du MISFET GaAs BT sont d'une part une tension de claquage supérieure à celle observée pour le MESFET GaAs et, d'autre part, la présence d'une dispersion des caractéristiques dynamiques suivant que la mesure est effectuée en basses fréquences ou en hyperfréquences, ce dernier phénomène étant dû *a priori* à la présence de pièges. Des modélisations de type Monte Carlo ou bidimensionnel sont mieux adaptées compte tenu des problèmes rencontrés, quoique difficiles à mettre en œuvre. Aussi, nous avons essayé de comprendre et d'expliquer un certain nombre des phénomènes rencontrés dans le MISFET GaAs BT à partir du modèle quasi-bidimensionnel en y apportant les modifications inhérentes au composant étudié.

Après avoir décrit les principales hypothèses formulées dans le programme, nous nous proposons d'étudier le problème lié à la dispersion des caractéristiques en fonction des différents paramètres technologiques et de confronter les résultats obtenus à l'expérience. La modélisation du claquage a montré les limitations d'une modélisation de type quasi-bidimensionnel. Nous proposons cependant quelques éléments permettant son analyse dans les MISFET GaAs BT.

V.2 Approche théorique

V.2.1 Hypothèses préliminaires

La spécificité de la couche de GaAs épitaxiée à basse température nous a conduit à formuler des hypothèses afin de rendre compte au mieux du fonctionnement interne du transistor.

- Commandes de charge

En raison d'un temps de relaxation d'environ 0,1 ps, l'arséniure de gallium épitaxié à basse température a un comportement électrique qui s'apparente à une résistance aux basses fréquences et en statique et à une capacité aux fréquences micro-ondes. Afin de rendre compte de ce type de fonctionnement, la modélisation mise en œuvre nécessite l'élaboration d'une commande de charge distincte suivant que l'on est en régime statique ou en hyperfréquences.

- En régime statique et aux basses fréquences, nous admettons que la résistance interne du film de GaAs BT est suffisamment faible pour être négligée. Tout se passe physiquement comme si la grille était directement déposée sur la couche de GaAs dopée N^+ qui constitue le canal. Dans ce cas, on utilise une commande de charge qui ignore la zone de GaAs BT. Celle-ci s'apparente à celle d'un MESFET GaAs classique.

• Aux hautes fréquences, le comportement électrique du GaAs BT s'apparente à une capacité. La commande de charge doit donc tenir compte de l'effet capacitif de cette zone par l'intermédiaire d'une zone semi-conductrice peu dopée. Le fonctionnement du composant se rapproche alors de celui d'une structure MISFET.

La figure V.1 montre un exemple de résultats obtenus à l'aide de ce formalisme. La caractéristique statique, qui permet de déduire le courant drain-source traversant le composant, montre que l'on obtient une tension de pincement de l'ordre de $-4V$. La caractéristique dynamique sert quant à elle à déterminer les paramètres hyperfréquences du transistor. Pour une tension V_{gs0} fixée et une excursion ΔV_{gs0} , on déduit l'excursion ΔN_s à l'aide de la caractéristique statique. On se ramène ensuite sur la courbe dynamique pour obtenir l'excursion dynamique qui permet de calculer les éléments du schéma équivalent petit signal hyperfréquence.

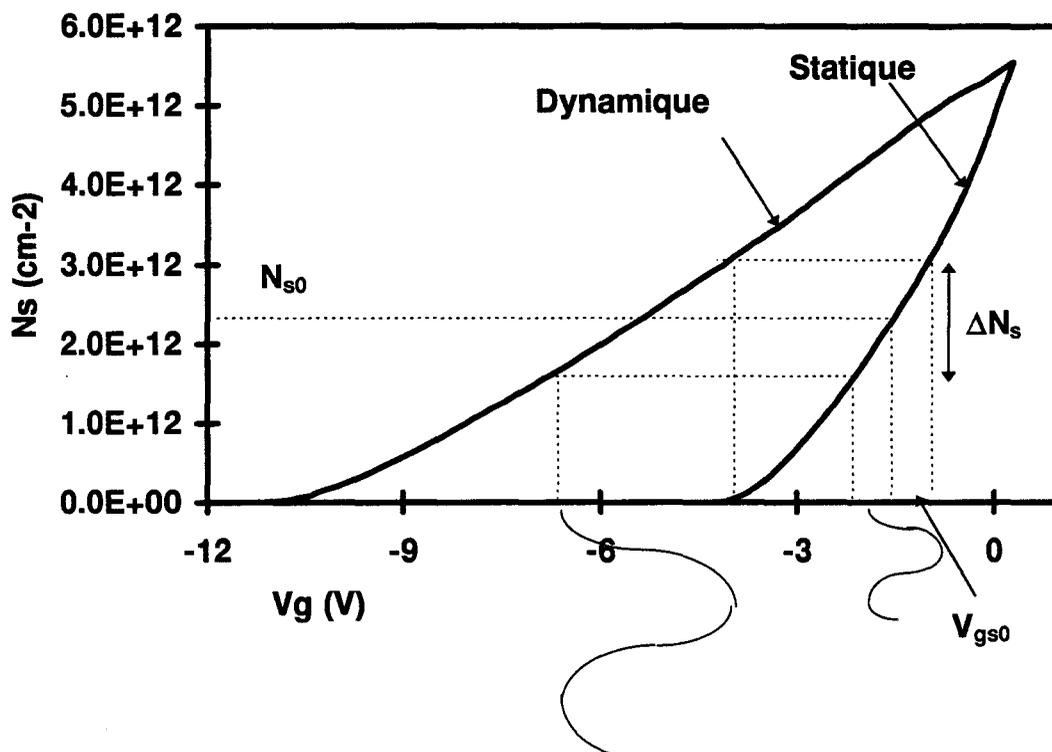


Figure V.1 : Exemple de commande de charge introduite dans le simulateur afin de traiter les fonctionnements en régime statique et dynamique.

Un exemple d'évolution expérimentale de la transconductance en fonction de la fréquence est proposé sur la figure V.2.a [1]. Aux basses fréquences, on observe une valeur élevée (environ 140 mS) de g_m . En revanche, à l'autre extrémité du spectre les valeurs plus faibles (de l'ordre de 75 mS) traduisent un comportement dynamique différent. Entre 20 MHz et 600 MHz, on assiste à une décroissance certainement occasionnée par des phénomènes de pièges.

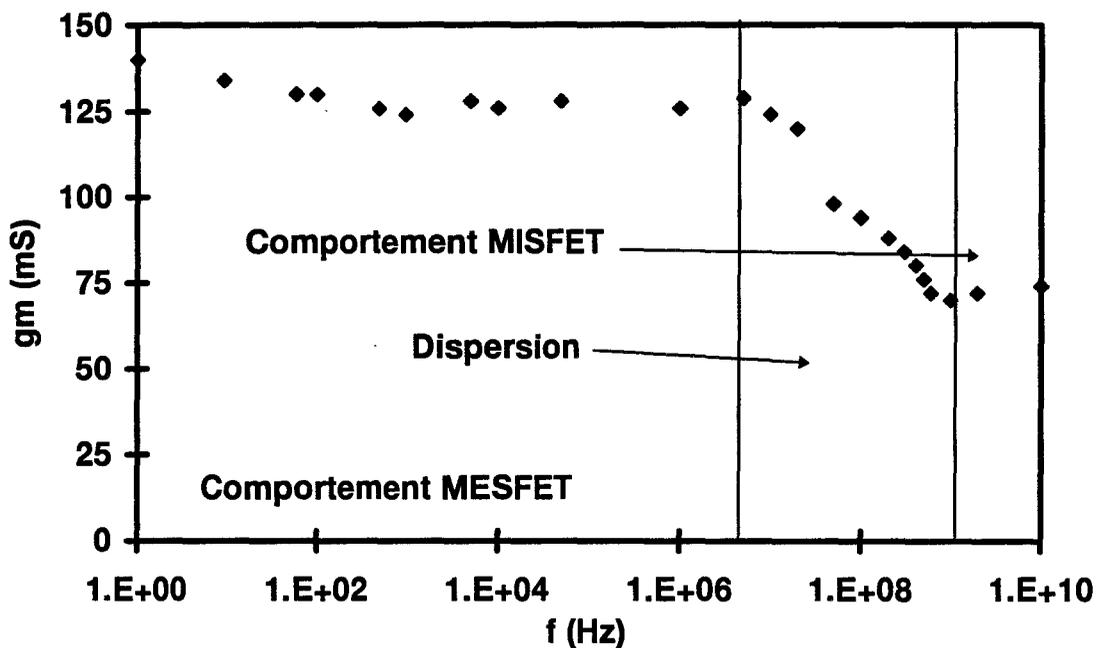


Figure V.2.a : Evolution fréquentielle de la transconductance d'un MISFET GaAs BT. La zone de dispersion se situe dans la gamme 20 MHz-600 MHz.

Les évolutions de C_{gs} en fonction de la fréquence font état de la même tendance (figure V.2.b) : En statique et aux basses fréquences, la capacité C_{gs} a une valeur nettement supérieure à celle relevée en hyperfréquences.

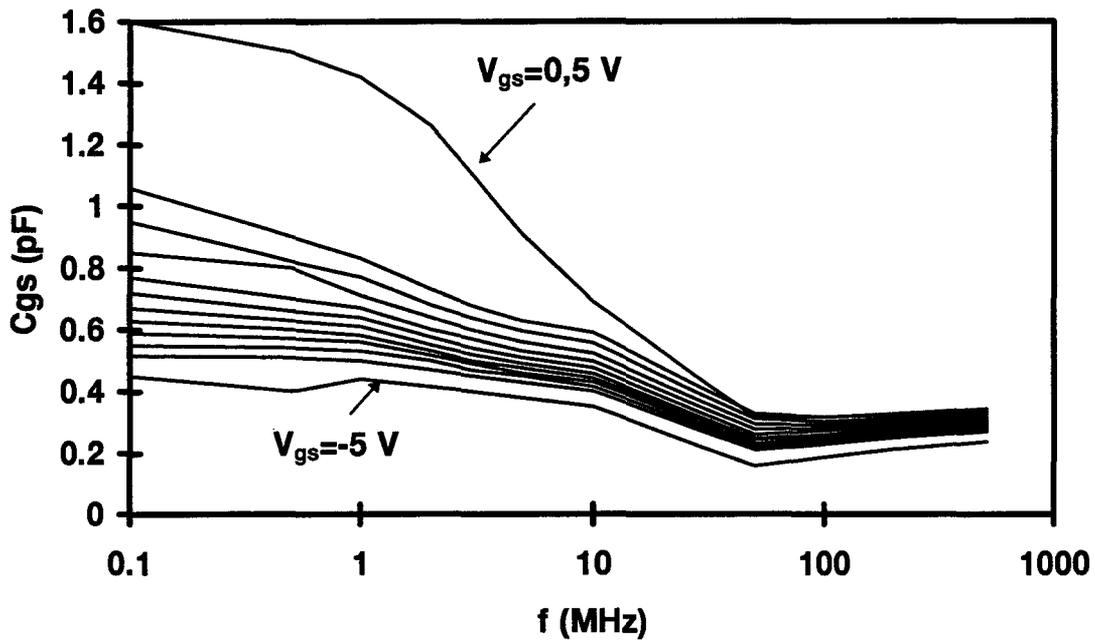


Figure V.2.b : Evolution fréquentielle de la capacité C_{gs} d'un transistor 930336 ayant un développement de $2 \times 100 \mu\text{m}$. V_{gs} varie de 0,5 à -5 V par pas de 0,5 V.

• Hauteur de barrière Schottky

L'arséniure de gallium épitaxié à basse température comporte une densité de pièges très importante due aux défauts antisites et située à environ 0,3-0,4 eV sous le bas de la bande de conduction (figure V.3) [2].

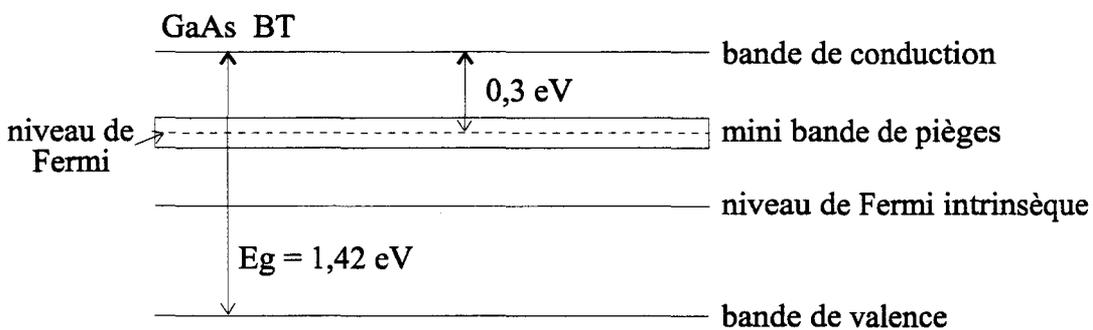


Figure V.3 : Structure de bandes du GaAs épitaxié à basse température.

Par conséquent, des électrons issus des niveaux de piège de la mini-bande par effet tunnel bande à bande peuvent participer à la conduction dans le matériau GaAs BT avant de se recombiner. D'autre part, à l'interface métal semi-conducteur, la courbure des bandes

d'énergie est telle que les électrons du métal peuvent traverser la barrière de potentiel par effet tunnel (figure V.4). La hauteur de barrière effective est donc de 0,3 à 0,4 eV [3].

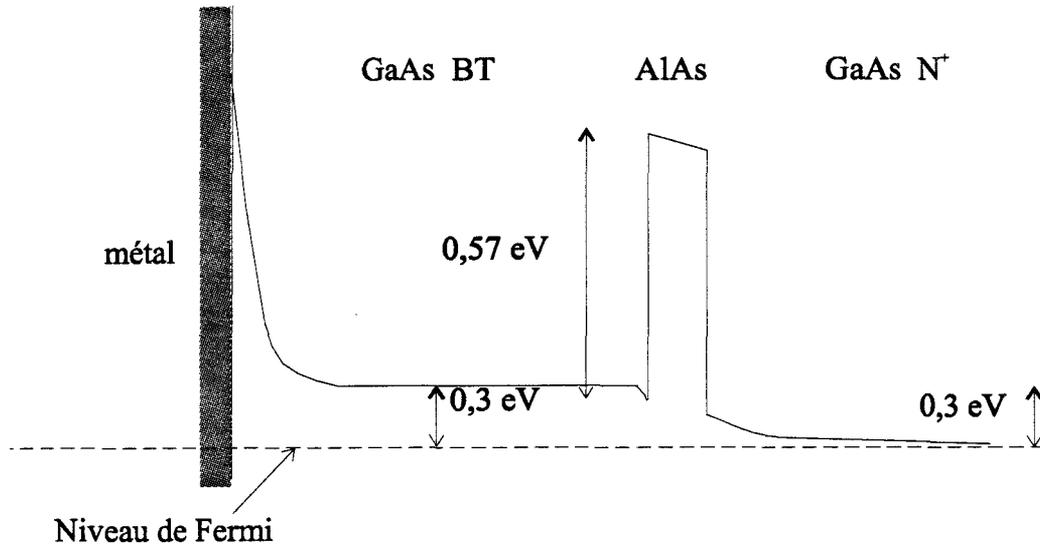


Figure V.4 : Profil de la bande de conduction GaAs BT/AlAs/GaAs N⁺.

• Le GaAs BT

Du point de vue électrique, les défauts générés par la croissance à basse température sont responsables des densités de pièges présentes dans le matériau. Ainsi, les lacunes de gallium peuvent se comporter comme des accepteurs tandis que les défauts antisites sont à l'origine des donneurs et sont majoritaires.

V.2.2 Possibilités du modèle

L'avantage principal du modèle que nous avons mis au point réside dans la prise en compte de la dispersion observée sur les paramètres du schéma équivalent du TEC suivant que celui-ci fonctionne en régime statique ou en régime dynamique. A titre d'exemple, nous reproduisons sur les figures V.5.a et b, les évolutions de la transconductance et de la capacité grille-source en fonction de V_{gs} pour les deux types de fonctionnement. Les variations de ces deux grandeurs mettent en évidence un comportement très différent

suivant le cas considéré. En dynamique, la transconductance et la capacité grille-source sont plus faibles qu'en statique et tendent vers une limite à canal ouvert.

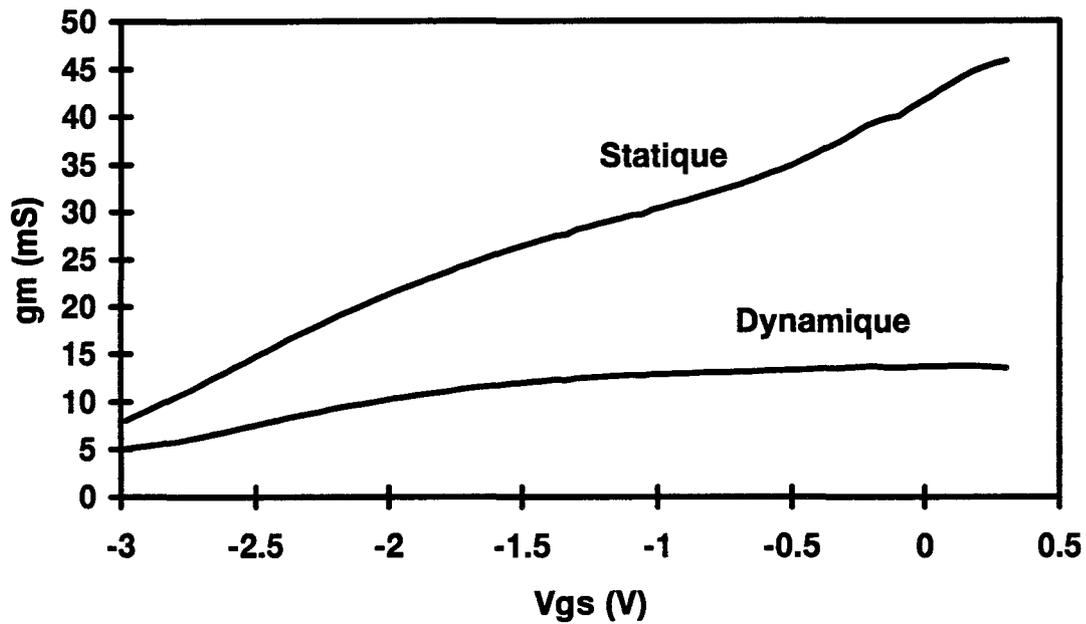


Figure V.5.a : Modélisation de la dispersion de la transconductance à l'aide de notre modèle. $V_{ds}=3V$.

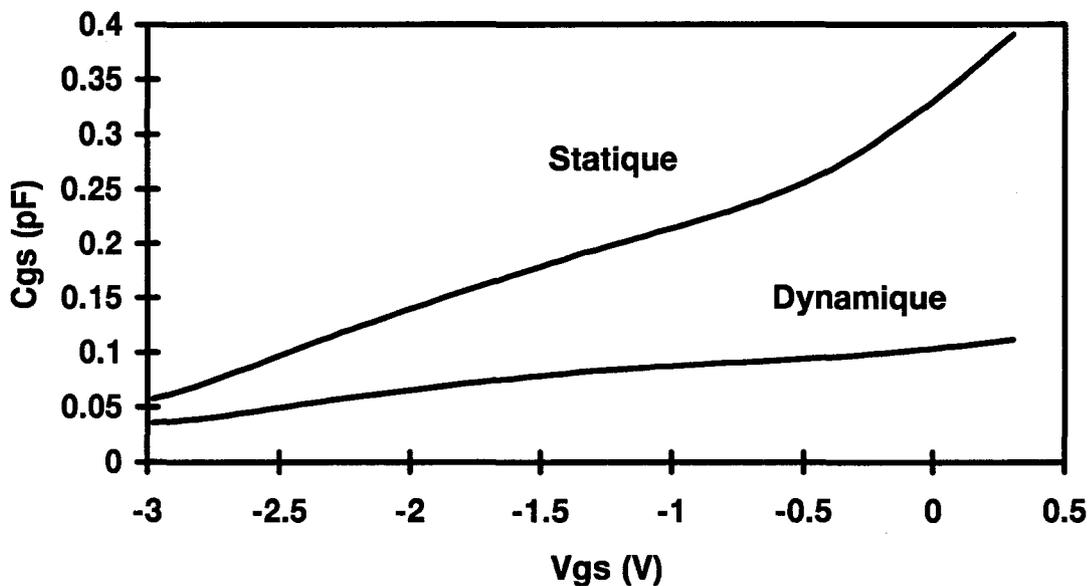


Figure V.5.b : Modélisation de la dispersion de la capacité grille-source à l'aide de notre modèle. $V_{ds}=3V$.

V.2.3 Comparaison théorie-expérience

Notre comparaison théorie-expérience s'appuie sur un composant dont un schéma est proposé sur la figure V.6.

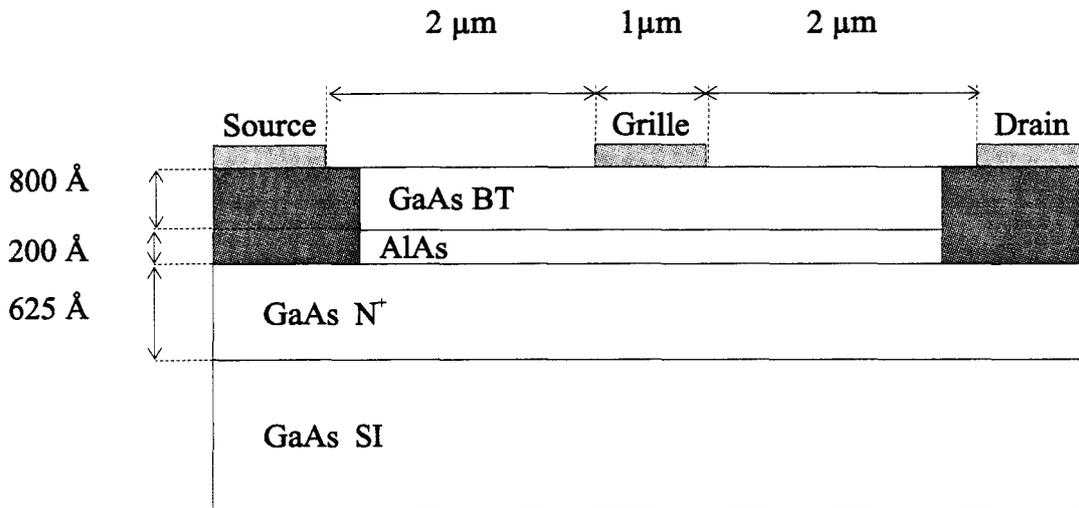


Figure V.6 : Coupe schématique du MISFET GaAs BT 930336.

Il s'agit d'une structure planaire dont la distance drain-source est égale à 5 µm. La grille, de longueur 1 µm, est déposée à égale distance (2 µm) des contacts ohmiques de source et de drain. L'épitaxie est quant à elle composée d'un substrat GaAs sur lequel sont déposés la couche de GaAs dopée N⁺ (dopage nominal de $8 \cdot 10^{17} \text{ cm}^{-3}$) constituant le canal, puis la barrière d'AlAs et enfin le film de GaAs BT d'une épaisseur de 800 Å.

V.2.3.1 Caractéristiques statiques

La figure V.7 représente les caractéristiques de sortie expérimentales (a) et théoriques (b) tracées pour V_{gs} variant de 0 V à -4 V. On observe un accord satisfaisant entre les deux réseaux de courbes. Nous pouvons remarquer que notre modèle surestime le courant drain-source quand V_{gs} vaut 0 et -0,5 V. Ces écarts s'estompent à mesure que l'on s'approche du pincement. D'autre part, le courant de saturation est atteint plus rapidement pour le modèle théorique que pour les résultats expérimentaux malgré la prise en compte des résistances d'accès estimées expérimentalement.

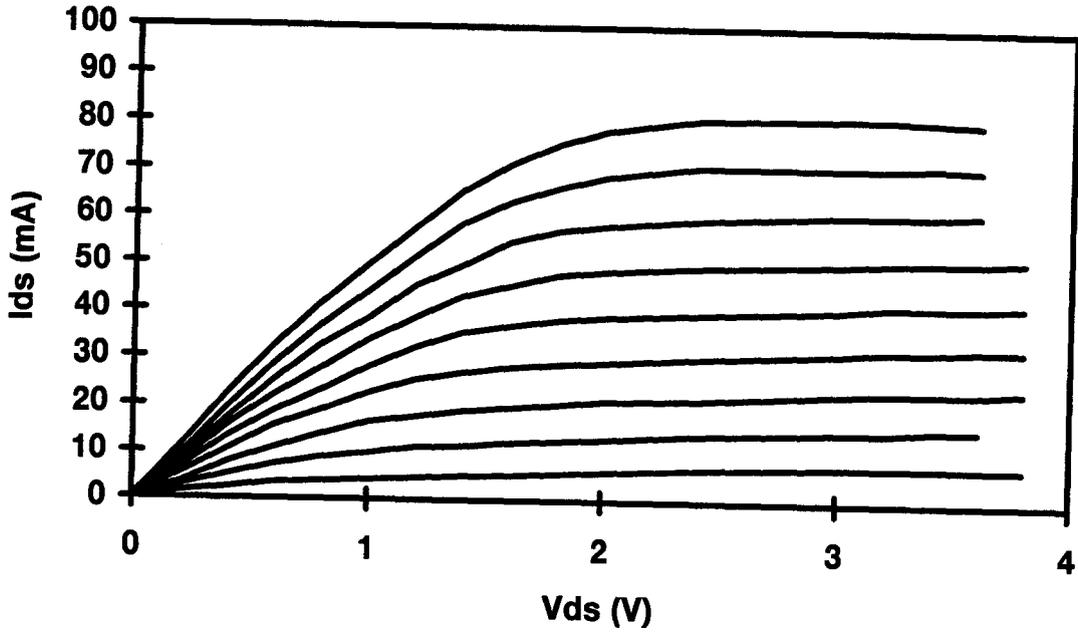


Figure V.7.a : Caractéristiques I-V d'un MISFET GaAs BT (épitaxie 930336). Développement : $2 \times 75 \mu\text{m}$. V_{gs} varie de -4 V à 0 V par pas de 0,5 V.

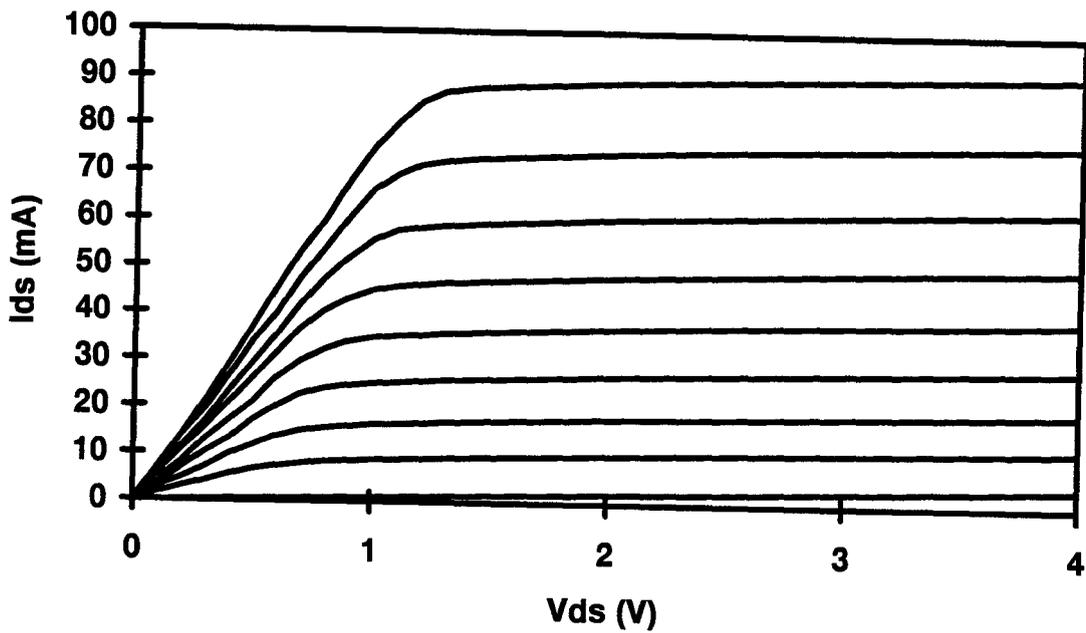


Figure V.7.b : Caractéristiques de sortie simulées à partir de notre modèle. Le développement est de $150 \mu\text{m}$ et V_{gs} varie de 0 à -4 V par pas de 0,5V.

V.2.3.2 Caractéristiques dynamiques

Les principaux éléments du schéma équivalent petits signaux ont été déterminés à une tension V_{ds} égale à 3 V.

• La transconductance

Les évolutions de la transconductance hyperfréquence en fonction de V_{gs} sont reproduites sur la figure V.8.a. Nous observons que l'ordre de grandeur est respecté et les valeurs maximales très proches. Cependant, nous déplorons une plus grande dispersion près du pincement alors qu'à canal ouvert, les courbes sont très voisines.

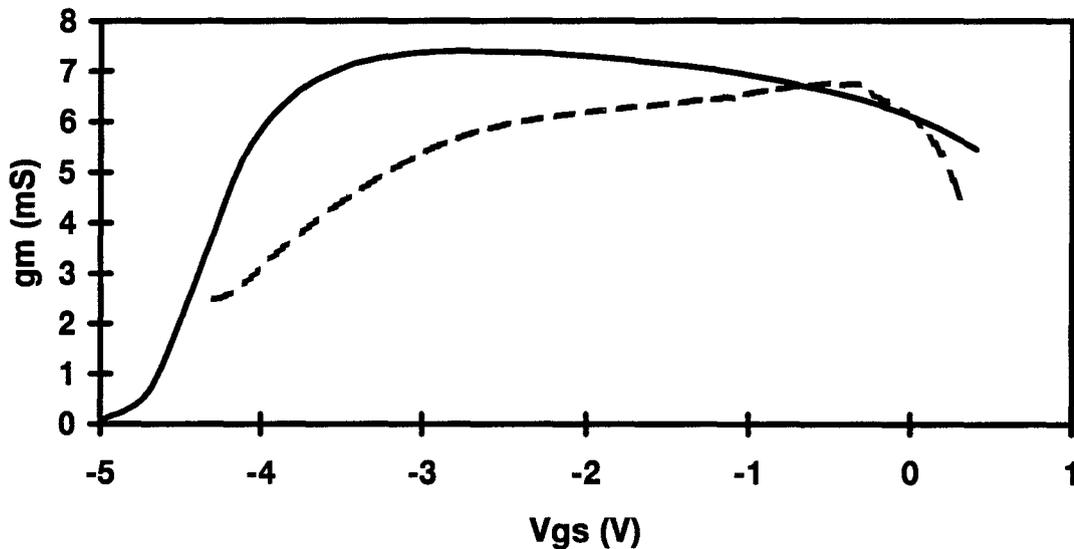


Figure V.8.a : Evolutions de la transconductance expérimentale (traits pleins) et théorique (pointillés). $V_{ds}=3V$, développement : $100 \mu m$.

• La conductance de sortie

La conductance de sortie est correctement estimée sur la quasi-totalité de la plage de

tensions V_{gs} (figure V.8.b). Nous relevons un rapport $\frac{g_m}{g_d}$ voisin de 10.

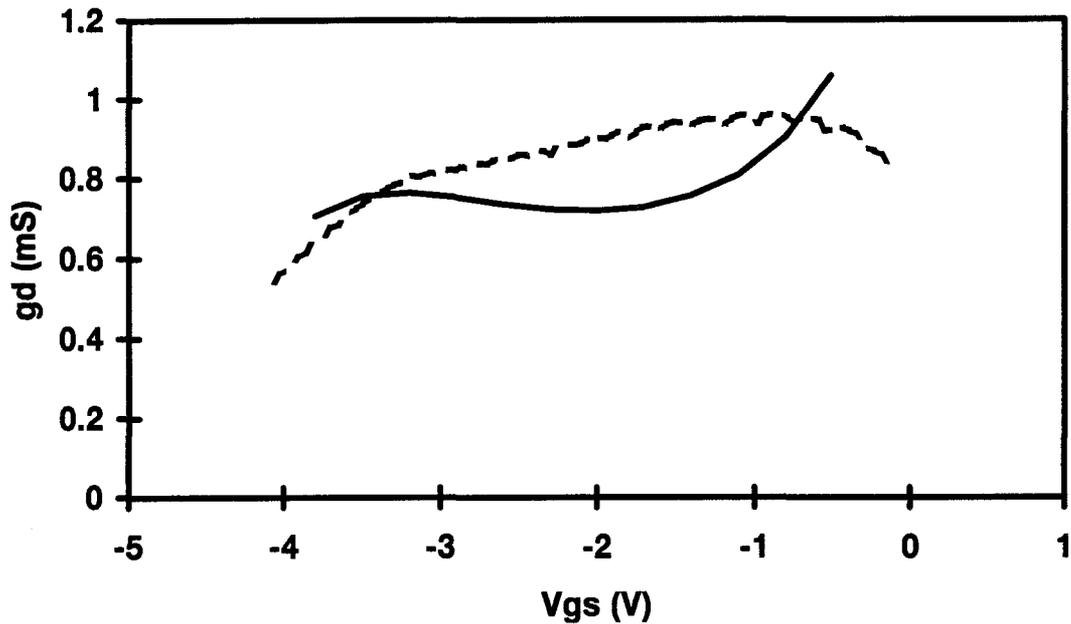


Figure V.8.b : Evolutions des conductances de sortie expérimentale (traits pleins) et théorique (pointillés). $V_{ds}=3V$. Développement : $100 \mu m$.

• La capacité grille-source

Nous notons un bon accord entre la capacité C_{gs} expérimentale et celle calculée (figure V.8.c). Nos calculs sous-estiment quelque peu C_{gs} et ce, plus particulièrement près du pincement avec un écart qui reste cependant minime. La valeur légèrement plus importante observée expérimentalement peut être mise sur le compte d'un phénomène de « spreading » dans la zone de GaAs BT ou bien d'une épaisseur de cette couche légèrement plus faible que prévue.

• La capacité grille-drain

Le sens de variation de la capacité C_{gd} est correctement évalué. Contrairement, à ce que nous avons relevé pour C_{gs} , nous devons reconnaître un écart important entre mesures et résultats théoriques (figure V.8.d). Ceci peut être dû à une mauvaise modélisation de la zone de GaAs BT et de la non prise en compte du phénomène de relaxation du champ électrique dans l'espace grille-drain qui entraîne une répartition différente des charges dans l'espace grille-drain.

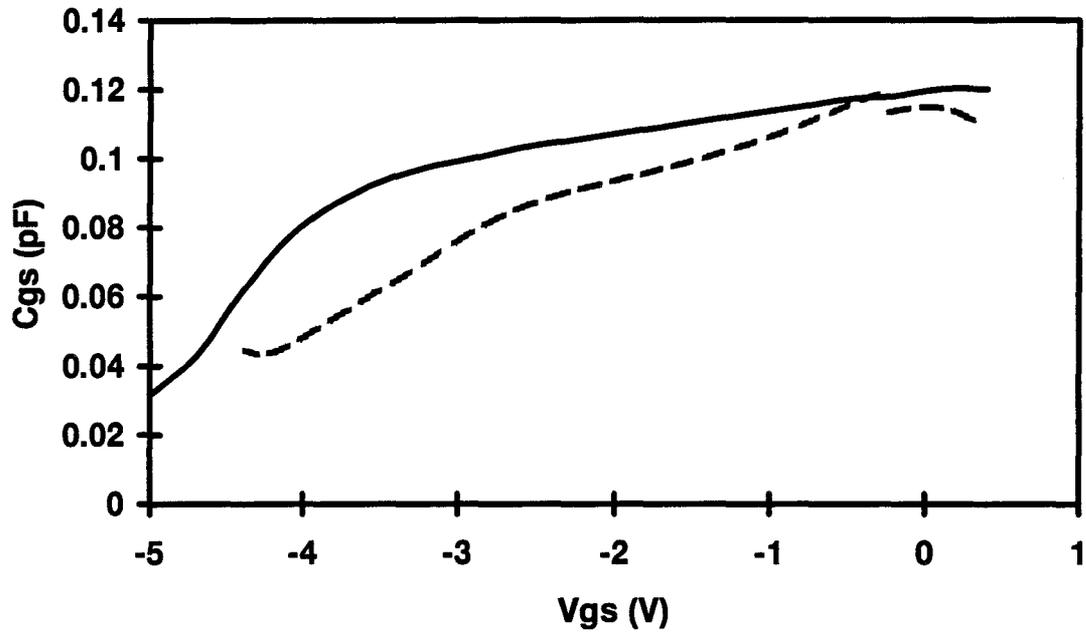


Figure V.8.c : Evolutions des capacités grille-source expérimentale (traits pleins) et théorique (pointillés). $V_{ds}=3V$. Développement : $100 \mu m$.

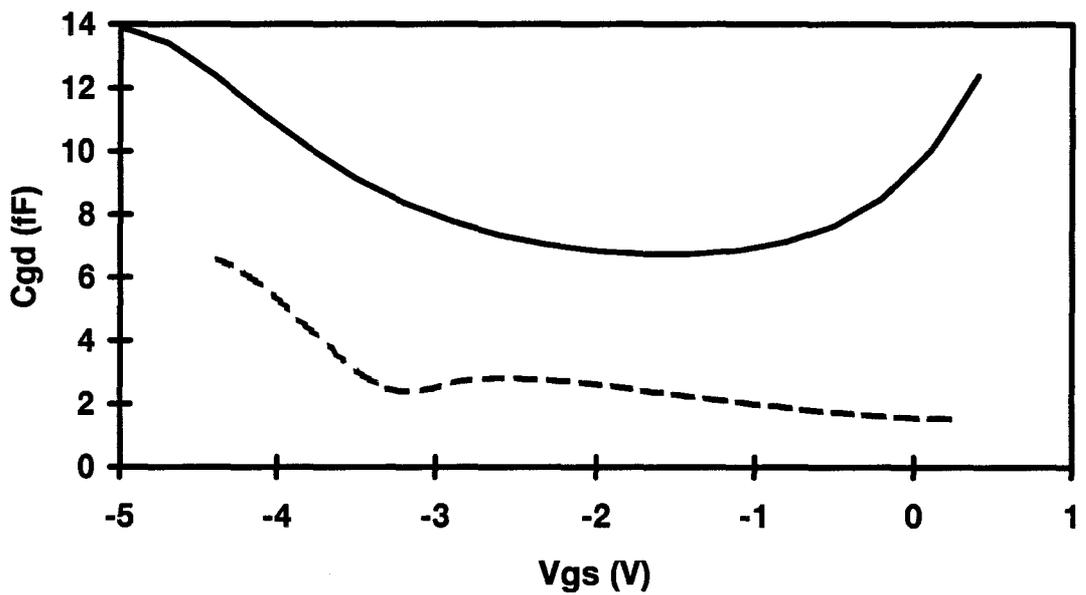


Figure V.8.d : Evolutions des capacités grille-drain expérimentale (traits pleins) et théorique (pointillés). $V_{ds}=3V$. Développement : $100 \mu m$.

V. 3 Influence de la couche de GaAs BT

Afin d'étudier l'influence du film de GaAs BT sur les caractéristiques du composant, nous avons envisagé quatre épitaxies différant par l'épaisseur de la couche de GaAs BT. Celle-ci sera successivement fixée à 200, 400, 600, 800 Å, les autres paramètres demeurant inchangés.

V. 3.1 Les commandes de charge

La commande de charge en régime statique et le comportement dynamique relatif aux quatre épaisseurs de la couche de GaAs BT sont représentées sur la figure V.9. On observe un écart d'autant plus important entre les commandes statique et dynamiques que l'épaisseur du film de GaAs BT est grande. Le dopage de la couche de GaAs dopée N⁺ étant constant, les courbes convergent lorsque la tension appliquée à la grille est égale à V_b supposée ici égale à 0,3 V.

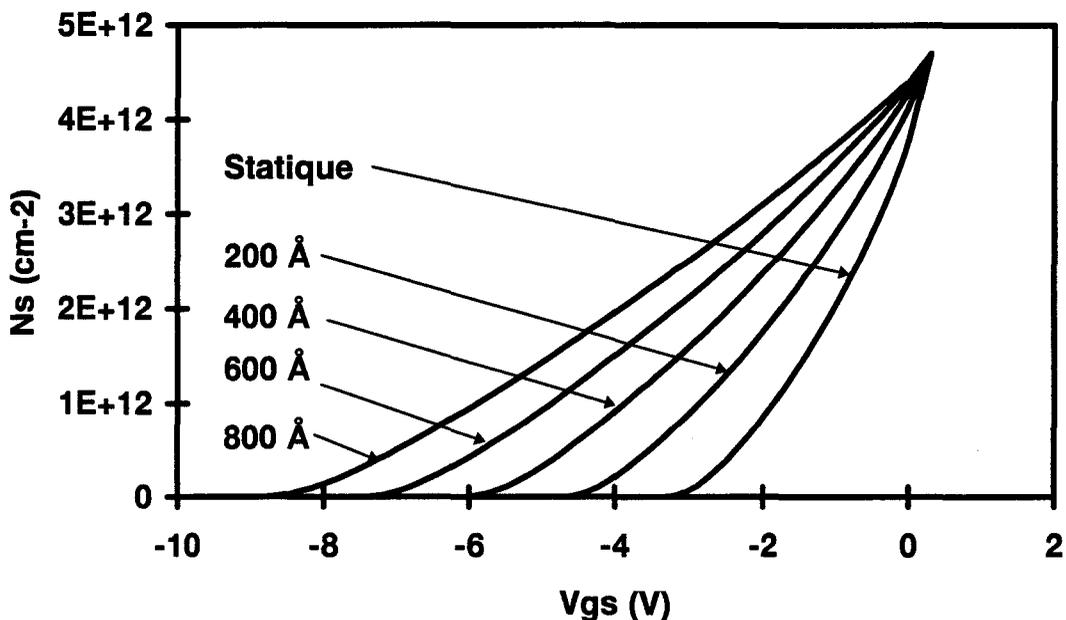


Figure V.9 : Commandes de charge pour quatre épaisseurs de GaAs BT.

V. 3.2 Les éléments du schéma équivalent petit signal

- La transconductance

La transconductance est fortement conditionnée par l'épaisseur de la zone de GaAs BT. La figure V.10.a nous enseigne que plus le film de GaAs BT est fin et plus la transconductance hyperfréquence atteint des valeurs élevées. Cette évolution s'explique par le fait qu'une part importante de la tension de grille est reportée aux bornes de la couche de GaAs BT et augmente donc avec l'épaisseur de celle-ci, ce qui nuit d'autant à une commande efficace des porteurs du canal. On retrouve un comportement dynamique en fonction de l'épaisseur du film isolant identique à celui observé pour une structure MISFET InP [4] [5].

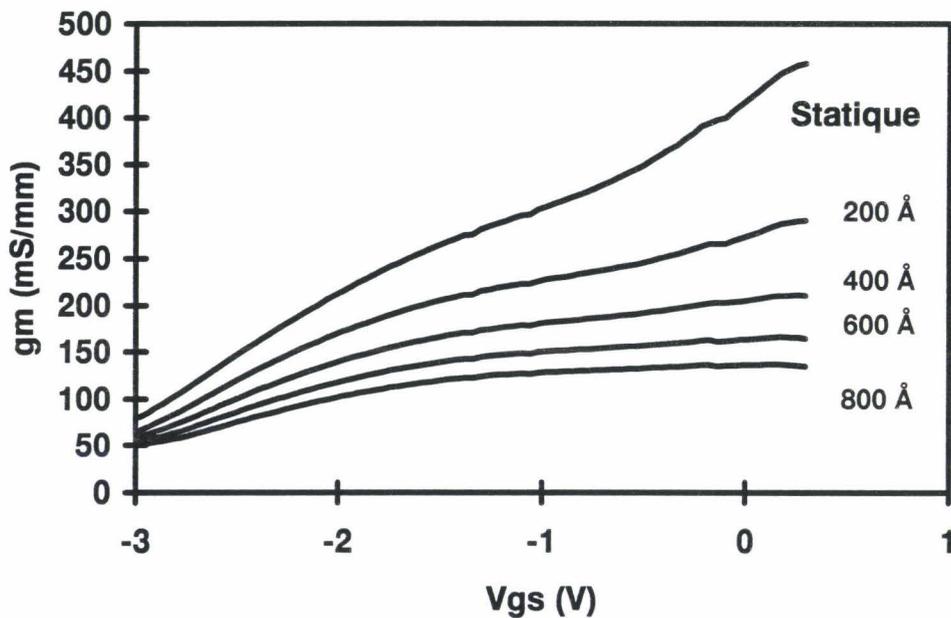


Figure V.10.a : Evolutions de la transconductance en fonction de V_{gs} pour quatre épaisseurs de GaAs BT. $V_{ds}=3V$.

- La conductance de sortie

Les évolutions de g_d en fonction de V_{gs} (figure V.10.b) font apparaître une augmentation de la conductance de sortie lorsque l'épaisseur de la couche de GaAs BT augmente.

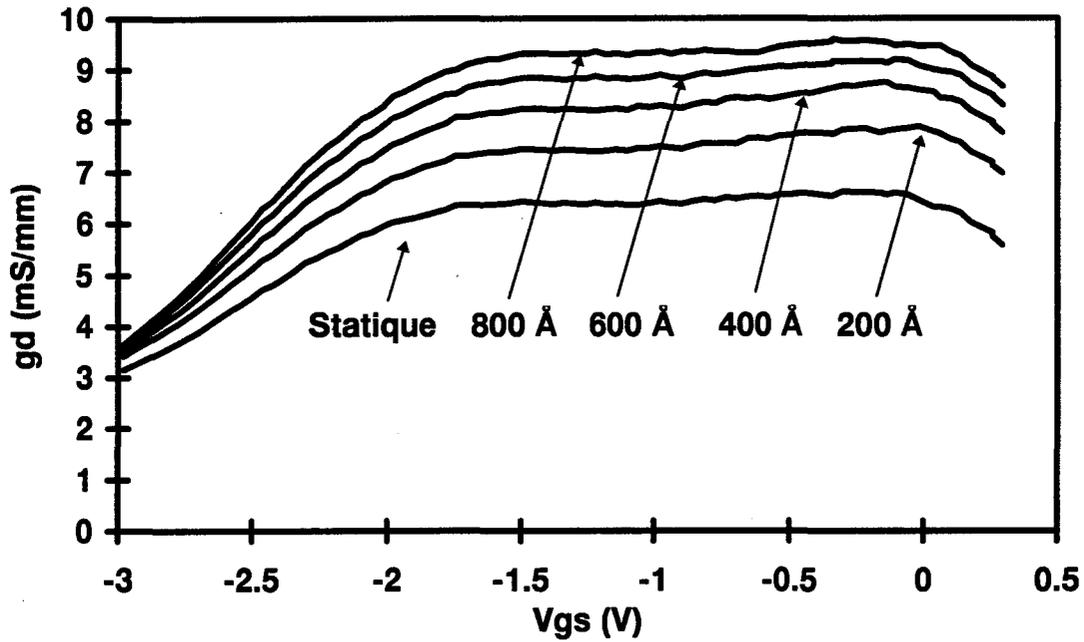


Figure V.10.b : Evolution de la conductance de sortie en fonction de V_{gs} pour quatre épaisseurs de GaAs BT. $V_{ds}=3V$.

• La capacité C_{gs}

Les variations de la capacité grille-source sont reproduites sur la figure V.10.c.

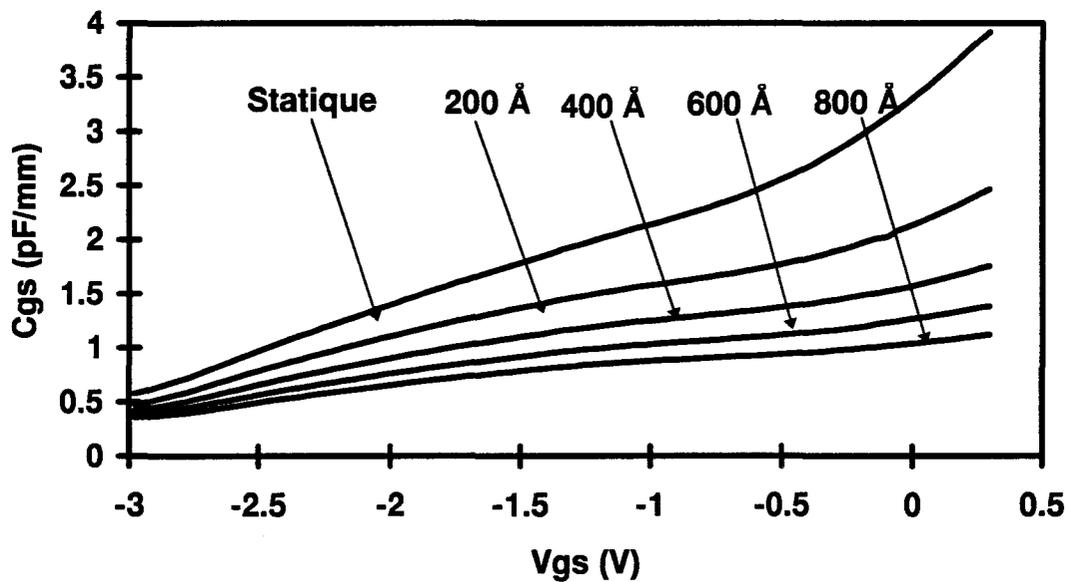
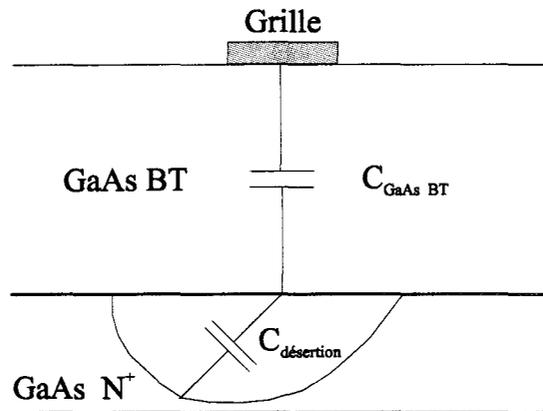


Figure V.10.c : Evolution de la capacité grille-source en fonction de V_{gs} pour quatre épaisseurs de GaAs BT. $V_{ds}=3V$.

Nous y remarquons que C_{gs} diminue à mesure que les dimensions de la couche d'arséniure de gallium BT augmente. Ce sens de variation peut s'expliquer si l'on considère que la capacité grille-source en dynamique résulte schématiquement de l'association en série de deux capacités (figure V.11).



(figure V.11)

La première est formée par le film de GaAs BT et peut être modélisée en première approximation par une capacité plane C_{GaAsBT} . La seconde, $C_{désertion}$, a pour origine l'extension de la zone désertée dans le canal. Lorsque l'épaisseur de GaAs BT tend à croître, C_{gs} vaut approximativement C_{GaAsBT} , ce qui explique qu'elle dépend peu de V_{gs} . En revanche, quand celle-ci diminue, C_{gs} s'approche de $C_{désertion}$ qui devient plus faible que celle de la zone GaAs BT.

• La fréquence de coupure f_c

La figure V.10.d fait état d'une faible dispersion sur les valeurs de la fréquence de coupure. En effet, les évolutions de la transconductance sont contrebalancées par un accroissement similaire de la capacité grille-source qui maintient ainsi la fréquence de coupure à une valeur maximale d'environ 23 GHz.

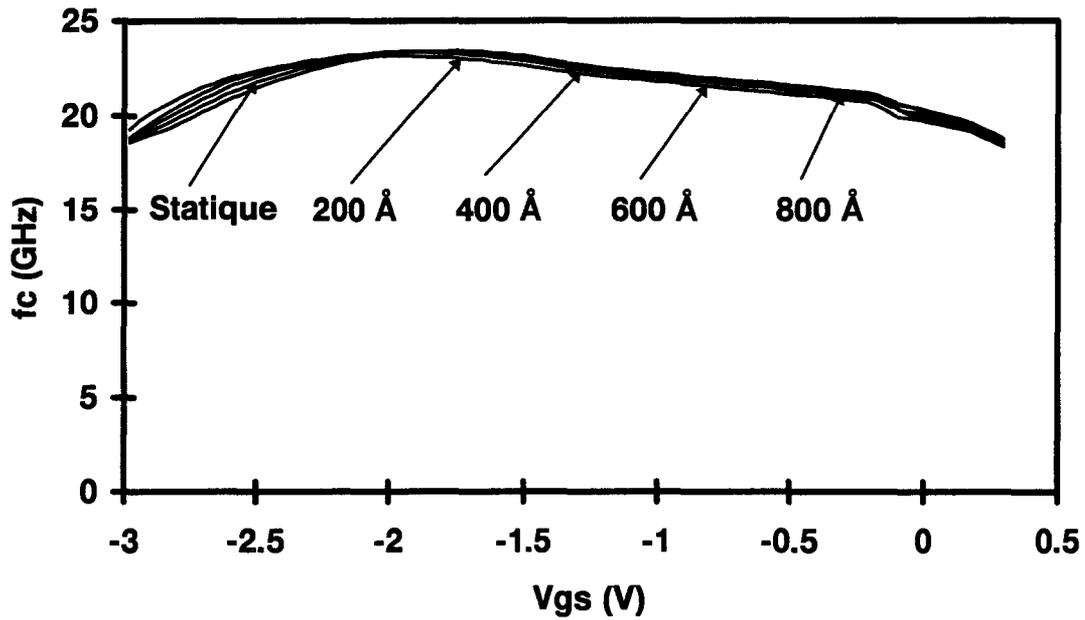


Figure V.10.d : Evolutions de la fréquence de coupure du gain en courant en fonction de V_{gs} pour quatre épaisseurs de GaAs BT. $V_{ds}=3V$.

• Conclusion

L'épaisseur du film de GaAs BT est un paramètre dont l'influence est importante sur la transconductance hyperfréquence et sur la valeur de la capacité C_{gs} .

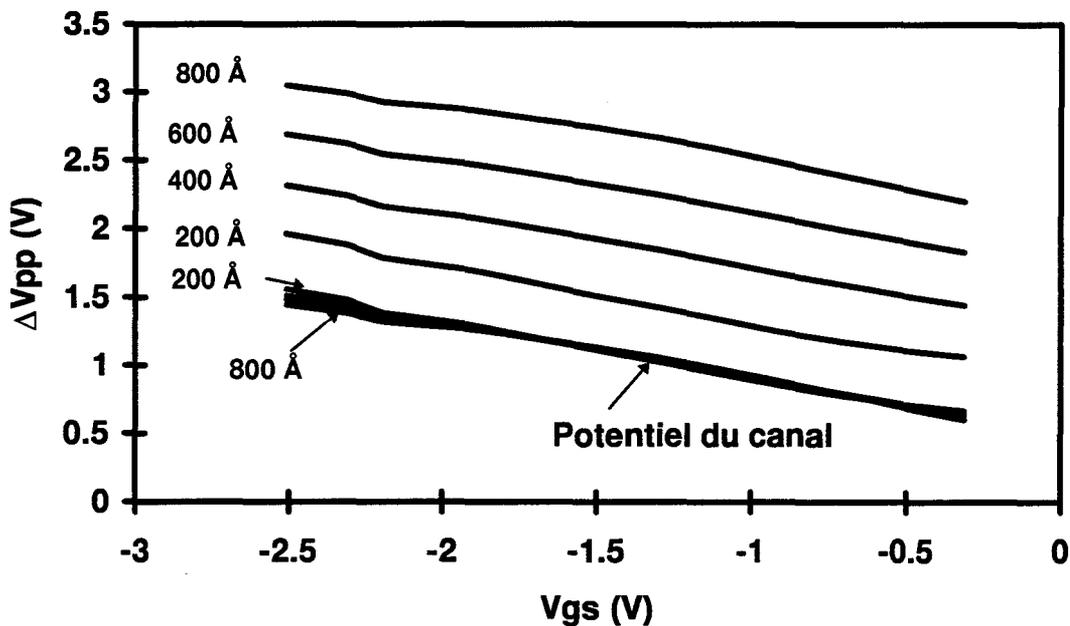


Figure V.10.e : Evolution de l'amplitude crête à crête de la tension supportée par la couche de GaAs BT et le canal pour plusieurs épaisseurs de GaAs BT.

En revanche, la fréquence de coupure du gain en courant du transistor demeure peu sensible à ce facteur. L'épaisseur de cette couche de GaAs BT a également une influence sur l'amplitude de la tension que l'on pourra appliquer sur la grille pour une tension V_{gs0} statique fixée. Une augmentation de son épaisseur entraîne un accroissement de l'excursion dynamique (figure V.10.e). Quant à la modulation des porteurs dans le canal ΔN_s , la figure V.10.f nous indique qu'elle demeure peu dépendante de l'épaisseur de la zone épitaxiée à basse température, signifiant ainsi que la modulation des porteurs de la zone active et donc du courant dans le composant est indépendante de l'épaisseur du film de GaAs BT.

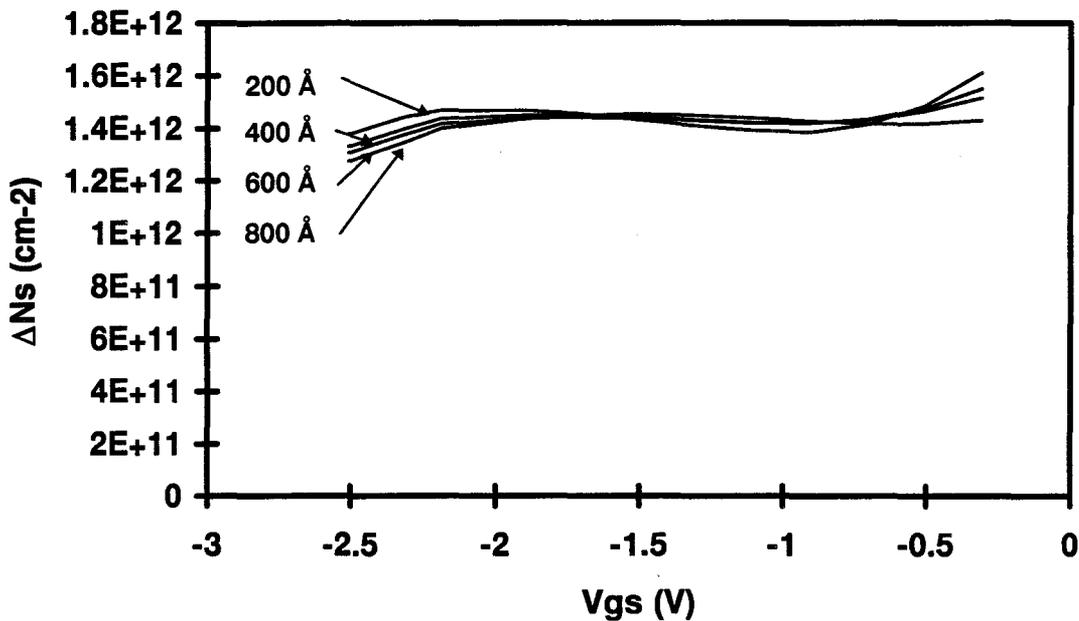


Figure V.10.f : Evolution de l'amplitude de la modulation des porteurs du canal en fonction de V_{gs} pour quatre épaisseurs de GaAs BT.

V.4 Influence de la couche d'AlAs

Afin d'étudier son influence sur le comportement du MISFET GaAs BT, nous avons considéré des structures comportant quatre épaisseurs d'AlAs différentes : 50, 100, 150 et 200 Å. Le composant ayant servi de support à cette étude est schématisé sur la figure V.12.

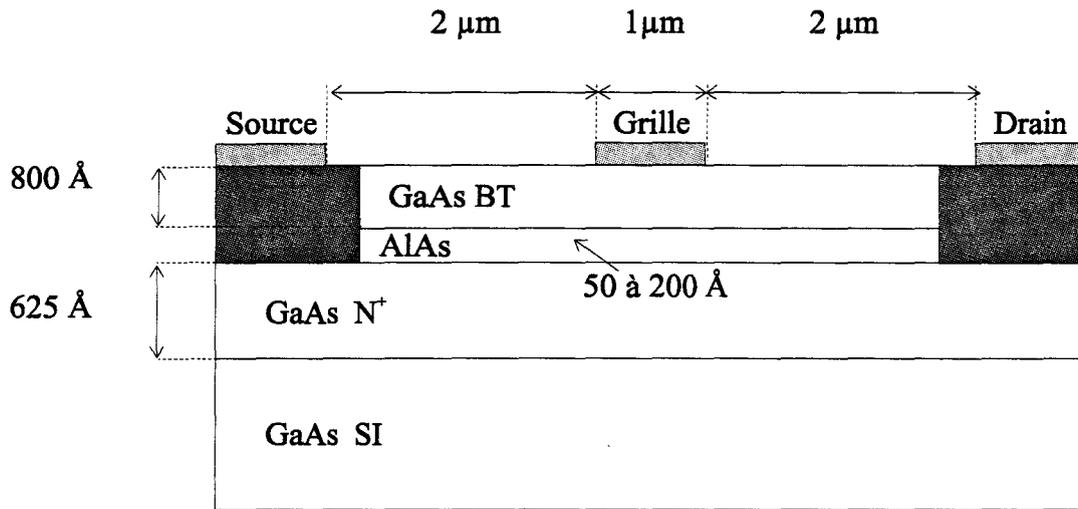


Figure V.12 : Coupe schématique de la structure utilisée pour l'étude de l'influence de la couche d'AlAs.

V.4.1 Impact sur les commandes de charge

L'examen des courbes de la figure V.13 révèle que la tension de pincement recule à mesure que l'épaisseur de la couche d'AlAs augmente. Celle-ci passe de -3V à -4V pour une épaisseur d'AlAs variant de 50 à 200 Å. Ajoutons que, la couche d'AlAs étant très peu dopée, son épaisseur n'influe pas sur le nombre de porteurs à canal ouvert.

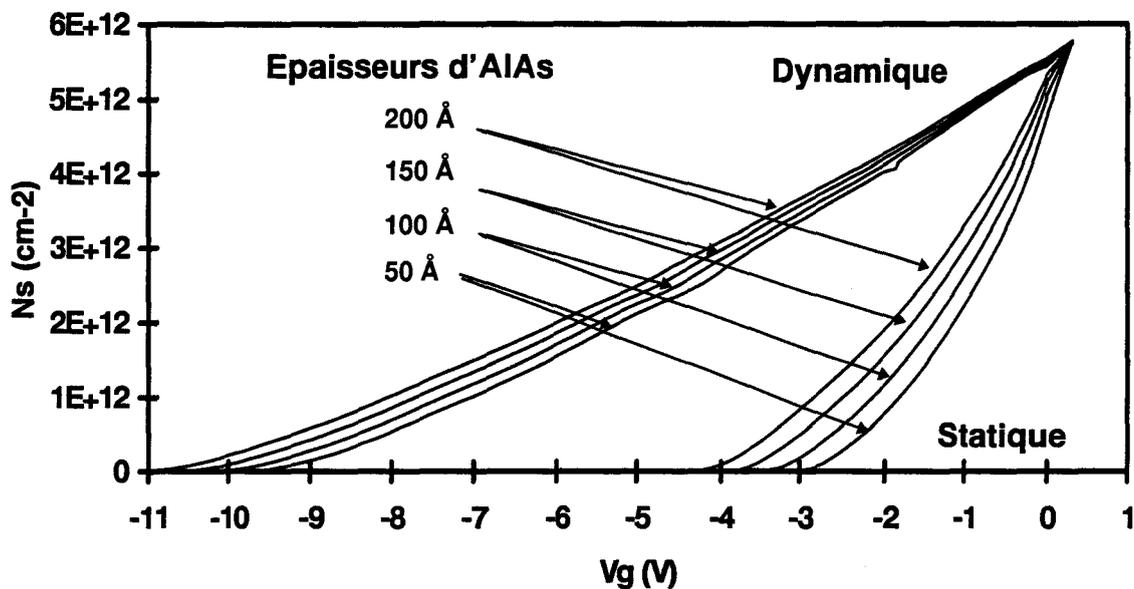


Figure V.13 : Commandes de charge calculées pour les quatre épaisseurs d'AlAs.

V.4.2 Le courant drain-source

Le courant drain-source est calculé en considérant la commande de charge statique. L'évolution du courant I_{ds} en fonction de V_{gs} (figure V.14) fait apparaître le même décalage des tensions de pincement que sur les commandes de charge.

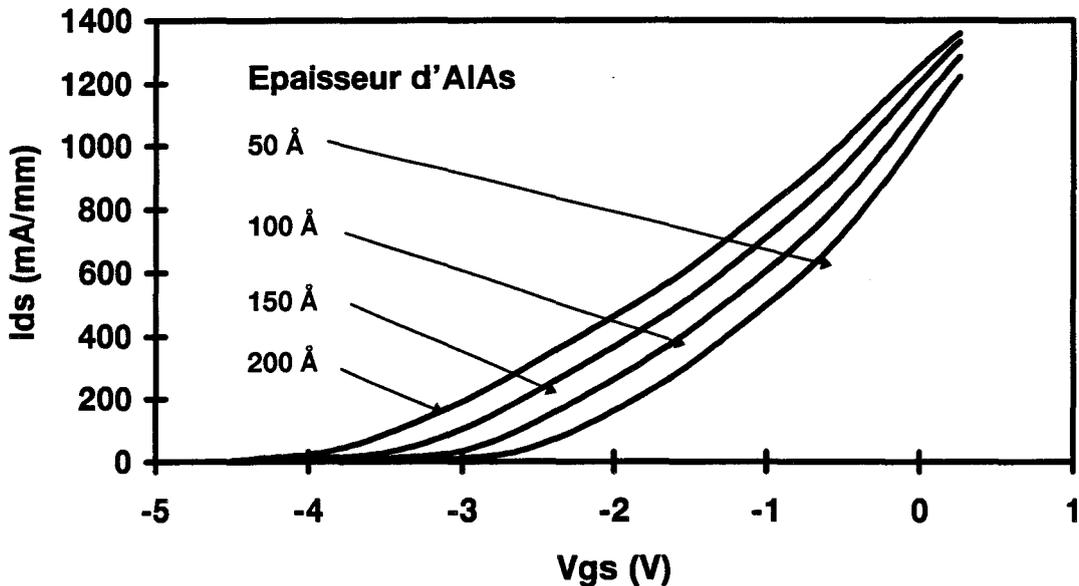


Figure V.14 : Evolution du courant drain-source en fonction de V_{gs} pour quatre épaisseurs d'AlAs. $V_{ds}=3V$.

V.4.3 Les principaux éléments du schéma équivalent

V.4.3.1 En hyperfréquences

• Transconductance

Les évolutions de la transconductance hyperfréquence sont fortement influencées par le recul de la tension de pincement. Celle-ci conditionne le début de la décroissance accélérée de g_m . D'autre part, lorsque V_{gs} dépasse -1 V, les courbes ont tendance à s'écarter : plus le film d'AlAs est fin et plus le maximum de la transconductance sera élevé (figure V.15.a).

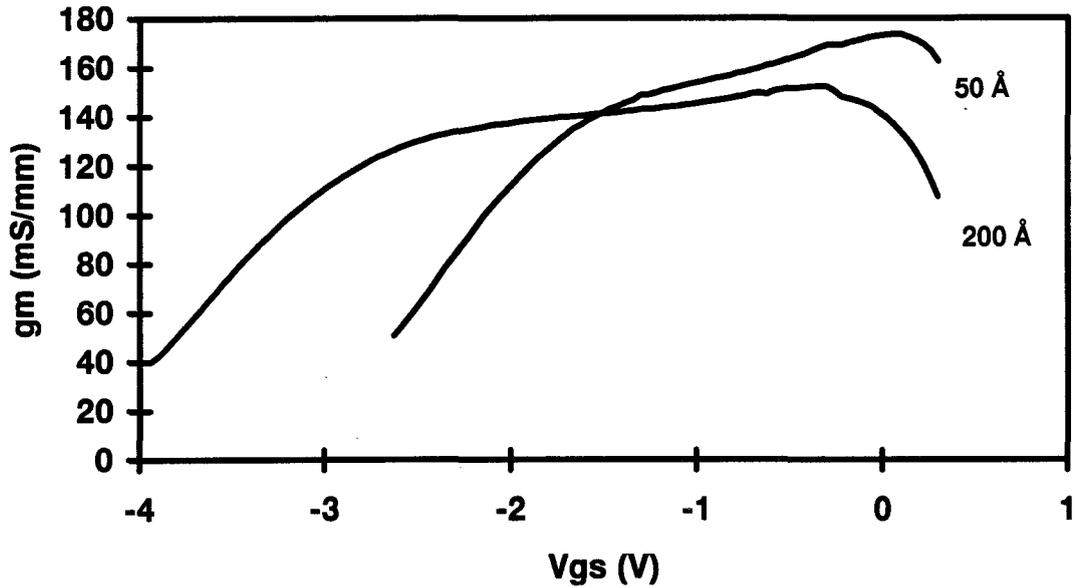


Figure V.15.a : Evolution de la transconductance hyperfréquence pour deux épaisseurs d'AlAs. $V_{ds}=3V$.

• Conductance de sortie

La même remarque concernant le recul des caractéristiques avec la tension de pincement peut être faite. L'amplitude de variation de g_d demeure toutefois moindre et les valeurs restent très proches (figure V.15.b).

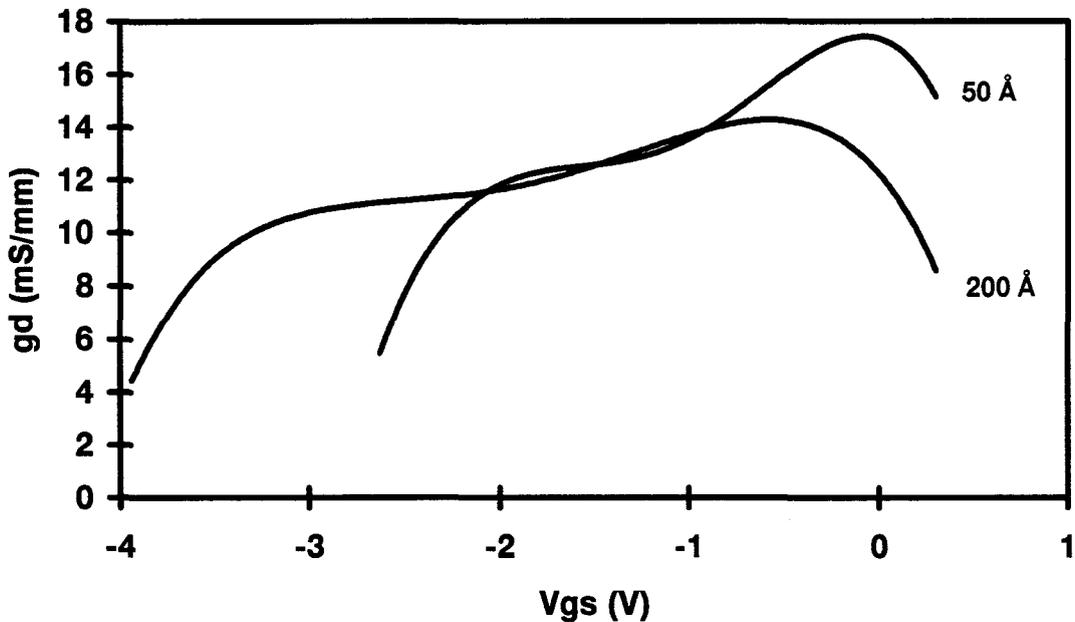


Figure V.15.b : Evolution de la conductance de sortie hyperfréquence pour deux épaisseurs d'AlAs. $V_{ds}=3V$.

- Capacité C_{gs}

L'évolution globale de C_{gs} s'apparente à celle de g_m : près du pincement, les courbes s'infléchissent d'autant plus vite que V_p est élevée et, pour des tensions voisines de 0 V, une dispersion similaire à celle observée pour la transconductance apparaît (figure V.15.c). Les valeurs maximales restent cependant très proches.

- Capacité C_{gd}

Les variations de C_{gd} sont à rapprocher de celles observées pour g_d . Outre le glissement de la tension de pincement, nous remarquons une diminution de C_{gd} avec l'épaisseur d'AlAs (figure V.15.d).

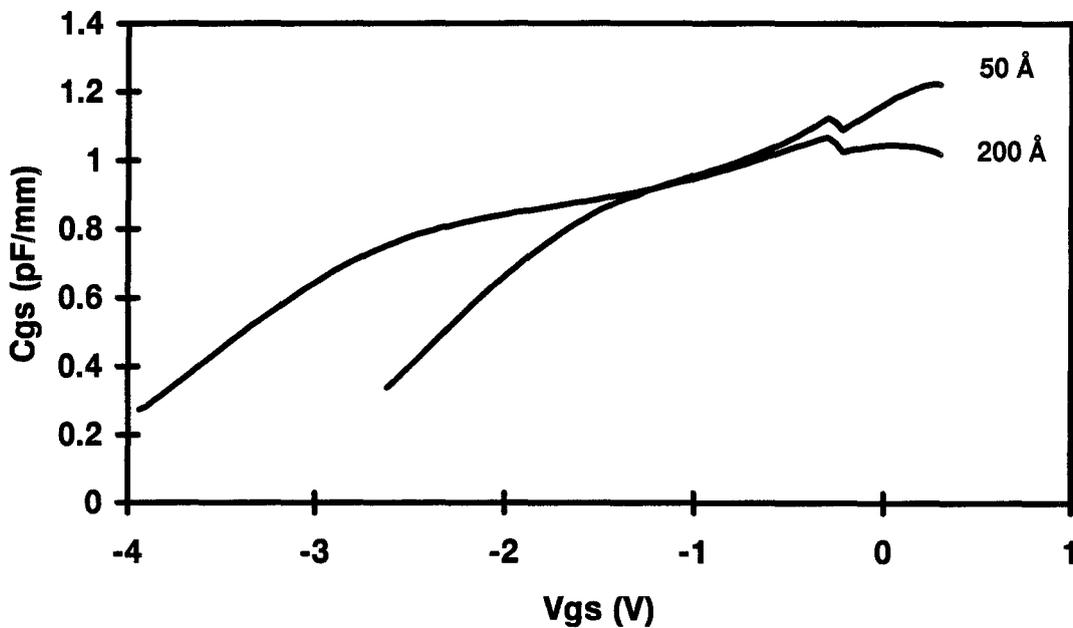


Figure V.15.c : Evolution de la capacité grille-source hyperfréquence pour deux épaisseurs d'AlAs. $V_{ds}=3V$.

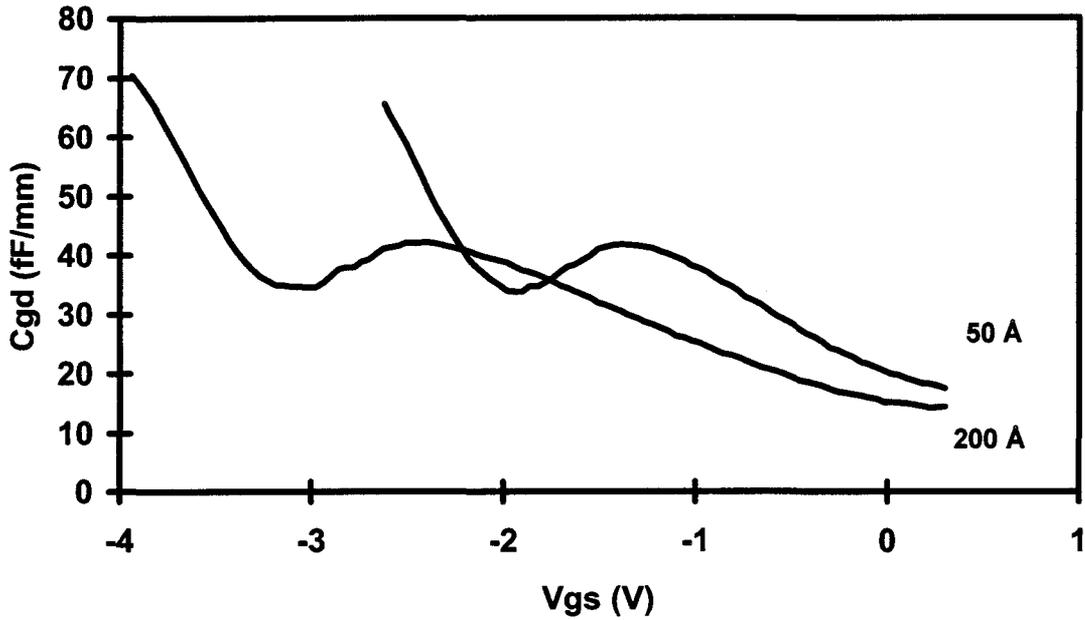


Figure V.15.d : Evolution de la capacité grille-drain hyperfréquence pour deux épaisseurs d'AlAs. $V_{ds}=3V$.

• fréquence de coupure

En ce qui concerne la fréquence de coupure du gain en courant, on note une légère diminution de sa valeur lorsque la zone d'AlAs diminue (figure V.15.e).

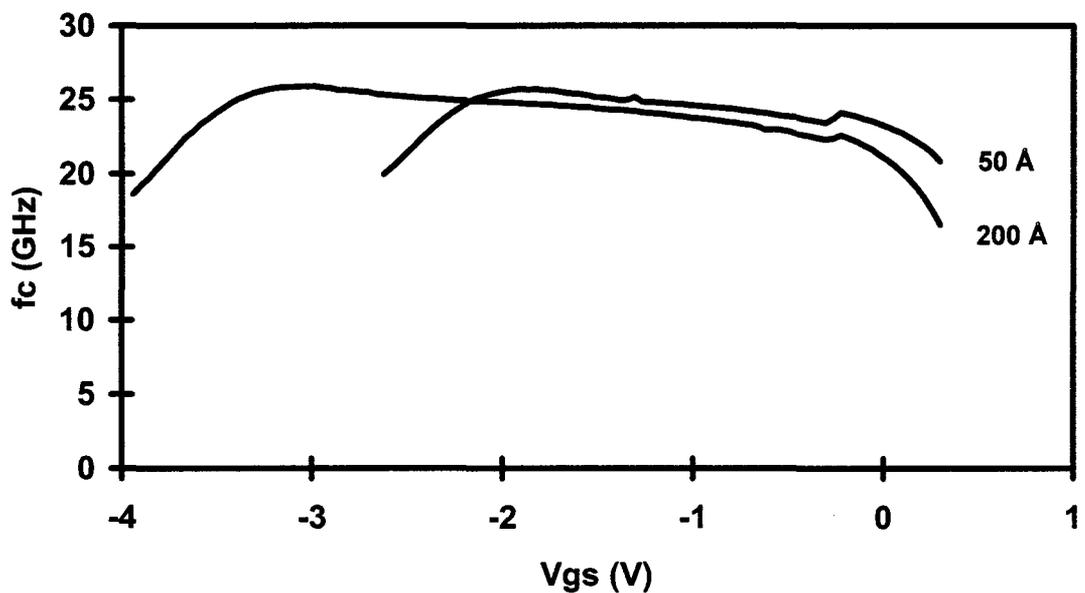


Figure V.15.e : Evolution de la fréquence de coupure du gain en courant pour deux épaisseurs d'AlAs. $V_{ds}=3V$.

• Conclusion

Le film d'AlAs présente une influence peu importante sur les performances hyperfréquences du composant, tant au niveau du courant drain-source qu'au niveau des éléments du schéma équivalent. Les principales évolutions concernent la tension de pincement qui recule lorsque l'épaisseur de la couche d'AlAs augmente.

V.4.3.2 En basse fréquence

De manière générale, les sens de variations en régime statique et en basse fréquence sont en tous points identiques à ceux relevés pour les éléments calculés en hyperfréquence (figures V.16). C'est également le décalage de la tension de pincement qui reste le phénomène le plus marquant.

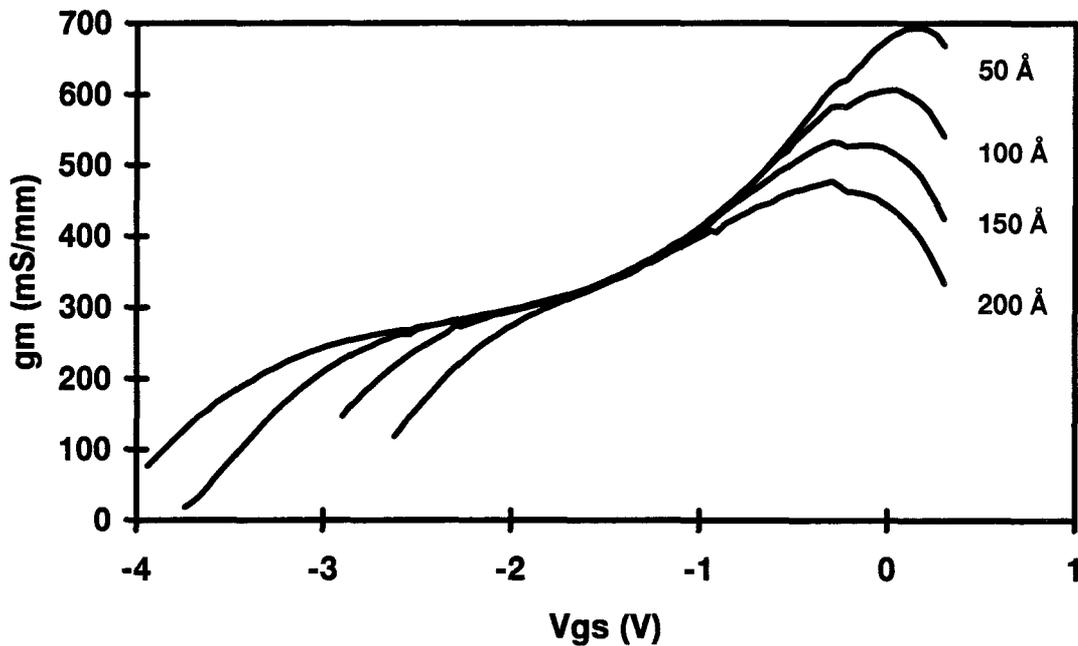


Figure V.16.a : Evolution de la transconductance basse fréquence en fonction de V_{gs} pour quatre épaisseurs d'AlAs. $V_{ds}=3V$.

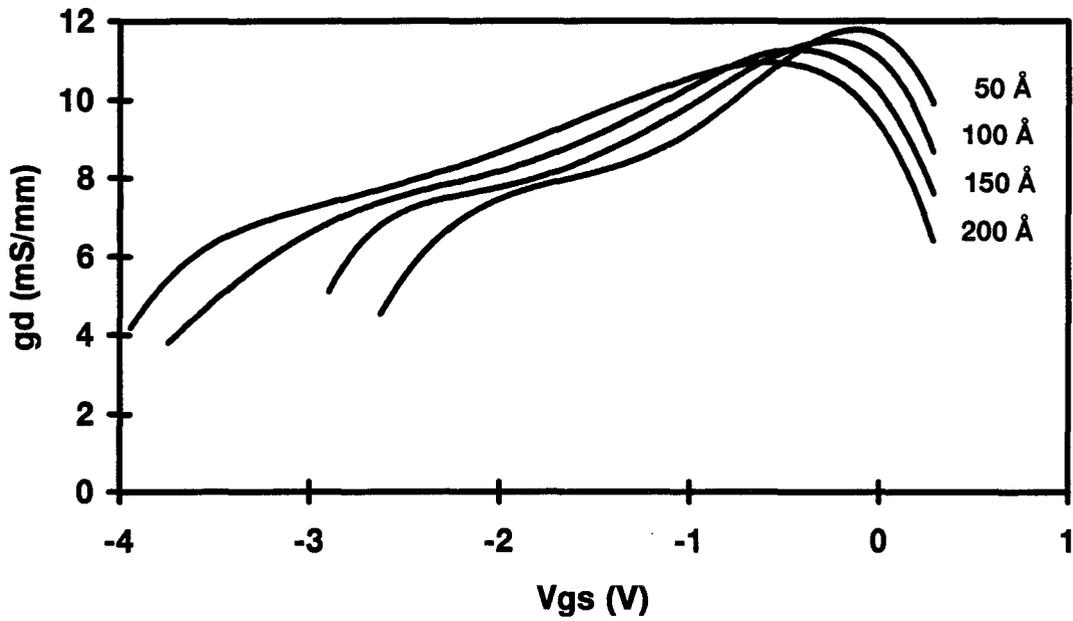


Figure V.16.b : Evolution de la conductance de sortie basse fréquence en fonction de V_{gs} pour quatre épaisseurs d'AlAs. $V_{ds}=3V$.

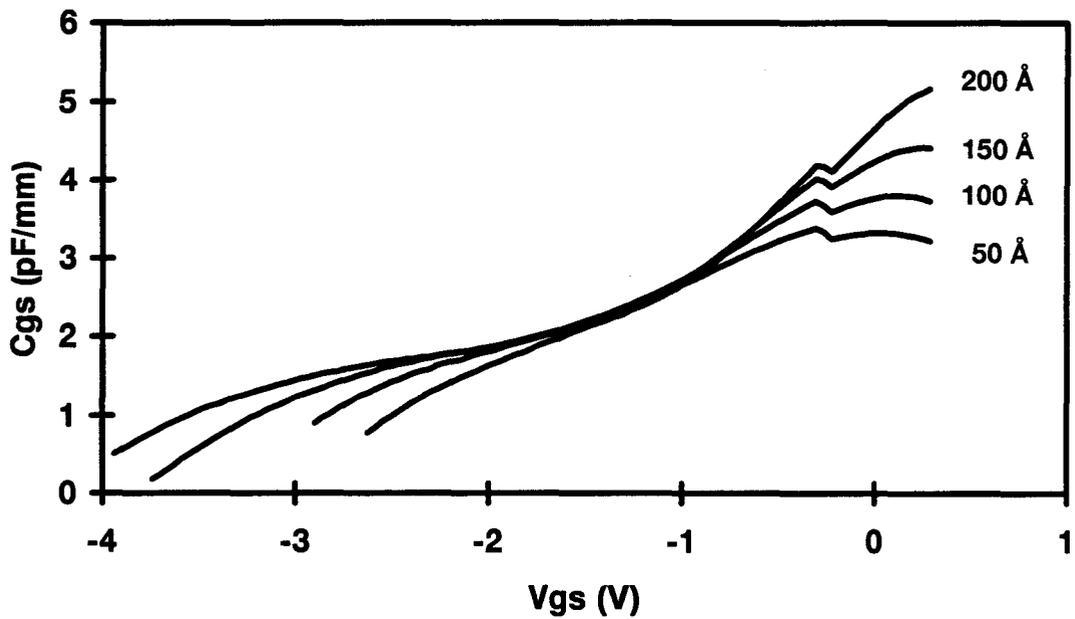


Figure V.16.c : Evolution de la capacité grille-source basse fréquence en fonction de V_{gs} pour quatre épaisseurs d'AlAs. $V_{ds}=3V$.

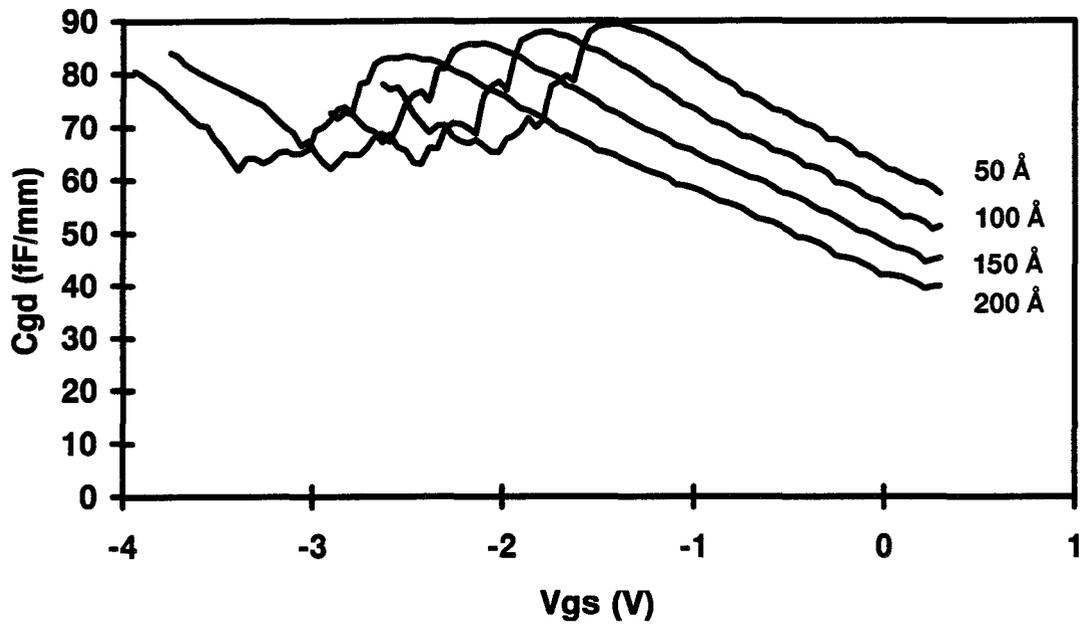


Figure V.16.d : Evolution de la capacité grille-drain basse fréquence en fonction de V_{gs} pour quatre épaisseurs d'AlAs. $V_{ds}=3V$.

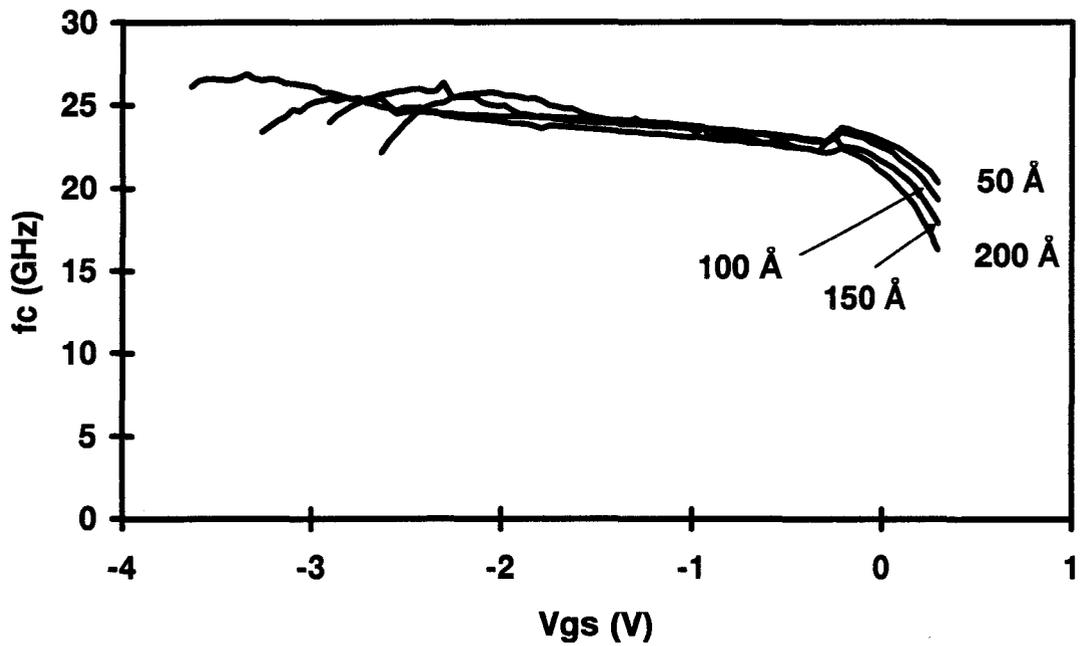


Figure V.16.e : Evolution de la fréquence de coupure du gain en courant basse fréquence pour quatre épaisseurs d'AlAs. $V_{ds}=3V$.

V.5 Le claquage

Le fait que la tension de claquage relevée expérimentalement augmente lorsque la température diminue (figure V.17) laisse penser que l'effet dominant le mécanisme de claquage dans le MISFET GaAs BT est l'effet tunnel bande à bande.

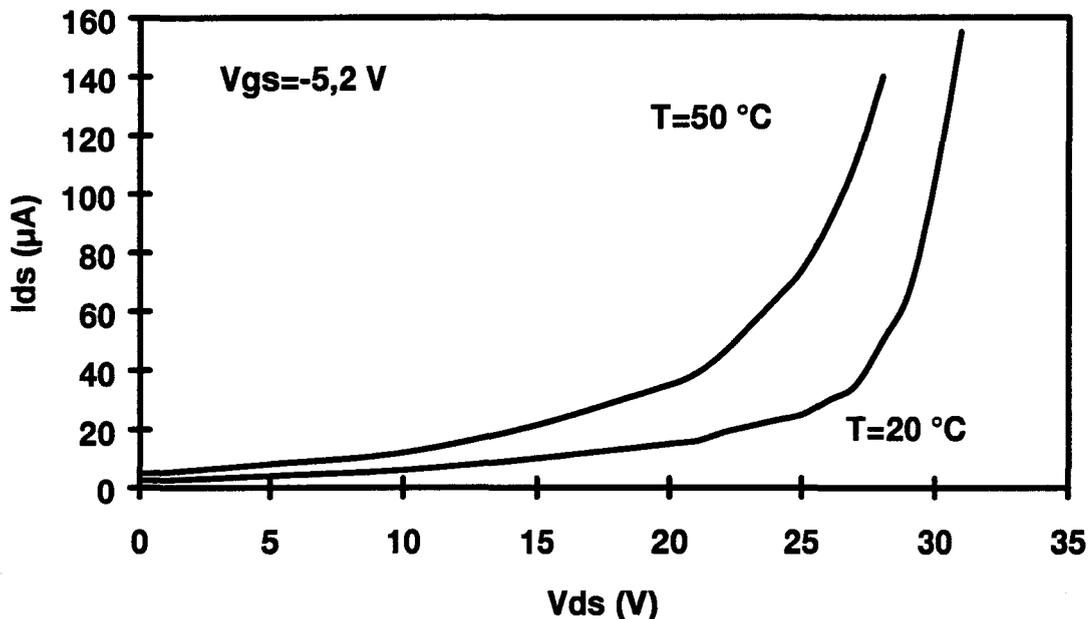
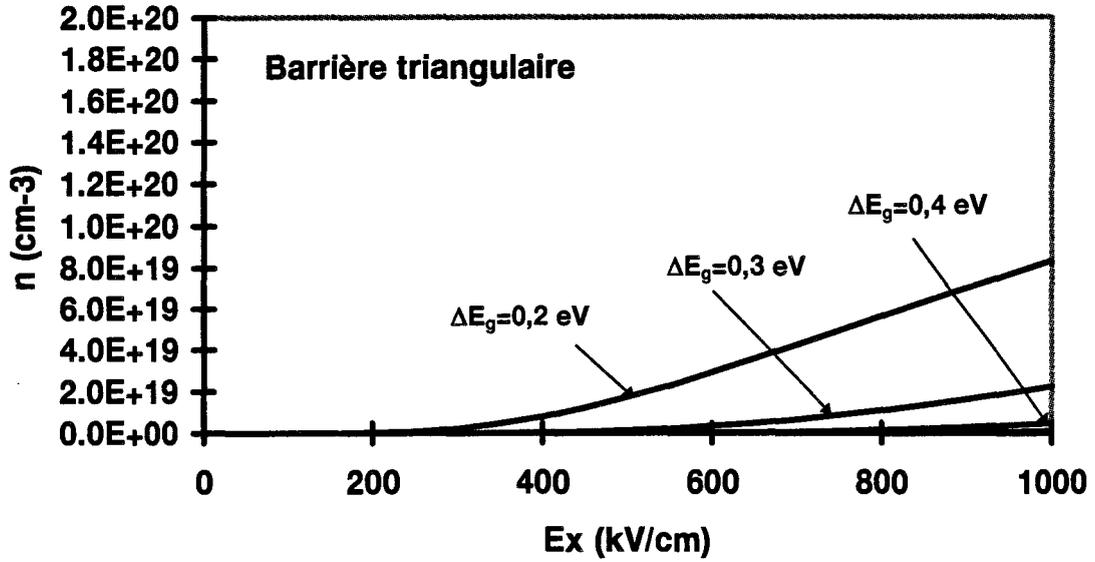


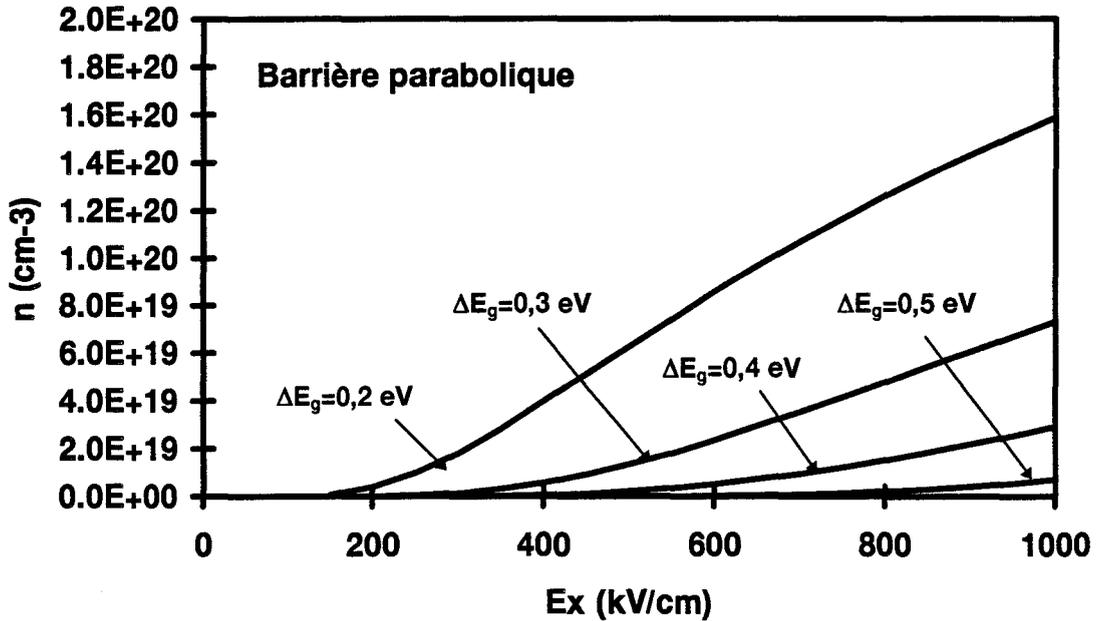
Figure V.17 : Evolution du courant drain-source d'un MISFET GaAs BT en fonction de V_{ds} pour deux températures de fonctionnement.

On suppose ainsi que les porteurs de la mini-bande sont injectés dans la bande de conduction. Leur durée de vie très courte leur permet néanmoins de parcourir une distance suffisante pour étaler le champ électrique dans le GaAs BT. En outre, la finesse de la barrière d'AlAs autorise la traversée d'une partie de ces électrons vers le canal, ce qui contribue à mettre la couche de GaAs BT et le canal au même potentiel. Le champ électrique se redistribue donc aussi dans le canal [6] [7]. Si l'on considère que la mini-bande est située à 0,3 eV sous la bande de conduction, la génération de porteurs intervient lorsque le champ électrique se situe dans la fourchette 250-300 kV/cm suivant que l'on envisage une barrière de potentiel triangulaire ou parabolique (figure V.18). Ces valeurs sont inférieures à celles habituellement retenues pour le claquage par avalanche dans le

GaAs. L'injection de porteurs dans la bande de conduction prévient donc l'augmentation du champ électrique et retarde d'autant l'avalanche.



a)

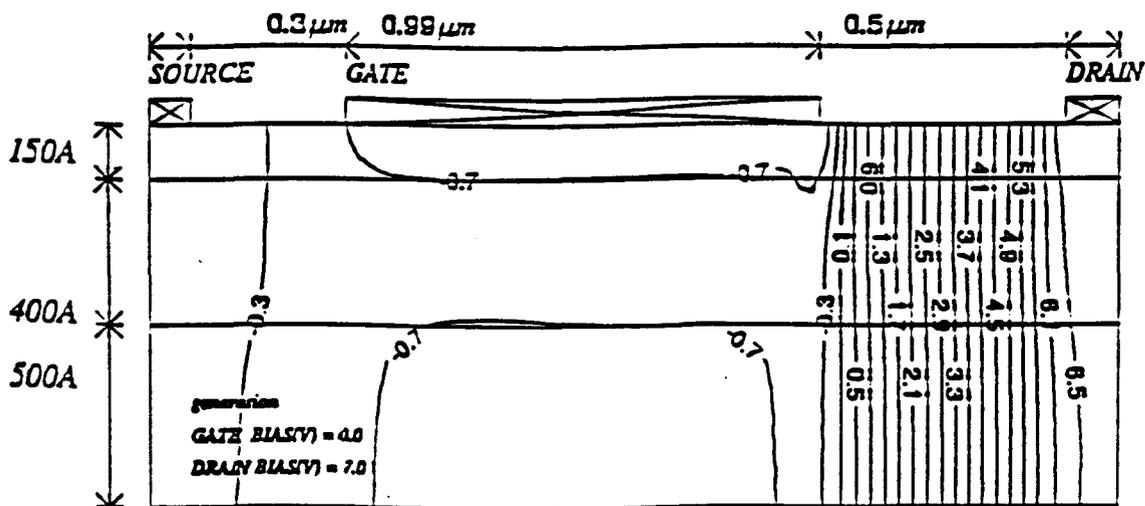


b)

Figure V.18 : Génération de porteurs par effet tunnel bande à bande (pour quatre valeurs de gap entre la mini-bande et la bande de conduction) en fonction du champ électrique suivant que l'on considère une barrière de potentiel parabolique (b) ou triangulaire (a).

Ceci explique alors la bonne tenue du MISFET GaAs BT au claquage. Cependant, cette injection par effet tunnel est tributaire de la localisation de la mini-bande dans la bande interdite. Si celle-ci est située à 0,4 ou 0,5 eV sous la bande de conduction, la création de porteurs par effet tunnel requiert des champs électriques si élevés (figure V.18) que le claquage par avalanche peut intervenir auparavant et devenir dès lors prépondérant.

Nous avons introduit cette génération dans le modèle quasi-bidimensionnel afin d'analyser son effet sur l'évolution du champ électrique longitudinal. Toutefois, le logiciel ne tenant pas compte des termes temporels, il n'a pas été possible d'introduire de paramètres de recombinaison. Nous n'avons pas pu mettre en évidence une relaxation et une distribution plus uniforme du champ électrique E_x dans l'espace grille-drain. Seule une évolution mineure de E_x a pu être notée. Ceci montre les limites du modèle quasi-bidimensionnel pour l'introduction de phénomènes physiques aussi complexes. Dans ce type d'étude, des programmes purement bidimensionnels sont nécessaires. Les premiers résultats montrent qu'il est possible d'observer une distribution plus uniforme du potentiel lorsque l'on tient compte du processus de génération par effet tunnel (figure V.19) [8].



a)

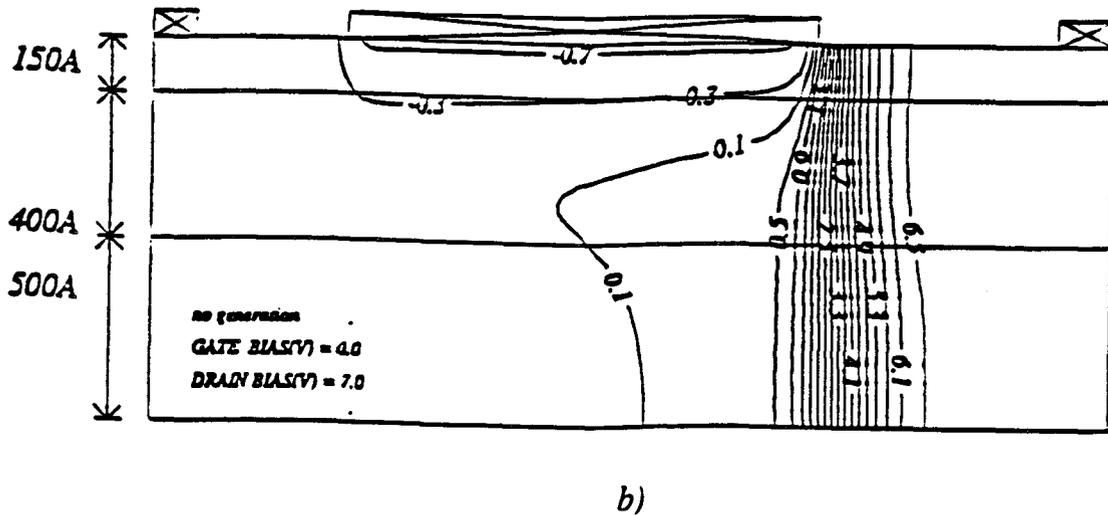


Figure V.19 : Répartition du potentiel à l'intérieur d'un MISFET GaAs BT calculée au laboratoire à l'aide d'un logiciel hydrodynamique bidimensionnel dans deux cas : a) génération de porteurs de la mini-bande vers la bande de conduction, b) sans génération. La zone de GaAs BT a une épaisseur de 150 Å et celle de GaAs dopé 400 Å.

V.6 Conclusion

Les mécanismes physiques mis en jeu dans le MISFET GaAs BT sont complexes. Nous nous sommes efforcés de tenir compte du mieux possible des particularismes de fonctionnement générés par la présence d'une couche d'arséniure de gallium basse température. Notre modèle nous permet de bien rendre compte de la dispersion des caractéristiques dynamiques grâce à l'utilisation d'une commande de charge modélisant les comportements statique et hyperfréquences. Les résultats montrent un bon accord avec les relevés expérimentaux. Une étude de l'influence de la couche de GaAs BT a mis en évidence son importance sur les valeurs des principaux éléments du schéma équivalent petit signal. En ce qui concerne l'impact de l'épaisseur de la couche d'AlAs, nous avons pu observer qu'elle exerce peu d'influence sur les performances du transistor.

La génération de porteurs par effet tunnel dans le GaAs BT constitue une bonne explication du mécanisme de claquage dans le MISFET GaAs BT. Si son introduction dans le modèle

quasi-bidimensionnel n'a pas donné les résultats escomptés, nous pensons qu'une approche théorique au moyen de simulations hydrodynamiques bidimensionnelles doit pouvoir expliquer les tensions de claquage élevées qui constituent une des caractéristiques essentielles du MISFET GaAs BT.

Bibliographie du chapitre 5

- [1] **B. Boudart, E. Delos, F. Ducroquet, H. Gérard, D. Théron, K.-M. Lipka, B. Splingart, E. Kohn**
« Transconductance dispersion in LT GaAs MISFET's »
Actes « 19th European Workshop on Compound Semiconductor Devices and Integrated Circuits » Stockholm, 1995.
- [2] **K. M. Lipka, B. Splingart, U. Erben et E. Kohn**
20th International symposium on Gallium Arsenide and related compounds, 1993.
- [3] **E. Kohn, V. Morgan, G. Salmer**
« Technology for advanced microwave power FET structures »
Projet esprit n°6849, rapport final, décembre 1995.
- [4] **Imad Mouatakif**
« Simulation hydrodynamique bidimensionnelle de structures MISFET InP. Analyse physique et étude expérimentale pour l'amplification de puissance hyperfréquence »
Thèse de doctorat, Lille, novembre 1993.
- [5] **Philippe Fellon**
« Etude théorique et expérimentale de composants MISFET au phosphore d'indium pour l'amplification de puissance hyperfréquence »
Thèse de doctorat, Lille, mars 1990.
- [6] **J. C. De Jaeger**
« Recent applications of 2D et Q2D simulations : Evaluations of performance and fundamental limitations of power FET »
ISSSE, San Francisco, 1995.
- [7] **D. Théron, J.C. De Jaeger, M. Lefebvre, F. Duhamel, K. Sherif , G. Salmer et E. Kohn**
« Power LT GaAs MISFET's : potentialities and limitations »
Non stoichiometric workshop, Nouvelle Orléans, 1995.
- [8] **J. C. De Jaeger, G. Salmer**
« Research in microwave CAD in devices and MMIC's at IEMN-Lille »
Microwave Engineering Europe, février-mars 1995.

CONCLUSION GENERALE

Conclusion générale

Le fil conducteur de l'ensemble de ce travail est la méthode d'analyse que nous avons choisie. Les modèles quasi-bidimensionnels que nous avons utilisés ont prouvé leur bonne adéquation avec les résultats expérimentaux et ont été validés par des modèles physiques plus complexes. Leur principal intérêt face aux autres techniques de simulation réside dans la rapidité de calcul des caractéristiques en régime statique et en régime dynamique. Cet avantage nous a permis de traiter une grande variété de structures et de réaliser leur optimisation en fonction des nombreux paramètres technologiques. Dans cette optique, ce type de simulation se révèle être très précieux compte tenu de la complexité des structures.

Nous avons ainsi pu déterminer les éléments d'optimisation des transistors monogrilles en vue d'une utilisation en amplification de puissance à 60 GHz. Une longueur de grille de 0,15 μm semble être la mieux adaptée. Par ailleurs, une optimisation de l'épitaxie nous conduit à adopter une structure à deux plans de dopage en raison d'une meilleure linéarité et d'un courant drain - source plus important. Enfin, c'est la profondeur du fossé de grille qui constitue l'élément le plus critique sur les performances des composants.

Notre modèle physique du transistor bigrille nous permet de déterminer le régime de fonctionnement de chaque transistor équivalent en fonction des polarisations. L'analyse de l'influence des paramètres technologiques a mis en évidence l'action prépondérante des longueurs et du fossé de grille sur les performances du composant. Ces évolutions nous amènent à recommander des grilles ayant une longueur de 0,15 μm si l'on privilégie des fonctionnement à 60 GHz. En raison des très nombreuses conditions de polarisation du transistor et du nombre important de paramètres technologiques, notre modèle de transistor

bigrille est un outil, en association avec la caractérisation expérimentale, très intéressant dans le cadre de la conception de modèles électriques non linéaires.

Enfin, une méthode originale de traitement du MISFET GaAs BT a été mise au point. Celle-ci repose sur l'utilisation de deux commandes de charge différentes pour modéliser le comportement du composant et tenir compte des spécificités du film de GaAs épitaxié à basse température. Une étude des répercussions de variations de la couche d'isolant et de la barrière de diffusion a été menée. Celle-ci permet de conclure que les principaux éléments du schéma équivalent petit signal sont sensibles essentiellement à l'épaisseur du film de GaAs BT. Cependant, en raison de son aspect purement statique, notre modèle ne s'est pas révélé apte à traiter le phénomène de claquage de manière satisfaisante.

De nouvelles études doivent être maintenant conduites de façon à améliorer nos programmes de simulation quasi-bidimensionnels. L'accroissement exponentiel des moyens de calcul permet à l'heure actuelle d'envisager des modifications profondes afin d'inclure de nouveaux effets physiques. C'est ainsi qu'au laboratoire sont développés des modèles quasi-bidimensionnels tenant compte de l'ionisation et incluant les termes temporels dans les équations de conservation. Nous pensons que cette dernière version peut permettre l'étude complète du phénomène spécifique du claquage dans le MISFET GaAs BT que nous n'avons fait qu'ébaucher. L'amélioration constante des modèles quasi-bidimensionnels doit rendre possible à l'avenir une meilleure compréhension des mécanismes physiques intervenant au sein des transistors à effet de champ dont les dimensions de plus en plus petites génèrent des comportements de plus en plus complexes .



Résumé

La modélisation quasi-bidimensionnelle de transistors à effet de champ offre une grande souplesse d'emploi qui est mise à profit dans le cadre de ce travail pour traiter trois types différents de structures en vue d'établir leurs potentialités en tant qu'amplificateur de puissance ou de mélangeur.

Après avoir mis en perspective les composants que nous avons étudiés, nous décrivons les principes de notre modèle et développons les méthodes utilisées en particulier pour déterminer les caractéristiques physiques et électriques des différents transistors. Nous avons, ainsi, pu établir les potentialités du HEMT pseudomorphique sur GaAs pour l'amplification de puissance à 60 GHz et souligner l'importance de la longueur et du fossé de grille sur les performances des composants. Par ailleurs, le même type d'analyse, menée sur le HEMT bigrille, a permis de déterminer les conditions de polarisation et la topologie à utiliser dans le cadre d'une utilisation en mélangeur de type faible bruit en bande V.

Enfin, une méthode de traitement du MISFET GaAs basse température reposant sur l'introduction d'une commande de charge spécifique a été mise en oeuvre. Elle permet notamment d'expliquer la dispersion des caractéristiques dynamiques entre le régime statique et le régime dynamique.

Les différents résultats obtenus sont confrontés aux données expérimentales et à d'autres types de modèles plus précis afin de valider la méthodologie mise en oeuvre.

Mots Clés :

- Modélisation quasi-bidimensionnelle
- Transistor à effet de champ pseudomorphique
- Transistor à effet de champ bigrille
- GaAs basse température