

THESE

présentée à

l'Université des Sciences et Technologies de Lille

pour obtenir le grade de

Docteur de l'Université

Spécialité: Electronique

par

Pierre CASTELEIN

Ingénieur ISEN



**METHODE D'ANALYSE DU COMPORTEMENT
DYNAMIQUE DE CONVERTISSEURS DC-DC DE
CLASSE E²**

**Application à la conception de convertisseurs de classe E²
régulés**

Soutenue le 7 février 1997, devant la commission d'examen:

Président: M. G. SALMER

**Rapporteurs: M. G. ROJAT
M. J.C. HAPIOT**

**Examineurs: M. J. N. DECARPIGNY
M. J. M. CAPRON
M. D. SADARNAC**

Cette thèse a été préparée au sein de l'Institut
d'Electronique et de Micro-électronique du Nord,
Unité Mixte de Recherche CNRS 9929

à Nathalie, Gilles, Etienne et Manon

à Claude et Aline

à mes Parents

à toute ma famille

Je souhaite tout d'abord remercier chaleureusement M. J.M. CAPRON pour son soutien, sa disponibilité et sa patience qui m'ont permis de mener à bien ce travail

J'exprime ma reconnaissance à Monsieur le Professeur G. SALMER qui a accepté la présidence du jury de cette thèse.

Je tiens également à remercier Messieurs G. ROJAT et J.C. HAPIOT pour l'intérêt qu'ils ont porté à ce travail en consacrant du temps à son jugement ainsi que Monsieur SADARNAC qui a accepté d'être membre du jury.

Mes remerciements iront aussi à Messieurs J.N. DECARPIGNY, directeur de l'Institut Supérieur d'Electronique du Nord, M. LANNOO, directeur de la Recherche, et A. KAISER, responsable de département, qui m'ont accueilli dans les laboratoires de l'ISEN et de l'IEMN.

Enfin, ne pouvant nommer chacun d'eux ici, je dédie un merci tout particulier à tous les membres du département électronique qui, par leurs encouragements, leurs conseils ou leur soutien actif ont grandement contribué à la réussite de cette thèse. Travailler dans une ambiance chaleureuse et détendue est un atout majeur qu'ils m'ont incontestablement donné.

TABLE DES MATIERES

AVANT-PROPOS	13
CHAPITRE I: Les convertisseurs de tension DC/DC de classe E²	19
<i>I - 1. Introduction</i>	19
<i>I - 2. Alimentations à découpage et convertisseurs résonnants</i>	19
<i>I-2-1. Rappel sur les alimentations à découpage</i>	19
<i>I-2-2. Rappel sur les convertisseurs à résonance</i>	22
<i>I-2-3. Comparaison des caractéristiques des convertisseurs</i>	23
<i>I - 3. Les convertisseurs DC-DC de classe E²</i>	24
<i>I-3-1. Principe</i>	24
<i>I-3-2. L'inverseur de classe E</i>	25
<i>I-3-3. Les redresseurs de classe E</i>	29
<i>I-3-3-a. Présentation générale</i>	29
<i>I-3-3-b. Redresseur de type ZCSR de classe E</i>	29
<i>I-3-3-c. Redresseur de type ZVSR de classe E</i>	30
<i>I-3-4. Implémentation du convertisseur DC-DC de classe E²</i>	32
<i>I - 4. Références bibliographiques du chapitre I</i>	34
CHAPITRE II: Analyse statique des convertisseurs de classe E²	39
<i>II - 1. Introduction</i>	39
<i>II - 2. Etude statique de l'inverseur de classe E</i>	39
<i>II-2-1. Introduction</i>	39
<i>II-2-2. Modélisation de l'inverseur de classe E</i>	40
<i>II-2-3. Méthodologies de conception d'un inverseur de classe E</i>	45
<i>II-2-4. Modélisation des phénomènes dissipatifs</i>	46
<i>II-2-4-a. Effet de la tension de saturation dans le cas d'un transistor bipolaire</i>	47
<i>II-2-4-b. Effet de la résistance de conduction dans le cas d'un transistor MOS</i>	47
<i>II-2-4-c. Effet du temps de descente du transistor</i>	48
<i>II-2-4-d. Effets des composants parasites</i>	49
<i>II-2-4-e. Classification des phénomènes de dissipation</i>	50
<i>II-2-5. Effet des variations de paramètres</i>	51
<i>II - 3. Analyse statique de redresseurs de classe E</i>	52
<i>II-3-1. introduction</i>	52
<i>II-3-2. Etude d'un redresseur de classe E de type ZCSR</i>	53
<i>II-3-2-a. Hypothèses et notations</i>	53
<i>II-3-2-b. Caractérisation du redresseur</i>	53
<i>II-3-2-c. Phénomènes dissipatifs</i>	58

II-3-3. Etude d'un redresseur de classe E de type ZVSR	60
II-3-3-a. Hypothèses	60
II-3-3-b. Méthode de résolution	61
II-3-3-c. Caractérisation du redresseur	62
II-3-3-d. Phénomènes dissipatifs	64
II - 4. Analyse statique de convertisseurs de classe E²	69
II-4-1. Principe général de conception du convertisseur de classe E²	69
II-4-2. Fonctionnement du convertisseur à charge variable	70
II-4-3. Fonctionnement du convertisseur à fréquence variable	71
II - 5. Références bibliographiques du chapitre II	73
CHAPITRE III: Analyse du comportement dynamique des convertisseurs de classe E²	75
III - 1. introduction	75
III - 2. Méthode générale de calcul de la sensibilité en fréquence	76
III-2-1. Hypothèses de calcul	76
III-2-2. Forme générale de la réponse en fréquence du convertisseur	77
III-2-3. Principe d'extraction des paramètres A, B et C	79
III-2-4. Formes générales de F₁, F₂ et F₃ et de leurs dérivées partielles	81
III-2-4-a. Caractérisation de l'inverseur en fonction de a et Γ	81
III-2-4-b. Extraction de F ₁ , F ₂ , F ₃ et de leurs dérivées	83
III - 3. Conception d'un convertisseur de classe E² régulé	84
III-3-1. Introduction	84
III-3-2. Structure générale de la contre-réaction	84
III-3-3. Schéma bloc équivalent du convertisseur régulé	86
III - 4. Synthèse intermédiaire	87
III - 5. Références bibliographiques du chapitre III	88
CHAPITRE IV: Conception de deux convertisseurs de classe E² non régulés	89
IV - 1. Introduction	89
IV - 2. Conception du convertisseur I	90
IV-2-1. Spécifications	90
IV-2-2. Application à la conception de l'inverseur de classe E	90
IV-2-2-a. Détermination des caractéristiques électriques de l'inverseur	90
IV-2-2-b. Prévion des dissipations dans l'inverseur	91
IV-2-2-c. Simulation de l'inverseur	92
IV-2-3. Application à la conception du redresseur de type ZCSR	94
IV-2-3-a. Détermination des caractéristiques électriques du redresseur	94
IV-2-3-b. Prévion des dissipations	95
IV-2-3-c. Simulation du redresseur ZCSR	96

IV-2-4. Convertisseur I de classe E²	96
IV-2-4-a. Détermination des caractéristiques électriques	96
IV-2-4-b. Simulation du comportement électrique	98
IV - 3. Conception du convertisseur II	99
IV-3-1. Spécifications	99
IV-3-2. Application à la conception de l'inverseur	101
IV-3-2-a. Détermination des caractéristiques électriques de l'inverseur	101
IV-3-2-b. Evaluation des dissipations	102
IV-3-2-c. Simulation de l'inverseur	102
IV-3-3. Application à la conception du redresseur de type ZVSR	104
IV-3-3-a. Détermination des caractéristiques électriques	104
IV-3-3-b. Evaluation des dissipations	105
IV-3-3-c. Simulation du redresseur	106
IV-3-3-d. Résultats expérimentaux	107
IV-3-4. Convertisseur II de classe E ²	110
IV-3-4-a. Détermination des caractéristiques électriques	110
IV-3-4-b. Simulation du comportement électrique	110
IV - 4. Synthèse intermédiaire	111
IV - 5. Références bibliographiques du chapitre IV	113

CHAPITRE V: Conception de deux convertisseurs de classe E² régulés 115

V - 1. Introduction	115
V - 2. Régulation du convertisseur I	115
V-2-1. Cas du fonctionnement du convertisseur sous 200Ω	116
V-2-1-a. Extraction de la sensibilité en fréquence	116
V-2-1-b. Mise en place de la boucle de régulation	119
V-2-1-c. Validation de la boucle de régulation	121
V-2-1-d. Résultats expérimentaux	123
V-2-2. Cas du fonctionnement du convertisseur sous 500Ω	126
V-2-2-a. Extraction de la sensibilité en fréquence	126
V-2-2-b. Mise en place de la régulation	128
V-2-2-c. Validation de la boucle de contre-réaction	129
V-2-2-d. Résultats expérimentaux	130
V-2-3. Tests de variations de charge	133
V - 3. Régulation du convertisseur II	136
V-3-1. Cas du fonctionnement du convertisseur II à pleine charge	137
V-3-1-a. Extraction de la sensibilité en fréquence	137
V-3-1-b. Mise en place de la boucle de régulation	139
V-3-1-c. Validation de la boucle de régulation	142
V-3-1-d. Résultats expérimentaux	142
V-3-2. Cas du fonctionnement du convertisseur II sous 330Ω	145
V-3-3. Tests de variations de charge	149
V - 4. Synthèse intermédiaire	150

CONCLUSION	153
ANNEXE A: Modélisation de l'inverseur de classe E en régime optimal	155
ANNEXE B: Méthode de calcul des paramètres du redresseur de classe E de type ZVSR	161
ANNEXE C: Méthode de calcul des paramètres du redresseur de classe E de type ZVSR	165
<i>C.1. Relations entre D, Q_r et Ω</i>	165
<i>C.2. Détermination de l'impédance équivalente d'entrée du redresseur</i>	168
<i>C.3. Détermination des contraintes sur la diode de redressement</i>	170
ANNEXE D: Méthode de calcul des grandeurs caractéristiques de l'inverseur de classe E en fonction de α et Γ	173
ANNEXE E: Modèles dits comportementaux de transistors et diodes de puissance	177
<i>E.1. Modélisation du transistor de puissance</i>	177
<i>E.2. Modélisation de la diode de puissance</i>	180
<i>E.3. Références bibliographiques</i>	185

AVANT-PROPOS

Les convertisseurs de puissance DC-DC ont pour fonction principale de convertir des tensions continues non régulées en tensions continues régulées d'amplitude souvent différente, dans le but d'alimenter des systèmes électroniques. Les tensions non régulées sont soit issues de batteries soit obtenues à partir de tensions alternatives redressées. Il est par conséquent très intéressant de noter que ces convertisseurs sont omniprésents dans tous les domaines de l'électronique, sous de multiples structures dépendantes de l'application.

Trois grandes exigences gouvernent le choix d'un convertisseur DC-DC. Tout d'abord, le transfert d'énergie de l'entrée vers la sortie régulée doit s'effectuer avec le meilleur rendement possible. Ensuite, la tension régulée doit présenter un taux d'ondulation résiduel faible. Enfin, la légèreté et l'encombrement sont un facteur décisif de choix d'un tel convertisseur. Depuis le début des années 90, la mise en place des normes de compatibilité électromagnétique vient également ajouter une contrainte supplémentaire lors de la conception d'un convertisseur.

Les premiers convertisseurs apparus sur le marché, et toujours utilisés à l'heure actuelle, furent les convertisseurs dits à régulation linéaire. Leur principe est basé sur le contrôle de la tension régulée par un transistor ballast fonctionnant en régime linéaire. Ce système permet de minimiser les ondulations résiduelles sur la tension de sortie (typiquement 0,1% crête à crête) mais les dissipations dans le transistor ballast limitent le rendement à une valeur maximale de 55% [1].

L'apparition des alimentations à découpage dans le milieu des années 70 va permettre l'augmentation brutale du rendement des convertisseurs DC-DC, jusqu'à des valeurs de l'ordre de 75%, au détriment, toutefois, du taux d'ondulation résiduel (typiquement 1% crête à crête). Ce type d'alimentation fonctionne sur le principe d'un transfert d'énergie de l'entrée vers la sortie au moyen d'interrupteurs, commutant généralement à fréquence fixe, et de filtres. La régulation est assurée par le contrôle du rapport cyclique de conduction des interrupteurs en fonction de la puissance à fournir en sortie. L'alimentation à découpage présente, en comparaison du régulateur linéaire, des avantages indéniables. Tout d'abord, les interrupteurs, implémentés sous forme de transistors MOSFETS ou bipolaires, opèrent alternativement en mode passant ou bloqué, et dissipent, de ce fait, peu de puissance, excepté durant les transitions d'un état à l'autre. De plus, le fonctionnement à une fréquence "relativement" élevée entraîne une amélioration du comportement transitoire de la régulation et une diminution de la taille des composants de filtrage et des transformateurs. Ces derniers sont souvent adjoints aux alimentations pour assurer l'isolement galvanique entre l'entrée et la sortie. Enfin, la réduction de la taille des composants va dans le sens d'une diminution des résistances, capacités et inductances parasites qui leur sont associées, entraînant, par conséquent, une augmentation du rende-

ment. Cependant d'autres facteurs limitent la valeur de la fréquence maximale admissible pour ces convertisseurs et avec elle, le rendement. Ces phénomènes concernent en particuliers les dissipations dues au découpage. Les interrupteurs de découpage, transistors MOSFET ou bipolaires, travaillent alternativement dans deux modes bien distincts, : bloqué ou passant, dans lesquels, ils ne dissipent aucune puissance. Cependant, les transitions entre ces deux modes s'opèrent de façon brutale. Durant un laps de temps non négligeable, les transistors dissipent de la puissance dans des proportions de plus en plus importantes au fur et à mesure que la fréquence de commutation augmente [2]. Il apparaît donc une limite ultime en fréquence à ne pas dépasser pour garantir à la fois l'intégrité des transistors et un rendement correct. Typiquement, les fréquences maximales autorisées s'étendent jusqu'à 100KHz pour des transistors bipolaires et 500KHz pour des MOSFETs.

Ces dernières années, la miniaturisation des composants a permis l'émergence de systèmes électroniques intégrables dans des encombrements de plus en plus réduits. Ceci est particulièrement visible dans les domaines de la micro-informatique, des télécommunications et des systèmes embarqués. Ces systèmes deviennent, par la même occasion, portables et alimentés par des batteries à autonomie réduite. Les concepteurs d'alimentations dédiées à ces applications sont donc confrontés à la fois au challenge de la réduction de la taille des convertisseurs, de manière à pouvoir les intégrer directement sur le système de traitement de l'information et non plus sur une carte séparée, et à celui de l'augmentation du rendement [3][4]. A ces critères vient s'ajouter, depuis le début des années 90, la nécessité de concevoir des alimentations répondant aux normes de compatibilité électromagnétique. Les alimentations à découpage ne sont plus adaptées à toutes ces exigences puisque celles-ci vont dans le sens d'une augmentation de la fréquence et de l'annulation des pertes de commutations.

Indirectement, les techniques de filtrage résonnant employées pour le chauffage à induction vont apporter de nouvelles pistes pour la conception des convertisseurs et relancer la course à la miniaturisation et au rendement maximal [1][5][6]. Ceci débouchera sur la création d'une nouvelle catégorie de convertisseurs dits à résonance. Ce type de convertisseurs fait appel à des circuits LC du second ordre qui permettent le contrôle de l'évolution des tensions et courants des transistors. Ainsi, il devient possible de commander l'ouverture et la fermeture de ces derniers à tension ou courant nuls pour supprimer toute dissipation de puissance et toute contrainte thermique et réduire les perturbations électromagnétiques. La fréquence de fonctionnement peut, ainsi, être augmentée de manière à minimiser la taille des composants de filtrage. En outre, l'architecture des convertisseurs résonnants est souvent telle qu'il est possible de tirer parti des éléments parasites en les incluant aux composants actifs de filtrage. Ainsi, les rendements de conversion peuvent atteindre les 90% à des fréquences supérieures à 700KHz.

Les recherches actuelles en matière de convertisseurs DC-DC s'orientent, bien évidemment, vers ce type d'alimentation et les topologies les mieux adaptées à l'intégration dans des boîtiers compatibles à la micro-électronique.

Au nombre des alimentations résonnantes développées jusqu'à ce jour, figurent les convertisseurs dits de classe E^2 issus des travaux de N.O SOKAL [7] sur les inverseurs de classe E, travaux adaptés à la conversion DC-DC par M.K. Kazimierczuk [8][9]. La structure de ce type de convertisseur présente l'avantage d'un nombre de composants réduit par rapport aux architectures plus traditionnelles. La possibilité de tirer pleinement partie de la plupart des éléments parasites autorise également le fonctionnement du convertisseur de classe E^2 à des fréquences supérieures au MHz sans affectation du rendement. De nombreux circuits appartenant à cette famille ont été publiés [10] et certains d'entre-eux ont donné lieu à une étude statique [8][9] mais aucun à une étude dynamique poussée. Celle-ci n'est d'ailleurs pas rendue aisée du fait de la forte non-linéarité des systèmes de classe E^2 .

Nous avons voulu, par le travail présenté ci-après, contribuer à la caractérisation des convertisseurs DC-DC de classe E^2 en apportant une méthode fine de modélisation de leur comportement dynamique. Etant données les constantes de temps associées à ce type de circuits, il serait hors de question de mener cette étude complètement par l'unique biais d'outils d'aide à la conception (C.A.O) de type SPICE [11] ou ELDO [12]. L'idée qui a gouverné notre travail est donc de donner une méthode d'extraction analytique de la fonction de transfert de convertisseurs de classe E^2 en vue de la conception d'un système de régulation réellement fiable et non pas obtenu empiriquement.

Nous avons, néanmoins, fait appel à la C.A.O pour valider les diverses études théoriques menées tout au long du travail et avons opté pour ELDO, simulateur de type HSPICE, nous autorisant la modélisation comportementale, grâce aux langages ELDO-FAS et HDLA, de certains composants tels les transistors et diodes de puissance ainsi que les oscillateurs contrôlés en tension. Cette technique, dans laquelle les composants complexes ne sont pas modélisés par des schémas équivalents à base de composants simples (transistor, résistances, condensateurs...) mais par des équations reliant les grandeurs électriques entre elles, réduit nettement les temps de simulation.

La présentation est articulée comme suit:

Le premier chapitre est consacré au rappel du principe de fonctionnement des convertisseurs DC-DC de classe E^2 . Y sont également exposés leurs principaux avantages par rapport aux alimentations à découpage et à résonance conventionnelles.

Nous avons fait le choix de présenter, dans le deuxième chapitre, l'étude statique de deux convertisseurs de classe E^2 qui diffèrent par le type de redresseur utilisé. Nous couvrons ainsi, les deux grandes topologies de redressement en classe E. Les équations définies dans ce chapitre sont primordiales puisqu'elles servent à la fois de base au dimensionnement des convertisseurs et à l'extraction des équations qui en caractérisent le comportement dynamique.

Dans le chapitre III, nous décrivons la méthode générale utilisée pour l'extraction du comportement dynamique d'un convertisseur de classe E^2 et proposons une structure adaptée de convertisseur régulé.

Le chapitre IV utilise les résultats théoriques du chapitre II pour concevoir deux convertisseurs et présente les résultats de leur étude en régime établi.

Enfin, nous validons l'étude dynamique dans le chapitre V en déterminant la fonction de transfert de chacun des deux convertisseurs décrits au chapitre IV et en présentant les résultats expérimentaux obtenus après fabrication des deux convertisseurs régulés.

Références bibliographiques citées en avant-propos

- [1] J. P. FERRIEUX and F. FOREST,
"Alimentations à découpage, convertisseurs à résonance.
Principes, composants, modélisation",
Collection Technologies - Editions MASSON.

- [2] R. J. GUTMANN,
"Application of RF circuit design principles to distributed power converters",
IEEE Transactions on industrial electronics and control instrumentation, vol. IECL-27, no. 3,
august 1980.

- [3] B.K. BOSE,
"Recent advances in power electronics",
IEEE Transactions on power electronics vol. 7, no. 1, january 1992

- [4] J. G. KASSAKIAN and M.F. SCHLECHT,
"High-frequency, high-density converters for distributed power supply systems",
Proceedings of the IEEE, vol. 76, no. 4, april 1988.

- [5] B. K. BOSE,
"Power electronics - an emerging technology",
IEEE Transactions on industrial electronics, vol. 36, no. 3, august 1989.

- [6] E. E. BUCHANAN, Jr. and E. J. MILLER
Resonant switching power conversion technique
Power electronics specialists conference 1975.

- [7] N. O. SOKAL and A. D. SOKAL,
"Class E - a new class of high efficiency tuned single-ended switching power amplifiers",
IEEE Journal of solid-state circuits, vol. sc-10, no. 3, june 1975.

- [8] M. K. KAZIMIERCZUK and J. JÓZWIK,
"DC-DC converter with class E zero-voltage-switching inverter and class E zero-current-switching
rectifier",
IEEE Transactions on circuits and systems, vol. 36, no. 11, november 1989.

- [9] M. K. KAZIMIERCZUK and J. JOZWIK,
"Class E² narrow-band resonant DC/DC converters",
IEEE Transactions on instrumentation and measurement, vol. 38, no. 6, pp 1064-1068, december
1989.

- [10] M. K. KAZIMIERCZUK and J. JOZWIK
Class E² narrow-band resonant DC/DC converters
IEEE Transactions on instrumentation and measurement, vol. 38, no. 6, pp 1064-
1068, december 1989.

- [11] META-SOFTWARE
HSPICE user's manual H9001

- [12] ANACAD Electrical Engineering Software,
"User's manual"

Les convertisseurs de tension DC/DC de classe E²

I - 1. Introduction

Ce chapitre introduit la famille des convertisseurs de tension continu-continu de classe E², décrit leur fonctionnement de façon qualitative et en détermine les qualités et défauts majeurs. Cette présentation sert de base à l'analyse du comportement en régime établi puis dynamique de ces circuits dans les chapitres suivant. Au préalable, nous rappelons l'intérêt des convertisseurs résonnants, dont la classe E² fait partie intégrante, en comparaison des alimentations à découpage conventionnelles.

I - 2. Alimentations à découpage et convertisseurs résonnants

I-2-1. Rappel sur les alimentations à découpage

Le principe de fonctionnement d'une alimentation à découpage est illustré par le schéma de la figure I.1. Deux étages suffisent à la conversion de tension. Le premier d'entre eux se charge, par le biais d'un interrupteur commutant à fréquence fixe mais temps de conduction variable, de découper la tension d'entrée V_{in} pour en extraire une tension carrée v_I (cf. figure I.1). Cette tension est simplement filtrée par le second étage de manière à n'en conserver que la valeur moyenne V_o , valeur directement fonction du rapport cyclique de conduction de l'interrupteur. Les alimentations à découpage se déclinent suivant trois grandes structures dites BUCK, BOOST et BUCK-BOOST [I.1], caractérisées respectivement par un rapport de conversion $\frac{V_o}{V_{in}}$ inférieur à un, supérieur à un ou quelconque suivant la valeur du rapport cyclique de conduction de l'interrupteur. A titre d'exemple, la figure I.2 représente la structure classique d'une alimentation régulée de type BUCK et les formes d'ondes des tensions et courants associés. Dans tous ces systèmes, la régulation de la tension de sortie est assurée par le contrôle du rapport cyclique de conduction de l'interrupteur de découpage selon la technique dite de modulation de largeur d'impulsion (MLI). Par souci de simplification, nous n'illustrons ici son principe que dans le cas de l'alimentation de type BUCK présentée précédemment. Une tension d'erreur V_e , résultant de la différence entre une fraction de la tension de sortie à réguler et une valeur de référence V_{ref} est comparée à un signal en dent de scie v_s de fréquence fixe f . C'est le signal logique v_{dr}

issu de cette comparaison qui contrôle l'ouverture et la fermeture de l'interrupteur de découpage. Tant que la valeur du signal triangulaire est inférieure à la tension d'erreur, l'interrupteur reste fermé (figure I.2). Quand ce n'est plus le cas, il s'ouvre. Plus la tension de sortie est faible, plus la tension d'erreur est élevée et donc plus la durée de fermeture est longue. Par conséquent, la puissance transmise en sortie tend à croître et augmente, de ce fait, la tension de sortie.

Il est nécessaire de caractériser l'alimentation à découpage en terme de rendement, d'encombrement et de perturbations électromagnétiques pour en comprendre toutes les limitations.

Comme l'illustre la figure I.3, les principales pertes de puissance interviennent dans les interrupteurs de découpage durant les transitions de l'état conducteur à l'état bloqué et deviennent prépondérantes avec l'augmentation de la fréquence. Ce phénomène a une incidence tant sur le rendement global de l'alimentation que sur les contraintes thermiques supportées par les interrupteurs. Par conséquent, toute alimentation à découpage présente une fréquence maximale d'utilisation, dépendante de ses spécifications en puissance et des paramètres technologiques des transistors utilisés comme interrupteurs. Généralement, on estime cette fréquence à 100KHz pour des transistors bipolaires et 500KHz pour des MOSFETs. Le convertisseur ne peut ainsi tirer les bénéfices d'une augmentation de la fréquence, à savoir:

- pour une impédance donnée, la réduction de la valeur et donc de la taille des composants de filtrage ayant pour effet une diminution sensible de l'encombrement nécessaire au convertisseur.

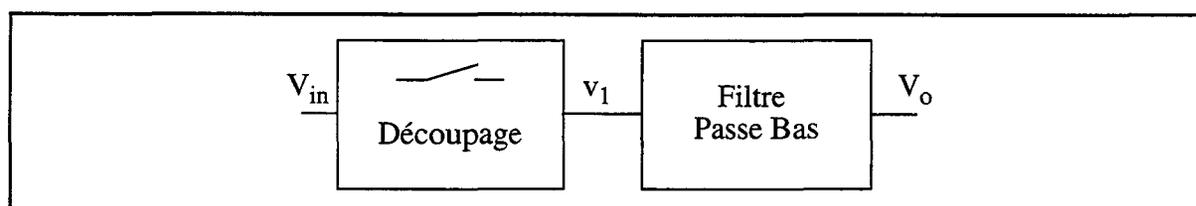


figure I.1: Principe de fonctionnement d'une alimentation à découpage

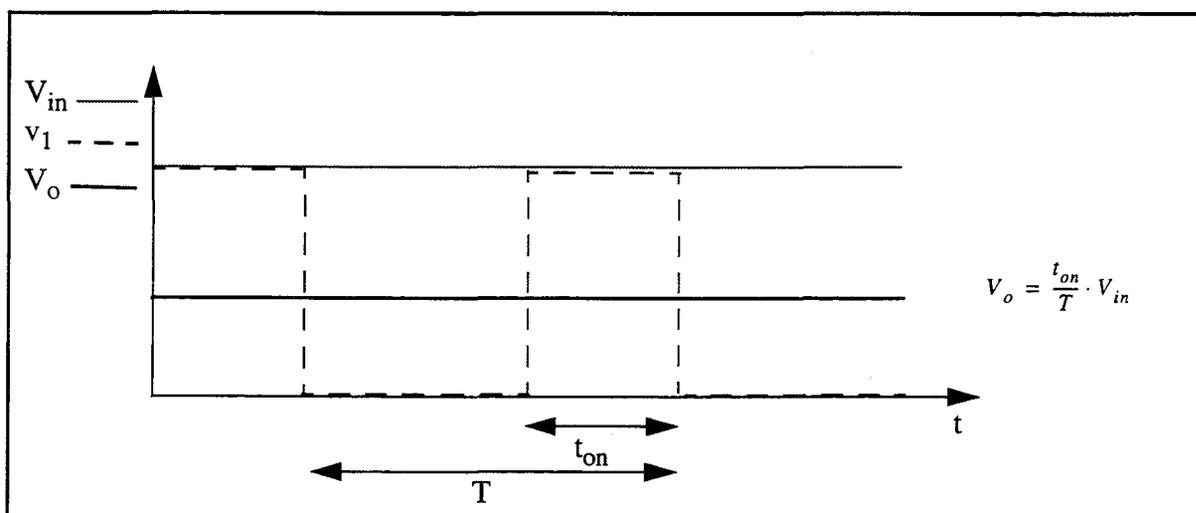


figure I.1: Application du principe du découpage à une alimentation de type BUCK

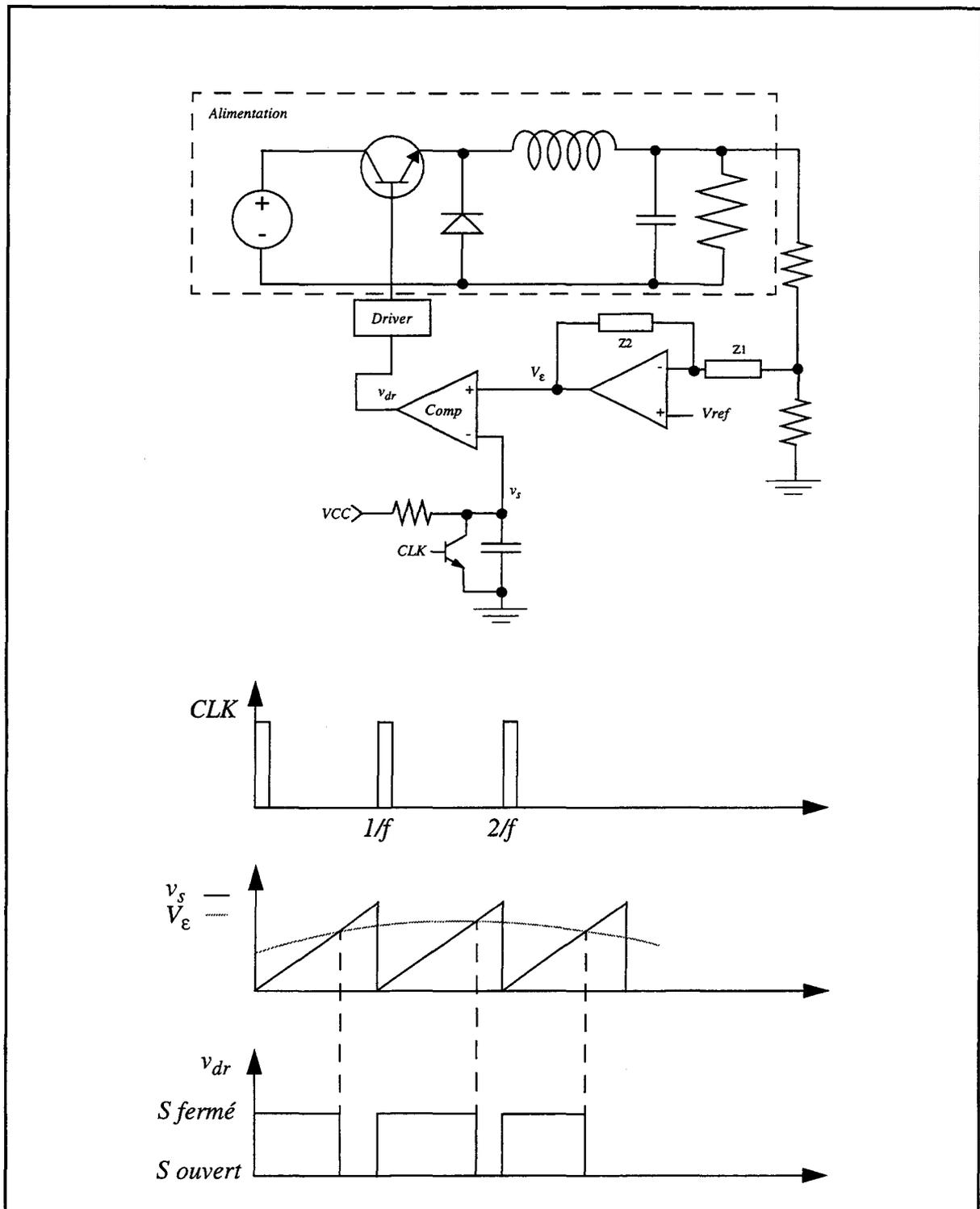


figure I.2: Structure classique d'une alimentation de type BUCK régulée en mode tension et principe de la régulation en PWM.

- l'augmentation de la vitesse de régulation rendant le convertisseur moins sensible aux variations de charge ou de tension d'entrée.

Toutes les alimentations à découpage intègrent des diodes de puissance dites de roue libre pour assurer la continuité du courant lors de l'ouverture des interrupteurs. Ces diodes entrent en

conduction et sont coupées brutalement. Elles subissent alors pleinement les effets de recouvrement inverse [I.2] et deviennent, elles aussi, causes de dissipation.

Outre des dissipations de puissance, les changements d'état brutaux des interrupteurs entraînent des perturbations électromagnétiques non négligeables également aggravées par une augmentation de la fréquence. Ceci ne peut satisfaire aux normes de compatibilité électromagnétiques entrées en vigueur récemment.

Dans les applications courantes où les contraintes d'encombrement et de rendement restent dans des normes acceptables, le recours au découpage classique reste, de part sa relative simplicité de mise en oeuvre, la solution la moins coûteuse et la mieux maîtrisée par les concepteurs.

I-2-2. Rappel sur les convertisseurs à résonance

La miniaturisation des composants et l'intégration de fonctions de plus en plus complexes dans un espace sans cesse réduit permettent, désormais, le développement des systèmes portables surtout exploités dans les domaines des télécommunications et de la micro-informatique. Pour suivre cette évolution, les concepteurs sont confrontés à la nécessité de réduire la taille des convertisseurs DC-DC. Or, la majeure partie de l'encombrement d'un convertisseur est imputable aux radiateurs des composants de commutation [I.3]. Ainsi, tout gain de place est fortement lié à une suppression des dissipations de puissance dans les composants actifs et à une augmentation de la fréquence de fonctionnement: autant de contraintes qu'aucune alimentation à découpage classique ne peut supporter. C'est pourquoi d'autres architectures ont été développées pour remédier à ces problèmes et sont connues sous le nom de convertisseurs quasi-réson-

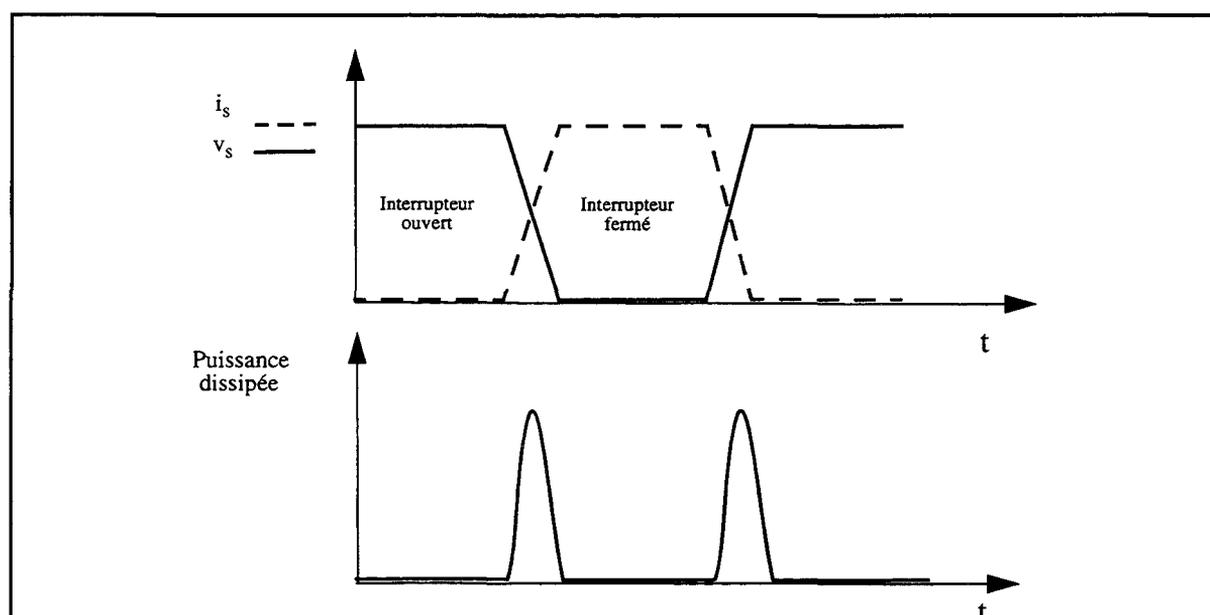


figure I.3: Mécanismes de dissipation de puissance dans l'interrupteur de découpage

nants et résonnants.

Les premiers exploitent directement les structures classiques des convertisseurs à découpage dans lesquelles les interrupteurs (transistors et diodes), dont les commutations sont entièrement commandées, sont remplacés par des interrupteurs dits résonnants [I.4]. Les formes d'ondes des courants et tensions aux bornes de ces interrupteurs sont sinusoïdales, par conséquent ceux-ci présentent au moins une commutation naturelle non dissipative. La figure I.4 montre l'exemple d'un convertisseur quasi-résonnant de type BUCK dont l'interrupteur commute à courant nul.

Le convertisseur résonnant [I.5] fonctionne sur le principe décrit sur la figure I.5. Le circuit comporte deux étages. Le premier a la fonction d'inverseur: il génère une tension sinusoïdale d'amplitude proportionnelle à celle de la tension continue d'entrée et de fréquence égale à la fréquence de fonctionnement du convertisseur. Le second étage est tout simplement un redresseur. Dans une telle structure, les formes d'onde des courants et tensions aux bornes des composants actifs sont sinusoïdales. Il est alors aisé de contrôler leur évolution de manière à ne déclencher de changement d'état des interrupteurs qu'à tension ou courant nuls donc en minimisant les dissipations de puissance. Dans un convertisseur résonnant conventionnel, la fonction d'inversion est réalisée par une structure en pont ou demi-pont dont la charge est un circuit RLC série ou parallèle, le redresseur étant isolé de l'inverseur par un transformateur. A titre d'exemple, la figure I.6 représente un convertisseur à résonance série.

I-2-3. Comparaison des caractéristiques des convertisseurs

Les principales caractéristiques de l'alimentation à découpage, du régulateur linéaire et du convertisseur résonnant [I.1] sont comparées dans le tableau I.1.

Ce tableau montre que le rendement d'une alimentation à découpage peut atteindre 90% mais ceci correspond à des configurations bien spécifiques pour lesquelles le courant délivré est faible [I.6]. Dans ce cas, le courant peut être délivré par la capacité de filtrage de sortie de l'alimentation sans que la tension régulée ne chute trop fortement. Le transistor de découpage est ainsi ouvert pendant plusieurs périodes jusqu'à ce que la tension de sortie atteigne une valeur minimale critique. Pendant ce laps de temps, aucune énergie n'est transmise par l'entrée. De ce fait, le rendement de l'alimentation augmente fortement. Il est néanmoins impossible d'appliquer cette technique aux alimentations délivrant de forts courants de charge car ils devraient avoir recours à de capacités de forte valeur incompatibles avec les applications à faible encombrement. Ainsi, le rendement d'une alimentation résonnante est plus grand que celui de l'alimentation à découpage classique et ce pour des fréquences de fonctionnement plus élevées.

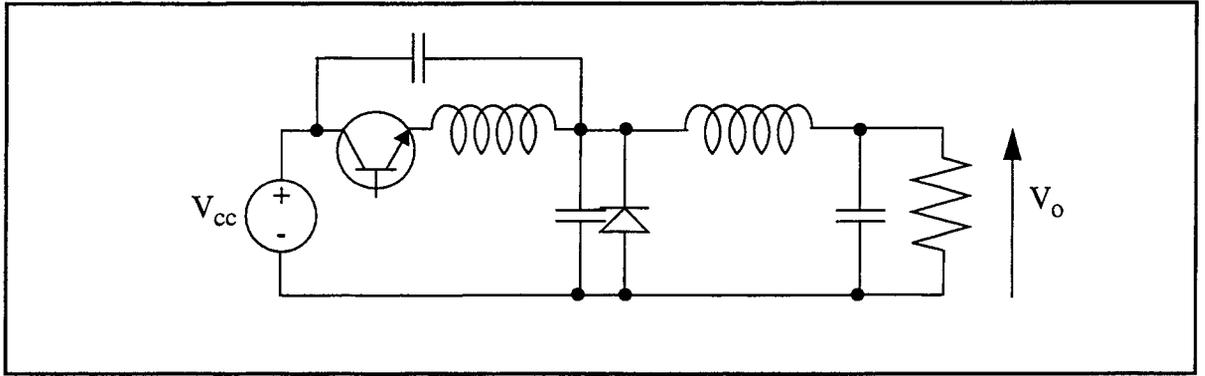


figure I.4: Convertisseur quasi-résonnant de type BUCK à commutation à courant nul.

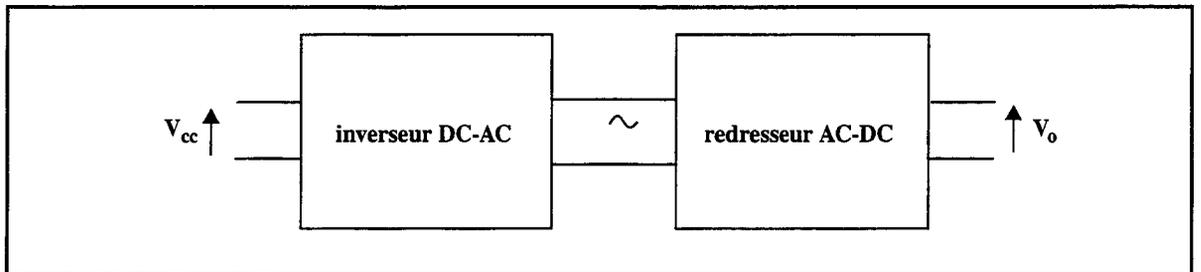


figure I.5: Principe de fonctionnement des alimentations à résonance

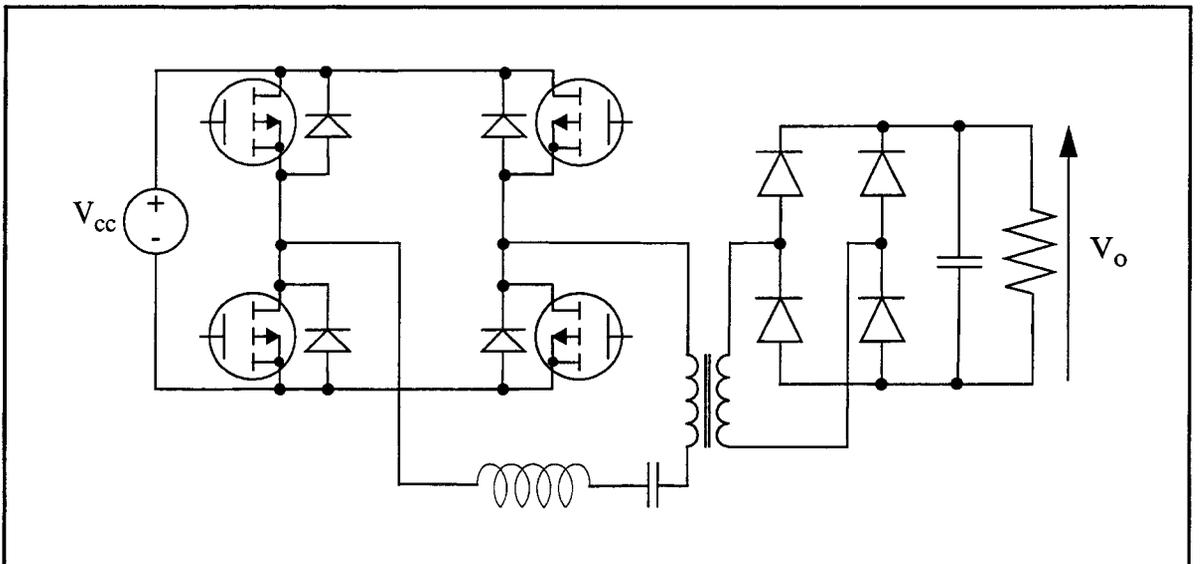


figure I.6: Convertisseur à résonance série

I - 3. Les convertisseurs DC-DC de classe E²

I-3-1. Principe

Les convertisseurs de classe E² sont membres de la famille des convertisseurs résonnants. Même si leur structure diffère sensiblement de la structure conventionnelle à pont en H, ils fonctionnent sur le principe de l'inversion puis du redressement de la tension d'entrée, vérifiant une

Caractéristiques	Résonance	Découpage	linéaire
Rendement	75 à 90%	65 à 90%	35 à 55%
variation de la tension d'entrée	-15% à +20%	-15% à +20%	-10% à +10%
Ondulation résiduelle crête à crête	0.5%	1%	0.1%
Perturbations conduites et rayonnées	moyennes	importantes	négligeables
fréquence maximale	800KHz	500KHz	-

tableau I.1: Comparatif des caractéristiques principales des alimentations à résonance, à découpage et des régulateurs linéaires

caractéristique fondamentale des convertisseurs résonnants. Nous présentons tout d'abord qualitativement l'inverseur de classe E puis divers types de redresseurs de classe E pour ensuite constituer le convertisseur de classe E². La connexion d'un transformateur entre l'inverseur et le redresseur n'est pas nécessaire mais peut être utilisée pour augmenter la valeur de la tension de sortie. L'appellation classe E² provient donc simplement de l'utilisation de structures d'inversion et de redressement de classe E et fait référence aux convertisseurs de classe E constitués d'un inverseur de classe E et d'un redresseur usuel [I.7]. Ces derniers présentent donc inévitablement un rendement moindre.

I-3-2. L'inverseur de classe E

La structure de base de l'inverseur de classe E, présentée à la figure I.7, a été proposée par N.O et A.D. Sokal [I.8]. Le circuit est simplement composé d'une inductance de filtrage L_f d'un interrupteur fonctionnant en commutation et mis en parallèle avec une capacité C_s dite de shunt et d'un circuit L_r - C_r - R série. L'interrupteur, commutant à une fréquence f élevée (typiquement 1MHz), est réalisé à l'aide d'un simple transistor MOS ou bipolaire. Ce circuit effectue la conversion de la tension continue d'entrée en une tension sinusoïdale de fréquence f avec un minimum de dissipation dans le transistor de commutation.

Du point de vue structure, certaines règles de conception sont à respecter pour garantir le fonctionnement optimal du système. Tout d'abord, la valeur de l'inductance L_f doit être grande de manière à filtrer toutes les composantes non continues du courant d'entrée. Ensuite, le facteur de qualité du circuit résonnant série doit être suffisamment élevé (typiquement supérieur à 5) pour que le courant de sortie soit réduit à sa composante fondamentale de fréquence f .

L'étude qualitative de ce circuit met en évidence l'intérêt qu'il présente en terme de ren-

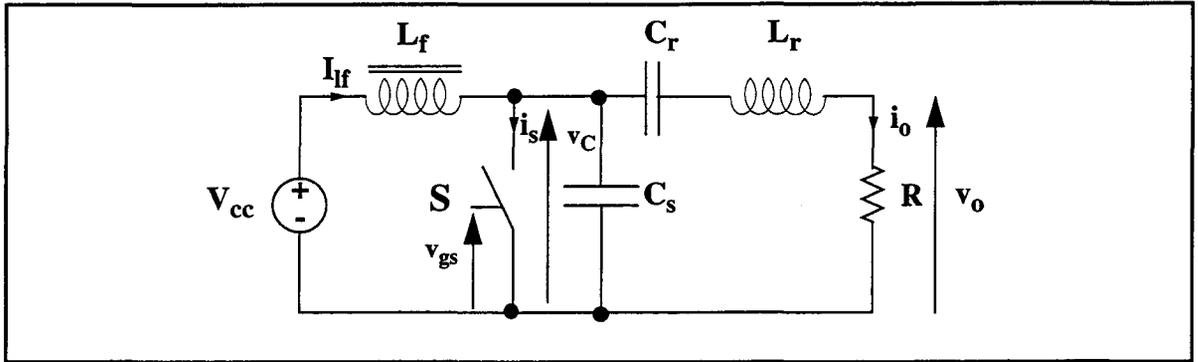


figure I.7.: Structure de base de l'inverseur de classe E

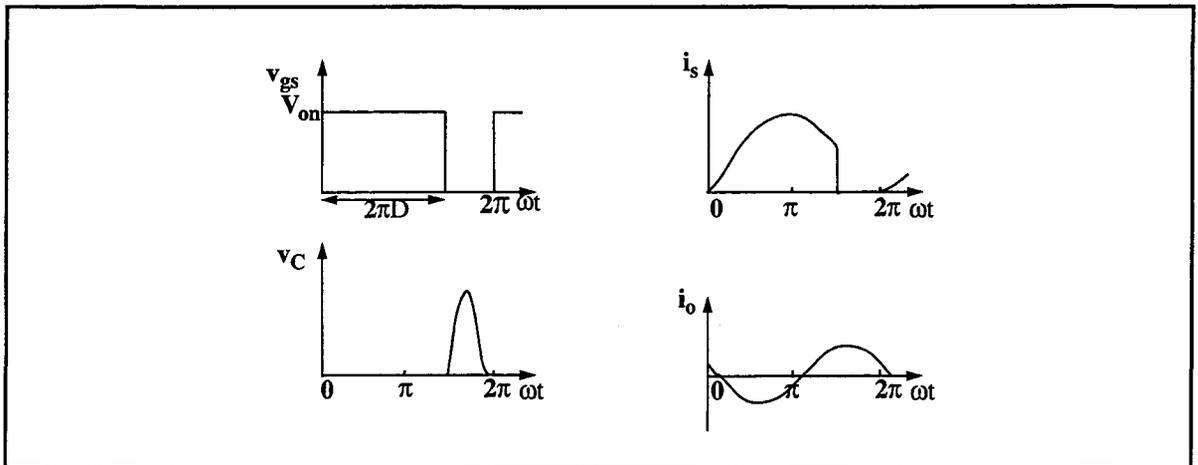


figure I.8: Courants et tensions caractéristiques de l'inverseur de classe E

dement. Nous étudions le circuit à l'instant où le transistor vient d'être mis en état de non conduction (cf. figure I.8). Dans cette configuration, le courant continu I_{f} se répartit dans le circuit L_r - C_r - R - C_s . Le courant i_o de la branche résonante série étant purement sinusoïdal, celui circulant dans la capacité de shunt C_s est une combinaison d'un courant continu et d'un courant sinusoïdal. De ce fait, la tension v_C prend la forme d'une "cloche". Il est alors possible de concevoir le circuit de telle sorte qu'au moment du passage de v_C à valeur nulle le transistor soit remis en conduction. Ainsi, aucune variation brutale de tension aux bornes de C_s ne crée de courant de décharge donc de dissipation de puissance. L'inverseur de classe E devient optimal si la vitesse de décroissance de v_C est, elle aussi, nulle lors de la fermeture du transistor. Ceci présente l'avantage d'autoriser un délai de commutation durant lequel la tension v_C varie peu minimisant ainsi les dissipations. D'autre part, le circuit résonant L_r - C_r n'est pas accordé sur la fréquence de commutation mais présente plutôt une impédance inductive. Cet effet permet de retarder la montée du courant dans le transistor par rapport à la chute de la tension v_C . Par conséquent, les dissipations lors de la transition ouvert-fermé sont négligeables. Durant le laps de temps où le transistor est en conduction, il dissipe peu car la tension à ses bornes est faible. A la fin de la période, le transistor passe à l'état non conducteur et le courant qui le parcourt doit s'annuler. Sa vitesse de décroissance est limitée d'une part par l'impédance inductive du circuit et d'autre part par le temps de descente du transistor. Par conséquent, la croissance de la tension v_C doit être faible durant cet instant de manière à minimiser les dissipations. Cet effet est réalisé

grâce à la capacité C_s .

Cette analyse montre que les dissipations de puissance sont sérieusement réduites en comparaison d'une structure à découpage classique, autorisant le fonctionnement de l'inverseur à des fréquences supérieures au MHz en garantissant un rendement minimal de 96% [I.9]. Néanmoins, les pertes existent et interviennent majoritairement lors de la transition fermé-ouvert [I.10][I.9]. C'est donc ce point qu'il faut soigner lors de la conception en faisant appel à des transistors à transitions très rapides. Un phénomène dissipatif de moindre importance mais à ne pas négliger est dû à la non-nullité de la tension aux bornes du transistor lorsque celui-ci se retrouve à l'état conducteur [I.11]. En effet, les transistors MOSFETS sont caractérisés, à la conduction, par une résistance $R_{ds(on)}$ de valeur non négligeable. De même, les transistors bipolaires présentent à la saturation une tension collecteur-émetteur non nulle. Ces caractéristiques sont sources de dissipation thermique.

Outre la minimisation des pertes, l'inverseur de classe E, de part sa structure, permet de tirer efficacement profit de la plupart des composants parasites. En effet, les inductances parasites séries peuvent être intégrées aux inductances L_f et L_r , de même que la capacité totale de shunt est composée de la capacité C_s augmentée de la capacité de sortie du transistor et des capacités parasites de ligne. D'ailleurs, des travaux ont été menés concernant la conception d'un inverseur de classe E, destiné à des applications de communication très haute vitesse (900 MHz), n'utilisant que la capacité de sortie du transistor [I.12].

Certaines précautions sont à prendre quant au choix du transistor. En effet, lors de l'implémentation, si le facteur de qualité du circuit résonnant série Q_l calculé à la fréquence de travail est plus petit que le facteur de qualité Q_{opt} donnant les conditions de fonctionnement optimales décrites précédemment, l'oscillation de la tension v_C lors de l'ouverture de l'interrupteur est trop amortie et ne s'annule pas à l'instant de la fermeture du transistor (figure I.9). La capacité C_s se décharge alors brutalement dans le transistor et engendre une dissipation de puissance. A l'inverse, si le facteur Q_l est trop élevé, la tension v_C s'annule trop rapidement et devient négative à la fermeture du transistor. Le courant de décharge de C_s est alors négatif. Le transistor doit donc être en mesure de supporter un courant bidirectionnel et une tension inverse relativement importante, ce qui peut être acceptable pour un transistor MOSFET mais l'est moins facilement pour un bipolaire. Il est, par conséquent, utile de prendre certaines précautions pour éviter toute destruction. La technique la plus répandue en matière de protection est le recours à la diode antiparallèle sur le transistor [I.13][I.8](figure I.10). Grâce à ce type d'interrupteur, la tension v_C inverse maximale est limitée à la valeur de la tension de seuil de la diode et à la fermeture du transistor, les dissipations sont substantiellement réduites. Ce type de fonctionnement de l'inverseur est appelé régime sous-optimal. Ainsi, une plus grande imprécision sur la valeur du facteur de qualité et du rapport cyclique de conduction du transistor peut être tolérée sans affecter le fonctionnement du circuit en ce qui concerne son rendement. Du point de vue technologique, il faut noter que le transistor MOSFET de puissance possède par cons-

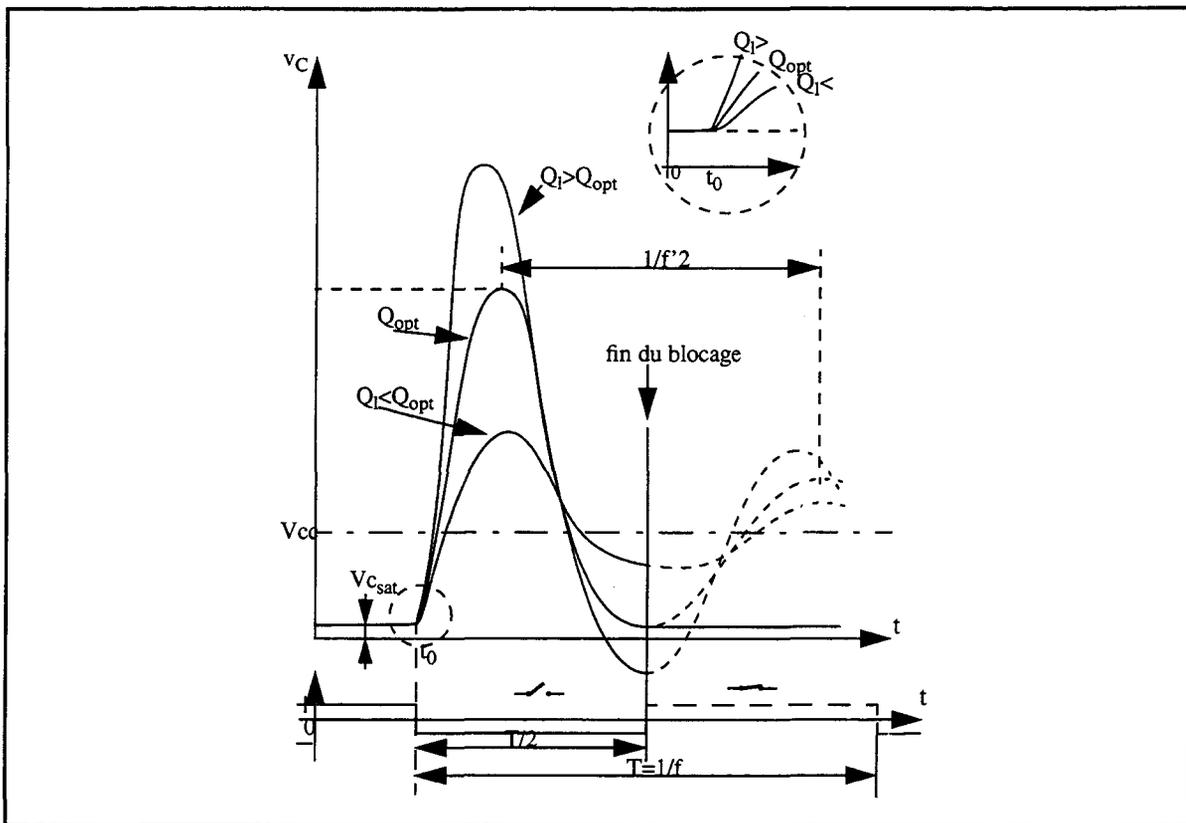


figure I.9. Effet des variations de Q_1 sur v_C .

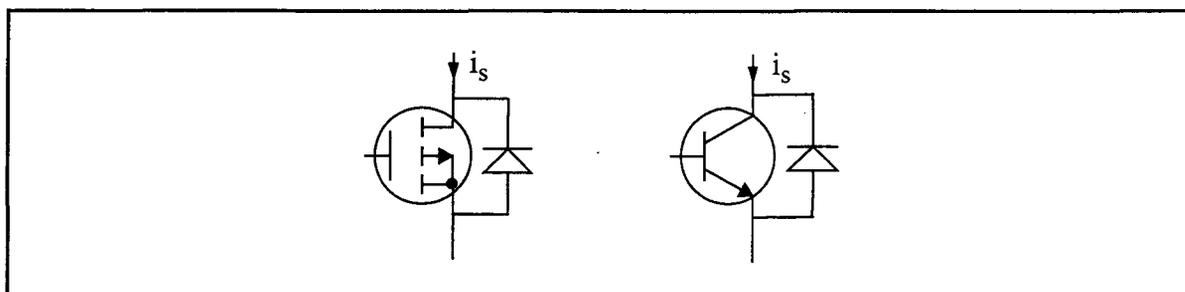


figure I.10. Interrupteurs bidirectionnels a) de type MOSFET, b) de type bipolaire

truction une diode antiparallèle. Il est donc parfaitement approprié aux applications de conversion en classe E.

D'autres structures apparentées à la famille des inverseurs de classe E existent [I.14][I.13][I.15] mais elles s'adaptent plus difficilement à la conversion de classe E². De ce fait, elles sont beaucoup moins usitées et nous ne les étudierons pas ici. L'inverseur de classe E, dans sa structure traditionnelle, a également été adapté à la multiplication de fréquence [I.16][I.17][I.18], à la modulation d'amplitude [I.19] et monté en oscillateur haute fréquence [I.20].

I-3-3. Les redresseurs de classe E

I-3-3-a. Présentation générale

Les premiers travaux concernant la conversion de tension DC-DC en classe E utilisaient le principe évoqué par la figure I.5 mais avec un redresseur de type conventionnel ce qui avait pour inconvénient majeur de limiter le rendement du système [I.21]. C'est pourquoi ont été développées les architectures de redresseurs résonnants et en particuliers les redresseurs de classe E à partir des travaux menés sur l'inverseur de classe E [I.22]. Ces redresseurs exploitent le principe de la commutation naturelle de composants actifs soumis à des tensions et courants sinusoïdaux. Ainsi, les rendements accessibles par les redresseurs de classe E sont de l'ordre de 90% [I.23] et ce pour des fréquences supérieures au MHz.

Classiquement, les topologies de redresseur de classe E se répartissent en deux catégories [I.22]:

- les redresseurs commutant à tension nulle ou ZVSR (*zero voltage switching rectifier*)
- les redresseurs commutant à courant nul ou ZCSR (*zero current switching rectifier*)

Chaque catégorie inclut une multitude de structures [I.24] que nous ne pouvons évidemment présenter en profondeur ici. Nous avons donc choisi de décrire ci-après deux redresseurs, un par catégorie, qui seront par la suite les éléments constitutifs des convertisseurs dont nous étudierons le comportement dynamique. Notre critère de sélection des redresseurs a porté sur la facilité d'interfacage avec l'inverseur de classe E. Ce dernier délivrant un courant sinusoïdal, nous avons opté pour des redresseurs courant-tension.

I-3-3-b. Redresseur de type ZCSR de classe E

Le redresseur sélectionné est présenté sur la figure I.11a). Sa structure relativement simple est issue de travaux publiés dans [I.25]. Il est typiquement composé d'une inductance L de faible valeur, d'une diode de commutation et d'un filtre passe bas du premier ordre. Pour l'analyse de son fonctionnement, nous supposons que la constante de temps associée au filtre passe-bas de sortie du redresseur est suffisamment grande pour que la tension de sortie soit considérée comme constante pendant une période du signal d'entrée. Nous étudions le redresseur sur cette période dans le cas d'un rapport cyclique de conduction de la diode de 50%.

Nous nous plaçons dans le cas où la diode est conductrice (figure I.11b)). La tension aux bornes de l'inductance L est, par conséquent, constante et égale à V_o (à une tension directe de diode près). Le courant i_L circulant dans la bobine croît donc linéairement. Tant qu'il est inférieur au courant sinusoïdal i , la diode conduit. Quand ce n'est plus le cas, la diode se coupe naturellement. Les effets de recouvrement inverse [I.2] sont minimisés et la puissance dissipée durant cette transition reste faible bien que la tension v_D de la diode augmente brutalement. Pendant la durée où la diode est non conductrice, le courant d'entrée circule dans L . La tension v_L est alors sinusoïdale. Quand la tension v_D , égale à $(v_L - V_o)$, devient supérieure à la tension di-

recte de la diode, cette dernière se remet naturellement en conduction. Lors de cette transition, il n'y a aucune variation brutale de tension. Du fait de la présence de l'inductance L , le courant i_D ne peut croître brutalement, ce qui a pour effet de minimiser les dissipations de puissance à la remise en conduction.

La mise en conduction de la diode intervient à courant nul et à faible variation de courant alors que son ouverture s'effectue à courant nul. C'est pourquoi le redresseur peut être classé dans la catégorie des redresseurs commutant à courant nul (ZCSR).

Ce type de circuit, s'il présente l'avantage d'un rendement très élevé et d'un nombre de composants réduit, possède néanmoins un inconvénient lié à sa structure. La capacité de jonction de la diode forme avec l'inductance L un circuit résonnant qui se met à osciller lors de la brusque variation de tension imposée à la diode lors de sa coupure. Ces oscillations non contrôlées peuvent conduire à la destruction de la diode si celle-ci n'a pas été dimensionnée en conséquence.

I-3-3-c. Redresseur de type ZVSR de classe E

Le redresseur sélectionné dans cette catégorie et présenté sur la figure I.12a) est, en fait, très similaire au circuit décrit ci-dessus. Une capacité de shunt C est simplement ajoutée en parallèle sur la diode et s'ajoute à sa capacité de jonction. Aussi, les oscillations de la tension in-

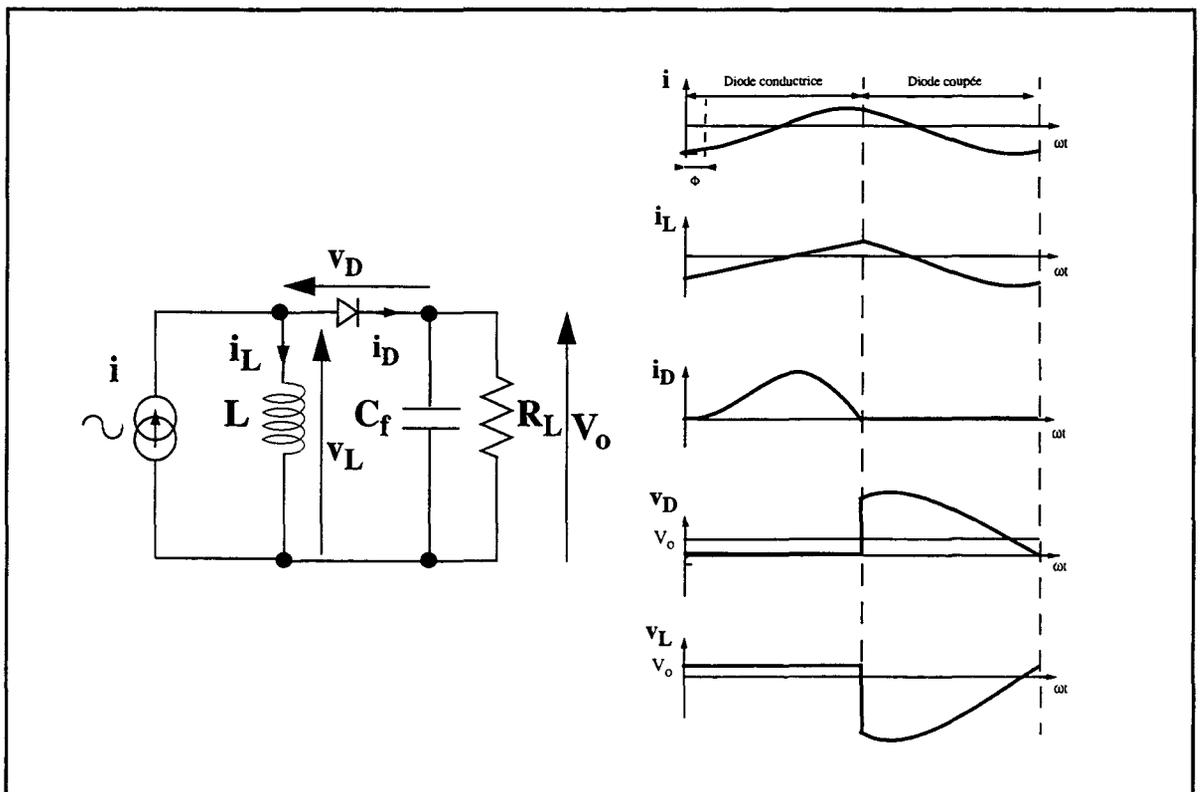


figure I.11: a) Redresseur ZCSR de classe E. b) Formes d'ondes des courants et tensions caractéristiques du circuit.

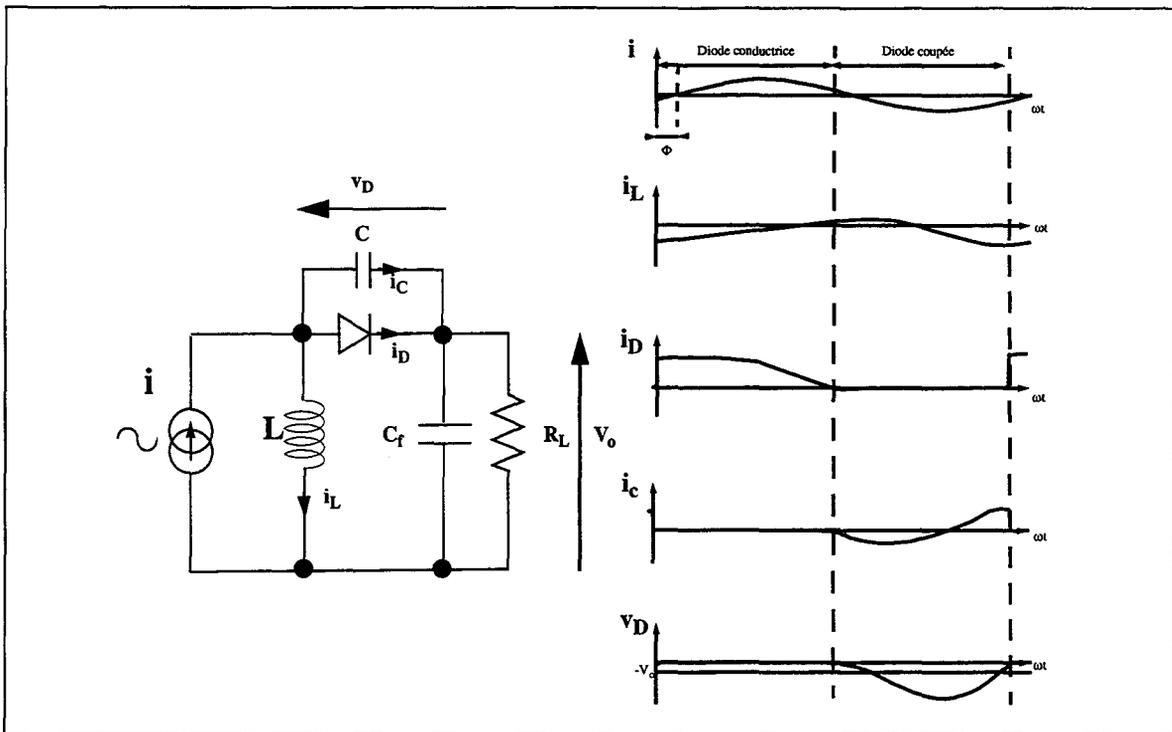


figure I.12: a) Redresseur ZVSR de classe E. b) formes d'ondes des courants et tensions caractéristiques du redresseur

verse de diode inhérentes au redresseur présenté ci-avant peuvent être parfaitement contrôlées.

Comme précédemment, nous menons l'étude fonctionnelle du circuit en supposant que la constante de temps du filtre passe-bas de sortie est suffisamment grande pour que les variations de la tension de sortie puissent être négligées. Quand la diode conduit, le circuit peut être représenté par le schéma équivalent de la figure I.13a) (nous supposons que la tension de sortie est suffisamment grande pour que la chute de tension dans la diode soit négligeable). Le courant i_L circulant dans l'inductance L croît donc linéairement (figure I.12b)). Quand il atteint la valeur du courant d'entrée, le courant i_D de la diode s'annule et cette dernière se coupe naturellement. Puisque ce courant est la différence entre un courant sinusoïdal et un courant linéaire, la transition s'effectue à faible vitesse de variation du courant. Les effets de recouvrement inverse sont pratiquement inexistantes. De plus, l'évolution de la tension inverse de la diode, après coupure, est contrôlée par la capacité de shunt. Cette dernière n'est pas chargée au moment de la commutation, l'évolution de la tension v_D ne peut donc être rapide. Toutes ces conditions minimisent les dissipations de puissance lors de la coupure de la diode.

Le circuit équivalent correspondant à la période pendant laquelle la diode est coupée est présenté sur la figure I.13b). La tension v_D aux bornes de la diode est une combinaison d'une tension sinusoïdale de fréquence f et d'une tension oscillant à la fréquence de résonance du circuit L - C . Tant que cette tension est inférieure à la tension de seuil de la diode, celle-ci reste bloquée. Quand ce n'est plus le cas, la diode se remet naturellement en conduction, la transition s'effectuant à variation de tension lente.

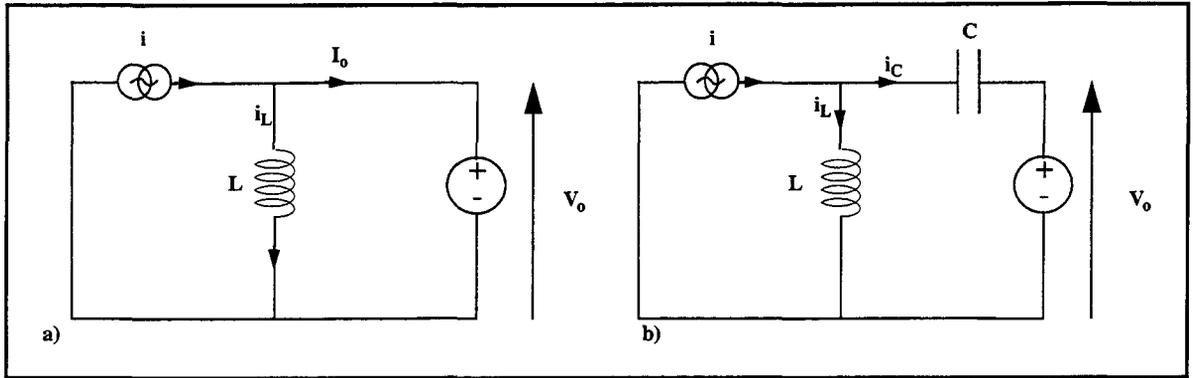


figure I.13: Schémas équivalents du redresseur ZVSR a) quand la diode conduit, b) quand la diode est non conductrice.

Le classement de ce redresseur parmi les structures ZVSR se justifie par le fait que toutes les transitions interviennent à tension nulle et variation de cette tension peu rapide. Le rendement de ce type de circuit peut atteindre 95% pour des fréquences de fonctionnement de l'ordre du MHz.

Ce redresseur présente, par rapport au redresseur ZCSR décrit précédemment, l'avantage de ne pas subir d'oscillations parasites lors de la coupure de la diode. Par conséquent, les valeurs maximales des courants et tensions sont parfaitement maîtrisées et le dimensionnement des composants en est facilité. Néanmoins, le redresseur est source de perturbations électromagnétiques importantes car lors de la remise en conduction de la diode, le courant i_D croît brutalement pour absorber le courant de décharge de la capacité de shunt et génère de nombreuses harmoniques.

De nombreuses autres topologies de redresseurs ZVSR existent [I.24][I.26]. La plupart redressent une tension sinusoïdale [I.22][I.23][I.26][I.27][I.28]. Dans le cadre des applications de conversion en classe E^2 , il faut leur adjoindre un circuit d'adaptation convertissant un courant sinusoïdal en une tension sinusoïdale [I.24]. Leur mise en oeuvre est par conséquent plus complexe que celle des structures décrites précédemment. C'est pour cette raison que leur étude ne sera pas abordée dans ce qui suit.

I-3-4. Implémentation du convertisseur DC-DC de classe E^2

Comme nous l'avons présenté au paragraphe I-3-1., le convertisseur de classe E^2 est obtenu par interfaçage d'un inverseur et d'un redresseur de classe E. Les redresseurs étudiés précédemment sont à entrée courant, ce qui permet leur adaptation directe en tant que charge de l'inverseur [I.29]. Les convertisseurs qui en résultent apparaissent sur les figures I.14 et I.15. D'autres topologies de convertisseurs DC-DC de classe E^2 sont présentées dans [I.9].

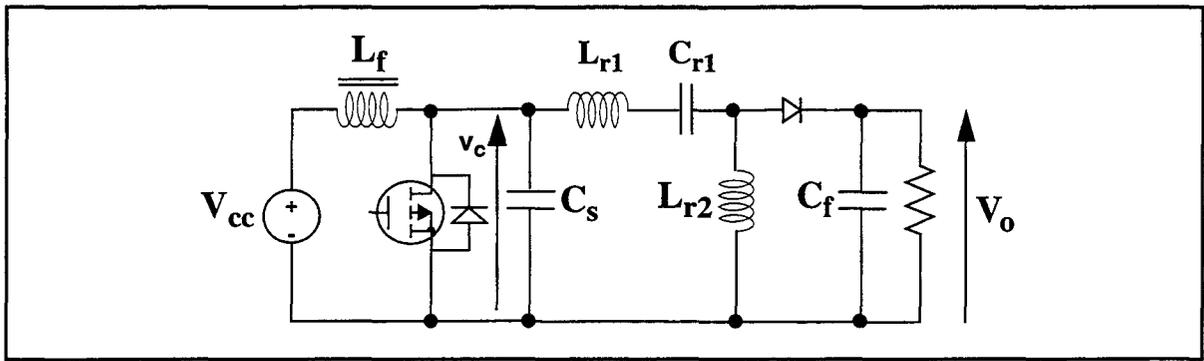


figure I.14: Convertisseur à redresseur ZCSR

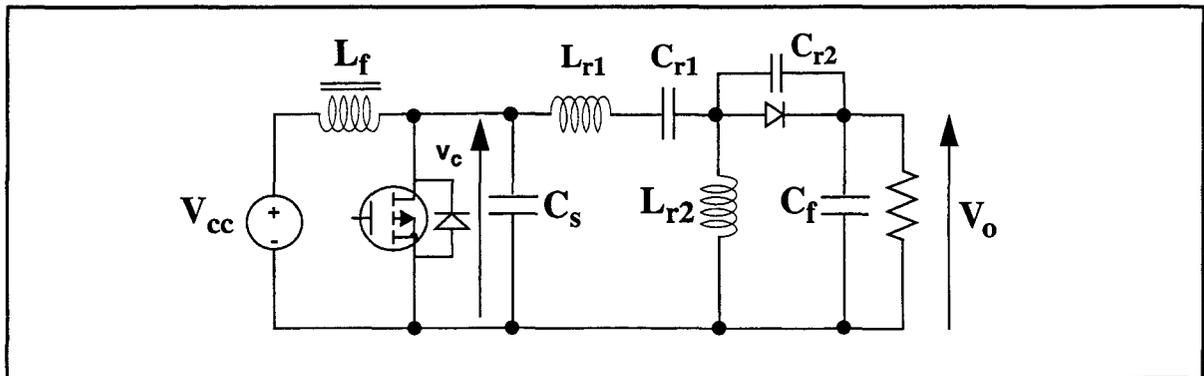


figure I.15: Convertisseur à redresseur ZVSR

Comme nous le détaillerons plus loin, lors d'une étude analytique, l'impédance d'entrée des redresseurs étudiés n'est pas purement résistive mais comprend également une partie soit inductive soit capacitive. De ce fait, les valeurs des éléments du circuit résonnant série de l'inverseur doivent être adaptées en conséquence pour conserver le fonctionnement optimal du système. Il est intéressant que le redresseur présente une impédance inductive car cette valeur permet de diminuer d'autant la valeur effective de l'inductance L_{r1} et les éléments parasites qui lui sont associés.

Le contrôle de la tension de sortie des convertisseurs, que nous étudions en détail au chapitre III, est effectué par variation de la fréquence de commutation du transistor. Ceci a pour effet de modifier la fréquence du courant sinusoïdal de l'inverseur. Selon la fréquence, l'amplitude du courant est plus ou moins filtrée par le circuit LC résonnant série. Cette variation se répercute sur la tension de sortie.

Le fonctionnement optimal de ces convertisseurs en régime établi nécessite le dimensionnement suffisamment précis des valeurs des composants. L'objet du chapitre suivant est de présenter les méthodes analytiques d'extraction de ces valeurs en fonction de spécifications désirées.

I - 4. Références bibliographiques du chapitre I

- [I.1] J. P. FERRIEUX and F. FOREST
Alimentations à découpage, convertisseurs à résonance.
Principes, composants, modélisation
Collection Technologies - Editions MASSON.
- [I.2] J. M. CAPRON
Modelisation des diodes de puissance et application aux perturbations des convertisseurs de type hacheur et onduleur
Thèse de l'université des sciences et techniques de Lille Flandres-Artois
- [I.3] J. G. KASSAKIAN and M.F. SCHLECHT
High-frequency, high-density converters for distributed power supply systems",
Proceedings of the IEEE, vol. 76, no. 4, april 1988.
- [I.4] M. K. KAZIMIERCZUK
Optimal topologies of resonant DC/DC converters
IEEE transactions on aerospace and electronic systems, Vol. 25, no. 3, may 1989
- [I.5] R. L. STEIGERWALD
High-frequency resonant transistor DC-DC converters
IEEE transactions on industrial electronics, Vol. IE-31, no. 2, may 1984.
- [I.6] S. PIETKIEWICZ,
"New LT1300 and LT1301 micropower DC to DC converters
Linear Technology vol. III no. 3.
- [I.7] M. K. KAZIMIERCZUK
Class E DC/DC converters with an inductive impedance inverter
IEEE transactions on power electronics, Vol. 5, no. 1, january 1989.
- [I.8] N. O. SOKAL and A. D. SOKAL
"Class E - a new class of high efficiency tuned single-ended switching power amplifiers",
IEEE Journal of solid-state circuits, vol. sc-10, no. 3, june 1975.
- [I.9] M. K. KAZIMIERCZUK and J. JOZWIK
Class E² narrow-band resonant DC/DC converters
IEEE Transactions on instrumentation and measurement, vol. 38, no. 6, pp 1064-1068, december 1989.
- [I.10] M. K. KAZIMIERCZUK and J. JÓZWIK
DC-DC converter with class E zero-voltage-switching inverter and class E zero-current-switching rectifier

IEEE Transactions on circuits and systems, vol. 36, no. 11, november 1989.

- [I.11] F. H. RAAB and N. O. SOKAL
Transistor power losses in the class E tuned power amplifier
IEEE Journal of solid-state circuits, vol. sc-13, no. 6, december 1975.
- [I.12] M. J. CHUDOBIAK,
The use of parasitic nonlinear capacitors in class E amplifiers
IEEE Transactions on circuits and systems-I: Fundamental theories and applica-
tions. Vol. 41, no. 12, december 1994.
- [I.13] M. K. KAZIMIERCZUK and K. PUCZKO
Class E tuned power amplifier with antiparallel diode or series diode at switch, with
any loaded Q and switch duty cycle
IEEE Transactions on circuits and systems, vol. 36, no. 9, september 1989.
- [I.14] M. K. KAZIMIERCZUK
Class E tuned power amplifier with shunt inductor
IEEE Journal of solid-state circuits, vol. sc. 16, no. 1, february 1981.
- [I.15] N.O. SOKAL
Class E high-efficiency switching mode tuned power amplifier with only one induc-
tor and one capacitor in load network-approximate analysis.
IEEE Journal of solid-state circuits, vol. sc. 16, no. 4, august 1981.
- [I.16] R. E. ZULINSKI and J. W. STEADMAN
Idealized operation of class E frequency multipliers
IEEE Transactions on circuits and systems, vol. CAS-33, pp1209-1218, December
1986.
- [I.17] R. E. ZULINSKI and J. W. STEADMAN
Class E power amplifiers and frequency multipliers with finite DC-feed inductance
IEEE Transactions on circuits and systems, vol. CAS-34, pp 1074-1087, no. 9, sep-
tember 1987.
- [I.18] M. ALBULET
Analysis and design of the class E frequency multipliers with RF choke.
IEEE Transactions on circuits and systems, vol. CAS- I: fundamental theory and ap-
plications, vol. 42, no. 2, pp 95-104, february 1995..
- [I.19] M. K. KAZIMIERCZUK
Collector amplitude modulation of the class E tuned power amplifier
IEEE Transactions on circuits and systems, vol. CAS-31, no. 6, pp 543-549, june
1984.

- [I.20] J. EBERT and M. K. KAZIMIERCZUK
Class E high efficiency tuned power oscillator
IEEE Journal of solid-state circuits, vol. sc-16, no. 2, pp 62-66, april 1981.
- [I.21] R. J. GUTMANN,
“Application of RF circuit design principles to distributed power converters”,
IEEE Transactions on industrial electronics and control instrumentation, vol. IECL-27, no. 3, august 1980.
- [I.22] M. K. KAZIMIERCZUK and J. JÓZWIK
Class E zero-voltage-switching rectifier with a series capacitor
IEEE Transactions on circuits and systems, vol. CAS-36, no. 6, pp 926-928, june 1989.
- [I.23] M. K. KAZIMIERCZUK, B. TOMESCU and A. IVASCU
Class E resonant rectifier with a series capacitor
IEEE Transactions on circuits and systems, vol. CAS- I: fundamental theory and applications, vol. 41, no. 12, pp 885-890, december 1994.
- [I.24] M. K. KAZIMIERCZUK and J. JÓZWIK
Class E zero-voltage switching and zero-current switching rectifiers
IEEE Transactions on circuits and systems, vol. CAS-37, no. 3, pp 436-444, march 1990.
- [I.25] M. K. KAZIMIERCZUK and J. JÓZWIK
Analysis and design of class E zero-current-switching rectifier
IEEE Transactions on circuits and systems, vol. CAS-37, no. 8, pp 1000-1009, august 1990.
- [I.26] M. K. KAZIMIERCZUK
Analysis of class E zero-voltage switching rectifier
IEEE Transactions on circuits and systems, vol. CAS-37, no. 6 pp 747-755, june 1990.
- [I.27] S BÎRCĂ-GĂLĂTEANU and J. L. COCQUERELLE
Class E half-wave low dv/dt rectifier operating in a range of frequencies around resonance
IEEE Transactions on circuits and systems-I: Fundamental theories and applications. Vol. 42, no. 2, pp 83-94, february 1995.
- [I.28] A. IVASCU, M. K. KAZIMIERCZUK and S. BIRCA-GALATEANU
Class E resonant low dv/dt rectifier
IEEE Transactions on circuits and systems-I: Fundamental theories and applications. Vol. 39, no. 8, august 1992.

- [I.29] J. J. JOSWIK and M.K. KAZIMIERCZUK
Analysis and design of class E^2 dc/dc converter
IEEE transactions on industrial electronics, Vol. 37, no. 2, april 1990.

A *Analyse statique des convertisseurs de classe E²*

II - 1. Introduction

Avant de pouvoir mener à bien une étude du comportement dynamique du convertisseur de classe E², il est nécessaire de procéder à sa caractérisation en régime établi, mode dans lequel il n'est soumis à aucune variation de fréquence, de tension d'entrée ou de charge. Dans toute la suite le régime établi sera plutôt appelé régime statique.

Dans ce chapitre sont donc exposées toutes les équations permettant la conception de l'inverseur de classe E et des redresseurs de classe E décrits précédemment ainsi que la méthode nécessaire à leur interconnexion pour la réalisation du convertisseur de classe E². Il sera largement fait appel à ces équations lors de l'analyse dynamique du convertisseur. Enfin, le chapitre IV traitera de leur application à la réalisation pratique de deux convertisseurs.

II - 2. Etude statique de l'inverseur de classe E

II-2-1. Introduction

Dans le cadre de cette étude, nous nous bornons à l'analyse de l'inverseur de classe E à circuit résonnant série et capacité de shunt décrit au paragraphe I.2.2.

Diverses méthodes ont été proposées pour l'analyse statique du circuit. La plus simplifiée est donnée par Raab dans [II.1] et pose les hypothèses suivantes:

- la valeur de l'inductance de filtrage L_f est suffisamment élevée pour que le courant d'entrée soit purement continu,
- le facteur de qualité Q_l du circuit résonnant est suffisamment grand pour que le courant circulant dans la charge R soit sinusoïdal,
- les commutations du transistor sont instantanées et non dissipatives,
- le transistor possède une résistance nulle à l'état passant, une tension de saturation nulle dans le cas d'un transistor bipolaire et une résistance infinie à l'état non-conducteur,

- la capacité totale de shunt est indépendante de la tension aux bornes du transistor.

D'autres analyses [II.2][II.3] plus poussées tentent de minimiser ce nombre d'hypothèses et proposent une résolution du circuit prenant en compte la valeur du facteur de qualité du circuit résonnant. Dans [II.4], une approche encore plus générale permet de résoudre les équations de l'inverseur en tenant compte à la fois de la valeur de Q_1 , de la valeur de l'inductance de filtrage et de la résistance à l'état passant du transistor.

Certes, les résultats donnés par ces analyses sont intéressants mais leur résolution algorithmique est peu aisée et le concepteur se voit obligé d'avoir recours à des abaques établis par les auteurs de ces études pour dimensionner correctement le circuit et ne peut donc pas toujours accéder à tous les paramètres.

La méthode proposée par Raab ne fait pas appel à la résolution algorithmique et donne au concepteur la possibilité de fixer lui-même simplement les paramètres (rapport cyclique de conduction du transistor, pente de la tension aux bornes du transistor à la fermeture...). D'autre part, les résultats obtenus coïncident avec ceux donnés par les autres méthodes dès lors que le facteur de qualité Q_1 est supérieur à 5 [II.3] ce qui correspond à la valeur minimale utilisée en pratique pour l'implémentation d'un inverseur de classe E. Ces résultats peuvent, enfin, être affinés par le recours à la simulation électrique du circuit. C'est pourquoi nous ne présentons ici que cette méthode. Il est néanmoins intéressant de noter qu'une étude a été menée concernant le fonctionnement de l'inverseur de classe E avec un facteur de qualité faible et délivrant, par conséquent, une tension non sinusoïdale [II.5]. Ce type d'inverseur peut être employé dans la conversion DC-DC mais nécessite un bon filtrage des harmoniques par le redresseur.

II-2-2. Modélisation de l'inverseur de classe E

Cette étude reprend les travaux de Raab [II.1] et a pour objet la détermination des relations liant les valeurs des composants à la fréquence de fonctionnement et au rapport cyclique de conduction de l'interrupteur. Elle permet également de caractériser les gains en courant et tension de l'inverseur et les contraintes supportées par l'interrupteur.

La figure II.1 représente le schéma équivalent idéalisé de l'inverseur de la figure I.7 servant de base à cette analyse. Le circuit $L_r C_r$ résonnant série est séparé en un circuit résonnant $L_0 C_0$ accordé sur la fréquence de commutation et un circuit d'impédance réactive jX dont la valeur vaut, à la fréquence de commutation, la différence d'impédance entre l'inductance L_r et la capacité C_r . Cette représentation traduit le fait que toutes les harmoniques de la tension v_C sont filtrées par le circuit résonnant. Seule sa composante fondamentale v_I subsiste en sortie et

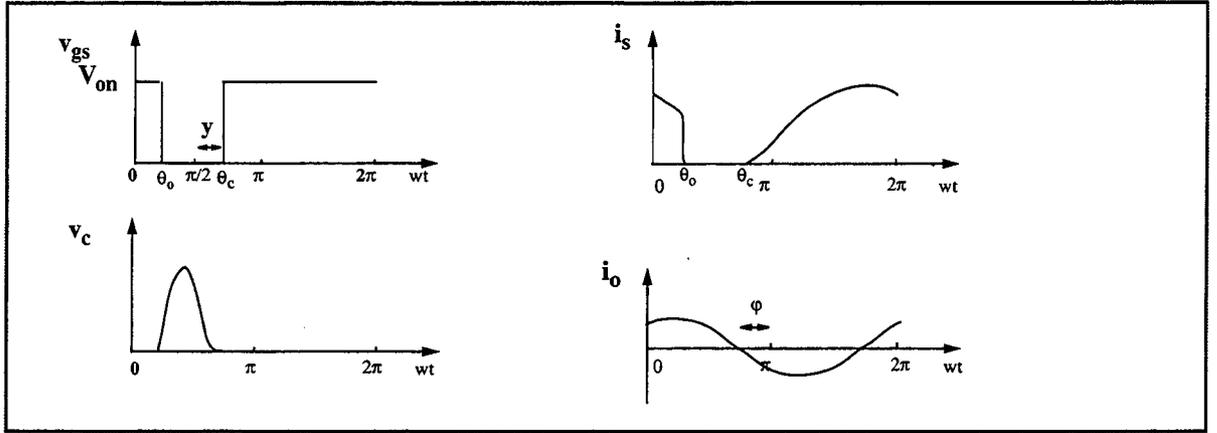


figure II.2: formes d'onde des courants et tensions

La résistance d'entrée R_{dc} de l'inverseur est définie par:

$$R_{dc} = \frac{V_{cc}}{I} \quad (\text{II.2.2.6})$$

En tenant compte de l'hypothèse de l'idéalité de l'inverseur, le rendement vaut 100%. R_{dc} est alors lié à R par l'équation:

$$R_{dc} = \frac{g^2 R}{2} \quad (\text{II.2.2.7})$$

Comme l'illustre la figure II.4, pour une résistance de sortie donnée, la résistance équivalente d'entrée diminue quand le rapport cyclique de conduction augmente.

L'impédance X du circuit L_r - C_r vaut simplement:

$$X = L_r \omega - \frac{1}{C_r \omega} \quad (\text{II.2.2.8})$$

et peut être reliée à R par la relation:

$$\tan \psi = \frac{X}{R} = \frac{q_1 \sin \varphi + q_2 \cos \varphi + q_3 \cos 2\varphi + g y}{q_2 \sin \varphi + q_3 \sin 2\varphi - q_1 \cos \varphi} \quad (\text{II.2.2.9})$$

avec:

$$\begin{aligned} q_1 &= -2g \sin(\varphi - y) \sin y - 2y \sin y \\ q_2 &= 2y \cos y - 2 \sin y \\ q_3 &= \frac{-g}{2} \sin 2y \end{aligned} \quad (\text{II.2.2.10})$$

Le rapport X/R , dont l'évolution en fonction de D est présentée sur la figure II.5, est positif ce qui signifie que la réactance du circuit résonnant série est bien inductive comme décrit dans le paragraphe I-3-2.

De même, C_s , R et ω sont liés par la relation:

$$\omega R C_s = \frac{2y^2 + 2yg \sin(\varphi - y) - 2g \sin \varphi \sin y}{\pi g^2} \quad (\text{II.2.2.11})$$

L'évolution de ωRC_y est représentée sur la figure II.6.

Le transistor est caractérisé par la tension V_{cmax} à ses bornes et par le courant I_{smax} qu'il conduit. Ces deux valeurs déterminent donc les contraintes maximales subies par ce transistor. Nous avons donc:

$$V_{cmax} = V_{cc} \cdot 2\pi \frac{\left[\left(y - \frac{\pi}{2} \right) + \theta_{max} + g \sin(\varphi - y) + g \cos(\theta_{max} + \varphi) \right]}{[2y^2 + 2yg \sin(\varphi - y)] - 2g \sin \varphi \sin y} \quad (\text{II.2.2.12})$$

avec:

$$\theta_{max} = \text{asin} \frac{1}{g} - \varphi \quad (\text{II.2.2.13})$$

La valeur de I_{smax} est calculée plus simplement en remarquant qu'elle correspond à la somme du courant d'entrée I et du courant maximal dans le circuit résonnant série. Nous avons donc:

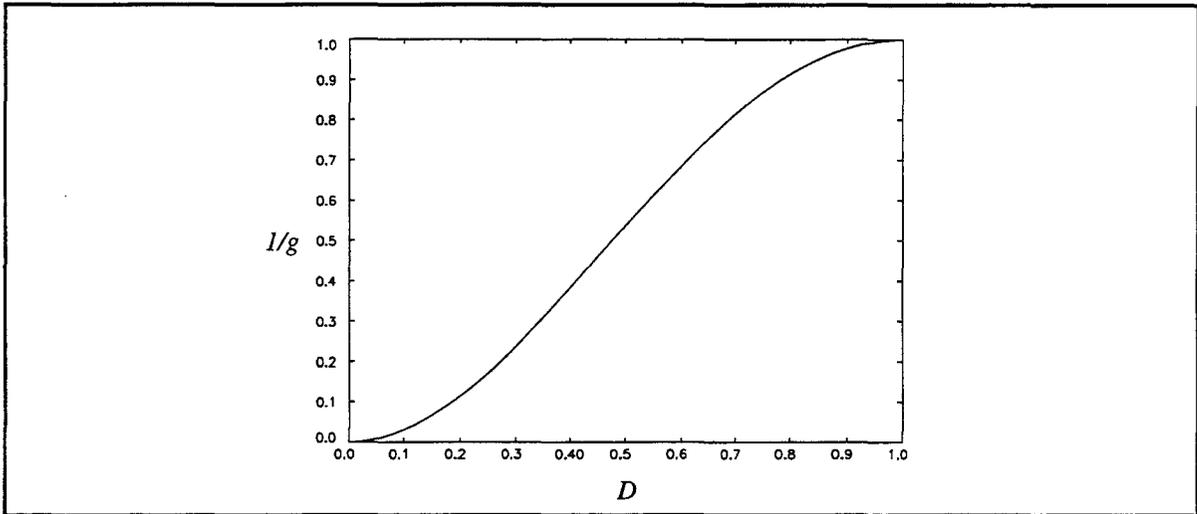


figure II.3: Evolution de g/g en fonction du rapport cyclique de conduction D

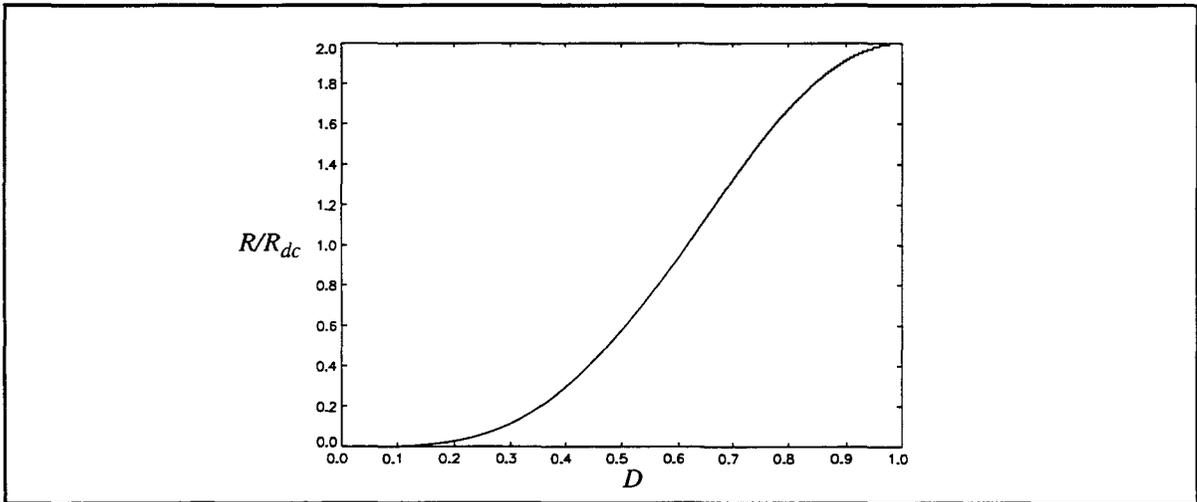


figure II.4: Evolution de R/R_{dc} en fonction du rapport cyclique de conduction D

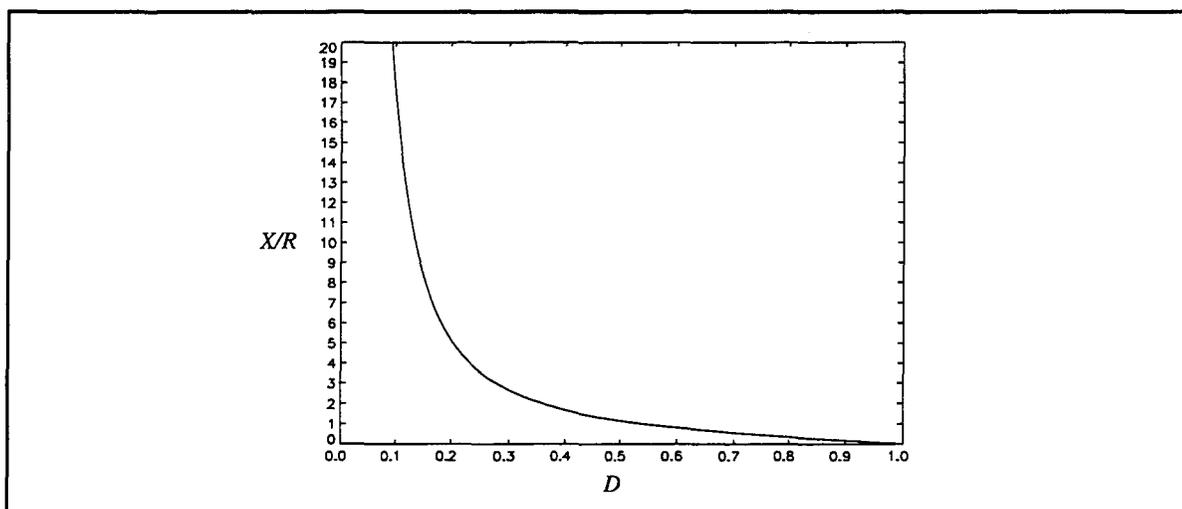


figure II.5: Evolution de X/R en fonction du rapport cyclique de conduction

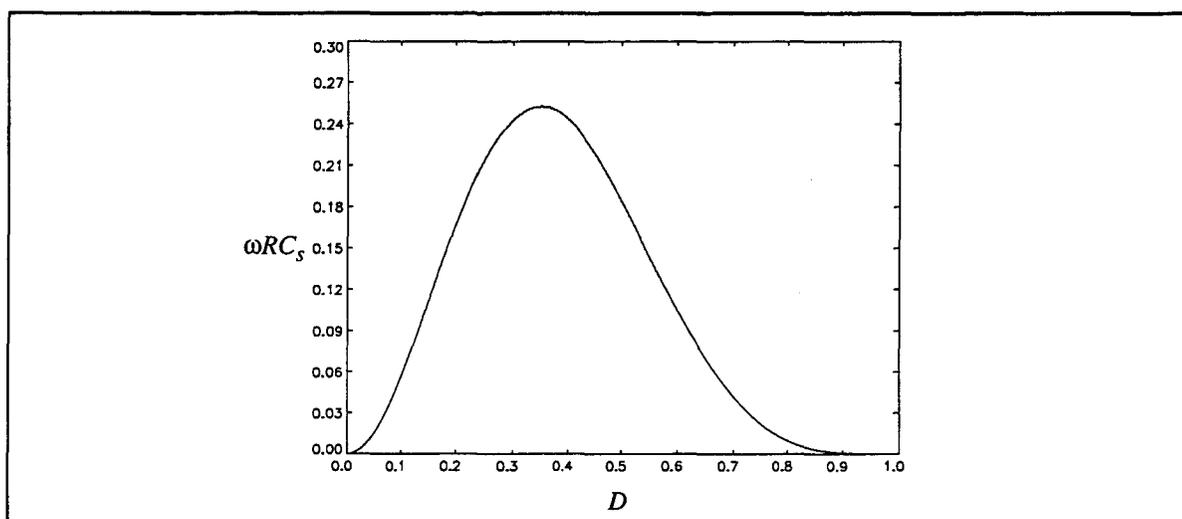


figure II.6: Evolution de ωRC_s en fonction du rapport cyclique de conduction

$$I_{smax} = I(1 + g) \quad (\text{II.2.2.14})$$

Cette valeur n'est exacte qu'à la seule condition que le courant i_o atteigne un minimum durant la période où le transistor conduit. Si ce n'est pas le cas, le courant i_s atteint un maximum à l'instant où le transistor se coupe et cette valeur est plus faible que celle donnée par l'équation (II.2.2.14). Dans tous les cas, cette dernière ne sous-estime pas la contrainte en courant subie par le transistor et nous la conservons comme valeur de référence.

Il est intéressant d'introduire la notion de facteur de puissance c_p [II.7] définie comme la puissance produite en sortie lorsque le transistor subit un pic de tension de 1V et de courant de 1A. c_p représente en fait l'inverse du facteur de dimensionnement du transistor qui définit le volume de silicium nécessaire à la fourniture d'une puissance donnée. Mathématiquement, c_p s'écrit:

$$c_p = \frac{P_o}{V_{cmax} I_{smax}} \quad (\text{II.2.2.15})$$

Cette expression est développée en annexe A. Nous obtenons:

$$c_p = \frac{[2y^2 + 2yg \sin(\varphi - y)] - 2g \sin \varphi \sin y}{2\pi(1 + g) \left[\left(y - \frac{\pi}{2} \right) + \theta_{max} + g \sin(\varphi - y) + g \cos(\theta_{max} + \varphi) \right]} \quad (\text{II.2.2.16})$$

Les figures II.7 et II.8 représentent l'évolution de V_{cmax} , I_{smax} (normalisés par rapport à I et V_{cc}) et c_p en fonction de D et démontrent que le minimum de contraintes sur le transistor est obtenu pour $D=0,5$.

II-2-3. Méthodologies de conception d'un inverseur de classe E

Deux méthodes sont disponibles pour la conception d'un inverseur de classe E. La première, qui correspond mieux à une démarche industrielle, consiste à déterminer à partir de spécifications données (fréquence de fonctionnement, puissance à fournir, charge en sortie) les valeurs de R et R_{dc} . En vertu de l'équation (II.2.2.7), il est alors aisé de déterminer la valeur du gain en courant correspondant à ces valeurs. Ensuite, la figure II.3 ou les équations (II.2.2.3) et (II.2.2.4) donnent la valeur adéquate de D puis les relations liant les valeurs des composants. Le concepteur se fixe enfin une valeur acceptable pour le facteur de qualité Q_l du circuit (supérieur à 5 pour que l'hypothèse d'un courant de sortie sinusoïdal soit vérifiée et inférieur à 20 pour diminuer la sensibilité du circuit aux variations des paramètres) défini par:

$$Q_l = \frac{L\omega}{R} \quad (\text{II.2.3.1})$$

et peut déterminer la valeur de chacun des composants du circuit. Avec cette méthode, il n'est donc pas possible de minimiser les contraintes sur l'interrupteur.

La deuxième approche consiste donc à imposer $D=0,5$ pour maximiser c_p (figure II.8). Par la même occasion, les gains en courant et tension de l'inverseur sont prédéfinis. Le concepteur ne peut donc fixer lui-même toutes les spécifications voulues. En particulier, si la puissance à délivrer et la tension d'entrée sont imposées par le cahier des charges, la résistance équivalente d'entrée est fixée et la résistance R prend alors une valeur qui n'est pas forcément celle désirée. Dans ce cas, il est nécessaire de recourir à l'adaptation d'impédance en sortie [II.6]. La méthode de détermination des valeurs des composants est toutefois similaire à celle présentée précédemment. Les caractéristiques de l'inverseur pour $D = 0,5$ sont les suivantes:

$$\text{d'où:} \quad \tan \varphi = \frac{-2}{\pi} \quad (\text{II.2.3.2})$$

$$\varphi = -0,5669 \text{ rad} \quad (\text{II.2.3.3})$$

$$g = 1,8628 \quad (\text{II.2.3.4})$$

$$R_{dc} = 1,7337R \quad (\text{II.2.3.5})$$

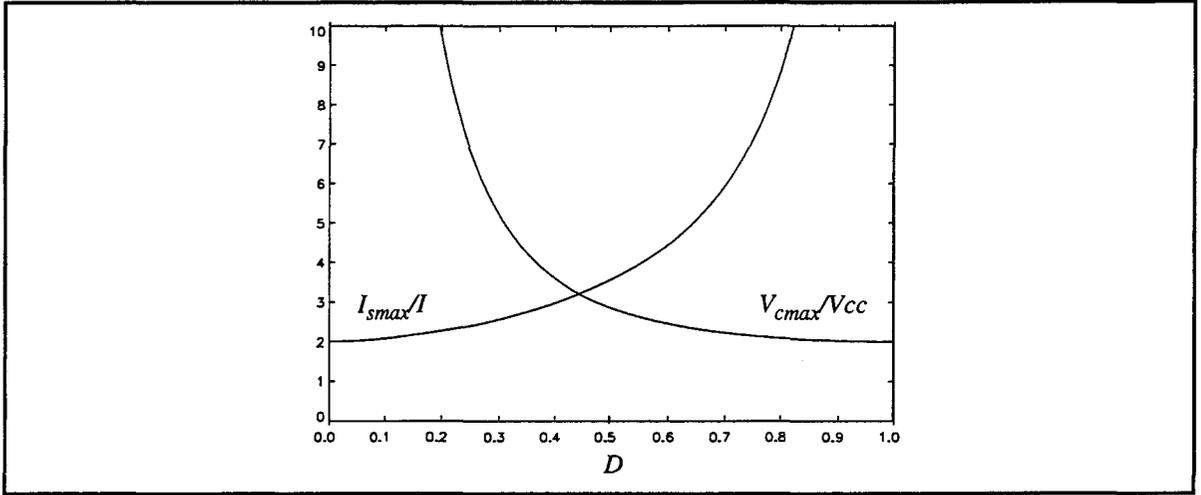


figure II.7: Evolution de I_{smax}/I et V_{cmax}/V_{cc} en fonction du rapport cyclique de conduction

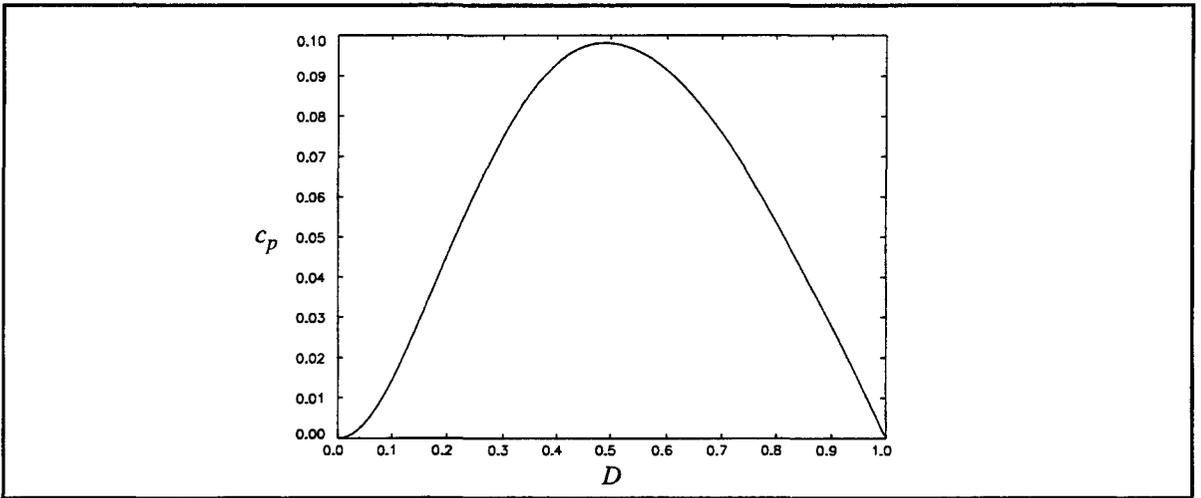


figure II.8: Evolution du facteur de puissance en fonction du rapport de conduction

$$\omega RC_s = 0,1836 \quad (\text{II.2.3.6})$$

$$X = R \tan \psi = 1,1525R \quad (\text{II.2.3.7})$$

$$c = 1,074V_{cc} \quad (\text{II.2.3.8})$$

$$V_{cmax} = 3,56V_{cc} \quad (\text{II.2.3.9})$$

$$I_{smax} = 2,84I \quad (\text{II.2.3.10})$$

II-2-4. Modélisation des phénomènes dissipatifs

Les principaux phénomènes dissipatifs susceptibles de perturber le fonctionnement optimal de l'inverseur viennent de la résistance de saturation dans le cas d'un transistor MOS, de la tension de saturation dans le cas d'un transistor bipolaire, du temps de descente du transistor lors de son ouverture et des composants parasites.

Contrairement à d'autres études, la méthode présentée ci-dessus n'intègre pas directement ces perturbations. Néanmoins, il est tout à fait possible de les évaluer simplement en suivant la méthode proposée dans [II.8].

II-2-4-a. Effet de la tension de saturation dans le cas d'un transistor bipolaire

Durant la période où le transistor bipolaire est conducteur, la tension à ses bornes n'est pas nulle mais égale à sa tension de saturation V_{cesat} . Nous pouvons traduire cet effet par l'existence d'un offset, de même valeur et sensiblement constant, sur la tension v_C . Pour se ramener aux conditions étudiées précédemment, il suffit donc de considérer que la tension d'entrée n'est pas réellement V_{cc} mais une tension effective V_{eff} définie par:

$$V_{eff} = V_{cc} - V_{cesat} \quad (\text{II.2.4.1})$$

En se rapportant à l'équation (II.2.2.6), la puissance de sortie est donc:

$$P_o = \frac{V_{eff}^2 g^2 R}{2R_{dc}^2} \quad (\text{II.2.4.2})$$

Le courant d'entrée est donné par $I = \frac{V_{eff}}{R_{dc}}$ et la puissance d'entrée reste $P_i = IV_{cc}$. Le

rendement est déterminé par:

$$\eta = \frac{P_o}{P_i} = \frac{V_{eff}}{V_{cc}} \cdot \frac{g^2 R}{2R_{dc}} = \frac{V_{eff}}{V_o} \eta_o \quad (\text{II.2.4.3})$$

où η_o est le rendement du même inverseur sans tenir compte de l'effet de V_{cesat} . La puissance dissipée dans le transistor est donc:

$$P_d = P_i - P_o = \frac{V_{cesat}}{V_{cc}} P_i \quad (\text{II.2.4.4})$$

Cette dernière équation illustre bien l'intérêt d'un fonctionnement de l'inverseur à tension d'entrée élevée en cas de mise en oeuvre avec un transistor bipolaire.

II-2-4-b. Effet de la résistance de conduction dans le cas d'un transistor MOS

Le transistor MOS est caractérisé par une résistance de conduction non négligeable qui peut avoir un effet dissipatif important durant la période où le transistor est en conduction.

En reprenant les notations précédentes, nous déterminons la puissance dissipée correspondant à cette résistance:

$$P_{dR} = \frac{1}{2\pi} \int_{\theta_o}^{\theta_c} i_s(\theta) R_{on} d\theta \quad (\text{II.2.4.5})$$

La résolution de cette équation donne:

$$P_{dR} = P_o \cdot \frac{R_{on}}{R_{dc}} \cdot \frac{1}{2\pi} [(g^2 + 2)(\pi - y) + 4g \cos \varphi \sin y - g^2 \cos 2\varphi \sin 2y] \quad (\text{II.2.4.6})$$

et le rendement du système peut être évalué de la manière suivante:

$$\eta = \frac{P_o}{P_o + P_{dR}} = \frac{R}{R_{on} \cdot \frac{g^2 + 6}{2g^2} + R} \quad (\text{II.2.4.7})$$

II-2-4-c. Effet du temps de descente du transistor

Durant les commutations successives du transistor, les temps de transition sont supposés nuls. Lors de la commutation ouvert-fermé, la prise en compte du temps de montée du courant dans le transistor n'a que peu d'importance puisque la tension à ses bornes s'annule juste avant sa fermeture. Par contre, les dissipations intervenant lors de l'ouverture peuvent être relativement conséquentes si le temps de descente du transistor est trop grand puisqu'à cet instant le courant i_s n'est pas nul. Les dissipations dues à un temps de descente t_f non nul sont évaluées comme suit.

Tout d'abord, pour rendre plus aisé le calcul, nous exprimons t_f sous une forme angulaire:

$$\tau_f = 2\pi \cdot \frac{t_f}{T} \quad (\text{II.2.4.8})$$

où T est la période du courant de sortie de l'inverseur.

Nous supposons que le courant i_s décroît linéairement à partir de la valeur i_{on} à l'instant θ_o de l'ouverture du transistor et s'annule à l'instant $\theta_o + \tau_f$. Ce qui permet d'écrire:

$$i_s(\theta) = i_{on} \left(1 - \frac{\theta - \theta_o}{\tau_f} \right) \quad (\text{II.2.4.9})$$

Il existe donc un courant i_C croissant linéairement qui charge la capacité de shunt et tel que:

$$i_C(\theta) = \frac{i_{on}}{\tau_f} (\theta - \theta_o) \quad (\text{II.2.4.10})$$

Durant cette période, la tension v_C est donnée par:

$$v_C(\theta) = \frac{1}{B} \int_{\theta_o}^{\theta} i_C(x) dx = \frac{i_{on}}{2B\tau_f} (\theta - \theta_o)^2 \quad (\text{II.2.4.11})$$

où $B = \omega C_s$. La puissance dissipée durant la transition est calculée comme suit:

$$P_{dT} = \frac{1}{2\pi} \int_{\theta_o}^{\theta_o + \tau_f} v_C(\theta) i_s(\theta) d\theta = \frac{i_{on}^2 \tau_f^2}{48\pi B} \quad (\text{II.2.4.12})$$

La valeur du courant i_{on} est déterminée en utilisant les équations du paragraphe II-2-2., soit:

$$i_{on} = I(1 - g \cos(\varphi - y)) \quad (\text{II.2.4.13})$$

Donc:

$$P_{dT} = \frac{I^2(1 - g \cos(\varphi - y))^2 \tau_f^2}{48\pi B} \quad (\text{II.2.4.14})$$

En y introduisant l'équation (A.24), cette puissance peut être écrite sous la forme:

$$P_{dT} = \frac{1}{24} \cdot \tau_f^2 P_o \cdot \frac{(1 - g \cos(\varphi - y))^2}{2y^2 + 2yg \sin(\varphi - y) - 2g \sin \varphi \sin y} \quad (\text{II.2.4.15})$$

Ensuite, le rendement du circuit peut être évalué de la manière suivante:

$$\eta = \frac{P_o}{P_o + P_{dT}} \quad (\text{II.2.4.16})$$

Ce calcul permet d'évaluer simplement la puissance dissipée lors de la commutation mais il ne prend pas en compte ses effets sur la valeur des divers paramètres. D'autres travaux ont été menés [II.9] pour résoudre ce problème mais la complexité des calculs ne permet pas de déterminer simplement les nouvelles valeurs des composants pour tout rapport cyclique de conduction. C'est la raison pour laquelle nous ne présentons pas ces résultats.

II-2-4-d. Effets des composants parasites

La plupart des composants parasites peuvent être employés comme composants actifs de l'inverseur. Néanmoins, certains d'entre eux sont la cause de phénomènes dissipatifs. C'est le cas de la résistance série R_{plf} de l'inductance de filtrage qui dissipe une puissance:

$$P_{dlf} = R_{plf} I^2 \quad (\text{II.2.4.17})$$

Cette résistance a également pour effet de réduire la tension effective d'entrée à la valeur:

$$V_{eff} = V_{cc} - R_{plf} I = \left(V_{cc} \cdot \frac{R_{dc}}{R_{dc} + R_{plf}} \right) \quad (\text{II.2.4.18})$$

Cette valeur effective peut être utilisée pour déterminer la puissance transmise en sortie ainsi que pour résoudre numériquement les équations précédentes. Après la prise en compte de cette dissipation, le rendement du système est diminué d'un facteur:

$$\eta = \frac{V_{eff} I}{V_{cc} I} = \frac{R_{dc}}{R_{dc} + R_{plf}} \quad (\text{II.2.4.19})$$

Les résistances parasites de ligne du circuit résonnant série peuvent être intégrées dans la résistance globale de charge pour le calcul de la valeur des composants mais elles dissipent une puissance non transmise en sortie. Ces résistances sont généralement très faibles en moyenne fréquence mais elles deviennent importantes à fréquence plus élevée sous l'influence des effets de peau. Si nous notons R_{pLC} la résistance parasite totale dans la branche résonnante série,

nous pouvons calculer la puissance P_{dLC} dissipée sous la forme:

$$P_{dLC} = \frac{R_{pLC} \left(\frac{V_o}{R} \right)^2}{2} = P_o \cdot \frac{R_{pLC}}{R} \quad (\text{II.2.4.20})$$

Le rendement du circuit, après la prise en compte de cette dissipation, est donc réduit d'un facteur η tel que:

$$\eta = \frac{P_o}{P_o + P_{dLC}} = \frac{R}{R + R_{pLC}} \quad (\text{II.2.4.21})$$

Une autre cause de dissipation provient des inductances série aux bornes du transistor générées par le câblage dans le boîtier du transistor. Lors de la commutation fermé-ouvert, l'énergie stockée dans ces inductances est dissipée. Nous notons L_s l'inductance totale due aux câblages dans le boîtier. La puissance dissipée correspondante vaut:

$$P_{dL} = \frac{1}{2} L_s i_{on}^2 f = \frac{1}{2} L_s I^2 (1 - g \cos(\varphi - \gamma))^2 f \quad (\text{II.2.4.22})$$

II-2-4-e. Classification des phénomènes de dissipation

Les diverses sources de dissipation de puissance étudiées précédemment peuvent être classées en deux catégories. La première comprend les dissipations intervenant quelque soit la fréquence de fonctionnement. Elles sont dues à la résistance de conduction du transistor, à la tension de saturation et à la résistance parasite série de l'inductance de filtrage. Ces phénomènes sont toujours à prendre en compte dans le calcul du rendement. La deuxième catégorie de dissipations inclut les phénomènes qui deviennent prépondérants lorsque la fréquence augmente (typiquement au dessus de 500kHz). C'est le cas des pertes de commutation, des dissipations dans les inductances de câblage et des dissipations dues aux résistances parasites de la branche résonnante série de l'inverseur.

En pratique, à haute fréquence, les pertes les plus importantes sont le fait des résistances parasites série associées à l'inductance du circuit résonnant. Le choix de la valeur de l'inductance est donc sujet à un compromis. En effet, une valeur élevée entraîne un facteur de qualité élevé et par conséquent un bon filtrage des harmoniques du courant de sortie. Néanmoins, cela a également pour effet d'augmenter la valeur de la résistance parasite série de la branche résonnante et donc de diminuer le rendement du circuit.

Le calcul de la puissance totale dissipée dans l'inverseur de classe E est simplement réalisé en sommant chacune des puissances dissipées suivant la méthode décrite ci-dessus. Il existe toutefois un ordre de calcul à respecter pour obtenir une évaluation correcte du résultat et donc de la puissance obtenue en sortie. Tout d'abord, il est nécessaire de retrancher la puissance perdue dans la résistance série R_{pLf} et de calculer la tension effective V_{eff} qui en découle. Cette tension est ensuite utilisée comme tension d'entrée pour l'évaluation des pertes dues à la

résistance de conduction du transistor ou à sa tension de saturation. Il en résulte une nouvelle tension effective permettant de calculer la puissance de sortie réelle. Viennent enfi les calculs des puissances dissipées dans les inductances et résistances parasites.

II-2-5. Effet des variations de paramètres

Pour que la caractérisation de l'inverseur soit complète, il est nécessaire d'évaluer sa sensibilité à la variation des paramètres de conception. Cette étude permet de déduire la faisabilité d'un tel circuit pour des tolérances données sur les valeurs des composants et le cas échéant son comportement sous conditions non optimales. Elle a été menée dans le cas d'un fonctionnement à rapport cyclique de 0,5 [II.10] mais son principe peut être étendu à toute valeur de D . Nous en reprenons ici les éléments les plus importants.

La première variation pouvant intervenir est celle de la valeur de B , la susceptance de shunt. Pour des valeurs trop faibles, la tension v_C oscille fortement et s'annule avant la fin de la durée optimale prévue. Si aucun contrôle du passage à zero n'est effectué, la commutation ouvert-fermé est réalisée pour une valeur de tension positive très élevée, entraînant à la fois une dissipation de puissance importante et un risque de destruction du transistor. De même, une valeur trop élevée de la susceptance masque l'impédance du circuit résonnant série. Par conséquent, la tension v_C prend la forme d'une rampe correspondant à la charge de la capacité à courant constant. Globalement, une tolérance de 20% peut être acceptée sur la valeur de B sans dégrader outre mesure les performances du circuit.

Ensuite, la tolérance sur la valeur de la résistance de charge revêt une grande importance. La valeur optimale de cette résistance correspond également à la valeur maximale tolérée. En effet, pour une valeur plus élevée de R , le facteur de qualité du circuit diminue et le système devient trop amorti. De ce fait, la tension v_C ne parvient pas à s'annuler durant la période où le transistor est ouvert et il en résulte une dissipation de puissance importante. A l'extrême, l'impédance de la branche résonnante série devient trop élevée et la susceptance de shunt devient prédominante. La tension v_C prend alors la forme d'une rampe correspondant à la charge de C_s à courant constant. A l'inverse, une valeur trop faible de R entraîne une valeur trop élevée du facteur de qualité et par la même occasion le passage à zéro de v_C avant l'instant optimal. Dans la mesure où une diode antiparallèle a été adjointe au transistor pour le rendre bidirectionnel, la tension négative résultant d'un facteur de qualité trop élevé est limitée à la valeur de la tension de jonction P-N. Par conséquent, la fermeture du transistor n'entraîne qu'une faible dissipation. Néanmoins, la puissance de sortie est réduite par rapport à la puissance optimale. De cette étude sur les variations de la résistance de charge ressort une condition importante concernant l'interfaçage correct de l'inverseur avec un redresseur. Ce dernier doit garantir une résistance équivalente d'entrée maximale finie quelque soit la charge en sortie. En pratique, un convertisseur de tension est spécifié pour une charge maximale donc une

résistance de charge minimale. Par conséquent, dans le cadre d'une implémentation en classe E^2 , le redresseur doit présenter les caractéristiques suivantes:

- plage de variation de la résistance équivalente d'entrée: 0 à R_{opt}
- plage de variation de la résistance de charge: R_{lmin} à $l'∞$

Ceci signifie donc que le redresseur de classe E doit agir comme un inverseur d'impédance.

Un désaccord du circuit résonnant série peut également se produire. Deux cas interviennent selon l'impédance présentée alors par ce circuit. Si cette impédance est un peu trop inductive, la tension v_C passe à zéro avant l'instant prévu mais cela ne cause aucun problème si une diode antiparallèle est ajoutée au transistor. De même, une impédance légèrement trop capacitive entraîne un effet inverse. Il apparaît qu'une variation de plus ou moins 20% sur la valeur de l'angle de charge ψ (équation (II.2.2.9)) ne fait pas chuter le rendement du circuit. Pour des valeurs d'impédance du circuit résonnant beaucoup trop inductives ou capacitives, la tension v_C prend la forme d'une rampe de tension, puisque dans les deux cas le système se ramène à la charge d'une capacité. La puissance dissipée lors des commutations est donc prédominante et la puissance de sortie nulle.

L'un des paramètres les plus critiques est la fréquence de fonctionnement. Sa variation influe à la fois sur la susceptance de shunt et sur l'accord du circuit résonnant série. De plus ses effets sont fortement liés à la valeur du facteur de qualité du circuit résonnant. Un facteur de qualité élevé, présente l'avantage de garantir un bon filtrage de toutes les harmoniques mais une faible variation de fréquence suffit à faire diminuer fortement la puissance de sortie. Par contre, le choix d'un facteur de qualité faible autorise des tolérances plus grandes sur la variation de fréquence mais le taux d'harmoniques grandit et la validité des hypothèses de calcul présentées ci-avant s'estompe. C'est pourquoi, en pratique, la valeur du facteur de qualité est généralement fixée à 5, autorisant ainsi une plage de variation de fréquence de 10% autour de la fréquence optimale sans diminution du rendement.

II - 3. Analyse statique de redresseurs de classe E

II-3-1. introduction

Nous développons dans cette partie l'analyse statique des deux redresseurs présentés dans le premier chapitre. Les travaux concernant les redresseurs ont été beaucoup moins poussés, dans la littérature, que ceux traitant de l'inverseur. Dans la plupart des cas, le redresseur est étudié sous une représentation idéale qui ne tient pas compte des divers phénomènes dissipatifs. En ce qui concerne le redresseur de type ZCSR, nous reprenons les calculs menés dans [II.11]. Par contre, nous présentons notre propre analyse concernant le redresseur de type ZVSR.

II-3-2. Etude d'un redresseur de classe E de type ZCSR

II-3-2-a. Hypothèses et notations

Un certain nombre d'hypothèses simplificatrices sont posées pour permettre l'analyse du redresseur présenté sur la figure I.11a). Tout d'abord, nous supposons que la diode est idéale, ce qui implique que sa tension de seuil est nulle, qu'elle possède une résistance nulle à l'état passant et une résistance infinie à l'état ouvert. Ensuite, nous considérons que la capacité de filtrage de sortie est suffisamment élevée pour que la tension de sortie ne présente aucune ondulation. Enfin, nous considérons que le courant d'entrée est une sinusoïde pure. Pour la résolution du système, nous utilisons les conventions suivantes:

- l'origine des phases est prise à la remise en conduction de la diode.
- le courant d'entrée est sinusoïdal, nous l'écrivons donc sous la forme:

$$i(t) = I_M \cdot \sin(\omega t + \phi) \quad (\text{II.3.2.1})$$

où ω est la pulsation de fonctionnement et ϕ la phase initiale.

- le rapport cyclique de conduction de la diode est noté D .
- le facteur de qualité inverse du circuit L - R_L est:

$$Q_r = \frac{R_L}{\omega L} \quad (\text{II.3.2.2})$$

• v_{DR} et i_D sont respectivement la tension inverse aux bornes de la diode de redressement et le courant la traversant.

- I_o et V_o sont le courant et la tension sortie du redresseur

II-3-2-b. Caractérisation du redresseur

La méthode de résolution permettant d'obtenir les résultats analytiques présentés dans cette partie est décrite en annexe B. Nous ne donnons ici que les principaux résultats utiles à l'extraction des divers paramètres du circuit. Tous ces résultats s'écrivent simplement en fonction de D .

La phase initiale du courant i est donnée par:

$$\tan \phi = \frac{\sin 2\pi D - 2\pi D}{1 - \cos 2\pi D} \quad (\text{II.3.2.3})$$

et son évolution en fonction de D est présentée sur la figure II.9.

La valeur de D est liée à la valeur des composants par la relation suivante:

$$\frac{R_L}{\omega L} = 2\pi \cdot \left[1 - 2\pi^2 D^2 - \cos 2\pi D + \frac{(\sin 2\pi D - 2\pi D)^2}{1 - \cos 2\pi D} \right]^{-1} \quad (\text{II.3.2.4})$$

La figure II.10 montre l'évolution de D en fonction de Q_r . A fréquence et inductance constantes, le rapport cyclique tend vers 0 au fur et à mesure que R_L s'accroît.

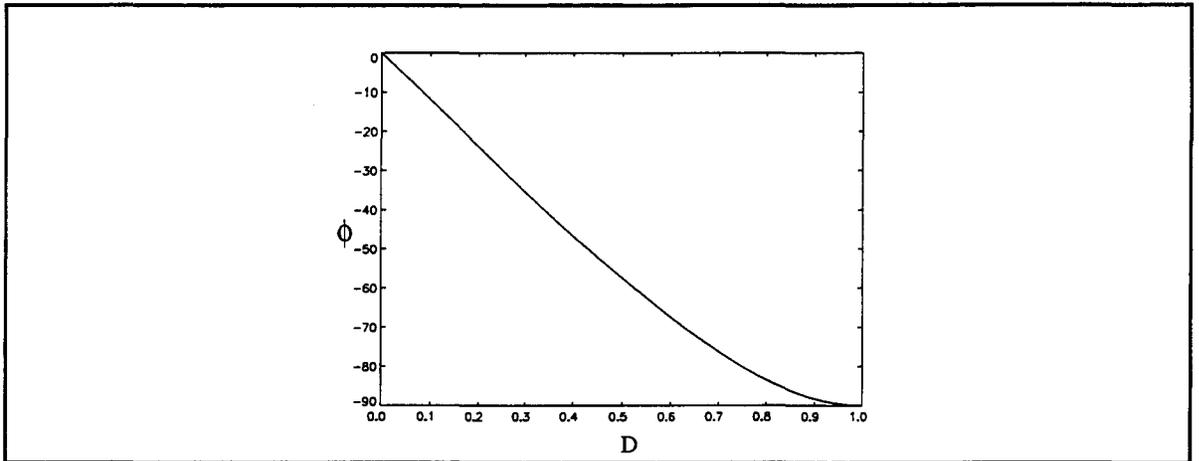


figure II.9: Evolution de ϕ en fonction de D

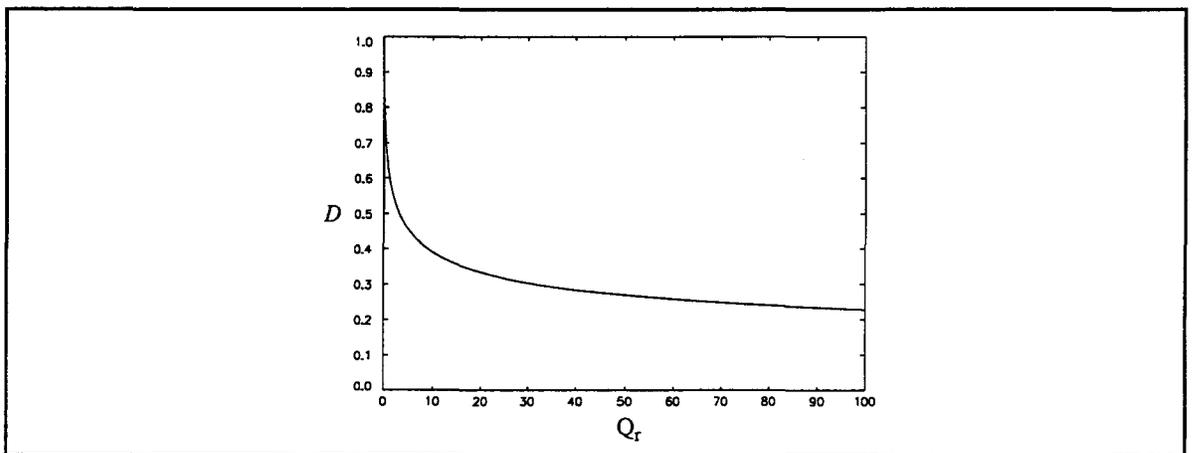


figure II.10: Evolution de D en fonction de Q_r

La connaissance des relations liant i_D et v_{DR} au rapport cyclique D permet le calcul des contraintes subies par la diode. Ces relations sont les suivantes:

$$\frac{i_D}{I_0} = \begin{cases} \frac{R_L}{\omega L} \cdot [\sin \omega t - \omega t - \tan \phi \cdot (1 - \cos \omega t)] & \text{pour } 0 < \omega t < 2\pi D \\ 0 & \text{pour } 2\pi D \leq \omega t \leq 2\pi \end{cases} \quad (\text{II.3.2.5})$$

$$\frac{v_{DR}}{V_0} = \begin{cases} 0 & \text{pour } 0 < \omega t < 2\pi D \\ 1 + \tan \phi \sin \omega t - \cos \omega t & \text{pour } 2\pi D \leq \omega t \leq 2\pi \end{cases} \quad (\text{II.3.2.6})$$

Le courant maximal I_{DM} circulant dans la diode est calculé en dérivant l'équation (II.3.2.5). I_{DM} intervient quand $\omega t = -2\phi$ et a pour valeur:

$$\frac{I_{DM}}{I_0} = \frac{2R_L}{\omega L} \cdot (\phi - \tan \phi) \quad (\text{II.3.2.7})$$

Pour déterminer la valeur crête V_{DRM} de v_{DR} , il suffit de dériver (II.3.2.6). Deux cas sont à considérer. Si $D \leq 0,72$, v_{DR} atteint son maximum avant la fin de la durée de non conduction.

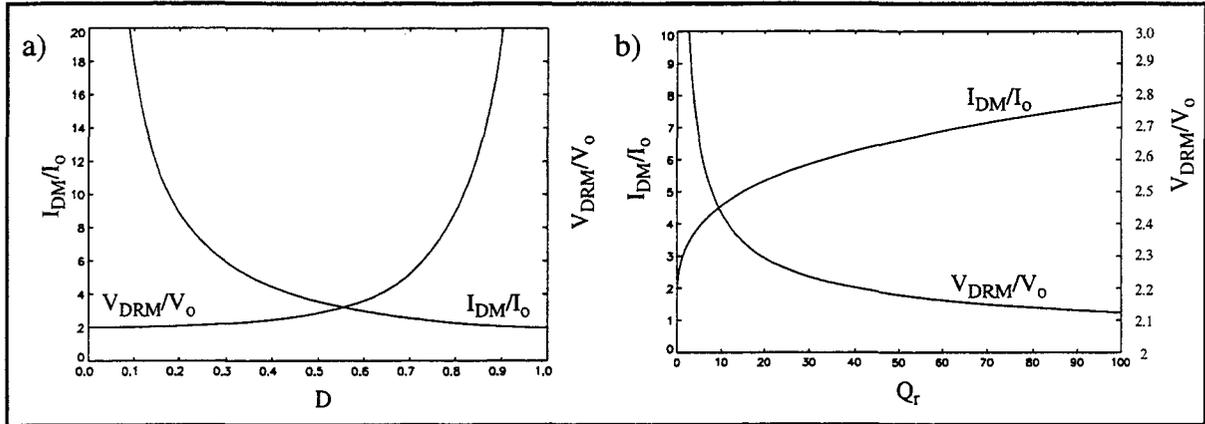


figure II.11: Valeurs maximales de v_{DR} et de i_D a) en fonction de D . b) en fonction de Q_r

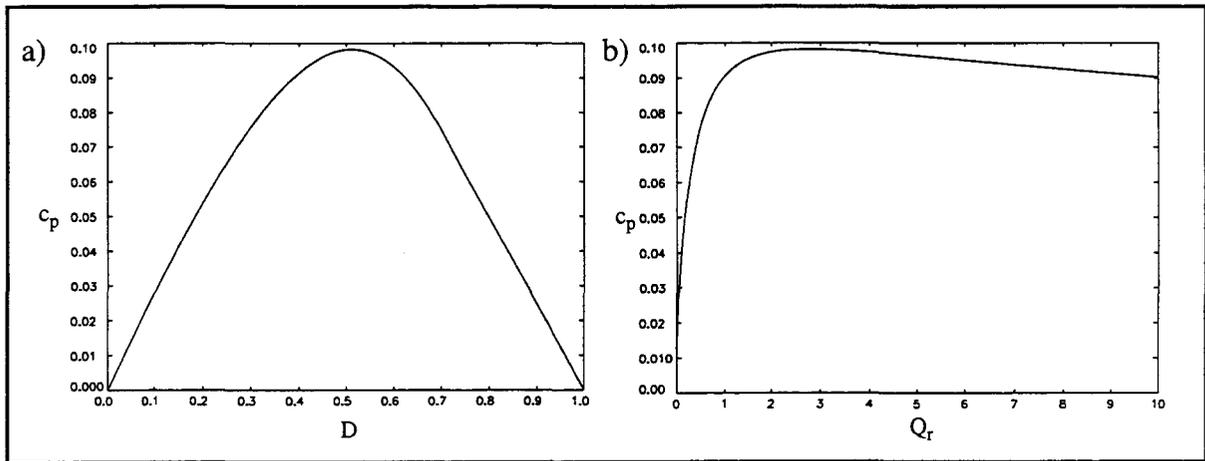


figure II.12: Représentation de c_p en fonction a) de D , b) de Q_r

Dans l'autre cas, v_{DR} est maximal à l'ouverture de la diode. Par conséquent:

$$\frac{V_{DRM}}{V_0} = \begin{cases} \frac{1}{\cos\phi} + 1 & \text{pour } D \leq 0,72 \\ 1 - \cos 2\pi D + \tan\phi \sin 2\pi D & \text{pour } D > 0,72 \end{cases} \quad (\text{II.3.2.8})$$

Les figures II.11 a) et b) représentent l'évolution de V_{DRM} et I_{DM} en fonction respectivement de D et de Q_r

Comme dans le cas de l'inverseur, le facteur de puissance c_p de la diode est donné par:

$$c_p = \frac{P_0}{I_{DM} V_{DRM}} = \frac{I_0 V_0}{I_{DM} V_{DRM}} \quad (\text{II.3.2.9})$$

Il est directement extrait des calculs précédents de contraintes en courant et tension. La figure II.12 illustre clairement le fait que ce facteur est maximum pour un rapport cyclique de conduction de 0,5 et conserve une valeur relativement élevée pour Q_r supérieur à 2.

Il est très important de connaître l'impédance d'entrée du redresseur puisque celui-ci constitue la charge de l'inverseur décrit précédemment. Les calculs présentés en annexe mon-

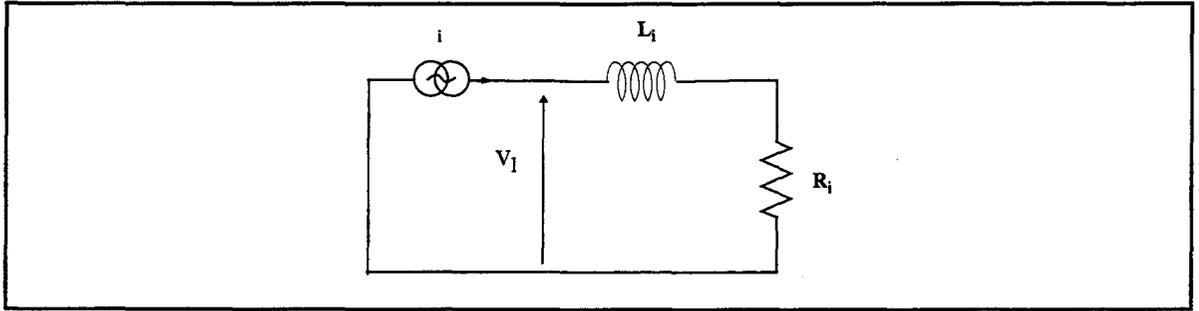


figure II.13: Schéma équivalent du redresseur représentant son impédance d'entrée équivalente à la fréquence de fonctionnement

trent que cette impédance est constituée d'une résistance R_i en série avec une inductance L_i (cf figure II.13). Leur valeur est déterminée à l'aide des équations suivantes:

$$\frac{R_i}{R_L} = \frac{(\cos \phi)^2}{2\pi^2} \cdot [1 - 2\pi^2 D^2 - \cos 2\pi D + \tan \phi (\sin 2\pi D - 2\pi D)]^2 \quad (\text{II.3.2.10})$$

ou:

$$\frac{R_i}{\omega L} = \frac{(\cos \phi)^2}{\pi} \cdot [1 - 2\pi^2 D^2 - \cos 2\pi D + \tan \phi (\sin 2\pi D - 2\pi D)] \quad (\text{II.3.2.11})$$

et:

$$\frac{L_i}{L} = \frac{1}{\pi} \cdot \left\{ \pi \cdot (1 - D) + \cos \phi (\sin 2\pi D + \phi) - \frac{1}{4} \cdot [\sin 2\phi + \sin (4\pi D + 2\phi)] \right\} \quad (\text{II.3.2.12})$$

Les figures II.14, II.15 et II.16 représentent l'évolution de ces paramètres en fonction de D et Q_r . Pour Q_r supérieur à 1 et à valeur de ωL constante, la résistance R_i diminue au fur et à mesure que R_L augmente. Ceci signifie que le redresseur agit comme un inverseur d'impédance, condition nécessaire à son adaptation en temps que charge de l'inverseur de classe E déjà expliquée au paragraphe II-2-5.

Pour que la caractérisation de ce redresseur soit complète, il reste à déterminer ses fonctions de transfert en courant et tension. Comme montré en annexe B, le gain en courant G_i du redresseur est donné par:

$$G_i = \frac{I_o}{I_M} = \frac{\cos \phi}{R_L / \omega L} \quad (\text{II.3.2.13})$$

et son évolution en fonction de D et Q_r est représentée sur les figures II.17a) et b).

La puissance d'entrée P_i du redresseur est définie par:

$$P_i = \frac{1}{2\pi} \int_0^{2\pi} v_L(\theta) i(\theta) d\theta \quad (\text{II.3.2.14})$$

Puisque la tension d'entrée est périodique, elle peut être décomposée en série de Fourier sous la forme:

$$v_L(\theta) = \sum_{n=0}^{\infty} c_n \sin(n\theta + \varphi_n) \quad (\text{II.3.2.15})$$

En conséquence, la puissance d'entrée P_i vaut:

$$\begin{aligned} P_i &= \frac{1}{2\pi} \int_0^{2\pi} \sum_{n=0}^{\infty} c_n I_m \sin(n\theta + \varphi_n) \sin(\theta + \phi) d\theta \\ &= \frac{1}{4\pi} \int_0^{2\pi} \left(\sum_{n=0}^{\infty} c_n I_m \cos((n-1)\theta + \varphi_n - \phi) - \sum_{n=0}^{\infty} c_n I_m \cos((n+1)\theta + \varphi_n + \phi) \right) d\theta \end{aligned} \quad (\text{II.3.2.16})$$

soit:

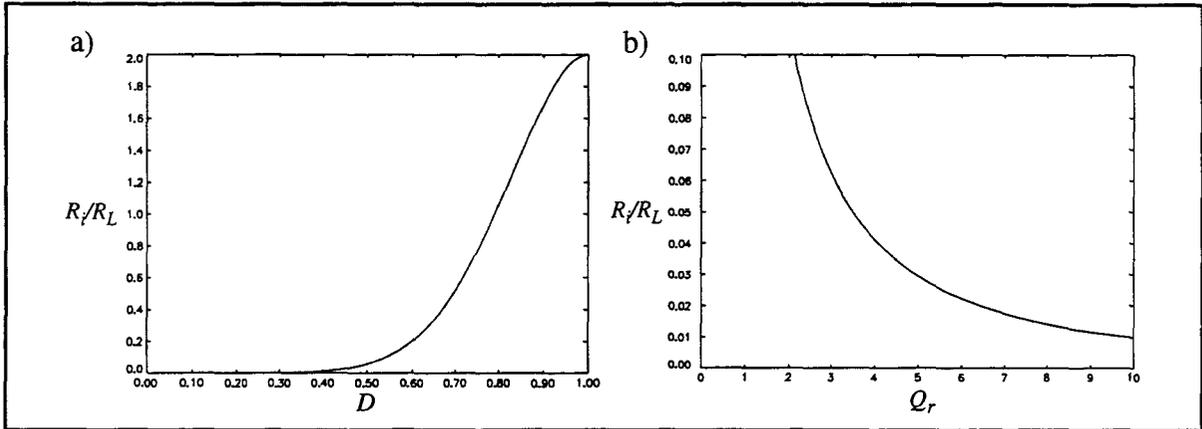


figure II.14: Représentation de R/R_L en fonction a) de D , b) de Q_r

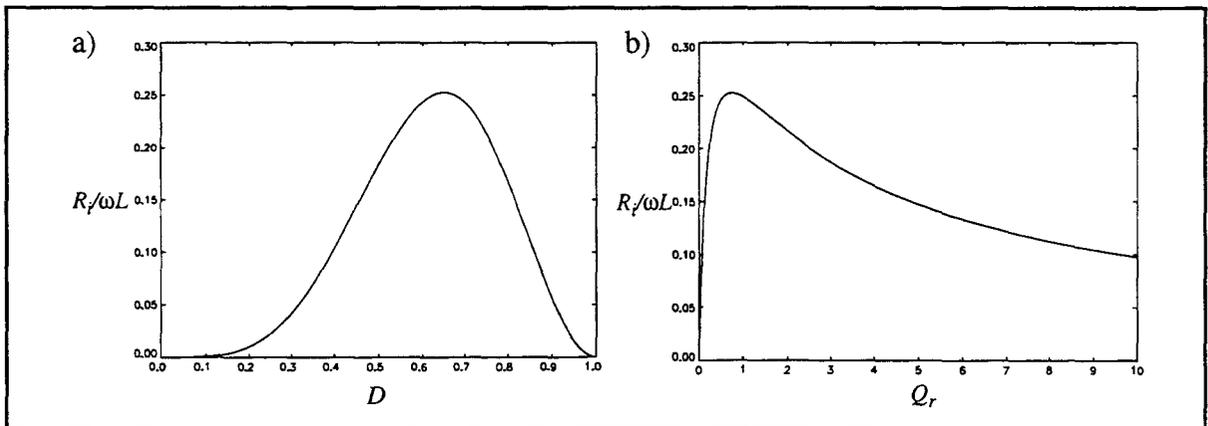


figure II.15: Représentation de $R/\omega L$ en fonction a) de D , b) de Q_r

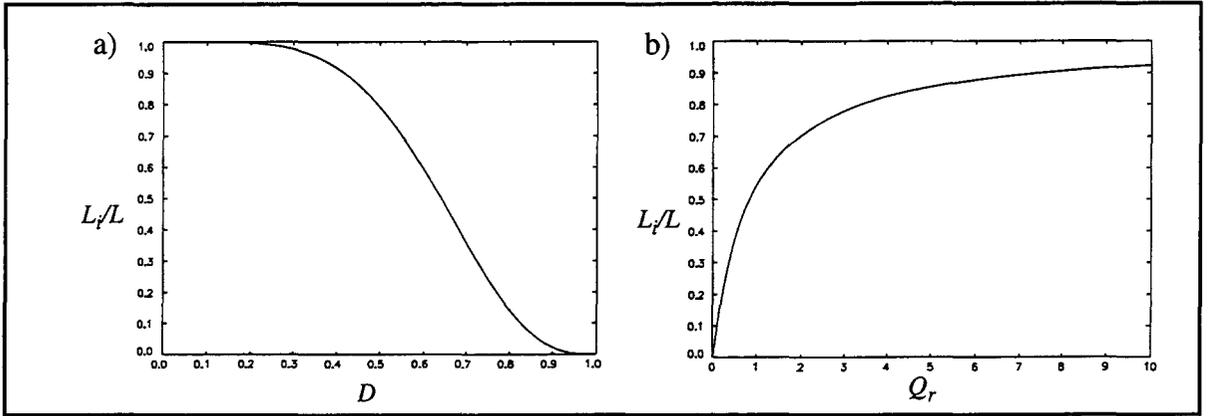


figure II.16: Représentation de L_f/L en fonction a) de D , b) de Q_r

$$P_i = \frac{1}{4\pi} \left[\int_0^{2\pi} c_1 I_m \cos(\varphi_1 - \phi) d\theta + \sum_{\substack{n=0 \\ n \neq 1}}^{\infty} \int_0^{2\pi} c_n I_m \cos((n-1)\theta + \varphi_n - \phi) d\theta - \sum_{n=0}^{\infty} \int_0^{2\pi} c_n I_m \cos((n+1)\theta + \varphi_n + \phi) d\theta \right] \quad (\text{II.3.2.17})$$

et:

$$P_i = \frac{1}{2} \cdot c_1 I_m \cos(\varphi_1 - \phi) \quad (\text{II.3.2.18})$$

Seule la composante fondamentale de la tension v_L délivre de la puissance, nous pouvons donc plutôt écrire cette puissance sous la forme:

$$P_i = \frac{V_{Ri}^2}{2R_i} \quad (\text{II.3.2.19})$$

où V_{Ri} représente l'amplitude de la tension aux bornes de R_i . Le redresseur idéal possède un rendement de 100% ce qui se traduit par l'égalité entre les puissances d'entrée et de sortie. Partant de cette hypothèse, nous déduisons le gain en tension G_v du redresseur:

$$G_v = \frac{V_0}{V_{Ri}} = \sqrt{\frac{R_L}{2R_i}} \quad (\text{II.3.2.20})$$

Les variations de la fonction de transfert en tension en fonction de D et Q_r sont représentées sur les figures II.18a) et b).

II-3-2-c. Phénomènes dissipatifs

Dans toute l'étude du redresseur, nous avons supposé que les composants étaient idéaux. Pourtant, deux causes principales de dissipations peuvent perturber le fonctionnement idéal du circuit.

Tout d'abord, la diode possède une tension de jonction V_{don} non nulle et sensiblement

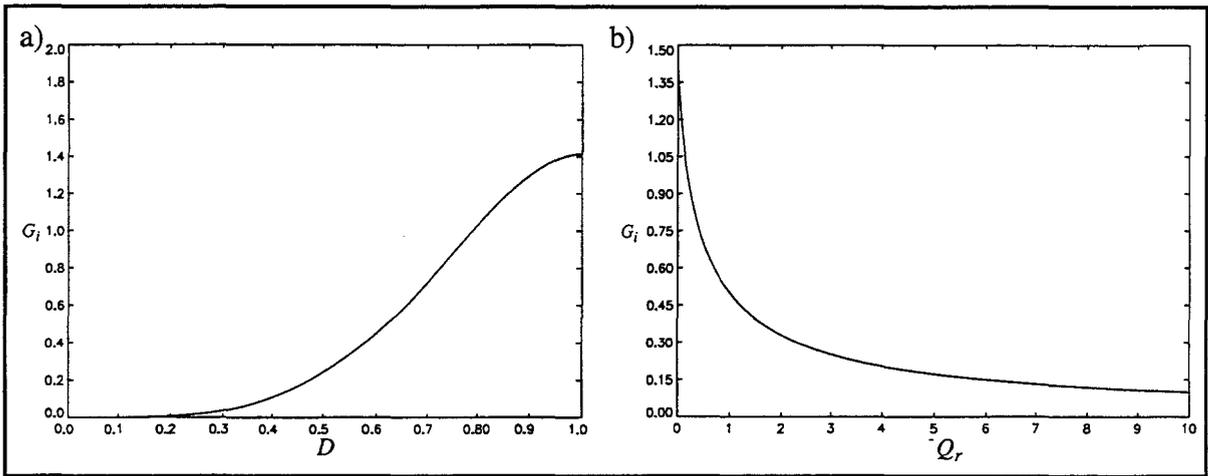


figure II.17: Evolution du gain en courant du redresseur ZCSR en fonction a) de D , b) de Q_r

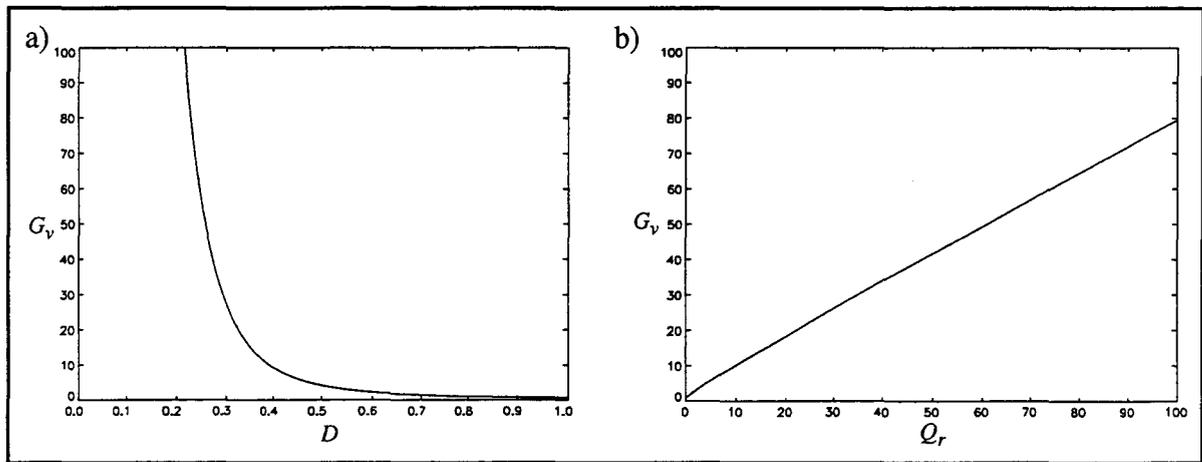


figure II.18: Evolution du gain en tension du redresseur ZCSR en fonction a) de D , b) de Q_r

constante. La tension de sortie V_o effective est donc:

$$V_o = V_{oth} - V_{don} \quad (\text{II.3.2.21})$$

où V_{oth} est la valeur théorique de la tension de sortie. Le courant moyen dans la diode est égal au courant de sortie. Par conséquent, nous avons:

$$I_o = \frac{1}{T} \int_0^T i_D(t) dt = \frac{DT}{T} \int_0^{DT} i_D(t) dt \quad (\text{II.3.2.22})$$

La puissance moyenne dissipée dans la diode est:

$$P_d = \frac{1}{T} \int_0^T v_D(t) i_D(t) dt = \frac{DT}{T} \int_0^{DT} v_D(t) i_D(t) dt = \frac{V_{don}}{T} \int_0^{DT} i_D(t) dt \quad (\text{II.3.2.23})$$

L'application de l'égalité (II.3.2.22) dans (II.3.2.23) implique:

$$P_d = V_{don} I_o \quad (\text{II.3.2.24})$$

et le rendement de l'inverseur est donné par:

$$\eta = \frac{P_o}{P_o + P_d} = \frac{V_o}{V_o + V_{don}} \quad (\text{II.3.2.25})$$

La résistance parasite série R_{pL} de l'inductance L peut être importante à haute fréquence dissipant ainsi une partie non négligeable de la puissance fournie en entrée. La puissance dissipée peut être évaluée de la manière simplifiée suivante. Le courant i_L peut être approximativement assimilé à une sinusoïde de fréquence f centrée sur I_o . L'amplitude crête-crête ΔI_L de cette sinusoïde est donnée par:

$$\Delta i_L = \frac{DV_o}{fL} \quad (\text{II.3.2.26})$$

L'amplitude RMS de la sinusoïde vaut donc:

$$I_{LRMS} = \frac{DV_o}{2\sqrt{2}fL} = \frac{DR I_o}{2\sqrt{2}fL} \quad (\text{II.3.2.27})$$

Par conséquent, la puissance moyenne dissipée vaut:

$$P_{dR} = \frac{1}{2\pi} \cdot \int_0^{2\pi} R_{pL} (I_o + \sqrt{2} I_{LRMS} \sin(\omega t))^2 d\omega t \quad (\text{II.3.2.28})$$

soit:

$$\begin{aligned} P_{dR} &= R_{pL} (I_o^2 + I_{LRMS}^2) \\ &= \frac{R_{pL}}{R} P_o \left(1 + \left(\frac{DR}{2\sqrt{2}fL} \right)^2 \right) \end{aligned} \quad (\text{II.3.2.29})$$

Le rendement du redresseur vaut alors approximativement:

$$\eta = \frac{P_o}{P_o + P_{dR}} = \frac{R}{R + R_{pL} \left(1 + \left(\frac{DR}{2\sqrt{2}fL} \right)^2 \right)} \quad (\text{II.3.2.30})$$

Cette approche n'est vraiment réaliste que si le rapport cyclique de conduction de la diode reste proche de 0,5 auquel cas la modélisation de i_L par une sinusoïde est acceptable.

Nous pouvons négliger le temps de recouvrement inverse de la diode puisque sa coupure intervient à faible variation de courant.

II-3-3. Etude d'un redresseur de classe E de type ZVSR

II-3-3-a. Hypothèses

Nous présentons dans cette partie l'analyse du redresseur de type ZVSR décrit au chapitre précédent. Comme précédemment, nous posons quelques hypothèses simplificatrices permettant de déterminer plus aisément les différentes grandeurs du circuit. Tout d'abord, nous supposons que la diode est idéale, ce qui implique que sa tension de seuil est nulle, qu'elle possède une résistance nulle à l'état passant et une résistance infinie à l'état ouvert. De plus, la

capacité de jonction de la diode est incluse dans la capacité totale de shunt C . Ensuite, nous supposons que la capacité de filtrage de sortie est suffisamment élevée pour que la tension de sortie ne présente aucune ondulation. Enfin, nous considérons que le courant d'entrée est une sinusoïde pure. Pour la résolution des équations, nous définissons un certain nombre de paramètres comme suit:

- le courant d'entrée est une sinusoïde de valeur:

$$i = I_M \sin(\omega t + \Phi) \quad (\text{II.3.3.1})$$

où ω est la pulsation de fonctionnement et ϕ la phase initiale, l'origine des phases étant prise à la mise en conduction de la diode:

- la fréquence de résonance est donnée par:

$$\omega_r = \frac{1}{\sqrt{LC}} \quad (\text{II.3.3.2})$$

- Ω est la pulsation réduite définie par:

$$\Omega = \frac{\omega}{\omega_r} \quad (\text{II.3.3.3})$$

- Le facteur de qualité inverse du circuit résonnant R_L - L - C est:

$$Q_r = R_L \sqrt{\frac{C}{L}} \quad (\text{II.3.3.4})$$

- D définit le rapport cyclique de fonctionnement de la diode.
- v_L et i_L sont respectivement la tension et le courant aux bornes de l'inductance L .
- v_C est la tension aux bornes de la capacité C .
- I_o et V_o sont le courant et tension de sortie du redresseur.

II-3-3-b. Méthode de résolution

L'analyse du redresseur consiste à calculer ses gains en courant et tension, son impédance d'entrée équivalente à la fréquence de travail, les contraintes maximales subies par la diode et le facteur de puissance. Les équations permettant la détermination de ces paramètres sont présentées en annexe C. Il nous a semblé fort difficile de les résoudre analytiquement puisqu'aucune relation simple liant D à Q_r et Ω ne peut être écrite. Nous présentons donc des résultats numériques sous forme d'abaques.

Par contre, comme le montrent les équations présentées en annexe, tous les résultats peuvent être exposés en fonction de D , Q_r et Ω . Ainsi, le gain en courant peut être défini par:

$$G_i = \frac{I_o}{I_M} = F_1(D, \Omega, Q_r) \quad (\text{II.3.3.5})$$

Les calculs effectués en annexe montrent également qu'à la fréquence de fonctionnement, le redresseur présente une impédance composée d'une résistance R_i en série avec une réactance X_i qui peut être inductive ou capacitive. Le courant d'entrée étant sinusoïdal et la ten-

sion d'entrée périodique, seule la composante fondamentale de cette dernière délivre de la puissance. En conséquence, la puissance d'entrée de l'inverseur est donnée par:

$$P_i = \frac{R_i I_M^2}{2} \quad (\text{II.3.3.6})$$

Il est également possible d'écrire:

$$\frac{R_i}{R_L} = F_1(D, \Omega, Q_r) F_2(D, \Omega, Q_r) \quad (\text{II.3.3.7})$$

La puissance de sortie est donnée par:

$$P_o = R_L I_o^2 \quad (\text{II.3.3.8})$$

Puisque les commutations de la diode de redressement interviennent toujours à tension nulle, le rendement du circuit est maximal. L'application de l'égalité entre (II.3.3.6) et (II.3.3.8) et l'introduction de (II.3.3.5) produit:

$$2G_i^2 = \frac{R_i}{R_L} \quad (\text{II.3.3.9})$$

Il est alors possible d'extraire une relation entre F_1 et F_2 sous la forme:

$$2F_1(D, \Omega, Q_r) = F_2(D, \Omega, Q_r) \quad (\text{II.3.3.10})$$

Cette équation définit un lien entre D , Q_r et Ω . Sa résolution est obtenue en définissant une fonction d'erreur E_r :

$$E_r(D, \Omega, Q_r) = 2F_1(D, \Omega, Q_r) - F_2(D, \Omega, Q_r) \quad (\text{II.3.3.11})$$

Pour des valeurs fixées de Q_r et Ω , il suffit d'extraire numériquement la valeur de D qui annule la fonction d'erreur. Ensuite, les autres paramètres peuvent être calculés. La valeur de D est calculée suivant un processus dichotomique. La figure II.19 illustre l'algorithme utilisé pour la résolution du système.

II-3-3-c. Caractérisation du redresseur

La méthode décrite dans le paragraphe précédent permet d'extraire tous les paramètres importants pour la conception du circuit.

La valeur de D en fonction de Ω pour diverses valeurs de Q_r est présentée sur la figure II.20. Il y est clairement établi que quelque soit la valeur de Q_r , le rapport cyclique de conduction tend vers une valeur très faible (typiquement 0,1) quand Ω devient élevé. Ceci a pour effet d'engendrer des contraintes importantes sur la diode si l'énergie transférée vers la sortie est élevée. C'est pourquoi, nous limitons cette étude au cas où Ω est inférieur à 1, ce qui signifie que le circuit fonctionne sous la résonance. De plus, la valeur minimale de Ω est fixée à 0,5 car

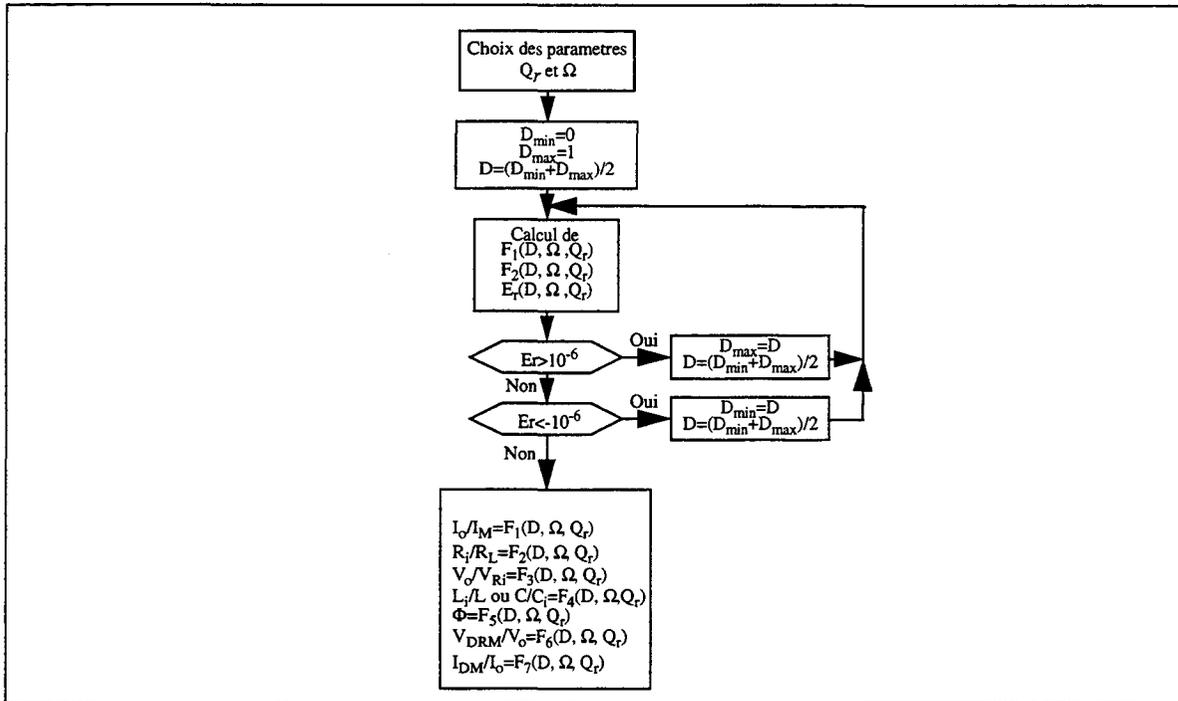


figure II.19: Implémentation de l’algorithme de résolution des équations du redresseur ZVSR

en deçà de cette valeur la fréquence de résonance devient trop élevée par rapport à la fréquence de fonctionnement et nous nous retrouvons dans l’hypothèse où la capacité de shunt est faible. De multiples oscillations dont la valeur n’est pas bien contrôlée comme dans le cas du redresseur de classe E de type ZCSR apparaissent alors. Les figures II.21, II.22 et II.23 montrent l’évolution des divers paramètres de phase et de gain du redresseur en fonction de Ω .

L’impédance équivalente d’entrée du redresseur à la fréquence de fonctionnement est obtenue par décomposition du fondamental de la tension d’entrée en deux composantes, l’une appelée V_{Ri} , en phase avec le courant i et l’autre appelée V_{Xi} , en quadrature de phase. La figure II.24 représente cette impédance constituée de la mise en série d’une résistance R_i et d’une réactance X_i qui peut être soit inductive (appelée alors L_i) soit capacitive (appelée dans ce cas C_i) selon les valeurs de Q_r et Ω . Les figures II.25 et II.26 décrivent l’évolution de R_i normalisée par rapport à R_L et de $R_i/\omega L$ en fonction de Q_r . La valeur de X_i normalisée par rapport à L ou C est représentée sur la figure II.27. Pour des valeurs de Q_r élevées, ce rapport est presque indépendant de R_L mais il varie en fonction de la fréquence. Pour les faibles valeurs de Q_r et grandes valeurs de Ω , la réactance devient capacitive.

Le courant d’entrée est sinusoïdal et la tension d’entrée périodique. Comme nous l’avons vu dans le paragraphe II-3-2., la puissance est uniquement délivrée en sortie à la fréquence de fonctionnement. Par conséquent, le gain en tension du redresseur peut être défini par:

$$G_v = \frac{V_o}{V_{Ri}} \quad (\text{II.3.3.12})$$

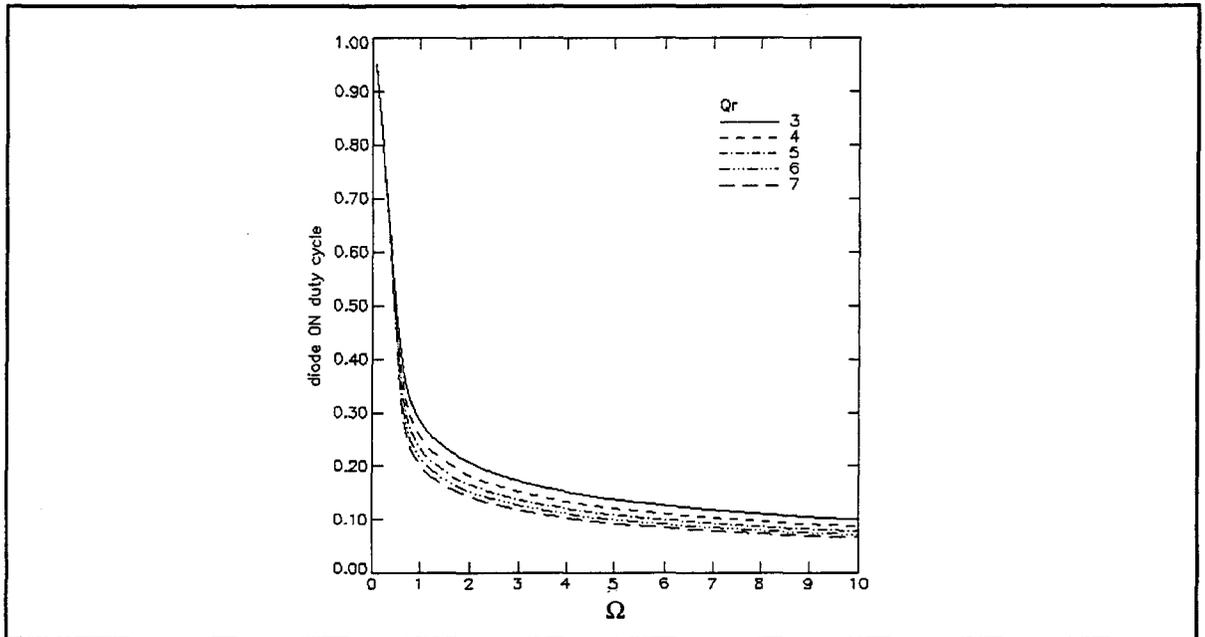


figure II.20: Rapport cyclique D en fonction de Ω .

où V_{Ri} est l'amplitude de la composante fondamentale de la tension d'entrée en phase avec le courant i . Nous remarquons que ce gain croît linéairement pour les valeurs de Q_r supérieures à 2.

Les contraintes sur la diode de redressement, normalisées par rapport à la tension et au courant de sortie, sont représentées sur les figures II.28 et II.29. Le courant maximal, noté I_{DM} , croît avec Q_r , alors que la tension maximale V_{DRM} décroît. Ces valeurs permettent à leur tour de déterminer le pouvoir de puissance c_p de la diode défini par:

$$c_p = \frac{I_o V_o}{V_{DM} I_{DM}} \quad (\text{II.3.3.13})$$

Le résultat est représenté sur la figure II.30. Quelque soit la valeur de Ω , le pouvoir maximal est atteint pour Q_r égal à 0,8.

L'ensemble des résultats présentés ci-dessus permet de dimensionner correctement le redresseur en fonction des spécifications recherchées. Dans le cadre d'une utilisation en conversion de classe E^2 , le circuit devra toujours se trouver dans une configuration où il inverse l'impédance.

II-3-3-d. Phénomènes dissipatifs

Dans toute l'étude du redresseur, nous avons supposé que les composants étaient idéaux. Comme dans le cas du redresseur ZCSR, deux causes principales de dissipations peuvent perturber le fonctionnement idéal du circuit.

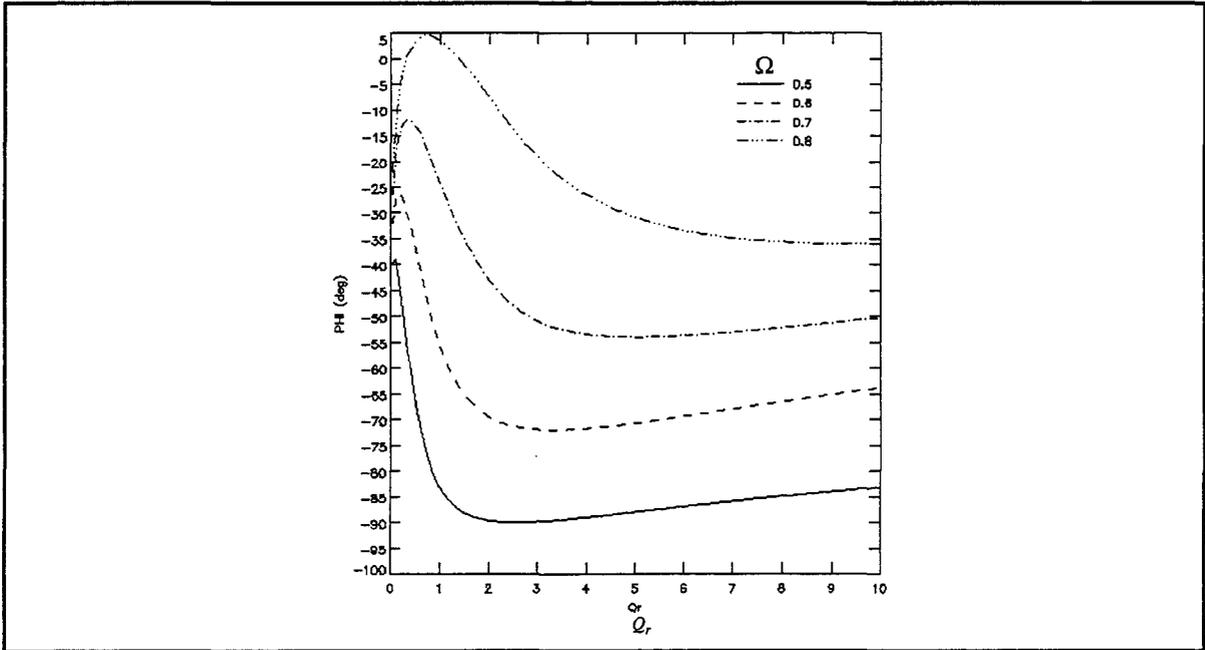


figure II.21: Evolution de la phase du courant d'entrée en fonction de Q_r

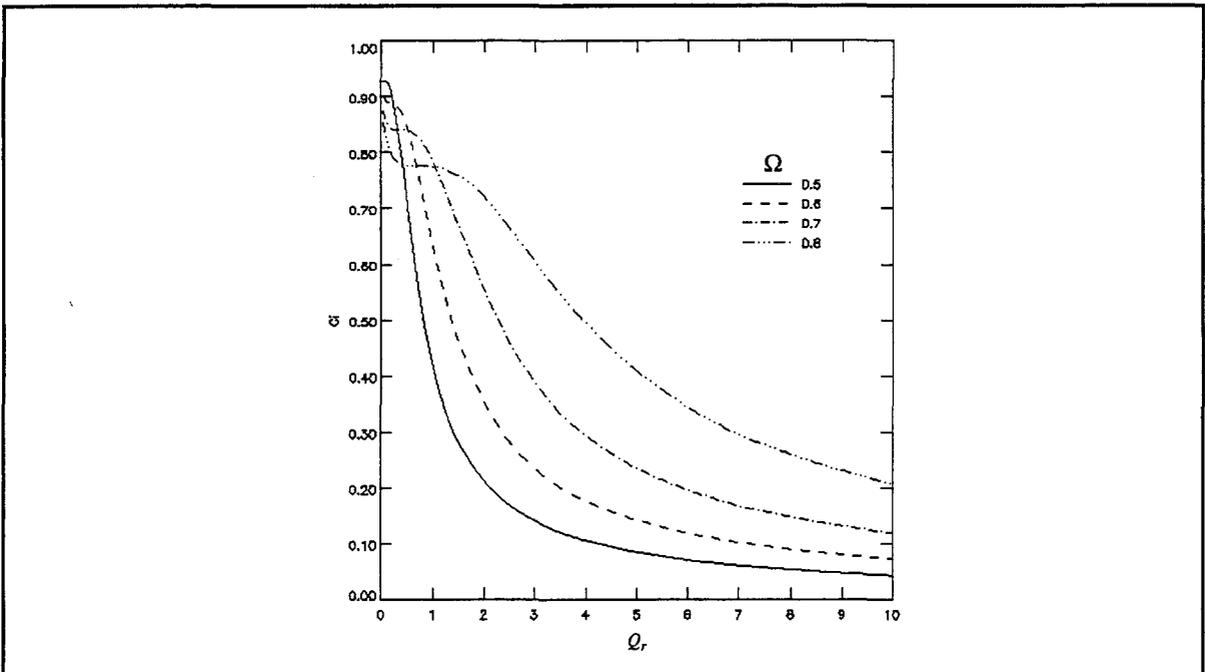


figure II.22: Gain en courant du redresseur en fonction de Q_r

Tout d'abord, la diode possède une tension de jonction V_{don} non nulle. La tension de sortie effective V_o est donc:

$$V_o = V_{oth} - V_{don} \quad (\text{II.3.3.14})$$

où V_{oth} est la tension de sortie obtenue par calcul. Le courant moyen dans la diode est égal au courant de sortie. Comme dans le cas du redresseur de type ZCSR, la puissance moyenne P_d dissipée dans la diode vaut:

$$P_d = V_{don} I_o \quad (\text{II.3.3.15})$$

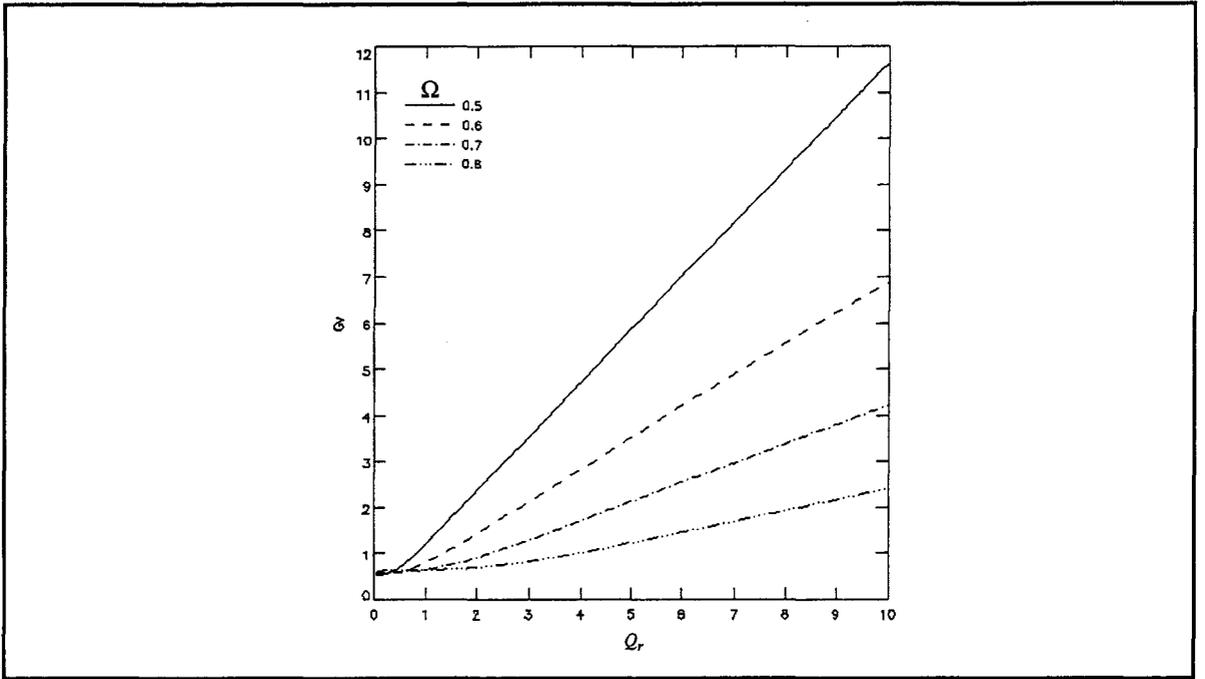


figure II.23: Gain en tension du redresseur en fonction de Q_r

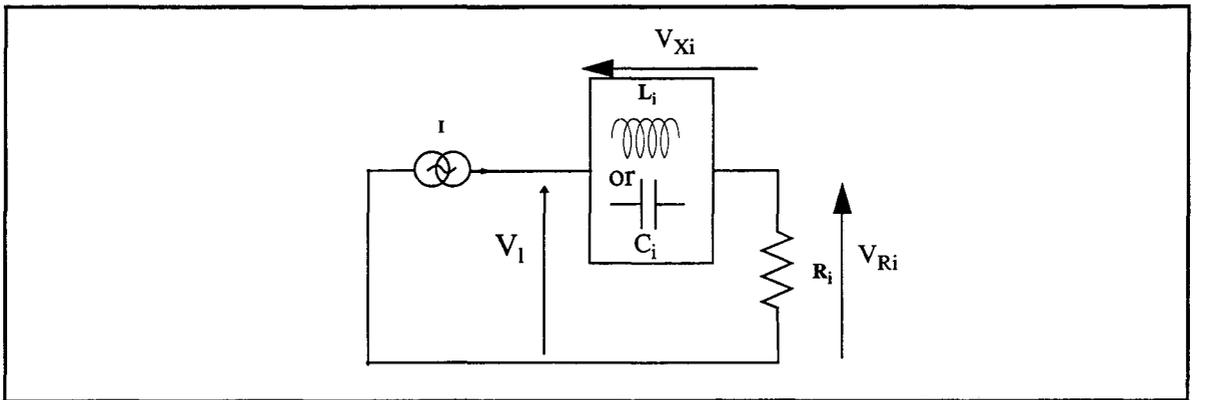


figure II.24: Schéma équivalent du redresseur représentant son impédance d'entrée équivalente à la fréquence de fonctionnement

et le rendement du redresseur est approximativement donné par:

$$\eta = \frac{P_o}{P_o + P_d} = \frac{V_o}{V_o + V_{don}} \quad (\text{II.3.3.16})$$

La puissance dissipée par la résistance série R_{pL} de l'inductance L peut être évaluée de la même manière que dans le cas du redresseur de type ZCSR en assimilant le courant i_L à une sinusoïde de fréquence f centrée sur I_o . L'amplitude crête-crête Δi_L de cette sinusoïde est donnée par:

$$\Delta i_L = \frac{DV_o}{fL} \quad (\text{II.3.3.17})$$

et correspond à la valeur RMS de la sinusoïde:

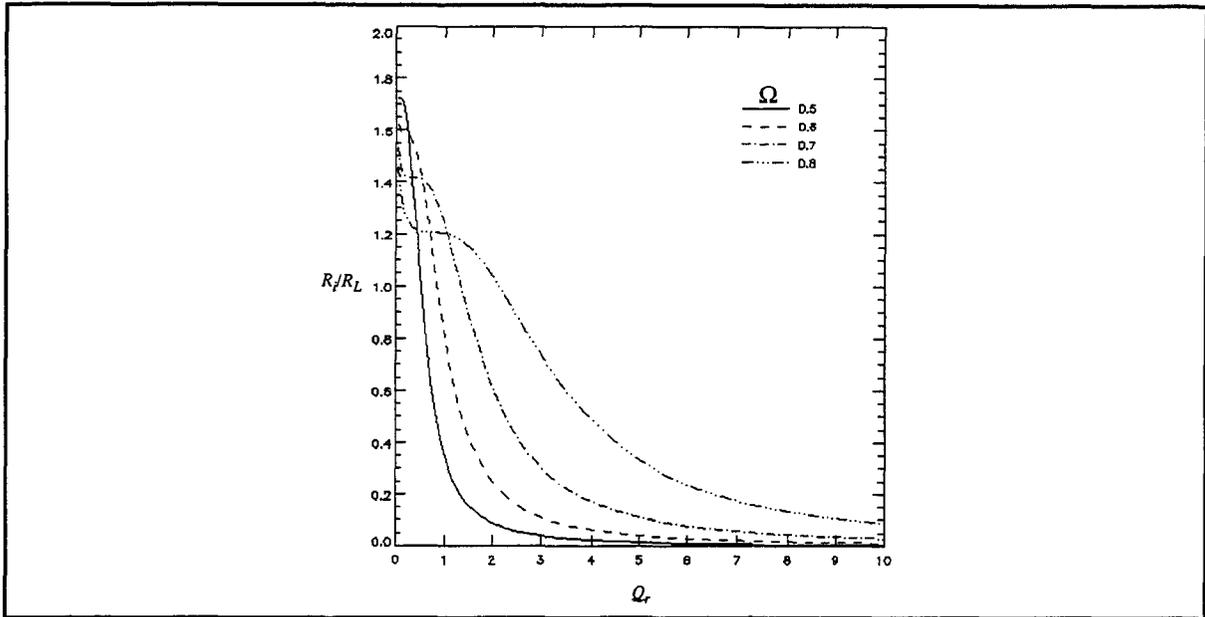


figure II.25: Evolution de R_f/R_L en fonction de Q_r

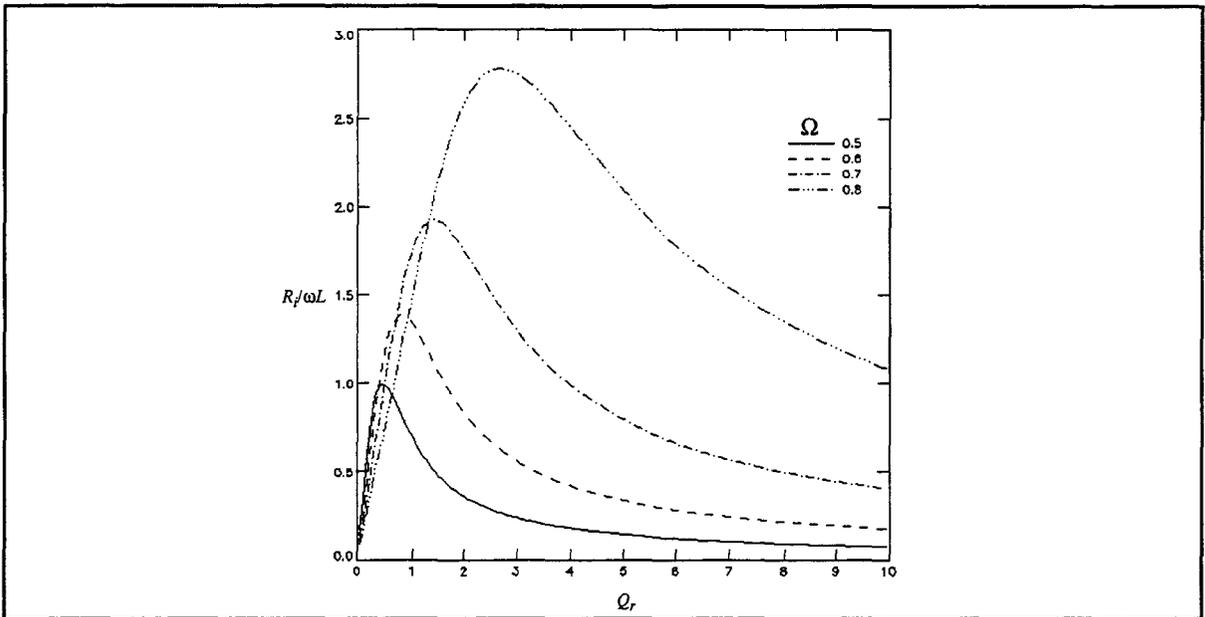


figure II.26: $R_f/\omega L$ en fonction de Q_r , avec Ω variable

$$I_{LRMS} = \frac{DV_o}{2\sqrt{2}fL} = \frac{DR I_o}{2\sqrt{2}fL} \quad (\text{II.3.3.18})$$

Par conséquent, la puissance moyenne dissipée dans R_{pL} vaut:

$$\begin{aligned} P_{dR} &= R_{pL}(I_o^2 + I_{LRMS}^2) \\ &= \frac{R_{pL}}{R} P_o \left(1 + \left(\frac{DR}{2\sqrt{2}fL} \right)^2 \right) \end{aligned} \quad (\text{II.3.3.19})$$

La chute de rendement du redresseur est alors donnée par le facteur η avec:

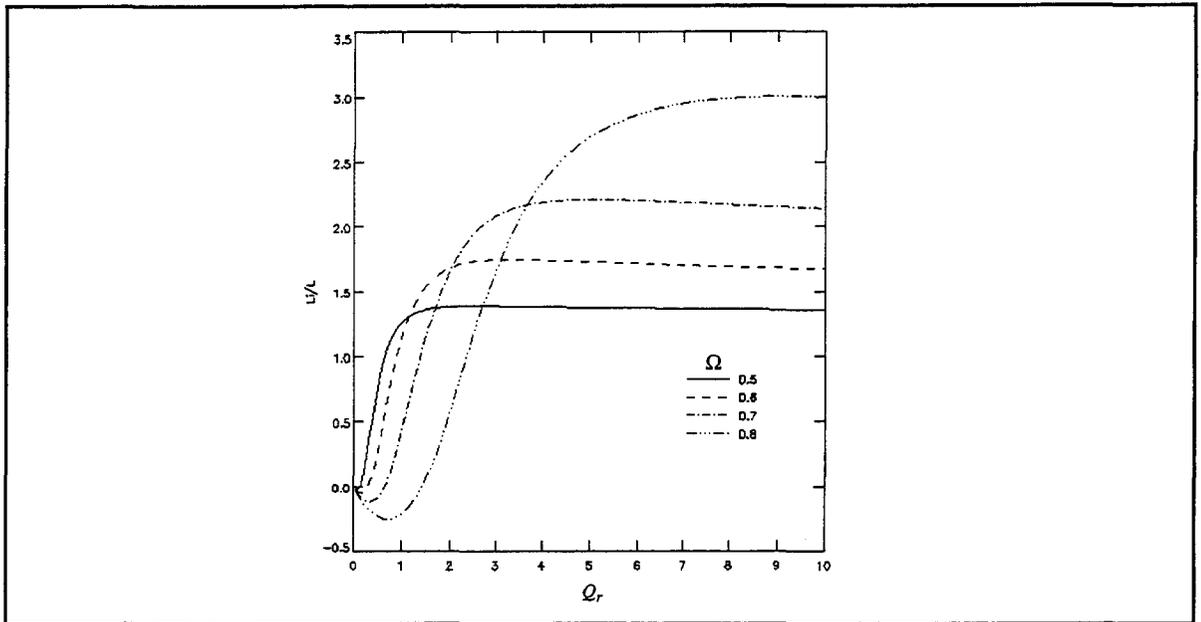


figure II.27: Réactance équivalente X_i en fonction de Q_r

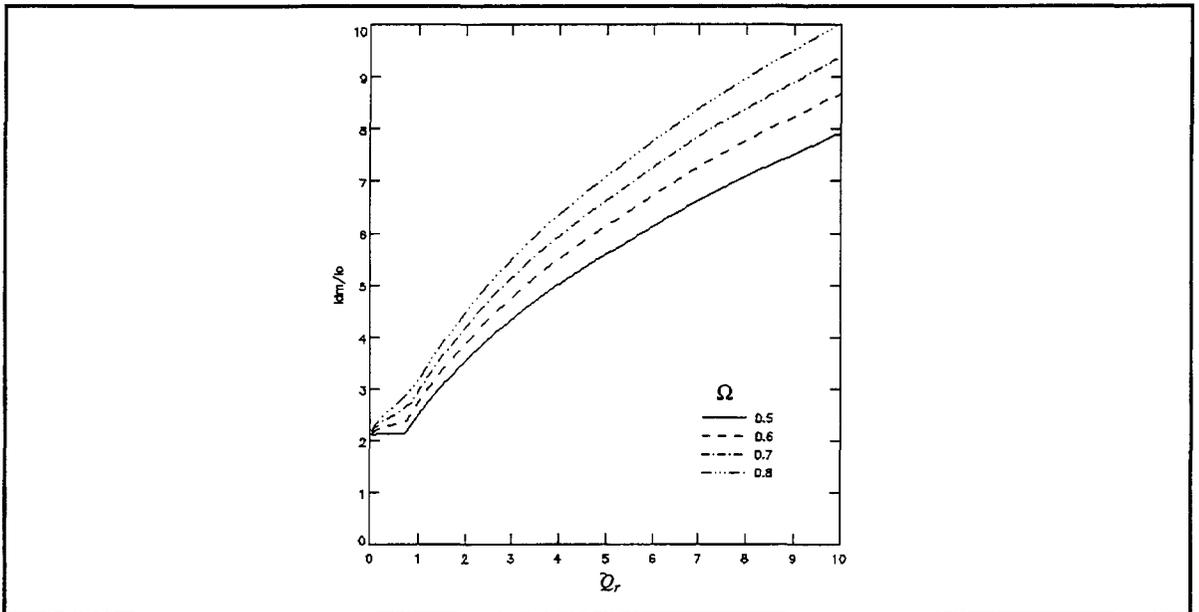


figure II.28: Courant maximal supporté par la diode en fonction de Q_r

$$\eta = \frac{P_o}{P_o + P_{dR}} = \frac{R}{R + R_{pL} \left(1 + \left(\frac{DR}{2\sqrt{2}fL} \right)^2 \right)} \quad (\text{II.3.3.20})$$

Tout comme dans le cas du redresseur de type ZCSR, nous pouvons négliger les effets de recouvrement inverse de la diode. En effet, même si la diode se coupe brutalement, la montée de la tension inverse est retardée par rapport à la chute du courant du fait de la présence de la capacité de shunt.

Le rendement total du redresseur est déterminé en évaluant tout d'abord la perte causée par la résistance parasite série. La puissance restante est ensuite partagée entre la charge et la diode de redressement.

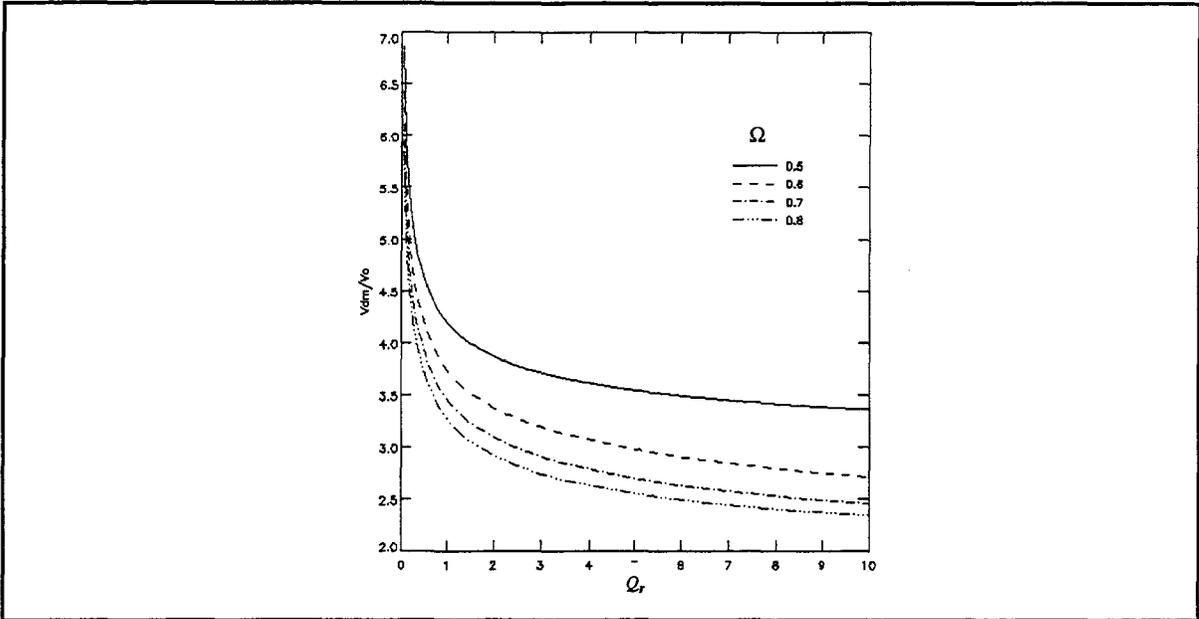


figure II.29: Tension maximale aux bornes de la diode en fonction de Q_r

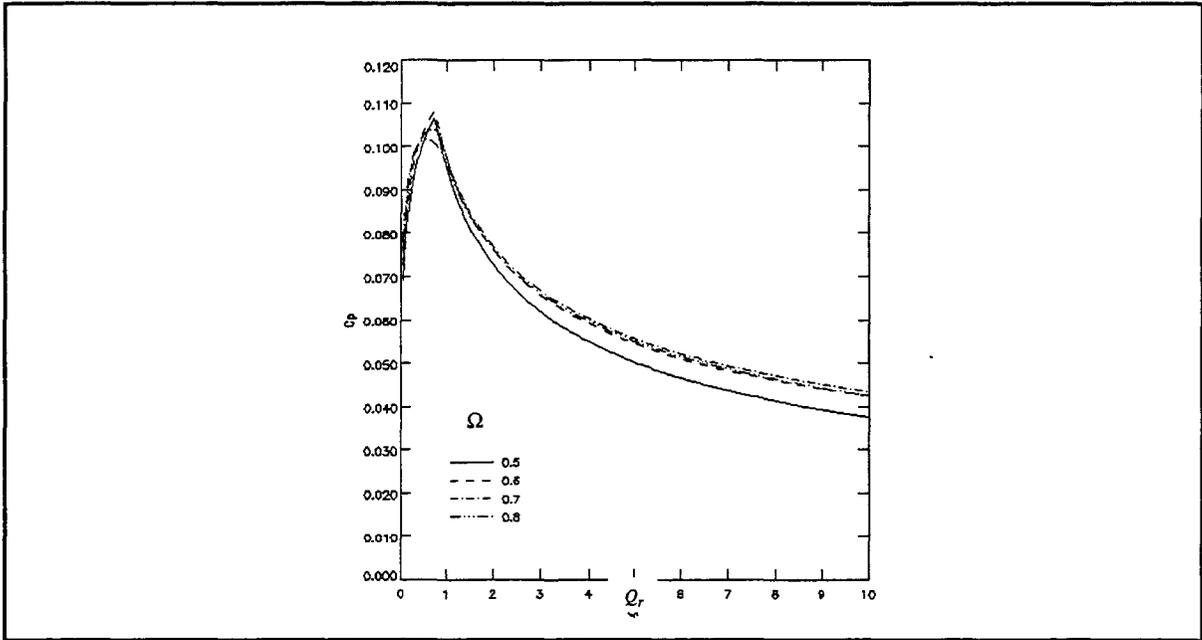


figure II.30: Facteur de puissance de la diode en fonction de Q_r

II - 4. Analyse statique de convertisseurs de classe E^2

II-4-1. Principe général de conception du convertisseur de classe E^2

Comme nous l'avons déjà mentionné dans le paragraphe I-3-1., le convertisseur de classe E^2 se construit en remplaçant la charge de l'inverseur de classe E directement par un redresseur de classe E si ce dernier est à entrée en courant, ce qui est le cas dans cette étude. Cependant, l'impédance d'entrée du redresseur n'est pas purement réelle mais présente une composante

imaginaire généralement inductive. Le convertisseur est donc réalisé avec une inductance effective:

$$L_{r1eff} = L_{r1} - L_i \quad (\text{II.4.1.1})$$

Le redresseur doit être conçu de telle sorte que sa résistance équivalente en entrée à la fréquence de fonctionnement corresponde à la résistance de charge de l'inverseur en fonctionnement optimal. L'inverseur conserve ainsi son fonctionnement en régime optimal, condition nécessaire à un fonctionnement à haut rendement. Ce principe est illustré par les schémas de la figure II.31.

Dans ces conditions, les gains en courant et tension du convertisseur sont simplement le produit des gains en courant et tension respectifs de l'inverseur et du redresseur interconnectés.

II-4-2. Fonctionnement du convertisseur à charge variable

Il s'agit de vérifier le comportement du convertisseur de classe E² lorsque que la résistance de charge varie. Pour cela, nous ne pouvons étudier ici que le cas des convertisseurs dont le redresseur correspond à l'un des deux redresseurs décrits précédemment dans ce chapitre.

D'une part, pour chacun des deux redresseurs, l'observation des courbes illustrant l'évolution de l'impédance équivalente d'entrée montre que pour une valeur suffisamment grande de Q_r , plus la résistance de charge augmente, plus la résistance équivalente R_i diminue et plus l'inductance équivalente L_i augmente. D'autre part, le facteur de qualité du circuit résonnant série de l'inverseur est donné par:

$$Q_l = \frac{(L_{r1eff} + L_i)\omega}{R_i} \quad (\text{II.4.2.1})$$

Par conséquent Q_l croît avec toute augmentation de la résistance de charge du convertisseur. Dans ces conditions, l'inverseur fonctionne toujours en régime sous-optimal mais dissipe néanmoins peu de puissance. En résumé, lors de la conception, le convertisseur de classe E² doit être spécifié pour une plage de charge s'échelonnant entre 0 et une valeur finie qui détermine la résistance de charge optimale de l'inverseur.

Il est intéressant d'observer qu'à fréquence constante, une augmentation de la résistance de charge correspond à une augmentation du gain en tension du redresseur, une diminution de la résistance équivalente de charge de l'inverseur et une augmentation de l'inductance équivalente L_i . Ceci implique un accroissement du facteur de qualité de l'inverseur, donc une diminution du rapport cyclique de conduction de l'interrupteur et par conséquent une augmentation du gain en tension de l'inverseur. Ainsi, le gain en tension du convertisseur augmente avec la

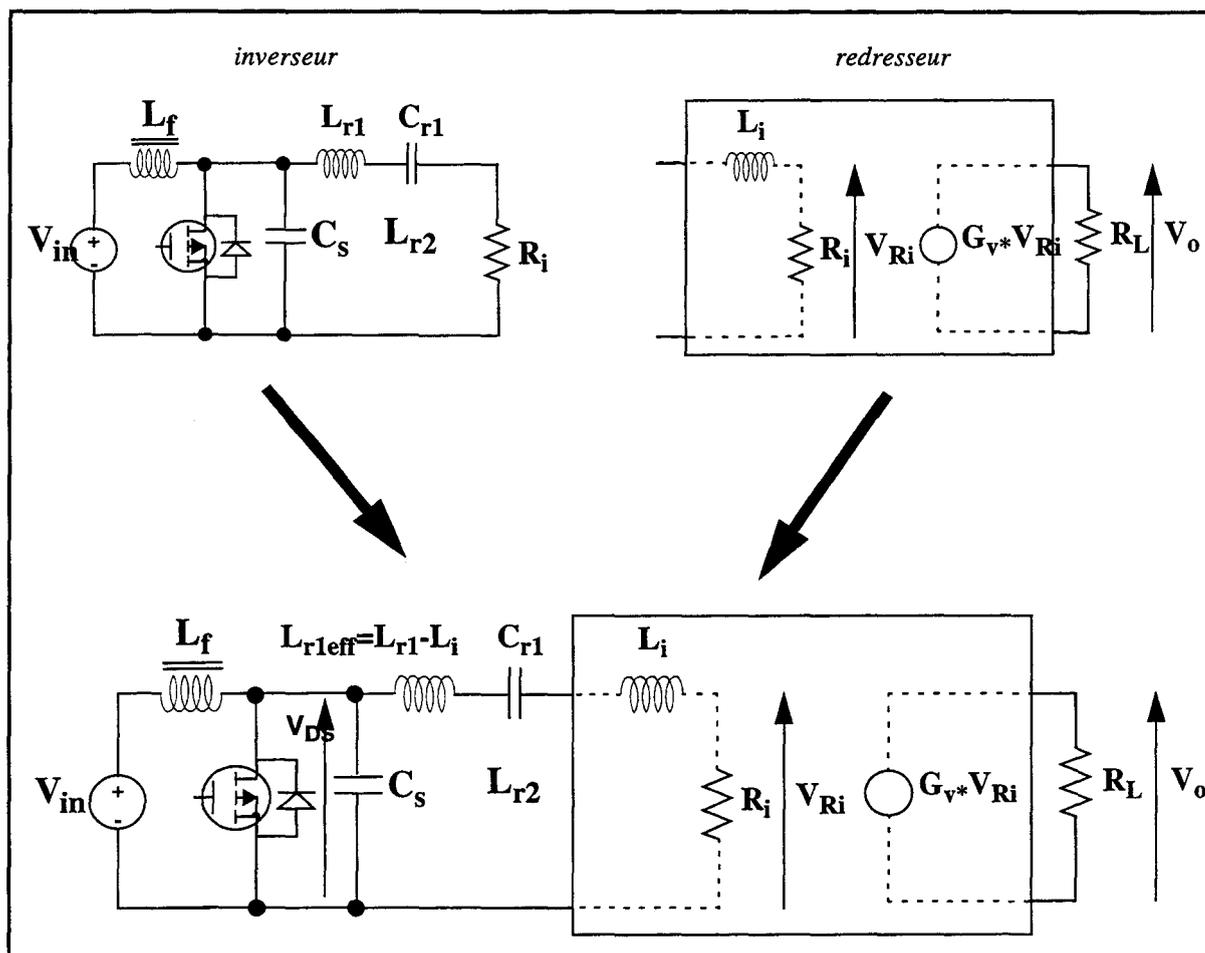


figure II.31: Principe de conception d'un convertisseur de classe E² (les traits en pointillés représentent le schéma équivalent du redresseur).

résistance de charge.

II-4-3. Fonctionnement du convertisseur à fréquence variable

Tout d'abord, les figures II.18 et II.23 montrent que le gain en tension des redresseurs étudiés chute lorsque la fréquence augmente. D'autre part, l'analyse du sens de variation du facteur de qualité de l'inverseur en fonction de la fréquence permet de déterminer la relation liant le gain en tension de l'inverseur à la fréquence. A cette fin, est représentée sur les figures II.32 et II.33 l'évolution de la grandeur $\omega L_i/R_i$ pour chacun des redresseurs. Dans les deux cas cette valeur diminue avec l'augmentation de la fréquence. En outre, les figures II.15 et II.26 montrent que le rapport ω/R_i décroît alors que la fréquence augmente. Ces constatations démontrent que le facteur de qualité Q_l (cf. équation (II.4.2.1)) varie en sens inverse de la fréquence. Par conséquent, si la période diminue, la tension v_C tend à s'amortir plus et à repasser plus tardivement à zéro. Ainsi, le rapport cyclique de conduction de l'interrupteur se réduit et avec lui le gain en tension de l'inverseur.

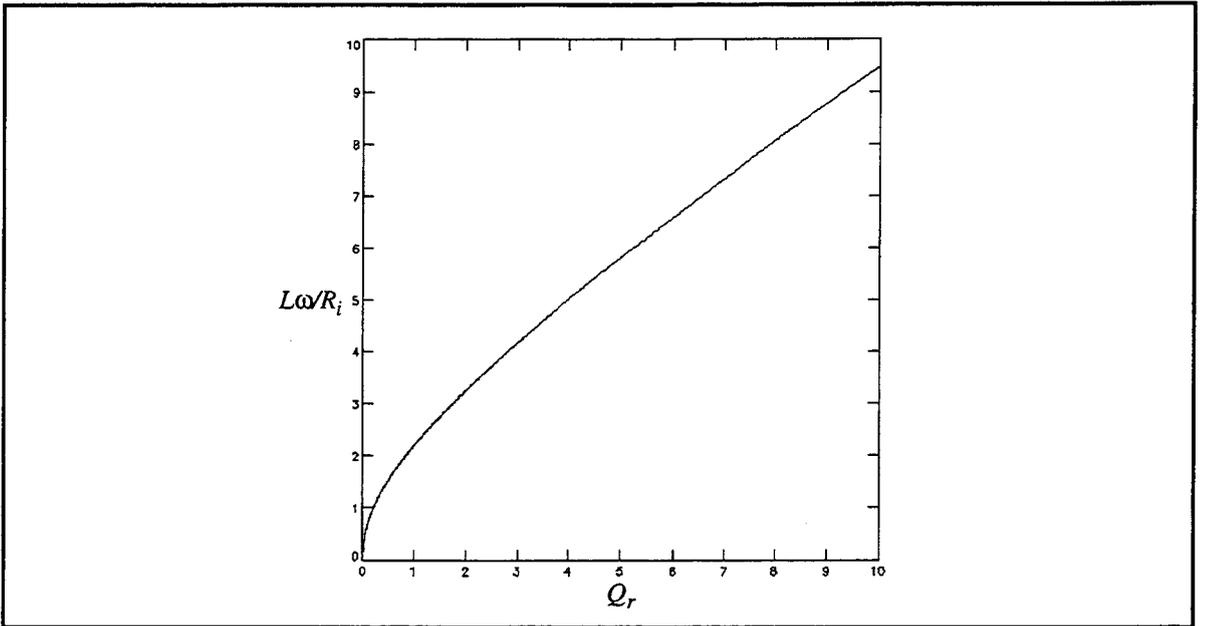


figure II.32: Evolution de $L_i\omega/R_i$ en fonction de Q_r pour le redresseur de type ZCSR

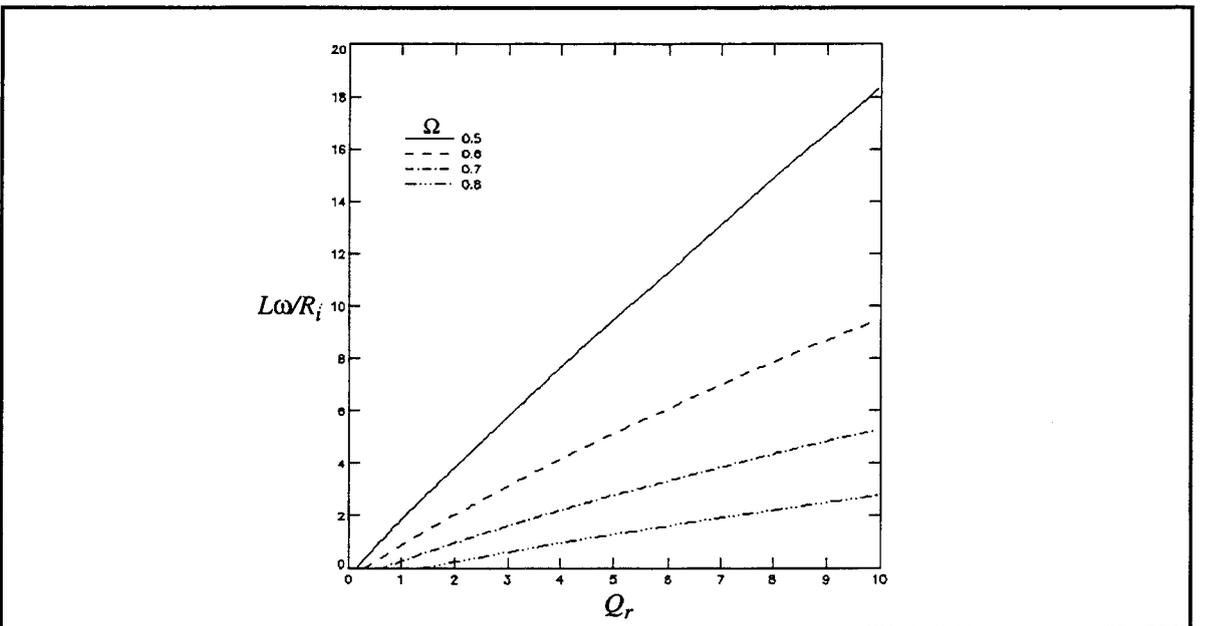


figure II.33: Evolution de $L_i\omega/R_i$ en fonction de Q_r pour le redresseur de type ZVSR

En conclusion, une augmentation de la fréquence se traduit par une réduction du gain en tension du convertisseur. La boucle de régulation décrite dans le chapitre III est basée sur cet effet et c'est pourquoi la sensibilité en fréquence du convertisseur est analysée dans ce même chapitre.

II - 5. Références bibliographiques du chapitre II

- [II.1] F. H. RAAB
Idealized operation of the class E tuned power amplifier
IEEE Transactions on circuits and systems, vol. CAS-24, no. 12, pp 725-735, dec. 1977
- [II.2] M. K. KAZIMIERCZUK and K. PUCZKO
Exact analysis of class E tuned power amplifier at any Q and switch duty cycle
IEEE Transactions on circuits and systems, vol. CAS-34, no. 2, pp 149-159, feb. 1987
- [II.3] CH. P. AVRATOGLOU and N. C. VOULGARIS
A new method for the analysis and design of the class E power amplifier taking into account the Q_1 factor
IEEE Transactions on circuits and systems, vol. CAS-34, no. 6, pp 687-691, june. 1987
- [II.4] C. P. AVRATOGLOU, N. C. VOULGARIS and F. I. IOANNIDOU
Analysis and design of a generalized class E tuned power amplifier
IEEE Transactions on circuits and systems, vol. CAS-36, no. 8, pp 1068-1079, aug. 1989
- [II.5] M. KAZIMIERCZUK
Class E tuned power amplifier with nonsinusoidal output voltage
IEEE Journal of solid-state circuits, vol. SC-21, no. 4, pp 575-581, august 1986
- [II.6] N. O. SOKAL and A. D. SOKAL
Class E - a new class of high efficiency tuned single-ended switching power amplifiers
IEEE Journal of solid-state circuits, vol. sc-10, no. 3, june 1975.
- [II.7] F.H RAAB
High efficiency amplification techniques
IEEE Circuits and systems newsletters, vol. 10, no 7, pp3-11, 1977
- [II.8] F.H. RAAB and N. O. SOKAL
Transistor power losses in the class E tuned power amplifier
IEEE Journal of solid-state circuits, vol. SC-13, no. 6, pp 912-914, dec 1978
- [II.9] M. KAZIMIERCZUK
Effects of the collector current fall time on the class E tuned power amplifier
IEEE Journal of solid-state circuits, vol. sc-18, vol. sc-18, no. 2, april 1983.

- [II.10] F. H. RAAB
Effects of circuit variations on the class E tuned power amplifier
IEEE Journal of solid-state circuits , vol. sc-13, no. 2, pp 239-247, april 1978
- [II.11] M. K. KAZIMIERCZUK and J. JÓZWIK,
Analysis and design of class E zero-current switching rectifier
IEEE Transactions on circuits and systems, vol. CAS-37, no. 8, pp 1000-1009, august 1990.

A *analyse du comportement dynamique des convertisseurs de classe E²*

III-1. introduction

L'objectif de notre travail est de présenter une analyse dynamique de convertisseurs de classe E² dont les résultats doivent permettre la conception d'une boucle de régulation adaptée et précise, évitant ainsi une conception empirique souvent coûteuse en temps et pas toujours fiable. Dans ce chapitre, nous présentons donc tout d'abord l'étude générale du comportement dynamique des convertisseurs de classe E², caractérisés d'un point de vue statique dans les chapitres précédents. Puis nous proposons une structure de convertisseur régulé ayant pour unique objet la validation expérimentale de notre travail.

Il est naturel que le contrôle de la tension de sortie d'un convertisseur de classe E² soit effectué par le signal de commande de l'interrupteur comme dans le cas d'un convertisseur PWM classique. Comme nous l'avons vu dans le chapitre II, la tension de sortie varie en sens inverse de la fréquence du signal de commande. C'est cet effet qui est utilisé pour la régulation du système et nous cherchons donc à établir la sensibilité en fréquence du convertisseur définie par:

$$S_f(p) = \frac{\delta V_o(p)}{\delta f(p)} \quad (\text{III.1.0.1})$$

Le convertisseur de classe E² étant un système fortement non linéaire, cette sensibilité, extraite à une fréquence de fonctionnement donnée, ne peut être valable qu'à cette fréquence. Cependant, le facteur de qualité du circuit résonnant série d'un convertisseur étant relativement grand, la tension de sortie de ce dernier peut varier fortement pour une faible variation de la fréquence du signal de commande. Ainsi, dans cette zone qui doit suffire à réguler le circuit, nous pouvons approximer la sensibilité en fréquence à celle calculée au point de fonctionnement et par conséquent déterminer plus aisément la fonction de transfert correcte du circuit de régulation.

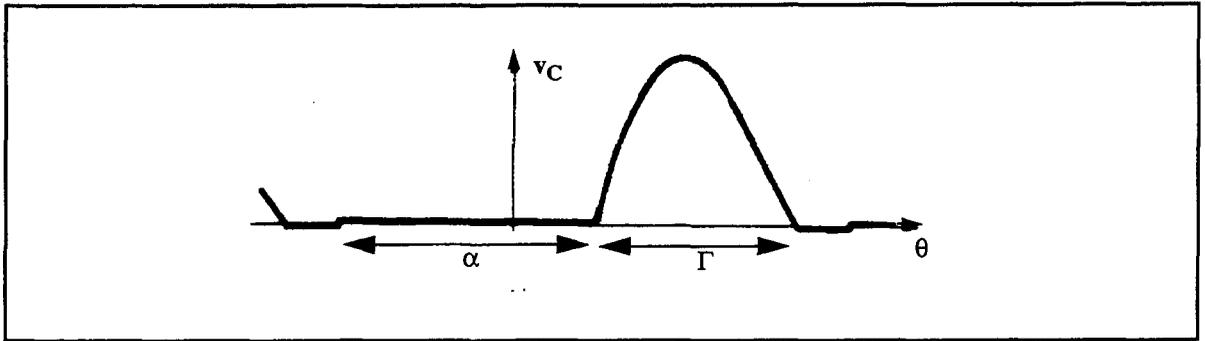


figure III.1: Forme d'onde de la tension v_C aux bornes de l'interrupteur en régime sous-optimal

III-2. Méthode générale de calcul de la sensibilité en fréquence

III-2-1. Hypothèses de calcul

Les travaux que nous exposons dans ce chapitre sont basés sur les travaux présentés dans [III.1] concernant l'étude dynamique d'un convertisseur de classe E.

Plusieurs conditions sont à respecter pour permettre la résolution du problème. Tout d'abord, comme nous l'avons déjà énoncé plus haut, le convertisseur est linéarisé autour d'un point de fonctionnement et la sensibilité extraite à ce point ne peut être valable que si la fréquence de fonctionnement ne s'éloigne que faiblement de la fréquence initiale. Ensuite, nous supposons que le convertisseur opère en régime sous-optimal, ce qui signifie que la résistance équivalente en entrée du redresseur est inférieure à la résistance optimale de l'inverseur. Cette hypothèse correspond alors au cas où la charge du convertisseur est inférieure à la charge maximale calculée lors de la conception. Le régime sous-optimal signifie également que la tension v_C aux bornes de l'interrupteur s'annule avant la commande de fermeture du transistor. Il existe ainsi une période durant laquelle la diode antiparallèle est conductrice. Nous supposons enfin que la tension v_C ne peut redevenir positive avant la fermeture du transistor. Dans la pratique, cette condition sera obligatoirement vérifiée par l'ajout d'un circuit de détection du passage à zéro de v_C (cf. chapitre IV). Le schéma de la figure III.1 décrit la forme d'onde de v_C dans cette configuration et introduit deux nouveaux paramètres:

- α : intervalle de temps (exprimé en radians) durant lequel le transistor conduit
- Γ : intervalle de temps (exprimé en radians) durant lequel ni le transistor ni la diode ne conduisent

Ces paramètres ont une importance majeure pour le calcul de la réponse en fréquence du convertisseur.

III-2-2. Forme générale de la réponse en fréquence du convertisseur

L'analyse du comportement dynamique d'un convertisseur de classe E^2 part des constatations suivantes. Le circuit peut se décomposer en deux sous-ensembles bien distincts: un sous-ensemble "haute fréquence" et un sous-ensemble "basse fréquence". Le premier comprend les inductances et condensateurs du convertisseur modulant les tensions et courants pour provoquer le fonctionnement en classe E. Le second comprend les éléments de filtrage: inductance de lissage L_f et filtre passe-bas du premier ordre en sortie.

Nous pouvons supposer que la partie haute fréquence réagit instantanément à toute variation de la tension d'entrée, de la charge ou du signal de commande de l'interrupteur. Par conséquent ce sont les éléments basse fréquence qui caractérisent le comportement dynamique du circuit. Partant de ce principe, le convertisseur peut être modélisé par le schéma "dynamique" de la figure III.2 qui fait apparaître les trois excitations susceptibles de faire évoluer la tension de sortie. Le rapport cyclique de conduction du signal de commande ne peut faire partie puisque l'interrupteur peut être fermé à n'importe quel instant dans la zone où seule la diode anti-parallèle conduit sans affecter outre mesure la valeur de la tension de sortie. Z_L représente le filtre passe-bas de sortie du convertisseur.

Exploitant le schéma équivalent, il est possible d'étudier le comportement du convertisseur autour de son point de polarisation en écrivant l'équation suivante:

$$\delta I_o = A\delta I_{lf} + B\delta V_o + C\delta f \quad (\text{III.2.2.1})$$

où A , B et C sont trois paramètres caractérisant la partie haute fréquence du convertisseur et indépendants de la fréquence puisque le convertisseur réagit instantanément à toute variation des excitations définies plus haut. La transformation de Laplace de cette équation donne:

$$\delta I_o(p) = A\delta I_{lf}(p) + B\delta V_o(p) + C\delta f(p) \quad (\text{III.2.2.2})$$

De même, les variations de la tension de sortie peuvent être décrites par:

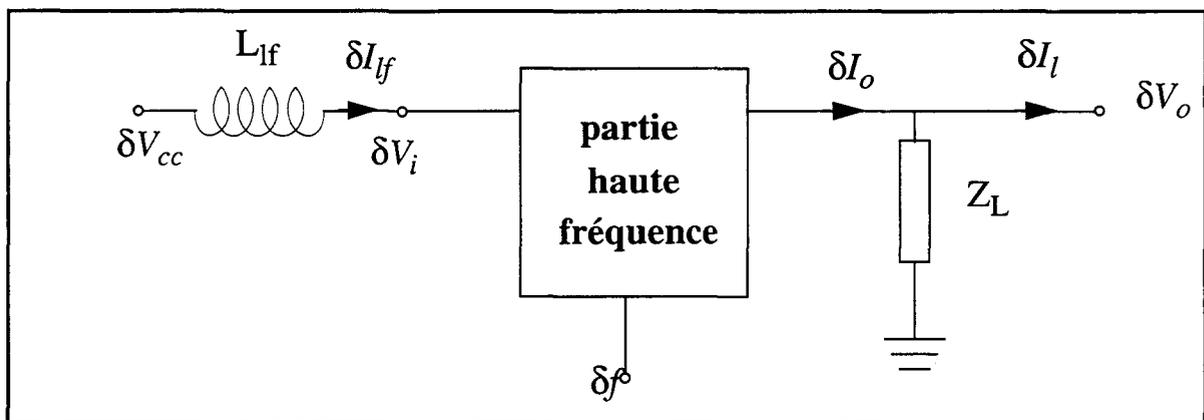


figure III.2: Schéma dynamique équivalent du convertisseur de classe E^2

$$\delta V_o(p) = S_v(p)\delta V_{cc}(p) - S_i(p)\delta I_l(p) + S_f(p)\delta f(p) \quad (\text{III.2.2.3})$$

avec:

$$S_v(p) = \left. \frac{\delta V_o(p)}{\delta V_{cc}(p)} \right|_{\delta I_l, \delta f = 0} \quad \text{susceptibilité audio}$$

$$S_i(p) = \left. -\frac{\delta V_o(p)}{\delta I_l(p)} \right|_{\delta V_{cc}, \delta f = 0} \quad \text{impédance de sortie} \quad (\text{III.2.2.4})$$

$$S_f(p) = \left. \frac{\delta V_o(p)}{\delta f(p)} \right|_{\delta I_l, \delta V_{cc} = 0} \quad \text{sensibilité en fréquence}$$

Dans la suite nous ne nous intéressons qu'à la sensibilité en fréquence du convertisseur car seule la fréquence est une commande de contre-réaction sur le système.

Selon le modèle de la figure III.2, nous pouvons écrire:

$$\delta V_{cc}(p) - \delta V_i(p) = pL_f\delta I_{lf}(p) \quad (\text{III.2.2.5})$$

$$\delta V_o(p) = [\delta I_o(p) - \delta I_l(p)]Z_L$$

où:

$$Z_L = \frac{R_L}{1 + pR_L C_f} \quad (\text{III.2.2.6})$$

Enfin, nous considérons que la puissance d'entrée de la partie haute fréquence du convertisseur est presque instantanément transmise en sortie. Ceci implique, en tenant compte du rendement η du circuit, que:

$$\eta V_i I_{lf} = V_o I_o \quad (\text{III.2.2.7})$$

L'équation peut aussi être réécrite sous sa forme dynamique:

$$\eta(V_i + \delta V_i)(I_{lf} + \delta I_{lf}) = (V_o + \delta V_o)(I_o + \delta I_o) \quad (\text{III.2.2.8})$$

En développant cette expression et en négligeant les termes du second ordre, nous obtenons:

$$\eta(V_i \delta I_{lf} + I_{lf} \delta V_i) = V_o \delta I_o + I_o \delta V_o \quad (\text{III.2.2.9})$$

La combinaison de (III.2.2.1), (III.2.2.5) et (III.2.2.9) donne la formule générale de la sensibilité en fréquence d'un convertisseur de classe E² qui peut être écrite sous la forme:

$$S_f(p) = S_{fo} \frac{1 - \tau_1 p}{1 + \tau_2 p + \frac{p^2}{\omega_1^2}} \quad (\text{III.2.2.10})$$

avec:

$$\begin{aligned}
S_{fo} &= -C\sqrt{\eta}V_i \cdot \frac{R_L}{2AV_o - (1 - BR_L)\sqrt{\eta}V_i} \\
\tau_1 &= \frac{L_f I_{lf}}{V_i} \\
\tau_2 &= \frac{R_L C_f (AV_o - \sqrt{\eta}V_i) + (1 - BR_L)L_f \sqrt{\eta}I_{lf}}{2AV_o - (1 - BR_L)\sqrt{\eta}V_i} \\
\omega_1 &= \sqrt{\frac{2AV_o - (1 - BR_L)\sqrt{\eta}V_i}{R_L C_f L_f \sqrt{\eta}I_{lf}}}
\end{aligned} \tag{III.2.2.11}$$

C'est donc une fonction passe-bas du second ordre possédant un zéro. Elle dépend du point de fonctionnement autour duquel est analysé le convertisseur et n'est pas valable sur la totalité de la plage de charge supportée par celui-ci.

Pour chaque type de convertisseur il suffit de déterminer la valeur des paramètres A , B et C pour caractériser complètement son comportement dynamique. C'est l'objet de la suite de ce chapitre. La méthode utilisée a été proposée dans [III.1] pour l'analyse des convertisseurs de classe E; elle est adaptée ici au cas des convertisseurs de classe E² en tenant, de plus, compte du rendement du circuit.

III-2-3. Principe d'extraction des paramètres A , B et C

La connaissance de la sensibilité en fréquence d'un convertisseur de classe E² passe par la résolution numérique des paramètres A , B et C . Pour y parvenir, nous introduisons trois fonctions qui dépendent de α , Γ et de f . Cette dépendance sera explicitée en détail dans le paragraphe III-2-4. Nous posons:

$$\begin{aligned}
F_1(\alpha, \Gamma, f) &= \frac{I_o}{\sqrt{\eta}I_{lf}} \\
F_2(\alpha, \Gamma) &= \frac{X}{X_{cs}} \\
F_3(\alpha, \Gamma, f) &= \frac{V_o}{\sqrt{\eta}I_{lf}X_{cs}}
\end{aligned} \tag{III.2.3.1}$$

où X est la partie imaginaire de l'impédance équivalente du circuit résonnant série de l'inverseur et X_{cs} l'impédance de la capacité C_s , soit:

$$\begin{aligned}
X &= (L_{r1eff} + L_i)\omega - \frac{1}{C_{r1}\omega} \\
X_{cs} &= \frac{1}{\omega C_s}
\end{aligned} \tag{III.2.3.2}$$

Le développement de F_1 et F_3 en fonction de α , Γ et f ne peut être fait dans le cas d'un fonctionnement sans perte qui ne correspond pas à la réalité. C'est pourquoi le courant I_{lf} réel est arbitrairement multiplié, dans ces expressions, par le coefficient $\sqrt{\eta}$, où η est le rendement du convertisseur, de manière à se ramener au cas idéal.

Ces trois fonctions peuvent être dérivées en fonction de α , Γ et de f . En adoptant la notation suivante pour les dérivées partielles:

$$F_{i,x} = \frac{dF_i}{dx} \quad (\text{III.2.3.3})$$

nous obtenons:

$$\begin{aligned} \frac{dI_o}{I_{lf}} - \frac{I_o}{I_{lf}^2} dI_{lf} &= \sqrt{\eta}(F_{1,\alpha} d\alpha + F_{1,\Gamma} d\Gamma + F_{1,f} df) \\ \frac{dX}{X_{cs}} &= F_{2,\alpha} d\alpha + F_{2,\Gamma} d\Gamma \end{aligned} \quad (\text{III.2.3.4})$$

$$\frac{dV_o}{X_{cs} I_{lf}} - \frac{V_o}{X_{cs} I_{lf}^2} dI_{lf} = \sqrt{\eta}(F_{3,\alpha} d\alpha + F_{3,\Gamma} d\Gamma + F_{3,f} df)$$

Considérant, d'une part, que les variations en fréquence sont faibles et, d'autre part, que le facteur de qualité de l'inverseur est grand, la variation de X_{cs} est petite devant celle de V_o , X ou I_{lf} et peut donc être négligée.

La résolution de ce système d'équations permet d'obtenir le résultat suivant:

$$dI_o = (F_1 - aF_3)\sqrt{\eta} dI_{lf} + \frac{a}{X_{cs}} dV_o + \frac{b\sqrt{\eta} I_{lf}}{X_{cs}} dX + (F_{1,f} - aF_{3,f})\sqrt{\eta} I_{lf} df \quad (\text{III.2.3.5})$$

avec:

$$\begin{aligned} a &= \frac{1}{F} [F_{2,\Gamma} F_{1,\alpha} - F_{2,\alpha} F_{1,\Gamma}] \\ b &= \frac{1}{F} [F_{3,\alpha} F_{1,\Gamma} - F_{3,\Gamma} F_{1,\alpha}] \\ F &= F_{2,\Gamma} F_{3,\alpha} - F_{2,\alpha} F_{3,\Gamma} \end{aligned} \quad (\text{III.2.3.6})$$

En se rappelant (III.2.3.2), dX peut être relié à df par l'équation suivante:

$$dX = 2\pi(L_{r1\text{eff}} + L_i)df + \frac{1}{2\pi C_{r1} f^2} df + 2\pi f \frac{dL_i}{df} df \quad (\text{III.2.3.7})$$

Par l'introduction de (III.2.3.7) dans (III.2.3.5), nous arrivons à une équation analogue à (III.2.2.1) avec:

$$\begin{aligned}
A &= \sqrt{\eta}(F_1 - aF_3) \\
B &= \frac{a}{X_{cs}} \\
C &= \frac{b\sqrt{\eta}I_{lf}}{X_{cs}} \left[2\pi(L_{r1eff} + L_i) + \frac{1}{2\pi C_{r1}f^2} + 2\pi f \frac{dL_i}{df} \right] + \sqrt{\eta}(F_{1,f} - aF_{3,f})I_{lf}
\end{aligned}
\tag{III.2.3.8}$$

Se pose maintenant le problème de la résolution de F_1 , F_2 , F_3 et de leurs dérivées partielles pour chaque type de convertisseur.

III-2-4. Formes générales de F_1 , F_2 et F_3 et de leurs dérivées partielles

III-2-4-a. Caractérisation de l'inverseur en fonction de α et Γ

Pour respecter les conditions énoncées dans le paragraphe III-2-1., l'inverseur fonctionne en régime sous-optimal c'est à dire à résistance de charge inférieure à la résistance optimale. La tension aux bornes de l'interrupteur a donc l'allure donnée sur la figure III.1. Il est alors montré dans [III.2] que toutes les grandeurs caractéristiques de l'inverseur peuvent être exprimées en fonction de α et Γ . Nous donnons ici les résultats de cette étude et les calculs permettant d'arriver aux résultats sont présentés en annexe D. Pour cela, il est fait appel aux schémas et notations des figures III.4 et III.5.

Le courant i_{oi} circulant dans le circuit résonant série est:

$$i_{oi}(\theta) = I_{oi} \cos \theta \tag{III.2.4.1}$$

L'angle Φ est donné par:

$$\tan \Phi = \frac{\sin \Gamma - \Gamma \cos \alpha}{1 - \cos \Gamma + \Gamma \sin \alpha} \tag{III.2.4.2}$$

Le gain en courant g de l'inverseur s'écrit:

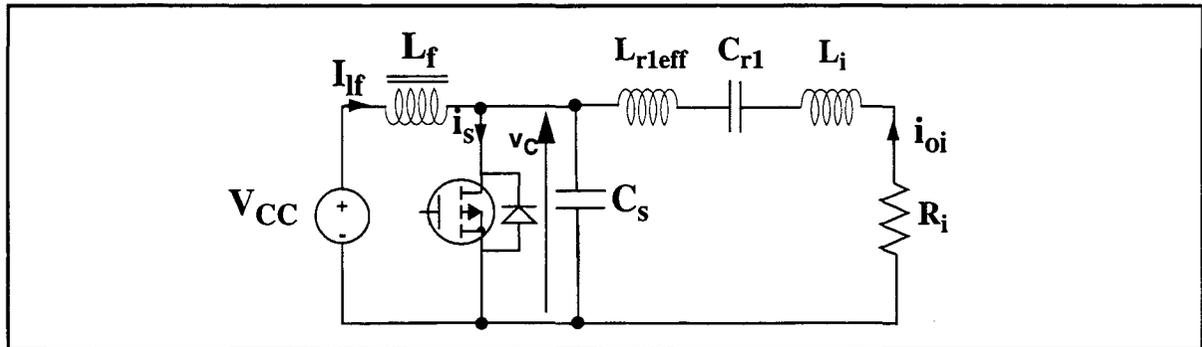


figure III.3: Schéma équivalent de l'inverseur de classe E utilisé dans un convertisseur de classe E²

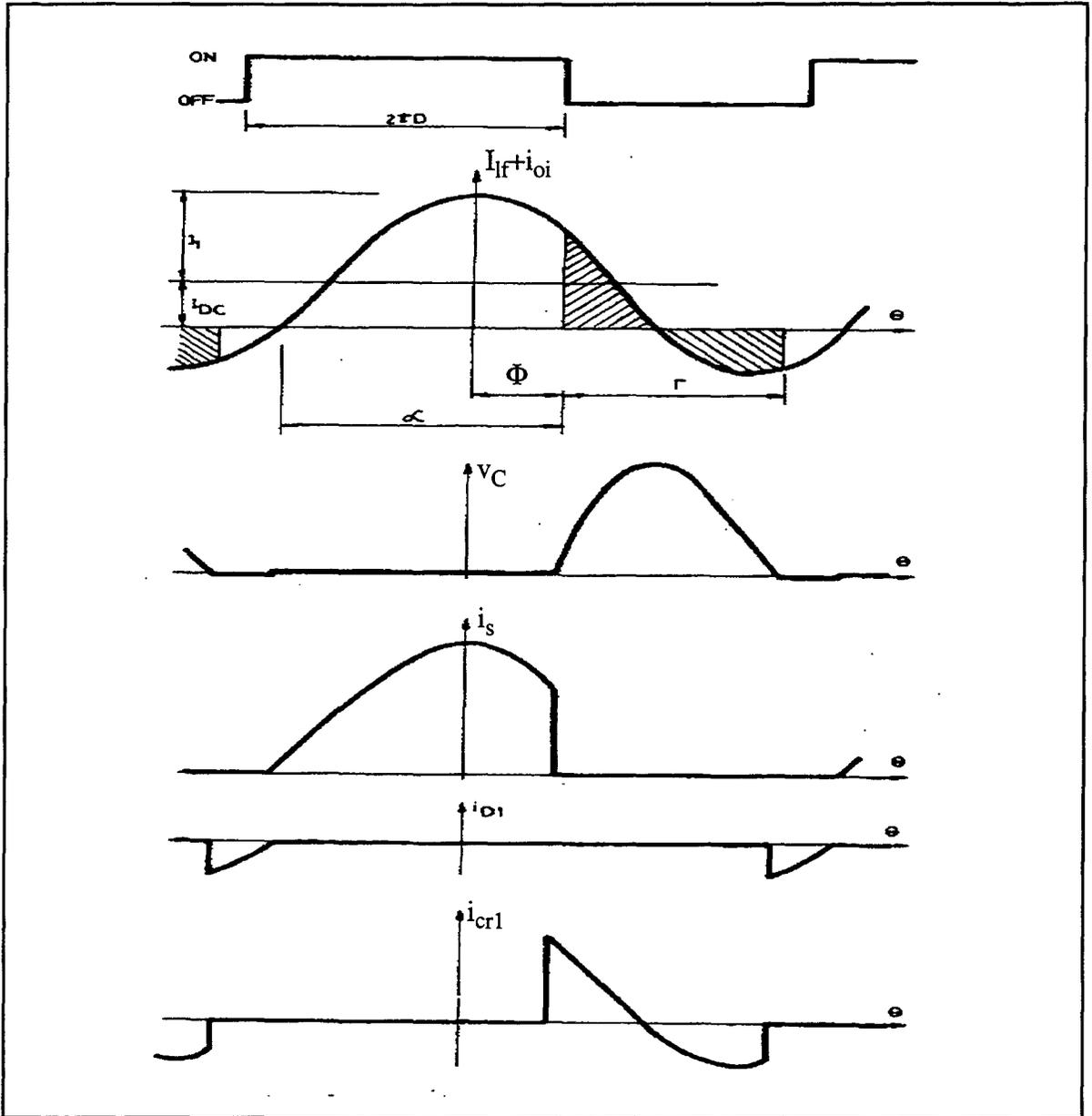


figure III.4: Schéma équivalent de l'inverseur de classe E utilisé dans un convertisseur de classe E²

$$g(\alpha, \Gamma) = \frac{I_{oi}}{I_{lf}} = \frac{1}{\cos(\Phi - \alpha)} \quad (\text{III.2.4.3})$$

La réactance X du circuit résonnant $L_{r1\text{eff}}-L_i-C_{r1}$, normalisée par rapport à X_{cs} , est donnée par:

$$\frac{X}{X_{cs}} = \frac{1}{\pi} \left[\frac{1}{2} \Gamma + \frac{1}{4} \sin(2(\Phi + \Gamma)) - \frac{1}{4} \sin 2\Phi + \tan \phi (\sin(\Phi + \Gamma) - \sin \Phi) \right] \quad (\text{III.2.4.4})$$

et la résistance de charge R_i est liée à α et Γ par la relation:

$$\frac{R_i}{X_{cs}} = \frac{1}{\pi} \left[-\frac{1}{4} \cos(2(\Phi + \Gamma)) + \frac{1}{4} \cos 2\Phi + \frac{1}{\Gamma} (\sin(\Phi + \Gamma) - \sin \Phi) (\cos(\Phi + \Gamma) - \cos \Phi) \right] \quad (\text{III.2.4.5})$$

III-2-4-b. Extraction de F_1 , F_2 , F_3 et de leurs dérivées

Les expressions de F_1 , F_2 et F_3 données par (III.2.3.1) peuvent être développées comme suit:

$$F_1 = \frac{I_o}{I_{oi}} \cdot \frac{I_{oi}}{I_{if}} = \frac{G_i g}{\sqrt{\eta}} \quad (\text{III.2.4.6})$$

où G_i est le gain en courant du redresseur (ZCSR ou ZVSR), indépendant de α et Γ mais dépendant de la fréquence de fonctionnement. Le gain g est donné par (III.2.4.3). Par conséquent, nous retrouvons la dépendance de F_1 en α , Γ et f énoncée dans le paragraphe III-2-3. Ses dérivées s'expriment alors sous la forme:

$$\begin{aligned} F_{1,\alpha} &= \frac{G_i g \alpha}{\sqrt{\eta}} \\ F_{1,\Gamma} &= \frac{G_i g \Gamma}{\sqrt{\eta}} \\ F_{1,f} &= \frac{G_{i,f} g}{\sqrt{\eta}} \end{aligned} \quad (\text{III.2.4.7})$$

La relation liant F_2 à α et Γ est directement extraite des égalités (III.2.4.4) et (III.2.3.1).

F_3 peut être exprimé de la manière suivante:

$$F_3 = \frac{V_o}{V_{Ri}} \cdot \frac{I_{oi}}{I_{if}} \cdot \frac{R_i}{X_{cs}} = \frac{G_v g R_e}{\sqrt{\eta}} \quad (\text{III.2.4.8})$$

avec:

$$R_e = \frac{R_i}{X_{cs}} \quad (\text{III.2.4.9})$$

et G_v gain en tension du redresseur (ZCSR ou ZVSR) dépendant uniquement de la fréquence f . La dépendance de R_e en α et Γ est donnée par l'équation (III.2.4.5). Par conséquent les dérivées partielles de F_3 s'écrivent:

$$\begin{aligned} F_{3,\alpha} &= \frac{G_v (g_\alpha R_e + g R_{e,\alpha})}{\sqrt{\eta}} \\ F_{3,\Gamma} &= \frac{G_v (g_\Gamma R_e + g R_{e,\Gamma})}{\sqrt{\eta}} \\ F_{3,f} &= \frac{G_{v,f} g R_e}{\sqrt{\eta}} \end{aligned} \quad (\text{III.2.4.10})$$

La détermination des valeurs analytiques des dérivées partielles de g , R_e et F_2 est aisée, elle s'appuie simplement sur les équations du paragraphe III-2-4-a. Par contre, l'extraction des dérivées des gains en tension et courant des redresseurs n'est réellement possible qu'au moyen d'une analyse numérique consistant simplement à calculer les variations des différents paramètres correspondant à une variation donnée de la fréquence. Nous ne pouvons donc exposer, ici, aucune formule analytique permettant de décrire complètement la sensibilité en fréquence du convertisseur de classe E^2 . Dans le chapitre V est présentée l'application des calculs précédents aux cas concrets que sont les convertisseurs *I* et *II*.

III-3. Conception d'un convertisseur de classe E^2 régulé

III-3-1. Introduction

La validation de l'analyse du comportement dynamique du convertisseur de classe E^2 ne peut se réaliser que par la conception d'une boucle de régulation de la tension de sortie. L'étude de la stabilité du système en boucle fermée est alors dérivée des résultats de calculs de sensibilité en fréquence présentés plus haut dans ce chapitre. Nous optons pour une régulation de type analogique dont la mise en oeuvre est relativement simple et qui facilitera la validation. Dans ce chapitre nous décrivons de manière qualitative le convertisseur régulé. L'adaptation de cette structure à chacun des convertisseurs étudiés précédemment et la présentation de résultats expérimentaux feront l'objet du chapitre V.

III-3-2. Structure générale de la contre-réaction

Le schéma de principe du convertisseur régulé est donné sur la figure III.6. Sa structure, choisie de telle sorte que le contrôle de la tension de sortie soit réalisé par variation de la fréquence du signal de commande de l'interrupteur, est axée sur l'utilisation d'un oscillateur contrôlé en tension (VCO). Nous rappelons tout d'abord qu'une variation positive de la fréquence de fonctionnement du convertisseur engendre une diminution de la tension de sortie. Partant de ce constat, une fraction V_{od} de la tension de sortie est comparée à un signal continu de référence V_{ref} au moyen de l'amplificateur inverseur AMP2 et du correcteur AMP3. La tension V_I résultant de ces amplifications successives pilote le VCO dont la sortie délivre un signal carré qui commande le buffer (que nous avons choisi inverseur) du transistor MOS de l'inverseur. Ainsi, une augmentation de la tension de sortie correspond à une augmentation de V_{od} et V_I et par conséquent de la fréquence de fonctionnement qui à son tour provoque une diminution de V_o . La stabilité du convertisseur rebouclé dépend de la correction apportée par AMP3. Celle-ci est déterminée par l'étude du système en boucle ouverte à partir des résultats de calcul de sensibilité en fréquence.

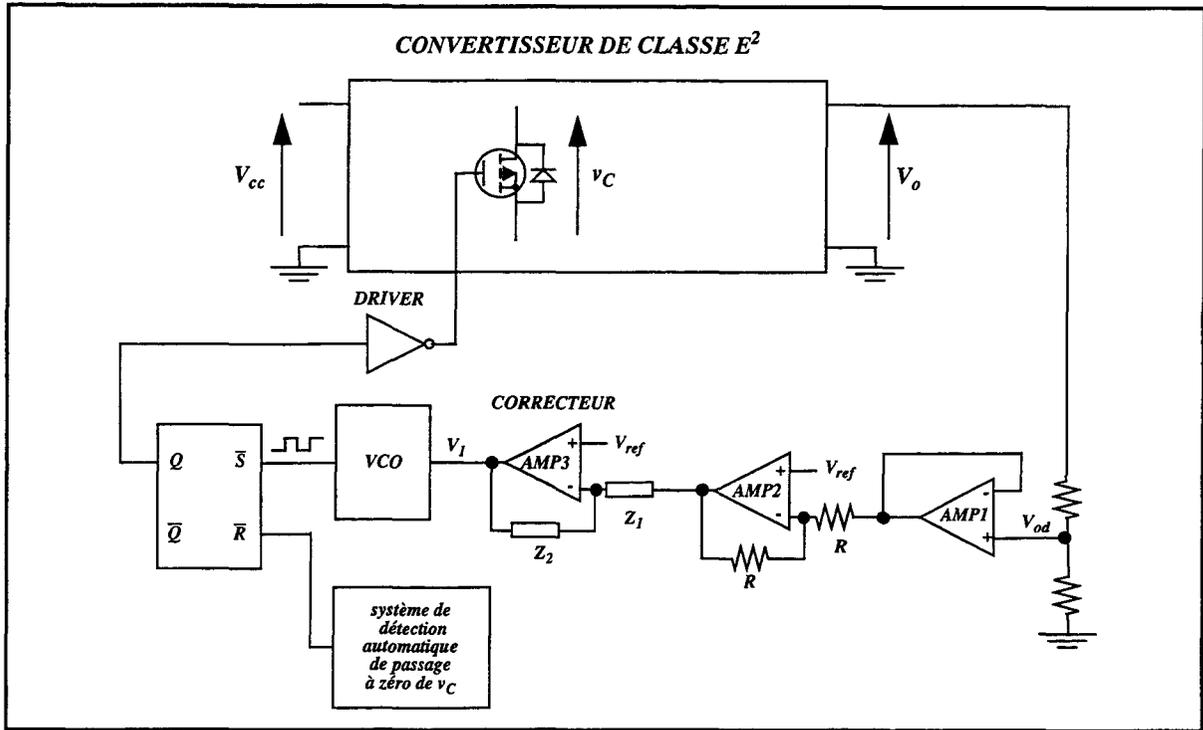


figure III.6: Schéma de principe de la boucle de régulation d'un convertisseur de classe E²

A cette contre-réaction en fréquence est ajouté un système de détection de passage à zéro (dit ZCD ou zero crossing detection) de la tension v_C aux bornes de l'interrupteur [III.3]. Cette seconde régulation de type PWM a pour but de supprimer les dissipations lors de la fermeture de l'interrupteur. La juxtaposition des deux régulations est réalisée au moyen d'une bascule $\bar{R}\text{-}\bar{S}$. A chaque front descendant du signal carré issu du VCO, un signal logique d'ouverture de l'interrupteur est envoyé au buffer inverseur. La tension v_C se met alors à osciller. Quand elle s'annule à nouveau ou si un temps maximal d'ouverture t_{max} est dépassé, un signal de fermeture est envoyé au buffer par le système ZCD. Ce circuit est détaillé sur la figure III.7. Son principe de fonctionnement est simple. Tant que le résultat de la comparaison de la tension de référence V_{comps} avec une fraction de la tension v_C est positif, la sortie du comparateur COMP1 est au niveau logique haut. Quand ce n'est plus le cas, la sortie de COMP1 passe au niveau bas, envoyant ainsi un signal de fermeture à la bascule $\bar{R}\text{-}\bar{S}$. Ce signal n'est pris en compte que si la sortie du comparateur COMP2 est elle-même au niveau logique 1. C'est le cas dans la majorité des cas puisque l'unique utilité du comparateur COMP2 est de garantir la fermeture du transistor si ceci n'est pas réalisé par COMP1. Son fonctionnement est le suivant. Un signal en dent de scie V_{ch} (généré par la charge de C_{tmax}) synchronisé sur l'ouverture de l'interrupteur est comparé à la tension de référence V_{tmax} . Au bout d'un temps t_{max} , V_{ch} devient supérieure à V_{tmax} et la sortie de COMP2 passe à l'état bas. Si la sortie de COMP1 est déjà au niveau logique 0 (interrupteur fermé), COMP2 n'a aucun effet. Si ce n'est pas le cas, il déclenche la fermeture du transistor. Ainsi, la génération d'un temps maximal au bout duquel l'interrupteur est obligatoirement remis en conduction garantit le fonctionnement normal en commutation du convertisseur en cas de désaccord important du circuit résonnant série de

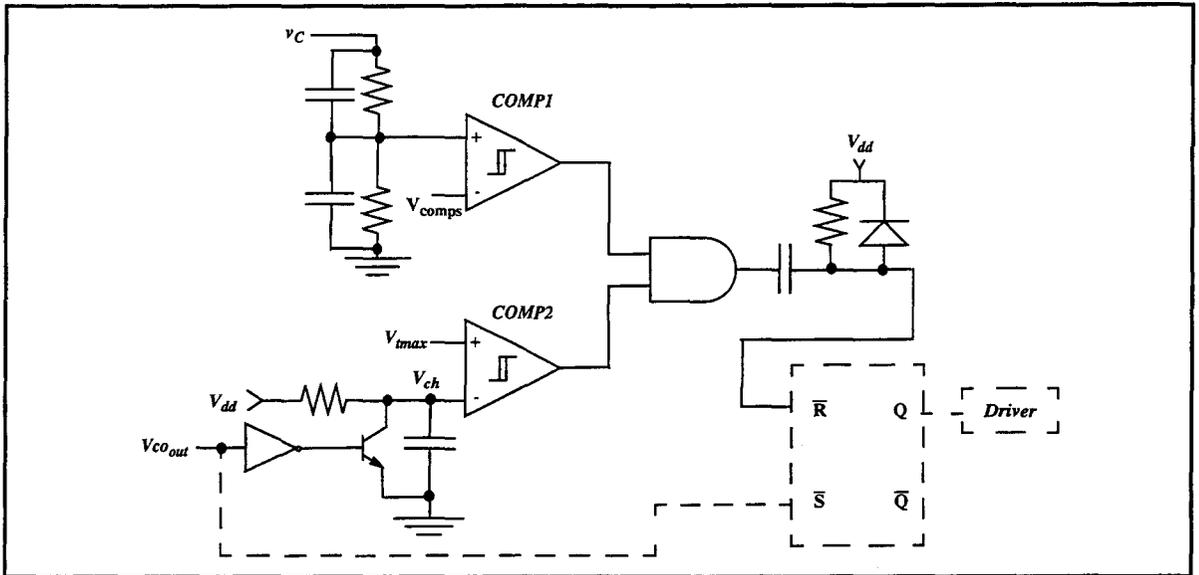


figure III.7: Circuit de détection du passage à zéro de la tension v_C aux bornes de l'interrupteur (en pointillé sont représentés les circuits ne faisant pas à proprement parler du circuit de détection).

l'inverseur. Mais son inconvénient majeur réside dans le risque de destruction qu'il peut faire encourir au transistor en lui imposant une commutation à tension élevée. Il est donc nécessaire de veiller à dimensionner correctement l'interrupteur pour tenir compte de l'éventualité d'une commutation dissipative par COMP2.

III-3-3. Schéma bloc équivalent du convertisseur régulé

A partir du schéma de principe de la figure III.6, il est aisé d'extraire le schéma bloc équivalent du convertisseur dont la représentation est donnée sur la figure III.8 et qui permet de déterminer les critères de stabilité du système régulé.

Les fonctions de transfert des différents blocs du circuit sont les suivantes:

- la sensibilité en fréquence du convertisseur est:

$$S_f(p) = S_{fo} \frac{1 - \tau_1 p}{1 + \tau_2 p + \frac{p^2}{\omega_1^2}} \quad (\text{III.3.3.1})$$

- la fonction de transfert du VCO est:

$$G_{vco}(p) = \frac{f(p)}{V_1(p)} = K_{vco} \quad (\text{III.3.3.2})$$

où K_{vco} représente le gain statique fréquence-tension du VCO.

- Le correcteur choisi est du type proportionnel intégral car il permet de donner une

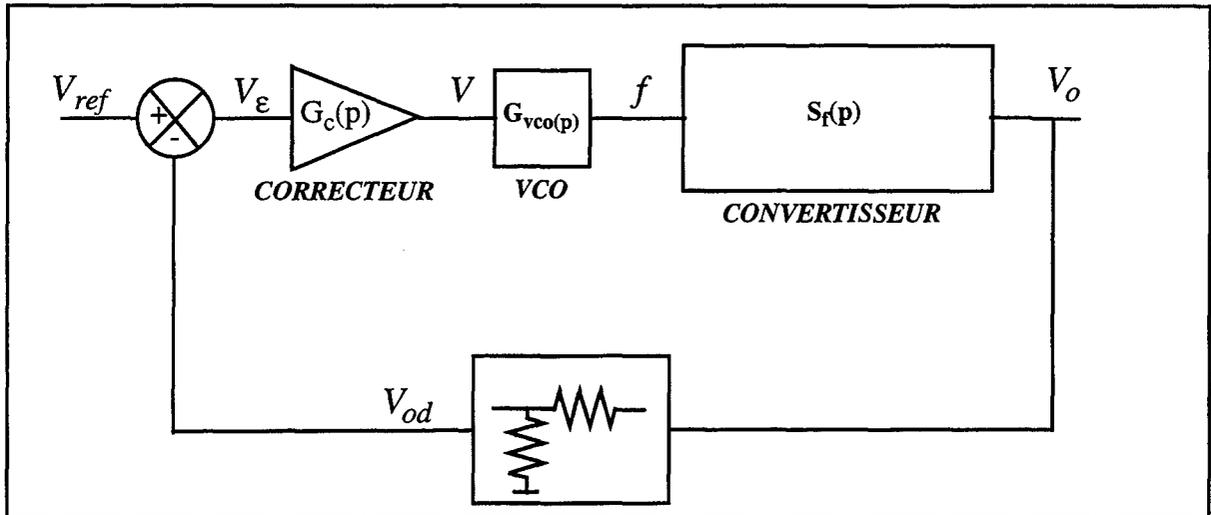


figure III.8: Schéma bloc du convertisseur régulé de classe E.

meilleure précision au système en régime stationnaire. Sa fonction de transfert est donc du type:

$$G_c(p) = \frac{1 + \tau_3 p}{\tau_4 p} \quad (\text{III.3.3.3})$$

En boucle ouverte, sans le correcteur, la fonction de transfert du circuit est du second ordre. Sa stabilité et le degré de correction nécessaire peuvent donc être déterminés en utilisant les critères usuels appliqués aux systèmes du second ordre. Ainsi, le meilleur compromis surtension-temps de réponse du système non rebouclé est obtenu pour un coefficient d'amortissement de 0,43 et une surtension de 2,3dB à la fréquence de résonance. Ces critères sont adoptés pour le réglage du correcteur à l'aide des techniques traditionnelles de correction dans le plan de Bode [III.4].

III-4. Synthèse intermédiaire

La caractérisation du comportement dynamique général des convertisseurs de classe E² étudiés précédemment en régime permanent a été menée dans ce chapitre. Chaque convertisseur possède une sensibilité en fréquence qui peut être écrite sous la forme d'un système du second-ordre. Il est alors aisé de mettre en place une boucle de contre-réaction permettant un asservissement optimal du circuit. La difficulté d'extraction de la sensibilité en fréquence réside dans la nécessité du recours à des méthodes numériques de résolution.

III - 5. Références bibliographiques du chapitre III

- [III.1] R. REDL, B. MOLNAR, N. O. SOKAL
Small-signal dynamic analysis of regulated class E DC/DC converters
IEEE transactions on power electronics, vol. PE-1, pp 121-128, apr. 1986

- [III.2] R. REDL, B. MOLNAR, N. O. SOKAL
Class E resonant regulated DC/DC power converters: analysis of operation and experimental results at 1.5 MHz.
IEEE power specialist conference ,june 1983, Albuquerque, NM

- [III.3] M.K. KAZIMIERCZUK and K. PUCZKO
Control circuit for class E resonant DC/DC converter
IEEE 1987.

- [III.4] M. RIVOIRE, J.L. FERRIER
Cours d'automatique, tome2, asservissement - régulation - commande analogique
Editions Eyrolles

Conception de deux convertisseurs de classe E^2 non régulés

IV - 1. Introduction

Dans le chapitre I sont présentées deux topologies de convertisseurs de classe E^2 et les équations permettant leur réalisation pratique sont données dans le chapitre II. Le présent chapitre a pour objet d'exploiter et valider ces analyses au travers de la conception d'un spécimen de chacun de ces convertisseurs selon un cahier des charges bien précis. Les résultats de calcul sont validés par simulation du comportement électrique en régime établi des inverseurs et redresseurs constituant chaque convertisseur. Nous faisons appel pour cela au simulateur électrique ELDO qui utilise la syntaxe SPICE tout en intégrant la fonctionnalité de la modélisation comportementale. Il est ainsi aisé de décrire certains composants complexes sous forme mathématique plutôt qu'en terme de schéma électrique équivalent comportant souvent de nombreux composants et allongeant les durées de simulation. Ceci présente un avantage indéniable dans la conception de systèmes tels que les convertisseurs DC-DC où les temps de simulation sont déjà très longs du fait de l'écart important entre la période des signaux et les constantes de temps associées aux composants de filtrage. Ainsi, nous avons recours à des transistors MOS de puissance pour l'implémentation des interrupteurs. Il est alors crucial de connaître l'évolution de leur capacité de sortie C_{oss} puisque cette dernière est incluse dans la capacité de shunt. C_{oss} est elle-même en partie constituée de la capacité grille-drain C_{gd} du transistor dont la valeur varie non-linéairement avec la tension grille-drain. Cet effet n'est généralement pas pris en compte dans les modèles de transistors des simulateurs SPICE. Pour accéder à une modélisation correcte de C_{oss} , il est possible de décrire le fonctionnement de la capacité grille-drain par un schéma électrique équivalent [IV.1] avec l'inconvénient d'un temps de simulation très long. Nous avons donc plutôt opté pour une modélisation mathématique de la variation de capacité C_{gd} . La description de ce modèle est présentée en annexe E. De même, le recouvrement inverse des diodes de redressement [IV.1][IV.2], non pris en compte dans les modèles SPICE classiques, peut intervenir sur le rendement du convertisseur. Sa modélisation est ici réalisée de façon comportementale et décrite en annexe E.

Pour simplifier les appellations des deux convertisseurs, nous nommons convertisseur I

le convertisseur dont le redresseur est de type ZCSR et convertisseur *II* celui dont le redresseur est de type ZVSR.

IV - 2. Conception du convertisseur I

IV-2-1. Spécifications

Elles ne sont en aucun cas guidées par une réponse à un besoin industriel mais choisies dans l'unique but de valider les calculs présentés précédemment. L'objectif principal est néanmoins de réaliser un circuit doubleur de tension possédant un rendement élevé. Comme nous l'avons mis en évidence précédemment, les pertes principales sont imputables à la résistance parasite série de l'inductance du circuit résonnant de l'inverseur. Par conséquent, minimiser leur influence consiste, dans le cadre de la conception du convertisseur *I*, à s'assurer à la fois que la résistance équivalente ramenée en entrée du redresseur est suffisamment grande et que le facteur de qualité de l'inverseur n'est pas trop élevé. D'autre part, la minimisation des contraintes subies par le transistor ne peut que favoriser le rendement du convertisseur. Partant de ces hypothèses, les spécifications suivantes ont été fixées:

- tension d'entrée du convertisseur: 15V
- tension de sortie du convertisseur: 30V
- rapport cyclique de conduction de l'inverseur: $D = 0,5$
- facteur de qualité du convertisseur: $Q_I = 10$
- résistance de charge de l'inverseur: $R_i = 15\Omega$

IV-2-2. Application à la conception de l'inverseur de classe E

IV-2-2-a. Détermination des caractéristiques électriques de l'inverseur

Le rapport cyclique de l'inverseur étant connu et fixé à 0,5, il est possible de déterminer tous les paramètres régissant le fonctionnement de ce circuit à partir des équations (II.2.3.2) à (II.2.3.10). Ainsi, nous avons:

- $R_{dc} = 26\Omega$
- $I_{lf} = 570\text{mA}$
- $P_i = P_o = 8,65\text{W}$
- $V_o = 16,11\text{V}$
- $I_o = 1,05\text{A}$

La fréquence de fonctionnement est fixée à 1,4MHz, ce qui permet d'obtenir les valeurs suivantes pour les composants:

$$\bullet L_{r1} = \frac{Q_I R_i}{\omega} = 17,7\mu\text{H} \quad C_s = 1,4\text{nF} \quad C_{r1} = 820\text{pF}$$

Les contraintes subies par le transistor sont les suivantes:

$$\bullet V_{cmax} = 53,4V \qquad I_{smax} = 1,6A$$

La valeur de L_f est choisie à $100\mu H$, garantissant ainsi un filtrage correct des ondulations sur le courant d'entrée.

L'implémentation de l'interrupteur est réalisée à l'aide d'un transistor MOS de puissance qui intègre directement une diode antiparallèle. Vues les contraintes subies par ce transistor et parce que nous souhaitons que ce dernier ne possède qu'une faible résistance à l'état passant, nous sélectionnons un transistor IRF640 de MOTOROLA. Ses caractéristiques électriques principales sont les suivantes [IV.3]:

- tension maximale supportée: $V_{DSmax} = 200V$
- courant maximal supporté: $I_{DM} = 18A$ en continu
- résistance à l'état passant maximale: $R_{dson} = 0,18\Omega$
- capacité de sortie typique: $C_{oss} = 500pF$
- temps de descente maximal: $t_f = 60ns$
- inductance totale interne typique: $L_s = 12nH$

IV-2-2-b. Prévision des dissipations dans l'inverseur

Les pertes induites par les bobinages ne peuvent être connues qu'une fois les inductances réalisées pratiquement. Pour cet inverseur, ces dernières ont été fabriquées sans noyaux. Nous nous sommes ainsi affranchi du problème des saturations éventuelles intervenant dans les inductances sur ferrite. Le revers de ce choix est la faible valeur du facteur de qualité inhérent aux inductances à air et des pertes prévisibles importantes.

Après mesures, les inductances exhibent les caractéristiques suivantes:

- $L_{rI} = 17,7\mu H$ à $1,4MHz$
- $L_f = 100\mu H$ en continu $R_{plf} = 0,8\Omega$

La résistance parasite série de la branche résonnante est donnée par $R_{pLC} = 1,5\Omega$.

Vue la valeur de R_{pLC} , la résistance de charge vaut effectivement $13,5\Omega$. A partir de ces éléments et des équations du paragraphe II-2-4., nous pouvons déterminer les pertes dans l'inverseur. Elles sont présentées dans le tableau IV.1. Le rendement total du circuit, produit des rendements calculés dans ce tableau, vaut donc 85%. Cette valeur est relativement faible mais est en grande partie due aux résistances parasites des inductances. La puissance de sortie résultante doit être $P_o = 7,38W$ soit une tension de sortie $V_o = 14,11V$. Il est important de noter que ces calculs ne reflètent pas exactement le comportement réel de l'inverseur puisque les éléments parasites ont une influence sur le rapport cyclique effectif et que ceci n'est pas pris en compte dans notre étude. Néanmoins, ils donnent une prédiction relativement fiable à complé-

ter par la simulation.

Effet dissipatif	Rendement associé	Puissance utile résiduelle
résistance R_{plf}	$\eta_1 = 97\%$	$P_1=8,4W$
résistance r_{dson}	$\eta_2 = 98,4\%$	$P_2=8,26W$
temps de descente t_f	$\eta_3 = 99,4\%$	$P_3=8,21W$
inductance L_s	$\eta_4 = 99,8\%$	$P_4=8,20W$
résistance R_{pLC}	$\eta_5 = 90,0\%$	$P_0=7,38W$

tableau IV.1: Détermination quantitative des différentes sources de dissipations

IV-2-2-c. Simulation de l'inverseur

La simulation électrique du comportement de l'inverseur va permettre à la fois de valider les calculs ci-avant et d'ajuster les valeurs des composants et en particuliers la valeur de C_s . Le résultat de la simulation est représenté sur la figure IV.1.

La valeur effective de C_s est ramenée de 1,4nF à 680pF pour prendre en compte l'influence de la capacité de sortie du transistor. Il faut remarquer que la remise en route du transistor s'effectue pour v_C légèrement supérieure à zéro. Pour atteindre la puissance d'entrée désirée, la fréquence de commutation est ajustée à 1,41MHz. Les principaux résultats de simulation sont présentés dans le tableau IV.2 et comparés aux résultats calculés. L'écart entre les

Paramètres	Calculés	Simulés
fréquence de fonctionnement	1,4MHz	1,41MHz
rapport cyclique	0,5	0,54
courant I_o	1,045A	1,03A
courant I_{lf}	576mA	570mA
puissance d'entrée	8,65W	8,59W
puissance de sortie	7,38W	7,20W
rendement	85%	83,8%
courant I_{smax}	1,6A	1,56A
tension V_{Cmax}	53,4V	65V

tableau IV.2: comparaison des résultats de simulation et de calcul

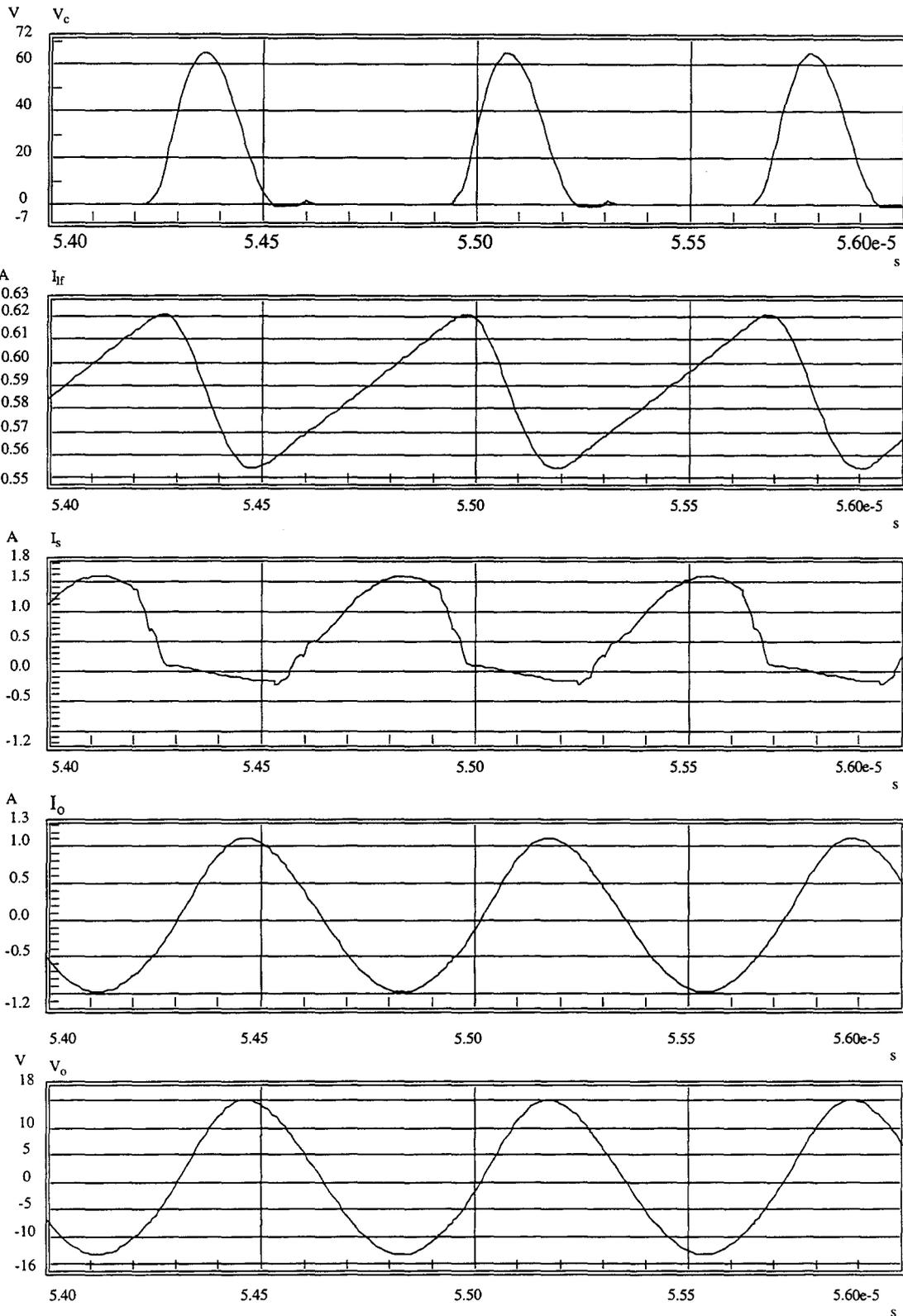


figure IV.1: Formes d'ondes des courants et tensions de l'inverseur I

résultats de simulation et les calculs théoriques est faible, validant ainsi ces derniers. Seul le rendement diffère notablement du résultat attendu mais il pourra être amélioré par l'ajout d'un système de détection de passage à zéro de v_C , comme décrit dans le chapitre III, permettant la fermeture automatique du transistor à très faible tension. Le courant I_{smax} est légèrement plus faible que prévu et la tension V_{Cmax} plus élevée. Ceci résulte de la dérive du rapport cyclique par rapport à la valeur optimale de 0,5. L'ondulation résiduelle sur le courant d'entrée représente 5% du courant continu et son effet peut donc être négligé

IV-2-3. Application à la conception du redresseur de type ZCSR

IV-2-3-a. Détermination des caractéristiques électriques du redresseur

Les spécifications auxquelles le redresseur doit satisfaire sont directement dérivées des résultats obtenus pour l'inverseur. Idéalement, le redresseur doit pouvoir délivrer une tension continue de 30V avec la puissance fournie par l'inverseur, soit 8,65W à la fréquence de 1,4MHz. Ceci correspond donc à une résistance de charge de 104Ω. Néanmoins, les pertes dans l'inverseur ne l'autorisent qu'à fournir une puissance de 7,2W sur une résistance équivalente d'entrée de 13,5Ω à la fréquence de fonctionnement de 1,41MHz. Nous utilisons ces spécifications pour concevoir le redresseur.

En résumé, les spécifications permettant la conception du redresseur est donc le suivant:

- courant d'entrée: 1,03A
- fréquence de fonctionnement: 1,41MHz
- puissance en entrée: 7,2W
- résistance de charge: $R_L = 104\Omega$
- résistance équivalente en entrée: $R_i = 13,5\Omega$

A partir du rapport R_i/R_L nous pouvons immédiatement déterminer la valeur du rapport cyclique D à l'aide de l'équation (II.3.2.10) et de la figure II.14, soit $D = 0,5615$. Il est important de souligner que cette valeur positionne le redresseur dans une configuration où il agit comme un inverseur d'impédance (cf. figure II.15). Connaissant D , le circuit peut être entièrement caractérisé, soit

- rapport cyclique $D = 0,5615$
- $\frac{R_L}{\omega L_{r2}} = 1,736$ d'où $L_{r2} = 6,8\mu\text{H}$
- $\frac{L_i}{L_{r2}} = 0,674$ d'où $L_i = 4,6\mu\text{H}$
- $\frac{I_o}{I_M} = 0,254$ soit $I_o = 260\text{mA}$ et $V_o = 27,3\text{V}$

- $c_p = 9,65 \cdot 10^{-2}$
- $\frac{I_{DM}}{I_o} = 3,18$ d'où $I_{DM} = 820\text{mA}$
- $\frac{V_{DRM}}{V_o} = 3,26$ d'où $V_{DRM} = 89\text{V}$

La capacité de filtrage du convertisseur est choisie de manière à ce que pendant la durée où la diode n'est pas conductrice, la chute de tension correspondant à la décharge de C_f dans la résistance de charge soit négligeable. L'ondulation résiduelle de V_o est fixée à 50mV pour une durée de décharge de $(1-D)/f$. Ceci donne une valeur approchée de $2\mu\text{F}$ pour C_f .

IV-2-3-b. Prévision des dissipations

Là encore, il est nécessaire de connaître la valeur réelle de la résistance parasite de l'inductance L_{r2} . Cette dernière est bobinée autour d'un noyau à air et après mesure, nous obtenons:

- à 1,4MHz, $L_{r2}=6,8\mu\text{H}$ $R_{pLr2}=0,8\Omega$

La diode de redressement sélectionnée est une diode à recouvrement rapide BYT08P - 400 de chez SGS-THOMSON. Ses caractéristiques principales [IV.4] sont:

- courant direct moyen maximal: 8A
- tension inverse maximale répétitive: 400V
- résistance de conduction: 24mΩ
- tension de seuil: 1,1V

Dans le calcul des dissipations, la résistance de conduction de la diode peut être négligée étant donnée sa très faible valeur. Les autres sources de dissipations sont évaluées au moyen des équations du paragraphe II-3-2-c. et les résultats correspondants sont présentés dans le tableau IV.3. Le rendement total prévu est donc de 92,3% soit une puissance et une tension de sortie de 6,65W et 26,3V.

Effet dissipatif	Rendement associé	Puissance utile résiduelle
résistance R_{pLr2}	$\eta_1 = 95,8\%$	$P_f=6,89\text{W}$
tension de seuil V_{don}	$\eta_2 = 96,4\%$	$P_o=6,65\text{W}$

tableau IV.3: Détermination des diverses dissipations dans le redresseur ZCSR

IV-2-3-c. Simulation du redresseur ZCSR

Les résultats de simulation sont présentés sur la figure IV.2 et comparés quantitativement aux calculs dans le tableau IV.4. Un bon accord réside entre les résultats de calculs et de simulation en ce qui concerne le rendement et les puissances d'entrée et de sortie. Par contre, la tension aux bornes de la diode présente de multiples oscillations lors de la phase de non-conduction et sa valeur inverse maximale prévue s'en trouve complètement faussée. Un tel phénomène, qui a pour effets de remettre en route la diode de façon intempestive et de perturber le rapport cyclique de conduction., est dû au circuit résonnant série composé de L_{r2} et de la capacité de jonction de la diode. Ceci explicite la raison du choix d'une diode surdimensionnée par rapport aux besoins de puissance calculés.

Paramètres	Calculés	Simulés
fréquence de fonctionnement	1,41MHz	1,41MHz
rapport cyclique	0,56	0,63
tension V_o	26,3V	26,49V
puissance d'entrée	7,2W	7,30W
puissance de sortie	6,65W	6,74W
rendement	92,3%	92,3%
résistance R_i	13,5 Ω	14,2 Ω
inductance L_i	4,6 μ H	4,58 μ H
courant I_{DM}	820mA	820mA
tension V_{DRM}	89V	235V
ondulation résiduelle sur V_o	50mV	50mV

tableau IV.4: Comparaison des résultats de simulation et des calculs théoriques pour le redresseur ZCSR.

IV-2-4. Convertisseur I de classe E^2

IV-2-4-a. Détermination des caractéristiques électriques

Le convertisseur est simplement obtenu par interconnexion de l'inverseur et du redresseur conçus précédemment. Conformément aux conditions énoncées dans le chapitre II, l'inductance du circuit résonnant de l'inverseur est ramenée à la valeur effective:

$$L_{r1eff} = L_{r1} - L_i = (17,7 - 4,6)\mu\text{H} = 13,1\mu\text{H}$$

La valeur de la résistance équivalente d'entrée du redresseur n'est pas tout à fait égale à

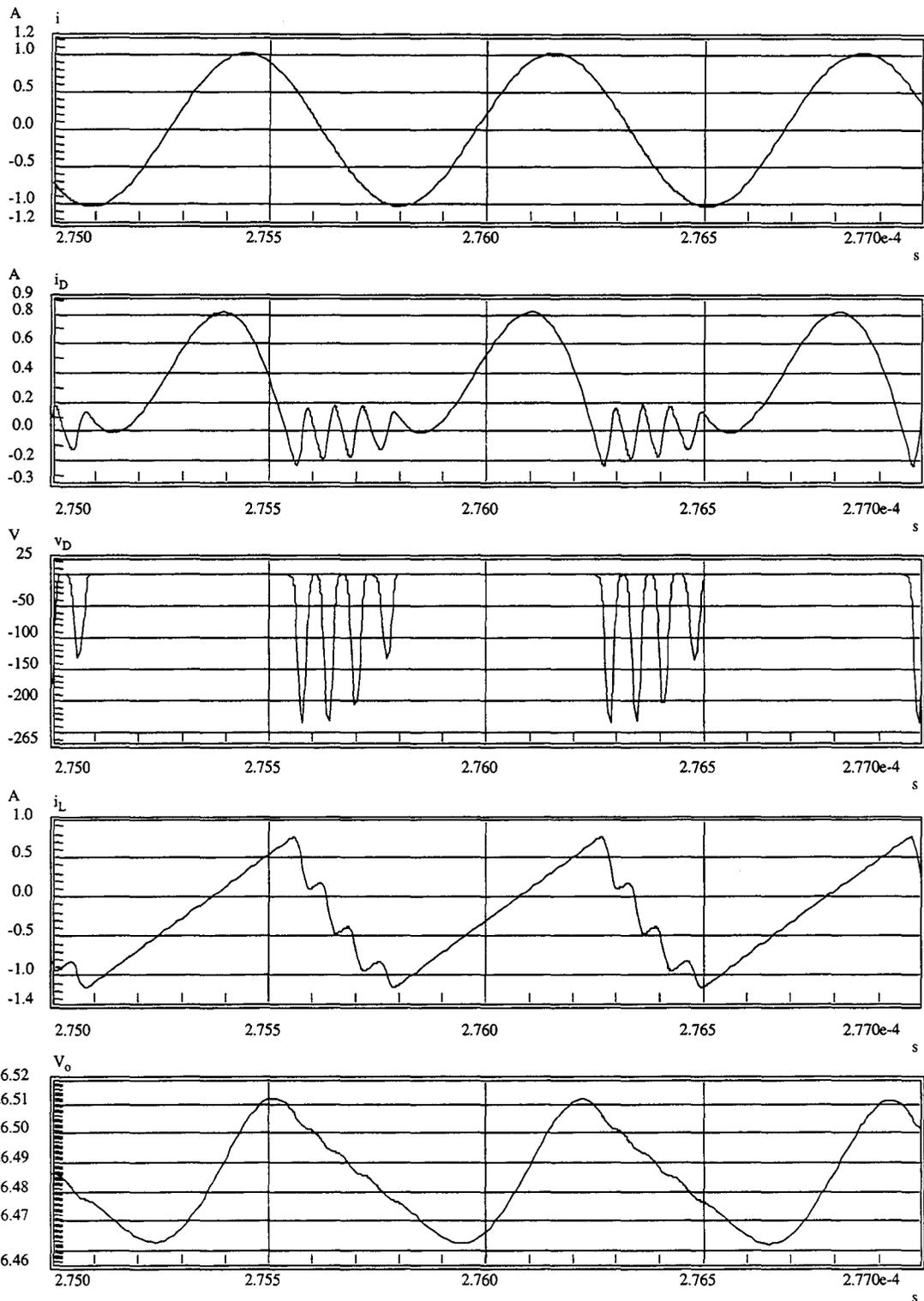


figure IV.2: Formes d'ondes des courants et tensions du redresseur de classe E de type ZCSR

la valeur optimale. Ce désaccord a simplement pour effet de diminuer l'amplitude du courant sinusoïdal donc la valeur de la tension de sortie.

Le tableau IV.5 donne les caractéristiques électriques supposées du convertisseur *I* en fonction des résultats de simulation obtenus pour l'inverseur et le redresseur.

Caractéristiques	Inverseur I	Redresseur ZCSR	Convertisseur I
fréquence de fonctionnement	1,41MHz	1,41MHz	1,41MHz
puissance d'entrée	8,6W	7,3W	8,6W
puissance de sortie	7,2W	6,74W	6,74W
rendement	83,8%	92,3%	77,4%
courant d'entrée	570mA	1,03A	570mA
courant de sortie I_o	1,03A	254mA	254mA
tension d'entrée	15,0V		15,0V
tension de sortie V_o		26,5V	26,5V

tableau IV.5: Détermination des caractéristiques électriques du convertisseur I à partir des résultats obtenus pour l'inverseur et le redresseur.

IV-2-4-b. Simulation du comportement électrique

Pour valider ou affiner la conception du convertisseur, nous simulons son comportement électrique statique. Les résultats sont présentés sur la figure IV.3. La fréquence de fonctionnement est légèrement augmentée jusqu'à 1,435MHz pour parvenir aux spécifications attendues. Cet écart est essentiellement dû au fait que le courant issu de l'inverseur n'est pas une sinusoïde pure mais comprend une partie harmonique non négligeable. Cet ajustement de fréquence a pour effet de modifier légèrement les conditions de fonctionnement du redresseur et donc son rapport cyclique. Les valeurs des composants ne subissent aucune modification. Comme l'illustre le tableau IV.6, les résultats attendus et obtenus sont très proches et montrent que le redresseur filtre très correctement les harmoniques indésirables. La procédure de conception du convertisseur s'en retrouve par conséquent validée. Le rendement final n'est pas exceptionnel (78%) comparé à une structure classique mais étant donnée la fréquence de fonctionnement, le convertisseur *I* possède un avantage majeur en terme d'encombrement. De plus, nous pouvons espérer une amélioration sensible en ayant recours à des inductances bobinées de manière à limiter les résistances parasites série.

Paramètres	Résultats de calcul	Résultats de simulation
fréquence de fonctionnement	1,41MHz	1,435MHz
puissance d'entrée	8,6W	8,67W
puissance de sortie	6,74W	6,8W
tension V_{cc}	15V	15V
courant I_{If}	570mA	580mA
tension V_o	26,5V	26,6V
courant I_o	254mA	255mA
rendement	77,4%	78,3%
rapport cyclique inverseur	0,5	0,5
courant I_{smax}	1,56A	1,5A
tension V_{cmax}	65V	69V
rapport cyclique redresseur	0,63	0,51
courant I_{DM}	820mA	1,02A
tension V_{DRM}	235V	188V
ondulation résiduelle sur V_o	50mV	55mV

tableau IV.6: Comparaison entre résultats de simulation et valeurs prévues pour le convertisseur I.



IV - 3. Conception du convertisseur II

IV-3-1. Spécifications

Pour le convertisseur II, une démarche différente de conception est adoptée. Il s'agit, ici, de répondre à un cahier des charges plus précis, pour lequel, la valeur du rapport cyclique D du transistor ne peut être fixée arbitrairement par le concepteur:

- tension d'entrée du convertisseur: 6V
- tension de sortie du convertisseur: 10V
- puissance en entrée du convertisseur 1,8W
- fréquence de fonctionnement: 1 MHz
- rendement élevé

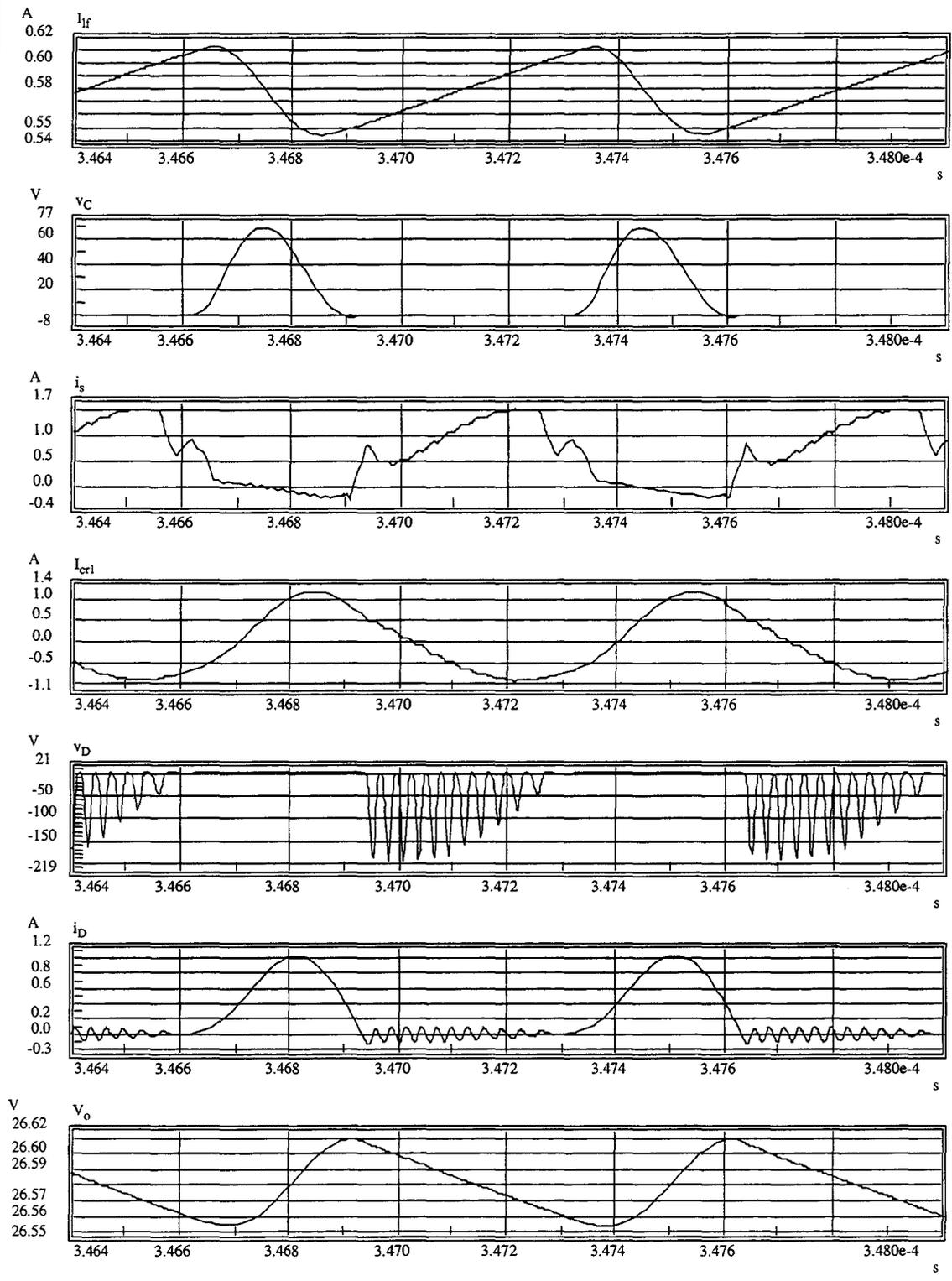


figure IV.3: Formes d'ondes des courants et tensions caractéristiques du convertisseur I

IV-3-2. Application à la conception de l'inverseur

IV-3-2-a. Détermination des caractéristiques électriques de l'inverseur

Le détail des spécifications du convertisseur *II* donne une partie de celles de l'inverseur. Ainsi, nous avons:

- tension d'entrée: 6V
- courant d'entrée de l'inverseur: 0,3A
- résistance équivalente en entrée du convertisseur: $R_{dc} = 18\Omega$

Il n'est pas question de fixer arbitrairement la valeur du rapport cyclique de conduction à 0,5 de manière à limiter les contraintes sur le transistor de commutation. En effet, cette valeur conduirait à une résistance de charge en sortie de l'inverseur de l'ordre de 11Ω , valeur qui, à une telle fréquence de fonctionnement, peut vite s'avérer faible en regard des résistances parasites série des inductances. Pour pallier à ce problème, La figure II.4 montre que le rapport de conduction doit être augmenté. Néanmoins, cette augmentation ne peut être trop importante car elle a également pour effet de diminuer la valeur du produit ωRC_s (figure II.6). Or la valeur minimale de C_s est limitée à C_{oss} . Par conséquent, pour ω donné, il existe une valeur maximale que R ne peut dépasser. Dans notre application un compromis est trouvé en fixant la valeur du rapport cyclique à 0,6.

Pour minimiser la résistance parasite dans la branche résonnante série, la valeur du facteur de qualité est volontairement fixée à une faible valeur, en l'occurrence 5. De plus, L_{r1} et L_f sont bobinées autour d'un noyau de ferrite.

Nous obtenons alors à l'aide des équations du paragraphe II-2-2.:

- $R_{dc}=20\Omega$ $R=18,75\Omega$
- $P_i=P_o=1,8W$ $V_o=8,2V$ $I_o=440mA$
- $L_{r1} = \frac{Q_l R}{\omega} = 14,9\mu H$ $C_s=880pF$ $C_{r1}=2nF$
- $V_{cmax}=26,7V$ $I_{smax}=750mA$
- $L_f=150\mu H$

Vu le niveau de puissance à fournir, l'implémentation de l'interrupteur est réalisée à l'aide d'un transistor MOSFET disposant d'une très faible résistance à l'état passant. Le transistor sélectionné est un MOS IRF540 de chez MOTOROLA dont les principales caractéristiques sont les suivantes [IV.3]:

- tension maximale supportée: $V_{DSmax}=100V$
- courant maximal supporté: $I_{DM} = 27A$ en continu
- résistance à l'état passant maximale: $R_{dson}=0,085\Omega$

- capacité de sortie typique: $C_{oss} = 550\text{pF}$
- temps de descente maximal: $t_f = 30\text{ns}$
- inductance totale interne typique: $L_s = 12\text{nH}$

IV-3-2-b. Evaluation des dissipations

Il est tout d'abord nécessaire de connaître les caractéristiques réelles mesurées des inductances. Nous avons:

- $L_{rI} = 15,7\mu\text{H}$ à 1MHz,
- $L_f = 150\mu\text{H}$, en courant continu, et $R_{pL_f} = 40\text{m}\Omega$

La résistance parasite du circuit résonnant série est:

- $R_{pLC} = 900\text{m}\Omega$ à 1MHz

Les pertes dans l'inverseur, déterminées au moyen des équations du paragraphe II-2-4. sont représentées dans le tableau IV.7. Le rendement total du circuit, dû principalement aux résistances parasites, est donc de 93,3%.

Effet dissipatif	Rendement associé	Puissance utile résiduelle
résistance R_{pI}	$\eta_1 = 99,8\%$	$P_1 = 1,796\text{W}$
résistance R_{dson}	$\eta_2 = 99,2\%$	$P_2 = 1,77\text{W}$
temps de descente t_f	$\eta_3 = 99,7\%$	$P_3 = 1,764\text{W}$
inductance L_s	$\eta_4 = 99,9\%$	$P_4 = 1,762\text{W}$
résistance R_{pLC}	$\eta_5 = 95,4\%$	$P_0 = 1,68\text{W}$

tableau IV.7: Détermination des diverses dissipations dans l'inverseur II

IV-3-2-c. Simulation de l'inverseur

Comme précédemment, le comportement électrique de l'inverseur est simulé de manière à dimensionner finement les divers composants et à valider les calculs théoriques. Les résultats de simulation sont présentés sur la figure IV.4.

La valeur de C_s est ajustée à 220pF pour tenir compte de la capacité de sortie du transistor. De même, la résistance parasite R_{pLC} modifie légèrement l'accord entre les valeurs des composants. Pour remédier à cet effet, la valeur de l'inductance résonnante est augmentée jusqu'à 15.55 μH . Cette fois encore, la remise en route du transistor s'effectue alors que v_C est

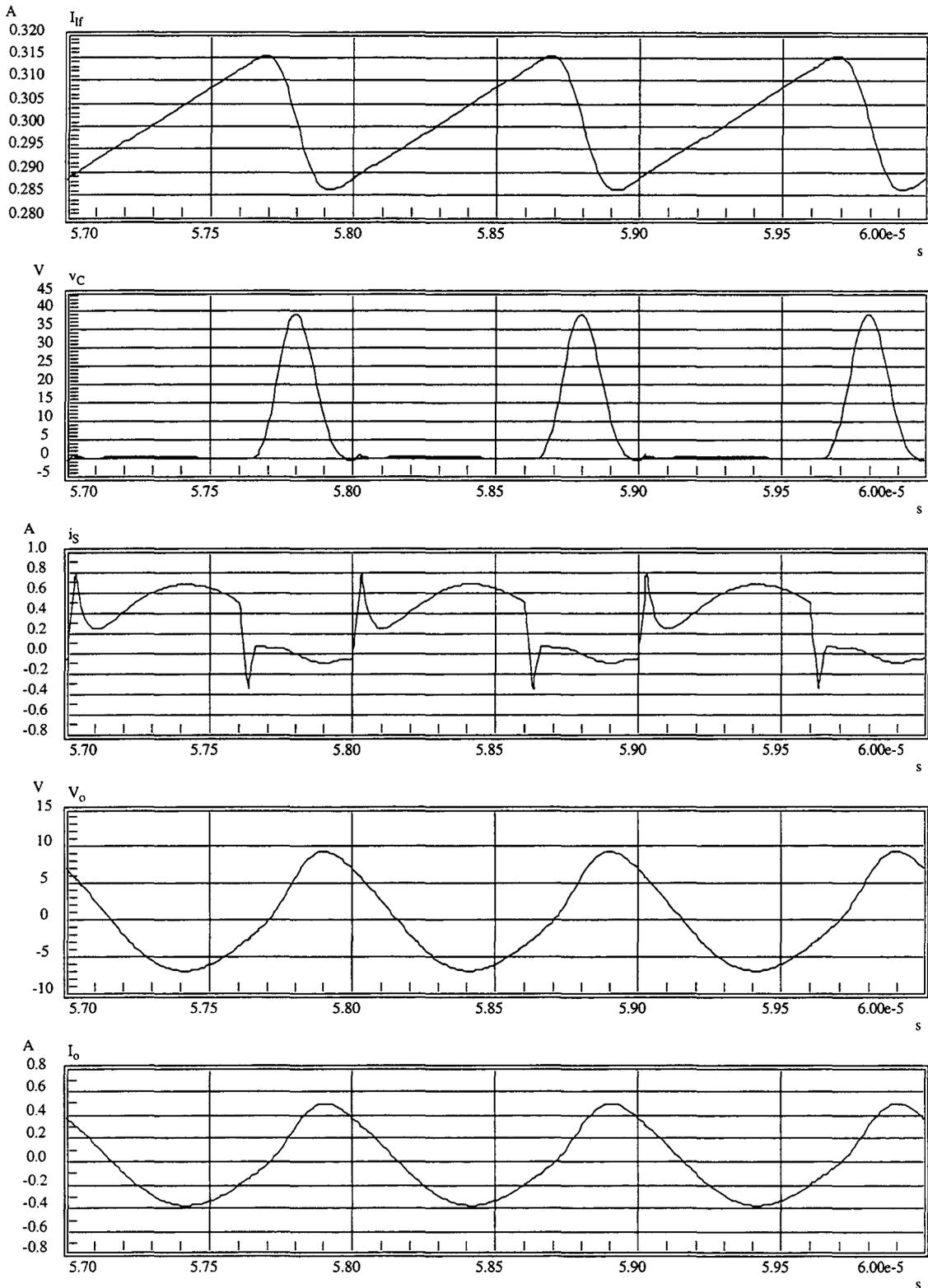


figure IV.4: Formes d'onde des courants et tensions de l'inverseur II

Paramètres	Résultats de calcul	Résultats de simulation
fréquence de fonctionnement	1,0MHz	1,0MHz
rapport cyclique	0,6	0,59
courant I_o	423mA	420mA
courant I_{lf}	300mA	300mA
puissance d'entrée	1,8W	1,8W
puissance de sortie	1,68W	1,67W
rendement	93,3%	92,7%
courant I_{smax}	750mA	680mA
tension V_{Cmax}	26,7V	39V

tableau IV.8: Comparaison des résultats de simulation et des calculs théoriques

légèrement positive, engendrant ainsi un pic de courant correspondant à la décharge de C_s et une dissipation supplémentaire de très faible valeur. Cet effet peut être éliminé par l'ajout d'un circuit de détection de passage à zéro de v_C . Du fait du facteur de qualité moins élevé du circuit résonnant de la branche série, le courant de sortie présente une caractéristique qui n'est pas purement sinusoïdale. Néanmoins, sa composante fondamentale possède l'amplitude attendue, calculée grâce aux fonctionnalités de ELDO. Les autres composantes seront filtrées par le redresseur lors de l'implémentation du convertisseur.

Les principaux résultats de simulation sont repris dans le tableau IV.8 et comparés aux calculs menés précédemment. Nous en vérifions ainsi la concordance.

IV-3-3. Application à la conception du redresseur de type ZVSR

IV-3-3-a. Détermination des caractéristiques électriques

Les spécifications du redresseur sont bâties à partir des spécifications désirées pour le convertisseur. Ainsi, le circuit dispose en entrée d'une puissance de 1,8W et doit redresser un courant sinusoïdal d'amplitude 440mA et de fréquence 1,0MHz pour délivrer une tension de 10V. Le redresseur idéal doit donc présenter les caractéristiques suivantes:

- résistance de charge en sortie: 55Ω
- amplitude du courant de sortie $I_o = 1,8A$
- gain en courant $G_i = 0,411$
- gain en tension $G_v = 1,21$
- résistance équivalente en entrée à 1MHz: $R_i = 18,75\Omega$

Les valeurs du gain en tension et du rapport R_f/R_L nous permettent de déterminer les valeurs de Q_r et Ω en respectant le fait que le redresseur doit agir comme un inverseur d'impédance. Nous choisissons donc $\Omega=0,6$ et $Q_r=1,7$.

Connaissant les valeurs de Q_r , Ω , R_L et ω , nous en déduisons les valeurs de L_{r2} et C_{r2} , soit $L_{r2}=3,1\mu\text{H}$ et $C_{r2}=2,95\text{nF}$.

De ces valeurs découlent aussi directement les différents paramètres du circuit:

- rapport cyclique $D=0,46$
- $\frac{L_i}{L_{r2}} = 1,61$ soit $L_i=5\mu\text{H}$
- $c_p=8,09 \cdot 10^{-2}$
- $\frac{I_{DM}}{I_o} = 3,58$ soit $I_{DM}=0,65\text{A}$
- $\frac{V_{DRM}}{V_o} = 3,45$ soit $V_{DRM}=34,5\text{V}$

La capacité de filtrage du redresseur est déterminée de manière à minimiser l'ondulation résiduelle sur la tension de sortie. Nous fixons cette valeur dV_o à 50mV. La capacité de filtrage se déchargeant durant la période où la diode ne conduit pas, nous avons:

$$C_f = \frac{I_o(1-D)}{fdV_o} = 2\mu\text{F}$$

IV-3-3-b. Evaluation des dissipations

La diode de redressement sélectionnée reste la BYT08P400 de chez THOMSON dont les caractéristiques sont présentées page 95. L'inductance L_{r2} est bobinée sur un pot de ferrite et après mesure présente les caractéristiques suivantes:

$$\text{à } 1\text{MHz, } L_{r2}=3,1\mu\text{H} \qquad R_{pLr2}=400\text{m}\Omega \qquad Q=47,7$$

Les diverses dissipations résultant des caractéristiques de ces composants sont présentées dans le tableau IV.9. Le rendement global du redresseur est donc de 84,3%, valeur relativement faible mais en grande partie due au fait que la tension de seuil de la diode n'est pas négligeable devant la tension de sortie. La puissance de sortie prévue est de 1,51W ce qui correspond à une tension de sortie de 9,1V.

Effet dissipatif	Rendement associé	Puissance utile résiduelle
résistance R_{pLr2}	$\eta_1 = 93,6\%$	$P_I = 1,68W$
tension de seuil V_{don}	$\eta_2 = 90\%$	$P_o = 1,51W$

tableau IV.9: Détermination des diverses dissipations dans le redresseur ZVSR

IV-3-3-c. Simulation du redresseur

Les résultats de simulation sont présentés sur la figure IV.5. Qualitativement, les formes d'ondes correspondent à celles prédites en théorie et illustrent bien le fonctionnement de type ZVSR du redresseur. De plus, elles illustrent bien le fait que le recouvrement inverse de la diode est très rapide et peu accentué du fait de la commutation naturelle de la diode de l'état passant à l'état non conducteur.

La valeur de C_{r2} est ajustée à 3nF et n'a pas dû être sensiblement modifiée pour inclure la capacité de jonction de la diode puisque cette dernière possède une valeur négligeable (34pF). Le tableau IV.10 montre que les résultats de simulation et de l'étude théorique sont très bien accordés. Ceci tient au fait que le rapport cyclique étant proche de 0,5, les erreurs sur les

Paramètres	Résultats de calcul	Résultats de Simulation
fréquence de fonctionnement	1.0MHz	1.0MHz
rapport cyclique	0.465	0.45
tension V_o	9.1V	9.2V
courant I_o	165mA	167mA
puissance d'entrée	1.8W	1.82W
puissance de sortie	1.51W	1.54W
rendement	84.3%	84.6%
résistance R_i	18.75 Ω	18.85 Ω
inductance L_i	5 μ H	5.02 μ H
courant I_{DM}	650mA	820mA
tension V_{DRM}	34.5V	33.6V
ondulation résiduelle sur V_o	50mV	83mV

tableau IV.10: Comparaison des résultats de simulation et des calculs théoriques pour le redresseur ZVSR.

calculs de dissipation deviennent faibles.

IV-3-3-d. Résultats expérimentaux

Ce type de redresseur n'a jamais fait l'objet de publications jusqu'à présent. Pour valider cette étude, nous présentons donc des résultats expérimentaux et les comparons aux calculs et simulations.

Il n'a malheureusement pas été possible de tester le redresseur précédent dans des conditions similaires à celles utilisées pour les simulations. En particulier, l'amplitude du courant d'entrée a dû être limitée à 150mA à cause de la difficulté à réaliser un générateur de courant sinusoïdal de puissance suffisante à des fréquences de l'ordre du MHz. Nous avons donc calculé et simulé à nouveau les valeurs des courants et tensions pour une amplitude du courant d'entrée de 150mA. Les résultats comparatifs sont présentés dans le tableau IV.11 dont les cases vides correspondent à des mesures qu'il n'a été possible d'effectuer. Pour que les résultats

Paramètres	Résultats de calcul	Résultats de simulation	Résultats de mesure
fréquence de fonctionnement	1,0MHz	1,0MHz	1,0MHz
rapport cyclique	0,465	0,46	0,45
tension V_o	2,84V	2,58V	2,61V
courant I_o	51,7mA	47mA	47,5mA
puissance d'entrée	211mW	173mW	
puissance de sortie	147mW	121mW	122mW
rendement	69,7%	69,9%	
résistance R_i	18,75 Ω	15,4 Ω	
inductance L_i	5 μ H	5,3 μ H	
courant I_{DM}	221mA	260mA	
tension V_{DRM}	11,7V	10,3V	9,8V
ondulation résiduelle sur V_o	17mV	25mV	

tableau IV.11: Comparaison des résultats de mesure, de simulation et des calculs théoriques pour le redresseur de type ZVSR.

tats de mesure et de simulation soient comparables, les deux condensateurs employés en parallèle pour réaliser C_{r2} ont été caractérisés sur banc de mesure de manière à en extraire les résistances et inductances séries parasites. Leurs caractéristiques sont les suivantes à 1MHz:

- $C_1=2\text{nF}$ $L_{c1}=40\text{nH}$ $R_{c1}=400\text{m}\Omega$
- $C_2=866\text{pF}$ $L_{c2}=37\text{nH}$ $R_{c2}=400\text{m}\Omega$

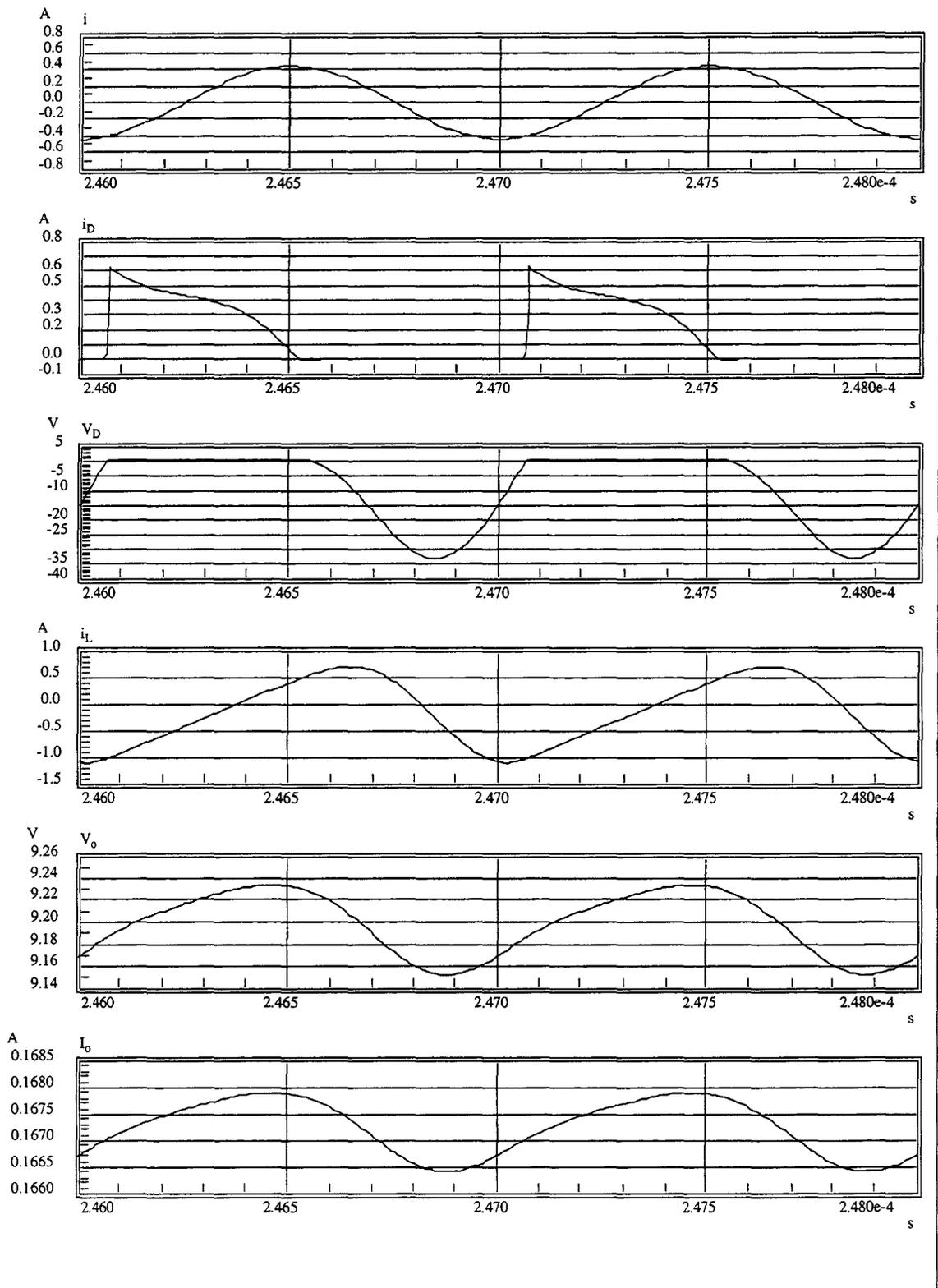


figure IV.5: Formes d'ondes des courants et tensions du redresseur de classe E de type ZVSR

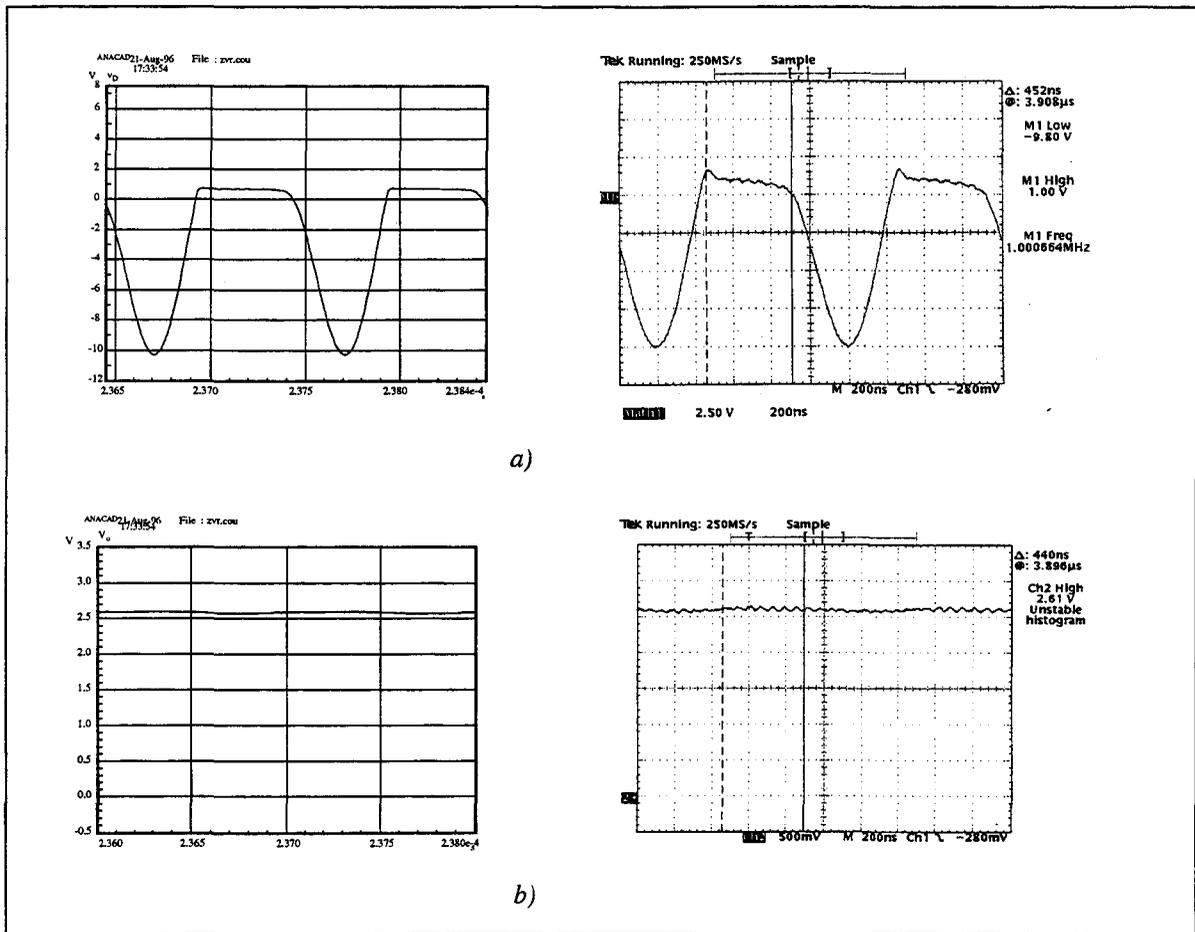


figure IV.6: Comparaison des résultats de simulation et de mesure sur le redresseur de type ZVSR. a) tension aux bornes de la diode. b) tension de sortie

Les résultats de calcul et de simulation diffèrent sensiblement au niveau des valeurs absolues des puissances parce que les premiers ne prennent pas en compte les éléments parasites des capacités de shunt. Un bon accord réside pourtant sur la valeur du rapport cyclique de conduction et sur le rendement prévu.

Les résultats de simulation et de mesure convergent, par contre, tout à fait et leur concordance est illustrée par les courbes de la figure IV.6. Ceci laisse supposer que les mesures qui n'ont pu être effectuées concordent avec les résultats de simulation.

Cette expérimentation ne valide pas totalement l'étude théorique menée sur le redresseur. Néanmoins, il est tout à fait clair que les résultats de simulation et de mesure sont comparables. A des puissances plus élevées, comme celles auxquelles nous avons travaillé pour la conception des redresseurs, les résultats théoriques et de simulations s'accordent. Il est donc raisonnable de penser que les divergences entre expérimentation et théorie sont le simple fait de la prédominance des effets parasites à faible puissance.

IV-3-4. Convertisseur II de classe E²

IV-3-4-a. Détermination des caractéristiques électriques

Il est conçu à partir de l'inverseur II et du redresseur de type ZVSR dont les spécifications ont été déterminées de manière à en permettre l'assemblage immédiat.

Conformément aux conditions énoncées dans le paragraphe précédent, l'inductance du circuit résonant de l'inverseur est ramenée à la valeur effective:

$$L_{rI_{eff}} = L_{rI} - L_i = (15,55 - 5,0) \mu\text{H} = 10,55 \mu\text{H}$$

Comme dans le cas du convertisseur I, le rendement de l'inverseur n'a pas besoin d'être évalué à nouveau puisque les résistances parasites prises en compte dans les calculs de l'inverseur II correspondaient déjà aux inductances effectives implémentées dans le convertisseur. Le tableau IV.12 donne les caractéristiques électriques prévisionnelles du convertisseur déterminées à partir de celles obtenues en simulation pour l'inverseur II et le redresseur ZVSR.

Caractéristiques	Inverseur II	Redresseur ZVSR	Convertisseur II
fréquence de fonctionnement	1.0MHz	1,0MHz	1,0 MHz
puissance d'entrée	1,8W	1,82W	1,8W
puissance de sortie	1,67W	1,54W	1,41W
rendement	92,7%	84,6%	78,4%
courant d'entrée	300mA	440mA	300mA
courant de sortie I_o	420mA	167mA	160mA
tension d'entrée	6,0V		6,0V
tension de sortie V_o		9,2V	8,8V

tableau IV.12: Détermination des caractéristiques électriques du convertisseur II à partir des résultats obtenus pour l'inverseur et le redresseur.

IV-3-4-b. Simulation du comportement électrique

Pour valider ou affiner la conception du convertisseur, nous simulons son comportement électrique statique. Les résultats sont présentés sur la figure IV.7. Deux paramètres ont dû être ajustés pour parvenir aux résultats attendus. Il s'agit de la fréquence de fonctionnement augmentée à 1.015MHz et de l'inductance effective $L_{rI_{eff}}$ augmentée à 10,7 μ H. Cet écart est essentiellement provoqué par le fait que le courant issu de l'inverseur n'est pas une sinusoïde pure mais comprend une partie harmonique non négligeable. Cependant, comme l'illustre le

tableau IV.13 et bien que le rendement soit légèrement inférieur à la valeur prévue, les résultats attendus et obtenus concordent. La procédure de conception du convertisseur s'en retrouve par conséquent validée.

Paramètres	Prévisionnels	Simulés
fréquence de fonctionnement	1,0MHz	1,015MHz
puissance d'entrée	1,8W	1,8W
puissance de sortie	1,37W	1,31W
tension V_{cc}	6,0V	6,0V
courant I_f	300mA	300mA
tension V_o	8,7V	8,5V
courant I_o	158mA	157mA
rendement	76,4%	72,7%
rapport cyclique inverseur	0,59	0,77
courant I_{smax}	680mA	745mA
tension V_{cmax}	39V	53V
rapport cyclique redresseur	0,45	0,53
courant I_{DM}	820mA	660mA
tension V_{DRM}	33,6V	36V
ondulation résiduelle sur V_o	83mV	78mV

tableau IV.13: Comparaison entre résultats de simulation et valeurs prévues pour le convertisseur II.

IV - 4. Synthèse intermédiaire

Deux convertisseurs de classe E² de type différent ont été conçus selon les méthodes présentées dans le chapitre II puis validés par simulations électriques. Les résultats de ces dernières confortent les prévisions en matière de comportement statique des circuits et de rendement et ceci malgré les approximations réalisées en ce qui concerne les phénomènes dissipatifs. L'analyse du comportement dynamique et la conception d'une boucle de régulation pour ces convertisseurs ainsi conçus et validés en régime permanent font l'objet du chapitre suivant.

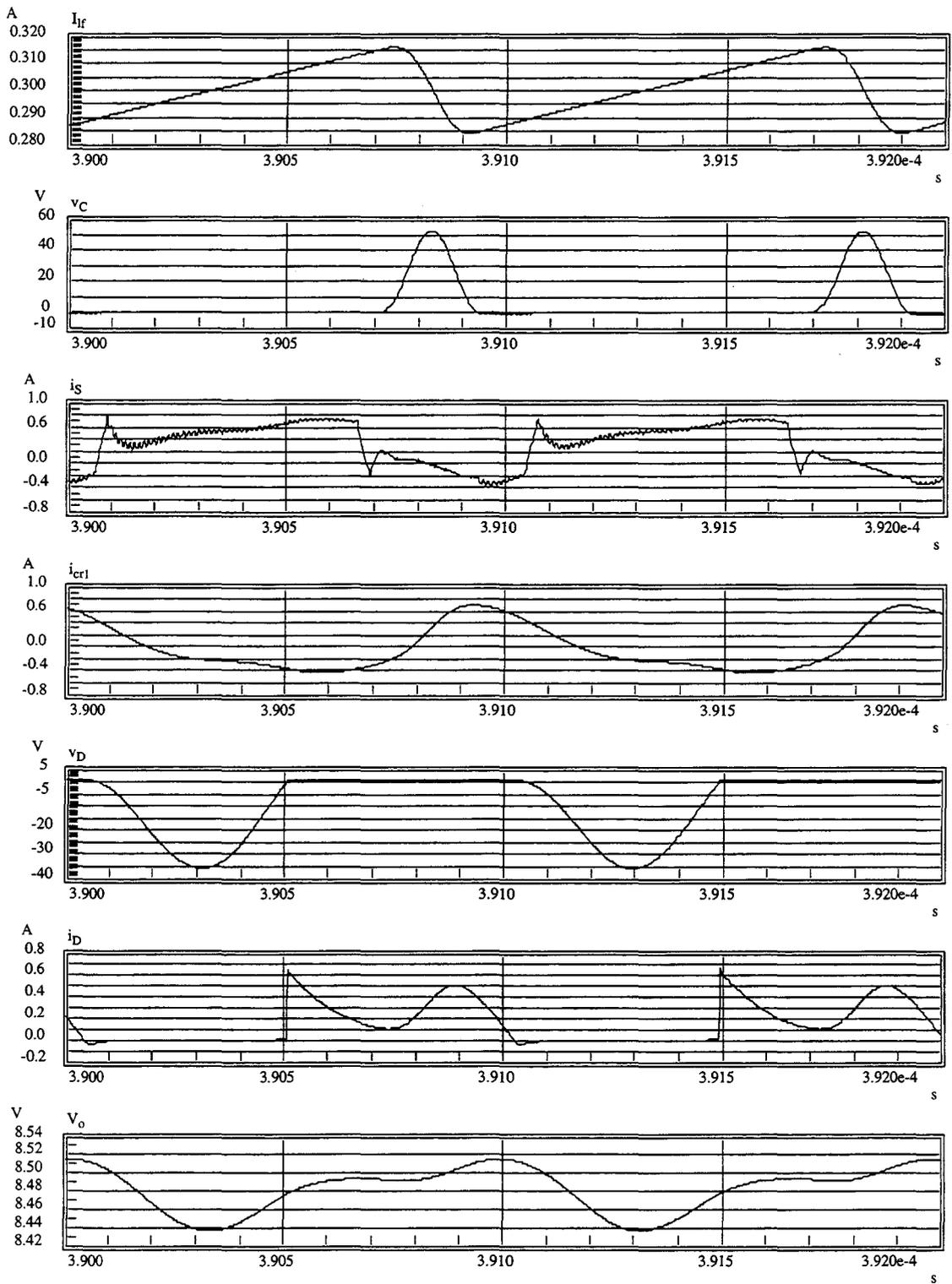


figure IV.7: Formes d'ondes du convertisseur II en fonctionnement statique

IV - 5. Références bibliographiques du chapitre IV

- [IV.1] J. M. CAPRON
Modélisation des diodes de puissance et application aux perturbations des convertisseurs de type hacheur et onduleur
Thèse de l'université des sciences et techniques de Lille Flandres-Artois

- [IV.2] P.O. LAURITZEN and C.L. MA
A simple diode model with reverse recovery
IEEE Transactions on power electronics, vol. 6, no.2, pp 188-191, april 1991

- [IV.3] HARRIS Semiconductor
Power MOSFETS Databook

- [IV.4] SGS-THOMSON Microelectronics
BYT08P-200->400 datasheet

Conception de convertisseurs de classe E^2 régulés

V - 1. Introduction

Dans les chapitres précédents ont été présentées les techniques de caractérisation des convertisseurs de classe E^2 du point de vue statique puis dynamique. Ce chapitre est consacré à l'application de ces études à la réalisation expérimentale de deux convertisseurs régulés. En fait, nous repartons des convertisseurs *I* et *II* conçus au chapitre IV et leur adjoignons un boucle de contre-réaction similaire à celle présentée au chapitre III. Nous dérivons donc tout d'abord pour chacun des convertisseurs la sensibilité en fréquence puis déterminons la correction adaptée. Nous validons enfin l'ensemble par la présentation de résultats expérimentaux illustrant les tests de stabilité des convertisseurs régulés.

L'extraction de la fonction de transfert en boucle ouverte des convertisseurs *I* et *II* nécessite la connaissance précise des paramètres suivant:

- fréquence de fonctionnement
- tension d'entrée
- courant d'entrée
- tension de sortie
- résistance de charge
- valeur de α et Γ

Quelques simulations successives des convertisseurs en boucle ouverte permettent de déterminer la fréquence correspondant à la tension désirée en sortie et qui servira de fréquence centrale pour le calcul de sensibilité.

V - 2. Régulation du convertisseur I

A partir des spécifications données dans le chapitre IV, le convertisseur *I* a été caractérisé de manière statique. Il est capable de générer une tension continue de 30V sous une charge maximale de 255mA. Pour la conception de la régulation, nous nous plaçons dans une configuration où la charge est inférieure à cette valeur. Ainsi, nous garantissons un facteur de qualité suffisamment élevé pour qu'en cas de perturbation les commutations du transistor s'effectuent

de manière non dissipative. Pour justifier la fiabilité des résultats, la sensibilité est calculée et validée pour deux cas de figure:

- fonctionnement du convertisseur sous 200Ω
- fonctionnement du convertisseur sous 500Ω

V-2-1. Cas du fonctionnement du convertisseur sous 200Ω

V-2-1-a. Extraction de la sensibilité en fréquence

Le point de fonctionnement autour duquel est extraite la sensibilité en fréquence est donc le suivant:

- tension d'entrée: 15V
- tension de sortie: 30V
- résistance de charge: 200Ω

Une étape de simulation du convertisseur I en boucle ouverte est nécessaire pour déterminer la fréquence de fonctionnement correspondant à ces spécifications ainsi que les valeurs de α et Γ . A ce niveau, la détection de passage à zéro de la tension aux bornes de l'interrupteur est intégrée dans le circuit. Ainsi, les valeurs de α et Γ ne sont pas imposées par le concepteur mais adoptées naturellement par le circuit en fonction des valeurs des composants et de la fréquence de fonctionnement. Les résultats de cette simulation, présentés dans le tableau V.1, permettent le calcul de la sensibilité en fréquence à l'aide de la méthode présentée dans le paragraphe III-2. Pour mémoire, cette sensibilité s'écrit sous la forme générale:

$$S_f(p) = S_{fo} \frac{1 - \tau_1 p}{1 + \tau_2 p + \frac{p^2}{\omega_1^2}}$$

Après calcul, nous obtenons:

- $S_{fo} = 321\text{V/MHz}$
- $\tau_1 = 2,9\mu\text{s}$
- $\tau_2 = 94,5\mu\text{s}$
- $\omega_1 = 28,8\text{krad/s}$ soit $4,58\text{kHz}$

Paramètres	Résultats de simulation
tension d'entrée	15V
tension de sortie V_o	30,7V
fréquence de fonctionnement	1,416MHz
courant I_{if}	440mA
courant I_o	153mA
puissance d'entrée	6,6W
puissance de sortie	4,7W
rendement	71%
rapport cyclique inverseur	0,52
rapport cyclique redresseur	0,41
angle α	3,12rd
angle Γ	2,96rd
fondamental de I_{cr1}	620mA

tableau V.1: Résultats de simulation du convertisseur I en boucle ouverte pour une résistance de charge de 200Ω et une tension de sortie de 30V

Le tableau V.2 compare les résultats de calcul et de simulation concernant les paramètres intermédiaires de calcul de cette sensibilité en fréquence donnés au paragraphe III-2. Les écarts entre les résultats de simulation et de calcul pour F_1 , F_3 et Φ sont minimes. Les erreurs relativement importantes sur les valeurs simulées et calculées des gains en courant s'expliquent, elles, par le fait que contrairement à la simulation, le calcul ne prend en compte ni le rendement de l'inverseur ni celui du redresseur. Nous observons bien une surestimation du gain en courant de l'inverseur contrebalancée par une sous-estimation du gain du redresseur. Par contre, le rendement étant intégré dans le calcul de F_1 , l'erreur sur le gain en courant global du circuit est faible. R_e et F_2 ne sont pas mesurables directement mais déterminés, à l'aide des équations présentées au paragraphe II-3-2-b., suite à la mesure d'une grandeur intermédiaire, en l'occurrence le rapport cyclique D du redresseur. Ainsi, l'écart entre le calcul et la mesure de ce rapport cyclique, dû aux oscillations parasites intervenant sur le composant, justifie en partie les erreurs sur R_e et F_2 . En effet, en calculant à nouveau ces valeurs à partir du D théorique, nous ramenons l'erreur sur R_e à 19% et sur F_2 à 57%. L'erreur sur R_e coïncide avec les écarts mesurés pour F_1 et F_3 . Il apparaît donc clairement qu'une légère erreur de mesure sur D peut largement amplifier les erreurs correspondantes sur d'autres paramètres. Compte tenu des résultats obtenus pour F_1 , F_3 et Φ , les valeurs de D extraites des simulations ne peuvent pas être considérées comme fiables. Par conséquent, elles ne peuvent remettre en cause les résultats de calcul concernant la sen-

sibilité en fréquence du convertisseur.

Paramètres	Résultats de calcul	Résultats de simulation	Erreur
gain en courant inverseur g	1,9	1,4	-26%
gain en courant redresseur G_i	0,16	0,24	+50%
rapport cyclique redresseur D	0,49	0,41	- 16,3%
résistance normalisée R_e	0,18	0,035	- 80,7%
F_1	0,369	0,41	+ 10,8%
F_2	0,214	0,41	+ 66,0%
F_3	1,22	1,03	+ 15,5%
phase initiale Φ	0,99 rad	0,89 rad	- 10,0%

tableau V.2 Comparaison des paramètres intermédiaires de calcul de la sensibilité en fréquence du convertisseur I

Le convertisseur possède un zéro de transmission intervenant à 55kHz, soit une décade au dessus de la fréquence de coupure du filtre passe-bas du second-ordre constituant également la sensibilité du circuit. Les autres éléments de la boucle de régulation, hormis le correcteur, n'induisent pas de pôle ou zéro supplémentaire, le circuit non corrigé en boucle-ouverte peut donc être considéré comme un filtre passe-bas du second-ordre en basse fréquence et son comportement en boucle fermée pourra également être assimilé à celui d'un second ordre à ces fréquences. La correction apportée par le circuit proportionnel-intégral doit donc viser à améliorer le rapport temps de réponse/nombre d'oscillations du circuit en réponse à une perturbation selon les critères usuels applicables aux systèmes du second ordre.

La validation complète de la fonction de transfert interviendra lors de la mise en place de la boucle de contre-réaction. Mais d'ores et déjà, il est possible de vérifier l'exactitude des résultats en basse fréquence. Pour cela, la fréquence est simplement augmentée puis diminuée de 5kHz autour du point de fonctionnement. La mesure de la variation de tension de sortie en résultant permet alors d'évaluer S_{fo} . Les résultats de simulation sont présentés dans le tableau V.3. Bien qu'ils ne soient pas tout à fait linéaires, ils donnent une approximation correcte de S_{fo} qui correspond à nos calculs et apporte un premier élément de validation.

fréquence	1,416MHz	1,411MHz	1,421MHz	S_{fo}
tension de sortie V_o	30,7V	31,5V	29,2V	304V/MHz

tableau V.3: Validation de la valeur de S_{fo}

V-2-1-b. Mise en place de la boucle de régulation

La valeur de la consigne est fixée à 2,5V correspondant à 30V en sortie du convertisseur. Le gain de la contre-réaction vaut donc:

$$F = \frac{V_{ref}}{V_o} = 8,33 \cdot 10^{-2}$$

Pour que le verrouillage de la fréquence au point de fonctionnement désiré soit correctement assuré, le gain de l'oscillateur contrôlé en tension (VCO) est intentionnellement choisi élevé, soit la valeur:

$$K_{vco} = 300 \text{ KHz/V}$$

La plage de fréquences délivrées par le VCO s'étend de 1,2MHz à 1,8MHz. La fréquence centrale de cette plage est de 1,5MHz correspondant à la valeur de la tension de consigne (2,5V). Ainsi, la plage de tension utile à la régulation, en entrée du VCO, va de 1,5 à 3,5V. L'étroitesse de la plage de fréquence est un inconvénient car en pratique elle nécessite un réglage peu aisé du VCO.

Le gain en boucle ouverte sans correction $H(p)$ est donc donné par:

$$H(p) = FK_{vco}S_{fo} \cdot \frac{1 - \tau_1 p}{1 + \tau_2 p + \frac{p^2}{\omega_1^2}} = 8 \cdot \frac{1 - 2,9 \cdot 10^{-6} p}{1 + 9,45 \cdot 10^{-5} p + 1,2 \cdot 10^{-9} p^2}$$

Cette fonction de transfert est visualisée dans le plan de Bode sur la figure V.1. Le convertisseur dispose d'une marge de phase de 45° et d'une marge de gain de 12dB et présente donc les caractéristiques d'un système du second ordre stable en boucle fermée.

La correction de type proportionnel-intégral a pour objectif de donner au convertisseur régulé un coefficient d'amortissement de 0,43, ce qui correspond à un facteur de résonance de 2,3dB. Ainsi, dans cette configuration, le meilleur compromis temps de réponse/nombre d'oscillations est atteint. Pour y parvenir, il suffit que le système en boucle ouverte possède une marge de phase de 45°. Le correcteur permet en outre au concepteur de fixer la fréquence pour laquelle cette marge est obtenue. Le convertisseur I présentant déjà la marge de phase adéquate, il n'y a à priori aucune raison de lui adjoindre une correction. Cependant, son utilité réside également dans la testabilité du système: possibilité de mettre le convertisseur en instabilité par à un simple réglage de résistance facilitant ainsi la validation de la fonction de transfert. De plus, il corrige les incertitudes sur les résultats de calcul de la sensibilité qui sont de deux types:

- l'incertitude sur la méthode d'extraction qui idéalise le convertisseur
- l'incertitude sur la valeur des composants (tolérance non nulle)

Enfin, le correcteur donne au circuit un gain très élevé en basse fréquence augmentant ainsi la précision du système en boucle fermée. La correction apportée a donc simplement pour objectif d'augmenter légèrement la marge de gain du système en ajoutant un déphasage au point de

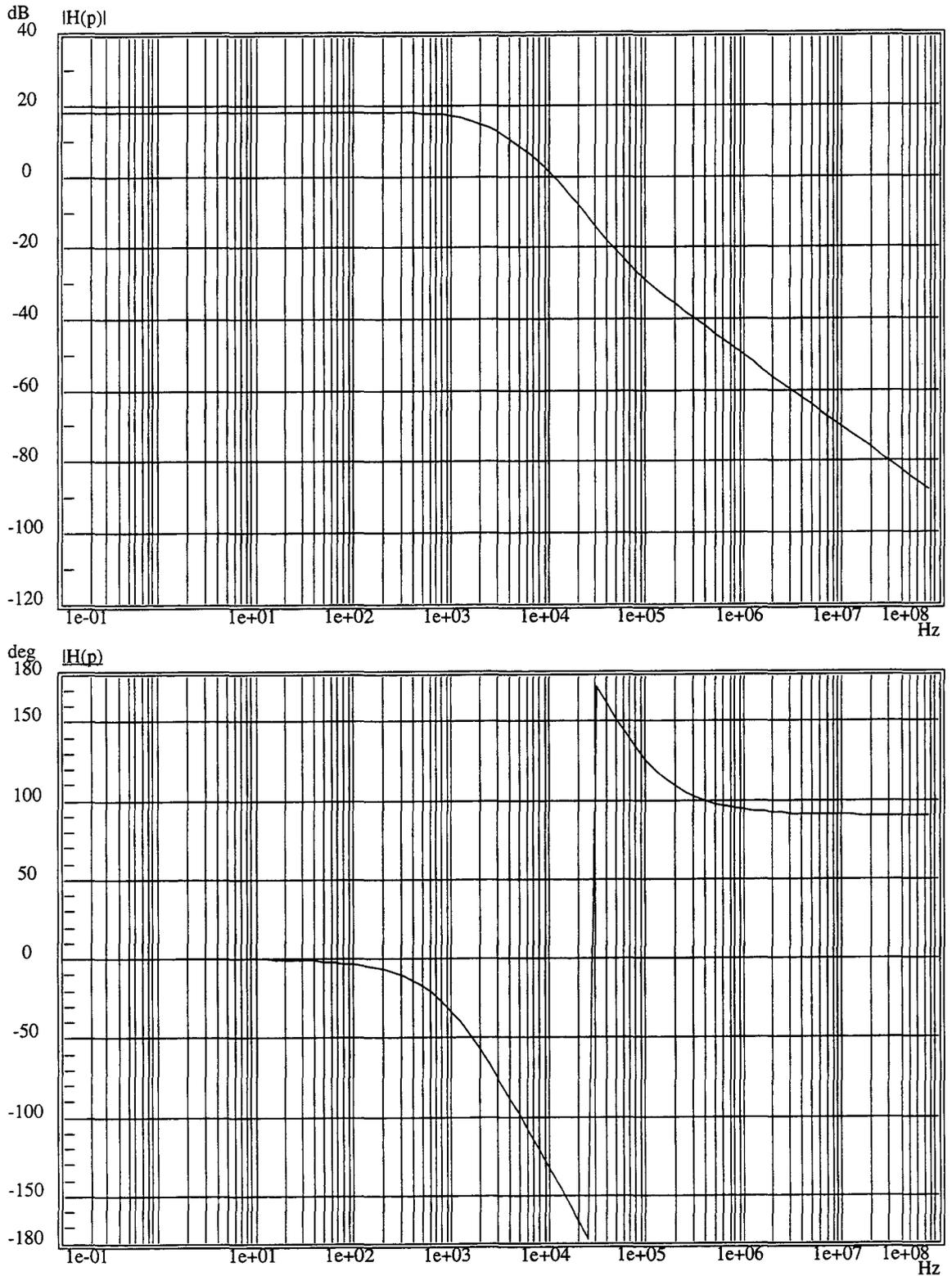


figure V.1: Fonction de transfert en boucle ouverte du convertisseur I non corrigé

fonctionnement où la fréquence donne une phase de -130° de telle sorte qu'il devienne le point où la marge de phase est de 45° .

La réponse en fréquence idéale du correcteur proportionnel-intégral de fonction de transfert:

$$G_c(p) = \frac{1 + \tau_3 p}{\tau_4 p}$$

est illustrée sur la figure V.2. A fréquence élevée, le gain est constant, de valeur $20\log(\tau_3/\tau_4)$, et le correcteur apporte un déphasage supplémentaire de -10° à 0° . A 9,5KHz, le convertisseur présente un déphasage de -130° et un gain de 2dB. Le correcteur doit donc être conçu de telle sorte que:

$$-90^\circ + \text{atan}(\tau_3 \cdot 2\pi \cdot 9,5 \cdot 10^3) = -5^\circ$$

$$20\log\left(\frac{\tau_3}{\tau_4}\right) = -2$$

- soit:
- $\tau_3 = 190 \mu\text{s}$
 - $\tau_4 = 320 \mu\text{s}$

La réponse en fréquence du convertisseur après correction est présentée sur la figure V.3. Celui-ci dispose désormais d'une marge de phase de 45° , d'une marge de gain de 14dB correspondant à un facteur de résonance de 2,3dB en boucle fermée à la fréquence de 9,5KHz.

V-2-1-c. Validation de la boucle de régulation

Une première validation de la fonction de transfert peut alors être réalisée par simulation électrique du circuit en boucle fermée. Pour diminuer les durées et la taille des fichiers de résultats de simulation, le circuit est tout d'abord simulé en boucle ouverte à la fréquence correspondant au point de fonctionnement désiré (ici 30V en sortie). Les tensions en chaque noeud du

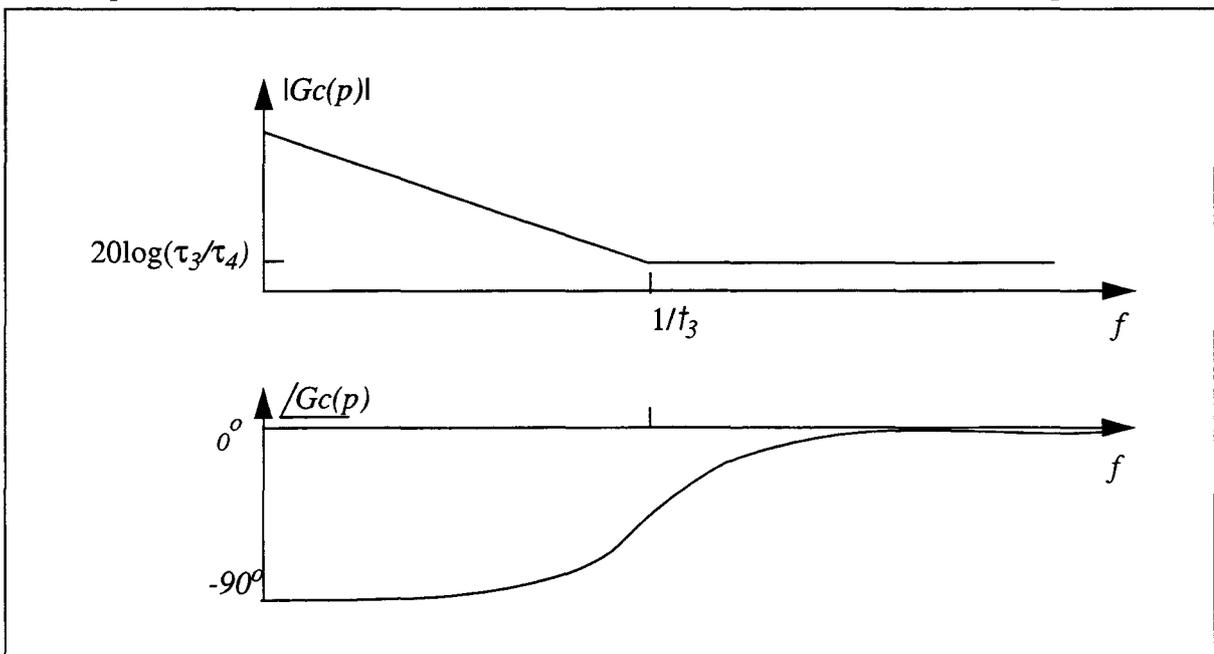


figure V.2: Réponse en fréquence du correcteur proportionnel intégral

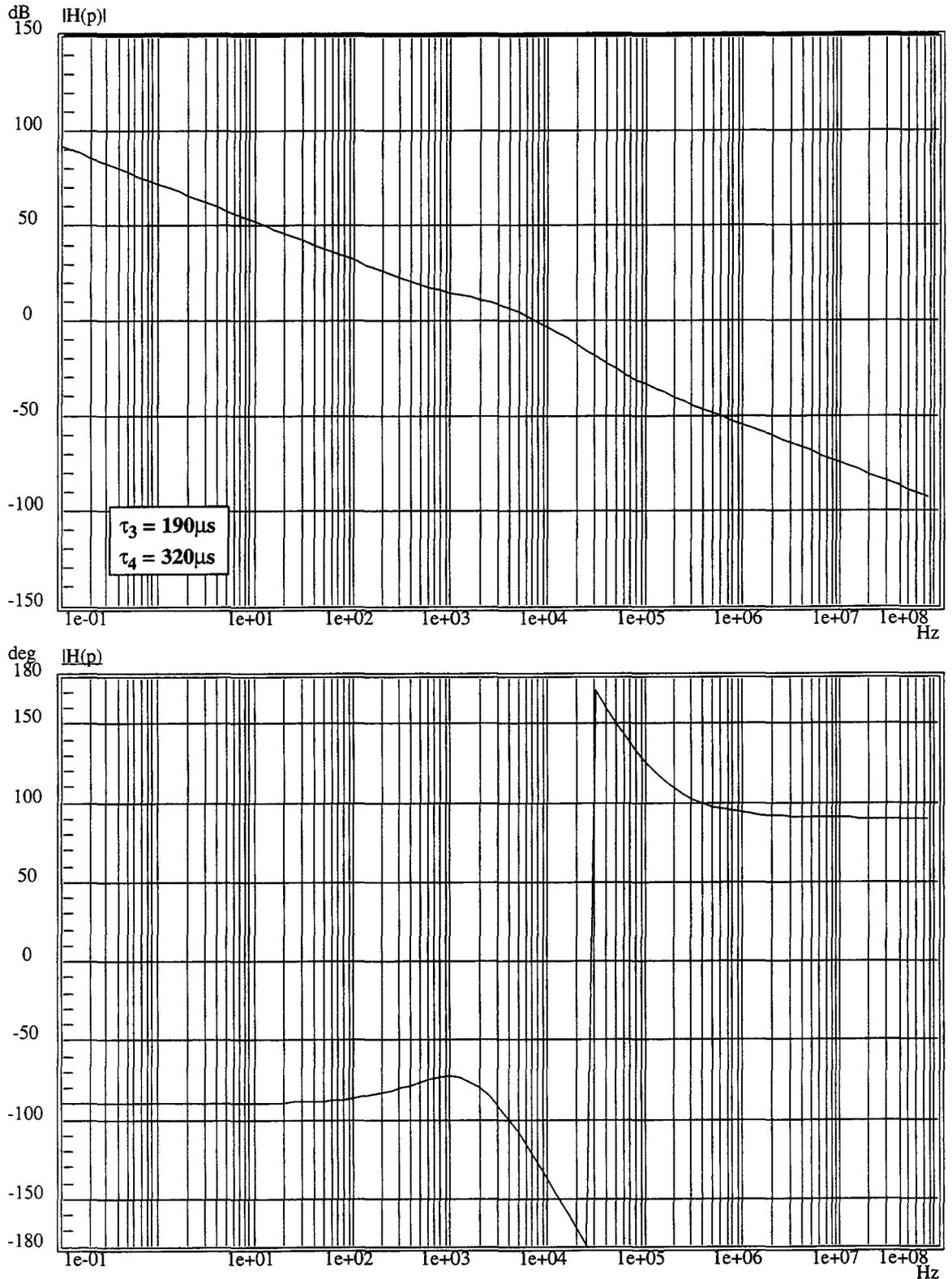


figure V.3: Réponse en fréquence du convertisseur I en boucle ouverte après correction

circuit sont ensuite réinjectées comme points de polarisation au début d'une nouvelle simulation en boucle fermée pour laquelle les courants dans les capacités sont nuls au démarrage. Il se crée alors une perturbation correspondant à une variation brutale de charge. Nous présentons, sur la figure V.4, les résultats principaux de cette simulation illustrant l'évolution de la tension de sortie et de la tension de commande du VCO. Le circuit se stabilise rapidement en une oscillation montrant que la boucle de contre-réaction est optimisée. Le correcteur est ensuite redimensionné de manière à positionner le circuit en limite de stabilité comme illustré sur la figure V.5. Les résultats de simulation correspondant sont présentés sur la figure V.6 et sont conformes aux prévisions. Enfin, le convertisseur est placé complètement hors stabilité, comme illustré sur la figure V.7 puis son comportement en boucle fermée est simulé. Le résultat de la figure V.8 est encore en adéquation avec les prédictions. Nous concluons donc à la validité du calcul de la sensibilité en fréquence du convertisseur.

V-2-1-d. Résultats expérimentaux

Sont présentés ici des résultats expérimentaux illustrant le fonctionnement du convertis-

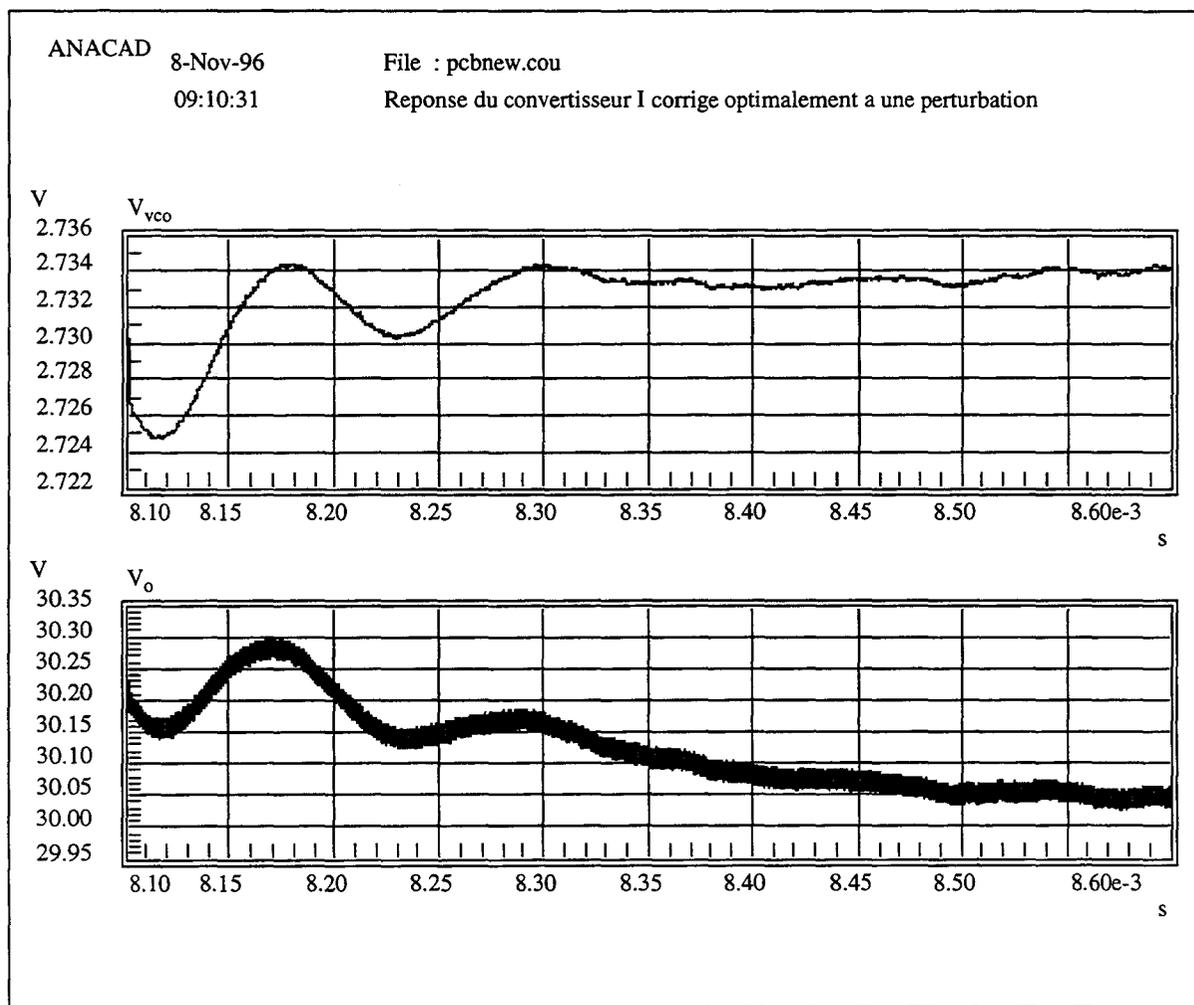


figure V.4: Réponse du convertisseur I régulé à une perturbation

ANACAD 11-Oct.-96
08:21:51

File: pidtest3.cou
Convertisseur I corrigé

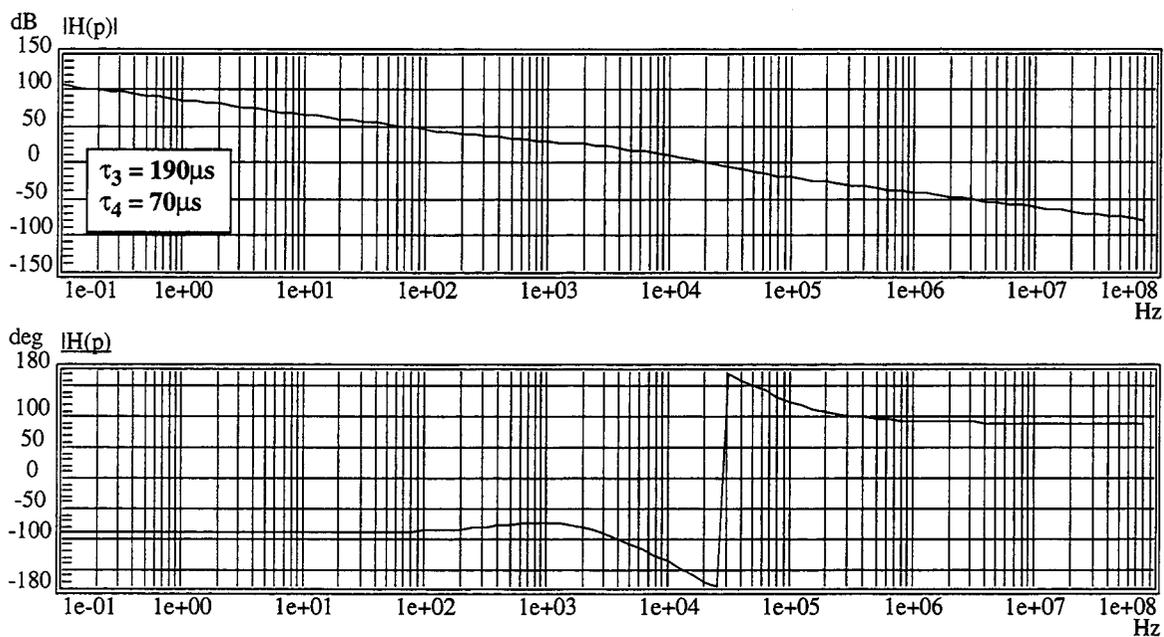


figure V.5: Fonction de transfert du convertisseur I en limite de stabilité

ANACAD 10-Oct.-96
22:16:49

File: pcbnew201.cou
Réponse du convertisseur I à une perturbation

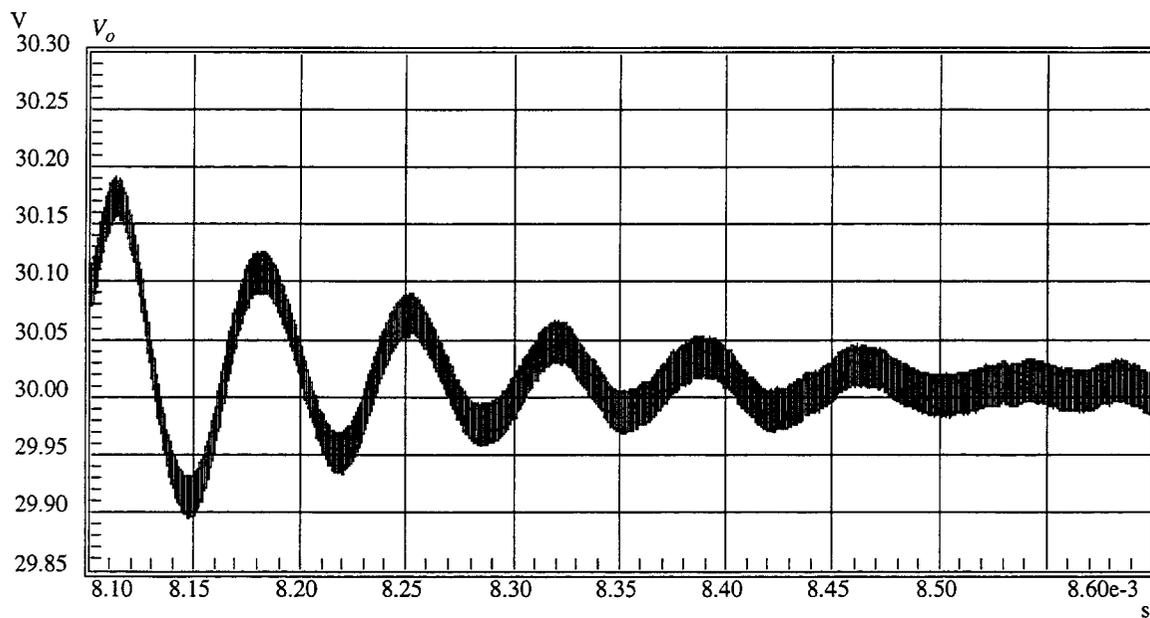


figure V.6: Réponse du convertisseur I régulé (en limite de stabilité) à une perturbation

ANACAD 11-Oct.-96
08:30:46

File: pidtest3.cou
Convertisseur I corrigé

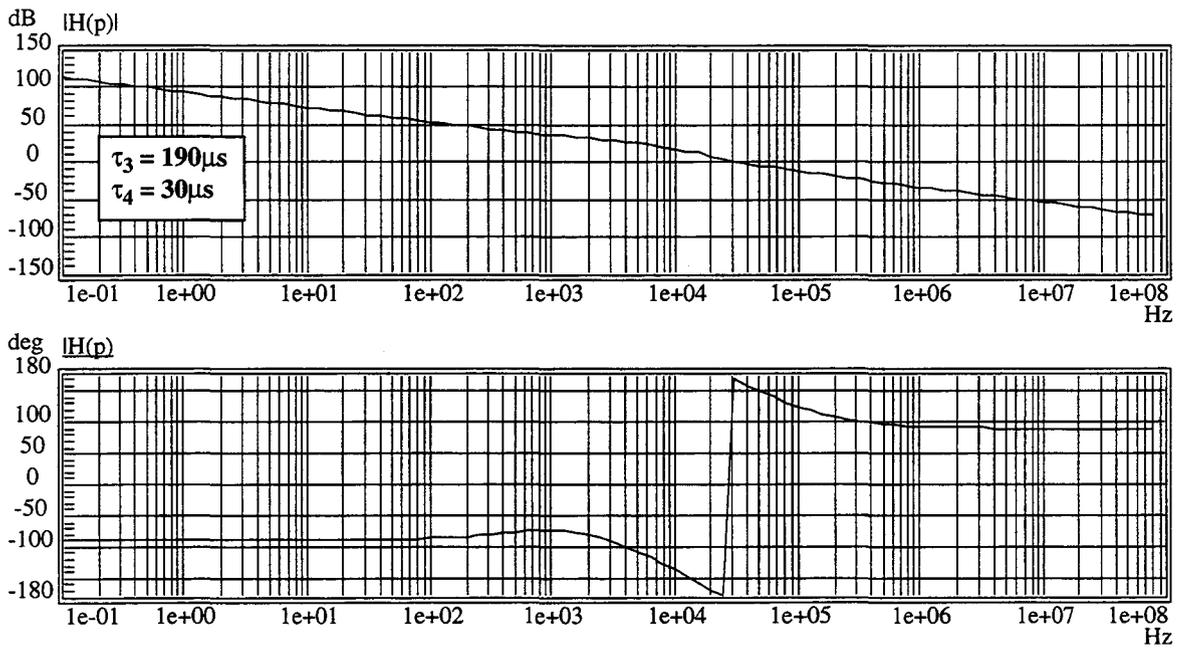


figure V.7: Fonction de transfert du convertisseur I hors stabilité

ANACAD 10-Oct.-96
22:24:42

File: pcbnew202.cou
Réponse du convertisseur I régulé à une perturbation

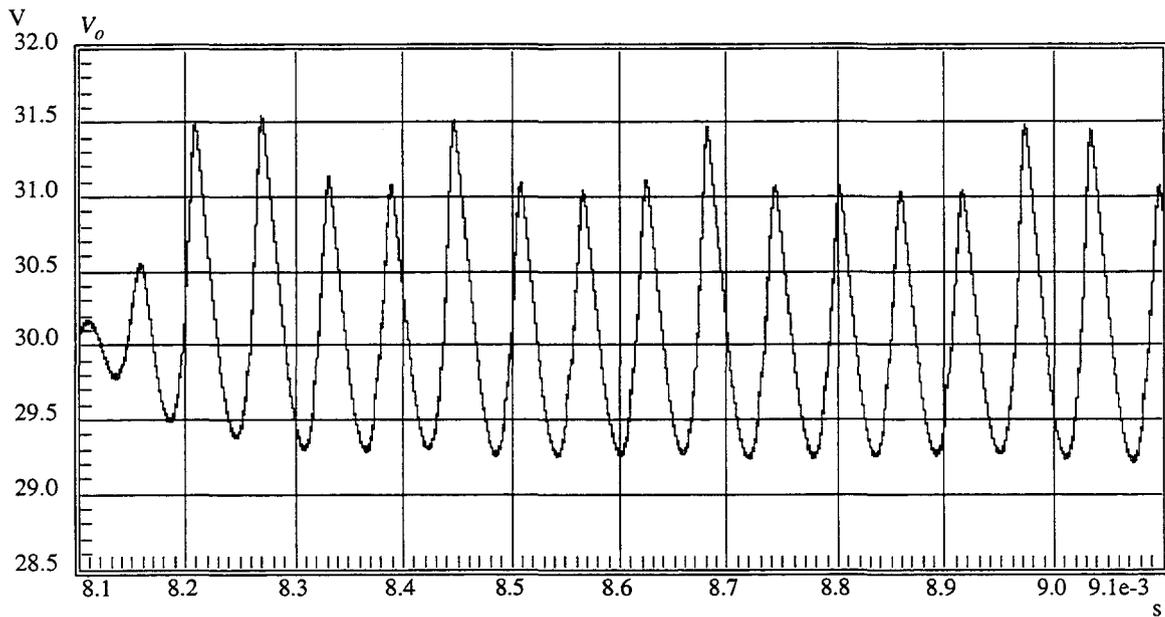


figure V.8: Réponse du convertisseur I régulé (hors stabilité) à une perturbation

seur en régime permanent sous une résistance de charge de 200Ω et avec une correction optimale. La figure V.9 décrit l'évolution de la tension de sortie, de la tension v_C aux bornes de l'interrupteur et de la tension aux bornes de la diode de redressement. La figure V.10 donne les résultats de simulation correspondants. Les résultats quantitatifs de cette expérimentation sont donnés dans le tableau V.4. La première constatation est que le convertisseur est effectivement stable en pratique. De plus, les formes d'ondes expérimentales sont similaires aux courbes de simulation prouvant par la même occasion que la modélisation du convertisseur est correcte. Néanmoins, la tension v_C présente en réalité une valeur maximale plus élevée que la valeur attendue. Ceci est dû à une surestimation de la valeur modélisée de la capacité de sortie par rapport à sa valeur réelle. Cette erreur se traduit par une charge et décharge plus élevée de la

Paramètres	Résultats expérimentaux	Rappel simulations
tension d'entrée	15V	15V
tension de sortie V_o	30V	30,7V
courant I_{ff}	408mA	440mA
puissance d'entrée	6,13W	6,6W
puissance de sortie	4,5W	4,7W
fréquence de fonctionnement	1,41MHz	1,416MHz
rendement	73,4%	71%
rapport cyclique inverseur	0,73	0,52
rapport cyclique redresseur	0,47	0,41

tableau V.4: Résultats expérimentaux principaux extraits du convertisseur I régulé fonctionnant sous 200Ω

capacité de shunt (sous-évaluée). Les valeurs mesurées et simulées de la tension maximale aux bornes de la diode de redressement sont en accord. Par contre, la fréquence des oscillations parasites est moins grande en pratique. Ceci est le fait d'une sous-estimation de la valeur de la capacité de jonction de la diode. Enfin, le rendement expérimental atteint est légèrement supérieur à la prédiction issue des calculs et des simulations (73,4% au lieu de 71%). Ceci peut s'expliquer par une évaluation trop pessimiste des résistances parasites associées aux composants de filtrage ou à une modélisation trop sévère des pertes dans les composants actifs.

V-2-2. Cas du fonctionnement du convertisseur sous 500Ω

V-2-2-a. Extraction de la sensibilité en fréquence

Pour confirmer ces premiers résultats, la sensibilité en fréquence est à nouveau extraite pour le même convertisseur opérant sous une résistance de charge de 500Ω et délivrant une ten-

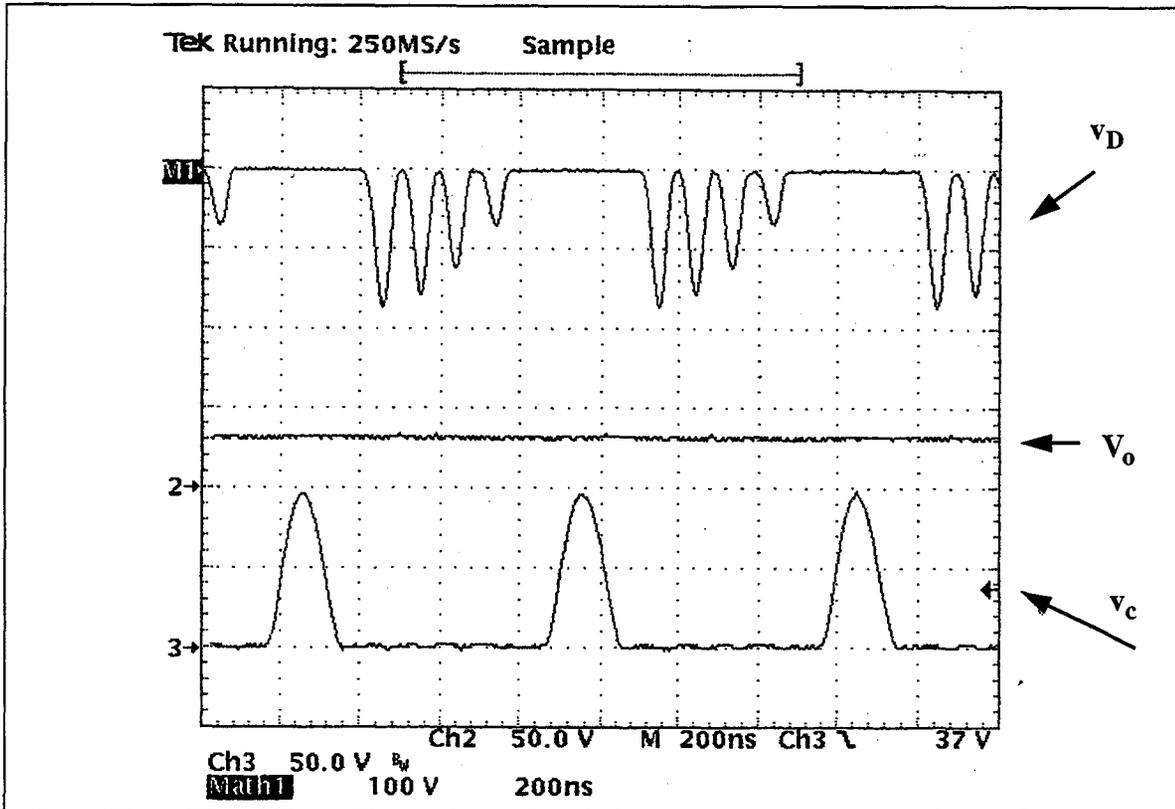


figure V.9: Résultats expérimentaux montrant les formes d'ondes des tensions caractéristiques du convertisseur I régulé fonctionnant sous 200Ω .

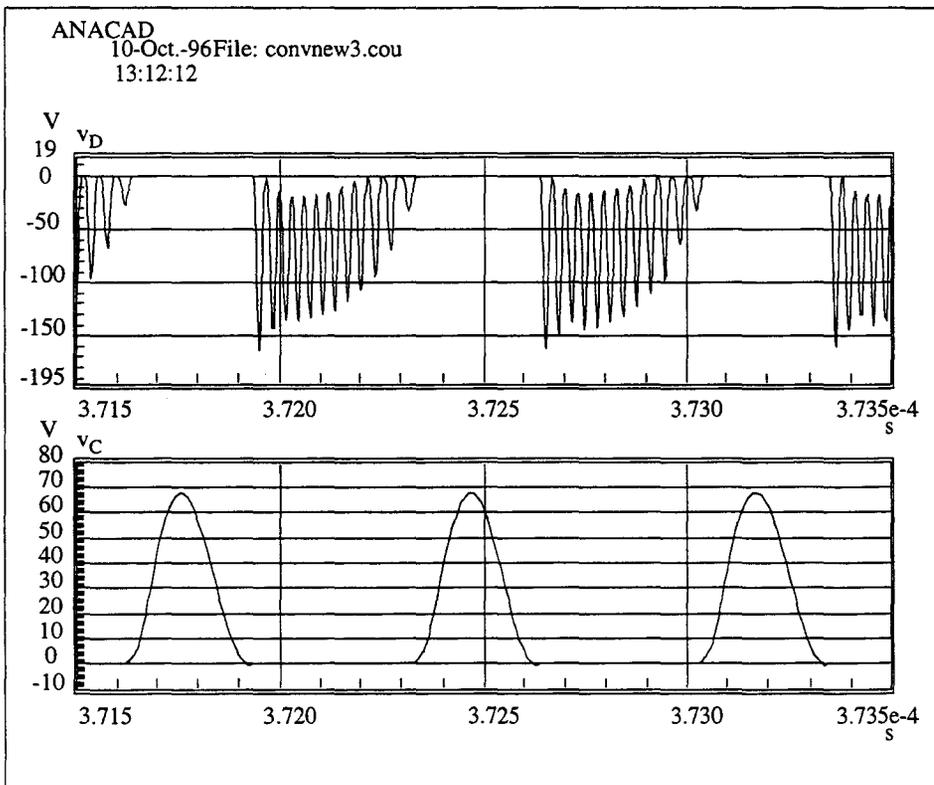


figure V.10: Résultats de simulation montrant les formes d'ondes des tensions caractéristiques du convertisseur I régulé fonctionnant sous 200Ω .

sion de sortie de 30V. Le convertisseur présente les caractéristiques présentées dans le tableau

Paramètres	Résultats de simulation
tension d'entrée	15V
tension de sortie V_o	30,24V
fréquence de fonctionnement	1,438MHz
courant I_{If}	175mA
courant I_o	60mA
puissance d'entrée	2,62W
puissance de sortie	1,8W
rendement	68,7%
rapport cyclique inverseur	0,49
rapport cyclique redresseur	0,37
angle α	2,9rd
angle Γ	2,77rd

tableau V.5: Résultats de simulation du convertisseur I en boucle ouverte pour une résistance se charge de 500 Ω et une tension de sortie de 30V

V.5. Sa sensibilité en fréquence est donc donnée par:

- $S_{fo} = 749\text{V/MHz}$
- $\tau_1 = 1,16\mu\text{s}$
- $\tau_2 = 290\mu\text{s}$
- $\omega_1 = 19,3\text{krad/s}$ soit 3,0kHz

Le module de cette sensibilité est plus élevé que dans le cas d'un fonctionnement sous 200 Ω . Cela se justifie par l'accroissement du facteur de qualité du circuit due à une diminution de la résistance équivalente de charge de l'inverseur. Ainsi, le convertisseur devient plus "sensible" à toute variation de fréquence. Il est d'ailleurs intéressant de noter que l'augmentation de la sensibilité se situe dans le même rapport que l'augmentation de résistance de charge.

V-2-2-b. Mise en place de la régulation

La valeur de la consigne ainsi que le gain du VCO restent inchangés. Le gain en boucle ouverte $H(p)$ du convertisseur non corrigé est donc:

$$H(p) = FK_{vco}S_{fo} \cdot \frac{1 - \tau_1 p}{1 + \tau_2 p + \frac{p^2}{\omega_1^2}} = 18,7 \cdot \frac{1 - 1,16 \cdot 10^{-6} p}{1 + 2,88 \cdot 10^{-4} p + 2,7 \cdot 10^{-9} p^2}$$

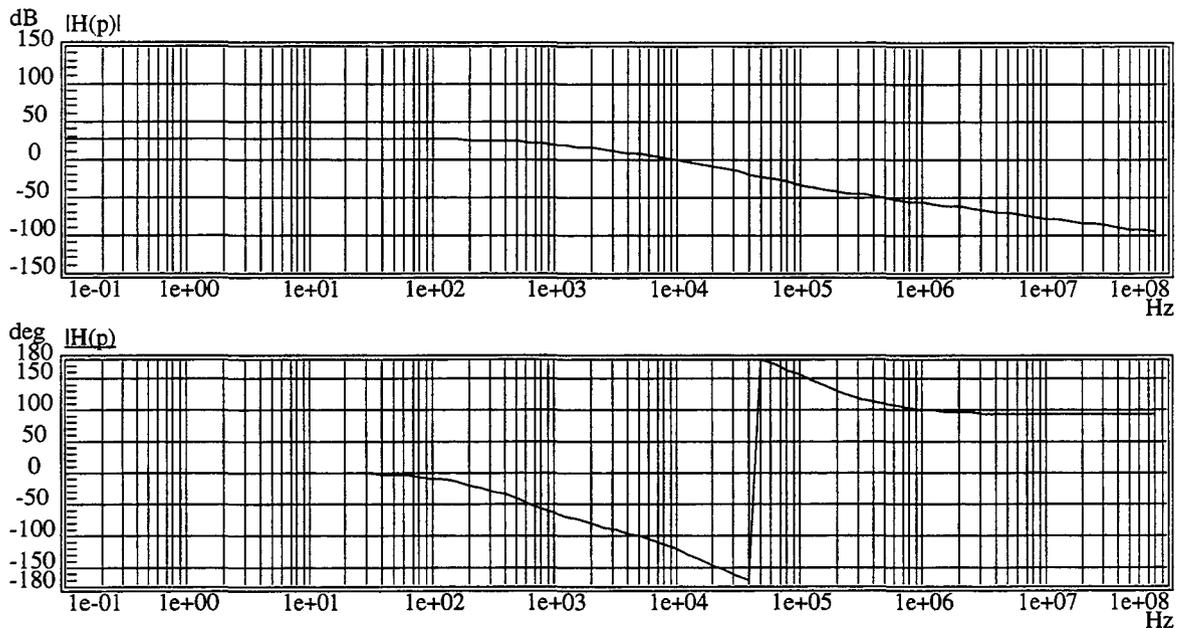


figure V.11: Réponse en fréquence du convertisseur I non corrigé délivrant 30V en sortie sous 500Ω

Cette fonction de transfert est visualisée sur la figure V.11. Le convertisseur présente les caractéristiques suivantes:

- marge de gain: 29dB
- marge de phase: 62°

La correction trouve donc toute son utilité pour ramener la marge de phase à 45°. La méthode de dimensionnement du correcteur décrite au paragraphe V-2-2-b. est reprise ici. Les constantes de temps obtenues sont données par:

- $\tau_3 = 90 \mu\text{s}$
- $\tau_4 = 28 \mu\text{s}$

La réponse en fréquence du convertisseur corrigé est représentée sur la figure V.12. Les caractéristiques de stabilité sont désormais:

- marge de gain: 17dB
- marge de phase: 45°
- facteur de résonance en boucle fermée: 2,3dB à 32kHz

V-2-2-c. Validation de la boucle de contre-réaction

La validation est également réalisée par simulation électrique du circuit en boucle fermée dans les trois configurations possible du correcteur: stabilité, limite de stabilité et instabilité. de

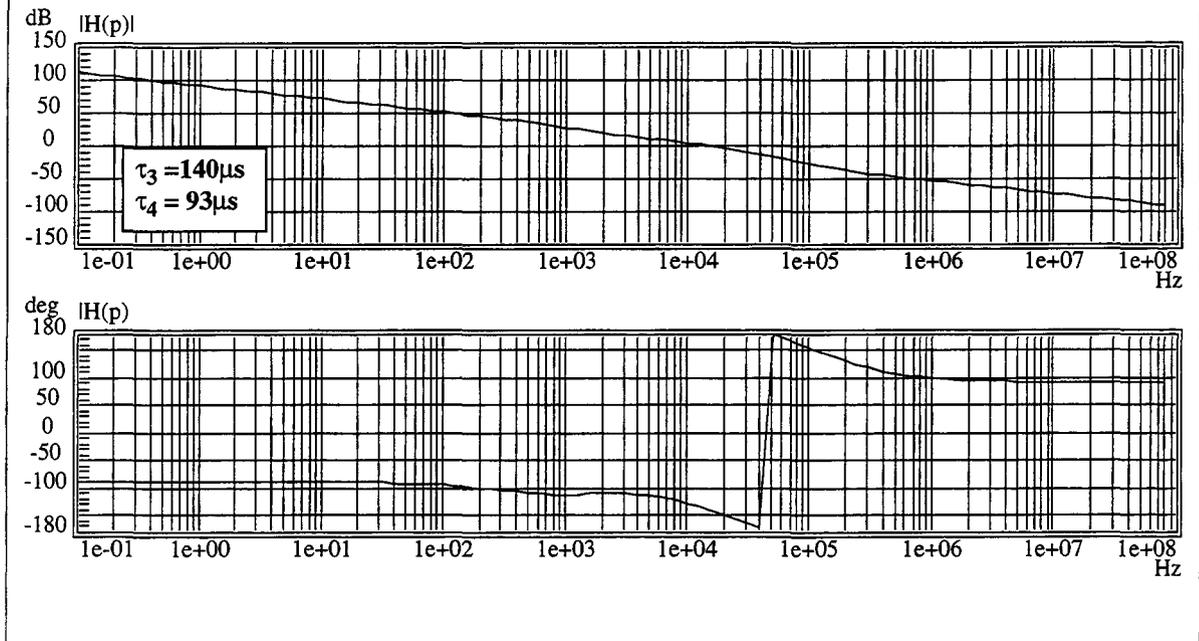


figure V.12: Réponse en fréquence du convertisseur I corrigé délivrant 30V en sortie sous 500Ω

la fonction de transfert. Les résultats de simulation correspondant à chacun de ces cas sont présentés sur la figure V.13. Cette fois encore, ils sont en accord avec les calculs théoriques.

V-2-2-d. Résultats expérimentaux

Sont présentés ici les résultats expérimentaux illustrant le fonctionnement du convertisseur en régime permanent sous une résistance de charge de 500Ω et avec une correction optimale. La figure V.14 décrit l'évolution de la tension de sortie, de la tension v_C aux bornes de l'interrupteur et de la tension aux bornes de la diode de redressement. La figure V.15 présente les formes d'ondes correspondantes obtenues par simulation. Les résultats quantitatifs de l'expérimentation sont donnés dans le tableau V.6. La première constatation est que le convertisseur est effectivement stable en pratique. D'autre part, comme précédemment, la tension v_C présente en réalité une valeur maximale plus élevée que la valeur attendue. Les valeurs mesurées et simulées de la tension maximale aux bornes de la diode de redressement sont en accord mais la fréquence des oscillations parasites est moins grande en pratique. Ceci est toujours le fait de la sous-estimation de la valeur de la capacité de jonction de la diode. Enfin, nous retrouvons un rendement légèrement supérieur au résultat attendu et qui confirme une sur-estimation des composants parasites.

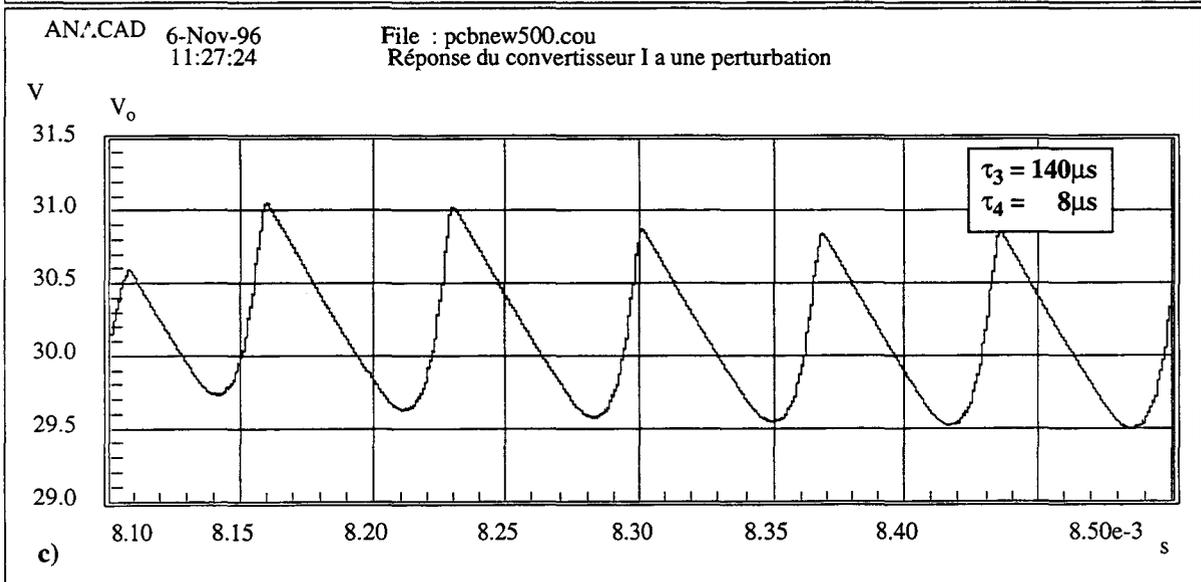
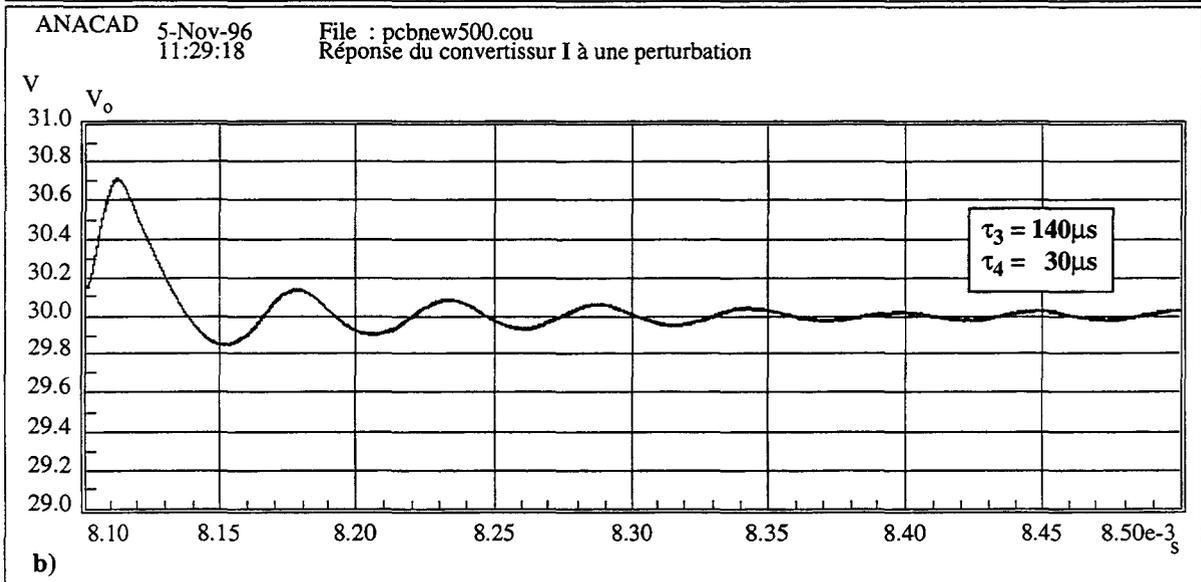
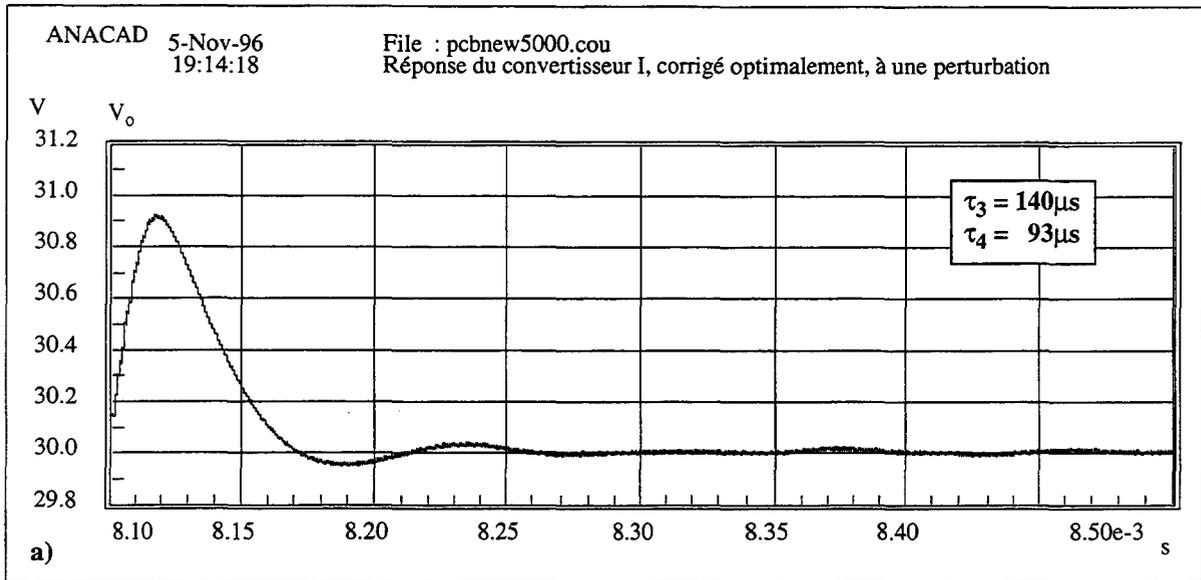


figure V.13: Réponse du convertisseur I: a) correction optimale, b) limite d'instabilité, c) instabilité.

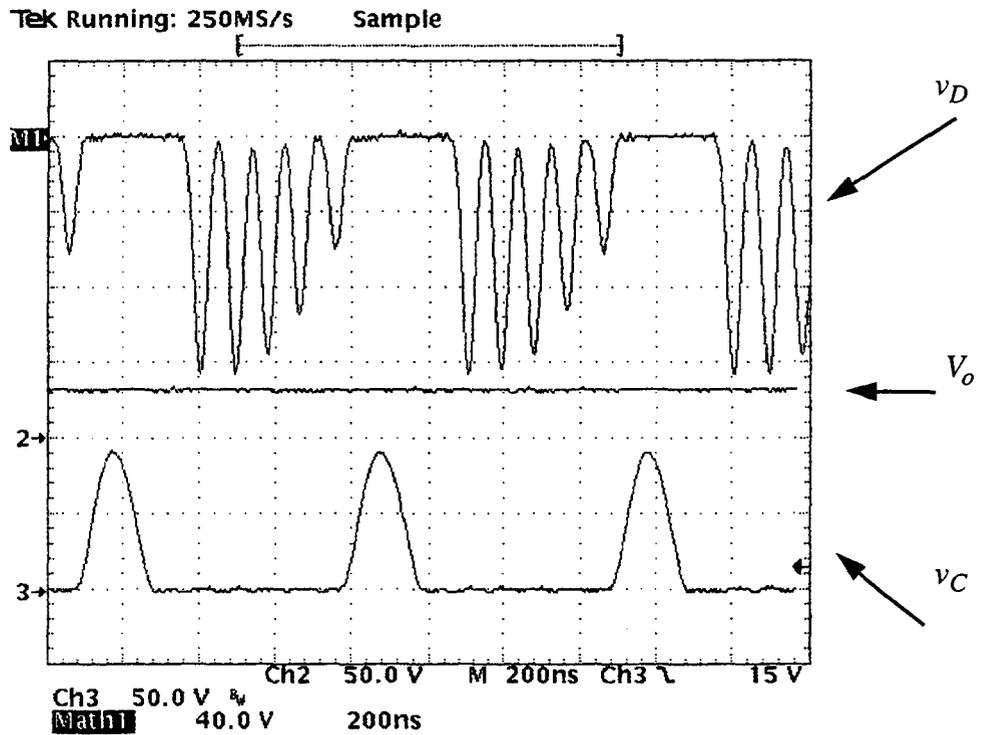


figure V.14: Résultats expérimentaux montrant les formes d'ondes des tensions caractéristiques aux bornes du convertisseur I régulé fonctionnant sous 500Ω .

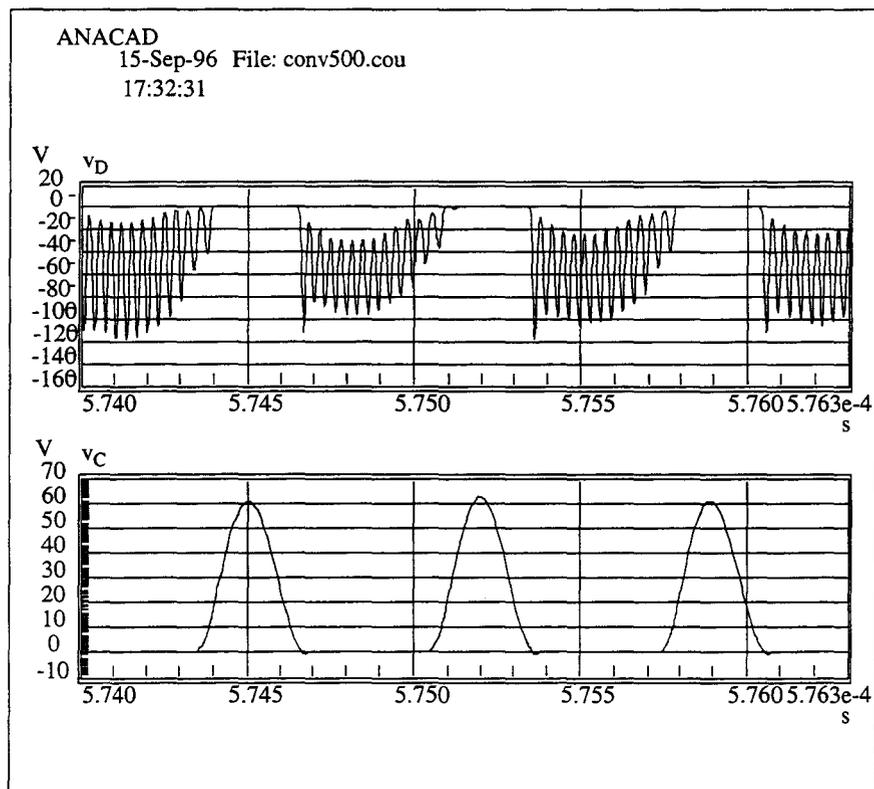


figure V.15: Résultats de simulation montrant les formes d'ondes des tensions caractéristiques aux bornes du convertisseur I régulé fonctionnant sous 500Ω

Paramètres	Résultats expérimentaux	Rappel simulation
tension d'entrée	15V	15V
tension de sortie V_o	30V	30,24V
courant I_{lf}	170mA	175mA
puissance d'entrée	2,55W	2,62W
puissance de sortie	1,8W	1,8W
fréquence de fonctionnement	1,44MHz	1,438MHz
rendement	706%	68,7%
rapport cyclique inverseur	0,7	0,49
rapport cyclique redresseur	0,36	0,37

tableau V.6: Principaux résultats expérimentaux extraits du convertisseur I régulé fonctionnant sous 500Ω .

V-2-3. Tests de variations de charge

Il reste à vérifier la robustesse de la boucle de régulation par des tests de changements brutaux de charge en sortie du convertisseur. Pour cela, nous choisissons de faire varier alternativement la résistance de charge de 200Ω à 500Ω et vérifions la capacité du convertisseur à conserver la valeur de la tension de sortie. Avant de réaliser ce test, il est toutefois nécessaire de s'assurer qu'en régime permanent la correction calculée pour un fonctionnement sous 200Ω préserve la stabilité sous 500Ω . La réponse en fréquence en boucle ouverte du convertisseur, fonctionnant avec une résistance de charge de 500Ω et la correction optimale pour 200Ω , est représentée sur la figure V.16. L'observation de cette dernière démontre clairement la stabilité du convertisseur sous 500Ω .

Le principe du test de stabilité est illustré par le schéma de la figure V.17. Une résistance supplémentaire est simplement placée périodiquement en parallèle sur la résistance de sortie du convertisseur au moyen d'un interrupteur. Dans un premier temps, la fréquence est fixée à 500Hz pour évaluer la stabilité du circuit. La figure V.18 présente les résultats de simulation correspondant à ce test en montrant l'évolution de la tension de sortie et de la tension commandée V_{cmd} .

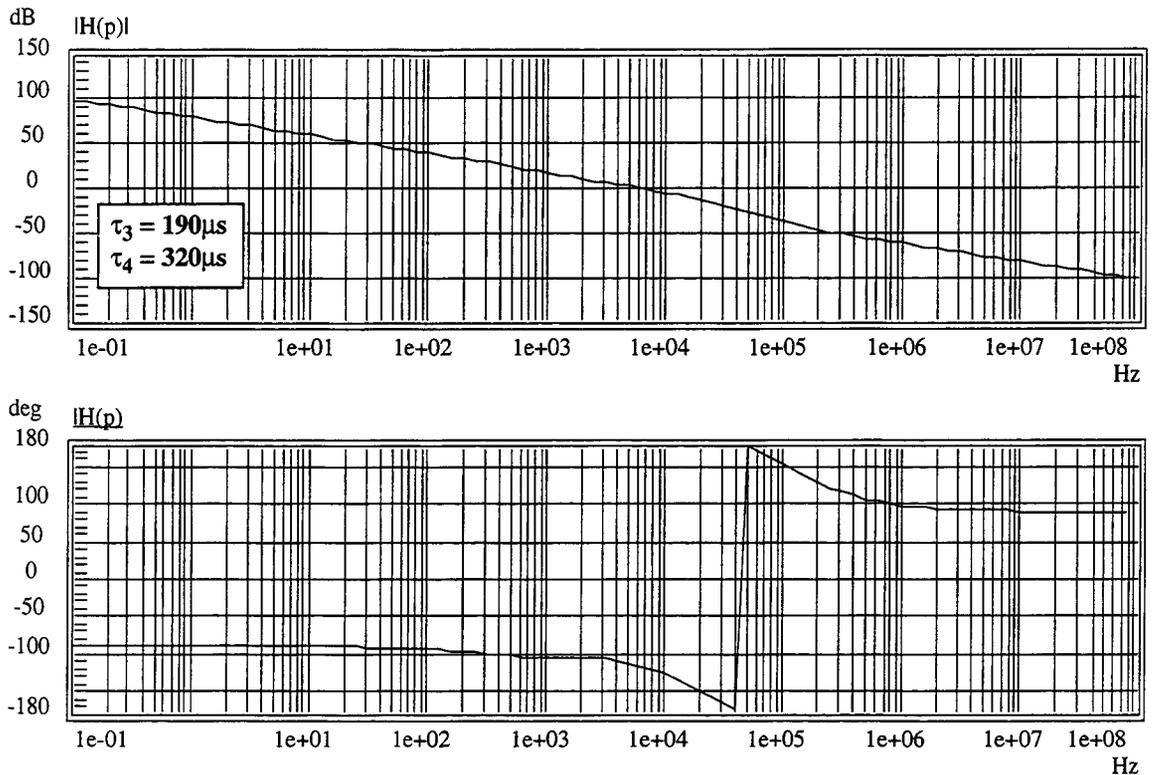


figure V.16: Réponse en fréquence en boucle ouverte du convertisseur I corrigé fonctionnant sous 500Ω.

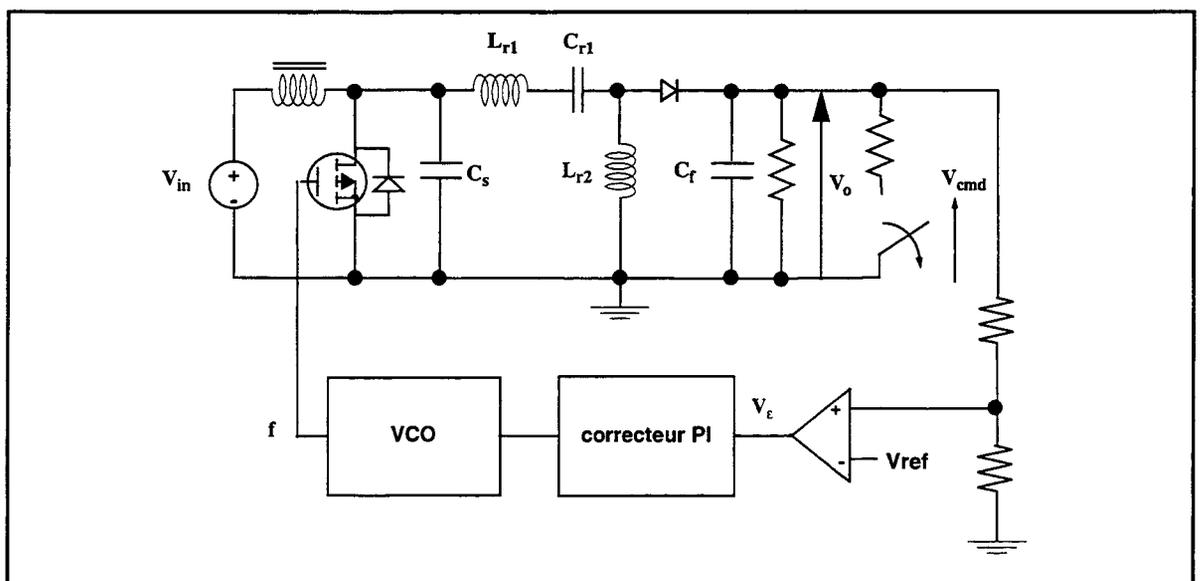


figure V.17: Circuit de test de stabilité du convertisseur I

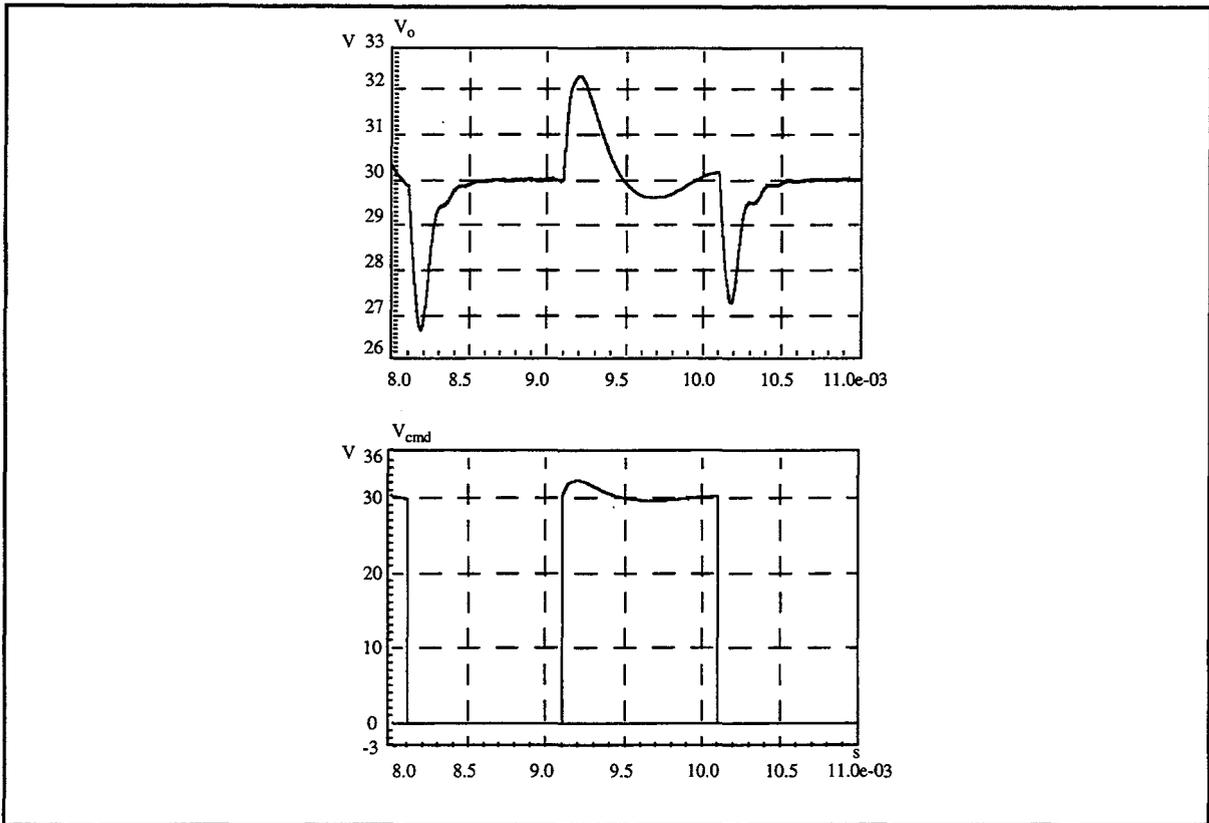


figure V.18: Simulation de commutations de charges en sortie du convertisseur I: a) évolution de la tension de sortie, b) évolution de la tension commandée V_{cmd}

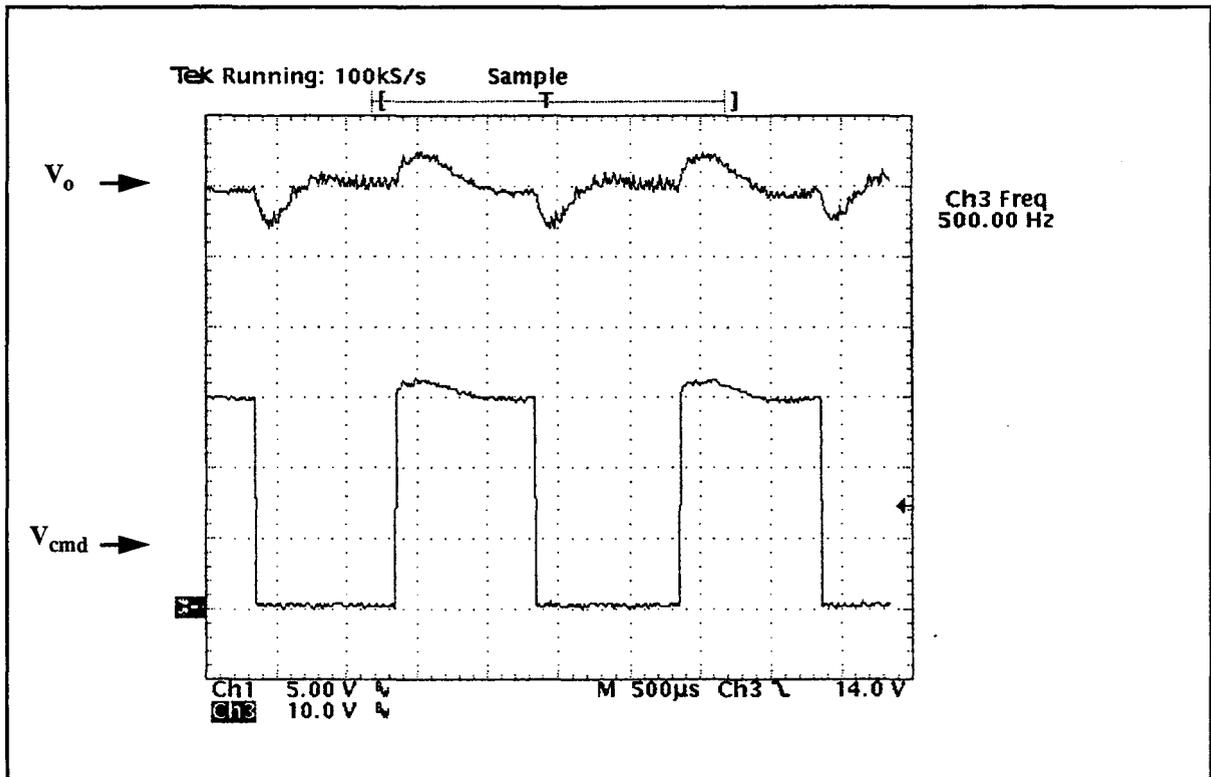


figure V.19: Résultats expérimentaux de commutations de charge en sortie du convertisseur I

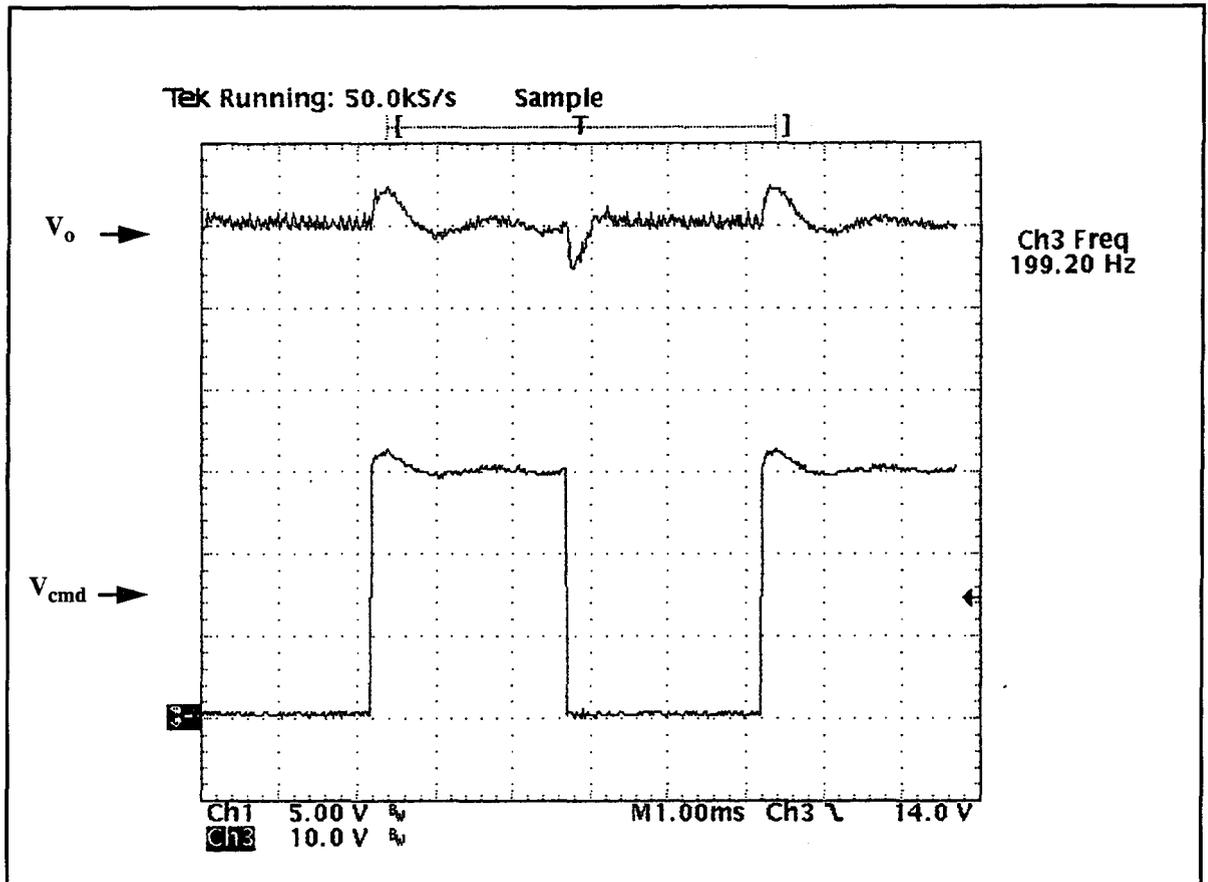


figure V.20: Résultats expérimentaux de commutations de charge en sortie du convertisseur I

La même opération est réalisée expérimentalement et les résultats sont donnés sur la figure V.19. Dans les deux cas, le convertisseur reste stable et les résultats sont comparables apportant une validation supplémentaire des calculs théoriques. Par ailleurs, il est clair que la commutation à 500Hz ne permet pas au convertisseur de retrouver son régime établi suffisamment rapidement. Les expérimentations montrent que la fréquence maximale de commutation au delà de laquelle le convertisseur ne retrouve plus sa position d'équilibre est de 200Hz (cf. figure V.20).

V - 3. Régulation du convertisseur II

Dans cette partie, nous reprenons la même étude que précédemment mais appliquée au convertisseur II. A partir des spécifications données dans le chapitre IV, ce dernier a été caractérisé de manière statique. Il est capable de générer une tension continue de 8,4V sous une charge maximale de 167mA. Cette fois, la sensibilité en fréquence est calculée et validée pour les deux cas de figure suivant:

- fonctionnement du convertisseur à pleine charge
- fonctionnement du convertisseur sous 330 Ω

V-3-1. Cas du fonctionnement du convertisseur II à pleine charge

V-3-1-a. Extraction de la sensibilité en fréquence

Le point de fonctionnement autour duquel est extraite la sensibilité en fréquence est donc le suivant:

- tension d'entrée: 6V
- tension de sortie: 8,6V
- résistance de charge: 55Ω

Encore une fois, le calcul de sensibilité nécessite l'extraction de la valeur de α et Γ dans le cas d'un fonctionnement du circuit en boucle ouverte avec le circuit détectant le passage à zéro de la tension aux bornes de l'interrupteur. Les paramètres du convertisseur II, simulé dans ces conditions, sont présentés dans le tableau V.7. Ils diffèrent légèrement des résultats présentés dans le tableau IV.13, en particulier au niveau du rendement, mais s'expliquent par la présence du circuit de détection. A partir de ces résultats, la sensibilité en fréquence du convertisseur est calculée à l'aide de la méthode présentée dans le paragraphe III-2. L'expression générale de la sensibilité en fréquence du convertisseur II est:

$$S_f(p) = S_{fo} \frac{1 - \tau_1 p}{1 + \tau_2 p + \frac{p^2}{\omega_1^2}}$$

Après calcul, nous obtenons:

- $S_{fo} = 43,8\text{V/MHz}$
- $\tau_1 = 7,3\mu\text{s}$
- $\tau_2 = 20,7\mu\text{s}$
- $\omega_1 = 36,3 \text{ krad/s}$ soit 5,8kHz

Le tableau V.8 compare les résultats de calcul et de simulation concernant les paramètres intermédiaires de calcul de cette sensibilité en fréquence donnés au paragraphe III-2. Les erreurs relativement importantes sur les valeurs simulées et calculées des gains en courants s'expliquent, ici encore, par le fait que dans le calcul ne sont pris en compte ni le rendement de l'inverseur ni celui du redresseur. Par contre, le rendement étant intégré dans le calcul de F_1 , l'erreur sur le gain en courant global du circuit est faible. Comme explicité dans le paragraphe V-2-1-a., bien qu'il soit relativement faible, l'écart entre le calcul et la mesure du rapport cyclique de conduction de la diode de redressement justifie les erreurs importantes sur R_e et F_2 . Par contre, si les valeurs de F_1 calculée et obtenue par simulation sont presque égales, une erreur importante subsiste sur la valeur de F_3 . La seule explication plausible tient dans l'extraction des valeurs de α et Γ par simulation qui elle aussi est sujette à erreur étant donnés les temps de descente et de montée non négligeables des signaux de commande et les éléments parasites. Le seul moyen de valider les résultats obtenus réside donc dans la mise en place d'une boucle de régulation du convertisseur, méthode déjà employée pour le convertisseur I. Mais d'ores et déjà, il

est possible de juger de l'exactitude des résultats en basse fréquence. Pour cela, la méthode de variation de la fréquence de 5kHz autour du point de fonctionnement déjà utilisée pour le convertisseur I est reprise ici. La mesure de la variation de tension de sortie en résultant permet alors d'évaluer rapidement S_{fo} . Les résultats de simulation sont présentés dans le tableau V.9. Bien qu'ils ne soient pas tout à fait linéaires, ils donnent une approximation fiable de S_{fo} dont l'ordre de grandeur correspond aux calculs.

Paramètres	Résultats de simulation
tension d'entrée	6V
tension de sortie V_o	8,4V
fréquence de fonctionnement	1,015MHz
courant I_f	300mA
courant I_o	153mA
puissance d'entrée	1,8W
puissance de sortie	1,28W
rendement	71%
rapport cyclique inverseur	0,5
rapport cyclique redresseur	0,53
angle α	4,34rd
angle Γ	1,66rd
fondamental de I_{cr1}	523mA

tableau V.7: Résultats de simulation du convertisseur II en boucle ouverte pour une résistance de charge de 55Ω et une tension de sortie de 8,4V

Le convertisseur possède un zéro de transmission intervenant à 21,8kHz, soit une demi-décade au dessus de la fréquence de coupure du filtre passe-bas du second-order constituant également la sensibilité du circuit. Le VCO n'induisant pas de pôle ou zéro supplémentaire, le circuit non corrigé en boucle-ouverte peut donc être considéré comme un filtre passe-bas du second-order en basse fréquence et son comportement en boucle fermée pourra également être assimilé à celui d'un second-order à ces fréquences. La correction apportée par le circuit proportionnel-intégral doit donc viser à améliorer le rapport temps de réponse/nombre d'oscillations du circuit en réponse à une perturbation.

Paramètres	Résultats de calcul	Résultats de simulation	Erreur
gain en courant inverseur g	0.8	1.8	+125%
gain en courant redresseur G_i	0,44	0,29	+ 34%
rapport cyclique redresseur D	0,45	0,53	- 17,7%
résistance normalisée Re	0,04	0,027	- 31,7%
F_1	0,645	0,615	+ 4,5%
F_2	0,025	0.051	100%
F_3	0,067	0.04	66%
phase initiale Φ	-1,1 rad	-0,75 rad	- 31,0%

tableau V.8: Comparaison des paramètres intermédiaires de calcul de la sensibilité en fréquence du convertisseur II

fréquence	1,015MHz	1,01MHz	1,02MHz	S_{fo}
tension de sortie V_{oi}	8,4V	8.72V	8,15V	57V/MHz

tableau V.9: validation de la valeur de S_{fo}

V-3-1-b. Mise en place de la boucle de régulation

La valeur de la consigne est fixée à 2,5V correspondant à 8,4V en sortie du convertisseur. Un pôle supplémentaire est ajouté à la contre-réaction pour supprimer les ondulations à 1MHz sur la tension de sortie dont l'amplitude peut perturber le VCO. Le gain de la contre-réaction vaut donc:

$$F = \frac{V_{ref}}{V_o} = 2,99 \cdot 10^{-1} \left(\frac{1}{1 + 3,2 \cdot 10^{-6} p} \right)$$

Pour que le verrouillage de la fréquence au point de fonctionnement désiré soit correctement assuré, le gain de l'oscillateur contrôlé en tension (VCO) est intentionnellement choisi élevé, soit la valeur:

$$K_{vco} = 100KHz/V$$

La plage de fréquences délivrées par le VCO s'étend de 950KHz à 1,05MHz et sa fréquence centrale se situe à 1,0MHz, pour correspondre à la valeur de la tension de consigne (2,5V). Ainsi, la plage de tension utile à la régulation en entrée du VCO commence à 2V et se termine à 3V. L'étroitesse de la plage de fréquence est due à l'opération du convertisseur en limite de fonctionnement optimal et représente un inconvénient car en pratique elle nécessite un réglage

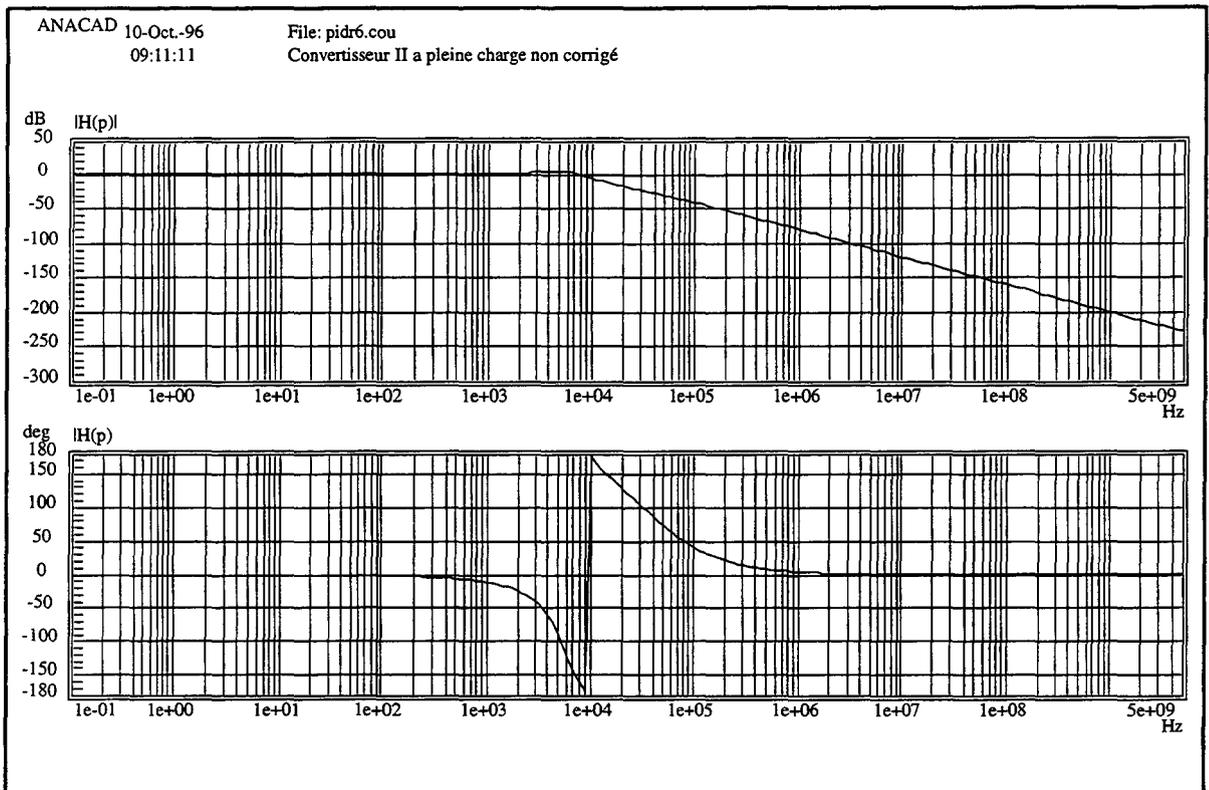


figure V.21: Fonction de transfert en boucle ouverte du convertisseur II non corrigé fonctionnant à pleine charge

peu aisé du VCO.

Le gain en boucle ouverte sans correction $H(p)$ est donc donné par:

$$H(p) = FK_{vco}S_{fo} \cdot \frac{1 - \tau_1 p}{1 + \tau_2 p + \frac{p^2}{\omega_1^2}} = 2,6 \cdot \frac{1 - 7,3 \cdot 10^{-6} p}{1 + 2,0 \cdot 10^{-5} p + 7,6 \cdot 10^{-10} p^2} \cdot \frac{1}{1 + 3,2 \cdot 10^{-6} p}$$

Cette fonction de transfert est visualisée dans le plan de Bode sur la figure V.21. Le convertisseur présente les caractéristiques suivantes:

- marge de gain: 3dB
- marge de phase: 20 °

En boucle fermée, le système est donc instable et une correction s'avère tout à fait nécessaire.

La correction de type proportionnel-intégral est également choisie pour ce convertisseur puisqu'elle apporte un gain très élevé à basse fréquence et donc une précision très importante en régime permanent. Cette fois encore, son utilité réside dans le réglage du coefficient d'amortissement du système à la valeur de 0,43 en boucle fermée, ce qui correspond à un facteur de résonance de 2,3dB et au meilleur compromis temps de réponse/nombre d'oscillations lors

d'une perturbation. Ayant recours au principe décrit au paragraphe V-2-2-b., ceci est obtenu par déphasage du point de fonctionnement du convertisseur où la fréquence donne une phase de -130° pour qu'il devienne le point où la marge de phase est de 45° .

Pour rappel, la fonction de transfert du correcteur proportionnel-intégral est:

$$G_c(p) = \frac{1 + \tau_3 p}{\tau_4 p}$$

A hautes fréquences, le gain est constant et de valeur $20\log(\tau_3/\tau_4)$ et le correcteur apporte un déphasage supplémentaire de -10° à 0° . A 6,4KHz, le convertisseur présente un déphasage de -130° et un gain de 4,3dB. Le correcteur doit donc être conçu de telle sorte que:

$$-90^\circ + \text{atan}(\tau_3 \cdot 2\pi \cdot 6,4 \cdot 10^3) = -5^\circ$$

$$20\log\left(\frac{\tau_3}{\tau_4}\right) = -4,3$$

- soit: • $\tau_3 = 280 \mu\text{s}$
 • $\tau_4 = 460 \mu\text{s}$

La réponse en fréquence du convertisseur après correction est présentée sur la figure V.22. Il dispose désormais d'une marge de phase de 45° et d'une marge de gain de 8dB correspondant à un facteur de résonance de 2,3dB en boucle fermée à la fréquence de 6,4KHz.

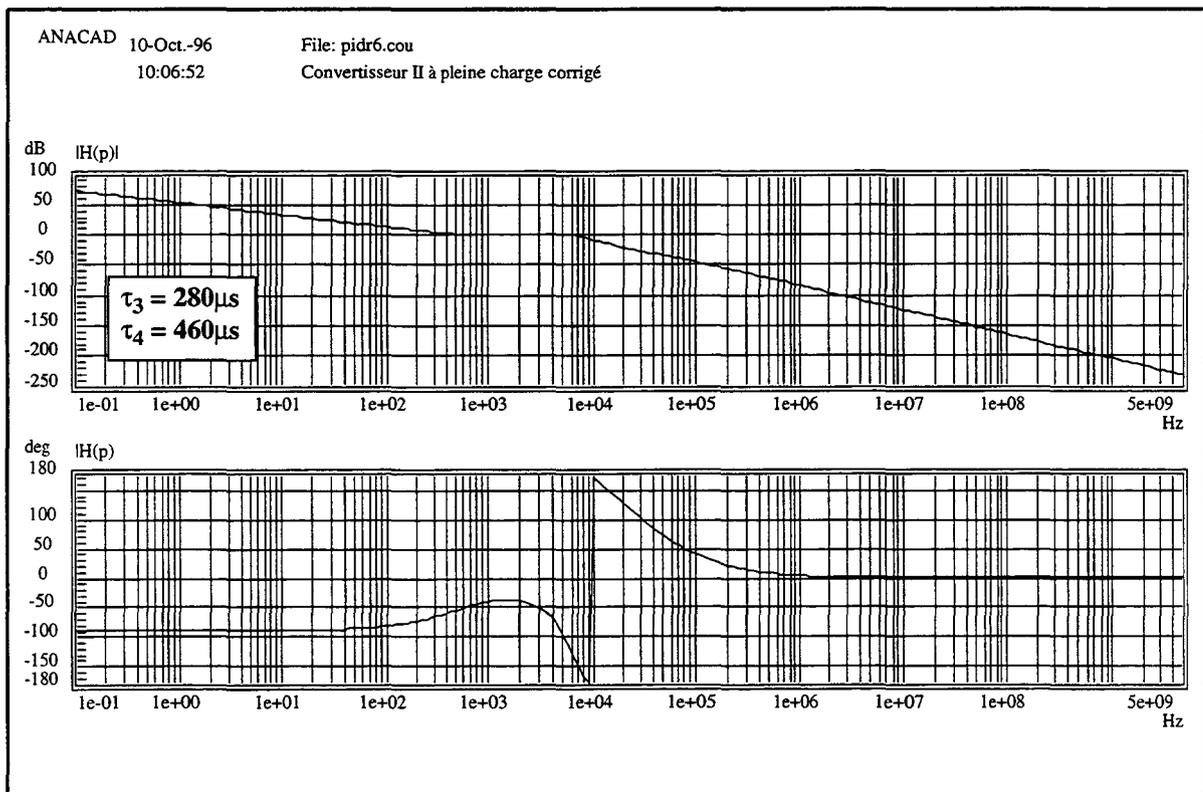


figure V.22: Réponse en fréquence du convertisseur I en boucle ouverte après correction

V-3-1-c. Validation de la boucle de régulation

La méthode de validation des calculs de sensibilité est similaire à celle employée pour le convertisseur I. Une première validation de la fonction de transfert est réalisée par simulation électrique du circuit en boucle fermée. Comme précédemment, pour diminuer les durées et la taille des fichiers de résultats de simulation, le circuit est tout d'abord simulé en boucle ouverte à la fréquence correspondant au point de fonctionnement désiré (ici, 8,4V en sortie). Les tensions en chaque noeud du circuit sont ensuite réinjectées comme points de polarisation au début d'une nouvelle simulation en boucle fermée et génèrent une perturbation de type transitoire de charge. Nous présentons, sur la figure V.23, les résultats principaux de cette simulation illustrant l'évolution de la tension de sortie et de la tension de commande du VCO. Le circuit se stabilise en une oscillation mais le temps de réponse est relativement long montrant que la sensibilité en fréquence n'est pas tout à fait égale à la valeur estimée. Le correcteur est ensuite redimensionné de manière à positionner le circuit en limite de stabilité comme illustré sur la figure V.24. Les résultats de simulation correspondants sont présentés sur la figure V.25 et sont conformes aux prévisions. Enfin, le convertisseur est placé complètement hors stabilité puis son comportement en boucle fermée est simulé. Les figures V.26 et V.27 montrent les fonctions de transfert et résultats de cette configuration. Il est donc logiquement possible de conclure que les valeurs calculées donnent une estimation tout à fait correcte de la sensibilité en fréquence .

V-3-1-d. Résultats expérimentaux

Dans ce paragraphe, nous présentons les résultats expérimentaux illustrant le fonctionnement du convertisseur en régime permanent sous une résistance de charge de 55Ω avec une cor-

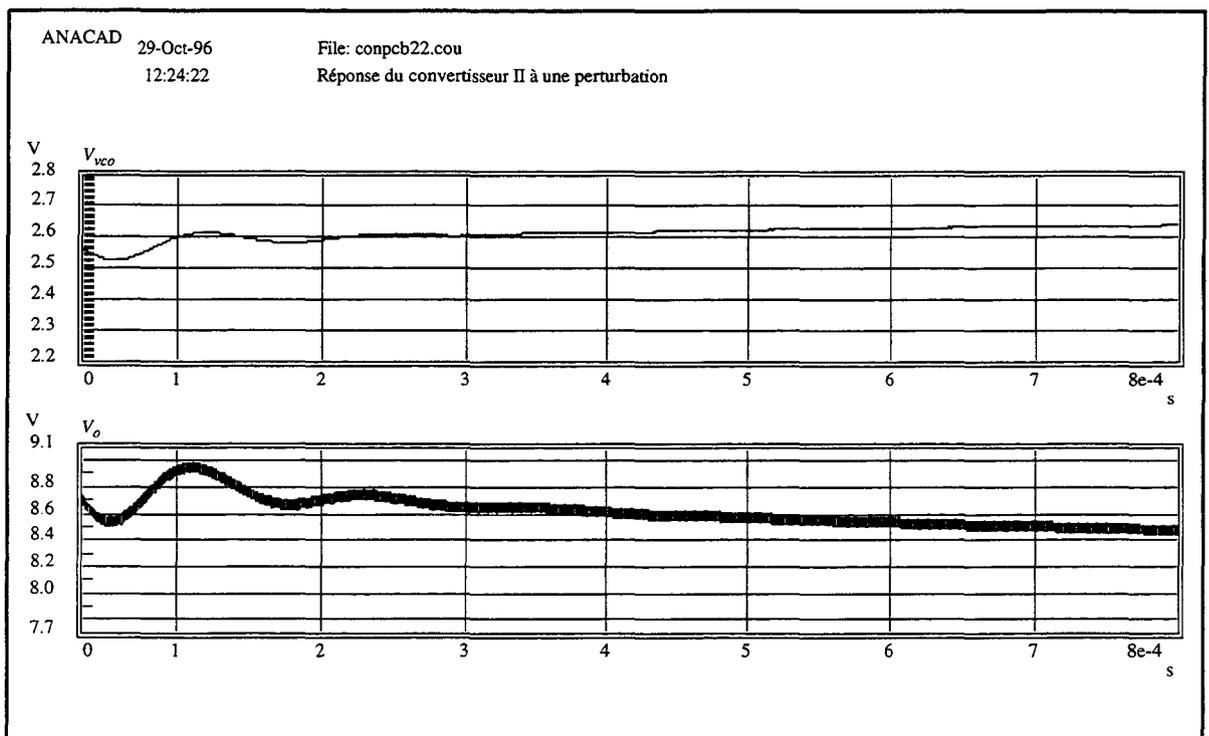


figure V.23: Réponse du convertisseur II régulé à une perturbation (à pleine charge)

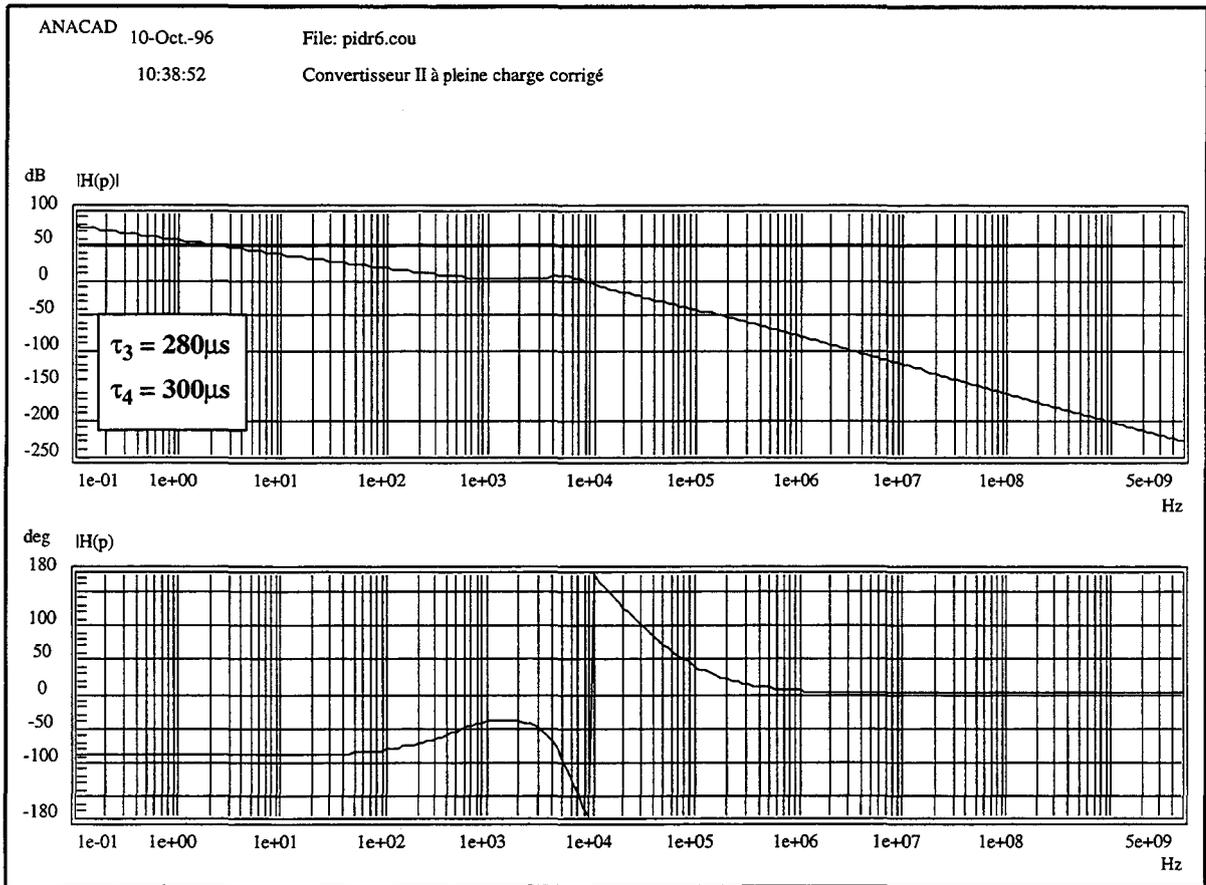


figure V.24: Fonction de transfert du convertisseur II en limite de stabilité (à pleine charge)

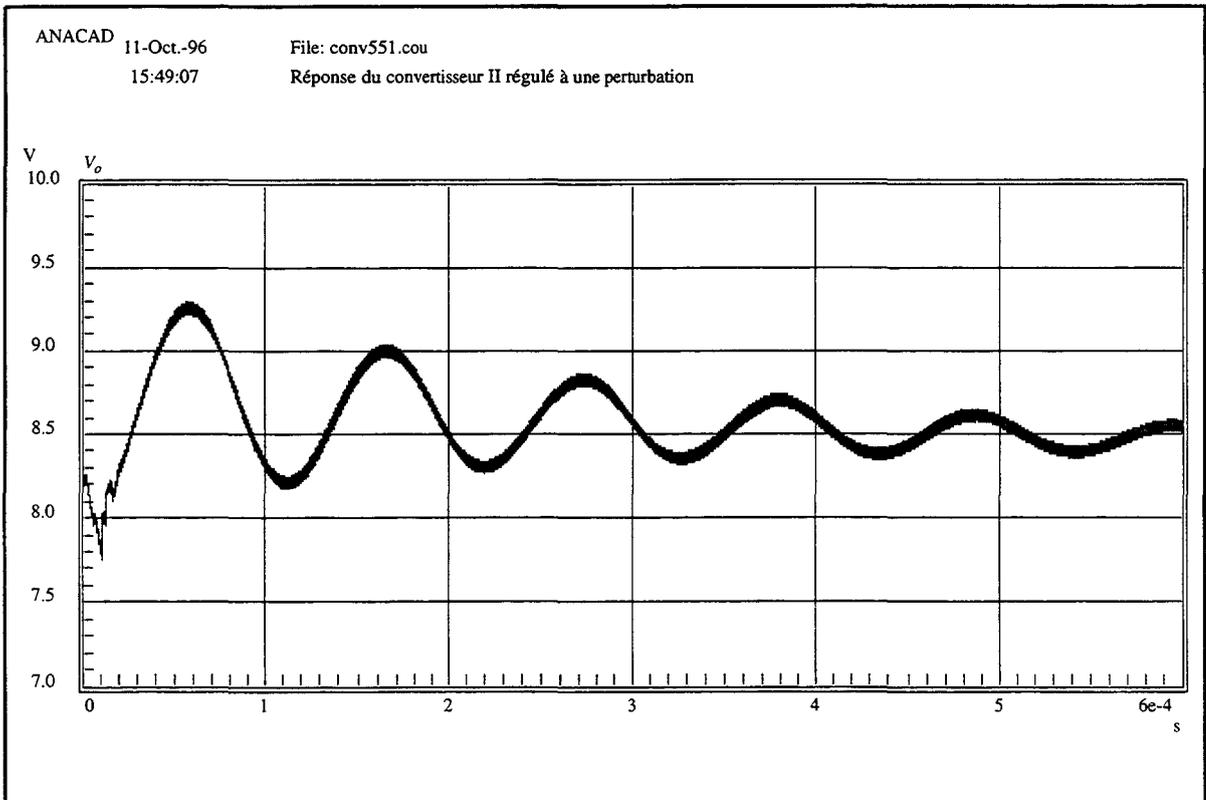


figure V.25: Réponse du convertisseur II réglé (en limite de stabilité) à une perturbation

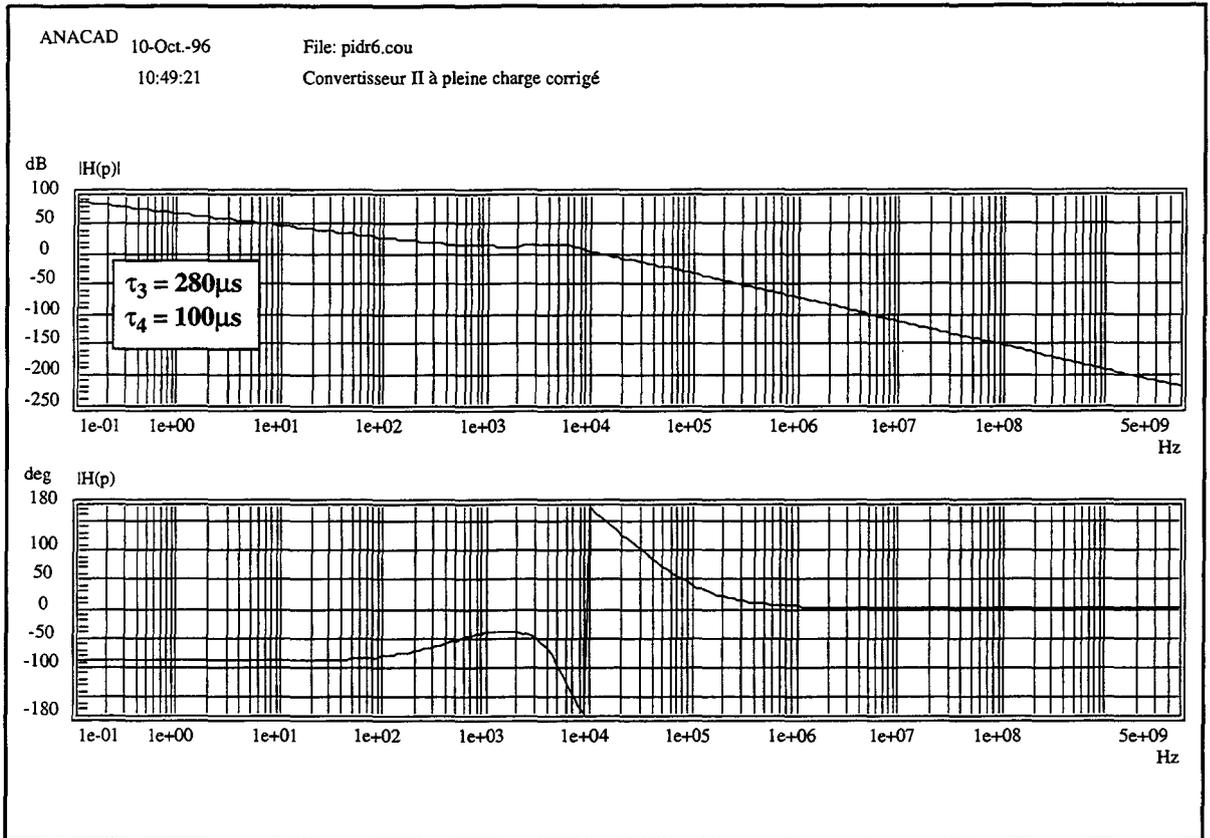


figure V.26: Fonction de transfert du convertisseur II hors stabilité (à pleine charge)

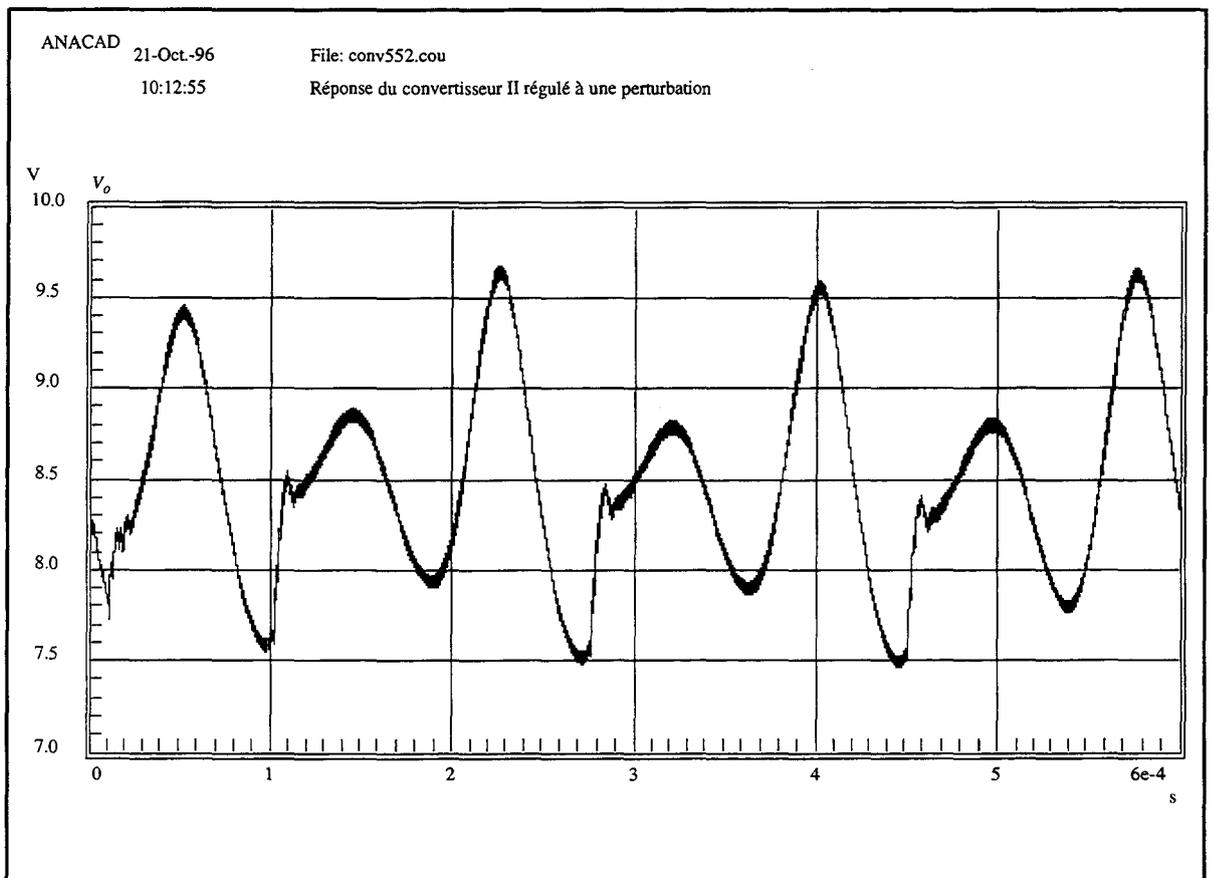


figure V.27: Réponse du convertisseur II régulé (hors stabilité) à une perturbation

rection optimale. La figure V.28 décrit l'évolution de la tension v_C aux bornes de l'interrupteur, de la tension de sortie et de la tension v_{Lr2} aux bornes de l'inductance du redresseur. Cette dernière est en fait l'image de la tension v_D de diode décalée de la valeur de V_o . La figure V.29 illustre les résultats de simulation correspondants. Enfin, l'expérimentation est comparée de manière quantitative à la simulation dans le tableau V.10.

Paramètres	Résultats expérimentaux	Rappel simulation
tension d'entrée	6V	6V
tension de sortie V_o	8,6V	8,4V
courant I_f	321mA	300mA
puissance d'entrée	1,93W	1,8W
puissance de sortie	1,34W	1,28W
fréquence de fonctionnement	998KHz	1,01MHz
rendement	69,5%	71%
rapport cyclique inverseur	0,7	0,77
rapport cyclique redresseur	0,55	0,53
angle α	4,23rad	4,34 rad
angle Γ	1,55rad	1,66rad

tableau V.10: Principaux résultats expérimentaux extraits du convertisseur II régulé fonctionnant sous 55Ω .

La première constatation est que le convertisseur est effectivement stable en pratique. D'autre part, la tension v_C présente en réalité une valeur maximale inférieure à la valeur attendue. C'est l'effet inverse de celui observé pour le convertisseur *I*. La capacité de sortie du transistor est sous évaluée en simulation, ainsi, la capacité de shunt est trop élevée et la variation de la tension v_C plus faible. Les valeurs de α et Γ correspondent néanmoins aux résultats de simulation. Les valeurs mesurées et simulées de la tension maximale aux bornes de la diode s'accordent de même que le rapport cyclique de conduction de cette dernière. Globalement, les résultats expérimentaux corroborent les résultats de simulation. Le rendement est légèrement inférieur aux prévisions du fait d'une sous-estimation des effets parasites mais cette erreur est tout à fait acceptable.

V-3-2. Cas du fonctionnement du convertisseur II sous 330Ω

Le point de fonctionnement autour duquel est extraite la sensibilité en fréquence est donc le suivant:

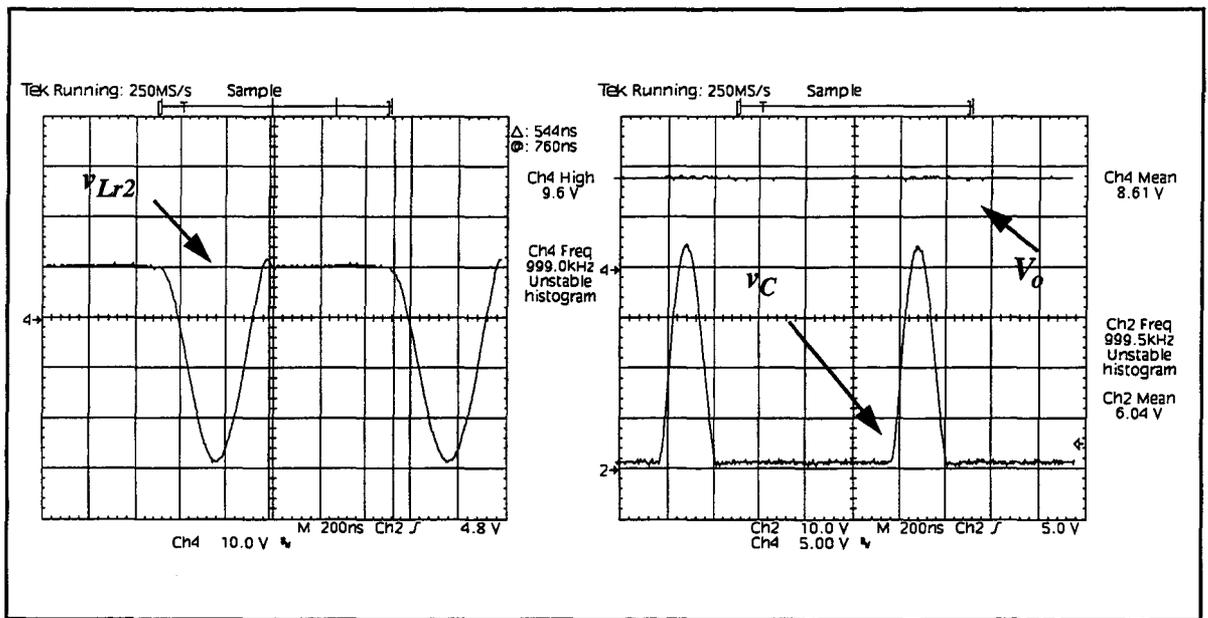


figure V.28: Résultats expérimentaux montrant les formes d'ondes des tensions caractéristiques aux bornes du convertisseur II régulé fonctionnant sous 55Ω .

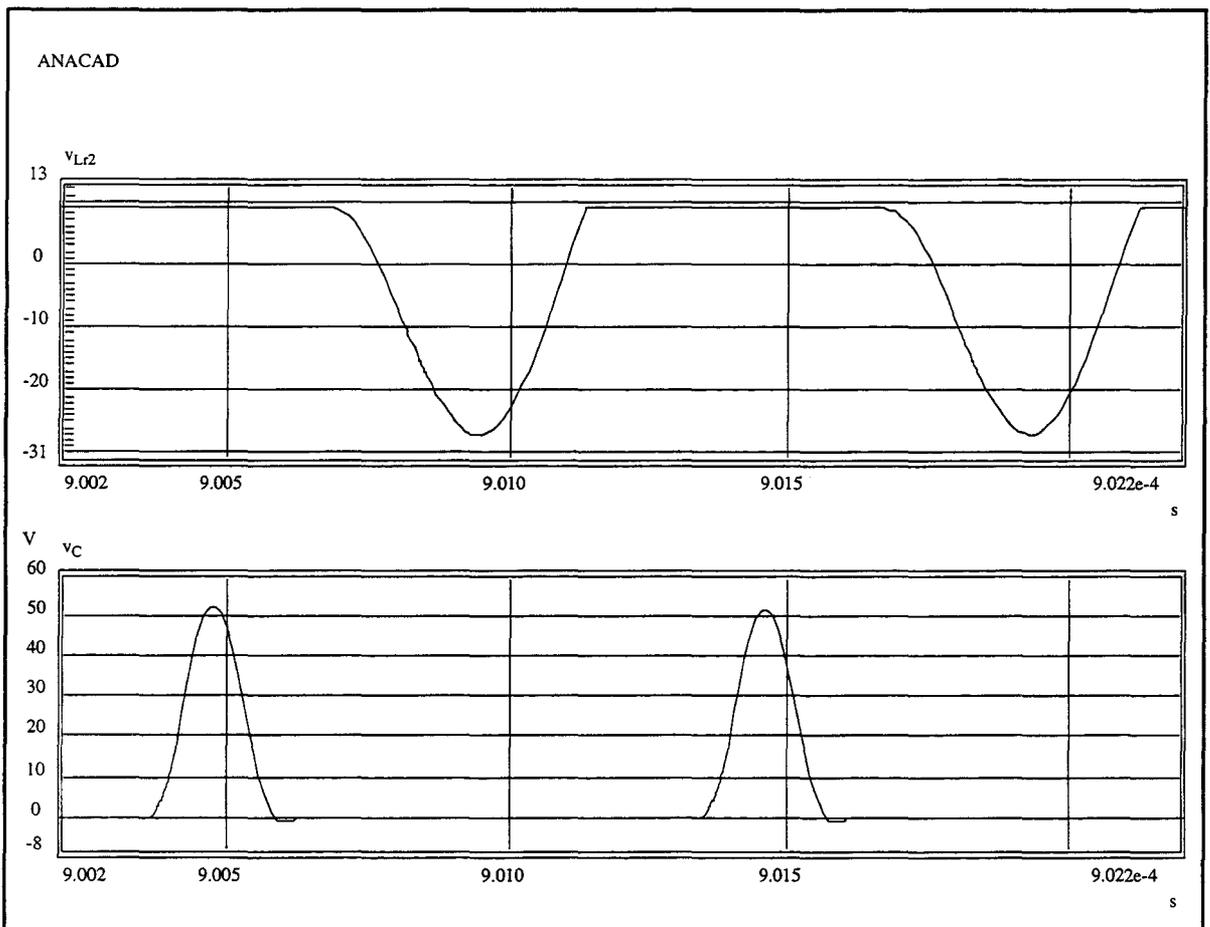


figure V.29: Résultats de simulation montrant les formes d'ondes des tensions caractéristiques aux bornes du convertisseur II régulé fonctionnant sous 55Ω

- tension d'entrée: 6V
- tension de sortie: 8,6V
- résistance de charge: 330Ω

Comme précédemment, il est tout d'abord nécessaire de connaître les caractéristiques statiques du convertisseur à ce point de fonctionnement pour pouvoir ensuite extraire sa sensibilité fréquentielle. La figure V.30 et le tableau V.11 montrent les résultats de simulation correspondants. Le facteur de qualité du circuit résonnant série de l'inverseur étant plus élevé, le courant i_{Cr1} devrait avoir une allure fortement sinusoïdale, ce qui n'est pas le cas sur la simulation. Le

Paramètres	Résultats expérimentaux	Rappel simulation
tension d'entrée	6V	6V
tension de sortie V_o	8,5V	8,4V
courant I_{lf}	85mA	75mA
puissance d'entrée	510mW	450mW
puissance de sortie	219mW	213mW
fréquence de fonctionnement	1,075MHz	1,08MHz
rendement	41%	47%
rapport cyclique inverseur	0,73	0,74
rapport cyclique redresseur	-	-
angle α	4,45rad	4,2rad
angle Γ	1,67rad	1,62rad

tableau V.11: Principaux résultats de simulation extraits du convertisseur II non régulé fonctionnant sous 330Ω

redresseur n'étant plus attaqué par un courant purement sinusoïdal, il ne présente plus les caractéristiques attendues (une seule remise en conduction de la diode par période). Il devient alors impossible d'extraire la sensibilité en fréquence du convertisseur dans ces conditions. L'étude des composantes fréquentielles du courant i_{Cr1} montre que sa composante harmonique correspondant à la fréquence double de la fréquence fondamentale est aussi importante que la composante fondamentale. Cette constatation peut tout d'abord justifier la double remise en route de la diode de redressement sur une période correspondant à la superposition de deux modes de fonctionnement. Ensuite, la présence de cette composante harmonique peut être expliquée de la manière suivante. L'obtention d'une tension de 8,4V en sortie du redresseur avec une résistance de charge de 330Ω nécessite une fréquence élevée (1,08MHz). Or à cette fréquence, le facteur de qualité du circuit résonnant série est important car la résistance ramenée en entrée du redresseur est faible (5,6Ω selon la figure II.25). Selon la figure II.27, la valeur de l'inductance ramenée

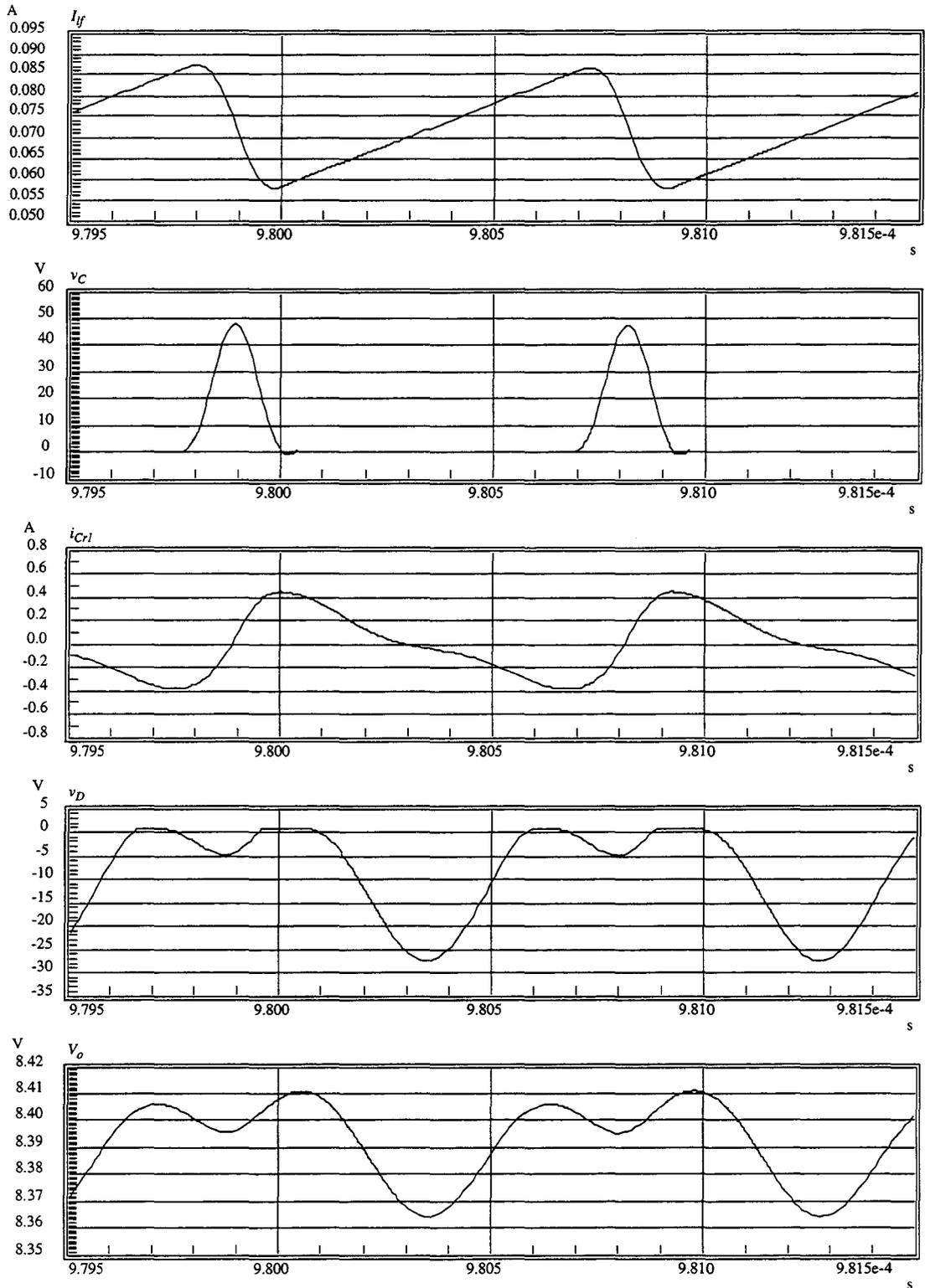


figure V.30: Simulation des formes d'ondes caractéristiques du convertisseur II non régulé fonctionnant sous 330Ω.

en entrée du redresseur reste, quant à elle, sensiblement constante impliquant donc que la fréquence de résonance du circuit résonant série de l'inverseur n'est pas modifiée par rapport au fonctionnement sous 55Ω (environ 880KHz). La fréquence de fonctionnement s'éloignant sensiblement de cette fréquence et sortant alors de la bande passante du filtre série, il n'y a plus filtrage des harmoniques et le convertisseur entre dans un mode de fonctionnement différent. Le calcul de sensibilité ne peut alors plus s'appliquer. Ces résultats de simulation sont confirmés expérimentalement comme l'illustrent la figure V.31 et les résultats du tableau V.11. Ceci démontre donc que le convertisseur *II* ne peut opérer que dans une plage de charge très réduite dans laquelle, la fréquence de fonctionnement s'écarte peu de la valeur optimale. Ce phénomène n'a pas été observé sur le convertisseur *I* pour lequel la plage de variation de charge est moins élevée. Néanmoins, son fonctionnement étant basé sur le même principe que le convertisseur *II*, il doit forcément être sujet à la même limitation. La légère sous-estimation des composants parasites, déjà évoquée au paragraphe V-3-1-d., se traduit par un rendement expérimental plus faible que prévu. Leur influence est plus sensible ici car le niveau de puissance utile n'est pas extrêmement élevé par rapport aux dissipations.

V-3-3. Tests de variations de charge

Ne pouvant extraire la sensibilité en fréquence du convertisseur *II* en fonctionnement sous 330Ω , il est néanmoins intéressant d'évaluer la robustesse de la boucle de régulation calculée à pleine charge. Pour cela, nous faisons subir au convertisseur de brusques variations de charges en commutant alternativement en sortie la résistance de 55Ω puis celle de 330Ω et vérifions la capacité du convertisseur à conserver la valeur de la tension de sortie.

Nous reprenons la méthode de test de stabilité utilisée pour le convertisseur *I* et illustrée par le schéma de la figure V.17. La fréquence de commutation de charge est fixée à 500Hz. La figure V.32 présente les résultats de simulation correspondant à ce test en décrivant l'évolution de la tension de sortie et de la tension commandée V_{cmd} . La même opération est réalisée expérimentalement et les résultats sont donnés sur la figure V.33. Dans les deux cas et malgré un fonctionnement perturbé à forte résistance de charge, le convertisseur conserve sa stabilité. Par ailleurs, il est clair que la commutation à 500Hz ne permet pas au convertisseur de retrouver l'équilibre suffisamment rapidement. Par contre, le résultat expérimental de la figure V.34 montre qu'à la fréquence de commutation de 200Hz, le convertisseur retrouve aisément son équilibre, et la fréquence maximale de commutation se situe à environ 300Hz. L'extrême similitude des résultats obtenus en simulation et expérimentalement prouve encore une fois que la modélisation du convertisseur *II* est correcte du point de vue effets parasites associés aux composants passifs.

V - 4. Synthèse intermédiaire

L'objectif de ce chapitre était de valider la méthode générale d'extraction de la sensibilité en fréquence de convertisseurs de classe E^2 . Cette dernière a donc été appliquée en divers points de fonctionnement aux deux convertisseurs de classe E^2 non régulés conçus au chapitre précé-

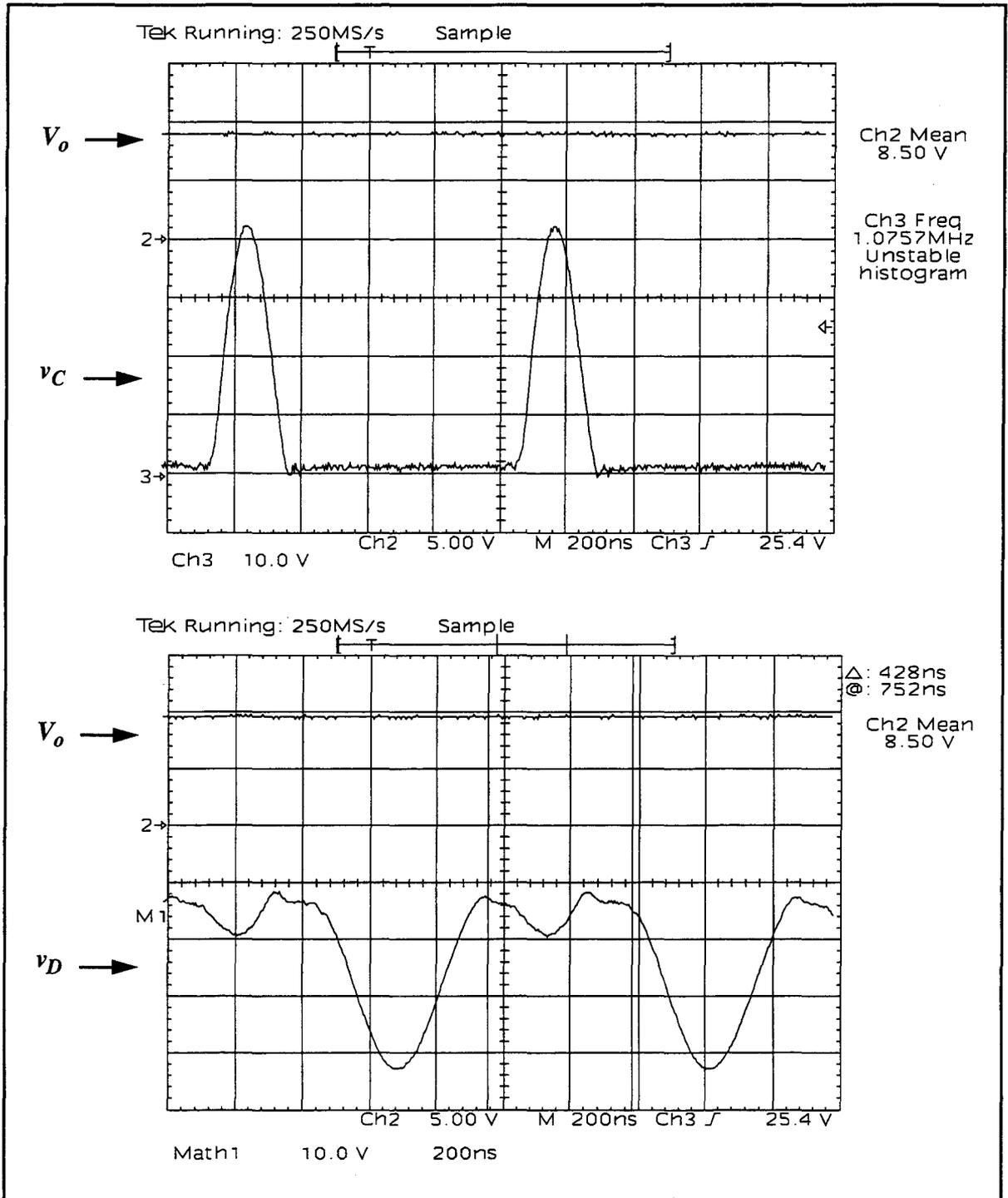


figure V.31: Résultats expérimentaux montrant les formes d'ondes des tensions caractéristiques du convertisseur II fonctionnant sous 330Ω

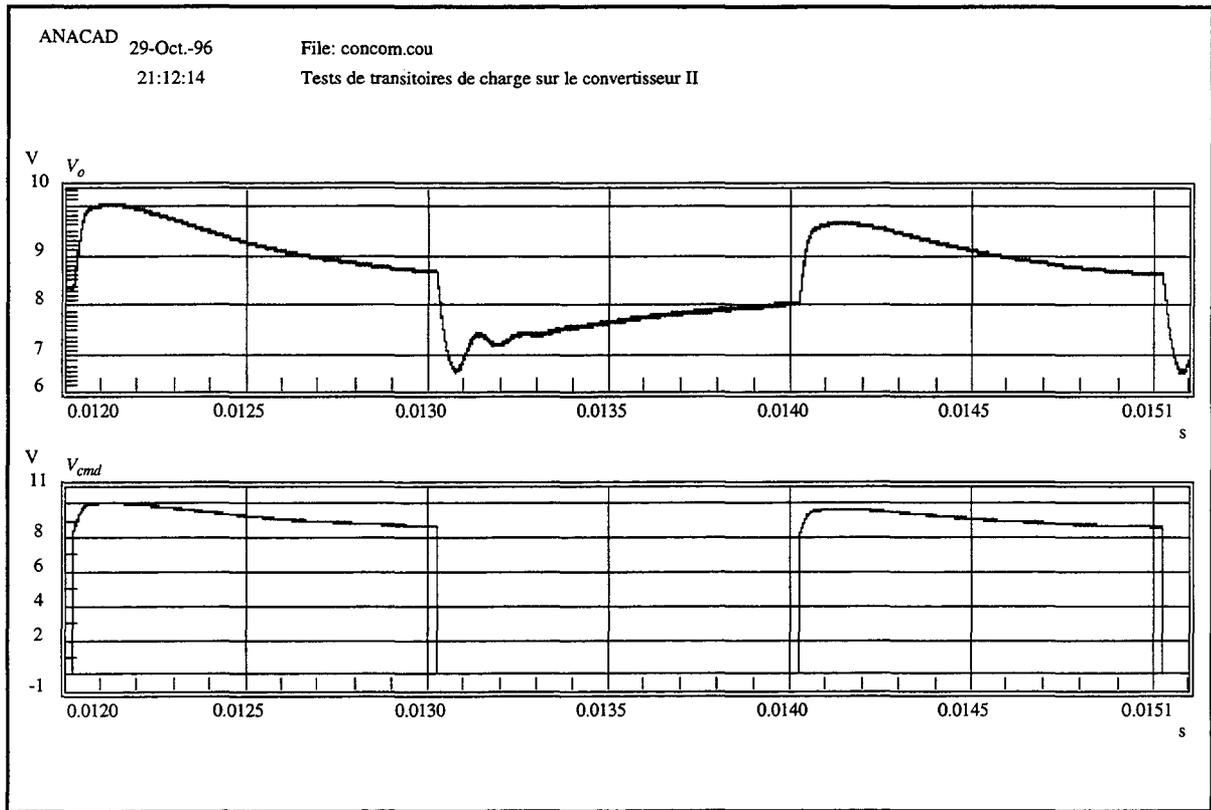


figure V.32: Simulation de commutations de charges en sortie du convertisseur II: a) évolution de la tension de sortie, b) évolution de la tension commandée V_{cmd}

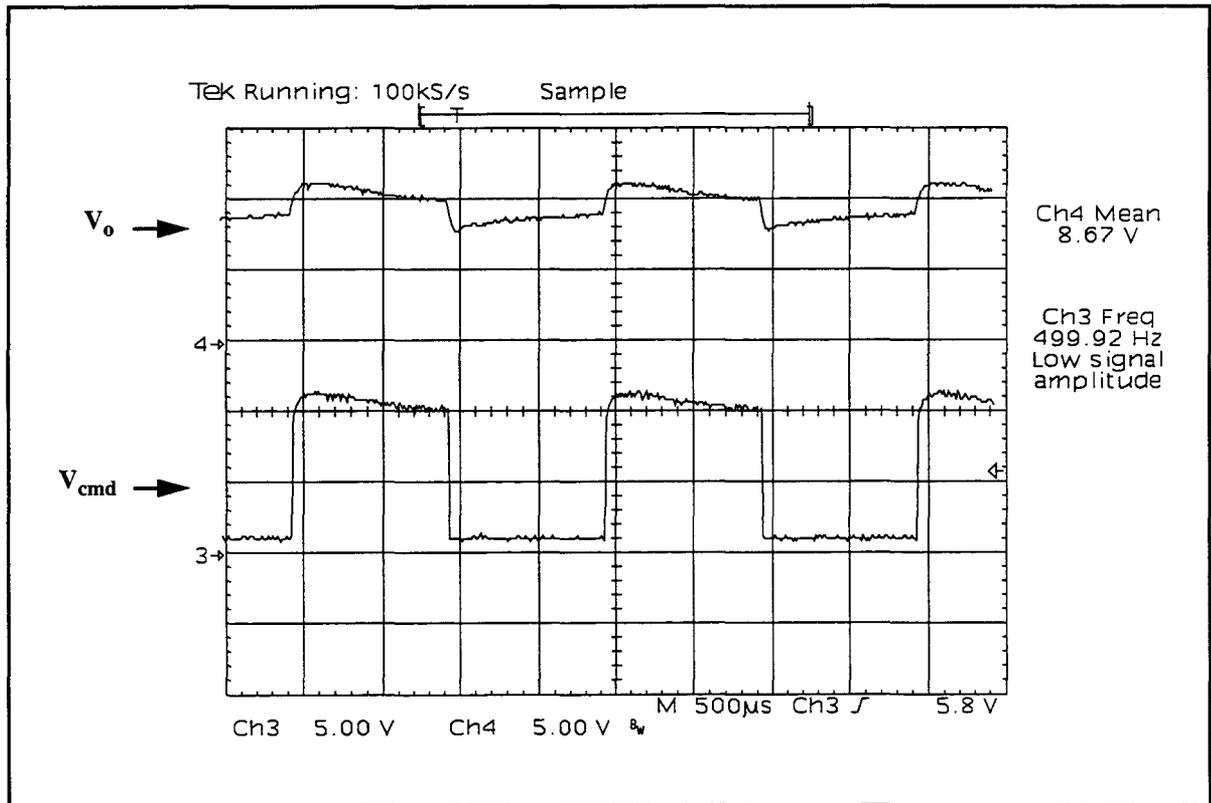


figure V.33: Résultats expérimentaux de commutations de charge en sortie du convertisseur

II

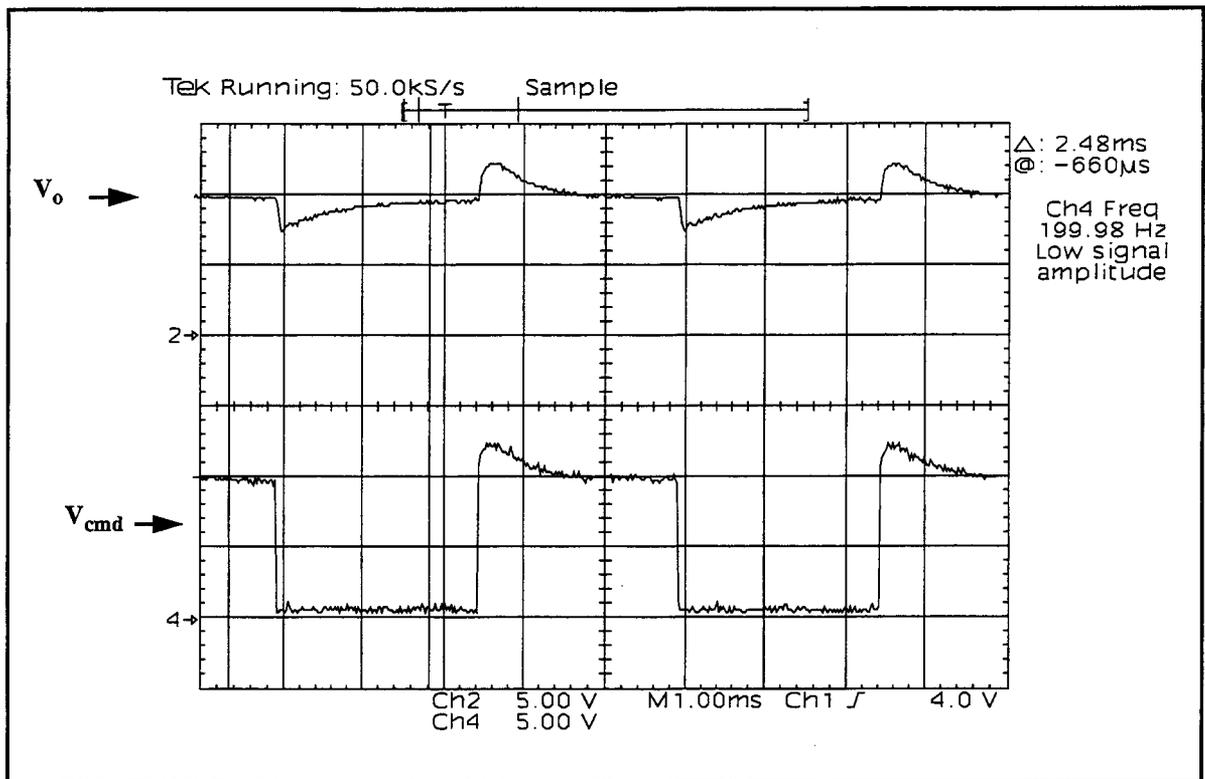


figure V.34: Résultats expérimentaux de commutations de charge en sortie du convertisseur II

dent. Partant de ces résultats, une boucle de contre-réaction a été développée pour chacun des convertisseurs. Les circuits ainsi réglés ont été simulés et enfin testé expérimentalement. Les résultats expérimentaux correspondaient aux calculs théoriques ainsi qu'aux simulations. Cette adéquation entre les diverses études nous autorise donc à conclure à la validité tant des méthodes de conception des convertisseurs étudiés que du principe de calcul de sensibilité en fréquence proposé. Ce travail a également permis de montrer que les convertisseurs *I* et *II* ne peuvent être implémentés que dans des applications où la plage de variation de charge est relativement faible. Cette limitation ne remet pourtant pas en cause leur capacité à subir des transitoires de charge importants.

CONCLUSION

L'objectif du travail présenté était de caractériser la famille des convertisseurs de tension continu-continu de classe E^2 d'un point de vue comportement dynamique. Ces convertisseurs de type résonnant présentent le double avantage d'une structure simple autorisant un fonctionnement à haute fréquence (supérieure au MHz) et d'un rendement élevé. Ne pouvant étudier toutes les catégories, fort nombreuses, de convertisseurs appartenant à cette famille, nous nous sommes attachés à décrire plus précisément deux d'entre elles sélectionnées pour leur simplicité de mise en oeuvre.

Après avoir présenté l'étude statique et la méthode la plus adaptée à la conception de ces deux convertisseurs non régulés, nous avons décrit la méthode d'extraction de leur sensibilité en fréquence puis l'avons appliquée à la conception de convertisseurs de classe E^2 régulés. La validation de ce travail a comporté deux étapes: une phase de simulation du comportement électrique des circuits en boucle fermée puis une phase de tests expérimentaux. Les résultats obtenus dans chacune de ces phases ont montré un bon accord avec l'étude théorique validant ainsi l'étude dynamique menée. De plus, les formes d'ondes résultant de la simulation correspondaient à celles issues de l'expérimentation, montrant que les éléments parasites associés aux composants ont été correctement pris en compte lors de la phase de modélisation. Le rendement expérimental de chacun des convertisseurs ne présentait pas une valeur exceptionnellement élevée mais pourrait être amélioré par une conception plus fine des inductances qui n'entraîne pas dans le cadre principal de ce travail.

Le rendement est pris en compte de manière globale dans le calcul de la sensibilité. Les résultats obtenus par cette méthode ont montré leur fiabilité, mais la séparation claire des phénomènes dissipatifs inhérents à l'inverseur et au redresseur de classe E rendrait l'étude dynamique plus rigoureuse. Ceci nécessiterait cependant un travail difficile de reformulation des paramètres F_1 , F_2 et F_3 pour tenir compte précisément des principaux phénomènes dissipatifs, travail qui n'apporterait pas forcément une amélioration sensible de la fiabilité des résultats par rapport au modèle présenté ici.

Bien que durant l'expérimentation nous n'ayons pas été perturbés par ce problème, il reste à déterminer l'influence de la variation des valeurs des composants sur la sensibilité en fréquence et donc sur la stabilité du système en boucle fermée. De même, les résultats présentés dans cette étude ont clairement montré que le convertisseur de classe E^2 ne peut fonctionner que sur une plage de charges restreinte. Il pourrait donc être intéressant d'analyser quantitativement l'évolution de la sensibilité en fréquence du convertisseur sur cette plage de charges de façon à optimiser la boucle de contre-réaction. Enfin, le même type d'analyse devrait être mené

pour une gamme de tension d'entrée donnée. La caractérisation de ces circuits serait ainsi achevée et il deviendrait alors possible de déterminer les potentialités de leur introduction dans des applications de type industriel.

Modélisation de l'inverseur de classe E en régime optimal

Cette étude reprend les travaux de Raab [II.1] et présente la démarche utilisée pour déterminer les caractéristiques de l'inverseur de classe E fonctionnant en régime optimal, c'est à dire commutant sans pertes comme expliqué dans le paragraphe I-3-2.. La figure A.1 représente le schéma équivalent idéalisé de l'inverseur de la figure I.7. Le circuit L_r - C_r résonnant série est séparé en un circuit résonnant L_0 - C_0 accordé sur la fréquence de commutation et un circuit d'impédance réactive jX produite par la différence d'impédance entre l'inductance L_r et la capacité C_r . Cette représentation n'est valable qu'à la fréquence fondamentale et à d'autres fréquences l'impédance jX est infinie. Nous pouvons alors définir la tension fictive v_1 , représentée sur le schéma équivalent, qui nous servira à calculer les paramètres statiques du circuit. La figure A.2 explicite les notations utilisées dans la suite concernant les diverses phases des signaux. Par commodité pour la résolution des équations, la période de non-conduction de l'interrupteur est centrée sur $\pi/2$ et le rapport cyclique de conduction D vaut $(1-y)/\pi$. L'étude statique de l'inverseur repose sur toutes les hypothèses énoncées dans le paragraphe précédent. L'une d'elle suppose que le courant et la tension de sortie sont sinusoïdaux. Nous avons donc, conformément au schéma de la figure A.2:

$$v_o(\theta) = v_o \sin(\omega t + \varphi) = v_o \sin(\theta + \varphi) \quad (\text{A.1})$$

et:

$$i_o(\theta) = \frac{V_o}{R} \sin(\theta + \varphi) \quad (\text{A.2})$$

ω est la fréquence de commutation du transistor. L'amplitude V_o de la tension de sortie et le déphasage à l'origine φ défini sur la figure A.2 sont à déterminer.

La tension v_1 , définie précédemment, est également sinusoïdale et de valeur:

$$v_1(\theta) = v_o(\theta) + v_x(\theta) \quad (\text{A.3})$$

$$= c_1 \sin(\theta + \varphi_1) \quad (\text{A.4})$$

avec:

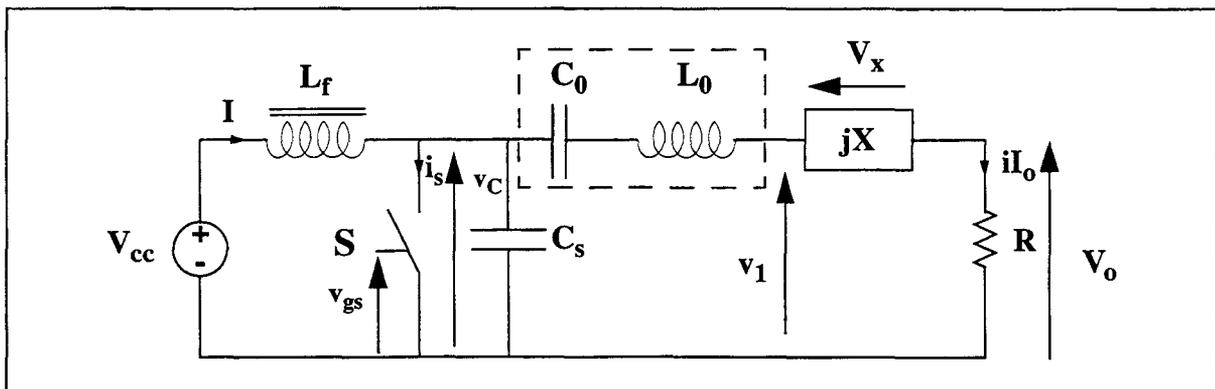


figure A.1: schéma équivalent de l'amplificateur de classe E

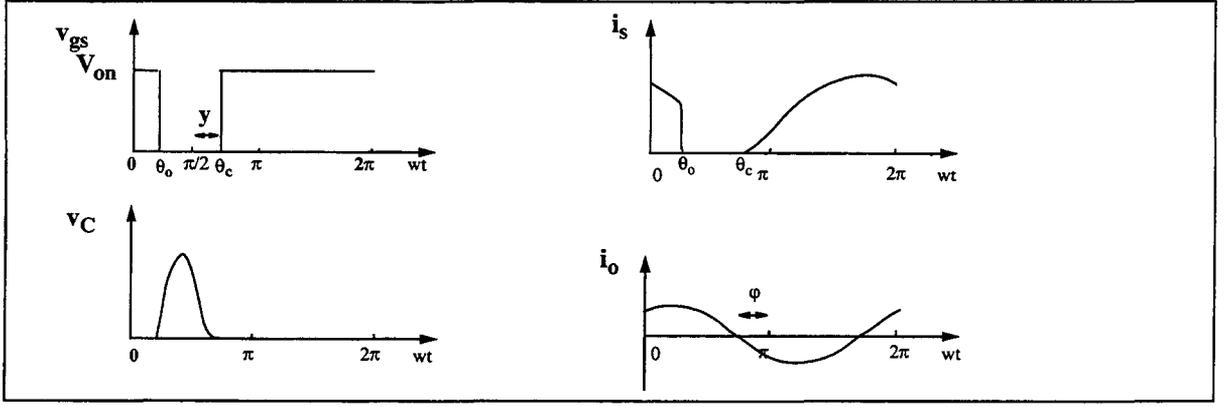


figure A.2: formes d'onde des courants et tensions

$$c_1 = v_o \sqrt{1 + \frac{X^2}{R^2}} = \rho c v_o \quad (\text{A.5})$$

$$\varphi_1 = \varphi + \psi = \varphi + \text{atan}\left(\frac{X}{R}\right) \quad (\text{A.6})$$

Durant la période où le transistor est non conducteur, un courant circule dans la capacité de shunt. Ce courant est la différence entre le courant continu I d'entrée et le courant i_o . La tension v_C aux bornes de C_s est donc donnée par:

$$v_C(\theta) = \frac{1}{\omega C_s} \cdot \int_{\theta_0}^{\theta} (I - i_o(\theta)) d\theta \quad (\text{A.7})$$

où θ_0 correspond à l'instant où le transistor se coupe. Etant donné le schéma de la figure A.2, nous avons $\theta_0 = \pi/2 - y$. La résolution de (A.7) donne:

$$v_C(\theta) = \left[\frac{I}{B} \left(\frac{-\pi}{2} + y \right) + \frac{V_o}{BR} \sin(\varphi - y) \right] + \frac{I}{B} \theta + \frac{V_o}{BR} \cos(\theta + \varphi) \quad (\text{A.8})$$

avec:

$$B = \omega C_s \quad (\text{A.9})$$

Le circuit résonnant série accordé sur la fréquence de travail ne présente aucune différence de potentiel à ses bornes à cette fréquence. Par conséquent, la tension sinusoïdale v_I correspond à la composante fondamentale de $v_C(\theta)$. En décomposant $v_C(\theta)$ en série de Fourier, nous obtenons:

$$c_1 = \int_0^{2\pi} v_C(\theta) \cdot \sin(\theta + \varphi_1) d\theta \quad (\text{A.10})$$

Le développement de (A.10) et l'introduction de (A.5) permettent d'écrire V_o sous la forme:

$$V_o = IRh \quad (\text{A.11})$$

avec:

$$h = \frac{2y \sin y \cos \varphi_1 + (2y \cos y - 2 \sin y) \sin \varphi_1}{\pi BR \rho + \frac{1}{2} \sin(2\varphi + \psi) \sin 2y - y \sin \psi + 2 \sin(y - \varphi) \cos \varphi_1 \sin y} \quad (\text{A.12})$$

Comme le montre l'équation (A.10), la composante fondamentale de v_C est une sinusoïde de

phase φ_1 . Nous avons donc par définition:

$$0 = \frac{1}{\pi} \int_0^{2\pi} v_C(\theta) \cos(\theta + \varphi_1) d\theta \quad (\text{A.13})$$

La résolution de cette équation nous donne une solution du type:

$$V_o = IRg \quad (\text{A.14})$$

avec:

$$g = \frac{2y \sin \varphi_1 \sin y - 2y \cos \varphi_1 \cos y + 2 \cos \varphi_1 \sin y}{-2 \sin(\varphi - y) \sin y \sin \varphi_1 - \frac{1}{2} \sin 2y \cos(2\varphi + \psi) + y \cos \psi} \quad (\text{A.15})$$

De (A.11) et (A.14), nous déduisons:

$$g = h \quad (\text{A.16})$$

Cette égalité servira à calculer φ dans la suite.

D'autre part, la valeur moyenne de la tension aux bornes de l'inductance de filtrage L_f est nulle. Par conséquent:

$$V_{cc} = \frac{1}{2\pi} \cdot \int_0^{2\pi} v_C(\theta) d\theta \quad (\text{A.17})$$

Le développement de cette expression et l'introduction de (A.14) permettent de calculer un nouveau paramètre, R_{dc} , défini comme la résistance d'entrée de l'inverseur, d'où:

$$R_{dc} = \frac{V_{cc}}{I} \quad (\text{A.18})$$

avec:

$$R_{dc} = \frac{1}{2\pi B} \cdot \{ [2y^2 + 2yg \sin(\varphi - y)] - 2g \sin \varphi \sin y \} \quad (\text{A.19})$$

La puissance de sortie est donnée par:

$$P_o = \frac{1}{2} \cdot \frac{c^2}{R} = \frac{V_{cc}^2 g^2 R}{2R_{dc}^2} \quad (\text{A.20})$$

et la puissance d'entrée par:

$$P_i = V_{cc} I = \frac{V_{cc}^2}{R_{dc}} \quad (\text{A.21})$$

Le rendement de l'inverseur vaut donc:

$$\eta = \frac{P_o}{P_i} = \frac{g^2}{2} \cdot \frac{R}{R_{dc}} \quad (\text{A.22})$$

Si nous appliquons l'hypothèse de l'idéalité de l'inverseur, le rendement est de 100%, soit:

$$R_{dc} = \frac{g^2 R}{2} \quad (\text{A.23})$$

Nous retrouvons ici l'équation (II.2.2.7) liant R_{dc} , R et g . Ainsi, l'égalité entre cette équation et (A.19) permet d'obtenir la valeur de B en fonction de y , g et φ :

$$B = \frac{2y^2 + 2yg \sin(\varphi - y) - 2g \sin \varphi \sin y}{\pi g^2 R} \quad (\text{A.24})$$

Ceci correspond à l'équation (II.2.2.9). L'hypothèse de rendement maximal ne vaut que si les conditions de fonctionnement en classe E sont respectées. Ceci implique:

$$v_C(\theta_c) = 0 \quad (\text{A.25})$$

avec $\theta_c = \pi/2 - y$. La réécriture de (A.8) en fonction de (A.14) et (A.23) et l'application de (A.25) permet alors d'extraire la relation suivante:

$$\cos \varphi = \frac{y}{g \sin \varphi} \quad (\text{A.26})$$

De plus, le fonctionnement optimal en classe E est obtenu pour une décroissance de la tension v_C nulle lors de la fermeture de l'interrupteur. Nous introduisons donc le paramètre ζ défini par:

$$\zeta = \frac{d}{d\theta} v_C(\theta_c) = 0 \quad (\text{A.27})$$

Cette équation est résolue en dérivant (A.8) et en y introduisant (A.19). Nous obtenons une relation liant simplement φ à y :

$$\tan \varphi = \cot y - \frac{1}{y} \quad (\text{A.28})$$

(A.28) correspond à l'équation (II.2.2.3).

Pour pouvoir déterminer l'ensemble des paramètres statiques de l'inverseur, il reste encore à calculer la valeur de ψ en fonction de y et g . Pour cela, nous développons l'équation (A.12) en y introduisant l'équation (A.6) et en utilisant les égalités (A.16) et (A.15). De ceci découle:

$$\tan \psi = \frac{X}{R} = \frac{q_1 \sin \varphi + q_2 \cos \varphi + q_3 \cos 2\varphi + gy}{q_2 \sin \varphi + q_3 \sin 2\varphi - q_1 \cos \varphi} \quad (\text{A.29})$$

avec:

$$\begin{aligned} q_1 &= -2g \sin(\varphi - y) \sin y - 2y \sin y \\ q_2 &= 2y \cos y - 2 \sin y \\ q_3 &= \frac{-g}{2} \sin 2y \end{aligned} \quad (\text{A.30})$$

Ces deux dernières équations correspondent à (II.2.2.9) et (II.2.2.10).

Enfin, il reste à déterminer les contraintes subies par le transistor. La valeur de V_{cmax} , valeur crête de la tension aux bornes du transistor, est obtenue par dérivation de l'équation (A.8). Cette dérivée s'annule en θ_{max} de telle sorte que:

$$\begin{aligned} V_{cmax} &= v_C(\theta_{max}) \\ \left. \frac{dv_c}{d\theta} \right|_{\theta_{max}} &= 0 \end{aligned} \quad (\text{A.31})$$

La résolution de cette équation donne:

$$\theta_{max} = \text{asin} \frac{1}{g} - \varphi \quad (\text{A.32})$$

La valeur de V_{cmax} est déterminée par combinaison des équations (A.8), (A.19) et (A.32):

$$V_{cmax} = V_{cc} \cdot 2\pi \frac{\left[\left(y - \frac{\pi}{2} \right) + \theta_{max} + g \sin(\varphi - y) + g \cos(\theta_{max} + \varphi) \right]}{[2y^2 + 2yg \sin(\varphi - y)] - 2g \sin \varphi \sin y} \quad (\text{A.33})$$

La valeur de I_{smax} , courant maximal dans le transistor, est calculée plus simplement en remarquant qu'elle correspond à la somme du courant d'entrée I et du courant maximal dans le circuit résonnant série. Nous avons donc:

$$I_{smax} = I(1 + g) \quad (\text{A.34})$$

Cette valeur n'est exacte qu'à condition que le courant i_o atteigne un minimum durant la période où le transistor conduit. Si ce n'est pas le cas, le courant i_s atteint un maximum à l'instant où le transistor se coupe et cette valeur est plus faible que celle donnée par l'équation (A.34). Dans tous les cas, cette dernière ne sous-estime pas la contrainte en courant subie par le transistor et nous la conservons comme valeur de référence.

Nous recherchons la valeur de y minimisant à la fois les contraintes en courant et tension sur le transistor. Il est donc intéressant d'introduire la notion de capacité à délivrer de la puissance [II.7] définie comme la puissance produite en sortie lorsque le transistor subit un pic de tension de 1V et de courant de 1A. c_p représente en fait l'inverse du facteur de dimensionnement du transistor qui définit le volume de silicium nécessaire à la fourniture d'une puissance donnée. Mathématiquement, nous pouvons écrire ce facteur c_p comme suit:

$$c_p = \frac{P_o}{v_{smax} i_{smax}} \quad (\text{A.35})$$

En se basant sur le fait que le rendement de l'inverseur vaut 1 et en introduisant les équations (A.33) et (A.34), nous obtenons:

$$c_p = \frac{[2y^2 + 2yg \sin(\varphi - y)] - 2g \sin \varphi \sin y}{2\pi(1 + g) \left[\left(y - \frac{\pi}{2} \right) + \theta_{max} + g \sin(\varphi - y) + g \cos(\theta_{max} + \varphi) \right]} \quad (\text{A.36})$$

ANNEXE B

Méthode de calcul des paramètres du redresseur de classe E de type ZCSR

Les calculs ci-après [II.11] illustrent la méthode employée pour l'extraction des paramètres permettant le dimensionnement du redresseur de classe E présenté dans le paragraphe II-3-2. La résolution est basée sur les hypothèses posées dans ce paragraphe. La figure figure B.1 présente les schémas équivalents adoptés pour le calcul.

Pour $0 \leq \omega t \leq 2\pi D$, la diode conduit et la tension à ses bornes est nulle. Par conséquent, nous avons, $v_L = V_0$ et le courant i_L dans l'inductance est donné par:

$$i_L(t) = \frac{1}{\omega L} \cdot \int_0^{\omega t} v_L d\omega t + i_L(0) = \frac{V_0 \omega t}{\omega L} + I_m \cdot \sin(\phi) \quad (\text{B.1})$$

Par conséquent, le courant i_D dans la diode est donné par:

$$i_D(t) = i(t) - i_L(t) = I_m \cdot [\sin(\omega t + \phi) - \sin(\phi)] - \frac{V_0 \omega t}{\omega L} \quad (\text{B.2})$$

A $\omega t = 0$, le circuit est dimensionné de telle sorte que la diode entre en conduction à variation de courant nulle. Par conséquent:

$$\left. \frac{di_D}{d\omega t} \right|_{\omega t = 0} = 0 \quad (\text{B.3})$$

De cette équation découle:

$$I_m = \frac{V_0}{\omega L \cos \phi} = \frac{R_L I_0}{\omega L \cos \phi} \quad (\text{B.4})$$

La substitution de cette équation dans (B.2) permet d'obtenir l'équation:

$$\frac{i_D(t)}{I_0} = \begin{cases} \frac{R_L}{\omega L} \cdot [\sin \omega t - \omega t - \tan \phi \cdot (1 - \cos \omega t)] & \text{pour } 0 < \omega t < 2\pi D \\ 0 & \text{pour } 2\pi D < \omega t < 2\pi \end{cases} \quad (\text{B.5})$$

qui correspond à l'équation en courant (II.3.2.6).

La valeur moyenne du courant dans la diode est égale à I_0 , ce qui implique:

$$I_0 = \frac{1}{2\pi} \cdot \int_0^{2\pi D} i_D d(\omega t) = \frac{R_L I_0}{2\pi \omega L} \cdot [1 - 2\pi^2 D^2 - \cos 2\pi D + \tan \phi (\sin 2\pi D - 2\pi D)] \quad (\text{B.6})$$

A $\omega t = 2\pi D$, la diode se coupe. Ceci induit que $i_D(2\pi D) = 0$. (B.5) donne alors l'équation (II.3.2.3):

$$\tan \phi = \frac{\sin 2\pi D - 2\pi D}{1 - \cos 2\pi D} \quad (\text{B.7})$$

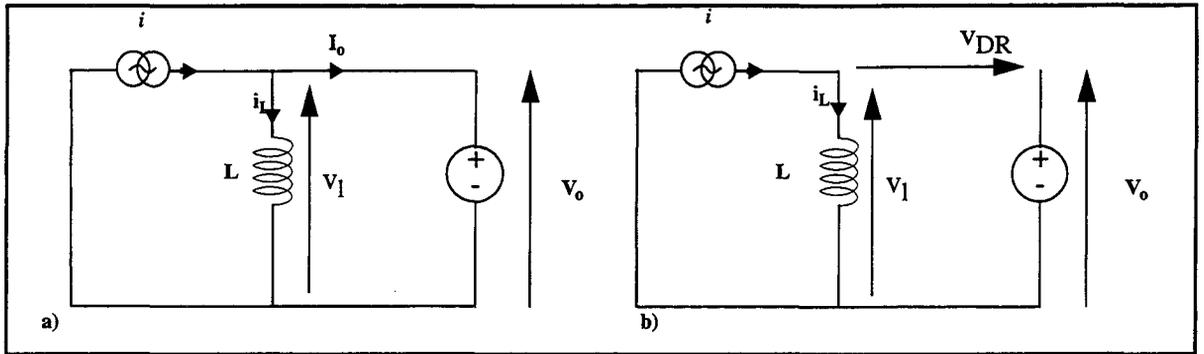


figure B.1: Schéma équivalent du redresseur a) quand la diode conduit, b) quand la diode ne conduit pas.

La combinaison de cette équation et de (B.6) permet de déterminer la valeur de Q_r de l'équation (II.3.2.4):

$$\frac{R_L}{\omega L} = 2\pi \cdot \left[1 - 2\pi^2 D^2 - \cos 2\pi D + \frac{(\sin 2\pi D - 2\pi D)^2}{1 - \cos 2\pi D} \right]^{-1} \quad (\text{B.8})$$

Pour $2\pi D \leq \omega t \leq 2\pi$, la diode est non-conductrice. Par conséquent, le courant circulant dans l'inductance L vaut:

$$i_L(t) = I_m \cdot \sin(\omega t + \phi) \quad (\text{B.9})$$

La tension aux bornes de l'inductance est donc:

$$v_L = \omega L \frac{di_L}{d(\omega t)} = \omega L I_m \cdot \cos(\omega t + \phi) = V_0 \frac{\cos(\omega t + \phi)}{\cos \phi} = V_0 (\cos \omega t - \tan \phi \sin \omega t) \quad (\text{B.10})$$

La tension inverse v_{DR} aux bornes de la diode de redressement est donnée par $v_{DR} = V_0 - v_L$, soit:

$$\frac{v_{DR}}{V_0} = \begin{cases} 0 & \text{pour } 0 < \omega t < 2\pi D \\ 1 + \tan \phi \sin \omega t - \cos \omega t & \text{pour } 2\pi D < \omega t < 2\pi \end{cases} \quad (\text{B.11})$$

correspondant à l'équation de tension (II.3.2.6).

Sur une période, la tension v_L est donnée par:

$$v_L = \begin{cases} V_0 & \text{pour } 0 < \omega t < 2\pi D \\ V_0 \frac{\cos(\omega t + \phi)}{\cos \phi} & \text{pour } 2\pi D < \omega t < 2\pi \end{cases} \quad (\text{B.12})$$

Il est ainsi aisé d'exprimer la composante fondamentale v_1 de v_L sous la forme:

$$v_1 = v_{Ri} + v_{Li} = V_{Ri} \sin(\omega t + \phi) + V_{Li} \cos(\omega t + \phi) \quad (\text{B.13})$$

avec:

$$V_{Ri} = \frac{1}{\pi} \cdot \int_0^{2\pi} v_L \sin(\omega t + \phi) d(\omega t) \quad (\text{B.14})$$

et:

$$V_{Li} = \frac{1}{\pi} \cdot \int_0^{2\pi} v_L \cos(\omega t + \phi) d(\omega t) \quad (\text{B.15})$$

V_{Ri} est l'amplitude de la composante en phase avec le courant d'entrée et correspond donc à la tension aux bornes d'une résistance équivalente d'entrée R_i . La résolution de (B.14) produit:

$$V_{Ri} = \frac{V_0}{\pi} \left[\cos\phi - \cos(2\pi D + \phi) + \frac{\sin^2\phi - \sin^2(2\pi D + \phi)}{\cos\phi} \right] \quad (\text{B.16})$$

La substitution de (B.4) dans cette équation permet de déterminer R_i :

$$R_i = \frac{V_{Rim}}{I_m} = \frac{\omega L}{\pi} \left\{ \cos\phi [\cos\phi - \cos(2\pi D + \phi)] + \frac{1}{2} [\sin^2\phi - \sin^2(2\pi D + \phi)] \right\} \quad (\text{B.17})$$

La combinaison de (B.8) avec (B.17) permet d'obtenir (II.3.2.10) soit:

$$\frac{R_i}{R_L} = \frac{(\cos\phi)^2}{2\pi^2} \cdot [1 - 2\pi^2 D^2 - \cos 2\pi D + \tan\phi(\sin 2\pi D - 2\pi D)]^2 \quad (\text{B.18})$$

et la combinaison de (B.18) avec (B.8) donne (II.3.2.11):

$$\frac{R_i}{\omega L} = \frac{(\cos\phi)^2}{\pi} \cdot [1 - 2\pi^2 D^2 - \cos 2\pi D + \tan\phi(\sin 2\pi D - 2\pi D)] \quad (\text{B.19})$$

V_{Li} est l'amplitude de la composante en quadrature de phase avec le courant d'entrée. Le développement de (B.15) donne:

$$V_{Li} = \frac{V_0}{\pi} \left[\sin(2\pi D + \phi) - \frac{1}{2} \sin\phi + \frac{4\pi(1-D) - \sin(4\pi D + 2\phi)}{4\cos\phi} \right] \quad (\text{B.20})$$

A cette tension correspond une impédance X_i telle que:

$$\begin{aligned} X_i &= \frac{V_{Li}}{I_m} = \frac{\omega L}{\pi} \left\{ \pi(1-D) + \cos\phi \sin(2\pi D + \phi) - \frac{1}{4} [\sin 2\phi + \sin(4\pi D + 2\phi)] \right\} \\ &= \omega L_i \end{aligned} \quad (\text{B.21})$$

Le réarrangement de cette équation donne:

$$\frac{L_i}{L} = \frac{1}{\pi} \cdot \left\{ \pi \cdot (1-D) + \cos\phi(\sin 2\pi D + \phi) - \frac{1}{4} \cdot [\sin 2\phi + \sin(4\pi D + 2\phi)] \right\} \quad (\text{B.22})$$

qui est aussi l'équation (II.3.2.12).

En conclusion, nous remarquons que l'impédance d'entrée équivalente du circuit à la fréquence de fonctionnement est simplement caractérisée par la mise en série d'une résistance et d'une inductance.

Méthode de calcul des paramètres du redresseur de classe E de type ZVSR

Les calculs ci-après illustrent la méthode employée pour l'extraction des paramètres permettant le dimensionnement du redresseur de classe E présenté dans le paragraphe II-3-3. La résolution est basée sur les hypothèses et notations posées dans ce paragraphe. La figure figure C.1 présente les schémas équivalents adoptés pour le calcul.

C.1. Relations entre D , Q_r et Ω

Durant l'intervalle de temps $0 \leq \omega t \leq 2\pi D$, la diode est conductrice. D'après la figure C.1a), le système est alors gouverné par deux équations:

$$v_L = V_o \quad (C.1)$$

et

$$\frac{1}{\omega_r^2} \frac{d^2 i_L}{dt^2} + i_L = I_m \sin(\omega t + \Phi) \quad (C.2)$$

Sa résolution donne:

$$i_L = A \cos\left(\frac{\omega t}{\Omega}\right) + B \sin\left(\frac{\omega t}{\Omega}\right) + \frac{I_m}{1 - \Omega^2} \sin(\omega t + \Phi) \quad (C.3)$$

et:

$$v_L = -\sqrt{\frac{L}{C}} \left(A \sin\left(\frac{\omega t}{\Omega}\right) - B \cos\left(\frac{\omega t}{\Omega}\right) - \frac{I_m \Omega}{1 - \Omega^2} \cos(\omega t + \Phi) \right) \quad (C.4)$$

A et B sont à déterminer. Il n'y a pas de solution pour Ω égal à 1 qui correspond au cas où le circuit fonctionne à la fréquence de résonance. Dans ce cas il est nécessaire de simplifier l'équation (C.2) pour trouver une solution.

A $\omega t = 2\pi D$, la diode se coupe selon les conditions suivantes:

$$\begin{aligned} v_L(2\pi D) &= V_o \\ i_L(2\pi D) &= I_m \sin(2\pi D + \phi) \end{aligned} \quad (C.5)$$

La substitution de (C.5) dans (C.3) et (C.4) permet d'exprimer A et B sous la forme:

$$\begin{aligned} A(D, \Omega) &= V_o V_a + I_m \cos(\Phi) F_a - I_m \sin(\Phi) G_a \\ B(D, \Omega) &= V_o V_b + I_m \cos(\Phi) F_b - I_m \sin(\Phi) G_b \end{aligned} \quad (C.6)$$

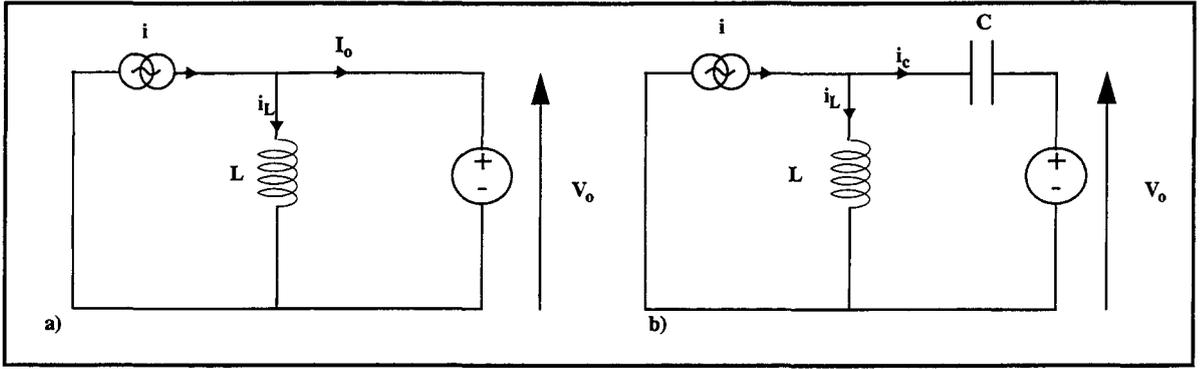


figure C.1: Schémas équivalents du redresseur ZVSR a) quand la diode conduit, b) quand la diode est coupée.

avec:

$$V_a(D, \Omega) = -\sqrt{\frac{C}{L}}(\sin d_1) \quad (C.7)$$

$$V_b(D, \Omega) = \sqrt{\frac{C}{L}}(\cos d_1)$$

$$F_a(D, \Omega) = q_1(\sin(d_1)\cos(2\pi D) - \Omega\cos(d_1)\sin(2\pi D)) \quad (C.8)$$

$$F_b(D, \Omega) = -q_1(\cos(d_1)\cos(2\pi D) + \Omega\sin(d_1)\sin(2\pi D))$$

$$G_a(D, \Omega) = q_1(\sin(d_1)\sin(2\pi D) + \Omega\cos(d_1)\cos(2\pi D)) \quad (C.9)$$

$$G_b(D, \Omega) = -q_1(\cos(d_1)\sin(2\pi D) - \Omega\sin(d_1)\cos(2\pi D))$$

$$d_1 = \frac{2\pi D}{\Omega} \quad (C.10)$$

et:

$$q_1 = \frac{\Omega}{1 - \Omega^2}$$

A $\omega t=2\pi$, la diode redevient conductrice et v_C s'annule. Ceci implique que $v_L(2\pi)=V_o$. Une nouvelle équation apparaît donc:

$$V_o = -\sqrt{\frac{L}{C}}\left(A\sin\left(\frac{2\pi}{\Omega}\right) - B\cos\left(\frac{2\pi}{\Omega}\right) - \frac{I_m\Omega}{1 - \Omega^2}\cos(\Phi)\right) \quad (C.11)$$

La combinaison de (C.6) et (C.11) donne:

$$\alpha_1\cos(\Phi) + \beta_1\sin(\Phi) = Q_r K_1 G_i \quad (C.12)$$

avec:

$$\alpha_1(D, \Omega) = -\sin\left(\frac{d_1}{D}\right)F_a(D, \Omega) + \cos\left(\frac{d_1}{D}\right)F_b(D, \Omega) + q_1$$

$$\beta_1(D, \Omega) = \sin\left(\frac{d_1}{D}\right)G_a(D, \Omega) - \cos\left(\frac{d_1}{D}\right)G_b(D, \Omega) \quad (C.13)$$

$$K_1(D, \Omega) = 1 - \cos\left(d_1 - \frac{d_1}{D}\right)$$

G_i est le gain en courant tel qu'il est défini dans le paragraphe II-3-2-b.

La valeur moyenne de v_L est égale à 0. En conséquence, celle de v_C vaut $-V_o$, d'où:

$$V_o = -\frac{1}{2\pi} \cdot \int_{2\pi D}^{2\pi} (v_L - V_o) d(\omega t) \quad (\text{C.14})$$

En développant (C.14) et en y introduisant (C.6), nous obtenons:

$$\alpha_2 \cos(\Phi) + \beta_2 \sin(\Phi) = Q_r K_2 G_i \quad (\text{C.15})$$

avec:

$$\begin{aligned} \alpha_2(D, \Omega) &= IF_a(D, \Omega) + JF_b(D, \Omega) - q_1 \sin(2\pi D) \\ \beta_2(D, \Omega) &= q_1(1 - \cos(2\pi D)) - (IG_a(D, \Omega) + JG_b(D, \Omega)) \\ K_2(D, \Omega) &= \Omega \sin\left(d_1 - \frac{d_1}{D}\right) - 2\pi D \end{aligned} \quad (\text{C.16})$$

et:

$$\begin{aligned} I(D, \Omega) &= \Omega \left(\cos\left(\frac{d_1}{D}\right) - \cos d_1 \right) \\ J(D, \Omega) &= \Omega \left(\sin\left(\frac{d_1}{D}\right) - \sin d_1 \right) \end{aligned} \quad (\text{C.17})$$

Le système formé par les équations (C.12) et (C.15) peut être résolu en fonction de $\cos\phi$ et $\sin\phi$. Les solutions sont:

$$\begin{aligned} \cos\Phi &= Q_r G_i \frac{\beta_2 K_1 - \beta_1 K_2}{\alpha_1 \beta_2 - \alpha_2 \beta_1} \\ \sin\Phi &= Q_r G_i \frac{\alpha_2 K_1 - \alpha_1 K_2}{\alpha_2 \beta_1 - \alpha_1 \beta_2} \end{aligned} \quad (\text{C.18})$$

soit:

$$\Phi = \text{atan}\left(\frac{\alpha_1 K_2 - \alpha_2 K_1}{\beta_2 K_1 - \beta_1 K_2}\right) \quad (\text{C.19})$$

Cette formule est utilisée pour le calcul de ϕ une fois que les valeurs adéquates de D et Ω sont déterminées.

La combinaison de (C.12) et (C.19) permet d'écrire le gain G_i en fonction de Q_r , D et Ω et d'obtenir la fonction F_I de l'équation (II.3.3.5):

$$\begin{aligned} G_i = F_I(D, \Omega, Q_r) &= \frac{1}{K_1 Q_r} \left(\alpha_1 \cos\left(\text{atan}\left(\frac{\alpha_1 K_2 - \alpha_2 K_1}{\beta_2 K_1 - \beta_1 K_2}\right)\right) \right. \\ &\quad \left. + \beta_1 \sin\left(\text{atan}\left(\frac{\alpha_1 K_2 - \alpha_2 K_1}{\beta_2 K_1 - \beta_1 K_2}\right)\right) \right) \end{aligned} \quad (\text{C.20})$$

Les substitutions de (C.7) et (C.19) dans (C.6) induisent:

$$\begin{aligned} A &= I_o Q_r A_r \\ B &= I_o Q_r B_r \end{aligned} \quad (C.21)$$

avec:

$$\begin{aligned} A_r(D, \Omega) &= \sin(d_1) + \frac{\beta_2 K_1 - \beta_1 K_2}{\alpha_1 \beta_2 - \alpha_2 \beta_1} F_a - \frac{\alpha_2 K_1 - \alpha_1 K_2}{\alpha_2 \beta_1 - \alpha_1 \beta_2} G_a \\ B_r(D, \Omega) &= \cos(d_1) + \frac{\beta_2 K_1 - \beta_1 K_2}{\alpha_1 \beta_2 - \alpha_2 \beta_1} F_b - \frac{\alpha_2 K_1 - \alpha_1 K_2}{\alpha_2 \beta_1 - \alpha_1 \beta_2} G_b \end{aligned} \quad (C.22)$$

De (C.21) et (C.4), nous tirons:

$$v_L = -V_o A_r \sin\left(\frac{\omega t}{\Omega}\right) + V_o B_r \cos\left(\frac{\omega t}{\Omega}\right) + V_o \frac{q_1}{G_i Q_r} \cos(\omega t + \Phi) \quad (C.23)$$

C.2. Détermination de l'impédance équivalente d'entrée du redresseur

L'impédance équivalente du circuit en entrée est déterminée de la manière suivante. La tension d'entrée étant périodique, il est possible de déterminer sa composante fondamentale v_f à la fréquence de fonctionnement par le biais d'une décomposition en série de Fourier. Nous pouvons alors écrire:

$$v_f = V_{Ri} \sin(\omega t + \Phi) + V_{xi} \cos(\omega t + \Phi) \quad (C.24)$$

V_{Ri} est donnée par:

$$V_{Ri} = \frac{1}{\pi} \int_0^{2\pi} v_L \sin(\omega t + \Phi) d(\omega t) \quad (C.25)$$

et peut être calculé en introduisant (C.1) et (C.23) dans (C.25). Nous obtenons ainsi:

$$V_{Ri} = V_o \sum_{j=1}^4 V_{rj} \quad (C.26)$$

avec:

$$\begin{aligned} V_{r1} &= -\frac{1}{\pi} (\cos(2\pi D + \Phi) - \cos \Phi) \\ V_{r2} &= \frac{A_r}{2\pi} \left[w_1 \left(\sin\left(\frac{2\pi}{w_1} + \Phi\right) - \sin\left(\frac{2\pi D}{w_1} + \Phi\right) \right) - w_2 \left(\sin\left(\frac{2\pi}{w_2} - \Phi\right) - \sin\left(\frac{2\pi D}{w_2} - \Phi\right) \right) \right] \\ V_{r3} &= \frac{B_r}{2\pi} \left[w_1 \left(\cos\left(\frac{2\pi D}{w_1} + \Phi\right) - \cos\left(\frac{2\pi}{w_1} + \Phi\right) \right) - w_2 \left(\cos\left(\frac{2\pi D}{w_2} - \Phi\right) - \cos\left(\frac{2\pi}{w_2} - \Phi\right) \right) \right] \\ V_{r4} &= \frac{q_1}{2\pi Q_r G_i} (\sin^2(\Phi) - \sin^2(2\pi D + \Phi)) \end{aligned} \quad (C.27)$$

et:

$$w_1 = \frac{\Omega}{1 + \Omega} \quad w_2 = \frac{\Omega}{1 - \Omega} \quad (\text{C.28})$$

V_{Ri} est l'amplitude de la composante en phase avec le courant d'entrée. Elle correspond donc à la tension aux bornes d'une résistance équivalente d'entrée R_i donnée par:

$$R_i = \frac{V_{Ri}}{I_m} \quad (\text{C.29})$$

soit:

$$\frac{R_i}{R_L} = G_i \sum_{i=1}^4 V_{ri} = F_1(D, \Omega, Q_r) \cdot F_2(D, \Omega, Q_r) \quad (\text{C.30})$$

F_2 est utilisée pour le calcul de la valeur de D correspondant a une valeur donnée de Q_r et Ω

V_{Xi} est donnée par:

$$V_{Xi} = \frac{1}{\pi} \int_0^{2\pi} v_l \cos(wt + \Phi) d(wt) \quad (\text{C.31})$$

L'introduction de (C.1)et (C.23) dans (C.25) produit:

$$V_{xi} = V_o \sum_{j=1}^4 V_{xj} \quad (\text{C.32})$$

où:

$$\begin{aligned} V_{x1} &= \frac{1}{\pi} (\sin(2\pi D + \Phi) - \sin \Phi) \\ V_{x2} &= -\frac{A_r}{2\pi} \left[w_1 \left(\cos\left(\frac{2\pi D}{w_1} + \Phi\right) - \cos\left(\frac{2\pi}{w_1} + \Phi\right) \right) + w_2 \left(\cos\left(\frac{2\pi D}{w_2} - \Phi\right) - \cos\left(\frac{2\pi}{w_2} - \Phi\right) \right) \right] \\ V_{x3} &= \frac{B_r}{2\pi} \left[w_1 \left(\sin\left(\frac{2\pi}{w_1} + \Phi\right) - \sin\left(\frac{2\pi D}{w_1} + \Phi\right) \right) + w_2 \left(\sin\left(\frac{2\pi D}{w_2} - \Phi\right) - \sin\left(\frac{2\pi}{w_2} - \Phi\right) \right) \right] \\ V_{x4} &= \frac{q_1}{2\pi Q_r G_i} \left[2\pi(1 - D) + \frac{1}{2} (\sin(2\Phi) - \sin(4\pi D + 2\Phi)) \right] \end{aligned} \quad (\text{C.33})$$

V_{Xi} est l'amplitude de la composante en quadrature de phase avec le courant d'entrée. Elle correspond donc à la tension aux bornes d'une réactance équivalente d'entrée X_i en série avec R_i et donnée par:

$$X_i = \frac{V_{Xi}}{I_m} \quad (\text{C.34})$$

Si X_i est positive, (C.34) peut être transformée comme suit:

$$L_i \omega = \frac{V_{Xi}}{I_m} \quad (\text{C.35})$$

où L_i est l'inductance équivalente d'entrée à la fréquence de fonctionnement. En introduisant (C.32) dans (C.35), nous arrivons à:

$$\frac{L_i}{L} = \frac{G_i Q_r}{\Omega} \sum_{j=1}^4 V_{xj} \quad (\text{C.36})$$

Une fois que les valeurs associées de D , Q_r et Ω ont été calculées, C.36 est employée pour déterminer les valeurs de la figure II.27.

Si X_i est négative, (C.34) devient:

$$\frac{1}{C_i \omega} = \frac{V_{X_i}}{I_m} \quad (\text{C.37})$$

où C_i est la capacité équivalente d'entrée à la fréquence de fonctionnement. En introduisant (C.32) dans (C.35), nous arrivons à:

$$\frac{C}{C_i} = \Omega Q_r G_i \sum_{j=1}^4 V_{xj} \quad (\text{C.38})$$

Cette équation permet également de déterminer les valeurs de la figure II.27

C.3. Détermination des contraintes sur la diode de redressement

Durant l'intervalle $0 \leq \omega t \leq 2\pi D$ où la diode conduit, le courant circulant dans L est déterminé par:

$$i_L = \int_0^{2\pi D} V_L d\omega t + I_L(0) \quad (\text{C.39})$$

La continuité du courant dans l'inductance impose:

$$i_L(0) = i_L(2\pi) \quad (\text{C.40})$$

Les substitutions successives de (C.40), (C.3), (C.21) et page 165 dans (C.39) donnent:

$$\frac{i_L}{I_o} = A_r Q_r \cos\left(\frac{2\pi}{\Omega}\right) + B_r Q_r \sin\left(\frac{2\pi}{\Omega}\right) + \frac{1}{(1 - \Omega^2)G_i} \sin \Phi \quad (\text{C.41})$$

Le courant i_D circulant dans la diode vaut:

$$i_D = i - i_L \quad (\text{C.42})$$

Nous développons cette équation en y introduisant (C.41) et obtenons:

$$\frac{i_D}{I_o} = \frac{1}{G_i} \sin(\omega t + \Phi) - A_r Q_r \cos\left(\frac{2\pi}{\Omega}\right) - B_r Q_r \sin\left(\frac{2\pi}{\Omega}\right) - \frac{1}{(1 - \Omega^2)G_i} \sin \Phi \quad (\text{C.43})$$

Cette équation permet de déterminer la valeur maximale I_{DM} du courant dans la diode. La procédure de calcul consiste à rechercher numériquement la valeur la plus élevée de (C.43) dans l'intervalle $0 \leq \omega t \leq 2\pi D$. Le résultat obtenu est une valeur approchée de la valeur théorique mais

l'erreur commise est très faible si l'incrément de ωt est suffisamment petit. En outre, il n'est pas nécessaire de connaître une valeur exacte de I_{DM} , seul importe son ordre de grandeur pour le choix correct de la diode lors de la conception.

Durant l'intervalle $2\pi D \leq \omega t \leq 2\pi$, la diode ne conduit pas. La tension inverse à ses bornes est donnée par:

$$v_{DR} = V_o - v_L \quad (\text{C.44})$$

Cette équation est ré-arrangée en y introduisant (C.23):

$$\frac{v_{DR}}{V_o} = 1 + A_r \sin\left(\frac{\omega t}{\Omega}\right) - B_r \cos\left(\frac{\omega t}{\Omega}\right) - \frac{q_1}{G_i Q_r} \cos(\omega t + \Phi) \quad (\text{C.45})$$

Pour la détermination de V_{DRM} , valeur maximale de la tension inverse aux bornes de la diode, nous avons recours à la même procédure que celle employée pour I_{DM} , avec les mêmes remarques quant à la précision du résultat.

ANNEXE D

Méthode de calcul des grandeurs caractéristiques de l'inverseur de classe E en fonction de α et Γ

L'étude ci-après présente la méthode d'extraction des grandeurs caractéristiques de l'inverseur de classe E, opérant en régime sous-optimal, en fonction des paramètres α et Γ . Ces calculs permettent d'obtenir les équations présentées dans le paragraphe III-2-4-a.. Les notations utilisées sont rappelées sur les schémas des figures D .1 et D .2.

Le courant i_{oi} circulant dans le circuit résonant série est donné par:

$$i_{oi}(\theta) = I_{oi} \cos \theta \quad (D.1)$$

Le courant i_s de l'interrupteur vaut donc:

$$i_s(\theta) = I_{lf} + I_{oi} \cos \theta \quad (D.2)$$

Partant de la définition de α et Φ , nous avons:

$$i_s(\Phi - \alpha) = 0 \quad (D.3)$$

La combinaison de (D.1) et (D.2) permet de déterminer le gain g de l'inverseur:

$$g(\alpha, \Gamma) = \frac{I_{oi}}{I_{lf}} = \frac{1}{\cos(\Phi - \alpha)} \quad (D.4)$$

Cette équation correspond à l'expression (III.2.4.3).

Durant l'intervalle Γ , la capacité C_s se charge et puis se décharge complètement. Ceci implique:

$$\int_{\Phi}^{\Phi + \Gamma} i_s(\theta) d\theta = 0 \quad (D.5)$$

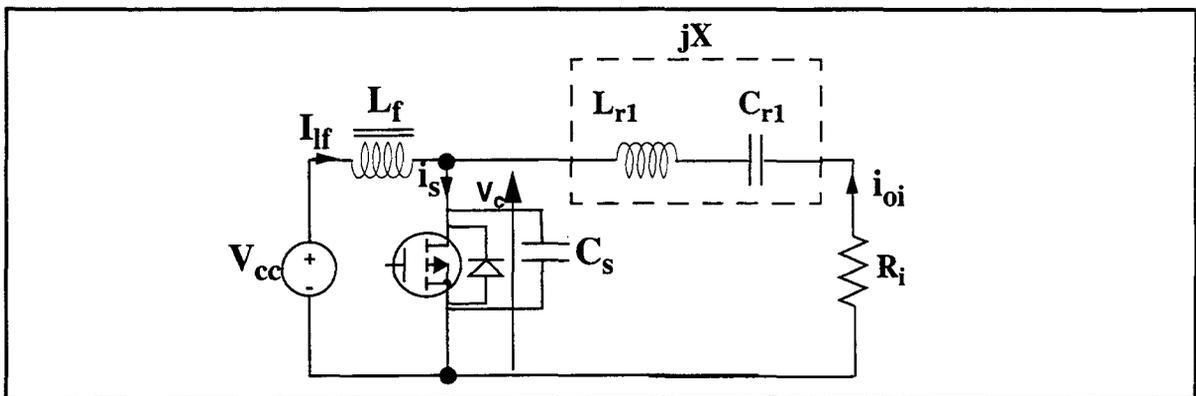


figure D.1: Schéma de l'inverseur de classe E explicitant les notations utilisées dans les calculs

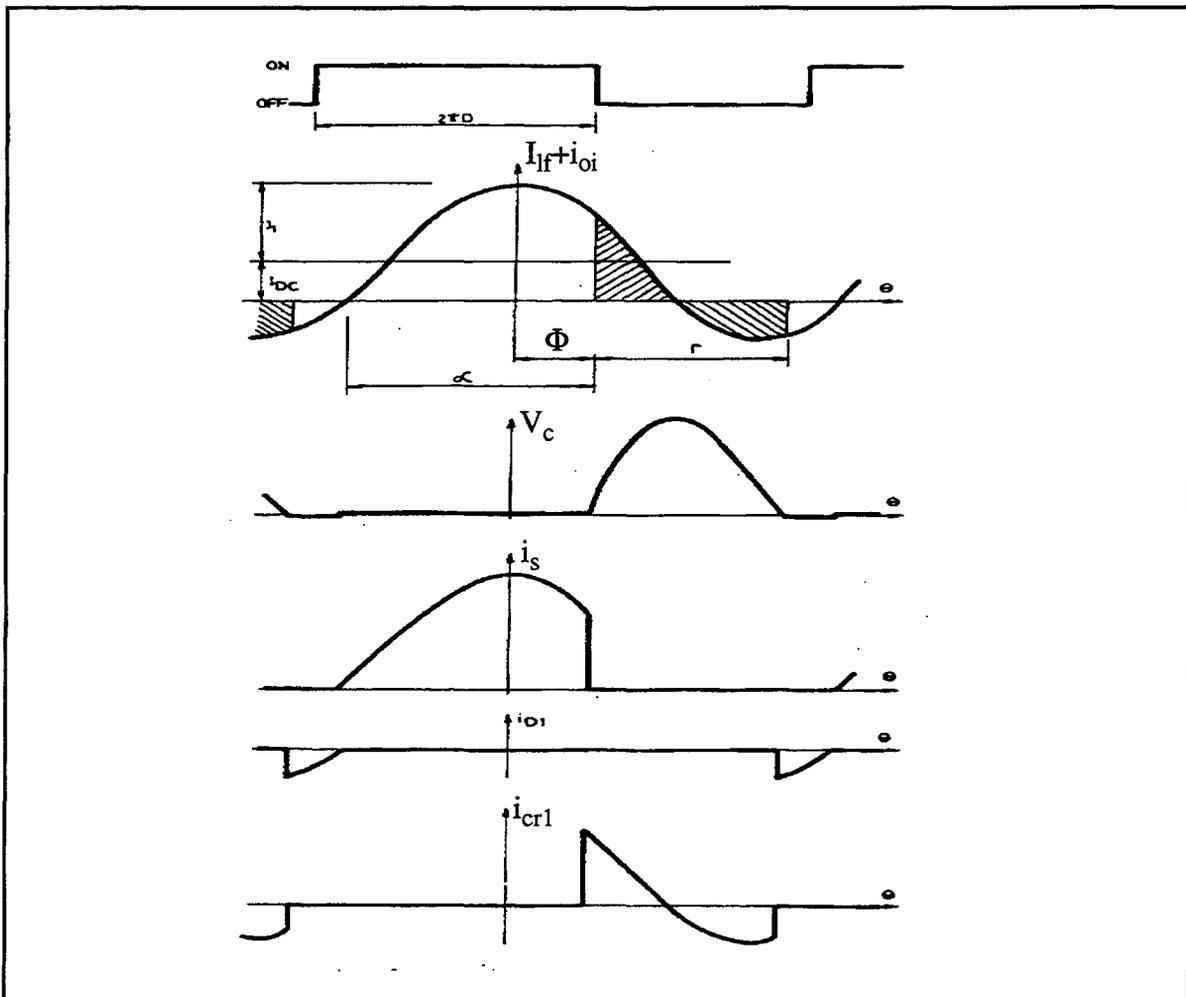


figure D.2: Formes d'ondes des courants et tensions caractéristiques de l'inverseur opérant en régime sous-optimal

Le développement de cette expression donne:

$$\frac{I_{oi}}{I_{lf}} = \Gamma \left(\frac{1}{\sin \Phi - \sin(\Phi + \Gamma)} \right) \quad (D.6)$$

De l'égalité entre (D.4) et (D.6) découle l'expression (III.2.4.2):

$$\tan \Phi = \frac{\sin \Gamma - \Gamma \cos \alpha}{1 - \cos \Gamma + \Gamma \sin \alpha} \quad (D.7)$$

La composante fondamentale du courant circulant dans C_s est I_1 telle que:

$$I_1 = \frac{1}{\pi} \int_{\Phi}^{\Phi + \Gamma} i_s(\theta) e^{-j\theta} d\theta \quad (D.8)$$

La valeur fondamentale V_1 de la tension aux bornes de C_s est donc:

$$V_1 = jX_{cs} I_1 \quad (D.9)$$

avec

$$X_{cs} = \frac{1}{\omega C_s} \quad (D.10)$$

Par conséquent, l'impédance Z du circuit résonnant série $L_{rI}-C_{rI}-R_i$ est donnée par:

$$Z = -\frac{V_1}{I_{oi}} = \frac{jX_{cI}}{\pi I_{oi}} \int_{\Phi}^{\Phi+\Gamma} i_s(\theta) e^{-j\theta} d\theta \quad (D.11)$$

Cette équation est résolue en y introduisant (D.2) puis séparée en sa partie réelle R_i et imaginaire X normalisées par rapport à X_{cS} . Nous obtenons ainsi:

$$\frac{X}{X_{cS}} = \frac{1}{\pi} \left[\frac{1}{2} \Gamma + \frac{1}{4} \sin(2(\Phi + \Gamma)) - \frac{1}{4} \sin 2\Phi + \tan \phi (\sin(\Phi + \Gamma) - \sin \Phi) \right] \quad (D.12)$$

et:

$$\frac{R_i}{X_{cS}} = \frac{1}{\pi} \left[-\frac{1}{4} \cos(2(\Phi + \Gamma)) + \frac{1}{4} \cos 2\Phi + \frac{1}{\Gamma} (\sin(\Phi + \Gamma) - \sin \Phi) (\cos(\Phi + \Gamma) - \cos \Phi) \right] \quad (D.13)$$

Ces deux expressions correspondent à (III.2.4.4) et (III.2.4.5).

Il est aisé de remarquer que toutes les expressions présentées ci-dessus ne dépendent que de α et Γ .

Modèles dits comportementaux de transistors et diodes de puissance

Cette annexe décrit les modèles de transistor et de diode de puissance utilisés dans le cadre de cette étude et implantés sous forme de modèles comportementaux (écrits sous forme mathématique et non pas sous forme de schéma électrique) dans le simulateur de circuits ELDO.

E.1. Modélisation du transistor de puissance

Description du modèle

Les convertisseurs étudiés font appel à des transistors de puissance à structure verticale [E.1] dont la vue en coupe est donnée sur la figure E.1a). Deux schémas électriques simplifiés équivalant à cette structure sont donnés sur la figure E.1b). Ils font apparaître la diode parasite existant entre la source et le drain du transistor.

Le schéma en coupe permet également de faire apparaître les capacités subsistant entre les diverses connexions. Il existe ainsi entre la source et la grille une capacité C_{gs} de recouvrement dont la valeur peut être considérée comme constante. Par contre, la capacité C_{gd} entre la grille et le drain est de type MOS et sa valeur varie en fonction de la polarisation:

- quand la polarisation de la grille est supérieure à celle du drain (transistor à l'état passant) la zone N sous la grille est en régime d'accumulation et la capacité grille-drain est égale à la capacité d'oxyde C_{ox} de valeur constante.

- quand la polarisation de la grille est inférieure à celle du drain (transistor bloqué), la zone N sous la grille est déplétée et la capacité correspondante décroît avec l'augmentation de la tension V_{dg} (élargissement de la zone de charge d'espace).

La capacité C_{ds} est également une capacité de jonction (due à la diode) dont la valeur décroît avec l'augmentation de la tension V_{ds} .

Les constructeurs de transistors de puissance ne donnent pas les valeurs de ces capacités mais plutôt les valeurs des capacités d'entrée C_{iss} et de sortie C_{oss} définies par:

- $C_{iss} = C_{gs} + C_{gd}$

- $C_{oss} = C_{ds} + C_{gd}$

Il est évident que ces capacités équivalentes ne sont pas indépendantes des tensions aux bornes du composant. Il est donc très important de tenir compte de cet effet dans les applications de type classe E où une capacité de shunt, placée en parallèle entre la source et le drain, doit être évaluée finement pour éviter toute dissipation. Malheureusement, les modèles standards de transistors de puissance implantés sous les simulateurs type SPICE ne tiennent pas compte du caractère non linéaire de C_{iss} et C_{oss} . Il existe cependant des macro-modèles de transistors MOS, sous forme de schéma électrique équivalent [E.2], qui pallient à ce manque. Mais les durées de simulations qui leur sont associées ne sont pas compatibles avec notre étude. C'est pourquoi, nous avons recours à un modèle semi-comportemental du transistor MOS représenté sur la figure E.2. Tous les composants sont standards sauf la capacité C_{gd} implantée sous forme de modèle comportemental c'est à dire que la valeur du courant la parcourant est directement écrite mathématiquement en fonction de la tension à ses bornes. Le modèle choisi pour cette

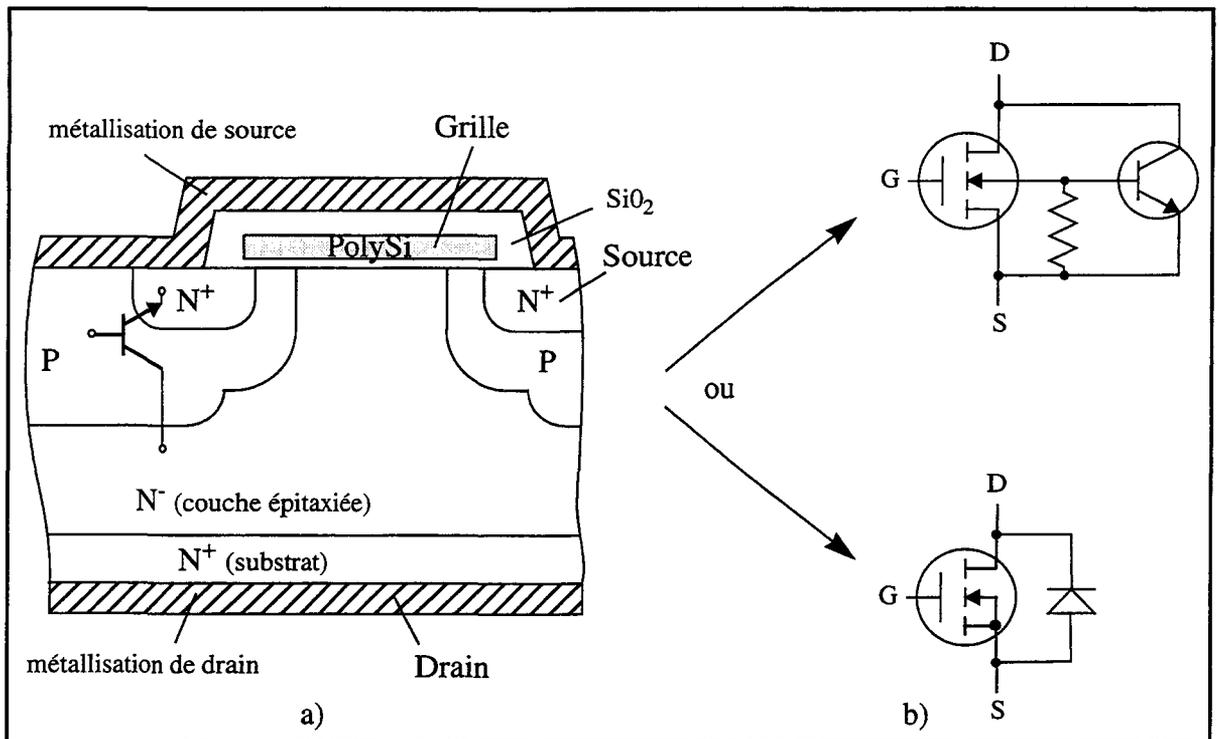


figure E.1: Structure typique de transistor MOS de puissance vertical: a) vue en coupe, b) schéma électrique équivalent [E.1]

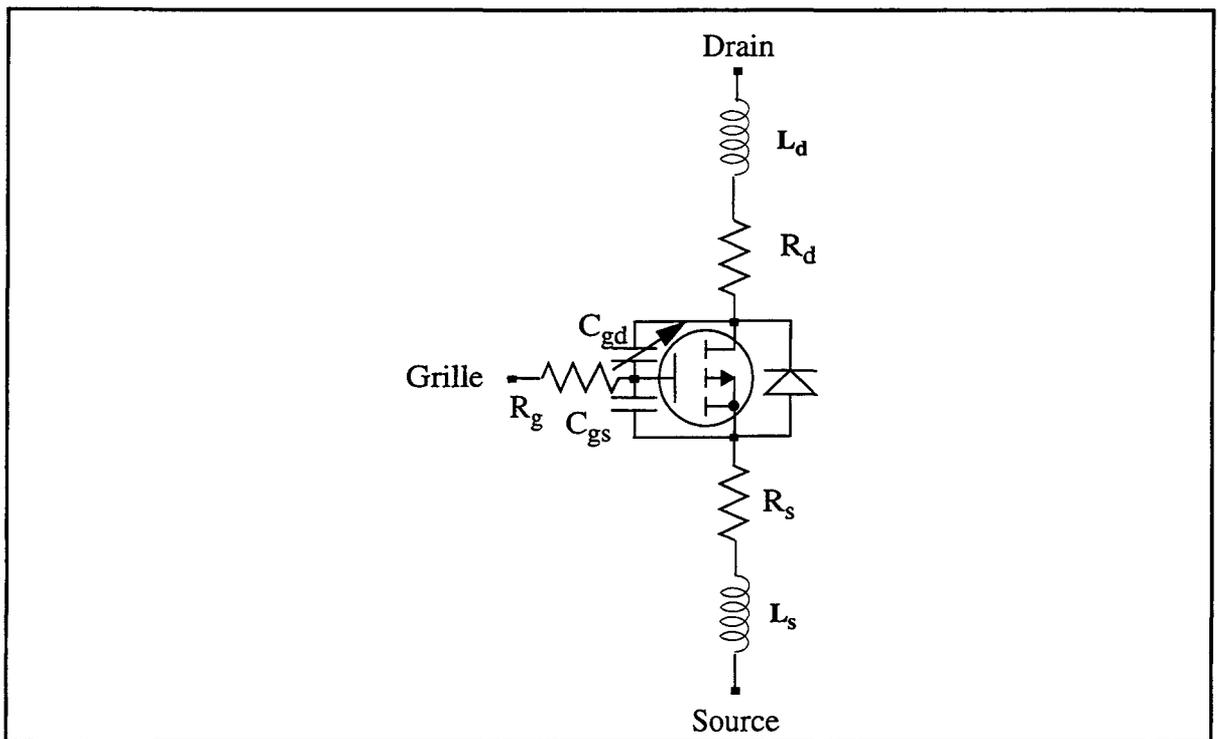


figure E.2: Modèle équivalent semi-comportementale de transistor MOS de puissance

capacité est tout simplement celui d'une capacité de jonction. Le modèle prend en compte tous les éléments parasites du transistor. Les valeurs correspondant aux transistors utilisés dans ce travail sont directement issues des caractéristiques données par le constructeur.

Implantation du modèle sous forme comportementale

L'implantation de ce modèle semi-comportementale est décrite ci-après. Les

valeurs des paramètres technologiques du transistor (w, l, rg, rd, rs, ld, ls, cgs, cgd_max, cgd_m, cgd_vj) sont entrées comme paramètres du fichier de simulation ELDO.

```

amodel cgd (grille, drain);
    declare pin grille, drain: electrical;
    declare state vgd, capagd, icgd: real;
    declare usep cgdmax, vj, m: real;

initialize
    (*valeurs par défaut*)
    make cgdmax = 1.3e-9
    make vj = 7.7
    make m = 2
endinitialize

analog
    make vgd = volt.diff(grille, drain)
    if ( vgd >= 0) then
        make capagd = cgdmax
    else
        make capagd = cgdmax /((1-vgd/vj) power m)
    endif

    if (mode = dc) then
        make icgd = 0
    else
        make icgd = capagd * state.dt(vgd)
    endif

    make curr.on(grille) = icgd
    make curr.on(drain) = -icgd

endanalog
endmodel

*macromodele de mos de puissance*
*****
macro mos_puis drain grille source
    ycgd cgd pin: gint dint param: cgdmax=cgd_max vj=cgd_vj m=cgd_m
    m0 dint gint sint sint mosfet L=l W=w
    .model mosfet nmos level=1 vto=vto kp=kp lambda=lambda
    rg grille gint1 rg
    rd dint1 dint rd
    ld drain dint1 ld
    rs sint1 source rs
    ls sint sint1 ls
    cgs gint sint cgs
    dsd source drain dbody
    .model dbody d is=d_is n=d_n rs=d_rs cjo=cjs
endmacro

```

E.2. Modélisation de la diode de puissance

Introduction

Les modèles de diodes implantés dans les simulateurs de circuits standards de type SPICE sont basés sur le modèle à contrôle de charge [E.3]. Ils ne tiennent pas compte de l'effet de recouvrement inverse du blocage de la diode. Or, cet effet revêt une importance toute particulière lors de l'utilisation de diodes en commutation. De plus, les composants sélectionnés pour ces applications sont très souvent des diodes de puissance dont le temps de recouvrement inverse est élevé engendrant des dissipations non négligeables, ce qui est par exemple le cas dans cette étude.

Des modèles affinés tenant compte de ces effets ont été développés [E.1] mais la plupart fait appel à une macro-modélisation sous forme de schéma électrique équivalent. Les durées de simulation de circuits incluant de tels modèles peuvent vite devenir rédhibitoires si les constantes de temps associées au système complet sont grandes devant les périodes de commutation. La solution adoptée ici consiste alors à profiter des possibilités de modélisation comportementale de simulateurs tels qu'ELDO. Pour garantir des durées de simulations courtes, un modèle de diode simple incluant le recouvrement inverse et développé par LAURITZEN et MA [E.4] a été sélectionné.

Description du modèle de diode

Typiquement, la diode de puissance possède une structure de type P.I.N représentée sur la figure E.3. La distribution des charges $p(x)$ et $n(x)$ (trous et électrons) dans ces jonctions en polarisation directe est décrite sur la figure E.4, situation t_1 . Le dopage dans la zone I est faible par rapport à celui des zones P et N; ceci signifie que la concentration en électrons et trous sont égales en tout point de cette zone (hypothèse de forte injection [E.5]).

Lors du blocage, la distribution de charge évolue successivement suivant les profils t_1, t_2, t_3 . De plus, pour simplifier, les mobilités des électrons et trous sont considérées comme identiques et le profil des charges devient symétrique. Celui-ci peut être séparé en quatre zones de charges (figure E.5) et l'étude est simplement réalisée sur les zones de charge q_1 et q_2 . Ces charges sont données par:

$$\begin{aligned} q_1 &= qA\delta(p_1 - p_{i0}) \\ q_2 &= qA\delta(p_2 - p_{i0}) \end{aligned} \quad (\text{E.1})$$

avec:

- q charge électronique unitaire
- A aire de la diode
- δ et d largeurs des deux régions de stockage de charges q_1 et q_2
- p_{i0} concentration en trous à l'équilibre dans la zone I
- p_1 et p_2 concentrations moyennes en trous dans les régions q_1 et q_2 .

Le mécanisme de redistribution des charges de q_1 vers q_2 lors de la coupure de la diode est du type diffusion. Le courant dans la diode est donc donné par:

$$i(t) = -2qAD_a \frac{dp}{dx} = \frac{2qAD_a(p_1 - p_2)}{\left(\frac{\delta}{2} + \frac{d}{2}\right)} \quad (\text{E.2})$$

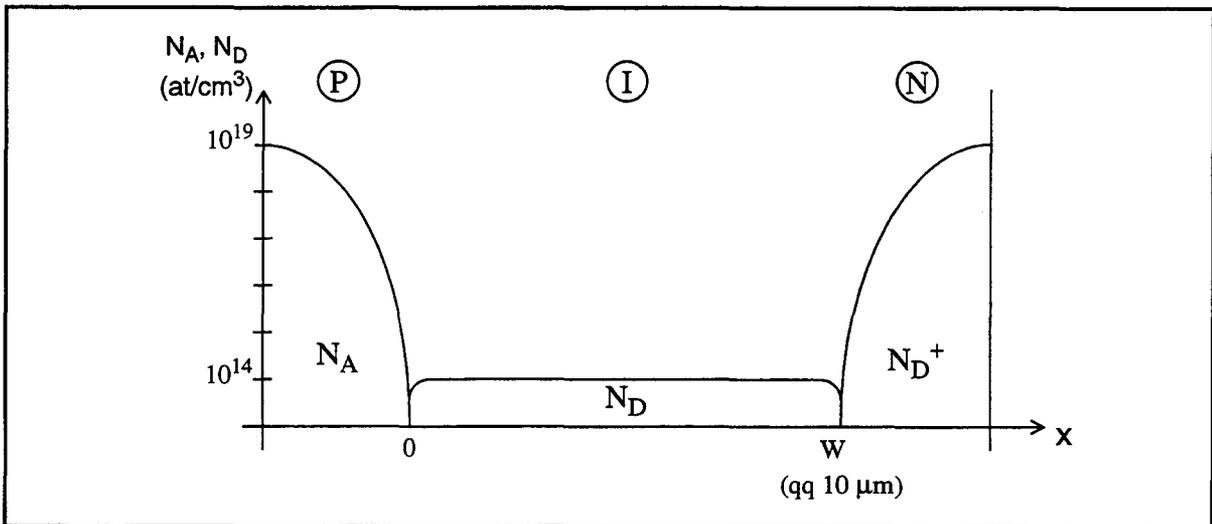


figure E.3: Profil typique des dopages dans une diode de puissance

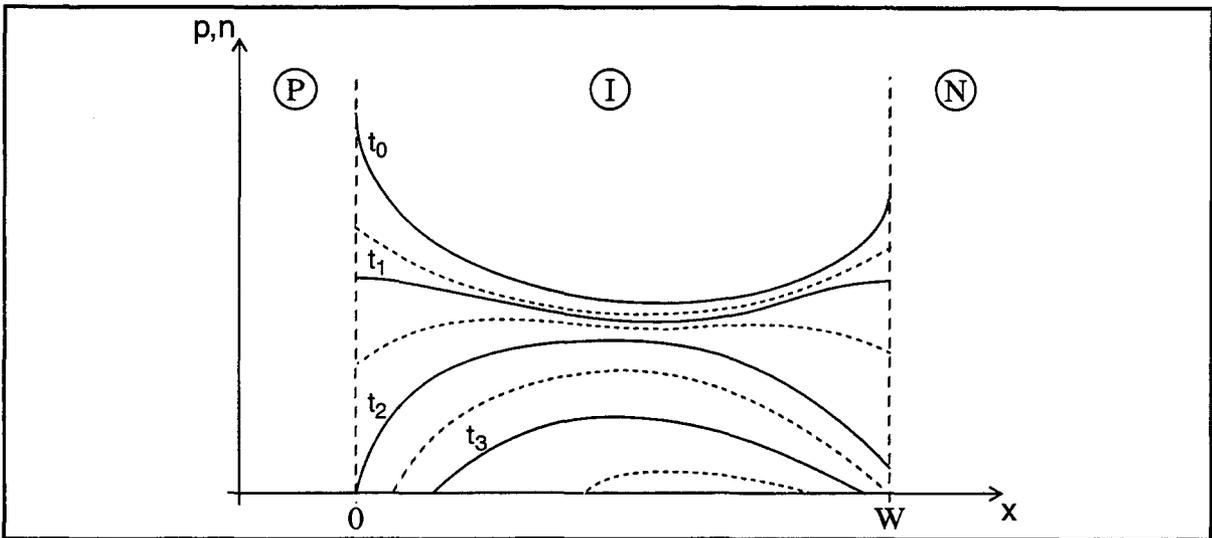


figure E.4: Evolution des distributions de charges dans la diode P-I-N au blocage

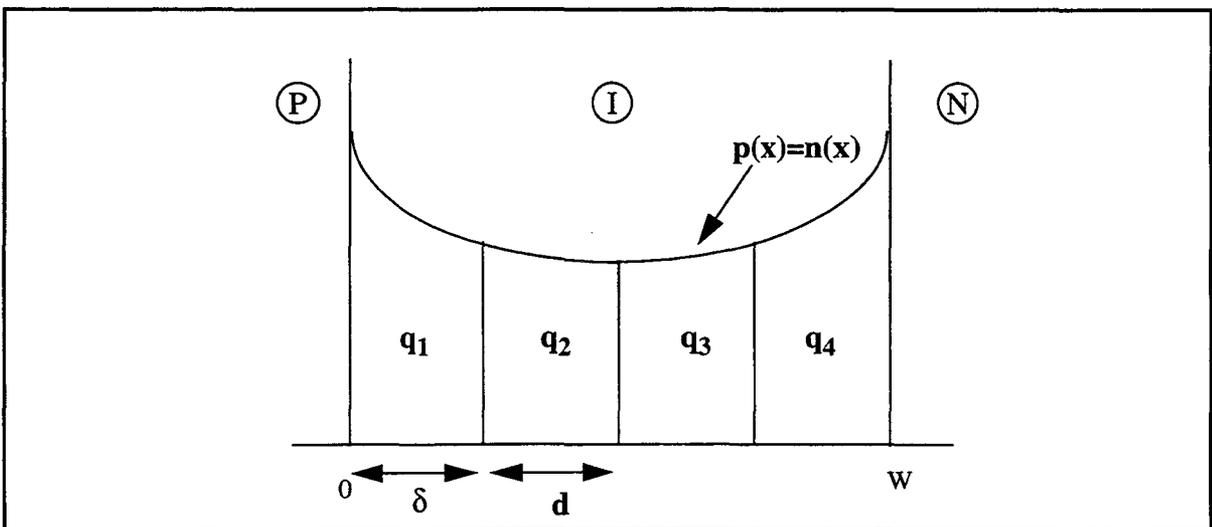


figure E.5: Distribution de charges dans la diode P-I-N selon le modèle de Lauritzen

où D_a est la constante de diffusion ambipolaire. Pour éviter qu'un courant arbitrairement élevé ne circule de l'extérieur vers la zone q_1 , δ est volontairement minimisé. En calculant la limite de (E.2) quand δ tend vers 0, il reste:

$$i(t) = \frac{q_0 - q_2}{T_{12}} \quad (\text{E.3})$$

avec:

$$q_0 = qAd(p_1 - p_{io}) \quad (\text{E.4})$$

$$T_{12} = \frac{d^2}{4D_a} \quad (\text{E.5})$$

T_{12} représente approximativement le temps de transit des charges dans la région q_2 .

L'équation de continuité des charges implique:

$$\frac{i(t)}{2} = \frac{dq_2}{dt} + \frac{q_2}{\tau} \quad (\text{E.6})$$

où τ est la durée de vie des trous. La combinaison de (E.3) et (E.6) donne:

$$0 = \frac{dq_2}{dt} + \frac{q_2}{\tau} - \frac{q_0 - q_2}{2T_{12}} \quad (\text{E.7})$$

Enfin, la relation liant la tension v aux bornes de la diode à la distribution de charges est donnée par l'équation de la demi-jonction P-I soit:

$$p_1 - p_{io} = p_{io} \left[\left(e^{\frac{v}{2V_i}} \right) - 1 \right] \quad (\text{E.8})$$

où $v/2$ représente la tension aux bornes de la demi jonction P-I. La combinaison de (E.4) et (E.8) permet d'écrire q_0 sous la forme:

$$q_0 = \frac{I_s \tau}{2} \left[\left(e^{\frac{v}{2V_i}} \right) - 1 \right] \quad (\text{E.9})$$

avec:

$$I_s = \frac{2qAdp_{io}}{\tau} \quad (\text{E.10})$$

L'introduction de trois nouveaux paramètres:

- $q_M = 2q_2$
- $T_M = 2T_{12}$
- $q_E = 2q_0$

et leur substitution dans (E.3), (E.7) et (E.9) permet d'obtenir le modèle décrivant complètement la diode à savoir:

$$q_E = I_s \tau \left[\left(e^{\frac{v}{2V_i}} \right) - 1 \right] \quad (\text{E.11})$$

$$0 = \frac{dq_M}{dt} + \frac{q_M}{\tau} - \frac{q_E - q_M}{T_M} \quad (\text{E.12})$$

$$i(t) = \frac{q_E - q_M}{T_M} \quad (\text{E.13})$$

La présence de la valeur n dans l'équation (E.11) correspond à la généralisation du modèle:

- $n = 2$ pour une diode de puissance idéale
- $n = 1$ pour une diode faible puissance

La résolution des trois équations de ce modèle est aisée à l'aide d'un simulateur "comportemental". Son application à la diode BYT08P de THOMSON nécessite l'extraction des paramètres T_M et τ . La caractérisation des valeurs de A , d , p_{io} et τ pour cette diode a été effectuée dans [E.1]. Il suffit donc d'introduire ces valeurs dans le modèle.

Le modèle ne serait pas complet sans l'ajout de la capacité de jonction de la diode dont l'effet apparaît lorsque la tension directe aux bornes de la diode devient inférieure à la tension de seuil. Le modèle de cette capacité est directement repris de la modélisation standard SPICE et les paramètres caractéristiques de la diode BYT08P y étant associés sont extrait de [E.1].

Implantation du modèle sous forme comportementale

L'implantation du modèle dans ELDO sous forme comportementale est présentée ci dessous. La diode se présente sous la forme d'un composant possédant deux ports appelés anode et cathode dont nous venons lire la différence de potentiel. Après calcul, le modèle impose le courant i circulant dans ces ports.

- *modele de Lauritzen modifie sans derivees
- *les parametres modifiables par l'utilisateur sont :
- *le temps de transit dans la base
- *la largeur de la base
- *l'aire de la base
- *la concentration d'impuretes dans la base

```
amodel diod_puis(anode,cathode) ;
```

```
declare pin anode,cathode :electrical;
declare state qm,lastqm, a, b :real;
declare state i, io, ijct, qe, Qjct, Qj1 :real;
declare param Tau, w, pio, A, n, vdsat,cjo,m,vj :real;
declare usep q, Vt, D :real;
declare usep f1, f2, f3:real;
declare local is, vd, TM, der, qsat :real;
```

```
initialize
```

```
(*initialisation par défaut des caractéristiques technologiques de la diode*)
```

```

make vdsat=1.5
make Tau=40e-9
make w=5e-5
make q=1.6e-19
make pio=5.18e14
make vt=25.875e-3
make A=5e-6
make n=2

```

```
(*inialisation des parametres courant de jonction*)
```

```

make cjo = 34e-12
make vj = 0.571
make m = 0.396
make f1 = vj/(1-m)*(1-(0.5 power (1-m)))
make f2 = 0.5 power (1+m)
make f3 = 1 - (0.5*(1+m))

```

```
(*initialisation des parametres électriques de la diode*)
```

```

make D=1.875e-3
make TM=((w/2.0)power(2))/(2.0*D)
make is=q*A*w*pio/Tau

```

```
endinitialize
```

```
analog
```

```
make vd = volt.diff(anode,cathode)
```

```
(*calcul du courant de jonction selon le modele SPICE*)
```

```

if (vd < 0.5*vj) then
    make Qjct = cjo*vj/(1-m)*(1-((1-vd/vj) power (1-m)))
else
    make Qj1 = f3*(vd-0.5*vj)+(m/(2*vj)*(vd*vd-0.25*vj*vj))
    make Qjct = cjo*f1+cjo/f2*Qj1
endif

```

```
make ijct=state.dt(Qjct)
```

```
(*linéarisation de la caractéristique courant-tension pour vd>Vdsat)
```

```
(*évite les overflow sous ELDO*)
```

```
if (vd>vdsat) then
```

```

    make der=is*Tau*(1/(n*vt))*(expo(vdsat/(n*vt)))
    make qsat=is*Tau*(expo(vdsat/(n*vt))-1)
    make qe=qsat+der*(Vd-vdsat)

```

```
else
```

```
    make qe=is*Tau*(expo(vd/(n*vt))-1)
```

```
endif
```

(*résolution du modele de diffusion*)

make a = time

make b = state.last_value(a)

make lastqm = state.last_value(qm)

make qm = (lastqm+qe*(a-b)/TM)/((a-b)*((1/Tau)+(1/TM))+1)

make io=(qe-qm)/TM

make i=io+ijct

make curr.on (anode)= i

make curr.on (cathode)= -i

endanalog

endmodel

E.3. Références bibliographiques

- [E.1] J. M. CAPRON
Modélisation des diodes de puissance et application aux perturbations des convertisseurs de type hacheur et onduleur
Thèse de l'université des sciences et techniques de Lille Flandres-Artois
- [E.2] P. ROSSEL, R. MAIMOUNI, M. BELADIA, H. TRANDUC, C.E. CORDONNIER and M. BAIRANZADE
Power mosfets models for switching circuits
Journal de Physique, colloque C4, supplément au no.9, tome 49, 1988
- [E.3] P. ANTOGNELLI and G. MASSOBRIO
Semiconductor devices Modeling with SPICE
New-York- MacGraw-Hill, 1988
- [E.4] P. O. LAURITZEN and C. L. MA
A simple diode model with reverse recovery
IEEE Transactions on power electronics, vol. 6, no. 2, april 1983.
- [E.5] H. BENDA and E. SPENKE
Reverse recovery processes in silicon power rectifiers
Proceedings of the IEEE, vol. 55, no. 8, 1967.

