

N° d'ordre : 2014

Jan 2004/13

50376
1997
243

THESE

Présentée à

L'UNIVERSITE DES SCIENCES ET TECHNOLOGIES
DE LILLE

pour obtenir le titre de

DOCTEUR DE L'UNIVERSITE

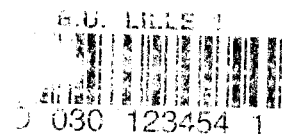
Spécialité : ELECTRONIQUE

par

Laurent RULLIER

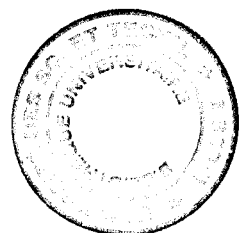
Ingénieur E.U.D.I.L.

CONTRIBUTION A LA MODELISATION NON-LINEAIRE DE HEMTs DE PUISSANCE. APPLICATION A L'AMPLIFICATION CLASSE B EN BANDE Ka.



Soutenue devant la Commission d'Examen le 18 juin 1997

Membres du Jury : MM.	G. SALMER	Président
	Y. CROSNIER	Directeur de Thèse
	H. GERARD	Co-Directeur de Thèse
	J.L. GAUTIER	Rapporteur
	C. RUMELHARD	Rapporteur
	H. VERRIELE	Examineur
	P.A. ROLLAND	Examineur
	M. SOULARD	Examineur



*A Mickaële
A toute ma famille*

Ce travail a été réalisé au Département Hyperfréquences et Semi-conducteurs (DHS) de l'Institut d'Electronique et de Micro-électronique du Nord (IEMN) dirigé par Monsieur le Professeur E. CONSTANT.

Je remercie vivement Monsieur le Professeur G. SALMER Directeur du DHS, de me faire l'honneur de présider la commission d'examen.

Je tiens à exprimer ma reconnaissance envers Monsieur H. GERARD et Monsieur le Professeur Y. CROSNIER qui ont assuré la direction de ce travail. Je leur exprime ma gratitude pour l'aide qu'ils m'ont apportée.

Je remercie sincèrement Monsieur le Professeur J. L. GAUTIER de l'ENSEA et Monsieur le professeur C. RUMELHARD du CNAM Physique des semi-conducteurs.

J'exprime également mes plus vifs remerciements à Messieurs H. VERRIELE, Docteur, Ingénieur au département Guerre Electronique de la DSP/STTC de la DGA, P. A. ROLLAND Professeur à l'USTL et M. SOULARD, Docteur, Responsable de la CAO MMIC à ALCATEL TELECOM. Je remercie, aussi, la DRET pour son soutien financier pendant ces trois années de thèse.

Que mes camarades du laboratoire veuillent bien trouver ici l'expression de ma reconnaissance pour la sympathie qu'ils m'ont témoignée.

Je voudrais également remercier Mesdames E. DELOS et S. LEPILLET et Monsieur D. VANDERMOERE qui m'ont aidé à réaliser l'expérimentation des circuits et des composants, ainsi que Monsieur E. PLAYEZ Directeur de la centrale de caractérisation.

Je remercie également Messieurs JENNEQUIN, MICHON et ANDRIES de l'atelier de mécanique et Monsieur DEHORTER pour la reproduction de ce mémoire.

TABLE DES MATIERES

INTRODUCTION GENERALE.....	1
I- AMPLIFICATION DE PUISSANCE.....	4
I-1. INTRODUCTION	4
I-2. PRINCIPE, CLASSES DE FONCTIONNEMENT, ASSOCIATIONS D'AMPLIFICATEURS.....	4
I-2.1. Amplification linéaire	4
I-2.1.a. Gain de transducteur	5
I-2.1.b. Gain en puissance	8
I-2.1.c. Gain en puissance disponible.....	9
I-2.1.d. Gain unilatéral.....	9
I-2.1.e. Gain en courant de court-circuit.....	10
I-2.2. Amplificateur non-linéaire.....	11
I-2.3. Associations d'amplificateurs.....	12
I-2.3.a. Association sans déphasage entre les signaux	13
I-2.3.b. Association avec déphasage de 180° entre les signaux ou Amplificateur de type « Push-Pull ».....	13
I-2.3.c. Association avec déphasage de 90° entre les signaux ou Amplificateur HRA ..	14
I-2.4. Conclusion.....	15
I-3. HISTORIQUE SUR LA CONCEPTION D'AMPLIFICATEURS DE PUISSANCE EN BANDE KA	15
I-3.1. Amplificateurs conçus autour de 35 GHz.....	15
I-3.2. Amplificateurs conçus autour de 20 GHz.....	16
I-3.3. Amplificateurs conçus autour de 28 GHz.....	17
I-3.4. Conclusion.....	18
I-4. SCHEMAS EQUIVALENTS DU TEC ASGA	19
I-4.1. Schéma linéaire	19
I-4.2. Schéma non - linéaire.....	23
I-5. CARACTERISATION DES TECS	24
I-5.1. Mesures statiques	25
I-5.2. Mesures quasi - statiques impulsionnelles.....	26
I-5.3. Mesures hyperfréquences à l'analyseur de réseaux jusque 40 GHz	27
I-5.4. Mesures hyperfréquences pulsées à l'analyseur de réseaux jusque 20 GHz	29
I-5.5. Mesures sur le banc à charge active 26-40 GHz	29
I-6. CONCLUSION	31
II- AUTOMATISATION D'UN BANC DE MESURES I (V) EN IMPULSIONS	37
II-1. INTRODUCTION.....	37
II-2. ETUDE PRELIMINAIRE ET PRINCIPE DE MESURE	37
II-2.1. Phénomène thermique	37

II-2.2. Phénomènes de piégeage des électrons	39
II-2.2.a. Influence de la fréquence du signal sur les pièges.....	40
II-2.2.b. Influence de la polarisation du transistor sur les pièges.....	40
II-2.2.c. Influence de la température sur les pièges	40
II-2.3. Principe de la mesure	41
II-2.4. Fonctionnalités du logiciel.....	45
II-2.5. Mise en œuvre de l'automatisation.....	50
II-3. BANC AUTOMATIQUE DE MESURES I/V EN IMPULSIONS - VERSION 1	51
II-3.1. Description du matériel.....	51
II-3.1.a. Les générateurs d'impulsions	51
II-3.1.b. L'oscilloscope.....	55
II-3.1.c. Les sondes de courant et de tension.....	55
II-3.2. Problèmes rencontrés et solutions adoptées	56
II-3.2.a. Procédure d'ajustage de la tension de grille	56
II-3.2.b. Procédure d'ajustage de la tension de drain	57
II-3.2.c. Acquisition des niveaux de tension par l'oscilloscope	57
II-3.2.c.1. Mesure de la tension grille - source.....	58
II-3.2.c.2. Mesure de la tension drain - source.....	59
II-3.2.d. Mesure du courant de drain pulsé.....	59
II-3.2.e. Mesure de la composante continue du courant de drain	59
II-3.3. Algorithme de la caractérisation I(V) pulsée.....	60
II-3.4. Mesures effectuées.....	61
II-3.4.a. Mise en évidence des effets de piège.....	62
II-3.4.b. Mise en évidence des effets thermiques.....	63
II-3.4.c. Mesures pour le concepteur de circuit.....	64
II-3.4.c.1. Conception d'un amplificateur classe A	64
II-3.4.c.2. Conception d'un amplificateur classe B	64
II-3.5. Conclusion sur la première version du banc	65
II-4. BANC AUTOMATIQUE DE MESURES I/V EN IMPULSIONS - VERSION 2	66
II-4.1. Description du matériel.....	66
II-4.1.a. Oscilloscope 4 voies	66
II-4.1.b. Les sondes de courant.....	67
II-4.1.b.1. Sonde de courant du drain.....	67
II-4.1.b.2. Sonde de courant de la grille	67
II-4.2. Problèmes rencontrés et solutions adoptées	68
II-4.2.a. Mesure de la tension de drain	68
II-4.2.b. Mesure du courant de drain	68
II-4.2.c. Ajustage de la tension de grille.....	69
II-4.2.d. Mesure du courant de grille.....	69
II-4.3. Algorithmes des différents types de mesures	69
II-4.4. Mesures effectuées.....	70
II-4.4.a. Mesure du courant de grille en direct	70
II-4.4.b. Mesure du courant de grille en inverse	70
II-4.5. Conclusion sur la seconde version du banc.....	71
II-5. CONCLUSION.....	71

III- MODELISATION NON-LINEAIRE DES TECS	74
III-1. INTRODUCTION	74
III-2. EXTRACTION DU SCHEMA EQUIVALENT PETIT SIGNAL	74
III-2.1. Détermination des résistances et des selfs d'accès	75
III-2.2. Détermination des capacités des plots.....	76
III-2.3. Extraction des éléments du schéma équivalent intrinsèque.....	80
III-2.3.a. Principe de la méthode	80
III-2.3.b. Amélioration de la méthode : développement du logiciel « Extract »	82
III-2.4. Etude des éléments intrinsèques en fonction de la polarisation	84
III-2.5. Conclusion	86
III-3. MODELISATION PAR FORMULES ANALYTIQUES	87
III-3.1. Source de courant de drain I_{ds}	87
III-3.2. La source de courant I_{gs}	90
III-3.3. La source de courant I_{gd}	90
III-3.4. Les capacités C_{gs} et C_{gd}	91
III-3.5. Conclusion	93
III-4. MODELISATION PAR TABLES DE MESURES	93
III-4.1. Implantation du modèle tabulaire.....	93
III-4.2. Simulation non-linéaire à l'aide du modèle tabulaire	95
III-4.3. Validation du modèle.....	96
III-4.3.a. Simulation à base de TA33420	97
III-4.3.b. Comparaison mesures / simulations du DHS10264	98
III-4.4. Conclusion	98
III-5. CONCLUSION	99
IV- REALISATION D'AMPLIFICATEURS	103
IV-1. INTRODUCTION	103
IV-2. PRINCIPE DE REALISATION DES CIRCUITS HYBRIDES	103
IV-2.1. Définition du substrat.....	103
IV-2.2. Obtention d'un masque	104
IV-2.3. Lithographie	104
IV-2.4. La cellule de test.....	106
IV-2.4.a. La transistion K / Microruban	106
IV-2.4.b. Les inserts.....	107
IV-2.4.c. Performances de la cellule	107
IV-2.5. Conclusion.....	108
IV-3. CONCEPTION DES COUPLEURS PASSIFS	108
IV-3.1. Le coupleur en anneau ou « Ratrice »	108
IV-3.1.a. Description	108
IV-3.1.b. Réalisation.....	110
IV-3.1.b.1. Réalisation de la charge adaptée de 50Ω	111
IV-3.1.b.2. Circuits de caractérisation du ratrice	111

IV-3.1.c. Comparaison simulation / mesure	112
IV-3.2. Le coupleur Wilkinson.....	113
IV-3.2.a. Description	113
IV-3.2.b. Réalisation du circuit Wilkinson	114
IV-3.2.b.1. Réalisation de la résistance.....	114
IV-3.2.b.2. Caractérisation du coupleur.....	115
IV-3.2.c. Comparaison mesure / simulation	116
IV-3.3. Choix d'un coupleur pour l'amplification	116
IV-3.3.a. Etude du comportement de l'harmonique 2	116
IV-3.4. Conclusion.....	118
IV-4. CONCEPTION DES AMPLIFICATEURS	119
IV-4.1. Choix de composants	119
IV-4.1.a. Le Thomson TA33660	119
IV-4.1.b. Le DHS10264	120
IV-4.2. Conception d'amplificateurs	121
IV-4.2.a. Les tés de polarisation	122
IV-4.2.b. Les circuits adaptateurs.....	123
IV-4.2.b.1. Obtention des impédances optimales non-linéaires.....	124
IV-4.2.b.2. Optimisation linéaire des circuits adaptateurs.....	125
IV-4.3. Comparaisons simulations / mesures.....	126
IV-4.3.a. Amplificateur à TA33660	126
IV-4.3.b. Amplificateur à DHS10264	127
IV-4.3.c. Amplificateur Push-Pull à DHS10264	129
IV-4.4. Rétro-simulations des circuits.....	130
IV-4.5. conclusion.....	132
IV-5. CONCLUSION	132
CONCLUSION GENERALE	136

INTRODUCTION

INTRODUCTION

La conception des circuits hyperfréquences demande des outils de caractérisation et des techniques de modélisation des transistors de plus en plus pointus au fur et à mesure que la fréquence d'utilisation augmente. En bande Ka, notamment, la modélisation des composants doit prendre en compte beaucoup plus étroitement les effets secondaires ou parasites qu'en bande X ou à plus basse fréquence. Cette complication s'accroît encore pour les régimes de fonctionnement volontairement non-linéaires tels que l'amplification de puissance en classe B et dans le cas d'utilisation d'une technologie hybride. En milieu industriel où les critères de temps et de coût sont primordiaux, ces difficultés peuvent apparaître rapidement contraignantes, aussi il importe de trouver un juste milieu entre rigueur et efficacité. C'est vers cet objectif qu'est consacré l'ensemble du présent travail.

Depuis plusieurs années, le laboratoire travaille dans le domaine de l'amplification classe B. Plusieurs études ont déjà été réalisées en bande X. Le fonctionnement en classe B permet de diminuer la consommation des circuits et s'impose pour les dispositifs embarqués. Toutefois n'importe quel transistor n'est pas apte à être utilisé en classe B car ce type de fonctionnement est particulièrement exigeant. Le laboratoire s'est penché sur cette question et, dans le cadre d'une étude supportée par la DGA (Convention DRET 91-100), a procédé à la mise en œuvre de nouvelles structures de transistors à effet de champ, en particulier des structures à double puits quantiques. C'est dans ce contexte que s'est placée notre contribution personnelle avec pour tâche particulière de mettre au point une méthodologie de caractérisation permettant d'élaborer rapidement et précisément les modèles non-linéaires de ces transistors avec, pour objectif final, la réalisation de circuits démonstrateurs. Ce travail nous a amené à développer des outils spécifiques d'extraction des éléments des schémas équivalents des

transistors et des procédures de modélisation et de simulation. L'ensemble est décrit dans ce mémoire. Celui-ci s'articule suivant quatre parties.

Dans le premier chapitre, nous rappelons les différences entre l'amplification linéaire et l'amplification non-linéaire. Les principes étant fixés, nous avons ensuite présenté un bref historique sur les réalisations récentes d'amplificateurs de puissance hybrides en bande Ka. Dans un troisième temps, nous introduisons les schémas équivalents utilisés dans l'étude. Pour finir, nous présentons les différents bancs de mesures disponibles au laboratoire permettant de caractériser les transistors pour le fonctionnement grand signal ou de valider leurs modèles non-linéaires.

Dans le second chapitre, nous détaillons la mise en œuvre du banc de caractérisation en impulsions qui a constitué une partie importante de notre travail. Celui-ci a été réalisé en deux temps. La première version a permis d'effectuer le relevé des caractéristiques du courant de drain tandis que la seconde a ajouté la possibilité d'obtenir les caractéristiques du courant de grille. La fiabilité du banc a été démontrée par de nombreuses mesures et une étude des effets thermiques et de piégeage des composants a été également abordée.

Le troisième chapitre traite de la modélisation non-linéaire. Nous avons développé un logiciel d'analyse et d'aide à la modélisation qui permet notamment d'extraire les valeurs des capacités du transistor en fonction des tensions V_{gs} et V_{ds} appliquées. Ainsi grâce aux tables de mesures générées par ce logiciel et à celles obtenues par le banc de caractérisation impulsionnelle ci-dessus, nous avons développé nos modèles non-linéaires. Nous décrivons son implantation dans le logiciel de conception MDS de Hewlett Packard. Enfin, nous le validons en

comparant les résultats de simulations aux mesures obtenues avec le banc à charge active en bande Ka du laboratoire.

Dans le dernier chapitre, nous passons à la réalisation des circuits démonstrateurs d'amplification de puissance classe B en bande Ka. Une étude comparative des configurations parallèle et push-pull est effectuée pour cerner leurs avantages et leurs inconvénients dans la réalisation de nos circuits. Ensuite, nous décrivons la méthodologie de conception dans le cas de la technologie hybride que nous avons utilisée. Cette technique est ensuite appliquée à un composant du laboratoire industriel Thomson et à un autre réalisé dans la centrale de technologie de l'IEMN. Après l'exposé des résultats expérimentaux obtenus, nous terminons par une analyse de ceux-ci à la lumière des indications fournies par nos simulations.

CHAPITRE I

I- AMPLIFICATION DE PUISSANCE

I-1. INTRODUCTION

Dans cette partie, nous allons présenter les principales notions relatives à l'amplification de puissance linéaire et non-linéaire, les schémas équivalents usuels utilisés pour simuler le comportement des composants et les outils qui sont utilisés pour définir et valider les schémas équivalents. Nous effectuerons également un bref historique de récentes réalisations dans le domaine des amplificateurs de puissance en bande Ka.

I-2. PRINCIPE, CLASSES DE FONCTIONNEMENT, ASSOCIATIONS D'AMPLIFICATEURS

En amplification de puissance, les grandes excursions de tension et de courant mises en œuvre font apparaître de nombreux effets non - linéaires dans les composants actifs utilisés. Ces effets, qui peuvent être très violents, rendent très compliquée l'estimation analytique précise des performances des étages amplificateurs de puissance. Seul un logiciel de simulation performant permet de prendre en compte la plupart des non - linéarités. Cependant une première approche analytique des performances amplificatrices est possible en considérant un régime de fonctionnement linéaire [1].

I-2.1. Amplification linéaire

Sur la figure I-1 suivante la charge du transistor et l'impédance de la source sont respectivement Z_L et Z_S .

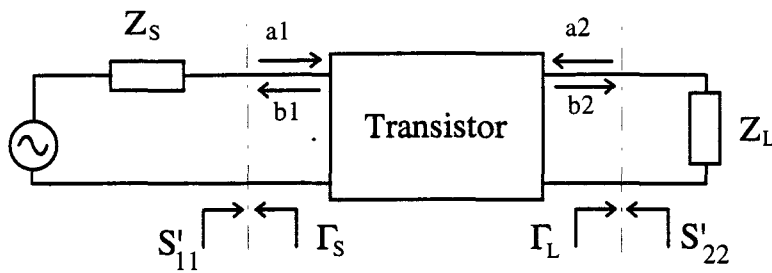


Figure I-1 : Schéma synoptique d'un étage amplificateur

A ce stade, plusieurs expressions de gains peuvent être définis.

I-2.1.a. Gain de transducteur

Une représentation significative du gain en puissance peut être définie comme étant le rapport entre la puissance absorbée par la charge et la puissance disponible de la source. Classiquement, ce gain de transducteur est donné par l'expression :

$$G_T = \frac{P_s}{P_{AVS}} = \frac{|S_{21}|^2 (1 - |\Gamma_S|^2) (1 - |\Gamma_L|^2)}{|1 - S'_{11}\Gamma_S|^2 |1 - S_{22}\Gamma_L|^2} = \frac{|S_{21}|^2 (1 - |\Gamma_S|^2) (1 - |\Gamma_L|^2)}{|1 - S_{11}\Gamma_S|^2 |1 - S'_{22}\Gamma_L|^2}$$

Γ_S et Γ_L sont les coefficients de réflexion des impédances de source Z_S et de charge Z_L .

S'_{11} est le coefficient de réflexion de l'entrée du transistor chargé par Z_L :

$$S'_{11} = S_{11} + \frac{S_{12}S_{21}\Gamma_L}{1 - S_{22}\Gamma_L}$$

S'_{22} est le coefficient de réflexion de la sortie du transistor dont l'entrée est fermée sur Z_S :

$$S'_{22} = S_{22} + \frac{S_{12}S_{21}\Gamma_S}{1 - S_{11}\Gamma_S}$$

Classiquement les adaptations de l'entrée et de la sortie du composant sont obtenues lorsque les conditions $S'_{11} = \Gamma_S^*$ et $S'_{22} = \Gamma_L^*$ sont réalisées. Les valeurs de Γ_{Sopt} et Γ_{Lopt} , déduites des expressions de S'_{11} et S'_{22} avec les conditions précédentes, représentent respectivement celles des

coefficients de réflexion de la source et de la charge qui adaptent les composants en entrée et en sortie. Les expressions de Γ_{Sopt} et Γ_{Lopt} sont les suivantes :

$$\Gamma_{Sopt} = \frac{1}{2C_1} \left(B_1 \pm 2|S_{12}S_{21}|\sqrt{K^2 - 1} \right) \quad \begin{array}{l} + \text{ si } B_1 < 0 \\ - \text{ si } B_1 > 0 \end{array}$$

$$\Gamma_{Lopt} = \frac{1}{2C_2} \left(B_2 \pm |S_{12}S_{21}|\sqrt{K^2 - 1} \right) \quad \begin{array}{l} + \text{ si } B_2 < 0 \\ - \text{ si } B_2 > 0 \end{array}$$

$$\begin{array}{lll} B_1 = 1 + |S_{11}|^2 - |S_{22}|^2 - |\Delta|^2 & C_1 = S_{11} - \Delta S_{11}^* & \Delta = S_{11}S_{22} - S_{12}S_{21} \\ B_2 = 1 - |S_{11}|^2 + |S_{22}|^2 - |\Delta|^2 & C_2 = S_{22} - \Delta S_{11}^* & \end{array}$$

$$K = \frac{1 - |S_{11}|^2 - |S_{22}|^2 + |\Delta|^2}{2|S_{12}S_{21}|}$$

Le coefficient K caractérise la stabilité du transistor. Si K est supérieur à l'unité le composant est inconditionnellement stable et un gain en puissance peut être défini :

$$MAG = \frac{|S_{21}|}{|S_{12}|} \left(K \pm \sqrt{K^2 - 1} \right) \quad \begin{array}{l} + \text{ si } B_1 < 0 \\ - \text{ si } B_1 > 0 \end{array}$$

Ce gain est appelé gain en puissance maximum disponible car il est obtenu dans des conditions d'adaptations idéales du composant. Le MAG, qui représente les performances maximales de gain en puissance des composants testés, est une des caractéristiques essentielles de l'amplification en régime de fonctionnement linéaire.

L'évolution du MAG, en fonction de la fréquence, permet de définir la fréquence particulière F_{MAG} pour laquelle la valeur du MAG est unitaire.

De manière plus générale, un fonctionnement en amplification de puissance est possible si un gain en puissance peut être défini : c'est à dire si le composant est stable. Dans ce qui suit, nous présentons de façon très résumée les conditions de stabilité.

Etude des risques d'instabilité

Dans le formalisme des paramètres S, un système devient instable lorsque $|S'_{11}| > 1$ et $|S'_{22}| > 1$.

La limite de la stabilité est obtenue pour des valeurs de $|S'_{11}|$ et $|S'_{22}|$ égales à l'unité. Cette limite de stabilité est représentée sur un abaque de Smith par des cercles.

Côté entrée du quadripôle il est possible d'écrire :

$$|S'_{11}| = \left| S_{11} + \frac{S_{12}S_{21}\Gamma_L}{1 - S_{22}\Gamma_L} \right| = 1$$

Cette relation représente un cercle de rayon R_L et de centre C_L tels que :

$$R_L = \frac{S_{12}S_{21}}{|S_{22}|^2 - |\Delta|^2} \qquad C_L = \frac{S_{22}^* - \Delta^* S_{11}}{|S_{22}|^2 - |\Delta|^2}$$

L'équation du cercle montre clairement que la stabilité de l'entrée est étroitement liée à la valeur de la charge. Une méthode pour déterminer si la zone d'instabilité est à l'intérieur ou à l'extérieur du cercle est d'étudier le cas particulier où $\Gamma_L = 0$. Le centre de l'abaque, représentatif de $\Gamma_L = 0$, est situé dans la zone de stabilité si $|S_{11}| = |S'_{11}| < 1$.

Côté sortie un raisonnement analogue peut être effectué sur la relation :

$$|S'_{22}| = \left| S_{22} + \frac{S_{12}S_{21}\Gamma_S}{1 - S_{11}\Gamma_S} \right| = 1$$

Les caractéristiques du cercle représenté par cette équation sont :

$$R_S = \frac{S_{12}S_{21}}{|S_{11}|^2 - |\Delta|^2} \qquad C_S = \frac{S_{11}^* - \Delta^* S_{22}}{|S_{11}|^2 - |\Delta|^2}$$

Un raisonnement analogue à celui effectué pour l'entrée, est utilisé pour déterminer la zone de stabilité en sortie (étude du cas où $\Gamma_S = 0$).

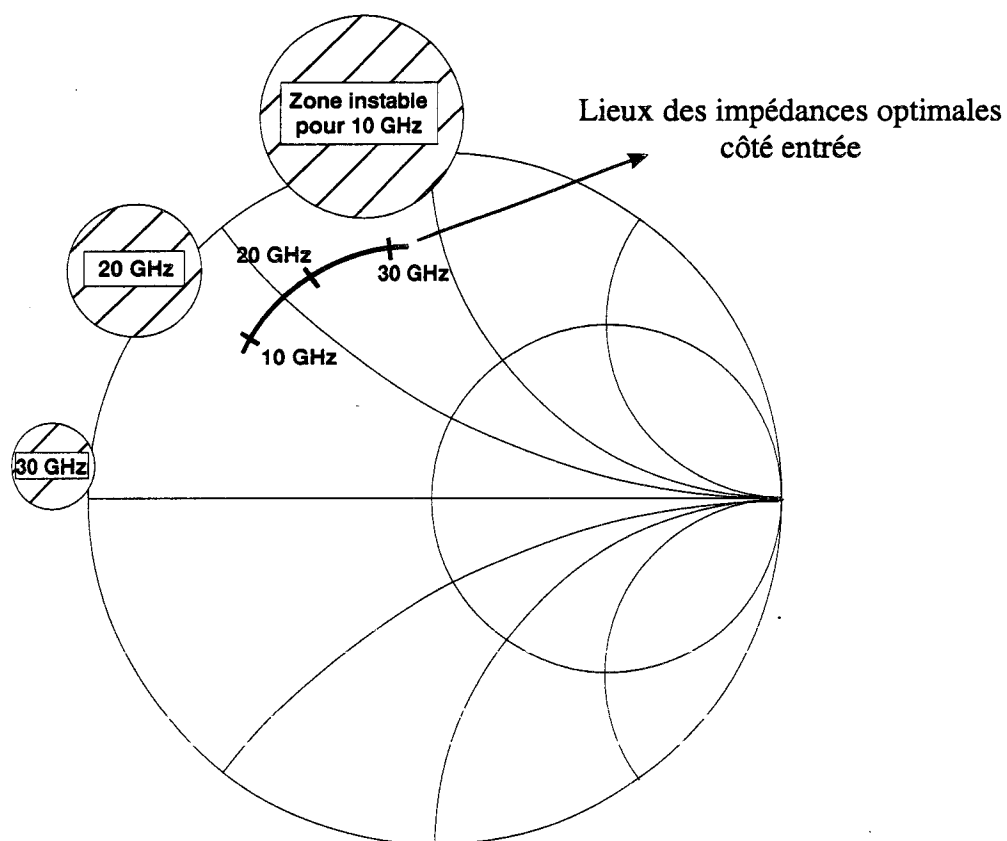


Figure I-2 : Exemples typiques des zones d'instabilité dans le plan d'entrée de 10 à 30 GHz

Une instabilité inconditionnelle de l'étage amplificateur sera obtenue si deux conditions sont réalisées simultanément : les cercles d'instabilité doivent être localisés à l'extérieur de l'abaque et la zone d'instabilité proprement dite doit être la surface de ce même cercle. En pratique, on essaie de réaliser un amplificateur inconditionnellement stable quelle que soit la fréquence. Dans le cas contraire, une étude des impédances présentées au transistor s'avère indispensable ; cette étude peut être réalisée assez rapidement avec un logiciel de simulation. Un exemple simple d'étude est représenté sur la figure I-2 à titre indicatif.

Une autre méthode, utilisant le NDF (Normalized Determinant Function), peut également être utilisée pour l'étude de la stabilité des dispositifs micro-ondes ; elle est basée sur la théorie des systèmes bouclés de Bode et le critère de Nyquist. Dans le cadre de notre travail, nous avons choisi l'analyse des variations du coefficient K pour étudier la stabilité des circuits.

I-2.1.b. Gain en puissance

Le gain en puissance G_p est le rapport entre la puissance absorbée par la charge et la puissance absorbée par l'entrée du transistor. Sa formulation est la suivante :

$$G_p = \frac{|S_{21}|^2 (1 - |\Gamma_L|^2)}{|1 - S_{22}\Gamma_L|^2 (1 - |S_{11}'|^2)}$$

Ce gain n'est fonction que des conditions de charge en sortie et il est utilisé pour les mesures de puissance des systèmes micro ondes. On démontre également que les lieux des coefficients de réflexion Γ_L , obtenus pour un gain en puissances délivrées constant, sont des cercles de centres C et de rayons R tels que :

$$C = \frac{g_p (S_{22}^* - S_{11}\Delta^*)}{1 + g_p (|S_{22}|^2 - |\Delta|^2)} \quad R = \sqrt{\frac{1 - 2Kg_p |S_{12}S_{21}| + g_p^2 |S_{12}S_{21}|^2}{1 + g_p (|S_{22}|^2 - |\Delta|^2)}} \quad g_p = \frac{G_p}{|S_{21}|^2}$$

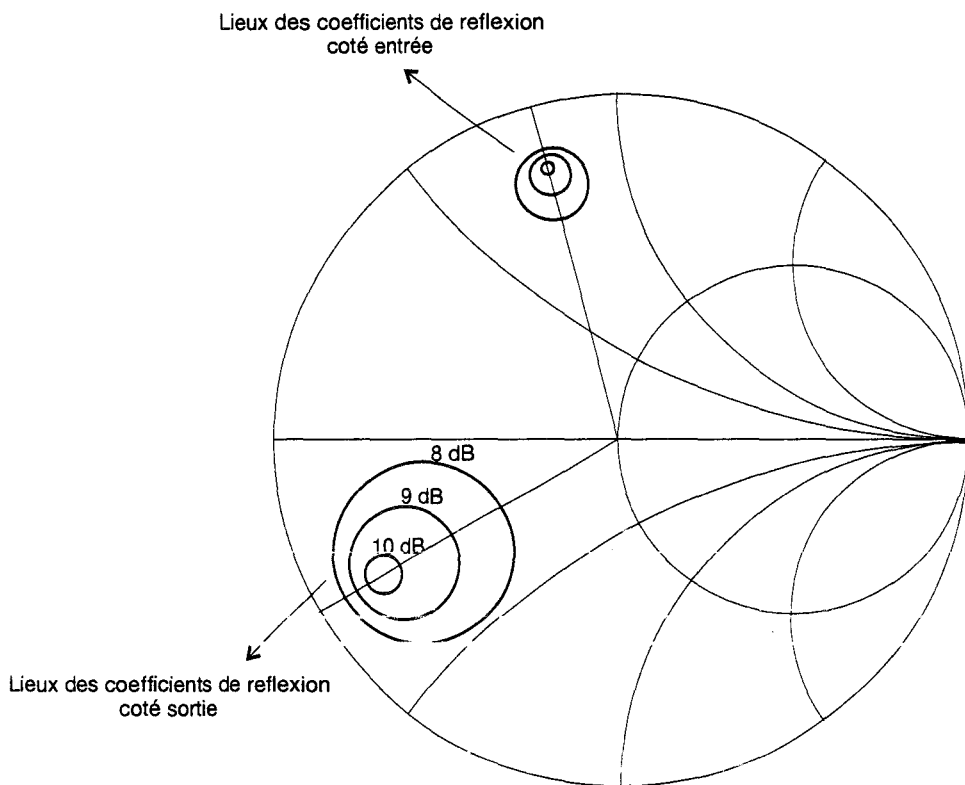


Figure I-3: Exemples de cercles à gains constants en entrée et en sortie obtenus dans le cas du transistor TA33420

La valeur de G_p est égale à celle du MAG dans le cas où le rayon du cercle devient nul. Une même démarche peut être faite pour la sortie.

I-2.1.c. Gain en puissance disponible

Le gain en puissance disponible G_d est le rapport entre la puissance disponible de sortie et la puissance disponible du générateur. Son expression est la suivante :

$$G_d = \frac{|S_{21}|^2 (1 - |\Gamma_s|^2)}{|1 - S_{11}\Gamma_s|^2 (1 - |S_{22}'|^2)}$$

Ce gain n'est fonction que des conditions d'impédance de source.

Il est utilisé essentiellement lors des mesures de facteur de bruit. Les lieux des coefficients de réflexion Γ_s , où le gain en puissance disponible est constant, forment des cercles de centres C et de rayons R tels que :

$$C = \frac{g_p (S_{11}^* - S_{22}\Delta^*)}{1 + g_p (|S_{11}|^2 - |\Delta|^2)} \quad R = \sqrt{\frac{1 - 2Kg_d |S_{12}S_{21}| + g_d^2 |S_{12}S_{21}|^2}{1 + g_d (|S_{11}|^2 - |\Delta|^2)}} \quad g_d = \frac{G_d}{|S_{21}|^2}$$

Comme précédemment, le MAG est obtenu lorsque la valeur du rayon tend vers 0.

Une illustration des cercles à gains constants est donnée figure I-3.

Deux autres définitions du gain peuvent être rencontrées ; l'une est obtenue avec une réaction entrée-sortie, l'autre lorsque la sortie est court-circuitée.

I-2.1.d. Gain unilatéral

Le MAG n'est pas le gain le plus élevé qui puisse être obtenu ; une autre notion de gain en puissance peut être rencontrée lorsqu'une contre réaction entrée-sortie purement réactive est utilisée

pour annuler les effets du paramètre S_{12} du transistor. Ce gain appelé unilatéral en puissance, présente la formulation suivante :

$$U = \frac{1}{2} \frac{\left| \frac{S_{21}}{S_{12}} - 1 \right|^2}{K \left| \frac{S_{21}}{S_{12}} \right| - \operatorname{Re} \left(\frac{S_{21}}{S_{12}} \right)}$$

Cette valeur de gain idéale est impossible à atteindre pratiquement avec les transistors à effet de champ actuels. Néanmoins sa fréquence de transition F_u définie pour $U = 1$ est souvent utilisée ; on l'appelle fréquence maximum d'oscillation. F_u correspond, en première approximation, à la fréquence de coupure du gain maximum en puissance disponible.

I-2.1.e. Gain en courant de court-circuit

Le gain en courant de court-circuit est obtenu par conversion des paramètres S_{ij} en paramètres H_{ij} . Son expression est donnée par la relation :

$$\left| H_{21} \right|^2 = \left| \frac{-2S_{21}}{(1 - S_{11})(1 - S_{22}) + S_{12}S_{21}} \right|^2$$

Ce gain est extrait de la caractérisation en petit signal du composant. Une autre formulation de ce gain, exprimée en fonction des éléments du schéma équivalent du TEC, est souvent utilisée ; elle sera présentée ultérieurement.

La fréquence de transition (où $|H_{21}| = 1$) est celle où le composant actif perd ses possibilités amplificatrices en courant. Toutes ces notions sont prises en compte dans un programme d'analyse et de dépouillement de mesures décrit dans le chapitre III.

Les principales définitions relatives à l'amplification linéaire étant rappelées, nous abordons celles qui concernent les amplificateurs de puissance.

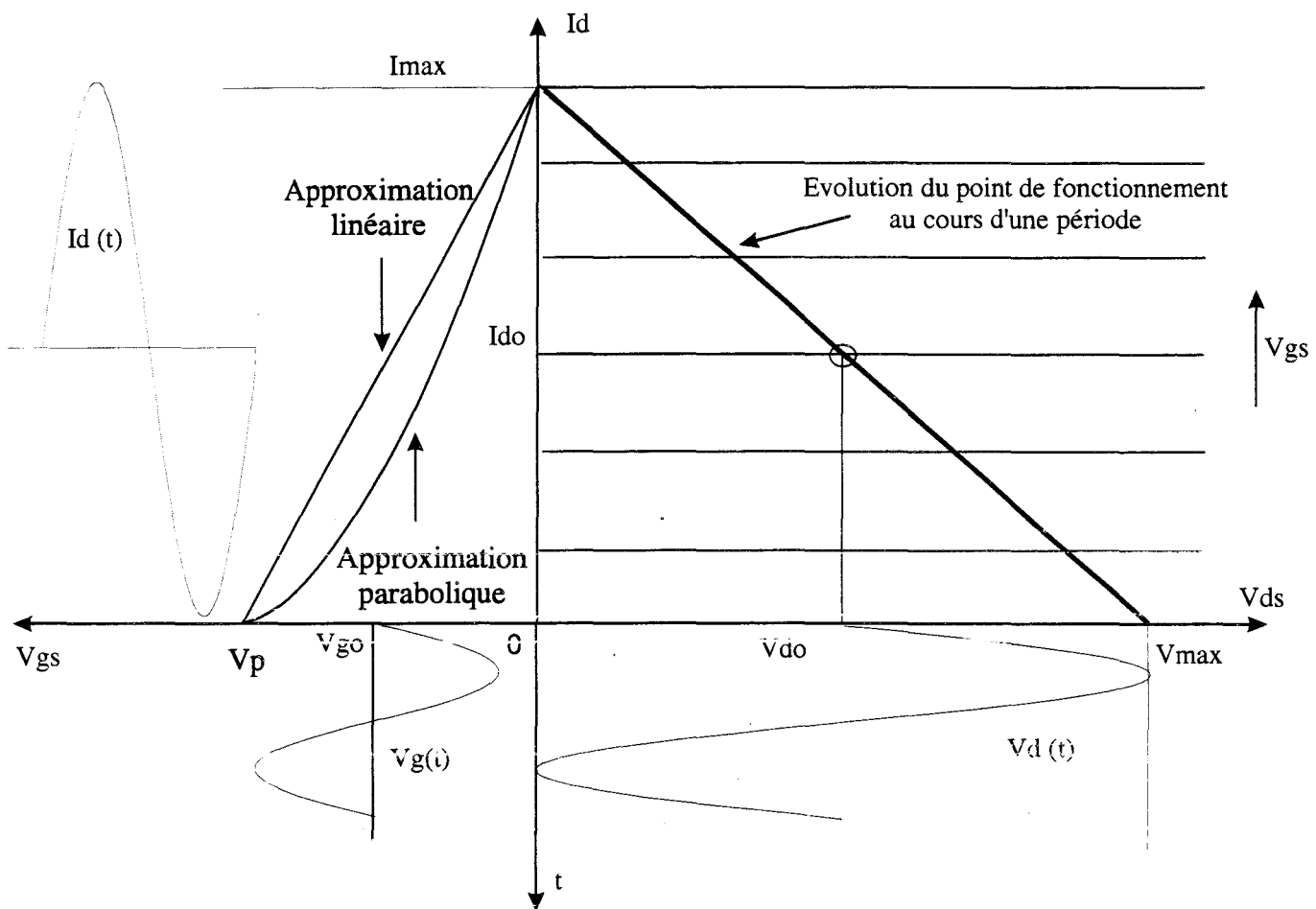


Figure I-4 : Analyse des signaux disponibles sur le transistor en classe A

I-2.2. Amplificateur non-linéaire

Dès que la valeur du gain évolue avec le niveau de puissance, les définitions précédentes ne sont plus valables et il devient difficile de cerner théoriquement les performances des transistors. Cependant, quelques considérations sur les puissances et les rendements peuvent être effectuées.

Le bilan des puissances d'un amplificateur se traduit par la formule suivante :

$$P_e + P_{dc} = P_s + P_d \quad \text{dans laquelle :}$$

- P_e est la puissance du signal à amplifier qui est absorbée par l'entrée du dispositif et P_{dc} la puissance fournie l'alimentation continue.
- P_s est la puissance absorbée par la charge et P_d la puissance dissipée par le transistor (en général, sous forme de chaleur).

Les rendements de drain η_d et en puissance ajoutée η_{PAE} sont définis par les relations :

$$\eta_d = \frac{P_s}{P_{dc}} \quad \eta_{PAE} = \frac{P_s - P_e}{P_{dc}} = \eta_d \left(1 - \frac{1}{G_p} \right) = 1 - \frac{P_d}{P_{dc}}$$

Le rendement en puissance ajoutée, très utilisé, prend en compte le bilan des puissances.

Les rendements et puissances étant définis, les coordonnées du point de polarisation du dispositif sont souvent prises en compte pour définir les classes de fonctionnement :

- La classe A : le transistor est polarisé à la moitié de son courant maximum. Le rendement drain maximum est de 50 % pour une approximation linéaire de I_{ds} et de 66,5 % pour une approximation parabolique. Un descriptif des signaux disponibles au niveau du transistor est donné figure I-4.

- La classe B :

De manière générale, le fonctionnement classe B idéal est défini par un angle d'ouverture de 180° du composant actif ; par ailleurs, la charge présentée à ce composant reste la même quelle que soit la fréquence. Dans notre cas, si l'impédance de charge du composant à la fréquence fondamentale (28 GHz) peut être assez correctement contrôlée, il n'en est pas de même aux fréquences harmoniques. En effet,

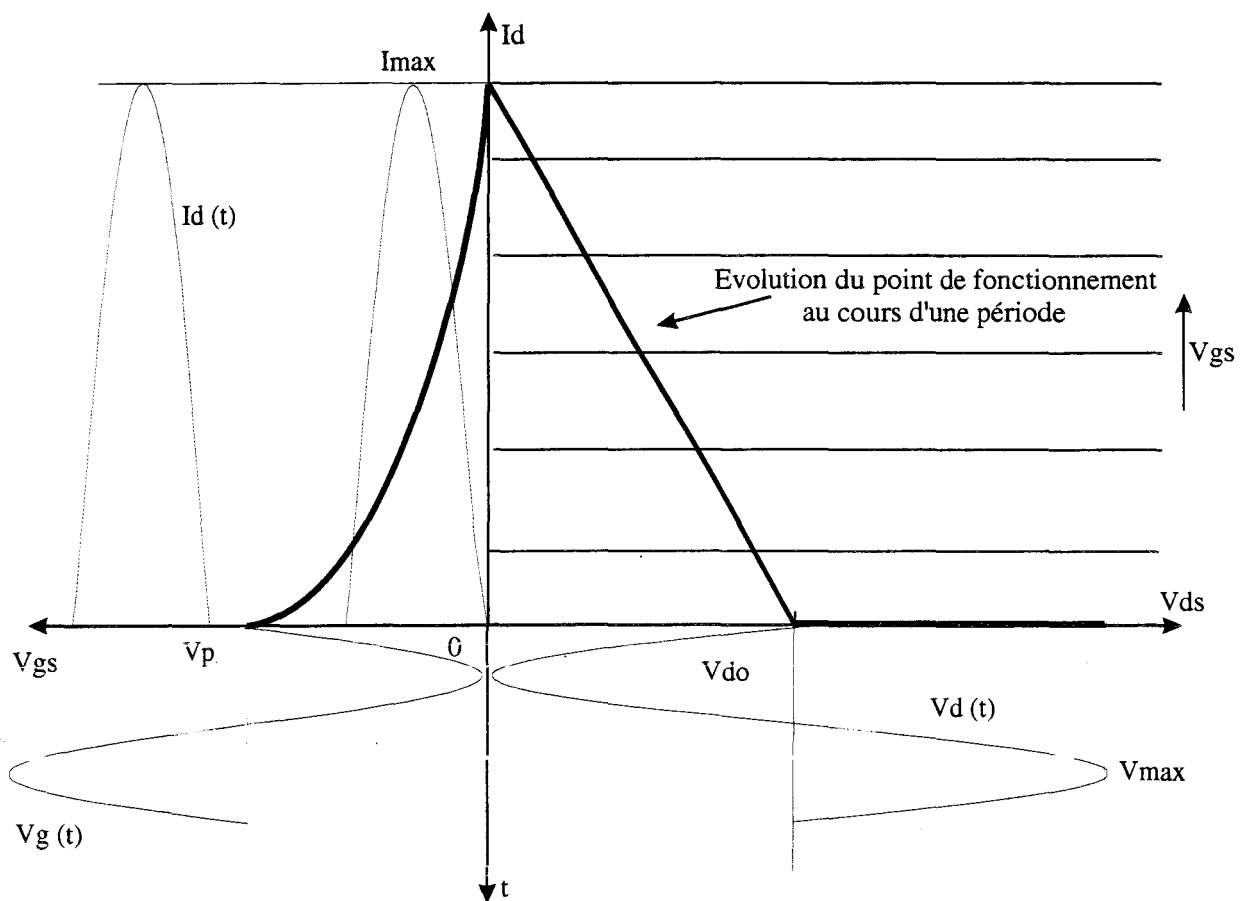


Figure I-5 : Analyse des signaux disponibles sur le transistor en classe B

pour ces dernières les propriétés de propagation dans le circuit microstrip (utilisé dans notre réalisation hybride) sont beaucoup trop complexes pour être soit prises en compte avec un modèle simple au niveau théorique, soit définies expérimentalement avec des moyens de mesures classiques.

Néanmoins, pour ce fonctionnement très particulier des composants, nous utiliserons la terminologie "classe B" tout à long de ce mémoire.

Dans cette classe de fonctionnement, le transistor est polarisé au pincement. Le rendement drain maximum est voisin de 78,5 % pour l'approximation linéaire de la caractéristique $I_d=f(V_{gs})$ et de 85 % pour l'approximation parabolique. Si la tension d'avalanche grille - drain n'affecte pas les excursions de tension, des puissances de sortie équivalentes à celles de la classe A peuvent être obtenues. En revanche, la tension d'entrée ayant une amplitude deux fois plus importante, il faut de 3 à 6 dB supplémentaires de puissance d'entrée pour obtenir le même niveau de sortie qu'en classe A. Les atouts majeurs de la classe B sont la consommation pratiquement nulle au repos et les performances de rendement. Une représentation des signaux disponibles au niveau du transistor est donnée figure I-5.

- La classe AB est un état intermédiaire entre les deux classes précédentes.
- La classe C, rarement utilisée en bande Ka, correspond au cas où le transistor est polarisé sous le pincement. Le rendement peut théoriquement atteindre 100 %.
- La classe F : le transistor est polarisé au pincement et on présente au composant des impédances particulières aux harmoniques [2].

Les fonctionnements non-linéaires étant très difficiles à étudier de manière analytique, seul un simulateur performant nous permettra d'en dégager tous les aspects au chapitre III.

La dernière partie de ce paragraphe décrit les différents types d'associations parallèles d'étages amplificateurs : en phase, en opposition de phase et en quadrature.

I-2.3. Associations d'amplificateurs

L'augmentation de la puissance de sortie peut être obtenue de deux manières :

- En utilisant des transistors à plus grand développement de grille.
- En associant des étages amplificateurs en parallèle.

C'est sur ce deuxième point que trois associations typiques peuvent être définies.

I-2.3.a. Association sans déphasage entre les signaux

C'est la solution la plus simple. Pratiquement cette association, où aucun filtrage n'affecte les harmoniques, s'effectue avec des coupleurs de type Wilkinson [3]. Son étude est décrite au chapitre IV et son synoptique est présenté sur la figure I-6.

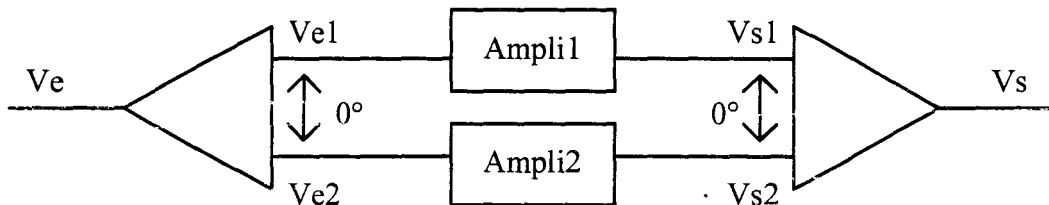


Figure I-6 : Association d'amplificateurs sans déphasage

I-2.3.b. Association avec déphasage de 180° entre les signaux ou

Amplificateur de type « Push-Pull »

Des étages amplificateurs, fonctionnant en classe B et si possible appairés, sont utilisés [4, 5]. Chaque étage amplifie une demi - alternance du signal appliqué à l'entrée. Son synoptique est présenté sur la figure I-7.

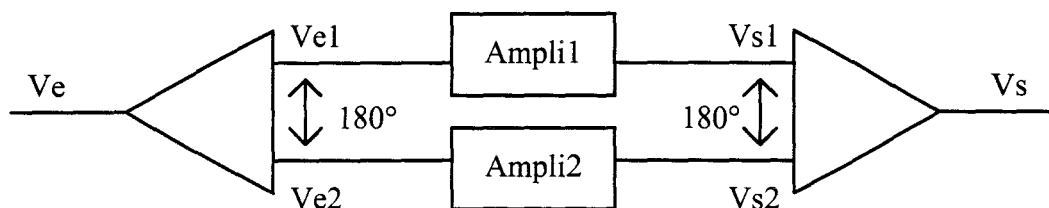


Figure I-7 : Association d'amplificateurs type Push-Pull

Pour les étages dont le fonctionnement peut être décrit avec des éléments localisés, les expressions des courants de conduction s'écrivent :

$$I_{dsa}(t) = I_{ds_0} + I_{ds_1} \cdot \cos(\omega_0 t) + I_{ds_2} \cdot \cos(2\omega_0 t) + \sum_n I_{ds_n} \cdot \cos(n\omega_0 t)$$

$$I_{dsb}(t) = I_{ds_0} + I_{ds_1} \cdot \cos(\omega_0 t + \pi) + I_{ds_2} \cdot \cos(2\omega_0 t) + \sum_n I_{ds_n} \cdot \cos(n\omega_0 t + n\pi)$$

Les courants sont recombinaés avec un déphasage de 180° qui élimine naturellement les harmoniques paires ; le courant résultant de sortie est :

$$I_{ds} = I_{dsa} - I_{dsb} = 2I_{ds_1} \cdot \cos(\omega_0 t) + 2I_{ds_3} \cdot \cos(3\omega_0 t) + \dots$$

Le chapitre IV aborde la réalisation d'un tel amplificateur à base de coupleurs 3dB / 180° de type RatRace. Dans ce cas particulier les considérations théoriques précédemment effectuées sur les courants de conduction ne s'appliquent pas aussi simplement.

I-2.3.c. Association avec déphasage de 90° entre les signaux ou Amplificateur HRA (Harmonic Reaction Amplifier)

Son synoptique est représenté figure I-8 [6].

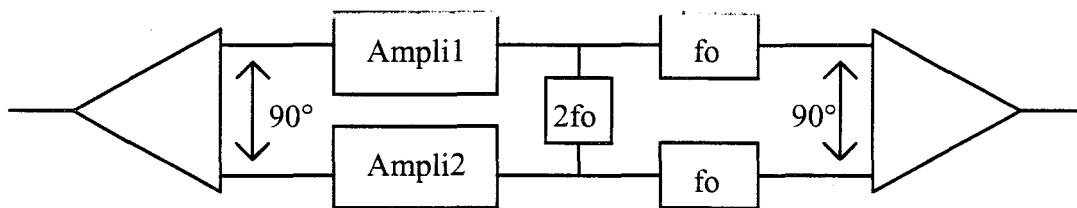


Figure I-8 : Association d'amplificateurs type HRA

Les étages amplificateurs sont toujours polarisés au voisinage du pincement. Un filtre additionnel est inséré en sortie pour éliminer la composante à $2f_0$.

Pour les étages dont le fonctionnement peut être décrit avec des éléments localisés, les expressions des courants de conduction s'écrivent :

$$I_{dsa}(t) = I_{ds_0} + I_{ds_1} \cdot \cos(\omega_0 t) + I_{ds_2} \cdot \cos(2\omega_0 t) + \sum_n I_{ds_n} \cdot \cos(n\omega_0 t)$$

$$I_{dsb}(t) = I_{ds_0} + I_{ds_1} \cdot \cos(\omega_0 t + \frac{\pi}{2}) + I_{ds_2} \cdot \cos(2\omega_0 t + \pi) + \sum_n I_{ds_n} \cdot \cos(n\omega_0 t + n\frac{\pi}{2})$$

Cette configuration, qui possède un filtrage des harmoniques paires, est rarement utilisée en bande Ka car elle complique notablement les circuits de sortie.

I-2.4. Conclusion

Nous avons rappelé dans cette première partie, les principales grandeurs caractéristiques de l'amplification de puissance, les classes de fonctionnement actuellement les plus utilisées et les associations parallèles d'étages les plus courants. Dans ce qui suit, nous présentons une étude bibliographique de quelques amplificateurs de puissance réalisés ces dernières années.

I-3. HISTORIQUE SUR LA CONCEPTION D'AMPLIFICATEURS DE PUISSANCE EN BANDE KA

Depuis quelques temps, différents modèles d'amplificateurs de puissance en technologies hybride et MMIC ont été décrits dans des revues scientifiques [7..14]. Les étages amplificateurs de puissances, élaborés pour des applications dans la bande de fréquence 20-40 GHz, ont retenu notre attention.

I-3.1. Amplificateurs conçus autour de 35 GHz

En 1992, TRW a présenté deux circuits réalisés avec des composants de type HEMT pseudomorphique monopuit à double plans de dopage et de longueur de grille 0.25 μm . Les deux circuits, qui possèdent deux étages, sont adaptés pour obtenir des performances optimales autour de 35 GHz.

Le premier circuit [15] est susceptible de délivrer, avec un gain de 10 dB, une puissance de sortie de 800 mW (29 dBm) ; son rendement en puissance ajouté est proche de 26 %. Le dernier étage de ce circuit met en œuvre deux éléments actifs qui possèdent un développement de grille de 600 μm (8 doigts de 75 μm de largeur). Des coupleurs de type Wilkinson sont utilisés pour la mise en parallèle.

Les performances du second circuit [16] sont : un niveau de puissance de sortie proche de 30 dBm, un gain de 10 dB et un rendement en puissance ajouté voisin de 25 %. L'étage de sortie met en parallèle quatre transistors à effet de champ possédant 10 doigts d'une largeur de 50 μm . Côté entrée, les diviseurs de puissances utilisés sont des coupleurs Wilkinson classiques ; côté sortie, le couplage des puissances s'effectue avec un type de coupleur analogue dépourvu de résistance d'isolation. L'ajustage des éléments adaptateurs, qui ne semble pas avoir fait l'objet de simulations numériques, utilise une procédure manuelle.

En 1993, c'est encore TRW qui présente une série d'amplificateurs [17] à 35 GHz basé sur des HEMTs pseudomorphiques de 0,15 μm de longueur de grille. Ces circuits à simple étage mettent en œuvre des transistors élémentaires de 200 μm de développement de grille (2 doigts d'une largeur de 100 μm). Une puissance de sortie proche de 1,6 W (32,2 dBm), un rendement en puissance ajouté de 15 % et un gain de 8 dB sont obtenus avec la mise en parallèle de huit transistors (développement de grille total de 1600 μm). Des circuits de préadaptation mettant en parallèle les composants sont présentés ; les composants sont appairés et connectés en parallèle sur un même élément adaptateur

I-3.2. Amplificateurs conçus autour de 20 GHz

Le premier a été présenté en 1993 par Texas Instruments [18].

L'amplificateur est constitué de 2 étages. Il utilise des HEMTs traditionnels de longueur de grille 0,25 μm . Douze HEMTs possédant 600 μm de développement de grille sont mis en parallèles

(7200 μm) pour le deuxième étage. La puissance de sortie obtenue est proche de 4 W (36 dBm), le rendement en puissance ajoutée est voisin de 28 % et le gain de 16 dB. Une préadaptation est effectuée sur des circuits en GaAs. Le passage à 50 Ω est réalisé sur un substrat d'alumine. En sortie un combineur large bande de type Tchebichev est utilisé.

Le deuxième circuit a été réalisé par TRW [19]. L'amplificateur simple étage utilise des HEMTs pseudomorphique de longueur de grille de 0,2 μm . Quatre transistors, qui possèdent 16 doigts de 100 μm de largeur, sont mis en parallèle à l'aide de coupleurs Wilkinson arborescents. La puissance de sortie obtenue est voisine de 3,2 W avec un rendement en puissance ajoutée de 35 % et un gain de 10 dB. Les circuits de couplage et d'adaptation sont constitués de plusieurs parties réalisées sur différents substrats : GaAs, Alumine et Quartz. Ces circuits semblent être ajustés manuellement.

Le dernier circuit retenu pour cette fréquence a été présenté par Avantek en 1994 [20]. Des HEMTs pseudomorphiques sont associés pour obtenir un développement total de 4860 μm . Deux amplificateurs à simple étage utilisant ces HEMTs sont mis en parallèle grâce à des coupleurs de Lange. La puissance de sortie à 2,5 dB de compression est de 4,7 W, le rendement en puissance ajoutée est de 38 % et le gain atteint 7,5 dB.

I-3.3. Amplificateurs conçus autour de 28 GHz

Le circuit qui est le plus proche de notre étude a été publié très récemment par TRW [21]. Il aborde notamment la technique de transmission de données numériques LMDS par voie hertzienne à 28 GHz. Les transistors utilisés sont identiques à ceux précédemment abordés pour l'amplification de puissance autour de 20 GHz (HEMTs pseudomorphiques 0,2 x 16 x 100 μm). Quatre composants sont associés par des coupleurs Wilkinson. La puissance de sortie peut atteindre 5 W, le rendement en puissance ajoutée est proche de 40 % et le gain de 8,75 dB.

Nous avons également retenu un circuit à base de transistors HBT à 25 GHz présenté par NEC [22]. Celui-ci utilise six HBTs de $184 \mu\text{m}^2$. La puissance de sortie obtenue est de 2,2 W pour un rendement en puissance ajoutée de 19 % et un gain de 5 dB.

I-3.4. Conclusion

Dans le tableau suivant, nous résumons les caractéristiques des différentes réalisations d'amplificateurs hybrides fournies par la littérature pour la bande 20-35 GHz.

Fréquence centrale	Puissance de sortie	Gain	PAE	Taille des puces de sortie Lg (μm) x Wu (μm) x N	Nb de puces en sortie	Origine
35 GHz	0.8 W	10 dB	26.6 %	0.25*75*8	2	[15]
35 GHz	1 W	10 dB	25 %	0.25*50*10	4	[16]
35 GHz	1.6 W	8.1 dB	15.4 %	0.15*100*2	8	[17]
20 GHz	4 W	16 dB	28 %	600 μm	12	[18]
20 GHz	3.2 W	10 dB	35 %	0.2*100*16	4	[19]
20 GHz	4.7 W	7.5 dB	38 %			[20]
28 GHz	5 W	8.75 dB	39.6 %	0.2*100*16	4	[21]
26 GHz	2.2 W	5 dB	19 %		6	[22]

Nous pouvons constater que ce domaine d'étude est en pleine expansion. L'amélioration des performances est obtenue par l'utilisation de substrats épitaxiés complexes, par l'optimisation des topologies des composants (nombre de doigts, longueur et largeur de grille) et des circuits passifs (adaptateurs et coupleurs). Il convient, cependant, de remarquer que les topologies réalisées pour

ces circuits sont plus du ressort d'un savoir-faire relativement artisanal, acquis après une longue expérience pratique, que le résultat de simulations électriques

Dans ce qui suit, sont présentés les schémas équivalents petit et grand signal d'un transistor.

I-4. SCHEMAS EQUIVALENTS DU TEC ASGA

I-4.1. Schéma petit signal

La représentation usuelle du schéma équivalent petit signal d'un transistor à effet de champ est donnée figure I-9.

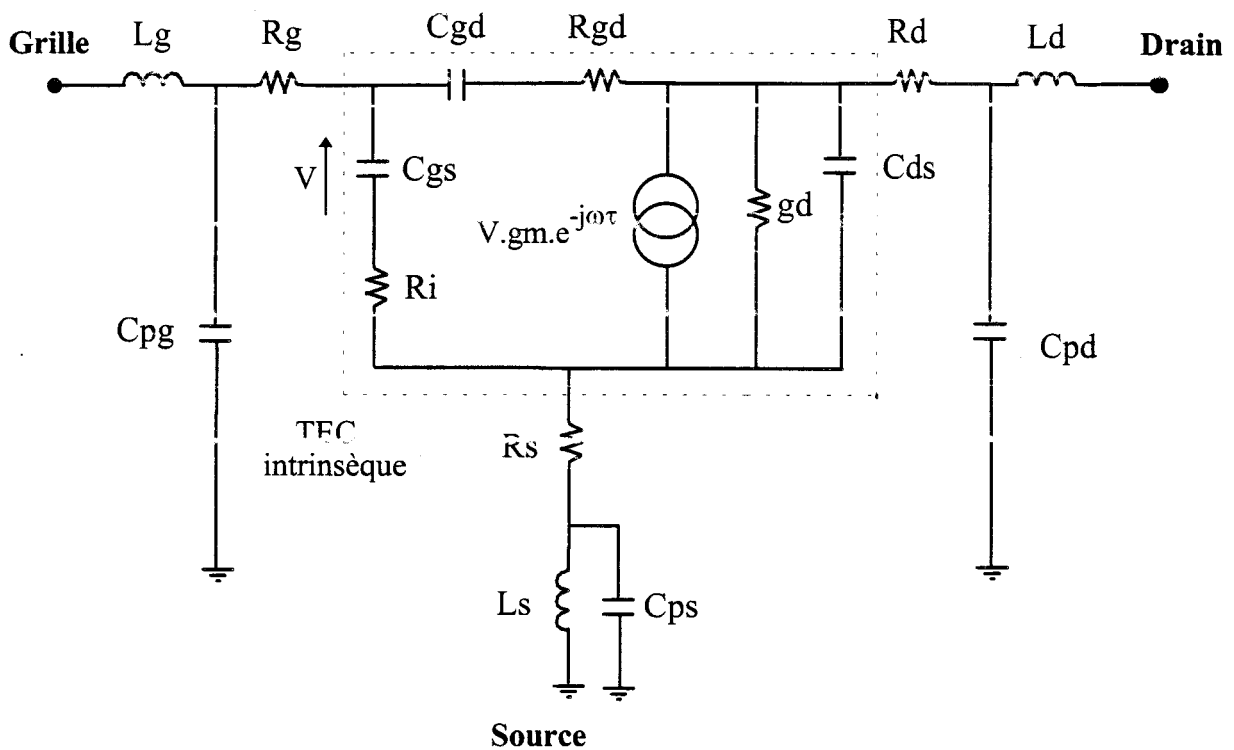


Figure I-9 : Schéma équivalent petit signal du TEC

Ce schéma se compose essentiellement de deux parties :

- La partie extrinsèque qui est constituée des éléments parasites d'accès à la zone active. Ces éléments sont considérés comme indépendants de la polarisation appliquée au transistor.
- La partie intrinsèque qui représente la zone active du composant. Des valeurs sont attribuées à ses éléments pour une polarisation fixée.

Une localisation des principaux éléments du schéma équivalent est donnée figure I-10.

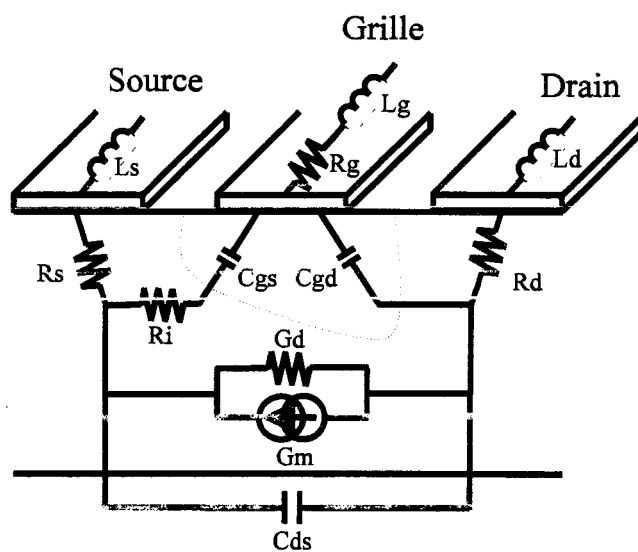


Figure I-10 : Localisation des éléments du schéma équivalent du TEC

Nous allons décrire succinctement les origines des éléments constitutifs de ce schéma équivalent petit signal.

- Les selfs L_g , L_d et L_s peuvent être très différentes suivant le type de mesures et le type de transistor. Pour les TEC en source commune à trous métallisés, la valeur de la self L_s est petite : elle représente l'inductance des métallisations des trous. Pour les mesures en cellule, les selfs traduisent essentiellement les effets induits par les fils de connexion. Pour les mesures sous pointes, l'existence de selfs met en évidence l'influence des métallisations des électrodes du composant.

- Les capacités Cpg, Cpd et Cps correspondent aux plots de métallisation nécessaires aux connexions avec les circuits. L'influence de la capacité Cps est rarement prise en considération puisque l'impédance présentée par cette dernière est généralement grande comparée à celle de la self Ls.
- Rs et Rd représentent les résistances entre les contacts ohmiques (de source et de drain) et la zone active. Rg est la résistance équivalente à celles des doigts de grille.
- Ri est une représentation de l'effet de distribution de résistance entre canal et grille côté source ; Rgd entre canal et grille côté drain. Cette dernière est rarement prise en considération dans les schémas équivalents usuels.
- Gm est la transconductance. Elle traduit l'activité de l'élément considéré et est définie par :

$$g_m = \left. \frac{\partial I_d}{\partial V_{gs}} \right|_{V_{ds}=cte}$$

- Gd est la conductance de sortie définie par :

$$g_d = \left. \frac{\partial I_d}{\partial V_{ds}} \right|_{V_{gs}=cte}$$

- τ représente le temps de transit des porteurs dans le canal.
- Cgs, Cgd et Cds sont les capacités liées aux charges en présence autour de la zone désertée.

Ce schéma permet de simuler le fonctionnement du transistor autour d'un point de polarisation en lui appliquant des signaux de faibles amplitudes et compatibles avec les mesures de paramètres S détaillées dans la section suivante.

Le schéma équivalent permet également d'approcher les performances du transistor en fonction des valeurs prises par les éléments. Nous ne pouvons donc qu'extrapoler avec prudence les performances au-delà de la fréquence maximale de mesure.

Le MAG peut être exprimé par la relation ci-dessous en utilisant quelques simplifications [23] :

$$MAG = \left(\frac{F_c}{f} \right)^2 \frac{1}{4g_d(Rg + Rs + Ri + \pi.Fc.Ls) + 4\pi.Fc.Cgd(2Rg + Ri + Rs + 2\pi.Fc.Ls)}$$

F_c étant la fréquence de coupure :

$$F_c = \frac{g_m}{2\pi.Cgs}$$

Une estimation de la fréquence de coupure du gain maximum disponible ($MAG = 1$) peut être déduite de l'expression précédente ; elle s'écrit :

$$F_{MAG} = \frac{F_c}{2\sqrt{g_d}} \frac{1}{\sqrt{(Rs + Ri + Rg) + \pi.Fc.Ls + \pi.Fc \frac{Cgd}{gd} (Rs + 2Rg + Ri + 2\pi.Fc.Ls)}}$$

Le gain en courant de court-circuit H_{21} peut également être exprimé en fonction des éléments du schéma équivalent. Il est différent de celui obtenu à partir des paramètres S puisque les éléments extrinsèques ne sont pas pris en compte. Le gain en courant de court-circuit est donné par la relation :

$$|H_{21}|_{int}^2 = \left(\frac{gm}{\omega(Cgs + Cgd)} \right)^2$$

L'intérêt majeur de ces définitions est l'étude des performances du composant en fonction des éléments du schéma équivalent qui sont directement liés à des critères technologiques.

I-4.2. Schéma grand signal

Une modélisation grand signal du transistor est possible avec le schéma équivalent de la figure I-11.

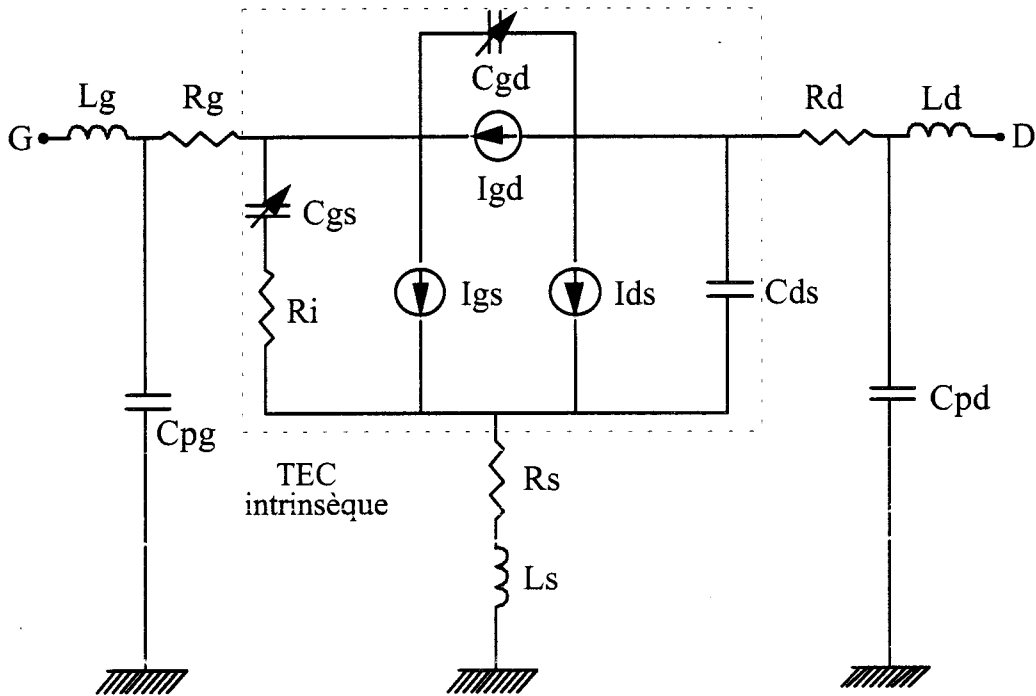


Figure I-11 : Schéma équivalent grand signal du TEC

Les éléments extrinsèques sont indépendants de la polarisation du composant. Ils sont considérés identiques à ceux du schéma petit signal. Les éléments intrinsèques R_i , C_{ds} , τ varient avec la polarisation. Ces variations sont cependant faibles et souvent elles sont considérées faire partie des incertitudes de mesures d'autant qu'elles se produisent après le pincement ou dans la région ohmique.

Ces éléments sont donc généralement considérés fixes et identiques à ceux du schéma équivalent petit signal. En conséquence, les causes principales des non - linéarités sont donc les deux capacités C_{gs} et C_{gd} et les trois générateurs de courants de la figure I-11.

- Les capacités C_{gs} et C_{gd} représentent les charges accumulées entre grille - source et grille - drain. Ces capacités évoluent avec les tensions V_{ds} et V_{gs} .

- Le générateur de courant I_{ds} est généralement considéré comme la principale source de non-linéarités d'un transistor. Il traduit l'effet de commande des tensions V_{gs} et V_{ds} dans un composant à effet de champ.
- Le générateur de courant I_{gd} permet de traduire l'existence d'un phénomène d'avalanche entre la grille et le drain quand la tension V_{gd} devient importante. Cet effet limite la puissance fournie par le transistor en écrêtant le signal de sortie.
- Le générateur de courant I_{gs} représente la mise en direct de la jonction Schottky grille - canal pour des tensions de grille V_{gs} positives. C'est une limitation de la puissance d'entrée par écrêtage du signal.

Les valeurs des éléments des modèles petit et grand signal sont extraites des mesures effectuées pour caractériser le composant. Cette caractérisation met en œuvre différents bancs de mesures ; ceux-ci sont décrits dans le paragraphe suivant.

I-5. CARACTERISATION DES TECS

La caractérisation comporte des mesures statiques, quasi - statiques et hyperfréquences qui permettent de modéliser complètement le composant. Des mesures en puissance sont également effectuées sur un banc à charge active ; elles constituent une validation de la modélisation non - linéaire.

Durant la caractérisation, le transistor est soumis à des conditions de fonctionnement différentes : évolutions du point de polarisation et du signal hyperfréquence. Celles-ci engendrent deux phénomènes majeurs dans le comportement du composant :

- Les phénomènes thermiques dus au niveau continu.
- Les phénomènes de piégeages des électrons en présence d'un signal hyperfréquence et d'un niveau continu.

Nous allons décrire les différents bancs de mesures que nous avons utilisés et comment se traduisent les deux phénomènes précités.

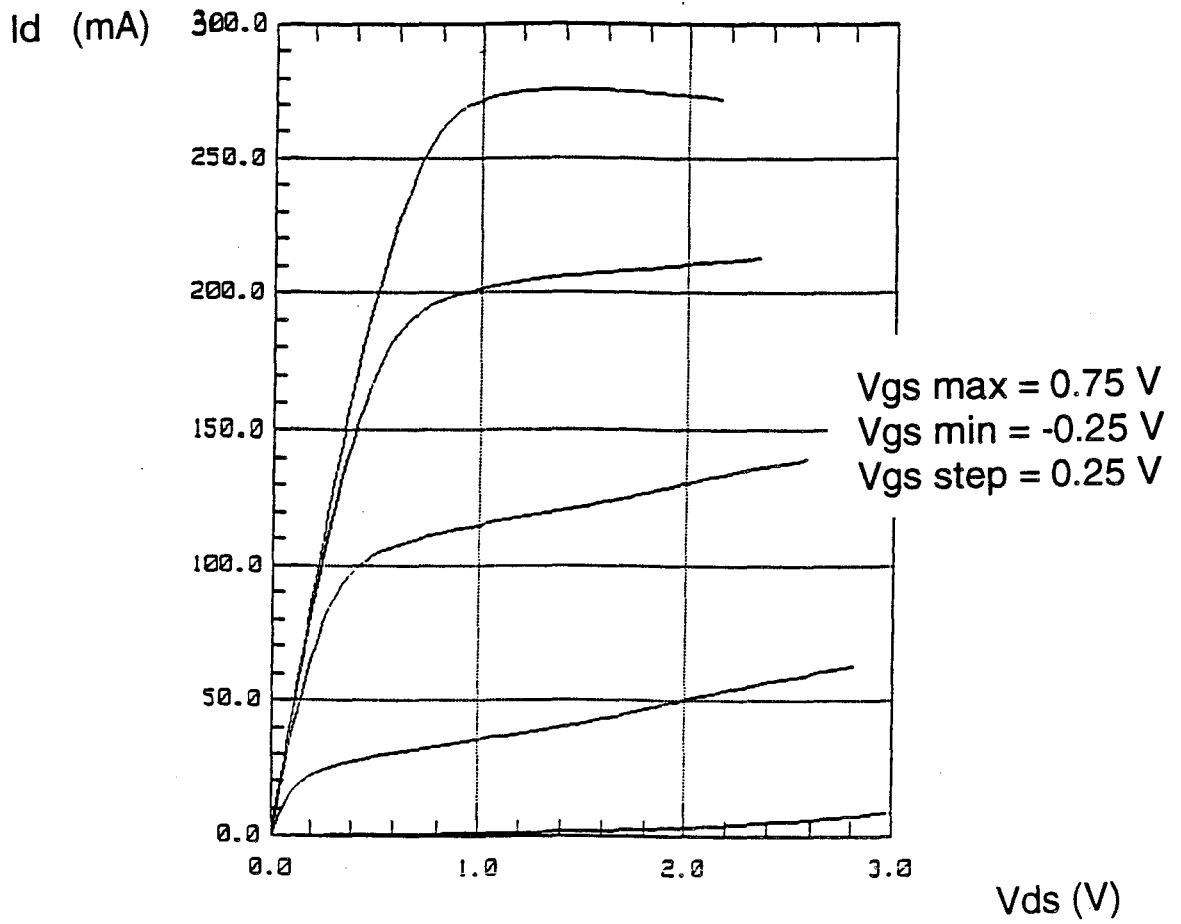


Figure I-13 : Caractéristiques statiques $I_{ds}=f(\bar{V}_{gs}, \bar{V}_{ds})$ obtenues pour le HEMT Thomson TA33660.

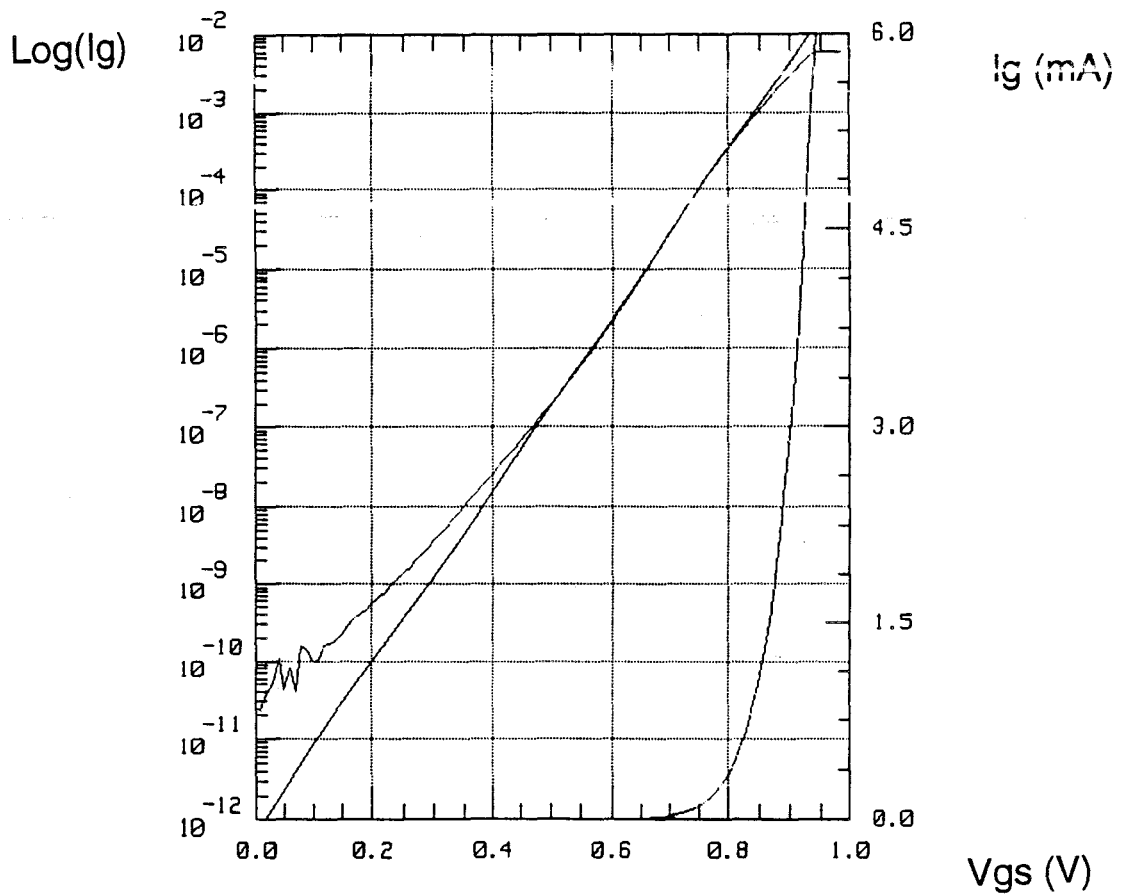


Figure I-14 : Caractéristique statique de la diode Schottky $I_g=f(V_{gs})$ du HEMT Thomson TA33660

I-5.1. Mesures statiques

Cette caractérisation, qui utilise le logiciel ICCAP de Hewlett Packard, est entièrement automatique ; son synoptique est donné figure I-12.

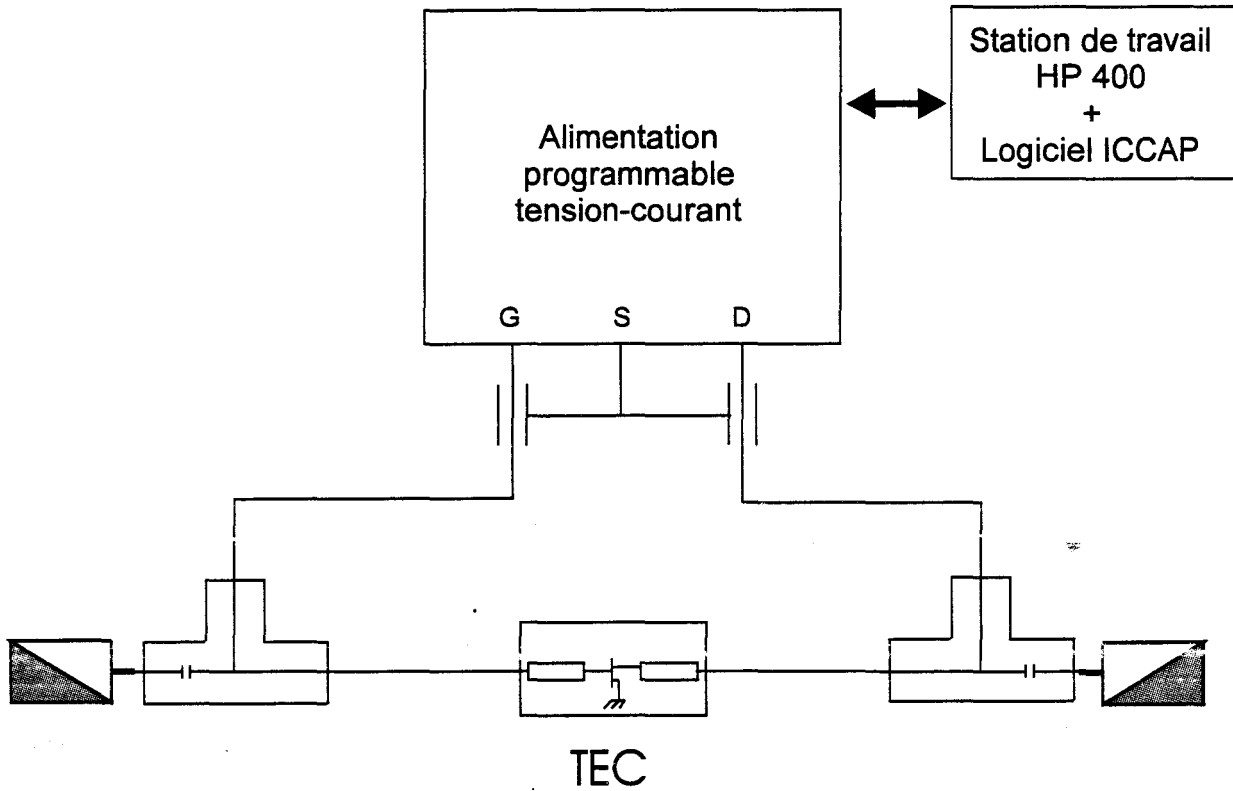


Figure I-12 : Banc automatique de mesures statiques

Des tensions continues sont appliquées d'une part entre grille et source et d'autre part entre drain et source du composant ; les courants engendrés par ces tensions sont mesurés. Pour ce type de fonctionnement statique, le phénomène de piégeage d'électrons évolue avec les conditions de polarisation.

La puissance dissipée n'est pas la même à chaque point de mesures, ce n'est pas une caractérisation isotherme. Quelques mesures significatives sont maintenant présentées, les tracés des réseaux de caractéristiques $I_{ds} = f(V_{ds})$ et $I_{ds} = f(V_{gs})$ permettent de connaître le courant de

Ig (μA)

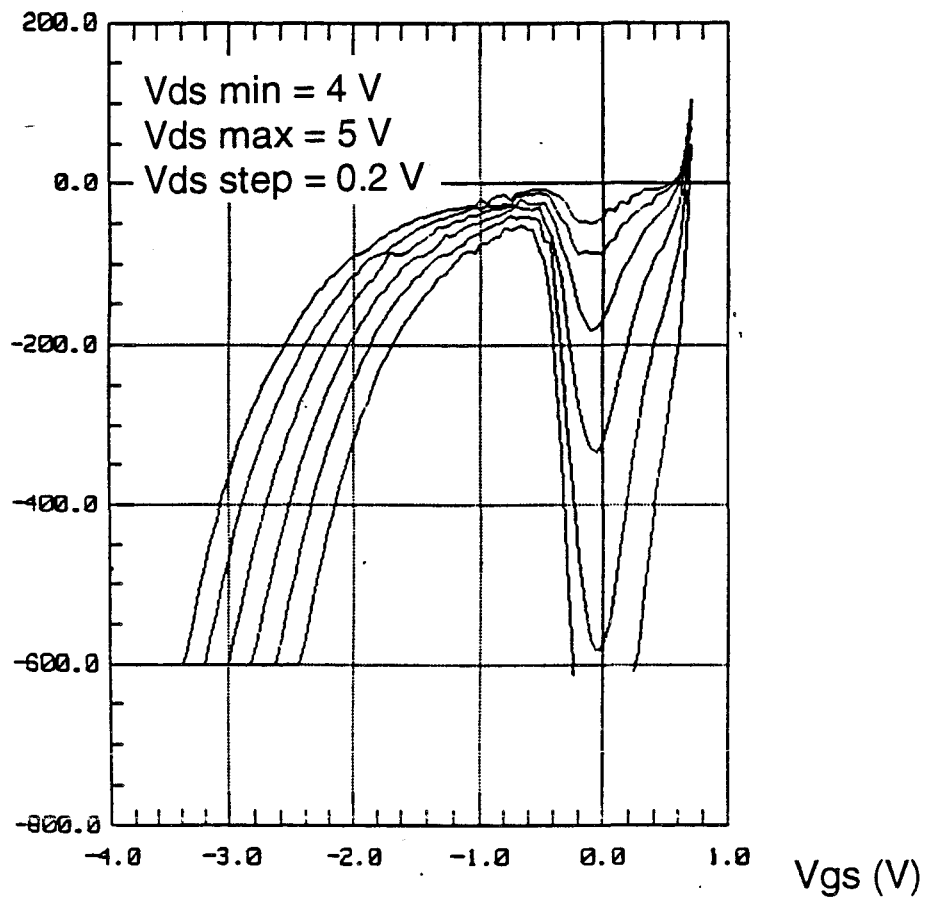


Figure I-15 : Caractéristiques statiques du courant de grille inverse
 $I_g=f(V_{gs}, V_{ds})$ du HEMT Thomson TA33660

saturation et de la tension de pincement (figure I-13). Le logiciel permet également de déduire les évolutions de sa transconductance G_m et de la conductance de sortie G_d statiques.

La caractérisation $I_{gs} = f(V_{gs})$ avec le drain en l'air permet de visualiser le courant de la mise en direct de la jonction Schottky. Le coefficient d'idéalité ainsi que la hauteur de barrière V_b et la valeur de la tension de built-in (figure I-14) peuvent être déduits de cette caractéristique.

Les caractéristiques $I_g = f(V_{ds}, V_{gs})$ donnent le comportement du courant grille dans les conditions de pincement (figure I-15).

Une limitation du courant de grille est imposée pour éviter la destruction du composant : la densité de ce courant ne dépasse pas le milliampère par millimètre de développement de grille.

Sur ces caractéristiques, deux zones distinctes apparaissent :

- Pour une tension V_{gs} inférieure à la tension de pincement, on est présence du claquage de la diode grille-drain. Le phénomène physique reconnu comme dominant dans ce cas est un effet Tunnel pur ou assisté thermiquement [24].
- Pour une tension V_{gs} supérieure à la tension de pincement, une évolution en courbe en cloche est observée, avec un maximum de courant grille croissant avec la tension V_{ds} . Ce comportement est maintenant reconnu comme résultant essentiellement d'un phénomène d'ionisation dans le canal [25]. Cette mesure donne des renseignements sur les limitations du composant liées à son courant grille..

I-5.2. Mesures quasi - statiques impulsionnelles

Cette caractérisation permet d'imposer au composant une température constante correspondant à un point de polarisation et de balayer toute une gamme de tensions V_{gs} et V_{ds} sans modifier cette température.

La durée des impulsions utilisées est choisie suffisamment courte pour que le piégeage des électrons se manifeste de la même façon que dans les conditions de fonctionnement microonde.

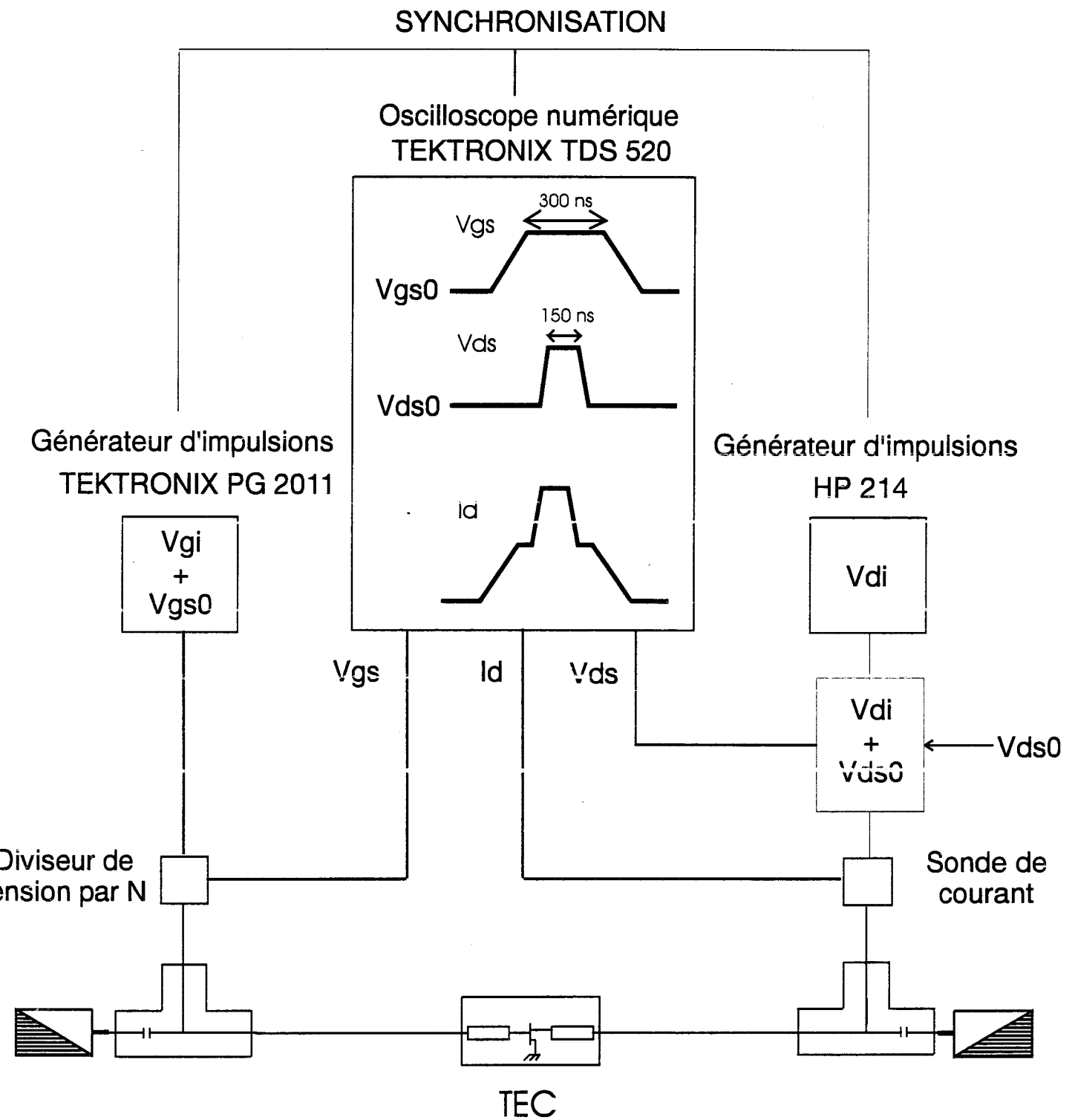


Figure I-16 : Banc manuel de mesures en impulsions

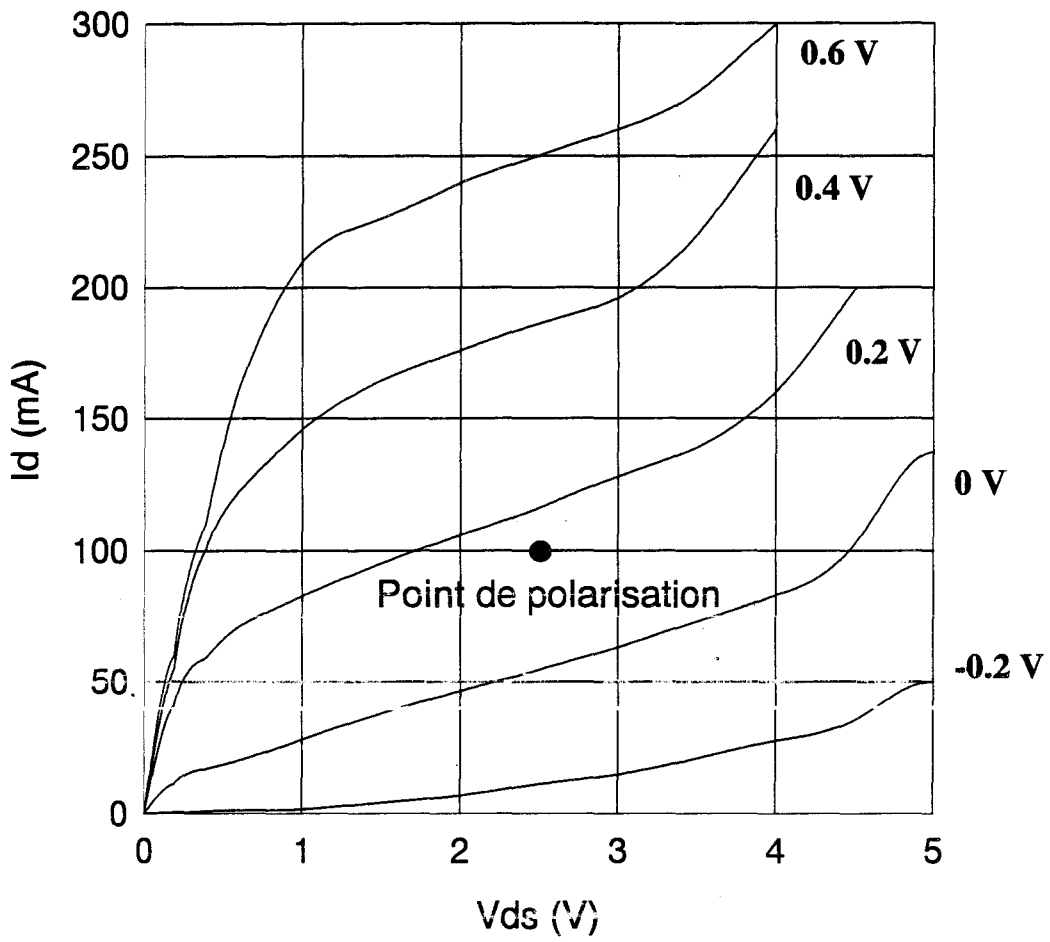


Figure I-17: Exemple de caractéristiques impulsionnelles obtenues pour le HEMT Thomson TA33660 autour d'un point de fonctionnement classe A

Ce banc initialement manuel, a été automatisé. Ce travail a constitué une partie de notre contribution et fait l'objet d'une étude détaillée au chapitre II.

La figure I-16 donne le schéma synoptique du banc dans sa version manuelle initiale [26].

Cette caractérisation consiste à appliquer sur le drain et la grille du transistor des impulsions synchrones de tensions.

Nous allons, comme pour la caractérisation statique, présenter quelques mesures significatives.

Les caractéristiques $I_{ds} = f(V_{gs}, V_{ds})$, pour différents points de polarisation, sont souvent utilisées par les concepteurs de circuits pour modéliser le générateur de courant de drain.

Un exemple des caractéristiques ainsi obtenues est donné figure I-17 dans le cas d'un point de polarisation classe A.

Ces mesures sont utilisées soit par le concepteur de composants, soit par le concepteur de circuits. Le concepteur de composants peut étudier les effets de piégeages d'électrons et les effets thermiques qui interviennent sur les transistors réalisés. Le concepteur de circuits utilise les mesures pour modéliser les générateurs de courants du composant. Ceci est développé de façon plus détaillée dans le chapitre II.

Passons maintenant aux mesures hyperfréquences.

I-5.3. Mesures hyperfréquences à l'analyseur de réseaux jusque 40 GHz

Ces mesures sont effectuées sur un analyseur de réseau HP 85107A de 45 MHz à 40 GHz pour de nombreux points de polarisation. Le programme de commande initial écrit en HP BASIC, a été modifié pour automatiser entièrement le processus de mesures. Ainsi nous pouvons générer les quelques centaines de fichiers de paramètres S, soit en fonction des tensions externes appliquées au transistor, soit en fonction des tensions internes. Une caractérisation complète effectuée, en fonction des tensions internes, peut prendre quelques heures.

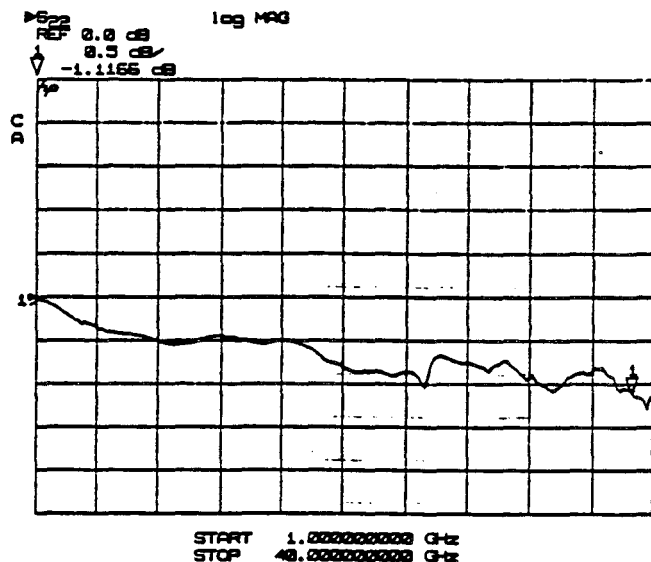
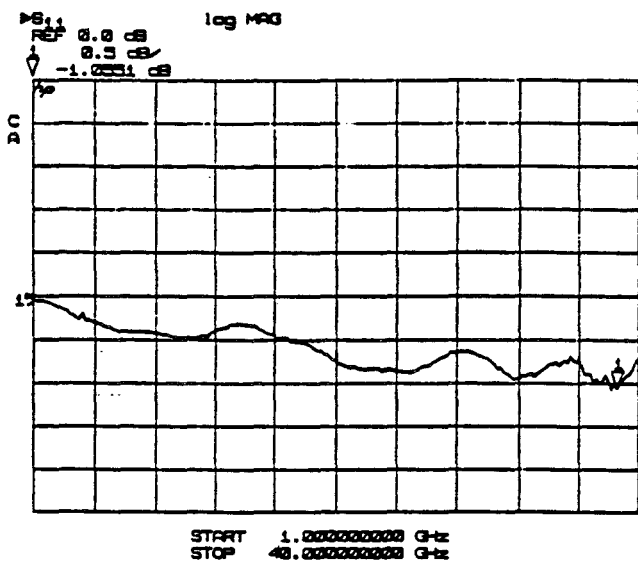


Figure I-19a : Mesure des demi - boitiers en circuit ouvert

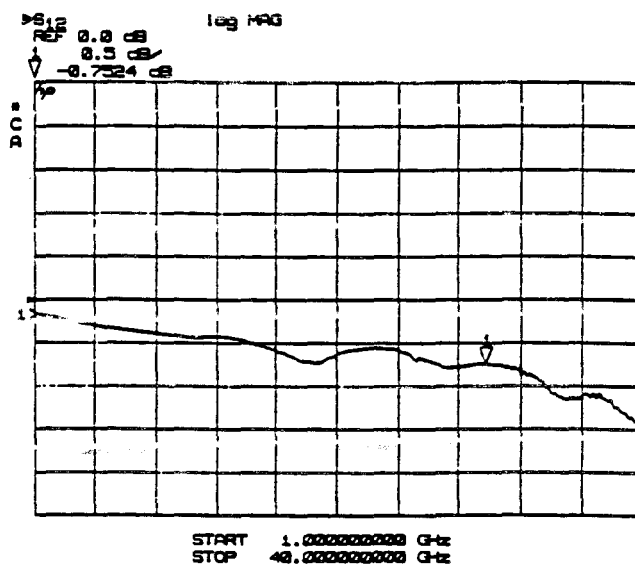


Figure I-19b : Mesure de la cellule en Thru

Figure I-19 : Evolutions fréquentielles des paramètres de la cellule de mesure

Le transistor peut être mesuré sous pointes ou bien dans une cellule réalisée au laboratoire (cellule « Dambrine »). Ce dernier dispositif est présenté figure I-18.

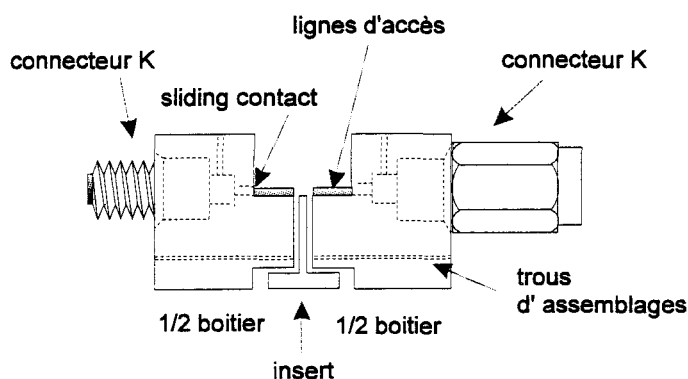


Figure I-18 : Dispositif de mesure en cellule

La cellule est constituée de deux demi boîtiers qui réalisent les transitions coaxial - microruban à l'aide d'une pièce coulissante appelée « sliding contact ». La ligne microruban a une impédance caractéristique de 50Ω . Le transistor est collé sur un insert. Un calibrage TRL est effectué pour chacune des cellules réalisées.

Nous rappelons que cette méthode utilise 3 étalons standards :

- Une connexion directe (Thru)
- Des circuits ouverts (Reflect)
- Une ligne microruban d'impédance caractéristique 50Ω entre les demi - boîtiers (Line).

Le calibrage obtenu permet selon la qualité de la cellule d'effectuer des mesures fiables jusque environ 35 GHz. La figure I-19 montre, à titre d'exemple, les mesures des paramètres S d'une cellule en Thru et en circuit ouvert.

Les mesures sous - pointes sont correctes jusque 40 GHz. A chaque fois que cela est possible, la mesure sous - pointes est choisie plutôt que la mise en cellule.

Après dépouillement des mesures, quelques éléments du schéma équivalent du TEC sont obtenus. Les procédures utilisées seront détaillées plus finement dans le chapitre III.

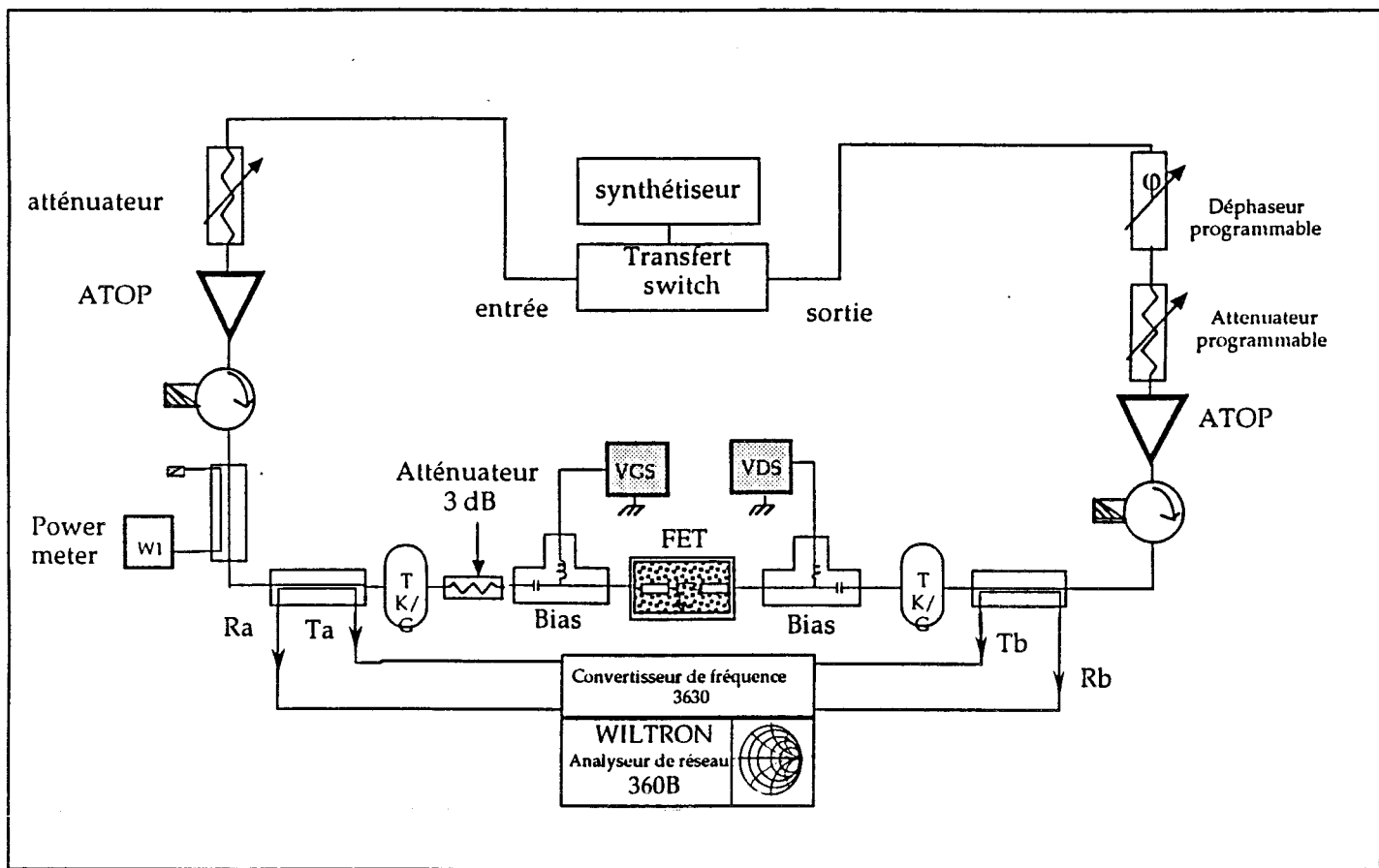


Figure I-20 : Schéma synoptique du banc à charge active 26-40 GHz

I-5.4. Mesures hyperfréquences pulsées à l'analyseur de réseaux jusque 20 GHz

Elles utilisent un analyseur de réseau Wiltron 360B couplé au TestSet 3636. Cet équipement permet d'appliquer un signal hyperfréquence de courte durée (quelques dizaines de nanosecondes) pendant laquelle la mesure des paramètres S est effectuée. Ce banc n'était pas encore opérationnel au laboratoire lorsque l'essentiel de notre travail a été réalisé. A terme, il sera couplé aux générateurs d'impulsions du banc quasi-statique pour permettre la mesure des paramètres S à température constante et à effet de piège constant.

I-5.5. Mesures sur le banc à charge active 26-40 GHz

Ce procédé a été proposé par Takayama [27]. Il consiste à appliquer des signaux synchrones au transistor en entrée et en sortie. Un atténuateur et un déphaseur agissent sur un signal injecté en sortie du composant de manière à simuler une charge variable.

Une version entièrement automatique, sans adaptation d'entrée, [28, 29] a été réalisée au laboratoire pour la bande 26-40 GHz. Son synoptique est donné figure I-20.

Ce banc utilise un convertisseur de fréquence 3630 couplé à l'analyseur de réseau Wiltron 360B. Le synthétiseur fournit la puissance hyperfréquence à l'entrée et à la sortie du TEC. Le transfert Switch permet de passer du mode banc à charge active au mode analyseur de réseaux petit signal ou grand signal.

Deux ATOPS (Amplificateurs à Tubes à ondes progressives) sont présents en entrée et en sortie pour permettre de délivrer des puissances proches de 40 dBm (50 dB de gain à 33 GHz).

Les ponts réflectométriques utilisent des coupleurs ayant une directivité supérieure à 40 dB, des pertes d'insertion de l'ordre de 0,3 dB et un coefficient de réflexion de 30 dB.

Le composant peut être mesuré sous pointes ou en cellule. Dans les deux cas, un calibrage spécifique est effectué.

Le logiciel de commande permet, grâce au transfert Switch, de faire soit les mesures en load - pull soit les mesures des paramètres S_{ij} petits et grands signaux. Pour ces dernières, des acquisitions des quatre paramètres S, du courant de drain I_d , du courant de grille I_g et la puissance injectée en entrée du composant sont effectuées.

Les paramètres S_{ij} expérimentaux permettent de déterminer les cercles à gain constant et les cercles de stabilité. Un cercle à gain constant est ensuite choisi dans une région de l'abaque où le composant est stable ; c'est dans ce cercle que seront initialisées les mesures en load- pull. L'exploitation de ces dernières permet de visualiser deux types de représentations :

- Un abaque de Smith où sont repérés les lieux des coefficients de réflexion S'_{11} et Γ_L correspondants à un gain constant (G_p , G_T ou G_{av}), à une puissance de sortie constante (P_{Sabs} ou P_{Sdis}), à un courant de grille ou de drain constant ou, enfin à un rendement constant (η_{PAE} ou η_D)
- Un repère cartésien où sont représentées les évolutions du gain, du rendement ou des courants en fonction de la puissance d'entrée avec le coefficient de réflexion comme paramètre.

Ces mesures permettent une validation des schémas équivalents grand signal développés. Cette validation est décrite en détail dans le troisième chapitre.

I-6. CONCLUSION

Dans ce premier chapitre, nous avons tout d'abord abordé les principes de base de l'amplification hyperfréquence, les aspects linéaires et non-linéaires ainsi que l'association d'étages amplificateurs.

Dans un deuxième temps, un bref historique des réalisations récentes a été présenté. Ces dispositifs donnent une idée de l'état de l'art du domaine des amplificateurs de puissance hybrides dans le bande 20-40 GHz.

Dans une troisième partie, nous avons défini les éléments du schéma équivalent d'un transistor à effet de champs qui sont utilisés pour l'étude des régimes d'amplifications linéaire et non-linéaire. Enfin, les mesures couramment utilisée pour extraire les éléments du schéma équivalent ou valider ceux-ci ont été présentées.

Dans le deuxième chapitre, nous allons développer l'automatisation du banc de mesures I/V en impulsions.

BIBLIOGRAPHIE DU PREMIER CHAPITRE

- [1] **C. GENTILI**
« Amplificateurs et oscillateurs micro-ondes »
Editions Masson.
- [2] **C. DUVANAUD**
« Les classes de fonctionnement à haut rendement pour l'amplification de puissance microonde, en vue d'applications spatiales et de radiocommunications mobiles »
Doctorat de l'université de Limoges, 1993.
- [3] **J. ROGERS and R. BHATIA**
« A 6 to 20 GHz planar balun using a Wilkinson divider and Lange couplers »
IEEE MTT Symposium Digest, 1991, pp 865-868.
- [4] **J. R. LANE and al**
« High efficiency 1, 2, and 4 W class-B FET power amplifiers »
IEEE Transactions on Microwave Theory and Techniques, décembre 1986, pp 1318-1325.
- [5] **I. J. BAHL and al**
« Class B power MMIC amplifiers with 70 percent power added efficiency »
IEEE Transactions on Microwave Theory and Techniques, septembre 1989, pp 1315-1320.
- [6] **S. NISHIKI and T. NOJIMA**
« Harmonic Reaction Amplifier - A novel high efficiency and high power microwave amplifier »
IEEE MTT-S Digest, 1987, pp 963-966.

[7] **F. N. SECHI**

« Design Procedure for high-efficiency linear microwave power amplifiers »

IEEE Transactions on Microwave Theory and Techniques, décembre 1980, pp 1157-1163.

[8] **D. BECHTLE and al**

« K and Ka band high efficiency amplifier modules using GaAs power FETs »

IEEE MTT-S Digest, 1987, pp 849-851.

[9] **D. HELMS and al**

« Ku band power amplifier using pseudomorphic HEMT devices for improved efficiency »

IEEE MTT-S Digest, 1991, pp 819-821.

[10] **S. TOYODA**

« High efficiency single and push-pull power amplifiers »

IEEE MTT-S Digest, 1993, pp 277-280.

[11] **K. CHIBA and N. KANMURI**

« GaAs FET power amplifier module with high efficiency »

Electronics Letters, novembre 1983, pp 1025-1026.

[12] **L. C. HAL and R. J. TREW**

« Maximum efficiency tuning of microwave amplifiers »

IEEE MTT-S Digest, 1991, pp 123-126.

- [13] **D. M. SINDER**
« A theoretical analysis and experimental confirmation of the optimally loaded and overdriven RF power amplifier »
IEEE Transactions on Electron Devices, décembre 1967, pp 851-857.
- [14] **M. A. KHATIBZADEH and H. Q. TSERNG**
« Harmonic tuning of power FETs at X band »
IEEE MTT-S Digest, 1990, pp 989-992.
- [15] **J. M. SCHELLENBERG and al**
« A 0.8 watt Ka band power amplifier »
IEEE MTT-S Digest, 1992, pp 529-532.
- [16] **G. S. DOW and al**
« Ka band high efficiency 1 watt power amplifier »
IEEE MTT-S Digest, 1992, pp 579-582.
- [17] **A. K. SHARMA and al**
« Ka band power PHEMT on-wafer characterisation using prematched structures »
IEEE MTT-S Digest, 1993, pp 1343-1346.
- [18] **R. YARBOROUGH and al**
« Four watt 20 GHz partial monolithic amplifier »
IEEE MTT-S Digest, 1993, pp 1381-1383.
- [19] **C. H. CHEN and al**
« 20 GHz high power efficiency HEMT module »
IEEE MTT-S Digest, 1993, pp 1377-1380.

- [20] **B. KRAEMER and al**
« Power PHEMT module delivers 4 watts, 38 % PAE over the 18 to 21.2 GHz band »
IEEE MTT-S Digest, 1994, pp 801-804.
- [21] **M. K. SIDDIQUI and al**
« A high power and high efficiency power amplifier for local multipoint distribution service »
IEEE MTT-S Digest, 1996, pp 701-704.
- [22] **S. TANAKA and al**
« High power, high efficiency cell design for 26 GHz HBT power amplifier »
IEEE MTT-S Digest, 1996, pp 843-846.
- [23] **F. MASUMI**
« GaAs microwave power FET »
IEEE Transactions on Electron Device ED 32, avril 1976.
- [24] **C. GAQUIERE and al**
« Breakdown analysis of an asymmetrical double recessed power MESFET's »
IEEE Transactions on Electron Devices, février 1995, pp 209-213.
- [25] **C. R. CROWELL and V. L. RIDEOUT**
« Normalized thermoionic field emission in metal-semiconductor barriers »
Solid State Electronics, 1969, pp 89-105.

[26] L. RULLIER

« Contribution à la modélisation non-linéaire de TEC en GaAs : Mise au point et utilisation d'un banc de mesure en impulsions »

Rapport DEA, Lille, juillet 1993.

[27] Y. TAKAYAMA

« A new load-pull characterisation method for microwave power transistors »

IEEE MTT Symposium Digest, 1976, pp 218-220.

[28] A. AMAIRI

« Caractérisation en petit signal, en puissance et en impédances des transistors à effet de champ millimétrique. Etude et réalisation d'un banc de Load Pull à charge active 26.5-40 GHz »

Thèse d'Université, Lille, septembre 1991.

[29] C. GAQUIERE

« Analyse et optimisation de transistors à effet de champ à hétérojonction pour l'amplification de puissance dans la bande Ka »

Thèse d'Université, Lille, novembre 1995.

CHAPITRE II

II- AUTOMATISATION D'UN BANC DE MESURES I(V) EN IMPULSIONS

II-1. INTRODUCTION

Cette partie décrit la démarche que nous avons suivie pour mettre au point notre banc de caractérisation pulsée de composants à effet de champ. Les premières mesures, effectuées avec ce banc automatique permettent de mettre en évidence les principaux phénomènes qui apparaissent dans les transistors à effet de champ utilisés en amplification de puissance hyperfréquence.

II-2. ETUDE PRELIMINAIRE ET PRINCIPE DE MESURE

Le principal intérêt de cette méthode de caractérisation, signalé succinctement dans le premier chapitre, est de reproduire les conditions de fonctionnement d'un transistor inséré dans un circuit : autour d'un point de polarisation préalablement fixé, des excursions de signal sont appliquées au transistor à effet de champ testé [1, 2].

Deux phénomènes importants sont induits par ce mode de fonctionnement : l'un est thermique, l'autre est un effet de piégeage des porteurs majoritaires. Nous nous intéressons dans un premier temps au phénomène thermique.

II-2.1. Phénomène thermique [3, 4]

La température du composant n'est pas uniquement celle imposée par son milieu ambiant ; elle est étroitement corrélée à la puissance continue dissipée par le composant. L'écart thermique, induit par une variation du niveau de puissance continue dissipée, est classiquement donné par la relation :

$$\Delta T = R_{th} \cdot \Delta P$$

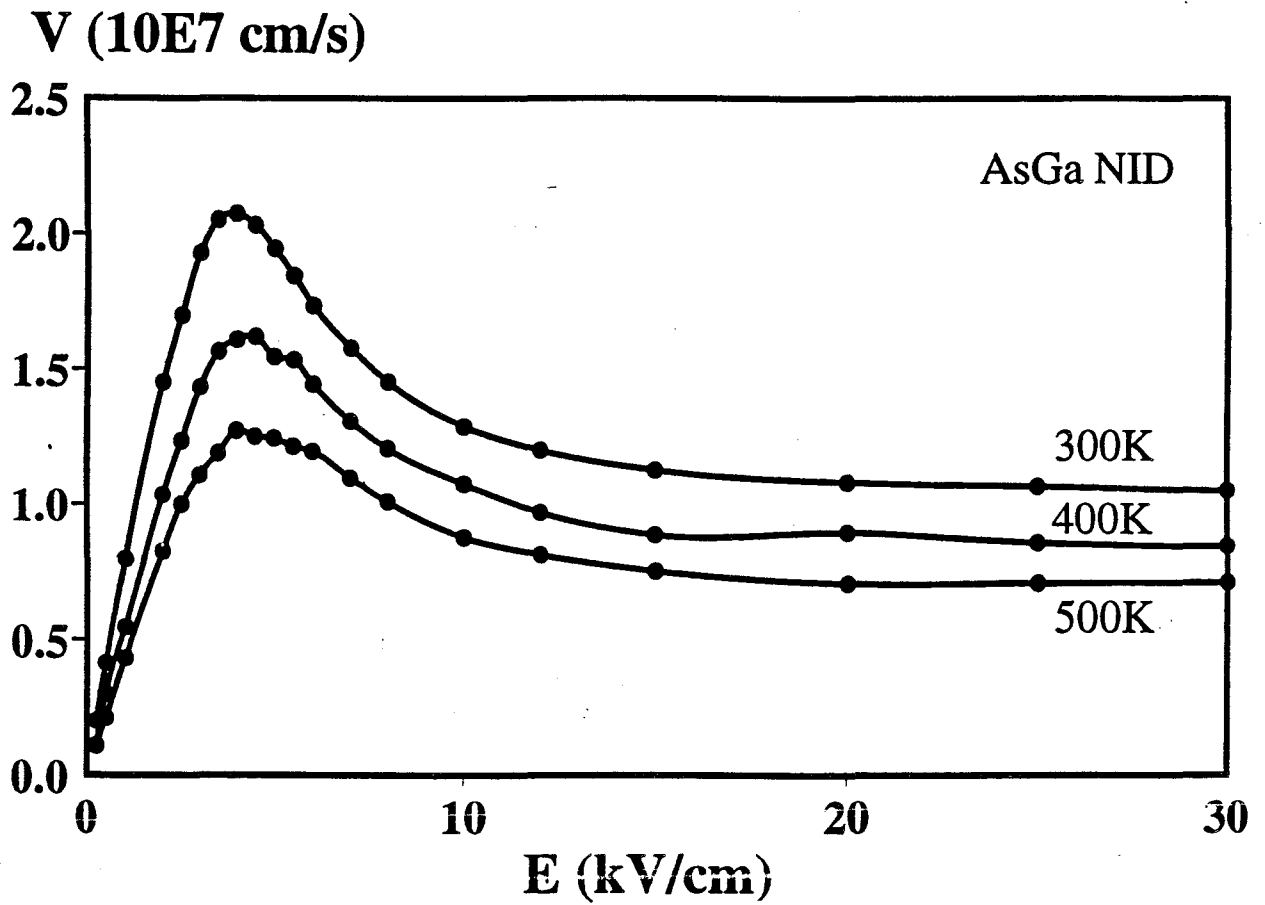


Figure II-1 : Vitesse des porteurs en fonction du champ électrique
pour différentes températures

Dans cette expression ΔT et ΔP sont respectivement les variations de température et de puissance ; R_{th} est la résistance thermique du composant. Cette dernière est liée aux dimensions du composant par la relation :

$$R_{th} = \frac{e}{K.S}$$

où e est l'épaisseur du substrat, S sa surface et K la conductivité thermique du matériau.

Dans l'hypothèse où les effets de dilatation avec la température du matériau semi-conducteur sont négligés, une élévation de température induit plusieurs phénomènes : des diminutions de la hauteur de barrière de potentiel des jonctions, de la tension de pincement et de la mobilité des porteurs. Les variations de température influencent donc fortement le comportement électrique des composants.

L'effet principal, observé sur les transistors à effet de champ de puissance, est la réduction de la mobilité des porteurs quand la température croît. Une illustration de ce phénomène est donnée sur la figure II-1. Les caractéristiques statiques $I_d=f(V_{ds}, V_{gs})$ montrent clairement, qu'à canal ouvert, le courant de drain décroît lorsque la tension V_{ds} augmente. En revanche lorsque le canal est très pincé le courant de drain se réduit fortement et, même si la tension V_{ds} présente des valeurs élevées, la puissance continue dissipée reste faible et le composant se refroidit.

En régime dynamique grand signal hyperfréquence une température moyenne est obtenue dans la mesure où le point de fonctionnement du composant polarisé traverse rapidement et alternativement les régions à canal pincé et à canal ouvert.

Suite à ces remarques sur les problèmes thermiques une question se pose : quelles précautions doit-on prendre pour que la caractérisation impulsionnelle, qui consiste à appliquer des impulsions synchrones de faibles durées autour d'un point de polarisation, permette de reproduire fidèlement les conditions de fonctionnement réelles d'un composant ?

Des éléments de réponse peuvent être apportés à cette question en considérant deux types de fonctionnement.

Le premier est celui où les coordonnées du point de polarisation ne sont pratiquement pas modifiées quand un signal hyperfréquence est appliqué au transistor. Ce type de fonctionnement s'apparente à l'amplification classe A linéaire ou faiblement non-linéaire. Dans ce cas le point de polarisation choisi pour effectuer la caractérisation pulsée est identique à celui de l'étage amplificateur au repos.

Dans le second type de fonctionnement, observé en régime non-linéaire et particulièrement en classe B, les coordonnées du point de polarisation évoluent en fonction du niveau de puissance hyperfréquence délivré par le composant. En conséquence, pour les mesures impulsionnelles, il n'est pas possible de choisir un point de polarisation analogue à celui de l'étage amplificateur au repos. Néanmoins, moyennant un compromis acceptable, l'expérimentation présentée à la fin de ce chapitre permet de définir un point de polarisation pour effectuer les mesures pulsées.

Les problèmes de mesure liés à l'influence de la température sur le composant étant évoqués, nous nous intéressons maintenant à ceux qui sont introduits par les effets de piège.

II-2.2. Phénomènes de piégeage des électrons [5, 6]

Les pièges d'électrons sont des niveaux accepteurs ; leur densité dans le matériau dépend très fortement de la filière technologique d'où provient le semi-conducteur.

L'effet des pièges, sur les caractéristiques des transistors à effet de champ, est étroitement lié aux conditions dans lesquelles le composant fonctionne. Les paramètres qui influencent le plus l'activité des pièges sont la fréquence, la température et la polarisation ; d'autres paramètres peuvent également intervenir mais leurs effets sont moindres et très souvent considérés comme du second ordre.

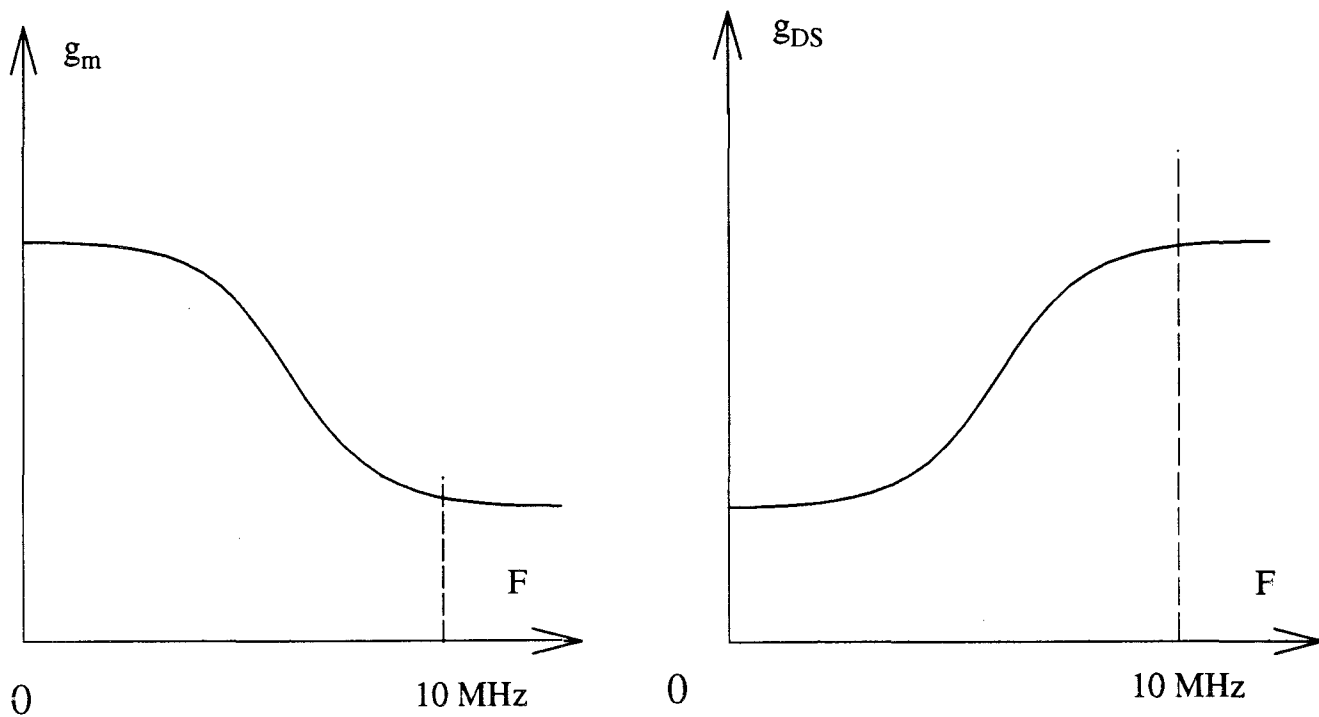


Figure II-2 : Evolutions fréquentielles de la transconductance et de la conductance d'un TEC.

II-2.2.a. Influence de la fréquence du signal sur les pièges

La fréquence est un paramètre auquel les pièges sont très sensibles. Les effets de piège sont particulièrement marqués sur les évolutions, en fonction de la fréquence, de la conductance et de la transconductance d'un transistor à effet de champ. La figure II-2 donne un exemple typique des évolutions de g_d et g_m avec la fréquence. Cette figure montre, qu'au dessus de 10 MHz, les effets des pièges ne sont plus à prendre en considération : les valeurs de g_d et g_m se sont stabilisées.

La présence de pièges est l'un des phénomènes qui permet d'expliquer la différence entre les mesures RF et statique d'une même caractéristique d'un composant (le G_d par exemple).

Une des conclusions à tirer de cette première analyse est que la caractérisation impulsionnelle doit être réalisée de façon à imposer au transistor un signal dont la fréquence est supérieure à 10 MHz. A ce titre nous rappelons que le fonctionnement en pulsé doit être représentatif de celui obtenu en radiofréquences.

II-2.2.b. Influence de la polarisation du transistor sur les pièges

Il est admis que les champs électriques qui apparaissent dans un composant induisent des états de pièges particuliers. Des mesures pulsées, effectuées à niveau de puissance continue dissipée constant, permettront la mise en évidence de ce phénomène. Pour ce faire des couples de tensions de polarisation (V_{ds0} , V_{gs0}) seront choisis tels que le produit $V_{ds0} \cdot I_{d0}$ demeure constant et des tensions pulsées leur seront superposées.

II-2.2.c. Influence de la température sur les pièges

Ce phénomène est actuellement très difficile à mettre en évidence car il est indissociable de l'influence propre de la température sur le composant.

Cette simple description de quelques uns des phénomènes, qui apparaissent dans le composant à effet de champ, nous a permis de dégager quelques précautions à prendre au cours de la caractérisation : choix du point de polarisation selon le type de fonctionnement et fréquence des signaux à appliquer. A partir de ces bases, nous allons développer le principe que nous avons choisi pour effectuer les mesures pulsées.

II-2.3.Principe de la mesure

La méthode de caractérisation impulsionnelle consiste à appliquer simultanément, sur la grille et sur le drain du composant, des impulsions de tensions superposées à des composantes continues. Des impulsions de très courtes durées avec un taux de répétition suffisamment faible sont choisies pour maintenir constante la température du composant et faciliter la prise de mesures.

L'usage d'une impulsion de très courte durée est d'autant plus justifié qu'il permet d'obtenir des états de pièges très proches de ceux qui apparaissent en hyperfréquence. Cependant les caractéristiques du matériel de mesures font que la durée et le taux de répétition des impulsions ne peuvent pas être réduits à l'extrême.

Pratiquement :

- les durées choisies pour les impulsions sont inférieures à 300 ns. La fréquence du signal correspondant est donc largement supérieure à 10 MHz : fréquence au dessus de laquelle les états de pièges sont stabilisés (comme nous l'avons signalé précédemment).
- la période de répétition est choisie proche de 100 μ s ce qui facilite la prise de mesures sur un oscilloscope à échantillonnage tout en garantissant un échauffement (ou un refroidissement) minimum : le taux de remplissage est inférieur à 0,3 %.

Deux précautions supplémentaires sont prises au niveau des impulsions.

L'une est relative aux temps de montée et de descente qui sont volontairement allongés (typiquement 50 ns). Cette précaution est prise essentiellement pour palier les effets

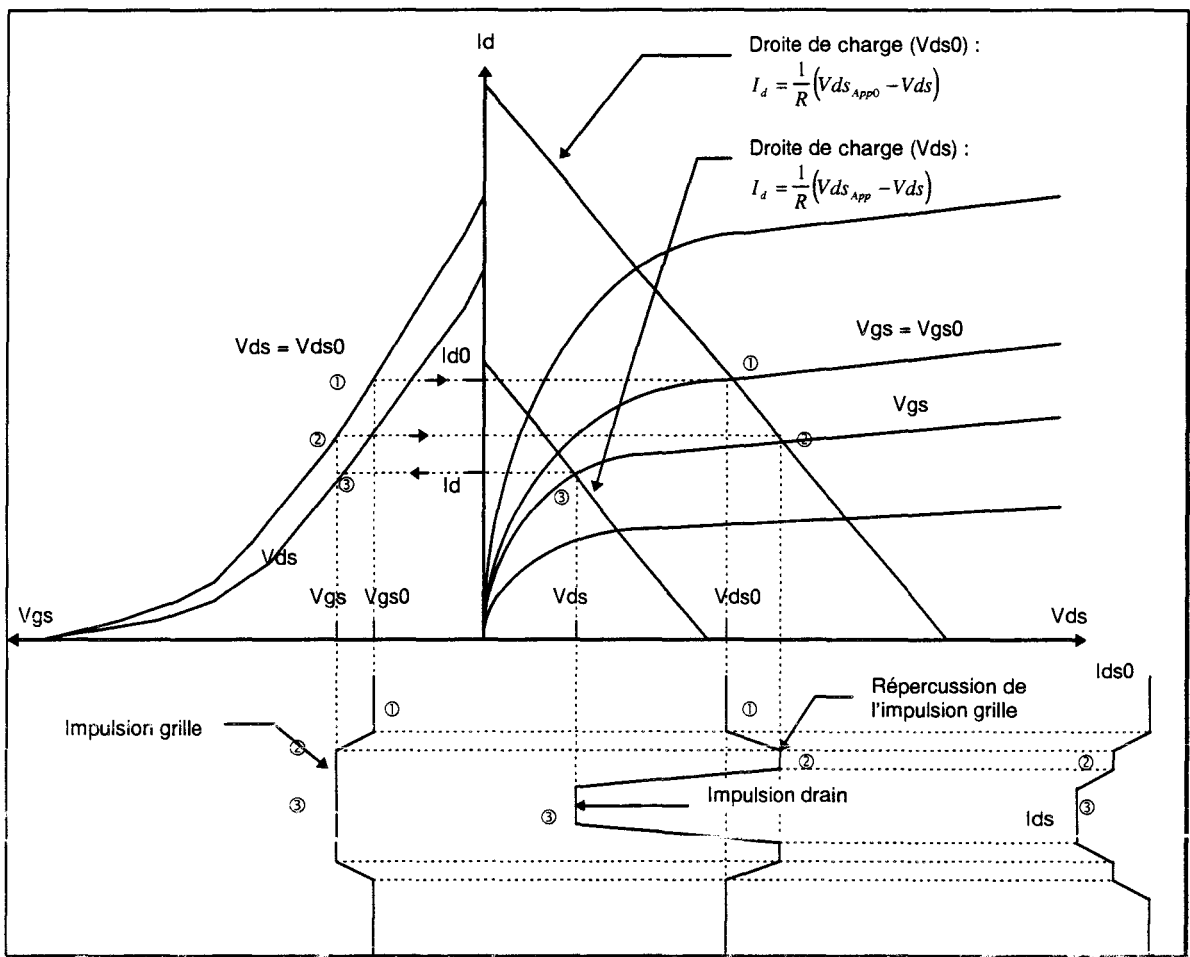


Figure II-4 : Interprétation des formes d'impulsions

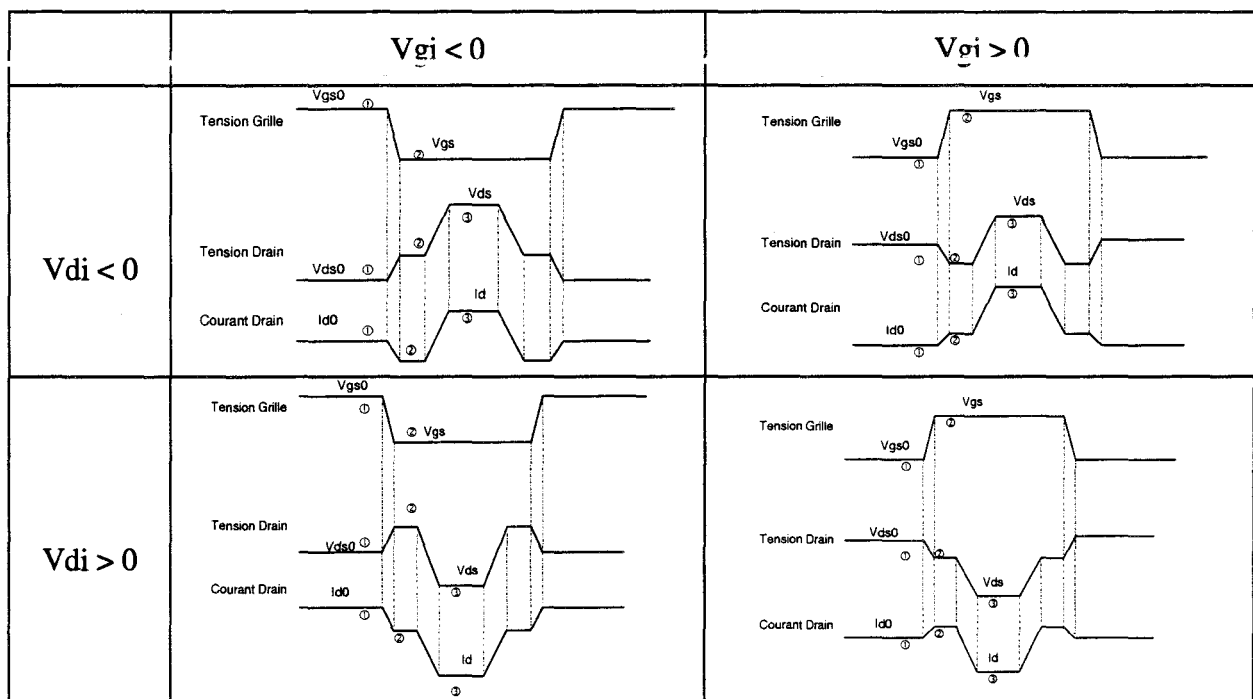


Figure II-5 : Classification des types d'impulsions

reflectométriques qui risquent d'induire, plus particulièrement au niveau de la grille, des surtensions locales néfastes à la vie du composant.

L'autre concerne la position relative des impulsions : l'impulsion de drain est appliquée lorsque la grille a atteint le niveau de tension souhaité et le retour à V_{gs0} de la grille ne s'effectue que lorsque la tension de drain est revenue au potentiel V_{ds0} . Cette précaution limite les variations trop brutales du courant de drain et rend plus aisée la prise de mesures.

Il faut également préciser que ces impulsions seront ajoutées à une composante continue. Ainsi, de nombreux réseaux de caractéristiques peuvent être mesurés à différentes températures et pour différents états de pièges. Une illustration des formes d'impulsions est donnée sur la figure II-3.

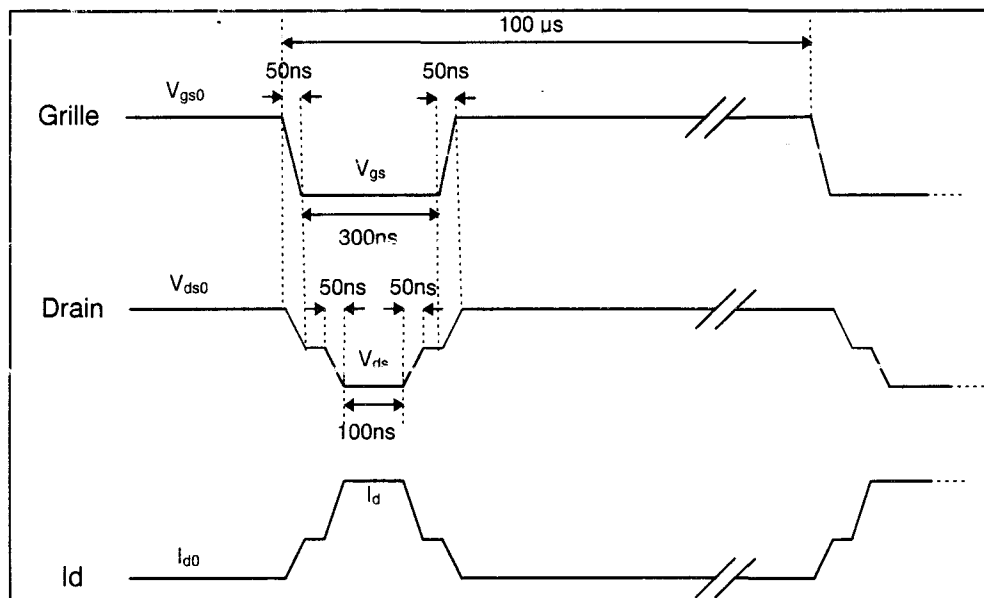


Figure II-3 : Exemples de formes d'impulsions lues avec les sondes

Les évolutions du courant de drain en fonction du temps peuvent présenter diverses formes et il convient de les classer pour faciliter la mise au point des procédures d'automatisation. Les formes prises par le courant de drain peuvent facilement être expliquées en s'aidant de l'illustration du réseau de la figure II-4.

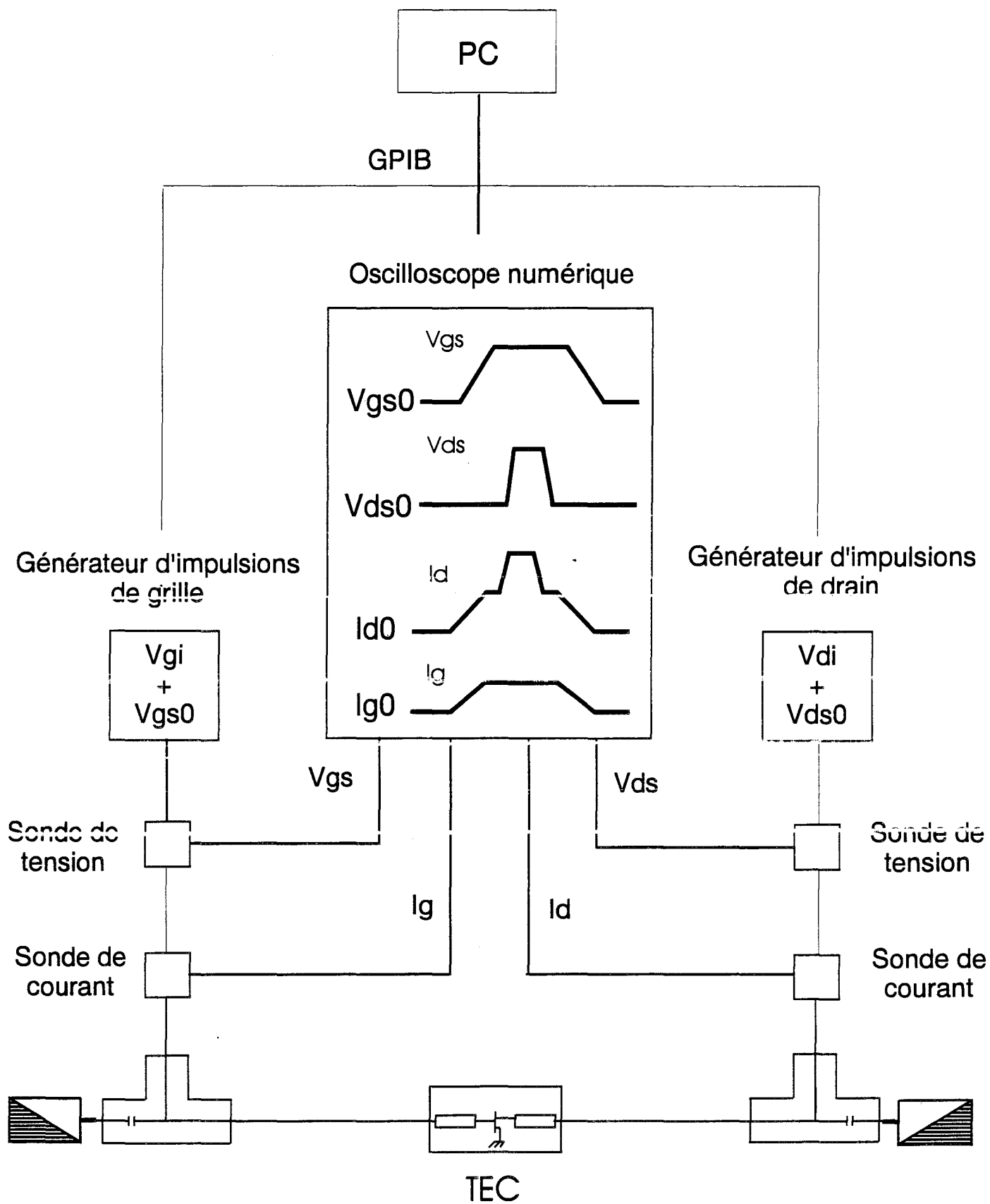


Figure II-6 : Schéma synoptique du banc de mesure

Les considérations usuelles, effectuées sur le fonctionnement d'un transistor chargé par un élément résistif, nous permettent de classifier quatre formes de courant de drain en fonction des polarités des impulsions appliquées sur le drain et la grille. Le tableau de la figure II-5 résume cette classification.

Les remarques préliminaires étant effectuées, nous allons aborder la mise en œuvre du banc de mesures.

Comme le montre le schéma synoptique de la figure II-6, le banc est constitué des éléments suivants :

- de deux générateurs d'impulsions
- de sondes de courant et de tension
- d'un oscilloscope assurant l'acquisition des mesures

Le nombre de réseaux pulsés à relever étant très important, une procédure manuelle n'est raisonnablement pas envisageable. Nous avons donc opté pour la réalisation d'un banc de mesure automatique. Les appareils choisis sont entièrement programmables, via un bus GPIB, par un ordinateur compatible PC. Ce dernier permettra également de visualiser les réseaux pulsés. Sur la figure II-6 le générateur, qui fournit les impulsions appliquées à la grille, sert d'horloge de référence : il déclenche le générateur d'impulsions de drain et permet la synchronisation de l'oscilloscope. Le balayage de l'oscilloscope est déclenché à chaque impulsion fournie par le générateur et ceci quelle que soit l'amplitude des signaux à visualiser.

Les tés de polarisation sont situés de part et d'autre du transistor à tester. Ils permettent de présenter, à la grille et au drain, des impédances de 50Ω pour les très hautes fréquences ; cet artifice limite les risques d'oscillation en hyperfréquence des transistors à effet de champ.

Si les générateurs sont programmés pour délivrer une tension de 1 Volt, cette valeur est présente au niveau du dispositif à tester uniquement si l'impédance présentée au générateur est de

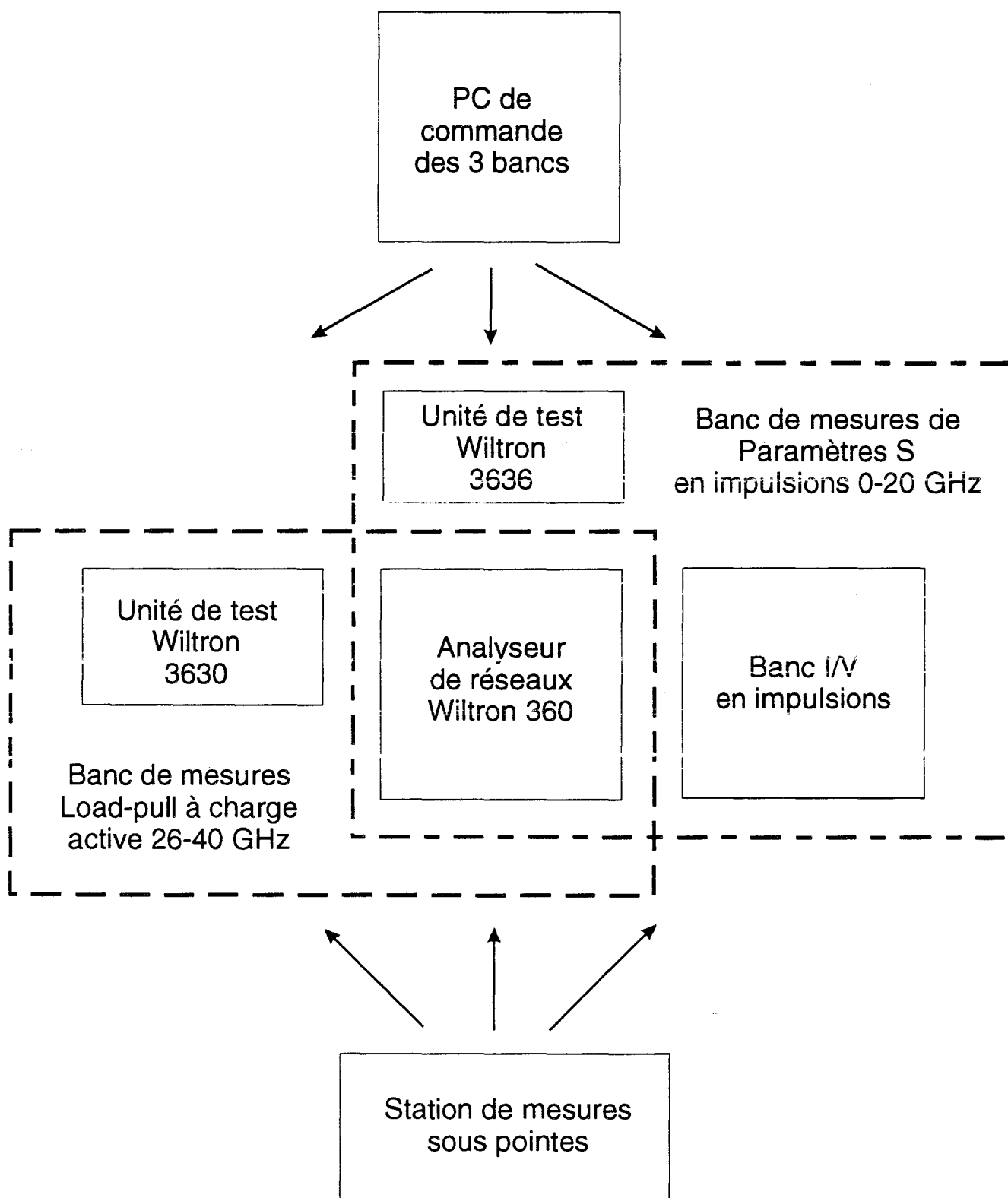


Figure II-7 : Schéma synoptique du banc de mesure final
Load-pull / I(V) pulsé / S pulsé

50 Ω . Les transistors à effet de champ présentent très rarement une telle valeur d'impédance ; en conséquence, la présence de sondes de tension est indispensable pour effectuer des mesures. En outre, si une valeur précise de tension est souhaitée aux bornes d'un élément non-linéaire à caractère résistif, une procédure d'optimisation de la tension fournie par le générateur est obligatoire.

La description des appareillages de mesure du banc étant faite, voyons maintenant les trois principales formes sous lesquelles peuvent se présenter les composants à tester :

- Le transistor, découpé en puce, est placé dans une cellule K (décrite au premier chapitre). En général, cette solution est employée quand le transistor a été préalablement mesuré sur l'analyseur de réseau dans cette même cellule. Dans ce cas, nous prendrons soin d'intercaler des transitions K-SMA afin de ne pas dégrader les connecteurs K de la cellule (en réalité une transition K-K dont un des connecteurs est sacrifié est utilisé).
- Le transistor, découpé en puce et collé sur un boîtier amovible, est placé dans une cellule BMH. Cette cellule possède des connecteurs SMA de fréquence maximum d'utilisation 18 GHz.
- Le transistor est soit non découpé, soit découpé et collé sur un disque de silicium. Les mesures s'effectuent alors sous pointes.

Pour mettre en œuvre l'automatisation du banc, nous avons utilisé le logiciel LabWindows/CVI de National Instruments. Celui-ci a été également retenu pour l'automatisation du banc de mesure à charge active 26-40 GHz décrit dans le premier chapitre. Ce banc et celui que nous mettons en œuvre seront ultérieurement couplés pour permettre la mesure automatique des paramètres S pulsés tout en conservant les fonctionnalités du banc impulsionnel I (V). Ainsi, dans un avenir proche, le même ordinateur commandera 3 bancs de mesures ayant des matériels communs. Le schéma synoptique provisoire du dispositif final est donné figure II-7.

LabWindows permet de créer un environnement utilisateur convivial et familier. Le projet utilise trois composantes principales :

- Les drivers d'appareils de mesures : ils sont fournis par les constructeurs ou par National Instruments pour les appareils les plus courants. En revanche, nous avons pour tâche de définir complètement ceux des générateurs d'impulsions.
- L'interface utilisateur : elle permet de créer un environnement convivial quelle que soit la complexité de la mesures.
- Le programme principal : il utilise les drivers, lit des données qui proviennent de l'interface utilisateur et affiche les résultats sur celle-ci. La programmation s'effectue en langage C.

L'appareillage et le logiciel de programmation étant définis, nous allons maintenant faire l'inventaire des fonctionnalités que doit posséder le logiciel de commande.

II-2.4.Fonctionnalités du logiciel

Il doit gérer les mesures réalisées sur le composant suivant les données introduites dans l'interface utilisateur. Nous indiquons donc les excursions de tensions impulsionnelles désirées coté grille ($V_{gs_{min}}$, $V_{gs_{max}}$, $V_{gs_{step}}$). A cause de la contrainte technique, développée dans la deuxième partie, le pas de variation de la tension de drain n'est pas contrôlé. Nous définissons seulement la valeur maximale de la tension drain - source ($V_{ds_{max}}$).

Il faut également introduire les coordonnées du point de polarisation . Sa valeur n'est pas fixée car, dans bien des cas, une étude en fonction du point de polarisation est très utile. Ainsi, nous définissons les excursions du point statique suivantes :

$V_{ds0_{min}}$	Tension continue de drain minimale
$V_{ds0_{max}}$	Tension continue de drain maximale
$V_{ds0_{step}}$	Pas sur la tension continue de drain

$V_{gs0_{min}}$	Tension continue de grille minimale
$V_{gs0_{max}}$	Tension continue de grille maximale
$V_{gs0_{step}}$	Pas sur la tension continue de grille

Une zone d'affichage présente les différents réseaux. A chaque point de polarisation correspond une couleur ce qui facilite la visualisation des tracés superposés.

Nous définissons également les limites de sécurité en courant, en tension et en puissance. Une illustration de ces limites est donnée sur la figure II-8 pour la mesure du courant de drain.

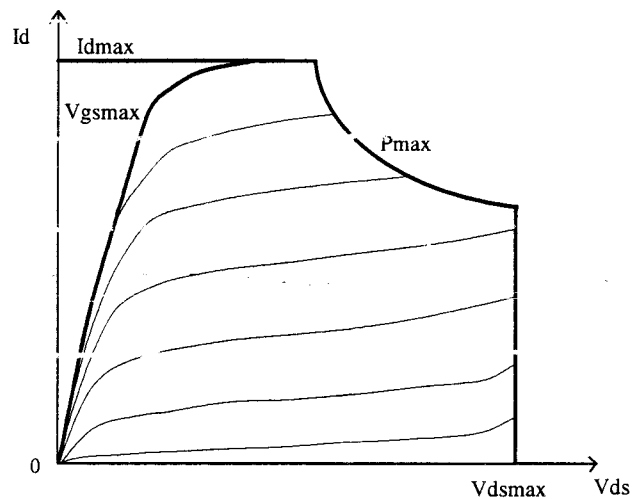


Figure II-8 : Limites imposées par l'utilisateur

Un exemple du panneau de contrôle complet est donné figure II-9. Nous y retrouvons tous les éléments définis précédemment.

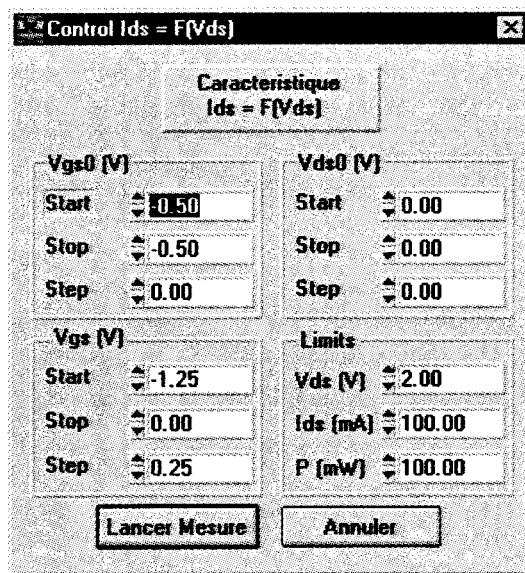


Figure II-9 : Panneau de contrôle du banc

Après la mesure, le logiciel doit bien évidemment effectuer l'enregistrement des données. La configuration du panneau de contrôle est également enregistrée et un nom lui est ajouté pour définir précisément le composant mesuré.

En plus de ce format propriétaire de stockage, nous avons inclus la possibilité d'enregistrer les données au format CITIFILE. Ce format permet d'introduire directement la table de mesures dans le logiciel de simulation MDS. Cet aspect est développé en détail dans le troisième chapitre. Une contrainte de ce format est d'avoir un pas fixe aussi bien pour V_{ds} que pour V_{gs} . Etant donné que ce n'est pas le cas pour V_{ds} , notre logiciel fait une interpolation pour calculer les valeurs intermédiaires.

Une possibilité de relecture des mesures antérieures est également implémentée. Ceci permet de faire des études comparatives par superposition de réseaux. L'impression couleur est également gérée. Elle permet de conserver une trace écrite des mesures effectuées.

Les dernières fonctionnalités du logiciel s'appliquent au traitement des mesures. Ainsi, nous pouvons obtenir la transconductance G_m et la conductance de sortie G_d .

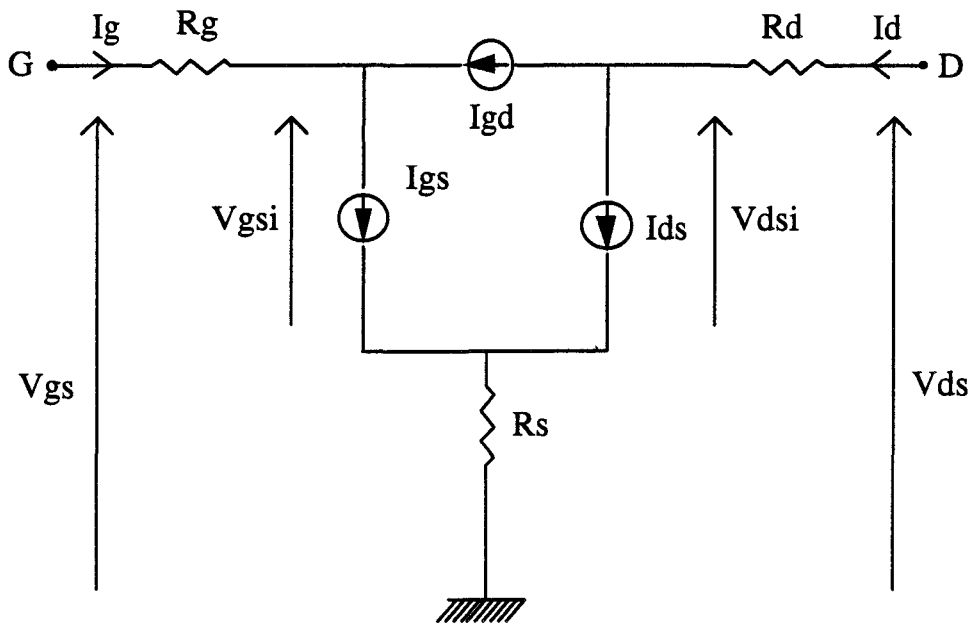


Figure II-10 : Schéma équivalent quasi-statique du TEC

Il est souvent utile d'extraire les évolutions des courants intrinsèques en fonction des tensions internes. Dans la gamme de fréquences couverte par les mesures en impulsions, le schéma équivalent du transistor s'apparente à celui de la figure II-10.

La mesure permet d'accéder aux courants drain I_d et grille I_g extérieurs en fonction des tensions grille et drain extérieures V_{gs} et V_{ds} :

- $I_d = f(V_{gs}, V_{ds})$ Commande d'effet de champ
- $I_g = f(V_{gs}, V_{ds})$ Avalanche grille-drain
- $I_g = f(V_{gs})$ Diode d'entrée

La modélisation d'un composant nécessite très souvent de connaître les évolutions des générateurs de courant internes en fonction des tensions internes :

- $I_{ds} = f(V_{gsi}, V_{dsi})$
- $I_{gd} = f(V_{gsi}, V_{dsi})$
- $I_{gs} = f(V_{gsi})$

L'extraction des valeurs des tensions internes à partir des mesures réalisées est très simple ; elle s'appuie sur les relations suivantes :

- $V_{dsi} = V_{ds} - R_d \cdot I_d - R_s (I_d + I_g)$
- $V_{gsi} = V_{gs} - R_g \cdot I_g - R_s (I_g + I_d)$

dans lesquelles les valeurs des résistances R_g , R_s et R_d sont celles obtenues par les caractérisations petit signal habituelles.

Attribuer des valeurs aux générateurs I_{ds} , I_{gd} et I_{gs} est moins immédiat. En effet, nous ne disposons que des mesures des deux courants externe I_d et I_g et des expressions :

- $I_d = I_{ds} + I_{gd}$
- $I_g = I_{gs} - I_{gd}$

Il convient donc de se placer dans des conditions expérimentales telles que ces relations, entre grandeurs électriques internes et externes, se simplifient.

Les évolutions du courant délivré par le générateur I_{ds} peuvent être obtenues à partir de la mesure des caractéristiques $I_d = f(V_{gs}, V_{ds})$ pour des tensions V_{gs} inférieures à celle qui place la jonction grille-canal en direct et supérieures à la tension de claquage de cette même jonction. Dans ce cas le courant I_{gs} est nul et les expressions précédentes se simplifient. Les valeurs du courant internes I_{ds} sont obtenues par la relation :

- $I_{ds} = I_d + I_g$

Les évolutions du courant interne I_{gd} sont obtenues dans des conditions expérimentales analogues ; les valeurs de ce courant sont obtenues directement par inversion de sens du courant I_g mesuré.

Lors du tracé du réseau de caractéristiques $I_g = f(V_{gs})$, la tension grille-source appliquée est positive et le drain du composant est placé en circuit ouvert. Dans ces conditions, on a $I_{ds} = I_{dg} = 0$ soit :

- $I_{gs} = I_g$
- $V_{gsi} = V_{gs} - (R_g + R_s) I_{gs}$

Les calculs des courants et tensions internes peuvent s'effectuer automatiquement en introduisant les valeurs des trois résistances d'accès dans le logiciel de dépouillement des mesures.

Les expressions, où sont définies les tensions internes en fonction des grandeurs mesurées, montrent clairement que les évolutions des générateurs de courants internes ne sont plus obtenues à tension V_{gs} constante (comme expérimentalement) mais sont fonctions de variations simultanées de V_{gsi} et V_{dsi} . Notre logiciel ne permet pas encore d'interpoler des fonctions de deux variables (V_{gsi}, V_{dsi}) pour retrouver les évolutions classiques des courants pour une tension V_{gsi} constante.

Pour résoudre ce problème, nous utilisons actuellement un logiciel commercial pour effectuer cette opération mathématique.

Nous allons aborder maintenant les problèmes liés à l'automatisation.

II-2.5.Mise en œuvre de l'automatisation

Le banc de mesure manuel décrit dans le premier chapitre ne permet pas une automatisation directe avec les fonctionnalités décrites ci-dessus. Les appareils mis en cause sont les suivants :

- Le générateur d'impulsions HP214. Celui-ci n'est pas programmable ; il ne possède pas de port GPIB.
- L'oscilloscope Tektronix TDS520. C'est un « faux 4 voies » ; les deux dernières voies n'ont que deux calibres d'amplitude possibles : 1 V/Div ou 10 V/Div. De plus cet appareil n'est pas équipé d'une voie de synchronisation externe. Or, pour réaliser la mesure complète, il faut d'une part quatre vraies entrées pour les signaux V_{ds} , V_{gs} , I_d , I_g et d'autre part une entrée additionnelle de synchronisation externe. Nous verrons par la suite que le courant I_g sera obtenu par une mesure différentielle de tension mais cela ne change en rien le nombre d'entrées utilisées.

Compte tenu des remarques précédentes, un investissement en matériel est indispensable pour permettre l'automatisation de la prise de mesure. Cet investissement s'est effectué en deux étapes ; c'est pour cela que nous allons présenter les deux versions successives du banc de mesures pulsées.

- La première version suit l'achat d'un générateur d'impulsions programmable. La mesure du courant de grille n'est pas encore envisagée. Les quatre entrées de l'oscilloscope sont utilisées pour mesurer les tensions V_{ds} et V_{gs} , le courant I_d et réaliser sa synchronisation.
- La seconde version suit l'achat récent d'un oscilloscope doté d'une entrée de synchronisation externe et qui possède quatre entrées indépendantes et identiques. Il rend possible la mesure du courant de grille.

Ainsi, dans les deux parties qui vont suivre, nous allons décrire en détail les deux dispositifs et présenter les mesures effectuées sur chacun des bancs

II-3. BANC AUTOMATIQUE DE MESURES I/V EN IMPULSIONS - VERSION 1

Dans cette partie, les principales caractéristiques des appareils de mesures et la procédure informatique mise en œuvre sont détaillées. Nous présentons également les premières mesures effectuées.

II-3.1.Description du matériel

II-3.1.a.Les générateurs d'impulsions

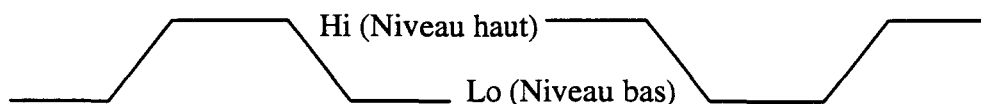
Les niveaux de tension et de courant, appliqués côté grille et côté drain peuvent être notablement différents. Deux modèles de générateurs d'impulsions sont donc utilisés.

Côté grille, nous utilisons le générateur Tektronix PG2011.

Ses principales caractérisations sont les suivantes :

- Générateur entièrement programmable.
- Impédance de sortie 50 Ω
- Durée des impulsions variable de 10 ns à 9.9 s
- Temps de montée et de descente indépendants et ajustables : de 5 ns à 10 ms.
- Période des impulsions réglable de 20 ns à 10 s.

Les impulsions délivrées sont du type suivant :



Sortie du générateur	fermée sur 50 Ω		en circuit ouvert	
	Vmini	Vmaxi	Vmini	Vmaxi
Hi	-9.5 V	10 V	-19 V	20 V
Lo	-8 V	7.9 V	-16 V	15.8 V
$\Delta V=Hi-Lo$	0.5 V	10 V	1 V	20 V

Le courant maximum, susceptible d'être délivré par ce générateur, n'est que de quelques dizaines de milliampères ; il est suffisant pour alimenter correctement la grille.

L'excursion de tension minimale, susceptible d'être délivrée par le générateur, est de $\pm 0,5$ Volts. Cette excursion est trop importante pour permettre un relevé précis des caractéristiques au voisinage d'un point de polarisation ; à titre indicatif nous rappelons que certains transistors à effets de champ passent de l'état bloqué à l'état saturé pour de telles variations de tension. Pour réduire sensiblement l'amplitude de cette excursion, un diviseur de tension est inséré dans le montage. La valeur de la division est ajustable en fonction du composant à caractériser.

La commande du générateur PG2011 par LabWindows nécessite le développement d'un driver. Sa création consiste à introduire des fonctions globales de commande. Ces fonctions font appel aux fonctions primaires de l'appareil par l'intermédiaire du standard GPIB. Les fonctions primaires sont fournies avec la documentation de l'appareil de mesures.

Les fonctions globales créées sont les suivantes :

Init	Initialisation de la liaison GPIB.
Output	on/off : Activation ou non de la sortie. SetVoltage : Initialisation de l'amplitude de l'impulsion. (niveau haut et bas, complément...)
Timing	Initialisation des données temporelles de l'impulsion. (période, délai, largeur, temps de montée et de descente...)
Trigger	Initialisation du mode de synchronisation. (externe, interne, pente...)
Close	Fermeture de la liaison GPIB.

Ces fonctions permettent de gérer entièrement le générateur qui alimente la grille.

Côté drain, un générateur plus puissant est indispensable. Un investissement matériel a été réalisé (le générateur utilisé dans le banc pulsé manuel n'étant pas programmable) ; les critères de choix de cet appareil sont les suivants :

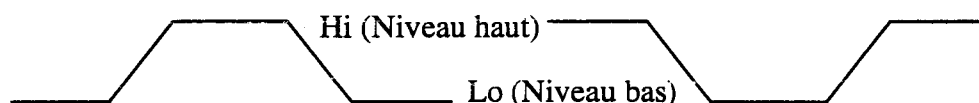
- Les impulsions fournies doivent être suffisamment courtes et posséder une amplitude supérieure à 10 Volts.
- Le courant susceptible d'être délivré peut dépasser quelques centaines de milliampères.
- L'amplitude minimale et la résolution de l'appareil doivent être assez petites car l'utilisation d'un diviseur de tension n'est pas envisageable compte tenu des amplitudes du courant de drain à fournir à certains composants de puissance.

Notre choix s'est porté sur le générateur Hewlett Packard 8110.

Ses principales caractéristiques sont les suivantes :

- Générateur entièrement programmable.
- Impédance de sortie 50 Ω
- Durée des impulsions variable de 3.3 ns à 999 ms
- Temps de montée et de descente indépendants et ajustables : de 5 ns à 10 ms.
- Période des impulsions réglable de 6.6 ns à 999 ms.

Les impulsions délivrées sont du type suivant :

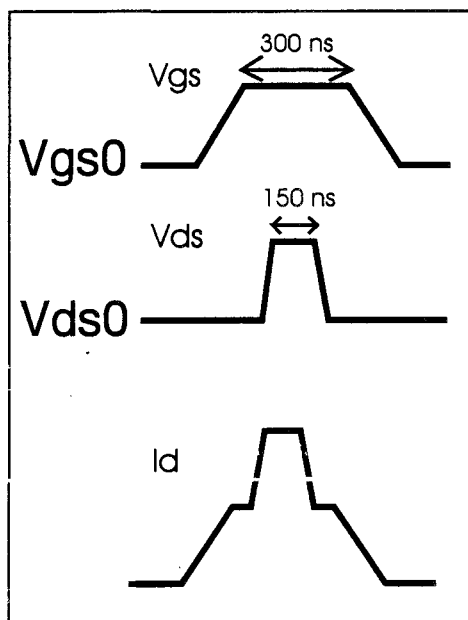


Sortie du générateur	fermée sur 50 Ω		en circuit ouvert	
	Vmini	Vmaxi	Vmini	Vmaxi
Hi	-9.9 V	10 V	-19 V	20 V
Lo	-8 V	7.9 V	-16 V	15.8 V
$\Delta V=Hi-Lo$	0.5 V	10 V	1 V	20 V

Le générateur possède deux voies identiques qu'il est possible d'additionner ; dans ce cas les valeurs des tensions et des courants précédemment définies sont doublées. Les caractéristiques de ce générateur nous permettent de caractériser pratiquement tous les types de transistors à effets de champ.

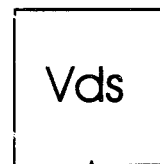
SYNCHRONISATION + GPIB

Oscilloscope numérique
TEKTRONIX TDS 520



Générateur d'impulsions
TEKTRONIX PG 2011

Générateur d'impulsions
HP 8110



V_{gs}

V_{ds}

Sonde de tension

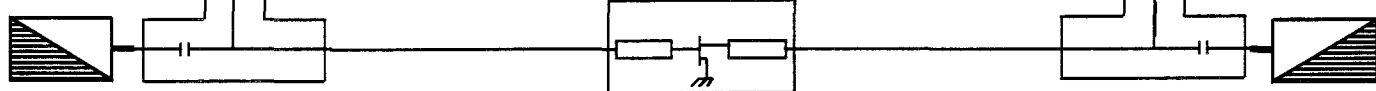
I_d

Sonde de courant

Diviseur de tension réglable

Sonde de tension

Diviseur de tension réglable



TEC

Figure II-11 : Schéma synoptique du banc de mesure - Version 1

Comme dans le cas du générateur Tektronix, nous avons écrit un driver pour automatiser la commande. Ses fonctions sont à l'image de celles définies précédemment.

Intéressons-nous maintenant à la partie mesure / acquisition ; elle est constituée de l'oscilloscope et des sondes de courant et de tension.

II-3.1.b.L'oscilloscope

L'appareil, utilisé pour la première version du banc schématisée sur la figure II-11, est l'oscilloscope numérique TDS520. Comme nous l'avons signalé précédemment, c'est un « faux 4 voies » : en effet, les voies Aux1 et Aux2 ne possèdent que les calibres 1 V/Div et 10 V/Div. Outre ce manque de souplesse de réglage, l'oscilloscope n'a pas d'entrée de synchronisation externe. Les voies 1 et 2 sont utilisées pour les mesures de la tension V_{gs} et du courant I_d ; la voie Aux1 permet la mesure de V_{ds} et la voie Aux2 assure la synchronisation de l'appareil.

La bande passante et la vitesse d'acquisition sont suffisantes pour que notre banc de mesure fonctionne dans de bonnes conditions.

Enfin, cet appareil est entièrement programmable et son driver est disponible.

II-3.1.c.Les sondes de courant et de tension

Nous utilisons deux sondes de tension actives Tektronix P6205 ; leur bande passante est de 750 MHz.

La sonde de courant est un transformateur courant / tension Tektronix CT1 qui ne permet que la mesure de courant alternatif. Son rapport de conversion de 1 mV pour 5 mA.

La description de la première version du banc de mesures pulsées étant faite, nous allons aborder de façon plus détaillée l'implantation des procédures de mesures, les problèmes rencontrés et les solutions adoptées.

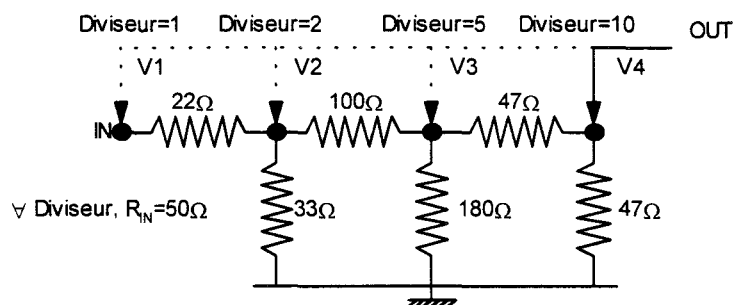
II-3.2.Problèmes rencontrés et solutions adoptées

II-3.2.a.Procédure d'ajustage de la tension de grille

Comme nous l'avons déjà signalé, la tension présente en sortie du générateur est équivalente à celle qui lui a été assignée par programmation, uniquement si la sortie du générateur est chargée par une résistance de 50Ω . Or, dans la gamme de fréquences utile à cette étude, la grille d'un transistor à effet de champ présente pratiquement une impédance équivalente à celle d'un circuit ouvert. En conséquence, si le générateur est connecté directement au té de polarisation, l'amplitude minimum de l'impulsion appliquée à la grille est voisine de 1 Volt : c'est une des caractéristiques du générateur.

Le plus souvent les caractéristiques $I_d=f(V_{ds})$ d'un réseau tracé à tension V_{gs} constante, sont séparées par un pas de tension de grille de quelques centaines de millivolts.

Ces deux remarques montrent qu'une incompatibilité existe entre les caractéristiques du générateur et le pas sur la tension V_{gs} à appliquer au composant. Le circuit, que nous avons choisi pour résoudre ce problème, est un diviseur de tension ajustable manuellement ; il est schématisé sur la figure suivante :



Un sélecteur permet de choisir manuellement des divisions de tension par 1, 2, 5 ou 10. Les valeurs des résistances sont choisies de manière à présenter, à la sortie du générateur, une impédance voisine de 50Ω quelle que soit la position du sélecteur (V1, V2, V3 ou V4).

Pratiquement, au début d'une séquence de mesures, le logiciel demande à l'utilisateur de positionner le sélecteur sur l'une des quatre positions. Cette position est calculée en fonction des données introduites sur le panneau de contrôle. Pour fixer les extremums de tension désirés au niveau du composant, une optimisation est effectuée en tenant compte du rapport de division.

II-3.2.b.Procédure d'ajustage de la tension de drain

Les caractéristiques techniques du générateur autorisent une connexion directe au té de polarisation de drain. Le problème majeur est la charge présentée au générateur par la sortie du transistor : elle varie généralement de quelques ohms à quelques centaines d'ohms selon l'état de conduction du composant. A priori, il est donc difficile d'estimer la tension exacte présente en sortie du générateur. Une procédure d'ajustage de cette tension, qui prend en compte les valeurs mesurées, est indispensable. Cette procédure doit être optimisée pour réduire le temps de mesures.

La solution adoptée est la suivante :

- Nous n'imposons pas de pas fixe pour accroître la tension de drain pulsée. Le niveau du générateur est incrémenté de 0.1 V mais la mesure de I_d a seulement lieu si une variation suffisante de V_{ds} est apparue au niveau du transistor. Ceci permet de limiter le nombre de mesures quand le transistor est très conducteur.
- Le niveau continu à appliquer, représentatif de la polarisation, est déterminé préalablement à la mesure pulsée. La procédure d'ajustage est semblable à celle effectuée coté grille.

II-3.2.c.Acquisition des niveaux de tension par l'oscilloscope

La précision de mesure est d'autant plus grande que l'impulsion occupe une grande partie de l'écran. Toutefois, l'oscilloscope ne délivre aucun message d'erreur si l'impulsion dépasse les limites de l'écran et il renvoie des mesures erronées. En conséquence, il faut faire en sorte qu'avant

chaque lecture, l'impulsion soit localisée dans l'écran et occupe une grande partie de la surface disponible comme l'illustre la figure II-12.

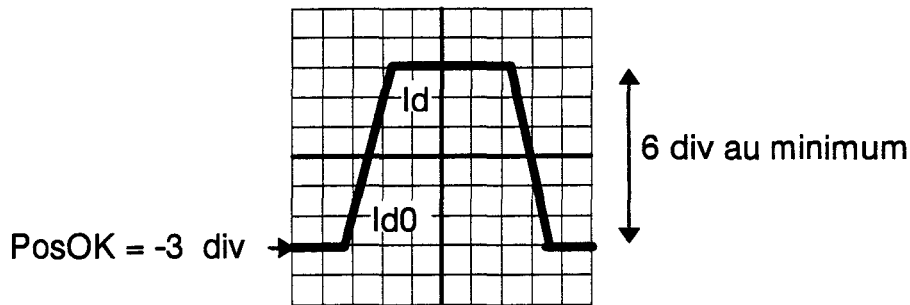


Figure II-12 : Placement d'un signal sur l'écran de l'oscilloscope

Pour effectuer cette opération, les réglages suivants sont à réaliser sur l'oscilloscope :

- L'application d'un offset (décalage) permet de faire abstraction de la composante continue superposée à l'impulsion. L'obtention d'une mesure correcte nécessite que la référence relative « zéro volt » de l'oscilloscope doit se situer à l'intérieur des huit graduations principales de l'écran.
- La référence relative « zéro volt » de l'oscilloscope est volontairement placée à $\frac{1}{2}$ division du bas de l'écran si l'impulsion de tension est positive ; à $\frac{1}{2}$ division du haut de l'écran si l'impulsion est négative.
- L'échelle d'amplitude de l'oscilloscope étant programmable, sa valeur sera optimisée pour que l'impulsion, affichée sur l'écran, occupe une hauteur voisine de 7 divisions.

Le dernier point de cette procédure de réglage n'est pas applicable aux voies auxiliaires de l'oscilloscope qui possèdent deux calibres fixes 1V/div et 10V/div.

La lecture finale des mesures dépend de la grandeur à mesurer.

II-3.2.c.1. Mesure de la tension grille - source

Elle s'effectue sur une entrée principale de l'oscilloscope. Les trois points de la procédure, précédemment définie, lui sont applicables. Cette procédure de lecture est bien évidemment

couplée à celle de l'optimisation de tension du générateur Tektronix qui alimente la grille à travers un circuit diviseur de tension.

II-3.2.c.2. Mesure de la tension drain - source

Elle est réalisée sur une voie auxiliaire de l'oscilloscope avec un calibre de 1 V/Div ou de 10 V/div. Cette contrainte simplifie la prise de mesures au détriment de la précision.

II-3.2.d. Mesure du courant de drain pulsé

Elle s'effectue sur une voie principale de l'oscilloscope. Les trois points de la procédure, précédemment définie, lui sont applicables. Cependant la mesure de I_d demande un temps plus long ; en effet, la valeur de ce courant est inconnue et il convient d'afficher l'intégralité de son évolution sur la plus grande surface d'écran possible. La méthode que nous avons choisie est, dans un premier temps, d'effectuer une première lecture sur un calibre élevé (100 mA/Div) puis, dans un second temps, de dilater l'impulsion de courant par réduction du calibre.

La mesure du courant de drain est cependant incomplète car la sonde utilisée est uniquement sensible aux variations de courant. Pour mesurer la composante continue du courant de drain, nous avons eu recours à un artifice qui est exposé dans ce qui suit.

II-3.2.e. Mesure de la composante continue du courant de drain

La mesure de I_{d0} est réalisée préalablement à celle de la composante pulsée.

L'idée exploitée, pour effectuer cette mesure, est d'utiliser les potentialités de la sonde de courant en appliquant au composant une impulsion négative de même amplitude que la tension continue V_{ds0} qui assure sa polarisation.

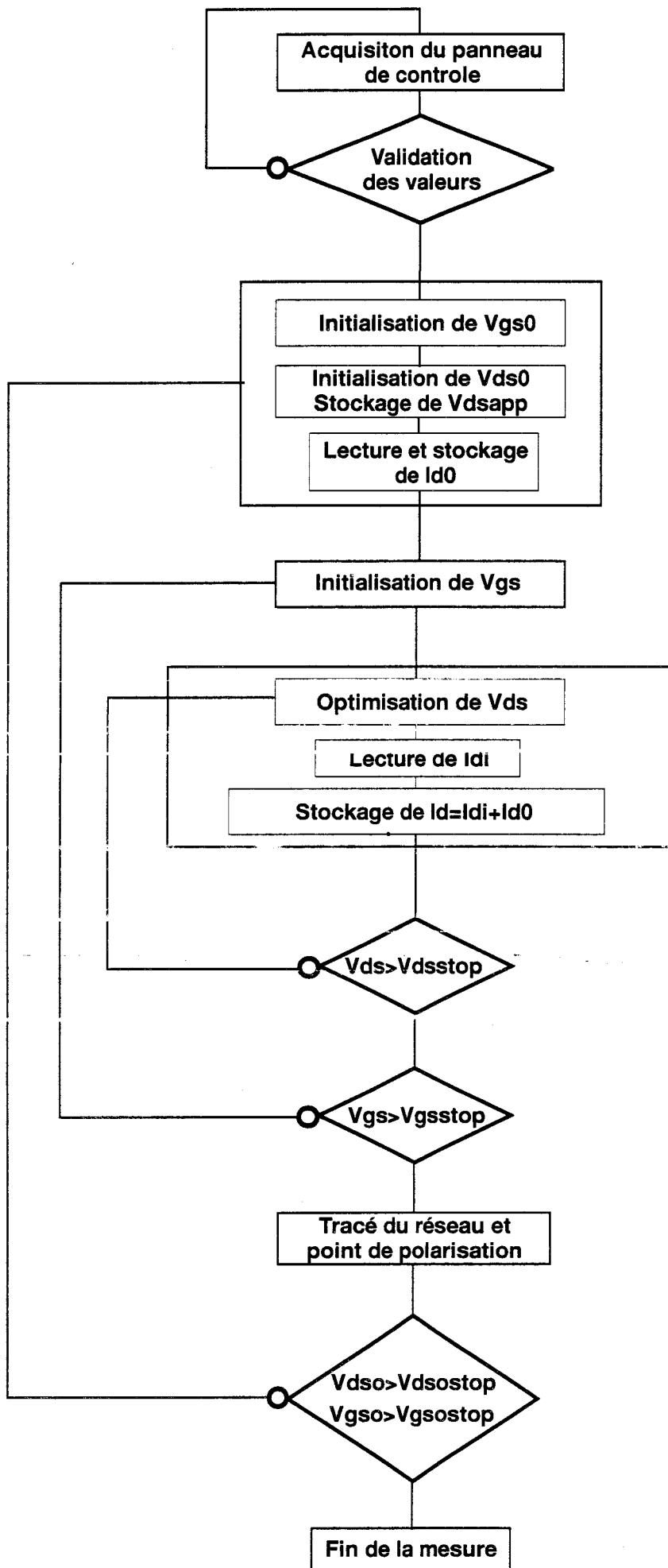


Figure II-14 : Algorithme de la mesure - Banc version 1

L'hypothèse, sur laquelle repose cette idée, est que l'excursion de courant induite par la variation de tension (figure II-13) possède la même valeur que le courant moyen I_{d0} . Nous effectuons donc une mesure, de type pulsée, de la composante continue du courant de drain.

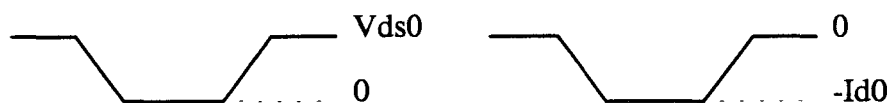


Figure II-13 : Obtention de la valeur de I_{ds0}

La composante continue est mesurée sur l'oscilloscope avec une procédure identique à celle utilisée pour déterminer la composante pulsée du courant de drain. La valeur de I_{dso} est ensuite mémorisée pour être ajoutée à chaque valeur du courant pulsé mesuré. Le courant total de drain est donné par l'expression :

$$I_d = I_{d0} + I_{di}$$

Les particularités de notre méthode de mesure étant exposées, nous décrivons maintenant le déroulement complet de cette caractérisation.

II-3.3. Algorithme de la caractérisation I(V) pulsée

L'algorithme du programme est représenté sur la figure II-14. Le logiciel, que nous avons mis au point, autorise les tracés successifs de plusieurs réseaux. Dans le cas où les réseaux pulsés sont tracés pour plusieurs points de polarisation, le panneau de contrôle permet d'introduire :

- Les valeurs minimales (V_{start}) et maximales (V_{stop}) de V_{gs0} et V_{ds0} ;
- Les pas de variations souhaités pour ces deux tensions.

Après validation des données, introduites sur le panneau de contrôle, la partie caractérisation peut débuter.

Nous déterminons les tensions continues que doivent fournir les générateurs pour obtenir les valeurs V_{gs0} et V_{ds0} requises au niveau du composant. Nous mémorisons la valeur du courant continu I_{dso} .

Nous appliquons la tension de grille voulue et nous balayons la tension de drain de 0 à $V_{ds0stop}$. Pour chaque valeur de V_{ds} , nous mesurons le courant de drain pulsé et nous stockons la valeur de $I_d = I_{di} + I_{d0}$.

Nous faisons de même pour chaque équipotentielle de grille. Le réseau est ensuite tracé ainsi que le point de polarisation correspondant.

Nous effectuons cette procédure pour tous les points de polarisation V_{gs0} et V_{ds0} .

Les étapes critiques, qui concernent les mesures pulsées autour de chaque point de polarisation, ont été décrites précédemment.

Le principe de fonctionnement de notre banc de mesures est maintenant décrit ; nous allons détailler quelques unes des mesures les plus typiques qui ont été effectuées.

II-3.4.Mesures effectuées

Avec la version manuelle du banc, le tracé de réseau durait plusieurs heures ; la version automatisée permet le relevé de plusieurs réseaux en moins d'une heure. Les caractéristiques mesurées offrent un double intérêt :

- Le concepteur de composants peut étudier les effets de piège et les effets thermiques qui apparaissent dans le semi-conducteur utilisé.
- Le concepteur de circuits peut connaître les caractéristiques du composant autour du point de polarisation choisi.

Nous allons aborder ces deux points en évaluant les avantages et les limites de notre banc de caractérisation pulsée.

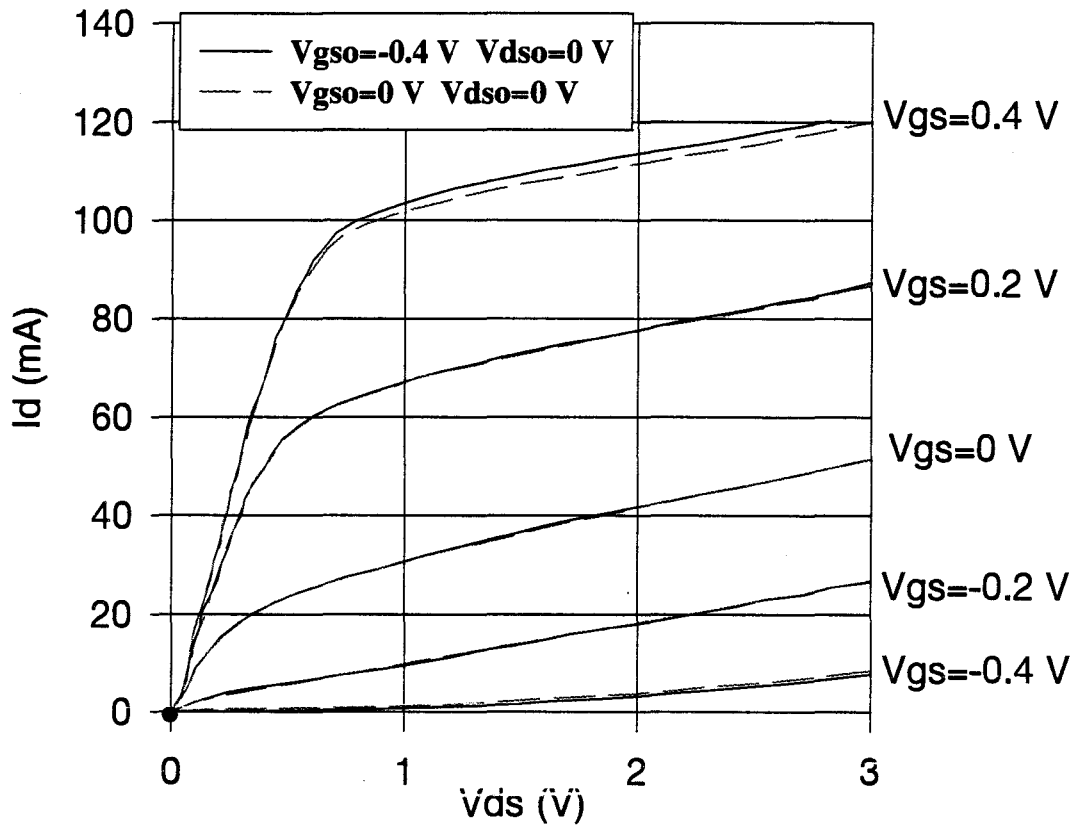


Figure II-15 : Mise en évidence des effets de pièges du TA33420 à $V_{dso} = 0$ V

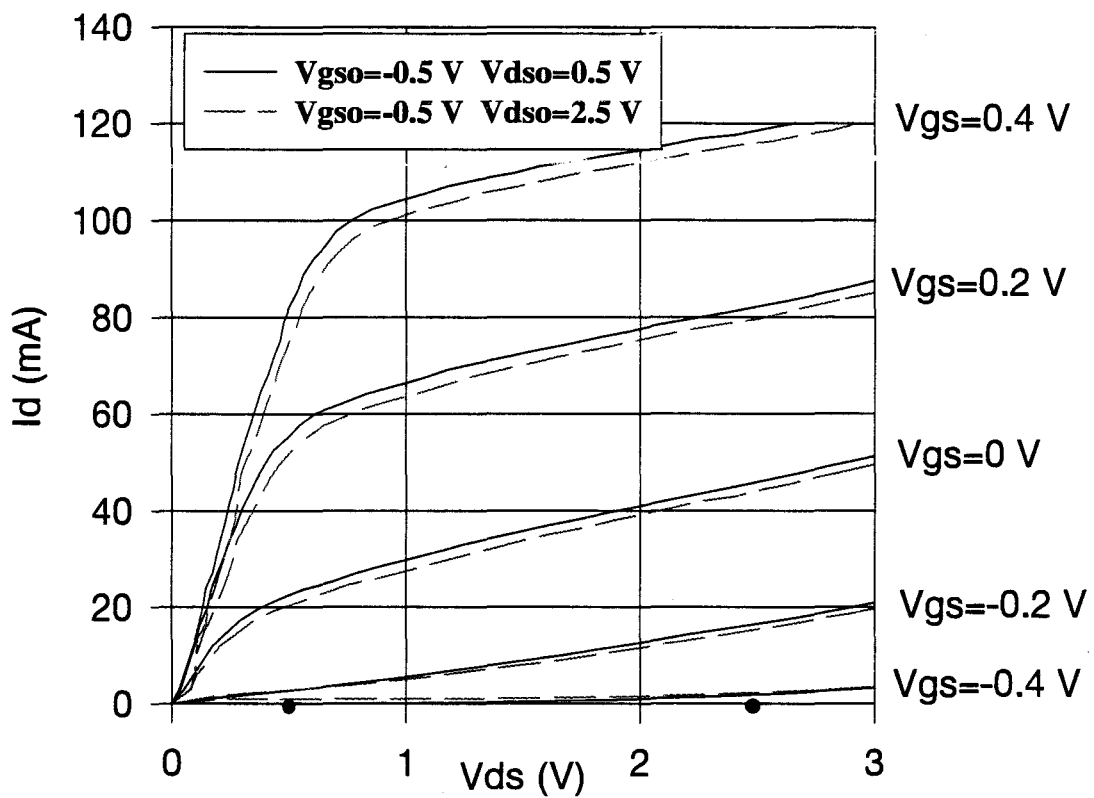


Figure II-16 : Mise en évidence des effets de pièges du TA33420 à canal pincé

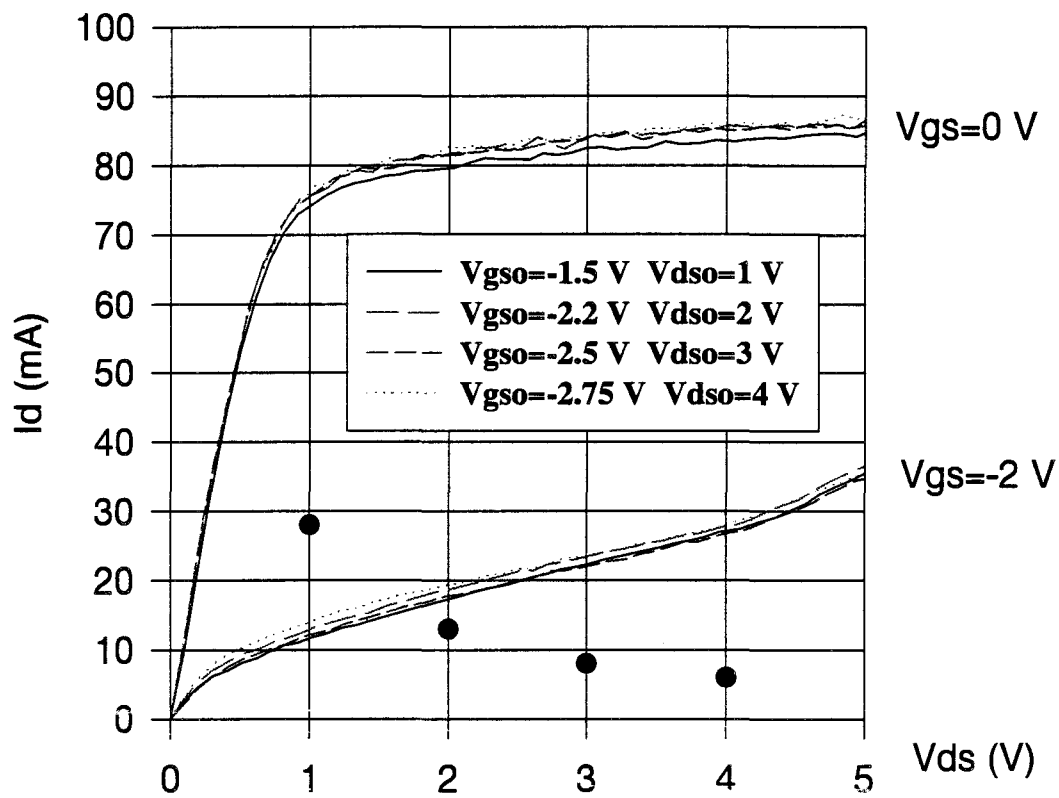


Figure II-17a : Puissance dissipée continue de 28 mW

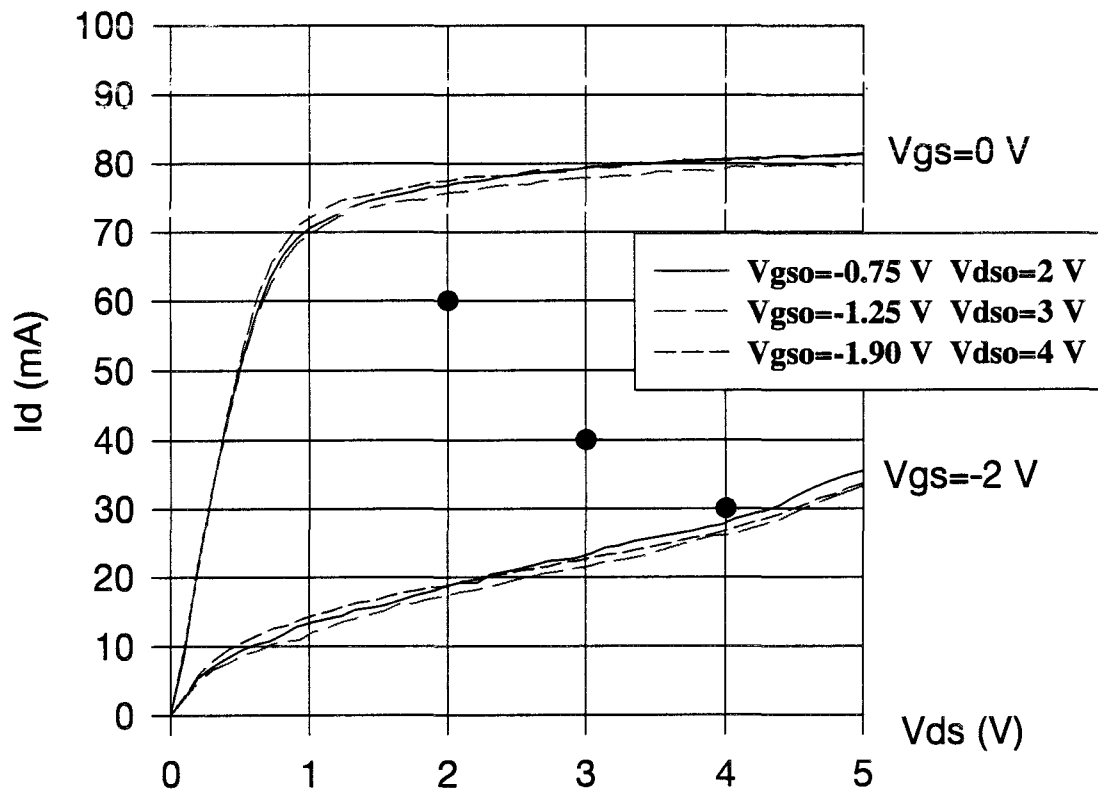


Figure II-17b : Puissance dissipée continue de 120 mW

Figure II-17 : Réseaux pulsés du DHS153 4*50 μm

II-3.4.a.Mise en évidence des effets de piège

Essentiellement deux méthodes existent pour n'évaluer que les effets de piégeages des porteurs sans prendre en compte les effets thermiques.

La première consiste à avoir une puissance continue dissipée nulle au niveau de transistor. Ce résultat est obtenu soit avec une tension de polarisation V_{ds0} nulle, soit avec une tension V_{gs0} qui maintient le composant pincé.

La seconde méthode est de toujours appliquer la même puissance continue au composant. Cette condition peut être réalisée par un choix judicieux de points de polarisation tels que le produit $V_{ds0}.I_{d0}$ demeure constant.

La figure II-15 est une illustration de la première méthode. Le composant testé est un transistor industriel : le Thomson Toutatis de $4 \times 50 \mu\text{m}$ de développement de grille. Les deux réseaux tracés sont obtenus pour une tension V_{ds0} nulle et deux tensions V_{gs0} .

La figure II-16 illustre également la première méthode : une tension continue V_{gs0} inférieure à la tension de pincement bloque énergiquement le composant et les réseaux sont tracés pour des tensions V_{ds0} différentes.

Sur ces deux exemples les variations, qui sont induites par les effets de piège, n'excèdent pas 10 % de la valeur du courant de drain. A ce niveau, aucune conclusion générale ne peut être tirée car, suivant le transistor testé, des variations du courant de drain contradictoires sont souvent obtenues.

La figure II-17 illustre la deuxième méthode qui est appliquée à la caractérisation du transistor DHS153 ($4 \times 50 \mu\text{m}$) pour des puissances continues dissipées de 28 et 120 mW. Ici encore, les variations n'excèdent pas 10 %.

Une étude complète a été effectuée sur le transistor Texas Instruments ($1900 \mu\text{m}$). Son réseau statique ainsi que les points de polarisation autour desquels ont été réalisées les mesures pulsées,

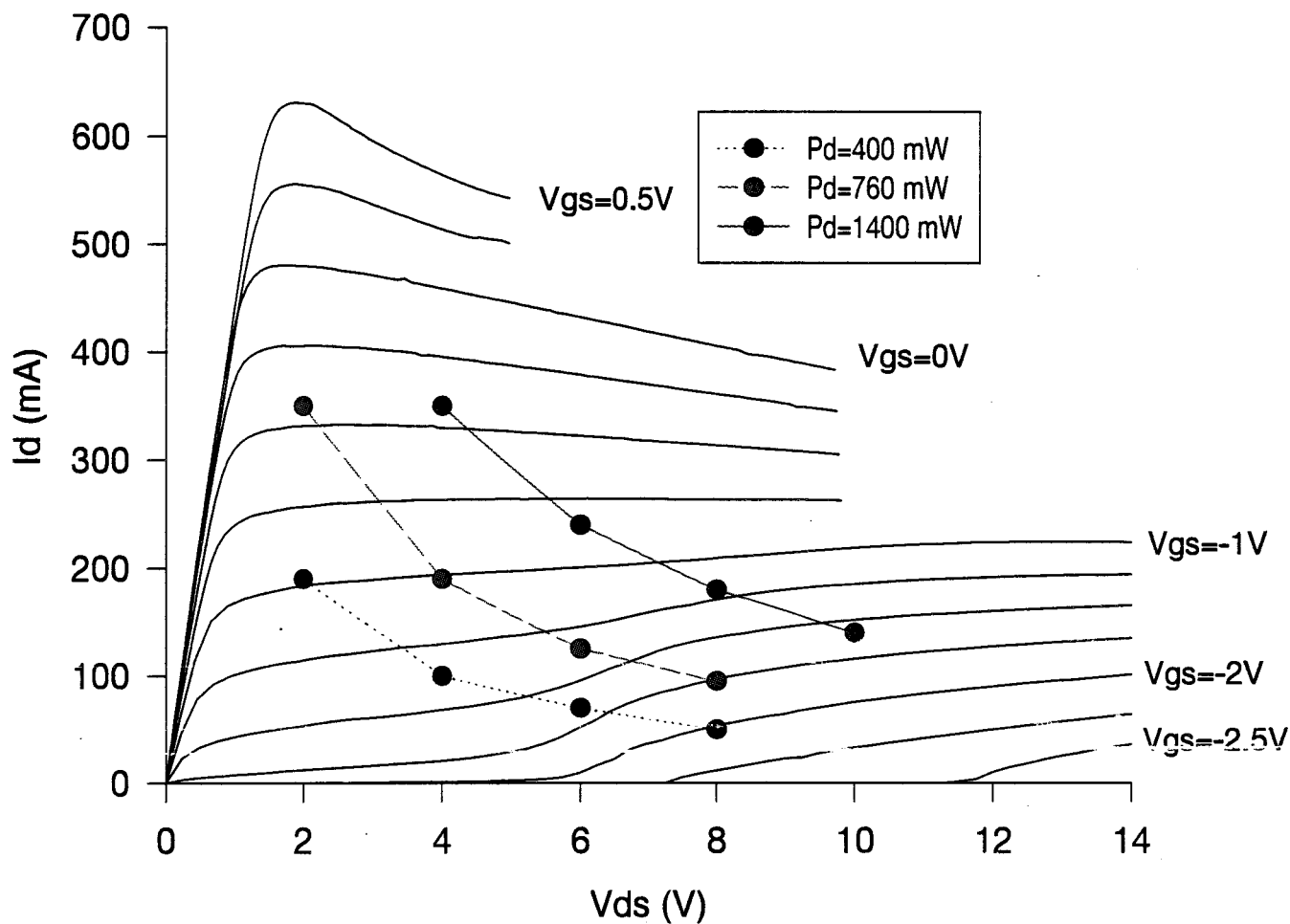


Figure II-18 : Caractéristiques statiques du TI 1900

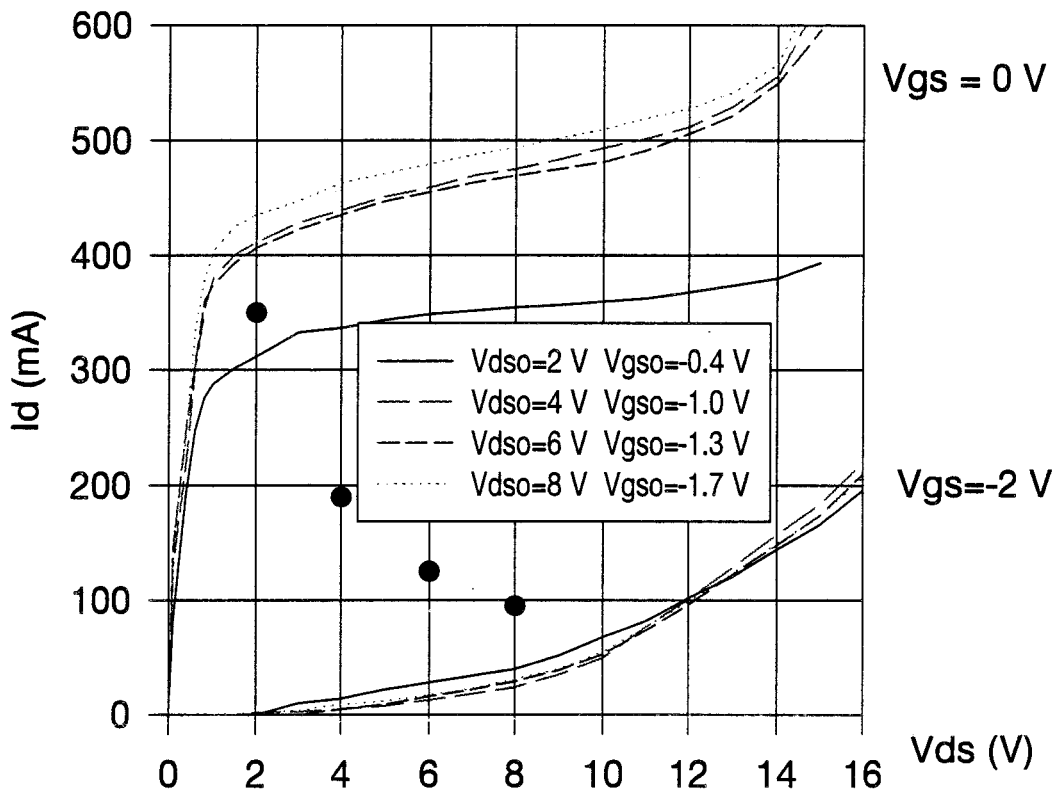


Figure II-19a : Puissance dissipée continue de 760 mW

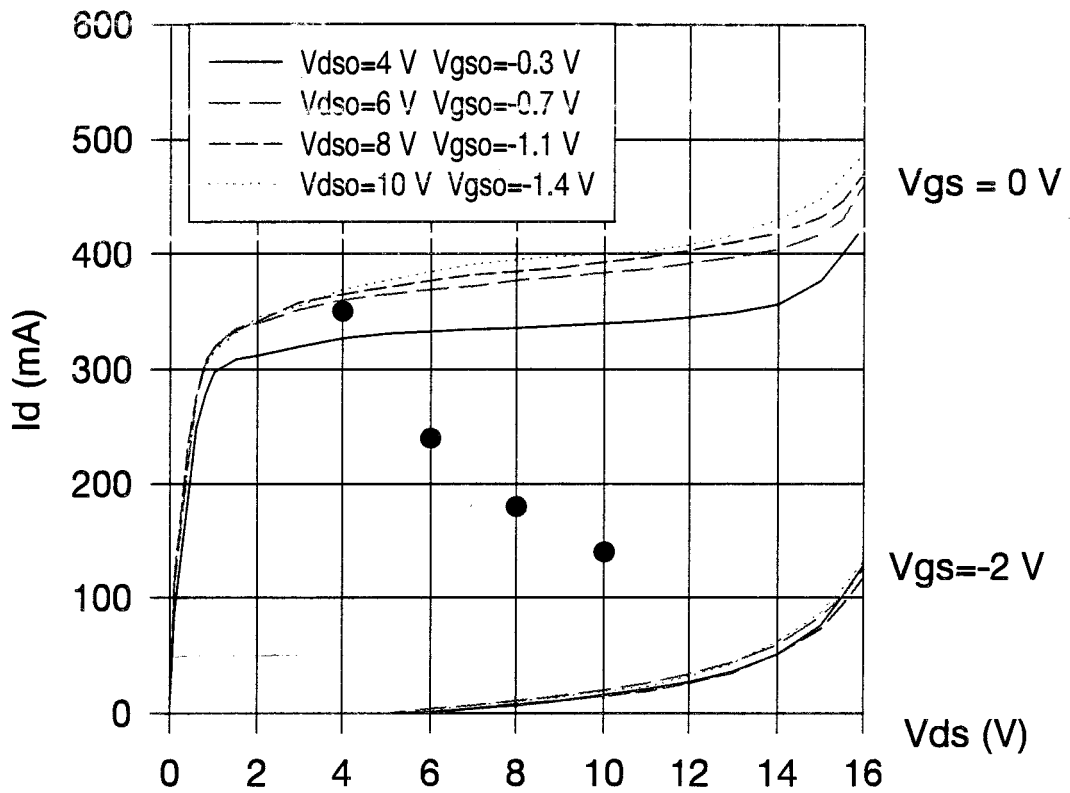


Figure II-19b : Puissance dissipée continue de 1400 mW

Figure II-19 : Réseaux pulsés du TI 1900

sont présentés sur la figure II-18. Ces points de polarisation décrivent trois équipuissances 400, 760 et 1400 mW. La figure II-19 présente la première analyse déduite des mesures : l'évolution de deux équipotentielles de grille (0 et -2 V) à puissance continue dissipée constante. Nous constatons que plus le courant statique est important ou que la tension de drain est faible, moins le composant est conducteur. Nous obtenons des variations maximales de 30 % à canal ouvert. Les variations à canal pincé sont beaucoup moins importantes.

Après ces quelques exemples de mise en évidence des effets de piège, nous allons présenter l'influence de la température sur les composants.

II-3.4.b. Mise en évidence des effets thermiques

Pratiquement il est très difficile de dissocier les effets thermiques et les effets de piège. En effet, les derniers peuvent être différents quand la température varie. Cependant, lorsque le transistor étudié est peu sensible aux effets de piège, il est possible d'admettre que ceci reste vrai quelle que soit la température ; une étude thermique est alors envisageable.

Nous comparons souvent les réseaux pulsés obtenus pour un point de polarisation fixé à ceux obtenus sans puissance continue dissipée pour différentes températures. Un dispositif de chauffage permet de porter la température du composant à 150°C. La figure II-20 représente les réseaux mesurés à des températures allant de 25 à 150°C. Le réseau superposé est mesuré à température ambiante pour un point de polarisation tel que le composant dissipe 145 mW. Cette comparaison donne une estimation de la température de fonctionnement du composant (environ 100°C) et de sa résistance thermique. Néanmoins, il existe des méthodes plus précises pour mesurer cette résistance thermique [7].

L'analyse des aspects thermiques précédemment présentée a également été entreprise pour le transistor Texas Instruments TI1900. La figure II-21 met en évidence les variations des deux équipotentielles de grille (0 et -2 V) en fonction de la puissance continue dissipée (donc de la

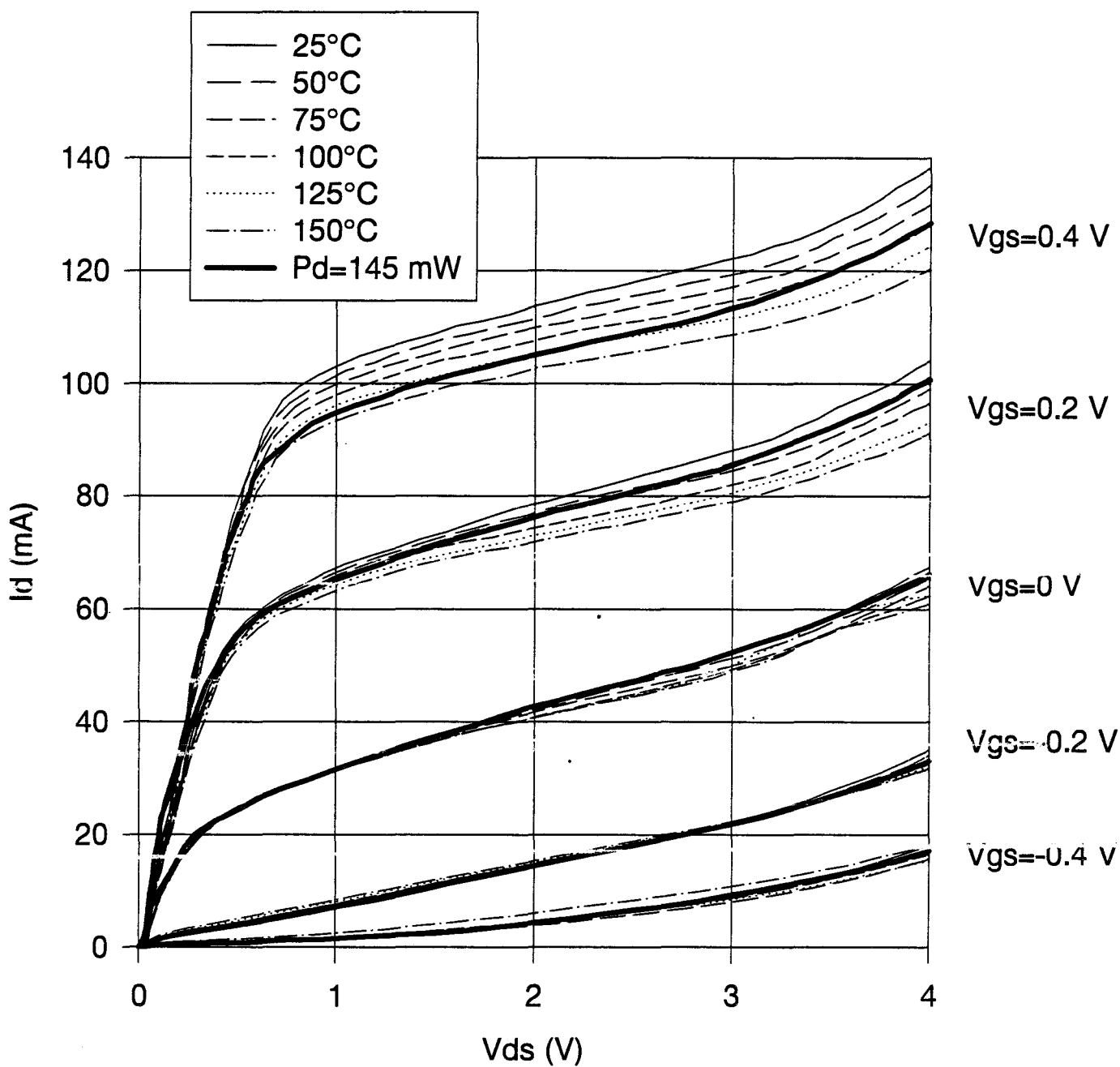


Figure II-20 : Réseaux pulsés du TA12420 pour $V_{ds0}=0$ V de 25°C à 150°C
 Comparaison avec le réseau à puissance continue dissipée de 145 mW

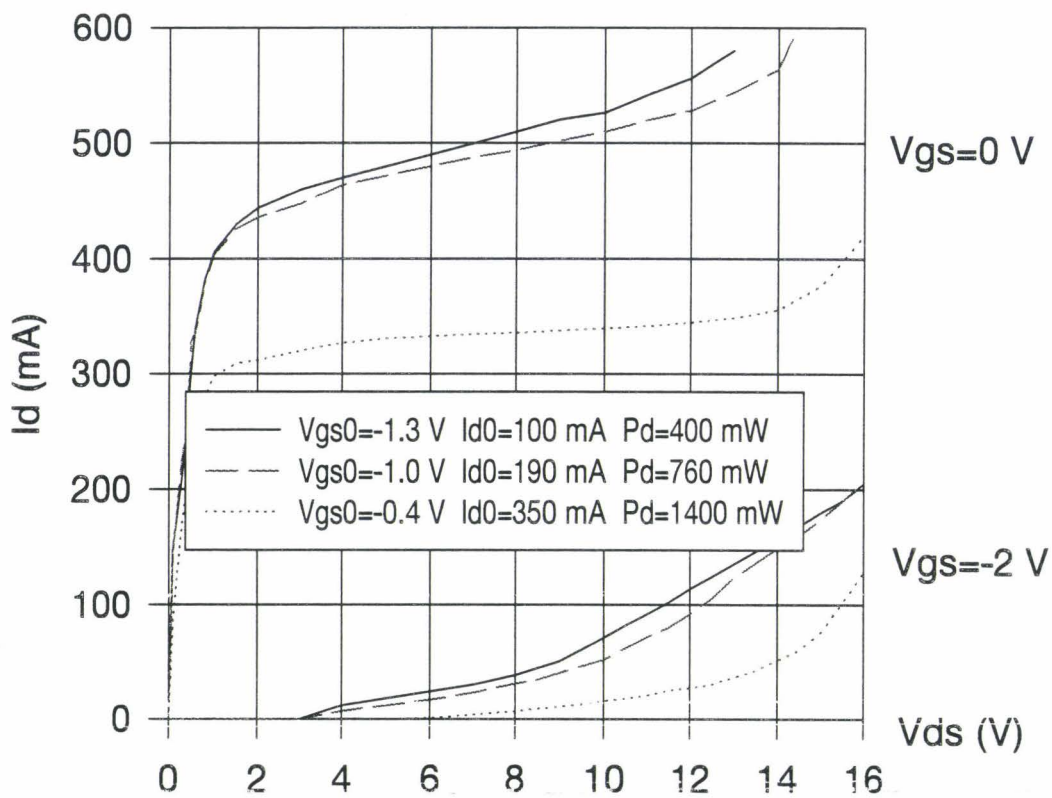


Figure II-21a : Polarisation de drain $V_{ds0}=4\text{ V}$

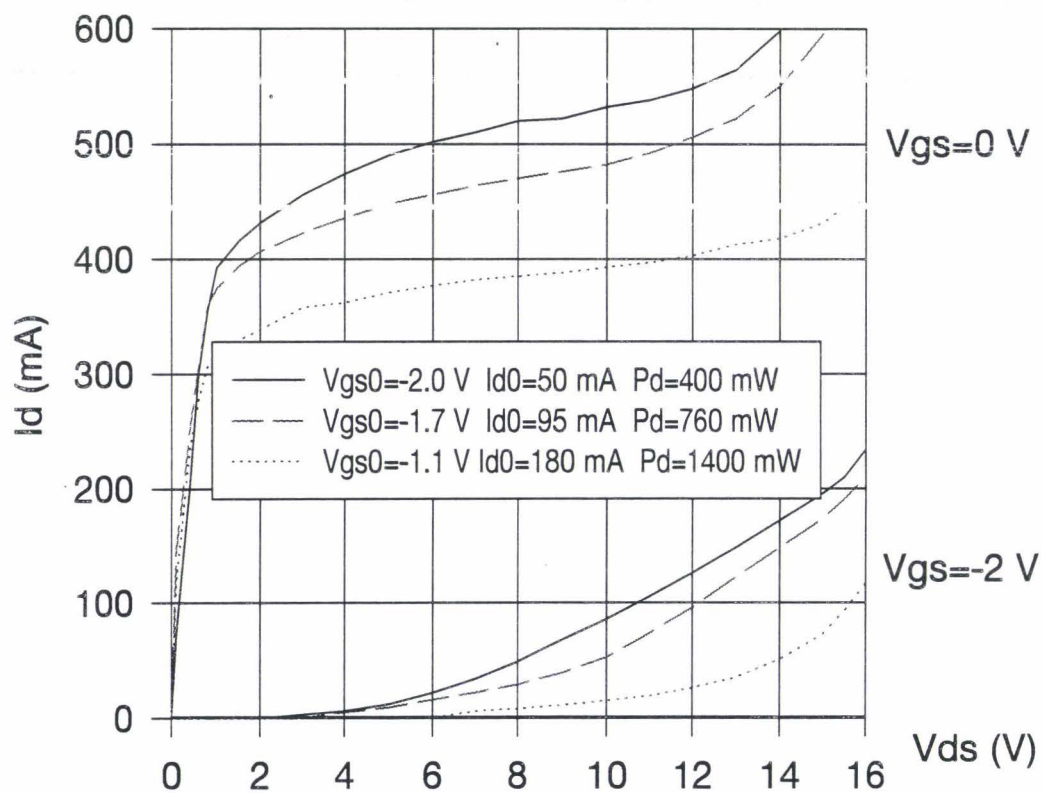


Figure II-21b : Polarisation de drain $V_{ds0}=8\text{ V}$

Figure II-21 : Mise en évidence des effets thermiques pour le TI1900

température) pour deux polarisations de drain (4 et 8 V). Nous constatons que plus le composant est chaud, moins il est conducteur. Cette première constatation est un exemple typique de l'influence de la température sur les composants mais n'oublions pas que ce transistor est très influencé par les pièges et qu'un comportement inverse aurait pu être constaté. L'étude de l'équipotentielle de la région pincée (-2 V) est beaucoup plus intéressante car elle est peu sensible aux effets de piège. En effet, nous remarquons que plus le transistor est chaud, plus la tension d'avalanche est élevée. Cette constatation expérimentale correspond aux prévisions théoriques issues des modélisations physiques de composants [8]. De plus, il faut noter que l'augmentation de courant due à l'avalanche est plus importante quand le composant est chaud (pente de la courbe).

II-3.4.c. Mesures pour le concepteur de circuit

Une modélisation correcte du générateur de courant de drain I_{ds} , en fonction des tensions V_{ds} et V_{gs} , est indispensable pour la conception des circuits. Le modèle de I_{ds} , qui sera l'objet d'une étude détaillée dans le chapitre 3, est très souvent extrait d'une caractérisation impulsionnelle, effectuée autour d'un point de polarisation.

II-3.4.c.1. Conception d'un amplificateur classe A

La comparaison des caractéristiques statiques aux caractéristiques pulsées d'un même composant est représentée sur la figure II-22. Cette figure montre clairement qu'une modélisation de I_{ds} , à partir du réseau statique, est irréaliste : en fonctionnement impulsionnel le composant est, rappelons le, dans un état comparable à celui de son utilisation en circuit.

II-3.4.c.2. Conception d'un amplificateur classe B

Dans ce mode de fonctionnement particulier, le point de polarisation et la température évoluent avec le niveau de puissance délivré par le composant.

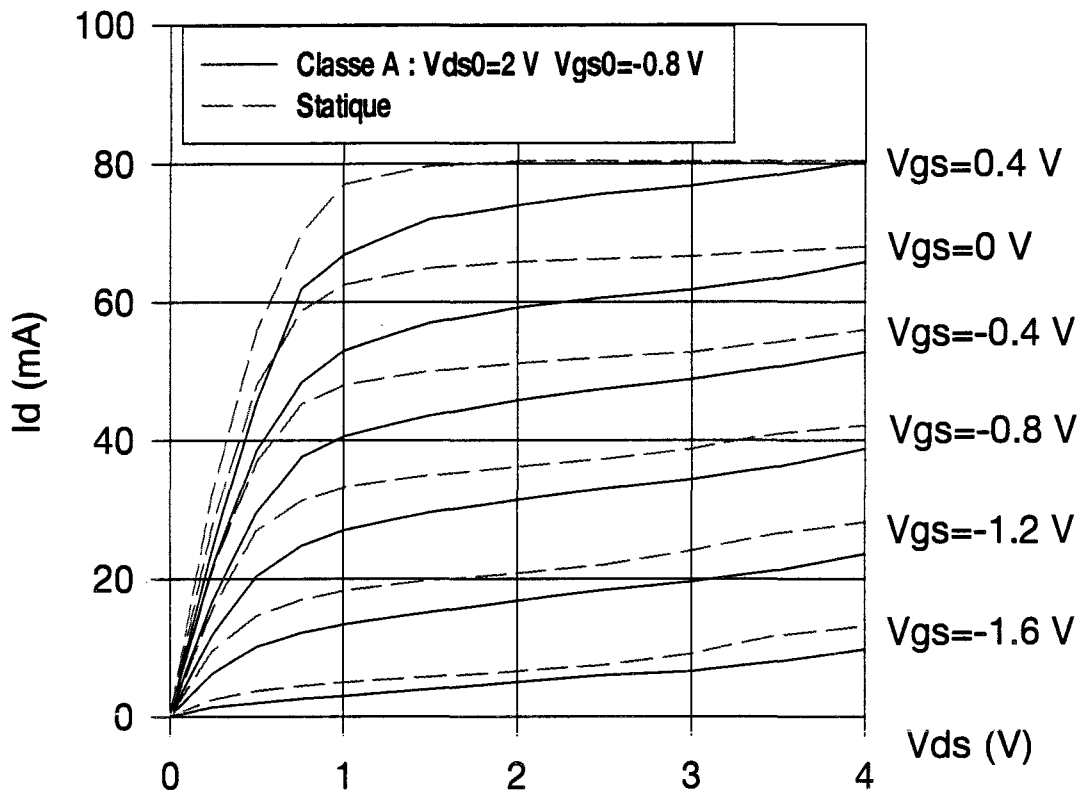


Figure II-22 : Comparaison des réseaux statiques et pulsés du DHS594 $2 \times 75 \mu\text{m}$

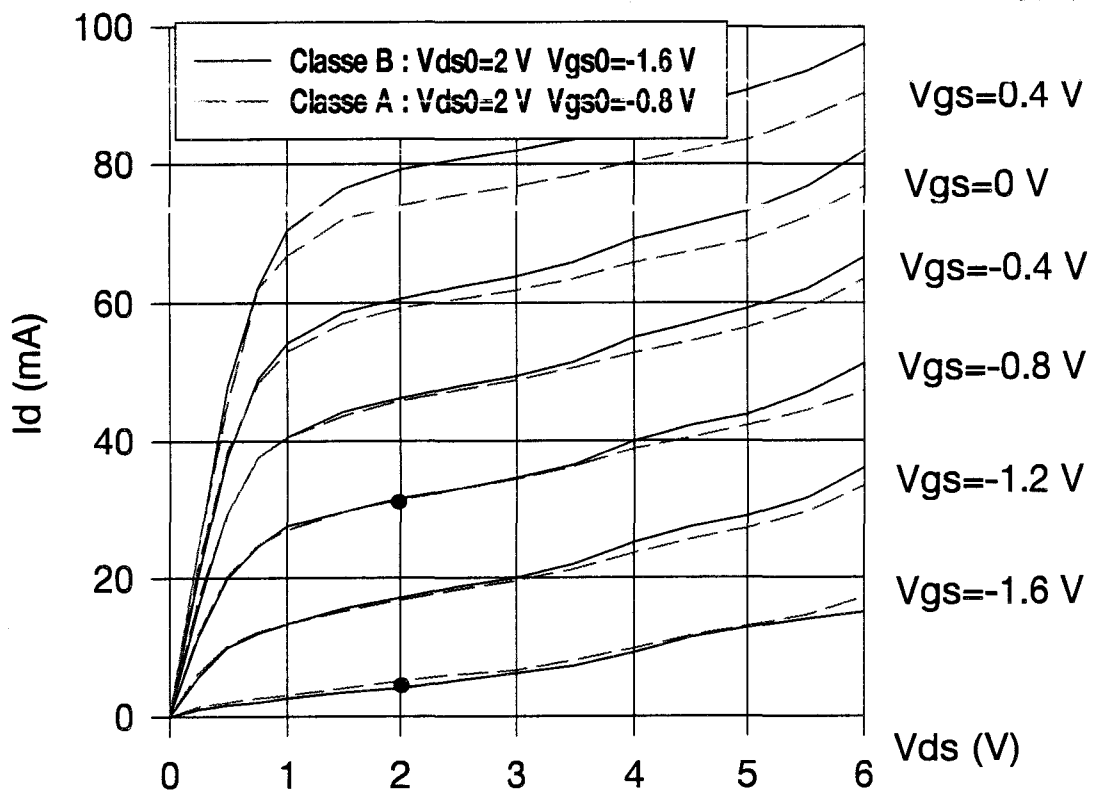


Figure II-23 : Réseaux pulsés du DHS594 ($2 \times 75 \mu\text{m}$) pour une polarisation classe A et classe B

La figure II-23 montre un exemple comparatif de caractéristiques pulsées d'un composant polarisé en classe B en régime petit signal ($I_{d0}=I_{dss}/10$) et en fort signal ($I_{d0}=I_{dss}/3$).

Une modélisation correcte du générateur de courant I_{ds} consisterait à évaluer les évolutions du réseau de caractéristiques pulsées en fonction de la puissance fournie par le transistor. Actuellement cette modélisation n'est pas encore possible mais, compte tenu de la figure II-23, une solution acceptable peut être adoptée si les transistors utilisés sont peu sensibles aux effets de pièges. Comme l'écart entre les réseaux se réduit pour les courants I_{ds} inférieurs à $I_{dss}/2$, nous pouvons admettre que le générateur de courant I_{ds} d'un transistor, qui fonctionne à pleine puissance en classe B, peut être modélisé à partir de son réseaux pulsé, tracé autour d'un point de polarisation de type classe A.

II-3.5. Conclusion sur la première version du banc

La première version du banc de caractérisation pulsée nous a permis de mettre en évidence les effets thermiques et les effets de piège qui influencent le fonctionnement des composants. Elle nous a également permis de dégager des informations intéressantes en ce qui concerne la modélisation du générateur de courant I_{ds} des transistors à effet de champ qui fonctionnent en classe B.

Des insuffisances sont toutefois apparues au niveau de l'oscilloscope : imprécision des mesures de V_{ds} pulsée et impossibilité d'évaluer le courant de grille.

Une modification de banc de mesures a été entreprise pour palier les insuffisances de la première version. Nous nous limitons, dans ce qui suit, à détailler les améliorations apportées à la version de banc décrite précédemment.

SYNCHRONISATION + GPIB

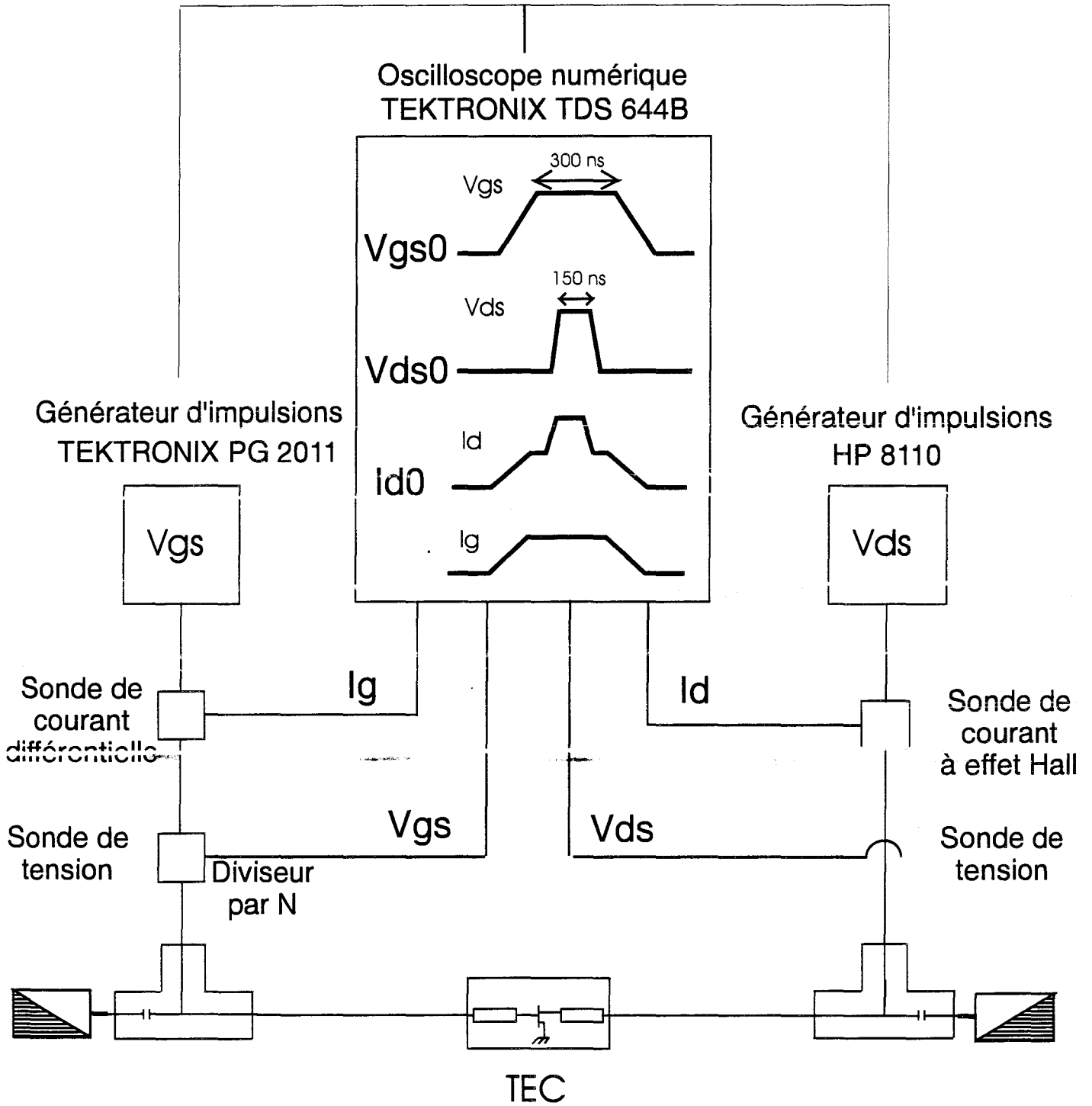


Figure II-24 : Schéma synoptique du banc de mesure - Version 2

II-4. BANC AUTOMATIQUE DE MESURES I/V EN IMPULSIONS - VERSION 2

Un investissement en matériel a permis d'apporter des améliorations importantes à la première version du banc de mesure. Trois nouvelles possibilités nous sont offertes [9] :

- Amélioration de la précision des mesures avec un oscilloscope possédant quatre vraies voies.
- Mesure directe de la composante continue du courant de drain avec une nouvelle sonde à effet Hall.
- Possibilité de mesurer le courant de grille avec une sonde de tension différentielle.

Un schéma synoptique du banc est représenté figure II-24.

Nous nous limiterons, dans ce qui suit, à décrire les nouveaux matériels utilisés, les procédures de mesure mises en œuvre et quelques unes des mesures effectuées.

II-4.1.Description du matériel

II-4.1.a.Oscilloscope 4 voies

L'oscilloscope est la pièce maîtresse du banc de mesures ; c'est aussi la plus onéreuse. Une étude prospective, des potentialités offertes par différents appareils, nous a permis de retenir le modèle Tektronix TDS 644B.

Les principales caractéristiques de cet oscilloscope sont les suivantes :

- 4 voies indépendantes de bandes passantes 0 - 500MHz.
- Entrée de synchronisation externe additionnelle.

Les mesures de V_{gs} , I_d , V_{ds} et I_g sont respectivement effectuées par les voies 1, 2, 3 et 4 de l'oscilloscope.

II-4.1.b.Les sondes de courant

II-4.1.b.1.Sonde de courant du drain

La sonde que nous avons choisie pour mesurer le courant de drain est une sonde à effet Hall (Tektronix P 6022) qui permet la mesure des composantes pulsée et continue d'un courant. La sensibilité maximum de cette sonde est de 1 mA par division. La connexion à l'oscilloscope de cet instrument de mesures n'est pas directe ; elle se fait via un amplificateur programmable Tektronix AM5030. Nous avons réalisé le driver indispensable au logiciel LabWindows pour commander cet amplificateur. Les principales fonctions créées sont résumées dans le tableau suivant :

Init	Initialise la liaison GPIB en entrant l'adresse.
Degauss	Initialisation de la sonde de courant par l'interface AM5030.
Setup	Initialisation de l'échelle, du mode de couplage, de la bande-passante et du niveau.
Trigger	Fermeture de la liaison GPIB.

II-4.1.b.2.Sonde de courant de la grille

Une étude préliminaire nous a montré que l'utilisation d'une sonde de tension différentielle est indispensable. En effet, nous désirons obtenir une précision de quelques dizaines de microampères et aucune sonde de courant ne permet de mesurer de si faibles valeurs. Ainsi, nous obtenons le courant de grille par une mesure différentielle de tension aux bornes d'une résistance de précision. Il est indispensable que la sonde possède un taux de réjection en mode commun important de manière à pouvoir mesurer de faibles différences de niveaux d'impulsions

superposées au niveau continu. A notre connaissance, il n'existe actuellement sur le marché qu'un seul modèle disponible permettant ce type de mesures ; c'est la sonde différentielle HP1141 associée à l'amplificateur HP1142. Ce dernier n'est pas programmable mais sa configuration ne doit jamais être modifiée en cours de mesure.

L'usage du matériel décrit ci-dessus nécessite des modifications importantes de la première version du banc pulsé. Nous abordons, dans la partie suivante, les problèmes introduits par ces modifications.

II-4.2.Problèmes rencontrés et solutions adoptées

II-4.2.a.Mesure de la tension de drain

La mesure diffère quelque peu de celle décrite précédemment. L'utilisation d'une vraie voie d'oscilloscope nous permet d'ajuster son calibre pour accroître notablement la précision de la mesure. Une procédure, en tous points semblables à celle décrite pour la tension V_{gs} est adoptée. La composante continue superposée à l'impulsion V_{dsp} , est mesurée et compensée par l'introduction d'une tension de décalage au niveau de l'oscilloscope ; la composante pulsée est ensuite dilatée pour occuper environs sept graduations principales sur l'écran. Finalement une lecture de la mesure est effectuée.

II-4.2.b.Mesure du courant de drain

La sonde de courant est branchée sur un amplificateur à gain programmable. Celui-ci permet la modification de l'échelle de mesures en conservant le même calibre de 10 mV/div pour la voie de l'oscilloscope.

Comme pour les mesures des tensions, la composante continue du courant est mesurée et compensée par l'introduction d'une tension de décalage au niveau de l'oscilloscope ; la référence

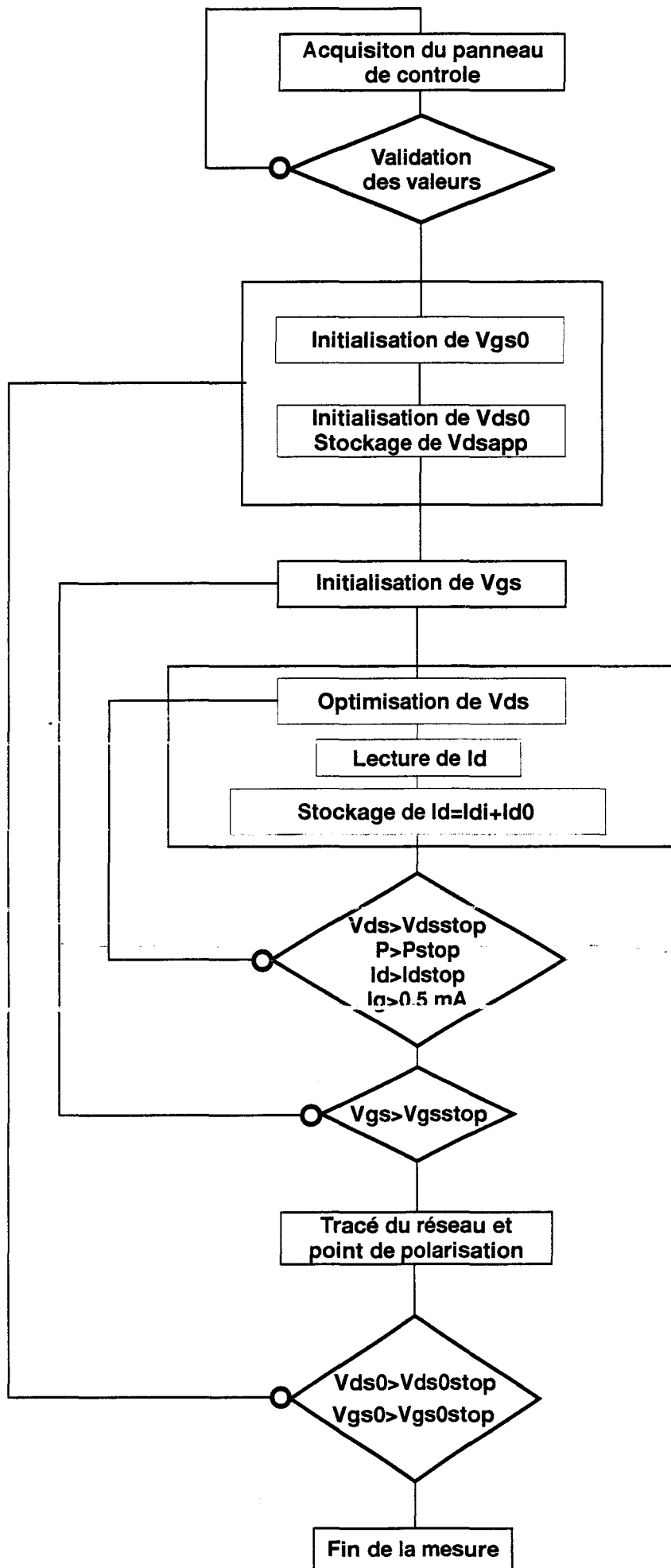


Figure II-25 : Algorithme de la mesure $I_d=f(V_{gs}, V_{ds})$

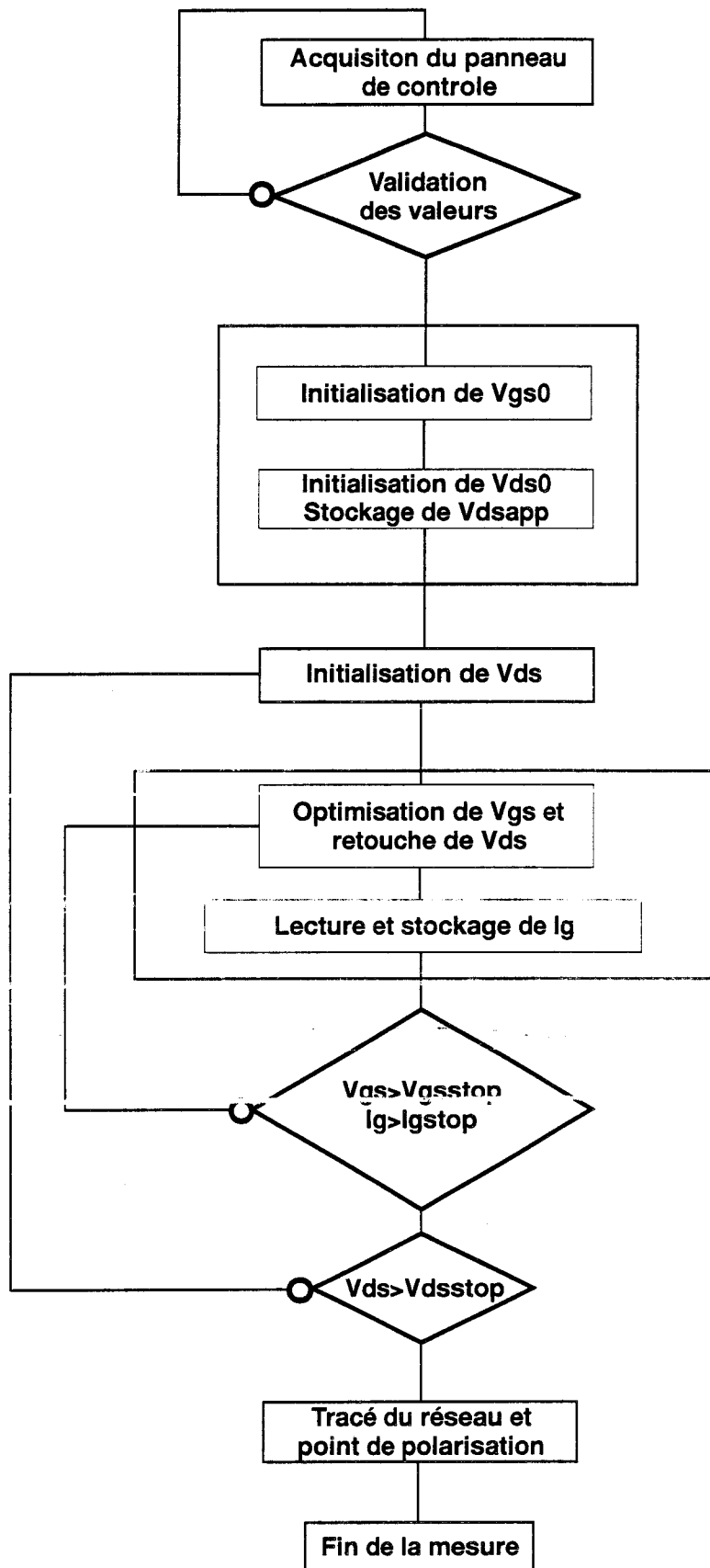


Figure II-26 : Algorithme de la mesure $I_g = f(V_{gs}, V_{ds})$ en inverse

de l'oscilloscope est fixée à $\frac{1}{2}$ graduation principale à partir du haut ou du bas de l'écran selon la polarité de la composante pulsée ; cette dernière est dilatée pour occuper environ sept graduations principales sur l'écran et finalement une lecture de la mesure est réalisée.

II-4.2.c. Ajustage de la tension de grille

Pour la mesure du réseau de caractéristiques $I_d=f(V_{gs}, V_{ds})$, cette procédure est identique à la première version. En revanche pour la mesure du réseau $I_g=f(V_{gs}, V_{ds})$, la tension de grille du TEC va varier suivant la tension de drain car cette dernière modifie le courant de grille. Ainsi, afin d'obtenir des réseaux pour des équipotentielles de grille, il faut modifier la tension de grille délivrée par le générateur à chaque incrément de tension de drain. Cette caractéristique fait que la mesure de ce type de réseaux prend beaucoup de temps.

II-4.2.d. Mesure du courant de grille

La sonde mesure la différence de potentiel aux bornes d'une résistance de 100 Ω . Ici encore, l'échelle verticale de l'oscilloscope est calculée de manière à effectuer une lecture précise des niveaux de l'impulsion.

II-4.3. Algorithmes des différents types de mesures

Le logiciel permet de tracer les réseaux de caractéristiques $I_d=f(V_{gs}, V_{ds})$, $I_g=f(V_{gs}, V_{ds})$ et $I_g=f(V_{gs})$. Un panneau de contrôle différent est associé à chaque type de mesure :

- Pour $I_d=f(V_{gs}, V_{ds})$, le panneau de contrôle est identique à celui de la première version. L'algorithme de cette mesure est présenté figure II-25.
- Pour $I_g=f(V_{gs}, V_{ds})$, il regroupe les informations du point statique V_{gs0} et V_{ds0} , des équipotentielles de grille et des limites de tension de drain V_{dsstop} et de courant de grille I_{gstop} . L'algorithme est donné figure II-26.

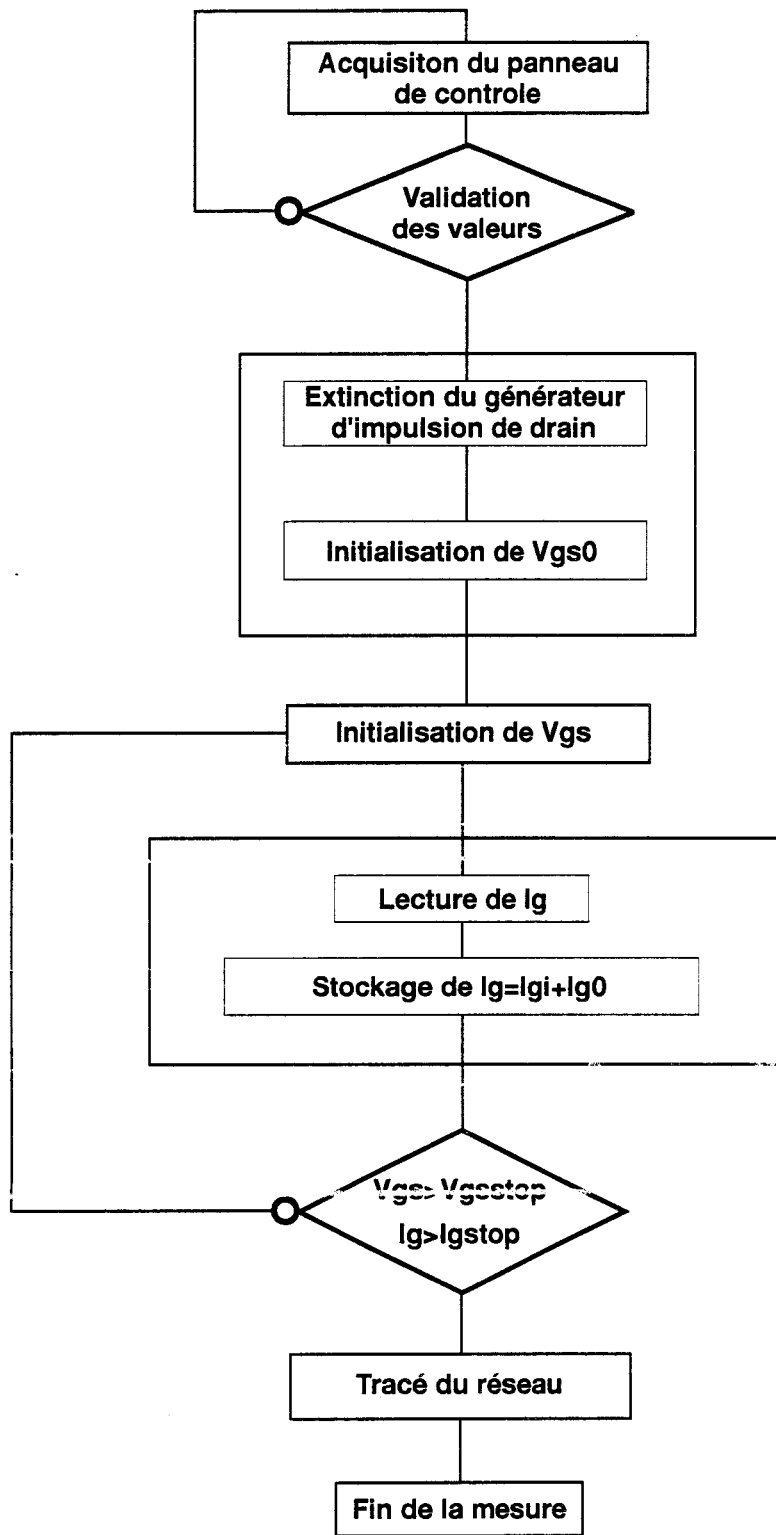


Figure II-27 : Algorithme de la mesure $I_g = f(V_{gs})$ en direct

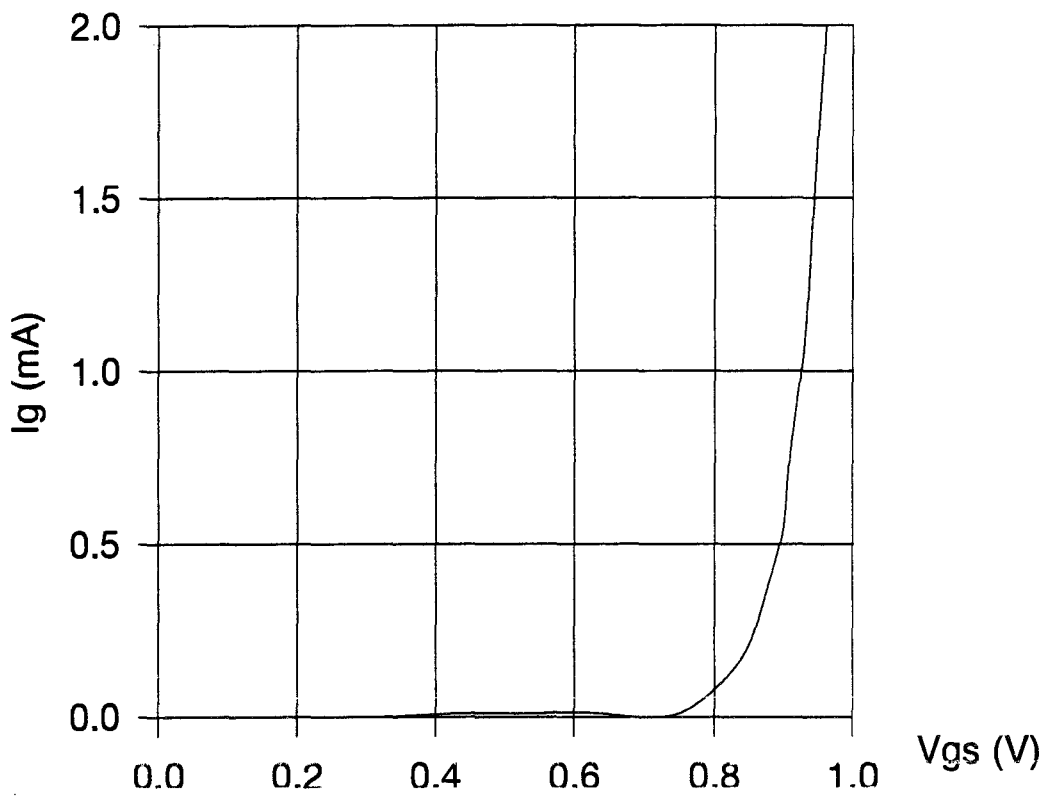


Figure II-28 : Diode Schottky du DHS153
mesurée en impulsions

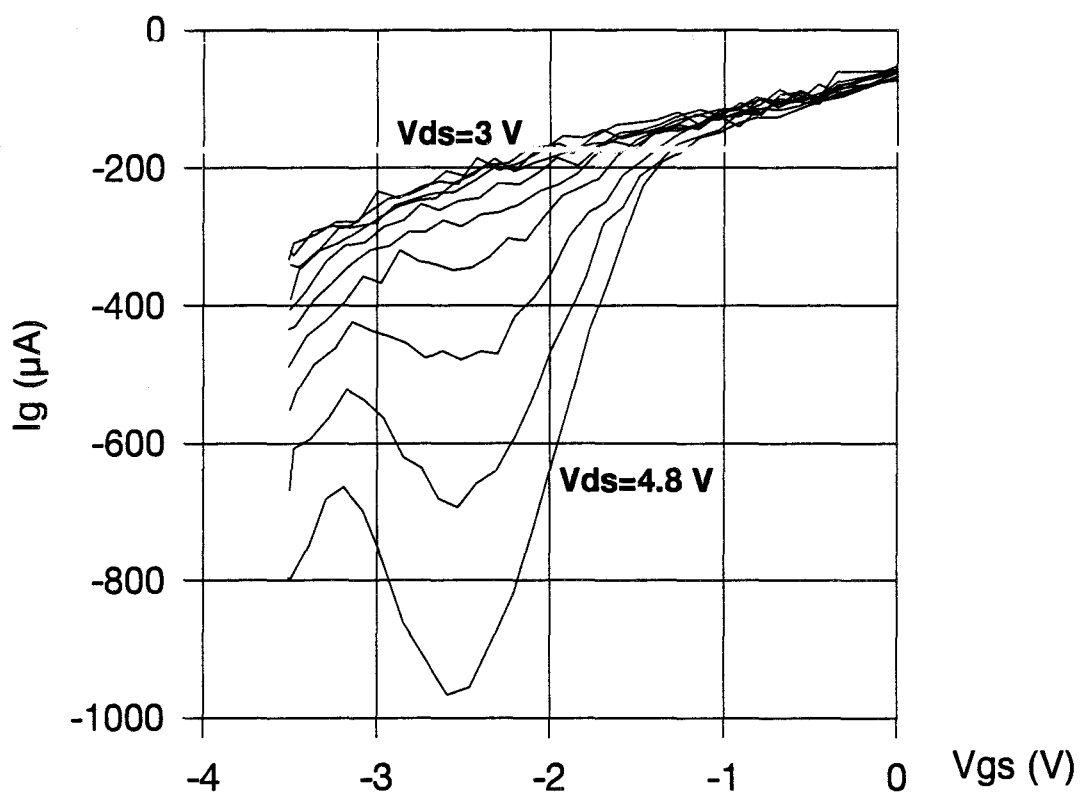


Figure II-29 : Réseaux pulsés $I_g=f(V_{gs},V_{ds})$ en inverse du DHS10266

- Pour $I_g=f(V_{gs})$, le générateur qui alimente le drain n'est pas connecté. Le panneau de contrôle regroupe les informations de la tension continue de grille V_{gs0} et des limites de tension de grille V_{gsstop} et de courant de grille I_{gstop} . L'algorithme est donné sur la figure II-27.

Après avoir décrit en détail la seconde version du banc de mesure, nous allons aborder les mesures effectuées avec celui-ci. Nous ne présentons que les mesures de courant de grille c'est à dire les mesures de la diode Schottky en direct et de la zone de claquage en inverse.

II-4.4.Mesures effectuées

L'intérêt majeur d'une mesure impulsionnelle du courant de grille par rapport à la mesure statique est de pouvoir appliquer des tensions beaucoup plus importantes aux composants sans les endommager.

II-4.4.a.Mesure du courant de grille en direct

La figure II-28 présente la mesure de la diode Schottky du DHS153. La tension de barrière est de l'ordre de 0.75 V.

II-4.4.b.Mesure du courant de grille en inverse

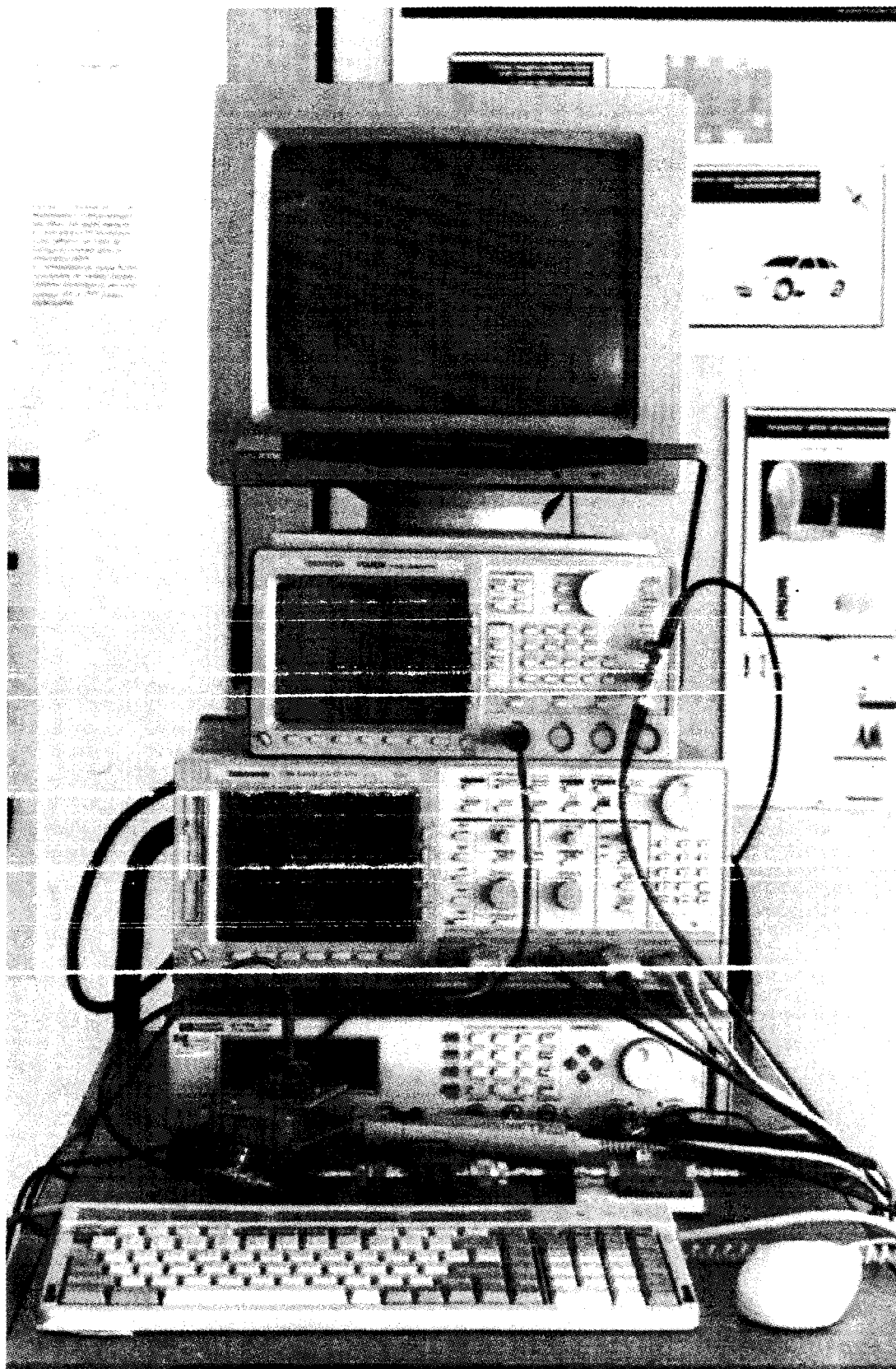
La figure II-29 présente la mesure du claquage de la jonction grille - drain du DHS10266 ($8 \times 50 \mu\text{m}$) et met en évidence la présence de la cloche d'ionisation [10]. Cette cloche n'apparaît qu'à partir d'une valeur de tension drain - source de l'ordre de 4.2 V pour une tension grille - source voisine de -2.2 V. La limite de un milliampère par millimètre de développement est largement franchie. Pour cette mesure, nous avons fixé la limite à $1000 \mu\text{A}$ c'est à dire 2.5 mA/mm.

II-4.5. Conclusion sur la seconde version du banc

Les modifications apportées à la première version du banc ont permis d'améliorer la précision de mesure et d'ajouter de nouvelles fonctionnalités. Ainsi, nous pouvons mesurer le courant de grille des composants aussi bien en direct qu'en inverse.

II-5. CONCLUSION

Dans ce chapitre, nous avons développé la mise au point du banc de caractérisation quasi statique de composants à effet de champ. Les deux versions du banc, qui ont été chronologiquement réalisées, ont été présentées. Par les mesures effectuées, nous avons vérifié le bon fonctionnement du dispositif et mis en évidence son utilité. Du point de vue concepteur de composants, cette caractérisation permet d'étudier les phénomènes thermiques et de piégeage des électrons. Du point de vue concepteur de circuits, le banc permet la modélisation des générateurs de courants du schéma équivalent du TEC. Cet aspect est repris en détail dans le troisième chapitre. Une représentation photographique du banc de mesures est donnée sur la page suivante.



Banc automatique de mesures pulsées

BIBLIOGRAPHIE DU DEUXIEME CHAPITRE

- [1] **M. VILLARD**
« Contribution à la modélisation non-linéaire des TECs AsGa pour la CAO des circuits monolithiques microondes »
Thèse d'université, Limoges, décembre 1990.
- [2] **J. TESSIER**
« Caractérisation en impulsions des transistors microondes : Application à la modélisation non-linéaire pour la CAO des circuits »
Thèse d'université, Limoges, janvier 1994.
- [3] **J. C. RUCH and W. FAWCETT**
« Temperature dependence of the transport properties of Gallium Arsenide determined by a Monte Carlo method »
Journal of applied physics, août 1970.
- [4] **W. R. CURTICE and Y. YUN**
« A temperature model for the GaAs MESFET »
IEEE Transactions on Electron Devices, août 1981, pp 954-962.
- [5] **M. TANIMOTO and al**
« Effect of interface traps on the GaAs planar devices »
IEEE Transactions on Electron Devices, novembre 1976, pp 1258-1259.
- [6] **T. M. BERTON and P. H. LADBROOKE**
« The rôle of the device surface in the high voltage behaviour of the GaAs MESFET »
Solid-State Electronics, volume 29, 1986, pp 807-813.

[7] **H. F. COOKE**

« High power GaAs FET amplifiers »

Artech House, chapitre 5, pp 243-248.

[8] **H.-F. CHAU et D. PAVLIDIS**

« A physics-based fitting and extrapolation method for measured impact ionization coefficients in III-V semiconductors »

J. Appl. Phys., juillet 1992, pp 531-538.

[9] **L. RUAT et L. RULLIER**

« Banc automatisé de caractérisations quasi-statiques de TECs »

Communication interne.

[10] **C. GAQUIERE**

« Analyse et optimisation de transistors à effet de champ à hétérojonction pour l'amplification de puissance dans la bande Ka »

Thèse d'Université, Lille, novembre 1995.

CHAPITRE III

III- MODELISATION NON-LINEAIRE DES TECs

III-1. INTRODUCTION

Nous avons présenté dans la première partie le schéma équivalent grand signal du transistor à effet de champ. Cette partie décrit quelques unes des techniques que nous avons mises en œuvre pour obtenir chaque élément du modèle. Nous présentons également deux méthodes de modélisation différentes :

Une méthode qui utilise des équations analytiques. Cette méthode consiste à optimiser les coefficients d'équations judicieusement choisies. Chaque équation décrit le comportement de l'élément en fonction de grandeurs électriques (généralement V_{gs} et V_{ds}).

Une méthode tabulaire qui utilise directement les résultats expérimentaux. Nous introduisons les tableaux de mesures au format CITIFILE dans le simulateur. Ce dernier interpole les valeurs manquantes au cours de la simulation par une technique de B - Spline.

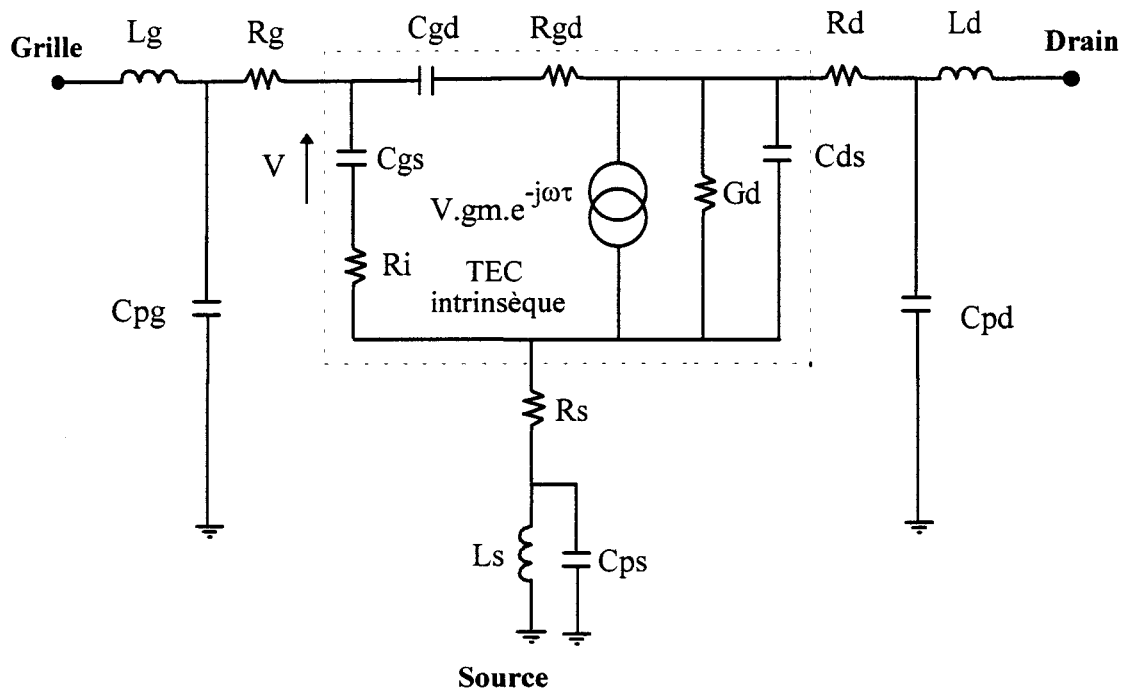
Dans un premier temps, nous allons reprendre la technique d'extraction du schéma équivalent linéaire.

III-2. EXTRACTION DU SCHEMA EQUIVALENT PETIT SIGNAL

Nous utilisons les mesures hyperfréquences à l'analyseur de réseau pour extraire les valeurs des éléments du schéma équivalent petit signal.

Ces mesures sont effectuées en fonction de la fréquence (le plus souvent jusque 40 GHz) pour différents points de polarisation.

Le schéma équivalent représenté ci-dessous distingue les éléments extrinsèques et les éléments intrinsèques :



Les valeurs attribuées aux éléments extrinsèques, considérés comme indépendants de la polarisation, sont obtenues à partir de mesures réalisées dans des conditions de polarisation particulières.

Les éléments intrinsèques modélisent la partie active du composant ; leurs valeurs sont issues des mesures pour différents points de polarisation.

Les évolutions des éléments intrinsèques en fonction de la polarisation permettent de définir le schéma équivalent grand - signal.

III-2.1.Détermination des résistances et des selfs d'accès

Cette détermination a été développée par F. Diamant et M. Laviron [1].

Elle est basée sur l'analyse des paramètres de la matrice impédance du transistor mesurés à tension V_{ds} nulle et pour une tension V_{gs} telle que le contact Schottky soit conducteur. Dans ces conditions de fonctionnement les expressions des paramètres de la matrice Z peuvent s'écrire :

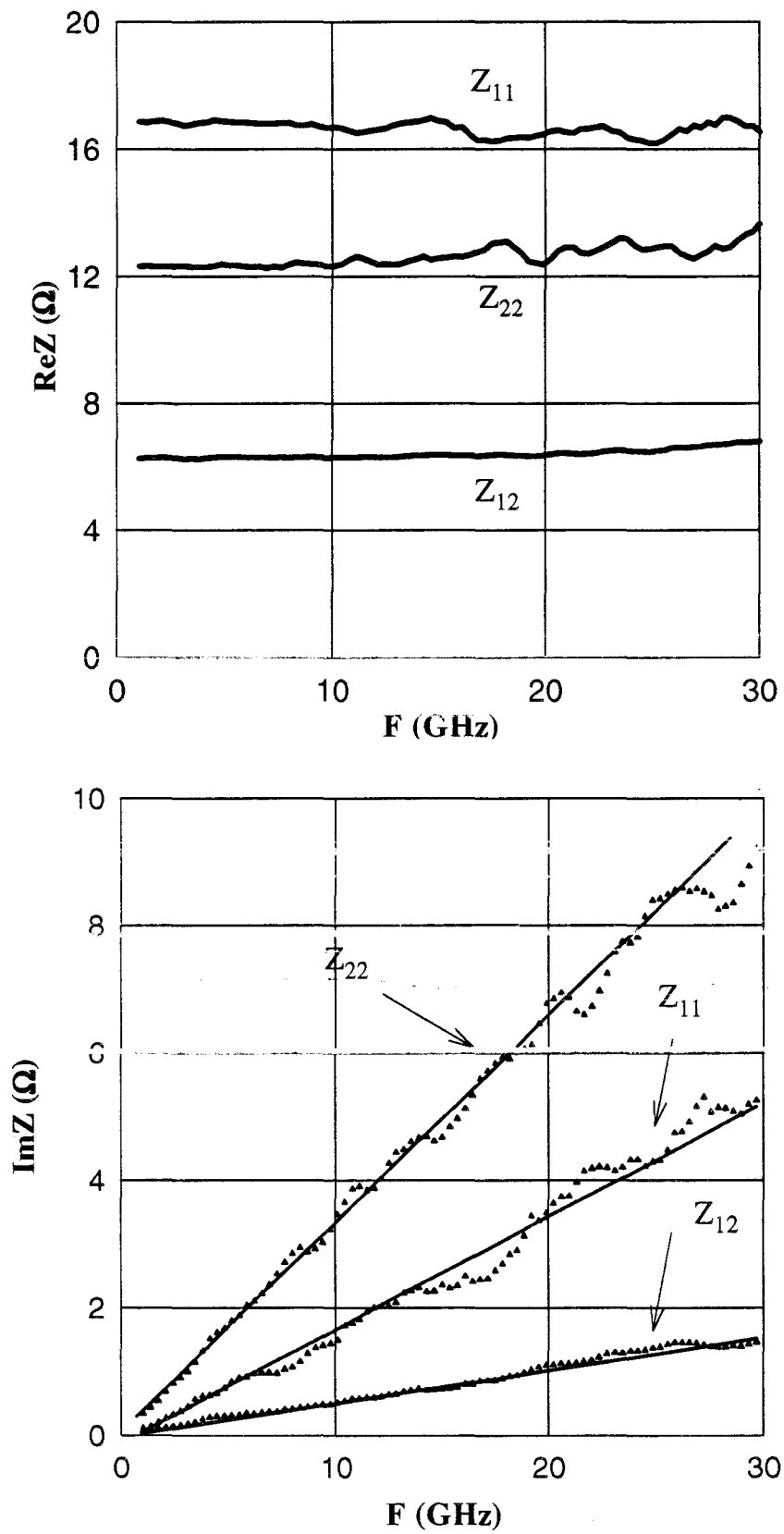


Figure III-1 : Evolutions fréquentielles des parties réelles et imaginaires du CHS 579 ($2 \times 35 \mu\text{m}$) mesuré sous pointes.

- $Z_{11} = Rg + Rs + \frac{Rc}{3} + \eta \frac{kT}{qI_g} + j\omega(Ls + Lg)$
- $Z_{12} = Z_{21} = Rs + \frac{Rc}{2} + j\omega Ls$
- $Z_{22} = Rd + Rs + Rc + j\omega(Ls + Ld)$

où R_C est la résistance canal du transistor.

L'extrapolation de la courbe $\text{Re}(Z_{11}) = f\left(\frac{1}{I_g}\right)$, lorsque I_g croît donne, la valeur

$Rg + Rs + \frac{Rc}{3}$. Rc est une caractéristique mesurée par les technologues.

Un système de trois équations à trois inconnues (Rg, Rs, Rd) est obtenu.

L'analyse des évolutions des parties imaginaires des paramètres Z_{ij} avec la fréquence donne les valeurs des inductances Lg, Ls, Ld . La figure III-1 est un exemple typique de la technique utilisée pour le transistor CHS579.

III-2.2.Détermination des capacités des plots

Cette caractérisation est basée sur l'analyse des paramètres de la matrice admittance du transistor mesurés à tension V_{ds} nulle et pour une tension V_{gs} inférieure à la tension de pincement.

Dans ces conditions, le schéma équivalent du transistor devient celui de la figure III-2.

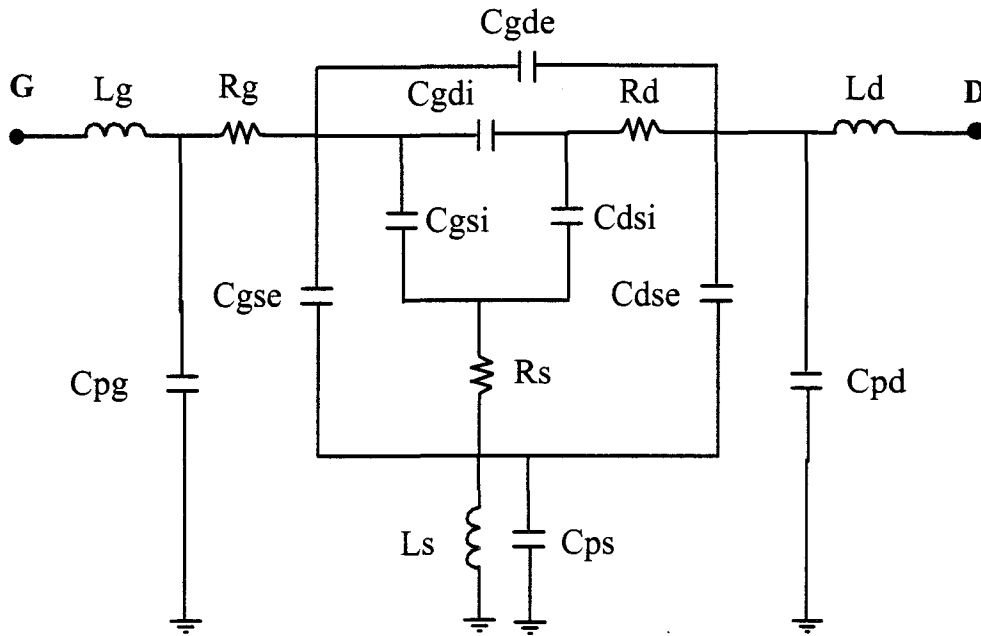


Figure III-2 : Schéma équivalent petit signal du TEC pincé

C_{gse} , C_{dse} , C_{gde} sont les capacités parasites de couplage électrostatique. Elles sont dues aux métallisations de drain, source et grille propres à la partie active du transistor.

C_{gsi} et C_{gdi} sont les capacités liées à l'extension de la zone désertée de grille dans le semi-conducteur.

C_{dsi} est la capacité de couplage source - drain interne au semi-conducteur.

C_{pg} , C_{pd} , C_{ps} sont les capacités introduites par les plots métalliques d'accès au composant.

Les valeurs des selfs L_d et L_g , connues depuis la précédente détermination, peuvent être facilement défalquées. L'influence de la self de source L_s peut être négligée si la fréquence est suffisamment basse.

Nous pouvons exprimer les parties imaginaires des paramètres de la matrice admittance par les relations suivantes :

- $\text{Im}(Y_{11}) = \omega(C_{pg} + C_{gse} + C_{gsi} + C_{gde} + C_{gdi})$
- $\text{Im}(Y_{12}) = \text{Im}(Y_{21}) = -\omega(C_{gde} + C_{gdi})$

- $\text{Im}(Y_{22}) = \omega(C_{pd} + C_{dse} + C_{dsi} + C_{gde} + C_{gdi})$

En effectuant le changement de variables :

$$\begin{cases} C_1 = C_{gse} + C_{gsi} \\ C_2 = C_{gde} + C_{gdi} \\ C_3 = C_{dse} + C_{dsi} \end{cases}$$

Les expressions précédentes deviennent :

- $\text{Im}(Y_{11}) = \omega(C_{pg} + C_1 + C_2)$
- $\text{Im}(Y_{12}) = \text{Im}(Y_{21}) = -\omega(C_2)$
- $\text{Im}(Y_{22}) = \omega(C_{pd} + C_2 + C_3)$

La variable C_2 est déterminée par la pente de $\text{Im}(Y_{12})=f(\omega)$ et on en déduit $C_{pg}+C_1$ et $C_{pd}+C_3$.

A ce stade de l'étude, plusieurs méthodes peuvent être envisagées.

La première méthode a été développée par Y. Mouquet [2]. Elle consiste à caractériser le composant en cellule dans ses trois configurations possibles : source commune, drain commun et grille commune. Elle permet une détermination précise des capacités des plots C_{pg} , C_{pi} et C_{ps} . Elle n'est pas applicable aux transistors possédant des trous métallisés. La deuxième méthode consiste à mesurer des transistors à géométrie de plots identique mais de développements de grille différents.

Cette méthode dite du « Scaling » a été introduite par R. Anholt [3] en 1989 et a été reprise par C. Gaquière [4] pour des transistors de puissance. Elle utilise la relation linéaire qui existe entre la largeur totale de grille W et les capacités :

$$C \text{ mesurée} = C_{plot} + KW$$

K étant un facteur de proportionnalité.

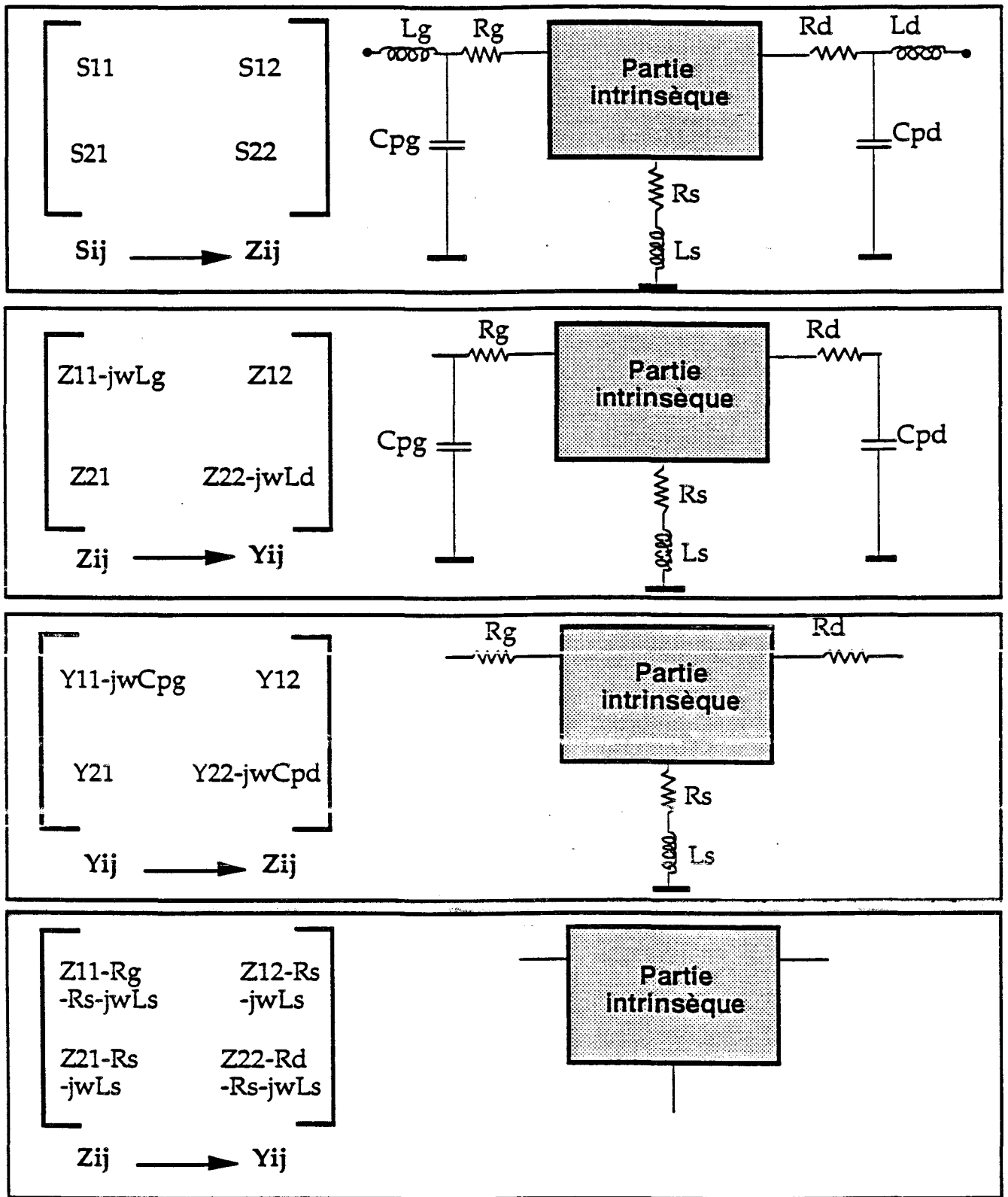


Figure III-3 : Méthode d'extraction du schéma équivalent intrinsèque

Cette méthode nécessite de disposer sur un réticule de toutes les topologies propres à une famille de transistors ; elle est très lourde à mettre en œuvre.

La troisième méthode, présentée ci-après utilise quelques hypothèses simplificatrices qui sont :

- l'égalité $C_{gse} + C_{gsi} = C_{gde} + C_{gdi} = C_b$
- l'inclusion de C_{dse} et C_{dsi} dans C_{pd} .

Elle a été développée au laboratoire par G. Dambrine [5]. Elle est simple à mettre en œuvre et est largement utilisée.

Dans ces conditions, le système d'équations précédemment établi se simplifie et devient :

- $\text{Im}(Y_{11}) = \omega(C_{pg} + 2C_b)$
- $\text{Im}(Y_{12}) = \text{Im}(Y_{21}) = -\omega(C_b)$
- $\text{Im}(Y_{22}) = \omega(C_{pd} + C_b)$

L'extraction des valeurs des capacités C_{pg} et C_{pd} ne pose pas de problèmes particuliers. Les influences des différents éléments d'accès selfiques, capacitifs et résistifs sont successivement défalquées des paramètres S_{ij} mesurés pour aboutir finalement à la matrice Y_{ij} du composant intrinsèque. La procédure mise en œuvre pour aboutir à ce résultat est schématisée sur la figure III-3.

Après avoir détaillé la détermination des éléments parasites, nous abordons l'extraction des éléments intrinsèques.

III-2.3.Extraction des éléments du schéma équivalent intrinsèque

III-2.3.a.Principe de la méthode

Aux mesures des paramètres S du transistor autour d'un point de polarisation quelconque, nous devons défalquer les valeurs des éléments parasites précédemment définis. Les étapes qui permettent d'obtenir la matrice Y_{ij} interne sont décrites figure III-3. Les expressions de cette matrice, en fonction des éléments intrinsèques du schéma équivalent, sont données ci-dessous :

- $Y_{11} = \frac{Ri.Cgs^2.\omega^2}{D_1} + \frac{Rgd.Cgd^2.\omega^2}{D_2} + j\omega\left(\frac{Cgs}{D_1} + \frac{Cgd}{D_2}\right)$
- $Y_{12} = -\frac{Rgd.Cgd^2.\omega^2}{D_2} - j\omega\frac{Cgd}{D_2}$
- $Y_{21} = \frac{Gm.e^{-j\omega\tau}}{1 + j\omega.Ri.Cgs} - \frac{j\omega.Cgd}{1 + j\omega.Rgd.Cgd}$
- $Y_{22} = Gd + \frac{RgdCgd^2.\omega^2}{D_2} + j\omega\left(Cds + \frac{Cgd}{D_2}\right)$

avec : $D_1 = 1 + \omega^2.Cgs^2.Ri^2$ et $D_2 = 1 + \omega^2.Cgd^2.Rgd^2$

Après cette opération, il est facile d'exprimer chaque élément du schéma équivalent intrinsèque en fonction des paramètres Y_{ij} :

- $Cgd = -\frac{\text{Im}(Y_{12})}{\omega} \left[1 + \left(\frac{\text{Re}(Y_{12})}{\text{Im}(Y_{12})} \right)^2 \right]$
- $Rgd = -\frac{\text{Re}(Y_{12})}{\omega.Cgd.\text{Im}(Y_{12})}$

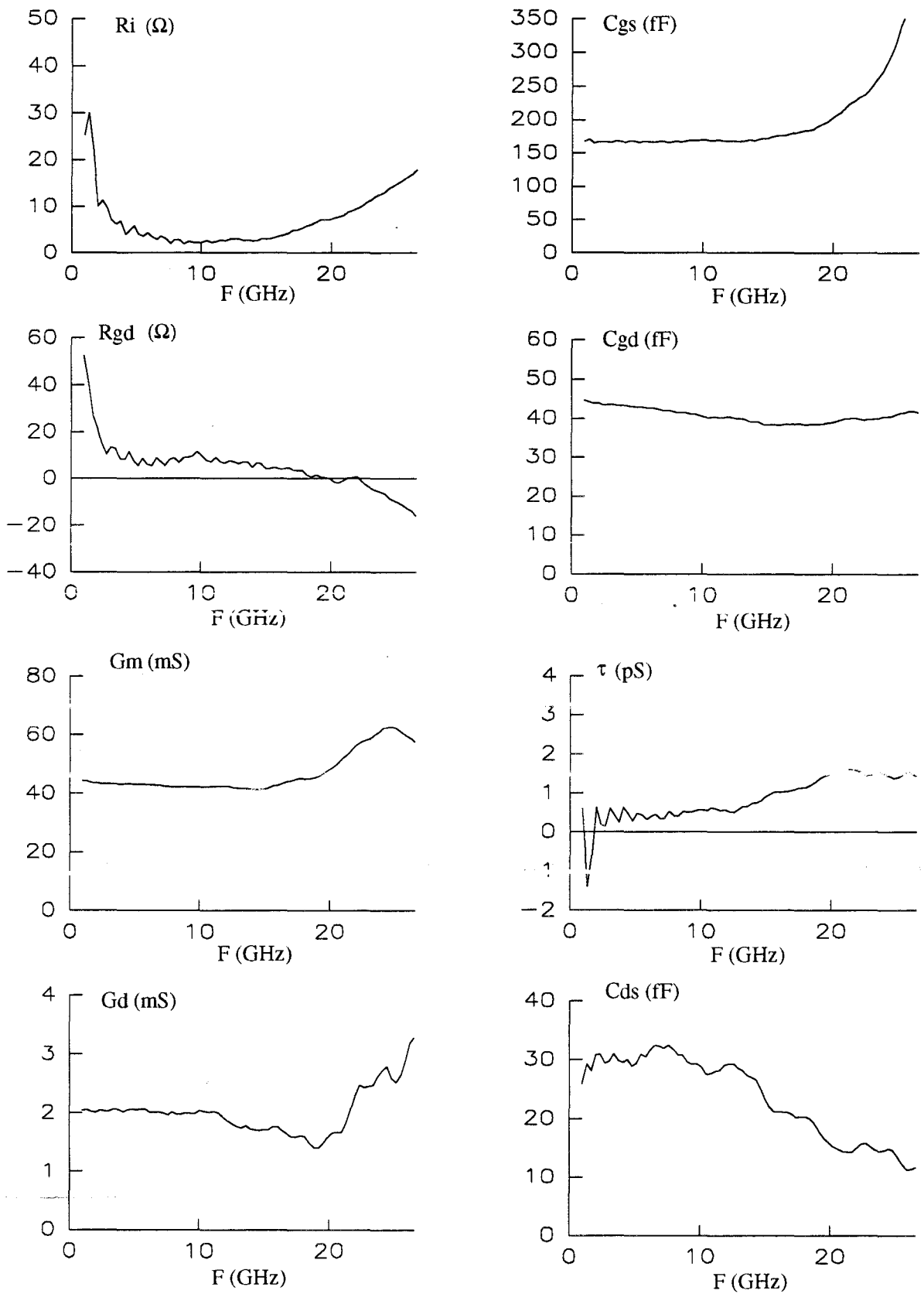


Figure III-4 : Evolutions fréquentielles des éléments intrinsèques du transistor

CHS 579 (2*35 μm) mesuré en cellule K.

- $$C_{gs} = \frac{\text{Im}(Y_{11}) + \text{Im}(Y_{12})}{\omega} \left(1 + \frac{(\text{Re}(Y_{11}) + \text{Re}(Y_{12}))^2}{(\text{Im}(Y_{11}) + \text{Im}(Y_{12}))^2} \right)$$
- $$R_i = \frac{\text{Re}(Y_{11}) + \text{Re}(Y_{12})}{\omega \cdot C_{gs} \cdot (\text{Im}(Y_{11}) + \text{Im}(Y_{12}))}$$
- $$G_m = \sqrt{\left((\text{Re}(Y_{11}) + \text{Re}(Y_{12}))^2 + (\text{Im}(Y_{11}) + \text{Im}(Y_{12}))^2 \right) \cdot D_1}$$
- $$\tau = \frac{1}{\omega} \text{Arc sin} \left(\frac{\text{Im}(Y_{12}) - \text{Im}(Y_{21}) - \omega \cdot C_{gs} \cdot R_i (\text{Re}(Y_{21}) - \text{Re}(Y_{12}))}{G_m} \right)$$
- $$C_{ds} = \frac{\text{Im}(Y_{22}) + \text{Im}(Y_{12})}{\omega}$$
- $$G_d = \text{Re}(Y_{22}) + \text{Re}(Y_{12})$$

Théoriquement les éléments obtenus ne dépendent pas de la fréquence. Pratiquement la figure III-4 nous montre que cela n'est pas toujours vérifié.

Les évolutions des éléments réels, lorsque la fréquence décroît, semblent anormales. Elles sont attribuées aux incertitudes introduites par l'appareillage de mesures. La précision des mesures d'impédance des appareils utilisés ne permet pas d'extraire une faible valeur de résistance masquée par une partie réactive importante. D'autres anomalies apparaissent lorsque la fréquence augmente : les valeurs des éléments intrinsèques mesurées ne restent pas constantes. Ces variations peuvent s'expliquer en considérant que des erreurs de calibrage apparaissent ou qu'une limite du modèle est atteinte. Compte tenu des remarques précédentes, la valeur attribuée à un élément intrinsèque est la valeur moyenne obtenue dans la plage de fréquence où le comportement de cet élément est stabilisé.

III-2.3.b. Amélioration de la méthode : développement du logiciel

« Extract »

A l'origine, l'extraction des éléments du schéma équivalent s'effectuait directement en centrale de caractérisation. Une seule bande de fréquence arbitraire était fixée pour tous les éléments intrinsèques.

Nous avons développé sur compatible PC un logiciel de dépouillement spécial pour réaliser systématiquement la phase d'exploitation des mesures décrite ci-dessus. Le logiciel « Extract », programmé en langage Pascal orienté objet (Delphi), s'intègre dans l'environnement Windows 95. Chaque utilisateur peut facilement définir des plages de fréquences spécifiques à son composant et pour chaque élément du schéma équivalent intrinsèque. Nous avons étendu les fonctionnalités du logiciel de telle sorte qu'il constitue maintenant un véritable outil d'analyse et d'aide à la modélisation. Ses particularités sont développées au cours de ce chapitre.

Les principales caractéristiques du logiciel « Extract » sont les suivantes :

Nous pouvons ouvrir et visualiser sur abaque des fichiers de paramètres S. Ces fichiers peuvent avoir différents formats suivant leurs provenances :

- Caractérisation : Format généré par le logiciel de l'analyseur de réseau.
- CITIFILE : Fichier souvent utilisé par Hewlett Packard.
- TOUCHSTONE : Format introduit par EESOF.

La figure III-5 illustre cette fonctionnalité. Les données sont représentées sur abaque de Smith et en coordonnées polaires.

Nous pouvons ensuite visualiser les performances du composant (MAG, K, H21, U) et en déduire les fréquences de coupure. La figure III-6 illustre cette représentation.

Après introduction des valeurs des éléments extrinsèques par l'intermédiaire de la boîte de dialogue présentée ci-dessous, nous visualisons les parties réelles et imaginaires des paramètres Y_{ij}

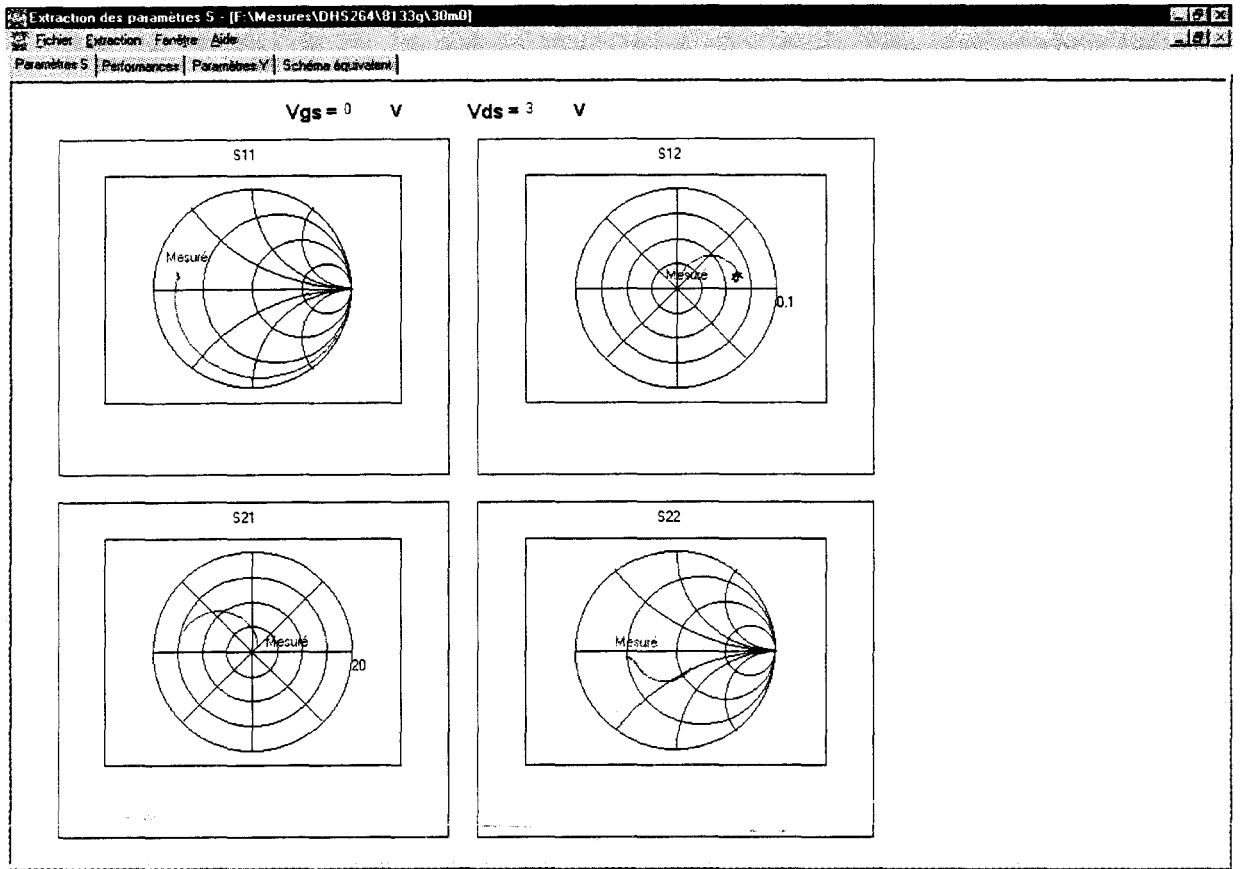


Figure III-5 : Visualisation d'un fichier de paramètres S à $V_{ds}=3 \text{ V}$ et $V_{gs}=0 \text{ V}$

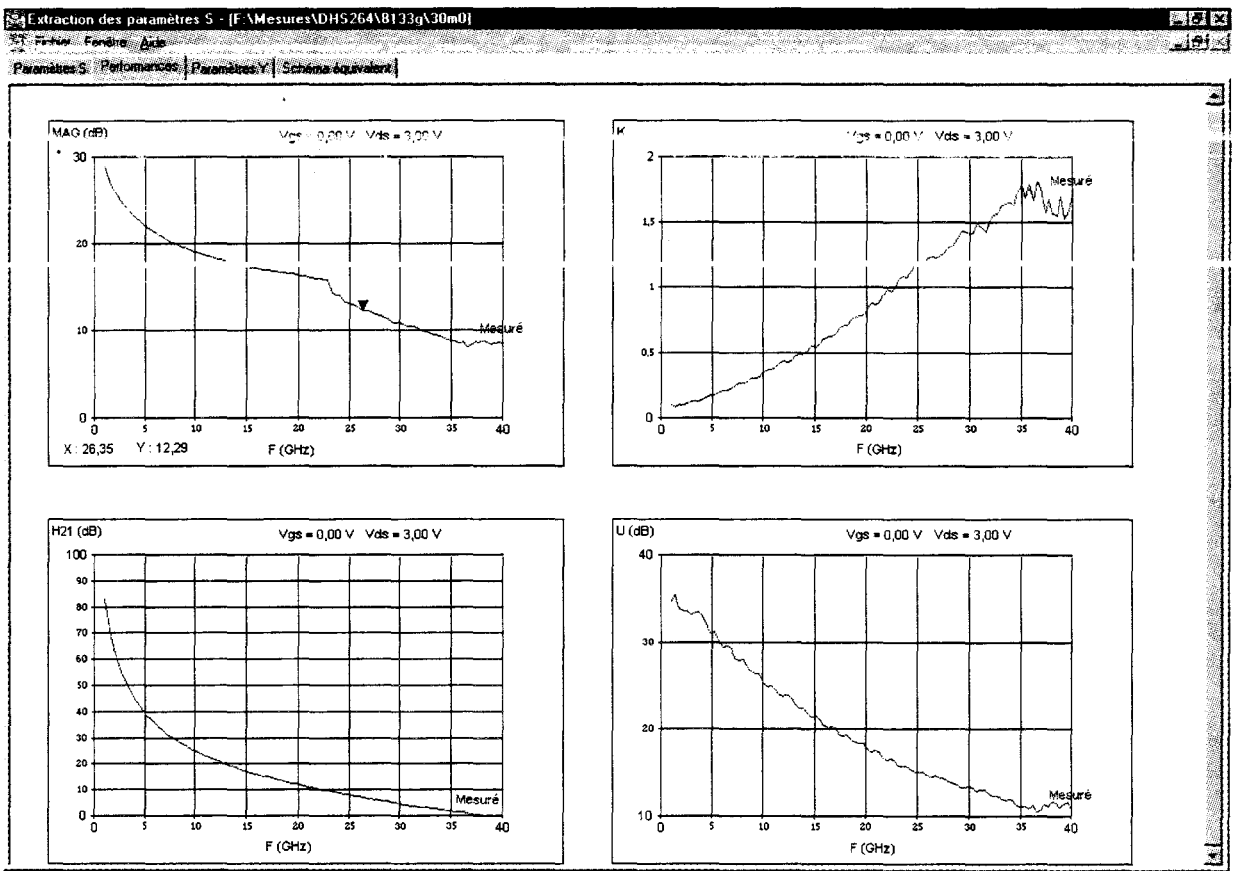


Figure III-6 : Performances du composant à $V_{ds}=3 \text{ V}$ et $V_{gs}=0 \text{ V}$

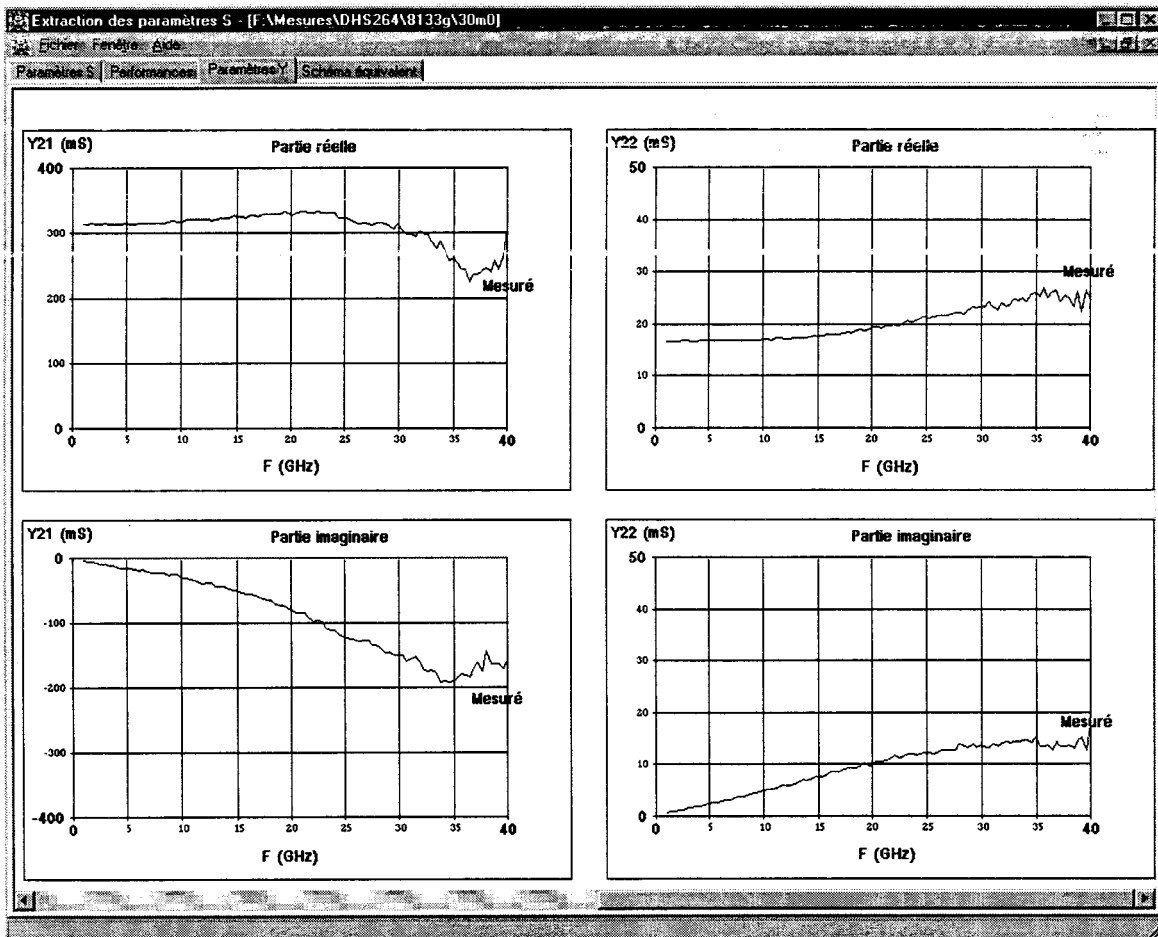
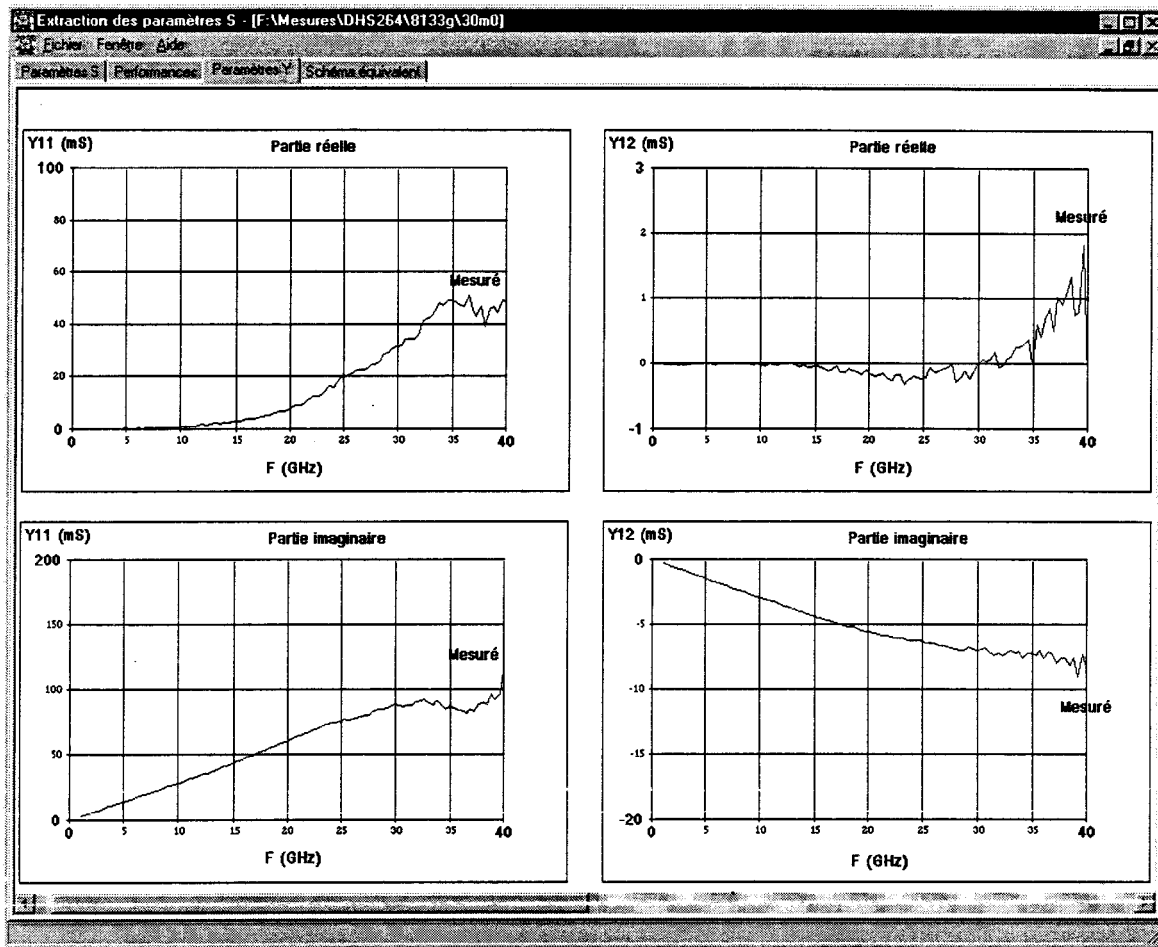


Figure III-7 : Paramètres Y_{ij} du DHS10264 à $V_{ds}=3$ V et $V_{gs}=0$ V

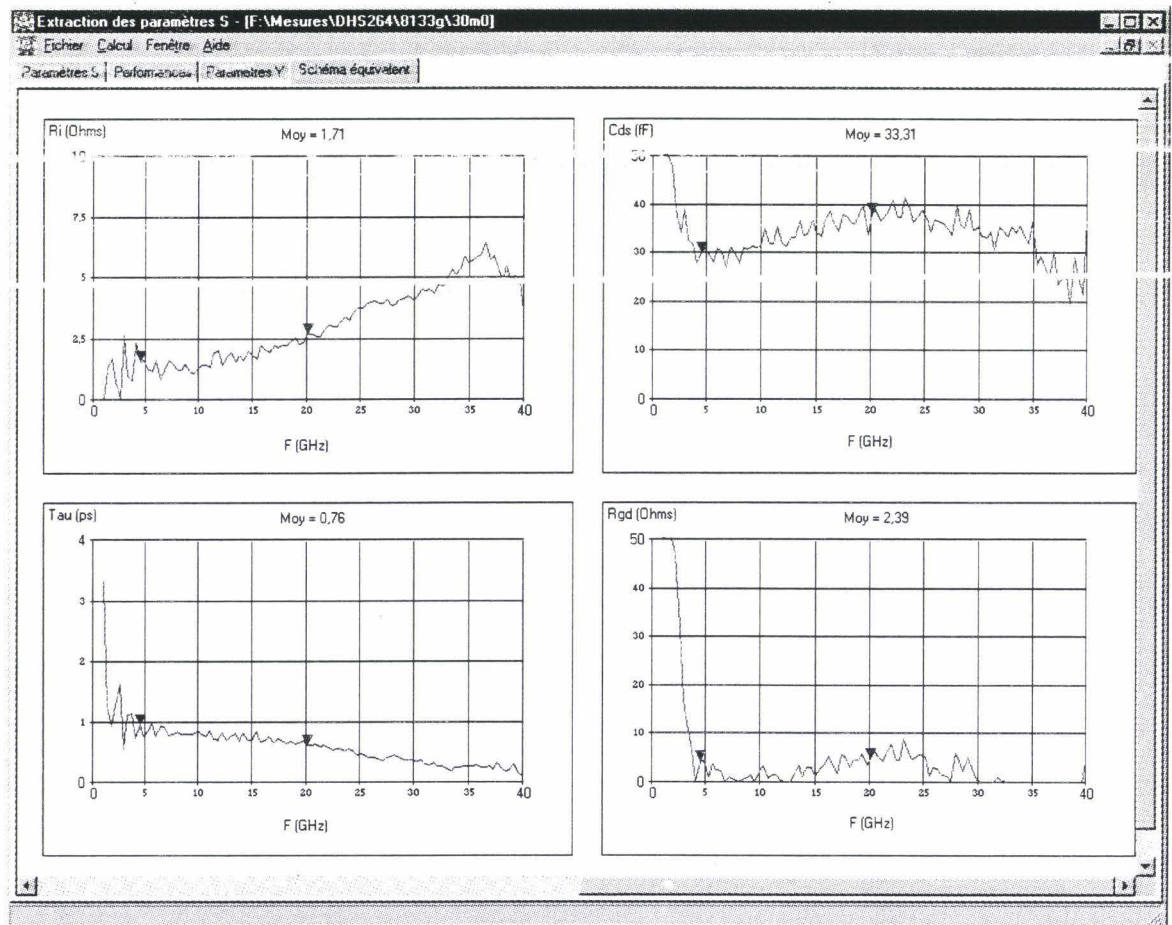
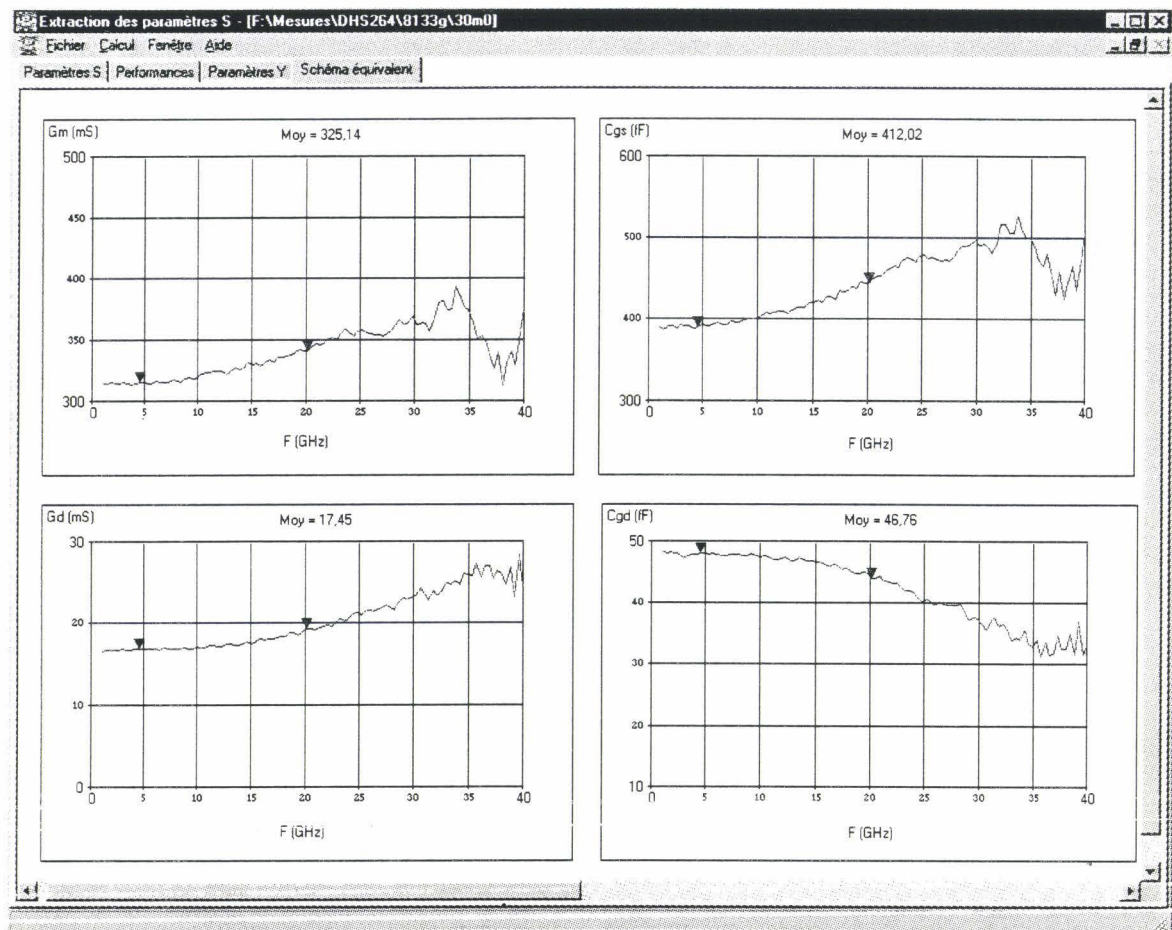


Figure III-8 : Eléments intrinsèques du DHS10264B en fonction de la fréquence

du schéma intrinsèque : un exemple est présenté sur la figure III-7. Nous pouvons également étudier l'influence de petites variations sur les éléments extrinsèques.

Éléments Extrinsèques	
Résistances (Ohms)	
Rs :	0.56
Rg :	0.8
Rd :	0.7
Inductances (pH)	
Ls :	10
Lg :	55
Ld :	55
Capacités (fF)	
Cps :	0
Cps :	0
Cpd :	140
Cpgd :	0

Enfin, la dernière étape consiste à présenter les éléments du schéma équivalent intrinsèque en fonction de la fréquence (figure III-8). Cette étape permet de déterminer les bandes de fréquences définies précédemment en plaçant des marqueurs sur les courbes. Le logiciel effectue le calcul des valeurs moyennes et les insère dans une boîte de dialogue. A ce stade, il est possible de recalculer les éléments précédemment présentés (Y_{ij} , S_{ij} , Performances) à partir des éléments du schéma équivalent.

Toutes ces étapes peuvent être sauvegardées et imprimées. De la même manière, il est également possible d'extraire les éléments extrinsèques par les méthodes décrites précédemment.

Dans les tableaux suivants, nous regroupons les valeurs des éléments intrinsèques et les bandes de fréquences choisies pour le transistor DHS10264 :

Vgs = 0 V Vds = 3 V

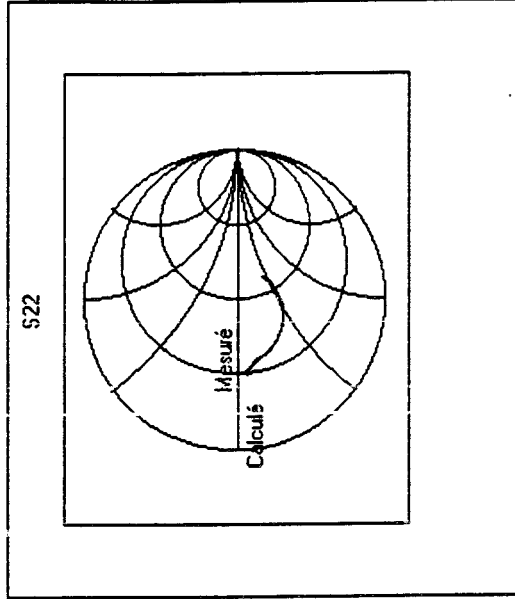
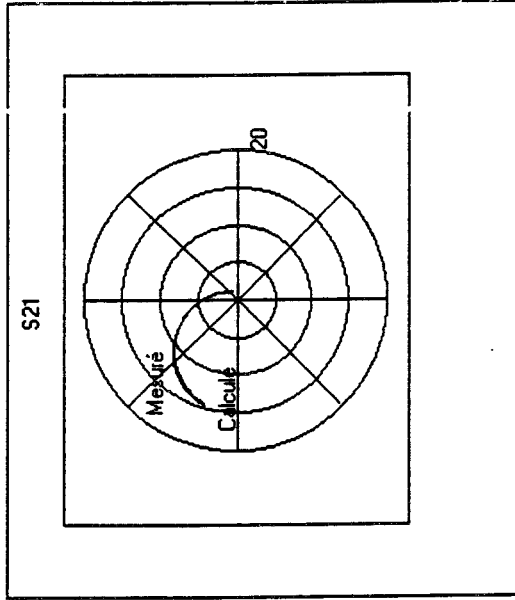
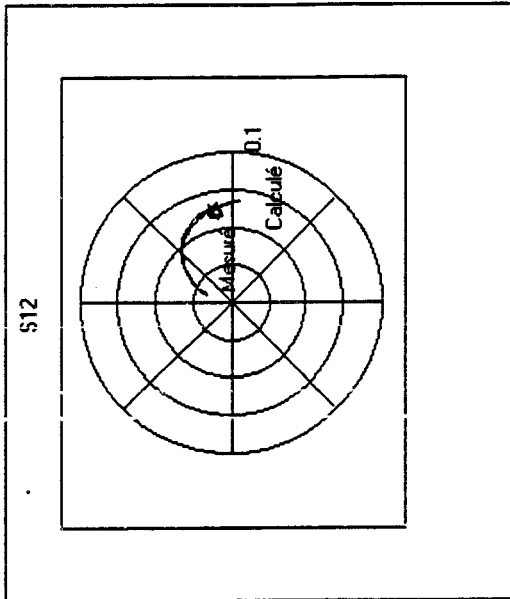
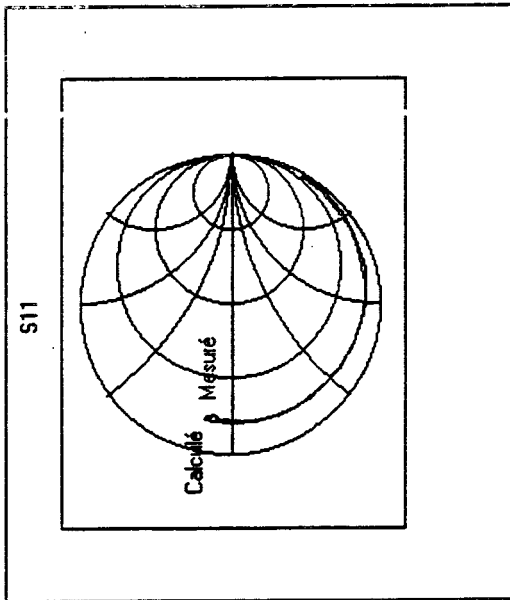
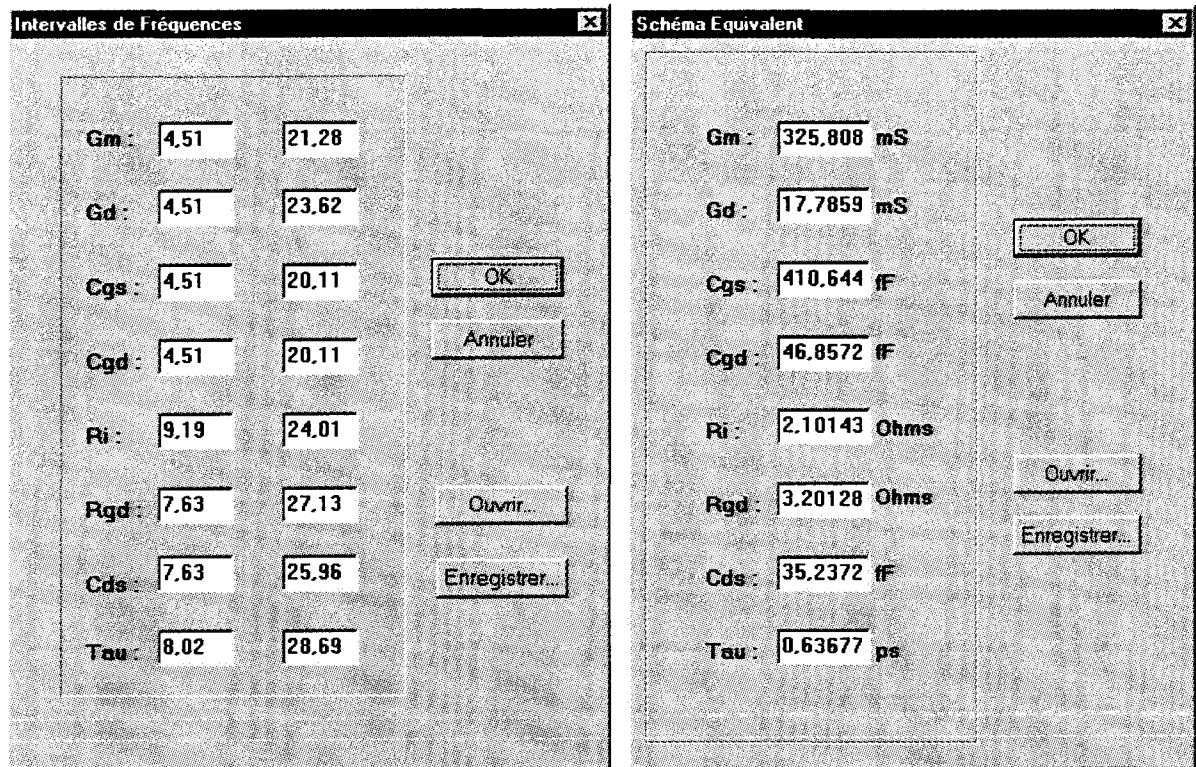


Figure III-9 : Comparaison des paramètres S mesurés et simulés du DHS10264B de 1 à 40 GHz



Sur la figure III-9, nous présentons une comparaison entre les paramètres S_{ij} tirés des mesures après extraction des éléments extrinsèques et ceux recalculés avec les valeurs des éléments du schéma équivalent du tableau ci-dessus.

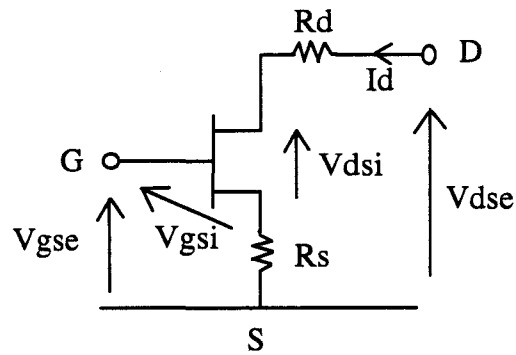
En général, nous observons des écarts pour des fréquences supérieures à 30 GHz.

Après l'étude fréquentielle des éléments intrinsèques, nous allons étudier leurs comportements en fonction de la polarisation.

III-2.4. Etude des éléments intrinsèques en fonction de la polarisation

Cette étude est la base de la description des éléments du schéma équivalent non-linéaire du transistor.

Le logiciel de caractérisation permet la mesure des paramètres S en fonction soit des tensions appliquées au composant, soit des tensions internes comme l'illustre la figure suivante :



Cette dernière fonctionnalité a été introduite par Y. Mouquet [6] ; elle utilise l'algorithme de A. Peden et RA Périchon [7] qui détermine les tensions externes à appliquer pour obtenir les tensions internes désirées.

L'obtention des éléments intrinsèques en fonction des tensions internes facilite leurs modélisations dans les logiciels de CAO tels que MDS de Hewlett Packard.

Les modèles, prédéfinis dans ce logiciel, obligent l'utilisateur à définir les comportements des différents éléments non-linéaires en fonction des tensions internes. Cet aspect de la modélisation est l'objet de la deuxième partie de ce chapitre.

Lors de l'utilisation de modèles définis par l'utilisateur, l'usage des tensions internes n'est pas indispensable. Dans ce cas, les mesures sont faites en fonction des tensions externes, ce qui réduit fortement la durée de l'expérimentation.

De la même manière que pour l'étude fréquentielle, nous avons souhaité contrôler la phase d'analyse des éléments intrinsèques en fonction de la polarisation. A cette fin, quelques modifications significatives sont apportées au programme de mesure des paramètres S. Deux points particuliers sont remaniés :

- Les coordonnées du point de polarisation V_{gs} et V_{ds} sont ajoutées au fichier de sortie.
- L'automatisation des mesures en fonction de la polarisation est réalisée par modification du programme de commande de l'analyseur de réseau.

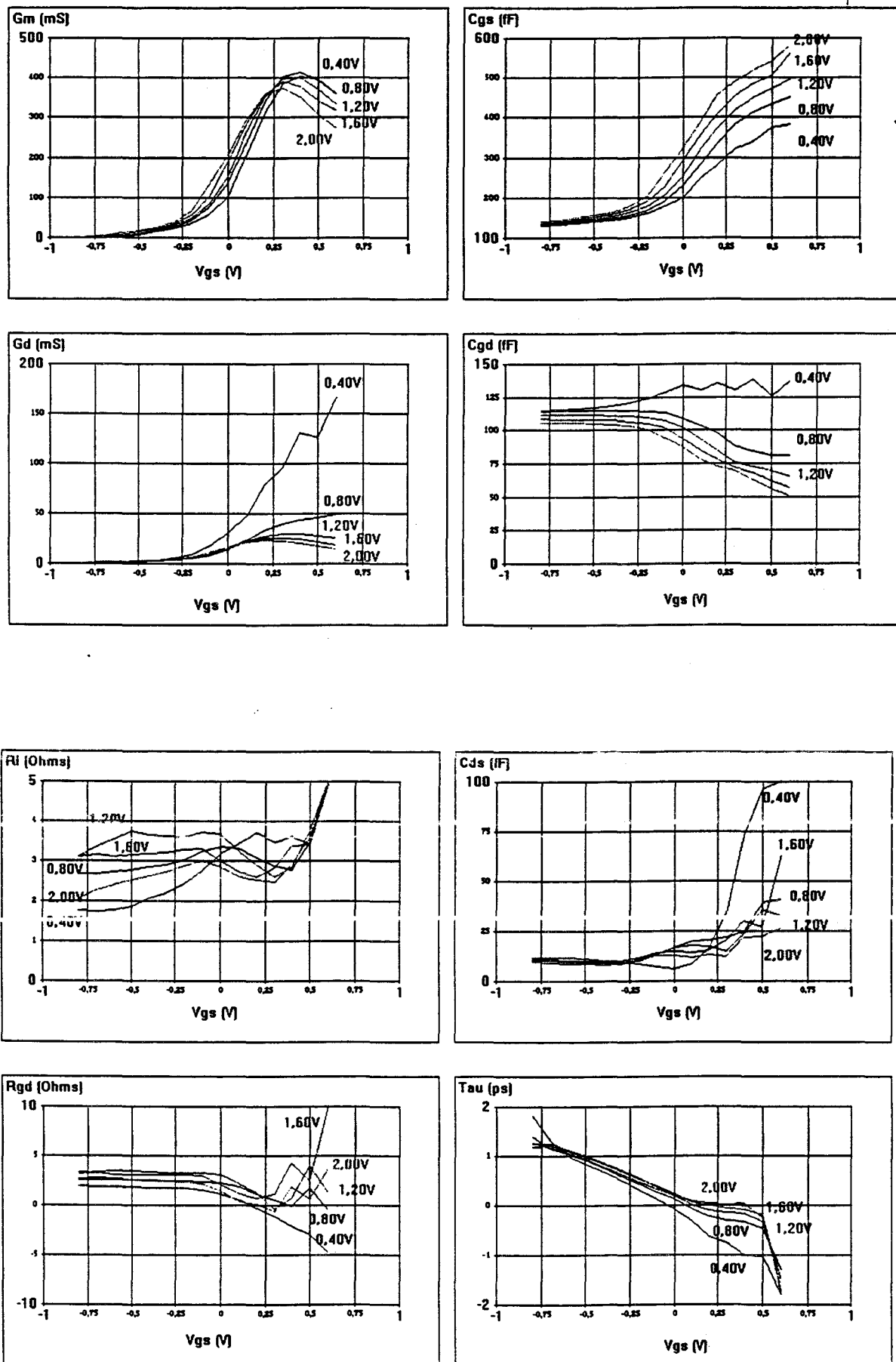


Figure III-10 : Evolutions des éléments intrinsèques du DHS10264B en fonction de la polarisation

Ainsi, en entrant les valeurs des excursions des tensions de grille ($V_{gs_{min}}$, $V_{gs_{max}}$, $V_{gs_{step}}$) et de drain ($V_{ds_{min}}$, $V_{ds_{max}}$, $V_{ds_{step}}$), le logiciel génère automatiquement tous les fichiers de mesures en leur assignant un nom explicite.

Pour chaque composant mesuré, le logiciel peut créer quelques centaines de fichiers suivant le nombre de points de polarisation désirés.

Nous verrons dans la troisième partie que la précision de la modélisation par tables de mesures, est d'autant plus grande que le nombre de points de polarisation est élevé.

Pour traiter tous ces fichiers, nous avons étendu les fonctionnalités du programme Extract. En introduisant les valeurs des éléments extrinsèques et les bandes de fréquences et en sélectionnant les fichiers à traiter, le logiciel calcule les éléments intrinsèques en fonction de la polarisation et affiche leurs valeurs. Le traitement numérique de 300 fichiers contenant 101 points de fréquences dure environ 20 s. La figure III-10 montre le résultat obtenu pour le transistor DHS10264.

Les évolutions de G_m et de G_d ne sont pas prises en compte dans la modélisation : en effet, le générateur de courant de drain est modélisé par des mesures en impulsions.

Les principales non-linéarités exploitées sont celles des capacités C_{gs} et C_{gd} . Les valeurs des éléments R_i , R_{gd} , C_{ds} et τ obtenues ne sont utilisables que dans certaines régions. En zones pincée et ohmique les valeurs obtenues sont faussées soit à cause des incertitudes de détermination d'éléments extrinsèques, soit du fait de la non prise en compte d'autres phénomènes comme par exemple l'effet de distribution sous la grille. En règle générale, ces éléments sont considérés comme constants dans le schéma équivalent non - linéaire.

III-2.5.Conclusion

Après avoir détaillé les techniques d'extraction des différents éléments des schémas équivalents linéaire et non-linéaire, nous avons présenté les fonctionnalités du logiciel « Extract » qui a été développé. Celui-ci permet d'analyser les mesures et d'obtenir les éléments du schéma

équivalent avec une précision accrue. Nous allons aborder maintenant les méthodes de modélisation de ces éléments. La première méthode utilise des expressions mathématiques pour définir les évolutions des éléments en fonction des grandeurs électriques.

III-3. MODELISATION PAR FORMULES ANALYTIQUES

Les éléments non - linéaires modélisés sont les générateurs de courants I_{ds} , I_{gs} , I_{gd} et les capacités C_{gs} et C_{gd} . Nous commençons par décrire différentes modélisations possibles des générateurs de courants. Dans les notations qui suivent, les tensions V_{ds} et V_{gs} sont des tensions internes.

III-3.1.Source de courant de drain I_{ds}

Le générateur de courant de drain peut être modélisé par différentes expressions analytiques. Le choix d'une expression dépend du type de transistor à modéliser ; il est lié à l'airne du réseau des caractéristiques impulsionnelles. Nous allons donner dans ce qui suit quelques formulations usuelles.

- L'expression de Curtice cubique [8] :

$$I_{ds} = (a_0 + a_1 V_1 + a_2 V_1^2 + a_3 V_1^3) \cdot \tanh(\alpha \cdot V_{ds})$$

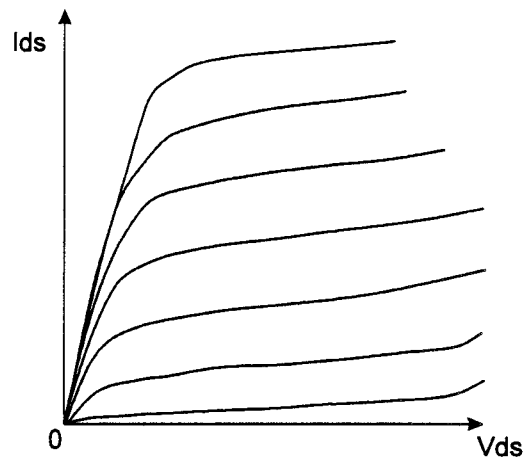
$$\text{avec } V_1 = V_{gs} \cdot (1 + \beta \cdot (V_{ds0} - V_{ds}))$$

- L'expression de Materka [9] :

$$I_{ds} = I_{dss} \cdot (1 - V_{gs}/V_p)^2 \cdot \tanh(\alpha \cdot V_{ds}/(V_{gs} - V_p))$$

$$\text{avec } V_p = V_{p0} + \gamma \cdot V_{ds}$$

En général, ces expressions sont employées pour la modélisation des composants à faibles G_d qui présentent des réseaux de caractéristiques comme ci-après :



- L'expression de Curtice quadratique [10] :

$$I_{ds} = \beta \cdot (V_{gs} - V_{to})^2 \cdot (1 + \lambda \cdot V_{ds}) \cdot \tanh(\alpha \cdot V_{ds})$$

- L'expression de Statz [11] :

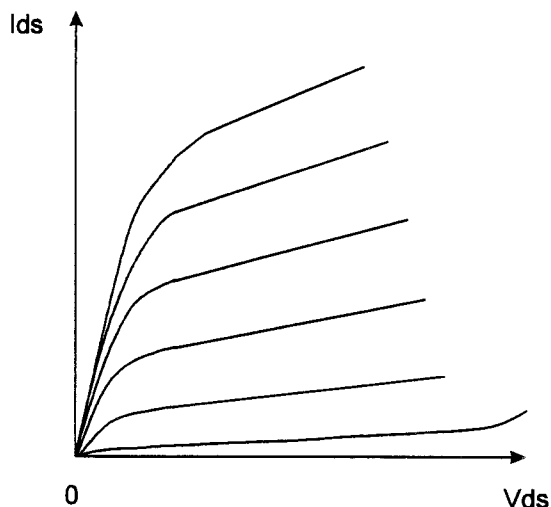
$$I_{ds} = \frac{\beta \cdot (V_{gs} - V_{to})^2}{1 + b \cdot (V_{gs} - V_{to})} \cdot (1 + \lambda \cdot V_{ds}) \cdot \tanh(\alpha \cdot V_{ds})$$

- L'expression d'Angelov [12] :

$$I_{ds} = I_{PK} \cdot (1 + \tan(\Psi)) \cdot (1 + \lambda \cdot V_{ds}) \cdot \tanh(\alpha \cdot V_{ds})$$

avec $\Psi = P_1 (V_{gs} - V_{PK}) + P_2 (V_{gs} - V_{PK})^2 + P_3 (V_{gs} - V_{PK})^3$

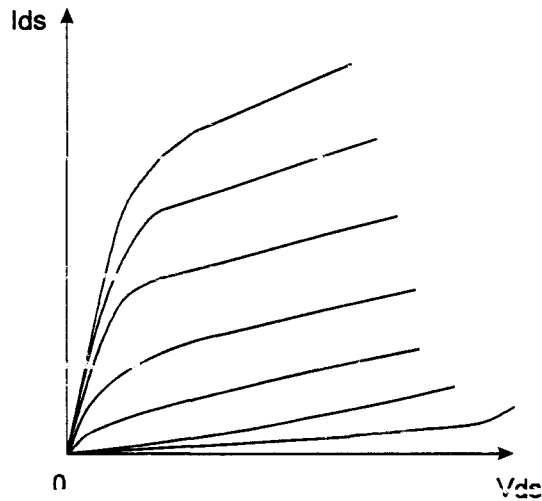
Ces trois formules peuvent s'utiliser pour les composants qui présentent des valeurs de conductances importantes à canal ouvert et faibles à canal pincé comme l'illustrent les caractéristiques ci-dessous :



- L'expression de Tajima [13] :

$$\begin{aligned}
 Ids &= Id_1 \cdot Id_2 \\
 Id_1 &= (1/k) \cdot [Vgs_N - (1 - \exp(-m \cdot Vgs_N)) / m] \\
 Id_2 &= Idss \cdot \left(1 - \exp\left(-Vds/Vdss - a \cdot [Vds/Vdss]^2 - b \cdot [Vds/Vdss]^3\right) \right) \\
 k &= 1 - [1 - \exp(-m)] / m \\
 V_p &= V_{po} + p \cdot Vds + V_\phi \\
 Vgs_N &= 1 + (Vgs - V_\phi) / V_p
 \end{aligned}$$

Cette dernière expression s'applique très bien aux transistors ayant des valeurs de conductances importantes aussi bien à canal ouvert qu'à canal pincé, comme dans l'exemple du réseau typique suivant :



Ainsi, suivant le type de réseau $Ids(Vgs, Vds)$ à modéliser, nous pouvons choisir une expression mathématique d'après les critères précédemment définis.

Les coefficients des formules peuvent s'optimiser avec le logiciel commercial de lissage et d'optimisation Sigma Plot. Celui-ci minimise l'écart entre la simulation et la table de mesures par l'algorithme de Leverberg - Marquart .

La figure III-11 présente une comparaison des courants de drain impulsionnels mesuré et simulé par l'équation de Tajima pour le transistor TA33660.

Dans le cas de l'amplification classe B, la tension Vgs peut devenir très inférieure à la tension de pincement ; en conséquence, il faut vérifier le bon comportement des modèles dans cette région.

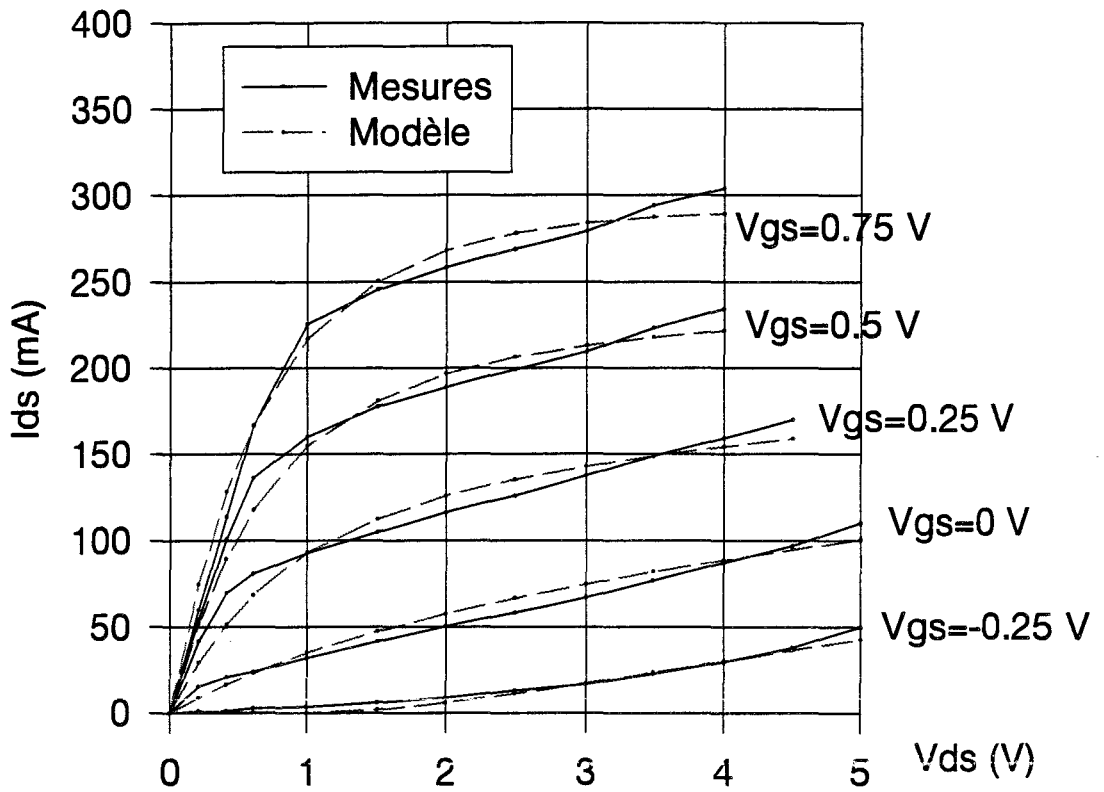


Figure III-11 : Comparaison mesures / modélisation du générateur de courant I_{ds} du TA33660

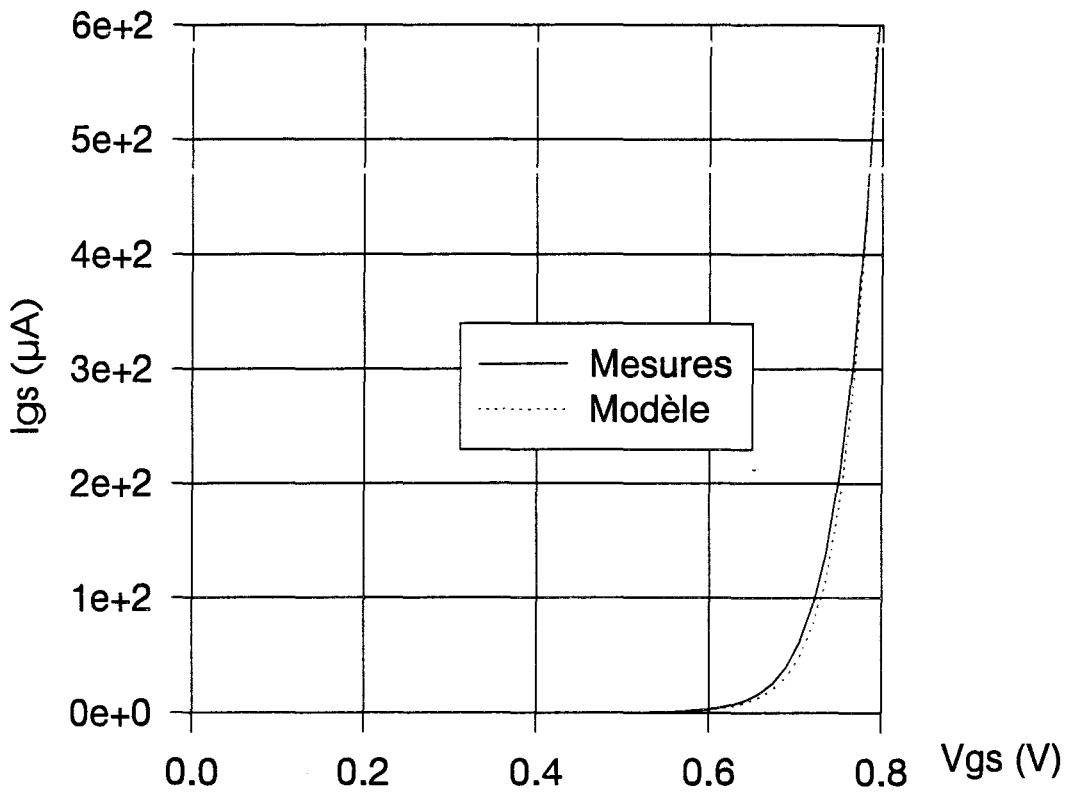


Figure III-12 : Comparaison mesures / modélisation du générateur de courant I_{gs} du DHS153

Si ce n'est pas le cas, nous pouvons utiliser une expression conditionnelle dans le simulateur MDS qui annule le courant de drain lorsque la tension V_{gs} devient inférieure à la tension de pincement.

III-3.2.La source de courant I_{gs}

Cette source décrit le comportement de la diode Schottky en direct.

Classiquement le modèle de la jonction PN utilisé est le suivant :

$$I_{gs} = I_s \left(\exp\left(\frac{V_{gs}}{N.V_t}\right) - 1 \right) \text{ avec } V_t = \frac{kT}{q} = 25.69 \text{ mV et } T = 25^\circ \text{C}$$

Seuls deux paramètres doivent être optimisés :

- Le courant de saturation I_s .
- Le coefficient d'idéalité N .

La figure III-12 donne une comparaison d'un réseau $I_g = f(V_{gs})$ impulsif avec sa modélisation. Nous constatons en général une bonne correspondance. Le claquage inverse de cette diode n'est pas pris en compte. En effet, en fonctionnement d'amplification de puissance, il se produit après le claquage de la jonction grille - drain que nous allons aborder dans ce qui suit.

III-3.3.La source de courant I_{gd}

Comme cela a été abordé aux chapitres I et II, cette source représente le courant généré par effet Tunnel ou par ionisation circulant du drain vers la grille.

Le modèle adopté [14] représente le comportement du courant durant le phénomène d'avalanche :

$$I_{gd} = I_r \cdot \exp(a.V_{ds} + b.V_{gs})$$

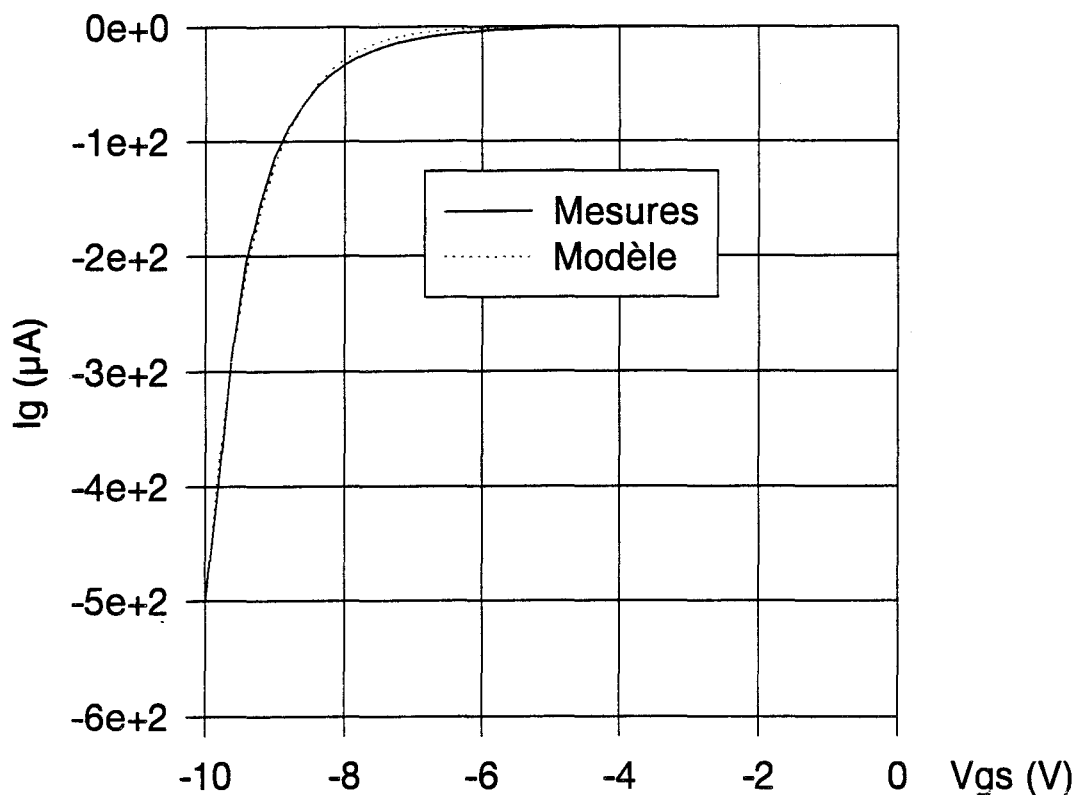


Figure III-13 : Comparaison mesures / modélisation du générateur de courant I_{gd} du DHS153

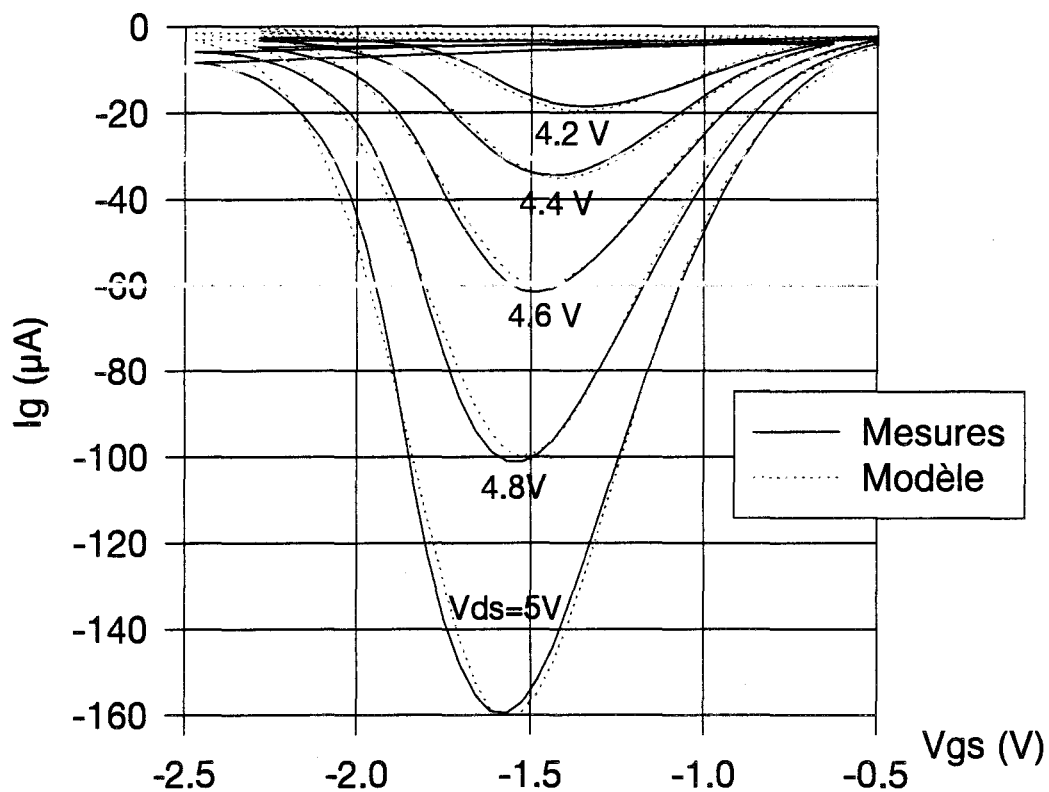


Figure III-14 : Comparaison mesures / modélisation de la cloche d'ionisation du DHS153

Les paramètres, I_r , a et b sont ajustés de manière à obtenir des valeurs simulées proches de celles qui sont mesurées.

A titre d'exemple, la figure III-13 compare la mesure d'un réseau $I_g(V_{gs}, V_{ds})$ en impulsion avec la modélisation associée.

Il faut noter que cette représentation ne permet pas de décrire les zones d'ionisation qui sont décrites dans le premier chapitre. Quand cela doit être fait, il est possible d'ajouter un second générateur qui est décrit par le modèle polynomial du type suivant [15] :

$$I_{gd} = I_{gd_{MAX}} \left\{ 1 - \tanh^2 \left[(V_{gs} - V_{gs_{MAX}}) \left((1 - F \cdot \text{Sign}(V_{gs} - V_{gs_{MAX}}) + \sum_{i=0}^m a_i \cdot V_{gs}^i) \right) \right] \right\}$$

avec :

$$I_{gd_{MAX}} = \left(\sum_{i=0}^n b_i \cdot V_{ds}^i \right) \left(\exp \left(\sum_{i=0}^p c_i \cdot V_{ds}^i \right) - 1 \right)$$

$$V_{gs_{MAX}} = \left(\sum_{i=0}^q d_i \cdot V_{ds}^i \right) \left(\frac{1}{G \cdot V_{ds}^H + 1} - 1 \right)$$

Les ordres des polynômes (m , n , p et q) sont étroitement corrélés à la précision de modélisation désirée. Les paramètres F , G et H doivent être également ajustés. La figure III-14 illustre la comparaison mesure - modélisation pour ce dernier cas.

Les modèles possibles de générateurs de courants étant définis, nous allons décrire la modélisation des capacités C_{gs} et C_{gd} .

III-3.4. Les capacités C_{gs} et C_{gd}

La modélisation des capacités C_{gs} et C_{gd} s'effectue à partir des charges correspondantes dans le logiciel de simulation MDS .

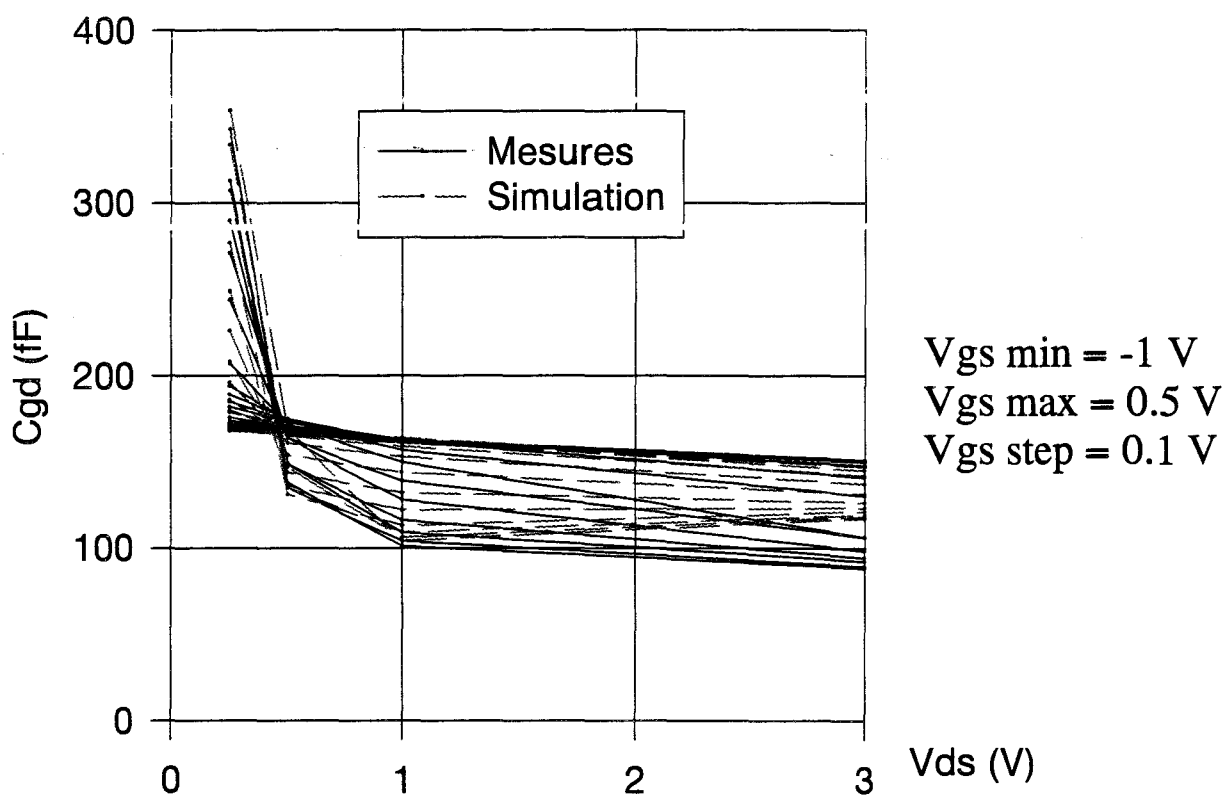
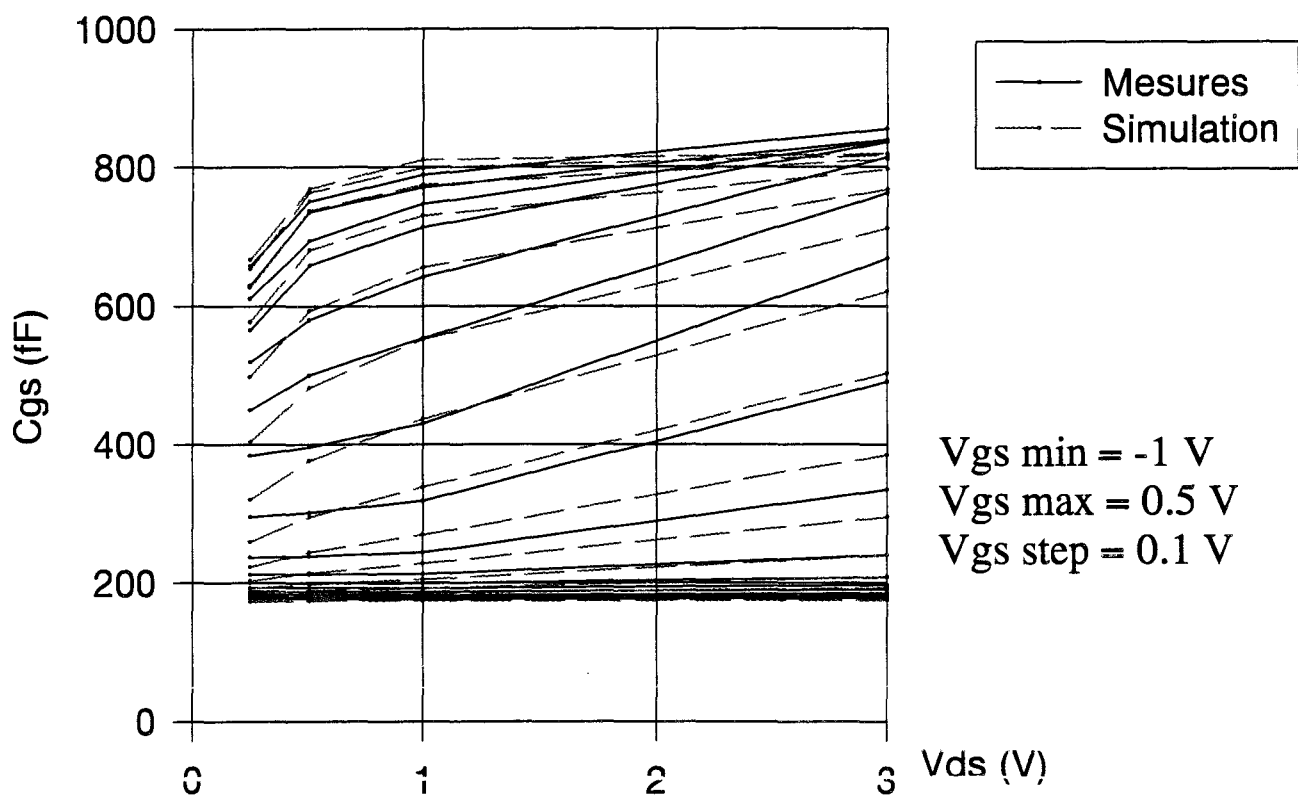


Figure III-15 : Comparaison mesures / modélisations des capacités de Cgs et Cgd du TA33660

Pour obtenir une modélisation précise des éléments capacitifs C_{gs} et C_{gd} du composant, il faut exprimer les charges Q_{gs} et Q_{gd} qui leur sont associées en fonction des tensions appliquées au transistor V_{gs} et V_{gd} .

Or les charges Q_{gs} et Q_{gd} sont l'une et l'autre fonctions à la fois de la tension V_{gs} et de la tension V_{gd} . De ce fait il y a lieu de distinguer parmi les dérivées de Q_{gs} et Q_{gd} par rapport à V_{gs} et V_{gd} :

- Les pseudo capacités : $\frac{\partial Q_{gs}}{\partial V_{gs}}$ et $\frac{\partial Q_{gd}}{\partial V_{gd}}$
- Les pseudo transcapacités : $\frac{\partial Q_{gs}}{\partial V_{gd}}$ et $\frac{\partial Q_{gd}}{\partial V_{gs}}$

Pour tenir compte de cet effet, N. Scheinberg et E. Chilsholm [16] ont proposé une modélisation des charges Q_{gs} et Q_{gd} par les expressions suivantes :

$$Q_{gs} = C_{gs_0} \cdot V_{gs} + \frac{C_f \cdot \ln \left[\cosh \left(S_g (V_{gs} - D_c \cdot \tanh(D_k \cdot V_{gd})) \right) \right]}{S_g}$$

$$Q_{gd} = C_{gd_0} \cdot V_{gd} + \frac{C_f \cdot \ln \left[\cosh \left(S_g (V_{gd} - D_c \cdot \tanh(D_k \cdot V_{gs})) \right) \right]}{S_g}$$

Ils ont également donné une méthode de détermination des coefficients C_{gs_0} , C_{gd_0} , C_f , D_c et D_k pour des transistors de type MESFET. Pour notre part, nous utilisons un logiciel d'optimisation pour déterminer les coefficients de chacune des charges.

La figure III-15 donne une comparaison entre les capacités extraites des mesures et les résultats de simulation. Nous constatons quelques divergences entre les résultats qui peuvent être atténuées en compliquant les formulations. Cependant ce modèle est imparfait car il induit une transcapacité à la sortie du composant (en parallèle sur la capacité C_{ds}). Pour obtenir un modèle

plus rigoureux, il faut compenser cette transcapacité. Cette étude a été réalisée au laboratoire par Y. Mouquet [6] et a donné de bons résultats.

III-3.5.Conclusion

Nous avons présenté les méthodes classiques de modélisation des éléments non-linéaires du schéma équivalent. Ces méthodes sont souvent lourdes et délicates à mettre en œuvre. La troisième partie de ce chapitre va développer une technique qui permet d'obtenir plus rapidement la modélisation non-linéaire d'un composant.

III-4. MODELISATION PAR TABLES DE MESURES

Un récente version du logiciel de simulation MDS permet de décrire le comportement non-linéaire d'une variable à partir d'une table de valeurs. Cette table doit être introduite dans le logiciel au format CITIFILE. Nous avons décrit dans la première partie comment le logiciel « Extract » génère ce type de fichiers.

Nous allons aborder dans cette partie la méthode d'implantation directe des fichiers de mesures sous forme de tables dans le simulateur et donner quelques résultats typiques de simulations.

III-4.1.Implantation du modèle tabulaire

Sous MDS, un système complet peut être modélisé par une fonction mathématique introduite par l'utilisateur. Le symbole représentatif du système, qui peut être réduit à un élément unique, est une boîte nommée « SDD ». Ce « SDD » est doté de plusieurs accès ou ports que l'utilisateur peut choisir comme entrée ou sortie. Une ou des équations relient les différents types de ports ; elles expriment des relations entre grandeurs électriques courants et tensions. La figure III-16 donne l'exemple d'un modèle non-linéaire intrinsèque d'un transistor. Les non-linéarités introduites sont

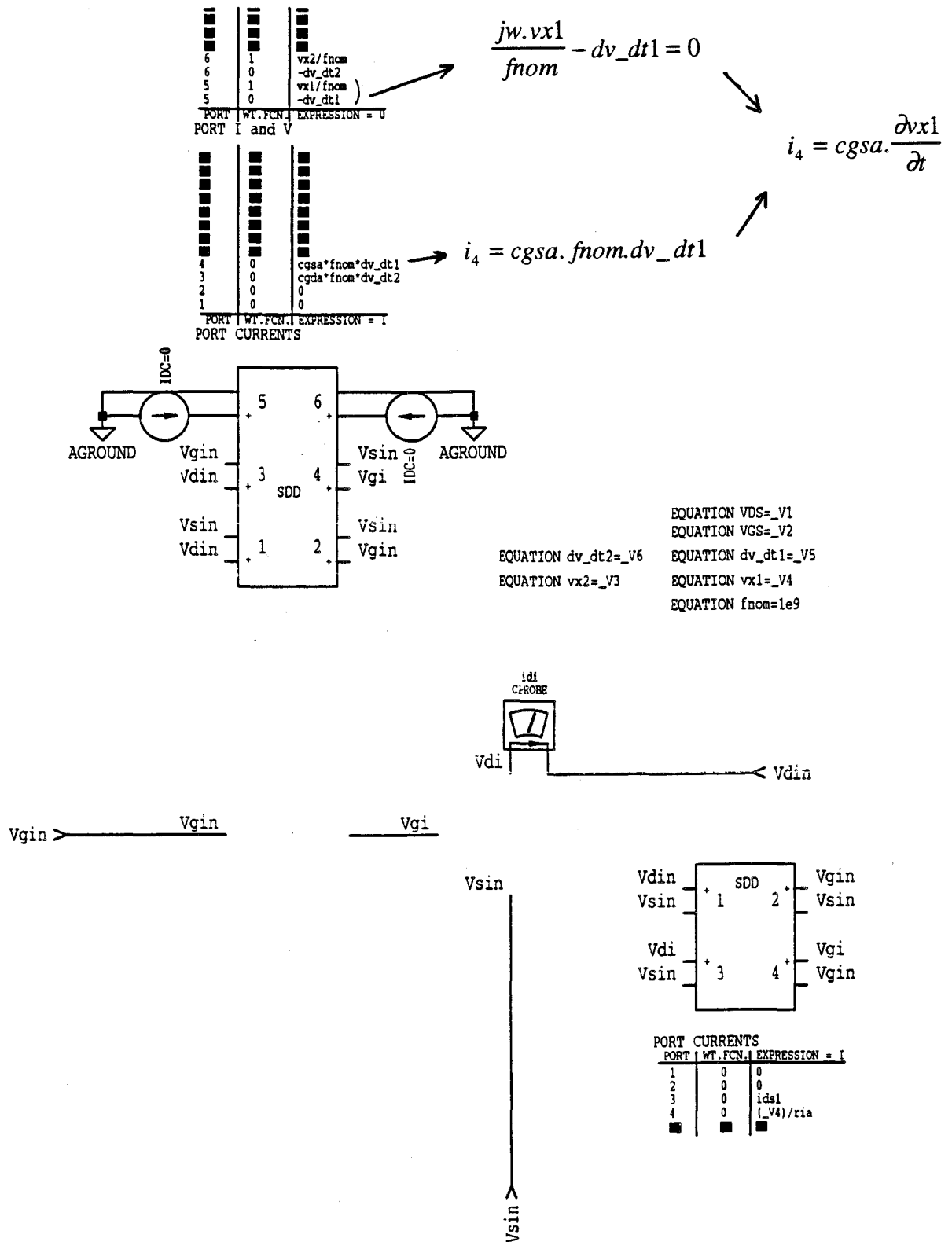


Figure III-16 : Modélisation des éléments du schéma équivalent intrinsèques implantée dans MDS

Cgs, Cgd, Ids et Ri (Les notations des tensions utilisées avec MDS sont différentes de celles pratiquées jusqu'ici).

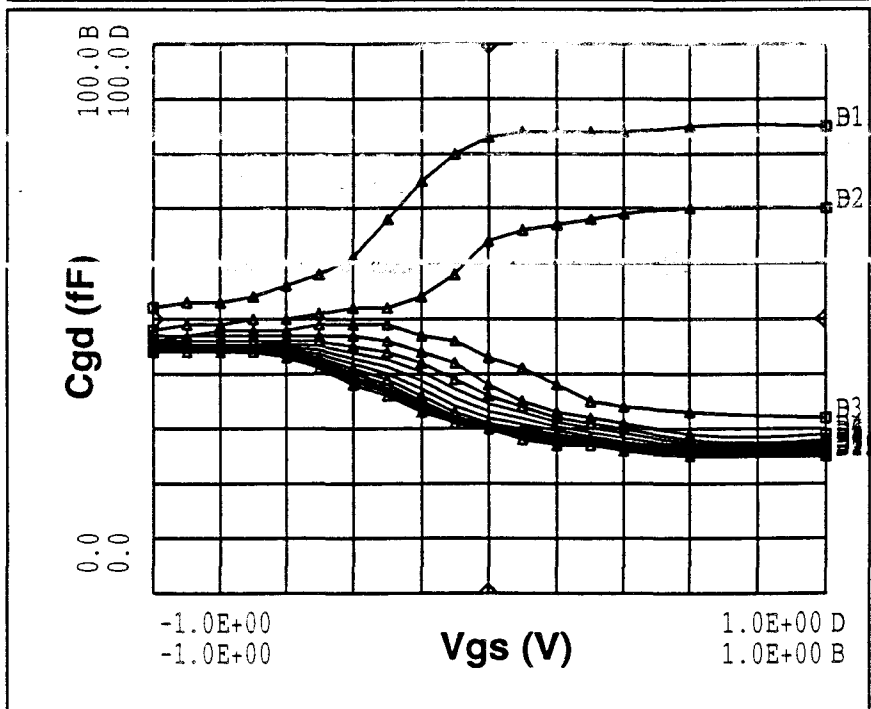
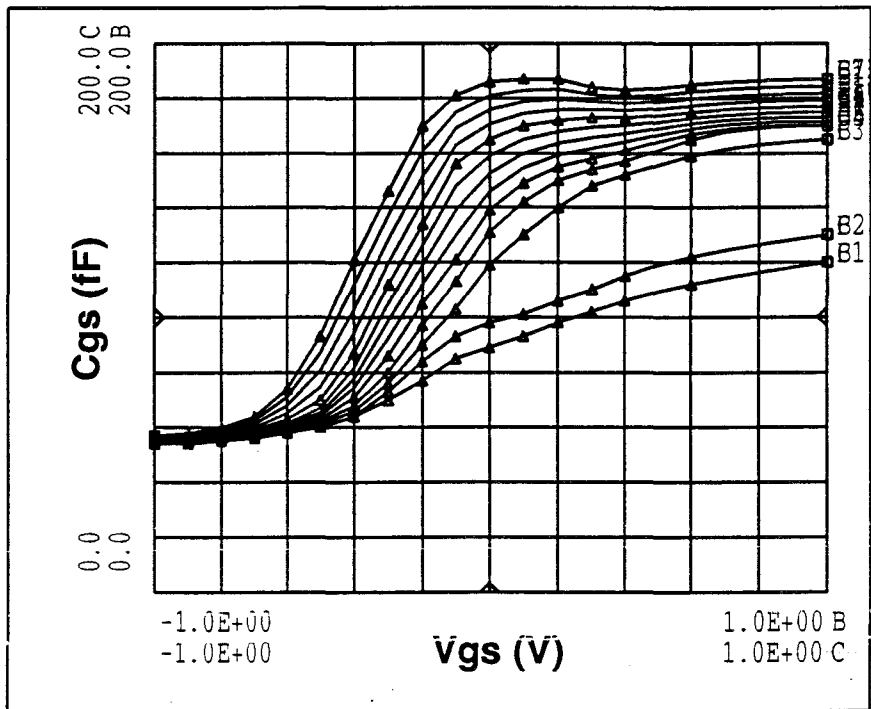
La première boîte SDD1 définit Ids et Ri grâce à quatre ports :

- port 1 : V_1 représente la tension $V_{ds_{in}}$ ($I_1=0$)
- port 2 : V_2 représente la tension $V_{gs_{in}}$ ($I_2=0$)
- port 3 : Il représente le générateur de courant de drain par la table de mesures Ids_1 ($I_3=Ids_1$)
- port 4 : Il représente la résistance interne Ri par la table de mesures Ria ($I_4=V_4/Ria$)

Si l'introduction d'une résistance ou d'un générateur de courant est assez facile, celle d'une capacité non-linéaire demande un peu plus d'explications. La seconde boîte SDD2 définit Cgs et Cgd grâce à six ports

- port 1 : V_1 représente la tension $V_{ds_{in}}$ ($I_1=0$)
- port 2 : V_2 représente la tension $V_{gs_{in}}$ ($I_2=0$)
- port 3 : Il représente la capacité Cgd par la table de mesures Cgda ($I_3 = Cgda \frac{dV_{gs}}{dt}$). La dérivée $\frac{dV_{gs}}{dt}$ ne peut être introduite directement ; nous utilisons le port 6 pour la définir.
- port 4 : De la même manière que pour le port 3, il représente la capacité Cgs par la table Cgsa.
- port 5 : Il représente $\frac{dV_{gs}}{dt}$ par l'équation implicite $V_4 - dV_{dt1} = 0$
- port 6 : Il représente $\frac{dV_{gd}}{dt}$ par l'équation implicite $V_3 - dV_{dt2} = 0$

La présence du paramètre de Fnom [17] dans les équations permet au simulateur de converger.



— modèle
 ▲ table

Figure III-17 : Comparaison mesures / modèle par tables des capacités C_{gs} et C_{gd} du TA33420

Comme nous pouvons le constater, moyennant un peu de pratique, la modélisation des éléments non-linéaires du schéma équivalent est facile à mettre en œuvre.

Le logiciel MDS interpole les tables de mesures par une technique de Spline pour déterminer les valeurs intermédiaires. Il faut noter qu'il n'extrapole pas ces tables ; il faut donc s'assurer qu'en cours de simulation les tensions V_{ds} et V_{gs} ne dépassent pas les excursions maximales introduites dans les tables. C'est dans la phase de mesures que sont définies ces excursions. Dans le cas où ceci n'est pas possible (V_{gs} ou V_{ds} important), l'utilisateur doit procéder à une extrapolation manuelle.

Par exemple, pour l'utilisation du transistor en classe B, nous faisons des mesures pour des tensions V_{gs} qui sont largement inférieures à la tension de pincement.

Des comparaisons des évolutions, en fonction de la polarisation intrinsèque, de C_{gs} et C_{gd} extraites des mesures et modélisées sont représentées figure III-17. Nous constatons une parfaite correspondance entre celles-ci ; elle vient du principe même de la méthode. Mais ceci n'est pas un gage de la qualité du modèle. Seule une comparaison entre simulation non-linéaire des performances et mesures sur le banc à charge active permet de valider le modèle.

L'utilisation des fonctions Splines, intégrées dans notre version de MDS, présente toutefois un inconvénient. En effet, si les mesures sont bruitées, des problèmes peuvent apparaître au niveau de la simulation. Un lissage des points de mesures par une fonction (déterminée avec Sigma Plot par exemple) serait intéressant mais ceci revient à utiliser un modèle analytique : le modèle tabulaire perd alors tout son intérêt. Des procédures de lissage des mesures sont utilisées par d'autres laboratoires dotés de logiciels spécifiques mais une telle méthodologie n'est pas, à notre connaissance, directement applicable au logiciel MDS.

III-4.2.Simulation non-linéaire à l'aide du modèle tabulaire

Le logiciel utilise l'équilibrage harmonique pour effectuer les simulations non-linéaires. Les simulations sont réalisées en fonction des paramètres suivants :

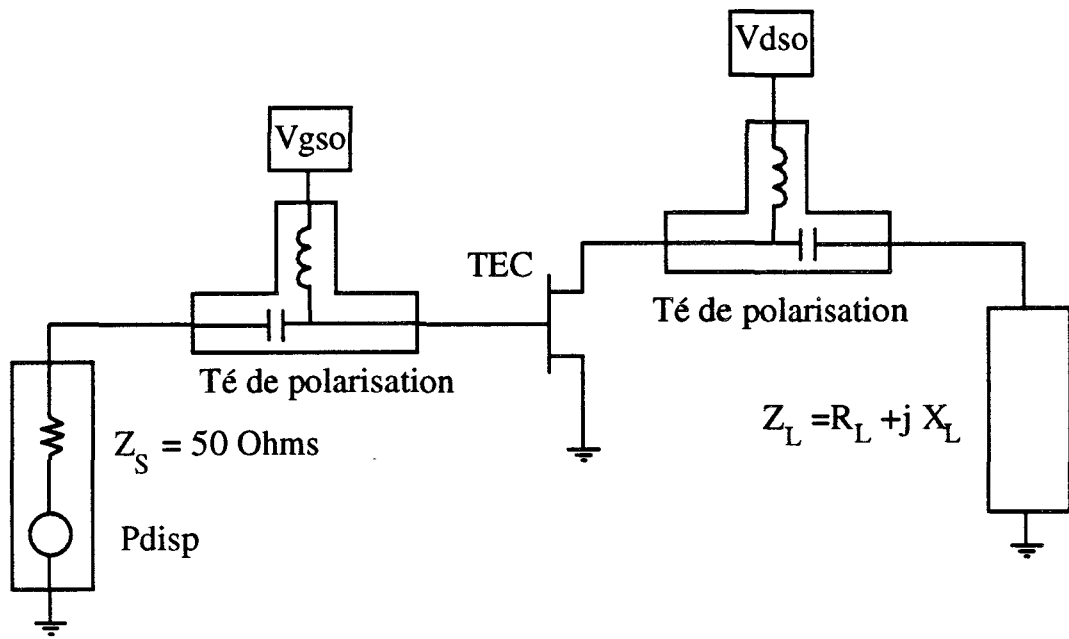


Figure III-18 : Circuit de simulation utilisé

- La fréquence du générateur.
- La puissance disponible du générateur.
- L'impédance de sortie du générateur vue par le composant.
- L'impédance de charge présentée au composant.
- Le point de polarisation.

Le circuit de base est présenté figure III-18. On y retrouve le TEC, les Tés de polarisation, le générateur et la charge.

Dans la dernière partie de ce chapitre, nous allons confronter les résultats de simulation non-linéaire aux mesures effectuées à l'aide du banc à charge active.

III-4.3. Validation du modèle

Des modélisations ont été entreprises pour les quatre transistors suivants :

- Deux composants du laboratoire industriel Thomson : le TA33420 et le TA33660
- Deux composants de l'IEMN : le DHS10153 et le DHS10264.

Au début de l'étude, une validation par mesures au banc de charge active de tous les modèles élaborés, a été envisagée. A cause de problèmes d'instabilités rencontrés avec les composants actifs à grand développement de grille, une validation systématique a été compromise.

Le tableau suivant présente, en plus des dimensions géométriques des composants étudiés, les possibilités de validation des modèles :

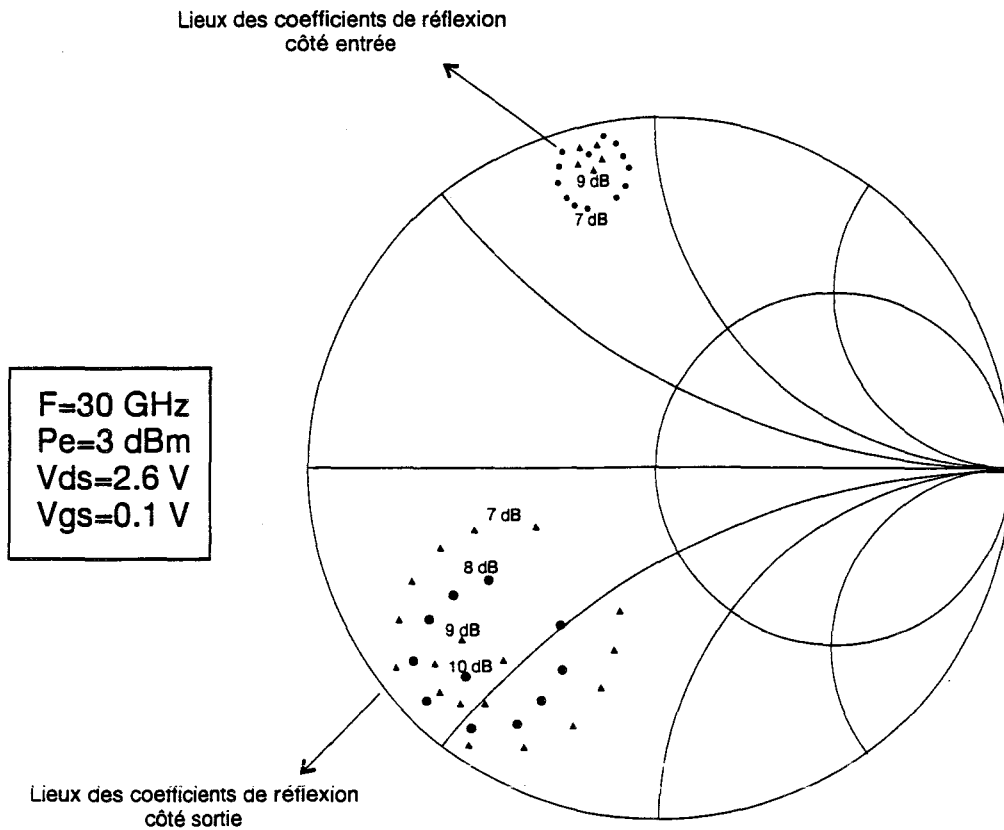


Figure III-19: Résultats de simulations non-linéaires du TA33420

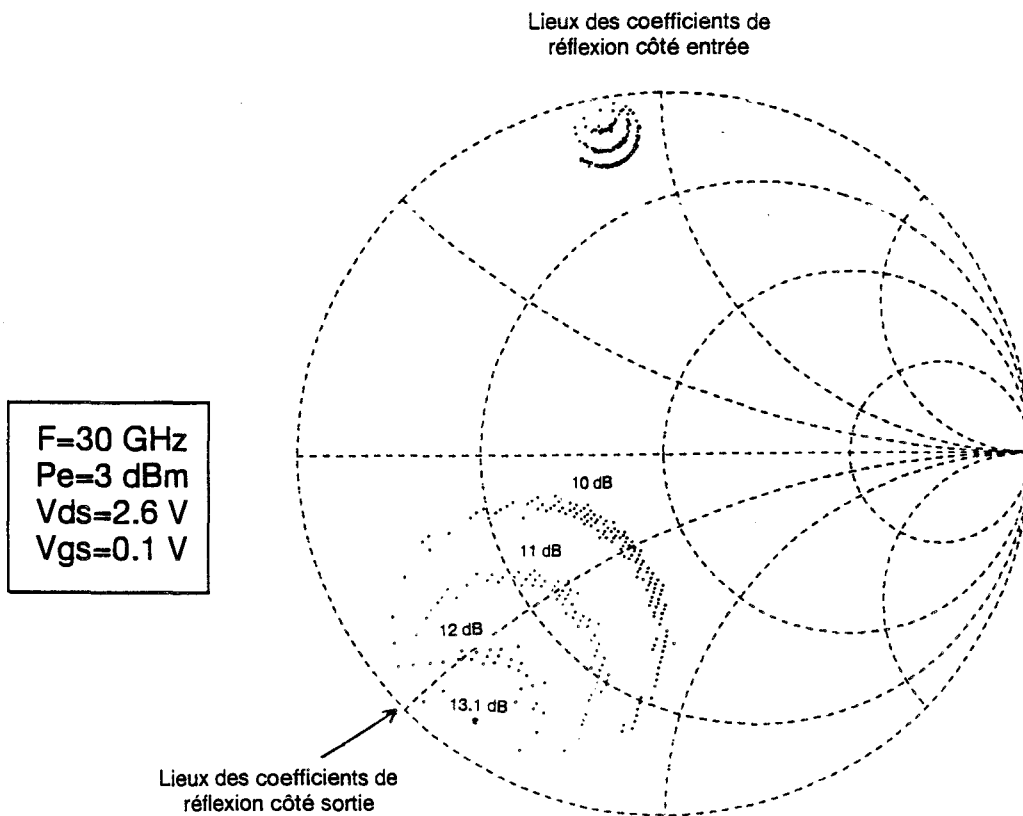


Figure III-20 : Résultats de mesures en puissance du TA12420

	TA33420	TA33660	DHS10153	DHS10264
Dév.	4*50 μm	6*100 μm	8*50 μm	8*50 μm
Long. de grille	0.25 μm	0.25 μm	0.25 μm	0.15 μm
Mesures	Non	Oscillations	Non	Oui en classe A
Load-Pull	Remplacé par le TA12420			Oscillations en classe B

Nous ne pouvons donc entreprendre une validation que pour le composant DHS10264 en fonctionnement classe A. Nous présentons également les résultats de simulations obtenus à partir du TA33420 avec les mesures du TA12420 ; un transistor de développement et de topologie identiques mais une longueur de grille de 0.15 μm .

III-4.3.a.Simulation à base de TA33420

La figure III-19 présente les résultats de simulations du TA33420. Nous avons représenté sur un abaque de Smith les lieux des coefficients de réflexion en entrée et en sortie permettant d'obtenir des gains de valeurs constantes pour une puissance d'entrée de 3 dBm à 30 GHz. Les valeurs de gains choisis sont 7, 8, 9, 10 dB côté entrée et 7, 9, 10 dB côté sortie ; la valeur de 10 dB étant le gain maximum obtenu. Nous pouvons, tout d'abord, constater un bon comportement de notre modèle. Les lieux des coefficients de réflexion forment des cercles typiques d'un comportement pratiquement linéaire comme cela a été développé au premier chapitre. La figure III-20 présente les mesures au banc de charge active du TA12420 qui sont réalisées dans les mêmes conditions que celles prises en simulation précédemment. Ce composant est identique au TA33420 mis à part sa

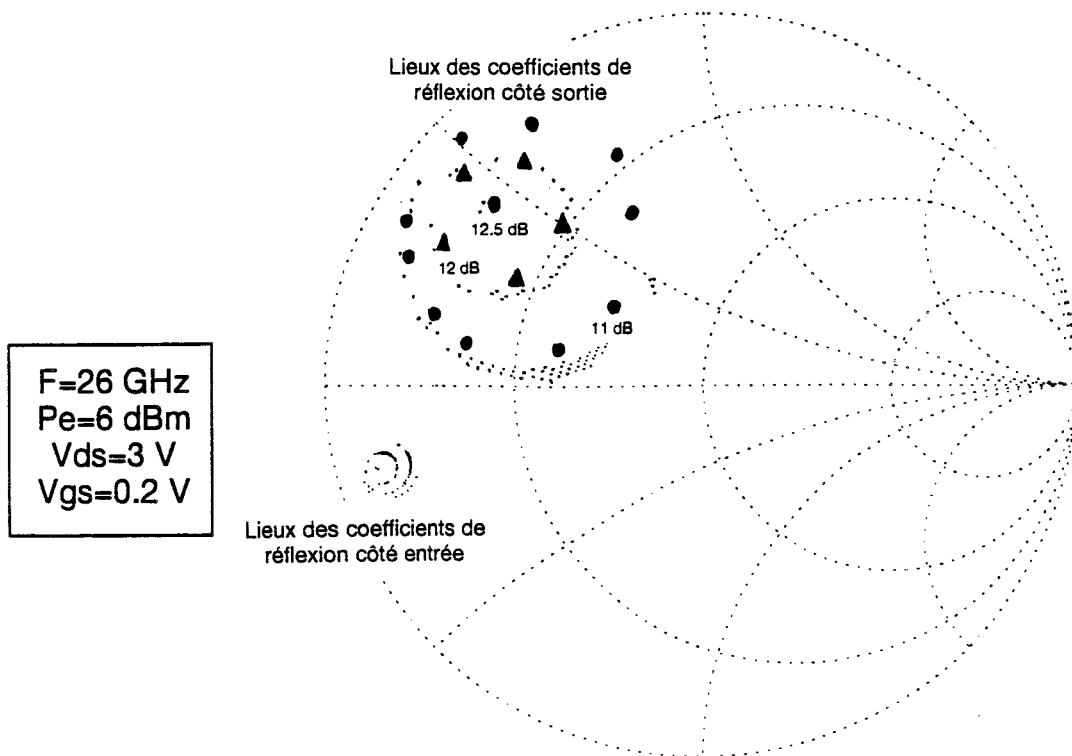


Figure III-21a : Comparaisons mesures / simulations du DHS10264 pour une puissance d'entrée disponible de 6dBm

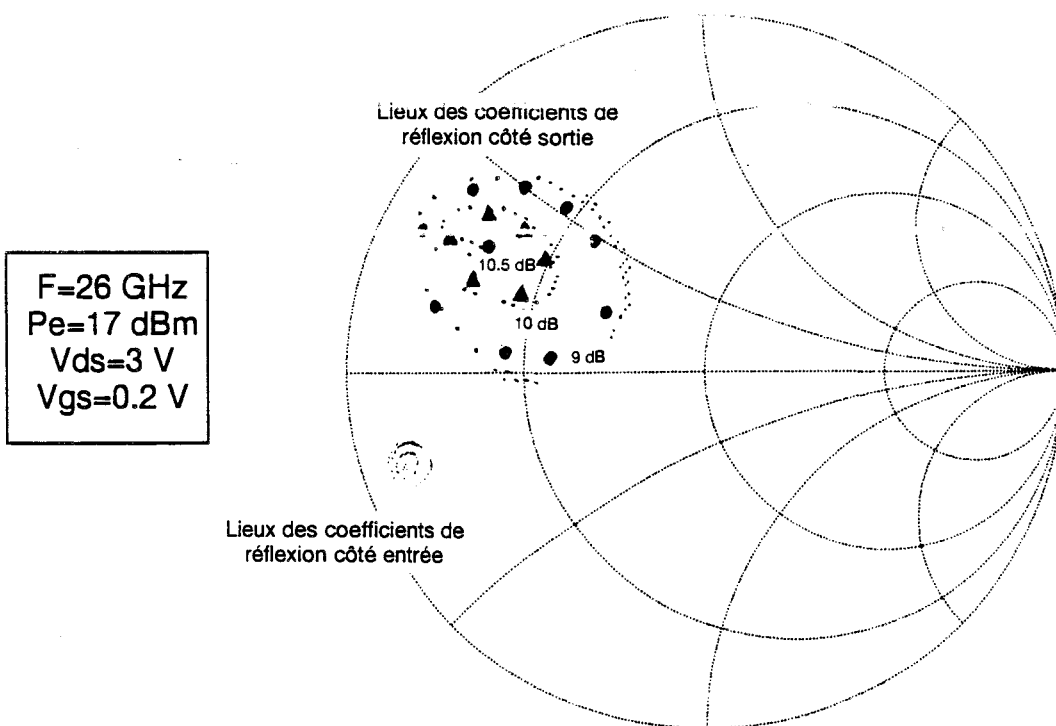


Figure III-21b : Comparaisons mesures / simulations du DHS10264 pour une puissance d'entrée disponible de 17 dBm

Figure III-21 : Comparaisons mesures en puissance / simulations non-linéaires du DHS10264

longueur de grille plus faible ($0.15 \mu\text{m}$). Nous pouvons constater que les lieux des impédances d'entrée et de sortie forment presque des cercles parfaits et sont proches de ceux obtenus lors de la simulation du TA33420. Le gain maximum (13.1 dB) est néanmoins plus important pour le TA12420 du fait de la longueur de grille plus petite.

III-4.3.b. Comparaison mesures / simulations du DHS10264

La figure III-21 compare les résultats de simulations et de mesures du DHS10264. De la même manière que précédemment, nous avons représenté sur un abaque de Smith les lieux des coefficients de réflexion en entrée et en sortie permettant d'obtenir des gains de valeurs constantes. Les transistors mesurés et modélisés étant identiques, nous avons superposé les mesures en puissance (petits points) et les simulations non-linéaires (cercles et triangles). Côté entrée, nous n'avons placé que les points de mesures pour plus de clarté. La figure III-21a présente les résultats pour une puissance d'entrée de 6 dBm à la fréquence de 26 GHz et pour un point de polarisation classe A. Comme dans le cas de la comparaison précédente, Ces lieux forment pratiquement des cercles ; le fonctionnement est donc peu non-linéaire. La figure II-21b décrit les résultats pour la même fréquence et la même polarisation que précédemment mais la puissance d'entrée est de 17 dBm. Dans ce cas, les lieux des coefficients de réflexion décrivent des ellipses ce qui est distinctif d'un comportement fortement non-linéaire. Pour les deux valeurs de puissance d'entrée, nous constatons une bonne correspondance entre les mesures et les simulations.

III-4.4. Conclusion

A cause de problèmes d'instabilités, nous n'avons pas pu mettre en œuvre la validation de notre modèle dans les proportions que nous aurions souhaitées. Néanmoins, les premières simulations sont prometteuses. Les temps de calcul des simulateurs sont identiques à ceux obtenus avec une modélisation par formules analytiques. L'intérêt majeur de la modélisation par tables de

mesures est donc la rapidité de sa mise en œuvre. Ceci est intéressant pour le concepteur de circuits qui doit réaliser une fonction hyperfréquence avec différents types de transistors (Etudes de faisabilité ou développement d'un démonstrateur) comme c'est le cas pour notre étude

III-5. CONCLUSION

Après avoir décrit les techniques d'extraction des éléments des schémas équivalents petit et grand signal, nous avons présenté les fonctionnalités du logiciel « Extract » que nous avons mis au point ; ce logiciel permet une définition plus facile et plus fine du schéma équivalent. Ensuite, nous avons détaillé deux techniques de modélisation de composants. La première technique décrit les éléments non-linéaires du schéma équivalent par des expressions analytiques ; elle est fiable et nous l'avons largement utilisée au laboratoire depuis plusieurs années, mais elle est un peu longue à mettre en œuvre. La seconde technique fait appel à des tables pour décrire chacun des éléments non-linéaires. Pour la mettre au point, nous avons étendu les fonctionnalités du logiciel « Extract » de telle sorte que cette modélisation soit exploitable en peu de temps. Enfin, ce modèle a été validé par les confrontations avec les mesures effectuées sur le banc à charge active. A ce stade de l'étude, nous avons obtenu les éléments nécessaires à la conception de circuits hyperfréquences non-linéaires ; il est maintenant possible d'aborder la conception d'amplificateurs de puissance en bande Ka.



BIBLIOGRAPHIE DU TROISIEME CHAPITRE

- [1] **F. DIAMANT and M. LAVIRON**
« Measurement of extrinsic series elements of microwave MESFET under zero current »
Proc. Of the 12th EUMC 1982, pp 451-456.
- [2] **Y. GERARD, Y. MOUQUET, L. RULLIER**
« Méthode des trois configurations. Application à la détermination des capacités de plots d'un TEC »
8^{èmes} Journées Nationales Microondes, mai 1993.
- [3] **R. ANHOLT and S. SWIRHUM**
« Measurement and analysis of GaAs MESFET parasitic capacitances »
IEEE Trans. Micro. Theory Tech., juillet 1991, pp 1247-1251.
- [4] **C. GAQUIERE**
« Analyse et optimisation de transistors à effet de champ à hétérojonction pour l'amplification de puissance dans la bande Ka »
Thèse d'Université, Lille, novembre 1995.
- [5] **G. DAMBRINE**
« Caractérisation des transistors à effet de champ : mesure précise de la matrice de répartition et détermination directe du schéma équivalent »
Thèse d'Université, Lille, mars 1989.

- [6] **Y. MOUQUET**
« Contribution à la modélisation non - linéaire des TECs pour amplification de puissance en classe B en bandes Ku et Ka »
Thèse d'Université, Lille, juillet 1995.
- [7] **A. PEDEN et R. A. PERICHON**
« Modélisation non-linéaire de transistors MESFET »
Annales Télécommunication, n°5-6, 1992, pp180-192.
- [8] **W. R. CURTICE and M. ETTENBERG.**
« A nonlinear GaAs FET model for use in the design of output circuits for power amplifiers »
IEEE Trans. Microwave Theory Tech., décembre. 1985, pp 1383-1394.
- [9] **A. MATERKA and T. KACPRZAK.**
« Computer Calculation of large-signal GaAs FET amplifiers characteristics »
IEEE Trans. Microwave Theory Tech., février 1985, pp 129-135.
- [10] **W. R. CURTICE.**
« A MESFET model for use in the design of GaAs integrated circuits »
IEEE Trans. Microwave Theory Tech., mai 1980, pp 448-456.
- [11] **H. STATZ, P. NEWMAN, I. W. SMITH, R. A. PUCCEL, H. A. HAUS.**
« GaAs FET device and circuit simulation in Spice »
IEEE Trans. Electron Devices, février 1987, pp 160-168.

- [12] **I. ANGELOV, H. ZIRIAN, N. RORSMAN.**
« A new empirical nonlinear model for HEMT devices »
IEEE MTT-S Digest 1992, pp 1583-1586.
- [13] **Y. TAJIMA, B. WRONA, K. MISHIMA.**
« GaAs FET large-signal model and its application to circuit designs »
IEEE Trans. Electron Devices, février 1985, pp 171-175.
- [14] **V. D. HWANG, Y. SHIH, H. MINH LE, T. ITOH.**
« Nonlinear modeling and verification of MMIC amplifiers using the Waveform-Balance method »
IEEE Trans. Microwave Theory Tech., décembre 1985, pp 2125-2132.
- [15] **H. GERARD**
« Modélisation de la cloche d'ionisation »
Communication interne.
- [16] **N. SCHEINBERG and E. CHISHOLM.**
« A capacitance model for GaAs MESFET's »
IEEE J. Solid-State Circuits, octobre 1991, pp 1467-1470.
- [17] **Microwave and RF Design Systems**
Designer's Task Référence, Volume 4.

CHAPITRE IV

IV- REALISATION D'AMPLIFICATEURS

IV-1. INTRODUCTION

La réalisation d'un étage amplificateur classe B en technologie hybride utilise les outils et les techniques développés dans les chapitres précédents [1, 2, 3]. Cette étude, effectuée en bande Ka, s'insère dans le cadre du contrat DRET n° 91-100 portant sur la « Conception de structures spéciales de transistors à effet de champ pour amplification classe B ». La partie du travail qui est à notre charge porte sur la conception d'amplificateurs de puissance hybrides fonctionnant autour de 28 GHz. Aucun critère de bande passante n'a été fixé.

Dans ce dernier chapitre, nous allons aborder la technique de conception des circuits hybrides et élaborer des coupleurs passifs pour différents étages amplificateurs. La dernière partie présente la conception des amplificateurs.

IV-2. PRINCIPE DE REALISATION DES CIRCUITS HYBRIDES [4]

IV-2.1. Définition du substrat

Le substrat utilisé est une alumine de 254 μm d'épaisseur métallisée sur les deux faces. La métallisation de 5 μm d'épaisseur est constituée d'une couche résistive de Nickel - Chrome qui sert de couche d'accrochage et d'une couche d'or. La résistance carré de 50 Ω de la couche NiCr permet la réalisation de parties résistives comme cela est décrit dans la section suivante.

Les principales caractéristiques électriques du substrat, qui sont prises en compte dans la simulation, sont les suivantes :

- permittivité relative $\epsilon_r=9.9$

- épaisseur de la métallisation d'or $T=5 \mu\text{m}$
- conductivité de la métallisation d'or $\rho=4.7.10^7 \Omega^{-1}\text{m}^{-1}$
- tangente de l'angle de perte 2.10^{-3}

IV-2.2.Obtention d'un masque

Le layout des circuits est directement généré par le logiciel MDS ; son tracé s'effectue à l'échelle 10 sur une feuille de mylar pelliculable. A l'aide d'un banc de photoréduction, nous obtenons le masque du circuit à l'échelle 1 sur une plaque de verre.

L'utilisation d'un masque sur verre procure une meilleure définition des contours et permet l'utilisation de l'aligneur de masques pour la gravure des résistances.

IV-2.3.Lithographie

Les étapes de sa réalisation sont les suivantes :

- Dépôt d'une fine couche de résine photosensible positive sur le substrat à l'aide d'une tournette.
- Séchage en étuve pendant 20mn à 60°C.
- Insolation aux rayons ultraviolets.
- Révélation.
- Séchage en étuve pendant 40 mn à 90°C.
- Gravure chimique.

Deux étapes sont nécessaires pour graver la plaquette :

- Gravure de l'or (solution de $\text{KI-I}_2+\text{H}_2\text{O}$)
- Gravure du Nickel - Chrome (solution de $\text{HNO}_3+\text{H}_2\text{O}$)

Remarque :

En ce qui concerne la réalisation des résistances, nous utilisons deux niveaux de masquage. Le premier niveau laisse intactes toutes les parties métalliques y compris celles qui doivent être des résistances. Le second niveau grave l'or pour découvrir les parties résistives.

En conséquence, le second masque n'est transparent que sur la zone résistive et l'utilisation d'un aligneur de masques permet d'ajuster la position du second masque par rapport au circuit déjà gravé.

Un premier essai de réalisation d'une résistance de 50Ω a fourni une résistance de 75Ω mesurée. Cet écart important peut s'expliquer parfaitement : en effet, le dessus des masques de résistances est un carré de $250 \mu\text{m}$ de côté (la couche de NiCr a une résistance de 50Ω carrée) et, après gravure, nous constatons que la partie résistive est plutôt rectangulaire. Ceci est dû au phénomène de sur-gravure du métal qui est ici deux fois plus important comme l'illustre le schéma de la figure IV-1.

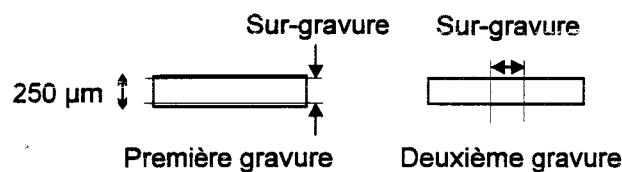


Figure IV-1 : Illustration de la sur-gravure des résistances

La prise en compte de cet effet de sur-gravure dans les dimensions des masques de résistances permet d'obtenir des valeurs proches de 50Ω dans la gamme de fréquences désirée. Comme nous le verrons par la suite, l'obtention d'une valeur précise de résistance est indispensable dans certains cas.

Nous terminons cette partie en décrivant les connexions des circuits avec le TEC et l'environnement mécanique de l'amplificateur.

IV-2.4. La cellule de test

La mesure des circuits s'effectue soit en linéaire sur analyseur de réseau 0-40 GHz, soit en puissance sur un banc de table.

L'utilisation de connecteurs K impose donc la réalisation de transitions K / Microruban. La figure IV-2 présente ce dispositif. Les circuits sont fixés sur la partie mécanique par de la colle chargée à l'argent et le transistor est collé sur un insert.

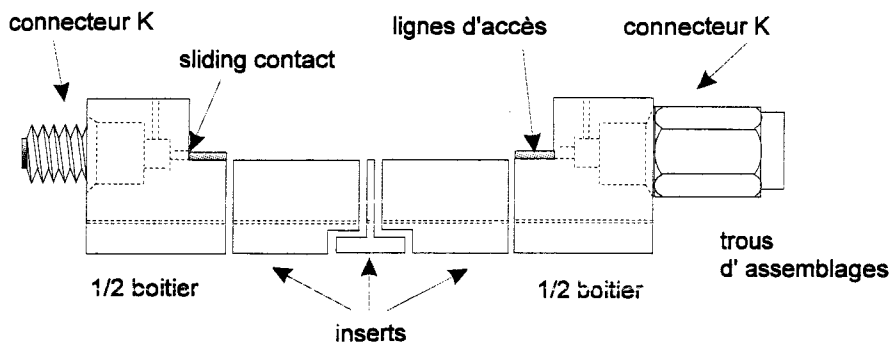


Figure IV-2 : Cellule de test des circuits

IV-2.4.a. La transition K / Microruban

Les lignes d'accès au circuit doivent avoir une impédance caractéristique de 50Ω . Pour cela, elles sont réalisées sur le même substrat que les circuits ; leur largeur est de $254 \mu\text{m}$ et leur longueur est fixée à $2,4 \text{ mm}$.

Un « sliding contact » assure la liaison entre le connecteur K et la ligne d'accès. La qualité de la cellule dépend en grande partie du bon emplacement de cette pièce.

Cette cellule possède également des « by-pass » de manière à amener la polarisation continue indispensable au fonctionnement du composant. Ces « by-pass » ont également un rôle de filtrage de l'alimentation continue.

IV-2.4.b. Les inserts

L'insert central est destiné à recevoir le composant. L'insert peut avoir différentes largeurs (selon la dimension du composant) et différentes hauteurs (suivant l'amincissement éventuel des puces). Pour notre réalisation, des capacités de découplage sont également collées sur l'insert au plus près du composant.

Les inserts adjacents accueillent les circuits. Ils sont en général plus longs que ces derniers pour permettre d'utiliser différentes topologies.

IV-2.4.c. Performances de la cellule

Nous avons effectué une caractérisation de la cellule à l'analyseur de réseau de manière à déterminer ses performances. Nous avons présenté une mesure similaire dans le premier chapitre. Nous obtenons 0,4 dB de pertes entre 25 et 30 GHz ; les coefficients de réflexion sont inférieurs à -15 dB. Pour obtenir une mesure dans les plans des circuits, qui correspondent à l'entrée et à la sortie de l'étage amplificateur, nous effectuons un calibrage TRL. Cette méthode utilise les trois étalons standards suivants :

- THRU : Connexion directe des demi-boitiers.
- DELAY : Insertion d'une ligne microruban d'impédance caractéristique 50Ω entre les demi-boitiers.
- REFLECT : Mise en circuit-ouvert des demi-boitiers :

Sur l'analyseur de réseau, les erreurs sont modélisées par 12 termes. Le calibrage TRL permet de connaître 8 termes. Les termes manquants sont obtenus en considérant que l'isolation entre les deux portes du système de mesures est importante, et que l'impédance des ports d'accès de l'analyseur est la même dans les deux sens de mesure.

IV-2.5.Conclusion

Après avoir signalé les aspects technologiques de la réalisation des circuits hybrides hyperfréquences, nous avons décrit l'environnement mécanique de ces circuits. Aux fréquences considérées (bande Ka), il faut noter que ces points sont délicats et primordiaux pour obtenir de bons résultats. Nous allons aborder maintenant la réalisation des coupleurs passifs que nous utiliserons pour les amplificateurs.

IV-3. CONCEPTION DES COUPLEURS PASSIFS [5]

Les coupleurs sont utilisés pour mettre en parallèle des étages amplificateurs. Comme il est signalé dans le premier chapitre, il existe différentes méthodes pour coupler des étages : notamment avec ou sans déphasage des signaux d'entrées et de sorties des composants mis en parallèle. Nous allons donc étudier le coupleur Wilkinson et le coupleur Ratrace. Le second introduit un déphasage de 180° entre les signaux tandis que le premier n'en introduit pas.

IV-3.1.Le coupleur en anneau ou « Ratrace »

IV-3.1.a.Description

Le Ratrace est un circuit passif à quatre accès. Ce multipôle est réciproque ($S_{ij}=S_{ji}$), adapté ($S_{ii}=0$) et sans perte ; sa matrice de répartition se présente sous la forme suivante :

$$S = \begin{pmatrix} 0 & S_{12} & 0 & S_{14} \\ S_{12} & 0 & S_{23} & 0 \\ 0 & S_{23} & 0 & S_{34} \\ S_{14} & 0 & S_{34} & 0 \end{pmatrix}$$

Sa représentation idéale est donnée sur la figure IV-3.

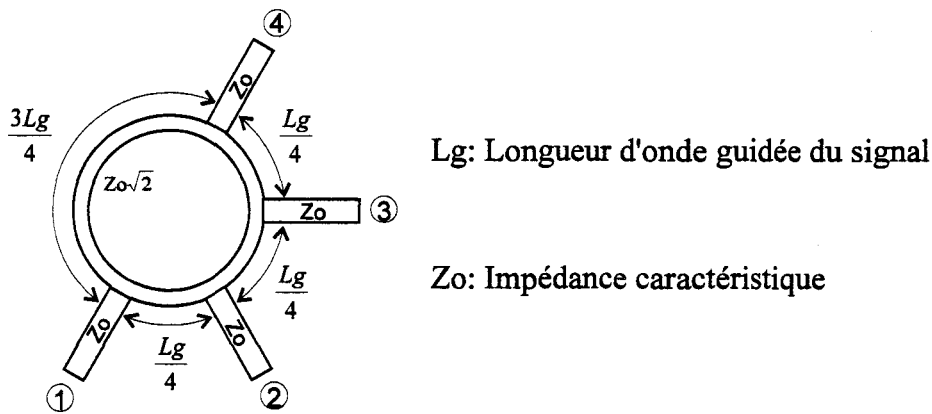


Figure IV-3 : Représentation théorique du Ratrace

Un raisonnement très simple, effectué dans l'hypothèse où il n'y a pas de réflexions aux points de jonctions des lignes, permet de définir le comportement du circuit Ratrace.

Un signal arrive sur l'entrée 1 et se divise en deux parties égales. Chaque partie parcourt un trajet différent et suivant le port considéré comme sortie (2, 3, ou 4) les deux parties du signal initial peuvent se recombinaer de différentes manières :

- Sur le port 2, une partie parcourt $\frac{Lg}{4}$ et l'autre $\frac{5Lg}{4}$: les deux parties du signal initial s'ajoutent.
- Sur le port 3, une partie parcourt $\frac{Lg}{2}$ et l'autre Lg : les signaux s'annihilent.
- Sur le port 4, les deux parties parcourent $\frac{3Lg}{4}$: les signaux se recombinaent.

D'après les longueurs des trajets parcourus, les signaux présents sur les ports 2 et 4 sont déphasés de 180° . Ce Ratrace est classiquement utilisé avec une charge adaptée sur le port 3 comme l'illustre la figure IV-4.

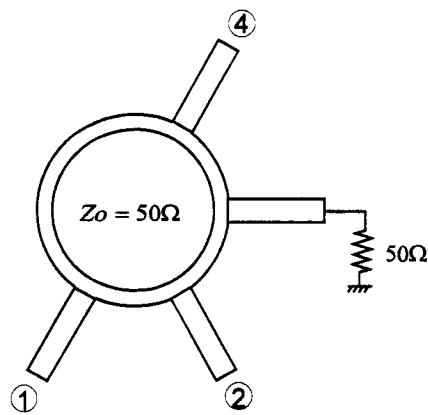


Figure IV-4 : Représentation du Ratrace utilisé

D'après les propriétés décrites ci-dessus, à la fréquence d'utilisation $\left(\frac{c}{Lg}\right)$, la matrice de répartition devient :

$$S = \frac{1}{\sqrt{2}} \begin{pmatrix} 0 & -j & 0 & j \\ -j & 0 & -j & 0 \\ 0 & -j & 0 & -j \\ j & 0 & -j & 0 \end{pmatrix}$$

Bien évidemment ce circuit est très sélectif et nous aborderons le comportement du ratrace à d'autres fréquences dans la deuxième partie.

IV-3.1.b.Réalisation

La réalisation du circuit doit prendre en compte à la fois les contraintes technologiques et celles introduites par les mesures. Les contraintes technologiques nous obligent à modifier la nature du circuit comportant la charge adaptée de 50Ω ; les contraintes de mesures nécessitent l'utilisation de différents circuits.

IV-3.1.b.1. Réalisation de la charge adaptée de $50\ \Omega$

Nous n'avons pas les moyens techniques nécessaires pour réaliser des trous métallisés dans de l'alumine. De ce fait la mise à la masse de la résistance de $50\ \Omega$, pour des fréquences particulières, s'effectue avec un tronçon de ligne quart d'onde en circuit ouvert comme schématisé sur la figure IV-5.

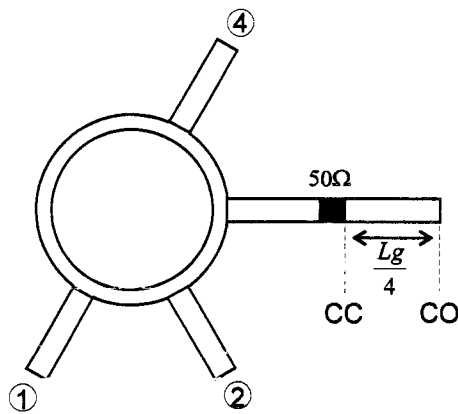
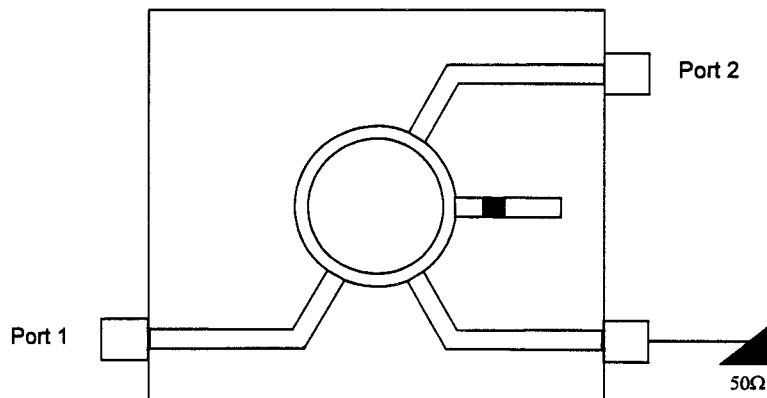


Figure IV-5 : Représentation du Ratrace réalisé

IV-3.1.b.2. Circuits de caractérisation du ratrace

La mesure de ces circuits comportant 3 ports s'effectue avec un analyseur de réseau 2 ports. Un des ports du circuit est en conséquence fermé sur une impédance de $50\ \Omega$ pour caractériser les deux autres :



Les données du calibrage des demi-boîtiers permettent de corriger les défauts des transitions K / Microstrip pour les ports de mesures 1 et 2. En ce qui concerne le troisième port, les défauts de la transition modifient le caractère non réfléchitif de la terminaison 50Ω . La caractérisation du quadripôle passif compris entre les ports 1 et 2 ne peut donc pas s'effectuer dans des conditions idéales.

Une première réalisation, où cette remarque n'est pas prise en compte, a montré qu'une différence importante existe entre les simulations et les mesures. Afin de valider les simulations des circuits ratrace, nous avons réalisé trois configurations de circuits « deux ports » en utilisant l'artifice de mise à la masse d'une charge 50Ω défini précédemment. Les trois types de circuits sont les présentés sur la figure IV-6.

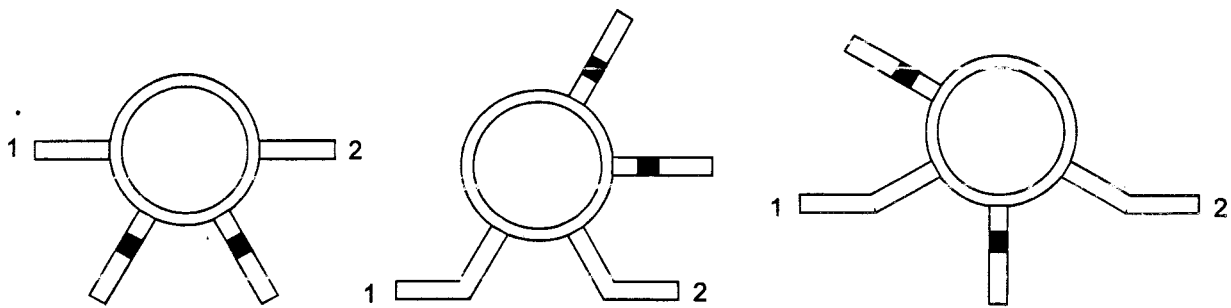


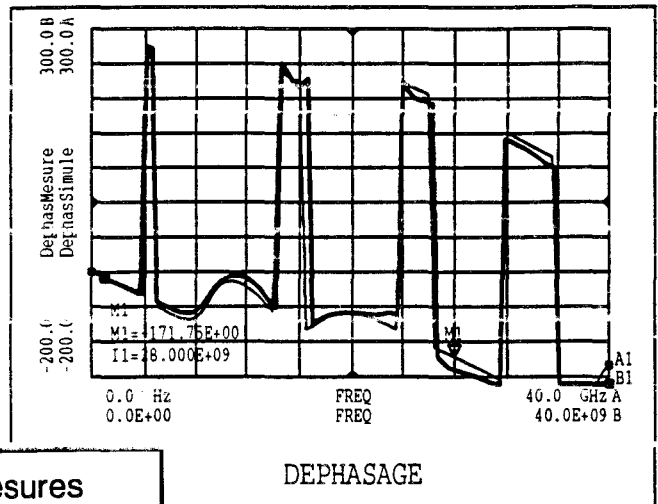
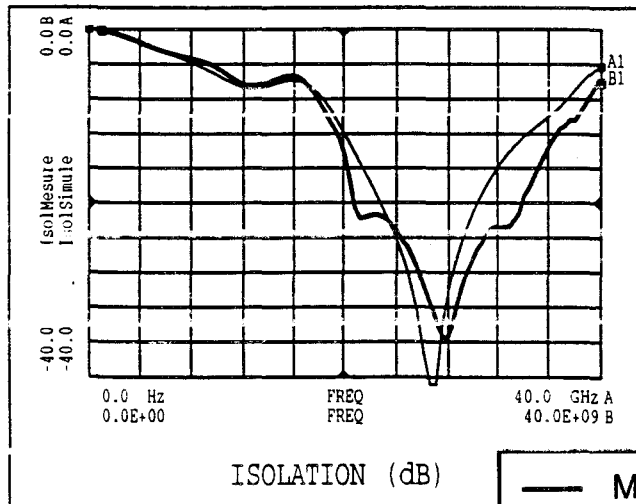
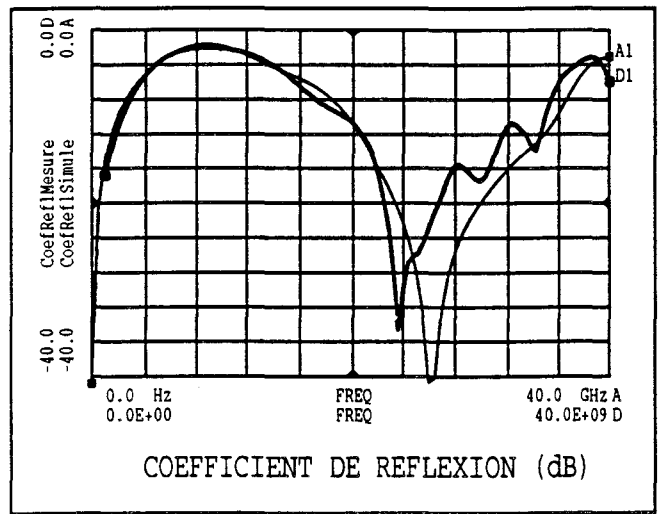
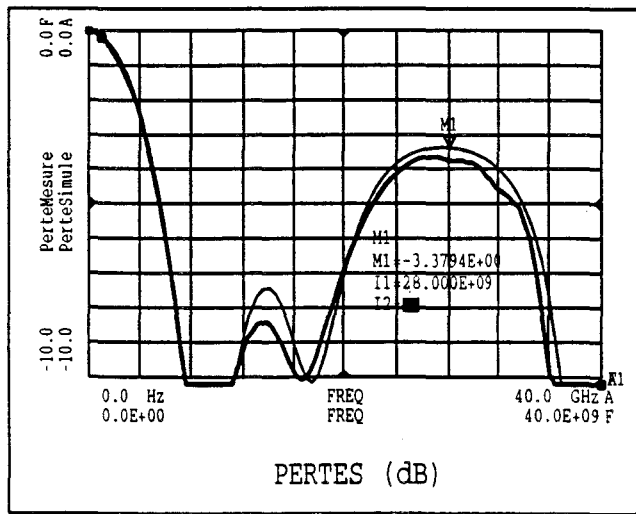
Figure IV-6 : Topologies de Ratraces réalisés

Ces configurations permettent toutes les caractérisations hyperfréquences du ratrace et de s'affranchir des problèmes de mesures induits par les différentes transitions entre circuit ratrace proprement dit et charge 50Ω .

Après les phases de conceptions et de réalisations, nous allons aborder la comparaison entre les mesures et la simulation.

IV-3.1.c.Comparaison simulation / mesure

La simulation du circuit s'effectue avec le logiciel MDS ; elle ne présente aucune difficulté particulière. Le logiciel génère automatiquement les masques.



— Mesures
- - - Simulations

Figure IV-7 : Performances du coupleur Ratrace

La figure IV-7 résume les performances du circuit et présente une comparaison entre les simulations et les mesures.

Environ 0,8 dB de pertes en transmission s'ajoutent aux 3 dB induits par la répartition des signaux.

Les coefficients de réflexion sont meilleurs que -20 dB.

L'isolation entre les voies 2 et 3 est meilleure que 30 dB.

Le déphasage entre les signaux de sortie est de l'ordre de 180°.

L'expérimentation nous donne plus de perte que la simulation ; ceci peut être expliqué en considérant que les pertes métalliques ne sont pas exactement prises en compte dans les modèles de lignes disponibles dans le logiciel MDS.

A cause de la qualité des cellules, les mesures effectuées pour des fréquences supérieures à 30 GHz donnent souvent des résultats assez différents de ceux obtenus par la simulation.

Les performances expérimentales des ratraces sont satisfaisantes et ce coupleur peut être utilisé dans la mise en parallèle d'étages amplificateurs. Nous abordons maintenant le second coupleur étudié.

IV-3.2.Le coupleur Wilkinson

IV-3.2.a.Description

Le Wilkinson est un circuit passif à trois accès. Ce multipôle est réciproque ($S_{ij}=S_{ji}$), adapté ($S_{ii}=0$) et sans perte. Sa matrice de répartition se présente comme suit :

$$S = \begin{pmatrix} 0 & S_{12} & S_{13} \\ S_{12} & 0 & 0 \\ S_{13} & 0 & 0 \end{pmatrix}$$

Sa représentation idéale est donnée sur la figure IV-8.

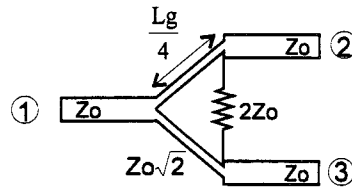


Figure IV-8 : Représentation théorique du Wilkinson

Il diffère d'une répartition simple du signal par la présence d'une résistance qui contribue à l'isolation entre les voies de sortie. Dans notre application la valeur de cette résistance d'isolation est de l'ordre de 100Ω . Ce coupleur n'apporte aucun déphasage entre les signaux présents sur les ports 2 et 3.

IV-3.2.b. Réalisation du circuit Wilkinson

La réalisation du coupleur Wilkinson est moins délicate que celle du Ratrace. Nous allons néanmoins apporter quelques précisions relatives à la réalisation de la résistance et à la caractérisation de ce circuit.

IV-3.2.b.1. Réalisation de la résistance

La résistance doit réunir électriquement les branches à un endroit précis du parcours effectué par le signal hyperfréquence. Le circuit que nous avons réalisé présente la géométrie de la figure IV-9.

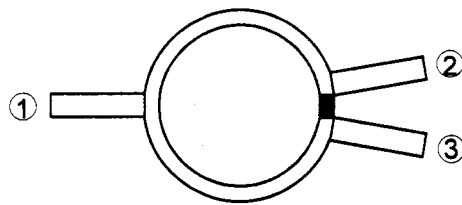


Figure IV-9 : Représentation du Wilkinson réalisé

Si la réalisation d'un coupleur de type Ratrace nécessite une valeur de résistance très précise (50Ω), dans le cas d'un coupleur Wilkinson la valeur de la résistance est moins critique.

IV-3.2.b.2. Caractérisation du coupleur

Lors de la première réalisation, nous avons rencontré des problèmes de mesures analogues à ceux du ratrace. Ces difficultés sont liées au caractère « 3 ports » du dispositif et, comme pour le ratrace, nous avons réalisé plusieurs configurations du circuit. Compte tenu de la symétrie de cette structure, deux circuits sont suffisants pour la caractériser entièrement. Ces circuits sont présentés sur la figure IV-10.

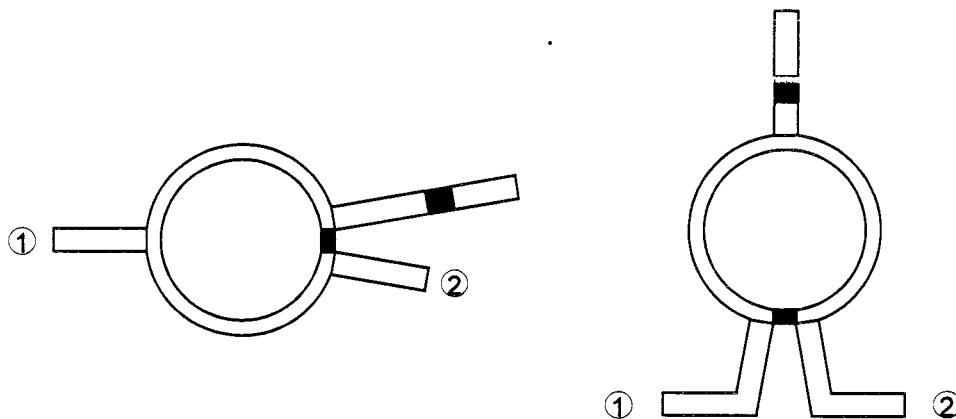


Figure IV-10 : Topologies de Wilkinsons réalisés

Après les étapes de conception et de réalisation, nous allons aborder la comparaison entre les mesures et la simulation.

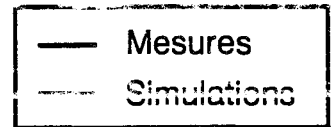
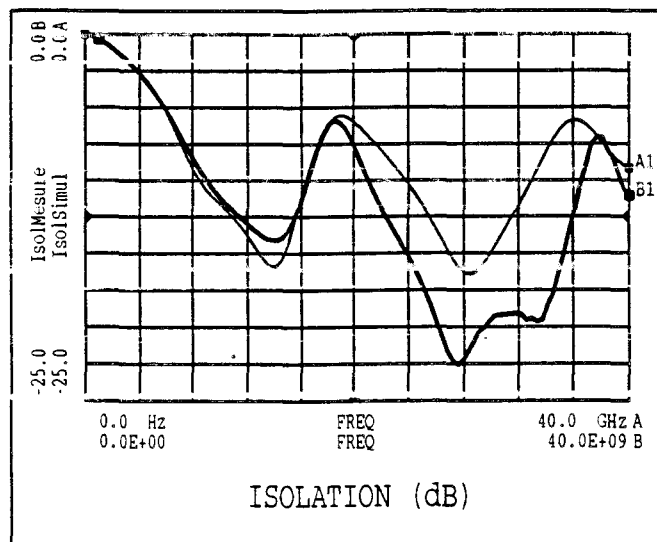
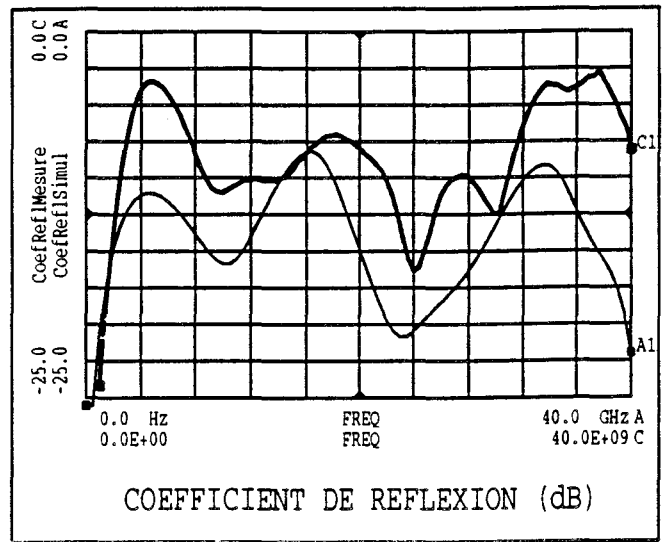
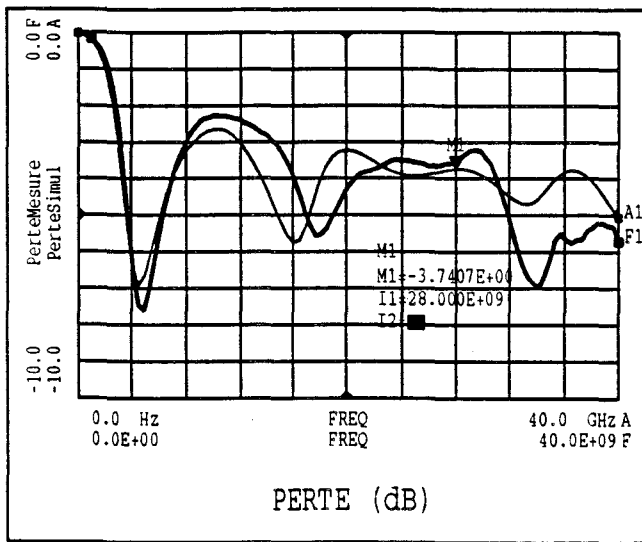


Figure IV-11 : Performances du coupleur Wilkinson

IV-3.2.c.Comparaison mesure / simulation

La figure IV-11 présente une comparaison entre les performances mesurées du circuit et les simulations effectuées sur le logiciel MDS.

Environ 0,5 dB de pertes en transmission s'ajoutent aux 3 dB dus à la répartition des signaux.

Les coefficients de réflexion sont d'environ -10 dB.

L'isolation entre les voies 2 et 3 est proche de -20 dB.

Les pertes mesurées sont, comme dans le cas du ratrace, plus importantes que celles prévues par la simulation. L'isolation entre les voies de sorties est relativement bonne mais les coefficients de réflexion obtenus pour cette réalisation sont moins bons que ceux prévus par la simulation.

IV-3.3.Choix d'un coupleur pour l'amplification

Nous avons étudié deux coupleurs différents susceptibles d'être utilisés dans la réalisation de l'amplificateur : le coupleur « Ratrace » et le coupleur « Wilkinson ».

Il reste maintenant à faire un choix entre les deux coupleurs étudiés et réalisés. Les performances générales décrites dans les parties précédentes apportent des éléments de décision. Le second point important qui n'a pas été abordé est le comportement de l'amplificateur pour l'harmonique 2 ($2f_0$).

IV-3.3.a.Etude du comportement de l'harmonique 2

Le coupleur Wilkinson n'introduit aucun déphasage. Seules des différences liées à l'adaptation des voies apparaissent pour l'harmonique 2.

En revanche, l'étude du comportement du coupleur Ratrace pour l'harmonique 2 est intéressante en raison du déphasage de 180° . A cette fréquence, sa représentation devient celle de la figure IV-12.

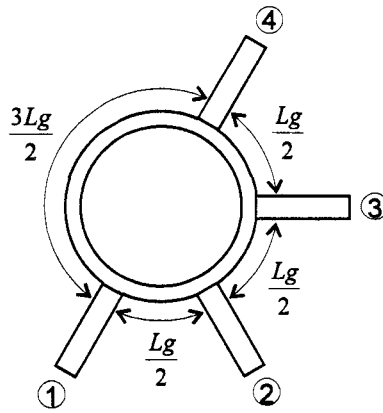
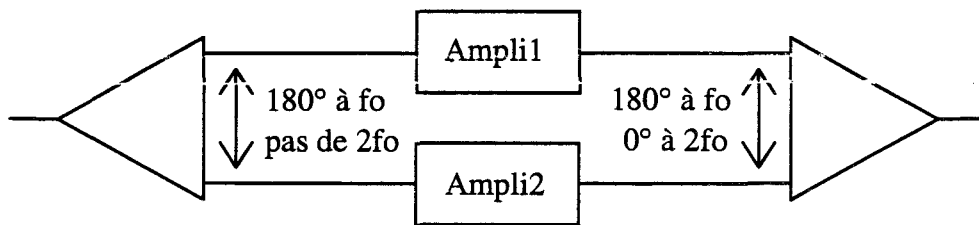


Figure IV-12 : Représentation du Ratrace pour l'harmonique 2

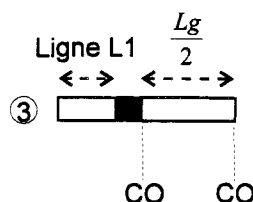
Reprenons le schéma de l'amplificateur en indiquant les phases des signaux aux fréquences f_0 et $2f_0$:



Les signaux à la fréquence $2f_0$ arrivent en phase sur les ports 2 et 4 du coupleur combineur. Ces signaux se recombinaient à la sortie (port 1) mais aussi sur le port 3. Théoriquement la moitié de la puissance de l'harmonique 2 est dissipée dans la charge adaptée.

Ceci est vrai uniquement dans le cas où la résistance de 50Ω gravée dans le port 3 est bien une charge adaptée à la fréquence $2f_0$. Cette charge est en fait constituée d'une résistance de 50Ω et d'un tronçon de ligne quart - d'onde à la fréquence f_0 .

Pour la fréquence $2f_0$, la représentation du circuit est la suivante :



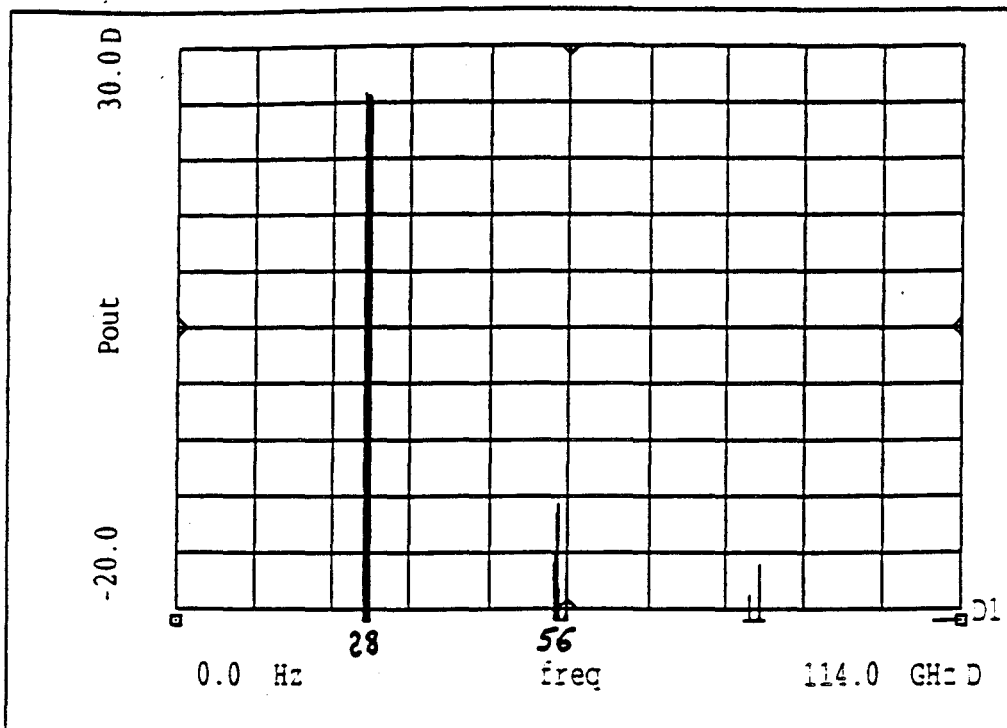


Figure IV-13a : Représentation du spectre de sortie de l'amplificateur à base de Ratraces (Push-Pull)

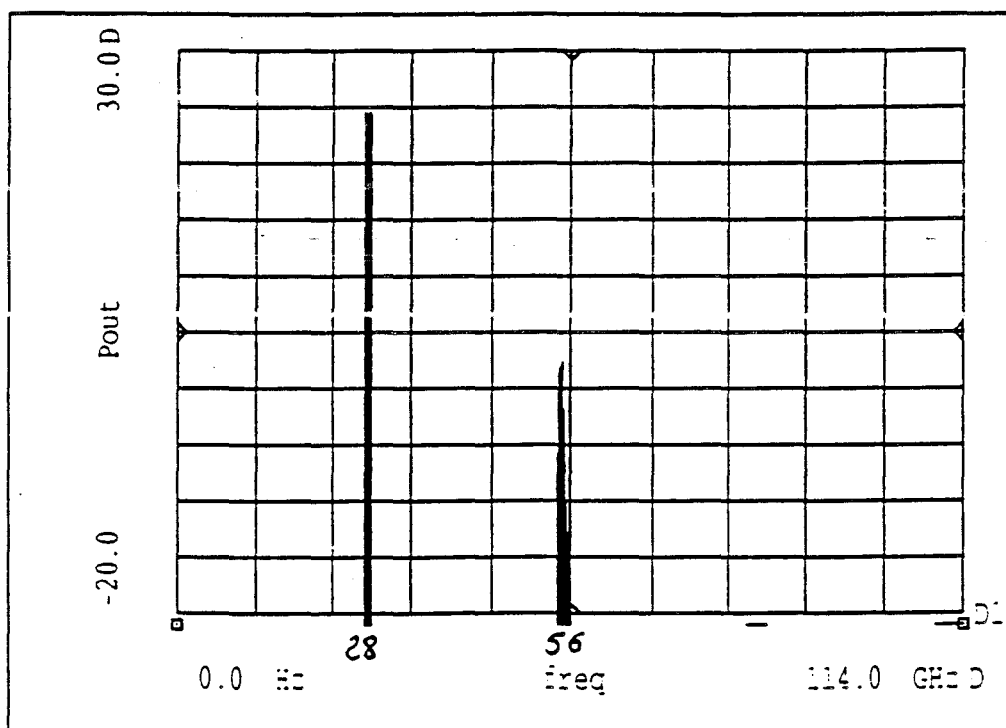


Figure IV-13b : Représentation du spectre de sortie de l'amplificateur à base de Wilkinsons

Figure IV-13 : Comparaison des spectres des amplificateurs à base de Wilkinsons et de Ratraces

De toute évidence la résistance de 50Ω insérée dans ce circuit n'est pas une charge adaptée à la fréquence $2f_0$.

Ces considérations nous permettent néanmoins d'envisager une plus grande atténuation de l'harmonique 2 dans le cas de l'amplificateur à ratraces.

La figure IV-13 compare les spectres de deux amplificateurs :

- l'un utilise des coupleurs Wilkinson.
- l'autre utilise des coupleurs Ratrace.

Nous constatons une différence de presque 15 dB sur les niveaux de l'harmonique 2 obtenus. De plus, il faut noter que si la longueur de la ligne d'accès à la résistance (Ligne L1) est pratiquement sans influence sur le niveau du fondamental, en revanche elle peut atténuer celui de l'harmonique 2. En conséquence, la longueur de cette ligne doit être optimisée pour l'harmonique 2.

S'il n'est pas possible de choisir un type de coupleur d'après les performances générales présentées par le Wilkinson et la Ratrace, nous avons toutefois opté pour le dernier étant donné son bon comportement à la fréquence $2f_0$.

IV-3.4.Conclusion

Nous avons étudié le coupleur « Ratrace » et le coupleur « Wilkinson » : deux coupleurs susceptibles d'être utilisés dans la réalisation de nos amplificateurs. Le choix s'est porté sur le Ratrace. D'autres topologies de coupleurs sont également disponibles ; cependant elles n'ont pas été retenues dans le cadre de notre réalisation. Diverses raisons peuvent être évoquées et à titre d'exemple, nous les signalons pour deux structures de coupleurs particulières.

Le coupleur « Branchline » procure un déphasage entre les signaux de 90° . Celui-ci peut être utilisé dans un amplificateur HRA comme décrit au premier chapitre. Hélas, ce type d'amplificateur

complique les circuits de sortie et en conséquence il n'est pas retenu pour une application en bande Ka.

Le coupleur de Lange procure également un déphasage entre les signaux de 90° . Après une étude sur le logiciel de simulation, ses dimensions nous ont paru très difficiles à graver sur alumine : les fentes de couplage entre les doigts doivent être inférieures à $100 \mu\text{m}$.

Nous allons aborder dans la partie suivante, l'étude d'amplificateurs en bande Ka.

IV-4. CONCEPTION DES AMPLIFICATEURS

La conception d'un amplificateur hybride passe toujours par le choix des composants, leurs caractérisations et leurs modélisations. La caractérisation et la modélisation ont été abordées en détail dans les chapitres précédents. Nous allons utiliser ces outils pour effectuer cette conception.

IV-4.1.Choix de composants

Cette étude fait partie d'un contrat DRET portant sur la « Conception de structures spéciales de transistors à effet de champ pour amplification classe B » [6]. La phase d'élaboration de ces composants a duré plus longtemps que prévu à cause, entre autres, de la mise au point des procédés de réalisation des ponts à air et de trous métallisés.

La partie d'étude portant sur la réalisation d'un démonstrateur hybride a débuté avec un composant issu d'un laboratoire industriel : le THOMSON TA33660, et s'est poursuivie avec un composant de la centrale de technologie de l'IEMN : le DHS10264.

IV-4.1.a.Le Thomson TA33660

Il s'agit d'un HEMT pseudomorphique sur AsGa qui possède six doigts de grille de $100 \mu\text{m}$ de largeur et $0,25 \mu\text{m}$ de longueur. La source est reliée à la masse par des trous métallisés. Nous disposons de cinq échantillons.

La première étape de la caractérisation concerne les mesures statiques et impulsionnelles. Un résumé des principales caractéristiques déduites de ces mesures est donné dans le tableau suivant :

Idss	Vp	Gm	Vgd br	Vgs br
450mA/mm	-0.5 V	550 mS/mm	-7.25 V	-7 V

Les caractéristiques hyperfréquences sont déduites des mesures petit signal des paramètres S à l'analyseur de réseau HP8510. Les principaux résultats sont présentés ci-dessous :

Gm	Cgs/Cgd	Gd	Fc	MAG à 28 GHz
850 mS/mm	8.5	50 mS/mm	70 GHz	8 dB

IV-4.1.b.Le DHS10264

Il s'agit également d'un HEMT pseudomorphique sur AsGa. Il possède huit doigts de grille de 50 μm de largeur et 0.15 μm de longueur. Ce composant, réalisé dans le cadre de la convention DRET n°91-100, devait à l'origine posséder des trous métallisés pour relier la source à la masse. Cette étape technologique a demandé une mise au point plus longue que prévu et les composants que nous avons utilisés en étaient dépourvus. La source étant mise à la masse par des fils d'or, les performances en gain de ces composants se sont trouvées notablement réduites.

Un résumé des principales caractéristiques déduites des mesures statiques et impulsionnelles est donné dans le tableau suivant :

Idss	Vp	Gm	Vgd br	Vgs br
530 mA/mm	-0.3 V	820 mS/mm	-8 V	-8 V

Les principaux résultats déduits des mesures hyperfréquences sont présentés ci-dessous :

Gm	Cgs/Cgd	Gd	Fc	MAG à 28 GHz
910 mS/mm	10	45 mS/mm	105 GHz	12 dB

IV-4.2. Conception d'amplificateurs

Après le choix des composants, leurs caractérisations et leurs modélisations, nous pouvons mettre en œuvre la phase de conception des amplificateurs. Celle-ci a pour but de définir les circuits passifs environnant le composant.

Trois fonctions doivent être réalisées :

- Coté entrée : séparation du signal d'entrée en deux parties égales.
Coté sortie : couplage des signaux issus des éléments actifs.
- Polarisation des transistors à effet de champ.
- Adaptations des TECs en entrée et en sortie.

Des coupleurs ratrice sont utilisés en entrée et en sortie pour mettre en parallèle les étages amplificateurs. Ceux-ci ont été décrits dans la partie précédente.

Des tés de polarisation spécifiques vont nous permettre d'appliquer les tensions sur le composant côté grille et côté drain. Ces circuits doivent être totalement transparents à la fréquence de fonctionnement.

Les circuits adaptateurs transforment les impédances d'entrée et de sortie optimales du composant en impédance 50 Ω .

Dans un premier temps, nous présentons la conception des tés de polarisation puis la technique d'obtention des éléments adaptateurs d'impédances.

IV-4.2.a. Les tés de polarisation

Le rôle des tés de polarisation est d'amener les composantes continues au niveau du composant. Le schéma de principe classiquement utilisé est donné figure IV-14.

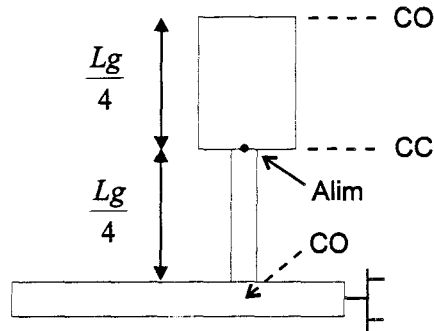
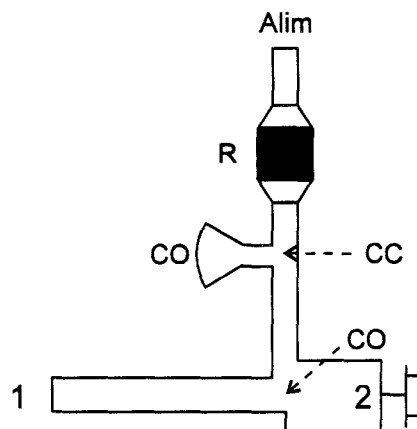


Figure IV-14 : Configuration de base du Té de polarisation

Théoriquement, le fil qui amène la tension continue est connecté sur un court-circuit hyperfréquence (Alim) grâce à un tronçon en circuit-ouvert de longueur $\lambda/4$. Un second tronçon en $\lambda/4$ permet de présenter un circuit-ouvert au point de jonction avec l'amplificateur : il rend le té de polarisation « invisible » pour le signal de fréquence fondamentale.

Le circuit utilisé en pratique intègre souvent un autre élément : une résistance additionnelle qui est destinée à réduire le risque d'oscillation du composant en basse fréquence. Cette résistance est également « invisible » à la fréquence de fonctionnement de l'amplificateur. Le schéma du té de polarisation finalement retenu pour notre réalisation est présenté figure ci-dessous.



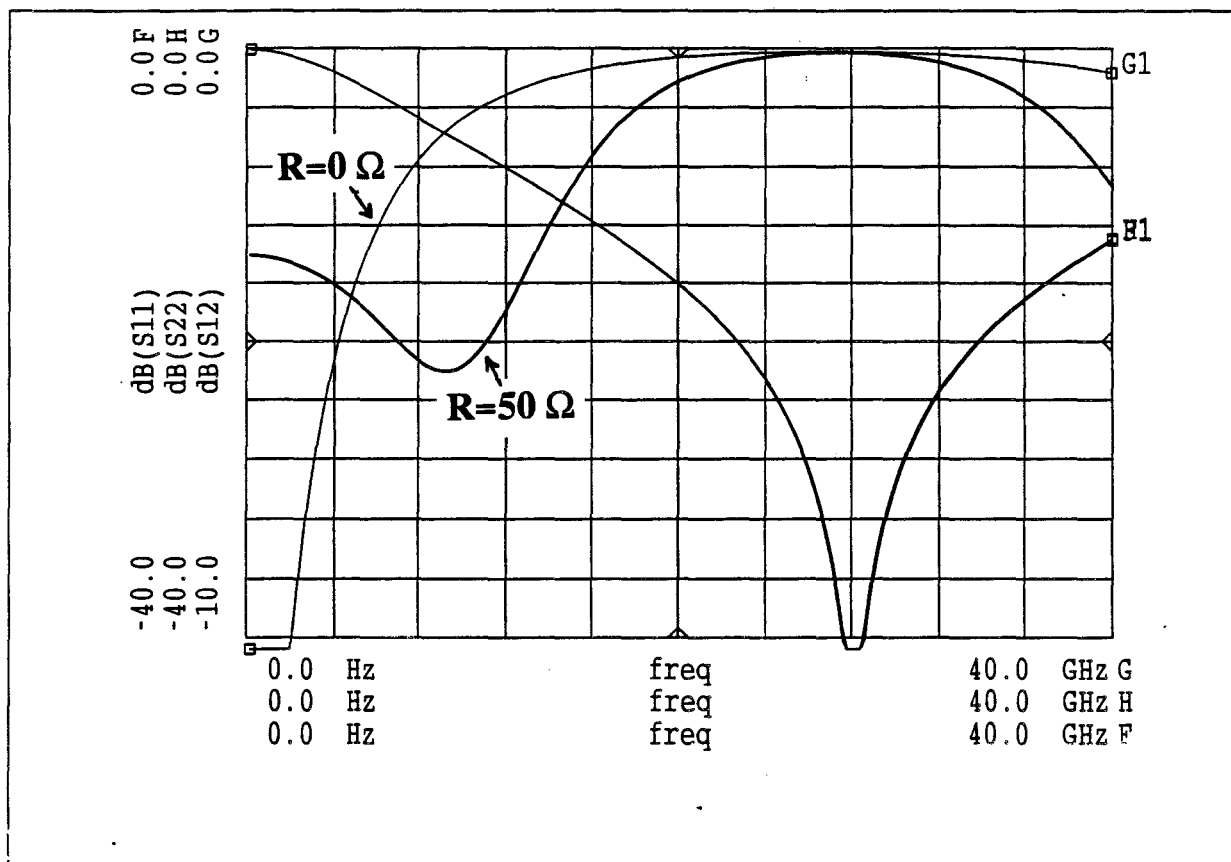


Figure IV-15 : Performances du té de polarisation
avec et sans résistance anti-oscillation

Une réalisation, dans des conditions d'adaptation quasi - idéales (50Ω cotés 1 et 2), effectuée au laboratoire antérieurement [7] a montré que l'on perd un peu plus de 3 dB dans la bande DC-15 GHz, entre les extrémités 1 et 2 de la ligne. La simulation de la figure IV-15 porte sur un Té de polarisation centré sur 28 GHz. Nous constatons qu'effectivement pour des fréquences inférieures à 15 GHz, l'atténuation est d'un peu plus de 3 dB dans le cas d'une résistance de 50Ω .

Néanmoins, cette atténuation pour les plus basses fréquences est relativement faible comparée à l'accroissement des performances de gain des transistors utilisés : comme nous le verrons par la suite, l'atténuation induite par l'élément à pertes du Té de polarisation est insuffisante et des oscillations parasites sont encore possibles. Nous allons développer maintenant la technique de conception des circuits adaptateurs.

IV-4.2.b. Les circuits adaptateurs

Pour simuler le fonctionnement non-linéaire de l'amplificateur en régime de puissance, nous utilisons les méthodes d'équilibrage harmonique du simulateur. Optimiser les éléments distribués de l'amplificateur par cette méthode procure souvent de mauvais résultats. Pour cela, nous avons développé une méthode intermédiaire [8] qui nécessite deux étapes :

- L'obtention des impédances optimales non - linéaires du composant.
- L'optimisation linéaire des circuits adaptateurs sur ces impédances.

La principale limitation de cette méthode est la bande de fréquences très réduite dans laquelle la méthode est applicable. Les avantages sont la rapidité et la fiabilité des calculs.

Nous allons décrire la première partie de la méthode.

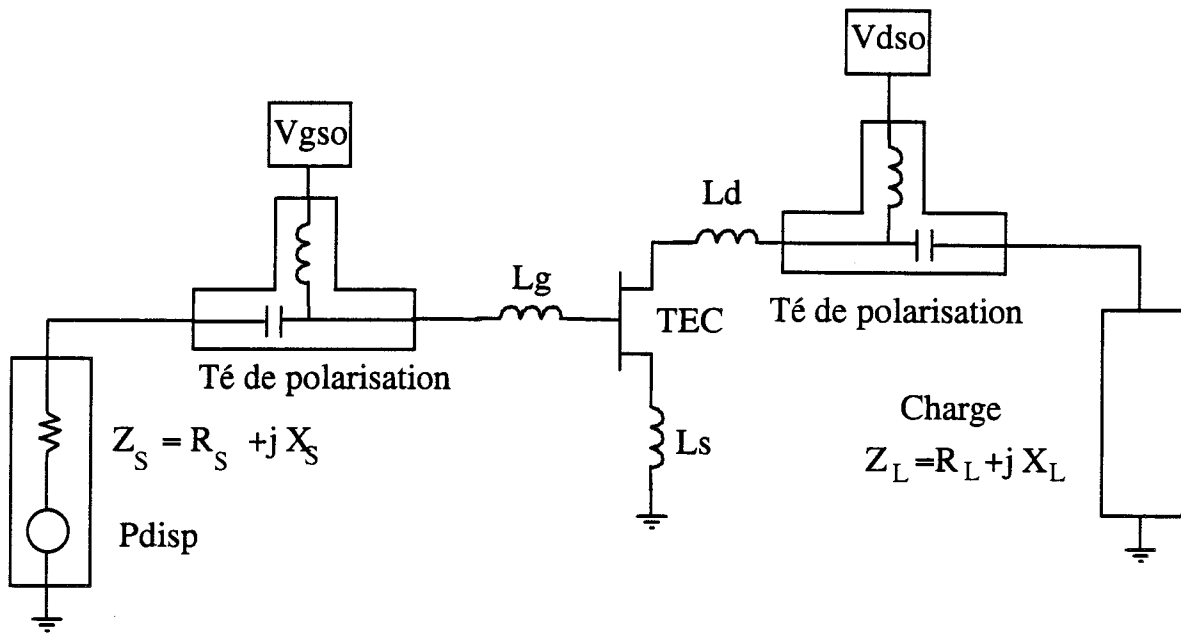


Figure IV-16 : Circuit de simulation utilisé

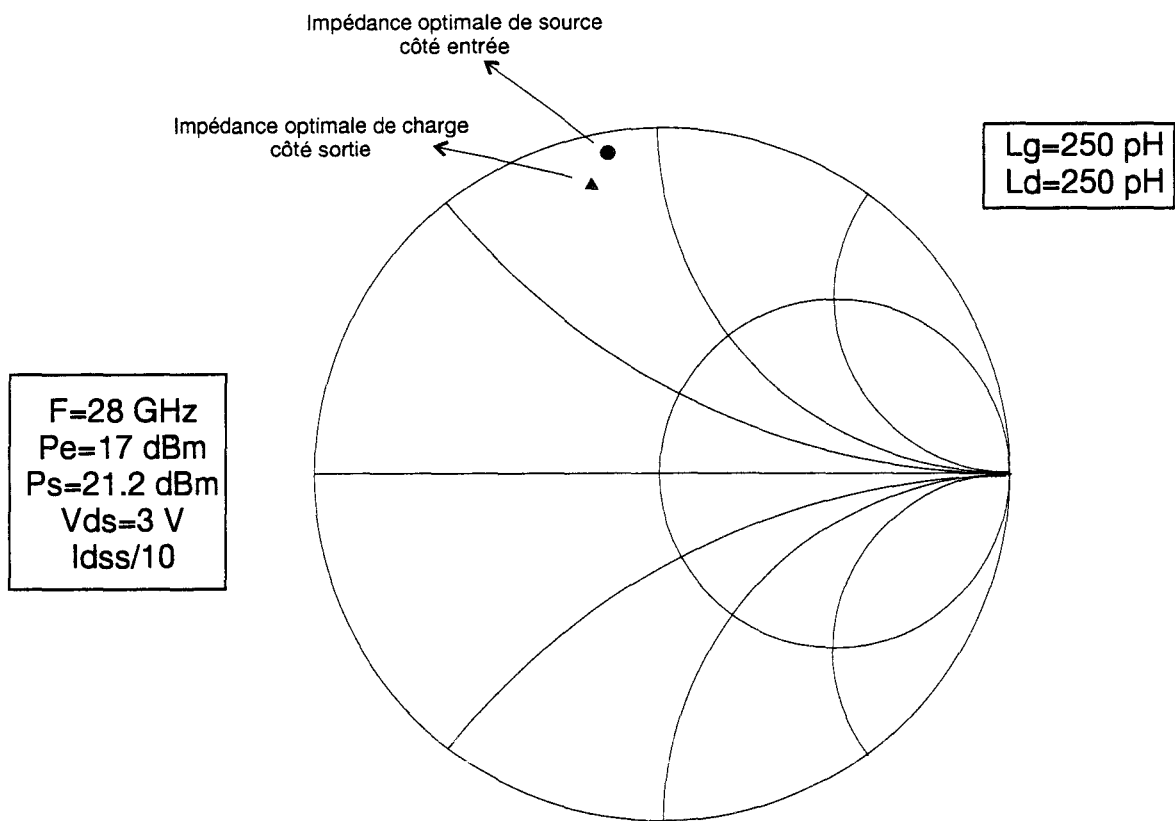


Figure IV-17a : Impédances optimales d'entrée et de sortie du TA33660

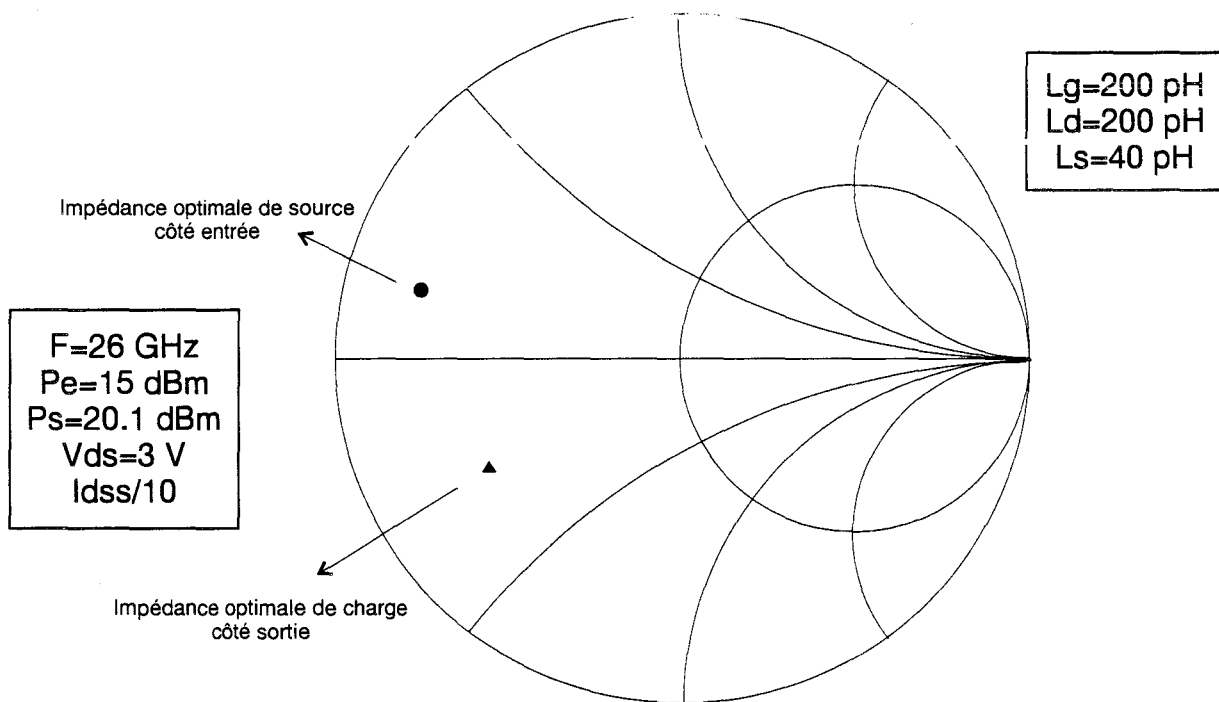


Figure IV-17b : Impédances optimales d'entrée et de sortie du DHS10264

Figure IV-17 : Impédances optimales obtenues par simulation pour un point de polarisation classe B

IV-4.2.b.1. Obtention des impédances optimales non-linéaires

En fonctionnement linéaire, la connaissance des impédances optimales du composant à partir des mesures de paramètres S est immédiate.

En régime non-linéaire, la détermination de ces impédances peut s'effectuer par approximations successives en utilisant le modèle grand signal du composant. Le schéma permettant de faire les simulations est présenté figure IV-16.

Le transistor est connecté à deux tés de polarisation par les éléments d'accès selfiques L_g , L_s et L_d . Coté sortie, il est chargé par une impédance ajustable Z_L . Coté entrée, le générateur possède une impédance interne ajustable.

La méthode de calcul mise en œuvre consiste à faire varier les impédances du générateur et de la charge afin d'obtenir à la fois un maximum de puissance dans la charge et une bonne adaptation d'entrée du composant. Pour réaliser l'adaptation d'entrée, on s'assure que le signal appliqué au transistor a une amplitude deux fois plus petite par rapport à celle du générateur et une phase identique. Lorsque ces deux conditions sont réalisées, nous obtenons les valeurs des impédances optimales pour une fréquence, une puissance d'entrée et une polarisation fixées. Dans notre étude, la fréquence d'entrée est de l'ordre de 28 GHz (ou 26 GHz) et la polarisation est choisie pour obtenir un fonctionnement de type classe B. Il reste donc à appliquer la méthode pour plusieurs niveaux de puissance d'entrée de manière à obtenir un niveau de puissance de sortie correspondant à une compression du gain de 1 dB.

Les différentes simulations effectuées ont fourni les valeurs des impédances optimales à présenter aux composants DHS10264 et TA33660. Elles sont données sur la figure IV-17 compte tenu des valeurs typiques de L_s , L_d et L_g représentatives des fils de connexion de la technologie hybride. Nous pouvons noter que celles du TA33660 sont proches du bord de l'abaque ce qui laisse présager des problèmes d'oscillation et des difficultés d'adaptation. Les impédances optimales

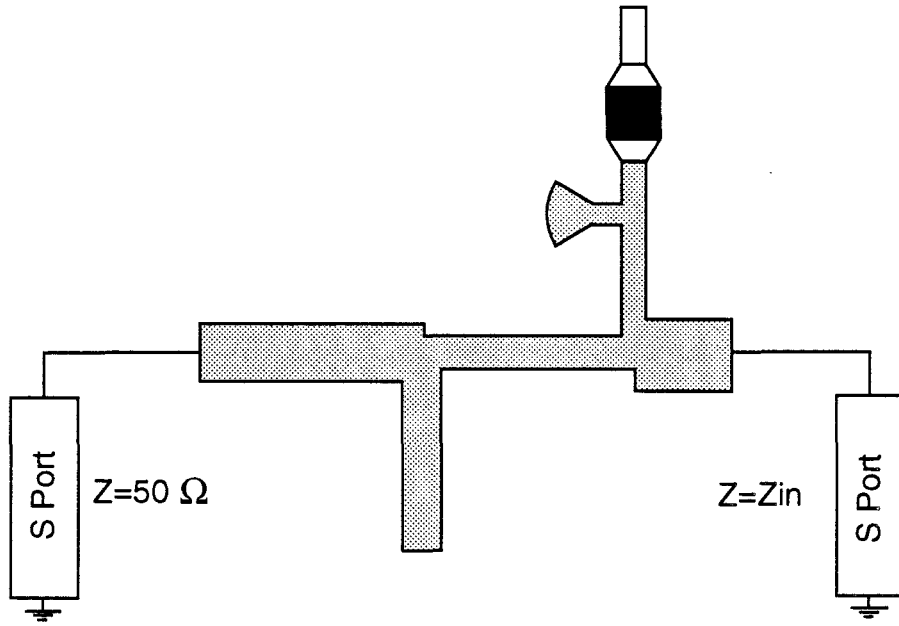


Figure IV-18 : Schéma d'optimisation du circuit adaptateur d'entrée

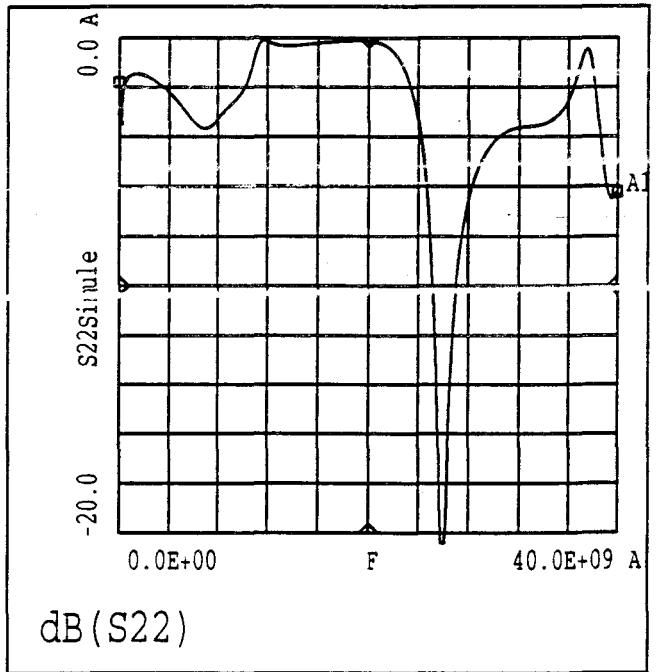
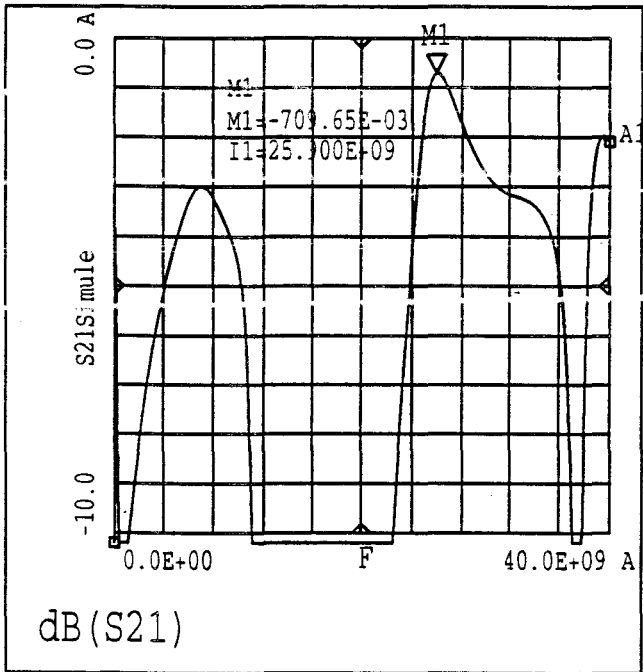
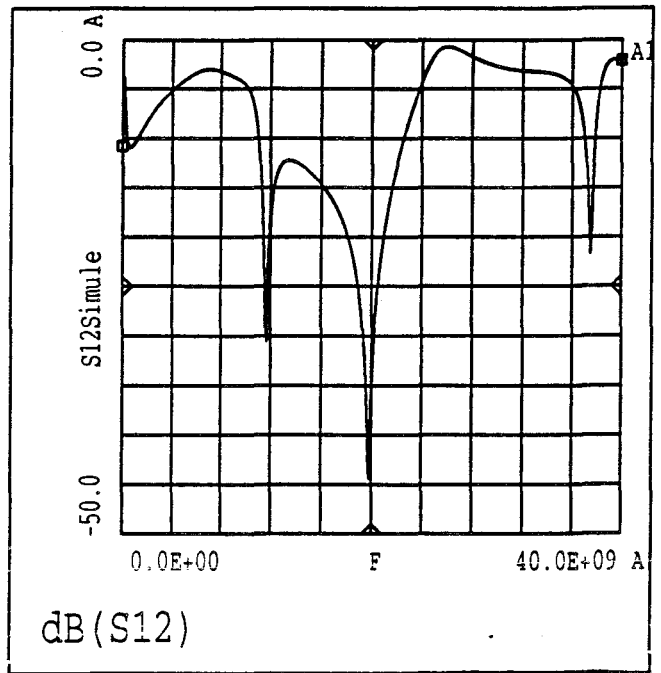
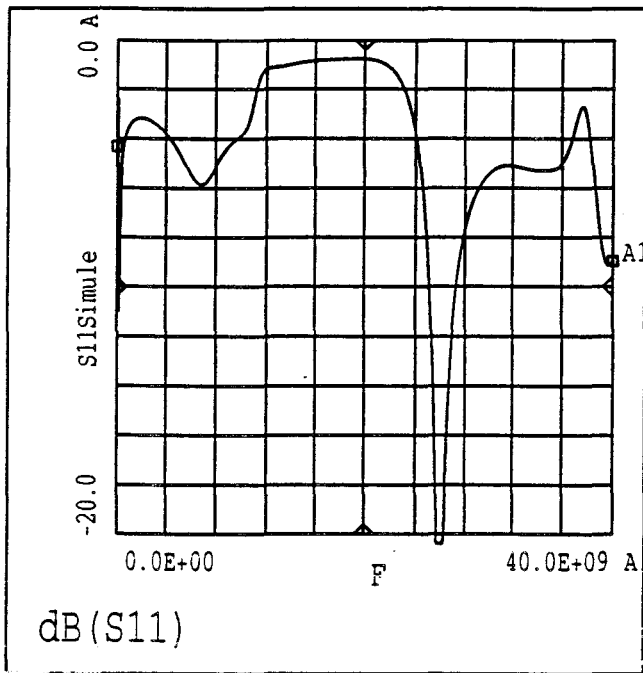


Figure IV-19 : Résultats de simulations du circuit d'entrée pour le DHS10264

d'entrée et de sortie du TEC étant connues, nous pouvons passer à la conception des circuits adaptateurs.

IV-4.2.b.2.Optimisation linéaire des circuits adaptateurs.

Une analyse petit signal (en paramètres S) suffit maintenant pour optimiser les adaptateurs. Le schéma utilisé pour l'entrée est présenté figure IV-18 ; le circuit est constitué de stubs et de tronçons de lignes dont les dimensions sont à optimiser. Nous y ajoutons également le té de polarisation. Le circuit est encadré par deux ports de simulation des paramètres S ; l'un par rapport à 50Ω et l'autre par rapport à l'impédance d'entrée ou de sortie optimale obtenue par simulation en classe B et en grand signal. Les trois critères d'optimisation sont des pertes minimales et une bonne adaptation en entrée comme en sortie.

L'optimisation est en général très rapide si l'impédance présentée par le transistor n'est pas trop faible.

Dans notre cas, une adaptation simple stub suffit puisque nous n'avons pas de contrainte au niveau de la bande passante.

La figure IV-19 montre les résultats d'une optimisation d'un circuit d'adaptation d'entrée pour le transistor DHS10264. Autour de la fréquence centrale, nous obtenons des pertes d'environ 0.7 dB. Les coefficients de réflexion sont de l'ordre de -15 dB dans une bande de 1 GHz.

La méthode de conception étant décrite, nous l'appliquons aux deux transistors présentés : le TA33660 et le DHS10264. L'amplificateur basé sur le composant TA33660 a été réalisé à 28 GHz tandis que celui qui utilise le DHS10264 est centré sur 26 GHz. Dans la partie suivante, nous présentons les résultats des simulations linéaires et non-linéaires en parallèle avec les mesures en petit signal à l'analyseur de réseaux et les mesures en puissance.

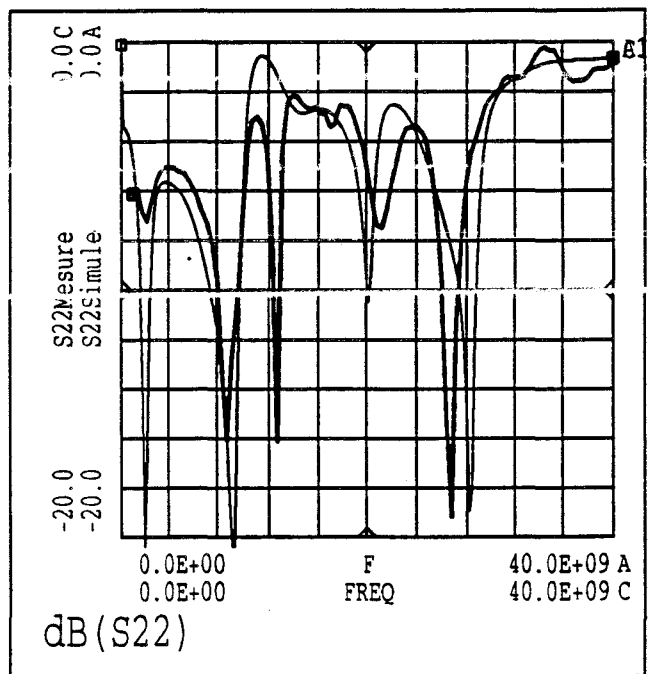
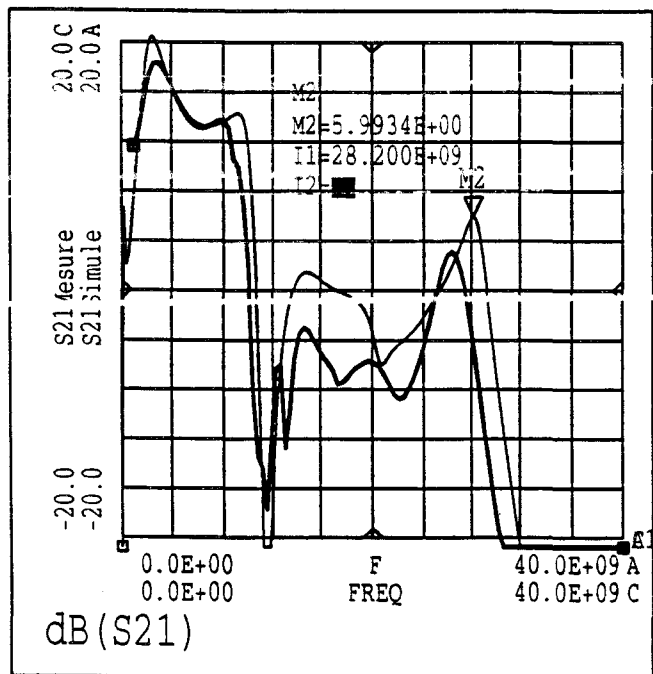
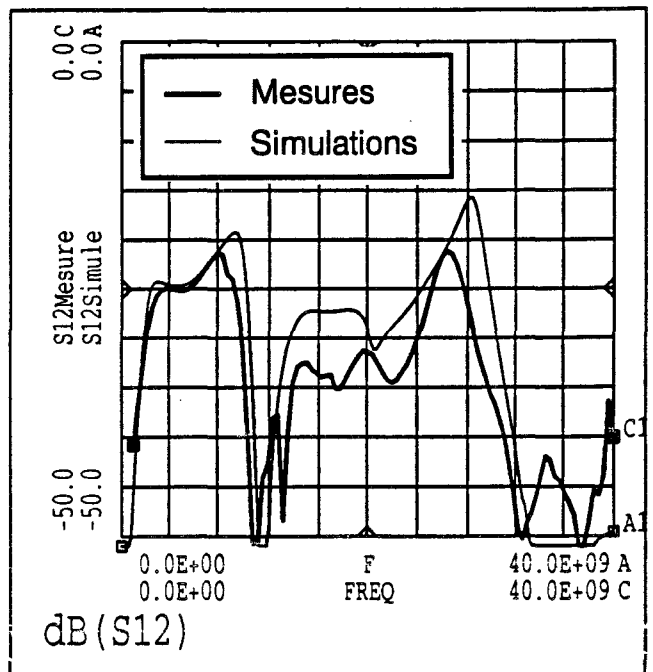
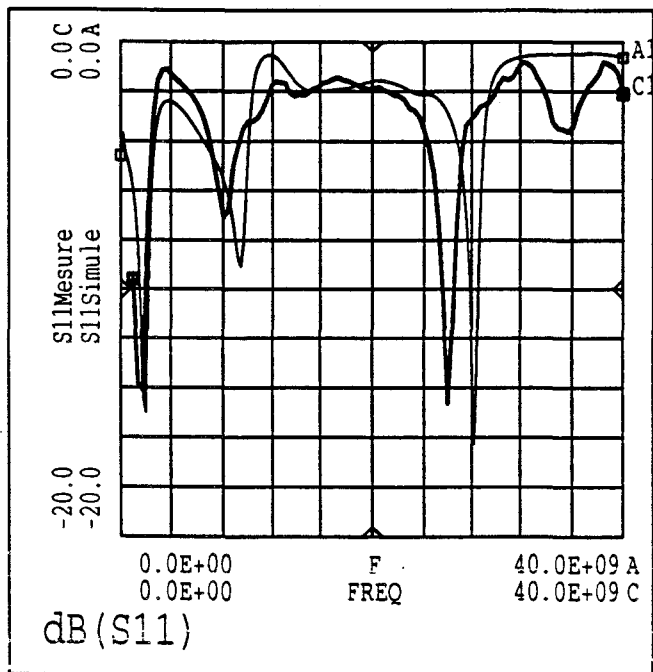


Figure IV 20 : Comparaisons mesures / simulations en petit signal de l'amplificateur à base de TA33660 pour une polarisation classe A

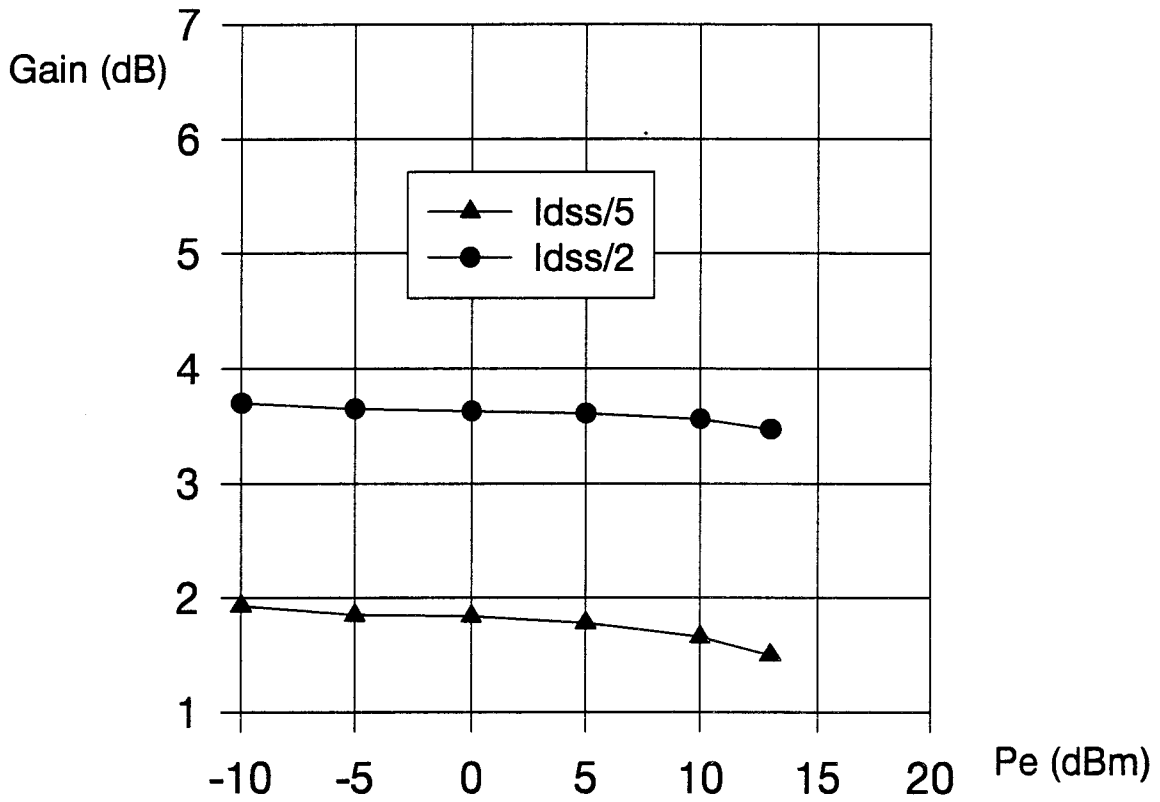
IV-4.3.Comparaisons simulations / mesures

IV-4.3.a.Amplificateur à TA33660

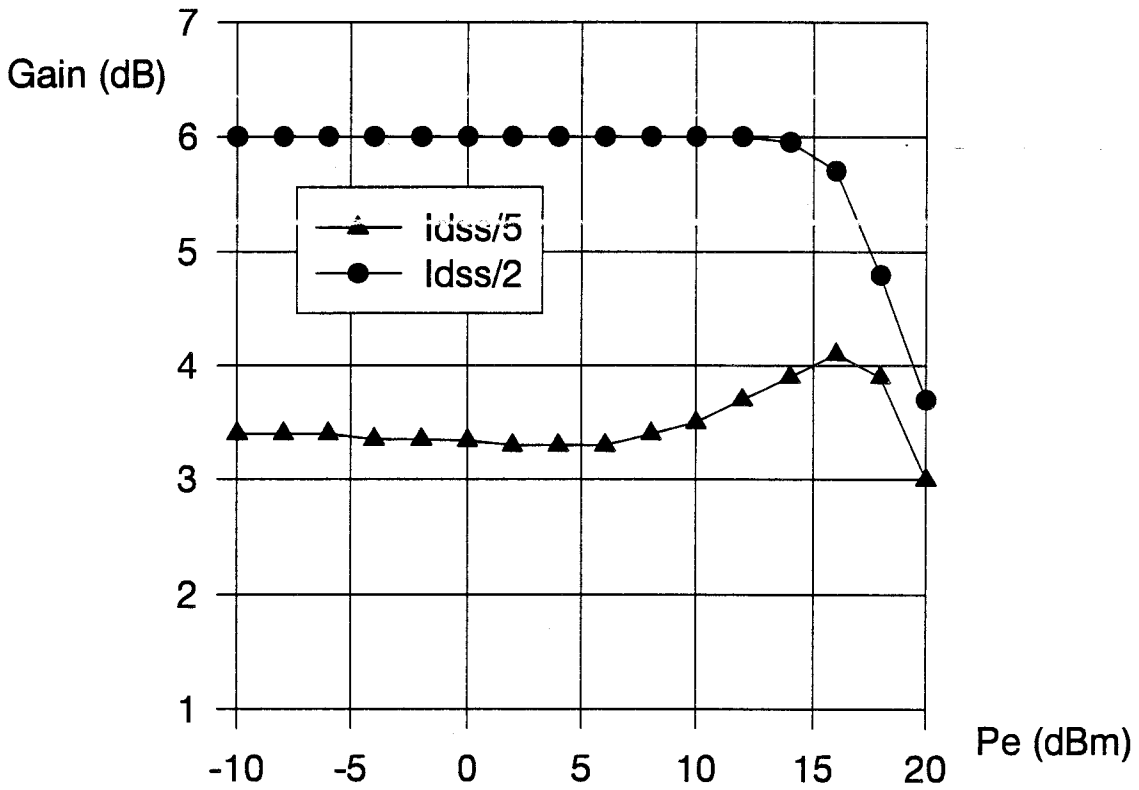
Pour cause d'instabilité, l'amplificateur n'a pu être mesuré en classe B. Nous avons donc essayé d'autres polarisations pour améliorer la stabilité : une en classe A ($I_{dss}/2$) et l'autre en classe AB ($I_{dss}/5$). La figure IV-20 présente la comparaison des mesures de paramètres S avec les simulations linéaires dans le cas de la classe A. Le tableau ci-dessous résume les principaux résultats. Les coefficients de réflexion sont définis dans une bande de 1 GHz.

	Simulation	Expérimentation
Fréquence centrale	28 GHz	26 GHz
Gain maximum	6 dB	3.3 dB
Réflexion en entrée	-10 dB	-10 dB
Réflexion en sortie	-15 dB	-15 dB

Nous constatons tout d'abord un décalage de la fréquence d'utilisation de l'ordre de 2 GHz et une différence de gain de 2.7 dB. Ces écarts sont probablement dus, d'une part, aux variations technologiques lors de la réalisation des circuits d'adaptation et, d'autre part, aux différences de caractéristiques entre le transistor mesuré pour la modélisation et celui utilisé dans l'amplificateur. Une étude de sensibilité aux incertitudes de gravure des éléments adaptateurs nous a permis de constater que ces écarts sont prévisibles comme cela sera abordé lors des rétro-simulations. La forte sensibilité du circuit est essentiellement causée par les faibles impédances d'entrée et de sortie à présenter au transistor pour obtenir les meilleures performances.

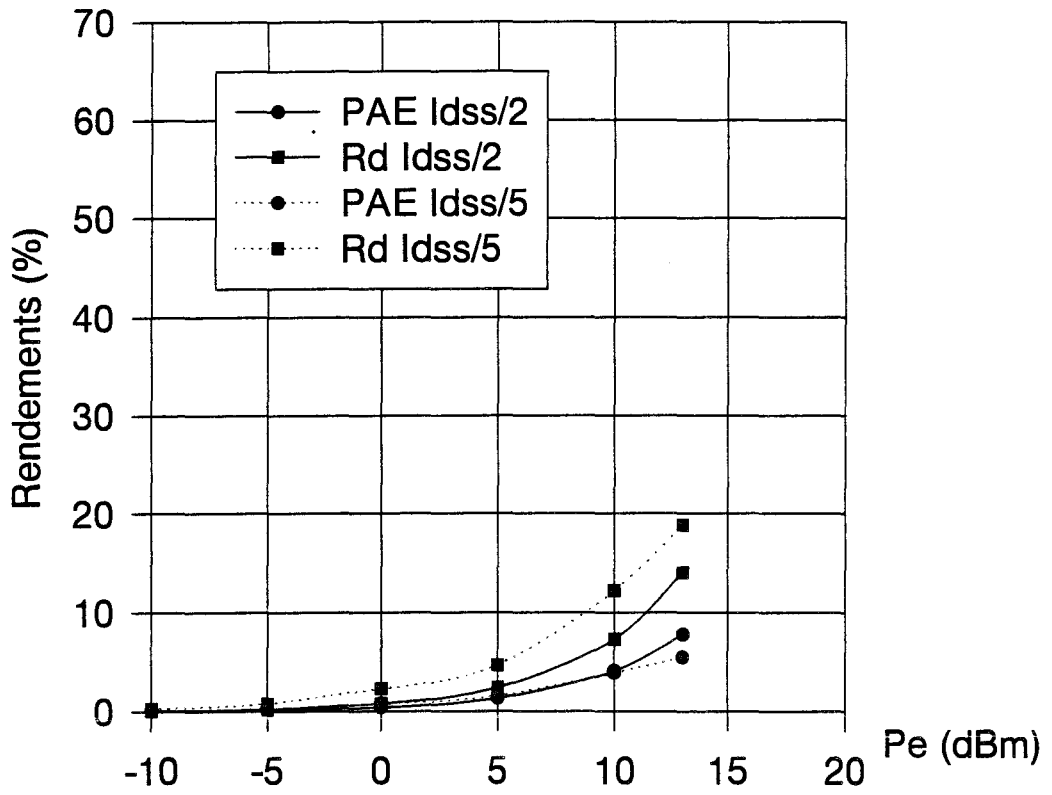


Performances expérimentales en puissance
de l'amplificateur à TA33660

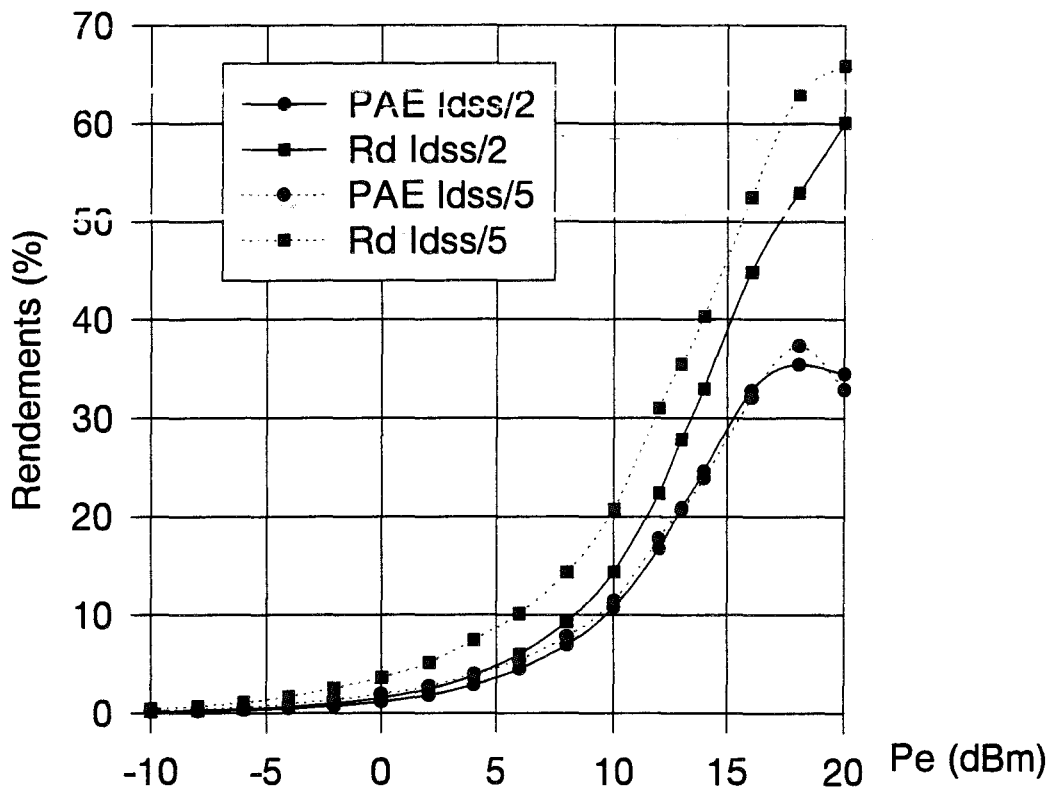


Performances théoriques en puissance
de l'amplificateur à TA33660

Figure IV-21a : Simulations et mesures en puissance de l'amplificateur à TA33660
pour deux points de fonctionnement



Rendements expérimentaux de l'amplificateur à TA33660



Rendements théoriques de l'amplificateur à TA33660

Figure IV-21b : Simulations et mesures en puissance de l'amplificateur à TA33660 pour deux points de fonctionnement

Les comparaisons expérience - théorie des performances de gain et de rendement sont représentées respectivement sur les figures IV-21a et IV-21b pour les deux cas de polarisations : classe A ($I_{dss}/2$) et classe AB ($I_{dss}/5$). La puissance d'entrée appliquée n'a pu dépasser 13 dBm pour une raison d'indisponibilité du matériel adéquat à cette époque.

L'observation principale faite sur ces figures est une importante différence de gain entre expérience et théorie : près de 2 dB en classe A comme en classe B en défaveur de la réalisation expérimentale. Un comportement similaire a déjà été observé lors de l'étude en petit signal.

La faiblesse du gain obtenu expérimentalement est accompagnée par un niveau de puissance de sortie voisin de la moitié de celui prévu par la théorie. Par contre, l'examen des puissances continues donne des courants moyens de drain à peu près identiques.

En raison des faibles performances obtenues, ce type d'étage n'a pas été développé dans une configuration push - pull. Nous présentons maintenant les résultats obtenus à partir des composants du laboratoire.

IV-4.3.b. Amplificateur à DHS10264

Un essai de validation du circuit réalisé pour le DHS10264 est montré sur la figure IV-22. Celle-ci présente la comparaison des mesures de paramètres S avec les simulations linéaires pour une polarisation classe A. Le tableau ci-après résume les principaux résultats. Les coefficients de réflexion sont définis dans une bande de 1 GHz.

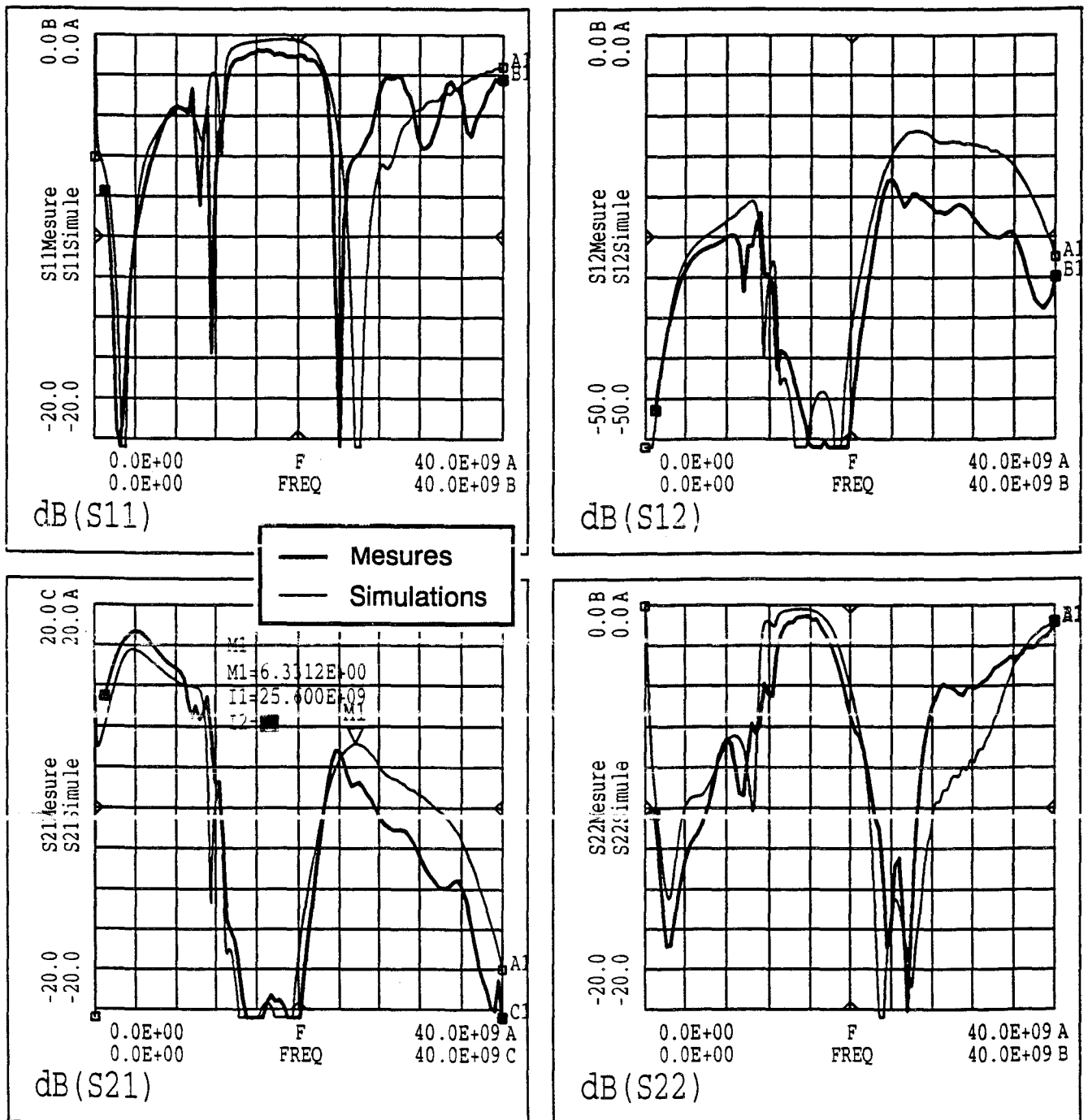


Figure IV-22 : Comparaisons mesures / simulations en petit signal de l'amplificateur à base de DHS10264 pour une polarisation classe A

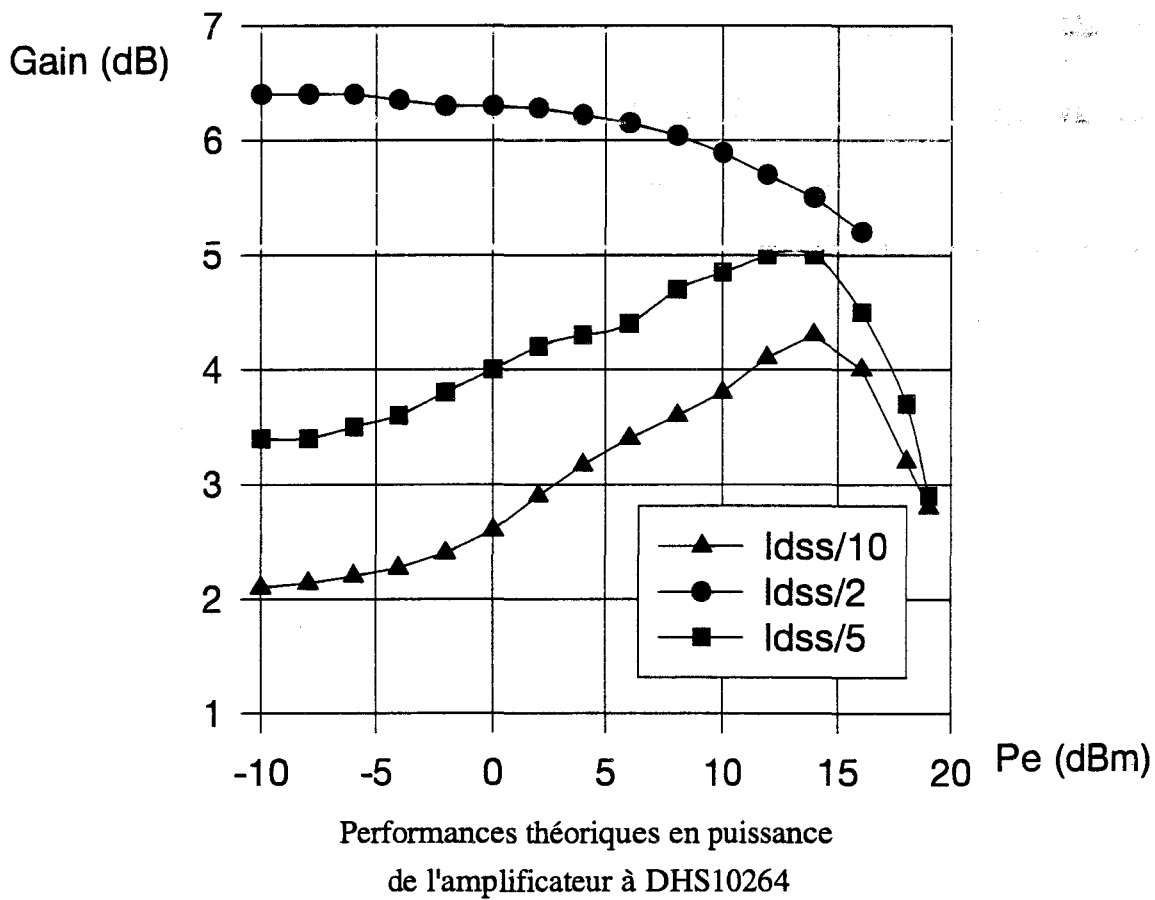
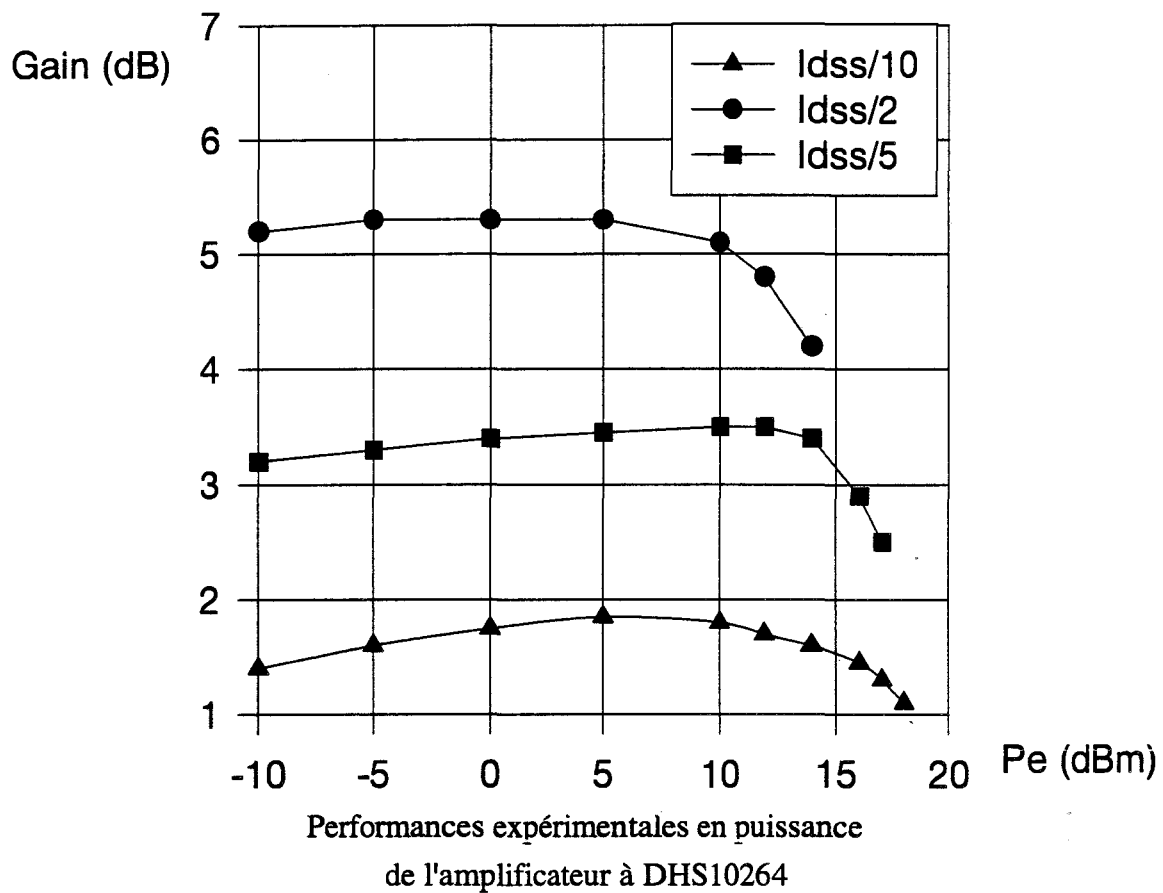
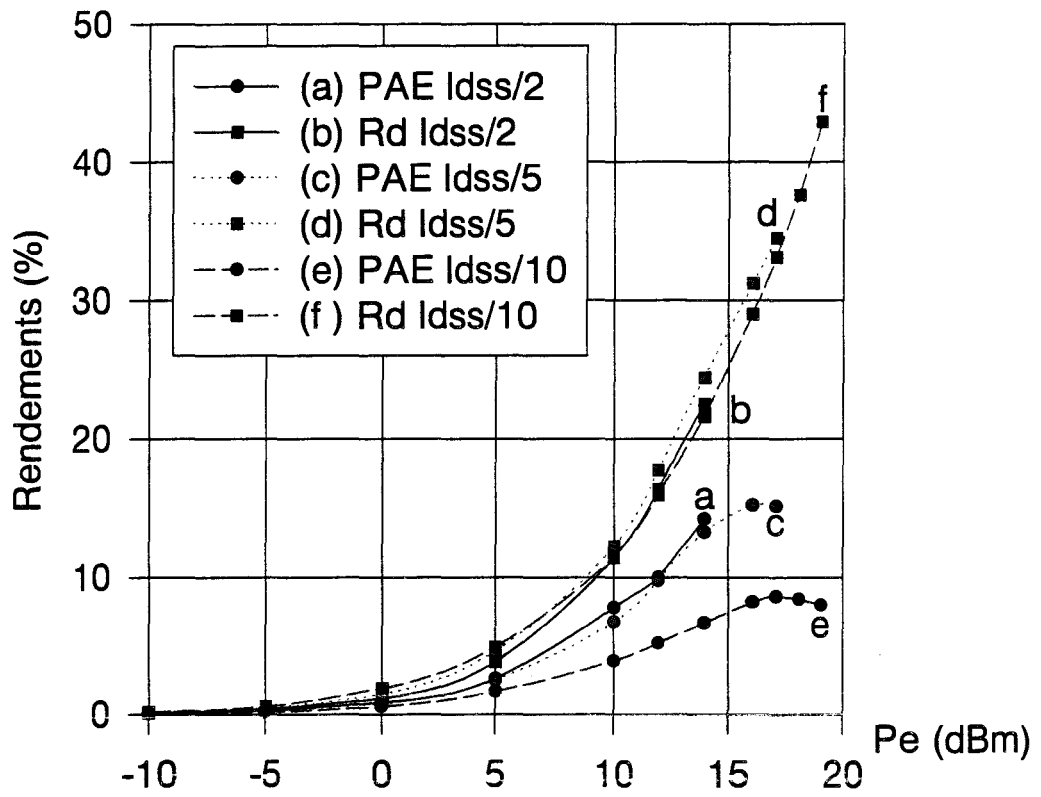
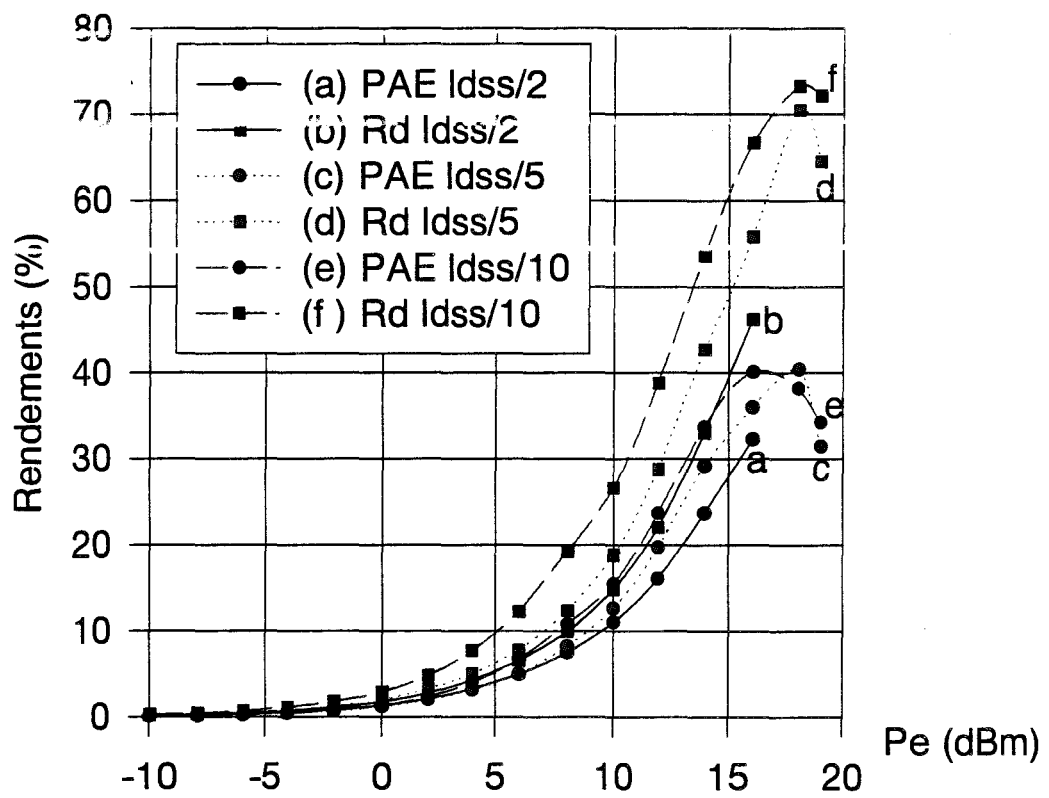


Figure IV-23a : Simulations et mesures en puissance de l'amplificateur à DHS10264 pour trois points de fonctionnement



Rendements expérimentaux de l'amplificateur à DHS10264



Rendements théoriques de l'amplificateur à DHS10264

Figure IV-23b : Simulations et mesures des rendements de l'amplificateur à DHS10264 pour trois points de fonctionnement

	Simulation	Expérimentation
Fréquence centrale	26 GHz	24 GHz
Gain maximum	6.3 dB	5.7 dB
Réflexion en entrée	-20 dB	-15 dB
Réflexion en sortie	-17 dB	-15 dB

Nous constatons, comme dans l'étude précédente, un décalage de la fréquence d'utilisation de l'ordre de 2 GHz. Mais, l'écart au niveau du gain, de 0.6 dB seulement, est beaucoup moins important que dans le cas de l'amplificateur précédent. Comme nous l'avons vu auparavant, les impédances optimales d'entrée et de sortie du DHS10264 sont plus au centre de l'abaque que celles du TA33660. Par conséquent, l'amplificateur est beaucoup moins sensible aux variations technologiques.

Les figures IV-23a et IV-23b décrivent les mesures en puissance et les simulations non-linéaires pour des points de repos classe A ($I_{dss}/2$), classe B peu profonde ($I_{dss}/5$) et profonde ($I_{dss}/10$).

En ce qui concerne le gain, les différences entre mesures et simulations sont faibles à petits niveaux de puissance d'entrée quelle que soit la classe de fonctionnement. Par contre des différences de comportement importantes apparaissent lorsque le niveau de puissance d'entrée croît ; ces différences sont particulièrement marquées en classes AB et B. En effet, alors que les simulations prévoient une augmentation du gain de près de 2 dB en fonction du niveau d'entrée, les mesures ne laissent apparaître qu'une très légère croissance.

Aux niveaux de puissance les plus élevés, le gain mesuré est inférieur au gain simulé de 1,5 dB en classe AB et de 3 dB en classe B.

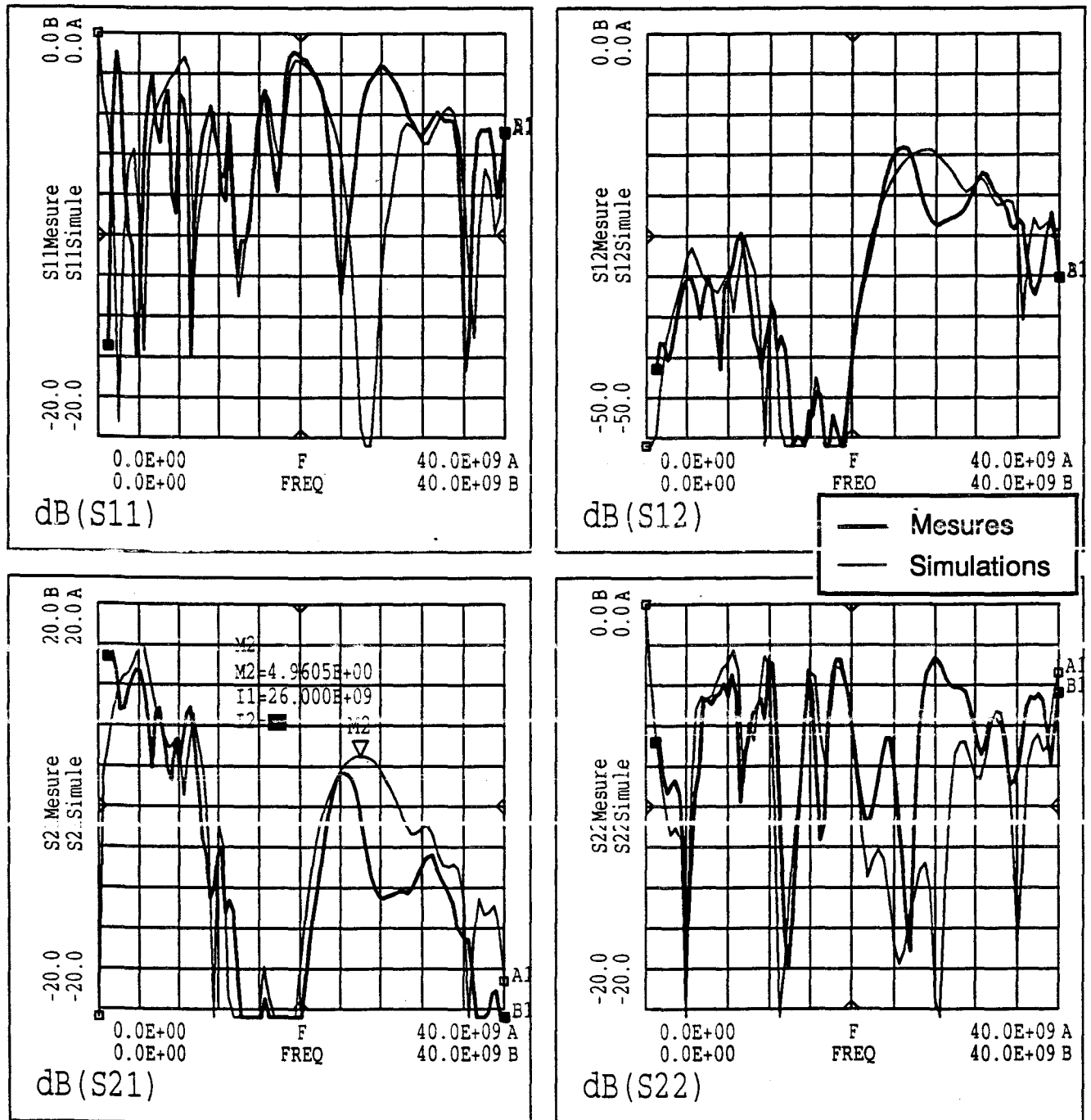


Figure IV-24 : Comparaisons mesures / simulations en petit signal du Push-Pull
à base de DHS10264 pour une polarisation classe A

Cette faiblesse du gain mesuré est cependant moindre que dans le cas du transistor Thomson. Le rendement de drain expérimental atteint 40 % au plus fort niveau de la puissance d'entrée, contre 70 % prévus dans la simulation. Cet écart n'est pas imputable à des différences entre les valeurs moyennes théorique et expérimentale du courant de drain car celles-ci sont très proches.

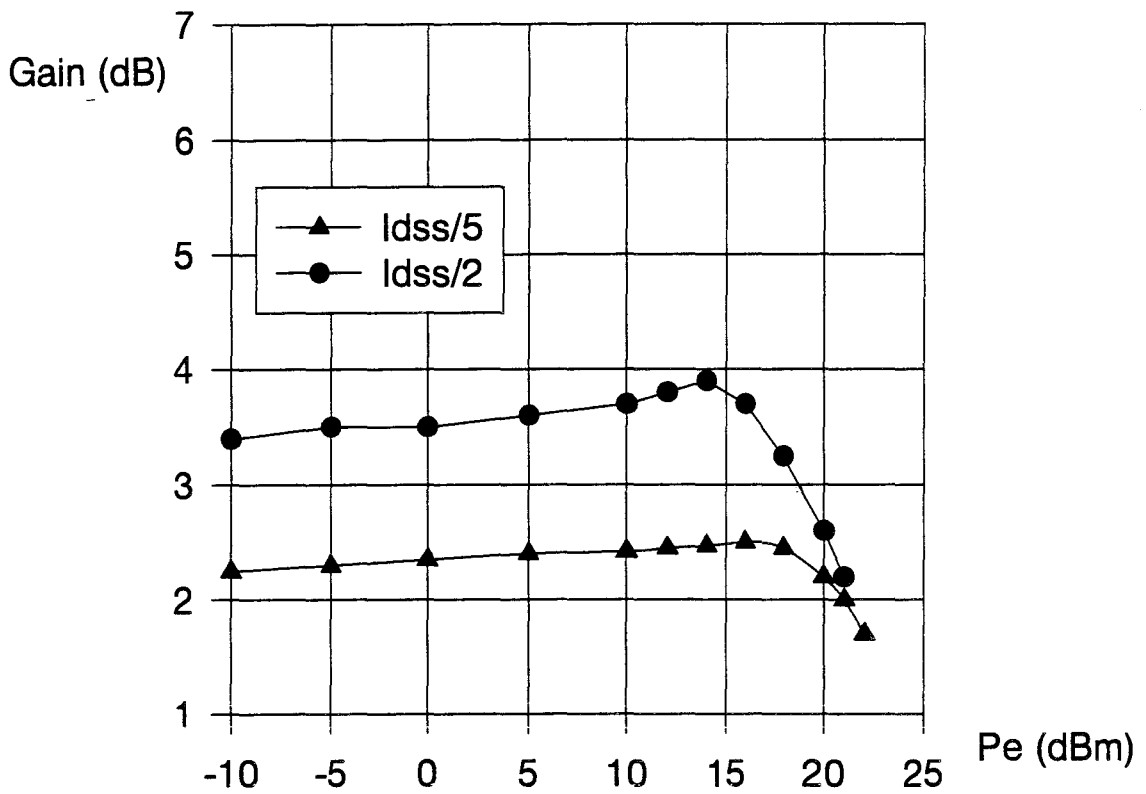
L'analyse de ces résultats semble indiquer que le composant est probablement désadapté dans les modes de fonctionnement classe AB et classe B à fort niveau. Cette désadaptation peut provenir d'un problème de modélisation. En effet, comme cela a déjà été indiqué au chapitre précédent, le modèle n'a pu être validé expérimentalement dans ces modes de fonctionnement : pour cause d'oscillation, le transistor n'a pu être mesuré au banc de charge active.

Malgré les déficiences ci-dessus, les performances du démonstrateur réalisé avec le DHS10264 étant supérieures à celles obtenues avec le Thomson TA33660, ce composant a été retenu pour la mise au point d'un Push - pull.

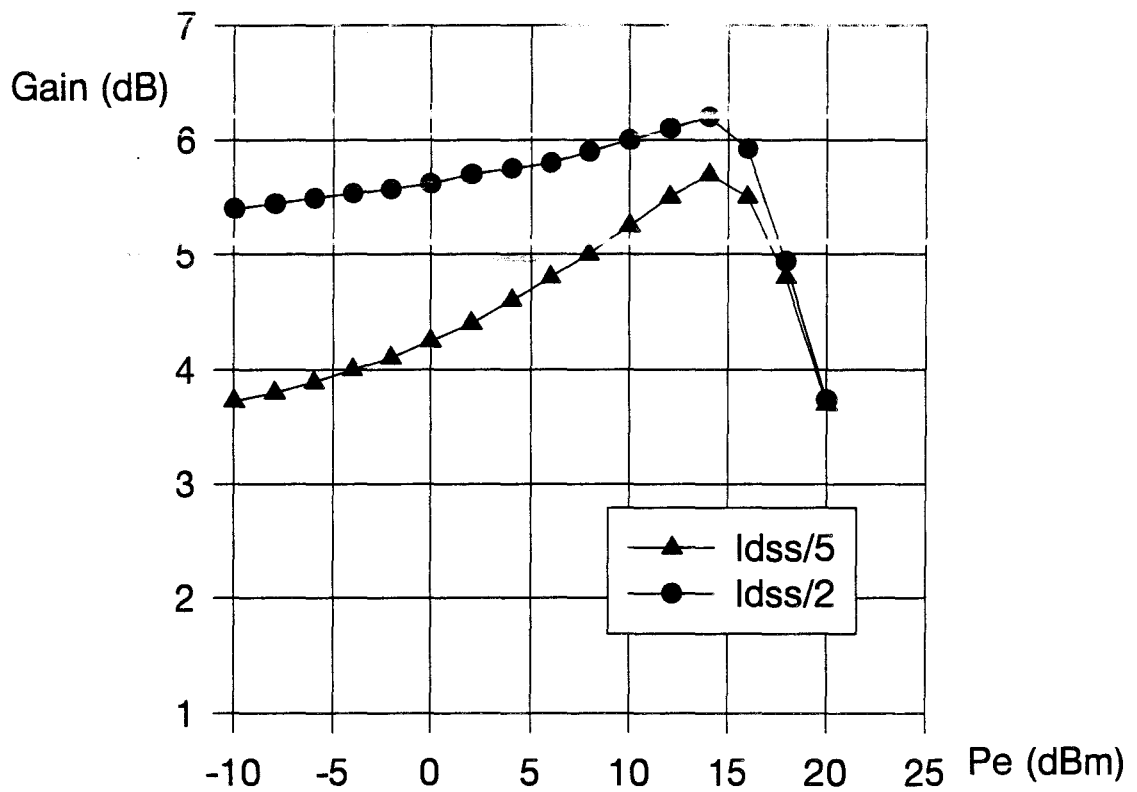
IV-4.3.c. Amplificateur Push-Pull à DHS10264

Un essai de validation du circuit push-pull réalisé pour le DHS10264, dont un synoptique est représenté sur la figure I-7, est montré sur la figure IV-24. Celle-ci présente la comparaison des mesures de paramètres S avec les simulations linéaires pour une polarisation classe A. Le tableau suivant résume les principaux résultats.

	Simulation	Expérimentation
Fréquence centrale	26 GHz	24 GHz
Gain maximum	5 dB	3.5 dB
Réflexion en entrée	-20 dB	-10 dB
Réflexion en sortie	-15 dB	-10 dB

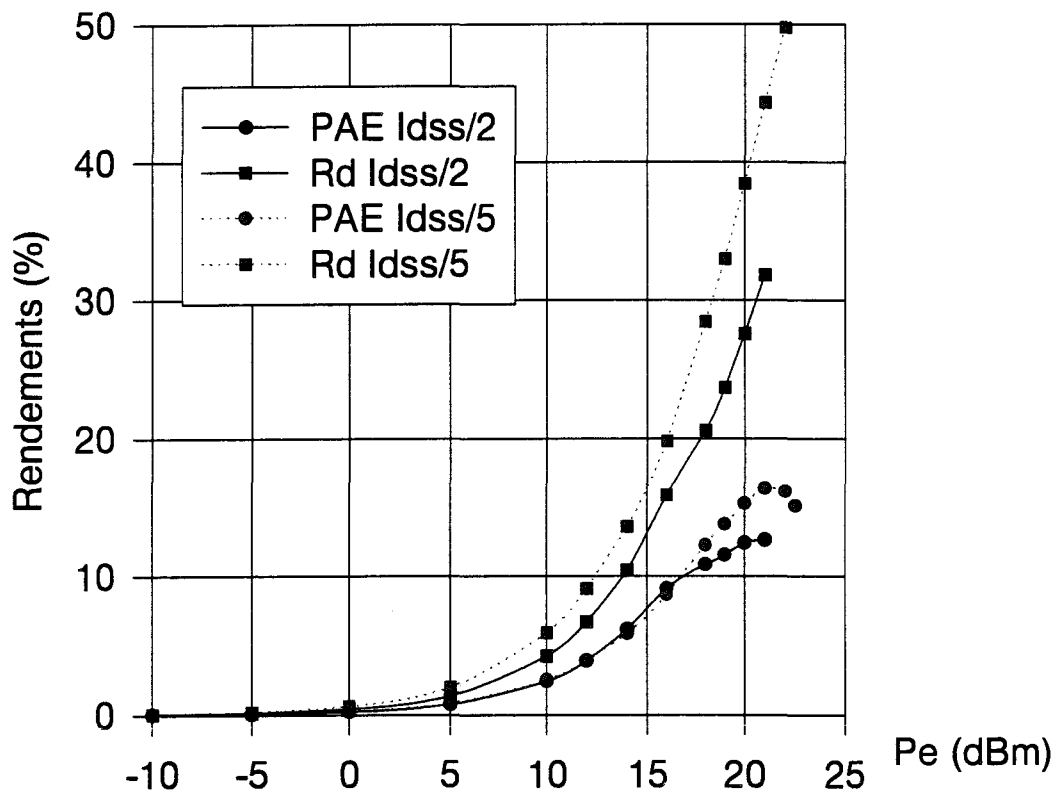


Performances expérimentales en puissance de l'amplificateur push-pull à DHS10264

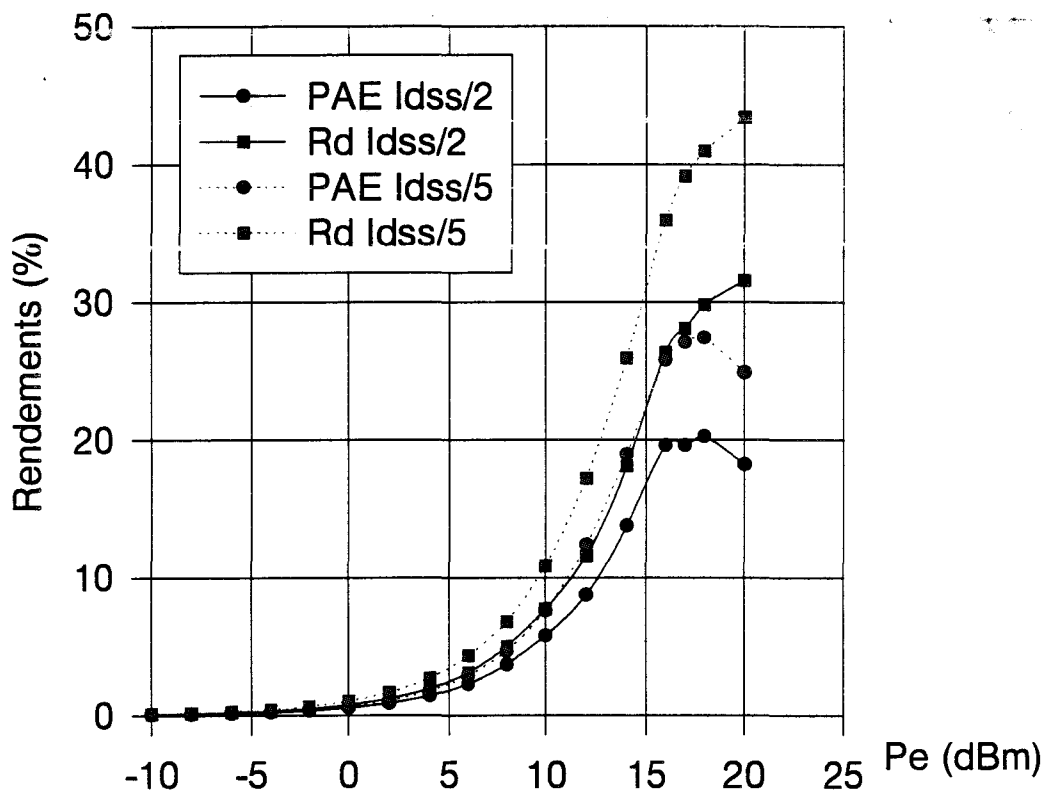


Performances théoriques en puissance de l'amplificateur push-pull à DHS10264

Figure IV-25a : Simulations et mesures en puissance du push-pull à DHS10264 pour deux points de fonctionnement



Rendements expérimentaux du push-pull à DHS10264



Rendements théoriques du push-pull à DHS10264

Figure IV-25b : Simulations et mesures en puissance du push-pull à DHS10264 pour deux points de fonctionnement

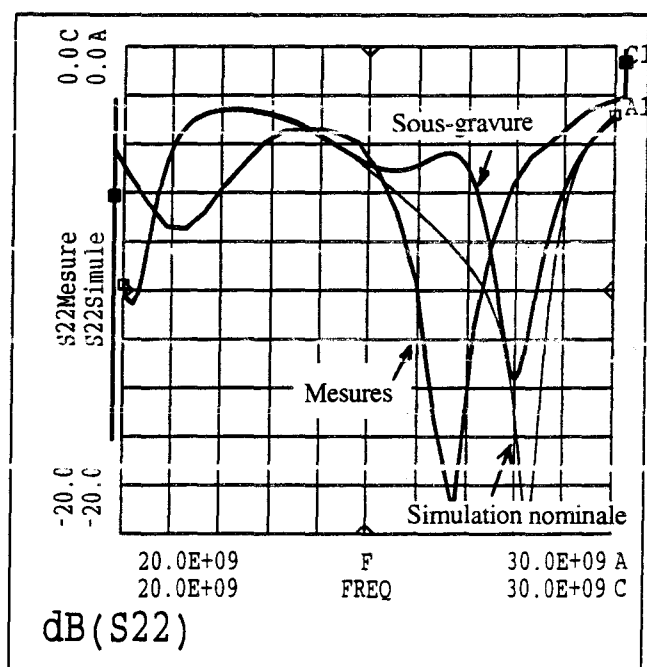
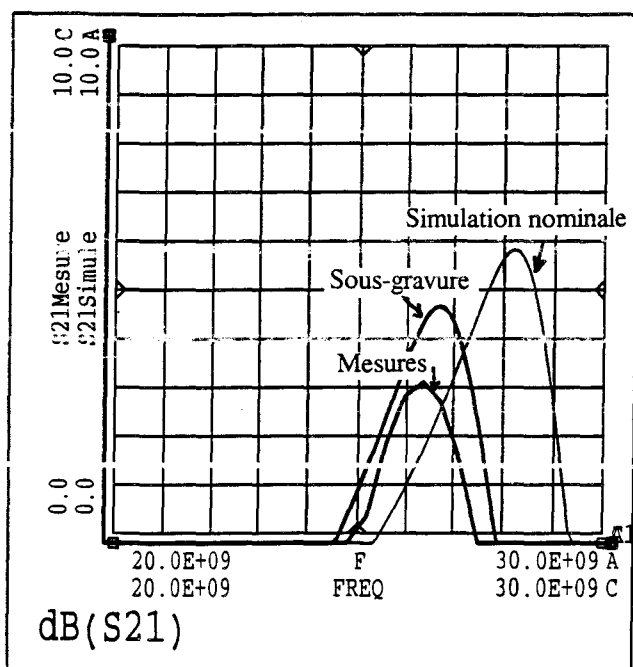
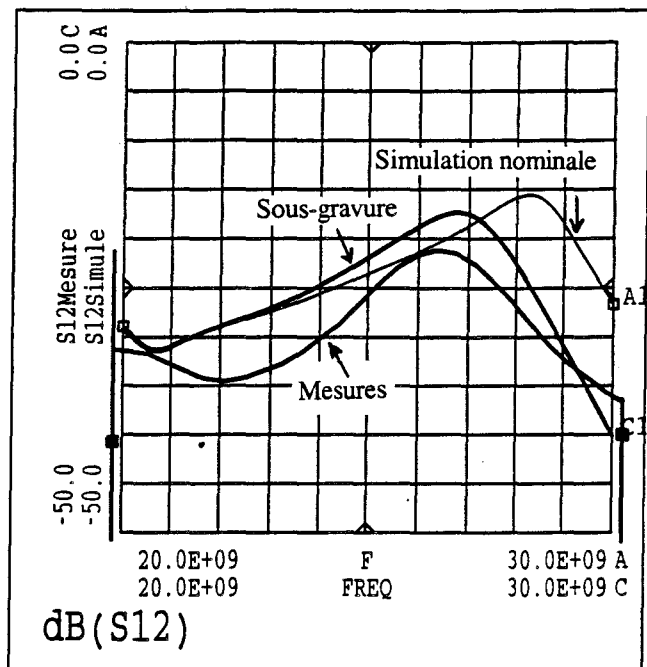
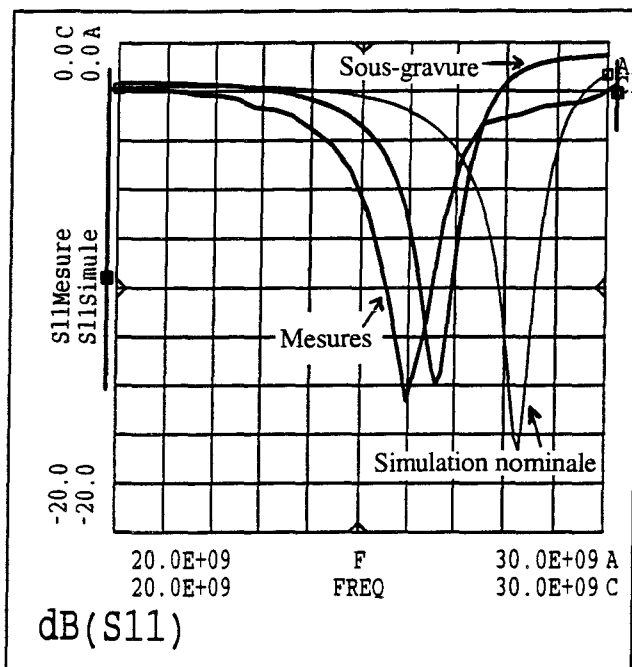


Figure IV-26 : Rétro-simulation de l'amplificateur à base de TA33660
Sous-gravure de 5 %

Nous retrouvons un décalage de 2 GHz de la fréquence d'utilisation. La différence de gain est de l'ordre de 1.5 dB.

Les performances de gain et de rendement sont représentées respectivement sur les figures IV-25a et IV-25b pour des fonctionnement classe A ($I_{dss}/2$) et classe AB ($I_{dss}/5$). Pour cause d'instabilité les mesures en véritable classe B n'ont pu être effectuées.

En ce qui concerne le gain, comme précédemment, on obtient un gain expérimental inférieur de 2 à 3 dB au gain simulé.

Les résultats concernant le rendement sont satisfaisants : ceux-ci atteignent 40 et 50 % en mesure comme en simulation. Cependant le rendement en puissance ajoutée pâtit de la faiblesse du gain et n'excède pas 16 % à pleine puissance contre 26 % prévus par la simulation.

Dans la partie suivante, nous allons cerner les causes possibles des divergences entre mesures et simulations.

IV-4.4.Rétro-simulations des circuits

Le but des rétro-simulations est de rechercher les causes qui peuvent expliquer les différences entre les résultats expérimentaux et ceux fournis par les simulations.

En ce qui concerne l'amplificateur construit avec un composant de type TA33660, nous avons déjà signalé que l'impédance d'entrée du transistor est localisée à la périphérie de l'abaque de Smith. Il s'ensuit que toute variation technologique, même minime, des circuits ou du transistor influent sur les performances de l'amplificateur. La figure IV-26 présente ensemble les caractéristiques expérimentales et simulées de l'étage amplificateur. Les simulations sont effectuées d'une part, dans le cas d'une adaptation idéale et d'autre part, dans le cas d'une sous gravure de 5 % du circuit d'adaptation d'entrée. Pour cette variation très limitée de gravure, nous constatons une diminution de la fréquence optimale de fonctionnement accompagnée d'une réduction significative du gain. Des variations plus importantes des performances sont bien évidemment obtenues si tout

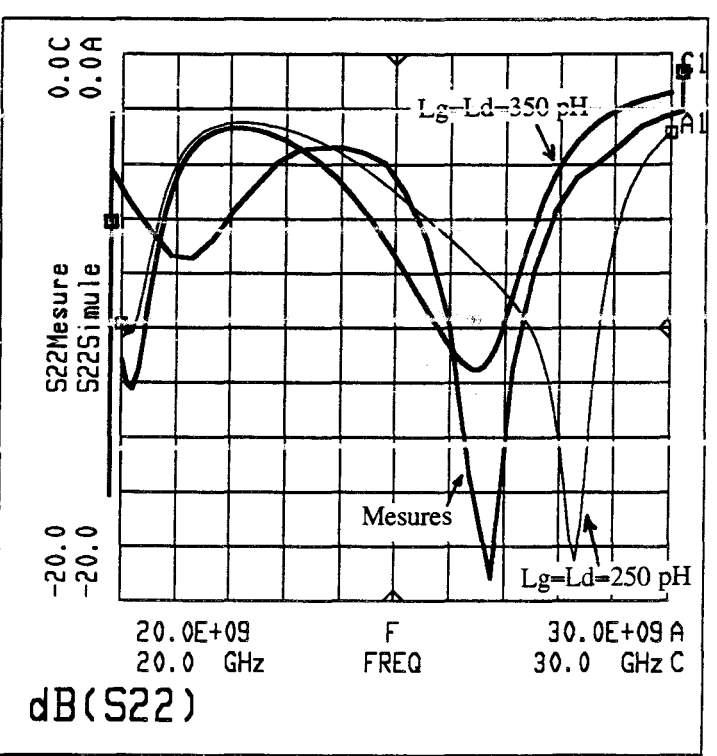
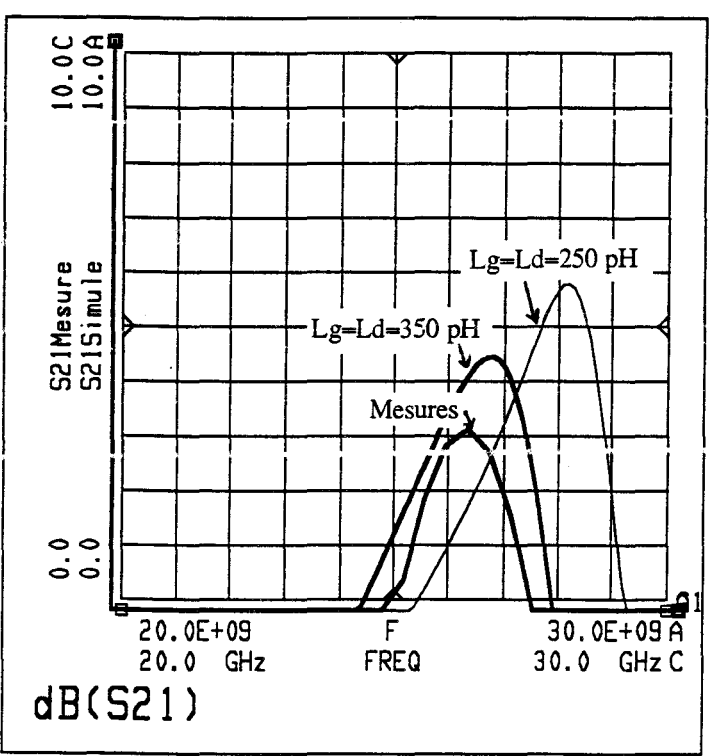
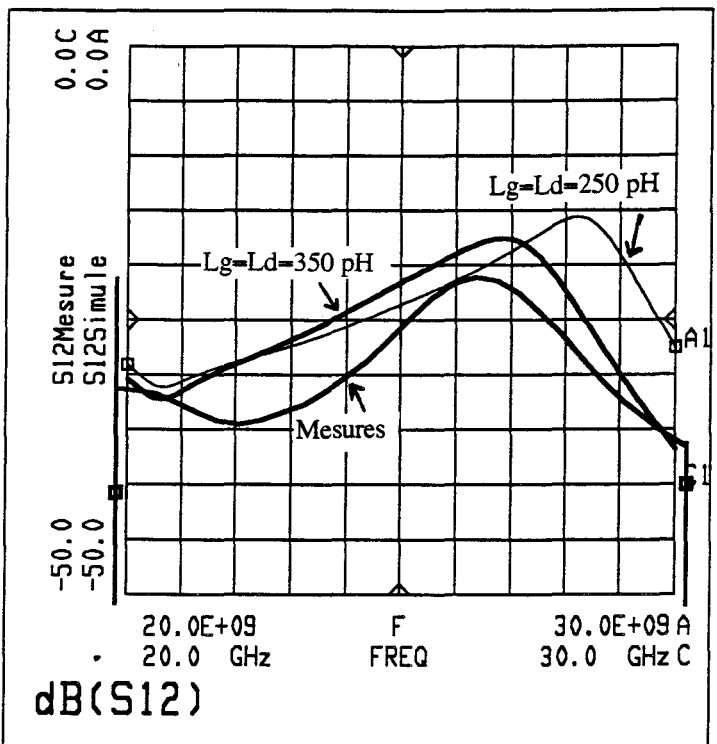
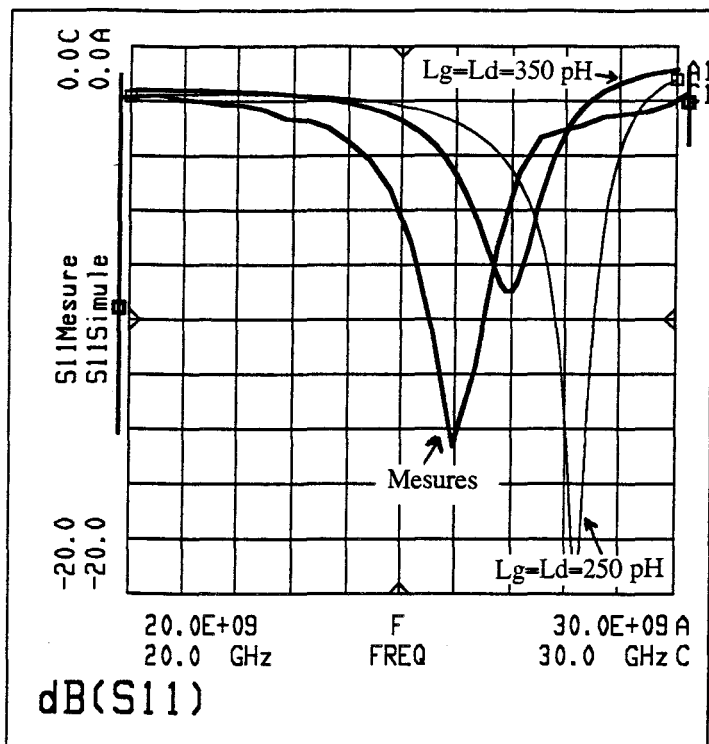


Figure IV-27 : Rétro-simulation de l'amplificateur à base de TA33660
 Augmentation des selfs d'accès de 250 pH à 350 pH

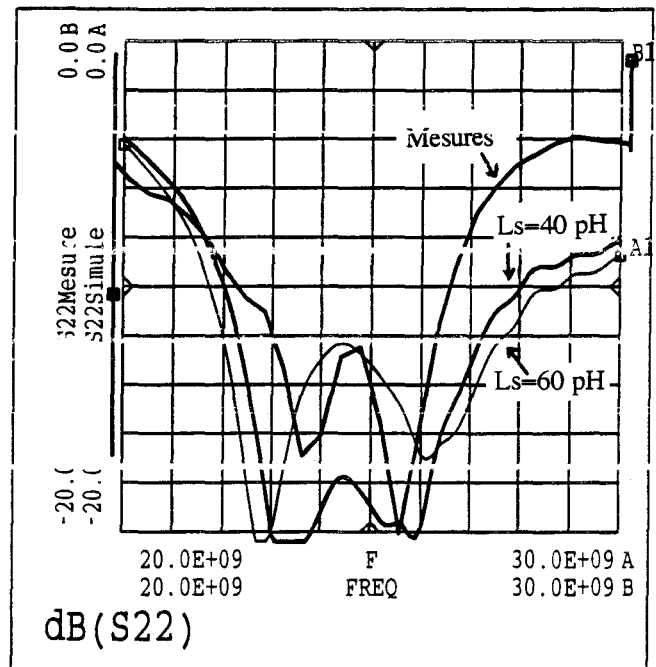
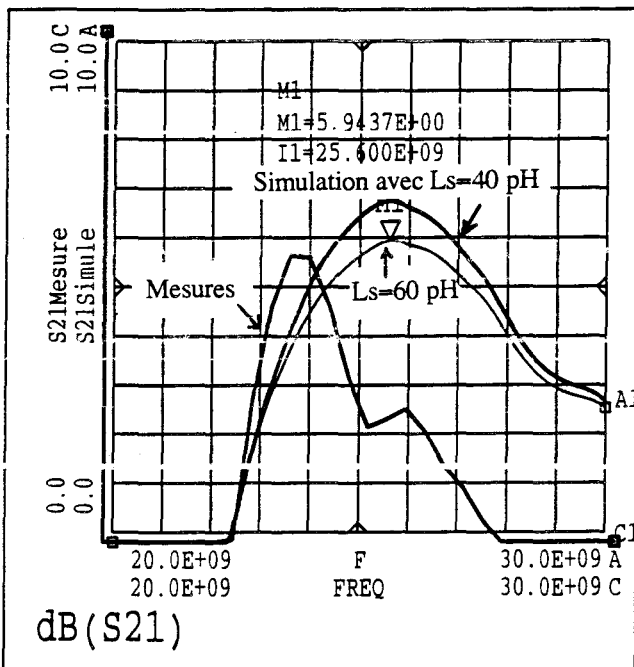
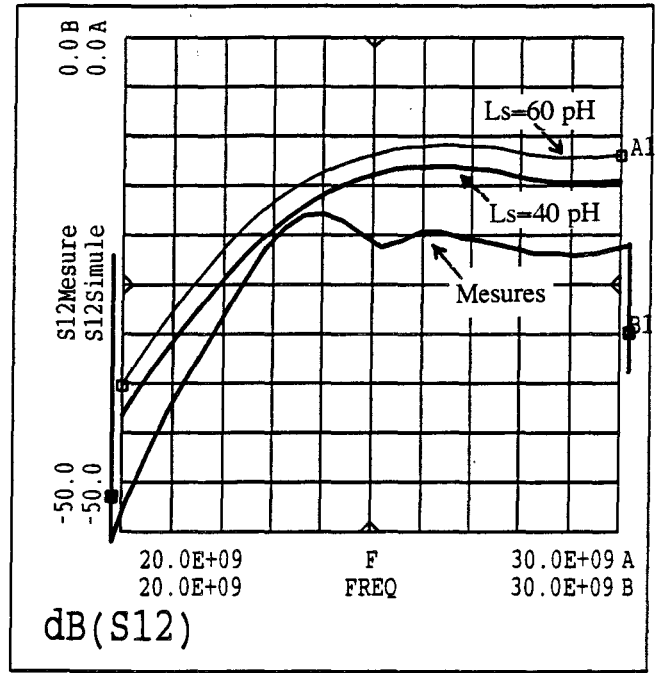
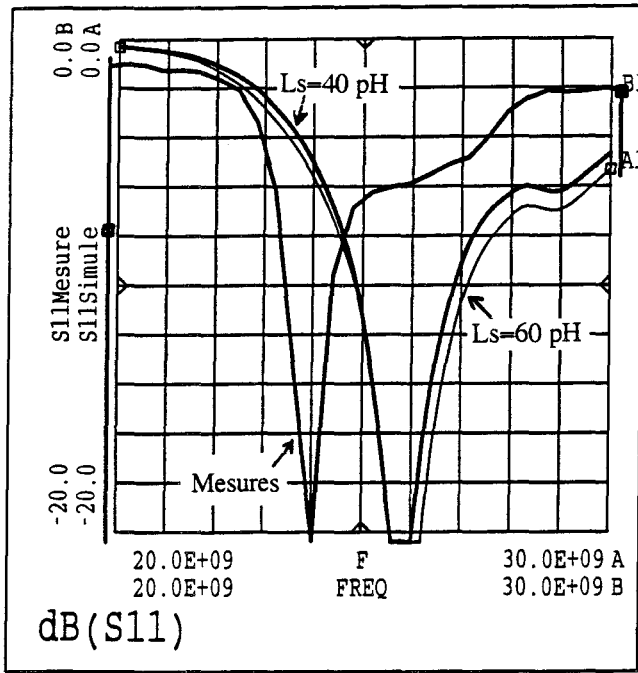


Figure IV-28 : Rétro-simulation de l'amplificateur à base de DHS10264
 Augmentation de la self de source de 40 à 60 pH

l'environnement du composant (adaptateurs d'entrée et de sortie, tés de polarisation, selfs parasites des connexions, etc.) est soumis à des incertitudes de variations technologiques. La figure IV-27 présente l'effet produit par les variations des selfs d'accès L_g et L_d . Nous remarquons qu'une augmentation de 100 pH, entraîne une diminution de la fréquence optimale de fonctionnement d'environ 1.5 GHz.

Dans le cas des amplificateurs construits à base de DHS10264, les impédances à adapter sont beaucoup moins critiques comme il a été remarqué dans une partie précédente. Pour cet étage amplificateur, l'écart entre les performances simulées optimales et celles obtenues expérimentalement peut s'expliquer en considérant l'incertitude relative à la self de source. La mise à la masse de l'électrode de source de ces composants dépourvus de trous métallisés, est réalisée par une procédure manuelle de thermo-compression. Les nombreuses caractérisations petit signal, qui ont été effectuées sur ces transistors, ont montré que des variations d'une trentaine de pH peuvent être obtenues sur la valeur de cet élément. Dans la rétro-simulation de cet étage amplificateur, nous avons pris en compte une variation tout à fait raisonnable de la self L_s de l'ordre de 20 pH. Les résultats obtenus sont montrés sur la figure IV-28 avec les paramètres S de l'amplificateur en faisant croître L_s de 40 pH à 60 pH. On y constate que l'augmentation de 20 pH de la self de source donne un gain simulé proche du gain mesuré mais n'engendre pas de décalage de la fréquence d'utilisation. Pour obtenir une variation de la fréquence centrale, il faut prendre en compte d'autres critères de perturbation de même type que ceux de l'amplificateur précédent (sous/sur gravure) ou des variations sur les selfs L_g et L_d des fils de connexion du transistor au circuit.

IV-4.5.conclusion

Les simulations et les mesures effectuées sur les trois amplificateurs réalisés ont été présentées. Nous pouvons constater que lorsque le circuit est très sensible (amplificateur à TA33660) ou complexe, les mesures petit-signal s'écartent des résultats de simulations linéaires. Nous arrivons néanmoins à expliquer en partie les écarts grâce aux rétro-simulations.

IV-5. CONCLUSION

Dans ce chapitre, la conception d'amplificateurs de puissance hybrides a été présentée. Elle a été basée sur la technique de modélisation non-linéaire des transistors décrite au troisième chapitre. Nous avons présenté les principes de la réalisation des circuits hybrides sur alumine en bande Ka à 26 GHz. Des coupleurs, nécessaires à la mise en parallèle des amplificateurs ont été réalisés et mesurés. Enfin, nous avons conçu trois amplificateurs de puissance :

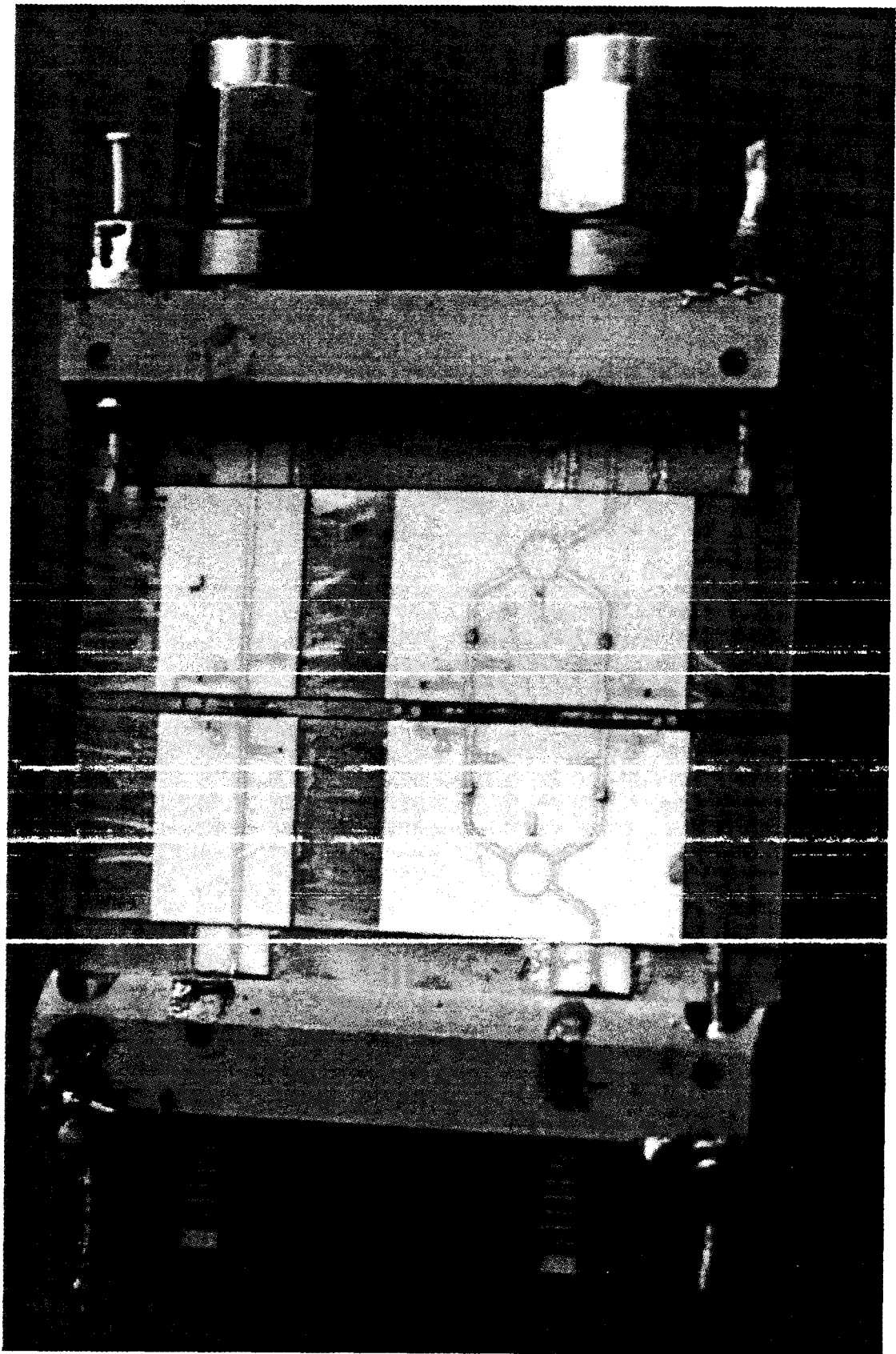
Un premier dispositif, réalisé avec un composant Thomson TA33660, s'est révélé impossible à mesurer en classe B pour cause d'instabilité et a permis d'obtenir seulement 18.5 dBm de puissance de sortie avec un gain de 2.7 dB en classe A.

Les deux dispositifs suivants ont utilisé le composant DHS10264 du laboratoire.

Un étage a, cette fois, pu être testé et en classe A et en classe B. Dans le premier cas, 18.5 dBm de puissance de sortie et 4 dB de gain ont été obtenus, contre 19 dBm mais seulement 1 dB de gain dans le second cas.

Un étage push-pull a fourni les résultats les meilleurs avec, respectivement, en classe A et en classe AB profonde, 21 et 23 dBm de puissance de sortie, pour 3 et 2 dB de gain. Pour ce même étage push-pull, un rendement de drain de plus de 40 % et un rendement en puissance ajoutée de 16 % ont été atteints.

Globalement, les résultats expérimentaux sont inférieurs à ce que laissait prévoir la théorie. Les raisons de cette différence sont imputables essentiellement aux difficultés inhérentes aux incertitudes de notre technologie hybride.



Etage simple

Etage push-pull

Démonstrateurs réalisés

BIBLIOGRAPHIE DU QUATRIEME CHAPITRE

- [1] **Y. CROSNIER, H. GERARD, G. SALMER**
« Potentialités de l'amplification push-pull classe B, en bande X »
« Assistance technique pour la réalisation d'un prototype d'étage push-pull bande X à TEC AsGa »
Rapports ESA, juillet et novembre 1987.
- [2] **H. GERARD, Y. CROSNIER, G. SALMER**
« Assistance technique pour la réalisation d'un prototype d'étage push-pull bande X à TEC AsGa »
1, 2, et 3^{èmes} rapports ESTEC du contrat n° 76 38.88 NL-HG.
- [3] **L. FOUSSET**
« Amplification technique pour la réalisation d'un prototype d'étage push-pull bande X à TECs AsGa. Etude de l'intermodulation »
DEA Electronique, Lille, 1991.
- [4] **C. KOLANOWSKI**
« Conception, réalisation et analyse de mélangeurs millimétriques en technologies hybride et intégrée utilisant des transistors à effet de champ HEMT de types monogrille et bigrille »
Thèse d'Université, Lille, mars 1996.
- [5] **D. CHAUVEL**
« Conception et réalisation des circuits passifs d'adaptation d'entrée et de sortie d'un amplificateur de puissance push-pull classe B pour la bande X »
Stage ISEN, Lille, octobre 1988.

[6] Y. CROSNIER and al

« Conception de structures spéciales de transistors à effet de champ pour amplification classe B »

Rapports trimestriels, Convention DRET, 1995-96.

[7] L. LYS et L. FIALAIX

« Etude et réalisation d'un circuit de polarisation et de stabilisation d'un mélangeur millimétrique à HEMT »

Projet ISEN, 1992-93.

[8] L. RULLIER, Y. MOUQUET, H. GERARD

« Mise en œuvre d'une méthodologie de conception d'amplificateur classe B en bande Ka »

9^{èmes} Journées Nationales Microondes, Paris, avril 1995.

CONCLUSION GENERALE

CONCLUSION GENERALE

Les différents volets du travail présenté dans ce mémoire, concernent des domaines relatifs à l'amplification de puissance classe A et classe B en bande Ka. Un accent particulier est placé sur l'aspect rapidité d'une modélisation non-linéaire fiable des composants à effet champ.

Outre l'élaboration d'un étage démonstrateur présenté en dernière partie, les trois grands apports spécifiques de ce travail sont : la mise au point d'un banc de mesures pulsées, le développement d'un logiciel d'extraction et de validation du schéma équivalent de structures à effet de champ et de la réalisation d'applicatifs au logiciel MDS de Hewlett-Packard. Les modèles non-linéaires de composants, extraits à l'aide de ces outils, sont systématiquement soumis à une épreuve de validation qui met en œuvre un banc à charge active.

En ce qui concerne le banc de mesures pulsées, ses principales caractéristiques sont les suivantes .

- Les excursions de tension drain - source peuvent couvrir un réseau de caractéristiques dans une plage de 0 à 30 Volts.
- Le courant de drain maximum, susceptible d'être délivré par le générateur est de 800 mA ; les mesures de ses composantes continue et alternative sont effectuées séparément à l'aide d'une sonde à effet Hall.
- Les tensions grille - source applicables aux composants sont situées dans l'intervalle -10 Volts à 10 Volts.
- Le courant de grille minimum mesurable est voisin de 2 μ A.
- La largeur des impulsions est actuellement de 100 ns, il est possible de réduire cette largeur à environ 20 ns sans que les mesures soient affectées par les phénomènes transitoires.

- Le soft, développé sous LabWindows/CVI, offre trois types d'extraction de réseaux :

- Les réseaux classiques

$I_d(V_{gs}, V_{ds})$ à $V_{gs} = \text{cte}$

$I_g(V_{gs}, V_{ds})$ à $V_{ds} = \text{cte}$ et $V_{gs} \leq 0$

Ce dernier réseau est particulièrement intéressant pour caractériser les phénomènes de claquage par ionisation et effet tunnel. En outre, la mesure simultanée du courant de drain peut être utilisée optionnellement pour extraire les évolutions de la transconductance.

- La caractéristique de la jonction grille - canal

$I_g(V_{gs})$ avec le drain à la masse ou en l'air pour $V_{gs} \geq 0$ V

- Plusieurs formats de fichiers de données sont possibles pour assurer une parfaite compatibilité avec les logiciels commerciaux fonctionnant sur les micro-ordinateurs de type PC et surtout, avec le logiciel MDS pour une modélisation directe par tables des générateurs de courant.
- La durée des mesures dépend essentiellement du type de réseau relevé. Actuellement, pour les deux premiers types de caractéristiques définis ci-dessus, l'extraction d'un réseau varie de 4 heures à 20 heures suivant l'importance du courant de grille ; en effet l'allongement de la durée est causé par la procédure de bouclage de correction des tensions extrinsèques. L'extraction du troisième réseau est beaucoup plus rapide ; typiquement, elle prend moins d'une heure.

Le software « Extract », que nous avons réalisé, est une passerelle conviviale entre d'une part, les mesures des paramètres S_{ij} à l'analyseur de réseau en fonction de la polarisation et d'autre part, la modélisation par tables ou par équations phénoménologiques des éléments du schéma équivalent autres que les sources de courant convectives.

Après l'extraction des éléments extrinsèques par la méthode « Dambrine », le logiciel permet d'obtenir les autres éléments du schéma équivalent par une procédure de calcul matriciel.

L'utilisateur a la possibilité de sélectionner la plage de fréquences dans laquelle sont définies les valeurs des éléments intrinsèques. La comparaison des résultats de la rétro-simulations des S_{ij} , à partir du schéma équivalent obtenu, aux paramètres expérimentaux permet la validation du modèle petit signal défini.

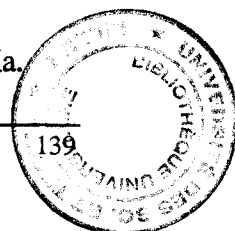
Le logiciel « Extract », très pratique, autorise le traitement automatique de 300 fichiers de mesures en moins de 30 secondes.

Dans la partie élaboration d'applicatifs à MDS, nous avons détaillé plus particulièrement trois volets :

- Une étude comparative des différents modèles de générateur de courant de drain, proposés dans la bibliographie, nous a permis d'établir des critères de choix du modèle le plus adapté à un type de composant donné.
- Une comparaison des modélisations par tables et analytique des composants a été réalisée. La durée de simulation est un peu plus courte quand un modèle phénoménologique est utilisé ; toutefois l'obtention d'un tel modèle, à partir des mesures, n'est pas immédiate. La modélisation par tables de mesures d'un composant est assez rapide à élaborer et, si les valeurs mesurées sont suffisamment précises, les résultats sont proches de ceux obtenus avec les modélisations analytiques. Une limitation importante des modèles par tables est leur domaine de validité qui a pour frontières celles de la région des caractéristiques où les mesures sont effectuées : aucune extrapolation des valeurs n'est possible en régime dynamique et les excursions des tensions (V_{ds} et V_{gs}) et du courant (I_d) sont à surveiller attentivement.
- Une procédure de validation de nos modèles sur le banc à charge active 26-40 GHz a été présentée. Une remarquable correspondance est observée entre les résultats de nos simulations théoriques et ceux issus des mesures.

La dernière grande partie de ce travail a porté sur l'application des outils de caractérisation et des modélisations non-linéaires évoqués ci-dessus à la conception d'amplificateurs en technologie hybride et fonctionnant en classe B ou AB profonde en bande Ka. Nous y avons

développé une méthode originale en deux étapes : la première consistant à établir, à partir du modèle non-linéaire du transistor et d'une simulation grand signal, les impédances de source et de charge à lui présenter à la fréquence fondamentale pour un fonctionnement à environ 1 dB de compression ; la seconde mettant en œuvre une optimisation linéaire petit signal pour établir les circuits distribués réalisant ces impédances. Cette méthode, associant approches non-linéaire et linéaire, a le mérite de la rapidité. Nous avons testé son applicabilité pour deux HEMTs provenant respectivement de Thomson et du laboratoire et dans le cas d'étages simples ou de deux étages en parallèle dans une configuration push-pull. Les performances expérimentales obtenues dans les différents cas se sont avérées largement en deçà des prévisions théoriques, en particulier concernant le gain en puissance. Une analyse détaillée de cette discordance a montré qu'elle résultait de trois facteurs : la difficulté de synthétiser les impédances de charge et de source lorsqu'elles se trouvent en bordure de l'abaque de Smith, les incertitudes de gravure des pistes des circuits et les incertitudes liées aux connexions par fils propres à la technologie hybride. Assez curieusement c'est l'étage push-pull réalisé avec les composants du laboratoire, qui a donné les résultats les plus satisfaisants, alors qu'il s'agissait du circuit le plus complexe. Il a permis d'obtenir expérimentalement 23 dBm de puissance de sortie, 42 % de rendement drain et 16 % de rendement en puissance ajoutée, en classe AB et 3 Volts de tension de polarisation drain - source, alors que la théorie prévoyait 23,7 dBm, 43 % et 25 % pour ces mêmes grandeurs. Pour savoir si ce résultat est fortuit ou s'il faut l'attribuer à la configuration push-pull, éventuellement plus favorable pour le traitement d'harmoniques, il aurait été plus judicieux de réaliser plus de circuits. Le temps limité dont nous disposions ne l'a pas permis. Il est clair que la méthode de conception pour classe B ou classe AB profonde, que nous avons présentée dans cette dernière partie de notre travail, doit être surtout considérée comme une proposition dont il est nécessaire maintenant de démontrer le bien fondé par des vérifications très soignées sur de nombreux types de transistors et dans les conditions difficiles que sont celles de la bande Ka.



ABSTRACT

This work deals with class B power amplification in Ka band making use of High Electron Mobility Transistors (HEMTs). Designers of microwaves circuits need more and more characterizations tools and modelling techniques as operating frequency increases.

But sophisticated modelling and design methods are not compatible with time and cost requirements of the industrial environment. These preoccupations are basically motivating the present work. Indeed this ones provides original characterization tools and simulation approaches especially conceived for designers confronted with the difficult task of realising class B power amplifiers at frequencies ranging in Ka band.

A first part of our work is devoted to the realisation of a fully automated DC pulsed measurement system which allows extraction of the convective drain and gate current sources and allows also to distinguish thermal and trapping effects and to analyse breakdown mechanisms. This system is compatible with a direct data implementation in the MDS software from Hewlett-Packard.

A second part is focused on the software « Extract » we have built to provide large frequency range non linear HEMTs models from S parameters measurements. Accuracy and capability of this extraction procedure and of its coupling to MDS software are validated under small and large signal operations and non linear simulations up to 40 GHz.

A third part deals with several attempts of realisation of class B single or push-pull stages, at 28 GHz, using a alumina based hybrid technology, which allow to delimit applicability of methods and procedures previously established and uncertainties inherent to the hybrid technology.

RESUME

Ce travail de thèse a pour objet l'amplification de puissance classe B en bande Ka.

La conception des circuits hyperfréquences demande des outils de caractérisation et des techniques de modélisation des transistors de plus en plus pointus suivant que la fréquence d'utilisation augmente. En bande Ka, notamment, la modélisation des composants doit prendre en compte beaucoup plus d'aspects qu'à plus basse fréquence. Mais les critères de temps et de coût des milieux industriels ne sont pas toujours en adéquation avec les techniques sophistiquées déployées pour obtenir ces modèles. Ces préoccupations ont constitué la base essentielle de nos motivations pour ce travail et nous ont guidé dans son déroulement.

Le fonctionnement en classe B permet de diminuer la consommation des circuits ce qui est primordial pour les dispositifs embarqués. La difficulté majeure de la conception de tels circuits est la modélisation précise des transistors. Les principales non-linéarités du schéma équivalent peuvent être obtenues soit par une représentation à l'aide des équations analytiques soit sous forme de tables de données. A cette fin, en ce qui concerne les éléments passifs du schéma équivalent, nous avons développé le logiciel « Extract » d'analyse et d'aide à la modélisation. Celui-ci nous a permis d'accélérer notablement la mise en œuvre de la technique de modélisation par tables de mesures. Des comparaisons satisfaisantes entre simulations non-linéaires et mesures de puissance ont prouvé l'efficacité de la méthodologie que nous avons développée. Par ailleurs, pour les sources convectives de courant, nous avons mis au point un banc automatique de mesures pulsées des transistors à effet de champ. Enfin, ces outils et ces techniques ont été appliqués à l'étude d'étages simples et d'étages push-pull de puissance à 28 GHz en classe B.