N° attribué par la bibliothèque 2348

2346 1998

291

<u>THÈSE</u>

pour obtenir le grade de

DOCTEUR DE L'UNIVERSITÉ DES SCIENCES ET TECHNOLOGIES DE LILLE

Discipline : électronique

présentée et soutenue publiquement

par

Pascal CHEVALIER

le 13 novembre 1998

<u>Titre :</u>

CONCEPTION ET RÉALISATION DE TRANSISTORS À EFFET DE CHAMP DE LA FILIÈRE AlInAs/GaInAs SUR SUBSTRAT InP. APPLICATION À L'AMPLIFICATION FAIBLE BRUIT EN ONDES MILLIMÉTRIQUES.

Directeur de thèse : R. FAUQUEMBERGUE

JURY

E. CONSTANT D. PAVLIDIS M. ILEGEMS H. VERRIÈLE G. APERCÉ A. CAPPY X. WALLART Président Rapporteur Rapporteur Examinateur Examinateur Examinateur Examinateur



A Corinne A mon père et à ma mère A tous ceux qui me sont chers

"Ne perdez jamais de vue le rôle qu'a votre sujet particulier dans la grande représentation de la tragi-comédie de la vie humaine ; gardez le contact avec la vie – non pas tant avec la vie pratique qu'avec le fonds idéal de la vie, qui est toujours tellement plus important ; et *maintenez la vie en contact avec vous*. Si vous n'êtes pas capable – à longue échéance – d'expliquer à n'importe qui ce que vous avez fait, votre activité a été inutile."

Erwin Schrödinger, traduit de l'anglais par Jean Ladrière

Science and Humanism - Physics in our time Cambridge University Press, 1951. Ce travail a été réalisé à l'Institut d'Électronique et de Microélectronique du Nord (IEMN) dirigé par Monsieur le Professeur G. Salmer.

Je remercie Monsieur E. Constant, Professeur à l'Université des Sciences et Technologies de Lille et ancien directeur de l'IEMN, de m'avoir accueilli dans son laboratoire et de me faire l'honneur de présider la commission d'examen.

J'exprime ma reconnaissance et ma sympathie à Monsieur R. Fauquembergue, Professeur à l'Université des Sciences et Technologies de Lille et directeur de l'équipe "simulation-transport-composants", pour sa confiance, sa disponibilité et sa gentillesse. Je lui suis reconnaissant de la générosité dont il a fait preuve dans la direction de ce travail.

Je remercie sincèrement Monsieur D. Pavlidis, Professeur au "Solid State Electronics Laboratory" de l'Université du Michigan, ainsi que Monsieur le Professeur M. Ilegems, directeur de l'Institut de Micro- et Optoélectronique de l'École Polytechnique Fédérale de Lausanne, pour l'honneur qu'ils me font d'avoir accepté d'être rapporteurs de ce travail.

J'adresse mes remerciements à la Délégation Générale pour l'Armement pour avoir soutenu mon travail en finançant ma bourse de thèse. Je remercie plus particulièrement Monsieur H. Verrièle, Ingénieur à la division 'Guerre Electronique' du département DGA/DSP/STTC pour m'avoir permis d'effectuer mon service national à la division "Composants Hyperfréquences" ainsi que pour sa participation à la commission d'examen. Mes remerciements vont également à Monsieur L. Malier, Ingénieur à la division "Composants Hyperfréquences" du département DGA/DSP/STTC pour avoir suivi avec intérêt mes activités.

Monsieur G. Apercé, Ingénieur chez Dassault Electronique à la divison 'Hyperfréquences', a accepté de participer au jury, je l'en remercie vivement.

J'adresse également mes remerciements à Monsieur A. Cappy, Professeur à l'Université des Sciences et Technologies de Lille, ainsi qu'à Monsieur X. Wallart, Chargé de Recherche au CNRS, pour leur contribution à ce travail ainsi que pour leur participation à la commission d'examen. Je souhaite exprimer ma sympathie aux membres de l'équipe qui ont contribué à ce travail par leurs compétences, leur disponibilité et leur bonne humeur. Je remercie plus particulièrement F. Dessenne pour son investissement dans notre collaboration, J.-L. Thobel pour nos enrichissantes discussions sur les mœurs des électrons, et autres particules, F. Banse pour son soutien en programmation C et H. Boutry pour m'avoir fait confiance lors de son DEA. Je n'oublierai pas d'associer K. Flourez (en lui rappelant que je ne m'appelle pas Stéphane) ainsi que O. Schuler pour ses conseils. Je me souviendrai des "échanges" avec F. Dessenne et O. Schuler qui m'ont valu des moments fort sympathiques.

Merci également aux personnes des autres équipes, de la MBE, de la 'Techno'', du MEB, et de la 'Carac'' qui m'ont accompagné dans mes travaux. Je remercie plus particulièrement F. Diette, E. Delos, M. François, M. Muller, A. Leroy, A. Fattorini, P. Tilmant, B. Grimbert, F. Mollot, C. Boyaval, D. Vandermoere, Y. Cordier, D. Théron, G. Dambrine, B. Bonte et tous ceux que j'ai pu oublier ...

Enfin, je remercie Monsieur J.-P. Dehorter qui a réalisé la reprographie de ce mémoire.

SOMMAIRE

INTRODUCTION GÉNÉRALE	1
CHAPITRE I TRANSISTORS HEMT SUR MATÉRIAUX	III-V:
FONDEMENTS, FONCTIONNEMENT ET APPLICATIONS	5
I. INTRODUCTION	7
II. LES HYPERFRÉQUENCES : PROPRIÉTÉS ET APPLICATIONS	7
III. LES HEMT SUR SUBSTRATS GAAS ET INP	18
IV. CONCLUSION	55
V. BIBLIOGRAPHIE	56
CHAPITRE II CADRE DE L'ÉTUDE THÉORIQUE ET EXPÉRIME	ENTALE
DES TRANSISTORS HEMT SUR SUBSTRAT INP	61
I. INTRODUCTION	63
II. LES OUTILS UTILISÉS POUR LA MODÉLISATION DU COMPOSANT	64
III. Les outils intervenant dans la réalisation	ET LA
CARACTÉRISATION DU COMPOSANT	71
IV. SUIVI DES OPÉRATIONS TECHNOLOGIQUES	109
V. CONCLUSION	111
VI. BIBLIOGRAPHIE	111
CHAPITRE III TECHNOLOGIE DU COMPOSANT: SON IMPA	CT SUR
LES PERFORMANCES	117
I. INTRODUCTION	121
II. BRIQUES TECHNOLOGIQUES INDÉPENDANTES DE LA TECHNOL	OGIE DE
GRILLE	121
III. LES TECHNOLOGIES DE GRILLE	166
IV. LA PASSIVATION DES COMPOSANTS	
V. PRISE EN COMPTE DES ASPECTS TECHNOLOGIQUES DANS LA SIM	ULATION
MONTE CARLO DE COMPOSANTS	
VI. CONCLUSION ET PERSPECTIVES	
VII. BIBLIOGRAPHIE	207
CHAPITRE IV OPTIMISATION DE LA STRUCTURE ÉPITAXL	ALE DU
COMPOSANT	221
I. INTRODUCTION	223
II. LIMITATIONS DES TRANSISTORS HEMT ALINAS/GAINAS ADA	PTÉS EN
MAILLE SUR SUBSTRAT INP - LES AMÉLIORATIONS POSSIBLES	224
III. CHOIX D'UNE STRUCTURE DE RÉFÉRENCE	
IV. ETUDE DE LA COUCHE TAMPON	240
V. Etude de la barrière de Schottky	

VI. ETUDE DU CANAL ET DU DOPAGE	
VII. MESURES DE BRUIT	
VIII. CONCLUSION ET PERSPECTIVES	
IX. BIBLIOGRAPHIE	

CHAPITRE V APPLICATION À LA CONCEPTION D'AMPLIFICATEURS
MMIC faible bruit en technologie coplanaire en bandes \boldsymbol{V}
ET W
I. INTRODUCTION
II. NOS OBJECTIFS COMPARÉS À L'ÉTAT DE L'ART
III. LA BIBLIOTHÈQUE D'ÉLÉMENTS ACTIFS
IV. RÉSULTATS DE CONCEPTION DES AMPLIFICATEURS
V. CONCLUSION ET PERSPECTIVES
VI. BIBLIOGRAPHIE
CONCLUSION GÉNÉRALE ET PERSPECTIVES
ANNEXE A DÉFINITION DES PARAMÈTRES S DE LA MATRICE DE
RÉPARTITION
· · · ·
ANNEXE B ETAT DE L'ART DES PERFORMANCES DES TRANSISTORS
HEMT SUR SUBSTRATS GAAS ET INP (FRÉQUENCE, BRUIT,
PUISSANCE) ET DES CIRCUITS AMPLIFICATEURS FAIBLE BRUIT EN
BANDE V ET W
ANNEXE C FICHES RÉSUMÉES DES RÉALISATIONS DE TRANSISTORS
HEMT SUR SUBSTRAT INP
ANNEXE D DESCRIPTION DES PROCÉDÉS DE FABRICATION DE
TRANSISTORS HEMT SUR SUBSTRAT INP
ANNEXE E LISTE DES PUBLICATIONS ET COMMUNICATIONS

TABLE DES ILLUSTRATIONS

Figures

figure I-1 : spectre électromagnétique	8
figure I-2 : absorption des ondes électromagnétiques par l'atmosphère	10
figure I-3 : transistor à effet de champ à grille Schottky, le MÉSFET.	19
figure I-4 : structure d'un transistor HEMT	20
figure I-5 : structure de bande d'une hétérojonction en présence d'un potentiel de grille	
figure I-6 : évolutions de l'énergie de bande interdite et du paramètre cristallin des alliages de composés III-V	
figure I-7 : mailles cristallographiques des structures Diamant et Zinc Blende	
figure I-8 : a) première zone de Brillouin d'un cristal Zinc-Blende, b) plans et directions cristallographiqu	es d'un
substrat de GaAs (norme américaine).	25
figure I-9 : structure de bandes du phosphure d'indium au centre de la zone de Brillouin	
figure I-10 : phénomène d'ionisation par choc (e; : électron à l'état initial, e; : électron à l'état final, e; :	électron
secondaire créé, e ⁺ : trou créé)	
figure I-11 : diagrammes schématiques montrant les différents types d'hétérojonction	29
figure I-12 : représentation des bandes de conduction et de valence d'un HEMT AlInAs/GaInAs adapté et	n maille
sur InP comportant un plan de dopage	29
figure I-13 : polarisation d'un transistor à effet de champ, emplacement des sources de polarisat	ion (a)
et représentation schématique (b).	<i>32</i>
figure I-14 : caractéristiques $I_{DS}(V_{DS})$ pour différentes tension V_{GS} d'un PHEMT	GaAs
$(L = 0.25 \ \mu m \ et \ W = 80 \ \mu m), \ V_{GS} \ de + 1 \ V \ a - 0.4 \ V \ par \ pas \ de \ 0.2 \ V \ \dots$	33
figure I-15: caractéristiques $I_{DS}(V_{GS})$ et $G_{u}(V_{GS})$ d'un PHEMT GaAs pour V_{DS}	=2,5 V
$(L_{r}=0,25 \ \mu m \ et \ W_{r}=80 \ \mu m).$	35
figure I-16 : caractéristiques $I_G(V_{GS})$, en échelles linéaire et logarithmique, d'une diode Schottky en dire	ect d'un
PHEMT GaAs (L=0,25 μm et W=80 μm)	36
figure I-17 : caractéristiques $I_{c}(V_{cs})$ d'une diode Schottky en inverse d'un PHEMT	GaAs
$(L_{r}=0,25 \ \mu m \ et \ W_{r}=80 \ \mu m).$	37
figure I-18 : approximation de la tension de pincement dans le cas d'un dopage volumique (a) et dans celui d	'un plan
de dopage (b).	
figure I-19 : schéma équivalent petit signal d'un transistor à effet de champ	40
figure I-20 : localisation des éléments du schéma équivalent petit signal d'un transistor à effet de champ	41
figure I-21 : état de l'art des performances en fréquence des HEMT.	
figure I-22 : état de l'art des performances en bruit des HEMT	50
figure I-23 : exploitation de la caractéristique $I(V)$ en fonctionnement de puissance	51
figure I-24 : puissances entrant et sortant d'un amplificateur	51
figure I-25 : caractéristique de puissance $P_s(P_E)$	52
figure I-26 : état de l'art des performances en puissance des HEMT	54
figure II-1 : définition de l'hétérostructure d'un HEMT AlInAs/GaInAs adapté en maille sur InP	66
figure II-2 : calcul de la densité de charge N_s pour une tension de grille V_G de la structure définie précédemment	ıt67
figure II-3 : résultats fournis par la résolution auto-cohérente des équations de Schrödinger et de Poisson p	our une
structure HEMT AlInAs/GaInAs adaptée en maille sur InP, a) répartition de la densité d'électrons	dans la
structure pour une tension de grille de 0,3 V, b) évolution de la densité totale de charges avec la tension de gr	ille dans

 la structure.
 67

 figure II-4 : principe des trois températures de Günther.
 72

 figure II-5 : recombinaisons radiatives dans un puits quantique.
 75

 figure II-6 : photolithographie par contact d'un niveau "mésa" sur un niveau de métallisation en résine positive.
 77

 figure II-7 : technique du lift off : a) résine plus épaisse que le métal avec un profil de résine sous-gravé, b) résine moins épaisse que le métal avec un profil de résine sous-gravé, c) résine moins épaisse que le métal avec un profil de résine qui n'est pas sous-gravé, d) profil en casquette généralement utilisé.
 78

 figure II-8 : technique de dépôt par évaporation par faisceau d'électrons.
 79

	00
figure II-10: trois formes possibles de gravure de rainure, fonction du choix de la solution de gravure et	de
l'orientation cristalline	.81
figure II-11 : synoptique d'un bâti de gravure ionique réactive de nitrure de silicium	.81
figure II-12 : a) conséquences des effets de proximité sur l'exposition entre deux lignes proches, b) fracturation a	l'un
masque de lignes interdigitées en différentes doses (fréquences)	. 84
figure II-13 : entrées et sorties du programme Sceleton TM .	.86
figure II-14 : illustration des zones de recouvrement engendrées par le choix de la résolution Δx et de la taille	e de
faisceau Ø.	. 87
figure II-15 : synoptique du masqueur électronique LEICA EBPG 5 HR.	.88
figure II-16 : procédure de génération d'un fichier interprétable par le masqueur électronique	.89
figure II-17 : définition de la sensibilité et du contraste d'une résine positive	.91
figure II-18 : mécanisme d'irradiation du PMMA qui produit la rupture de la chaîne polymère. La rup	ture
bomolytique de la liaison entre le carbone du squelette carboné et le carbone du carbonyle est indiquée comme l'ét	tabe
initiale. La rupture homolytique de la liaison entre l'oxygène et le carbone acyle se produit aussi, mais une ra	bide
décarbonvlation conduit aux mêmes produits que ceux montrés sur le schéma.	.92
figure II-19 : organigramme du programme Excondo.	.95
figure II-20 : influence du substrat et de la tension d'accélération sur une monocouche de 1000 nm de PMN	IА
950K. profils réalisés avec 10 ⁵ électrons, pour un spot de 80nm et une profondeur de 500 nm.	.96
figure II-21 : carte hidimensionnelle de l'énergie absorbée par une couche de 500 nm de PMMA déposée sur	· du
silicium à 20 keV pour une taille de faisceau de 50 nm, une résolution de 50 nm et une dose de 900 μ C/cm ²	97
figure II-22 · influence de la tension d'accélération sur la distersion de l'éneroie dans une résine (350 nm	, de
$PMMA 950K$ sur un substrat de GaAs faisceau de 100 nm. résolution de 50 nm. dose de 100 $\mu C/cm^2$	97
figure II-23 : organigramme du programme Sideres.	.99
figure II-24 : évolution du profil de révélation d'une monocouche à 20 kV en fonction de la dose (écriture d'une l	ione
de 50 nm dans une couche de 350 nm de PMMA 950K avec un faisceau de 100 nm et une résolution de 10	nm.
révélation trendant 60s dans MIRK-IPA (1.3)	100
figure II-25 : simulation de la révélation d'une hicouche PMMA/P(MMA-MAA) exposée de facon à réaliser	une
σ grille en forme de Γ (dose contrale de 1500 μ C/cm ² dose latérale de 500 μ C/cm ²) a) carte de l'énemie distri	rcán
grue en jorme de 1 (dose contrate de 1500 μ C) em , dose durende de 500 μ C) em), d) carte de l'energie dispe	101
aans la bicouche de resines, b) evolution du profil en jonction du temps de revelation $(\Delta t = 1 s)$.	101
figure 11-26 : procedure d'extraction du schema equivalent petit signal à partir des parametres [5]	11124
troure $11-7/2$. Synoplique du banc de mesure de bruit a 60 ($_{2}$ H $_{2}$ et 94 ($_{2}$ H $_{2}$	107
	104 106 107
figure II-28 : synoptique du banc de mesure de puissance à 60 GHz.	106 107 110
figure II-28 : synoptique du banc de mesure de puissance à 60 GHz figure II-29 : base de données de suivi technologique (Microsoft Access)	106 107 110
figure II-28 : synoptique du banc de mesure de puissance à 60 GHz figure II-29 : base de données de suivi technologique (Microsoft Access)	106 107 110
figure II-28 : synoptique du banc de mesure de puissance à 60 GHz figure II-29 : base de données de suivi technologique (Microsoft Access) figure III-1 : les principales étapes de la fabrication d'un transistor HEMT AlInAs/GaInAs sur InP, technologi	106 107 110 ngies
figure II-28 : synoptique du banc de mesure de puissance à 60 GHz figure II-29 : base de données de suivi technologique (Microsoft Access) figure III-1 : les principales étapes de la fabrication d'un transistor HEMT AlInAs/GaInAs sur InP, technolo de grille "nitrure" et "multicouche de résines"	106 107 110 ngies 122
figure II-28 : synoptique du banc de mesure de puissance à 60 GHz figure II-29 : base de données de suivi technologique (Microsoft Access) figure III-1 : les principales étapes de la fabrication d'un transistor HEMT AlInAs/GaInAs sur InP, technolo de grille "nitrure" et "multicouche de résines" figure III-2 : le masque "T97"	106 107 110 122 124
figure II-28 : synoptique du banc de mesure de puissance à 60 GHz figure II-28 : synoptique du banc de mesure de puissance à 60 GHz figure III-29 : base de données de suivi technologique (Microsoft Access) figure III-1 : les principales étapes de la fabrication d'un transistor HEMT AlInAs/GaInAs sur InP, technolo de grille "nitrure" et "multicouche de résines" figure III-2 : le masque "T97" figure III-3 : le masque "Duke3D"	106 107 110 122 124 124
figure II-28 : synoptique du banc de mesure de puissance à 60 GHz figure II-29 : base de données de suivi technologique (Microsoft Access) figure III-1 : les principales étapes de la fabrication d'un transistor HEMT AlInAs/GaInAs sur InP, technolo de grille "nitrure" et "multicouche de résines" figure III-2 : le masque "T97" figure III-3 : le masque "Duke3D" figure III-4 : différents mécanismes de transport du courant à travers une jonction métal/semi-conducteur, a)	106 107 110 122 124 124 124 effet
figure II-28 : synoptique du banc de mesure de puissance à 60 GHz figure II-29 : base de données de suivi technologique (Microsoft Access) figure III-1 : les principales étapes de la fabrication d'un transistor HEMT AlInAs/GaInAs sur InP, technolo de grille "nitrure" et "multicouche de résines" figure III-2 : le masque "T97" figure III-3 : le masque "Duke3D" figure III-4 : différents mécanismes de transport du courant à travers une jonction métal/semi-conducteur, a) thermoïonique, b) effet tunnel, c) effet thermoïonique assisté par effet tunnel, d) effet de généra	106 107 110 122 124 124 124 effet effet
figure II-28 : synoptique du banc de mesure de puissance à 60 GHz figure II-29 : base de données de suivi technologique (Microsoft Access) figure III-1 : les principales étapes de la fabrication d'un transistor HEMT AlInAs/GaInAs sur InP, technolo de grille "nitrure" et "multicouche de résines" figure III-2 : le masque "T97" figure III-3 : le masque "Duke3D" figure III-4 : différents mécanismes de transport du courant à travers une jonction métal/semi-conducteur, a) thermoïonique, b) effet tunnel, c) effet thermoïonique assisté par effet tunnel, d) effet de généra ou recombinaison	106 107 110 122 124 124 124 effet tion 126
figure II-28 : synoptique du banc de mesure de puissance à 60 GHz figure II-29 : base de données de suivi technologique (Microsoft Access) figure III-1 : les principales étapes de la fabrication d'un transistor HEMT AlInAs/GaInAs sur InP, technolo de grille "nitrure" et "multicouche de résines" figure III-2 : le masque "T97" figure III-3 : le masque "Duke3D" figure III-4 : différents mécanismes de transport du courant à travers une jonction métal/semi-conducteur, a) thermoïonique, b) effet tunnel, c) effet thermoïonique assisté par effet tunnel, d) effet de généra ou recombinaison figure III-5 : mesure des résistances de contact par la méthode TLM, a) structure de test et mesure 4 point	106 107 110 122 124 124 124 effet tion 126 vtes,
figure II-28 : synoptique du banc de mesure de puissance à 60 GHz. figure II-29 : base de données de suivi technologique (Microsoft Access). figure III-1 : les principales étapes de la fabrication d'un transistor HEMT AlInAs/GaInAs sur InP, technolo de grille "nitrure" et "multicouche de résines". figure III-2 : le masque "T97". figure III-3 : le masque "Duke3D". figure III-4 : différents mécanismes de transport du courant à travers une jonction métal/semi-conducteur, a) thermoïonique, b) effet tunnel, c) effet thermoïonique assisté par effet tunnel, d) effet de généra ou recombinaison. figure III-5 : mesure des résistances de contact par la méthode TLM, a) structure de test et mesure 4 poir b) résistance mesurée entre 2 contacts en fonction de la distance qui les sépare.	106 107 110 122 124 124 124 effet tion 126 ntes, 127
figure II-28 : synoptique du banc de mesure de puissance à 60 GHz. figure II-29 : base de données de suivi technologique (Microsoft Access). figure III-1 : les principales étapes de la fabrication d'un transistor HEMT AlInAs/GaInAs sur InP, technolo de grille "nitrure" et "multicouche de résines". figure III-2 : le masque "T97". figure III-3 : le masque "Duke3D". figure III-4 : différents mécanismes de transport du courant à travers une jonction métal/semi-conducteur, a) thermoïonique, b) effet tunnel, c) effet thermoïonique assisté par effet tunnel, d) effet de généra ou recombinaison. figure III-5 : mesure des résistances de contact par la méthode TLM, a) structure de test et mesure 4 point b) résistance mesurée entre 2 contacts en fonction de la distance qui les sépare. figure III-6 : analyse XPS de l'interface contact ohmique/couche active après recuit 315°C - 10 s.	106 107 110 122 124 124 124 effet vtion 126 vtes, 127 132
figure II-28 : synoptique du banc de mesure de puissance à 60 GHz figure II-29 : base de données de suivi technologique (Microsoft Access) figure III-1 : les principales étapes de la fabrication d'un transistor HEMT AlInAs/GaInAs sur InP, technolo de grille "nitrure" et "multicouche de résines" figure III-2 : le masque "T97" figure III-3 : le masque "Duke3D" figure III-4 : différents mécanismes de transport du courant à travers une jonction métal/ semi-conducteur, a) thermoïonique, b) effet tunnel, c) effet thermoïonique assisté par effet tunnel, d) effet de généra ou recombinaison figure III-5 : mesure des résistances de contact par la méthode TLM, a) structure de test et mesure 4 poin b) résistance mesurée entre 2 contacts en fonction de la distance qui les sépare figure III-6 : analyse XPS de l'interface contact ohmique/couche active après recuit 315°C - 10 s figure III-7 : négatif d'une photographie réalisée en microscopie électronique à balayage d'un contact ohmi	106 107 110 122 124 124 124 effet 126 vtes, 127 132 132 ique
figure II-28 : synoptique du banc de mesure de puissance à 60 GHz figure II-29 : base de données de suivi technologique (Microsoft Access) figure III-1 : les principales étapes de la fabrication d'un transistor HEMT AlInAs/GaInAs sur InP, technolo de grille "nitrure" et "multicouche de résines" figure III-2 : le masque "T97" figure III-3 : le masque "Duke3D" figure III-4 : différents mécanismes de transport du courant à travers une jonction métal/semi-conducteur, a) thermoïonique, b) effet tunnel, c) effet thermoïonique assisté par effet tunnel, d) effet de généra ou recombinaison figure III-5 : mesure des résistances de contact par la méthode TLM, a) structure de test et mesure 4 point b) résistance mesurée entre 2 contacts en fonction de la distance qui les sépare figure III-6 : analyse XPS de l'interface contact obmique/couche active après recuit 315°C - 10 s figure III-7 : négatif d'une photographie réalisée en microscopie électronique à balayage d'un contact obm Ni (25 Å)/Ge (400 Å)/Au (800 Å)/Ni (50 Å)/Au (600 Å) recuit à 315°C pendant 10 s	106 107 110 122 124 124 124 124 effet 126 ntes, 127 132 ique 133
figure II-28 : synoptique du banc de mesure de puissance à 60 GHz figure III-29 : base de données de suivi technologique (Microsoft Access) figure III-1 : les principales étapes de la fabrication d'un transistor HEMT A/InAs/GaInAs sur InP, technolo de grille "nitrure" et "multicouche de résines" figure III-2 : le masque "T97" figure III-3 : le masque "Duke3D" figure III-4 : différents mécanismes de transport du courant à travers une jonction métal/semi-conducteur, a) thermoïonique, b) effet tunnel, c) effet thermoïonique assisté par effet tunnel, d) effet de généra ou recombinaison figure III-5 : mesure des résistances de contact par la méthode TLM, a) structure de test et mesure 4 poin b) résistance mesurée entre 2 contacts en fonction de la distance qui les sépare figure III-7 : négatif d'une photographie réalisée en microscopie électronique à balayage d'un contact ohm Ni (25 Å)/Ge (400 Å)/Au (800 Å)/Ni (50 Å)/Au (600 Å) recuit à 315°C pendant 10 s figure III-8 : corrections de proximité effectuées pour la réalisation de contacts ohmiques pour un transistor e	106 107 110 122 124 124 124 effet 126 vtes, 127 132 ique 133 n T
figure II-28 : synoptique du banc de mesure de orini de orini de orini de orini de orini, figure III-28 : synoptique du banc de mesure de puissance à 60 GHz. figure III-29 : base de données de suivi technologique (Microsoft Access). figure III-29 : base de données de suivi technologique (Microsoft Access). figure III-29 : base de données de suivi technologique (Microsoft Access). figure III-29 : le masque "T97" figure III-3 : le masque "T97" figure III-4 : différents mécanismes de transport du courant à travers une jonction métal/semi-conducteur, a) thermoïonique, b) effet tunnel, c) effet thermoïonique assisté par effet tunnel, d) effet de généra ou recombinaison. figure III-5 : mesure des résistances de contact par la méthode TLM, a) structure de test et mesure 4 poin b) résistance mesurée entre 2 contacts en fonction de la distance qui les sépare figure III-6 : analyse XPS de l'interface contact ohmique/couche active après recuit 315°C - 10 s figure III-7 : négatif d'une photographie réalisée en microscopie électronique à balayage d'un contact ohm Ni (25 Å)/Ge (400 Å)/Au (800 Å)/Ni (50 Å)/Au (600 Å) recuit à 315°C pendant 10 s figure III-8 : corrections de proximité effectuées pour la réalisation de contacts ohmiques pour un transistor e (canaux de 1,3 µm) avec une bicouche copolymère (3700 Å) / PMMA 50K (600 Å). Comparaison entra	106 107 110 122 124 124 124 effet tion 127 132 ique 133 n T ; les
figure II-28 : synoptique du banc de mesure de puissance à 60 GHz figure II-29 : base de données de suivi technologique (Microsoft Access) figure III-29 : base de données de suivi technologique (Microsoft Access) figure III-29 : base de données de suivi technologique (Microsoft Access) figure III-29 : base de données de la fabrication d'un transistor HEMT AlInAs/GaInAs sur InP, technolo de grille "nitrure" et "multicouche de résines" figure III-2 : le masque "T97" figure III-3 : le masque "Duke3D" figure III-4 : différents mécanismes de transport du courant à travers une jonction métal/semi-conducteur, a) thermoïonique, b) effet tunnel, c) effet thermoïonique assisté par effet tunnel, d) effet de généra ou recombinaison figure III-5 : mesure des résistances de contact par la méthode TLM, a) structure de test et mesure 4 poin b) résistance mesurée entre 2 contacts en fonction de la distance qui les sépare figure III-6 : analyse XPS de l'interface contact ohmique/couche active après recuit 315°C - 10 s figure III-7 : négatif d'une photographie réalisée en microscopie électronique à balayage d'un contact ohmi Ni (25 Å)/Ge (400 Å)/Au (800 Å)/Ni (50 Å)/Au (600 Å) recuit à 315°C pendant 10 s figure III-8 : corrections de proximité effectuées pour la réalisation de contacts ohmiques pour un transistor e (canaux de 1,3 µm) avec une bicouche copolymère (3700 Å) / PMMA 50K (600 Å). Comparaison entru tensions 20 kV et 50 kV	106 107 110 122 124 124 124 124 124 124 124 124 125 126 132 132 133 n T ; les 134
figure II-28 : synoptique du banc de mesure de puissance à 60 GHz. figure II-29 : base de données de suivi technologique (Microsoft Access). figure III-1 : les principales étapes de la fabrication d'un transistor HEMT AlInAs/GaInAs sur InP, technolo de grille "nitrure" et "multicouche de résines". figure III-2 : le masque "T97". figure III-3 : le masque "Duke3D". figure III-4 : différents mécanismes de transport du courant à travers une jonction métal/semi-conducteur, a) thermoïonique, b) effet tunnel, c) effet thermoïonique assisté par effet tunnel, d) effet de généra ou recombinaison. figure III-5 : mesure des résistances de contact par la méthode TLM, a) structure de test et mesure 4 poin b) résistance mesurée entre 2 contacts en fonction de la distance qui les sépare. figure III-7 : négatif d'une photographie réalisée en microscopie électronique à balayage d'un contact ohm Ni (25 Å)/Ge (400 Å)/Au (800 Å)/Ni (50 Å)/Au (600 Å) recuit à 315°C - 10 s. figure III-8 : corrections de proximité effectuées pour la réalisation de contacts ohmiques pour un transistor e (canaux de 1,3 µm) avec une bicouche copolymère (3700 Å) / PMMA 50K (600 Å). Comparaison entru tensions 20 kV et 50 kV. figure III-9 : problème de définition du canal avec une bicouche de 7000 Å à 50 kV en utilisant la correction	106 107 110 122 124 124 effet 124 effet 126 ntes, 127 132 ique 133 n T ; les 134 n de

figure III-10 : réalisation de contacts ohmiques à 20 kV avec une monocouche de 3500 Å de PMMA 950K (métallisation de 1000 Å de titane), a) Canal de 1,3 μm visé (dose de 105 $\mu C/cm^2$), b) Canal de 0,3 μm visé figure III-11 : négatif d'une photographie réalisée au MEB d'une sur-gravure observée après gravure d'une figure III-12: illustration du problème de mouillage lors de la gravure, la lithographie du pied de grille figure III-13 : allure atypique d'une caractéristique I-V due à la présence d'états de surface (pièges) ou d'oxydes au figure III-14 : analyses XPS réalisées sur AlInAs après gravure chimique du cap de GaInAs. Sont comparées, les composantes oxydées (Ox) et non-oxydées (NOx) obtenues pour chaque élément chimique (Al, In, As) et pour des figure III-15 : évolution du courant entre source et drain (1,7 µm) en fonction du temps de gravure du fossé de grille figure III-16 : diagrammes énergétiques des bandes dans un contact métal/semi-conducteur de type n avec états de surface, a) bandes plates à la surface du semi-conducteur, b) surface du semi-conducteur en équilibre avec le volume, figure III-17 : évolution de la tension de pincement en fonction de la métallisation de grille et de la température de figure III-18 : évolution du courant I_{DS} , de la transconductance g_{m} de la capacité C_{GS} et de la fréquence de coupure f_{c} figure III-19 : comparaison des métallisations de grille Pt/Ti/Pt/Au, Ti/Pt/Au et Aluminium, a) évolution des courants de grille en fonction de V_{GS} ($V_{DS}=0$ V), b) évolution de la transconductance avec V_{GS} ($V_{DS}=1,5$ V) figure III-20 : caractéristiques en inverse (a) et en directe (b) d'une diode Schottky Ti/Pt/Au, mesurées sur un transitor HEMT AlInAs/GaInAs/InP de longueur de grille 0,1 μm (la distance grille-source est de 0,6 μm et le figure III-22 : localisation des capacités intrinsèques et extrinsèques entre grille et drain en technologie "nitrure"... 169 figure III-23 : comparaison des profils obtenus avec des systèmes bicouches et tricouches en fonction de la tension figure III-24 : empilement de résines sélectionné et conditions expérimentales choisies pour l'étude de la technologie figure III-26 : influence de la dose sur la longueur du pied et la largeur du haut pour le motif n°5 figure III-27 : influence de l'espaceur sur la largeur du pied pour une exposition centrale de 100 nm figure III-28 : observations au MEB de profils tricouches de grilles en T (6) et en Γ (3), (le premier chiffre indique le numéro de motif, alors que les deux nombres suivants sont respectivement la dose centrale et la dose latérale)....... 177 figure III-30 : évolution de la largeur du pied de grille avec la dose pour différentes largeurs de ligne centrale figure III-31 : observations au MEB de profils tricouches de grilles en T (le premier chiffre indique le numéro de figure III-32 : observations au MEB de grilles en T réalisées avec un système tricouche (le premier chiffre indique le numéro de motif, alors que les deux nombres suivants sont respectivement la dose centrale et la dose latérale)...... 180 figure III-34 : a) et b) accès de grille réalisé en corrigeant les effets de proximité avant et après métallisation, c) et d) vues en coupe et en perspective de grilles réalisées en technologie tricouche (pied de 130 nm, haut de 350 nm)..... 182 figure III-35 : problèmes rencontrés en technologie tricouche a) dose latérale insuffisante pour l'ouverture de la résine

figure III-36 : grilles en T réalisées en technologie bicouche, a) bout d'une grille au fond d'un mésa (pied de grille de 75 nm et haut de grille de 460 nm), b) vue d'une grille dans le plan de coupe des contacts ohmiques (pied de grille de
100 nm et haut de grille d'environ 500 nm)
figure III-37 : comparaison entre les technologies nitrure et tricouche des évolutions des gains hyperfréquences H_{21}^2 et
U en fonction de la fréquence
figure III-38 : utilisation d'un empilement de quatre résines de sensibilités différentes pour la réalisation d'une grille en
T et la réalisation d'un fossé de grille asymétrique [165,182]
figure III-39 : comparaison des gravures isotrope (SF_{d}) et anisotrope (CF_{d}) ; dans le cas de la gravure anisotrope, du nitrure reste présent sous la grille
figure III-40 : évolutions des caractéristiques $I_{DS}(V_{DS})$ après les étapes de dénitruration et de passivation, comparaison
des plasmas CF, et SF, utilisés pour la dénitruration (V _{cs} =0.4 V, Pas de 0.2 V)
figure III-41 : observations au MEB de grilles réalisées en technologie nitrure avant subi une étape de dénitruration et
une passivation par 200 Å de Si.N. à 100°C. a) le fossé de la grille dénitrurée de facon isotrope n'est pas protégé
lors de la passivation, b) le nitrure laissé sous la grille par la dénitruration anisotrope protège le fossé de grille lors de la
tacivation 192
figure III-42 · influence d'un détrôt de 500 Å de diélectrique sur l'évolution du courant entre source et drain (1.7 um)
de structures avec et sans couche de contact en GaIn As
figure III-43 : comparaison des caractéristiques I(V) d'un composant avant et après le dépôt de 200 Å de Si.N.
f_{ij} opération 10364C (orille Pt/Ti/Pt/Au) $V_{rec} = 0.4 V$ Pas de 0.2 V 196
froure III-44 · influence d'un détrôt de 200 Å de Si N, opération 10364C (orille Pt/Ti/Pt/Au) 197
figure III 45 · influence d'un détrôt de 3000 Å de Si N opération 10261B2 (grille Pt/Ti/Pt/Au) 197
figure III-46 : influence d'un détoit de 5000 Å de Si N, opération 10364D (grille Ti/Pt/Au) 198
figure III 47 : observations au MFB de composants passivés avec des étaisseurs de 200 Å (a) et 5000 Å (b)
de nitrure de vilivium
fugure III-48 : comparaison des résultats de l'ancien et du nouveau modèle de contact obmique a) évolution de la
résistance R., avec la distance I., h) évolution de la densité de charges dans le truits NI avec la distance I. 200
figure III.49 : influence de la densité de charges attiliquée sur le cat laver sur l'évolution de la résistance R avec la
distance I (a) et cur l'évolution de la résistance carrée de l'étitavie (b)
figure III-50 : influence de la densité de chames attiliquée sur la couche de surface sur les densités d'électrons dans la
jigart 111-90. infanciet de la densite de charges, appliquée sur la conche de surface, sur les densites à checirons dans la couche de surface et le truits
figure III 51 : comparaison que l'expérience de simulations de caractéristiques IAZ du dipôle compris entre les
contacts abmigues (1 = 17 um) : l'accord est abtenu pour une densité de chames () appliquée sur le cap laver de
$\frac{8}{10^{12}} \text{ cm}^2 (\text{aucune resistance extrinsion n'a sté introduite}) \qquad 202$
6.10 UN (unume resissance extrinsegue n'a est initiane de simulatione de caractéristiques I(I/) du ditôle comptanie entre los
signe 111-92. comparation abet l'experience de simulations de tarditeristiques $1(V)$ du alpoie compris entre les contacts obmiques où la cat lange a été été $A = -1.7$ um) : l'accord est obtenu tour une denvité de charges O
$(1)_{DS} = 1, \mu m$, $(1)_{DS$
figure III 53 : compansion and l'aptériones de simulations de constantinistiques I(1/) du divêle construis entre les
jugare 111-99. comparation abec l'experience de simulations de caracteristiques 1(V) du alpoie compris entre les
$(1 - 1.7 \text{ mm})$; l'accord est obtanu pour une densité de charges Ω attribués sur la harrière contre-aratin
$(1-D_S-1)$, μ_{nn} , μ
$J_{J}_{J}_{J}_{J}_{J}_{J}_{J}_{J}_{J}_{J$
jugare 111-57. evolutions des transconductances a un transisior FIEIVII avec V GS (potentiels internes), obtenues avec
ei sans aijjusion ae la grule aans la barriere
figure IV-1 : évolution du courant de grille I et de ses différentes contributions I et I en fonction de la

figure IV-5 : différentes évolutions de la densité totale de charges en fonction du potentiel interne de grille obtenues en
faisant varier l'épaisseur de la barrière et le plan de dopage de la structure de référence (Schrödinger-Poisson)
figure IV-6 : détails des modifications apportées à la couche tampon dans le cadre des opérations 10322 et 10323
figure IV-7 : mesure des courants de fuite de la structure S960301 entre deux mésas espacés de 1,2 mm
figure IV-8 : caractéristiques $I(V)$ de composants réalisés avec les opérations 10321A et 10322A
$(2 \times 50 \times 0.25 \ \mu m^2)$
fioure IV-9 : rampe de température utilisée pour la réalisation d'une couche tampon basse température
figure IV-10 · chectres de photoluminescence réalisés à 300 K et 10 K (cap laver enlevé) sur des structures avec et sans
couche tampon hasse température 748
figure IV-11 : évolution des gains hyperfréquences H_{21}^2 , U et MSG en fonction de la fréquence pour le transistor
$10417A L_{3}C_{20} (2 \times 50 \times 0.13 \mu m^2) a V_{DS} = 1 V et V_{CS} = -0.1 V.$
figure IV-12 : discontinuités de bande de conduction et de valence avec Al _{0,48} In _{0,52} As pour différents matériaux
incorporant du phosphore
figure IV-13: caractéristique I(V) des composants 10362A 10/16 et 10363B 0/20 (V_{GS} max=0,4 V,
Pas de 0,1 V)
figure IV-14 : épitaxies réalisées pour l'étude canal composite, a) canal classique, b) canal composite non dopé, et
c) canal composite dopé
figure IV-15 : comparaison des caractéristiques I(V) du HEMT à canal classique GaInAs et du HEMT à canal
composite GaInAs/InP, (V_{GSmax} = -0,2 V, Pas de 0,2 V)
figure IV-16 : comparaison des évolutions de la transconductance (a) et de la conductance de sortie (b) du HEMT à
canal classique GaInAs et du HEMT à canal composite GaInAs/InP, ($V_{DS}=2V$)
figure IV-17 : comparaison des cartes des événements ionisants "observés" dans le HEMT à canal classique
GaInAs (a) et dans le HEMT à canal composite GaInAs/InP (b), $(V_{DS}=2 V \text{ et } V_{CS}=-0,6 V)$.
figure IV-18 : comparaison des densités électroniques sous la grille du HEMT à canal classique GaInAs et du
HEMT à canal composite GaInAs/InP, $(V_{DS}=2 V \text{ et } V_{GS}=-0,2 V)$
figure IV-19 : comparaison des courants de grille du HEMT à canal classique GaInAs et du HEMT à canal
composite $GaInAs/InP$, $(V_{DS}=2V)$.
figure IV-20: caractéristiques I(V) des composants 10261A2 7/20 (canal conventionnel) et
$10261B1 \ 16/8 \ (canal \ composite) \ (2 \times 50 \times 0.15 \ \mu m^2, V_{CS} = 0.4 \ V, Pas \ de \ 0.2 \ V)$
figure IV-21 : évolutions des conductances et du gain en tension des composants 10261A2 7/20 et 10261B1 16/8
$(2\times50\times0.15 \text{ um}^2 \text{ V}_{=}=1.5 \text{ V})$ 267
frame IV/22: indutions do la conductance de contria de transistor 10261B1 16/8 (2×50×015 une2) anos la
$\int guit 1V - 22 \cdot evolutions de la conductante de solute du transision 10201D1 1078 (2×30×0,13 \mum) duel de transision de grain et la tension de graine de$
fraum IV 23; competimistiques I (V) an function de V pour la composant 10261B1 24/6 (a) et pour la
$\int gure 1V - 25 \cdot (aracteristiques 1_G(V_G) en fonction de V_{DS} pour le composant 10201D1 2470 (a) et pour le composant 10201D1 2470 (b) et pour le composant 10201D1 2470 (c) et pou$
$composant \ 10261B1 \ 22/10 \ (b) \ (2\times 50\times 0.15 \ \mu m).$
figure $1V-24$: caracteristiques $I(V)$ du HEM1 à canal composite dopé ($V_{GS max} = -0, 2V$, Pas de $0, 2V$)270
figure $1V-25$: comparaison des conductances de sortie (a) et des contributions au courant des couches du canal
(en sortie de zone de recess) (b) des HEM1 à canaux composites dopé et non dopé ($V_{DS}=2V$)
figure $1V-26$: caractéristiques $I_{DS}(V_{DS})$ et évolution $P_{S}(P_{E})$ en classe $A \neq V_{DS}=2,5 V$ et $V_{GS}=-1,2 V$ pour le
composant 10261C-C 13/7 (2×50×0,15 μm)
figure IV-27 : épitaxies G980210, G980211, G980212 (opérations 10470, 10471 et 10472)
figure IV-28 : comparaison des évolutions des conductances et des capacités hyperfréquences en fonction de V_{GS} entre
un canal de 200 A (10421A1L4C3D4) et un canal de 150 Å (10422A1L2C4C2), transistors
$0,1 \times 2 \times 50 \ \mu m^2 \ polarisés \ a \ V_{DS} = 1 \ V.$
figure IV-29 : comparaison des évolutions, à 18 GHz, du facteur de bruit F_{50} et du gain G_{50} en fonction du courant
de drain, pour les composants des opérations 10261B2, 10417A, 10421A1 et 10422A1, (V _{DS} =1 V sauf
$10261B2 \text{ où } V_{DS} = 1.5 \text{ V}$
figure IV-30 : comparaison des évolutions, à 60 GHz, du facteur de bruit F_{50} et du gain G_{50} en fonction du courant
de drain, pour les composants des opérations 10261B2, 10417A, 10421A1 et 10422A1, (V_{DS} =1 V sauf
$10261B2 \text{ où } V_{DS} = 1.5 \text{ V}$

finum V 1 · stat de l'art des simplifs intégrés amplificateurs faible bruit MIC et MMIC fonctionnant à 94 CH~ ou
jugare v 41. ciui de l'ari des circais intégrés amplificatars facore oraci vine vine vine forcionnant d'91 0115 da
figure V-2 : transistor 2×50 µm à lignes d'accès coplanaires du masque 4AS (à gauche), un agrandissement de la
zone active est donné à droite
figure V-3: caractéristiques I(V) (V_{GS} max=0 V, Pas de 0,1 V) et gains hyperfréquences H_{21}^2 , U et MSG à
$V_{DS} = 1 V$ des composants 10438A R2D3 ($V_{GS} = -0, 2 V$) et 10438B R11D2 ($V_{GS} = -0, 1 V$) -
$0.1 \times 2 \times 50 \ \mu m^2$
figure V4: évolution, avec la tension V_{GS} , des éléments intrinsèques du schéma équivalent à $V_{DS}=1$ V du
transistor 10438B R11D2 (0,1×2×50 μm ²)
figure V-5 : résultats des simulations linéaires du LNA 60 GHz bande étroite (circuit 0758-214-000),
les technologies nitrure et bicouche sont comparées (V_{cs} =-0.1 V)
figure V-6 : layout du circuit LNA 60 GHz bande étroite (circuit 0758-214-000), le circuit comporte un
transistor 0,1×2×30 µm ² pour le premier étage et un transistor 0,1×2×20 µm ² pour le second étage
figure V-7 : résultats des simulations linéaires du LNA 94 GHz bande étroite (circuit 0758-215-000),
les technologies nitrure et bicouche sont comparées (V_{cs} =-0,1 V)
figure V-8 : layout du circuit LNA 94 GHz bande étroite (circuit 0758-215-000), chaque étage du circuit se
compose d'un transistor $0,1 \times 2 \times 15 \ \mu m^2$
•

Tableaux

tableau I-1 : les bandes de fréquences IEEE.	9
tableau I-2 : extrait de la classification périodique des éléments.	22
tableau I-3 : propriétés des principaux composés binaires III-V à 300 K.	23
tableau I4 : structure des principaux HEMT sur GaAs et InP.	31

 tableau IV-11 : résultats obtenus sur les composants des opérations 10362D, 10363D et 10364D tableau IV-12 : influence de l'épaisseur du canal de GaInAs sur les performances des structures à canal composite tableau IV-14 : résultats obtenus sur les composants des opérations 10261A2 (canal conventionnel) et 10261B1 (canal composite) (2×50×0,15 μ m², (*) courant de drain déterminé à V_{DS} =1,5 V et V_{GS} =0 V).... 266 tableau IV-15 : résultats obtenus sur les composants des opérations 10261B2 et 10261C-C (2×50×0,13 µm²), tableau IV-16 : comparaison des performances en puissance des HEMT à canal composite tableau IV-17 : opérations impliquées dans la seconde étude sur les canaux composites......273tableau IV-18 : mesures réalisées à 300 K sur les opérations 10470, 10471 et 10472, les courants de drain et les tableau IV-20 : mesures réalisées sur les opérations 10420, 10421 et 10422 ; les courants de drain ont été mesurés, tableau IV-21 : résultats obtenus sur les composants des opérations 10421A1 et 10422A1 (2×50×0,1 μm²), tableau IV-22 : corrélation entre les performances en bruit sur 50 Ω , à 18, 60 et 94 GHz des transistors et certaines caractéristiques de leur schéma équivalent, obtenues à la tension de grille donnant la transconductance $[10261B2 \quad (V_{GS}=-0,6 V), \quad 10417A \quad (V_{GS}=-0,1 V), \quad 10421A1 \quad (V_{GS}=-0,2 V) \quad et$ maximale

tableau V-1 : spécifications techniques du contrat DGA 95-162.	
tableau V-2 : temps utilisés dans les procédures de réalisation des fossés de grilles des opération.	s 10438A et
10438B	
tableau V-3 : caractéristiques de composants $0,1\times 2\times 50 \ \mu m^2$ des opérations 10438A et 10438B,	(*) courant de
drain déterminé à V_{DS} =1 V et V_{GS} =0 V	
tableau V-4 : schéma équivalent à $V_{DS}=1$ V du transistor 10438B R11D2 (0,1×2×50 μ m ²)	
tableau V-5 : résultats des simulations linéaires réalisées par Dassault Electronique à partir des schén	nas équivalents
des transistors de l'opération 10438B (technologie bicouche)	

Introduction générale



« Je crains que l'impression à jet d'encre ne dépasse mes capacités. »

INTRODUCTION GENERALE

Depuis le milieu des années 1980, les applications de l'électronique hyperfréquence, ainsi que leur fréquence de travail, n'ont cessé de croître. Initialement, les systèmes fonctionnant en gamme d'ondes millimétriques étaient employés dans des domaines restreints, tels que les applications militaires (radars, communications, guerre électronique, munitions intelligentes, etc.) et spatiales. Ces systèmes ont gagné peu à peu de nouveaux marchés, dont les plus récents sont entre autres les communications sans fil, les communications véhicule-sol et véhicule-véhicule, ou encore les radars anti-collision.

La réussite de ces applications tient à l'amélioration des performances des composants ainsi qu'à la réduction du prix de fabrication des circuits. Ce coût n'a pu être diminué qu'avec l'apparition de circuits intégrés monolithiques micro-ondes (MMIC), qui ont également permis le développement de systèmes compacts et performants. Du point de vue scientifique et technologique, les techniques utilisées pour modéliser, concevoir, fabriquer et caractériser les composants et les circuits, ont été suffisamment améliorées pour permettre la réalisation industrielle de systèmes hyperfréquences. Notamment d'importants progrès ont été faits dans les domaines de la croissance épitaxiale d'une part, avec des techniques comme l'épitaxie par jets moléculaires (EJM) et en phase vapeur par organométalliques (EPVOM), et d'autre part en lithographie, qui permet aujourd'hui la définition de lignes de quelques dizaines de nanomètres.

Les transistors à effet de champ, qui ont énormément profité de ces avancées, occupent une place prépondérante dans les circuits hyperfréquences tels que les amplificateurs faible bruit et de puissance, éléments d'une chaîne d'émission-réception. Les transistors à hétérostructures sur matériaux III-V ont montré leur supériorité sur les transistors MESFET. La dernière décennie a connu un développement important des transistors pseudomorphiques AlGaAs/InGaAs sur substrat GaAs et des transistors AlInAs/GaInAs sur substrat InP. Les premiers ont montré de très bonnes performances, ainsi qu'une maturité technologique et une fiabilité qui leur permettent d'être utilisés dans les circuits actuels. Les seconds présentent des performances supérieures en fréquence et en bruit, mais sont limités en puissance et accusent une moins grande maturité technologique, ce qui nuit à leur fiabilité.

Les transistors à haute mobilité électronique (HEMT) AlInAs/GaInAs sur substrat InP ont fait l'objet de nombreuses études depuis les premières publications, il y a dix ans. A la lecture de ces travaux, très largement dominés par les laboratoires américains, on aurait pu croire que la filière était mature et qu'il ne restait aucune étude à mener. En fait, il n'en fut rien car :

- la filière faible bruit manquait de maturité et des études se sont poursuivies afin de pouvoir envisager l'industrialisation de cette filière pour les applications à haute fréquence,
- malgré la faible tenue en tension des transistors adaptés en maille sur InP, la communauté scientifique n'a jamais renoncé à vouloir en faire des composants de puissance, améliorant sans cesse la structure épitaxiale et la technologie.

Les travaux que nous présentons dans ce mémoire s'inscrivent dans cette quête de composants toujours plus performants, mais aussi d'une maturité technologique suffisante pour envisager l'industrialisation de la filière. Des études ont été menées suivant deux axes différents, articulés autour d'un troisième.

Le premier axe, qui concerne l'étude de la structure épitaxiale du composant, visait à dépasser les limitations des transistors adaptés en maille. Notre objectif était d'évaluer l'impact de solutions, généralement adoptées pour les composants de puissance, sur les performances de composants faible bruit. Nous avons bénéficié pour cette étude d'un soutien en simulation.

Le deuxième axe visait à tirer parti de la plus grande maturité de la filière faible bruit, à travers la réalisation de circuits amplificateurs à 60 GHz et 94 GHz pour des applications militaires. Cette étude, menée en association avec la société Dassault Electronique, est soutenue par un contrat de la Délégation Générale pour l'Armement (contrat DGA 95-162).

Enfin, le troisième axe concerne la mise au point technologique. Egalement soutenu par des contrats de la DGA (94-160 et 97-055), ce travail s'est principalement intéressé au développement de grilles en té de faible longueur et de faible résistivité, ainsi qu'à la procédure de réalisation du fossé de grille. La lithographie électronique a fait l'objet d'un investissement particulier à travers le développement d'un logiciel de simulation de révélation de résines. Parallèlement au travail technologique, un modèle Monte Carlo, qui permet d'approcher les performances réelles des composants en prenant en compte les aspects technologiques, a été conçu dans notre équipe.

Les résultats de nos travaux sont réunis en cinq chapitres.

Le premier présente d'un point de vue général les ondes hyperfréquences ainsi que les applications des circuits intégrés micro-ondes. Les fondements des transistors HEMT sur matériaux III-V et leurs facteurs de mérite sont présentés, que ce soit pour les applications faible bruit ou de puissance. Un état de l'art est également présenté, afin de situer les performances de chaque filière.

Dans le second chapitre, nous présentons tous les outils utilisés au cours de nos travaux. Ce sont les modélisations de composants, les technologies de la micro-électronique, et les moyens de caractérisation électrique et physique. La lithographie électronique y est particulièrement détaillée, avec notamment la présentation d'un logiciel de simulation du processus de révélation, que nous avons développé. Le troisième chapitre rassemble les travaux sur la technologie du composant. Les étapes de la fabrication des transistors sont passées en revue et leurs influences sur les performances des composants sont discutées. Parmi les améliorations présentées, nous avons beaucoup travaillé sur la technologie de grille et plus particulièrement sur la lithographie des systèmes multicouches de résines pour la réalisation de grilles en té. Des résultats sur la passivation des composants sont également fournis. Enfin, nous présentons en fin de chapitre les résultats d'une étude sur la prise en compte des paramètres technologiques dans la simulation Monte Carlo de composants.

Le quatrième chapitre concerne l'optimisation de la structure épitaxiale. Les limitations des transistors HEMT adaptés en maille sur InP ainsi que les améliorations possibles de la structure sont détaillées. Des résultats sont ensuite présentés sur l'amélioration de la couche tampon, de la couche barrière et du canal. L'étude du canal a fait l'objet d'un soutien en modélisation Monte Carlo, qui s'est notamment montré précieux pour l'analyse des canaux composites dont le but est de réduire l'ionisation par impact.

Enfin, le cinquième chapitre présente notre contribution au projet contractuel de réalisation de circuits amplificateurs faible bruit à 60 GHz et 94 GHz en technologie coplanaire. Le cahier des charges du contrat est commenté et les spécifications techniques sont comparées à l'état de l'art. Nous exposons les performances des transistors utilisés pour la conception des circuits, ainsi que les dessins des circuits et leurs performances simulées (conception Dassault Electronique). Ces résultats sont comparés aux performances visées.

En rédigeant ce mémoire, nous nous sommes fixés plusieurs objectifs. Le premier, bien sûr, a été de présenter les résultats de nos travaux de recherche. Cependant, nous avons tenu à faire un ouvrage rassemblant suffisamment d'éléments pour pouvoir servir de base de travail à un étudiant débutant une thèse sur la technologie des transistors. De plus, notre travail ayant profité du savoir de nombreuses personnes, nous avons souhaité offrir à ces personnes des éléments de compréhension dans des disciplines, autres que les leurs, qu'ils côtoient mais méconnaissent. Enfin, le second objectif a été de donner un bon aperçu de l'ensemble des travaux réalisés sur les HEMT sur substrat InP. Cela a demandé un important travail de synthèse bibliographique, qui, nous l'espérons, pourra être utile aux chercheurs concernés.

Chapitre I



Chapitre I

TRANSISTORS HEMT SUR MATERIAUX III-V : FONDEMENTS, FONCTIONNEMENT ET APPLICATIONS

I. INTRODUCTION	7
II. LES HYPERFRÉQUENCES : PROPRIÉTÉS ET APPLICATIONS	7
A. Les ondes hyperfréquences	7
1. Le domaine hyperfréquence ou micro-onde	7
2. Particularités des ondes hyperfréquences	9
B. Composants hyperfréquences et arséniure de gallium	.10
C. Les circuits intégrés monolithiques hyperfréquences	.12
1. Domaines d'applications des MMIC	13
a) Le militaire	13
i) Détection - Guidage	13
ii) Guerre électronique	13
iii) Communications	14
b) Les télécommunications	14
i) La réception satellite	14
ii) La téléphonie sans fil	15
iii) Les communications par fibres optiques	15
c) Les transports	15
i) Les communications	15
i) Le contrôle	16
d) L'industrie et le médical	16
e) Le spatial	16
2. Spécificité et perspectives du marché des MMIC	17
a) L'automobile	17
b) Le téléphone portable	17
c) Le militaire	17
III. LES HEMT SUR SUBSTRATS GAAS ET INP	18
A. Le transistor HEMT : du matériau au composant électronique	19
1. Présentation du composant et de son fonctionnement	19
a) Principe du MESFET	19
b) Structure d'un HEMT	20
c) Hétérojonction et gaz bidimensionnel d'électrons	21
2. Propriétés des matériaux III-V	22
a) Structure cristalline	24
b) Structure des bandes d'énergie	26
i) La saturation de vitesse	27
ii) Le phénomène d'ionisation par impact	27
c) Les hétérostructures de matériaux	28
3. Les différents HEMT sur GaAs et InP	29
B. Caractéristiques statiques des HEMT	. 32
1. Caractéristiques ID(VDS) des HEMT	32
a) Fonctionnement linéaire	33
b) Régime de saturation du courant	33
c) La transconductance G _m	34

d) La conductance de sortie G _d	34
e) Le gain en tension	34
2. Caractéristiques $I_D(V_{GS})$ et $G_m(V_{GS})$	35
3. Caractéristiques d'un contact Schottky de grille	35
a) Diode Schottky en direct	35
b) Diode Schottky en inverse	37
4. Transconductance d'un HEMT idéal	37
5. Approximation de la tension de pincement V_P	39
C. Schéma équivalent d'un transistor à effet de champ	40
1. Détermination du schéma équivalent petit signal	40
2. Optimisation du schéma équivalent petit signal	42
a) La conductance de sortie g _d	42
b) La capacité grille-drain C_{GD}	43
c) La résistance de source Rs	43
d) La résistance de grille R _G	43
D. Performances hyperfréquences des HEMT	43
1. Gain de transducteur G_T et gain en puissance disponible maximale G_{max}	44
2. Gain unilatéral U et fréquence maximale d'oscillation fmax	45
3. Gains en courant H_{21} et fréquence de transition f_T	45
4. Etat de l'art des performances en fréquences	47
E. Optimisation des HEMT pour le faible bruit	48
1. Définition des performances de bruit d'un TEC	48
2. Quelle polarisation pour le fonctionnement au minimum de bruit ?	49
3. Choix d'une structure optimale	49
4. Etat de l'art des performances en bruit des HEMT	49
F. Optimisation des HEMT pour la puissance	50
1. Définition des performances de puissance d'un TEC	50
a) Puissance de sortie maximale en classe A	50
b) Gain de puissance et facteur de compression	51
c) Rendement drain et rendement de puissance ajoutée	52
2. Choix d'une structure optimale	53
3. Etat de l'art des performances en puissance des HEMT	54
IV. CONCLUSION	55
V. BIBLIOGRAPHIE	56
	-

I. INTRODUCTION

Ce chapitre ayant pour but de définir le cadre de notre travail, il présente, d'un point de vue relativement général, les ondes hyperfréquences ainsi que leurs applications. Il fait le point sur les principes de base des transistors HEMT sur matériaux III-V que sont les aspects matériaux, la structure du composant ou encore l'hétérojonction. Un recensement des différents HEMT sur les substrats arséniure de gallium et phosphure d'indium permet de présenter les potentialités et limitations de ces composants. Sont également présentés dans ce chapitre les différents facteurs de mérite extraits des caractérisations statiques (caractéristique courant-tension, transconductance, etc.) et hyperfréquences (schéma équivalent petit signal et gains hyperfréquences) d'un HEMT. Enfin, les paramètres essentiels à l'optimisation de ces composants, dans les domaines de l'amplification faible bruit et de puissance, seront détaillés. Ces derniers aspects s'accompagnent d'un état de l'art qui permettra par la suite de situer le niveau de performances des composants que nous avons réalisés au laboratoire.

II. LES HYPERFREQUENCES : PROPRIETES ET APPLICATIONS

A. Les ondes hyperfréquences

1. Le domaine hyperfréquence ou micro-onde

Qu'est-ce qu'une onde électromagnétique ? C'est la propagation, à la vitesse de la lumière, d'une déformation harmonique des propriétés électriques et magnétiques de l'espace. L'amplitude de cette déformation est ce que l'on appelle la longueur d'onde λ . On définit également une onde par sa fréquence f, c'est-à-dire le rapport entre sa vitesse c et sa longueur d'onde. La fréquence (en Hertz) représente la quantité d'ondes passant en un point donné en une seconde.

La figure I-1 décrit les différentes radiations du spectre électromagnétique. Leur dénomination tient à des raisons historiques mais également à la façon dont elles ont été générées. Les frontières entre les différentes radiations sont toutes artificielles. En allant des ondes radio vers les rayons gamma, la longueur d'onde devient plus courte (les ondes deviennent plus pénétrantes), la fréquence augmente (les oscillations nécessaires pour les produire deviennent plus rapides), et l'énergie devient plus élevée (cela demande plus d'énergie pour produire des rayons gamma que cela n'en demande pour les ondes radio). Notons qu'au-delà des rayons gamma se trouvent les rayons cosmiques dont la longueur d'onde est de l'ordre de 10³⁰ Hertz.

Chapitre I - Transistors HEMT sur matériaux III-V: fondements, fonctionnement et applications



figure I-1 : spectre électromagnétique.

Intéressons nous plus en détail au domaine qui nous concerne, celui qui se situe à cheval entre les ondes radio et l'infrarouge : le domaine micro-onde. Bien que la définition du domaine des micro-ondes puisse prêter à contestation, nous le situerons comme appartenant à une bande de fréquences comprises entre 300 MHz et 300 GHz, soit des longueurs d'onde dans l'air ou le vide comprises entre 1 m et 1 mm. Analysons la place qu'occupent les micro-ondes dans le spectre des fréquences des ondes électromagnétiques. On peut y distinguer trois zones pour lesquelles ces ondes, pour être de même nature, ne se distinguent pas moins dans leur manifestation physique. De ce fait, le paramètre d'usage pour caractériser les ondes en question peut varier. De la fréquence de distribution de l'énergie électrique (50 Hertz) jusqu'à celle des télécommunications, on utilise effectivement le terme de fréquence. Dans le domaine de l'infrarouge et de l'optique en revanche, jusqu'aux rayons X, c'est la longueur d'onde dans le vide que l'on considère. Enfin, l'énergie quantique associée à l'onde est plus volontiers utilisée pour caractériser les rayonnements ionisants. A ces trois domaines, sont bien sûr associées deux frontières qui, loin d'être des ruptures, sont de larges zones de recouvrement. En effet, de même que l'ultraviolet et les rayons X relèvent de la double description de l'optique et des rayonnements ionisants, les micro-ondes se situent à une autre frontière, celle des ondes électriques et de l'optique. Cette double appartenance confère aux micro-ondes une richesse particulière : des caractéristiques électriques pour leur production par exemple, des propriétés qui relèvent de l'optique pour leur propagation.

L'image populaire des micro-ondes restera sans doute celle du four du même nom apparu en 1950 dont le principe est de générer des ondes capables de faire vibrer des molécules d'eau assez rapidement pour les échauffer¹. Ainsi seul les aliments contenant de l'eau sont concernés [1]. Ces fours fonctionnent dans la gamme de fréquence 915 MHz - 2,45 GHz.

Les différentes sources de génération d'ondes électromagnétiques sont illustrées sur la figure I-1. Les micro-ondes peuvent quant à elles être créées par le mouvement des électrons dans une petite boîte en métal sous vide. C'est ce qu'on appelle un magnétron, élément présent dans tous les fours micro-ondes.

Un découpage plus précis du domaine hyperfréquence a été réalisé : ce sont les bandes IEEE (*Institute of Electrotechnical and Electrical Engineers*) données par le tableau I-1. Notons qu'il existe d'autres désignations, moins utilisées, comme celles du département de la défense américaine.

Désignation	Domaine de fréquence (GHz)
VHF	0,03 - 0,30
UHF .	0,30 - 1,00
Bande L	1 - 2
Bande S	2 - 4
Bande C	4 - 8
Bande X	8 - 12
Bande Ku	12 - 18
Bande K	18 - 26,5
Bande Ka	26,5 - 40
Bande Q	33-50
Bande U	40 - 60
Bande V	50 - 75
Bande E	60 - 90
Bande W	75 - 110
Bande F	90 - 140
Bande D	110 - 170
Bande G	140 - 220

tableau I-1 : les bandes de fréquences IEEE.

2. Particularités des ondes hyperfréquences

Mais pourquoi utiliser des micro-ondes pour les télécommunications et la détection ? Les diverses raisons, qui incitent à l'utilisation d'ondes courtes, peuvent être illustrées par l'exemple de la détection radar [2], dont le principe est d'illuminer une "cible" par des impulsions électromagnétiques pour en récupérer l'écho. Tout d'abord, il y a la concentration de l'énergie rayonnée : plus la longueur de l'onde est faible par rapport aux dimensions de l'aérien, plus le faisceau est étroit, c'est-à-dire meilleure est la directivité de l'onde et donc sa "précision". Le second

¹ L'interaction des micro-ondes avec la matière est largement dominée par le mécanisme d'absorption diélectrique, celle-ci étant due aux interactions entre les molécules ou éléments moléculaires polaires.

Chapitre I - Transistors HEMT sur matériaux III-V: fondements, fonctionnement et applications

point a été évoqué précédemment : des obstacles ne peuvent être détectés que si leurs dimensions sont au moins comparables à la longueur d'onde, sinon, l'énergie rayonnée devient trop faible. Pour déceler des éléments petits, les micro-ondes sont donc très appropriées. D'une façon générale, les micro-ondes sont appréciées pour leur large bande passante, leur résolution spatiale élevée et leur grande immunité aux interférences.

Toutefois, une conséquence pratique importante de l'interaction des ondes électromagnétiques avec la matière et les différents composés de l'atmosphère est que, seuls certains domaines d'ondes peuvent pénétrer facilement l'atmosphère. Ces régions sont appelées des fenêtres atmosphériques. La figure I-2 illustre cette absorption pour différentes longueurs d'ondes dans l'atmosphère. Ces fenêtres correspondent aux régions où l'altitude de demi-absorption (ou l'atténuation) de l'atmosphère est très faible. Les fenêtres dominantes dans l'atmosphère sont dans le domaine visible, le domaine radio et micro-onde, alors que les rayons X et ultraviolet sont fortement absorbés, et les rayons gamma et l'infrarouge le sont un peu moins.



figure I-2 : absorption des ondes électromagnétiques par l'atmosphère.

Les micro-ondes apparaissent donc comme très intéressantes pour les télécommunications, la détection, etc. Soulignons toutefois que ce domaine possède ses propres fenêtres atmosphériques, données en médaillon de la figure I-2. Ces fenêtres vont déterminer les fréquences utilisées pour diverses applications.

B. Composants hyperfréquences et arséniure de gallium

La génération d'ondes de plus en plus courtes ne put être satisfaite qu'avec l'apparition de composants semi-conducteurs, au dépend du magnétron. Toutefois, la réduction de la longueur d'onde du centimétrique vers le millimétrique exige le développement de composants de plus en plus rapides. Cela repose sur la diminution des dimensions des composants, sur l'utilisation de matériaux semi-conducteurs possédant de meilleures propriétés de transport et sur l'utilisation de structures nouvelles. En ce qui concerne l'amplification nécessaire pour l'émission et la réception de signaux, le transistor [3] est le composant clef. Toutefois, bien que les transistors bipolaires et MOS (*Metal Oxide Semiconductor*)² réalisés en silicium bénéficient d'un marché énorme, reposant sur la simplicité de mise en œuvre et sur la grande maturité de cette technologie, cette filière est limitée à des fréquences de quelques GHz, limitation intrinsèque au matériau.

Afin de satisfaire aux applications qui sont décrites par la suite, les recherches se sont orientées vers les matériaux III-V [4], c'est-à-dire l'association d'éléments de la colonne III et d'éléments de la colonne V du tableau de la classification périodique des éléments³. L'arséniure de gallium (GaAs) s'est alors imposé avec le développement de structures MESFET (*MEtal Semiconductor Field Effect Transistor*) [5]. Ces transistors permettent de répondre à des applications jusqu'à des fréquences d'environ 30 GHz. Cependant, malgré la réduction des dimensions de la zone active, ce type de composant est limité en fréquence car le transport électronique s'effectue dans un matériau dopé. Les transistors à hétérojonction(s) sont alors apparus, permettant d'obtenir une importante densité de porteurs dans le matériau intrinsèque, où la mobilité et les vitesses électroniques sont plus élevées [6]. D'autres filières de matériaux III-V permettent de répondre à cette montée en fréquence, dont la filière phosphure d'indium (InP) [7] qui fait l'objet de notre travail.

Les principaux avantages des matériaux III-V sont les suivants :

- leur propriété semi-isolante (substrat SI) permet la fabrication de circuits intégrés hyperfréquences,
- leur résistance aux radiations,
- leur capacité à travailler à plus haute température que le silicium standard, ce qui est important pour les applications militaires,
- leurs performances vitesse/consommation nettement supérieures à celles des calculateurs utilisant des circuits en silicium (applications numériques),
- leur très vaste domaine de fréquences couvert puisqu'il s'étend de 1 GHz à plus de 100 GHz.

Ce dernier aspect est fondamental, parce que les composants à base de silicium sont actuellement limités à une fréquence inférieure à quelques GigaHertz, arrivant même actuellement à concurrencer avec succès les composants GaAs pour certaines applications entre 1 et 3 GHz en

² Alors que le transistor à jonction a été découvert en 1948 par W. Shockley, le premier transistor MOS a été réalisé par D. Kahng et M. M. Atalla en 1960.

³ C'est en 1951 que H. Welker découvre que les composés III-V peuvent servir de matériaux pour réaliser des semi-conducteurs.

raison de leur moindre coût. Cette concurrence est de plus en plus menaçante pour le GaAs avec l'apparition de la filière silicium-germanium (SiGe) [8] dont le domaine de fréquence est identique.

Mais pourquoi parlons-nous toujours de l'arséniure de gallium lorsque l'on évoque la filière III-V ? La raison en est que la filière GaAs est la seule filière hyperfréquence dont la technologie soit actuellement mature pour des réalisations au niveau industriel. Cette maturité et son développement a donc permis d'aboutir à des coûts de production abordables, qui restent cependant largement supérieurs à ceux de la filière silicium. L'arséniure de gallium est donc parfaitement approprié à la réalisation de circuits hyperfréquences. On peut classer ces circuits par type :

- les circuits bas niveau :
 - ✓ amplification faible bruit,
 - ✓ fonction de contrôle,
 - \checkmark commutation, etc.
- les circuits de puissance : on peut citer parmi les applications que nous allons évoquer par la suite, le domaine des télécommunications pour les composants discrets, et le balayage électronique radar pour les circuits intégrés micro-ondes.
- les circuits numériques : pour toutes les applications qui étaient couvertes jusqu'à présent par des circuits intégrés bipolaires silicium.

C. Les circuits intégrés monolithiques hyperfréquences

La micro-électronique hyperfréquence s'est largement développée dans les années 1970 à 1980, couvrant l'ensemble des domaines d'applications : militaire, civil (professionnel et grand public) et spatial. Remplaçant avantageusement des parties encombrantes en guide d'ondes et/ou lignes coaxiales, elle a consisté dans une première étape à assembler sur un substrat adéquat (verre Téflon®, céramique, etc.) les composants actifs et passifs nécessaires à la propagation (amplification, distribution, etc.) des signaux hyperfréquences. La seconde étape a permis de rassembler tous ces composants sur un même substrat et de donner ainsi naissance au Circuit Intégré Monolithique Hyperfréquence (ou MMIC dans sa dénomination anglaise : *Monolithic Microwave Integrated Circuit*), démarche déjà largement engagée avec les Circuits Intégrés Numériques ou Analogiques Basse Fréquence [9, 10]. Les solutions hybrides à composants discrets s'effacent progressivement au profit de solutions monolithiques dont les avantages sont une meilleure reproductibilité, fiabilité et des performances élevées, pour un coût et un encombrement plus faible [11].

1. Domaines d'applications des MMIC

Pour mieux comprendre les enjeux technologiques et commerciaux des MMIC, il est souhaitable d'avoir conscience de leurs applications. Le but de cette partie n'est cependant pas de faire une liste exhaustive de ces applications mais seulement d'en évoquer les principales. Bien que les différents domaines d'applications soient étroitement liés, on peut les classer comme suit :

a) Le militaire

Dans le domaine militaire, l'évolution générale des armements a conduit à l'utilisation de composants électroniques à base d'arséniure de gallium. En effet, d'une part, parce qu'en ce qui concerne la réception de l'information, on apprécie tout particulièrement les caractéristiques de très faible bruit et de forte bande passante de ces composants qui permettent une augmentation sensible des performances [12]. D'autre part, parce qu'au niveau de l'émission de puissance, ils offrent la possibilité de réaliser des sources d'émission compactes ne nécessitant qu'une faible tension d'alimentation. En effet, les dispositifs électroniques, embarqués à bord des missiles ou des munitions intelligentes, doivent être capables de consommer très peu de courant. De plus, les systèmes doivent fonctionner à des fréquences de plus en plus élevées (millimétriques), tout en étant moins encombrants et invulnérables aux radiations. De ce fait, les MMIC interviennent de plus en plus dans les programmes majeurs de la Défense Nationale pour satisfaire les objectifs de coût, de performance, d'encombrement et de poids [13]. Trois principales familles d'applications existent :

i) Détection - Guidage

Ce sont principalement les radars au sol et aéroportés, les munitions intelligentes (radars de très courte portée) et les autodirecteurs de missiles. Une application importante est l'antenne active à balayage électronique. Seuls les circuits à base d'arséniure de gallium permettent de réaliser les modules actifs émission-réception (E/R modules) qui sont les principaux éléments constitutifs de ces radars, dont les principaux avantages sont les capacités antibrouillage, multicible, et la quasi-invulnérabilité⁴. Des prototypes de modules et d'antennes ont déjà été réalisés pour des radars au sol en bandes L, S, C et X [14]. Notons également que la radiométrie passive [15] (munitions intelligentes) demande des amplificateurs très faible bruit fonctionnant en gamme d'ondes millimétriques, justifiant ainsi le cadre contractuel de nos travaux.

ii) Guerre électronique

Cela comprend les contre-mesures mais également les dispositifs de brouillage électronique qui doivent suivre l'élévation des fréquences des communications militaires. Les

⁴ Si certains modules sont détruits, le radar continue à fonctionner avec des performances dégradées.

circuits pour les contre-mesures électroniques sont caractérisés par une très grande largeur de bande instantanée (typiquement 1-20 GHz), ces systèmes étant capables d'identifier et de suivre simultanément de multiples cibles au moyen de récepteurs, détecteurs, etc. et de déclencher une riposte appropriée sous forme de signaux de brouillage par l'intermédiaire d'une chaîne d'amplificateurs de puissance. Ces systèmes équipent la plupart des avions de combat et hélicoptères. Notons que le SPECTRA, Système d'autoProtECTion de l'avion de combat RAfale, sera le premier programme militaire français à engendrer une production significative de MMIC GaAs, tant dans le domaine du faible niveau que celui de la puissance.

iii) Communications

Cela concerne les radiocommunications mais également les communications discrètes de champ de bataille.

b) Les télécommunications

On peut distinguer trois principales applications des MMIC :

i) La réception satellite

Les communications satellites prennent de plus en plus d'essor avec le lancement de projets ambitieux visant à couvrir notre planète d'une gigantesque toile d'araignée satellitaire [16]. Les diverses applications visées (téléphonie sans fil, transports, multimédia, etc.) dépassent largement le cadre des communications entre individus. Cependant elles reposent toutes sur le transfert de données en ondes hyperfréquences. Parmi les applications existantes, on peut citer les systèmes permettant à une société de transports d'être en contact permanent avec une flotte de camions via des terminaux mobiles VSAT (Very Small Aperture Terminal) fonctionnant dans la bande des 20-30 GHz, mais également le système GPS (Global Positioning System). A l'origine, développé pour les besoins de l'armée américaine, le récepteur GPS, travaillant dans la bande 1,5 GHz, utilise trois signaux codés synchronisés émanant de trois satellites pour localiser le point de réception à mieux que 5 m dans les trois dimensions. Cette dernière application avantage le GaAs par rapport au silicium au niveau du facteur de bruit, car la sensibilité du récepteur doit être élevée compte tenu de la faible taille de l'antenne, et également au niveau de la consommation qui doit être la plus faible possible pour un système portable. Le récepteur comprend un amplificateur faible bruit, un mélangeur et une source de fréquence synthétisée. On citera également la balise SART (Search And Rescue Transponder) fonctionnant à 9,5 GHz : cette balise renvoie automatiquement un train d'impulsions de localisation lorsqu'elle est interrogée par les radars maritimes ou aéroportés. Enfin, l'application qui a été la première en volume pour les MMIC (circuits convertisseurs de fréquence à 12 GHz) est le récepteur DBS (Direct Broadcast Satellite) développé pour la télévision par satellite [17].

ii) La téléphonie sans fil

Les systèmes actuels de téléphonie sans fil (*Wireless Local Area Networks*) utilisent un réseau terrestre de stations de base permettant de relier entre eux les possesseurs de téléphone cellulaire. Ce système utilisera également dans le futur un réseau de satellites, comme cela a été évoqué précédemment, mais il concernera aussi les communications entre ordinateurs, c'est-à-dire le transfert de données. Les bandes de fréquence concernées pour les stations de base sont de 2,4 GHz (fréquence allouée aux U.S.A. et en Grande-Bretagne pour les faibles débits jusqu'à 1 Mbit/s), 18,5 GHz (fréquence choisie par Motorola pour son projet radiotéléphone, pour l'aptitude du signal à traverser les murs d'un bâtiment et s'atténuer rapidement à l'extérieur ; le débit peut atteindre aisément 15 Mbit/s) et 60 GHz (fréquence déjà allouée au Japon pour les débits de 100 Mbits/s).

En ce qui concerne le radiotéléphone numérique de l'utilisateur, si le silicium paraît en mesure d'occuper une place prépondérante dans les composants du GSM (Groupe Spécial Mobile) à 900 MHz, il en va différemment pour le PCN (*Personal Communication Network*) ou le DECT (*Digital European Cordless Telephone*) à 1 800 et 1 900 MHz. La première génération utilise des MMIC en technologie MESFET pour la partie réception, le commutateur E/R et l'amplificateur de puissance. L'avantage déterminant du GaAs est son rendement électrique supérieur à 60 % sous 3 V. La seconde génération verra peut-être l'émergence du HBT.

iii) Les communications par fibres optiques

Les applications de l'arséniure de gallium sont pour l'instant limitées au pilote de diode laser et à l'amplificateur transimpédance en réception, principalement pour la distribution de canaux TV par câble. Cependant la demande pourrait croître très fortement si les projets de câblage des particuliers venaient à voir le jour commercialement. Toutefois, le développement de cette application nécessite une infrastructure importante, ce qui la rend moins accessible que les communications sans fil.

c) Les transports

Les applications des hyperfréquences dans ce domaine ne se limitent heureusement pas au radar de vitesse autoroutier ! En effet cela concerne également les fonctions de communication et de contrôle.

i) Les communications

Cela comprend toutes les télécommunications à courte distance, c'est-à-dire la communication entre une balise fixe et un objet mobile du type badge, qui peut être passif ou alimenté par pile, dans une gamme de distances de 2 à 20 m. Les fréquences normalisées sont de

2,45 GHz pour la gestion des wagons et des containers, et 5,8 GHz pour les péages autoroutiers non-stop [18], les péages d'accès dans les grandes villes, la télémonétique, l'ouverture des portes d'automobiles, l'identification des objets volés, etc. L'intérêt du GaAs réside dans sa capacité à consommer moins de 1 µA en mode de veille, avant que le badge ne soit réveillé par la balise pour effectuer la liaison bidirectionnelle. Les communications entre véhicules et avec les infrastructures routières utiliseront la bande des 63 GHz. A cette fréquence, la très grande influence des interconnexions des divers composants sur les performances justifie pleinement l'utilisation des MMIC avec des technologies HEMT et P-HEMT (Ces composants sont présentés par la suite).

ii) Le contrôle

On retrouve ici le système GPS qui connaît un nombre grandissant d'applications civiles en aéronautique, où il est actuellement étudié comme alternative au MLS (*Microwave Landing System*), en navigation maritime ou en version terrestre portable, à des fins de cartographie ou guidage transport. Ce système a donné naissance à la navigation routière par satellite, proposée aujourd'hui aux automobilistes. L'application majeure est sans doute le radar anti-collision automobile. Initié par AEG Telefunken en Allemagne dès 1973 à 35 GHz, ce projet a été relancé à travers le programme européen Prometheus à 77 GHz, avec beaucoup plus de chances d'aboutir par suite des progrès enregistrés dans la fabrication des MMIC en ondes millimétriques. Les développements actuels devraient aboutir à des premières séries sur des autobus et des véhicules de haut de gamme avant l'an 2000.

d) L'industrie et le médical

Le domaine industriel est concerné par les capteurs pour l'analyse des matériaux, mais également ceux ayant trait à la robotique, aux télémesures et à l'instrumentation. Les applications médicales concernent la détection et le traitement de tumeurs, mais également les émetteurs et récepteurs pour applications biomédicales.

e) Le spatial

D'une part la technologie MMIC est théoriquement plus fiable qu'une version hybride des mêmes composants actifs et passifs du fait de l'intégration des interconnexions. D'autre part la réduction de la surface et du poids est également pour le domaine spatial un avantage déterminant. Ainsi le premier démonstrateur d'antenne active pour radar spatial en bande X : le projet SPOT RADAR [19] du CNES, nécessitait une antenne bande X à balayage électronique de $2,3 \times 7,2$ m², comportant plus de 6000 commandes de phase. La seule solution réaliste consistait à utiliser autant de modules actifs, incluant déphaseurs et amplificateurs (émission et réception), réalisés en série en technologie MMIC, connectés immédiatement derrière les éléments rayonnants. L'exemple précédent concerne l'observation de la terre [20, 21, 22], mais le spatial comprend également le domaine de l'astrophysique et de la radioastronomie. Dans ces domaines, la détection de molécules demande, comme pour les applications météorologiques, le développement de circuits fonctionnant en gamme d'ondes millimétriques et sub-millimétriques [23].

2. Spécificité et perspectives du marché des MMIC

Les chances d'un développement significatif du marché civil doivent être examinées surtout pour deux types d'application en expansion : l'automobile et le téléphone portable. Quant aux produits militaires, ils correspondent en grande majorité à un marché captif en raison de leur caractère confidentiel, particulièrement dans le domaine des radars, de la guerre électronique et des télécommunications discrètes.

a) L'automobile

Pour la plupart des applications automobiles, l'utilisation du GaAs sera probablement incontournable : dispositifs anti-collision, capteurs de vitesse pour systèmes ABS (*Anti Blocking System*), péage en route, etc.. De ce fait, le marché automobile pourrait s'ouvrir plus tôt qu'il n'était prévisible il y a quelques années : en effet chez Daimler-Benz, les véhicules Mercedes devraient être équipés d'un système anti-collision tout prochainement.

b) Le téléphone portable

L'évolution du marché des téléphones portables est plus difficile à estimer : en effet, si la génération actuelle type GSM n'utilise que peu de composants GaAs, la nouvelle génération en préparation, dont la fréquence a été normalisée à 1,8 GHz en Europe, pourrait en utiliser sensiblement plus ; mais une partie des experts interrogés sur ce point considèrent que le GaAs n'est plus intéressant que le silicium que pendant un temps limité de l'ordre de cinq ans. L'élément déterminant pour la percée du GaAs dans ce domaine des télécommunications est donc l'introduction suffisamment rapide sur le marché du téléphone portatif de la nouvelle génération (à 1,8 GHz). Si celle-ci est retardée, les composants GaAs verront diminuer leur avantage de faible consommation au profit des composants silicium moins chers⁵ qui accéderont prochainement à un niveau de performance voisin de celui de leur homologue GaAs pour les fréquences inférieures à 3 GHz.

c) Le militaire

L'importance quantitative du marché militaire est essentiellement liée aux programmes de radars à antenne active : en effet, les autres applications militaires de l'arséniure de

⁵ Une puce en arséniure de gallium coûte de 25% à 40% plus cher que son homologue en silicium. Cet écart de prix est lié en partie à la taille des substrats : 6" pour GaAs et bientôt 12 " à l'horizon 2000 pour Si.

gallium, telles que les équipements de guerre électronique, de communication et de navigation ne conduisent pas à des quantités significatives de composants. La disponibilité de ces technologies est toutefois stratégique pour ces dernières. On peut donc estimer que le marché militaire du GaAs restera très limité au cours de la prochaine décennie.

En conclusion, on peut dire que le marché militaire du GaAs restera quantitativement faible, même s'il est stratégiquement important, et que le marché civil pourrait reposer plus, à moyen terme, sur la réussite des applications automobiles que sur la nouvelle génération de téléphones portatifs dont la fréquence de fonctionnement permettra rapidement l'utilisation du silicium. Cependant, le marché induit par les applications "téléphone portatif" devrait avoir un impact favorable sur celui des composants GaAs.

III. LES HEMT SUR SUBSTRATS GAAS ET INP

Les premiers transistors HEMT (High Electron Mobility Transistor) sont apparus en 1980 (Fujitsu [24], Thomson [25]). Ce composant possède plusieurs dénominations : TEGFET (Twodimensional Electron Gas Field Effect Transistor), MODFET (MOdulation Doped Field Effect Transistor) mais également HFET (Heterojunction Field Effect Transistor). Ce dernier terme est généralement réservé à un composant à hétérostructure, où le transport s'effectue dans un matériau dopé. Nous adopterons la dénomination HEMT, abréviation la plus largement utilisée.

Comme cela a déjà été évoqué, le HEMT apparaît comme une évolution majeure du MESFET. En effet, pour contourner le problème du transport dans un matériau dopé, est arrivé le HEMT dans lequel le transport électronique s'effectue au voisinage d'une interface entre un matériau à grand gap fortement dopé et un matériau à petit gap non intentionnellement dopé. Cette interface est encore appelée "hétérojonction". La présence de cette hétérojonction permet d'obtenir une importante densité de porteurs dans le matériau intrinsèque où la mobilité et les vitesses électroniques sont plus élevées.

Dans cette partie, nous allons détailler la structure d'un HEMT, son fonctionnement, les matériaux III-V utilisés et les filières associées. Nous définirons ensuite les paramètres électriques qui qualifient ce composant, ce qui nous permettra d'en déduire les critères d'optimisation spécifiques au type d'application.

18

A. Le transistor HEMT : du matériau au composant électronique

1. Présentation du composant et de son fonctionnement

a) Principe du MESFET

Le principe de fonctionnement du HEMT est identique à celui d'un transistor à effet de champ à grille Schottky de type MESFET [26]. Il est basé sur la modulation de la conductance entre deux contacts ohmiques appelés "Source" et "Drain", par l'action électrostatique d'une électrode de commande dénommée "Grille".

La variation de cette conductance est proportionnelle au nombre de porteurs libres dans le canal, et donc au courant entre source et drain. C'est l'effet d'amplification transistor qui permet de transformer un faible signal appliqué sur la grille en un signal plus fort récupéré sur le drain.



figure I-3 : transistor à effet de champ à grille Schottky, le MESFET.

Ce type de transistor, illustré sur la figure I-3, tire sa particularité de son contact métal/semi-conducteur de grille, que l'on nomme Schottky en référence au modèle qui régit son fonctionnement : à l'hétéro-interface métal/semi-conducteur apparaît une barrière de potentiel pour les électrons (tension de *built-in* V_b), qui correspond à la différence de travail de sortie entre le métal et le semi-conducteur. Le comportement électrique de ce contact est celui d'une diode. En polarisation inverse, cette jonction se comporte comme un condensateur.

b) Structure d'un HEMT

La structure d'un HEMT est présentée sur la figure I-4. Elle est constituée essentiellement de trois matériaux différents : le substrat, un matériau à grand gap et un matériau à petit gap. On retrouve les électrodes de source, grille et drain, communes au MESFET.

Cap Layer	Petit gap dopé
Couche Schottky	Grand gap non dopé
Couche Donneuse	Grand gap dopé ou plan de dopage
Espaceur	Grand gap non dopé
Canal	Petit gap non dopé
Couche Tampon	Grand gap non dopé
Substrat semi-isolant	

figure I-4 : structure d'un transistor HEMT.

La couche superficielle (appelée *Cap Layer*) est formée par un matériau de faible bande interdite, pour permettre la réalisation des contacts ohmiques de source et de drain. Cette couche est généralement fortement dopée afin de diminuer la valeur des résistances de contact et donc celle des résistances d'accès.

La couche à grand gap non dopé est destinée à la réalisation du contact Schottky de grille, qui est déposé après gravure du *Cap Layer* (fossé de grille ou *recess*).

La couche de matériau à grand gap dopé a pour rôle de fournir les électrons libres à la structure ; c'est la couche donneuse. Ce dopage, pouvant être volumique, est généralement réalisé par un plan de dopage silicium (δ -doped).

Vient ensuite l'espaceur (*spacer*), une couche de matériau à grand gap non intentionnellement dopé (nid), permettant de séparer les atomes donneurs d'électrons de la couche donneuse, des électrons du canal. Les interactions à distance électrons-impuretés sont ainsi réduites. Plus cette couche sera épaisse, meilleure sera la mobilité des électrons dans le canal. A l'inverse, le transfert des électrons de la couche donneuse dans le canal est favorisé par un espaceur fin. Le canal est constitué d'un matériau à petit gap non intentionnellement dopé. Cette couche, importante dans la mesure où elle reçoit le gaz bidimensionnel d'électrons, déterminera les performances du composant à travers les propriétés de transport des électrons dans le matériau.

Une couche tampon, communément appelée *buffer*, permet d'améliorer le confinement des électrons dans le canal en réduisant l'injection des porteurs vers le substrat. Cette couche permet également d'avoir un matériau de base de bonne qualité cristallographique nécessaire à la croissance des autres couches.

Enfin, le substrat semi-isolant (SI) est un matériau binaire qui identifie la filière (GaAs, InP).

c) Hétérojonction et gaz bidimensionnel d'électrons

Dans le cas du HEMT, la juxtaposition d'un matériau à grand gap et d'un matériau à petit gap implique la création d'une discontinuité de bande de conduction à l'interface entre les deux matériaux (Modèle d'Anderson⁶). Cette "hétérojonction", illustrée par la figure I-5, entraîne la formation d'un puits de potentiel dans le matériau à petit gap où transfèrent et s'accumulent les électrons provenant de la couche donneuse. L'hétérojonction est caractérisée par la discontinuité de bande de conduction ΔEc entre les deux matériaux.



figure I-5 : structure de bande d'une hétérojonction en présence d'un potentiel de grille.

Le transfert de charges génère dans la couche donneuse une zone désertée. Le profil électrique de charges détermine la courbure de bande de part et d'autre de l'hétérojonction, ce qui se

⁶ C'est en 1962 que R. L. Anderson a proposé le modèle de l'hétérojonction qui sera le plus utilisé et deviendra une référence dans son domaine. Dans ce modèle, lors de la jonction de deux semi-conducteurs à bandes interdites différentes, les niveaux de Fermi s'alignent. La conservation des paramètres physiques de part et d'autre de l'interface entraîne des courbures des bandes de conduction et de valence, ainsi que des discontinuités à l'interface pour ces deux bandes.
Chapitre I - Transistors HEMT sur matériaux III-V : fondements, fonctionnement et applications

traduit par la formation d'un puits de potentiel de forme triangulaire dans le canal. Pour une largeur de puits inférieure à la longueur d'onde de De Broglie, apparaissent les effets quantiques. Ces effets se traduisent par la quantification des niveaux d'énergie des électrons et par la restriction du mouvement des porteurs dans un plan parallèle à l'hétérojonction. On appelle gaz d'électrons bidimensionnel (2DEG : two Dimensional Electron Gas), l'accumulation des électrons dans ce puits. L'hétérojonction permet la séparation spatiale des atomes donneurs ionisés et des électrons libres. Ces électrons ne sont donc plus soumis aux interactions sur impuretés ionisées, et peuvent alors atteindre des mobilités importantes. Le HEMT bénéficie donc d'un transport électronique dans un gaz (quasi-bidimensionnel) bien supérieur à celui d'un matériau dopé. Notons que dans le cas de la figure I-4, le canal du HEMT est situé entre deux matériaux de grand gap. La structure de bande n'est plus alors constituée d'une seule hétérojonction, comme sur la figure I-5, mais d'une double hétérojonction, améliorant encore ainsi le confinement des électrons dans le canal.

Les performances fréquentielles des HEMT sont liées au temps de transit entre la source et le drain. Monter en fréquence revient donc à réduire les dimensions du composant, mais également à utiliser des matériaux présentant des mobilités électroniques élevées. C'est cet aspect "matériaux" que nous allons aborder maintenant.

2. Propriétés des matériaux III-V

Les matériaux III-V sont constitués des éléments des colonnes IIIb et Vb de la classification périodique des éléments. Le tableau I-2 regroupe un extrait de cette classification avec la terminologie ^{Nombre atomique} Elément. Ainsi, de nombreux composés binaires peuvent être réalisés.

IIIb	IVb	Vb
5	6	7
B	C	N
10.81	12,01	14,01
13	14	15
Al	Si	P
26,98	28,09	30,97
31	32	33
Ga	Ge	As
69,74	72,59	74,92
49	50	51
In	Sn	Sb
114,82	118,69	121,75

tableau I-2 : extrait de la classification périodique des éléments.

L'étude de leur structure de bandes montre toutefois, que les éléments les plus légers donnent des composés dont la bande interdite est large et indirecte, et dans laquelle la masse effective des électrons est élevée. Des matériaux, comme les composés contenant du bore, ou de l'aluminium, sont ainsi moins intéressants pour l'électronique rapide. Le tableau I-3 résume cette situation en donnant l'énergie Eg de bande interdite, la masse effective m^*/m_0 (où m^* et m_0 sont respectivement la masse effective et la masse de l'électron dans le vide) des électrons du bas de la bande de conduction, la mobilité électronique à champ faible μ et le paramètre cristallin *a*.

Des semi-conducteurs binaires comme l'arséniure de gallium (GaAs), l'antimoniure de gallium (GaSb), le phosphure d'indium (InP), l'arséniure d'indium (InAs), l'arséniure d'aluminium (AlAs), mais également les alliages ternaires et quaternaires qui en découlent, présentent des propriétés très intéressantes pour les applications hyperfréquences. Ces alliages ternaires et quaternaires sont réalisés par substitution partielle de l'un des éléments par un élément de la même colonne. On sait, par exemple, obtenir des alliages du type Ga_xAl_{1-x}As ou du type Ga_xIn_{1-x}As.

Composé III-V	E _g (eV)	m [*] /m ₀	μ (cm²/V.s)	a (Å)
BN	7,5			3,6150
Al P	2,45			5,4510
Al As	2,16			5,6605
Al Sb	1,58	0,12	200	6,1355
BP	2,0			4,5380
Ga N	3,36	0,19	380	a=3,189
, // /				c=5,185
Ga P	2,26	0,82	110	5,4512
Ga As	1,42	0,067	8500	5,6533
Ga Sb	0,72	0,042	5000	6,0959
In P	1,35	0,077	4600	5,8686
In As	0,36	0,023	33000	6,0584
In Sb	0,17	0,0145	80000	6,4794

tableau I-3 : propriétés des principaux composés binaires III-V à 300 K.



figure I-6 : évolutions de l'énergie de bande interdite et du paramètre cristallin des alliages de composés III-V.

Le diagramme de la figure I-6 représente les variations de l'énergie de bande interdite en fonction du paramètre cristallin *a* qui varie lui-même avec la composition. Les points du graphe figurent la position des composés binaires stœchiométriques, et les lignes représentent l'évolution du gap *Eg* et du paramètre cristallin *a*, en fonction de la composition des alliages ternaires. Certaines lignes présentent un point anguleux qui dénote une transition entre un gap direct et un gap indirect. Ce diagramme est donc très important parce qu'il permet de connaître la composition de tout alliage ternaire susceptible d'être déposé en couche mince, par épitaxie, sur un substrat binaire comme GaAs ou InP. Les matériaux III-V offrent donc une grande variété de compositions permettant de modifier leurs propriétés électroniques.

Nous allons maintenant résumer quelques propriétés importantes de ces matériaux, comme la structure cristalline, la structure de bande ou les hétérojonctions formées à l'interface de deux matériaux différents. L'étude détaillée de ces matériaux a déjà fait l'objet de plusieurs thèses [27] et ouvrages [28] auxquels on pourra se référer.

a) Structure cristalline

La plupart des matériaux III-V cristallisent dans la structure sphalérite dite "Zinc Blende" présentée sur la figure I-7. Cette structure, qui s'apparente à celle du diamant (C, Ge, Si, etc.), est constituée de deux sous-réseaux "cubique face centrée" (cfc), l'un d'éléments III et l'autre d'éléments V, décalés l'un par rapport à l'autre du quart de la diagonale principale, c'est-à-dire de $a\sqrt{3}/4$ [111], où *a* représente le paramètre de maille du matériau.



figure I-7 : mailles cristallographiques des structures Diamant et Zinc Blende.

De ce fait, dans les matériaux III-V, les liaisons atomiques ne sont pas simplement covalentes comme dans le silicium. Elles reposent sur le transfert d'électrons des atomes du groupe V sur ceux du groupe III. Dans le cas du phosphure d'indium, le phosphore possède cinq électrons périphériques et l'indium trois. Dans le cristal, chaque atome de phosphore est entouré de quatre atomes d'indium, et chaque atome d'indium est entouré de quatre atomes de phosphore. Il se produit alors un échange d'électrons, et le cristal se construit avec les ions P^+ et In⁻, qui ont tous quatre électrons périphériques. Cette répartition est à l'origine du caractère partiellement ionique et partiellement covalent des liaisons (semi-conducteurs polaires), qui sont orientées dans l'espace suivant les axes de symétrie d'un tétraèdre régulier.

Rappelons que la zone de Brillouin des réseaux cfc a la forme d'un octaèdre tronqué par les six faces d'un cube [29], comme cela est illustré sur la figure I-8-a. Elle présente un centre de symétrie à l'origine (noté Γ) et des axes de symétrie :

- les axes < 100 > à symétrie d'ordre 4 (Δ),
- les axes < 111 > à symétrie d'ordre 6 (Λ),
- les axes < 011 > à symétrie d'ordre 2 (Σ).



figure I-8 : a) première zone de Brillouin d'un cristal Zinc-Blende, b) plans et directions cristallographiques d'un substrat de GaAs (norme américaine).

Les points de rencontre de chacun de ces axes avec les frontières de la zone de Brillouin jouent un rôle essentiel dans la théorie des bandes. On les note généralement de la manière suivante :

- points X de coordonnées $(2\pi/a, 0, 0)$ sur les axes < 100 >,
- points L de coordonnées (π/a , π/a , π/a) sur les axes < 111 >,
- points K de coordonnées $(0, 3\pi/2a, 3\pi/2a)$ sur les axes < 011 >.

Il est à noter que les deux sous-réseaux cfc de la structure Zinc Blende, du fait de leur décalage a/4 [111], ne sont pas centrosymétriques. Il en découle des propriétés physiques différentes suivant les directions cristallographiques considérées. On peut notamment citer l'anisotropie d'attaque chimique et l'anisotropie des caractéristiques mécaniques. Ainsi, comme l'illustre la figure I-8-b, les substrats sont repérés par des méplats (un petit et un grand) qui permettent le repérage des directions cristallographiques.

b) Structure des bandes d'énergie

La description la plus significative des surfaces d'énergie offertes aux électrons s'effectue dans l'espace réciproque ou espace des vecteurs d'onde k [30]. On simplifie généralement cette description en considérant les variations de l'énergie E en fonction de k selon les directions de plus haute symétrie de cet espace. Dans ces directions, et en se limitant à la première zone de Brillouin, la structure des bandes dans les composés III-V, qui nous intéressent, présente l'allure typique de la figure I-9 représentant la structure de bandes du phosphure d'indium.



figure I-9 : structure de bandes du phosphure d'indium au centre de la zone de Brillouin.

Les bandes de conduction et de valence sont multiples, mais les propriétés de transport électronique dépendent principalement de la structure de la bande de conduction la plus basse (BC) et de celle de la bande de valence la plus élevée (BV). Les semi-conducteurs III-V que nous utiliserons sont à "transitions directes". Cela signifie que l'énergie minimale Γ_{i} de la bande de

conduction et l'énergie maximale Γ_{15} de la bande de valence sont localisées au centre de la zone de Brillouin. Ceci a des conséquences importantes du point de vue des propriétés électroniques et optiques. La bande de conduction présente par ailleurs une courbure généralement très accentuée au voisinage de son minimum Γ . La masse effective des électrons étant inversement proportionnelle à cette courbure, ceci explique pourquoi, dans les semi-conducteurs III-V à bande interdite directe comme GaAs, InP, GaInAs, etc., la masse effective des électrons en Γ est très faible et, par conséquent, la mobilité électronique élevée.

On note également la présence de deux vallées latérales sur la bande de conduction, en bordure de la zone de Brillouin : vallée L dans la direction < 111 > et vallée X dans la direction < 100 >. Réparties dans l'espace, il existe quatre vallées de type L équivalentes et trois de type X. Ces vallées sont caractérisées par une courbure faible et, par conséquent, par des électrons ayant une masse effective élevée et une faible mobilité. La structure de bandes permet de mieux comprendre certains mécanismes que nous allons maintenant décrire.

i) La saturation de vitesse

Dans certains matériaux comme GaAs et InP, les minima de ces vallées satellites et le minimum Γ sont séparés par une énergie de l'ordre de quelques dixièmes d'électronvolt. Ils sont donc accessibles à des électrons ayant gagné de l'énergie par un quelconque mécanisme.

Considérons par exemple un ensemble d'électrons dont l'énergie E se situe au voisinage du minimum Γ . Leur masse effective est faible et leur mobilité élevée. S'ils gagnent de l'énergie en s'échauffant dans un champ électrique intense, ils vont monter dans la vallée Γ et pouvoir être portés à un niveau énergétique égal ou supérieur au minimum de L ou X. Une collision avec un phonon leur communiquant le complément d'impulsion nécessaire peut alors les "transférer" dans l'une des vallées satellites. Les électrons transférés voient leur énergie cinétique diminuée de l'énergie de transfert ΔE et ont une masse effective très accrue. Ils sont alors brusquement ralentis. Cette situation est à l'origine de la saturation de vitesse de transport v des électrons, observée dans les matériaux III-V, lorsque le champ électrique E augmente (courbe v(E) présentant une décroissance en champs forts) [31].

ii) Le phénomène d'ionisation par impact

L'ionisation par impact ou par choc apparaît dans un matériau pour des champs électriques intenses. En effet, un électron, qui dérive dans un solide sous l'effet d'un champ électrique, gagne de l'énergie sous forme cinétique et la transmet progressivement au cristal par le biais des nombreux chocs qu'il effectue avec les phonons du réseau. Ce processus assure la dissipation thermique de l'énergie potentielle perdue par les électrons. Cependant, si le champ électrique est suffisamment intense, certains électrons peuvent, au cours d'un vol libre, acquérir une énergie telle que leur impact sur un atome du réseau cristallin aboutit à la rupture d'une liaison et à la création d'une paire électron-trou. Ce processus, illustré sur la figure I-10, peut devenir cumulatif et conduire au phénomène d'avalanche. Cet effet étant d'autant plus important que le gap du matériau est petit (l'énergie de seuil de l'ionisation par choc est approximativement de 3/2 Eg) [32], il est au cœur de notre étude visant à optimiser la structure des transistors HEMT sur substrat InP. Nous reviendrons longuement sur les conséquences de ce phénomène.



figure I-10 : phénomène d'ionisation par choc $(e_i : électron à l'état initial, e_f : électron à l'état final, e_s : électron secondaire créé, e_s^+ : trou créé).$

c) Les hétérostructures de matériaux

Les transistors HEMT sont des composants dont le fonctionnement repose sur l'existence d'hétérojonctions semi-conducteur/semi-conducteur. En effet, le changement abrupt de structure de bandes à l'hétéro-interface entre deux semi-conducteurs conduit à l'apparition de discontinuités (*offsets*) à la jonction des bandes de conduction ou de valence, c'est-à-dire à des sauts de potentiel. Cela est illustré par le diagramme de bandes d'une hétérojonction dont l'établissement nécessite la connaissance de l'affinité électronique des deux semi-conducteurs. L'application des règles d'Anderson permet de déterminer les positions respectives des bandes de valence et de conduction à l'interface. La forme de la barrière dépend alors de la différence des travaux d'extraction et de la position du niveau de Fermi dans les deux matériaux.

La particularité des composants à hétérostructures résulte de leur capacité à contrôler le flux et la distribution des électrons et des trous à travers ces décalages de bandes. Leur progrès n'a été rendu possible que par l'avancée des techniques d'épitaxie, et notamment de l'épitaxie par jets moléculaires, présentée au chapitre II.

Les hétérojonctions sont classées en différents types suivant le type d'offset qui se produit à l'hétérojonction abrupte de semi-conducteurs, comme illustré figure I-11. Dans l'hétérojonction de type I, figure I-11-a, les offsets de bande pour la bande de conduction et de valence agissent comme des barrières de potentiel et gardent les électrons et les trous dans le matériau de plus petit gap. Les hétérojonctions de type II sont à *gap* décalé, figure I-11-b, ou brisé, figure I-11-c. Dans ces situations, électrons et trous sont alors séparés dans l'espace, avec les électrons diffusant dans un matériau et les trous dans l'autre.



figure I-11 : diagrammes schématiques montrant les différents types d'hétérojonction.

Dans le cas du HEMT, l'hétérojonction la plus importante est sans doute celle que nous avons décrite précédemment, à savoir l'hétérojonction permettant le transport horizontal d'électrons dans un gaz bidimensionnel. En effet, cette hétérojonction va contribuer à définir des filières de composants comme nous le verrons au paragraphe suivant. Toutefois, nous pouvons voir sur la figure I-12, représentant la structure des bandes de valence et de conduction d'un HEMT, que chaque hétérojonction a de l'importance dans la mesure où les transports horizontaux et <u>verticaux</u> des électrons et des trous s'en trouvent influencés. C'est cet aspect d'ingénierie des hétérostructures qui sera entrepris au chapitre IV afin d'améliorer les performances des composants.



figure I-12 : représentation des bandes de conduction et de valence d'un HEMT AlInAs/GaInAs adapté en maille sur InP comportant un plan de dopage.

3. Les différents HEMT sur GaAs et InP

Pour pouvoir réaliser des hétérostructures comme celles des HEMT, il faut pouvoir faire croître ces matériaux les uns sur les autres. Ceci est rendu possible par :

- la filière <u>adaptée en maille</u> (*lattice matched*) : c'est le cas le plus favorable où tous les matériaux épitaxiés sont en accord de maille sur le substrat, le paramètre cristallin est alors identique pour tous les matériaux.
- la filière <u>pseudomorphique</u> (*pseudomorphic*) : les matériaux épitaxiés ont des paramètres cristallins différents mais pas trop éloignés. Lors de la croissance d'une couche de matériau désadapté en maille sur un matériau plus épais, le matériau épitaxié tend à prendre le paramètre de maille du matériau plus épais dans le plan de la croissance, entraînant ainsi une déformation tétragonale de sa maille. Le matériau étant contraint, ce désaccord de maille ne peut être supporté que pour une couche épitaxiée relativement mince (plusieurs dizaines de nanomètres pour la plupart des matériaux). Au-delà de cette épaisseur critique la contrainte se relaxe en formant des dislocations rendant le matériau inutilisable pour le transport électronique. Notons que la contrainte a pour effet de modifier les propriétés des matériaux (structure de bandes, propriétés de transport, ...).
- la filière métamorphique (metamorphic) [27, 33, 34] : le but de cette filière est de pouvoir épitaxier des matériaux sur un substrat de paramètre cristallin très différent. On réalise ainsi la croissance d'une couche sacrificielle où se produit la relaxation de contraintes par formation de dislocations. La difficulté réside alors dans le confinement de ces dislocations dans cette couche tampon. L'avantage d'une telle filière est de pouvoir faire croître des hétérostructures AlInAs/GaInAs sur un substrat GaAs. En effet, les substrats GaAs sont de meilleure qualité que les substrats InP, ils sont de plus grande taille et moins chers.

Deux substrats de matériaux III-V sont produits industriellement sous forme semiisolante : l'arséniure de gallium (6") et le phosphure d'indium (4") [35]. C'est pourquoi, pour la filière adaptée en maille, on accorde une attention toute particulière aux horizontales du diagramme de la figure I-6, correspondant aux paramètres cristallins de ces deux matériaux, alors que pour la filière pseudomorphique, on pourra s'en écarter quelque peu. Rappelons tout d'abord que la structure d'un HEMT repose sur un matériau à petit gap (canal, *cap*) et un matériau à grand gap (barrière, tampon). Les différentes filières de composants reposent alors sur les différents couples de matériaux constituant l'hétérojonction couche donneuse/canal. Le paramètre important est la discontinuité de bande de conduction ΔEc . Plus sa valeur sera élevée, meilleur sera le transfert des électrons de la couche donneuse vers le canal, et meilleur sera le confinement dans le canal. En outre, plus le matériau constituant le canal sera à petit gap, meilleures seront les propriétés de transport (vitesse, mobilité), la contrepartie étant une augmentation du phénomène d'ionisation par impact. Notons que dans la plupart des cas $\Delta Ec=2/3\Delta Eg$. Le tableau I-4 résume les filières les plus courantes à

Chapitre I - Transistors HEMT sur matériaux III-V : fondements, fonctionnement et applications

travers la structure de HEMT. Dans ce tableau sont cataloguées comme pseudomorphiques seulement les structures dont le canal est pseudomorphique, respectant ainsi la dénomination usuelle. On remarquera également qu'apparaîssent dans ce tableau des structures à double hétérojonction (deux plans de dopage, un à l'avant et l'autre à l'arrière). Ces structures sont destinées à des applications de puissance.

Сар	GaAs	GaAs	GaAs	Ga _{0,47} In _{0,53} As	Ga _{0,47} In _{0,53} As
Couche donneuse	Al _x Ga _{1-x} As x ≤ 0,23	Al _x Ga _{1-x} As x ≤ 0,23	Al _x Ga _{1-x} As x ≤ 0,23	Al _{0,48} In _{0,52} As	Al _{0,48} In _{0,52} As
∆Ec 'avant'	≈ 0,20 eV	≈ 0,30 eV	≈ 0,30 eV	≈ 0,52 eV	>0,52 eV
Canal	GaAs adapté en maille	Ga _y In _{1-y} As y ≈ 0,80 pseudomorphique	Ga _y In _{1-y} As y ≈ 0,80 pseudomorphique	Ga _{0,47} In _{0,53} As adapté en maille	Ga _y In _{1-y} As y < 0,47 pseudomorphique
∆Ec 'arrière'	0	≈ 0,12 eV	≈ 0,30 eV	≈ 0,52 eV	>0,52 eV
Couche donneuse ou Buffer	GaAs	GaAs	Al _x Ga _{1-x} As x ≤ 0,23	Al _{0,48} In _{0,52} As	Al _{0,48} In _{0,52} As
Substrat	GaAs	GaAs	GaAs	InP	InP
Remarques	LMHEMT GaAs (adapté en maille)	(SH)-PHEMT GaAs (simple hétérojonction)	(DH)-PHEMT GaAs (double hétérojonction)	LMHEMT InP	PHEMT InP

tableau I-4 : structure des principaux HEMT sur GaAs et InP.

La filière GaAs adaptée en maille, première à avoir vu le jour, utilise le GaAs comme canal et l'AlGaAs comme couche donneuse. Les structures pseudomorphiques sont nées avec l'apparition de canaux en InGaAs. En effet l'incorporation d'indium permet de diminuer le gap du matériau ($Eg(InAs)=0,359 \ eV < Eg(InGaAs) < Eg(GaAs)=1,43 \ eV$). Actuellement est à l'étude la filière GaAs/AlGaInP dont les potentialités sont très intéressantes, notamment pour la puissance. Toutefois la croissance des matériaux phosphorés, et plus particulièrement la formation d'interfaces abruptes, présente des difficultés [36].

Le matériau InGaAs présentant un tel attrait, il était logique de poursuivre avec la filière InP. En effet la structure adaptée en maille permet d'atteindre un ΔEc de 0,52 eV. Cette filière, objet de notre travail, présente, comme nous le verrons, l'état de l'art des performances faible bruit dans le domaine millimétrique. Son inconvénient majeur est, d'une part le coût du substrat et, d'autre part sa fragilité. On comprend alors l'enjeu que représente l'aboutissement d'une filière métamorphique AlInAs/GaInAs sur GaAs [37]. La filière AlGaSb/InAs métamorphique sur GaAs, que nous avons brièvement étudiée [38], tire parti d'une mobilité électronique record de 20000 cm²/V.s (300K) dans l'InAs. L'inconvénient majeur, sa faible tenue en tension due à l'importance du phénomène d'ionisation par impact, destine cette filière à des applications très faible tension.

Enfin, nous terminerons cette revue par la filière nitrure de gallium GaN même si elle n'utilise ni le GaAs ni l'InP comme substrat. En effet, cette filière qui n'a pas de substrat de croissance (on utilise le saphir) présente des performances exceptionnelles dans les domaines de la puissance et de l'optoélectronique [39].

Après avoir présenté le fonctionnement phénoménologique du HEMT, attachons nous maintenant aux caractéristiques et facteurs de mérite électriques de ce composant.

B. Caractéristiques statiques des HEMT

1. Caractéristiques $I_D(V_{DS})$ des HEMT

La caractéristique courant-tension $I_{D}(V_{DS})$ d'un HEMT est similaire à celle d'un MESFET. Prenons le cas d'un HEMT à déplétion. En régime de fonctionnement normal, le dispositif est polarisé comme le montre la figure I-13.



figure I-13 : polarisation d'un transistor à effet de champ, emplacement des sources de polarisation (a) et représentation schématique (b).

La grille est polarisée négativement par rapport à la source : la barrière Schottky est en inverse. Le drain est polarisé positivement par rapport à la source. Il crée dans l'ensemble du dispositif un champ électrique qui draine les électrons dans sa direction. La différence de potentiel entre la grille et un point du canal est plus faible à l'extrémité située près de la source (entrée du canal). Le canal est donc plus resserré près du drain qu'à son entrée. L'intensité du champ électrique va donc croissant depuis l'entrée du canal (partie large) jusqu'à sa sortie (partie resserrée). La figure I-14 est le réseau de caractéristiques donnant l'évolution du courant I_D circulant entre drain et source lorsque l'on fait croître la tension V_{DS} en maintenant la tension de grille V_{GS} à une valeur constante. Ce réseau est celui d'un PHEMT standard sur substrat GaAs de longueur de grille $L_g = 0,25 \,\mu\text{m}$ et de largeur de grille $W_g = 80 \,\mu\text{m}$. Les polarisations de grille vont de +1 V à -0,4 V (tension de pincement du transistor) avec un pas de 0,2 V.



figure I-14 : caractéristiques $I_{DS}(V_{DS})$ pour différentes tension V_{GS} d'un PHEMT GaAs $(L_g=0,25 \ \mu m \ et \ W_g=80 \ \mu m), \ V_{GS} \ de +1 \ V \ a \ -0,4 \ V \ par \ pas \ de \ 0,2 \ V.$

On peut séparer les caractéristiques de ce réseau en deux régions : une région linéaire dans laquelle le courant I_D croît avec la tension V_{DS} et une région dite de "saturation" où le courant de drain est sensiblement indépendant de V_{DS} . Ce comportement met en jeu un ensemble de phénomènes que nous allons maintenant décrire.

a) Fonctionnement linéaire

Pour les faibles valeurs de la tension de drain la densité de porteurs dans le canal reste sensiblement uniforme sous la grille. Cette densité dépend essentiellement de la tension qui polarise celle-ci. Le dispositif se comporte alors comme une conductance contrôlée par la grille : le courant I_p varie proportionnellement à V_{ps} .

b) Régime de saturation du courant

Lorsque la tension de drain s'accroît, l'effet du champ électrique s'accentue à la sortie de la grille (extension de la zone de charge d'espace). Cela provoque le ralentissement de la croissance du courant de drain. Trois mécanismes sont alors susceptibles de provoquer la "saturation" du courant de drain : le pincement du canal, la saturation de vitesse en régime de transport stationnaire, le transfert après régime de survitesse. Ces trois phénomènes sont très bien décrits dans l'ouvrage de R. Castagné, J. P Duchemin, M. Gloanec et Ch. Rumelhard [40]. Au-delà d'une certaine tension de drain apparaît le claquage par avalanche du composant dû au phénomène d'ionisation par choc.

A partir de la caractéristique $I_D(V_D)$ précédente on peut définir les paramètres électriques suivants.

c) La transconductance G_m

Les HEMT se distinguent de tous les autres transistors à effet de champ par leur transconductance élevée. La transconductance d'un transistor est définie par l'équation I-1.

$$\acute{equation I-1} \qquad \qquad G_m = \frac{\partial I_D}{\partial V_{GS}} (V_{DS} = constante)$$

Fonction de la conductance sous la grille, la transconductance est l'expression du mécanisme de commande d'un transistor : c'est la variation du courant de drain en fonction de la polarisation de grille à tension drain-source constante. Elle n'est donc pas constante avec V_{cs} .

d) La conductance de sortie G_d

Comme exprimé par l'équation I-2, la conductance de sortie traduit la variation du courant de drain en fonction de la tension V_{DS} à polarisation de grille constante.

$$equation I-2 \qquad \qquad G_d = \frac{\partial I_D}{\partial V_{DS}} (V_{GS} = constante)$$

D'une manière générale on recherche à minimiser cette conductance de sortie puisqu'elle s'oppose au contrôle du courant. Nous reviendrons plus en détail sur ce paramètre au chapitre IV.

e) Le gain en tension

Le gain en tension, défini par le rapport G_m/G_d , permet de quantifier la capacité d'amplification du composant. Dans notre exemple (PHEMT GaAs): $G_m/W_g =$ 525 mS/mm, $G_d/W_g =$ 25 mS/mm et $G_m/G_d =$ 21. En effet, ces paramètres doivent être ramenés à la largeur de grille pour pouvoir être significatifs.

<u>Remarque</u> : il faut différencier les conductances statiques G_m et G_d , que nous avons définies, des conductances g_m et g_d qui, si elles répondent aux mêmes définitions, sont définies en fonctionnement hyperfréquence.

2. Caractéristiques $I_D(V_{GS})$ et $G_m(V_{GS})$

Afin de pouvoir comprendre le mécanisme de modulation de charge et mesurer la transconductance, on trace également la caractéristique de transfert et la caractéristique de la transconductance. La caractéristique de transfert de charge, illustrée par la figure I-15-a pour le même composant que précédemment, représente l'évolution du courant de drain I_D en fonction de la tension de grille V_{GS} à une tension V_{DS} constante. Notons que l'on définit la tension de pincement du composant V_P en traçant la tangente à la zone linéaire de cette caractéristique (cette tension V_{DS} appartenant à la zone de saturation).

La caractéristique de transconductance G_m , donnée pour V_{DS} =2,5 V, est illustrée par la figure I-15-b. Son évolution en fonction de V_{GS} nous informe sur l'efficacité de la commande du transistor. Ainsi, le pic de transconductance correspond à la zone de commande optimale du gaz d'électrons du HEMT.



figure I-15 : caractéristiques $I_{DS}(V_{GS})$ et $G_m(V_{GS})$ d'un PHEMT GaAs pour $V_{DS}=2,5$ V $(L_g=0,25 \ \mu m \ et \ W_g=80 \ \mu m).$

3. Caractéristiques d'un contact Schottky de grille

Un des points déterminants pour les performances d'un composant est la qualité du contact Schottky de grille. D'un point de vue pratique ce contact est qualifié par sa caractéristique I-V qui est celle d'une diode.

a) Diode Schottky en direct

La caractéristique en direct de la diode permet de juger de la qualité du contact. De sa mesure, on déduit le coefficient d'idéalité η , la hauteur de barrière Φ_b et la tension de *built-in* V_b . La détermination des grandeurs η et Φ_b s'obtient par identification de la mesure du courant de grille I_G traversant la diode avec la relation physique reliant la tension appliquée V_G et le courant créé par effet thermoïonique. Cette relation est : Chapitre I - Transistors HEMT sur matériaux III-V: fondements, fonctionnement et applications

équation I-3

$$I_G = I_s \cdot \left(e^{\frac{qV_G}{\eta kT}} - 1 \right)$$

où I_s (A) est le courant de saturation donné par la relation :

$$\acute{equation I-4} I_s = A^{**}T^2S \cdot e^{\frac{-qv_b}{kT}}$$

A** : constante effective de Richardson, qui est fonction du matériau (A.cm-2.K-2)

T : température absolue (K)

S : surface de la jonction de grille ($L_g \times$ développement total en cm)

A partir de la pente de la caractéristique $\ln I_G = f(V_G)$, on déduit η par la relation :

$$\eta = \frac{q}{kT} \cdot \frac{\Delta V_G}{\Delta(\ln I_G)}$$

Ce coefficient traduit la qualité de l'interface métal/semi-conducteur. Par extrapolation de cette caractéristique pour $V_G = 0$ V, on obtient le courant de saturation I_s . La tension de *built-in* V_b et la hauteur de barrière Φ_b sont données par :

$\acute{e}quation I-6 \qquad \qquad V_b = \frac{kT}{q} \cdot \ln \left(\frac{A^{**}T^2S}{I_s}\right) \quad et \quad \Phi_b = \eta V_b$

A titre d'exemple, nous représentons sur la figure I-16 la caractéristique $I_G = f(V_{GS})$ en direct, en échelles linéaire et logarithmique, d'une diode Schottky d'un PHEMT GaAs.



figure I-16 : caractéristiques $I_G(V_{GS})$, en échelles linéaire et logarithmique, d'une diode Schottky en direct d'un PHEMT GaAs ($L_g=0,25 \ \mu m$ et $W_g=80 \ \mu m$).

Les paramètres présentés précédemment peuvent être considérés comme une représentation en termes électriques d'une étape technologique délicate qu'est le dépôt de la grille. L'obtention d'une tension de *built-in* élevée permet de pouvoir polariser la grille en direct sans être limité par le courant de grille. Il s'agit d'un avantage pour l'excursion grand signal, c'est-à-dire pour les composants de puissance. Le but est donc d'avoir un coefficient d'idéalité proche de l'unité et une tension de *built-in* la plus élevée possible.

b) Diode Schottky en inverse

La tenue en inverse de cette diode est déterminante puisqu'elle présage de la capacité à pincer de notre composant. En effet, il est impératif que cette tenue en tension soit supérieure à la tension de pincement du composant. D'autre part il est important que la zone de blocage précédant l'avalanche soit la plus parfaite possible, c'est-à-dire que la diode laisse passer un minimum de courant. En effet un courant de fuite de grille est préjudiciable aux performances du transistor. Généralement la tension de claquage de la diode en inverse est définie pour un courant de 1 mA/mm. L'origine de ce courant est un effet tunnel pur, faisant que les électrons sont émis à travers la barrière de potentiel. Sur la figure I-17, est donnée la caractéristique d'une diode en inverse d'un PHEMT GaAs.



figure I-17 : caractéristiques $I_G(V_{GS})$ d'une diode Schottky en inverse d'un PHEMT GaAs $(L_g=0,25 \ \mu m \ et \ W_g=80 \ \mu m).$

4. Transconductance d'un HEMT idéal

Etudions de plus près ce qui définit la transconductance d'un HEMT. Plaçons nous dans le cas d'un HEMT idéal (gaz d'électrons bidimensionnel parfait), c'est-à-dire un HEMT où les électrons sont tous situés à la distance $d+\Delta d$ de la grille (d représente la distance grille-canal, c'est-àdire l'épaisseur de la barrière, et Δd représente la distance du gaz d'électrons à l'interface barrière/canal). En régime saturé la tension appliquée est V_{sat} et la charge Q_s sous la grille est donnée par l'équation suivante :

équation I-7

$$Q_s = q N_s L_g W_g$$

où :

 N_s : nombre de porteurs dans le canal,

 L_{e} : longueur de la grille,

 W_{g} : largeur de la grille.

La transconductance G_m peut alors être déduite du courant de drain I_D , calculé à partir de la capacité sous la grille C_s (ε , constante diélectrique du matériau).

équation I-8

équation I-9

équation I-10

 $C_{s} = \frac{\tilde{o} Q_{s}}{\partial V_{GS}} = \frac{\varepsilon}{d + \Delta d} L_{g} W_{g}$ $I_{D} = Q_{S} V_{sat} / L_{g}$ $G_{m} = \frac{\tilde{o} I_{D}}{\partial V_{GS}} = \frac{\varepsilon \cdot v_{sat}}{d + \Delta d} W_{g}$

où v_{sat} est la vitesse de saturation des électrons sous la grille.

En conséquence, pour obtenir des transconductances élevées, il faut minimiser la distance grille-gaz d'électrons⁷. Cependant réduire cette distance d n'est pas sans poser problème. En effet, d'une part le potentiel de surface va entraîner le déplacement du puits quantique et donc, en raison du niveau de Fermi E_F , une diminution de la densité de charges N_s . Une solution consiste à augmenter le niveau de dopage N_D pour assurer une décroissance plus rapide du potentiel de surface avec la direction z (cette direction représentée sur la figure I-18 est la direction perpendiculaire aux hétérojonctions), afin d'obtenir une densité de charges plus élevée. On réduit ainsi la surface de déplétion comme l'indique l'équation I-11, donnant l'expression de la distance déplétée d_d .

$\acute{equation I-11} \qquad \qquad d_d = \sqrt{\frac{2\varepsilon V_b}{qN_D}}$

Toutefois augmenter le niveau de dopage N_p nuit à une bonne barrière Schottky. C'est pourquoi on introduit une couche barrière non dopée à l'interface métal/semi-conducteur. Une autre solution pour réduire cette distance d avec une barrière Schottky assez épaisse est d'utiliser un plan de dopage (*delta-doping*) comme cela est illustré sur la figure I-12. Le dopage est concentré dans un plan sur quelques monocouches atomiques très fortement dopées en silicium. L'autre avantage d'un plan de dopage est lié à une meilleure activation des donneurs par comparaison avec le dopage volumique. Le taux de transfert des électrons dans le puits est ainsi bien supérieur.

⁷ Notons que G_m est proportionnelle à C_s

5. Approximation de la tension de pincement V_p

A $V_{GS} = V_P$, le puits quantique est "vide", et le bas de ce puits coïncide avec le niveau de Fermi E_F . A cette tension, appelée la tension de pincement ou encore la tension de seuil, le courant de drain est nul. La tension de pincement d'un composant peut être estimée théoriquement à l'aide des équations suivantes :

équation I-12

 $-V_P + V_h = \Delta E_C / q + V_{CP}$

où V_{CP} représente la chute de potentiel dans la couche barrière. Cette chute de potentiel est donnée par l'équation de Poisson.

équation I-13

$$\left(\partial^2/\partial z^2\right)V(z) = -\left(q/\varepsilon\right)N_D(z)$$

 $V_P = V_h - \Delta E_C / q - (q/2\varepsilon) N_D d^2$

 $V_{P} = V_{h} - \Delta E_{C} / q - (q/\varepsilon) N_{A} d_{P}$

Les tensions de pincement dans les cas d'un dopage volumique et d'un dopage plan sont données respectivement par l'équation I-14 et l'équation I-15. Les notations utilisées sont détaillées sur la figure I-18.



figure I-18 : approximation de la tension de pincement dans le cas d'un dopage volumique (a) et dans celui d'un plan de dopage (b).

équation I-14

équation I-15

Notons que la transconductance G_m dépend de la distance $d + \Delta d$, mais que la tension de pincement V_p dépend de la position du plan de dopage d_p . Cela entraîne donc des compromis. En effet, pour une position donnée du plan de dopage d_p et un dopage N_{Δ} , c'est-à-

compromis. En effet, pour une position donnée du plan de dopage d_p et un dopage N_{Δ} , c'est-àdire pour une tension de pincement donnée, une réduction de d signifie une diminution de la mobilité mais une augmentation possible de la transconductance.

C. Schéma équivalent d'un transistor à effet de champ

1. Détermination du schéma équivalent petit signal

Le schéma équivalent petit signal nous donne une image électrique du composant. Sa détermination est cruciale dans la mesure où les paramètres extraits à partir de mesures hyperfréquences seront ceux utilisés pour la conception du MMIC. Le détail d'un schéma équivalent petit signal et sa localisation dans la structure d'un transistor sont donnés respectivement par les figures I-19 et I-20. Les éléments intrinsèques principaux de ce schéma sont déterminés à partir de la variation du courant drain-source V_{DS} et de la charge stockée sous la grille Q_S en fonction de V_{GS} et V_{DS} . Ces quatre éléments sont la transconductance g_m , la conductance de sortie g_d , les capacités grille-source C_{GS} et grille-drain C_{GD} .



figure I-19 : schéma équivalent petit signal d'un transistor à effet de champ.

Les expressions de la transconductance et de la conductance de sortie ont été données par l'équation I-1 et l'équation I-2. Les capacités, qui expriment la notion de zone déserte, sont, quant à elles, définies par les expressions suivantes :

équation I-16

$$C_{GS} + C_{GD} = \frac{\partial Q_S}{\partial V_{GS}} (V_{DS} = constante)$$

équation I-17

$$C_{GD} = \frac{\partial Q_s}{\partial V_{DS}} (V_{GS} = constante)$$

A ces éléments il faut ajouter la résistance intrinsèque R_i qui traduit le caractère distribué de la commande de grille et donc le fait que la charge et la décharge de la capacité de grille ne s'effectuent pas de façon instantanée. Le caractère distribué de la commande de charge sous la grille se traduit également par un déphasage $\exp(-j\omega t)$ affectant la transconductance qui s'écrit alors :

équation I-18

$$Y_m = g_m \exp(-j\omega\tau)$$

où τ est le temps de transit des électrons sous la grille.

Il est important de préciser que g_m représente la transconductance hyperfréquence intrinsèque alors que la transconductance extrinsèque exprimée par l'équation suivante est pondérée par la résistance de source R_s .

équation I-19

$$g_{m\,ext} = \frac{g_m}{1 + g_m R_s}$$

La topologie en Π du schéma équivalent, donné figure I-19, conduit à une description du transistor à l'aide des paramètres d'admittance Y_{ij} dont les expressions simplifiées sont les suivantes [41] :

 $Y_{11} = \frac{R_i C_{GS}^2 \omega^2}{D} + j\omega \left(C_{GD} + \frac{C_{GS}}{D} \right)$ équation I-20 $Y_{12} = -j\omega C_{GD}$ équation I-21 $Y_{21} = \frac{g_m \exp(-j\omega \tau)}{1 + j\omega R_i C_{GS}} - j\omega C_{GD}$ équation I-22 $Y_{22} = g_d + j\omega \left(C_{GS} + C_{GD}\right)$

équation I-23

avec $D = 1 + R_i^2 C_{GS}^2 \omega^2 \approx 1$ pour les transistors faible bruit.



figure I-20 : localisation des éléments du schéma équivalent petit signal d'un transistor à effet de champ.

Au schéma intrinsèque du transistor il faut ajouter les éléments parasites :

- les résistances d'accès R_s et R_p qui sont les résistances des espaces source-grille et grille-drain,
- la résistance de grille R_{g} correspondant à la résistance de la ligne métallique formant la grille,
- les capacités parasites des plots de grille et de drain C_{pG} et C_{pD} ,
- les inductances de connexion L_G , L_S et L_D .

Notons que dans le cas d'un HEMT idéal, $C_{GS} = C_S$. Toutefois, comme cela est illustré sur la figure I-20, la présence d'éléments parasites augmente les capacités C_{GS} et C_{GD} des valeurs C_{GSp} et C_{GDp} .

Ainsi il serait plus correct d'écrire, avec $C_{gs}' = C_s$:

équation I-24

équation I-25

La détermination des paramètres précédents permet de calculer la fréquence de coupure intrinsèque du gain en courant à partir de l'expression de gauche de la formule suivante :

 $C_{GS} = C_{GS}' + C_{GSp}$

 $C_{GD} = C_{GD}' + C_{GDD}$

$$f_c = \frac{g_m}{2\pi C_{cs}} = \frac{\langle v \rangle}{2\pi L_*}$$

L'expression de droite exprime le lien entre cette fréquence de coupure et les propriétés du composant. En effet, $\langle v \rangle$ est la vitesse moyenne des électrons sous la grille, et L_g^* une longueur de grille effective qui tient compte des effets de bord. Composant à grille courte et matériaux à vitesse électronique élevée sont donc les clefs de la montée en fréquence.

2. Optimisation du schéma équivalent petit signal

Les paramètres importants de la transconductance ont déjà été abordés. Analysons maintenant les autres éléments du schéma équivalent.

a) La conductance de sortie g_d

L'augmentation de la conductance de sortie est liée à de nombreux paramètres, détaillés dans le chapitre IV. Toutefois l'origine prépondérante de cette augmentation est, pour beaucoup de filières, les effets de canal court qui se produisent lorsque le rapport d'aspect du composant devient trop faible ($L_g/d < 5$). Cela provient de la difficulté à contrôler correctement les électrons du canal.

b) La capacité grille-drain C_{GD}

Comme cela est exprimé par l'équation I-25, cette capacité a une composante intrinsèque provenant de la commande des charges du semi-conducteur par la tension source-drain, et une composante extrinsèque, capacité électrostatique grille-drain qui dépend beaucoup de la géométrie de la grille et de la topologie du transistor. En effet, la présence d'un diélectrique de passivation est très pénalisante pour ce paramètre.

c) La résistance de source R_s

Cette résistance est donnée par :

équation I-27

$$R_s = R_c + \frac{R_{carré} L_{sG}}{Z}$$

où R_c est la résistance de contact du contact ohmique de source, $R_{carré}$ la résistance carrée de l'espace source-grille, L_{sG} la distance source-grille et Z le développement du transistor.

La valeur de cette résistance peut donc être réduite en diminuant les résistances R_c et $R_{carré}$, et en réduisant la distance L_{sG} .

d) La résistance de grille R_G

Pour un composant de développement total Z comportant n doigts de grille en parallèle, cette résistance a pour valeur :

équation I-28

$$R_G = \frac{1}{3n^2} R_m Z$$

où R_m est la résistance linéique de la métallisation.

 R_{g} est donc réduite en optimisant la structure de la grille (grille en T ou "champignon" pour réduire R_{m}), et en augmentant le nombre de doigts de grille.

D. Performances hyperfréquences des HEMT

Les performances fréquentielles des transistors sont déterminées à partir de la mesure des paramètres de répartitions S_{ij} (*scattering*), dont la définition et la détermination sont données dans l'annexe A. La connaissance de ces paramètres permet le calcul des gains suivants⁸ [42] :

⁸ Ces définitions des gains sont basées sur l'hypothèse d'un fonctionnement en petit signal ; ils caractérisent le fonctionnement linéaire du transitor.

1. Gain de transducteur G_T et gain en puissance disponible maximale G_{max}

Le gain de transducteur est défini comme le rapport entre la puissance absorbée par la charge en sortie du transistor et la puissance disponible de la source à l'entrée du transistor.

$$G_T = \frac{P_S}{P_{av_r}}$$

A partir de ce gain, nous pouvons définir le gain en puissance disponible maximale, donné par la relation :

équation I-30

$$G_{\text{max}} = MAG = \left| \frac{S_{21}}{S_{12}} \right| \left(k \pm \sqrt{k^2 - 1} \right)$$

Ce gain ne peut être défini que si le transistor est inconditionnellement stable, c'est-àdire si le coefficient de stabilité k défini par :

équation I-31
$$k = \frac{1 - |S_{11}|^2 - |S_{22}|^2 + |S_{11}S_{22} - S_{12}S_{21}|^2}{2|S_{12}|S_{21}|}$$

est supérieur à 1. Le gain G_{max} est obtenu lorsque le transistor est adapté en puissance à l'entrée et à la sortie. On l'appelle usuellement le MAG pour Maximum Available Gain. Lorsque le transistor est instable (k < 1), le gain MAG ne peut être calculé. Dans ce cas, le gain stable maximum

équation I-32 $MSG = \frac{|S_{21}|}{|S_{12}|}$

est utilisé comme critère d'évaluation des possibilités d'amplification du transistor.

Le MAG peut également s'exprimer en fonction des éléments du schéma électrique équivalent localisé. Une expression simplifiée est donnée par l'équation suivante : équation I-33

$$MAG = \left(\frac{f_c}{f}\right)^2 \frac{1}{4g_d (R_G + R_S + R_i + \pi f_c L_S) + 4\pi f_c C_{GD} (2R_G + R_i + R_S + 2\pi f_c L_S)}$$

A partir de cette expression, il est possible de calculer la fréquence de coupure du gain maximum disponible lorsque le MAG = 1, en échelle linéaire. équation I-34

$$f_{MAG} = \frac{f_c}{2\sqrt{g_d}} \frac{1}{\sqrt{(R_s + R_i + R_G) + \pi f_c L_s + \pi f_c \frac{C_{GD}}{g_d} (2R_G + R_i + R_s + 2\pi f_c L_s)}}$$

La fréquence de coupure f_{MAG} est intéressante car elle fait intervenir beaucoup d'éléments du schéma équivalent : la fréquence de coupure f_c , les rapports g_m/g_d (gain en tension) et C_{GS}/C_{GD} (facteur d'aspect), qui doivent être les plus élevés possibles, ainsi que les résistances d'accès que l'on désire les plus faibles possibles.

2. Gain unilatéral U et fréquence maximale d'oscillation f_{max}

C'est le gain du transistor lorsque celui-ci est adapté en puissance à l'entrée et à la sortie, et qu'une contre-réaction annule le paramètre S'_{12} . Dans le cas d'un composant actif comme le transistor, le gain unilatéral U (gain de MASON), défini équation I-35, est supérieur à 1.

équation I-35

 $U = \frac{1}{2} \frac{\left| \frac{S_{21}}{S_{12}} - 1 \right|^2}{k \left| \frac{S_{21}}{S_{12}} \right| - \operatorname{Re} \left(\frac{S_{21}}{S_{12}} \right)}$

La fréquence pour laquelle U = 1 est appelée fréquence maximale d'oscillation, et est notée f_{max} . Cette fréquence est obtenue par extrapolation de la droite d'origine U = 0 dB et de pente -6 dB/octave. Elle peut être exprimée à partir du schéma équivalent par l'équation I-34, qui une fois simplifiée aboutie à l'équation suivante :

équation I-36

$$f_{\rm max} = \frac{f_c}{\sqrt{4R_0g_D + 4\pi f_c R_G C_{GD}}}$$

avec $R_0 = R_i + R_s + R_g$.

La fréquence de coupure f_{max} dépend donc des mêmes paramètres que f_{MAG} , c'est-àdire la résistance de grille, la conductance de sortie ou la capacité grille-drain.

3. Gains en courant H_{21} et fréquence de transition f_T

Le gain en courant à sortie court-circuitée $|H_{21}|$ est obtenu par conversion des paramètres S_{ij} mesurés, en paramètres H_{ij} , comme cela est exprimé par l'équation suivante :

équation I-37 $|H_{21}|^2 = \left|\frac{-2S_{21}}{(1-S_{11})(1-S_{22}) + S_{12}S_{21}}\right|^2$

Les gains déterminés à partir des paramètres S_{ij} mesurés correspondent à des gains extrinsèques. En traçant l'évolution de $|H_{21}|^2$ en dB en fonction de la fréquence (en coordonnées logarithmiques), on obtient, par extrapolation de la droite d'origine $|H_{21}|^2 = 0$ dB et de pente -6 dB/octave, la fréquence de transition f_T , fréquence pour laquelle $|H_{21}|^2$ est égal à l'unité.

Notons que le gain en courant de court-circuit intrinsèque est donné en fonction des éléments du schéma équivalent intrinsèque par l'équation :

équation I-38

 $|H_{21}|_{\rm int}^2 = \frac{g_m^2}{\omega^2 (C_{GS} + C_{GD})^2}$

La détermination à partir du schéma de la fréquence de coupure du gain en courant extrinsèque est donnée par l'équation suivante :

$$equation I-39 \qquad \qquad f_T = \frac{g_m}{2\pi (C_{GS} + C_{GD} + C_{pG})}$$

 f_{τ} peut également être définie par l'expression de l'équation I-40.

$$f_T = \frac{1}{2\pi i}$$

où τ est le temps total de transit des électrons, ou temps total de retard. Ce temps peut être découpé en diverses contributions intrinsèques [43] :

$$\tau_i = \frac{L_g}{v_{sat}} = \frac{C_s}{g_m}$$

qui représente le temps de vol des électrons à l'intérieur d'un composant intrinsèque idéal,

$$\acute{e}quation I-42 \qquad \qquad \tau_d \propto V_{DS}$$

représentant le retard de drain. Ce temps, lié au temps de transit dans les régions de champ fort se situant en sortie de grille (côté drain), est un temps de charge parasite.

$\epsilon quation I-43 \qquad \qquad \tau_c \propto n_s^{-1} \propto I_D^{-1}$

relatif au temps de charge du canal.

Les contributions extrinsèques à τ sont indépendantes de I_D et V_{DS} . Ce sont les temps de retard dus au chargement des capacités parasites τ_{par} et de plot τ_{plot} . Finalement τ s'exprime par l'équation suivante :

équation I-44

 $\tau = \underbrace{\tau_i + \tau_d + \tau_c}_{\text{intrinsèque}} + \underbrace{\tau_{par} + \tau_{plot}}_{\text{extrinsèque}}$

Cette expression, mettant en évidence l'augmentation de la fréquence de coupure intrinsèque liée à la réduction de la longueur de grille, permet également d'expliquer la chute de la fréquence f_{τ} avec la tension V_{DS} . En effet, quand V_{DS} augmente, le retard de drain τ_d augmente.

4. Etat de l'art des performances en fréquences

Réaliser l'état de l'art des performances de différentes filières de composants n'est pas une chose aisée dans la mesure où, d'une part, ce bilan ne peut être exhaustif et, d'autre part, toutes les performances ne sont pas toujours comparables. En effet, la dénomination PHEMT InP (par exemple) regroupe différentes compositions d'indium dans le canal. D'autre part, le premier état de l'art proposé, qui est celui de la fréquence de transition f_r (fréquence la plus largement citée dans les publications) en fonction de la longueur de grille, ne mentionne pas le développement des composants. Or ce paramètre influence considérablement la fréquence (influence des capacités de plot). Toutefois, une représentation comme celle de la figure I-21, constituée pour les filières pseudomorphiques et métamorphiques sur substrat GaAs, et adaptée en maille et pseudomorphique sur substrat InP, permet de tirer quelques conclusions. Sur cette figure ont été tracées deux tendances : les meilleurs résultats obtenus sur substrat InP (trait plein) et les meilleurs résultats obtenus sur substrat GaAs (trait pointillé). Il apparaît clairement que les HEMT sur substrat InP dominent cet état de l'art [44]. Les meilleurs résultats sont à mettre à l'actif des laboratoires américains (Hughes, GE, TRW, etc.). On retiendra entre autres la fréquence de coupure f_{τ} de 343 GHz obtenue par Loi D. Nguyen et al [Hughes, 43] pour une longueur de grille de 50 nm et un puits de GaInAs composé à 80% d'indium. Les références des performances représentées sur la figure I-21 sont données dans l'annexe B.



figure I-21 : état de l'art des performances en fréquence des HEMT.

E. Optimisation des HEMT pour le faible bruit

Les composants "faible bruit" sont destinés à l'amplification d'un signal de réception le plus souvent faible. Un amplificateur performant doit donc allier faible bruit et gain. La principale source de bruit hyperfréquence des transistors à effet de champ (TEC) est du type « thermique-diffusion ». Ce bruit est lié aux variations stochastiques de la vitesse des porteurs dans le canal conducteur, entraînant des variations aléatoires de courant sur les différentes électrodes de grille et de drain du transistor. Examinons maintenant comment ce bruit est défini macroscopiquement.

1. Définition des performances de bruit d'un TEC

Les performances de bruit d'un TEC sont exprimées par le rapport du rapport signal sur bruit $(S/B)_s$ à la sortie du composant sur le rapport signal sur bruit $(S/B)_e$ à son entrée : c'est ce que l'on appelle le <u>facteur de bruit</u> F ainsi défini par l'équation suivante :

$$equation I-45$$

$$F = \frac{(S/B)_e}{(S/B)_s}\Big|_{T_0 = 290 K}$$

Le facteur de bruit est défini pour une température de générateur de 290 K. Le facteur de bruit d'un transistor est minimal (F_{min}) pour une admittance optimale de générateur Y_{opt} . Dans le cas d'une admittance de générateur quelconque $Y_s = G_s + jB_s$, le facteur de bruit est donné par :

$$\acute{equation I-46} \qquad \qquad F = F_{\min} + \frac{R_n}{G_s} |Y_s - Y_{opt}|^2$$

où R_n , qui a la dimension d'une résistance, est appelée résistance équivalente de bruit. Elle pondère l'importance de la désadaptation vis à vis de l'admittance optimale.

Ainsi, la caractérisation complète des propriétés de bruit d'un quadripôle nécessite la connaissance de quatre paramètres : F_{\min} , R_n et $Y_{opt} = G_{opt} + jB_{opt}$. Un facteur de mérite important, souvent associé, est le gain en puissance disponible lorsque le générateur présente une admittance optimale Y_{opt} . C'est donc le gain du composant lorsque celui-ci est adapté au minimum de bruit. Ce minimum de bruit est exprimé par l'équation :

équation I-47
$$F_{\min} = 1 + 2\sqrt{K_1} \frac{f}{f_c} \sqrt{g_m (R_s + R_G) + \frac{K_2}{K_1}}$$

où K_1 et K_2 sont des paramètres qui dépendent de la polarisation mais pas de la fréquence.

Les expressions de ces constantes montrent qu'une partie du bruit de grille se soustrait au bruit de drain, et cela à cause du couplage capacitif grille-canal. Cet effet fondamental ne se rencontre dans aucun autre dispositif à semi-conducteurs, et est à l'origine des excellentes propriétés en bruit des transistors à effet de champ. L'expression du facteur de bruit minimal F_{\min} montre que $F_{\min} - 1$ augmente proportionnellement à la fréquence. Elle montre également que les meilleurs résultats en bruit seront obtenus pour des composants ayant une fréquence de coupure élevée et de faibles valeurs de résistance d'accès.

2. Quelle polarisation pour le fonctionnement au minimum de bruit ?

L'obtention d'un facteur de bruit minimum nécessite l'obtention d'une capacité C_{cs} faible mais suffisante pour atteindre une transconductance g_m et une fréquence de coupure f_T raisonnables. Pour la plupart des HEMT, ces conditions sont remplies pour un courant de drain entre 50 et 100 mA/mm, proche du pincement du composant. Notons qu'il peut être intéressant de s'écarter légèrement du minimum de bruit afin de bénéficier d'un gain associé G_a plus important. En effet, le maximum de gain ne correspond pas au minimum de bruit. Ces aspects seront illustrés par nos résultats expérimentaux.

3. Choix d'une structure optimale

Outre les considérations technologiques évoquées précédemment, une structure optimale est une structure où le confinement des électrons dans le canal sera maximum en polarisation faible bruit. Notre choix s'orientera donc vers une structure à simple hétérojonction (simple plan de dopage), afin de minimiser l'injection des électrons dans le *buffer*. Afin d'obtenir un gain associé G_a élevé, il faut bénéficier d'une bonne fréquence de coupure f_{max} , c'est-à-dire d'une faible conductance de sortie et d'une transconductance importante.

4. Etat de l'art des performances en bruit des HEMT

L'état de l'art fourni par la figure I-22 (facteur de bruit minimum en fonction de la fréquence), pour les mêmes filières de composants que l'état de l'art précédent, aboutit également⁹ à la supériorité de la filière InP, surtout dans la gamme d'ondes millimétriques [45, 46, 47]. La meilleure performance en bruit fut obtenue par Duh *et al* [*GE*, 48] avec un niveau de bruit de 1,2 dB et un gain associé de 7,2 dB à 94 GHz (NF=0,8 dB et Ga=8,9 dB @ 60 GHz).

On doit toutefois être très prudent sur ces performances car, en gamme d'ondes millimétriques, les modèles utilisés pour la détermination du facteur de bruit minimum sont très sensibles aux mesures [49].

⁹ En effet, les conditions pour des performances en faible bruit sont similaires à celles exigées pour des performances en fréquence. De plus, le HEMT Al_{0,48}In_{0,52}As/Ga_{0,43}In_{0,57}As/InP bénéficie de l'importance de l'énergie intervallée Er-L (0,55 eV) qui contribue à diminuer le bruit de diffusion intervallée.

Les gains associés aux facteurs de bruit de la figure I-22 sont présentés dans l'annexe B.



figure I-22 : état de l'art des performances en bruit des HEMT.

F. Optimisation des HEMT pour la puissance

Les composants de puissance, utilisés pour l'émission de signaux hyperfréquences, répondent à d'autres exigences que celles des composants faible bruit. Pour comprendre ces exigences, voyons tout d'abord quels sont les facteurs de mérite d'un transistor de puissance.

1. Définition des performances de puissance d'un TEC

a) Puissance de sortie maximale en classe A

En classe A, la puissance de sortie maximale obtenue avec un transistor est donnée

par :

équation I-48

$$P_{\max} = \frac{1}{8} I_{DS\max} \left(V_{DS\max} - V_{DS\min} \right)$$

où $I_{DS_{\text{max}}}$ est le courant drain maximal, $V_{DS_{\text{max}}}$ la tension maximale à laquelle on peut polariser le composant pour une tension grille voisine de la tension de pincement (cette tension peut être assimilée à la tension de claquage), et où $V_{DS_{\text{min}}}$ correspond à la tension de coude des caractéristiques $I_{DS}(V_{DS}, V_{GS})$. Tous ces paramètres sont illustrés sur la figure I-23.



figure I-23 : exploitation de la caractéristique I(V) en fonctionnement de puissance.

b) Gain de puissance et facteur de compression



figure I-24 : puissances entrant et sortant d'un amplificateur.

Comme cela est illustré sur la figure I-24, un transistor peut être assimilé à un convertisseur de puissance. La somme des puissances entrant dans l'amplificateur (le transistor) est égale à la somme des puissances qui en sortent. On a donc :

équation I-49

 $P_E + P_{DC} = P_S + P_d$

où P_E représente la puissance absorbée en entrée par le transistor,

P_s la puissance absorbée par la charge,

 P_{DC} la puissance fournie par l'alimentation,

 P_d la puissance dissipée par le transistor.

On peut encore écrire :

équation I-50

$$P_d = P_{DC} - P_E(G_p - 1)$$

 $\eta = \frac{P_s}{P_{p_s}}$

où $G_p = P_S/P_E$ est le <u>gain en puissance</u> défini comme le rapport entre la puissance absorbée par la charge présentée en sortie du transistor et la puissance absorbée en entrée par le transistor.

Cette quantité est uniquement fonction de la charge présentée en sortie du transistor, donc le gain en puissance est identique, que l'on présente en entrée du transistor une impédance de 50 Ω ou toute autre impédance.

Si le gain en puissance G_p restait constant et supérieur à 1, une augmentation progressive de P_E , à P_{DC} constante, entraînerait une puissance dissipée négative, ce qui physiquement n'est pas acceptable. Par conséquent, au-delà d'une région linéaire, le gain G_p diminue nécessairement avec le niveau du signal d'entrée. De ce fait, la puissance de sortie d'un transistor est donnée pour 1 dB de compression : comme cela est illustré sur la figure I-25, c'est la valeur de la puissance de sortie lorsque le gain a chuté de 1 dB par rapport au gain de la zone linéaire¹⁰.



figure I-25 : caractéristique de puissance $P_s(P_E)$.

c) Rendement drain et rendement de puissance ajoutée

Les rendements traduisent l'aptitude des transistors à transformer l'énergie des alimentations continues en énergie hyperfréquence. Deux types de rendement sont à considérer :

• le rendement drain qui traduit la quantité de puissance de sortie absorbée par la charge par rapport à la puissance continue délivrée par l'alimentation :

équation I-51

¹⁰ Alors que le régime d'amplification faible bruit est toujours linéaire, l'amplification de puissance fait apparaître un fonctionnement non linéaire.

le rendement en puissance ajoutée qui est donné par :

équation I-52

$$\eta_{PAE} = \frac{P_s - P_E}{P_{DC}}$$

 $\eta_{PAE} = \eta_D (1 - \frac{1}{G_p})$

où l'on rappelle que P_E est la puissance absorbée par l'entrée du transistor.

La relation reliant le rendement de puissance ajoutée et le rendement de drain est :

équation I-53

Le rendement de puissance ajoutée est lié à l'utilisation optimale du réseau couranttension (impédance de charge), mais aussi à la valeur du gain aux fréquences de mesure. Ainsi, en fonction du choix du point de repos en continu, le rendement drain maximum varie de 50 % en classe A à 78 % en classe B.

2. Choix d'une structure optimale

L'équation I-48 résume assez bien les exigences des composants de puissance. En effet, on recherche une tension de déchet $V_{DS \min}$ petite, ce qui nécessite de minimiser les résistances d'accès R_S et R_D , une tension de claquage grille-drain élevée et un courant de drain maximum nécessitant encore une résistance R_D faible ce qui est en contradiction avec une tension de claquage élevée. D'un autre côté, polariser le transistor en régime large signal est préjudiciable aux performances fréquentielles f_T et f_{\max} . De ce fait, l'élément le plus important pour un composant de puissance est la gravure du fossé de grille (*recess*). Pour préserver au maximum performances hyperfréquences et courants élevés, on réalise un double *recess*. Toutefois augmenter la largeur de ce second *recess* revient à améliorer la tension de claquage, augmenter la résistance de drain et diminuer f_T , alors que la réduire conduit aux effets inverses.

Il ressort donc de ces quelques éléments, que les exigences pour les composants de puissance sont nombreuses, puisque contrairement au composant faible bruit, le composant de puissance est destiné à être utilisé sur toute la caractéristique I(V). De plus ces composants requièrent de très bonnes caractéristiques de diode, ceci pour des polarisations en inverse souvent élevées.

On peut donc conclure que si nous voulons satisfaire à des applications dans le domaine millimétrique, il est impératif d'obtenir une puissance élevée à faible polarisation de drain. Il peut donc être intéressant de privilégier un fort courant de drain à une tension de claquage élevée.

3. Etat de l'art des performances en puissance des HEMT

Le dernier état de l'art proposé est celui de la puissance de sortie en fonction de la fréquence. Les puissances données sont bien sûr les puissances de sortie à saturation, plus "flatteuses" que les puissances au dB de compression. Beaucoup plus de "familles" de composants sur substrats GaAs et InP sont représentées sur la figure I-26 : en plus des filières adaptées en maille et pseudomorphiques, on différencie les doubles hétérojonctions (DH), et les canaux et doubles canaux dopés (DC et 2DC). Les mêmes tendances que précédemment ont été représentées (en mettant à l'écart quelques performances s'écartant trop de cette tendance). Il en ressort très clairement que l'InP¹¹ n'est plus à son avantage même si l'écart semble un peu se réduire en bande W, la meilleure performance étant obtenue pour un PHEMT à canal dopé à double hétérojonction sur GaAs avec 392 mW/mm à 94 GHz [50]. Cela résume bien la situation : les filières InP sont handicapées par leur fort taux d'indium dans le canal. En effet, cela n'est plus un avantage aussi intéressant que pour le domaine du faible bruit, dans la mesure où le phénomène d'ionisation par choc limite très durement l'excursion en V_{DS} . Ainsi, alors qu'à 60 GHz le meilleur résultat sur GaAs est obtenu pour une polarisation de 5 V, le meilleur résultat sur InP est obtenu pour une polarisation de 3,5 V. Pour pouvoir juger des performances en fréquence d'un composant, il faut également tenir compte de son gain et du rendement de puissance ajoutée, des valeurs qui sont données en annexe B pour les composants de la figure I-26. D'autres états de l'art sont présentés dans des articles de revue [44, 45, 51].



figure I-26 : état de l'art des performances en puissance des HEMT.

¹¹ La meilleure conductivité thermique de l'InP comparée à celle de GaAs (0,68 W/cm.K contre 0,44 W/cm.K à 300 K) est un atout de ce matériau pour les applications de puissance.

IV. CONCLUSION

Nous avons présenté dans ce chapitre les éléments indispensables pour comprendre le fonctionnement physique mais également électrique des transistors à hétérojonction(s) de type HEMT. A travers une présentation des hyperfréquences et de leurs applications, nous avons également essayé d'apporter quelques réponses aux recherches motivées sur ces composants. Enfin, nous avons tenté de définir les exigences de domaines aussi différents que le faible bruit ou la puissance. Les états de l'art présentés permettent de renforcer notre regard critique sur l'avenir des filières arséniure de gallium et phosphure d'indium.

En effet, bien qu'une analyse du marché des hyperfréquences et plus particulièrement des MMIC révèle que la majorité du marché se situe en dessous de la fréquence de 3 GHz, il est évident qu'il y a des besoins en gamme d'ondes millimétriques (stations de base, radar anti-collision, etc.). L'arséniure de gallium, déjà bien implanté avec les MMIC à base de MESFET pour des applications jusqu'à la bande Q, apparaît très bien placé en terme de maturité et de coût pour alimenter ce marché avec le PHEMT [52, 53, 54]. Toutefois, les potentialités offertes par la filière SiGe [55] sont intéressantes et peuvent rendre cette filière concurrentielle face à GaAs, même si sa principale limitation est le caractère non semi-isolant du substrat silicium pour les applications hyperfréquences.

D'une façon générale, on peut tout de même s'interroger sur les perspectives du marché "millimétrique", et plus particulièrement sur le devenir de la filière phosphure d'indium [56]. Les états de l'art présentés destinent cette filière à des utilisations très faible bruit en gamme d'ondes millimétriques. De plus, dans le cas d'un amplificateur MMIC, l'utilisation de l'InP à la place de GaAs permet d'améliorer le gain du circuit de 50% par étage, et la consommation de courant est de 33% inférieure (la tension d'alimentation est deux fois plus faible) [57]. Toutefois, le coût d'une telle filière ne justifiera sans doute son utilisation que pour certaines niches [58] (militaire, spatial.). Son avenir pour des applications plus large public comme le radar anti-collision tarde à se profiler. Le salut de la filière InP pourrait alors venir d'applications à très haute fréquence (140 GHz par exemple [59]), et de sa compatibilité avec les circuits intégrés optoélectroniques OEIC (*OptoElectronic Integrated Circuits*), avec des circuits mixtes HEMT, photodiodes, etc..

Cependant, de nombreux travaux, comme ceux que nous allons maintenant présenter, contribuent à améliorer sans cesse la maturité de la filière InP. Ils visent à une meilleure compréhension du composant, à améliorer des technologies de plus en plus pointues, et de proposer des structures nouvelles pouvant pallier aux inconvénients de la filière. Nous verrons alors que, si le domaine du faible bruit en bandes V et W est acquis à ce composant, la puissance ne semble pas lui être interdite dans cette même gamme de fréquence.

V. BIBLIOGRAPHIE

1	A. J. BERTEAUD ET M. DELMOTTE "Les micro-ondes : de la cuisine à l'industrie" La Recherche, No. 252, Vol. 24, Mars 1993, pp. 286-294
2	P. DAVID "Le radar" Que sais-je ?, Presses Universitaires de France, 1949
3	F. H. ROCKETT "The transistor" Scientific American, September 1948, pp. 151-153
4	JL. OUDAR ET JF. PALMIER "Propriétés optiques et électroniques des microstructures à base de semiconducteurs III-V" L'écho des recherches, No. 114, 4 ^{ème} trimestre 1983, pp. 21-32
5	W. FRENSLEY "Les transistors en arséniure de gallium" Pour la science, Octobre 1987, pp. 68-76
6	S. GOURRIER ET D. PONS "Les MMICs du futur : composants à effet de champ à hétérostructures, applications et perspectives" Journées Nationales Microondes 1991, pp. 19-21
7	D. PAVLIDIS "Possibilité des nouvelles filières de composants à hétérostructures pour ondes millimétriques" Journées Nationales Microondes 1991, pp. 91-92
8	B. S. MEYERSON "UHV/CVD growth of silicon and silicon-germanium alloys: chemistry, physics and device applications" Proceedings of the IEEE, Vol. 80, No. 10, October 1992, pp. 1592-1608
9	PL. OUVRARD, M. PARISOT ET S. GOURRIER "Les circuits intégrés hyperfréquences" L'Onde Electrique, Vol. 73, No. 6, Novembre-Décembre 1993, pp. 32-39
10	E. DELHAYE "Circuits intégrés en arséniure de gallium" Techniques de l'ingénieur 1991, E 2440, pp. 1-21
11	M. ANDRE, G. DE ROECK, G. VAN KOETSEM, R. VERBIEST "Conception et introduction de MMIC AsGa dans les systèmes de télécommunication" Revue de télécommunications, Vol. 65, No. 2, pp. 126-130
12	P. GREILING, C. KIRKPATRICK AND G. VALENTINE "Military applications for heterostructure microelectronics technology" Solid-State Electronics, Vol. 38, No. 9, 1995, pp. 1559-1567
13	E. D. COHEN "Military applications of MMICs" 1991 IEEE Microwave and Millimeter-Wave Monolithic Circuits Symposium, pp. 31-34
14	H. WATRIN "Une application de la microélectronique hyperfréquence : les modules actifs" Entretiens "Science et Défense" 1991, Premier volume, Dunod, pp.381-388
15	D. B. HARRIS "Microwave radiometry" Microwave Journal, Vol. 3, April 1960, pp. 41-46, May 1960, pp. 47-54
16	C. TRONCHE "Systèmes satellitaires pour télécommunications mobiles et multimédia : quelle évolution pour les équipements embarqués ?" 10 ^{ème} Journées Nationales Microondes, Saint-Malo (France), 21-23 Mai 1997, pp. 65-73
17	R. B. GOLD "Applications of GaAs ICs in video distribution" Proceedings of the 1994 IEEE GaAs IC Symposium, pp. 151-154
18	P. HILLS "Developments in transport telematics in Europe - The case of automatic debiting at speed" Proceedings of the 1994 IEEE GaAs IC Symposium, pp. 81-83
19	P. DELCLAUX "Imagerie terrestre par satellite" L'Onde Electrique, Vol. 72, No. 6, Novembre-Décembre 1992, pp. 45-49

- 20 J. RICHARD, N. SUINOT ET N. LANNELONGUE "Observation de la terre depuis l'espace à l'aide d'instruments hyperfréquences actifs" L'Onde Electrique, Vol. 72, No. 6, Novembre-Décembre 1992, pp. 29-38
- 21 J.-L. CAZAUX "MMIC's for space-borne systems: status and prospectives" Proceedings of the 1994 IEEE GaAs IC Symposium
- G. BRIEN, J.-P. HARDANGE
 "Observation spatiale militaire"
 L'Onde Electrique, Vol. 72, No. 6, Novembre-Décembre 1992, pp. 39-44
- P. ENCRENAZ ET G. BEAUDIN
 "Domaines millimétriques et submillimétrique. Nouveaux développements technologiques (état de l'art) et applications spatiales" 10^{ème} Journées Nationales Microondes, Saint-Malo (France), 21-23 Mai 1997, pp. 31-40
- T. MIMURA, S. HIYAMIZU, T. FUJII AND K. NAMBU
 "A new field-effect transistor with selectively doped GaAs/n-Al_xGa_{1-x}As heterojunction" Japanese Journal of Applied Physics, Vol. 9, No. 5, May 1980, pp. L225-L227
- 25 D. DELAGEBEAUDEUF, P. DELESCLUSE, P. ETIENNE, M. LAVIRON, J. CHAPLART AND N. T. LINH "Two-dimensional electron gas MESFET structure" Electronics Letters, Vol. 16, No. 17, 15th August 1980, pp. 667-668
- 26 S. M. SZE "Physics of semiconductor" Wiley Interscience, 1981, 868 pages
- 27 P. WIN

"Transistors à effet de champ à couche métamorphique AlInAs/GaInAs/GaAs : un nouveau composant pour l'amplification hyperfréquence et la logique ultra rapide" Thèse de Doctorat Electronique de l'Université des Sciences et Technologies de Lille, 8 Juillet 1993

28 A. Katz

"Indium phosphide and related materials: processing, technology, and devices" Edition Artech House, 1992, 448 pages

- H. MATHIEU
 "Physique des semiconducteurs et des composants électroniques" Edition Masson, 2^{ème} édition révisée, 1990, 602 pages
- C. KITTEL
 "Physique de l'état solide"
 Edition Dunod Université, 5^{ème} édition, 1983, 593 pages
- 31 D. Ankri

"Transport électronique en régime de survitesse dans les composants à semiconducteurs III-V" L'écho des recherches, No. 118, 4^{ème} trimestre 1984, pp. 29-40

32 B. K. RIDLEY "Factors affecting impact ionization in avalanche photodiodes"

IEEE Proceedings, Vol. 132, No. 3, June 1985

33 H. FOURRE

"Réalisation et caractérisation de transistors à effet de champ à hétérojonction de la filière AlInAs/GaInAs pour applications en ondes millimétriques"

Thèse de Doctorat Electronique de l'Université des Sciences et Technologies de Lille, 5 Février 1997

- Y. CORDIER, S. BOLLAERT, M. ZAKNOUNE, J. DIPERSIO AND D. FERRE
 "AlInAs/GaInAs metamorphic HEMT's on GaAs substrate: from material to device"
 Proceedings of the 10th IEEE International Conference on Indium Phosphide and Related Materials (IPRM'98), Tsukuba (Japan), 11-15 May 1998, pp. 211-214
- Y. HOSOKAWA, Y. YABUHARA, R. NAKAI AND K. FUJITA
 "Development of 4-inch diameter InP single crystal with low dislocation density using VCZ method"
 Proceedings of the 10th IEEE International Conference on Indium Phosphide and Related Materials (IPRM'98), Tsukuba (Japan), 11-15 May 1998, pp. 34-37
- 36 O. SCHULER, O. DEHAESE, X. WALLART, F. MOLLOT "Interface quality and electron transfer at the GaInP on GaAs heterojunction" Journal of Applied Physics, Vol. 84, No. 2, 15 July 1998, pp. 765-769
- G. SALMER AND Y. CORDIER
 "Metamorphics: extending the limits of GaAs"
 27th European Solid-State Device Research Conference (ESSDERC'97), Stuttgart (Germany), 24-27 September 1997, pp. 75-87
- H. BOUTRY
 "Etude de la structure métamorphique AlGaSb/InAs/GaSb sur GaAs. Réalisation de contacts ohmiques sur GaSb" Diplôme d'Etudes Approfondies Electronique de l'Université des Sciences et Technologies de Lille, Juillet 1997
- S. N. MOHAMMAD, A. A. SALVADOR, AND H. MORKOÇ
 "Emerging Gallium Nitride Based Devices"
 Proceedings of the IEEE, Vol. 83, No. 10, October 1995, pp. 1305-1355
- R. CASTAGNE, J. P. DUCHEMIN, M. GLOANEC ET CH. RUMELHARD
 "Circuits intégrés en arséniure de gallium : physique, technologie et règles de conception"
 Collection technique et scientifique des télécommunications, Edition Masson, 1989, 594 pages
 - A. CAPPY "Semiconducteurs pour hyperfréquences" Technique de l'Ingénieur, E2490, pp. 1-23

41

- 42 C. GACQUIERE
 "Analyse et optimisation de transistors à effet de champ à hétérojonction pour l'amplification de puissance dans la bande Ka" Thèse de Doctorat Electronique de l'Université des Sciences et Technologies de Lille, 13 Novembre 1995
- L. D. NGUYEN, A. S. BROWN, M. A. THOMPSON, AND L. M. JELLOIAN
 "50-nm Self-Aligned-Gate Pseudomorphic AlInAs/GaInAs High Electron Mobility Transistor" IEEE Transactions on Electron Devices, Vol. 39, No. 9, September 1992, pp. 2007-2014
- 44 S. TAKAMIYA, N. YOSHIDA, N. HAYAFUJI, T. SONODA AND S. MITSUI "Overview of recent development of HEMTs in the mm-wave range" Solid-State Electronics, Vol. 38, No. 9, 1995, pp. 1581-1588
- 45 A. CAPPY
 "Les composants à effet de champ en ondes millimétriques : état de l'art et perspectives" Entretiens "Science et Défense" 1991, Premier volume, Dunod, pp. 339-348
- U. K. MISHRA AND J. B. SHEALY
 "InP-based HEMTs: status and potential"
 Proceeding of the 6th International Conference on Indium Phosphide and Related Materials, March 1994, pp. 14-17
- L. D. NGUYEN, M. V. LE, T. LIU, M. LUI, K. KANEKO, E. HOLZMAN AND M. J. DELANEY
 "Millimeter wave InP HEMT technology: performance and applications" Solid-State Electronics, Vol. 38, No. 9, 1995, pp. 1575-1579
- K. H. G. DUH, P. C. CHAO, S. M. LIU, P. HO, M. Y. KAO, AND J. M. BALLINGALL
 "A Super Low-Noise 0.1 μm T-Gate InAlAs-InGaAs-InP HEMT"
 IEEE Microwave and Guides Wave Letters, Vol. 1, No. 5, May 1991, pp. 114-116
- J.-M. BELQUIN
 "Développement de bancs de mesures et de modèles de bruit de HEMT pour la conception de circuits "faible bruit" en gamme d'ondes millimétriques"
 Thèse de Doctorat Electronique de l'Université des Sciences et Technologies de Lille, 26 Mars 1997
- D. C. STRETT, K. L. TAN, R. M. DIA, J. K. LIU, A. C. HAN, J. R. VELEBIR, S. K. WANG, T. Q. TRINH, P.-M. D. CHOW,
 P. H. LIU, AND H. C. YEN
 "High-Gain W-Band Pseudomorphic InGaAs Power HEMT's"
 IEEE Electron Device Letters, Vol. 12, No. 4, April 1991, pp. 149-150
- D. PONS
 "Transistors et circuits hyperfréquences de puissance : état de l'art et perspectives" Entretiens "Science et Défense" 1991, Premier volume, Dunod, pp.349-367
- D. PONS
 "Composants semiconducteurs hyperfréquences : quelle technologie ?" Revue technique Thomson-CSF, Vol. 26, No. 2, Juin 1994, pp. 275-300

53 J. FAVRE

"The two dimensional electron gas field effect transistor (TEGFET) on gallium arsenide: soaring beyond 100 GHz" Revue technique Thomson-CSF, Vol. 26, No. 2, Juin 1994, pp. 341-365

54 L. T. NUYEN "GaAs : une technologie duale"

Rapport de fin de contrat SGDN, Août 1995

55 A. GRUHLE

"La microélectronique hyperfréquence à base de SiGe" 10^{ème} Journées Nationales Microondes, Saint-Malo (France), 21-23 Mai 1997, pp. 78-79

56 P. T. GREILING

"InP-based microelectronics pilot line for commercial and military applications" Proceeding of the 5th International Conference on Indium Phosphide and Related Materials, April 1993, pp. 3-6

- 57 Why indium phosphide ? http://www.macom-gaaswafers.com/InP.html
- D. L. LILE
 "The history and future of InP based electronics and optoelectronics"
 Proceedings of the 10th IEEE International Conference on Indium Phosphide and Related Materials (IPRM'98), Tsukuba (Japan), 11-15 May 1998, pp. 6-9
- 59 J. DICKMANN AND M. BERG "InP-Based Devices and Integrated Circuits for Millimeter-Wave Sensor and Communication Systems" Proceedings of the 10th IEEE International Conference on Indium Phosphide and Related Materials (IPRM'98), Tsukuba (Japan), 11-15 May 1998, pp. 411-414

Chapitre II



Chapitre II

CADRE DE L'ETUDE THEORIQUE ET EXPERIMENTALE DES TRANSISTORS HEMT SUR SUBSTRAT INP

I. INTRODUCTION	63
II. LES OUTILS UTILISÉS POUR LA MODÉLISATION DU COMPOSANT	. 64
A. Résolution auto-cohérente des équations de Schrödinger et	de
Poisson	. 64
1. Principe de la modélisation	64
a) Les équations de Schrödinger et de Poisson	64
i) Equation de Schrödinger	64
ií) Equation de Poisson	65
b) La méthode de calcul	65
2. Résultats fournis	66
B. La méthode de Monte Carlo	. 68
1. Principe de la méthode	68
a) Le vol libre	68
b) Les interactions	68
2. Modélisation du composant	69
3. Particularités du modèle utilisé	70
C. Conclusion sur les méthodes de simulation	. 70
III. LES OUTILS INTERVENANT DANS LA RÉALISATION ET	LA
CARACTÉRISATION DU COMPOSANT	71
A. Croissance et caractérisation du matériau	71
1. La croissance par épitaxie par jets moléculaires	71
2. La caractérisation du matériau	73
a) Effet Hall	74
b) Photoluminescence	75
B. Technologies de la micro-électronique	. 76
1. Les technologies incontournables	76
a) Photolithographie	76
i) Principe et méthodologie	76
ii) Le procédé "lift-off"	77
b) Dépôt de films minces	78
i) Les dépôts métalliques	78
ii) Les dépôts de diélectriques	79
c) Gravure	80
i) La gravure par voie humide	80
ii) La gravure ionique réactive	81
d) Recuits	82
e) Métrologie	82
2. La lithographie électronique	82
a) Principe et généralités	82
b) Les effets de proximité	83
i) Les mécanismes fondamentaux et leurs conséquences	83
1) Correction des effets de proximité	84
c) Le masquage électronique	86

i) Les paramètres de l'exposition	
ii) Le masqueur électronique	
iii) La génération et l'écriture d'un masque	
d) Les résines PMMA	
i) Sensibilité, contraste et résolution	
ii) Radiochimie du PMMA	
iii) Le copolymère P(MMA-MAA)	92
iv) Les solvants	
v) Les révélateurs	
e) La simulation du processus de révélation	
i) Excondo : <u>Ex</u> traction <u>Con</u> volution <u>Do</u> sage	94
ii) Sideres : <u>Si</u> mulation de <u>Dé</u> veloppement de <u>Rés</u> ines	
C. Caractérisation électrique des composants	102
1. Mesures statiques ICCAP	102
2. Mesures hyperfréquences petit signal jusqu'à 50 GHz	103
a) Le matériel de mesure	
b) Détermination du schéma équivalent petit signal	
3. Mesures de bruit	105
4. Mesures de puissance ou grand signal	107
D. Caractérisation physique des composants	108
1. La microscopie électronique à balayage	
2. La spectroscopie des photoélectrons : ESCA	
IV. SUIVI DES OPÉRATIONS TECHNOLOGIQUES	109
V. CONCLUSION	111
VI. BIBLIOGRAPHIE	
· · · · · · · · · · · · · · · · · · ·	*************************

I. INTRODUCTION

Ce second chapitre a pour but de définir les moyens que nous avons utilisés pour mener à bien nos travaux. Trois types d'outils sont présentés : les outils de simulation physique qui nous ont permis d'appréhender le fonctionnement du composant et d'effectuer son optimisation, les outils liés aux technologies employées pour réaliser nos composants et enfin les outils utilisés pour opérer un suivi des opérations technologiques.

En ce qui concerne la simulation de composants, notre attention s'est portée sur deux modèles :

- un modèle basé sur les équations de Schrödinger et de Poisson, développé par O. Schuler
 [1]. Cet outil permet d'évaluer rapidement les potentialités d'une structure à partir de la simulation du contrôle de charges.
- un modèle Monte Carlo, développé par F. Dessenne [2], offrant de précieuses informations sur les phénomènes physiques présents dans le composant. Ce modèle, qui intègre certains aspects propres à la technologie, permet d'accéder au schéma équivalent du transistor.

Dans une première partie, nous présenterons succinctement ces modèles qui nous ont servi à l'optimisation du HEMT AlInAs/GaInAs sur InP, les résultats qu'ils fournissent, ainsi que leurs limites.

Dans la seconde partie, nous aborderons les différents moyens utilisés pour la réalisation et la caractérisation des transistors : la croissance des matériaux, les technologies de la micro-électronique et les outils de caractérisation électrique et physique. Une place particulière est faite à la lithographie électronique et au programme de simulation de révélation de résines que nous avons développé au cours de nos travaux.

Enfin, la gestion par une base de données est proposée pour le contrôle et l'analyse des travaux expérimentaux.

II. LES OUTILS UTILISES POUR LA MODELISATION DU COMPOSANT

A. Résolution auto-cohérente des équations de Schrödinger et de Poisson

1. Principe de la modélisation

Les performances d'un transistor HEMT sont très dépendantes du transport de charges dans le canal et de l'effet de la commande de grille sur ces charges. La résolution auto-cohérente des équations de Schrödinger et de Poisson, suivant une dimension, permet d'accéder au contrôle de charges. On peut ainsi déterminer la densité totale de charge N_s dans la structure en fonction de la tension de grille V_G , et également connaître la répartition de ces charges dans chaque couche du composant. Dans le cas d'une hétérojonction on accède également à la densité de porteurs par sousbande.

Comme son nom l'indique, cette simulation repose sur la résolution couplée des deux équations.

a) Les équations de Schrödinger et de Poisson

i) Equation de Schrödinger

Les niveaux d'énergie, dans le formalisme de la fonction enveloppe (fonction d'onde à l'échelle de l'hétérostructure), sont des niveaux discrets caractérisés par leur énergie ε_i (énergie de la sous-bande) et leur fonction d'onde ψ_i . Dans l'approximation de la masse effective, les niveaux d'énergie *i* sont solutions de l'équation de Schrödinger :

équation II-1
$$\left[-\frac{\hbar^2}{2m^*} \cdot \frac{d^2}{dz^2} + V(z)\right] \cdot \psi_i = \varepsilon_i \cdot \psi_i(z)$$

où m^* est la masse effective des électrons et V(z) est l'énergie potentielle suivant la direction de l'axe z (cette direction, représentée sur la figure II-3, est celle qui est orthogonale aux interfaces de l'hétérostructure).

> Les fonctions d'onde sont normées, $\int_{-\infty}^{+\infty} |\psi_i(z)|^2 dz = 1$, de sorte que $|\psi_i(z)|^2$ densité de probabilité de présence. On définit comme conditions aux limites

représente la densité de probabilité de présence. On définit comme conditions aux limites $\psi_i(0) = 0 = \psi_i(+\infty)$ ainsi que la continuité aux interfaces.

ii) Equation de Poisson

Dans l'équation de Schrödinger l'énergie potentielle V(z) est la somme de deux

termes :

équation II-2
$$V(z) = E_c(z) - qV_{sc}$$

où $E_c(z)$ est l'énergie potentielle due au profil des bandes de conduction et V_{sc} le potentiel électrostatique créé par la répartition des charges.

 V_{sc} est solution de l'équation de Poisson :

équation II-3

$$\frac{d^2 V_{SC}}{dz^2} = -\frac{q}{\varepsilon_0 \varepsilon_s} \left(N_D(z) - n(z) \right)$$

 $n(z) = \sum_{i} N_{Si} |\Psi_i(z)|^2$

où N_D est la concentration d'atomes donneurs et n la densité volumique d'électrons qui s'exprime par :

équation II-4

où N_{si} , la densité d'électrons sur la sous-bande *i*, s'exprime par :

$$\acute{equation II-5} \qquad \qquad N_{Si} = D_i Log \left(1 + \exp\left(\frac{\varepsilon_F - \varepsilon_i}{kT}\right) \right)_i$$

où D_i dépend seulement des matériaux, kT est le produit de la constante de Boltzmann et de la température et ε_F est l'énergie du niveau de Fermi.

b) La méthode de calcul

Elle consiste à résoudre de façon auto-cohérente les équations de Schrödinger et de Poisson suivant la direction Oz transverse aux interfaces semi-conducteurs. La procédure de calcul est la suivante :

- la position du niveau de Fermi étant prise comme valeur de référence, un potentiel initial $V_0(z)$ est calculé à partir de la statistique de Fermi-Dirac,
- la résolution de l'équation de Schrödinger permet d'obtenir les niveaux d'énergie des différentes sous-bandes considérées, ainsi que les fonctions d'onde associées,
- à partir des niveaux d'énergie et des fonctions d'onde, il est alors possible de déduire la position du niveau de Fermi ainsi que la répartition électronique N(z) dans la structure,

- la résolution de l'équation de Poisson fournit ensuite une nouvelle valeur de potentiel $V'_0(z)$, qui sera utilisée à l'itération suivante après application d'un facteur de convergence,
- tant que la valeur du niveau de Fermi ne converge pas vers la valeur définie et que le potentiel évolue d'une résolution à l'autre, une nouvelle itération est effectuée.

Les procédures de calculs et les particularités de la simulation sont développées dans la thèse de O. Schuler [1].

Intéressons nous maintenant aux informations fournies par ce logiciel.

2. Résultats fournis

Ce logiciel développé sur PC sous Delphi[®] possède un environnement très convivial. Il suffit de définir une structure à partir de ses matériaux, de leur épaisseur et de leur dopage, le programme calculant les différents paramètres matériaux (énergie de la bande de conduction, influence éventuelle de la contrainte, etc.). Les interfaces graphiques utilisées pour définir l'empilement de matériaux et effectuer le calcul sont présentées sur les figure II-1 et figure II-2.

On peut calculer la densité de charge N_s pour une tension de grille V_G (ou réciproquement) comme cela est illustré sur la figure II-3-a, mais également calculer l'évolution de la densité de charge en fonction de la tension de grille, solution illustrée sur la figure II-3-b.

Cette simulation est très rapide puisque le calcul de la figure II-3-b ne demande qu'un peu plus de 3 mn sur un PC équipé d'un microprocesseur cadencé à 200 MHz.

Défini	tton de la stru	cture 👘					1999 - Barris					\sim
Ø	E Fichiers	HEMT_IN	rie	. 9	Bineires,	9 Terneli	es et 4	Quatars	is (s) orla	rpenibler	ak.	
Ъ.	Structure A	linA <i>si</i> GainA	s adaptée	en maille :	ur InP							
	1	دغدك	rtrat 1, []r	P	E							
N* 5	Matérinis AllrAs	%ie ₹52	* <y 0 2</y 	Ep. (Å)	Ec (meV)	N4 (cm-3) 1E+15	sa* ∙ 0.084	Typ Dop Nd+	Ed (ma¥)	Na.(em-3) 1E+15	Gap (a¥) 1.453	A. Ja -0.02
	AllnAs	52.0	0.0	150	1607	1E+15	ù.084	N4+	Ú	1E+15	1.4532	-0.02%
	Alinàs	52.0	0.0	10	1607	5E+19	0.084	Nd+	0	1E+15	1.4532	-0.02%
	Allnás	52.0	0.0	50	1607	1E+15	0.084	Nd+	0	1E+15	1.4532	-0.02%
<u> -</u>	GalnAs	53 0	0.0	150	1149	1E+15	0.0434	Nd+	0	1E+15	0.7374	-0.01%
	AllnAs	-52.0	0.0	500	1607	1E+15	0.084	N4+	Û	1E+15	1.4532	-0.02%
1												
i.			1							4		
		to in anti-						and an about 2 method with				

figure II-1 : définition de l'hétérostructure d'un HEMT AlInAs/GaInAs adapté en maille sur InP.

Chapitre II - Cadre de l'étude théorique et expérimentale des transistors HEMT sur substrat InP



figure II-2 : calcul de la densité de charge N_s pour une tension de grille V_G de la structure définie précédemment.



figure II-3 : résultats fournis par la résolution auto-cohérente des équations de Schrödinger et de Poisson pour une structure HEMT AlInAs/GaInAs adaptée en maille sur InP, a) répartition de la densité d'électrons dans la structure pour une tension de grille de 0,3 V, b) évolution de la densité totale de charges avec la tension de grille dans la structure.

<u>Remarque</u> : la tension de grille affichée par le programme est la valeur absolue de la tension réelle appliquée sur le semi-conducteur sans tenir compte de la tension de *built-in* du contact Schottky. Ainsi 0,3 V affiché correspond à -0,3 V + V_b .

B. La méthode de Monte Carlo

1. Principe de la méthode

Le principe de la méthode consiste à suivre, au cours du temps, un ensemble de particules simultanément dans l'espace réel et dans l'espace des phases. Le mouvement de chaque électron, subissant l'effet du champ électrique existant dans le matériau, est décrit par une succession de vols libres, entrecoupés d'interactions avec le réseau cristallin [3].

a) Le vol libre

Chaque électron est caractérisé par son énergie \mathcal{E} et son vecteur d'onde \vec{k} . Lors d'un vol libre, l'électron n'est soumis qu'au champ électrique \vec{E} dont l'effet est de modifier le vecteur d'onde \vec{k} par la relation :

 $\frac{d\vec{k}}{dt} = \frac{q\vec{E}}{\hbar}$

équation II-6

où q est la charge élémentaire et \hbar la constante de Planck réduite. L'intégration de cette équation fournit l'évolution temporelle du vecteur d'onde, alors que la connaissance de la structure de bande du cristal $\varepsilon(\vec{k})$ permet d'en déduire l'énergie du porteur. Il est alors possible de déterminer la vitesse \vec{v} et la position \vec{r} des particules grâce aux équations suivantes.

$$\vec{v}(\vec{k}) = \frac{1}{\hbar} \frac{\partial \varepsilon(\vec{k})}{\partial \vec{k}}$$

$$\vec{r} = \int_{0}^{t} \vec{v}(t') dt' + \vec{r}_{0}$$

où \vec{r}_0 est la position initiale de la particule.

Pour la structure de bandes on utilise le modèle simplifié de Littlejohn qui ne considère que trois vallées (Г, L, X) isotropes et quasi paraboliques.

b) Les interactions

Les interactions sont des phénomènes aléatoires décrits par des lois de probabilité $S(\vec{k},\vec{k'})$ qui lient l'état initial \vec{k} à un état final accessible $\vec{k'}$. Leur effet stochastique modifie l'orientation du vecteur d'onde \vec{k} et éventuellement l'énergie du porteur, suivant que l'interaction est élastique ou inélastique. Dans le cas d'un choc inélastique, de l'énergie (généralement sous forme de phonon) est échangée avec le réseau cristallin. On peut discerner trois grandes catégories d'interactions : les interactions avec le réseau du cristal, les interactions avec les électrons et les interactions avec les défauts du matériau. Ces interactions sont :

- optique polaire (inélastique),
- optique non polaire (inélastique),
- intervallée (inélastique),
- acoustique (considérée comme élastique),
- piézo-électrique (considérée comme élastique),
- sur impuretés (élastique),
- sur alliages (élastique),
- ionisation par impact (inélastique).

Le phénomène d'ionisation par impact, traité par le formalisme de Keldysh [4], a été récemment introduit dans nos modèles "composant" avec les travaux de P. Bourel et de M. Badirou [5]. Une étude plus poussée de ce phénomène en champ fort a été effectuée dans les matériaux InP et GaAs par O. Mouton [6] en utilisant les deux premières bandes de conduction.

Pour de plus amples informations sur la méthode de Monte Carlo, notamment sur les expressions des probabilités, le lecteur intéressé pourra se référer aux thèses de A. Kaszynski [7] et de J. L. Thobel [8].

2. Modélisation du composant

La méthode décrite précédemment appliquée aux matériaux semi-conducteurs en volume [9, 10] permet d'obtenir des caractéristiques de transport telles que les vitesses de dérive en régime stationnaire ou non-stationnaire. Pour la modélisation des transistors, qui intéresse plus particulièrement ce travail, le modèle "matériau" doit être couplé à la résolution de l'équation de Poisson [11, 12] de façon à réactualiser régulièrement les cartes de champ électrique.

Avant simulation, les différents paramètres sont initialisés, les caractéristiques du composant sont définies (matériaux, différentes zones, limites, maillage). La procédure Monte Carlo mono-particulaire est alors appliquée à tous les porteurs dans le respect des limites géométriques du composant. Sont ensuite traités les phénomènes particuliers que sont la réflexion sur une surface, le franchissement d'hétérojonction et l'absorption par un contact. Il est enfin possible d'actualiser les cartes de grandeurs physiques et de calculer les champs électriques dans la structure en résolvant l'équation de Poisson en deux dimensions. La procédure Monte Carlo et la résolution de Poisson sont réalisées à chaque pas de temps. A la fin de la boucle sur le temps les différents résultats (concentrations de porteurs, populations par vallée, énergies, vitesses, etc.) sont sauvegardés sur disque.

Ces données permettent d'obtenir les caractéristiques $I_{DS}(V_{DS})$ statiques ainsi que les paramètres du schéma équivalent intrinsèque $(g_m, g_d, C_{GS}, C_{GD})$ et la fréquence de coupure f_C . On peut également accéder à des données microscopiques (populations électroniques dans les différentes vallées, énergie des porteurs, etc.) qui font l'intérêt de la simulation par la méthode de Monte Carlo par rapport aux autres méthodes de simulation [13].

3. Particularités du modèle utilisé

Les premières simulations réalisées au laboratoire de transistors HEMT AlInAs/GaInAs sur substrat InP sont le travail de P. Bourel [14, 15]. Ces études, qui ont permis de démontrer les formidables potentialités de la filière InP, ont été poursuivies dans notre équipe par F. Dessenne [2]. Ces travaux ont été utilisés non seulement pour optimiser la structure épitaxiale des composants, mais également pour appréhender les limitations liées à la technologie. Le modèle a été développé selon une approche originale visant à prendre en compte le maximum de paramètres technologiques influençant les performances du composant. En plus des paramètres de transport cités précédemment, ce modèle tient compte :

- du transport des trous (générés par l'ionisation par choc) permettant de connaître le courant de grille de trous,
- du fossé de grille qui modifie considérablement la répartition du champ électrique dans l'espace grille-drain,
- du potentiel de surface qui produit une zone de désertion et réduit le courant de drain,
- de la présence d'un diélectrique de passivation,
- d'une diffusion éventuelle de la grille dans la couche barrière,
- d'un modèle de contact ohmique permettant l'injection d'électrons froids dans le canal.

Les applications de ce modèle seront présentées dans les chapitres III et IV.

C. Conclusion sur les méthodes de simulation

Les outils de simulation présentés ici sont très complémentaires. La résolution des équations de Schrödinger et de Poisson permet d'accéder au contrôle de charges en considérant les effets quantiques dans les hétérostructures : c'est une simulation simple et rapide qui permet d'évaluer rapidement les potentialités d'une hétérostructure (tension de pincement, qualité des transferts de charges, etc.). Traditionnellement, les simulations Monte Carlo, gournandes en temps calcul, ont contribué à l'analyse de phénomènes physiques complexes ainsi qu'à la définition des potentialités

d'une filière de composants. L'originalité de la démarche de F. Dessenne est d'avoir développé un modèle en intelligence avec la technologie, permettant ainsi d'obtenir des résultats réalistes directement comparables aux résultats expérimentaux. De cette façon, il est possible de mesurer l'effet de tel ou tel élément sur les performances du composant. Toutefois, il faut garder à l'esprit que ce modèle ne prend pas en compte les effets quantiques.

III. LES OUTILS INTERVENANT DANS LA REALISATION ET LA CARACTERISATION DU COMPOSANT

La réalisation et la caractérisation de transistors à grille largement submicronique, comme ceux dont l'étude est proposée ici, demandent des investissements importants, tant au niveau de l'infrastructure (salles blanches) que du matériel. Ce sont une partie de ces moyens que nous allons maintenant découvrir à travers la présentation des différentes technologies utilisées dans ces travaux.

A. Croissance et caractérisation du matériau

1. La croissance par épitaxie par jets moléculaires

Le développement des composants III-V à hétérostructure n'aurait pas été si rapide sans les progrès réalisés dans les techniques de croissance des matériaux et notamment en épitaxie par jets moléculaires (EJM ou en anglais MBE : *Molecular Beam Epitaxy*). L'EJM est une technique de croissance de couches minces par réaction de flux atomiques ou moléculaires avec un substrat monocristallin porté à une température adéquate sous ultravide. Son principe, illustré sur la figure II-4, repose sur la méthode des trois températures, développée par Günther [16] : la croissance de fines couches de matériaux III-V sur un substrat porté à la température T_s n'est possible que si cette température est comprise entre la température de l'élément III (T_{III}) et la température de l'élément V (T_V), et si la température du substrat est suffisante pour éliminer la condensation de l'excès d'arsenic à la surface du substrat et faciliter le réarrangement des atomes.

Cette technique, nécessitant des conditions d'ultravide (10^{-10} à 10^{-11} Torr) afin de s'affranchir des problèmes de pollution par les impuretés superficielles, n'a pu prendre son essor que dans les années soixante-dix avec les travaux de J. Arthur et A. Cho [17] aux laboratoires Bell. Une particularité de cette technique est que la vitesse de croissance du film épitaxial est uniquement fonction du nombre d'atomes d'éléments III arrivant à la surface du substrat. De plus, dans les conditions usuelles, la croissance est bidimensionnelle et a lieu couche atomique par couche atomique à une vitesse de 1 à 2 μ m/h, ce qui correspond à une ou deux monocouche(s) par seconde (vitesse contrôlée par les températures des cellules). La croissance d'hétérostructures performantes passe par la réalisation de profils de composition et de dopage très abrupts. Ce

Chapitre II - Cadre de l'étude théorique et expérimentale des transistors HEMT sur substrat InP

contrôle des flux moléculaires ou atomiques est obtenu par l'interposition rapide de caches mécaniques entre les creusets et le substrat. Les principaux avantages de l'EJM sont : un bon contrôle de l'épaisseur des couches épitaxiales, un faible taux d'impuretés résiduelles, une grande uniformité de l'épitaxie (rotation du substrat en cours d'épitaxie).



figure II-4 : principe des trois températures de Günther.

Un atout supplémentaire de l'EJM, fourni par les conditions d'ultravide, est de pouvoir disposer de moyens d'analyse "in-situ" permettant à l'opérateur d'établir, de contrôler et d'optimiser les conditions de croissance. Le système de diffraction d'électrons de haute énergie par réflexion (RHEED : *Reflection High Energy Electron Diffraction*) procure d'une manière non destructive des informations sur la surface de croissance. Le canon RHEED produit un faisceau d'électrons monoénergétiques (20 keV) dirigé sur le substrat sous un angle incident faible (<1°). La diffraction de ce faisceau est projetée sur un écran fluorescent qui restitue une image du réseau d'atomes constituant la surface de l'échantillon. Ce système, d'une part utilisé pour contrôler l'avancement de la désoxydation du substrat avant croissance, est d'autre part employé de manière dynamique en cours de croissance. En effet, la vitesse et la qualité de croissance sont données par la mesure des périodes d'oscillation du spot réfléchi sur la surface de l'échantillon.

Nos différentes études ont utilisé des "couches" provenant des deux bâtis d'épitaxie par jets moléculaires dont le laboratoire dispose :

✓ EJM sources solides

Le bâti d'épitaxie Riber 2300, à sources métalliques solides, dispose de gallium, d'indium et d'aluminium comme éléments III, d'arsenic comme élément V et de deux dopants : le béryllium (dopage type p) et le silicium (dopage type n). Les croissances de nos structures standards HEMT GaInAs/AlInAs s'effectuent sur des substrats InP avec une orientation [100] dans la direction de croissance. La procédure et les conditions de croissance de ces structures sont décrites dans la thèse de B. Layati [18].

✓ EJM sources gazeuses

La croissance par la méthode des organométalliques en phase vapeur (EPVOM ou MOCVD : *Metalorganic Chemical Vapor Deposition*), basée sur la réaction de flux gazeux organiques à la surface d'un substrat chauffé à haute température, devient un concurrent sérieux à l'EJM [19]. En effet, d'une part cette méthode n'exige pas de vide poussé et d'autre part elle fut pendant longtemps la seule technique permettant la croissance des matériaux tant appréciés de l'optoélectronique que sont l'InP ou le GaInAsP¹.

Toutefois, la supériorité de la croissance par épitaxie par jets moléculaires étant largement reconnue, il était intéressant de pouvoir faire croître ces matériaux par EJM. Ce fut chose faite avec le développement de l'EJM à sources gazeuses (EJM-SG ou GSMBE : *Gas Source Molecular Beam Epitaxy*) née de la substitution des cellules standards solides d'éléments V par une ou plusieurs cellules décomposant à haute température les gaz tel que l'arsine (AsH₃) et la phosphine (PH₃). Contrairement à l'EPVOM où la croissance a lieu par décomposition des organométalliques à la surface du substrat, en EJM-SG les régimes de pression à l'intérieur du réacteur font que le transport des gaz devient un jet moléculaire.

Le bâti d'EJM-SG Riber 32P, dont nous disposons au laboratoire, permet donc la croissance des matériaux AlGaInP, ce qui s'avère très intéressant pour la filière HEMT sur GaAs [1], mais également pour la filière HEMT sur InP. En effet, nous verrons au chapitre IV comment des matériaux comme InP ou AlInP peuvent contribuer à améliorer les performances de nos composants.

Une revue intéressante des techniques de croissance du phosphure d'indium et des matériaux associés a été présentée à l'occasion de la 10^{ème} conférence "Indium Phosphide and Related Materials" par A. Mircea et al [20].

2. La caractérisation du matériau

Une fois les couches épitaxiées, il est intéressant de pouvoir contrôler leur qualité à travers leurs caractéristiques avant la réalisation de composants. De nombreuses méthodes de caractérisation sont à la disposition des épitaxistes : double diffraction X (DDX), spectroscopie de masse d'ions secondaires (SIMS), spectroscopie des photoélectrons (ESCA), etc. Le technologue se limite généralement aux informations pouvant être reliées directement au fonctionnement électrique du composant. La première information qui nous est fournie est la valeur de la résistance carrée, c'est-à-dire la résistance équivalente à celle d'une section carrée de semi-conducteur. La valeur de la résistance carrée n'est qu'indicative dans la mesure où une faible résistance peut être liée à un bon

¹ Bien que l'EPVOM semble destinée à un bel avenir industriel grâce à la quantité de couches qu'elle peut fournir (comparativement à l'EJM), de gros efforts restent à faire pour atteindre une qualité de croissance des hétérostructures similaire à celle obtenue en EJM.

transfert de charges dans le puits mais aussi à un dopage excessif du *cap layer*. De ce fait, cette valeur permet avant tout de contrôler la reproductibilité d'une structure. Pour avoir des informations plus fondamentales sur la croissance des structures, puisque ces croissances sont devenues assez matures, nous nous sommes limités à trois types de caractérisation.

a) Effet Hall

Cette mesure repose sur la méthode de Van Der Pauw qui utilise quatre contacts ohmiques (billes d'indium) répartis aux coins d'un carré réalisé dans l'échantillon². Pour limiter l'influence des contacts électriques, l'échantillon se présente sous la forme d'un trèfle. Le passage d'un courant dans cet échantillon perpendiculairement à un champ magnétique génère une force déviant les électrons : la force de Lorentz. Cette déviation produit alors un champ électrique exerçant sur les porteurs libres une force s'opposant à celle du champ magnétique : c'est l'effet Hall. La mesure de la variation de la résistance diagonale, lorsque l'on applique ce champ magnétique, permet de calculer la constante de Hall [21]. Connaissant la résistivité du matériau, on peut alors déterminer la concentration de porteur libres N_H (densité surfacique de charges) et leur mobilité de Hall μ_H . Les mesures peuvent être réalisées à température ambiante ou à la température de l'azote liquide (77 K).

Dans le cas présent, les échantillons sont des hétérostructures à modulation de dopage. La conduction peut alors ne pas être limitée au gaz bidimensionnel d'électrons dans le canal du HEMT, une conduction parallèle pouvant exister dans la couche de contact (*Cap Layer*) et/ou dans la zone dopée (couche donneuse). Il est donc important de souligner que la mesure d'effet Hall ne fournit pas cette répartition spatiale des porteurs. La mobilité et la concentration de charges déterminées sont celles de plusieurs régions conductrices. Nous nous contentons généralement des valeurs de N_H et μ_H mais notons qu'il est possible d'essayer de remonter analytiquement aux mobilités et concentrations dans chaque zone conductrice [1]. Notons également que la mesure d'effet Hall aura tendance à surestimer la densité et à sous-estimer la mobilité du gaz bidimensionnel. De plus, la différence entre les mesures de Hall et les caractéristiques réelles du gaz bidimensionnel est moindre lorsque les mesures sont réalisées à basse température, la mobilité de la couche donneuse étant de 10 à 20 fois inférieure à celle du gaz électronique.

² Un banc de Hall sous pointes, récemment acquis par le laboratoire, nous permet aujourd'hui de réaliser ces mesures "on-wafer", et donc d'accéder aux caractéristiques de Hall en intégrant simplement un motif test à nos masques de transistors.

b) Photoluminescence

La photoluminescence est une technique de caractérisation rapide et non destructive permettant de quantifier la qualité des matériaux mais également des hétérostructures. Un rayon LASER irradie l'échantillon : l'absorption de photons d'énergie supérieure à celle de la bande interdite du semi-conducteur crée des paires électron-trou dans la structure. Les recombinaisons radiatives de ces paires autorisent alors l'obtention du spectre de photoluminescence. Dans le cas des structures HEMT à puits quantique, elles ne correspondent pas à des transitions bande à bande (comme dans les matériaux massifs) mais aux transitions entre les deux premiers niveaux quantiques d'électrons et le premier niveau de trous lourds (hh : *heavy hole*). Ces recombinaisons sont illustrées sur le profil des bandes de conduction et de valence d'une structure HEMT, figure II-5. Les fonctions d'onde associées à ces niveaux y sont également représentées.

En effet, l'excitation du matériau par le rayonnement LASER contribue essentiellement à la génération de trous dans la première bande de trous lourds, ceux-ci se recombinant avec l'excès d'électrons présents sur les niveaux quantiques du puits qui se situent en dessous du niveau de Fermi. Le spectre de photoluminescence obtenu présente donc deux transitions entre les deux premiers niveaux d'énergie d'électrons et le premier niveau de trous lourds : Ee1-Ehh1 et Ee2-Ehh1.



figure II-5 : recombinaisons radiatives dans un puits quantique.

Dans ce cas, la recombinaison radiative a lieu sur une plage d'énergie bien plus large que dans le cas d'un puits quantique contenant une faible densité électronique, déterminée essentiellement par le nombre de porteurs accumulés dans le puits ainsi que par leur localisation. La position en énergie des raies de recombinaison est donc fonction de la quantité de charge accumulée dans le gaz bidimensionnel, d'où l'intérêt d'utiliser un modèle autocohérent résolvant les équations de Schrödinger et de Poisson, comme celui présenté au début de ce chapitre.

B. Technologies de la micro-électronique

On définit comme technologies de la micro-électronique tous les moyens utilisés au cours de la fabrication pour passer d'une couche épitaxiée à un composant fini. Les techniques existantes sont nombreuses et diffèrent considérablement, qu'il s'agisse de réaliser des microprocesseurs sur silicium ou des MMIC sur matériaux III-V. Toutefois, quel que soit le type de réalisation, la microélectronique repose toujours sur des étapes fondamentales : lithographie, gravure, métallisation, implantation, dépôt de diélectrique, etc. [22, 23].

Parmi les technologies utilisées en salle blanche, nous insisterons sur la lithographie électronique parce que, primo, elle est la clef de voûte de nos *process*, et secondo, elle a fait l'objet d'un investissement particulier à travers le développement d'un logiciel de simulation.

1. Les technologies incontournables

a) Photolithographie

i) Principe et méthodologie

Cette opération consiste à déposer une résine photosensible en film mince (quelques fractions de micromètre à plusieurs micromètres), uniforme, de grande qualité et fortement adhérent. Ces résines sont des composés organiques (généralement des polymères thermoplastiques) dont la solubilité est affectée par le rayonnement UV. Il existe deux types de résines :

- les résines négatives pour lesquelles le rayonnement ultraviolet entraîne une polymérisation des zones exposées, conférant ainsi à ces zones une tenue particulière au solvant de révélation alors que les parties non insolées disparaissent sélectivement dans ce solvant,
- les résines positives³ pour lesquelles le rayonnement UV entraîne une rupture des macromolécules, d'où une solubilité accrue des zones exposées dans le révélateur.

L'opération de dépôt de la résine photosensible, opération appelée également laquage, s'effectue par centrifugation au moyen d'une tournette composée d'un système permettant la mise en rotation à grande vitesse de la plaque à résiner. Cette dernière est maintenue par aspiration à vide sur un support solidaire du plateau en rotation. L'épaisseur finale de la couche de résine est principalement fonction de la quantité de résine déposée sur l'échantillon, de sa viscosité, et des conditions de rotation (accélération, vitesse, temps).

³ Nous préférons utiliser les résines positives car elles permettent de reproduire plus fidèlement les dimensions du masque. En effet, dans le cas des résines négatives, la polymérisation des zones exposées conduit à leur gonflement.

La résine photosensible, visqueuse après son étalement sur l'échantillon, est alors durcie sur une plaque chauffante ou dans un four, de façon à éliminer toutes les traces de solvant avant son insolation.

Pour l'alignement et l'insolation de motifs d'un masque sur la plaque, nous disposons au laboratoire d'un aligneur à UV classique (source de 365 nm) permettant le masquage par contact. Ce principe est illustré sur la figure II-6.



figure II-6 : photolithographie par contact d'un niveau "mésa" sur un niveau de métallisation en résine positive.

ii) Le procédé "lift-off"

La technologie des composants III-V se distingue de celle du silicium par l'utilisation de métaux difficiles à graver. De ce fait, contrairement à la technologie du silicium où, pour former un contact métallique, on dépose un film métallique sur toute la surface de l'échantillon et on élimine ensuite les parties indésirables au moyen d'une gravure à travers un masque de résine, en technologie III-V, on réalise un masque de résine avant de déposer le métal dans les parties désirées. En disparaissant, la résine élimine le métal qui a été déposé sur sa surface, laissant derrière elle les motifs métalliques recherchés.

Cette technique requiert :

- l'emploi d'un film relativement épais avec un profil révélé adéquat de sorte que le film métallique déposé soit mince sur les bords de la marche pour permettre une dissolution rapide du masque de résine : c'est la technique du *"lift-off"*, illustrée sur la figure II-7 (a,b et c),
- l'utilisation d'un procédé de dépôt métallique anisotrope comme l'évaporation.

Chapitre II - Cadre de l'étude théorique et expérimentale des transistors HEMT sur substrat InP



figure II-7 : technique du lift off : a) résine plus épaisse que le métal avec un profil de résine sous-gravé, b) résine moins épaisse que le métal avec un profil de résine sous-gravé, c) résine moins épaisse que le métal avec un profil de résine qui n'est pas sous-gravé, d) profil en casquette généralement utilisé.

Afin de réduire l'épaisseur de résine (la résolution du masquage est inversement proportionnelle à l'épaisseur de résine), il est préférable d'utiliser la "méthode de la casquette". Une méthode, utilisée pour obtenir ce profil illustré sur la figure II-7-d, est de durcir la surface de la résine en la plongeant dans un solvant aromatique tel que le chlorobenzène. L'interdiction d'utiliser aujourd'hui ce produit cancérigène nous a conduit à développer des techniques de bicouches permettant de reproduire ce même profil. A cette fin, le laboratoire s'est équipé récemment d'un aligneur à UV profonds (*Deep UV* à 220 nm).

Pour plus d'informations sur la lithographie et notamment la photolithographie, on pourra consulter les ouvrages de W. B. Glendinning et J. N. Helbert [24] et de L. F. Thompson *et al* [25].

b) Dépôt de films minces

i) Les dépôts métalliques

Pour la métallisation des électrodes des transistors, nous utilisons le dépôt par évaporation par faisceau d'électrons, car il permet de répondre à l'exigence de la technologie *lift-off*, à savoir un dépôt anisotrope. Ce système, illustré sur la figure II-8, consiste à évaporer un métal contenu dans un creuset réfractaire refroidi (inerte chimiquement), de façon à exposer au flux de vapeurs métalliques la plaque à métalliser. Un canon à électrons dont le faisceau est dévié par un champ magnétique est utilisé pour chauffer le métal et le porter à ébullition. L'exposition de l'échantillon se fait par dégagement d'un cache métallique qui intercepte le flux. Ce dispositif est placé dans un bâti sous ultravide. En effet, le vide à atteindre pour se trouver dans les conditions optimales de dépôt doit se situer dans le domaine de l'écoulement moléculaire : le libre parcours moyen des molécules est très supérieur au diamètre du bâti et les molécules sont indépendantes les unes des autres. Notons que les épaisseurs de métal déposées sont contrôlées à l'aide d'un quartz (la période de vibration du quartz est fonction de l'épaisseur de métal le recouvrant).

Chapitre II - Cadre de l'étude théorique et expérimentale des transistors HEMT sur substrat InP



figure II-8 : technique de dépôt par évaporation par faisceau d'électrons.

Les deux bâtis MECA 2000 dont nous disposons au laboratoire sont équipés de sas d'entrée comportant une source d'ions argon qui permet un décapage à faible énergie (10 kV) de la zone à métalliser (*cleaning* ou *etching*). Ces bâtis possèdent chacun six creusets assurant d'un côté le dépôt de titane, de platine, d'or, de l'eutectique or-palladium et d'aluminium (pour les contacts de type Schottky) et de l'autre, le dépôt de titane, de nickel, de germanium, d'or, de platine et de l'eutectique or-germanium (pour les contacts ohmiques séquentiels de type p et de type n).

L'avantage de cette technique est la bonne adhérence et les bonnes propriétés électriques des métallisations réalisées. La qualité de celles-ci (taille et morphologie des grains métalliques par exemple) est toutefois fonction de la propreté de la surface, de la qualité du vide et de la vitesse de dépôt. Pour toutes nos métallisations, cette vitesse n'excède jamais 5 Å/s.

ii) Les dépôts de diélectriques

Pour déposer le nitrure de silicium (Si₃N₄), nous utilisons un bâti de dépôt en phase gazeuse assisté par plasma (PECVD : *Plasma Enhanced Chemical Vapor Deposition*). La technique consiste à déposer ce film à partir de ses constituants gazeux transportés par un gaz porteur tel que l'azote ou l'hydrogène.

Le dépôt a lieu dans un système à tube ouvert sur une surface chaude, décrit figure II-9, il se base sur la pyrolyse du silane et du gaz ammoniac selon la réaction chimique :

équation II-9

$$3SiH_4 + 4NH_3 \rightarrow Si_3N_4 + 12H_2$$

Chapitre II - Cadre de l'étude théorique et expérimentale des transistors HEMT sur substrat InP



figure II-9 : synoptique d'un bâti de dépôt PECVD.

Dans ce cas, la cinétique de réaction, lente car les constituants de base sont chimiquement stables, est activée par le plasma. Le procédé est mis en œuvre dans un domaine de pression de 0,1 à 1 Torr, à une température inférieure à 300 °C. Les films de nitrure de silicium réalisés de cette façon incorporent une large quantité d'hydrogène (provenant du silane). Le rapport z/x du Si_xN_yH_z ainsi créé peut même excéder l'unité quand le dépôt est effectué au-dessous de 300°C, il se réduit quand on élève la température. Afin de réduire ce rapport dans notre bâti, une partie de l'ammoniac est substituée par de l'azote (le gaz porteur). En effet, l'azote devient alors réactif vis-à-vis du silane par activation radiofréquence.

c) Gravure

i) La gravure par voie humide

La gravure chimique par voie humide est un procédé simple et reproductible, moyennant la prise de précautions quant à la préparation des solutions d'attaque et à leur utilisation. En effet, la composition de la solution chimique, sa température et son agitation sont autant de paramètres à ajuster (influence notamment sur le pH). De plus, la taille de l'échantillon influe sur les vitesses des réactions et celles-ci étant endothermiques ou exothermiques, il est nécessaire de thermostater les solutions chimiques.

Les intérêts de la gravure humide sont, d'un côté, de pouvoir obtenir des profils de gravure différents suivant les directions cristallographiques (figure II-10), et de l'autre, de pouvoir jouer de la sélectivité de gravure entre deux matériaux, en fonction de la solution chimique utilisée. Pour réaliser l'isolation entre composants (*mésa*), nous prenons donc soin d'orienter les motifs de façon à obtenir un flan de gravure à 45°, facilitant ainsi la remontée du contact de grille. Il est d'autre part intéressant d'utiliser la sélectivité de gravure entre le *cap* et la barrière pour la réalisation du fossé de grille (*recess*).



figure II-10 : trois formes possibles de gravure de rainure, fonction du choix de la solution de gravure et de l'orientation cristalline.

De manière générale la gravure de ces matériaux se déroule en deux étapes : oxydation du matériau par un oxydant (H₂O₂ par exemple) et gravure de l'oxyde par un acide ou une base.

ii) La gravure ionique réactive

Ce procédé d'attaque chimique, utilisé pour la gravure du nitrure de silicium, repose sur la réactivité chimique de la surface solide à attaquer avec les espèces gazeuses qui sont plus ou moins énergétiquement activées par un bombardement ionique (GIR : gravure ionique réactive ou RIE : *reactive ion etching*). Ce bombardement ionique est obtenu par l'application d'une puissance radiofréquence (RF) entre deux électrodes, comme cela est illustré sur la figure II-11. Il est ainsi possible d'obtenir la gravure de motifs d'une très grande finesse (< 0,5 μ m), et ce, avec une grande anisotropie. Cette dernière est certes fonction de la puissance RF du plasma, de la pression de gaz, mais également de la nature des gaz utilisés : le tétrafluorure de carbone (CF4) aura tendance à graver le nitrure de silicium de façon anisotrope, alors que la gravure de ce même matériau par l'hexafluorure de soufre (SF6) sera plus isotrope. Dans tous les cas de gravure en chimie fluorée du Si₃N₄, la réaction de base est celle de l'équation II-10.

équation II-10

$$Si_3N_4 + 12F \rightarrow 3SiF_4 + 2N_2$$



figure II-11 : synoptique d'un bâti de gravure ionique réactive de nitrure de silicium.

Nous disposons au laboratoire de quatre de ces bâtis, dont certains sont équipés d'un système de détection de fin d'attaque basé sur le principe d'interférométrie LASER. Deux de ces bâtis sont utilisés pour la gravure des matériaux semi-conducteurs, alors que les deux autres sont réservés pour la gravure de diélectriques en chimie fluorée (CF4, SF6, CHF3 et O2). Toutefois la gravure anisotrope obtenue ne convient pas à la réalisation de *mésas*. D'autre part, bien que ce procédé soit utilisé pour la réalisation des *recess*, il n'a pas retenu notre attention du fait de la difficulté à définir des conditions de gravure ne générant pas de défauts dans les semi-conducteurs, défauts liés au bombardement des ions du plasma.

d) Recuits

Nous disposons au laboratoire d'un four de recuit rapide (*Heatpulse 210*) pour les recuits flash de contacts ohmiques sous atmosphère neutre (N_2/H_2) , ainsi que de fours tubulaires placés également sous gaz neutres pour les recuits des contacts Schottky ou les recuits d'implantation.

e) Métrologie

étapes :

Trois moyens sont utilisés en cours de fabrication pour contrôler les différentes

- la miscroscopie : nous disposons en salle blanche de deux microscopes optiques performants dont un équipé d'un système de mesure et d'une caméra CCD permettant la visualisation et la sauvegarde d'images. On utilise également la microscopie électronique à balayage qui est une ressource présentée à la fin de ce chapitre. Toutefois, ce microscope n'étant pas situé en salle blanche, nous limitons ce type d'interventions aux phases de développement de procédés.
- la profilométrie : elle permet de restituer le relief d'un échantillon, ce qui s'avère indispensable pour vérifier les gravures, les dépôts de résines et de métaux. Ce système (*AlphaStep P10* de chez *Tencor*) est basé sur le déplacement sur la surface à tester d'un stylet dont le rayon fait entre 0,1 et 0,2 μm.
- les mesures électriques : à l'aide de traceurs, de multimètres et d'un banc de mesure 4 pointes, il est possible de caractériser électriquement les composants en cours de fabrication (mesure des contacts ohmiques, de l'isolation, etc.) et d'effectuer une première caractérisation du composant achevé (caractéristiques statiques).

2. La lithographie électronique

a) Principe et généralités

La lithographie électronique (*Electron Beam Writing*) est une technologie née du développement de la microscopie électronique à balayage au début des années 60 [26]. Les systèmes de lithographie électronique sont très similaires aux microscopes électroniques à balayage, bien que

la complexité des transferts de données et les systèmes informatiques de contrôle induisent un coût de 10 à 20 millions de francs par machine. Le principe du masquage électronique est de pouvoir dévier fidèlement et précisément un faisceau d'électrons sur une surface. Si cette surface est revêtue par un matériau polymère sensible aux radiations, le faisceau d'électrons peut être utilisé pour écrire des motifs (*patterns*) de très haute résolution. En effet, les électrons peuvent être focalisés pour former un faisceau de quelques nanomètres de diamètre. Comme les photons, ils possèdent des propriétés corpusculaires et ondulatoires. Cependant la longueur d'onde des électrons est de l'ordre du dixième d'Angström, par conséquent, la résolution d'une écriture électronique est bien supérieure à celle obtenue en photolithographie [27]⁴. Cette résolution est toutefois limitée par divers mécanismes d'interactions entre les électrons et soit la résine, soit le substrat semi-conducteur. Ces mécanismes, décrits ci-après, sont regroupés sous l'appellation "effets de proximité". Bien que les origines soient différentes, notons que des effets similaires existent en photolithographie [28].

b) Les effets de proximité

i) Les mécanismes fondamentaux et leurs conséquences

Quand un faisceau électronique pénètre dans un film polymère (ou tout autre matériau), il perd de l'énergie via des collisions élastiques et inélastiques que l'on appelle (collectivement) les interactions électroniques. C'est ce transfert d'énergie du faisceau électronique à la résine qui permet de modifier la solubilité de cette dernière. Les collisions élastiques engendrent seulement un changement de direction des électrons, alors que les collisions inélastiques provoquent en plus une perte d'énergie.

Ces processus d'interaction aboutissent à un élargissement du faisceau, c'est-àdire que les électrons se dispersent lorsqu'ils pénètrent dans le matériau.

On peut classer ces interactions en trois types :

- les interactions des électrons avec la résine : on distingue la dispersion des électrons vers l'avant (*forward scattering*), c'est-à-dire suivant une direction faisant un angle faible par rapport à leur direction originale (< 90°), de la rétrodiffusion des électrons (*backscattering*), c'est-à-dire suivant une direction faisant un angle important par rapport à leur direction originale (proche de 180°),
- les électrons secondaires générés dans la résine,
- les électrons secondaires ou rétrodiffusés provenant du substrat.

⁴ Les progrès continuels réalisés en photolithographie permettent aujourd'hui d'atteindre des dimensions inférieures à 0,35 μm. Toutefois, il faudra probablement utiliser les UV profonds pour descendre à des dimensions de 0,25 μm, 0,18 μm et 0,13 μm. Alors qu'une longueur d'onde de 248 nm pourrait suffire pour les deux premières dimensions, pour 0,13 μm la longueur d'onde de 193 nm semble indispensable.

Ces différents mécanismes, fonction de la masse atomique, de la densité de la résine et du substrat ainsi que de la vitesse des électrons (tension d'accélération), aboutissent à ce que l'on appelle les effets de proximité. Ainsi, si deux lignes très proches l'une de l'autre sont exposées, il y aura, comme illustré sur la figure II-12-a, une exposition entre ces deux lignes. Cette exposition latérale peut atteindre quelques dizaines de micromètres en fonction du dessin des motifs, de l'épaisseur de résine et du substrat, comme nous le verrons par la suite.



figure II-12 : a) conséquences des effets de proximité sur l'exposition entre deux lignes proches, b) fracturation d'un masque de lignes interdigitées en différentes doses (fréquences).

La proportion d'électrons rétrodiffusés étant approximativement proportionnelle au nombre atomique du matériau, la rétrodiffusion des électrons par le substrat domine les électrons secondaires produits dans la résine. Cet effet conduit à une exposition plus importante du bas de la résine (partie se situant proche du substrat).

ii) Correction des effets de proximité

Ces effets, largement étudiés, ont donné naissance à de nombreux modèles très utiles pour comprendre les effets du faisceau d'électrons, de la dose incidente, de l'influence du substrat ou encore de la géométrie du dessin. Ces modèles permettent la prédiction des profils de résine exposés ainsi que la correction d'une écriture afin de générer un dessin aussi proche que possible de ce que l'on veut obtenir.

Au début de ce travail, ce dernier type de simulation était en cours d'acquisition par l'équipe responsable du masqueur électronique⁵. Notre but étant également de pouvoir développer un module de simulation de révélation, notre choix [29] s'est orienté vers une solution à deux logiciels pouvant être couplés : un module permettant de simuler la répartition de l'énergie dans la résine et un module permettant la correction des masques.

✓ Sceleton[™] : <u>scattering</u> of <u>electron</u> in matter

De nombreux modèles analytiques [30, 31, 32] ou de type Monte Carlo [33, 34, 35, 36, 37, 38] ont été réalisés depuis le développement de la microscopie électronique à balayage. La simulation à notre disposition, de type Monte Carlo, repose sur un modèle à une interaction, où la trajectoire d'un électron (de vitesse donnée) est suivie à travers une série d'événements dispersants se produisant dans un empilement de matériaux (résines et substrat). La direction d'un électron, suite à une interaction élastique, est définie par un tirage aléatoire pondéré par la formule d'écrantage de Rutherford. Entre ces interactions élastiques, les électrons sont considérés se déplacant en ligne droite (de longueur égale au libre parcours moyen) en subissant des pertes d'énergie dues aux collisions inélastiques. Celles-ci sont décrites par la formule de Bethe (non relativiste) dans l'approximation du ralentissement continu (CSDA: Continuous Slowing Down Approximation) dans laquelle l'électron perd son énergie de façon continue à chaque vol libre. Cette formule a été proposée par l'équipe du Pr. Everhart (Université de Berkeley) dès 1978 [39, 40, 41] pour la modélisation de la microanalyse en microscopie électronique à balayage, puis pour la lithographie électronique. Ce modèle, qui permet d'accéder au profil bidimensionnel de densité d'énergie, normalisée à l'énergie d'un électron, nécessite la connaissance de la stœchiométrie et de la densité de chaque matériau de l'empilement. Ce type de modèle rend aussi possible l'évaluation des dommages que peut générer un faisceau d'électrons sur une structure [42].

Les paramètres matériaux sont insérés dans un premier fichier *sceleton.mda*, l'empilement à simuler est décrit dans un autre fichier (ex : *template.stk*) et les paramètres de la simulation sont contenus dans un troisième (*template.sip*). Le programme Sceleton génère un premier fichier *template.srz*. Il est alors nécessaire de relancer Sceleton pour extraire la fonction de proximité pour chaque épaisseur souhaitée (ex : pour z=100 nm, génération d'un fichier *template_z100.xrz*).

✓ Proxecco[™] : <u>proximity effects correction by convolution</u> [43]

C'est un logiciel qui, à partir d'un fichier contenant le profil d'énergie dans un empilement (fourni par *Sceleton* ou par des mesures [44] via le logiciel d'interfaçage ParaproxTM) et d'un dessin de masque, génère une fracturation des motifs du masque en différentes zones où l'énergie reçue est pondérée par un facteur correctif. Cette fracturation permet de compenser les effets de proximité et donc d'obtenir une exposition conforme à celle du masque. Un exemple de fracturation est donné sur la figure II-12-b. L'utilisation de ce procédé s'avère indispensable pour la réalisation de nos contacts ohmiques notamment (cf chapitre III).

La procédure d'utilisation de Sceleton et son interface avec Proxecco sont décrites sur la figure II-13.



figure II-13 : entrées et sorties du programme SceletonTM.

c) Le masquage électronique

i) Les paramètres de l'exposition

Comme nous l'avons vu, beaucoup de facteurs influençant une exposition doivent être contrôlés ou compensés. Les logiciels décrits précédemment ne tiennent pas toujours compte de tous les phénomènes comme l'incidence du faisceau [45], l'échauffement de la résine [46, 47] ou son chargement électrique [48, 49, 50]. Les paramètres d'une exposition sont :

- la tension d'accélération des électrons : plus elle est élevée, plus le faisceau est directif.
- la taille du spot et le courant de faisceau : la taille de spot minimum est limitée par les répulsions électron-électron dans le faisceau, car cela est fonction du courant de faisceau. Ainsi, pour avoir une petite taille de spot il faudra un faible courant de faisceau. L'intensité de ce faisceau suit généralement un profil Gaussien.
- la résolution ; c'est le pas de déplacement du faisceau utilisé pour l'écriture d'un motif. Ainsi, comme cela est illustré sur la figure II-14, l'écriture d'une ligne de 200 nm avec une résolution de 50 nm entraîne 4 balayages de faisceau. Par conséquent, il est important de connaître la taille du faisceau (largeur à mihauteur d'une gaussienne), qui est généralement supérieure à la résolution, puisque le recouvrement des faisceaux influence l'énergie reçue par la résine.



figure II-14 : illustration des zones de recouvrement engendrées par le choix de la résolution Δx et de la taille de faisceau Φ .

la vitesse à laquelle le faisceau se déplace sur le substrat : elle est modulée en fonction de la dose à déposer par un générateur de fréquences. Si l'on considère une zone de surface a, couverte par un faisceau de courant i pendant un temps t, la dose D qu'elle reçoit (en C/cm²) est donnée par l'équation II-11.

équation II-11

$$D = \frac{i \times t}{a}$$

ii) Le masqueur électronique

Différents systèmes d'écriture directe par faisceau d'électrons existent : les systèmes où l'on projette un masque en entier [51] et ceux où l'on écrit avec un faisceau. Ce faisceau peut être préformé (en forme de carré par exemple) ou non, c'est-à-dire ayant la forme d'un spot. C'est ce dernier procédé dont nous disposons à l'IEMN avec le masqueur LEICA EBPG 5HR travaillant à trois énergies : 20 keV, 50 keV et 100 keV. Le synoptique de la colonne de ce masqueur est donné sur la figure II-15.



figure II-15 : synoptique du masqueur électronique LEICA EBPG 5 HR.

Il se compose de :

- un canon à électrons (isolateur, wehnelt, anode) à effet thermoïonique,
- deux bobines de déflexion pour ramener le faisceau dans l'axe de la colonne (*Tilt/Shift*),
- une première lentille C0 pour focaliser le faisceau au centre du Beam Blanker,
- le *Beam Blanker*, système permettant de couper le faisceau (entre deux zones à écrire) grâce à une importante déflexion,
- deux lentilles C1 et C2 servant à contrôler la taille du spot,
- des bobines de déflexion utilisées pour contrôler l'écriture,
- une lentille et un système permettant de contrôler le stigmatisme.

A l'extrémité de cette colonne se trouve un système utilisé pour mesurer la hauteur du substrat, et un détecteur d'électrons rétrodiffusés servant pour se pré-repérer sur la plaque à insoler et pour repérer les marques métalliques qui définissent un champ de motifs. L'exposition est donc fractionnée en zones où l'écriture est réalisée par déflexion du faisceau. Pour exposer les zones adjacentes, il est nécessaire de recourir à l'asservissement mécanique de la platine

porte-substrat, contrôlé par interférométrie LASER. Le contrôle de tous ces éléments en fonction du masque à insoler est réalisé via une station informatique VAX.

iii) La génération et l'écriture d'un masque

Un avantage de la lithographie électronique est donc de pouvoir réaliser une lithographie sans utiliser de masques physiques (écriture directe). C'est pourquoi ce moyen est utilisé pour la réalisation des masques de lithographie optique et de lithographie par rayons X.



figure II-16 : procédure de génération d'un fichier interprétable par le masqueur électronique.

La figure II-16 illustre la procédure à réaliser pour générer un fichier interprétable par le masqueur électronique :

- la phase de définition du masque avec un logiciel autorisant la création de fichiers au format GDS II (WaveMakerTM)
- la conversion de ce masque avec le logiciel CATSTM: ce logiciel permet de sélectionner le niveau à masquer, de lui appliquer les paramètres de l'exposition (tension, résolution, etc.) et d'en sélectionner des éléments. On peut également effectuer un détourage des motifs [52] (*sleeving* ou *framing*), c'est-à-dire utiliser une meilleure résolution pour exposer les contours des motifs afin de respecter au mieux leurs dimensions. Il est ensuite possible d'appliquer au fichier généré (CFLT) un fichier de correction de dose (CFA)

grâce à des règles de sélection ou à une fracturation réalisée par le logiciel ProxeccoTM. Le fichier final généré est un fichier IWFL fonction du modèle de masqueur utilisé, il est directement interprétable par celui-ci.

d) Les résines PMMA

Les résines électroniques que nous avons utilisées pour nos réalisations sont principalement des résines positives PMMA (poly(méthacrylate de méthyle)). Ces résines sont largement répandues car elles présentent une résolution élevée, une bonne adhérence et une bonne résistance aux attaques chimiques acides. Ce paragraphe présente les propriétés essentielles qu'il convient de connaître pour tirer parti des grandes possibilités des PMMA mais également pour appréhender leurs limitations.

i) Sensibilité, contraste et résolution

Les deux propriétés essentielles d'une résine pour la lithographie sont sa sensibilité et son contraste. On recherche des résines très sensibles pour diminuer les temps d'exposition et présentant un fort contraste pour obtenir une grande résolution.

La sensibilité est l'énergie minimale nécessaire pour que la résine subisse des changements tels que, après développement, on arrive jusqu'au substrat dans les parties ouvertes, tout en gardant sur le reste une épaisseur suffisante (au moins 80 %) pour protéger le matériau contre les traitements ultérieurs.

Le contraste de la résine est sa capacité à traduire de petites variations de l'exposition par des variations importantes de vitesse de dissolution. Un bon contraste assure des profils de résine très verticaux.

La sensibilité σ_0 et le contraste i dépendent des conditions choisies pour la révélation (révélateur, température, etc.) et des traitements thermiques éventuels subis par la résine. Le contraste est également fonction des conditions d'écriture : un bon contraste est assuré par une tension d'accélération élevée et une faible taille de faisceau [53]. On peut évaluer ces paramètres en mesurant, après exposition et développement, l'épaisseur restante en fonction de la dose d'insolation. On obtient pour les résines positives des courbes identiques à celle de la figure II-17 pour laquelle on a porté l'épaisseur résiduelle normalisée à l'épaisseur initiale en fonction du logarithme de la dose. Ces courbes permettent d'estimer expérimentalement la sensibilité σ_0 et le contraste i à partir de l'équation suivante.

équation II-12

 $\gamma = \left| \log(\sigma_1 / \sigma_0) \right|^{-1}$



figure II-17 : définition de la sensibilité et du contraste d'une résine positive.

Les résines PMMA offrent l'avantage d'une très grande résolution et d'un excellent contraste, mais elles sont relativement peu sensibles ($\sigma_0 >> 1000 \text{ mJ/cm}^2$).

La résolution d'une résine, c'est-à-dire la plus petite ouverture réalisable, est un paramètre essentiel lorsqu'il s'agit d'écrire des lignes nanométriques. La résolution de la PMMA semble se situer autour de 7 nm ce qui est supérieur à la taille minimum du faisceau électronique que l'on peut former (~ 5 nm). Cette limitation, qui n'est pas liée au poids moléculaire du polymère [54], est souvent attribuée aux effets de proximité (*forward scattering*). Une autre hypothèse avancée est basée sur les forces intermoléculaires [55]. En effet, la scission des chaînes macromoléculaires entraîne une diminution de ces forces alors que les forces intermoléculaires restent fortes dans les régions non exposées au faisceau d'électrons. Ce sont ces forces intermoléculaires entre régions exposées et régions non exposées qui limiteraient la résolution.

ii) Radiochimie du PMMA

L'énergie transférée des électrons du faisceau à la résine au cours de la lithographie conduit à la rupture des liaisons des chaînes macromoléculaires. Les transformations chimiques qui aboutissent à la rupture de la chaîne principale et qui ont fait l'objet d'études détaillées sont illustrées sur la figure II-18. L'événement radiochimique initial semble être la rupture homolytique de la liaison entre le carbone de la chaîne principale et le carbone du groupement carbonyle, ou la rupture homolytique de la liaison sigma entre le carbone du carbonyle et l'oxygène. Dans ce dernier cas, l'homolyse est rapidement suivie par une décarbonylation qui forme le même radical stable tertiaire localisé sur la chaîne principale comme le montre la figure II-18. Ce radical subit un réarrangement par une rupture en β de la chaîne et génère un radical acyle tertiaire. Ce processus produit du monoxyde de carbone, du dioxyde de carbone et des radicaux méthyles et méthoxydes. Chapitre II - Cadre de l'étude théorique et expérimentale des transistors HEMT sur substrat InP



figure II-18 : mécanisme d'irradiation du PMMA qui produit la rupture de la chaîne polymère. La rupture homolytique de la liaison entre le carbone du squelette carboné et le carbone du carbonyle est indiquée comme l'étape initiale. La rupture homolytique de la liaison entre l'oxygène et le carbone acyle se produit aussi, mais une rapide décarbonylation conduit aux mêmes produits que ceux montrés sur le schéma.

La production de gaz volatils, mais également la présence de volumes libres dans le polymère, conduit à la formation de micropores d'une dizaine d'Angström. Ces micropores, qui rendent le mécanisme de développement plus rapide [56], peuvent également conduire à une perméabilité de la résine exposée au-dessous du seuil de développement. Ce phénomène est fonction du poids moléculaire du polymère et de la dose qu'il a reçue. Handicapant pour la réalisation de gravures chimiques, il peut être fortement réduit en effectuant un recuit de la résine exposée au-delà de la température de transition vitreuse. L'imperméabilité de la résine est ainsi recouvrée par la disparition des pores [57].

Nous pouvons déduire des observations précédentes que les résines de poids moléculaire élevé sont plus sensibles aux radiations que les résines de poids moléculaire plus faible, car la probabilité de scission de chaîne (effet stochastique) est plus élevée. Toutefois, les PMMA de poids moléculaire élevé sont moins sensibles au procédé de développement que les PMMA de poids moléculaire faible [58], ce phénomène étant prédominant sur le précédent.

iii) Le copolymère P(MMA-MAA)

Afin de remédier au problème du manque de sensibilité de la PMMA, a été développé un copolymère P(MMA-MAA) (poly(méthacrylate de méthyle - méthacrylate)) [59]. La sensibilité de ce polymère augmente lorsque l'on augmente la proportion de MAA. De même que pour les résines PMMA cette sensibilité diminue avec le temps mais surtout avec la température de recuit. La combinaison de copolymères avec des résines PMMA moins sensibles a accéléré le développement des systèmes multicouches. Ces systèmes, que nous utilisons pour la réalisation des grilles en T, ont fait l'objet d'études résumées dans le chapitre suivant.

iv) Les solvants

Le solvant "contenu" dans la résine procure au mélange une viscoélasticité suffisante pour son étalement sur un substrat. Le type de solvant et sa proportion influencent l'épaisseur de résine déposée et donc les paramètres du dépôt. Le solvant ne semble pas avoir d'impact sur les performances des résines PMMA [60]. Ainsi, on assiste progressivement au remplacement du chlorobenzène par des solvants moins dangereux pour la santé comme le PMGEA (*propylene glycol monomethyl ether acetate*) ou l'anisole qui est le solvant présent dans nos résines PMMA.

Le type de solvant est un facteur important pour la réalisation des systèmes multicouches puisque deux résines ayant le même solvant peuvent présenter des problèmes de miscibilité si la température de recuit n'a pas été suffisante pour évaporer le solvant. Nous n'avons pas rencontré ce problème puisque le solvant de notre copolymère est de l'éthyllactate.

v) Les révélateurs

Il existe de nombreux révélateurs pour les résines PMMA et les copolymères associés P(MMA-MAA). Le révélateur (appelé également développeur) que nous avons utilisé est un mélange de MIBK (*methyl isobutyl ketone*) et d'alcool isopropylique (IPA : *isopropylic alcohol*) dans les proportions 1:2. Ce mélange développe indistinctement le PMMA et le copolymère avec une vitesse qui est fonction des proportions entre MIBK et IPA. C'est le révélateur offrant le meilleur contraste pour la résine PMMA 950K (le nombre suivi de la lettre K donne le poids moléculaire).

Outre le MIBK, il existe de nombreux autres révélateurs du PMMA : le toluène, le chlorobenzène, le CS (Cellosolve), etc. Le mélange de produits peut améliorer le contraste, comme c'est le cas en ajoutant du MEK (*methyl ethyl ketone*) au CS (*Cellosolve*) ou au MIBK pour le PMMA. Le choix du révélateur influence également la sensibilité. En effet, le PMMA est plus sensible que le copolymère en utilisant le chlorobenzène comme révélateur, alors que c'est l'inverse avec les révélateurs à base d'alcool. Ceci est la conséquence de la plus grande affinité du méthacrylate, contenant des groupes acides, aux solvants hydroxyliques.

Les révélateurs utilisés pour les copolymères sont donc généralement à base d'alcool. Ainsi l'utilisation de mélange IPA/méthanol ou EGMEA/ETOH (*ethylene glycol methyl ether acetate/ethyl alcohol*) permet la révélation sélective de copolymères par rapport aux PMMA.
e) La simulation du processus de révélation

Comme nous venons de le voir, la lithographie à faisceau d'électrons est un procédé qui demande d'importants moyens informatiques, que ce soit pour la gestion du matériel d'écriture ou la génération de masques. Les logiciels que nous avons présentés précédemment sont irremplaçables. Certes un logiciel comme Sceleton[™] peut être remplacé par des mesures de solubilité mais, d'une part il est fastidieux de réaliser toutes ces mesures et, d'autre part, les meilleurs résultats ont été obtenus en utilisant ce logiciel. Il existe par ailleurs des logiciels capables de simuler les profils révélés. Alors pourquoi se lancer dans la réalisation d'un tel logiciel ? Outre le fait que ces logiciels soient chers, ils ne conviennent pas à une utilisation de recherche car leurs bases scientifiques et leurs codes sont figés. Pire, certains logiciels, très conviviaux d'utilisation sont basés sur des modèles scientifiquement peu rigoureux ou faux. L'opacité des logiciels commerciaux est à la base des difficultés que nous avons rencontrées pour interfacer correctement Sceleton[™] et pour pallier à certaines de ses erreurs.

La procédure de simulation est axée autour de deux modules que nous avons développés :

- Excondo : <u>Extraction Convolution Do</u>sage
- Sideres : <u>Si</u>mulation de <u>Développement de Rés</u>ines

i) Excondo : <u>Extraction Con</u>volution <u>Do</u>sage

Description du modèle

Le logiciel SceletonTM permet d'accéder à la fonction de proximité de l'énergie, c'est-à-dire à la répartition de l'énergie dans la résine, à une profondeur donnée z, en fonction de la distance r (symétrie radiale) au faisceau incident. La simulation étant de type Monte Carlo, cette fonction est d'autant plus exacte qu'un grand nombre d'électrons est injecté (à partir de 100000 électrons, les profils obtenus sont de bonne qualité). La répartition de l'énergie obtenue, engendrée par un "dirac" d'électrons, est normalisée aux nombres d'électrons injectés⁶.

Pour pouvoir simuler un profil de révélation, il faut dans un premier temps accéder à la répartition bidimensionnelle de l'énergie dans un empilement de résine pour des conditions de faisceau données (tension d'accélération, diamètre du faisceau, résolution, dose). C'est le rôle du programme Excondo dont l'organigramme simplifié est donné sur la figure II-19. Le fonctionnement de ce programme se résume en quelques étapes principales :

⁶ Le profil d'énergie correspond donc à celui que "provoquerait" un seul électron.

- entrée au clavier du nom du fichier "srz" généré par SceletonTM (ex : *bicouche.srz*), du diamètre de spot utilisé, de la résolution utilisée ainsi que des différentes doses pour lesquelles on souhaite générer un fichier d'exposition,
- lecture du fichier bicouche.srz afin de prendre connaissance des différents paramètres de l'exposition (système de matériaux simulé, accélération du faisceau, etc.),
- lancement du programme Sceleton[™] pour chaque profondeur simulée afin de générer les fichiers *biccouche_z0.xrz*, *bicouche_z100.xrz*, *bicouche_z200.*xrz, etc. (dans ce cas le pas Δz=100 nm), chaque fichier contenant une fonction de proximité de l'énergie,
- lecture de ces fichiers et convolution à la taille du faisceau afin de créer la matrice répartition de l'énergie absorbée (ou dispersée) dans l'empilement simulé : création du fichier *bicouche.rz*.



figure II-19 : organigramme du programme Excondo.

Les fichiers de base restant les mêmes et la dose étant seulement un facteur multiplicatif de l'énergie, il est possible de créer plusieurs fichiers "rz" à partir de différentes doses.

Notons qu'il a fallu introduire une procédure de lissage de l'énergie aux interfaces des différentes résines de l'empilement. En effet, SceletonTM génère des discontinuités d'énergie qui ne semblent pas avoir d'origine physique et qui sont préjudiciables à la procédure de révélation. Il faut également réaliser une procédure d'extrapolation de l'énergie à l'interface résine/substrat dans la mesure où SceletonTM ne fournit pas l'énergie à cette interface. Les exemples suivants illustrent le type de résultats donnés par Excondo.

✓ Fonction de proximité corrélée à la taille du faisceau

La figure II-20 illustre l'influence du substrat et de la tension d'accélération des électrons sur les fonctions de proximité corrélées à la taille du faisceau. On remarque qu'au fur et à mesure que la tension augmente l'effet de proximité s'étend de plus en plus loin du lieu d'exposition alors que son intensité diminue. Cet aspect illustre l'intérêt d'utiliser une faible tension pour obtenir des profils de type *lift-off*.

La figure II-20 traduit également pourquoi il est beaucoup plus difficile d'écrire sur les matériaux III-V (aucune différence entre GaAs et InP) que sur du silicium.



figure II-20 : influence du substrat et de la tension d'accélération sur une monocouche de 1000 nm de PMMA 950K, profils réalisés avec 10⁵ électrons, pour un spot de 80nm et une profondeur de 500 nm.

✓ Carte de l'énergie absorbée par un empilement de résines

C'est la carte de l'énergie contenue dans les fichiers "rz". Une carte comme celle de la figure II-21 est l'image de la répartition de l'énergie suite à l'exposition d'une monocouche de PMMA par un faisceau "réel", c'est-à-dire pour une taille de faisceau, une résolution et une dose données. Il est ensuite possible de superposer différentes cartes pour reconstituer celle d'une exposition plus complexe.

La projection de la carte de l'énergie absorbée par un empilement de résines sur le plan Orz nous renseigne plus précisément sur la directivité du faisceau. La figure II-22 illustre à travers ces projections qu'en augmentant la tension d'accélération, on améliore la directivité du faisceau mais que l'énergie transférée à la résine diminue.



figure II-21 : carte bidimensionnelle de l'énergie absorbée par une couche de 500 nm de PMMA déposée sur du silicium, à 20 keV, pour une taille de faisceau de 50 nm, une résolution de 50 nm et une dose de 900 μ C/cm².



figure II-22 : influence de la tension d'accélération sur la dispersion de l'énergie dans une résine (350 nm de PMMA 950K sur un substrat de GaAs, faisceau de 100 nm, résolution de 50 nm, dose de 100 μ C/cm²).

ii) Sideres : <u>Si</u>mulation de <u>Dé</u>veloppement de <u>Rés</u>ines

✓ Description du modèle

Le logiciel Sideres, dont un organigramme simplifié est donné sur la figure II-23, a pour objet de simuler le processus de révélation de résines, c'est-à-dire de fournir l'évolution du profil obtenu au cours de la révélation. La révélation, considérée comme un mécanisme de gravure, est simulée en utilisant la méthode de la chaîne de nœuds de Jewett [61, 62, 63]. La surface d'origine (une droite) est décomposée en N-1 segments de longueurs égales *l* formant un ensemble de N nœuds. Ces nœuds sont avancés suivant la bissectrice aux deux segments adjacents en fonction de la solubilité calculée en chaque nœud et du pas de temps Δt utilisé. Cette solubilité *S*, exprimée en nm/s, est déduite de l'énergie absorbée par la résine en ce nœud ainsi que du révélateur utilisé. C'est l'expression donnée par l'équation II-13 proposée par Neureuther *et al* [64] pour le développement des résines PMMA dans une solution d'IPA:MIBK.

équation II-13

 $S = S_0 \times \left(C_m + E_d / E_{d0} \right)^{\alpha}$

où E_d est l'énergie absorbée par la résine et les autres paramètres sont des constantes fonction de la résine.

L'énergie en chaque nœud est interpolée des valeurs contenues dans la matrice E(r,z), matrice construite à partir des différents fichiers "rz" représentant l'exposition à révéler. La méthode de la bissectrice impose de garder des longueurs égales de segments, ce qui nous oblige à recalculer une telle chaîne avant de renouveler le processus de révélation. Le nombre de nœuds évolue donc au cours de la simulation. Notons qu'il faut prendre soin de définir un système simulé suffisamment grand. De plus il faut vérifier si le nœud change de milieu puisqu'alors la solubilité change avec la résine.

L'argument de ce programme est un fichier *source.in* comportant les paramètres de la simulation :

- dimensions du système simulé suivant x et z et maillage du système (Δx et Δz),
- description de l'empilement (différentes résines et leur épaisseur),
- les paramètres des différentes insolations (nom du fichier "rz" à lire, position suivant l'axe x, diamètre du spot, résolution (pas du faisceau), nombre de balayages du faisceau),
- révélateurs utilisés (possibilité d'une suite de différents révélateurs) et durée de la révélation,
- longueur de segment l, pas de discrétisation temporelle Δt , référence de l'essai,

 informations à porter sur le fichier graphique donnant l'évolution des profils de révélation.



figure II-23 : organigramme du programme Sideres.

L'ensemble des résultats obtenus avec les logiciels Excondo et Sideres, ainsi que des commentaires étoffés sur leur fonctionnement (sources en langage C, organigrammes complets, etc.) sont condensés dans un même document [65]. Nous présentons ici quelques résultats de notre modèle.

Monocouche de résine

Nous avons vu que la rétrodiffusion des électrons par le substrat était le phénomène dominant des effets de proximité et que ceci entraîne une exposition plus importante



du bas de la résine par rapport au haut. On retrouve très bien ces conclusions par la simulation représentée sur la figure II-24. En effet si la dose reçue par la résine est insuffisante, on n'atteint pas le substrat, alors que si la dose est trop forte on obtient un profil de sous gravure, c'est-à-dire un profil favorable au *lift-off*. Notons d'une part, que l'augmentation de la dose influence peu l'ouverture du haut de la résine (contrairement à son influence sur le bas) et que, d'autre part, l'obtention de ce type de profil est conditionnée à l'utilisation d'une tension suffisamment faible, justifiant ainsi la réalisation de lithographie à 20 kV sur une monocouche de résine.



figure II-24 : évolution du profil de révélation d'une monocouche à 20 kV en fonction de la dose (écriture d'une ligne de 50 nm dans une couche de 350 nm de PMMA 950K avec un faisceau de 100 nm et une résolution de 10 nm, révélation pendant 60s dans MIBK:IPA (1:3)).

✓ Multicouche de résine

La simulation de révélation est très précieuse pour l'étude des systèmes multicouches. L'étude expérimentale des procédés bicouche et tricouche, utilisés pour la réalisation des grilles en T, est présentée dans le chapitre suivant. Cette étude montre que les paramètres influençant le résultat sont très nombreux : épaisseur et sensibilité des résines, taille du spot, résolution, doses, topologie de l'écriture, etc. Ces procédés reposent sur la différence de sensibilité entre les résines et sur les expositions des zones définissant le pied et le haut de la grille à des doses différentes. Ne bénéficiant pas d'une base "maison" de solubilités nous n'avons pu simuler que des systèmes bicouches avec des conditions expérimentales très différentes des nôtres.

La simulation présentée sur la figure II-25 apporte cependant un peu plus qu'une simple validation de notre modèle. Afin de qualifier l'influence d'une exposition latérale nous avons simulé la réalisation d'un profil en forme de Γ à 50 kV avec une bicouche PMMA/P(MMA-MAA). La carte de l'énergie, illustrée sur la figure II-25-a, montre bien la différence entre dose centrale et latérale (rapport 3). L'importance de l'exposition latérale est visible lors de la révélation sur la figure II-25-b. En effet, du fait de la grande sensibilité du copolymère, la forte exposition centrale, permettant de définir le pied de grille, induit une importante sous-gravure du haut de grille. Celle-ci n'est pourtant pas suffisante pour former correctement le haut de la grille puisque le profil propice au *lift-off* va très fortement limiter la largeur du haut de grille lors d'une métallisation par évaporation. On comprend dès lors le rôle prépondérant d'une exposition latérale.



figure II-25 : simulation de la révélation d'une bicouche PMMA/P(MMA-MAA) exposée de façon à réaliser une grille en forme de Γ (dose centrale de 1500 μ C/cm², dose latérale de 500 μ C/cm²), a) carte de l'énergie dispersée dans la bicouche de résines, b) évolution du profil en fonction du temps de révélation (Δt =1 s).

✓ Conclusion

Les modèles de révélation basés sur un algorithme de chaîne sont parmi les plus utilisés car précis et faciles à mettre en œuvre [66, 67]. Toutefois, la validité de ce type de modélisation dépend en grande partie des modèles de solubilité utilisés [68] mais aussi de la façon dont est modélisée l'exposition de la résine au rayonnement (photons, électrons, rayons X). Pour la révélation les autres méthodes de simulation reposent généralement sur la dissolution de cellules [69] ou sur l'optique géométrique [70]. On trouve cependant des modèles plus complexes tenant compte de la nature macromoléculaire de la résine [71].

La simulation de révélation en photolithographie sur silicium est un domaine largement dominé par les travaux du Dr Andrew R. Neureuther et de son équipe de l'université de Berkeley [72, 73, 74]. Cette équipe est, d'ailleurs, une référence dans le domaine de la simulation de process (TCAD: *Technology Computer Aided Design*). Le lecteur intéressé par la simulation de procédés peut trouver de précieuses informations dans l'ouvrage édité par M. Meyyappan [75].

En conclusion, les simulations que nous avons effectuées ont permis de mieux comprendre la lithographie des systèmes multicouches (bicouches et tricouches), qui est décrite au chapitre III. En effet, nous avons pu étudier l'influence de la taille du spot, l'importance du recouvrement des faisceaux, l'influence du rapport de doses entre l'exposition centrale et les expositions latérales. Cependant on peut regretter que ces simulations n'aient pu être directement appliquées à nos études, dans la mesure où la base des solubilités (couple résine/révélateur) que nous avons utilisée a été fournie par la littérature, et ne correspond donc pas à celle de nos conditions expérimentales. La constitution d'une base "maison" est donc la prochaine étape, étape indispensable à la validation de nos travaux de simulation.

C. Caractérisation électrique des composants

Les composants ayant franchi avec succès les différentes étapes de fabrication, il est nécessaire de contrôler leur fonctionnement électrique par une caractérisation statique simple comme celle effectuée sur un oscilloscope. Toutefois, puisque ce matériel ne permet pas une mesure précise en régime statique, il ne donne aucune information sur les potentialités du composant en régime de fonctionnement hyperfréquence. Il est donc nécessaire de recourir à des techniques de caractérisation sous pointes (*on wafer*) plus perfectionnées.

La caractérisation directe sous pointes offre l'avantage de rester en guide d'onde rectangulaire, évitant ainsi des transitions guide/coaxial gênantes. De plus, les techniques hyperfréquences d'étalonnage sont beaucoup plus simples que dans le cas où le composant est mis en boîtier, et où il faut tenir compte des pertes occasionnées par ce dernier.

1. Mesures statiques ICCAP

Le système de mesures automatiques ICCAP (Integrated Circuit Characterization and Analysis Program) permet la caractérisation rapide et précise des composants en régime statique. Il se compose de trois alimentations programmables pilotées par un logiciel de caractérisation fonctionnant sous environnement UNIX et permettant la visualisation des mesures. L'intérêt majeur de ce système est de pouvoir polariser le composant sans le dégrader puisqu'il est possible d'imposer des compliances sur les courants de drain et surtout de grille. Ainsi, on peut faire des mesures de claquage précises en limitant le courant de grille à 1 mA par millimètre de développement. Les informations fournies sont pour la plupart celles commentées dans le chapitre I :

- les caractéristiques $I_{DS}(V_{DS})$ et $G_d(V_{DS})$ pour différentes polarisations de grille V_{GS} ,
- les caractéristiques $I_{DS}(V_{GS})$ et $G_m(V_{GS})$ pour différentes polarisations de drain V_{DS} ,
- les caractéristiques $I_G(V_{GS})$ et $I_G(V_{GD})$ pour les configurations de diode en direct et en inverse,
- la mesure du courant de grille en fonctionnement transistor. Les précédentes mesures ne donnent qu'une indication quant à la tenue en tension du composant, alors que la mesure de I_G en fonctionnement transistor permet de définir précisément les conditions d'utilisation du composant : ses limitations, les phénomènes physiques mis en jeu, la classe de polarisation optimale pour le fonctionnement en puissance. Nous verrons au chapitre IV, comment, à partir des caractéristiques $I_G(V_{GS})$ pour différentes tensions V_{DS} , il est possible de quantifier le phénomène d'ionisation par impact dans le canal du transistor.
- les valeurs de $R_s + R_{canal}/2$ et $R_D + R_{canal}/2$. En effet, au courant de grille $I_G(V_{GS})$ est associée une tension aux bornes de la résistance de source R_s en série avec la résistance $R_{canal}/2$, qui est la résistance d'environ la moitié du canal ouvert. En relevant la tension drain (drain en l'air), il est possible de déterminer la somme de ces deux résistances. De même, en inversant source et drain (source en l'air), il est possible de déterminer la somme de R_D et $R_{canal}/2$.

2. Mesures hyperfréquences petit signal jusqu'à 50 GHz

a) Le matériel de mesure

La mesure des paramètres de la matrice de répartition S_{ij} est effectuée sous pointes par un analyseur de réseau connecté à une station de travail. Les mesures peuvent être effectuées dans une large bande de fréquences : 100 MHz à 110 GHz, en utilisant différents bancs. Afin de tenir compte de l'influence du système de mesure, il est nécessaire de réaliser au préalable un étalonnage de ce système de mesure par une méthode TRM (*Thru Reflect Match*) par exemple.

A partir de ces mesures, on détermine les différents gains U, $|H_{21}|^2$, etc., présentés au chapitre I, et on en déduit les fréquences de coupure associées f_T , f_{max} , etc. La détermination du schéma équivalent demande, quant à elle, une méthode d'extraction spécifique (abordée ciaprès). Notons que les analyseurs de réseau que nous utilisons pour la mesure des gains et la détermination du schéma équivalent ne dépassent pas 50 GHz.

b) Détermination du schéma équivalent petit signal

La méthode utilisée au laboratoire (et de plus en plus utilisée de par le monde) est celle qui a été mise au point par G. Dambrine [76, 77, 78]. Elle consiste à déterminer en premier lieu les éléments extrinsèques du composant afin de pouvoir ensuite en déterminer les éléments intrinsèques⁷. Le schéma équivalent défini dans le chapitre I est supposé correspondre à celui d'un transistor à effet de champ fonctionnant dans la zone saturée des caractéristiques $I_{DS}(V_{DS})$.



figure II-26 : procédure d'extraction du schéma équivalent petit signal à partir des paramètres [S].

⁷ Les éléments extrinsèques sont supposés invariants en fonction des polarisations du transistor alors que les éléments intrinsèques en dépendent.

Le principe de la méthode est représenté sur la figure II-26. Elle consiste en :

- la mesure des paramètres S_{ij} du composant extrinsèque,
- la transformation de ces paramètres S_{ij} en paramètres impédance Z_{ij} et la soustraction des éléments d'accès séries L_G et L_D ,
- la transformation de la matrice Z en matrice admittance Y et la soustraction des éléments parallèles C_{pG} et C_{pD} ,
- la transformation de Y en Z et la soustraction des éléments séries R_G , R_S , L_S et R_D ,
- la transformation des paramètres Z en paramètres Y correspondant aux paramètres Y_{ij} intrinsèques recherchés.

La mesure des paramètres S_{ij} du transistor et la détermination des éléments extrinsèques permettent donc par de simples opérations matricielles d'aboutir à la matrice admittance Y_{ij} correspondant à la partie intrinsèque du composant. On calcule à partir de cette matrice les huit éléments intrinsèques, dépendants de la fréquence, qui sont les parties réelles et imaginaires des équations I-20, I-21, I-22 et I-23 : C_{GD} de $\Re(Y_{12})$, C_{GS} de $\Im(Y_{11})$, g_m de $\Re(Y_{21})$, g_d de $\Re(Y_{22})$, R_i de $\Re(Y_{11})$ et τ de $\Im(Y_{21})$.

La clef de cette méthode est donc la détermination précise de tous les éléments extrinsèques à $V_{DS} = 0$ V:

- les éléments d'accès séries sont déterminés en court-circuitant les accès du schéma équivalent intrinsèque (court-circuit obtenu par mise en direct de la diode Schottky),
- les éléments d'accès parallèles sont déterminés en isolant les accès du schéma équivalent intrinsèque (coupe-circuit obtenu par désertion totale du canal).

3. Mesures de bruit

La détermination des paramètres de bruit d'un transistor est basée sur la mesure du facteur de bruit du transistor en fonction de la fréquence lorsqu'on lui présente en entrée une charge de 50 Ω : c'est la méthode F₅₀, développée dans l'équipe du Professeur Cappy [79, 80], qui permet de déterminer deux paramètres de bruit sur les quatre nécessaires. Les deux autres paramètres de bruit sont obtenus à l'aide d'un modèle à deux températures équivalentes. Cette méthode repose sur le fait que la variation du facteur de bruit d'un transistor à effet de champ est linéaire en fonction du

carré de la fréquence lorsqu'on lui présente une charge purement réelle. Cette méthode, valable pour les fréquences où certains éléments extrinsèques sont négligeables, est présentée par G. Dambrine dans son "habilitation à diriger des recherches" [81].



figure II-27 : synoptique du banc de mesure de bruit à 60 GHz et 94 GHz.

Le banc utilisé pour les mesures de bruit à 60 GHz et 94 GHz est présenté sur la figure II-27. Ce banc, automatisé et géré par une station de travail, permet la mesure du bruit mais également la mesure des paramètres S_{ij} dont la connaissance est exigée par la méthode F₅₀. Tous les éléments de ce banc ont été choisis pour leur faible perte et leur qualité en terme de facteur de réflexion, de façon à ce que l'impédance présentée au transistor sous test soit proche de 50 Ω . Ce banc se compose de :

- un analyseur de réseaux vectoriel HP 8510 pour la mesure des paramètres S_{ij} ,
- des connexions en guides rigides rectangulaires (WR15 et WR 10 pour les mesures à 60 et 94 GHz respectivement),
- deux commutateurs permettant de passer de la mesure de bruit à la mesure de paramètres [S],
- une source de bruit à 60 GHz ou 94 GHz
- deux sondes de mesures hyperfréquences (pointes PicoprobeTM),
- un isolateur (60 ou 94 GHz) dont la présence simplifie la procédure d'étalonnage en diminuant les effets de désadaptation. Il permet de présenter une charge quasiment constante devant l'étage de mesure afin de maintenir constant le facteur de bruit du mesureur de bruit.

 un mesureur de bruit HP8970 comprenant un mélangeur et un oscillateur local (sources à diode Gunn) synthétisé interne. En effet, la mesure de bruit en hyperfréquence nécessite d'abaisser la fréquence du signal mesuré au moyen d'un mélangeur. On mélange un signal radiofréquence (RF), le signal de bruit, avec celui d'un oscillateur local (OL) pour obtenir un signal à une fréquence intermédiaire (FI) de l'ordre de 30 MHz. Ce système de mesure est appelé "valise de bruit".

Pour plus d'informations sur les mesures de bruit en gamme d'ondes millimétriques, le lecteur peut se référer à la thèse de J.-M. Belquin [82].

4. Mesures de puissance ou grand signal

Les potentialités d'un transistor à fournir de la puissance ne sont accessibles que par une caractérisation grand signal, nécessitant un banc de mesure spécifique et permettant de déterminer les trois grandeurs fondamentales que sont : la puissance de sortie P_s , le gain en puissance G_p , et le rendement de puissance ajoutée η_{PAE} .



figure II-28 : synoptique du banc de mesure de puissance à 60 GHz.

Le banc utilisé pour la caractérisation grand signal en gamme d'ondes millimétriques est illustré sur la figure II-28. Il se compose des éléments suivants :

- une source micro-onde à 60 GHz (oscillateur Gunn) fournissant le signal hyperfréquence à l'entrée du composant,
- un isolateur protégeant la source des ondes réfléchies par le transistor,
- un atténuateur permettant le réglage du niveau de signal RF incident,
- des appareils de mesure de puissance, connectés au banc par des coupleurs, autorisant la mesure des puissances incidentes, réfléchies et transmises au transistor,

- deux adaptateurs de type plan E/H permettant la correction des coefficients de réflexion des impédances présentées en entrée et en sortie du composant afin d'assurer les adaptations,
- un système de pointes cascade permettant de se connecter au composant.

La méthode consiste à ajuster les adaptateurs plan E/H d'entrée et de sortie pour obtenir le minimum de puissance réfléchie et le maximum de puissance à la sortie du composant pour une puissance d'entrée donnée. Les valeurs de puissance obtenues ne correspondent pourtant pas à celles délivrées par le transistor. Pour avoir accès à ces valeurs il faut pouvoir réaliser un ensemble de corrections (qui ne peuvent être que partielles), permettant de se ramener aux plans d'entrée et de sortie du composant. Il faut alors connaître les pertes causées par les différents éléments du banc (notamment les coupleurs) et les paramètres S_{ij} pour chaque point de polarisation à 60 GHz (mesures complémentaires).

D. Caractérisation physique des composants

Les moyens dont nous disposons à l'IEMN ne nous permettent pas de réaliser à proprement parler de l'analyse de défaillance dans la mesure où nous ne faisons pas, par exemple, de test de fiabilité (VRT : variation rapide en température, On/Off : vieillissement par cycles de polarisation, etc.). Les moyens à notre disposition nous permettent toutefois de répondre à nombre d'interrogations concernant nos procédés de fabrication et le fonctionnement de nos composants. Nous avons principalement deux moyens d'analyse physique :

1. La microscopie électronique à balayage

L'avancement de nos travaux, en lithographie notamment, tient en grande partie à l'acquisition d'un microscope électronique à balayage performant (MEB ou SEM : *Scanning Electron Microscope*). La microscopie électronique à balayage ayant donné naissance à la lithographie, un MEB est un système similaire à celui de la figure II-15, à la différence que le faisceau est fixe et que la platine porte-substrat peut se déplacer suivant 5 degrés de liberté. Les électrons secondaires et rétrodiffusés générés par l'échantillon à analyser sont récupérés par des détecteurs, ce qui permet d'en reconstituer une image électronique (contraste topographique et de potentiel), mais aussi d'en identifier les composants (contraste chimique).

Moyennant des réglages (pas toujours faciles !) notre MEB (LEO 982 avec une colonne GEMINI et un canon à électrons à effet de champ) permet l'observation d'échantillons de 200 V à 30 kV. L'utilisation de tensions aussi faibles que quelques centaines de Volts rend possible l'observation des profils de résine ou de nitrure sans les déformer. La résolution théorique étant de 2 nm, des observations de bonne qualité sont réalisables jusqu'à des grossissements de plusieurs

centaines de milliers de fois. Cet appareil est de plus pourvu d'un système informatique capable de sauvegarder numériquement les images.

2. La spectroscopie des photoélectrons : ESCA

Nous disposons au laboratoire d'un bâti d'analyse permettant l'utilisation de techniques d'analyse de surface dont la spectroscopie de photoélectrons excités par rayons X (XPS) [83]. L'origine de cette technique est la découverte de l'effet photoélectrique par Hertz en 1887 et de son explication par Einstein en 1905. La spectroscopie de photoélectrons X consiste à analyser la distribution en énergie cinétique des électrons émis par un matériau irradié grâce à un rayonnement électromagnétique X. Cette source de photons X est une anode en aluminium qui produit un bombardement électronique à haute énergie (raie Al K α d'énergie 1486,6 eV). Les rayons X sont monochromatisés par un cristal de quartz afin d'améliorer la résolution en énergie du spectre XPS. Cette technique permet d'obtenir deux types d'information :

- une analyse qualitative de la surface de l'échantillon : la spectroscopie des niveaux de cœur est fondée sur l'existence d'un déplacement chimique, c'est-à-dire que l'énergie des niveaux de cœur d'un atome est modifiée selon l'environnement chimique de celui-ci. L'énergie de liaison d'un niveau de cœur étant spécifique à un atome, on peut procéder à son identification d'une part, et de l'autre, accéder à l'état chimique du composé.
- une analyse quantitative en profondeur : puisque l'intensité du pic XPS est reliée au profil de la concentration à la profondeur sondée dans l'échantillon, il est possible de déterminer les profils de concentration des différentes espèces dans l'échantillon. Cette détermination n'est pas directe puisqu'elle recourt à l'utilisation de la modélisation.

L'obtention de profils XPS s'avère très utile pour déterminer l'état de surface d'un échantillon après une attaque chimique ou encore pour analyser la diffusion d'un contact métallique dans une épitaxie.

IV. SUIVI DES OPERATIONS TECHNOLOGIQUES

La particularité des études expérimentales en laboratoire est qu'il est souvent difficile de reproduire fidèlement une suite de procédés. Les raisons en sont diverses : évolution de l'environnement de travail, évolution ou panne des équipements, erreurs de manipulation, etc. Tous ces éléments conduisent à une non-reproductibilité des résultats. Cette non-reproductibilité n'est pas gênante (voire s'avère bénéfique) à condition qu'elle soit analysée, comprise et rendue ensuite reproductible. Pour cela, il est impératif d'opérer un suivi étroit de l'ensemble des procédés. La

création d'une base de données de "suivi technologique" s'est donc naturellement imposée. Les différentes tables de cette base de données réalisée sous Microsoft AccessTM sont illustrées sur la figure II-29.



figure II-29 : base de données de suivi technologique (Microsoft Access).

Cette base de données est la mémoire des études réalisées. Elle nous renseigne sur chaque étape opérée sur chaque morceau de couche : dépôts, recuits, gravure, lithographie. Ainsi, en lithographie électronique, il est possible de connaître les résines déposées (nature, recuits, épaisseurs), le fichier IWFL utilisé, la dose appliquée, la taille du spot, le courant, la date de l'exposition, etc. Les *process* sont définis en fonction de l'enchaînement de différentes étapes. Les fichiers graphiques, de tableurs ou de traitement de texte, comme le détail des épitaxies, les fichiers de mesures ou encore les rapports de fin d'opération, peuvent également faire l'objet de liens, permettant la consultation exhaustive des éléments d'une opération.

L'utilisation de cette base et la création systématique de comptes-rendus d'opération peuvent paraître fastidieuses, mais cela est indispensable pour pouvoir extraire le maximum d'informations d'expériences technologiques longues et coûteuses.

V. CONCLUSION

Ce chapitre fait l'inventaire de l'ensemble des moyens utilisés au cours de cette thèse : ceux qui existaient et ceux que nous avons développés. Il fait également un panel de tous les maillons de l'étude d'un composant en laboratoire (simulation, technologie, caractérisation).

Il faut souligner qu'aucun de ces maillons n'est plus important que l'autre : ils forment un tout. Ainsi, la simulation prend une autre dimension quand elle sert à optimiser un composant, et quand les résultats de mesure viennent conforter les prévisions de nos modèles. Tous les moyens greffés autour d'un projet de réalisation sont autant d'éléments qui viennent enrichir notre connaissance.

Enfin, et surtout, il faut souligner l'ambiguïté de la recherche expérimentale. En effet, afin de pouvoir mener à bien ce type d'étude, il faut déjà maîtriser tous les aspects d'ingénierie des procédés de fabrication. Ces aspects dominent d'autant plus nos travaux que nous développons des procédés de plus en plus pointus. Par exemple, il est méritoire de vouloir réaliser des grilles de plus en plus courtes, mais il est indispensable d'accepter de passer dans un premier temps par l'étude des possibilités et des limitations des moyens lithographiques.

En conclusion, il est impossible de se focaliser sur un objectif précis sans avoir auparavant effectué autant de recherches qu'il y a d'étapes à franchir pour arriver au résultat.

VI. BIBLIOGRAPHIE

1 O. SCHULER "Croissance des alliages AlGaInP sur substrat GaAs pour applications hyperfréquences" Thèse de Doctorat Electronique, Université des Sciences et Technologies de Lille, à paraître (1998) 2 F. DESSENNE "Etude théorique et optimisation de transistors à effet de champ de la filière InP et de la filière GaN" Thèse de Doctorat Electronique, Université des Sciences et Technologies de Lille, 13 Février 1998 3 P. LUGLI "The Monte Carlo method for semiconductor device and processing" IEEE Transactions on Computer-Aided Design, Vol. 9, No. 11, November 1990, pp. 1164-1176 4 L. V. KELDYSH "Concerning the theory of impact ionization in semiconductors " Soviet Physic JETP, Vol. 21, No. 6, December 1965, pp. 1135-1144 5 M. BADIROU Thèse de Doctorat Electronique de l'Université de Lille, à paraître 6 O. MOUTON "Modèle de structure de bande et transport en champ fort dans les semi-conducteurs III-V. Applications aux matériaux GaAs et InP" Thèse de Doctorat Electronique de l'Université de Lille, 8 Juillet 1996 7 A. KASZYNSKI "Etude des phénomènes de transport dans les matériaux semi-conducteurs par la méthode de Monte Carlo : application à l'Arséniure de Gallium de type N" Thèse de Doctorat Electronique de l'Université de Lille, 1979 8 J. L. THOBEL "Simulation Monte Carlo de composants submicroniques à effet de champ et à hétérojonctions. Applications au T.E.G.F.E.T. et à ses structures dérivées" Thèse de Doctorat de l'Université de Lille, Avril 1988 9 J. L. THOBEL, F. DESSENNE, R. FAUQUEMBERGUE, L. BAUDRY AND P. BOUREL "Theorical study of electron transport in In_xGa1-xAs quantum well" International Symposium on GaAs and Related Compounds, Jersey, 1990, pp. 351-356

10	J. L. THOBEL, L. BAUDRY, A. CAPPY, P. BOUREL, AND R. FAUQUEMBERGUE "Electron transport properties of strained In _x Ga _{1-x} As" Applied Physics Letters, Vol. 56, No. 4, 22 January 1990, pp. 346-348
11	R. W. HOCKNEY "A fast directe solution of Poisson's Equation using Fourier analysis" Journal of the Association on Computational Machinery, Vol. 12, 1965, pp. 95-113
12	M. PERNISEK "Simulation bidimensionnelle de composants submicroniques. Application à l'étude de transistor à modulation d'injection" Thèse de Doctorat de 3 ^{ème} cycle de l'Université de Lille, 29 Juin 1983
13	R. FAUQUEMBERGUE "Computer simulation of III-V MESFET's, MODFET's and MIS-like FET's" Computer Physics Communications, Vol. 67, 1991, pp. 63-72
14	P. BOUREL "Simulation Monte-Carlo bidimensionnelle et étude expérimentale de transistors à effet de champ à hétérojonctions AlInAs/GaInAs adaptés en maille sur InP" Thèse de Doctorat Electronique de l'Université de Lille, 5 Décembre 1991
15	P. BOUREL, J. L. THOBEL, K. BELLASHNI, M. PERNISEK ET R. FAUQUEMBERGUE "Etude théorique du transport électronique et du contrôle de charge dans Al _{0,48} In _{0,52} As/Ga _{0,47} In _{0,53} As/InP. Applications à la réalisation de HEMT" Journal de Physique III, No. 4, Avril 1991, pp. 511-520
16	K. G. GÜNTHER A. Naturforsch, Vol. 13, p. 1081, 1958
17	A. Y. CHO, J. R. ARTHUR "Molecular Beam Epitaxy" Proceedings of Solid State Chemistry, No. 10, p.157, 1975
18	B. LAYATI "Croissance par épitaxie par jets moléculaires d'hétérostructures AlInAs/Ga _{1-X} In _X As/InP à dopage planaire pour applications aux transistors HEMT" Thèse de Doctorat Electronique, Université des Sciences et Technologies de Lille, 10 Décembre 1996
19	D. PAVLIDIS, K. HONG, K. HEIN AND Y. KWON "Material and device properties of MOCVD grown InAlAs/InGaAs HEMTs" Solid-State Electronics, Vol. 38, No. 9, 1995, pp. 1697-1701
20	A. MIRCEA, F. ALEXANDRE, J. DECOBERT, L. GOLDSTEIN, JC. HARMAND, AND A. OUGAZZADEN "Review and prospects for VPE, MOVPE, MBE and CBE (MOMBE) of InP and related materials" Proceedings of the 10 th International Conference on Indium Phosphide and Related Materials, 11-15 May 1998, Tsukuba (Japan), pp. 49-52
21	P. CHEVALIER "Modélisation, Conception et Réalisation de Capteurs Magnétiques en Structure Transistor à Effet de Champ Multidrain. Comparaison entre les filières III-V et Silicium" Diplôme d'Etudes Approfondies en Electronique, Université des Sciences et Technologies de Lille, Juillet 1994
22	S. M. SZE "Semiconductor Devices: physics and technology" John Wiley & Sons, 1985, 868 pages
23	R. WILLIAMS "Modern GaAs processing methods" Artech House, 1990
24	W. B. GLENDINNING, J. N. HELBERT "Handbook of VLSI Microlithography. Principles, Technology and Applications" 1991 Noyes Publications, Mill Road, Park Ridge, New Jersey (USA)
25	L. F. THOMPSON, C. G. WILSON, AND M. J. BOWDEN "Introduction to Microlithography: theory, materials, and processing" 1983 American Chemical Society, Washington, D.C. (USA)
26	THOMAS E. EVERHART Professor of Electrical Engineering and Applied Physics http://www.systems.caltech.edu/EE/Faculty/Everhart.html
27	L. VAN DEN HOVE "Optical Lithography, how far will it get us ?" Proceedings of the 27 th European Solid-State Devices Research Conference (ESSDERC'97), Stuttgart (Germany), 22-27 September 1997, pp. 163-169

- 28 С. А. Маск "Evaluating Proximity Effects Using 3-D Optical Lithography Simulation" Semiconductor International, July 1996, pp.237-242 29 Visite du 4 juin 1996 au laboratoire DIMES (Delft Institute of Microelectronics and Submicron Technology), Pays-Bas "Comparaison de différents logiciels de correction de proximité" 30 I. RAPTIS, N. GLEZOS, AND M. HATZAKIS "Analytical evaluation of the energy deposition function in electron-beam lithography in the case of a composite substrate" Journal of Vacuum Science and Technology, Vol. B11, No. 6, November/December 1993, pp. 2754-2757 31 N. GLEZOS AND I. RAPTIS "A Fast Electron Beam Lithography Simulator Based on the Boltzmann Transport Equation " IEEE Transactions on Computer-Aided Design of Integrated Circuits ans Systems, Vol. 15, No. 1, January 1996, pp. 92-102. 32 S. J. WIND, M. G. ROSENFIELD, G. PEPPER, W. W. MOLZEN, AND P. D. GERBER "Proximity correction for electron beam lithography using a three-Gaussian model of the electron energy distribution" Journal of Vacuum Science and Technology, Vol. B7, No. 6, November/December 1989, pp. 1507-1512 33 C. R. K. MARRIAN, F. K. PERKINS, D. PARK, E. A. DOBISZ, M. C. PECKERAR, K.-W. RHEE, R. BASS "Modeling of electron elastic and inelastic scattering" Journal of Vacuum Science and Technology, Vol. B14, No. 6, November/December 1996, pp. 3864-3869 34 K-Y LEE, G-S CHO, AND D-I CHOI "Monte Carlo simulation of energy dissipation in electron beam lithography including secondary electron generation" Journal of Applied Physics, Vol. 67, No. 12, 15 June 1990, pp. 7560-7567 35 S. JOHNSON AND N. C. MACDONALD "A program for Monte Carlo simulation of electron energy loss in nanostructures" Journal of Vacuum Science and Technology, Vol. B7, No. 6, November/December 1989, pp. 1513-1518 36 K. REIMER AND S. PONGRATZ "Proximity correction for electron-beam patterning on x-ray mask blanks" Journal of Vacuum Science and Technology, Vol. B7, No. 6, November/December 1989, pp. 1603-1606 37 N. SAMOTO AND R. SHIMIZU "Theorical study of the ultimate resolution in electron beam lithography by Monte Carlo simulation, including secondary electron generation: Energy dissipation profile in polymethylmethacrylate" Journal of Applied Physics, Vol. 54, No. 7, July 1983, pp. 3855-3859 38 K. MURATA, D. F. KYSER, AND C. H. TING "Monte Carlo simulation of fast secondary electron production in electron beam resists" Journal of Applied Physics, Vol. 52, No. 7, July 1981, pp. 4396-4405 39 R. SHIMIZU AND T. E. EVERHART "A semiempirical stoping-power formula for use in microprobe analysis" Applied Physics Letters, Vol. 33, No. 8, 15 October 1978, pp. 784-786 40 I. ADESIDA, R. SHIMIZU, AND T. E. EVERHART "Monte Carlo simulation of electron penetration through thin films of PMMA" Journal of Applied Physics, Vol. 33, No. 10, 15 November 1978, pp. 849-850 41 I. ADESIDA, R. SHIMIZU, AND T. E. EVERHART "A study of electron penetration in solids using a direct Monte Carlo approach" Journal of Applied Physics, Vol. 51, No. 11, July 1980, pp. 5962-5969 42 K. D. CUMMINGS "A Monte Carlo simulation of damage to the gate oxide of metal-oxide-silicon field-effect transistors from electron beam lithography" Journal of Applied Physics, Vol. 65, No. 5, 1 March 1989, pp. 2024-2030 43 H. EISENMANN, T. WAAS, H. HARTMANN "PROXECCO - Proximity effect correction by convolution" Journal of Vacuum Science and Technology, Vol. B11, No. 6, November/December 1993, pp. 2741-2745 44 A. L. BOGDANOV AND A. POLYAKOV "Two methods of experimental evaluation of long-range proximity function components in electron-beam lithography" Journal of Vacuum Science and Technology, Vol. B11, No. 6, November/December 1993, pp. 2758-2761 45 Y. M. GUEORGUIEV, G. M. MLADENOV, D. I. IVANOV "Monte Carlo simulation of inclined incidence of fast electrons to solids " Journal of Vacuum Science and Technology, Vol. B14, No. 4, July/August 1996, pp. 2462-2466
- M. YASUDA, H. KAWATA, K. MURATA, K. HASHIMOTO, Y. HIRAI, N. NOMURA
 "Resist heating effect in electron beam lithography"
 Journal of Vacuum Science and Technology, Vol. B12, No. 3, May/June 1994, pp. 1362-1366
- K. NAKAJIMA AND N. AIZAKI
 "Calculation of a proximity resist heating in variably shaped electron beam lithography "
 Journal of Vacuum Science and Technology, Vol. B10, No. 6, November/December 1992, pp. 2784-2788

Chapitre II - Cadre de l'étude théorique et expérimentale des transistors HEMT sur substrat InP

48	K. D. CUMMINGS "A study of deposited charge from electron beam lithography " Journal of Vacuum Science and Technology , Vol. B8, No. 6, November/December 1990, pp. 1786-1788
49	J. INGINO, G. OWEN, C. N. BERGLUND, R. BROWNING, AND R. F. W. PEASE "Workpiece charging in electron beam lithography " Journal of Vacuum Science and Technology , Vol. B13, No. 5, September/October 1995, pp. 1979-1983
50	W. LIU, J. INGINO, R. F. PEASE "Resist charging in electron beam lithography " Journal of Vacuum Science and Technology , Vol. B10, No. 6, November/December 1992, pp. 2784-2788
51	P. D. MILLER, J. M. GIBSON, A. J. BLEEKER, J. A. LIDDLE "Laboratory setup for projection electron lithography and a Monte Carlo simulation of scattering mask transmission " Journal of Vacuum Science and Technology , Vol. B11, No. 6, November/December 1993, pp. 2352-2356
52	T. WAAS, H. EISENMANN, O. VÖLLINGER, H. HARTMANN "Proximity correction for high CD accuracy and process tolerance " Microelectronic Engineering , No. 27, 1995, pp. 179-182
53	S. HIRASAWA, K. ΝΑΚΑJIMA, T. TAMURA, AND N. ΑΙΖΑΚΙ "Effect of beam condition in variable-shaped electron-beam direct writing for 0.25 μm and below" Journal of Vacuum Science and Technology, Vol. B11, No. 6, November/December 1993, pp. 2319-2322
54	M. KHOURY AND D. K. FERRY "Effect of molecular weight on poly(methyl methacrylate) resolution" Journal of Vacuum Science and Technology, Vol. B14, No. 1, January/February 1996, pp. 75-79
55	W. CHEN AND H. AHMED "Fabrication of sub-10 nm structures by lift-off and by etching after electron-beam exposure of poly(methylmethacrylate) resist on solid substrates" Journal of Vacuum Science and Technology, Vol. B11, No. 6, November/December 1993, pp. 2519-2523
56	A. C. OUANO "A Study of the Dissolution Rate of Irradiated Poly(Methyl Methacrylate)" Polymer Engineering and Science, March 1978, Vol. 18, No. 4, pp. 306-313
57	I. MAXIMOV, A. L. BOGDANOV, AND L. MONTELIUS "Influence of electron-beam induced microporosity on masking properties of polymethylmethacrylate in wet etching of nanometer structures" Journal of Vacuum Science and Technology, Vol. B15, No. 6, November/December 1997, pp. 2921-2924
58	H. FICHTNER, W. DAUMANN "Analysis of Electron Beam Exposure Parameters Based on a Two Layer PMMA Resist " Annual Report 1995 of the Faculty of Electrical and Electronic Engineering Gerhard-Mercator-Universität Gesamthochschule Duisburg, pp. 103-108
59	M. HATZAKIS "PMMA copolymers as high sensitivity electron resists " Journal of Vacuum Science and Technology, Vol. B16, No. 6, November/December 1979, pp. 1984-1988
60	B. W. SMITH, T. D. EAKIN, D. W. JOHNSON "Characterization of save solvent PMMA resist variables for electron beam application" Proceedings SPIE 2194, 1994, p. 38
61	R. E. JEWETT, P. I. HAGOUEL, A. R. NEUREUTHER, AND T. VAN DUZER "Line-Profile Resist Development Simulation Techniques " Polymer Engineering and Science , Vol. 17, No. 6, June 1977, pp. 381-384
62	A. R. NEUREUTHER, C. Y. LIU AND C. H. TING "Modeling ion milling" Journal of Vacuum Science and Technology, Vol. B16, No. 6, November/December 1979, pp. 1767-1771
63	J. L. REYNOLDS, A. R. NEUREUTHER, AND W. G. OLDHAM "Simulation of dry etched line profiles" Journal of Vacuum Science and Technology, Vol. B16, No. 6, November/December 1979, pp. 1772-1775
64	A. R. NEUREUTHER, D. F. KYSER, AND C. H. TING "Electron-Beam Resist Edge Profile Simulation " IEEE Transactions on Electron Devices, Vol. 26, No. 4, April 1979, pp. 686-693
65	P. CHEVALIER "La simulation du processus de développement en lithographie électronique" Rapport interne à l'IEMN, Avril 1998
66	B. E. MAILE "Exprise tion limits of papermeter T and T rates: Theory and experiment"

"Fabrication limits of nanometer T and I gates: Theory and experiment" Journal of Vacuum Science and Technology, Vol. B11, No. 6, November/December 1993, pp. 2502-2508

67	E. BAROUCH, B. BRADIE, S. V. BABU "A three-dimensional profile modeling algorithm for positive photoresist" Journal of Vacuum Science and Technology, Vol. B7, No. 6, November/December 1989, pp. 1766-1770
68	T. A. BRUNNER, R. A. FERGUSON "Simple models for resist processing effects" Solid State Technology, June 1996, pp. 95-103
69	N. S. VISWANATHAN "Simulation of plasma-etched lithographic structures" Journal of Vacuum Science and Technology, Vol. B16, No. 2, March/April 1979, pp. 388-390
70	K. BERGNER "Resist development simulation treated as a boundary value problem" Journal of Vacuum Science and Technology, Vol. B9, No. 3, May/June 1991, pp. 1545-1548
71	E. W. SCHECKLER, S. SHUKURI AND E. TAKEDA "Molecular Scale E-Beam Resist Development Simulation for Pattern Fluctuation Analysis" Japanese Journal of Applied Physics, Vol. 32, Part. 1, No. 1B, January 1993, pp. 327-333
72	A. R. NEUREUTHER Professor A. R. Neureuther's Home Page, "Resist Studies for TCAD Modeling" http://diva.eecs.berkeley.edu/~neureuth/
73	A. K. WONG, AND A. R. NEUREUTHER "Mask Topography Effects in Projection Printing of Phase-Shifting Masks" IEEE Transactions on Electron Devices, Vol. 41, No. 6, June 1994, pp. 895-902
74	A. K. WONG, AND A. R. NEUREUTHER "Rigorous Three-Dimensional Time-Domain Finite-Difference Electromagnetic Simulation for Photolithographic Applications" IEEE Transactions on Semiconductor Manufacturing, Vol. 8, No. 4, November 1995, pp. 419-431
75	M. MEYYAPPAN "Computational Modeling in Semiconductor Processing" Artech House, 1995, 363 pages
76	G. DAMBRINE, A. CAPPY "Détermination rapide et précise du schéma équivalent "petit signal" des transistors à effet de champ" Annales de Télécommunications, Vol. 43, No. 5-6, 1988, pp. 274-281
77	G. DAMBRINE "Caractérisation des TEC : mesure précise de la matrice de répartition et détermination directe du schéma équivalent" Thèse de l'Université des Sciences et Technologies de Lille, Mars 1989
78	G. DAMBRINE, A. CAPPY, F. HELIODORE, E. PLAYEZ "A new method for determining the FET small signal equivalent circuit" Proceedings of IEEE MTT, Vol. 36, No. 7, July 1988, pp. 1151-1159
79	G. DAMBRINE, A. CAPPY "A new method for on wafer high frequency noise measurement of FET's" IEEE MTT-S, Boston, June 1991, pp. 169-172
80	G. DAMBRINE, H. HAPPY, F. DANNEVILLE, A. CAPPY "A new method for on wafer noise measurement" IEEE MTT, Vol. 41, No. 3, March 1993, pp. 375-381
81	G. DAMBRINE "Caractérisation des composants hyperfréquences en régime de fonctionnement linéaire" Diplôme d'habilitation à diriger des recherches en sciences, Université des Sciences et Technologies de Lille, 9 Janvier 1996
82	JM. BELQUIN "Développement de bancs de mesures et de modèles de bruit de HEMT pour la conception de circuits "faible bruit" en gamme d'ondes millimétriques" Thèse de Doctorat Electronique, Université des Sciences et technologies de Lille, 26 Mars 1997
83	O. DEHAESE "Contribution à l'étude d'interface de semi-conducteurs III-V par spectroscopies de photoélectrons : cas de l'interface GaAs- GaInP" Thèse de Doctorat en Sciences des Matériaux de l'Université des Sciences et Technologies de Lille, 1997

Chapitre III



« Je suis sur le point de faire une grande découverte. Mais c'est justement le point où la chimie s'arrête et où commence la physique ; alors il va falloir que je laisse tout tomber. »

Chapitre III TECHNOLOGIE DU COMPOSANT : SON IMPACT SUR LES PERFORMANCES

I. INTRODUCTION	121
II. Briques technologiques indépendantes de la technol	OGIE DE
GRILLE	121
A. Les étapes de la fabrication d'un transistor	
B. Les masques de fabrication	
C. Les contacts obmiques de source et de drain	
1. Généralités	
2. Mesure de la résistivité du contact par la méthode TLM	
3. Etude des contacts ohmigues sur l'hétérostructure GaInAs/AlInAs	
4. Le contact ohmique Ni/Ge/Au/Ni/Au	
a) Résistances de contacts obtenues sur les structures	
b) Analyse de l'interface métal/hétérostructure	131
5. Fiabilité des contacts ohmiques	
6. Lithographie des contacts ohmiques	
a) Bicouche P(MMA-8,5 % MAA)/PMMA 50 K	
b) Monocouche PMMA 950 K	
D. Isolation des composants	
1. Gravure par voie humide des hétérostructures AlInAs/GaInAs	
2. Sous-gravure latérale du canal de GaInAs	
3. Gravure par voie humide des matériaux phosphorés	
E. Gravure du fossé de grille	
1. Le choix d'une gravure sélective	
a) La gravure ionique réactive	141
b) La gravure par voie humide	
i) Acide citrique	
ii) Acide succinique	142
iii) Barrière en matériau phosphoré	143
2. Importance de l'état de la surface avant et après gravure	143
a) Etats de surface et oxydes natifs	
b) Etat de surface avant gravure	145
i) Quelle désoxydation de surface ?	145
ii) Impact de la désoxydation sur la mouillabilité	145
c) Etat de surface après gravure	146
i) Problèmes rencontrés sans désoxydation	146
ii) Quelle désoxydation ?	147
d) Procédure de gravure retenue pour les HEMT sur InP	149
3. Influence de la largeur et de la configuration du fossé de grille	
a) Elargissement symétrique du fossé de grille	150
b) Le fossé de grille asymétrique	
c) Le double fossé de grille	
d) Discussion et conclusions	
F. Le contact redresseur de grille	154
1. Les états d'interface et le modèle de Bardeen	

a) Le modèle de Bardeen	.155
b) Origines des états d'interface	.156
2. L'héritage technologique	.158
3. Les problèmes liés à la métallisation Pt/Ti/Pt/Au	.158
a) Mise en évidence de la diffusion de la grille	.159
b) Analyses réalisées par XPS	.160
c) Comparaison de nos observations avec celles de la littérature	.160
4. Consequences d'une diffusion de la grille sur les performances du HEM I	.161
a) Resultats experimentaux	161
i) Barrière Allup	162
1) Damere Amir	163
a) Comparaison des métallisations Pt/Ti/Pt/Au Ti/Pt/Au et Al	163
b) Choix d'une métallisation	164
6. Influence de la métallisation sut la fiabilité	165
G Engississements	166
	166
A Technologies be Grille	100
A. I echnologie "nitrure"	168
1. Ses avantages	.168
D. Technologica (multicouches de résince?)	.109
B. 1 echnologies "multicouches de resines"	1/0
1. Une grande variete de procedes	.170
a) L'emplement de resines	.1/0
D) L IIISOIAUOII	172 · 172
2 Bicouche ou Tricouche ?	172
3 Tricouche	173
a) Les constantes de l'étude	.173
b) Influence des motifs d'insolation et de la dose	174
i) Grilles de longueur supérieure à 0,1 µm	.174
ii) Grilles de longueur inférieure à 0,1 µm	.177
iii) Application à la réalisation de composants	.181
iv) Les problèmes rencontrés et les améliorations possibles	.182
4. Bicouche	.183
C. Comparaison des performances des technologies "nitrure"	et
"multicouche de résines"	.185
D. Conclusions et perspectives	186
IV LA PASSIVATION DES COMPOSANTS	187
A Cánáralitás	187
1 Rôle de la passivation	197
2 Les passivants et les techniques de passivation associées	187
a) Passivation par un diélectrique	188
b) Passivation chimique	189
B. L'opération de "dénitruration" en technologie "nitrure"	189
C Bassivation des transistors	103
1. Influence du diélectrique sur le retentiel de surface	10/
2. Influence du diélectrique sur les performances des composants	104
V DDICE EN COMPTE DES ACRECTS TECHNOLOCIONES DANS LA STATULAT	
Y. TRISE EN COMPTE DES ASPECTS TECHNOLOGIQUES DANS LA SIMULATI	ION
	ION
MONTE CARLO DE COMPOSANTS	ION .199
MONTE CARLO DE COMPOSANTS A. Introduction	10N .199 .199

C. Influence du potentiel de surface2	201
1. Charges de surface sur le cap layer de GaInAs	201
2. Charges de surface sur la barrière d'AlInAs	203
3. Application au fossé de grille	203
D. Influence de la diffusion de la grille2	204
E. Conclusion2	205
VI. CONCLUSION ET PERSPECTIVES	206
VII. BIBLIOGRAPHIE	207

Chapitre III - Technologie du composant : son impact sur les performances

I. INTRODUCTION

Depuis la réalisation du premier transistor, il y a cinquante ans, les performances de ces composants, que ce soit des MOSFET sur silicium, des HBT ou des HEMT sur matériaux III-V, n'ont cessé de s'améliorer. Deux facteurs principaux viennent expliquer cette progression : l'évolution des structures et les progrès technologiques. Alors que le premier aspect fera l'objet du chapitre IV pour les HEMT de la filière InP, le présent chapitre a pour but de qualifier l'influence de la technologie sur les performances de cette même filière. En effet, une étape technologique n'est jamais complètement indépendante de la filière étudiée ; il existe seulement des étapes technologiques transposables plus ou moins facilement d'une filière à l'autre. Ainsi, comme cela a été évoqué au chapitre précédent, la lithographie électronique sur InP est, a priori, identique à celle utilisée sur GaAs. D'un autre côté, une métallisation est souvent dédiée à une filière, voire une structure.

Le but de ce chapitre est donc de présenter les différentes étapes de la fabrication d'un transistor HEMT sur InP, leur analyse ainsi que leur optimisation. Les optimisations développées pour nos *process* s'inscrivent dans une optique de simplification : réaliser le minimum d'étapes technologiques afin de réduire à l'essentiel les traitements subis par la couche.

Nous verrons également à la fin de ce chapitre, que certains aspects technologiques peuvent être pris en compte, afin de rapprocher de l'expérience les résultats fournis par la simulation.

II. BRIQUES TECHNOLOGIQUES INDEPENDANTES DE LA TECHNOLOGIE DE GRILLE

Notre laboratoire a contribué de façon significative au développement de la technologie dite "nitrure" (nom utilisé en référence au nitrure déposé pour la définition du pied des grilles en té). Cette technologie, utilisée pour nos premières réalisations de composants, possède toutefois des inconvénients présentés ultérieurement. Le principal handicap de cette technologie est lié à la présence du nitrure, qui induit des capacités parasites préjudiciables aux performances hyperfréquences des transistors. Nous nous sommes donc intéressés au développement d'une technologie sans nitrure, où la grille en té est définie en une seule fois en utilisant un système multicouche de résines. Les premières réalisations fructueuses utilisant cette technologie furent celles de F. Diette [1] pour des transistors de longueur de grille de 0,25 µm. Bénéficiant de ces résultats, de l'acquisition d'un MEB performant et des premiers résultats de simulation de révélation, nous avons alors envisagé l'étude des systèmes multicouches pour la réalisation de grilles plus courtes.

Cependant, avant d'aborder dans les détails ces technologies de grille, il nous faut décrire les différentes étapes communes à ces deux technologies : le dépôt des contacts ohmiques, l'isolation des composants, la gravure du fossé de grille, le dépôt du contact Schottky de grille et le dépôt des plots d'épaississement. Ensuite, nous étudierons l'influence de la passivation et nous conclurons sur la qualité et la reproductibilité des technologies proposées.



figure III-1 : les principales étapes de la fabrication d'un transistor HEMT AlInAs/GaInAs sur InP, technologies de grille "nitrure" et "multicouche de résines".

A. Les étapes de la fabrication d'un transistor

Les processus de fabrication des transistors, que nous avons développés, sont illustrés sur la figure III-1. Hormis la largeur des contacts ohmiques (10 μ m), cette figure représente assez fidèlement les échelles de taille (à ce niveau de dimensions la couche ne peut être détaillée). Les premières étapes de la fabrication sont indépendantes de la technologie de grille. Le *process* commence par le dépôt des contacts ohmiques et des marques de repérage. Ces marques sont

nécessaires au masqueur électronique pour se repérer lors des étapes ultérieures. Après isolation par gravure humide des différents composants présents sur la plaquette, on procède au creusement du fossé de grille, puis au dépôt de la grille. Vient enfin l'étape de dépôt des plots d'épaississement. Ceux-ci vont permettre la caractérisation sous pointes des composants.

Cette fabrication fait appel à la lithographie électronique pour les étapes qui demandent une précision inférieure au micromètre, c'est-à-dire pour la définition des contacts ohmiques et des marques, et la réalisation de la grille. Les autres étapes, comme l'isolation ou l'épaississement, utilisent la lithographie optique.

B. Les masques de fabrication

La plupart de nos *process* ont utilisé le masque "T", que nous avons fait évoluer à travers nos réalisations. Le masque représenté sur la figure III-2 est la version "T97" possédant un nouveau jeu de marques et surtout de nouveaux accès de grille. Ce masque est idéal pour le développement technologique, car il ne possède que deux transistors par champ (2×50 µm et 2×75 µm de développement de grille) ; les niveaux de lithographie électronique sont par conséquent rapidement modifiables (dans le respect des masques optiques). De plus, la faible taille des champs permet de faire varier dans une gamme assez large les paramètres technologiques : une plaquette de 2" comportant 900 champs (1800 composants). La procédure d'optimisation lithographique la plus courante étant la variation de dose, ce masque permet une importante excursion en dose (Dose de base + 899×Pas de dose).

Toutefois le masque "T97" connaît certaines limites :

- il ne contient que des transistor en T, alors que les transistors en ∏ s'avèrent plus performants en ce qui concerne les éléments parasites,
- en raison de l'ancienneté de leur dessin, ces transistors possèdent des éléments parasites élevés pouvant nuire aux performances,
- le masque ne contient aucun motif de contrôle (PCM : *Process Control Motifs*), excepté la classique échelle de résistance,
- deux composants dans un champ ne suffisent pas à mener une étude complète sur l'influence de certains paramètres du dessin. Ainsi il est impossible d'étudier sur la même plaque l'influence de la largueur de grille avec deux développements, ou d'analyser l'influence de la distance sourcedrain, ou encore de la position de la grille dans le canal.
- enfin, la faible taille des champs (et donc leur grand nombre), intéressante pour les variations de doses, pénalise le temps de lithographie, car le masqueur doit repérer les marques pour chaque champ.



figure III-2 : le masque "T97".

C'est pourquoi, nous avons décidé le développement d'un nouveau masque, masque qui a été dessiné par D. Théron sur WaveMakerTM. Les derniers composants de cette thèse ont ainsi été réalisés avec une adaptation de ce masque, le masque "Duke3D", représenté sur la figure III-3. Ce masque comporte 18 composants en Π (4 2×25 µm, 10 2×50 µm et 4 2×75 µm) et un jeu complet de motifs d'alignement optique et de contrôles technologiques. Il permet également d'effectuer, en plus de la mesure des résistances de contact, la mesure d'effet Hall.



figure III-3 : le masque "Duke3D".

C. Les contacts ohmiques de source et de drain

Les contacts ohmiques, qui constituent les électrodes de source et de drain d'un transistor, sont des contacts métal/semi-conducteur de faible résistance. Cette résistance, lorsqu'elle est nonnégligeable, limite les performances des composants. Il convient donc de disposer de contacts ohmiques de très faible résistance, fiables et reproductibles. A cette fin, il est intéressant de comprendre les phénomènes physiques (transport électronique) mais également physico-chimiques gouvernant le fonctionnement de ces contacts. En effet, l'interaction métal/semi-conducteur se traduit par des phénomènes de diffusion, d'interdiffusion et de ségrégation, générant des profils de composition et de dopage qui déterminent le fonctionnement et la qualité du contact.

1. Généralités

La réalisation de composants performants passe donc par l'optimisation de la résistivité des contacts ohmiques. Cette résistivité est définie par la résistivité spécifique de contact(ρ_c en Ω .cm²), ou plus communément par la résistance de contact (R_c en Ω .mm) ; un bon contact ohmique se caractérise par une faible résistivité. Théoriquement ρ_c dépend essentiellement du type de transport à travers la barrière métal/semi-conducteur [2]. On la définit à tension nulle par la relation :

équation III-1

où J désigne la densité de courant traversant la résistance et V la tension à ses bornes.

Sans développer la théorie complète des contacts ohmiques, rappelons les différents mécanismes de transport du courant à travers une jonction métal/semi-conducteur. Dans les contacts métal/semi-conducteur, contrairement aux jonctions PN, le courant est dû principalement au mouvement des porteurs majoritaires. Quatre types de transport, illustrés sur la figure III-4, sont répertoriés [3] :

- I'effet thermoïonique (figure III-4-a) : les électrons passent par excitation au-dessus de la barrière de potentiel. Ce mécanisme, dominant lorsque le semi-conducteur est peu dopé (N_D << 10¹⁷ cm⁻³), est celui qui se produit dans les diodes Schottky : les électrons ne peuvent passer que si la hauteur de barrière est faible ou si leur excitation est suffisante.
- ✓ le passage par effet tunnel (figure III-4b) : les électrons passent à travers la barrière de potentiel qui est fine [4]. Ce mécanisme, important quand le semi-conducteur est fortement dopé (N_D>> 10¹⁸ cm⁻³), est prépondérant dans les contacts ohmiques.
- ✓ l'effet thermoïonique assisté par tunnel (figure III-4c) qui résulte de la combinaison des deux effets précédents : les porteurs passent par effet tunnel près du sommet de la

 $\rho_{C} = \left(\frac{\partial J}{\partial V}\right)_{V \to 0}^{-1} \quad (\Omega.cm^{2})$

barrière. Ce mécanisme concerne les semi-conducteurs à dopage moyen (10^{17} cm⁻³ < N_D < 10^{18} cm⁻³).

 ✓ l'effet de génération ou de recombinaison des porteurs dans la zone de charge d'espace (figure III-4d), qui résulte de la recombinaison des paires électrons-trous au travers de la bande interdite [5]. Peu important par rapport aux précédents, cet effet est souvent négligé.



figure III-4 : différents mécanismes de transport du courant à travers une jonction métal/semi-conducteur, a) effet thermoïonique, b) effet tunnel, c) effet thermoïonique assisté par effet tunnel, d) effet de génération ou recombinaison.

En somme, la résistivité spécifique de contact dépend essentiellement du niveau de dopage N_D, de la hauteur de barrière métal/semi-conducteur, de la masse effective des porteurs, de la température et de la constante diélectrique du semi-conducteur. Ainsi, trois approches sont possibles [6, 7, 8] pour réaliser de bons contacts ohmiques :

- utiliser un semi-conducteur de faible énergie de bande interdite,
- utiliser un contact métal/semi-conducteur de faible barrière et un semi-conducteur fortement dopé,
- utiliser un semi-conducteur dégénéré.

La recroissance d'un matériau fortement dopé, sur lequel sont déposés les contacts ohmiques, est également une technique utilisée avec plus ou moins de réussite [9]. Il faut maintenant voir comment ces éléments ont pu être mis en pratique pour la réalisation de contacts ohmiques sur des hétérostructures HEMT AlInAs/GaInAs sur InP.

2. Mesure de la résistivité du contact par la méthode TLM

La méthode TLM (*Transmission Line Method*), proposée par W. Shockley [10], permet de caractériser les contacts ohmiques horizontaux tels que ceux que nous utilisons pour nos transistors. En traitant les contacts comme une ligne de transmission résistive, la résistance de contact R_c (Ω .mm) s'écrit :

équation III-2

$$R_{C} = \frac{\sqrt{R_{carré} \cdot \rho_{C}}}{W}$$

Cette expression a été établie en faisant l'hypothèse d'une résistance carrée homogène du semi-conducteur ($R_{carré} = R'_{carré}$ où $R_{carré}$ est associée à la couche du semi-conducteur entre les contacts et où $R'_{carré}$ représente la couche sous le contact [11]) et d'une longueur effective du contact L_T faible devant la longueur du contact d (W est la largeur du contact).

La détermination expérimentale de R_c permet de calculer ρ_c . La technique, illustrée sur la figure III-5-a, consiste à utiliser des motifs de tests composés de contacts ohmiques planaires de dimension identique (longueur d et largeur W). Ces contacts, formés sur la surface du semiconducteur, sont espacés par des distances variables (L_1 , L_2 , L_3 , etc.).



figure III-5 : mesure des résistances de contact par la méthode TLM, a) structure de test et mesure 4 pointes, b) résistance mesurée entre 2 contacts en fonction de la distance qui les sépare.

A l'aide de la méthode dite "à quatre pointes", permettant de s'affranchir des résistances entre les pointes et le contact, on mesure la résistance entre 2 plots consécutifs pour les différents espacements. On trace ainsi une droite caractéristique (figure III-5-b) d'équation :

équation III-3
$$R(L) = R(0) + \frac{R_{carré}}{W}.L$$

où L est la distance entre deux contacts ohmiques.

On remarque que $R(0) = 2R_c$ (ordonnée à l'origine), que la pente de cette droite est donnée par la valeur de la résistance carrée $R_{carré}$ et que la longueur de transfert L_T est donnée par l'abscisse à l'origine.

3. Etude des contacts ohmiques sur l'hétérostructure GaInAs/AlInAs

Les premiers contacts ohmiques sur hétérostructure GaInAs/AlInAs ont été réalisés au laboratoire par A. Clergeau [12]. Ces travaux ont montré que la réalisation de ces contacts sur un *cap* de GaInAs est beaucoup plus délicate que sur le matériau en volume, pour lequel une résistivité spécifique de contact minimum de $10^{-8} \Omega$.cm² peut être atteinte [13, 14, 15]. Ils ont également ouvert la voie au développement de métallisations séquentielles, c'est-à-dire aux multicouches de métaux.

Au cours de nos DEA, nous avons poursuivi, avec E. Leduc, l'étude des contacts ohmiques sur ces mêmes hétérostructures [16, 17]. Différentes métallisations et différentes méthodes opératoires ont été étudiées. La littérature fait état de nombreuses séquences de métaux donnant des résultats satisfaisants sur les hétérostructures GaInAs/AlInAs. Ces métallisations sont pour la plupart des empilements de couches de nickel, germanium, or, titane, palladium, argent ou encore d'eutectique AuGe et PdGe [18, 19, 20, 21, 22, 23, 24]. On trouve également des contacts ohmiques Mo/Au et Ti/Pt/Au [25].

Tous ces éléments nous ont permis d'aboutir aux choix suivants :

nous avons choisi d'utiliser une couche de contact (*cap*) fortement dopée (5.10¹⁸ cm⁻³) car cela permet, a priori, d'obtenir une zone désertée de semi-conducteur très fine, autorisant le passage des électrons par effet tunnel. Cet engagement, qui n'a jamais été remis en cause, peut toutefois être contesté. En effet, une étude a affirmé que ce n'est pas le niveau de dopage de la couche de contact qui détermine la résistance de contact, mais principalement l'énergie de bande interdite du semi-conducteur, et la résistance carrée de la couche [26, 27]. Bien que ces résultats puissent être contestés, l'utilisation d'un *cap* non dopé est intéressante, car elle a un impact favorable sur la tenue en tension

des diodes Schottky, sur la conductance de sortie des composants et sur leur tension de claquage [28].

- rejetant les différents traitements de surface destinés à la désoxydation (HCl:H₂O (1:1) ou NH₄OH:H₂O (1:10)) du GaInAs, nous avons préféré utiliser le nettoyage *in-situ* (*etching*) par faisceau argon.
- les meilleures résistances de contact ont été obtenues avec des séquences de nickel, de germanium et d'or soumises à un recuit flash [18] à faible température [16]. Ces essais ont permis d'aboutir [29, 30, 1] à la séquence et au mode opératoire présentés dans le paragraphe suivant.

4. Le contact ohmique Ni/Ge/Au/Ni/Au

La métallisation Ni (25 Å)/Ge (400 Å)/Au (800 Å)/Ni (50 Å)/Au (600 Å) a été utilisée pour réaliser les contacts ohmiques de tous nos composants. Le caractère ohmique du contact est assuré, après recuit flash de 10 s à 315°C sous atmosphère neutre (N2/H2), par la formation à l'interface métallisation/semi-conducteur d'une zone d'alliage très fortement dopée, due à une recristallisation du semi-conducteur durant la phase de refroidissement. Le surdopage de cette région sous-jacente à l'interface métal/semi-conducteur est imputé à la diffusion de l'eutectique Au_{0.88}Ge_{0.12} (formé par le mélange des couches Ge/Au) dans le semi-conducteur. La zone déplétée du contact métal/semi-conducteur est alors suffisamment mince pour qu'un courant tunnel puisse s'établir. La première couche de nickel, grâce à sa bonne mouillabilité sur GaInAs, sert d'accrochage au contact ohmique, et permet d'uniformiser les réactions entre la métallisation et le semiconducteur. C'est également le rôle de l'autre couche de nickel qui permet, par alliage avec les autres séquences de métaux, d'améliorer l'homogénéité et la morphologie du contact. Nous reviendrons par la suite sur l'analyse de la microstructure du contact ohmique. La couche superficielle d'or est indispensable pour obtenir le contraste électronique nécessaire aux repérages des marques, qui sont effectuées simultanément aux contacts ohmiques. Ce dernier aspect est l'une des raisons pour laquelle les contacts à base de Pd/Ge ont été abandonnés : ils sont "transparents" aux électrons [12].

Les avantages de ce contact sont :

- sa faible épaisseur (< 2000 Å), intéressante car elle limite les perturbations sur l'épaisseur des résines déposées pour la réalisation de la grille,
- son excellente morphologie due à une température de recuit faible,
- sa bonne réflexivité aux électrons,
- et de très bonnes résistances de contact (c'est le résultat recherché en premier lieu).
Les contacts que nous avons réalisés sont de type planaire. En effet l'utilisation de contacts ohmiques débordants [29, 30] a rapidement été abandonnée car cela exige d'effectuer en premier lieu l'isolation par *mésa*, et donc de réaliser un niveau de marque au préalable (étape de masquage électronique supplémentaire). De plus, aucune amélioration de la résistance de contact n'a été observée sur nos structures.

a) Résistances de contacts obtenues sur les structures

Le bilan des résistances de contact obtenues sur toutes nos couches est condensé dans le tableau III-1.

N°	N° N° R _{couche} B		Barrière	Dopage	R _C (Ω.mm) /	Remarque	
Opération	Couche	(Ω/carré)			$\rho_{c}(10^{6}\Omega.cm^{2})$		
10261A	G960209	200	Al _{0,48} In _{0,53} As 200 Å	$\delta 5.10^{12} \text{cm}^{-2}$	0,136/1,01		
10261B	G960210	230	Al _{0,48} In _{0,53} As 200 Å	$\delta 5.10^{12} \text{cm}^{-2}$	0,186/1,82	Canal composite	
10261C	G960211	180	Al _{0,48} In _{0,53} As 200 Å	$\delta 5.10^{12} \text{cm}^{-2}$	0,136/1,21	Canal composite	
				8 nm InP		dopé	
				2.10 ^{°°} cm ^{°°}			
10321	S960301	224	Al _{0,48} In _{0,53} As 200 A	$\delta 5.10^{12} \text{ cm}^2$	0,211/2,44		
10322	S960302	240	Al _{0,48} In _{0,53} As 200 A	$\delta 5.10^{12} \text{ cm}^{-2}$	0,189/1,82	Buffer dopé p	
10323	S960303	174	Al _{0,48} In _{0,53} As 200 Å	$\delta 5.10^{12} \text{ cm}^{2}$	0,141/1,40	Buffer dopé n et p	
10362	G961123	185	Al _{0,30} In _{0,70} P 100 Å Al _{0.48} In _{0,53} As 50 Å	δ 5.10 ¹² cm ⁻²	0,170/1,88	Barrière AllnP	
10363	G961124	190	Al _{0,20} In _{0,80} P 100 Å Al _{0,48} In _{0,53} As 50 Å	δ 5.10 ¹² cm ⁻²	0,157/1,57	Barrière AllnP	
10364	G961125	195	Al _{0,48} In _{0,53} As 200 Å	δ 5.10 ¹² cm ⁻²	0,160/1,58		
10365	P1305-4	-	Al _{0,48} ln _{0,53} As 220 Å	110 Å 6.10 ¹⁸ cm ⁻³	0,292/4,12	Dopage volumique	
10417	S970331	162	Al _{0,48} In _{0,53} As 150 Å	$\delta 5.10^{12} \text{cm}^{-2}$	0,137/1,32	Buffer BT	
10418	S970332	170	Al _{0,48} In _{0,53} As 150 Å	$\delta 5.10^{12} \text{cm}^{-2}$	0,129/1,14	Buffer BT	
10419	S970333	203	Al _{0,48} In _{0,53} As 150 Å	δ 5.10 ¹² cm ⁻²	0,130/0,95		
10420	S970334	170	Al _{0,48} In _{0,53} As 150 Å	δ 5.10 ¹² cm ⁻²	0,129/1,0.98	Buffer BT	
10421	S970335	173	Al _{0,48} In _{0,53} As 150 Å	δ 4.10 ¹² cm ⁻²	0,174/1,86	Buffer BT	
10422	S970336	180	Al _{0,48} In _{0,53} As 150 Å	δ 4.10 ¹² cm ⁻²	0,209/2,51	Buffer BT	
10437	S970712	168	Al _{0,48} In _{0,53} As 120 Å	$\delta 5.10^{12} \mathrm{cm}^{-2}$	0,177/2,00	Buffer BT	
						CΩ débordant	
10438	S970713	172	Al _{0,48} In _{0,53} As 120 Å	$\delta 5.10^{12} \mathrm{cm}^{-2}$	0,155/1,45	Buffer BT	
						CΩ débordant	
10470	G980210	262	Al _{0,65} In _{0,35} As 200 Å	$\delta_1 4.10^{12} \mathrm{cm}^{-2}$	0,245/2,86	Canal composite	
				4 nm inP		dopé	
10474	0000044	005		2,5.10 ¹⁰ cm ⁻³	0.170/1.50	Cap 140 A	
10471	G980211	205	Al _{0,65} In _{0,35} As 200 A	δ 4.10 cm	0,176/1,53	Canal composite	
				4 nm InP		Cap 140 Å	
10472	G980212	215	Alectine - As 200 Å	$\frac{2.5.10}{8.4}$ cm ⁻²	0 200/1 96	Canal composite	
10472			1 10,651 10,357 5 200 A	$8.110^{12} \text{ cm}^{-2}$	0,200,1,00	dopé	
						Cap 140 Å	
10475	P1525-60	203	Al _{0,48} In _{0,53} As 200 Å	$\delta 5.10^{12} \mathrm{cm}^{-2}$	0,218/2,48		

tableau III-1 : bilan des résistances de contact obtenues sur les couches HEMT AlInAs/GaInAs/InP avec le contact Ni (25 Å)/Ge (400 Å)/Au (800 Å)/Ni (50 Å)/Au (600 Å) recuit à 315°C pendant 10 s.

On retrouvera dans l'annexe C le détail de ces couches et de leur utilisation. Ces structures comportent, pour la plupart, une couche de contact de 100 Å de GaInAs dopée 5.10^{18} cm⁻³. L'examen de ce tableau permet de conclure que la résistance de contact R_c est :

- d'autant plus faible que la résistance carrée est faible,
- liée à la structure de bande du matériau. Ainsi, on remarque que lorsque l'on remplace une partie de Al_{0,48}In_{0,52}As par un matériau avec lequel la différence de bande de conduction est nulle (Al_{0,2}In_{0,8}P), on ne modifie pas la valeur de R_C , alors que celle-ci croît lorsque l'on augmente l'énergie de la bande de conduction (Al_{0,3}In_{0,7}P ou Al_{0,65}In_{0,35}As).
- étroitement liée à l'épaisseur de la barrière de Schottky, l'épaisseur optimale pour le contact ohmique semblant être proche de 150 Å. Cela démontre qu'il faudrait optimiser la température de recuit pour chaque épaisseur de barrière.

Ce dernier point rejoint les remarques les plus fréquentes au sujet de la formation de ces contacts ohmiques. Comment une température de recuit aussi basse peut-elle former un contact ohmique ? Quel est son mécanisme de fonctionnement ? Les réponses sont données par l'analyse du profil de diffusion du contact ohmique dans l'hétérostructure.

b) Analyse de l'interface métal/hétérostructure

L'étude de la microstructure d'un contact ohmique similaire au nôtre (Ni (500 Å) /Ge (500 Å)/Au (1000 Å)/Ni (300 Å)/Au (1000 Å)), déposé dans les mêmes conditions, a été effectuée sur du GaInAs en volume (dopé 5.10¹⁸ cm⁻³) [31]. Bien que ce contact soit beaucoup plus épais que le nôtre, il est intéressant d'en analyser les résultats.

Les analyses Auger ont révélé qu'on observe déjà, avant recuit, une migration du Ni dans le GaInAs, ainsi que des interdiffusions Au-Ge et Ni-Ge aux interfaces de la métallisation. Le germanium traverse la couche supérieure d'or pour réagir avec le nickel et former un alliage Ni-Ge. Ces réactions peuvent être expliquées par l'échauffement de la métallisation lors du dépôt.

Après un recuit à 250°C, les auteurs observent peu de changement : le germanium continue de diffuser à travers la couche d'or supérieure et le temps de recuit n'a aucune influence. Pour une température de recuit de 350°C, le germanium a totalement traversé la couche d'or pour former l'alliage Ni-Ge dans la couche supérieure de Ni. La première couche de nickel continue, quant à elle, de diffuser dans le semi-conducteur.

A 400°C, la migration du nickel de la couche supérieure vers le semi-conducteur se poursuit, alors que le germanium continue de se propager vers la surface (sa concentration à l'interface métal/semi-conducteur diminue). Les éléments In, Ga et As diffusent dans la couche métallique, augmentant ainsi l'épaisseur de la couche d'interface avec la métallisation. L'arsenic réagit avec le nickel pour former un alliage NiAs, alors que l'indium crée avec l'or un alliage d'InAu. La couche d'interface métal/semi-conducteur, c'est-à-dire la zone formant le contact ohmique, est en fait formée d'alliages d'AuGa et de Ni-Ge-As.



figure III-6 : analyse XPS de l'interface contact ohmique/couche active après recuit 315°C - 10 s.

Les résultats que nous avons obtenus par analyse XPS, après recuit à 315°C pendant 10 secondes du contact ohmique que nous utilisons, sont illustrés sur la figure III-6. L'investigation sur les compositions a été menée jusqu'au substrat de phosphure d'indium. Un agrandissement de la zone d'interface entre la séquence métallique et la couche active a été effectué. L'analyse du spectre confirme plusieurs des phénomènes abordés précédemment. En effet, on assiste bien à l'interdiffusion du Ni et du Ge pour former un alliage NiGe.

D'après la figure III-6, la couche barrière d'AlInAs semble avoir été complètement absorbée par le contact métallique. On retrouve seulement une forte concentration d'aluminium en surface. Bien qu'il soit difficile de donner des compositions aux alliages formés, on peut cependant conclure que le contact ohmique est réalisé par la formation d'un (ou d') alliage(s) composé(s) de toutes les espèces à l'exception de l'aluminium. Tous les atomes de la métallisation semblent diffuser assez profondément dans la structure (jusqu'à la couche tampon en AlInAs), alors que ceux de l'épitaxie diffusent vers la surface (interdiffusion).

La diffusion en profondeur des éléments métalliques ne correspond cependant pas à la réalité. En effet, d'une part, la mesure est perturbée par l'élargissement du cratère d'analyse et, d'autre part, la détection des éléments chimiques est fonction de leur volatilité. Les analyses XPS ne permettent donc pas de restituer précisément l'épaisseur de chaque couche ni la profondeur exacte de leur diffusion.

Le lecteur qui souhaite approfondir ses connaissances sur les contacts ohmiques, notamment sur la corrélation entre l'aspect microstructural du contact ohmique et ses propriétés électriques, pourra consulter les ouvrages édités par L. J. Brillson [32] et A. Katz [33].

5. Fiabilité des contacts ohmiques

Bien qu'aucun test spécifique n'ait été entrepris, notons que nous n'avons pas rencontré de problèmes particuliers de fiabilité concernant les contacts ohmiques. Les problèmes de fiabilité généralement rencontrés sont la conséquence d'une interdiffusion métal/semi-conducteur importante, de la coupure de la métallisation par électromigration, ou du court-circuit interélectrode dû à la migration du métal sous l'effet du champ électrique. Nous avons cependant vérifié que les résistances des contacts ohmiques n'évoluaient pas, ni en cours de fabrication, ni au cours du temps. Notons toutefois que nos procédés de fabrication ne font pas intervenir de recuit à des températures supérieures à 300°C, alors que la morphologie du contact se dégrade pour des températures de recuit supérieures à 400°C [16]. La bonne morphologie du contact est illustrée par la figure III-7.



figure III-7 : négatif d'une photographie réalisée en microscopie électronique à balayage d'un contact ohmique Ni (25 Å)/Ge (400 Å)/Au (800 Å)/Ni (50 Å)/Au (600 Å) recuit à 315°C pendant 10 s.

Cependant, l'industrialisation de la filière InP demanderait le développement de contacts ohmiques capables de résister à des températures de recuit supérieures. La fabrication de contacts performants, résistant à des températures élevées a déjà été rapportée [23, 24, 25].

6. Lithographie des contacts ohmiques

Pour réaliser un contact ohmique de qualité, il faut également maîtriser sa définition. L'aspect le plus sensible en lithographie est la définition correcte d'un canal de faible dimension : nous avons employé pour la majorité de nos études une distance source-drain de 1,3 μ m. Bien que réalisée par lithographie électronique, l'écriture des contacts ohmiques n'est pas aussi simple qu'il n'y paraît. En effet, le masqueur électronique peut fonctionner à trois tensions (20 kV, 50 kV et 100 kV), mais ses réglages ne sont pas optimisés pour un fonctionnement à 20 kV, tension pourtant très intéressante, car elle permet d'obtenir un profil *lift-off* avec une monocouche de résine.

Nous nous sommes alors orientés vers l'écriture des contacts ohmiques à 50 kV avec une bicouche de résines Copolymère/PMMA [34, 35]. Nous verrons que ce procédé, bien que capable de satisfaire à nos exigences, est d'une utilisation très peu souple. Pour illustrer cela, nous comparons les résultats obtenus avec une bicouche à 50 kV, avec ceux obtenus avec une monocouche à 20 kV [36].

a) Bicouche P(MMA-8,5 % MAA)/PMMA 50 K

Outre la nécessité de réaliser une bicouche, la difficulté de travailler à 50 kV est liée aux effets de proximité importants à cette tension. Nous procédons bien sûr à une correction logicielle de ces effets, mais nous ne pouvons pas réaliser une correction avec plus de 8 doses différentes car le masqueur électronique ne possède que 8 fréquences différentes. Pour mieux comprendre ce problème, il est utile de consulter la figure III-8 illustrant le découpage en doses à 20 kV et 50 kV pour une bicouche.



figure III-8 : corrections de proximité effectuées pour la réalisation de contacts ohmiques pour un transistor en T (canaux de 1,3 μm) avec une bicouche copolymère (3700 Å) / PMMA 50K (600 Å). Comparaison entre les tensions 20 kV et 50 kV.

Le découpage à 50 kV n'est pas suffisamment fin pour autoriser une définition correcte du canal. Ainsi, la définition de l'espace source-drain est très sensible à la dose utilisée et au temps de révélation. La figure III-9 illustre ce problème : elle représente l'ouverture de contacts ohmiques, de 10 μ m de largeur, séparés de 1,3 μ m, dans une bicouche copolymère/PMMA de 7000 Å (6300 Å + 700 Å).



figure III-9 : problème de définition du canal avec une bicouche de 7000 Å à 50 kV en utilisant la correction de proximité, une dose de 145 μ C/cm² et un temps de révélation de 1 mn dans une solution de MIBK:IPA (1:2).

Puisque l'épaisseur des contacts ohmiques ne nécessite pas une bicouche aussi épaisse, nous avons réduit son épaisseur à 4300 Å (3700 Å de copolymère + 600 Å de PMMA 50 K), afin d'améliorer la définition du contact. L'observation des motifs obtenus en faisant varier la dose de base, pour un temps de révélation de 1 mn dans une solution de MIBK:IPA (1:2), a permis de conclure quant aux potentialités de la bicouche.

En effet, nous avons obtenu des résultats tout à fait satisfaisants [36]. Cependant les doses qui permettent d'obtenir ce type de résultats sont contenues dans une fourchette assez étroite (entre 120 et 125 μ C/cm²). Au-delà de 130 μ C/cm² le problème de définition illustré sur la figure III-9 commence à apparaître. Ceci confirme que la définition des contacts ohmiques à 50 kV est très sensible au temps de révélation : quelques secondes en plus du temps nécessaire conduisent à une déformation du canal, c'est-à-dire à une réduction non homogène de l'espace source-drain. Il est donc très difficile de contrôler précisément la longueur du canal.

En conclusion, l'écriture de canaux étroits à 50 kV est possible, mais hasardeuse dans la mesure où ce procédé manque de souplesse. De plus, il paraît évident qu'il est complètement inadapté à l'écriture de canaux très courts, de longueur inférieure à 1 µm.

b) Monocouche PMMA 950 K

Bien que le masqueur électronique ne soit pas optimisé pour écrire à cette énergie, nous avons choisi d'étudier la solution séduisante, que représente l'écriture à 20 kV sur une monocouche de résine. En effet, comme cela est illustré sur la figure III-8 (la correction est comparable à celle que l'on obtient avec une monocouche), à 20 kV toutes les doses à notre disposition sont utilisées pour écrire le contour du contact ohmique. L'utilisation d'une monocouche fine de 3500 Å de PMMA 950 K est un atout supplémentaire pour l'obtention d'une bonne résolution.

Les résultats obtenus sont à la hauteur de nos espérances, puisque d'une part le résultat est parfait pour des doses de base de l'ordre de 100 μ C/cm², et d'autre part la fourchette de doses générant de bons résultats est assez large ($\approx 30 \ \mu$ C/cm²). De plus l'utilisation de doses manifestement trop élevées ne conduit pas à une déformation du canal, mais seulement à sa réduction.

Afin de tester les limites d'une telle technique, nous avons insolé différents contacts ohmiques de canaux de 1,7 µm à 300 nm. L'observation au MEB de motifs métallisés a permis de confirmer le respect des dimensions pour une fourchette de doses assez large. Ces résultats sont condensés dans le tableau III-2.

Canal (μm) Dose (μC/cm²)	1,7	1,5	1,3	1,1	0,9	0,7	0,5	0,3
105	1,71	1,48	1,26	1,06	0,83	0,62	0,42	0,24
135	1,63	1,41	1,19	1,01	0,79	0,58	0,31	-

tableau III-2 : comparaison entre les dimensions des canaux dessinés et les dimensions obtenues après l'écriture de contacts ohmiques à 20 kV sur une monocouche de 3500 Å de PMMA 950 K en fonction de la dose utilisée.



figure III-10 : réalisation de contacts ohmiques à 20 kV avec une monocouche de 3500 Å de PMMA 950K (métallisation de 1000 Å de titane), a) Canal de 1,3 μ m visé (dose de 105 μ C/cm²), b) Canal de 0,3 μ m visé (dose de 100 μ C/cm²).

La définition d'un canal de 1,3 μ m, avec une dose de 100 μ C/cm², est illustrée sur la figure III-10-a. Ces mesures ayant été effectuées au MEB, la deuxième décimale est sujette à caution. Le résultat le plus remarquable est la possibilité de pouvoir écrire très proprement des

canaux inférieurs à 300 nm (figure III-10-b), ce qui est impossible à 50 kV. L'écriture à 20 kV semble donc très avantageuse dans la mesure où, d'une part, on peut obtenir un profil *lift-off* avec une monocouche, et, d'autre part, l'écriture est de grande qualité car les effets de proximité à grande distance sont négligeables¹.

En conclusion, pour la réalisation des contacts ohmiques, nous avons choisi de travailler avec une monocouche de 3500 Å de PMMA 950K, à une tension de 20 kV et en utilisant la correction de proximité.

D. Isolation des composants

L'isolation des composants amène deux préoccupations : l'isolation entre les composants et la lutte contre les courants de fuite pouvant apparaître dans le composant. Ces isolations peuvent être réalisées par attaque chimique de la zone active ou par implantation ionique autour du composant.

L'isolation par implantation ionique est très intéressante, car elle permet de conserver une technologie planaire. On s'affranchit ainsi des problèmes de connexion entre la grille du transistor et son accès. L'implantation ionique [37] est une technique connue depuis longtemps pour la fabrication de contacts ohmiques auto-alignés sur la grille, que ce soit en technologie silicium, GaAs [38] ou InP [39]. Elle est également utilisée pour réaliser le canal d'un transistor [40, 41], des fils quantiques [42] ou encore améliorer le contact Schottky de grille [43]. L'implantation a fait l'objet de diverses études sur les matériaux GaAs et InP [44, 45, 46, 47]. L'isolation d'hétérostructures, qui a fait l'objet de nombreuses études au laboratoire [29, 30] sur les filières AlInAs/GaInAs métamorphique sur GaAs et adaptée en maille sur InP, est délicate en raison de la présence de matériaux à petit gap (GaInAs) difficiles à rendre isolants [48, 49]. Les résultats obtenus ont montré qu'on pouvait isoler efficacement les composants entre eux avec des résistances d'isolation d'environ 30 M Ω /carré par implantation d'ions argon (Ar+) [50, 51] : l'isolation est réalisée par la génération de défauts, et par l'interdiffusion des couches d'AlInAs et de GaInAs pendant le recuit d'implantation.

Bien que de tels résultats militent pour l'isolation par implantation ionique, nous n'avons pas utilisé cette technique. En effet, les procédures d'implantation compliquent et rallongent la fabrication d'un composant. De plus, il faut réajuster les paramètres de l'implantation pour chaque type d'hétérostructure (énergies, espèces à implanter, recuit). Comme une grande partie de notre travail consiste à étudier l'impact de la structure épitaxiale sur les performances des composants, une étude d'implantation aurait été nécessaire avant chaque fabrication. Un argument supplémentaire plaide pour l'isolation par gravure : les profondeurs à graver pour isoler nos composants sont de

¹ Les effets de proximité à grande distance étant négligeables, de très bonnes écritures ont été réalisées à 20 kV sans correction de proximité.

l'ordre de 1000 à 1500 Å. Les problèmes liés au relief de gravure sont, par conséquent, peu nombreux.

1. Gravure par voie humide des hétérostructures AlInAs/GaInAs

L'isolation par gravure conduit à la formation de ce que l'on appelle communément un "mésa"² (figure III-1). Les limites de cette gravure sont définies par photolithographie, puisqu'une précision de l'ordre du micromètre est suffisante. Nous avons choisi d'isoler nos composants par gravure par voie humide plutôt que d'utiliser la gravure ionique réactive (CH4/H2 et SiCl4), plus lourde à mettre en œuvre, et ne permettant pas d'obtenir de profil de gravure à 45° qui facilite la montée de grille. La gravure de structures AlInAs/GaInAs par une solution à base d'acide sulfurique (H₂SO₄/H₂O₂/H₂O) a été écartée, car elle aboutissait à une sur-gravure importante du pied du mésa [52]. La solution à base d'acide orthophosphorique et de peroxyde d'hydrogène (eau oxygénée) H₃PO₄/H₂O₂/H₂O (5:1:40) a donné les meilleurs résultats avec une vitesse de gravure d'hétérostructures Al_{0,48}In_{0,52}As/Ga_{0,47}In_{0,53}As d'environ 1700 Å/mn. Rappelons que pour offrir à la descente de grille un flanc de mésa de 45°, il convient d'orienter convenablement ces grilles par rapport à la direction cristallographique. Dans la pratique, on oriente les grilles perpendiculairement au grand méplat de la couche, c'est-à-dire suivant la direction [01 $\overline{1}$].

2. Sous-gravure latérale du canal de GaInAs

L'inconvénient majeur de l'isolation par gravure est d'offrir un contact entre le canal de GaInAs et la descente de la grille. Ce contact provoque un courant de fuite de grille parasite, qu'il convient d'éliminer, car il réduit la tenue en inverse du contact Schottky et limite la tension de claquage du composant [53]. Différentes solutions ont été proposées pour remédier à ce problème :

- déposer, après gravure, une couche de diélectrique, qui est ensuite ouverte sur le dessus du mésa afin de réaliser le contact de grille et son accès. Le principal inconvénient de cette solution est qu'elle impose la passivation du composant et la gravure du diélectrique au moyen d'un plasma, ce qui peut causer des dégradations. De plus, l'adhérence de la descente de grille sur un diélectrique comme le nitrure n'est pas très bonne.
- réaliser l'isolation après dépôt de la grille. La grille se trouve alors suspendue entre le composant et le plot d'accès [54, 55]. Cette technique, intéressante pour des grilles longues, n'est pas applicable pour des grilles largement submicroniques avec des risques de rupture de la grille suspendue.

² Ce terme provient de l'espagnol "mesa" désignant un plateau (géographie) ou une table.

 sous-graver latéralement le canal par une attaque sélective du GaInAs : un gap d'air sépare alors la grille du canal [56]. Nous avons choisi ce procédé car, réalisable juste après la gravure d'isolation entre composants, il n'introduit aucune perturbation sur la suite de la fabrication. La solution de gravure utilisée est la même que pour la réalisation du fossé de grille (Acide succinique/Peroxyde d'hydrogène).

3. Gravure par voie humide des matériaux phosphorés

L'optimisation de la structure épitaxiale des composants nous a amenés à insérer des séquences de matériaux phosphorés (AlInP, InP) dans nos couches. Puisque la gravure $H_3PO_4/H_2O_2/H_2O$ est sélective par rapport aux matériaux phosphorés, il a fallu utiliser d'autres solutions. Pour graver ce type de matériau, la première démarche est d'employer des solutions d'attaque à base d'acide chlorhydrique [57, 58]. Une solution intéressante est $HCl/H_2O_2/H_2O$, qui permet une gravure non sélective des matériaux phosphorés et arséniés. L'inconvénient est que l'ion Cl⁻ réagit avec l'eau oxygénée pour former du chlore (Cl₂), qui s'évapore de la solution sous forme gazeuse. Nous avons pu constater que la vitesse de gravure varie alors très fortement avec le temps et que ce type d'attaque est très peu reproductible.

C'est pourquoi M. Zaknoune [59] a développé, pour les besoins de la filière AlGaInP/GaAs, une gravure à base d'acide iodique (HIO₃) et d'acide chlorydrique [60, 61], que nous avons pu tester sur nos structures. Cette solution grave également les structures à base d'AlInAs et de GaInAs à des vitesses très reproductibles. Le seul inconvénient que nous avons pu noter, est l'apparition d'une forte sur-gravure au pied du mésa, semblable à celle précédemment évoquée avec l'acide sulfurique. La figure III-11 illustre ce phénomène lors de la gravure d'une hétérostructure AlInAs/GaInAs avec une solution d'HIO₃/HCl/H₂O (1:1:30).



figure III-11 : négatif d'une photographie réalisée au MEB d'une sur-gravure observée après gravure d'une hétérostructure AlInAs/GaInAs par la solution HIO₃/HCl/H₂O (1:1:30) pendant 1 minute.

La sur-gravure au pied du mésa peut atteindre deux à trois fois la gravure éloignée du mésa³. Comme le seuil maximum de gravure souhaité était de 1000 Å, nous nous retrouvions avec des profondeurs de gravure de l'ordre de 3000 Å, susceptibles d'être préjudiciables à la remontée d'une grille courte. Pour pallier à cet inconvénient, il convient de faire remonter l'accès de grille jusque sur le mésa, ce qui induit toutefois des capacités parasites.

Cela nous a orientés vers l'utilisation des solutions HCl/H₂O ou HCl/H₂O/H₃PO₄ efficaces pour graver les matériaux phosphorés, mais sélectives par rapport aux matériaux arséniés. Par conséquent, nous avons été contraints d'utiliser différentes solutions de gravure pour opérer sur AlInAs/GaInAs et AlInP/InP, ce qui rend l'isolation par gravure quelque peu fastidieuse.

E. Gravure du fossé de grille

La réalisation du fossé de grille, communément appelée *recess*, est l'étape qui consiste à graver la couche de GaInAs, afin de venir déposer le contact Schottky de grille sur le matériau AlInAs. Cette étape intervient juste après la définition d'un profil en té, qui peut être obtenu en utilisant les technologies "nitrure" ou "multicouche de résines" décrites ultérieurement. Cette étape, ainsi que l'étape de métallisation de la grille, sont certainement les <u>étapes les plus délicates</u> dans la réalisation d'un composant. La gravure du fossé de grille détermine :

- la tension de pincement du composant liée à la profondeur de gravure de la couche barrière d'AlInAs, et à l'état de la surface gravée existant avant métallisation.
- la qualité du contrôle de charges : la présence d'un oxyde ou de pièges de surface peut influencer les caractéristiques du composant.
- la conductance de sortie du transistor, sa tenue en tension, etc. En effet, la largeur du fossé de grille influence tous ces paramètres (et bien d'autres !), puisqu'elle modifie la carte du champ électrique dans le composant, la répartition des porteurs, etc.

Tous ces aspects, mais aussi la reproductibilité de cette étape, ont fait l'objet d'études détaillées dans le paragraphe suivant.

1. Le choix d'une gravure sélective

Deux techniques sont envisageables pour graver le fossé de grille : la gravure ionique réactive (voie sèche) ou la gravure chimique (voie humide). Quel que soit le moyen de gravure employé, il est intéressant de pouvoir utiliser une gravure sélective, qui attaque la couche de contact mais qui épargne la barrière.

³ Ce problème, moins prononcé semble-t-il sur les structures AlGaInP/GaAs, a permis à M. Zaknoune de réaliser des composants sans rencontrer de difficulté particulière pour la descente de grille.

a) La gravure ionique réactive

L'avantage de la réalisation du fossé de grille par voie sèche est d'obtenir un rendement de fabrication élevé, ainsi qu'une grande uniformité et une grande reproductibilité de la gravure.

Les premières gravures sélectives de GaInAs par rapport à AlInAs ont été obtenues par utilisation d'un mélange hydrogène-méthane (CH4/H2). Des essais de C. Lauterbach *et al* [62] à ceux de H. C. Duran, W. Patrick, *et al* [63, 64, 65, 66], la sélectivité a été améliorée de 25 à 130. De l'argon peut même être ajouté au mélange méthane-hydrogène pour améliorer la gravure [67]. L'inconvénient majeur de ce type de gravure est l'obligation d'utiliser des tensions d'autopolarisation du plasma élevées, afin de pouvoir obtenir des sélectivités satisfaisantes. Cela peut endommager le matériau, et créer des pièges de surface. Les contacts Schottky alors obtenus sont instables, et présentent des courants de fuite supérieurs à ceux observés pour des contacts Schottky déposés dans un fossé de grille réalisé par voie humide [65, 68]. De plus, graver avec les gaz présentés précédemment conduit à la formation d'une fine couche de polymère à la surface d'AlInAs, qu'il convient d'enlever avec un plasma oxygène. On rapporte également l'utilisation d'une attaque à l'acide fluorhydrique tamponné pour graver la zone endommagée par le plasma [67], alors que d'autres publications affirment ne pas observer de dégradations [63].

La littérature fait aussi état de gravures avec le gaz CHF3Br par voie photochimique [69] (sélectivité de 25), et avec le mélange CHF3/BCl3 [70,71, 72] qui possède une sélectivité de 2,7.

Les gravures les plus intéressantes semblent être obtenues en utilisant du bromure d'hydrogène (HBr). L'utilisation de ce gaz pur permet d'atteindre une sélectivité de 160 [73, 74]. Toutefois des problèmes de dégradation dus à une diffusion de l'hydrogène dans la couche (environ 20 nm) ont été révélés par S. K. Murad *et al* [75], qui ont remédié à ce problème en proposant un mélange SiCl₄/SiF₄/HBr qui offre une sélectivité de 600. La sélectivité de gravure est alors obtenue par la formation d'une couche d'arrêt AlF₃ à la surface de l'AlInAs. Notons que cette solution grave le nitrure de façon lente.

L'inconvénient majeur de la gravure par voie sèche ne semble donc plus être la sélectivité, mais plutôt les dégradations qu'il semble difficile d'éviter [54]. Cependant, des résultats récents ont montré que la gravure méthane-hydrogène pouvait s'avérer moins dégradante qu'une gravure par voie humide [76]. Toutefois, il n'est pas aisé de réaliser d'importantes sous-gravures sous le masque de résine par cette technique, ce qui interdit la réalisation de larges fossés de grille.

Compte tenu de tous ces éléments, les études menées au laboratoire se sont focalisées sur les gravures par voie humide.

141

b) La gravure par voie humide

Les ouvertures du profil de la grille en T sont réalisées en utilisant des résines PMMA et P(MMA-MAA), et éventuellement du nitrure. La présence de nitrure est un élément à prendre en compte dans le choix des gaz pour la gravure ionique réactive. De même, les résines PMMA, mais surtout le copolymère P(MMA-MAA), ne supportent pas les attaques basiques. La gravure du fossé de grille par voie humide ne peut donc se faire qu'en milieu acide, d'où le choix de solutions d'attaque basées sur les acides organiques comme l'acide citrique ou l'acide succinique.

i) Acide citrique

Les premiers essais de gravure sélective du GaInAs par rapport à AlInAs ont été réalisés au laboratoire par H. Fourré [30] en utilisant des solutions à base d'acide citrique (AC : $C_6H_8O_7$ ou plus exactement $C_3H_4(OH)(COOH)_3$) et de peroxyde d'hydrogène. Ces solutions sont connues pour attaquer avec une bonne sélectivité (entre 50 et 100) de nombreux matériaux III-V : GaAs par rapport à AlGaAs [77], ou AlAs [78] et GaAs(Sb) par rapport à (Al)GaSb [79], etc. La littérature a également fait état de sélectivités de gravure, de l'ordre de 25 [80, 81, 82], 30 [83] et 60 [84] entre Ga_{0,47}In_{0,53}As et Al_{0,48}In_{0,52}As. Le meilleur résultat obtenu par H. Fourré a permis d'obtenir une sélectivité de 17 avec une vitesse d'attaque de Al_{0,48}In_{0,52}As de l'ordre de 100 Å/mn. Compte tenu de cette vitesse d'attaque, H. Fourré et F. Diette ont abandonné l'acide citrique pour l'acide succinique.

ii) Acide succinique

Une solution d'acide succinique (AS : HOOCCH₂CH₂COOH, c'est-à-dire C₄H₆O₄), tamponnée à pH=5 avec de l'ammoniaque (NH₄OH) et du peroxyde d'hydrogène a été utilisée par T. P. Broekaert *et al* pour graver sélectivement GaAlInAs par rapport à AlAs [85, 86]. A. J. Tang *et al* ont obtenu une sélectivité supérieure à 20 entre (Al_xGa_{1-x})InAs et Al_{0,48}In_{0,52}As pour des valeurs de x<0,8 [87]. Les essais réalisés par H. Fourré et F. Diette ont montré qu'il était possible d'atteindre une sélectivité de 70 entre Ga_{0,47}In_{0,53}As et Al_{0,48}In_{0,52}As avec une solution (AS:NH₄OH):H₂O₂ (30:4) [88]. Ils ont également obtenu une sélectivité supérieure à 1000 entre Ga_{0,73}In_{0,27}As et Al_{0,73}In_{0,27}As avec une solution (AS:NH₄OH):H₂O₂ (30:1), confirmant ainsi que la sélectivité est d'autant plus importante que le taux d'aluminium dans la barrière est élevé [89]. En effet, la vitesse d'attaque de AlInAs diminue lorsque la solubilité des produits de l'oxydation de l'aluminium décroît. La sélectivité entre GaInAs et AlInAs est donc liée à une passivation de la surface par des oxydes d'aluminium. A pH=5, la solubilité des produits de l'oxydation de l'aluminium est minimum [85].

Par conséquent, la solution (AS:NH4OH):H2O2 (30:4) a été retenue pour la réalisation des fossés de grille sur la filière InP. Les essais réalisés sur des structures AlInAs/GaInAs

adaptées en maille sur InP, possédant une couche de contact de GaInAs de 100 Å pour une ouverture du pied de grille de 0,1 μ m, ont conclu à une vitesse de gravure verticale de GaInAs de 750 Å/mn et d'environ 17 Å/mn pour AlInAs. Le *cap* de GaInAs est très rapidement gravé (en moins de 10 s). La vitesse de gravure latérale du GaInAs est d'environ 115 Å/mn. Ainsi, pour une ouverture du pied de grille de 0,1 μ m et une couche de GaInAs de 100 Å, un temps de gravure de 1'30" conduira à une largeur totale du fossé de grille de 270 nm, et à une profondeur gravée de 150 Å⁴.

Toutes ces vitesses sont, bien sûr, très dépendantes de la largueur de l'ouverture du pied de grille, mais aussi de la qualité de la solution de gravure. En effet, nous avons observé des pertes de sélectivité avec l'utilisation de peroxyde d'hydrogène périmé.

Il faut donc retenir que la gravure que nous utilisons n'est pas totalement sélective ; graver longtemps conduit à élargir le fossé de grille et à réduire l'épaisseur de la barrière, ce qui modifie la tension de pincement et le courant dans la structure. Nous reviendrons sur ce point.

iii) Barrière en matériau phosphoré

Le remplacement de la barrière d'AlInAs par un matériau contenant du phosphore (InP, GaInP, AlInP) est une solution que nous avons étudiée, et qui est présentée dans le chapitre suivant. Elle permet de graver le *cap* de GaInAs avec une sélectivité très importante par rapport à ces matériaux, ce qui assure un contrôle précis de la tension de pincement. On peut alors utiliser indistinctement une solution (AS:NH4OH):H₂O₂ ou une solution H₃PO₄/H₂O₂/H₂O.

2. Importance de l'état de la surface avant et après gravure

La gravure par voie humide présente le désavantage d'être moins homogène et moins reproductible que la gravure sèche. Ces problèmes sont liés à la sélectivité de la gravure, au mouillage de l'échantillon par la solution d'attaque (problème d'autant plus important que les dimensions sont faibles) et à la présence d'oxyde(s) gênant l'initiation de la gravure.

Le premier élément a été résolu par l'utilisation de la solution acide succinique/ammoniac/peroxyde d'hydrogène. Les deux autres points ont été étudiés en collaboration avec M. Zaknoune. Ces études se sont appuyées sur des analyses XPS réalisées par X. Wallart. Elles ont également permis de mettre en évidence le rôle de la désoxydation après gravure.

⁴ En effet, les résultats présentés dans les thèses de H. Fourré et F. Diette montrent qu'avant de saturer à une vitesse d'attaque d'AlInAs de 17 Å/mn, la solution grave assez rapidement 20 Å d'AlInAs (gravure des 100 Å de GaInAs et de 20 Å d'AlInAs en 30 s).

Ces travaux ont été motivés par la non-reproductibilité des caractéristiques des diodes Schottky de grille que nous obtenions sans préparation de surface. Rarement mauvaises, ces diodes présentaient des tenues en inverse variables et des facteurs d'idéalité pouvant être supérieurs à 2.

Avant d'aborder les résultats de ces études, faisons un rappel sur les états de surface afin de bien comprendre les enjeux de la préparation de surface.

a) Etats de surface et oxydes natifs

A la surface libre d'un matériau, la périodicité cristalline est rompue : les orbitales atomiques, qui génèrent les liaisons pendantes assurant dans le matériau en volume la formation du réseau cristallin, se recombinent et donnent naissance à des états, dont les niveaux d'énergie peuvent se situer dans la bande interdite⁵. On définit ainsi une densité d'états de surface.

De même, à l'interface de matériaux, on peut définir une densité d'états d'interface. Ces états favorisent la recombinaison en surface et, s'ils sont nombreux, piègent le potentiel chimique en général en milieu de bande interdite⁶. Ces pièges introduisent une charge de surface, qui modifie le potentiel de surface lorsque cette interface est mise à l'air après gravure. Le potentiel de surface, qui est un phénomène intrinsèque au matériau, peut, pour des valeurs importantes, déserter une région située en profondeur et ainsi limiter le courant de drain du transistor. De tels pièges, à l'interface entre la couche de contact en GaInAs et la barrière Schottky en AlInAs, ont déjà été rapportés [90].

La croissance d'oxydes natifs à la surface du semi-conducteur, que ce soit sur le *cap* de GaInAs ou au fond du fossé de grille sur AlInAs, introduit des états et des pièges qui désertent le canal : il se forme un mélange hétérogène d'oxydes des différents constituants, qui modifie la stœchiométrie et crée des défauts. La croissance de cette couche empiète sur le semi-conducteur de manière inhomogène et désordonnée. Ces états de surface sont des états extrinsèques. Dans notre cas, il faut s'affranchir des oxydes présents à la surface de GaInAs avant la réalisation du fossé de grille ainsi que de ceux qui sont présents sur la surface d'AlInAs après réalisation de ce fossé. Puisque la présence d'aluminium dans la barrière d'AlInAs est très favorable à la croissance d'oxyde [91], il faudra également réaliser une passivation de la surface du composant. Nous évoquerons ce point plus loin dans ce travail.

Les travaux que nous présentons maintenant traitent des conséquences des états d'interface sur le contact métal/semi-conducteur de grille.

⁵ Les états électroniques dans le volume du semi-conducteur sont, d'une part les bandes de valence et de conduction, résultant de la périodicité du réseau cristallin, et d'autre part les états discrets associés aux donneurs et accepteurs ou aux centres profonds.

⁶ Une variation du potentiel chimique découvrirait ou couvrirait un nombre important d'états, qu'il faudrait combler par des courants d'électrons entre le volume et la surface.

b) Etat de surface avant gravure

i) Quelle désoxydation de surface ?

Avant gravure du fossé de grille la surface de GaInAs est recouverte d'oxydes natifs. Les analyses XPS⁷ ont révélé des oxydes d'arsenic (As₂O₅ et As₂O₃, avec As₂O₅ probablement au-dessus), d'indium (In₂O₃) et de gallium (Ga₂O₃). Si la plaquette a subi un laquage auparavant, on retrouve alors presque deux fois plus de carbone en surface. Différentes solutions chimiques ont été étudiées afin de désoxyder la surface : HCl:H₂O (1:5), NH₄OH:H₂O (1:10) et (AS:NH₄OH):H₂O (1:4).

La solution d'acide succinique dilué a peu d'action sur les oxydes d'indium, alors qu'elle favorise la création d'oxydes d'arsenic (As₂O₃) et surtout de gallium (Ga₂O₃).

La solution d'ammoniaque dilué élimine As₂O₅, mais laisse une quantité assez importante d'As₂O₃ et d'oxydes d'indium et de gallium.

La solution d'acide chlorhydrique dilué est très efficace pour enlever les oxydes d'arsenic, mais ce traitement introduit une composante As métallique. C'est en outre la solution qui laisse le moins d' In_2O_3 , alors qu'elle laisse en surface une quantité de Ga_2O_3 équivalente à celle qui reste après un traitement avec de l'ammoniaque dilué.

En conclusion, nous avons choisi d'utiliser une solution d'acide chlorhydrique dilué pour désoxyder la surface avant gravure, sachant toutefois que ce traitement induit la formation d'une composante d'arsenic métallique.

ii) Impact de la désoxydation sur la mouillabilité

La désoxydation HCl:H₂O permet d'améliorer la mouillabilité de l'échantillon. En effet, la solution de gravure (AS:NH₄OH):H₂O₂ mouille très mal l'échantillon, ce qui se traduit par la non-gravure de certains motifs, ou par leur gravure partielle, comme illustré sur la figure III-12. Ce problème est d'autant plus perceptible, que les ouvertures de pied de grille sont courtes, menaçant ainsi le rendement de fabrication.

Les rendements obtenus, en pratiquant la désoxydation, pour la fabrication des composants en T ou Π , c'est-à-dire comportant deux doigts, sont suffisamment importants pour nous contenter de cette étape. Cependant, la réalisation de composants de la filière métamorphique sur GaAs (présence de *cross-hatching*), de même que l'élaboration sur InP de composants de puissance multidoigt, a demandé des analyses plus poussées en ce qui concerne l'homogénéité de la gravure. Ces études, réalisées par M. Zaknoune et S. Bollaert, ont conclu à la nécessité d'utiliser un

⁷ Toutes les études sur la désoxydation des surfaces ont été réalisées en collaboration avec M. Zaknoune et X. Wallart (analyses XPS).

agent mouillant avant gravure. Celui-ci est un tensioactif (savon) permettant de rendre la surface de gravure hydrophile.



figure III-12 : illustration du problème de mouillage lors de la gravure, la lithographie du pied de grille est indiquée.

c) Etat de surface après gravure

i) Problèmes rencontrés sans désoxydation

Bien que nous réalisions un léger bombardement d'ions Ar^+ dans le bâti de métallisation, l'état de surface avant introduction dans le bâti de métallisation conditionne les caractéristiques du composant. Ainsi, la présence d'un oxyde aboutit à une très bonne tenue en inverse de la diode Schottky (des tenues en tension supérieures à 10 V ont été obtenues sur Al_{0,48}In_{0,52}As pour des longueurs de grille 0,1 µm), mais avec un mauvais facteur d'idéalité (>2). Les tensions de pincement observées sont alors beaucoup plus élevées que celles escomptées. Des problèmes similaires sont apparus avec l'utilisation d'un agent mouillant ou encore en utilisant l'acide orthophosphorique comme désoxydant. Nous avons en effet constaté, que l'agent mouillant accrochait tellement la surface (c'est son rôle), qu'on pouvait le retrouver déposé au fond du *recess* et sur le *cap* en fin de gravure. De même, l'utilisation d'une solution H₃PO₄:H₂O, pour désoxyder l'échantillon en fin de gravure, a montré que l'acide orthophosphorique était tellement visqueux qu'il restait collé à la surface.

De manière générale, tous ces problèmes se traduisent par les mêmes maux :

 une élévation de la tension de pincement : une tension de pincement de -2,5 V (avant recuit de la grille Ti/Pt/Au) a été mesurée, alors que son estimation était de -0,6 V. Après recuit du composant la tension de pincement était de -0,9 V et le facteur d'idéalité voisin de 2 (Opération 10437).

- une allure atypique de la caractéristique courant-tension comme celle de la figure III-13. On observe un coude (kink)⁸ correspondant à une forte réduction du courant de drain à faible polarisation. Le courant normal est "libéré" en élevant la tension source-drain. Notons que ce coude, lorsqu'il apparaît, est observable après gravure, avant dépôt de la grille. Ce phénomène ne peut être attribué à des pièges profonds dans le volume du matériau [92], dans la mesure où des composants exempts de kink ont été réalisés sur la même épitaxie.
- une sensibilité de cette caractéristique à la lumière. Elle se traduit par une modulation du courant avant le coude, en fonction de l'intensité lumineuse. En hyperfréquence, certains composants n'ont pu être mesurés que dans l'obscurité.



figure III-13 : allure atypique d'une caractéristique I-V due à la présence d'états de surface (pièges) ou d'oxydes au fond du fossé de grille ($V_{GS max}=0,4 V$, pas de 0,2 V).

Tous ces éléments révèlent la présence d'une "couche isolante" entre le semiconducteur et la métallisation, ou/et la présence d'états d'interface et de pièges à la surface du fossé de grille. Nous verrons que des caractéristiques similaires peuvent être obtenues après l'exposition du fossé de grille à un plasma de dépôt ou de gravure. Conclure définitivement sur ces aspects exige des études plus poussées. Nous avons préféré concentrer nos efforts sur les moyens d'éviter ces problèmes : désoxyder la surface.

ii) Quelle désoxydation ?

Différentes solutions ont été testées. On constate sur les analyses XPS, présentées sur la figure III-14, l'efficacité d'une désoxydation du fossé de grille par une solution chimique HCl:H₂O.

⁸ On reviendra sur cet aspect lorsque nous traiterons de l'effet kink au chapitre IV.



figure III-14 : analyses XPS réalisées sur AlInAs après gravure chimique du cap de GaInAs. Sont comparées, les composantes oxydées (Ox) et non-oxydées (NOx) obtenues pour chaque élément chimique (Al, In, As) et pour des échantillons ayant été rincés à l'eau désionisée, ou désoxydés par une solution HCl:H₂O (1:5).

Nous comparons, sur la figure III-14, les analyses XPS réalisées sur deux échantillons différents. Avant gravure du *cap* de GaInAs, les deux échantillons ont été désoxydés avec une solution HCl:H₂O (1:5) pendant 2 mn. Après gravure du *cap*, par une solution (AS:NH₄OH):H₂O, un échantillon a été rincé à l'eau désionisée (figures de gauche) alors que l'autre a été désoxydé avec une solution HCl:H₂O (1:5) pendant 2 mn (figures de droite). Pour chaque échantillon nous comparons les spectres XPS pour chaque élément chimique de la barrière : aluminium (figures du haut), indium (figures du milieu) et arsenic (figures du bas). Ces spectres représentent l'intensité des composantes des éléments chimiques, exprimée en unité arbitraire (coups par seconde), en fonction de l'énergie de liaison. Ils correspondent à des analyses à faible angle d'abrasion (25°), c'est-à-dire en surface. Les composantes oxydées (Ox) et non-oxydées (NOx) sont indiquées sur les spectres.

Ces spectres montrent que, sans désoxydation, la surface d'AlInAs est recouverte d'oxydes. A partir des différentes composantes des spectres, nous pouvons tenter d'identifier les oxydes :

- d'aluminium : Al_2O_3 ($Al2p^{1/2}Ox$ et $Al2p^{3/2}Ox$),
- d'indium : In_2O_3 et $In_2(OH)_3$ ($In_3s^{5/2}Ox$),
- d'arsenic : As₂O₃ et As₂O₅ (As₂p^{3/2} Ox), présents majoritairement.

Nous constatons, qu'une solution d'acide chlorhydrique dilué (HCl:H₂O) est très efficace contre les oxydes, et particulièrement contre ceux d'arsenic. D'autres essais ont montré qu'une solution d'acide sulfurique dilué (H₂SO₄:H₂O), également très efficace contre les oxydes d'arsenic, est plus performante contre les oxydes d'éléments III (Al, In). Cependant, quelle que soit la solution de désoxydation, il reste des traces d'oxyde, et ces traitements conduisent à la formation d'une quantité importante d'arsenic métallique, nettement supérieure aux observations sur GaInAs.

d) Procédure de gravure retenue pour les HEMT sur InP

Pour la désoxydation des fossés de grille des transistors, la procédure retenue utilise conjointement les solutions HCl:H₂O et H₂SO₄:H₂O, car l'acide chlorhydrique attaque d'autant plus l'AlInAs que le taux d'aluminium est élevé. Nous avons pu vérifier lors des opérations 10421, 10422 et 10438 (barrière Al_{0,48}In_{0,52}As) que la tension de pincement diminuait en augmentant la concentration en acide chlorhydrique ou le temps de la dernière désoxydation. En effet, en comparant les solutions (HCl:H₂O) dans les proportions (1:5) et (1:4) nous avons observé, après une désoxydation de 2 minutes, des diminutions de la tension de pincement de 5 à 10% en utilisant la solution plus concentrée en acide⁹. Notons à ce sujet qu'aucune étude n'a été entreprise pour déterminer le temps minimal nécessaire à une désoxydation efficace pour une concentration d'acide

⁹ C'est d'ailleurs un moyen que nous avons utilisé pour réduire la tension de pincement des transistors.

Chapitre III - Technologie du composant : son impact sur les performances

chlorhydrique donnée. La solution consiste donc à utiliser de l'acide sulfurique dilué, qui est aussi efficace que l'acide chlorhydrique, sans présenter l'inconvénient d'attaquer AlInAs. Néanmoins, même fortement dilué, cet acide possède une viscosité importante, qui le rend difficile à ôter de la surface (observations de traces). Ainsi, pour réaliser la gravure d'un fossé de grille sur la filière GaInAs/AlInAs, nous proposons la procédure suivante :

- 1. Désoxydation avec une solution HCl:H2O (1:4) pendant 2',
- 2. Rinçage à l'eau désionisée pendant 30",
- 3. Gravure du fossé de grille avec une solution (AS:NH₄OH):H₂O₂ (30:4) pendant un temps adapté à la largeur de fossé désirée,
- 4. Rinçage à l'eau désionisée pendant 30",
- 5. Désoxydation avec une solution H₂SO₄:H₂O (1:10) pendant 2',
- 6. Désoxydation avec une solution HCl:H₂O (1:5) pendant 30".

3. Influence de la largeur et de la configuration du fossé de grille

Le temps de gravure influence deux paramètres : la profondeur et la largeur du fossé de grille. La profondeur est un paramètre déterminant, puisqu'elle définit la tension de pincement du transistor, et par conséquent, conditionne ses caractéristiques. La largeur n'en est pas moins un paramètre important. En effet, la gravure d'une partie ou de la totalité de la couche de contact en GaInAs entraîne un report du potentiel de surface sur la couche barrière d'AlInAs, créant ainsi une zone désertée en surface du semi-conducteur. On modifie de cette façon la carte du champ électrique dans le transistor, et donc ses performances.

Différentes approches, plus ou moins simples à mettre en pratique, ont été étudiées. Les plus courantes sont :

a) Elargissement symétrique du fossé de grille

L'élargissement du fossé, de façon symétrique, de chaque côté de la grille, est une opération facile. Elargir le fossé de grille "semble"¹⁰ avoir pour conséquences sur le schéma équivalent :

- d'augmenter les résistances d'accès R_s et R_D : cet effet est dû à la réduction de la surface entre le *cap layer* et la couche barrière,
- d'augmenter C_{gs} : l'élargissement du *recess* correspond à une augmentation de la longueur effective de la grille,

¹⁰ En effet, comme cela est révélé par la suite, il est difficile de conclure clairement sur l'impact d'un élargissement du fossé de grille dans la mesure où élargir le fossé de grille conduit également à augmenter sa profondeur !

- de diminuer C_{GD} : l'augmentation de la zone déplétée diminue le couplage capacitif entre la grille et le drain (la capacité est inversement proportionnelle à la distance déplétée), le drain devient ainsi plus "isolé" du canal du transistor,
- de diminuer g_d : l'étalement du champ électrique dans la région grille-drain réduit le champ électrique pic en sortie de grille, côté drain. Le phénomène d'ionisation par impact dans le canal de GaInAs est ainsi réduit.

Toutes ces évolutions améliorent la tenue en tension du composant (la tenue en inverse de la diode Schottky est améliorée) et le gain en tension. Cependant, comme illustré sur la figure III-15, cela se traduit également par une réduction du courant de drain. De plus, bien que la réduction de g_d et de C_{g_D} [93] améliore la fréquence maximale d'oscillation f_{max} , l'augmentation de C_{gs} et des résistances d'accès pénalise les valeurs de g_m et de f_T [94]. Les dégradations de performances, liées à la réalisation de *recess* larges, sont également dues à une augmentation de la longueur effective de grille, phénomène qui a été contourné par Suemitsu *et al* qui proposent un fossé de grille original [95, 96].

Afin de juger de la chute de courant engendrée par l'opération du *recess*, l'allure du courant de drain a été mesurée avant gravure du fossé de grille et après différents temps de gravure. Ces opérations ont été réalisées sur une couche adaptée en maille sur InP, possédant un plan de dopage de 5.10^{12} cm⁻², une barrière de 150 Å d'AlInAs et une couche de contact de 100 Å dopée 5.10^{18} cm⁻³ de GaInAs¹¹. L'ouverture du pied de grille était de 0,1 µm.



figure III-15 : évolution du courant entre source et drain $(1,7 \ \mu m)$ en fonction du temps de gravure du fossé de grille (pied de 0,1 μm), comparaison avec une structure sans couche de contact (opération 10417).

¹¹ Opération 10417, N_H =3,8.10¹² cm⁻² et μ_H =10500 cm²/V.s.

Les mesures de la figure III-15, effectuées avec 4 pointes, comparent les courants obtenus après différents temps de gravure, avec le courant obtenu lorsqu'on plonge la plaquette, délaquée au préalable, pendant 40 s dans une solution (AS:NH4OH):H2O2 (30:4) ; toute la couche de contact est enlevée dans l'espace source-drain. Les échantillons ont ensuite été observés au MEB, afin de mesurer les largeurs des fossés, reportées sur la figure III-15.

On observe bien une réduction du courant avec l'augmentation du temps de gravure (chute du courant maximum d'un peu plus de 20 % après une gravure de 1'30" et de 35 % après 3'). Cette diminution tend à se restreindre pour les longues durées de gravure, ce qui correspond à une faible augmentation de la largeur du fossé. Le plus important, sans doute, est que le courant mesuré après enlèvement du *cap layer* est supérieur à celui mesuré après une gravure de 5 mn du fossé (largeur d'environ 920 nm). Cela confirme qu'une gravure longue augmente la profondeur du fossé.

Ces mesures ont été utilisées afin d'évaluer le potentiel de surface sur AlInAs à introduire dans le *recess* pour nos simulations Monte Carlo. L'extraction de ce potentiel s'est avérée délicate, car les réductions de courant observées peuvent être attribuées au potentiel de surface (réduction des électrons dans le canal, augmentation des transferts dans l'espace réel [97]), comme à la soustraction de la contribution de la couche de contact dopée. De plus, il faut tenir compte, pour l'estimation du potentiel de surface, de la profondeur de la gravure. Nous verrons, à la fin de ce chapitre, que des mesures aussi simples sont très utiles pour la modélisation de composants.

b) Le fossé de grille asymétrique

Afin de ne vouloir bénéficier que des avantages d'un élargissement du fossé de grille, il peut être intéressant d'élargir ce fossé uniquement côté drain. Toutefois, la réalisation d'un tel fossé exige la mise en œuvre d'une étape technologique supplémentaire, à moins de maîtriser une technologie à 4 couches de résine [98, 99]. L'avantage d'élargir le *recess* seulement du côté drain est de pouvoir bénéficier des avantages présentés précédemment, tout en gardant une résistance de source faible, ce qui permet de préserver la fréquence de coupure des transistors. On note tout de même une augmentation de C_{cs} , interprétée comme la conservation du couplage capacitif entre la grille et le canal : puisque l'isolation du drain s'accroît avec l'extension du fossé, le couplage grillecanal se produit principalement par la source [100].

c) Le double fossé de grille

L'augmentation des résistances d'accès, et notamment de R_D , induit une chute de courant et une détérioration des performances en fréquence. C'est pourquoi il est utile de pratiquer un double *recess*, symétrique ou asymétrique par rapport à la position de la grille, pour améliorer la tension de claquage des composants [101, 102]. Bien que le premier fossé de grille soit toujours effectué dans AlInAs, différentes configurations sont possibles quant à la limite en profondeur du second fossé : au milieu de la couche de contact, dans une couche de GaInAs non dopé située audessous de la couche de contact en GaInAs dopé [103], ou encore tout simplement dans AlInAs. Un article intéressant de K. Y. Hur *et al* [104] fait le bilan d'une étude poussée du double fossé de grille. D'après celui-ci, dans la configuration double *recess*, les états d'interface, présents sur la surface d'AlInAs du premier fossé, capturent les électrons émis par la grille pour former une densité de charges négatives en surface. Cette densité de charges annule la charge d'espace dans la couche de déplétion sous la grille, permettant ainsi de réduire le pic horizontal du champ électrique en sortie de grille, côté drain. Cette réduction du champ électrique entraîne qu'une polarisation de drain supérieure est nécessaire pour initier le claquage du composant. Les conclusions de cette étude sont les suivantes :

- augmenter la largeur du second fossé, côté drain, conduit à diminuer le courant, augmenter la résistance de drain et améliorer la tension de claquage,
- augmenter la largeur du second fossé, côté source, entraîne l'augmentation de la résistance de source,
- un second fossé large améliore la tension de claquage, mais dégrade le courant et la fréquence f_T : la transconductance diminue et la capacité grille-source augmente.

Tous ces éléments tendent à montrer que la réalisation d'un double fossé n'affranchit pas totalement des inconvénients liés au simple fossé.

d) Discussion et conclusions

Il n'est pas toujours facile d'extraire clairement les améliorations que peuvent apporter les différentes configurations de fossé de grille. Des études sur le sujet ont été menées au laboratoire par F. Diette [105]. A l'instar de celles que nous avons résumées précédemment, les conclusions sont difficiles et parfois contradictoires. En effet, les solutions d'attaque, que nous utilisons, ne sont pas suffisamment sélectives : réaliser une attaque de plusieurs minutes conduit à élargir le fossé de grille, mais le rend également plus profond. Comment interpréter les différences sur le courant, la tension de pincement, les capacités ?

Il ressort toutefois majoritairement de ces études que, quelle que soit la configuration de fossé retenue, on risque une réduction des fréquences de coupure f_c et f_τ , et du courant de drain en l'élargissant, mais, qu'en contrepartie, on améliore la tenue en tension des composants et leurs gains $(g_m/g_d, U$ et *MAG*). Ceci semble indiquer l'utilisation de fossés larges pour la fabrication des composants de puissance. Néanmoins, les résultats obtenus par F. Diette [1] ont montré qu'un élargissement trop important du fossé de grille pouvait conduire à un claquage du

composant, phénomène attribué à des oscillations de type Gunn [106] qui apparaissent dans une structure devenue quasiment planaire. Pour remédier à ces effets, il convient de limiter la largeur du fossé ou d'augmenter l'épaisseur du *cap layer*, solution contradictoire avec la recherche d'une tension de claquage élevée.

Les contraintes technologiques, liées à des configurations de fossé asymétrique ou de double fossé, nous ont amenés à adopter la solution du simple fossé. Au cours de nos réalisations, nous avons pu vérifier, qu'en faisant varier la largeur du fossé entre 300 nm et 600 nm on pouvait améliorer f_{max} , dégrader f_T , mais améliorer g_m . Ces résultats ont en effet été obtenus avec une métallisation de grille Pt/Ti/Pt/Au, ce qui empêche une conclusion définitive, comme nous le verrons dans le paragraphe suivant.

En ce qui concerne la largeur optimale du fossé de grille, c'est un compromis qui est différent, selon que l'on réalise un composant de puissance ou de "faible bruit".

F. Le contact redresseur de grille

Lorsque la gravure du fossé de grille est réalisée, il faut déposer le contact métal/semiconducteur de grille. Ce contact redresseur de grille¹², dont le fonctionnement a été évoqué au chapitre I, est généralement appelé contact Schottky, en raison du modèle proposé par W. Schottky en 1938 pour décrire son fonctionnement [107]. Toutefois, ce modèle ne tient pas compte d'éventuels états électroniques à l'interface entre le métal et le semi-conducteur. L'existence indéniable de ces états dans les composants nous a amenés à nous interroger sur leurs origines et leurs conséquences.

A cette fin, le modèle de Bardeen, prenant en compte ces états d'interfaces, sera présenté dans un premier paragraphe. Les origines recensées de ces états seront présentées et discutées. Nous ferons alors le lien avec les problèmes rencontrés quant à l'utilisation de grilles Pt/Ti/Pt/Au. Enfin, nous présenterons l'étude d'autres métallisations de grille, et conclurons sur les problèmes de fiabilité qui peuvent être rencontrés pour ces contacts.

1. Les états d'interface et le modèle de Bardeen

Le modèle de Schottky considère que la barrière au transport électronique V_b existe à l'interface entre le métal et le semi-conducteur, et qu'elle est égale (équation III-4) à la différence entre le travail de sortie du métal ϕ_m et l'affinité électronique χ (ou potentiel d'ionisation) du semi-conducteur.

équation III-4

```
q \cdot V_b = q \cdot (\phi_m - \chi)
```

¹² Le terme "grille", traduction possible de l'anglais *gate*, désigne très mal le rôle de ce contact redresseur. Un terme plus approprié serait sans doute celui de barrière, ou de porte.

Cependant, les mesures de hauteur de barrière, réalisées sur de nombreux contacts métal/semi-conducteurs, mettent ce modèle en défaut [108]. Bardeen a alors proposé un modèle où le transport à l'interface est dominé par la présence d'états d'interface [109].

a) Le modèle de Bardeen

Le niveau d'énergie à la surface, associé à des états d'interface, est défini traditionnellement par un niveau neutre V_0 (niveau de Fermi de la surface du semi-conducteur par rapport au sommet de la bande de valence). La neutralité de la surface est obtenue, lorsque les états situés au-dessous de V_0 sont remplis d'électrons, et ceux situés au-dessus sont inoccupés (figure III-16-a). Cela signifie que les états au-dessous de V_0 sont donneurs (chargés + quand ils sont inoccupés et neutres quand ils sont occupés), et les états au-dessus de V_0 sont accepteurs (chargés – quand ils sont occupés et neutres quand ils sont inoccupés).

Dans le cas d'un semi-conducteur de type n, la surface est en équilibre avec le volume du semi-conducteur, lorsque des électrons du semi-conducteur occupent les états au-dessus de V_0 , jusqu'à ce que le niveau de Fermi à la surface s'aligne avec celui du semi-conducteur en volume. Le piégeage des électrons de la bande de conduction du semi-conducteur par les états de surface fait apparaître des charges négatives en surface, et conduit à une courbure de bande, ainsi qu'à la formation d'une zone de charges d'espace (donneurs ionisés) dans le semi-conducteur, même en l'absence de contact avec le métal (figure III-16-b).

Notons que la courbure des bandes met en évidence qu'il existe une différence de potentiel entre la surface du semi-conducteur et son volume. Si l'énergie du bas de la bande de conduction est E_{C_v} dans le volume et E_{C_s} à la surface, la différence de potentiel entre la surface et le volume est donnée par l'équation III-5 : c'est le potentiel de surface.

équation III-5

$$V_{S} = \frac{E_{C_{S}} - E_{C_{V}}}{q}$$

Le potentiel de surface est la barrière que doit franchir un électron de volume du semi-conducteur pour atteindre la surface. Comme cela a été montré précédemment, cette valeur est très sensible aux traitements mécaniques et chimiques de la surface.

Lorsqu'un métal est mis en contact avec un tel semi-conducteur (figure III-16-c), et si la densité des états de surface est importante, l'équilibre de la jonction est atteint, essentiellement au moyen d'échanges de charges entre le métal et les états de surface, qui se vident à mesure que le niveau de Fermi du semi-conducteur descend pour s'aligner avec celui du métal. La zone de charges d'espace préexistante sous la surface du semi-conducteur, ainsi que la courbure des bandes, ne sont pas affectées. Il s'ensuit que V_b , donné par l'équation III-6, est peu dépendant de ϕ_m :

équation III-6

$$V_b = E_g - V_0$$

avec E_g l'énergie de bande interdite du semi-conducteur.

Dans ce cas, on dit que V_b est bloqué par les états de surface. Cet ancrage du niveau de Fermi, à un niveau le plus souvent indépendant du métal déposé, est vérifié par exemple dans les cas de GaAs de type n (0,8 V) ou InP de type n (0,5 V).



figure III-16 : diagrammes énergétiques des bandes dans un contact métal/semi-conducteur de type n avec états de surface, a) bandes plates à la surface du semi-conducteur, b) surface du semi-conducteur en équilibre avec le volume, c) semi-conducteur en contact avec un métal.

Il existe un modèle qui synthétise le modèle de Schottky et celui de Bardeen : le modèle de Cowley et Sze [108, 3]. Ce modèle suppose une distribution des états d'interface dans la bande interdite du semi-conducteur, à laquelle s'ajoute la présence d'une région d'interface supplémentaire. C'est une couche isolante suffisamment mince pour permettre aux électrons de la traverser par effet tunnel. L'expression de V_b fait intervenir une densité d'états de surface. Si cette densité est élevée, on retrouve l'expression de la théorie de Bardeen, si cette densité est faible on tend vers l'expression du modèle de Schottky.

De plus, l'obtention d'un facteur d'idéalité de diode η supérieur à l'unité est souvent associée à l'obtention d'un faible V_b . Cela indique une déviation par rapport à une loi d'émission thermoïonique idéale (η =1). Puisque, la prise en compte d'autres mécanismes de transport n'explique pas les écarts observés [110], il faut attribuer ce résultat à la présence d'états d'interface.

b) Origines des états d'interface

Le modèle de Bardeen est un modèle très simple, qui ne donne aucune explication sur l'origine des états d'interface. Plusieurs hypothèses sont avancées dans la littérature pour expliquer les origines physiques de ces états, uniformément répartis dans la bande interdite du semiconducteur. Parallèlement à ces hypothèses, sont souvent élaborés des modèles complexes et des analyses microstructurales, dont le but est de répondre à la question : quelle est la structure à l'interface d'un contact métal/semi-conducteur, et quel sera le comportement électrique de ce contact ?

On retrouve les hypothèses citées pour le potentiel de surface :

- la rupture de la périodicité parfaite du réseau cristallin en surface,
- l'adsorption d'impuretés (carbone, oxygène, etc.),
- l'existence de pièges liés à la présence d'une couche d'oxyde : la désoxydation après gravure du fossé de grille est une étape fondamentale pour l'obtention de bonnes barrières Schottky [111]. Cependant, le taux d'aluminium important contenu dans nos barrières d'AlInAs (48 % minimum) contribue à une réoxydation rapide de la surface. Le "décapage" de la surface avant métallisation, par un faisceau d'ions argon, permet d'enlever cette fine couche d'oxyde et d'améliorer ainsi la qualité de la barrière [112, 113].

Ces états peuvent également être attribués [114] :

- à la qualité du semi-conducteur [115],
- au dépôt du métal : cette hypothèse est à la base du modèle MIGS (*Metal-Induced Gap State*) [116], qui attribue la présence d'états d'interface dans la bande interdite à une pénétration de la fonction d'onde du métal dans le semi-conducteur (modèle intrinsèque).
- à des réactions d'interface, d'interdiffusion, ou de reconstruction entre le métal et le semi-conducteur [117]. C'est l'hypothèse du modèle DIGS (*Disorder-Induced Gap State*) [118, 119], qui attribue l'accrochage du niveau de Fermi à une perturbation par le métal de la perfection du cristal, par formation d'une couche désordonnée de semi-conducteur (modèle extrinsèque). Ce modèle semble bien adapté pour prendre en compte les perturbations liées à la méthode de dépôt. Ainsi, les auteurs du modèle DIGS imputent les meilleures hauteurs de barrière obtenues par dépôt électrochimique à une perturbation du semi-conducteur plus faible que celle provoquée par l'évaporation.
- à des défauts générés par la méthode de dépôt [120].

Les modèles développés pendant ces dix dernières années (les principaux sont exposés dans les articles d'Hasegawa [118, 121]) tendent à se tourner de plus en plus vers la microstructure du contact. En effet, l'identification des phénomènes physiques à l'origine des états d'interface entre deux matériaux [122, 123] est fondamentale puisque le contrôle et l'élimination de ces états en dépendent.

Le développement des traitements chimiques et mécaniques de surface a permis de réduire les problèmes liés à la présence d'une couche d'oxyde. Cependant, nous devons garder à l'esprit que certains de ces phénomènes sont inévitables, dans la mesure où ils sont liés aux réactions microstructurales entre le métal et le semi-conducteur [124].

2. L'héritage technologique

Le choix du métal, ou de la séquence métallique constituant le contact de grille, est très dépendant du matériau sur lequel est déposé ce contact. Le choix du matériau AlInAs s'est imposé assez rapidement [125], car la barrière offerte par GaInAs est très faible (0,2 eV) [126]. La métallisation doit, de plus, être choisie en fonction du type et du niveau de dopage d'AlInAs [127] : l'AlInAs que nous utilisons pour la barrière est non intentionnellement dopé (nid).

Outre la nécessité d'effectuer une sous-gravure latérale du canal afin de réduire les courants de fuite de grille, les études menées par nos prédécesseurs [1, 29, 30] ont conclu à l'adoption de la métallisation Pt/Ti/Pt/Au, au détriment de la métallisation Ti/Pt/Au classiquement utilisée sur GaAs. L'étude de cette séquence a été guidée par la publication de Harada *et al* [128], qui annonçait une hauteur de barrière de 0,82 eV pour un contact Pt/AlInAs (contre 0,59 eV pour le titane). En effet, les essais, menés à l'époque sur des grilles de 5 μ m de longueur, ont montré qu'en remplaçant le contact Ti/Pt/Au par un contact Pt(25 nm)/Ti/Pt/Au, on pouvait augmenter la tension de *built-in* de 0,35 V à 0,54 V, diminuer le facteur d'idéalité de 2,5 à 1,8, et diminuer le courant de fuite en inverse de 20 à 1 μ A à -1 V pour 100 μ m de largeur de grille. Un recuit de 250°C pendant 10 mn était ensuite effectué sous azote hydrogénée pour former le contact ; la tenue en inverse de la diode était alors considérablement améliorée.

Bien qu'un phénomène de diffusion du platine soit déjà décrit dans l'article d'Harada, aucune observation de ce problème n'a été exposée par nos prédécesseurs. Des analyses Auger, demandées par F. Diette, sont même venues confirmer la bonne tenue en température de cette métallisation. Nous l'avons donc longtemps utilisée avant de la remettre en cause...

3. Les problèmes liés à la métallisation Pt/Ti/Pt/Au

Lorsqu'on réalise une "techno", on appréhende toujours le moment, où on procède à la caractérisation des transistors après le *lift-off* de la métallisation de grille. Avant de mesurer les caractéristiques de la diode Schottky, on observe d'abord le réseau I-V en fonction de la tension de grille. Cela permet de s'assurer d'une part, que la caractéristique est normale, c'est-à-dire exempte de *kink*, et d'autre part que le composant "pince" à la bonne tension.

Nous avons vu précédemment que la présence d'une couche d'oxyde pouvait repousser la tension de pincement V_p vers des valeurs plus négatives que prévu. Mais que dire d'une tension de pincement plus faible que celle attendue ? Ce problème est apparu à diverses reprises sans qu'on puisse en identifier la cause précise : gravure du fossé de grille plus profonde que celle espérée, épitaxie ? Cependant, des décalages importants de V_p ainsi que des anomalies dans le schéma équivalent ne pouvaient s'expliquer que par un enterrement de la grille.

a) Mise en évidence de la diffusion de la grille

Mettre en évidence de manière indiscutable l'apparition d'un tel phénomène n'a pas été aisé dans la mesure où celui-ci semble très aléatoire. On peut cependant formuler comme hypothèse, que le processus de diffusion dépend du matériau mais aussi de l'état de la surface avant dépôt de la grille. L'opération 10364 a confirmé l'hypothèse d'un enterrement de la grille. L'épitaxie utilisée est une structure standard présentant toutefois un courant de fuite, mesuré entre deux *mésas* espacés d'un millimètre, d'environ 30 μ A.

L'expérience a été effectuée sur une plaque après réalisation de la lithographie de grille. Après une gravure pendant 1'30" du fossé de grille, $\frac{3}{4}$ de la plaque ont été métallisés avec une séquence Pt (25 nm)/Ti (50 nm)/Pt (50 nm)/Au (275 nm), et le dernier quart a été gravé pendant le même temps (1'30"), mais métallisé avec la séquence Ti (25 nm)/Pt (50 nm)/Au (325 nm). Les échantillons métallisés avec la séquence Pt/Ti/Pt/Au ont été recuits respectivement à 280°C, 290°C et 300°C, alors que les grilles en Ti/Pt/Au ont été recuites à 280°C. Ces recuits ont lieu dans un four tubulaire sous atmosphère neutre (N₂/H₂) ; les températures sont donc approximatives. La figure III-17 illustre les tensions de pincement obtenues en fonction de la température.



figure III-17 : évolution de la tension de pincement en fonction de la métallisation de grille et de la température de recuit (opération 10364).

Les tensions de pincement obtenues avec la séquence Pt/Ti/Pt/Au sont très dépendantes de la température de recuit : on passe d'un V_p de -1,2 V pour un recuit à 280°C, à un V_p de -0,6 V pour une température de recuit de 300°C. La tension de pincement prévue pour une telle structure est de l'ordre de -1,4 V : c'est celle que nous avons obtenue avant recuit pour la métallisation Pt/Ti/Pt/Au. La tension de pincement obtenue avec la métallisation Ti/Pt/Au, est quant à elle beaucoup plus élevée, avec une valeur de -2,2 V. On peut attribuer cette valeur élevée

au courant de fuite existant dans la couche tampon (cf. chapitre IV). Cela suppose toutefois, que le phénomène de diffusion de la grille Pt/Ti/Pt/Au soit préexistant au recuit.

La tension de *built-in* des diodes est sensiblement la même, quelle que soit la métallisation (0,4 V). Cependant le facteur d'idéalité diminue avec la température pour les grilles Pt/Ti/Pt/Au : de 1,85 à 280°C à 1,70 à 300°C et la tenue en inverse de la diode se dégrade. En effet, la tension mesurée pour un courant de fuite de 100 μ A/mm passe de -1,1 V à -0,6 V. Pour comparaison, les grilles réalisées en Ti/Pt/Au montrent une tension de *built-in* identique (0,4 V), un meilleur facteur d'idéalité (1,6), et un courant de fuite en inverse de 100 μ A/mm pour une tension de -1,2 V. De plus, la tension de pincement des composants possédant des grilles Ti/Pt/Au reste inchangée avec le temps de recuit ou après des recuits à des températures plus élevées (jusqu'à 300°C).

b) Analyses réalisées par XPS

Les analyses XPS réalisées sur des séquences Pt/Ti/Pt/Au et Ti/Pt/Au, déposées sur des hétérostructures HEMT, sont délicates à interpréter. En effet, comme cela a été expliqué dans les commentaires du spectre XPS effectué sur la métallisation du contact ohmique, il est impossible d'estimer la profondeur de diffusion des éléments. La comparaison des spectres, réalisés avant et après recuit, permet cependant d'affirmer que la première couche de platine de la séquence Pt/Ti/Pt/Au diffuse assez fortement dans la structure. Néanmoins, les mêmes analyses, réalisées sur la séquence Ti/Pt/Au, concluent également à une légère diffusion du Ti dans le semiconducteur. Des analyses plus fines sont en cours sur la diffusion de ces métaux.

c) Comparaison de nos observations avec celles de la littérature

En 1983, C. Fontaine *et al* [129] ont constaté une augmentation de la hauteur de barrière des diodes Schottky Pt/GaAs après recuit. Ils ont également mis en évidence la formation de composés intermétalliques PtAs₂ et PtGa à l'interface entre le platine et le GaAs. La création d'une zone amorphe entre métal et semi-conducteur, dont la composition en intermétalliques (Pt₃In) est variable avec la température de recuit, a aussi été rapportée pour des contacts Pt/InP [130].

Les articles d'Harada [128, 131] ont confirmé l'apparition de réactions à l'interface entre AlInAs et le platine. Harada *et al* avaient d'ailleurs justifié l'insertion de la couche de titane (30 nm) et la limitation de l'épaisseur de platine (2 nm), afin de contrôler la diffusion du platine dans AlInAs. La profondeur de diffusion était estimée à environ deux fois l'épaisseur de la première couche de platine, une valeur en concordance avec celle observée sur les MESFET GaAs. Fricke *et al* [113] ont confirmé ces analyses en attribuant à la phase PtAs₂ l'augmentation de la hauteur de barrière entre le platine et AlInAs. Ils ont montré que les caractéristiques de ces diodes sont très dépendantes des réactions d'interface qui, elles-mêmes, sont très dépendantes de la présence ou non d'une couche d'oxyde. De plus, ces auteurs ont proposé une structure de l'interface entre le platine et AlInAs : Pt/Pt_xIn_y/PtAs₂/AlAs/AlInAs.

Certes, une diffusion de la grille peut sembler intéressante. Ainsi certains auteurs proposent l'utilisation de grilles en platine pour réaliser des composants Normally Off [132], ce qui, couplé avec des grilles aluminium, permet la réalisation sur une même plaque de composants N-On et N-Off utilisables pour la fabrication de circuits logiques DCFL (Direct Coupled FET Logic) [131, 133]. D'autres préconisent cette solution pour la fabrication de transistors à enrichissement, dans la mesure où cela évite de réaliser une gravure profonde et donc large (voie chimique) [134, 135]. De cette façon on peut préserver une bonne résistance de source R_s , généralement pénalisée par les larges fossés de grille.

De tels avantages doivent cependant être pondérés car, à notre avis, le phénomène de diffusion ne peut être contrôlé. En effet, dans le cas de nos structures, passer d'une tension de pincement de -1,4 V à -0,6 V suppose une diffusion d'environ 10 nm (si la diffusion est uniquement verticale). La sensibilité à la température que nous avons observée (plage de 30°C) rend très difficile le contrôle de ce phénomène. Nous avons d'ailleurs observé, sur des composants ayant subi des opérations de passivation (300°C) et d'attaque plasma, que les caractéristiques de la diode Schottky évoluaient alors que la diffusion progressait. Certains auteurs ont même observé qu'au-delà d'une certaine température de recuit (>400°C), on pouvait assister à une dégradation rapide du courant inverse, dégradation attribuée à une diffusion trop importante du contact (*overpenetration*) [131, 132]. Toutefois, même si ce procédé était reproductible, d'autres raisons poussent à son abandon.

4. Conséquences d'une diffusion de la grille sur les performances du HEMT

a) Résultats expérimentaux

i) Barrière AlInAs

Corrélativement à la réduction de la tension de pincement, a été observée une diminution du courant de drain (figure III-18-a) d'un facteur 2. A cela correspond une augmentation de la transconductance intrinsèque, qui passe de 1 S/mm à un peu plus de 1,7 S/mm (figure III-18-b). Ceci est en relation avec la multiplication par un facteur supérieur à 2 de la capacité grille-source (figure III-18-c). Tous ces résultats confirment que s'opère un rapprochement entre la grille et le canal au cours du recuit lorsqu'on utilise une grille Pt/Ti/Pt/Au.

La figure III-18-d, représentant l'évolution de la fréquence de coupure en fonction de la tension de pincement, tend à montrer que la diffusion de la grille n'est pas seulement verticale mais doit également se produire latéralement. En effet, l'utilisation d'une grille Pt fait chuter la fréquence de coupure d'un quart, ce qui correspond à une augmentation de la longueur effective de la grille. Alors que la lithographie de la grille est de 0,13 μ m, une règle de trois conduirait à une longueur de grille de 0,18 μ m, et donc à une longueur effective encore plus grande (0,25 μ m).



figure III-18 : évolution du courant I_{DS} , de la transconductance g_m , de la capacité C_{GS} et de la fréquence de coupure f_c en fonction de la tension de pincement (opération 10364 - 2×50×0,13 µm²).

Dans leur article, Mahajan *et al* [132] ont rapporté les conséquences d'un recuit à 375°C pendant 60 s d'une grille Pt/Ti/Pt/Au, déposée sur une barrière d'AlInAs. Ils observent un déplacement de la tension de pincement de -68 mV à 171 mV, ainsi qu'une augmentation de la transconductance de 677 mS/mm à 697 mS/mm. Cela s'accompagne d'une réduction de la conductance de sortie de 40 mS/mm à 22 mS/mm. Nous avons aussi observé un tel phénomène (opération 10363) avec une réduction d'environ 50 % de la conductance de sortie g_d après un recuit à 290°C pendant 15 mn : en passant d'une tension de pincement de -1 V à -0,2 V, g_d a diminué de 230 mS/mm à 120 mS/mm !

ii) Barrière AlInP

Dans le cadre d'une amélioration de l'épitaxie, nous avons réalisé des composants sur des structures où AlInAs (20 nm) était remplacé dans sa partie supérieure par AlInP (10 nm, 20 et 30 % d'aluminium) pour former le contact Schottky (opérations 10362 et 10363). La réalisation de grilles Pt/Ti/Pt/Au sur ces couches a conduit à la fabrication de transistors à enrichissement $(V_p \text{ de } 0 \text{ V})$ aux performances exceptionnelles avec une transconductance record proche de 2,5 S/mm, une conductance de sortie de 120 mS/mm, et une fréquence f_T proche de 180 GHz. Le composant devant "pincer" à -1,4 V, cela suppose une diffusion de la grille d'une profondeur conséquente, c'est-à-dire proche du plan de dopage. De plus, la fréquence de coupure ne semble pas être affectée (250 GHz), alors que le contact de grille ressemblait plus à un contact ohmique qu'à un contact Schottky !

Ces résultats montrent que le phénomène de diffusion est très dépendant du matériau utilisé. Cela doit correspondre aux différentes phases métalliques formées pendant le recuit. En effet, les réactions qui se produisent entre le platine et AlInP doivent se rapprocher de celles qui surviennent entre le platine et le phosphure d'indium [136], réactions conduisant, d'après l'article de Mohney et Chang [130], à la formation d'un contact ohmique !

5. Etude de différentes métallisations

a) Comparaison des métallisations Pt/Ti/Pt/Au, Ti/Pt/Au et Al

Les résultats présentés précédemment sont éloquents : on ne peut utiliser un contact Pt/Ti/Pt/Au si on veut réaliser un composant de façon reproductible. Cette conclusion est d'ailleurs arrivée trop tardivement, ce qui a faussé certaines études et rend difficile l'interprétation de certains résultats. Il est en effet impossible de trancher sur l'impact d'un élargissement du fossé de grille ou sur la sélectivité d'une gravure, si le contact de grille diffuse dans la structure.

Les contacts Schottky sur AlInAs rapportés dans la littérature possèdent comme première couche, pour la plupart, les métaux : Ti, Pt, Au [125], Al [127, 137], Pd ou Mo [138]. D'autres métaux sont utilisés de façon séquentielle dans l'objectif d'aboutir à la formation d'intermétalliques bénéfiques pour la qualité du contact Schottky, ainsi que pour diminuer la résistivité de la grille. Ce rôle est généralement dévolu à l'or, sauf quand le contact contient de l'aluminium (problème de la peste pourpre).

Nous n'avons pas réalisé une étude poussée de la métallisation, nous avons seulement voulu comparer la métallisation que nous utilisions (Pt (25 nm)/Ti (50 nm)/Pt (50 nm)/Au (275 nm) aux métallisations Ti (50 nm)/Pt (25 nm)/Au (325 nm) et aluminium (400 nm) (matériau largement utilisé dans l'industrie). Les métallisations Ti/Pt/Au et Al ont été recuites pendant 30 mn à 290°C, alors que la métallisation Pt/Ti/Pt/Au a été recuite pendant 15 mn à 280°C. Cette comparaison a été effectuée dans le cadre de l'opération 10261C, c'est-à-dire sur une couche comportant un canal composite GaInAs/InP/InP n⁺.



figure III-19 : comparaison des métallisations de grille Pt/Ti/Pt/Au, Ti/Pt/Au et Aluminium, a) évolution des courants de grille en fonction de $V_{GS}(V_{DS}=0~V)$, b) évolution de la transconductance avec V_{GS} ($V_{DS}=1,5~V$) (opération 10261C - 2×50×0,13 µm²).

En ce qui concerne les caractéristiques de diode en inverse, représentées sur la figure III-19-a, bien que les courants de fuite soient importants¹³ pour toutes les métallisations, on note que la métallisation aluminium donne de bien meilleurs résultats, et que la diode la plus mauvaise est obtenue avec la métallisation Pt/Ti/Pt/Au. Les évolutions des transconductances avec la tension de grille (figure III-19-b) confirment la diffusion de la grille dans le cas Pt/Ti/Pt/Au, phénomène qui ne se produit pas pour les métallisations Ti/Pt/Au et aluminium. Les contacts Schottky réalisés avec les métallisations Ti/Pt/Au et Al montrent des tensions de *built-in* et des coefficients d'idéalité identiques ($V_b = 0,32$ eV et $\eta = 1,8$), alors que la métallisation Pt/Ti/Pt/Au possède une hauteur de barrière de 0,37 eV et un facteur d'idéalité identique de 1,8.

A priori l'aluminium semble intéressant comme métallisation. Cependant, outre le fait que ce métal ne puisse pas cohabiter avec l'or, son principal inconvénient est d'être très résistif. En effet, nous avons obtenu des résistances métalliques de grille deux fois plus élevées avec l'aluminium qu'avec les dépôts Pt/Ti/Pt/Au ou Ti/Pt/Au (1560 Ω /mm contre environ 700 Ω /mm). Ceci confirme que la conductivité des métaux déposés en film mince par évaporation ne peut être comparée à celle des matériaux en volume. En effet, l'aluminium possède, pour le matériau en volume, une conductivité électrique proche de celle de l'or (3,7.10⁵ ohm⁻¹.cm⁻¹ contre 4,5 ohm⁻¹.cm⁻¹). C'est pourquoi il conviendrait d'étudier les conductivités des métaux déposés par évaporation.

b) Choix d'une métallisation

Nous avons finalement adopté la séquence Ti/Pt/Au pour la métallisation des grilles. Les caractéristiques des diodes dépendent évidemment de la structure et de la topologie du

¹³ Cette étude n'a pas bénéficié des conclusions sur les procédés de désoxydation.

composant (longueur de grille, distance grille-contact ohmique, nature et épaisseur du *cap* de GaInAs, largeur du fossé de grille, etc.). Ainsi, sur l'opération 10365 (*cap* fin non dopé), nous avons mesuré des tenues en inverse supérieures à 6 V pour une grille de 0,1 μ m, une distance grille-source de 0,6 μ m et un fossé entre grille et source de 0,15 μ m.

Des caractéristiques plus courantes sont représentées sur la figure III-20. Elles concernent un transistor "faible bruit" de longueur de grille 0,1 μ m, de distance grille-source 0,6 μ m, comportant un fossé entre grille et source de 0,1 μ m. L'épitaxie du composant est détaillée sur la fiche résumée de l'opération 10422 (annexe C). Ces caractéristiques (tenue en inverse proche de 5 V, tension de *built-in* de 0,45 V et facteur d'idéalité de 1,55) sont celles que nous obtenons couramment aujourd'hui¹⁴ pour des grilles Ti/Pt/Au de 0,1 μ m.



figure III-20 : caractéristiques en inverse (a) et en directe (b) d'une diode Schottky Ti/Pt/Au, mesurées sur un transitor HEMT AlInAs/GaInAs/InP de longueur de grille 0,1 μm (la distance grille-source est de 0,6 μm et le fossé entre la grille et la source mesure 0,2 μm) (opération 10422).

6. Influence de la métallisation sur la fiabilité

Dans le cadre de nos recherches nous avons principalement étudié la qualité des métallisations de grille en fonction des performances électriques. Nous n'avons pas, à proprement parler, contrôlé la fiabilité. Nous nous sommes limités à l'influence de la température, de la passivation et du temps de stockage. Avant d'industrialiser une filière, il est cependant nécessaire de réaliser des tests plus complets (variations rapides en température, On/Off, atmosphères gazeuses, etc.).

¹⁴ C'est-à-dire depuis que nous avons mis au point la procédure de désoxydation du fossé de grille.
Dans ce domaine, la littérature fait état de nombreux problèmes avec les métallisations usuelles. La diffusion de grille dans la barrière d'AlInAs, importante avec le platine mais aussi avec le palladium [139], semble concerner tous les métaux. On rapporte en effet la dégradation de composants utilisant des grilles en Ti/Pt/Au pour des températures de recuit supérieures à 400°C [140]. La contradiction vient de ce que ces phénomènes de diffusion, d'interdiffusion, de ségrégation, etc., donnant lieu à la formation de phases intermétalliques [141], sont des mécanismes qui participent à la formation de la barrière de Schottky. La seule solution réside donc dans le choix d'une métallisation capable de "résister" à une température maximum spécifiée, c'est-à-dire pour laquelle la microstructure à l'interface métal/semi-conducteur n'évolue pas.

Une autre difficulté se pose : celle des composants mis en boîtier sous hydrogène. Des problèmes de dégradation, dus à la diffusion de l'hydrogène (H₂ gaz \rightarrow H₂ solide) dans le canal du transistor via la grille, ont été attribués à la présence de platine ainsi que de titane dans la métallisation [142]. En effet, des métaux comme le platine, le palladium et le titane catalysent les réactions avec l'hydrogène. C'est pourquoi de "nouveaux" métaux, comme le molybdène [138], font leur apparition pour la réalisation des grilles.

Toutes ces difficultés, préoccupant plus particulièrement les industriels par rapport aux laboratoires universitaires, sont néanmoins des problèmes intéressants à étudier, puisque leur étude entraîne un rapprochement entre l'électronique et les sciences des matériaux.

G. Epaississements

L'étape des épaississements consiste à recouvrir partiellement les contacts ohmiques et l'accès de grille avec des plots métalliques. Ceux-ci, réalisés par le dépôt Ti(100 nm)/Au (400 nm), permettent d'effectuer les mesures sous pointes. Dans les technologies que nous avons mises au point, les plots d'épaississement sont réalisés en dernier, afin de ne pas créer un relief trop important sur la plaque qui peut gêner la réalisation des grilles. La critique généralement formulée à ce sujet porte sur la résistance des grilles à des opérations ultérieures. Toutefois, si les grilles sont trop fragiles pour pouvoir supporter une ultime étape, cela signifie que la technologie de grille n'est pas fiable. D'autre part, de très bons rendements de fabrication ont été obtenus avec les technologies "épaississement en final".

III. LES TECHNOLOGIES DE GRILLE

La réalisation de la grille comprend trois étapes très critiques : la lithographie, la gravure du fossé et la métallisation, les deux derniers points dépendant en partie du premier. En ce qui concerne la lithographie, un des principaux points durs est la réalisation d'un contact métallique en forme de T. Cette grille, également appelée "grille champignon", permet de réduire la résistance

métallique R_m qui a un impact important sur les performances en gain et en bruit [143, 144] du transistor en gamme d'ondes millimétriques (cf. chapitre IV).

De nombreuses techniques ont été imaginées afin d'obtenir le profil de grille en té. On peut répertorier :

- la gravure sélective de métaux par plasma [145, 146] : difficile à calibrer, elle dégrade le semi-conducteur.
- l'évaporation "angulaire" [147] : la forme en T est obtenue en tirant parti du relief lié au fossé de grille, et de la métallisation des flancs d'une monocouche de résine suivant différents angles de métallisation. Bien qu'elle ne fasse intervenir que la photolithographie, c'est une méthode complexe, très peu souple, délicate à mettre en œuvre pour des grilles de 0,1 µm.
- la lithographie mixte électronique/ionique [148] : le profil en T est réalisé en une seule fois par l'exposition d'une monocouche de résine avec un faisceau d'ions, qui définit le haut de grille, et avec un faisceau d'électrons, qui définit le pied de grille. C'est une technique intéressante qui requiert cependant l'emploi d'un FIB (*Focused Ion Beam*).
- l'amincissement d'une ligne de résine [149] : c'est un procédé original permettant de réaliser un profil de grille en T en photolithographie à partir de la succession d'étapes de dépôt (résines, nitrure, métaux) et de gravures anisotropes (plasma) et isotropes (chimique).
- l'évaporation sur des systèmes multicouches : ces sandwichs de matériaux (résines, métaux, diélectriques) permettent l'obtention d'un profil en T en utilisant une ou plusieurs étapes lithographiques. Les profils recherchés sont ceux qui rendent possible une bonne définition de la grille ainsi qu'un *lift-off* facile de la métallisation.

Les systèmes multicouches se sont aujourd'hui imposés grâce à leur plus grande souplesse d'utilisation. Pour réduire la résistance métallique avec cette technique, on peut soit augmenter l'épaisseur de métal, mais il faut alors faire attention à ne pas dépasser l'épaisseur critique au-delà de laquelle le *lift-off* devient impossible (fonction de l'épaisseur de résine), soit élargir le haut de la grille. Dans ce cas, un compromis doit être trouvé, puisqu'augmenter la largeur du haut de grille augmente les capacités extrinsèques grille-drain et grille-source. Afin de pallier partiellement à cet inconvénient, il peut être intéressant de réaliser une grille en forme de Γ [150], c'est-à-dire une grille dont le chapeau est décalé par rapport au pied de grille.

Un profil "idéal" pour la métallisation d'une grille en T se distingue généralement par une ouverture du pied de grille suffisamment faible pour répondre aux exigences de la montée en fréquence, et un haut de grille suffisamment large et haut (*lift-off*) pour l'obtention d'une faible résistance de grille. A ces conditions de forme, il faut ajouter les conditions de reproductibilité et de propreté. En effet, il est essentiel que le fond du profil soit propre, dans la mesure où tout résidu peut perturber voire empêcher la gravure du fossé de grille.

Nous allons étudier dans cette partie deux technologies multicouches permettant de réaliser des grilles en T : la technologie "nitrure" et la technologie "multicouche de résines".

A. Technologie "nitrure"

La technologie "nitrure" fut la première technologie ayant permis la réalisation de grille en T au laboratoire [151]. Elle repose sur le dépôt d'une couche de nitrure (800 Å Si₃N₄) sur toute la surface de la plaquette après l'étape de dépôt des contacts ohmiques, comme cela est illustré sur la figure III-1.

La lithographie de grille est détaillée sur la figure III-21. Une première exposition permet de définir le pied de grille ; la résine non insolée sert de masque pour la gravure ionique réactive (CF₄) du nitrure. Une seconde insolation est nécessaire pour définir le haut de grille. Une bicouche copolymère/PMMA (environ 7500 Å) permet d'obtenir un profil en casquette permettant sans difficulté le *lift-off* de la métallisation, dont l'épaisseur dépasse 4000 Å.



figure III-21 : création d'un profil pour la réalisation des grilles en T en technologie "nitrure".

1. Ses avantages

Cette technologie présente de nombreux avantages qui ont fait son succès :

- elle permet de contrôler l'ouverture du haut de grille indépendamment de l'ouverture du pied de grille,
- la surface du composant est passivée,

- la tenue mécanique de la grille est assurée par la couche de nitrure,
- elle présente une bonne compatibilité avec la fabrication des circuits en technologie coplanaire (capacités MIM).

2. Ses inconvénients

Bien que cette technologie apparaisse simple d'utilisation, elle montre quelques limites. La plupart des problèmes sont liés à l'utilisation d'un plasma GIR.

Le bâti plasma (CF4), que nous avons utilisé au début de nos travaux, ne permettait pas une gravure anisotrope homogène sur toute la plaquette. On observait alors une dispersion assez importante sur la longueur de grille (0,14 \pm 0,02 µm) due à la sous-gravure du nitrure.

L'autre difficulté est celle de la dégradation de la couche active engendrée par le plasma, qui selon F. Diette [1], peut atteindre une épaisseur de 200 Å. Nous avons ainsi pu observer des réductions du courant de drain après l'ouverture plasma. De plus, l'attaque plasma peut générer des polymères qui viennent polluer la surface du pied de grille.

Pour pallier à ces inconvénients, il fallait réaliser une étude fastidieuse d'optimisation des paramètres de la gravure ionique réactive. Cette étude, menée dans le cadre de la thèse de V. Hoël [152], a été rendue possible grâce à l'acquisition d'un nouveau bâti de GIR permettant une gravure très anisotrope avec le mélange $CF_4/CHF_3/O_2$.

Ce sont cependant d'autres arguments qui nous ont poussés à abandonner cette technologie. En effet, la présence du nitrure sous la grille est très pénalisante pour les performances du composant. Cela crée les capacités parasites C_{GSp} et C_{GDp} décrites au chapitre I. C_{GDp} , illustrée sur la figure III-22, est de loin la capacité la plus nuisible puisque sa valeur est non négligeable par rapport à la valeur de la capacité intrinsèque C'_{GD} .



figure III-22 : localisation des capacités intrinsèques et extrinsèques entre grille et drain en technologie "nitrure".

Afin de tirer les meilleures performances du composant, il est intéressant d'enlever le nitrure. C'est l'opération que l'on nomme abusivement la "dénitruration". Le paragraphe "Passivation" de ce chapitre fait le point sur cette opération, ainsi que sur l'influence de la passivation sur les capacités parasites. L'influence des capacités parasites dues au nitrure est également quantifiée dans la partie suivante, à travers la comparaison entre la technologie "nitrure" et "multicouche de résines".

Enfin, le dernier argument à l'encontre de la technologie nitrure est la longueur du procédé, qui comporte trois étapes supplémentaires par rapport à la technologie présentée dans la partie suivante : une étape de lithographie, une attaque plasma et la dénitruration.

Notons tout de même que l'inconvénient majeur de cette technologie, à savoir la présence de nitrure, peut être évité en remplaçant le nitrure par une couche de résine. Un tel procédé (deux laquages, deux expositions, deux développements) a été proposé par Ahmed & Ahmed avec l'utilisation d'une résine PMMA pour le pied et une résine AZ PF 514 pour le haut de grille [153].

B. Technologies "multicouches de résines"

Les systèmes multicouches de résines ont connu un engouement particulier depuis le début des années 1980 avec le développement des grilles en T pour les transistors. La littérature fait référence à de nombreuses solutions (résines, exposition, développement). Parmi les empilements de résines utilisés, on distingue la bicouche de la tricouche. Avant de présenter les résultats que nous avons obtenus avec ces deux techniques, nous délimiterons les domaines d'utilisation de chacun de ces systèmes.

1. Une grande variété de procédés

Les procédés utilisés pour réaliser un profil de grille en T, à partir d'un système multicouche, se distinguent par la combinaison de trois étapes : l'empilement de résines, l'insolation et le développement.

a) L'empilement de résines

Il repose toujours sur la superposition de résines de sensibilités différentes. Ce sont des empilements appelés HI/LO¹⁵ (forte (*high*) et faible (*low*)). Pour la bicouche, la résine la moins sensible est utilisée pour définir le pied de grille, alors que la résine la plus sensible sert à définir le haut de grille (HI/LO) [34, 154] : c'est la configuration inverse de celle utilisée pour la réalisation des contacts ohmiques (LO/HI). Le système tricouche (LO/HI/LO) utilise les deux configurations,

¹⁵ L'empilement est alors décrit en partant du haut vers le bas, c'est-à-dire de la surface vers le semi-conducteur.

puisque la dernière couche de résine sert à obtenir la casquette qui va favoriser le *lift-off* de la métallisation.

En jouant sur les poids moléculaires et les conditions de recuit (cf. chapitre II), les résines peuvent présenter des sensibilités différentes. Bien qu'un grand nombre d'entre elles puissent donc être utilisées, le système le plus couramment utilisé est basé sur le couple PMMA /P(MMA-MAA) [155]. Les avantages de ce couple de résines, que nous avons sélectionné, sont d'une part, une sensibilité différentielle élevée et d'autre part, la différence de solvant entre le poly(méthacrylate de méthyle) et le copolymère, différence qui évite les problèmes de mélange aux interfaces (*intermixing*) [156].

b) L'insolation

L'insolation est réalisée soit en deux fois (pied et haut de grille révélés distinctement), soit en une seule fois avec une exposition centrale et le plus souvent des expositions latérales.

L'insolation en deux fois est une technique généralement imposée lorsque l'on emploie des technologies mixtes. Une résine électronique est utilisée pour le pied de grille, alors qu'une résine optique sert à la définition du haut de grille [157, 158, 159, 160]. Cette technique a également été mise en oeuvre en lithographie tout électronique. En effet, Samoto *et al* [161] justifient l'utilisation de deux tensions d'accélération différentes (50 et 25 keV) pour réaliser le pied de la grille en premier puis son haut, afin d'obtenir un profil *lift-off*. Les principaux avantages de ces procédés en deux temps sont la simplicité et la reproductibilité dans la mesure où, comme pour la technologie "nitrure", longueur de la grille et largeur de son haut sont deux paramètres sans corrélation. L'inconvénient majeur est de nécessiter deux étapes de lithographie.

Il est évidemment plus délicat de réaliser un profil de grille en T en une seule étape de lithographie, car cela demande une optimisation fine des résines et des révélateurs. La complexité apparente d'une telle procédure est compensée par l'avantage de ne réaliser qu'une seule exposition et qu'une seule révélation (*single step*). Les premiers profils obtenus avec cette technique ont été réalisés par la simple insolation d'une ligne [162, 163], un profil de grille en T pouvant en effet être obtenu par le simple jeu des différences de sensibilité entre les résines HI/LO (cf. chapitre II). Ce dernier phénomène est d'autant plus marqué que la tension d'accélération utilisée est faible [155]. Afin d'obtenir des hauts de grille assez larges, il convient cependant d'ajouter à l'exposition centrale, deux expositions latérales plus faiblement dosées [144]. Nous analyserons cette technique, utilisée dans nos travaux.

c) Le développement

Le choix des révélateurs ne saurait être dissocié de celui des résines constituant la multicouche. En effet, la sensibilité d'une résine n'est définie qu'en relation avec un révélateur [155, 164]. Quels que soient les procédés multicouches utilisés, bicouche ou tricouche avec une ou plusieurs étapes de lithographie, on distingue les révélateurs non sélectifs des révélateurs sélectifs (cf. chapitre II). Les révélateurs sélectifs offrent un degré de liberté supplémentaire pour l'obtention d'un profil en T [150, 153, 165, 166]. Le résultat est le même que celui obtenu en intercalant un film de métal entre deux résines [143, 167]. Bien que les révélateurs sélectifs présentent un réel attrait, nous avons opté pour l'utilisation d'un révélateur unique [155], ou presque. En effet, nous effectuons nos développements avec un mélange MIBK:IPA (1:2), mais le développement est stoppé dans de l'alcool isopropylique pur. Or, cet alcool étant un révélateur du copolymère, nous avons fixé le temps de rinçage à 30 s.

2. Bicouche ou Tricouche?

Le choix du système multicouche est intimement lié à l'énergie du faisceau, comme le montrent les schémas de la figure III-23. En effet, si on utilise une faible énergie sur un système HI/LO, les effets de proximité (*forward scattering*) permettent d'obtenir un profil en queue d'aronde favorable au *lift-off* [168]. Pour des tensions plus élevées, on ne peut obtenir un tel profil qu'en utilisant un système LO/HI/LO, ou en augmentant la dose, ce qui est préjudiciable à la définition du pied de grille. L'énergie de 30 keV semble être la limite entre les deux configurations.



figure III-23 : comparaison des profils obtenus avec des systèmes bicouches et tricouches en fonction de la tension d'accélération du faisceau électronique.

De plus, la littérature rend compte d'une grande sensibilité du système bicouche aux effets de proximité induits par l'insolation de plots de surface importante. Ces effets de proximité provoquent la modification du profil en queue d'aronde en un profil aux flans verticaux [169, 170].

L'utilisation d'une bicouche avec une énergie supérieure à 30 keV n'en est pas pour autant interdite [171]. Dans ce cas de figure, pour la métallisation de la grille, on s'expose aux problèmes de l'épaisseur limite et de la qualité de la définition du haut de grille.

Pour réaliser des grilles courtes (< 0,15 μ m) nous avons choisi de travailler à une tension d'accélération élevée, car cela permet de bénéficier d'une meilleure résolution [172]. L'utilisation d'une tension de 100 kV nous a donc poussés à étudier les systèmes tricouches. Des recherches ont également été faites à cette tension sur des systèmes bicouches.

3. Tricouche

Les premiers résultats obtenus en technologie tricouche sont ceux de F. Diette [1] avec des grilles de 0,25 μ m. Les profils, bien qu'imparfaits, ont été obtenus après quelques essais. Pour la réalisation de grilles plus courtes (< 0,15 μ m), comme une simple modification des motifs d'exposition s'est soldée par un échec, il a fallu effectuer une étude paramétrique sur les motifs d'exposition et les doses.

a) Les constantes de l'étude

Afin de réaliser notre étude nous avons choisi les résines et les épaisseurs du système tricouche et fixé les conditions d'exposition.

La tricouche, représentée sur la figure III-24, est l'empilement de 1000 Å de PMMA 950K, 6800 Å de copolymère P(MMA-8,5 % MAA) et de 600 Å de PMMA 50K. Ces épaisseurs ont fait l'objet d'un contrôle rigoureux imposé par d'éventuelles modifications des conditions de salle blanche (changement d'emplacement de la tournette, modification des flux, etc.). Les conditions de laquage (vitesse, accélération et temps) ont été adaptées pour maintenir une tolérance inférieure à 10 % sur l'épaisseur de la première résine. Après leur laquage, chaque couche de résine est recuite à 170°C pendant ½ heure, ce qui signifie que la PMMA 950K est, en tout, recuite 1h30 et que le copolymère est recuit pendant 1 heure. Aucun promoteur d'adhérence [173] n'a été utilisé.

Nous avons travaillé à 100 keV avec une résolution de 10 nm, une taille de faisceau de 30 à 45 nm et un courant de 200 à 350 pA. La dispersion des propriétés du faisceau provient de l'usure du filament et du changement de la marque utilisée sur le porte-substrat (*holder*) pour mesurer le courant. Par la suite, nous avons dédié une marque d'un porte-substrat pour la mesure du courant.

Pour le développement, nous avons fixé le temps de révélation à 2 minutes dans un mélange MIBK:IPA (1:2) et le temps de rinçage à 30 secondes dans de l'alcool isopropylique pur (IPA).



figure III-24 : empilement de résines sélectionné et conditions expérimentales choisies pour l'étude de la technologie tricouche.

b) Influence des motifs d'insolation et de la dose

i) Grilles de longueur supérieure à 0,1 µm

Afin d'obtenir le profil de la figure III-24, il convient d'insoler l'empilement de résines suivant une ligne centrale et deux lignes latérales. La difficulté est de définir la largeur de chacune de ces lignes ainsi que les doses à appliquer. La dose centrale doit permettre d'ouvrir le pied de grille, alors que les expositions latérales, moins fortement dosées, ont pour but d'élargir le haut de la grille. Pour l'étude des motifs de la figure III-25 nous avons choisi de travailler avec un rapport 5 entre dose centrale et dose latérale. Une variation de dose a été réalisée entre 100 et 500 μ C/cm² pour la dose latérale et donc entre 500 et 2500 μ C/cm² pour la dose centrale.



figure III-25 : motifs étudiés pour la réalisation de grilles de longueur supérieure à 0,1 µm.

Pour la réalisation de grilles de longueur supérieure à 0,1 μ m, les motifs de la figure III-25 ont permis d'étudier l'influence de l'espacement entre la ligne centrale et les lignes latérales, la faisabilité de grilles avec de larges "chapeaux" ainsi que la faisabilité de grilles en Γ .

La figure III-26 résume très bien l'influence de la dose¹⁶. Fort logiquement la taille du pied de grille augmente avec celle-ci : de 120 nm pour une dose de 600 μ C/cm², elle approche 200 nm pour une dose de 1000 μ C/cm². En ce qui concerne le haut de la grille, on obtient une ouverture de 200 nm pour une dose latérale de 100 μ C/cm². Cette dimension est uniquement due à la dose provenant de l'exposition centrale reçue par le copolymère, comme le confirment les profils de grille en Γ observés¹⁷ (cf. figure III-28).



figure III-26 : influence de la dose sur la longueur du pied et la largeur du haut pour le motif n^{5} (dose centrale/dose latérale = 5).

¹⁶ La mesure de la largeur du haut de la grille a été effectuée à la base du profil (interface entre le copolymère et la PMMA 950K).

¹⁷ Sur les photos réalisées au MEB, le premier chiffre indique le numéro du motif, alors que les deux nombres suivants sont respectivement la dose centrale et la dose latérale.

L'augmentation de la dose des insolations latérales jusqu'à 250 μ C/cm² permet d'obtenir un haut de grille dont la largeur correspond approximativement¹⁸ à la largeur totale insolée. La réalisation d'ouvertures de larges hauts de grille ne présente donc aucun problème.

La figure III-27, réalisée à partir de l'analyse des motifs 1 à 6, permet d'évaluer l'impact de la distance entre ligne centrale et lignes latérales, distance appelée communément "espaceur". Les mesures montrent que l'énergie apportée par les expositions latérales influence la largeur du pied de grille. Cet effet est d'autant plus important que les doses centrale et latérales sont fortes et que l'espaceur est faible. Ainsi, pour une dose centrale proche de 1200 μ C/cm², on enregistre ainsi une augmentation de 20% de la largeur du pied entre un motif sans espaceur et un motif avec un espaceur de 50 nm.



figure III-27 : influence de l'espaceur sur la largeur du pied pour une exposition centrale de 100 nm (sans espaceur, espaceurs de 30 et 50 nm).

Cette étude nous enseigne également qu'il est difficile de raisonner en rapport de doses entre ligne centrale et lignes latérales. En effet, la dose latérale optimum, c'est-à-dire permettant une large ouverture du haut de la grille, correspondait à une forte dose centrale. De ce fait, les meilleurs profils ont été obtenus avec des largeurs de pied élevées. La figure III-28, qui représente un profil de grille en T et un profil de grille en Γ , illustre le phénomène de sous-dosage des lignes latérales. Notons que, bien que la tension de travail soit de 100 kV, la rétrodiffusion des électrons et la sensibilité du copolymère aboutissent à l'apparition d'une sur-gravure des flancs de résine (cf. figure III-24). De plus, même si les observations au MEB ont été réalisées à faible tension, les profils de résine ont été plus ou moins déformés à cette tension.

¹⁸ Tenir compte du débordement du faisceau gaussien compte tenu de la taille du faisceau (au moins 10 nm de chaque côté).



figure III-28 : observations au MEB de profils tricouches de grilles en T (6) et en Γ (3), (le premier chiffre indique le numéro de motif, alors que les deux nombres suivants sont respectivement la dose centrale et la dose latérale).

Il faut donc constamment garder à l'esprit que dose centrale et doses latérales doivent être choisies de façon corrélée en fonction du motif insolé et du résultat souhaité. Deux approches sont alors possibles : doser au minimum l'insolation, afin que le profil final s'approche au maximum du motif insolé, ou dessiner un motif largement plus petit que celui désiré et surdoser l'insolation. Comparons maintenant ces deux approches.

ii) Grilles de longueur inférieure à 0,1 µm

Les motifs de la figure III-29, insolés avec les mêmes conditions expérimentales que précédemment, ont été choisis afin d'appréhender les limites de notre technologie. Le motif 7 a permis de confirmer que, dans la plage de doses retenues, l'ouverture du haut de grille ne pouvait avoir lieu sans une insolation centrale plus fortement dosée.

La figure III-30 représente l'évolution de la largeur du pied de grille en fonction de la dose pour différentes largeurs de ligne centrale : 30, 50, 60 et 70 nm pour les motifs 10, 11, 12, 13, et 14 respectivement. Elle montre que pour réaliser des longueurs de grille inférieures à 100 nm, il faut utiliser des lignes centrales faiblement dosées de largeur inférieure ou égale à 60 nm. Sur cette figure, on observe également un croisement entre les courbes 50 nm et 60 nm. On peut attribuer ce phénomène aux faibles espaceurs utilisés pour la ligne de 50 nm : au fur et à mesure que la dose augmente, les expositions latérales influencent la largeur du pied. Ceci montre, une fois de plus, que l'influence de la dose latérale ne peut être négligée dans l'évolution de la largeur du pied avec la dose centrale. Chapitre III - Technologie du composant : son impact sur les performances



figure III-29 : motifs étudiés pour la réalisation de grilles de longueur inférieure à 0,1 μ m.



figure III-30 : évolution de la largeur du pied de grille avec la dose pour différentes largeurs de ligne centrale (30, 50, 60 et 70 nm).

La figure III-31 rassemble quelques profils obtenus avec les motifs 10, 11, 12 et 14. Elle montre la grande diversité des résultats obtenus avec ces motifs pour différentes doses. L'utilisation d'une dose élevée compense la faiblesse des doses latérales, au détriment de la largeur du pied et de sa définition (on observe une gravure de la résine PMMA 950K). D'autre part, une trop forte dose détruit la casquette que l'on observe sur les photos 11-660/132 et 14-660/132.



figure III-31 : observations au MEB de profils tricouches de grilles en T (le premier chiffre indique le numéro de motif, alors que les deux nombres suivants sont respectivement la dose centrale et la dose latérale).

La métallisation des échantillons par une séquence Ti (25 nm) /Pt(50 nm)/Au(325 nm) a permis l'observation de grilles en T. La figure III-32 montre qu'il est possible de faire varier assez largement la longueur d'une grille, pour un même motif, en modifiant la dose. Ainsi, avec le motif 10 (central de 30 nm), on peut réaliser des grilles de 50 à 100 nm en faisant varier la dose centrale de 780 à 1300 μ C/cm². De même, il est possible d'obtenir une grille de 50 nm, possédant un chapeau de 375 nm de largeur avec une ligne centrale de 10 nm fortement dosée à 1600 μ C/cm² (motif 8).



figure III-32 : observations au MEB de grilles en T réalisées avec un système tricouche (le premier chiffre indique le numéro de motif, alors que les deux nombres suivants sont respectivement la dose centrale et la dose latérale).

Notons que le profil 10-1060/212 de la figure III-31 correspond approximativement à la métallisation 10-1000/200 de la figure III-32. On enregistre une différence assez importante entre les mesures effectuées sur les profils de résine (figure III-30), et celles réalisées sur les grilles métallisées. Cette différence (120 nm contre 80 nm) peut être attribuée à la dégradation du profil de résine sous l'effet du faisceau électronique du MEB.

La figure III-33, établie à partir des métallisations de grille, montre en effet des longueurs de grille plus courtes que celles de la figure III-30, ainsi qu'une évolution non linéaire de la longueur de grille en fonction de la dose centrale.



figure III-33 : évolution de la longueur de grille avec la dose centrale pour le motif 10 (central de 30 nm).

iii) Application à la réalisation de composants

Les études précédentes ont été réalisées sur une couche ne comportant aucun relief (ni mésa, ni contact ohmique). Pour la réalisation d'un composant, la réalisation d'une tricouche dans un espace source-drain de 1,3 µm est plus délicate que sur une surface plane. Pis, le profil de grille dépend de la longueur du canal. Fort heureusement, on n'assiste pas à une planarisation de la zone source-drain par les différentes résines, puisque nous avons vérifié que les épaisseurs de résine étaient sensiblement conservées dans cet espace.

Pour la réalisation de grilles d'une longueur comprise entre 100 et 150 nm, nous avons choisi de partir du motif 5 (central de 100 nm, espaceurs de 50 nm et latéraux de 100 nm). Nous avons fixé la dose centrale à 800 μ C/cm², et fait varier indépendamment la dose latérale que nous avons finalement fixée à 270 μ C/cm².

Afin de nous affranchir de l'influence des plots d'accès, nous avons effectué des corrections de proximité, et nous avons rectifié le dessin de l'accès de grille (passage du masque T au masque T97).

L'application de la technologie de grille tricouche à la réalisation de transistors est illustrée sur la figure III-34. La figure III-34-a représente un accès de grille obtenu après développement des résines. On peut voir cet accès de grille après métallisation sur la figure III-34-b ; on distingue la grille en T centrée au milieu des deux contacts ohmiques. Cette grille, vue en coupe sur la figure III-34-c et la figure III-34-d, a une longueur de 0,13 μ m et un chapeau de 0,35 μ m de large. Elle présente une résistance métallique d'environ 450 Ω /mm pour une épaisseur de métallisation de 4000 Å (Ti/Pt/Au ou Pt/Ti/Pt/Au). Afin de ramener cette résistance à une valeur

Chapitre III - Technologie du composant : son impact sur les performances

inférieure à 300 Ω /mm, nous avons évolué vers des hauts de grille de 450 nm (cf. motif 6 avec des latéraux de 150 nm).

Nous pouvons également observer le fossé de grille, qui mesure 300 nm, sur la figure III-34-c et la figure III-34-d, ainsi que la trace du nettoyage au faisceau d'argon sur la figure III-34-d.



figure III-34 : a) et b) accès de grille réalisé en corrigeant les effets de proximité avant et après métallisation, c) et d) vues en coupe et en perspective de grilles réalisées en technologie tricouche (pied de 130 nm, haut de 350 nm).

iv) Les problèmes rencontrés et les améliorations possibles

Les principales difficultés rencontrées, lors de la mise au point de notre technologie, sont liées à la présence de la couche de PMMA 50K, qui présente une sensibilité insuffisante. Ainsi, comme le montre la figure III-35-a, une dose suffisante pour ouvrir le haut de la grille peut ne pas suffire pour ouvrir la PMMA 50 K. La trop faible sensibilité de cette couche limite l'ouverture du haut de la grille. En augmentant la dose des latéraux, on parvient à ouvrir cette résine, mais on constate la formation de fils de résine, qui peuvent rester collés (cf. figure III-35-b) ou se déplacer à la surface de la plaquette. Dans les deux cas, on s'expose à une coupure de la grille lors de la métallisation.

Les solutions proposées par Brambley et Bennett [170] pour éviter ce problème sont : réduire l'espaceur, augmenter la taille du faisceau électronique, réduire le contraste du développeur, réduire l'épaisseur de la résine PMMA 50K, ou encore augmenter le temps de développement. Nous avons en effet observé une diminution de ce phénomène lorsque nous avons réduit l'épaisseur de la résine PMMA 50K de 900 à 600 Å. Il est possible qu'il faille diminuer davantage cette épaisseur, mais une solution plus intéressante consiste à utiliser une résine plus sensible. C'est la démarche adoptée par Daumann *et al* [174], qui ont réalisé des grilles avec un rapport 7 entre la largeur du chapeau de grille et la longueur de grille (résistance métallique de $100 \Omega/mm$).



figure III-35 : problèmes rencontrés en technologie tricouche a) dose latérale insuffisante pour l'ouverture de la résine PMMA 50K, b) présence de fils de résine PMMA 50K coupant la grille.

L'autre amélioration à apporter à notre technologie est l'utilisation d'un copolymère plus sensible. Pour cela on peut utiliser un copolymère qui possède un pourcentage plus important de MAA, ou réduire la température de recuit. En effet, il perd beaucoup de sensibilité lors des deux recuits de 30 mn à 170°C.

Le dernier problème, que nous devons évoquer, est que cette étude a été réalisée à une période où le générateur de fréquences de notre masqueur électronique était défectueux. Nous nous sommes donc aperçus après 6 mois de travaux, que les doses insolées n'étaient pas celles que nous pensions utiliser. La défaillance semblait concerner la fréquence 0, fréquence affectée pour la dose des latéraux. Ainsi, pour retrouver nos premiers résultats, nous avons été amenés à utiliser une dose supérieure à 400 μ C/cm² pour les latéraux, tout en conservant une dose centrale de 800 μ C/cm².

4. Bicouche

Les problèmes rencontrés avec la dernière résine de l'empilement tricouche (PMMA 50K) nous ont poussés à l'étude d'un système bicouche. Ces travaux, qui ont repris les conclusions de l'étude tricouche, ont été entrepris par M. Zaknoune [59]. Le système proposé est un bicouche PMMA 950K (150 nm)/P(MMA-8,5% MAA) (680 nm). Les motifs d'insolation restent identiques à ceux utilisés en technologie tricouche, alors que les doses utilisées varient légèrement.

Ainsi, avec le dessin proposé pour notre technologie tricouche 0,13 μ m, une dose centrale de 800 μ C/cm² et une dose latérale de 380 μ C/cm² conduisent à une longueur de grille de 0,15 μ m. On observe donc un élargissement du pied de grille. L'avantage de la bicouche est la plus grande facilité d'ouverture du haut de la grille, puisque l'on révèle un peu plus que la largeur insolée, alors qu'en tricouche l'ouverture est inférieure à la largeur insolée.

Sans doute à cause d'un recuit moins long (1 h contre 1h30), la résine PMMA 950K semble plus sensible et présente un contraste moins bon qu'en technologie tricouche. Pour remédier à ce problème, nous avons porté la durée du recuit de cette résine de 30 mn à 1h.

Finalement, en utilisant un motif d'exposition proche du motif 13 (ligne centrale de 60 nm), nous avons réussi à réaliser des grilles de longueur 0,1 μ m, possédant un chapeau de 0,45 μ m à 0,5 μ m de largeur. Pour ces largeurs de chapeau, nous obtenons des résistances métalliques de grille comprises entre 230 et 270 Ω /mm. Des photographies de ces grilles, réalisées au MEB, sont données sur la figure III-36 (a : bout d'une grille au fond du mésa, b : vue d'une grille dans le plan de coupe des contacts ohmiques).

Le seul inconvénient de cette technologie est l'absence d'une casquette. Bien que le *liff*off se déroule très bien, une faible modification de l'angle d'évaporation (positionnement de la plaquette) peut entraîner l'apparition de lichettes métalliques sur le haut de la grille (figure III-36-a). Celles-ci peuvent occasionner des courts-circuits entre la grille et un contact ohmique.



figure III-36 : grilles en T réalisées en technologie bicouche, a) bout d'une grille au fond d'un mésa (pied de grille de 75 nm et haut de grille de 460 nm), b) vue d'une grille dans le plan de coupe des contacts ohmiques (pied de grille de 100 nm et haut de grille d'environ 500 nm).

C. Comparaison des performances des technologies "nitrure" et "multicouche de résines"

Afin d'évaluer l'intérêt des technologies de grille sans nitrure (SNF : *Silicon Nitride Free*), nous avons comparé, dans le cadre de l'opération 10261B, les résultats obtenus en technologie "nitrure" à ceux obtenus en technologie "tricouche" [175]. L'épitaxie est celle d'une couche à canal composite GaInAs/InP (G960210). Après réalisation des contacts ohmiques et des mésas d'isolation, la plaquette de 2" a été clivée en deux morceaux, afin de comparer la technologie nitrure et la technologie tricouche. Si on compare les performances des deux technologies (les résultats détaillés sont donnés au chapitre IV), les composants réalisés en technologie tricouche présentent une meilleure fréquence de coupure du gain en courant H_{21}^2 : environ 150 GHz contre 135 GHz, comme le montre la figure III-37. Cette différence est imputable à la capacité C_{GD} , qui est deux fois moins élevée en technologie tricouche, soit environ 100 fF/mm contre 200 fF/mm en technologie nitrure (V_{DS} =1,5 V). Cette différence devrait avoir un impact sur la fréquence maximale d'oscillation, ce qui n'est pas le cas, car on enregistre seulement un gain de 10 GHz sur cette fréquence (225 contre 215 GHz). En effet, cette comparaison a été effectuée alors que la technologie tricouche n'était pas encore complètement mature, puisque la résistance de grille valait 780 Ω/mm contre 480 Ω/mm pour les composants réalisés en technologie nitrure.

Les composants fabriqués par la suite ont confirmé la faible valeur de la capacité grille-drain, capacité très sensible à la présence d'un diélectrique comme nous le verrons à la fin de ce chapitre.



figure III-37 : comparaison entre les technologies nitrure et tricouche des évolutions des gains hyperfréquences H_{21}^2 et U en fonction de la fréquence.

D. Conclusions et perspectives

Les technologies de grille "multicouche" sont intéressantes car, bien que pointues, elles associent une grande souplesse d'utilisation à de bonnes performances [176]. En ce qui concerne les performances, on peut s'interroger sur l'avantage de ne pas avoir de nitrure, puisque nous sommes obligés d'en rajouter pour protéger le composant. Cette question sera soulevée, dans le paragraphe suivant qui traite de la passivation.

La technologie tricouche que nous avons développée, ainsi que la technologie bicouche, demandent encore à être améliorées. La technologie tricouche, également utilisée pour la définition de grilles en T en photolithographie à UV profonds [177] et en lithographie X [178], bien que plus difficile, semble plus intéressante grâce à la possibilité d'obtenir un profil en casquette. Malgré l'ampleur de notre étude¹⁹, des améliorations sont encore possibles et souhaitables pour la réalisation de grille en T de longueur submicronique. D'autres voies de recherche méritent d'être prospectées, comme la réalisation de grilles très courtes (50 nm) [179, 180], l'application des systèmes multicouches à d'autres usages que celui des grilles en T [181], ou encore les quadricouches de résines LO/HI/LO/HI. L'intérêt d'une telle technologie pour la fabrication de transistors est de permettre la réalisation d'un fossé de grille asymétrique par gravure chimique. Le quadricouche, représenté sur la figure III-38 [165, 182], a été obtenu après une seule insolation "appropriée" à 40 keV, en utilisant trois révélateurs sélectifs différents. Le toluène permet de révéler la première résine PMMA 950K sans graver le copolymère ; un mélange d'alcool isopropylique et de méthanol rend possible le développement du copolymère définissant le haut de grille, et une solution MIBK:IPA permet la révélation du pied de grille en résine PMMA 950K et du copolymère se situant au-dessous.



figure III-38 : utilisation d'un empilement de quatre résines de sensibilités différentes pour la réalisation d'une grille en T et la réalisation d'un fossé de grille asymétrique [165,182].

L'utilisation de révélateurs sélectifs [150, 153, 181] et de résines autres que les PMMA, comme les PMGI (poly(dimethylglutarimide)) [159, 166], représente des axes de recherche à ne pas négliger.

¹⁹ Nous avons réalisé plus de 300 photos au MEB pour le développement de cette technologie (1/3 de vues en coupe, 1/3 de vues de dessus et 1/3 de grilles métallisées).

Pour mener ces recherches, différentes approches sont possibles. On peut adopter une démarche expérimentale lourde, comme celle de Bramley et Bennett (GEC) [170] qui, pour la mise au point de leur technologie de grille tricouche, ont étudié plus de 100 couples résine/développeur et utilisé approximativement 500 plaquettes ! Bien qu'il faille sans aucun doute étudier expérimentalement différents couples résine/développeur, il apparaît essentiel de développer une simulation de révélation performante [183], ce qu'ont compris quelques laboratoires qui bénéficient de cet outil pour le développement de leurs technologies multicouches [34, 162, 164, 171,178].

IV. LA PASSIVATION DES COMPOSANTS

A. Généralités

1. Rôle de la passivation

La passivation est un glaçage du composant par un diélectrique, qui doit lui permettre de préserver son fonctionnement optimal. Elle le protège des agressions extérieures, électriques, physico-chimiques, thermiques, qui peuvent dégrader ou faire évoluer ses performances. A cette fin, le diélectrique déposé doit présenter une bonne adhésion sur la surface, une faible porosité, ainsi qu'une bonne couverture de la surface.

La passivation électrique doit empêcher la formation d'états d'interface dans la bande interdite, alors que la passivation chimique protège la surface du composant de l'oxydation. L'oxydation est un véritable problème lorsque l'on utilise des composés à base d'aluminium, comme AlInAs. En effet, l'alumine (Al₂O₃), dont la formation est rapide, croît au détriment du semiconducteur. De plus, le diélectrique doit présenter une barrière suffisante pour empêcher les électrons de passer du semi-conducteur à la couche passivante.

2. Les passivants et les techniques de passivation associées

La passivation de référence est celle du silicium par la silice, car la silice est un bon diélectrique (ε_r =2,1), et l'interface Si/SiO₂ est de bonne qualité, c'est-à-dire qu'elle présente une faible densité d'états d'interface. De plus, l'opération est simple puisque la silice naît d'une simple oxydation du silicium (oxyde natif). Malheureusement, pour les matériaux III-V, il n'existe pas d'oxyde natif stable, facile à faire croître et de bonne qualité. De ce fait, on recherche généralement à éviter la présence d'oxydes, qui peuvent dégrader le comportement électrique du transistor.

On distingue deux types de passivation :

 la passivation permettant de stabiliser les performances électriques du composant : un passivant amorphe, comme un diélectrique, peut alors suffire, la passivation permettant d'améliorer les performances électriques du composant : le passivant doit s'adapter au réseau cristallin du matériau en surface, afin de supprimer les états d'interface dans la bande interdite.

a) Passivation par un diélectrique

Cette technique est la plus utilisée pour la passivation des transistors, et plus particulièrement des HEMT sur substrat InP. Parmi les diélectriques pouvant être utilisés (SiO₂, Si₃N₄, SiO_xN_y), le nitrure de silicium est souvent préféré, car il permet la formation de films de qualité en utilisant les techniques usuelles de dépôt.

Pour la passivation de nos composants, nous utilisons en effet le nitrure de silicium déposé par PECVD [167, 184, 185]. L'inconvénient de ce procédé, décrit au chapitre précédent, est la dégradation de la surface due au bombardement ionique, qui influence la qualité de l'interface. Cet endommagement peut être limité en augmentant la fréquence RF du plasma et en diminuant sa puissance RF, qui doit cependant rester suffisante pour obtenir un film de bonne qualité. D'autres paramètres interviennent sur la qualité du film comme, la température du substrat, un traitement de surface avant dépôt, ou encore un recuit après dépôt [186].

La qualité de l'interface isolant/semi-conducteur, très importante dans le cas d'un MISFET²⁰, est non moins importante dans la passivation des composants. En plus des problèmes liés au comportement de la réponse dynamique (dispersion en fréquences des caractéristiques du composant) de ces états d'interface [187], nous verrons qu'à l'extrême, ces états peuvent induire des pièges électroniques.

Afin d'améliorer la qualité d'interface, d'autres techniques de passivation par diélectriques ont été développées. On rencontre :

- le dépôt de polyimide : l'avantage du polyimide est de pouvoir être déposé à la tournette, ce qui n'entraîne aucune dégradation. Son inconvénient (de taille !) est d'être très peu fiable pour la protection des composants.
- le dépôt par MBE d'une couche d'AlInAs isolante [188] (déposée à basse température). C'est un procédé intéressant qui reste cependant marginal.
- le dépôt par irradiation UV (UVCVD) [189, 190] : les molécules de gaz ne sont pas dissociées sous l'effet de la température, mais sous l'effet d'une irradiation UV (photolyse directe). C'est un procédé plus doux que la PECVD, qui présente l'avantage supplémentaire d'être réalisé à plus basse température.

²⁰ Le diélectrique déposé est un isolant dont le but n'est pas de passiver la surface mais de réaliser une jonction MIS (Metal Insulator Semiconductor) remplaçant le contact Schottky.

le dépôt ECR (*Electron Cyclotron Resonance*) : c'est une technique de dépôt très peu dégradante, qui remporte depuis quelques années un réel succès [191, 192, 193, 194, 195]. En présence d'un champ magnétique, une résonance se produit dans l'absorption micro-onde du gaz quand la fréquence micro-onde est égale à la fréquence cyclotron de l'électron. Cela permet la génération d'un plasma dense à faible pression de gaz et faible température [196]. Les dégradations engendrées par cette technique [197] sont suffisamment négligeables pour en faire probablement la meilleure technique de dépôt de diélectrique.

b) Passivation chimique

Afin d'éliminer les oxydes et de réduire les états d'interface, il est conseillé d'effectuer un traitement de surface avant de passiver par un diélectrique [186, 189, 196]. Une autre méthode consiste à former une fine couche en surface du semi-conducteur avant de réaliser la passivation. Ainsi, Suzuli *et al* proposent, pour la réalisation de MISFET, de s'affranchir des états d'interface en déposant une fine couche de silicium par MBE avant de déposer le diélectrique [198, 199]. Pour la passivation de composants un procédé prometteur est le traitement au soufre des surfaces [200, 189]. L'intérêt de cette technique est de désoxyder la surface (gravure de l'oxyde) avant de la protéger par la formation de quelques monocouches de matériaux soufrés. En France, des études sur la passivation des transistors sur InP ont été menées à l'Ecole Centrale de Lyon [201]. Les résultats montrent que la composition des quelques monocouches formées (10 à 15 Å) varie en fonction des conditions expérimentales (In_xAl_{1-x}As_{1-y}S_y ou InS_x) et de la profondeur à laquelle on se situe dans la couche sulfurée. Ils concluent également à l'efficacité de ce procédé pour supprimer les oxydes. Cependant, ce procédé présente l'inconvénient d'entraîner une gravure plus ou moins importante de l'AlInAs (50 à 300 Å/mn). Après sulfuration, un dépôt de diélectrique doit être effectué, car les sulfites sont thermodynamiquement instables.

B. L'opération de "dénitruration" en technologie "nitrure"

Les composants issus de la technologie nitrure sont déjà protégés par une couche de 80 nm de nitrure de silicium. La capacité parasite C_{GDp} induite par cette couche de diélectrique est cependant très pénalisante pour les performances du transistor (cf. § III.C).

Des simulations ont montré, que le nitrure se situant sous le chapeau de grille domine d'autant plus cette capacité que l'épaisseur de nitrure est faible et que le haut de grille est large [202]. Il était donc logique de vouloir enlever ce nitrure avant de "repassiver" le composant, de façon à ce que le diélectrique ne revienne pas se déposer sous la grille. Des mesures ont en effet montré que les performances de nos composants étaient grandement améliorées après enlèvement complet du nitrure par un plasma isotrope [203]. Afin de vérifier que le diélectrique situé sous le chapeau de grille domine bien la capacité C_{GDp} , nous avons comparé les performances de composants "dénitrurés" de manière isotrope et anisotrope. Ces composants ont ensuite été passivés par une fine couche de nitrure (20 nm).

Les attaques plasma ont été réalisées dans un bâti Alcatel GIR 100 (cf. chapitre II). La gravure isotrope a été obtenue en utilisant l'hexafluorure de soufre (SF₆) à une pression de 50 mT, et une tension de 40 V (puissance de 20 W) pendant 3 mn. La gravure anisotrope a été obtenue avec du tétrafluorure de carbone (CF₄) à une pression identique de 50 mT et une tension de 340 V (puissance de 90 W) pendant 1'30". Les résultats de ces gravures sont schématiquement comparés sur la figure III-39.



figure III-39 : comparaison des gravures isotrope (SF₆) et anisotrope (CF₄) ; dans le cas de la gravure anisotrope, du nitrure reste présent sous la grille.

Le tableau III-3 compare les résultats moyens obtenus sur les composants de l'opération 10261A, dénitrurés de manière anisotrope ou isotrope [204].

Le premier commentaire concerne la tension de pincement qui est plus faible. Cette évolution peut être attribuée à la modification du potentiel de surface, mais également à une diffusion éventuelle du contact de grille en Pt/Ti/Pt/Au. En effet, l'amélioration considérable de la tenue en inverse de la diode, quel que soit le plasma utilisé, ne peut être attribuée uniquement à l'effet du potentiel de surface.

Bien que ce phénomène de diffusion rende hasardeuse l'interprétation des mesures, les résultats obtenus sur l'ensemble de nos composants permettent de conclure quant aux points communs et aux particularités de chaque procédé. Les évolutions des caractéristiques sont relativement comparables avec une diminution d'environ 10 % de la transconductance et une diminution de l'ordre de 30 % de la conductance de sortie. On note une réduction plus marquée de la capacité C_{GS} avec le plasma anisotrope, alors que le phénomène inverse est observé sur la capacité C_{GD} qui diminue assez fortement dans les deux cas. Les fréquences de coupure f_c et f_T

sont améliorées avec le plasma isotrope, alors qu'avec le plasma anisotrope f_c est légèrement dégradée et f_T reste inchangée. L'évolution la plus remarquable est celle de la fréquence maximale d'oscillation qui augmente de 65 à 70 % grâce à l'accroissement du gain des composants dénitrurés.

		Nitrure	Plasma CF₄ Anisotrope		Plasma SF ₆ Isotrope	
			Dénitruré	Evolution (%)	Dénitruré	Evolution (%)
Statique	V _P (V)	-0,50	-0,47	-6	-0,46	-8
	V _b (V) / η	0,30/1,65	0,38/2,74	27/66	0,47/1,70	57/3
	V _{inv} (V) pour I _G =80 μA	-1,5	-3,3	120	-4	167
	G_{m max} (mS/mm)	630	586	-7	573	-9
	I _{DS} (mA/mm)* à V _{GS} =0 V	260	205	-21	213	-18
Hyperfréquence	g_{m max} (mS/mm)	1000	880	-12	910	-9
	g_d (mS/mm)	145	94	-35	107	-26
	R _S (Ω.mm)	0,35	0,36	3	0,36	3
	R _D (Ω.mm)	0,35	0,35	0	0,36	3
	C _{GS} (fF/mm)	680	646	-5	571	-16
	C _{GD} (fF/mm)	210	137	-35	160	-24
	f _c (GHz)	210	197	-6	218	4
	f _T (GHz)*	123	123	0	134	9
	f _{MAX} (GHz)*	141	238	69	231	64
	$V_{DS}(\vee) = V_{GS}(\vee) =$	1 0,1	1 0	-	1 0	-

tableau III-3 : comparaison des performances moyennes obtenues avant et après dénitruration pour les attaques plasma CF_4 et SF_6 (Opération 10261A, (*) $V_{DS}=1,5 V$).

Nous n'avons pas fait figurer dans le tableau les évolutions des capacités de plots C_{pG} et C_{pD} , dont les valeurs évoluent peu. Une étude détaillée des évolutions des différentes composantes de ces capacités a été réalisée par V. Hoël [205] dans le cas d'une dénitruration isotrope au plasma SF₆.

Le tableau III-3 fait également apparaître une diminution du courant de drain pour les deux modes de dénitruration (V_{DS} =1,5 V et V_{GS} =0 V). Afin d'expliquer la cause de cette diminution, il est nécessaire de s'intéresser à l'évolution des caractéristiques I(V) avant et après les attaques plasma. La figure III-40 compare, pour les deux plasmas utilisés, les caractéristiques obtenues en fin de fabrication (Nitrure), après attaque plasma (Dénitruré) et après dépôt d'une nouvelle couche de nitrure de silicium (Passivé). Alors que, dans le cas du plasma anisotrope, la diminution de courant se limite au régime saturé, dans le cas du plasma isotrope elle a également lieu en régime linéaire. Cette dégradation est sans aucun doute imputable à l'exposition de la surface du fossé de grille (AlInAs) au gaz SF₆. En effet, dans le cas du plasma anisotrope cette surface reste protégée, comme le montre la figure III-41. Cette hypothèse est confirmée par les résultats de l'opération de passivation. Après dépôt d'une fine couche de nitrure sur les transistors dénitrurés, on observe un endommagement de la commande de charges aux faibles V_{DS} sur tous les composants ayant subi une dénitruration isotrope.



figure III-40 : évolutions des caractéristiques $I_{DS}(V_{DS})$ après les étapes de dénitruration et de passivation, comparaison des plasmas CF_4 et SF_6 utilisés pour la dénitruration ($V_{GSmax}=0.4 V$, Pas de 0.2 V).



figure III-41 : observations au MEB de grilles réalisées en technologie nitrure ayant subi une étape de dénitruration et une passivation par 200 Å de Si₃N₄ à 100°C, a) le fossé de la grille dénitrurée de façon isotrope n'est pas protégé lors de la passivation, b) le nitrure laissé sous la grille par la dénitruration anisotrope protège le fossé de grille lors de la passivation.

Conclure de façon péremptoire sur cette étude est assez délicat, dans la mesure où il est difficile de faire la part entre les améliorations apportées par la dénitruration sur les capacités parasites²¹ et les dégradations induites par les attaques plasma. Cependant, ces résultats sont intéressants à double titre :

- ils remettent en cause l'influence du nitrure situé sous le chapeau de grille,
- ils mettent en avant l'importance des états de surface et la sensibilité du fossé de grille.

En effet, le coude (*kink*), observé sur la caractéristique de la figure III-40-SF₆, est un phénomène similaire à celui rencontré après gravure du fossé de grille (§ II.E.2.c). Une

²¹ Le paragraphe suivant apportera plus de réponses sur l'influence des capacités parasites.

interprétation possible est celle de défauts (pièges) situés probablement à la surface du fossé de grille qui augmentent le potentiel de surface et désertent localement le canal. A faible polarisation de drain, la densité de charges est réduite, et quand le champ électrique augmente, les charges passent la barrière de potentiel que constitue la zone désertée. Le transistor retrouve alors son comportement normal. D'autres interprétations de l'effet *kink* sont données dans le chapitre IV.

L'opération de dénitruration est donc une étape très délicate, handicapante pour la technologie nitrure. L'optimisation de ce procédé a fait partie du travail de thèse de V. Höel qui est parvenue, avec l'arrivée d'un nouveau bâti de gravure, à mettre au point des conditions d'attaques isotropes douces, c'est-à-dire peu dégradantes. Malheureusement, aucune autre étude n'a été menée sur la dénitruration anisotrope.

C. Passivation des transistors

Le paragraphe précédent a montré que l'on pouvait détériorer les caractéristiques d'un transistor en soumettant la surface du fossé de grille à un plasma de gravure ou de dépôt. En effet, F. Diette a observé de très fortes dégradations de composants réalisés en technologie tricouche après passivation à 300°C par un film de nitrure de silicium [1]. L'étude réalisée par B. Bellini et F. Diette [206] a mis en évidence que seule la température était responsable de ce phénomène, car la dégradation semble liée à la création sur la surface du fossé de grille, d'oxydes qui diffuseraient en volume sous l'effet de la température. En effet, aucune dégradation n'a été observée à des températures de dépôt de Si₃N₄ plus faibles (200 et 100°C). Nous avons donc choisi d'effectuer nos dépôts à 100°C, en sachant que la qualité du nitrure déposé est alors inférieure à celle obtenue avec un dépôt à 300°C (le nitrure déposé à basse température présente une plus grande porosité).

Néanmoins, la présence d'un diélectrique peut influencer les performances électriques des transistors. Les effets négatifs les plus connus sont ceux qui sont liés aux capacités parasites [207], dont l'impact a été présenté précédemment, ainsi qu'au stress du diélectrique, qui induit des charges piézo-électriques créant un potentiel capable de déplacer la tension de pincement du transistor [208]. Mais, on observe également des diminutions de courant [167, 188] et, a contrario, des améliorations de performances comme l'augmentation (mais parfois la diminution) de la transconductance, la diminution des résistances d'accès, la diminution du courant de fuite de grille et l'amélioration de la tension de claquage [188, 193, 196]. De telles modifications sont encore attribuées aux changements d'états d'interface. En effet, la présence du diélectrique diminue les courants de fuite en surface du GaInAs, courants qui peuvent être importants eu égard au faible gap de GaInAs. De plus, le nouveau potentiel de surface dû à la présence de diélectrique modifie la carte du champ électrique dans le transistor.

Comme les résultats sur ce sujet sont dispersés et contradictoires, nous avons mené une étude afin d'évaluer l'influence du diélectrique sur les performances statiques et hyperfréquences des composants.

1. Influence du diélectrique sur le potentiel de surface

Afin d'estimer l'influence d'un diélectrique sur le potentiel de surface des matériaux GaInAs et AlInAs, nous avons réalisé un dépôt de 500 Å de nitrure sur des échantillons comportant uniquement des contacts ohmiques de source et de drain. Nous comparons sur la figure III-42, les résultats obtenus en conservant le *cap layer* (surface en GaInAs), ou en l'ôtant au moyen d'une gravure sélective (surface en AlInAs). Ces essais font suite à ceux illustrés sur la figure III-15.

L'augmentation de courant, observée après dépôt quelle que soit la surface, est significative d'une diminution du potentiel de surface. Cette augmentation, maximum au milieu du coude (10 %), tend vers 6 % pour l'échantillon conservant le *cap layer*, alors qu'elle s'annule à la saturation pour l'échantillon dont la couche de GaInAs a été enlevée (nous n'avons pas d'explication pour ce phénomène). Ces mesures simples donnent une idée de la modification du potentiel de surface induite par la présence de nitrure.



figure III-42 : influence d'un dépôt de 500 Å de diélectrique sur l'évolution du courant entre source et drain (1,7 µm) de structures avec et sans couche de contact en GaInAs.

2. Influence du diélectrique sur les performances des composants

Afin d'évaluer l'impact des capacités parasites, nous avons étudié l'évolution des caractéristiques de transistors en fonction de l'épaisseur de nitrure déposée. La constante diélectrique du nitrure est fonction de deux paramètres [209] :

- la concentration de silane utilisée dans le plasma : Swann *et al* enregistrent une variation linéaire de la constante diélectrique de 7 à 10, avec l'augmentation de la concentration de silane de 0 à 50 % (épaisseur de 1000 Å).
- l'épaisseur de nitrure déposée : la constante diélectrique mesurée par Swann *et al* diminue linéairement avec l'épaisseur de nitrure de silicium, avant de se stabiliser. Elle passe d'une valeur de 10 pour une épaisseur de 1000 Å, à 8 pour des épaisseurs supérieures à 2000 Å.

Dans les conditions de dépôt que nous utilisons²², nous ne formons pas du Si₃N₄ mais du Si_xN_yH_z. La constante diélectrique de ce nitrure doit être proche de 7, bien que nous n'ayons ni mesuré, ni contrôlé son évolution avec l'épaisseur du dépôt.

Nous avons comparé des dépôts de 200 Å (figure III-44), 3000 Å (figure III-45) et 5000 Å (figure III-46).

En ce qui concerne les caractéristiques statiques, on observe de légères évolutions de la diode Schottky. Cela se traduit par une faible diminution de la tension de *built-in* et une légère augmentation du facteur d'idéalité. Il est intéressant de remarquer que ces évolutions ont lieu quelle que soit la métallisation de grille, ce qui laisse penser que cela n'est pas imputable à une éventuelle diffusion de la grille. Cependant, la diffusion des grilles Pt/Ti/Pt/Au est confirmée par les résultats obtenus sur les tensions de pincement. En effet, alors qu'avec les grilles Pt/Ti/Pt/Au la tension de pincement n'évolue quasiment pas après passivation (quelle que soit l'épaisseur de nitrure), elle augmente de plus de 25 % pour des composants comportant une grille Ti/Pt/Au. Cette augmentation, attribuable à la modification du potentiel de surface, est compensée par la diffusion du platine pour les composants comportant une grille Pt/Ti/Pt/Au. Notons tout de même que cette diffusion semble à l'origine de l'amélioration conséquente de la tension en inverse des composants de l'opération 10261B2.

Les évolutions du courant de drain sont celles d'un courant mesuré à la tension V_{DS} de 1,5 V et à la tension de grille V_{GS} nulle. La figure III-43 montre que le potentiel de surface entraîne un pincement plus difficile (courant plus élevé aux tensions de grille négatives), mais une diminution du courant à canal ouvert (II.E.3.a). L'augmentation ou la diminution du courant de drain, de quelques pour-cent, dépend donc de la tension de grille. Le composant de la figure III-43 comportant une grille en Pt/Ti/Pt/Au, on peut estimer que cet effet est quelque peu masqué par la diffusion du platine.

²² Dépôt à 150 Å/mn avec un flux de 3% SiH₄/N₂ de 600 sccm, un flux de NH₃ de 20 sccm, une pression de 1 Torr, une puissance de 10 W et une température de dépôt de 100 °C.

Une fois de plus, ce phénomène rend difficile l'interprétation des mesures hyperfréquences. Alors que la transconductance statique G_m (g_m étant la transconductance hyperfréquence) évolue peu pour les composants comportant une grille Pt/Ti/Pt/Au, elle diminue de 20 % pour les composants comportant une grille Ti/Pt/Au, ce qui est cohérent avec l'évolution de la tension de pincement. La transconductance hyperfréquence évolue peu, quant à elle, avec la passivation, quelle que soit la métallisation de grille. Par contre la conductance de sortie varie différemment avec la métallisation : diminution pour les grilles Pt/Ti/Pt/Au et augmentation pour les grilles Ti/Pt/Au.

Il est intéressant de constater que les résistances d'accès, tout comme les capacités de plots évoluent peu avec la passivation. Par contre, les capacités C_{GS} et C_{GD} sont très dépendantes de l'épaisseur de nitrure déposée. Alors que pour un dépôt de 200 Å, l'évolution de ces capacités est négligeable, les dépôts de 3000 Å et 5000 Å conduisent à une augmentation de l'ordre de 20 % de la capacité grille-source C_{GS} . La capacité grille-drain C_{GD} augmente respectivement de 55 % à près de 80 % pour ces deux dépôts. L'impact sur les fréquences (cf. chapitre I) de coupure est important avec des réductions de 15 à 30 % pour la fréquence f_T et d'environ 30 % sur la fréquence f_{max} .



figure III-43 : comparaison des caractéristiques I(V) d'un composant avant et après le dépôt de 200 Å de Si₃N₄, opération 10364C (grille Pt/Ti/Pt/Au), V_{GS max}=0,4 V, Pas de 0,2 V.



figure III-44 : influence d'un dépôt de 200 Å de Si_3N_4 , opération 10364C (grille Pt/Ti/Pt/Au).



figure III-45 : influence d'un dépôt de 3000 Å de Si₃N₄, opération 10261B2 (grille Pt/Ti/Pt/Au).



figure III-46 : influence d'un dépôt de 5000 Å de Si_3N_4 , opération 10364D (grille Ti/Pt/Au).

Tous ces éléments doivent être confirmés sur des composants comportant des grilles non diffusantes. Les résultats obtenus sur les capacités prouvent cependant que passiver avec une importante épaisseur de nitrure dégrade fortement les performances hyperfréquences. Néanmoins, ils ne permettent pas de conclure sur la localisation de ces capacités, puisqu'en augmentant l'épaisseur du dépôt, le nitrure emplit l'espace sous le chapeau de grille d'une part et d'autre part la capacité C_{gD} continue d'augmenter avec un dépôt plus important de nitrure, alors que cet espace est totalement rempli pour un dépôt de 3000 Å. L'étude de F. Diette et B. Bellini [206] a montré qu'une augmentation significative des capacités parasites se produit avec une épaisseur de 500 Å de Si₃N₄, augmentation non compensée par la diminution de la constante diélectrique du nitrure de silicium avec l'épaisseur déposée.

La figure III-47 compare les vues en coupe de composants passivés, respectivement avec des épaisseurs de 200 Å et 5000 Å. Le nitrure de silicium se dépose suivant un processus surprenant, qui semble lié à la "perturbation" apportée par le contact de grille. En effet, il enveloppe la grille avant de former une "toile de tente" qui s'effondre ensuite lorsque l'on augmente l'épaisseur du dépôt. L'espace sous le chapeau de grille est alors presque entièrement comblé par le nitrure. Pour des épaisseurs importantes on rencontre des problèmes de contraintes dans le nitrure. Ce stress est évacué par la génération de fissures (figure III-47-b) et de cavités dans le diélectrique.



figure III-47 : observations au MEB de composants passivés avec des épaisseurs de 200 Å (a) et 5000 Å (b) de nitrure de silicium.

V. PRISE EN COMPTE DES ASPECTS TECHNOLOGIQUES DANS LA SIMULATION MONTE CARLO DE COMPOSANTS

A. Introduction

Nous avons montré dans ce chapitre que les performances des transistors sont très dépendantes de la technologie. Le courant de drain, par exemple, dépend des états de surface dans la zone grille-drain et donc de la configuration du fossé de grille. De même, la tension de pincement des transistors dépend de la profondeur gravée dans la barrière ainsi que d'une éventuelle diffusion de la métallisation de grille.

Nous proposons dans cette partie une démarche consistant à intégrer ces éléments liés à la technologie dans nos simulations Monte Carlo afin, d'une part, d'en évaluer l'influence et, d'autre part, d'obtenir des performances théoriques proches de l'expérience. Pour un procédé technologique donné, nous utilisons une procédure originale qui consiste à simuler les différentes structures obtenues après chaque étape de fabrication et à comparer les résultats de modélisation aux valeurs expérimentales pour améliorer les conditions de simulation.

Cette procédure a été appliquée aux transistors HEMT InP réalisés avec une technologie tricouche (aucun nitrure en surface). La structure utilisée est adaptée en maille et comporte un canal de GaInAs de 150 Å, un espaceur de 50 Å, un plan de dopage de 5.10^{12} cm⁻², une barrière d'AlInAs de 200 Å et un *cap layer* de GaInAs de 100 Å, dopé à 5.10^{18} cm⁻³ (opération 10417). Les données expérimentales utilisées pour la comparaison avec les résultats de simulation ont été présentées au paragraphe II.E.3.a). Elles font référence aux essais réalisés sur des transistors sans grille dont les contacts ohmiques sont espacés de 1,7 μ m.

Dans un premier temps, nous simulons le dipôle compris entre les contacts ohmiques de source et de drain afin de calculer la résistance carrée de la couche (ces simulations ont utilisé un



nouveau modèle de contact ohmique). Des charges de surface sont ensuite introduites sur la couche de surface de GaInAs afin d'obtenir des résultats proches de l'expérience. La même démarche est réitérée après avoir ôté le *cap layer*, ce qui nous permet de déterminer les charges de surface à introduire sur la barrière d'AlInAs. Nous utilisons ensuite ces données pour simuler une structure comportant un fossé de grille et nous comparons les résultats obtenus avec l'expérience. Enfin, la grille est déposée et l'influence de la diffusion métallique est estimée.

B. Influence du modèle de contact ohmique

Le modèle de contact ohmique conditionne l'injection de porteurs dans la structure et donc le niveau de courant contrôlable par la grille. Le modèle classique de contact ohmique, qui utilise une densité d'électrons simulés constante et égale au dopage supposé du contact, a montré ses limites lors de la simulation du transport de charges dans des structures de type HEMT courtes. Le nouveau modèle de contact nécessite un calcul préliminaire afin de déterminer les profils de concentration de porteurs à appliquer à chaque pas de temps. Ces modèles sont détaillés dans la thèse de F. Dessenne [97]. Nous pouvons vérifier la supériorité du nouveau modèle lorsque nous déterminons par simulation la résistance carrée de la couche ainsi que la résistance des contacts ohmiques. Signalons qu'à ce stade nous ne prenons pas en compte les éventuelles charges de surface sur le *cap layer*.



figure III-48 : comparaison des résultats de l'ancien et du nouveau modèle de contact ohmique, a) évolution de la résistance R_{DS} avec la distance L_{DS} , b) évolution de la densité de charges dans le puits N_s avec la distance L_{DS} .

Nous avons représenté sur la figure III-48-a l'évolution de la résistance R_{DS} du dipôle en fonction de la distance source-drain L_{DS} pour les deux types de modèle, mais également pour le modèle le plus élaboré, en tenant compte d'une résistance de contact extrinsèque [210]. Alors que les résistances carrées sont équivalentes quel que soit le modèle, on remarque que l'ancien modèle, qui conduit à l'existence d'une résistance de contact intrinsèque de l'ordre de 0,1 Ω .mm (pour les grandes distances L_{DS}), n'est pas utilisable pour les faibles distances L_{DS} . Ce comportement s'explique par la difficulté à former, dans ce cas, une accumulation correcte de porteurs dans le puits, pour les structures submicroniques. En effet, il apparaît clairement sur la figure III-48-b, qui représente les densités surfaciques N_s dans le canal en fonction de L_{DS} , qu'avec l'ancien modèle de contact, N_s décroît avec la réduction de l'espace source-drain.

Le nouveau modèle de contact ohmique a un comportement plus idéal par rapport à son prédécesseur avec une résistance intrinsèque dix fois moins élevée. A titre de vérification, nous avons déterminé la résistance théorique de ce modèle de contact en série avec une résistance extrinsèque de 0,15 Ω .mm. Comme le montre la figure III-48-a, nous retrouvons effectivement cette valeur additionnée de la très faible résistance intrinsèque.

C. Influence du potentiel de surface

1. Charges de surface sur le cap layer de GaInAs

Nous remarquons sur la figure III-48-a que la résistance carrée de la couche est environ deux fois plus faible que celle mesurée expérimentalement et que la valeur de la densité de charges dans le puits ($N_s = 3,8.10^{12}$ cm⁻²) est un peu surestimée. Cela provient principalement de l'absence de potentiel de surface sur le *cap layer* de GaInAs. Pour introduire ce potentiel dans notre modèle, nous plaçons des charges négatives Q_s fixes et uniformément réparties sur la surface du semi-conducteur.



figure III-49 : influence de la densité de charges, appliquée sur le cap layer, sur l'évolution de la résistance R_{DS} avec la distance L_{DS} (a) et sur l'évolution de la résistance carrée de l'épitaxie (b).

La figure III-49-a représente l'évolution de la résistance R_{DS} en fonction de la distance L_{DS} pour différentes densités de charges. Nous vérifions ainsi que la résistance carrée augmente avec la densité de charges ce qui correspond à une déplétion de plus en plus importante du *cap layer*. Ce phénomène est illustré sur la figure III-50 sur laquelle on peut observer une influence
importante de la densité Q_s sur la densité électronique dans le *cap layer*. On remarque que pour des valeurs importantes de Q_s , la population électronique dans le puits de GaInAs diminue. Cette réduction de la densité électronique dans la structure explique l'augmentation de la résistance carrée de la couche.



figure III-50 : influence de la densité de charges, appliquée sur la couche de surface, sur les densités d'électrons dans la couche de surface et le puits.

Nous observons sur la figure III-49-b que pour obtenir une résistance carrée proche de celle de l'épitaxie de l'opération 10417 (162 Ω /carré), il faut appliquer une densité de charges d'environ 4,5.10¹² cm⁻². Cependant, si on applique ces paramètres pour simuler une caractéristique I(V) entre deux contacts ohmiques espacés de 1,7 µm, on ne retrouve pas la courbe expérimentale.



figure III-51 : comparaison avec l'expérience de simulations de caractéristiques I(V) du dipôle compris entre les contacts ohmiques ($L_{DS}=1,7 \ \mu m$); l'accord est obtenu pour une densité de charges Q_s appliquée sur le cap layer de $8.10^{12} \ cm^{2}$ (aucune résistance extrinsèque n'a été introduite).

En effet, afin d'approcher au mieux les résultats expérimentaux, la figure III-51 montre qu'il a fallu appliquer une densité de charges de surface de 8.10^{12} cm⁻² et n'introduire aucune résistance de contact extrinsèque. Dans la mesure où les calculs effectués pour déterminer les résistances carrées ont été réalisés à faible tension V_{DS} (zone ohmique), on peut attribuer cette différence à l'influence de la tension de drain sur la densité de charges en surface et sur leur répartition dans l'espace source-drain. En effet, l'hypothèse d'une répartition uniforme des charges en surface, faite dans notre modèle, est vraisemblablement fausse. On peut supposer l'existence de mécanismes complexes de diffusion de charges, fonctions de la polarisation du drain. Les trous générés par ionisation par impact modifieraient alors la répartition des charges.

2. Charges de surface sur la barrière d'AlInAs

Nous avons ensuite gravé sélectivement le *cap layer* afin de déterminer le potentiel de surface sur AlInAs (cf. figure III-15). Nous observons sur la figure III-52 qu'une charge de surface comprise entre 3 et 3,5.10¹² cm⁻² convient pour approcher la caractéristique expérimentale (aucune résistance extrinsèque n'est introduite).



figure III-52 : comparaison avec l'expérience de simulations de caractéristiques I(V) du dipôle compris entre les contacts ohmiques où le cap layer a été ôté ($L_{DS}=1,7 \ \mu m$) ; l'accord est obtenu pour une densité de charges Q_S appliquée sur la barrière comprise entre 3 et 3,5.10¹² cm² (aucune résistance extrinsèque n'a été introduite).

3. Application au fossé de grille

Enfin, nous avons vérifié que le jeu de paramètres technologiques, défini précédemment, permettait de simuler une structure comportant un fossé de grille ($R_C=0 \Omega$.mm, Q_s (GaInAs)= 8.10¹² cm⁻² et 3.10¹² cm⁻² < Q_s (AlInAs) <3,5.10¹² cm⁻²). Nous constatons sur la figure III-53 que c'est en effet le cas pour un fossé de grille de 270 nm de largeur. Ces résultats ont été obtenus en ne considérant aucune gravure de la barrière d'AlInAs. Pour des temps de gravure supérieurs, d'autres simulations ont montré qu'il fallait réduire l'épaisseur de la barrière de quelques dizaines d'angström pour obtenir un bon accord avec l'expérience.



figure III-53 : comparaison avec l'expérience de simulations de caractéristiques I(V) du dipôle compris entre les contacts ohmiques où un fossé de grille de 270 nm de largeur a été gravé au centre de l'espace source-drain (L_{DS}=1,7 μm) ; l'accord est obtenu pour une densité de charges Q_S appliquée sur la barrière comprise entre 3 et 3,5.10¹² cm² et une densité Q_S de 8.10¹² cm² sur le cap layer (aucune résistance extrinsèque n'a été introduite).

D. Influence de la diffusion de la grille

Afin de vérifier l'impact d'une diffusion de la grille, nous avons simulé un enterrement de 50 Å du métal dans la barrière. Cette démarche qui ne prend en compte que l'expansion verticale est approximative car les résultats expérimentaux laissent supposer qu'en réalité le métal diffuse dans plusieurs directions et donc augmente la longueur effective de la grille.



figure III-54 : évolutions des transconductances d'un transistor HEMT avec V_{GS} (potentiels internes), obtenues avec et sans diffusion de la grille dans la barrière.

Ces simulations ont été effectuées pour une grille de 0,12 μ m de longueur, centrée dans un fossé de grille de 300 nm et un espace source-drain de 1,3 μ m. Nous avons considéré une gravure de 25 Å de la barrière d'AlInAs, sur laquelle a été imposée une densité de charges de surface de 3,25.10¹² cm⁻². Une densité de charges de surface de 8.10¹² cm⁻² a été imposée sur le *cap layer* de GaInAs. La figure III-54 compare l'évolution de la transconductance avec la tension V_{GS} (tension interne qui ne tient pas compte de la tension de *built-in*) entre une grille enterrée et une grille nonenterrée. Elle confirme les résultats expérimentaux présentés précédemment à savoir que le pincement du transistor est décalé vers les tensions positives et que la transconductance augmente lorsque la grille est enterrée. Cela s'accompagne également d'une chute du courant de drain [97].

E. Conclusion

La prise en compte de paramètres technologiques dans notre modèle Monte Carlo a permis d'approcher relativement bien les résultats expérimentaux. Une étude similaire a déjà été réalisée avec un modèle "hydrodynamique/dérive diffusion" [211] ; l'influence du diélectrique sur les performances des PHEMT GaAs était notamment étudiée. Par rapport à ces travaux, notre étude, qui à notre connaissance est rapportée pour la première fois en simulation Monte Carlo [212], s'est appuyée sur une nouvelle démarche de suivi en modélisation des étapes de fabrication d'un transistor.

Bien que nous ayons optimisé les paramètres de la simulation afin de s'approcher des valeurs expérimentales, il ne faut pas considérer ces paramètres comme exacts. En effet, beaucoup de paramètres peuvent être ajustés pour arriver au "bon résultat". Le but de notre travail est surtout de montrer que même si nous ne pouvons pas prendre en compte tous les phénomènes qui influencent les performances des transistors, nous pouvons tenter d'expliquer les écarts de résultats entre la simulation et l'expérience. On peut ainsi estimer, par exemple, l'influence d'une gravure plus ou moins profonde de la barrière. On peut également envisager de simuler l'apparition d'un coude dans la caractéristique I(V) en tenant compte d'une modification de la répartition des charges de surface par la présence de trous par exemple.

Notre modèle est donc un outil puissant permettant de réaliser une analyse de sensibilité et de mettre en évidence l'importance de paramètres extrinsèques au composant sur son fonctionnement. On connaît en effet l'influence du potentiel de surface sur les performances des composants [213], mais elle est difficile à quantifier car la détermination précise du potentiel de surface est un problème ardu [214, 215, 216]. De plus, nous ne voyons pas comment nous pourrions améliorer nos simulations sans tenir compte de la mobilité des charges en surface, ce qui est difficile à introduire dans le modèle. D'autres études sont également envisageables afin de prendre en compte une diffusion latérale de grille et évaluer ses conséquences sur les performances du transistor.

VI. CONCLUSION ET PERSPECTIVES

Lorsque nous avons commencé l'étude des transistors HEMT sur substrat InP, nous nous étions fixé comme objectif l'optimisation de la structure épitaxiale du composant. Pour cela nous avions besoin d'une technologie fiable permettant la réalisation rapide de transistors. Nous pensions alors que la technologie nitrure développée au laboratoire permettrait de répondre à notre attente. Mais la technologie existante à l'époque était longue et peu reproductible. Nous avons donc entrepris le développement d'une technologie rapide à utiliser et suffisamment fiable pour permettre la réalisation d'études comparatives. Ce travail a été très long, certes, mais très enrichissant. Nous avons en effet réussi à développer une technologie reproductible, rapidement réalisable²³. Par contre, nous ne pouvons qualifier cette technologie, ni aucune autre d'ailleurs, de simple. Nous nous devons en effet de rester humbles devant la complexité des phénomènes qui conditionnent la réussite d'une technologie. Même si nous avons réussi à résoudre certains problèmes, nous ne pouvons prétendre les avoir complètement compris. Cela signifie qu'on ne doit pas considérer une technologie comme figée. Une technologie est vivante, son assujettissement à de nombreux paramètres la rend très dépendante des procédés qui la composent.

C'est pourquoi, les perspectives de recherche en technologie sont nombreuses. Elles sont de deux types : amont et aval.

Les études "amont" envisageables sont :

- ✓ l'amélioration de nos connaissances sur les phénomènes qui entrent en jeu dans la réalisation de nos composants. C'est un domaine vaste qui est souvent négligé par les micro-électroniciens, qui considèrent qu'une "bonne cuisine" n'a pas besoin d'être comprise. Le domaine qu'il semble le plus intéressant d'étudier concerne la physique des interfaces. En effet, les interfaces semi-conducteur/semi-conducteur ne sont pas les seules à influer sur les performances des transistors. Nous avons pu constater que les interfaces métal/semi-conducteur, mais également semi-conducteur/air ou semiconducteur/diélectrique, dominaient le fonctionnement et la fiabilité des composants.
- ✓ la poursuite des études en lithographie électronique. Nous avons montré que les possibilités de cet outil étaient importantes avec la fabrication de grilles en T de 50 nm. Nous verrons dans le chapitre suivant que nous pouvons envisager de réaliser des composants avec des grilles de cette longueur. Néanmoins, de nombreux efforts restent à accomplir pour que cette technologie soit plus qu'une performance de laboratoire. Des

²³ La longueur d'un process est généralement fonction du nombre d'étapes de lithographie électronique. En réduisant ce nombre à 2, nous bénéficions d'une technologie réalisable en quelques jours seulement. Malgré les "contraintes" d'un environnement universitaire, cette technologie s'est avérée faisable en une dizaine de jours.

perspectives intéressantes sont également offertes par la souplesse des systèmes multicouches.

Les études "<u>aval</u>" envisageables sont celles qui sont réclamées par l'industrialisation éventuelle d'une technologie MMIC. Cela concerne les HEMT AlInAs/GaInAs sur InP, et les HEMT AlInAs/GaInAs métamorphiques sur GaAs. Il faut :

- ✓ développer une technologie compatible avec la fabrication de MMIC, c'est-à-dire réussir l'intégration des éléments actifs et des éléments passifs, en préservant les performances de chacun. Cela suppose le développement d'une technologie plus complexe qui pourrait intégrer l'isolation par implantation.
- développer une technologie capable de répondre aux exigences industrielles quant à la fiabilité des composants. Il s'agit notamment de développer des contacts ohmiques plus stables thermiquement que les nôtres, et de se prononcer sur la passivation des transistors. Ces préoccupations, qui ne sont pas aujourd'hui celles de notre laboratoire, demandent des études fastidieuses mais intéressantes.

Cependant, il ne faut pas oublier que la technologie est étroitement liée à la filière de matériaux utilisée. Les difficultés rencontrées pour transférer la technologie InP à la filière métamorphique illustrent bien cette dualité. C'est pourquoi, il ne faut pas négliger les perspectives offertes par l'ingénierie des matériaux. Le chapitre suivant illustre ces propos, puisque nous pourrons constater que l'insertion de couches en matériaux phosphorés dans les transistors permet d'améliorer les performances mais également leur uniformité via l'utilisation de gravures sélectives.

VII. BIBLIOGRAPHIE

1 F. DIETTE "Etude des transistors à effet de champ de type HEMT sur substrats GaAs et InP pour l'amplification de puissance en gamme millimétrique" Thèse de Doctorat Electronique de l'Université des Sciences et Technologies de Lille, 5 Janvier 1998 2 S. M. CHO, J. D. LEE, AND H. H. LEE "Specific resistivity of ohmic contacts to n-type direct band-gap III-V compound semiconductors" Journal of Applied Physics, Vol. 70, No. 1, 1 July 1991, pp. 282-287 3 S. M. SZE "Physics of Semiconductor Devices" 2nd Edition, Wiley-Interscience, New York, 1981, 868 pages 4 F. A. PADOVANI ET AL. "Field and Thermoionic-Field Emission in Schottky Barriers" Solid State Electronics, Vol. 9, 1966, p. 695 5 W. SHOCKLEY ET AL. "Statistics of the Recombinations of Holes and Electrons" Physical Review, Vol. 87, 1952, p. 835 6 T. C. SHEN, G. B. GAO AND H. MORKOÇ "Recent developments in ohmic contacts for III-V compound semiconductors" Journal of Vacuum Sciences and Technologies B, Vol. 10, No. 5, September-October 1992, pp. 2113-2131 7 I. MEHDI, U. K. REDDY, J. OH, J. R. EAST, AND G. I. HADDAD "Nonalloyed and alloyed low-resistance ohmic contacts with good morphology for GaAs using graded InGaAs cap layer" Journal of Applied Physics, Vol. 65, No. 2, 15 January 1989, pp. 867-869

Chapitre III - Technologie du composant : son impact sur les performances

- 8 N. S. KUMAR, J.-I. CHYI, C. K. PENG, AND H. MORKOÇ "GaAs metal-semiconductor field effect transistor with extremely low resistance nonalloyed ohmic contacts using an InAs/GaAs superlattice" Applied Physics Letters, Vol. 55, No. 8, 21 August 1989, p. 775-776
- J. B. SHEALY, M. M. HASHEMI, K. KIZILOGLU, S. P. DENBAARS, U. K. MISHRA, T. K. LIU, J. J. BROWN, AND M. LUI "High-Breakdown-Voltage AlInAs/GaInAs Junction-Modulated HEMT's (JHEMT's) with Regrown Ohmic Contacts by MOCVD" IEEE Electron Device Letters, Vol. 14, No. 12, December 1993, pp. 545-547

10 W. SHOCKLEY

"Report No. Al. TOR. 64.207"

Air Force Atomic Laboratory, Wright-Patterson Air Force, Ohio, September 1964

11 S. FAYE

"Transistors à effet de champ AlInAs/GaInAs : étude de la commande de grille et des contacts ohmiques" Thèse de Doctorat Micro-électronique de l'Université de Paris 7, 15 Juin 1990

12 A. CLERGEAU

"Contacts ohmiques sur GaAs et GaInAs - Transistors à effet de champ HEMT AlInAs/GaInAs adaptés en maille sur InP " Diplôme d'Etudes Approfondies en Electronique, Université des Sciences et Technologies de Lille, Juillet 1992

- R. K KUPKA AND W. A. ANDERSON
 "Minimal ohmic contact resistance limits to n-type semiconductors" Journal of Applied Physics, Vol. 69, No. 6, 15 March 1991, pp. 3623-3632
- G. STAREEV AND H. KÜNZEL
 "Tunneling behavior of extremely low-resistance nonalloyed Ti/Pt/Au contacts to n(p) InGaAs and n-InAs/InGaAs"
 Journal of Applied Physics, Vol. 74, No. 12, 15 December 1993, pp. 7592-7595
- 15 G. STAREEV, H. KÜNZEL AND G. DORTMANN "A controllable mechanism of forming extremely low-resistance nonalloyed ohmic contacts to group III-V compound semiconductors"

Journal of Applied Physics, Vol. 74, No. 12, 15 December 1993, pp. 7344-7355

16 E. LEDUC

"Optimisation des contacts ohmiques sur GaAs et GaInAs en vue d'améliorer les performances des transistors TEGFET AlInAs/GaInAs sur substrat InP"

Diplôme d'Etudes Approfondies en Electronique, Université des Sciences et Technologies de Lille, Juillet 1994

- P. CHEVALIER
 "Modélisation, Conception et Réalisation de Capteurs Magnétiques en Structure Transistor à Effet de Champ Multidrain. Comparaison entre les filières III-V et Silicium"
 Diplôme d'Etudes Approfondies en Electronique, Université des Sciences et Technologies de Lille, Juillet 1994
- W-P HONG, K. S. SEO, P. K. BHATTACHARYA
 "Low-Resistance Ohmic Contacts to AlGaAs/GaAs and In_{0.52}Al_{0.48}As/In_{0.53}Ga_{0.47}As Modulation-Doped Structures Obtained by Halogen Lamp Annealing " IEEE Electron Device Letters, Vol. 7, No. 5, May 1986, pp. 320-323
- 19 C. HEEDT, P. GOTIWALD, F. BUCHALI, W. PROST, H. KÜNZEL, F. J. TEGUDE "On the optimization and reliability of ohmic and schottky contacts to InAlAs/InGaAs HFET" Proceedings of the 4th Indium Phosphide and Related Materials Conference, April 1992, pp. 238-241
- 20 W. L. CHEN, J. C. COWLES, G. I. HADDAD, G. O. MUNNS, K. W. EISENBEISER, AND J. R. EAST "Ohmic contact study for quantum effect transistors and heterojunction bipolar transistors with InGaAs contact layers" Journal of Vacuum Sciences and Technology B, Vol. 10, No. 6, November-December 1992, pp. 2354-2360
- P. LAMARRE, R. MCTAGGART, M. PULLEY, J. HUANG AND G. JACKSON
 "Ohmic Contacts with Different Metal Structures for Lattice Matched InP Based Heterostructures" Proceedings of the 5th Indium Phosphide and Related Materials Conference, April 1993, pp. 333-336
- A. UMBACH, C. SCHRAMM, J. BÖTTCHER AND G. UNTERBÖRCH
 "Ohmic Contacts to Buried n-GaInAs Layers for GaInAs/AlInAs-HEMTs"
 Proceedings of the 6th Indium Phosphide and Related Materials Conference, March 1994, pp. 198-201
- 23 R. A. MCTAGGART, K. Y. HUR, P. J. LEMONIAS, W. E. HOKE, AND L. M. AUCOIN "Thermally stable AuGe-Au ohmic contacts for single doped InP high electron mobility transistor structures" Journal of Vacuum Sciences and Technology B, Vol. 13, No. 1, January-February 1995, pp. 163-165
- 24 J. TARDY, P. ROJO-ROMEO, P. VIKTOROVITCH, P. CREMILLIEU AND X. LETARTRE "Stability and noise of Pd-Ge-Ag-Au ohmic contacts to InGaAs-InAlAs High Electron Mobility Transistors" Solid-State Electronics, Vol. 39, No. 2, 1996, pp. 225-229
- A. S. WAKITA, N. MOLL, S. J. ROSNER, AND A. FISCHER-COLBRIE
 "Thermally stability of MoAu and TiPtAu nonalloyed InGaAs contacts"
 Journal of Vacuum Sciences and Technology B, Vol. 13, No. 5, September-October 1995, pp. 2092-2099

- 26 B.-U. H. KLEPSER, C. BERGAMASCHI AND W. PATRICK "Influence of cap-layer doping on ohmic contacts for InP based HEMT structures" Solid-State Electronics, Vol. 37, No. 12, 1994, pp. 1905-1906 27 B.-U H. KLEPSER, C. BERGAMASCHI, W. PATRICK "Comparison and optimisation of different ohmic contact metallisations for InP-HEMT structures with doped and undoped cap-layers" Proceedings of the 6th Indium Phosphide and Related Materials Conference, March 1994, pp. 174-177 28 P. HO, M. Y. KAO, P. C. CHAO, K. H. G. DUH, J. M. BALLINGALL, S. T. ALLEN, A. J. TESSMER, P. M. SMITH "Extremely high gain 0.15 µm gate-length InAlAs/InGaAs/InP HEMTs" Electronics Letters, Vol. 27, No. 4, 14th February 1991, pp. 325-327 29 O. SCHULER "Technologie des transistors à effets de champ GaInAs/AlInAs sur substrat InP" Rapport des activités réalisées à l'IEMN comme Scientifique du Contingent, Septembre 1995 30 H. FOURRE "Réalisation et caractérisation de transistors à effet de champ à hétérojonction de la filière AlInAs/GaInAs pour applications en ondes millimétriques" Thèse de Doctorat Electronique, Université des Sciences et Technologie de Lille, 5 Février 1997 31 J. MORAIS, T. A. FAZAN, R. LANDERS, R. G. PEREIRA, E. A. S. SATO, W. CARVALHO "Effect of rapid thermal annealing on the microstructure and electrical characteristics of Au/Ni/Au/Ge/Ni multilayers deposited on n-type InGaAs" Journal of Vacuum Sciences and Technology B, Vol. 15, No. 6, November-December 1997, pp. 1983-1986 32 E. D. MARSHALL AND M. MURAKAMI "Ohmic Contacts to GaAs and Other III-V Compounds: Correlation of Microstructure with Electrical Properties" L. J. Brillson, "Contacts to Semiconductors, Fundamentals and Technology", Noyes Publications, 1993, pp. 1-66 33 A. KATZ "Chapter 9: Ohmic Contacts to InP and Related Materials" A. Katz, "Indium Phosphide and Related Materials: Processing, Technology, and Devices", Artech House, 1992, pp. 307-335 34 Y. TODOKORO "Double-Layer Resist Films for Submicrometer Electron-Beam Lithography" IEEE Transactions on Electron Devices, Vol. 27, No. 8, August 1980, pp. 1443-1448 35 P. LAMARRE AND M. P. ZAITLIN "Double-Layer Process for Wide Gate Recess Etch" IEEE Transactions on Electron Devices, Vol. 35, No. 12, December 1988, pp. 2422-2424 36 P. CHEVALIER "Lithographie électronique de contacts ohmiques : comparaison des écritures à 20 kV et 50 kV" Rapport interne à l'IEMN, 9 Octobre 1997 37 T. PICRAUX ET P. PEERCY "L'implantation d'ions dans les surfaces" Pour la Science, Mai 1985, pp. 12-20 38 K. YAMASAKI, K. ASAI, T. MIZUTANI, K. KURUMADA "Self-align implantation for n+-layer technology (SAINT) for high-speed GaAs ICs" Electronics Letters, Vol. 18, No. 3, 4th February 1982, pp. 119-121 39 K. S. SEO, P. R. BERGER, G. P. KOTHIYAL, AND P. K. BHATTACHARYA "Anomalous Effects of Lamp Annealing in Modulation-Doped In_{0.53}Ga_{0.47}As/In_{0.52}Al_{0.48}As and Si-Implanted In_{0.53}Ga_{0.47}As" IEEE Transactions on Electron Devices, Vol. 34, No. 2, February 1987, pp.235-240 40 J. W. WALTER, CH. LAUTERBACH, D. RÖMER, J. MÜLLER AND G. EBBINGHAUS "Fully ion-implanted InP/InGaAs heterojunction FET fabrication in a photodiode layer structure for monolithic integration" Electronics Letters, Vol. 29, No. 18, 2nd September 1993, pp. 1599-1600 41 M. FENG, G. W. WANG, Y. P. LIAW, R. W. KALISKI, C. L. LAU, AND C. ITO "Ion-implanted In_{0.1}Ga_{0.9}As metal-semiconductor field-effect transistors on GaAs (100) substrates" Applied Physics Letters, Vol. 55, No. 6, 7 August 1989, pp. 568-569 42 J. OSHINOWO, J. DREYBRODT, M. EMMERLING, I. GYURO, P. SPEIER, E. ZIELINSKI "High resolution definition of buried In0.53Ga0.47As/InP wires by implantation induced intermixing" Proceedings of the 4th IEEE International Conference on Indium Phosphide and Related Materials, April 1992, pp. 63-66 43 R. TYAGI, T. P. CHOW, J. M. BORREGO AND K. A. PISARCZYK "Improved Al/InP Schottky Barriers by Coimplantation of Be/P" Proceedings of the 5th IEEE International Conference on Indium Phosphide and Related Materials, April 1993, pp. 349-352 44 M. V. RAO "High-Energy (MeV) Ion Implantation and its Device Applications in GaAs and InP"
 - "High-Energy (MeV) Ion Implantation and its Device Applications in GaAs and InP" IEEE Transactions on Electron Devices, Vol. 40, No. 6, June 1993, pp. 1053-1066

Chapitre III - Technologie du composant : son impact sur les performances

- R. K. NADELLA, J. VELLANKI, AND M. V. RAO
 "MeV Energy Ion Implantation and its device Applications in InP"
 Proceedings of the 5th IEEE International Conference on Indium Phosphide and Related Materials, April 1993, pp. 353-356
- M. C. RIDGWAY, C. JAGADISH, T. D. THOMPSON, S. T. JOHNSON
 "MeV implantation of the group IV elements in InP"
 Proceedings of the 4th IEEE International Conference on Indium Phosphide and Related Materials, April 1992, pp. 56-59
- A. GOLTZENE, B. MEYER AND C. SCHWAB
 "Implantation Damage in InP: Thermal Stability Effects"
 Proceedings of the 3rd IEEE International Conference on Indium Phosphide and Related Materials, April 1991, pp. 664-667
- M. V. RAO, R. K. NADELLA, AND S. M. GULWADI
 "Implantation of High-Energy Si and Be Ions in InP and Low-Energy Transition Metal Ions in InGaAs"
 Proceedings of the 3rd IEEE International Conference on Indium Phosphide and Related Materials, April 1991, pp. 260-263
- S. J. PEARTON, C. R. ABERNATHY, P. W. WISK, AND F. REN
 "Ion implantation and dry etching characteristics of InGaAsP (λ=1.3 μm)" Journal of Applied Physics, Vol. 74, No. 3, 1 August 1993, pp. 1610-1615
- H. FOURRE, O. SCHULER, J. C. PESANT, A. LEROY, AND A. CAPPY
 "Implant Isolation for Lattice Matched InGaAs/InAlAs/InP Modulation Doped Field Effect Transistor Realisation"
 Proceedings of the 8th IEEE International Conference on Indium Phosphide and Related Materials, Schwäbisch-Gmünd (Germany), 22-25 April 1996, pp. 331-333
- H. FOURRE, J.-C. PESANT, O. SCHULER, AND A. CAPPY
 "Isolation of a lattice-matched AlInAs/GaInAs layer on InP using ion implantation for high electron mobility transistor realization"
 Journal of Vacuum Sciences and Technology B, Vol. 15, No. 4, July-August 1997, pp. 1008-1010
 Errata: Vol. B16, No. 1, January/February 1998, p. 255
- P. WIN
 "Transistor à effet de champ à couche métamorphique AlInAs/GaInAs/GaAs : un nouveau composant pour l'amplification hyperfréquence et la logique ultra rapide"
 Thèse de Doctorat Electronique de l'Université des Sciences et Technologies de Lille, 8 Juillet 1993
- 53 S. R. BAHL, M. H. LEAVY, AND J. A. DEL ALAMO "Mesa-Sidewall Gate Leakage in InAlAs/InGaAs Heterostructure Field-Effect Transistors" IEEE Transactions on Electron Devices, Vol. 39, No. 9, September 1992, pp. 2037-2043
- 54 T. FINK, B. RAYNOR, M. HAUPT, K. KÖHLER, J. BRAUNSTEIN, N. GRÜN, AND J. HORNUNG "Process technology for InGaAs/InAlAs modulation doped field effect transistors on InP substrates" Journal of Vacuum Sciences and Technology B, Vol. 12, No. 6, November-December 1994
- M. LE PALLEC, G. POST, J. DECOBERT, A. FALCOU
 "Une technologie d'intégration optoélectronique pour barrettes de photorécepteurs à 2,5 Gbit/s"
 6^{èmes} Journées Nationales de Microélectronique et Optoélectronique III-V (JNMO'97), Chantilly, 29-31 Janvier 1997, pp. 238-239
- 56 S. R. BAHL AND J. A. DEL ALAMO "Elimination of Mesa-Sidewall Gate Leakage in InAlAs/InGaAs Heterostructures by Selective Sidewall Recessing" IEEE Electron Device Letters, Vol. 13, No. 4, April 1992, pp. 195-197
- 57 J. R. LOTHIAN, J. M. KUO, W. S. HOBSON, E. LANE, F. REN AND S. J. PEARTON "Wet and dry etching characteristics of Al_{0.5}In_{0.5}P" Journal of Vacuum Sciences and Technology B, Vol. 10, No. 3, May-June 1992, pp. 1061-1065
- J. R. LOTHIAN, J. M. KUO, F. REN AND S. J. PEARTON
 "Plasma and Wet Chemical Etching of In_{0.5}Ga_{0.5}P"
 Journal of Electronic Materials, Vol. 21, No. 4, 1992, pp. 441-445
- 59 M. ZAKNOUNE Thèse de Doctorat de l'Université des Sciences et Technologies de Lille, à paraître.
- 60 M. ZAKNOUNE, O. SCHULER, F. MOLLOT, AND D. THÉRON "Non selective wet chemical etching on AlGaInP and GaAs for device application" 6th European Workshop on Heterostructure Technology (HETECH'96), Lille (France)
- M. ZAKNOUNE, O. SCHULER, F. MOLLOT, D. THÉRON, AND Y. CROSNIER
 "Nonselective wet chemical etching of GaAs and AlGaInP for device applications"
 Journal of Vacuum Sciences and Technologies, Vol. B16, No. 1, January/February 1998, pp.223-226
- 62 C. LAUTERBACH, H. ALBRECHT, M. BESCHORNER, R. GESSNER AND M. SCHIER "Self-aligned gate recess technology for the fabrication of InAlAs/InGaAs HEMT structure using InAlAs as an etch-stop layer" Proceedings of the 3rd International Conference on Indium Phosphide and Related Materials, 1991, pp. 610-613
- K. M. THOMAS, W. PATRICK AND W. BÄCHTOLD
 "Selective gate recess etching of GaInAs/AlInAs based HEMTs using a CH₄/H₂ plasma without subsequent annealing" Electronics Letters, Vol. 30, No. 15, 21st July 1994, pp. 1251-1252

- 64 H. C. DURAN, W. PATRICK, AND W. BÄCHTOLD "Atomic force microscopy investigations of dry etched gate recesses for InGaAs/InAlAs-based high-electron-mobility transistors using methane-hydrogen reactive ion etching" Journal of Vacuum Sciences and Technology B, Vol. 13, No. 6, November-December 1995, pp. 2386-2389
- 65 H. C. DURAN, B.-U. H. KLEPSER, W. PATRICK, M. SCHEFER, R. CHEUNG, AND W. BÄCHTOLD "Low noise performance of dry etched InGaAs/InAlAs HEMT's in comparison with wet recessed devices" Proceedings of the 8th International Conference on Indium Phosphide and Related Materials, 1996, pp. 372-375
- H. C. DURAN, M. SCHEFER, AND W. PATRICK
 "Dry gate recess etched HEMTs for millimeter-wave applications"
 Proceedings of the 20th International Workshop on Compound Semiconductor Devices and Integrated Circuits, 19-22 May 1996, pp. 113-114
- 67 J. E. SCHRAMM, E. L. HU, J. L. MERZ, J. J. BROWN, M. A. MELENDES, M. A. THOMPSON, AND A. S. BROWN "Highly selective reactive ion etch process for InP-based device fabrication using methane/hydrogen/argon" Journal of Vacuum Sciences and Technology B, Vol. 11, No. 6, November-December 1993
- J. E. SCHRAMM, M. MONDRY, E. L. HU, AND J. L. MERZ
 "Conductance transient characterization of reactive ion etched HEMT gate recess"
 Proceedings of the 6th International Conference on Indium Phosphide and Related Materials, 1996, pp. 170-173
- 69 S. KURODA, K. IMANISHI, N. HARADA, K. HIKOSAKA, AND M. ABE "Highly uniform N-InAlAs/InGaAs HEMT's on a 3-in substrate using photochemical selectivity dry recess etching" IEEE Electron Device Letters, Vol. 13, 1992, pp. 105-107
- H.-C. KAO, L.-S. LAI, AND Y.-J. CHAN
 "Reactive ion etching of CHF₃+BCl₃ for ternary In_xAl_{1-x}As and In_xGa_{1-x}As (x=0.18, 0.3, 0.52) compounds using various In contents"
 Journal of Vacuum Sciences and Technologies, Vol. B16, No. 1, January/February 1998, pp. 253-254
- H.-C. KAO, L.-S. LAI, AND Y.-J. CHAN
 "Low damage and selective gate recess RIE etching of InAlAs/InGaAs HEMTs using fluorine and chlorine gas mixtures"
 Proceedings of the 10th International Conference on Indium Phosphide and Related Materials, 11-15 May 1998, Tsukuba (Japan), pp. 179-182
- 72 L.-S. LAI, H.-C. KAO, AND Y.-J. CHAN "Low damage and selective gate recess RIE etching of InAlAs/InGaAs HEMTs using fluorine and chlorine gas mixtures" Proceedings of the 10th International Conference on Indium Phosphide and Related Materials, 11-15 May 1998, Tsukuba (Japan), pp. 179-182
- 73 I. ADESIDA, S. AGARWALA, C. CANEAU AND R. BHAT
 "Highly selective etching of InGaAs on InAlAs in HBr plasma"
 Proceedings of the 5th International Conference on Indium Phosphide and Related Materials, 1993, pp. 529-532
- S. AGARWALA, K. NUMMILA, I. ADESIDA, C. CANEAU AND R. BHAT
 "InAlAs/InGaAs Heterostructure FET's Processed with Selective Reactive-Ion-Etching Gate-Recess Technology" IEEE Electron Device Letters, Vol. 14, No. 9, 1993, pp. 425-427
- S. K. MURAD, S. P. BEAUMONT, M. HOLLAND, AND C. D. W. WILKINSON
 "Selective reactive ion etching of InGaAs and InP over InAlAs in SiCL/SiF4/HBr"
 Journal of Vacuum Sciences and Technology B, Vol. 13, No. 6, November-December 1995
- H. C. DURAN, L. REN, M. BECK, M. A. PY, M. ILEGEMS, AND W. BÄCHTOLD
 "Low-Frequency Noise Properties of Selectively Dry Etched InP HEMT's"
 IEEE Transactions on Electron Devices, Vol. 45, No. 6, June 1998, pp. 1219-1225
- C. JUANG, K. J. KUHN, AND R. B. DARLING
 "Selective etching of GaAs and Al_{0.30}Ga_{0.70}As with citric acid/hydrogen peroxide solutions"
 Journal of Vacuum Sciences and Technology B, Vol. 8, No. 5, September-October 1990, pp. 1122-1124
- 78 C. CARTER-COMAN, R. BICKNELL-TASSIUS, R. G. BENZ, A. S. BROWN, AND N. M. JOKERST "Analysis of GaAs Substrate Removal Etching with Citric Acid:H₂O₂ and NH₄OH:H₂O₂ for Application to Compliant Substrates" Journal of Electrochemical Society, Vol. 144, No. 2, February 1997, pp. L29-L31
- G. C. DESALVO, R. KASPI, AND C. A. BOZADA
 "Citric Acid Etching of GaAs_{1-x}Sb_x, Al_{0.5}Ga_{0.5}Sb, and InAs for Heterostructure Device Fabrication" Journal of Electrochemical Society, Vol. 141, No. 12, December 1994, pp. 3526-3531
- 80 M. TONG, A. A. KETTERSON, K. NUMMILA, AND I. ADESIDA "Selective wet etching for InGaAs/InAlAs/InP heterostructure field-effect transistors" Proceedings of the 4th International Conference on Indium Phosphide and Related Materials, April 1992, pp. 298-301
- 81 M. TONG, K. NUMMILA, A. KETTERSON, I. ADESIDA, C. CANEAU, AND R. BHAT "InAlAs/InGaAs/InP MODFET's with Uniform Threshold Voltage Obtained by Selective Wet Gate Recess" IEEE Electron Device Letters, Vol. 13, No. 10, October 1992, pp. 525-527

Chapitre III - Technologie du composant : son impact sur les performances

- 82 M. TONG, K. NUMMILA, A. A. KETTERSON, I. ADESIDA, L. AINA, M. MATTINGLY "Selective Wet Etching Characteristics of Lattice-Matched InGaAs/InAlAs/InP" Journal of Electrochemical Society, Vol. 139, No. 10, October 1992, pp. L91-L93
- 83 N. YOSHIDA, T. KITANO, Y. YAMAMOTO, T. KATOH, H. MINAMI, T. KASHIWA, T. SONODA, S. TAKAMIYA, AND S. MITSUI "A Super Low Noise AlInAs/InGaAs HEMT Processed by Selective Wet Gate Recess Etching" IEEE Transactions on Electron Devices, Vol. 43, No. 1, January 1996, pp. 178-180
- G. C. DESALVO, W. F. TSENG, AND J. COMAS
 "Etch Rates and Selectivities of Citric Acid/Hydrogen Peroxide on GaAs, Al_{0.3}Ga_{0.7}As, In_{0.53}Ga_{0.47}As, In_{0.52}Al_{0.48}As, and InP" Journal of Electrochemical Society, Vol. 139, No. 3, March 1992, pp. 831-835
- T. P. E. BROEKAERT AND C. G. FONSTAD
 "Novel Organic Acid-Based Etchants for InGaAlAs/InP Heterostructure Devices" Journal of Electrochemical Society, Vol. 139, No. 8, August 1992, pp. 2306-2309
- T. P. E. BROEKAERT AND C. G. FONSTAD
 "AlAs Etch-Stop Layers for InGaAlAs/InP Heterostructure Devices and Circuits" IEEE Transactions on Electron Devices, Vol. 39, No. 3, March 1992, pp. 533-536
- A. J. TANG, K. SADRA, AND B. G. STREETMAN
 "Selective Etching of Al_xGa_{1-x}As and In(Al_xGa_{1-x})As Alloys in Succinic Acid-Hydrogen Peroxide Solutions" Journal of Electrochemical Society, Vol. 140, No. 5, May 1993, pp. L82-L83
- H. FOURRÉ, F. DIETTE, AND A. CAPPY
 "Selective wet etching of lattice-matched InGaAs/InAlAs on InP and metamorphic InGaAs/InAlAs on GaAs using succinic acid/hydrogen peroxide solution"
 Journal of Vacuum Sciences and Technology B, Vol. 14, No. 5, September-October 1996, pp. 3400-3402
 Errata: Vol. 14, No. 6, November-October 1996, p. 3603
- S. A. MERITT AND M. DAGENAIS
 "Etch Characteristics of Succinic Acid/Ammonia/Hydrogen Peroxide versus Aluminum Mole Fraction in AlGaAs" Journal of Electrochemical Society, Vol. 140, No. 9, September 1993, pp. L138-L139
- W. KRUPPA AND J. B. BOOS
 "Low-Frequency Transconductance Dispersion in InAlAs/InGaAs/InP HEMT's with Single- and Double-Recessed Gate Structures"
 IEEE Transactions on Electron Devices, Vol. 44, No. 5, May 1997, pp. 687-692
- S. FUJITA, S. NARITSUKA, T. NODA, A. WAGAI, AND Y. ASHIZAWA
 "Barrier height lowering of Schottky contacts on AlInAs layers grown by metal-organic chemical-vapor deposition" Journal of Applied Physics, Vol. 73, No. 3, 1 February 1993, pp. 1284-1287
- 92 J. B. KUANG, P. J. TASKER, Y. K. CHEN, G. W. WANG, L. F. EASTMANN "I/V anomality and device performance of submicrometer-gate Ga_{0.47}In_{0.53}As/Al_{0.48}In_{0.52}As HEMT" Electronics Letters, Vol. 24, No. 25, 8th December 1988, pp. 1571-1572
- F. HELIODORE, M. LEFEBVRE, G. SALMER AND O. L. EL-SAYED
 "Two-Dimensional Simulation of Submicrometer GaAs MESFET's: Surface Effects and Optimization of Recessed Gate Structures"
 IEEE Transactions on Electron Devices, Vol. 35, July 1988, pp. 824-830
- P. TASKER AND B. HUGHES
 "Importance of source and drain resistance to the maximum f_T of millimeter-wave MODFET's" IEEE Transactions on Electron Devices, Vol. 10, 1989, pp. 291-293
- T. SUEMITSU, T. ENOKI, H. YOKOYAMA, Y. UMEDA AND Y. ISHII
 "Impact of two-step-recessed gate structure on RF performance of InP-based HEMTs" Electronics Letters, 22nd January 1998, Vol. 34, No. 2, pp. 220-222
- 96 T. SUEMITSU, H. YOKOYAMA, Y. UMEDA, T. ENOKI, AND Y. ISHII "High-Performance 0.1-µm-Gate Enhancement-Mode InAlAs/InGaAs HEMTs Using Two-Step-Recessed Gate Technology" Proceedings of the 10th IEEE International Conference on Indium Phosphide and Related Materials, 11-15 May 1998, Tsukuba (Japan), pp. 497-500
- 97 F. DESSENNE
 "Etude théorique et optimisation de transistors à effet de champ de la filière InP et de la filière GaN" Thèse de Doctorat Electronique de l'Université des Sciences et technologies de Lille, 13 Février 1998
- D. G. BALLEGEER, K. NUMMILA, AND I. ADESIDA
 "Multilayer resist process for asymmetric gate recess in field-effect transistors"
 Journal of Vacuum Sciences and Technologies B, Vol. 11, No. 6, November-December 1993, pp. 2560-2564
- 99 D. G. BALLEGEER, I. ADESIDA, C. CANEAU, R. BHAT "Physics and Behavior of Asymmetrical Recessed InP-based MODFET's Fabricated with an Electron Beam Resist Process" Proceedings of the 6th International Conference on Indium Phosphide and Related Materials, March 1994, pp. 331-334

- B. HUGHES AND P. TASKER
 "Bias dependence of the MODFET intrinsic model elements values at microwave frequencies" IEEE Transactions on Electron Devices, Vol. 36, 1989, pp. 2267-2273
- 101 J. BOOS AND W. KRUPPA "InAlAs/InGaAs/InP HEMTs with high breakdown voltages using double-recess gate process" Electronics Letters, Vol. 27, No. 21, 1991, pp. 1909-1910
- K. Y. HUR, R. A. MCTAGGART, B. W. LEBLANC, W. E. HOKE, P. J. LEMONIAS, A. B. MILLER, T. E. KAZIOR, AND L. M. AUCOIN
 "Double Recessed AlInAs/GaInAs/InP HEMTs with High Breakdown Voltages" Proceedings of the 1995 GaAs IC symposium, pp. 101-103
- 103 K. Y. HUR, R. A. MCTAGGART, A. B. MILLER, W. E. HOKE, P. J. LEMONIAS AND L. M. AUCOIN "DC and RF characteristics of double recessed and double pulse doped AlInAs/GaInAs/InP HEMTs" Electronics Letters, Vol. 31, No. 2, 19th January 1995, pp. 135-136
- 104 K. Y. HUR, R. A. MCTAGGART, P. J. LEMONIAS, W. E. HOKE "Development of double recessed AlInAs/GaInAs/InP HEMTs for millimeter wave power applications" Solid-State Electronics, Vol. 41, No. 10, 1997, pp. 1581-1585
- 105 F. DIETTE, D. THÉRON, X. WALLART, M. MULLER, M. FRANÇOIS, E. DELOS, C. GAQUIÈRE AND Y. CROSNIER "Optimisation of the recess configuration in AlInAs/GaInAs HEMT's" Proceedings of the 8th International Conference on Indium Phosphide and Related Materials, 21-25 April 1996, Schwabisch Gmund (Germany)
- I. MOUATAKIF, M. LEFEBVRE, Y. CROSNIER, G. SALMER
 "Fundamental limitations of power InP MISFET due to Gunn oscillations"
 Proceedings of the 2nd International Conference on Indium Phosphide and Related Materials, 23-25 April 1990, Denver (USA), pp. 84-87
- 107 W. SCHOTTKY "Halbleitertheorie der Sperrschicht" Naturwissenschaften, Vol. 26, 1938, p. 843
- A. M. COWLEY AND S. M. SZE
 "Surface States and Barrier Height of Metal Semiconductor System" Journal of Applied Physics, Vol. 36, 1965, p. 3212
- J. BARDEEN
 "Surface States and Rectification at a Metal Semiconductor Contact" Physical Review, Vol. 71, 1947, p. 717
- R. T. TUNG
 "Schottky Barriers and Ohmic Contacts to Silicon"
 L. J. Brillson, "Contacts to Semiconductors, Fundamentals and Technology", Noyes Publications, 1993, pp. 176-291
- S. WILKS, L. JENKINS, J. MORRIS, S. CLARK AND R. H. WILLIAMS
 "Schottky Contacts to InP, InGaAs and InAlAs"
 Proceedings of the 3rd International Conference on Indium Phosphide and Related Materials, 1991, pp. 527-530
- 112 S. FUJITA, S. NARITSUKA, T. NODA, A. WAGAI, AND Y. ASHIZAWA "Barrier height lowering of Schottky contacts on AlInAs layers grown by metal-organic chemical-vapor deposition" Journal of Applied Physics, Vol. 73, No. 3, 1 February 1993, pp. 1284-1287
- 113 A. FRICKE, G. STAREEV, T. KUMMETZ, D. SOWADA, J. MÄHNSS, W. KOWALSKY, AND K. J. EBELING "1.09-eV Schottky barrier of nearly ideal Pt/Au contacts directly deposited on n- and p+ n-Al_{0.48}In_{0.52}As layers" Applied Physics Letters, Vol. 65, No. 6, 8 August 1994, pp. 755-757
- K. L. KAVANAGH, J. C. P. CHANG, AND P. SULLIVAN
 "What is the atomic structure at solid-state interfaces?" Canadian Journal of Physic, Vol. 69, 1991, pp. 284-289
- A. S. BROWN, P. BHATTACHARYA, J. SINGH, P. ZAMAN, S. SEN, F. TURCO
 "Dependence of Al_{0.48}In_{0.52}As Schottky diode properties on molecular beam epitaxial growth temperature" Applied Physics Letters, Vol. 68, No. 2, 8 January 1996, pp. 220-222
- 116 E. H. RHODERICK AND R. H. WILLIAMS "Metal Semiconductor Contacts" Oxford University Press, 1988
- K. B. KAHEN
 "Theory of Schottky-contact formation on GaAs(110)"
 Physical Review B, Vol. 43, No. 14, 15 May 1991, pp. 11745-11753
- H. HASEGAWA
 "Interface-controlled Schottky barriers on InP and related materials" Solid-State Electronics, Vol. 41, No. 10, 1997, pp. 1441-1450

- 119 T. SATO AND H. HASEGAWA "Formation of Pinning-Free Schottky Barriers on InP and Related Materials by Novel In-Situ Electrochemical Process and Its Mechanism" Proceedings of the 9th International Conference on Indium Phosphide and Related Materials, 1997, pp. 517-520 120 T. KIMURA, R. SHIGEMASA AND T. OSHIMA "Electron irradiation during Schottky gate metal evaporation and its effect on the stability of InGaAs/AlGaAs HEMTs" Solid-State Electronics, Vol. 41, No. 10, 1997, pp. 1457-1461 121 H. HASEGAWA "Controlled formation of high Schottky barriers on InP and related materials" Proceedings of the 10th IEEE International Conference on Indium Phosphide and Related Materials, 11-15 May 1998, Tsukuba (Japan), pp. 451-454 122 L. J. BRILLSON "Interface States" L. J. Brillson, "Contacts to Semiconductors, Fundamentals and Technology", Noyes Publications, 1993, pp. 333-415 123 C. M. ALDAO AND J. H. WEAVER "Atomic-Scale Chemistry of Metal-Semiconductor Interfaces" L. J. Brillson, "Contacts to Semiconductors, Fundamentals and Technology", Noyes Publications, 1993, pp. 465-555 124 T. SATO, C. KANESHIRO AND H. HASEGAWA "Strong correlation between interface microstructure and barrier height in N-InP Schottky contacts formed by In Situ electrochemical process" Proceedings of the 10th IEEE International Conference on Indium Phosphide and Related Materials, 11-15 May 1998, Tsukuba (Japan), pp. 623-626 125 S. FAYE, J. P. PRASEUTH ET A. SCAVENNEC "Caractéristiques électriques des barrières métal/AlInAs/GaInAs pour transistors à effet de champ AlInAs/GaInAs/InP" Journal de Physique III, Vol. 1, No. 7, Juillet 1991, pp. 1289-1300 126 H. TAMURA, A. YOSHIDA, S. MUTO AND S. HASUO "Schottky Barrier Heights of Al/n-In0.53 Ga0.47As and Nb/ n-In0.53 Ga0.47As Diodes" Japanese Journal of Applied Physics, Vol. 26, No. 1, January 1987, pp. L7-L9 127 L. P. SADWICK, C. W. KIM, K. L. TAN, AND D. C. STREIT "Schottky Barrier Heights of n-Type and p-Type Al0.48In0.52As" IEEE Electron Device Letters, Vol. 32, No. 11, November 1991, pp. 626-628 128 N. Harada, S. Kuroda, T. Katakami, K. Hikosaka, T. Mimura, and M. Abe "Pt-Based Gate Enhancement-Mode InAlAs/InGaAs HEMTs For Large-Scale Integration" Proceedings of the 3rd International Conference on Indium Phosphide and Related Materials, 1991, pp. 377-380 129 C. Fontaine, T. Okumura, and K. N. Tu "Interfacial reaction and Schottky barrier between Pt and GaAs" Journal of Applied Physics, Vol. 54, No. 3, March 1983, pp. 1404-1412 130 S. E. MOHNEY AND Y. A. CHANG "Interfacial reactions in Pt/InP contacts" Journal of Applied Physics, Vol. 74, No. 7, October 1993, pp. 4403-4408 131 N. HARADA, S. KURODA AND K. HIKOSAKA "N-InAlAs/InGaAs HEMT DCFL Inverter Fabricated Using Pt-Based Gate and Photochemical Dry Etching" IECE Transactions on Electronic, Vol. E75-C, No. 10, October 1992, pp. 1165-1171 132 A. Mahajan, M. Arafa, P. Fay, C. Caneau, and I. Adesida "0.3-µm Gate-Length Enhancement-Mode InAlAs/InGaAs/InP High-Electron Mobility Transistor" IEEE Electron Device Letters, Vol. 18, No. 6, June 1997, pp. 284-286 133 I. Adesida, A. Mahajan and G. Cueva "Enhancement-Mode InP-Based HEMT Devices and Applications" Proceedings of the 10th IEEE International Conference on Indium Phosphide and Related Materials, 11-15 May 1998, Tsukuba (Japan), pp. 493-496 134 K. J. Chen, K. Maezawa, K. Arai, M. Yamamoto and T. Enoki "Improved source resistance in InP-based enhancement-mode HEMTs for high speed digital applications" Electronics Letters, Vol. 31, No. 11, 25th May 1995, pp. 925-926 135 K. J. Chen, T. Enoki, K. Maezawa, K. Arai, and M. Yamamoto "High-Performance InP-Based Enhancement-Mode HEMT's Using Non-Alloyed Ohmic Contacts and Pt-Based Buried-Gate Technologies" IEEE Transactions on Electron Devices, Vol. 43, No. 2, February 1996, pp. 252-257 136 M. B. TAKEYAMA, A. NOYA, T. HASHIZUME AND H. HASEGAWA
 - "Study of Chemical Reactions at Metal-InP Interfaces Formed by Sputter Deposition of Pt and Ti" Proceedings of the 10th IEEE International Conference on Indium Phosphide and Related Materials, 11-15 May 1998, Tsukuba (Japan), pp. 627-630

- 137 C.-F. LIN, Y. A. CHANG, N. PAN, J.-W. HUANG, T. F. KUECH "PdAl Schottky contact to In_{0.52}Al_{0.48}As grown by metalorganic chemical vapor deposition" Applied Physics Letters, Vol. 24, No. 11, 11 December 1995, pp. 3587-3589
- 138 T. ISHIDA, Y. YAMAMOTO, N. HAYAFUJI, S. MIYAKUNI, R. HATTORI, T. ISHIKAWA, AND Y. MITSUI "Fluorine Limited Reliability of AlInAs/GaInAs High Electron Mobility Transistors with Molybdenum Gates" Proceedings of the 9th International Conference on Indium Phosphide and Related Materials, 1997, pp. 201-204
- 139 H. F. CHUANG, C. P. LEE, C. M. TSAI, D. C. LIU, J. S. TSANG, AND J. C. FAN "Thermal annealing of Pd/InAlAs Schottky contacts for transistor buried-gate technologies" Journal of Applied Physics, Vol. 83, No. 1, 1 January 1998, pp. 366-371
- J.-L LEE, J. K. MUN, B.-T. LEE
 "Thermal degradation mechanism of Ti/Pt/Au Schottky contact to n-type GaAs" Journal of Applied Physics, Vol. 83, No. 1, 1 January 1998, pp. 366-371
- P. CHEVALIER
 "Mise en œuvre et applications de méthodes expérimentales d'étude des brasures tendres riches en plomb"
 Rapport de stage effectué à la société SGS- Thomson Microelectronics, Octobre 1993
- 142 P. C. CHAO, W. HU, H. DEORIO, A. W. SWANSON, W. HOFFMAN, AND W. TAFT "Ti-Gate Metal Induced PHEMT Degradation in Hydrogen" IEEE Electron Device Letters, Vol. 18, No. 9, September 1997, pp. 441--443
- 143 S. G. BANDY, Y. G. CHAI, R. CHOW, C. K. NISHIMOTO, AND G. ZDASIUK "Submicron GaAs Microwave FET's with Low Parasitic Gate and Source Resistances" IEEE Electron Device Letters, Vol. 4, No. 2, February 1983, pp. 42-44
- J.-H. LEE, H.-S. YOON, C.-S. PARK, AND H.-M. PARK
 "Ultra Low Noise Characteristics of AlGaAs/InGaAs/GaAs Pseudomorphic HEMT's with Wide Head T-Shaped Gate" IEEE Electron Device Letters, Vol. 16, No. 6, June 1995, pp. 271-273
- H. MORKOÇ, J. ANDREWS, R. SANKARAN, AND J. H. DULLY "Tungsten/Gold gate GaAs microwave FET" Electronics Letters, Vol. 14, August 1978, pp. 514-515
- S. TAKAHASHI, F. MURAI, AND H. KODERA
 "Submicrometer gate fabrication of GaAs MESFET by plasma etching" IEEE Transactions on Electron Devices, Vol. 25, October 1978, pp. 1213-1218
- P. C. CHAO, W. H. KU, P. M. SMITH, AND W. H. PERKINS
 "0.2 Micron Length T-Shaped Gate Fabrication Using Angle Evaporation" IEEE Electron Device Letters, Vol. 4, No. 4, April 1983, pp. 122-124

148 R. G. WOODHAM, J. R. A. CLEAVER, AND H. AHMED "T-gate, Γ-gate, and air-bridge fabrication for monolithic microwave integrated circuits by mixed ion-beam, high-voltage electron-beam and optical lithography" Journal of Vacuum Sciences and Technologies B, Vol. 10, No. 6, November-December 1992, pp. 2927-2931

- 149 M. TANABE, T. MATSUNO, N. KASHIWAGI, H. SAKAI, K. INOUE, AND A. TAMURA "0.1 µm AlGaAs/InGaAs high electron mobility transistor fabrication by the new method of thinned resist pattern reversed by metal" Journal of Vacuum Sciences and Technologies B, Vol. 14, No. 5, September-October 1996, pp. 3248-3251
- 150 M. A. THOMPSON, L. M. JELLOIAN, L. D. NGUYEN, AND U. K. MISHRA "High aspect ratio asymmetric gate structures employed in novel self-aligned high electron mobility transistor technology" Journal of Vacuum Sciences and Technologies B, Vol. 8, No. 6, November-December 1990, pp. 1339-1342
- 151 J. VANBREMEERSCH, E. CONSTANT, J. ZIMMERMANN, I. VALIN, P. GODTS, A. LEROY "Design and realisation of very high performance 0.2 μm gate GaAs MESFETs" Electronics Letters, 18th January 1990, Vol. 26, No. 2, pp. 152-154
- 152 V. HOËL Thèse de Doctorat Electronique de l'Université des Sciences et Technologies de Lille, à paraître
- M. M. AHMED AND H. AHMED
 "Novel electron beam lithography technique for submicron T-gate fabrication"
 Journal of Vacuum Sciences and Technologies B, Vol. 15, No. 2, March/April 1997, pp. 306-310
- M. MATSUMURA, K. TSUTSUI, Y. NARUKE
 "Submicrometer lift-off line with T-shaped cross-sectional form" Electronics Letters, 11th June 1981, Vol. 17, No. 12, pp. 429-430
- P. A. LAMARRE
 "Developer Selection for T-Shaped Gate FET's Using PMMA/P[MMA-co-MAA]/PMMA" IEEE Transactions on Electron Devices, Vol. 39, No. 8, August 1992, pp. 1844-1848

- 156 B. WOLFSTÄDTER "Electron beam fabrication of 0.2 μm lines, suitable for GaAs MMIC processing" Microelectronic Engineering, No. 9, 1989, pp. 221-224
- 157 K. HOSOGI, N. NAKANO, H. MINAMI, T. KATOH, K. NISHITANI, M. OTSUBO, M. KATSUMATA, K. NAGAHAMA "Photo/EB hybrid exposure process for T-shaped gate superlow-noise HEMTs" Electronics Letters, 24th October, Vol. 27, No. 22, pp. 2011-2012
- N. SAMAMOTO, I. MIURA, Y. MAKINO, AND K. YAMANOGUCHI
 "Sub-0.1-µm T-shaped gate fabrication technology using mixing-layer sidewalls in a double-layer resist system" Journal of Vacuum Sciences and Technologies B, Vol. 12, No. 6, November-December 1994, pp. 3673-3676
- 159 Η. ΤΑΚΑΝΟ, Η. ΝΑΚΑΝΟ, Η. ΜΙΝΑΜΙ, Κ. HOSOGI, N. YOSHIDA, K. SATO, Y. HIROSE, N. TSUBOUCHI "Electron-beam/ultraviolet hybrid exposure combined with novel bilayer resist system for a 0.15 μm T-shaped gate fabrication process" Journal of Vacuum Sciences and Technologies B, Vol. 14, No. 6, November-December 1994, pp. 3483-3488
- 160 Τ. ΕΝΟΚΙ, Y. ISHII, AND T. TAMAMURA "T-Gate Process and Delay Time Analysis for Sub-1/4-μm-Gate InAlAs/InGaAs HEMT's" Proceedings of 3rd Indium Phosphide and Related Materials International Conference, 1991, pp. 371-376
- 161 N. SAMOTO, Y. MAKINO, K. ONDA, E. MIZUKI, AND T. ITOH "A novel electron-beam exposure technique for 0.1-μm T-shaped gate fabrication" Journal of Vacuum Sciences and Technologies B, Vol. 8, No. 6, November-December 1990, pp. 1335-1338
- 162 T. KATO, K. HAYASHI, Y. SASAKI, AND T. KATO "Two-Layer Resist Structure for Electron-Beam Fabrication of a Submicrometer Gate Length GaAs Device" IEEE Transactions on Electron Devices, Vol. 34, No.4, April 1987, pp. 753-758
- 163 L. D. NGUYEN, D. C. RADULESCU, M. C. FOISY, P. J. TASKER AND L. F. EASTMAN "Influence of Quantum-Well Width on Device Performance of Al_{0.30}Ga_{0.70}As/In_{0.25}Ga_{0.75}AS (on GaAs) MODFET's" IEEE Transactions on Electron Devices, Vol. 36, No. 5, May 1989, pp. 833-838
- 164 A. H. VERBRUGGEN, B. G. M. DE LANGE, B. A. C. ROUSSEEUW, H. A. H. BILLIET AND S. RADELAAR "On double layer PMMA resist systems: development rates and molecular weight distributions of commercial PMMA resists" Microelectronic Engineering, No. 11, 1990, pp. 561-564
- R. GRUNDBACHER, I. ADESIDA, Y.-C. KAO AND A. A. KETTERSON
 "Single step lithography for double-recessed gate pseudomorphic high electron mobility transistors" Journal of Vacuum Sciences and Technologies B, Vol. 15, No. 1, January-February 1997, pp. 49-52
- 166 A. S. WAKITA, C.-Y. SU, H. ROHDIN, H.-Y. LIU, A. LEE, J. SEEGER, AND V. M. ROBBINS "Novel high-yield trilayer resist process for 0.1 µm T-gate fabrication" Journal of Vacuum Sciences and Technologies B, Vol. 13, No. 6, November-December 1995, pp. 2725-2728
- 167 J. DICKMANN, H. HASPEKLO, A. GEYER, H. DAEMBKES, H. NICKEL AND R. LÖSCH "High Performance Fully Passivated InAlAs/InGaAs/InP HFET" Electronics Letters, Vol. 28, No. 7, 26th March 1992, pp. 647-649
- A. CHISHOLM, S. SAINSON, M. FEUILLADE, A. CLEI
 "0.15 μm Electron Beam T-Shaped Gates for GaAs FETs" Microelectronic Engineering, No. 11, 1990, pp. 97-100
- P. C. CHAO, P. M. SMITH, S. C. PALMATEER, AND J. C. M. HWANG
 "MESFET's Using a New Trilayer Resist Technique"
 IEEE Transactions on Electron Devices, Vol. 32, No. 6, June 1985, pp. 1043-1046
- 170 D. R. BRAMBLEY AND R. H. BENNETT "Electron-beam resist technology for GaAs microwave device fabrication" GEC Journal of Research, Vol. 13, No. 1, 1996, pp. 42-53
- B. E. MAILE
 "Fabrication limits of nanometer T and Γ gates: Theory and experiment"
 Journal of Vacuum Sciences and Technologies B, Vol. 11, No. 6, November-December 1993, pp. 2502-2508
- 172 B. WOLFSTÄDTER, A. COLQUHOUN, K. WEGENER
 "Electron beam lithography of 100 nm T-gates for GaAs MESFETs" Microelectronics Engineering, No. 11, 1990, pp. 117-120
- P. LAMARRE AND R. MCTAGGART
 "A positive Photoresist Adhesion Promoter for PMMA on GaAs MESFET's" IEEE Transactions on Electron Devices, Vol. 37, No. 11, November 1990, pp. 2406-2408
- W.DAUMANN, W. MOLLS, S. FRANKE
 "Development of a Three Layer PMMA/MAA Electron Beam Lithography Process for the Fabrication of 0.1 μm Mushroom Gates on InP Substrate"
 Annual Report 1995 of the Solid-State Electronics Department of the Gerhard-Mercator-Universität Gesamthochschule Duisburg, pp. 100-102

- P. CHEVALIER, F. DESSENNE, M. BADIROU, J. L. THOBEL, R. FAUQUEMBERGUE
 "Interest of 0.15 µm gate length InGaAs/InP composite channel HEMTs for millimeter-wave MMIC amplifiers"
 Proceedings of the 5th IEEE International Workshop on High Performance Electron Devices for Microwave and Optoelectronic Applications (EDMO'97), London (UK), 24-25 November 1997, pp 193-198
- W. L. JONES, S. K. AGENO, T. Y. SATO
 "Very low-noise HEMTs using a 0.2 μm T-gate"
 Electronics Letters, 30th July 1987, Vol. 23, No. 16, pp. 844-845
- 177 E. Y. CHANG, K. C. LIN, E. H. LIU, C. Y. CHANG, T. H. CHEN, AND J. CHEN "Submicron T-Shaped Gate HEMT Fabrication Using Deep-UV Lithography" IEEE Electron Device Letters, Vol. 15, No. 8, August 1994, pp. 277-279
- N. GUPTA, S. D. HECTOR, K. W. RHEE, AND H. I. SMITH
 "Fabrication of 100 nm T-gates for monolithic microwave integrated circuits using x-ray lithography" Journal of Vacuum Sciences and Technologies B, Vol. 11, No. 6, November-December 1993, pp. 2625-2628
- R. E. HOWARD, E. L. HU, AND L. D. JACKEL
 "Multilevel Resist for Lithography Below 100 nm"
 IEEE Transactions on Electron Devices, Vol. ED-28, No. 11, November 1981, pp.1378-1381
- 180 E. LOPEZ, A. MARTEN, A. FORCHEL, J. L. CACERES, H. NICKEL, W. SCHLAPP, R. LÖSCH "Fabrication of high aspect ration symmetric and asymetric T-shaped gates for high frequency pseudomorphic HEMTs" Microelectronic Engineering, No. 11, 1990, pp. 105-108
- 181 R. E. MULLER, S. C. MARTIN, R. P. SMITH, S. A. ALLEN, M. REDDY, U. BHATTACHARYA, M. J. W. RODWELL "Electron-beam lithography for the fabrication of air-bridged, submicron Schottky collectors" Journal of Vacuum Sciences and Technologies B, Vol. 12, No. 6, November-December 1994, pp. 3668-3672
- 182 R. GRUNDBACHER, D. BALLEGER, I. ADESIDA, A. A. KETTERSON, Y.-C. KAO AND I. ADESIDA "Utilization of an Electron Beam Resist Process to Examine the Effects of Asymmetric Gate Recess on the Device Characteristics of AlGaAs/InGaAs PHEMT's" IEEE Transactions on Electron Devices, Vol. 44, No. 12, December 1997, pp. 2136-2142
- 183 P. CHEVALJER "Systèmes multicouches de résines en lithographie électronique : application à la réalisation de grille en T de longueur Lg≤0,15 µm pour les HEMT" Quatrième Journée du Réseau Doctoral en Microtechnologies, Besançon, 21 Mars 1997, p. 9
- 184 J. DICKMANN, K. RIEPE, H. HASPEKLO, B. MAILE, H. DAEMBKLES, R. LÖSCH AND W. SCHLAPP "Novel fabrication process for SiN passivated InAlAs/InGaAs/InP HFETs" Electronics Letters, Vol. 28, No. 19, 1992, pp. 1849-1850
- 185 R. MENOZZI, M. BORGARINO, Y. BAEYENS, K. VAN DER ZANDEN, M. VAN HOVE, AND F. FANTINI "The effect of passivation on the hot electron degradation of lattice-matched InAlAs/InGaAs/InP HEMTs" Proceedings of the 9th IEEE International Conference on Indium Phosphide and Related Materials, Cape Cod (USA), 1997, pp. 153-156
- W. KULISCH, F. KIEL, A. BOCK, H. J. FRENCK AND R. KASSING
 "Passivation of InP Surfaces"
 Proceedings of 3rd Indium Phosphide and Related Materials International Conference, 1991, pp. 571-574
- 187 K. IIZUKA, T. HASHIZUME AND H. HASEGAWA "Small-signal response of interfaces states at passivated InGaAs surfaces from low frequencies up to microwave frequencies" Solid-State Electronics, Vol. 41, No. 10, 1997, pp. 1463-1468
- K. C. HWANG, P. HO, P. C. CHAO, AND K. H. G. DUH
 "A novel low-temperature passivation of InAlAs/InGaAs HEMT devices by MBE"
 Proceedings of 4th Indium Phosphide and Related Materials International Conference, April 1992, pp. 60-62
- 189 N. PROUST, J. F. CHAPEAUBLANC, M. BEGUET, P. KAE-NUNE, P. LAMBERT ET M. ALLOUCHE "Passivation de composants" Revue Technique THOMSON-CSF, Vol. 26, No. 2, Juin 1994, pp. 419-449
- 190 R. DRIAD, Z. H. LU, S. LAFRAMBOISE, D. SCANSEN, W. R. MCKINNON AND S. P. MCALISTER "Surface passivation of InGaAs/InP heterostructures using UV-irradiation and ozone" Proceedings of the 10th International Conference on Indium Phosphide and Related Materials, 11-15 May 1998, Tsukuba (Japan), pp. 459-462
- 191 N. PROUST, M. PETITJEAN, S. CASSETTE, A. HUBER, C. GRATTEPAIN, F. PLAIS, B. AGIUS AND J. PERRIN "InP/insulator interface properties. A comparison between UVCVD, DECR, PECVD and 13.56 MHz PECVD" Proceedings of 3rd Indium Phosphide and Related Materials International Conference, 1991, pp. 543-546
- A. J. MURREL AND R. C. GRIMWOOD
 "Low damage processing of III-V devices by ECR plasma techniques" IEEE GaAs IC Symposium Proceedings, 1992, pp. 173-175

- 193 K. C. HWANG, A. R. REISINGER, K. H. G. DUH, M. Y. KAO, P. C. CHAO, P. HO, AND A. W. SWANSON "A Reliable ECR Passivation Technique on the 0.1 μm InAlAs/InGaAs HEMT Device" Proceedings of 6th Indium Phosphide and Related Materials International Conference, April 1994, pp. 624-627
- M. Y. KAO, K. H. G. DUH, P. HO, AND P.-C. CHAO
 "An extremely Low-Noise InP-Based HEMT with Silicon Nitride Passivation"
 Proceedings of 1994 IEEE International Electron Devices Meeting (IEDM), December 1994, pp. 907-910
- 195 CH. VAN DEN BERG, W. PROST "Investigation of Deposition and Etching of SiN_x-Layers by Means of In-Situ-Ellipsometry" Annual Report 1995 of the Solid-State Electronics Department of the Gerhard-Mercator-Universität Gesamthochschule Duisburg, pp. 45-49
- 196 D. J. NEWSON, A. J. MURRELL, R. C. GRIMWOOD AND I. D. HENNING "Damage-free passivation of InAlAs/InGaAs HFETs by use of ECR-deposited SiN" Electronics Letters, Vol. 29, No. 5, 4th March 1993, pp. 472-474
- 197 F. REN, D. N. BUCKLEY, K. M. LEE, S. J. PEARTON, R. A. BARTYNSKI, C. CONSTANTINE, W. S. HOBSON, R. A. HAMM AND P. C. CHAO "Effect of ECR plasma on the luminescence efficiency of InGaAs and InP " Solid-State Electronics, Vol. 38, No. 12, 1995, pp. 2011-2015
- S. SUZUKI, S. KODAMA AND H. HASEGAWA
 "A novel passivation technology of InGaAs surfaces using Si interface control layer and its application to field effect transistor" Solid-State Electronics, Vol. 38, No. 9, 1995, pp. 1679-1683
- 199 H. TAKAHASHI AND H. HASEGAWA "Oxide-free InP MIS structures having an ultra-narrow silicon surface quantum well" Proceedings of the 10th IEEE International Conference on Indium Phosphide and Related Materials, 11-15 May 1998, Tsukuba (Japan), pp. 463-466
- 200 H. C. HWANG, AND S. S. LI "A study of new surface passivation using P₂S₅/(NH₄)₂S_x on GaAs Schottky barrier diode" Journal of Applied Physics, Vol. 67, No. 4, February 1990, pp. 2162-2165
- J. L. LECLERCQ, E. BERGIGNAT AND G. HOLLINGER
 "Surface chemistry of InAlAs after (NH4)₂S_x sulphidation"
 Semiconductor Sciences and Technologies, Vol. 10, No. 1, January 1995, pp.95-100
- I. VALIN
 "Simulation microscopique et technologique de réalisation du transistor à effet de champ à base de GaAs"
 Thèse de Doctorat en Electronique de l'Université des Sciences et Technologies de Lille, 4 Novembre 1993
- 203 O. SCHULER, H. FOURRÉ, R. FAUQUEMBERGUE, A. CAPPY "Influence of Parasitic Capacitances on The Performance of Passivated InAlAs/InGaAs HEMTs in the Millimeter Wave Range" Proceedings of 8th Indium Phosphide and Related Materials International Conference, Germany (Schwäbich-Gmünd), 21-25 April 1996, pp. 646-649
- 204 P. CHEVALIER, E. DELOS, V. HOËL, R. FAUQUEMBERGUE "Amélioration des performances des HEMT GaInAs/AlInAs sur substrat InP réalisés en technologie nitrure de longueur de grille Lg=0,15 μm" Sixièmes Journées Nationales de Microélectronique et Optoélectronique III-V, Chantilly, 29-31 janvier 1997, pp. 160-161
- 205 V. HOËL, P. CHEVALIER, S. BOLLAERT, H. FOURRE, J. M. BELQUIN, S. LEPILLET, A. CAPPY "Influence des capacités parasites liées à la technologie nitrure sur les performances de HEMT adapté en maille sur InP de longueur de grille submicronique" Sixièmes Journées Nationales de Microélectronique et Optoélectronique III-V, Chantilly, 29-31 janvier 1997, pp. 164-165
- 206 B. BELLINI "Passivation des transistors à effet de champ à hétérostructure AlInAs/GaInAs sur substrat InP" Rapport de stage ingénieur, Juillet 1996
- K. C. HWANG, P. HO, M. Y. KAO, S. T. FU, J. LIU, P. C. CHAO, P. M. SMITH, AND A. W. SWANSON
 "W-Band High Power Passivated 0.15µm InAlAs/InGaAs HEMT Device"
 Proceedings of 6th Indium Phosphide and Related Materials International Conference, April 1994, pp. 18-20
- P. M. ASBECK, C. P. LEE, AND M. F. CHANG
 "Piezoelectronic effects in GaAs FET's and their role in orientation-dependent device characteristics" IEEE Transactions on Electron Devices, Vol. 31, 1984, pp. 1377-1380
- R. C. G. SWANN, R. R. MEHTA AND T. P. CAUGE
 "The preparation and properties of thin film silicon-nitrogen compounds produced by a R. F. glow discharge reaction" Solid State Science, Vol. 114, No. 7, July 1967
- 210 S. BABIKER, A. ASENOV, N. CAMERON, AND S. P. BEAUMONT "Simple Approach to Include External Resistances in the Monte Carlo Simulation of MESFET's and HEMT's" IEEE Transactions on Electron Devices, Vol. 43, No. 11, November 1996, pp. 2032-2034

- H. BRECH, T. GRAVE, T. SIMLINGER, AND S. SELBERHERR
 "Optimization of Pseudomorphic HEMT's Supported by Numerical Simulations" IEEE Transactions on Electron Devices, Vol. 44, No. 11, November 1997, pp. 1822-1827
- F. DESSENNE, P. CHEVALIER, F. BANSE AND R. FAUQUEMBERGUE
 "Monte-Carlo investigation of the influence of technological parameters on the performances of LM-HEMT on InP" Proceedings of 6th International Conference on Simulation of Devices and Technologies (ICSDT'98), Cape Town (South Africa), 14-16 October 1998, pp. 113-116
- 213 H. MIZUTA, K. YAMAGUCHI, AND S. TAKAHASHI "Surface Potential Effect on Gate-Drain Avalanche Breakdown in GaAs MESFET's" IEEE Transactions on Electron Devices, Vol. ED-34, No. 10, October 1987, pp. 2027-2032
- T. OGAMA
 "Estimation of dopant concentration and surface potential by x-ray photoemission spectroscopy" Journal of Applied Physics, Vol. 64, No. 11, 1 December 1988, pp. 6469-6476
- O. V. KONSTANTINOV AND B. V. TSARENKOV
 "Change in the surface potential of a semiconductor due to illumination" Soviet Physics Semiconductors, Vol. 24, No. 12, December 1990, pp. 1319-1322
- 216 V. B. BONDARENKO, YU. A. KUDINOV, S. E. ERSHOV, AND V. V. KORABLEV "Natural nonuniformities of the surface potential of a doped semiconductor" Semiconductors, Vol. 30, No. 11, November 1996, pp. 1078-1082

Chapitre IV

Le langage des gignes dans la recherche



" Ga va prendre au moins neuf ans !"





"Je crois que je tiens quelque chose : " "Il nous faut encore 3 millions de dollars !"

Chapitre IV

OPTIMISATION DE LA STRUCTURE EPITAXIALE DU COMPOSANT

I. INTRODUCTION	223
II. LIMITATIONS DES TRANSISTORS HEMT ALINAS/GAINAS ADAPT	ÉS EN
MAILLE SUR SUBSTRAT INP - LES AMÉLIORATIONS POSSIBLES	224
A. Effet kink : dix ans de controverses	224
B. Le phénomène d'ionisation par impact	226
C. Ionisation par impact et physique du claquage	227
1. Claquage du composant à canal ouvert (On-State Breakdown)	227
2. Claquage du composant à canal fermé (Off-State Breakdown)	230
D. Ionisation par impact et bruit	232
E. Des solutions pour améliorer le composant	232
1. Augmentation du potentiel de barrière du contact Schottky	233
2. Introduction d'une barrière contre la remontée des trous	233
3. Réduction de l'injection dans la couche tampon	234
4. Réduction du champ électrique dans la structure	234
5. Augmentation du gap du canal	234
F. Les voies d'amelioration choisies	235
III. CHOIX D'UNE STRUCTURE DE REFERENCE	236
A. La couche tampon	236
B. Le canal	237
C. L'espaceur	238
D. Le plan de dopage	238
E. La barrière	239
F. La couche de contact	240
IV. ETUDE DE LA COUCHE TAMPON	240
A. Introduction de plans de dopage dans le buffer	241
1. Transistors de 0,25 µm de longueur de grille	243
2. Transistors de 0,1 µm de longueur de grille	244
3. Discussion et conclusion	244
B. Le buffer basse température	245
1. Etude bibliographique du matériau Al _{0,48} In _{0,52} As basse température	246
2. Resultats des opérations 10418 et 10419	247
a) Photoluminescence et effet Hall	248 240
3 Résultats de l'onération 10417	249 250
C Conclusion	250
V FTUDE DE LA BADDIÈDE DE SCUOTTEV	
A Etudo hibliographiquo	252 757
R. Choix diuno homière on AllaD	
D. Choix d'une damere en Aline	253 255
C. Operations 10302, 10363 et 10304	
D. Conclusion	257

VI. ETUDE DU CANAL ET DU DOPAGE	. 258
A. Etude bibliographique	. 258
1. Le matériau du canal	258
2. Le canal composite GaInAs/InP	260
B. Le canal composite GaInAs/InP	261
1. Comparaison entre un canal GaInAs et un canal GaInAs/InP	263
a) Modélisation	263
b) Résultats expérimentaux	266
2. Comparaison entre un canal GaInAs/InP et un canal GaInAs/InP/InP n ⁺ .	269
a) Modélisation	269
b) Résultats expérimentaux	271
3. Opérations 10470, 10471 et 10472	273
4. Conclusion	275
C. Canal de GaInAs de 150 Å et plan de dopage de 4.10 ¹² cm ⁻²	276
1. Résultats expérimentaux	277
2. Conclusion.	279
VII. MESURES DE BRUIT	280
VIII. CONCLUSION ET PERSPECTIVES	282
IX. BIBLIOGRAPHIE	285

I. INTRODUCTION

L'état de l'art, donné dans le premier chapitre de ce mémoire, présente actuellement le transistor HEMT AlInAs/GaInAs sur substrat InP comme le meilleur composant pour les applications millimétriques faible bruit. En ce qui concerne les performances en puissance des transistors de la filière InP, des gains et des rendements attrayants ont été obtenus à 60 GHz, mais pour des puissances de sortie inférieures à celles obtenues sur GaAs. En effet, les potentialités, offertes par l'importante discontinuité de bande de conduction entre AlInAs et GaInAs, et la forte mobilité électronique dans GaInAs sont bridées par les faibles tensions de claquage du composant.

Afin de comprendre les limitations des transistors AlInAs/GaInAs sur InP, transistors qui ont beaucoup évolué depuis les premières réalisations [1, 2, 3, 4], nous commençons ce chapitre par une étude bibliographique. Elle présente le phénomène d'ionisation par impact dans le canal de GaInAs comme origine principale des limitations des transistors adaptés en maille sur InP. Elle fait également le bilan des solutions proposées et essayées pour y pallier. Ces améliorations concernent la fabrication du composant (topologie du transistor) ainsi que l'épitaxie du transistor, qui a retenu plus particulièrement notre attention.

Les objectifs de l'optimisation de structures que nous avons engagée étaient :

- évaluer l'intérêt de solutions dites "de puissance" pour la réalisation de composants de la filière faible bruit,
- être complémentaires avec les études menées par l'équipe "Composants de puissance" du professeur Crosnier [5],
- vérifier expérimentalement les résultats fournis par les simulations Monte Carlo réalisées dans notre équipe,
- tirer parti du savoir-faire de l'équipe "épitaxie" de notre laboratoire, ainsi que des possibilités de croissance offertes par le bâti d'épitaxie par jets moléculaires à sources gazeuses.

Après avoir examiné la littérature, réalisé des simulations et tenu compte des ressources en épitaxie, nous avons engagé des études sur l'optimisation de la couche tampon (*buffer*), de la barrière Schottky et du canal. Compte tenu de l'impact de la technologie sur les performances des composants, chaque étude a consisté en la comparaison de trois couches, dont une de référence, épitaxiées à la suite, dans le même bâti, et avec les mêmes conditions de croissance. Une série, au moins, de composants produits sur ces couches ont été réalisés parallèlement, en utilisant strictement la même technologie, c'est-à-dire à l'aide du même masque (distance source-drain de 1,3 µm), des mêmes contacts ohmiques, et de la même technologie de grille (fossé, métallisation,

recuit). Les autres séries ont été utilisées pour permettre le perfectionnement de notre technologie (cf. chapitre II).

Les améliorations apportées ou non par chaque structure sont discutées. Nous verrons que malheureusement, du fait de l'immaturité de notre technologie¹ au début de ces travaux, certaines interprétations sont difficiles et des questions restent en suspens.

Des mesures de bruit ont également été réalisées sur les meilleurs composants, afin de juger de leurs potentialités pour les applications faible bruit. Dans le but de les comparer, nous les avons renvoyées à la fin de ce chapitre.

Enfin, nous conclurons sur ces études et proposerons des structures pour les applications de puissance et de faible bruit. Les perspectives de ces travaux seront également abordées.

II. LIMITATIONS DES TRANSISTORS HEMT ALINAS/GAINAS ADAPTES EN MAILLE SUR SUBSTRAT INP - LES AMELIORATIONS POSSIBLES -

Le premier travail, classique, entrepris au début de cette thèse, a été une étude bibliographique sur les limitations des transistors HEMT sur substrat InP. Ce travail de synthèse [6] avait pour objectif principal de faire le point sur l'origine de la forte conductance de sortie et de la faible tension de claquage des HEMT AlInAs/GaInAs/InP. L'interprétation des phénomènes physiques, dégradant le fonctionnement de ces transistors, a beaucoup évolué en quelques années. Afin d'éclaircir la situation (pour le lecteur non-averti), nous commençons par la rétrospective de 10 ans de travaux (1988-1998) sur les origines de l'effet *kink* et les conséquences de l'ionisation par impact. Par la suite, nous expliquons comment le phénomène d'ionisation par impact intervient dans la physique du claquage (canal ouvert et fermé), ainsi que sur le bruit dans les composants.

Enfin des solutions sont présentées pour pallier à ces maux, qui limitent très fortement l'utilisation en puissance des HEMT AlInAs/GaInAs/InP, et pénalisent leurs performances en bruit. Les solutions retenues font l'objet des études de ce chapitre.

A. Effet kink : dix ans de controverses

Les origines d'une conductance de sortie g_d élevée, observée dans les HEMT utilisant le couple de matériaux AlInAs/GaInAs, ont été pendant longtemps controversées. La première interprétation fut d'attribuer l'augmentation de la conductance de sortie à une conduction parallèle dans le *buffer*. Cette théorie fut contestée, car un tel phénomène ne semblait pas pouvoir expliquer à lui seul les fortes conductances de sortie enregistrées.

¹ La principale perturbation est venue du phénomène de diffusion de la grille Pt/Ti/Pt/Au, phénomène aléatoire dont l'étude est rapportée au deuxième chapitre.

On relia ensuite ce phénomène à l'effet Kink, dont l'origine fut attribuée à la présence de pièges dans le *buffer* ou dans la barrière Schottky d'AlInAs. Le coude dans les caractéristiques $I_{DS}(V_{DS})$, signature de l'effet kink ("coude" en anglais), provient alors du mécanisme de piégeage-dépiégeage des électrons chauds qui sont injectés du canal dans le *buffer* ou la barrière Schottky [7, 8]. Ce mécanisme entraîne une diminution transitoire du courant de drain. L'origine de ces pièges électroniques semblait provenir de défauts profonds dans AlInAs et non de centres DX [9]. Aux fréquences micro-ondes, la constante de temps du phénomène de piégeage étant élevée par rapport à l'inverse de la fréquence, l'effet kink ne doit être perceptible qu'en régime statique [10]. Avec l'amélioration de la qualité des croissances, l'effet kink s'est fait plus rare [11], et des études ont alors montré que ces pièges pouvaient également être liés à la technologie [12, 13, 14], et notamment se localiser à la surface du fossé de grille [15], ou sous la grille [16]. Il est ainsi possible de relier ces pièges de surface aux états d'interface engendrés par la technologie. Des étapes, comme le *recess* ou la passivation, peuvent alors faire apparaître un kink dans les caractéristiques $I_{DS}(V_{DS})^2$, comme cela a été démontré au chapitre précédent.

Aujourd'hui, après une littérature plus qu'abondante sur le sujet, de nouvelles interprétations de l'effet *kink* apparaissent. En effet, les phénomènes de piégeage-dépiégeage ne permettaient pas d'interpréter correctement tous les effets *kink*, et surtout ne semblaient pas pouvoir expliquer les fortes conductances de sortie observées dans les HEMT AlInAs/GaInAs/InP.

Effectivement, lorsque l'on remplace le matériau GaInAs du canal par un matériau de gap plus élevé, comme le GaInAsP ou l'InP, la conductance de sortie diminue. De plus, si l'on remplace le *buffer* d'AlInAs par de l'InP, on observe toujours une forte conductance de sortie. L'hypothèse des niveaux de pièges dans AlInAs s'est trouvée alors remise en cause [17].

Une autre théorie [18] reprend et complète celle de la conduction parallèle dans le *buffer* : la présence d'un champ électrique élevé dans l'espace grille-drain du côté de la grille induit un phénomène d'injection des électrons dans le *buffer* (ce phénomène est limité par la courbure de la bande de conduction, qui intervient quand les électrons peuplent l'AlInAs ; on atteint alors une population d'équilibre (équilibre électrostatique)). Cette conduction parallèle dans le *buffer* induit une diminution du courant de drain, car la mobilité électronique dans l'AlInAs est plus faible. Cependant, comme le champ s'intensifie, les électrons prennent de la vitesse dans ce matériau et le courant augmente un peu. Ensuite intervient, à fort champ électrique, le phénomène d'<u>ionisation par impact</u>. A champ élevé, l'électron prend de l'énergie, et lorsque celle-ci dépasse le gap, il peut créer une paire électron-trou (électron de la bande de valence), par impact avec un atome du réseau. C'est ce mécanisme qui était déjà donné comme origine du claquage dans les HEMT AlGaAs/GaAs en 1991 [19, 20]. Comme nous le verrons lorsque nous aborderons la physique du

² Ce type de kink reste généralement présent aux fréquences micro-ondes.

claquage des HEMT AlInAs/GaInAs/InP, l'apparition du phénomène d'ionisation par impact permet d'expliquer l'augmentation de la conductance de sortie des transistors.

En ce qui concerne l'effet Kink, il est aujourd'hui largement reconnu que le phénomène d'ionisation y joue également un rôle [21]. Différentes hypothèses ont été formulées [22] :

- les trous, provenant de l'ionisation par choc, réduisent la barrière source-canal, ce qui augmente l'injection des électrons dans le canal au niveau de la source. On enregistre alors une augmentation du courant de drain I_{DS}.
- les trous peuvent être piégés, provoquant un décalage de la tension de seuil vers des valeurs plus négatives.
- les trous peuvent se recombiner avec des électrons piégés [23] à l'interface canal-buffer
 [24] (ou à l'interface barrière-canal). On réduit ainsi la polarisation arrière (due à ces électrons piégés), ce qui accroît le courant de drain. Les trous peuvent également se recombiner avec des pièges présents dans la barrière en AlInAs [25].

De nombreux modèles, prenant en compte de façons diverses ces hypothèses, ont été proposés [26, 27, 28, 29]. Parmi eux, celui de Suemitsu *et al* [30] a retenu notre attention, car il corrobore certaines de nos observations. Dans ce modèle, la réduction de la densité électronique dans le canal du transistor est reliée à l'existence d'états de surface (accrochage du niveau de Fermi par des pièges de surface) dans le fossé de grille. A plus forte polarisation, le phénomène d'ionisation par impact génère des trous qui, en s'accumulant dans la zone grille-source, modifient le profil de potentiel, et permettent ainsi le recouvrement de la densité d'électrons dans le canal. La réduction de la résistance parasite de source, associée à ce recouvrement de densité électronique, coïncide alors avec l'apparition d'un coude dans la caractéristique $I_{DS}(V_{DS})$: c'est l'effet *kink*. Ce modèle met en avant les pièges engendrés par la technologie et, tout particulièrement, les pièges de surface qui peuvent apparaître à la surface du fossé de grille lors de sa réalisation.

B. Le phénomène d'ionisation par impact

L'ionisation par impact se produit dans les matériaux dont la hauteur de bande interdite (gap) est faible. Ainsi, des simulations Monte Carlo [31] montrent qu'en augmentant le taux d'indium dans le canal de GaInAs (c'est-à-dire en diminuant le gap), on accroît fortement le coefficient d'ionisation par impact. Il faut néanmoins souligner qu'à notre connaissance, jusqu'à ce jour, aucun résultat expérimental n'a été publié sur les coefficients d'ionisation par impact dans GaInAs contraint sur InP.

Il est vrai cependant que la quantification, qui intervient dans les couches (phénomène non pris en compte par nos modèles Monte Carlo), a un effet prépondérant. La réduction de l'épaisseur du canal (puits) tend à augmenter le gap apparent, amenant ainsi une diminution de l'ionisation par impact. Nous reviendrons sur ce point à la fin de ce chapitre.

Le phénomène d'ionisation par impact est important dans les HEMT adaptés en maille sur InP, du fait du coefficient d'ionisation élevé dans Ga_{0,47}In_{0,53}As, mais aussi à cause des champs électriques élevés régnant dans le composant en sortie de grille, côté drain. Ce phénomène conduit (cf. chapitre I) à la création de paires électron-trou. Mais que deviennent les électrons et les trous créés ?

C. Ionisation par impact et physique du claquage

Nous l'avons vu dans le premier chapitre, le principal avantage des HEMT AlInAs/GaInAs/InP est de pouvoir délivrer un important courant de drain. Malheureusement, les performances en puissance de ces composants sont limitées pour diverses raisons :

- le courant de grille conditionne le début de la saturation de la puissance de sortie,
- la densité de puissance maximum est limitée par la tension maximum que le composant peut supporter au pincement (canal fermé),
- la densité de puissance maximum est limitée par le courant maximum que peut supporter le composant (canal ouvert).

Bien que les claquages à canal ouvert (On-State Breakdown) et fermé (Off-State Breakdown) obéissent à des mécanismes totalement différents, ils font tous les deux intervenir le phénomène d'ionisation par impact.

1. Claquage du composant à canal ouvert (On-State Breakdown)

Différents phénomènes peuvent se présenter en ce qui concerne le devenir de ces trous et de ces électrons générés par ionisation par impact à canal ouvert. On admet généralement, et des simulations Monte Carlo [32] sont là pour le confirmer, qu'une partie des électrons se dirige vers le drain, alors qu'une partie des trous se dirige vers la source, augmentant ainsi le courant de drain³. Des mesures d'électroluminescence ont confirmé que les trous générés dans la zone de drain recombinent vers la source [33]. L'augmentation du courant de drain I_{DS} , due au phénomène d'ionisation par choc, se traduit par un accroissement de la conductance de sortie g_d [22, 34], ce qui diminue le gain en tension du transistor.

Il a également été vu, en étudiant l'effet *kink*, que les trous, tout comme les électrons, peuvent être injectés dans la couche tampon [17]. Cependant la proportion de trous concernée par ce phénomène est quasi-négligeable.

³ Le modèle que nous utilisons ne tient pas compte des recombinaisons électrons-trous, ce qui revient à surestimer l'ionisation par impact.

Une proportion beaucoup moins négligeable de trous se dirige vers la grille, où ceux-ci participent à la production d'un courant de fuite de grille [35]. En effet, alors qu'à faible polarisation le courant de grille est essentiellement dû à un courant tunnel, l'ionisation par choc est responsable du courant de grille à forte polarisation. Ce phénomène est souvent décrit par le mécanisme de transfert de charges dans l'espace réel (RST pour *Real Space Transfert*) [36]. Effectivement, le courant de grille serait dû aux trous mais aussi aux électrons issus de l'ionisation.

On peut voir sur la figure IV-1, que la caractéristique du courant de grille I_G en fonction de la tension grille-source V_{GS} a la forme d'une cloche (*bell shape*), significative du phénomène d'ionisation par impact. Cette caractéristique, extraite des travaux de Berthold *et al* [37], décompose le courant de grille en un courant de trous et un courant d'électrons. La figure IV-2 nous permet de suivre l'évolution de la structure de bande en fonction de V_{GS} [38].



figure IV-1 : évolution du courant de grille $I_{G \text{ total}}$ et de ses différentes contributions $I_{G \text{ iketrons}}$ et $I_{G \text{ trous}}$, en fonction de la tension V_{GS} pour un HFET AlInAs/n+-GaInAs/InP (1×30 µm², $d_{SD}=2$ µm) [37]; $I_{G \text{ trous}}$ est la composante du courant due aux trous, et $I_{G \text{ iketrons}}$ est la composante due au transfert dans l'espace réel des électrons.

- ✓ aux tensions de grille V_{GS} < 0, les électrons sont confinés dans le canal, alors que les trous générés par ionisation par impact sont collectés par la grille, ce qui induit un courant négatif de grille. Sur la figure IV-2-a, on note que les électrons peuvent traverser la couche d'AlInAs en raison du champ électrique vertical orienté du canal vers la grille.
- ✓ aux tensions de grille $V_{GS} > 0$, le transfert dans l'espace réel des électrons (mais aussi des trous) intervient lorsque la tension drain-source V_{DS} augmente. Se crée alors un courant positif de grille (courant de trous et d'électrons). Quand la tension de grille s'accroît et va vers des valeurs plus positives, la structure de bande décrite par la figure IV-2-b "se redresse" et le champ électrique vertical chute, donnant ainsi un profil de bande plat.

Selon Bahl *et al*, le courant de trous ne peut intervenir qu'au voisinage d'une tension de grille nulle, polarisation où la répulsion engendrée par la grille n'est pas encore prépondérante. Pour $V_{GS} > 0$, le canal s'ouvre, le champ électrique longitudinal (dans l'espace grille-drain) diminue, il y a moins d'ionisation et donc moins de trous (donc moins de courant de trous), et le potentiel de barrière diminue, favorisant ainsi le transfert des électrons vers la grille. Pour ces polarisations (audelà de la bande plate), le champ vertical change de direction, il y a donc suppression du transfert des trous vers la grille, comme indiqué sur la figure IV-2-c (les trous se dirigent alors exclusivement vers la source).



figure IV-2 : structures de bande côté source d'un composant intrinsèque pour : a) déplétion, b) bande plate, c) accumulation, indiquant l'effet des porteurs, entre la grille et le canal, sur l'extraction des trous par la grille.

Cette interprétation a été récemment mise en défaut par Meneghesso, Auer *et al* [39, 40], qui ont observé une seconde cloche d'ionisation pour des tensions positives de grille. L'apparition de cette cloche, encore plus prononcée que la première, est attribuée à l'élargissement de la zone de champ électrique élevé (entre grille et drain) quand on augmente la tension de grille au-delà de 0 V. Le maximum du pic de champ diminue quand la tension V_{GS} augmente, alors que la zone de champs forts se déplace vers le drain. Cette observation demande une bonne tension de claquage à canal ouvert, car ce courant est souvent masqué par le courant tunnel de grille.

Des mesures de lumière émise ont montré, qu'aux basses températures le taux d'ionisation α_n , exprimé par l'équation IV-1, augmente [37]. Cette augmentation est due à la réduction des interactions électrons-phonons.

équation IV-1

avec β une constante, L_{eff} la longueur effective où se produit l'ionisation et ε_{max} le pic de champ dans cette région.

 $\alpha_n \propto e^{\frac{\beta}{\varepsilon_{\max}}} = e^{\frac{\beta \cdot L_{eff}}{(V_{DS} - V_{DSset})}}$

On observe alors un courant négatif de grille dû à la génération de trous, alors que le transfert dans l'espace réel des électrons diminue. Ce phénomène contredit l'augmentation du libre parcours moyen et du gain énergétique des électrons aux basses températures. L'explication semble se trouver dans l'accroissement de la résistance de contact (notamment de source) aux basses températures, qui aboutit à une augmentation de la hauteur de barrière vue par les électrons pour aller dans l'AlInAs. Notons que l'apparition d'un effet *kink* à basse température a été attribuée à la compensation de l'augmentation de la résistance de source par la présence des trous générés par ionisation [29, 41]. En effet, l'accumulation de trous, côté source, conduit à une augmentation de la densité électronique, et donc à une diminution de la résistance d'accès.

Récemment, a également été mis en évidence une forte corrélation entre la dégradation de la résistance de drain après vieillissement et le phénomène d'ionisation par impact [42]. Ce phénomène, que l'on peut interpréter comme l'augmentation de la zone de déplétion entre grille et drain, est difficile à expliquer. Les hypothèses sont nombreuses, mais aucune n'a pu être vérifiée : création de défauts dans le matériau par les porteurs chauds (activation de contaminants, etc.), augmentation de la charge de surface ou encore, compensation (ou neutralisation) des charges donneuses côté drain ? Cet effet est-il réellement dû à l'ionisation par impact ou plutôt au champ électrique élevé régnant dans la région grille-drain ?

En conclusion, il est acquis que lorsque l'on fait varier la tension de grille des valeurs négatives aux valeurs positives, le courant de grille des HEMT AlInAs/GaInAs/InP est principalement dû au courant de trous, et ensuite, au courant d'électrons. Le courant tunnel grillesource en inverse et le courant thermoïonique assisté par champ sont toujours négligeables par rapport au courant de trous, <u>à condition</u> que la qualité du contact de Schottky soit bonne ! Ce courant de grille limite le courant maximum que peut délivrer le composant, et donc son fonctionnement à canal ouvert. Il a également été confirmé que le claquage à canal ouvert, ou plus exactement la destruction qui en résulte (*burn-out*), est un claquage dans le canal dû au phénomène d'ionisation par impact qui évolue vers l'avalanche [43]. Cela concorde avec le fait que la tension de claquage à canal ouvert des composants diminue à basse température.

2. Claquage du composant à canal fermé (Off-State Breakdown)

Le claquage à canal fermé a beaucoup été étudié par R. Bahl, del Alamo, Dickmann et Schildberg [44, 45, 46, 47, 48]. Ce type de claquage est préjudiciable pour le fonctionnement en classe A des composants de puissance, car il va déterminer la tension maximum que peut supporter un transistor au pincement. Le claquage, qui intervient comme étape ultime de l'ionisation par choc (phénomène d'avalanche destructif), n'intervient plus dans l'espace source-drain, comme dans le cas du canal ouvert, mais dans l'espace grille-drain. Dickmann *et al* [47] ont pu observer qu'il se produisait en surface dans la région de champs forts grille-drain, ce qui correspond à un claquage de la diode grille-drain.

Ce processus, décrit sur la figure IV-3 [46], se déroule en deux étapes : l'émission thermoïonique assistée par le champ électrique des électrons de la grille vers la couche d'AlInAs, puis, la différence de bande de conduction avec le GaInAs étant importante ($\Delta Ec=0,5 \text{ eV}$), ces électrons arrivent chauds dans le canal et relaxent leur énergie par ionisation dans l'espace grilledrain ⁴.



figure IV-3 : schéma montrant les effets combinés de l'émission thermoïonique assistée par champ et de la génération Auger. a) mécanisme de base, b) représentation en 2 dimensions.

Ce claquage, dû à l'émission thermoïonique suivie de générations Auger, a été mis en évidence par vérification des points suivants :

- il existe un champ élevé dans la région grille-drain,
- le claquage grille-drain limite la tension drain-source,
- le courant de grille I_G est thermiquement activé lorsque l'on approche du claquage (la tension de claquage augmente à basse température [49]),
- électrons et trous sont générés dans le canal,
- le claquage n'est pas influencé par le courant de source (contrairement au claquage canal ouvert). En effet, à canal ouvert, les électrons sont froids, ils viennent de la source, alors qu'à canal fermé, les électrons sont chauds, ils viennent de la grille.

⁴ Notons que ce processus n'est possible que s'il existe déjà un courant de fuite de grille pour initier l'émission thermoïonique.

Il faut signaler que l'absence de l'effet Zener (ionisation due au champ électrique) a été confirmée [48]. En effet, la dépendance du courant de grille en fonction du champ électrique de grille diminue quand la tension drain-grille augmente. De plus, les électrons provenant de la source ne participent pas au claquage (la tension de claquage augmente quand le courant de source augmente).

D. Ionisation par impact et bruit

Bien que l'ionisation par choc nuise principalement aux performances des composants de puissance, le courant de grille provenant des trous générés par ce phénomène est également nuisible pour les performances en bruit des transistors. Ce courant ne peut être négligé dans les HEMT AlInAs/GaInAs/InP, dans la mesure où l'ionisation par choc se produit pour des tensions de drain peu élevées. Par ailleurs, il ne faut pas négliger la source de bruit, liée au courant de drain en excès, générée par l'ionisation par choc.

De manière générale, un courant de grille engendre un bruit de grenaille qui influence le facteur de bruit, surtout en basse fréquence, mais qui peut également dégrader le minimum du facteur de bruit en gamme d'ondes millimétriques [50, 51, 52]. Des mesures ont permis de corréler une dégradation du facteur de bruit avec l'apparition du courant de grille provenant de l'ionisation par impact [53, 54]. Du bruit peut également être créé par le phénomène d'ionisation par impact, qui est un phénomène bruyant, ou par le piégeage des trous issus de ce mécanisme [23].

A notre connaissance, peu de travaux ont été réalisés sur la corrélation entre ionisation par impact et bruit.

E. Des solutions pour améliorer le composant

L'ionisation par impact est un phénomène prépondérant dans les HEMT AlInAs/GaInAs/InP. Cela est lié d'une part, à la faible énergie de bande interdite du GaInAs, énergie d'autant plus faible que le taux d'indium dans ce matériau est élevé, et d'autre part, à l'importante discontinuité de bande de conduction entre AlInAs et GaInAs (claquage à canal fermé). Les conséquences de ce phénomène sont :

- ✓ une forte conductance de sortie,
- \checkmark une faible tension de claquage,
- ✓ un courant de fuite de grille,
- ✓ une source de bruit associée aux courants de drain et de grille.

Bien que les processus physiques que nous avons décrits ne puissent être contestés, il est difficile de quantifier chacun de ces mécanismes pour un composant donné. Cela est fonction de la structure épitaxiale, de la topologie du composant, de sa technologie et des conditions de polarisation (classe de fonctionnement, etc.). C'est pourquoi, il est intéressant de développer des modèles prenant en compte l'ionisation par impact [32, 55, 56]. De plus en plus performants, ces modèles permettent de répondre à de nombreuses interrogations, comme l'origine de l'effet *kink*, par exemple [30]. Leur rôle est également de nous aider à proposer des structures nouvelles dans le but de réduire le phénomène d'ionisation par choc, ou de limiter ses conséquences.

Les solutions existantes consistent à :

- réduire l'ionisation par impact en :
 - × augmentant le gap du canal,
 - × réduisant le champ électrique dans la structure,
- ✓ empêcher l'injection des électrons dans la couche tampon⁵,
- opposer une barrière à la remontée des trous,
- ✓ augmenter le potentiel de la barrière du contact Schottky.

Mais comment mettre en œuvre ces solutions, et quels sont leurs avantages et leurs inconvénients?

1. Augmentation du potentiel de barrière du contact Schottky

La hauteur de barrière du contact Schottky, qui détermine la tenue en direct de la diode (canal ouvert), ainsi que la tenue en inverse de la diode (canal fermé), dépendent du métal de grille et du matériau sur lequel est déposé ce métal⁶.

En ce qui concerne la métallisation, la piste la plus intéressante pour l'amélioration de la tension de *built-in*, qui consistait à remplacer le titane par du platine, s'est soldée par un échec.

Des améliorations significatives ont été obtenues avec l'introduction de barrières en AlInAs non dopées et l'apparition des plans de dopage. L'utilisation d'AlInAs contraint (augmentation du pourcentage d'aluminium) ou de matériaux phosphorés a également contribué à accroître la hauteur de barrière métal/semi-conducteur (cf. §-V). Une autre solution pour améliorer la qualité du contact Schottky consiste à déplacer le dopant du haut de la couche AlInAs vers le haut de la couche tampon (structure inversée).

2. Introduction d'une barrière contre la remontée des trous

Une barrière de trous est constituée par la création d'une discontinuité de bande de valence suffisamment importante à l'hétérojonction de deux matériaux, pour bloquer le transport des trous générés par ionisation par impact, du canal vers la grille. Une telle barrière peut être

⁵ L'injection des électrons dans la couche tampon n'est pas directement reliée à l'ionisation par impact. Elle est attribuable aux effets de canal court qui sont importants dans les HEMT à grille courte.

⁶ L'isolation du mésa par gravure latérale du canal est également une amélioration visant à éliminer les courants de fuite de grille.

réalisée en augmentant le pourcentage d'aluminium dans la barrière (cf. précédemment) [57], en introduisant une barrière d'AlAs [58] ou d'Al_{0.9}In_{0.1}As [35] au milieu du *spacer*, ou encore en introduisant un *spacer* d'InP [59] ou de GaInP [60, 61, 62].

3. Réduction de l'injection dans la couche tampon

Afin d'empêcher l'injection des trous et des électrons dans la couche tampon (*buffer*), on insère une fine couche de matériau à gap élevé entre le *buffer* et le canal, ou on introduit dans cette couche tampon une couche dopée, agissant comme une barrière d'énergie. La réalisation d'un *buffer* à basse température a également été rapportée comme solution contre l'injection (cf. §-IV.B).

4. Réduction du champ électrique dans la structure

Un moyen de réduire l'ionisation par impact dans le canal est de diminuer l'intensité du champ électrique en sortie de grille, côté drain. La solution la plus simple est d'accroître la distance grille-canal a, toutefois cette augmentation est limitée par le rapport d'aspect entre cette distance et la longueur de grille L_g . Une valeur trop faible de L_g/a conduit à une mauvaise commande du transistor et à une augmentation de la conductance de sortie. Dans le même ordre d'idées, il est possible d'augmenter la distance grille-drain, mais cela pénalise les performances en fréquence du composant.

Une dernière solution consiste à réaliser un double fossé de grille ou un fossé de grille asymétrique. Présentée au chapitre précédent, elle permet d'améliorer la tension de claquage en diminuant la conductance entre la grille et le drain (*Low Conductance Drain*) [63].

En ce qui concerne l'épitaxie, l'utilisation d'un *cap* non dopé ou déplété (*cap* fin dopé) représente également des solutions intéressantes pour réduire le champ électrique dans le composant.

5. Augmentation du gap du canal

Si on ne veut pas réduire le champ électrique dans l'espace grille-drain, il est alors intéressant d'essayer de diminuer l'importance du phénomène d'ionisation par impact dans le canal. Pour cela, on peut réduire l'épaisseur du canal afin qu'il ait un gap effectif plus élevé (effets quantiques) [46]. L'inconvénient de cette solution est qu'elle est préjudiciable à la densité de porteurs dans le canal, à la mobilité électronique et donc à la résistance carrée de la couche.

D'autres matériaux, moins sensibles à l'ionisation par choc, ont alors été proposés pour remplacer le GaInAs. Sont alors apparues diverses solutions, dont les matériaux phosphorés (InP, GaInAsP) et les canaux composites GaInAs/InP. Ces améliorations seront commentées au paragraphe VI.

F. Les voies d'amélioration choisies

La plupart des solutions précédemment citées s'adressent à la réalisation de composants de puissance. Si toutes s'avèrent efficaces contre l'ionisation par impact ou ses conséquences, certaines conduisent à des dégradations de performance. En effet, plusieurs de ces solutions, en renonçant à l'hétérojonction AlInAs/GaInAs ou au GaInAs comme matériau constituant le canal, s'affranchissent de ce qui fait la force des HEMT AlInAs/GaInAs sur InP, c'est-à-dire la forte densité électronique dans le gaz (due à l'importante discontinuité de bande de conduction) et la forte mobilité électronique dans le canal de GaInAs.

Il convient donc de se fixer des objectifs précis, en terme de performances, pour savoir si telle ou telle amélioration est compatible avec nos objectifs. Ainsi, nous avons sélectionné différentes solutions, afin d'évaluer leur impact sur les performances du composant et de juger ensuite de l'intérêt de chacune de ces solutions en fonction des applications visées.

Une partie de ce travail a été réalisée par F. Diette [5], qui a étudié différentes de ces solutions pour les applications de puissance :

- ✓ la compensation par dopage de la couche tampon et la couche tampon basse température,
- ✓ la configuration du fossé de grille (élargissement côté drain),
- ✓ les barrières en AlInAs à fort taux d'aluminium (65 %) pour améliorer la diode Schottky et former une barrière de trous.

L'objectif de cette thèse étant d'évaluer l'impact d'améliorations structurelles sur les composants de la filière faible bruit, nous avons été amenés à étudier des solutions dites "de puissance". Notre intention était de préserver les caractéristiques fondamentales des composants faible bruit (faible résistance d'accès, fréquence de coupure élevée, transconductance élevée) tout en améliorant ce qui leur fait souvent défaut : le gain. C'est pourquoi, nous avons travaillé sur des solutions conservant l'hétérojonction AlInAs/GaInAs ainsi qu'un canal de GaInAs adapté en maille. Toutefois, dans le cadre de notre collaboration avec l'équipe "composants de puissance", nous avons tout de même étudié des structures dédiées à la puissance.

Les solutions finalement choisies sont principalement axées sur l'utilisation de matériaux phosphorés, dont les croissances ont été réalisées grâce au bâti d'épitaxie par jets moléculaires à sources gazeuses. Elles concernent :

- ✓ la couche tampon (bâti à sources solides) :
 - × la compensation du dopage de la couche tampon,
 - × la couche tampon basse température,

- ✓ la couche constituant la barrière de Schottky : étude des barrières en AlInP (bâti à sources gazeuses),
- ✓ le canal (bâti à sources solides et gazeuses) :
 - ✗ le canal composite GaInAs/InP,
 - × l'influence de l'épaisseur du canal.

III. CHOIX D'UNE STRUCTURE DE REFERENCE

Pour juger d'une amélioration, il faut pouvoir la comparer à une référence. C'est pourquoi, nous avons défini comme structure de référence la structure de la figure IV-4. Issue des conclusions de nos premières études menées sur les HEMT AlInAs/GaInAs sur substrat InP [64], elle est adaptée en maille sur le substrat de phosphure d'indium. La croissance de la couche est effectuée à 520° C, à l'exception du plan de dopage réalisé à 460°C pour diminuer l'étalement du dopant (silicium) dans l'AlInAs [65]. La résistance de la couche est d'environ 200 Ω /carré. Les mesures d'effet Hall ont permis de déterminer une densité de charge de 3,3.10¹² cm⁻² et une mobilité électronique d'environ 10000 cm²/V.s à 300 K. Nous discuterons de ces valeurs par la suite.

> 5.10¹⁸ cm⁻³ Ga_{0.47}In_{0.53}As 10 nm Al_{0.48}In_{0.52}As nid 20 nm - δ-doped 5.10¹² cm⁻² 5 nm Ga_{0.47}In_{0.53}As nid 20 nm \Rightarrow Al_{0.48}In_{0.52}As nid 300 nm \Rightarrow InP semi-isolant (Fe) 460 °C 520 °C Température de croissance

Justifions maintenant les choix qui ont été faits à l'époque.

figure IV-4 : épitaxie de la structure HEMT AlInAs/GaInAs adaptée en maille sur InP, utilisée comme référence pour nos études.

A. La couche tampon

Puisqu'aucune étude spécifique n'avait été effectuée sur le *buffer*, il est constitué de façon classique de 3000 Å d'AlInAs, épaisseur suffisamment importante pour permettre la croissance d'un canal de GaInAs de qualité. Le principal inconvénient de cette couche tampon est qu'elle peut être à

l'origine de courants de fuite, qui entraînent une difficulté à pincer le composant, et qui pénalisent ses performances. Ces courants peuvent avoir diverses origines :

- un dopage résiduel de type n dans AlInAs,
- une mauvaise désoxydation du substrat. Sur le bâti solide, la désoxydation du substrat est réalisée sous flux d'arsenic afin d'éviter une évaporation du phosphore, qui rendrait la surface de croissance rugueuse. Cette procédure conduit à la formation d'une fine couche d'InAs [66]. Sur le bâti gaz, la désoxydation est effectuée sous flux de phosphore, ce qui conduit à la formation d'une fine couche d'InP. Une couche trop épaisse d'InAs ou d'InP, possédant un dopage résiduel, peut alors être à l'origine d'un courant de fuite situé à l'interface substrat/*buffer*.
- un substrat de mauvaise qualité. Il est connu que les substrats de phosphure d'indium sont de moins bonne qualité que ceux d'arséniure de gallium. Cette différence se résume généralement au nombre de dislocations (*Etch Pitch Density*) dans le cristal, qui, pour notre application, est suffisante. La qualité de la surface du substrat prêt à l'emploi (*Epi-ready*) est beaucoup plus importante. Nous avons acheté des substrats dont la surface était polluée par du silicium qui, ensuite, résistait à la procédure de désoxydation [67].

Afin de lutter contre ces courants de fuite, nous avons étudié la compensation par dopage de type p, ainsi que la croissance à basse température d'AlInAs.

B. Le canal

Le canal de GaInAs est adapté en maille sur InP (53 % d'indium). Nous avons, en effet, écarté les canaux pseudomorphiques à fort taux d'indium car, bien que les études (théoriques [68] et expérimentales [69, 70, 71, 72, 73, 74]⁷) montrent la supériorité en gain des canaux riches en indium (haute mobilité), l'augmentation de l'ionisation par impact est préjudiciable à la conductance de sortie des transistors [75].

Les études en épitaxie ont montré que le canal devait avoir une épaisseur suffisamment importante pour que la mobilité électronique soit bonne et que la densité électronique dans le puits soit élevée. Pour des épaisseurs inférieures à 100 Å, on note une décroissance de la mobilité électronique et une réduction importante de la densité électronique. Cette dernière est liée à la remontée des niveaux d'énergie de peuplement électronique lorsque le puits quantique se rétrécit. La mobilité est également affectée par l'augmentation des interactions sur phonons, sur interface, et coulombiennes, entre les électrons du gaz et les atomes ionisés du plan de dopage (le gaz est plus près de l'interface). La population électronique dans la barrière devient également plus importante.

⁷ Cf. également l'état de l'art présenté au chapitre I et dont les références se trouvent en annexe.
A l'opposé, dans un canal trop épais, l'étalement du gaz d'électrons (côté *buffer*) nuit à l'efficacité de la commande de grille et donc à la conductance de sortie. De même la mobilité est affectée par la réduction des écarts d'énergie entre les niveaux quantiques quand le canal devient trop épais, puisque les interactions entre les sous-bandes augmentent [76]. Les simulations Schrödinger-Poisson présentent l'épaisseur de 200 Å comme un bon compromis entre la densité dans le canal et celle dans la barrière [77].

Pour réduire l'ionisation par impact dans le canal, nous avons étudié les canaux composites GaInAs/InP. Cette étude nous a poussés à remettre en cause l'épaisseur de 200 Å, qui ne représente peut-être pas l'épaisseur optimale.

C. L'espaceur

Le rôle de l'espaceur (*spacer*) est d'être suffisamment fin pour ne pas gêner le transfert des électrons du plan de dopage vers le puits, mais d'être suffisamment épais pour d'une part, limiter la ségrégation des atomes de silicium du plan de dopage vers le canal, et d'autre part, empêcher les interactions de Coulomb entre les électrons transférés dans le canal et les donneurs ionisés du plan de dopage. Les caractérisations de couches réalisées au laboratoire ont montré que pour préserver une mobilité électronique élevée dans GaInAs, il ne fallait pas descendre au-dessous de 30 Å [77]. Une épaisseur de 50 Å a donc été fixée comme épaisseur de *spacer*.

D. Le plan de dopage

Les plans de dopage ont montré leur supériorité sur les dopages volumiques avec un taux de transfert des charges dans le canal beaucoup plus important. Nous avons pu vérifier, à l'occasion de l'opération 10365 (cf. Annexe C), qu'une couche dopée d'AlInAs (110 Å - 6.10¹⁸ cm⁻³) était défavorable au rapport d'aspect L_g/a ainsi qu'au courant (1/3 de courant en moins comparé à un plan de dopage de 5.10¹² cm⁻²). Plus le dopage du plan sera élevé, plus la densité de charges dans le puits sera importante, et meilleure sera la résistance carrée de la couche. Cependant il existe un dopage optimal au-delà duquel une proportion non négligeable d'électrons ne transfère plus dans le canal, mais participe à une conduction parallèle dans le plan de dopage : c'est une conduction parasite de type MESFET. L'expérience montre [65], qu'au-delà d'une valeur de 5.10¹² cm⁻², la densité de charges dans le canal N_s ne dépasse pas 3,5.10¹² cm⁻².

Un plan de dopage de 5.10¹² cm⁻² semble donc un bon compromis entre la densité de charges dans le puits de GaInAs et la densité de charges dans la barrière d'AlInAs. Cependant, nous nous sommes aperçus que les plans de dopage étaient plus "chargés", d'environ 10 %, que ceux demandés (5,5.10¹² cm⁻² au lieu de 5.10¹² cm⁻²). C'est pourquoi, nous proposons l'étude à la fin de

ce chapitre de structures comportant un plan de dopage de 4.10¹² cm⁻² (demandé), c'est-à-dire d'un dopage effectif de 4,5.10¹² cm⁻².

E. La barrière

Tout comme le plan de dopage, l'épaisseur de la barrière détermine la tension de pincement. Elle doit être choisie de façon à ce que le rapport d'aspect L_g/a soit le plus élevé possible, une valeur de 5 étant le minimum requis d'après l'expérience. Une réduction de la longueur de grille doit donc s'accompagner d'une diminution de la distance grille-canal. Ainsi, si l'on veut obtenir un facteur d'aspect de 8 avec une grille de 0,1 µm, il faut abaisser la distance grille-canal à 125 Å. Cela pose le problème de la montée en fréquence pour les applications de puissance.

Du fait de l'incertitude sur la valeur du plan de dopage et sur l'épaisseur gravée d'AlInAs durant la réalisation du fossé de grille (entre 0 et 50 Å en fonction du temps de gravure), nous représentons, sur la figure IV-5, les résultats de simulations Schrödinger-Poisson $N_S(V_G)$ pour deux valeurs de plan de dopage (5.10¹² et 6.10¹² cm⁻²), et pour deux épaisseurs de barrière (150 et 200 Å)⁸. Ces courbes permettent de déterminer la tension de pincement de la structure. Cette tension étant la valeur absolue de la tension interne appliquée sur le semi-conducteur, il convient de la soustraire à la tension de *built-in* pour obtenir la tension de pincement réelle.



figure IV-5 : différentes évolutions de la densité totale de charges en fonction du potentiel interne de grille obtenues en faisant varier l'épaisseur de la barrière et le plan de dopage de la structure de référence (Schrödinger-Poisson).

En considérant une tension de *built-in* de 0,5 V, une barrière de 200 Å conduit à des tensions de pincement de -1,4 V et -1,7 V pour des valeurs de plan de dopage respectivement de 5.10¹² et

⁸ Lorsque l'on donne une épaisseur de barrière, on oublie de compter l'épaisseur du spacer.

 6.10^{12} cm⁻², alors qu'une barrière de 150 Å conduit à des tensions de pincement de -1 V et -1,2 V pour de valeurs de plan de dopage de respectivement 5.10^{12} et 6.10^{12} cm⁻².

L'épaisseur de la barrière est déterminante pour les performances du composant. Une faible épaisseur est propice à une transconductance élevée, alors que l'on a intérêt à augmenter l'épaisseur de la barrière si l'on veut réduire les courants de grille thermoïonique et tunnel [78, 79, 80]. Les faibles épaisseurs de barrière sont donc désignées pour les transistors faible bruit (grilles courtes), alors que des barrières plus épaisses sont nécessaires pour les applications de puissance (grilles un peu plus longues).

Comme une épaisseur de 200 Å s'est avérée mal adaptée pour la réalisation de composants faible bruit, nous l'avons réduite à 150 Å puis 120 Å dans le cadre du contrat DGA entre Dassault Electronique et l'IEMN.

Afin de s'affranchir des problèmes de dispersion de la tension de pincement liés à une gravure non complètement sélective, nous verrons que les matériaux phosphorés sont d'excellents candidats pour remplacer AlInAs.

F. La couche de contact

Afin d'obtenir de bonnes résistances pour les contacts ohmiques (cf. discussion du chapitre III) tout en préservant une bonne tenue en inverse des diodes grille-source et grille-drain, nous avons choisi de travailler avec une fine couche de contact en GaInAs fortement dopée [81, 82]. L'épaisseur de 100 Å est sans doute trop importante pour que le *cap* soit complètement déplété par le potentiel de surface. Des *caps* plus fins ont été utilisés par l'équipe "composants de puissance", mais l'apparition d'oscillations de type Gunn a remis en cause l'utilisation de couches de contact aussi fines. Des recherches sont actuellement en cours au laboratoire sur ce sujet.

Dans le cadre de l'opération 10365, nous avons pu vérifier que la tenue en inverse des diodes était bien meilleure en utilisant un *cap layer* non dopé (cf. chapitre III). Cela ne fait que confirmer les résultats d'études antérieures qui ont montré, de plus, que le gain des transistors mais également leur conductance de sortie se trouvaient améliorés [83, 84].

IV. ETUDE DE LA COUCHE TAMPON

Afin d'améliorer les propriétés du *buffer*, nous avons étudié les moyens pour lutter contre l'injection des électrons dans cette couche, et pour combattre les problèmes de courants de fuite évoqués dans le paragraphe III.A.

Pour lutter contre les courants de fuite dans le *buffer*, nous proposons l'étude de la compensation par un dopage de type p [85], et celle du *buffer* basse température.

Pour lutter contre l'injection des électrons dans la couche tampon, nous avons cherché à introduire de fines couches de matériaux pouvant agir comme barrière contre les électrons chauds. Malheureusement, sur ce point, l'AlInAs est le meilleur matériau que l'on puisse trouver [86] (à part peut-être AlAsSb [87]). L'introduction d'une barrière d'AlAs dans AlInAs, par exemple, n'est pas une solution intéressante, dans la mesure où la séparation entre les vallées Γ est importante mais que la séparation entre les vallées L est insuffisante pour bloquer le passage des électrons chauds. C'est pourquoi nous proposons l'étude de barrières de potentiel réalisées en dopant l'AlInAs [88], et l'étude d'un *buffer* basse température.

A. Introduction de plans de dopage dans le buffer

N° Opération	nération N° Epitaxie R _{couche}		Buffer
10321	S960301	224 Ω/carré	Référence
10322	S960302	240 Ω/carré	Dopage p
10323	S960303	174 Ω/carré	Dopage n & p

Trois opérations concernent cette étude :

tableau IV-1 : opérations impliquées dans l'étude sur la compensation par dopage des couches tampon.

La structure de référence (cf. figure IV-4) comporte une couche tampon de 3000 Å d'AlInAs, alors que les couches tampon des épitaxies S960302 et S960303 sont détaillées sur la figure IV-6⁹.

<i>Buffer</i> d'AlinAs (3000 Å)	S960302	
1 200 A		Dopage p 5.10 ¹⁷ cm ⁻³
300 A		
Canal de GalnAs		

Canal de GainAs		
▼ 50 Å		Plan de dopage n
1 200 Å		1.10 ¹² cm ²
		$ \left(\begin{array}{c} \text{Plan de dopage } p \\ 1.10^{12} \text{ cm}^{-2} \end{array} \right) $
Buffer d'AlinAs (3000 Å)	S960303	

figure IV-6 : détails des modifications apportées à la couche tampon dans le cadre des opérations 10322 et 10323.

⁹ Le dopage de type p est réalisé avec du béryllium alors que le dopage de type n est réalisé avec du silicium.

L'insertion d'une couche dopée p (S960203) provoque une augmentation de la résistance carrée, liée probablement à une légère diminution de la densité électronique dans le gaz. Celle-ci peut être attribuée, d'après les simulations Schrödinger-Poisson, à l'influence du champ électrostatique, créé par les atomes accepteurs sur l'interface arrière canal-*buffer*. Le dopage a été calculé de façon à compenser un dopage résiduel de l'AlInAs de quelques 10¹⁶ cm⁻³.

Les deux plans de dopage de la couche S960203 ont été calculés de manière à créer un champ électrique dans la couche tampon suffisamment important pour agir comme une barrière de potentiel vis-à-vis des électrons. Le plan de dopage de type n a été placé suffisamment près du canal pour que les électrons puissent transférer à l'intérieur. Cela se traduit par une augmentation du courant $I_{DS max}$ mesuré avant *recess* (1,5 A/mm contre 1,2 A/mm pour les deux autres couches).

Les contacts ohmiques réalisés sur les épitaxies S960301, S960302, S960303 ont des résistances respectives de 0,21 Ω .mm, 0,19 Ω .mm, et 0,14 Ω .mm. L'isolation de la couche tampon de la structure de référence est illustrée sur la figure IV-7. On observe un courant de fuite, entre deux mésas espacés de 1,2 mm, qui sature au-delà de 6 V à une valeur importante de 150 μ A.



figure IV-7 : mesure des courants de fuite de la structure S960301 entre deux mésas espacés de 1,2 mm.

Sur la couche dont le *buffer* est compensé par un dopage p, le courant de fuite est inexistant (<1 μ A), alors que l'épitaxie comportant les deux plans de dopage présente un courant de fuite (à saturation) de 60 μ A. On peut en conclure que le dopage de type p de la couche S960302 compense parfaitement le dopage résiduel de la couche tampon, alors que pour la couche S960302, il n'est que partiellement compensé.

Des grilles de 0,25 µm et 0,1 µm ont été réalisées en technologie tricouche sur ces couches. Cependant l'immaturité de notre technologie, au moment de ces réalisations, ne nous a pas permis d'obtenir des résultats fiables sur la totalité d'entre elles. Nous pouvons tout de même tirer quelques conclusions des composants qui ont été caractérisés. Tout d'abord, les contacts Schottky réalisés se sont avérés bons quelle que soit la longueur de grille. Nous avons obtenu des tensions de *built-in* V_b comprises entre 0,45 et 0,5 V, et des facteurs d'idéalité de 1,6 à 1,8. Les diodes présentaient en inverse des courants de 20 à 30 μ A à -4 V pour des transistors 2×50 μ m.

1. Transistors de 0,25 µm de longueur de grille

Les résultats, obtenus sur des transistors de longueur de grille de 0,25 µm, réalisés sur les couches S960301 et S960302, sont condensés dans le tableau IV-2¹⁰.

Opération V _{DS} (V)/ V _{GS} (V)	<i>V</i> _p (∨)	I_{DS}* (mA/mm)	G_m (mS/mm)	g m (mS/mm)	g đ (mS/mm)	C GS (fF/mm)	f _c (GHz)	f₇ (GHz)	f_{max} (GHz)
10321A 1/-1,4	-1,9	680	590	1050	110	920	185	105	115
10322A 1/-1,8	-2,3	750	520	740	120	820	145	105	130

tableau IV-2 : résultats obtenus sur les composants des opérations 10321A et 10322A (2×50×0,25 μm^2), (*) courant de drain déterminé à V_{DS} =1,5 V et V_{GS} =0 V.



figure IV-8 : caractéristiques I(V) de composants réalisés avec les opérations 10321A et 10322A $(2\times50\times0,25 \ \mu m^2)$.

Le tableau IV-2 montre que, malgré une compensation de dopage réussie, les transistors issus de l'opération 10322A présentent des performances moindres. La transconductance hyperfréquence, ainsi que la fréquence de coupure des composants de la couche de référence, sont

¹⁰ Rappel : Gm désigne la transconductance statique alors que gm désigne la transconductance hyperfréquence.

plus élevées, alors que les capacités grille-source C_{GS} des deux opérations sont proches. Des résistances de grille trop importantes ont conduit à des fréquences de coupure f_{max} faibles.

On remarque sur la figure IV-8, qu'au-delà d'une tension V_{DS} de 0,5 V, les caractéristiques présentent un coude important, et que les conductances de sortie sont élevées pour cette longueur de grille.

2. Transistors de 0,1 µm de longueur de grille

Les résultats, obtenus sur des transistors de longueur de grille 0,1 µm, réalisés sur les couches S960301, S960302 et S960203, sont condensés dans le tableau IV-3. Les composants obtenus ont des caractéristiques I(V) similaires à celles de la figure IV-8.

Opération V _{DS} (V)/ V _{GS} (V)	<i>V</i> _p (∀)	I_{DS}* (mA/mm)	G m (mS/mm)	g m (mS/mm)	g a (mS/mm)	C _{GS} (fF/mm)	f c (GHz)	f_T (GHz)	f _{max} (GHz)
10321B 0,8/-1,5	< -2,5	730	340		-	-		90	55
10322B 0,8/-0,8	-1,5	700	690	870	190	550	265	150	135
10323B 0,8/-0,8	-1,5	930	820	970	340	520	295	150	130

tableau IV-3 : résultats obtenus sur les composants des opérations 10321B, 10322B, et 10323B $(2\times50\times0,1 \ \mu m^2)$, (*) courant de drain déterminé à V_{DS} =1 V et V_{GS} =0 V.

Avec cette longueur de grille, la tension de pincement des composants de l'opération 10321B était trop élevée (comparée à la tenue en tension de la diode Schottky) pour supprimer complètement le courant de drain. Aucun schéma équivalent n'a pu être réalisé sur cet échantillon.

L'analyse des résultats des opérations 10322B et 10323B montre que le plan de dopage de type n dans le *buffer* contribue à améliorer la transconductance et le courant de drain mais qu'à l'inverse, la conductance de sortie est fortement dégradée. Notons que la tension de drain de 0,8 V, à laquelle les schémas équivalents ont été déterminés, et qui a été imposée par l'impossibilité de pincer le composant au-delà, est défavorable à l'obtention d'une faible conductance de sortie.

3. Discussion et conclusion

Cette étude a permis de mettre en évidence les conséquences d'un fort courant de fuite dans la couche tampon, conséquences d'autant plus néfastes que la longueur de grille du transistor est faible. La compensation de ce courant par un dopage de type p, effective d'après nos mesures d'isolation, n'est pas efficace pour empêcher la remontée des électrons du *buffer* vers le drain¹¹. Les

¹¹ Cette "anomalie" peut être attribuée à la différence d'échelle entre la distance entre deux mésas et les dimensions du composant, mais plus probablement au champ élevé qui règne dans un composant submicronique.

résultats obtenus tendent à prouver, que la compensation de dopage permet d'obtenir le pincement du transistor seulement à faible V_{DS} , et qu'elle nuit aux performances hyperfréquences.

On remarque également que la conductance de sortie est considérablement augmentée en réduisant la longueur de grille (les tensions de drain sont comparables), ce qui est dû à une dégradation du facteur d'aspect et à une augmentation du champ électrique dans la zone grille-drain (effets de canal court).

La structure comportant deux plans de dopage dans le *buffer* a donné des résultats contraires à ceux désirés. Certes, les résultats sont plus probants que ceux de la structure classique, mais la conductance de sortie est énorme ! Il faut bien avouer que, n'ayant pas de moyen de simulation pour évaluer l'impact d'un *buffer* à double plan de dopage, la structure proposée était quelque peu approximative.

Les résultats obtenus sont donc formels : la compensation par dopage d'une couche tampon est inefficace. De plus, même si les résultats étaient positifs, il faut reconnaître que, comme les courants de fuite dans les couches tampon ne sont pas reproductibles, cette technique n'est pas utilisable. Avec le recul, on peut même s'interroger sur la validité des résultats dans la mesure où :

- nous n'avons aucune idée des courants de fuite qu'auraient présentés les couches S960302 et S960303, si elles avaient reçu un *buffer* classique. Y aurait-il eu des courants de fuite ou non ? Quelles auraient été leurs valeurs ?
- l'utilisation de grilles en Pt/Ti/Pt/Au brouille les données (cf. chapitre III sur l'impact sur la tension de pincement et sur les éléments du schéma équivalent).

En ce qui concerne notre tentative de réduire l'injection des électrons chauds dans le *buffer*, elle s'est révélée infructueuse du fait des courants de fuite préexistants. Néanmoins, une telle démarche, même si elle est intéressante, est difficile à mettre en œuvre.

On peut également juger que les différentes structures de *buffer* proposées dans la littérature sont hasardeuses [88] et compliquées [89].

Voyons maintenant si la croissance à basse température du *buffer* permet d'améliorer la qualité de cette couche.

B. Le buffer basse température

Comme pour toute filière, les débuts de la filière InP ont été marqués par les difficultés rencontrées pour faire croître un matériau de qualité. De nombreux problèmes, survenus dans les composants, ont été attribués à la mauvaise résistivité et aux pièges que présentait la couche tampon. A l'instar de la filière GaAs, de nombreuses études ont été faites sur l'épitaxie à basse température de la couche tampon. En effet, comme l'arséniure de gallium, l'AlInAs présente des propriétés semi-isolantes lorsqu'il est épitaxié à basse température.

Afin de juger de l'efficacité du *buffer* basse température (BT), nous avons réalisé au laboratoire des composants comportant un tel *buffer*. En complémentarité des études menées par F. Diette *et al*, nous avons lancé trois opérations :

N° Opération	N° Epitaxie	R _{couche}	Buffer
10417	S970331	162 Ω/carré	Basse Température
10418	S970332	170 Ω/carré	Basse Température
10419	S970333	203 Ω/carré	Référence

tableau IV-4 : opérations impliquées dans l'étude des couches tampon basse température.

Afin de réduire la tension de pincement, ces couches comportent une barrière AlInAs de 150 Å. La rampe de température utilisée pour la réalisation des couches tampon basse température est représentée sur la figure IV-9. La partie basse température du *buffer* (420°C) démarre après 1000 Å de croissance jusqu'à 250 Å du canal de GaInAs. Avant de commenter les caractérisations qui ont été faites sur ces épitaxies, essayons de comprendre ce qu'est de l'AlInAs épitaxié à basse température.



figure IV-9 : rampe de température utilisée pour la réalisation d'une couche tampon basse température

1. Etude bibliographique du matériau $Al_{0,48}In_{0,52}As$ basse température

A notre connaissance, les premiers *buffer* BT AlInAs ont été publiés en 1989 par Brown et al des Hughes Research Laboratories (HRL) [90, 91]. Ils ont montré que les couches tampon épitaxiées au-dessous de 300 °C (au lieu de 500 °C) gagnaient en résistivité, et que l'isolation entre composants était améliorée. Les composants réalisés sur ces structures présentaient une conductance de sortie réduite, ainsi qu'une absence de *kink*. Nous ne reviendrons pas sur les origines du *kink*, mais l'explication alors avancée attribuait cette amélioration à l'efficacité du piégeage des électrons dans le matériau basse température.

Des études ont ensuite confirmé que le temps de vie des porteurs était abaissé dans ce matériau par l'existence de niveaux profonds [92]. De nombreuses études "matériaux" ont été réalisées afin de faire le lien entre les propriétés microstructurales et semi-isolantes de l'AlInAs BT. Ces analyses ont montré que, lorsque l'on abaisse la température de croissance, l'arsenic en excès se place en antisite et en interstice dans le réseau cristallin, ce qui augmente le paramètre de maille du cristal jusqu'à un seuil qui est fonction de l'énergie de contrainte déjà stockée dans la couche tampon [93]. Au-delà de ce seuil, pour une très faible température de croissance (<200 °C), les contraintes ne peuvent être relaxées que par la génération de défauts pyramidaux¹², c'est-à-dire par une perte de la cristallinité [94]. Le mécanisme est donc proche de celui observé sur GaAs, où l'existence d'un niveau de donneurs au milieu de la bande interdite est attribuée à la présence d'antisites d'arsenic [95]. La concentration de ces niveaux profonds présents dans l'AlInAs BT, générés par la mauvaise qualité cristalline du matériau, gouverne les propriétés électriques de celui-ci [96, 97, 98]. D'autres études ont montré d'une part, que la distribution des défauts structuraux du matériau BT était anisotrope [99] et d'autre part, que le maximum de résistivité était obtenu pour une température de croissance proche de 400°C [100, 101].

En ce qui concerne l'utilisation d'AlInAs épitaxié à basse température, d'autres laboratoires que le *HRL* ont montré l'intérêt de ce matériau pour la réalisation de transistors. L'utilisation la plus fréquente en est la réalisation de *buffers* [102, 103], avec notamment les très bons résultats de Auer *et al* [100], qui ont observé un doublement de leur tension de claquage grille-drain, une réduction d'un facteur 5 de leur conductance de sortie, soit un doublement de leur gain en tension hyperfréquence (g_m/g_d) .

L'AlInAs BT a également été proposé [97] comme barrière Schottky et utilisé pour les *spacers* (pour limiter la ségrégation des atomes de silicium du plan de dopage), que ce soit des *spacers* avant des structures HEMT classiques [104] ou des *spacers* arrière des structures inversées [103, 105].

2. Résultats des opérations 10418 et 10419

Du fait de l'abondante littérature sur ce sujet, les opérations que nous avons lancées ne devaient pas comprendre d'étude "matériaux". Néanmoins, constatant une réduction significative de la résistance des épitaxies possédant un *buffer* BT, nous avons effectué des mesures d'effet Hall et de photoluminescence.

¹² Du fait de la faible température de croissance, la relaxation de l'énergie générée par les contraintes ne peut s'effectuer suivant un classique glissement de dislocation. Seule une perte locale de la cristallinité permet de libérer cette énergie.

a) Photoluminescence et effet Hall

Les résultats des mesures d'effet Hall effectuées sur les épitaxies S970332 (BT) et S970333 (référence) sont condensés dans le tableau IV-5. A la lecture de ces résultats, il apparaît clairement que l'amélioration de la résistance carrée, liée à la réalisation d'un *buffer* BT, est due à une augmentation de l'ordre de 15 % de la densité électronique ainsi qu'à une amélioration d'environ 5 % de la mobilité (à l'ambiante). A 77 K les contributions de ces deux paramètres sont équivalentes (respectivement 15 et 17,5 %).

Température (K)	Buffer	Ν_Η (10 ¹² cm ⁻²)	µ _H (cm²/V.s)	R_{H couche} (Ω/carré)
300	Référence	3,28	9132	208,7
	BT	3,78	9576	172,8
77	Référence	3,34	24534	76,2
	BT	3,83	28827	56,6

tableau IV-5 : mesures d'effet Hall effectuées sur les épitaxies S970332 et S970333.

Faute d'explications vis à vis de ces résultats, des mesures de spectres de photoluminescence ont été réalisées à l'ambiante et à 10 K. Afin de s'affranchir des perturbations apportées par la présence du *cap layer*, nous avons enlevé sélectivement cette couche pour les mesures à 10 K.



figure IV-10 : spectres de photoluminescence réalisés à 300 K et 10 K (cap layer enlevé) sur des structures avec et sans couche tampon basse température.

Les spectres de la figure IV-10 sont présentés pour information. En effet, nous ne sommes pas arrivé à expliquer les différences d'intensités obtenues entre les deux types de *buffer*, ni le décalage en énergie des pics de photoluminescence par rapport aux calculs qui prévoient le premier pic à 0,68 eV. Les différences d'énergie entre Ehh₁-Ee₁ et Ehh₁-Ee₂ (environ 90 meV) sont par contre cohérentes avec les calculs. Les spectres confirment cependant que la densité de charges est plus élevée pour la couche tampon BT (spectre plus large) et que son deuxième niveau dans le puits est plus rempli. On remarque qu'à une température d'analyse de 10 K, le pic Ehh₁-Ee₁ est beaucoup moins intense.

Ces résultats montrent avant tout, qu'il est souvent difficile d'interpréter les résultats de photoluminescence sur des structures de type HEMT.

b) Réalisation de composants

Après avoir réalisé les mésas d'isolation, nous avons pu constater que l'isolation entre les composants de l'opération 10418 (*Buffer* BT) était parfaite ... ainsi que celle de l'opération 10419 (Référence). On ne peut donc pas attribuer à notre *buffer* BT la vertu d'éliminer les courants de fuite. Cette conclusion a été confirmée par l'opération 10438 (cf. chapitre V), qui a montré qu'il était possible d'observer des courants de fuite importants dans une structure possédant une couche tampon épitaxiée à basse température (120 μ A sous 8 V). C'est un résultat logique, dans la mesure où les plus gros problèmes de courants de fuite, que nous avons rencontrés, étaient dus à une mauvaise qualité des substrats *Epi-Ready* de notre fournisseur. Comme nous l'avons expliqué précédemment, cela se traduisait par une densité importante de charges à l'interface substrat/*buffer*. Nous avons pu vérifier, en gravant des mésas de différentes profondeurs (opération 10362), que ces charges restaient localisées au fond du *buffer* (subsistance de courants de fuite en ne gardant que 100 Å de *buffer*). On peut alors se demander s'il n'aurait pas été intéressant de commencer la croissance de la couche tampon à basse température pour pouvoir piéger ces charges. Cependant, la densité de charges était telle (quelques 10¹¹ cm⁻²) qu'il est peu probable que cela ait suffi à éliminer tout courant de fuite.

Opération V _{DS} (V)/ V _{GS} (V)	V _p (∀)	l_{DS}* (mA/mm)	G m (mS/mm)	g m (mS/mm)	g d (mS/mm)	C_{GS} (fF/mm)	C_{GD} (fF/mm)	f c (GHz)	f _T (GHz)
10418B 0,6/-0,9	-1,25	470	610	940	145	660	115	225	170
10419B 0,6/-0,6	-0,8	340	590	940	130	670	100	220	160

tableau IV-6 : résultats obtenus sur les composants des opérations 10418B et 10419B (2×50×0,13 μm^2), (*) courant de drain déterminé à V_{DS} =0,6 V et V_{GS} =0 V.

Finalement, la seule caractéristique de notre *buffer* BT est d'améliorer notablement la résistance de la structure. Cela s'est traduit par une augmentation du courant maximum entre source et drain, avant réalisation du fossé de grille ($d_{SD}=2 \mu m$), de 1,3 A à 1,5 A. Nous n'avons cependant pas vu d'effet sur la résistance du contact ohmique (0,13 Ω .mm). Malheureusement, suite à des problèmes lors de la réalisation des fossés de grille (pollution de la solution d'attaque), des *kink* sont apparus dans les caractéristiques des composants, qui n'ont pu être caractérisés qu'à une tension de

drain de 0,6 V. Les résultats obtenus (cf. tableau IV-6), très similaires pour les deux opérations, sont cependant satisfaisants pour des grilles de longueur 0,13 µm. La technologie de grille est une technologie tricouche Ti/Pt/Au avec un fossé de grille large de 600 nm.

On note toutefois que les composants "BT" pincent plus loin, ce qui est sans doute lié à la densité plus importante de charges. Cela se traduit également par une conductance de sortie plus élevée.

3. Résultats de l'opération 10417

En réduisant l'épaisseur de la couche barrière de 200 Å à 150 Å, nous avons observé, sur les opérations 10418 et 10419, une réduction de la tension de pincement conforme aux calculs (cf. figure IV-5). Néanmoins, pour obtenir des composants performants pour les applications faible bruit, il est souhaitable d'abaisser encore cette tension de pincement. Pour cela on peut insister sur la gravure du fossé de grille, cependant la sélectivité de celle-ci aboutira à un *recess* très large mais peu profond. Pour y remédier il est préférable d'abaisser encore l'épaisseur de la barrière (cf. chapitre V). Dans le cadre de l'opération 10417, la couche barrière faisant 150 Å, nous avons opté pour la combinaison d'un fossé de grille sélectif (ajustement de la largeur du fossé) suivie d'une attaque non sélective, afin d'ajuster la tension de pincement.

Les résultats obtenus sur cette opération (cf. tableau IV-7) montrent clairement l'intérêt d'avoir une tension de pincement faible pour obtenir une transconductance élevée et une conductance de sortie faible. On atteint des gains en tension de 20.

Onération	V _p (∀)	I_{DS}* (mA/mm)	G m (mS/mm)	<i>g</i> _m (mS/mm)	g a (mS/mm)	g _m ∕g _d	R s (Ω.mm)	R _D (Ω.mm)	R _m (Ω/mm)
10417A	-0,4	375	940	1390	70	20	0,35	0,40	300
V _{DS} =1 V	С _{рG} (fF)	С _{рD} (fF)	C GS (fF/mm	C_{GD} (fF/mm)	C _{GS} / C _{GD}	f c (GHz)	f _T (GHz)	f_{max} (GHz)	f_{max}/f_T
V _{GS} =-0,1 V	15	40	1210	90	13,4	185	160	300	1,9

tableau IV-7 : résultats obtenus sur les composants de l'opération 10417A (2×50×0,13 µm²), V_{DS} =1 V et V_{GS} =-0,1 V, (*) courant de drain déterminé à V_{DS} =1 V et V_{GS} =0 V.

La figure IV-11 représente l'évolution des gains hyperfréquences en fonction de la fréquence. Le gain U oscille au-dessous de 10 GHz, et il est difficile d'en extrapoler la fréquence $f_{\rm max}$. La valeur de cette fréquence, comprise entre 250 et de 300 GHz, est un bon résultat, rendu possible par une faible conductance de sortie et une résistance de grille relativement faible. Cela permet ainsi d'obtenir un rapport $f_{\rm max}/f_T$ proche de 2 (f_T =160 GHz pour un développement de 100 µm, et 175 GHz pour un développement de 150 µm).



figure IV-11 : évolution des gains hyperfréquences H_{21}^2 , U et MSG en fonction de la fréquence pour le transistor 10417A L3C20 (2×50×0,13 µm²) à V_{DS} =1 V et V_{GS} =-0,1 V.

C. Conclusion

A priori, il n'existe pas de moyen simple ni fiable pour améliorer une couche tampon défectueuse. En effet, les courants de fuite, que nous avons observés, ne proviennent pas d'un dopage résiduel intrinsèque à la croissance du matériau AlInAs. Ils ont pour origine un mauvais départ de croissance ou, et ce fut très majoritairement notre cas, une mauvaise qualité de substrat. La seule solution consiste donc à travailler avec des substrats sains (nous avons changé de fournisseur).

En ce qui concerne les dopages que nous avons pu introduire dans la couche tampon, on peut juger, avec le recul, que ce n'était pas un axe de recherche viable. Quant au *buffer* BT, nous n'avons pas observé les améliorations importantes qui sont rapportées dans la littérature. F. Diette, qui a travaillé plus spécifiquement sur le claquage, n'a pas non plus observé d'amélioration significative.

Diverses hypothèses peuvent être formulées pour expliquer cette différence. Auer *et al* [100] ont travaillé avec des transistors de 1 µm de longueur de grille, alors que nous travaillons avec des grilles beaucoup plus courtes, pour lesquelles les effets de canal court et le phénomène d'ionisation par impact sont plus importants¹³. Or, a priori, le *buffer* BT n'a que peu d'impact sur l'ionisation par choc. Le *buffer* BT que nous avons testé est très proche de celui proposé par Auer *et al.* La rampe de température, utilisée pour la croissance de leur couche tampon, vise à ce que le *buffer* soit à basse

¹³ Le terme "effets de canal court" est flou puisque l'on ne sait pas exactement ce qu'il regroupe : injection des électrons dans le *buffer*, ionisation par impact, etc.. On peut toutefois rassembler sous ce terme tous les effets liés à l'existence d'un champ électrique élevé, sous la grille, côté drain.

température, du substrat jusqu'à une distance proche du canal (300 Å contre 250 Å dans notre cas). Cependant, d'après Claverie *et al* [93], la qualité et les propriétés de l'AlInAs épitaxié par MBE, à basse température, sont très dépendantes du bâti utilisé, ce qui souligne la difficulté de transférer une procédure de croissance d'un laboratoire à l'autre.

Néanmoins, les meilleurs résultats obtenus, en effet Hall sur les couches comportant un *buffer* BT, nous ont poussés à adopter cette couche tampon pour la réalisation de toutes nos couches composant sur InP (à partir de ces opérations). L'opération 10417A a d'ailleurs montré, qu'il est possible d'obtenir de bons résultats en utilisant une telle épitaxie, moyennant une réduction de la distance grille-canal. Cette opération a également permis de montrer, qu'il est possible de réaliser des grilles ayant une faible résistance métallique avec une technologie de grille tricouche.

V. ETUDE DE LA BARRIERE DE SCHOTTKY

A. Etude bibliographique

Les limitations du HEMT AlInAs/GaInAs adapté en maille sur InP viennent en grande partie de la difficulté à réaliser un bon contact Schottky sur Al_{0,48}In_{0,52}As. Certes, comme nous l'avons souligné au chapitre III, l'AlInAs non dopé s'est rapidement imposé vis à vis de l'AlInAs dopé, le GaInAs ou encore le GaAs contraint [106]. Cependant, l'AlInAs adapté en maille sur InP présente trois inconvénients¹⁴:

- les contacts Schottky sont de qualité suffisante pour les composants faible bruit [107], mais limitent les composants de puissance, que ce soit à canal ouvert ou fermé,
- le taux d'aluminium élevé (48 %) entraîne la formation rapide d'un oxyde, qui favorise l'accrochage du niveau de Fermi et nuit à la fiabilité du composant (instabilité thermique, ségrégation de l'aluminium, etc.),
- la sélectivité des gravures GaInAs/AlInAs, bien que s'étant améliorée, n'est pas suffisante pour obtenir une bonne homogénéité de la tension de pincement.

Une solution au premier inconvénient est d'augmenter le pourcentage d'aluminium dans la barrière. En effet, on observe une évolution linéaire de la hauteur de barrière avec ce pourcentage. Cette augmentation est corrélée avec celle du gap du matériau [108]. Différents résultats obtenus avec des compositions en aluminium supérieures à 55 % [109, 110] ont montré l'efficacité de ce matériau pour améliorer le contact de Schottky, et réaliser une barrière de trous (augmentation de la discontinuité des bandes de valence). Nous avons pu vérifier, au laboratoire, que l'utilisation de barrières Al_{0,65}In_{0,35}As [5] permettait d'améliorer les performances en claquage de HEMT sur InP. Néanmoins, une augmentation du taux d'aluminium est en contradiction avec le deuxième point. Il

¹⁴ Un inconvénient supplémentaire spécifique à la MOCVD est le dopage résiduel de l'AlInAs, qui est plus important que par MBE.

a donc fallu développer des solutions compatibles avec une amélioration de la fiabilité des composants.

Alors que certains auteurs préconisent l'insertion d'un faible pourcentage de gallium dans l'AlInAs ((Al_{0,9}Ga_{0,1})_{0,48}In_{0,52}As) pour améliorer la qualité du matériau et la fiabilité de la diode [111, 112], l'axe de recherche le plus prégnant a porté sur l'utilisation de matériaux phosphorés.

Les premières études sur les matériaux phosphorés visaient à éliminer l'aluminium des structures HEMT (*Al-free* [113]), tout en bénéficiant de la sélectivité de gravure du GaInAs par rapport à ces matériaux. Ce dernier point est d'autant plus intéressant, qu'il devient de plus en plus important de contrôler précisément la faible distance grille-canal lorsque l'on réduit la longueur de grille. L'utilisation de barrières en InP permet d'atteindre des sélectivités de 300 à 400 en gravant par voie humide le *cap layer* de Ga_{0,47}In_{0,53}As [114, 115]. Malheureusement, les diodes Schottky sur phosphure d'indium ne sont pas meilleures que sur Al_{0,48}In_{0,52}As.

Introduire du gallium dans le phosphure d'indium (GaInP) permet d'augmenter le gap du matériau, et ainsi d'améliorer la hauteur de barrière de la diode Schottky [116, 117, 118, 119, 120], la meilleure hauteur de barrière étant réalisée sur GaP (0,8 eV) [121]. Cependant, des matériaux comme GaInP ou AlInP sont d'autant plus contraints sur InP, que les taux de gallium et d'aluminium augmentent (cf. chapitre I). Contrairement à la filière GaAs, pour laquelle des matériaux adaptés en maille [122, 123] ou faiblement contraints [124] existent, pour la filière InP, il faut tenir compte de l'épaisseur critique. De plus, bien que les hauteurs de barrières obtenues soient un peu plus importantes que sur Al_{0,48}In_{0,52}As, l'insertion de gallium nuit à la sélectivité [125] (sélectivité de 20 entre Ga_{0,47}In_{0,53}As et Ga_{0,25}In_{0,75}P avec une solution H₃PO4:H₂O₂:H₂O).

Afin d'améliorer la sélectivité et la hauteur de barrière de la diode Schottky, il a donc fallu (ré)introduire de l'aluminium, et ainsi créer de l'AlGaInP. Une faible proportion d'aluminium suffit à améliorer la hauteur de barrière de la diode Schottky [126, 124]. Mais finalement, les meilleurs résultats sont obtenus en supprimant le gallium, c'est-à-dire avec de l'AlInP [127]. Néanmoins, en ce qui concerne le claquage grille-drain, AlInAsP [128] semble meilleur que GaInP ou AlGaInP.

B. Choix d'une barrière en AlInP

L'AlInP (20 à 30 % d'aluminium) apparaît comme le matériau offrant la plus grande hauteur de barrière (Φ_b proche de 1 eV) et la meilleure tenue en inverse pour la réalisation des diodes Schottky [129, 130, 131]. Ce matériau permet aussi d'obtenir une très grande sélectivité de gravure avec GaInAs. En effet, Palla *et al* [131] observent une diminution de l'écart-type sur la tension de pincement de 100 mV à 38 mV, pour une tension de pincement moyenne de -1,26 V, en substituant Al_{0,3}In_{0,7}P à Al_{0,48}In_{0,52}As. Les taux d'aluminium de ces matériaux sont faibles, de sorte qu'ils ne doivent pas nuire à la fiabilité des composants. Le tableau IV-8 condense le gap des matériaux que nous avons évoqués précédemment, ainsi que les paramètres de leur hétérojonction avec $Al_{0,48}In_{0,52}As^{15}$. AlInP est le matériau qui offre les plus grandes énergies de bande interdite, ainsi que les plus grandes discontinuités de bande de valence avec $Al_{0,48}In_{0,52}As$. C'est pourquoi ce matériau est intéressant pour la réalisation de barrières de Schottky, mais également pour constituer une barrière pour les trous. La figure IV-12, qui reprend les données du tableau IV-8, montre que l'hétérojonction $Al_xIn_{1-x}P/Al_{0,48}In_{0,52}As$ passe du type II au type I pour une composition supérieure à 20 % d'aluminium. C'est une caractéristique intéressante, que nous avons exploitée pour nos réalisations.

Matériau	E _G (eV)	⊿ E c (meV)	⊿ E_{v,hh} (meV)	⊿ E_{v,ih} (meV)	E _{G contraint} (eV)	∆ a/a (%)
Ga _{0,2} In _{0,8} P	1,5	-177,8	-192,5	-73,1	1,3	1,4
Ga _{0,25} In _{0,75} P	1,6	-137,6	-209,9	-49,1	1,3	1,8
Ga _{0,30} In _{0,70} P	1,6	-126,0	-209,9	-20,0	1,3	2,1
Ga _{0,35} In _{0,65} P	1,7	-82,1	-226,7	6,4	1,3	2,5
Ga _{0,4} In _{0,6} P	1,7	-66,5	-226,3	37,4	1,4	2,8
Al _{0,2} In _{0,8} P	1,8	-16,2	-326,0	-220,3	1,7	1,4
Al _{0,25} In _{0,75} P	1,9	41,2	-368,1	-233,8	1,7	1,7
Al _{0,3} In _{0,7} P	2,0	97,1	-410,3	-247,1	1,8	2,1
Al _{0,35} In _{0,65} P	2,1	152,2	-451,9	-259,9	1,9	2,4
Al _{0,4} In _{0,6} P	2,3	205,7	-493,8	-272,4	1,9	2,8
Al _{0,1} Ga _{0,1} In _{0,8} P	1,6	-65,0	-85,0	-	-	-
Al _{0,48} In _{0,52} As _{0,8} P _{0,2}	1,8	207,0	138,0	-	-	-

tableau IV-8 : gap de matériaux phosphorés et paramètres de leur hétérojonction avec $Al_{0,48}In_{0.52}As$.



figure IV-12 : discontinuités de bande de conduction et de valence avec $Al_{0,48}In_{0,52}As$ pour différents matériaux incorporant du phosphore.

¹⁵ Ce tableau a été réalisé à partir d'abaques et des résultats du programme "Puits Quantiques" d'Olivier Schuler.

C. Opérations 10362, 10363 et 10364

Dans le cadre des opérations 10362, 10363 et 10364 (cf. tableau IV-9), nous avons choisi de comparer les barrières Al_{0,2}In_{0,8}P et Al_{0,3}In_{0,7}P avec la référence en Al_{0,48}In_{0,52}As. Nous avons fixé l'épaisseur d'AlInP à 100 Å¹⁶ et ce, pour deux raisons. La première est liée à l'épaisseur critique due à la contrainte. La seconde tient à la fois à notre volonté de préserver l'hétérojonction AlInAs/GaInAs, et à notre inexpérience quant à l'introduction d'un plan de dopage dans AlInP. Notons cependant que l'hétérojonction AlInP/GaInAs peut être intéressante, dans la mesure où il est possible d'obtenir une plus grande discontinuité de bande de conduction entre AlInP et GaInAs qu'entre AlInAs (ΔE_C (Al_{0,28}In_{0,72}P/Ga_{0,47}In_{0,53}As)=0,62 eV) [132].

N° Opération	N° Epitaxie	R _{couche}	Barrière
10362	G961123	185 Ω/carré	Al _{0,3} In _{0,7} P (100 Å)
10363	G961124	190 Ω/carré	Al _{0,2} In _{0,8} P (100 Å)
10364	G961125	195 Ω/carré	Référence

tableau IV-9 : opérations impliquées dans l'étude de couches barrière AlInP.

Nous avons choisi le matériau $Al_{0,2}In_{0,8}P$ dans l'objectif de limiter la discontinuité de bande de conduction avec AlInAs et de préserver ainsi les résistances d'accès du transistor. Le matériau $Al_{0,3}In_{0,7}P$ a été adopté afin d'estimer les dégradations sur les résistances d'accès, mais aussi les améliorations sur la diode Schottky et le courant de grille de trous.

Les résistances carrées des épitaxies réalisées sont comparables, bien que l'on note une légère diminution de cette résistance avec la contrainte. Les couches tampon ne sont pas "basse température". Les résistances des contacts ohmiques sont conformes à nos prédictions alors qu'elles sont égales pour les opérations 10364 et 10363 avec une valeur de 0,16 Ω .mm, elles sont un peu plus élevées pour l'opération 10362 (0,19 Ω .mm).

Malheureusement, nous avons connu pour ces opérations des problèmes liés au buffer :

- la couche G961123 (Al_{0,3}In_{0,7}P) a présenté un courant de fuite supérieur à 1 mA, courant annulé par une gravure plus profonde des mésas (ces courants subsistent cependant dans le composant),
- la couche G961124 (Al_{0,2}In_{0,8}P) a présenté un courant de fuite d'environ 100 μA (courant également annulé par une gravure plus profonde),
- la couche G961125 a présenté un courant de fuite de 30 μA.

¹⁶ La barrière fait donc 150 Å (50 Å d'AlInAs + 100 Å d'AlInP) contre 200 Å pour la structure de référence. La meilleure sélectivité de l'attaque GaInAs/AlInP, lors de la réalisation du fossé de grille, devrait permettre d'aboutir aux mêmes tensions de pincement.

Chapitre IV - Optimisation de la structure épitaxiale du composant

De plus, c'est sur ces opérations que nous avons mis en évidence la diffusion des grilles Pt/Ti/Pt/Au (cf. chapitre III). Alors que sur la structure de référence elle fut limitée, nous avons observé une diffusion beaucoup plus importante avec les barrières AlInP. En effet, après recuit à 290°C (15 mn), les transistors sont devenus complètement *Normally-Off.* Nous ne détaillerons pas ces problèmes, qui ont déjà été discutés au chapitre III. Cependant, il est intéressant de noter l'importance d'un phénomène qui a déjà été rapporté sur GaInP [133]. Nous avons mesuré sur les opérations 10362 et 10363 des tensions de pincement de -0,2 à 0 V, se traduisant par des transistors aux performances atypiques. Les performances de deux transistors de l'opération 10362 sont données dans le tableau IV-10. Leurs caractéristiques I(V) sont représentées sur la figure IV-13.

<i>Opération</i> V _{DS} (V)/ V _{GS} (V)	V _ρ (∨)	I_{DS}* (mA/mm)	G_m (mS/mm)	g m (mS/mm)	g a (mS/mm)	C _{GS} (fF/mm)	C_{GD} (fF/mm)	f c (GHz)	f ₇ (GHz)
10363A 1/+0,6	0	310	1200	2460	134	1570	208	250	174
10363B 1/+0,3	-0,2	495	1160	1900	129	1450	126	208	172

tableau IV-10 : performances des composants 10362A 10/16 et 10362B 0/20 (2×50×0,13 μm^2), (*) courant de drain déterminé à V_{DS} =1 V et V_{GS} =+0,4 V.



figure IV-13 : caractéristique I(V) des composants 10362A 10/16 et 10363B 0/20 $(V_{GS max}=0,4 V, Pas de 0,1 V).$

Grâce à une capacité C_{GD} deux fois plus faible, le composant de l'opération 10362B présente une fréquence de coupure f_{max} de 245 GHz contre 130 GHz pour l'opération 10362A. Notons que les temps de *recess* furent différents pour les deux opérations (10362A : 1'30'', 10362B : 3').

Le dépôt de grilles en Ti/Pt/Au sur ¼ de chaque plaque a permis de s'affranchir de ce problème de diffusion. Ces résultats sont condensés dans le tableau IV-11.

Les composants de l'opération 10364D ont une tension de pincement anormalement élevée, ainsi qu'une caractéristique I(V), qui montrent une augmentation importante de la conductance de sortie proche du pincement. On peut attribuer ces comportements aux courants de fuite dans la couche tampon (cf. §-IV), dans la mesure où les caractéristiques de la diode Schottky sont bonnes $(V_b = 0,40 \text{ V} \text{ et } \eta = 1,6 \text{ et } 10 \text{ } \mu\text{A} \text{ à } -1 \text{ V})$. Les composants des opérations 10362D et 10363D présentent des caractéristiques I(V) normales, mais la mauvaise qualité de la diode Schottky pénalise le pincement des transistors ($V_b = 0,30 \text{ V}$ et $\eta = 2$ et 500 μA à -1 V).

<i>Opération</i> V _{DS} (V)/ V _{GS} (V)	V _p (V)	I_{DS}* (mA/mm)	G m (mS/mm)	g _m (mS/mm)	g a (mS/mm)	C_{GS} (fF/mm)	C_{GD} (fF/mm)	f c (GHz)	f_T (GHz)
10364D 1/-1,4	-1,9	950	780	1000	145	784	130	218	165
10363D 1/-0,6	-1,2	850	830	1290	274	948	127	216	169
10362D 1/-0,6	-1,3	900	870	1210	200	877	113	220	165

tableau IV-11 : résultats obtenus sur les composants des opérations 10362D, 10363D et 10364D $(2\times50\times0,13 \ \mu m^2)$, (*) courant de drain déterminé à V_{DS} =1 V et V_{GS} =0 V.

L'hétérogénéité des courants de fuite provenant des couches tampon, ainsi que les mauvaises diodes obtenues sur les opérations 10362 et 10363, ne nous permettent pas de comparer sérieusement les performances de chaque épitaxie. Néanmoins les composants comportant des barrières AlInP ont montré des caractéristiques particulières :

- nous avons pu vérifier dans le cadre de l'opération 10362 que la gravure du *cap layer* de GaInAs était sélective sur AlInP, qu'on utilise une solution (AS:NH4OH):H2O2 ou une solution H3PO4:H2O2:H2O,
- les diodes Schottky, de mauvaise qualité, claquent brutalement lorsque l'on pince le transistor. On peut donc s'interroger sur la qualité du matériau AlInP, comme le dopage résiduel par exemple, mais plus vraisemblablement, le problème semble lié à une mauvaise interface AlInAs/AlInP. En effet, la commutation As/P est délicate et aucune étude préliminaire n'avait été entreprise sur ces structures. Il est donc possible que des charges, accumulées à cette interface, soient responsables de la détérioration des diodes.

D. Conclusion

Bien que cette étude sur les barrières AlInP n'ait pas donné les résultats escomptés, il ne faut pas conclure négativement sur les potentialités de ce matériau. En effet, nous avons péché en sousestimant le sujet, et en voulant économiser des recherches sur la croissance et la réalisation de diodes. A cela se sont greffés les problèmes de la mauvaise résistivité des couches tampon et de la diffusion des grilles Pt/Ti/Pt/Au. D'un autre côté, nous avons clairement mis en évidence par ces opérations l'impact de la métallisation de grille et de la tension de pincement sur les performances des transistors.

VI. ETUDE DU CANAL ET DU DOPAGE

Notre objectif principal, en lançant une étude sur l'optimisation du canal, était de réduire la conductance de sortie élevée, observée dans les composants. Ses origines, qui ont été discutées précédemment, sont principalement l'ionisation par choc et un mauvais confinement électronique dans le canal. Avant d'aborder nos travaux sur ce sujet, il est intéressant de réaliser une étude bibliographique. Nous avons distingué le canal composite, qui a retenu plus particulièrement notre attention, des autres voies proposées par la littérature.

A. Etude bibliographique

1. Le matériau du canal

Une solution, proposée par Tian et al [134], est de doper faiblement le canal de GaInAs afin qu'il soit de type p (1017 cm-3). Les auteurs notent alors une réduction de la conductance de sortie, due à l'amélioration du confinement dans le puits de potentiel, ainsi qu'à une réduction de l'étalement du champ électrique dans le canal. Sans doute à cause de la difficulté à contrôler précisément le dopage, aucun travail n'a été rapporté sur ce sujet depuis. Le moyen le plus "simple", pour améliorer le confinement des électrons, est de passer d'un transport quasi-2D à un transport quasi-1D. En effet, les canaux en bandes (striped channels) [135, 136] permettent d'éviter l'injection des électrons dans la couche tampon, mais également de réduire les effets de canal court, ce qui est bénéfique pour la conductance de sortie. Pour les structures HEMT classiques, il est possible d'influencer la position du gaz électronique dans le canal en réalisant un canal graduel. En faisant évoluer sa partie inférieure vers des compositions plus riches en indium, on peut éloigner le gaz d'électrons de l'interface [137, 129, 138]. Une évolution inverse de la composition en indium aboutit évidemment à en rapprocher le gaz [139, 140]. La première solution, qui transforme un puits quantique triangulaire en un puits rectangulaire, présente l'avantage de réduire les interactions sur l'interface, mais surtout d'y diminuer le champ électrique, ce qui permet de limiter l'ionisation par impact dans le canal.

Les autres voies étudiées pour réduire l'ionisation par choc ont déjà été évoquées (cf. § II.E.5). On substitue le Ga_{0,47}In_{0,53}As du canal par un matériau d'énergie de bande interdite plus élevée. La littérature montre que ce matériau peut être :

- du GaInAs pseudomorphique comportant un taux d'indium inférieur à 53 % [5]: réduire le pourcentage d'indium est efficace pour limiter l'ionisation, mais c'est au détriment de la mobilité et de la vitesse de saturation, donc des performances,
- de l'AlGaInAs [141, 142] : sur le même principe que précédemment, cette solution occasionne les mêmes inconvénients.

- de l'InP : ce matériau possède l'avantage d'être adapté en maille sur lui-même (sic), et d'avoir un gap de 1,35 eV contre 0,75 eV pour Ga0,47 In0,53 As. De plus, il possède une vitesse de saturation légèrement supérieure à celle de Ga_{0,47}In_{0,53}As (1,35.10⁷ cm/s [143] contre 10⁷ cm/s [68] à 20 kV, 300 K, et un dopage de type n de 10¹⁶ cm⁻³), mais une mobilité moindre (4600 cm²/V.s contre 11000 cm²/V.s). Ainsi, pour des longueurs de grille assez courtes, les fréquences de coupure des HEMT AlInAs/InP sont équivalentes à celles des HEMT AlInAs/GaInAs. Aina et al [144, 145, 146] ont rapporté une fréquence de coupure f_T de 76 GHz pour un HEMT AlInAs/InP de longueur de grille 0,33 μ m (g_m de 650 mS/mm), contre 80 GHz rapporté par Mishra *et al* pour un HEMT AlInAs/GaInAs de longueur de grille 0,3 μ m (g_m de 610 mS/mm). L'avantage du HEMT à canal InP est de présenter une fréquence de coupure $f_{\rm max}$ élevée (146 GHz), due sans doute à une faible conductance de sortie. L'inconvénient majeur est la faible discontinuité de bande interdite avec AlInAs. Deux fois plus faible qu'entre Ga0,47In0,53As et Al0,48In0,52As (0,25 eV contre 0,5 eV), c'est un élément pénalisant pour les applications faible bruit. Les applications du HEMT à canal InP sont, par conséquent, les applications exigeant un très faible courant de grille, comme les circuits optoélectroniques [147], ainsi que les applications de puissance¹⁷ pour lesquelles le dopage du canal peut présenter un intérêt [148, 149].
- du GaInAsP : pour sa composition adaptée en maille sur InP, son gap varie entre celui de Ga_{0,47}In_{0,53}As et celui d'InP ; c'est donc un matériau très apprécié de l'optoélectronique. Ses propriétés de transport étant intermédiaires entre Ga_{0,47}In_{0,53}As et InP [150, 151], choisir une composition est toujours un compromis entre propriétés de transport et ionisation par impact. Une fréquence de coupure f_T de 18 GHz a été obtenue par le CNET avec un HFET à canal de GaInAsP dopé silicium (2.10¹⁷ cm⁻³ -50 nm) pour une longueur de grille de 0,5 µm et un développement de 200 µm [152].

Toutes ces solutions sont efficaces pour réduire l'ionisation par impact dans le canal et donc améliorer les tensions de claquage, surtout à canal ouvert. Néanmoins, en abandonnant le couple Al_{0,48}In_{0,52}As/Ga_{0,47}In_{0,53}As, on réduit la discontinuité de bande de conduction ainsi que la mobilité dans le canal. Cela se traduit par une augmentation des résistances d'accès, une diminution du courant, et par la nécessité de développer un champ électrique plus élevé pour arriver à la vitesse de saturation ; on enregistre alors une augmentation de la tension coude, ainsi qu'une réduction de la fréquence de coupure. Ces solutions sont donc réservées aux applications de puissance, où l'augmentation de la tension de claquage peut compenser les inconvénients cités.

¹⁷ Aina et al ont obtenu une puissance de 1,45 W/mm à 30 GHz (V_{DS}=7 V) avec un transistor à canal InP.

2. Le canal composite GaInAs/InP

En 1992, Enoki *et al* [153] (*NTT LSI Laboratories*) ont proposé une structure conciliant une bonne mobilité dans le canal et un faible taux d'événements ionisants : c'est le canal composite (ou double canal) GaInAs/InP/InP n⁺, dont le principe consiste à substituer la partie inférieure du canal de GaInAs par du phosphure d'indium.

Les structures qui ont été le plus largement étudiées (NTT LSI Laboratories et Hughes Research Laboratories) comportent un subcanal d'InP dopé séparé du canal de GaInAs par un spacer d'InP [153, 154, 155, 128]. Côté source, les électrons sont présents dans le GaInAs et l'InP. Côté drain, sous l'action du champ électrique, les électrons chauds transfèrent dans l'InP. A champ faible, on profite de la mobilité dans GaInAs, et à champ fort du faible coefficient d'ionisation dans InP, ainsi que de la vitesse de saturation légèrement plus élevée dans ce matériau que dans GaInAs. Les performances en fréquence obtenues par Enoki *et al* [153, 155] se situent à l'état de l'art des HEMT adaptés en maille sur InP, avec des fréquences de 69 GHz pour une grille de 0,7 μ m et 137 GHz pour 0,13 μ m.

Divers paramètres ont fait l'objet d'études. Pour Enoki *et al*, il est important de doper le subcanal d'InP, afin d'augmenter la population électronique dans cette couche par création d'un puits de potentiel, pour les faibles densités électroniques, c'est-à-dire côté drain. Cependant, si le dopage est trop important, les électrons transfèrent majoritairement dans l'InP, même pour les densités électroniques élevées, c'est-à-dire côté source, et la mobilité dans le canal est alors dégradée. Ainsi, ces auteurs ont défini un dopage optimum de 2.10¹⁸ cm⁻³, et rejeté la possibilité d'un canal InP non dopé ou d'un plan de dopage arrière.

Les travaux menés par Matloubian *et al (Hughes Research Laboratories*) ont adopté cette valeur de dopage, et se sont concentrés sur l'influence de l'épaisseur du canal de GaInAs [154, 156]. Les résultats obtenus sont reportés dans le tableau IV-12.

X_{GainAs} (Å)	R_{couche} (Ω/carré)	N_H (10 ¹² ст ⁻²)	µ_Н (cm²/V.s)	G_m (mS/mm)	I_{D max} (mA/mm)	BV_{DS} (V)	V _p (∀)	R_s (Ω.mm)
200	165	4,3	8800	760	730	6,2	-1,1	0,29
100	160	4,2	9100	795	730	6,8	-1,2	0,28
50	180	3,9	9000	711	745	8,3	-1,2	0,35
30	240	3,7	7000	613	560	10,6	-1	0,46

tableau IV-12 : influence de l'épaisseur du canal de GaInAs sur les performances des structures à canal composite GaInAs/InP/InP n⁺ (résultats HRL, T=300 K).

La structure, adaptée en maille sur InP, comporte un *cap layer* de 70 Å, une barrière Al_{0,6}In_{0,4}As de 250 Å, une couche donneuse de 50 Å dopée silicium, un *spacer* de 15 Å et un *buffer* de 2500 Å. Le canal est constitué d'une couche de GaInAs d'épaisseur X, d'un *spacer* d'InP de 50 Å et d'un canal d'InP dopé à 2.10^{18} cm⁻³ de 100 Å. Les résultats "composant" ont été obtenus pour une distance source-drain de 2 µm et des grilles de longueur 0,13 à 0,15 µm. La transconductance statique maximum a été mesurée à une tension source-drain de 1,5 V, et BV_{DS} représente la tension de claquage drain-source.

Les résultats sont nets : réduire l'épaisseur du canal de GaInAs pénalise la résistance carrée de la couche (densité de charges et mobilité), et donc les résistances d'accès, le courant et la transconductance mais, à l'inverse, les performances en claquage sont améliorées. La recherche d'une tension de claquage élevée a sans aucun doute poussé Matloubian *et al* à adopter un canal de GaInAs de 30 Å [157]. Mais ensuite ils sont revenus à des épaisseurs plus importantes, 50 Å [158] puis 70 Å [159, 160, 161]. En effet, en réduisant excessivement l'épaisseur du canal de GaInAs, on perd progressivement les avantages du canal composite par rapport au canal InP.

Strähle *et al* [85, 162, 163] ont tenté de montrer qu'il n'était pas nécessaire de doper le subcanal d'InP pour bénéficier des avantages du canal composite. Le canal composite qu'ils ont proposé est constitué d'un subcanal de 400 Å d'InP non intentionnellement dopé, et d'un canal de GaInAs lui-même scindé en deux parties, l'une adaptée en maille (150 Å, côté InP) et l'autre pseudomorphique (100 Å de Ga_{0,4}In_{0,6}As), afin d'améliorer la mobilité dans le canal. Bien qu'ils enregistrent un rapport f_T/f_{max} record de 2,6 et un produit $f_T \times L_g$ de 39 GHz.µm (L_g =0,6 µm, f_T =60 GHz et f_{max} =160 GHz), les structures qu'ils ont comparées sont si différentes, qu'il est difficile de conclure sur ce résultat. En effet, les confinements électroniques dans les canaux des structures comparées sont différents (dopages et canaux différents), et des fossés de grille apparemment différents ont été réalisés. De plus, on peut s'interroger sur l'effet du canal d'InP alors que, d'après des simulations Schrödinger-Poisson, les porteurs vont être principalement localisés dans la partie pseudomorphique du canal.

B. Le canal composite GaInAs/InP

Les simulations Monte Carlo, que nous avons réalisées, prenant en compte l'ionisation par impact, ont montré qu'un canal non dopé GaInAs/InP pouvait s'avérer intéressant pour les applications faible bruit [34]. Cette structure a été épitaxiée, ainsi qu'une structure similaire à celle proposée par Enoki *et al.* Pour cette dernière, nos ambitions sont d'évaluer les potentialités de puissance en gamme d'ondes millimétriques, et de comparer nos résultats avec ceux d'autres laboratoires qui se sont plus particulièrement intéressés au canal GaInAs/InP/InP n⁺. En effet, aucune étude n'a été publiée sur la comparaison entre un canal composite et un canal standard, ni aucun résultat sur des transistors à canal GaInAs/InP ayant une grille de longueur inférieure à 0,6 µm. Nos motivations pour l'étude des canaux composites, rappelées précédemment, nous ont amenés à lancer les trois opérations présentées dans le tableau IV-13. Les épitaxies sont représentées sur la figure IV-14.

N° Opération	N° Epitaxie	R _{couche}	Canal
10261A	G960209	200 Ω/carré	GalnAs
10261B	G960210	230 Ω/carré	GaInAs/InP
10261C	G960211	180 Ω/carré	GalnAs/InP/InP n⁺

tableau IV-13 : opérations impliquées dans l'étude sur les canaux composites.

Les épitaxies diffèrent uniquement par leur canal : le dessin des différents canaux a été imposé par la volonté de conserver une épaisseur de GaInAs (pour les canaux composites) suffisamment importante pour préserver les propriétés de transport.

On peut constater qu'en introduisant un canal d'InP on augmente de 15 % la résistance carrée (les couches tampon ne sont pas basse température). Cette résistance diminue évidemment lorsque l'on dope une partie du canal. Nous n'avons pas réalisé de mesures de Hall, mais les simulations Schrödinger-Poisson montrent que la densité électronique totale doit être équivalente pour le canal conventionnel et le canal composite non dopé, avec une valeur d'environ 3,25.10¹² cm⁻² contre 4,85.10¹² cm⁻² pour le canal composite dopé (résultats obtenus pour une tension interne de 550 mV). L'augmentation de la résistance carrée pour le canal GaInAs/InP peut être attribuée à une diminution de la densité électronique dans le canal, et donc à une diminution de la mobilité électronique totale de la structure.



figure IV-14 : épitaxies réalisées pour l'étude canal composite, a) canal classique, b) canal composite non dopé, et c) canal composite dopé.

Analysons maintenant les résultats que nous avons obtenus avec ces structures, que ce soit en simulation ou expérimentalement.

1. Comparaison entre un canal GaInAs et un canal GaInAs/InP

a) Modélisation

Les premières simulations de HEMT à canal composite réalisées dans notre équipe [32] ont permis de mettre en évidence l'efficacité de cette structure pour réduire le phénomène d'ionisation par impact et les maux qui y sont associés. Cependant, la structure simulée était courte $(0,3 \mu m)$ et ne comportait ni *cap layer* ni fossé de grille. Les simulations effectuées par F. Dessenne des structures présentées sur la figure IV-14¹⁸ corrigent ces lacunes en tenant compte d'un *recess* de 300 nm dans un espace source-drain de 1,3 μm . Les conditions de simulation sont celles issues de l'optimisation présentée dans le chapitre III pour des composants réalisés en technologie tricouche et de longueur de grille 0,15 μm .



figure IV-15 : comparaison des caractéristiques I(V) du HEMT à canal classique GaInAs et du HEMT à canal composite GaInAs/InP, ($V_{GS max}$ = -0,2 V, Pas de 0,2 V).

Rappel : les tensions de grille sont internes, c'est-à-dire qu'elles n'intègrent pas la tension de built-in.

On remarque sur la figure IV-15 qu'à l'inverse du HEMT à canal InP, la structure à canal composite ne dégrade pas la densité de courant puisqu'on observe à canal ouvert un courant de drain légèrement supérieur à celui de la structure à canal classique.

La figure IV-16 donne les évolutions de la transconductance g_m et de la conductance de sortie g_d en fonction de la tension V_{GS} pour les deux types de canaux. On remarque que la structure à canal composite présente une transconductance plus élevée et une conductance de sortie plus faible. Au maximum de la transconductance, le rapport g_m/g_d du transistor à canal composite est de 30 contre 19 pour le transistor à canal classique, soit une

18 Le modèle a imposé la simulation d'un canal classique de 250 Å de GaInAs et d'un canal composite GaInAs (125 Å)/InP (125 Å).

augmentation de 50 %. Les fréquences de coupure sont équivalentes pour les deux structures avec une valeur maximum de 250 GHz.



figure IV-16 : comparaison des évolutions de la transconductance (a) et de la conductance de sortie (b) du HEMT à canal classique GaInAs et du HEMT à canal composite GaInAs/InP, ($V_{DS}=2V$).

Deux phénomènes sont à l'origine de cette amélioration.

Le premier est illustré sur les cartes des évenements ionisants qui sont comparées, pour les deux structures, sur la figure IV-17. L'ionisation par impact apparaît dans le canal, sous le fossé de grille, côté drain. On remarque que l'introduction de la couche d'InP permet de réduire l'intensité du phénomène d'ionisation par chocs. Pour cette polarisation ($V_{DS} = 2$ V et $V_{GS} = -0,6$ V) aucun événement ionisant n'est observé dans la couche d'InP.



figure IV-17 : comparaison des cartes des événements ionisants "observés" dans le HEMT à canal classique GaInAs (a) et dans le HEMT à canal composite GaInAs/InP (b), ($V_{DS}=2 V$ et $V_{GS}=-0,6 V$).

Le deuxième phénomène lié à l'augmentation du gain en tension du HEMT à canal composite est relatif à l'amélioration du confinement des porteurs vers l'interface AlInAs/GaInAs. Ceci est observable sur la figure IV-18 représentant, pour les deux structures, les densités électroniques sous la grille ($V_{DS} = 2$ V et $V_{GS} = -0,2$ V). Alors que les densités intégrées sur la largeur du canal sont équivalentes pour les deux structures, une grande partie des porteurs sont confinés dans le GaInAs pour le canal composite. Cela se traduit par une réduction de la distance moyenne entre les électrons et la grille, de 150 Å pour le canal conventionnel, à 75 Å pour le canal composite.



figure IV-18 : comparaison des densités électroniques sous la grille du HEMT à canal classique GaInAs et du HEMT à canal composite GaInAs/InP, ($V_{DS}=2$ V et $V_{GS}=-0,2$ V).

Enfin, on peut constater sur la figure IV-19, qui représente l'évolution du courant de grille I_G (courant principalement dû aux trous générés par ionisation par impact dans le canal) avec la tension V_{GS} pour une tension de drain V_{DS} de 3V, que l'utilisation d'un canal composite permet de réduire d'un facteur 2 ce courant. Notons cependant que le phénomène de recombinaison des trous avec les électrons est négligé dans notre modèle.



figure IV-19 : comparaison des courants de grille du HEMT à canal classique GaInAs et du HEMT à canal composite GaInAs/InP, ($V_{DS}=2V$).

b) Résultats expérimentaux

Nous avons réalisé des composants en technologie nitrure, ainsi qu'en technologie tricouche. La comparaison des résultats de l'opération 10261B a d'ailleurs permis de montrer les avantages de cette dernière.

La comparaison des performances des composants à canal conventionnel et à canal composite a été réalisée avec une technologie nitrure 0,15 μ m (fossé de grille de 300 nm). Seule la couche à canal GaInAs présente un courant de fuite dans la couche tampon de l'ordre de 40 μ A. Les résistances des contacts ohmiques sont respectivement de 0,13 Ω .mm et 0,19 Ω .mm pour le canal conventionnel et le canal composite, ce qui est cohérent avec les valeurs des résistances carrées. Avant gravure du fossé de grille, le courant drain-source (espacés de 2 μ m) était d'environ 1200 mA/mm pour la structure conventionnelle et 1300 mA/mm pour la structure à canal composite. Les résultats obtenus sur les composants sont résumés dans le tableau IV-14, et les caractéristiques I(V), qui correspondent aux composants de ce tableau, sont représentées sur la figure IV-20.

Opération V _{DS} (V)/ V _{GS} (V)	V _p (V)	I_{DS}* (mA/mm)	G m (mS/mm)	<i>g</i> m (mS/mm)	g a (mS/mm)	C _{GS} (fF/mm)	C_{GD} (fF/mm)	f c (GHz)	f_T (GHz)
10261A2 1,5/+0,1	-0,6	260	635	950	110	880	120	170	125
10261B1 1,5/-0,6	-0,9	640	880	1200	85	1170	205	165	130

tableau IV-14 : résultats obtenus sur les composants des opérations 10261A2 (canal conventionnel) et 10261B1 (canal composite) (2×50×0,15 μm^2 , (*) courant de drain déterminé à V_{DS} =1,5 V et V_{GS} =0 V).



figure IV-20 : caractéristiques I(V) des composants 10261A2 7/20 (canal conventionnel) et 10261B1 16/8 (canal composite) (2×50×0,15 μm^2 , $V_{GS max}$ =0,4 V, Pas de 0,2 V).

On remarque d'abord que les tensions de pincement sont totalement différentes, ce qui représente une anomalie. Cette différence est attribuée à la diffusion de la grille dont nous avons longuement discuté. Néanmoins cette diffusion devrait se traduire par une augmentation de la transconductance et une diminution de la conductance de sortie. Ce n'est pas ce que nous observons, ce qui nous pose le problème de l'influence du courant de fuite dans le *buffer*. Même s'il est difficile de comparer dans l'absolu les résultats des opérations 10261A et 10261B, les performances des HEMT à canal composite sont largement supérieures à celles qui ont été obtenues sur les HEMT AlInAs/GaInAs conventionnels adaptés en maille sur InP [164, 165].

L'observation des caractéristiques I(V) illustre la faible conductance de sortie mesurée en hyperfréquence. On ne constate pas d'augmentation sensible de la tension coude pour la structure à canal composite, si ce n'est à canal ouvert, où le courant de drain est beaucoup plus élevé. D'ailleurs les résistances d'accès déterminées à partir des extractions de schémas équivalents sont identiques avec une valeur de 0,3 Ω .mm pour R_s et R_p . On remarque aussi que, alors que le composant conventionnel commence à partir à l'avalanche, à canal ouvert, à une tension de drain de 2 V, le composant à canal composite tient beaucoup mieux en tension jusqu'à des valeurs de 2,5 à 3 V.

Les fréquences de coupure intrinsèques et extrinsèques sont également peu différentes entre les deux composants, ce qui confirme les prédictions des simulations. Les fréquences de coupure intrinsèques sont d'ailleurs identiques quelle que soit la polarisation de drain, avec une valeur de 190 GHz à 1 V et 135 GHz à 2 V. Le plus remarquable est, sans aucun doute, la faible conductance de sortie des HEMT à canal composite. La figure IV-21 représente les évolutions des conductances hyperfréquences et du gain en tension pour les composants 10261A2 7/20 et 10261B1 16/8.



figure IV-21 : évolutions des conductances et du gain en tension des composants 10261A2 7/20 et 10261B1 16/8 (2×50×0,15 μ m², V_{DS} =1,5 V).

La transconductance élevée du HEMT à canal composite est attribuable à la vitesse de saturation élevée dans le phosphure d'indium et/ou à un meilleur confinement des électrons dans le canal.

L'écart sur les conductances se traduit par une augmentation du gain en tension pour le HEMT à canal composite (14 contre 8,5 au maximum de g_m), et une amélioration conséquente de la fréquence $f_{\rm max}$ qui passe de 135 à <u>215 GHz</u> ($R_g = 480 \ \Omega/{\rm mm}$).

Notons que la conductance de sortie est très sensible à la polarisation de drain et de grille, comme l'illustre la figure IV-22. En effet, à faible V_{DS} , en ouvrant le canal on s'écarte du régime de saturation et on se retrouve dans le coude de la caractéristique I(V). Ainsi, la polarisation de fonctionnement des transistors faible bruit (faible tension de drain pour tirer parti d'une fréquence de coupure élevée) est peu propice à une faible conductance de sortie.



figure IV-22 : évolutions de la conductance de sortie du transistor 10261B1 16/8 (2×50×0,15 μm^2) avec la tension de drain et la tension de grille.

Nous ne pouvons malheureusement pas comparer les courants de grille mesurés sur les deux structures, dans la mesure où la diode Schottky du HEMT à canal GaInAs présente un courant tunnel important en polarisation inverse (I_{GD} =1mA/mm à -1,5 V, source en l'air). La forme en cloche de la caractéristique $I_G(V_G)$ en fonctionnement transistor n'est donc pas discernable.

Par contre, la qualité de la diode pour les HEMT à canal composite ($V_b = 0,5$ V, $\eta = 1,6$ et $I_{inv} = 500 \,\mu\text{A/mm}$ à -5 V) a permis l'observation de telles caractéristiques, représentées sur la figure IV-23. La figure IV-23-a montre que pour une tension drain-source de 2 V, le courant de grille dû à l'ionisation par impact atteint une valeur de 80 $\mu\text{A/mm}$. C'est une bonne valeur, compte tenu de la faible longueur de grille, de la distance source-drain de 1,3 μ m et de l'étroitesse du fossé de grille. Des mesures de claquage ont été réalisées sur des composants présentant initialement plus de courant de grille (jusqu'à 150 μ A/mm à 2 V). On peut vérifier sur la figure IV-23-b que le claquage du composant, qui intervient pour une tension de drain de 3 V, ne se produit pas au maximum de courant de grille. Ce comportement a été attribué à des oscillations de type Gunn dans l'espace grille-drain.



figure IV-23 : caractéristiques $I_G(V_G)$ en fonction de V_{DS} pour le composant 10261B1 24/6 (a) et pour le composant 10261B1 22/10 (b) (2×50×0,15 µm).

Le faible courant de grille des HEMT à canal composite fait que ce composant est apprécié pour les circuits de modulation optique comme ceux développés au CNET [166, 167].

2. Comparaison entre un canal GaInAs/InP et un canal GaInAs/InP/InP n⁺

a) Modélisation

Les conditions de simulation sont identiques à celles utilisées pour la comparaison entre un canal composite non dopé et un canal conventionnel en GaInAs ($L_g=0,15 \mu m$).

Les caractéristiques I(V) obtenues avec la structure à canal composite dopé sont représentées sur la figure IV-24. Par rapport au canal composite non dopé, on note des courants deux fois plus élevés qui atteignent 1500 mA/mm à $V_{DS} = 2$ V et $V_{GS} = -0,2$ V (potentiel interne). On remarque d'ailleurs qu'il est difficile de pincer le composant.



figure IV-24 : caractéristiques I(V) du HEMT à canal composite dopé ($V_{GS max}$ = -0,2 V, Pas de 0,2 V).

La transconductance et la fréquence de coupure présentent des maxima élevés $(g_m = 1600 \text{ mS/mm} \text{ et } f_c = 300 \text{ GHz} \text{ a } V_{GS} = -0,7 \text{ V})$ attribuables à une densité importante de porteurs dans le canal. Logiquement, on peut observer sur la figure IV-25-a que la conductance de sortie augmente par rapport au canal composite non dopé, mais que globalement le gain en tension n'est pas affecté puisque le rapport g_m/g_d est égal à 32 contre 30 pour le HEMT à canal GaInAs/InP.



figure IV-25 : comparaison des conductances de sortie (a) et des contributions au courant des couches du canal (en sortie de zone de recess) (b) des HEMT à canaux composites dopé et non dopé ($V_{DS}=2V$).

Afin de comprendre l'influence du dopage de la couche d'InP dans le canal sur la conductance de sortie, nous avons tracé les contributions des couches de GaInAs et d'InP à la conduction du courant à la sortie de la région de recess à V_{DS} =2 V en fonction de V_{GS} pour les HEMT à canaux composites dopé et non dopé (figure IV-25-b). Pour des tensions allant de 0 V à -0,4 V, la couche de GaInAs participe à 85 % à la conduction du courant de drain et celle d'InP,

dopée ou non, à hauteur de 15 %. Dès V_{GS} =-0,4 V, en pinçant le canal, la contribution de la couche d'InP dopée devient plus importante que celle d'InP non dopéé. A V_{GS} =-1 V, elle contribue à 45 % alors que celle d'InP non dopée ne contribue qu'à 24 %. Comme la densité des événements ionisants est pratiquement identique dans les deux cas, on peut affirmer que l'augmentation de la conductance de sortie pour la structure comportant un canal composite dopé est uniquement liée à l'effet d'une conduction parasite. C'est d'ailleurs cet effet qui s'oppose au pincement du composant.

b) Résultats expérimentaux

Cette comparaison a été réalisée avec une technologie tricouche 0,15 μ m (fossé de grille de 300 nm). Les couches ne présentent pas de courant de fuite dans la couche tampon. On note une réduction de la résistance des contacts ohmiques en dopant le canal d'InP, puisque celle-ci passe de 0,19 Ω .mm à 0,13 Ω .mm. Avant *recess*, le courant drain-source (espacés de 2 μ m) atteint une valeur record de 1700 mA/mm (1300 mA/mm pour le canal composite non dopé). Les performances des transistors réalisés sur ces structures sont comparées dans le tableau IV-15.

Opération V _{DS} (V)/ V _{GS} (V)	V _p (∀)	I_{DS}* (mA/mm)	G_m (mS/mm)	g _m (mS/mm)	g a (mS/mm)	C GS (fF/mm)	C_{GD} (fF/mm)	f c (GHz)	f_T (GHz)
10261B2	-1,1	680	850	1100	75	970	90	180	150
1,5/-0,6 2/-0,6	-1,2	700	845	1050	55	1110	80	155	
10261C-C	-2,6	1180	700	940	130	790	95	190	145
1,5/-1,6 2/-1,6	-2,8	1200	695	860	80	850	75	160	

tableau IV-15 : résultats obtenus sur les composants des opérations 10261B2 et 10261C-C (2×50×0,13 μm^2), (*) courant de drain déterminé à $V_{GS}=0$ V.

L'opération 10261C ayant permis de comparer l'influence de la métallisation de grille (cf. chapitre III), les composants de l'opération 10261C-C ont reçu une grille Ti/Pt/Au ou aluminium, ce qui a permis de préserver la tension de pincement du composant mais aussi son courant. Malgré la grille Pt/Ti/Pt/Au, la tension de pincement des composants 10261B2 laisse penser que la diffusion de la métallisation a été très limitée. Différents points se dégagent de cette comparaison :

à canal ouvert, le HEMT à canal composite dopé délivre un courant supérieur à 1250 mA/mm contre 850 mA/mm pour le HEMT à canal composite non dopé (V_{DS} =2,5 V et V_{GS} =+0,4 V). Le courant maximum que nous avons mesuré est de 1380 mA/mm, mais les composants présentent alors des difficultés à pincer.

- même si les mesures hyperfréquences ne montrent aucune dégradation des résistances d'accès, on remarque sur la caractéristique I(V) représentée sur la figure IV-26-a, que la tension coude augmente significativement.
- les fréquences de coupure ne sont pas dégradées par rapport au canal composite non dopé. Cependant la transconductance est plus faible et la conductance de sortie est plus élevée. La meilleure fréquence de coupure f_{max} obtenue est de 200 GHz, valeur en retrait par rapport au canal composite non dopé.

Des mesures de puissance en classe A, à 60 GHz, ont été réalisées sur les composants de l'opération 10261C-C. Les évolutions de la puissance de sortie et du rendement de puissance ajoutée (PAE) avec la puissance d'entrée, mesurées à une tension de drain de 2,5 V et une tension de grille de -1,2 V, sont tracées sur la figure IV-26-b (MAG=9 dB @40 GHz et 7 dB @60 GHz). Le composant génère 355 mW/mm de puissance de sortie avec un gain linéaire de 6,2 dB, un rendement de drain de 28 % et un rendement de puissance ajoutée de 12 %. Au décibel de compression, la puissance est de 240 mW/mm.



figure IV-26 : caractéristiques $I_{DS}(V_{DS})$ et évolution $P_s(P_E)$ en classe A à $V_{DS}=2,5$ V et $V_{GS}=-1,2$ V pour le composant 10261C-C 13/7 (2×50×0,15 µm).

Fréquence (GHz)	Puissance (mW/mm)	PAE (%)	Gain (dB)	Référence
4	1100	63	15	Hughes [168]
7	900	76	22	Hughes [159]
10	840	58	12,7	Hughes [128]
18	750	53	11,9	Hughes [161]
20	620	46	12	Hughes [157]
60	380	30	4	Hughes [169]
60	355	12	3	IEMN [170]

tableau IV-16 : comparaison des performances en puissance des HEMT à canal composite $GaInAs/InP/InP n^+$.

Nous avons rassemblé dans le tableau IV-16 l'état de l'art des performances en puissance des HEMT à canal composite. Les puissances sont les puissances maximums, généralement obtenues à 3 dB de compression pour les transistors des Hughes Research Laboratories.

Comparé à l'état de l'art présenté au chapitre I, on remarque que, jusqu'à la bande K, les performances en puissance des HEMT à canal composite sont supérieures à celles des HEMT sur InP, et même à celles des HEMT GaAs, en terme de compromis puissance/PAE/gain. En effet, comme nous l'avons fait remarquer précédemment, les chercheurs de *Hughes* ont choisi un canal peu épais de GaInAs, ce qui leur permet de polariser le composant au-delà de 6 V, polarisation proche de celles répertoriées sur GaAs. Leurs composants présentent des tensions de claquage grille-drain supérieures à 10 V, contre 4 V pour les composants de l'opération 10261C-D (grilles aluminium). Ce choix est fait, bien sûr, au détriment de la densité de courant, puisque leurs composants, de longueur de grille 0,15 μ m (excepté pour le résultat à 4 GHz où la grille fait 0,25 μ m), délivrent à canal ouvert un peu plus de 600 mA/mm.

A 60 GHz, par contre, les résultats obtenus se placent dans l'état de l'art sur InP. Néanmoins, les laboratoires de *Hughes* n'ont publié qu'un seul résultat de puissance en bande V pour un HEMT à canal composite. Avec 355 mW/mm, nos résultats sont proches de ceux qu'ils ont obtenus, si l'on excepte le rendement de puissance ajoutée. En effet, la puissance de sortie maximale est atteinte bien au-dessus de ce décibel de compression (-2,5 dB), ce qui explique le faible rendement de puissance ajoutée comparé au rendement de drain. Cette particularité peut être imputée au faible rapport d'aspect (longueur de grille/distance grille-canal), défavorable à une faible conductance de sortie, ainsi qu'à la résistance de grille relativement élevée (780 Ω /mm).

3. Opérations 10470, 10471 et 10472

Le but de l'opération 10261C était d'évaluer les potentialités d'un canal composite dopé pour les applications de puissance. Comme les résultats obtenus, sans optimisation particulière de la topologie du composant, ont éveillé l'intérêt de l'équipe "composants de puissance", nous avons lancé trois opérations sur les canaux composites dopés (cf. tableau IV-17).

N° Opération	N° Epitaxie	R _{couche}	Canal
10470	G980210	262 Ω/carré	GalnAs/InP/InP n⁺
10471	G980211	205 Ω/carré	GalnAs/inP/InP n ⁺
10472	G980212	215 Ω/carré	GalnAs/InP/δ-doped

tableau IV-17 : opérations impliquées dans la seconde étude sur les canaux composites.

Les épitaxies présentées sur la figure IV-27 tirent parti des résultats précédents, des conclusions de la thèse de F. Diette, et de nombreuses simulations Schrödinger-Poisson. Les points
Chapitre IV - Optimisation de la structure épitaxiale du composant

communs entre ces épitaxies sont une couche tampon BT, un plan de dopage avant de 4.10¹² cm⁻², une barrière en AlInAs contraint (65 % d'aluminium) et un *cap layer* de GaInAs de 140 Å. Ils visent principalement à améliorer la tenue en tension des composants. Les structures des canaux composites, ainsi que les dopages arrière, répondent également à un souci de diminuer le courant de drain au profit de la tension de claquage grille-drain.

Les structures G980210 et G980211 incorporent un canal GaInAs/InP/InP n⁺ avec un dopage arrière total plus faible que celui de l'opération 10261C (10¹² contre 1,6.10¹² cm-2). Ces deux épitaxies diffèrent uniquement par l'épaisseur de GaInAs, qui a été diminuée pour la structure G980210, afin de faire remonter le premier niveau d'énergie dans le puits quantique et modifier ainsi la répartition de la population électronique dans le puits ainsi que le confinement des électrons. Conformément aux résultats présentés dans le tableau IV-12, la résistance carrée pâtit de cette réduction de canal.

La structure G980212 est proche de la G980210, excepté le dopage arrière, qui, s'il est de la même valeur, n'est plus réalisé par un dopage de l'InP, mais par un plan de dopage placé dans l'AlInAs au-dessous du subcanal d'InP. Il aurait été intéressant de vérifier les conclusions de l'IMEC [171], selon lesquelles un plan de dopage arrière permet d'absorber les électrons et les trous générés par l'ionisation par impact, et donc de réduire la conductance de sortie.



figure IV-27 : épitaxies G980210, G980211, G980212 (opérations 10470, 10471 et 10472).

Malheureusement, après réalisation des contacts ohmiques et des mésas, nous avons mesuré des courants de fuite dans la couche tampon de plusieurs dizaines de mA/mm. Nous avons donc décidé de ne pas poursuivre ces réalisations. Le tableau IV-18 résume donc les seules informations que nous avons pu extraire de ces opérations. Elles concernent les mesures réalisées sur les trèfles de Hall, les résistances des contacts ohmiques, les courants de drain et les tensions de claquage.

N° Opération	Ν_Η (10 ¹² cm ⁻²)	µ ́н (cm²/V.s)	R_{H couche} (Ω/carré)	R _C (Ω.mm)	<i>I_{SD} @V_{DS}=2V</i> (mA/mm)	<i>I_{SD} @V_{DS}≕3V</i> (mA/mm)	V _{BD SD} (V)
10470	6,15	4060	251	0,245	1170	1200	3,5
10471	5,74	5555	196	0,176	1180	1380	3,5
10472	4,65	6250	215	0,200	1000	1200	4

tableau IV-18 : mesures réalisées à 300 K sur les opérations 10470, 10471 et 10472, les courants de drain et les tensions de claquage ont été mesurés entre deux contacts obmiques espacés de 2 µm (sans fossé de grille).

Les résistances carrées obtenues par effet Hall correspondent approximativement à celles déterminées après épitaxie. Si on compare les deux structures comportant un subcanal d'InP dopé, il est intéressant de constater qu'en réduisant l'épaisseur du canal on réduit la mobilité mais on augmente la densité électronique. En remplaçant l'InP dopé par un plan de dopage arrière, on gagne en mobilité mais au détriment de la densité de charges. Globalement, on peut remarquer que les densités électroniques sont élevées mais que les mobilités sont plutôt faibles comparé à un canal de GaInAs. Le *cap layer* dopé et épais de ces couches peut expliquer en partie ces valeurs.

Les résistances des contacts ohmiques évoluent de la même façon que la résistance carrée, c'est-à-dire qu'elles se dégradent en réduisant l'épaisseur du canal de GaInAs, ou en remplaçant le subcanal d'InP dopé par un plan de dopage arrière. Dans le premier cas, on réduit, comme prévu, le courant maximum de drain, qui est d'ailleurs beaucoup moins élevé que ce que nous avions mesuré sur l'opération 10261C. La tension de claquage source-drain (V_{BD SD}) est logiquement améliorée lorsque l'on ne dope pas l'InP. Ces résultats ne donnent cependant aucune information sur les éventuelles performances des transistors.

Cette issue est d'autant plus regrettable, qu'à l'occasion de l'utilisation de notre nouveau masque (Duke3D), nous avions prévu d'étudier l'influence de la distance grille-drain (de 0,6 μ m à 1,6 μ m), en fixant la distance grille-source à 0,6 μ m, mais aussi de faire varier la longueur de grille de 0,1 à 0,25 μ m en fonction du développement du transistor.

4. Conclusion

Sans optimisation particulière pour la puissance, nous avons montré qu'il était possible d'obtenir des résultats intéressants avec un HEMT à canal composite dopé [170, 172]. Cette performance se situe dans une démarche "beaucoup de courant, à faible tension de drain", intéressante pour les applications nécessitant une faible consommation. Néanmoins, dans l'optique d'améliorer cette performance (surtout le rendement de puissance ajoutée), nous avons lancé trois opérations supplémentaires qui n'ont malheureusement pas abouti. Cette étude, qui devrait être reprise par mes successeurs, permettra sans doute de confirmer l'intérêt des HEMT à canal composite pour les applications de puissance. Cependant, il existera toujours un compromis entre le courant et la tension de claquage. Or, pour les applications en gamme d'ondes millimétriques, un tel choix reste toujours d'actualité.

En ce qui concerne le canal composite non dopé, nous avons montré que les performances des composants étaient notablement améliorées sans qu'aucun inconvénient n'ait été observé : une meilleure transconductance, une meilleure conductance de sortie et un faible courant de grille. L'impact sur la fréquence maximale d'oscillation et sur le gain en tension est important, ce qui représente un atout pour la réalisation de circuits MMIC [173]. En effet, en augmentant le gain des composants, il est possible de réduire le nombre d'étages d'un amplificateur, ce qui est toujours favorable au facteur de bruit du circuit. Ces résultats demandent l'extension de notre travail vers la réalisation d'une structure plus adaptée que celle que nous avons étudiée pour les applications faible bruit. Notons également qu'un canal composite $Ga_{1-x}In_xAs/Ga_{0,47}In_{0,53}As$ est une solution intéressante pour pallier à l'épaisseur critique des canaux pseudomorphiques [174].

On peut également se demander si les meilleures performances du HEMT à canal composite ne sont pas aussi dues à un meilleur confinement des électrons dans le canal de GaInAs, puisque ce dernier est deux fois moins épais que pour la structure conventionnelle. C'est pourquoi nous avons entrepris la réalisation de HEMT conventionnels comportant un canal de GaInAs moins épais.

C. Canal de GaInAs de 150 Å et plan de dopage de 4.10¹² cm⁻²

Un moyen, pour augmenter l'énergie effective de la bande interdite d'un canal, est d'introduire une quantification de l'énergie en ramenant l'épaisseur de ce canal jusqu'à des dimensions comparables à la longueur d'onde de l'électron [175]. Expérimentalement, il a été montré que pour les puits quantiques GaInAs/AlInAs, la longueur d'onde du pic de photoluminescence (Ee₁-Ehh₁) décroît lorsque l'on réduit l'épaisseur du puits [176].

En ce qui concerne l'impact sur les performances des transistors, il est démontré depuis longtemps, qu'en réduisant l'épaisseur du canal de GaInAs, on améliore la tension de claquage des composants, ainsi que leur conductance de sortie [177, 178]. Cela a également été mis en évidence plus récemment dans le système InAs/AlSb par Bolognesi *et al* [179, 180]. En effet, en augmentant le gap effectif du canal, on réduit le phénomène d'ionisation par impact. La contrepartie (cf. tableau IV-12) est qu'en rétrécissant le canal, on y réduit la densité de charges, mais aussi la mobilité électronique, ce qui est préjudiciable à la résistance carrée de la couche et donc au courant, aux résistances d'accès et à la transconductance. Comme nous l'avons vu, cela peut cependant s'avérer être un choix judicieux pour les transistors de puissance, dans la mesure où la tension de claquage d'un composant peut être doublée, sa conductance de sortie divisée par 10, et son gain en tension multiplié par 3 [177]. Fidèles à nos objectifs, nous avons voulu évaluer l'impact de ce paramètre sur les performances des transistors faible bruit. Conjointement, estimant que le dopage de nos structures pouvait être trop élevé, nous l'avons réduit. Nous avons lancé trois opérations :

N° Opération	N° Epitaxie	R _{couche}	Canal / Dopage
10420	S970334	170 Ω/carré	150 Å / 5.10 ¹² cm ⁻²
10421	S970335	173 Ω/carré	200 Å / 4.10 ¹² cm ⁻²
10422	S970336	180 Ω/carré	150 Å / 4.10 ¹² cm ⁻²

tableau IV-19 : étude sur l'épaisseur du canal de GaInAs et sur la valeur du plan de dopage.

Toutes les couches de ces opérations comportent une couche tampon épitaxiée à basse température ainsi qu'une barrière Schottky de 150 Å. Pour les opérations 10420 et 10422, le canal a été réduit à 150 Å, dans la mesure où il semblerait que cette valeur soit une limite si on ne veut pas dégrader la mobilité [103]. Rappelons que les dopages effectifs sont supérieurs de 10 % à ceux demandés (5,5 pour 5 et 4,5 pour 4). Les résistances carrées des épitaxies sont peu différentes, même si on note une légère augmentation en réduisant le canal et le dopage.

1. Résultats expérimentaux

Suite à la péremption d'une résine optique, la pollution de l'épitaxie S970334 n'a permis ni la réalisation de transistors, ni la réalisation de mesures de Hall. Les mesures de Hall sur les couches S970335 et S970336, ainsi que les paramètres mesurables avant dépôt de la grille, sur toutes les opérations, sont condensés dans le tableau IV-20.

N° Opération	Ν_Η (10 ¹² cm ⁻²)	µ н (cm²/V.s)	R_{H couche} (Ω/carré)	R _C (Ω.mm)	I_{SD}
10420			-	0,13	1300
10421	3,40	10300	179	0,17	1150
10422	3,38	9965	186	0,21	1150

tableau IV-20 : mesures réalisées à 300 K sur les opérations 10420, 10421 et 10422 ; les courants de drain ont été mesurés, avant recess, entre deux contacts ohmiques espacés de 2 μm.

On remarque que les résistances des contacts ohmiques régressent significativement en réduisant le dopage. Le courant avant *recess* est également affecté puisqu'il décroît de 1,3 A/mm (10420) à environ 1,15 A/mm (10421 et 10422). Ce courant était d'environ 1,5 A/mm pour un plan de 5.10¹² cm⁻² et un canal de 200 Å pour les opérations 10417 et 10418.

Chapitre IV - Optimisation de la structure épitaxiale du composant

En rétrécissant le canal, on voit que la résistance carrée augmente très peu (3,9 %). Ceci est plutôt dû à une légère réduction de la mobilité (3,3 %) qu'à une très faible diminution de la densité de charges (0,6 %).

		10421 A1	10422 A1	Evolution (%)
V _p	(V) .	-0,80	-0,63	-21
I _{DS} *	(mA/mm)	520	445	-14
G _m	(mS/mm)	865	850	-1,7
g _m	(mS/mm)	1340	1320	-1,5
g d	(mS/mm)	125	100	-20
g _,/ g _d		10,7	13,2	23
R _m	(Ω/mm)	240	230	-4,2
R _s	(Ω.mm)	0,35	0,38	8,6
R _D	(Ω.mm)	0,35	0,40	14,3
C _{GS}	(fF/mm)	763	775	1,5
C _{GD}	(fF/mm)	114	124	8,8
C_{GS}/C_{GD}		6,7	6,3	-6
f _c	(GHz)	279	271	-2,9
f _T	(GHz)	187	184	-1,6
H ₂₁ ²	@2GHz (dB)	39,0	38,5	-1,3
H ₂₁ ²	@40GHz (dB)	13,8	13,5	-2,2
U	@40GHz (dB)	19	19,2	1
MSG	@40GHz (dB)	14,1	13,8	-2,1

Les performances de transistors de longueur de grille 0,1 µm sont comparées dans le tableau IV-21.

tableau IV-21 : résultats obtenus sur les composants des opérations 10421A1 et 10422A1 (2×50×0,1 μm^2), $V_{DS}=1 V$ et $V_{GS}=-0,2 V$, (*) courant de drain déterminé à $V_{DS}=1 V$ et $V_{GS}=0 V$.

Nous ne tenons compte pour l'analyse que des paramètres qui ont évolué de ± 5 %. On s'aperçoit qu'en réduisant l'épaisseur du canal, la tension de pincement diminue de 20 % ; ceci est cohérent avec une réduction du courant de drain, qui n'a d'ailleurs pas été observée avant *recess*. Les résistances d'accès sont dégradées, mais on note une diminution importante de la conductance de sortie (cf. figure IV-28-a). La transconductance étant inchangée, le gain en tension augmente quasiment de 25 %. Les performances en fréquence évoluent peu. Les valeurs des capacités sont proches, on note seulement une augmentation de 9 % de C_{GD} . La figure IV-28-b représente les évolutions des capacités C_{GS} et C_{GD} en fonction de la tension de grille. La caractéristique C_{GS} du HEMT à canal de 150 Å est toujours au-dessous de celle du HEMT à canal 200 Å ce qui confirme la plus faible densité de charges dans le gaz.



figure IV-28 : comparaison des évolutions des conductances et des capacités hyperfréquences en fonction de V_{GS} entre un canal de 200 Å (10421A1L4C3D4) et un canal de 150 Å (10422A1L2C4C2), transistors 0,1×2×50 µm² polarisés à V_{DS} =1 V.

2. Conclusion

Les résultats que nous avons obtenus montrent qu'en réduisant l'épaisseur du canal de 200 Å à 150 Å, on réduit la tension de pincement et la conductance de sortie de 20 %. Puisque la transconductance ne change pas, on note une augmentation du gain en tension d'environ 25 %. Malgré une légère dégradation des résistances d'accès, les performances en fréquence sont quasiment inchangées. Les mesures de bruit, présentées dans le paragraphe suivant, montrent qu'une réduction de l'épaisseur du canal semble être légèrement favorable. Ces résultats sont cohérents avec une amélioration du confinement électronique dans le canal, mais également avec une réduction de la distance entre la grille et le gaz électronique. Pour compenser les quelques inconvénients de cette réduction, on peut envisager d'augmenter légèrement la valeur du plan de dopage à une valeur effective de 5.10¹² cm⁻².

Cette étude a également permis de valider une technologie de grille 0,1 μ m, de faible résistivité (< 250 Ω /mm) sur des épitaxies saines. L'issue est satisfaisante puisque nous enregistrons des fréquences de coupure intrinsèques f_c voisines de 300 GHz, ainsi que des fréquences de coupure f_T d'environ 190 GHz, des valeurs qui sont à l'état de l'art.

Analysons maintenant les performances en bruit de quelques transistors.

VII. MESURES DE BRUIT

Des mesures de bruit sur 50 Ω (F₅₀, G₅₀) ont été réalisées sur les composants des opérations 10261B2, 10417A, 10421A1 et 10422A1. Les composants de l'opération 10261B2 ont été caractérisés à "basse fréquence" (6-19 GHz) et à 60 GHz. Les composants des autres opérations ont, en plus, été mesurés à 94 GHz. Les résultats de ces mesures sont représentés sur la figure IV-29 (18 Ghz), la figure IV-30(60 GHz), et la figure IV-31 (94 GHz). Ils concernent les composants 10261B2 L8C18 (0,15×2×50 μ m²), 10417A L2C20 (0,13×2×50 μ m²), 10421A1 L4C3 D4 (0,1×2×50 μ m²) et 10422A1 L3C2 C4 (0,1×2×50 μ m²).

Avant de commenter ces mesures, il faut rappeler que les valeurs du facteur de bruit et du gain sur 50 Ω s'approchent plus ou moins du facteur de bruit minimum et du gain associé suivant que le composant est plus ou moins adapté sur 50 Ω . Néanmoins, on peut estimer que pour un développement de 100 μ m, les composants ne sont pas trop éloignés de l'adaptation sur 50 Ω . Il n'est donc pas trop hasardeux de vouloir comparer les résultats de mesures F₅₀ et G₅₀.

Nous avons rassemblé dans le tableau IV-22, les valeurs minimum de F_{50} et les gains associés G_{50} pour chaque composant (le courant de drain est précisé), ainsi que des caractéristiques du schéma équivalent qui interviennent dans l'expression du bruit (cf. équation I-47 du chapitre I). Alors que les transconductances et les résistances d'accès sont comparables, on peut noter l'influence de la fréquence de coupure et surtout de la résistance de grille, qui conditionne directement la valeur de la fréquence maximale d'oscillation. Ces deux paramètres sont donc déterminants pour les performances en bruit des transistors.

Composant	V _{DS} (V)	f _c (GHz)	g _m (mS/mm)	R _S (Ω.mm)	R _m (Ω/mm)		F 50 (dB)			G 50 (dB)		I_{DS} (mA/mm)
Fréquence (GHz)				-		18	60	94	18	60	94	
10261B2 L8C18	1,5	160	1110	0,24	780	2,5	3,9	-	13,3	3,7	-	75
10417A L2C20	1	190	1400	0,34	300	1,3	4,5	5,6	17	7,6	2,6	90
10421A L4C3 D4	1	280	1350	0,35	240	1,5	3,9	5,2	15,5	7,1	2,1	100
10422A L3C2 C4	1	270	1310	0,37	230	1,1	3,9	4,7	16,3	7,2	2,5	100

tableau IV-22 : corrélation entre les performances en bruit sur 50 Ω , à 18, 60 et 94 GHz des transistors et certaines caractéristiques de leur schéma équivalent, obtenues à la tension de grille donnant la transconductance maximale [10261B2 (V_{GS} =-0,6 V), 10417A (V_{GS} =-0,1 V), 10421A1 (V_{GS} =-0,2 V) et 10422A1 (V_{GS} =-0,2 V)].

On remarque également que les performances en bruit du HEMT à canal composite (10261B2 L8C18) sont intéressantes dans la mesure où elles sont pénalisées par une faible fréquence de coupure (due à une tension de drain plus élevée) et par une forte résistance de grille. De plus, corrélativement à la tension de pincement, le minimum de bruit est obtenu pour une tension de grille plus importante que pour les autres composants (-0,6 V au lieu de -0,2 V), ce qui est défavorable au facteur de bruit [181]. Les autres composants, qui ont des schémas équivalents proches, montrent des performances en bruit équivalentes. Les meilleurs résultats sont ceux de l'opération 10422A1 avec une valeur de F_{50} de 4,7 dB et un gain G_{50} de 2,5 dB à 94 GHz. D'après les extrapolations des mesures de bruit "basse fréquence", cela aboutirait à des facteurs de bruit minimum compris entre 0,5 et 0,8 dB à 18 GHz, 1,5 et 2 dB à 60 GHz et 2,5 et 3 dB à 94 GHz. Ces valeurs correspondent à l'état de l'art.



figure IV-29 : comparaison des évolutions, à 18 GHz, du facteur de bruit F_{50} et du gain G_{50} en fonction du courant de drain, pour les composants des opérations 10261B2, 10417A, 10421A1 et 10422A1, $(V_{DS}=1 V \text{ sauf } 10261B2 \text{ où } V_{DS}=1,5 V).$



figure IV-30 : comparaison des évolutions, à 60 GHz, du facteur de bruit F_{50} et du gain G_{50} en fonction du courant de drain, pour les composants des opérations 10261B2, 10417A, 10421A1 et 10422A1, $(V_{DS}=1 V \text{ sauf } 10261B2 \text{ où } V_{DS}=1,5 V).$



figure IV-31 : comparaison des évolutions, à 94 GHz, du facteur de bruit F_{50} et du gain G_{50} en fonction du courant de drain, pour les composants des opérations 10261B2, 10417A, 10421A1 et 10422A1, $(V_{DS}=1 V \text{ sauf } 10261B2 \text{ où } V_{DS}=1,5 V).$

VIII. CONCLUSION ET PERSPECTIVES

Les opérations technologiques que nous avons réalisées au cours de ce travail ont été émaillées de nombreuses difficultés. Parmi elles, on peut distinguer les problèmes liés au matériau de ceux liés à la technologie.

Le principal problème que nous avons connu, concernant le matériau, est la présence de courants de fuite dans la couche tampon, courants liés à la mauvaise qualité des substrats. Ce problème a concerné 50 % des épitaxies que nous avons utilisées (11/22) et un peu plus d'un tiers des couches sur lesquelles ont été réalisé des composants, c'est-à-dire ayant reçu une grille (7/22). Certes, l'ampleur de ces courants a beaucoup varié d'une épitaxie à l'autre et les conséquences en ont été identifiées. Au-delà des difficultés à conclure sur l'impact de telle ou telle épitaxie, cela pose le problème de la qualité des substrats InP pour les applications transistor. En effet, à moins que ce problème ne concerne que notre laboratoire (des informations provenant de l'extérieur tendent à prouver le contraire), on voit mal comment une filière pourrait se développer si un tel handicap n'était pas résolu. Le développement d'une filière AlInAs/GaInAs métamorphique sur GaAs présentant des performances proches de la filière InP représente donc un enjeu important.

Au début de notre travail, nous croyions disposer d'une technologie suffisamment mature pour lancer une optimisation de structure. Malheureusement, le développement d'une technologie fiable (travail présenté au chapitre précédent) s'est déroulé sur toute la durée de notre travail et ce, au détriment de l'optimisation de structure. A part le problème de la diffusion des grilles Pt/Ti/Pt/Au, l'impact de la technologie a pu être minimisé en appliquant systématiquement la même technologie à toutes les couches d'une même étude. Cependant, on pourra toujours reprocher à ce type d'étude d'intervenir trop tôt par rapport à l'état de la technologie.

Néanmoins, les résultats obtenus nous permettent de conclure quant à l'intérêt de telle ou telle modification structurale :

- l'étude sur l'optimisation de la couche tampon s'est soldée par un échec. Le buffer basse température, que nous intégrons aujourd'hui à toutes nos épitaxies, a, certes un impact (amélioration de la résistance carrée), mais ce n'est pas celui escompté et nous ne le comprenons pas.
- l'étude sur les barrières Schottky AlInP, même si elle n'a pas fourni les résultats attendus, a montré les potentialités de ce matériau. Pour avancer dans cette voie, il faudrait reprendre cette étude à la base, c'est-à-dire par une étude de croissance (interface AlInAs/AlInP) et la réalisation de diodes.
- I'étude sur les canaux est, sans aucun doute, celle qui nous a apporté les meilleurs résultats. Nous avons confirmé les fortes potentialités des HEMT à canal composite GaInAs/InP/InP n⁺ pour la puissance en réalisant une performance se situant à l'état de l'art (355 mW/mm à 60 GHz). Nous pouvons également conclure qu'un canal composite GaInAs/InP est intéressant pour les applications faible bruit, dans la mesure où une telle structure ne semble présenter que des avantages (faible conductance de sortie, transconductance élevée, faible courant de grille, etc.). Il reste cependant à vérifier que la particularité du transport dans le canal composite ne nuit pas au facteur de bruit du transistor. Enfin, nous avons montré que des optimisations fines de la structure conventionnelle (dopage, épaisseur du canal) pouvaient avoir un impact non négligeable sur les performances des composants.

Au-delà de ces conclusions, il nous appartient également de proposer des structures finales, et de penser à la continuité de notre travail. L'issue logique d'une étude sur un composant actif est, bien sûr, la réalisation d'un circuit MMIC. Ce projet a été mené, nous le présenterons dans notre dernier chapitre. Cependant, il y a toujours des améliorations à apporter et des études à poursuivre sur le transistor.

Une structure pour la puissance

Les structures à canaux composites, que nous avions prévu d'étudier dans le cadre des opérations 10470, 10471 et 10472, nous paraissent susceptibles de donner des résultats tout à fait intéressants pour l'amplification de puissance en gamme d'ondes millimétriques. Elles doivent permettre d'obtenir un bon compromis entre courant et tenue en tension. Ces structures comportent cependant des barrières AlInAs pseudomorphiques à fort taux d'aluminium (65 %), ce qui présentera sans doute un problème pour la fiabilité des composants. Il serait donc judicieux de

réaliser des structures à canal composite comportant une barrière AlInP avec 30 % d'aluminium par exemple. Enfin, le problème du *cap layer* reste d'actualité pour les applications de puissance. Faut-il utiliser une couche fine ou épaisse, fortement dopée ou non ? Bien que nous n'ayons pas travaillé suffisamment sur cet aspect pour conclure, notre seul *process* ayant utilisé une couche non dopée (opération 10365) a donné les meilleurs résultats de claquage de diode.

Une structure pour le faible bruit

Comme nous le verrons dans le chapitre V, une structure AlInAs/GaInAs adaptée en maille sur InP répond au cahier des charges pour la réalisation de circuits faible bruit. Il convient simplement d'adapter l'épaisseur de la barrière d'AlInAs à la tension de pincement souhaitée. On peut également chercher le meilleur compromis entre l'épaisseur du canal et le dopage du plan avant. Un *cap layer* déplété par le potentiel de surface semble être la solution pour les structures faible bruit. On peut également s'interroger sur l'épaisseur optimale de cette couche, dans la mesure où 100 Å est peut-être une valeur un peu élevée si l'on veut dépléter complètement le *cap layer*. 70 Å serait sans doute une épaisseur plus adaptée.

Enfin, les bonnes performances des composants conventionnels n'interdisent pas d'étudier les potentialités d'un canal composite ou d'une barrière AlInP (20 % d'aluminium) pour les applications faible bruit. Il est, en effet, toujours intéressant de réduire la conductance de sortie ainsi que le courant de grille, et de bénéficier d'une gravure sélective du *cap layer*.

Une technologie de grille 50 nm autoalignée

L'amélioration de la topologie du composant est le prolongement de l'optimisation d'une structure. Des résultats spectaculaires, mais peu nombreux, ont été obtenus avec des grilles très courtes sur lesquelles sont autoalignés les contacts ohmiques [182, 183]. Dans l'état actuel de notre technologie, nous pouvons envisager sérieusement une telle réalisation. Nous avons, par ailleurs lancé des opérations dans ce sens (10327 et 10328) qui demandent à être poursuivies. En effet, les masques existent (Vénus) et le *process* a été conceptualisé. Cependant, il est évident qu'une optimisation de la structure doit être entreprise, afin de bénéficier au maximum des avantages d'un composant possédant une grille de 50 nm dans un espace source-drain inférieur à 500 nm. Là encore, il est fort possible qu'un canal composite puisse apporter une solution aux problèmes de canal court.

Du pseudomorphique vers les antimoniures

Tout au long de notre thèse, nous avons travaillé avec un canal de GaInAs adapté en maille sur InP. Si l'on veut monter en fréquence, sans réduire la longueur de grille, il convient d'utiliser des matériaux à forte mobilité. De nombreux travaux ont été réalisés sur les canaux pseudomorphiques à fort taux d'indium et les canaux InAs [184, 185, 186, 187] sur substrat InP, mais les problèmes de contrainte limitent le développement de ces structures. C'est pourquoi, la filière AlGaSb/InAs/GaSb métamorphique sur GaAs [188, 189], dont l'étude a été récemment entreprise [190], présente un grand intérêt pour le développement de composants à très haute mobilité électronique. On peut effectivement envisager la réalisation de composants très faible bruit pour la réalisation de MMIC fonctionnant à des fréquences supérieures à 200 GHz.

IX. BIBLIOGRAPHIE

- T. P. PEARSALL, R. HENDEL, P. O'CONNOR, K. ALAVI, AND A. Y. CHO "Selectively-Doped Al_{0.48}In_{0.52}As/Ga_{0.47}In_{0.53}As Heterostructure Field Effect Transistor" IEEE Electron Device Letters, Vol. EDL-4, No. 1, January 1983, pp. 5-8
- T. ITOH, A. S. BROWN, L. H. CAMNITZ, G. W. WICKS, J. D. BERRY AND L. F. EASTMAN
 "A Recessed Gate Al_{0.48}In_{0.52}As/Ga_{0.47}In_{0.53}As Modulation Doped Field Effect Transistor"
 Proceedings of the IEEE Cornel Conference on Advanced Concepts in High Speed Semiconductor Devices and Circuits, New York (USA), 29-31 July 1985, pp. 92-101
- K. S. SEO, P. K. BHATTACHARYA, AND Y. NASHIMOTO
 "A In_{0.53}Ga_{0.47}As-In_{0.52}Al_{0.48}As Single Quantum Well Field-Effect Transistor" IEEE Electron Device Letters, Vol. EDL-6, No. 12, December 1985, pp. 642-644
- L. F. EASTMAN
 "III-V heterojunction field effect transistor using indium alloys" Proceedings of the 1986 International Electron Devices Meeting, pp. 456-459
- F. DIETTE
 "Etude des transistors à effet de champ de type HEMT sur substrats GaAs et InP pour l'amplification de puissance en gamme millimétrique"
 Thèse de Doctorat Electronique de l'Université des Sciences et Technologies de Lille, 5 Janvier 1998
- P. CHEVALIER
 "Origines physiques d'une conductance de sortie élevée et du claquage dans les HEMT AlInAs/GaInAs/InP: l'ionisation par impact. Quelles sont les améliorations possibles ?"
 Rapport interne de synthèse, IEMN, 20 Décembre 1995
- J. B. KUANG, P. J. TASKER, Y. K. CHEN, G. W. WANG, L. F. EASTMAN, O. A. AINA, H. HIER, A. FATHIMULLA "I/V anomality and device performance of submicrometre-gate Ga_{0.47}In_{0.53}As/Al_{0.48}In_{0.52}As HEMT" Electronics Letters, Vol. 24, No. 25, 8th December 1988, pp. 1571-1572
- 8 J. B. KUANG, P. J. TASKER, Y. K. CHEN, G. W. WANG, L. F. EASTMAN, O. A. AINA, H. HIER, AND A. FATHIMULLA "Kink Effect in Submicrometer-Gate MBE-Grown InAlAs/InGaAs/InAlAs Heterojunction MESFET's" IEEE Electron Device Letters, Vol. 9, No. 12, December 1988, pp. 630-632
- J. M. DUMAS, P. AUDREN, M. P. FAVENNEC, D. LECROSNIER, S. R. BAHL AND J. A. DEL ALAMO
 "An investigation of deep levels in InAlAs/n+-InGaAs heterostructures FET's"
 Proceedings of the 5th IEEE International Conference on Indium Phosphide and Related Materials, Paris, 1993, pp. 255-258
- W. KRUPPA AND J. B. BOOS
 "Transient response measurement of kink effect in InAlAs/InGaAs/InP HEMTs" Electronics Letters, Vol. 30, No. 4, 17th February 1994, pp. 368-369
- A. SYLVESTRE, Y. JIN, J. P. PRASEUTH, P. CROZAT, R. ADDE, A. DE LUSTRAC
 "Effets de piégeage dans les TEGFETs à grille courte (Al,Ga)InAs/InP et leur évolution avec la température" Journées Nationales de Microélectronique et d'Optoélectronique, Ecully, France, Juin 1994, pp. 123-124
- K. REZZOUG, F. DUCROQUET, S. ABADOU, G. GUILLOT
 "Défauts profonds dans les transistors à effet de champ à hétérojonction AlInAs/GaAlInAs/InP"
 Journées Nationales de Microélectronique et d'Optoélectronique, Ecully, France, Juin 1994, pp. 127-128
- J. M. DUMAS, P. AUDREN, M. P. FAVENNEC, C. VUCHENER AND D. LECROSNIER
 "A study of parasitic effects in MBE-grown InAlAs/InGaAs/InAlAs HEMT's"
 Proceedings of the 5th IEEE International Conference on Indium Phosphide and Related Materials, Paris, (France) 1993, pp. 420-423
- A. GAUTHIER-LEVINE, P. AUDREN, G. POST, M. P. FAVENNEC AND J. M. DUMAS
 "A study of trap related drain lag effects in InP HFETs"
 Proceedings of the 8th IEEE International Conference on Indium Phosphide and Related Materials, Schwäbisch Gmünd (Germany), 1996, pp. 670-673

- W. KRUPPA AND J. B. BOOS
 "Sinusoidal and transient response of traps in double-recessed InAlAs/InGaAs/InP HEMTs"
 Proceedings of the 5th IEEE International Conference on Indium Phosphide and Related Materials, Paris, 1993, pp. 251-254
- V. SOMMER, J. HEDRICH, K. WEIGEL, O. PERILLEUX AND K. HEIME
 "Observation and modelling of RTS in InAlAs/InGaAs/InP HFETs" Solid-State Electronics, Vol. 38, No. 11, 1995, pp. 1917-1922
- G. G ZHOU, A. FISCHER COLBRIE, J. MILLER, Y.-C. PAO, B. HUGHES, L STUDEBAKER AND J. S HARRIS JR.
 "High output conductance of InAlAs/InGaAs/InP MODFET due to weak impact ionization in the InGaAs channel" International Electron Devices Meeting 1991. Technical Digest, Washington, DC, USA, 8-11 Dec. 1991, pp. 247-250
- Y.-C PAO, J. S. HARRIS JR.
 "Physical origin of the high output conductance in In_{0.52}Al_{0.48}As/In_{0.53}Ga_{0.47}As/InP HEMTs"
 Proceedings of the 3rd IEEE International Conference on Indium Phosphide and Related Materials, Cardiff (UK), 8-11 April 1991, pp. 344-348
- H.-F. CHAU, D. PAVLIDIS, AND K. TOMIZAWA
 "Theoretical Analysis of HEMT Breakdown Dependence on Device Design Parameters" IEEE Transaction on Electron Devices, Vol. 38, No. 2, February 1991, pp. 213-221
- 20 E. ZANONI, M. MANFREDI, S. BIGLIARDI, A. PACCAGNELLA, P. PISONI, C. TEDESCO, AND C. CANALI "Impact Ionization and Light Emission in AlGaAs/GaAs HEMT's" IEEE Transaction on Electron Devices, Vol. 39, No. 8, August 1992, pp. 1849-1857
- Y. HORI AND M. KUZUHARA
 "Improved Model for Kink Effect in AlGaAs/InGaAs Heterojunction FETs"
 IEEE Transactions on Electron Devices, Vol. 41, No. 12, December 1994, pp. 2262-2267
- G. G. ZHOU, A. FISCHER-COLBRIE AND J. S. HARRIS
 "I-V kink in InAlAs/InGaAs MODFETs due to weak impact ionization process in the InGaAs channel"
 Proceedings of 1994 IEEE 6th International Conference on Indium Phosphide and Related Materials, Santa Barbara (USA), 27-31 March 1994, pp. 435-438
- 23 J. WOODHEAD, M. REDDY AND J. P. R. DAVID Electroluminescence from InGaAs/InAlAs HEMTs Electronics Letters, 7th July 1994, Vol. 30, No. 14, pp. 1181-1183
- A. GAUTHIER-LEVINE, G. POST, J. DÉCOBERT, P. AUDREN AND J. M. DUMAS
 "A study of buffer layers in a double channel InP-HFET structure"
 Proceedings of the 9th IEEE International Conference on Indium Phosphide and Related Materials, Cape Cod (USA), 1997, pp. 125-128
- B. GEORGESCU, M. A. PY, A. SOUIFI, G. POST, AND G. GUILLOT
 "New Aspects and Mechanism of Kink Effect in InAlAs/InGaAs/InP Inverted HFET's" IEEE Electron Device Letters, Vol. 19, No. 5, May 1998, pp. 154-156
- W. KRUPPA AND J. B. BOOS
 "Examination of the Kink Effect in InAlAs/InGaAs/InP HEMTs Using Sinusoidal and Transient Excitation" IEEE Transactions on Electron Devices, Vol. 42, No. 10, October 1995, pp. 1717-1723
- A. N. ERNST, M. H. SOMMERVILLE, AND J. A. DEL ALAMO
 "Dynamics of the Kink Effect in InAlAs/InGaAs HEMTs"
 Proceedings of the 9th IEEE International Conference on Indium Phosphide and Related Materials, Cape Cod (USA), 1997, pp. 353-356
- A. N. ERNST, M. H. SOMMERVILLE, AND J. A. DEL ALAMO
 "Dynamics of the Kink Effect in InAlAs/InGaAs HEMT's" IEEE Electron Device Letters, Vol. 18, No. 12, December 1997, pp. 613-615
- 29 T. AKAZAKI, H. TAKAYAGANI, AND T. ENOKI "Kink Effect in an InAs-Inserted-Channel InAlAs/InGaAs Inverted HEMT at Low Temperature" IEEE Electron Device Letters, Vol. 17, No. 7, July 1996, pp. 378-380
- 30 T. SUEMITSU, T. ENOKI, M. TOMIZAWA, N. SHIGEKAWA, AND Y. ISHII "Mechanism and structural dependence of kink phenomena in InAlAs/InGaAs HEMTs" Proceedings of the 9th IEEE International Conference on Indium Phosphide and Related Materials, Cape Cod (USA), 1997, pp. 365-368
- F. DESSENNE
 "Etude théorique et optimisation de transistors à effet de champ de la filière InP et de la filière GaN" Thèse de Doctorat Electronique, Université des Sciences et Technologies de Lille, 13 Février 1998
- 32 P. BOUREL, M. BADIROU, F. DESSENNE, J. L. THOBEL AND R. FAUQUEMBERGUE "A Monte-Carlo Study of Impact Ionisation in InP LM-HEMT" Proceedings of 4th International Seminar on Simulation of Devices and Technologies, Berg-en-Dal (South Africa),15-17 November 1995, pp. 50-53

- 33 N. SHIGEKAWA, T. ENOKI, T. FURUTA, AND H. HITO "Electroluminescence of InAlAs/InGaAs HEMT's Lattice-Matched to InP Substrates." IEEE Electron Device Letters, Vol. 16, No. 11, November 1995, pp. 515-517
- P. BOUREL, F. DESSENNE, J. L. THOBEL, M. CHAREF, R. FAUQUEMBERGUE
 "Etude par la méthode de Monte-Carlo de l'ionisation par choc dans les matériaux de la filière InP. Influence sur les performances des HEMT"
 9^{èmes} Journées Nationales Microondes, Paris (France), 4-6 Avril 1995, 1B3
- C. HEEDT, F. BUCHALI, W. PROST, D. FRITZSCHE, H. NICKEL, F. J. TEGUDE
 "Characterization of impact-ionization in InAlAs/InGaAs/InP HEMT structures using a novel photocurrent-measurement technique"
 Proceedings of the 5th International Conference on Indium Phosphide and Related Materials, Paris (France) ,19-22 April 1993, pp. 247-250
- 36 G. BERTHOLD, M. MASTRAPASQUA, C. CANALI, N. MANFREDI, E. ZANONI, S. R. BAHL AND J. A. DEL ALAMO "Electron and hole real space transfer in InAlAs/InGaAs heterostructure device" Proceedings of the 24th European Solid-State Device Research Conference (ESSDERC'94), pp. 631-634
- 37 G. BERTHOLD, E. ZANONI, C. CANALI, M. PAVESI, M. PECCHINI, M. MANFREDI, S. R. BAHL AND J. A. DEL ALAMO "Impact Ionization and Light Emission in InAlAs/InGaAs Heterostructure Field-Effect Transistors" IEEE Transactions On Electron Devices, Vol. 42, No. 4, April 1995, pp. 752-759
- A. A. MOOLJI, S. R. BAHL AND J. A. DEL ALAMO
 "Impact Ionization in InAlAs/InGaAs HFET's"
 IEEE Electron Device Letters, Vol. 15, No. 8, August 1994, pp. 313-315
- 39 G. MENEGHESSO, M. MANFREDI, M. PAVESI, U. AUER, P. ELLRODT, W. PROST, F. J. TEGUDE, C. CANALI, E. ZANONI "Anomalous impact-ionization gate current in high breakdown InP-based HEMT's" Proceedings of the 26th European Solid-State Device Research Conference (ESSDERC'96), pp. 1001-1004
- U. AUER, R. REUTER, P. ELLRODT, W. PROST, F. J. TEGUDE
 "Characterization and analysis of a new gate leakage mechanism at high drain bias in InAlAs/InGaAs heterostructure field-effect transistors"
 Proceedings of the 8th IEEE International Conference on Indium Phosphide and Related Materials, 1996, pp. 650-653
- N. SHIGEKAWA, T. ENOKI, T. FURUTA, AND H. ITO
 "Electroluminescence measurement of InAlAs/InGaAs HEMTs lattice-matched to InP substrates"
 Proceedings of the 8th IEEE International Conference on Indium Phosphide and Related Materials, Schwäbisch Gmünd (Germany), 1996, pp. 681-684
- A. S. WAKITA, H. ROHDIN, C.-Y. SU, N. MOLL, A. NAGY, AND V. M. ROBBINS
 "Drain Resistance Degradation Under High Fields in AlInAs/GaInAs MODFETs"
 Proceedings of the 9th IEEE International Conference on Indium Phosphide and Related Materials, Cape Cod (USA), 1997, pp. 376-379
- 43 J. DICKMANN, S. SCHILDBERG, K. RIEPE, B. E. MAILE, A. SCHURR, A. GEYER AND P. NAROZNY "Breakdown Mechanisms in Pseudomorphic InAlAs/In_xGa_{1-x}As High Electron Mobility Transistors on InP. II: On-State" Japanese. Journal of Applied Physics., Vol. 34, Part 1., No. 4A, April 1995, pp. 1805-1808
- S. R. BAHL, J. A. DEL ALAMO, J. DICKMANN, AND S. SCHILDBERG
 "Physics of breakdown in InAlAs/InGaAs MODFET's"
 IEEE Transactions on Electron Devices, Vol. 40, No. 11, November 1993, pp. 2110-2111
- S. R. BAHL AND J. A. DEL ALAMO
 "Physics of breakdown in InAlAs/n⁺-InGaAs heterostructure field-effect transistors"
 Proceedings of the 5th International Conference on Indium Phosphide and Related Materials, Paris (France) ,19-22 April 1993, pp. 243-246
- S. R. BAHL AND J. A. DEL ALAMO
 "Physics of breakdown in InAlAs/n⁺-InGaAs heterostructure field-effect transistors" IEEE Transactions on .Electron Devices, Vol. 41; No. 12; December 1994, pp. 2268-2275
- J. DICKMANN, S. SCHILDBERG, K. RIEPE, B. E. MAILE, A. SCHURR, A. GEYER AND P. NAROZNY
 "Breakdown Mechanisms in Pseudomorphic InAlAs/In_xGa_{1-x}As High Electron Mobility Transistors on InP. I: Off-State" Japanese. Journal of Applied Physics., Vol. 34, Part 1., No. 1, January 1995, pp. 66-71
- S. R. BAHL, J. A. DEL ALAMO, J. DICKMANN, AND S. SCHILDBERG
 "Off-state breakdown in InAlAs/InGaAs MODFET's" IEEE Transactions on .Electron Devices, Vol. 42; No. 1, January 1995, pp. 15-22
- 49 C. S. PUTNAM, M. H. SOMERVILLE, J. A. DEL ALAMO, P. C. CHAO, AND K. G. DUH "Temperature Dependence of Breakdown Voltage in InAlAs/InGaAs HEMTs: Theory and Experiments" Proceedings of the 9th IEEE International Conference on Indium Phosphide and Related Materials, Cape Cod (USA), 1997, pp. 197-200
- 50 F. DANNEVILLE, G. DAMBRINE, H. HAPPY, A. CAPPY "Influence du courant de fuite de grille en inverse sur les performances en bruit des TECs et TEGFETs" 8^{èmes} Journées Nationales Microondes, Brest (France), 12-14 Mai 1993, pp. 2C8-2C9

- 51 P. ROJO-ROMEO, P. VIKTOROVITCH, J. L. LECLERCQ, X. LETARTRE, J. TARDY, M. OUSTRIC ET M. GENDRY "Sources de bruit basse fréquence dans les transistors MODFET InAlAs/InGaAs" 5èmes Journées Nationales Microélectroniques et Optoélectroniques III-V, Ecully (France), 22-24 Juin 1994, pp. 85-86
- 52 F. DANNEVILLE, G. DAMBRINE, H. HAPPY, P. TADYSZAK AND A. CAPPY "Influence of the gate leakage current on the noise performance of MESFETs and MODFETs" Solid-State Electronics, Vol. 38, No. 5, 1995, pp. 1081-1087
- 53 P. ROUQUETTE, D. GASQUET, F. BARBEROUSSE, W. DE RAEDT AND Y. BAEYENS "Influence of kink effect on noise measurements in In"P substrates PHEMTs at microwave frequencies" Solid-State Electronics, Vol. 39, No. 10, 1996, pp. 1423-1426
- 54 R. REUTER, T. BREDER, U. AUER, S. VAN WAASEN, M. AGETHEN AND F. J. TEGUDE "On the temperature dependence of the impact ionization in HFET and the corresponding RF- and noise performance" Proceedings of the 8th IEEE International Conference on Indium Phosphide and Related Materials, Schwäbisch Gmünd (Germany), 1996, pp. 654-657
- P. ELLRODT, W. BROCKERHOFF, F. J. TEGUDE
 "Simulation of gate leakage current due to impact ionization in InAlAs/InGaAs-HFET"
 Proceedings of 4th International Seminar on Simulation of Devices and Technologies, Berg-en-Dal (South Africa),15-17
 November 1995, pp. 34-37
- U. AUER, W. BROCKERHOFF, W. PROST AND F. J. TEGUDE
 "Simulation of gate leakage current due to impact ionization in InAlAs/InGaAs-HFET"
 Proceedings of 10th IEEE International Conference on Indium Phosphide and Related Materials (IPRM'98), 11-15 May 1998, Tsukuba (Japan), pp. 659-662
- 57 C. HEEDT, F. BUCHALI, W. PROST, W. BROCKERHOFF, D. FRITZSCHE, H. NICKEL, R. LÖSCH, W. SCHLAPP, AND F. J. TEGUDE "Drastic Reduction of Gate Leakage in InAlAs/InGaAs HEMT's using a Pseudomorphic InAlAs Hole Barrier Layer" IEEE Transactions on Electron Devices, Vol. 41, No. 10, October 1994, pp. 1685-1690
- 58 U. AUER, R. REUTER, P. ELLRODT, C. HEEDT, W. PROST, AND F. J. TEGUDE "The impact of pseudomorphic AlAs spacer layers on the gate leakage current of InAlAs/InGaAs heterostructure field-effect transistors"

Microwave and Optical Technology Letters, Vol. 11, No. 3, February 20 1996, pp. 125-128

- 59 J. TARDY, X. LETARTRE, P. BERTHILLON, P. VIKTOROVITCH, M. GENDRY, D. THOMPSON, B. ROBINSON "Tenue en tension des TEGFET InAlAs/InGaAs" 5^{ème} Journées Nationales Microélectroniques et Optoélectroniques III-V, Ecully, Juin 1994
- 60 F. SCHEFFER, A. LINDNER, C. HEEDT, R. REUTER, Q. LIU, W. PROST, F. J. TEGUDE "In_{0.5}Ga_{0.5}P Spacer Layer for High Drain Breakdown Voltage InGaAs/InAlAs HFET on InP Grown by MOVPE" Proceedings of the 6th IEEE International Conference on Indium Phosphide and Related Materials, March 1994, pp. 439-442
- 61 F. SCHEFFER, C. HEEDT, R. REUTER, A. LINDNER, Q. LIU, W. PROST AND F. J. TEGUDE "High breakdown voltage InGaAs/InAlAs HFET using In_{0.5}Ga_{0.5}P spacer layer" Electronics Letters, 20th January 1994, Vol. 30, No. 2, pp. 169-170
- 62 X. LETARIRE, P. ROJO-ROMEO, J. TARDY, M. GENDRY, D. THOMPSON AND J. G. SIMMONS "InP-InAlAs and InGaP-InAlAs mixed spacers to reduce the gate leakage current in InAlAs/InGaAs/InP HEMTs" Proceedings of the 9th IEEE International Conference on Indium Phosphide and Related Materials, Cape Cod (USA), 1997, pp. 384-387
- Y. C. PAO, AND J. HARRIS
 "Low-Conductance Drain (LCD) Design of InAlAs/InGaAs/InP HEMT's" IEEE Electron Device Letters, Vol. 13, No. 10, October 1992, pp. 535-537
- R. FAUQUEMBERGUE, O. SCHULER, J. L. THOBEL, A. LEROY, A. CAPPY, M. GENDRY, V. DROUOT, T. VENET, G. HOLLINGER, J. TARDY, X. LETARTRE, P. VIKTOROVITCH
 "Etude prospective des potentialités de transistors à effet de champ à base de GaInAs sur InP"
 Rapport final du contrat DRET 91-113, 1995
- 65 B. LAYATI "Croissance par épitaxie par jets moléculaires d'hétérostructures AlInAs / Ga_{1-X}In_XAs / InP à dopage planaire pour applications aux transistors HEMT" Thèse de Doptoret Electropique, Université des Spiegers et Technologies de Lille, 10 Décembre 1006
 - Thèse de Doctorat Electronique, Université des Sciences et Technologies de Lille, 10 Décembre 1996
- 66 A. GEORGAKILAS, K. ZEKENTES, N. KORMILIOS, G. HALKIAS, A. DIMOULAS, A. CHRISTOU, F. PEIRO, A. CORNET, T. BENYATTOU, A. TABATA, G. GUILLOT "Suppression of the kink effect in InGaAs/InAlAs HEMTs grown by MBE by optimizing the InAlAs buffer layer" Proceedings of the 4th Indium Phosphide and Related Materials Conference, Newport (USA), 21-24 April 1992, pp. 97-100
- J. DÉCOBERT, P. REGRENY, H. MAHER, M. LE PALLEC, A. FALCOU, M. JUHEL, G. POST
 "Highly resistive FET buffer layers on InP grown by LP-MOCVD"
 Proceedings of the 9th Indium Phosphide and Related Materials Conference, Cape Cod (USA), 11-15 May 1997, pp. 74-76
- 68 J. L. THOBEL, L. BAUDRY, A. CAPPY, P. BOUREL, AND R. FAUQUEMBERGUE "Electron transport properties of strained In_xGa_{1-x}As" Applied Physics Letters, Vol. 56, No. 4, 22 January 1990, pp. 346-348

- 69 G. I. NG, W.-P. HONG, D. PAVLIDIS, M. TUTT, AND P. K. BHATTACHARYA "Characteristics of Strained In_{0.65}Ga_{0.35}As/In_{0.52}Al_{0.48}As HEMT with Optimized Transport Parameters" IEEE Electron Device Letters, Vol. 9, No. 9, September 1988, pp. 439-441
- 70 G. I. NG, D. PAVLIDIS, M. JAFFE, J. SINGH, AND H.-F. CHAU "Design and Experimental Characteristics of Strained In_{0.52}Al_{0.48}As/In_xGa_{1-x}As (x>0.53) HEMT's" IEEE Transactions on Electron Devices, Vol. 36, No. 10, October 1989, pp. 2249-2259
- S. R. BAHL AND J. A. DEL ALAMO
 "An In_{0.52}Al_{0.48}As/n+-In_xGa_{1.x}As Heterostructure Field-Effect Transistor with an In-Enriched Channel" Proceedings of the 2nd International Conference on Indium Phosphide and Related Materials, Denver (USA), April 1990, pp. 100-103
- T. HWANG, P. CHYE AND P. GREGORY
 "Super low noise pseudomorphic InGaAs channel InP HEMTs" Electronics Letters, 7th January 1993, Vol. 29, No. 1, pp. 10-11
- R. MEYER, H. HARDTDEGEN, A. LEUTHER, M. MARSO, P. KORDOS AND H. LÜTH
 "Optimization of Strained Ga1-xInxAs/InP Heterostructures Towards High Channel Conductivity for HEMT Application"
 Proceedings of the 5th International Conference on Indium Phosphide and Related Materials, Paris (France) ,19-22 April 1993, pp. 485-488
- J. DICKMANN, K. RIEPE, H. DAEMBKES, H. KÜNZEL
 "AlInAs/GaInAs Pseudomorphic HEMTs: Design and Performances"
 Proceedings of the 5th International Conference on Indium Phosphide and Related Materials, Paris (France) ,19-22 April 1993, pp. 461-464
- M. BECK
 "Growth and characterization of strained InAlAs/InGaAs heterostructures for high frequency applications" Thèse de Doctorat de Sciences Techniques, Ecole Polytechnique Fédérale de Lausanne (Suisse), 7 Août 1996
- 76 J. L. THOBEL, F. DESSENNE, R. FAUQUEMBERGUE, L. BAUDRY AND P. BOUREL "Theorical study of electron transport in In_xGa_{1-x}As quantum well" International Symposium on GaAs and Related Compounds, Jersey, 1990, pp. 351-356
- A. S. BROWN, U. K. MISHRA, J. A. HENIGE, AND M. J. DELANEY
 "The impact of epitaxial layer design and quality on GaInAs/AlInAs high-electron-mobility transistor performance" Journal of Vacuum Sciences and Technologies, Vol. B6, No. 2, March/April 1988, pp. 678-681
- 78 J. DICKMANN, H. DAEMBKES, S. SCHILDBERG, H.-J. FITING, P. ELLRODT AND F. J. TEGUDE "Analytical Model to Determine the Gate Leakage Current in In_{0.52}Al_{0.48}As/In_xGa_{1-x}As Pseudomorphic Modulation Doped Field-Effect Transistors Caused by Thermoionic Field Emission" Japanese Journal of Applied Physics, Vol. 33, Part 1, No. 4A, April 1994, pp. 1735-1739
- P. ELLRODT, W. BROCKERHOFF AND F. J. TEGUDE
 "Investigation of leakage current behaviour of Schottky gates on InAlAs/InGaAs/InP HFET structures by a 1D model" Solid-State Electronics, Vol. 38, No. 10, 1995, pp. 1775-1780
- 80 K. SCHIMPF, M. HORSTMANN, H. HARDTDEGEN, M. MARSO AND P. KORDOS "Thermoionic field emission in p-barrier enhanced InP/InGaAs/InP HEMTs" Electronics Letters, 7th November 1996, Vol. 32, No. 23, pp. 2132-2134
- 81 J. DICKMANN, H. DÄMBKES, H. NICKEL, R. LÖSCH, W. SCHLAPP, K. PLOOG, Y. H. ZHANG, J. BÖTTCHER, H. KÜNZEL "Influence of a Surface Layer on DC- and RF- Performance of AlInAs/GaInAs HFETs" Proceedings of the 3rd IEEE International Conference on Indium Phosphide and Related Materials, Cardiff (UK), 8-11 April 1991, pp. 292-295
- H. DAEMBKES, J. DICKMANN, A. WIERSCH, H. KÜNZEL
 "Depleted Surface Layer AlInAs/GaInAs/InP HFETs"
 Proceedings of the IEEE Cornel Conference on Advanced Concepts in High Speed Semiconductor Devices and Circuits, New York (USA), 5-7 August 1991, pp. 198-207
- Y.C. PAO, C. NISHIMOTO, M. RIAZAT, R. MAJIDI-AHY, N. G. BECHTEL, AND J. S. HARRIS JR.
 "Impact of Surface Layer on In_{0.52}Al_{0.48}As/In_{0.53}Ga_{0.47}As/InP High Electron Mobility Transistors" IEEE Electron Device Letters, Vol.11, No. 7, July 1990, pp. 312-314
- 84 P. HO, M. Y. KAO, P. C. CHAO, K. H. G. DUH, J. M. BALLINGALL, S. T. ALLEN, A. J. TESSMER, P. M. SMITH "Extremely high gain 0.15 μm gate-length InAlAs/InGaAs/InP HEMTs" Electronics Letters, Vol. 27, No. 4, 14th February 1991, pp. 325-327
- 85 S. STRÄHLE, B. HENLE AND E. KOHN
 "Low voltage characteristics of InGaAs/InP composite channel HEMT structure fabricated by optical lithography" Electronics Letters, 10th November 1994, Vol. 30, No. 23, pp.1989-1991
- M. LE PALLEC, G. POST, J. DECOBERT, H. MAHLER, A. FALCOU
 "InAlAs/InGaAs/InP field effect transistor with carbon-doped InAlAs buffer layers"
 Proceedings of the 9th IEEE International Conference on Indium Phosphide and Related Materials, Cape Cod (USA), 1997, pp. 304-307

- P. CHAVARKAR, J. CHAMPLAIN, P. PARIKH, U. K. MISHRA
 "First demonstration of AlInAs/GaInAs HEMTs on AlAsSb and oxidized AlAsSb buffers"
 Proceedings of the 9th IEEE International Conference on Indium Phosphide and Related Materials, Cape Cod (USA), 1997, pp. 189-192
- 88 Y.-K. CHEN, H. TEMKIN, T. TANBUN-EK, R. A. LOGAN, AND R. N. NOTTENBURG "High-Transconductance Insulating-Gate InP/InGaAs Buried p-Buffer DH-MODFET's Grown by MOVPE" IEEE Electron Device Letters, Vol. 10, No. 4, April 1989, pp. 162-164
- I. ADESIDA, K. NUMMILA, M. TONG, C. CANEAU, R. BHAT
 "High-performance 0.15 μm-gatelength OMVPE-grown InAlAs/InGaAs MODFETs"
 Proceedings of the 5th International Conference on Indium Phosphide and Related Materials, Paris (France) ,19-22 April 1993, pp. 405-408
- A. S. BROWN, C. S. CHOU, M. J. DELANEY, C. E. HOOPER, J. F. JENSEN, L. E. LARSON, U. K. MISHRA, L. D. NGUYEN, AND M. S. THOMPSON
 "Low-Temperature Buffer AlInAs/GaInAs on InP HEMT Technology for Ultra-High-Speed Integrated Circuits" Proceedings of the 11th GaAs IC Symposium, October 1989, pp. 143-146
- A. S. BROWN U. K. MISHRA, C. S. CHOU, C. E. HOOPER, M. A. MELENDES, M. THOMPSON, L. E. LARSON, S. E. ROSENBAUM, AND M. J. DELANEY
 "AlInAs-GaInAs HEMT'S Utilizing Low-Temperature AlInAs Buffers Grown by MBE" IEEE Electron Device Letters, Vol. 10, No. 12, December 1989, pp. 565-567
- 92 S. GUPTA, P. K. BHATTACHARYA, J. PAMULAPATI, AND G. MOUROU "Subpicosecond photoresponse of carriers in low-temperature molecular beam epitaxial In_{0.52}Al_{0.48}As/InP" Applied Physics Letters, Vol. 57, No. 15, 8 October 1990, pp. 1543-1545
- A. CLAVERIE AND Z. LILIENTAL-WEBER
 "Extended defects and precipitates in LT-GaAs, LT-InAlAs and LT-InP" Materials Science and Engineering, Vol. B22, 1993, pp. 45-54
- 94 A. CLAVERIE, K. M. YU, W. SWIDER, Z. LILIENTAL-WEBER, M. O. KEFFE, R. KILAAS, J. PAMULAPATI, P. K. BHATTACHARYA "Structural characterization of low-temperature molecular beam epitaxial In_{0.52}Al_{0.48}As/InP heterolayers" Applied Physics Letters, Vol. 60, No. 8, 24 February 1992, pp. 989-991
- 95 P. HAUTOJÄRVI, J. MÄKINEN, S. PALKO, K. SAARINEN, C. CORBEL AND L. LISZKAY "Point defects in III-V materials grown by molecular beam epitaxy at low temperature" Materials Science and Engineering, Vol. B22, 1993, pp. 16-22
- 96 A. KALBOUSSI, G. MARRAKCHI, A. TABATA, G. GUILLOT, G. HALKIAS, K. ZEKENTES, A. GEORGAKILAS, A. CRISTOU "Photo-induced current transient spectroscopy of Al_{0.48}In_{0.52}As semi-insulating layers grown on InP by molecular beam epitaxy" Materials Science and Engineering, Vol. B22, 1993, pp. 93-96
- 97 H. KÜNZEL, J. BÖTTCHER, A. HASE, C. HEEDT, H. HOENOW "Low temperature molecular beam epitaxy of Al(Ga)InAs on InP and its application to high electron mobility transistor structures"
 - Materials Science and Engineering, Vol. B22, 1993, pp. 89-92
- C. MEVA'A, X. LETARTRE, P. ROJO-ROMEO AND P. VIKTOROVITCH
 "Low temperature MBE grown AlInAs: investigation of current voltage and low frequency noise behaviour of Schottky diodes" Solid-State Electronics, Vol. 41, No. 6, 1997, pp. 857-864
- 99 F. PEIRÓ, A. CORNET, AND J. R. MORANTE "Intrinsic asymmetry between the [011] and [01-1] crystallographic directions in the In_{0.52}Al_{0.48}As/InP matched system" Journal of Vacuum Sciences and Technology, Vol. B13, No. 5, September/October 1995, pp. 2057-2063
- 100 U. AUER, R. REUTER, C. HEEDT, H. KÜNZEL, W. PROST, F. J. TEGUDE "InAlAs/InGaAs HFET with extremely High Device Breakdown Using an Optimized Buffer Layer Structure" Proceedings of the 6th Indium Phosphide and Related Materials International Conference, Santa Barbara (USA), 27-31 March 1994, pp. 443-446
- M. OUSTRIC, M. GENDRY, C. SANTINELLI, C. MEVA'A, G. HOLLINGER, E. BEARZI, T. BENYATTOU, G. GUILLOT, B. FRAISSE,
 R. FOURCADE, J. MEDDEB, M. PITAVAL, J. M. KRAFT
 "Corrélation entre les propriétés électriques et structurales de l'AlInAs élaboré par épitaxie par jets moléculaires"
 Journées Nationales Microélectroniques et Optoélectroniques III-V, Ecully (France), Juin 1994
- 102 M. RIAZAT, C. NISHIMOTO, S. SILVERMAN, Y. C. PAO, S. L. WENG, M. GLENN, S. BANDY, A. R. MAJIDI, G. ZDASIUT "Highest current-gain cut-off frequency with 0.08 µm gate HEMT on InP" Proceedings of the 2nd Indium Phosphide and Related Materials International Conference, Denver (USA), 23-25 April 1990, pp. 50-56
- H. KÜNZEL, H.-G. BACH, J. BÖTTCHER, AND A. HASE
 "Development of advanced GaInAs/AlInAs δ-doped SQW-HEMT structures"
 Proceedings of the 6th Indium Phosphide and Related Materials International Conference, Santa Barbara (USA), 27-31 March 1994, pp. 267-270

- 104 L. D. NGUYEN, A. S. BROWN, M. A. THOMPSON AND L. M. JELLOIAN
 "50-nm Self-Aligned-Gate Pseudomorphic AlInAs/GaInAs High Electron Mobility Transistors" IEEE Transactions on Electron Devices, Vol. 39, No. 9, September 1992, pp. 2007-2013
- 105 H. KÜNZEL, H.-G. BACH, J. BÖTTCHER, C. HEEDT "Improved inverted AlInAs/GaInAs two-dimensional electron gas structures for high quality pseudomorphic double heterojunction AlInAs/GaInAs high electron mobility transistor devices" Journal of Vacuum Sciences and Technologies, Vol. B12, No. 5, September/October 1994, pp. 2910-2915
- W.-P. HONG, AND P. BHATTACHARYA
 "DC and Microwave Characteristics of InAlAs/InGaAs Single-Quantum-Well MODFET's with GaAs Gate Barriers" IEEE Electron Device Letters, Vol. 9, No. 7, July 1988, pp. 352-354
- L. P. SADWICK, C. W. KIM, K. L. TAN, AND D. C. STREIT
 "Schottky Barrier Heights of n-Type and p-Type Al_{0.48}In_{0.52}As"
 IEEE Electron Device Letters, Vol. 32, No. 11, November 1991, pp. 626-628
- C. L. LIN, P. CHU, A. L. KELLNER, AND H. H. WIEDER
 "Composition dependence of Au/In_xAl_{1-x}As Schottky barrier heights" Applied Physics Letters, Vol. 49, No. 23, 8 December 1986, pp. 1593-1595
- J. J. BROWN, A. S. BROWN, S. E. ROSENBAUM, A. S. SCHMITZ, M. MATLOUBIAN, L. E. LARSON, M. A. MELENDES AND M. A. THOMPSON
 "Study of the Dependence of Ga_{0.47}In_{0.53}As/Al_xIn_{1-x}As Power HEMT Breakdown Voltage on Schottky Layer Design and Device Layout" IEEE Transactions on Electron Devices, Vol. 40, No. 11, November 1993, pp. 2111-2112
- K. Y. HUR, R. A. MCTAGGART, M. P. VENTRESCA, R. WOHLERT, W. E. HOKE, P. J. LEMONIAS, T. E. KAZIOR AND L. M. AUCOIN
 "High efficiency single pulse doped Al₀₆₀In_{0.40}As/GaInAs/InP HEMTs for Q-band power applications" Electronics Letters, 30th March 1995, Vol. 31, No. 7, pp. 585-586
- C.-S. WU, Y.-J. CHAN, J.-L SHIEN AND J.-I. CHYI
 "In_{0.52}(Al_{0.9}Ga_{0.1})_{0.48}As/In_{0.53}Ga_{0.47}As HEMT with improved device reliability" Electronics Letters, Vol. 31, No. 13, 22nd June 1995, pp. 1105-1106
- 112 Y.-J. CHAN, C.-S. WU, C.-H. CHEN, J.-L SHIEH AND J.-I. CHYI "Characteristics of a $In_{0.52}(Al_xGa_{1-x})_{0.48}As/In_{0.53}Ga_{0.47}As$ ($0 \le x \le 1$) Heterojunction and Its Application on HEMT's " IEEE Transactions on Electron Devices, Vol. 44, No. 5, May 1997, pp. 708-714
- 113 A. MESQUIDA KÜSTERS AND K. HEIME "Al-free InP-based high electron mobility transistors: design, fabrication and performance" Solid-State Electronics, Vol. 41, No. 8, 1997, pp. 1159-1170
- 114 D. R. GREENBERG, J. A. DEL ALAMO, AND R. BHAT "A Recessed-Gate InAlAs/n⁺-InP HFET with an InP Etch-Stop Layer" IEEE Electron Device Letters, Vol. 13, No. 3, March 1992, pp. 137-139
- 115 T. ENOKI, H. ITO, K. IKUTA, Y. UMMEDA, AND Y. ISHII "0.1-µm InAlAs/InGaAs HEMTs with an InP-recess-etch stopper grown by MOCVD " Microwave and Optical Technology Letters, Vol. 11, No. 3, February 20 1996, pp. 135-139
- S. LOUALICHE, A. GINUDI, A. LE CORRE, D. LECROSNIER, C. VAUDRY, L. HENRY, AND C. GUILLEMOT
 "Low-Temperature DC Characteristics of Pseudomorphic Ga_{0.18}In_{0.82}P/InP/Ga_{0.47}In_{0.53}As HEMT"
 IEEE Electron Device Letters, Vol. 11, No. 4, April 1990, pp. 153-155
- S. LOUALICHE, A. LE CORRE, S. SALAUN, S. DUREL D. LECROSNIER, C. GUILLEMOT, C. VAUDRY, L. HENRY
 "Influence of the Well Composition and Thickness in the GaInP/InP/GaInAs/InP Structure for HEMT"
 Proceedings of the 3rd International Indium Phosphide and Related Materials Conference, Cardiff (UK), 8-11 April 1991, pp. 434-437
- Y. F. YANG, C. C. HSU AND E. S. YANG
 "Pseudomorphic Ga_{0.2}In_{0.8}P/Ga_{0.47}In_{0.53}As/InP HEMT grown by MOVPE using TBP and TBA" Electronics Letters, 27th October 1994, Vol. 30, No. 22, pp. 1894-1895
- 119 A. MESQUIDA KÜSTERS, C. PULS, R. WÜLLER, A. BEHRES, A. KOHL, V. SOMMER AND K. HEIME "High-performance Al-free In_{0.75}Ga_{0.25}P/InP/In_xGa_{1-x}As/InP (x ≥ 53%) backside-doped split-channel HFETs with 0.25 µm Tgates" Electronics Letters, 2nd March 1995, Vol. 31, No. 5, pp. 409-411
- 120 K.-C. LIN, C.-Y CHANG, C.-C. WU, H.-D. CHEN, P.-A. CHEN, S.-H. CHAN, J.-W. WU AND E.-Y. CHANG "Back-Gating Effects on the Ga_{0.1}In_{0.9}P/InP/InGaAs High-Electron-Mobility Transistor" Japanese Journal of Applied Physics, Vol. 34, Part 1, No. 7A, July 1995, pp. 3500-3503
- 121 S. LOUALICHE, A. GINUDI, A. LE CORRE, D. LECROSNIER, C. VAUDRY, L. HENRY, AND C. GUILLEMOT "Pseudomorphic GaInP Schottky diode and high electron mobility transistor on InP" Applied Physics Letters, Vol. 55, No. 20, 13 November 1989, pp. 2099-2101

- 122 Y.-J. CHAN, T.-J. YEH AND J.-M. KUO "In_{0.49}Ga_{0.51}P/In_{0.15}Ga_{0.85}As heterostructure pulsed doped-channel FETs" Electronics Letters, 23rd June 1994, Vol. 30, No. 13, pp. 1094-1095
- 123 M. CHERTOUK, S. BÜRKNER, K. BACHEM, W. PLETSCHEN, S. KRAUS, J. BRAUNSTEIN AND G. TRÄNKLE "Advantages of Al-free GaInP/InGaAs PHEMT's for power applications" Electronics Letters, 19th March 1998, Vol. 34, No. 6, pp. 590-592
- 124 Y.C. WANG, J. M. KUO, J. R. LOTHIAN, F. REN, H. S. TSAI, J. S. WEINER, J. LIN, A. TATE, Y. K. CHEN AND W. E. MAYO "An In_{0.5}(Al_{0.3}Ga_{0.7})_{0.5}P/In_{0.2}Ga_{0.8}As power HEMT with 65.2% power-added efficiency under 1.2V operation" Electronics Letters, 19th March 1998, Vol. 34, No. 6, pp. 594-595
- S. FUJITA, T. NODA, A. WAGAI, C. NOZAKI AND Y. ASHIZAWA
 "Novel HEMT structures using a strained InGaP Schottky layer"
 Proceedings of the 5th International Indium Phosphide and Related Materials Conference, Paris (France), 19-22 April 1993, pp. 497-500
- K. B. CHOUGH, W. P. HONG, C. CANEAU, J. I. SONG, J. R. HAYES
 "OMCVD grown AlInAs/GaInAs HEMTs with AlGaInP Schottky layer" IEEE Transactions on Electron Devices, Vol. 40, No. 11, November 1993, pp. 2111-2112
- 127 K. B. CHOUGH, C. CANEAU, W.-P. HONG, AND J. I. SONG "Investigation of Al_xGa_yIn_{1.x-y}P as a Schottky layer of AlInAs/GaInAs high electron mobility transistors" Applied Physics Letters, Vol. 64, No. 2, 10 January 1994, pp. 211-213
- L. M. JELLOIAN, M. MATLOUBIAN, T. LIU, M. LUI, M. A. THOMPSON
 "InP-based HEMT's with Al_{0.48}In_{0.52}As_xP_{1-x} Schottky layers"
 IEEE Electron Device Letters, Vol. 15, No. 5, May 1994, pp. 172-174
- 129 K. B. CHOUGH, C. CANEAU, W.-P HONG, AND J.-I. SONG "Al_{0.25}In_{0.75}P/Al_{0.48}In_{0.52}As/Ga_{0.35}In_{0.65}As Graded Channel Pseudomorphic HEMT's with High Channel-Breakdown Voltage" IEEE Electron Device Letters, Vol. 15, No. 1, January 1994, pp. 33-35
- J. J. BROWN, M. MATLOUBIAN, T. K. LIU, L. M. JELLOIAN, A. E. SCHMITZ, R. G. WILSON, M. LUI, L. E. LARSON, M. A. MELENDES AND M. A. THOMPSON
 "InP-Based HEMTs with Al_sIn_{1-x}P Schottky Barrier Layers Grown by Gas-Source MBE" Proceedings of the 6th International Indium Phosphide and Related Materials Conference, Santa Barbara (USA), 27-31 March 1994, pp. 419-422
- R. PALLA, J. C. HARMAND, S. BIBLEMONT, A. CLEI
 "AlInAs/GaInAs HEMT with AlInP barrier layer"
 Proceedings of the 8th International Indium Phosphide and Related Materials Conference, Schwäbisch-Gmünd (Germany), 22-25 March 1996, pp. 678-680
- Y. ZHU, Y. ISHIMARU, N. TAKAHASHI, AND M. SHIMIZU
 "Al composition dependence of Schottky barrier heights and conduction band offsets of Al_xIn_{1-x}P/Ga_{0.47}In_{0.53}As on InP" Journal of Applied Physics, Vol. 80, No. 3, 1 August 1996, pp. 1617-1622
- 133 M. AMANO, S. FUJITA, S. HOSOI, T. NODA, A. SASAKI, AND Y. ASHIZAWA "InGaP/InAlAs/InGaAs HEMT using a Pt-based Schottky gate" Microwave and Optical Technology Letters, Vol. 11, No. 3, February 20 1996, pp. 128-131
- H. TIAN, K. W. KIM, M. A. LITTLEJOHN, AND U. K. MISHRA
 "Characteristics of In_{0.52}Al_{0.48}As/In_{0.53}Ga_{0.47}As/InP HEMT's with n- and p-Channel Doping" IEEE Transactions on Electron Devices, Vol. 40, No. 12, December 1993, pp. 2362-2365
- Y. KWON, D. PAVLIDIS AND T. BROCK
 "Quasi-1D Channel InAlAs/InGaAs HEMT's with Improved f_{max} Characteristics"
 Proceedings of the 6th Indium Phosphide and Related Materials Conference, Santa Barbara (USA), 27-31 March 1994, pp.591-594
- 136 S. BOLLAERT

"Etude théorique et expérimentale de transistors à effet de champ à canaux quasi-unidimensionnels" Thèse de Doctorat Electronique, Université des Sciences et Technologies de Lille, 20 Janvier 1993

- H.-M. SHIEH, W.-C. HSU, R.-T. HSU, C.-L. WU, AND T.-S. WU
 "A High-Performance δ-Doped GaAs/In_xGa_{1-x}As Pseudomorphic High Electron Mobility Transistor Utilizing a Graded In_xGa_{1-x}As Channel" IEEE Electron Device Letters, Vol. 14, No. 12, December 1993, pp. 581-583
- K. B. CHOUGH, B. W.-P. HONG, C. CANEAU, AND J. I. SONG
 "High-Performance InP-based HEMT's with a Graded Pseudomorphic Channel"
 Proceedings of the 6th Indium Phosphide and Related Materials Conference, Santa Barbara (USA), 27-31 March 1994, pp. 427-430
- 139 M. WOJTOWICZ, R. LAI, D. C. STREIT, G. I. NG, T. R. BLOCK, K. L. TAN, P. H. LIU, A. K. FREUDENTHAL, AND R. M. DIA "0.10 μm graded InGaAs Channel InP HEMT with 305 GHz fr and 340 GHz fmax" IEEE Electron Device Letters, Vol. 15, No. 11, November 1994, pp. 477-479

- 140 D. C. STREIT, T. R. BLOCK, M. WOJTOWICZ, D. PASCUA, R. LAI, G. I. NG, P. H. LIU, AND K. L. TAN "Graded-channel InGaAs-InAlAs-InP high electron mobility transistors" Journal of Vacuum Sciences and Technologies B, Vol. 13, No. 2, March/April 1995, pp. 774-776
- 141 L. S. LAI, Y. J. CHAN, J. W. PAN AND J. I. CHYI "Characteristics of fully quaternary In_{0.52}(Al_{0.8}Ga_{0.2})_{0.48}As/In_{0.53}(Al_{0.2}Ga_{0.8})_{0.47}As heterostructures in doped-channel FETs" Electronics Letters, 5th February 1998, Vol. 34, No. 3, pp. 308-309
- L. S. LAI, Y. J. CHAN, J. W. PAN AND J. I. CHYI
 "Fully quaternary In_{0.52}(Al_{1-x}Ga_x)_{0.48}As/In_{0.53}(Al_xGa_{1-x})_{0.47}As (x=0.1, 0.2) heterostructures on InP for HFETs"
 Proceedings of the 10th Indium Phosphide and Related Materials Conference, Tsukuba (Japan), 11-15 May 1998, pp. 231-234
- J. COSTA, A. PECZALSKI, M. SHUR
 "Monte Carlo studies of electronic transport in compensated InP" Journal of Applied Physics, Vol. 66, No. 2, 15 July 1989, pp. 674-679
- 144 L. AINA, M. SERIO, M. MAITINGLY, E. HEMPFLING, H. CHIEN "DC and microwave performance of OMVPE-grown AlInAs/InP HEMTs" Electronics Letters, Vol. 26, No. 22, 25th October 1990, pp. 1912-1913
- 145 L. AINA, M. MATTINGLY, M. BURGESS, E. HEMPFLING, A. MEERSCHAERT, J. M. O'CONNOR
 "Novel InP-Channel HEMTs Grown by Organometallic Vapor Phase Epitaxy"
 Proceedings of the 3rd Indium Phosphide and Related Materials Conference, Cardiff (UK), 8-11 April 1991, pp. 381-384
- 146 L. AINA, M. BURGESS, M. MATTINGLY, J. O'CONNOR, AND A. MEERSCHAERT
 "0.33-µm Millimeter-Wave InP-Channel HEMT's with High *fr* and *fmax*"
 IEEE Transactions on Electron Devices, Vol. 38, No. 12, December 1991, pp. 2702
- 147 K. NAÏT-ZERRAD, G. POST, F. BALESTRA
 "Technology for low gate current AlInAs/InP heterojunction FETs"
 Proceedings of the 5th Indium Phosphide and Related Materials Conference, Paris (France), 19-22 April 1993, pp. 409-412
- D. R. GREENBERG, J. A. DEL ALAMO, AND R. BHAT
 "A Submicron InAlAs/n⁺-InP HFET with Reduced Impact Ionization"
 Proceedings of the 3rd Indium Phosphide and Related Materials Conference, Santa Barbara (USA), 27-31 March 1994, pp. 407-410
- D. R. GREENBERG, J. A. DEL ALAMO, AND R. BHAT
 "Impact Ionization and Transport in the InAlAs/n+ InP HFET"
 IEEE Transactions on Electron Devices, Vol. 42, No. 9, September 1995, pp. 1574-1582
- M. A. LITILEJOHN, J. R. HAUSER, AND T. H. GLISSON
 "Velocity-field characteristics of Ga1-xInxP1-yAsy quaternary alloys" Applied Physics Letters, Vol. 30, No. 5, 1 March 1977, pp. 242-244
- 151 A. GALVANAUSKAS, A. GORELENOK, Z. DOBROVOL'SKIS, S. KERSHULIS, Y. POZHELA, A. REKLAITIS, AND N. SCHMIDT "Transport phenomena and alloy scattering in In_{1-x}Ga_xAs_yP_{1-y} compounds" Soviet Physics Semiconductors, Vol. 22, No. 9, September 1988, pp. 1055-1058
- 152 P. BERTHIER, L. GIRAUDET, A. SCAVENNEC, D. RIGAUD, M. VALENZA, J. I. DAVIES, AND S. W. BLAND "InGaAsP Channel HFET's on InP for OEIC Applications" Journal of Lightwave Technology, Vol. 12, No. 12, December 1994, pp. 2131-2138
- T. ENOKI, K. ARAI, A. KOHZEN, AND Y. ISHII
 "InGaAs/InP double channel HEMT on InP"
 Proceedings of the 4th Indium Phosphide and Related Materials Conference, Newport (USA), 21-24 April 1992, pp. 14-17
- 154 M. MATLOUBIAN, L. M. JELLOIAN, M. LUI, T. LIU, L. E. LARSON, L. D. NGUYEN, AND M. V. LE "GaInAs/InP Composite Channel HEMT's" IEEE Transactions on Electron Devices, Vol. 40, No. 11, November 1993, pp. 2112
- T. ENOKI, K. ARAI, A. KOHZEN, Y. ISHII
 "Design and characteristics of InGaAs/InP composite-channel HFET's" IEEE Transactions on Electron Devices, Vol. 42; No. 8, August 1995, pp. 1413-1418
- M. MATLOUBIAN, L. LARSON
 "InP-Based Power HEMTs"
 Conference on Pseudomorphic HEMT Technology and Applications, Erice (Italy), 14-25 July 1994
- 157 M. MATLOUBIAN, T. LIU, L. M. JELLOIAN, M. A. THOMPSON AND R. A. RHODES "K-band GaInAs/InP channel power HEMTs" Electronics Letters, 27th April 1995, Vol. 31, No. 9, pp. 761-762
- 158 J. B. SHEALY, M. MATLOUBIAN, T. Y. LIU, M. A. THOMPSON, M. M. HASHEMI, S. P. DENBAARS, AND U. K. MISHRA "High-Performance Submicrometer Gatelength GaInAs/InP Composite Channel HEMT's with Regrown Ohmic Contacts" IEEE Electron Device Letters, Vol. 17, No. 11, November 1996, pp. 540-542
- J. B. SHEALY, M. MATLOUBIAN, T. Y. LIU, W. LAM, AND C. NGO
 "0.9W/mm, 76% P.A.E. (7GHz) GaInAs/InP Composite Channel HEMTs"
 Proceedings of the 9th Indium Phosphide and Related Materials Conference, Cape Cod (USA), 11-15 May 1997, pp. 20-23

- J. B. SHEALY, M. MATLOUBIAN, T. LIU, AND C. NGO
 "Study of Ohmic contact resistance to Ga_(1-X)In_(X)As/InP composite channel InP high electron mobility transistors for X=35% to X=81%"
 - Journal of Vacuum Sciences and Technologies B, Vol. 15, No. 5, September-October 1997, pp. 1773-1774
- 161 J. B. SHEALY, M. MATLOUBIAN, T. LIU, R. VIRK, J. PUSL, AND C. NGO "K-Band High-Power/Efficiency/Breakdown GaInAs/InP Composite Channel HEMT's" IEEE Microwave and Guided Wave Letters, Vol. 7, No. 9, September 1997, pp. 261-263
- S. STRÄHLE, B. HENLE, L. LEE, H. KÜNZEL, E. KOHN
 "Microwave Performance of InP-based HEMTs for Low Voltage Application fabricated by Optical Lithography" Proceedings of the 7th Indium Phosphide and Related Materials Conference, Sapporo (Japan), 9-13 May 1995, pp. 393-396
- 163 S. STRÄHLE, B. HENLE, L. LEE, H. KÜNZEL, T. HACKBARTH, J. DICKMANN, E. KOHN "Microwave Performance of InP-based HEMTs for Low Voltage Application" Microwave and Optical Technology Letters, Vol. 11, No. 3, February 20 1996, pp. 131-135
- P. CHEVALIER, M. BADIROU, F. MOLLOT, X. WALLART, R. FAUQUEMBERGUE
 "HEMT sur substrat InP de longueur de grille Lg=0,15 µm : comparaison entre un canal GaInAs et un canal composite GaInAs/InP"
 Journées Nationales Micro-ondes, Saint-Malo (France), 21-23 Mai 1997, pp. 596-597
- 165 P. CHEVALIER, M. BADIROU, J. L. THOBEL, R. FAUQUEMBERGUE "Impact of an InGaAs/InP composite channel on performance of 0.15 μm gate length HEMT's on InP" 7th European Workshop on Heterostructure Technology (HETECH'97), Jülich (Germany),14-16 September 1997
- C. LADNER, A. CLEI, G. POST, J. C. HARMAND, A. NEZZARI
 "HEMT à canal composite GaInAs/InP pour circuits de modulation optique" Journées Nationales Micro-ondes, Saint-Malo (France), 21-23 Mai 1997, pp. 632-633
- 167 C. LADNER, C. BERTHELEMOT-AUPETIT, A. NEZZARI, J. DÉCOBERT, J. C. HARMAND, G. POST, P. VIGIER AND J. M. DUMAS "Comparative investigation of gate leakage current in single and double channel InP HEMT" Proceedings of Indium Phosphide and Related Materials Conference, 11-15 May 1998, Tsukuba (Japan), pp. 505-508
- 168 M. MATLOUBIAN, L. M. JELLOIAN, M. LUI, T. LUI, AND M. THOMPSON "Ultra-High Breakdown High-Performance AlInAs/GaInAs/InP Power HEMTs" 1993 IEEE IEDM Digest, pp. 915-917
- 169 M. MATLOUBIAN, L. M. JELLOIAN, MM. LUI, T. LIU, L. E. LARSON, M. LE, D. JANG, R. A. RHODES "GaInAs/InP Composite Channel HEMTs for Millimeter Wave Power Applications" 1993 Proceedings of International Conference on Millimeter and Sub-Millimeter Waves and Applications, pp. 579-580
- 170 P. CHEVALIER, X. WALLART, B. BONTE AND R. FAUQUEMBERGUE "V-band high-power/low-voltage InGaAs/InP composite channel HEMTs" Electronics Letters, 19th February 1998, Vol. 34, No. 4, pp. 409-411
- 171 K. VAN DER ZANDEN, S. VANDENBERGHE, D. SCHREURS, W. DE RAEDT AND B. NAUWELAERS "InP based Heterostructure for Medium Power Applications" Proceedings of the 5th IEEE International Workshop on High Performance Electron Devices for Microwave and Optoelectronic Applications (EDMO'97), London (UK), 24-25 November 1997, pp 125-128
- P. CHEVALIER, X. WALLART, F. MOLLOT, B. BONTE AND R. FAUQUEMBERGUE
 "Composite channel HEMTs for millimeter-wave power applications"
 Proceedings of 10th Indium Phosphide and Related Materials Conference, 11-15 May 1998, Tsukuba (Japan), pp. 207-210
- 173 P. CHEVALIER, F. DESSENNE, M. BADIROU, J. L. THOBEL, R. FAUQUEMBERGUE "Interest of 0.15 µm gate length InGaAs/InP composite channel HEMTs for millimeter-wave MMIC amplifiers" Proceedings of the 5th IEEE International Workshop on High Performance Electron Devices for Microwave and Optoelectronic Applications (EDMO'97), London (UK), 24-25 November 1997, pp 193-198
- J. DICKMANN, K. RIEPE, A. GEYER, B. E. MAILE, A. SCHURR, M. BERG AND H. DAEMBKES
 "In_{0.52}Al_{0.48}As/In_xGa_{1-x}As (0.53<x<1.0) Pseudomorphic High Electron Mobility Transistors with High Breakdown Voltages: Design and Performances"
 Japanese Journal of Applied Physics, Vol. 35, 1996, pp. 10-15
- 175 C. WEISBUCH
 "Fundamental properties of III-V semiconductor two-dimensional quantized structures: The basis for optical and electronic device applications"
 Semiconductors and Semimetals, Vol. 24, 1987, p. 1
- 176 D. F. WELCH, G. W. WICKS, AND L. F. EASTMAN
 "Optical properties of GaInAs/AlInAs single quantum wells" Applied Physics Letters, Vol. 43, 1983, p. 762
- S. R. BAHL AND J. A. DEL ALAMO
 "Breakdown Voltage Enhancement from Channel Quantization in InAlAs/n+-InGaAs HFET's" IEEE Electron Device Letters, Vol. 13, No. 2, February 1992, pp. 123-125

- H. HEIB, D. XU, S. KRAUS, M. SEXL, G. BÖHM, G. TRÄNKLE AND G. WEIMANN
 "Reduction of the Output Conductance in InAlAs/InGaAs HEMTs with 0.15 μm Gates"
 Proceedings of the 6th IEEE International Conference on Indium Phosphide and Related Materials, March 1994, pp. 470-473
- 179 C. R. BOLOGNESI, M. W. DVORAK, AND D. H. CHOW
 "Impact Ionization and Quantum Confinement Effects on the Microwave Performance of Narrow Bandgap Channel Millimeter-Wave HFETs"
 Proceedings of the 5th IEEE International Workshop on High Performance Electron Devices for Microwave and Optoelectronic Applications (EDMO'97), London (UK), 24-25 November 1997, pp 115-120
- 180 C. R. BOLOGNESI, M. W. DVORAK, AND D. H. CHOW "Impact ionization effects on the microwave performance of InAs channel HFETs: the role of channel quantization" Proceedings of 10th IEEE International Conference on Indium Phosphide and Related Materials (IPRM'98), 11-15 May 1998, Tsukuba (Japan), pp. 509-512
- 181 J. MATEOS, T. GONZALES, D. PARDO, P. TADYSZAK, F. DANNEVILLE AND A. CAPPY "Noise analysis of 0.1 μm gate MESFETs and HEMTs" Solid-State Electronics, Vol. 42, No. 1, 1998, pp. 79-85
- 182 L. D. NGUYEN, L. M. JELLOIAN, M. THOMPSON, AND M. LUI "Fabrication of a 80 nm Self-Aligned T-Gate AlInAs/GaInAs HEMT" Proceedings of the International Electron Devices Meeting 1990, December 1990, pp. 499-502
- 183 L. D. NGUYEN, A. S. BROWN, M. A THOMPSON, AND L. M. JELLOIAN "50-nm Self-Aligned-Gate Pseudomorphic AlInAs/GaInAs High Electron Mobility Transistors" IEEE Transactions on Electron Devices, Vol. 39, No. 9, September 1992, pp. 2007-2014
- 184 C. C. EUGSTER, T. P. E. BROEKAERT, J. A. DEL ALAMO, AND C. G. FONSTAD "An InAlAs/InAs MODFET" IEEE Electron Device Letters, Vol. 12, No. 12, December 1991, pp. 707-709
- 185 T. AKAZAKI, K. ARAI, T. ENOKI, AND Y. ISHII "Improved InAlAs/InGaAs HEMT Characteristics by Inserting an InAs Layer into the InGaAs Channel" IEEE Electron Device Letters, Vol. 13, No. 6, June 1992, pp. 325-327
- 186 T. AKAZAKI, J. NITTA, H. TAKAYANAGI, T. ENOKI, K. ARAI "Improving the mobility of an In_{0.52}Al_{0.48}As/In_{0.53}Ga_{0.47}As inverted modulation-doped structure by inserted a strained InAs quantum well" Applied Physics Letters, Vol. 65, No. 10, 5 September 1994, pp. 1263-1265
- 187 J. K. ZAHURAK, A. A. ILIADIS, S. A. RISHTON, AND W. T. MASSELINK "Transistor Performance and Electron Transport Properties of High Performance InAs Quantum-Well FET's" IEEE Electron Device Letters, Vol. 15, No. 12, December 1994, pp. 489-492
- 188 C. R. BOLOGNESI, J. D. WERKING, E. J. CAINE, H. KROEMER, AND E. L. HU "Microwave Performance of a Digital Alloy Barrier Al(Sb,As)/AlSb/InAs Heterostructure Field-Effect Transistor" IEEE Electron Device Letters, Vol. 14, No. 1, January 1993, pp. 13-15
- J. B. BOOS, W. KRUPPA, D. PARK, B. R. BENNET, R. BASS, M. J. YANG, AND B. V. SHANABROOK
 "Low-voltage, high-speed AISb/InAs HEMTs"
 Proceedings of 10th Indium Phosphide and Related Materials Conference, 11-15 May 1998, Tsukuba (Japan), pp. 671-674
- 190 H. BOUTRY

"Etude de la structure métamorphique AlGaSb/InAs/GaSb sur GaAs. Réalisation de contacts ohmiques sur GaSb" Diplôme d'Etudes Approfondies Electronique de l'Université des Sciences et Technologies de Lille, Juillet 1997

Chapitre V



« Plus nous les faisons petits, plus nous devenons gros. »

Chapitre V

APPLICATION A LA CONCEPTION D'AMPLIFICATEURS MMIC FAIBLE BRUIT EN TECHNOLOGIE COPLANAIRE EN BANDES V ET W

I. INTRODUCTION	
II. NOS OBJECTIFS COMPARÉS À L'ÉTAT DE L'ART	299
A. Etat de l'art des amplificateurs en bande V et W	
B. Le cahier des charges du contrat DGA 95-162	
1. Le choix de la technologie coplanaire	
2. Les performances visées	
III. LA BIBLIOTHÈQUE D'ÉLÉMENTS ACTIFS	
A. L'épitaxie	
B. Le masque 4AS	
C. La technologie	
D. Les résultats de l'opération 10438	
1. Comparaison des opérations 10438A et 10438B	
2. Le schéma équivalent sélectionné pour la conception	
IV. RÉSULTATS DE CONCEPTION DES AMPLIFICATEURS	
V. CONCLUSION ET PERSPECTIVES	
VI. BIBLIOGRAPHIE	

I. INTRODUCTION

L'objectif de ce travail, c'est-à-dire celui pour lequel la Délégation Générale pour l'Armement a financé cette thèse, était la "mise au point d'une filière millimétrique faible bruit de circuits intégrés monolithiques micro-ondes en technologie HEMT AlInAs/GaInAs adapté en maille sur InP". Le contrat DGA 95-162 (Evaluation d'une filière de circuits HEMT sur InP pour applications millimétriques), prévoit la réalisation, en technologie coplanaire, d'amplificateurs monolithiques faible bruit¹ en bandes V et W, en collaboration avec Dassault Electronique. En attendant la notification de ce contrat (1^{er} janvier 1997), nous avons lancé les travaux de recherche dont les résultats ont fait l'objet des chapitres II, III et IV. Alors que nos travaux sur l'optimisation de structure ont seulement influencé l'épaisseur de la barrière Schottky et le type de couche tampon, nos études sur la technologie ont directement été mises à profit pour la constitution d'une bibliothèque d'éléments actifs.

La réalisation d'un MMIC demande la constitution de deux bibliothèques, l'une d'éléments passifs (inductances, résistances, capacités, etc.) et l'autre d'éléments actifs c'est-à-dire de transistors. A partir de ces bibliothèques et de modèles est conçu le circuit [1]. Le résultat est un *layout* du circuit, c'est-à-dire l'implantation des différents éléments, accompagné des performances simulées du MMIC.

Devant les difficultés rencontrées pour la réalisation des éléments actifs, le projet piloté par le Professeur Cappy prévoyait le développement de deux technologies de transistors de longueur de grille 0,1 µm : une technologie nitrure [2] et une technologie multicouche de résines (notre travail).

Après avoir pris connaissance de l'état de l'art des circuits intégrés amplificateurs faible bruit et du cahier des charges de notre contrat, nous présentons dans ce chapitre les résultats que nous avons obtenus avec la technologie bicouche ainsi que les résultats de conception fournis par Dassault Electronique à partir des schémas équivalents. En effet, le retard de notification du contrat ne nous a pas permis de mener à terme ce projet, c'est-à-dire de réaliser les amplificateurs.

II. NOS OBJECTIFS COMPARES A L'ETAT DE L'ART

A. Etat de l'art des amplificateurs en bande V et W

Un état de l'art des circuits amplificateurs faible bruit (*Low Noise Amplifier*) est donné dans l'annexe B. Constitué pour les filières GaAs et InP, il présente les performances de circuits intégrés monolithiques (MMIC) et hybrides (MIC : *Microwave Integrated Circuits*) pour les bandes V et W. A de

¹ <u>Rappel</u>: un amplificateur est un quadripôle à l'entrée duquel on injecte une puissance active Pe afin d'en extraire une puissance Ps supérieure à Pe. Le rôle de l'amplificateur faible bruit est d'augmenter l'amplitude d'un signal trop faible pour pouvoir en extraire une information.



rares exceptions près, cet état de l'art est dominé par les grandes fonderies américaines (TRW [3], GE, etc.).

A 60 GHz, nous n'avons réuni que les performances de LNA réalisés sur la filière InP. L'état de l'art, pour un circuit MMIC deux étages, est détenu par *Hughes* avec un circuit présentant un facteur de bruit de 2,3 dB avec un gain associé de 15 dB [4]. Les circuits trois étages, réalisés par GE [5] et TRW [6, 7], présentent un facteur de bruit inférieur à 3 dB pour un gain associé supérieur à 20 dB.

A 94 GHz (ou une fréquence proche), l'état de l'art des circuits LNA de l'annexe B est reporté sur la figure V-1. Les plus belles réalisations, mais aussi les plus nombreuses, sont à l'actif de TRWqui a notamment présenté un circuit de 7 étages (NF=3,8 dB et Ga=34 dB) en technologie PHEMT GaAs 0,1 µm.



figure V-1 : état de l'art des circuits intégrés amplificateurs faible bruit MIC et MMIC fonctionnant à 94 GH₇, ou une fréquence proche, réalisés avec les filières PHEMT GaAs et HEMT InP.

On remarque sur la figure V-1 que le facteur de bruit des circuits réalisés en technologie PHEMT GaAs se situe en moyenne autour de 4,5 dB et que très peu de circuits présentent un facteur de bruit inférieur à 4 dB. On vérifie d'ailleurs sur cet état de l'art que le facteur de bruit ne dépend pas du nombre d'étages du circuit. C'est une observation en adéquation avec la formule de Friis [8], qui montre que le facteur de bruit d'un amplificateur comportant plusieurs étages dépend principalement du facteur de bruit et du gain du premier étage.

Les LNA réalisés sur InP ont l'avantage d'être moins bruyants, avec des facteurs de bruit inférieurs à 3 dB. Ainsi, si l'on compare les meilleurs circuits 2 étages réalisés sur GaAs et InP, on s'aperçoit que s'ils présentent des gains identiques (Ga ≈ 15 dB), le facteur de bruit du circuit sur InP est inférieur de 0,8 dB (2,6 dB [PHEMT InP, 9] contre 3,4 dB [PHEMT GaAs, 10]). En effet, 1 dB est à peu près l'écart que l'on rencontre sur le facteur de bruit entre les circuits GaAs et InP.

B. Le cahier des charges du contrat DGA 95-162

1. Le choix de la technologie coplanaire

A l'exception de deux amplificateurs en bande W, réalisés en technologie coplanaire sur GaAs par *Martin Marietta* [11] et l'LAF [12], tous les circuits présentés dans l'état de l'art ont été réalisés en technologie microbande (*microstrip*).

En effet, pendant longtemps, l'absence de bons modèles et d'algorithmes pour les éléments des circuits coplanaires a limité les applications de ces circuits [13, 14]. Les circuits coplanaires sont pourtant particulièrement attrayants pour les applications micro-ondes commerciales. Comparé aux circuits microbandes, l'approche coplanaire, qui ne nécessite pas de traitement de la face arrière (amincissement, trous métallisés (*via holes*)), permet de réduire les coûts technologiques de 20 à 30%, tout en offrant de meilleures performances électriques. En effet, d'une part on s'affranchit des inductances parasites provenant des trous métallisés (les connexions entre les masses sont réalisées par des ponts à air faiblement inductifs)² et d'autre part, les conceptions sont moins sensibles aux dispersions technologiques [15]. De plus, le meilleur confinement des champs électriques et magnétiques, et donc le couplage réduit entre les lignes, ainsi que le remplacement des trous métallisés par des ponts à air, permettent de réduire la taille des circuits.

Toutefois, parmi les inconvénients avérés des circuits coplanaires par rapport aux circuits microbandes, figurent la plus grande atténuation, le manque de modèles complets, et surtout l'inadéquation pour les applications de puissance. En effet, l'avantage de la technologie microbande est de pouvoir dissiper efficacement la chaleur grâce aux trous métallisés.

² Notons que les transistors sont "naturellement" coplanaires.

Le développement, au milieu des années 90, de modèles performants [16, 17, 18] jusqu'en bande W [12] a permis l'apparition récente de circuits coplanaires à partir de transistors HEMT sur InP : amplificateurs [15, 19, 20, 21], mélangeurs [22], circulateurs [23], etc.

C'est donc dans ce contexte que nous avons choisi la technologie coplanaire pour la réalisation de circuits amplificateurs faible bruit à 60 et 94 GHz.

2. Les performances visées

Les spécifications techniques du contrat 95-162 pour les amplificateurs faible bruit, composés de <u>deux étages</u>, sont contenues dans le tableau V-1.

	LNA 60 GHz	LNA 94 GHz
Fréquence (GHz)	60 (∆F=10 %)	94 (ΔF=10 %)
Gain (dB)	14	10
Facteur de bruit (dB)	< 3	< 3,5
TOS entrée et sortie	< 2	< 2

tableau V-1 : spécifications techniques du contrat DGA 95-162.

On remarque que ces spécifications sont des objectifs ambitieux puisqu'elles correspondent aux meilleures performances de l'état de l'art.

Notons que les taux d'ondes stationnaires (TOS) mesurent la désadaptation aux bornes de l'amplificateur. Les circuits étant généralement conçus pour que leur entrée et leur sortie soient fermées sur des charges adaptées, les coefficients de réflexion en entrée (S_{11}) et en sortie (S_{22}) doivent être le plus proche possible de zéro afin obtenir des TOS le plus proche possible de 1 (cas du transfert maximum de puissance).

<u>Remarque</u> : les facteurs de mérite des circuits amplificateurs sont présentés dans les ouvrages de Castagné *et al* [24] et de Combes *et al* [8].

III. LA BIBLIOTHEQUE D'ELEMENTS ACTIFS

Pour constituer une bibliothèque de schémas équivalents de transistors, utilisables pour la conception de circuits, il convient auparavant de figer l'épitaxie du transistor et le jeu de masques de fabrication. Après avoir présenté succinctement ces éléments nous décrirons la technologie que nous avons retenue pour la réalisation des transistors. Nous commenterons les résultats obtenus dans le cadre de l'opération 10438 et nous donnerons le schéma équivalent qui a été choisi pour la conception des amplificateurs.

A. L'épitaxie

L'épitaxie choisie est celle donnée dans l'annexe sur les opérations technologiques (Annexe C - Opération 10437 et 10438). C'est une structure adaptée en maille sur InP comportant un *buffer* basse température, un canal de 200 Å, un plan de dopage de 5.10^{12} cm⁻² et une barrière de 120 Å. Une barrière aussi fine est nécessaire si l'on veut obtenir une tension de pincement inférieure, en valeur absolue, à -0,6 V et un maximum de transconductance proche de $V_{GS} = 0$. En effet, compte tenu de la sélectivité de notre gravure de fossé de grille, les simulations Schrödinger-Poisson montrent que les tensions de pincement attendues sont consistantes avec une gravure d'environ 40 à 50 Å de la barrière.

B. Le masque 4AS

Nous ne détaillerons pas ce masque qui a été dessiné par V. Hoël et qui est présenté dans son mémoire de thèse [2]. Nous signalerons cependant que ce masque est composé de transistors en Π de développements 2×15 µm, 2×25 µm, 2×35 µm et 2×50 µm et que ces transistors possèdent des lignes d'accès coplanaires, similaires aux transistors qu'utilisera la conception des circuits. La figure V-2 représente un transistor 2×50 µm du masque 4AS. On remarque sur l'agrandissement de la zone active que le développement du transistor n'est pas déterminé par les contacts ohmiques mais par le mésa, celui-ci étant réalisé avant les contacts ohmiques.



figure V-2 : transistor 2×50 μ m à lignes d'accès coplanaires du masque 4AS (à gauche), un agrandissement de la zone active est donné à droite.

C. La technologie

Les briques technologiques utilisées sont les mêmes que celles présentées dans l'annexe D. Seul diffère l'ordre des étapes :

- réalisation d'un niveau de marques par lithographie électronique. Ces marques (Ti (200 Å)/Au (2000 Å)) sont nécessaires au repérage du masqueur électronique ;
- réalisation des mésas d'isolation par photolithographie et gravure chimique de 1500 Å de profondeur (une sous-gravure du canal est également effectuée);
- 3. réalisation des contacts ohmiques par lithographie électronique sur une bicouche de résine, dépôt du contact Ni/Ge/Au/Ni/Au et recuit à 315 °C pendant 10 secondes ;
- 4. réalisation de la grille en T par lithographie électronique sur une multicouche de résines. Précisons en complément des informations données au chapitre III que pour obtenir une grille de 0,1 μm de faible résistance nous avons dessiné un masque de grille comportant une ligne centrale de 70 nm, des espaceurs de 50 nm, et des latéraux de 140 nm, soit une largeur du haut de grille de 450 nm. Le fossé de grille a été gravé avec la solution (AS:NH4OH):H2O2 (30:4). Différents temps de gravure et de désoxydation ont été utilisés afin de mesurer l'impact du *recess*. La métallisation de grille est une séquence Ti (250 Å)/Pt (250 Å)/Au (3500 Å);
- 5. réalisation des épaississements par photolithographie et métallisation Ti/Au puis recuit final à 270 °C pendant 30 mn.

D. Les résultats de l'opération 10438

Les résultats que nous avons utilisés pour la conception des amplificateurs sont ceux de l'opération 10438 ($R_{couche}(S970713)=172 \Omega/carré$). Cette opération, qui a bénéficié de la technologie résumée précédemment, est une technologie fiable³. Deux procédures différentes (10438A et 10438B), résumées dans le tableau V-2, ont été utilisées pour la gravure du fossé de grille. L'opération 10438B visait à élargir légèrement le fossé de grille (augmentation du temps de *recess*) et à réduire la tension de pincement (augmentation du temps de désoxydation après *recess*).

Les diodes Schottky réalisées sur les deux opérations sont équivalentes avec une bonne tenue en inverse (100 μ A/mm à -4 V), un coefficient d'idéalité de 1,5 et une tension de *built-in* de 0,45 V.

	Désoxydation	Rinçage	Gravure	Rinçage	Désoxydation	
	HCI:H₂O (1:4)	Eau désionisée	(AS:NH4OH):H2O2 (30:4)	Eau désionisée	HCI:H ₂ O (1:4)	
10438A	1'	30"	1'30"	30"	1'30"	
10438B	1'	30"	1'45"	30"	2'	

tableau V-2 : temps utilisés dans les procédures de réalisation des fossés de grilles des opérations 10438A et 10438B.

³ Alors que la lithographie de grille était mature au milieu de l'année 1997, ce n'est qu'au début de l'année 1998 que nous avons finalement conclu sur les problèmes de désoxydation, à réaliser avant et après gravure du fossé de grille.

1. Comparaison des opérations 10438A et 10438B

Les résultats de ces opérations, présentés dans le tableau V-3, montrent clairement l'impact de la procédure de réalisation du fossé de grille. Des essais similaires, réalisés sur les opérations 10421A et 10422A, ont montré que c'était surtout le temps de désoxydation (ou la concentration en HCl de la solution), qui influençait la profondeur du fossé de grille. La tension de pincement est ainsi réduite car la grille est plus proche du gaz électronique. L'agrandissement du *recess* se traduit par une légère augmentation des résistances d'accès, une augmentation importante de la capacité C_{GS} mais une diminution de la capacité C_{GD} ainsi qu'une réduction importante de la conductance de sortie. L'inconvénient est que les fréquences de coupure f_c et f_T sont pénalisées mais les rapports g_m/g_d et C_{GS}/C_{GD} sont améliorés de plus de 50 %. Les transconductances statiques (1 S/mm) et hyperfréquences (1,4 S/mm) ne changent pas.

	10438A	10438B	Evolution (%)	Ecart - Type
;	V _{DS} =1 V, V _{GS} =-0,2 V	V _{DS} =1 V, V _{GS} =-0,1 V		10438B
$V_{\rho}(\vee)$	-0,60	-0,50	-17	0,017
<i>I_{DS}*</i> (mA/mm)	435	330	-22	7,6
g g(mS/mm)	5	7	40	0,71
<i>g_m</i> (mS/mm)	1450	1460	1	49,3
<i>g_d</i> (mS/mm)	135	90	-33	3,83
g _m/ g _d	10,7	16,2	51	0,53
R _s (Ω.mm)	0,28	0,31	11	0,01
R _D (Ω.mm)	0,32	0,35	9	0,02
C _{GS} (fF/mm)	775	1030	33	20,1
С_{ар} (fF/mm)	65	55	-15	1,73
C _{GS} /C _{GD}	11,9	18,7	57	0,87
<i>f_c</i> (GHz)	295	225	-24	4,73
f _T (GHz)	240	205	-15	8,54
H ₂₁ ² @40GHz (dB)	15,3	13,9	-9	0,26
U @40GHz (dB)	16,5	18,6	13	0,70
MSG @40GHz (dB)	16,5	17,4	5	0,29

tableau V-3 : caractéristiques de composants $0,1 \times 2 \times 50 \ \mu m^2$ des opérations 10438A et 10438B, (*) courant de drain déterminé à $V_{DS}=1$ V et $V_{GS}=0$ V.

On note dans ce tableau la présence d'une conductance de grille g_g . La prise en compte d'une telle conductance est nécessaire pour obtenir une bonne corrélation entre les

paramètres S_{ij} mesurés et simulés. L'origine de cette conductance semble provenir d'un courant de fuite dans la couche tampon qui explique également la mauvaise évolution des gains hyperfréquences en basse fréquence.

La figure V-3 représente les caractéristiques I(V) des composants des opérations 10438A et 10438B ainsi que l'évolution de leurs gains. On remarque qu'alors que le gain H_{21}^2 est plus faible pour l'opération 10438B, les gains U et MSG sont à l'inverse plus élevés. En effet, on note une fréquence de coupure f_{max} comprise entre 400 et 500 GHz. On doit cette valeur importante à la faible conductance de sortie mais surtout à une résistance de grille de 270 Ω/mm .

Il est important de noter que les rendements obtenus sur les opérations 10438A et 10438B sont excellents et que les dispersions sur les éléments du schéma équivalent de 8 composants disséminés sur la plaque, données pour l'opération 10438B dans le tableau V-3, sont faibles.



figure V-3 : caractéristiques I(V) (V_{GS max}=0 V, Pas de 0,1 V) et gains hyperfréquences H_{21}^2 , U et MSG à $V_{DS}=1$ V des composants 10438A R2D3 ($V_{GS}=-0,2$ V) et 10438B R11D2 ($V_{GS}=-0,1$ V) - $0,1\times 2\times 50$ μm^2 .

2. Le schéma équivalent sélectionné pour la conception

Pour la conception des amplificateurs, nous avons choisi d'utiliser un schéma équivalent de l'opération 10438B. Les éléments de ce schéma équivalent sont donnés dans le tableau V-4 et leurs évolutions (éléments intrinsèques) sont représentées sur la figure V-4.

Chapitre V	- Application à la conce	eption d'amplificateu	rs MMIC faible bruit en	technologie con	olanaire en ba	nde Vet W

LAUMSeq	ue							
R_S (Ω/mm)	R _D (Ω/mm)	R _G (Ω)	R _m (Ω/mm)	С _{рG} (fF)	C_{pD} (fF)	<i>L_S</i> (рН)	<i>L_D</i> (рН)	L _G (рН)
0,31	0,35	2,3	276	4	35	3	25	25
Extrinsèq	ue							
V _{GS} (V)	I _{GS} (mA/mm)	<i>g_m</i> (mS/mm)	<i>g</i> d (mS/mm)	g _g (mS/mm)	C _{GS} (fF/mm)	C _{GD} (fF/mm)	R _i (Ω.mm)	τ (ps)
-0,5	1	64,3	22,6	6,58	349	110	-	0,902
-0,4	18	396	43,9	6,73	612	83,2	0,3	0,479
-0,3	69	912	66,5	6,88	837	61,7	0,19	0,311
-0,2	150	1260	81,2	7,07	963	55,7	0,14	0,228
-0,1	243	1460	92,3	7,21	1030	56,2	0,098	0,199
0	333	1430	102	7,41	1060	62,0	0,08	0,214
0,1		1200	118	7,93	1080	74,5	0,12	0,256
0,2		840	151	10,4	1100	95,2	0,28	0,270

Extrinsèque

tableau V-4 : schéma équivalent à V_{DS} =1 V du transistor 10438B R11D2 (0,1×2×50 µm²).



figure V-4 : évolution, avec la tension V_{GS} , des éléments intrinsèques du schéma équivalent à $V_{DS}=1$ V du transistor 10438B R11D2 (0,1×2×50 μm^2).

IV. RESULTATS DE CONCEPTION DES AMPLIFICATEURS

Les amplificateurs ont été conçus par Dassault Electronique à partir d'une bibliothèque d'éléments passifs, des schémas équivalents des transistors et d'un modèle de bruit.

La réalisation des éléments passifs (capacités, résistances, ponts à air, etc.) fait partie de la thèse de S. Boret [25]. Les résultats qu'il a obtenus sont excellents, avec notamment, une très bonne corrélation entre les simulations et les mesures [26].

Le modèle de bruit est le modèle à deux températures, développé au laboratoire (cf. chapitre I).

Des conceptions de circuit ont été réalisées à partir des schémas équivalents de transistors réalisés en technologie nitrure par V. Hoël et à partir des schémas équivalents présentés précédemment (transistors réalisés en technologie bicouche). Les résultats des simulations linéaires sont comparés sur la figure V-5 (LNA 60 GHz) et la figure V-7 (LNA 94 GHz). Les *layout* des circuits, indépendants de la technologie transistor, sont donnés sur la figure V-6 (LNA 60 GHz) et la figure V-8 (LNA 94 GHz).

Quelle que soit la fréquence de fonctionnement, la technologie bicouche donne de meilleurs résultats que la technologie nitrure car :

- la capacité C_{GD} est plus faible d'environ 40 % au maximum de g_m ,
- la transconductance est plus élevée (18 %),
- la conductance de sortie est plus faible (10 %),
- la résistance métallique de grille est deux fois plus faible.

Tous ces éléments font que les transistors réalisés en technologie bicouche présentent un meilleur gain, avec des rapports g_m/g_d et C_{GS}/C_{GD} une fois et demie à deux fois plus élevés.

La principale supériorité de notre technologie est sans doute liée à la faible résistivité de la grille, qui peut expliquer que le facteur de bruit soit meilleur d'au moins 1 dB par rapport à la technologie nitrure. En effet, les conceptions réalisées à partir de schémas équivalents de transistors, réalisés en technologie nitrure, puis dénitrurés, montrent que les circuits présentent des gains proches de ceux simulés en technologie bicouche, mais que le facteur de bruit reste plus élevé d'1 dB (cf. Thèse de V. Hoël).



figure V-5 : résultats des simulations linéaires du LNA 60 GHz bande étroite (circuit 0758-214-000), les technologies nitrure et bicouche sont comparées (V_{GS} =-0,1 V).

309



figure V-6 : layout du circuit LNA 60 GHz bande étroite (circuit 0758-214-000), le circuit comporte un transistor $0,1\times2\times30 \ \mu m^2$ pour le premier étage et un transistor $0,1\times2\times20 \ \mu m^2$ pour le second étage.


figure V-7 : résultats des simulations linéaires du LNA 94 GHz bande étroite (circuit 0758-215-000), les technologies nitrure et bicouche sont comparées (V_{GS} =-0,1 V).



100 µm ⊢——I

figure V-8 : layout du circuit LNA 94 GHz bande étroite (circuit 0758-215-000), chaque étage du circuit se compose d'un transistor $0,1\times 2\times 15 \ \mu m^2$.

Les résultats de conception, présentés dans tableau V-5, montrent que les spécifications du contrat (tableau V-1) sont tenues avec des facteurs de bruit améliorés de 1 dB et des gains améliorés de 1 à 2 dB.

	LNA 60 GHz	LNA 94 GHz
Fréquence (GHz)	60 ±10	94 ±10
Gain (dB)	> 16	> 11
Facteur de bruit (dB)	< 2	< 2,5
TOS entrée et sortie	2	2

tableau V-5 : résultats des simulations linéaires réalisées par Dassault Electronique à partir des schémas équivalents des transistors de l'opération 10438B (technologie bicouche).

Il ne s'agit, bien sûr, que de résultats de simulation. Ces prévisions ne s'avèreront exactes que si l'on parvient à reproduire les performances des transistors lors de la réalisation des circuits. Or, dans ce domaine, nous n'avons aucune expérience sur l'intégration d'éléments actifs et passifs.

V. CONCLUSION ET PERSPECTIVES

Les travaux en technologie, que nous avons menés, nous ont permis de développer une technologie de transistors performante, se situant à l'état de l'art, et ce qui est sans doute plus important, possédant une maturité suffisante pour envisager la réalisation de circuits. Il faut cependant bien avouer que ceci n'était pas le cas lorsque le projet de réalisation de MMIC a été lancé. Parallèlement, une bibliothèque d'éléments passifs performante a été constituée.

Malgré des objectifs ambitieux, les résultats des simulations de circuits tendent à montrer que le "pari" est en passe d'être gagné. Cependant, il faut être réaliste car une partie seulement des difficultés a été franchie. En effet, il reste à développer une technologie de circuits qui préserve les performances des composants actifs.

Quelle que soit l'issue de ce projet, il ouvre des perspectives nouvelles pour la technologie InP dans notre laboratoire. On peut en effet envisager la réalisation d'autres circuits millimétriques (mélangeurs [27], oscillateurs [28]) mais également de circuits fonctionnant en bande D [29, 30] ou de circuits mixtes intégrant des fonctions optoélectroniques [31, 32], des transistors HBT [33] ou plusieurs fonctions [34]. Les perspectives de la filière InP dans ces domaines sont nombreuses, à condition qu'il y ait un avenir pour les circuits millimétriques InP.

VI. BIBLIOGRAPHIE

- R. A. PUCEL
 "Design Considerations for Monolithic Microwave Circuits" IEEE Transactions on Microwave Theory and Techniques, Vol. MTT-29, No. 6, June 1981, pp. 513-534
 W. Hoff
- V. HOËL
 Thèse de Doctorat Electronique de l'Université des Sciences et Technologie de Lille, à paraître.
- 3 R. F. LEONARD "Low Noise InP-Based MMIC Receiver for W-band" ALAA/NASA/OAI Conference on Advanced SEI Technologies, Cleveland (USA), September 4-6, 1991, pp. 1-5
- R. ISOBE, C. WONG, A. POTTER, L. TRAN, M. DELANEY, R. RHODES, D. JANG, L. NGUYEN, AND M. LE
 "Q- and V-band MMIC chip set using 0.1 μm millimeter-wave low noise InP HEMTs"
 1995 IEEE MTT-S Digest, pp. 1133-1136
- K. H. G. DUH, P. C. CHAO, P. HO, M. Y. KAO, P. M. SMITH, J. M. BALLINGALL, AND A. A. JABRA
 "High-Performance InP-based HEMT Millimeter-wave Low-Noise Amplifiers"
 1989 IEEE MTT-S Digest, pp. 805-808
- K. W. CHANG, H. WANG, R. LAI, D. C. LO, AND J. BERENZ
 "A V-band monolithic InP HEMT downconverter"
 1993 IEEE GaAs IC Symposium Digest, San Jose (USA), pp. 211-214
- R. LAI, K. W. CHANG, H. WANG, K. TAN, D. C. LO, D. C. STREIT, P. H. LIU, R. DIA, AND J. BERENZ
 "A High Performance and Low DC Power V-band MMIC LNA Using 0.1 µm InGaAs/InAlAs/InP HEMT Technology" IEEE Microwave and Guided Wave Letters, Vol. 3, No. 12, December 1993, pp. 447-449
- P. F. COMBES, J. GRAFFEUIL, J. F. SAUTEREAU
 "L'amplification micro-onde"
 Composants, dispositifs et circuits actifs en micro-ondes, chapitre V, pp. 85-125

Chapitre V - Application à la conception d'amplificateurs MMIC faible bruit en technologie coplanaire en bandes V et W

- P. D. CHOW, K. TAN, D. STREIT, D. GARSKE, P. LIU, AND R. LAI
 "W-Band and D-Band Low Noise Amplifiers Using 0.1 Micron Pseudomorphic InAlAs/InGaAs/InP HEMTs" 1992 IEEE MTT-S Digest, pp. 807-810
- H. WANG ET AL
 IEEE MTT-S International Microwave Symposium Digest, 1993, p. 783
- 11 D.-W. TU, S. W. DUNCAN, A. ESKANDARIAN, B. GOLJA, B. C. KANE, S. P. SVENSSON, S. WEINREB, AND N. E. BYER "High Gain Monolithic W-Band Low Noise Amplifiers Based on Pseudomorphic High Electron Mobility Transistors" IEEE Transactions on Microwave Theory and Techniques, Vol. 42, No. 12, December 1994, pp. 2590-2597
- 12 M. SCHLECHTWEG, W. H. HAYDL, A. BANGERT, J. BRAUNSTEIN, P. J. TASKER, L. VERWEYEN, H. MASSLER, W. BRONNER, A. HÜLSMANN, AND K. KÖHLER "Coplanar Millimeter-Wave IC's for W-band Applications Using 0.15 µm Pseudomorphic MODFET"s" IEEE Journal of Solid-State Circuits, Vol. 31, No. 10, October 1996, pp. 1426-1433
- C. VEYRES AND V. FOUAD-HANNA
 "Extension of the application of conformal mapping techniques to coplanar lines with finite dimensions" International Journal of Electronics, Vol. 48, 1980, pp. 47-56
- G. GHIONE AND C. NALDI
 "Parameters of coplanar waveguide with lower ground planes" Electronics Letters, Vol. 19, 1983, pp. 734-735
- M. BERG, J. DICKMANN, R. GUEHL, W. BISCHOF
 "60- and 77-Ghz monolithic amplifiers utilizing InP-based HEMTs and coplanar waveguides" Microwave and Optical Technology Letters, Vol. 11, No. 3, February 20 1996, pp. 139-145
- R. KULKE AND T. SPORKMANN
 "Coplanar Waveguide elements for a European CAD environment"
 Proceedings of the 23rd European Microwave Conference, Madrid (Spain), 1993, pp. 209-211
- P. POGATZKI AND O. KRAMER
 "A Coplanar Element Library for the Accurate CAD of (M)MICs" Microwave Engineering Europe, December/January 1994
- 18 R. KULKE, T. SPORKMANN, D. KOTHER, I. WOLFF, AND P. POGATZKI "Coplanar elements support circuit designs to 67 GHz" Microwaves and RF, December 1994, pp. 103-116
- 19 M. BERG, T. HACKBARTH, B. E. MAILE, J. DICKMANN, R. GÜHL, B. ADELSECK, H. L. HARTNAGEL "W-Band MMIC Amplifiers Based On Quarter Micron Gate-Length InP HEMTs And Coplanar Waveguides" Proceedings of the 8th IEEE International Conference on Indium Phosphide and Related Materials, Schwäbisch-Gmünd (Germany), 22-25 April 1996, pp. 72-75
- 20 M. BERG, T. HACKBARTH, AND J. DICKMANN "80-100 GHz Broadband Amplifier MMIC Utilizing CPWs and Quarter Micron InP-Based HEMTs" Proceedings of the 9th IEEE International Conference on Indium Phosphide and Related Materials, Cape Cod (USA), 11-15 May 1997, pp. 245-248
- K. VAN DER ZANDEN, Y. BAEYENS, M. VAN HOVE, D. SCHREURS, W. DE RAEDT AND M. VAN ROSSUM
 "W-band high-gain amplifier using dual-gate HEMT technology"
 Proceedings of the 9th IEEE International Conference on Indium Phosphide and Related Materials, Cape Cod (USA), 11-15 May 1997, pp. 249-252
- M. SCHEFER, U. LOTT, W. PATRICK, HP. MEIER, AND W. BÄCHTOLD
 "Passive, Coplanar V-Band HEMT Mixer"
 Proceedings of the 9th IEEE International Conference on Indium Phosphide and Related Materials, Cape Cod (USA), 11-15
 May 1997, pp. 177-180
- 23 M. BERG, T. HACKBARTH, B. E. MAILE, S. KOBLOWSKI, J. DICKMANN, D. KÖTHER, B. HOPF, H. L. HARTNAGEL "Active Circulator MMIC in CPW technology Using Quarter Micron InAlAs/InGaAs/InP HFETs" Proceedings of the 8th IEEE International Conference on Indium Phosphide and Related Materials, Schwäbisch-Gmünd (Germany), 22-25 April 1996, pp. 68-71
- R. CASTAGNE, J. P. DUCHEMIN, M. GLOANEC ET CH. RUMELHARD
 "Circuits intégrés en arséniure de gallium : physique, technologie et règles de conception"
 Collection technique et scientifique des télécommunications, Edition Masson, 1989, 594 pages
- 25 S. BORET Thèse de Doctorat Electronique de l'Université de Lille, à paraître.
- 26 S. BORET, L. KADRI, H. HAPPY, F. HURET, G. DAMBRINE, E. DELOS, A. CAPPY, E. RIUS, P. KENNIS "Passive Coplanar Elements for W-Band ICs and Parasitic Mode Coupling at Discontinuities with Air Bridges" 28th European Microwave Conference, 5-9 October 1998
- Y. KWON, D. PAVLIDIS, P. MARSH, G.-I. NG, AND T. L. BROCK
 "Experimental Characteristics and Performance Analysis of Monolithic InP-Based HEMT Mixers at W-Band" IEEE Transactions on Microwave Theory and Techniques, Vol. 41, No. 1, January 1993, pp. 1-8

- S. E. ROSENBAUM, L. M. JELLOIAN, A. S. BROWN, M. A. THOMPSON, M. MATLOUBIAN, L. E. LARSON, R. F. LOHR,
 B. K. KORMANYSOS, G. M. REBEIZ, AND L. P. B. KATEHI
 "A 213 GHz AlInAs/GaInAs/InP HEMT MMIC Oscillator"
 IEEE International Electron Devices Meeting Digest, 1993, pp. 924-926
- H. WANG, R. LAI, D. C. W. LO, D. C. STREIT, M. W. POSPIESZALSKI, AND J. BERENZ.
 "A 140-GHz Monolithic Low Noise Amplifier" IEEE International Electron Devices Meeting Digest, 1994, pp. 933-934
- 30 R. LAI, H. WANG, Y. C. CHEN, T. BLOCK, P. H. LIU, D. C. STREIT, D. TRAN, M. BARSKY, W. JONES, P. SIEGEL, T. GAIER "155 GHz MMIC LNAs with 12 dB Gain Fabricated Using a High Yield InP HEMT MMIC Process" Microwave Journal, September 1997, pp. 166-171
- 31 W. KUEBART, J.-H. REEMISMA, D. KAISER, H. GROSSKOPF, F. BESCA, G. LUZ, W. KÖRBER, AND I. GYURO "High Sensitivity InP-Based Monolithically Integrated pin-HEMT Receiver-OEIC's for 10 Gb/s" IEEE Transactions on Microwave Theory and Techniques, Vol. 43, No. 9, September 1995, pp. 2334-2341
- L. M. LUNARDI
 "InP-based Monolithically Integrated Photoreceivers"
 Proceedings of the 9th International Conference on Indium Phosphide and Related Materials, Cape Cod (USA), 11-15 May 1997, pp. 471-474
- 33 J. COWLES, R. LAI, L. TRAN, H. WANG, Y. C. CHEN, K. KOBAYASHI, T. BLOCK, H. C. YEN, P. LIU, A. OKI AND D. STREIT "Monolithic InP HEMT/HBT Integrated Circuit Technology by Selective Molecular Beam Epitaxy" Proceedings of the 9th International Conference on Indium Phosphide and Related Materials, Cape Cod (USA), 11-15 May 1997, pp. 625-628
- 34 M. Schlechtweg, L. Verweyen, W. Haydl, A. Thiede, M. Lang, P. Leber, V. Hurm, T. Jakobus, W. Bronner, A. Hülsmann, J. Hornung, Z. Wang

"Multifunctional Integration Using HEMT Technology"

Proceedings of the 27th European Solid-State Device Research Conference (ESSDERC), Stuttgart (Germany), 22-24 September 1997, pp. 57-74

Conclusion générale et Perspectives





LA NOUVELLE MÉTHODE SCIENTIFIQUE



CONCLUSION GENERALE ET PERSPECTIVES

N ous avons présenté dans ce mémoire le bilan de trois années de travaux principalement axés sur le développement d'une technologie de transistors HEMT AlInAs/GaInAs sur substrat InP et sur l'optimisation de la structure épitaxiale du composant.

L'amélioration de l'hétérostructure du transistor a bénéficié de compétences en épitaxie par jets moléculaires, notamment à sources gazeuses, et en simulation de composants. Cependant, elle a pâti des problèmes de qualité des substrats de phosphure d'indium et de l'immaturité technologique de nos premières réalisations. Nos études sur les couches tampon, les barrières de Schottky en AlInP, ou encore sur le canal, ont permis de faire le tri entre les solutions efficaces pour pallier à certains inconvénients des HEMT InP, et celles dont l'apport est moindre. Les meilleurs résultats nous ont été fournis par l'optimisation du canal. Nous avons montré que l'utilisation d'un canal composite GaInAs/InP permettait de réduire l'ionisation par impact, et donc d'améliorer les performances des transistors faible bruit (conductance de sortie, courant de grille, etc.). En réalisant des performances en puissance se situant à l'état de l'art avec un HEMT à canal composite dopé GaInAs/InP/InP n⁺, nous avons confirmé l'intérêt de ce composant pour la génération de puissance en gamme d'ondes millimétriques (355 mW/mm à 60 GHz).

En ce qui concerne la fabrication de composants, nous avons beaucoup travaillé sur la lithographie des systèmes multicouches de résines pour la réalisation de grilles en té. Cette partie, qui a d'ailleurs été enrichie par la réalisation d'un simulateur de révélation de résines, a fourni de très bons résultats, puisqu'une technologie de grille de longueur 0,1 μ m de faible résistivité a été développée. Afin de rendre cette technologie performante et reproductible, il a fallu étudier l'impact de nombreux paramètres sur les caractéristiques électriques du composant : la réalisation et la désoxydation du fossé de grille, la diffusion de la métallisation, etc. Les performances obtenues, c'est-à-dire des fréquences f_T proches de 250 GHz et des transconductances de 1,5 S/mm, représentent l'état de l'art des transistors faible bruit.

Dans le cadre d'un contrat de la Délégation Générale pour l'Armement, avec Dassault Electronique, nous avons montré, à travers les résultats de conception d'amplificateurs faible bruit à 60 GHz et 94 GHz, que notre technologie permettait d'envisager des performances à l'état de l'art pour ces circuits.

Plus important que les performances, nous nous sommes attachés à comprendre et à prévoir nos résultats. Cette démarche n'a été rendue possible que par le soutien des modélisations Monte-Carlo réalisées dans notre équipe. Nous avons d'ailleurs montré que la prise en compte de

Conclusion générale et Perspectives

paramètres technologiques dans les simulations de composants permettait d'approcher avec fidélité les résultats expérimentaux.

Les perspectives de nos travaux sont largement détaillées à la fin de chaque chapitre. Il est difficile de dissocier les travaux de développement industriel de ceux purement liés à la recherche universitaire. En effet, alors que de nombreuses études restent à faire en ce qui concerne le développement de transistors de puissance sur InP fonctionnant en ondes millimétriques, on peut s'interroger sur l'intérêt des recherches qu'il reste à mener pour la filière faible bruit, dans la mesure où cela concerne la fiabilité et la reproductibilité des procédés. Ces aspects ne sont intéressants, à l'échelle du laboratoire, que s'ils s'accompagnent de recherches dans le domaine des circuits intégrés MMIC. Néanmoins, on peut aujourd'hui avoir des doutes sur les applications des circuits MMIC sur InP autres que celles des domaines militaires et spatiaux. Il n'empêche qu'il peut être bénéfique de mener à terme cette filière en réduisant au maximum les dimensions du composant (contacts ohmiques autoalignés sur une grille de 50 nm). Cependant, l'étude et le développement de nouvelles filières semblent être l'axe le plus séduisant (pour un technologue). La filière la plus prometteuse est sans aucun doute celle des transistors AlInAs/GaInAs métamorphiques sur GaAs. En effet, les industriels, qui ne semblent pas vouloir investir dans une technologie aussi onéreuse que celle du phosphure d'indium, rêvent d'une technologie aussi performante (ou presque) à un moindre coût. Des études plus prospectives pourraient également concerner la filière des antimoniures AlGaSb/InAs/GaSb sur GaAs, qui offre des perspectives intéressantes pour l'amplification faible bruit à très haute fréquence.

Enfin, d'autres enseignements sont à tirer de cette thèse.

Le premier est qu'il devient de plus en plus difficile d'acquérir toutes les connaissances nécessaires à l'étude d'une filière de composants électroniques. En effet, la fabrication d'un circuit MMIC fait appel à de nombreux métiers. Du bâti d'épitaxie à l'analyseur de réseau, des moyens techniques et humains importants interviennent dans la réussite d'un projet. De même que la modélisation exige des compétences en informatique, la conception et la réalisation de transistors demandent, au-delà de la culture scientifique, des compétences technologiques. La maîtrise de certains outils et une connaissance basique de quelques autres sont donc indispensables à l'acquisition de la vision globale primordiale à la réussite d'une étude.

Le second enseignement est que, vu la complexité des phénomènes physiques qui interviennent dans le fonctionnement d'un composant, il ne faut pas brûler les étapes, mais prendre le temps d'étudier sereinement la bibliographie, la technologie, etc. C'est une démarche qui a trop souvent tendance à s'éclipser sous le poids contractuel de nos recherches.



ANNEXE A DEFINITION DES PARAMETRES S DE LA MATRICE DE REPARTITION

DEFINITION DES PARAMETRES S DE LA MATRICE DE REPARTITION

Les paramètres de répartition S_{ij} (scattering parameters) sont un jeu de paramètres couramment utilisés en hyperfréquence. Considérons une ligne de transmission de longueur l, d'impédance caractéristique Z_0 , et terminée avec une impédance de charge Z_c , comme cela est illustré sur la figure A-1.



figure A-1 : ligne de transmission de longueur l terminée par une impédance de charge.

D'après les équations A-1 et A-2, la tension et l'intensité en un point x quelconque d'une telle ligne de transmission sont données par :

$$\begin{aligned} & equation A-1 \\ & V(x) = V^+ e^{-\gamma x} + V^- e^{+\gamma x} \\ & equation A-2 \end{aligned} \qquad \qquad I(x) = \frac{1}{Z_0} \Big(V^+ e^{-\gamma x} + V^- e^{+\gamma x} \Big) \end{aligned}$$

où V^+ et I^+ sont respectivement la tension et le courant incidents, et V^- et I^- sont respectivement la tension et le courant réfléchis. La résolution de ces équations pour les tensions incidente et réfléchie aboutit à :

$$\begin{aligned} & \acute{equation A-3} \\ & \acute{e}^{-\gamma x} = \frac{1}{2} \big[V(x) + Z_0 I(x) \big] \\ & \acute{equation A-4} \\ \end{aligned}$$

En divisant ces deux équations par $\sqrt{Z_0}$ on obtient les coefficients d'incidence et de réflexion, a et b, définis au point de terminaison (x = l) par les relations :

équation A-5

équation A-6

Diviser l'équation A-6 par l'équation A-5 mène à l'expression :

équation A-7

Le numérateur de l'équation A-7 représente la tension réfléchie à la terminaison et le dénominateur représente la tension incidente à la terminaison. Le rapport b/a représente Γ , le coefficient de réflexion à la terminaison.



Considérons maintenant un quadripôle, comme illustré sur la figure A-2, où a_1 et b_1 sont les paramètres incident et réfléchi à l'entrée du quadripôle alors que a_2 et b_2 sont les paramètres incident et réfléchi à sa sortie. L'extension des équations A-5 et A-6 permet de définir ces paramètres comme suit :

équation A-8

équation A-9

équation A-10





$$b/a \equiv \frac{V^{-}e^{+\gamma x}}{V^{+}e^{-\gamma x}} = \frac{V^{-}}{V^{+}}e^{+2\gamma x}$$

 $a = \frac{V^{+}e^{-\gamma l}}{\sqrt{Z_{0}}} = \frac{1}{2} \left| \frac{V(l)}{\sqrt{Z_{0}}} + \sqrt{Z_{0}}I(l) \right|$

 $b \equiv \frac{V^- e^{+\gamma l}}{\sqrt{Z_0}} = \frac{1}{2} \left[\frac{V(l)}{\sqrt{Z_0}} - \sqrt{Z_0} I(l) \right]$

Annexe A - Définition des paramètres S de la matrice de répartition

équation A-11

Les quatre paramètres S_{ij} sont définis en termes de paramètres d'incidence et de réflexion à partir des expressions :

 $b_2 = \frac{1}{2} \left(\frac{V_2}{\sqrt{Z_0}} - \sqrt{Z_0} I_2 \right)$

équation A-12
$$b_1 = S_{11}a_1 + S_{12}a_2$$
équation A-13 $b_2 = S_{21}a_1 + S_{22}a_2$

 S_{11} est le coefficient de réflexion à l'entrée ($\Gamma_{\!e}$) quand la sortie est adaptée :

équation A-14
$$S_{11} = \frac{b_1}{a_1}\Big|_{a_2=0}$$

 S_{12} est le coefficient de transmission inverse quand l'entrée est adaptée :

$$S_{12} = \frac{b_1}{a_2}\Big|_{a_1=0}$$

 S_{21} est le coefficient de transmission directe quand la sortie est adaptée :

$$equation A-16$$
 $S_{21} = \frac{b_2}{a_1}\Big|_{a_2=0}$

 S_{22} est le coefficient de réflexion à la sortie quand l'entrée est adaptée :

 $\begin{aligned} & \acute{equation A-17} \\ S_{22} = \frac{b_2}{a_2} \bigg|_{a_1=0} \end{aligned}$

Ce formalisme n'est valable que dans le cas d'une propagation monomode des ondes, c'est-à-dire à une fréquence fondamentale. Les paramètres S_{ij} petit signal ne sont donc valides qu'en régime de fonctionnement linéaire du quadripôle.

Notons également, qu'il existe des équations de conversion entre les paramètres de répartition S_{ij} et les paramètres d'impédance Z_{ij} , d'admittance Y_{ij} , et de gains H_{ij} . Ces conversions sont mises à profit dans la "méthode DAMBRINE" de détermination du schéma équivalent petit signal.

ANNEXE B

ETAT DE L'ART DES PERFORMANCES DES TRANSISTORS HEMT SUR SUBSTRATS GAAS ET INP (FREQUENCE, BRUIT, PUISSANCE) ET DES CIRCUITS AMPLIFICATEURS FAIBLE BRUIT EN BANDE V ET W

<u>Avertissement</u> : il ne s'agit pas de présenter ici les résultats de façon exhaustive. Le but est de donner une image la plus représentative possible des performances obtenues par les différentes filières. De plus, la représentation est limitée aux composants dits "standards", c'est-à-dire ceux définis dans le chapitre I. Sont exclues de cet état de l'art toutes les structures exotiques (à base de matériaux phosphorés notamment), dont la classification est difficile. Toutefois, pour l'état de l'art en puissance, nous avons admis les structures à canal dopé qui ne correspondent plus vraiment à des HEMT.

Annexe B - Etat de l'art des performances des transistors HEMT sur substrats GaAs et InP (fréquence, bruit, puissance) et des circuits amplificateurs faible bruit en bande V et W

ETAT DE L'ART EN FREQUENCE

Composant	L g (um)	<i>f</i> т (GHz)	f _{max} (GHz)	g m (mS/mm)	Référence
	0.50	35	Q/	270	[1 Schink]
I MHEMT Gale	1 70	25 8		165	[2 Greenberg]
	2.20	55	15	160	
	3,20	3,5	10	140	
	5,70	1,7	5,5	95	
PHEMT GaAs	0,10	120		1070	[3, Diette]
PHEMT GaAs	0,10	120	290	700	[4, Tan]
PHEMT GaAs	0,10	150		650	[5, Nguyen]
PHEMT GaAs	0,13	82	207		[6, Lee]
PHEMT GaAs	0,15	100	350	640	[7, Lester]
PHEMT GaAs	0,15	120		750	[8, Tan]
PHEMT GaAs	0,20	70		410	[9, Hwang]
PHEMT GaAs	0,20	120;122		550	[10 11, Nguyen]
PHEMT GaAs	0,30	63	120		[12, Laskar]
PHEMT GaAs	0,50	41,6			[13, Hikosaka]
PHEMT GaAs	1,00	20		270	[14,Ketterson]
PHEMT GaAs	1,00	22			[15, Lai]
PHEMT GaAs	1,00	24,5	40	300	[16, Ketterson]
MMHEMT GaAs	0,12	107;117	125	585	[17, Chen];[18, Wang]
MMHEMT GaAs	0,13	160	350	600	[19 20, Chertouk]
MMHEMT GaAs	0,20	50	100		[21, Win]
	0,40	45	115	420	
MMHEMT GaAs	0,60	23	73	230	[22, Chan]
MMHEMT GaAs	1,00	15	56	335	[23, Tien]
LMHEMT InP	0,05	300	235	1280	[24, Enoki]
LMHEMT InP	0,07	300	400		[25, Suemitsu]
LMHEMT InP	0,08	200	300		[26, Riazat]
LMHEMT InP	0,08	250	220 300	1150	[27, Nguyen]
LMHEMT InP	0,10	135		1080	[28, Mishra]
	0,10	178		1080	[29, Mishra]
	0,15	150	252	1020	[30, Schuler]
	0,15	165	405	1300	[31, Chao]
	0,15	200	380	1200	[32, Streit]
	0,15		455	900	[33, Ho]
	0,20	92		750	[34, Lai]
	0,20	120		/50	[35, Mishra]
	0,30	80		650	[30, MISNIA]
	0,50	<u>47,8</u>	40		[[13, HIKOSAKA]
	1.00	20	42	400	[34, Lal]
	1,00	20,5	02	400	[37, Peng]
	1,20	22	35	250	[100, Palmateer]
	1,30	20	/5	420	
	0,05	340		1/40	[40, Nguyen]
	0,10		250	1050	[41, SIIIII]
	0,10	180	300	1/200	[42, r.won]
	0,10	210	200	1160	[13 Michro]
	0,10	210	240	1550	[44 Woitowicz]
	0,10	185	340	800	
	0,15	150			[34 Lai]
	0,20	42.5	50		
PHEMT InP	1 00	31		510	[15 ai]
	1.00	27	88	206	[46 Na]
	1 10		110	843	
	1 40	38.6	110	574	[48 No]
1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1	יד,י	00,0	1	1 017	

ETAT DE L'ART EN BRUIT

Composant	F	Fia	G.	La	Référence
oompoount	(GHz)	(dB)	(dB)	_g (μm)	
LMHEMT GaAs	12	0,9	8,6	0,5	[1 Schink]
PHEMT GaAs	12	0,31	10,22	0,13	[6, Lee]
PHEMT GaAs	12	0,45	13	0,2	[9, Hwang]
PHEMT GaAs	18	0,45	6,59		[6, Lee]
PHEMT GaAs	18	0,5	15,1	0,15	[49, Duh]
PHEMT GaAs	18	0,9	10,4	0,25	[50, Henderson]
PHEMT GaAs	18	1,5	4,5	0,35	[51, Plana]
PHEMT GaAs	60	1,6	7,6	0,15	[49, Duh]
PHEMT GaAs	60	1,9	9,2	0,08	[52, Chao]
PHEMT GaAs	61,5	1,5	6,1	0,15	[8, Tan]
PHEMT GaAs	62	2,4	4,4	0,25	[50, Henderson]
PHEMT GaAs	92,5	2,5	4,7	0,1	[53, Tan]
PHEMT GaAs	93,5	2,1	6,3	0,1	[54, Tan]
PHEMT GaAs	94	3,9	5	0,1	[55, Yoshinaga]
PHEMT GaAs	94	2,4	5,4	0,15	[49, Duh]
MMHEMT GaAs	18	1,1		0,2	[21, Win]
LMHEMT InP	12	0,3	15	0,13	[56, Fujita]
LMHEMT InP	18	0,5	15,2	0,25	[57, Duh]
LMHEMT InP	18	0,3	17,2		[31, Chao]
LMHEMT InP	60	1,2	8,6	0,25	[57, Duh]
LMHEMT InP	60	0,8	8,9	0,1	[58, Duh]
LMHEMT InP	63,5	0,8	8,7	0,2	[28, 29, Mishra]
LMHEMT InP	94	2,1	6,4	0,25	[57, Duh]
LMHEMT InP	93	1,4	6,6		[31, Chao]
LMHEMT InP	93	1,7	7,7	0,15	[32, Streit]
LMHEMT InP	94	1,2	7,2	0,1	[58, Duh]
LMHEMT InP	94	2,7	5,4	0,1	[55, Yoshinaga]
LMHEMT InP	94	3,8	3,6	0,15	[30, Schuler]
PHEMT InP	12	0,23	16	0,15	[59, Hwang]
PHEMT InP	60	0,9	7	0,15	[60, Yoshida]
PHEMT InP	95	1.3	8.2	0,1	[54, Tan]:[61,Chow]

Annexe B - Etat de l'art des performances des transistors HEMT sur substrats GaAs et InP (fréquence, bruit, puissance) et des circuits amplificateurs faible bruit en bande V et W

ETAT DE L'ART EN PUISSANCE

Composant	F (GHz)	L g (μm)	W _g (μm)	V _{DS} (V)	Р_{ОИТ} (mW/mm)	P._{1dB} (mW/mm)	G a (dB)	η _{ραε} (%)	Référence
PHEMT GaAs	9	0,25	1120	8	760		9,25	50	[62, Wu]
PHEMT GaAs	25		120	5	810		10,9	59	[63, Zhou]
						680	12,9	45	
DH-PHEMT GaAs	4,5	0,25	400	8	830		17,2	63	[64, Kao]
DH-PHEMT GaAs	10	0,4	1200	8,5	935		8,9	56	[65, Huang]
	18		400		870		7,4	47	
DH-PHEMT GaAs	32	0,2	1200	7	619		4,1	22	[66, Huang]
			400		922		6,7	37	
DH-PHEMT GaAs	33	0,3	70	3,5		>1000	5,7 lin	38	[67, Gaquière]
DH-PHEMT GaAs	44	0,15	900	5,4	689		3	24	[68, Smith]
DH-PHEMT GaAs	44	0,2	600	6	824	[4,3	30	[66, Huang]
			400	<u> </u>	785		5,0	38	
DH-PHEMT GaAs	60		400	5	550		4,5	25,4	[69, Lai]
2C-DH-PHEMT GaAs	18	0,3	50	3	700		11,5 lin	30	[70, Wang]
DC-PHEMT GaAs	60		75		1000		4,4	36	[71, Smith]
DC-DH-PHEMT GaAs	18	0,25	75		1000		6,8	50	[72, Kim]
	60	0,25	50		1000		3,2	27	
DC-DH-PHEMT GaAs	94		160	3,4	392	·	4	13,2	[73, Streit]
2DC-PHEMT GaAs	60	0,2	50	3,95	1000	900	2,7	25,5	[74, Saunier]
LMHEMT InP	12	0,22	150	4	730		11,1	50	[75, Matloubian]
			150		780		8,4	47	
			300		960		11	40	
LMHEMT InP	20	0,15	50		410		10,5	52	[76, Kao]
	L				780		10,2	44	
LMHEMT InP	20	0,2	800	4	700		7,1	47	[77, Matloubian]
LMHEMT InP	44	0,2	600	4		375	5	39	[78, Hur]
LMHEMT InP	60	0,1			298		8,6	49	[79, Ho]
	60	0,1	200		400		6,6	36	
	60	0,1	50		412		8	45	
	60	0,1	400		480		4,4	30	
DH-LMHEMT InP	12	0,22		3	470		11,3	59	[75, Matloubian]
			150	4	730		11,1	50	
	}	}	000	4	/80		8,4	47	
		0.00	300	3	960			40	
	5/	0,22	450		444	222	3,6		[80, Matioubian]
		00	450		004	333	2,0	20	
	59	0,2	448	3,5	324		4,2	24	[01, Matiouplan]
	60	0,15	448	3,5	340		4,9	30	
		0,25	100	2	3/0		5,2	28	[02, PIOTOWICZ]
	94	<u>_0,1</u>	200		290		6,4	33	[41, Smith]

ETAT DE L'ART DES AMPLIFICATEURS FAIBLE BRUIT MIC ET MMIC EN BANDE V ET W

Filière	F (GHz)	L _g (μm)	W _g (μm)	NF (dB)	Ga (dB)	Туре	Année	Référence
PHEMT GaAs	94	0,1	4×10	3,5	5,3	MMIC 1 étage	1991	TRW [83]
PHEMT GaAs	94	0,1	4×10	5,1	7	MMIC 1 étage	1992	TRW [84]
PHEMT GaAs	93	0,15	50	4,2	9,7	MIC 2 étages	1990	GE [49]
PHEMT GaAs	91	0,15	2×30	5,5	8,7	MIC 2 étages	1994	MITSUBISHI [85]
PHEMT GaAs	94	0,1	4×10	4,7	11	MMIC 2 étages	1991	TRW [83]
PHEMT GaAs	94	0,1	4×10	5,5	13,3	MMIC 2 étages	1991	TRW [86]
PHEMT GaAs	110	0,1	4×10	3,9	19,6	MMIC 2 étages	1993	TRW [87]
	113	0,1	4×10	3,4	15,6	MMIC 2 étages		
PHEMT GaAs	110	0,15	50	6.4	20	MMIC 2 étages ^C	1996	IAF [88]
PHEMT GaAs	94	0,15	50	4,5	14,8	MIC 3 étages	1990	GE [49]
PHEMT GaAs	94	0,1	4×10	3,5	21	MMIC 3 étages NP	1992	TRW [89]
PHEMT GaAs	94	0,1	4×10	4,2	14	MMIC 3 étages P	1992	TRW [89]
PHEMT GaAs	94	0,1	4×10	5,2	18	MMIC 3 étages	1993	TRW [90]
PHEMT GaAs	94	0,15	100	7,1	15,5	MMIC 3 étages	1994	MISIG [91]
PHEMT GaAs	93	0,15	2×20	6	13	MMIC 3 étages	1995	THOMSON [92]
PHEMT GaAs	92	0,1	4×12,5	3,5	23	MMIC 4 étages C,P	1994	MARTIN
								MARIETTA [93]
PHEMT GaAs	94	0,1	4×12,5	4	30,8	MMIC 4 étages	1994	MARTIN
					04 7		1004	MARIETTA [94]
PHEMI GaAs	102	0,1	4×12,5	5,9	31,7	MMIC 4 etages	1994	MARTIN MARIETTA (94)
PHEMT GaAs	102	0,1	4×12.5	6,2	33,5	MMIC 4 étages P	1994	MARTIN
								MARIETTA [93]
PHEMT GaAs	94	0,1	50	6,2	21,5	MMIC 5 étages	1993	TOSHIBA [55]
PHEMT GaAs	91	0,15	2×30	4,3	28,1	MMIC 6 étages	1995	MITSUBISHI [95]
PHEMT GaAs	94	0,1	4×10	3,8	34	MMIC 7 étages	1994	TRW [96]
PHEMT GaAs	94	0,1	4×10	6,5	49	MMIC 4×2 étages	1992	TRW [84]
LMHEMT InP	60	0,15	2×24	4,2	15,25	MMIC 2 étages	1992	ROME LAB. [97]
LMHEMT InP	60	0,1	4×25	2,3	15	MMIC 2 étages P	1995	HUGHES [98]
LMHEMT InP	65	0,25		3	22	MMIC 3 étages	1989	GE [57]
LMHEMT InP	62	0,25	75	7	9	MMIC 3 étages	1990	ROCKWELL [99]
LMHEMT InP	62	0,1	4×10	2,7	25	MMIC 3 étages	1993	TRW [100, 101]
LMHEMT InP	96	0,1	4×10	2,6	7	MMIC 1 étage	1993	TRW [102]
LMHEMT InP	94	0,15	30	3,2	11,5	MIC 2 étages	1990	GE [49]
LMHEMT InP	92	0,1	4×10	2,6	14,2	MIC 2 étages	1993	TRW [103]
LMHEMT InP	90,4	0,25		4,5	10,2	MMIC 2 étages	1989	GE [57]
LMHEMT InP	93	0,15	4×10	3	16,5	MMIC 2 étages	1991	TRW [104]
PHEMT InP	92	0,1	4×10	2,6	14,2	MMIC 2 étages	1992	TRW [61]
LMHEMT InP	94	0,1	30	3,3	17,7	MIC 3 étages	1991	GE [58]
LMHEMT InP	90,4	0,1		4,8	15	MMIC 3 étages	1989	GE [57]
PHEMT InP	100	0,1	4×10	4,3	19	MMIC 3 étages	1993	TRW [105]
PHEMT InP	94	0,1	4×10	5	27	MMIC 4 étages	1993	TRW [102]
PHEMT InP	94	0,1	4×10	6	23	MMIC 4 étages	1993	TRW [106]
LMHEMT InP	94	0,1	50	4,6	20	MIC 5 étages	1993	TOSHIBA [55]

C : Coplanaire

P : Passivé NP : Non Passivé

Annexe B - Etat de l'art des performances des transistors HEMT sur substrats GaAs et InP (fréquence, bruit, puissance) et des circuits amplificateurs faible bruit en bande V et W

BIBLIOGRAPHIE DE L'ANNEXE B

- H. SCHINK AND R. D. SCHNELL
 "Sub-Micron Self-Aligned-Gate HEMT For Microwave Applications" Solid-State Electronics, Vol. 34, No. 11, 1991, pp. 1247-1250
- D. R. GREENBERG AND J. A. DEL ALAMO
 "The impact of electron transport regimes on the linearity of AlGaAs/n+-InGaAs HFETs" Solid-State Electronics, Vol. 36, No. 1, 1993, pp. 53-60
- F. DIETTE, D. LANGREZ, J. L. CODRON, E. DELOS, D. THÉRON, AND G. SALMER
 "1510 mS/mm 0.1 μm gate length pseudomorphic HEMTs with intrinsic current gain cutoff frequency of 220 GHz" IEE Electronics Letters, Vol. 32, No. 9, April 1996, pp.848-850
- K. L TAN, R. M DIA, D. C. STREIT, T. A. LIN, T-Q TRINH, A. C. HAN, P. H. LIU, P-M D. CHOW, AND H. C. YEN
 "94 GHz 0.1 µm T-Gate Low-Noise Pseudomorphic InGaAs HEMT's" IEEE Electron Device Letters, Vol. 11, No. 12, December 1990, pp. 585-587
- L. D. NGUYEN, P. J. TASKER, D. C. RADULESCU, AND L. F. EASTMAN
 "Characterization of Ultra-High Speed Pseudomorphic AlGaAs/InGaAs (on GaAs) MODFET's"
 IEEE Transactions on Electron Devices, Vol. 36, No. 10, October 1989, pp. 2243-2248
- J-H LEE, H-S YOON, C-S PARK, AND H-M PARK
 "Ultra Low Noise Characteristics of AlGaAs/InGaAs/GaAs Pseudomorphic HEMT's with Wide Head T-Shape Gate" IEEE Electron Device Letters, Vol. 16, No. 6, June 1995, pp. 271-273
- 7 L. F. LESTER, P. M. SMITH, P. HO, P. C. CHAO, R. C. TIBERIO, K. H. G. DUH, AND E. D. WOLF "0.15 μm gate-length double recess pseudomorphic HEMT with fmax of 350 GHz" IEEE International Electron Devices Meeting Digest, Washington D. C (USA), 1988, p. 172
- K. L. TAN, D. C. STREIT, L. K. SHAW, A. C. HAN, M. D. SHOLLEY, P. H. LIU, T. Q. TRINH, T. LIN, AND H. C. YEN
 "60-GHz Pseudomorphic Al_{0.25}Ga_{0.75}As/In_{0.28}Ga_{0.72}As Low-Noise HEMT's"
 IEEE Electron Device Letters, Vol. 12, No. 1, January 1991, pp. 23-25
- T. HWANG, T. M. KAO, D. GLAJCHEN, AND P. CHYE
 "Pseudomorphic AlGaAs/InGaAs/GaAs HEMTs in low-cost plastic packaging for DBS application" Electronics Letters, Vol. 32, No. 2, January 1996, pp.141-143
- L. D. NGUYEN, D. C. RADULESCU, P. J. TASKER, W. J. SCHAFF, AND L. F. EASTMAN
 "0.2-μm Gate-Length Atomic-Planar Doped Pseudomorphic Al_{0.3}Ga_{0.7}As/In_{0.25}Ga_{0.75}As MODFET's with f_T over 120 GHz" IEEE Electron Device Letters, Vol. 9, No. 8, August 1988, pp. 374-375
- 11 L. D. NGUYEN, D. C. RADULESCU, M. C. FOISY, P. J. TASKER, AND L. F. EASTMAN "Influence of Quantum-Well Width on Device Performance of Al_{0.30}Ga_{0.70}As/In_{0.25}Ga_{0.75}As (on GaAs) MODFET's" IEEE Transactions on Electron Devices, Vol. 36, No. 5, May 1989, pp. 833-838
- 12 J. L. LASKAR, J. M. BIGELOW, J. P. LEBURTON, AND J. KOLODZEY "Experimental and Theorical Investigation of the DC and High-Frequency Characteristics of the Negative Differential Resistance in Pseudomorphic AlGaAs/InGaAs/GaAs MODFET's" IEEE Transactions on Electron Devices, Vol. 39, No. 2, February 1992, pp.257-262
- 13 K. HIKOZAKA, S. SASA, N. HARADA, AND S. KURODA "Current-Gain Cutoff Frequency Comparison of InGaAs HEMT's" IEEE Electron Device Letters, Vol. 9, No. 5, May 1988, pp. 241-243
- 14 A. A. KETTERSON, M. MOLONEY, W. T. MASSELINK, C-K PENG, J. KLEM, R. FISHER, W. KOPP, AND H. MORKOÇ "High Transconductance InGaAs/AlGaAs Pseudomorphic Modulation-Doped Field-Effect Transistors" IEEE Electron Device Letters, Vol. 6, No. 12, December 1985, pp. 628-630
- R. LAI, P. K. BHATTACHARYA, S. A. ALTEROVITZ, A. N. DOWNEY AND C. CHOREY
 "Low-Temperature Microwave Characteristics of Pseudomorphic In_XGa_{1-X}As/In_{0.52}Al_{0.48}As Modulation-Doped Field-Effect Transistors"
 IEEE Electron Device Letters, Vol. 11, No. 12, December 1990, pp. 564-566
- 16 A. A. KETTERSON, W. T. MASSELINK, J. S. GEDYMIN, J. KLEM, C-K PENG, W. F. KOPP, H. MORKOÇ, AND K. R. GLEASON "Characterization of InGaAs/AlGaAs Pseudomorphic Modulation-Doped Field-Effect Transistors" IEEE Transactions on Electron Devices, Vol. 33, No. 5, May 1986, pp. 564-571
- Y. K. CHEN, G. W WANG, W. J. SCHAFF, P. J. TASKER, K. KAVANAGH AND L. F. EASTMAN
 "A High Performance 0.12 μm T-Shape Gate Ga_{0.5}In_{0.5}As/Al_{0.5}In_{0.5}As MODFET grown by MBE Lattice Mis-Matched on a GaAs Substrate"
 IEEE International Electron Devices Meeting Digest, 1987, pp. 431-434
- G-W WANG, Y-K CHEN, W. J. SCHAFF, AND L. F. EASTMAN
 "A 0.1-µm Gate Al_{0.5}In_{0.5}As/Ga_{0.5}In_{0.5}As MODFET Fabricated on GaAs Substrates" IEEE Transactions on Electron Devices, Vol. 35, No. 7, July 1988, pp. 818-822

Annexe B - Etat de l'art des performances des transistors HEMT sur substrats GaAs et InP (fréquence, bruit, puissance) et des circuits amplificateurs faible bruit en bande V et W

- 19 M. CHERTOUK, H. HEISS, D. XU, S. KRAUS, W. KLEIN, G. BÖHM, G. TRÄNKLE, AND G. WEIMANN "Metamorphic InAlAs/InGaAs HEMIT's on GaAs Substrates with a Novel Composite Channels Design" IEEE Electron Device Letters, Vol. 17, No. 6, June 1996, pp. 273-275
- 20 M. CHERTOUK, H. HEISS, D. XU, S. KRAUS, W. KLEIN, G. BÖHM, G. TRÄNKLE, AND G. WEIMANN "Metamorphic InAlAs/InGaAs HEMTs on GaAs Substrates with Composite Channels and 350 GHz f_{MAX} with 160-GHz f_f" IEEE Microwave and Optical Technology Letters, Vol. 11, No. 3, February 20 1996, pp. 145-147
- P. WIN, Y. DRUELLE, Y. CORDIER, D. ADAM, J. FAVRE AND A. CAPPY
 "High-Performance In_{0.3}Ga_{0.7}As/In_{0.29}Al_{0.71}As/GaAs Metamorphic High-Electron-Mobility Transistor" Japanese Journal of Applied Physics, Vol. 33, Part. 1, No. 6A, June 1994, pp. 3343-3347
- Y-J CHAN, C-S WU, J-I CHYI, AND J-L SHIEH
 "GaAs-Based In_{0.29}Al_{0.71}As/In_{0.3}Ga_{0.7}As High-Electron Mobility Transitors"
 Microwave and Optical Technology Letters, Vol. 11, No. 3, February 1996, pp. 148-150
- 23 N. C. TIEN, J. C. CHEN, J. M. FERNANDEZ, AND H. H. WIEDER "Unstrained Modulation-Doped In_{0.3}Ga_{0.7}As/In_{0.29}Al_{0.71}As Field-Effect Transistor Grown on GaAs Substrate" IEEE Electron Device Letters, Vol. 13, No. 12, December 1992, pp. 621-623
- T. ENOKI, M. TOMIZAWA, Y. UMEDA AND Y. ISHII
 "0.05-µm-Gate InAlAs/InGaAs High Electron Mobility Transistor and Reduction of Its Short-Channel Effects" Japanese Journal of Applied Physics, Vol. 33, Part 1, No. 1B, January 1994, pp. 798-803
- 25 T. SUEMITSU, T. ENOKI, H. YOKOYAMA, Y. UMEDA AND Y. ISHII "Impact of two-step recessed gate structure on RF performance of InP-based HEMTs" Electronics Letters, Vol. 34, No. 2, 22nd January 1998, pp. 220-222
- 26 M. RIAZAT, C. NISHIMOTO, S. SILVERMAN, Y. C. PAO, S. L. WENG, M. GLENN, S. BANDY, A. R. MAJIDI, G. ZDASIUT "Highest current-gain cut-off frequency with 0.08 μm gate HEMT on InP" Proceedings of the 2nd Indium Phosphide and Related Materials International Conference, Denver (USA), 23-25 April 1990, pp. 50-56
- L. D. NGUYEN, L. M. JELLOIAN, M. THOMPSON, AND M. LUI
 "Fabrication of a 80 nm Self-Aligned T-Gate AlInAs/GaInAs HEMT"
 IEEE International Electron Devices Meeting Digest, December 1990, pp. 499-502
- 28 U. K. MISHRA, A. S. BROWN, S. E. ROSENBAUM, C. E. HOOPER, M. W. PIERCE, M. J. DELANEY, S. VAUGHN AND K. WHITE "Microwave Performance of AlInAs-GaInAs HEMT's with 0.2 and 0.1 µm Gate Length" IEEE Electron Device Letters, Vol. 9, No. 12, December 1988, pp.647-649
- 29 U. K. MISHRA, A. S. BROWN, M. J. DELANEY, P.T. GREJTLING, AND C. F. KRUMM "The AlInAs-GaInAs HEMT for Microwave and Millimeter-Wave Applications" IEEE Transactions on Microwave Theory and Techniques, Vol. 37, No. 9, September 1989, pp. 1279-1285
- 30 O. SCHULER, H. FOURRÉ, R. FAUQUEMBERGUE, A. CAPPY "Influence of Parasitic Capacitances on The Performance of Passivated InAlAs/InGaAs HEMTs in the Millimeter Wave Range" Proceedings of 8th Indium Phosphide and Related Materials International Conference, Germany (Schwabich-Gmund), 21-25 April 1996, pp. 646-649
- P. C. CHAO, A. J. TESSMER, K-H G. DUH, P. HO, M-Y KAO, P. M. SMITH, J. M. BALLINGALL, S-M. J. LIU AND A. A. JABRA
 "W-Band Low-Noise InAlAs/InGaAs Lattice-Matched HEMT's" IEEE Electron Device Letters, Vol. 11, No. 1, January 1990, pp. 59-62
- 32 D. C. STREIT, K. L. TAN, R. M. DIA, A. C. HAN, P. H. LIU, H. C. YEN, P. C. CHOW "High Performance W-Band InAlAs-InGaAs-InP HEMTs" IEE Electronics Letters, Vol. 27, No. 13, June 1991, pp. 1149-1150
- 33 P. HO, M. Y. KAO, P. C. CHAO, K. H. G. DUH, J. M. BALLINGALL, S. T. ALLEN, A. J. TESSMER, P. M. SMITH "Extremely High Gain 0.15 μm Gate-Length InAlAs/InGaAs/InP HEMTs" Electronics Letters, Vol. 27, No. 4, 14th February 1991, pp. 325-326
- 34 R. LAI, P. K. BHATTACHARYA, D. YANG, T. L. BROCK, S. A. ALTEROVITZ, AND A. N. DOWNEY "Characteristics of 0.8- and 0.2-μm Gate Length In_xGa_{1-x}As/In_{0.52}Al_{0.48}As/InP (0.53<=X<=0.7) Modulation-Doped Field-Effect Transistors at Cryogenic Temperatures" IEEE Transactions on Electron Devices, Vol. 39, No. 10, October 1992, pp. 2206-2213
- 35 U. K. MISHRA, J. F. JENSEN, A. S. BROWN, M. A. THOMSON, L. M. JELLOIAN, AND R. S. BEAUBIEN "Ultra-High-Speed Digital Circuit Performance in 0.2 µm Gate-Length AlInAs/GaInAs HEMT Technology" IEEE Electron Device Letters, Vol. 9, No. 9, September 1988, pp.482-484
- 36 U. K. MISHRA, A. S. BROWN, L. M. JELLOIAN, L. H. HACKETT, AND M. J. DELANEY "High-Performance Submicrometer AlInAs-GaInAs HEMT's" IEEE Electron Device Letters, Vol. 9, No. 1, January 1988, pp. 41-43
- 37 C. K. PENG, M. I. AKSUN, A. A. KETTERSON, H. MORKOÇ, K. R. GLEASON "Microwave Performance of InAlAs/InGaAs/InP MODFET's" IEEE Electron Device Letters, Vol. 8, No. 1, January 1987, pp. 24-26

Annexe B - Etat de l'art des performances des transistors HEMT sur substrats GaAs et InP (fréquence, bruit, puissance) et des circuits amplificateurs faible bruit en bande V et W

- 38 L. F. PALMATEER, P. J. TASKER, T. ITOH, A. S. BROWN, G. W. WICKS, L. F. EASTMAN "Microwave Characterisation of 1μm-gate Al_{0.48}In_{0.52}As/Ga_{0.47}In_{0.53}As/InP MODFETs" IEE Electronics Letters, Vol. 23, No. 1, January 1987, pp.53-54
- H. DÄMBKES, P. MARSCHALL
 "High Performance Al_{0.48}In_{0.52}As/Ga_{0.47}In_{0.53}As HFETs" Electronics Letters, Vol. 26, No. 7, Mars 1990, pp. 488-489
- 40 L. D. NGUYEN, A. S. BROWN, M. A THOMPSON, AND L. M. JELLOIAN "50-nm Self-Aligned-Gate Pseudomorphic AlInAs/GaInAs High Electron Mobility Transistors" IEEE Transactions on Electron Devices, Vol. 39, No. 9, September 1992, pp. 2007-2014
- P. M. SMITH, S. -M. J. LIU, M. -Y. KAO, P. HO, S. C. WANG, K. H. G. DUH, S. T. FU, AND P. C. CHAO
 "W-Band High Efficiency InP-Based Power HEMT with 600 GHz F_{MAX}" IEEE Microwave and Guided Wave Letters, Vol. 5., No. 7, July 1995, pp. 230-232
- 42 Y. KWON, D. PAVLIDIS, T. L. BROCK, AND D. C. STREIT "Experimental and Theorical Characteristics of High Performance Pseudomorphic Double Heterojunction InAlAs/In_{0.7}Ga_{0.3}As/InAlAs HEMT's" IEEE Transactions on Electron Devices, Vol. 42, No. 6, June 1995, pp. 1017-1025
- 43 U. K. MISHRA, A. S. BROWN, M. J. DELANEY, P. T. GREITLING, AND C. F. KRUMM "The AlInAs-GaInAs HEMT for Microwave and Millimeter-Wave Applications" IEEE Transactions on Microwave Theory and Techniques, Vol. 37, No. 9, September 1989, pp. 1279-1285
- M. WOJTOWICZ, R. LAI, D. C. STREIT, G. I. NG, T. R. BLOCK, K. L. TAN, P. H. LIU, A. K. FREUDENTHAL, AND R. M. DIA
 "0.10 μm graded InGaAs Channel InP HEMT with 305 GHz F_T and 340 GHz F_{MAX}"
 IEEE Electron Device Letters, Vol. 15, No. 11, November 1994, pp. 477-479
- T. HWANG, P. CHYE AND P. GREGORY
 "Super Low Noise Pseudomorphic InGaAs Channel InP HEMT's" IEE Electronics Letters, Vol. 29, No. 1, January 1993, pp. 10-11
- G. I. NG, D.PAVLIDIS, M. TUTT, J.-E. OH, AND P. K. BHATTACHARYA
 "Improved Strained HEMT' Characteristics Using Double-Heterojunction In_{0.65}Ga_{0.35}As/In_{0.52}Al_{0.48}As Design" IEEE Electron Device Letters, Vol. 10, No. 3, March 1989, pp. 114-116
- K. B. CHOUGH, T. Y. CHANG, M. D. FEUER, N. J. SAUER, AND B. LALEVIC
 "High-Performance Highly Strained Ga_{0.23}In_{0.77}As/Al_{0.48}In_{0.52}As MODFET's Obtained by Selective and Shallow Etch Gate Recess Techniques"
 IEEE Electron Device Letters, Vol. 13, No. 9, September 1992, pp.451-453
- G. I. NG, W-P HONG, D. PAVLIDIS, M. TUTT, AND P. K. BHATTACHARYA
 "Characteristics of Strained In_{0.65}Ga_{0.35}As/In_{0.52}Al_{0.48}As HEMT with Optimized Transport Parameters" IEEE Electron Device Letters, Vol. 9, No. 9, September 1988, pp.439-441
- K. H. G. DUH, P. C. CHAO, P. HO, A. TESSMER, S. M. J. LIU, M. Y. KAO, P. M. SMITH, J. M. BALLINGALL
 "W-band InGaAs HEMT Low Noise Amplifier" IEEE MTT-S International Microwave Symposium Digest, Dallas (USA), May 8-10, 1990, pp. 595-598
- 50 T. HENDERSON, M. I. AKSUN, C. K. PENG, H. MORKOÇ, P. C. CHAO, P. M. SMITH, K. H. G. DUH, AND L. F. LESTER "Microwave Performance of a Quarter-Micrometer Gate Low-Noise Pseudomorphic InGaAs/AlGaAs Modulation-Doped Field Effect Transistor" IEEE Electron Device Letters, Vol. 7, No. 12, December 1986, pp. 649-651
- 51 R. PLANA, L. ESCOTTE, O. LLOPIS, H. AMINE, T. PARRA, M. GAYRAL, AND J. GRAFFEUIL "Noise in AlGaAs/InGaAs/GaAs Pseudomorphic HEMT's from 10 Hz to 18 GHz" IEEE Transactions on Electron Devices, Vol. 40, No. 5, May 1993, pp.852-858
- 52 P. C. CHAO, M. S. SHUR, R. C. TIBERIO, K. H. G. DUH, P. M. SMITH, J. M. BALLINGALL, P. HO AND A. A. JABRA "DC and Microwave Characteristics of Sub-0.1-μm Gate-Length Planar-Doped Pseudomorphic HEMT's" IEEE Transactions on Electron Devices, Vol. 36, No. 3, March 1989, pp. 461-473
- K. L. TAN, R. M. DIA, D. C. STREIT, A. C. HAN, T. Q. THRINH, J. R. VELEBIR, R. H. LIU, T. LIN, H. C. YEN, M. SHELLEY, L. SHAW
 "Ultra Low-Noise W-Band Pseudomorphic InGaAs HEMT's" IEEE Electron Device Letters, Vol. 11, No. 7, July 1990, pp. 303-305
- 54 K. L. TAN, D. C. STREIT, P. D. CHOW, R. M. DIA, A. C. HAN, P. H. LIU, D. GARSKE, AND R. LAI "140 GHz 0.1 μm Gate-Length Pseudomorphic In_{0.52}Al_{0.48}As/In_{0.60}Ga_{0.40}As/InP HEMT" IEEE International Electron Devices Meeting Digest, December 1991, pp. 239-241
- H. YOSHINAGA, K. MASUDA, S. TAKAGI, B. ABE, K. SHIBATA, H. KAWAZAKI, H. TOKUDA, AND I. TOKAJI
 "A 94 GHz-Band Low Noise Downconverter" IEEE MTT-S International Microwave Symposium Digest, 1993, pp. 779-782
- 56 S. FUJITA, T. NODA, A. WAGAI, S. HOSOI AND Y. ASHIZAWA "Extremely Low Noise InGaAs/InAlAs HEMT grown by MOCVD" Electronics Letters, Vol. 29, No. 17, 19th August 1993, pp. 1557-1558

Annexe B - Etat de l'art des performances des transistors HEMT sur substrats GaAs et InP (fréquence, bruit, puissance) et des circuits amplificateurs faible bruit en bande V et W

- 57 K. H. G. DUH, P. C. CHAO, P. HO, M. Y. KAO, P. M. SMITH, J. M. BALLINGALL, AND Λ. A. JABRA "High-Performance InP-based HEMT Millimeter-wave Low-Noise Amplifiers" IEEE MIT-S International Microwave Symposium Digest, 1989, pp. 805-808
- 58 K. H. G. DUH, P. C. CHAO, S. M. J. LIU, P. HO, M. Y. KAO, AND J. M. BALLINGALL "A Super Low-Noise 0.1 μm T-Gate InAlAs-InGaAs-InP HEMT" IEEE Microwave and Guided Wave Letters, Vol. 1, No. 5, May 1991, pp. 114-116
- 59 T. HWANG, P. CHYE AND P. GREGORY "Super Low Noise Pseudomorphic InGaAs Channel InP HEMTs" Electronics Letters, Vol. 29, No. 1, January 1993, pp. 10-11
- 60 N. YOSHIDA, T. KITANO, Y. YAMAMOTO, T. KATOH, H. MINAMI, T. KASHIWA, T. SONODA, S. TAKAMIYA, AND S. MITSUI "A Super Low Noise AlInAs/InGaAs HEMT Processed by Selective Wet Gate Recess Etching" IEEE Transactions on Electron Devices, Vol. 43, No. 1, January 1996, pp. 178-180
- P. D. CHOW, K. TAN, D. STREIT, D. GARSKE, P. LIU, AND R. LAI
 "W-Band and D-Band Low Noise Amplifiers Using 0.1 Micron Pseudomorphic InAlAs/InGaAs/InP HEMTs" IEEE MTT-S International Microwave Symposium Digest, Albuquerque (USA), June 1-5, 1992, pp. 807-810
- C. S. WU, F. REN, S. J. PEARTON, M. HU, C. K. PAO, AND R. F. WANG
 "High Efficiency Microwave Power AlGaAs/InGaAs PHEMT's Fabricated by Dry Etch Single Gate Recess" IEEE Transactions on Electron Devices, Vol. 42., No. 8, August 1995, pp. 1419-1424
- 63 G. G. ZHOU ET AL. IEEE International Electron Devices Meeting Digest, 1989, p. 109
- M.-Y. KAO, D.-T. FU, P. HO, P. M. SMITH, P. C. CHAO, K. J. NORDHEDEN, AND S. WANG
 "Very High Voltage AlGaAs/InGaAs Pseudomorphic Power HEMTs"
 IEEE International Electron Devices Meeting Digest, San Francisco (USA), 13-16 December 1992, pp. 319-321
- 65 J. C. HUANG, G. JACKSON, S. SHANFIELD, W. HOKE, P. LYMAN, D. ATWOOD, P. SALEDAS, M. SCHINDLER, Y. TAJIMA, A. PLATZKER, D. MASSE AND H. STATZ "An AlGaAs/InGaAs Pseudomorphic High Electron Mobility Transistor (PHEMT) For X- and Ku-band Power Applications" IEEE MTT-S International Microwave Symposium Digest, Boston (USA), June 10-14, 1991, pp. 713-716
- 66 J. C. HUANG, P. SALEDA, J. WENDLER, A. PLATZER, W. BOULAIS, S. SHANFIELD, W. HOKE, D. LYMAN, L. AUCOIN, A. MIQUELARENA, C. BEDARD, AND D. ATWOOD "A Double-Recessed Al_{0.24}GaAs/In_{0.16}GaAs Pseudomorphic HEMT for Ka- and Q-Band Power Applications" IEEE Electron Device Letters, Vol. 14, No. 9, September 1993, pp. 456-458
- 67 C. GAQUIÈRE, D. THÉRON, B. BONTE AND Y. CROSNIER "1W/mm power pseudomorphic HFET with optimised recess technology" Electronics Letters, Vol. 30, No. 11, May 1994, pp. 904-906
- P. M. SMITH, D. W FERGUSON, W. F. KOPP, P. C. CHAO, W. HU, P. HO AND J. M. BALLINGALL
 "A High Power, High Efficiency Millimeter-Wave Pseudomorphic HEMI"
 IEEE MITT-S International Microwave Symposium Digest, Boston (USA), June 10-14, 1991, pp. 717-720
- R. LAI, M. WOJTOWICZ, C. H. CHEN
 "High-Power 0.15-µm V-band Pseudomorphic InGaAs-AlGaAs-GaAs HEMT" IEEE Microwave and Guided Wave Letters, October 1993, Vol. 3, No. 10, p. 363
- 70 G. W WANG, Y. K. CHEN, D. C. RADULESCU, AND L. F. EASTMAN "A High-Current Pseudomorphic AlGaAs/InGaAs Double Quantum-Well MODFET" IEEE Electron Device Letters, Vol. 9, No. 1, January 1988, pp. 4-6
- P. M. SMITH, J. M. BALLINGALL, A. W. SWANSON
 "Microwave and mm-Wave Power Amplification Using Pseudomorphic HEMTs" Microwave Journal, 1st May 1990, Vol. 33, No. 5, p. 71
- 72 B. KIM, R. J. MATYI, M. WURTELE, K. BRADSHAW, M. A. KHATIBZADEH, AND H. Q. TSERNG "Millimeter-Wave Power Operation of an AlGaAs/InGaAs/GaAs Quantum Well MISFET" IEEE Transactions on Electron Devices, Vol. 36, No. 10, October 1989, pp. 2236-2242
- D. C. STREIT, K. L. TAN, R. M. DIA, J. K. LIU, A. C. HAN, J. R. VELEBIR, S. K. WANG, T. Q. TRINH, P-M. D. CHOW, P. H. LIU, AND H. C. YEN
 "High-Gain W-Band Pseudomorphic InGaAs Power HEMITs" IEEE Electron Device Letters, Vol. 12, No. 4, April 1991, pp. 149-150
- P. SAUNIER, AND H. Q TSERNG
 "AlGaAs/InGaAs Heterostructures with Doped Channels for Discrete Devices and Monolithic Amplifiers" IEEE Transactions on Electron Devices, Vol. 36, No. 10, October 1989, pp. 2231-2235
- 75 M. MATLOUBIAN, L. D. NGUYEN, A. S. BROWN, L. E. LARSON, M. A. MELENDES, AND M. A. THOMPSON "High Power and High Efficiency AlInAs/GaInAs on InP HEMT's" IEEE MIT-S International Microwave Symposium Digest, Boston (USA), June 10-14, 1991, pp. 721-724

Annexe B - Etat de l'art des performances des transistors HEMT sur substrats GaAs et InP (fréquence, bruit, puissance) et des circuits amplificateurs faible bruit en bande V et W

- M. Y. KAO, P. M. SMITH, P. C. CHAO, AND P. HO
 "Millimeter wave performance of InAlAs/InGaAs/InP HEMTs"
 Proceeding IEEE/Cornel Conference on Advance Concepts in High Speed Semiconductor Devices and Circuits, Ithaca (USA), 5-7 August 1991, pp. 469-477
- M. MATLOUBIAN, A. S. BROWN, L. D NGUYEN, M. A. MELENDES, L. E. LARSON, M. J. DELANEY, M. A. THOMPSON,
 R. A. RHODES, AND J. E. PENCE
 "20-GHz High Efficiency AlInAs-GaInAs on InP Power HEM1"
 IEEE Microwave and Guided Wave Letters, Vol. 3, No. 57, May 1993, p.142
- 78 K.Y. HUR, R.A. MCTAGGART, M.P. VENTRESCA, R. WOHLERT, W.E. HOKE, P.J. LEMONIAS, T.E. KAZIOR AND L.M. AUCOIN "High efficiency single pulsed doped Al_{0.60}In_{0.40}As/GaInAs/InP HEMTs for Q-band power applications" Electronics Letters, Vol. 31, No. 7, March 1995, pp. 585-586
- 79 P. HO, P. M. SMITH, K. C. HWANG, S. C. WANG, M. Y. KAO, P. C. CHAO, AND S. M. J. LIU "60 GHz Power Performance of 0.1 μm Gate-Length InAlAs/InGaAs HEMT's" Proceeding of Indium Phosphide and Related Materials International Conference, 1994, pp. 411-414
- M. MATLOUBIAN, A. S. BROWN, L. D NGUYEN, M. A. MELENDES, L. E. LARSON, M. J. DELANEY, J. Z. PENCE, R. A. RHODES, M. A. THOMPSON, AND J. A. HENIGE
 "High-Power and V-Band AlInAs/GaInAs on InP HEMT's" IEEE Electron Device Letters, Vol.14, No. 4, April 1993, pp. 188-189
- M. MATLOUBIAN, L. M. JELLOIAN, A. S. BROWN, L. D. NGUYEN, L. E. LARSON, M. J. DELANEY, M. A. THOMPSON, R. A. RHODES, AND J. E. PENCE
 "V-band High-Efficiency High-Power AlInAs/GaInAs/InP HEMT's" IEEE Transactions on Microwave Theory and Techniques, Vol. 41., No. 12, December 1993, pp. 2206-2010
- 82 S. PIOTROWICZ, C. GAQUIÈRE, B. BONTE, E. BOURCIER, D. THÉRON, X. WALLART, AND Y. CROSNIER "Best Combination Between Power Density, Efficiency and Gain at V-Band with an InP Based PHEMT Structure" IEEE Microwave and Guided Wave Letters, Vol. 8, No. 1, January 1998, pp. 10-12
- H. WANG, K. TAN, G. S. DOW, J. BERENZ, D. GARSKE, P. RODGERS AND G. HAYASHIBARA
 "State-of-the-Art Low Noise Performance of 94 GHz Monolithic Amplifiers Using 0.1 μm InGaAs/GaAs Pseudomorphic HEMT Technology"
 IEEE International Electron Devices Meeting Digest, 1991, pp. 939-942
- H. WANG, G. S. DOW, B. R. ALLEN, T.-N. TON, K. L. TAN, K. W. CHANG, T.-H. CHEN, J. BERENZ, T. S. LIN, P.-H. LIU, D. C. STREIT, S. B. BUI, J. J. RAGGIO, AND P. D. CHOW
 "High-Performance W-Band Monolithic Pseudomorphic InGaAs HEMT LNA's and Design/Analysis Methodology" IEEE Transactions on Microwave Theory and Techniques, Vol. 40, No. 3, March 1992, pp. 417-421
- 85 T. KAASHIWA ET AL IEEE MTT-S International Microwave Symposium Digest, 1994, p. 289
- H. WANG, G. S. DOW, K. TAN, J. BERENZ, T. N. TON, T. S. LIN, P. LIU, D. STREIT, P. D. CHOW, AND B. ALLEN
 "A High Performance W-Band Monolithic Pseudomorphic InGaAs HEMT LNA"
 IEEE MTT-S International Microwave Symposium Digest, Boston (USA), June 10-14, 1991, pp. 943-946
- H. WANG ET AL
 IEEE MTT-S International Microwave Symposium Digest, 1993, p. 783
- 88 M. SCHLECHTWEG, W. H. HAYDL, A. BANGERT, J. BRAUNSTEIN, P. J. TASKER, L. VERWEYEN, H. MASSLER, W. BRONNER, A. HÜLSMANN, AND K. KÖHLER "Coplanar Millimeter-Wave IC's for W-band Applications Using 0.15 µm Pseudomorphic MODFET's" IEEE Journal of Solid-State Circuits, Vol. 31, No. 10, October 1996, pp. 1426-1433
- H. WANG, T. N. TON, K. L. TAN, G. S. DOW, T. H. CHEN, K. W. CHANG, J. BERENZ
 "An Ultra Low Noise W-Band Monolithic Three-Stage Amplifier Using 0.1 µm Pseudomorphic InGaAs/GaAs HEMT Technology" IEEE MTT-S International Microwave Symposium Digest, Albuquerque (USA), June 1-5, 1992, pp. 803-806
- G. S. DOW, T. N. TON, H. WANG, D. C. W. LO, W. LAM, B. ALLEN, K. TAN, J. BERENZ, L. YUJIRI, M. MUSSETTO, P. LEE
 "W-Band MMIC Direct Detection Receiver For Imaging System" IEEE MTT-S International Microwave Symposium Digest, 1993, pp. 163-166
- 91 H. C. HUANG ET AL. IEEE Monolithic Circuit Symposium Digest, 1994, p. 37
- 92 Communication privée
- 93 D.-W. TU, S. W. DUNCAN, A. ESKANDARIAN, B. GOLJA, B. C. KANE, S. P. SVENSSON, S. WEINREB, AND N. E. BYER "High Gain Monolithic W-Band Low Noise Amplifiers Based on Pseudomorphic High Electron Mobility Transistors" IEEE Transactions on Microwave Theory and Techniques, Vol. 42, No. 12, December 1994, pp. 2590-2597
- 94 S. WEINREB ET AL. IEEE Monolithic Circuit Symposium Digest, 1994, p. 29
- 95 T. KAASHIWA ET AL. IEEE Monolithic Circuit Symposium Digest, 1995

Annexe B - Etat de l'art des performances des transistors HEMT sur substrats GaAs et InP (fréquence, bruit, puissance) et des circuits amplificateurs faible bruit en bande V et W

- 96 D. C. W. LO, G. S. DOW, L. YUJIRI, S. CHEN, H. WANG, M. BIEDENBENDER, M. MUSSETTO AND B. R. ALLEN "Monolithic W-band seven-stage low noise amplifier/detector for radiometric imaging array application" Electronics Letters, 23rd June 1994, Vol. 30, No. 13, pp. 1075-1077
- R. T. WEBSTER, A. J. SLOBODNIK, AND G. A. ROBERTS
 "Monolithic InP HEMT V-Band Low-Noise Amplifier"
 IEEE Microwave and Guided Wave Letters, Vol. 2, No. 6, June 1992, pp. 236-238
- 98 R. ISOBE, C. WONG, A. POTTER, L. TRAN, M. DELANEY, R. RHODES, D. JANG, L. NGUYEN, AND M. LE "Q- and V-band MMIC chip set using 0.1 µm millimeter-wave low noise InP HEMTs" IEEE MIT-S International Microwave Symposium Digest, 1995, pp. 1133-1136
- 99 E. SOVERO, D. DEAKIN, W. J. HO, G. D. ROBINSON, C. W. FARLEY, J. A. HIGGINS, AND M. F. CHANG "62 GHz monolithic multistage indium phosphide-based HEMT amplifier" IEEE GaAs IC Symposium Digest, New Orleans (USA), October 7-10, 1990, pp. 169-171
- K. W. CHANG, H. WANG, R. LAI, D. C. LO, AND J. BERENZ
 "A V-band monolithic InP HEMT downconverter" IEEE GaAs IC Symposium Digest, San Jose (USA), October 10-13, 1993, pp. 211-214
- 101 R. LAI, K. W. CHANG, H. WANG, K. TAN, D. C. LO, D. C. STREIT, P. H. LIU, R. DIA, AND J. BERENZ "A High Performance and Low DC Power V-band MMIC LNA Using 0.1 μm InGaAs/InAlAs/InP HEMT Technology" IEEE Microwave and Guided Wave Letters, Vol. 3, No. 12, December 1993, pp. 447-449
- 102 H. WANG, T. N. TON, R. LAI, D. C. W. LO, S. CHEN, D. STREIT, G. S. DOW, K. L. TAN AND J. BERENZ "Low Noise and High Gain 94 GHz Monolithic InP-Based HEMT Amplifiers" IEEE International Electron Devices Meeting Digest, Washington D.C. (USA), 5-8 December 1993, pp. 239-242
- 103 P. D. CHOW ET AL. IEEE MIT-S International Microwave Symposium Digest, 1993, p. 807
- P. D. CHOW, K. TAN, D. STREIT, D. GARSKE, P. LIU, AND H. C. YEN
 "Ultra low noise high gain w-band InP-based HEMT downconverter" IEEE MTT-S International Microwave Symposium Digest, Boston (USA), June 10-14, 1991, pp. 1041-1044
- 105 H. WANG, R. LAI, T. H. CHEN, P. D. CHOW, J. VELEBIR, K. L. TAN, D. C. STREIT, P. H. LIU AND G. PONCHAK "A Monolithic W-band Three-stage LNA Using 0.1 μm InAlAs/InGaAs/InP HEMT Technology" IEEE MTT-S International Microwave Symposium Digest, 1993, pp. 519-522
- H. WANG, R. LAI, S. T. CHEN, AND J. BERENZ
 "A Monolithic 75-110 GHz Balanced InP-Based HEMT Amplifier" IEEE Microwave and Guided Wave Letters, Vol. 3, No. 10, October 1993, pp. 381-383

ANNEXE C FICHES RESUMEES DES REALISATIONS DE TRANSISTORS HEMT SUR SUBSTRAT INP

Cette annexe rassemble les "fiches d'identité" des opérations technologiques qui ont été réalisées au cours de nos travaux. Il y a un numéro d'opération par épitaxie, soit 24 fiches différentes. Sur chaque fiche figure notamment la date de commencement de l'opération, c'est-àdire la date à laquelle les procédés de fabrication ont commencé et la date d'achèvement, qui correspond à la date où les derniers composants réalisés sur cette couche ont été finis. En effet, chaque épitaxie a servi à la réalisation de plusieurs séries de composants, c'est-à-dire à plusieurs technologies de grille (lithographies, fossés de grille, métallisations ou recuits différents). Sur chaque fiche figure également le nombre de morceaux caractérisés ; chaque morceau correspond à une technologie de grille différente.

Parmi ces 24 opérations on peut compter :

- 17 opérations ayant abouti à la réalisation de transistors ;
- 45 technologies de grille ;
- 99 lithographies électroniques correspondant à 76 révélations ;
- 69 lithographies optiques ;
- 137 gravures chimiques ;
- 111 métallisations ;
- 209 opérations de laquage (sans compter les tests d'étalonnage des tournettes).

Ces chiffres donnent une idée du travail expérimental qu'il faut accomplir pour réaliser des transistors dont le *process* demande, somme toute, peu d'étapes. Il faut également noter que parmi les 45 technologies de grille, 36 ont pu être caractérisées en hyperfréquence (80 %) ce qui a donné lieu à la détermination de 246 schémas équivalents de transistors.

Annexe C - Fiches résumées des réalisations de transistors HEMT sur substrat InP

Opération N°10261A

Commencée le : 04/03/96 Achevée le : 03/05/96

Etude : canaux composites (couche de référence)

	$\mathrm{Ga}_{\mathrm{0,47}}\mathrm{In}_{\mathrm{0,53}}\mathrm{As}$	5.10 ¹⁸ cm ⁻³	10 nm
	Al _{0,48} In _{0,52} As	nid	20 nm
	~_ δ-doped 5.10) ¹² cm ⁻²	5 nm
	Ga _{0,47} In _{0,53} As	nid	24 nm
//	∽ Al _{0,48} In _{0,52} As	nid	300 nm \approx
	InP semi-isola		

Numéro Epitaxie : G960209

Résistance : 200 Ω/carré

Masque : T

I_{DS max} avant *recess* : 1,2 A/mm (Distance Source-Drain de 2 µm)

Courant *buffer* : 40 µA (Plots espacés de 1,2 mm, sous 10 V)

Grilles : Nitrure

Nombre de technologies de grille : 2

Contacts Ohmiques

Métallisation : Ni/Ge/Au/Ni/Au

 $R_c = 0,136 \Omega.mm$

Contacts de grille

Métallisation(s) : Pt/Ti/Pt/Au

Longueur de grille : 0,15 µm

Nombre de morceaux caractérisés :

Statique (ICCAP) : 2 Hyperfréquence (Gains et Schémas Equivalents) : 2

Remarques :

Mise en évidence des problèmes de *kink* liés à l'oxydation du fossé de grille -Réalisation de dénitrurations isotropes et anisotropes.

Opération N°10261B

Commencée le : 16/04/96 Achevée le : 15/01/97

Etude : canaux composites (canal GalnAs/InP)

	Ga _{0,47} In _{0,53} As	5.10 ¹⁸ cm ⁻³	10 nm	Numéro Epitaxie : G960210
	Al _{0,48} In _{0,52} As	nid	20 nm	Résistance : 230 Ω/carré
	- δ-doped 5.10) ¹² cm ⁻²	5 nm	Masque : T
	Ga _{0,47} In _{0,53} As	nid	12 nm	I _{DS max} avant <i>recess</i> : 1,3 A/mm
	InP	nid	12 nm	(Distance Source-Drain de 2 µm)
~	Al, alnoraAs	nid	300 nm 3	(Plots espacés de 1,2 mm, sous 20 V)
			500 mm ~	Grilles : Nitrure et Tricouche
	InP semi-isola	nt (Fe)		Nombre de technologies de grille : 2
<u>C</u>	ontacts Ohmi	ques		
Me Co	etallisation : Ni	/Ge/Au/Ni// ille		R _c = 0,186 Ω.mm
Me	étallisation(s) :	. Pt/Ti/Pt/A u		Longueur de grille : 0,15 μm
<u>N</u>	ombre <mark>de mo</mark>	<u>rceaux ca</u>	<u>ractéris</u>	<u>és.</u>
St	atique (ICCAP)	:2	Hyperfréd	quence (Gains et Schémas Equivalents) : 2
<u>R</u>	emarques :			
Mi	se en évidence	e des amé	liorations	apportées par l'utilisation d'un canal

Mise en évidence des améliorations apportées par l'utilisation d'un canal composite - Comparaison des technologies Nitrure et Tricouche - Passivation des composants réalisés en technologie Tricouche par 3000 Å de nitrure de silicium.

Opération N°10261C

Commencée le : 16/04/96 Achevée le : 21/07/97

Etude : canaux composites (canal GaInAs/InP/InP n⁺)

	Ga _{0,47} In _{0,53} As	5.10 ¹⁸ cm ⁻³	10 nm	
	Al _{0,48} In _{0,52} As	nid	20 nm	
	5.10 δ-doped 5.10	¹² cm ⁻²	5 nm	
	Ga _{0,47} In _{0,53} As	nid	12 nm	
	InP	nid	4 nm	
	InP	2.10 ¹⁸ cm ⁻³	8 nm	
<<	∽ Al _{0,48} In _{0,52} As	nid	300 nm	
	InP semi-isola	nt (Fe)]

Numéro Epitaxie : G960211

Résistance : 180 Ω/carré

Masque : T

I_{DS max} avant *recess* : 1,7 A/mm (Distance Source-Drain de 2 μm)

Courant *buffer* : 0 µA (Plots espacés de 1,2 mm, sous 20 V)

Grilles : Tricouche

Nombre de technologies de grille : 4

Contacts Ohmiques

Métallisation : Ni/Ge/Au/Ni/Au

Contacts de grille

Métallisation(s) : Pt/Ti/Pt/Au Ti/Pt/Au Al $R_{c} = 0,136 \ \Omega.mm$

Longueur de grille : 0,15 µm

Nombre de morceaux caractérisés :

Statique (ICCAP): 4 Hyperfréquence (Gains et Schémas Equivalents): 4

Remarques :

Mise en évidence de l'intérêt de cette structure pour la génération de puissance en ondes millimétriques - Confirmation de l'impact de la métallisation de grille.



Commencée le : 04/09/96 Achevée le : 03/03/97

Etude : buffer (couche de référence)



Opération N°10322

Commencée le : 04/09/96 Achevée le : 12/03/97

Etude : buffer (dopage p)





Commencée le : 04/09/96 Achevée le : 12/03/97

Etude : buffer (plans de dopage n & p)



Annexe C - Fiches résumées des réalisations de transistors HEMT sur substrat InP

Opération N°10327

Commencée le : 28/10/97 Achevée le :

Etude : contacts ohmiques auto-alignés sur la grille





Commencée le : 28/10/97 Achevée le :

Etude : contacts ohmiques auto-alignés sur la grille



Annexe C - Fiches résumées des réalisations de transistors HEMT sur substrat InP

Opération N°10362

Commencée le : 17/01/97 Achevée le : 09/06/97

Etude : couche barrière (Al_{0,3}In_{0,7}P)

Ga _{0,47} In _{0,53} As	5.10 ¹⁸ cm ⁻³	10 nm
Al _{0,3} In _{0,7} P	nid	10 nm
Al _{0,48} In _{0,52} As	nid	5 nm
δ-doped 5.10) ¹² cm ⁻²	5 nm
Ga _{0,47} In _{0,53} As	nid	20 nm
≲ Al _{0,48} In _{0,52} As	nid	300 nm \approx
InP semi-isola		

Numéro Epitaxie : G961123

Résistance : 185 Ω/carré

Masque : T

I_{DS max} avant *recess* : 1,3 A/mm (Distance Source-Drain de 2 μm)

Courant *buffer* : 1,3 mA (Plots espacés de 1,2 mm, sous 5 V)

Grilles : Tricouche

Nombre de technologies de grille : 4

Contacts Ohmiques

Métallisation : Ni/Ge/Au/Ni/Au

 $R_{c} = 0,170 \ \Omega.mm$

Contacts de grille

Métallisation(s) : Pt/Ti/Pt/Au Ti/Pt/Au

Longueur de grille : 0,13 µm

Nombre de morceaux caractérisés :

Statique (ICCAP) : 2

Hyperfréquence (Gains et Schémas Equivalents) : 1

Remarques :

Diffusion importante de la première couche de platine de la métallisation Pt/Ti/Pt/Au dans la barrière AlInP.



Commencée le : 17/01/97 Achevée le : 09/06/97

Etude : couche barrière (Al_{0,2}In_{0,8}P)



Annexe C - Fiches résumées des réalisations de transistors HEMT sur substrat InP

Opération N°10364

Commencée le : 17/01/97 Achevée le : 13/05/97

Etude : couche barrière (couche de référence)




Commencée le : 09/06/97 Achevée le : 08/10/97

Etude : formation DEA



Annexe C - Fiches résumées des réalisations de transistors HEMT sur substrat InP

Opération N°10417

Commencée le : 09/06/97 Achevée le : 16/03/98

Etude : buffer basse température (buffer BT)





Commencée le : 09/06/97 Achevée le : 07/11/97

Etude : buffer basse température (buffer BT)



Opération N°10419

Commencée le : 09/06/97 Achevée le : 07/11/97

Etude : buffer basse température (couche de référence)





Commencée le : 12/02/98 Achevée le : 26/02/98

Etude : canal et dopage (150 Å - 5.10^{12} cm⁻²)



351

Opération N°10421

Commencée le : 12/02/98 Achevée le : 02/06/98

Etude : canal et dopage (200 Å - 4.10¹² cm⁻²)





Commencée le : 12/02/98 Achevée le : 02/06/98

Etude : canal et dopage (150 Å - 4.10^{12} cm⁻²)



Annexe C - Fiches résumées des réalisations de transistors HEMT sur substrat InP

Opération N°10437

Commencée le : 17/09/97 Achevée le : 07/11/97

Etude : bibliothèque d'éléments actifs (LNA 60 et 94 GHz)





Commencée le : 17/09/97 Achevée le : 16/03/98

Etude : bibliothèque d'éléments actifs (LNA 60 et 94 GHz)



Opération N°10470

Commencée le : 20/03/98 Achevée le : 23/04/98

Etude : canaux composites pour la puissance





Commencée le : 20/03/98 Achevée le : 23/04/98

Etude : canaux composites pour la puissance





Commencée le : 20/03/98 Achevée le : 23/04/98

Etude : canaux composites pour la puissance





Commencée le : 20/03/98 Achevée le : 23/04/98

Etude : évaluation des couches Picogiga



ANNEXE D DESCRIPTION DES PROCEDES DE FABRICATION DE TRANSISTORS HEMT SUR SUBSTRAT INP

DESCRIPTION DES PROCEDES DE FABRICATION DE TRANSISTORS HEMT SUR SUBSTRAT INP

Nous proposons dans cette annexe un *process* de réalisation de transistors HEMT AlInAs/GaInAs adaptés en maille sur substrat InP (2 pouces) en technologie de grille bicouche de longueur 0,1 µm. Ce *process*, commenté dans le Chapitre III, demande 4 étapes de lithographie dont 2 en lithographie électronique. Il a été utilisé pour nos dernières opérations utilisant le masque Duke3D.

I. Contacts ohmiques et marques de repérage

La définition de ces motifs est réalisée par lithographie électronique à une tension de 20 kV sur une monocouche de résine. Aucun nettoyage n'est effectué sur l'épitaxie avant laquage.

- ✓ Dépôt de 3300 Å de résine PMMA 950K 5% Anisole (v=2000 tr/min, a=2000 tr/min/s, t=20 s) suivi d'un recuit en étuve à 170 °C pendant 30 min.
- ✓ Ecriture à 20 kV des contacts ohmiques et des marques (niveau 3). Une correction des effets de proximité est réalisée sur le fichier "cflt" (*prox file* "pmma_340_inp_20_z100.pec"). Pour l'opération 10421 nous avons utilisé le fichier "Duke3D_03_CO20_170298.IWFL" avec les conditions :
 - × une résolution de 50 nm,
 - × une taille de faisceau de 70 nm,
 - × un courant du faisceau de 2080 pA,
 - × une dose de base de 100 μ C/cm².
- ✓ Développement avec une solution MIBK:IPA (1:2) pendant 1 min 30 s puis rinçage à l'alcool isopropylique pur (IPA) pendant 30 s. L'agitation est manuelle et le séchage est effectué à l'azote.
- ✓ Métallisation des motifs avec un dépôt Ni(25 Å)/Ge(400 Å)/Au(800 Å)/Ni(50 Å)/Au(600 Å). Préalablement est réalisé un nettoyage avec un faisceau d'argon (20 s à 150 eV).
- Lift-off de la métallisation dans un bain d'acétone (pas d'ultrasons). La plaque est ensuite rincée dans un bain d'IPA puis séchée à l'azote.
- ✓ Recuit flash des métallisations à 315 °C pendant 10 s sous azote hydrogénée (rampe de température optimisée).

II. Mésas d'isolation

L'isolation des composants est réalisée chimiquement. On réalise les mésas d'isolation entre les composants puis on grave sélectivement les contours du canal de GaInAs.

✓ Dépôt de 1,3 µm de résine AZ 1518 (v=4000 tr/min, a=4000 tr/min/s, t=7 s) suivi d'un recuit sur plaque à 100 °C pendant 3 min.

- ✓ Photolithographie du niveau "mésa" avec les conditions :
 - ✗ force de contact de 550 g,
 - * temps d'exposition de 4 s, puissance de 17 mW/cm²,
- ✓ Développement avec du MIF 726 pur pendant 30 s en agitant manuellement puis rinçage à l'eau désionisée et séchage à l'azote.
- ✓ Gravure chimique H₃PO₄/H₂O₂/H₂O (5:1:40) pendant 40 s (1700 Å/mm) puis rinçage dans une solution d'eau désionisée contenant quelques gouttes d'acide orthophosphorique et séchage à l'azote.
- ✓ Gravure chimique (AS:NH₄OH)/H₂O₂ (30:4) pendant 1 min puis rinçage à l'eau désionisée et séchage à l'azote.
- ✓ Délaquage à l'acétone et rinçage à l'alcool isopropylique puis séchage à l'azote.

Rmq : on peut alors mesurer la résistance des contacts ohmiques.

III. Grille en T

La grille en T est écrite en une seule fois par lithographie électronique à une tension de 100 kV sur une bicouche de résine.

- ✓ Dépôt de 1500 Å de résine PMMA 950K 4% Anisole (v=3500 tr/min, a=5000 tr/min/s, t=12 s) suivi d'un recuit en étuve à 170 °C pendant 1 heure.
- ✓ Dépôt de 7000 Å de copolymère P(MMA-8,5% MMA) 14% Ethyllactate (v=3900 tr/min, a=5000 tr/min/s, t=12 s) suivi d'un recuit en étuve à 170 °C pendant 30 min.
- Ecriture à 100 kV des grilles et des accès de grille (niveaux 5 et 6 Central de 60 nm, Espaceurs de 50 nm et Latéraux de 150 nm). Une correction des effets de proximité est réalisée sur le fichier "cflt" contenant les pieds et les accès de grille (*prox file* "pmma_copo_pmma_850_gaas_100_z800_hrc.pec") et un fichier de CFA est utilisé pour l'exposition simultanée du pied et du haut de la grille ("grt_bicouche_1380_c800_d364.ccfa"). Pour l'opération 10421 nous avons utilisé le fichier "Duke3D_grt_260398.IWFL" avec les conditions :
 - × une résolution de 10 nm,
 - × une taille de faisceau de 30 nm,
 - × un courant du faisceau de 340 pA,
 - × une dose de base de 364 μ C/cm², soit 800 μ C/cm² pour l'exposition centrale et 380 μ C/cm² pour les expositions latérales.
- ✓ Développement avec une solution MIBK:IPA (1:2) pendant 3 min puis rinçage à l'alcool isopropylique pur (IPA) pendant 30 s. L'agitation est manuelle et le séchage est effectué à l'azote.
- ✓ Gravure du fossé de grille :
 - désoxydation avec une solution HCl/H2O (1:4) pendant 2 min,
 - × rinçage à l'eau désionisée pendant 30 s,

- ✗ gravure du fossé de grille avec une solution (AS:NH₄OH)/H₂O₂ (30:4) pendant un temps fonction de la largeur de fossé désirée,
- × rinçage à l'eau désionisée pendant 30 s,
- ★ désoxydation avec une solution H₂SO₄/H₂O (1:10) pendant 2 min,
- ★ désoxydation avec une solution HCl/H2O (1:5) pendant 30 s,
- × séchage à l'azote.
- ✓ Métallisation des grilles avec un dépôt Ti(250 Å)/Pt(250 Å)/Au(3750 Å). Préalablement est réalisé un nettoyage avec un faisceau d'argon (15 s - 40 eV).
- Lift-off de la métallisation dans une solution d'acétone (pas d'ultrasons). La plaque est ensuite rincée dans une solution d'IPA puis séchée à l'azote.

IV. Epaississements

Les épaississements sont réalisés par photolithographie en utilisant la technique de la casquette.

- ✓ Dépôt de 1,5 µm de résine Shipley 1400-27 (v=2600 tr/min, a=3000 tr/min/s, t=5 s) suivi d'un recuit en étuve à 60 °C pendant 20 min.
- Durcissement de la surface de la résine par immersion pendant 15 min dans du chlorobenzène, séchage à l'azote puis recuit en étuve à 80 °C pendant 30 min.
- ✓ Photolithographie du niveau "épaississement" avec les conditions :
 - × force de contact de 550 g,
 - ★ temps d'exposition de 5 s, puissance de 17 mW/cm².
- ✓ Développement avec une solution Microposit Developer/Eau désionisée (2:1) pendant 25 s en agitant manuellement puis rinçage à l'eau désionisée.
- ✓ Métallisation des épaississements avec un dépôt Ti(1000 Å)/Au(4000 Å). Préalablement est réalisé un nettoyage par un faisceau d'argon (1 min 30 s - 150 eV ou 1 min - 100 eV suivant le bâti).
- ✓ Recuit à 280 °C pendant 30 min sous azote hydrogénée visant à stabiliser les caractéristiques des diodes Schottky.

Les composants sont alors près à être caractérisés. On peut ensuite les passiver par un dépôt à basse température de nitrure de silicium.

ANNEXE E

LISTE DES PUBLICATIONS ET COMMUNICATIONS

LISTE DES PUBLICATIONS ET COMMUNICATIONS

PUBLICATION

P. CHEVALIER, X. WALLART, B. BONTE AND R. FAUQUEMBERGUE "V-band high-power/low-voltage InGaAs/InP composite channel HEMTs" Electronics Letters, 19th February 1998, Vol. 34, No. 4, pp. 409-411

COMMUNICATIONS INTERNATIONALES AVEC ACTE

F. DESSENNE, P. CHEVALIER, F. BANSE AND R. FAUQUEMBERGUE

"Monte-Carlo investigation of the influence of technological parameters on the performance of LM-HEMT on InP"

Proceedings of 6th International Conference on Simulation of Devices and Technologies (ICSDT'98), Cape Town (South Africa), 14-16 October 1998, pp. 113-116

P. CHEVALIER, X. WALLART, F. MOLLOT, B. BONTE AND R. FAUQUEMBERGUE

"Composite channel HEMTs for millimeter-wave power applications"

Proceedings of 10th IEEE International Conference on Indium Phosphide and Related Materials (IPRM'98), Tsukuba (Japan), 11-15 May 1998, pp. 207-210

P. Chevalier, F. Dessenne, M. Badirou, J. L. Thobel, R. Fauquembergue

"Interest of $0.15\,\mu m$ gate length InGaAs/InP composite channel HEMTs for millimeter-wave MMIC amplifiers"

Proceedings of the 5th IEEE International Workshop on High Performance Electron Devices for Microwave and Optoelectronic Applications (EDMO'97), London (UK), 24-25 November 1997, pp 193-198

$COMMUNICATIONS \, \textit{NATIONALES ET INTERNATIONALES SANS ACTE}$

P. Chevalier, F. Dessenne, M. Badirou, J. L. Thobel, R. Fauquembergue

"Impact of an InGaAs/InP composite channel on performance of 0.15 µm gate length HEMT's on InP"

7th European Workshop on Heterostructure Technology (HETECH'97), Jülich (Germany), 14-16 September 1997

P. CHEVALIER, M. BADIROU, F. MOLLOT, X. WALLART, R. FAUQUEMBERGUE

"HEMT sur substrat InP de longueur de grille Lg=0,15 μm : comparaison entre un canal GaInAs et un canal composite GaInAs/InP"

10^{èmes} Journées Nationales Micro-ondes (JNM'97), Saint-Malo (France), 21-23 Mai 1997, pp. 596-597

P. CHEVALIER

"Systèmes multicouches de résines en lithographie électronique : application à la réalisation de grille en T de longueur Lg≤0,15 μm pour les HEMI"

4^{ème} Journée du Réseau Doctoral en Microtechnologies, Besançon (France), 21 Mars 1997, p. 9

P. CHEVALIER, E. DELOS, V. HÖEL, R. FAUQUEMBERGUE

"Amélioration des performances des HEMT AlInAs/GaInAs sur substrat InP réalisés en technologie nitrure de longueur de grille Lg=0,15 µm"

6^{èmes} Journées Nationales de Microélectronique et Optoélectronique III-V (JNMO'97), Chantilly (France), 29-31 janvier 1997, pp. 160-161

V. HÖEL, P. CHEVALIER, S. BOLLAERT, H. FOURRE, J.M. BELQUIN, S. LEPILLET, A. CAPPY

"Influence des capacités parasites liées à la technologie nitrure sur les performances de HEMT adapté en maille sur InP de longueur de grille submicronique"

6^{èmes} Journées Nationales de Microélectronique et Optoélectronique III-V (JNMO'97), Chantilly (France), 29-31 janvier 1997, pp. 164-165

P. CHEVALIER

"HEMT GaInAs/AlInAs sur substrat InP: composant pour l'amplification faible bruit en ondes millimétriques"

Doctoriales Sciences et Défense 1996, Fréjus (France), 29 septembre au 4 octobre 1996

Illustrations intercalaires extraites du livre de **Sidney Harris**, traduit de l'américain par J.-M. Lévy-Leblond & N. Witkowski *Quoi ! C'est ça le Big Bang ?* Editions du Seuil, Collection Points, Série Sciences, 1992

RÉSUMÉ:

L'essor des applications hyperfréquences fonctionnant en ondes millimétriques nécessite le développement de nouvelles filières de circuits intégrés. Un composant clef de ces circuits est le transistor à effet de champ à hétérojonction : le HEMT (High Electron Mobility Transistor). Nous développons dans ce mémoire les résultats de l'étude de HEMT AlInAs/GaInAs réalisés sur phosphure d'indium (InP). Après avoir introduit les bases relatives au fonctionnement et aux domaines d'applications de ce transistor, nous présentons les outils théoriques et expérimentaux utilisés pour nos travaux. Ces derniers contribuent d'une part à la mise au point technologique et d'autre part à l'optimisation de la structure épitaxiale. Les recherches menées en technologie concernent principalement la technologie de grille et plus particulièrement la lithographie électronique des grilles en té en tricouche de résines ; un logiciel simulant le processus de révélation a d'ailleurs été développé. La réalisation de grilles de 0,1 µm de longueur, de faible résistivité, a permis la fabrication de transistors performants, présentant notamment une fréquence de coupure extrinsèque f_T proche de 250 GHz et une transconductance intrinsèque de 1,5 S/mm. L'optimisation de l'épitaxie, visant à dépasser les limitations des transistors à canal GaInAs adapté en maille sur le substrat, a conduit à l'étude des canaux composites GaInAs/InP. Nous avons mis en évidence leur efficacité pour réduire le phénomène d'ionisation par impact et ainsi améliorer les performances du composant. Les performances en puissance de transistors à canal GaInAs/InP/InP n⁺ (355 mW/mm à 60 GHz) ont montré toutes les potentialités de structures à canal composite pour la génération de puissance en ondes millimétriques. Ces études ont bénéficié du développement d'un logiciel de simulation Monte-Carlo prenant en compte de nombreux aspects technologiques. Enfin, dans le cadre d'un projet avec la société Dassault Electronique, les résultats de conception de circuits ont montré l'intérêt de notre filière HEMT InP 0,1 µm pour la réalisation d'amplificateurs monolithiques faible bruit à 60 GHz et 94 GHz.

TITLE:

CONCEPTION AND REALIZATION OF AllnAs/GaInAs InP-BASED FIELD EFFECT TRANSISTORS. APPLICATION TO MILLIMETER-WAVE LOW-NOISE AMPLIFICATION.

ABSTRACT:

Heterojunction-based field effect transistors, also called HEMT (High Electron Mobility Transistor), are requested for development of millimeter-wave integrated circuits. In respond to very high frequency applications requirements, new III-V materials systems are investigated. This report is concerned with the study of AlInAs/GaInAs InP-based HEMT. First, foundations of these devices are presented and theoretical and experimental tools, used for this study, are introduced. Our work was conducted on two purposes: technological development and improvement of epitaxial layers. Research on technology was focused on T-gate E-beam lithography using trilayer resist system. They lead to the realization of software able to simulate development process. Fabrication of 0.1- μ m gate-length, low resistive, T-gate allowed to obtain state-of-the-art device performance, with 250 GHz extrinsic cut-off frequency and 1.5 S/mm intrinsic transconductance. Works on epilayer were intended to struggle against lattice-matched HEMT limitations. We pointed out the effect of GaInAs/InP composite channel to decrease impact ionization phenomenon and so to enhance device performance. Power results of GaInAs/InP/n⁺-InP composite channel HEMTs (355 mW/mm at 60 GHz) revealed capabilities of this kind of structure for millimeter-wave power generation. In-house Monte-Carlo device simulator, taking into account technological parameters, was developed for these studies. Finally, as part of a cooperation with Dassault Electronique company, we proved the suitability of our 0.1- μ m HEMT process for fabrication of low-noise monolithic amplifier at 60 GHz and 94 GHz.

DISCIPLINE : ÉLECTRONIQUE

MOTS-CLÉS :

TRANSISTOR À EFFET DE CHAMP HÉTÉROSTRUCTURE ONDES MILLIMÉTRIQUES FAIBLE BRUIT HEMT MMIC LITHOGRAPHIE ÉLECTRONIQUE PUISSANCE

ADRESSE DU LABORATOIRE :

INSTITUT D'ÉLECTRONIQUE ET DE MICRO-ÉLECTRONIQUE DU NORD - DÉPARTEMENT HYPERFRÉQUENCE ET SEMI-CONDUCTEURS - CITÉ SCIENTIFIQUE - AVENUE POINCARÉ B.P. 69 - 59652 VILLENEUVE D'ASCQ CEDEX - FRANCE

RÉSUMÉ:

L'essor des applications hyperfréquences fonctionnant en ondes millimétriques nécessite le développement de nouvelles filières de circuits intégrés. Un composant clef de ces circuits est le transistor à effet de champ à hétérojonction : le HEMT (High Electron Mobility Transistor). Nous développons dans ce mémoire les résultats de l'étude de HEMT AlInAs/GaInAs réalisés sur phosphure d'indium (InP). Après avoir introduit les bases relatives au fonctionnement et aux domaines d'applications de ce transistor, nous présentons les outils théoriques et expérimentaux utilisés pour nos travaux. Ces derniers contribuent d'une part à la mise au point technologique et d'autre part à l'optimisation de la structure épitaxiale. Les recherches menées en technologie concernent principalement la technologie de grille et plus particulièrement la lithographie électronique des grilles en té en tricouche de résines ; un logiciel simulant le processus de révélation a d'ailleurs été développé. La réalisation de grilles de 0,1 µm de longueur, de faible résistivité, a permis la fabrication de transistors performants, présentant notamment une fréquence de coupure extrinsèque f_T proche de 250 GHz et une transconductance intrinsèque de 1,5 S/mm. L'optimisation de l'épitaxie, visant à dépasser les limitations des transistors à canal GaInAs adapté en maille sur le substrat, a conduit à l'étude des canaux composites GaInAs/InP. Nous avons mis en évidence leur efficacité pour réduire le phénomène d'ionisation par impact et ainsi améliorer les performances du composant. Les performances en puissance de transistors à canal GaInAs/InP/InP n⁺ (355 mW/mm à 60 GHz) ont montré toutes les potentialités de structures à canal composite pour la génération de puissance en ondes millimétriques. Ces études ont bénéficié du développement d'un logiciel de simulation Monte-Carlo prenant en compte de nombreux aspects technologiques. Enfin, dans le cadre d'un projet avec la société Dassault Electronique, les résultats de conception de circuits ont montré l'intérêt de notre filière HEMT InP 0,1 µm pour la réalisation d'amplificateurs monolithiques faible bruit à 60 GHz et 94 GHz.

TITLE:

CONCEPTION AND REALIZATION OF AllnAs/GaInAs InP-BASED FIELD EFFECT TRANSISTORS. APPLICATION TO MILLIMETER-WAVE LOW-NOISE AMPLIFICATION.

ABSTRACT:

Heterojunction-based field effect transistors, also called HEMT (High Electron Mobility Transistor), are requested for development of millimeter-wave integrated circuits. In respond to very high frequency applications requirements, new III-V materials systems are investigated. This report is concerned with the study of AlInAs/GaInAs InP-based HEMT. First, foundations of these devices are presented and theoretical and experimental tools, used for this study, are introduced. Our work was conducted on two purposes: technological development and improvement of epitaxial layers. Research on technology was focused on T-gate E-beam lithography using trilayer resist system. They lead to the realization of software able to simulate development process. Fabrication of 0.1- μ m gate-length, low resistive, T-gate allowed to obtain state-of-the-art device performance, with 250 GHz extrinsic cut-off frequency and 1.5 S/mm intrinsic transconductance. Works on epilayer were intended to struggle against lattice-matched HEMT limitations. We pointed out the effect of GaInAs/InP composite channel to decrease impact ionization phenomenon and so to enhance device performance. Power results of GaInAs/InP/n⁺-InP composite channel HEMTs (355 mW/mm at 60 GHz) revealed capabilities of this kind of structure for millimeter-wave power generation. In-house Monte-Carlo device simulator, taking into account technological parameters, was developed for these studies. Finally, as part of a cooperation with Dassault Electronique company, we proved the suitability of our 0.1- μ m HEMT process for fabrication of low-noise monolithic amplifier at 60 GHz and 94 GHz.

DISCIPLINE : ÉLECTRONIQUE

MOTS-CLÉS:

TRANSISTOR À EFFET DE CHAMP HÉTÉROSTRUCTURE ONDES MILLIMÉTRIQUES FAIBLE BRUIT

HEMT MMIC LITHOGRAPHIE ÉLECTRONIQUE PUISSANCE

ADRESSE DU LABORATOIRE :

INSTITUT D'ÉLECTRONIQUE ET DE MICRO-ÉLECTRONIQUE DU NORD - DÉPARTÉMENT HYPERFRÉQUENCE ET SEMI-CONDUCTEURS - CITÉ SCIENTIFIQUE - AVENUE POINCARÉ B.P. 69 - 59652 VILLENEUVE D'ASCQ CEDEX - FRANCE

41225

FS