

you 2000 2138

No d'ordre: 2355

THESE

présentée à

l'Université des Sciences et Technologies de Lille

pour obtenir le grade de

**Docteur de l'Université
Spécialité: Electronique**

par

**Guillaume de Cremoux
Ingénieur ISEN**

CARACTERISATION ET OPTIMISATION DE TECHNOLOGIES BICMOS PAR SIMULATIONS BIDIMENSIONNELLES DE DISPOSITIFS COMPLEXES

Soutenue le 9 Novembre 1998, devant la commission d'examen:

Président:	M.	G.	SALMER
Rapporteurs:	M.	J.P.	CHANTE
	M.	G.	CHARITAT
Examineurs:	M.	S.	BARDY
	M.	A.	CHANTRE
	M.	J.N.	DECARPIGNY
	M.	E.	DUBOIS



Cette thèse a été préparée au sein de l'Institut
d'Electronique et de Microélectronique du Nord,
Unité Mixte de Recherche CNRS 9929

J'adresse mes remerciements aux personnes suivantes:

Monsieur le Professeur G. Salmer pour avoir accepté la présidence du jury.

Messieurs G. Charitat et J. P. Chante pour leur contribution fructueuse à ce travail, pour lequel ils ont accepté d'être rapporteurs.

Monsieur S. Bardy pour avoir placé sa confiance durant trois ans dans mon travail. J'espère avoir pu répondre à quelques unes de ses attentes.

Monsieur A. Chantre pour avoir contribué à l'évaluation de ce mémoire.

Monsieur J. N. Decarpigny pour sa participation au jury de thèse.

Monsieur E. Dubois, qui est resté constamment à l'écoute de mon évolution technique, et qui m'a surtout confié un travail responsabilisant et valorisable auprès de l'industrie.

Monsieur E. Robilliart pour le travail de développement qu'il a accompli avant moi à l'IEMN/ISEN et dont j'ai pu exploiter les résultats.

Messieurs J. Herbaux, T. Hoffmann, V. Senez, P. A. Fontaine, S. Bozek, ainsi que Mademoiselle Brocard pour leur assistance technique et morale pendant ces années.

Les membres du Département Electronique de l'ISEN, toujours disponibles pour prodiguer des conseils et donner des renseignements.

Sommaire

Introduction

I- Techniques de simulations de dispositifs électriques

Pages

I-A Physique des semiconducteurs

I-A-1 Equations de Maxwell	4
I-A-2 Equations de transport de courant	5
I-A-2.a Etude quantitative: la méthode de Monte Carlo	5
I-A-2.b L'équation de Boltzmann	6
I-A-3 Méthodes de résolution de l'équation de Boltzmann	8
I-A-3.a Résolution directe de l'équation de Boltzmann	8
I-A-3.b Simplification par la méthode des moments	8
I-A-3.c Equations de dérive/diffusion	10
I-A-3.d L'approche hydrodynamique	11

I-B Techniques numériques de simulation 2D

I-B-1 Normalisation et discrétisation des équations	12
I-B-1.a Nécessité de normalisation.	12
I-B-1.b Discrétisation par rapport au temps	13
I-B-1.c Méthodes de discrétisations spatiales	14
I-B-1.d Discrétisation par différences finies	16
I-B-1.d-1 Discrétisation de l'équation de Poisson	17
I-B-1.d-2 Discrétisation des équations de courants	18
I-B-2 Conditions aux limites	21
I-B-2.a Conditions de flux nul aux frontières artificielles	22
I-B-2.b Conditions de surface/interface	23
I-B-2.c Les conditions aux contacts schottky, ohmiques et MOS	25
I-B-2.d Adjonction de composants R,L,C	26
I-B-3 Modèles utilisés	28
I-B-3.a Modèles de mobilités	28
I-B-3.b Modèles de générations-recombinaisons	30
I-B-3.c Comportement à forts dopages et modèles de "bandgap narrowing"	32
I-B-3.d Introduction de la température	32

I-C Choix des méthodes de résolution

I-C-1 La méthode de Newton Raphson pour la simulation de dispositifs	33
I-C-1.a Position du problème.	33
I-C-1.b Description du jacobien.	34

I-C-2 Description et applications des méthodes découplées	36
I-C-3 Description et applications des méthodes couplées	36
I-C-4 Optimisation des solveurs; solveurs directs	38
I-C-4.a Rapidité et limites des solveurs directs	38
I-C-4.b Optimisation de la méthode de résolution et du préconditionnement	38
I-C-5 Limites des deux méthodes numériques et choix empiriques conséquents	41
I-C-5.a Limites de la méthode découplée	41
I-C-5.b Limites de la méthode couplée	41
<u>I-D Démarche adoptée pour les dispositifs de grande taille</u>	43
I-D-1 La simulation de procédés et le compromis taille-précision	43
I-D-1.a IMPACT 4 et les autres simulateurs de procédés	43
I-D-1.b Compromis des dimensions	43
I-D-2 Le simulateur de dispositifs IMPACT 3 appliqué aux grands dispositifs	44
Bibliographie du chapitre I	45
II- Optimisation d'une technologie pour l'intégration de composants de puissance	
<u>II-A Technologies BiCMOS appliquées à la puissance intelligente</u>	48
II-A-1 Caractéristiques et compromis des technologies BiCMOS	48
II-A-2 Les interrupteurs de puissance intégrables en technologies numériques	49
II-A-2.a Le VDMOS et le LDMOS	49
II-A-2.b l'IGBT	51
II-A-3 Caractéristiques idéales d'une technologie BiCMOS "SPI"	51
II-A-3.a Les technologies hybrides et intégrées.	52
II-A-3.b Problèmes rencontrés en intégration de puissance	52
II-A-3.c Méthodes d'isolations	53
<u>II-B Etude d'une technologie BiCMOS intégrant puissance et logique</u>	54
II-B-1 Simulations statiques de l'efficacité de différentes structures	54
II-B-1.a Description des structures de tests	54
II-B-1.b Profondeur de substrat simulable pour le crosstalk	58
II-B-1.c Efficacité d'un anneau de garde p (effet diode)	60
II-B-1.d Efficacité d'un anneau de garde n (effet collecteur)	62
II-B-1.e Efficacité d'un anneau de garde n éloigné	65
II-B-1.f Comparaison entre mesures et simulations	68

II-B-2 Méthodes de protections statiques sur composants ou sur n-well	70
II-B-2.a Optimisation des VDMOS	70
* Augmentation de l'efficacité de la diode de canal	
* Création d'un caisson d'isolation	
II-B-2.b Distribution de contacts locaux sur puits n et risques de latchup	71
II-B-2.c Description du latchup	74
II-B-2.d Simulation statique du latchup	76
II-B-2.e Protections spécifiques pour la technologie BiCMOS étudiée	77
<u>II-C Reconstitution des phénomènes survenant sur une commande de disque dur</u>	81
II-C-1 Descriptions	81
II-C-1.a Description du moteur et effets parasites	81
II-C-1.b Polarisation en courant et simulations transitoires	83
II-C-2 Simulations transitoires et optimisations	84
II-C-2.a Prédiction 1D de la propagation de porteurs minoritaires	84
II-C-2.b Caractéristiques du VDMOS seul	85
II-C-2.c Description des protections contre les injections inductives	87
II-C-2.c-1 Simulation d'un dispositif de référence	87
II-C-2.c-2 Simulation de quatre dispositifs	90
II-C-2.d Comparaison des formes d'ondes expérimentales avec IMPACT	93
II-C-2.e Influence de la chute de tension de grille	94
II-C-2.f Influence de la localisation du contact substrat de surface	95
II-C-3 Simulations à grande échelle et synthèse	98
II-C-3.a Etude de deux configurations extrêmes	98
II-C-3.b Généralisation	100
II-C-3.c Les différences entre flybacks tension et flybacks courant	102
II-C-3.d Synthèse	103
II-C-4 Autres aspects de la propagation	104
II-C-4.a Simulations transitoires du latchup	104
II-C-4.b Effets de la température	106
II-C-4.c L'utilité des Générations-Recombinaisons dans la simulation	107
<u>Conclusion: autres méthodes employées et perspectives</u>	198
Bibliographie du chapitre II	109
III- Caractérisation et optimisation d'une technologie bipolaire pour portes I2L	
<u>III-A Caractéristiques et applications d'une technologie bipolaire I2L</u>	113
III-A-1 Applications et intérêt de l'I2L	113
III-A-1.a Place dans la microélectronique	113
III-A-1.b Description fonctionnement	113

III-A-2 Paramètres principaux	115
<u>III-B Caractérisation statique d'une porte I2L</u>	116
III-B-1 Description de la technologie et choix de simulations	116
III-B-1.a Technologie utilisée	116
III-B-1.b Faisabilité des simulations	116
III-B-2 Evolution des paramètres en fonction du layout	117
III-B-2.a Propriétés de l'injecteur	117
III-B-2.b Variations de la taille du collecteur	120
III-B-2.c Collecteurs multiples	123
III-B-2.d Composants murés	127
III-B-3 Evolutions en fonction de la température	131
III-B-3.a Influence des performances bipolaires en fonction de la température	131
III-B-3.b Application à l'I2L	131
<u>III-C Caractérisation transitoire d'une porte I2L</u>	133
III-C-1 Caractérisation transitoire β_{up}	133
III-C-1.a Caractérisation de portes simples en fonction des tailles du collecteur	124
III-C-1.b Mesure des temps d'établissement pour une porte complexe	134
III-C-2 Limites et perspectives de la simulation numérique des portes I2L	136
III-C-2.a Les aspects numériques et modélisations	136
III-C-2.b Description des méthodes testées	137
III-C-2.c Description de la méthode finale et résultats	139
<u>Conclusion: perspective des simulations de portes I2L</u>	142
Bibliographie du chapitre III	143
Conclusion	145

Introduction.

Depuis le début des années 1990, la microélectronique a élargi ses possibilités techniques à l'intégration monolithique de systèmes complets sur silicium. Au delà des performances d'intégrations classiques poursuivies depuis les années 1970 (en 1998, les DRAM de 256 megabits intègrent quelques centaines de millions de transistors et les processeurs de l'ordre de la dizaine de millions) qui correspondent chacune à un type d'application (microprocesseur, mémoire, FPGA, PLD...), la réduction nécessaire des délais de fabrication, des dimensions de circuits et la nécessité d'adaptation aux besoins des clients ont entraîné l'investissement des entreprises dans d'autres types d'intégrations.

Un premier type d'intégration sur le même substrat de composants micropuissance analogiques et numériques pose problème aux concepteurs. En effet, les différents composants, une fois intégrés, ne peuvent plus être considérés comme électriquement indépendants, en raison de deux types d'interactions:

□ Le couplage parasite dû aux connections métalliques est imputable aux inductances parasites des fils de connections, à l'interaction capacitive entre les niveaux métalliques et aux pertes résistives (effet de type ligne de transmission couplée)[1].

□ L'interaction via le substrat commun (contribution venant du "Front End") a comme origine le déplacement de porteurs induit par les décharges capacitatives des transistors. Le déplacement des porteurs majoritaires dans un substrat faiblement résistif est alors susceptible de modifier temporairement les propriétés des autres composants logiques ("body effect" ou "back gating") ou de superposer un bruit de commutations aux signaux analogiques traités par d'autres composants [2].

La circulation de porteurs majoritaires dans le substrat ou en milieu métallique est facilement modélisable électriquement sous forme de réseaux résistifs. Le développement de simulateurs associés a fait l'objet d'études théoriques[3][4] et le premier simulateur fonctionnel correspondant a été proposé par Cadence en 1997. Ces effets parasites simulables ou même modélisables analytiquement pour certaines technologies [5] sont en pratique éliminés par plusieurs évolutions techniques: diminution de la permittivité d'isolation entre les pistes métalliques pour les étapes back end; recours à des composants logiques à commutation silencieuse comme la logique bipolaire I2L.

Un second type d'intégration consiste à rassembler sur un même substrat des circuits logiques micropuissance et des composants moyenne puissance. Les systèmes ainsi créés sont souvent destinés à des environnements électriques plus agressifs (fonctions dédiées au marché automobile, au pilotage de disque dur...) et peuvent alors être soumis à des pics importants de courant (décharges de composants atteignant couramment un ampère) ou de tensions [6]. Le coût de réalisation d'un interrupteur de puissance en circuit intégré est cinquante fois plus élevé que celui d'un relai en électronique discrète. Le choix économique des interrupteurs en semiconducteur est motivé par l'introduction associée de fonctions logiques intégrées. Les facteurs limitatifs de ce type d'intégrations sont la tenue en énergie, les décharges électrostatiques, les perturbations électromagnétiques et les injections parasites précédemment citées. Comme résultat de ce dernier type de perturbation, le substrat commun à tous les composants peut véhiculer non seulement des porteurs majoritaires, mais aussi des porteurs minoritaires, susceptibles cette fois d'être en nombre suffisant pour créer des interactions parasites. Le substrat ne peut alors plus être modélisé comme un simple réseau résistif, car l'une des origines de

la circulation des porteurs minoritaires est le courant de diffusion.

L'étude de ces propagations parasites peut alors s'appuyer sur les simulations numériques bidimensionnelles ou tridimensionnelles de plusieurs composants interagissant sur le substrat. Les simulateurs de dispositifs utilisent des modélisations plus proches de la réalité, correspondant aux lois de déplacements des porteurs électriques en fonction du milieu semi-conducteur et aux conditions de polarisation. Ce type de simulation pour l'étude de la propagation de porteurs minoritaires a déjà été largement employé pour évaluer les interactions parasites entre composants dans les technologies CMOS à haute densité d'intégration. Les domaines de simulations sont alors relativement réduits (longueur de moins de 50 μm), puisque les composants logiques sont très proches sur le substrat. Par contre, l'étude par simulation de dispositifs en technologies BiCMOS, où la densité d'intégration n'est pas toujours la première priorité, et où d'autres composants (bipolaires) empêchent l'utilisation de règles classiques d'isolation[7], requiert la définition de domaines de simulation plus étendus.

Le but de ce mémoire de thèse est d'étudier deux technologies BiCMOS par simulations électriques bidimensionnelles de dispositifs de grandes tailles. Le simulateur utilisé est IMPACT3, dont le développement est poursuivi depuis dix ans conjointement au simulateur de procédés IMPACT 4.

Le premier chapitre décrit les méthodes numériques utilisées pour la simulation électrique de dispositifs. Ce chapitre synthétise le travail déjà accompli [8][9] pour développer le simulateur: à partir d'une description électrique continue d'un milieu inhomogène semiconducteur, les techniques numériques pour les applications statiques et transitoires sont exposées. L'adjonction de composants aux contacts du domaine est aussi étudiée, pour permettre de reconstituer de façon plus fidèle les phénomènes observés expérimentalement pour les technologies. Enfin, ce chapitre donne les applications auxquelles seront dédiées les méthodes numériques décrites, et résume les méthodes employées pour simuler avec fiabilité des dispositifs dont les longueurs approchent 1mm.

Le deuxième chapitre étudie une technologie BiCMOS où l'interaction parasite entre des composants de puissance et d'autres dispositifs a été observée expérimentalement. Dans cette partie, une étude approfondie en régime statique de l'efficacité de trois structures de protections permet d'abord de dégager les principaux phénomènes de propagation parasite et d'étudier l'atténuation de ces effets. La comparaison des simulations statiques avec les mesures permet de valider les modèles utilisés par IMPACT3. Ensuite, la simulation des dispositifs de protection est généralisée, afin de décrire plus fidèlement les phénomènes transitoires de propagation de porteurs minoritaires dans le substrat. Conjointement aux simulations statiques, les résultats obtenus permettent de dégager les principales règles de protections applicables à ce type de technologie. Enfin, des aspects plus poussés de ce type de propagation parasite sont étudiés, comme l'influence de la température et les conséquences sur les circuits logiques micropuissance.

Le troisième chapitre porte sur une seconde technologie BiCMOS dédiée à l'intégration de portes logiques bipolaires. Au contraire du chapitre 2, cette partie est limitée à l'étude et à l'optimisation des portes isolées. Les caractéristiques statiques des composants bipolaires étudiés permettent de quantifier leurs propriétés, et de donner des règles de conception pour les portes en fonction des charges électriques qu'elles devront supporter. Le temps d'établissement du fonctionnement d'une porte est ensuite calculé par des simulations transitoires, pour lesquelles l'influence de la température est également évaluée. Enfin, la possibilité de tech-

niques de simulation permettant de charger une porte bipolaire par une autre de même type est étudiée. Ce dernier point constitue un retour aux aspects de simulations numériques avec une modification des conditions aux limites.

Bibliographie:

- [1] T. Gabara, "Reduced Ground Bounce and Improved Latch-Up Suppression Through Substrate Conduction", IEEE JSSC, pp. 1224-1232, Oct. 1988.
- [2] D. K. Ferry, L. A. Akers, E. W. Greeneich, "Ultra Large Scale Integrated Microelectronics", Prentice Hall Advanced Referenced series, 1988.
- [3] K. Joardar, "Substrate Crosstalk in BiCMOS Mixed Mode Integrated Circuits", Solid-State Electronics, Vol. 39, No. 4, pp. 511-516, 1996.
- [4] D. K. Su, M. J. Loinaz, S. Masui, B. A. Wooley, "Experimental Results and Modeling Techniques for Substrate Noise in Mixed-Signal Integrated Circuits", IEEE Journal of Solid-State Circuits, Vol. 28, No. 4, April 1993.
- [5] B. Iniguez, T. A. Fjeldly, "Unified Substrate Current Model for MOSFETs", Solid-State Electronics, Vol.41, No.1, 1996.
- [6] H. Fukuda, S. Horigushi, M. Urano, K. Fukami, K. Matsuda, N. Ohwada, H. Akiya, "A BiCMOS Channelless Masterslice with On-Chip Voltage Converter", ISSCC 1989, pp. 176-177.
- [7] G. P. Rosseel, R.W. Dutton, "Scaling Rules for Bipolar Transistors in BiCMOS Circuits", IEDM Proceedings pp. 33.2.1-33.2.4, Dec. 1989.
- [8] E. Dubois, "Simulation Bidimensionnelle de Dispositif Silicium: Contribution à l'Etude de Phénomènes Parasites en Technologies MOS et Bipolaires", thèse de doctorat en Electronique, Université des Sciences et Techniques de Lille Flandres-Artois, Mai 1990.
- [9] E. Robilliart, "Développement de Modèles Non-Quasi-Statiques MOS et Bipolaires: Application à l'Analyse des Effets de Propagation de Charges", thèse de doctorat en Electronique, Université des Sciences et Techniques de Lille Flandres-Artois, Décembre 1996.

Chapitre I:

Techniques de simulations de dispositifs électriques.

I-A Physique des semiconducteurs.

I-A-1 Equations de Maxwell.

Les propriétés de transport électroniques d'un semiconducteur doivent être décrites mathématiquement pour la résolution numérique du dispositif. Une approche du problème est de décrire les phénomènes électriques de façon macroscopique, c'est à dire en utilisant des densités de porteurs et de courants au lieu de raisonner en termes de porteurs discrets, et en utilisant un milieu continu au lieu de raisonner en termes de réseau cristallin. La détermination des équations correspondantes se ramène alors à un problème de propagation avec comme point départ les quatre équations de Maxwell, valables dans n'importe quel milieu.

$$\text{Div}(\vec{D}) = \rho \quad (\text{Maxwell-Gauss})$$

$$\text{Div}(\vec{B}) = 0 \quad (\text{Conservation du flux magnétique})$$

$$\vec{\text{Rot}}(\vec{E}) = -\frac{\partial \vec{B}}{\partial t} \quad (\text{Maxwell-Faraday})$$

$$\vec{\text{Rot}}(\vec{H}) = \vec{J} + \frac{\partial \vec{D}}{\partial t} \quad (\text{Maxwell-Ampère})$$

\vec{J} , la densité de courant et ρ , la densité volumique de charges, sont liées par la relation de conservation de la charge:

$$\text{Div}(\vec{J}) = -\frac{\partial \rho}{\partial t}$$

Les champs \vec{D} et \vec{B} , respectivement le déplacement électrique et l'induction magnétique, s'expriment alors par des relations linéaires:

$$\vec{D} = [\epsilon] \cdot \vec{E}$$

$$\vec{B} = [\mu] \cdot \vec{H}$$

où \vec{E} et \vec{H} sont respectivement les vecteurs champ électrique et champ magnétique.

$[\epsilon]$ et $[\mu]$ représentent respectivement les tenseurs de permittivité diélectrique et de perméabilité magnétique du milieu. Comme les matériaux cristallins ou amorphes utilisés en électronique sont assimilables à des milieux isotropes et linéaires, $[\epsilon]$ et $[\mu]$ peuvent se ramener à des scalaires. Par convention de signe, le potentiel scalaire associé au champ électrique est l'opposé du gradient correspondant. De plus, dans un semiconducteur dopé, la densité de charge ρ est la contribution des densités apportées par les concentrations ioniques et par les concentrations de porteurs libres. Ces deux hypothèses conduisent à écrire la première équation de Maxwell sous la forme plus connue de l'équation de Poisson dans un semiconducteur:

$$\text{Div}(\epsilon \cdot \vec{\text{Grad}}_{\vec{x}}(\psi)) = -|q| \cdot (p - n + N_D - N_A) \quad (\text{I-1})$$

Avec:

ψ : Potentiel électrostatique (V).

q : charge électrique élémentaire (Cb).

n et p : densités volumiques de charges (électrons et trous) (cm^{-3}).

N_d et N_a : densités volumiques de charges liées au réseau (dopants donneurs et accepteurs) (cm^{-3}).

Pour des fréquences suffisamment faibles, la contribution du champ magnétique induit devient négligeable. De plus, la densité de courant \vec{J} peut être séparée en deux contributions indépendantes \vec{J}_n et \vec{J}_p , densités de courant en électrons et trous dans le milieu. La divergence de la quatrième équation de Maxwell permet alors d'écrire, en utilisant l'équation de Poisson pour exprimer le déplacement électrique:

$$\text{Div}(\vec{J}_n + \vec{J}_p) = -q \cdot \frac{\partial}{\partial t}(p - n) \quad (\text{I-2})$$

Si le semiconducteur est assimilé à un milieu continu, une première non idéalité due au réseau doit cependant être prise en compte pour traduire le phénomène de génération-recombinaison. Ce phénomène étant distinct pour les électrons et pour les trous, l'équation ci-dessus doit être réécrite sous forme de deux lois distinctes, auxquelles sont ajoutées les nouvelles contributions sous formes de fonctions encore inconnues G et R .

$$\text{Div}(\vec{J}_n) = |q| \cdot \frac{\partial n}{\partial t} - |q| \cdot (G - R) \quad (\text{I-3})$$

$$\text{Div}(\vec{J}_p) = -|q| \cdot \frac{\partial p}{\partial t} + |q| \cdot (G - R)$$

L'utilisation de ces deux dernières fonctions a permis de faire un raisonnement en physique classique pour exprimer les trois équations (Equation de Poisson et équations de conservations des courants) régissant le comportement électronique du milieu. Trois variables (ψ , n , p) figurent dans ce système. Si les densités de courant \vec{J}_n et \vec{J}_p peuvent être décrites en fonction de ces variables, le système de trois équations à trois inconnues sera résoluble par des méthodes analytiques ou numériques.

I-A-2 Equations de transport de courant.

Les équations de transport de courant consistent à expliciter de façon analytique la loi de propagation des porteurs électroniques dans un milieu semiconducteur. Deux approches sont utilisées pour étudier le comportement des porteurs.

I-A-2.a Etude quantitative: la méthode de Monte Carlo.

Cette méthode est une résolution stochastique de l'équation générale de Boltzmann. Elle consiste à simuler de façon microscopique le phénomène de transport dans un semiconducteur [1][2][3]. Le mouvement de chaque électron est calculé individuellement comme une séquence de vols libres, interrompus par des collisions avec le réseau cristallin. Durant un vol libre, un électron est soumis aux conditions extérieures (champ électrique) et sa trajectoire peut être calculée de façon classique. Le calcul de la probabilité d'interaction repose sur un traitement en mécanique quantique pour définir le type d'interaction (élastique-inélastique), et la direction prise par la particule après l'interaction. L'absence d'hypothèses simplificatrices utilisées pour des résolutions analytiques privilégie la méthode de Monte Carlo par exemple pour les simula-

tions avec des champs importants [4], ou pour les effets de transports non stationnaires. La précision de la méthode dépend du nombre d'électrons contenus dans l'échantillon simulé. Limitée par l'importance des calculs statistiques à mettre en oeuvre, cette méthode très fiable est cependant largement utilisée pour la validation de modèles ou pour servir de référence à d'autres simulateurs.

I-A-2.b L'équation de Boltzmann.

Alternativement à la méthode de Monte-Carlo, l'équation de Boltzmann peut être traitée de manière continue. L'énergie d'un électron autour d'un atome est quantifiée. Cependant, dans un semiconducteur, les interactions cristallines vont dégénérer chaque niveau énergétique commun à tous les atomes du réseau en bandes d'énergie. Ces bandes sont quasi continues, et contiennent plus d'états possibles qu'il n'y a de porteurs pour les remplir. Les électrons se déplaçant dans le réseau à l'intérieur d'une bande énergétique continue sont donc assimilables à un gaz dilué dont le comportement suit la loi des gaz parfaits. Le calcul du déplacement des électrons sera donc organisé autour de deux considérations:

□ Une partie du phénomène sera traitée de façon classique. Le gaz d'électrons libres est soumis à différents types d'actions qui vont s'exercer sur une fonction f . L'introduction de f pour les gaz parfaits a été réalisée par Liouville au siècle dernier, à partir de la mécanique newtonienne. En associant à chaque porteur un vecteur position et un vecteur vitesse, un gaz parfait de N particules est donc défini par un vecteur de dimension $6N$ qui est appelé la fonction de répartition f . La dimension de f étant trop importante, Vlasov a proposé une nouvelle définition pour f , désignée comme fonction de distribution dans les deux espaces des coordonnées réelles et réciproques. Cette approche, au lieu de considérer chaque particule du système, ramène le problème à l'étude macroscopique d'une distribution de porteurs dans un élément de volume. Le système est donc maintenant exprimable avec six dimensions, sous la forme:

$$f(\vec{r}, \vec{v}, t) \cdot d^3\vec{r} \cdot d^3\vec{v} = dN \quad (\text{I-4})$$

où dN est le nombre d'électrons dans le volume spatial $d^3\vec{r}$ dont les vitesses sont contenues dans le volume $d^3\vec{v}$ de l'espace correspondant. L'ensemble $(d^3\vec{r}, d^3\vec{v})$ forme l'élément de volume de l'espace à six dimensions.

□ L'autre partie du phénomène est due à l'interaction des porteurs libres avec le réseau cristallin. C'est donc une contribution supplémentaire qui va s'exercer sur la fonction f . Les approches de Liouville et de Vlasov prennent en compte les phénomènes d'interactions extérieures, mais de façon classique: les perturbation extérieures (collisions) surviennent pour des échelles de tailles importantes. Cette approche entièrement classique n'est pas compatible avec l'action exercée par le réseau cristallin d'un semiconducteur, où les distances inter-atomiques sont suffisamment faibles pour imposer une étude quantique des interactions du cristal. Cette dernière étape a été franchie par Boltzmann en 1872, en s'appuyant sur l'hypothèse que l'interaction d'une particule avec le réseau cristallin ou avec une autre particule conduit à un changement quasi-instantané de son vecteur d'onde (et donc de son vecteur vitesse) par rapport au changement de son vecteur position.

La prise en compte des deux contributions classiques et quantiques constitue l'approche semi-classique, et permet de calculer l'équation différentielle régissant le comportement de f . Cette équation est appelée l'équation de Boltzmann. Sa résolution et la connaissance de f permet de retrouver analytiquement les vitesses moyennes et énergies moyennes des porteurs par intégra-

tion dans l'espace des vitesses ou dans son espace dual des phases.

Le calcul de l'équation de Boltzmann est effectué dans l'espace conjoint des coordonnées et des vitesses, c'est-à-dire dans un espace à six dimensions.

Soit \vec{F}_e la force extérieure appliquée sur f , d'accélération associée \vec{Y}_e . Cette force est la contribution du champ extérieur appliqué sur le semiconducteur, et du potentiel périodique imposé par le réseau. L'action de \vec{F}_e conduit les électrons contenus dans les éléments de volume et de vitesse à être déplacés et accélérés. Sans interactions extérieures venant du réseau, il en résulte donc une simple translation du volume ($d^3\vec{r}, d^3\vec{v}$) dans l'espace à six dimensions entre les instants t et $t+dt$. En cas de collisions des particules entre elles ou avec le réseau, l'hypothèse de Boltzmann conduit à exprimer de façon statistique la variation de la fonction de distribution f due aux collisions. Dans l'intervalle de temps étudié, et en nommant $\left(\frac{df}{dt}\right)_{\text{coll}}$ cette dernière variation, l'évolution temporelle de f s'écrit:

$$f(\vec{r} + \vec{v} \cdot dt, \vec{v} + \vec{Y}_e \cdot dt, t + dt) - f(\vec{r}, \vec{v}, t) = \left(\frac{df}{dt}\right)_{\text{coll}} \cdot dt \quad (\text{I-5})$$

Le développement du membre de gauche conduit à écrire l'équation de Boltzmann dans l'espace des vitesses:

$$\vec{\text{Grad}}_{\vec{r}}(f) \cdot \vec{v} + \vec{\text{Grad}}_{\vec{v}}(f) \cdot \vec{Y}_e + \frac{\partial f}{\partial t} = \left(\frac{df}{dt}\right)_{\text{coll}} \quad (\text{I-6})$$

Réécrite dans l'espace des phases, cette équation donne:

$$\vec{\text{Grad}}_{\vec{r}}(f) \cdot \vec{v} + \vec{\text{Grad}}_{\vec{k}}(f) \cdot \frac{\vec{F}_e}{\hbar} + \frac{\partial f}{\partial t} = \left(\frac{df}{dt}\right)_{\text{coll}} \quad (\text{I-7})$$

L'équation de Boltzmann est le point de départ de la plupart des méthodes de simulation de semiconducteurs. Les termes de cette équation restent à expliciter en fonction du milieu considéré:

□ La contribution du potentiel réseau au terme \vec{F}_e demande l'étude de la structure de bandes du semiconducteur.

□ Le terme de droite de l'équation de Boltzmann est également associé à la nature du réseau cristallin, ainsi qu'aux collisions entre les particules. C'est pour expliciter ce terme que l'hypothèse de Boltzmann est utilisée. En effet, le type de cristal permet de définir, au cours d'une collision entre t et $t+dt$, la probabilité pour les électrons de quitter leur état $f(\vec{r}, \vec{k}_1, t)$ pour atteindre instantanément l'état $f(\vec{r}, \vec{k}_2, t)$, l'hypothèse conduisant à ne modifier que le vecteur d'onde pour ce changement d'état. De plus, cette transition est possible si l'état initial est occupé et si l'état final est inoccupé, ces deux probabilités s'exprimant à l'aide de la fonction de distribution f . En appelant S la probabilité que le vecteur d'onde initial \vec{k}_1 , une fois modifié au cours d'une collision, donne le vecteur final \vec{k}_2 , la probabilité finale P de transition s'écrit:

$$P(\vec{r} \rightarrow \vec{r}, \vec{k}_1 \rightarrow \vec{k}_2, t \rightarrow t + dt) = S(\vec{k}_1, \vec{k}_2) \cdot f(\vec{r}, \vec{k}_1, t) \cdot [1 - f(\vec{r}, \vec{k}_2, t)] \quad (\text{I-8})$$

Pour le phénomène de collisions, la variation de la distribution de porteurs dans l'élément de

volume à six dimensions peut survenir pour n'importe quel vecteur d'onde au départ. Cette variation est de plus la différence entre les porteurs quittant l'état \vec{k}_1 et ceux atteignant cet état après une collision. En intégrant cette différence sur toutes les possibilités de vecteurs d'ondes initiaux, le terme de droite de l'équation de Boltzmann donne:

$$\left(\frac{df}{dt}\right)_{\text{coll}} = \int_{\vec{k}^3} [P(\vec{r} \rightarrow \vec{r}, \vec{k}_1 \rightarrow \vec{k}_2, t \rightarrow t + dt) - P(\vec{r} \rightarrow \vec{r}, \vec{k}_2 \rightarrow \vec{k}_1, t \rightarrow t + dt)] dk_1^3 \quad (\text{I-9})$$

L'équation de Boltzmann est donc de type intégral-différentielle, l'inconnue f étant dérivée et intégrée. Sans simplifications, elle n'est pas résoluble analytiquement. L'équation de Boltzmann peut être directement résolue numériquement, ou par transformations simplificatrices par la méthode des moments successifs.

I-A-3 Méthodes de résolution de l'équation de Boltzmann.

I-A-3.a Résolution directe de l'équation de Boltzmann.

Il existe deux méthodes pour résoudre directement l'équation de Boltzmann.

□ La résolution approximée par itérations est une méthode consistant à choisir une fonction test de distribution initiale f_0 , qui permet alors de calculer le membre de droite de l'équation. L'équation de Boltzmann devient uniquement différentielle et est résoluble. La solution f_1 correspondante est réinjectée dans le second membre et ainsi de suite jusqu'à la convergence. Cette méthode, appliquée à la simulation de dispositifs, est coûteuse en ressources informatiques, et la convergence n'est pas toujours assurée.

□ La résolution approximée par décomposition en séries numériques consiste à décomposer la fonction de distribution en série dont les termes sont des harmoniques sphériques ou des polynômes de Legendre. La résolution de l'équation de Boltzmann peut être alors analytique, et permet d'extraire les relations entre les différents coefficients de la décomposition. Les coefficients sont calculés par résolution du système correspondant et permettent de reconstituer f . Une limite de cette méthode vient de la troncation nécessaire de la série exprimant f , ce qui conduit à une perte de précision. De plus, cette méthode est restreinte car le champ électrique doit être appliqué dans une direction particulière propre à la nature du cristal. Elle est donc difficilement applicable pour des résolutions bidimensionnelles.

I-A-3.b Simplification par la méthode des moments.

La simplification de l'équation de Boltzmann peut conduire à deux méthodes différentes utilisables en simulation de dispositifs: l'approche hydrodynamique et l'approche de dérive diffusion. Ces deux méthodes partent d'une simplification unique de l'équation, appelée méthode des moments [5].

La méthode des moments successifs consiste à exprimer l'équation de Boltzmann en utilisant des grandeurs connues à la place de la fonction de distribution f . Pour cela sont rappelées les expressions de trois valeurs moyennes, respectivement la densité moyenne de particules, la quantité de mouvement moyenne (trois composantes) et l'énergie moyenne de ces particules (Equations I-10).

$$\begin{aligned}
n &= \int f(\vec{r}, \vec{k}, t) dk^3 \\
\vec{p} &= \int \hbar \vec{k} \cdot f(\vec{r}, \vec{k}, t) dk^3 \\
E &= \int \frac{\hbar^2 \vec{k}^2}{2m^*} \cdot f(\vec{r}, \vec{k}, t) dk^3
\end{aligned}
\tag{I-10}$$

L'espace d'intégration est précisé ultérieurement. Par simplification, seule la variable k sera utilisée pour f . Le calcul de la transformée de Fourier de f fait intervenir une exponentielle complexe qui peut être développée en série infinie. De plus, dans un réseau cristallin, la transformée de Fourier pour la variable k est calculée sur le domaine où toutes les valeurs de k sont définies, c'est à dire la première zone de Brillouin. Ce domaine d'intégration est également utilisé pour le calcul des valeurs moyennes (Equations I-10). La transformée de Fourier de la fonction de distribution f s'écrit alors:

$$\int_{B_k} e^{-ik\omega} \cdot f(\vec{k}) dk = 1 \cdot \int_{B_k} f(\vec{k}) dk - i\omega \cdot \int_{B_k} \vec{k} f(\vec{k}) dk - \frac{\omega^2}{2} \cdot \int_{B_k} \vec{k}^2 f(\vec{k}) dk + \dots \tag{I-11}$$

Le terme $\int_{B_k} \vec{k}^\alpha f(\vec{k}) dk$ est appelé le moment d'ordre α de la fonction f par rapport à la variable

k . k étant un vecteur, le moment d'ordre 1 est un vecteur, et la manipulation de ce moment équivaut à la manipulation des trois composantes correspondant à ses coordonnées. La série infinie S peut encore s'écrire, pour faire apparaître les grandeurs physiques connues:

$$S = \int_{B_k} f(k) dk - \frac{i}{\hbar} \cdot \int_{B_k} \vec{p} \cdot f(\vec{k}) dk - \frac{2m}{\hbar^2} \cdot \int_{B_k} E \cdot f(\vec{k}) dk + \dots \tag{I-12}$$

Ce sont donc les moments d'ordres 0, 1, 2 qui ont permis d'obtenir les valeurs moyennes de la densité de particules, de leur vitesse et de leur énergie. Chaque terme de la série peut être introduit dans l'équation de Boltzmann en multipliant cette dernière par la puissance de p correspondante. Le développement de la transformée de Fourier étant une série infinie, l'équation de Boltzmann d'inconnue f peut donc être remplacée par une infinité d'équations correspondant chacune à un moment d'ordre α introduit dans l'équation. Seules les trois grandeurs n , p , E sont intéressantes, ces variables seront retrouvées pour les moments d'ordres 0, 1 et 2. En ne retenant que les trois premières équations correspondantes, il y aura donc une perte d'information sur la fonction f , et ce système d'équations n'est pas résolvable. Cela se traduit dans l'équation de Boltzmann associée à un moment par l'apparition de moments d'ordres supérieurs, constituant des variables inconnues. Seul l'ajout de conditions supplémentaires faisant intervenir ces nouvelles variables permettra d'obtenir autant d'équations que d'inconnues. Ceci correspond à la fermeture du système d'équations. L'écriture de l'équation de Boltzmann pour les trois premiers moments donne, en notant M^α le moment d'ordre α :

$$\begin{aligned}
\frac{\partial M^0}{\partial t} + \text{Div}(M^1) &= \int_{B_k} \left(\frac{df}{dt} \right)_{\text{coll}} \cdot \vec{dk} \\
\frac{\partial M^1}{\partial t} + \text{Div}(M^2) + \frac{q}{m} \cdot M^0 \cdot \vec{E} &= \int_{B_k} \vec{v} \cdot \left(\frac{df}{dt} \right)_{\text{coll}} \vec{dk} \\
\frac{\partial M^2}{\partial t} + \text{Div}(M^3) + 2 \cdot \frac{q}{m} \cdot M^1 \cdot \vec{E} &= \int_{B_k} \vec{v}^2 \cdot \left(\frac{df}{dt} \right)_{\text{coll}} \cdot \vec{dk}
\end{aligned}
\tag{I-13}$$

L'équation pour le second moment est vectorielle, M^1 étant un vecteur.

I-A-3.c Equations de dérive/diffusion.

La première approximation consiste à ne retenir que les deux premiers moments reportés dans les équations de Boltzmann. De plus, l'énergie des porteurs est supposée uniforme sur l'ensemble du dispositif. Cette hypothèse permet de fermer le système d'équations. Les quantités moyennes représentées par les moments étant explicitées par les équations (I-13), le moment d'ordre 1 donne directement la densité de courant \vec{J} par $\vec{J} = qM^1$. La collision d'une particule avec le réseau équivaut à une perturbation de l'état de cette particule. Une dernière hypothèse consiste à introduire un temps moyen de relaxation τ , caractérisant le retour de la particule (c'est à dire, par l'approche de Boltzmann, de la fonction f) à l'état d'équilibre. La forme temporelle la plus naturelle de ce retour à l'équilibre, en appelant f_0 la fonction de distribution à l'équilibre et $f(t)$ la valeur de f juste après la perturbation, s'écrit:

$$f(t) = f_0 + (f(0) - f_0) \cdot e^{-t/\tau}$$

Cette fonction est solution de l'équation différentielle $\left. \frac{\partial f}{\partial t} \right|_{\text{Coll}} = -\frac{f - f_0}{\tau}$, qui permet de remplacer le terme de collision inconnu dans les équations des moments. En définissant la mobilité comme $\mu = \frac{q\tau}{m}$, la fonction de génération-recombinaison comme

$$G - R = \frac{1}{n} \cdot \int_{B_k} \left(\frac{df}{dt} \right)_{\text{coll}} \cdot \vec{dk}, \text{ et en utilisant la relation d'Einstein } \frac{D}{\mu} = \frac{kT}{q}, \text{ les équations de}$$

Boltzmann aux deux premiers moments s'écrivent:

$$\begin{aligned} \frac{\partial n}{\partial t} + \frac{1}{q} \cdot \text{Div}(\vec{J}) &= G - R \\ \vec{J} + \tau \frac{\partial \vec{J}}{\partial t} + qn\mu \vec{E} + qn\mu \cdot \overrightarrow{\text{Grad}}_{\vec{x}} \left(\frac{kT}{q} \right) + qD \cdot \overrightarrow{\text{Grad}}_{\vec{x}}(n) &= 0 \end{aligned} \quad (\text{I-14})$$

Une dernière approximation consiste à négliger la quantité $\tau \frac{\partial \vec{J}}{\partial t}$, c'est à dire le phénomène de transport non stationnaire. Cette approximation est valide car le temps de relaxation t est beaucoup plus faible que le temps d'évolution de la densité de courant. L'énergie des porteurs étant supposée uniforme dans le cristal, les équations (I-14) peuvent être écrites pour les cas des électrons de charge $-|q|$ et des trous de charge $+|q|$.

$$\begin{aligned} \text{Div}(\vec{J}_n) &= |q| \cdot \frac{\partial n}{\partial t} - |q| \cdot (G - R) \\ \text{Div}(\vec{J}_p) &= -|q| \cdot \frac{\partial p}{\partial t} + |q| \cdot (G - R) \end{aligned} \quad (\text{I-15})$$

$$\begin{aligned} \vec{J}_n &= |q| \cdot n \cdot \mu_n \cdot \vec{E} + |q| \cdot D_n \cdot \overrightarrow{\text{Grad}}_{\vec{x}}(n) \\ \vec{J}_p &= |q| \cdot p \cdot \mu_p \cdot \vec{E} - |q| \cdot D_p \cdot \overrightarrow{\text{Grad}}_{\vec{x}}(p) \end{aligned} \quad (\text{I-16})$$

Ces équations de transport sont les équations de dérive diffusion pour les électrons et les trous [6]. L'expression du moment d'ordre 0 dans l'équation de Boltzmann permet de retrouver les équations de conservation des courants calculées dans le paragraphe I-A-1.

I-A-3.d L'approche hydrodynamique.

La seconde approximation prend en compte les trois premiers moments dans l'équation de Boltzmann. Le système devient:

$$\begin{aligned} \frac{\partial n}{\partial t} + \frac{1}{q} \cdot \text{Div}(\vec{J}) &= G - R \\ \vec{J} + \tau \frac{\partial \vec{J}}{\partial t} + qn\mu\vec{E} + qn\mu \cdot \overrightarrow{\text{Grad}}_x \left(\frac{kT}{q} \right) + qD \cdot \overrightarrow{\text{Grad}}_x(n) &= 0 \\ \frac{\partial}{\partial t}(nE_c) - \overrightarrow{\text{Grad}}_x(qnS_\epsilon) - (n \langle v \rangle F_E) &= nC_\epsilon \end{aligned} \quad (\text{I-17})$$

où $\langle v \rangle$ est la vitesse moyenne, E_c est l'énergie cinétique moyenne et S_ϵ est la densité moyenne du flux d'énergie. Le terme C_ϵ , taux de changement d'énergie cinétique dû aux collisions, peut être approximé d'une façon similaire à l'approximation du temps moyen de relaxation pour la fonction de distribution f . En introduisant τ_ϵ , temps moyen de relaxation pour l'énergie, alors

$$C_\epsilon = -\frac{\epsilon_c - \epsilon_{c0}}{\tau_\epsilon}, \text{ où } \epsilon_{c0} \text{ est l'énergie cinétique moyenne des porteurs à l'équilibre thermique.}$$

En gardant les hypothèses précédentes, et en considérant d'une part la température comme un scalaire, d'autre part que l'expression du flux de chaleur est proportionnel au gradient de température, il est possible d'exprimer la valeur de S_ϵ en fonction de la vitesse et de l'énergie moyenne. Cela permet de fermer le système d'équations et de résoudre numériquement ce système. Les simulations décrites ultérieurement seront basées sur les équations de dérive-diffusion, suffisantes pour les dispositifs électriques étudiés.

I-B Techniques numériques de simulation 2D.

La simulation numérique d'un dispositif électrique semiconducteur consiste à résoudre en tout point (x,y,z) le système d'équations extrait du paragraphe I-A.

$$\begin{aligned} \text{Div}(\epsilon \cdot \overrightarrow{\text{Grad}}_x(\psi)) &= -|q| \cdot (p - n + N_D - N_A) \\ \text{Div}(-|q| \cdot n \cdot \mu_n \cdot \overrightarrow{\text{Grad}}_x(\psi) + |q| \cdot D_n \cdot \overrightarrow{\text{Grad}}_x(n)) &= |q| \cdot \frac{\partial n}{\partial t} - |q|(G - R) \\ \text{Div}(-|q| \cdot p \cdot \mu_p \cdot \overrightarrow{\text{Grad}}_x(\psi) - |q| \cdot D_p \cdot \overrightarrow{\text{Grad}}_x(p)) &= -|q| \cdot \frac{\partial p}{\partial t} + |q|(G - R) \end{aligned} \quad (\text{I-18})$$

La résolution analytique de ce système n'est possible que pour un système unidimensionnel. Les résolutions 2D et 3D ne peuvent être effectuées que numériquement en discrétisant le dispositif en un nombre fini de points (noeuds) et en calculant pour chaque noeud la valeur du triplet (ψ, n, p) . Le calcul des triplets exige une résolution globale du système pour assurer la cohérence des caractéristiques électriques entre les noeuds. Le choix des trois variables (ψ, n, p) permet de gérer au mieux les problèmes de dynamique numérique en assurant la robustesse de la méthode de résolution. Ces variables constituent par ailleurs le choix le plus évident pour les trois équations considérées.

I-B-1 Normalisation et discrétisation des équations.

I-B-1.a Nécessité de normalisation.

Les trois variables (ψ , n , p) ont des ordres de grandeurs très différents. Le potentiel s'exprime en Volts et varie peu dans le volume en comparaison des concentrations de porteurs n et p . Même en virgule flottante, les erreurs d'arrondis résultantes peuvent changer de façon critique les valeurs de (ψ , n , p) aux noeuds, et ces erreurs sont d'autant plus dramatiques que les trois variables sont interdépendantes. La première opération est donc la normalisation des grandeurs impliquées dans les trois équations pour restreindre les différences de dynamiques. La normalisation consiste à diviser les variables inscrites dans le tableau I-1 par les facteurs correspondants.

Variables	Unités	Facteur de normalisation	Valeur numérique
x, y	cm	$x_0 = \sqrt{\frac{\epsilon_s \cdot k_b \cdot T}{q^2 \cdot n_i}}$	$33.4 \cdot 10^{-4}$
$\varphi_n, \varphi_p, \psi, V_g$	V	$\psi_t = \frac{k_b \cdot T}{q}$	0.0258
n, p, N_A, N_D	cm^{-3}	n_i	$1.48 \cdot 10^{10}$
μ_n, μ_p	$\text{cm}^2 \text{s}^{-1} \text{V}^{-1}$	$\mu_0 = 1$	1
D_n, D_p	$\text{cm}^2 \text{s}^{-1}$	$D_0 = \mu_0 \psi_t$	0.0258
$(G - R)$	$\text{cm}^{-3} \text{s}^{-1}$	$\frac{D_0 \cdot n_i}{x_0^2}$	$3.42 \cdot 10^{13}$
$(G - R)_s$	$\text{cm}^{-2} \text{s}^{-1}$	$\frac{D_0 \cdot n_i}{x_0}$	$1.14 \cdot 10^{11}$
\vec{J}_n, \vec{J}_p	$\text{Cb s}^{-1} \text{cm}^{-2}$	$\frac{q \cdot D_0 \cdot n_i}{x_0}$	$1.82 \cdot 10^{-8}$

Tableau I-1: constantes de normalisation

Cette opération conduit notamment à une permittivité électrique normalisée $\epsilon=1$ dans le Silicium. Dans la suite de ce chapitre, les variables utilisées seront supposées normalisées. Les notations seront identiques par abus de langage à celles du système initial. Le système normalisé devient:

$$\begin{aligned}
\text{Div}(\varepsilon \cdot \overrightarrow{\text{Grad}}_{\vec{x}}(\psi)) &= -|q| \cdot (p - n + N_D - N_A) \\
\text{Div}(-n \cdot \mu_n \cdot \overrightarrow{\text{Grad}}_{\vec{x}}(\psi) + D_n \cdot \overrightarrow{\text{Grad}}_{\vec{x}}(n)) &= \frac{\partial n}{\partial t} - (G - R) \\
\text{Div}(-p \cdot \mu_p \cdot \overrightarrow{\text{Grad}}_{\vec{x}}(\psi) - D_p \cdot \overrightarrow{\text{Grad}}_{\vec{x}}(p)) &= -\frac{\partial p}{\partial t} + (G - R)
\end{aligned} \tag{I-19}$$

Les deux types de discrétisations nécessaires pour la résolution numérique sont la discrétisation spatiale et la discrétisation temporelle.

I-B-1.b Discrétisation par rapport au temps.

Appliqué au cas des simulations transitoires, le système (I-19) se ramène à la résolution suivante, où F_ψ , F_n et F_p représentent les équations de Poisson et de courants en régime statique et sans Générations-Recombinaisons.

$$\begin{cases}
F_\psi(\psi, n, p) = 0 \\
F_n(\psi, n, p) = \frac{\partial n}{\partial t} - (G - R) \\
F_p(\psi, n, p) = -\frac{\partial p}{\partial t} + (G - R)
\end{cases} \tag{I-20}$$

La résolution du système entre les instants t_k et t_{k+1} fait donc intervenir les dérivées de n et p par rapport au temps sous la forme:

$$\left. \frac{\partial}{\partial t}(n, p) \right|_{t_{k+1}} \equiv \frac{(n, p)_{k+1} - (n, p)_k}{\Delta t_k}$$

Un problème se pose: le système d'équations ne fait pas intervenir la dérivée du potentiel par rapport au temps. La première équation doit faire intervenir obligatoirement les variables au temps t_{k+1} pour assurer la fermeture du système. Par contre, le choix est donné pour les termes de gauche des deux équations de courants de faire intervenir les variables soit au temps t_k , soit au temps t_{k+1} . Les deux approches correspondantes peuvent être brièvement décrites.

L'approche explicite, ainsi nommée car elle fait intervenir dans les membres de gauche des équations de courants des quantités déjà calculées, consiste à résoudre le système suivant:

$$\begin{cases}
F_\psi(\psi_{k+1}, n_{k+1}, p_{k+1}) = 0 \\
F_n(\psi_k, n_k, p_k) = \frac{n_{k+1} - n_k}{\Delta t_k} - (G - R)_{k+1} \\
F_p(\psi_k, n_k, p_k) = -\frac{p_{k+1} - p_k}{\Delta t_k} + (G - R)_{k+1}
\end{cases} \tag{I-21}$$

Appliquée aux systèmes unidimensionnels, cette méthode exige un pas de temps très faible, i.e:

$$\Delta t_k < \text{Min} \left(\frac{2 \cdot \varepsilon^2}{\mu_n \cdot n + \mu_p \cdot p} \right)$$

pour assurer sa stabilité [7].

Ce pas de temps élimine l'avantage d'utiliser une méthode numérique découplée où seule l'équation de Poisson exigeait la résolution d'un système, le calcul des quantités n et p étant immédiat. La méthode doit donc être proscrite[8].

Parmi les autres approches, le schéma de discrétisation totalement implicite consiste à résoudre le système en faisant intervenir dans les termes de gauche des équations de courants uniquement les variables inconnues.

$$\begin{cases} F_\psi(\psi_{k+1}, n_{k+1}, p_{k+1}) = 0 \\ F_n(\psi_{k+1}, n_{k+1}, p_{k+1}) = \frac{n_{k+1} - n_k}{\Delta t_k} - (G - R)_{k+1} \\ F_p(\psi_{k+1}, n_{k+1}, p_{k+1}) = -\frac{p_{k+1} - p_k}{\Delta t_k} + (G - R)_{k+1} \end{cases} \quad (I-22)$$

Cette approche conduit à une méthode de résolution transitoire inconditionnellement convergente. Le prix à payer est la résolution d'un système d'équations trois fois plus important, puisque les trois types de variables inconnues doivent être prises en compte simultanément (méthode couplée). Cette méthode sera retenue pour les simulations transitoires.

I-B-1.c Méthodes de discrétisation spatiale.

La simulation numérique de dispositifs électriques bidimensionnels peut être effectuée en suivant trois schémas de discrétisation des équations de Poisson et de courants.

La méthode des différences finies est historiquement la première appliquée pour la simulation de dispositifs 1D puis 2D. Elle est basée sur l'utilisation de la formule de Taylor au premier ordre pour un maillage rectangulaire analogue à celui représenté sur la figure I-1 [9].

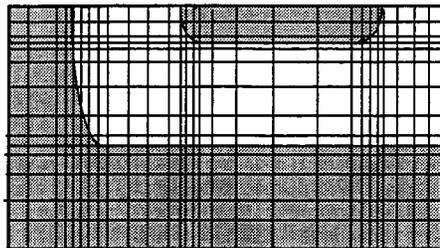


Figure I-1 : Discrétisation par différences finies.

Cette méthode s'implémente facilement grâce à sa simplicité. De plus, les matrices résultantes sont la plupart du temps de formes régulières. Elles sont donc stockables et résolubles sous des formats économiques en termes de ressources informatiques, et les méthodes de résolution associées sont robustes. Cette méthode est implémentée dans IMPACT3. Par contre, elle présente les désavantages suivants:

- Elle s'applique aux dispositifs rectangulaires. Cette contrainte sera partiellement levée pour l'application à la simulation de dispositifs aux surfaces non planes (oxydes de champs), au prix d'une augmentation importante du nombre de noeuds [10].

- Le maillage est raffiné dans les zones critiques (jonctions, surfaces) par un rapprochement des lignes suivant x ou y . Il en résulte un nombre important de noeuds superflus dans le reste du domaine. La conséquence, au cours de la résolution des équations de Poisson et de courants, sera l'augmentation du temps et de l'espace mémoire alloués pour extraire les inconnues (ψ , n , p) du système.

La méthode des éléments finis[11][12] est plus récente, l'appellation étant employée depuis les années 1960. La discrétisation est effectuée en découpant le domaine en éléments convexes simples. Le triangle constitue l'élément le plus utilisé, car il permet la définition de domaines complexes. La possibilité de raffinements locaux du maillage permet d'obtenir de bons compromis entre la précision et le nombre total de points du maillage. Un exemple de maillage triangulaire est représenté sur la figure ci dessous.

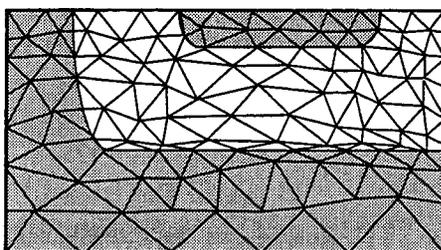


Figure I-2 : Discrétisation par éléments finis.

Au contraire de la méthode des différences finies où la méthode de discrétisation des lois est figée (linéarisation de Taylor), la discrétisation des lois (ψ , n , p) dans chaque élément est arbitraire. Pour chaque variable (ψ , n , p), un ensemble de fonctions est prédéfini (fonctions de formes). Ces fonctions serviront à exprimer la valeur de la variable à l'intérieur de l'élément par interpolation entre les noeuds de l'élément (e.g. le triangle) de la loi régissant la variable. Les fonctions de formes étant définies pour une interpolation, leur contribution à l'extérieur de l'élément doit être nulle.

Une fois un ensemble de fonctions de formes choisi pour chaque variable (ces fonctions de formes sont en général des polynômes), la variable est exprimée dans chaque élément par une combinaison linéaire des fonctions de formes associées.

$$\begin{aligned}
 \psi(x, y) &= \sum_{i=1}^N a_{\psi i} \cdot \psi_i(x, y) \\
 n(x, y) &= \sum_{i=1}^N a_{ni} \cdot n_i(x, y) \\
 p(x, y) &= \sum_{i=1}^N a_{pi} \cdot p_i(x, y)
 \end{aligned}
 \tag{I-23}$$

Il s'agit donc d'une approximation polynômiale de la variable, et la résolution globale du système permet de trouver pour chaque variable et dans chaque élément, l'expression des coefficients a minimisant l'erreur commise par rapport aux expressions réelles des variables.

Même si les matrices obtenues par cette méthode ne présentent pas toujours les formes régulières offertes par la méthode des différences finies, la diminution du nombre d'éléments et la suppression des problèmes inhérents à la méthode des différences finies rend la méthode performante pour un bon nombre d'applications scientifiques. Cependant, la méthode des éléments finis s'applique difficilement à la discrétisation des équations de Poisson et de courants pour les deux raisons suivantes:

□ Les fonctions de formes doivent faire intervenir des variables indépendantes (pour la simulation de procédés, par exemple, les concentrations), même si ces variables sont liées par des lois. L'interdépendance des variables (ψ , n , p) rend donc la méthode des éléments finis peu applicable.

□ Le développement de la méthode est possible si le champ électrique (E_x , E_y) est constant à l'intérieur d'un élément. Cette condition n'est pas compatible avec l'expression des fonctions de formes du potentiel électrostatique, ce qui enlève leur robustesse aux algorithmes d'approximation.

La méthode des boîtes finies est une solution hybride entre les deux types de résolutions précédemment décrits. Elle conserve la linéarisation par la formule de Taylor des lois (ψ , n , p), mais le maillage créé pour cette discrétisation est plus proche de celui des éléments finis: il s'agit soit d'un maillage triangulaire, soit d'un maillage rectangulaire, plus généralement utilisé pour simplifier les calculs numériques. Ce dernier type de maillage, inspiré du maillage des différences finies, est formé par des lignes qui commencent et se terminent à l'intérieur du domaine, et non obligatoirement aux limites du domaine(Figure I-3).

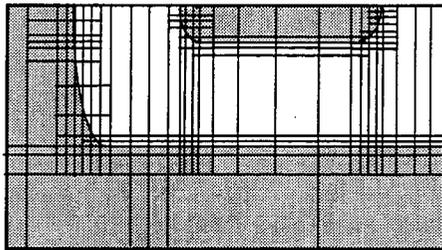


Figure I-3 : Discretisation par boîtes finies.

Axée sur un maillage optimal et économique en noeuds, cette méthode devient indispensable pour les simulations de dispositifs électroniques 3D [13]. Son application à la simulation bidimensionnelle et tridimensionnelle de la propagation des bruits de commutations CMOS dans un substrat s'est avérée satisfaisante [14][15][16]. L'inconvénient majeur de cette méthode est cependant le caractère fortement dissymétrique des matrices à inverser, qui peut poser des problèmes de robustesse et de temps de calcul.

I-B-1.d Discretisation par différences finies.

La discrétisation bidimensionnelle aux différences finies consiste à diviser le domaine de simulation en cellules rectangulaires délimitées par des noeuds, et à discrétiser les trois équations aux noeuds en faisant intervenir leurs premiers voisins. Dans ce paragraphe, la notion de temps est supprimée, car le calcul est effectué dans un intervalle de temps figé. La figure I-4 représente le noeud (i,j) entouré de ses voisins, ainsi que l'élément de volume associé au noeud.

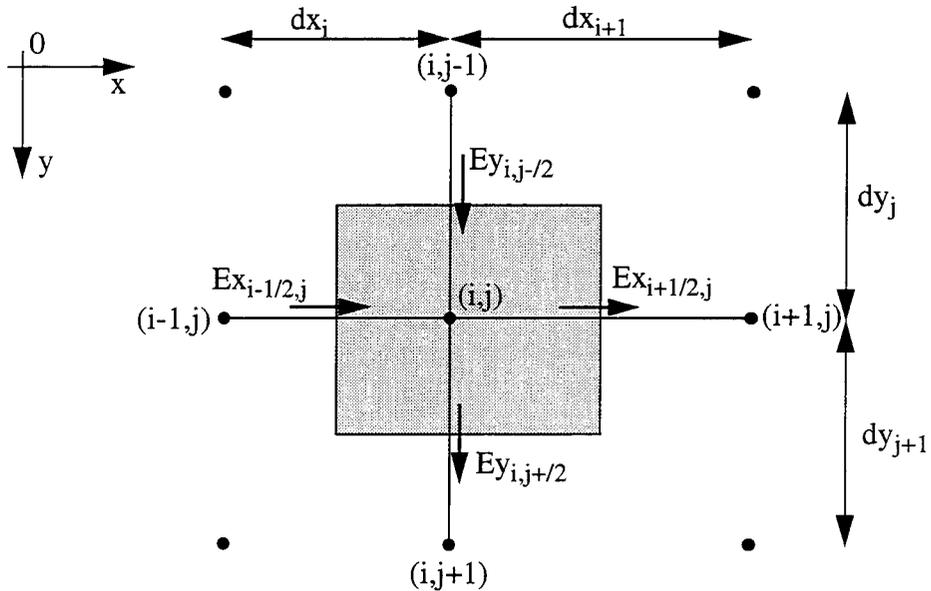


Figure I-4: Discretisation autour d'un noeud

I-B-1.d-1 Discretisation de l'équation de Poisson.

En trois dimensions, l'intégration de l'équation de Poisson sur un élément de volume (brique) discrétisé donne, par le théorème de Green:

$$\int_S \epsilon \vec{E} \cdot d\vec{S} = \int_V (p - n + N_D - N_A) d\tau \quad (I-24)$$

S est la surface délimitant le volume V; la transposition de cette équation en deux dimensions ramène l'élément de volume à un domaine rectangle; les surfaces de la brique deviennent les côtés Σ du domaine et la surface S se ramène au lacet Γ (Figure I-5).

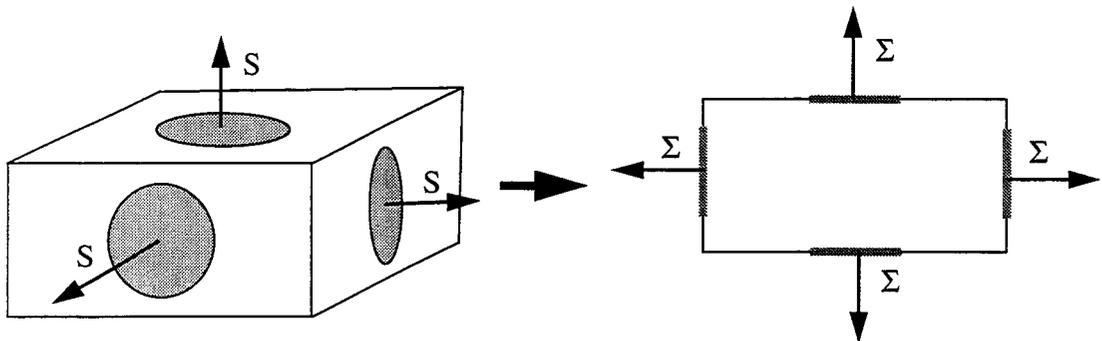


Figure I-5: Élément de volume ramené en deux dimensions

Le calcul du flux à travers le domaine bidimensionnel donne une nouvelle expression de l'équation de Poisson.

$$\oint_{\Gamma} \epsilon \vec{E} \cdot d\vec{\Gamma} = \iint_{\Sigma} (p - n + N_D - N_A) d\Sigma \quad (I-25)$$

L'intégration de cette équation sur l'élément est effectuée en supposant que le champ électrique est constant sur chaque segment du domaine d'intégration. Avec cette hypothèse, le potentiel suit une loi linéaire sur chaque segment:

$$E_x|_{i+1/2,j} = \frac{\partial \psi}{\partial x} \Big|_{i+1/2,j} = -\frac{\psi_{i+1,j} - \psi_{i,j}}{dx_{i+1}} \quad (I-26)$$

$$E_y|_{i,j+1/2} = \frac{\partial \psi}{\partial y} \Big|_{i,j+1/2} = -\frac{\psi_{i,j+1} - \psi_{i,j}}{dy_{j+1}} \quad (I-27)$$

L'intégration de (I-25) en remplaçant les expressions des champs par les valeurs données en (I-26) et (I-27) conduit à la forme finale de l'équation de Poisson discrétisée au point (i,j).

$$a \cdot \psi_{i,j} + f \cdot \psi_{i-1,j} + g \cdot \psi_{i,j-1} + b \cdot \psi_{i+1,j} + c \cdot \psi_{i,j+1} = (p_{i,j} - n_{i,j} + N_{Di,j} - N_{Ai,j}) \cdot S_{i,j} \quad (I-28)$$

avec:

$$S_{i,j} = \frac{dx_i + dx_{i+1}}{2} \cdot \frac{dy_j + dy_{j+1}}{2} \quad (\text{Surface du domaine entourant (i,j)})$$

$$a = -f - g - b - c$$

$$f = \frac{dy_{j+1} + dy_j}{2 \cdot dx_i}$$

$$g = \frac{dx_i + dx_{i+1}}{2 \cdot dy_j}$$

$$b = \frac{dy_j + dy_{j+1}}{2 \cdot dx_{i+1}}$$

$$c = \frac{dx_{i+1} + dx_i}{2 \cdot dy_{j+1}}$$

I-B-1.d-2 Discrétisation des équations de courants.

De façon similaire à l'équation de Poisson, les équations de courants sont intégrées sur le domaine 3D, et le théorème de Green permet de réécrire ces équations pour le domaine 2D sous la forme suivante, pour le cas du courant d'électrons:

$$\oint_{\Gamma} \vec{J}_n \cdot d\vec{\Gamma} = \iint_S \frac{\partial n}{\partial t} dS \quad (I-29)$$

Le domaine d'intégration reste identique, comme le montre la figure I-6. Pour les équations de courants, la prise en compte de l'indice k est nécessaire car la discrétisation temporelle est utilisée (paragraphe I-B-1.b).

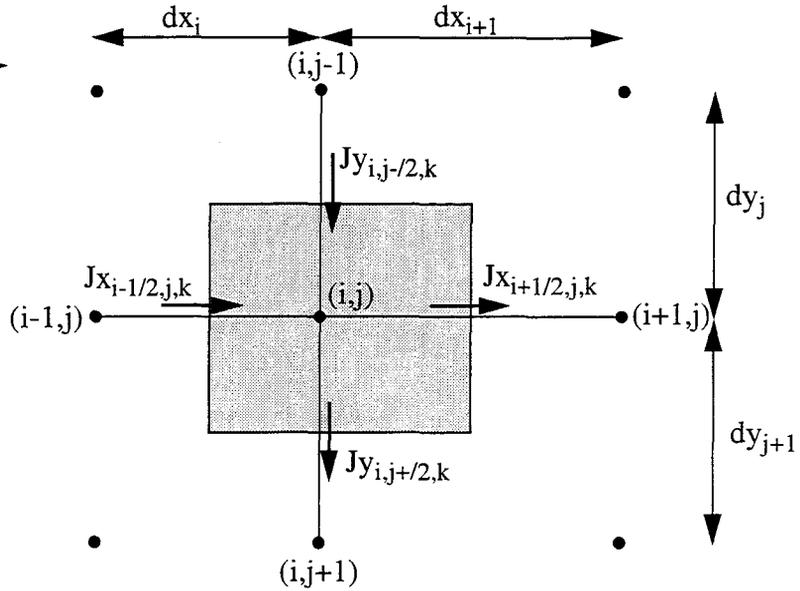


Figure I-6: Discretisation des équations de courant autour du point (i,j)

En supposant la densité de courant constante sur chaque segment, cette densité peut s'écrire par exemple entre les points (i,j) et (i+1,j) pour le cas des électrons:

$$\vec{J}_{nx} \Big|_{i+1/2,j,k} = \mu_{ni+1/2,j,k} \cdot \left[n_{i+1/2,j,k} \cdot \frac{\psi_{i+1,j,k} - \psi_{i,j,k}}{dx_{i+1}} + \frac{n_{i+1,j,k} - n_{i,j,k}}{dx_{i+1}} \right] \quad (\text{I-30})$$

La variation de n et p avec le potentiel ψ étant exponentielle, l'erreur commise par la linéarisation des gradients de concentrations n et p devient très importante dès que la différence de potentiel entre deux noeuds excède quelques ψ_t . L'expression de la densité de courant discrétisée doit donc revêtir une forme non linéaire. Cette expression, explicitée par Scharfetter et Gummel [17], part de l'hypothèse qu'entre deux noeuds A et B d'un maillage unidimensionnel, le champ électrique, la densité de courant et la mobilité électrique sont constants (Figure I-7). Cette hypothèse sera conservée pour la discrétisation bidimensionnelle.

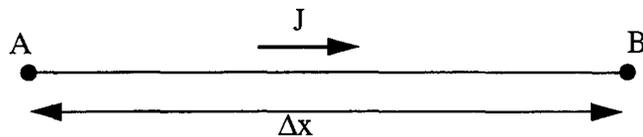


Figure I-7: Schéma utilisé pour la discrétisation de J

A une dimension, l'équation de transport du courant d'électrons est une équation différentielle (I-31) d'inconnue n résoluble analytiquement.

$$\frac{dn}{dx} + E_n \cdot n = \frac{J_n}{\mu_n} \quad (\text{I-31})$$

L'expression des conditions aux limites A et B pour la solution de cette équation permet d'en déduire la formule de la densité du courant d'électrons. En raisonnant de façon identique pour le courant de trous, les deux densités de courants discrétisées dans l'espace unidimensionnel s'écrivent:

$$J_n = \frac{\mu_n}{\Delta X} \cdot \{n_B \cdot B(\xi_B - \xi_A) - n_A \cdot B(\xi_A - \xi_B)\} \quad (\text{I-32})$$

$$J_p = \frac{\mu_p}{\Delta X} \cdot \{-p_B \cdot B(\xi_A - \xi_B) + p_A \cdot B(\xi_B - \xi_A)\}$$

Dans ces expressions, B désigne la fonction de Bernoulli définie par $B(x) = \frac{x}{e^x - 1}$. Le

potentiel ξ tient compte du potentiel électrostatique modifié par les effets de forts dopages. Il vaut $\xi = \psi + Vg/2$ pour les électrons et $\xi = \psi - Vg/2$ pour les trous. Vg, potentiel de “bandgap narrowing”, est défini dans le paragraphe II-B-3.c. Cette discrétisation unidimensionnelle est suffisante car la discrétisation bidimensionnelle consistera à intégrer les densités de courants dans l'équation (I-29) le long d'un lacet composé de quatre segments. Le calcul de (I-29) en utilisant les densités de courants discrétisées (I-32) conduit, dans le cas d'une approche temporelle implicite, à l'expression discrétisée de la densité de courant d'électrons au point (i,j):

$$a_n \cdot n_{i,j,k} + f_n \cdot n_{i-1,j,k} + g_n \cdot n_{i,j-1,k} + b_n \cdot n_{i+1,j,k} + c_n \cdot n_{i,j+1,k}$$

$$= S_{i,j} \cdot \left(\frac{n_{i,j,k-1} - n_{i,j,k}}{\Delta t_k} - (G - R)_{i,j,k} \right) \quad (\text{I-33})$$

Avec:

$$f_n = \frac{\mu_{n_{i-1/2,j,k}}}{dx_i} \cdot \frac{dy_j + dy_{j+1}}{2} \cdot B(\xi_{n_{i-1,j,k}} - \xi_{n_{i,j,k}})$$

$$g_n = \frac{\mu_{n_{i,j-1/2,k}}}{dy_j} \cdot \frac{dx_i + dx_{i+1}}{2} \cdot B(\xi_{n_{i,j-1,k}} - \xi_{n_{i,j,k}})$$

$$b_n = \frac{\mu_{n_{i+1/2,j,k}}}{dx_i} \cdot \frac{dy_j + dy_{j+1}}{2} \cdot B(\xi_{n_{i+1,j,k}} - \xi_{n_{i,j,k}})$$

$$c_n = \frac{\mu_{n_{i,j+1/2,k}}}{dy_j} \cdot \frac{dx_i + dx_{i+1}}{2} \cdot B(\xi_{n_{i,j+1,k}} - \xi_{n_{i,j,k}})$$

$$a_n = \frac{\mu_{n_{i-1/2,j,k}}}{dx_i} \cdot \frac{dy_j + dy_{j+1}}{2} \cdot B(\xi_{n_{i,j,k}} - \xi_{n_{i-1,j,k}})$$

$$\frac{\mu_{n_{i,j-1/2,k}}}{dy_j} \cdot \frac{dx_i + dx_{i+1}}{2} \cdot B(\xi_{n_{i,j,k}} - \xi_{n_{i,j-1,k}})$$

$$\frac{\mu_{n_{i+1/2,j,k}}}{dx_i} \cdot \frac{dy_j + dy_{j+1}}{2} \cdot B(\xi_{n_{i,j,k}} - \xi_{n_{i+1,j,k}})$$

$$\frac{\mu_{n_{i,j+1/2,k}}}{dy_j} \cdot \frac{dx_i + dx_{i+1}}{2} \cdot B(\xi_{n_{i,j,k}} - \xi_{n_{i,j+1,k}})$$

La surface $S_{i,j}$ est identique à celle utilisée pour discrétiser l'équation de Poisson.

La densité de courant de trous se calcule de façon analogue, et donne:

$$\begin{aligned}
& a_p \cdot p_{i,j,k} + f_p \cdot p_{i-1,j,k} + g_p \cdot p_{i,j-1,k} + b_p \cdot p_{i+1,j,k} + c_p \cdot p_{i,j+1,k} \\
& = S_{i,j} \cdot \left(\frac{p_{i,j,k} - p_{i,j,k-1}}{\Delta t_k} + \frac{p_{i,j,k} - p_0}{\tau_{p_{i,j}}} \right)
\end{aligned} \tag{I-34}$$

Avec:

$$\begin{aligned}
f_p &= \frac{\mu_{p_{i-1/2,j,k}}}{dx_i} \cdot \frac{dy_j + dy_{j+1}}{2} \cdot B(\xi_{p_{i-1,j,k}} - \xi_{p_{i,j,k}}) \\
g_p &= \frac{\mu_{p_{i,j-1/2,k}}}{dy_j} \cdot \frac{dx_i + dx_{i+1}}{2} \cdot B(\xi_{p_{i,j-1,k}} - \xi_{p_{i,j,k}}) \\
b_p &= \frac{\mu_{p_{i+1/2,j,k}}}{dx_i} \cdot \frac{dy_j + dy_{j+1}}{2} \cdot B(\xi_{p_{i+1,j,k}} - \xi_{p_{i,j,k}}) \\
c_p &= \frac{\mu_{p_{i,j+1/2,k}}}{dy_j} \cdot \frac{dx_i + dx_{i+1}}{2} \cdot B(\xi_{p_{i,j+1,k}} - \xi_{p_{i,j,k}}) \\
a_p &= -\frac{\mu_{p_{i-1/2,j,k}}}{dx_i} \cdot \frac{dy_j + dy_{j+1}}{2} \cdot B(\xi_{p_{i,j,k}} - \xi_{p_{i-1,j,k}}) \\
&\quad -\frac{\mu_{p_{i,j-1/2,k}}}{dy_j} \cdot \frac{dx_i + dx_{i+1}}{2} \cdot B(\xi_{p_{i,j,k}} - \xi_{p_{i,j-1,k}}) \\
&\quad -\frac{\mu_{p_{i+1/2,j,k}}}{dx_i} \cdot \frac{dy_j + dy_{j+1}}{2} \cdot B(\xi_{p_{i,j,k}} - \xi_{p_{i+1,j,k}}) \\
&\quad -\frac{\mu_{p_{i,j+1/2,k}}}{dy_j} \cdot \frac{dx_i + dx_{i+1}}{2} \cdot B(\xi_{p_{i,j,k}} - \xi_{p_{i,j+1,k}})
\end{aligned}$$

I-B-2 Conditions aux limites.

La simulation bidimensionnelle avec IMPACT3 fait apparaître quatre types de limites du domaine 2D. Ces différentes limites apparaissent sur la figure I-8.

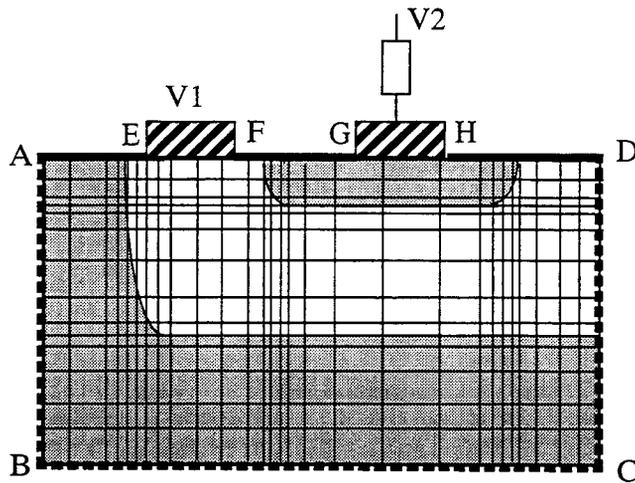


Figure I-8: Visualisation des limites du domaine bidimensionnel

La discrétisation des équations de Poisson et de courants aux limites est indispensable. La discrétisation de l'équation de Poisson, en exprimant le champ E grâce à une différence de potentiels, fait en effet apparaître aux noeuds d'interfaces une série de potentiels fictifs hors du dispositif. Il y a apparition de nouvelles variables correspondant à ces nouveaux noeuds, alors que le nombre d'équations discrétisées ne dépend que du nombre de noeuds du domaine de simulation. L'application des conditions aux limites consiste à supprimer les variables (ψ , n , p) supplémentaires à partir d'hypothèses physiques.

Les frontières [AB], [BC] et [CD] sont artificielles, puisque le dispositif peut être extrapolé au delà de ces limites. Les frontières [AE], [FG] et [HD] correspondent à la surface du dispositif. Enfin, les frontières [EF] et [GH] sont des contacts qui seront traités différemment selon l'adjonction ou non de composants.

I-B-2.a Conditions de flux nul aux frontières artificielles.

Avec IMPACT3, les conditions aux limites pour les frontières artificielles, appelées conditions de Neumann, consistent à confiner dans le domaine de discrétisation les variations du champ électrique et des densités de courants. Le flux de ces quantités à travers les frontières est donc nul. Cette condition impose un domaine de simulation suffisamment large pour diminuer l'erreur introduite. Un exemple sera traité dans le paragraphe II-B-1. La figure I-9 décrit un exemple d'interface verticale.

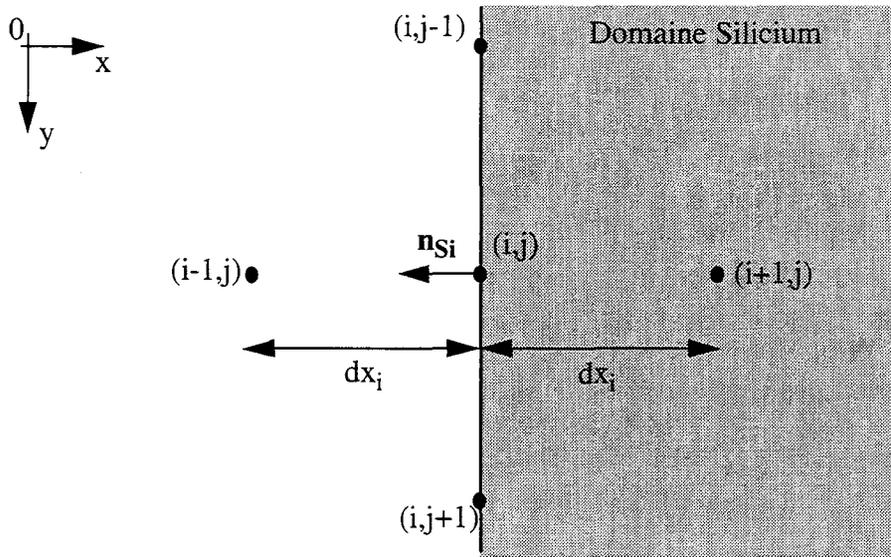


Figure I-9: Schéma de discrétisation pour les conditions de flux nul

L'expression des flux nuls au point (i,j) permet d'écrire:

$$\begin{aligned}
 \vec{E} \cdot \vec{n}_{Si} &= 0 & \vec{E}_x \Big|_{i-1/2, j} &= -\vec{E}_x \Big|_{i+1/2, j} \\
 \vec{J}_n \cdot \vec{n}_{Si} &= 0 & \vec{J}_{nx} \Big|_{i-1/2, j} &= -\vec{J}_{nx} \Big|_{i+1/2, j} \\
 \vec{J}_p \cdot \vec{n}_{Si} &= 0 & \vec{J}_{px} \Big|_{i-1/2, j} &= -\vec{J}_{px} \Big|_{i+1/2, j}
 \end{aligned}
 \tag{I-35}$$

La prise en compte de ces trois relations dans les équations de discrétisations permet d'exprimer les variables (ψ , n , p) aux noeuds situés hors du domaine en fonction des variables intérieures au domaine. Le système d'équations discrétisées est donc solvable.

I-B-2.b Conditions de surface/interface.

La plupart des surfaces de dispositifs silicium sont recouvertes d'oxyde (oxyde natif, oxyde de champ, oxyde de grille). Les conditions de surface en dehors des contacts consisteront pour IMPACT3 à opérer systématiquement une discrétisation pour le cas d'une interface silicium - oxyde. Au contraire des limites artificielles décrites dans le paragraphe précédent, l'indice e n'est cette fois pas le même de part et d'autre de l'interface (Figure I-10).

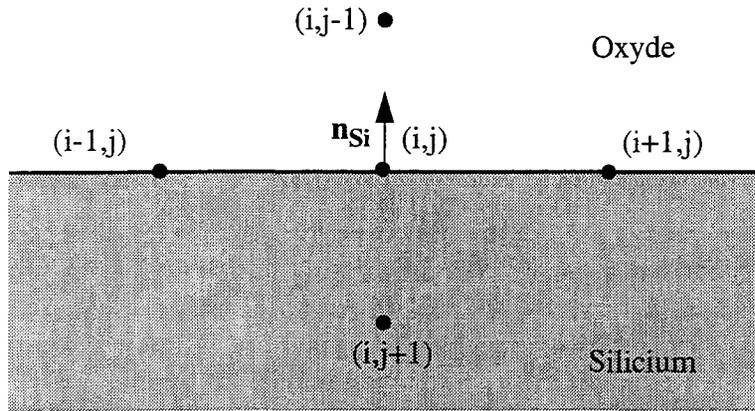


Figure I-10: Schéma de discrétisation à l'interface Si/SiO₂

Cette différence est prise en compte en exprimant l'équation de Poisson sous sa forme de loi de Gauss à l'interface Si/SiO₂ pour le point (i,j):

$$\epsilon_{Si} \cdot \frac{\partial \psi}{\partial n_{Si}} \Big|_{\text{Silicium}} \cdot \vec{n}_{Si} - \epsilon_{Ox} \cdot \frac{\partial \psi}{\partial n_{Si}} \Big|_{\text{Oxyde}} \cdot \vec{n}_{Si} - Q_{\text{Interface}} = 0 \quad (\text{I-36})$$

Le terme $Q_{\text{Interface}}$ prend en compte la concentration dans le cristal $q \cdot (p-n+N_D-N_A)$ ainsi que les charges stockées à l'interface. Par l'écriture des expressions du champ électrique dans chaque milieu en utilisant des développements au second ordre, une expression finale discrétisée de la loi de Poisson à l'interface sera utilisée pour les points de l'interface. Enfin, l'annulation des densités de porteurs n et p dans l'oxyde permet de fermer le système d'équations. A titre d'exemple, la loi de Poisson discrétisée avec les conditions aux limites artificielles et à l'interface Si/SiO₂ possède une forme analogue à celle définie par l'équation (I-28). Les coefficients deviennent:

Limites artificielles:

$$g = \frac{dx_{i+1}}{2dy_j}$$

$$f = 0$$

$$b = \frac{dy_{j+1} + dy_j}{2dx_{i+1}}$$

$$c = \frac{dx_{i+1}}{2dy_{j+1}}$$

$$a = -(g + f + b + c)$$

Limites à l'interface Si/SiO₂

$$g = \frac{\epsilon_{Ox} \cdot dx_{i+1} + \epsilon_{Ox} \cdot dx_i}{2dy_j}$$

$$f = \frac{\epsilon_{Si} \cdot dy_{j+1} + \epsilon_{Ox} \cdot dy_j}{2dx_i}$$

$$b = \frac{\epsilon_{Si} \cdot dy_{j+1} + \epsilon_{Ox} \cdot dy_j}{2dx_{i+1}}$$

$$c = \frac{\epsilon_{Si} \cdot dx_{i+1} + \epsilon_{Si} \cdot dx_i}{2dy_{j+1}}$$

En utilisant les figures I-9 et I-10, les surfaces $S_{i,j}$ correspondantes entourant le point (i,j) deviennent:

$$S_{i,j} = \frac{dx_{i+1}}{2} \cdot \frac{dy_j + dy_{j+1}}{2} \quad (\text{Limites artificielles})$$

$$S_{i,j} = \epsilon_{Si} \cdot \frac{dx_i + dx_{i+1}}{2} \cdot \frac{dy_{j+1}}{2} \quad (\text{Limites à l'interface})$$

Plus généralement, la discrétisation aux interfaces non planes ou aux limites artificielles des équations de Poisson et de courants peut être pratiquée en utilisant un seul élément. La brique bidimensionnelle est subdivisée en 8 régions caractérisées chacune par leurs milieux respectifs ou par une condition frontière (Figure I-11).

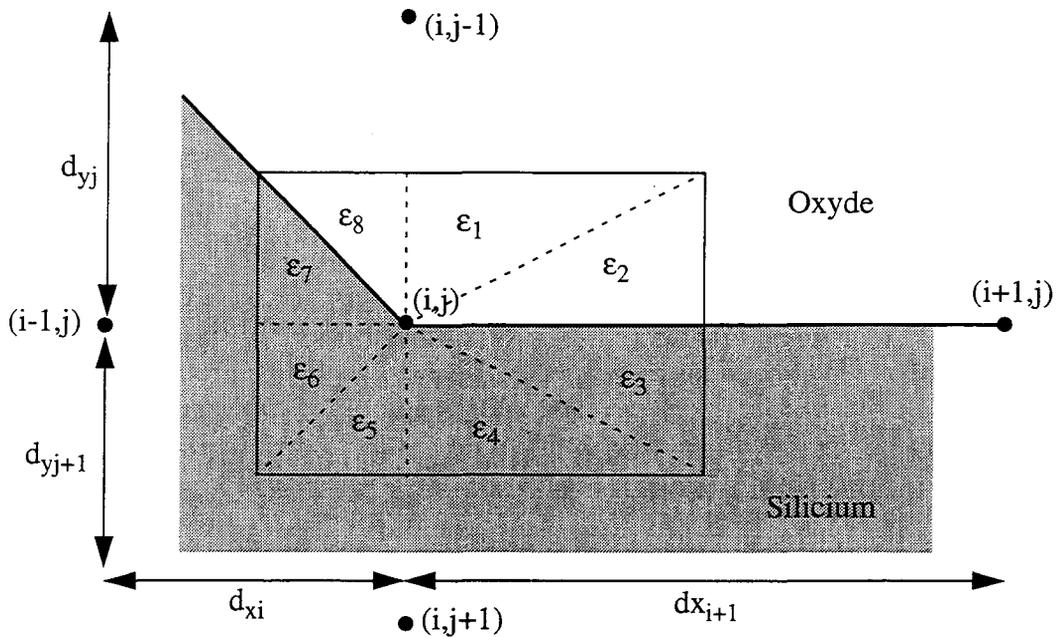


Figure I-11: Schéma de discrétisation généralisée à l'interface Si/SiO₂

La discrétisation des trois équations en tenant compte des indices des sous-régions suit le même schéma que précédemment. A titre d'exemple, les coefficients de l'équation de Poisson discrétisée pour ce cas général deviennent:

$$S_{i,j} = \frac{1}{2} \cdot \left((\lambda_1 + \lambda_2) \cdot \frac{dx_{i+1} \cdot dy_j}{4} + (\lambda_3 + \lambda_4) \cdot \frac{dx_{i+1} \cdot dy_{j+1}}{4} \right) \\ + (\lambda_5 + \lambda_6) \cdot \frac{dx_i \cdot dy_{j+1}}{4} + (\lambda_7 + \lambda_8) \cdot \frac{dx_i \cdot dy_j}{4}$$

Avec $\lambda_i=1$ dans le Silicium et $\lambda_i = 0$ dans l'oxyde ou en dehors du domaine, et:

$$a = -f - g - b - c$$

$$f = \frac{\epsilon_6 dy_{j+1} + \epsilon_7 dy_j}{2 \cdot dx_i}$$

$$g = \frac{\epsilon_8 dx_i + \epsilon_1 dx_{i+1}}{2 \cdot dy_j}$$

$$b = \frac{\varepsilon_2 dy_j + \varepsilon_3 dy_{j+1}}{2 \cdot dx_{i+1}}$$

$$c = \frac{\varepsilon_4 dx_{i+1} + \varepsilon_5 dx_i}{2 \cdot dy_{j+1}}$$

I-B-2.c Conditions aux contacts schottky, ohmiques et MOS.

Contacts sur Silicium:

La nature d'un contact métal-semiconducteur dépend d'une part des travaux d'extractions du métal et du semiconducteur, et d'autre part du type de dopage dans le silicium. A partir de la description de l'interface par les structures de bandes [18][19], la nature du contact suit la règle suivante, avec ϕ_m et ϕ_s les travaux d'extractions dans le métal et dans le semiconducteur:

- Si $\phi_m > \phi_s$:
 - silicium dopé n : contact Schottky.
 - silicium dopé p : contact ohmique.
- Si $\phi_m < \phi_s$:
 - silicium dopé n : contact ohmique.
 - silicium dopé p : contact Schottky.

La physique des contacts Schottky et de leur comportement comme diodes peut être modélisée précisément et a été implémentée sous IMPACT3 avec succès. Cependant, pour les applications des paragraphes II et III, seuls des contacts ohmiques seront utilisés. Les caractéristiques d'un contact ohmique idéal sont les conditions d'équilibre à l'interface. En annulant la charge totale du semiconducteur $q \cdot (p-n+N_D-N_A)$ et le métal étant infiniment recombinant (i.e. $pn = n_{ie}^2$), le calcul conduit à exprimer le potentiel et les concentrations de porteurs à l'interface sous la forme des conditions de Dirichlet.

$$\psi = V_{\text{Contact}} + \frac{kT}{q} \cdot \operatorname{asinh}\left(\frac{N_D - N_A}{2n_{ie}}\right)$$

$$n = \frac{(N_D - N_A)}{2} + \sqrt{\frac{(N_D - N_A)^2}{4} + n_{ie}^2} \quad (I-37)$$

$$p = -\frac{(N_D - N_A)}{2} + \sqrt{\frac{(N_D - N_A)^2}{4} + n_{ie}^2}$$

Appliquées à IMPACT3, ces conditions constituent une approximation. Par exemple, le cas d'un contact en Aluminium sur le Silicium est caractérisé par une différence de travaux ϕ_{ms} négative. Le contact correspondant sur du Silicium p est donc schottky. En pratique, la création des contacts correspondants est réalisée par un surdopage local d'accepteurs. Cela permet, en rétrécissant la zone de charges d'espace de la diode à quelques angströms, de favoriser la recombinaison dans le métal par effet tunnel. L'approximation du contact infiniment recombinant est donc conservée quelque soit la nature du contact. Les conditions de Dirichlet ferment le système d'équations en imposant directement les valeurs (ψ , n , p) comme conditions aux limites.

Contacts sur Oxyde:

L'autre type de conditions aux limites imposées par une tension est constituée par les contacts Métal-Oxyde-Semiconducteur (MOS). Aucun courant ne circule à travers ce contact, ce qui impose une première relation de fermeture: $n = p = 0$. En tenant compte de la différence des

travaux d'extraction entre le métal et le semiconducteur, ainsi que de la structure de bandes à l'interface oxyde-semiconducteur, le potentiel imposé par ce type de contact s'écrit:

$$\psi = V_{\text{Contact}} - \phi_{\text{MS}} + \begin{cases} \frac{kT}{q} \cdot \ln\left(\frac{N_D}{n_{ie}}\right) & (\text{Dopage(n)}) \\ -\frac{kT}{q} \cdot \ln\left(\frac{N_A}{n_{ie}}\right) & (\text{Dopage(p)}) \end{cases} \quad (\text{I-38})$$

I-B-2.d Adjonction de composants R,L,C.

L'adjonction des composants R et C a déjà été réalisée dans IMPACT3 [20]. Le principe est brièvement rappelé ici. Les composants résistifs ou capacitifs connectés à un contact sont partitionnés en composants équivalents pour chaque noeud du contact. Les valeurs de ces sous-composants sont données au noeud i du contact par:

$$R_i = \frac{L_C \cdot R}{l_i} \quad (\text{I-39}) \quad C_i = \frac{l_i \cdot C}{L_C} \quad (\text{I-40})$$

où l_i est la longueur du contour fermé entourant chaque noeud et L_C est la longueur totale du contour entourant le contact (Figure I-12).

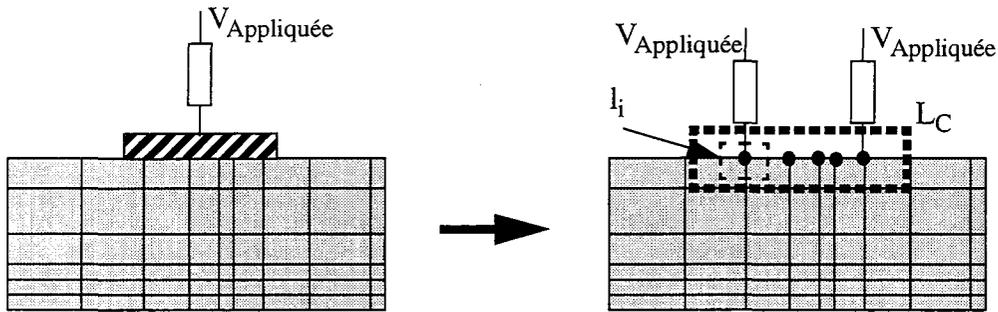


Figure I-12: Lacets d'intégration au contact pour le calcul du courant total (L_C) et du courant en un point (l_i)

Pour une électrode, le courant défini comme positif rentrant s'exprime en utilisant le contour autour du contact par:

$$I = \oint_{\Gamma} (\vec{J}_n + \vec{J}_p + \vec{J}_D) \cdot \vec{n} d\Gamma \quad (\text{I-41})$$

où \vec{n} est le vecteur unitaire normal au contour Γ entourant l'électrode, et pointé vers l'extérieur.

Le courant de déplacement $\vec{J}_D = \frac{\partial \vec{D}}{\partial t}$ est ici pris en compte pour la généralisation de la méthode aux phénomènes transitoires. Le courant ainsi calculé en chaque noeud du contact est égal à celui défini par l'équation électrique macroscopique pour chaque sous-composant calculé par les équations (I-39) et (I-40). En chaque noeud du contact, cela permet d'écrire une équation faisant intervenir les trois variables (ψ , n , p) et qui remplacent l'équation de Poisson. Elle définit les conditions aux limites pour le potentiel. De plus, les conditions de Dirichlet pour les concentrations en électrons et en trous restent valables à l'interface silicium-contact et permettent d'assurer la fermeture du système. En appelant ψ_{shift} le potentiel de Dirichlet s'ajoutant à la tension sur le contact pour donner le potentiel à l'interface, les équations pour

les résistances et capacités s'écrivent:

$$\frac{(V_{\text{Appliquée}} - (\psi_i + \psi_{\text{shift}}))}{R_i} = \oint_{\Gamma_i} (\vec{J}_n + \vec{J}_p + \vec{J}_D) \cdot \vec{n} d\Gamma \quad (\text{I-42})$$

$$\frac{\partial}{\partial t} (V_{\text{Appliquée}} - (\psi_i + \psi_{\text{shift}})) \cdot C_i = \oint_{\Gamma_i} (\vec{J}_n + \vec{J}_p + \vec{J}_D) \cdot \vec{n} d\Gamma \quad (\text{I-43})$$

Γ_i définit le contour entourant le noeud i . Cette méthode se ramène à la séparation d'un contact unique en n contacts connectés à n composants. A chaque sous-contact est attribué un potentiel ψ différent, alors que le contact en réalité impose un seul potentiel unique sur toute son interface. L'approximation effectuée reste cependant valable car le dopage supposé important sous le contact impose un potentiel qui varie très peu à l'interface commune à tous les noeuds. Pour les simulations de décharges inductives, la possibilité d'adjoindre une inductance au contact a été ajoutée au simulateur. Le partitionnement de ce composant aboutit à exprimer la valeur du composant au noeud i par:

$$L_i = \frac{L_C \cdot L}{l_i}$$

Le courant calculé par intégration le long de Γ au contact doit être égal à celui défini de façon macroscopique par l'équation de courant du sous-composant. Contrairement au cas des capacités, le courant circulant dans l'inductance est le résultat d'une intégration dans le temps. L'équation générale (I-44) donne l'expression (I-45) au temps référencé par l'indice k , et au noeud i du contact.

$$I(t) = I(0) + \frac{1}{L} \cdot \int_0^t V(t) dt \quad (\text{I-44})$$

$$\begin{aligned} I_k &= I_{k-1} + \frac{1}{L_i} \cdot \left(\frac{V_{Lk} + V_{Lk-1}}{2} \right) \Delta t_k \\ &= I_{k-1} + \frac{1}{L_i} \cdot \left(\frac{(\psi_{i,k-1} - V_{\text{App}_{k-1}}) + (\psi_{i,k} - V_{\text{App}_k}) + 2\psi_{\text{shift}}}{2} \right) \Delta t_k \end{aligned} \quad (\text{I-45})$$

La seule discrétisation supplémentaire pour les conditions aux limites R, L, C porte sur le courant de déplacement. L'étape de discrétisation est similaire à celle traitée dans le paragraphe II-B-2.b, en utilisant la figure I-11. L'équation finale discrétisée (I-46), écrite pour le cas général avec les trois types de composants au noeud (i,j) d'un contact, est explicitée par la formule suivante:

$$\begin{aligned}
& n_{i-1,j,k} \cdot f_n + n_{i,j-1,k} \cdot g_n + n_{i+1,j,k} \cdot b_n + n_{i,j+1,k} \cdot c_n - n_{i-1,j,k} \cdot a_r \\
& + p_{i-1,j,k} \cdot f_p + p_{i,j-1,k} \cdot g_p + p_{i+1,j,k} \cdot b_p + p_{i,j+1,k} \cdot c_p - p_{i-1,j,k} \cdot a_f \\
& + \frac{dy_j}{2} \cdot \left(\varepsilon_7 \cdot \frac{\Psi_{i-1,j,k} - \Psi_{i,j,k} - \Psi_{i-1,j,k-1} + \Psi_{i,j,k-1}}{\Delta t_k \cdot dx_i} \right. \\
& \quad \left. + \varepsilon_2 \cdot \frac{\Psi_{i+1,j,k} - \Psi_{i,j,k} - \Psi_{i+1,j,k-1} + \Psi_{i,j,k-1}}{\Delta t_k \cdot dx_{i+1}} \right) \\
& + \frac{dy_{j+1}}{2} \cdot \left(\varepsilon_6 \cdot \frac{\Psi_{i-1,j,k} - \Psi_{i,j,k} - \Psi_{i-1,j,k-1} + \Psi_{i,j,k-1}}{\Delta t_k \cdot dx_i} \right. \\
& \quad \left. + \varepsilon_3 \cdot \frac{\Psi_{i+1,j,k} - \Psi_{i,j,k} - \Psi_{i+1,j,k-1} + \Psi_{i,j,k-1}}{\Delta t_k \cdot dx_{i+1}} \right) \tag{I-46} \\
& + \frac{dx_j}{2} \cdot \left(\varepsilon_8 \cdot \frac{\Psi_{i,j-1,k} - \Psi_{i,j,k} - \Psi_{i,j-1,k-1} + \Psi_{i,j,k-1}}{\Delta t_k \cdot dy_j} \right. \\
& \quad \left. + \varepsilon_5 \cdot \frac{\Psi_{i+1,j,k} - \Psi_{i,j,k} - \Psi_{i+1,j,k-1} + \Psi_{i,j,k-1}}{\Delta t_k \cdot dy_{j+1}} \right) \\
& + \frac{dx_{j+1}}{2} \cdot \left(\varepsilon_1 \cdot \frac{\Psi_{i,j-1,k} - \Psi_{i,j,k} - \Psi_{i,j-1,k} + \Psi_{i,j,k-1}}{\Delta t_k \cdot dy_j} \right. \\
& \quad \left. + \varepsilon_4 \cdot \frac{\Psi_{i+1,j,k} - \Psi_{i,j,k} - \Psi_{i+1,j,k-1} + \Psi_{i,j,k-1}}{\Delta t_k \cdot dy_{j+1}} \right) \\
& \frac{(\Psi_{i,j,k} - VR_{App_k})}{R_{i,j}} \\
& - \frac{C_{i,j}}{\Delta t_k} \cdot (\Psi_{i,j,k} - VC_{App_k} - \Psi_{i,j,k-1} + VC_{App_{k-1}}) \\
& + I_{i,j,k-1} + \frac{1}{L_{i,j}} \cdot \left(\frac{(\Psi_{i,j,k-1} - VL_{App_{k-1}}) + (\Psi_{i,j,k} - VL_{App_k}) + 2\Psi_{shift}}{2} \right) \Delta t_k = 0
\end{aligned}$$

Pour un composant L, C, R connecté à un contact, VL_{App} , VC_{App} et VR_{App} sont les tensions extérieures appliquées à l'autre extrémité des composants. Les indices (i,j) sont appliqués aux composants partitionnés au noeud (i,j). Les coefficients $f_{n/p}$, $g_{n/p}$, $b_{n/p}$, $c_{n/p}$, $a_{n/p}$ sont donnés dans le paragraphe I-B-1.d-2.

I-B-3 Modèles utilisés.

I-B-3.a Modèles de mobilités.

Les mobilités des porteurs dépendent des temps caractéristiques de relaxation τ entre deux collisions d'un porteur avec le réseau[21]. La mobilité peut être affectée par les concentrations en impuretés ionisées, par le champ électrique et par la température par l'intermédiaire des vibrations thermiques du réseau. D'autres paramètres comme la densité de sites interstitiels ou vacants, ou comme la densité de dislocations, ont aussi une influence, qui n'est cependant guère considérée en simulations [7]. La complexité de ces mécanismes conduit à définir des modèles de mobilités de façon empirique, en faisant intervenir un nombre limité de

phénomènes modulant la mobilité. Le modèle utilisé dans IMPACT3 doit d'abord inclure la prise en compte de la densité de dopants dans le cristal. La formulation proposée par Scharfetter et Gummel [17] permet d'exprimer cette dépendance sous la forme:

$$\mu_{n,p}^{\text{Dopants}} = \frac{\mu_0}{\sqrt{1 + \frac{C}{C_{n,p}^{\text{ref}} + \frac{C}{S_{n,p}}}}} \quad (\text{I-47})$$

Dans cette expression, C est la concentration totale en dopants dans le cristal; μ_0 est constante et les paramètres $C_{n,p}$ et $S_{n,p}$ sont ajustés expérimentalement pour les électrons et pour les trous. Le champ électrique module aussi la mobilité et demande un raffinement de ce modèle. Dans ce cas, la proximité d'une interface devient influente, et les modèles dépendants du champ doivent être distingués pour les MOS (circulation des porteurs en surface) ou pour les bipolaires. Le modèle enrichi de Scharfetter et Gummel devient:

$$\mu_{n,p}^{\text{Dopants, Champ}} = \frac{\mu_{n,p}^{\text{Dopants}}}{\sqrt{1 + \frac{\left(\frac{\mu_{n,p}^{\text{Dopants}} \cdot E_{//}}{V_{S_{ac}}}\right)^2}{\left(\frac{\mu_{n,p}^{\text{Dopants}} \cdot E_{//}}{V_{S_{ac}}}\right) + G} + \left(\frac{\mu_{n,p}^{\text{Dopants}} \cdot E_{//}}{V_{S_{op}}}\right)^2}} \quad (\text{I-48})$$

Dans cette expression, $E_{//}$ est la composante du champ électrique parallèle à la densité de courant, et définie par $E_{//} = \frac{\vec{E} \cdot \vec{J}_{n,p}}{|\vec{J}_{n,p}|}$. G est un paramètre empirique; $V_{S_{ac}}$ et $V_{S_{op}}$ sont les vitesses

de saturation des phonons acoustiques et des phonons optiques. Obtenus expérimentalement, ces paramètres sont indiqués dans le tableau I-2.

Paramètres	Unités	Electrons	Trous
μ_0	$\text{cm}^2/(\text{V.s})$	1400	480
S	sans unités	350	81
C^{ref}	$1/\text{cm}^3$	3.10^6	4.10^6
$V_{S_{ac}}$	cm/s	$4.9.10^6$	4.10^6
$V_{S_{op}}$	cm/s	$1.036.10^6$	$2.928.10^6$
G	sans unités	8.8	1.6

Tableau I-2: Paramètres utilisés pour le modèle de Scharfetter et Gummel

La modification du modèle de mobilité pour la circulation aux interfaces MOS n'affecte que la quantité $\mu_{n,p}^{\text{Dopants}}$ qui s'écrit alors:

$$\mu_{n,p}^{\text{Dopants}} = \frac{\mu_0}{\sqrt{1 + \frac{C}{C_{n,p}^{\text{ref}} + \frac{C}{S_{n,p}}}}} \cdot \frac{1}{\sqrt{1 + \alpha \cdot E_{\perp}}} \quad (\text{I-49})$$

L'expression (I-48) reste inchangée. E_{\perp} est la composante du champ électrique orthogonale au vecteur densité de courant, responsable de la dispersion des porteurs en surface. α est un paramètre ajusté expérimentalement, dont les valeurs sont données dans le tableau I-3.

Paramètre	Unités	Electrons	Trous
α	cm/V	$1.54 \cdot 10^{-5}$	$5.35 \cdot 10^{-5}$

Tableau I-3: Paramètre utilisé pour inclure la composante orthogonale du champ

I-B-3.b Modèles de Génération-Recombinaisons.

Les trois mécanismes principaux de Génération-Recombinaison dans un volume modélisés en simulation numériques sont implémentés dans IMPACT3. Ces phénomènes sont décrits dans ce paragraphe.

□ La génération-recombinaison Schokley-Read-Hall (SRH)[22][23] est due à l'existence de niveaux énergétiques E_t intermédiaires dans la bande interdite. Ces niveaux de transitions, liés à la présence de défauts en général ponctuels (interstitiels, lacunes), dépendent en pratique de la technologie utilisée et des niveaux de dopage. Les temps de vie τ_n et τ_p des électrons et des trous caractérisant les niveaux d'énergie recombinants sont modélisés empiriquement par la relation suivante:

$$\tau_{n,p} = \frac{\tau_{n0,p0}}{1 + \frac{N_A + N_D}{C_{n,p}}} \quad (\text{I-50}),$$

où $(N_A + N_D)$ est le niveau de dopage total et les paramètres empiriques $\tau_{n0,p0}$ et $C_{n,p}$ sont donnés dans le tableau I-4.

Paramètres	Unités	Electrons	Trous
τ_0	s	$3.95 \cdot 10^{-5}$	$3.52 \cdot 10^{-5}$
C	cm ⁻³	$7.1 \cdot 10^{15}$	$7.1 \cdot 10^{15}$

Tableau I-4: Paramètres utilisés pour le modèle de génération-recombinaison SRH

Le taux de génération-recombinaison s'écrit alors sous la forme :

$$(G - R)_{\text{SRH}} = \frac{n_{ie}^2 - np}{\tau_n \cdot \left(p + n_{ie} \cdot \exp\left(\frac{E_i - E_t}{kT}\right) \right) + \tau_p \cdot \left(n + n_{ie} \cdot \exp\left(\frac{E_t - E_i}{kT}\right) \right)} \quad (\text{I-51})$$

□ La génération-recombinaison par effet Auger est un phénomène particulièrement important dans les semiconducteurs très dopés. Sa prédiction théorique, même limitée à l'aspect qualitatif, reste soumise à des controverses. Initialement, les transitions bande à bande des porteurs sont supposées s'effectuer sans l'aide de niveaux intermédiaires placés dans la bande interdite. Des études plus récentes indiquent l'intervention possible de ces niveaux E_T pour les transitions, ce qui entraîne un couplage du phénomène avec le mécanisme SRH. La modélisation sous IMPACT3 de la génération-recombinaison Auger sera cependant découplée du mécanisme précédent, et se résume sous la forme:

$$(G - R)_{\text{Auger}} = (A_{cn} \cdot n + A_{cp} \cdot p) \cdot (n_{ie}^2 - n \cdot p) \quad (\text{I-52})$$

Les coefficients empiriquement établis $A_{c,n,p}$ sont donnés dans le tableau I-5.

Paramètre	Unités	Electrons	Trous
A_c	$\text{cm}^6 \cdot \text{s}^{-1}$	$2.8 \cdot 10^{-31}$	$9.9 \cdot 10^{-32}$

Tableau I-5: Paramètres utilisés pour le modèle de génération-Rrcombinaison par effet Auger

□ La génération par impact correspond à la création d'une paire électron-trou par un porteur devenu hautement énergétique sous l'action d'un champ électrique. Au contraire des phénomènes précédents qui dépendaient du cristal, ce mécanisme dépend donc des densités de courants et se modélise par:

$$(G)_{\text{impact}} = \alpha_n \cdot \frac{|\vec{J}_n|}{q} + \alpha_p \cdot \frac{|\vec{J}_p|}{q} \quad (\text{I-53})$$

où α_n et α_p sont définis par

$$\alpha_{n,p} = \alpha_{n0,p0} \cdot \exp\left(-\left(\frac{E_{n,p}^{\text{crit}}}{E_{//n,p}}\right)^{\beta_{n,p}}\right).$$

$E_{//}$ est la composante du champ électrique parallèle à la densité de courant pour un type de porteur. Les valeurs de champ critique E^{crit} et de β sont extraites empiriquement, et données dans le tableau I-6.

Paramètres	Unités	Electrons	Trous
α_0	cm^{-1}	$7.03 \cdot 10^5$	$6.71 \cdot 10^5$
E^{crit}	$\text{V} \cdot \text{cm}^{-1}$	$1.231 \cdot 10^6$	$1.693 \cdot 10^6$
β	sans unité	1	1

Tableau I-6: Paramètres utilisés pour le modèle de génération par impact

Par ailleurs, la génération-recombinaison de surface est assimilable, par la densité d'états pièges à l'interface, à un mécanisme Schokley-Read-Hall. Cette densité est très fortement liée à la technologie, et sa méconnaissance pour les technologies étudiées a conduit à ne pas prendre en compte le phénomène. Les applications traitées dans le paragraphe II impliquent des déplacements de porteurs éloignés de la surface du dispositif. La génération recombinaison de surface n'est donc guère impliquée. Les dispositifs I2L (paragraphe III) ne font intervenir la recombinaison de surface que pour les déplacements de porteurs dans le PNP latéral. La caractérisation des bipolaires NPN verticaux est peu susceptible d'être affectée par la suppression du phénomène en simulation.

I-B-3.c Comportement à forts dopages et modèles de "bandgap narrowing".

Pour des niveaux de dopages dépassant 10^{18} Atomes par cm^3 , les interactions des porteurs libres entre eux et avec le réseau dopé deviennent suffisamment importantes pour que les niveaux d'énergie des dopants forment une distribution quasi continue d'énergies permises. Cette nouvelle bande créée vient recouvrir l'extrémité de la bande de conduction ou de la bande de valence, et diminue donc la largeur de la bande interdite ("Bandgap Narrowing"). Comme le calcul de la concentration intrinsèque n_i était effectué à partir des bandes de valence et de conduction du matériau, le calcul d'une nouvelle concentration intrinsèque effective n_{ie} à partir des bandes déformées par les distributions de dopants permet de prendre en compte directement le phénomène. Si $\Delta E_g = q\Delta V_g$ correspond au rétrécissement de la bande interdite, alors:

$$\Delta V_g = V_1 \cdot \left(\ln\left(\frac{N_A + N_D}{N_0}\right) + \sqrt{\left(\ln\left(\frac{N_A + N_D}{N_0}\right)\right)^2 + C} \right) \quad (\text{I-54})$$

avec:

$$n_{ie} = n_i \cdot \exp\left(\frac{q\Delta V_g}{2kT}\right)$$

Les paramètres C, N_0 et V_1 sont donnés dans le tableau I-7.

Paramètres	Unités	Valeurs
V_1	V	$9 \cdot 10^{-3}$
N_0	cm^{-3}	10^{17}
C	Sans unités	0.5

Tableau I-7: Paramètres du rétrécissement de bandes

I-B-3.d Introduction de la température.

Outre sa présence dans les constantes de normalisation, la température T est susceptible de modifier fortement deux autres caractères de la simulation:

- Le rétrécissement de la bande interdite dû aux forts dopages dépend de T.
- Les modèles de mobilités et de génération-recombinaison dépendent de T[24][25].

La température est prise en compte directement dans le modèle de réduction de la bande interdite. Par contre, la prédiction théorique de la variation des modèles μ et τ reste approximative.

Le calcul de la mobilité en prenant en compte l'interaction des porteurs avec les vibrations acoustiques par effet thermique du réseau peut être effectué analytiquement. Cependant, l'influence additionnelle de la température sur la structure de bandes et sur les phonons optiques rendent les expressions calculées peu fiable. En pratique, le comportement des modèles de mobilités et de génération-recombinaison est décrit empiriquement [26][27][28]. Les paramètres moyens extraits de la littérature conduisent à modifier la mobilité dépendant uniquement du dopage définie par Scharfetter et Gummel comme suit:

$$\mu_n^{\text{Dopants, Temperature}} = \mu_n^{\text{Dopants}} \cdot \left(\frac{T}{300}\right)^{-\alpha_n} \quad (\text{I-55})$$

$$\mu_p^{\text{Dopants, Temperature}} = \mu_p^{\text{Dopants}} \cdot \left(\frac{T}{300}\right)^{-\alpha_p} \quad (\text{I-56})$$

Les paramètres α_n et α_p , mesurés en pratique respectivement dans les intervalles [2.33; 2.6] et [2.2; 2.7], sont ajustés pour IMPACT3 à 2.5 et 2.3. La modélisation de Scharfetter et Gummel autorise le remplacement dans l'expression (I-48) de $\mu_{n,p}^{\text{Dopants}}$ par $\mu_{n,p}^{\text{Dopants, Temperature}}$.

En supposant le phénomène de génération-recombinaison dominé par l'effet SRH [29] et en se référant aux temps de vie intervenant dans l'expression (I-51), les temps de vie τ_n et τ_p des électrons et des trous deviennent:

$$\tau_n^{\text{Temperature}} = \tau_n \cdot \left(\frac{T}{300}\right)^{2.2} \quad (\text{I-57})$$

$$\tau_p^{\text{Temperature}} = \tau_p \cdot \left(\frac{T}{300}\right)^{2.8} \quad (\text{I-58})$$

et seront utilisés ainsi dans le modèle de génération-recombinaison SRH.

I-C Choix des méthodes de résolution.

I-C-1 La méthode de Newton Raphson pour la simulation de dispositifs.

I-C-1.a Position du problème.

La discrétisation des équations de Poisson et de courants pour un nombre N de noeuds dans le domaine bidimensionnel a conduit à un système de 3N équations à 3N inconnues. La résolution de ce système consiste à trouver une distribution des variables (ψ , n, p) globalement cohérente pour l'ensemble du dispositif. Par simplification, le système est exprimé sous la forme:

$$\begin{aligned} \vec{F}_\psi(\vec{\psi}, \vec{n}, \vec{p}) &= 0 \\ \vec{F}_n(\vec{\psi}, \vec{n}, \vec{p}) &= 0 \\ \vec{F}_p(\vec{\psi}, \vec{n}, \vec{p}) &= 0 \end{aligned} \quad (\text{I-59})$$

Les vecteurs \vec{F}_ψ , \vec{F}_n et \vec{F}_p ont comme coordonnées $F_{\psi i}$, F_{ni} et F_{pi} , équations de Poisson et de courants discrétisées au point i. Chacune de ces équations dépend de toutes les variables (ψ_i , n_i , p_i) pour tous les points du système. Comme la discrétisation au point i fait intervenir au plus les quatre premiers voisins entourant ce point (i.e. cinq points en tout), les équations $F_{\psi i}$, F_{ni} et F_{pi} ne dépendent en réalité que de quinze variables au maximum. Par généralisation, les variables en tous les points du système seront cependant conservées sous forme de trois vecteurs.

Les variables interviennent dans ce système de façon non linéaire. Les potentiels ψ_i sont couplés aux fonctions de Bernouilli dans les équations de courants discrétisées. De plus, les variables (ψ_i, n_i, p_i) sont interdépendantes. La résolution du système ne peut donc pas être faite directement en appliquant une méthode de résolution linéaire, mais devra être effectuée par itérations.

I-C-1.b Description du jacobien.

La méthode de Newton Raphson permet en analyse numérique de résoudre un système matriciel par linéarisations successives des coefficients de la matrice. Il existe deux cas d'applications pour cette méthode.

□ Soit les lois physiques discrétisées conduisent à un système où les inconnues ne figurent pas dans des fonctions, mais sont directement multipliées par des coefficients. Pour les méthodes de simulations de circuits électriques, par exemple, le système à résoudre est $[G][V]=[I]$ où les coefficients non linéaires de $[G]$ ne dépendent que des tensions V_i aux noeuds du circuit [30]. La méthode consiste dans ce cas, à partir d'une supposition initiale du vecteur V , à calculer la matrice $[G]$ linéarisée autour de ce vecteur V et à inverser le système pour obtenir une nouvelle distribution de tensions.

□ Soit le système d'équations fait intervenir les inconnues comme variables de fonctions non linéaires, comme c'est le cas pour IMPACT3. La résolution directe du système est alors impossible. Une solution consiste à se ramener à la résolution d'un système analogue au premier cité, en approximant les fonctions non linéaires du système par des développements de Taylor au premier ordre. Le calcul conduit à exprimer le système sous la nouvelle forme $[J][\Delta X]=[B]$, où les inconnues ΔX_i sont directement multipliées par des coefficients linéarisés autour d'une solution approchée.

En supposant connue une solution approchée (ψ_a, n_a, p_a) du système, la solution effective peut donc s'écrire sous forme vectorielle:

$$\begin{aligned} \vec{\Delta\psi} + \vec{\psi}_a &= \vec{\psi} \\ \vec{\Delta n} + \vec{n}_a &= \vec{n} \\ \vec{\Delta p} + \vec{p}_a &= \vec{p} \end{aligned} \tag{I-60}$$

Introduite dans le système, cette solution conduit à écrire:

$$\begin{aligned} \vec{F}_\psi(\vec{\Delta\psi} + \vec{\psi}_a, \vec{\Delta n} + \vec{n}_a, \vec{\Delta p} + \vec{p}_a) &= 0 \\ \vec{F}_n(\vec{\Delta\psi} + \vec{\psi}_a, \vec{\Delta n} + \vec{n}_a, \vec{\Delta p} + \vec{p}_a) &= 0 \\ \vec{F}_p(\vec{\Delta\psi} + \vec{\psi}_a, \vec{\Delta n} + \vec{n}_a, \vec{\Delta p} + \vec{p}_a) &= 0 \end{aligned}$$

Chacune des équations coordonnées de \vec{F}_ψ , \vec{F}_n et \vec{F}_p est alors développée au premier ordre par rapport à toutes les variables du système:

$$\begin{aligned}
& \vec{F}_\psi(\vec{\psi}_a, \vec{n}_a, \vec{p}_a) + \frac{\partial \vec{F}_\psi}{\partial \psi_1} \cdot \Delta\psi_1 + \dots + \frac{\partial \vec{F}_\psi}{\partial \psi_N} \cdot \Delta\psi_N \\
& + \frac{\partial \vec{F}_\psi}{\partial \Delta n_1} \cdot \Delta n_1 + \dots + \frac{\partial \vec{F}_\psi}{\partial \Delta n_N} \cdot \Delta n_N + \frac{\partial \vec{F}_\psi}{\partial \Delta p_1} \cdot \Delta p_1 + \dots + \frac{\partial \vec{F}_\psi}{\partial \Delta p_N} \cdot \Delta p_N = 0 \\
& \vec{F}_n(\vec{\psi}_a, \vec{n}_a, \vec{p}_a) + \frac{\partial \vec{F}_n}{\partial \psi_1} \cdot \Delta\psi_1 + \dots + \frac{\partial \vec{F}_n}{\partial \psi_N} \cdot \Delta\psi_N \\
& + \frac{\partial \vec{F}_n}{\partial \Delta n_1} \cdot \Delta n_1 + \dots + \frac{\partial \vec{F}_n}{\partial \Delta n_N} \cdot \Delta n_N + \frac{\partial \vec{F}_n}{\partial \Delta p_1} \cdot \Delta p_1 + \dots + \frac{\partial \vec{F}_n}{\partial \Delta p_N} \cdot \Delta p_N = 0 \\
& \vec{F}_p(\vec{\psi}_a, \vec{n}_a, \vec{p}_a) + \frac{\partial \vec{F}_p}{\partial \psi_1} \cdot \Delta\psi_1 + \dots + \frac{\partial \vec{F}_p}{\partial \psi_N} \cdot \Delta\psi_N \\
& + \frac{\partial \vec{F}_p}{\partial \Delta n_1} \cdot \Delta n_1 + \dots + \frac{\partial \vec{F}_p}{\partial \Delta n_N} \cdot \Delta n_N + \frac{\partial \vec{F}_p}{\partial \Delta p_1} \cdot \Delta p_1 + \dots + \frac{\partial \vec{F}_p}{\partial \Delta p_N} \cdot \Delta p_N = 0
\end{aligned}$$

Le système équivalent s'exprime donc sous la forme:

$$\begin{bmatrix} \frac{\partial \vec{F}_\psi}{\partial \vec{\psi}} \Big|_{\psi_a} & \frac{\partial \vec{F}_\psi}{\partial \vec{n}} \Big|_{n_a} & \frac{\partial \vec{F}_\psi}{\partial \vec{p}} \Big|_{p_a} \\ \frac{\partial \vec{F}_n}{\partial \vec{\psi}} \Big|_{\psi_a} & \frac{\partial \vec{F}_n}{\partial \vec{n}} \Big|_{n_a} & \frac{\partial \vec{F}_n}{\partial \vec{p}} \Big|_{p_a} \\ \frac{\partial \vec{F}_p}{\partial \vec{\psi}} \Big|_{\psi_a} & \frac{\partial \vec{F}_p}{\partial \vec{n}} \Big|_{n_a} & \frac{\partial \vec{F}_p}{\partial \vec{p}} \Big|_{p_a} \end{bmatrix} \cdot \begin{bmatrix} \vec{\Delta\psi} \\ \vec{\Delta n} \\ \vec{\Delta p} \end{bmatrix} = - \begin{bmatrix} \vec{F}_\psi(\vec{\psi}_a, \vec{n}_a, \vec{p}_a) \\ \vec{F}_n(\vec{\psi}_a, \vec{n}_a, \vec{p}_a) \\ \vec{F}_p(\vec{\psi}_a, \vec{n}_a, \vec{p}_a) \end{bmatrix} \quad (\text{I-61})$$

Dans ce nouveau système $[J][\Delta X]=[B]$, la matrice $[J]$ obtenue est appelée la matrice Jacobienne. Cette fois, les variables $(\Delta\psi, \Delta n, \Delta p)$ peuvent être extraites par inversion de $[J]$. Le calcul de ces variables permet de déterminer une nouvelle solution (ψ_a, n_a, p_a) . En mettant à jour la matrice jacobienne linéarisée autour de cette solution, il est alors possible de calculer à l'itération suivante les nouvelles variables $(\Delta\psi, \Delta n, \Delta p)$. La convergence de la méthode de Newton Raphson avec ce changement de variables est obtenue quand les solutions $(\Delta\psi, \Delta n, \Delta p)$ sont suffisamment proches de 0. Il faut remarquer que les matrices jacobiennes calculées par cette méthode donnent des systèmes approchés: avec IMPACT3, la linéarisation de Taylor utilisée n'a pas été appliquée par exemple aux modèles de mobilités qui dépendent pourtant des variables (ψ, n, p) . Ce choix de linéariser certaines fonctions et d'en supposer d'autres dépendant uniquement de la solution initiale est empirique. De plus, les jacobiens sont modulables par multiplication de certains de leurs coefficients par des facteurs empiriques pour améliorer la convergence. Cette méthode de surrelaxation, appliquée dans le paragraphe III-C-3, demeure très dépendante des conditions de simulation. Le simulateur IMPACT3 a permis, en se limitant à la linéarisation décrite, de fournir avec robustesse les résultats exploités dans les paragraphes II et III.

Les deux algorithmes de résolution itérative utilisés pour IMPACT3 sont maintenant décrits. Le choix de l'un ou l'autre de ces algorithmes en fonction du type de simulation est discuté dans le paragraphe I-C-5.

I-C-2 Description et applications des méthodes découplées.

Le premier type de résolution du système linéarisé est fondé sur l'algorithme de Gummel. Initialement, cette méthode consiste à découpler l'équation de Poisson des deux autres équations de courants. Les concentrations n et p étant fixées, l'équation de Poisson est résolue indépendamment par une méthode de Newton-Raphson, et la solution (ψ) est injectée dans les équations de courants, alors résolubles. Pour des raisons de robustesse, une version améliorée de cet algorithme est implémentée sur IMPACT3 (Alternative Step Method), et peut être décomposée en deux phases.

1- Lors de la résolution découplée de l'équation de Poisson, les concentrations en électrons et en trous sont remises à jour pour chaque itération k , suivant les expressions:

$$\begin{aligned} n^{k+1} &= n^k \cdot \exp\left(\frac{\Delta\psi_{k+1}}{\psi_t}\right) \\ p^{k+1} &= p^k \cdot \exp\left(-\frac{\Delta\psi_{k+1}}{\psi_t}\right) \end{aligned} \quad \text{(I-62), avec } \psi_{k+1} = \psi_k + \Delta\psi_{k+1}.$$

La distribution de potentiel calculée dans le domaine au terme des itérations de Newton-Raphson sert de point de départ pour la seconde partie de l'algorithme.

2- Pour chaque itération, l'équation de Poisson est d'abord linéarisée autour de la solution de l'itération précédente. Le nouveau potentiel ψ_{k+1} calculé à partir de cette équation est introduit dans les équations de courants, linéarisées autour de (ψ_{k+1}, n_k, p_k) . De plus, les concentrations n_k et p_k sont remises à jour, une fois ψ_{k+1} connu, suivant les expressions (I-62). Les équations de courants sont alors résolues indépendamment pour compléter la solution $(\psi_{k+1}, n_{k+1}, p_{k+1})$ de l'itération.

I-C-3 Description et applications des méthodes couplées.

La discrétisation temporelle implicite ayant été retenue pour IMPACT3 en raison de ses propriétés de convergence, la prise en compte du système total d'équations couplées est obligatoire pour les applications transitoires. La robustesse de cette méthode la destine également aux applications où des composants R,L,C sont adjoints aux contacts. Le système matriciel (I-61) est directement résolu par itérations et linéarisations successives. La différence majeure réside donc dans l'inversion d'une matrice unique de rang $3N$ pour chaque itération, alors que la méthode découplée procède pour chaque itération à trois inversions successives de matrices de rang N . La figure I-13 donne l'exemple d'un système discrétisé de seize points.

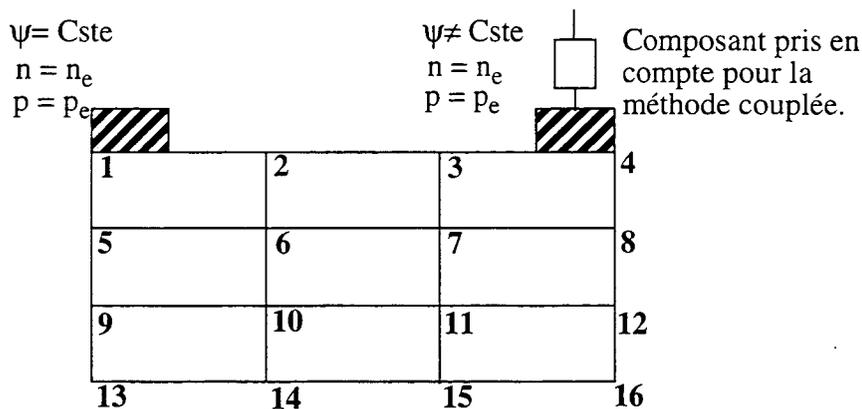
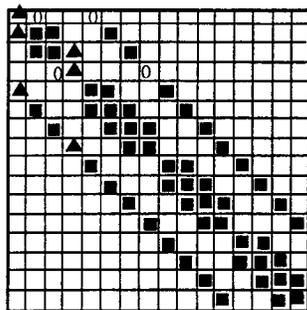


Figure I-13: Exemple de système discrétisé à 16 points

En utilisant les expressions discrétisées (I-28) et (I-33) des lois de Poisson et de courants pour l'ordonnement des points comme l'indique la figure I-13, les différents types de jacobiens sont indiqués sur les figures I-14.a et I-14.b.

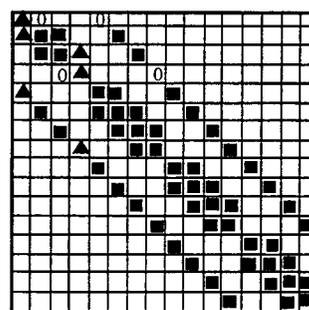
- Termes non nuls
- ▲ Termes artificiels (dérivation par rapport à une constante)

$$\frac{\partial F_{\psi}}{\partial \psi}$$



Equation de Poisson:
Remplissage symétrique
Coefficients symétriques

$$\frac{\partial F_{n/p}}{\partial n/p}$$



Equations de courants:
Remplissage symétrique
Coefficients non symétriques

Figure I-14.a: Matrices jacobienne obtenues pour la méthode découplée

Les conditions aux deux contacts sont incluses à titre d'exemple.

- Termes non nuls
- ▲ Termes artificiels (dérivation par rapport à une constante)

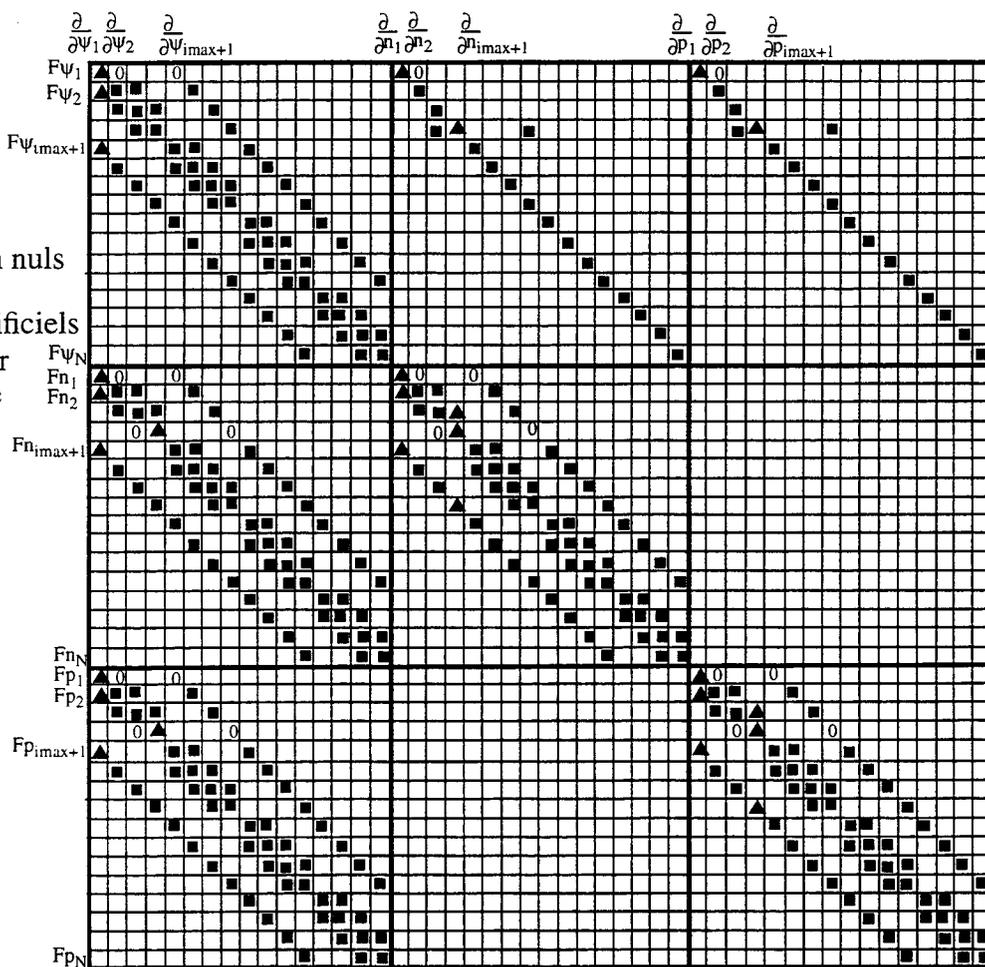


Figure I-14.b: Matrice jacobienne obtenue pour la méthode couplée

En pratique, la méthode couplée requiert un temps de calcul beaucoup plus long pour cette inversion unique, la matrice jacobienne étant de surcroît non symétrique de forme.

I-C-4 Optimisation des solveurs: solveurs directs.

La taille des systèmes qui seront simulés pouvant atteindre entre 20000 et 60000 noeuds, l'inversion des matrices jacobiennes correspondantes est le point le plus critique pour la simulation numérique, et demande une étude approfondie des solveurs à utiliser.

I-C-4.a Rapidité et limites des solveurs directs.

L'inversion d'une matrice A par méthode directe se résume par la décomposition par pivot de Gauss de A en deux termes L et U (Low et Up) correspondant aux blocs triangulaires inférieurs et supérieurs. La décomposition de la matrice creuse A, qui permet le calcul de $A^{-1} = U^{-1} \cdot L^{-1}$ ajoute de nouveaux termes non nuls dans chaque bloc, comme indiqué sur la figure I-15.

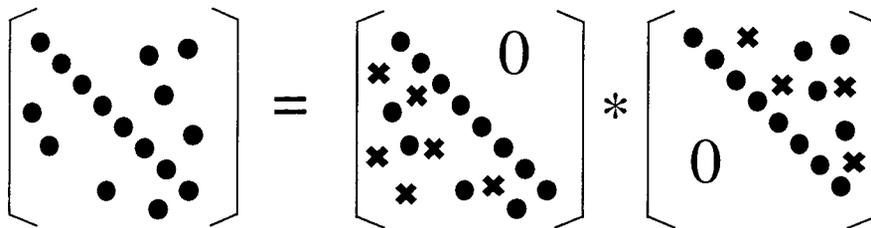


Figure I-15: Décomposition L.U et conséquences

Si N est la dimension de A, le nombre de ces nouveaux termes varie en N^p , où p ne dépasse pas 1.5 dans la pratique (les solveurs actuels permettent de minimiser p jusqu'à 1.1 ou 1.2). Ces performances sont obtenues par des heuristiques (algorithmes fondés sur des méthodes empiriques s'efforçant d'approcher la méthode idéale) permettant de pré-ordonner A avant la décomposition. Le solveur direct testé [31] utilise l'heuristique MMD (Minimum Degree Ordering) qui permet d'obtenir une vitesse de résolution au moins dix fois inférieure à celle d'un solveur direct où A n'est pas préordonnée. Par ailleurs, il offre également un gain de vitesse de 10 par rapport aux solveurs itératifs les plus performants pour des matrices de dimension 10000. Ce gain de vitesse tombe à 5 lorsque la taille de la matrice dépasse 20000 (test effectué sur les matrices jacobiennes de la méthode couplée).

I-C-4.b Optimisation de la méthode de résolution et du préconditionnement.

Pour les systèmes de grandes tailles, les résolutions itératives sont les seules méthodes utilisables numériquement. Elles sont adaptées aux matrices creuses correspondant typiquement aux méthodes des différences finies, où les taux de remplissage (rapports entre le nombre d'éléments non nuls et le nombre d'éléments total) n'excède pas 0.5%. Les différentes méthodes de résolutions itératives ont des propriétés de convergence très dépendantes du type de système envisagé. Il n'existe aucune solution mathématique pour une méthode itérative permettant de prédire la vitesse de convergence en fonction de la forme de la matrice, et le choix d'un solveur pour une application est empirique.

D'autre part, les résolutions itératives s'appliquent à des systèmes diagonalement dominants où la matrice à inverser est proche de l'identité. Afin de garantir la robustesse des méthodes

itératives, un système $[A] \cdot [X] = [B]$ doit subir une transformation (préconditionnement) pour ramener le problème à une matrice plus facilement inversible. Le tableau I-8 résume les différentes méthodes de résolutions testées avec les matrices jacobienne d'IMPACT3 et associées au résultat d'un preconditionnement[32]. Seules les méthodes retenues et implémentées dans le simulateur seront décrites ultérieurement.

Méthodes	Signification	Application aux matrices non symétriques
CG	Conjugate Gradient	non
GMRES	General Minimal Residual	oui
CGS	Conjugate Gradient Stabilized	oui
QMR	Quasi Minimal Residual	oui
BiCG	Bi-Conjugate Gradient	oui
BiCGStab	Bi-Conjugate Gradient Stabilized	oui

Tableau I-8: Solveurs testés avec IMPACT

Les deux méthodes de preconditionnement les plus simples sont la méthode de Jacobi et la méthode SSOR (Symmetric Successive Over-Relaxation) [33]. Elles s'appuient sur des décompositions simples et peu coûteuses en temps de calculs (décomposition de la matrice à inverser en une somme), et sur l'introduction de facteurs empiriques de relaxation pondérant les diagonales. Ces méthodes, testées avec un succès limité pour les applications sous IMPACT3, ne sont pas abordées ici.

Le preconditionnement par factorisation (ILU) d'un système pour une résolution itérative suit une démarche analogue à celle qui décomposait la matrice A en blocs U et L pour une résolution directe. Par contre, la méthode de gauss appliquée est dite incomplète: au lieu d'insérer dans les blocs U et L la totalité des nouveaux termes créés, seuls les nouveaux termes s'inscrivant dans les diagonales non nulles existantes sont conservés. Ceci permet l'économie de ressources informatiques, le stockage de A, L, et U étant organisé soit en décrivant sous forme de tableaux tous les éléments des diagonales non nulles, soit par un stockage des éléments non nuls et de leurs positions dans la matrice (Yale Sparse Matrix Format (YSMP), format Harwell-Boeing...[31]). L'obtention des blocs L et U vérifiant $L \cdot U \approx A$ permet de réécrire l'expression $A \cdot X = B$ sous la forme:

$$[L] \cdot [A] \cdot [U] \cdot [U]^{-1} \cdot [X] = [L] \cdot [B] \quad (I-63)$$

De plus, l'expression $[L] \cdot [U] \approx [A]$ permet d'approximer le produit $[L] \cdot [A] \cdot [U]$ par la matrice identité. En posant $[I_A] = [L] \cdot [A] \cdot [U]$, l'équation où L, U, et I_A sont connus est donc:

$$[I_A] \cdot [U]^{-1} \cdot [X] = [L] \cdot [B] \quad (I-64)$$

Il s'agit maintenant d'un système simple revenant à inverser la matrice $[I_A]$ proche de l'identité, ce qui assure la robustesse de la méthode itérative qui sera employée. La matrice U étant de plus triangulaire, l'obtention de $[X]$ à partir de la solution résolue $[U]^{-1} \cdot [X]$ est immédiate par substitution arrière. Deux variantes du preconditionnement ILU, D-ILU et M-D-ILU, ont

également été testées avec IMPACT3.

L'utilisation d'un solveur itératif doit répondre à deux besoins:

- Résolution pour la méthode découplée de matrices de tailles moyennes symétriques de forme.
- Résolution pour la méthode couplée de matrices de grandes tailles non symétriques.

Deux méthodes préconditionnement-solveur différentes ont été utilisées pour ces applications.

1- Méthode découplée.

La résolution par une méthode unique des trois matrices de formes identiques correspondant aux équations de Poisson et de courants pose le problème suivant: si l'équation de Poisson discrétisée donne un jacobien symétrique, les équations de courants donnent deux jacobiens qui ne sont symétriques que de forme, et dont la diagonale peut contenir des termes faibles (diagonale non dominante).

L'équation de Poisson est résolvable par un algorithme de gradients conjugués (CG) couplé à une factorisation ILU simplifiée, les matrices L et U étant en effet dans ce cas les transposées l'une de l'autre. La résolution itérative par la méthode des gradients conjugués d'un système $[A] \cdot [X] = B$ consiste à minimiser numériquement la fonction scalaire f d'un vecteur X [34].

$$f(\vec{X}) = \frac{1}{2} \cdot \vec{X} \cdot A \cdot \vec{X} - (\vec{B} \cdot \vec{X}) \quad (I-65)$$

En effet, le gradient de cette fonction, exprimé par

$$\vec{\nabla}_{\vec{X}} f(\vec{X}) = A \cdot \vec{X} - \vec{B}$$

s'annule quand la fonction f est minimale, ce qui permet d'obtenir le vecteur solution $[X]$.

Les matrices jacobienne calculées par la dérivation des équations de courants discrétisées seront également soumises au préconditionnement ILU. Par contre, la méthode des gradients conjugués sera remplacée par sa variante pour les systèmes non symétriques (algorithme des gradients conjugués asymétrique, Bi-CG), où la méthode de recherche du vecteur X minimisant f est calculée en utilisant également les transposées de A et de B . Enfin, l'optimisation du préconditionnement ILU visant à laisser les nouveaux termes non nuls créés s'ils font partie de diagonales judicieusement choisies divise par deux le nombre d'itérations. Ce choix sera retenu pour la résolution des équations de courants.

2- Méthode couplée.

Le jacobien obtenu par discrétisation des trois équations différentes n'est pas symétrique de forme. Dans ce cas, le préconditionnement joue également un rôle primordial, et le test de plusieurs combinaisons entre les méthodes de préconditionnement et celles de résolution est nécessaire pour faire le choix de la combinaison la plus rapide et la plus robuste. En s'inspirant du préconditionnement optimisé de la méthode découplée pour les équations de courant, la décomposition incomplète de Gauss laissera dans les matrices U et L tous les termes non nuls s'inscrivant dans les diagonales déjà existantes [20]. Trois utilitaires mathématiques [35] [36] [37] [38] ont été utilisés pour tester l'efficacité des méthodes existantes et de ce préconditionnement spécifique. Les méthodes QMR, GMRES sont bannies du tableau I-9 de résultats pour leur lenteur ou leur manque de robustesse, quelque soit le préconditionnement utilisé.

Préconditionnement/ Méthode	D-ILU	M-D-ILU	ILU	Précond. spécifique
BiCG	N=328 t=42	N=328 t=42	N=329 t=42	t=30
CGS	N=204 t=32	N=204 t=31	N=205 t=37	non testé
BiCGStab	N=78 t=29	N=78 t=25	N=50 t=20	

Tableau I-9: nombre d'itérations requises pour la résolution du système et durée en secondes.

Le préconditionnement spécifique est le compromis le plus correct entre la robustesse de simulation et la durée des calculs. Il sera appliqué pour la simulation en méthode couplée avec IMPACT3.

I-C-5 Limites des deux méthodes numériques et choix empiriques conséquents.

I-C-5.a Limites de la méthode découplée.

Outre sa restriction aux phénomènes statiques, la méthode découplée utilisée pour simuler les dispositifs décrits dans les paragraphes II et III a trouvé ses limites lors de simulations de dispositifs en forte injection (latchup, paragraphe II-B-3). La précision numérique d'un dispositif avec générations-recombinaisons est de 5% avant l'entrée en haute injection, et la méthode diverge ensuite. La méthode découplée ne prend en effet pas en compte le couplage important entre les équations de continuités de courants par l'intermédiaire de ψ lorsque les concentrations n et p deviennent importantes. De plus, la précision numérique requise pour ce type de phénomène exige un maillage comportant 50000 noeuds pour une longueur de 130 μm . Cette taille exclut l'utilisation d'une méthode couplée qui conduirait à l'inversion d'une matrice de rang 150000. Empiriquement, la méthode découplée appliquée aux cas de fortes injections pour les grands dispositifs est robuste en supprimant les générations-recombinaisons et en imposant un pas de tension suffisamment faible.

I-C-5.b Limites de la méthode couplée.

La simulation d'un dispositif de taille moyenne (200 μm de longueur, 14000 noeuds pour les études de propagations parasites) décrit dans le paragraphe II-B-5 en transitoire par une méthode couplée a été testée avec et sans générations-recombinaisons. Ce dispositif comporte un terminal inductif. Les résultats sont décrits dans le tableau I-10. La colonne ombrée indique le courant critique (courant parasite) dont l'évolution doit être calculée avec précision. Les courants indiqués sont prélevés au temps $t = 0.4363$ ms. Ce tableau indique les courants totaux, i.e la somme des courants d'électrons et de trous. La dernière ligne séparée indique les résultats de simulation pour un dispositif de grande taille sans terminaux (application directe d'une tension en transitoire, maillage relâché dans le substrat). Ce dispositif de 900 μm et de 26000 noeuds est étudié plus en détails dans le paragraphe II-B-5.

Contacts/ Courants(A)	1	2	3	4	5	6	7	8
Avec G-R	$2.11 \cdot 10^{-7}$	$3.65 \cdot 10^{-5}$	$1.94 \cdot 10^{-4}$	$2.94 \cdot 10^{-2}$	$2.25 \cdot 10^{-6}$	$2.92 \cdot 10^{-2}$	$1.57 \cdot 10^{-6}$	$2.71 \cdot 10^{-5}$
Σ Courants	$2.63 \cdot 10^{-06}$							
Sans G-R	$6.93 \cdot 10^{-9}$	$2.08 \cdot 10^{-6}$	$8.48 \cdot 10^{-6}$	$3.08 \cdot 10^{-2}$	$9.14 \cdot 10^{-7}$	$3.08 \cdot 10^{-2}$	$1.61 \cdot 10^{-6}$	$1.49 \cdot 10^{-6}$
Σ Courants	$1.95 \cdot 10^{-11}$							

Résultats pour les dispositifs de grande taille (maillage relâché):

Avec G-R	$2.67 \cdot 10^{-9}$	$5.37 \cdot 10^{-5}$	$2.68 \cdot 10^{-3}$	$1.82 \cdot 10^{-2}$	$2.78 \cdot 10^{-4}$	$1.44 \cdot 10^{-2}$	$1.30 \cdot 10^{-7}$	$8.10 \cdot 10^{-4}$
Σ Courants	$1.03 \cdot 10^{-04}$							

Tableau I-10: Résultats et précisions obtenus avec le simulateur IMPACT3

Avec la prise en compte des générations-recombinaisons, le courant parasite est trop faible et devient inférieur à la précision du calcul, traduite par la somme totale des courants. La précision encore plus faible pour le dispositif de grande taille ($t = 0.08\text{ms}$) indique que le relâchement du maillage est en partie responsable de ces erreurs.

L'utilisation d'une méthode couplée avec générations-recombinaisons en transitoire sur de grands dispositifs est satisfaisante en termes de précision si l'étude porte uniquement sur les courants les plus importants. Les analyses dans les paragraphes II et III font coexister des courants importants et des courants parasites qui sont au maximum, sans G-R, encore vingt fois plus faibles que les courants maximaux. La précision peut être obtenue pour tous les courants par deux moyens:

□ La première méthode est de raffiner le maillage 2D pour diminuer l'erreur de discrétisation. La simulation est alors plus proche de la réalité, et la restriction des surfaces de chaque domaine rectangulaire autorise un calcul des composantes de générations-recombinaisons plus précis (cf équations discrétisées, paragraphe I-B-1). Cependant, la méthode étant couplée, l'augmentation du nombre de noeuds aboutit à une augmentation trois fois plus importante du rang du jacobien à inverser. Par ailleurs, la méthode de Newton-Raphson converge plus difficilement avec la prise en compte de la génération-recombinaison. Comme le solveur itératif utilise comme solution initiale la solution fournie par la dernière itération de Newton-Raphson, sa convergence sera également plus difficile. Très rapidement, ces deux effets augmentent le temps de simulation et diminuent sa robustesse, ce qui rend le simulateur inutilisable pour tester des dispositifs en grand nombre.

□ La seconde méthode consiste à supprimer les effets de générations-recombinaisons. La méthode de Newton-Raphson est plus robuste, et les matrices à inverser sont plus restreintes. Une comparaison en termes de nombre d'itérations de Newton Raphson et de nombre d'itérations solveur est donnée pour la simulation du dispositif de $200\mu\text{m}$ (14000 noeuds), pour cinq pas de temps rapprochés dans un intervalle où les tensions varient fortement (zone de "flyback" définie dans le paragraphe II-B-5). Les cinq pas de temps sont égaux dans l'intervalle $[0.4348\text{ms}, 0.4363\text{ms}]$. Les résultats sont résumés dans le tableau I-11.

	Avec G-R					Sans G-R				
Pas de temps	1	2	3	4	5	1	2	3	4	5
N.I.N.R	>8	>8	>8	>8	>8	5	5	4	4	5
N.M.I.S	6000	4500	3000	4000	3000	1000	1100	1100	900	800

Tableau I-11: Evolution des ressources utilisées par IMPACT selon les modèles employés.

Avec:

N.I.N.R: nombre d'itérations de Newton Raphson pour traiter un pas de temps.

N.M.I.S: nombre moyen d'itérations de solveur pour chaque itération de Newton Raphson.

En termes d'itérations, le gain de vitesse peut donc dépasser un facteur 10 pour ce dispositif de taille moyenne. Le choix de supprimer la génération-recombinaison donnant, outre la vitesse décrite dans le tableau, une précision meilleure que 1% pour n'importe quel courant, il sera adopté pour les simulations transitoires.

I-D Démarche adoptée pour les dispositifs de grande taille.

I-D-1 La simulation de procédés et le compromis taille-précision.

I-D-1.a IMPACT 4 et les autres simulateurs de procédés.

Historiquement, la simulation bidimensionnelle de technologies a débuté en 1978 avec le simulateur SUPREM. Ce type de simulation présente comme différence principale avec la simulation de dispositifs la variation du domaine de simulation avec le temps (croissances d'oxyde, gravures...). La méthode des éléments finis se prête particulièrement bien à ce type de simulations, grâce aux types des variables (concentrations d'impuretés) utilisées et permet un raffinement éventuel du maillage. Testée avec succès pour des éléments rectangulaires et triangulaires, cette méthode est appliquée au simulateur IMPACT 4 depuis 1990 [39][40]. L'interface entre le maillage triangulaire utilisé par ce simulateur et le maillage rectangulaire appliqué pour la simulation du dispositif permet l'utilisation d'IMPACT 4 pour obtenir les distributions d'impuretés dans un domaine avant la simulation électrique.

I-D-1.b Compromis des dimensions.

Deux problèmes se posent pour la simulation de dispositifs de grandes tailles:

□ Dans le domaine de simulation électrique doivent coexister des motifs n ou p de faibles dimensions: la longueur de canal d'un transistor obtenu par double diffusion est de l'ordre de 0.5 μm [41] et deux régions n et p obtenues par double diffusion sont localisées sur une profondeur de 0.8 μm . De même, la largeur de base d'un transistor I2L n'excède pas 0.5 μm [42], et demande un maillage triangulaire serré pour obtenir un profil de dopants fidèle à la réalité. Le maillage triangulaire conséquent ne peut être simultanément adapté à de telles précisions et à des dispositifs de plusieurs centaines de μm de longueur.

□ Outre la précision de la simulation de procédés, le nombre prohibitif de noeuds correspondant pose des problèmes de temps de simulation et de robustesse.

La simulation de procédé technologique d'un domaine de grande taille n'est donc réalisable qu'en découpant le domaine total en sous-domaines dont seules les parties critiques seront

simulées. La simulation pour une technologie d'un ensemble de motifs bidimensionnels permettra de créer une bibliothèque bidimensionnelle caractéristique de cette technologie.

I-D-2 Le simulateur de dispositifs IMPACT 3 appliqué aux grands dispositifs.

Les domaines 2D issus de la simulation de procédés sont insérés dans un domaine bidimensionnel D pour la simulation de dispositifs dont les dimensions x et y peuvent atteindre 1mm [43]. Connaissant la taille de chaque composant 2D à ramener, l'utilisateur fixe les coordonnées suivant x de ce composant dans le domaine D . Les coordonnées utilisées pour la description des points clés et la génération du maillage (localisation x et y des jonctions, description de la surface) sont adaptées au nouveau domaine. Le profil du maillage rectangulaire créé doit être adapté au type de simulation électrique envisagée. La simulation de propagation de porteurs sur un large substrat requiert par exemple la création de nouveaux points clés et l'ajustement du pas de maillage pour minimiser l'erreur de discrétisation commise dans l'épaisseur du substrat. Par contre, la simulation de portes I2L complexes demande un relâchement du maillage suivant "x" et un ajustement plus fin en "y" pour garantir une précision de calcul sur les gains de bipolaires verticaux. La qualité du maillage est traduite par la conservation du courant à l'issue de la simulation du dispositif.

Enfin, les concentrations aux points du maillage D sont calculées par interpolation des concentrations du maillage triangulaire de chaque domaine de la bibliothèque 2D. Cette interpolation est également utilisée pour les points de D situés entre les domaines, tandis que la concentration de substrat supposée commune pour tous les domaines est extrapolée dans D . La figure I-16 résume la démarche effectuée.

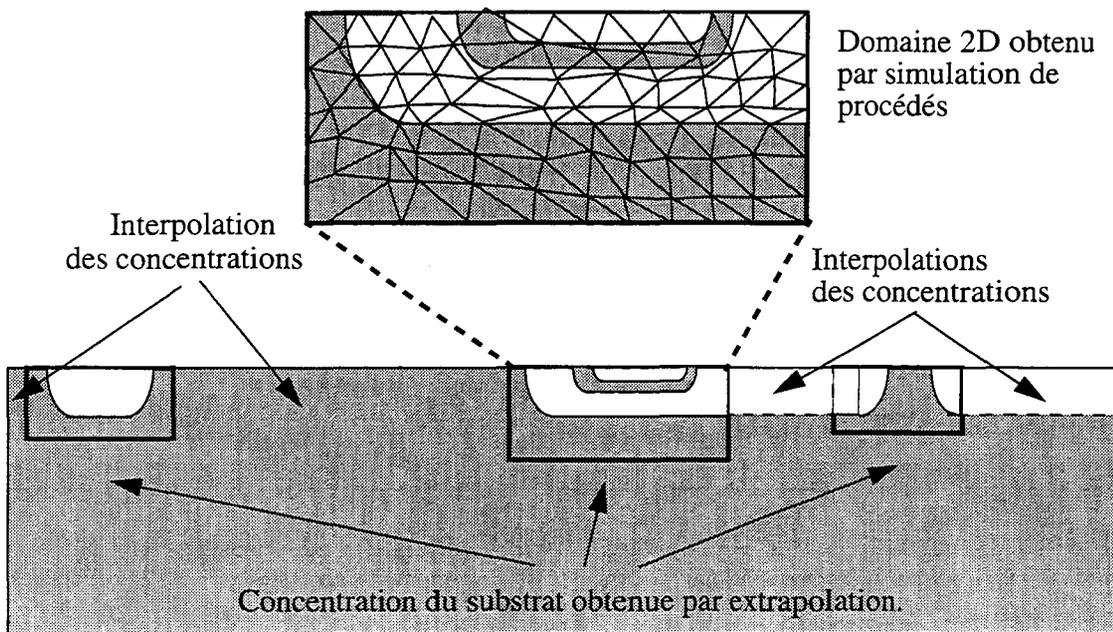


Figure I-16: schéma d'insertion des domaines 2D dans un domaine commun de simulation.

Cette démarche sera la principale méthode utilisée dans les deux parties suivantes pour la simulation de dispositifs de puissance et de dispositifs I2L. Elle permet de réutiliser un nombre limité de composants 2D issus de la simulation de technologie pour créer n'importe quel dispositif. La création d'une bibliothèque 2D pour une technologie est la seule étape de simulation de procédé, et l'étude électrique de variations layout se ramène à un simple déplacement des composants 2D dans le domaine D .

Bibliographie du chapitre I.

- [1] P. H. Bricout, "Contribution à l'Etude de Dispositifs NMOS Submicroniques par les Méthodes de Monte Carlo et de Dérive-Diffusion", Thèse de Doctorat en Electronique, Université des Sciences et Techniques de Lille, Novembre 1994.
- [2] G. Baccarani, M. Rudan, R. Guerrieri, P. Ciampolini, "Physical Models for Numerical Device Simulation", Process and Device Modeling, W. L. Engl Editor, 1986.
- [3] C. Jacoboni, P. Lugli, "The Monte Carlo Method for Semiconductor Device Simulation", Computational Microelectronics, Springer-Verlag Wien New York, 1989.
- [4] W. Fawcett, A. D. Boardman, S. Swain, "Monte Carlo Determination of Electron Transport Properties in Gallium Arsenide", J. Phys. Chem. Solids, Vol. 31, 1970.
- [5] R. Stratton, "Diffusion of Hot and Cold Electrons in Semiconductor Barriers", Phys. Rev., Vol. 126, 1962.
- [6] A. Schenk, W. Fichtner, "Physical Models for the Drift-Diffusion Approach to Silicon Device Simulation", technical report No. 92/22, ETH-Zürich.
- [7] S. Selberherr, "Analysis and Simulation of Semiconductor Devices", Springer-Verlag Wien New York, 1984.
- [8] K. M. Cham, S-Y Oh, D. Chin, J. L. Moll, "Computer-Aided Design and VLSI Device Development", Kluwer Academic Publishers, 1986.
- [9] G. D. Smith, "Numerical Solution of Partial Differential Equations: Finite Difference Method", Oxford Applied Mathematics and Computing Science Series, Second Edition.
- [10] J. A. Greenfield, R. W. Dutton, "Non-Planar VLSI Device Analysis Using the Solution of Poisson's Equation", IEEE Transactions on Electron Devices, Vol. 27, No. 8, Aug 1980.
- [11] O. C. Zienkiewicz, "The Finite Element Method", Mac Graw-Hill, 1971.
- [12] G. Dhatt, G. Touzot, "Une présentation de la méthode des éléments finis", Collection Université de Compiègne, Deuxième édition, 1979.
- [13] J. F. Bürgler, H. Dettmer, C. Riccobene, W. M. Coughran, Jr., W. Fichtner, "Combined Device-Circuit Simulation for Advanced Semiconductor Devices", technical report No. 91/11, ETH-Zürich.
- [14] F. Clément, "Computer Aided Analysis of Parasitic Substrate Coupling in Mixed Digital-Analog CMOS Integrated Circuits", thèse 1449, Ecole Polytechnique Fédérale de Lausanne, 1995.
- [15] D. Allstot, "Simulation of Substrate Coupling in Mixed-Mode IC's", Intensive Summer Course on "Low-Noise in Analog and Mixed-Mode IC Design", EPFL-Lausanne, June 28 - July 2, 1993.

- [16] N. K. Verghese, T. J. Schmerbeck, D. J. Allstot, "Simulation Techniques and Solutions for Mixed-Signal Coupling in Integrated Circuits", Kluwer Academic Publishers, 1995.
- [17] D. L. Scharfetter, H. K. Gummel, "Large-Signal Analysis of a Silicon Read Diode Oscillator", IEEE Transactions on Electron Devices, Vol. 16, No. 1, Jan. 1964.
- [18] H. Mathieu, "Physique des Semiconducteurs et des composants électroniques", Edition Masson, 1987.
- [19] S. M. Sze, "Physics of Semiconductor Devices", édition J. Wiley-Interscience Publication, seconde édition, 1981.
- [20] E. Robilliart, "Développement de Modèles Non-Quasi-Statiques MOS et Bipolaires: Application à l'Analyse des Effets de Propagation de Charges", thèse de doctorat en Electronique, Université des Sciences et Techniques de Lille Flandres-Artois, Décembre 1996.
- [21] H. C. de Graaff, F. M. Klaassen, "Compact Transistor Modelling for Circuit Design", Springer-Verlag Wien New York, Computational Microelectronics, 1989.
- [22] J. G. Fossum, "Computer Aided Numerical Analysis of Silicon Solar Cells", Solid-State Electronics, Vol. 19, 1976.
- [23] W. Shockley, W. T. Read, "Statistics of the Recombinations of Holes and Electrons", Physical Review 87, No. 5, 1952.
- [24] S. Villa, A. L. Lacaita, L.M. Perron and R. Bez, "A Physically-Based Model of the Effective Mobility in Heavily-Doped n-MOSFET's", IEEE Transactions on Electron Devices, Vol. 45, No.1, Jan 1998.
- [25] H. C. Wu, J. B. Kuo, "A Compact Velocity-Overshoot Model for Deep-Submicron Bipolar Devices Considering Energy Transport", IEEE Transactions on Electron Devices, Vol. 45, No.2, Feb. 1998.
- [26] Deok-Su Jeon, D. E. Burk, "A Temperature-Dependent SOI MOSFET Model for High-Temperature Application (27°C-300°C)", IEEE Transactions on Electron Devices, Vol. 38, No. 9, September 1991.
- [27] S. Selberherr, "MOS Device Modeling at 77 K", IEEE Transactions on Electron Devices, Vol. 36, No. 8, August 1989.
- [28] S. M. Sze, "VLSI Technology", International Student Edition, 1983
- [29] Yun Leu, A. Neugroschel, "Minority-Carrier Transport Parameters in Heavily Doped p-Type Silicon at 296 and 77 K", IEEE Transactions on Electron Devices, Vol. 40, No. 10, October 1993.
- [30] L. Nagel, "SPICE2: a Computer Program to Simulate Semiconductor Circuits", Memo ERL-M520, Dept. Elect. and Computer Science, University of Berkeley, 1975.
- [31] J. W. Demmel, J. R. Gilbert, X. S. Li, "SuperLU User's Guide", University of California

Freeware, Berkeley, February 4, 1997.

[32] R. Dias da Cunha, T. Hopkins, "PIM2.0: the Parallel Iterative Methods package for Systems of Linear Equations", User's Guide.

[33] R. Barrett et al., "Templates for the Solution of Linear Systems: Building Blocks for Iterative Methods".

[34] W. H. Press, S. A. Teukolsky, W. T. Vetterling, B. P. Flannery, "Numerical Recipes in FORTRAN", The Art of Scientific Computing, Second Edition, Cambridge University Press, 1992.

[35] S. Balay, W. Gropp, L. C. McInnes, B. Smith, "PETSC 2.0 Users Manual", Argonne National Laboratory, Mathematics and Computer Science Division, 1997.

[36] T. Skalicky, "LASPack Reference Manual¹²", Dresden University of Technology, Institute for Fluid Mechanics, January 17, 1996.

[37] C. Pommerell, W. Fichtner, "PILS: An Iterative Linear Solver Package for Ill-Conditioned Systems", ETH Zürich, Integrated System Laboratory-Technical Report No. 91/5.

[38] W.D. Joubert, Y. Shen, S. Swift, "Getting Started with PCG", Version 1.0, Los Alamos National Laboratory.

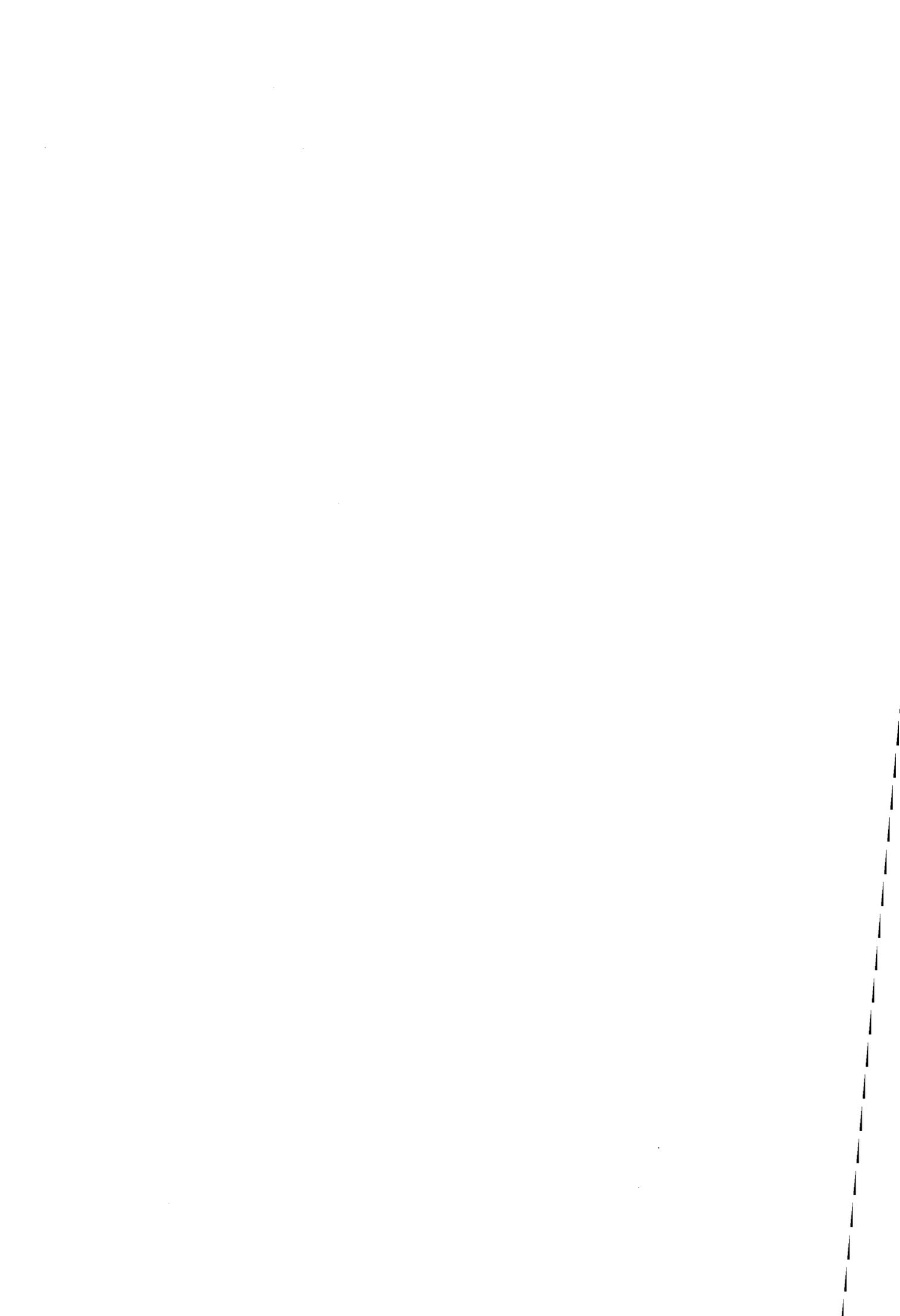
[39] B. Baccus, "Simulation Bidimensionnelle de Technologies Silicium: L'Approche Multi-couche", Thèse de Doctorat en Electronique, Université des Sciences et Techniques de Lille, Mars 1990.

[40] B. Baccus, D. Collard, P. Ferreira, V. Senez, E. Vandebossche, "IMPACT 4 User's Guide", Version 4.7, February 1995.

[41] S. C. Sun, J. D. Plummer, "Modeling of the ON-Resistances of LDMOS, VDMOS and VMOS Power Transistors", IEEE Transactions on Electron Devices, Vol. ED-27, No. 2, Feb. 1980.

[42] PHILIPS-CAEN QuBIC II Process flow - REV 10.0, Mai 1996.

[43] E. Dubois, B. Baccus, D. Collard, D. Morel, "IMPACT 3 User's Guide", Version 1.00, January 1991.



Chapitre II:
Optimisation d'une technologie pour l'intégration de composants de puissance.

II-A Technologies BiCMOS appliquées à la puissance intelligente.

II-A-1 Caractéristiques et compromis des technologies BiCMOS.

Une technologie BiCMOS intègre sur un même substrat des composants MOS et bipolaires[1][2]. Les premières technologies de ce type ont été créées pour la réalisation de mémoires dont le coeur était en CMOS et les amplifications lignes et colonnes en composants bipolaires. Ce type de technologie est couramment dédiée à des applications linéaires rapides, aux réseaux prédifusés, à des coeurs de processeurs, aux circuits de transmission de données, aux circuits mixtes analogiques-numériques[3]. La réalisation d'interrupteurs de puissance à partir de composants bipolaires ou de composants CMOS dont les canaux sont obtenus par double diffusion[4] a permis d'ajouter aux technologies BiCMOS la possibilité d'intégrer des fonctions de puissance.

Les difficultés technologiques d'une technologie BiCMOS sont de deux types:

- L'optimisation de la technologie pour une application CMOS ou une application bipolaire aboutit à des compromis[5].
- Les étapes critiques bipolaires et CMOS sont toutes présentes dans le procédé technologique [6].

D'autre part, plusieurs implantations sont communes aux composants bipolaires et CMOS sur le substrat [7][8][9][10]: implantation unique, par exemple, pour les contacts d'émetteur ou de base des bipolaires et source/drain des nMOS ou pMOS. Les technologies BiCMOS actuelles privilégient soit les performances bipolaires, les circuits CMOS constituant une logique de commande spécifique et restreinte: circuits d'amplification vidéo, circuits pilotes de moteurs, soit l'intégration CMOS comme c'est le cas pour les applications mémoires[11]. Dans ce domaine, l'amplification bipolaire pour les circuits périphériques et tampons reste la plus performante en vitesse (gain de 30%) et en consommation (gain de 25%) [12][13].

Un aperçu des compromis est donné dans le tableau II-1.

CMOS	Bipolaire
Compromis	
Epitaxie mince => isolation optimale entre les dispositifs logiques et meilleure intégration.	* Epitaxie mince si le gain β et la fréquence de transition f_t sont optimisées. * Epitaxie épaisse si la linéarité est recherchée.
Dopage substrat fort ($> 10^{18}$) pour l'isolation	Dopage substrat faible (10^{15}): minimiser les concentrations des collecteurs enterrés.
Étapes basse température: couches localisées; couches surfaciques.	Étapes haute température: épitaxies épaisses, couches plus larges; couches enterrées.

CMOS	Bipolaire
Etapas critiques	
Préparation et croissance de l'oxyde de grille	Ajustement du profil et de la largeur de base: compromis gain, linéarité, perçage.
Ajustement de la tension de seuil.	Résistance de base extrinsèque à minimiser.
Isolation entre dispositifs; insensibilité au latchup.	Capacité Cbc à minimiser.

Tableau II-1: Compromis technologiques en technologie bipolaire.

La gestion de compromis permet d'obtenir des longueurs de grille pour les circuits logiques BiCMOS atteignant en 1998 $0.35\mu\text{m}$, contre $0.18\mu\text{m}$ pour les technologies CMOS.

II-A-2 Les interrupteurs de puissance intégrables en technologies BiCMOS.

Introduits dans les années 1970, les transistors de puissance MOS et leurs dérivés ont progressivement remplacé les transistors bipolaires en raison des avantages suivants: haute impédance d'entrée, vitesse de commutation supérieure et zone électrique d'opération (Safe Operating Area) plus étendue [14]. L'avènement des technologies BiCMOS dans les années 1980 a privilégié l'emploi de ces interrupteurs. Les transistors de puissance seront décrits uniquement pour leurs fonctions d'interrupteurs, les applications analogiques [15] ne faisant pas l'objet de ce travail.

II-A-2.a Le VDMOS et le LDMOS.

La conception des interrupteurs de puissance repose sur le compromis entre les hautes tensions que doivent supporter les transistors à l'état bloqué et les faibles résistances de ces transistors à l'état passant (R_{dsON}) pour minimiser la dissipation thermique [16] [17]. Les transistors de puissance MOS les plus répandus sont les deux transistors à canaux n VDMOS (Vertical Diffused MOS) et LDMOS (Lateral Diffused MOS). Ils offrent l'avantage par rapport à des transistors bipolaires d'offrir une commutation sans injection de porteurs minoritaires, puisque ces commutations ne correspondent pas à des changements de régime de jonctions p-n. Les circuits LDMOS et VDMOS sont donc utilisés pour des applications requérant des temps de basculements rapides, comme les alimentations à découpages [18]. La volonté de diminuer R_{dsON} conduit à construire sur le circuit intégré des structures MOS régulières à partir de motifs de base.

Les coupes bidimensionnelles de deux transistors LDMOS et VDMOS sont représentées respectivement sur les figures II-1.a et II-1.b.

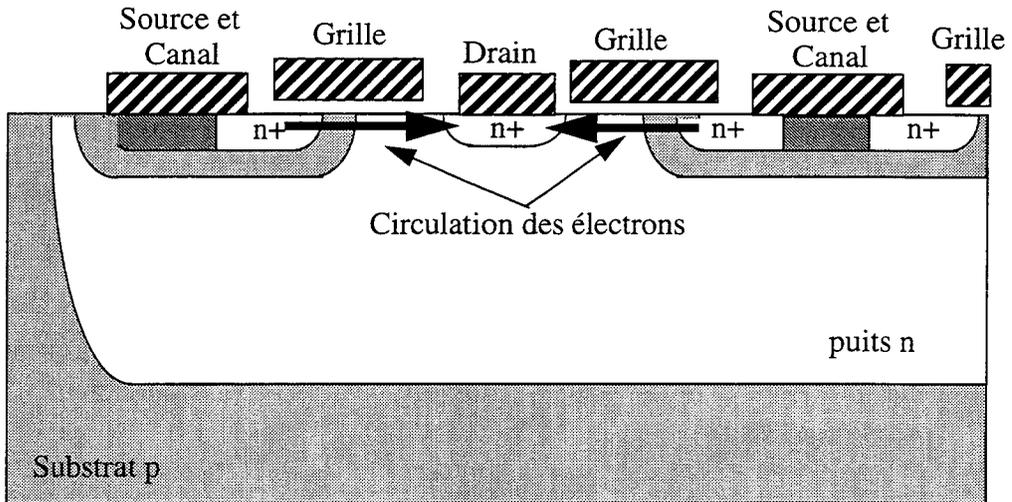


Figure II-1.a: coupe 2D d'un élément de transistor LDMOS

Le cas du LDMOS s'apparente à celui d'une répétition de transistors MOS surfaciques. A l'exception du canal réalisé par double diffusion, permettant de réduire le nombre de contacts de drain, la circulation Source-Drain du courant lors de l'état passant est horizontale.

Le désavantage de ce type de transistor est d'une part la nécessité d'une alternance de contacts (source; drain; source) en surface, ce qui diminue la densité d'intégration du composant, et d'autre part un risque de claquage à des tensions plus faibles, en raison de la proximité du drain n+ autour du canal.

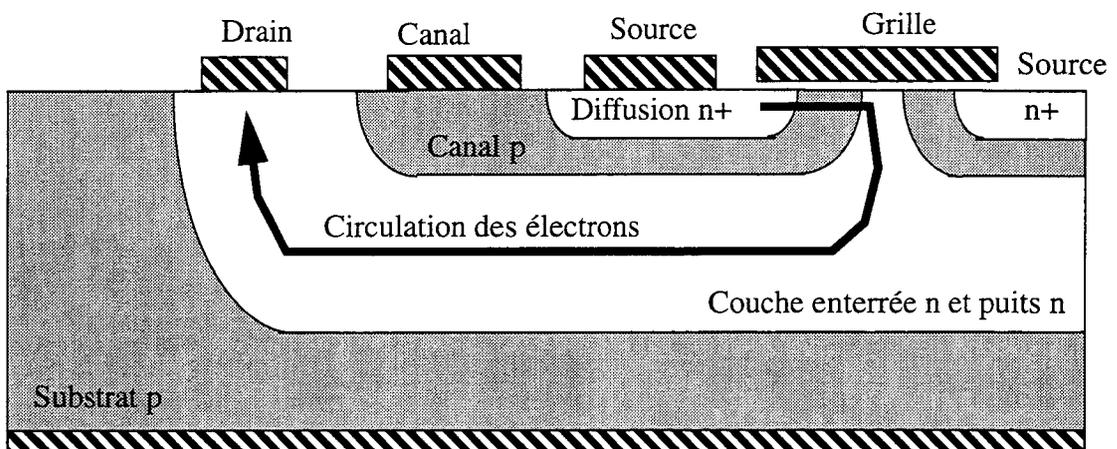


Figure II-1.b: coupe 2D d'un élément de transistor VDMOS

Pour le VDMOS, la circulation source-drain verticale permet de limiter le nombre de contacts de drain. L'augmentation de résistance de drain conséquente est atténuée par l'utilisation de couches enterrées n fortement conductrices. L'augmentation du nombre de canaux en surface privilégie le VDMOS pour les forts courants.

Cependant, une épaisseur d'épithaxie trop importante (typiquement $4\mu\text{m}$) et un faible dopage de puits n peut augmenter la résistance entre le canal de surface et la couche enterrée. Le risque de claquage est plus faible, en général, pour le VDMOS.

Le choix de LDMOS ou VDMOS dépend donc des contraintes imposées par la technologie, et des conditions électriques prévues à l'utilisation. A titre d'exemple, avec une technologie Bi-CMOS PHILIPS, un VDMOS supportant une tension à l'état bloqué de 12V et 200mA à l'état

passant prendra sur le substrat une surface de $900\mu\text{m} \times 560\mu\text{m}$. La taille de ces transistors doit être augmentée lorsque la tension supportée augmente. La conséquence est une détérioration de la conductivité du transistor en mode passant.

II-A-2.b L'IGBT.

L'IGBT (Insulated Gate Base Transistor) résout le compromis entre la tenue en tension et la résistance de l'interrupteur à l'état passant. La tenue en tension étant assurée pour les DMOS par une zone de puits n faiblement dopée au voisinage du canal de surface, l'IGBT conserve cette zone faiblement dopée, mais l'utilise comme base "n" pour la mise en conduction d'un bipolaire PNP. Par ailleurs, la commande est assurée par une capacité limitée, puisqu'elle sert à polariser via un canal restreint la base du PNP. La figure II-2 représente un IGBT latéral.

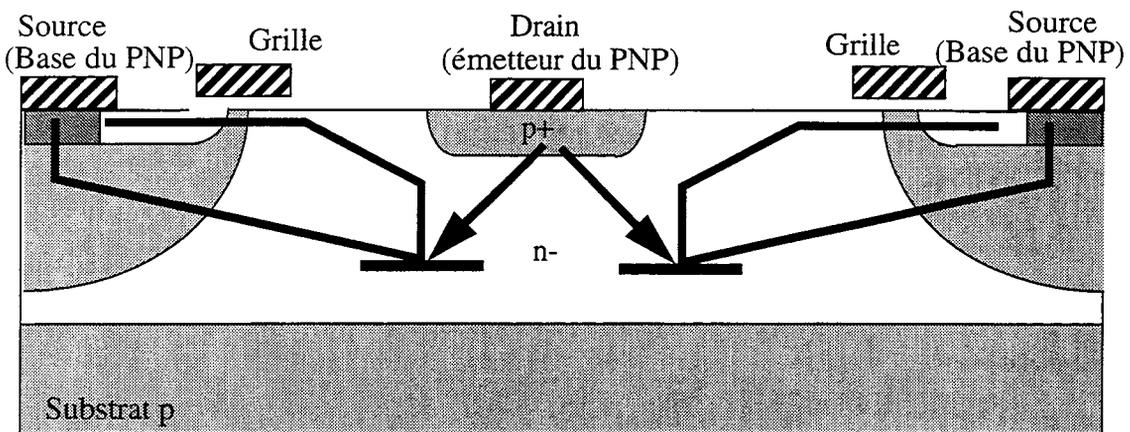


Figure II-2: section d'un IGBT latéral.

Quand la tension de grille dépasse le seuil de conduction, le contact de source polarise donc la base n du PNP. La conduction est donc assurée par un bipolaire et l'intensité peut dépasser 1000A (valeurs en 1997) en version discrète. Comme le contact de source est aussi commun au collecteur du PNP, ce transistor ne sera jamais en régime de saturation profonde, ce qui diminue son temps de coupure. La réduction de ce temps reste limitée par le temps d'évacuation des charges de la base n [19].

L'inconvénient électrique de l'IGBT est donc la coupure temporelle progressive de l'interrupteur, qui se traduit par un bruit incompatible avec des applications comme les alimentations à découpages. Alors que les pertes des DMOS surviennent pendant la conduction, 80% de l'énergie est dissipée par l'IGBT pendant sa commutation. De plus, la fabrication de ce composant requiert des technologies de puissance à larges épitaxies [20]. Elle est encore peu adaptée à l'intégration dans un circuit logique, mais plutôt pour les applications discrètes moyennes puissances [21]. Les domaines concernés sont par exemple ceux des moteurs à vitesse ajustable et de la robotique. L'IGBT est l'interrupteur de puissance le plus prometteur, comme en témoignent les efforts consentis pour améliorer ses propriétés[22][23][24].

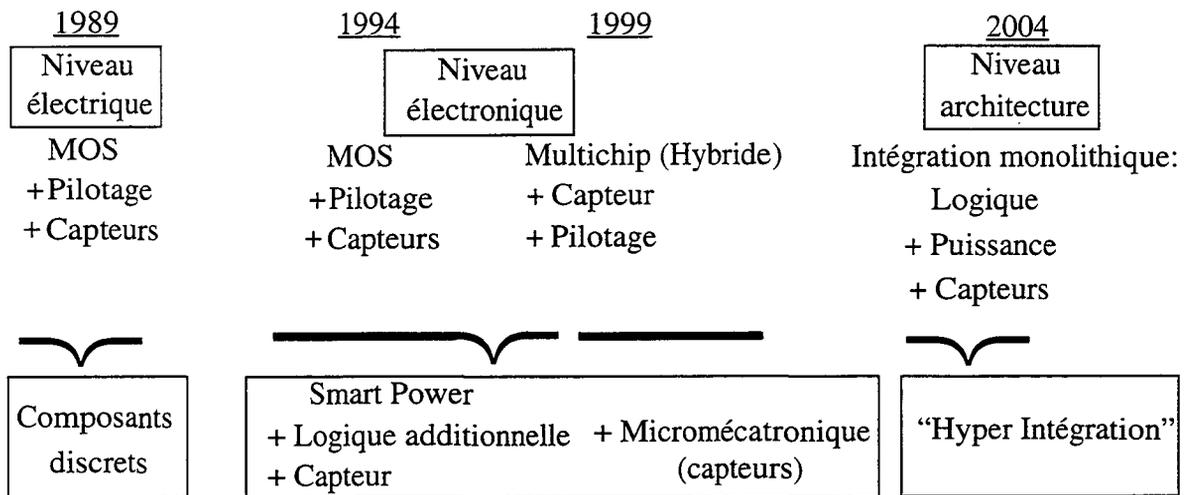
II-A-3 Caractéristiques idéales d'une technologie BiCMOS "SPI" (Smart Power Integration)

L'intégration dans un même système de dispositifs haute et basse puissance suit deux orientations.

II-A-3.a: Les technologies hybrides et intégrées.

L'intégration hybride consiste à créer plusieurs circuits intégrés indépendants. Une partie des modules (IGBT et diodes, par exemple, pour la réalisation d'un convertisseur) concerne uniquement les transistors de puissance. La tendance en 1998 pour les technologies hybrides est de réunir après leur réalisation les puces faibles et fortes puissances dans un même boîtier grâce aux progrès des techniques d'assemblage et de connections.

L'intégration de puissance intelligente (Smart Power Integration, SPI) est apparue à la fin des années 1980 pour les applications de puissance moyenne ne dépassant pas en intensité 100A. Une technologie SPI consiste à intégrer sur le même substrat les transistors de puissance et les circuits logiques de décision. Le défi majeur de ce type de technologie est la coexistence sur un même substrat de transistors DMOS susceptibles de conduire par exemple 1A et de CMOS pour les circuits logiques où les courants de transition ne dépassent pas 100µA. Les transistors LDMOS et VDMOS sont en outre utilisables pour le pilotage de circuits inductifs (moteurs)[25]. Si la coupure en quelques µs de ces transistors est très inférieure à la constante de temps des inductances dans le circuit, il résulte un phénomène de décharge inductive (fly-back) aboutissant à l'injection de porteurs minoritaires (électrons) dans le substrat. Pour des technologies à substrats faiblement dopés (10^{15} atomes par cm^3), les longueurs de recombinaisons des électrons dans le substrat dépassent la centaine de µm. Dans ce cas, la propagation d'électrons minoritaires interagit avec les puits n des dispositifs logiques et perturbe le fonctionnement du circuit. Un tel phénomène sera étudié dans le paragraphe II-B. La tendance à l'intégration de composants très différents est extrapolée par les industriels comme l'indique le schéma ci dessous:



Les technologies Smart Power trouvent leurs applications dans des domaines comme les télécommunications, le secteur automobile ou celui des alimentations.

II-A-3.b Problèmes rencontrés en intégration de puissance.

Une technologie intégrant de façon monolithique des dispositifs micropuissance et moyenne puissance doit être caractérisée par les exigences suivantes:

- Nécessité de tensions de claquage élevées pour les interrupteurs de puissance.
- Isolation des transistors de puissance par rapport à la circuiterie logique.
- Compatibilité des tensions de seuils entre les DMOS et les MOS des circuits logiques.
- Densité d'intégration des dispositifs logiques.

Si les technologies BiCMOS se prêtent facilement, en raison de leur nombre de masques (couches enterrées des bipolaires pour les drains des VDMOS; implantations de surface des CMOS pour la création des canaux par double diffusion), à une évolution vers l'intégration de composants de puissance, leurs faibles dopages de substrat pour privilégier les propriétés des bipolaires les rendent mal adaptées à l'immunité contre le phénomène de flyback. La création complète d'une technologie "SPI" où la linéarité des bipolaires n'est pas requise peut s'inspirer de procédés à haute intégration (VLSI) [26][27][28]. L'isolation entre portes logiques pour ces procédés contribuera en effet à l'isolation des composants de puissance et à la limitation de propagation des porteurs minoritaires. Un exemple de performances, fourni par Motorola (1998)[29], est la réalisation de DMOS de puissance pilotant des intensités de 5 à 7 Ampères, avec une tenue en tension entre 15V et 80V et une résistance R_{dsON} de 5 m Ω . Le prix à payer pour atteindre ces performances est une longueur de grille de 1.7 μm . En 1998, l'intégration de puissance n'est pas systématiquement choisie pour des raisons économiques. Le choix de systèmes multipuces reste d'actualité, lorsqu'il est plus performant et moins cher.

II-A-3.c Méthodes d'isolations.

Trois stratégies sont suivies pour l'isolation entre les dispositifs faibles et fortes puissances.

1- Protection locale des dispositifs de puissance.

La protection locale consiste à empêcher localement les dispositifs de puissance d'émettre des porteurs minoritaires, au prix d'une diminution de leur efficacité. Le phénomène de flyback conduisant en effet la diode formée par le substrat p et les couches enterrées n à être polarisée en direct, la récupération des électrons peut être effectuée de deux façons différentes. Dans un premier cas, l'efficacité de collection de la diode de surface formée par le puits n et le canal p est privilégiée. Cette opération est réalisée en réduisant la couche enterrée de drain pour le cas du VDMOS, et par une extension géométrique de la taille du canal de surface. La seconde façon est d'isoler totalement le transistor de puissance dans un caisson n. Ces deux méthodes, représentées sur les figures II-3.a et II-3.b, présentent chacune des désavantages.

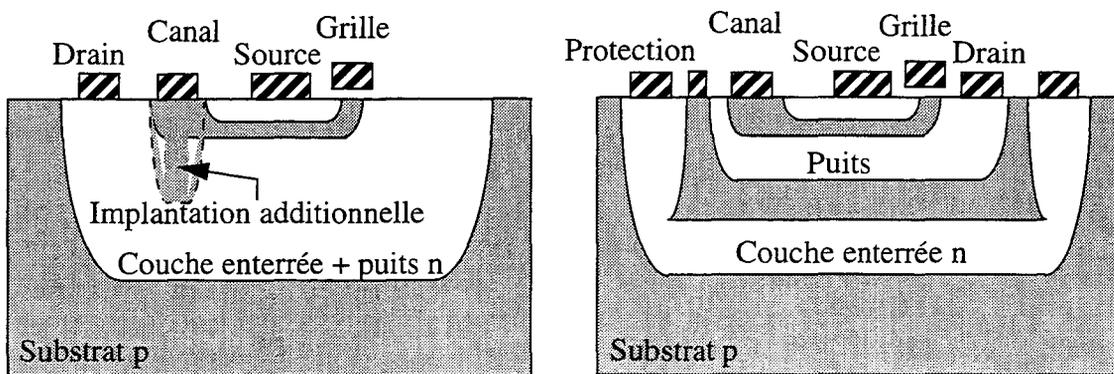


Figure II-3.a: VDMOS avec canal élargi

Figure II-3.b: LDMOS protégé par caisson n

La méthode privilégiant la diode de canal soulève deux problèmes: la résistance de drain, et donc la résistance du transistor à l'état passant augmentent à cause de la réduction de la couche enterrée. D'autre part, l'amélioration des propriétés d'injection dans le canal p aboutit à améliorer l'efficacité du transistor bipolaire horizontal formé par les couches enterrées n, le canal p et la source n. Lors de la commutation vers l'état coupé, cette circulation parasite forme un courant résiduel qui diminue la qualité de commutation des transistors DMOS.

L'isolation dans un caisson n exige, en technologie de puissance intelligente ou pour une tech-

nologie BiCMOS usuelle, de proscrire l'usage de VDMOS. Dans ce cas, l'utilisation obligée d'une couche enterrée profonde rendrait impossible l'isolation du transistor. Le recours aux LDMOS peut conduire à augmenter la surface du composant de puissance pour obtenir les mêmes performances électriques que pour le VDMOS. En effet, la nécessité d'implantations additionnelles pour augmenter la tension de claquage (20 Volts typiquement) s'accompagne d'une diminution de la densité d'intégration. D'autre part, la cohabitation de deux transistors LDMOS isolés par caisson peut poser des problèmes de sensibilité au latchup [26][30] par couplage entre le caisson de protection et le drain n du dispositif de puissance.

2- Protection par anneaux de garde.

Le second type de protection laisse inchangés les composants de puissance ainsi que les blocs de décision logique. Comme la polarisation des diodes de substrat conduit à l'injection d'électrons vers les dispositifs adjacents, la méthode employée est de récupérer ces électrons par des collecteurs entourant les dispositifs logiques ou les composants de puissance. Si elle ne change pas les propriétés des composants, la méthode demande par contre une intervention du concepteur lors de l'organisation des blocs sur la surface de silicium pour la création de ces anneaux de garde. Ce type de protection, très utilisé en industrie [31][32] est largement développé dans le paragraphe II-B. La modélisation électrique pour une prédiction théorique de l'efficacité des anneaux de garde est faisable pour des technologies CMOS utilisant des substrats fortement dopés [33][34], mais l'étude de ces efficacités en technologies BiCMOS repose sur la simulation numérique[35]. La méthode d'isolation par anneaux de garde offre l'avantage de laisser inchangée la technologie, alors que d'autres techniques utilisées pour écranter la propagation des électrons impliquent des modifications plus coûteuses [36] [37][38].

3- Protection locale des dispositifs logiques.

Une stratégie applicable à la conception de bibliothèques logiques standards [39] consiste à intégrer sur le puits n contenant les dispositifs logiques une distribution de contacts qui protègent les composants micropuissance en récupérant les électrons collectés par le puits. La densité de contacts, évaluable en fonction de la technologie [40], diminue la surface utile pour l'intégration de composants dans le puits. De plus, la localisation de ces contacts module la sensibilité des circuits au phénomène de latchup. Cette méthode est également étudiée dans le paragraphe II-B.

II-B Etude d'une technologie BiCMOS intégrant puissance et logique.

Initialement conçue pour des applications vidéo (épitaxie épaisse; substrat faiblement dopé), la technologie silicium BiCMOS BiMOS.1 de PHILIPS-Caen dispose des étapes de masquages nécessaires pour la réalisation de VDMOS [9]. L'utilisation de ces interrupteurs de puissance pour le pilotage de circuits inductifs demande donc une étude de structures d'isolations. En effet, l'interaction entre les VDMOS et les dispositifs faibles puissance (phénomène de diaphnie substrat, "substrate-crosstalk") a posé expérimentalement des problèmes. La simulation bidimensionnelle de deux structures de tests basées sur la protection par anneaux de garde sera comparée à des mesures statiques pour valider le fonctionnement du simulateur. En régime statique, l'interaction VDMOS-Puits n sera étudiée en polarisant le drain des VDMOS pour que des électrons soient injectés dans le substrat p.

II-B-1 Simulations statiques de l'efficacité des différentes structures.

II-B-1.a Description des structures de tests.

Les deux structures de tests A et B dont les sections 2D sont représentées sur les figures II-4 et II-5 sont conçues pour mettre en évidence deux phénomènes électriques de protection. En pratique, ces deux structures ont été fabriquées avec des VDMOS composés de motifs périodiques analogues à ceux de ces deux figures.

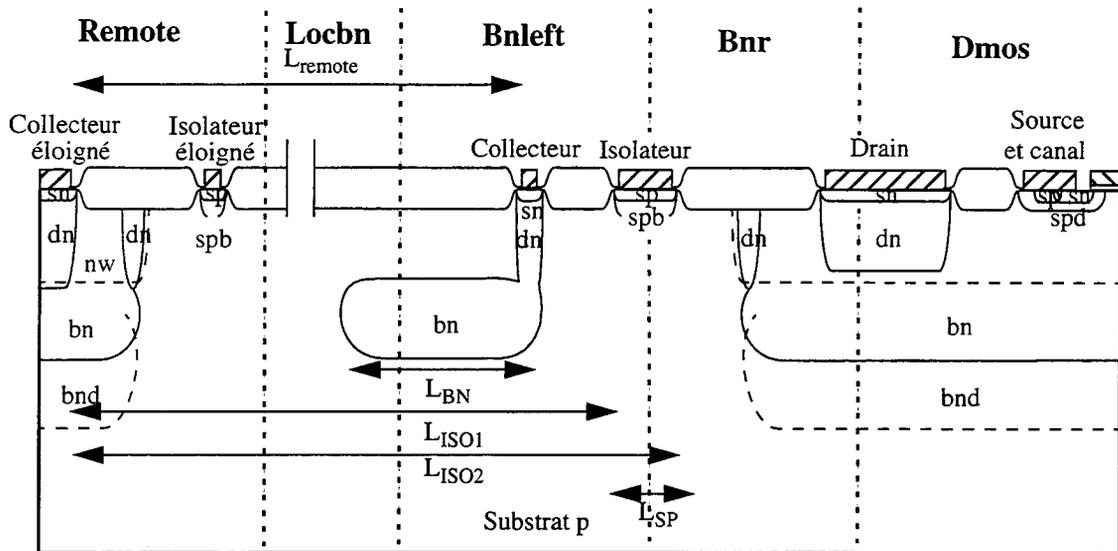


Figure II-4: structure de test A

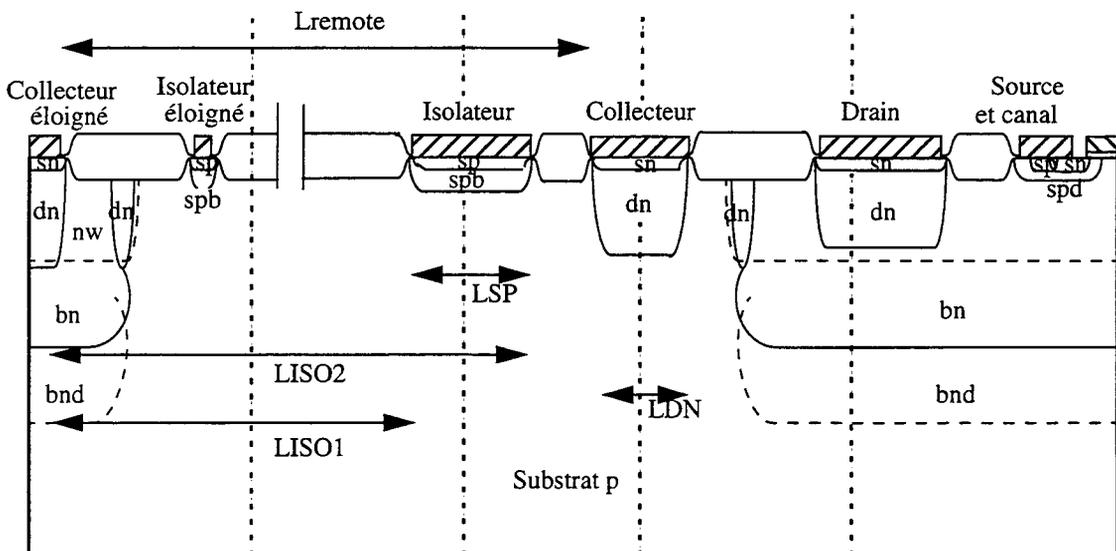


Figure II-5: structure de test B

La structure A contient un transistor VDMOS protégé par deux anneaux concentriques. L'anneau p (contact formé par les diffusions SP et SPB) privilégie la diode de surface formée par le substrat et l'ensemble des diffusions BN, BND, DN formant le drain. Le second anneau n constitue un collecteur enterré (SN, DN, BN) récupérant également les porteurs injectés par

le VDMOS dans le substrat. Le collecteur éloigné modélise un puits n contenant des circuits logiques et susceptible de collecter les électrons transportés dans le substrat. Sur le circuit de test, ce collecteur est un autre VDMOS.

La structure B utilise le même VDMOS. L'anneau de garde adjacent est un collecteur n (SN, DN) qui privilégie la collection des électrons venant du VDMOS. L'utilité du second anneau de garde se ramène alors à la prise de contact du substrat p, et le même puits servant à la collection d'électrons est placé à gauche du dispositif 2D. En utilisant les possibilités du simulateur IMPACT3, la longueur L est ajustable pour étudier les effets de propagation d'électrons en fonction de la distance.

Créée en s'inspirant des deux structures de tests précédentes, la configuration C n'a pas été réalisée, mais sera étudiée en simulation pour distinguer sur un plus large spectre les effets de protection (Figure II-6).

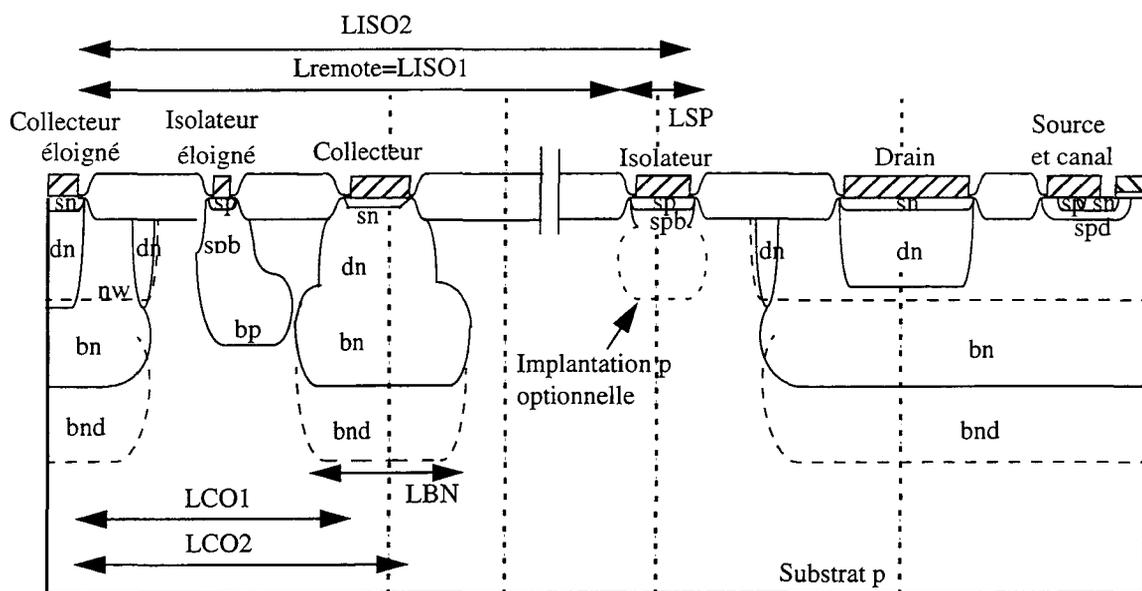


Figure II-6: structure de test C

Cette structure est caractérisée par un collecteur n profond formé par les couches enterrées, et situé à proximité du puits n à protéger.

Les séparations en pointillés correspondent au découpage en différents domaines afin d'obtenir des résultats précis de simulations de procédés. A titre d'exemple, les coupes 2D résultant de ces simulations sont données pour la structure A sur les figures II-7.a, II-7.b, II-7.c, II-7.d et II-7.e, respectivement pour les sections "remote", "locbn", "bnleft", "bnr" et "dmos".

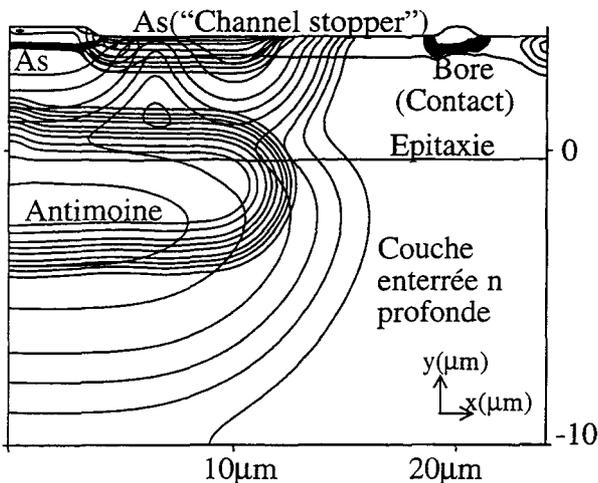


Figure II-7.a: simulation de process n°1

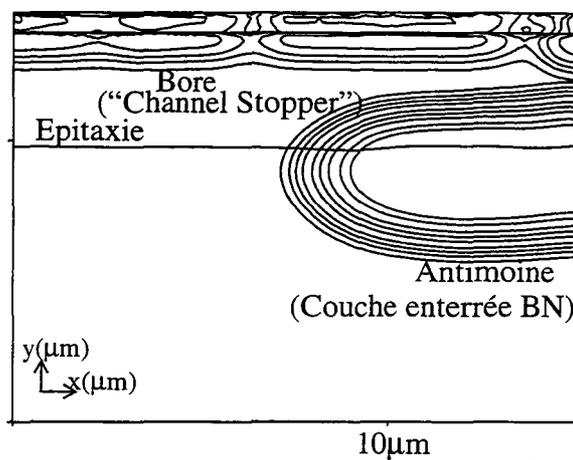


Figure II-7.b: simulation de process n°2

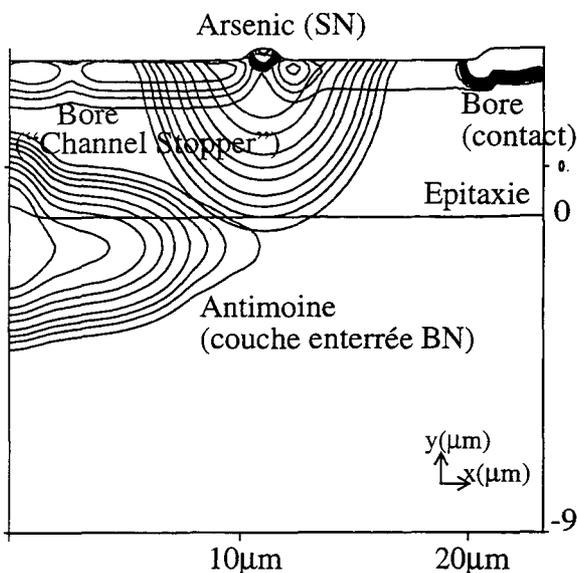


Figure II-7.c: simulation de process n°3

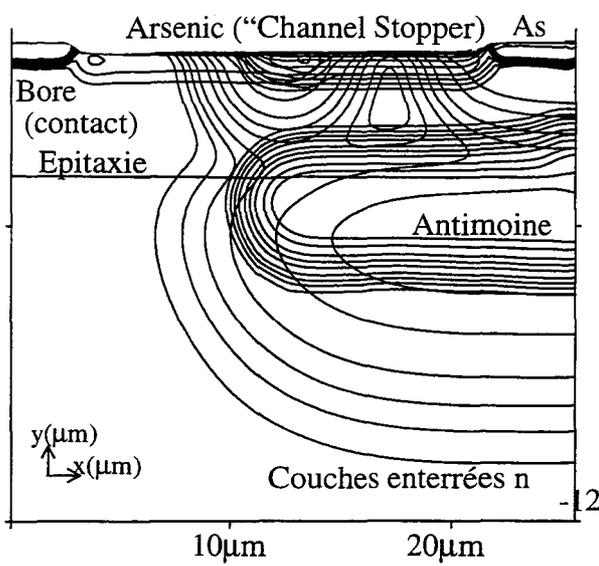


Figure II-7.d: simulation de process n°4

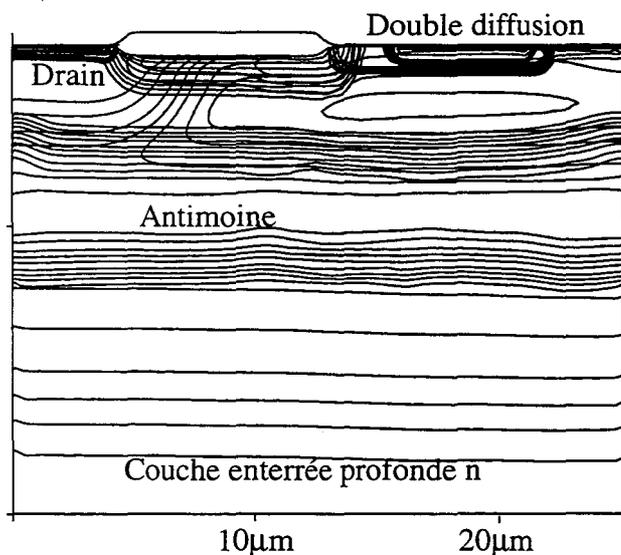


Figure II-7.e: simulation de process n°5 (DMOS)

Les mesures sur les deux structures sont faites en polarisant en direct la diode de substrat. Les simulations des dispositifs de tests consisteront à appliquer sur le drain du VDMOS une tension négative. Les autres contacts sont laissés à la masse. En effet, la polarisation des puits n à la tension d'alimentation 5V aboutit à l'augmentation de la zone de déplétion de la jonction entre le puits et le substrat, mais la taille de cette zone de déplétion demeure très faible par rapport aux longueurs séparant les dispositifs. Les résultats de simulation ont fourni des différences négligeables lorsque les anneaux de garde et les puits collecteurs sont polarisés à 5V. A titre d'exemple, les mesures statiques qui ont permis également d'analyser ce phénomène ont donné les résultats apparaissant sur la figure II-8.

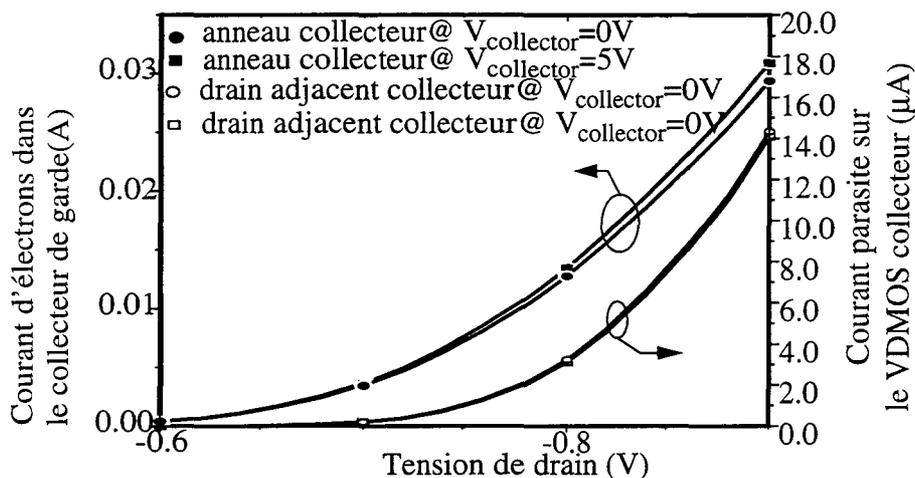


Figure II-8: Evolution des courants en fonction de la polarisation des collecteurs

Dans la suite, les simulations, sauf précision contraire, sont basées sur la polarisation suivante:

Puits n	Contact substrat éloigné	Anneau de garde n	Anneaux de garde p	Drain du VDMOS	Source et Canal du VDMOS	Grille du VDMOS
0V	0V	0V	0V	0 -> -1V	0V	0V

La largeur z du domaine 2D n'est qu'un facteur multiplicatif pour la simulation et sera fixée pour les simulations statiques à 1µm.

II-B-1.b Profondeur de substrat simulable pour le crosstalk.

Etant donné que la symétrie aux interfaces du domaine est assurée par des conditions de flux nul pour le champ électrique et les densités de courants, la sous-estimation de la profondeur de substrat dans laquelle se propagent les électrons émis par le VDMOS conduit à une sous-estimation du courant parasite atteignant le puits n. Sur les figures II-9.a, II-9.b et II-9.c, la modulation des lignes de courants en fonction des épaisseurs de substrat choisies pour la simulation disparaît pour des épaisseurs dépassant 300µm, valeur minimale requise pour la suite des simulations. Les tests ont été faits pour la structure A.

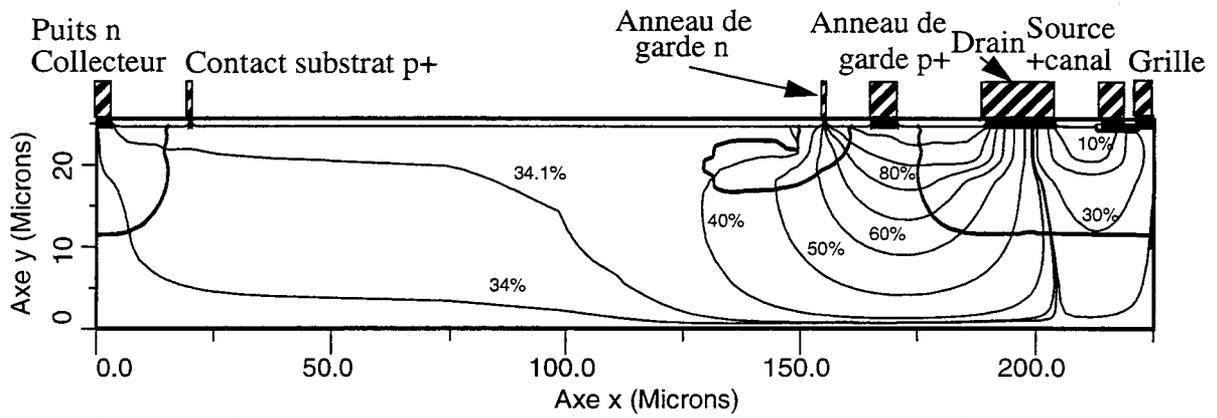


Figure II-9.a: profil des lignes de courant d'électrons pour un substrat de 25 μm de profondeur

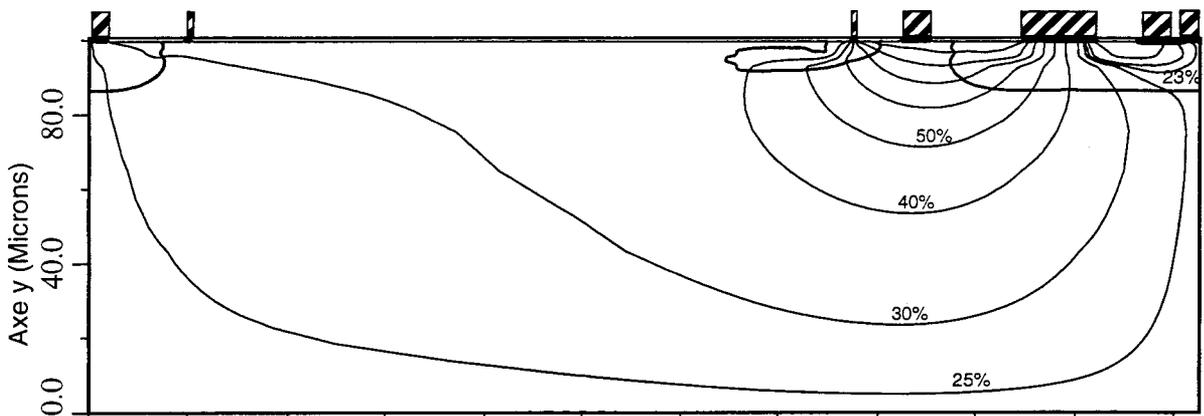


Figure II-9.b: profil des lignes de courant d'électrons (substrat de 100 μm de profondeur)

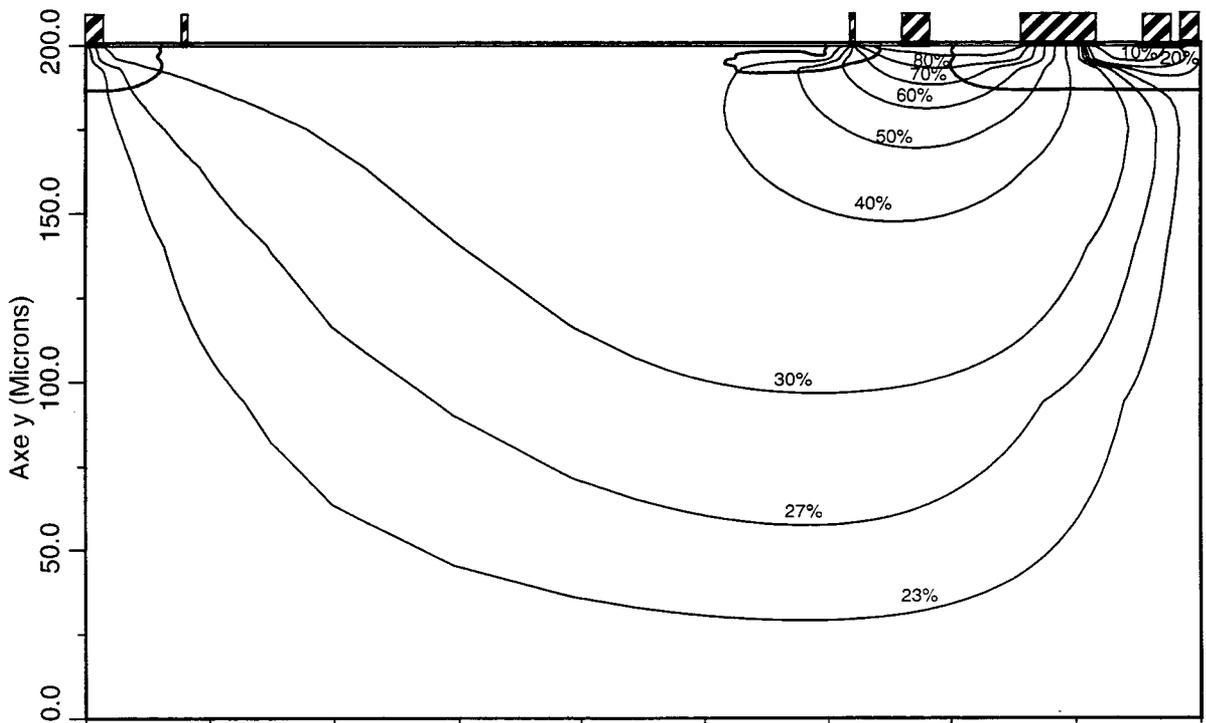


Figure II-9.c: profil des lignes de courant d'électrons (substrat de 200 μm de profondeur).

La figure II-10 affiche la valeur des courants caractéristiques correspondants. Si le courant de drain du VDMOS varie peu en fonction de la profondeur du domaine, il n'en est pas de même pour le courant parasite qui sera récupéré par le puits n.

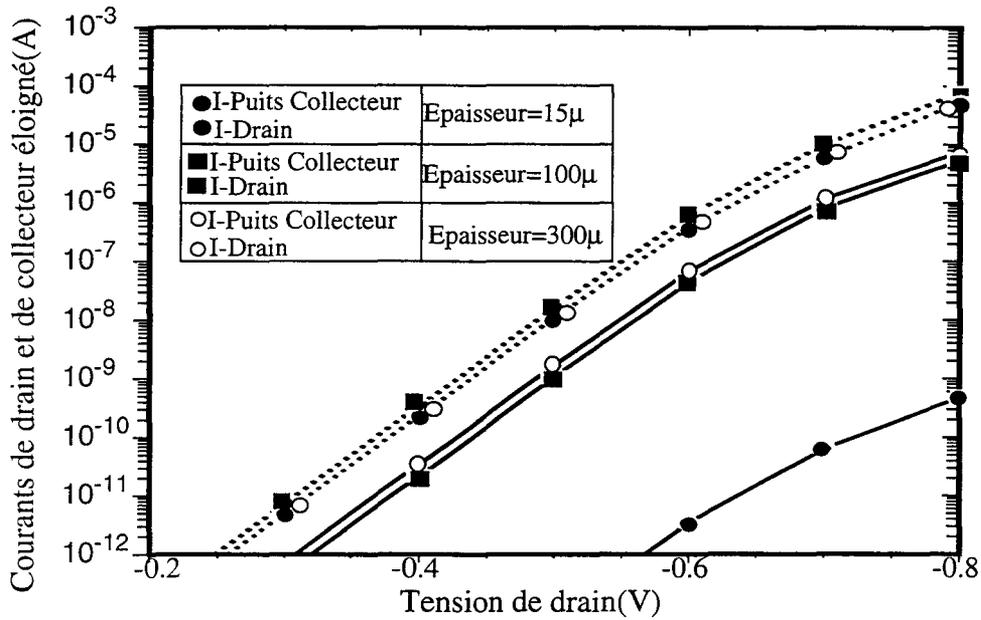


Figure II-10: évolution des courants d'électrons pour différentes épaisseurs de substrat

II-B-1.c Efficacité d'un anneau de garde p (effet diode).

La structure A sert de référence. Elle est plus largement étudiée pour obtenir une idée précise de la propagation des électrons dans le substrat. Les longueurs caractéristiques de cette structure sont rappelées ici:

L_{Remote} : distance entre le côté droit du contact du puits n collecteur et le côté gauche du contact de l'anneau de garde n.

L_{BN} : dimension de l'extension de la couche enterrée utilisée comme anneau de garde n.

L_{ISO1} : distance entre le côté droit du contact du puits n collecteur et le côté gauche du contact de surface substrat adjacent au VDMOS.

L_{ISO2} : distance entre le côté droit du contact du puits n collecteur et le côté droit du contact de surface substrat adjacent au VDMOS.

L_{SP} : dimension de la diffusion SP du contact de substrat adjacent au VDMOS.

La structure de référence est simulée avec les polarisations données dans le paragraphe II-B-1.a. Les dimensions correspondantes et les résultats de l'évolution des courants sont donnés sur les figures II-11.a (courants d'électrons) et II-11.b (courants de trous).

- collecteur éloigné(=0V)
- isolateur éloigné(= 0V)
- collecteur (= 0V)
- isolateur (= 0V)
- △ drain
profondeur=200μm

- ▽ source/canal (= 0V)
- $L_{remote}=151\mu m$
- $L_{ISO1}=161.25\mu m$
- $L_{ISO2}=177.25\mu m$
- $L_{BN}=21\mu m$

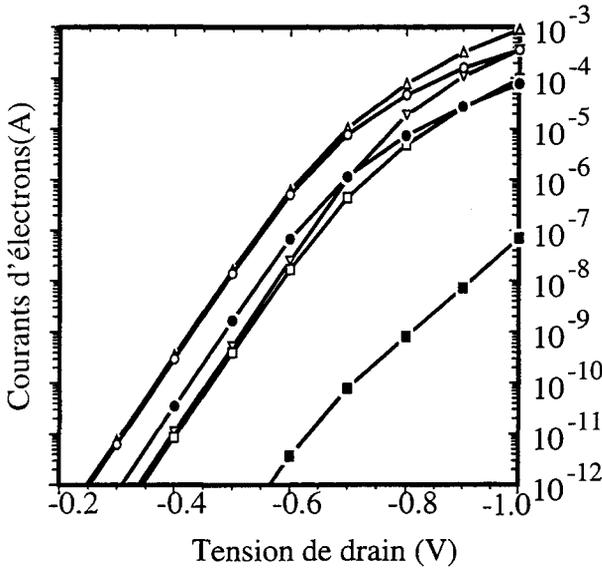


Figure II-11.a: Dépendance des courants d'électrons en fonction de V_{Drain} (Structure de référence)

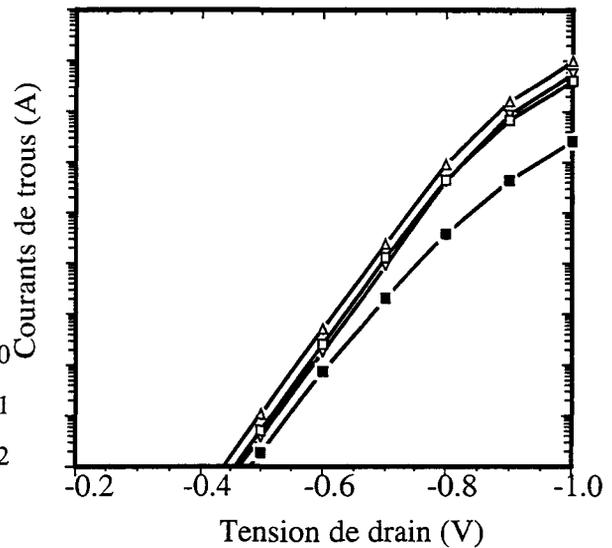


Figure II-11.b: Dépendance des courants de trous en fonction de V_{Drain} (Structure de référence)

En examinant l'évolution des courants d'électrons, 10% du courant injecté par le drain du VDMOS est récupéré par le puits n collecteur. En haute injection, c'est à dire pour une tension de drain excédant 0.7V environ, le contact source-canal du transistor VDMOS collecte une partie plus importante des électrons et remplace l'effet de collection de l'anneau de garde. Pour cette structure, l'effet de diode entre le drain du VDMOS et le contact substrat adjacent est favorisé. Le faible pourcentage d'électrons récupéré par ce contact de substrat montre que la structure A n'est pas optimale pour la protection du puits n collecteur.

La contribution du contact de substrat proche du puits n est négligeable pour les courants d'électrons et de trous. Les courants de trous seront fournis par le drain, qui représente, du fait de sa polarisation directe, la barrière de potentiel la plus faible, ainsi que par le canal p du VDMOS et par le contact de substrat adjacent au VDMOS.

Les effets de forte injection apparaissent plus clairement sur la figure II-12, où les courants d'électrons sont normalisés par rapport au courant d'électrons du drain.

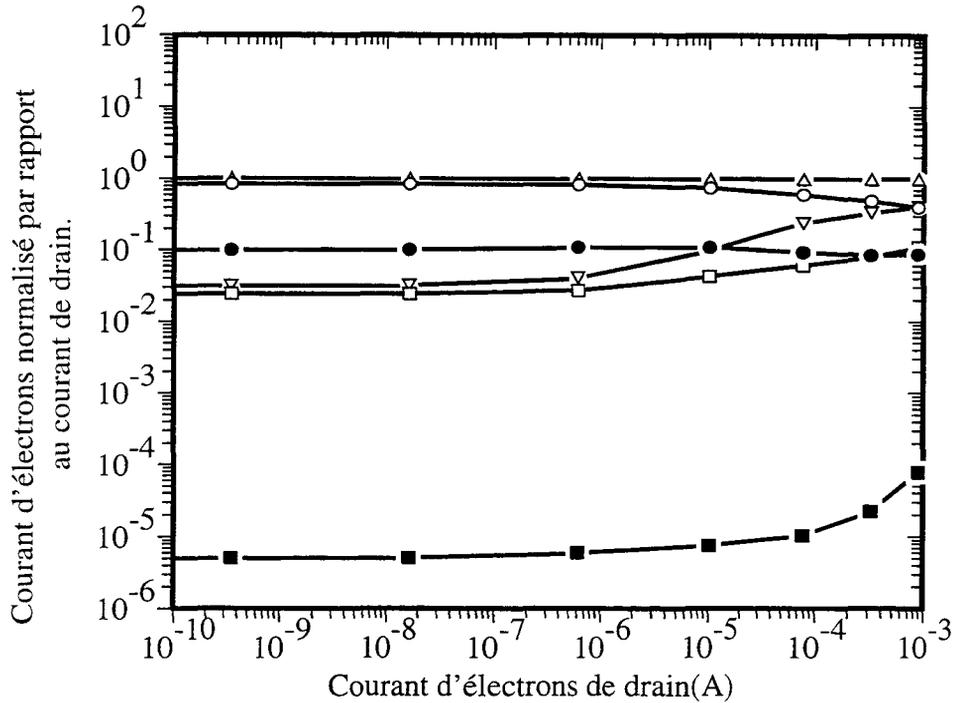


Figure II-12: Effets de forte injection sur les courants d'électrons

L'importance du bipolaire latéral drain-canal-source peut donc dès lors être soulignée. Le VDMOS peut être dimensionné en fonction de l'amplitude du courant de drain prévu lors de phénomènes de flybacks inductifs pour privilégier la circulation bipolaire du courant, ou pour conserver une collection des électrons injectés par un anneau de garde extérieur au transistor. Ce choix dépendra de la qualité de commutation à l'état coupé requise pour l'interrupteur MOS.

II-B-1.d Efficacité d'un anneau de garde n (effet collecteur).

La simulation de la structure B est réalisée d'une part avec les implantations de références pour l'anneau de garde (voir figure II-5), d'autre part avec les implantations additionnelles des couches enterrées n pour cet anneau. En utilisant les définitions des longueurs de la figure II-5, le tableau II-2 résume les deux ensembles de simulations (avec et sans implantations additionnelles) réalisées à partir de cette structure.

Les courants d'électrons aux différents contacts sont d'abord tracés sur la figure II-13 pour la structure B de référence. Le courant statique circulant dans les contacts substrats de surface est à présent négligeable. L'anneau de garde proche du VDMOS écranne donc la circulation des électrons en surface du dispositif.

Variations de protections	L_{REMOTE} (μm)	L_{DN} (μm)	L_{ISO1} (μm)	L_{ISO2} (μm)	L_{SP} (μm)	Commentaires
1	143	20	128	133	7	Structure de référence
2	143	34	114	119	7	Anneau de garde élargi de 20 μm à 109 μm
3	143	59	89	94	7	
4	143	84	64	69	7	
5	143	109	39	44	7	
6	143	20	128	133	7	Diffusions BN et BND ajoutées à l'anneau de garde SN/DN
7	143	34	114	119	7	
8	143	5	89	94	7	
9	143	84	64	69	7	
10	143	109	39	44	7	

Tableau II-2: Définition des variations de distances pour les simulations électriques.

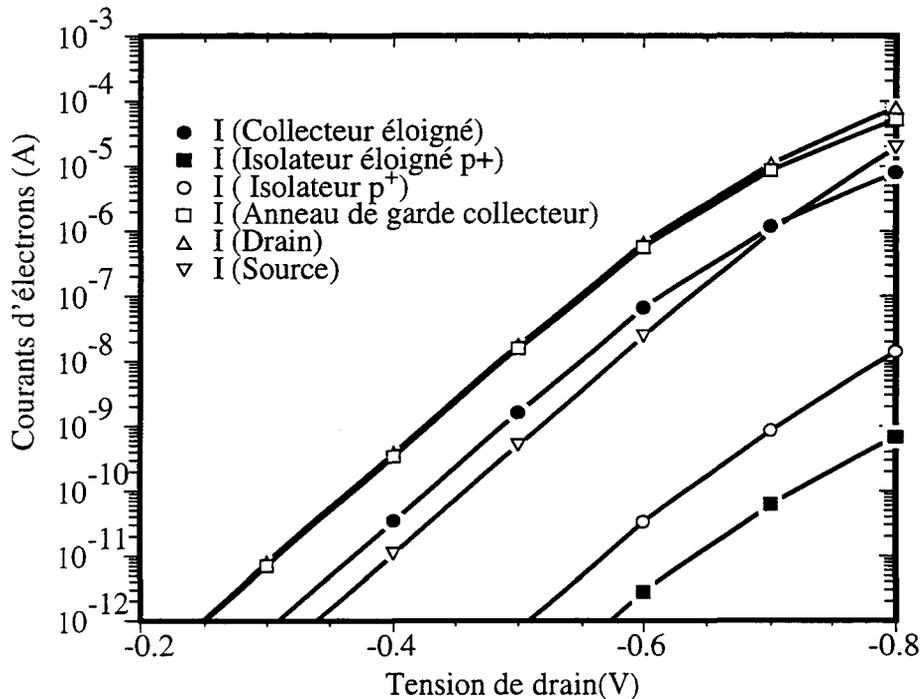


Figure II-13: Courants circulant dans la structure B de référence

Les différentes variations de structures ont été testées, d'abord pour la structure B de référence (pas d'implantations n profondes pour l'anneau de garde). Les courants parasites sont normalisés par rapport au courant correspondant pour la structure B de référence. La figure II-14 présente les résultats correspondants.

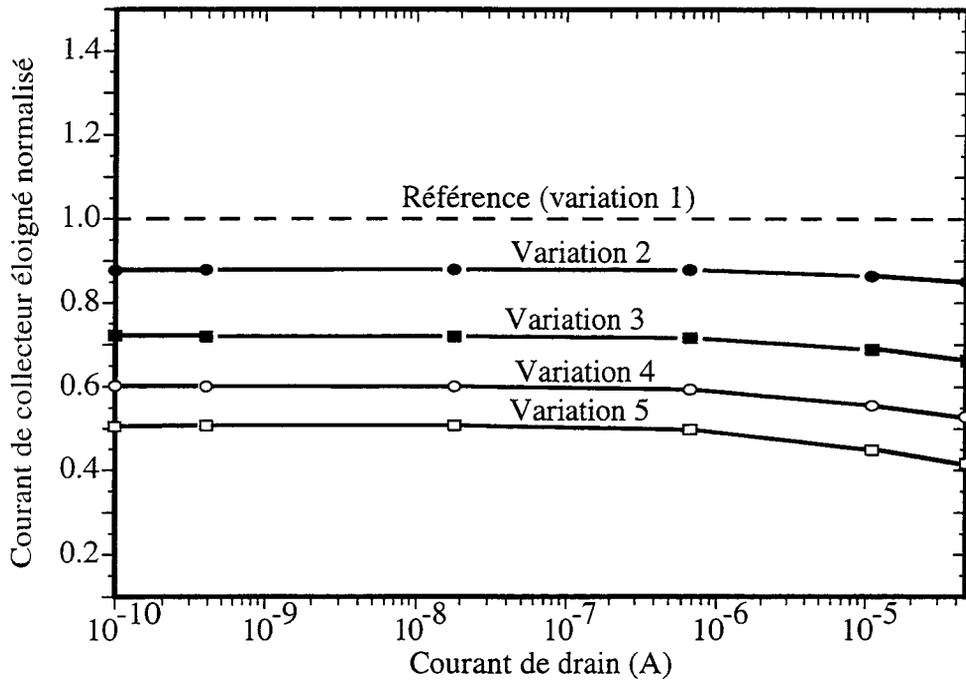


Figure II-14: Courant d'électrons normalisé par rapport à la référence circulant dans le collecteur éloigné (Structure B).

Seul un facteur 2 d'atténuation est atteint pour un anneau de garde dépassant $100\mu\text{m}$. La structure B peut donc être utilisée avec un anneau de garde de taille restreinte. Avec les implantations additionnelles formant des couches enterrées pour l'anneau de garde, l'atténuation du courant parasite atteint un facteur supérieur à 3 par rapport à la configuration initiale (Figure II-15).

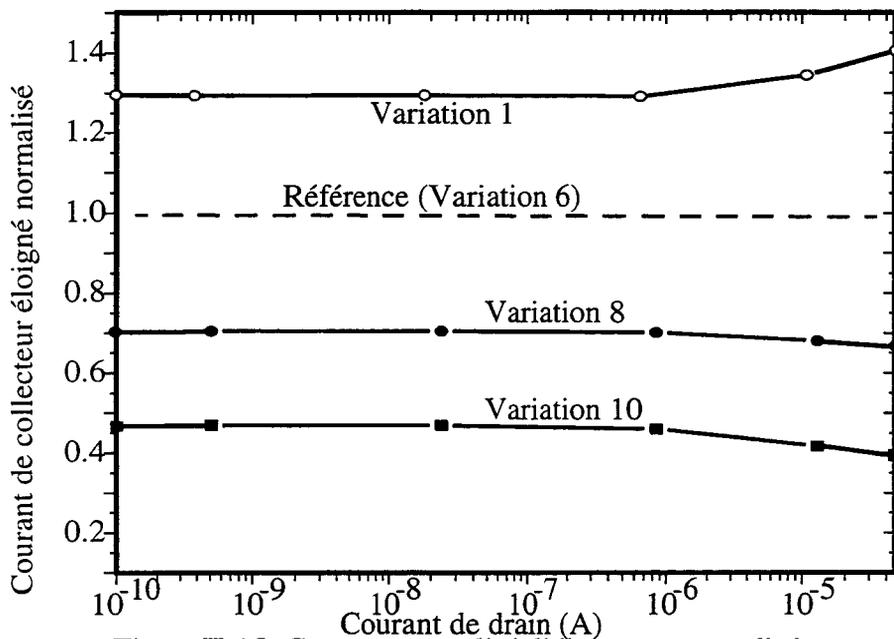


Figure II-15: Courant normalisé d'électrons normalisé par rapport à la référence circulant dans le collecteur éloigné (Structure B améliorée).

Avec ou sans les implantations additionnelles, l'efficacité de protection du puits n collecteur augmente linéairement avec la taille de l'anneau de garde.

II-B-1.e Efficacité d'un anneau de garde n éloigné.

L'anneau de garde de la structure C est directement réalisé avec les implantations n profondes. Un contact substrat de surface est laissé à proximité du VDMOS. Un autre anneau p est implanté entre l'anneau de garde et le puits n à protéger pour limiter les transferts de porteurs entre ces deux régions en forte injection. Les variations de dimensions pour l'anneau de garde seront étudiées en simulation. De plus, l'étude d'une implantation additionnelle BP surdopant la région située entre l'anneau de garde et le puits sera réalisée. Ces variations sont résumées dans la tableau II-3.

Variations de protection	L_{REMOTE} (μm)	L_{BN} (μm)	L_{CO1} (μm)	L_{CO2} (μm)	L_{SP} (μm)	Commentaires
1	167.5	11	30	41	11.75	Distance entre le Drain et le collecteur éloigné: idem Structure B
2	167.5	35	30	65	11.75	La taille de l'anneau n varie de 11 μm à 110 μm
3	167.5	60	30	90	11.75	
4	167.5	85	30	115	11.75	
5	167.5	110	30	140	11.75	
6	167.5	11	30	41	11.75	Idem variation 1 avec l'implantation BP profonde ajoutée à isolateur
7	167.5	110	30	140	11.75	Idem variation 5 avec l'implantation BP profonde ajoutée à isolateur

Tableau II-3: Variations de protection pour la structure C.

En raison de la modulation du courant de drain en fonction de l'éloignement de l'anneau de garde, les résultats de simulations sont normalisés par rapport au courant de drain et apparaissent sur la figure II-16.a. Pour un courant de drain fixé, l'amélioration apportée par l'élargissement de l'anneau de garde atteint un facteur 8, en suivant une progression linéaire.

La figure II-16.b donne aussi les courants parasites normalisés par rapport au courant parasite pour la structure de référence.

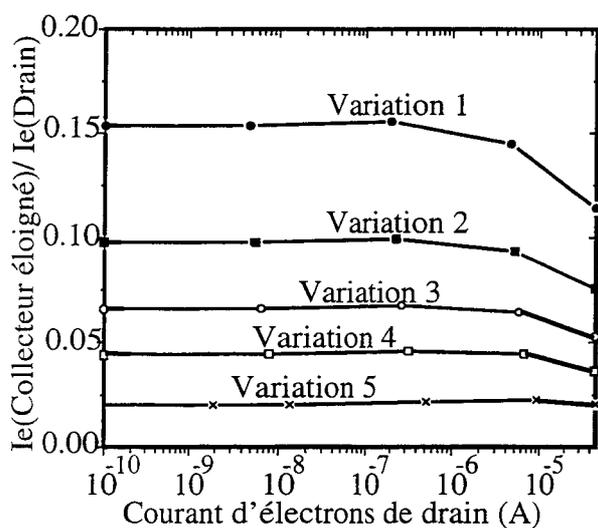


Figure II-16.a: Rapport des courants de collecteur éloigné et de drain en fonction du courant d'électrons de drain

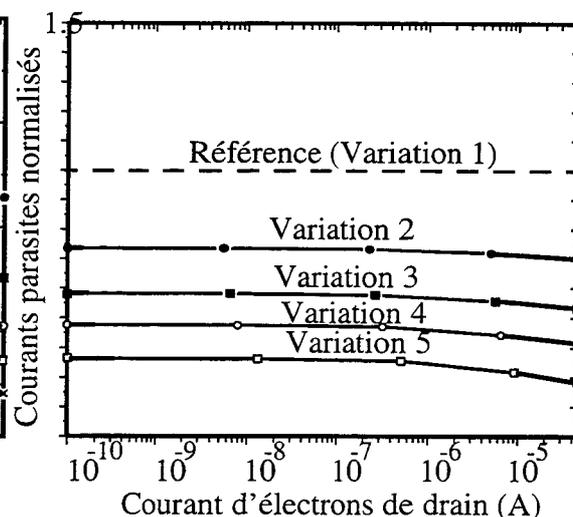


Figure II-16.b: Comparaison des courants parasites en fonction du courant de drain Les courants sont normalisés par rapport à celui de la structure C de référence

Enfin, l'implantation profonde d'accepteurs entre le puits n et l'anneau de garde conduit à une faible amélioration de l'efficacité de protection: la figure II-17 donne cette amélioration en affichant les courants parasites collectés par le puits n normalisés par rapport au courant parasite pour la structure C de référence.

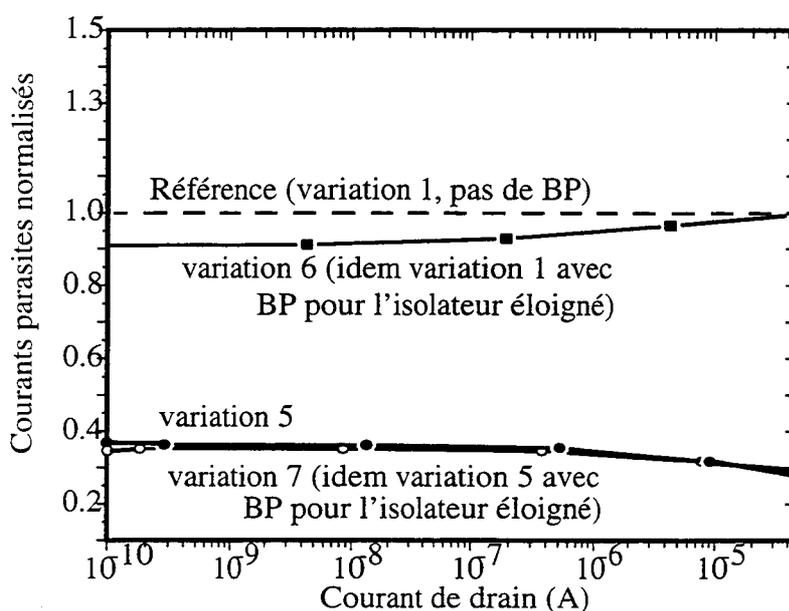


Figure II-17: Comparaison des courants parasites en fonction du courant de drain La structure C est modifiée par la nouvelle implantation BP

Si la structure A était une configuration intermédiaire, les deux structures B et C sont donc fondées sur deux types de protections différents. Le tracé des lignes de courants d'électrons sur les figures II-18.a et II-18.b montre les types de collections horizontale et verticale pour les

structures B et C.

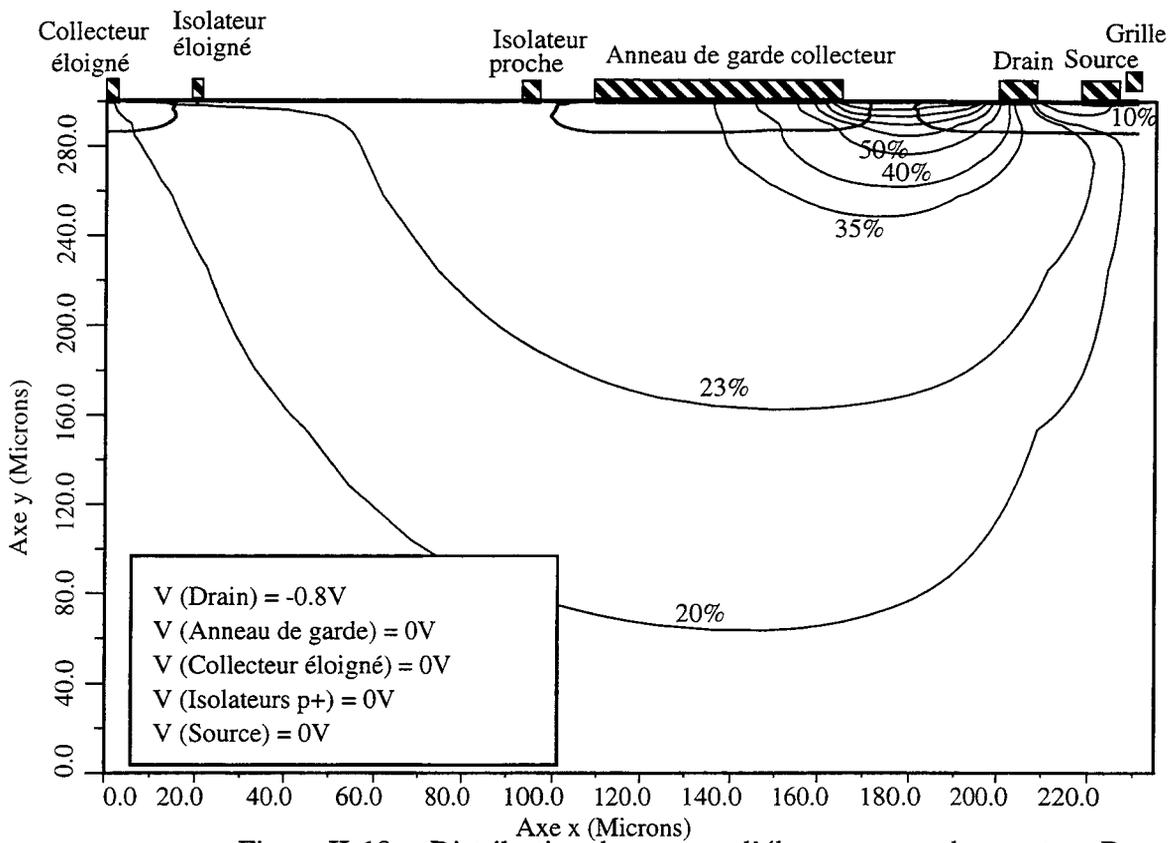


Figure II-18.a: Distribution du courant d'électrons pour la structure B

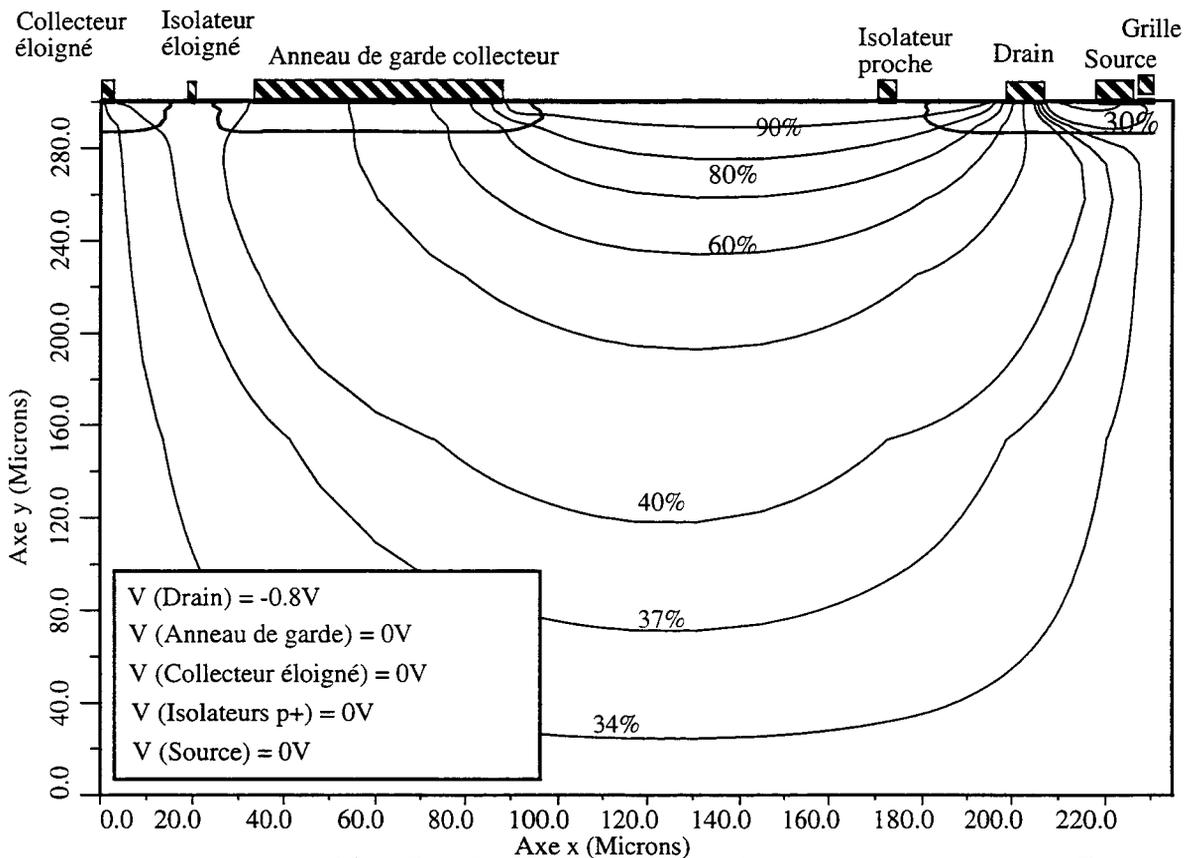


Figure II-18.b: Distribution du courant d'électrons pour la structure C

La structure B, plus économique en termes de surface allouée sur le substrat, ne peut cependant pas collecter les électrons injectés verticalement par la diode de substrat. Seule la structure C peut réaliser cette opération, mais l'efficacité de cette dernière structure dépend de la taille de son anneau de garde par rapport à celle du puits n. Enfin, une structure complémentaire où l'anneau de garde a été retiré permet de dimensionner l'efficacité de protection pour les différentes configurations (Figure II-19).

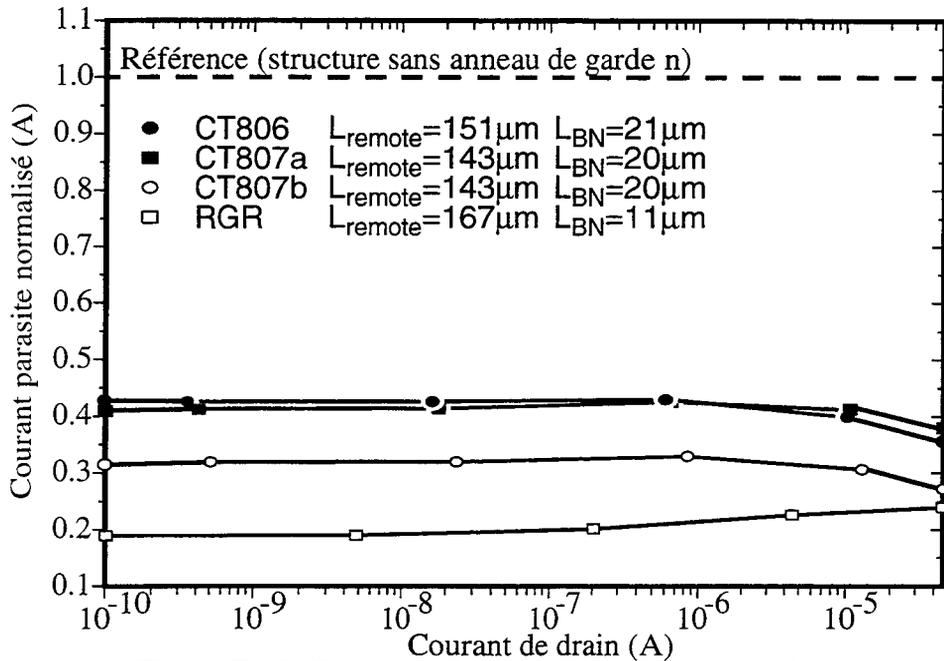


Figure II-19: Courant parasite d'électrons normalisé par rapport à une structure sans anneau de garde

II-B-1.f Comparaison entre mesures et simulations.

La comparaison est faite pour la structure A de référence. Les dimensions de cette structure sur le circuit de test sont caractérisées par les longueurs suivantes.

L_{ISO1}	L_{ISO2}	L_{Remote}	L_{BN}
580 μm	585 μm	570 μm	20 μm

Tous les contacts sont mis à la masse, et la tension de drain varie jusqu'à -1V. Quantitativement, les grandeurs mesurées et simulées pour une tension de drain de -1V sont résumées dans le tableau II-4. Les courbes des courants totaux apparaissent sur les figures II-20.a et II-20.b.

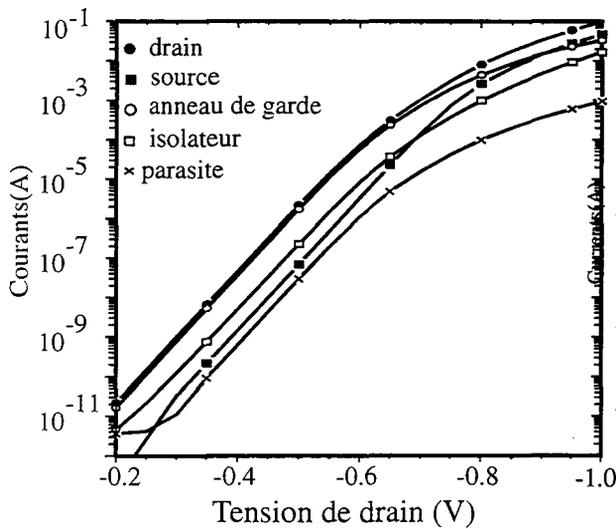


Figure II-20.a: Courants totaux simulés

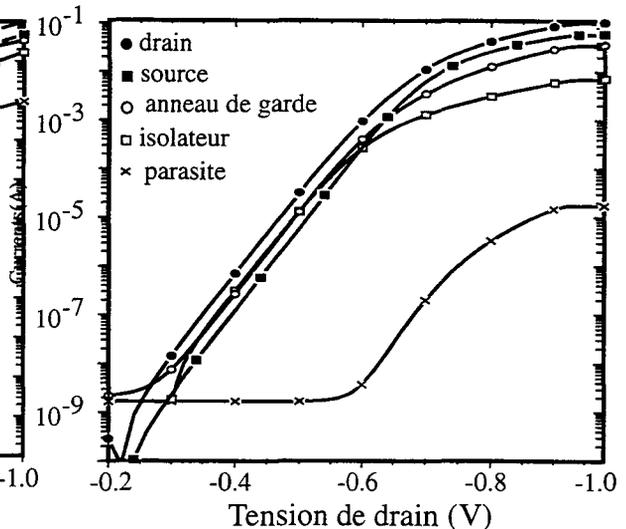


Figure II-20.b: Courants totaux mesurés

Courants	Drain (mA)	Source (mA)	Anneau de garde (mA)	contacts substrat (mA)	puits n (parasite) (μ A)
Simulations	100.1	47.6	33.8	16.8	950
Mesures	100.1	58.1	34.8	6.9	17.3

Tableau II-4: Comparaisons quantitatives entre mesures et simulations (les courants de drain sont égalisés).

A l'exception du courant parasite collecté par le puits n, la bonne concordance entre mesures et simulations valide les modèles et les méthodes utilisés pour la simulation. La qualité d'adéquation vient aussi du fait que les diffusions de source et de drain du VDMOS, ainsi que les contacts correspondants, sont rectilignes et parallèles pour la structure de test. Cette géométrie permet de supprimer virtuellement une dimension et de se ramener à un problème bidimensionnel pour le composant de puissance. Par contre, l'éloignement du puits n entraîne l'influence de la dispersion 3D et explique la grande différence pour le courant parasite. La suite des travaux sera donc axée sur des comparaisons et non sur des quantifications, la validité de ces comparaisons étant maintenant vérifiée.

II-B-2 Méthodes de protections statiques sur composants ou sur puits n.

Les deux autres méthodes générales visant à protéger des puits n contre la propagation de porteurs minoritaires dans le substrat sont maintenant étudiées. La première démarche est la modification de l'interrupteur VDMOS, et la seconde stratégie consiste à protéger le puits n.

II-B-2.a Optimisation des VDMOS pour une récupération par la source.

II-B-2.a-1: Augmentation de l'efficacité de la diode de canal.

Une implantation supplémentaire p dans le canal de surface du transistor a été testée avec une structure identique à la configuration B de référence (l'anneau de garde n ne contient donc pas les implantations de couches enterrées). La figure II-3.a du paragraphe II-B-1 donne l'allure de cette implantation. Les conditions de simulations demeurent inchangées, et les résultats sont donnés dans le tableau II-5 pour une tension de drain de -0.8V. Les courants de drain sont égalisés pour faciliter la comparaison.

Implantation Bore	Puits n	Contact Substrat 1	Contact Substrat 2	Anneau de garde	Drain	Source
Pas d'implantation	$1.03 \cdot 10^{-5}$	$8.78 \cdot 10^{-10}$	$1.81 \cdot 10^{-8}$	$6.69 \cdot 10^{-5}$	$1.0 \cdot 10^{-4}$	$2.48 \cdot 10^{-5}$
E=150keV, D= $1 \cdot 10^{13}$	$0.75 \cdot 10^{-5}$	$6.00 \cdot 10^{-10}$	$1.23 \cdot 10^{-8}$	$4.92 \cdot 10^{-5}$	$1.0 \cdot 10^{-4}$	$4.55 \cdot 10^{-5}$
E=150keV, D= $1 \cdot 10^{15}$	$0.75 \cdot 10^{-5}$	$6.11 \cdot 10^{-10}$	$1.23 \cdot 10^{-8}$	$4.94 \cdot 10^{-5}$	$1.0 \cdot 10^{-4}$	$4.31 \cdot 10^{-5}$

Tableau II-5: Résultats numériques obtenus avec et sans implantation supplémentaire de Bore.

Comme le montre l'évolution des courants en fonction de la dose implantée, ce type d'implantation p demeure critique. L'augmentation trop importante du dopage p diminue l'efficacité d'injection de la diode Drain-Canal. De plus, le bore implanté ne diffuse pas assez pour créer une surface de diode de canal significative. L'augmentation de courant collecté par la source traduit une amélioration des qualités du bipolaire NPN (Drain-Canal-Source) parasite. Même si le VDMOS est commuté à l'état bloqué, la circulation Drain-Source dégrade donc les propriétés de coupure de l'interrupteur. La faible amélioration apportée par cette implantation a conduit à abandonner l'étude correspondante.

II-B-2.a-2: Création d'un caisson d'isolation.

Toujours dans le cadre de l'intervention sur le composant de puissance, l'étude d'une implantation supplémentaire BP a été réalisée. Cette implantation, conjointement aux couches n enterrées disponibles pour la technologie, doit permettre de réaliser une isolation par caisson n du composant DMOS. Par contre, le transistor réalisé sera un LDMOS, la collection verticale des électrons par un drain enterré n'étant plus possible (le schéma réalisé est décrit sur la figure II-3.b). L'étude de cette implantation a été limitée aux propriétés électriques (résistance par carré, compromis entre l'efficacité de collection du caisson n et la tolérance au perçage entre le puits n du LDMOS, la zone BP et le caisson n) des couches créées. Elle demeure cependant prometteuse: même si la tenue en tension du LDMOS est intrinsèquement plus faible que celle du

VDMOS, l'isolation totale du composant électrique et l'effet de collection par le caisson remplaçant celui de la source améliorent respectivement l'intégration du composant dans un circuit micropuissance et la qualité de commutation à l'état bloqué du LDMOS. La simulation, confirmée par les mesures effectuées chez Philips, donne une tension de perçage de la couche BP de plus de 30 Volts, et donc de toute façon supérieure à la tension de claquage au niveau Drain-Canal-Source, d'environ 20V.

II-B-2.b Distribution de contacts locaux sur puits n et risques de latchup.

La seconde stratégie, consiste à protéger les composants micropuissances sensibles sur les puits n eux mêmes. La prise en compte pour les concepteurs de ce facteur layout supplémentaire oriente cette méthode vers la conception de cellules standards[39][40]. Le principe de protection consiste à insérer dans la région du puits une distribution de contacts autour de la zone sensible, qui est elle même modélisée par un contact (Figure II-21). Le domaine de simulation est analogue à celui des dispositifs étudiés pour les protections par anneaux de garde (mêmes implantations), mais la partie active du VDMOS et les anneaux de protection n sont retirés. Les deux contacts substrats de surface sont conservés.

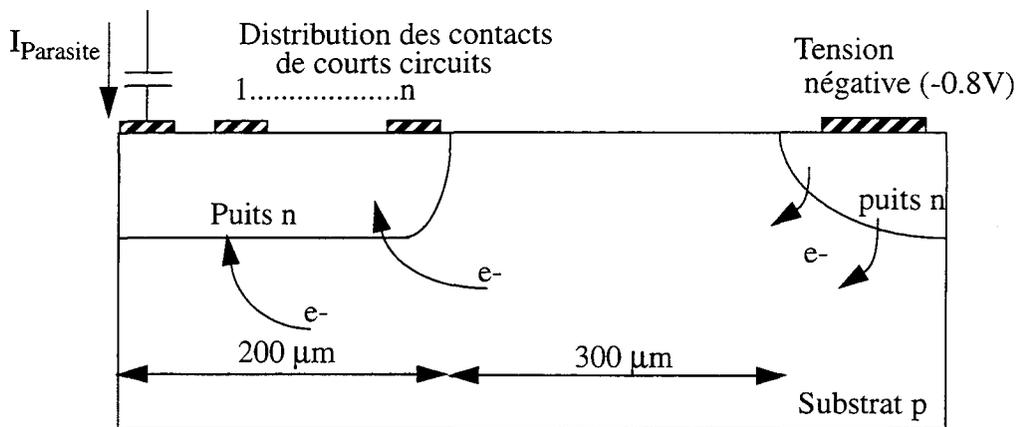


Figure II-21: Structure de protection par contacts

Les contacts de protection sont uniformément répartis sur le puits, et quatre tailles de contacts ont été testées (respectivement 2µm, 6µm, 10µm, 14µm). Les résultats de simulations sont indiqués sur la figure II-22, qui représente le courant parasite circulant dans le contact à protéger pour une tension de drain de -0.8V.

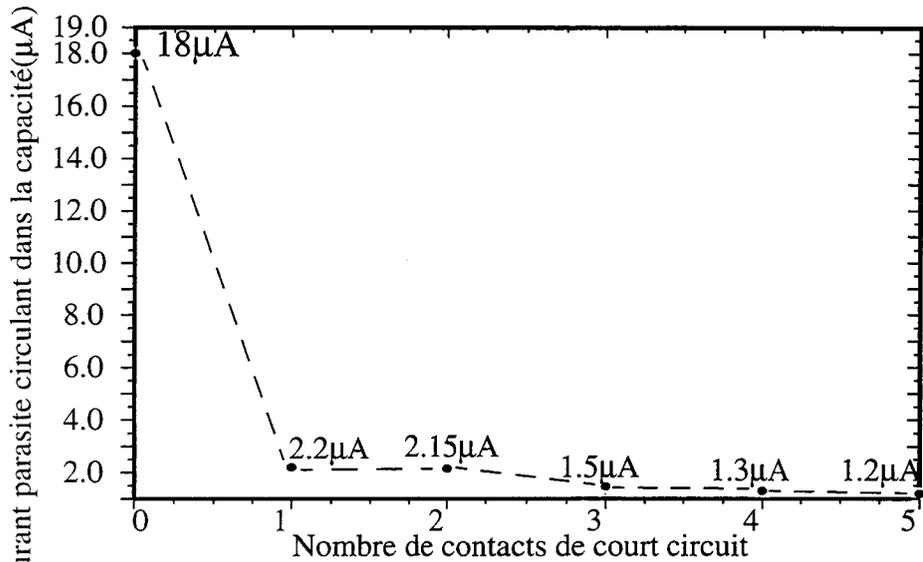


Figure II-22: Etude de l'atténuation du courant parasite en fonction de la protection par contacts (Quatre courbes superposées).

Les courbes de la figure II-22 sont confondues. L'effet de court circuit introduit par les contacts ne dépend donc que de leur distribution dans le puits, et une taille minimale de $2\mu\text{m}$ est désormais adoptée. L'utilisation d'un seul contact crée en majeure partie l'atténuation du courant parasite (facteur 10). De plus, lorsque cinq contacts sont utilisés, le contact situé sur le bord droit du puits collecte au minimum 40% du courant total récupéré par le puits. Ce contact est donc susceptible, par un effet de collection horizontale, d'écraner en partie l'effet de court circuit apporté par le reste des protections. Comme conséquence, un contact sensible situé à la périphérie du puits ne peut être efficacement protégé par des contacts distribués dans le reste de la région. La preuve est apportée par l'étude de la protection correspondante, dont les résultats sont résumés sur la figure II-23.

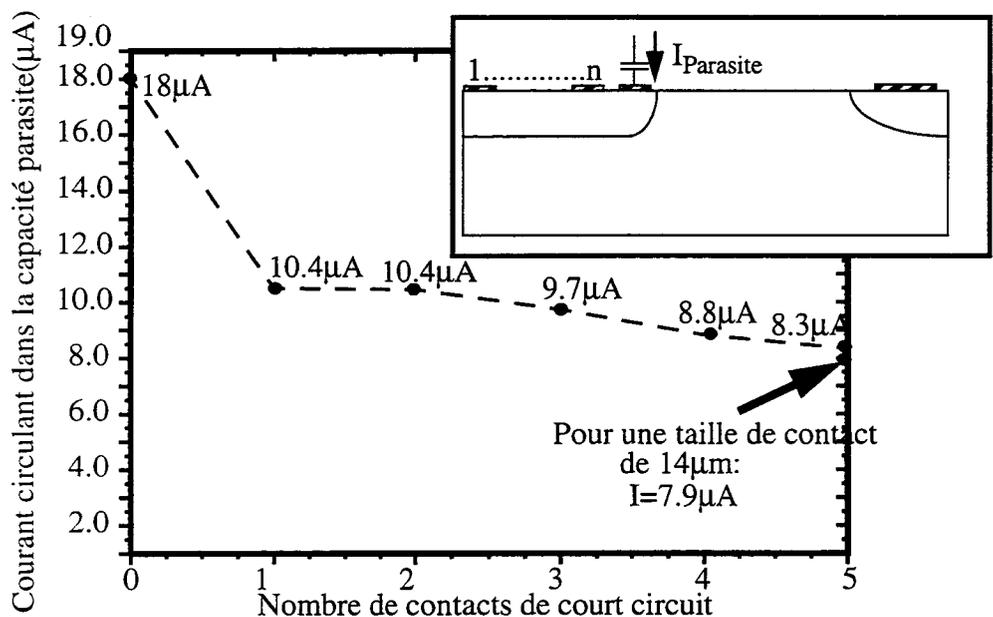


Figure II-23: Atténuation du courant parasite pour une distribution de contacts intérieurs

Au prix d'une distribution de cinq contacts, seule une atténuation d'un facteur 2 est atteinte pour ce type de réalisation. D'autre part, le cas de la protection d'un contact intérieur exhibe une autre atténuation moins sensible lorsque le nombre de contacts passe de deux à trois (Figure II-22). Cette chute du courant parasite correspond, dans le placement des contacts de court circuit, au rapprochement entre le contact sensible et l'un des contacts de protection. En effet, les résultats dégagés par l'étude des anneaux de garde faisaient apparaître des injections par le VDMOS d'électrons latéralement, mais aussi verticalement dans le substrat. Le puits n va, en l'absence d'anneau de garde n, collecter les électrons injectés par ces deux effets. Il est donc normal qu'un contact placé à la périphérie du puits fournisse une atténuation importante, puisqu'il va récupérer les électrons collectés latéralement. D'autre part, plus un contact de protection sera placé proche de la zone sensible, plus son effet d'attraction sera important pour les électrons circulant en profondeur dans le substrat, qui seront collectés verticalement par le puits.

A partir de ces deux constatations, il est donc possible de créer une structure de protection économique en termes de surface, décrite par la figure II-24. Les anneaux de contacts de protection sont placés très proches du contact (4 μm d'espacement) sensible et de la périphérie. La taille de ces contacts est 2 μm .

- Le contact périphérique a un effet d'écrantage. Il protège la zone intérieure du puits contre la propagation latérale des porteurs minoritaires.
- Le contact intérieur a un effet d'attraction. Il récupère les électrons collectés verticalement par le puits.

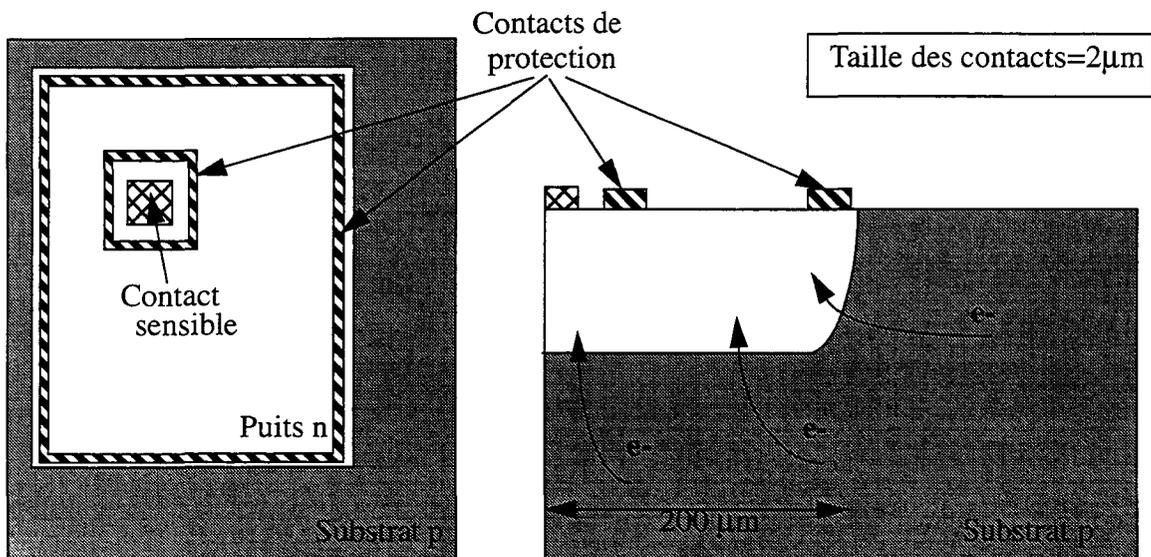


Figure II-24: Description d'une structure optimale de protection par contacts

Les résultats de simulation pour le courant parasite sont donnés dans le tableau II-6.

Nombre de contacts de court circuit	Courant parasite (μA)
0 (pas de protection)	18
2 (configuration optimale)	0.52
cinq contacts de tailles $14\mu\text{m}$	1.1

Tableau II-6: Evolution du courant parasite pour les différentes protections par contacts

Les deux effets de protection introduits par ces contacts apparaissent si l'on trace les lignes de courants en électrons pour le domaine de simulation (Figure II-25).

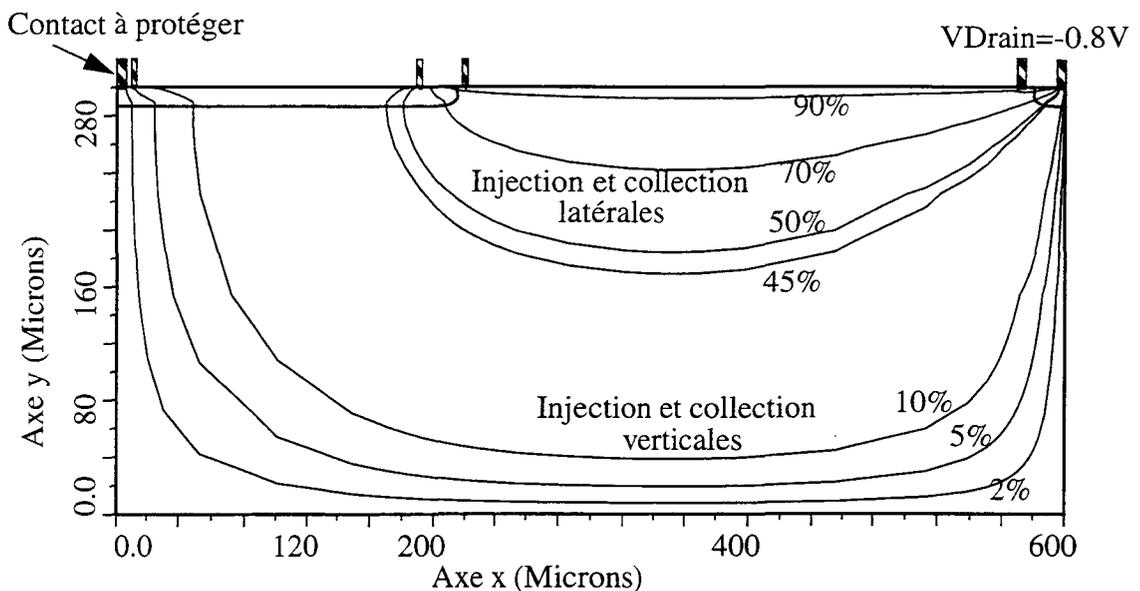


Figure II-25: Distribution du courant d'électrons pour la structure optimale

La protection par contacts fournit une meilleure atténuation des courants parasites au prix d'une perte de surface très réduite. Cependant, outre le problème d'insertion de ces contacts dans les portes logiques, le courant collecté à ces électrodes induit une chute de potentiel dans leurs voisinages. Cette chute de potentiel peut conduire à la polarisation en direct de jonctions P-N, et à des phénomènes de latchup, étudiés dans le paragraphe suivant. Typiquement, l'utilisation des contacts est recommandable pour des contacts isolés sur des zones n, mais doit être proscrite à proximité de zones de diffusions p.

II-B-2.c Description du latchup.

L'une des conséquences de la propagation d'électrons minoritaires dans un substrat est l'apparition du phénomène de latchup [41]. Ce type de contre-réaction positive a fait l'objet d'études approfondies en technologies CMOS [42][36][43], et a contribué à établir plusieurs règles essentielles pour les technologies à haute densité d'intégration: utilisation de substrats très dopés, d'épitaxies très minces etc...[33][34]. Pour les technologies CMOS, le dopage de sub-

strat important simplifie les modélisations théoriques pour prédire le déclenchement du phénomène[44]. Des études par simulations bidimensionnelles ont également permis de caractériser dans des domaines CMOS de faibles tailles la sensibilité au latchup [45]. Enfin, la proposition de technologies plus coûteuses pour les hautes densités d'intégrations [37], ou de composants insensibles au phénomène pour l'intégration de puissance intelligente sur des substrats fortement dopés [46] ont achevé de caractériser ce phénomène en CMOS. Le dispositif bidimensionnel étudié pour la technologie BiCMOS de PHILIPS peut être modélisé par le schéma de la figure II-26.

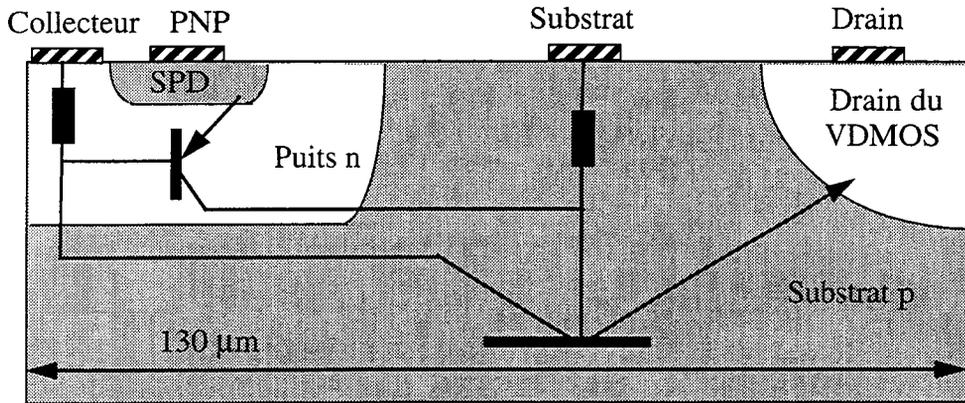


Figure II-26: Modèle de structure latchup

La condition nécessaire au déclenchement du latchup porte sur les caractéristiques du NPN horizontal et du PNP vertical: le courant pouvant être fourni par l'émetteur du PNP doit être supérieur à zéro pour l'établissement du phénomène. En utilisant les gains β_n et β_p des bipolaires parasites NPN et PNP dans les lois des noeuds, la condition se ramène à $\beta_n \cdot \beta_p > 1$. Pour la simulation, la tension de drain varie entre 0V et -0.8V, et le schéma équivalent utilise les notations de la figure II-27.

Les électrons injectés par l'émetteur (Drain du VDMOS) sont collectés par le puits n. Le courant correspondant circulant dans le contact de collecteur induit une chute de tension polarisant en direct l'émetteur du PNP. Les trous émis seront collectés par le substrat, et leur circulation vers le contact substrat de surface augmentera la chute de potentiel qui polarise la diode Drain-Substrat en direct.

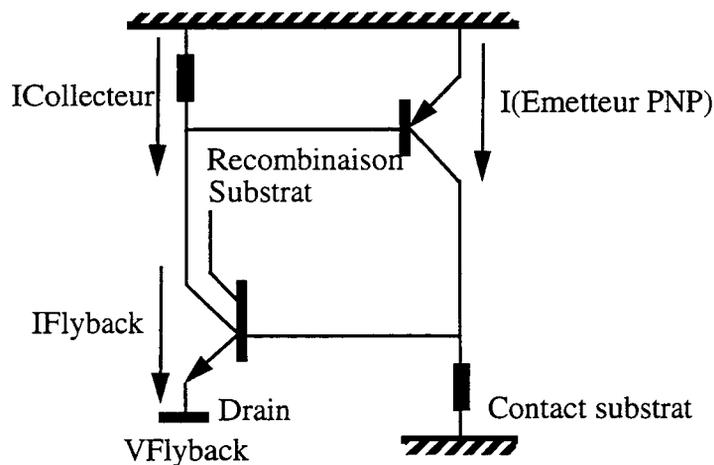


Figure II-27: Description électrique du latchup

Ce rebouclage aboutit au déclenchement du thyristor correspondant et a pour effet de modifier les propriétés des deux bipolaires [43][30]. Le temps d'établissement de la boucle impose une largeur de pic transitoire minimale pour la tension de drain. Le pire des cas à considérer, c'est à dire la probabilité maximale de déclenchement du latchup, correspond donc à un pic négatif de tension sur le drain infiniment long. L'étude en statique du latchup permettra donc d'étudier la sensibilité maximale du circuit au phénomène[36].

II-B-2.d Simulation statique du latchup.

Les simulations de latchup avec IMPACT3 sont réalisées par une méthode découplée et sans générations-recombinaisons. Cette dernière condition est indispensable pour garantir la robustesse du simulateur et la fiabilité des résultats (voir paragraphe I-C-5.a).

La simulation est d'abord réalisée pour le dispositif de référence, et les résultats sont donnés sur la figure II-28 pour les courants totaux.

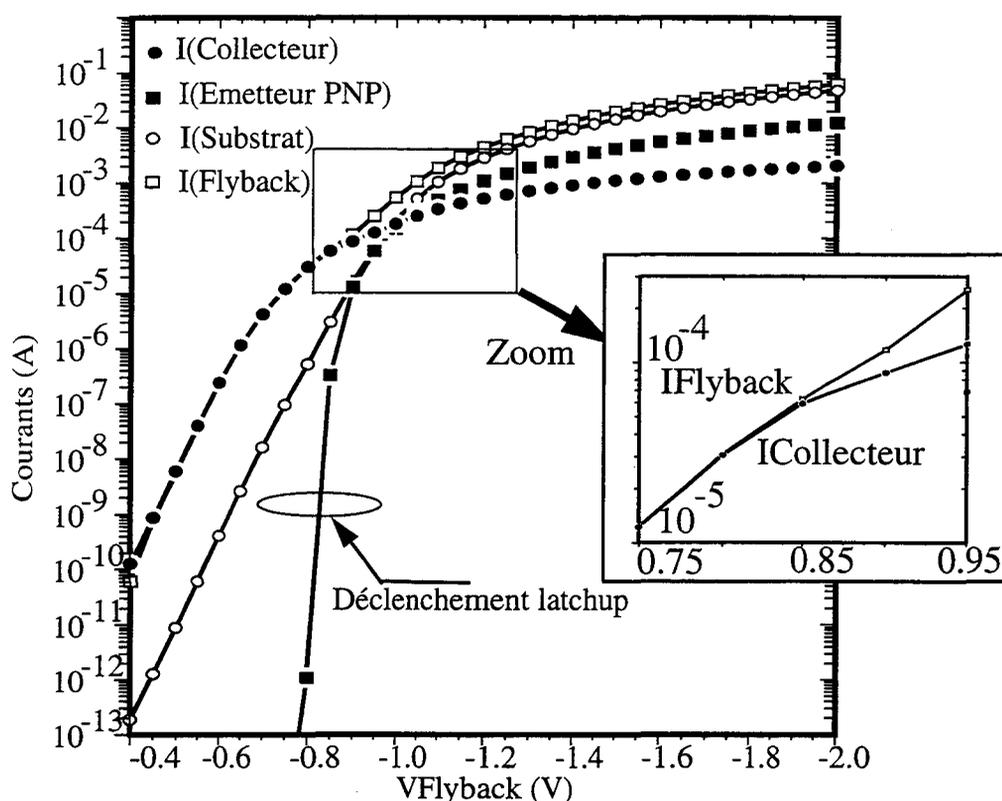


Figure II-28: Tracé des courants totaux pour le déclenchement statique du latchup

La fenêtre agrandie fait apparaître lors du déclenchement du latchup un point d'inflexion pour la courbe du courant de drain. Ce comportement a comme origine la modification de polarisation de la diode Drain-Substrat due au retour des trous vers le contact de substrat en surface. Les modifications de pentes au delà de la limite de latchup prouvent que la boucle de contre-réaction positive entraîne un phénomène de forte injection pour les jonctions polarisées en direct.

Les conditions de polarisation (tous les contacts sont mis à la masse sauf le drain) ne permet pas, lorsque la tension de drain diminue, le maintien du fonctionnement du thyristor parasite. Ce phénomène est discuté pour les simulations transitoires du latchup (paragraphe II-C-4.b). Par abus de langage, le latchup sera supposé être déclenché lorsque le PNP émet un courant

suffisant pour que son effet soit observé par l'évolution du courant de drain.
 La polarisation directe des jonctions critiques apparait plus nettement en traçant les comportements des courants d'électrons et de trous pour le dispositif (Figures II-29.a et II-29.b).

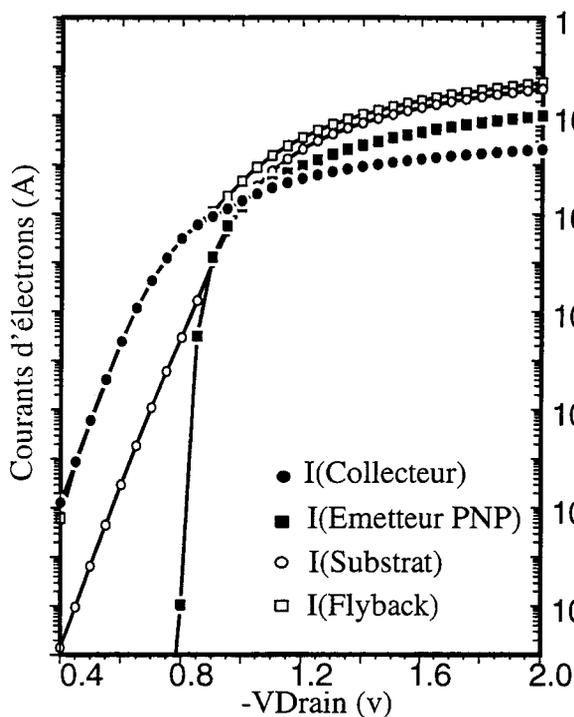


Figure II-29.a: Courants d'électrons lors du déclenchement de latchup

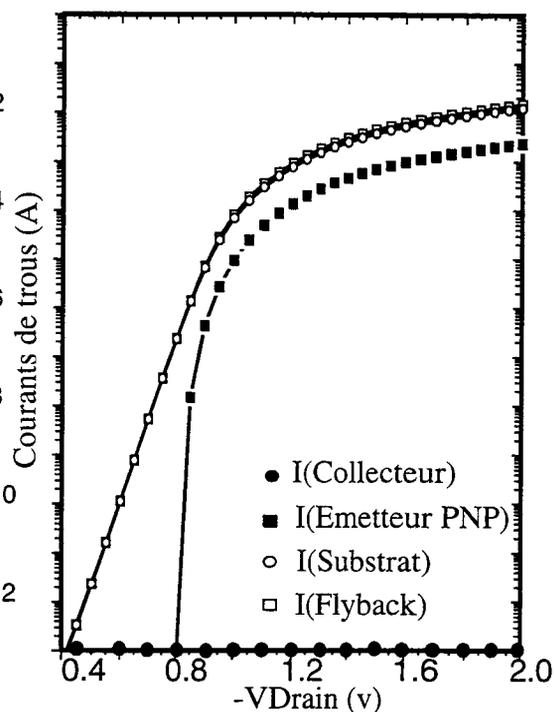


Figure II-29.b: Courants de trous lors du déclenchement de latchup

II-B-2.e Protections spécifiques pour la technologie BiCMOS étudiée.

En se référant au travail réalisé pour les structures de protection dans les paragraphes II-B-1 et II-B-2, les deux structures les plus efficaces sont comparées pour leur protection contre le latchup. Ces structures sont rappelées par les figures II-30.a et II-30.b

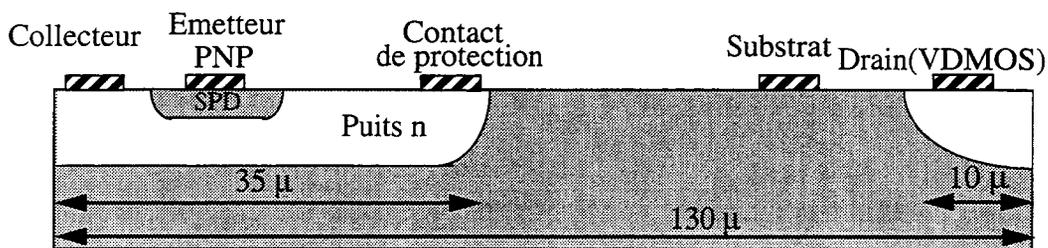


Figure II-30.a: Protection par contact

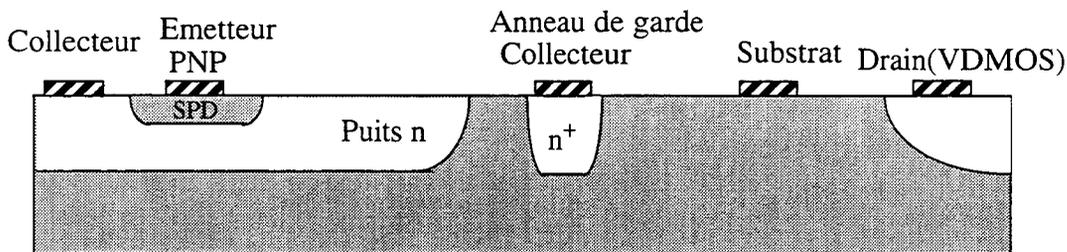


Figure II-30.b: Protection par anneau de garde

La contribution des protections ramenée dans le schéma électrique équivalent apparaît sur la figure II-31.

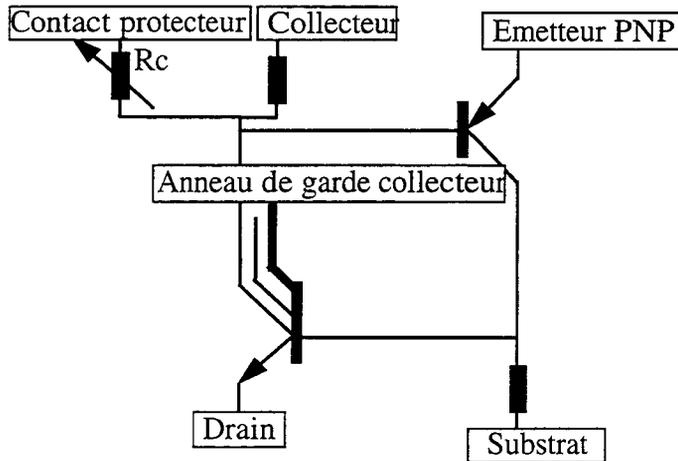


Figure II-31: Circuit électrique du latchup incluant les structures de protection

La contre réaction positive est atténuée soit en diminuant la résistance du contact collecteur du puits n (ajout d'un autre contact), soit en collectant par un anneau de garde n les électrons injectés dans le substrat. Un seul contact de protection de largeur $2\mu\text{m}$ est placé à la périphérie du puits. L'anneau de garde collecteur possède les implantations n profondes et a une largeur de $20\mu\text{m}$. Le courant de drain est placé sur l'axe des abscisses. La partie active du VDMOS n'étant pas incluse dans le domaine, ce courant I_{Flyback} correspond donc directement au nombre d'électrons injectés dans le substrat.

Le seuil d'établissement du latchup est fixé de façon arbitraire à partir des caractéristiques du dispositif de référence. Le courant du PNP est supposé suffisant pour l'établissement du latchup si le retour des trous dans le substrat modifie la polarisation de la jonction Drain-Substrat. L'examen de la figure II-28 montre que le point d'inflexion de la courbe I_{Drain} correspond à un courant d'émetteur du PNP de 10^{-5}A . Cette limite définit le seuil indiqué sur la figure II-32.

Les protections étudiées conduisent donc à diminuer la sensibilité du dispositif au latchup dans des facteurs compris entre 6 et 10. La structure fondée sur l'effet de collection par anneau de garde est la plus efficace. L'absence d'un collecteur auxiliaire conduirait en effet la totalité des électrons à atteindre le puits n. Pour un courant de drain fixé, un contact de protection en périphérie ne suffit donc pas à récupérer tous les porteurs minoritaires collectés par le puits.

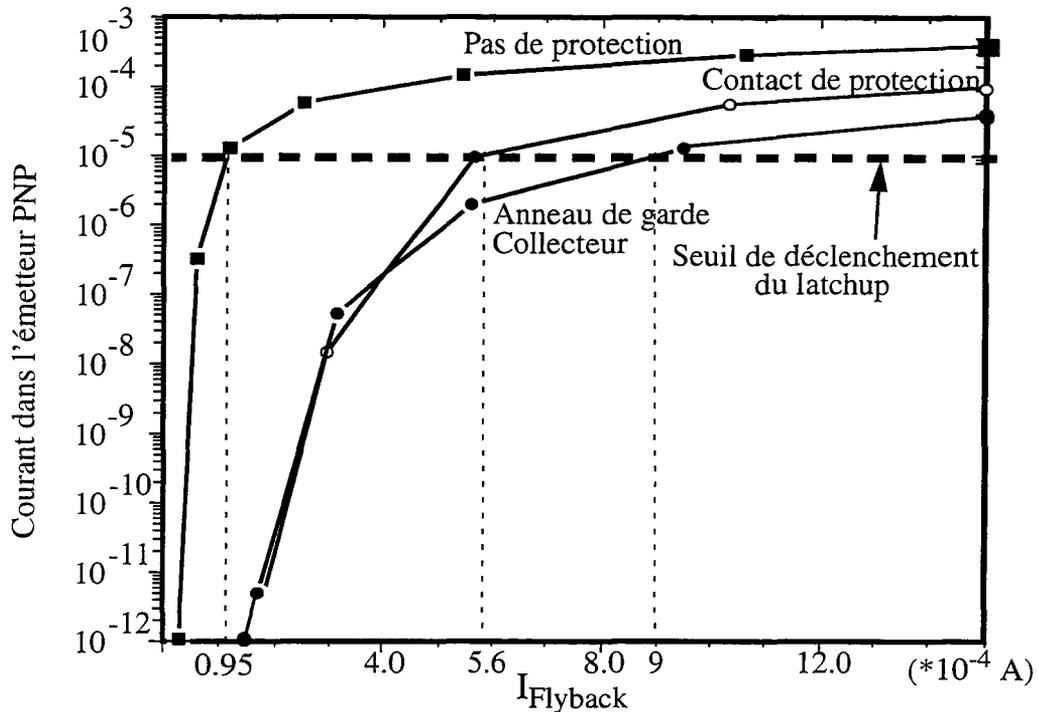


Figure II-32: Courant de l'émetteur PNP en fonction du courant de drain $I_{Flyback}$

Les figures II-33.a et II-33.b détaillent l'évolution des courants pour chacune des structures.

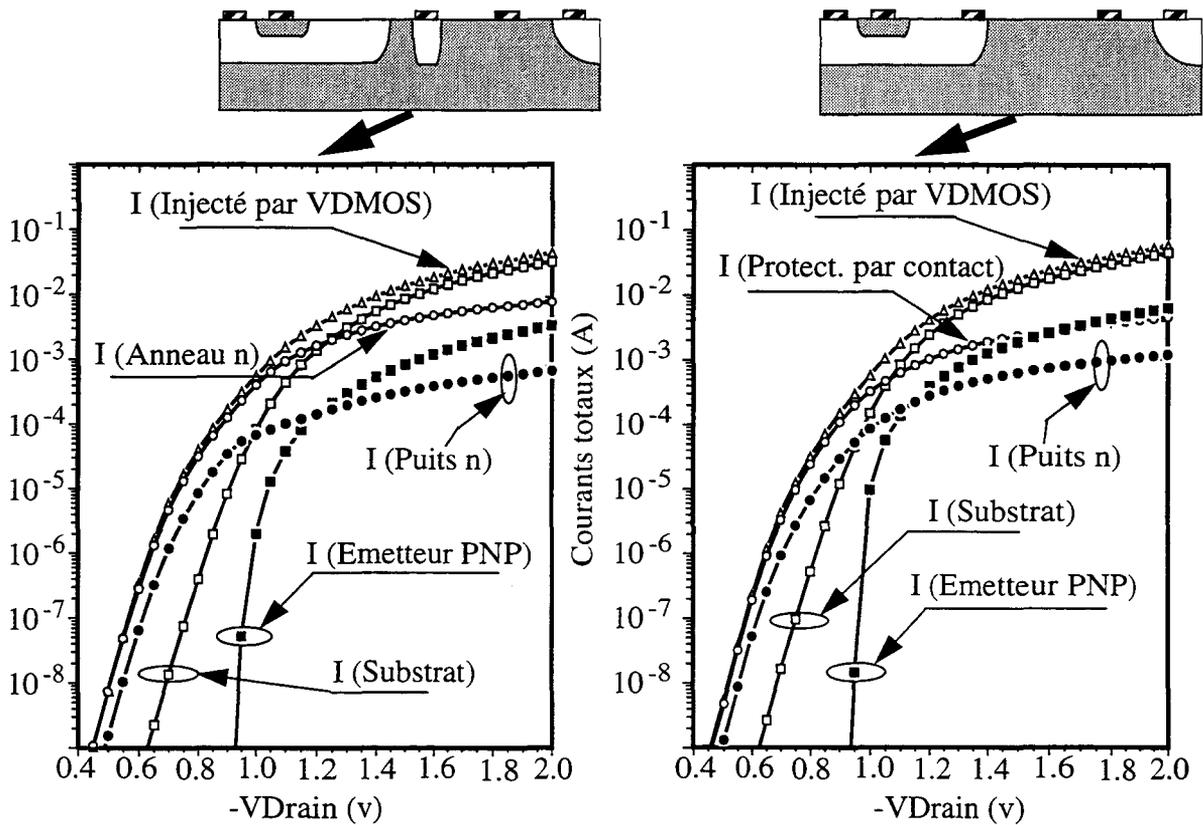


Figure II-33.a: Protection par anneau de garde collecteur

Figure II-33.b: Protection par contact de court circuit

Une fois le latchup établi, les figures II-33.a et II-33.b montrent que le courant circulant dans le contact de protection devient supérieur à celui circulant dans le contact de l'anneau de garde pour les deux structures correspondantes. Ce phénomène, traduit par les différences de pentes, s'explique par l'appartenance du puits n à la boucle de contre réaction positive. L'efficacité de son rôle de collecteur est accrue lors du déclenchement de latchup, alors que l'anneau de garde extérieur au dispositif a des propriétés de collection qui ne varient pas.

Enfin, une configuration sans protection est simulée. Le drain du transistor VDMOS est séparé du puits n par une distance de 935 μm au lieu de 75 μm . Cette opération diminue l'efficacité du bipolaire parasite latéral et donc la sensibilité du dispositif au latchup. Le déclenchement du latchup apparaît sur le tracé des courbes de la figure 33.c.

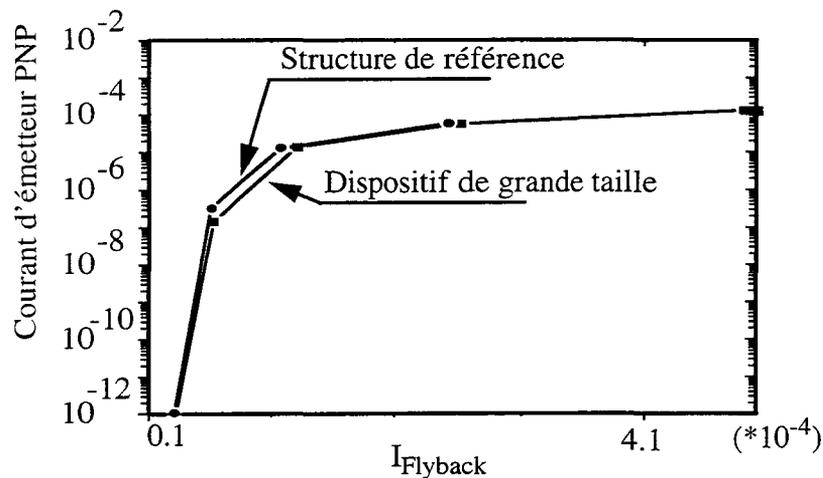


Figure 33.c: Variation du courant d'émetteur PNP en fonction de la taille de la structure

Peu de variations sont observées entre les deux structures. Le gain du NPN latéral est en effet peu susceptible de varier, étant donné l'absence de générations-recombinaisons dans les modèles de simulation. L'atténuation du phénomène de "crosstalk" est dans ce cas dû aux effets de dispersion des porteurs dans le substrat.

II-C Reconstitution des phénomènes survenant sur une commande de disque dur

Le paragraphe II-B était fondé sur des études détaillées de protection en régime statique. Dans cette partie, l'efficacité des protections est étudiée en régime transitoire. L'optimisation est portée sur la localisation des anneaux de garde et des contacts substrats. Par contre, ces anneaux et contacts ont des dimensions figées.

II-C-1 Descriptions.

II-C-1.a Description du moteur et effets parasites.

Les circuits pilotant les disques durs ("Hard Disk Drives", HDD) intègrent désormais la logique de commande et les interrupteurs de puissance sur le même substrat [47]. Le schéma de la figure II-34 représente le stator d'un moteur. Chaque bobine est branchée à deux interrupteurs VDMOS permettant soit de la connecter à la masse ou à l'alimentation, soit de laisser son extrémité en haute impédance.

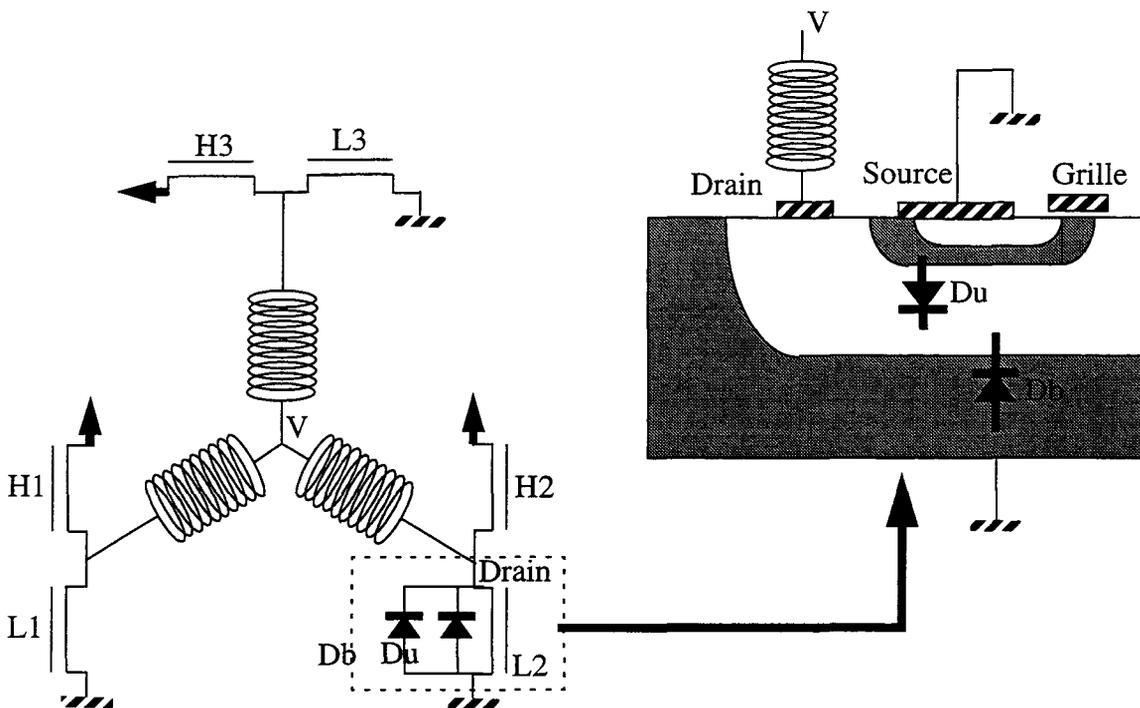


Figure II-34: Description du moteur et du circuit de commande

La séquence de commandes sur les grilles des VDMOS, donnée dans le tableau II-7, permet d'imposer un champ magnétique total tournant entraînant le mouvement du rotor.

L1	H1	L2	H2	L3	H3
low	low	high	low	low	high
low	high	high	low	low	low
low	high	low	low	high	low
low	low	low	high	high	low
high	low	low	high	low	low
high	low	low	low	low	high

Tableau II-7: Séquence des commandes numériques du moteur

L'arrêt du disque est opéré en mettant en conduction les trois transistors VDMOS connectant les inductances à la masse. Au cours du fonctionnement du moteur, deux effets parasites sont observés:

□ Lors de la rotation du moteur, les commutations successives des bobines génèrent des phénomènes de décharges inductives dans les drains, aboutissant à l'injection d'électrons dans le substrat p. Les courants parasites, étudiés dans le paragraphe précédent, sont récupérés par les puits n contenant les circuits logiques, mais n'affectent pas le fonctionnement du moteur.

□ Lors de l'arrêt du moteur, toutes les grilles de transistors MOS "Bas" L_i sont polarisées à l'état haut pour connecter le stator à la masse. Par contre, du fait de sa rotation inertielle, le rotor se comporte comme un générateur: un courant est induit dans les bobines du stator (force contre-électromotrice, f.c.e.m) avec une caractéristique sinusoïdale.

Typiquement, les flybacks inductifs induisent des pics de courant de 200mA, alors que la force contre-électromotrice lors de l'arrêt génère des pics de 600mA.

La conséquence des courants induits se résume en deux cas:

□ Si le courant rentre dans la paire de transistors (H_i, L_i), il se propagera via le bipolaire source-canal du transistor H_i vers l'alimentation: le courant généré par la f.c.e.m n'aboutira pas à l'injection d'électrons dans le substrat.

□ Si le courant sort de la paire de transistors, il peut alors emprunter comme chemin soit la diode D_u appartenant au bipolaire source-canal-drain, soit la diode de substrat (Figure II-35). C'est le cas le plus critique, puisqu'il aboutit à l'injection d'électrons dans le substrat.

Une quantité non négligeable de ces porteurs minoritaires échappe aux anneaux de garde (paragraphe III-B-1) pour être récupérée par les dispositifs logiques adjacents. Le courant ΔI résultant, pour les versions les plus densifiées des circuits pilotant les disques durs, est suffisant pour compenser l'alimentation des capacités des VDMOS et décharger ces capacités. Le stator n'est alors plus court-circuité à la masse, et le moteur ne sera pas freiné efficacement.

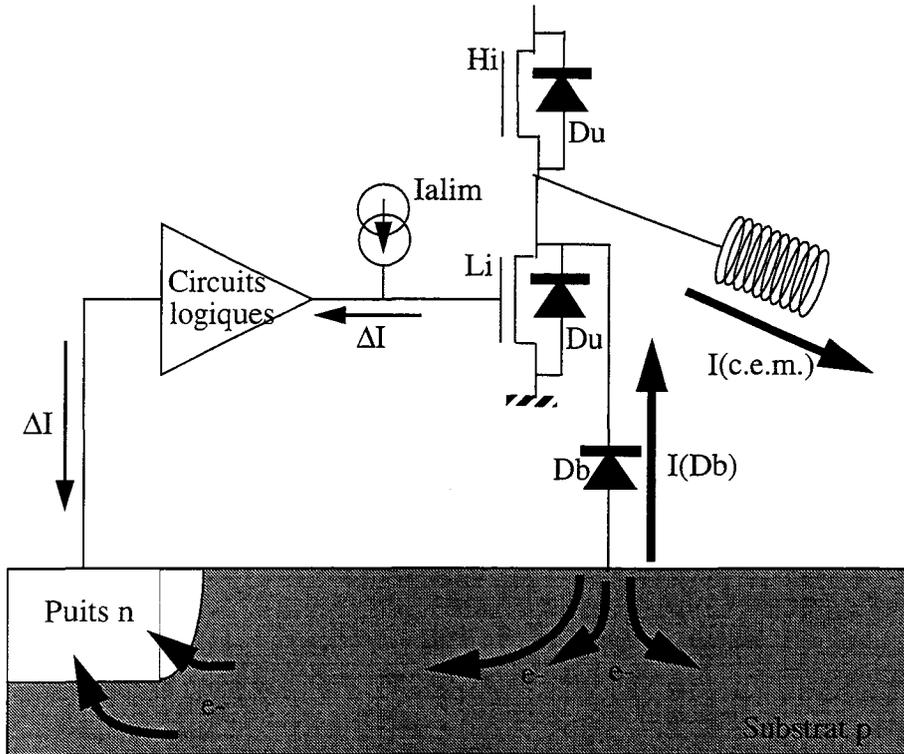


Figure II-35: Description des injections dans le substrat

II-C-1.b Polarisation en courant et simulations transitoires.

La simulation bidimensionnelle de ce phénomène est caractérisée par une polarisation transitoire en courant. La force contre-électromotrice ne pouvant être modélisée avec IMPACT3, la stratégie de simulation sera de reconstituer un flyback, dont l'origine est différente, mais aboutit au même type d'injection. Deux options sont possibles pour la simulation: soit appliquer une polarisation en courant transitoire sur le drain, soit reconstituer la totalité du phénomène de décharge.

□ La polarisation en courant, facilement implémentable dans IMPACT3, consiste numériquement à remplacer l'équation de Poisson sur le contact de drain par l'équation suivante:

$$\oint_{\Gamma_{\text{Drain}}} (\vec{J}_n(\psi, n, p) + \vec{J}_p(\psi, n, p) + \vec{J}_D(\psi, n, p)) d\Gamma = I_{\text{Bias}} \quad (\text{II-1})$$

La fermeture du système d'équations au contact est assurée en appliquant les conditions de Dirichlet pour les concentrations en électrons et en trous. Par contre, la discrétisation de cette équation aux différents points du contact conduit à un système d'équations où seuls n et p sont fixés. Même si le système est globalement fermé, il n'y a pas de fermeture locale dans la région du drain car le potentiel n'est pas imposé. Le système est donc solvable par une méthode couplée.

□ La reconstitution du phénomène de flyback demande un temps de simulation plus long: le VDMOS est d'abord commuté à l'état passant, afin d'établir un courant dans une bobine qui sera connectée au drain. Le VDMOS est ensuite coupé, et la continuité de courant dans l'inductance entraîne la mise en conduction de la diode de substrat ("body diode") et du bipolaire drain-canal-source. Malgré le temps de simulation, cette méthode est plus robuste, car la fermeture locale dans la région est assurée pour les trois variables (ψ, n, p) . Cette stratégie sera

donc retenue pour l'ensemble des simulations transitoires envisagées.

II-C-2 Simulations transitoires et optimisations.

Les simulations transitoires sont réalisées sans oxyde d'isolation. Cette approximation conduit à une variation maximale de 10% sur le courant collecté par le puits n, et permet par contre, en raison de la surface plane, une diminution du nombre de noeuds du maillage. En méthode couplée, la diminution du nombre de noeuds entraîne une convergence plus facile des solveurs, mais l'erreur de discrétisation peut entraîner des problèmes de convergence de la méthode de Newton Raphson. Expérimentalement, les temps de simulations sont réduits au moins d'un facteur 5, et la précision reste au moins de l'ordre de un pour mille.

II-C-2.a Prédiction 1D de la propagation de porteurs minoritaires.

Le calcul analytique à une dimension de la propagation d'électrons injectés dans un milieu p recombinant est rappelé dans ce paragraphe. Les résultats permettront de prédire qualitativement la forme transitoire des courants collectés par les puits n. En utilisant les deux équations de Maxwell suivantes:

$$0 = \vec{j} + \varepsilon \cdot \frac{\partial \vec{E}}{\partial t}$$

$$\text{Div}(\vec{E}) = \frac{\rho}{\varepsilon}$$

et en considérant pour le calcul le seul courant d'électrons, la simplification 1D de ces équations faisant intervenir uniquement la propagation par diffusion conduit aux équations (II-2) et (II-3).

$$\vec{J}_n = e \cdot D_n \cdot \vec{\nabla} n = e \cdot D_n \cdot \frac{\partial \Delta n}{\partial x} \quad (\text{II-2})$$

$$\frac{\partial \Delta n}{\partial t} = \frac{1}{e} \cdot \frac{\partial J_n}{\partial x} - \frac{\Delta n}{\tau_n} \quad (\text{II-3})$$

En remplaçant la valeur de J_n dans l'équation (II-3), l'équation de propagation devient:

$$\frac{\partial \Delta n}{\partial t} = D_n \cdot \frac{\partial^2 \Delta n}{\partial x^2} - \frac{\Delta n}{\tau_n} \quad (\text{II-4})$$

La transformée de Laplace $\overline{\Delta n}(k,x)$ de $\Delta n(x,t)$ est alors utilisée pour la résolution de l'équation de propagation qui donne par transformation dans l'espace (k,x) :

$$\frac{\partial \overline{\Delta n}}{\partial t} = -k^2 \cdot D_n \cdot \overline{\Delta n} - \frac{\overline{\Delta n}}{\tau_n} \quad (\text{II-5})$$

La résolution de cette équation, ramenée à l'espace des (x,t) , donne finalement:

$$\Delta n(x, t) = \frac{\Delta n_0}{2 \cdot \sqrt{\pi D_n t}} \cdot \exp\left(\frac{-t}{\tau_n}\right) \cdot \exp\left(\frac{-x^2}{4 D_n t}\right) \quad (\text{II-6})$$

où Δn_0 est le nombre initial de porteurs minoritaires injectés dans le milieu p. Pour des distances de propagation importantes, le temps de propagation est donc à l'origine d'un étalement du pic d'électrons injectés au départ dans le substrat. L'étude des formes transitoires des courants pour des dispositifs de grandes tailles donnera donc des profils temporels de courants collectés qui seront d'autant plus arrondis que les collecteurs sont situés loin du transistor VDMOS.

II-C-2.b Caractéristiques du VDMOS seul.

Les décharges inductives dans les MOS de puissance ont déjà fait l'objet d'études précises [48]. Afin d'étudier précisément les caractéristiques de l'injection transitoire, le transistor VDMOS utilisé est d'abord simulé séparément en régime de commutation. La structure correspondante est représentée sur la figure II-36.

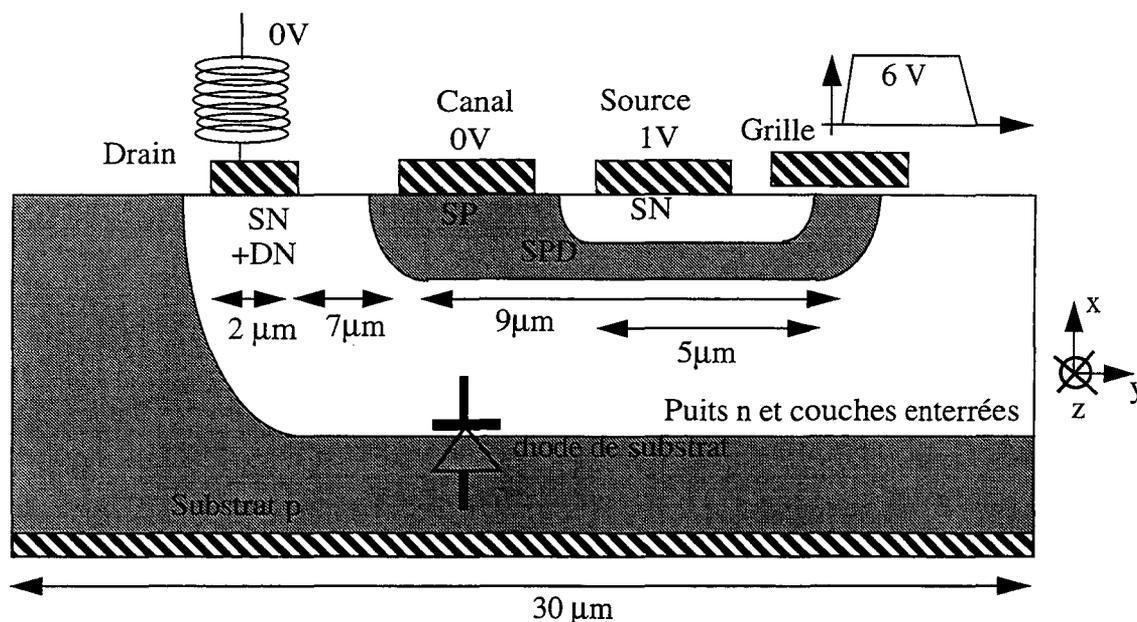


Figure II-36: Section bidimensionnelle du VDMOS

Les caractéristiques de l'inductance et la polarisation sont prises analogues au cas réel. Le facteur multiplicatif correspondant à la dimension z est ajusté pour obtenir une constante de temps L/R identique à celle observée expérimentalement. Le substrat p est contacté sur sa face arrière. Le contact est situé artificiellement à $50\mu\text{m}$ de la surface du dispositif. Pour le cas du VDMOS isolé, le temps de simulation total excède 1ms , afin de mettre en évidence tous les phénomènes caractéristiques d'une décharge inductive. Les conditions de simulations sont résumées dans le tableau II-8.

Inductance	L/R	V_{Grille}	$V_{\text{grille: tchute}}$	Durée simu
8mH	400 μs	0V -> 6V -> 0V Trise = 20 μs $T(6V) = 400\mu\text{s}$	6V -> 0V: 20 μs	1 ms

Tableau II-8: Conditions de simulations transitoires
(simulations de décharge inductive)

Pour des raisons de temps de simulation, le transistor VDMOS est commuté à l'état passant durant $400\mu\text{s}$, alors qu'il faudrait un temps triple pour que l'inductance stocke 95% de son énergie. Les résultats de simulations sont apparents sur les figures II-37.a (tension de commande), II-37.b (tension de drain) et II-37.c (courants totaux).

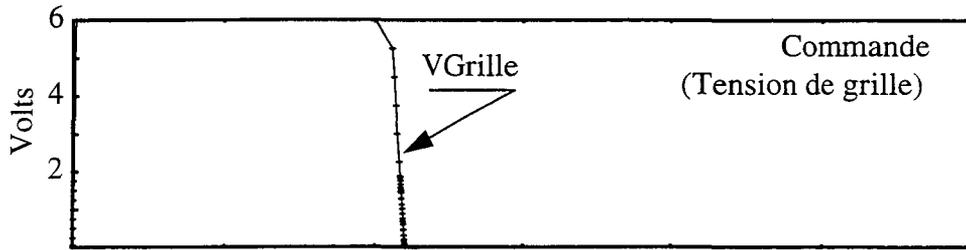


Figure II-37.a: Forme d'onde transitoire de la tension de commande

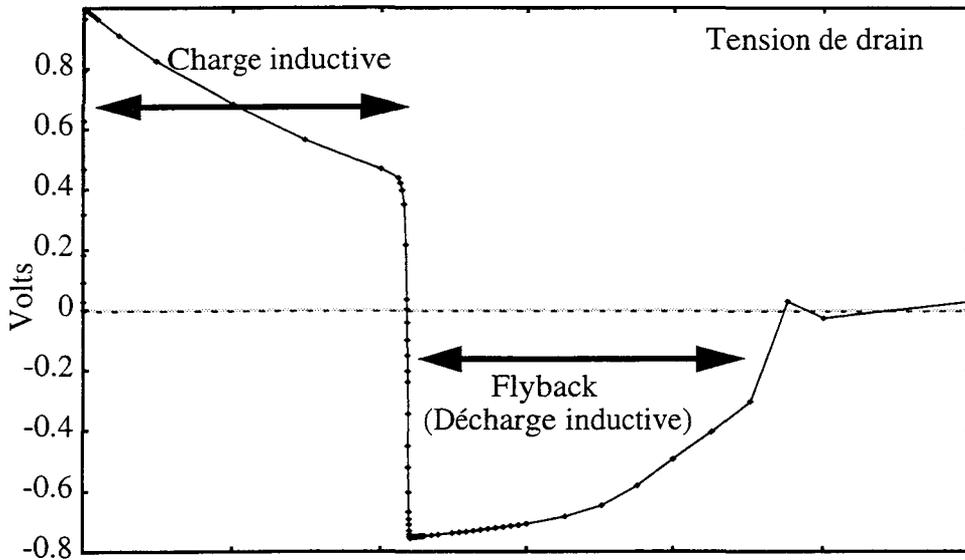


Figure II-37.b: Forme d'onde transitoire de drain du VDMOS

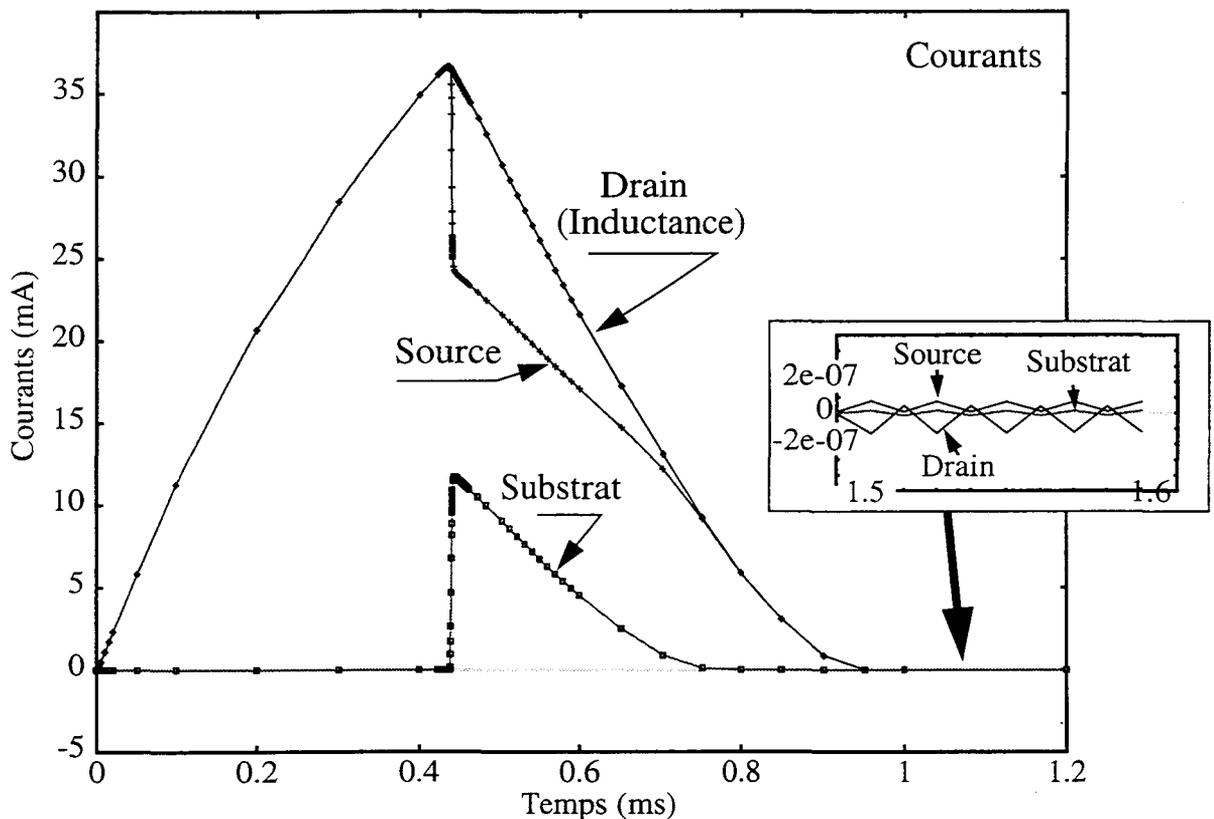


Figure II-37.c: Forme d'onde transitoire en courants

L'évolution temporelle du flyback n'est pas solvable analytiquement. Si $R_{diff}(t)$ désigne la résistance différentielle de la diode de substrat à l'instant t , et si R_{Add} désigne les autres résistances (substrat et contact) indépendantes du temps, le phénomène obéit en effet à l'équation différentielle suivante:

$$L \cdot \frac{d}{dt}I(t) + R_{diff}(t) \cdot I(t) + R_{Add} \cdot I(t) = 0 \quad (II-7)$$

Une interprétation qualitative de cette équation est donnée dans le paragraphe II-C-2.d.

A la fin de la décharge inductive (fenêtre agrandie sur la figure II-37.c), les courants exhibent un caractère oscillatoire lentement amorti, dû au couplage entre l'inductance et les capacités du transistor. Ce phénomène se retrouve pour des modèles de MOS basse puissance en simulations HSPICE.

Pour une polarisation transitoire en courant, le contact de source récupère la majeure partie du courant injecté par le drain. Ce type de transistor VDMOS est donc caractérisé par un effet bipolaire parasite important. L'avantage de la simulation du composant isolé permet donc une comparaison efficace des courants résultants dans le substrat et dans le collecteur du NPN. D'autre part, le contact substrat étant situé relativement près du drain, le profil transitoire du courant récupéré par ce contact reste abrupt, sans qu'il y ait eu étalement du paquet d'électrons injectés.

II-C-2.c Description des protections contre les injections inductives.

II-C-2.c-1 Simulation d'un dispositif de référence.

Un dispositif de référence, décrit sur la figure II-38, est d'abord étudié en détail. L'anneau de garde a été réalisé à l'aide des implantations de couches enterrées n disponibles avec la technologie BiCMOS étudiée, afin d'obtenir une efficacité de collection maximale.

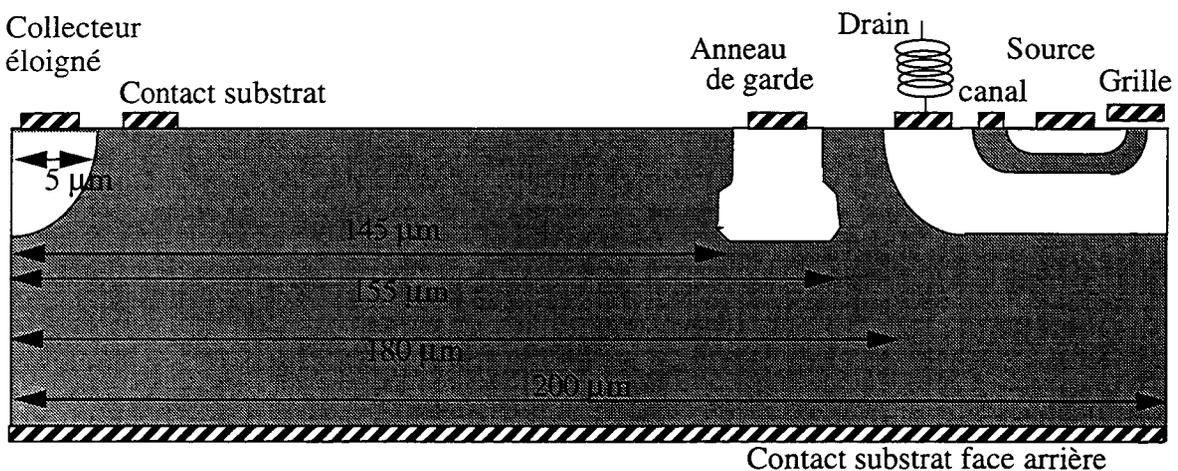


Figure II-38: Protection de référence

Le profil temporel de la tension de commande de grille est identique à celui utilisé pour l'étude du VDMOS seul (Figure II-37.a). Au contraire des études du paragraphe II-B-1, l'utilisation d'un contact de substrat face arrière est systématique. L'influence de son absence sera évaluée ultérieurement. Ce contact est situé à 500µm de la surface du dispositif, c'est à dire à une distance comparable à celle des épaisseurs substrats pour la technologie. Les résultats de la simulation apparaissent sur les figures II-39.a (contacts proches du VDMOS ou dans le VDMOS) et II-39.b (contacts éloignés).

Les repères temporels ❶, ❷ et ❸ de la figure II-39.a correspondent respectivement au dernier pas de temps auquel la tension de grille V_G est à 6V, au premier pas de temps auquel V_G atteint 0V et à un pas de temps intermédiaire durant le régime de relaxation de l'inductance.

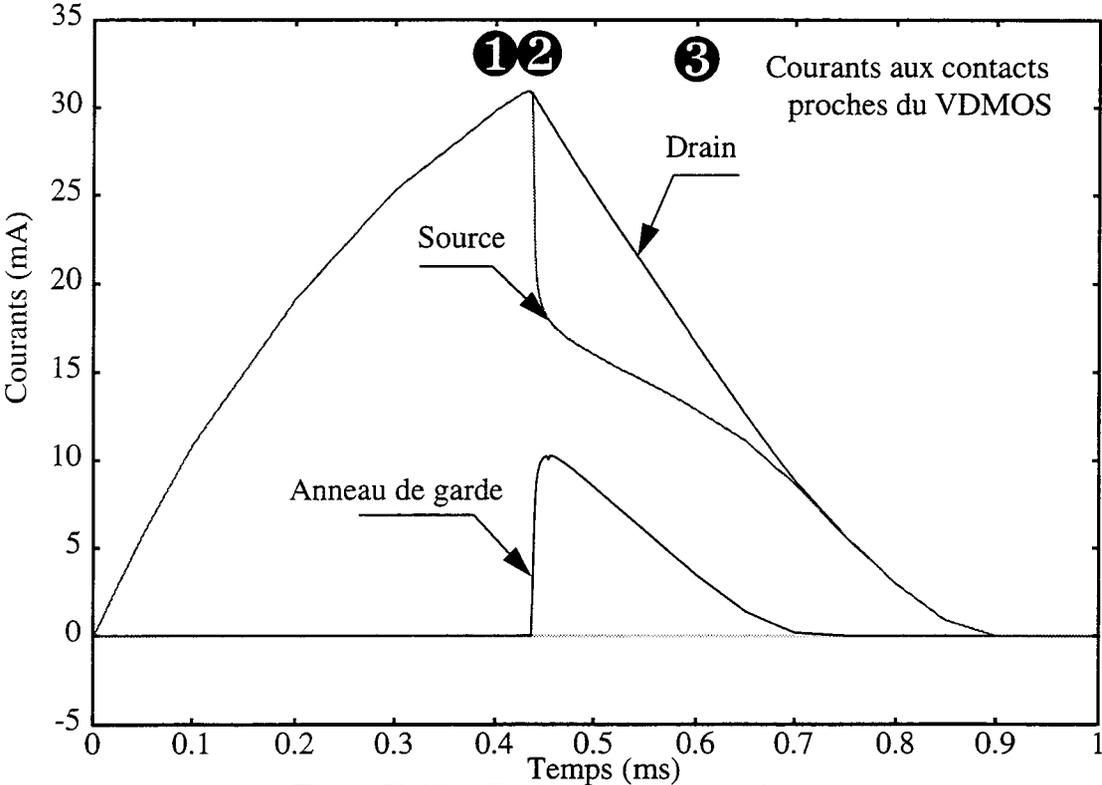


Figure II-39.a: Evolution transitoire des courants (contacts proches du DMOS)

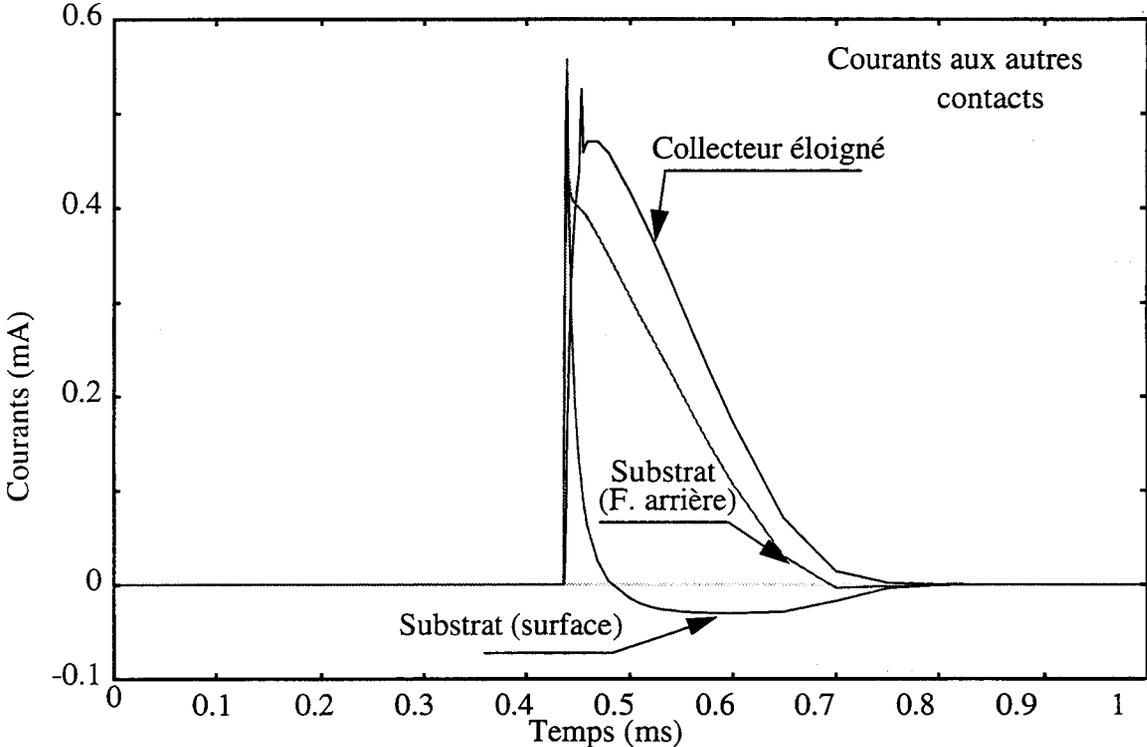


Figure II-39.b: Evolution transitoire des courants (contacts éloignés du DMOS)

Pour la structure de référence, pour laquelle l'anneau de garde est proche du VDMOS, le phénomène de collection horizontale par cet anneau apparaît pour le cas de l'attaque inductive transitoire comme pour le cas d'une polarisation statique en tension (paragraphe II-B-1). La figure II-40 représente les lignes de courants d'électrons. Les électrons récupérés par le puits n contenant les circuits logiques sont ceux qui ont été injectés verticalement par la jonction Drain-Substrat. Les autres électrons injectés subissent l'attraction de l'anneau de garde.

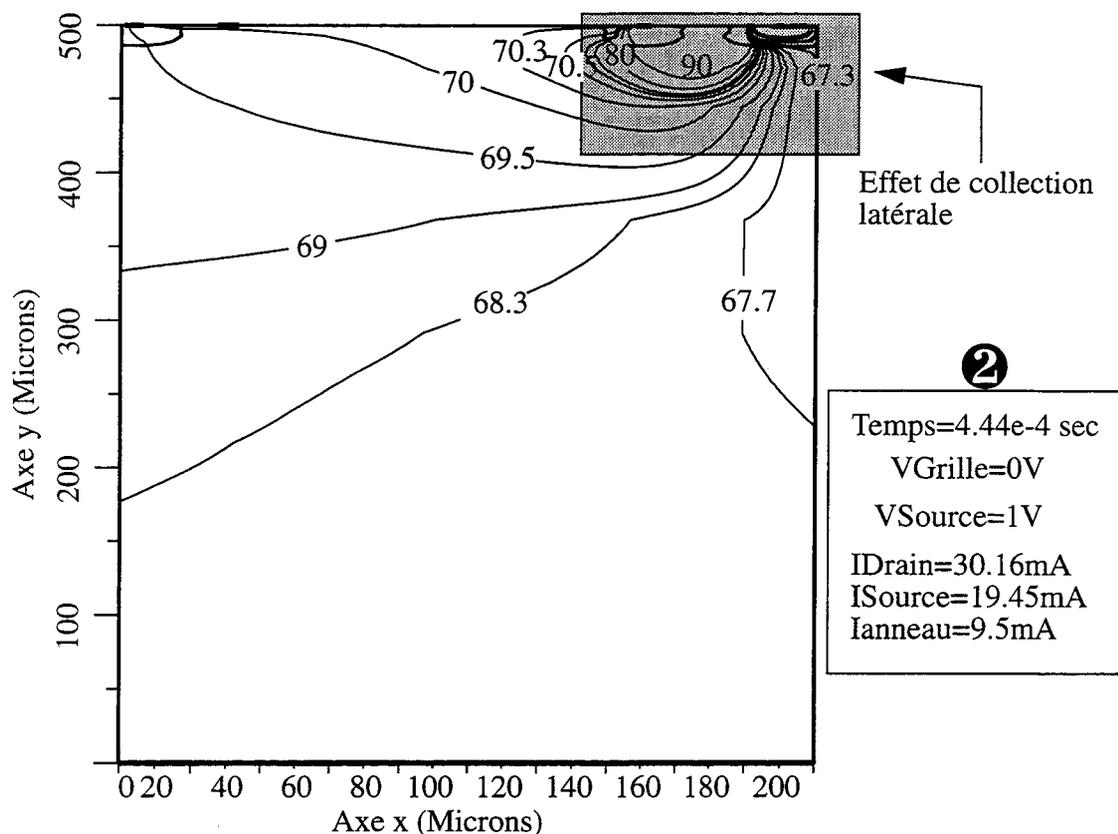


Figure II-40: Lignes de courants d'électrons au moment du flybacks
Le crosstalk est localisé sur une épaisseur de 200 μ m.

La majeure partie des lignes d'électrons est située dans une zone allant de la surface jusqu'à une profondeur de 250 μ m. Pour un anneau de garde situé proche du VDMOS, le contact de substrat face arrière n'apportera pas des atténuations de la propagation électronique comparables à celles obtenues avec ou sans anneau de garde. Au cours du régime de relaxation (temps ②), le phénomène demeure inchangé (Figure II-41).

Le contact substrat face arrière sera conservé pour la suite des simulations. Son utilité, qui reste à justifier lorsque l'anneau de garde est proche du transistor, peut aussi jouer un rôle important pour d'autres configurations.

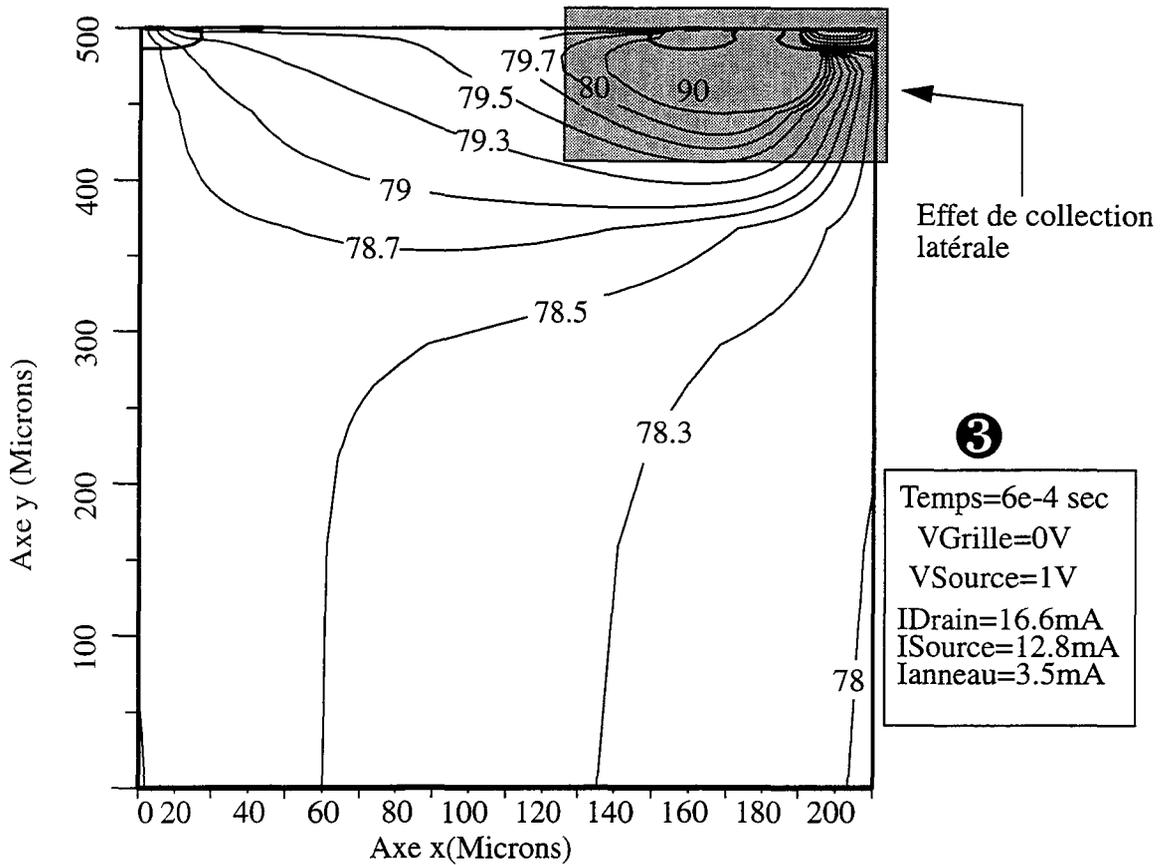


Figure II-41: Lignes de courants d'électrons au moment de la relaxation (Diminution du courant de la bobine)

II-C-2.c-2 Simulation de quatre dispositifs.

Trois structures supplémentaires sont présentées sur la figure II-42 et sont simulées sur l'intervalle de temps complet (1ms).

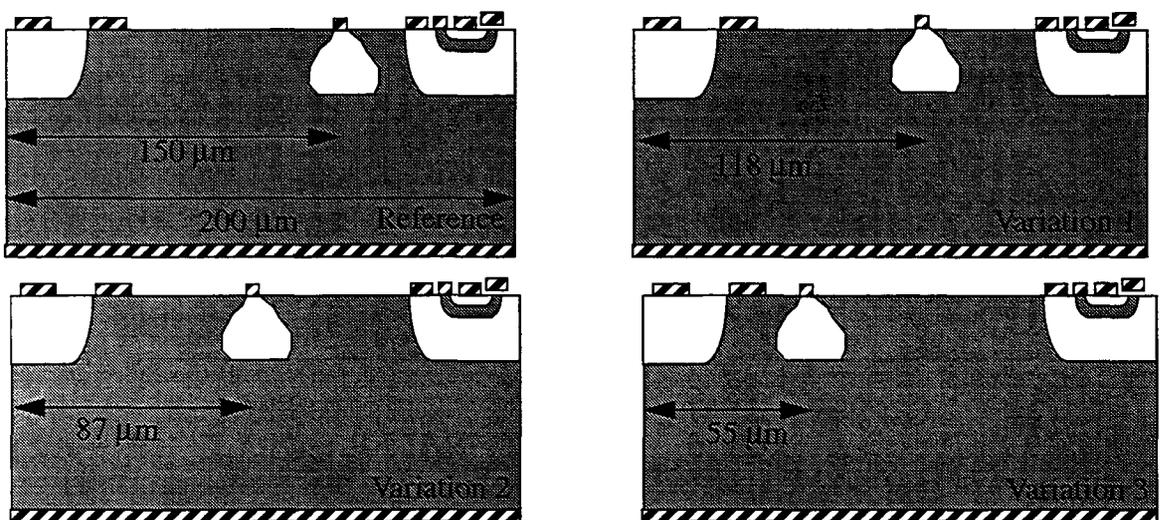


Figure II-42: Variations layout pour l'étude de l'efficacité de protection. L'anneau de garde n est déplacé et le contact substrat reste proche du nwell

Ces structures sont basées uniquement sur la variation de localisation de l'anneau de garde.

Les deux collecteurs susceptibles d'empêcher la propagation des électrons jusqu'au puits n sont la source du VDMOS et l'anneau de garde. L'évolution de leurs courants en fonction des variations de layouts sont représentées respectivement sur les figures II-43 et II-44.

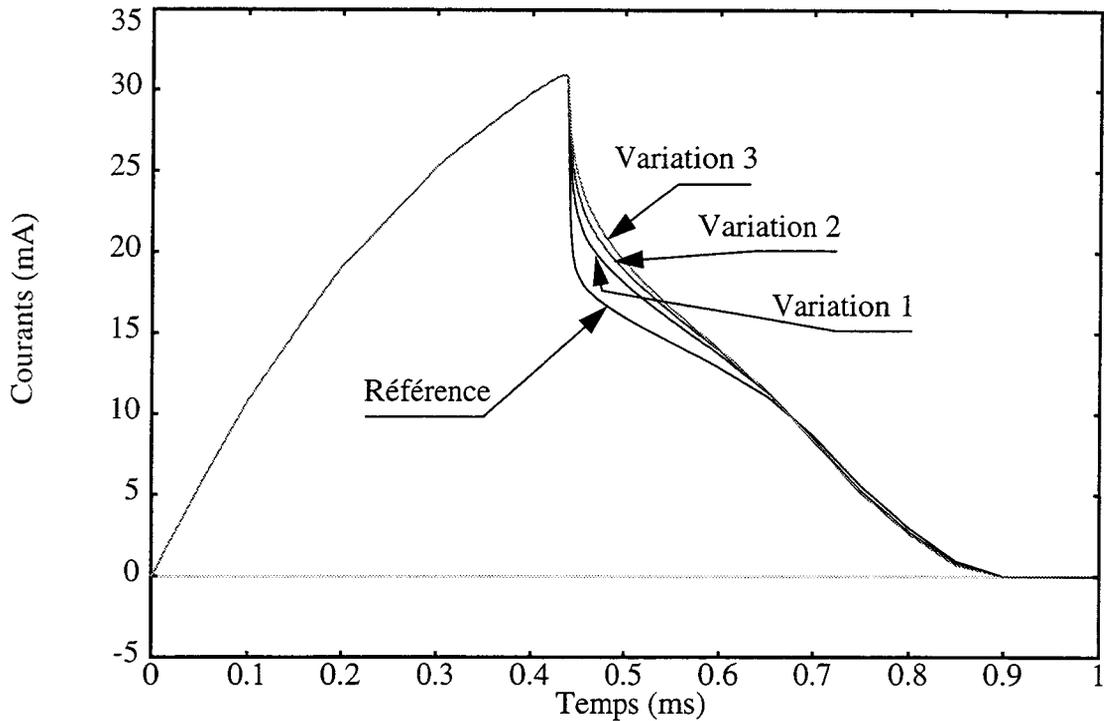


Figure II-43: Courants de source du VDMOS pour les quatre variations

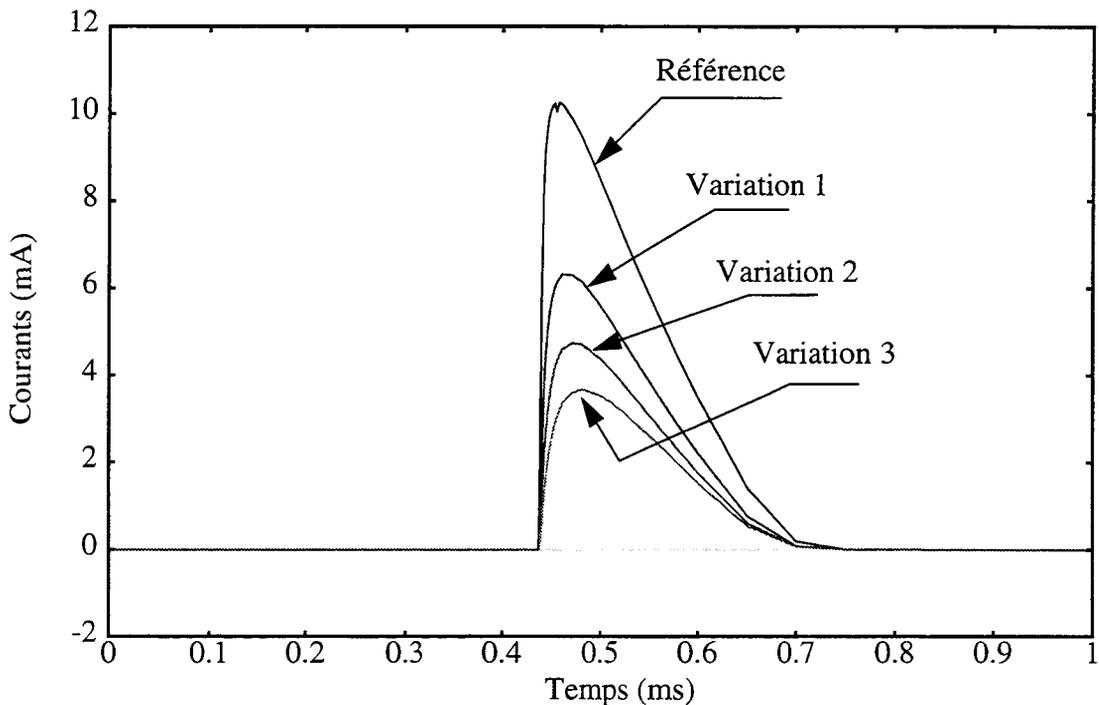


Figure II-44: Courants collectés par l'anneau de garde pour les quatre variations

Au contraire des études statiques pour lesquelles le substrat était polarisé en tension, le courant de drain du VDMOS est presque exactement le même pour toutes les configurations (Varia-

tions de moins de 2 pour 1000). Lorsque l'anneau de garde est éloigné du VDMOS, son effet d'attraction diminue et ce collecteur devient moins efficace. Par contre, la source du VDMOS prend en charge la collection d'une partie de cette différence de courant, et continue à se comporter comme le collecteur principal tout le long de l'injection inductive. Par rapport à la structure de référence, la variation des courants aux deux contacts substrats (surface et face arrière) justifie l'utilisation simultanée de ces contacts (Figures II-45.a et II-45.b).

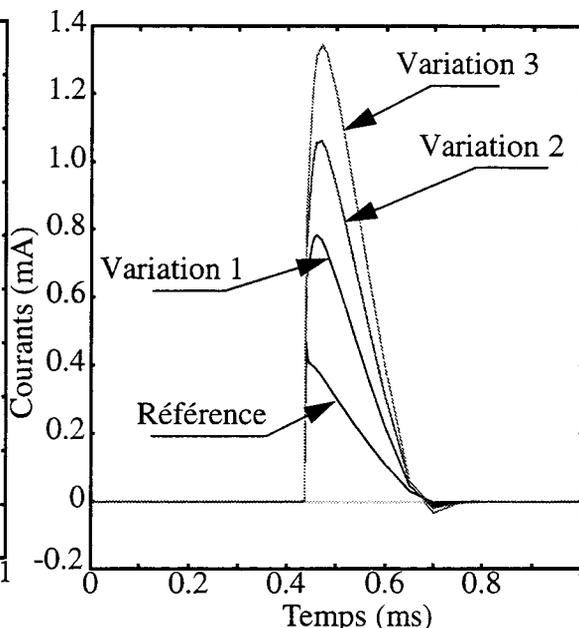
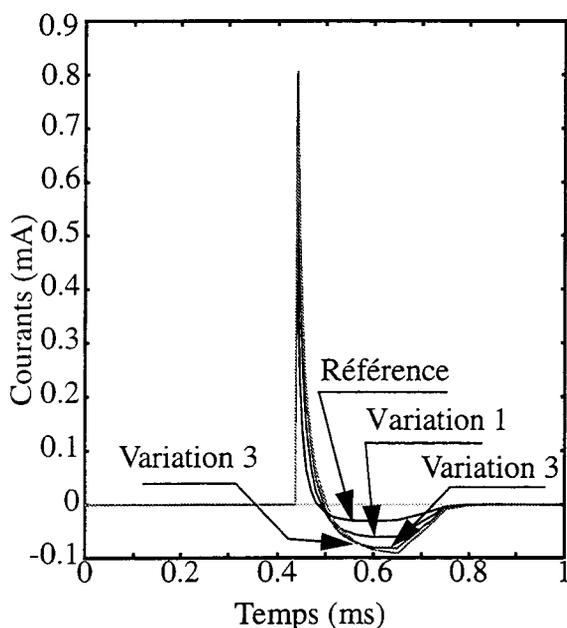


Figure II-45.a : Evolution du courant collecté par le contact substrat de surface

Figure II-45.b : Evolution du courant collecté par le contact substrat face arrière

En effet, les courants collectés par ces contacts sont du même ordre que les courants parasites collectés par le puits n pour les différentes configurations. La figure II-46 donne l'évolution des formes d'onde du courant parasite pour les quatre structures.

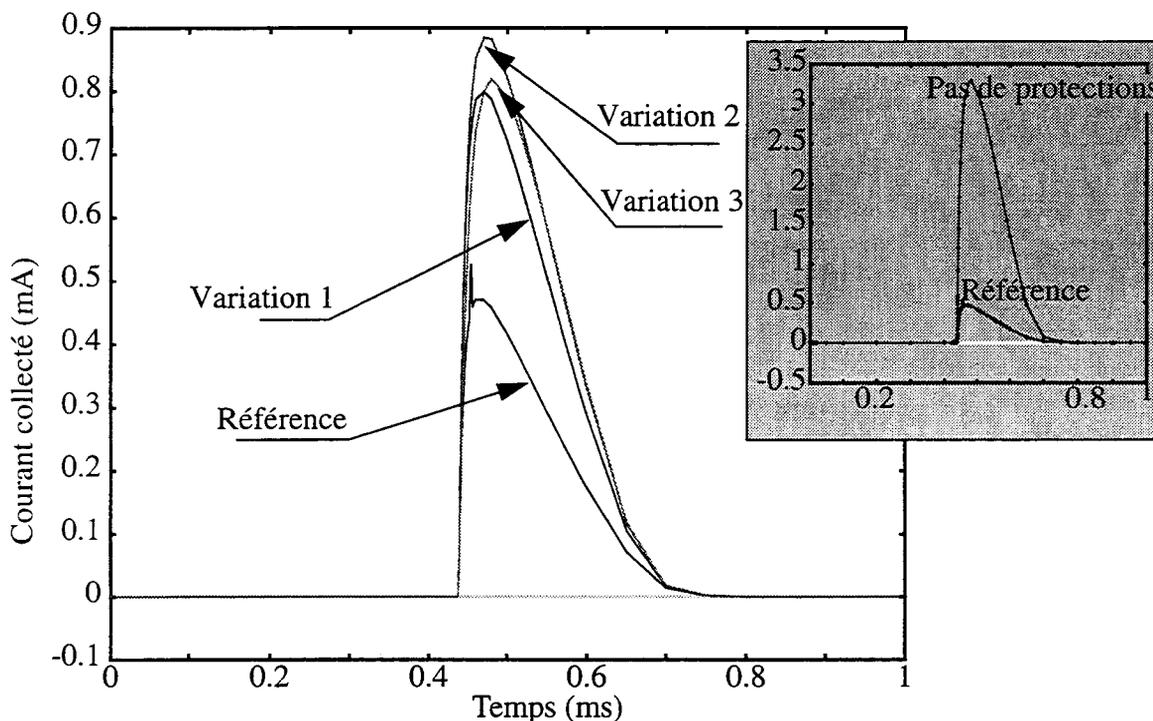


Figure II-46: Courants parasites collectés par le puits n

La structure de référence présente les meilleures propriétés d'isolation. Lorsque l'anneau de garde est décalé vers les positions centrales entre le transistor VDMOS et le puits n collecteur (configurations 1 et 2), l'efficacité de collection à laquelle contribuent les contacts Source, Anneau de garde et Substrat diminue. Par contre, lorsque l'anneau de garde est proche du puits n à protéger (configuration 3), le courant parasite du puits n se remet à diminuer. Enfin, l'anneau de protection, dans le meilleur des cas, atténue le courant parasite d'un facteur compris entre 6 et 7. Ce rapport est comparable au cas de la polarisation du drain en tension étudié dans le paragraphe II-B-1.

II-C-2.d Comparaison des formes d'ondes expérimentales et simulées avec IMPACT3.

Le phénomène de propagation des électrons dans le substrat a été mesuré sur un circuit HDD. Le courant parasite, visible à l'oscilloscope (figure III-47), exhibe pour chaque période une succession de trois pics parasites correspondant aux injections successives d'électrons dans le substrat par les trois bobines du stator.

Seule une comparaison qualitative peut être réalisée pour les attaques inductives en courant, car la densité de courant circulant dans la jonction Drain-Substrat demeure difficilement quantifiable. En effet, l'injection inductive dans le cas réel est simultanément due aux contributions de la commutation du VDMOS (Flyback) et de la force contre électromotrice.

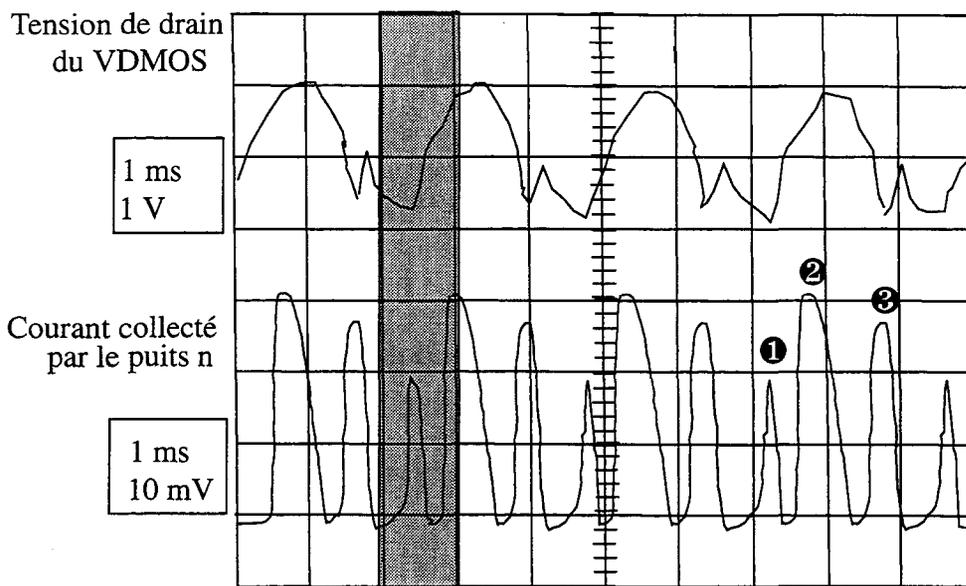
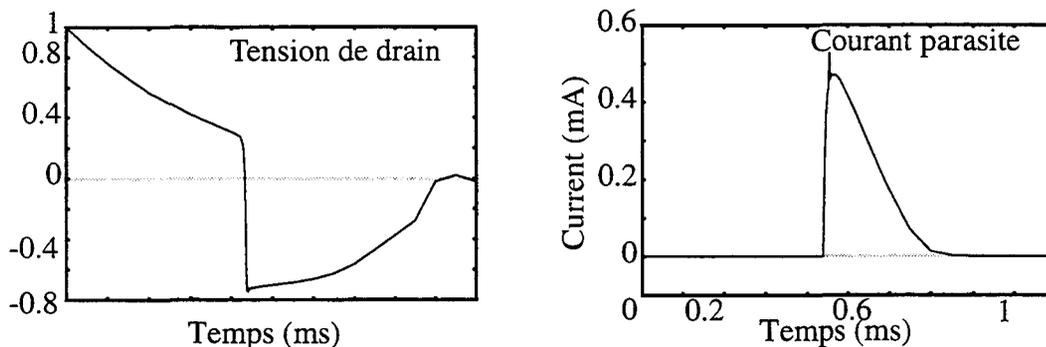


Figure II-47: Mesure de l'effet f.c.e.m sur le courant parasite

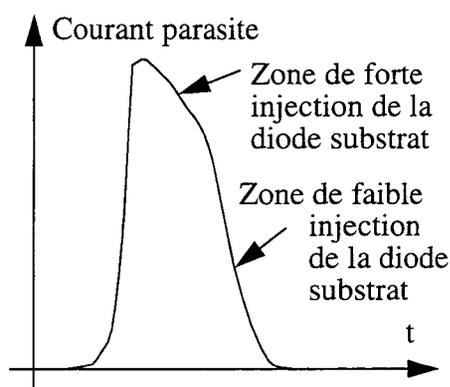


Détail des simulations correspondantes

La simulation d'un seul pic de courant parasite conduit à obtenir approximativement la même forme d'onde. Par contre, le pic obtenu par la mesure est caractérisé par une différence de pente dans la zone descendante qui n'apparaît pas en simulation. Cette différence de pic est analogue à celle du courant de drain. En effet, pour une énergie stockée suffisante, la décharge de la bobine peut se décomposer en deux phases.

□ Lorsque l'intensité est forte, la diode est en forte injection. Sa résistance différentielle est donc plus importante et la bobine se décharge lentement, ce qui explique la première partie de la pente.

□ Quand l'intensité diminue, la diode se polarise en faible injection. La diminution de sa résistance différentielle augmente la pente de décharge.



Cet effet de forte injection apparaît pour des modèles de MOS micropuissance commutant des inductances faibles en simulations HSPICE.

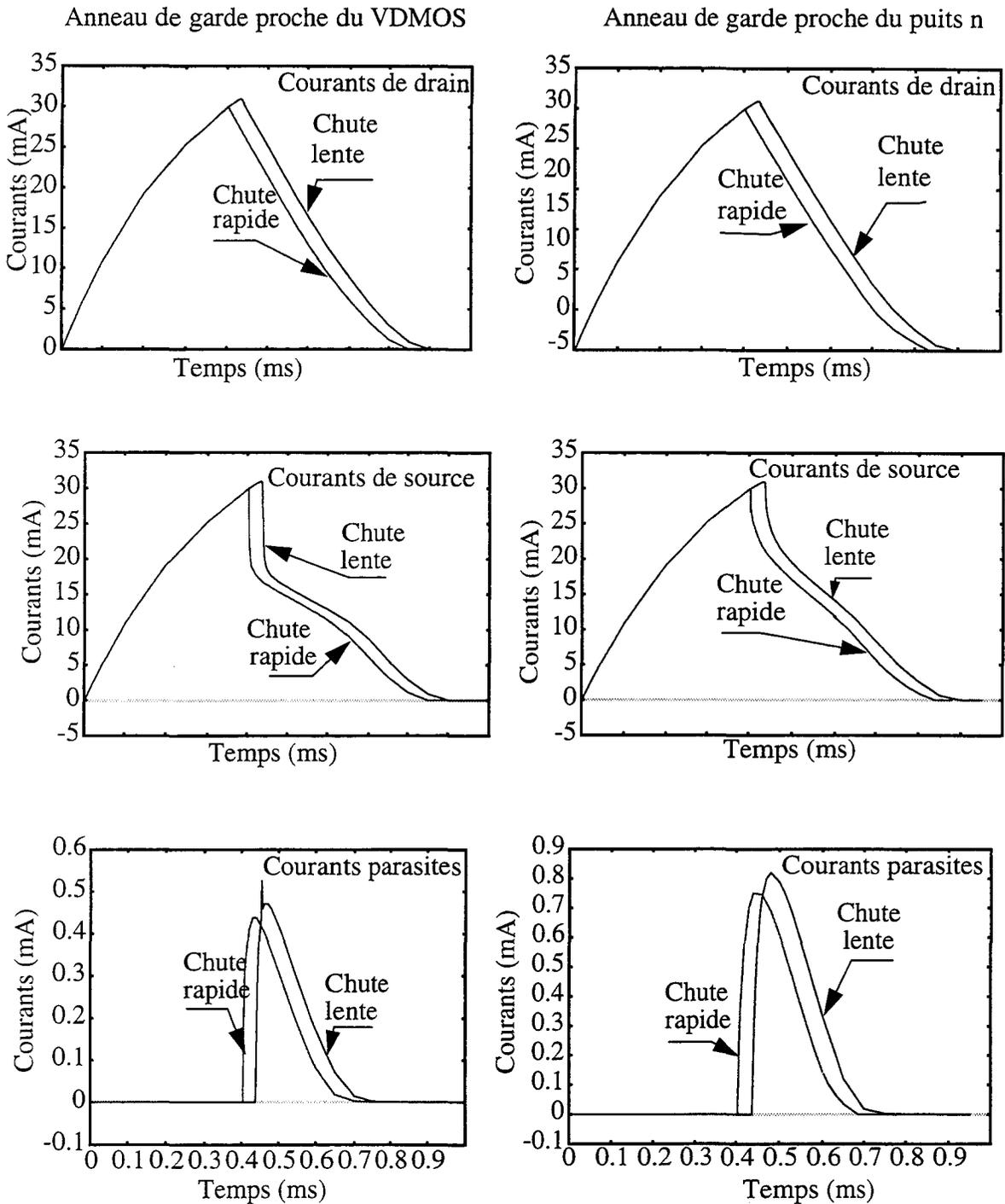
L'apparition d'un flyback étant caractérisée par des élévations de courant brusques (e.g. les formes d'ondes du courant circulant dans le contact substrat de surface), la création d'une décharge inductive en forte injection n'a pu être reconstituée par manque de robustesse du simulateur, et ce malgré un pas de temps restreint.

De plus, il est rappelé que ces simulations de dispositifs sont faites sans Générations-Recombinaisons pour les raisons explicitées dans le paragraphe I-C-5.b.

Enfin, la forte différence des formes d'onde de tensions de drain mesurées et simulées s'explique par la contribution importante de la force contre électromotrice qui n'apparaît pas en simulation.

II-C-2.e Influence de la chute de tension de grille.

Le temps de chute de 6V à 0V de la tension de grille est de 20 μ s. Il peut donc être considéré comme instantané avec la constante de temps L/R en présence. La simulation d'une chute de tension de grille plus rapide a été réalisée. Sur les figures II-48, t_{fall} est cette fois de 2 μ s, et les comparaisons sont effectuées avec le temps réel t_{fall} de 20 μ s pour les deux configurations de protections extrêmes. Les caractéristiques dans les deux cas sont identiques; la seule différence vient d'une charge supplémentaire de l'inductance pour $t_{chute}=20\mu s$, puisque le temps de coupure du DMOS est plus tardif.



Figures II-48: Evolution des courants en fonction du temps de chute de la tension de commande VGrille

II--C-2.f Influence de la localisation du contact substrat de surface.

Les quatre structures étudiées utilisent le même effet de protection: l'anneau de garde, même éloigné du transistor VDMOS, est le contact le plus proche du dispositif injecteur. Le contact substrat de surface est destiné à jouer le rôle d'un collecteur additionnel. Sur la figure II-49, ce contact est déplacé jusqu'à proximité de l'anneau de garde n, et la décharge inductive est simulée avec cette nouvelle configuration.

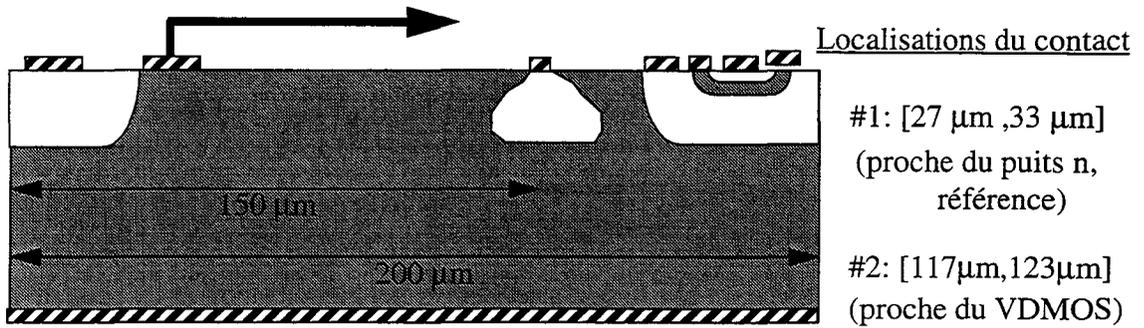


Figure II-49: Variations de la localisation du contact substrat de surface

Les figures II-50.a et II-50.b comparent les résultats obtenus pour les deux localisations extrêmes de ce contact substrat.

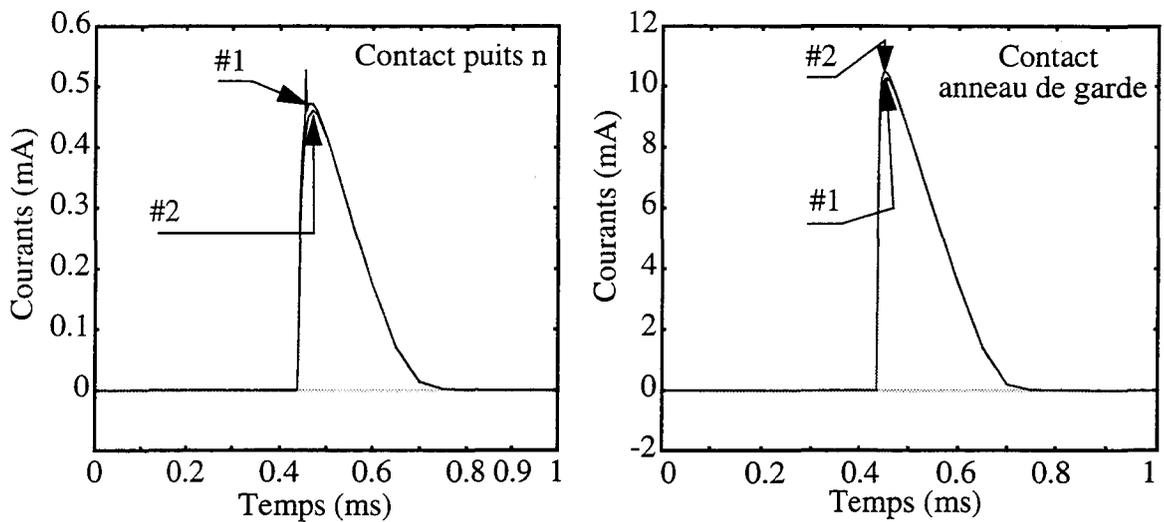


Figure II-50.a: Effets de variation de la localisation du contact substrat de surface

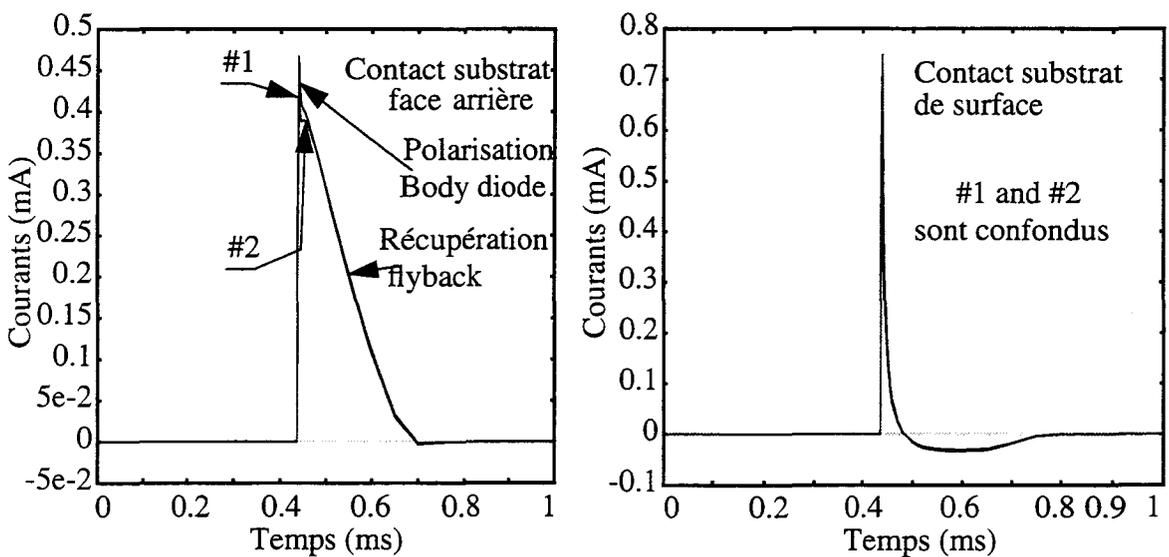


Figure II-50.b: Effets de variation de la localisation du contact substrat de surface

La similitude des formes d'onde montre que l'anneau de garde n'écrante totalement l'effet du contact substrat de surface en termes de collection du courant injecté par l'inductance. A la fin de la décharge inductive, le courant circulant à travers les deux contacts substrat change de signe. Ce phénomène de relaxation supplémentaire est dû au courant de trous induit par la variations de la zone de charge d'espace de la diode Drain-Substrat quittant le régime de conduction. Lors du déclenchement du flyback, les formes d'ondes différentes pour les deux contacts s'expliquent ainsi:

□ Le contact face arrière sert d'une part à fournir les trous pour polariser la diode de substrat: cet effet est traduit par le pic étroit de surconsommation de courant au début du phénomène. Ensuite, ce contact récupère une partie du courant émis par la décharge inductive: le pic transitoire est plus large, et chute lentement au fur et à mesure de la décharge.

□ Le contact de surface, au vu de l'étroitesse de son pic transitoire, ne sert qu'à fournir les trous pour polariser la diode de substrat. L'importance du pic positif et de la relaxation négative prouve l'utilité de ce contact de surface. Sa localisation entre l'anneau de garde n et le puits collecteur peut être quelconque.

Enfin, deux structures pour lesquelles le contact substrat de surface est placé à proximité du VDMOS sont simulées, et les résultats sont comparés aux deux structures correspondantes avec la localisation du contact de surface à proximité du puits n (Figures II-51.a et II-51.b).

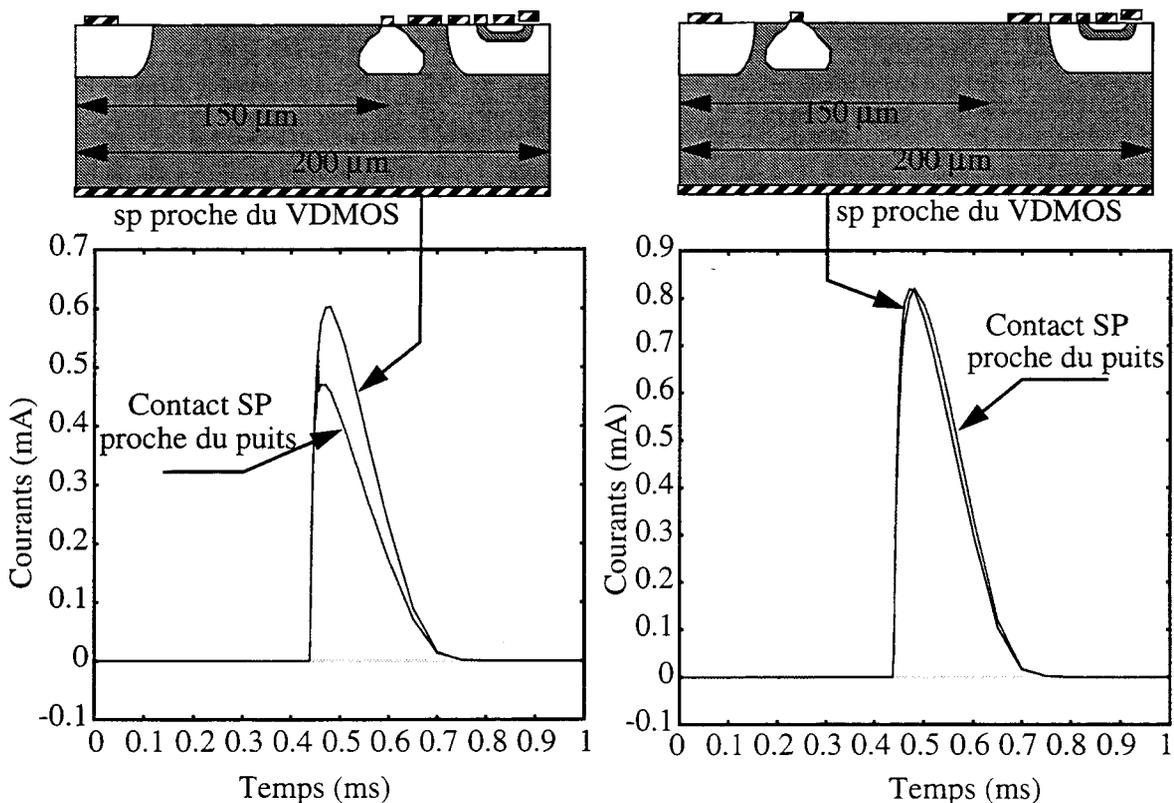


Figure II-51.a: Effets de localisation du contact SP

(Anneau de garde proche du VDMOS)

Figure II-51.a: Effets de localisation du contact SP

(Anneau de garde proche du puits n)

En termes de protection contre des attaques inductives, ces nouvelles configurations basées sur un effet de diode entre le drain et le contact substrat de surface dégradent légèrement l'écran-tage du courant parasite. L'augmentation locale de la concentration pour la base du transistor latéral Drain-Substrat-Anneau de garde est l'origine la plus probable de cette dégradation de protection.

II-C-3 Simulations à grande échelle et synthèse.

II-C-3.a Etude de deux configurations extrêmes.

En conservant les mêmes dimensions pour le transistor VDMOS, l'anneau de garde n, les contacts et le puits n collecteur, la taille du dispositif bidimensionnel est étendue à $900\mu\text{m}$. Le contact substrat de surface est situé à proximité du puits n. Les simulations transitoires sont d'abord entièrement réalisées pour deux configurations extrêmes, i.e. l'anneau de garde situé proche du VDMOS (Structure 1), ou bien proche du puits n (Structure 2). Sur les figures II-52.a et II-52.b sont tracés les résultats de simulations pour le courant de source du VDMOS et pour le courant parasite collecté par le puits n.

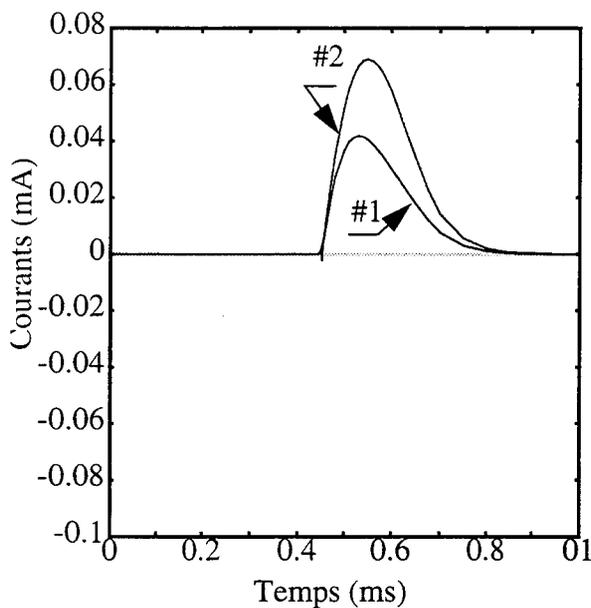


Figure II-52.a: Courants collectés par le puits n

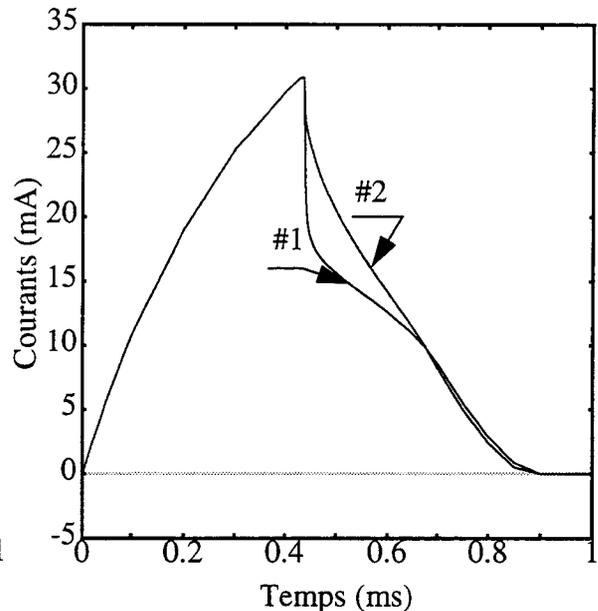


Figure II-52.b: Courants de source du VDMOS

Même si l'effet de collection de l'anneau de garde n éloigné du VDMOS est en partie pris en charge par la source du transistor, l'anneau de garde situé proche du VDMOS constitue toujours la meilleure protection. L'allongement des distances conduit à des propriétés de collection très différentes pour les deux contacts principalement responsables des effets collecteurs de protection, c'est à dire le contact substrat face arrière et le contact de l'anneau de garde n. Les figures II-53.a et II-53.b montrent les formes transitoires du flyback aux deux contacts pour les deux configurations.

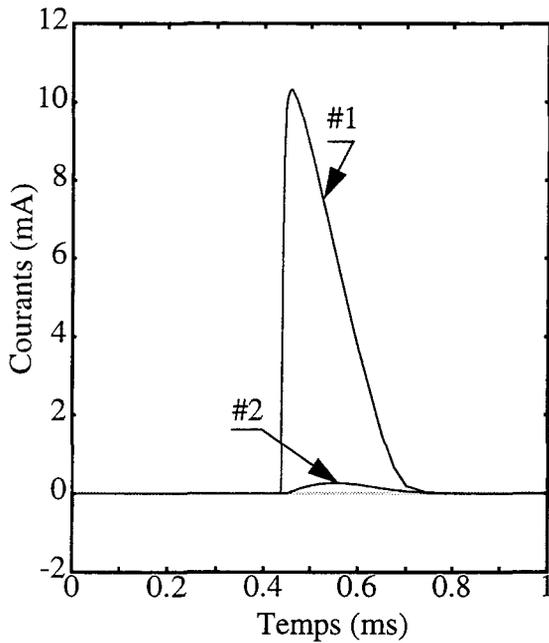


Figure II-53.a: Courants collectés par l'anneau de garde n

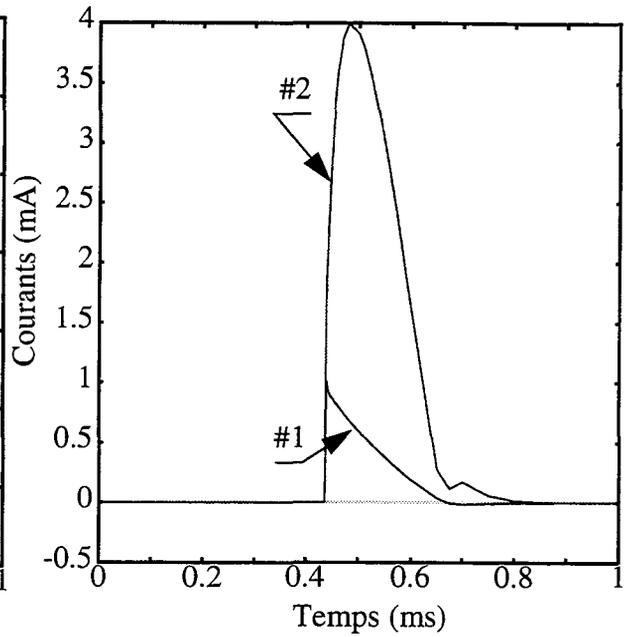


Figure II-53.b: Courants collectés par le contact substrat face arrière

A grande échelle, l'utilisation d'un anneau de garde n éloigné du VDMOS peut rendre l'emploi du contact de substrat face arrière indispensable. Les distributions de courant d'électrons associées à chaque structure (Figures II-54.a et II-54.b) montrent que l'effet de collection latérale prédominant pour la structure 1 disparaît avec la structure 2. L'injection d'électrons dans le substrat peut alors être fortement influencée par la présence du contact substrat face arrière.

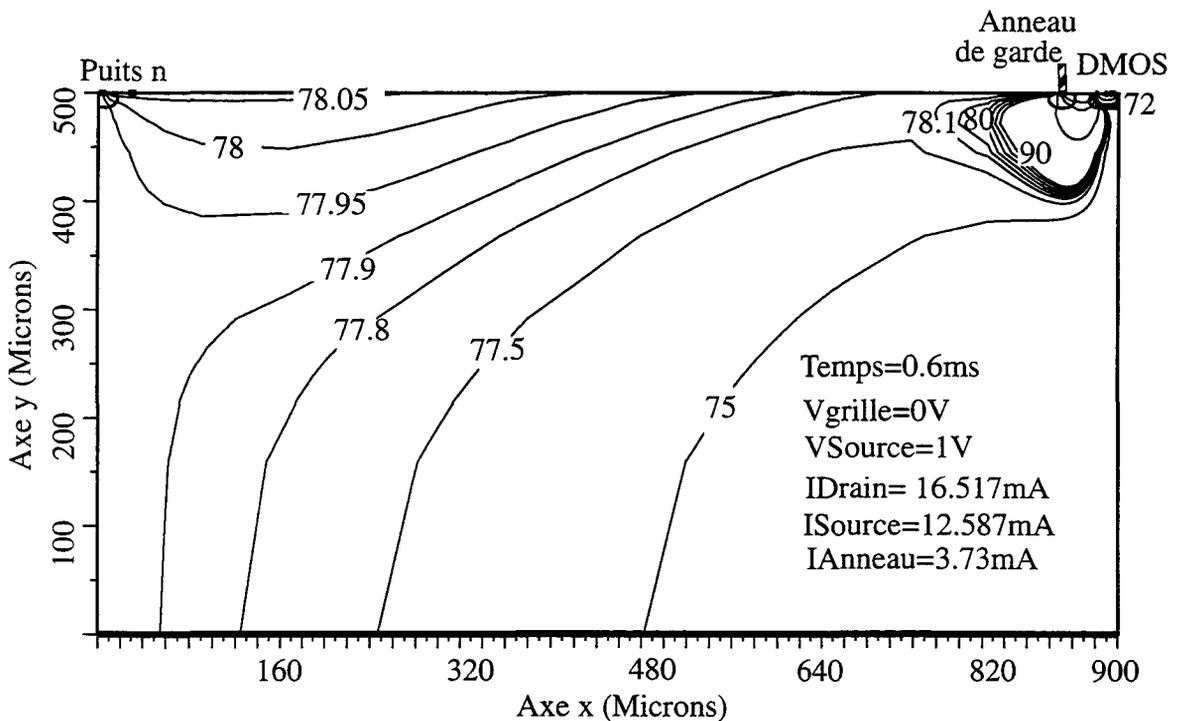


Figure II-54.a: Distribution du courant d'électrons (anneau proche du VDMOS)

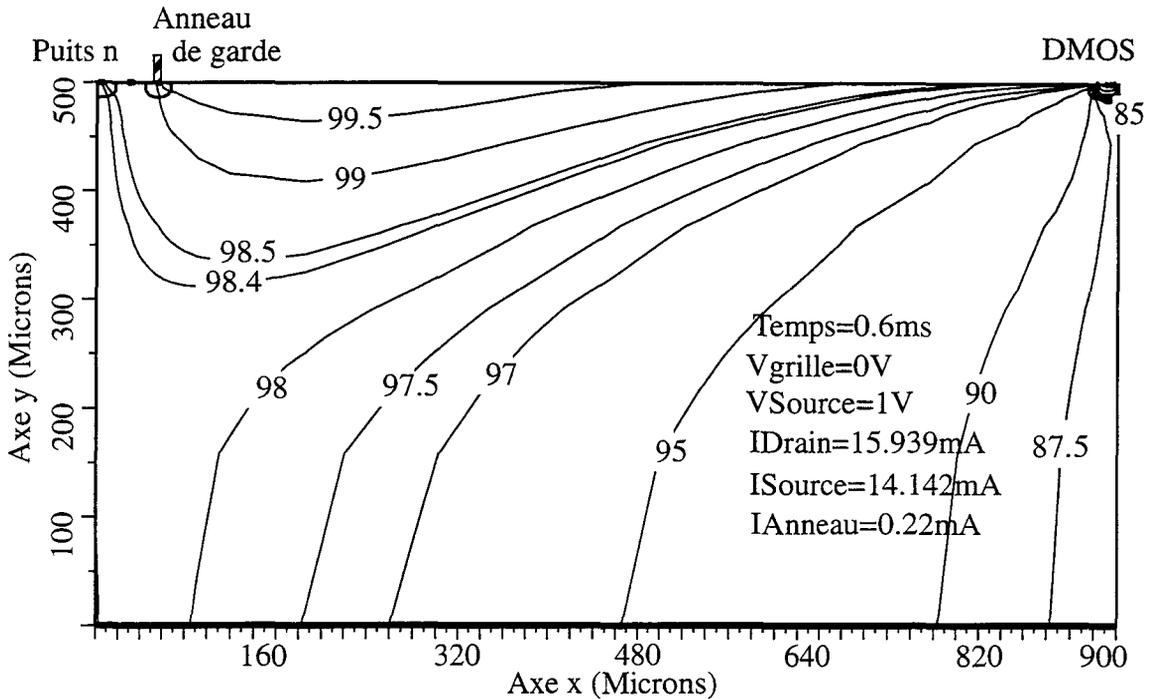


Figure II-54.b: Distribution du courant d'électrons (Anneau proche du puits n)

II-C-3.b Généralisation.

A grande échelle, pour des simulations transitoires, un bon moyen de dégager l'évolution de l'efficacité de protection en fonction de la localisation de l'anneau de garde n est de tracer l'évolution du courant parasite à un temps donné. Un ensemble de dispositifs où l'anneau de garde est progressivement décalé depuis la proximité du VDMOS jusqu'à celle du puits n est réalisé, et chaque dispositif est simulé jusqu'à un temps proche de celui du pic d'injection dans le substrat. L'évolution du courant parasite récupéré par le puits n apparaît sur la figure II-55.

Les effets observés pour les quatre configurations étudiées dans le paragraphe II-C-2.c-2 sont ici généralisables. Les protections optimales impliquant un anneau de garde consistent à placer cet anneau proche du puits n ou proche du VDMOS, cette dernière configuration étant la meilleure. Il faut cependant remarquer que si le contact de substrat face arrière collecte une part d'électrons grandissante lorsque l'anneau de garde est déplacé vers la gauche (effet observé pour les deux structures 1 et 2 de test initiales), l'effet de collection augmente également de manière conséquente pour la source. A cet effet s'ajoute l'attraction observée lors des simulations statiques dans le paragraphe II-B-1 exercée par l'anneau n lorsqu'il est situé proche du puits.

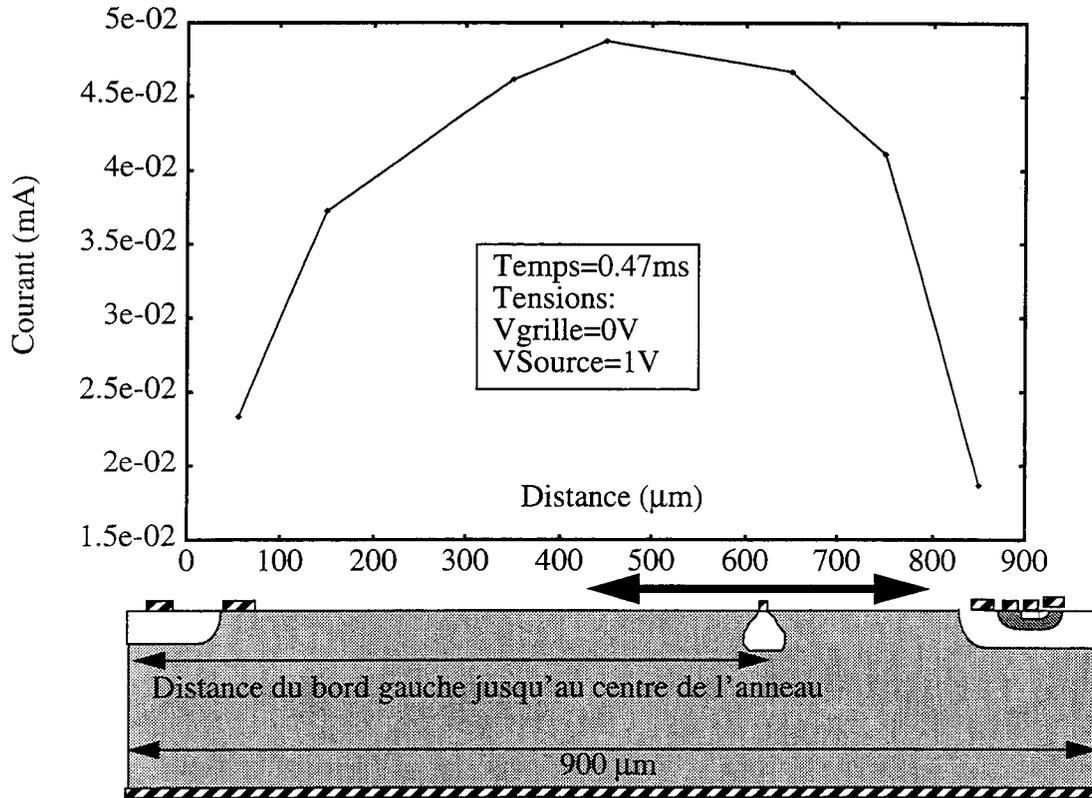


Figure II-55: Courant collecté par le puits n

Ainsi, la localisation de l'anneau de garde à proximité du puits ne rend donc pas forcément indispensable l'utilisation d'un contact substrat face arrière. Les différentes structures ont été simulées en enlevant ce contact substrat, et les résultats sont comparés aux précédents sur la figure II-56.

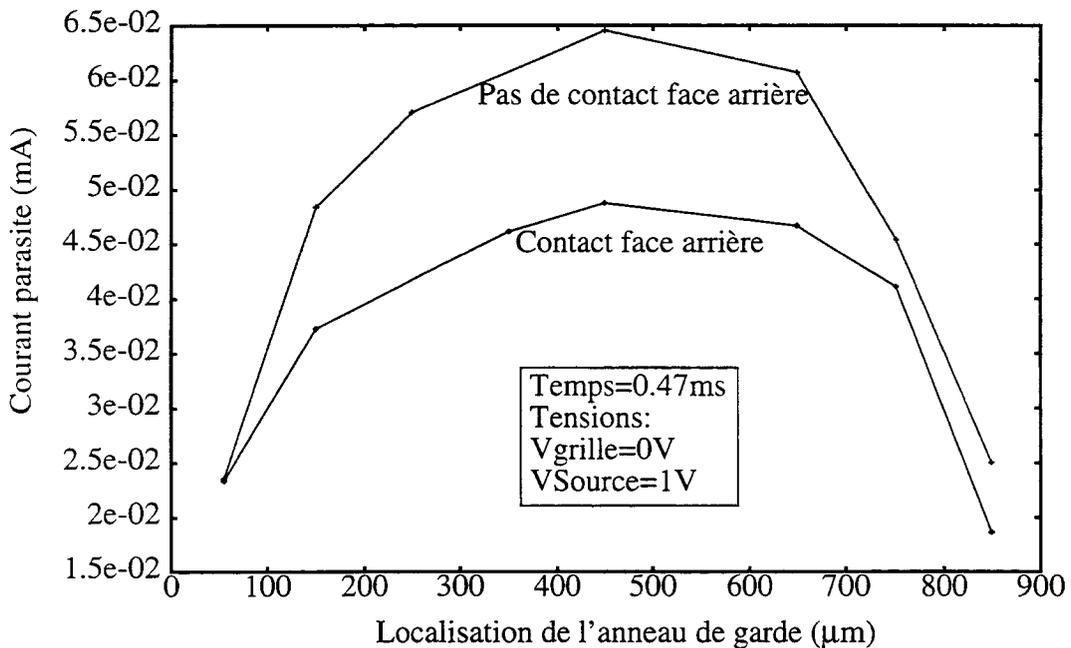


Figure II-56: Influence du contact substrat face arrière pour différentes localisations d'anneau de garde

II-C-3.c Les différences entre flybacks tension et flybacks courant.

Enfin, l'évolution de la protection est comparée pour les dispositifs selon la nature du flyback. En récupérant l'évolution transitoire de la tension de drain du VDMOS lors du flyback, les dispositifs sont simulés sans l'inductance en appliquant directement les valeurs temporelles de cette tension de drain. La zone transitoire où la mise en conduction du VDMOS était simulée n'est donc plus nécessaire. Seule une comparaison qualitative peut être effectuée pour les raisons suivantes:

□ Pour la simulation avec l'inductance, au début du phénomène de flyback, le VDMOS est en conduction et un courant circule dans la couche enterrée du drain. Ce n'est pas le cas pour la simulation par application d'un pic de tension.

□ Il y a modulation, pour les flybacks de tension, du courant de drain en fonction de la proximité de l'anneau de garde n. Ce point a été discuté dans le paragraphe II-B-1.

□ Les conditions de simulations de flybacks en tension sont inspirées du paragraphe II-B-1, c'est à dire que la tension de source du VDMOS est de 0V, alors qu'elle est fixée à 1V pour les flybacks inductifs. L'efficacité de collection de la source, si elle est diminuée, conduit à l'injection d'un nombre plus importants de porteurs minoritaires dans le substrat.

Les deux types de simulations donnent des résultats affichés par la figure II-57.

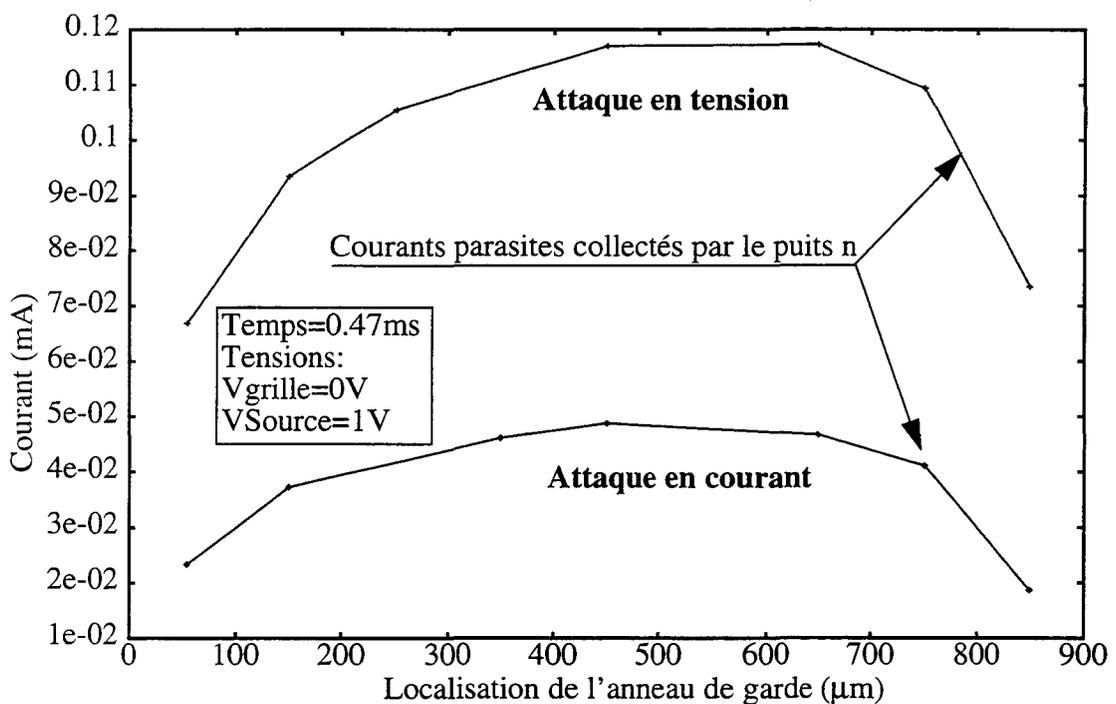


Figure II-57: Comparaison des protections pour des flybacks en tension et en courant

Pour les deux types de flybacks, l'évolution de l'efficacité de protection en fonction de la localisation de l'anneau de garde est la même, au facteur multiplicatif près justifié précédemment. La figure II-58 compare les modulations du courant de drain en attaque inductive (modulation nulle) ou en tension.

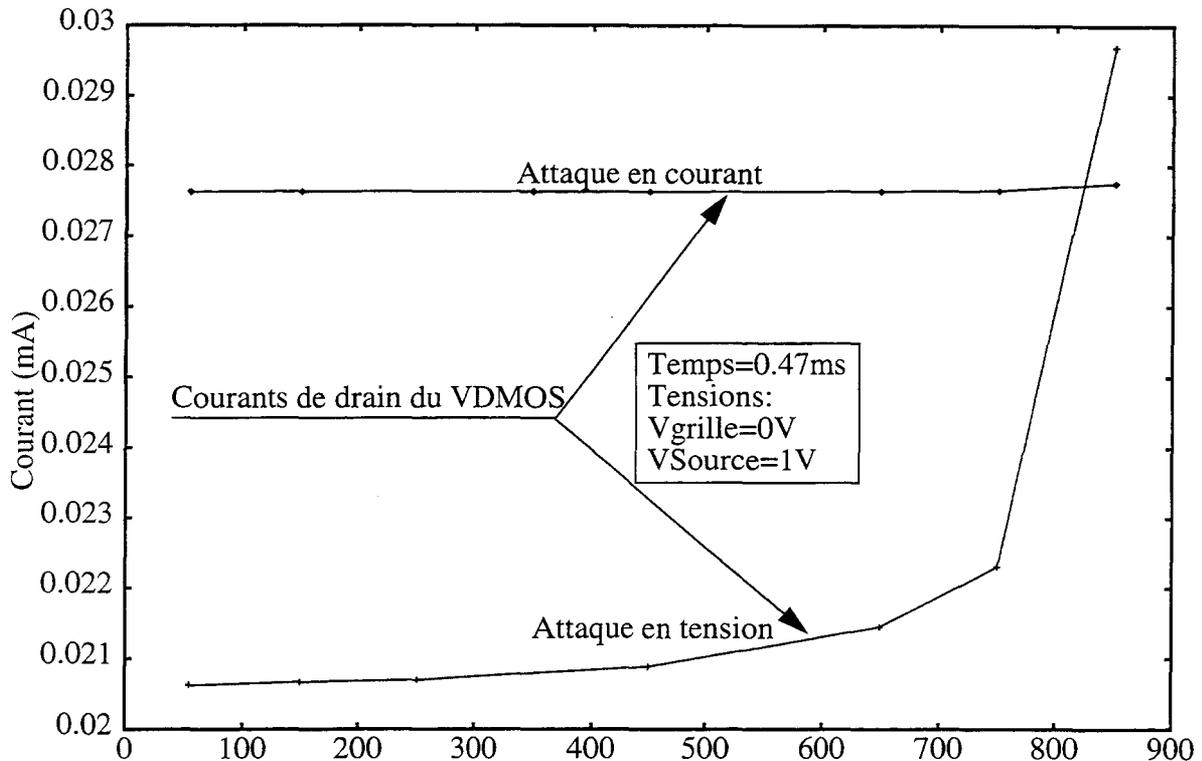


Figure II-58: Modulation du courant de drain en fonction de la localisation de l'anneau de garde pour les deux types de flybacks

Pour les flybacks en tension, la modulation du courant de drain devient faible quand l'anneau est très éloigné du VDMOS. Les lois de protections deviennent alors les mêmes pour les deux types de flybacks et l'anneau situé proche du puits fournit, par son effet d'attraction, la meilleure protection. L'augmentation du courant de drain pour un anneau situé proche du VDMOS correspond à une augmentation simultanée du courant collecté par l'anneau de garde.

II-C-3.d Synthèse.

A partir des simulations statiques et transitoires peuvent être dégagées les tendances suivantes.

□ L'anneau de garde est proche du VDMOS. L'attraction par effet de collecteur de l'anneau est horizontale, et cette efficacité d'attraction est diminuée si un contact p de substrat est inséré entre le VDMOS et l'anneau n. La taille de l'anneau de garde est peu influente. L'avantage de cette configuration est donc un écrantage de la propagation au prix d'une faible consommation de surface par l'anneau de garde collecteur. L'inconvénient est que si le VDMOS occupe une surface étendue, des électrons seront injectés verticalement dans le substrat et ne pourront être récupérés par l'anneau de garde n. Cet effet peut être en partie compensé par l'utilisation d'un contact de substrat face arrière.

□ L'anneau de garde est proche du puits n. L'effet de collection est attractif pour les électrons injectés en profondeur dans le substrat. Cette fois, l'efficacité de collection dépend du rapport de surfaces entre l'anneau de garde n et le puits n à protéger. Il y a donc consommation de surface silicium, mais cette protection est la plus efficace pour des VDMOS de surface étendue injectant des électrons en profondeur. De plus, cette configuration peut se passer de contact de substrat face arrière. Le courant parasite n'en sera pas modifié. La caractéristique de cette configuration est que le contact de source du VDMOS récupère au cours du flyback inductif une part de courant très importante: la conduction parasite du NPN latéral correspondant déte-

rière donc les qualités de commutation du transistor, et des efforts technologiques supplémentaires doivent être portés sur le composant lui-même[49] si cette qualité est primordiale. Dans tous les cas, l'utilisation du contact substrat de surface est requise pour fournir le courant de trous nécessaire aux variations de la zone de déplétion de la diode Drain-Substrat. Sans ce contact, le déplacement de trous pourrait atteindre et perturber les nMOS micropuissance réalisés directement sur le substrat. Les travaux réalisés sur ce type de perturbations [50][51] susceptibles d'affecter également les pMOS via les capacités de jonctions entre puits n et substrat rappellent l'importance des contacts substrat de surface.

II-C-4 Autres aspects de la propagation.

II-C-4.a Simulations transitoires du latchup.

Comme il a déjà été discuté dans le paragraphe II-B-2 et dans la littérature [44], l'apparition de la contre-réaction positive exige un temps minimal d'injection d'électrons dans le substrat. Les considérations théoriques et les simulations sur des dispositifs réduits CMOS ont conduit à dégager les tendances données par la figure II-59. Dans le cas d'un flyback trop bref, le pic de courant parasite est de durée trop courte pour que la contre-réaction ait le temps d'être déclenchée. Si le pic est plus large, le courant de trous injecté par le PNP a le temps de former la boucle de contre-réaction, et le thyristor parasite se déclenche.

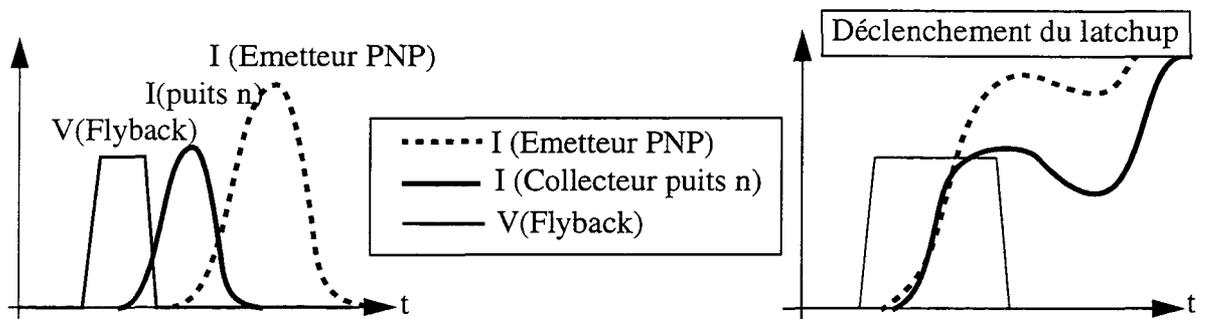


Figure II-59: Caractéristique des courants avec et sans déclenchement de latchup

Deux pics négatifs transitoires de durées différentes sont appliqués sur le caisson de drain du VDMOS (Le dispositif de simulation est rappelé à cet effet sur la figure II-60).

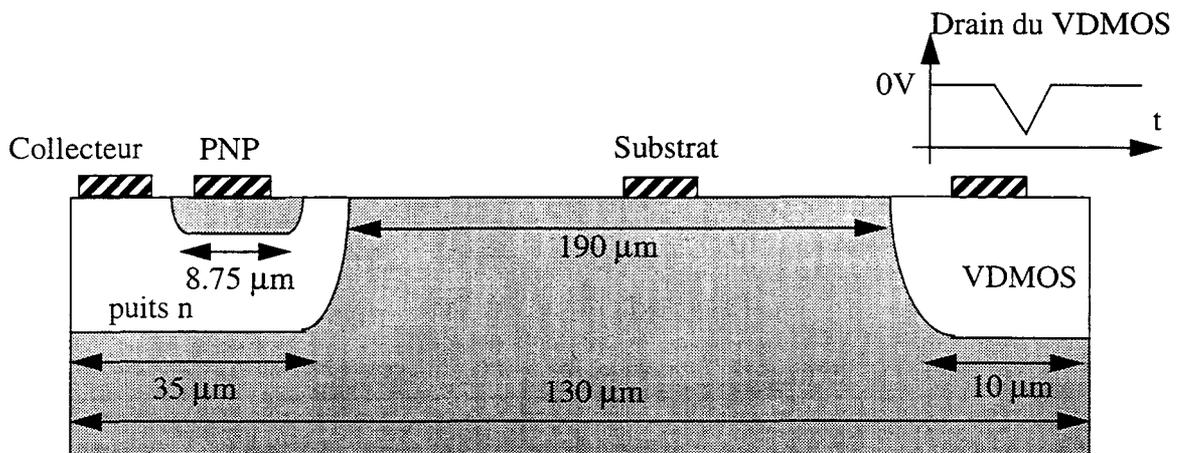
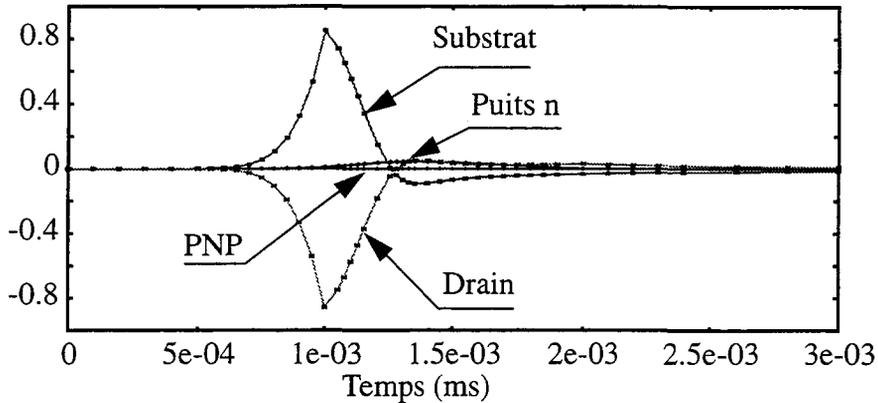
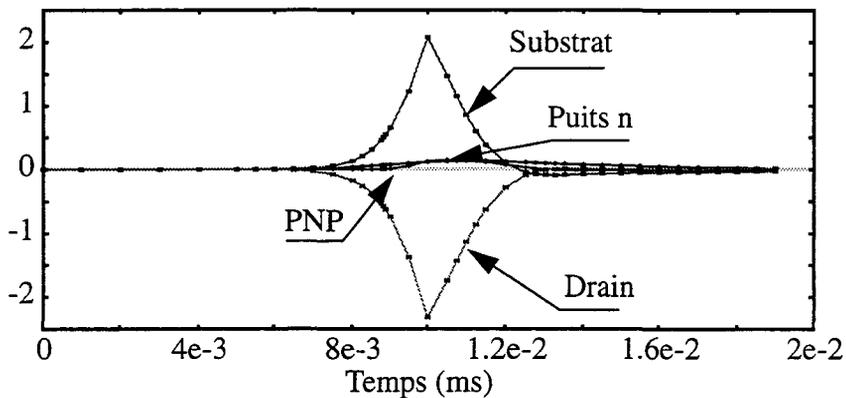


Figure II-60: Structure utilisée pour la simulation transitoire du latchup

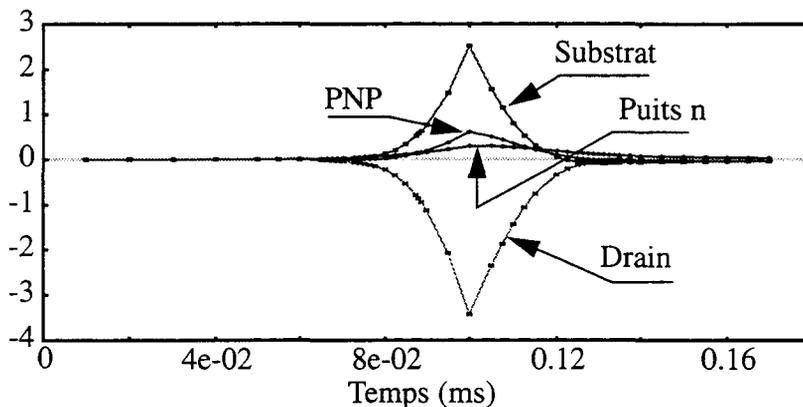
Il faut noter que si le latchup peut être déclenché par la polarisation du PNP, il ne sera pas maintenu en raison de l'absence de tension de maintien ('holding voltage' [41]). Le déclenchement en transitoire du phénomène sera donc caractérisé par une mise en conduction de l'émetteur P placé dans le puits n, mais le courant du PNP diminuera lorsque $|V_{\text{drain}}|$ diminuera. Trois pics différents de durées $2\mu\text{s}$, $20\mu\text{s}$ et $200\mu\text{s}$ et d'amplitude maximale -1.2V sont appliqués sur le drain. Les résultats pour les courants totaux aux quatre contacts sont donnés sur les figures II-61.a, II-61.b et II-61.c.



Figures II-61.a: Pic de tension de drain de largeur temporelle $2\mu\text{s}$



Figures II-61.b: Pic de tension de drain de largeur temporelle $20\mu\text{s}$



Figures II-61.c: Pic de tension de drain de largeur temporelle $200\mu\text{s}$

Pour la distance considérée, une largeur de pic transitoire de 0.2ms suffit au déclenchement d'un PNP parasite dans le puits n. Ceci confirme le risque de latchup entraîné par des

décharges inductives du VDMOS, puisqu'elles font intervenir des constantes de temps du même ordre que la largeur des pics de courants parasites collectés par le puits n (voir paragraphe II-B-3).

II-C-4.b Effets de la température.

Les caractéristiques d'injections de porteurs minoritaires dans un substrat au cours de flybacks sont fortement affectées par la température si le flyback est un pic de tension. La conséquence dans les technologies BiCMOS est une augmentation de la sensibilité au latchup [52][53]. Une étude à 300K et à une température de fonctionnement de 450K permet de faire la comparaison de la propagation des porteurs minoritaires, cette fois dans le cas d'un flyback inductif. Le dispositif de référence décrit dans le paragraphe II-C-2.c-1 est simulé avec les conditions transitoires correspondantes. Les figures II-62.a, II-62.b et II-62.c donnent respectivement la tension de drain, le courant de drain et le courant parasite collecté par le puits n.

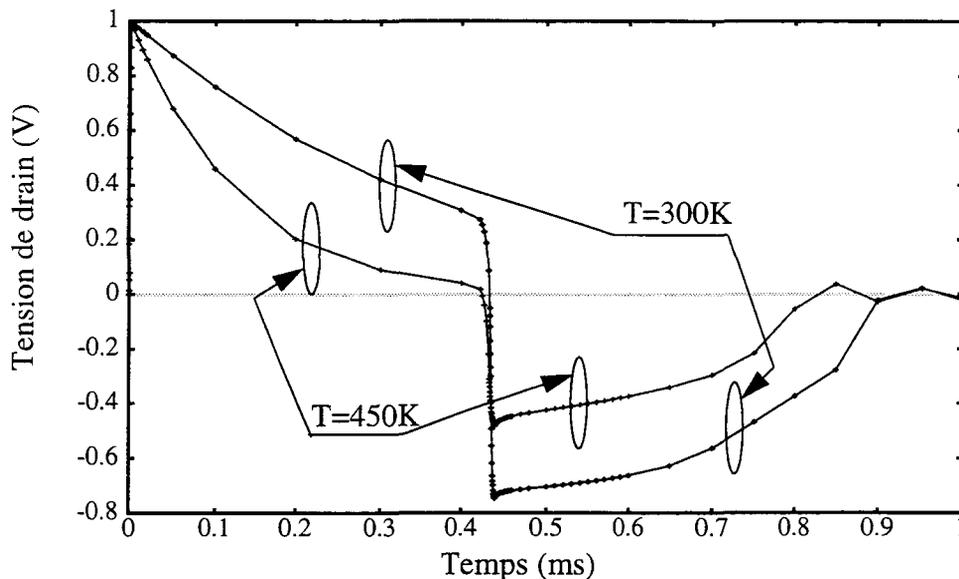


Figure II-62.a: Tension de drain en fonction de la température.

La décharge à haute température de la bobine entraîne un pic négatif plus faible de tension.

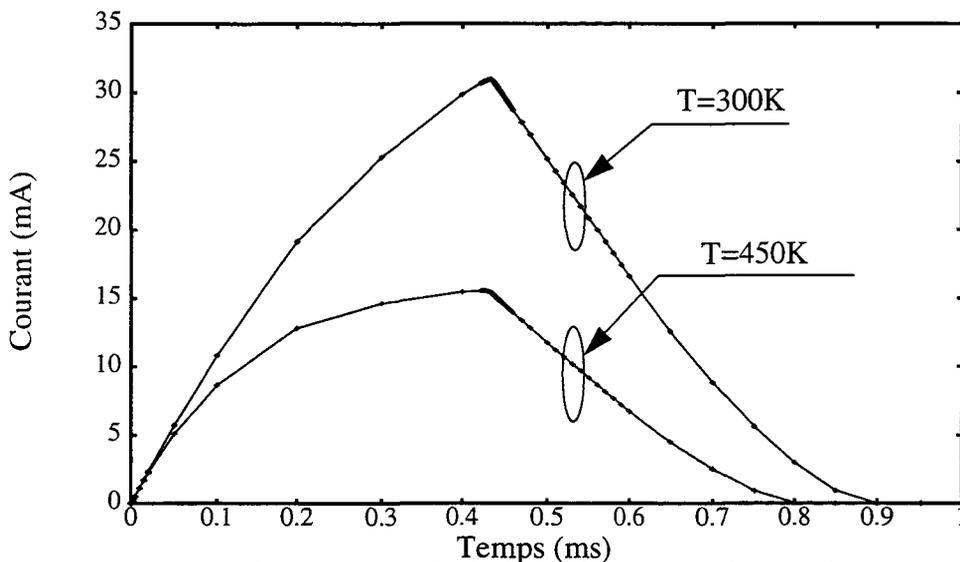


Figure II-62.b: Courant de drain en fonction de la température.

A haute température, la résistance du DMOS augmente et la bobine stocke moins d'énergie.

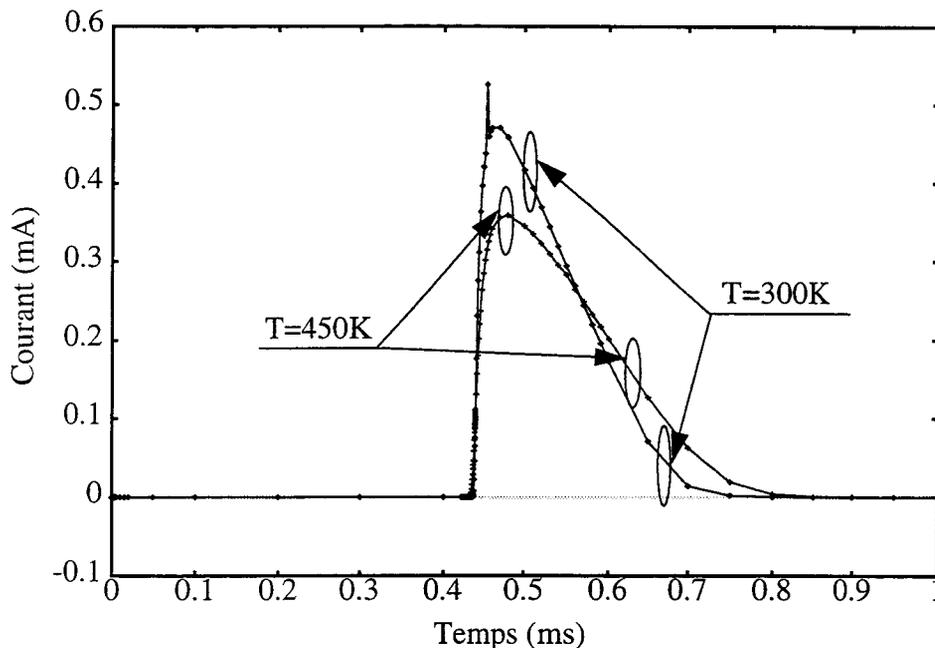


Figure II-62.c: Courant parasite en fonction de la température

La diminution de la mobilité en fonction de la température conduit la bobine à stocker une énergie plus faible à haute température. Une part plus importante de l'énergie est dissipée dans le dispositif semiconducteur. Le courant parasite collecté par le puits n est donc plus faible à haute température. Le phénomène de flyback inductif présente donc une différence majeure avec le flyback en tension: l'injection inductive et la propagation des minoritaires est atténuée à haute température, alors qu'elle augmente pour le cas des pics de tension. En pratique, l'effet le plus gênant de l'augmentation de la température est l'augmentation de R_{dsON} . La mise en conduction simultanée des trois DMOS court-circuitant le stator à la masse est activée pour arrêter le moteur. A haute température, le courant circulant dans le canal d'un DMOS est plus faible, et une part plus importante du courant de bobine ira dans le substrat, aboutissant à perturber les fonctions de commandes. La longueur L_n de recombinaison est presque indépendante de la température, car les coefficients de μ_n et τ_n se compensent. Cette invariance est constatée dans toutes les technologies Smart Power.

II-C-4.c L'utilité des générations-recombinaisons dans la simulation.

Une bonne façon d'évaluer le temps de trajet des électrons depuis leur injection dans le substrat par la bobine jusqu'au puits n est de tracer sur une même courbe d'une part la quantité d'électrons injectés dans le substrat (calculée par $I_{Drain} - I_{Source}$) et d'autre part le courant parasite collecté par le puits. En utilisant la structure de protection de référence, ces deux courbes sont affichées sur la figure II-63. Pour des soucis de clarté, le courant parasite est multiplié par 50 pour permettre la comparaison des temps aux sommets des pics.

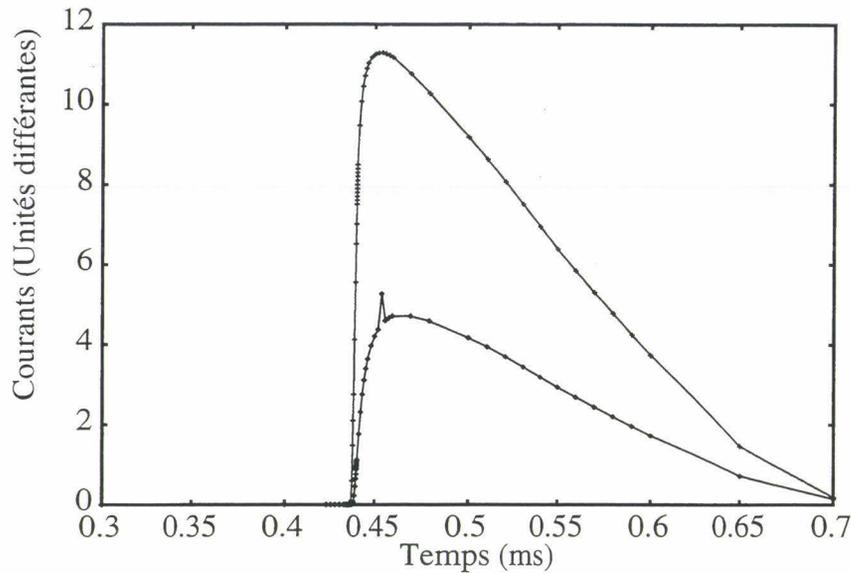


Figure II-63: Courants injecté par le VDMOS et récupéré par le puits (échelles différentes)

Le temps de propagation pour la structure de référence est approximativement de $6\mu\text{s}$. Pour les dispositifs les plus larges ($900\mu\text{m}$), ce temps atteint environ $24\mu\text{s}$. En raison de la concentration du substrat pour la technologie étudiée, la constante de temps de recombinaison des électrons est de l'ordre de $25\mu\text{s}$. La prise en compte des générations-recombinaisons n'apportera une modification significative que pour les grands dispositifs (l'estimation unidimensionnelle de l'atténuation transitoire due aux recombinaisons était donnée par l'expression (II-6)), pour lesquels le temps de propagation devient de l'ordre de grandeur de τ_n dans le facteur $\exp(-t_{\text{propagation}}/\tau_n)$.

Conclusion: autres méthodes employées et perspectives.

Dans la technologie BiCMOS utilisée, les dispositifs de protections doivent donc être adaptés à l'utilisation prévue (polarisation inductive, polarisation en tension, insensibilité à la température...). La répartition ("Floorplan") sur le substrat des composants de puissance et des caissons de dispositifs micropuissances joue un rôle primordial pour rendre le dispositif électrique insensible aux interactions entre les composants[54]. Les solutions définitives réalisées par Philips et plus généralement dans l'industrie consistent à utiliser d'une part des anneaux de garde n, et d'autre part à éloigner sur le substrat les transistors VDMOS de type L_i (Figure II-34) responsables des injections vers les caissons micropuissances. Le placement des VDMOS H_i entre les deux régions permet à ces derniers d'assurer un rôle de collecteurs auxiliaires. En industrie, les autres améliorations BiCMOS [55] [56] reposent sur le compromis pour le bipolaire parasite du DMOS: soit l'effet parasite est minimisé pour améliorer la qualité de commutation du DMOS en fonctionnement normal (anneau de garde proche du DMOS pour remplacer l'effet de collection de source), soit il est maximisé pour optimiser le court circuitage du stator à la masse. Si les commutations ne sont pas optimisées, cet aspect peut être compensé par l'asservissement du mouvement du rotor.

Bibliographie du chapitre II.

- [1] M. I. Elmasry, "Digital MOS Integrated Circuits: A Tutorial", Introduction of Digital MOS Integrated Circuits II by M. I. Elmasry, IEEE Press, 1992.
- [2] A. R. Alvarez, "BiCMOS Technology and Applications", Norwell, MA: Kluwer Academic, 1989.
- [3] T. Hotta et Al., "A 70MHz 32-b Microprocessor with 1.0 microns BiCMOS Macrocell Library", IEEE J. Solid-State Circuits, Vol. 25, No. 3, June 1990.
- [4] E. R. Hnatek, "Design of Solid-State Power Supplies", Van Nostrand Reinhold Company, 2nd Edition, 1981.
- [5] T. Yamaguchi, T. H. Yuzuhira, "Process Integration and Device Performance of a Submicrometer BiCMOS with 16-GHz ft Double Poly-Bipolar Devices", IEEE Transactions on Electron Devices, Vol. 36, No. 5, May 1989.
- [6] A. R. Alvarez et Al., "An Overview of BiCMOS Technology and Applications", Invited Paper of IEEE ISCAS, Vol. 3, May 1990.
- [7] PHILIPS-CAEN, Etapes technologiques du procédé QuBIC, Juin 1993.
- [8] PHILIPS-CAEN QuBIC II Process flow - REV 10.0, Mai 1996.
- [9] PHILIPS-CAEN BiMOS 1 Process flow, Juin 1994.
- [10] CNET - SGS Thomson, Etapes technologiques du procédé BiCMOS 5, 1994.
- [11] M. Takada and Al. , "A 5-ns 1-Mb ECL BiCMOS SRAM", IEEE JSSC, October 1990, pp. 1057-1062.
- [12] J. M. Rabaey, "Digital Integrated Circuits", Prentice Hall International Editions, 1996.
- [13] S. Flannagan, "Future Technology Trends for Static RAMS", IEDM 1988 Proceedings, pp. 40-43.
- [14] B. J. Baliga, "An Overview of Smart Power Technology", Invited Paper, IEEE Transactions on Electron Devices, Vol. 38, No. 7, July 1991.
- [15] M. Y. Hong, "Simulation and Fabrication of Submicron Channel Length DMOS Transistors for Analog Applications", IEEE Transactions on Electron Devices, Vol. 40, No. 12, March 1993.
- [16] H. Dettmer, "MOS Controlled Power Devices for High Voltage Application", Hartung-Gorre Verlag Konstanz (Series in Microelectronics; Vol. 43), 1994.
- [17] R. Ryter, "Analysis and Development of High Voltage Bipolar Transistors for BiCMOS

Smart Power Applications”, thèse soutenue au ETH-Zürich, Hartung-Gorre Verlag Konstanz (Series in Microelectronics; Vol. 57), 1996.

[18] J. P. Ferrieux, F. Forest, “Alimentations à Découpage, Convertisseurs à Résonance”, Edition Masson (2^e édition), Collection Technologies.

[19] M. Trivedi, S. Pendharkar and K. Shenai, “Switching Characteristics of MCT’s and IGBT’s in Power Converters”, IEEE Transactions on Electron Devices, Vol. 43, No. 11, November 1996.

[20] A. W. Ludikuize, “A Versatile 700-1200V IC Process for Analog and Switching Applications”, IEEE Transactions on Electron Devices, Vol. 38, No. 7, July 1991.

[21] T. P. Chow, D. N. Pattanayak, B. J. Baliga, M. S. Adler, W. A. Hennessy, C. E. Logan, “Interaction Between Monolithic, Junction-Isolated Lateral Insulated-Gate Bipolar Transistors”, IEEE Transactions on Electron Devices, Vol. 38, No. 2, February 1991.

[22] M. Vellvehi, P. Godignon, F. Flores, J. Fernandez, S. Hidalgo, J. Rebollo and J. Millan, “A New Lateral IGBT for High Temperature Operation”, Solid-State Electronics, Vol. 41, No.5, 1997.

[23] D. Flores, P. Godignon, M. Vellvehi, J. Fernandez, S. Hidalgo, J. Rebollo and J. Millan, “The IBMCT: A Novel MOS-Gated Thyristor Structure”, IEEE Electron Device Letters, Vol. 18, No.1, Jan. 1997.

[24] F. Sugawara, K. Aoki, H. Yamaguchi, K. Sasaki, T. Sasaki and H. Fujisaki, “A New Lateral MOS-Gated Thyristor with Controlling Base-Current”, IEEE Electron Device Letters, Vol. 18, No. 10, Oct. 1997.

[25] C-Y Tsai, D. E. Burk and K. D. T. Ngo, “Physical Modeling of the Power VDMOST for Computer-Aided Design of Integrated Circuit”, IEEE Transactions on Electron Devices, Vol. 44, No. 3, March 1997.

[26] C. Contiero, P. Galbiati, M. Palmieri, L. Vecchi, “Characteristics and Applications of a 0.6 μm Bipolar-CMOS-DMOS Technology combining VLSI Non-Volatile Memories”, IEDM 96 Tech. Dig., Ref. 18.1.1, p. 465-467.

[27] P. Y. Tsui, P. V. Gilbert and S-W Sun, “A Versatile Half-Micron Complementary BiCMOS Technology For Microprocessor-Based Smart Power Applications”, IEEE Transactions on Electron Devices, Vol. 42, No. 3, March 1995.

[28] Y. Qiang, A. T. Salama, M. Seufert, P. Schvan and M. King, “Design and Characterization of Submicron BiCMOS Compatible High-Voltage NMOS and PMOS Devices”, IEEE Transactions on Electron Devices, Vol. 44, No. 2, February 1997.

[29] A. Peyre Lavigne, “Politique R&D en Composants de Puissance dans la société MOTOROLA”, exposé du 30 Avril 1998, 1^{ère} Journée Nationale du Réseau Doctoral de Microélectronique.

- [30] G. Krieger, "The Effect of Emitter Current Crowding on CMOS Latchup Characteristics", *IEEE Transactions on Electron Devices*, Vol. ED-34, No. 7, July 1987.
- [31] W. T. Chan, J. K. O. Sin, S. Wong, "An Effective Cross-Talk Isolation Structure for Power IC Applications", *IEDM Tech. Dig.*, December 1995, pp 971-974.
- [32] Chih-Yao Huang, Ming-Jer Chen, "Design Model and Guideline for n-Well Guard Ring in Epitaxial CMOS", *IEEE Transactions on Electron Devices*, Vol. 41, No. 10, October 1994.
- [33] Ming-Jer Chen, Ching-Yuan Wu, "A Simplified Computer Analysis for n-Well Guard Ring Efficiency in CMOS Circuits", *Solid-State Electronics*, Vol. 30, No. 8, pp. 879-882, 1987.
- [34] M. -J Chen, C. -Y Huang, P. -N Tseng, "Analytical Design Formulation for Minority-Carrier Well-Type Guard Rings in CMOS Circuits", *IEE Proceedings-G*, Vol. 140, No. 3, June 1993.
- [35] G. de Cremoux, E. Dubois, S. Bardy, J. Lebailly, "Simulations and Measurements of Cross-Talk Phenomena in BiCMOS Technology for Hard Disk Drives", *IEDM 96 Tech. Dig.*, Ref. 18.5.1, p. 481-484.
- [36] A. G. Lewis, R. A. Martin, Tiao-Yuan Huang, J. Y. Chen, M. Koyanagi, "Latchup Performance of Retrograde and Conventional n-Well CMOS Technologies", *IEEE Transactions on Electron Devices*, Vol. ED-34, No. 10, October 1987.
- [37] S. Bhattacharya, S. K. Banerjee, J. C. Lee, A. F. Tasch Jr., A. Chatterjee, "Parametric Study of Latchup Immunity of Deep Trench-Isolated, Bulk, Nonepitaxial CMOS", *IEEE Transactions on Electron Devices*, Vol. 39, No. 4, April 1992.
- [38] J. P. Raskin, A. Viviani, D. Flandre and J. P. Colinge, "Substrate Crosstalk Reduction Using SOI Technology", *IEEE Transactions on Electron Devices*, Vol. 44, No.12, Dec. 1997.
- [39] R. Menozzi, L. Selmi, E. Sangiorgi, G. Crisenza, T. Cavioni, B. Ricco, "Layout Dependence of CMOS Latchup", *IEEE Transactions on Electron Devices*, Vol. 35, No. 11, November 1988.
- [40] T. Aoki, "A Practical High-Latchup Immunity Design Methodology for Internal Circuits in the Standard Cell-Based CMOS/BiCMOS LSI's", *IEEE Transactions on Electron Devices*, Vol. 40, No. 8, August 1993.
- [41] C. Leroux, "Contribution à l'étude du phénomène de LATCH-UP dans les technologies CMOS", thèse de doctorat en Electronique, Institut National des Sciences Appliquées de Lyon, Décembre 1988.
- [42] C. Mazure, W. Reczek, D. Takacs, J. Winnerl, "Improvement of Latchup Hardness by Geometry and Technology Tuning", *IEEE Transactions on Electron Devices*, Vol. 35, No. 10, October 1988.
- [43] G. Krieger, "Bipolar Transistor Action and Transport Effects Relating to CMOS Latchup", *IEEE Transactions on Electron Devices*, Vol. ED-34, No. 8, August 1987.

- [44] Yeu-Haw Yang, Chung-Yu Wu, "A New Criterion for Transient Latchup Analysis in Bulk CMOS", IEEE Transactions on Electron Devices, Vol. 36, No. 7, July 1989.
- [45] T. Ohzone, H. Iwata, "Transient Latchup Characteristics in n-Well CMOS", IEEE Transactions on Electron Devices, Vol. 39, No. 8, August 1992.
- [46] M. Baffleur, J. Buxo, M. Puig Vidal, P. Givelin, V. Macary, G. Sarrabayrouse, "Application of a Floating Well concept to a Latch-up-Free, Low-Cost, Smart Power High-Side Switch Technology", IEEE Transactions on Electron Devices, Vol. 40, No. 7, July 1993.
- [47] Communications privées de Philips Composants; 2, rue de la Girafe, BP5120, CAEN.
- [48] K. Fischer, K. Shenai, "Dynamics of Power MOSFET Switching Under Unclamped Inductive Loading Conditions", IEEE Transactions on Electron Devices, Vol. 43, No. 6, June 1996.
- [49] K. J. Fischer and K. Shenai, "Effect of Bipolar Turn-On on the Static Current-Voltage Characteristics of Scaled Vertical Power DMOSFET's", IEEE Transactions on Electron Devices, Vol. 42, No. 3, March 1995.
- [50] F. Clément, "Computer Aided Analysis of Parasitic Substrate Coupling in Mixed Digital-Analog CMOS Integrated Circuits", thèse 1449, Ecole Polytechnique Fédérale de Lausanne, 1995.
- [51] D. Allstot, "Simulation of Substrate Coupling in Mixed-Mode IC's", Intensive Summer Course on "Low-Noise in Analog and Mixed-Mode IC Design", EPFL-Lausanne, June 28 - July 2, 1993.
- [52] S. S. Rofail, M. I. Elmasry, "Temperature-Dependent Characteristics of BiCMOS Digital Circuits", IEEE Transactions on Electron Devices, Vol. 40, No.1, January 1993.
- [53] M. S. Shekar, B. J. Baliga, "Temperature Dependence of the Emitter Switched Thyristor Characteristics", Solid-State Electronics, Vol. 39, No. 6, pp. 769-776, 1996.
- [54] P. Aloisi, "Power Switch", Edition Motorola référencée DLE 401/D, 1987.
- [55] R. K. Williams, A. Chang, M. E. Cornell, B. Concklin, "Design and Operation of a Fully Integrated BiC/DMOS Head-Actuator PIC for Computer Hard-Disk Drives", IEEE Transactions on Electron Devices, Vol. 38, No. 7, July 1991.
- [56] J. Olsson, B. Edholm, A. Söderbärg and K. Bohlin, "High Current Gain Hybrid Lateral Bipolar Operation of DMOS Transistors", IEEE Transactions on Electron Devices, Vol. 42, No. 9, November 1995.

Chapitre III: Caractérisation et optimisation d'une technologie bipolaire pour portes I2L.

III-A Caractéristiques et applications d'une technologie bipolaire I2L.

III-A-1 Applications et intérêt de l'I2L.

III-A-1.a Place de l'I2L en microélectronique.

Certaines applications comme les boucles à verouillage de phase (PLL) intègrent sur un même substrat les éléments actifs (filtres, comparateurs de phases, oscillateurs commandés) de la chaîne de traitement ainsi que la logique de commande. Le risque est alors que les qualités de faible bruit des éléments actifs soient rendues inutiles par les bruits de commutations des composants CMOS de commandes. En 1998, environ 80% des fabricants de PLL utilisent donc des technologies bipolaires ou BiCMOS pour remplacer la technologie de commandes CMOS par des portes plus silencieuses[1].

Dans cette optique, la technologie I2L permet d'intégrer des dispositifs logiques bipolaires avec une haute densité [2][3]. L'idée de base est de créer pour toutes les portes logiques bipolaires un unique émetteur, réalisé par une couche enterrée commune. Cette couche enterrée peut être confondue avec un substrat fortement dopé, car les émetteurs sont connectés à la masse.

III-A-1.b Description et fonctionnement d'une porte I2L.

Le fonctionnement d'une porte I2L ne peut être valide que si cette porte est chargée par un autre dispositif I2L. La figure III-1 donne le schéma électrique et la coupe bidimensionnelle d'une porte I2L.

Sur cette figure, le collecteur de sortie O1 est donc connecté à la base d'une porte suivante. L'injecteur est un transistor PNP latéral dont l'émetteur (nommé "injecteur" sur la figure) est polarisé à une tension positive commune à toutes les portes. Ce PNP est réalisé par auto-alignement autour d'une grille MOS, méthode couramment utilisée en industrie[4]. Les trous injectés dans l'épithaxie seront pour la plupart collectés par le caisson I2L, la couche enterrée et les contacts profonds n+ réalisant une barrière de potentiel qui les confine autour du caisson p collecteur.

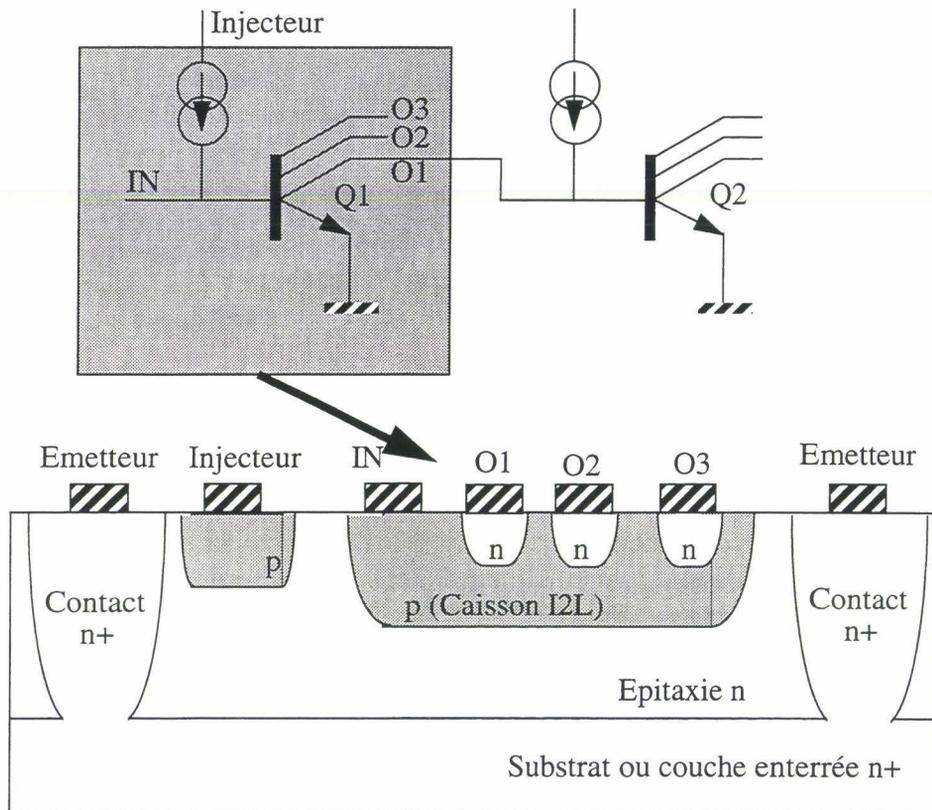


Figure III-1: Description d'une porte I2L

Le fonctionnement d'une porte I2L chargée par une autre est résumé comme suit:

□ Lorsque le potentiel appliqué en IN est 0V, les trous seront directement collectés par ce contact de base. La jonction Epitaxie-Caisson I2L reste bloquée (polarisée à 0V), et aucun électron injecté par l'épitaxie n'atteindra l'un des collecteurs. Dans la porte commutée par Q2, le courant du PNP ne pouvant être collecté par la base de Q2 (i.e. par un collecteur de Q1), ce courant sera injecté dans la jonction Epitaxie-Caisson I2L polarisée en direct. Le potentiel du collecteur de Q1 est donc approximativement de 0.7V

□ Si le potentiel IN est de 0.7V, cette polarisation aura deux effets: la jonction Epitaxie-Caisson I2L ("Jonction I2L") est polarisée en direct, et les trous injectés par le PNP ne sont plus collectés par le contact IN. Ces trous contribueront donc à la conduction de la diode I2L. Les électrons injectés par l'épitaxie seront collectés par l'un des trois collecteurs. Le courant résultant aboutit à collecter sur la base de Q2 les trous émis par l'injecteur de Q2. Ces trous ne circulent donc plus dans la diode I2L de Q2 qui se bloque. En conséquence, le potentiel de collecteur de Q1 va s'annuler, et le potentiel du collecteur de Q2 est flottant, puisqu'aucun des électrons n'atteint plus ce collecteur. Q1 est saturé, puisque ses tensions d'émetteur et de collecteur sont à peu près nulles, alors que sa tension de base est de 0.7V.

La modulation de la tension appliquée sur l'émetteur des PNP permet de moduler le courant de trous collecté par le caisson I2L, et par conséquent les courants circulant dans les diodes I2L. Cette modulation permet d'ajuster le compromis Vitesse-Consommation pour la technologie (l'augmentation du courant d'injecteur conduit à diminuer le temps de propagation par porte).

III-A-2 Paramètres principaux.

Les dispositifs bipolaires habituels ont un émetteur placé en surface et un collecteur enterré. La circulation des électrons est donc descendante, et le gain du transistor est appelé β_{down} . Les dispositifs I2L ont une circulation de porteurs ascendante vers le collecteur de surface. Le gain du transistor NPN vertical est alors appelé β_{up} , et c'est uniquement ce gain qui exprimera la qualité du bipolaire I2L[5]. En pratique, β_{up} et β_{down} ont les valeurs suivantes:

$$\beta_{up} \cong 5$$

$$\beta_{down} \cong 100$$

L'entrée d'une porte I2L est la base du bipolaire vertical NPN. De plus, il faut que le courant de sortie de la porte ait au minimum la même valeur que le courant d'entrée pour que la porte I2L puisse efficacement commander une charge I2L équivalente [6]. La condition nécessaire pour chaque bipolaire (i.e pour chaque transistor formé avec l'un des collecteurs de surface) pour assurer le fonctionnement de la porte est donc:

$$\beta_{up} > 1$$

La mesure de ce gain en pratique nécessite une structure de test différente de la porte qui sera effectivement utilisée. En effet, la polarisation du transistor I2L, caractérisée par exemple par ($V_{Base} = 0.7V$; $V_{Collecteur} = 0.6V$), aboutit à une injection de trous de la base (caisson I2L) dans l'épithaxie vers l'émetteur du PNP ou vers d'autres zones dopées en accepteurs. Une partie seulement du courant de base est utilisée pour le fonctionnement du NPN (Figure III-2).

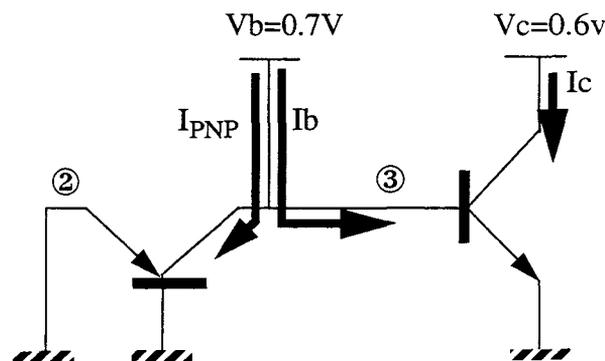


Figure III-2: Distribution du courant injecté

Ce problème est résolu pour les structures de tests soit en supprimant les diffusions p d'injecteurs [7], soit par la soustraction au courant de base des courants injectés par la base dans les régions extérieures au caisson I2L. Dans la suite du travail, deux appellations seront choisies:

β_{up} est calculé directement par le rapport $I_{Collecteur}/I_{Base}$.

β_{upInt} est calculé en soustrayant du courant de base les courants qui s'échappent du caisson I2L. Ce gain sera appelé gain intrinsèque du bipolaire I2L.

Les deux gains peuvent donc s'exprimer sous la forme:

$$\beta_{up} = \frac{I_c}{I_b + I_{inj} + I_{bulk}}$$

$$\beta_{upInt} = \frac{I_c}{I_b}$$

Une autre grandeur caractéristique permet de rendre compte de l'efficacité du PNP injecteur

sur le courant de collecteur de chaque bipolaire du caisson I2L. Ce gain est donc mesuré en laissant le contact de base flottant, et en appliquant par exemple comme tensions non nulles ($V_{\text{Injecteur}}=0.7\text{V}$; $V_{\text{Collecteur}}=0.6\text{V}$). Il sera défini par

$$\beta_{\text{I2L}} = \frac{I_c}{I_{\text{Inj}}}$$

III-B Caractérisation statique d'une porte I2L.

III-B-1 Description de la technologie et choix de simulations.

III-B-1.a Technologie utilisée.

La technologie BiCMOS utilisée pour l'intégration I2L est très différente de celle étudiée dans le paragraphe II: optimisée pour la vitesse et le gain des bipolaires verticaux NPN, elle est donc caractérisée par une épitaxie n plus mince, et par la possibilité d'utiliser des contacts d'émetteurs polycristallins. Le substrat est de type p, et l'émetteur I2L est réalisé par une couche enterrée n+. Cette différence avec le dispositif décrit sur la figure III-1 entraîne l'existence d'un effet collecteur parasite vertical par le substrat, qui sera étudié ultérieurement. Les collecteurs I2L de surface ne sont pas créés par des implantations n+ qui augmenteraient leur dopage, mais par autoalignement des implantations p avec les contacts de ces collecteurs. Le collecteur n est alors formé par l'épitaxie sous le contact, ce qui assure un dopage n minimal et donc une diminution de la capacité base collecteur.

III-B-1.b Faisabilité des simulations.

Plusieurs approximations ou concessions ont été faites pour permettre la simulation et le calcul des paramètres caractéristiques des portes I2L.

□ Par économie de temps de développement, les contacts polycristallins des collecteurs de surface sont remplacés par des contacts métalliques faisant intervenir les conditions de Dirichlet. Cette approximation est très justifiable dans le cas I2L. Un contact polycristallin améliore le gain d'un bipolaire s'il est utilisé pour un émetteur de surface très faiblement diffusé, puisque l'injection de trous dans cet émetteur est limitée par l'effet tunnel à l'interface silicium-polysilicium[8][9][10][11]. Dans le cas présent d'un émetteur enterré, le fort dopage de la couche enterrée et des diffusions profondes destinées au contactage de surface aboutit à la recombinaison de presque tous les trous injectés dans l'émetteur. Par simulation, le courant de trous aux contacts émetteurs ne vaut que 1% du courant total en faible injection, et ne dépasse pas 2% en forte injection).

□ Pour la simulation des portes à collecteurs multiples, les zones de collecteurs laissés flottants sont remplacées par des zones isolantes (oxyde). Le dopage n de ces zones constitue en effet une barrière de potentiel pour les trous circulant dans la base. De plus, l'absence de contact pour ces collecteurs interdit dans la réalité aux trous de se recombiner dans les zones n. La modélisation par de l'oxyde (barrière de potentiel infinie) est donc valide. Cette approximation permet également une économie de temps de simulation, la création de jonctions supplémentaires exigeant un raffinement du maillage autour de chacune d'entre elle.

□ La recombinaison due aux états de surface n'est pas prise en compte. La méconnaissance de la distribution des états de surface conduirait, dans le cas contraire, à calculer la recombinaison de surface à partir d'hypothèses approximatives. Cette approximation influence surtout les propriétés du PNP injecteur latéral, mais n'affectera pas les effets de conduction verticale.

□ L'extraction des paramètres I2L (paragraphe III-A-2) par simulations doit être abandonnée. Le calcul par IMPACT3 des courants doit en effet être effectué en laissant flottant le caisson I2L. La simulation n'est alors pas faisable et aboutit à une divergence du solveur. Pour une région flottante, les conditions à la surface de la région assurent la fermeture du système d'inconnues (ψ , n , p) en méthode couplée ou découplée. Cependant, les termes faisant partie des diagonales centrales des jacobiens qui étaient arbitrairement fixés à 1 en cas de présence d'un contact (voir paragraphe I-C-1.b) sont ici déterminés par les conditions à la surface du dispositif. De plus, les termes des diagonales latérales sont maintenant tous non nuls. Une explication du manque de robustesse de la méthode peut être trouvée par l'impossibilité pour le solveur itératif de résoudre ce nouveau système.

□ Les simulations transitoires se limitent dans les paragraphes III-B et III-C au temps d'établissement des courants de base et de collecteur pour une porte isolée. La faisabilité et la simulation d'une porte I2L chargée par une autre porte I2L pour déterminer le temps de propagation par porte fait l'objet du paragraphe III-C-3.

III-B-2 Evolution des paramètres en fonction du layout.

III-B-2.a Propriétés de l'injecteur.

La coupe bidimensionnelle de la structure de test utilisée est représentée sur la figure III-3.

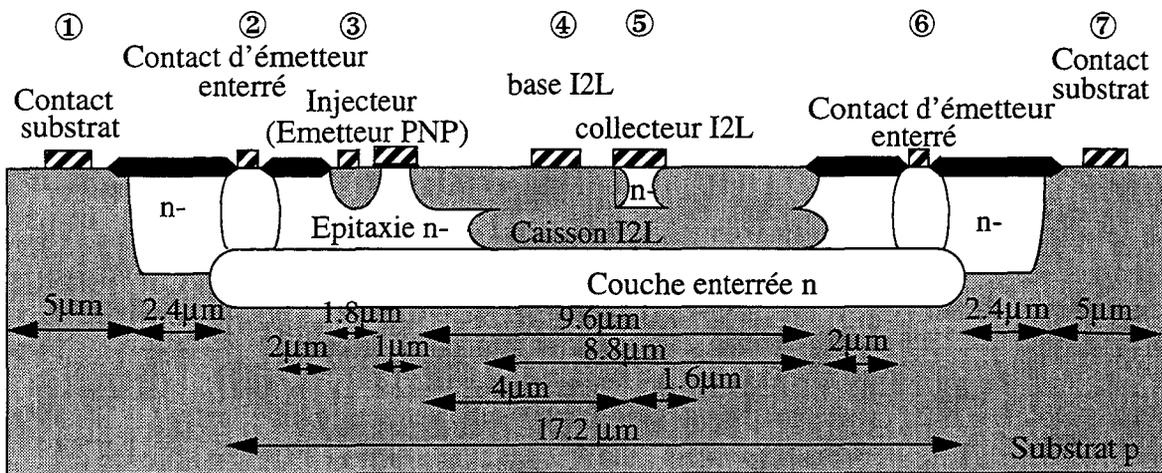


Figure III-3: Section 2D d'une porte I2L pour la caractérisation d'injection

Sans recombinaison de surface, l'efficacité du PNP latéral est surestimée. L'attention sera donc portée sur l'évolution de cette efficacité en fonction des variations de layout. Les propriétés d'injections peuvent être testées pour les deux cas du transistor NPN I2L à l'état passant ou à l'état coupé. Les polarisations associées à ces deux cas pour la simulation sont données dans le tableau III.1.

	Contact Substrat de Surface	Emetteur enterré	Base I2L (Va)	Collecteur I2L	injecteur
NPN coupé	0	0	0.1	0.8	0 ⇒ 0.9V
NPN passant	0	0	0.7	0.6	0 ⇒ 0.9V

Tableau III-1: Polarisations utilisées pour la caractérisation de l'injecteur

Afin de déterminer l'efficacité du PNP latéral définie par $\alpha_{LPNP} = I_{(PC,I2L)} / I_{PNP \text{ emetteur}}$ le courant collecté par le caisson I2L est calculé pour les deux cas suivants:

nnp coupé: $I_{(PC,I2L)} = I_{Base} = I^{④}$

nnp saturé: $I_{(PC,I2L)} = I_{Base} + I_{Emetteur} + I_{Collecteur} = I^{④} + (I^{②} + I^{⑥}) + I^{⑤}$

avec les orientations suivantes:

Courant sortant : > 0

Courant rentrant : < 0

Au contraire du cas général décrit dans le paragraphe III-A-1, le substrat de nature p pour cette technologie constitue un collecteur parasite supplémentaire pour les trous émis par l'injecteur. La localisation des contacts substrats de surface peut donc influencer l'efficacité de ce PNP vertical. La figure III-4 présente trois localisations possibles des contacts substrat de surface, et un changement de place pour le contact de base I2L.

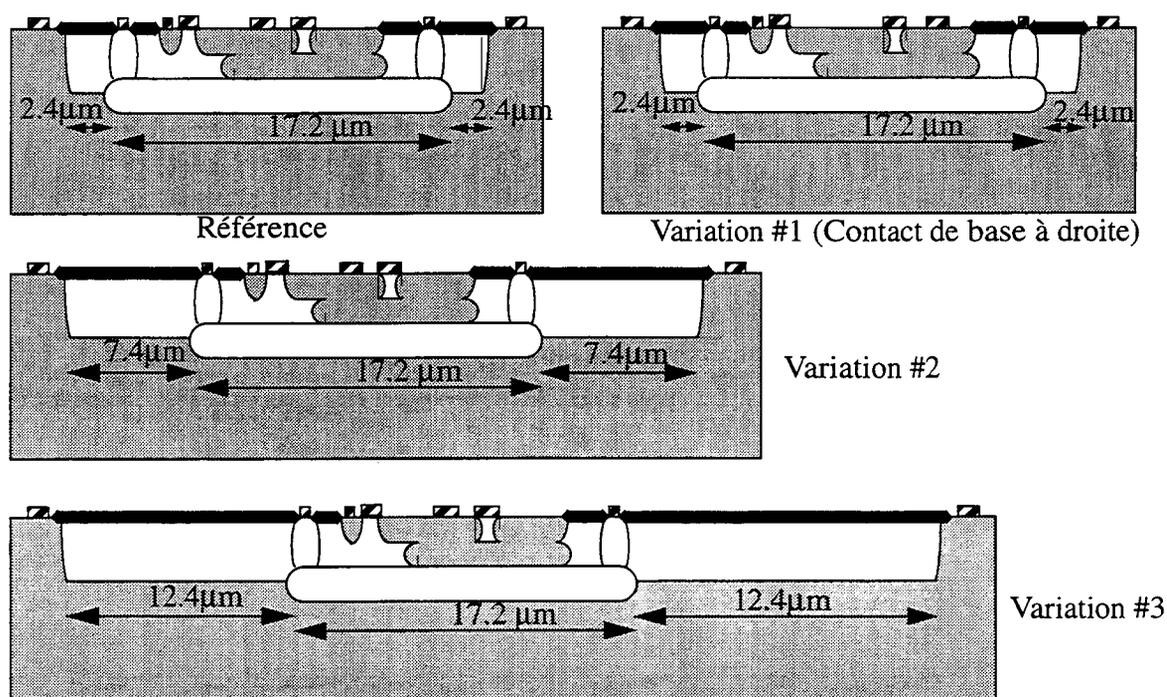


Figure III-4: Variations de layout pour caractériser les propriétés d'injection

En utilisant comme conditions l'état coupé pour le NPN vertical, l'évolution statique des courants en fonction de la tension d'injecteur permet de tracer l'évolution de l'efficacité du PNP sur la figure III-5.

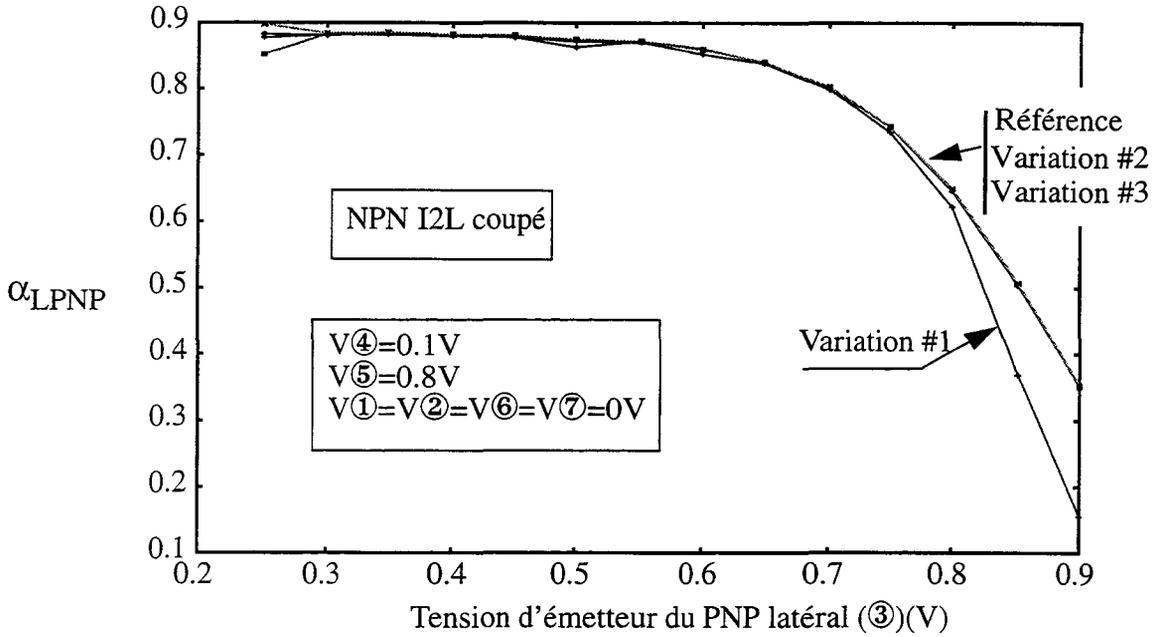


Figure III-5: Caractérisation de α_{LPNP} pour trois variations layout

La chute d'efficacité en moyenne et forte injection est explicable par les phénomènes suivants: en forte injection, le nombre de trous injectés par l'émetteur du PNP, et la polarisation de la jonction Injecteur-Epitaxie deviennent suffisants pour qu'une part non négligeable des trous franchisse la barrière de potentiel de la couche enterrée n+. Une partie des trous atteint alors le substrat, tandis que l'autre partie est recombinée dans la couche enterrée n+ et contribue à augmenter le courant d'émetteur. Les évolutions des courants totaux de substrat et d'émetteur sont donnés sur les figures III-6.a et III-6.b.

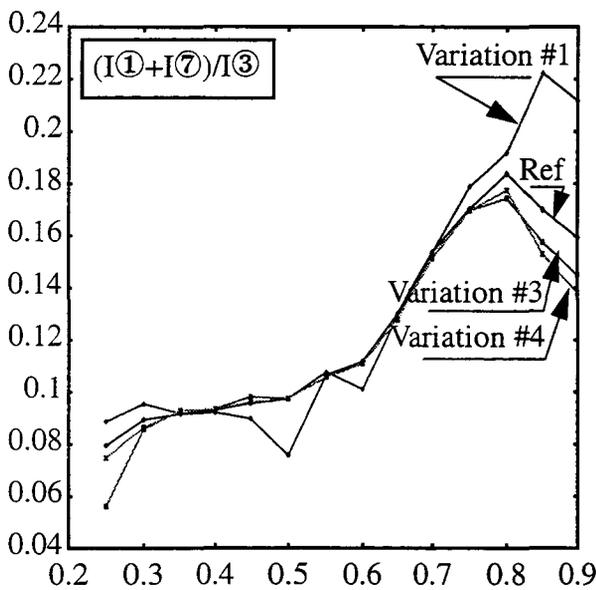


Figure III-6.a: Efficacité de collection du contact substrat

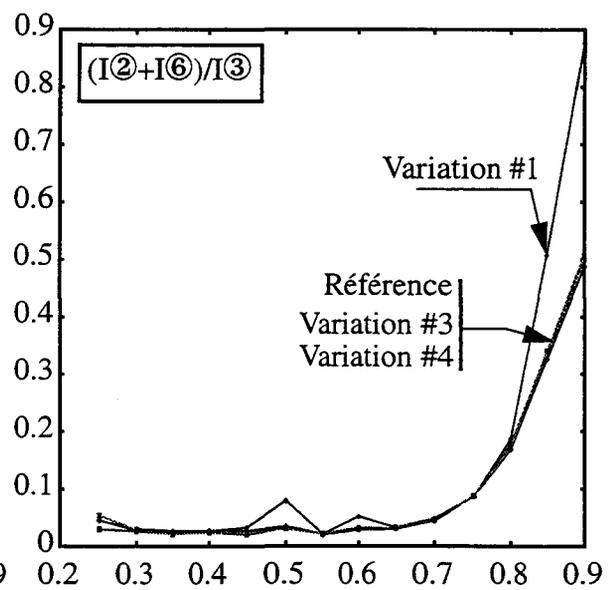


Figure III-6.b: Efficacité de collection de l'émetteur du NPN

Le rapport de grandeur pour ces deux courants montre qu'un faible pourcentage de trous atteint le substrat, ce qui explique l'indépendance de l'efficacité du PNP latéral par rapport aux contacts substrats de surface. La localisation du contact de base modifie l'attraction du caisson I2L en forte injection.

Lorsque le NPN vertical est en conduction, le PNP latéral est saturé. L'étude est alors réalisée pour $V_{\text{injecteur}} > V_{\text{BaseI2L}}$, afin de placer le PNP en polarisation directe. Les résultats de simulations, apparents sur la figure III-7, montrent que l'efficacité α_{LPNP} de l'injecteur ne dépend également que de la localisation du contact de base dans le cas d'un fonctionnement linéaire du NPN.

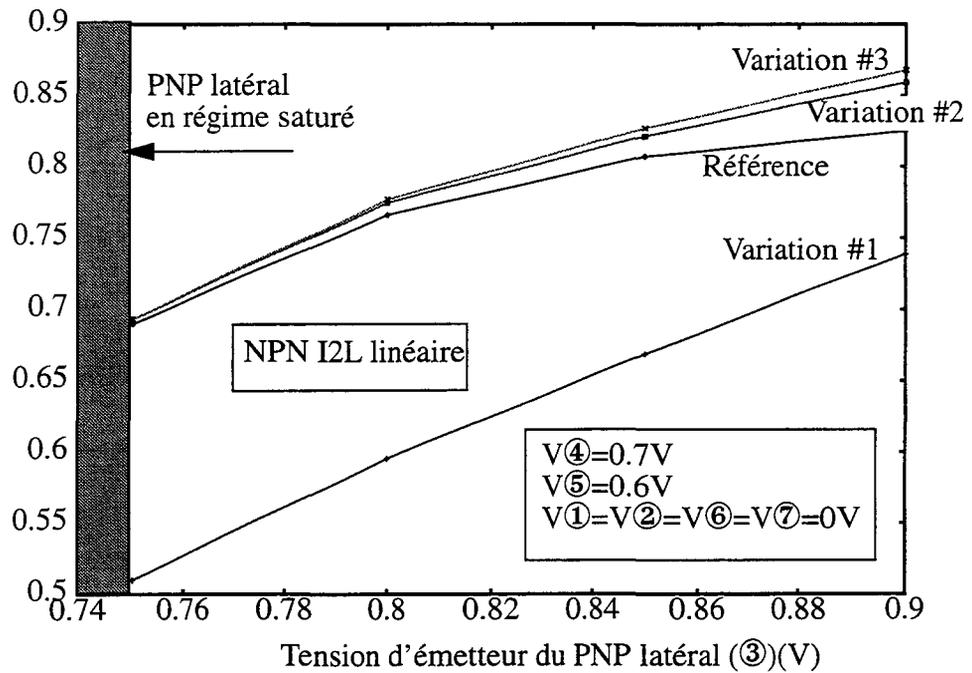


Figure III-7: Caractérisation de α_{LPNP} pour trois variations layout (NPN I2L en régime linéaire)

III-B-2.b Variations de la taille du collecteur.

La polarisation du NPN en linéaire permet de calculer son gain β_{up} et d'étudier l'influence de variations layouts. La structure bidimensionnelle de référence apparaît sur la figure III-8.

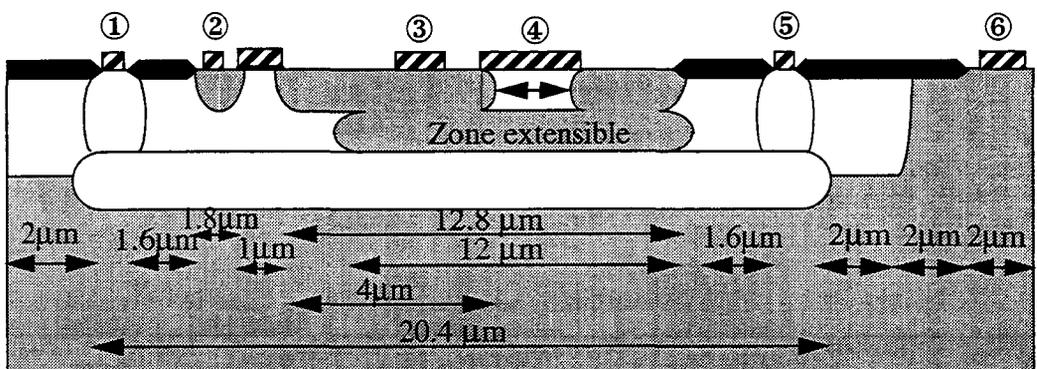


Figure III-8: Structure de référence pour la caractérisation de β_{up}

Les possibilités du simulateur IMPACT3 permettent de faire varier la taille du collecteur I2L de surface. Les autres zones de diffusion ont une taille fixe, et le dispositif est simulé avec des polarisations correspondant à celles utilisées pour mesurer β_{up} . Ces polarisations sont données dans le tableau III-2.

Polarisation	Vc (④)	Vb (③)	Ve(①,⑤)=Vsub(⑥)=Vinj(②)
#1	0.5	0.6	0
#2	0.6	0.7	0
#3	0.7	0.8	0
#4	0.8	0.9	0
#5	0.9	1.0	0

Tableau 2: Polarisation appliquées pour la caractérisation de β_{up}

Le tableau III-3 donne les extensions de collecteurs utilisées pour caractériser l'évolution du gain du NPN. De plus, par simplification, la polarisation ($V_{base} = xV$, $V_{collecteur} = xV - 0.1V$) sera désignée simplement par la tension de base $V_b = xV$.

Variations Layout	Taille collecteur (μm)
Référence	1.8
#2	2.5
#3	3.0
#4	3.5
#5	4.0
#6	4.5

Tableau 3: Variations layout pour la caractérisation de β_{up}

Pour ces variations, l'évolution de β_{up} est donnée sur la figure III-9.

Si la variation de β_{up} dépend linéairement de la taille du collecteur, cette variation n'est pas proportionnelle: une multiplication par deux de l'aire de collecteur ne double pas β_{up} . L'évolution du gain, même si le courant de base est surestimé, reste caractéristique de celle d'un bipolaire: β_{up} est faible quand $I_{Emetteur}$ est trop faible (recombinaison plus importante dans la base), et chute en zone de forte injection (effet Kirk).

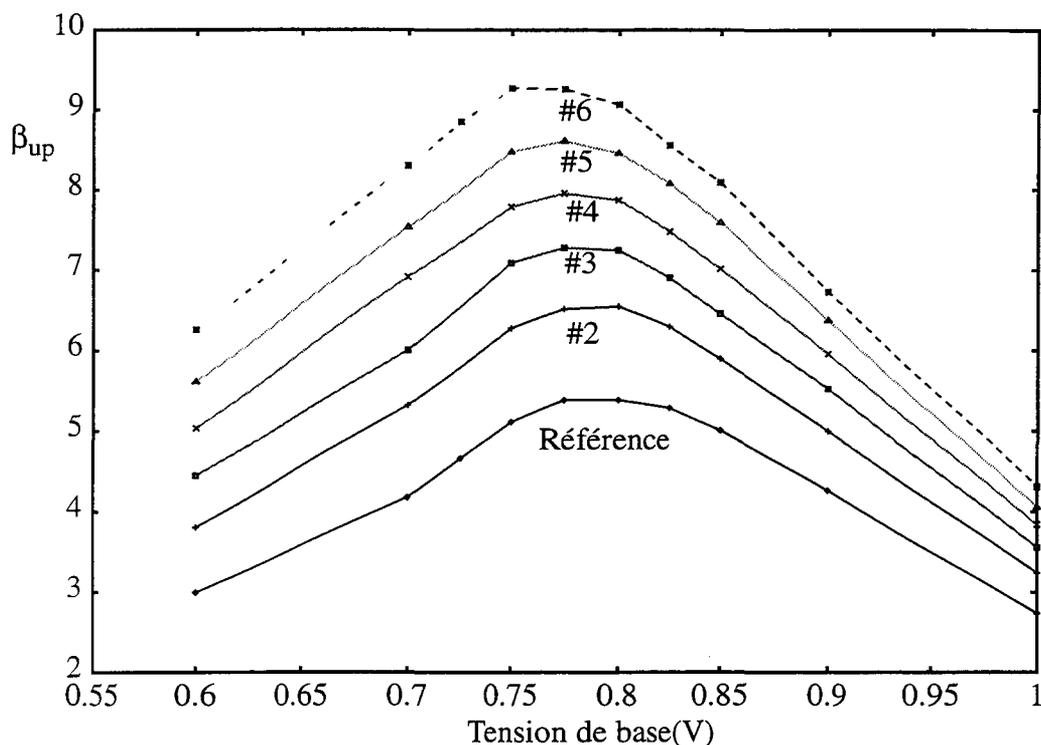


Figure III-9: Evolution de β_{up} en fonction de V_b pour quatre variations layout

La taille du collecteur affecte peu l'efficacité d'injection, comme le témoignent les caractéristiques des figures III-10.a et III-10.b (Efficacité de l'émetteur enterré).

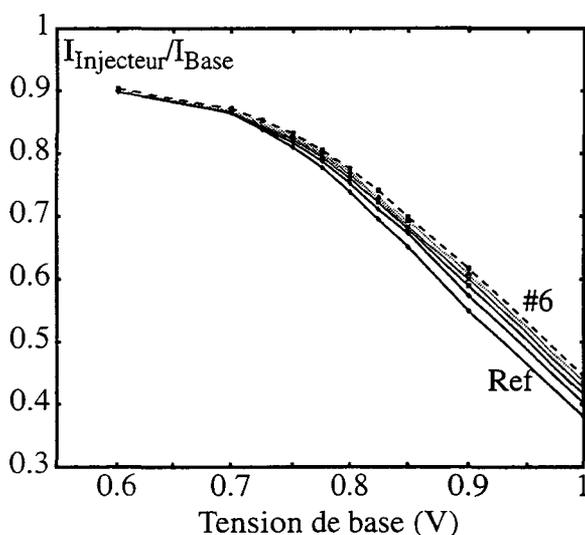


Figure III-10.a : Rapport $I_{injecteur}$ pour les variations layouts

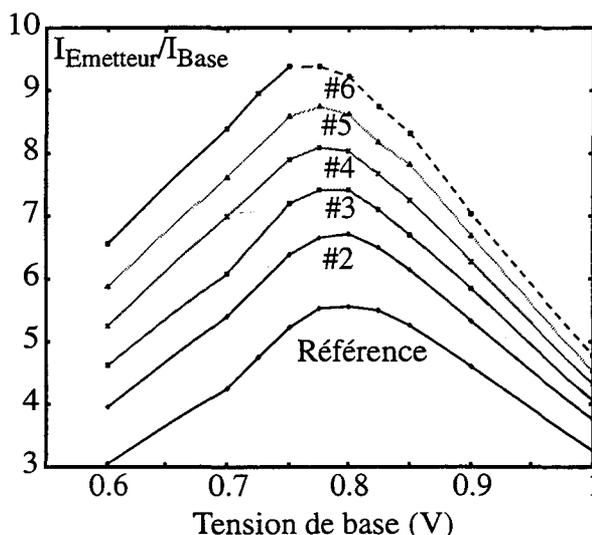


Figure III-10.b : Rapport $I_{npnetteur}$ pour les variations layouts

Enfin, la comparaison est effectuée lorsque le contact de base est placé à droite du collecteur. Les caractéristiques de β_{up} sont données sur la figure III-11, et sont justifiables par l'évolution des efficacités de collection pour la diffusion p d'injecteur et d'émission pour l'émetteur du NPN (figures III-12.a et III-12.b).

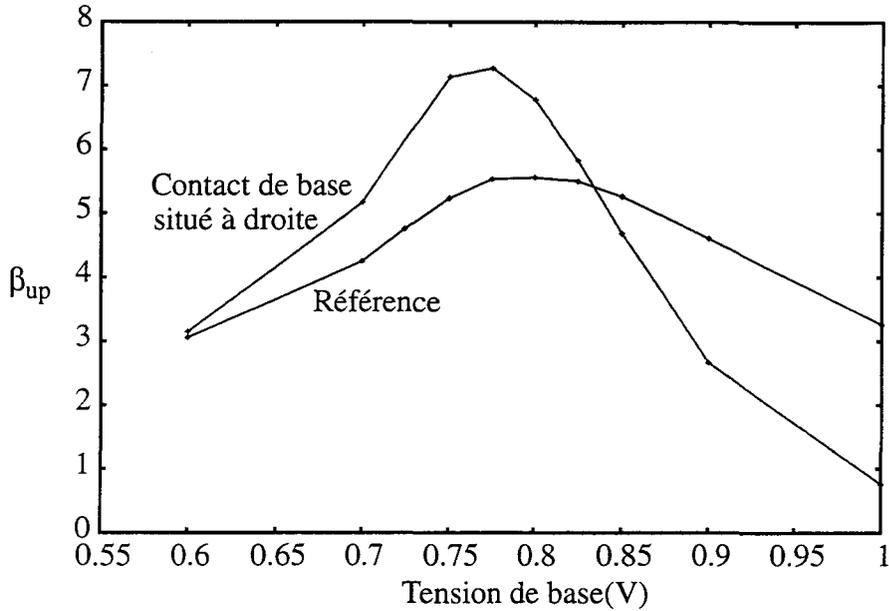


Figure III-11: Evolution de β_{up} en fonction de la localisation du contact de base

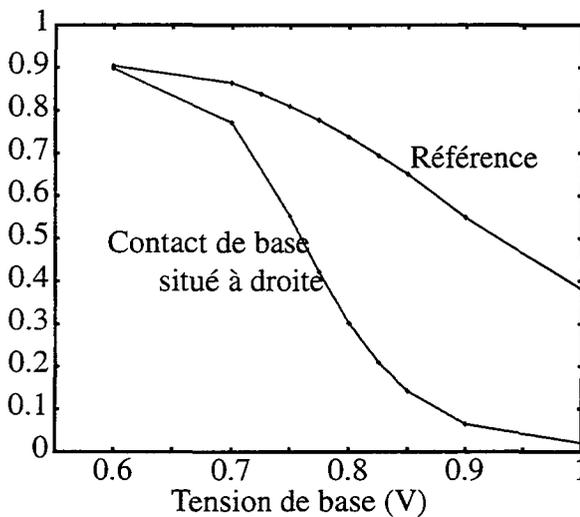


Figure III-12.a: $I_{injecteur} / I_{Base}$

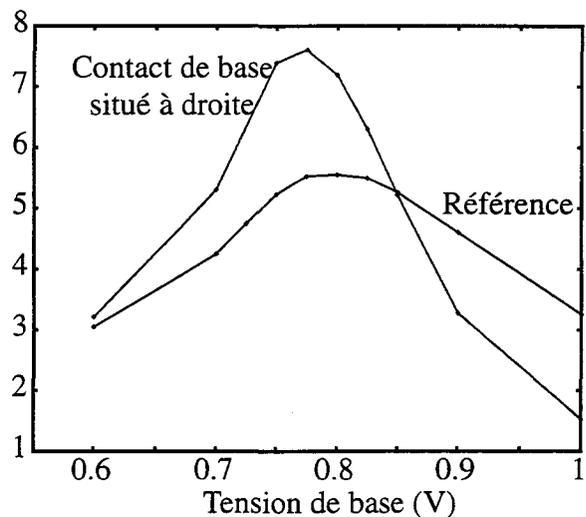


Figure III-12.b: $I_{emetteur\ npn} / I_{Base}$

Seule la localisation du contact de base permet une amélioration du gain du NPN sans consommation de surface. La caractéristique correspondante présente alors une plage de fonctionnement plus réduite. Le choix d'utiliser un contact de base situé à droite du collecteur I2L demande donc au concepteur de connaître d'avance le régime de fonctionnement du NPN: en cas de fortes polarisations, le dispositif de référence reste préférable. Les montages I2L étant chargés par des portes analogues, l'utilisation pour des portes à un seul collecteur d'un contact de base situé à droite sera la plus efficace, car les tensions de collecteurs ne dépassent pas 0.75V.

III-B-2.c Collecteurs multiples.

L'intérêt des portes I2L étant leur densité d'intégration, l'étude du gain β_{up} est réalisée pour un cas réel sur une porte à quatre collecteurs. Les dimensions sont choisies identiques à celles utilisées pour les portes fonctionnelles réalisées avec la technologie BiCMOS étudiée. Deux con-

figurations sont utilisées pour les collecteurs multiples. Elles sont représentées sur les coupes bidimensionnelles des figures III-13.a et III-13.b.

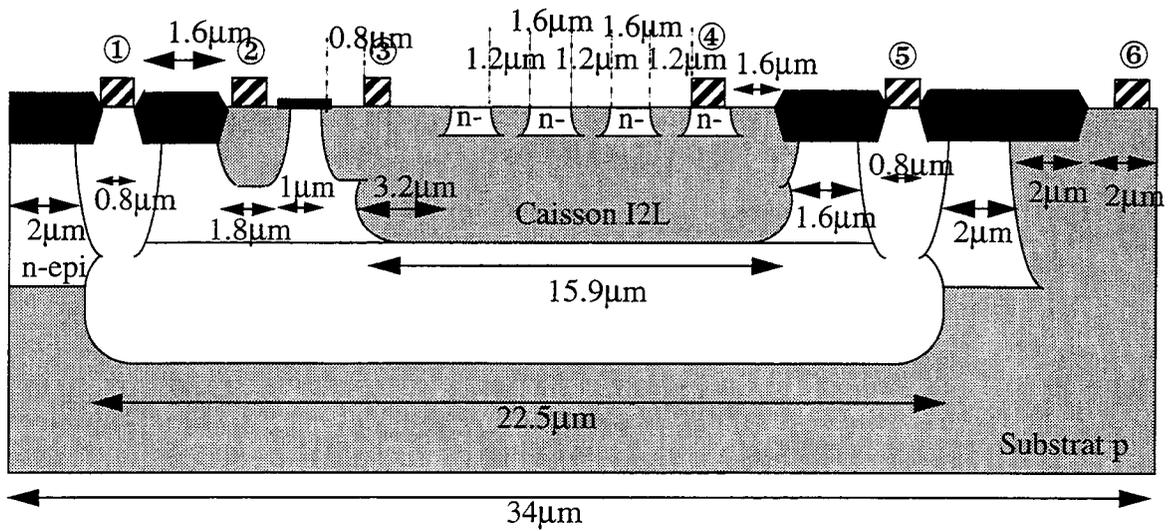


Figure III-13.a: Porte I2L à collecteurs multiples pour le calcul de β_{up}

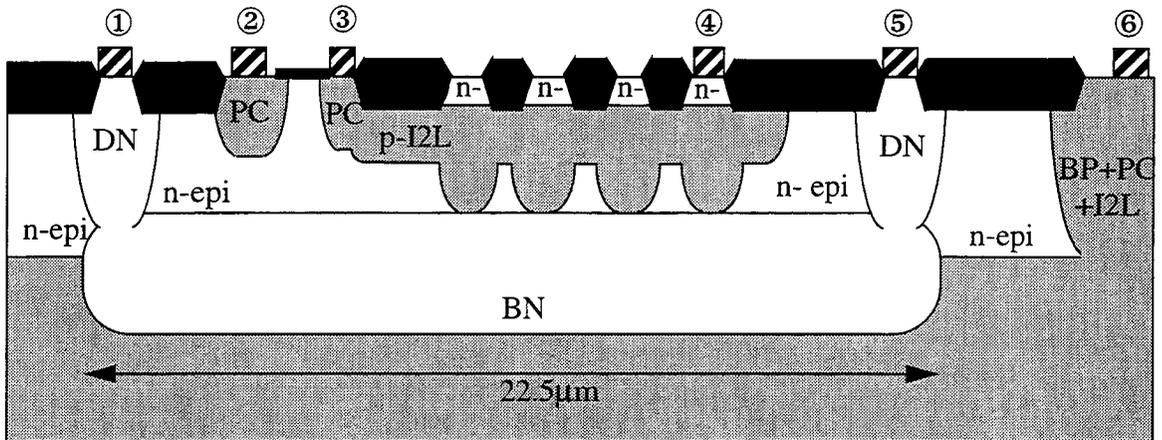


Figure III-13.b: Porte I2L à collecteurs multiples murés pour le calcul de β_{up}

Le calcul du gain β_{up} dans le pire des cas correspond donc à laisser trois collecteurs flottants et à polariser le collecteur le plus éloigné de la base. Le gain est calculé pour les polarisations données dans le tableau III.4.

Contact	Fonction	Polarisation
① & ⑤	Emetteur I2L	0V
②	Injecteur I2L	0V
③	Base I2L	0V \Rightarrow 1V
④	Collecteur I2L	0V \Rightarrow 1V
⑥	Contact substrat	0V

Tableau III.4: Polarisations appliquées pour les portes à collecteurs multiples

Le collecteur de droite représente le cas correspondant au gain β_{up} le plus faible (la longueur du contact de base est la plus longue). L'évolution du gain en fonction de la localisation du collecteur connecté est simulée en utilisant donc les quatre dispositifs dont les collecteurs sont représentés sur la figure III-14. Le contact de base est maintenu à la même position.

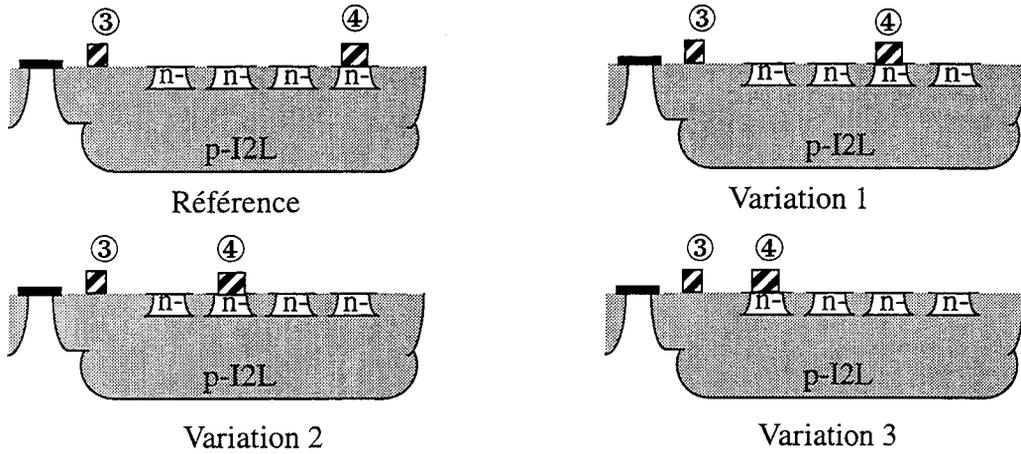


Figure III-14: Présentation détaillée des variations layouts impliquant les connexions des collecteurs I2L

Les quatre évolutions de gain correspondant aux structures sont rassemblées sur la figure III-15.

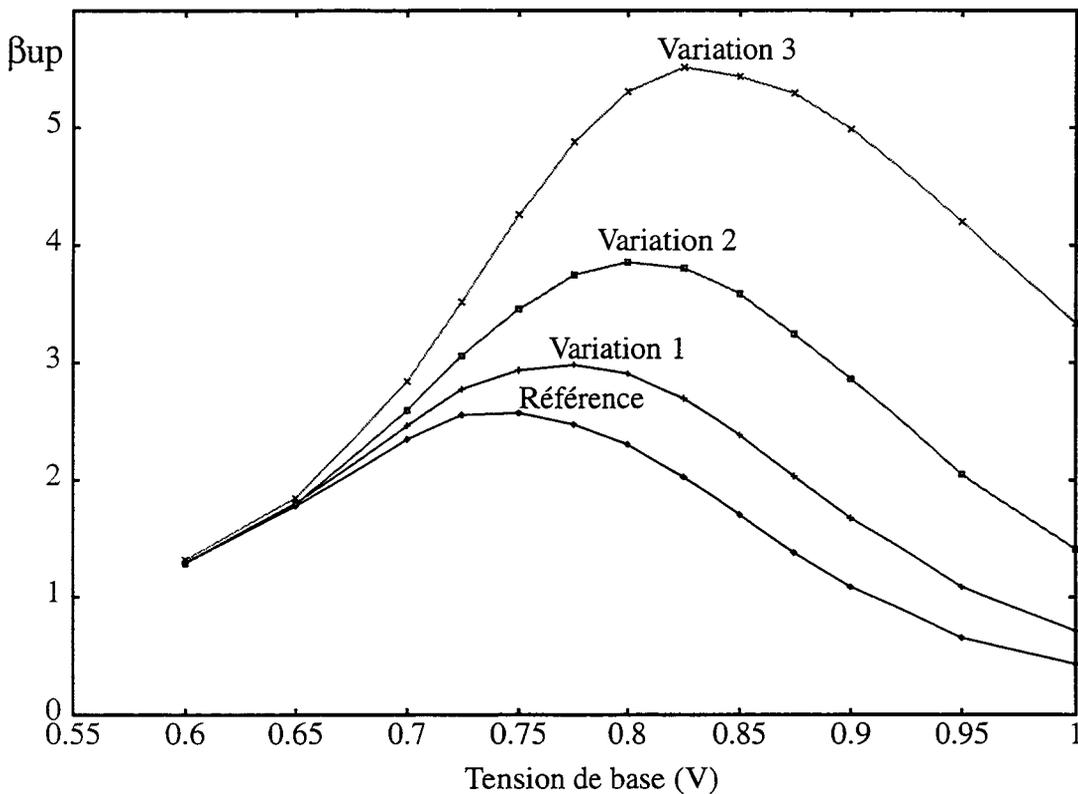


Figure III-15: Evolution de β_{up} pour les quatre variations layout étudiées

Dans le pire des cas (référence), le gain β_{up} est au maximum de 2.6. Les mesures expérimentales avec ce type de structure ont donné des valeurs proches de 2. Afin de quantifier le pourcentage du courant de base collecté par l'injecteur (émetteur de PNP) ou par le substrat, le gain β_{upInt} du transistor NPN intrinsèque est également calculé; les résultats pour les quatre structures sont donnés sur la figure III-16.

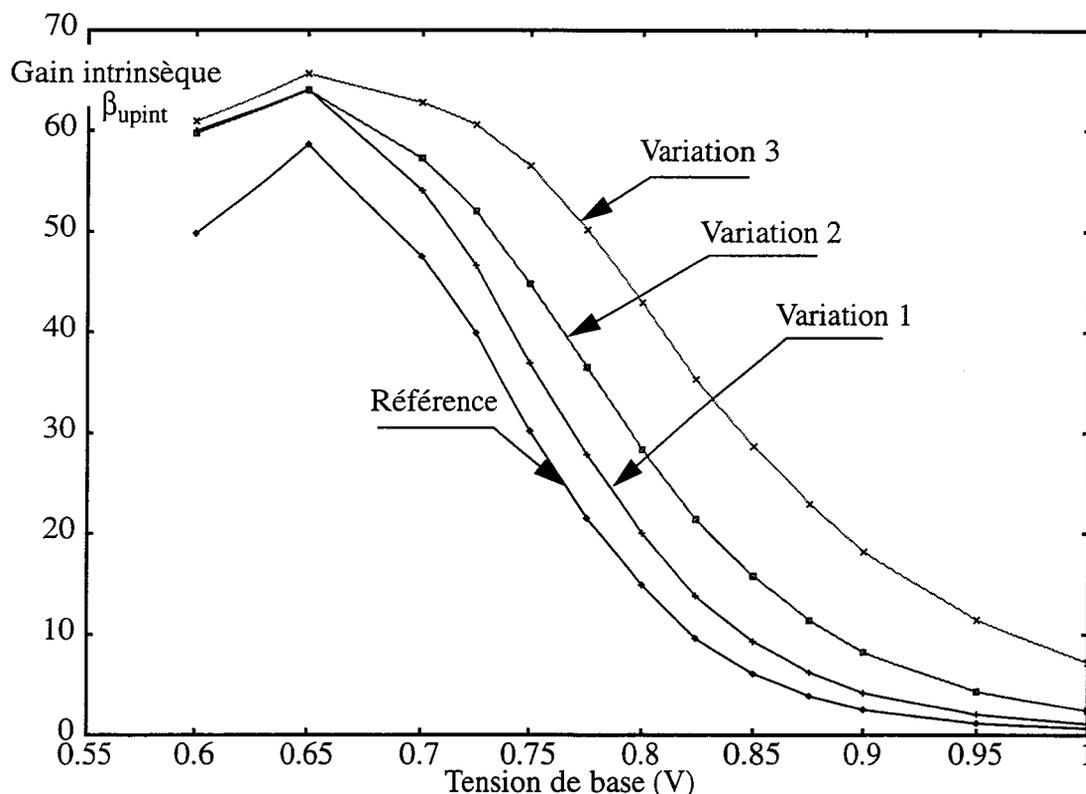
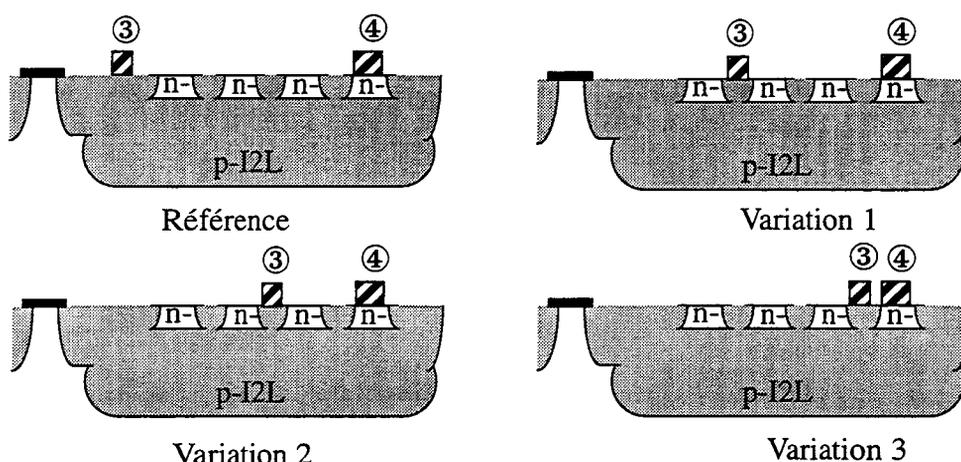


Figure III-16: Evolution du gain intrinsèque du NPN pour les quatre variations layouts étudiées

En se plaçant maintenant dans le pire des cas, l'évolution du gain est étudiée lorsque le contact de base est déplacé entre les différents collecteurs. Quatre structures, représentées sur la figure III-17, ont été simulées.



Variation 2
Variation 3
Figure III-17: Présentation détaillée des variations de layouts impliquant le déplacement du contact de base

Les variations de gain par rapport à la structure de référence apparaissent sur la figure III-18. Pour les structures bipolaires traditionnelles, les contacts de base des transistors NPN verticaux sont éloignés de l'émetteur de surface. Les structures I2L faisant intervenir des émetteurs enterrés, il devient plus avantageux de rapprocher ce contact de base du collecteur de surface.

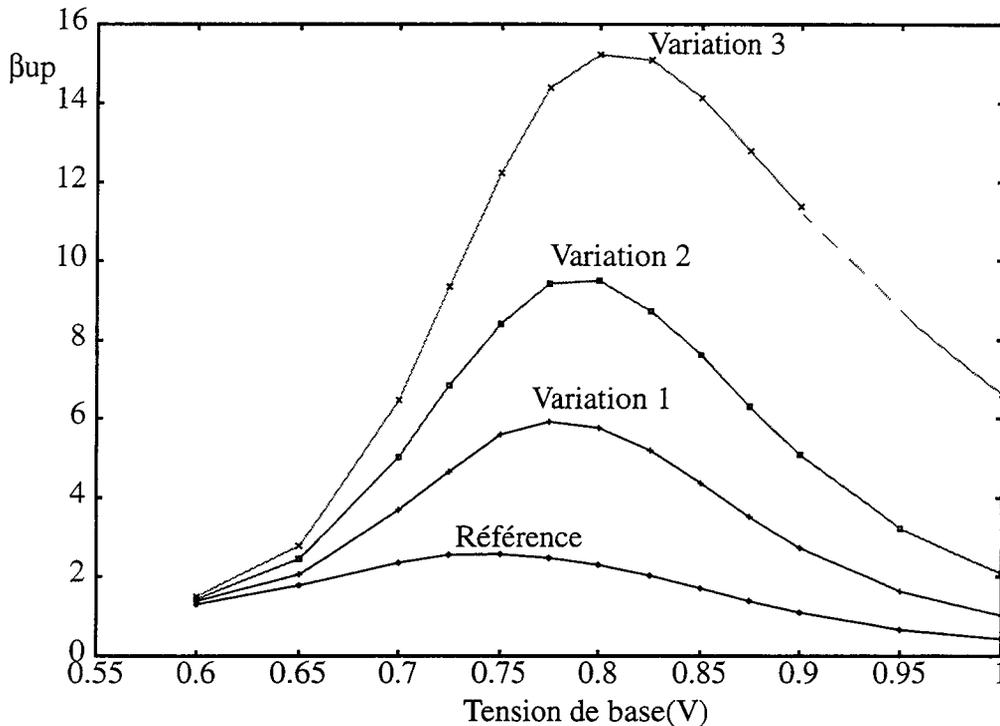


Figure III-18: Evolution de β_{up} pour les quatre localisations de contact de base

Le placement du contact de base au milieu des contacts collecteurs (variation 2) permet donc pour une cellule I2L standard d'obtenir pour les quatre bipolaires un gain minimal plus important. De plus, la connaissance de la sortance pour chaque collecteur peut permettre de placer le contact de base à côté du collecteur pilotant la charge la plus consommatrice en courant.

III-B-2.d Composants murés.

L'élément bidimensionnel obtenu avec le simulateur de procédés IMPACT 4 pour les collecteurs murés est représenté sur la figure III.19.

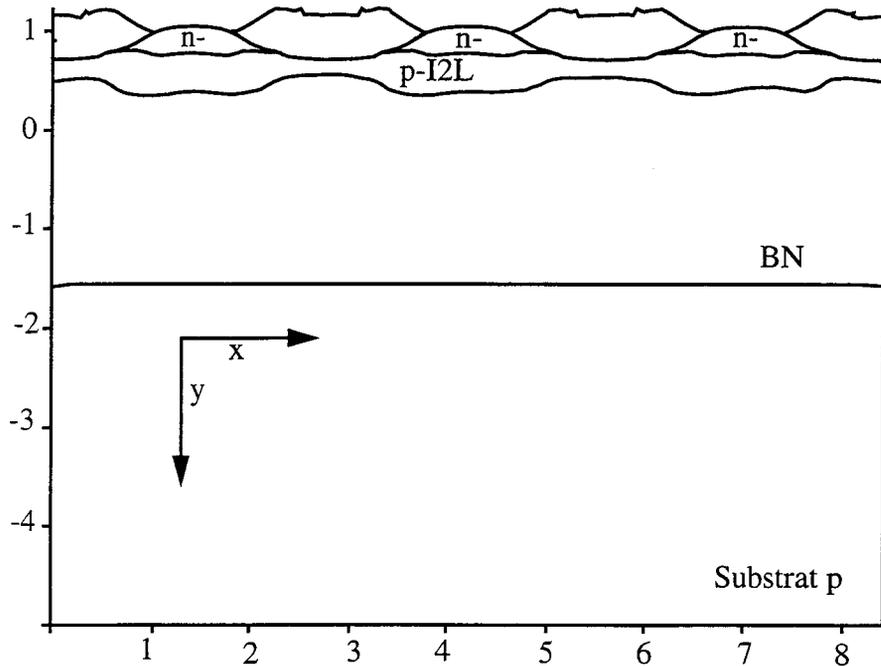


Figure III-19: Profil bidimensionnel des jonctions pour les collecteurs murés

L'implantation de Bore utilisée pour la base I2L étant la même que celle utilisée pour l'isolation entre portes ("channel stopper"; l'implantation pour cette technologie est alors réalisée à travers l'oxyde), elle donne une distribution bidimensionnelle dont la profondeur varie selon la présence ou non d'oxyde d'isolation en surface.

Les deux structures de référence (trois collecteurs flottants; le collecteur de droite est connecté) en versions murées et non murées sont d'abord comparées sur la figure III-20, qui donne l'évolution des gains β_{up} .

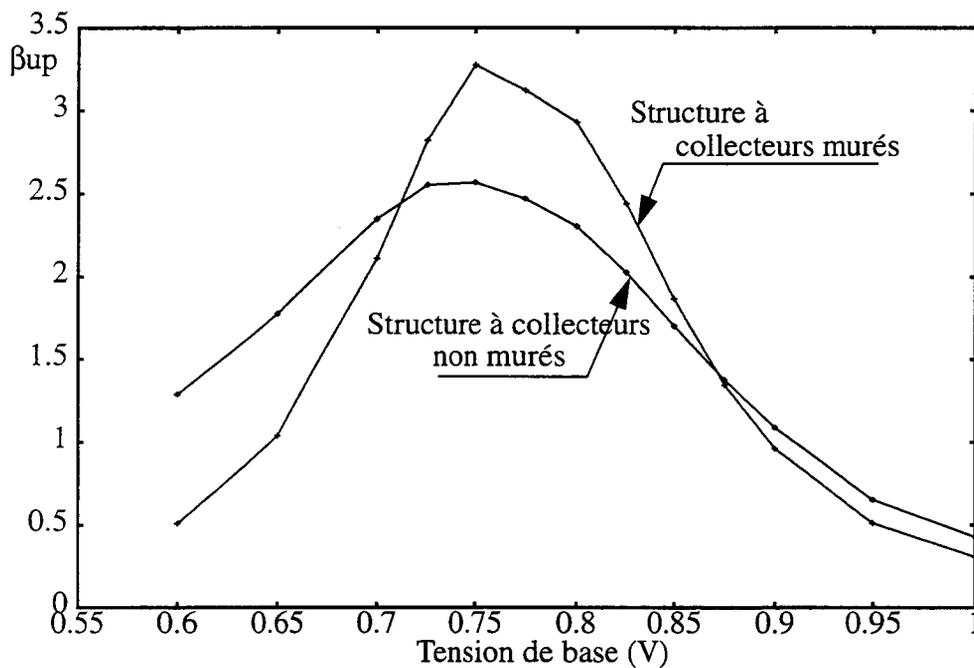


Figure III-20: Evolution de β_{up} pour une même structure pour des collecteurs murés et non murés

La variation de gain est essentiellement due aux variations des courants de base en fonction de la structure. Le tracé des lignes de courants d'électrons donne peu de différences, les lignes étant localisées pour les deux structures dans les zones n de faibles résistances. Par contre, le tracé des lignes de courants de trous pour chaque structure permet d'expliquer la différence obtenue pour le gain β_{up} . La simulation de la structure à collecteurs murés est fondée sur une approximation supplémentaire: pour des raisons d'alignement de surface avec IMPACT, les collecteurs flottants ne sont pas remplacés par de l'oxyde, mais par des zones p en surface. L'approximation est justifiée par le fait que l'oxyde d'isolation constitue une barrière plus profonde dans la couche I2L que les collecteurs flottants. Cependant, la résistance de base est sous-estimée par l'élargissement vertical de la couche I2L aux emplacements où le matériau p remplace un collecteur flottant. Les tracés des lignes de courants de trous sont donnés sur les figures III-21.a et III-21.b.

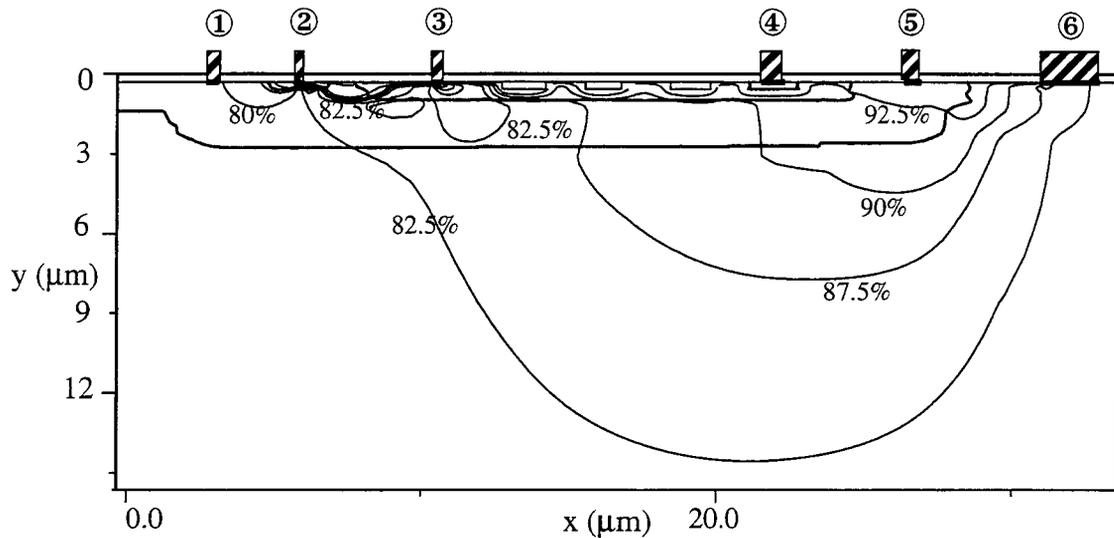


Figure III-21.a: Distribution du courant de trous pour la structure de référence

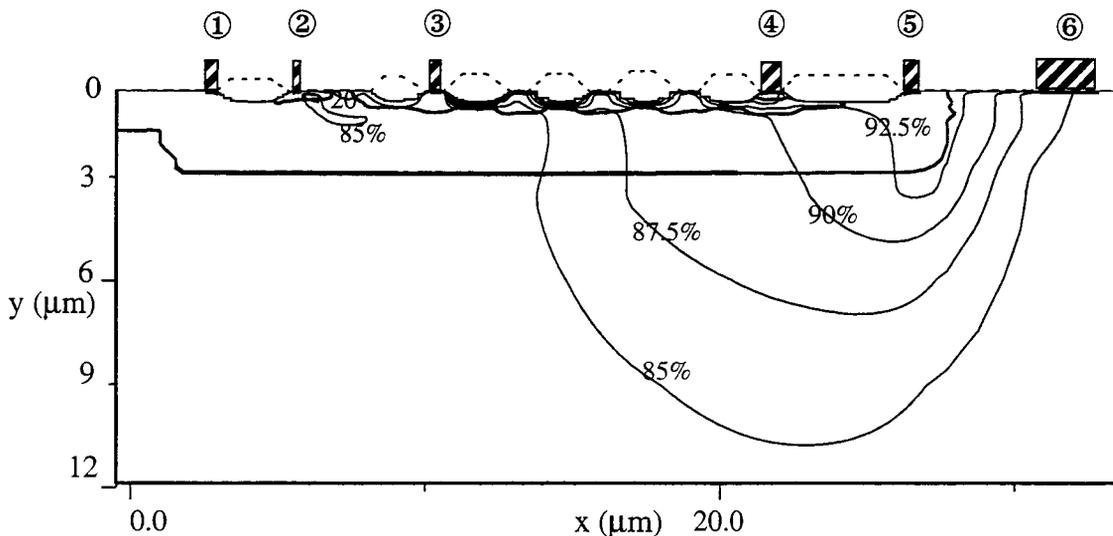


Figure III-21.b: Distribution du courant de trous (structure de référence à collecteurs murés)

Pour la structure non murée, la dispersion vers le substrat du courant de trous sur toute la

longueur de la couche I2L montre que le courant de base circulant entre les contacts ③ et ④ est suffisamment important pour qu'une partie de ces trous franchisse la barrière de potentiel de la couche enterrée n. Pour la polarisation ($V_{\text{Base}}=0.8\text{V}$; $V_{\text{Collecteur}}=0.7\text{V}$), les courants calculés aux contacts de base, collecteur et substrat sont donnés dans la tableau III-5.

Dispositif	Base (μA)	Collecteur (μA)	Substrat (μA)
Non-muré	9.6	22	0.92
Muré	4.6	13	0.45

Tableau III-5: Comparaison des courants pour les versions à collecteurs murés et non murés.

L'augmentation de l'efficacité du NPN vertical s'accompagne cependant d'une diminution des courants de base et de collecteurs, et nécessite un ajustement du courant d'injecteur pour obtenir les sortances désirées. D'autre part, si l'amélioration du gain β_{up} est due aux variations d'effet collecteur du substrat, le tracé du gain intrinsèque (figure III-22) montre que le bipolaire vertical a en réalité une efficacité moindre lorsque son collecteur est muré.

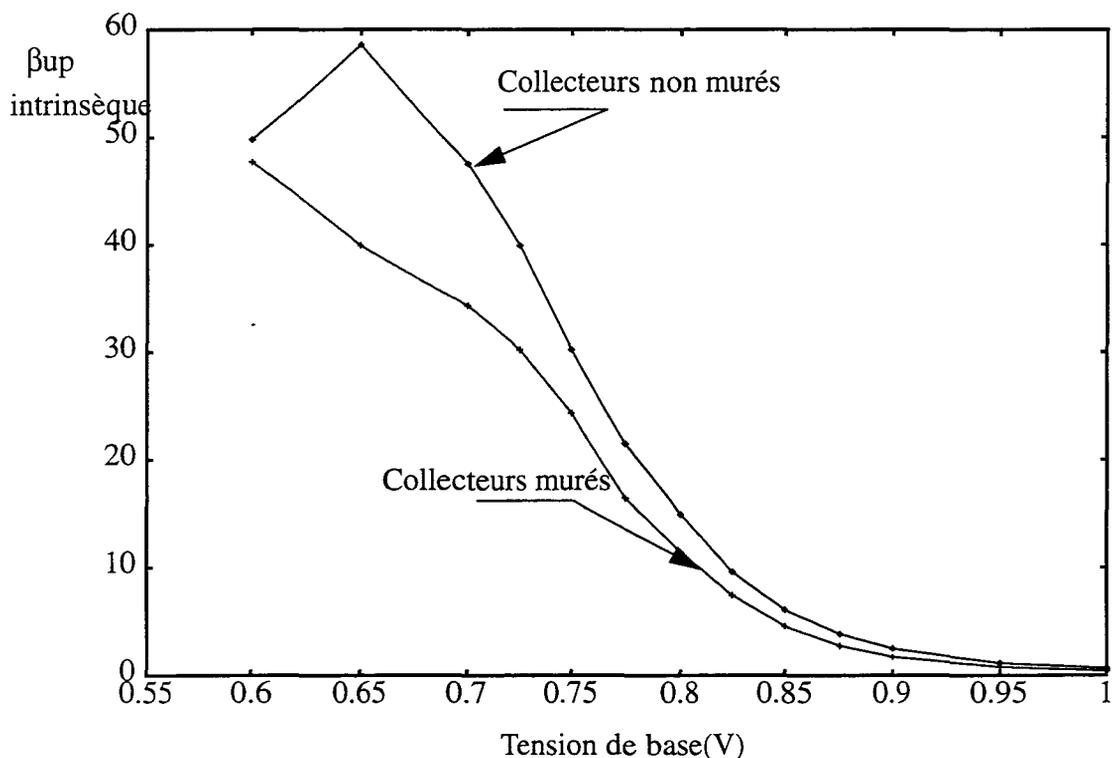


Figure III-22: Gain intrinsèque β_{up} pour les structures de références à collecteurs murés et non murés

III-B-3 Evolutions en fonction de la température.

III-B-3.a Influence des performances bipolaires en fonction de la température.

Pour une porte I2L standard, le courant de base est composé pour environ 80% par le courant de trous injectés dans l'émetteur (noté I_{pE}) et pour 20% par le courant de recombinaison dans la base (noté I_{nB})[7]. D'autre part, la variation du gain en fonction de la température pour un transistor bipolaire est surtout due au phénomène de rétrécissement de la bande interdite ("Bandgap Narrowing")[12]. En effet, la dépendance en fonction de la température des courants dans une jonction peut s'exprimer par les relations suivantes:

$$\begin{cases} I_C \sim \exp(-E_{a, \text{base}}/(kT)) \\ I_B \sim \exp(-E_{a, \text{emetteur}}/(kT)) \\ \beta \sim \exp(-\Delta E_a/(kT)) \end{cases}$$

Par hypothèse, seule la contribution de l'injection de trous dans l'émetteur est conservée pour le courant de base. Les valeurs $E_{a, \text{base}}$ et $E_{a, \text{emetteur}}$ sont les énergies d'activations dans les régions de base et d'émetteur. Ces énergies sont affectées différemment par le phénomène de rétrécissement de bandes, en raison du dopage moyen dans la base et très important dans l'émetteur. La différence $\Delta E_a = E_{a, \text{base}} - E_{a, \text{emetteur}}$ est positive lorsque l'émetteur est la région la plus dopée.

Au contraire de la coupe bidimensionnelle représentée sur la figure III-1, la technologie étudiée utilise pour réaliser l'émetteur une couche enterrée fortement dopée, c'est à dire dans ce cas: $E_a > 0$. Les simulations électriques en fonction de la température n'ont de raison d'être qu'en incluant le "Bandgap Narrowing" et l'absence de tout modèle correspondant conduirait à écrire $E_a = 0$. Le gain intrinsèque du transistor NPN I2L augmente donc en fonction de la température [13]. L'influence de la recombinaison dans la base pour le gain étant plus faible que celle de l'injection de trous dans l'émetteur, le gain β_{up} suivra une loi analogue [14].

III-B-3.b Application à l'I2L.

La figure III-23 correspond à la simulation de la porte de référence à quatre collecteurs non murés pour deux températures $T=300K$ et $T=450K$.

Sur cette figure, même si le phénomène de rétrécissement de bandes augmente le gain quand la température augmente, l'effet de forte injection va apparaître d'autant plus vite que la température est haute. Ce phénomène va entraîner un décalage des valeurs maximales du gain β_{up} à 450K, et les propriétés de la porte pour des régimes de forte injection seront meilleures à température ambiante.

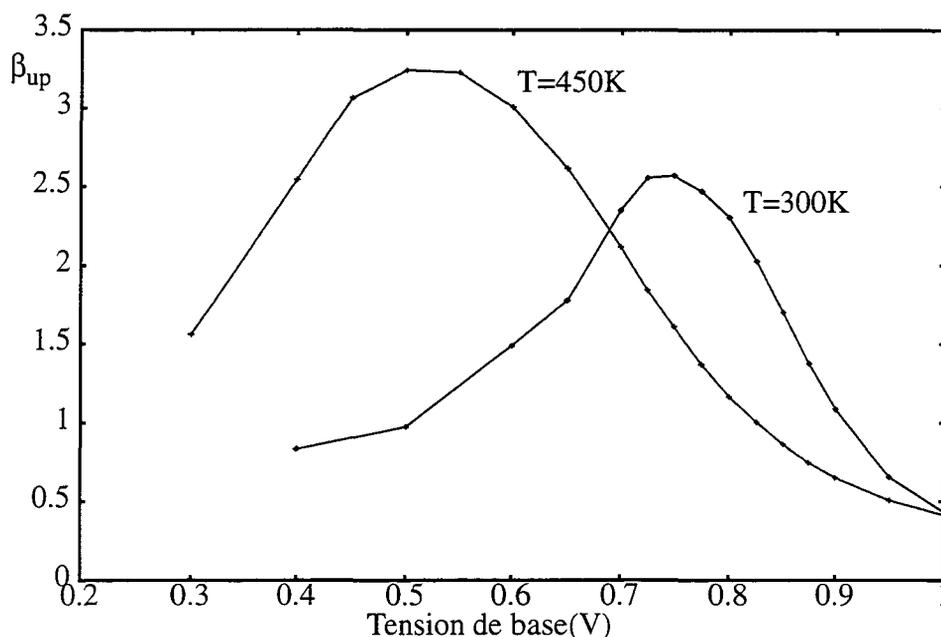


Figure III-23: Evolution de β_{up} pour la structure de référence (collecteurs non murés) quand la température varie

Le gain intrinsèque du transistor NPN ainsi que l'efficacité de collection de l'injecteur sont donnés sur les figures III-24.a et III-24.b.

La même tendance de décalage dû à la forte injection est observée pour le gain intrinsèque. Le courant d'émetteur du PNP est également soumis au phénomène de forte injection. Sa décroissance plus rapide à 450K indique que, réciproquement (lorsque les trous sont émis par le contact d'injecteur), l'efficacité de l'injecteur sera diminuée si la température augmente.

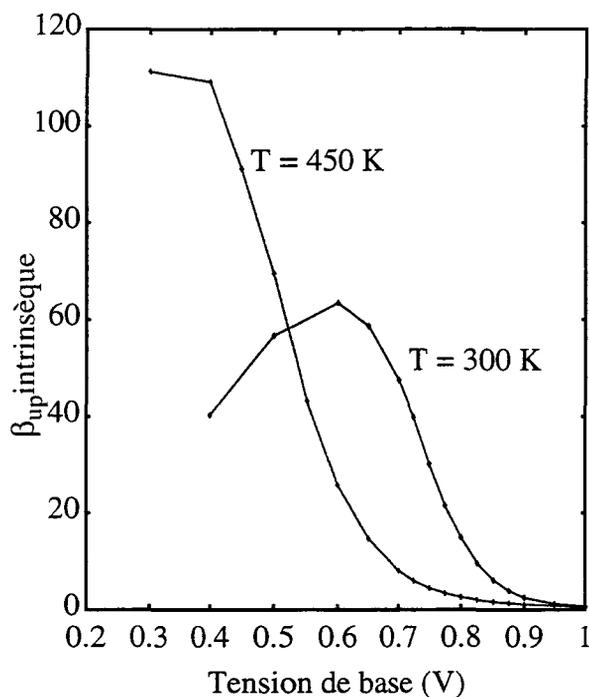


Figure III-24.a: Gain intrinsèque du NPN

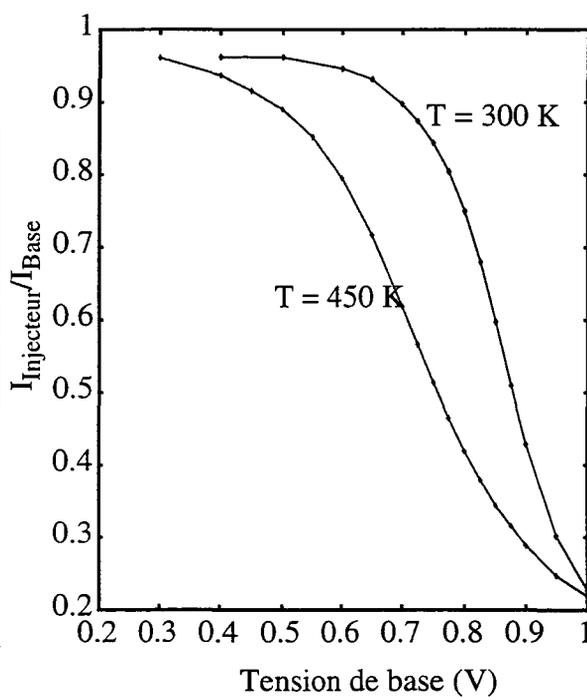


Figure III-24.b: Rapport $I_{injecteur}/I_{Base}$

III-C Caractérisation transitoire d'une porte I2L.

Si les transistors bipolaires à émetteurs surfaciques ont été largement étudiés quant à leurs propriétés transitoires [15][16][17][18], l'étude dynamique de dispositifs I2L est restée limitée.

III-C-1 Caractérisation transitoire β_{up} .

III-C-1.a Caractérisation de portes simples en fonction des tailles du collecteur.

L'étude transitoire est d'abord réalisée sur une porte à un seul collecteur. La simulation porte sur le temps d'établissement d'une porte I2L isolée, et polarisée par une rampe dynamique définie par ($V_{Base}, V_{Collecteur} = V_{Base} - 0.1V$). Les autres contacts sont connectés à la masse. La simulation est d'abord effectuée pour trois dispositifs: le dispositif de référence (Figure III-3), le dispositif avec une taille de collecteur maximale (Figure III-8, variation n°6) et le dispositif de référence avec le contact de base placé sur la droite. Les courbes transitoire associées à la polarisation et à l'évolution des courants sont données sur la figure III-25.

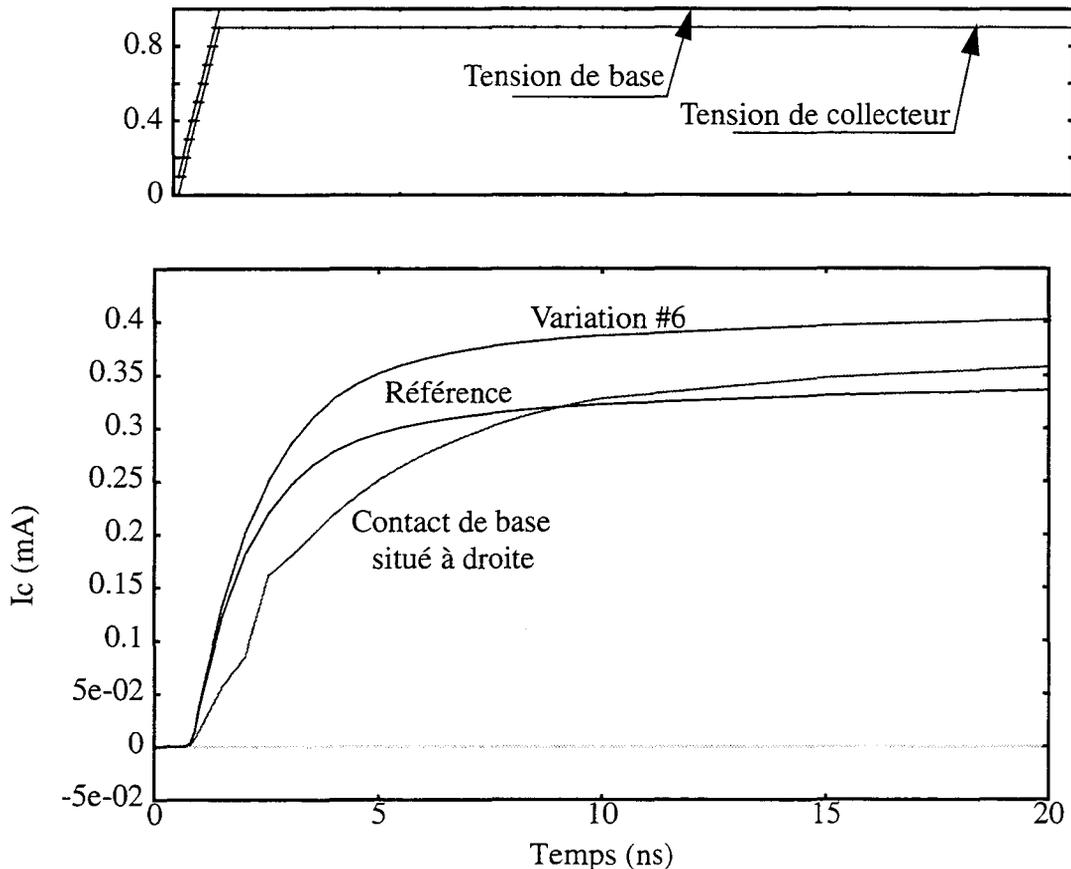


Figure III-25: Caractéristique transitoire des courants de collecteurs

La non prise en compte en simulations transitoires des phénomènes de génération-recombinaison conduit le rapport $I_{Collecteur}/I_{Base}$ à être fortement modifié pour cette étude. L'attention est cependant portée sur les temps de montée pour les trois configurations étudiées, donnés dans le tableau III-6 (les temps sont mesurés entre 5% et 95% de la valeur finale de I_c).

Variations	Temps de montée de I_c (ns)
Référence	7.4
Variation #6	7.6
Contact base à droite	10.7

Tableau III-6: Comparaison des temps d'établissement de $I_{\text{Collecteur}}$ pour trois variations layouts.

Cette fois, le meilleur comportement est obtenu pour un collecteur de large taille: le gain final est plus élevé (voir paragraphe III-B-2.b) et le temps d'établissement des courants reste du même ordre que celui mesuré pour le dispositif de référence. Les caractéristiques transitoires des courants de base et d'émetteur sont données sur les figures III-26.a et III-26.b.

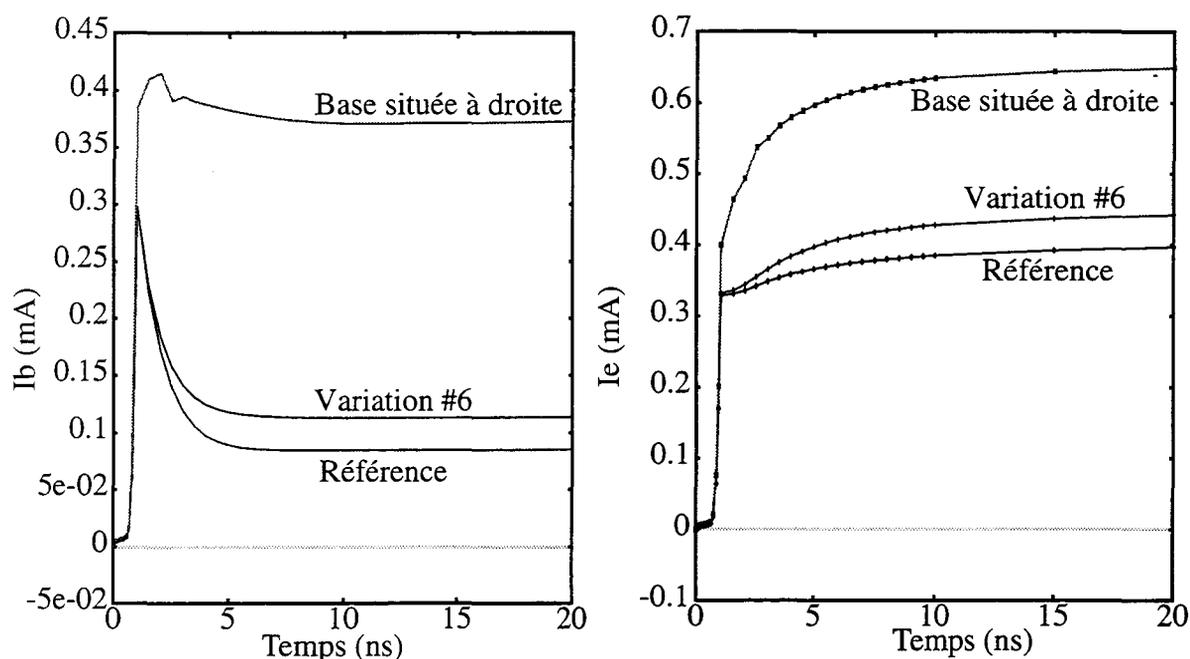


Figure III-26.a: Courant transitoire de base Figure III-26.b: Courant transitoire d'émetteur

III-C-1.b Mesure du temps d'établissement sur une porte complexe.

Les simulations sont réalisées à partir de la structure de référence à collecteurs multiples (Figure III-11.a) dans le pire des cas, c'est à dire en connectant le collecteur de droite et en laissant les trois autres flottants. Les simulations sont faites pour deux températures et le temps de montée des tensions de base et de collecteur est identique à celui utilisé pour un collecteur unique (1ns). L'évolution des courants de collecteur est donnée par la figure III-27

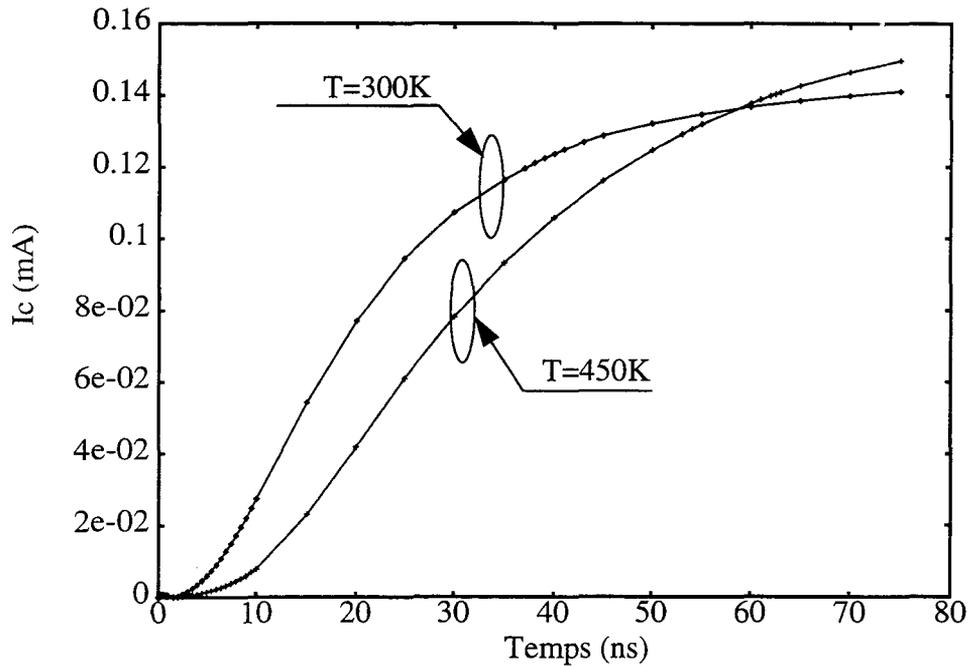


Figure III-27: Courant transitoire de collecteur

La mobilité des porteurs diminuant avec la température, le temps d'établissement des courants est plus long à 450K. D'autre part, pour un émetteur de grande taille, le rétrécissement de bande dans cet émetteur augmente significativement le temps de transit dans cette zone quand la température augmente [19]. Les rapports de courants de collecteurs ne peuvent être pris en compte pour cette simulation, puisque les phénomènes de génération-recombinaison n'ont pas été considérés. La figure III-28 donne les courants de base correspondants, et les figures III-29.a et III-29.b indiquent l'évolution des courants de substrat et d'émetteur.

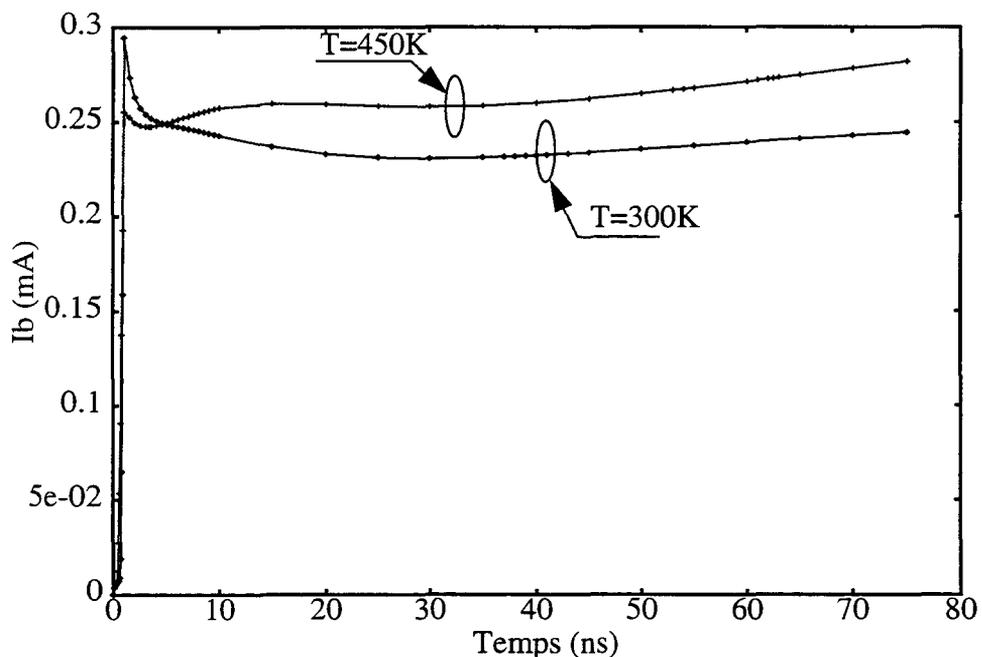


Figure III-28: Courant transitoire de base

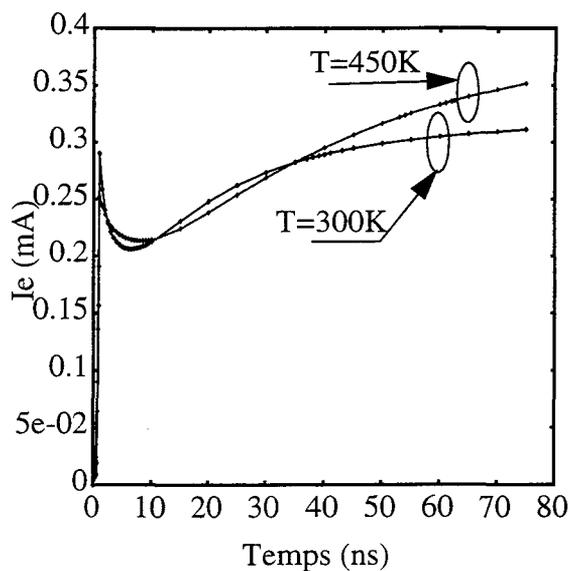


Figure III-29.a: Courant transitoire d'émetteur

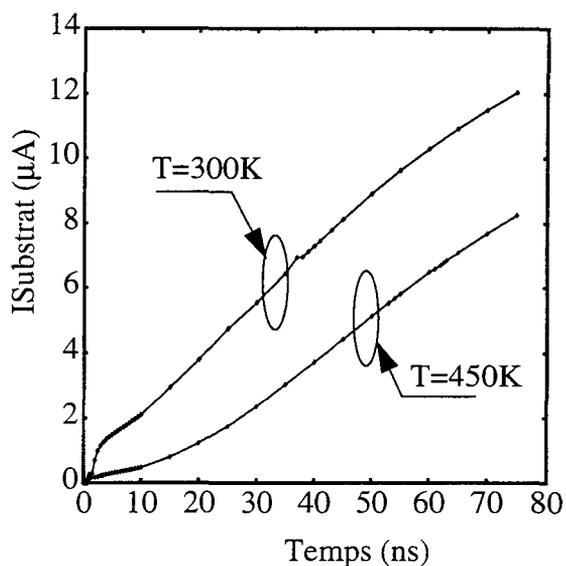


Figure III-29.b: Courant transitoire de substrat.

III-C-2 Limites et perspectives de la simulation numérique des portes I2L.

III-C-2.a Les aspects numériques.

La simulation du temps de propagation à travers une porte I2L doit être effectuée dans le cas réel, c'est à dire par un dispositif où une porte I2L est chargée par une autre porte I2L. Le schéma électrique correspondant et la coupe pour la simulation bidimensionnelle sont représentés respectivement sur les figures III-30 et III-31.

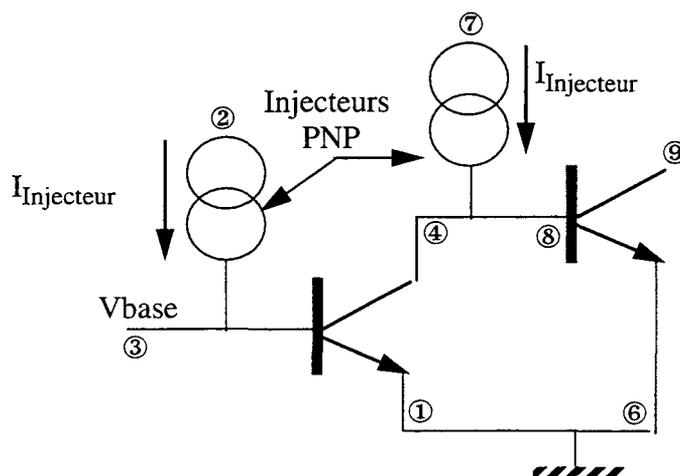


Figure III-30: Description électrique du schéma utilisé pour calculer le temps de propagation par porte

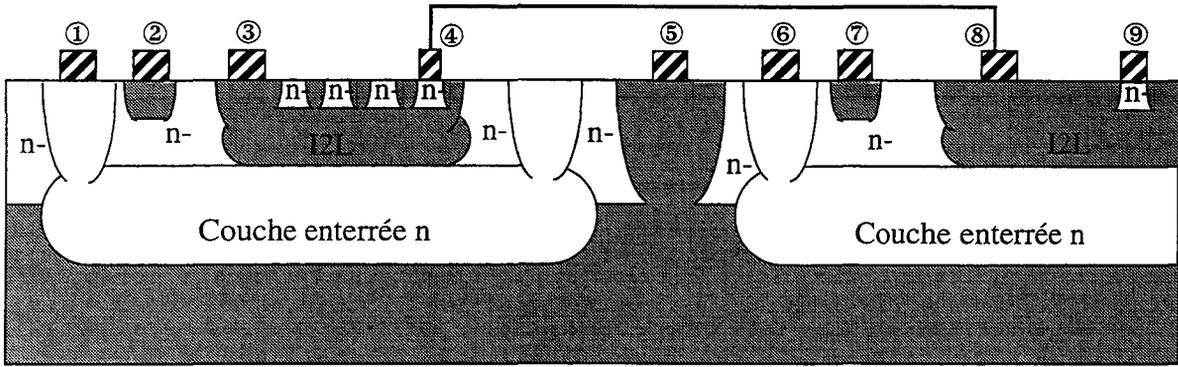


Figure III-31: Equivalent bidimensionnel du schéma électrique

Les deux portes I2L sont intégrées sur le même substrat, et la charge de la première porte par la seconde doit être assurée par une connection entre les deux contacts métalliques.

Pour la simulation de ce dispositif, les deux contacts ④ et ⑧ doivent suivre les deux lois:

$$I_{④} = - I_{⑧}$$

$$V_{c④} = V_{c⑧}$$

Jusqu'ici, le simulateur IMPACT3 résolvait un système où l'équation de Poisson était remplacée aux contacts par les équations égalisant le calcul du courant au contact et le courant circulant dans le composant connecté au contact. L'avantage de cette méthode était que l'adjonction de n'importe quel type de composant (R, L, C) conduisait à toujours ajouter dans le jacobien les nouveaux termes sur des diagonales connues d'avance. Le préconditionnement et la résolution itérative du système pouvaient donc être figés.

III-C-2.b Description des méthodes testées.

Suivant une approche similaire, le dispositif avec les deux contacts connectés est approximé par le schéma de la figure III-32.

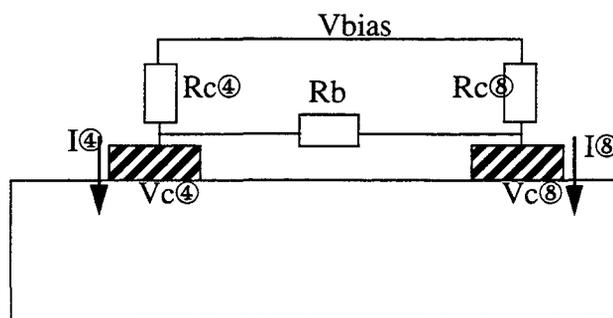


Figure III-32: Modélisation d'une connection par approximation utilisant des résistances

Dans ce schéma, $R_{c④}$ et $R_{c⑧}$ sont fixées à $1 \text{ M}\Omega$ et R_b à 1Ω . V_{bias} peut être fixée à 0 Volts, puisque les grandes valeurs de $R_{c④}$ et $R_{c⑧}$ rendent les tensions $V_{c④}$ et $V_{c⑧}$ indépendantes des conditions extérieures. Les lois de Kirchoff étant appliquées pour chaque contact, deux équations différentes permettent la résolution du système.

$$I_{4/8} = \int_{\Gamma_{4/8}} (\vec{J}_n + \vec{J}_p + \vec{J}_D) \cdot \vec{n} d\Gamma = \frac{V_{bias} - V_{c4/8}}{R_{c4/8}} + \frac{V_{c8/4} - V_{c4/8}}{R_b} \quad (III-1)$$

Les conditions de Dirichlet restent assurées aux contacts, les tensions aux contacts étant définies par $V_{ci} = \psi_i - \psi_e$ où ψ_i est le potentiel électronique à l'interface et ψ_e est le potentiel de Dirichlet. De plus, même si les tensions $V_{c④}$ et $V_{c⑧}$ sont approximativement indépendantes des conditions extérieures, la présence de V_{bias} dans les équations permet d'assurer numériquement la fermeture du système (ψ, n, p) dans chaque région du domaine 2D. Par contre, ce système d'équations ne traduit pas l'égalité des courants en valeurs absolues: les lois de Kirchoff sont ici utilisées pour chaque contact en exprimant la tension de l'autre contact connecté, c'est à dire en le modélisant comme un générateur de Thévenin dont l'intensité n'est pas précisée. Même si la méthode est robuste et a été efficacement testée, elle conduit à une égalisation des tensions, pour deux courants calculés indépendamment.

L'application des lois égalisant les tensions conduira par dualité le simulateur à égaliser les valeurs absolues des courants, mais à calculer indépendamment les tensions.

L'égalisation des courants et des tensions en valeurs absolues doit être donc réalisée soit en découplant les deux contacts et en appliquant une méthode de dichotomie, soit en appliquant pour chaque contact une loi propre faisant intervenir les grandeurs de l'autre contact et permettant d'égaliser entre les deux contacts les tensions ou les valeurs absolues des courants.

Méthodes de dichotomie.

Deux méthodes différentes basées sur la dichotomie sont envisageables.

□ La première applique deux tensions identiques sur les deux contacts indépendants. Le calcul conduit à deux courants différents sur chaque contact, et l'évolution par dichotomie de la tension commune appliquée permet d'obtenir progressivement $I_{④} = -I_{⑧}$. Cette méthode requiert un temps de calcul prohibitif. En effet, le nombre d'itérations pour la dichotomie vient multiplier celui d'une simulation classique. De plus, les lois $I(V)$ des semiconducteurs pouvant évoluer rapidement, la tension aux contacts connectés calculée pour une polarisation donnée peut devenir une condition initiale plus approximative pour la polarisation suivante, ce qui augmentera le nombre d'itérations pour la dichotomie. Cette méthode n'a donc pas été testée.

□ La seconde reprend le schéma résistif de la figure III-32, débarassé de la résistance R_b . V_{bias} , appliqué sur les résistances $R_{c④}$ et $R_{c⑧}$ permet d'assurer la fermeture du système. Cette fois, les lois identiques appliquées sur les contacts permettent d'égaliser les valeurs absolues des courants:

$$I_{4/8} = \int_{\Gamma_{4/8}} (\vec{J}_n + \vec{J}_p + \vec{J}_D) \cdot \vec{n} d\Gamma = -I_{8/4} + \frac{V_{bias} - V_{c4/8}}{R_{c4/8}} \quad (III-2)$$

Chaque itération de Newton-Raphson fait converger le résultat pour qu'il vérifie $I_{④} = -I_{⑧}$ avec par contre $V_{c④} \neq V_{c⑧}$. La méthode de Newton-Raphson est donc modifiée pour qu'entre chaque itération, V_{bias} soit ajustée à la valeur moyenne des tensions sur les deux contacts: $V_{bias} = (V_{c④} + V_{c⑧})/2$. L'inconvénient majeur est le compromis résultant pour les valeurs de $R_{c④}$ et $R_{c⑧}$: ces résistances doivent être maintenues à de fortes valeurs pour égaliser avec précision les valeurs absolues des faibles courants. Comme conséquence, les tensions $V_{c④}$ et $V_{c⑧}$ ont un degré de variation plus important par rapport à V_{bias} , dont la mise à jour doit pourtant modifier les valeurs des tensions aux contacts. Seule la modulation des valeurs des résistances au cours des itérations peut accélérer la convergence, mais cette modulation doit être adaptée aux grandeurs électriques finales attendues pour chaque polarisation. Cette méthode a été implémentée dans le simulateur IMPACT3 avec un succès limité: dans le meilleur des cas, c'est à dire pour des tensions et courants faibles sur les contacts connectés, la résolution d'un point de polarisation nécessite 15 itérations pour cette méthode de Newton Raphson modifiée contre 5 ou 6 pour une résolution classique.

Les méthodes de dichotomie ne sont donc pas applicables pour les simulations rapides de grands dispositifs contenant des contacts connectés.

III-C-2.c Description de la méthode finale et résultats.

En reprenant le schéma de la figure III-32, l'application de deux lois différentes pour les contacts permet de respecter les contraintes en tension et courant attendues aux contacts connectés. Ces lois sont énoncées ci dessous.

$$I_4 = \int_{\Gamma_4} (\vec{J}_n + \vec{J}_p + \vec{J}_D) \cdot \vec{n} d\Gamma = \frac{V_{bias} - V_{c4}}{R_{c4}} + \frac{V_{c8} - V_{c4}}{R_b} \quad (III-3)$$

$$I_8 = \int_{\Gamma_8} (\vec{J}_n + \vec{J}_p + \vec{J}_D) \cdot \vec{n} d\Gamma = -I_4 + \frac{V_{bias} - V_{c8}}{R_{c8}}$$

Cette méthode est robuste numériquement puisque la fermeture numérique est encore assurée pour chaque région par V_{bias} et les conditions de Dirichlet.

Ces deux équations seront discrétisées pour chaque point des contacts. Les termes obtenus sont dérivés pour figurer dans le jacobien du système. En appelant I_{D4} et I_{D8} les expressions des courants I_4 et I_8 discrétisés au i -ème point de ces contacts, les deux équations F_{i4} et F_{i8} discrétisées aux contacts ④ et ⑧ se résument par:

$$F_{i4} = -I_{D4} + \frac{V_{bias} - \psi_4 - \psi_{e4}}{R_{c4}} + \frac{\psi_8 - \psi_4 + \psi_{e8} - \psi_{e4}}{R_b} = 0 \quad (III-4)$$

$$F_{i8} = -I_{D4} - I_{D8} + \frac{V_{bias} - \psi_8 - \psi_{e8}}{R_{c8}} = 0$$

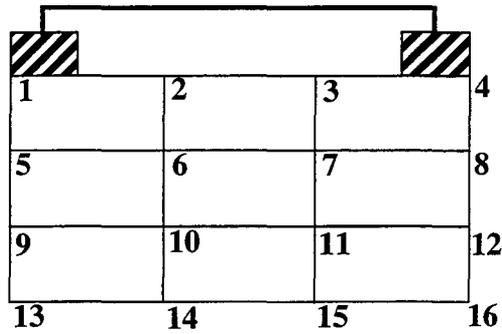
où ψ_{ei} désigne le potentiel de décalage de Dirichlet (équation I-37).

La dérivation de ces équations par rapport au potentiel électronique ψ_{in} du point i au contact n va donc ajouter des termes dans les diagonales du jacobien complétées lors de l'ajout de composants R, L, C, mais la dépendance des deux contacts l'un par rapport à l'autre aboutit à la création de nouveaux éléments dans le jacobien. En choisissant comme exemple la dérivation des équations discrétisées en un point d'un contact par rapport au potentiel au même point, les équations sont résumées ci dessous, où les termes ajoutant de nouveaux éléments sont en caractères gras:

$$\frac{\partial F_{i4}}{\partial \psi_{i4}} = \frac{\partial}{\partial \psi_{i4}} [-I_{D4}] - \frac{1}{R_{c4}} + \frac{\partial}{\partial \psi_{i4}} \left[\frac{\psi_{i8} - \psi_{i4}}{R_b} \right] \quad (III-5)$$

$$\frac{\partial F_{i8}}{\partial \psi_{i8}} = \frac{\partial}{\partial \psi_{i8}} [-I_{D4}] + \frac{\partial}{\partial \psi_{i8}} [-I_{D8}] - \frac{1}{R_{c8}}$$

La dérivation des équations de Poisson (remplacée aux contacts par les conditions R, L, C) et de courants discrétisées un point donnait auparavant des termes non nuls par rapport aux variables (ψ, n, p) pour ce point et pour ses voisins. Dans le cas des connections, il faut maintenant rajouter pour le point d'un contact des termes non nuls résultant de la dérivation des équations par rapport aux variables (ψ, n, p) des points du contact connecté. La figure III-33 indique les termes rajoutés au jacobien d'un système de 16 points où les noeuds surfaciques 1 et 4 sont connectés.



- Contribution de la dérivation des équations de Poisson et de courants.
- ▲ Contribution des composants aux contacts noeuds 1 et 4
- * Contribution due à la connection des contacts 1 et 4

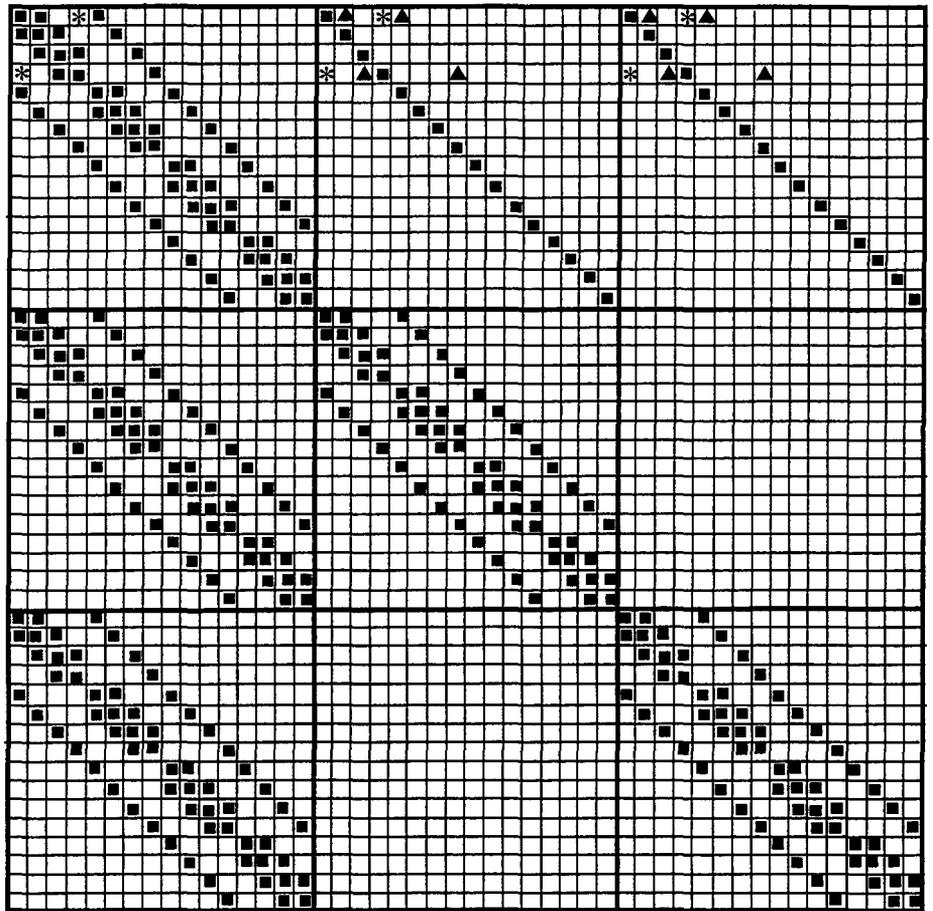


Figure III-33: Conséquences numériques de la connection de deux contacts

Pour un dispositif quelconque avec des emplacements de contacts quelconques, la distribution des nouveaux termes devient aléatoire, et le préconditionnement doit alors être adapté pour chaque nouveau dispositif. La méthode a été testée sans inclure les contributions dues aux connexions. La prise en compte des sommes $(-I_{D4} - I_{D8})$ et $(\psi_8 - \psi_4)/R_b$ repose sur le compromis suivant: soit ces sommes, constantes et nulles, sont supprimées du jacobien. La matrice jacobienne devient plus fidèle à la dérivée réelle des équations et la méthode de Newton Raphson converge donc plus vite. Par contre, l'élimination des termes diagonaux diminue la robustesse et la rapidité de convergence du solveur.

En pratique, étant donné la taille du jacobien en méthode couplée, cette méthode a conduit à la divergence du solveur. Dans le second cas, seule une partie de la dérivée des sommes est conservée dans le Jacobien. Le but est dans ce cas d'accroître la robustesse du solveur itératif et de la méthode (sur-relaxation). Le jacobien ne correspond plus à la dérivation exacte des équations.

tions, mais la convergence de la méthode de Newton-Raphson peut être améliorée. Testée avec succès pour un point de polarisation avec un choix empirique de surrelaxation pour la matrice jacobienne, cette méthode a montré la validité du modèle, mais son absence de robustesse et la modulation nécessaire du jacobien pour chaque polarisation limite son utilisation.

Le test réussi concerne la porte I2L décrite sur la figure III-30, avec le maillage évoqué ci-dessus. Les courants obtenus correspondent aux déplacements d'électrons et de trous pour respecter les contraintes en courant et tension sur les contacts connectés. Les deux tensions d'injecteurs sont fixées à 0.1V, et les autres contacts sont reliés à la masse.

Les figures III-34.a, III-34.b et III-34.c montrent respectivement les distributions du courant d'électrons, du courant de trous et du courant total formé par ces deux contributions.

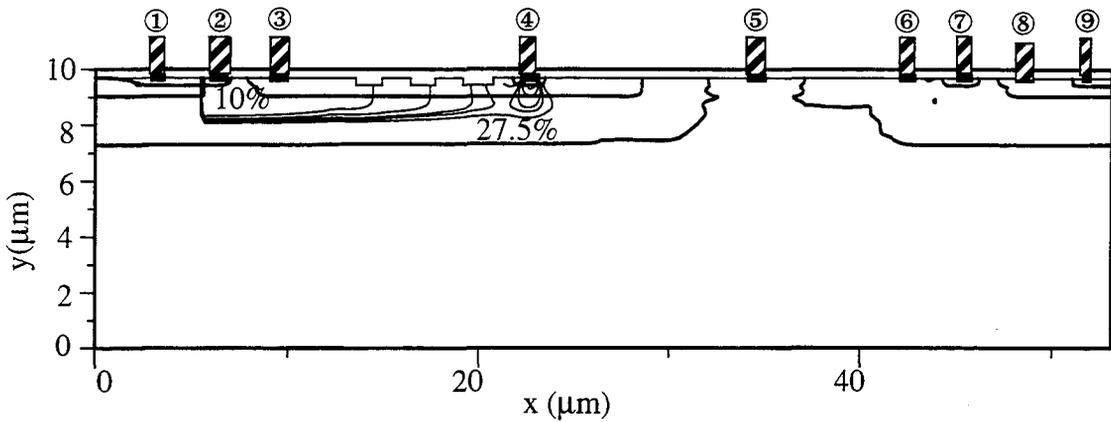


Figure III-34.a: Distribution du courant d'électrons (porte I2L chargée par une porte I2L)

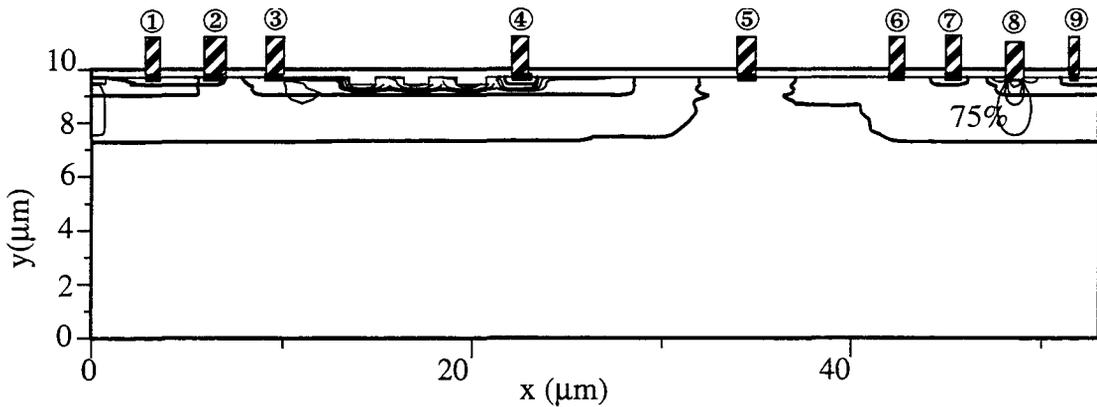


Figure III-34.b: Distribution du courant de trous (porte I2L chargée par une porte I2L)

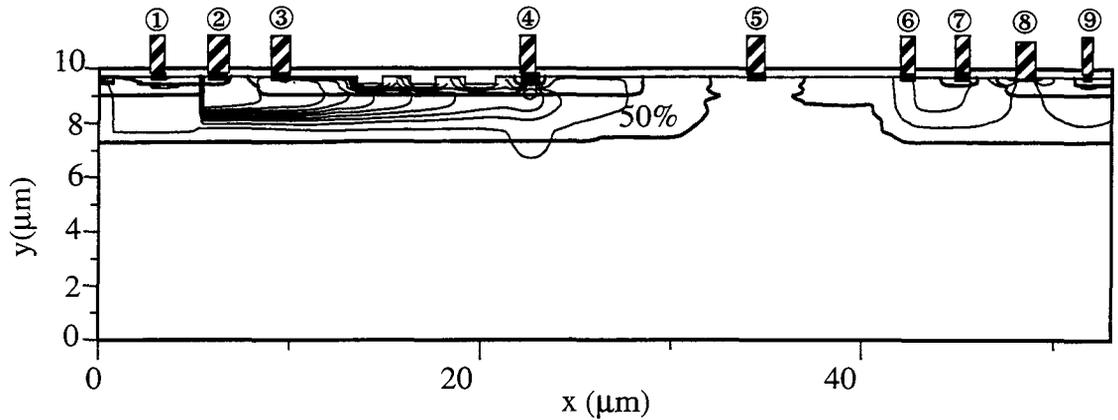


Figure III-34.c: Distribution du courant total (porte I2L chargée par une porte I2L)

Les valeurs des courants et tensions calculés sur les contacts sont indiquées dans le tableau III-8.

L'orientation choisie est le signe positif pour les courants rentrants.

Courants / Contacts	1	2	3	4	5	6	7	8	9
Electrons	$7.3 \cdot 10^{-7}$	$-2 \cdot 10^{-16}$	$-3 \cdot 10^{-18}$	$5.9 \cdot 10^{-8}$	$5 \cdot 10^{-22}$	$1.2 \cdot 10^{-7}$	$-3 \cdot 10^{-18}$	$-5 \cdot 10^{-20}$	$1.7 \cdot 10^{-8}$
Trous	$1 \cdot 10^{-19}$	$-8 \cdot 10^{-8}$	$-7.2 \cdot 10^{-7}$	$8 \cdot 10^{-20}$	$6 \cdot 10^{-10}$	$8 \cdot 10^{-20}$	$-8 \cdot 10^{-8}$	$-5.9 \cdot 10^{-8}$	$2 \cdot 10^{-20}$
Déplacement	$9 \cdot 10^{-12}$	$-2.1 \cdot 10^{-9}$	$-1 \cdot 10^{-11}$	$3 \cdot 10^{-10}$	$1 \cdot 10^{-14}$	$6 \cdot 10^{-12}$	$-4 \cdot 10^{-10}$	$-2 \cdot 10^{-12}$	$3.1 \cdot 10^{-11}$
Total	$7.3 \cdot 10^{-7}$	$-8 \cdot 10^{-8}$	$-7.2 \cdot 10^{-7}$	$5.9 \cdot 10^{-8}$	$6 \cdot 10^{-10}$	$1.2 \cdot 10^{-7}$	$-8 \cdot 10^{-8}$	$-6 \cdot 10^{-8}$	$1.7 \cdot 10^{-8}$
Σ Courants	$-4.86 \cdot 10^{-13}$								
Tensions (V)	0	0.1	0.1	0.0185	0	0	0.1	0.0165	

Tableau III-8: Résultats de simulations pour les contacts connectés.

$V_{\text{injecteurs}} = 0.1 \text{ V}$; Temps = 1ns

Conclusion: Grandeurs Hardware-Software mises en jeux; les perspectives.

En raison de la répartition aléatoire des nouveaux termes dans le jacobien, seul un solveur direct permet donc de résoudre le système complet et d'appliquer une méthode de Newton Raphson susceptible de converger. Avec un maillage adapté au dispositif 2D et un nombre de noeuds minimal, le système compte encore 52000 points, ce qui correspond en méthode couplée à inverser une matrice de rang supérieur à 150000. Le test de solveurs directs sur stations Sparc équipées de 500 MegaOctets de DRAM et de 1.5GigaOctets de mémoire Swap échoue pour des systèmes de dimension supérieure à 50000, ce qui proscrit pour l'année 1998 la simulation efficace de portes I2L chargées.

Bibliographie du chapitre III.

- [1] J. M. Sung, K. Lau, T. M. Liu, V. D. Archer and Al., "A High Performance Super Self-Aligned 3V/5V BiCMOS Technology with Extremely Low Parasitics for Low-Power Mixed-Signal Applications, IEEE Transactions on Electron Devices, Vol. 42, No. 3, March 1995.
- [2] C. Hart, M. Slob, "Integrated Injection Logic-A New Approach to LSI", ISSCC Digest of Technical Papers, pp.92-93, Feb. 1972.
- [3] A. Vapaille, R. Castagné, "Dispositifs et Circuits Intégrés Semiconducteurs, Edition Dunod, Collection Physique et Technologie, 1990.
- [4] Z. Yan, M. J. Deen and D. S. Malhi, "Gate-Controlled Lateral PNP BJT: Characteristics, Modeling and Circuit Applications", IEEE Transactions on Electron Devices, Vol. 44, No. 1, January 1997.
- [5] D. A. Hodges, H. G. Jackson, "Analysis and Design of Digital Integrated Circuits", Second Edition, McGraw-Hill Series in Electrical Engineering, 1988.
- [6] W. Kim, P. K. Seegebrecht, W. L. Engl, "(MI)2L: Multiinput-Multioutput Integrated Injection Logic", IEEE J. Solid-State Circuits, SC-14, pp. 807-811, 1979.
- [7] H. E. J. Wulms, "Base Current of I2L Transistors", IEEE Journal of Solid-State Circuits, April 1977.
- [8] N. F. Rinaldi, "On the Modeling of Polysilicon Emitter Bipolar Transistors", IEEE Transactions on Electron Devices, Vol. 44, No. 3, Mar. 1997.
- [9] T. Kamins, "Polycrystalline Silicon for Integrated Circuit Applications", Kluwer Academic Publisher, 1988.
- [10] I. R. C. Post, P. Ashburn and G. R. Wolstenholme, "Polysilicon Emitters for Bipolar Transistors: A Review and Re-Evaluation of Theory and Experiments", IEEE Transactions on Electron Devices, Vol. 39, No. 7, July 1992.
- [11] P. Ma, L. Zhang, B. Zhao and Y. Wang, "An Analytical Model for Determining Carrier Transport Mechanism of Polysilicon Emitter Bipolar Transistors", IEEE Transactions on Electron Devices, Vol. 42, No. 10, June 1995.
- [12] W. L. Kauffman, A. A. Bergh, "The Temperature Dependence of Ideal Gain in Double Diffused Silicon Transistors", IEEE Transactions on Electron Devices, Vol. ED-15, No. 10, October 1968.
- [13] P. Ashburn, H. Boussetta, M. D. R. Hashim. A. Chantre, M. Mouis, G. J. Parker and G. Vincent, "Electrical Determination of Bandgap Narrowing in Bipolar Transistors with Epitaxial Si, Epitaxial $\text{Si}_{1-x}\text{Ge}_x$ and Ion Implanted Bases", IEEE Transactions on Electron Devices, Vol. 43, No. 5, May 1996.

- [14] P. R. Gray, R. G. Meyer, "Analysis and Design of Analog Integrated Circuits", Second Edition, J. Wiley & Sons Edition, 1984.
- [15] J. S. Yuan, "Effect of Base Profile on the Base Transit Time of the Bipolar Transistors for all Levels of Injection", IEEE Transactions on Electron Devices, Vol. 41, No. 2, February 1994.
- [16] T. Shiba, T. Uchino, K. Ohnishi and Y. Tamaki, "In Situ Phosphorus-Doped Polysilicon Emitter Technology for Very High-Speed, Small Emitter Bipolar Transistors", IEEE Transactions on Electron Devices, Vol. 43, No. 6, June 1996.
- [17] J. A. Seitchik and J. S. Hamel, "Transient Base Dynamics of Bipolar Transistors in High Injection", IEEE Transactions on Electron Devices, Vol. 41, No. 12, December 1994.
- [18] M. A. Stettler and M. S. Lundstrom, "A Microscopic Study of Transport in Thin Base Silicon Bipolar Transistors", IEEE Transactions on Electron Devices, Vol. 41, No. 6, June 1994.
- [19] K. Suzuki, "Emitter and Base Transit Time of Polycrystalline Silicon Emitter Contact Bipolar Transistor", IEEE Transactions on Electron Devices, Vol. 38, No. 11, November 1991.

Conclusion.

L'adaptation d'une technologie BiCMOS à l'intégration de puissance pour le pilotage de moteurs est donc réalisable. Elle peut être effectuée par des modifications de layouts, c'est-à-dire sans apporter de changements aux étapes technologiques, ou par une modification du procédé pour l'ajout par exemple de nouvelles implantations. Le choix de l'une ou l'autre de ces stratégies dépend des conditions d'utilisation du circuit. La technologie BiCMOS étudiée ayant un substrat faiblement dopé, la faisabilité de l'intégration de composants de puissance a été étudiée pour un cas défavorable, et montre que cette adaptation reste encore possible au prix d'une organisation plus minutieuse des composants sur le substrat. La puissance informatique des futures années devraient permettre, par des raffinements de maillage et par l'utilisation de pas de temps plus restreints, de faire la généralisation des lois de protection contre la propagation de porteurs minoritaires en incluant les modèles de génération-recombinaison. En reprenant les informations données dans les chapitres I et II, il faudrait multiplier les vitesses de simulations bidimensionnelles par un facteur 10 pour réaliser un travail équivalent à celui exposé dans ce mémoire, en admettant que les méthodes itératives (résolution de Newton Raphson et solveurs BiCG) conservent leurs robustesses.

Les modifications technologiques effectuées sur la seconde technologie ont permis de réaliser des portes I2L fonctionnelles. Même si les simulations ont été limitées à déterminer l'évolution statique du gain β_{up} et l'évolution transitoire du temps d'établissement du transistor, elles ont permis de prouver la fonctionnalité des portes, et d'établir des règles de dimensions permettant d'adapter la porte en fonction de la charge électrique à piloter ou de la température de fonctionnement. La simulation d'une porte I2L chargée par une autre se ramène à la création d'un domaine bidimensionnel de grande taille (52000 noeuds, voir chapitre III) et dont le fonctionnement électrique est très complexe. La présence de neuf jonctions p-n dans le dispositif du paragraphe III-C-2 implique un calcul du système requérant un nombre important d'itérations, pour rechercher autour du point final de fonctionnement une linéarisation simultanée des lois en tous les points des jonctions. De plus, les méthodes de résolution adoptées ont entraîné la remise en cause des solveurs itératifs. L'utilisation d'un solveur direct et le besoin d'une vitesse d'exécution autorisant l'augmentation du nombre d'itérations sont plus difficilement quantifiables en termes de ressources informatiques. En outre, au facteur multiplicatif de vitesse de traitement vient s'ajouter dans ce cas une augmentation de la capacité mémoire requise.

La simulation électrique de dispositifs de grandes tailles est donc encore largement limitée en 1998 par le manque de ressources informatiques. Les approches entreprises pour passer au domaine tridimensionnel ne peuvent être considérées à court et moyen terme que pour les dispositifs de petites tailles, ou bien pour l'étude de la propagation de porteurs majoritaires. Dans ce dernier cas, le maillage tridimensionnel par boîtes finies ne sert en effet qu'à établir un réseau résistif modélisant le substrat et ramenant le problème à la résolution plus simple d'un circuit électrique discret. Les modèles analytiques, dans la mesure du possible, sont encore les seuls moyens de prédiction possibles des propriétés électriques tridimensionnelles sur des grandes dimensions [1][2]. En attendant l'évolution des moyens de calculs, la simulation bidimensionnelle de dispositifs peut encore trouver des extensions améliorant sa fiabilité par rapport aux phénomènes réels qu'il faut décrire.



Dans le domaine bidimensionnel, le mixage d'un dispositif 2D caractérisé par la loi de Poisson et par les équations de transports avec un circuit électrique extérieur peut constituer une première amélioration de la simulation: la prise en compte simultanée, par exemple, des effets de flyback et de force contre électromotrice induits par le moteur piloté par un circuit intégré permettrait alors de reconstituer fidèlement le profil temporel d'injection de porteurs minoritaires dans le substrat. Cette extension est déjà appliquée à des simulateurs bidimensionnels existants [3][4] et demande pour la version d'IMPACT3 adaptée aux dispositifs de grande taille un développement supplémentaire.

Bibliographie:

[1] K. Joardar, "A Simple Approach to Modeling Cross-Talk in Integrated Circuits", IEEE Journal of Solid-State Circuits, Vol. 29, No. 10, October 1994.

[2] L. Deferm, C. Claeys, G. J. Declerck, "Two- and Three-Dimensional Calculation of Substrate Resistance", IEEE Transactions on Electron Devices, Vol. 35, No. 3, March 1988.

[3] "ATLAS User's Manual, Device Simulation Software", Product of Silvaco International, Version 4.0, 1995.

[4] "TMA PISCES-IIB: A Two Dimensional Device Analysis Program With Circuit Analysis", Product of Technology Modeling Associates Inc., July 1991.