

# **THESE**

Présentée à

**L'UNIVERSITE DES SCIENCES ET TECHNOLOGIES DE LILLE**

Pour obtenir le titre de

**DOCTEUR DE L'UNIVERSITE**

**Spécialité: ELECTRONIQUE**

Par

**Frédéric BUÉ**

**REALISATION D'UN BANC DE MESURE D'INTERMODULATION  
BITON EN BANDE Ka : APPLICATION A L'ANALYSE DES CAUSES  
TECHNOLOGIQUES DE NON-LINEARITE DES HEMTs DE  
PUISSANCE**

Soutenue devant la commission d'examen le 1 Avril 2003

<i>Membres du jury :</i>	MM. A. CAPPY	Président
	Y. CROSNIER	Directeur de thèse
	C. GAQUIÈRE	Co-Directeur de thèse
	J.M. NEBUS	Rapporteur
	J.L. GAUTIER	Rapporteur
	S. TRANCHANT	Examineur
	D. PONS	Examineur
	F. MURGADELLA	Examineur

# TABLE DES MATIERES

INTRODUCTION .....	9
<b>Chapitre 1 - Non linéarités et intermodulation des FET microondes de puissance</b> .....	<b>13</b>
1 Les potentialités en linéarité des transistors de puissance utilisés en bande Ka.....	14
1.1 Les premiers aspects des transistors à effet de champ en puissance et linéarité .....	14
1.2 Les HEMTs de puissance pour application bande Ka.....	16
1.2.1 HEMT pseudomorphique sur substrat GaAs.....	16
1.2.2 HEMT sur substrat InP .....	17
1.2.3 HEMT métamorphique sur substrat GaAs.....	18
1.2.4 HEMT avec nitrure de Gallium .....	19
1.2.5 Le HEMT hybride double puits sur GaAs.....	19
2 Rappel des principaux paramètres caractérisant l'intermodulation biton.....	21
2.1 Le rapport d'intermodulation biton C/I ou IMR.....	21
2.2 Le point d'interception d'ordre trois $IP_3$ .....	22
2.3 Evolution du rapport d'intermodulation $IMR_3$ en fonction de la compression.....	22
3 Les méthodes de caractérisation de l'intermodulation biton .....	23
4 Influence de l'environnement sur l'intermodulation d'un composant.....	25
4.1 Influence de la charge présentée au composant.....	25
4.2 Influence de la polarisation.....	26
4.3 Influence des effets mémoires.....	26
5 Les outils utilisés pour la simulation de l'intermodulation.....	27
5.1 Simulation par séries de Volterra classique .....	28
5.2 Simulation par séries de Volterra à noyaux dynamiques.....	29
5.3 Simulation par équilibrage harmonique .....	30
6 Conclusion.....	33

<b>Chapitre 2 - Mise en œuvre d'un banc de mesure d'intermodulation biton dans la bande de fréquence 26 – 40 GHz .....</b>	<b>35</b>
1 Introduction .....	35
2 Choix du système de mesure .....	36
2.1 Développement du circuit de sortie .....	36
2.1.1 Introduction.....	36
2.1.2 Description de la charge .....	36
2.1.3 Choix du type de sonde .....	38
2.1.4 la mesure du spectre fréquentiel de sortie du DUT.....	41
2.2 Développement du circuit d'entrée .....	42
2.2.1 La source d'excitation.....	42
2.2.2 l'analyseur de réseaux .....	43
2.2.3 le convertisseur de fréquence.....	44
2.2.4 le pont réflectométrique.....	44
2.3 Séquence de calibrage du banc .....	46
2.3.1 L'étalonnage de la puissance injectée.....	46
2.3.2 Calibrage de l'analyseur de réseaux .....	47
2.3.3 Etalonnage de la puissance de sortie .....	47
2.3.4 Etalonnage de l'analyseur de spectre .....	47
2.4 Conclusion sur les caractéristiques du banc.....	48
3 Les premières mesures .....	48
3.1 Choix du composant.....	48
3.1.1 Caractéristiques statiques.....	49
3.1.2 Caractéristiques hyperfréquences petit signal.....	50
3.2 mesures en excitation monoton .....	51
3.3 mesures en excitation biton .....	52
3.4 Analyse des limitations .....	54
3.4.1 Etude du recul du point de compression.....	54
3.4.2 Etude de l'influence du bruit de l' ATOP.....	56
3.4.3 Conclusion .....	57
4 Amélioration du système de mesure .....	58
4.1 mise en œuvre d'amplificateurs MMIC.....	58

4.1.1 Le montage des MMICs .....	58
4.1.2 Performances des amplificateurs MMIC .....	59
4.1.3 L'implantation des amplificateurs MMIC sur le banc d'intermodulation	60
4.2 mesures en excitation monoton .....	61
4.3 mesures en excitation biton .....	62
5 Conclusion.....	63

**Chapitre 3 - Etude expérimentale biton, à 26GHz, sur des HEMTs de technologies typiques pour bande Ka..... 65**

1 Introduction .....	65
2 Présentation des composants mesurés .....	66
2.1 Le transistor PPH25.....	66
2.1.1 Caractérisation statique .....	66
2.1.2 Caractérisation hyperfréquence petit signal.....	67
2.1.3 Caractérisation grand signal .....	68
2.2 Le transistor PH25 .....	69
2.2.1 Caractérisation statique .....	69
2.2.2 Caractérisation hyperfréquence petit signal.....	70
2.2.3 Caractérisation grand signal .....	70
2.3 Le transistor PH15 .....	71
2.3.1 Caractérisation statique .....	71
2.3.2 Caractérisation hyperfréquence petit signal.....	72
2.3.3 Caractérisation grand signal .....	72
2.4 Le transistor 981209.....	73
2.4.1 Caractérisation statique .....	75
2.4.2 Caractérisation hyperfréquence petit signal.....	78
2.4.3 Caractérisation grand signal .....	79
2.5 Récapitulatif.....	79
3 Mesures de linéarité.....	81
3.1 Influence de la technologie .....	81
3.1.1 Comparaison entre simple et double fossé de grille .....	81
3.1.2 Influence de la topologie du double fossé de grille.....	82

3.1.3 Influence de la longueur de grille.....	86
3.2 Influence de la polarisation.....	87
3.2.1 Influence de la tension drain source.....	87
3.2.2 Influence de la tension grille source.....	91
3.3 Influence de l'impédance de charge.....	94
3.3.1 PPH25.....	94
3.3.2 PH25.....	96
3.3.3 981209 topologie N°3.....	96
3.4 Influence des tés de polarisation.....	98
4 Conclusion.....	99

## **Chapitre 4 - Etude théorique biton, à 26GHz, sur des HEMTs de technologie typique pour bande Ka.....101**

1 Analyse préliminaire de l'influence du profil de la transconductance sur le comportement non linéaire.....	102
1.1 L'outil théorique utilisé.....	102
1.1.1 Formulation du générateur de courant.....	102
1.1.2 Outil informatique utilisé.....	104
1.2 Analyse pour des cas typiques de transconductance.....	104
2 Analyse des effets des non linéarités du composant complet.....	111
2.1 Élaboration du modèle.....	111
2.1.1 Détermination des éléments d'accès.....	112
2.1.2 Détermination des éléments intrinsèques du transistor.....	113
2.1.3 Modélisation du générateur de courant drain.....	115
2.1.4 Modélisation des diodes grille – source et grille - drain.....	117
2.1.5 Modélisation des capacités $C_{GS}$ et $C_{GD}$ .....	117
2.2 Confrontation du modèle électrique avec les mesures.....	119
2.3 Analyses sous excitation biton avec le modèle complet.....	124
2.3.1 Influence de la tension $V_{DS}$ .....	124
2.3.2 Influence de la tension $V_{GS}$ .....	125
2.3.3 Discussion sur la présence d'un trou d'IMR <sub>3</sub> .....	127
2.3.4 Influence de l'impédance de charge.....	134

3 Conclusion.....	137
<b>CONCLUSION.....</b>	<b>141</b>
<b>BIBLIOGRAPHIE.....</b>	<b>145</b>
<b>ANNEXES .....</b>	<b>151</b>
1 Outil informatique utilisé pour l'étude préliminaire du chapitre 4 .....	152
2 Extraction du profil de $g_m$ dynamique.....	153
3 Description du modèle électrique non linéaire utilisé dans le simulateur ADS.....	154
3.1 Modèle électrique complet du transistor .....	154
3.2 modèle du générateur de courant de drain.....	155
3.3 modèle des diodes grille – source et grille – drain .....	155
3.4 modèle de la capacité grille – source .....	156
3.5 modèle de la capacité grille – drain.....	156
4 Exemple de schéma électrique utilisé pour la simulation sous excitation biton d'un transistor .....	157



# INTRODUCTION

Ce travail, commencé en Octobre 1998, s'est déroulé dans deux contextes très différents. Tout d'abord, étudiant de 3<sup>ème</sup> cycle, j'ai pu mener à bien la majeure partie des aspects expérimentaux dans le cadre même de l'IEMN, plus particulièrement au sein de l'équipe « Composants et Dispositifs Microondes de Puissance ». Ensuite, à partir d'Août 2001, étant devenu ingénieur dans la société UMS, j'ai poursuivi en pointillés, essentiellement lors des week-ends, simulations et rédaction. C'est ce qui explique le délai séparant le début et la fin de cette thèse.

L'intermodulation dans les transistors HEMT de puissance pour bande Ka (26-40GHz), constituant le sujet du présent travail, est devenue une préoccupation de l'équipe « Composants et Dispositifs Microondes de Puissance » à la suite d'un enchaînement de circonstances dont nous allons retracer brièvement l'historique dans ce qui suit.

Disposant, avec la centrale de technologie du laboratoire, d'un outil très précieux pour l'ingénierie des transistors à effet de champ microondes, l'équipe explore, de longue date, les potentialités en puissance des différentes filières de composants au fur et à mesure qu'elles arrivent à un stade suffisamment opérationnel pour justifier des études approfondies. C'est ainsi que depuis une vingtaine d'années, ont été successivement ou parallèlement étudiées les filières des MESFET GaAs, MISFET InP, HEMT AlGaAs/GaAs, HEMT pseudomorphique AlGaAs/GaInAs/GaAs, HEMT AlInAs/GaInAs/InP, HEMT métamorphique AlInAs/GaInAs/GaAs et en dernier lieu, HEMT AlGaN/GaN. Tous les efforts de l'équipe sur ces filières ont eu pour objectif permanent la recherche de topologies et d'épitaxies susceptibles de fournir un courant élevé, une tenue au claquage élevée tout en permettant la meilleure montée en fréquence possible.

Pour accompagner cet effort technologique toute une méthodologie de caractérisation a été mise sur pieds comportant : tests de claquage en continu et en impulsions, mesures de puissance en ondes entretenues ou pulsées, mesures

thermiques..., les fréquences couvertes allant du continu à 60GHz. Parallèlement un investissement important a été consenti en outils de simulation pour analyser les aspects physiques des composants réalisés et les comportements de ceux-ci dans des circuits démonstrateurs. Le savoir faire ainsi acquis a permis à l'équipe de nouer d'étroites collaborations avec les milieux professionnels, notamment le laboratoire central de Thomson, Thomson Composants Microondes, le Laboratoire d'Electronique de Philips, l'Agence Spatiale Européenne ..., et de participer en partenariat avec eux à des nombreux contrats supportés par le Défense Nationale ou les Institutions Européennes.

C'est vers la fin des années 80 que l'équipe a pris le tournant de la montée en bande Ka, au moment où les premiers HEMTs millimétriques de puissance commençaient à apparaître. Un premier banc load-pull à charge active, entièrement manuel, a été construit. Il a donné lieu à la thèse de doctorat de A. Amor en 1991. L'intérêt des professionnels pour les transistors de puissance et la montée en fréquence ne cessant de croître, principalement à cause de l'envolée des besoins des télécommunications, le laboratoire a décidé de compléter le parc d'instrumentation microonde de sa Centrale de Caractérisation par tout un ensemble d'équipements de mesure pour les applications de puissance et les études de non-linéarité des transistors. Cet important investissement s'est effectué dans le cadre de l'installation dans les nouveaux locaux du laboratoire, en 1992, avec la naissance de l'ITEMN. L'équipe en fut le principal bénéficiaire et devait, bientôt, en devenir l'utilisateur essentiel. Ainsi furent acquis un analyseur de réseaux 0-40GHz quatre ports pour grand signal, des amplificateurs de puissance à tube à ondes progressives, des atténuateurs et déphaseurs programmables... bref, tout un arsenal qui permit à C. Gaquière de réaliser avec du matériel moderne un nouveau banc de loadpull à charge active en bande Ka, faisant du laboratoire un centre d'expertise en la matière, et qui conduisit à la thèse de C. Gaquière en 1995. Très rapidement devant les nombreuses sollicitations des milieux industriels, il devint évident que l'automatisation de ce banc de mesure la plus complète possible s'imposait. Ce fut le travail de E. Bourcier et l'objectif de sa thèse en 1998.

C'est dans cette période de fin de la décennie 90 que prend corps dans l'équipe la décision de développer des études spécifiques sur les problèmes de non-linéarité des HEMTs pour bande Ka. Cette préoccupation a pris une importance de premier plan dans les milieux industriels avec l'explosion des télécommunications multiporteuses et des

techniques de modulations numériques. Les besoins en ce domaine deviennent partout considérables entraînant par répercussion d'indispensables adaptations de la technologie des composants. C'est dans ce contexte que l'équipe entreprend simultanément des études de fond sur le rôle de la technologie dans l'intermodulation et la mise sur pieds d'une instrumentation qui va d'abord couvrir la bande Ka et s'étendre après à la bande K.

Plusieurs actions contractuelles sont lancées. L'une, avec la société UMS a pour objectif une vaste analyse de l'intermodulation biton de ses différentes filières de HEMTs pseudomorphiques. Cette question va constituer le cœur du travail décrit dans le présent mémoire. La réalisation d'un banc de mesure spécifiquement adapté à l'investigation de ces composants m'est confiée. Les informations apportées par cette étude vont constituer l'étape préliminaire et indispensable d'une autre étude, toujours conduite avec UMS, portant cette fois sur les MMICs pour systèmes de communications multimédia. Pour ce nouveau développement le banc d'intermodulation biton doit être complété par un banc d'intermodulation multiton utilisant la technique NPR, toujours pour la bande Ka. Cette deuxième étape des travaux avec UMS est plus particulièrement prise en main par P. Delemotte et va déboucher sur sa Thèse soutenue en 2001.

Une autre action importante se déroule en parallèle, avec comme partenaires le CNES et ALCATEL ESPACE (plus tard ASPI), et implique la propre technologie du Laboratoire dans cette recherche du « toujours plus linéaire ». L'équipe ayant acquis, par plusieurs études antérieures, une certaine expérience dans la réalisation des HEMTs de puissance millimétrique bicanaux, il est décidé d'explorer les possibilités offertes par ce type de composant pour les applications spatiales à haute linéarité des bandes K et Ka. Cette étude va faire l'objet de la Thèse de X. Hue qui sera soutenue en 2000, la technologie étant réalisée à l'ITEMN et un circuit démonstrateur étant conçu chez ALCATEL.

Mon travail personnel, centré sur l'étude biton, se place à la charnière de l'action UMS et de l'action CNES-ALCATEL. J'ai pu disposer des différentes technologies de HEMTs provenant soit d'UMS, soit de l'ITEMN. Par ailleurs, ma contribution et les contributions de X. Hue et P. Delemotte se sont articulées très complémentaires, ce qui a permis à chacun de bénéficier de l'apport des deux autres et de donner une cohérence accrue à l'ensemble des analyses.

Le plan de ce mémoire s'articule suivant quatre parties.

La première partie est consacrée à la présentation des principales filières de transistor à effet de champ utilisées pour les applications en gamme d'ondes millimétriques ainsi que quelques aspects de leur linéarité. Puis nous présentons des méthodes de caractérisation des non linéarités d'intermodulation biton, et enfin nous donnons quelques aperçus des méthodes de simulation de l'intermodulation biton.

La seconde partie traite de la phase d'élaboration du banc de caractérisation de l'intermodulation biton.

La troisième partie porte sur l'étude expérimentale sous excitation biton des transistors réalisés par UMS et par l'IEMN. Nous étudions, dans cette partie, les influences de la polarisation, de la charge ainsi que de la topologie du transistor sur l'intermodulation.

Enfin, la quatrième partie traite de l'étude théorique menée sur le transistor réalisé à l'IEMN et tente d'expliquer les mécanismes de l'intermodulation.

# Chapitre 1

## Chapitre 1 - Non linéarités et intermodulation des FET microondes de puissance

Ce chapitre a pour objectif de dresser succinctement un état des lieux concernant la question des non linéarités et de l'intermodulation dans les transistors à effet de champ (FET) micro ondes de puissance.

Dans une première partie nous commençons par rappeler quelques technologies de transistors utilisées dans le domaine de l'amplification micro ondes dans la bande 26-40GHz, et nous donnons quelques éléments concernant leur non linéarité.

Dans une deuxième partie nous présentons les principales définitions utilisées pour caractériser l'intermodulation biton.

Ensuite les différentes méthodes de caractérisation des non linéarités, et plus spécifiquement celles permettant d'évaluer les taux d'intermodulation d'ordre 3 sont présentées.

Après, nous abordons l'influence de certains éléments d'environnement d'un composant ou d'un circuit donné sur l'intermodulation

Enfin, nous terminons par quelques aperçus concernant les méthodes de simulation électrique de l'intermodulation biton.

## 1. Les potentialités en linéarité des transistors de puissance utilisés en bande Ka

Avant de faire une description des différentes familles de composants à effet de champ, une présentation de quelques critères élémentaires s'impose. En effet, des mesures statiques ou hyperfréquences petit signal peuvent déjà éclairer sur les potentialités du transistor en termes de puissance et de linéarité.

### 1.1 Les premiers aspects des transistors à effet de champ en puissance et linéarité

Les potentialités en puissance et en linéarité sont fortement interdépendantes. Dans un premier temps, une analyse des caractéristiques statiques d'un transistor, soit la descriptions des courants  $I_D$  et  $I_G$  en fonction des tensions  $V_{DS}$  et  $V_{GS}$  (figure 1), permet d'obtenir une indication des possibilités en puissance et en linéarité.

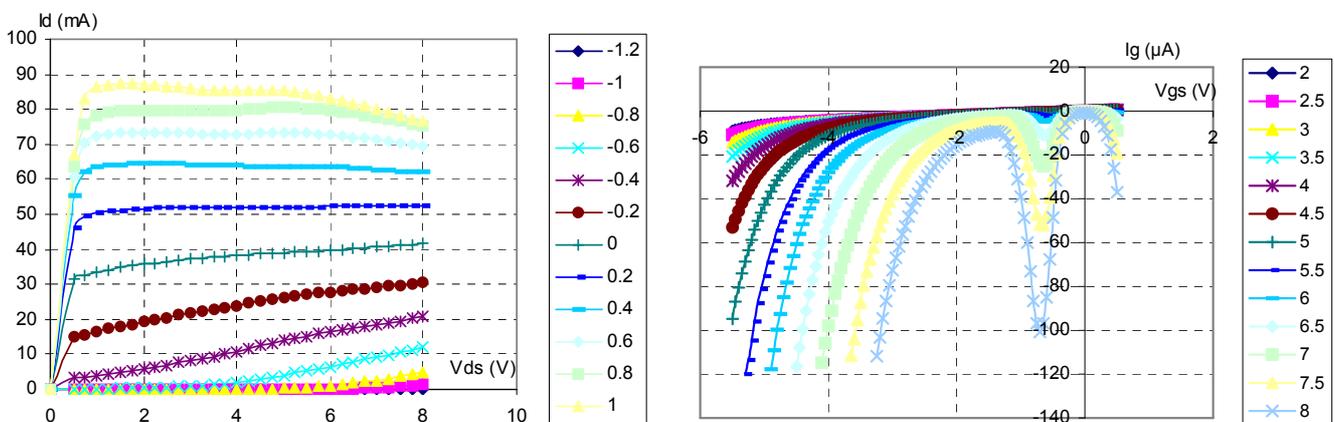


Figure 1 – Exemple d'évolution du courant  $I_D$  en fonction de  $V_{DS}$  pour  $V_{GS}$  variant de  $-1.2V$  à  $1V$  et évolution du courant  $I_G$  en fonction de  $V_{GS}$  pour  $V_{DS}$  variant de  $2V$  à  $8V$  d'un HEMT pseudomorphique ( $2 \times 75 \times 0.25 \mu m^2$ )

A partir de la figure 1 il est possible de déterminer le courant maximum que peut délivrer le transistor ainsi que les zones de claquage et les tensions de déchet. De telles caractéristiques montrent les limites du transistor, et peuvent servir de moyen de comparaison afin de savoir si un transistor possède plus de capacité à délivrer des niveaux de puissance qu'un autre. D'autres éléments peuvent également fournir des

renseignements permettant d'effectuer, entre plusieurs transistors, une comparaison de leurs potentialités en termes de linéarité :

- Plus les intervalles entre les différentes courbes composants le réseau de caractéristiques  $I_D(V_{DS}, V_{GS})$  sont constants plus le transistor sera linéaire.
- le parallélisme et la linéarité des droites composants le réseau de caractéristiques  $I_D(V_{DS}, V_{GS})$  garantissent également une meilleure linéarité.
- Un courant de grille important implique des diodes grille-drain et grille-source de mauvaise qualité, caractère limitatif en linéarité comme nous le verrons.

Dans un second temps, une analyse dynamique petit signal autour du point de polarisation choisi peut également éclairer la question de la linéarité. L'extraction du schéma équivalent du transistor [1] permet une détermination des éléments extrinsèques et intrinsèques du transistor (figure 2).

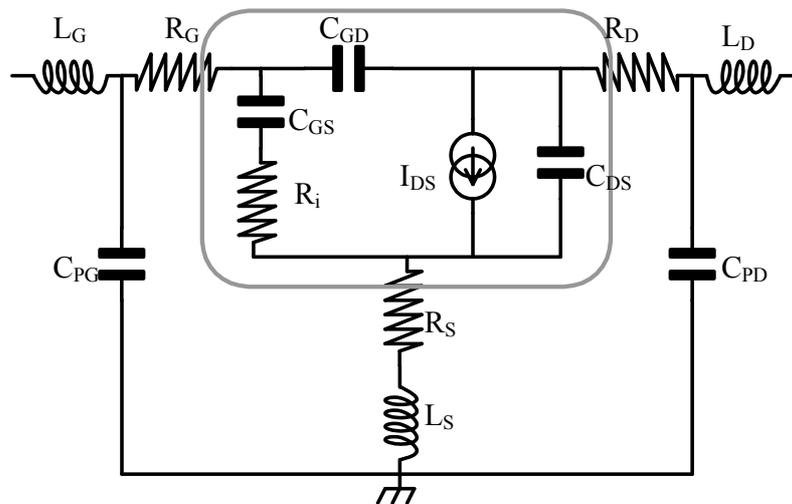


Figure 2 – schéma équivalent électrique d'un transistor à effet de champ en petit signal

Les non linéarités du transistor sont contenues dans la zone active de celui ci et doivent être décrites par les éléments intrinsèques. De nombreuses études [2-4] ont montré que l'on peut établir une hiérarchie de l'importance de la contribution de ces différents éléments aux non linéarités :

1. L'élément qui semble jouer le rôle le plus important sur la linéarité est la

transconductance  $gm = \left( \frac{\partial I_D}{\partial V_{GS}} \right)_{V_{DS}}$ . Deux composants ayant même courant de

drain maximum, même tension de claquage et même tension de coude sont départagés du point de vue de la linéarité par le profil de la transconductance en fonction de la tension  $V_{GS}$ .

2. Intervient en second, la conductance de sortie drain-source  $gd = \left( \frac{\partial I_D}{\partial V_{DS}} \right)_{V_{GS}}$ .

L'amélioration de la technologie aidant, le rapport entre la transconductance et la conductance de sortie est de plus en plus élevé. Dans ces conditions sa contribution est de moins en moins importante.

3. Enfin interviennent les capacités grille-source  $C_{GS} = \left( \frac{\partial Q}{\partial V_{GS}} \right)_{V_{DS}}$  et grille-drain

$C_{GD} = \left( \frac{\partial Q}{\partial V_{GD}} \right)_{V_{DS}}$ . Pour les mêmes raisons que ci-dessus, la valeur absolue de

la capacité  $C_{GS}$  est classiquement plus importante que celle de  $C_{GD}$  en conséquence l'influence de  $C_{GS}$  est plus importante que celle de  $C_{GD}$ . Cependant cet écart entre ces deux capacités ne cesse de diminuer lorsque la longueur de grille diminue.

L'optimisation des variations de ces quatre éléments en fonction des tensions de commande aux bornes du transistor a fait l'objet de nombreuses études [5-7] portant sur les épitaxies et les topologies.

Dans ce qui suit, nous décrivons succinctement différentes familles de transistors utilisées pour les applications en bande Ka.

## 1.2 Les HEMTs de puissance pour application bande Ka

### 1.2.1 HEMT pseudomorphique sur substrat GaAs

Les premiers HEMTs datent du début des années 80 et étaient réalisés à partir d'hétérojonctions AlGaAs/GaAs, les deux matériaux étant accordés en maille. Cependant un tel transistor était peu favorable au fonctionnement en puissance car la quantité de charge transféré dans le canal était faible, et la tenue en tension médiocre, la grille étant déposée sur une couche dopée. De plus l'utilisation du matériau GaAs pour le canal ne se

prêtait pas à une montée en fréquence importante. Le principe du HEMT a été amélioré et ses performances ont pu devenir intéressantes pour la puissance en bande Ka grâce aux progrès de la technologie et de l'épitaixie :

- Utilisation d'une couche barrière d'AlGaAs non dopée
- Introduction des charges par plan de dopage
- Remplacement du canal GaAs par un canal InGaAs (figure 3)
- ...

Toutes ces améliorations ont permis aux HEMT, dit pseudomorphiques, de gagner à la fois en performance de courant et de monter en fréquence. Pour ce qui concerne la tension de claquage de gros efforts ont été effectués sur les topologies de fossé de grille : double fossé, grille décentrée... Malgré cela cette tension de claquage est toujours restée un problème pour les topologies destinées aux fréquences très élevées nécessitant des dimensions très faibles de la partie active du composant. En ce qui concerne la linéarité de gros efforts ont également été effectués. Ils ont consisté à optimiser les plans de dopages [8], la topologie du double fossé de grille... afin d'avoir le profil de transconductance en fonction de  $V_{GS}$  le plus plat possible.

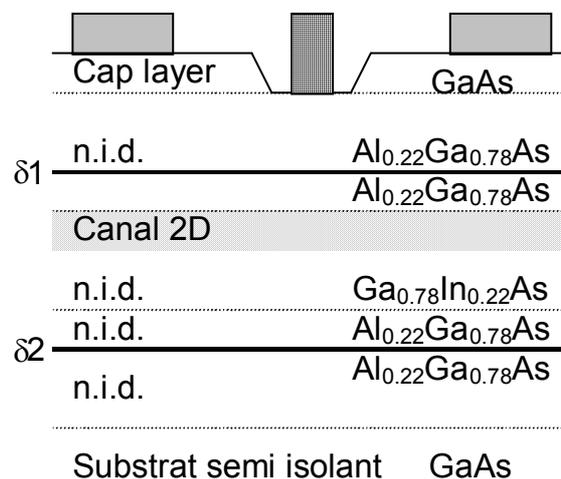


Figure 3 – Exemple de structure de HEMT AlGaAs/GaInAs pseudomorphique à double plan de dopage, double hétérojonction.

### 1.2.2 HEMT sur substrat InP

La maille du Phosphure d'Indium (InP) plus importante que celle du GaAs permet la croissance de l'hétérojonction AlInAs/GaInAs sans contrainte en respectant un

taux élevé d'indium (0.52 dans l'AlInAs et 0.53 dans le GaInAs) (figure 4). Ce type de composant est très attrayant pour les applications de puissance puisque la hauteur de barrière élevée permet un meilleur confinement des porteurs donc une transconductance plus importante, ce qui peut atténuer les effets de grille ultra courte. De plus le canal GaInAs à 50% d'indium présente d'excellentes propriétés de transport tant en mobilité qu'en vitesse de saturation qui sont bénéfiques à la montée en fréquence et la densité de courant. Les inconvénients de cette technologie sont la tensions de claquage, le coût et la fragilité du substrat InP.

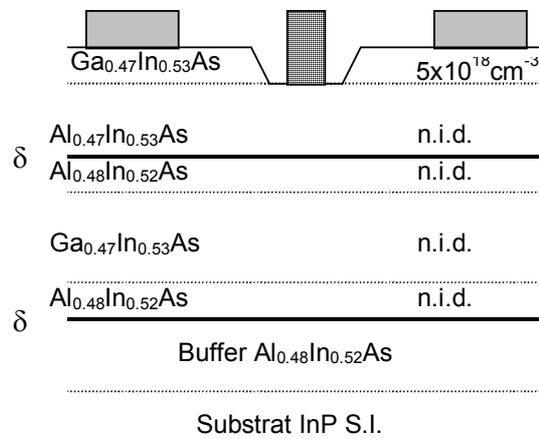


Figure 4 – Exemple de structure de HEMT AlInAs/GaInAs/InP à double plan de dopage, double hétérojonction.

### 1.2.3 HEMT métamorphique sur substrat GaAs

La filière métamorphique présente un intérêt économique, car elle permet d'éviter l'utilisation de substrats InP chers et fragiles tout en conservant les avantages liés à la mobilité des porteurs. Elle présente également un intérêt technique par le choix de la composition des couches actives autorisant ainsi une optimisation de la structure pour des applications faible bruit [11] ou de puissance [9 - 10]. Pour les applications de puissance, la composition d'indium idéal est de 30% (figure 5) tant sur le plan de la hauteur de barrière que sur le plan de l'accord de maille cristalline du système AlInAs/GaInAs.

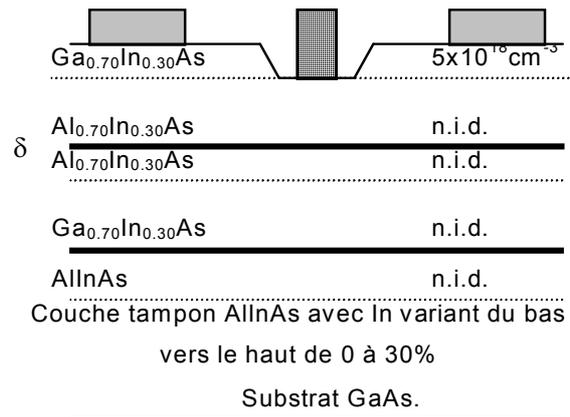


Figure 5 – Exemple de structure de HEMT métamorphique sur substrat AlInAs/GaInAs/GaAs.

### 1.2.4 HEMT avec nitrure de Gallium

Les nitrures d'éléments III font aujourd'hui l'objet d'une intense activité scientifique qui a été initiée par la réalisation récente de diodes électroluminescentes et de lasers bleus. Grâce aux progrès réalisés dans les domaines du matériau et de la technologie pour la réalisation de ces composants, l'étude de transistor à effet de champ à base de nitrure est à l'ordre du jour. Les substrats utilisés sont le saphir, le Si et le SiC, ce dernier étant un candidat de choix du point de vue de la puissance en raison de sa conductivité thermique élevée.

Les potentialités en puissance de ce composant sont énormes puisque que l'on le place comme une alternative possible à l'utilisation d'amplificateurs à tubes à ondes progressives dans un domaine de puissance allant jusqu'à une centaine de watt. Les performances actuelles [12] des HEMTs sont de 9W pour 1mm de développement de grille en bande X et de 5W/mm à 26GHz.

### 1.2.5 Le HEMT hybride double puits sur GaAs

Dans la perspective d'une amélioration des performances en linéarité des HEMTs pour bande Ka le laboratoire a effectué une longue étude d'épitaxies particulières basée sur l'utilisation d'un double canal. Par exemple, avec un HEMT hybride, à deux puits en GaAs et en InGaAs et une longueur de grille de 0.15 $\mu\text{m}$  on peut atteindre une fréquence de coupure du gain en courant de 80GHz, un gain en puissance de 8 à 10dB en classe AB à 30GHz et une densité de puissance de 600mW/mm [13 - 15].

X. HUE, dans le cadre de sa thèse, a étudié ces structures sur le plan de l'épitaxie et de la technologie. Parmi les nombreuses épitaxies réalisées une s'est avérée présenter un compromis très intéressant entre puissance, linéarité et montée en fréquence. C'est sur cette structure qu'à porté essentiellement notre travail. Son épitaxie est présentée figure 6. Les deux puits sont respectivement en GaAs et en InGaAs. Le puits en GaAs est alimenté majoritairement par le plan de dopage avant et minoritairement par le plan de dopage arrière. Le super réseau AlAs/GaAs sert à assurer une bonne qualité d'interface de l'hétérojonction arrière de ce puits GaAs. Le puits en InGaAs est alimenté presque uniquement par le plan de dopage arrière.

La densité de courant obtenu est de 850mA/mm, et la densité de puissance est de 675mW/mm à 26GHz pour  $V_{DS}=5V$ ,  $V_{GS}=-1V$ .

La présence de deux canaux a comme conséquence l'apparition d'un deuxième maximum sur l'évolution du gm. En effet, lorsque nous augmentons la tension  $V_{GS}$ , le premier canal s'ouvre (le plus profond dans la couche), ce qui produit un maximum de gm, comme pour un HEMT classique, puis, au moment où la transconductance commence à diminuer, c'est à dire lorsque le premier canal est pratiquement ouvert, le second s'ouvre également, ce qui produit le second maximum de transconductance. L'allure du gm est alors fortement aplatie par rapport à un HEMT classique et ainsi on peut supposer que le comportement linéaire s'en trouve amélioré.

GaAs $5.10^{18}cm^{-3}$	60nm
AlAs	0.5nm
GaAs $5.10^{18}cm^{-3}$	10nm
AlAs	0.5nm
$Al_{0.22}Ga_{0.78}As$	20nm
GaAs	0.4nm
$\delta Si 4.10^{22}cm^{-2}$ (plan de dopage avant)	
GaAs	0.4nm
$Al_{0.22}Ga_{0.78}As$	3nm
GaAs (puits supérieur)	12nm
AlAs/GaAs 6x (super réseau)	5nm
$\delta Si 4.10^{22}cm^{-2}$ (plan de dopage arrière)	
GaAs	0.4nm
$Al_{0.22}Ga_{0.78}As$	2nm
GaAs	1nm
$In_{0.22}Ga_{0.78}As$ (puits inférieur)	12nm
GaAs	1.5nm
$Al_{0.22}Ga_{0.78}As$	150nm
GaAs	300nm
Marqueur AlAs	
GaAs substrat	

Figure 6 structure du transistor HEMT double puits référencé 981209

Le chapitre 3 consacré aux études expérimentales dans lequel nous effectuons des mesures sur des transistors simple puits à un et deux plans de dopage et double puits permettra de comparer ces structures sur les résultats de linéarité et de confirmer ou non la véracité des analyses simples décrites ci-dessus.

## 2. Rappel des principaux paramètres caractérisant l'intermodulation biton

### 2.1 Le rapport d'intermodulation biton C/I ou IMR

Différents principes de caractérisation d'intermodulation existent. Cette caractérisation peut être biton ou multiton, cependant les grandeurs mesurées sont toujours similaires, il s'agit d'établir le rapport entre l'amplitude du signal utile en sortie du transistor, et l'amplitude des raies d'intermodulations qui ont été générées.

Pour l'intermodulation biton, le signal d'excitation est composé de deux porteuses d'amplitudes identiques et dont les fréquences  $f_1$  et  $f_2$  sont séparées de quelques MHz. Les raies produites par les non linéarités du transistor apparaissent aux fréquences  $m.f_1 \pm n.f_2$  avec  $m$  et  $n$  entiers. L'ordre du produit d'intermodulation est donné par  $k = |m| + |n|$ . On parle alors de  $C/I_k$  ou d' $IMR_k$  pour les rapports d'intermodulation. L'amplitude des raies d'intermodulation est appelée  $IM_k$ , et la pente théorique de l'évolution de l'amplitude de ces raies (en dBm) en fonction de la puissance d'entrée (en dBm) est de  $k$  (figure 7).

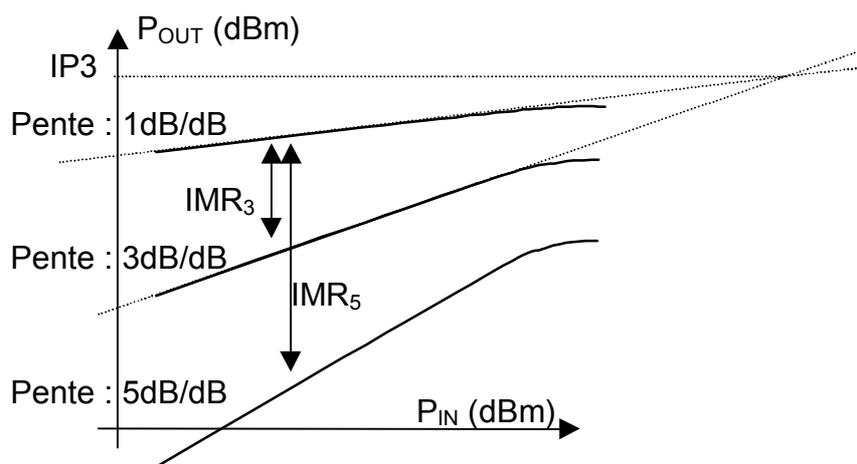


Figure 7 – caractéristique classique  $P_{OUT}=f(P_{IN})$  en biton

## 2.2 Le point d'interception d'ordre trois $IP_3$

L' $IP_3$  est le point de rencontre de l'extrapolation de l'évolution des raies aux fréquences  $f_1$  ou  $f_2$  dans la zone où leur pente est de 1dB/dB et de l'évolution des raies aux fréquences  $2f_1-f_2$  ou  $2f_2-f_1$  dans la zone où leur pente est de 3dB/dB. Ce critère est couramment utilisé pour qualifier l'intermodulation d'un système d'amplification, mais des caractéristiques d'intermodulation de certains transistors montrent qu'en moyen et grand signal la pente des raies  $IM_3$  ne vaut pas systématiquement 3dB/dB, et par conséquent cette notion d' $IP_3$  n'a pas de sens.

## 2.3 Evolution du rapport d'intermodulation $IMR_3$ en fonction de la compression

Le recul de la puissance de sortie par rapport au 1dB de compression est appelé « Backoff » (ou par rapport à la saturation de la puissance de sortie pour les tubes à vide).

Le backoff permet de normaliser les performances en linéarité par rapport aux possibilités en puissance du composant, et non pas par rapport à une valeur absolue de puissance.

A titre d'exemple, les figures 8 et 9 montrent les évolutions de l' $IMR_3$  du transistor HEMT hybride, que nous avons particulièrement étudié, pour 4 tensions  $V_{GS}$  avec  $V_{DS}=5V$  en fonction respectivement de la puissance de sortie et du backoff par rapport à 0.7dB de compression du gain en puissance. On remarque que dans les deux cas, le meilleur résultat correspond à la tension  $V_{GS}=-2V$ , mais que pour la représentation en fonction de la puissance de sortie, le cas le plus mauvais correspond à la tension  $V_{GS}=-2.5V$  alors que sur la représentation en fonction du backoff, le cas le plus mauvais correspond à  $V_{GS}=-1V$ .

Ces deux représentations ont leur intérêt :

- La représentation de l' $IMR_3$  en fonction de la puissance de sortie permet de faire directement le choix de la meilleure configuration d'un composant donné du point de vue de l'intermodulation.
- La représentation de l' $IMR_3$  en fonction du backoff permet d'effectuer des comparaisons sur le plan de la linéarité sur des composants de types différents et de puissances de sortie différentes. Par exemple, ce graphique permet de comparer des transistors dont les dimensions de grille sont différentes. Cette

représentation permet donc de faire un choix entre différentes solutions technologiques d'amplification en supposant que le facteur d'échelle est respecté. Par exemple si un amplificateur à l'état solide présente 20dBc d'IMR<sub>3</sub> pour une puissance de sortie de 30dBm, alors qu'avec deux amplificateurs similaires associés en parallèle on obtient 20dBc d'IMR<sub>3</sub> pour une puissance de sortie de 33dBm.

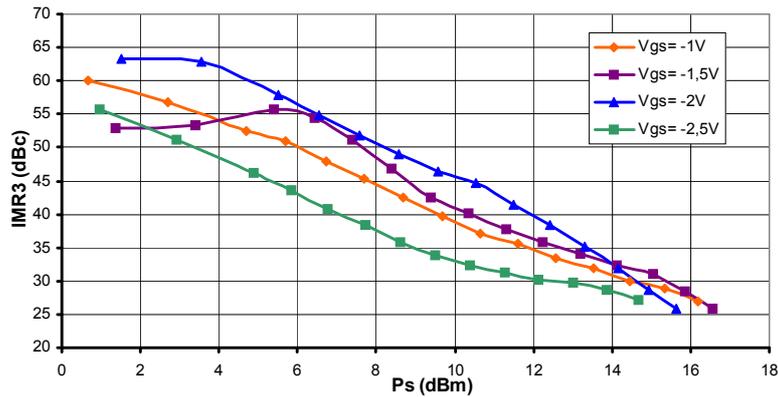


Figure 8 – Evolution de l'IMR<sub>3</sub> du HEMT hybride 981209 ( $2 \times 50 \times 0.2 \mu m^2$ ) en fonction de la puissance de sortie pour 4 valeurs de tension  $V_{GS}$  et à  $V_{DS} = 5V$

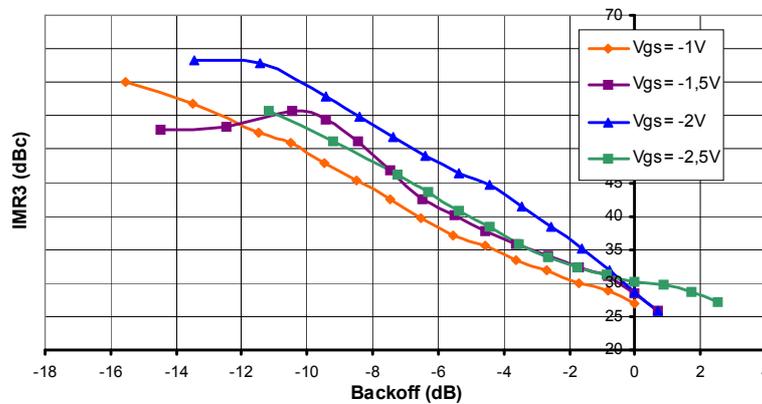


Figure 9 – Evolution de l'IMR<sub>3</sub> du HEMT hybride 981209 ( $2 \times 50 \times 0.2 \mu m^2$ ) en fonction du backoff (dB) normalisé à 0.7dB de compression pour 4 valeurs de tension  $V_{GS}$  et à  $V_{DS} = 5V$

### 3. Les méthodes de caractérisation de l'intermodulation biton

Les systèmes de mesure de l'intermodulation biton peuvent être développés dans plusieurs objectifs :

- Connaître uniquement les performances du composant
- Pouvoir étudier l'influence de la charge sur les performances
- Confronter les simulations et les mesures

Ainsi on peut considérer 3 grandes familles de systèmes de mesure d'intermodulation biton :

- Les bancs scalaires sur  $50\Omega$ , qui sont plutôt dédiés aux mesures de composants adaptés comme par exemple les circuits monolithiques. Ces systèmes permettent d'évaluer les performances d'un circuit, mais ne permettent pas de procéder à des études fines
- Les bancs « load-pull » à charges passives [16] couplés ou non à un analyseur de réseau vectoriel. De tels bancs permettent d'effectuer des études de l'influence de la charge présentée au composant sur l'intermodulation. Ils permettent d'accéder aux performances AM/AM et AM/PM du composant. Cependant, les pertes situées entre la sortie du composant et le tuner limitent la zone d'impédance réalisable dans le plan du composant.
- Les bancs « load-pull » à charges actives [17 - 19]. Ces bancs permettent de lever la limitation en impédance de charge des bancs passifs en autorisant une grande diversité d'impédances. Ils permettent également de déterminer les paramètres AM/AM et AM/PM du composant. La grande difficulté dans la mise en œuvre de ces bancs est de configurer la charge active afin qu'elle ne génère pas d'intermodulation et ne vienne pas influencer sur les résultats de mesure.

La figure 10 montre un tableau récapitulatif de quelques bancs de mesure d'intermodulation ayant fait l'objet de publications. On constate que la grande majorité de ces systèmes de mesure fonctionnent à des fréquences inférieures à 5GHz et sont scalaires. Aux fréquences supérieures les bancs à charges variables, qui permettent de mesurer des transistors, sont beaucoup moins nombreux et même absents pour les fréquences supérieures à 18GHz. Dans la bande 1GHz-38GHz, seule l'équipe de M. Demmler possède un banc capable de caractériser des composants et d'extraire les puissances de raies d'intermodulation à des niveaux de l'ordre de  $-120\text{dBm}$  [20].

A la vue de cette constatation, le développement de notre propre système de mesure dans la bande de fréquence 26 – 40 GHz prend tout son intérêt.

Auteur	Localisation	Type de DUT	Type de signal d'excitation	Fréquence de fonctionnement (GHz)	Caractéristique du système	Journal
Yevgeniy	USA	Composant	2 tons	0.85	Scalaire	Microwave journal 08/99
Hau	Japan	Composant	2 tons	1.95	Scalaire	Microwave journal 08/99
Borges de carvalho	Portugal	Composant	2 tons	2	Scalaire	IEEE MTT 12/99
Garcia	Portugal	Composant	2 tons	2	Scalaire	IEEE MTT 12/99
Hajji	Canada	Composant	2 tons à 32 tons	2	Vectorel	IEEE MTT 06/97
Yhland	Sweden	Composant	2 tons	2.5	Scalaire	IEEE MTT 01/00
Hassun	USA	Composant	NPR	2.65	Scalaire	IEEE MTT 03/99
Ghannouchi	Canada	Composant	2 tons	2.7	Load pull actif	IEEE MTT 06/94
Hur	USA	Composant	2 tons	4	Scalaire	EL 08/96
Saunier	USA	MMIC	2 tons	7.5	Scalaire	EMC 94
Bouysse	France	Composant	2 tons	8.2	Scalaire	IEEE 93 digest
Fujii	Japan	MMIC	2 tons	10	Scalaire	IEEE MTT 03/00
Bailey	USA	composant	2 tons	up to 18	Scalaire	IEEE MTT 01/00
Demmler	USA	MMIC	2 tons	up to 38	Vectorel	IEEE 97 digest

Figure 10 – tableau récapitulatif de quelques bancs de mesure d'intermodulation rencontrés dans la littérature

#### 4. Influence de l'environnement sur l'intermodulation d'un composant.

##### 4.1 Influence de la charge présentée au composant

La charge présentée en sortie du transistor a une très grosse influence sur les résultats d'intermodulation [21 - 23]. Une telle étude est menée afin de rechercher un compromis entre la puissance de sortie, le rendement en puissance ajoutée ( $\eta_{PAE}$ ) et la linéarité. Ces études semblent très prometteuses puisque des améliorations de presque 10dBc de l'IMR<sub>3</sub> ont été obtenues pour une dégradation de la puissance de sortie de moins de 1dB et de 10% pour le rendement. Il semble que pour une puissance de sortie donnée, l'intermodulation est meilleure lorsque l'on charge le transistor avec une admittance élevée de manière à privilégier une excursion en courant du réseau de caractéristiques  $I_D(V_{GS}, V_{DS})$  [21].

## 4.2 Influence de la polarisation

Les tensions de polarisations sont des paramètres qui sont souvent fixés par des critères comme le rendement, la puissance de sortie ou le niveau de bruit du dispositif. Le niveau d'intermodulation peut également être un critère à prendre en compte dans le choix de la tension de polarisation  $V_{DS}$  et de la classe de fonctionnement par l'intermédiaire de la tension  $V_{GS}$  [24].

L'effet de la tension  $V_{DS}$  sur les résultats de mesure d'intermodulation multiton par la technique du NPR a montré une amélioration de la linéarité d'un HEMT de près de 8dBc lorsque cette tension passe de 5V à 8V [24] à puissance de sortie constante.

La classe de fonctionnement a elle aussi un effet important sur l'intermodulation. Pour exemple, la mesure sous excitation biton d'un transistor LDMOS [25] a montré une amélioration de l'IMR<sub>3</sub> atteignant 10dB.

Il apparaît donc que les influences de la charge et de la polarisation sur les résultats d'intermodulation sont importantes. Il est donc primordial de mener des études expérimentales et théoriques sur ce sujet afin de mieux connaître les mécanismes qui provoquent ces variations d'intermodulation et de déterminer si ces effets sont aussi conséquents en bande Ka. Le chapitre 3 traite de ce sujet d'un point de vue expérimental et le chapitre 4 d'un point de vue théorique.

## 4.3 Influence des effets mémoires

On parle d'effets mémoires dans un dispositif lorsque les distorsions AM/AM et AM/PM ne dépendent pas uniquement du signal d'entrée à l'instant de la mesure, mais également de l'histoire de ce signal aux instants précédents.

Ces effets mémoires proviennent aussi bien des paramètres intrinsèques du dispositif, que de l'environnement de test. Les conséquences sur les résultats lorsque l'enveloppe du signal d'excitation est constante sont généralement sans importance, alors que dans le cas où l'enveloppe du signal est modulée au cours du temps, les conséquences peuvent être non négligeables et sont à prendre en compte.

Les effets mémoires peuvent être classés en trois catégories selon la durée sur laquelle s'exerce la mémoire :

- Les effets de mémoire courte s'exercent sur une durée de l'ordre de la ps, donc inférieure à la période du signal d'excitation. Ils sont dus aux effets intrinsèques du composant, tels que le temps de transit des porteurs et les constantes de temps des capacités du composant. La rapidité de ces effets rend leur influence négligeable sur l'intermodulation.
- Les effet de mémoire moyenne s'exercent sur une durée de l'ordre de la ns, soit une durée du même ordre de grandeur que le signal d'excitation. Ils sont liés au temps de groupe du dispositif. Ils peuvent également être liés à des défauts de masse du circuit (fuites par le diélectrique). Ces effets n'ont généralement pas d'influence lorsque le signal a une enveloppe constante (sauf si les interactions entrée – sortie sont importantes).
- Les effets de mémoire longue s'exercent sur une durée de l'ordre de la  $\mu$ s. Ils sont liés aux effets thermiques des composants, aux constantes de temps des circuits de polarisation [27][28] et aux constantes de temps des boucles de réaction telle que CAG. La durée de ces effets est du même ordre de grandeur que la fréquence de battement  $\Delta f=f_1-f_2$  séparant les deux signaux d'excitation dans le cas de l'intermodulation biton. Dans ce cas, on peut estimer que l'influence de cet effet peut être important sur l'IMR<sub>3</sub> [26].

Dans le cadre de notre étude expérimentale de transistors, les effets mémoires prépondérants sont ceux qui s'exercent sur une durée de l'ordre de la  $\mu$ s. Ils sont principalement liés aux circuits de polarisation du transistor, c'est à dire aux tés de polarisation et aux alimentations. La fréquence de coupure haute des tés de polarisation que nous utilisons (pour les voies DC et DC+RF) est de l'ordre de 100kHz, le signal à la fréquence de battement  $\Delta f=f_1-f_2$  peut donc en partie les traverser. Nous présentons dans le chapitre 3 une étude des résultats de mesure d'intermodulation obtenus avec différents types de té de polarisation montrant cette influence.

## **5. Les outils utilisés pour la simulation de l'intermodulation.**

Deux grandes catégories de simulateurs s'offrent aux concepteurs de circuits pour effectuer leurs analyses biton. Elles se rattachent respectivement, aux concepts de « séries

de Volterra » et de « l'équilibrage harmonique ». Ce qui suit rappelle brièvement leurs principaux développements pratiques et leurs champs d'applications.

## 5.1 Simulation par séries de Volterra classique

Historiquement, ce type de simulation remonte aux années 60 et a pour origine les travaux de N. Wiener et V. Volterra. La méthode des séries de Volterra apparaît comme une extension des séries de Taylor aux systèmes non linéaires avec mémoire. Les termes de cette série sont l'extension de la convolution et les noyaux de Volterra sont l'extension de la réponse impulsionnelle aux systèmes non linéaires avec mémoire.

Basiquement, pour un signal d'excitation  $x(t)$  appliqué à l'entrée d'un circuit ou d'un système non linéaire, la réponse  $y(t)$  en sortie a, ainsi, pour représentation mathématique :

$$y(t) = \sum_{n=1}^{\infty} \left[ \int_{-\infty}^{+\infty} \dots \int_{-\infty}^{+\infty} h_n(\tau_1, \tau_2, \dots, \tau_n) \times x(t - \tau_1) \dots x(t - \tau_n) d\tau_1 \dots d\tau_n \right]$$

où chaque noyau  $h_n(\tau_1, \tau_2, \dots, \tau_n)$  est relié par transformée de Fourier à une fonction de transfert multifréquentielle (signal d'excitation à  $n$  composantes fréquentielle) telle que :

$$H_n(\omega_1, \omega_2, \dots, \omega_n) = \int_{-\infty}^{+\infty} \dots \int_{-\infty}^{+\infty} h_n(\tau_1, \tau_2, \dots, \tau_n) \times \exp[-j(\omega_1\tau_1 + \omega_2\tau_2 + \dots + \omega_n\tau_n)] \times d\tau_1 \dots d\tau_n$$

L'élaboration des modèles représentant circuits et systèmes non linéaires repose, de manière générale, sur la détermination des ces fonctions de transfert  $H_n$ .

Pour un circuit dont l'architecture est connue et dont les éléments non linéaires sont représentés analytiquement en fonction des grandeurs électriques, deux méthodes sont disponibles pour établir ces fonctions de transfert. La première, appelée « méthode des entrées harmoniques », consiste à établir de manière récursive  $H_1(\omega_1)$ ,  $H_2(\omega_1, \omega_2)$ , ...  $H_n(\omega_1, \omega_2, \dots, \omega_n)$  correspondant, respectivement, à une porteuse, deux porteuses, ...  $n$  porteuses.

La seconde, dite « méthode des courants non linéaires », consiste à convertir chaque élément non linéaire en un élément linéaire en parallèle sur un certain nombre de sources de courant, chacune correspondant à un ordre de non linéarité. Leurs déterminations s'opèrent récursivement moyennant quelques hypothèses simplificatrices.

C'est cette méthode qui est utilisée dans le simulateur commercial « Voltaire XL » développé par Applied Wave Research à partir des travaux de S. Maas [29].

D'autres méthodes mettant à profit un traitement du signal sophistiqué ont été proposées au cours de ces dernières années. Un exemple en est fourni par l'approche, très système, de T. Wang et T.G. Brazil [30], utilisant les propriétés de corrélation du bruit blanc Gaussien avec exploitation par le simulateur d'enveloppe Agilent ADS des signaux d'entrée et de sortie, dans le cas d'une excitation dans le format CDMA.

Quelque soit la méthode utilisée pour l'extraction des noyaux de Volterra, il est très difficile de dépasser l'ordre trois ou quatre dès que le circuit étudié présente une certaine complexité. Par ailleurs, comme extension des séries de Taylor, les séries de Volterra ne sont valides que pour des signaux d'amplitudes faibles autour du point origine. Elles conviennent donc plus particulièrement à l'étude des faibles non linéarités en petit ou moyen signal. C'est pour cette raison que, depuis plusieurs années, des tentatives ont été faites pour surmonter cet inconvénient et étendre au fonctionnement grand signal l'approche de Volterra. C'est le cas des travaux portants sur les séries de Volterra à noyaux dynamiques

## 5.2 Simulation par séries de Volterra à noyaux dynamiques

La modification apportée [31] peut être perçue comme le résultat du déplacement de l'origine des séries de Volterra classiques vers l'instant  $t$  d'observation. Le signal de sortie  $y(t)$  est alors mis sous la forme :

$$y(t) = f(x(t)) + \sum_{n=1}^{+\infty} \int_0^{T_{\max}} \dots \int_0^{T_{\max}} h_n(x(t), \tau_1, \tau_2, \dots, \tau_n) \times \prod_{k=1}^n [x(t - \tau_k) - x(t)] d\tau_k$$

où  $f(x(t))$  est la réponse du circuit pour un signal d'entrée qui aurait une amplitude constante et égale à celle de  $x(t)$  ;  $h_n(x(t), \tau_1, \tau_2, \dots, \tau_n)$  sont les noyaux de Volterra dits « dynamiques » parce qu'ils dépendent non seulement des instant  $\tau_1, \tau_2, \dots, \tau_n$ , mais aussi du signal d'entrée  $x(t)$ .

Aux différents noyaux du domaine temporel correspondent, comme dans le cas des séries de Volterra classiques, des fonctions de transfert multifréquentielles mais dépendant aussi du signal d'entrée  $x(t)$ . Dans un but de simplification la série de Volterra

dynamique est limitée au seul terme du premier ordre, celui-ci étant jugé suffisant pour effectuer les corrections concernant les effets de mémoire d'enveloppe.

D'intéressantes études ont été effectuées sur cette base dans le cadre de modélisations systèmes de modules actifs pour antennes à balayage électronique [32 - 35], l'extraction des données comportant des caractérisations mono porteuse et bi porteuses et la construction des modèles par réseaux d'ondelettes. Des résultats prometteurs ont été donnés par ces travaux, y compris pour les analyses biton à niveau de puissance relativement élevé.

Cet aperçu sur les séries de Volterra et leurs récentes avancées montre quelles ont atteints un stade de maturité. Néanmoins elles sont, avant tout, des outils mathématiques et se prêtent essentiellement à la modélisation de systèmes type « boîte noire » pour lesquels on ne cherche pas à établir de corrélations entre comportements externes et caractéristiques des éléments internes.

Nous allons voir maintenant dans quelle mesure la simulation par équilibrage harmonique peut mieux répondre à ce besoin.

### 5.3 Simulation par équilibrage harmonique

Les simulateurs utilisant la technique de l'équilibrage harmonique sont développés commercialement depuis une bonne douzaine d'années et n'ont cessé d'accroître leurs possibilités. Ils constituent l'outil de prédilection des concepteurs de circuits en raison de l'analyse nodale entre éléments linéaires et éléments non linéaires qui y est pratiquée. Basiquement, la méthode utilisée, consiste à réaliser une partition de circuit en autant de nœuds qu'il y a d'éléments non linéaires et à établir par itération, en chacun de ces nœuds, les composantes spectrales de tension permettant d'équilibrer, selon la loi de Kirchhoff, les courant entre éléments linéaires et non linéaires. L'algorithme de convergence utilisé pour aboutir à cet équilibrage repose sur la méthode de Newton Raphson. Les courants des éléments non linéaires s'expriment temporellement en fonction des tensions et l'équilibrage entre partie linéaire et partie non linéaire s'effectuant fréquemment, l'aller et retour entre domaine temporel et domaine fréquentiel s'opère par utilisation de la transformée de Fourier et de sa transformée inverse et, ceci, autant de fois que la convergence nécessite d'itérations.

Pour une excitation monoton du circuit le traitement d'équilibrage est aisé. Les fréquences sélectionnées sont : la fréquence nulle (polarisation), la fréquence de la source d'excitation monoton et ses harmoniques. Courants et tensions ont des formes d'onde périodiques, de période égale à celle de la source d'excitation. La transformée de Fourier s'effectue aussi sur cette période.

Le cas d'une excitation biton est plus délicat. Les fréquences sur lesquelles portent l'équilibrage sont alors celles résultant des produits de mélange, c'est à dire sont des combinaisons linéaires de la forme  $m.f_1+n.f_2$  avec  $m, n = \dots, -2, -1, 0, 1, 2, \dots$   $f_1$  et  $f_2$  étant les fréquences d'excitation. Le signal produit par l'excitation biton, malgré la répétition périodique de son enveloppe à la fréquence  $f_2-f_1$  n'est généralement pas rigoureusement périodique sauf si  $f_1$  et  $f_2$  vérifient la relation  $q.f_1=r.f_2$ ,  $q$  et  $r$  étant des entiers positifs. Cette particularité constitue une complication pour la procédure de la transformée de Fourier et peut affecter son exactitude. Un autre problème qui résulte aussi de l'usage de la transformée de Fourier est la perte de précision progressivement apportée au cours des itérations de procédure de convergence. Enfin, il importe de remarquer que l'erreur d'équilibrage qui fixe usuellement l'arrêt de la procédure d'itération fixe, aussi la valeur plancher d'intermodulation qui peut être atteinte. Cette valeur plancher, bien que basse, correspond à des cas de fonctionnement que l'on rencontre en pratique.

De ces différentes remarques il ressort clairement que l'équilibrage harmonique est plus apte à l'analyse de l'intermodulation biton à niveau élevé qu'à bas niveau. C'est la raison pour laquelle cette technique de simulation est généralement jugée complémentaire de la technique des séries de Volterra.

Une remarque d'un tout autre ordre doit encore être faite à propos de l'équilibrage harmonique. Elle concerne son inaptitude à traiter un signal d'enveloppe de forme quelconque. C'est une méthode de simulation pour signaux périodiques ou pseudo périodiques. Elle n'est donc pas naturellement apte à traiter les effets de mémoire contrairement aux séries de Volterra. Ce manque semble devoir être surmonté par la technique du « transitoire d'enveloppe », introduite ces dernières années et, en particulier, disponible dans le simulateur Agilent ADS actuel. Cette technique, en couplant traitement temporel d'enveloppe et équilibrage harmonique des composantes hautes fréquences, ouvre beaucoup de perspectives. Il est encore un peu tôt pour émettre une appréciation bien argumentée sur ce sujet.

Au vu des différents points évoqués ci-dessus et compte tenu de l'expérience acquise au laboratoire dans le domaine de la caractérisation des composants discrets, nous nous sommes orientés vers l'utilisation de la méthode de « l'équilibrage harmonique avec le simulateur Agilent ADS. La modélisation d'un circuit utilisable par cette méthode est classique. Les éléments du circuit sont définis par les équations liant les courants et les tensions. Dans le cas d'un transistor, on effectue tout d'abord une extraction du schéma équivalent, puis les valeurs des éléments linéaires qui le composent sont directement injectées dans le simulateur. Par contre pour les éléments non-linéaires on utilise une formulation mathématique liant les courants et les tensions que l'on injecte dans le simulateur.

Ces formulations ont fait l'objet de nombreuses publications. Certaines de ces formulations ont été développées spécialement pour les simulations d'intermodulation [36-38]. Alors que d'autres sont plus spécialement utilisées pour effectuer rapidement des simulations en monoton, ou alors pour effectuer des analyses de bruit.

On peut conclure d'après ces publications que le modèle du générateur de courant de drain doit être décrit en tenant compte des dérivées  $g_{mi} = \frac{\partial I_{DS}}{\partial V_{GSi}}$ ,  $g_{di} = \frac{\partial I_{DS}}{\partial V_{DSi}}$  ainsi que des dérivées croisées.

Quelque soit la formulation choisie, l'ajustement de ses paramètres requiert des mesures effectuées, dans la mesure du possible, pour un cas proche du fonctionnement réel du composant. Les méthodes utilisées sont basées tout d'abord sur une caractérisation statique du composant, puis, sur une caractérisation en régime hyperfréquence petit signal. Ces deux étapes permettent de connaître les éléments extrinsèques du schéma équivalent. Ensuite des mesures pulsées DC et AC sont effectuées afin d'extraire le schéma intrinsèque du transistor [39].

## **6. Conclusion**

Ce chapitre a été consacré à un état des lieux des différents aspects relatifs à l'intermodulation biton des transistors HEMT de puissance pour bande Ka. On a succinctement passé en revue les différentes familles de composants actuellement existantes, les critères d'évaluation de l'intermodulation, l'influence de l'environnement sur l'intermodulation du composant, les bancs de mesure et les principaux outils de simulation. En nous limitant aux enseignements essentiels tirés de cet état des lieux on retiendra :

- Les énormes efforts consentis au cours de la dernière décennie par les concepteurs de composants pour disposer d'une technologie de HEMTs capable de répondre aux besoins de puissance, montée en fréquence et linéarité suscités par le considérable développement des communications.
- Le consensus à peu près général pour reconnaître le profil de transconductance en fonction de la tension grille – source comme paramètre principal de conditionnement de la linéarité.
- La constatation, sinon générale du moins très fréquente, que le fonctionnement en classe AB est le meilleur compromis pour disposer à la fois de puissance, de rendement et de linéarité
- La constatation que les bancs d'intermodulation existants sont en majorité scalaires et surtout dédiés aux mesures en dessous de 5GHz, le domaine de la bande Ka n'ayant été que très peu abordé et jamais avec un dispositif vectoriel.

Tout ceci nous conforte dans l'idée que le développement d'un banc de mesure d'intermodulation biton en bande Ka du type load-pull est particulièrement opportun. Par ailleurs, disposant par notre laboratoire et par nos collaborations industrielles de composants discrets dont nous connaissons très bien la technologie et ayant des outils de caractérisation et de simulation très complets, nous devons être en mesure d'apporter une contribution substantielle à la compréhension des liens entre la technologie des HEMTs très hautes fréquences et leur linéarité.



# Chapitre 2

## Chapitre 2 - Mise en œuvre d'un banc de mesure d'intermodulation biton dans la bande de fréquence 26 – 40 GHz

### **1. Introduction**

Le système envisagé doit permettre la caractérisation précise des transistors sur tranche, en puissance, et en linéarité. Le but visé étant de comprendre les mécanismes de l'intermodulation et de fournir des informations technologiques pour la conception de transistors et des informations de design pour la conception de circuits intégrés hyperfréquences (MMIC) ou de circuits hybrides hyperfréquences (MHMIC).

Les informations que doit fournir le système sont les puissances d'entrée et de sortie, le spectre fréquentiel de sortie, mais également les valeurs des différents courants moyens (courants de grille et de drain), la valeur de l'impédance de charge et enfin le coefficient de réflexion de l'entrée du transistor.

La configuration du banc doit permettre d'obtenir précisément ces informations. Les choix vont porter sur le type de charge que l'on présente au transistor, sur le type de source utilisée pour la génération des signaux d'excitation, sur les circuits d'entrée et de sortie du transistor.

## **2. Choix du système de mesure**

### 2.1 Développement du circuit de sortie

#### 2.1.1 Introduction

Les différents rôles de la partie du banc située en aval du transistor à tester sont d'assurer la polarisation de drain, charger le transistor dans des conditions optimales pour la linéarité, et mesurer la puissance de sortie et le spectre fréquentiel.

#### 2.1.2 Description de la charge

##### 2.1.2.1 Introduction

La charge présentée au transistor ce doit d'être variable afin d'effectuer des études dans des conditions de rendement ou de puissance de sortie optimales ainsi que des études de linéarité en fonction de l'impédance de charge. La charge peut être active ou passive. Dans le cas d'une charge active, les non linéarités qui peuvent être produites par cette dernière sont susceptibles de modifier les résultats. Par contre dans le cas d'une charge passive le principal problème est de diminuer les pertes entre celle-ci et la sortie du transistor afin d'avoir une latitude de réglage de l'impédance la plus importante possible.

La figure 1 montre le circuit de sortie. Un coupleur est placé en sortie du tuner afin d'effectuer une mesure de puissance et d'observer le spectre fréquentiel de sortie. L'ensemble compris entre la sonde de drain et la sortie du tuner présente des pertes. De manière simplifiée nous modéliserons cet ensemble par un atténuateur de valeur  $k_1$  suivis par un tuner idéal. Le coupleur de mesure qui suit est modélisé par un atténuateur de valeur  $k_2$ .

La relation entre la puissance  $P_S$  délivrée par le transistor et la puissance  $P_{MES}$  absorbée par le mesureur de puissance s'écrit :

$$P_S = P_{MES} \cdot \frac{1}{k_2^2} \cdot \frac{1 - |\Gamma_L|^2}{k_1^2 - \frac{|\Gamma_L|^2}{k_1^2}} = P_{MES} \cdot \frac{1}{k_2^2} \cdot K^2 \quad (2-1)$$

avec  $\Gamma_L$ , le coefficient de réflexion vu par la sortie du transistor.

Cette équation nous permet de voir que outre le fait que les pertes  $k_1$  limitent la latitude de réglage de l'impédance de charge  $\Gamma_L$ , elles rendent également la relation entre  $P_S$  et  $P_{MES}$  dépendante du réglage du tuner plans E/H. Pour ces deux raisons, il est primordial de minimiser au maximum les pertes entre la sortie du transistor et le tuner et donc de placer le tuner au plus près de la sonde de sortie.

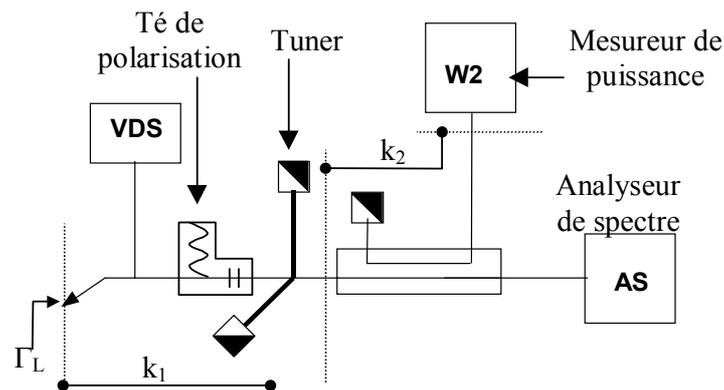


figure 1 - Circuit de sortie du banc d'intermodulation biton

### 2.1.2.2 Mesures petit signal du tuner

Le tuner utilisé est du type plans E/H en structure guide d'onde WR28. La figure 2 montre les impédances réalisables dans le plan d'entrée du tuner à 26 GHz. Ces mesures ont été réalisées à l'aide d'un analyseur de réseaux vectoriel associé à un calibrage en guide d'ondes. La couronne située en périphérie de l'abaque, est liée aux pertes de celui-ci, correspond aux lieux des impédances non couvertes par le tuner. On constate que les coefficients de réflexion maximaux que peut réaliser le tuner ont des valeurs allant de -0.5dB à -1.8dB. Ce type de tuner permet, grâce à sa structure guide, une gamme de réglage de l'impédance importante. L'observation de l'évolution de l'impédance en fonction de la fréquence pour une position donnée du tuner (figure 3) montre que pour

une faible variation de la fréquence (20MHz) correspond une variation importante de l'impédance. L'écart de fréquence entre les deux raies d'excitation doit donc être très largement inférieur à 20 MHz afin que l'impédance présentée au transistor puisse être considérée identique pour les deux raies principales ainsi que pour les raies d'intermodulation.

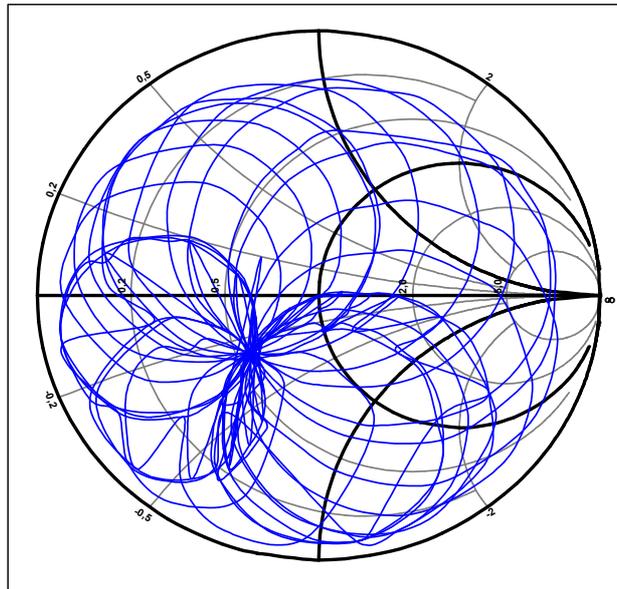


figure 2 - Impédance présentée par le tuner pour différentes positions des plans E/H à 26 GHz

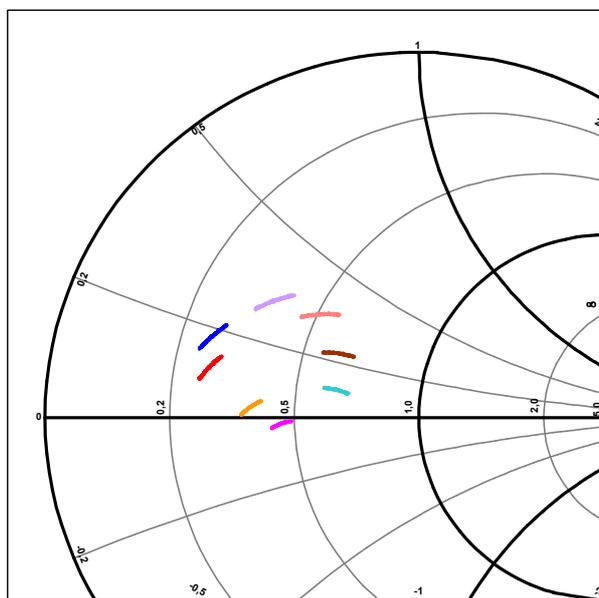


figure 3 – Exemple de variations de l'impédance présentée par le tuner sur 20 MHz autour de 26GHz

### 2.1.3 Choix du type de sonde

Afin d'assurer la connexion entre le circuit de sortie et le transistor ainsi que la polarisation, une sonde coplanaire, un té de polarisation, et une transition coaxial K vers

guide d'onde WR28 doivent être insérés. Une telle cascade présente des pertes de l'ordre de 3dB. La figure 4 montre, dans ces conditions, ce que deviennent les impédances ramenées dans le plan de sortie du transistor pour différentes positions des plans E/H du tuner à 26 GHz. Elles correspondent toutes à des coefficients de réflexion plus faibles que -6dB. Dans ces conditions, ces impédances ne nous permettent pas d'effectuer des mesures optimales sur une grande diversité de transistors.

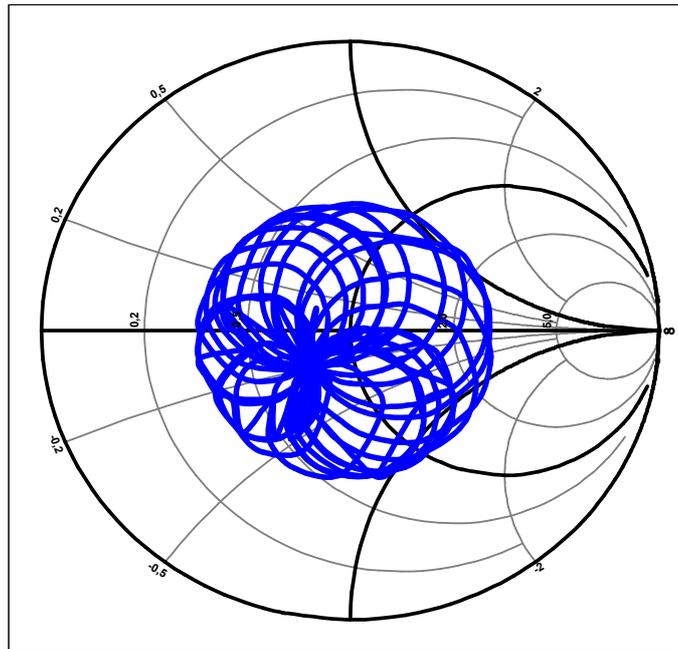


figure 4 - Impédances ramenées dans le plan de sortie du transistor pour différentes positions du tuner à 26 GHz, dans la cas où la sonde coplanaire est suivie par un té de polarisation et une transition coaxiale K vers guide WR28 classique

La solution, afin de diminuer les pertes entre le plan de sortie du transistor et le tuner, a été d'utiliser une sonde coplanaire dont la sortie est directement en structure guide WR28 et qui possède un Té de polarisation intégré. Cette sonde (figure 5) spécifique a été réalisée sur cahier des charges par la société GGB. Elle présente des pertes de 0.77dB à 26GHz (figure 7). Les pertes d'insertion dans la bande 26GHz - 40GHz sont quasiment constantes, puisque comprises entre 0.77dB et 0.68dB. Les lieux d'impédance dans le plan de sortie du transistor pour différentes positions des plans E/H du tuner à 26 GHz, montrent que les coefficients de réflexion maximaux possibles sont compris entre -2dB et -3.5 dB (figure 6).



Figure 5 – Sonde à transition directe coplanaire guide WR28 et té de polarisation intégré

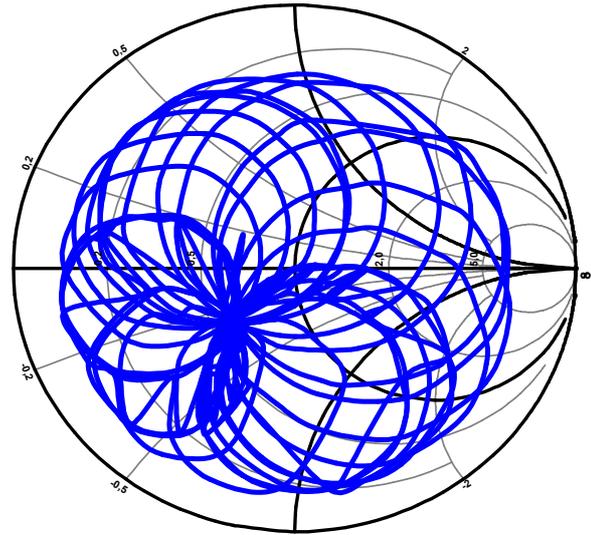


Figure 6 Impédances ramenées dans le plan de sortie du transistor pour différentes positions du tuner à 26 GHz

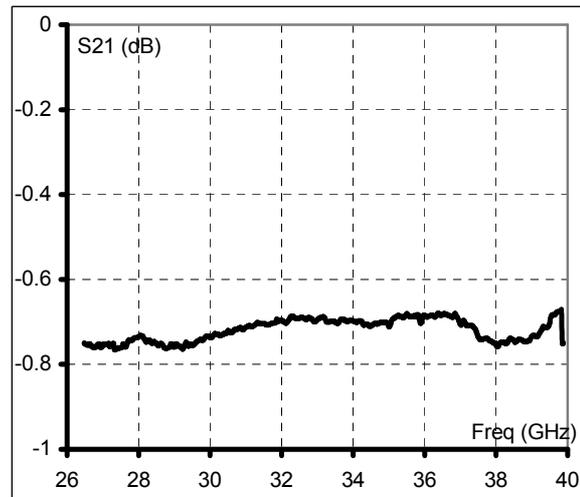
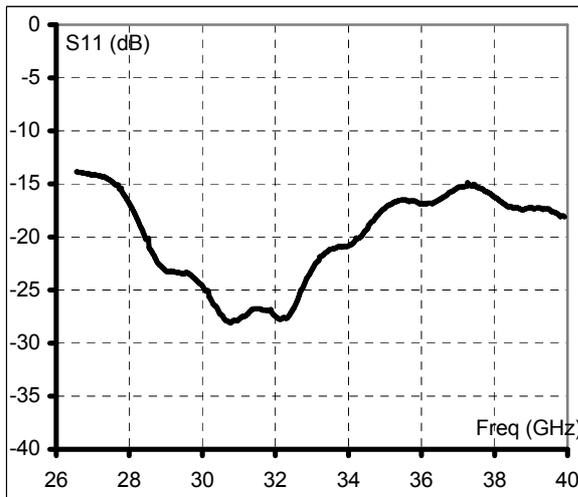


Figure 7 - S11 et S21 de la sonde coplanaire intégrée en guide WR28

Comme nous l'avons vu, la relation entre la puissance absorbée par la charge et la puissance lue sur le wattmètre dépend également des pertes entre la sortie du transistor et le tuner. La figure 8 montre l'évolution du coefficient K (voir équation 2-1) en fonction du coefficient de réflexion de la charge dans le plan de la sonde de sortie ( $\Gamma_L$ ). Il apparaît que pour des coefficients de réflexion inférieurs à -8 dB, K peut être considéré comme constant. Par contre pour des valeurs supérieures, il est impératif de corriger les valeurs lues sur le mesureur de puissance. Dans ce cas il est important de valider la relation

décrite par l'équation (2-1) par des mesures de puissance en sortie de la sonde aval. En effet, cette relation n'est qu'une approximation et ne tient pas compte des éventuelles désadaptations entre le plan de sortie du transistor et le plan d'entrée du tuner. Ces vérifications nous ont montré que la relation est valable pour des coefficients de réflexion présentés au composant inférieurs à  $-3\text{dB}$ .

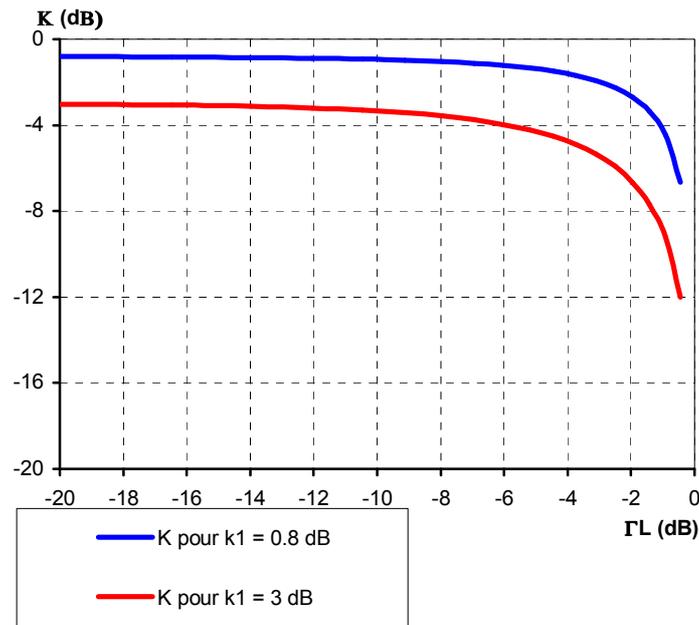


figure 8 - Relation entre le coefficient K et le coefficient de réflexion  $\Gamma_L$

#### 2.1.4 la mesure du spectre fréquentiel de sortie du DUT

La mesure du spectre fréquentiel à la sortie du composant sous test est effectuée par un analyseur de spectre Hewlett Packard 8563. La mise en œuvre de cet analyseur implique de vérifier sa zone de linéarité en fonction du niveau de puissance qui lui est injecté. Pour tester cela nous avons injecté à son entrée un signal d'excitation biton et vérifié à partir de quelle puissance le spectre lu est exempt de raies d'intermodulation. Nous en avons déduit qu'une valeur d'atténuation de 10dB de l'atténuateur d'entrée est optimal afin de garantir un compromis idéal entre linéarité et dynamique de mesure. Cette gamme, comme nous le verrons, est suffisante pour les composants usuels (comme le PPH25  $2 \times 75 \times 0.25 \mu\text{m}^2$ ).

## 2.2 Développement du circuit d'entrée

Le circuit d'entrée a pour rôle la génération des signaux d'excitation ainsi que l'interfaçage avec l'entrée du transistor. Le signal d'excitation doit être de puissance suffisante afin de permettre la mesure de transistors de petits et de grands développements jusqu'à des niveaux proches de la saturation. Sa puissance doit être réglable et quantifiable. La partie amont du banc, en structure guide WR28, est articulée autour d'un analyseur de réseau vectoriel. Celui ci nous permet de mesurer le coefficient de réflexion de l'entrée du transistor et, en remplaçant celui ci par une ligne coplanaire, de connaître la charge présentée en sortie du transistor.

La structure en guide d'ondes du circuit d'entrée a pour conséquence qu'en dehors de la bande de fréquence 26 - 40 GHz l'impédance de source présentée à l'entrée du transistor est très fortement réflexive. Des problèmes d'oscillation du transistor peuvent donc apparaître. Il est, par conséquent, nécessaire d'insérer un atténuateur anti oscillation en structure coaxiale en amont de la sonde d'entrée et du Té de polarisation de grille.

### 2.2.1 La source d'excitation

La source d'excitation doit être capable de générer un signal monoton ou biton. Le signal monoton doit être dépourvu de toute intermodulation même à des niveaux de puissance élevés. Le matériel disponible se composait de deux générateurs synthétisés, d'un coupleur, d'atténuateurs variables et d'un amplificateur à tube à ondes progressives (ATOP).

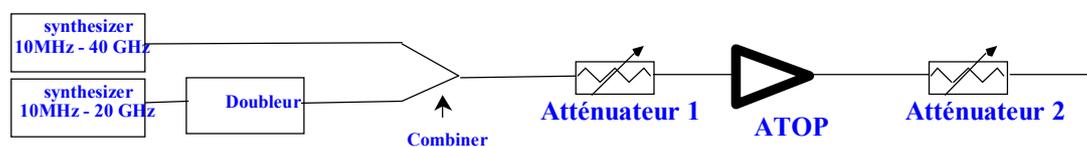


Figure 9 - Circuit de génération du signal d'excitation

Les signaux biton sont générés par des synthétiseurs puis sont additionnés à l'aide d'un coupleur 3dB en structure en guide WR28. Ce coupleur possède une isolation de 40 dB entre les deux voies d'entrée, et exclut toute interaction entre les deux sources et donc toute intermodulation de celles ci. Un atténuateur variable (atténuateur 1), dont le rôle est d'ajuster l'amplitude du signal d'entrée injectée dans l'amplificateur à tubes à ondes

progressives (ATOP), permet d'éviter que celui-ci génère de l'intermodulation. L'ATOP a été caractérisé (figure 10) et présente à la fréquence de 26GHz un gain de 50dB à la puissance de sortie nominale et, une puissance de sortie maximale de 40dBm pour une puissance d'entrée de -10dBm. Après une recherche d'un compromis entre la puissance de sortie et l'IMR<sub>3</sub> par le réglage de l'atténuateur 1 (l'atténuateur 2 étant à sa valeur minimale), le spectre du signal d'excitation obtenu (figure 11) montre qu'à 26GHz et pour un écart de raies de 1MHz, on peut avoir une puissance maximale de 26dBm (soit 23dBm par raie fondamentale) avec des raies d'intermodulation générées par l'ATOP de -40dBm, soit un IMR<sub>3</sub> de 63dBc.

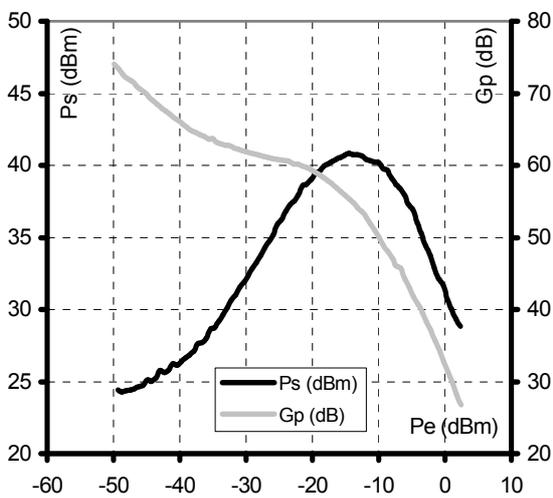


Figure 10 – Courbe de réponse en puissance de l'ATOP à 26 GHz

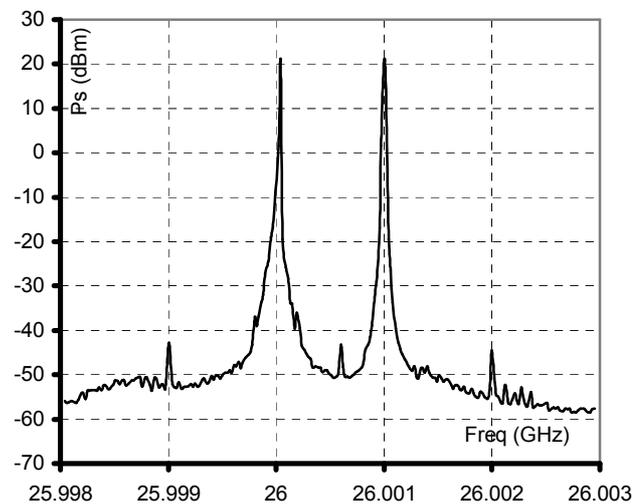


Figure 11 - Spectre fréquentiel du signal fourni par la chaîne d'excitation.

### 2.2.2 l'analyseur de réseaux

L'analyseur de réseaux vectoriel doit permettre de réaliser des mesures dans le plan de la sonde d'entrée et ainsi de connaître le coefficient de réflexion de l'entrée du transistor ( $S'_{11}$ ) en fonctionnement, mais également, en remplaçant le transistor par une ligne coplanaire de longueur connue, de connaître l'impédance de charge présentée au transistor.

L'analyseur de réseau utilisé est le Wiltron 360B. Il effectue le traitement numérique des mesures après que le convertisseur de fréquence (WILTRON 3630) ait réalisé un abaissement de fréquence à 83kHz 1/3. L'avantage majeur de ce système réside

dans la possibilité de pouvoir choisir le type de boucle à verrouillage de phase : standard ou 10MHz (dit mode « SetOn »).

Le mode standard nécessite qu'un niveau minimum de puissance soit envoyé sur une des deux références (a1 ou a2) du test-set (constitué du convertisseur de fréquence et du pont de réflectométrie) pour permettre le verrouillage de phase. Ce mode de mesure limite la dynamique de mesure de -40 à -10 dBm à l'entrée du convertisseur de fréquence.

L'utilisation du mode SetOn permet un gain de dynamique au niveau du convertisseur. En effet, par ce mode de verrouillage, le niveau minimum passe de -40 dBm à -55 dBm à l'entrée du convertisseur de fréquence. L'inconvénient de ce mode réside dans l'obtention de mesures légèrement plus bruitées en comparaison du mode standard, ce qui nous oblige à moyenner davantage. Cependant comme nous effectuons les mesures à une seule fréquence, l'augmentation du temps de mesure ne nous pénalise pas puisqu'il reste inférieur à 2 secondes.

### ***2.2.3 le convertisseur de fréquence***

Le convertisseur de fréquence que nous utilisons est le Wiltron 3630. Il est composé de quatre accès en connecteur K qui permettent la détermination des paramètres de répartition. Les différents mélanges abaissent la fréquence jusque 83kHz 1/3. Les signaux obtenus sont ensuite envoyés à l'analyseur de réseaux pour le traitement numérique. Nous avons vérifié la plage de linéarité de ce convertisseur en mesurant les paramètres de répartition de différents éléments passifs à l'aide du pont de réflectométrie avec différents niveaux de puissance. La zone de linéarité a été définie entre -55dBm et -10dBm (mesurée avec le 10MHz externe). Il est primordial, afin d'obtenir des mesures de qualité, de toujours rester dans la zone linéaire des mélangeurs. C'est pourquoi le choix des coupleurs constituant le pont réflectométrique est essentiel.

### ***2.2.4 le pont réflectométrique***

Le pont réflectométrique, lors de la conception du banc, doit répondre aux deux conditions interdépendantes:

- rester toujours dans la zone de linéarité des mélangeurs du convertisseur de fréquence
- permettre la mesure de composants allant de  $50\mu\text{m}$  à plus d'un millimètre de développement total de grille

Une étude sur les niveaux de puissance nécessaires et suffisants afin de réaliser ces conditions, a permis de montrer que la valeur optimale de couplage des coupleurs devait être de 40dB. Etant donné qu'il n'existe pas sur le marché de coupleurs en câble coaxial ayant un couplage de 40dB, le choix fut vite effectué en faveur de structures en guide d'ondes. Il est intéressant de noter que les coupleurs en guide ont un coût d'achat nettement moins élevé que ceux en coaxial et ne sont pas limités en puissance, ce qui est un avantage supplémentaire pour notre application.

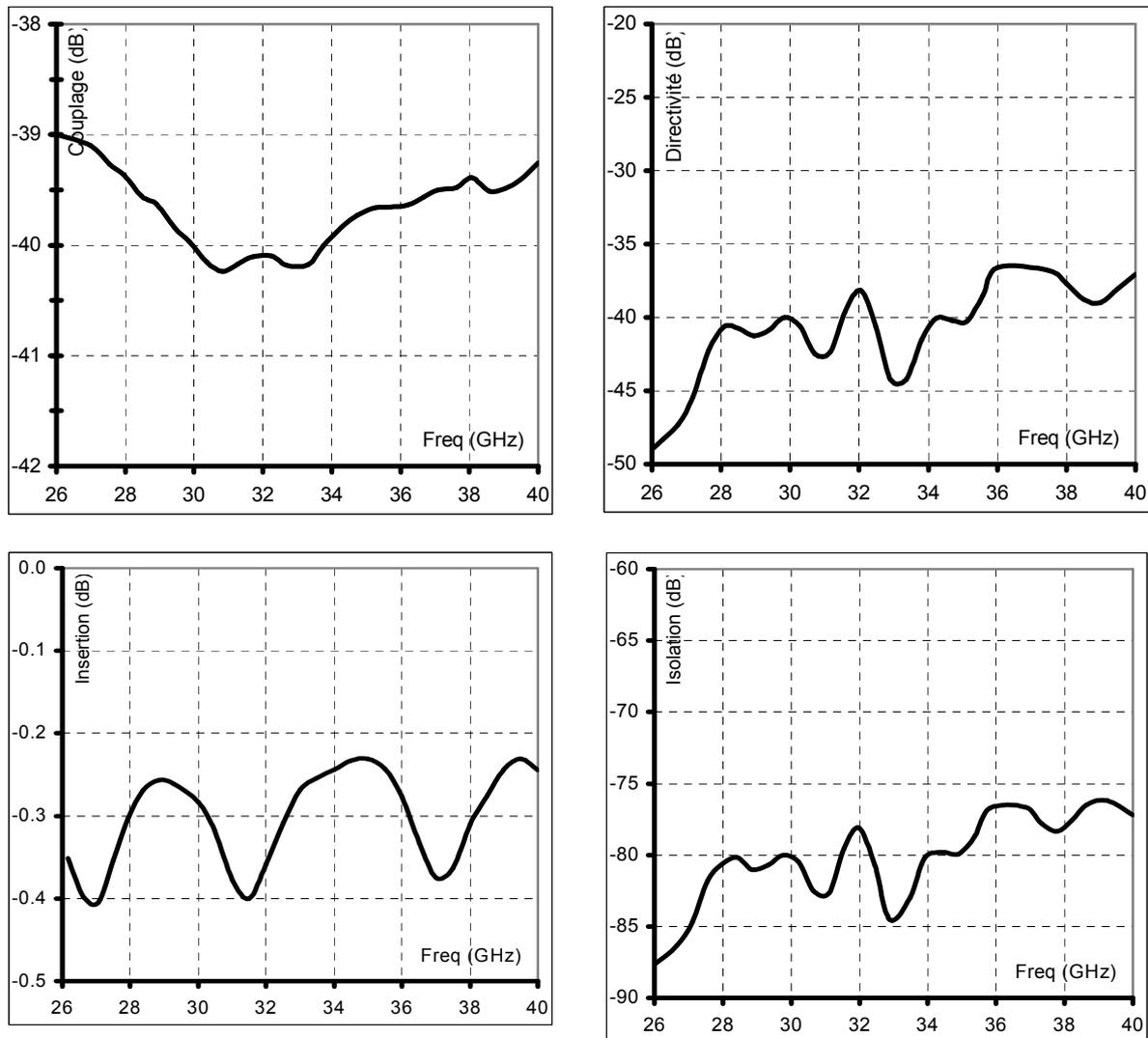


Figure 12 - Evolution des principaux paramètres de l'un des coupleurs 40dB utilisé pour le pont réflectométrique

Nous avons enfin opté pour une cascade de deux coupleurs avec 3 ports utilisés, le quatrième étant fermé sur  $50\Omega$ . En effet, l'expérience de l'équipe en matière de mesure de puissance sur des bancs manuels a montré que les coupleurs 4 ports entraînent des perturbations, liées au coefficient de réflexion des mélangeurs du 3630, au niveau des entrées et donc nuisent à la qualité des mesures.

Les coupleurs que nous utilisons sont en guide d'ondes WR28 et présentent dans toute la plage de fréquence des directivités supérieures à 40dB, des pertes d'insertion de l'ordre de 0,3dB et des coefficients de réflexion de 30 dB (figure 12)

## 2.3 Séquence de calibrage du banc

La séquence de calibrage du banc (figure 13) se décompose en trois étapes : l'étalonnage de la puissance injectée en entrée du transistor, le calibrage vectoriel de l'analyseur de réseau dans le plan d'entrée du composant, et le calibrage de la puissance absorbée par la charge.

### 2.3.1 L'étalonnage de la puissance injectée

La puissance injectée est déterminée à partir du wattmètre W1. Pour effectuer son calibrage on déconnecte la sonde d'entrée que l'on remplace par un wattmètre et on relève la relation entre la puissance lue sur ce wattmètre et la puissance lue sur le wattmètre W1. La sonde amont ayant 0,3dB de perte à 26GHz, celles-ci sont prises en compte dans l'évaluation finale de la puissance injectée.

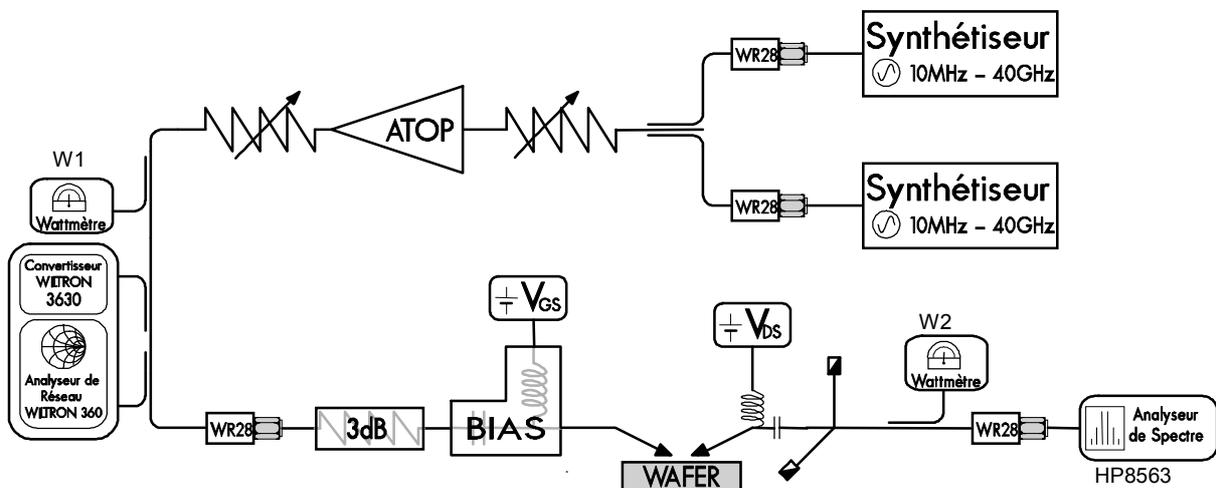


Figure 13 - Schéma du banc de mesure biton dans la bande 26-40GHz

### ***2.3.2 Calibrage de l'analyseur de réseaux***

Le calibrage de l'analyseur de réseaux est de type 1 port. Il est effectué dans le plan de la sonde d'entrée. Les étalons en structure coplanaire utilisés sont : un court circuit, un circuit ouvert, et une charge adaptée. Lors des mesures, ce calibrage permet la détermination du coefficient de réflexion  $S'_{11}$  du transistor. Il est aussi utilisé pour remonter au coefficient de réflexion de la charge vue par le composant sous test, cette mesure s'opérant en remplaçant ce dernier par un élément de ligne  $50\Omega$  dont la longueur ( $200\mu\text{m}$ ) est défalquée lors de la procédure d'extraction.

### ***2.3.3 Etalonnage de la puissance de sortie***

Pour cet étalonnage, les pointes coplanaires amont et aval sont réunies par un élément de ligne  $50\Omega$  très court (thru), et l'adaptateur plans E/H est réglé de manière à présenter une charge adaptée. La vérification de ce réglage s'effectue à l'aide de l'analyseur de réseaux, qui doit voir une charge adaptée, ainsi qu'à l'aide du wattmètre W2, pour lequel une charge adaptée correspond à un maximum de puissance. Dans ces conditions la puissance injectée évaluée par le wattmètre W1 se confond avec la puissance absorbée par la charge. Le relevé des indications du wattmètre de contrôle d'injection W1 et du wattmètre W2 permet alors d'établir la relation entre la puissance au niveau des pointes coplanaires et la puissance lue sur W2.

### ***2.3.4 Etalonnage de l'analyseur de spectre***

On ne réalise pas véritablement d'étalonnage en valeur absolue des puissances de raies lues sur l'écran de l'analyseur de spectre. On opère simplement, au cours des mesures du composant sous test, une correction de cohérence basée sur le fait que la puissance absorbée dans la charge, correspond approximativement aux raies des deux porteuses observées sur l'analyseur de spectre.

## 2.4 Conclusion sur les caractéristiques du banc

En matière de puissance maximum disponible à l'entrée du composant à tester, on dispose de 30dBm en configuration monoton, la limitation étant le Té de polarisation de grille car la puissance maximale que l'on peut lui injecter est limitée à un peu plus de 1W. En configuration biton, on dispose de 17 dBm par raie dans le plan de la sonde d'entrée, soit 20dBm au total, la limitation étant due à la linéarité de l'ATOP de préamplification.

Pour chaque point de mesure, les grandeurs relevées sont:

- la puissance incidente arrivant sur le composant  $P_{inj}$
- la puissance totale absorbée par la charge  $P_{Sabs}$
- les puissances relatives aux différentes composantes spectrales de fréquence  $f_1, f_2, 2f_1-f_2, 2f_2-f_1, 3f_1-2f_2, 3f_2-2f_1\dots$
- Le coefficient de réflexion présenté par l'entrée du composant  $S'_{11}$
- Le coefficient de réflexion présenté par l'impédance de charge du composant  $\Gamma_L$
- Les tensions et courants des alimentations de grille et de drain.

De l'exploitation de ces grandeurs relevées, on déduit:

- la puissance absorbée dans l'entrée du composant sous test  $P_{eabs}$
- le gain en puissance du composant  $G_p$
- le rendement en puissance ajoutée  $\eta_{PAE}$
- les rapports d'intermodulation biton

## 3. Les premières mesures

### 3.1 Choix du composant

Ces mesures ont été effectuées à 26 GHz sur des composants pseudomorphiques double fossé de grille à deux plans de dopages  $2 \times 75 \times 0.25 \mu\text{m}^2$  réalisés par UMS. Ils présentent, grâce à une topologie optimisée, des tensions de claquage élevées en diode et en transistor à canal ouvert.

### 3.1.1 Caractéristiques statiques

La figure 14 nous montre le réseau  $I_{DS}(V_{DS}, V_{GS})$ . Le courant maximum est de 500mA/mm à  $V_{GS}=0.6V$ . Les tensions de pincement et de déchet sont respectivement, de -1V et 1V. La transconductance extrinsèque maximale est de 550mS/mm à  $V_{DS}=2V$ .

La caractéristique du courant de grille (figure 15) montre que nous pouvons polariser le transistor en classe A jusqu'à une tension  $V_{DS}$  de 8V.

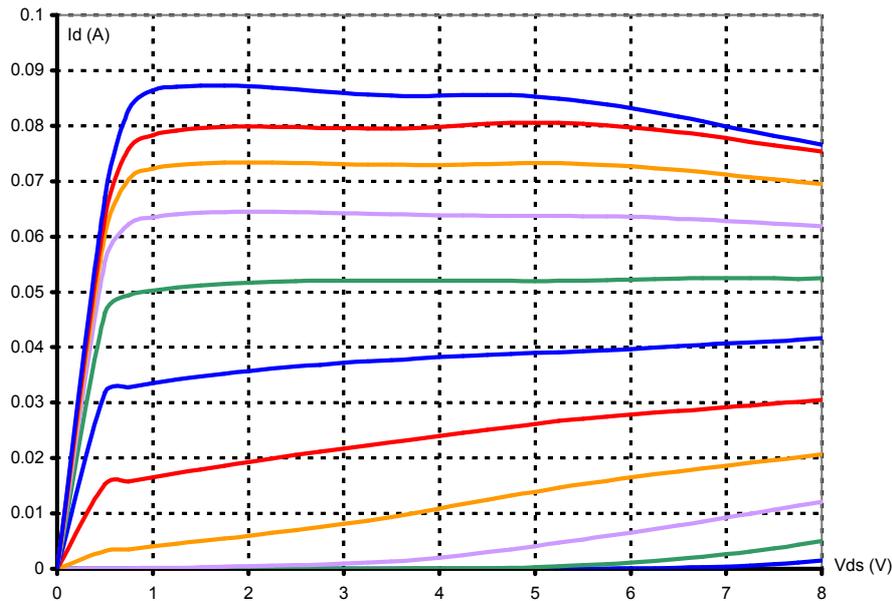


Figure 14 - Réseau de caractéristique  $I_{DS}(V_{GS}, V_{DS})$  du composant PPH25 ( $2 \times 75 \times 0,25 \mu m^2$ ),  $V_{GS}$  variant de -1V à 1V par pas de 0,2V

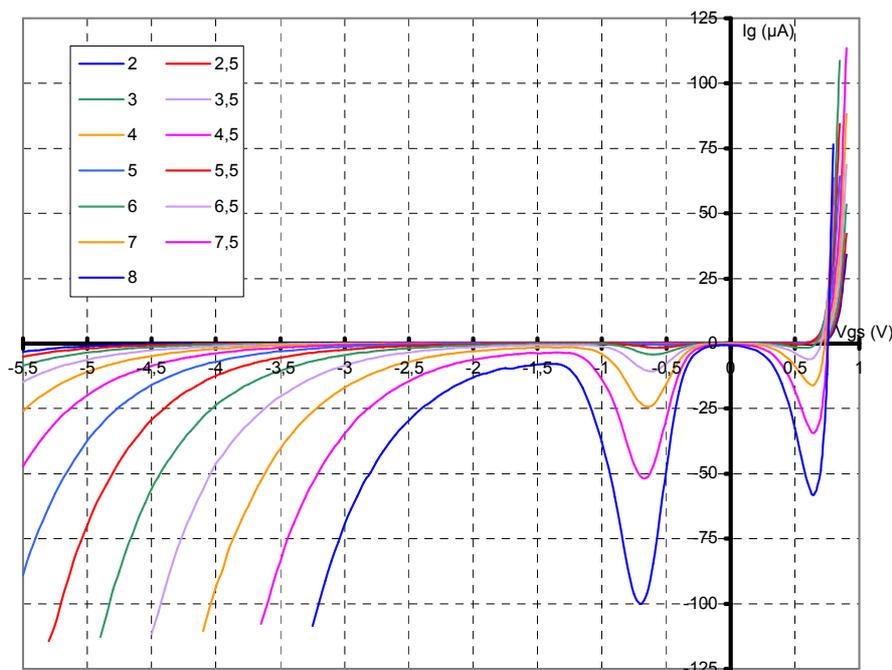


Figure 15 - Réseau de caractéristique du courant de grille  $I_G(V_{GS}, V_{DS})$  du composant PPH25,  $V_{DS}$  variant de 2 à 8V

Nous choisissons un point de polarisation correspondant à un fonctionnement en classe AB ( $V_{DS}=5V$  et  $V_{GS}=-0.2V$ ). Ce point de polarisation nous servira de repère pour étudier l'influence sur les résultats de puissance et d'intermodulation des tensions de polarisation  $V_{GS}$  et  $V_{DS}$ . On fixera tout d'abord  $V_{DS}$  à 5V et on fera varier la tension  $V_{GS}$ . Ensuite on fixera  $V_{GS}$  à -0.2V et on fera varier la tension  $V_{DS}$ .

### 3.1.2 Caractéristiques hyperfréquences petit signal

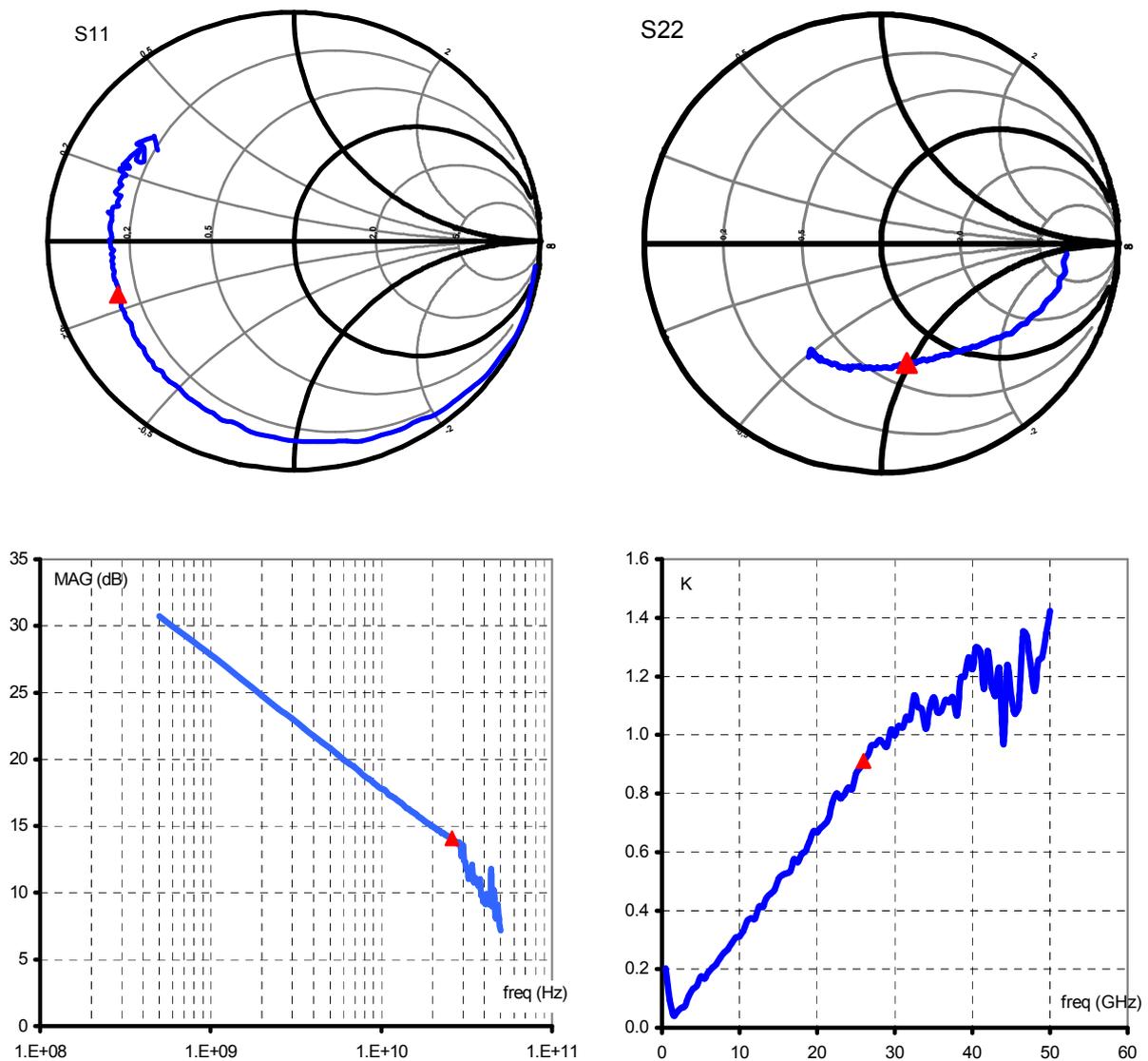


Figure 16 -  $S_{11}$ ,  $S_{22}$ , coefficient de stabilité  $K$ , et Gain maximum disponible ou stable (MAG ou MSG) du PPH25 ( $2 \times 75 \times 0.25 \mu m^2$ ) (marqueur placé à  $f=26GHz$ )

La mesure des paramètres de répartition ( $S_{ij}$ ), au point de fonctionnement choisi précédemment, nous permet d'estimer le gain linéaire du transistor ainsi que l'impédance

de charge petit signal correspondante. Cette mesure nous permet également de nous renseigner sur la stabilité du transistor. Pour la fréquence de 26GHz à laquelle nous allons effectuer l'étude en puissance nous constatons que le transistor n'est pas inconditionnellement stable et que son gain maximum disponible (MSG) est de 14dB (figure 16). Par ailleurs, l'impédance de charge correspondante est approximativement  $Z_L=35+j40\Omega$ .

### 3.2 mesures en excitation monotone

Dans une première étape, le transistor n'étant pas en place, on ajuste le tuner de façon à ce qu'il présente une charge  $Z_L$  équivalente proche du  $S_{22}^*$ . Ceci nous permet de positionner les plans E/H du tuner dans une zone proche de l'impédance optimale pour la puissance. La recherche du point optimal nécessite d'ajuster le tuner avec les sondes posées sur le transistor. Cette opération est particulièrement délicate (structure rigide lié aux guides d'ondes) car les vibrations, lorsque l'on touche le tuner, peuvent légèrement déplacer les sondes et détériorer celles-ci et le transistor.

L'impédance de charge est ajustée pour des niveaux de puissance proches de la compression, ensuite, cette impédance est maintenue constante et les mesures sont effectuées pour différents niveaux de puissance. En ce qui concerne le PPH25, il n'y a pratiquement pas d'évolution de l'impédance de charge optimale entre les conditions petit et grand signal sur toute la dynamique de puissance tant que la compression reste modérée (1dB).

La figure 17 présente les résultats typiques obtenus à 26GHz. Le gain linéaire est de 10,4dB, la puissance de sortie au point de compression est de 14dBm la puissance maximale est de 16,9 dBm (325mW/mm) pour un courant de grille de 1mA/mm. Cette limitation à été imposée afin d'éviter une évolution du transistor en cours de mesure afin que l'on puisse effectuer des comparaisons à différentes conditions de fonctionnement (polarisation ou impédance de charge). L'expansion du gain est due à un phénomène d'auto polarisation classique en classe AB. Celui-ci déplace le fonctionnement vers une zone du réseau de caractéristiques du transistor où le courant et le gain sont plus importants.

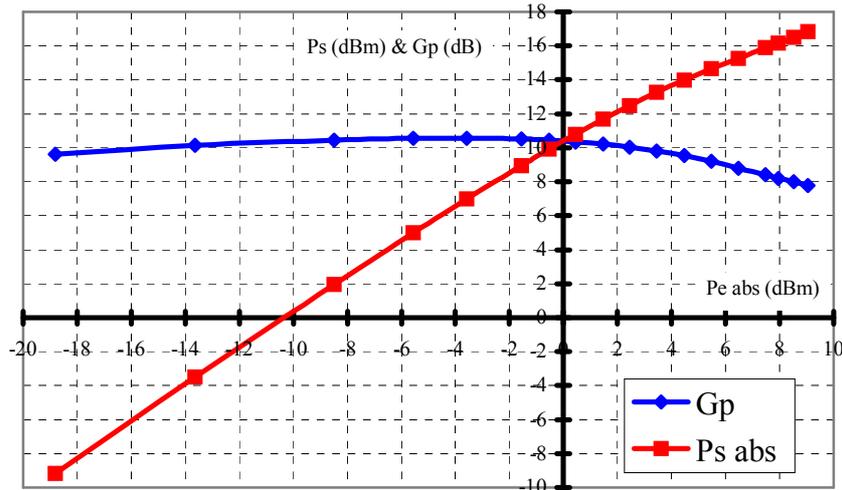


Figure 17 - Mesures en puissance du PPH25 ( $2 \times 75 \times 0.25 \mu\text{m}^2$ ) pour une source monoton à 26GHz, avec  $V_{DS}=5V$  et  $V_{GS}=-0.2V$  ( $Z_L=27+j20\Omega$ )

### 3.3 mesures en excitation biton

Les mesures en excitation biton sont réalisées dans les mêmes conditions que pour l'excitation monoton. La polarisation et la charge présentée au transistor sont identiques. Le signal d'excitation est centré sur 26GHz, l'intervalle de fréquence entre les deux signaux est de 1MHz. L'impédance de charge est toujours optimale pour la puissance.

La figure 18 présente l'évolution de la puissance de sortie totale lue au wattmètre en fonction de la puissance totale absorbée par l'entrée du transistor. Le gain linéaire est de 10,1dB, la puissance de sortie totale au point de compression est de 7dBm, et la puissance maximale de sortie est de 11dBm. On remarque que le gain linéaire est identique par rapport aux mesures en excitation monoton, par contre on constate un recul de 7dB de la puissance de sortie au point de compression, ainsi qu'un recul de 6dB de la puissance de sortie maximale. Ces résultats ne sont pas en adéquation avec ce qui est usuellement rencontré dans la littérature. Cependant il faut noter que la plupart des résultats concernent des fréquences beaucoup plus basses. Ce point sera détaillé plus loin.

Les résultats de puissance pour les deux raies principales ainsi que pour les raies d'intermodulation d'ordre trois en fonction de la puissance totale absorbée par l'entrée du transistor (figure 19), montrent que le transistor possède malgré tout d'excellentes performances en terme de linéarité, puisque le rapport d'intermodulation d'ordre trois ( $\text{IMR}_3$ ) reste toujours supérieur à 35dBc. La pente théorique de l'évolution des raies

d'intermodulation en fonction de la puissance d'entrée est de 3dB/dB. Les résultats de mesure montrent une pente de 1,9dB/dB. Ce point sera également détaillé ultérieurement.

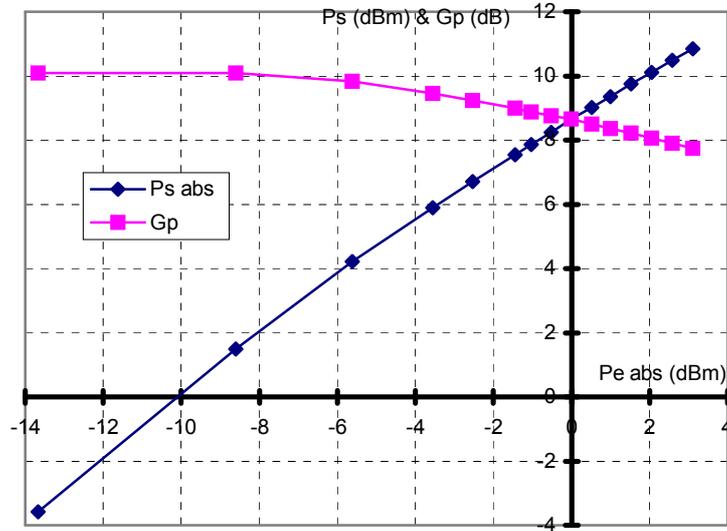


Figure 18 - Mesure en puissance du PPH25 ( $2 \times 75 \times 0.25 \mu\text{m}^2$ ) pour un source biton à  $26 \text{GHz}$ ,  $\Delta f = 1 \text{MHz}$ , avec  $V_{DS} = 5 \text{V}$  et  $V_{GS} = -0.2 \text{V}$  ( $Z_L = 27 + j20 \Omega$ )

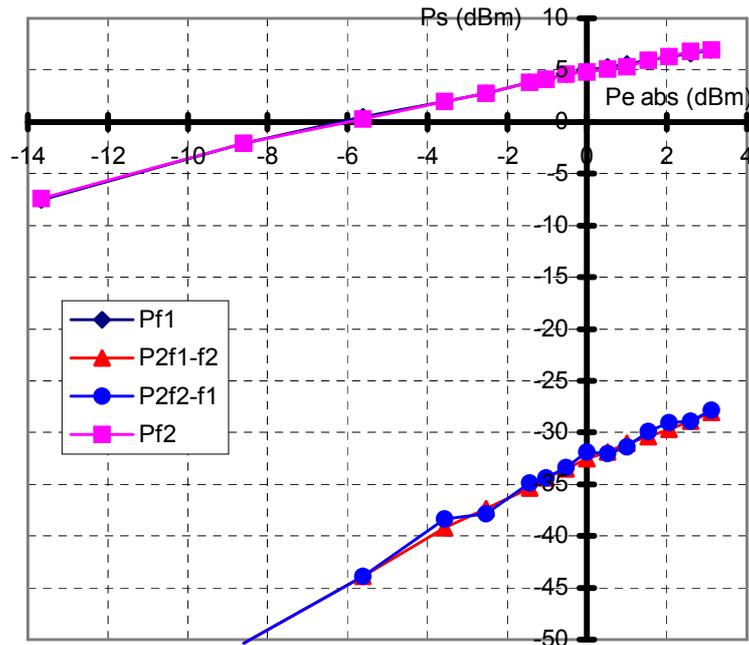


Figure 19 - Mesure en puissance du PPH25 ( $2 \times 75 \times 0.25 \mu\text{m}^2$ ) pour chaque composante fréquentielle en excitation biton à  $26 \text{GHz}$ ,  $\Delta f = 1 \text{MHz}$ , avec  $V_{DS} = 5 \text{V}$  et  $V_{GS} = -0.2 \text{V}$  ( $Z_L = 27 + j20 \Omega$ )

Des mesures sur différents composants d'épitaxies, de designs et topologies différentes ont montré les mêmes tendances. Celles-ci peuvent être présentées comme suit :

- un fort recul du point de compression en biton par rapport au monoton

- des résultats en linéarité supérieurs à ceux indiqués par le fabricant (UMS)
- une pente de l'évolution des raies d'intermodulation toujours proche de 2dB/dB au lieu des 3dB/dB théoriques.

Ces comportements seront amplement expliqués dans les points suivants

### 3.4 Analyse des limitations

Le recul de la compression et de la saturation du fonctionnement biton par rapport au fonctionnement monoton est un phénomène fréquemment observé. Son explication, comme on va le démontrer plus loin, réside dans un effet d'enveloppe. Il n'y a donc rien de surprenant qualitativement dans les présentes mesures, c'est quantitativement qu'il y a problème. Un recul de 7dB est, en effet, particulièrement élevé et la pente de l'évolution des raies d'intermodulation proche de 2dB/dB suggère l'existence d'un problème lié au composant ou au banc de mesure. D'autres composants ont été mesurés et ont toujours conduit à des résultats semblables, donc les investigations doivent se tourner vers la validité du banc de mesure.

#### 3.4.1 Etude du recul du point de compression

Afin d'expliquer le recul du point de compression, nous effectuons des simulations à l'aide du logiciel MDS de la société Agilent. Le principe de la simulation est le suivant, nous appliquons un signal, soit monoton, soit biton à l'entrée d'un transistor, et nous observons le signal de sortie correspondant. Le modèle de transistor utilisé (figure 20) est très simple puisque le seul élément considéré non linéaire est le générateur de courant de drain. Les autres éléments constituant le schéma équivalent sont pris constants et déterminés à l'aide de mesures de paramètres S par une méthode classique [1].

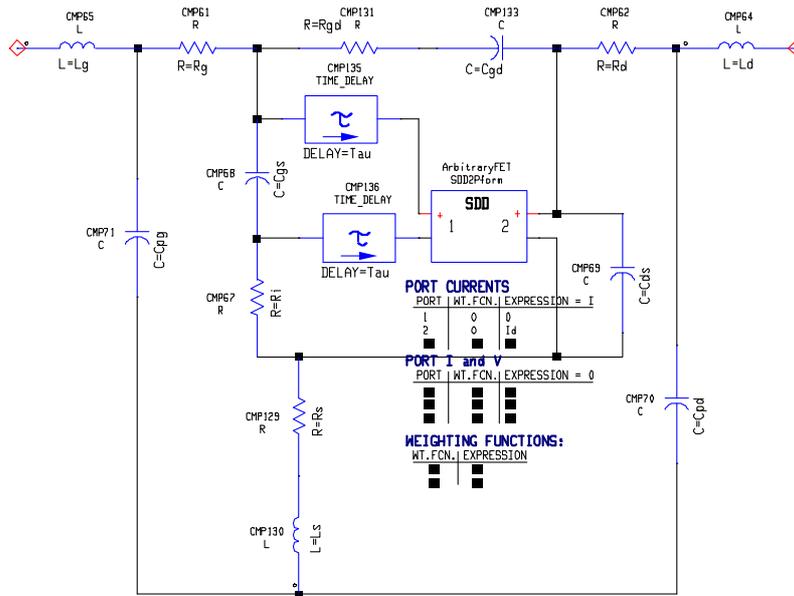


Figure 20 - Schéma électrique équivalent du transistor mesuré en grand signal

La simulation est réalisée avec la procédure d'analyse transitoire. La fréquence de fonctionnement est de 26GHz, et l'écart entre les deux raies est de 10MHz au lieu du 1MHz expérimental afin de diminuer les temps de calcul. La figure 21 montre respectivement, l'évolution du signal d'entrée pour une source monoton ou biton de même puissance totale, et l'évolution correspondante du signal en sortie du transistor pour les deux modes d'excitation. La charge présentée au transistor est identique pour les deux simulations afin d'être en accord avec les mesures. On constate que pour une source biton, la compression du signal de sortie se produit dès que l'enveloppe de celui ci atteint sa valeur maximale, alors que le signal monoton ne subit quasiment pas de compression. Cette différence de compression entre les deux types d'excitation est étroitement liée à leurs enveloppes : constante pour le monoton et à modulation totale pour le biton. A niveau identique de puissance d'entrée la valeur crête d'enveloppe du biton est largement supérieure à celle du monoton. De ce fait, en sortie l'écrêtage par la source de polarisation se produit beaucoup plus vite en biton qu'en monoton. Une compression prématurée pour une excitation biton est donc tout a fait normale, et selon les transistors, le recul du point de compression donné par cette simulation est de 1,5 à 2,5 dB.

Cette simulation permet d'expliquer un recul de compression de l'excitation biton par rapport au monoton, mais d'une valeur de quelques dB au lieu des 7dB trouvés expérimentalement. Pour cela nous nous sommes tourné vers une autre explication liée au

niveau de bruit important de l'amplificateur à tube à ondes progressives, comme nous allons le démontrer dans ce qui suit.

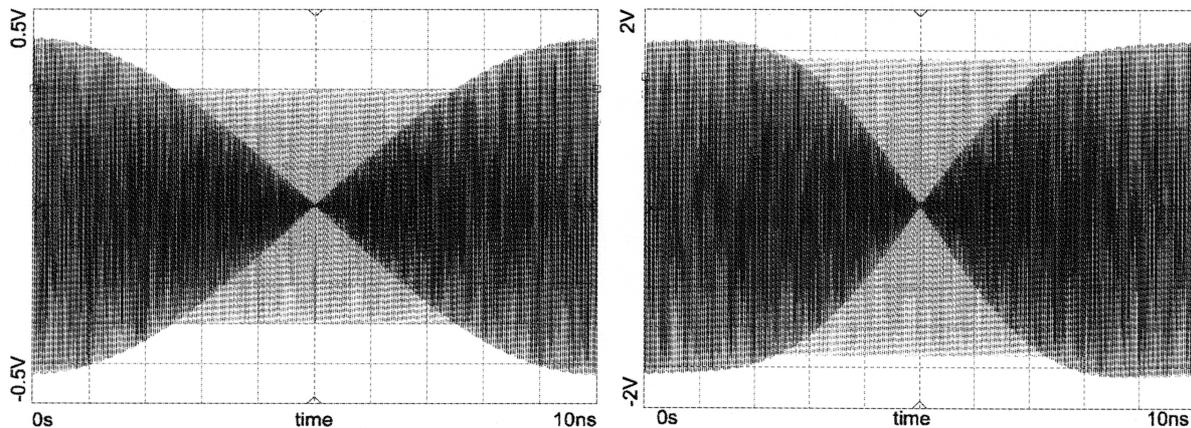


Figure 21 - Signaux en entrée et en sortie du transistor pour un source monoton (gris) et biton (noir)

### 3.4.2 Etude de l'influence du bruit de l'ATOP

La seule différence de configuration du banc entre des mesures avec une excitation monoton et des mesures avec une excitation biton réside dans le réglage de l'atténuateur situé en amont de l'ATOP. Cet atténuateur est, dans une configuration monoton, complètement ouvert, la limitation de puissance est alors effectuée à l'aide de l'atténuateur situé en aval de l'ATOP. Par contre, en configuration de mesure biton, l'atténuateur situé en amont de l'ATOP est ajusté afin que l'amplificateur ne génère pas de raies d'intermodulation et l'atténuateur aval est ouvert afin de disposer d'une puissance suffisante pour comprimer le transistor.

Le niveau de bruit généré par l'ATOP sur la totalité de la bande de fréquence 26 - 40 GHz est de 5 à 6 dBm. Les mesures de la puissance injectée en entrée du transistor et de la puissance de sortie absorbée par la charge correspondent alors à la somme de la puissance du signal utile et de la puissance du bruit ce qui entâche d'erreur le résultat de façon conséquente.

Nous avons donc effectué une simulation complémentaire à l'aide du logiciel système Omnisys de la société Agilent dans le but de mieux comprendre les effets du bruit généré par l'ATOP sur le comportement du transistor et ses répercussions sur les mesures des transistors, et sur les Wattmètres d'entrée et de sortie. Le schéma du dispositif à simuler est constitué d'une source sinusoïdale et d'une source de bruit de type

« noise ». Ces deux signaux sont ajoutés et sont injectés en entrée d'un amplificateur non linéaire. Cet amplificateur est composé d'un élément non linéaire de type GCOMP2 (la non linéarité est définie par la compression du gain). Des mesureurs de puissance (SIGPWR) sont également placés en entrée et en sortie de l'amplificateur. Nous réalisons successivement deux simulations, la première en désactivant la source de bruit et la seconde en l'activant. Les résultats de simulation, présentés figure 22 montrent une compression prématurée lorsque le signal d'entrée est composé d'une source de puissance et d'une source de bruit. Une analyse plus fine est réalisée en dissociant au niveau des deux mesureurs de puissance la puissance du bruit de la puissance de la sinusoïde. En entrée, l'écart de puissance entre le bruit et la sinusoïde est de 4dB alors qu'en sortie cet écart est de 2dB. Cette différence est due à la bande passante de l'amplificateur qui élimine une partie du bruit (hors bande). Cependant la totalité de la puissance de bruit excite l'amplificateur et provoque la compression prématurée de celui ci. C'est ce qui se passe expérimentalement.

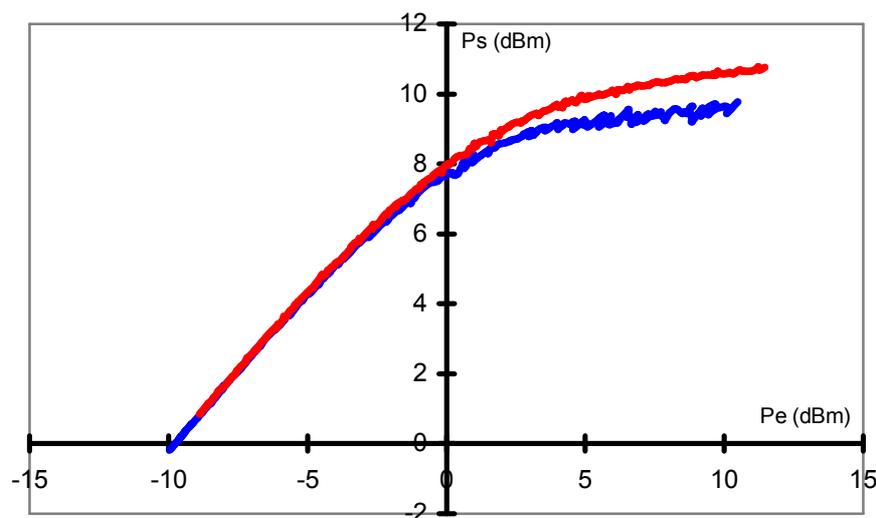


Figure 22 – Résultat de simulation de la réponse en puissance d'un amplificateur excité par un signal sinusoïdal pur (rouge) et un signal sinusoïdal accompagné de bruit (bleu)

### 3.4.3 Conclusion

Ces deux simulations nous ont renseigné sur l'origine de la compression prématurée du gain lorsque l'excitation est du type biton. L'utilisation d'un seul ATOP pour l'amplification d'un signal biton semble être impossible, la marge de manœuvre étant étroitement limitée soit par son intermodulation soit par son plancher de bruit. C'est pourquoi nous avons ensuite décidé de remplacer l'ATOP par deux amplificateurs MMIC

de puissance mis à notre disposition par la société UMS dans le cadre d'une étude de l'intermodulation 2 tons en bande Ka sur des transistors PHEMT de cette même société.

#### 4. Amélioration du système de mesure

##### 4.1 mise en œuvre d'amplificateurs MMIC

Nous avons remplacé l'amplificateur à tube à ondes progressives par deux amplificateurs état solide, chacun étant constitué par la mise en cascade dans le même boîtier d'une puce moyenne puissance CHA3093 et d'une puce de forte puissance (500mW) CHA 5091 fournies par UMS (tableau 1).

CHA 3093		CHA5091	
Bande passante	20 –40 GHz	Bande passante	22 - 30 GHz
Puissance de sortie	23 dBm (3 dB compression)	Puissance de sortie	27 dBm (3dB compression)
Gain	22 dB $\pm$ 1 dB	Gain	10 dB $\pm$ 0,5 dB
Courant DC	300 mA @ 3,5 V	Courant DC	1,2 A @ 3,5 V

Tableau 1 - caractéristiques principales des MMICs de préamplification

##### 4.1.1 Le montage des MMICs

La mise en boîtier de ces MMICs a été effectuée au laboratoire. La cellule utilisée est réalisée sur une structure constituée de trois parties (figure 23) : un insert en technologie microruban et deux demi-boîtiers avec terminaisons en technologie coaxiale par connecteurs K. Les deux MMICs sont collés sur l'insert, les connexions avec les demi boîtiers d'entrée et de sortie sont réalisées avec des fils d'or de 10 $\mu$ m de diamètre. La connexion des plots de polarisation des MMICs aux éléments du circuit d'alimentation de la cellule est réalisée avec des fils d'or de 25 $\mu$ m de diamètre. L'utilisation de fils d'or de diamètre inférieur entraîne la fusion de ceux-ci ou des problèmes de fonctionnement lorsqu'on applique la polarisation nominale ( $V_D= 3.5V$ ,  $I_D=300mA$ ). Des précautions ont été prises afin d'éviter les problèmes d'oscillation de ces différents circuits.

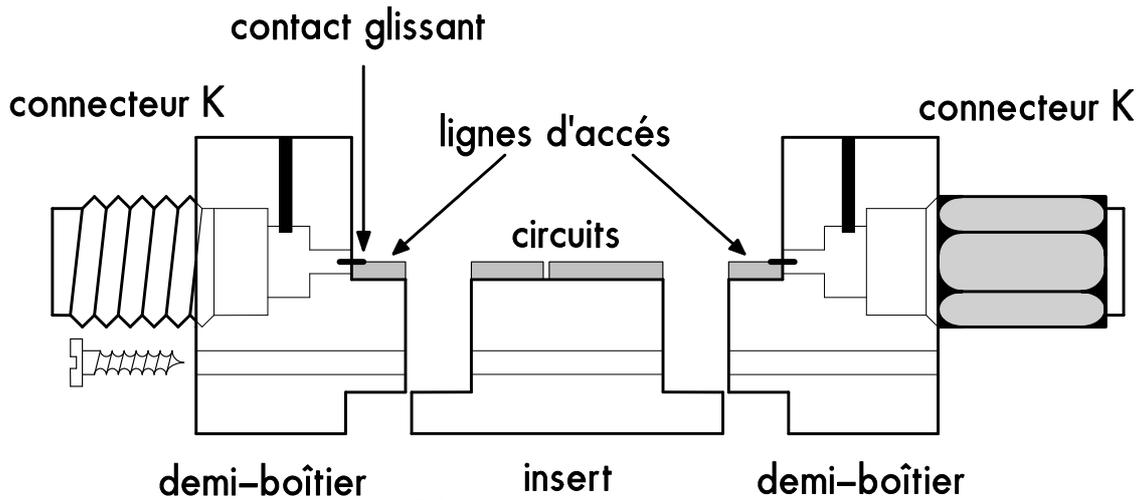


Figure 23 - Cellule de montage des amplificateurs MMIC d'UMS

#### 4.1.2 Performances des amplificateurs MMIC

Les mesures en puissance des deux cascades CHA3093 et CHA5091 ont été effectuées à 26 GHz, et aux polarisations indiquées par le constructeur. Leurs caractéristiques sont à peu près similaires. Le courant total consommé est de 1A, et atteint même 1,2A à pleine puissance. La cellule a donc été placée sur un dissipateur thermique afin d'éviter de détériorer les MMICs. La réponse en puissance est donnée en figure 24.

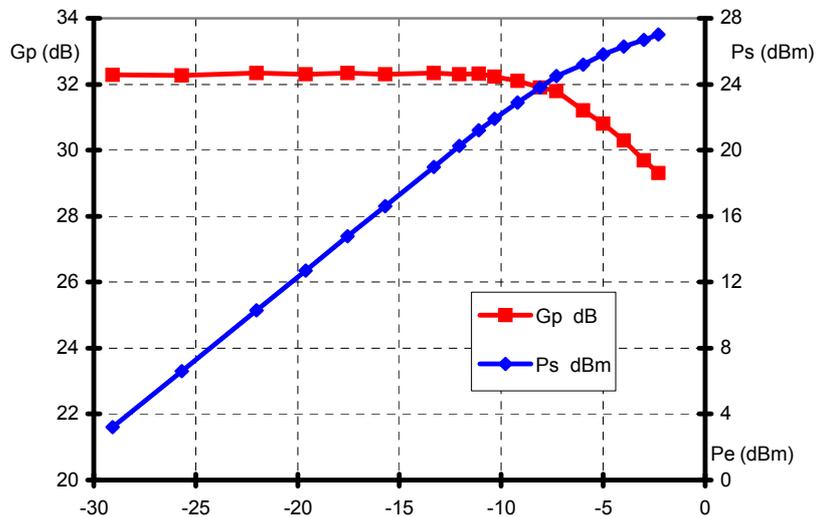


Figure 24 – Performances en puissance à 26GHz d'une cascade CHA3093 et CHA5091 dans la cellule de montage IEMN

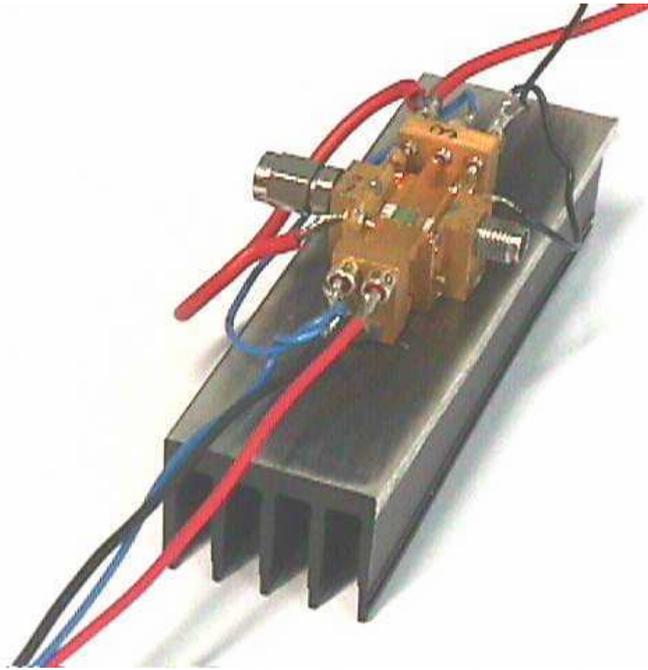


Figure 25 - Cellule amplificatrice et son dissipateur thermique

#### 4.1.3 L'implantation des amplificateurs MMIC sur le banc d'intermodulation

Les amplificateurs sont implantés en sortie des générateurs synthétisés et sont suivis d'une transition coaxial - guide WR28, d'un isolateur, puis d'un coupleur 3dB assurant la combinaison des deux voies (figure 26). Les isolateurs sont indispensables car sans eux, malgré une très bonne isolation (40dB) du coupleur, le signal combiné présente des raies d'intermodulation.

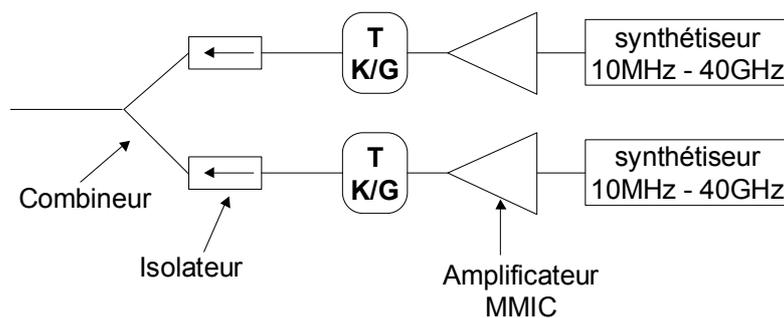


Figure 26 - Circuit de génération du signal d'excitation

En matière de niveau de puissance maximum auquel il est possible d'opérer, on est limité à 14 dBm d'injection par raie en entrée du composant sous test, bien que l'on puisse disposer de 26 à 27 dBm en sortie des amplificateurs état solide. Cette puissance est suffisante pour exciter en biton un transistor de petit développement mais est insuffisante

en monoton, en raison des quelques dB séparant les conditions de compression des deux types d'excitation. En conséquence, les mesures en monoton sont réalisées en modifiant le banc, c'est à dire, en supprimant l'isolateur en sortie du MMIC, ainsi que le coupleur 3dB.

#### 4.2 mesures en excitation monoton

Le transistor mesuré est le même PPH25 que celui utilisé précédemment, la polarisation est identique à celle du paragraphe 3.2, soit  $V_{ds}=5V$  et  $V_{gs}=-0,2V$ . La charge est optimisée pour la puissance à des niveaux proches de la saturation, et la fréquence du signal d'excitation est de 26 GHz. La figure 27 montre l'évolution de la puissance de sortie et du gain en fonction de la puissance absorbée par l'entrée du transistor. Le gain linéaire est de 10,5dB, la puissance de sortie au point de compression est de 14.5 dBm, et la puissance de sortie maximum est de 18,5dBm (470mW/mm,  $I_G=1mA/mm$ ).

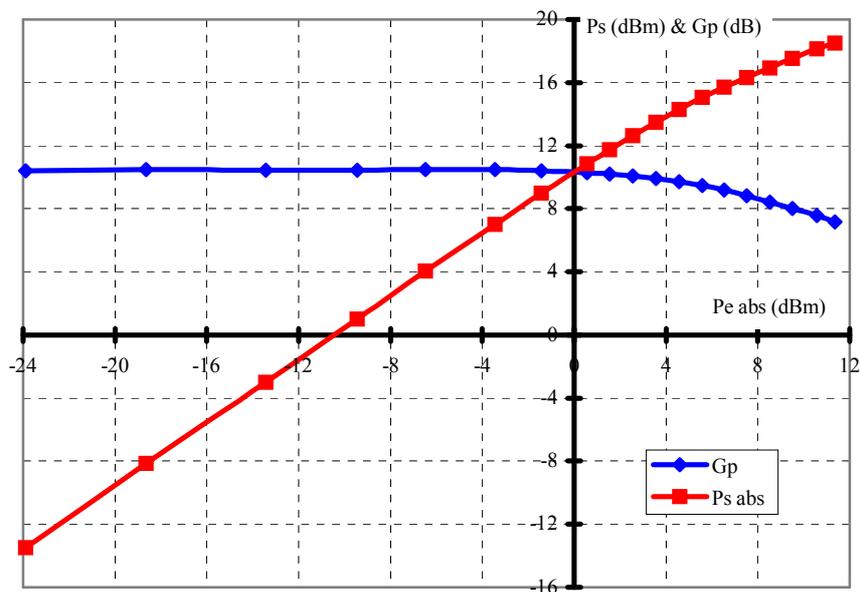


Figure 27 - Mesures en puissance du PPH25 ( $2 \times 75 \times 0.25 \mu m^2$ ) pour une source monoton à 26GHz avec  $V_{DS}=5V$  et  $V_{GS}=-0.2V$

Ces résultats sont proches de ceux obtenus, dans les mêmes conditions de polarisation et de charge, avant la modification du banc. Seule la puissance de sortie maximum est sensiblement supérieure. Mais il faut noter que le critère de courant  $I_{Gmax}$  a été modifié. Il était de  $150 \mu A$  ( $1mA/mm$ ) dans la première configuration du banc, il est passé à  $650 \mu A$  dans la seconde configuration du banc sur les conseils de la société UMS

garantissant la fiabilité de ces composants. Ce qui autorise un niveau de puissance plus élevé.

#### 4.3 mesures en excitation biton

Les mesures en excitation biton sont réalisées dans les mêmes conditions que pour les mesures réalisées avec l'ancienne version du banc, décrites au paragraphe 3.3, avec même polarisation et même charge présentée au transistor que pour les mesures monoton.

La figure 28 présente l'évolution de la puissance de sortie totale ainsi obtenue en fonction de la puissance totale absorbée par l'entrée du transistor. Le gain linéaire est de 10,1dB, la puissance de sortie totale au point de compression est de 12,6 dBm, l'IMR<sub>3</sub> correspondant est de 26 dBc (figure 29). La puissance maximale de sortie est de 16,9 dBm, l'IMR<sub>3</sub> correspondant est de 21,5 dBc. On remarque que le gain linéaire est identique par rapport à la mesure en excitation monoton, par contre on constate un recul de 1,9 dB de la puissance de sortie au point de compression, ainsi qu'un recul de 1,6 dB de la puissance de sortie maximale. Ces valeurs sont en bon accord avec l'étude de simulation décrite au paragraphe 3.4.1. La pente de l'évolution des raies d'intermodulation en fonction de la puissance d'entrée est maintenant de 3dB/dB, au lieu de 2dB/dB dans l'ancienne configuration du banc de mesure.

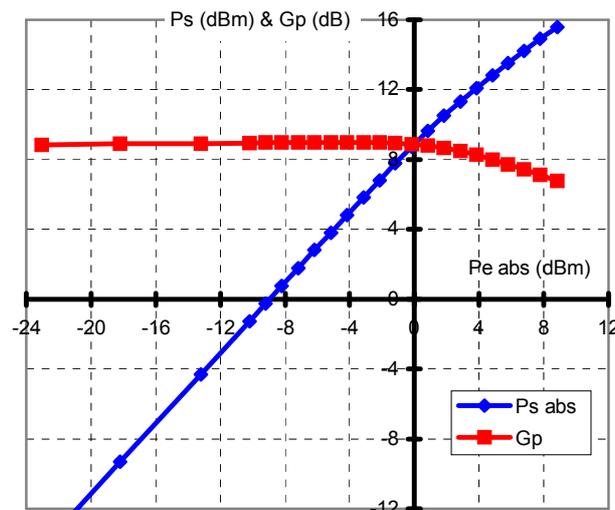


Figure 28 - Mesure en puissance du PPH25 ( $2 \times 75 \times 0,25 \mu m^2$ ) pour une source biton à  $26 GHz$   $\Delta f = 1 MHz$  avec  $V_{DS} = 5V$  et  $V_{GS} = -0,2V$

On constate également sur la figure 29 la présence de raies d'intermodulation d'ordre cinq. Nous n'avons jamais pu observer ces raies lors des mesures effectuées avec l'ancienne version du banc lié au plancher de bruit trop important. On note également un creux sur l'évolution des raies d'intermodulation d'ordre trois. Ce creux a été également observé sur d'autres structures [40], et disparaît pour une polarisation  $V_{ds}=3V$ . Ce phénomène sera détaillé dans les chapitres suivants

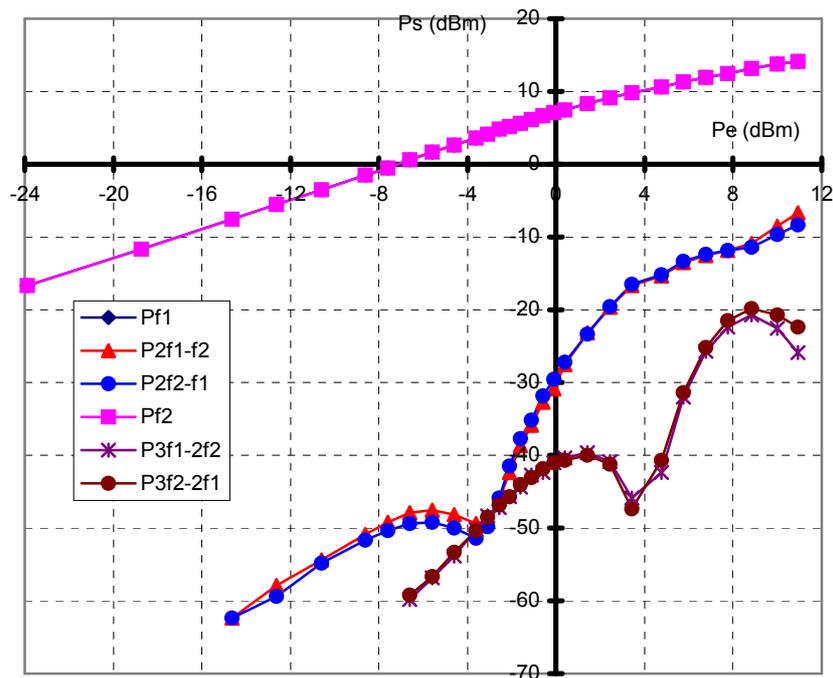


Figure 29 - Mesure en puissance du PPH25 ( $2 \times 75 \times 0.25 \mu m^2$ ) pour chaque composante fréquentielle en excitation biton à  $26 GHz$ ,  $\Delta f = 1 MHz$  avec  $V_{DS} = 5V$  et  $V_{GS} = -0.2V$

## 5. Conclusion

Ce banc, dans sa version améliorée, (figure 30) permet d'effectuer des mesures monoton et biton avec des niveaux de puissance totale injectée en entrée du transistor à tester allant de  $-15 dBm$  jusqu'à  $16 dBm$ . L'analyseur de réseaux vectoriel placé en amont du transistor permet de connaître le coefficient de réflexion  $S_{11}$  en fonctionnement ainsi que le coefficient de réflexion de la charge présentée en sortie du transistor.

En matière de sensibilité, le bruit de l'ensemble de mesure permet d'atteindre de manière fiable des mesures du rapport d'intermodulation (IMR) de l'ordre de  $60 dBc$ . Au-

delà de ces valeurs, les résultats deviennent rapidement incertains. La limitation de la dynamique de mesure peut avoir plusieurs origines :

- L'atténuateur placé en entrée du mélangeur de l'analyseur de spectre afin de garantir la linéarité de ceux-ci entraîne une dégradation du plancher de bruit d'une valeur égale à la valeur de l'atténuation.
- Plus la valeur de la fenêtre fréquentielle d'analyse en sortie des mélangeurs de l'analyseur de spectre est faible plus le plancher de bruit est bas. Cependant ceci entraîne une forte augmentation du temps de mesure. Nous avons choisi une fenêtre d'échantillonnage de 10kHz ainsi qu'un moyennage sur 128 points, le temps de mesure de chaque composante fréquentielle pour une puissance donnée est alors de 2mn, ce qui constitue un compromis raisonnable.
- Le bruit généré par les MMICs utilisés dans les deux chaînes d'amplification du signal d'excitation contribue également à la dégradation du plancher de bruit. Le facteur de bruit de ces amplificateurs est environ de 8dB.

Ces limitations peuvent être partiellement repoussées en diminuant, par exemple, la fenêtre fréquentielle d'analyse de l'analyseur de spectre, mais il faut alors automatiser la mesure afin d'éviter un travail pénible à l'opérateur. On peut également placer en sortie de MMICs un filtre à bande étroite centré autour de la fréquence du signal d'excitation. Des essais récemment effectués ont montré une amélioration du plancher de bruit de 5 à 6dB.



Figure 30 - Banc de mesure d'intermodulation 26 – 40 GHz

# Chapitre 3

## **Etude expérimentale biton, à 26GHz, sur des HEMTs de technologies typiques pour bande Ka**

### **1. Introduction**

Dans ce chapitre nous présentons les études qui ont été menées sur différents transistors HEMTs dont les technologies peuvent être considérées typiques des réalisations récentes parmi les plus performantes. Il s'agit des PPH25, PH25, et PH15 réalisés par la société UMS, mais également des composants de la série 981209 réalisée au sein de l'ITEMN tant au niveau de l'épitaixie, qu'au niveau de la technologie. Ces derniers composants ont été réalisés par X. HUE dans le cadre de sa thèse de doctorat [41].

D'autres transistors ont été caractérisés lors de ce travail, entre autres des composants métamorphiques, cependant, pour des raisons de clarté, seuls sont présentés les résultats des composants répertoriés ci dessus.

Rappelons que les limitations en puissance du banc de mesure d'intermodulation imposent de travailler sur des composants de petits développements. Ici nous avons sélectionné des échantillons ayant seulement deux doigts de grille de  $50\mu\text{m}$  ou  $75\mu\text{m}$  de largeur unitaire.

Signalons, par ailleurs, que les mesures de puissance en régime monoton et biton ont été effectuées à  $26\text{GHz}$ , cette fréquence étant bien adaptée aux capacités des composants que nous avons choisis.

## **2. Présentation des composants mesurés**

### **2.1 Le transistor PPH25**

Le transistor PPH25 est un HEMT pseudomorphique à deux plans de dopage et avec deux fossés de grille afin de présenter des tensions de claquage importantes à canal ouvert et fermé [42]. Le développement de grille est de  $2 \times 75 \times 0.25 \mu\text{m}^2$ . Il présente, grâce à sa topologie optimisée, une densité de courant de  $550\text{mA}/\text{mm}$  avec des tensions de claquage élevées en configuration diode ( $12\text{V}$ ) ainsi qu'en configuration transistor.

Ce transistor est utilisé actuellement par la société UMS pour la réalisation d'amplificateurs de puissance intégrés en gamme d'ondes millimétriques. Les puissances de sortie CW de ces amplificateurs de type MMIC peuvent atteindre près de  $1\text{W}$  en bande Ka. La polarisation standard recommandée par le constructeur est :  $V_{\text{DS}}=5\text{V}$ ,  $V_{\text{GS}}=-0.2\text{V}$

#### **2.1.1 Caractérisation statique**

La caractéristique  $I(V)$  et la transconductance de sortie du PPH25, présentées figure 1, montrent une densité de courant de  $550\text{mA}/\text{mm}$  pour  $V_{\text{GS}}=0.8\text{V}$ , une tension de déchet de  $0.8\text{V}$ , et une valeur maximum de la transconductance de sortie de  $500\text{mS}/\text{mm}$  à  $V_{\text{DS}}=3\text{V}$ . On remarque également un étalement de la transconductance en fonction de  $V_{\text{GS}}$  quand la tension  $V_{\text{DS}}$  augmente. Ce phénomène peut être attribué à une augmentation de la longueur de grille effective en fonction de la tension  $V_{\text{DS}}$ . On remarque également, sur l'allure du réseau  $I_{\text{DS}}(V_{\text{DS}})$ , une diminution du courant  $I_{\text{DS}}$  à canal ouvert et pour des tensions  $V_{\text{DS}}$  supérieures à  $5\text{V}$ . Ce type d'évolution est caractéristique d'un effet thermique.

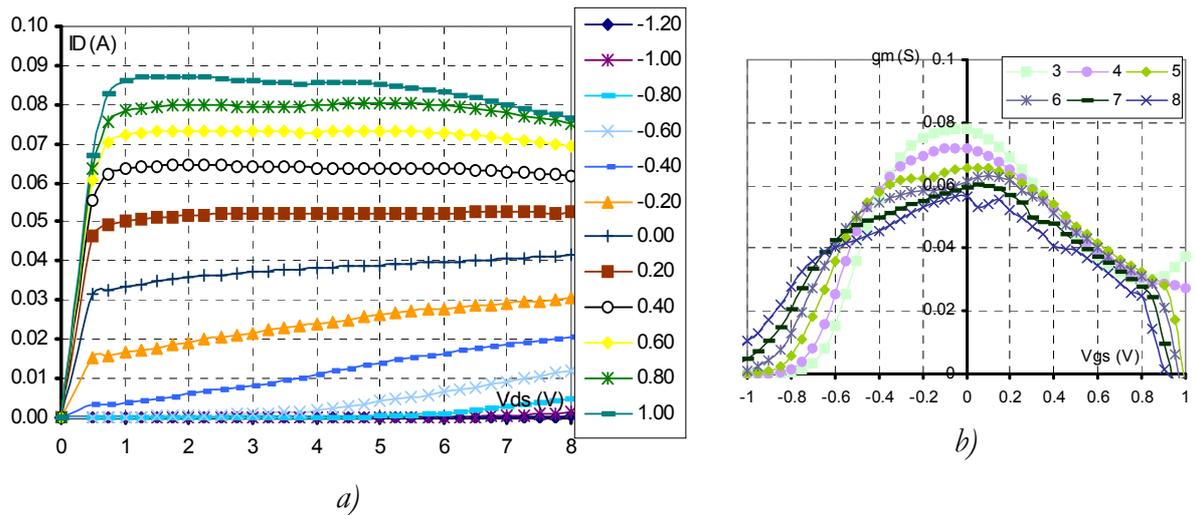


figure 1 - Caractéristique I-V et Transconductance  $G_m$  en fonction de  $V_{GS}$  du PPH25  $2 \times 75 \times 0.25 \mu m^2$

La figure 2 montre l'évolution du courant de grille en fonction de  $V_{GS}$  pour différentes tensions  $V_{DS}$ . On constate l'apparition d'une cloche à  $V_{GS} = -0,7V$  lorsque la tension  $V_{DS}$  augmente. La présence de cette cloche est classiquement attribuée à un phénomène d'ionisation par impact dans le canal résultant de l'augmentation du champ électrique longitudinal selon l'axe source – drain.

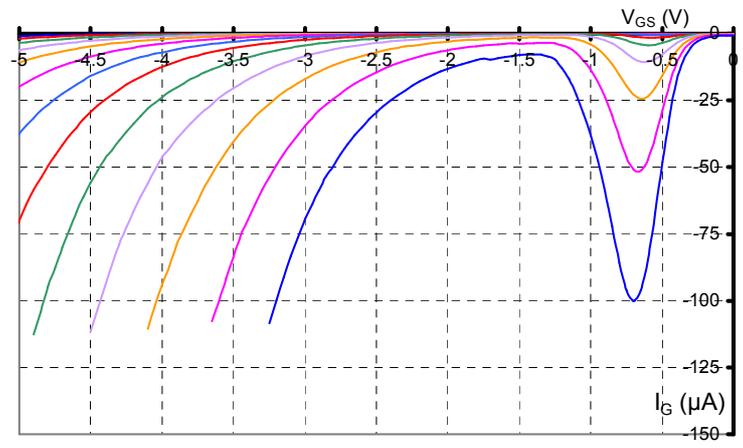


figure 2 – Caractéristique du courant de grille  $I_G$  en fonction de  $V_{GS}$ , du PPH25  $2 \times 75 \times 0.25 \mu m^2$ , pour des tension  $V_{DS}$  allant de 2V à 6V par pas de 0.5V.

### 2.1.2 Caractérisation hyperfréquence petit signal

Comme nous l'avons déjà signalé dans le chapitre 2, pour les conditions de polarisation  $V_{DS} = 5V$  et  $V_{GS} = -0.2V$ , l'évolution du coefficient de stabilité  $K$  en fonction de la fréquence (figure 3b) montre que ce transistor est instable pour des fréquences

inférieures à 30GHz. Le gain stable maximum (figure 3a) est alors de 14dB à 26GHz, fréquence à laquelle nous avons effectué nos analyses.

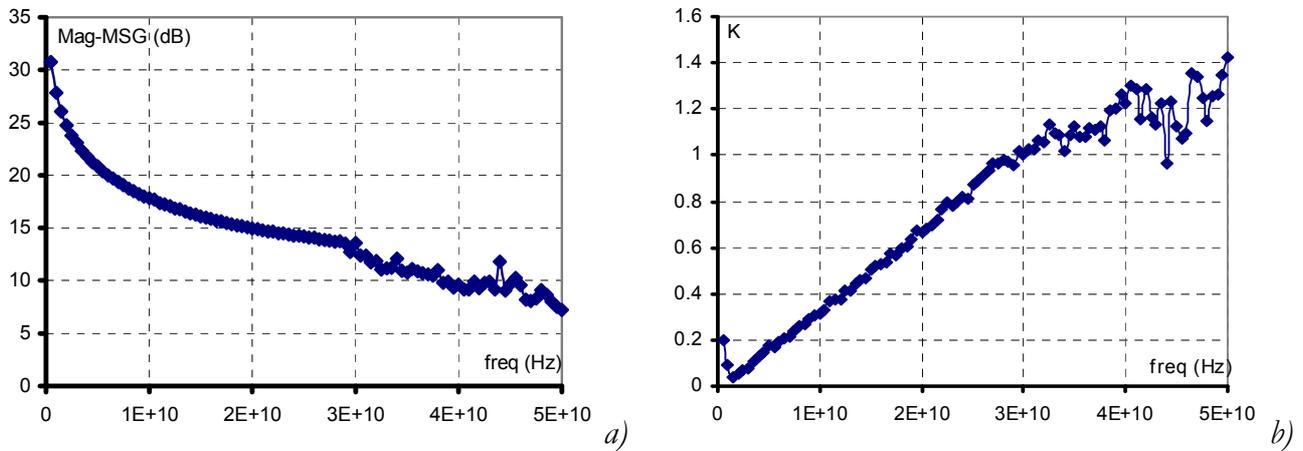


figure 3 - Evolutions en fonction de la fréquence du gain maximum disponible(MAG) - gain stable maximum (MSG) et du coefficient de stabilité (k) du PPH25  $2 \times 75 \times 0,25 \mu\text{m}^2$  pour  $V_{DS}=5V$   $V_{GS}=-0.2V$

### 2.1.3 Caractérisation grand signal

La caractérisation monoton grand signal du PPH25  $2 \times 75 \times 0,25 \mu\text{m}^2$  (figure 4) à été effectuée dans les conditions de polarisation recommandées par le constructeur soit  $V_{DS}=5V$  et  $V_{GS}=-0.2V$ . La charge présentée au composant est optimisée afin de maximiser la puissance ( $\Gamma_L=-9,7\text{dB}$   $140^\circ$ ). Cette optimisation est effectuée à fort niveau de puissance, et la même charge est maintenue durant tout le relevé de mesure. Le gain linéaire est de 10.5dB, la puissance de sortie au point de compression est de 15dBm et la puissance de sortie maximum est de 18.7dBm (500mW/mm), le courant de grille correspondant étant alors de 4mA/mm en direct.

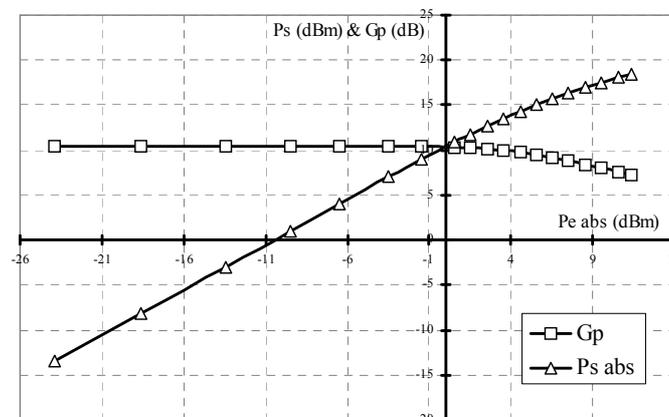


figure 4 – Evolutions à 26GHz du gain et de la puissance de sortie en fonction de la puissance d'entrée absorbée du PPH25  $2 \times 75 \times 0,25 \mu\text{m}^2$ , avec  $V_{DS}=5V$  et  $V_{GS}=-0.2V$ .

## 2.2 Le transistor PH25

Le transistor PH25 est un HEMT pseudomorphique à un seul plan de dopage et simple fossé de grille. L'échantillon étudié à un développement total de grille de  $2 \times 75 \times 0.25 \mu\text{m}^2$ . La polarisation standard recommandée par le constructeur est :  $V_{DS}=3\text{V}$ ,  $V_{GS}=-0.2\text{V}$ .

Ce transistor est utilisé par la société UMS pour la réalisation d'amplificateurs intégrés grand gain de moyenne puissance en gamme d'ondes millimétriques.

### 2.2.1 Caractérisation statique

La figure 5 montre la caractéristique  $I(V)$  et la transconductance de sortie du composant. La densité de courant pour  $V_{GS}=0.4\text{V}$  et  $V_{DS}=3\text{V}$  est de  $400\text{mA}/\text{mm}$ . Contrairement au PPH25 on n'observe pas sur cette caractéristique de diminution de courant à canal ouvert quand la tension  $V_{DS}$  augmente. La raison probable est que le courant de drain est plus faible que pour le PPH25, de plus la tension  $V_{DS}$  est plus faible ce qui implique moins d'effets thermiques. La valeur maximale de la transconductance de sortie est de  $600\text{mS}/\text{mm}$  à  $V_{DS}=3\text{V}$ . Et la tension de pincement est de  $-0.6\text{V}$ . La tension de claquage de ce transistor, compte tenu de sa topologie à un seul fossé de grille, est nettement inférieure à celle du PPH25.

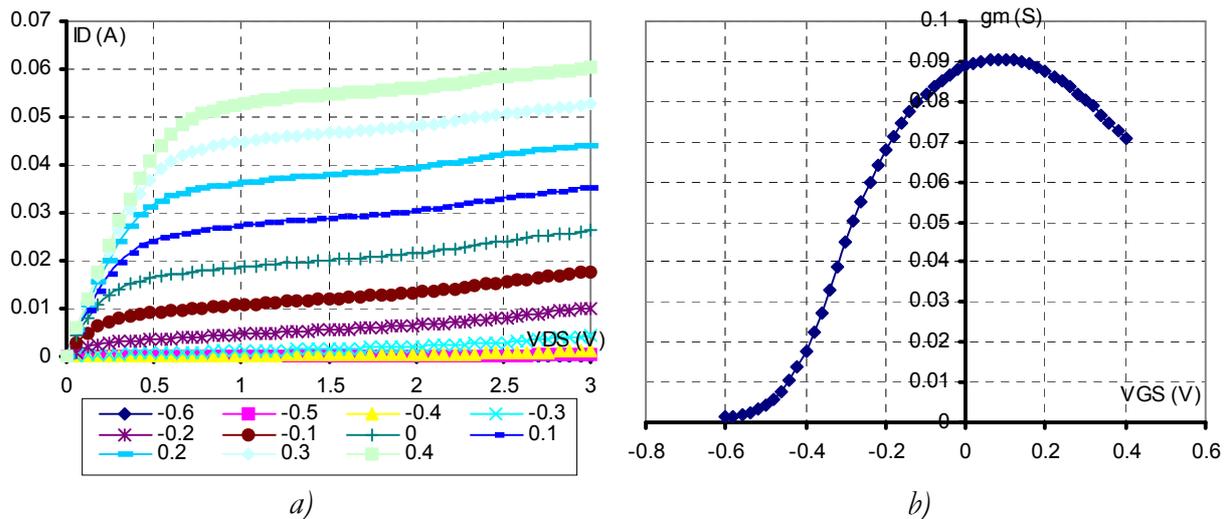


figure 5 - Caractéristique  $I-V$  et transconductance  $G_m$  en fonction de  $V_{GS}$  à  $V_{DS}=3\text{V}$ , du PH25  $2 \times 75 \times 0.25 \mu\text{m}^2$

### 2.2.2 Caractérisation hyperfréquence petit signal

Pour les conditions de polarisation  $V_{DS}=3V$  et  $V_{GS}=-0.2V$ , l'évolution du coefficient de stabilité  $K$  en fonction de la fréquence (figure 6b) montre que le transistor est instable pour des fréquences inférieures à 50GHz. Le gain stable maximum (figure 6a) est alors de 12dB à 26GHz. Le PH25 est, à la fréquence de 26GHz, beaucoup plus instable que le PPH25, ce qui est lié à un gain et à une fréquence de coupure du gain en courant supérieure. Cependant, lors des mesures au banc de puissance, les conditions terminales présentées au transistor (optimisées pour la puissance) n'ont jamais provoqué d'oscillations.

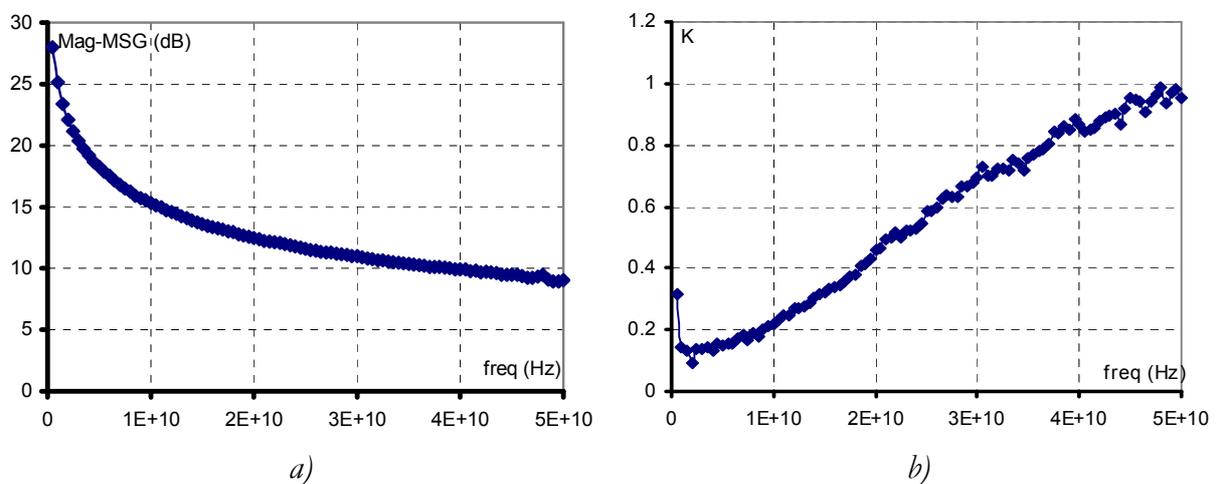


figure 6 - Evolutions du gain maximum disponible(MAG) - gain stable maximum (MSG) et du coefficient de stabilité ( $k$ ) du PH25  $2 \times 75 \times 0.25 \mu m^2$  pour des tensions de polarisation de  $V_{DS}=3V$  et  $V_{GS}=-0.2V$

### 2.2.3 Caractérisation grand signal

La caractérisation monoton grand signal du PH25 (figure 7) a été effectuée aux conditions de polarisation recommandées par le constructeur, c'est à dire  $V_{DS}=3V$  et  $V_{GS}=-0.2V$ . La charge présentée au composant est optimisée afin de maximiser la puissance ( $\Gamma_L=-13.5dB$   $157^\circ$ ). Cette optimisation est effectuée à fort niveau de puissance, et la même charge est maintenue durant tout le relevé de mesure. Le gain linéaire est de 11.6dB, la puissance de sortie au point de compression est de 15dBm et la puissance de sortie maximum est de 17.8dBm (400mW/mm), le courant de grille correspondant étant alors de 4.3mA/mm en direct. On remarque sur cette courbe une légère expansion du gain pour des puissances d'entrée comprises entre -23dBm et -10dBm. Cette particularité est caractéristique d'un fonctionnement en classe AB peu profonde.

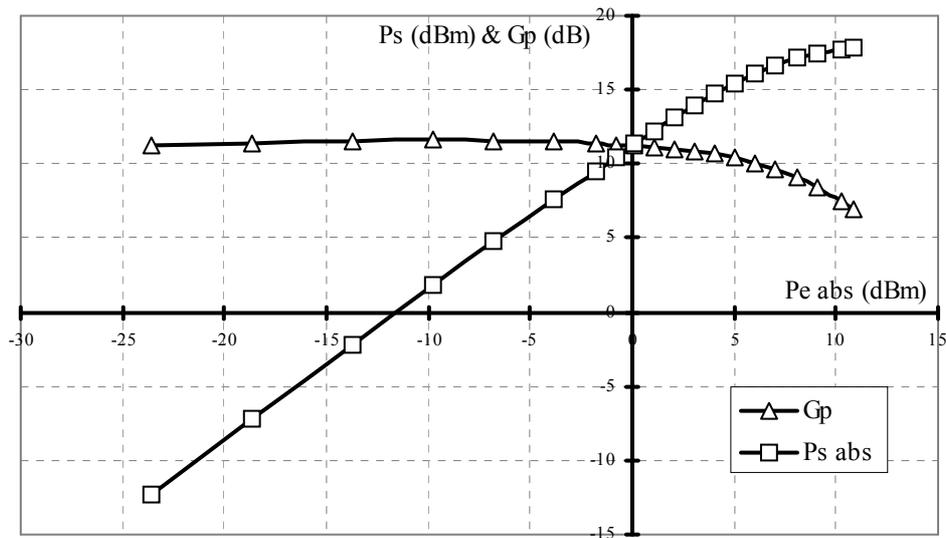


figure 7 - Evolution à 26 GHz du gain et de la puissance de sortie en fonction de la puissance d'entrée absorbée du PH25  $2 \times 75 \times 0.25 \mu\text{m}^2$ , à  $V_{DS}=3V$  et  $V_{GS}=-0.2V$ .

### 2.3 Le transistor PH15

Le transistor PH15 est un HEMT pseudomorphique à un seul plan de dopage et simple fossé de grille. Le développement total de grille de l'échantillon étudié est de  $2 \times 75 \times 0.15 \mu\text{m}^2$ . La polarisation standard recommandée par le constructeur est :  $V_{DS}=2.5V$  et  $V_{GS}=0V$ .

Ce transistor est utilisé par la société UMS pour la réalisation d'amplificateurs faible bruit en gamme d'ondes millimétriques.

#### 2.3.1 Caractérisation statique

La caractéristique  $I(V)$  et la transconductance de sortie du PH15, présentées figure 8, montrent une densité de courant de  $530\text{mA}/\text{mm}$  pour  $V_{GS}=0.4V$ , une tension de déchet de  $1V$ , et une valeur maximum de la transconductance de sortie de  $600\text{mS}/\text{mm}$ , à  $V_{DS}=2.5V$ . Comme pour le PH25 et contrairement au PPH25, il n'y a pas de phénomène d'écrasement de la caractéristique  $I(V)$  à canal ouvert alors que la densité de courant est voisine de celle du PPH25. Cependant l'excursion en tension est limitée à  $V_{DS}=2.5V$  et la puissance développée n'est sans doute pas suffisante pour qu'un effet thermique substantiel se produise. La tenue au claquage de ce composant, comme dans le cas du PH25, est assez faible et très inférieure à celle du PPH25.

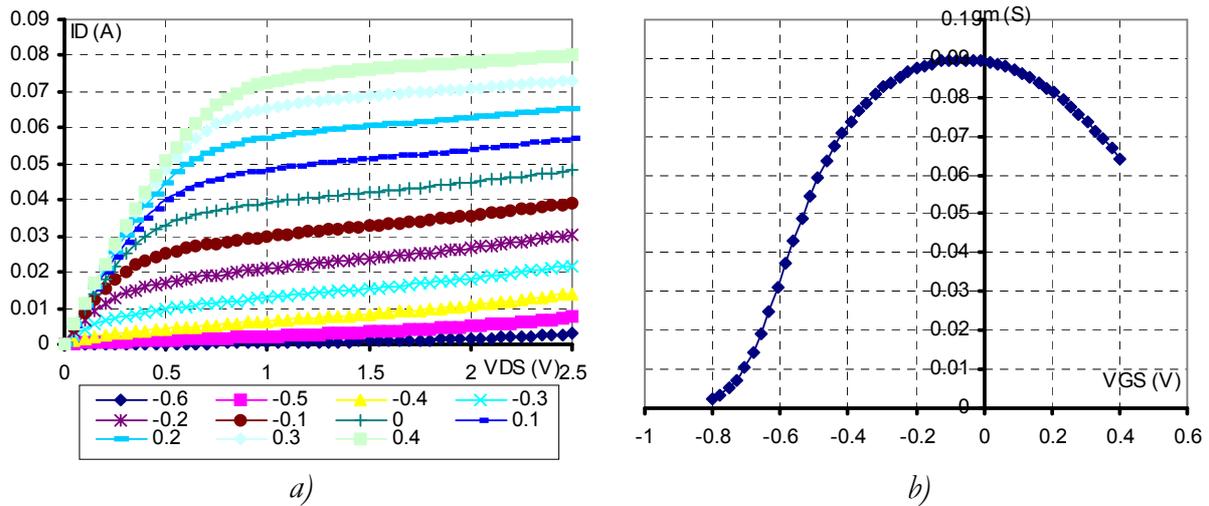


figure 8 - Caractéristique I-V, Transconductance  $G_m$  en fonction de  $V_{GS}$  à  $V_{DS}=2,5V$  du PH15  $2 \times 75 \times 0,25 \mu m^2$

### 2.3.2 Caractérisation hyperfréquence petit signal

Pour les conditions de polarisation  $V_{DS}=2.5V$  et  $V_{GS}=0V$ , l'évolution du coefficient de stabilité  $K$  en fonction de la fréquence (figure 9b) montre que le transistor est instable pour des fréquences inférieures à 40GHz. Le gain stable maximum (figure 9a) est alors de 13.5dB à 26GHz.

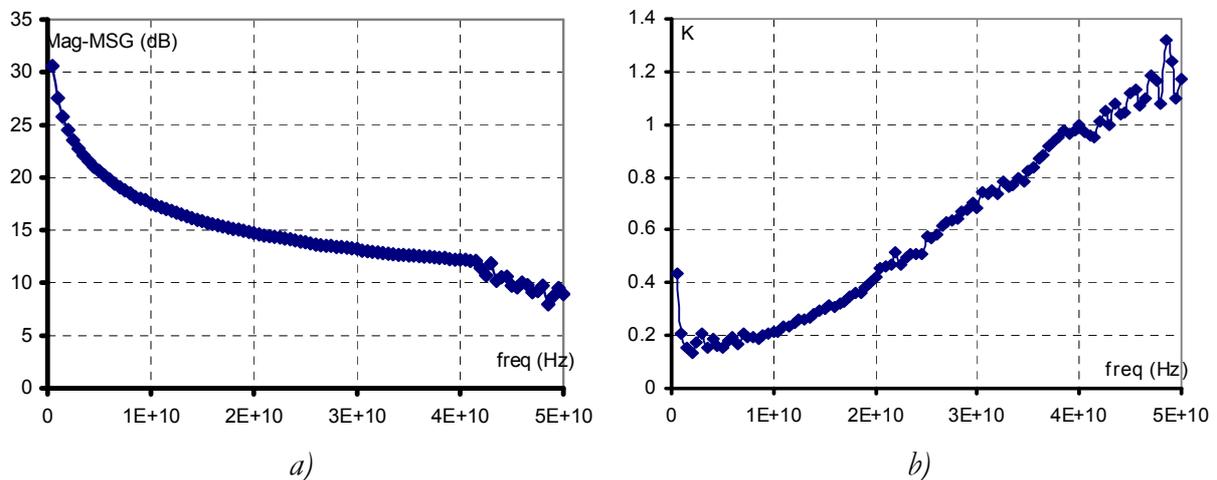


figure 9 - Evolutions du gain maximum disponible (MAG) - gain stable maximum (MSG) et du coefficient de stabilité ( $k_s$ ) du PH15  $2 \times 75 \times 0,25 \mu m^2$  pour  $V_{DS}=2,5V$  et  $V_{GS}=0V$ .

### 2.3.3 Caractérisation grand signal

La caractérisation monoton grand signal du PH15 (figure 10) à été effectuée aux conditions de polarisation recommandées par le constructeur soit :  $V_{DS}=2.5V$  et  $V_{GS}=0V$ .

La charge présentée au composant est optimisée afin de maximiser la puissance ( $\Gamma_L = -10.5\text{dB}$   $161^\circ$ ). Cette optimisation est effectuée à fort niveau de puissance, et la même charge est maintenue durant tout le relevé de mesure. Le gain linéaire est de  $11.2\text{dB}$ , la puissance de sortie au point de compression est de  $15.1\text{dBm}$  et la puissance de sortie maximum est de  $17.1\text{dBm}$  ( $340\text{mW}/\text{mm}$ ), le courant de grille correspondant étant alors de  $1.7\text{mA}/\text{mm}$  en direct.

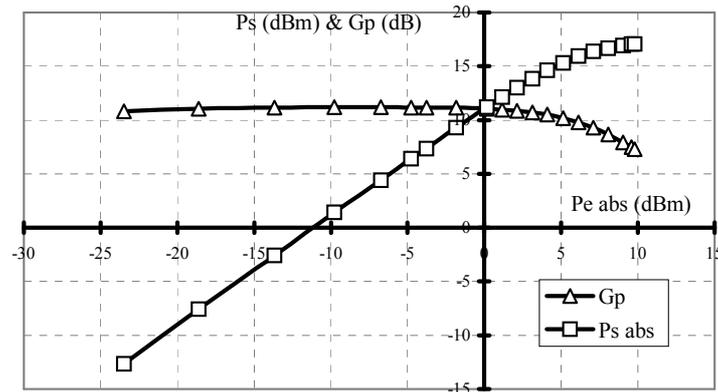


figure 10 - Evolutions du gain et de la puissance de sortie en fonction de la puissance d'entrée absorbée du PH15  $2 \times 75 \times 0.25 \mu\text{m}^2$ , à  $V_{DS} = 2.5\text{V}$  et  $V_{GS} = 0\text{V}$ .

## 2.4 Le transistor 981209

Au cours de la dernière décennie, le HEMT pseudomorphique AlGaAs/InGaAs sur substrat GaAs a démontré des capacités en puissance très intéressantes atteignant jusqu'à  $1\text{W}/\text{mm}$  à  $30\text{GHz}$  [13-15]. Sa linéarité, longtemps ignorée, est progressivement devenue une préoccupation importante dès lors que son champ d'application s'est étendu aux applications de télécommunications. Dans cette optique le laboratoire a développé des épitaxies innovantes essayant de joindre performances en puissance hyperfréquences élevées et comportement intéressant en linéarité.

L'IEMN s'est penché depuis plusieurs années sur ce problème et, à partir de la structure générique du HEMT pseudomorphique à un seul canal, a développé des structures à deux canaux visant à augmenter simultanément le courant et la linéarité, tout en conservant une bonne tension de claquage et une montée en fréquence raisonnable. Ainsi a été réalisée une structure HEMT dite hybride, ayant deux puits dont l'un en GaAs et l'autre en InGaAs, avec une grille de longueur  $0.15 \mu\text{m}$  décentrée dans un double fossé. Ce composant a permis d'atteindre une fréquence de coupure du gain en courant de  $80\text{GHz}$ , un gain en puissance de  $8$  à  $10\text{dB}$  en classe AB à  $30\text{GHz}$  et une densité de

puissance de 600mW/mm. Au vu de ces résultats, il a été décidé d'optimiser à la fois les couches et la topologie du fossé de grille afin d'effectuer, pour la première fois à notre connaissance, une étude approfondie de la linéarité de ce type de composant en fonction des modifications topologiques et épitaxiales apportées.

Ainsi de nombreuses variantes de structures ont été réalisées :

- Elles sont basées sur le principe du HEMT à deux canaux en GaAs et en InGaAs non dopés et alimentés par deux plans de dopages. Ce type d'épitaxie a été décliné en plusieurs versions en faisant varier le taux d'aluminium dans la couche barrière, le dopage des deux plans de dopage et en insérant une fine couche d'arrêt en AlAs dans la couche barrière d'AlGaAs pour permettre la réalisation d'un double fossé de grille.
- Quelques essais ont été faits aussi en utilisant le principe du HFET appelé DMT (Doped Channel Mis-Like FET) à un seul canal en InGaAs dopé en volume et un plan de dopage avant.
- Dans notre étude de linéarité nous nous sommes focalisés sur le HEMT bicanal et nous avons particulièrement sélectionné la série 981209 dont les caractéristiques d'épitaxie et de topologie correspondent à ce qui est décrit ci dessus et comporte donc un double fossé de grille.

Le masque utilisé pour la réalisation technologique offre plus de trente topologies de transistor différentes. Nous en avons retenu dix huit dont les points communs sont le développement de grille, qui est de  $2 \times 50 \times 0.2 \mu\text{m}^2$ , ainsi que la largeur du petit fossé de grille, qui est de l'ordre de 250 à 300nm. La figure 11 présente les 18 topologies étudiées. Celles-ci comportent les variantes ci dessous :

- topologies 1, 2, 3 et 4 : complètement symétriques par rapport au milieu de l'intervalle drain-source, mais la largeur du grand fossé de grille est variable.
- topologies 5, 6 et 7 : le petit fossé est centré dans le grand fossé. Ce dernier est décalé de 100nm vers la source par rapport au centre de l'espace drain-source. La largeur du grand fossé de grille est variable.
- topologies 8 et 9 : le petit fossé est centré dans le grand fossé. Ce dernier est décalé de 200nm vers la source par rapport au centre de l'espace drain-source. La largeur du grand fossé de grille est variable

- topologies 11, 12 et 13 : Le grand fossé de grille a sa largeur constante, égale à 600nm, et il est toujours positionné à 150nm de la source. Le petit fossé est décalé vers la source par rapport au centre de l'espace drain-source de 200, 100 et 0nm respectivement.
- topologies 17, 18 et 19 : Le grand fossé de grille a sa largeur constante, égale à 800nm, et il est toujours positionné à 150nm de la source. Le petit fossé est décalé vers la source par rapport au centre de l'espace drain-source de 200, 100 et 0nm respectivement.
- topologies 23, 24 et 25 : idem au cas précédent, mais avec un grand fossé encore plus large car égal à 1300nm.

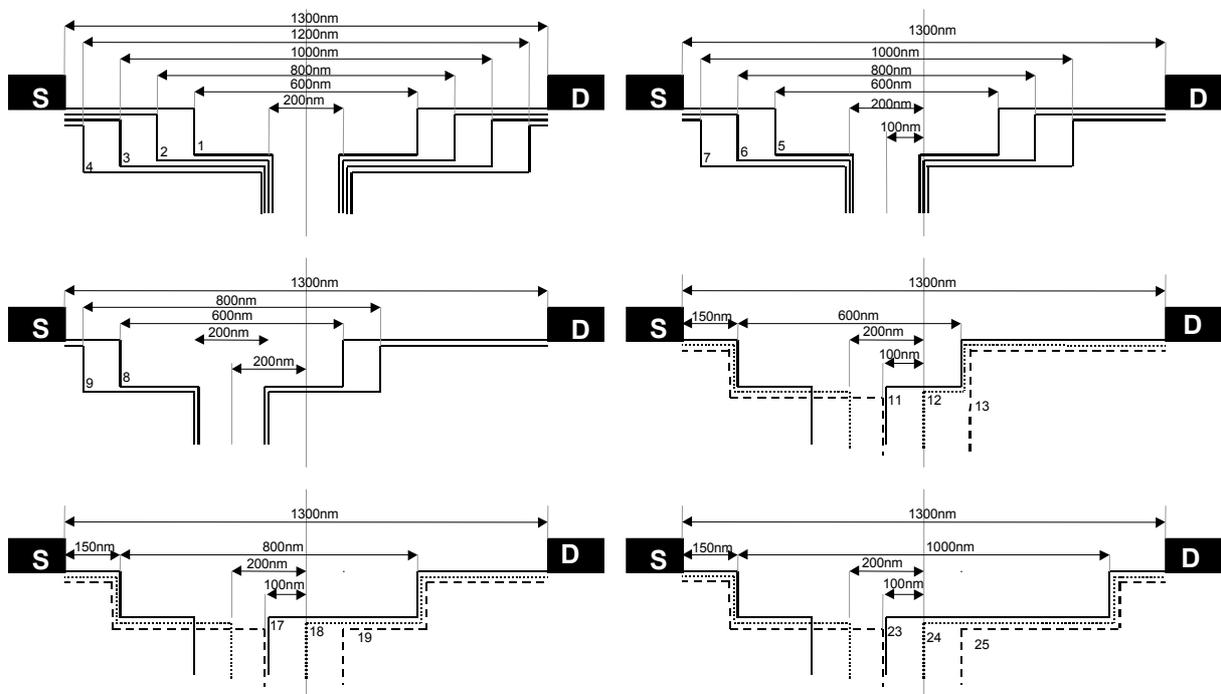


figure 11- Les différentes topologies de fossé de grille des transistors réalisés sur l'épitaxie 981209

#### 2.4.1 Caractérisation statique

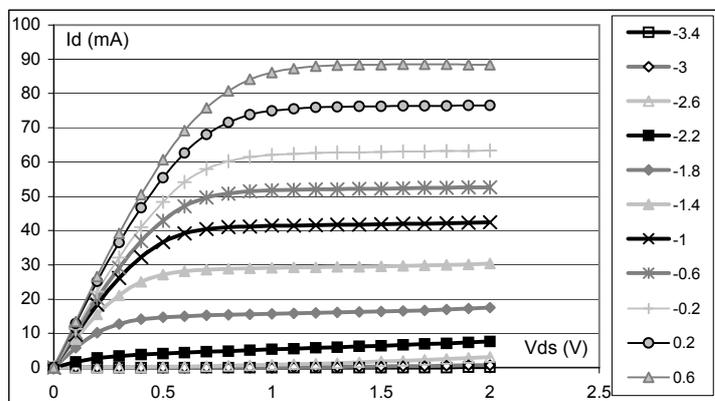
Les dix huit topologies se sont avérées avoir leurs caractéristiques principales voisines. Ainsi on a trouvé, dans chaque cas, des résultats peu différents pour le courant de drain maximum, pour la tension grille source de pincement et pour le profil de transconductance en fonction de  $V_{GS}$ . On a mesuré aussi, pour toutes les topologies, une allure similaire de la caractéristique du courant de grille en fonction de  $V_{GS}$  et  $V_{DS}$  tant que

la tension  $V_{DS}$  ne dépasse pas 3V. Par contre des différences notables de comportement ont été observées pour la caractéristique de courant de grille aux valeurs de  $V_{DS}$  supérieures à 3V, avec des manifestations de claquage et des robustesses très variables.

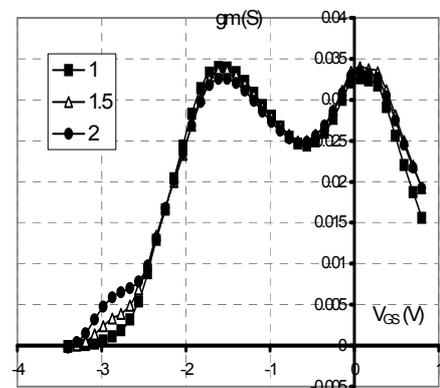
Pour illustrer ce comportement très général on se limite, dans ce paragraphe, à montrer deux exemples significatifs qui concernent les topologies 1 et 3, dont les largeurs du grand fossé de grille sont respectivement 600nm et 1000nm.

Les réseaux de caractéristiques  $I_D=f(V_{DS}, V_{GS})$  de ces topologies sont représentées respectivement sur les figures 12a et 12c. Pour une tension  $V_{GS} = 0.6 V$ , la densité de courant est de 870mA/mm pour la topologie N°1 et 850mA/mm pour la topologie N°3. Cette légère différence de densité de courant entre les deux topologies est dans la marge d'homogénéité des composants. Pour la densité de courant cette marge est de l'ordre de 6 à 7% entre les échantillons d'une même topologie.

Les profils de transconductance  $G_m$ , en fonction de  $V_{GS}$  et pour des tensions  $V_{DS}$  de 1, 1.5 et 2V sont représentés pour les deux topologies sur les figures 12b et 12d. On y remarque nettement les contributions du puits supérieur à  $V_{GS} = 0.2 V$ , et du puits inférieur à  $V_{GS} = -0.8 V$  grâce auxquelles on obtient un profil quasi plat de la transconductance  $G_m$  sur une plage importante de  $V_{GS}$  (2 V). La valeur maximale de cette transconductance atteint 330mS/mm et celle-ci est supérieure à  $G_{m_{max}}/2$  sur plus de 80% de la plage de  $V_{GS}$ . Ces deux figures montrent également qu'il n'y a aucun décalage de la tension de commande  $V_{GS}$  entre les deux topologies. La tension de pincement est de  $V_{GS} = -3,2 V$  et les deux maxima de la transconductance  $G_m$  correspondent à  $V_{GS} = -0,8 V$  et à  $V_{GS} = 0,2 V$  dans chacun des cas.

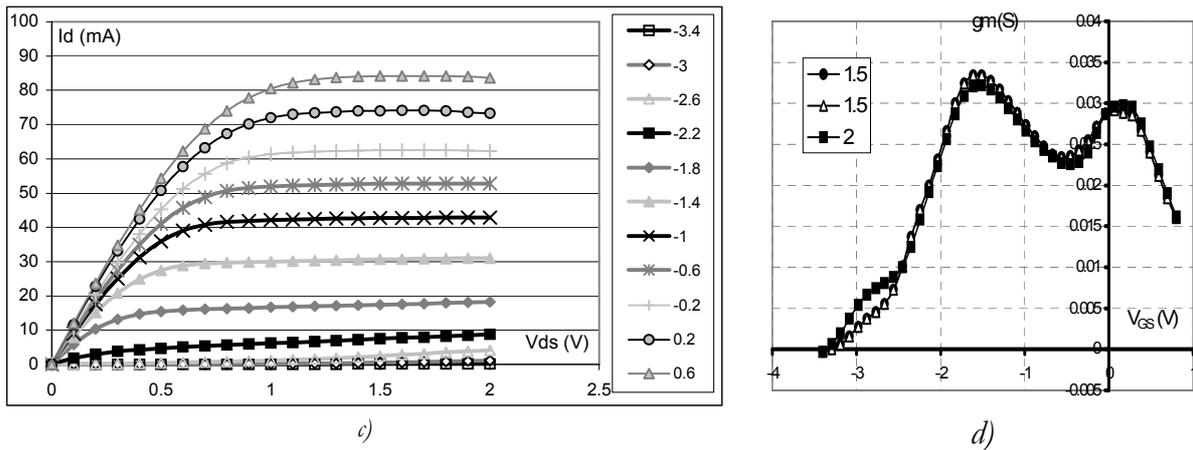


a)



b)

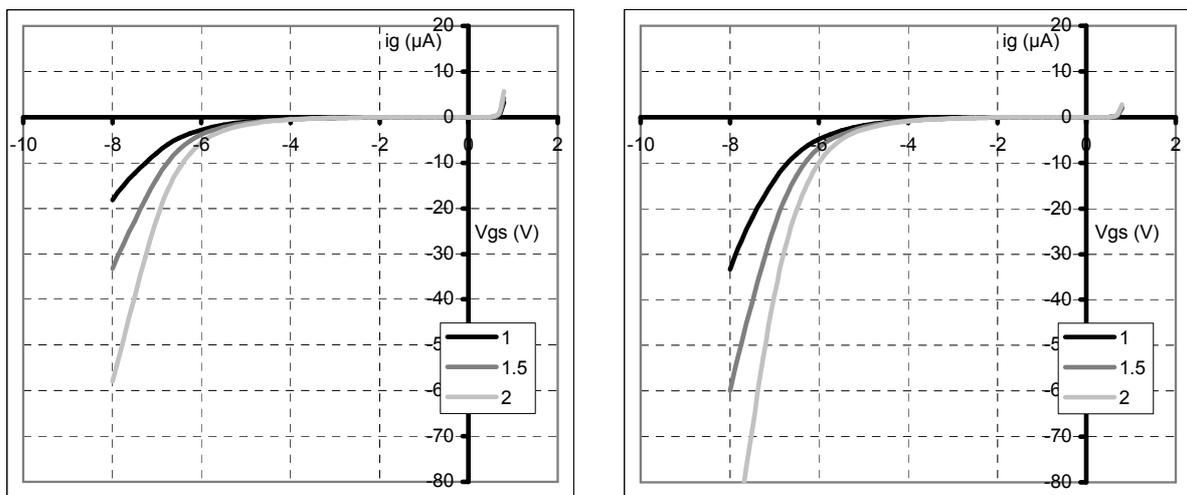
981209 2x50x0,2μm<sup>2</sup> — topologie 1



981209  $2 \times 50 \times 0,2 \mu m^2$  — topologie 3

figure 12 - Caractéristique I-V,  $V_{GS} \max = 0.6V$  par pas de  $400 mV$  Transconductance  $G_m$  en fonction de  $V_{GS}$  à  $V_{DS} = 1.5V$ ,  $1V$  et  $2V$

L'évolution du courant de grille  $I_G = f(V_{GS}, V_{DS})$  correspondant à ces deux composants est présentée sur les figures 13a et 13b pour trois valeurs de  $V_{DS}$  : 1, 1.5 et 2V. Il n'y a que peu de différences entre ces caractéristiques. Cependant les mesures effectuées à des tensions  $V_{DS}$  supérieures à 3V ont détérioré le composant 1, dont le fossé de grille a une largeur de 600nm, alors que le composant 3, dont le fossé de grille a une largeur de 1000nm, à été testé sans dégradation jusqu'à 6 ou 7V de tension  $V_{DS}$ . Ceci peut être expliqué par un plus grand étalement du champ électrique entre la grille et le drain pour le composant de grand fossé de grille, avec pour conséquence de repousser plus haut la tension pour laquelle apparaît le phénomène d'ionisation par impact, cause probable de la destruction du composant 1.



a) 981209  $2 \times 50 \times 0,2 \mu m^2$  - motif 1

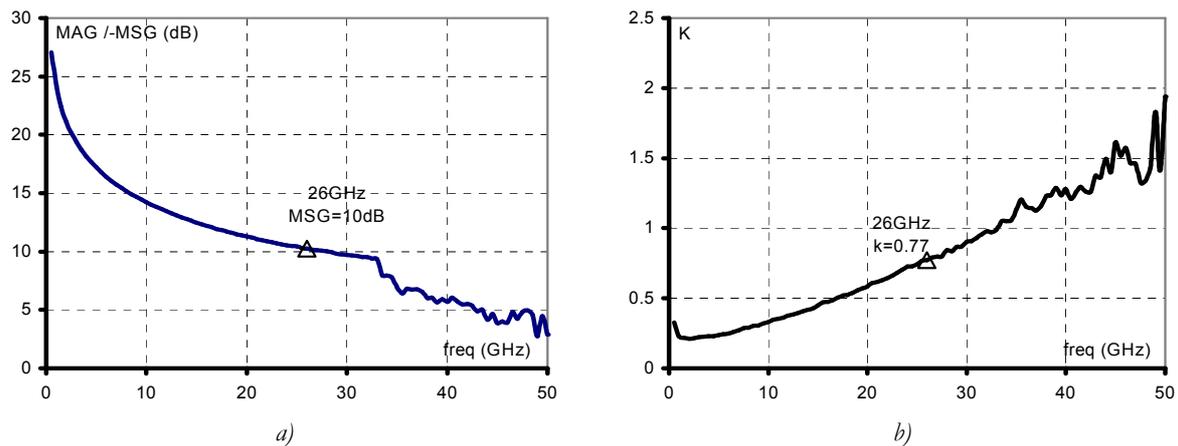
b) 981209  $2 \times 50 \times 0,2 \mu m^2$  — motif 3

figure 13 - caractéristique du courant de grille en fonction de  $V_{GS}$  pour des tension  $V_{DS}$  de 1V, 1,5V et 2V

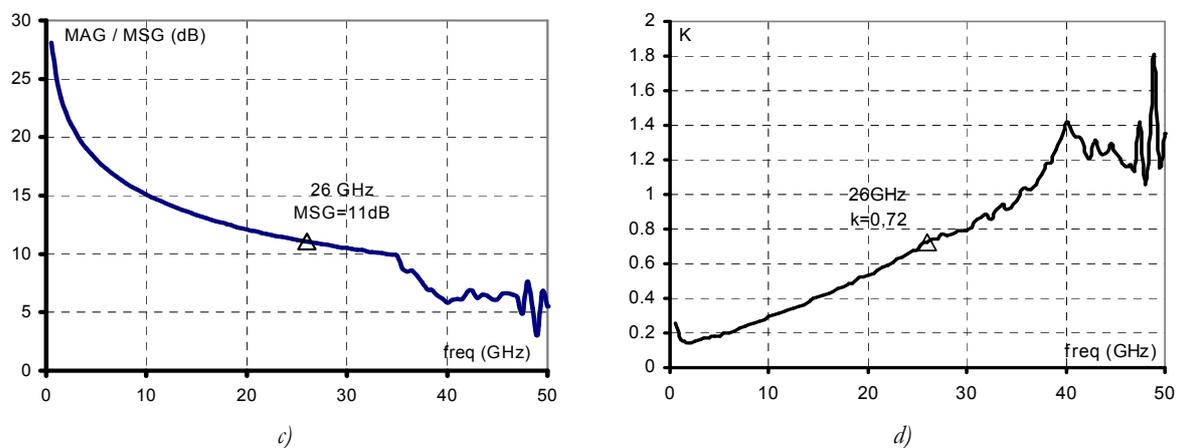
Ce meilleur comportement au claquage de la topologie ayant la largeur la plus importante pour le grand fossé de grille est une propriété qui semble assez générale d'après l'ensemble des observations faites sur les 18 topologies. Seules les topologies dont la largeur du grand fossé de grille est supérieure ou égale à 1000nm ont pu être polarisées en classe A à une tension  $V_{DS}$  de 5 V.

### 2.4.2 Caractérisation hyperfréquence petit signal

Comme dans le paragraphe précédent, on ne présente ici que les caractéristiques hyperfréquences relatives aux topologies 1 et 3. Les dix huit topologies ont en effet des caractéristiques très voisines. La figure 14 présente leurs évolutions du gain maximum disponible (MAG) ou du gain stable maximum (MSG) et du coefficient de stabilité (K). On constate que les deux topologies sont instables à 26GHz et que leur MAG est de 10 à 11 dB.



981209 2x50x0,2 $\mu$ m<sup>2</sup> — topologie 1

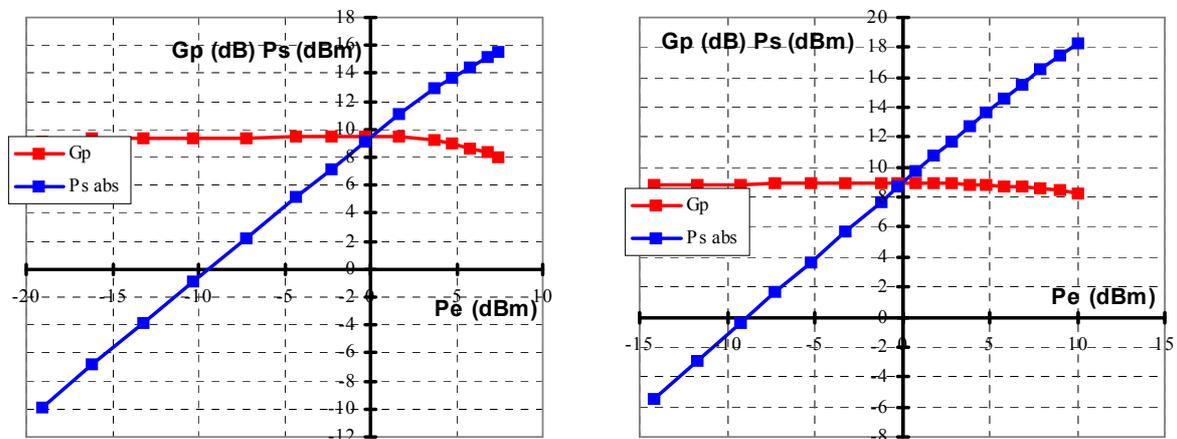


Série 981209 2x50x0,2 $\mu$ m<sup>2</sup> — topologie 3

figure 14 - Evolutions du gain maximum disponible(MAG) - gain stable maximum (MSG) et du coefficient de stabilité ( $k$ ) pour  $V_{DS}=3V$  et  $V_{GS}=-1V$

### 2.4.3 Caractérisation grand signal

La caractérisation monoton grand signal des topologies 1 et 3 a donné des performances assez similaires à la tension de polarisation  $V_{DS}=3V$ . Pour des tensions  $V_{DS}$  supérieures à 3V les mesures se sont avérées impossibles sur la topologies 1 en raison de sa tenue au claquage limitée. Ceci n'a pas été le cas pour la topologie 3 dont la tenue au claquage est nettement meilleure. Les résultats donnés ici ne concernent que cette topologie 3 et ont été obtenus aux tensions de polarisation  $V_{DS}=3$  et 5V et  $V_{GS}=-1V$  qui correspondent à un fonctionnement en classe A. La charge présentée au composant a été optimisée afin de maximiser la puissance ( $Z_L=38+j20\Omega$  aux deux polarisations). Pour  $V_{DS}=3V$  le gain linéaire est de 9,5dB, la puissance de sortie au point de compression est de 15dBm, et la puissance de sortie maximum est de 15,5dBm (350mW/mm), le courant de grille correspondant étant de 100 $\mu$ A. Pour  $V_{DS}=5V$ , le gain linéaire est de 9dB et la puissance de sortie au point de compression est de 18,3dBm. La puissance de sortie maximum (675mW/mm) à été relevée pour un courant de grille correspondant de 1mA/mm afin de ne pas détériorer le composant..



981209  $2 \times 50 \times 0,2 \mu m^2$  - topologie 3 -  $V_{DS}=3V$   $V_{GS}=-1V$  981209  $2 \times 50 \times 0,2 \mu m^2$  - topologie 3 -  $V_{DS}=5V$   $V_{GS}=-1V$   
 figure 15 - Evolution à 26GHz du gain et de la puissance de sortie en fonction de la puissance d'entrée absorbée avec  $V_{DS}=3$  et 5V et  $V_{GS}=-1V$ .

### 2.5 Récapitulatif

Le récapitulatif des principales caractéristiques et performances des composants étudiés dans ce paragraphe et sélectionnés pour notre étude de linéarité est donné par les tableaux qui suivent.

Nom du composant	Structure du composant	Développement
PPH25	HEMT pseudomorphique 2 plans de dopage 2 fossés de grille	2x75x0,25 $\mu\text{m}^2$
PH25	HEMT pseudomorphique 1 plan de dopage 1 fossé de grille	2x75x0,25 $\mu\text{m}^2$
PH15	HEMT pseudomorphique 1 plan de dopage 1 fossé de grille	2x75x0,15 $\mu\text{m}^2$
981209	HEMT pseudomorphique 2 plan de dopage 2 canaux GaAs/InGaAS 2 fossés de grille	2x50x0,2 $\mu\text{m}^2$

Nom du composant	Densité de courant maximum	Gm maximum	Tension de polarisation
PPH25	550mA/mm	500mS/mm	$V_{DS}=5V$ $V_{GS}=-0,2V$
PH25	400mA/mm	600mS/mm	$V_{DS}=3V$ $V_{GS}=-0,2V$
PH15	530mA/mm	600mS/mm	$V_{DS}=2,5V$ $V_{GS}=0V$
981209	860mA/mm	330mS/mm	$V_{DS}=5V$ $V_{GS}=-1V^*$

\* pour les topologies à grand fossé de grille

Caractéristiques petit et grand signal à 26GHz aux tensions de polarisation précédentes					
Nom du composant	MAG / MSG	K	Gain Linéaire	Point de compression	Densité de puissance maximum
PPH25	14 dB	0,8	10,5dB	15dBm	500mW/mm
PH25	12dB	0,55	11,6dB	15dBm	400mW/mm
PH15	13,5dB	0,5	11,2dB	15,1dBm	340mW/mm
981209	10,5dB	0,7	9dB	18,3dBm	675mW/mm*

\* pour les topologies à grand fossé de grille de 1000nm

Ces tableaux montrent nettement qu'à 26GHz, le composant le plus performant en puissance est le 981209, grâce à ces deux canaux, et qu'il est suivi par le PPH25 grâce à ces deux plan de dopage. Toutefois la supériorité en puissance du 981209 implique un gain linéaire moins important que pour le PPH25.

### **3. Mesures de linéarité**

Cette partie traite de l'influence de la technologie sur la linéarité, avec des comparaisons entre composants à simple et double fossé de grille, une étude de l'influence de la topologie du double fossé de grille et enfin une étude de l'influence de la longueur de grille. Ensuite, on examine l'influence des conditions d'utilisation, avec, successivement, l'influence de la polarisation et l'influence de l'impédance de charge.

#### **3.1 Influence de la technologie**

##### **3.1.1 Comparaison entre simple et double fossé de grille**

Le PPH25 et le PH25 ont des distances source – grille et grille – drain identiques et leurs longueurs et largeurs de grille sont identiques. Leurs épitaxies sont légèrement différentes. Il est intéressant de les étudier pour voir l'avantage que présente le double fossé de grille par rapport au simple fossé de grille.

La figure 16 montre l'évolution de l'IMR<sub>3</sub> en fonction de la puissance de sortie d'un transistor PH25 et d'un transistor PPH25, tous deux ayant le même développement de grille :  $2 \times 75 \times 0,25 \mu\text{m}^2$ . Les deux transistors ont d'abord été polarisés de façons identiques avec  $V_{DS}=3\text{V}$  et  $V_{GS}=-0.2\text{V}$ . Les impédances de charge ont été optimisées afin de maximiser la puissance de sortie. Les valeurs de ces impédances se sont avérées très peu différentes.

Les résultats de la figure 16 montrent que, dans ces mêmes conditions d'utilisation, la topologie à simple fossé de grille est plus linéaire que la topologie à double fossé de grille, à une puissance de sortie donnée. Cependant la topologie à simple fossé de grille ne permet pas de polariser le transistor à des tensions  $V_{DS}$  plus élevées, alors que la topologie à double fossé de grille, en le permettant, autorise une amélioration de la linéarité. Ainsi, dans l'exemple de la figure 16, le fait de polariser le PPH25 à  $V_{DS}=5\text{V}$  permet de supplanter de près de 10dB le PH25 qui, lui, ne peut pas être polarisé à plus de 3V.

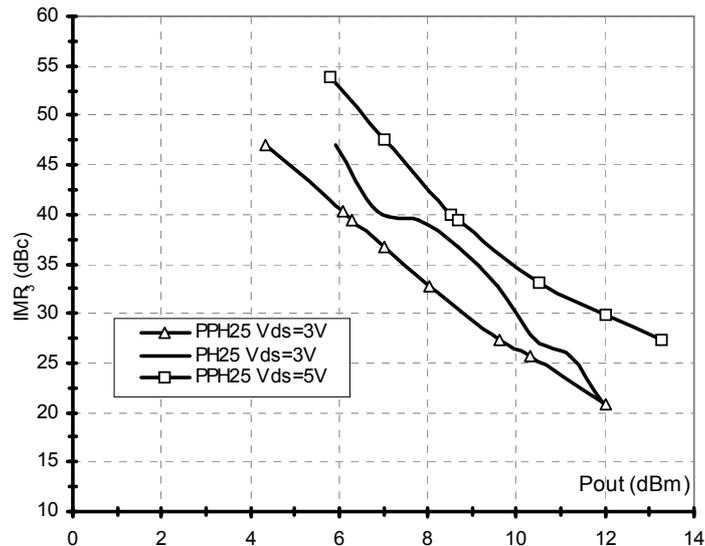


figure 16 – Evolution à 26GHz des IMR3 en fonction de la puissance de sortie des transistors PPH25 ( $V_{DS}=3$  et  $5V$   $V_{GS}=-0,2V$ ) et PH25 ( $V_{DS}=3V$   $V_{GS}=-0,2V$ )

### 3.1.2 Influence de la topologie du double fossé de grille

Cette étude a été réalisée sur les 18 topologies de transistors réalisés sur l'épitaxie 981209 (figure 11). Les mesures de puissance ont été effectuées dans chaque cas en excitation monoton et en excitation biton avec une tension  $V_{GS}$  de  $-1V$  assurant un fonctionnement en classe A. Comme prévu lors de la caractérisation statique de ces composants leur utilisation à une tension de polarisation  $V_{DS}$  de  $5V$  ne s'est avéré possible que pour les topologies ayant une largeur du grand fossé de grille d'au moins  $1000nm$ . La comparaison générale de toutes les topologies a nécessité de limiter la tension de polarisation  $V_{DS}$  à  $3V$ . Les résultats qui suivent permettent de montrer les grandes tendances dégagées au cours de ces mesures.

A titre exploratoire, concernant les comportements obtenus avec  $V_{DS}=5V$  pour les composants ayant un grand fossé de grille de  $1000nm$ , on s'est particulièrement intéressé à 3 topologies très voisines qui sont celles répertoriées 7, 24, 25 et présentent (figure 17) de légères variantes de positionnement soit du grand fossé par rapport à la source, soit du petit fossé dans le grand fossé.

Les résultats de mesure sous excitation monoton, dans les conditions de polarisation  $V_{DS}=5V$  et  $V_{GS}=-1V$  et pour des charges optimisées pour la puissance de sortie maximum (pour un courant de grille de  $1mA/mm$ ), ont montré que celle-ci est comprise entre  $16$  et  $16,6$  dBm ( $400$  à  $460$  mW/mm).

Par contre, les résultats d'IMR<sub>3</sub> en fonction de la puissance de sortie, pour les mêmes conditions de polarisation et sans modifier l'impédance de charge par rapport aux mesures en monoton, ont montré des différences substantielles entre les trois topologies, principalement à bas niveau. En effet, comme le montre la figure 18, pour Ps inférieure à 8dBm des écarts d'IMR<sub>3</sub> pouvant atteindre 10dB sont possibles. Au dessus de cette valeur de puissance, les trois courbes sont très voisines. Ce comportement chahuté de l'IMR<sub>3</sub> à faible niveau a été démontré comme étant étroitement relié à la présence de trous dans l'évolution des raies d'intermodulation 2f<sub>1</sub>-f<sub>2</sub> et 2f<sub>2</sub>-f<sub>1</sub>. L'interprétation de ces trous à partir des variantes de topologie du double fossé de grille nous paraît hors des limites du raisonnable car, aux valeurs élevés d'IMR<sub>3</sub> où se passent ces fluctuations, il est clair que de légers aléas de réalisation peuvent avoir des répercussions relativement importantes, masquant les effets que l'on souhaiterait distinguer. Il est important de souligner que, abstraction faite de ces sauts de comportement à faible puissance, l'IMR<sub>3</sub> de ces topologies est globalement très satisfaisant. Ainsi pour Ps=14dBm, c'est à dire à environ 1dB de compression, on a encore un IMR<sub>3</sub> d'environ 30dBc.

En ce qui concerne la comparaison générales des 18 topologies, faite à V<sub>DS</sub>=3V et V<sub>GS</sub>=-1V, l'étude de type statistique que nous avons pratiquée a, comme on va le constater ci dessous, mis en évidence un autre aspect, à priori non prévu, qui est la corrélation entre l'IMR<sub>3</sub> et le courant de polarisation drain I<sub>do</sub>. Cette propriété est clairement démontrée en joignant les informations données par le tableau des principales caractéristiques tirées des mesures de puissance monoton et biton aux informations fournies par les courbes d'IMR<sub>3</sub> en fonction de la puissance de sortie (figure 19).

De l'examen du tableau de caractéristiques et des courbes d'IMR<sub>3</sub>, ressortent les indications suivantes :

- Pour la catégorie des topologies symétriques centrées 1, 2, 3 et 4 : la topologie 1, de 600nm est nettement la meilleure en IMR<sub>3</sub>. C'est celle qui a le courant I<sub>do</sub> le plus élevé.
- Pour la catégorie des topologies symétriques décalées 5, 6 et 7 : la topologie 5, de 600nm, supplante les deux autres en IMR<sub>3</sub>. C'est aussi celle qui a le courant I<sub>do</sub> le plus élevé.

- Pour la catégorie des topologies symétriques décalées 8 et 9 : C'est la topologie 8, de 600nm, qui est la meilleure en  $IMR_3$  et avec le courant Ido le plus élevé.
- Pour la catégorie des topologies asymétriques 11, 12 et 13 (grand fossé de 600nm) : Contre exemple, car la 13 qui est la meilleure en  $IMR_3$  a le plus faible courant Ido.
- Pour la catégorie des topologies asymétriques 17, 18 et 19 (grand fossé de 800nm) : La topologie 19, la meilleure en  $IMR_3$ , est aussi la meilleure en Ido.
- Pour la catégorie des topologies asymétriques 23, 24 et 25 (grand fossé de 1000nm) : La topologie 25, la meilleure en  $IMR_3$ , est encore la meilleure en Ido.

Par conséquent, à une exception près, les 6 catégories de topologies présentent une corrélation très nette entre  $IMR_3$  et Ido, le premier étant d'autant meilleur que le second est plus élevé. Par ailleurs, on peut noter que pour les trois premières catégories de topologies comportant de 600 à 1200nm comme largeur de grand fossé, c'est à chaque fois la topologie de 600nm qui présente le meilleur  $IMR_3$ . Etant donné que cette topologie, parce qu'elle a le grand fossé de grille le moins large, a la plus courte longueur effective de grille, on peut penser que c'est grâce à cette propriété qu'elle présente le courant Ido le plus élevé. Il importe de remarquer ce qu'a de relatif cet avantage de la topologie 600nm. Il ne vaut que pour une tension drain – source faible, 3V en l'occurrence. La topologie 1000nm, qui permet de pousser à 5V la tension drain – source, conserve tout son intérêt pour disposer à la fois d'une puissance de sortie plus élevée et d'un  $IMR_3$  plus élevé. Nous reviendrons dans ce qui suit sur cet aspect bénéfique qu'apporte le fait d'opérer avec la tension de polarisation drain – source la plus grande possible.

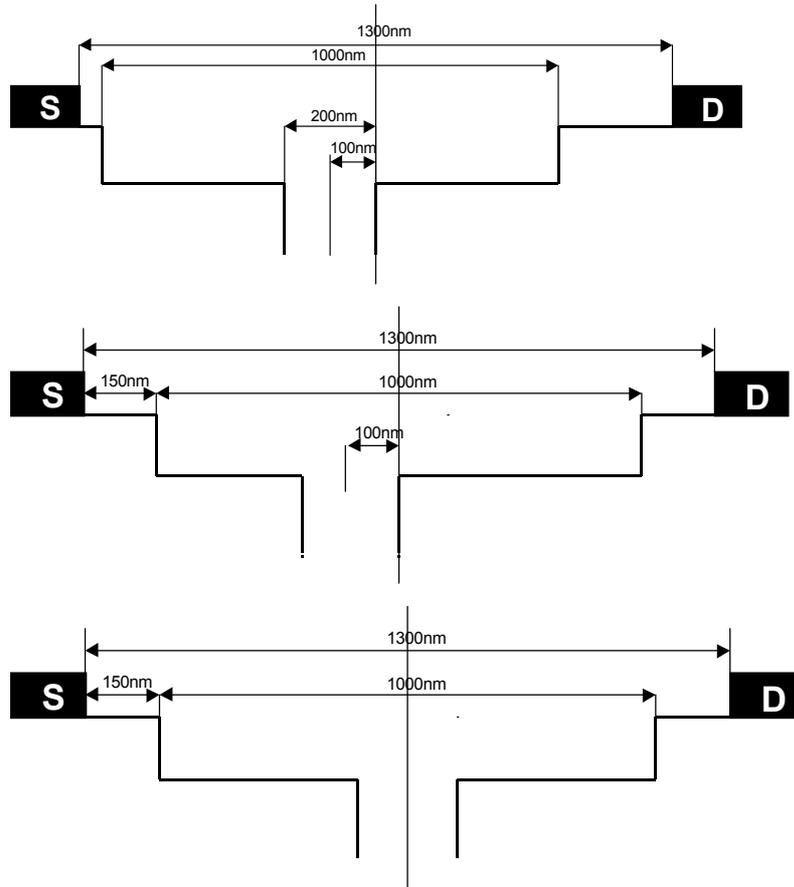


figure 17 – Topologies des différents transistors utilisés pour l'étude de l'influence de fossé de grille sur l'IMR

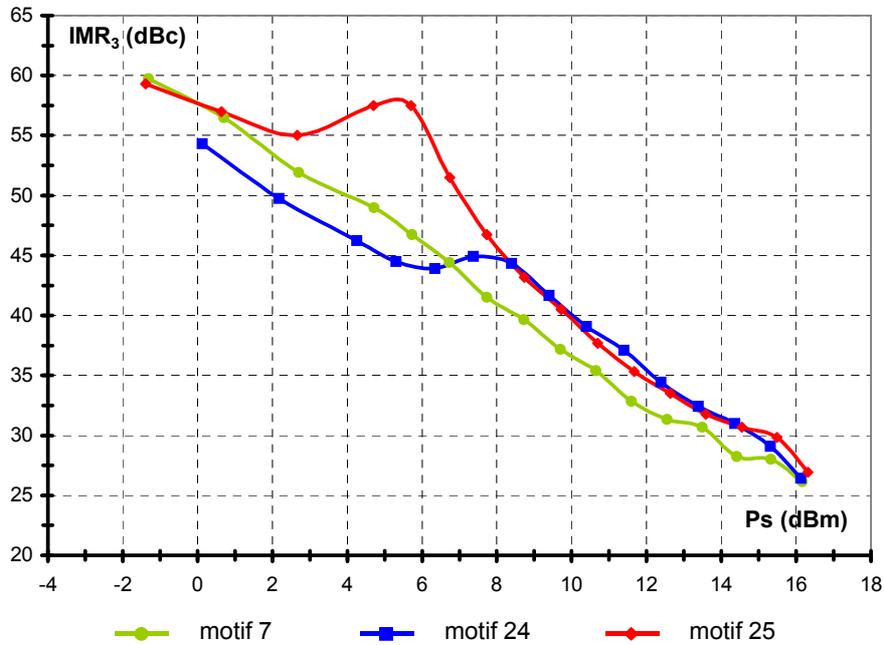


figure 18 – Evolution de l'IMR<sub>3</sub> des transistors 7, 24, et 25 en fonction de la puissance de sortie pour  $V_{DS}=5V$  et  $V_{GS}=-1V$

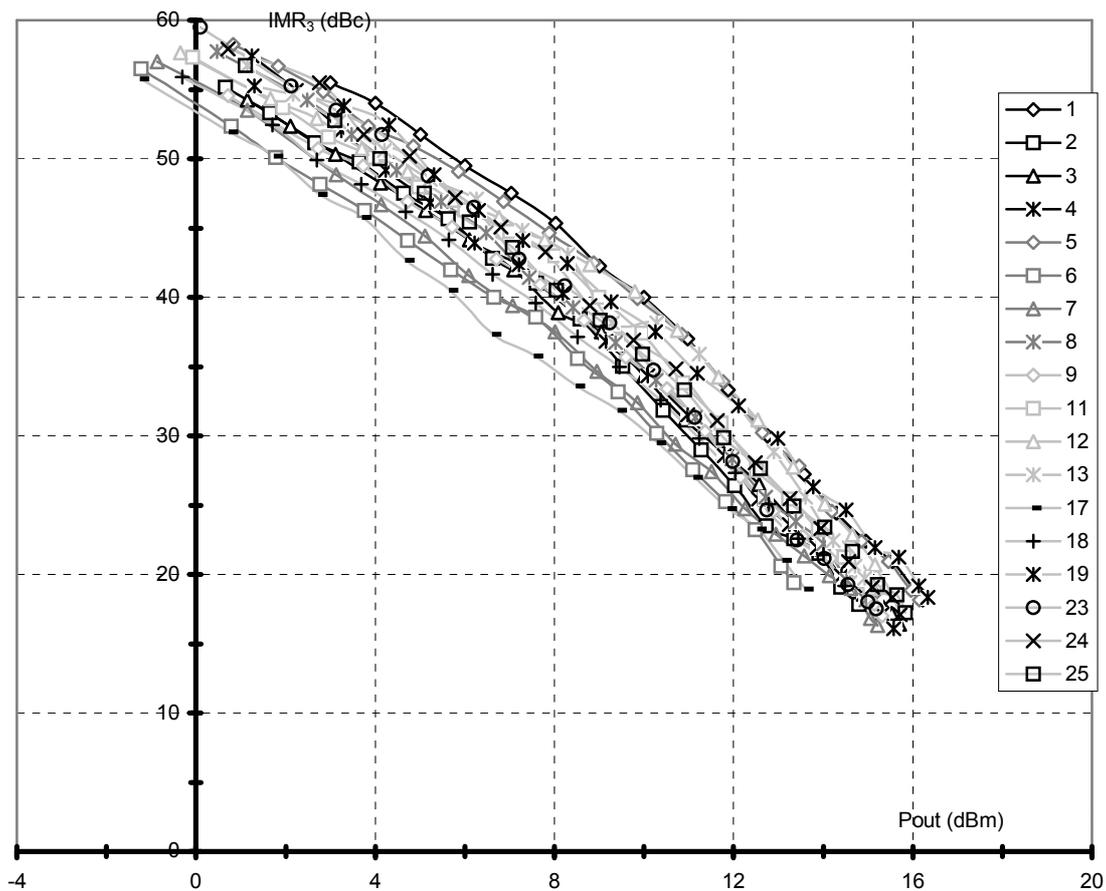


figure 19 – Evolution de l'IMR<sub>3</sub> en fonction de la puissance de sortie de toutes les topologies de transistors de la série 981209 mesurées à  $V_{DS}=3V$  et  $V_{GS}=-1V$

### 3.1.3 Influence de la longueur de grille

Il nous a paru intéressant, pour cette étude, de comparer le transistor PH25 et le transistor PH15 qui sont en tous points identiques à l'exception des longueurs de grille qui sont respectivement de  $0,25\mu\text{m}$  et de  $0,15\mu\text{m}$ . La figure 20 présente une comparaison des IMR<sub>3</sub> de ces deux transistors en fonction de la puissance de sortie, aux polarisations recommandées par le constructeur soit :  $V_{DS}=2,5V$  et  $V_{GS}=0V$  pour le PH15 et  $V_{DS}=3V$  et  $V_{GS}=-0,2V$  pour le PH25. Les impédances de charge ont été optimisées pour la puissance. On constate, sur ces courbes, que le PH15 présente, à des niveaux de puissance de sortie inférieurs à 11dBm, un IMR<sub>3</sub> meilleur de 5dBc que l'IMR<sub>3</sub> du PH25, et cela bien que ce dernier bénéficie d'une tension  $V_{DS}$  plus élevée. Cette différence est assez faible, et disparaît au dessus de 12dBm, les deux courbes étant alors confondues. Il est difficile de donner une interprétation à ces comportements. Seule une analyse plus fine, s'appuyant sur la simulation, permettrait peut être de conclure.

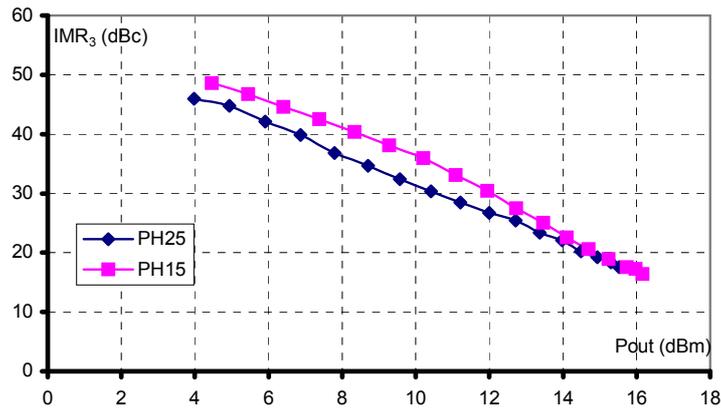


figure 20 – Comparaison des IMR3 en fonction de la puissance de sortie du transistor PH25 ( $V_{DS}=3V$   $V_{GS}=-0,2V$ ) et du transistor PH15 ( $V_{DS}=2,5V$   $V_{GS}=0V$ )

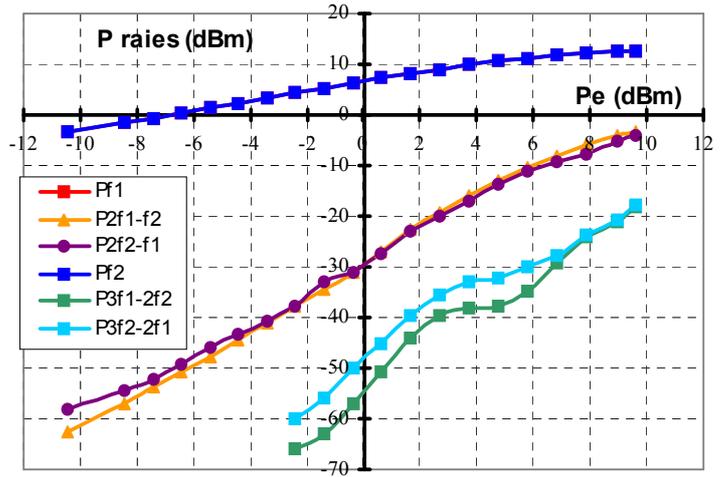
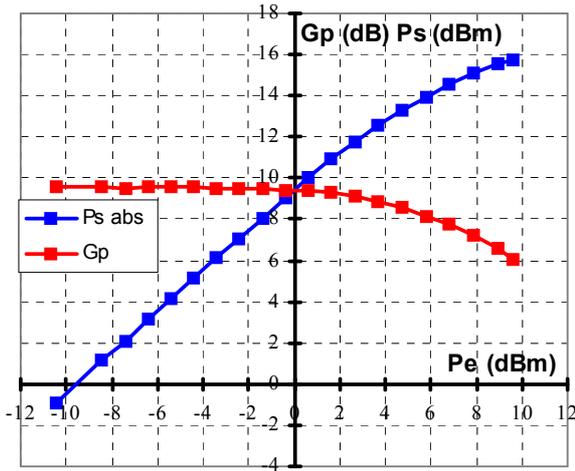
### 3.2 Influence de la polarisation

Dans ce qui précède nous avons déjà vu quelques exemples de mesures où l'augmentation de la tension  $V_{DS}$  permet d'améliorer l'IMR<sub>3</sub> du composant sous test. Nous allons examiner maintenant de manière systématique si une procédure d'optimisation des tensions de polarisation  $V_{GS}$  et  $V_{DS}$  est envisageable et à quels types de comportements on peut s'attendre concernant l'influence de ces tensions sur la linéarité. L'étude porte d'une part sur la série 981209 et, d'autre part sur le PPH25, composants de technologies suffisamment différentes pour que l'on puisse dégager des lois relativement générales, si cela est possible.

#### 3.2.1 Influence de la tension drain source

##### 3.2.1.1 981209

La topologie N°3 a été retenue pour cette étude car, outre le fait qu'elle permet de polariser sans problème le transistor à une tension  $V_{DS}=5V$ , elle est présente plusieurs fois sur un même réticule et permet, en cas de destruction du composant, de continuer l'étude sur un composant voisin de caractéristiques similaires. De plus, on peut aussi réaliser plusieurs fois la même étude sur une même topologie afin de vérifier les comportements obtenus.



réponse globale en puissance de la topologie n°3 de la série 981209, en régime biton à 26GHz et 26,001GHz

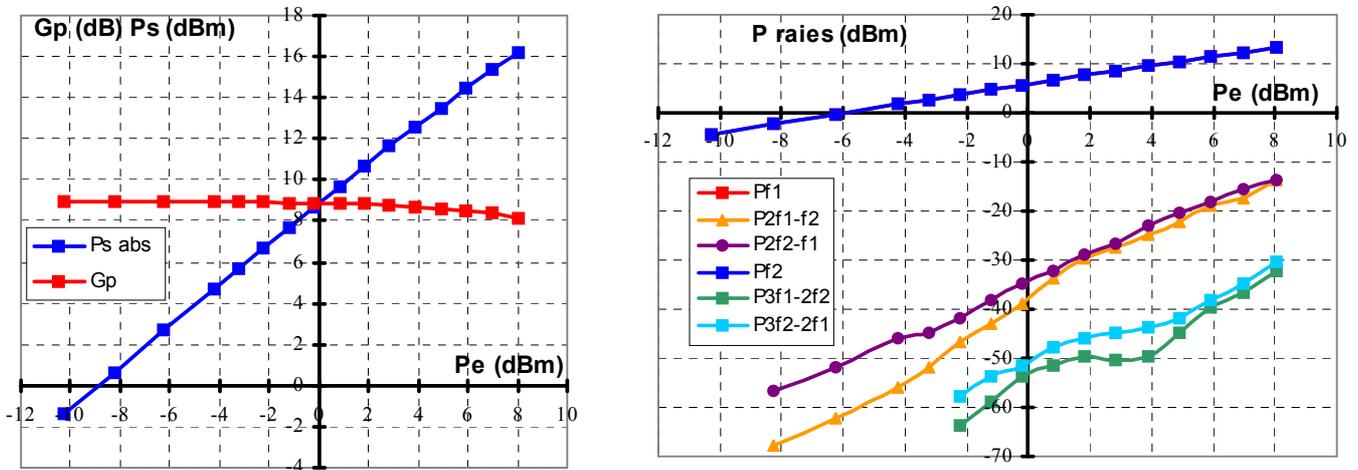
Réponse en puissance pour chaque composante fréquentielle en régime biton à 26GHz  $\Delta f=1MHz$

figure 21 – Caractéristiques biton de la topologie N°3 de la série 981209 pour  $V_{DS}=3V$  et  $V_{GS}=-1V$  avec une charge optimum pour la puissance

La figure 21 présente les résultats de mesure en puissance pour une excitation biton d'un composant de la topologie N°3 de la série 981209, à une tension de polarisation  $V_{DS}=3V$  et  $V_{GS}=-1V$  (Classe A). Le développement de ce composant est  $2x50x0,2\mu m^2$ . La charge présentée au transistor a été optimisée afin que le transistor délivre le maximum de puissance à la compression (2 dB). Le gain linéaire, de 9,5dB, est identique à celui obtenu pour une excitation monoton. Le recul du point de compression sous excitation biton, par rapport à la mesure sous excitation monoton est de 1,6dB, et la densité de puissance de sortie pour une densité de courant de grille de 1mA/mm est de 350mW/mm en biton, contre 675mW/mm en monoton. L'évolution de la puissance des raies du spectre de sortie en fonction de la puissance d'entrée montre la présence d'une inflexion de l'évolution de ces courbes. Pour un niveau de puissance correspondant à la compression du gain en puissance de 1dB, le rapport d'intermodulation d'ordre trois ( $IMR_3$ ) est de 23,9dBc ( $P_S=13,3dBm$ ).

La figure 22 présente des résultats de mesure en puissance pour une excitation biton dans les mêmes conditions que pour la figure 21 à l'exception de la tension drain – source  $V_{DS}$  qui vaut maintenant 5V au lieu de 3V. Le gain linéaire vaut 8,9dB (idem sous excitation monoton). Le recul du point de compression par rapport aux mesures sous excitation monoton est de 2dB. La densité de puissance de sortie maximale

( $I_G=1\text{mA}/\text{mm}$ ) est de  $420\text{mW}/\text{mm}$ . L'IMR<sub>3</sub> pour un niveau de puissance correspondant à 1dB de compression du gain est de 27dBc ( $P_S=16,3\text{dBm}=425\text{mW}/\text{mm}$ ).



réponse globale en puissance de la topologie n°3 de la série 981209, en régime biton à 26GHz et 26,001GHz

Réponse en puissance pour chaque composante fréquentielle en régime biton à 26GHz, Δf=1MHz

figure 22 – Caractéristiques biton de la topologie N°3 de la série 981209 pour  $V_{DS}=5V$  et  $V_{GS}=-1V$  avec une charge optimum pour la puissance

Le recul du point de compression et de la puissance de sortie maximum sous excitation biton par rapport à l'excitation monoton a déjà été commenté dans le chapitre précédent. Rappelons que ce phénomène est essentiellement du à la forme du signal de l'excitation biton qui, pour un même niveau de puissance d'entrée moyen qu'en excitation monoton, provoque un écrêtage prématuré en sortie du composant.

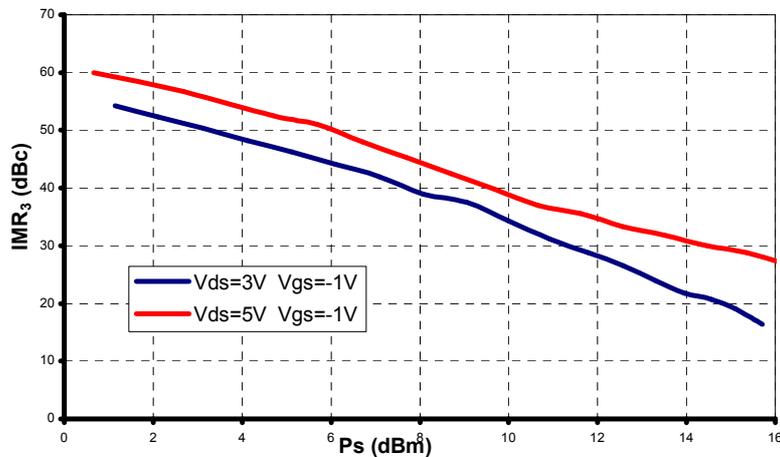


figure 23 – Evolution de l'IMR<sub>3</sub> en fonction de la puissance de sortie totale d'un composant de la série 981209 topologie N°3 pour les deux polarisations  $V_{DS}=3V$   $V_{GS}=-1V$  et  $V_{DS}=5V$   $V_{GS}=-1V$

La figure 23 permet de comparer l'évolution de l'IMR<sub>3</sub> en fonction de la puissance de sortie totale pour les deux conditions de polarisation drain – source expérimentées. Nous constatons que, quelque soit le niveau de puissance, l'IMR<sub>3</sub> correspondant à la tension de polarisation  $V_{DS}=5V$  est nettement meilleure que celui correspondant à la tension de polarisation  $V_{DS}=3V$ .

### 3.2.1.2 PPH25

Le PPH25, étant un transistor à double fossé de grille, peut être polarisé jusqu'à des tensions drain – source de 7V en classe AB, et même 8V. De telles tensions de polarisation nécessitent une grande vigilance sur la valeur du courant de grille qui peut devenir importante et détruire l'échantillon. Cette possibilité nous a permis d'effectuer une étude de linéarité dans une plage de tension  $V_{DS}$  allant de 3V à 8V (figure 24). Ces mesures, qui concernent un composant de développement  $2 \times 75 \times 0,25 \mu m^2$ , font apparaître une amélioration de la linéarité lorsque la tension  $V_{DS}$  augmente, quelques soient les conditions opératoires choisies.

L'amélioration de l'IMR<sub>3</sub>, lorsque l'on augmente la tension drain – source, est de 20 dBc pour une puissance de sortie de 12dBm, de 25dBc pour une puissance de sortie de 7dBm, et encore de près de 5dBc si l'on considère le point de compression de 1dB.

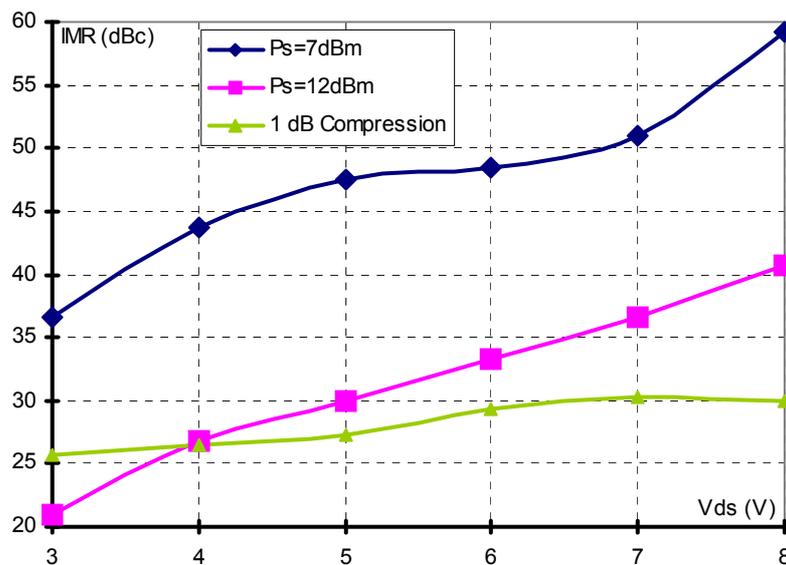
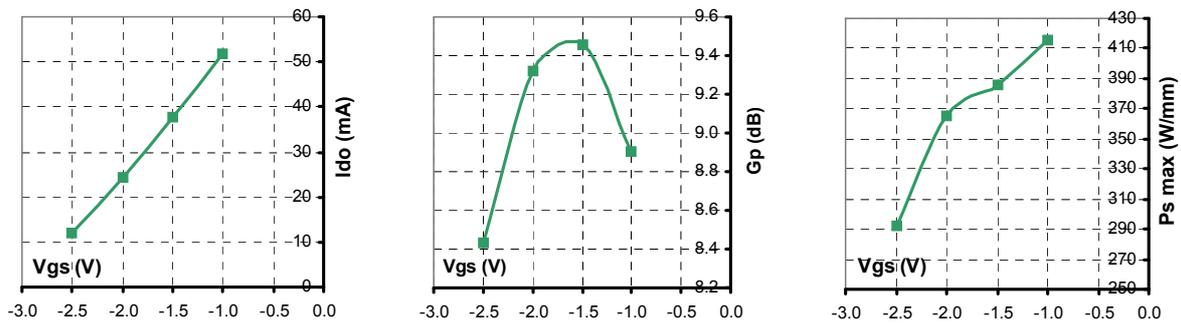


figure 24 – Evolution de l'IMR du PPH25 ( $2 \times 75 \times 0,25 \mu m^2$ ) en fonction de la tension  $V_{DS}$  à différents niveau de puissance et pour une tension  $V_{GS}=0V$  (Classe A). Les charges présentées au transistor sont optimisées pour chaque polarisations afin maximiser la puissance de sortie

### 3.2.2 Influence de la tension grille source

#### 3.2.2.1 981209

Le transistor ayant la topologie N°3 a été caractérisé sous excitation monotone et biton à une tension de polarisation  $V_{DS}=5V$  et à plusieurs tensions  $V_{GS}$ . La charge présentée au transistor a été dans tous les cas optimisée afin que celui-ci délivre le maximum de puissance.



évolution du courant de repos en fonction de  $V_{GS}$

évolution du gain linéaire en fonction de  $V_{GS}$

évolution de la puissance maximum en fonction de  $V_{GS}$

Figure 25 – évolutions du courant de repos, du gain linéaire et de la puissance de sortie maximum en fonction de  $V_{GS}$  pour le 981209 topologie N°3 sous excitation biton à  $V_{DS}=5V$

La figure 25 montre les évolutions du courant de repos, du gain linéaire et de la puissance de sortie maximum obtenues en fonction de la tension  $V_{GS}$ , à  $V_{DS}=5V$ . On constate que la puissance maximum de sortie est meilleure pour un mode de fonctionnement en classe A ( $V_{GS}=-1V$ ), alors que le gain linéaire culmine pour un point de fonctionnement en classe AB. Ces comportements peuvent être expliqués par l'allure du profil de la transconductance ( $g_m$ ) qui présente deux maxima l'un pour  $V_{GS}=-1,6V$  et l'autre pour  $V_{GS}=0V$ . Le gain linéaire, suivant grossièrement l'évolution de  $g_m$ , est naturellement plus important en classe AB qu'en classe A. Par contre, le fonctionnement en classe A autorise une plus grande excursion de la caractéristique  $I(V)$  et est donc plus bénéfique à la puissance.

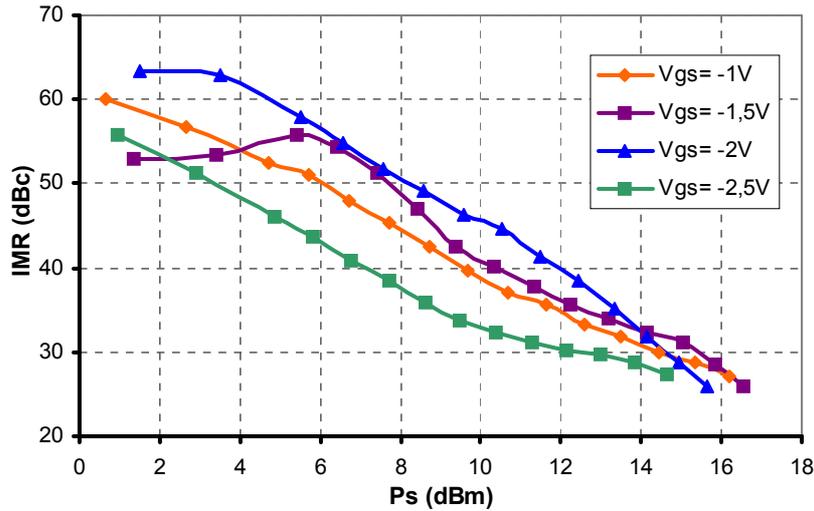


figure 26 – Evolution de l'IMR3 d'un composant de la série 981209, topologie N°3, en fonction de la puissance de sortie et pour différentes tension de polarisation  $V_{GS}$  à  $V_{DS}=5V$

La figure 26 montre l'évolution de l'IMR<sub>3</sub> de cette topologie N°3 en fonction de la puissance de sortie pour différentes tensions  $V_{GS}$  à  $V_{DS}=5V$ . On constate tout d'abord que, quelque soit le niveau de puissance de sortie, la tension de polarisation  $V_{GS}=-2,5V$  (classe AB profonde) est défavorable à l'IMR<sub>3</sub>. On remarque également que le fonctionnement en classe AB semble plus favorable à l'IMR<sub>3</sub> que le fonctionnement en classe A. En effet, les courbes à  $V_{GS}=-1,5V$  et  $-2V$  sont globalement au dessus de celle à  $-1V$ . L'allure de la courbe à  $V_{GS}=-1,5V$  est particulièrement sinueuse et laisse apparaître une nette augmentation de l'IMR<sub>3</sub> sur une plage de la puissance de sortie allant de  $P_s=3dBm$  à  $P_s=6dBm$ . Ce comportement nous a intrigués et a motivé une analyse plus approfondie qui est illustrée par la figure 27. Cette figure montre l'évolution de la puissance des différentes raies en fonction de la puissance d'entrée pour cette tension de polarisation ( $V_{GS}=-1,5V$ ), et permet de constater que cette remontée de l'IMR<sub>3</sub> est causée par une forte diminution de la raie supérieure  $2f_2-f_1$  à la puissance d'entrée de  $-4dBm$ . La raie inférieure présente, quant à elle, une inflexion pour une puissance d'entrée de  $-2dBm$ . Ce phénomène de dissymétrie des raies d'intermodulation  $2f_2-f_1$  et  $2f_1-f_2$  n'a été rencontré que lors de mesures effectuées sur des transistors réalisés sur l'épitaxie 981209. Ce phénomène de dissymétrie entre les raies d'intermodulation est couramment attribué à des effets mémoire des circuits de polarisation.

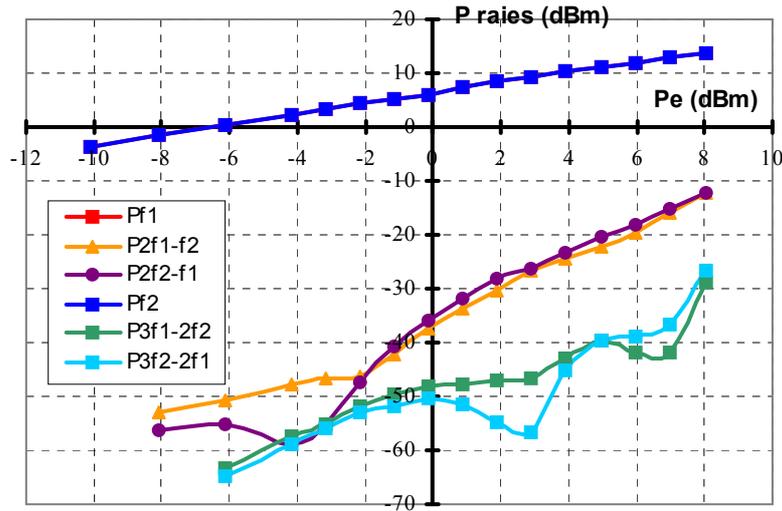


figure 27 - Caractéristiques biton de la topologie N°3 de la série 981209 à  $V_{DS}=5V$ ,  $V_{GS}=-1,5V$  avec une charge optimum pour la puissance

### 3.2.2.2 PPH25

La figure 28 présente l'évolution de l'IMR<sub>3</sub> du PPH25 en fonction du courant de repos à différents niveaux de puissance de sortie. On constate tout d'abord que le fonctionnement en classe A du transistor ( $I_D=45mA$ ) n'est pas le cas le plus favorable en terme de linéarité. On peut également constater que le fonctionnement en classe AB (25%  $I_{Dmax}$ ) est, de manière générale, plus intéressant pour la linéarité que le fonctionnement en classe A. Cependant pour des puissances assez faibles ( $P_s=7dBm$ ), on constate une amélioration de l'IMR<sub>3</sub> pour un point de repos situé à proximité de la classe B. Ce phénomène à été rencontré lors de mesures sur d'autre composants et n'a pas d'explication simple. Nous verrons, dans le chapitre suivant, si les simulations permettent d'éclairer ce point.

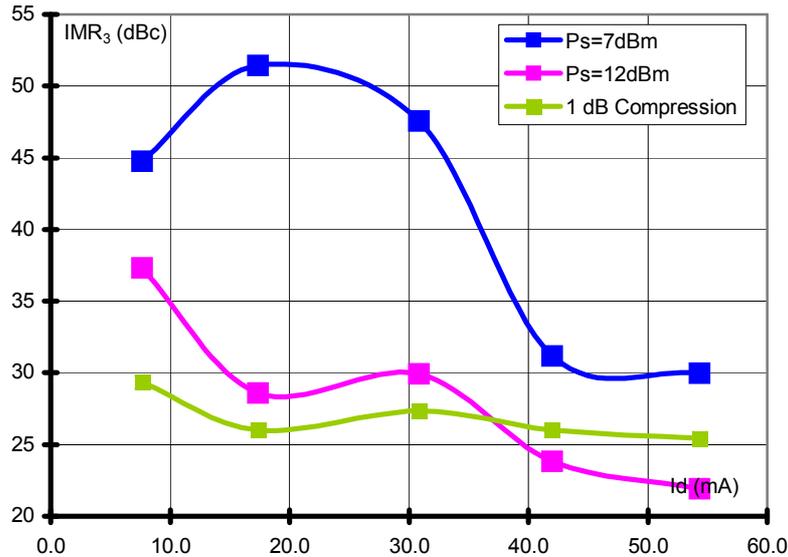


figure 28 - Evolution de l'IMR<sub>3</sub> du PPH25 en fonction du courant de repos Id à différents niveau de puissance et pour une tension  $V_{DS}=5V$

### 3.3 Influence de l'impédance de charge

L'étude menée dans ce paragraphe porte sur l'influence de l'impédance de charge sur la linéarité tout en veillant à ne pas trop s'écarter de la puissance maximum de sortie. Le critère de limitation de variation de la charge est de ne perdre que 0,5dB de puissance de sortie pour une puissance d'entrée constante. Ce type d'étude dans cette bande de fréquence est, à notre connaissance, inédite. Rappelons que pour cette étude, comme dans ce qui précède, l'écart de fréquence entre les deux composantes d'excitation biton a été fixé à 1MHz.

#### 3.3.1 PPH25

La figure 29 montre le lieu d'impédance ainsi que l'IMR<sub>3</sub> correspondant, pour un niveau de puissance de sortie constant qui correspond à un fonctionnement linéaire du composant ( $P_S=8,8dBm$ ). L'amplitude de variation de l'IMR<sub>3</sub> le long de ce contour est de 11dB et l'amélioration de l'IMR<sub>3</sub>, par rapport au cas où l'impédance de charge est optimisée pour la puissance, est de 5,5dB pour 0,5dB de perte de puissance de sortie. La même étude a été réitérée à un niveau de puissance supérieur ( $P_S=15dBm$ ). Il apparaît, alors, que l'amplitude de variation le long du contour est de 9dB et que l'amélioration par rapport au cas où l'impédance est optimisée pour la puissance est de 3dB (figure 30). On remarque une modification importante de l'impédance de charge correspondant au

meilleur  $IMR_3$  lorsque le niveau de puissance croit. Ainsi la charge optimum est :  $Z_L=20+j15\Omega$  à  $P_s=8,8dBm$  et  $Z_L=45+j25\Omega$  à  $P_s=14,5dBm$ . Notons que ces deux cas correspondent à 6,5dB et 0,5dB de back-off par rapport au point de compression à 1dB en excitation monoton. Ce comportement a également été constaté par P. Delemotte lors de mesures de NPR [24] sur les mêmes types de transistors.

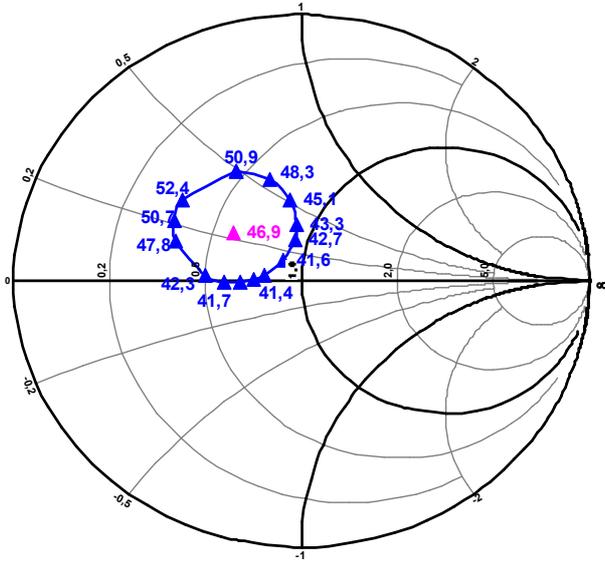


figure 29 - Evolution de l'IMR<sub>3</sub> du PPH25 en fonction de la charge pour  $P_s=P_{s,max}-0.5dB$  à  $P_{ei}$  constant, avec  $P_{s,max}=9,3dBm$ ,  $V_{DS}=5V$  et  $V_{GS}=-0,2V$

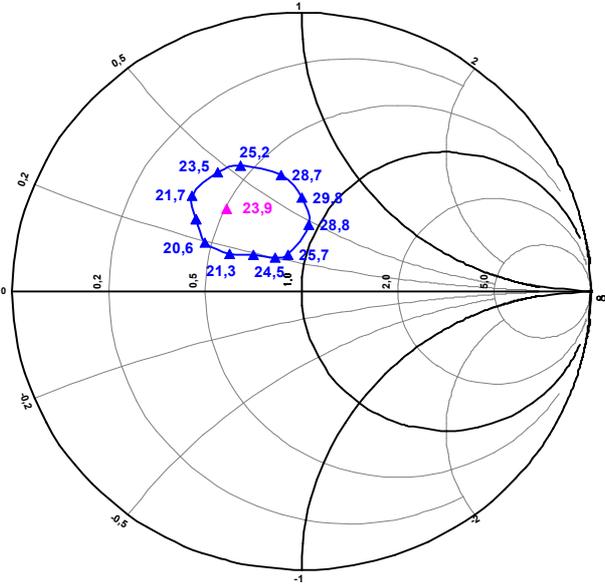


figure 30 - Evolution de l'IMR<sub>3</sub> du PPH25 en fonction de la charge pour  $P_s=P_{s,max}-0.5dB$  à  $P_{ei}$  constant, avec  $P_{s,max}=15dBm$ ,  $V_{DS}=5V$  et  $V_{GS}=-0,2V$

### 3.3.2 PH25

La figure 31 présente le même type d'étude mais réalisée sur un transistor PH25. La puissance de sortie le long de ce contour est de 14,5 dBm soit 0,5dB de back-off, comme dans le deuxième cas présenté ci dessus pour le PPH25, mais la polarisation est différente avec :  $V_{DS}=3V$  et  $V_{GS}=-0,2V$ . On remarque que l'amplitude de variation de l'IMR<sub>3</sub> le long de ce contour est de l'ordre de 2,5dB, donc faible, et que l'amélioration de l'IMR<sub>3</sub>, par rapport au cas où l'impédance de charge est optimisée pour la puissance, est de seulement 0,6dB pour 0,5dB de perte de puissance de sortie. La comparaison de la figure 31 avec la figure 30 montre que, pour un même back-off et une même puissance de sortie la valeur absolue de l'IMR<sub>3</sub> et sa variation en fonction de la charge sont nettement plus importantes pour le PPH25 que pour le PH25. On retrouve donc ici, pour cette optimisation de l'impédance de charge, l'effet bénéfique joué par la tension de polarisation  $V_{DS}$ .

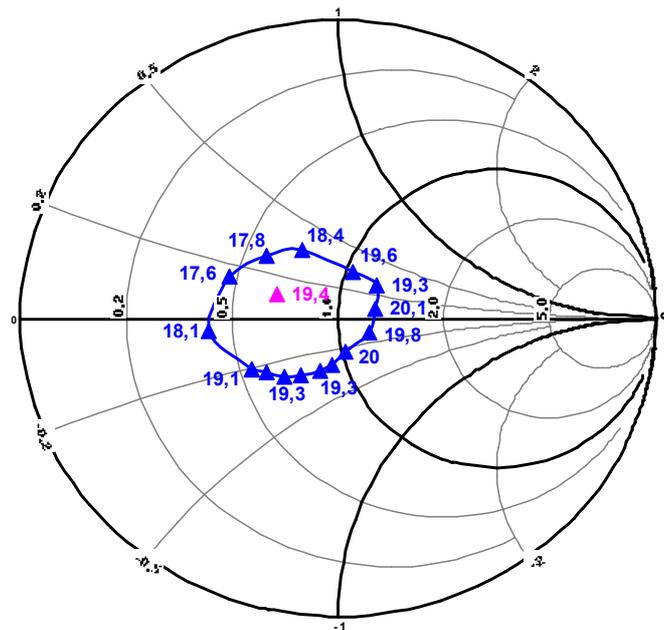


figure 31 - Evolution de l'IMR3 du PH25 en fonction de la charge pour  $P_{sabs}=P_{sabsmax}-0,5dB$  à  $P_{einj}$  constant, avec  $P_{smax}=15dBm$ ,  $V_{DS}=3V$  et  $V_{GS}=-0,2V$

### 3.3.3 981209 topologie N°3

La figure 32 présente son lieu d'impédance de charge telle que la puissance de sortie soit constante et inférieure de 0,5dB à la puissance maximum que l'on peut obtenir.

La polarisation est :  $V_{DS}=5V$  et  $V_{GS}=-1V$ . Le niveau de puissance de sortie correspondant à ce contour d'impédance est de 9,5dBm. On remarque que la variation de l'IMR<sub>3</sub> sur ce lieu d'impédance est de 4,2dB. La figure 33 correspond à une étude identique, à la différence que le niveau de puissance de sortie est beaucoup plus faible. Il vaut 7dBm. On remarque que la variation de l'IMR<sub>3</sub> est alors de près de 15dB, et que l'amélioration possible de l'IMR<sub>3</sub> par rapport au cas d'une impédance optimisée pour la puissance est de 5dB.

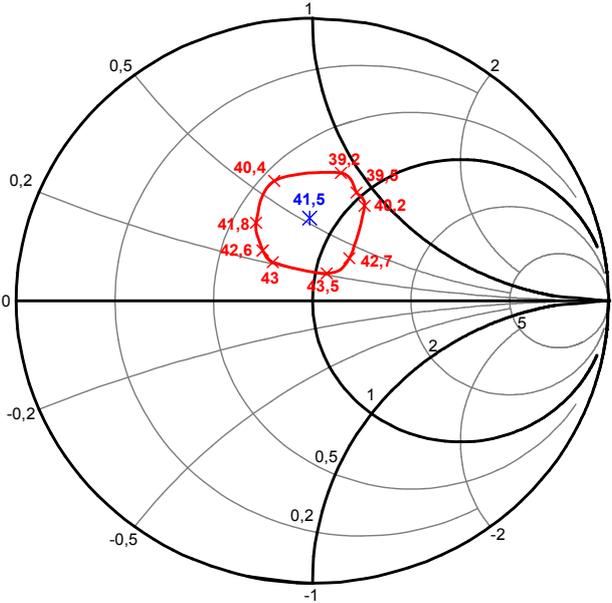


figure 32 - Evolution de l'IMR3 du 981209 (topologie N°3) en fonction de la charge pour  $P_{sabs}=P_{sabsmax}-0.5dB$  à  $P_{einj}$  constant, avec  $P_{smax}=10dBm$ ,  $V_{DS}=5V$  et  $V_{GS}=-1V$

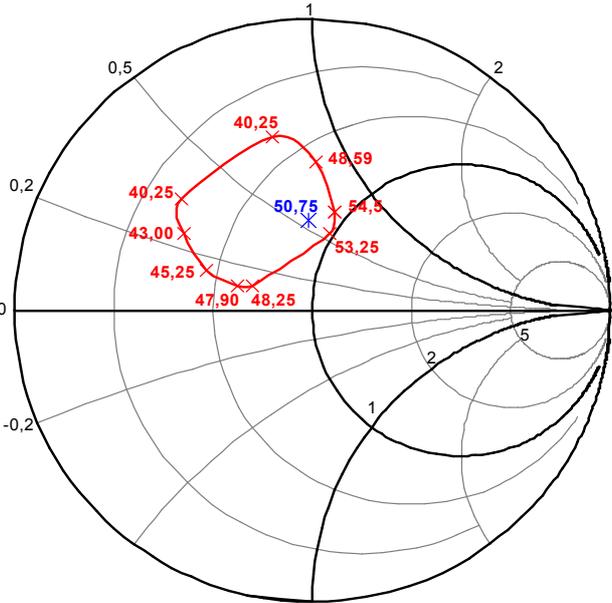


Figure 33 - Evolution de l'IMR3 du 981209 (topologie N°3) en fonction de la charge pour  $P_{sabs}=P_{sabsmax}-0.5dB$  à  $P_{einj}$  constant, avec  $P_{smax}=7dBm$ ,  $V_{DS}=5V$  et  $V_{GS}=-1V$

A ce stade de l'étude il est intéressant de faire une comparaison du composant de topologie 3 de la série 981209 avec le PPH25. En se référant aux performances montrées respectivement sur les figures 26 et 28 pour ces deux composants, on constate qu'à  $V_{DS}=5V$  et en ajustant la tension  $V_{GS}$  on peut obtenir une puissance de sortie de 10dBm avec 46dBc d'IMR<sub>3</sub> pour le 981209 alors que le PPH25 fournit 12dBm de puissance de sortie avec 35dBc d'IMR<sub>3</sub>. Or le premier a un développement de grille de 100 $\mu$ m alors que le second a un développement de 150 $\mu$ m. La densité de puissance de sortie correspondante est donc voisine de 100mW/mm dans les deux cas et, pour celle-ci, le 981209 présente un IMR<sub>3</sub> supérieur d'environ 10dB à l'IMR<sub>3</sub> du PPH25.

Ce résultat montre tout l'intérêt que peut offrir sur le plan de la linéarité une structure HEMT bicanal, à profil de transconductance presque plat, par rapport à un HEMT monocanal. Cette supériorité doit, cependant, être relativisée puisqu'elle repose, ici, sur une seule valeur de densité de puissance de sortie, encore modeste, et que, comme il a été montré dans ce qui précède, l'IMR<sub>3</sub> ne fait que décroître quand le niveau augmente et tend vers une valeur proche, ou légèrement inférieure, à 20dBc, lorsque l'on s'approche de la saturation, et ce quelque soit la technologie du HEMT sous test.

### 3.4 Influence des tés de polarisation

Comme nous l'avons vu dans le premier chapitre, les effets mémoire peuvent avoir une influence sensible sur l'intermodulation. Les effets mémoire qui nous concernent sont ceux qui s'exercent sur une durée de l'ordre de la  $\mu$ s. Ils sont principalement liés aux circuits de polarisation du transistor, c'est à dire aux tés de polarisation et aux alimentations. La figure 34 montre deux évolutions d'IMR<sub>3</sub> du transistor PPH25 en fonction de la puissance de sortie, pour  $V_{DS}=4V$ ,  $V_{GS}=-0.2V$  et pour une charge optimisée pour la puissance. Les deux évolutions correspondent à l'utilisation de deux tés de polarisation pour la grille. Le té de polarisation donnant le meilleur IMR<sub>3</sub> est celui qui est utilisé habituellement (Wiltron), l'autre est un té de polarisation de la société Hewlett Packard. La différence essentielle entre ces deux tés réside dans la fréquence de coupure basse dans le sens RF+DC vers DC. Dans le cas du té de polarisation Wiltron, cette fréquence est de 450kHz, et pour le té de polarisation HP cette fréquence est de 850kHz. Ces fréquences de coupure sont proches de la fréquence de

battement qui sépare les deux raies d'excitation (1MHz), par conséquent on peut supposer qu'une partie du signal à la fréquence de battement circule entre la grille et l'alimentation de celle-ci, et influe ainsi sur les résultats d'intermodulation. Nous pouvons conclure de cette étude que l'environnement de test peut avoir une influence sensible sur les résultats d'intermodulation, il faut donc être particulièrement vigilant si l'on doit modifier ou remplacer des éléments qui composent le banc.

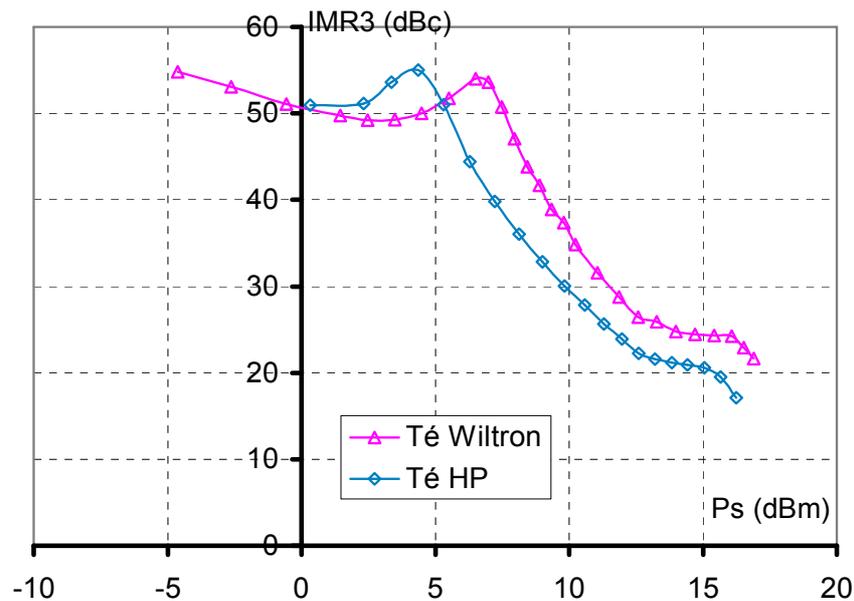


Figure 34 – Evolution de l'IMR3 du PPH25 en fonction de la puissance de sortie pour  $V_{DS}=4V$ ,  $V_{GS}=-2V$ , et pour deux té de polarisation de la grille d'origine différentes

#### 4. Conclusion

Les études développées dans ce chapitre ont montré que, tant au niveau de la technologie du transistor, qu'au niveau de son mode de fonctionnement, des améliorations de la linéarité peuvent être obtenues.

En ce qui concerne la technologie la comparaison simple fossé – double fossé de grille effectuée entre le PH25 et PPH25 d'UMS a montré clairement que l'avantage du second sur le premier est, avant tout, de permettre une tension  $V_{DS}$  de polarisation plus élevée. Cette condition est basiquement favorable à la linéarité. Par contre, à tension  $V_{DS}$  plus faible, pour laquelle les deux structures sont indifféremment utilisables, le simple fossé de grille conduit à une meilleure linéarité. L'analyse de l'influence des détails de

topologie du double fossé de grille, telle qu'elle a été pratiquée avec les 18 variantes de la série 981209, n'a pas conduit à des indications très fines qui permettraient de considérer comme optimale une topologie particulière. Cependant, elle a eu le mérite de confirmer les informations apportées par l'étude des PH25 et PPH25, à savoir que la présence du grand fossé améliore la tenue au claquage. Elle a aussi montré que l'élargissement du grand fossé permet d'opérer à des tensions  $V_{DS}$  plus élevées, mais que, à tension  $V_{DS}$  plus faible, ce sont les topologies ayant un dimensionnement intermédiaire du grand fossé qui conduisent aux meilleurs résultats de linéarité. Curieusement, cette propriété s'est révélée corrélée avec une supériorité en courant drain de ces topologies intermédiaires, ce qui montre que les possibilités d'excursion en courant, comme les possibilités d'excursion en tension, sont importantes pour la linéarité. L'étude de l'influence de la longueur de la grille, pratiquée en comparant PH25 et PH15 d'UMS, a donné un avantage à la structure ayant la grille la plus courte, tout au moins à puissance pas trop élevée et à même tension  $V_{DS}$ . La raison pourrait en être la légère supériorité de courant drain du PH15, conduisant, comme indiqué ci-dessous, à une possibilité d'excursion en courant plus grande.

En ce qui concerne les conditions de fonctionnement d'intéressants enseignements ont été mis en évidence à propos de l'influence de la polarisation et de celle de l'impédance de charge sur la linéarité. Comme signalé plus haut, la linéarité est d'autant meilleure que la tension  $V_{DS}$  est élevée. L'influence de la tension  $V_{GS}$  de polarisation est, par contre, plus subtile mais il semble, qu'en règle générale, sa valeur optimum correspond à un mode de fonctionnement en classe AB, plus ou moins profonde selon le composant. L'analyse en fonction de l'impédance de charge a principalement montré que l'optimisation de celle-ci pouvait entraîner une forte amélioration de l'IMR<sub>3</sub>, à une puissance de sortie donnée, et que cette amélioration est d'autant plus importante que le niveau de puissance est bas. A des niveaux de puissance proches de la saturation le choix de l'impédance de charge cesse d'être opérant pour améliorer la linéarité. Enfin, il a été trouvé que l'impédance de charge qui optimise l'IMR<sub>3</sub> varie avec le niveau de puissance, principalement quand on atteint la compression.

Toutes les observations reportées ci-dessus traduisent la complexité des conditions de linéarité. On conçoit aisément que l'analyse ne peut pas s'arrêter là et qu'un travail plus fouillé de compréhension est indispensable. C'est ce que présentent les modélisations et simulations du chapitre suivant.

# Chapitre 4

## **Etude théorique biton, à 26GHz, sur des HEMTs de technologie typique pour bande Ka**

Dans ce chapitre nous allons nous efforcer d'apporter le maximum d'éléments de compréhension et d'analyse des comportements expérimentaux décrits dans le chapitre précédent. L'analyse repose principalement sur l'utilisation du simulateur ADS de la société Agilent. Dans une première approche, partant du postulat que la commande du courant drain par la tension de grille est le facteur prédominant en linéarité dans un HEMT, une étude académique est effectuée sur la base d'un modèle de composant réduit à un simple générateur de courant. Nous examinons ainsi les conséquences sur le comportement en linéarité pour les principaux cas de profils de transconductance rencontrés expérimentalement.

Après cette analyse préliminaire, une seconde analyse non linéaire englobant tous les éléments du schéma électrique d'un HEMT est effectuée. Celle ci a été réalisée sur le

composant double puits 981209 du laboratoire, particulièrement intéressant pour cette analyse. Les grandes étapes de l'extraction des éléments du schéma électrique de ce composant ainsi que les formulations analytiques retenues pour exprimer les non linéarités sont présentées. La validité du modèle est ensuite vérifiée à l'aide de confrontations entre les simulations monoton et biton petit et grand signal et les résultats expérimentaux. Après quoi nous procédons à l'analyse de l'influence sur le comportement en linéarité du composant des conditions de polarisation, c'est à dire des tensions de polarisation  $V_{GS}$  et  $V_{DS}$ . Cette analyse est suivie par l'étude de l'influence de différents paramètres (diodes, capacités grille – source et grille – drain) constituant le schéma équivalent électrique sur les performances en linéarité. Ces simulations donnent lieu à des discussions sur les désaccords relevés avec les résultats expérimentaux, en particulier concernant le fait que les « trous » d'intermodulation ne se produisent pas de la même manière. Nous terminons l'analyse par l'influence de l'impédance de charge sur le taux d'intermodulation pour une même puissance de sortie en cherchant à expliquer les raisons pour lesquelles une optimisation de la charge engendre une amélioration de l'intermodulation.

## **1. Analyse préliminaire de l'influence du profil de la transconductance sur le comportement non linéaire**

Le but de cette analyse est de montrer l'influence sur l'intermodulation du profil de la transconductance  $g_m$  dans le cas où le composant est réduit seulement à son générateur de courant drain. Ici  $g_m$  est supposé ne dépendre que de la tension grille - source  $V_{GS}$ .

### 1.1 L'outil théorique utilisé

#### 1.1.1 Formulation du générateur de courant

La théorie de cette analyse est basée sur la décomposition polynomiale de la fonction  $g_m(V_{GS})$ . Les coefficients du polynôme obtenu avec cette décomposition permettent de déduire l'amplitude des mélanges d'ordre 3 et d'ordre 5.

En formulant la transconductance  $g_m$  par le polynôme :

$$g_m = g_{m1} + g_{m2} \cdot V + g_{m3} \cdot V^2 + g_{m4} \cdot V^3 + \dots$$

avec  $V$  variation de la tension  $V_{GS}$  autour du point de repos, on en déduit, par une simple intégration, l'amplitude correspondante de la variation du courant de drain :

$$\Delta I_D = g_{m1} \cdot V + \frac{g_{m2}}{2} \cdot V^2 + \frac{g_{m3}}{3} \cdot V^3 + \frac{g_{m4}}{4} \cdot V^4 + \dots$$

Dans le cas d'une attaque biton, nous avons :  $V = A \cdot (\cos(\omega_1 \cdot t) + \cos(\omega_2 \cdot t))$

Nous en déduisons l'amplitude de variation du courant de drain pour les composantes aux pulsations  $\omega_1$ ,  $\omega_2$ ,  $2\omega_2 - \omega_1$ ,  $2\omega_1 - \omega_2$ ,  $3\omega_2 - 2\omega_1$ ,  $3\omega_1 - 2\omega_2$

On a, alors, pour amplitudes des composantes de  $\Delta I_D$  à  $\omega_1$  et  $\omega_2$  :

$$\Delta I_{D,\omega_2} = g_{m1} \cdot A + \frac{5}{12} \cdot g_{m3} \cdot A^3 + \frac{5}{4} \cdot g_{m5} \cdot A^5 + \frac{1225}{448} \cdot g_{m7} \cdot A^7 \dots$$

Pour amplitudes des composantes de  $\Delta I_D$  à  $2\omega_2 - \omega_1$  et  $2\omega_1 - \omega_2$  :

$$\Delta I_{D,2\omega_2-\omega_1} = \frac{1}{4} \cdot g_{m3} \cdot A^3 + \frac{5}{8} \cdot g_{m5} \cdot A^5 + \frac{105}{64} \cdot g_{m7} \cdot A^7 + \dots$$

Pour amplitudes des composantes de  $\Delta I_D$  à  $3\omega_2 - 2\omega_1$  et  $3\omega_1 - 2\omega_2$  :

$$\Delta I_{D,3\omega_2-2\omega_1} = \frac{1}{8} \cdot g_{m5} \cdot A^5 + \frac{35}{64} \cdot g_{m7} \cdot A^7 + \dots$$

Les trois relations ci-dessus montrent que :

- L'amplitude des composantes de courant aux pulsations  $2 \cdot \omega_2 - \omega_1$  et  $2 \cdot \omega_1 - \omega_2$  provient non seulement du coefficient  $g_{m3}$ , du polynôme  $g_m(V_{GS})$ , mais également des coefficients d'ordres impairs supérieurs  $g_{m5}$ ,  $g_{m7}$ , etc...
- Dans l'hypothèse où les coefficients de la transconductance d'ordres supérieurs à 5 sont négligeables pour l'expression du courant de drain et que

$g_{m3}$  et  $g_{m5}$  sont de signes opposés, alors pour  $A^2 = 0.4 \cdot \frac{|g_{m3}|}{|g_{m5}|}$ , les amplitudes

des composantes aux pulsations  $2 \cdot \omega_2 - \omega_1$  et  $2 \cdot \omega_1 - \omega_2$  peuvent être nulles.

On a, dans ces conditions, l'apparition d'un trou dans la réponse d'intermodulation.

- L'amplitude des composantes de courant aux pulsations  $3\omega_2 - 2\omega_1$  et  $3\omega_1 - 2\omega_2$  provient des coefficients d'ordre impairs  $g_{m5}$ ,  $g_{m7}$ , etc... il peut

donc là aussi y avoir annulation de ces composantes si  $g_{m5}$  et  $g_{m7}$  sont de signes opposés et si  $A^2 = \frac{8}{35} \cdot \frac{|g_{m5}|}{|g_{m7}|}$ , dans la mesure où les coefficients de la transconductance d'ordres supérieurs à 7 sont négligeables.

### 1.1.2 Outil informatique utilisé.

L'outil informatique utilisé pour effectuer cette étude est un tableur Excel (voir annexe 1), dans lequel les formules décrivant les polynômes sont introduites. Les contributions des différents ordres du polynôme sur le courant aux pulsations  $\omega_1$ ,  $2\omega_2 - \omega_1$ ,  $3\omega_2 - 2\omega_1$  sont calculées puis additionnées afin de reconstituer l'amplitude résultante du courant de drain. Puis, les puissances d'entrée et de sortie  $P_{IN}$  et  $P_{OUT}$  sont respectivement déduites de la tension d'entrée  $V$ , en supposant que l'impédance d'entrée du système est de  $50\Omega$ , et de  $\Delta I_D$ , en supposant que l'impédance de charge est de  $50\Omega$ .

## 1.2 Analyse pour des cas typiques de transconductance

Deux profils de transconductance paraissent particulièrement intéressants à étudier parce que représentatifs de ce que l'on rencontre usuellement dans les HEMT's mono puits et double puits. Il s'agit, pour les composants mono puits du profil classique en cloche et pour les composants double puits du profil à deux bosses. Dans le chapitre expérimental précédant celui ci nous avons étudié ces deux allures, le PPH25 de la société UMS appartenant à la première catégorie et le transistor référencé 981209 du laboratoire appartenant à la seconde catégorie. Leurs profils de transconductance, en fonction de  $V_{GS}$ , comportent, respectivement, une bosse et deux bosses mais, dans les deux cas aucune symétrie paire ou impaire n'est clairement visible par rapport au point de polarisation. Toutefois, dans la présente approche nous allons, considérer une symétrie parfaite afin de simplifier les analyses.

### - Profil de transconductance en cloche (mono-canal)

La représentation du profil retenu en fonction de la tension  $V_{GS}$  est donnée sur la figure 1. L'analyse biton est effectuée pour trois points de repos correspondant,

respectivement, à  $I_{Dmax}/2$ ,  $I_{Dmax}/4$  et  $I_{Dmax}/10$ , c'est à dire représentatifs de la classe A et de la classe A-B, voire B pour le courant le plus faible.

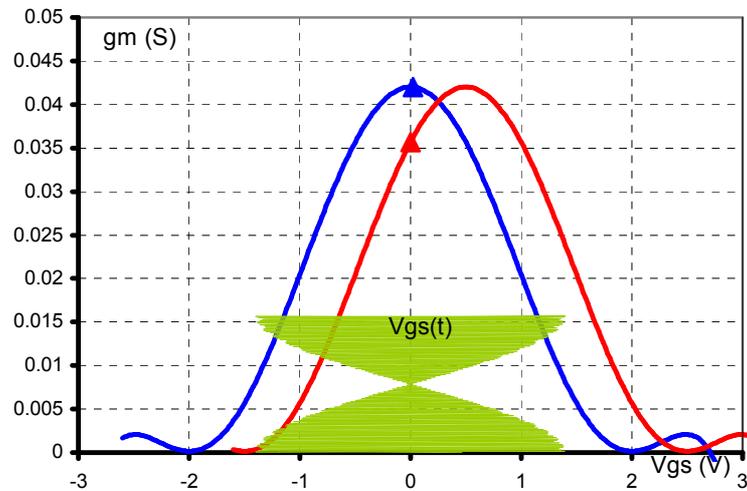


figure 1 – profil de transconductance  $g_m$  en cloche pour deux polarisation,  $I_{Dmax}/2$  (bleu) et  $I_{Dmax}/4$  (rouge)

Pour ces trois polarisations, les coefficients du polynôme représentatif du  $g_m(V)$  sont évidemment différents.

Ils sont donnés dans le tableau ci-dessous.

Polarisation	$g_{m1}$	$g_{m2}$	$g_{m3}$	$g_{m4}$	$g_{m5}$	$g_{m6}$	$g_{m7}$
$I_{Dmax}/2$	0.042	0	-0.0267	0	0.0055	0	-0.00036
$I_{Dmax}/4$	0.03566	0.0240	-0.0188	-0.01	0.00415	0.00108	-0.00036
$I_{Dmax}/10$	0.02044	0.03356	0.0009	-0.0148	0.0001	0.00216	-0.00036

- Le profil pour  $I_{Dmax}/2$  est purement pair. En conséquence, seuls existent les coefficients d'indice impair. On peut donc s'attendre à un taux d'intermodulation du 3<sup>ème</sup> ordre assez médiocre sauf si il y a compensation des deux contributions liées à  $g_{m3}$  et  $g_{m5}$ , puisque ces deux coefficients sont de signes opposés.
- Le profil pour  $I_{Dmax}/4$ , quant à lui, n'a pas de parité ou imparité prédominante. Par contre  $g_{m3}$  et  $g_{m5}$  sont de signes opposés. Il n'y a pas de raison déterminante pour que le taux d'intermodulation du 3<sup>ème</sup> ordre soit bon, sauf en cas de compensation par les coefficients  $g_{m3}$  et  $g_{m5}$ .
- Le profil pour  $I_{Dmax}/10$  est presque parfaitement impair. Les coefficients  $g_{m2}$ ,  $g_{m4}$ ,  $g_{m6}$ ... sont prédominants devant  $g_{m3}$ ,  $g_{m5}$ ,  $g_{m7}$ ... Ce cas doit,

normalement correspondre à un taux d'intermodulation du 3<sup>ème</sup> ordre bon sinon très bon.

Afin de confirmer ces analyses les simulations ont été effectuées en prenant garde de limiter l'amplitude du signal d'excitation de telle sorte que l'excursion de tension autour de chacun des points de polarisation ne sorte pas du domaine de validité de la représentation polynomiale. Cette précaution n'exclut pas d'aller en dessous du pincement mais dans une limite raisonnable.

Les résultats de cette simulation sont présentés sur la figure 2. On y trouve, en fonction de la puissance d'entrée, les évolutions des puissances de sortie aux fréquences  $f_1$ ,  $2f_1-f_2$  et  $3f_1-2f_2$ . Comme prévu, on constate que le cas  $I_{Dmax}/10$  est de loin, le plus favorable pour l'intermodulation d'ordre 3, avec pratiquement 20dB de mieux que les cas  $I_{Dmax}/2$  et  $I_{Dmax}/4$ . Dans le cas  $I_{Dmax}/10$ , on constate aussi une velléité d'annulation des raies d'ordre 3 pour les puissances d'entrée les plus élevés. La raison est une compensation entre la contribution de  $g_{m7}$  (négatif) et les contributions de  $g_{m3}$  et  $g_{m5}$  (positifs).

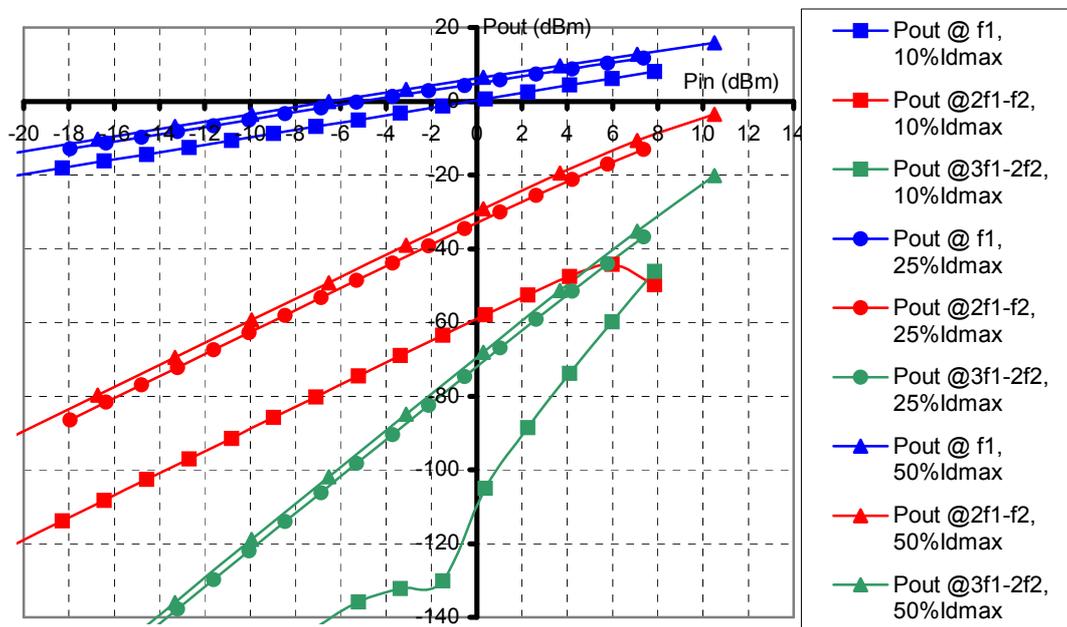


figure 2 – Simulation avec le tableur Excel des évolutions des puissances de sortie aux fréquences  $f_1$ ,  $2f_1-f_2$ ,  $3f_1-2f_2$  en fonction de la puissance d'entrée pour trois cas de polarisation :  $I_{Dmax}/2$  (—▲—),  $I_{Dmax}/4$  (—●—) et  $I_{Dmax}/10$  (—■—), le composant étant réduit au seul générateur de courant.

Pour conclure cette analyse concernant le profil de transconductance en cloche il ressort qu'un fonctionnement en classe AB profonde est un facteur favorable pour l'intermodulation tant que l'excursion du signal d'entrée n'atteint pas les limites. Par

ailleurs, il ressort aussi que, pour les fonctionnements plus proches de la classe A, le phénomène de compensation lié aux contributions de  $g_{m3}$  et  $g_{m5}$  ne se produit pas obligatoirement. C'est une possibilité mathématique mais qui est tributaire des limites d'excursion d'entrée pour devenir réalité.

A ce propos, il est intéressant de revenir sur les résultats expérimentaux montrés dans le chapitre 3, concernant le transistor HEMT PPH25 d'UMS. Ce composant a été étudié en régime d'intermodulation pour les valeurs de  $V_{DS} = 3 \text{ V}$  et  $5 \text{ V}$ , avec  $V_{GS} = -0.2 \text{ V}$ . A  $V_{DS} = 3 \text{ V}$  aucun « trou » d'intermodulation d'ordre 3 n'a été observé. Par contre à  $V_{DS} = 5 \text{ V}$ , nous avons la présence d'un « trou » (figure 3) à puissance d'entrée moyenne.

Cette différence de comportement peut, fort bien, avoir son explication dans l'évolution que subit le profil de transconductance de ce composant quand on passe de  $V_{DS} = 3 \text{ V}$  à  $V_{DS} = 5 \text{ V}$ . En effet, comme le montre la figure 4, ce profil ressemble encore à une cloche pour  $V_{DS} = 3 \text{ V}$  mais s'écarte passablement de cette forme pour  $V_{DS} = 5 \text{ V}$ . Il y a donc lieu de penser que les polynômes correspondants sont fortement différents entre les deux cas.

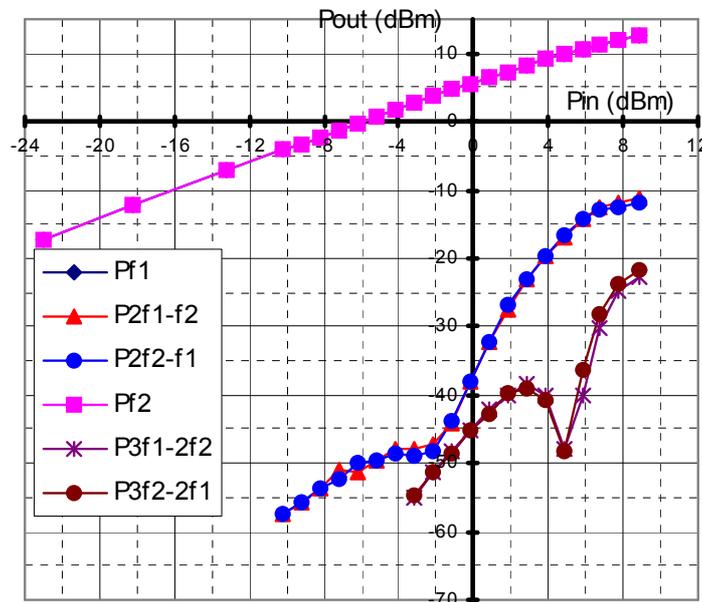


figure 3 – Réponse expérimentale en puissance sous excitation biton ( $f_0 = 26 \text{ GHz}$ ,  $\Delta f = 1 \text{ MHz}$ ) du transistor PPH25 ( $2 \times 75 \times 0.25 \mu\text{m}^2$ ) pour chaque composante fréquentielle et pour une polarisation  $V_{DS} = 5 \text{ V}$  et  $V_{GS} = -0.2 \text{ V}$

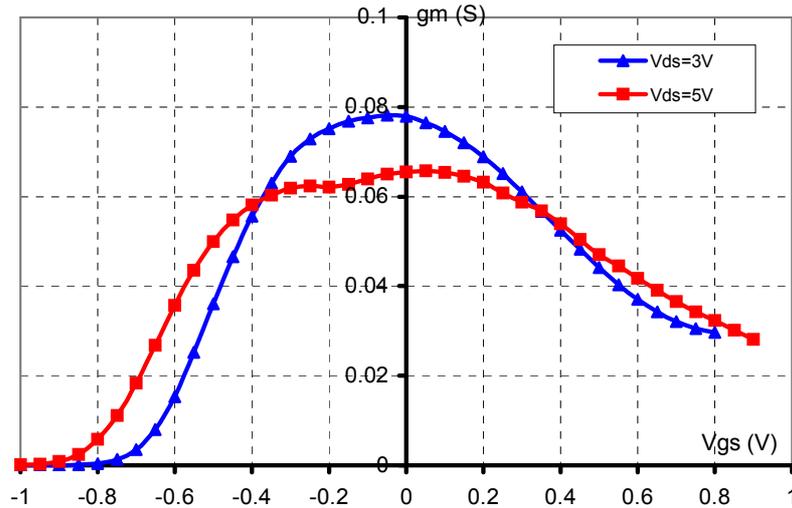


Figure 4 – Réponse expérimentale de la transconductance  $g_m$  du transistor PPH25 ( $2 \times 75 \times 0.25 \mu\text{m}^2$ ) en fonction de  $V_{GS}$  pour  $V_{DS}=3V$  et  $5V$

- **Profil de transconductance à deux bosses (bi canaux)**

Le profil de transconductance retenu est présenté figure 5. Sa parfaite symétrie correspond à un HEMT double puits dont la commande de charge serait idéalement équilibrée. La profondeur de creux, entre les deux bosses, est arbitraire mais néanmoins réaliste par rapport à l'expérience que nous en avons.

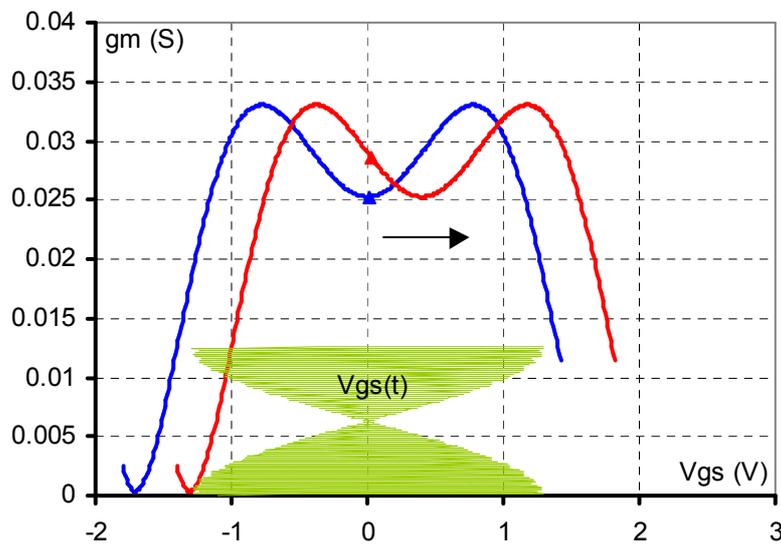


Figure 5 - profil de transconductance  $g_m$  à deux bosses pour deux polarisations,  $I_{Dmax}/2$  (bleu) et  $37\% I_{Dmax}$

Comme précédemment, pour le profil en cloche, l'analyse a été effectuée pour différents points de polarisation. Ils sont au nombre de quatre et correspondent à des courants de polarisations de  $50\% I_{Dmax}$ ,  $37\% I_{Dmax}$ ,  $29\% I_{Dmax}$  et  $17\% I_{Dmax}$ .

Ces choix de polarisation permettent d'explorer toute la partie haute du profil de la transconductance, donc de rester au voisinage du maximum de celle-ci et par conséquent, de travailler à une valeur de gain linéaire à peu près constant. Ce qui n'était pas du tout le cas avec le profil en cloche.

Pour ces quatre points de polarisation les coefficients des polynômes correspondants sont donnés dans le tableau ci-dessous.

Polarisation	$g_{m1}$	$g_{m2}$	$g_{m3}$	$g_{m4}$	$g_{m5}$	$g_{m6}$	$g_{m7}$
$50\%I_{Dmax}$	0.0252	0	0.0277	0	-0.0278	0	0.0053
$37\%I_{Dmax}$	0.0290	-0.0153	0.0031	0.0377	-0.0151	-0.0126	0.0053
$29\%I_{Dmax}$	0.0319	-0.0117	-0.0220	0.0439	-0.0006	-0.0189	0.0053
$17\%I_{Dmax}$	0.0323	0.0124	-0.0555	0.0233	0.0361	-0.0284	0.0053

Les prédictions qui peuvent raisonnablement être faites à partir de ces coefficients sont les suivants.

- Le profil pour  $I_D = 50\%I_{Dmax}$  : la transconductance  $g_m$  est une fonction paire de  $V$ . Il en résulte que  $g_{m2}$ ,  $g_{m4}$ ,  $g_{m6} \dots$  sont nuls. Par contre les termes  $g_{m3}$ ,  $g_{m5}$  et  $g_{m7}$  ont des valeurs assez élevées. On peut donc s'attendre à ce que le taux d'intermodulation du 3<sup>ème</sup> ordre ne soit pas particulièrement bon, excepté si à un certain niveau de puissance des effets de compensation des contributions des coefficients  $g_{m3}$  et  $g_{m5}$  apparaissent (coefficients de signes opposés).
- Le profil pour  $I_D = 37\%I_{Dmax}$  : le  $g_m$  peut être considéré comme une fonction impaire pour les faibles et moyennes excursions de signal d'entrée. C'est la raison pour laquelle  $g_{m3}$  est largement inférieur à  $g_{m2}$  et  $g_{m4}$ . Par contre  $g_{m5}$  est relativement important et négatif, alors que  $g_{m3}$  est positif. Ces conditions permettent de prévoir un bon taux d'intermodulation du 3<sup>ème</sup> ordre aux faibles et moyens niveaux de puissance mais avec une inconnue concernant les niveaux élevés.
- Le profil pour  $I_D = 29\%I_{Dmax}$  : bien que ce point de polarisation soit très proche du précédent, on peut observer que l'imparité du profil de  $g_m$  est nettement moins marquée. En effet, Le coefficient  $g_{m3}$  est trois fois plus élevé et son signe est négatif alors que le signe de  $g_{m5}$  est positif. Le taux d'intermodulation du 3<sup>ème</sup> ordre doit donc être nettement moins bon que dans

le cas précédent, bien qu'il n'y ait qu'un faible décalage du point de polarisation.

- Le profil pour  $I_D = 17\%I_{Dmax}$  : le profil de  $g_m$  est assez proche d'une fonction paire à bas niveaux de puissance mais devient quelconque en moyen et haut niveaux. Par ailleurs, le coefficient  $g_{m3}$  est très important, avec cependant une possibilité de compensation par  $g_{m5}$  qui est de signe opposé. Hormis l'éventualité de l'apparition d'un trou pour un niveau de puissance particulière, on, peut s'attendre à ce que le taux d'intermodulation d'ordre 3 soit plutôt médiocre au vu des coefficients constituant le profil de transconductance.

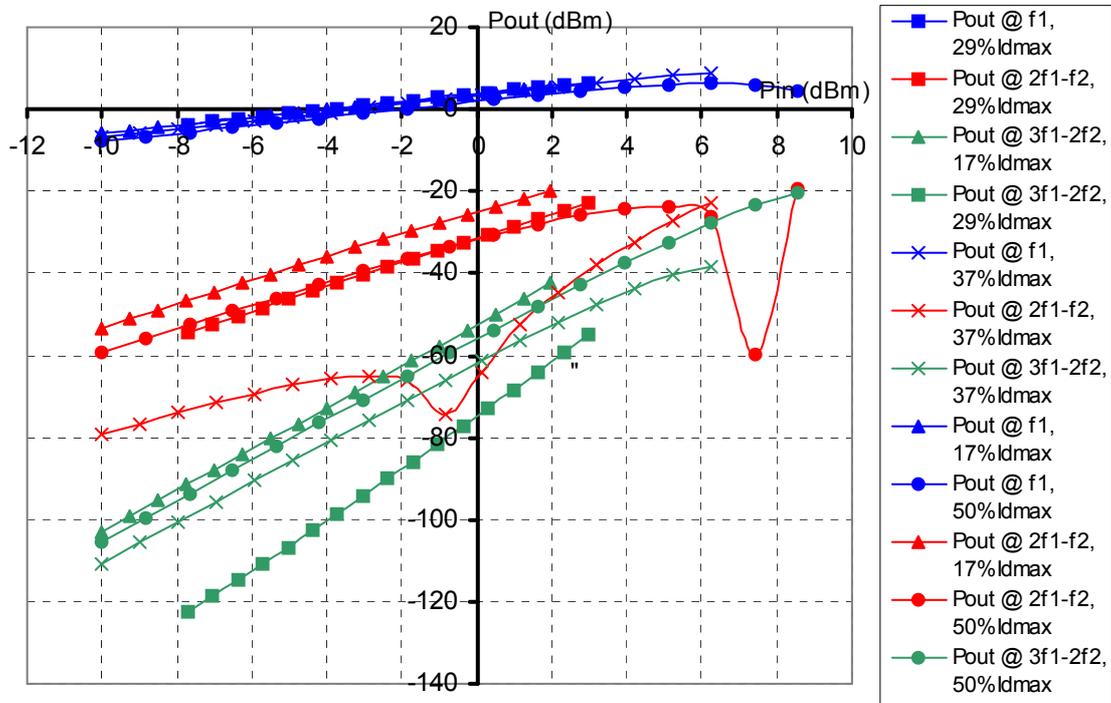


figure 6 – Simulation avec le tableur Excel des évolutions des puissances de sortie aux fréquences  $f_1$ ,  $2f_1-f_2$ ,  $3f_1-2f_2$  en fonction de la puissance d'entrée pour quatre cas de polarisation :  $50\%I_{Dmax}$ ,  $37\%I_{Dmax}$ ,  $29\%I_{Dmax}$  et  $17\%I_{Dmax}$ , le composant étant réduit à son générateur de courant

L'ensemble des analyses effectuées ci dessus s'est avéré relativement bien vérifié lors des simulations sous excitation biton. On peut voir sur la figure 6 que les raies  $2f_1-f_2$  et  $2f_2-f_1$  évoluent en fonction de la puissance d'entrée comme prévu. La polarisation  $37\%I_{Dmax}$  est effectivement la plus favorable pour l'intermodulation d'ordre 3, sauf à haut niveau où elle se trouve supplantée par la polarisation  $50\%I_{Dmax}$ , grâce à une compensation fortuite entre les coefficients  $g_{m3}$  et  $g_{m5}$ . Mis à part ce phénomène

particulier, le taux d'intermodulation d'ordre 3 de la polarisation  $50\%I_{Dmax}$  est comparable à celui de la polarisation  $29\%I_{Dmax}$ . Le pire cas correspond à la polarisation  $17\%I_{Dmax}$ . Des remarques importantes peuvent être faites concernant les trous d'intermodulation. La présence d'un tel « trou » nécessite que  $g_{m3}$  et  $g_{m5}$  soient de signes opposés. Trois des quatre polarisations étudiées satisfaisaient à cette condition. Or deux, seulement, comportent un « trou » :  $37\%I_{Dmax}$  et  $50\%I_{Dmax}$ . Pour la troisième, correspondant à  $17\%I_{Dmax}$ , la plus proche du pincement, il apparaît que l'absence du trou résulte de la limitation de l'excursion qui survient plus rapidement que l'effet de compensation. Cette limitation peut dans ce cas être plus liée à un problème mathématique (réalisation correcte du pincement par le polynôme descriptif de  $g_m$ ) qu'à des contingences physiques. Il se peut que l'utilisation d'un modèle complet du HEMT, prenant en compte finement ses aspects physiques, apporte une limitation d'excursion beaucoup moins rapide et par conséquent permette d'obtenir à haut niveau la compensation entre les coefficients  $g_{m3}$  et  $g_{m5}$ .

En conclusion de cette étude simplifiée, il a été possible de mettre en évidence des aspects fondamentaux de l'influence du profil de transconductance et de la polarisation grille sur l'intermodulation biton. Les informations recueillies sont, bien entendu, fragmentaires car le modèle de composant utilisé est des plus rudimentaires. Nous allons voir, dans ce qui suit, ce qu'il advient lorsqu'on utilise un modèle reproduisant le plus précisément possible tous les aspects du composant. Pour cela nous avons choisi le transistor double canal, référencé 981209, réalisé au laboratoire.

## **2. Analyse des effets des non linéarités du composant complet**

### **2.1 Élaboration du modèle.**

L'élaboration d'un modèle électrique de transistor consiste à décrire par des équations les variations des éléments du schéma équivalent en fonction des grandeurs électriques.

Le schéma équivalent peut être décomposé en deux familles, les éléments intrinsèques et les éléments extrinsèques. Les éléments extrinsèques modélisent le

comportement électrique du transistor depuis son accès jusqu'à sa zone active. La zone active est décrite par les éléments intrinsèques.

Dans ces conditions, on considère que les éléments extrinsèques sont linéaires, c'est à dire indépendants des grandeurs électriques de commande, et que les éléments intrinsèques sont non linéaires.

La méthodologie choisie qui permet d'extraire le modèle électrique complet consiste en :

- la détermination des éléments extrinsèques à l'aide de mesures petit signal hyperfréquences CW
- la détermination des éléments intrinsèques en fonction des grandeurs électriques à partir de mesures pulsées AC et DC
- l'optimisation des équations analytiques afin de décrire le plus précisément possible l'évolution des éléments intrinsèques sans alourdir la complexité du modèle.

### 2.1.1 Détermination des éléments d'accès

La méthode utilisée a été développée par G Dambrine [1]. Elle consiste, dans un premier temps, à déterminer les résistances et les selfs d'accès. Pour cela on mesure la matrice impédance du transistor polarisé à  $V_{DS}=0V$  avec des tensions  $V_{GS}$  telles que le contact Schottky soit conducteur. Dans ces conditions la matrice  $[Z]$  s'écrit :

$$Z_{11} = R_G + R_S + \frac{R_C}{3} + \frac{\eta kT}{qI_G} + j\omega(L_S + L_G)$$

$$Z_{12} = Z_{21} = R_S + \frac{R_C}{2} + j\omega L_S$$

$$Z_{22} = R_D + R_S + R_C + j\omega(L_S + L_D)$$

L'analyse des parties réelles et imaginaires permet de résoudre ce système d'équation. Nous obtenons pour la topologie du transistor 981209 motif 3 ( $2 \times 50 \times 0.2 \mu m^2$ , grille centrée, fossé de grille de 1000nm) :

$$L_S = 2 \text{ pH}$$

$$L_G = 45 \text{ pH}$$

$$L_D=35\text{pH}$$

$$R_S=3.7\Omega$$

$$R_G=4.3\Omega$$

$$R_D=3.5\Omega$$

Il reste maintenant à déterminer les capacités de plot. Pour cela, il faut analyser les paramètres de la matrice admittance du transistor pour  $V_{DS}=0\text{V}$  et  $V_{GS}$  inférieure à la tension de pincement. Les valeurs obtenues sont :

$$C_{pd}=15\text{fF}$$

$$C_{pg}=15\text{fF}$$

### ***2.1.2 Détermination des éléments intrinsèques du transistor***

Cette détermination est basée sur des mesures impulsionnelles AC qui ont l'avantage de décrire les caractéristiques des composants dans des conditions voisines de celles rencontrées en fonctionnement hyperfréquence grand signal [43]. Le banc utilisé permet de mesurer les paramètres  $S_{ij}$  pulsés en fonction des tensions internes  $V_{GSi}$  et  $V_{DSi}$ . Ceci est possible grâce à la prise en compte des résistances d'accès lors de l'étape de convergence du système de mesure pour fixer les tensions désirées.

Les matrices  $[S]$  mesurées pour des tensions  $V_{GSi}$  variants de  $-3\text{V}$  à  $0.6\text{V}$  et  $V_{DSi}$  variant de  $0.4\text{V}$  à  $5.8\text{V}$  et pour un point de repos  $V_{DSi}=3\text{V}$  et  $V_{GSi}=-1\text{V}$  sont analysés afin de déduire les valeurs des éléments intrinsèques. La méthode d'extraction utilisée a été décrite par G. Dambrine [1]. Elle est basée sur le calcul de la matrice admittance de la partie intrinsèque du transistor, qui est ensuite utilisée pour résoudre les équations analytiques liant les éléments intrinsèques à cette matrice.

Les valeurs des éléments intrinsèques ainsi calculées sont données figure 7. Le couple  $g_m, g_d$  va être utilisé pour la modélisation du générateur de courant de drain. Les capacités  $C_{GS}$  et  $C_{GD}$  vont être modélisés par des équations ne dépendant que de la tension  $V_{GSi}$  car leurs variations en fonction de  $V_{DSi}$ , comme nous pouvons le constater, sont faibles.  $C_{DS}$ ,  $\tau$  et  $R_{GD}$  vont être choisis constants dans un but de simplification.

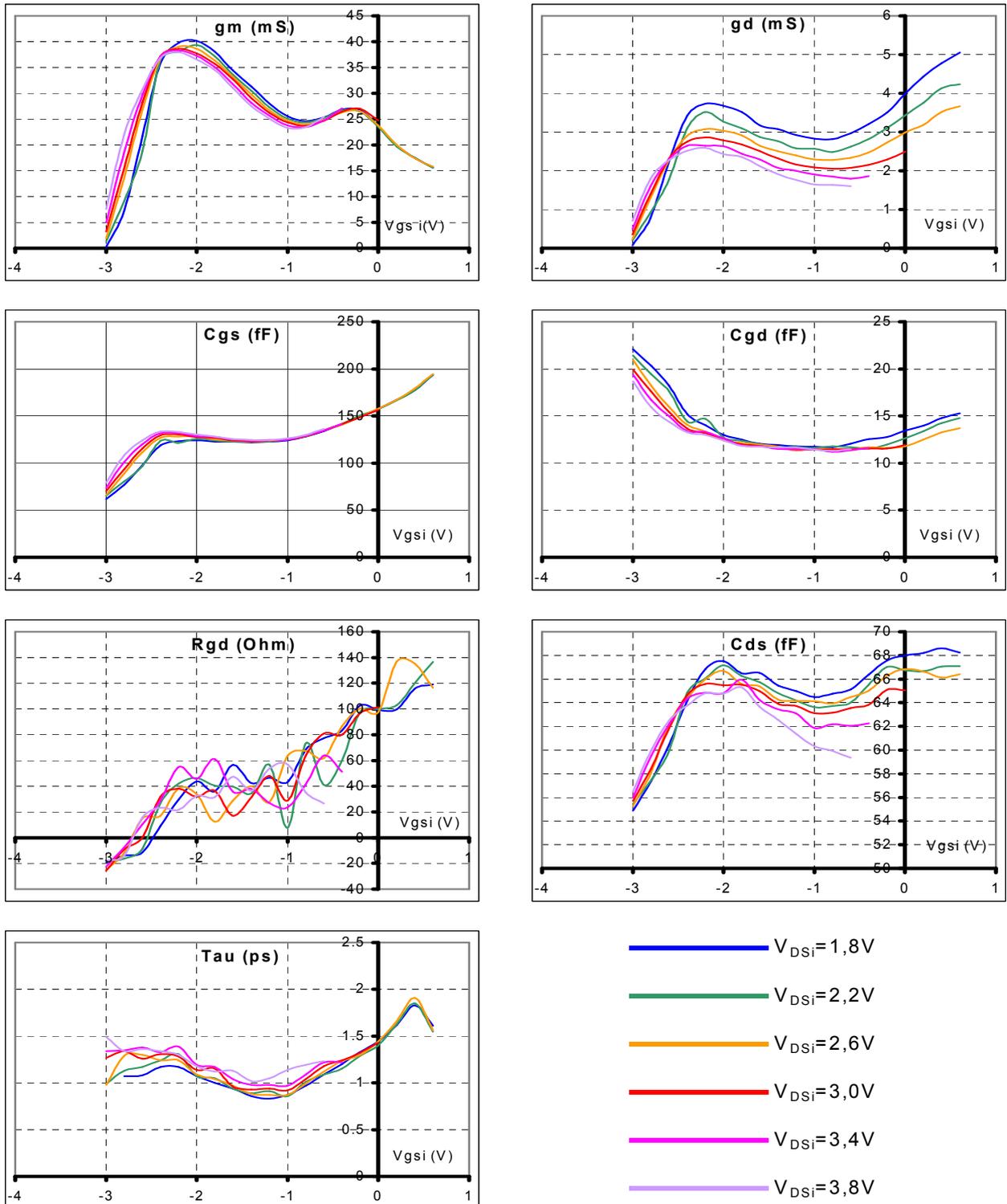


Figure 7 – Evolution des valeurs expérimentales des éléments intrinsèques du transistor 981209 motif 3 en fonction de  $V_{GSi}$  pour différents  $V_{DSi}$

Les derniers éléments à caractériser afin de compléter la modélisation du transistor sont les diodes grille-drain et grille-source. On utilise pour cela le logiciel ICCAP couplé à des alimentations de précision HP4142B.

Après avoir déterminé les variations expérimentales des différents éléments constituant le schéma électrique non linéaire, il nous reste maintenant à décrire les évolutions de ces éléments par des fonctions analytiques.

### 2.1.3 Modélisation du générateur de courant drain

Afin de décrire les non linéarités d'intermodulation, le modèle représentant le générateur de courant intrinsèque doit représenter fidèlement non seulement l'évolution du courant  $I_{Di}$  ( $V_{GSi}$ ,  $V_{DSi}$ ), mais également les évolutions des dérivées  $g_{mi} = \frac{\partial I_{DSi}}{\partial V_{GSi}}$ ,

$$g_{di} = \frac{\partial I_{DSi}}{\partial V_{DSi}} \text{ et des dérivées croisées } \frac{\partial^2 I_{DSi}}{\partial V_{DSi} \cdot \partial V_{GSi}} = \frac{\partial^2 I_{DSi}}{\partial V_{GSi} \cdot \partial V_{DSi}}.$$

Le modèle proposé par Y.C. Chen [38] nous a paru bien adapté pour répondre à ces besoins. Son expression analytique est la suivante :

$$I_{DSi}(V_{DSi}, V_{GSi}) = \frac{1}{\frac{1}{I_{\max}(V_{DSi})} + \frac{1}{I_{DS0}(V_{DSi}, V_{GSi})}}$$

avec :

$$I_{\max}(V_{DSi}) = IPQ \times \tanh\left(\frac{V_{DSi}}{V_K}\right) \times (1 + LAM \times V_{DSi})$$

et

$$I_{DS0}(V_{DSi}, V_{GSi}) = \exp\left(\sum_{j=0}^n A_j(V_{DSi}) \times V_{GSi}^j\right)$$

$$A_j(V_{DS}) = \sum_{k=0}^p a_{j,k} \times V_{DSi}^k$$

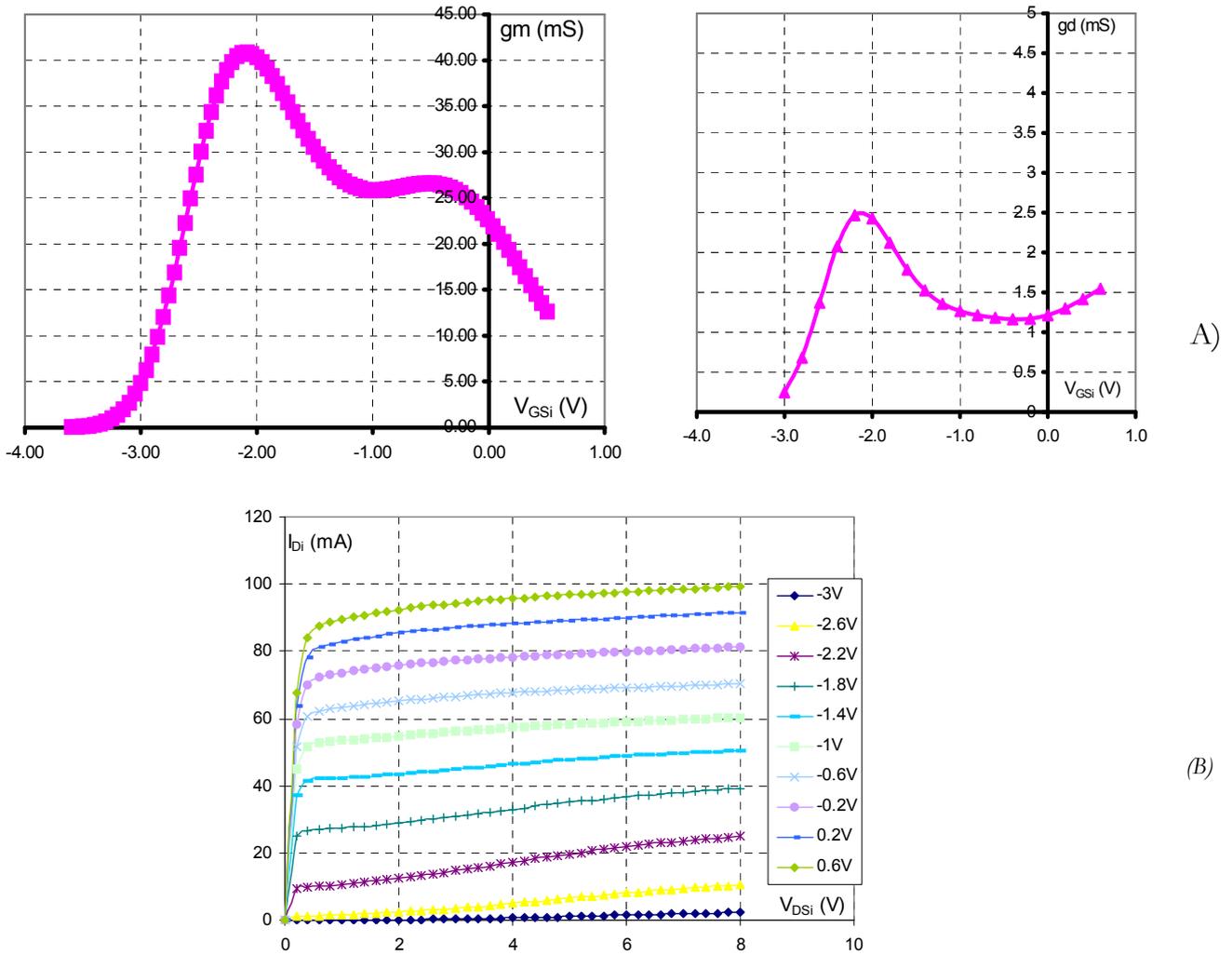


Figure 8 – évolutions des  $g_m(V_{GSi})$  à  $V_{DSi}=3V$  et  $g_d(V_{GSi})$  à  $V_{DSi}=3V$  et du réseau intrinsèque  $I_{Di}(V_{GSi}, V_{DSi})$  issus des simulations

Pour résoudre ce modèle on a choisi le logiciel Sigma plot. Celui ci permet de réaliser un ajustement simultané des coefficients sur le  $g_m$ , le  $g_d$  et la dérivée croisée associé à des facteurs de pondération différents en fonction de l'importance des coefficients. La caractéristique expérimentale  $I_{Di}(V_{GSi}, V_{DSi})$  n'est utilisée que pour définir les limites correspondant à  $I_{Di \max}$  (mise en direct de la grille) et au pincement.

Les résultats principaux sont présentés figure 8a et 8b. Sur la figure 8a sont portées les évolutions de la transconductance  $g_{mi}$  et de la conductance de sortie  $g_{di}$  simulées ( $V_{DSi0}=3V$ ,  $V_{GSi0}=-1V$ ). Sur la figure 8b est présenté le réseau des caractéristiques intrinsèques simulé. L'accord entre mesure et simulation de la transconductance est très satisfaisant (confer figure 7 de ce chapitre). Concernant l'évolution de la conductance de sortie  $g_{di}$ , l'accord est satisfaisant (confer figure 7 de ce chapitre). Le réseau de

caractéristiques  $I_{Di}(V_{DSi}, V_{GSi})$  de la figure 8b présente lui aussi un accord satisfaisant par rapport aux mesures.

### 2.1.4 Modélisation des diodes grille – source et grille - drain

Les diodes sont modélisées à partir de mesures statiques. Le modèle analytique utilisé est [44] :

$$I_{diode} = I_R \cdot \left[ 1 - e^{-k \cdot (V_{diode} - V_{BR})} \right] + I_S \cdot \left[ e^{\frac{V_{diode}}{V_k}} - 1 \right]$$

Ce modèle ne présente pas de difficultés particulières dans son ajustement, et permet de décrire la polarisation directe de la diode, ainsi que sa polarisation inverse. Les mesures des diodes grille-drain et grille-source présentent de fortes similitudes (la grille est centrée dans l'espace drain source) et dans ces conditions nous choisissons d'utiliser les mêmes paramètres pour leurs descriptions. Un exemple de caractéristique de ces diodes est donné en figure 9. Il s'agit d'un des meilleur résultat car la tension de claquage inverse présente des fluctuations d'un échantillon à l'autre et peut descendre à  $-7V$  ou même à  $-6V$  dans les pires cas.

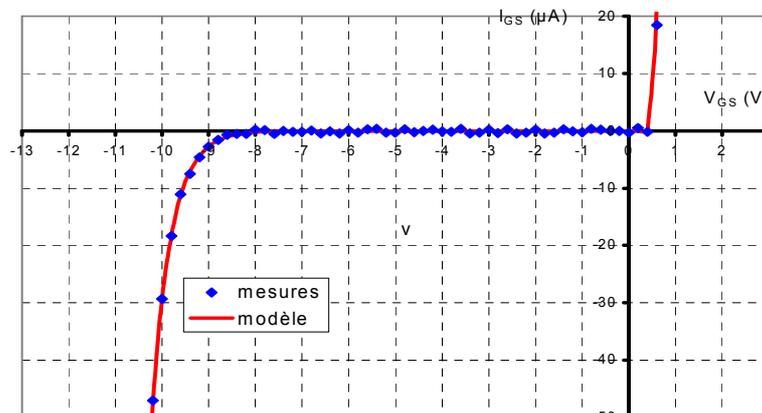


Figure 9 – Caractéristiques des courants des diodes grille – source ou grille – drain simulées et mesurées

### 2.1.5 Modélisation des capacités $C_{GS}$ et $C_{GD}$

Pour la modélisation des capacités  $C_{GS}$  et  $C_{GD}$  on a choisi d'utiliser les possibilités analytiques existant dans le logiciel ADS.

Pour la capacité  $C_{GS}$  aucun modèle interne au logiciel ADS n'était capable de décrire fidèlement son évolution, celle-ci étant particulièrement sinueuse à cause du profil non usuel de l'épitaxie. Pour cette raison on a eu recours à l'expression :

$$C_{GS} = a + b \cdot V_{GSi} + c \cdot V_{GSi}^2 + d \cdot e^{-V_{GSi}}$$

$$Q_{GS} = a \cdot V_{GSi} + \frac{b \cdot V_{GSi}^2}{2} + \frac{c \cdot V_{GSi}^3}{3} - d \cdot e^{-V_{GSi}}$$

Pour la capacité  $C_{GD}$ , l'expression polynomiale ci-dessous a été retenue :

$$C_{GD} = a + b \cdot V_{GDi} + c \cdot V_{GDi}^2$$

$$Q_{GD} = a \cdot V_{GDi} + \frac{b \cdot V_{GDi}^2}{2} + \frac{c \cdot V_{GDi}^3}{3}$$

Là, encore, l'ajustement des paramètres ne présente aucune difficulté. Les résultats présentés figure 10 montrent un bon accord sur toute la plage de tension grille – source entre simulations et mesures.

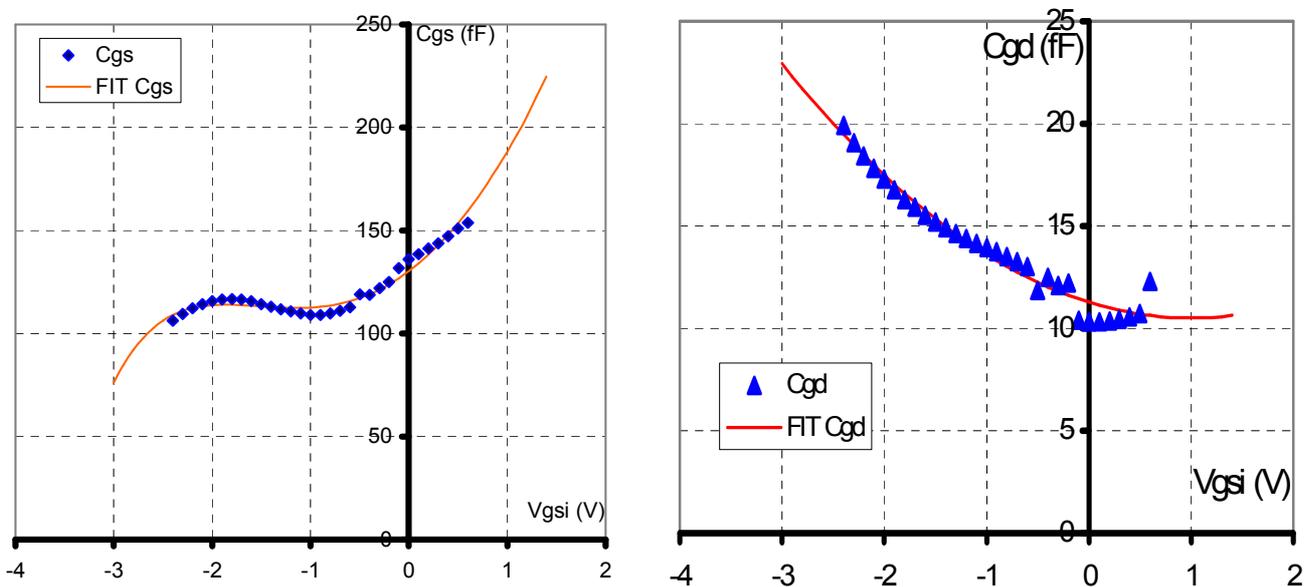


Figure 10 – Comparaison des évolutions des capacités  $C_{GS}$  et  $C_{GD}$  simulées et mesurées ( $V_{DSi}=3V$ )

## 2.2 Confrontation du modèle électrique avec les mesures

Afin de valider la qualité du modèle obtenu des comparaisons entre mesures et simulations en régime petit et grand signal doivent être effectuées.

Le modèle du transistor ainsi constitué à été implanté dans le logiciel ADS selon le schéma de la figure 11.

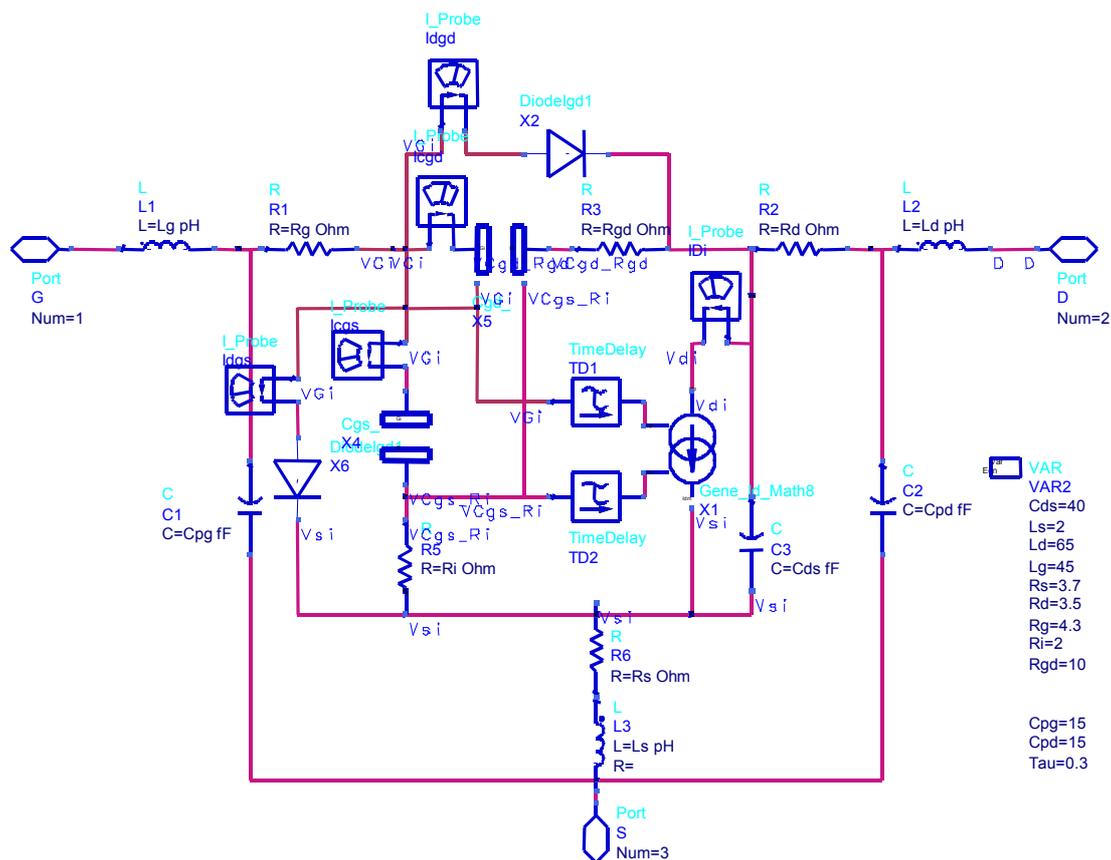


Figure 11 – schéma équivalent du transistor 981209 ( $2 \times 50 \times 0.2 \mu\text{m}^2$ ) utilisé dans le simulateur ADS

Les figures 12 et 13 présentent des comparaisons entre les mesures et les simulations en régime petit signal des paramètres S11, S12 et S21 pour une polarisation de  $V_{DS}=3\text{V}$ ,  $V_{GS}=-1\text{V}$ . Globalement un accord satisfaisant est obtenu tant pour le module que pour la phase sur ces trois termes. Cependant, une différence sensible sur le module de S22 est constatée. Cette différence peut avoir plusieurs origines qui peuvent être, entre autres, liées aux incertitudes de mesure, aux erreurs d'extraction, et aux imprécisions de modélisation.

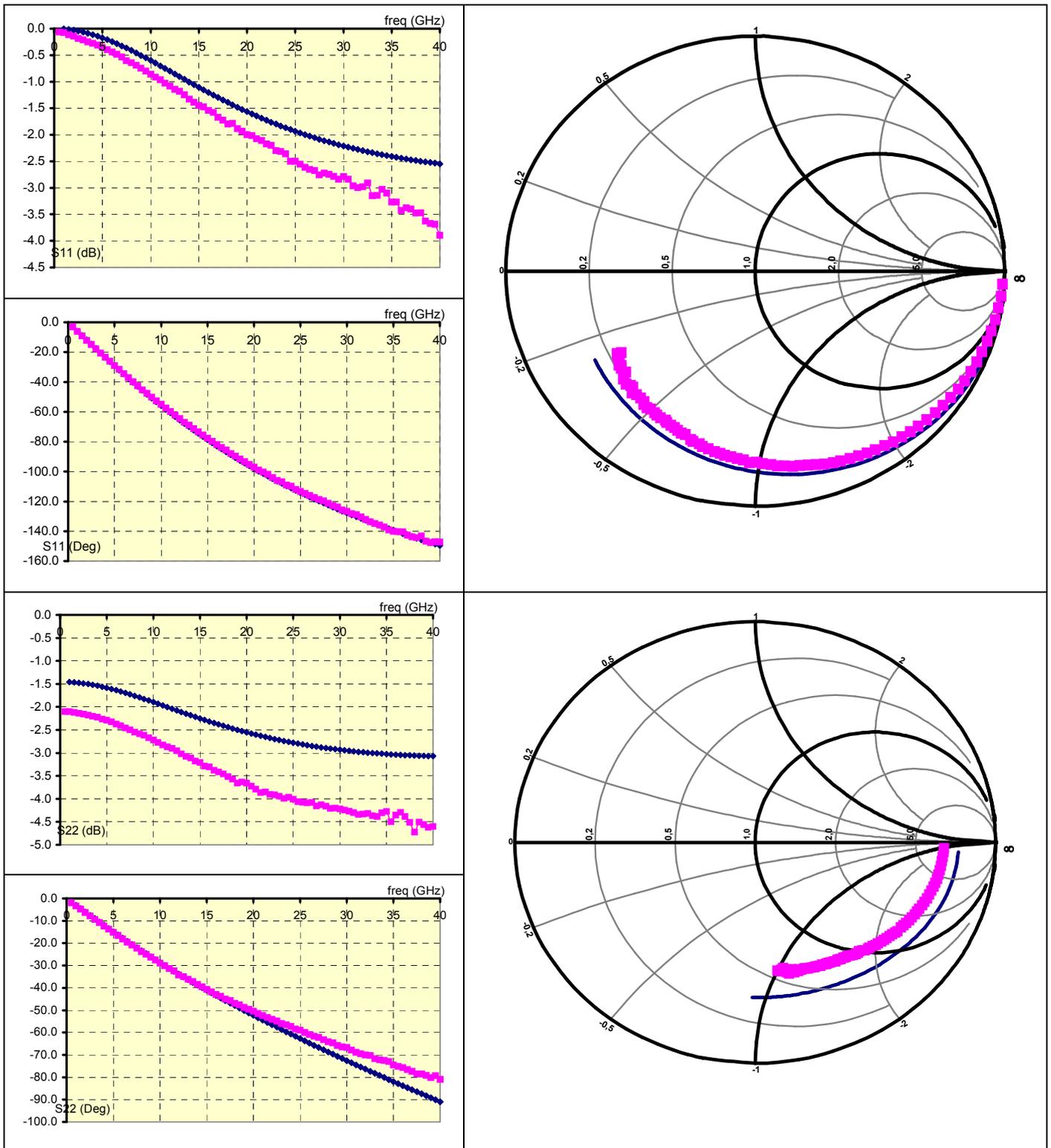


Figure 12 – Evolutions de  $S_{11}$  et  $S_{22}$  mesurés (rose) et simulés (bleu) du transistor 981209 ( $2 \times 50 \times 0.2 \mu m^2$ ) à  $V_{DS} = 3V$  et  $V_{GS} = -1V$

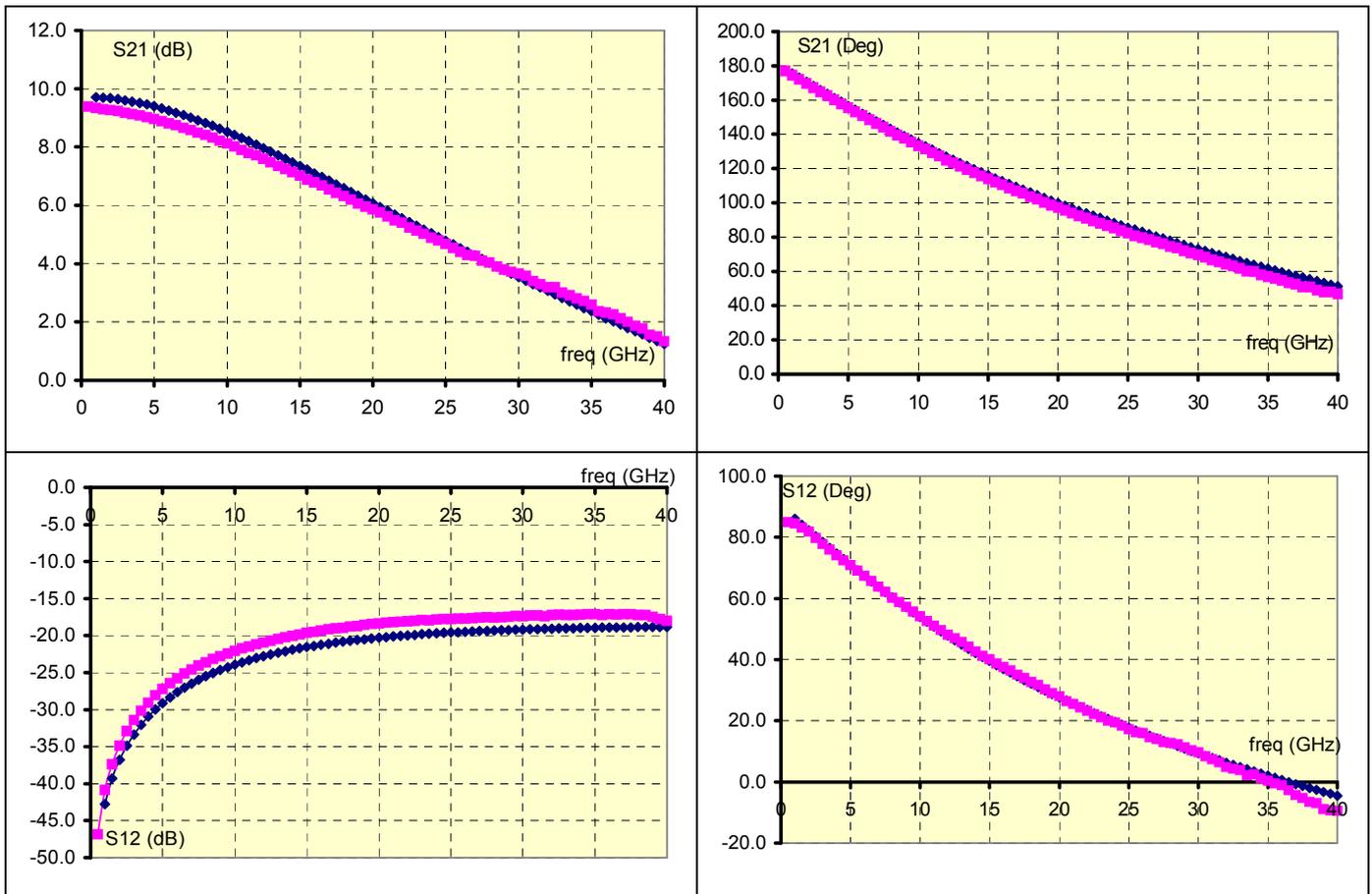


Figure 13 – Evolutions de  $S_{12}$  et  $S_{21}$  mesurés (rose) et simulés (bleu) du transistor 981209 ( $2 \times 50 \times 0.2 \mu\text{m}^2$ ) à  $V_{DS}=3V$  et  $V_{GS}=-1V$

La comparaison entre simulations et mesures pour la réponse en puissance sous excitation monoton avec une polarisation  $V_{DS}=3V$  et  $V_{GS}=-1V$  est présentée figure 14. Dans les deux cas, l'impédance de charge présentée au transistor est identique et vaut  $40 + j \cdot 18\Omega$  (valeur optimisée expérimentalement pour obtenir un niveau de puissance de sortie maximum). Une bonne concordance entre les mesures et les simulations est constatée, excepté au voisinage de la saturation. Dans cette zone la valeur de la puissance de sortie du modèle est supérieure à celle obtenue en mesure. Ce phénomène peut s'expliquer par une description imparfaite du générateur de courant aux limites : à canal fortement ouvert ou fortement pincé.

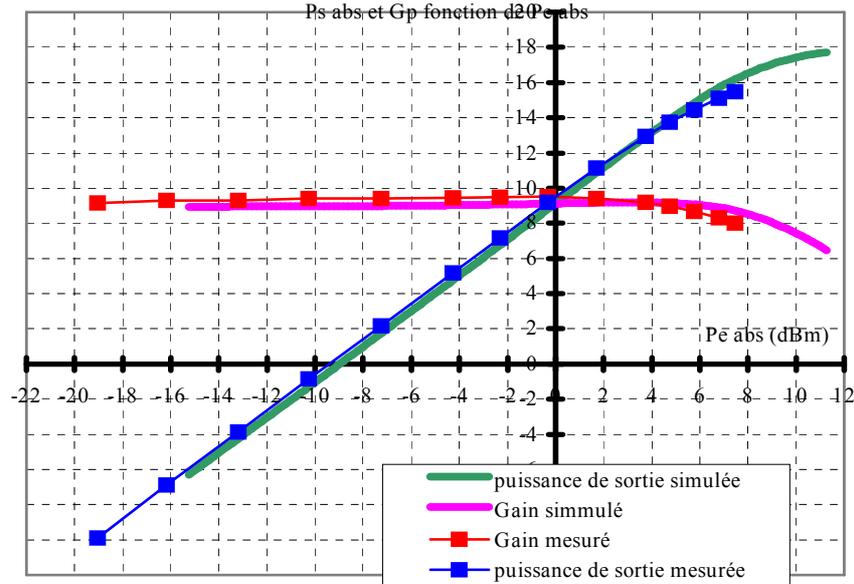


Figure 14 - Comparaison entre mesures et simulation de la réponse en puissance pour le transistor 981209 ( $2 \times 50 \times 0.2 \mu m^2$ ) sous excitation monotone pour une tension de polarisation  $V_{DS}=3V$  et  $V_{GS}=-1V$  (traits plein=simulation, points=mesures)

La figure 15 montre les résultats de simulations obtenus, toujours sous excitation monotone ( $f_0=26GHz$ ), mais avec la polarisation  $V_{DS}=5V$  et  $V_{GS}=-1V$  et l'impédance de charge  $40 + j27\Omega$  correspondant à l'optimisation en puissance expérimentale. On remarque que la concordance des deux courbes est moins bonne que pour le cas précédent. Il est important de rappeler que le modèle est issu de mesures pulsées autour du point de repos  $V_{DSi}=3V$ ,  $V_{GSi}=-1V$  et que, par conséquent, il ne peut être qu'une approximation pour un point de repos différent. L'extraction du cycle de charge aux bornes du générateur de courant de drain, à 1dB de compression du gain en puissance, fournie en figure 16 pour les deux cas de polarisation traités ( $V_{DS}=3V$  et  $V_{DS}=5V$ ), montre un comportement cohérent de la simulation par rapport au réseau de caractéristiques intrinsèques  $I_{Di}(V_{GSi}, V_{DSi})$ . Devant cette constatation nous avons décidé de ne pas modifier le modèle et de poursuivre ainsi les simulations.

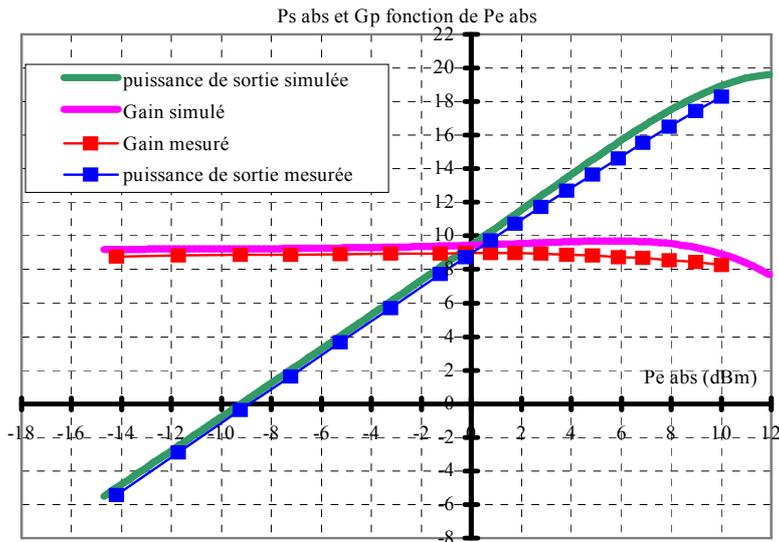


Figure 15 - Comparaisons entre mesures et simulation de la réponse en puissance du transistor 981209 ( $2 \times 50 \times 0.2 \mu m^2$ ) sous excitation monotone pour une tension de polarisation  $V_{DS}=5V$  et  $V_{GS}=-1V$  (traits plein=simulation, points=mesures)

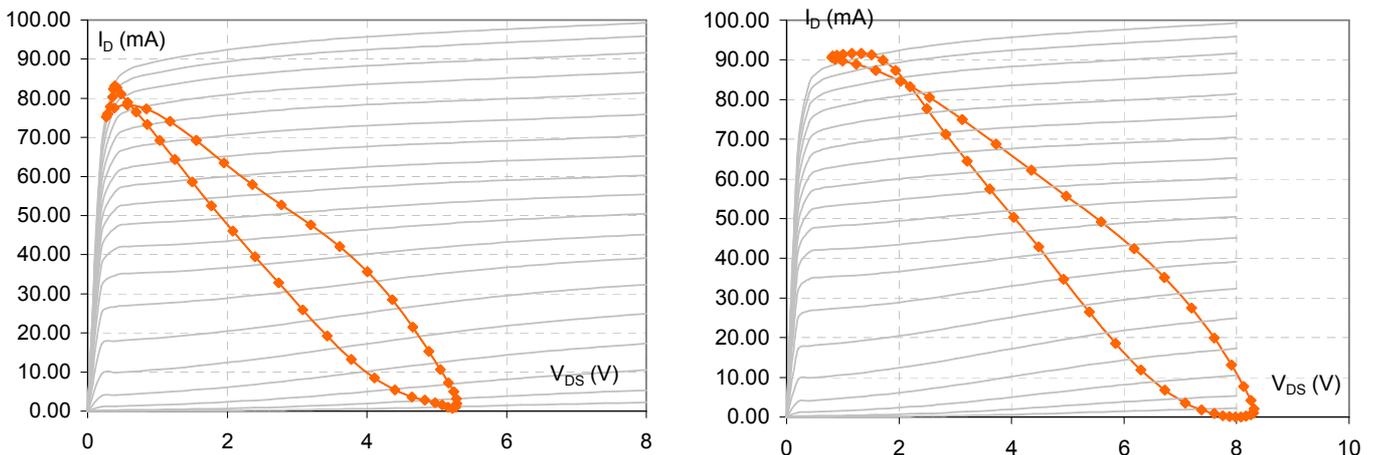


Figure 16 – cycles de charge intrinsèques pour  $V_{DS}=3V$  et  $V_{GS}=-1V$  (à gauche) et  $V_{DS}=5V$  et  $V_{GS}=-1V$  (à droite)

La figure 17 montre les résultats de mesures et de simulation sous excitation biton ( $f_0=26GHz$ ,  $\Delta f=1MHz$ ). Les conditions de polarisation et de charge sont identiques à celles des figures 14 et 15 ( $Z_L=40+j18\Omega$  pour  $V_{DS}=3V$  et  $Z_L=40+j27\Omega$  pour  $V_{DS}=5V$ ).

Pour  $V_{DS}=3V$ , on remarque la présence d'un trou sur l'évolution simulée de  $P_{OUT,2f2-f1}(P_{IN})$ . Ce trou n'est pas présent en mesures. Cependant, à haut niveau et à bas niveau de puissance les simulations et les mesures sont en accord raisonnable. On remarque également une bonne concordance des raies d'ordre 5 simulées et mesurées.

Pour  $V_{DS}=5V$ , les remarques sont similaires, à l'exception de la présence d'une dissymétrie, à faible niveau de puissance, des raies d'IM<sub>3</sub> mesurées. Ce phénomène ne se

produit pas en simulation, toutefois il ne faut pas oublier qu'aucun effet mémoire n'a été introduit dans le modèle électrique.

Les différences constatées entre les simulations et les mesures peuvent s'expliquer par le fait qu'il est très difficile de représenter en simulation tout l'environnement de test, alors que celui-ci peut avoir une influence non négligeable sur le comportement du transistor. Rappelons, pour mémoire, les écarts de résultats expérimentaux montrés au chapitre 3 pour les différents types de Té de polarisation utilisés.

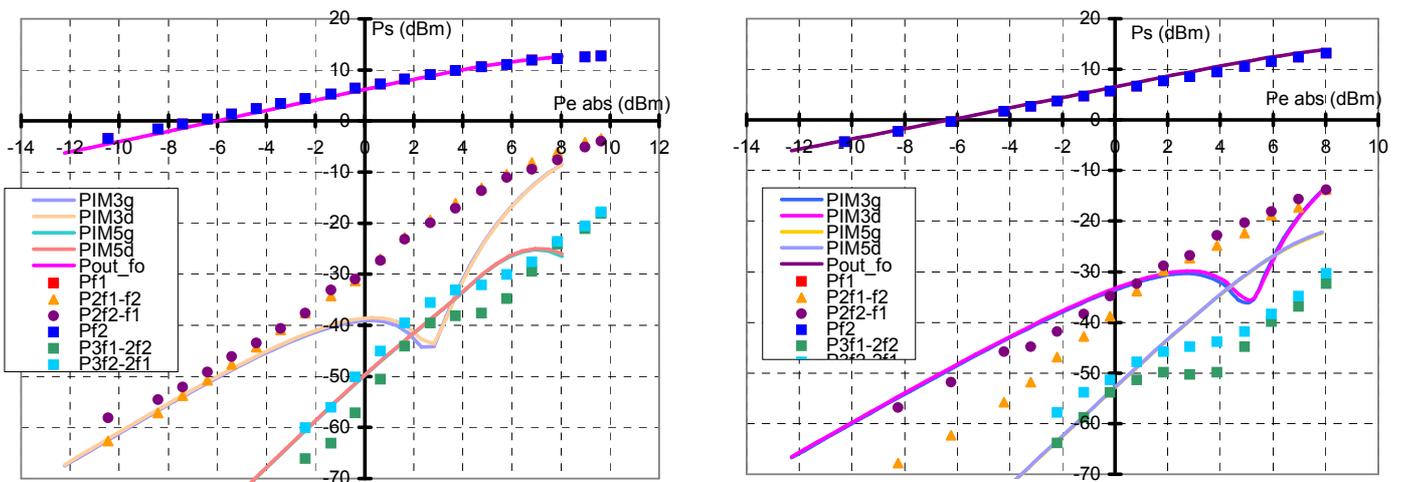


Figure 17 - Comparaisons entre mesures et simulation de la réponse en puissance du transistor 981209 ( $2 \times 50 \times 0.2 \mu m^2$ ) sous excitation biton pour les polarisations  $V_{DS}=3V$ ,  $V_{GS}=-1V$  (à gauche) et  $V_{DS}=5V$ ,  $V_{GS}=-1V$  (à droite) (traits plein=simulation, points=mesures)

## 2.3 Analyses sous excitation biton avec le modèle complet.

### 2.3.1 Influence de la tension $V_{DS}$

Comme le montre la figure 18, l'évolution de l'IMR<sub>3</sub> en fonction de la puissance de sortie a été étudiée pour 3 tensions de polarisation  $V_{DS}$  (3V, 4V et 5V) avec  $V_{GS}=-1V$ . Les charges utilisées en simulation sont identiques à celles utilisées en mesure. On constate, à la différence des mesures, qu'à faible niveau de puissance de sortie il n'y a aucune variation de l'IMR<sub>3</sub> en fonction de  $V_{DS}$ . A moyen et fort niveau de puissance de sortie la situation se complexifie en raison de la présence de trous de compensation que nous n'avons pas observés expérimentalement. Ce n'est que pour des niveaux de puissance proche du dB de compression pour que l'on retrouve un comportement semblable à celui obtenu en mesure, à savoir une amélioration de la puissance de sortie pour une même

valeur de l'IMR<sub>3</sub> lorsque la tension  $V_{DS}$  augmente. A titre d'exemple nous pouvons noter pour un IMR<sub>3</sub> de 30dBc des puissances de sortie de 11, 12.3, 13.2dBm, pour les tensions  $V_{DS}$  de 3, 4 et 5V respectivement. Expérimentalement nous avons obtenu une amélioration de 5dB pour une tension  $V_{DS}$  passant de 3V à 5V ce qui est du même ordre qu'en simulation. Un autre aspect sur lequel il y a concordance, en régime de compression, entre mesures et simulations est qu'à taux de compression donné, la valeur de l'IMR<sub>3</sub> est sensiblement la même pour les différentes tensions  $V_{DS}$ . Pour la valeur d'IMR<sub>3</sub> de 30dBc, mentionnée plus haut, la compression se trouve être, à peu de chose près, la même pour les trois valeurs de la tension  $V_{DS}$ . Elle est de l'ordre de 0.6dB. On peut donc conclure que si les simulations permettent de retrouver certains comportements de mesure, surtout à haut niveau, elles n'apportent pas une vérification totale. Il est clair que la présence du trou de compensation dans les simulations et son absence totale dans les mesures constituent une discordance importante sur laquelle il va falloir se pencher.

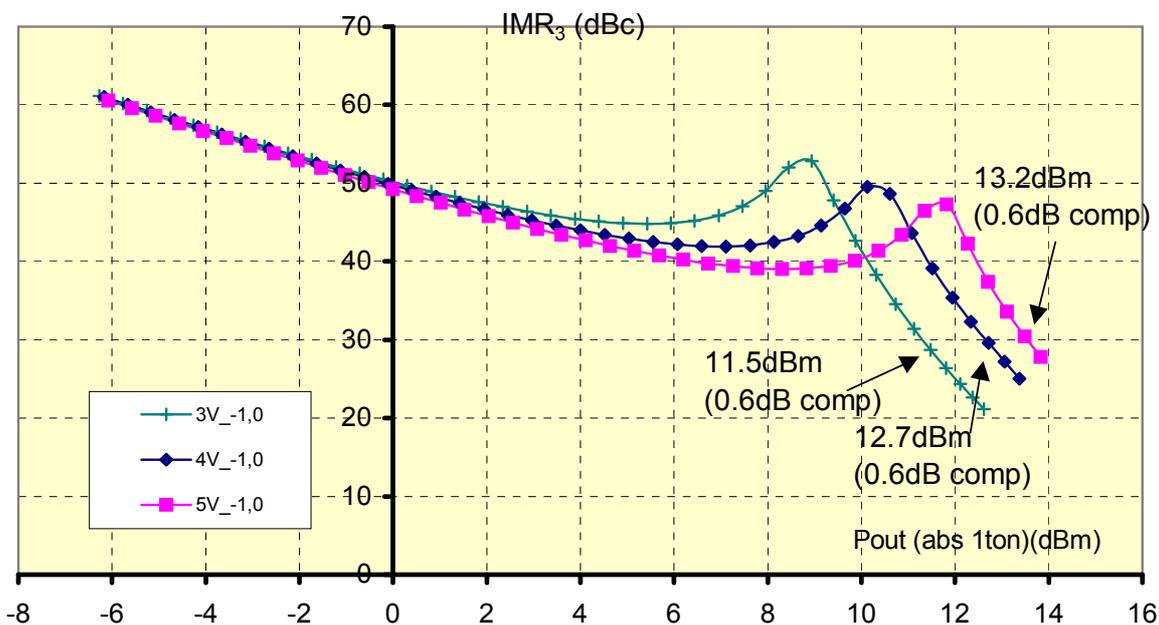


Figure 18 – Simulation de l'IMR<sub>3</sub> du transistor 981209 en fonction de la puissance de sortie (une raie) absorbée par la charge pour différentes tensions  $V_{DS}$  (3V, 4V, 5V) et  $V_{GS}=-1V$

### 2.3.2 Influence de la tension $V_{GS}$

Contrairement à l'étude précédente, cette étude en fonction de  $V_{GS}$  s'est avérée en assez bon accord avec l'expérience. Ses résultats sont montrés sur la figure 19 pour six

valeurs de la tension  $V_{GS}$  comprises entre  $-1V$  et  $-2V$  avec  $V_{DS}=5V$  et avec les impédances de charge légèrement différentes ( $Z_L=40+j28\Omega$  pour  $V_{GS}=-1V$  et  $Z_L=37+j21\Omega$  pour  $V_{GS}=-2V$ ). A l'exception de deux valeurs de  $V_{GS}$  ( $-1V$  et  $-1.2V$ ) pour lesquelles il y a la présence d'un trou de compensation, toutes les autres courbes d' $IMR_3$  en fonction de la puissance de sortie présentent une pente presque monotone. La valeur de  $V_{GS}$  de  $-1.4V$  paraît particulièrement favorable à l' $IMR_3$ , quelque soit le niveau de puissance. On retrouve donc en simulation un comportement voisin de celui observé expérimentalement. En effet une optimisation de l' $IMR_3$  passe par un fonctionnement résoluvent en classe AB. Ceci est clairement illustré par l'exploitation de la simulation montrée figure 20. Cette possibilité d'optimiser l' $IMR_3$  en choisissant judicieusement la polarisation  $V_{GS}$  est explicable à partir du profil de transconductance du composant comme nous l'avons déjà signalé dans le paragraphe portant sur l'analyse préliminaire de l'effet du profil de la transconductance. Ainsi pour une puissance de sortie constante de 6dBm il est possible d'avoir une variation de 20dBc en simulation, ce qui est considérable. Expérimentalement une variation de l'ordre de 15dBc a été obtenu pour une puissance de sortie du même ordre de grandeur (chapitre 3). Nous allons y revenir, dans ce qui suit, en étudiant les facteurs pouvant affecter l'allure d'un trou de compensation d' $IMR_3$  et, le cas échéant, le faire totalement disparaître.

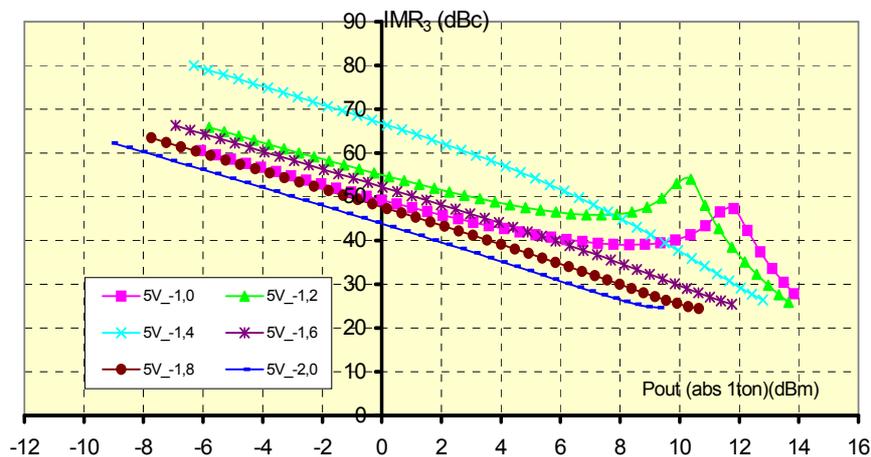


Figure 19 – Simulation de l'évolution des  $IMR_3$  en fonction de la puissance de sortie d'une raie absorbée par la charge pour différentes tensions  $V_{GS}$  ( $-1$  ;  $-1.2$  ;  $-1.4$  ;  $-1.6$  ;  $-1.8$  ;  $-2V$ ) et  $V_{DS}=5V$

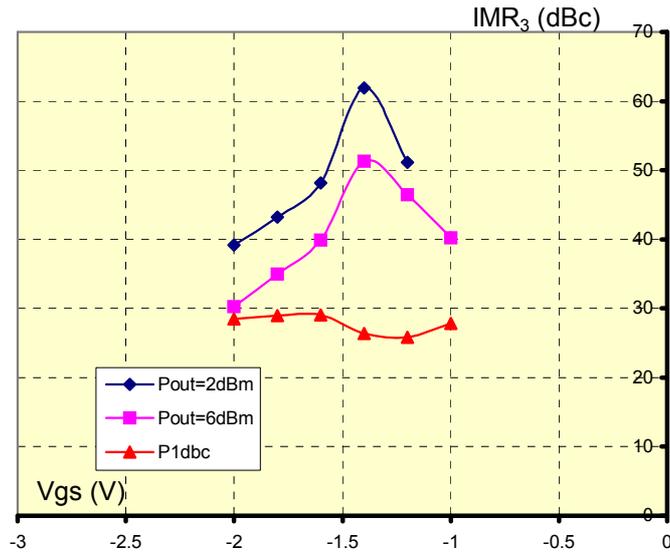


Figure 20 - évolution simulée de l'IMR<sub>3</sub> en fonction de V<sub>GS</sub> à V<sub>DS</sub>=5V, pour deux valeurs données de la puissance de sortie pour 1dB de compression

### 2.3.3 Discussion sur la présence d'un trou d'IMR<sub>3</sub>

Le fait qu'en simulation les réponses d'IMR<sub>3</sub> en fonction du niveau de puissance présentent un trou pour plusieurs valeurs de V<sub>GS</sub> alors qu'expérimentalement il y a quasi absence de trou pour toutes les valeurs de V<sub>GS</sub> est un point important de discordance. Nous allons essayer d'en trouver les raisons, et pour cela nous allons analyser les répercussions que peuvent avoir sur ce trou les diverses incertitudes du modèle. Pour cela nous allons examiner successivement, la sensibilité de ce trou à la modélisation du générateur de courant drain intrinsèque, des diodes grille – source et grille – drain et, enfin, des capacités C<sub>GS</sub> et C<sub>GD</sub>.

#### 2.3.3.1 Sensibilité à la modélisation du générateur de courant drain intrinsèque

Pour étudier cet aspect il nous a paru intéressant d'adopter une démarche similaire à celle utilisée dans notre approche académique, au tout début de ce chapitre, c'est à dire à restreindre le modèle électrique non linéaire à sa plus simple expression, c'est à dire au générateur de courant intrinsèque seul (impédances d'entrée et de charge prises égales à 50Ω). Néanmoins, pour être le plus près possible de la réalité, ce générateur de courant

devait être en cohérence avec la transconductance  $\frac{\partial I_{DS}}{\partial V_{GS}}$  du composant et, plus

exactement, la transconductance dynamique de celui-ci sur une droite de charge couvrant de manière optimale le réseau  $I_D(V_{GS}, V_{DS})$ , c'est à dire allant du point  $I_{Dmax}, V_{DSmin}$  au point  $I_D=0, V_{DSmax}$ . La méthode d'extraction du profil du  $g_m$  dynamique est décrite dans l'annexe 2 Le profil de transconductance dynamique en fonction de  $V_{GS}$ , ainsi obtenu dans le cas où la polarisation  $V_{DS}$  est de 5V, est représenté sur la figure 21. Il s'agit d'un profil à deux bosses mais celles-ci sont de hauteurs inégales. Son allure n'est pas très éloignée de celle du  $g_m$  statique. Il en résulte des différences notables dans la représentation polynomiale, par rapport au cas très académique du profil symétrique étudié au début de ce chapitre, et par conséquent des différences notables concernant l'intermodulation correspondante. L'étude académique simplifiée a donc été effectuée pour ces profils de  $g_m$  dynamique en choisissant cinq point de polarisation de repos  $V_{GS}=-1V, -1.2V, -1.3V, -1.4V$  et  $-1.5V$ . Ses résultats sont présentés figure 22 sous la forme des évolutions du taux d'intermodulation  $IMR_3$  en fonction du niveau de puissance de sortie. On y constate la présence d'un trou d' $IMR_3$  pour les valeurs de  $V_{GS}=-1V, -1.2V$  et  $-1.3V$  et la disparition de celui-ci pour les valeurs  $-1.4V$  et  $-1.5V$ . Ce qui est en parfait accord avec les résultats de simulation électrique réalisées avec le modèle non linéaire complet. Vérification faite, il apparaît que la présence du trou d' $IMR_3$  correspond régulièrement à des signes opposés des coefficients de  $gm_3$  et  $gm_5$ . Si l'on fait abstraction de ce trou de compensation, il apparaît que la valeur  $-1.4V$  de  $V_{GS}$  est relativement optimale pour l' $IMR_3$ , c'est à dire qu'un fonctionnement en classe AB apparaît plus favorable pour l'intermodulation qu'un fonctionnement en classe A dont le résultat dépend d'une hypothétique compensation liée à des signes opposés des coefficients  $gm_3$  et  $gm_5$ . Enfin, il importe de remarquer la grande sensibilité de la présence ou de l'absence de trou d' $IMR_3$  à la valeur de la polarisation de repos  $V_{GS}$ : En effet une variation de 0.1 à 0.2V fait passer d'une situation optimale à une situation défavorable en linéarité. Ainsi la présence ou l'absence de compensation d' $IMR_3$  à une point de polarisation donné est très difficilement contrôlable car, même en fabrication industrielle, il est aisé d'avoir un décalage du profil de transconductance de 0.1V. Ceci est lié à la marge de reproductibilité de la technologie (épitaxie, recess,...)

Après avoir démontré l'influence du profil et du point polarisation sur le  $g_m$  nous allons voir, maintenant, en prenant le modèle complet du composant comment ces constatations peuvent être modifiées par des insuffisances des autres éléments non

linéaires constituant le modèle, à savoir les diodes grille-source et grille-drain, et les capacités  $C_{GS}$  et  $C_{GD}$ .

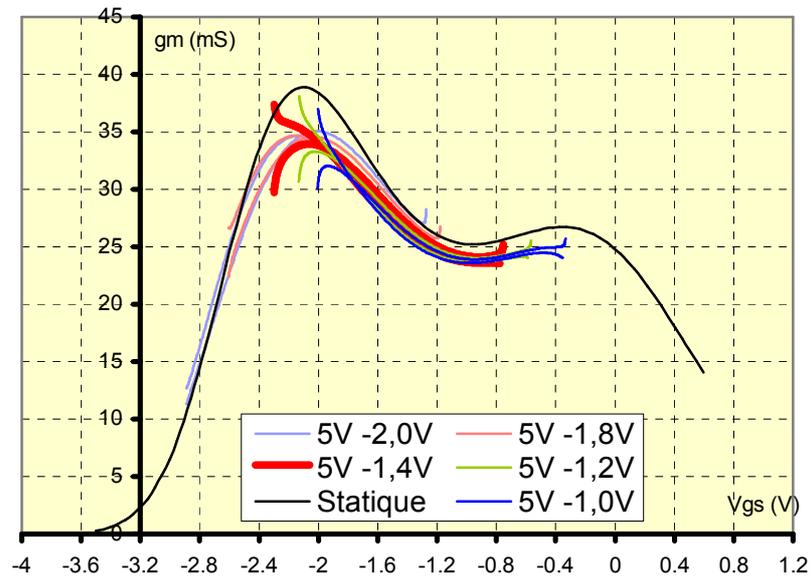


Figure 21 - Evolution simulée du  $g_m$  dynamique intrinsèque en fonction de  $V_{GS}$  intrinsèque pour différentes valeurs de la tension de polarisation  $V_{GS0}$ , avec  $V_{DS0}=5V$  et pour une puissance de sortie de 6dBm

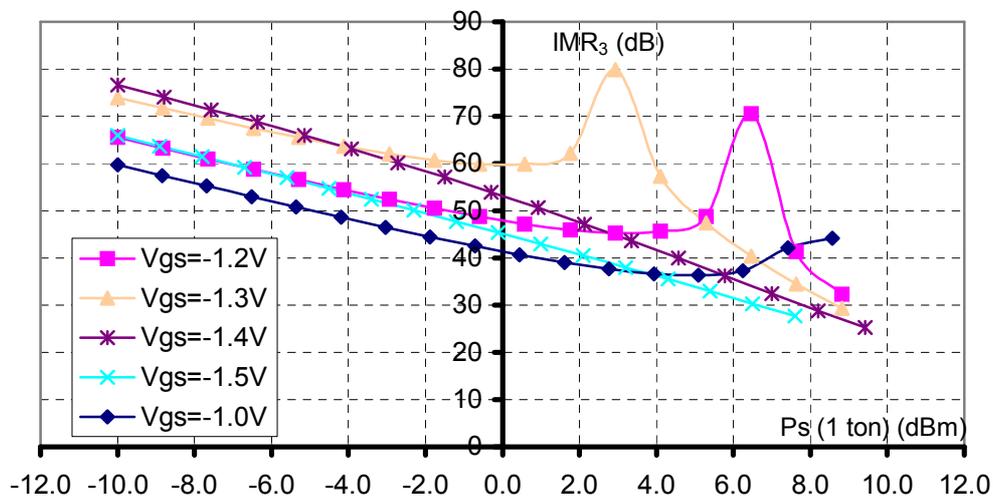


Figure 22 – évolution de l' $IMR_3$  simulée en fonction de la puissance de sortie pour différentes valeurs de polarisation  $V_{GS}$ , et dans le cas où le modèle est réduit au seul générateur de courant tiré du  $g_m$  dynamique

### 2.3.3.2 Sensibilité à la qualité des diodes grille – source et grille – drain

Dans un premier temps nous avons étudié l'influence de la tension de mise en direct des diodes et, dans un deuxième temps, l'influence de leur tension de claquage.

La modification de la valeur de la tension de seuil de mise en direct des diodes n'a pas révélé de variations notables des valeurs de l'intermodulation. Cette constatation n'a

rien de surprenant et s'explique simplement. En effet, en ce qui concerne la diode grille – drain, la tension instantanée à ces bornes ne passe jamais en positif et il ne peut donc pas y avoir d'effet de seuil de conduction en direct. Quant à la diode grille – source, dont la tension instantanée à fort niveau passe, au cours de chaque cycle, en positif, elle est le siège d'une légère distorsion mais celle-ci n'a que très peu d'effet sur la limitation naturelle liée à la saturation du générateur de courant intrinsèque. En quelque sorte, cette limitation du générateur de courant intrinsèque est prédominante et masque les effets résultant d'une modification de la valeur de mise en direct des diodes, dans la mesure, bien entendu, où cette modification demeure raisonnable.

L'effet du seuil de tension de claquage inverse s'est avéré avoir beaucoup plus d'importance. Nous l'avons analysé en effectuant la simulation pour cinq types de caractéristique de claquage ayant approximativement, des coudes de claquage à 6V, 6.5V, 7V, 9V et 11V. Ces caractéristiques sont montrées en figure 23. Elles correspondent, respectivement, aux valeurs 2V, 2.5V, 3V, 5V et 7V du paramètre  $V_{br}$  utilisé dans leur modélisation.

La figure 24 présente les évolutions de l'IMR<sub>3</sub> ainsi obtenues en fonction de ces cinq caractéristiques de diodes. On y remarque que, pour des niveaux de puissance faibles, il n'y a aucune influence de la tension de claquage sur le taux d'intermodulation. Cela semble logique car pour de faibles excursions autour du point de polarisation il n'y a que des différences minimales entre les diodes. Par contre, pour des excursions plus importantes, on remarque que le niveau de puissance de sortie pour lequel se produit un trou d'IMR<sub>3</sub> se décale, et tend à perdre son ampleur lorsque la tension de claquage diminue. Comme on pouvait s'y attendre, l'analyse a montré que la diode la plus concernée par la dégradation de la tension de claquage est celle de l'espace grille-drain. Elle devient plus rapidement conductrice en fonction de la puissance lorsque cette tension diminue. En conséquence cette limitation d'excursion de la tension grille – drain, due au claquage, vient plus ou moins contrecarrer l'excursion naturelle du générateur de courant drain et, de ce fait, vient modifier le mécanisme de compensation de l'ordre trois par l'ordre cinq (voir l'ordre sept) des produits de mélange et, donc, l'allure du trou d'IMR<sub>3</sub>. Comme le montre cette simulation, cette perturbation par claquage peut aller jusqu'à faire disparaître le trou d'IMR<sub>3</sub>.

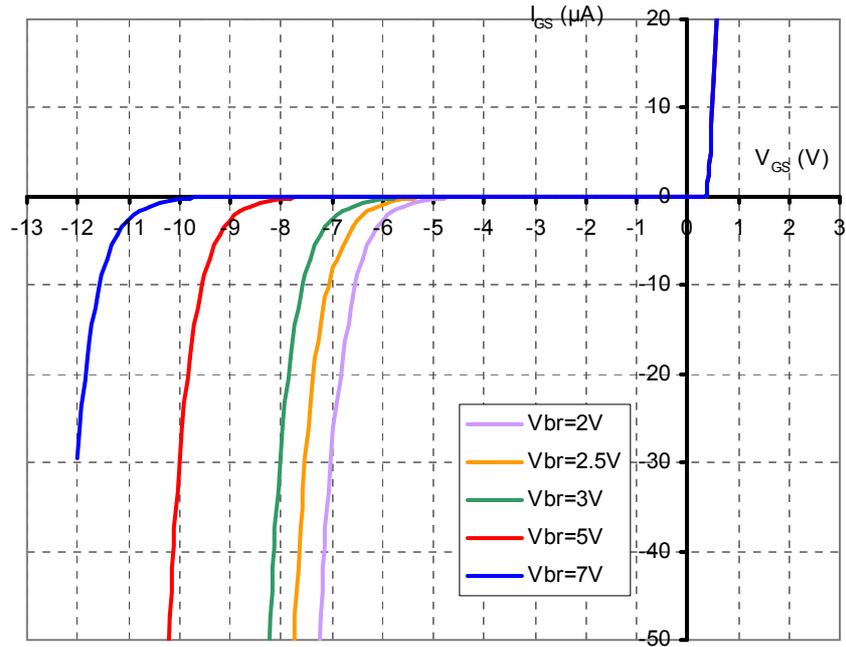


Figure 23 – Allures des cinq diodes utilisées pour l'influence du claquage inverse sur l'IMR3

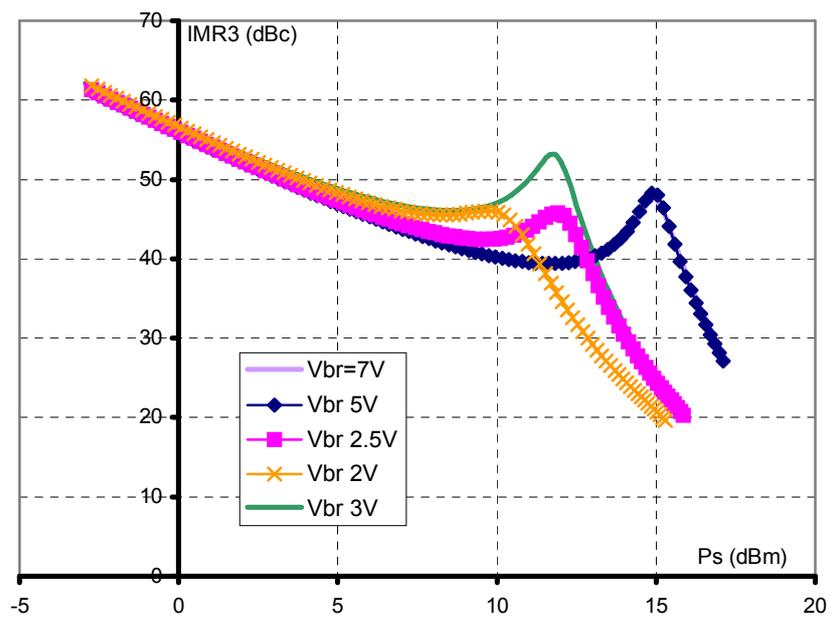


Figure 24 – Simulation de l'évolution de l'IMR3 en fonction de la puissance de sortie pour cinq cas différents de tension de claquage des diodes avec  $V_{DS}=3V$  et  $V_{GS}=-1V$

### 2.3.3.3 Sensibilité aux capacités $C_{GS}$ et $C_{GD}$

Pour étudier l'influence des profils de variation des capacités  $C_{GS}$  et  $C_{GD}$  en fonction de  $V_{GS}$  sur les réponses d'IMR<sub>3</sub> nous avons comparé les résultats obtenus dans les six cas représentés figure 25 :

1.  $C_{GS}$  et  $C_{GD}$  initialement modélisées.
2.  $C_{GS}$  et  $C_{GD}$  constants avec  $C_{GS}=125\text{fF}$  et  $C_{GD}=10\text{fF}$
3.  $C_{GD}$  est inchangé et  $C_{GS}$  est augmentée en valeur absolue. c (modèle 3 de la figure 25).
4.  $C_{GD}$  est inchangé et la dynamique de variation de  $C_{GS}$  a été augmentée (modèle 4 de la figure 25).
5.  $C_{GS}$  est inchangé et  $C_{GD}$  est augmentée en valeur absolue. un (modèle 5 de la figure 25).
6.  $C_{GS}$  est inchangé et la dynamique de variation de  $C_{GD}$  a été augmentée (modèle 6 de la figure 25).

Les résultats de simulation de l'IMR<sub>3</sub> en fonction de la puissance de sortie pour ces six cas sont montrés figure 26. Les différences de comportement ne sont pas très importantes. On constate surtout un certain gommage du trou d'IMR<sub>3</sub> pour le quatrième cas, c'est à dire lorsque la dynamique de variation de  $C_{GS}(V_{GS})$  est plus prononcée. On remarque aussi, pour ce cas, que la valeur de l'IMR<sub>3</sub> à faible niveau de puissance est sensiblement différente à tout les autres cas. Après analyse il ressort que cette différence est due à la valeur du paramètre d'ordre 2 du polynôme décrivant le comportement de  $C_{GS}$  ( $a=141.7$ ,  $b=24.38$ ,  $c=26.40$ ,  $d=-11.5$ ), celui-ci subissant une modification substantielle par rapport au cas initial ( $a=180$ ,  $b=80$ ,  $c=40$ ,  $d=-11.5$ ) et au cas n°3 ( $a=200$ ,  $b=24.38$ ,  $c=26.40$ ,  $d=-11.5$ ).

La faible influence des profils de variation de  $C_{GS}$  et  $C_{GD}$  corroborent les résultats de mesure présentés dans le chapitre expérimental précédent à savoir que la variation de la position de la grille dans l'espace source – drain, n'a apporté que des modifications minimales de l'IMR<sub>3</sub>.

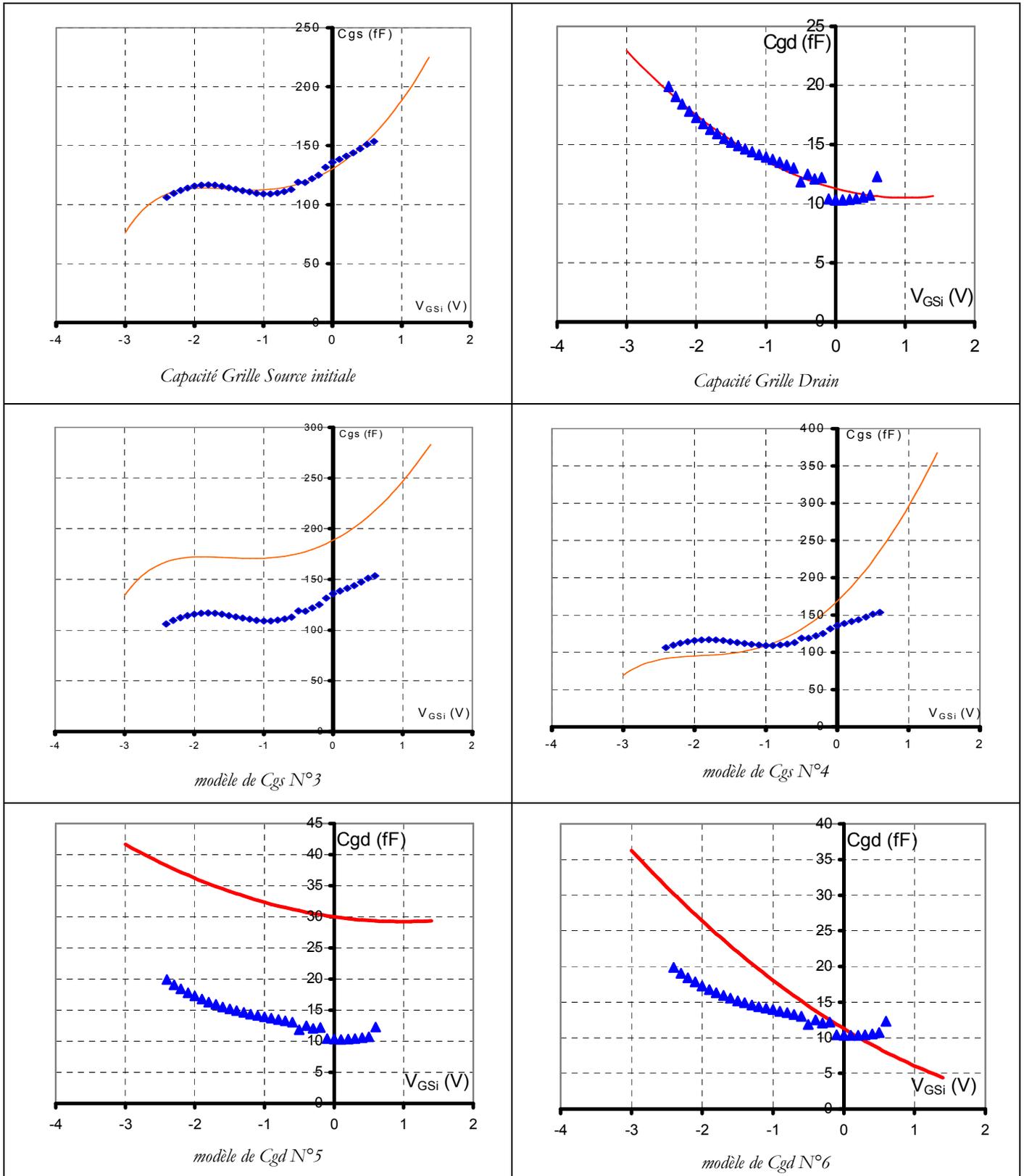


Figure 25 – Les différents cas de profil de variation de  $C_{GS}$  et  $C_{GD}$  en fonction de  $V_{GSi}$  envisagés pour l'étude de sensibilité de la simulation d'IMR<sub>3</sub>

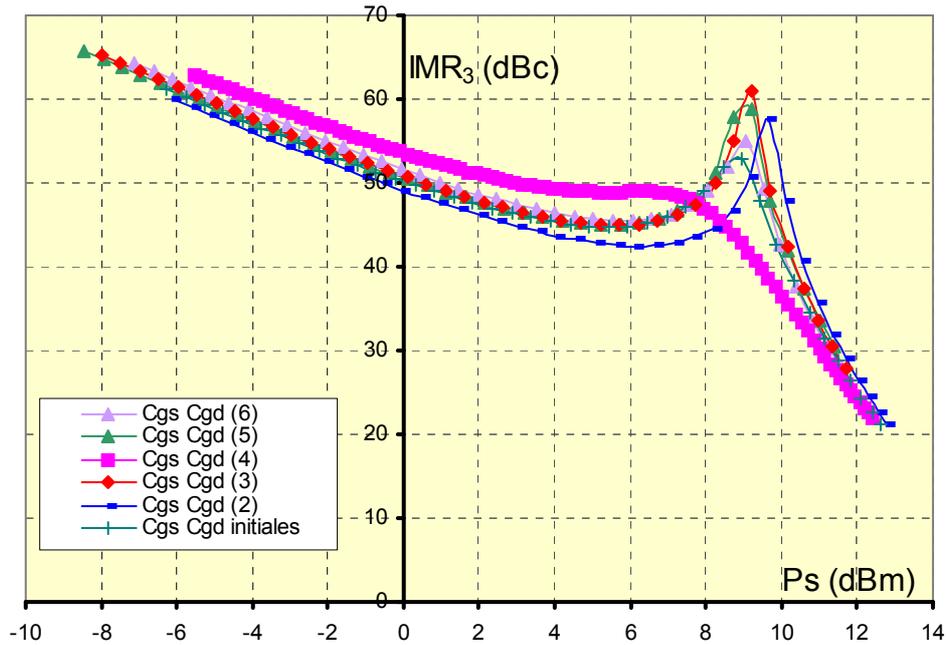


Figure 26 – Simulation de l'IMR3 en fonction de la puissance de sortie (absorbé par la charge et pour une raie) pour les six cas de profil de variation des capacités  $C_{GS}$  et  $C_{GD}$

### 2.3.4 Influence de l'impédance de charge

De même que la polarisation, la charge présentée à la sortie du transistor est un paramètre qu'il est aisé de modifier. Il est donc intéressant d'étudier son influence sur l'intermodulation et d'examiner dans quelle mesure il est possible de retrouver et d'expliquer par la simulation les propriétés d'optimisation qui ont été présentées pour les mesures au chapitre 3.

Les figures 27 et 28 montrent les lieux d'impédance de charge et les valeurs d'IMR<sub>3</sub> correspondantes obtenues à la polarisation  $V_{DS}=5V$ ,  $V_{GS}=-1V$  pour une puissance de sortie inférieure de 0.5dB à celle obtenue pour l'impédance optimale utilisée précédemment ( $40 + j \cdot 27\Omega$ ). La puissance de sortie correspondant au lieu d'impédance de la figure 27 est de 17dBm, et pour celui de la figure 28, de 12.1dBm. Dans le cas de la figure 27, on n'a pas pu décrire en entier le contour d'impédances faute de convergence du simulateur sur la zone la plus au bord de l'abaque de Smith. Ce n'a pas été le cas pour la figure 28 où tout le contour est décrit. Nous avons également porté sur ces diagrammes le point correspondant à l'impédance de charge optimale expérimentale pour la puissance de sortie : c'est  $Z_L=40+j27\Omega$  avec  $P_S=12.6dBm$  et  $IMR_3=27.8dBc$  pour la figure 27 et  $P_S=17.5dBm$  et  $IMR_3=39.4dBc$  pour la figure 28. Afin d'essayer d'expliquer la répartition

des résultats donnés par ces contours nous avons sélectionné sur ces figures deux impédances de charges présentant deux cas extrêmes du point de vue de l'intermodulation, et pour lesquels la partie réelle de l'impédance de charge varie peu (points bleu).

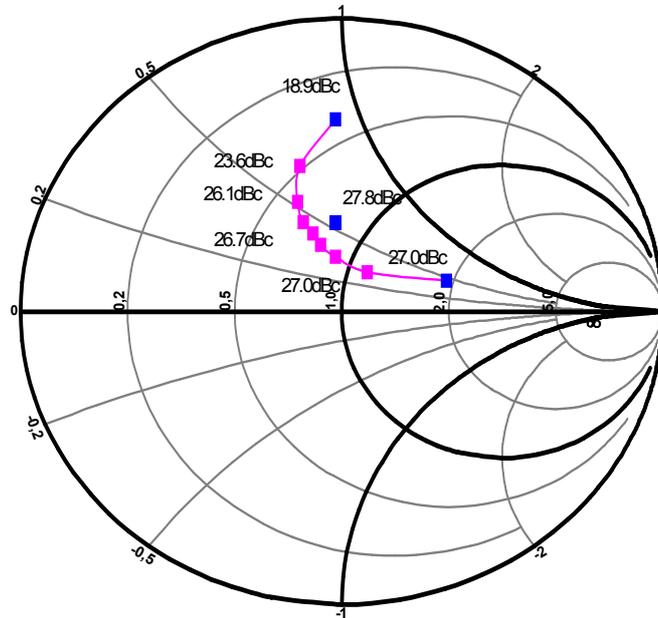


Figure 27– Simulation du lieu d'impédance et de l'IMR<sub>3</sub> correspondant pour  $V_{DS}=5V$  et  $V_{GS}=-1V$  et pour une puissance de sortie de 17dBm

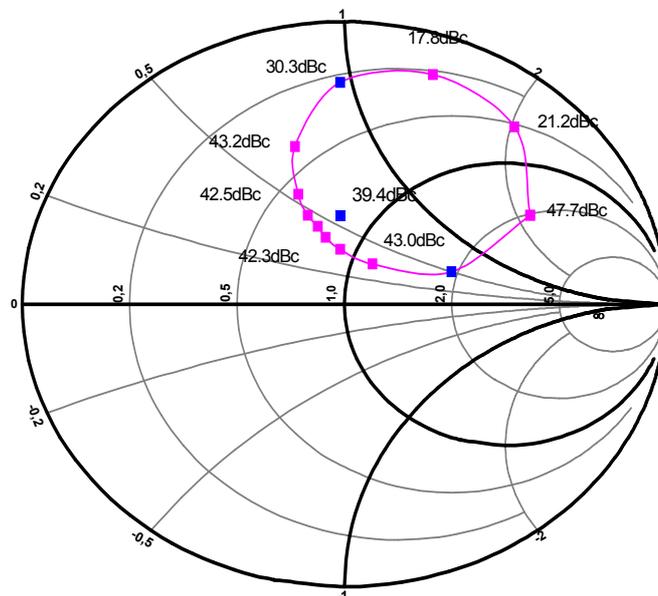


Figure 28 – Simulation du lieu d'impédance et de l'IMR<sub>3</sub> correspondant pour  $V_{DS}=5V$  et  $V_{GS}=-1V$  et pour une puissance de sortie de 12.1dBm

Pour la figure 27, il s'agit de  $Z_1=18+j45\Omega$  avec  $IMR_3=19dBc$  et de  $Z_1=95+j25\Omega$  avec  $IMR_3=27dBc$ . Pour la figure 28, il s'agit de  $Z_1=12+j48\Omega$  avec  $IMR_3=30dBc$  et

$Z_l=102+j113\Omega$  avec  $IMR_3=47.7dBc$ . Les cycles de charge dans le réseau intrinsèque  $I_{Di}(V_{Gsi}, V_{Dsi})$  correspondant à ces quatre cas de fonctionnement sont présentés figure 29. Les surfaces importantes couvertes par ces cycles de charge peuvent quelque peu surprendre. Nous avons vérifié qu'elles sont simplement la traduction du fait que la puissance de sortie est alors 0.5dB en dessous de son maximum possible. En effet, pour l'impédance  $Z_l=40+j27\Omega$ , correspondant au maximum de puissance de sortie, la simulation montre (figure 30) des cycles de charge normalement aplatis, tant pour  $P_s=12.6dBm$  que pour  $P_s=17.5dBm$ . En ce qui concerne les cycles de charge de la figure 29 on constate que dans le cas du pire cas d' $IMR_3$  il y a une distorsion clairement visible dû à la prédominance de l'excursion en tension sur l'excursion en courant, alors que dans le meilleur cas d' $IMR_3$  on a la situation inverse, c'est à dire prédominance de l'excursion en courant devant l'excursion en tension avec, par voie de conséquence, un tracé beaucoup moins anguleux, c'est à dire une distorsion moindre.

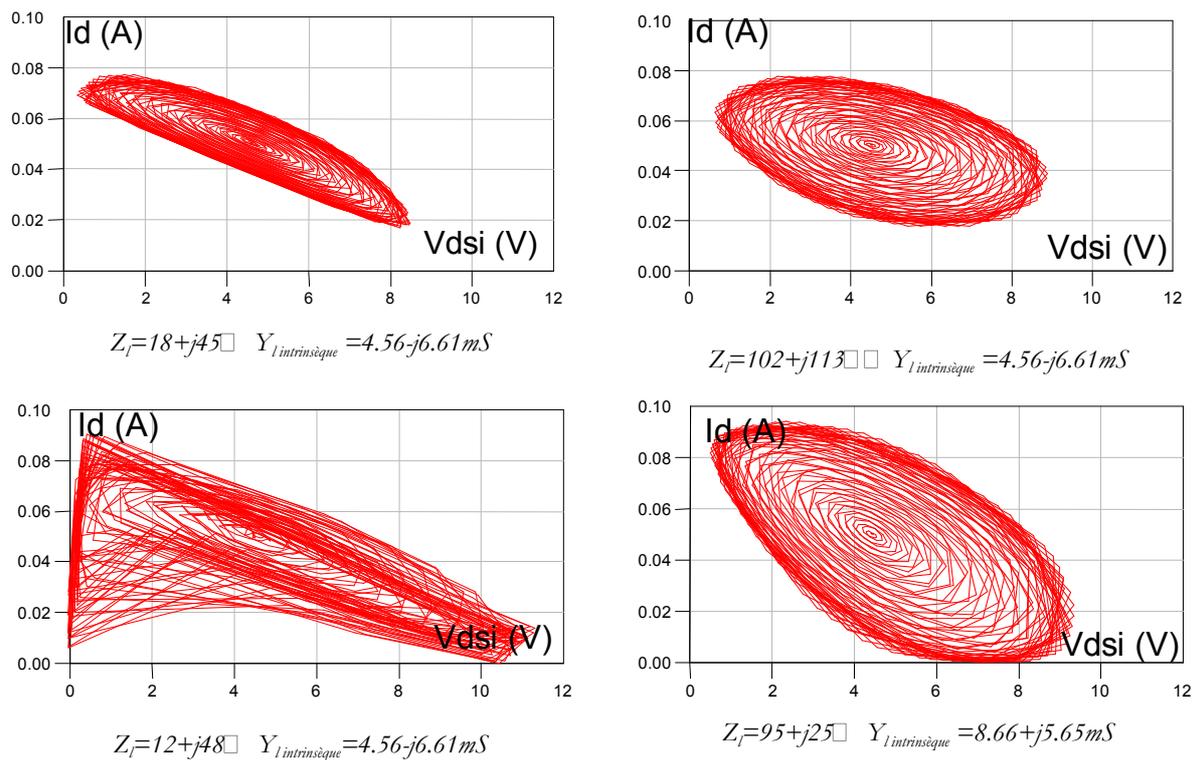


Figure 29 – Simulation des cycles de charge intrinsèques sous excitation biton, pour  $V_{DS}=5V$  et  $V_{GS}=-1V$ , et pour deux niveaux de puissance de sortie : 12.1 dBm (en haut) et 17dBm (en bas) et dans les cas des impédances de charge correspondant aux pires cas (à gauche) et aux meilleurs cas (à droite) d' $IMR_3$ ,

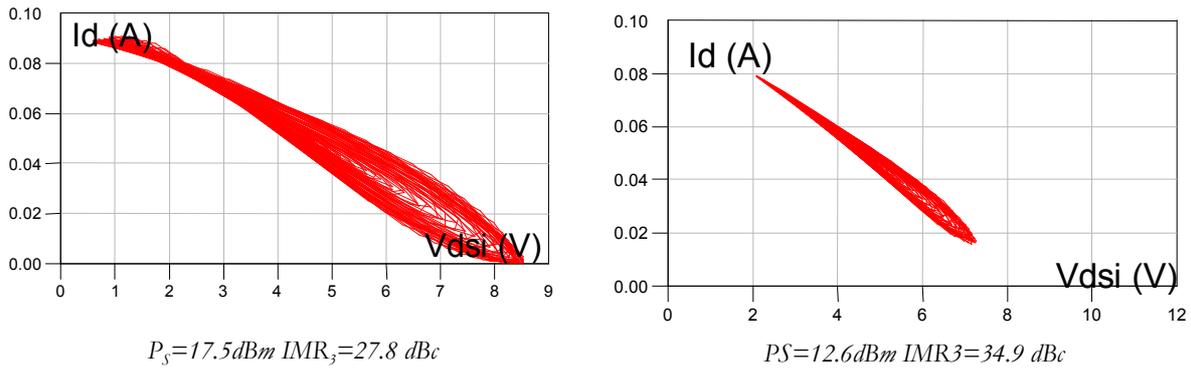


Figure 30 – Simulation de cycles de charge intrinsèques sous excitation biton pour  $V_{DS}=5V$ ,  $V_{GS}=-1V$  et pour deux niveaux de puissance de sortie 17.5dBm (à gauche) et 12.6dBm (à droite) et pour l'impédance de charge optimale en puissance  $Z_l=40+j27\Omega$  ( $Y_{l\text{intrinsèque}}=12.7-j1.78\text{mS}$ )

### 3. Conclusion

Dans ce chapitre on s'est efforcé d'apporter par la simulation des éléments d'analyse et d'interprétation des mesures d'intermodulation biton présentées au chapitre 3. Partant du postulat que la non linéarité de commande de courant drain par la tension grille- source joue un rôle prépondérant dans l'intermodulation des HEMT's sur lesquels ont porté les mesures, nous avons d'abord effectué une approche préliminaire de la question, focalisée exclusivement sur l'effet de profil de transconductance en fonction de la tension grille- source. Cette approche, basée sur le tableur EXCEL et une formulation polynomiale de la transconductance, a été appliquée au cas du profil en cloche correspondant aux composants monopuits usuels et au cas du profil très particulier à deux bosses propre aux composants double-puits spécialement réalisés au laboratoire. Elle a permis de mettre en évidence le rôle très important joué par la tension de polarisation grille- source dans la distribution des coefficients pairs et impairs de la transconductance et, par répercussion, sur l'intermodulation du 3<sup>ième</sup> ordre du courant drain. Enfin, elle a permis d'analyser les mécanismes de compensation, aux fréquences  $2f_1-f_2$  et  $2f_2-f_1$ , entre contributions du 3<sup>ième</sup> ordre, 5<sup>ième</sup> ordre, occasionnellement 7<sup>ième</sup> ordre, et les conditions de la présence d'un « trou » dans la réponse d'intermodulation du 3<sup>ième</sup> ordre pour un certain niveau de puissance de sortie. De l'ensemble de cette première approche, il est ressorti qu'une polarisation grille – source autour de laquelle la transconductance aurait un comportement purement impair serait idéale pour avoir une très faible intermodulation du 3<sup>ième</sup> ordre. Pour les deux cas d'école examinés du profil en

cloche et du profil à double-bosses cette condition n'est pas réalisable parfaitement mais il apparaît que c'est une polarisation de classe AB qui doit constituer le meilleur compromis pour ménager à la fois un bon niveau de puissance et une intermodulation modérée. C'est, en effet, vers cette conclusion que nos mesures ont conduit, au chapitre 3.

Après cette approche académique, nous sommes passés à l'analyse complète de l'intermodulation, faisant intervenir les non linéarités principales du composant. Nous avons choisi par cette analyse le HEMT double-puits de la série 981209 du laboratoire, en raison de son originalité et pour les performances très intéressantes démontrés par ses mesures. Ce composant, par sa structure double-puits et son double fossé de grille, constituait un cas délicat pour une modélisation devant traiter finement l'intermodulation biton. Nous y sommes à peu près parvenus en utilisant le modèle de générateur de courant de Y.C. Chen et les ressources du simulateur ADS. Les simulations effectuées avec cette modélisation ont permis de retrouver en grande partie les comportements d'intermodulation trouvés en mesure en fonction des polarisations drain-source et grille-source. L'amélioration de l'IMR<sub>3</sub> accompagnant l'augmentation de  $V_{DS}$ , à puissance de sortie donnée, n'a pas pu être vérifiée par la simulation à bas niveau mais a été retrouvée pour les hauts niveaux. L'avantage procuré à la fois pour l'IMR<sub>3</sub> et pour la puissance de sortie par une polarisation  $V_{GS}$  assurant un fonctionnement en classe AB a été clairement retrouvé. Il en a été de même pour la dépendance de l'IMR<sub>3</sub> par rapport à l'impédance de charge, à niveau de puissance de sortie constant, et, outre cette vérification, la simulation a aussi permis d'expliquer le mécanisme de distorsion responsable de cette dépendance. Ainsi, il a été montré qu'une impédance de charge favorisant l'excursion en courant drain plutôt que l'excursion en tension drain-source est la condition requise pour avoir un IMR<sub>3</sub> le meilleur possible. En ce qui concerne l'excursion en tension un compromis est cependant indispensable si l'on veut pouvoir profiter de l'augmentation de la tension de polarisation  $V_{DS}$  pour augmenter la puissance de sortie. L'impédance de charge doit donc être ajustée pour profiter au maximum de la linéarité de commande en courant en maintenant l'excursion de tension juste en deçà de ses butés naturelles.

L'analyse de la sensibilité de l'IMR<sub>3</sub> aux différents éléments non linéaires du composant a mis en évidence la contribution primordiale du générateur du courant intrinsèque devant celles des diodes grille-source et grille-drain et des capacités des diodes grille-sources et grille-drain. Cette analyse de sensibilité a enfin montré que les

différences relevées entre mesures et simulations concernant les « trous » de compensation d'IMR<sub>3</sub> pourraient être expliquées par la marge d'incertitude liée à la reproduction technologique du HEMT 981209 notamment un profil de transconductance quelque peu différent, ou une tension de claquage de la diode grille drain moins élevée que prévue, ou, encore une dynamique des capacités plus importante.



# CONCLUSION

L'objectif de la thèse était d'effectuer une investigation, combinant mesures et simulations, en excitation monoton et biton des effets des non linéarités d'intermodulation des transistors à effet de champ pour application en bande Ka. L'enjeu était de fournir des éléments d'analyse permettant d'apporter des réponses aux problèmes de distorsion d'intermodulation tant sur le plan de la technologie des composants que sur le plan des circuits.

Dans une première partie, nous avons effectué une rapide présentation des principales filières de transistor à effet de champ utilisées pour les applications en gamme d'ondes millimétriques ainsi que quelques aspects de leurs linéarités. Ensuite nous avons présenté des méthodes de caractérisation des non linéarités d'intermodulation biton. Enfin nous avons donné quelques aperçus des méthodes de simulation de l'intermodulation biton et les raisons de notre choix de la méthode de l'équilibrage harmonique.

Le second chapitre a été consacré à la réalisation du banc de mesure d'intermodulation biton en bande Ka. Le banc que nous avons mis en œuvre permet d'effectuer des mesures sous excitation monoton et biton avec une plage de puissance disponible à l'entrée du composant sous test allant de  $-15\text{dBm}$  à  $+16\text{dBm}$  et une dynamique de mesure de l'ordre de  $60\text{dBc}$ . Ce banc, couplé à un analyseur de réseaux vectoriel, permet également de connaître avec précision la charge présentée à la sortie du composant ainsi que le coefficient de réflexion vu à son entrée.

Dans le troisième chapitre nous avons étudié expérimentalement, à l'aide du banc de mesure d'intermodulation développé, des transistors HEMT pour la bande Ka. De ces études il se dégage que :

- Les tensions de polarisation du composant ont une grosse influence sur la linéarité. L'augmentation de la tension de polarisation  $V_{DS}$  associée à un fonctionnement en classe AB s'avère bénéfique du point de vue de la linéarité.
- Il est possible de trouver un compromis intéressant entre la puissance délivrée par le transistor et la linéarité par le choix judicieux de l'impédance de charge qui lui est présentée.
- La topologie du transistor ne semble pas être un élément clef du mécanisme de l'intermodulation. Cependant, un grand fossé de grille permet une polarisation  $V_{DS}$  plus élevée et par conséquent l'amélioration de la linéarité.
- Pour un point de polarisation donné le transistor dont la grille est la plus courte semble avoir de meilleures performances en linéarité.

Enfin, dans le dernier chapitre, nous avons mené une étude théorique du transistor hybride 981209. Tout d'abord nous avons effectué une étude académique simple du générateur de courant de drain du transistor. Cette étude a montré l'importance du rôle de la tension  $V_{GS}$  dans la distribution des coefficients pairs ou impairs du polynôme décrivant le comportement de la transconductance  $g_m(V_{GS})$  et par conséquent son effet sur l'intermodulation du courant de drain. Ceci nous a permis de confirmer la conclusion relative à l'intérêt d'un fonctionnement du transistor en classe AB. Cette étude a également montré le mécanisme de compensation, entre les contributions des paramètres du 3<sup>ème</sup> et du 5<sup>ème</sup> ordre du même polynôme, qui est à l'origine du trou dans la réponse d'intermodulation.

La simulation du modèle complet du transistor, à l'aide du logiciel ADS, sous excitation biton a permis de retrouver les mêmes comportements que ceux observés expérimentalement. L'analyse des résultats a démontré, là aussi, l'avantage du fonctionnement en classe AB, l'avantage lié à l'augmentation de la tension  $V_{DS}$  (du moins à forte puissance), la faible influence de la topologie sur la linéarité et, la sensibilité de l'intermodulation à la valeur de la charge présentée au transistor. Sur ce dernier point, il se dégage que l'impédance de charge la plus favorable à l'intermodulation est celle qui favorise l'excursion en courant, plutôt que l'excursion en tension, du réseau de caractéristiques  $I_{Di}(V_{Gsi}, V_{Dsi})$ , du moins tant que la zone de mise en direct de la diode grille – source n'est pas atteinte.

Nous disposons maintenant d'éléments de réponse, sur le plan technologique et sur le plan du circuit, aux problèmes de la distorsion d'intermodulation. Cependant des interrogations restent encore à élucider quant aux non linéarités des éléments dont l'influence sur l'intermodulation est classiquement qualifiée de secondaire et aux effets mémoire. Pour cela le banc de mesure d'intermodulation biton reste un outil de choix pour les analyses de corrélation entre la linéarité et la technologie des composants en comparaison des bancs de mesure de NPR ou d'ACP davantage dédiés à l'analyse de système. Afin de mener ces études, il est nécessaire d'apporter des modifications au banc de mesure d'intermodulation existant :

- L'adjonction d'un tuner en entrée du composant pourrait permettre d'étudier l'influence de l'impédance de source sur la linéarité.
- Il peut également être intéressant d'observer le spectre fréquentiel du signal réfléchi par l'entrée du composant afin de quantifier la part des non linéarités produites dans la zone grille – source du composant de celles produites dans la zone grille – drain dans un but d'analyse.
- Dans le but d'étudier l'impact des effets mémoire liés au circuits de polarisation du transistor, il est intéressant de confronter l'impact de différentes configurations des circuits de polarisation sur l'intermodulation.
- Pour affiner la qualité des mesures, il est également nécessaire d'entreprendre une étude afin de minimiser le plancher de bruit de l'analyseur de spectre. L'utilisation d'un filtre bande étroite dans la chaîne d'amplification du signal d'excitation peut être aussi une solution.
- L'automatisation des mesures permettra, outre d'effectuer un plus grand nombre de mesure, de diminuer la fenêtre d'échantillonnage du signal de l'analyseur de spectre afin de d'abaisser le plancher de bruit sans pour autant être pénalisé par l'aspect pénible lié à l'allongement du temps de mesure.



# BIBLIOGRAPHIE

- [1] G. Dambrine  
“Caractérisation des transistors à effet de champ : mesure précise de la matrice de répartition et détermination directe du schéma équivalent”  
thèse de doctorat de l’université de lille1, mars 1989
- [2] Minasian  
“Large signal GaAs MESFET model and distortion analysis”  
electronics letters, Vol. 14, No. 6, pp 183 – 185, 16<sup>th</sup> March 1978
- [3] R.S. Tucker and C. Rauscher  
“Modelling the 3<sup>rd</sup> order intermodulation-Distortion properties of a GaAs FET”  
electronics Letters, Vol 13, No 17, pp 508-509, 18<sup>th</sup> August 1977
- [4] J.A. Higgins and R.L. Kuvas  
“Analysis and Improvement of Intermodulation Distortion in GaAs FET”  
IEEE-T MTT, Vol. 28, No. 1, pp. 9-17, January 1980
- [5] M.T. Yang, Y.J. Jen  
“Device Linearity Comparisons Between Doped-Channel and Modulation Doped Designs in Pseudomorphic Al<sub>0.3</sub>Ga<sub>0.7</sub>As/In<sub>0.2</sub>Ga<sub>0.8</sub>As Heterostructures”  
IEEE-T ED, Vol 43, No. 8, pp 1174 – 1179, august 1996
- [6] K.Y. Hur and al.  
“Ultralinear double pulse doped AlInAs/GaInAs/InP HEMTs”  
Electronics letters, Vol. 32, No. 16, pp 1516 – 1517, 1<sup>st</sup> August 1996
- [7] H. Chiu and al.  
“Improved Device Linearity of AlGaAs/InGaAs HFETs by a second Mesa Etching”  
IEEE EDL, Vol. 43, No. 1, pp 1-3, january 2002
- [8] T. Coupez  
“Etudes théoriques et expérimentales de transistors multipuits à effet de champ et à plans de dopage. Potentialité d’application à la multiplication de fréquence”  
thèse de doctorat de l’université de Lille I, Septembre 1993

- [9] M. Boudrissa  
 “Transistor a effet de champ de la filière AlInAs/GaInAs sur substrats GaAs et InP pour amplification de puissance en ondes millimétriques: étude et réalisation”  
 thèse de doctorat de l’université de lille1, Octobre 2001.
- [10] F. Diette  
 “Etude des transistors à effet de champ de type HEMT sur substrat GaAs et InP pour amplification de puissance en gamme millimétriques ”  
 thèse de doctorat de l’université de lille1, 1998
- [11] P. Win  
 “Transistors à effet de champ à couche métamorphique AlInAs/GaInAs/GaAs: un nouveau composant pour l’amplification hyperfréquence et la logique ultra rapide”  
 thèse de doctorat de l’université de lille1, 1999.
- [12] C. Lee et al.  
 “State-of-art CW power densisty achieved at 26GHz by AlGaN/GaN HEMT’s”  
 electronis letters, Vol. 38, No. 16, pp 924 – 925, 1<sup>st</sup> august 2002
- [13] F. Diette et al.  
 “Airbridge technology for millimeter wave power FET’s”  
 5<sup>th</sup> European Heterostructure Technology, Cardiff, Sept 1995
- [14] C. Gaquière et al.  
 “Correlation between gate current and RF power performances of millimeter HFET”  
 EMC, Prage, Sept 1996
- [15] C. Gaquière et al.  
 “Analysis of extrinsic elements influence on the power performances of HEMT’s in Ka band”  
 GAAS, Paris, 1996
- [16] F.M. Ghannouchi, G. Zhao and F. Beaugard  
 “Simultaneous Load-Pull of intermodulation and Output Power under Two-Tone Excitation for accurate SSPA’s Design”  
 IEET MTT, Vol. 42, No. 6, pp 929 – 934, June 1994.

- [17] R. Hajji, F. Beaugard, F.M. Ghannouchi  
 “Multitone Power and Intermodulation Load-Pull Characterization of Microwave Transistors Suitable for Linear SSPA’s Design”  
 IEEET MTT, Vol.45, No. 7, pp 1093 – 1099, July 1997
- [18] P. Heymann, R.Doerner and M. Rudolph  
 “Harmonic Tuning Of Power Transistors by Active Load-Pull Measurement”  
 Microwave Journal, pp 22 – 37, june 2000
- [19] M. Demmler, B. Hughes and A. Cognata  
 “A 0.5 – 50GHz On Wafer, Intermodulation, Load Pull and Power Measurement System”  
 IEEE MTT-S Digest, pp 1041 – 1044, 1995.
- [20] M. Demmler, B. Hughes, A. Cognata  
 “A 0.5-50 GHz On-Wafer, intermodulation, Load Pull and Power Measurement system”  
 IEEE MTT-S Digest, pp 1041 – 1044, 1995
- [21] P. Bouysse  
 « Optimisation expérimentale des conditions de fonctionnement des transistors de puissance pour systèmes de télécommunications microondes »  
 thèse de doctorat de l’université de Limoges, 1992
- [22] K. Ahn, Y. Jeong and S. Lee  
 “Effects of Source and Load Impedances on the intermodulation products of GaAs FETs”  
 IEEE MTT-S Digests, pp 469 – 472, 2000
- [23] P. Colantonio, F. Giannini, G. Leuzzi and E. Limiti  
 “IMD Performances of Harmonically tuned microwave power amplifier”  
 Microwave Engineering Europe, pp 49 – 55, December 2000/January 2001.
- [24] P. Delemotte  
 “Réalisation expérimentale d’un banc d’intermodulation “Noise power ratio”:  
 application à l’analyse de HEMTs et de MMICs de puissance en bande Ka”  
 thèse de doctorat de l’université de lille1, mars 2002
- [25] E. Krvavac, D. Joersz, N. Dixit and C.P. Dragon

- “High Power RF LDMOS Transistors Target WCDMA, IMT2000/UMTS Applications at 2100MHz”  
Applied Microwave and Wireless, pp 84 – 88, May 2000
- [26]** J. Lajoinie and Al.  
“Efficient simulation of NPR for the optimum design of satellite transponders SSPAs”  
IEEE MTT-S, Vol. 2, pp 741, 744, 1998
- [27]** W. Bosh and G. Gatti  
“Measurement and simulation of memory effects in predistortion linearizer”  
IEEE-T MTT, Vol. 37, No. 12, pp1885 – 1890, December 1989
- [28]** V. Meghdadi et al.  
“Modeling of solid state amplifiers (SSPA) and validation by means of a system simulator”  
Ann des telecommunications 53, n° 1-2, 1998, pp 1 – 11
- [29]** S.A. Mass  
“Applying Volterra-Series Analysis”  
Microwaves & RF, pp 55-64, May 1999
- [30]** T. Wang, T.J. Brazil  
“The estimation of Volterra Transfer Functions with applications of RF Power Amplifier Behavior Evaluation for CDMA Digital Communication”  
IEEE MTT-S Digest 2000, pp 425 – 428
- [31]** N. Le Gallou et Al.  
“A Novel measurement method for the extraction of dynamic Volterra Kernels of microwave power amplifier”  
EUMW – GAAS 2000, Paris 2-6 octobre 2000.
- [32]** M. Asdente et al.  
“Modified Volterra-Wiener Functional Method For Higly Nonlinear Systems”  
Alta Frequenza, Vol XLV-N12, pp 756-760, Dec. 1992
- [33]** H Chehade  
“Modélisation des composants microélectroniques non linéaires par séries de Volterra à noyaux dynamiques pour la CAO des circuits RF et microondes”  
thèse de doctorat de l’université de Limoges, Decembre 1998.

- [34] E. Ngoya et al.  
 “Accurate RF and Microwave System Level Modeling of Wide Band Non linear Circuits”  
 IEEE-S Digest 2000, pp 79 – 82
- [35] C. Dominique  
 “Modélisation dynamique des modules actifs à balayage électronique par séries de Volterra et intégration de ces modèles pour une simulation de type système”  
 thèse de doctorat de l’université de Paris VI, Septembre 2002
- [36] K. Fijii, Y. Hara, T. Yakabe and H. Yabe  
 “A large-signal Switching MESFET Model for Intermodulation Distortion Analysis”  
 IEEEET MTT, Vol.48, No. 3, pp 431 – 435, march 2000.
- [37] K. Yhland, N. Rorsman, M. Garcia and H.F. Merkel  
 “A symetrical Nonlinear HFET/MESFET Model Suitable for intermodulation Analysis of Amplifiers and Resistive Mixers”  
 IEEEET MTT, Vol. 48, No. 1, pp 15 – 21, january 2000
- [38] Y.C. Chen, D.L. Ingram, H.C. Yen, R. Lai and D.C. Streit  
 “A New Empirical I-V Model for HEMT Devices”  
 IEEE MGWL, Vol 8, No. 10, pp 342 – 344, October 1998
- [39] R. Quéré, J.P. Viaud, J.P. Teyssier, J. Obregon  
 “Nonlinear Transistor Modelling Based on Measurements Results”  
 Intern. Workshop INMMC94, pp27-41, Duisburg 1994
- [40] C. Blair  
 “LDMOS Devices Provide High Power for digital PCS”  
 Applied Microwave and Wireless, pp 84 – 88, october 1998
- [41] X. Hue  
 “Conception, Réalisation et caractérisation de transistors a effet de champ et d’amplificateurs pour des applications de puissance a haute linéarité en bande K et Ka”  
 thèse de doctorat de l’université de lille1, decembre 2000
- [42] C. Gaquière

“Contribution à la caractérisation de transistors à effet de champ hyperfréquences pour l’amplification de puissance”

Thèse d’habilitation à diriger des recherches de lille1, novembre 2001

[43] C. Gaquière et al.

“Pulsed bias/Pulsed Rfcharacterisation measurement system of FET at constant intrinsic voltages”

IEEE MOTL, Vol. 20, No. 5, pp 349- 352, March 1999

[44] Y. Mouquet

“Contribution à la modélisation non- linéaire des TECs pour amplification de puissance en classe B en bandes Ku et Ka”

thèse de doctorat de l’université de lille1, juillet 1995

# ANNEXES

# 1. Outil informatique utilisé pour l'étude préliminaire du chapitre 4

Exemple de capture d'écran de cet outil dans le cas d'une transconductance  $g_m$  à deux bosses symétriques, avec la polarisation placée 0.2V à gauche de l'axe de symétrie.

Coefficients du polynôme utilisé

Coefficients du polynôme recalculé en fonction de « Offset du  $g_m$  » :  
décalage du profil du  $g_m$  suivant la valeur de  $V_{GS}$

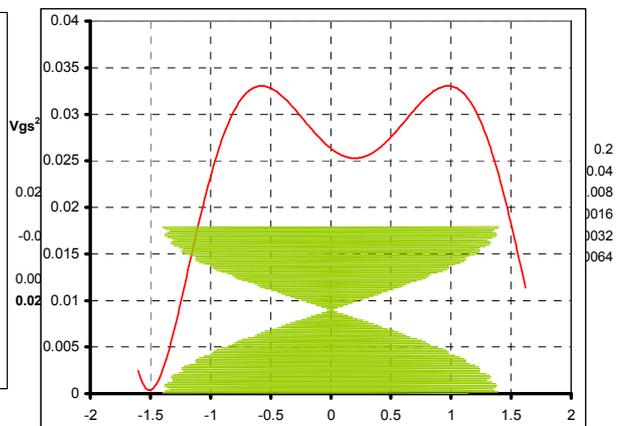
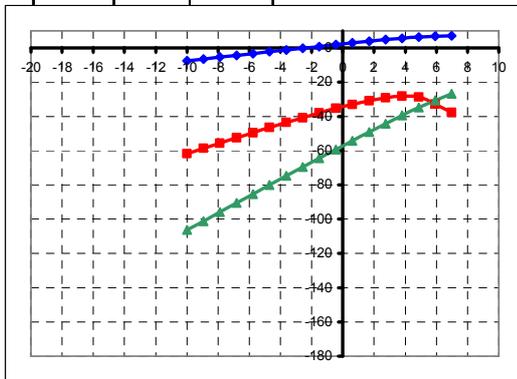
Valeur du courant  $I_D$  à la fréquence  $f_1$  issu du paramètre d'ordre 3 du polynôme

Valeur du courant  $I_D$  à la fréquence  $f_1$  issu du paramètre d'ordre 1 du polynôme

Valeur du courant  $I_D$  à la fréquence  $f_1$  issu du paramètre d'ordre 5 du polynôme

polynôme décrivant $g_m(V_{GS})$			gm(Vgs)			1.13												
ordre	coeff	coeff (apres offset en Vgs)	Vgs	modele	integrale (gm(Vgs))	$V_{IN}$	$P_{IN}$ dBm	$I_{f1}$ (1)	$I_{f1}$ (3)	$I_{f1}$ (5)	$I_{f1}$ (7)	$I_{2f1-2}$ (3)	$I_{2f1-2}$ (5)	$I_{2f1-2}$ (7)	$I_{3f1-2f2}$ (5)	$I_{3f1-2f2}$ (7)	$I_{f1}$	$I_{2f1-2}$
1	0.02527	0.026333857	-1.6	0.0024442		0.100	-10.0	2.63E-03	2.08E-05	-3.08E-07	1.44E-09	5.29E-06	-1.54E-07	8.63E-10	-3.08E-08	2.88E-10	2.65E-03	5.14E-06
2		-0.0102056	-1.59	0.0019934		0.113	-8.9	2.98E-03	2.08E-05	-5.67E-07	3.38E-09	7.64E-06	-2.83E-07	2.03E-09	-5.67E-08	6.76E-10	3.00E-03	7.36E-06
3	0.02771	0.021173339	-1.58	0.0016033		0.128	-7.9	3.36E-03	2.08E-05	-1.04E-06	7.96E-09	1.10E-05	-5.22E-07	4.77E-09	-1.04E-07	1.59E-09	3.38E-03	1.05E-05
4		0.021366848	-1.57	0.0012716		0.144	-6.8	3.80E-03	2.08E-05	-1.92E-06	1.87E-08	1.59E-05	-9.62E-07	1.12E-08	-1.92E-07	3.74E-09	3.82E-03	1.50E-05
5	-0.02776	-0.02460568	-1.56	0.0009958		0.163	-5.8	4.29E-03	2.08E-05	-3.54E-06	4.40E-08	2.29E-05	-1.77E-06	2.64E-08	-3.54E-07	8.81E-09	4.31E-03	2.12E-05
6		-0.00630864	-1.55	0.0007737		0.184	-4.7	4.85E-03	2.08E-05	-6.53E-06	1.04E-07	3.31E-05	-3.26E-06	6.22E-08	-6.53E-07	2.07E-08	4.87E-03	2.99E-05
7	0.005257	0.0052572	-1.54	0.0006031		0.208	-3.6	5.48E-03	2.08E-05	-1.20E-05	2.44E-07	4.78E-05	-6.02E-06	1.46E-07	-1.20E-06	4.87E-08	5.49E-03	4.19E-05
8	0	0	-1.53	0.0004817		0.235	-2.6	6.20E-03	2.08E-05	-2.22E-05	5.73E-07	6.89E-05	-1.11E-05	3.44E-07	-2.22E-06	1.15E-07	6.19E-03	5.82E-05
9	0	0	-1.52	0.0004074		0.266	-1.5	7.00E-03	2.08E-05	-4.08E-05	1.35E-06	9.95E-05	-2.04E-05	8.09E-07	-4.08E-06	2.70E-07	6.98E-03	7.98E-05
10	0	0	-1.51	0.0003782	3.9279E-06	0.300	-0.4	7.91E-03	2.08E-05	-7.52E-05	3.17E-06	1.43E-04	-3.76E-05	1.90E-06	-7.52E-06	6.35E-07	7.86E-03	1.08E-04
11	0	0	-1.5	0.0003919	7.7784E-06	0.339	0.6	8.94E-03	2.08E-05	-1.39E-04	7.47E-06	2.07E-04	-6.93E-05	4.48E-06	-1.39E-05	1.49E-06	8.83E-03	1.42E-04
			-1.49	0.0004467	1.1972E-05	0.384	1.7	1.01E-02	2.08E-05	-2.55E-04	1.76E-05	2.99E-04	-1.28E-04	1.05E-05	-2.55E-05	3.51E-06	9.88E-03	1.82E-04
			-1.48	0.0005405	1.6908E-05	0.433	2.7	1.14E-02	2.08E-05	-4.71E-04	4.13E-05	4.31E-04	-2.35E-04	2.48E-05	-4.71E-05	8.26E-06	1.10E-02	2.21E-04
			-1.47	0.0006715	2.2967E-05	0.490	3.8	1.29E-02	2.08E-05	-8.67E-04	9.72E-05	6.22E-04	-4.34E-04	5.83E-05	-8.67E-05	1.94E-05	1.21E-02	2.47E-04
			-1.46	0.0008378	3.0514E-05	0.553	4.9	1.46E-02	2.08E-05	-1.60E-03	2.29E-04	8.97E-04	-7.99E-04	1.37E-04	-1.60E-04	4.57E-05	1.32E-02	2.36E-04
			-1.45	0.0010376	3.9891E-05	0.625	5.9	1.65E-02	2.08E-05	-2.94E-03	5.38E-04	1.29E-03	-1.47E-03	3.23E-04	-2.94E-04	1.08E-04	1.41E-02	1.46E-04
			-1.44	0.0012691	5.1424E-05	0.707	7.0	1.86E-02	2.08E-05	-5.42E-03	1.27E-03	1.87E-03	-2.71E-03	7.60E-04	-5.42E-04	2.53E-04	1.45E-02	-8.33E-05
			-1.43	0.0015307	6.5423E-05													
			-1.42	0.0018207	8.218E-05													

OffSet du  $g_m$   
0.2 V  
Courant de repos  
0.040116



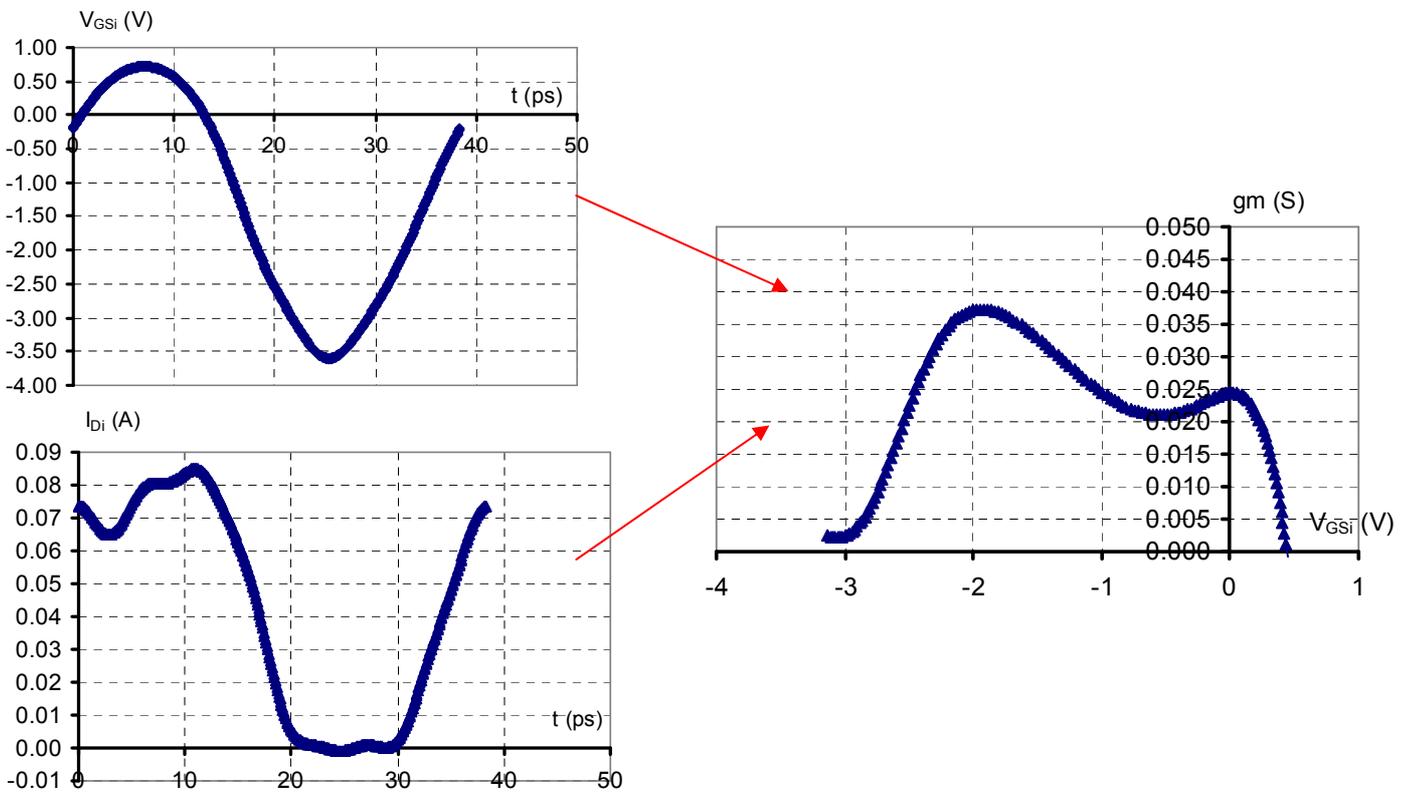
-1.23	0.0108054	0.00120352
-1.22	0.0113753	0.00131443
-1.21	0.0119477	0.00143104
-1.2	0.0125218	0.00155339
-1.19	0.0130967	0.00168148
-1.18	0.0136716	0.00181532
-1.17	0.0142458	0.00195491
-1.16	0.0148187	0.00210023
-1.15	0.0153894	0.00225127
-1.14	0.0159573	0.00240801

## 2. Extraction du profil de $g_m$ dynamique

Le profil du  $g_m$  dynamique issu de la simulation est calculé à partir des représentations temporelles de la tension  $V_{GSi}$  et du courant  $I_{Di}$ . A chaque instant, on effectue le calcul :

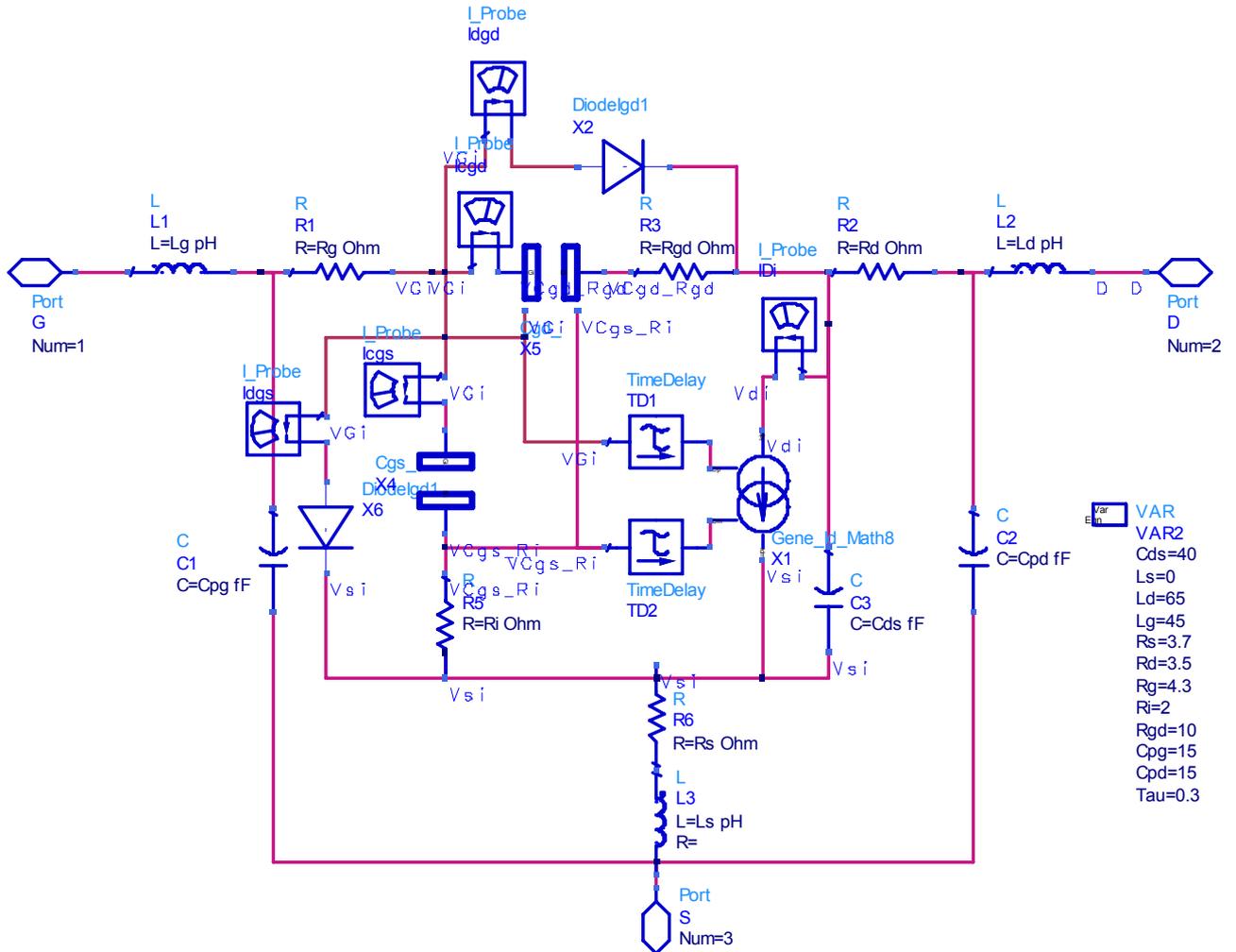
$$g_{m_{dynamique}} = \frac{I_{Di}(t + \tau) - I_{Di}(t)}{V_{GSi}(t + \tau) - V_{GSi}(t)} \text{ avec } \tau \text{ l'intervalle de temps utilisé pour effectuer la}$$

transformée de fourrier inverse des résultats de simulation.

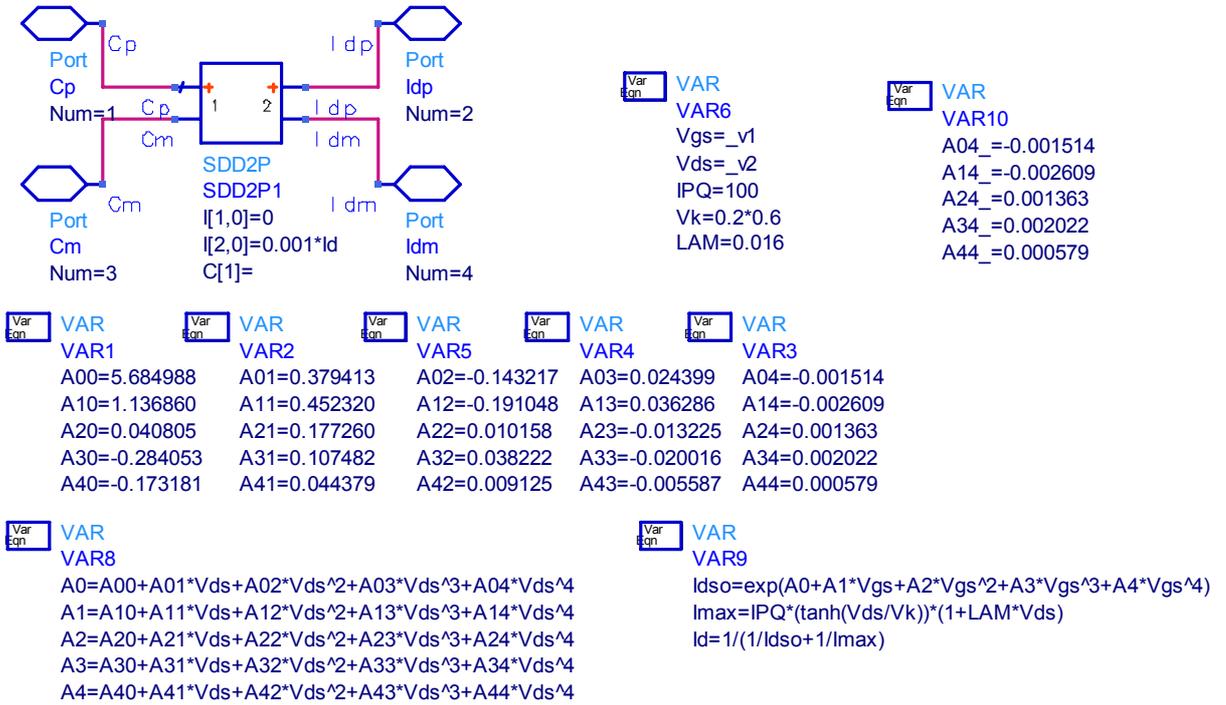


### 3. Description du modèle électrique non linéaire utilisé dans le simulateur ADS

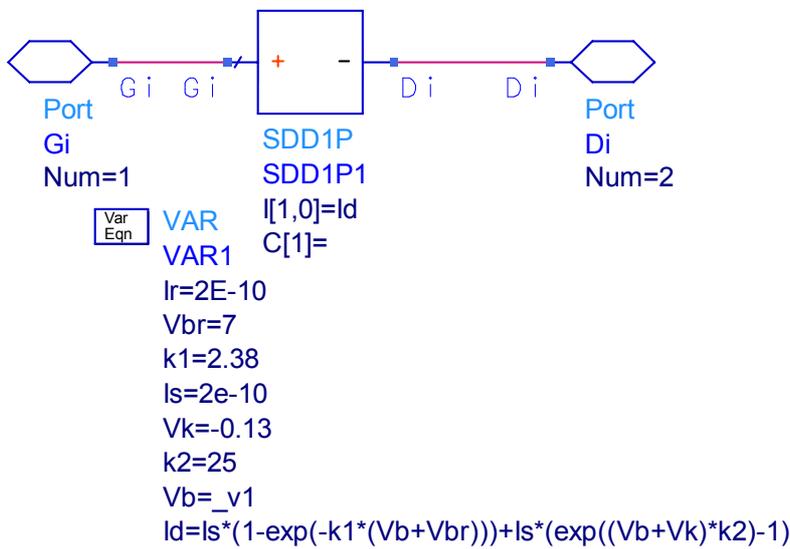
#### 3.1 Modèle électrique complet du transistor



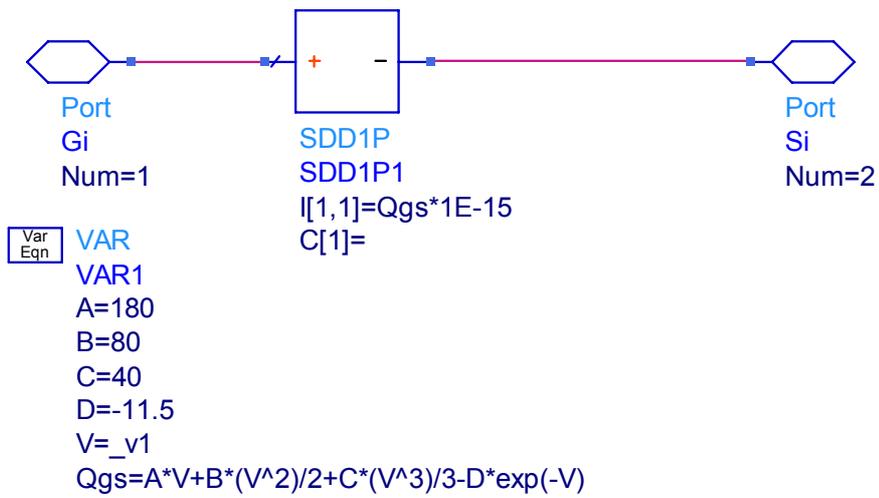
### 3.2 modèle du générateur de courant de drain



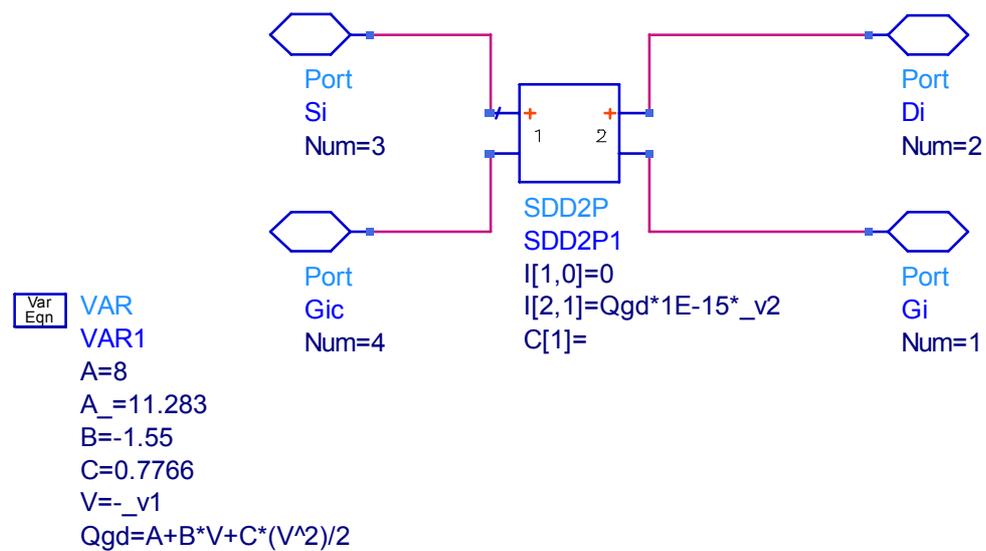
### 3.3 modèle des diodes grille – source et grille – drain



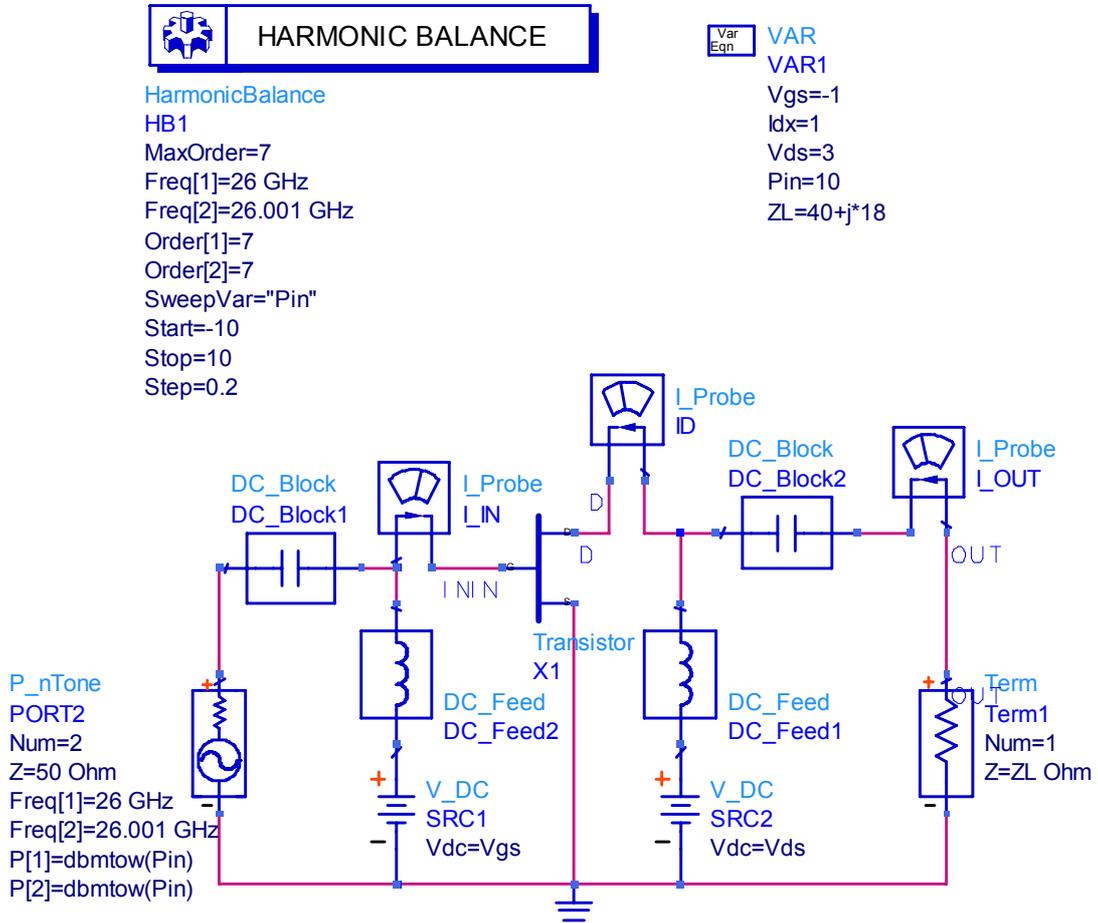
### 3.4 modèle de la capacité grille – source



### 3.5 modèle de la capacité grille – drain



#### 4. Exemple de schéma électrique utilisé pour la simulation sous excitation biton d'un transistor



## Résumé

Ce travail concerne l'analyse des aspects technologiques auxquels on peut relier les non linéarités des HEMTs de puissance pour la bande de fréquence 26-40GHz (Ka). Il repose sur l'utilisation d'un système de mesure comprenant un banc d'intermodulation biton couplé à un analyseur de réseaux vectoriel, spécialement réalisé pour étudier des composants sur tranche. Ce système permet de connaître les puissances en entrée et sortie du composant, le gain en puissance de celui-ci, son impédance d'entrée, son impédance de charge et son spectre d'intermodulation biton jusqu'au 7<sup>ème</sup> ordre.

Les composants étudiés sont, d'une part, des HEMTs pseudomorphiques à un canal fournis par la société United Monolithic Semiconductors, et, d'autre part, des HEMTs à deux canaux conçus et fabriqués au laboratoire pour des applications de puissance spatiales à haute linéarité.

Expérimentalement, les principaux paramètres sur lesquels porte l'analyse comportementale d'intermodulation sont la configuration du fossé de grille, les conditions de polarisation drain et grille et l'impédance de charge aux fréquences fondamentales.

Les comportements observés expérimentalement font ensuite l'objet d'une recherche d'interprétations reposant sur des simulations électrique de type circuit à l'aide d'un modèle non linéaire à éléments localisés en utilisant le logiciel ADS de la société AGILENT.

De l'ensemble des résultats de l'étude on est en mesure d'établir une hiérarchie claire entre les rôles respectifs des différentes non linéarités du composant dans l'intermodulation biton et de donner de précieuses indications sur les points technologiques et opératoires sur lesquels doit se concentrer l'attention du concepteur de circuits et systèmes pour communications à haute linéarité.

## Abstract

This work deals with the analysis of the technological aspects relating to non linearity in power HEMTs dedicated to 26-40Ghz band. It is based on the use of a measurement system comprising a two tone intermodulation setup in conjunction with a network analyzer specially realized for the study of on wafer devices. This system allows to know altogether the power levels at the device input and output, its power gain, its input and load impedances and its intermodulation spectrum up to the 7<sup>th</sup> order.

Devices under test are, on the one hand, single channel pseudomorphic HEMTs from United Monolithic Semiconductors company, the basic technology of its Ka band communication MMICs, and, on the other hand, dual channel HEMTs designed and processed at the laboratory for high linearity space applications.

Experimentally, the main parameters concerned by the behavioral intermodulation analysis are the topology of the gate recess, the biasing drain and gate conditions and the load impedance at fundamental frequencies.

Then, we try to explain the observed behaviors with electrical circuit type simulations using a lumped nonlinear HEMT model and AGILENT ADS software.

All the results arising from the study allow us to establish a clear hierarchy among the respective roles played in two tone intermodulation by the various device non linearities and, therefore, to bring precious indications on technological and operating points that designers of high linearity communication circuits and systems must keep in mind.

## Mots-Clefs

- Amplificateurs de puissance
- HEMT de puissance
- Caractérisation
- Modélisation
- Intermodulation deux tons
- Haute linéarité
- Banc de mesure 26-40GHz